

# Développement d'amplificateurs sur substrats flexibles à partir de transistors organiques à effet de champ Geoffroy Houin

### ► To cite this version:

Geoffroy Houin. Développement d'amplificateurs sur substrats flexibles à partir de transistors organiques à effet de champ. Electronique. Université de Bordeaux, 2017. Français. NNT: 2017BORD0588 . tel-01576704

# HAL Id: tel-01576704 https://theses.hal.science/tel-01576704

Submitted on 23 Aug 2017

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers. L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



MANUSCRIT DE THÈSE PRÉSENTÉ

### POUR OBTENIR LE GRADE DE

# DOCTEUR DE L'UNIVERSITÉ DE BORDEAUX

ÉCOLE DOCTORALE DES SCIENCES PHYSIQUES ET DE L'INGÉNIEUR

SPÉCIALITÉ : Électronique

Par Geoffroy HOUIN

# Développement d'amplificateurs sur substrats flexibles à partir de transistors organiques à effet de champ

Sous la direction de : Claude PELLET, Mamatimin ABBAS et Fréderic DUEZ

Soutenue le 16 Mai 2017

Membres du jury :

M. Yvan Bonnassieux M. Kamal Lmimouni Mme. Cristell Maneux M. Eugenio Cantatore M. Fréderic Duez M. Claude Pellet M. Mamatimin Abbas Professeur à l'Ecole Polytechnique Professeur à l'université de Lille 1 Professeure à l'université de Bordeaux Professeur à l'université d'Eindhoven Ingénieur à STMicroelectronics, Crolles Professeur à l'université de Bordeaux Chargé de recherche CNRS, IMS Bordeaux

Rapporteur Rapporteur Présidente Examinateur Encadrant Industriel Directeur de thèse Co-Encadrant

## Développement d'amplificateurs sur substrats flexibles à partir de transistors organiques à effet de champ

**Résumé :** Les transistors organiques à effet de champ (OFETs) ont aujourd'hui des performances qui permettent d'envisager la réalisation de circuits électroniques plus ou moins complexes. Cependant, ces dispositifs doivent encore être améliorés en termes de performance et de stabilité sous air avant d'être commercialisés. Le premier objectif de cette thèse est de réaliser des OFETs stables à l'air avec des performances atteignant l'état de l'art, tout en simplifiant leur procédé de fabrication. Le dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophene (DNTT), petite molécule référence, a été choisie comme couche active des dispositifs pour chaque étude. En insérant une couche interfaciale d'oxyde entre le matériau de contact et le SCO de nos OFETs, une étude a été menée sur la réduction de la résistance de contact, qui affecte la mobilité effective des porteurs de charge mais peut également compliquer l'élaboration de circuits. Dans le but de réaliser des OFETs sur substrats flexibles opérant à de faibles tensions, un travail a été réalisé sur le dépôt d'un diélectrique à forte capacité dont la surface a ensuite été passivée et lissée par un polymère. Les transistors de type p obtenus présentent des performances hautes en termes de mobilité (2,4 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>) et de ratio des courant On/Off (> 10<sup>6</sup>) avec une faible tension de seuil et aucune hystérésis. Le second objectif a été de réaliser des simulations sur ces OFETs optimisés avec le logiciel GoldenGate dans l'environnement Cadence Virtuoso<sup>®</sup>, pour obtenir les paramètres nécessaires à l'élaboration d'un circuit amplificateur. Enfin, des composants passifs (résistances) ont été développés et un circuit détecteur d'amplitude sur substrat flexible a été élaboré et testé.

**Mots clés :** Transistors organiques à effet de champ, circuits flexibles, DNTT, résistance de contact, diélectriques, évaporation sous vide.

### **Development of flexible organic field effect transistors amplifiers**

**Abstract:** Organic field effect transistors (OFETs) have huge potential in the applications of future electronics, such as flexible circuits and displays or medical application. However, stability and performances of OFETs need to be improved, so as to reach the real market applications. First objective of this work is to realize air stable OFETs with state of the art performance. To that end, several approaches have been applied with special focus on process simplification. Small molecule, dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophene (DNTT) has been chosen as the active layer for all devices studies. Metal electrodes in combination with oxide interfacial layers were investigated to decrease the contact resistance, which not only affects eventual mobility that can be achieved but also complicates circuit design. A systematic study was carried out to fabricate high capacitance dielectric layer and passivating the surface with proper interfacial layers. These approaches allowed to obtain high performance OFET on plastic substrate with high mobility (2.4 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>), high current on/off ratio (> 10<sup>6</sup>), low threshold voltage and no hysteresis As the second objective, OFET devices were simulated using GoldenGate (with Cadence Virtuoso® environment) to derive relevant parameters, which helped to design amplifier circuit. Finally, passive component (resistance) has been developed and final circuit was realized and characterized.

**Keywords:** Organic field effect transistors, flexible circuits, DNTT, contact resistance, dielectric, vacuum evaporation.

### Laboratoire de l'Intégration du Matériau au Système (IMS)

Université de Bordeaux et CNRS, UMR 5218, F-33400 Talence, France

A mon fils Gabriel et à ma femme Sophie... je les aime plus que tout au monde...

« Ta vie est loin d'être finie, tu as encore de grandes choses à réaliser, car la vie continue, la vie change continuellement... » Géonimo

# Remerciements

Il serait faux de dire que tout le mérite d'une thèse achevée revient au docteur fraîchement diplômé. Une thèse n'est pas réalisée que par une seule personne, c'est un travail « collectif » entre le doctorant et ses superviseurs, ses collègues, ses collaborateurs, ses amis et bien entendu sa famille.

Je tiens tout d'abord à remercier fortement tous les membres du jury qui ont accepté d'évaluer ma thèse, en particulier M. Yvan Bonnassieux et M. Kamal Lmimouni qui ont donné leur accord pour en être les rapporteurs. Leurs commentaires et les questions posées durant la soutenance m'ont permis de prendre un recul intéressant sur les travaux effectués pendant ces trois années ainsi que sur les perspectives de ce projet.

Je tiens ensuite à remercier chaleureusement Lionel Hirsch pour m'avoir accueilli au sein du groupe Organique dès Avril 2013, dans le cadre d'un stage de fin d'étude, et pour m'avoir encouragé à faire acte de candidature pour cette thèse, qu'il savait bien me correspondre. Bien que n'étant pas directement impliqué dans le projet, il a été très présent et son expertise et sa bienveillance pendant toutes ces années ont été d'une aide très précieuse.

Je souhaite exprimer ma profonde reconnaissance à mes directeurs de thèse Claude Pellet et Mamatimin Abbas, qui ont été très présents durant toutes les étapes de cette thèse et qui m'ont toujours poussé à me surpasser tout en m'épaulant lorsque je me trouvais dans une impasse. Je tire de cette thèse une expérience très enrichissante aux côtés de Mamatimin, tant sur le plan scientifique que sur le plan humain (Roger remains the best tennis player <sup>(3)</sup>) et je me souviendrais toujours avec plaisir des cours particuliers dispensés par Claude au début de ma thèse. A vous deux, je vous dis un grand merci.

Merci à Didier Belot pour avoir initié ce projet au sein de STMicroelectronics et pour avoir assuré mon encadrement pendant les premiers mois de ce projet. Merci à Luc Garcia et tout particulièrement à Frédéric Duez d'avoir repris cet encadrement en n'ayant que peu de connaissance dans le sujet, votre curiosité et votre investissement ont permis de grandes avancés en matière de circuits.

Fred, je te dis merci à nouveau pour ton encadrement et ta grande présence malgré la distance géographique. Tes conseils, ton investissement et ton soutien m'ont vraiment été d'une grande aide et je te remercie également fortement pour tes encouragements et ton aide dans ma recherche de travail en fin de thèse, cela a beaucoup compté pour moi.

Pour finir avec mon équipe d'encadrement, je remercie très chaleureusement Eugenio Cantatore qui s'est très fortement impliqué dans mon projet de thèse et dont les conseils judicieux ont toujours fait avancer mes recherches. Eugenio, ta présence à la fin de la thèse m'a vraiment aidé à surmonter toutes les difficultés rencontrées et aller de l'avant pour achever ce travail, je ne te remercierais jamais assez pour cela. Je remercie Bernard Plano à l'IMS, Wiljan Smaal et Gilles Pecastaing au LCPO pour m'avoir donné l'accès et aidé à utiliser plusieurs équipement (RIE plasma-Oxygène, AFM, salle blanche de la plateforme ELORPrintTec). Merci à Sébastien Fregonese pour ses précieux conseils en modélisation et simulation numérique. Merci à Marcin Kielar de m'avoir fortement aidé à concevoir un logiciel Labview de traitement de données facilitant l'analyse des mesures effectuées sur les transistors. Et merci à Wilfried Vogel, Marc Faucon et Marie-Caroline Hernandez de chez ALPhANOV pour le travail que nous avons effectué ensemble sur la découpe laser.

Je tiens à remercier les « permanents » du groupe Organique à savoir Laurence Vignau, Isabelle Dufour, Sylvain Chambon, Guillaume Wantz, Cédric Ayéla, Pascal Tardy, Sophie Fasquel, Hélène Debéda et Aurore Bousseau. Ils ont toujours été de bons conseils et cela a été un plaisir de passer ces trois années avec eux.

J'ai eu l'occasion durant ces trois années d'encadrer deux stagiaires, je remercie donc chaleureusement Aymeric et Antoine qui ont réalisé un très bon travail et m'ont permis d'aller encore plus loin dans mes recherches.

Finalement je tiens à remercier tous les membres des équipes ELORGA et PRIMS, au sein du groupe Organique, sans qui cette thèse n'aurait pas été aussi remplie en bons moments, en joie, en sortie et en rires ! Merci à tous les vieux <sup>(2)</sup> en commençant par les BG : Fred (Friedrich !), Léo (Gros bugger !), Gigi (« bien bien ! »), Lio (parti trop tôt du labo !) et Maxou. Mais aussi Elo (pour toutes tes crises de nerfs ! <sup>(2)</sup>), Clem, Mylène (Marraine !!!), Xixi (grande sœur), William (Kiwi Boy !), Marcinus (Angers et San Diego Power !), Thérèse (« Tété !!! »), Damien et Giorgio (Sono fiero di te !). Vos départs les uns après les autres ont été souvent difficiles à encaisser vu les superbes moments que nous avions passé ensemble !

Heureusement les « nouveaux » étaient là ! Un très grand merci en particulier à ma sœur de thèse, le Dr. Yo Doudoute avec qui j'ai passé la moitié de ma thèse à refaire le monde... Notre amitié et notre soutien mutuel nous ont aidés à achever un projet totalement fou commencé trois ans plus tôt (mais dans quoi nous étions nous engagé... finalement... on a réussi !!!).

Un très grand merci à PH, Frank, Marco, Florence, Aurel, Gillou et Bruno pour ces superbes soirées passées ensemble, les activités sportives, les pauses déjeuner et pauses café... Un grand merci également à mes autres collègues Yan-Fang, Yu-Tang, Hussein, Marina, Florian, Simon, Jérémy, Amine, Abduleziz, Isabel, Ashwin, Tughbahan et Kasia, ce fut un réel plaisir de travailler avec vous !

Je remercie du fond du cœur mes amis qui m'ont soutenu tout au long de cette aventure ainsi que les membres de mes différents groupes de musique (qui reste une partie importante de ma vie !) Merci donc à Smoul et Drinouille (Les meilleurs témoins !), Fa, mon Carlito (forever !), mon Lio (parti trop tôt...) Olive et Banban, Lanou, Anna, Aurore et Ted, Manue et Nico, Cam, Miéna, Zou, Lucie, Léou, Jenn, Anne, Nico, Ju, NicoBoy, Bryce, Will, JP, Gauvin, Marion, Guillaume (all I want is rock and roll !), Krystof, Jay, Cédric, Diane et Raf (Best Studio ever), mon Wil (Poisson jouflu !!!) et Agnès (ma Bouille !). Sans vous et toutes les joies que nous avons vécues ensemble, je n'aurais pas tenu le coup ! Vous avez tous participé à votre manière à ma réussite dans ce projet.

Enfin, que serais-je sans ma famille. Je remercie ma mère et mon père qui m'ont soutenu depuis le début chacun à leur manière, sans eux je n'en serais pas arrivé là, je leur dois tout. Merci à mon frère et à ma sœur (et mon Bertrand<sup>©</sup>) d'avoir été aussi présents dans les bons moments comme dans les moments difficiles. Merci à Gégé d'avoir été là également. Je serais toujours là pour vous six et je vous aime de tout mon cœur.

Merci à ma Clairette d'avoir été très présente sur la fin de ma thèse et de m'avoir aidé à avancer quoi qu'il arrive et à sortir la tête de l'eau, tu es une cousine et une marraine en or.

Merci à ma belle-famille, en particulier mes beaux-parents, de m'avoir accueilli dans leur famille et d'avoir été aussi géniaux et aussi présents, je vous aime énormément, et ceci pour toujours.

Sophie, merci à toi pour toutes ces années que nous avons vécues ensemble, je les aurais toujours en mémoire, sois en sûr. Merci pour ton soutien sans faille les deux premières années malgré l'organisation d'un mariage et l'arrivé du plus bel évènement qui soit. Tu as fait preuve d'une force considérable et je ne peux que t'admirer pour cela. Que serais-je devenu sans ton soutien ? Quelqu'un d'autre, très certainement. Nous avons eu de grandes difficultés, certaines ont été surpassées d'autres non. Il n'empêche que je n'aurais jamais réalisé cette thèse si je n'avais pas été avec toi, je te remercie donc pour ça et pour le plus beau cadeau que tu m'aies fait : notre fils Gabriel.

Gabriel, tu es la chose dont je suis le plus fier dans ma vie. Bien plus que cette thèse (même si je reste fier de ce que j'ai accompli). Tu m'as apporté la plus grande des joies à ta naissance et tu m'as fait comprendre le sens du mot responsabilités. Du jour où nous avons appris ton arrivée, c'est-à-dire en plein milieu de cette thèse, mon comportement a changé et ça s'en est ressenti sur mon travail. Tu m'as rendu plus sérieux, plus organisé, plus responsable... Tu m'as rendu meilleur et c'est bien grâce à toi que j'ai réussi à achever ce travail. Tu m'as également rendu plus heureux car rien au monde ne remplacera pour moi la joie d'être ton père et de te voir grandir, évoluer... Tu es un petit garçon extraordinaire et c'est en toi que j'ai puisé toute la force de parvenir à finir mon doctorat. Pour tout cela (et pour tant d'autres choses), je veux te dire merci mon ange. Je t'aime plus que tout au monde.

# Liste des abréviations

**OFET** : Organic Field Effect Transistor - Transistor organique à effet de champ **SCO** : Semi-conducteur organique HOMO : Highest Occupied Molecular Orbitale - Orbitale moléculaire occupée la plus haute LUMO : Lowest Unoccupied Molecular Orbitale - Orbitale moléculaire inoccupée la plus basse **DNTT** : Dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophene **PVT** : Poly(1-vinyl-1,2,4)-triazole **PMMA** : Polyméthacrylate de méthyle **PS** : Polystyrène SAM : Self-assembled monolayer - Monocouche auto-assemblée **PEN** : Polynaphtalate d'éthylène **PET** : Polytéréphtalate d'éthylène Filtre RC (chimie) : Filtre composé de cellulose pour les solvants polaire Filtre PTFE (chimie) : Filtre composé de téflon pour les solvants apolaire **BG** – **TC** : Bottom Gate – Top Contacts - Grille basse – contacts hauts BG - BC : Bottom Gate - Bottom Contacts - Grille basse - contacts bas TG – TC : Top Gate – Top Contacts - Grille haute – contacts hauts **TG – BC** : Top Gate – Bottom Contacts - Grille haute – contacts bas **I**<sub>DS</sub> : Courant de drain (drain-source) **V**<sub>GS</sub> : Tension de grille (grille-source)  $V_{DS}$ : Tension de drain (drain-source) Von : Swith-on Voltage - Tension d'allumage  $V_{th}$ : Threshold Voltage - Tension de seuil **µ** : Mobilité des porteurs de charges  $\mu_{\rm p}$ : Mobilité des porteurs de charges positives (trous)  $\mu_n$ : Mobilité des porteurs de charges négatives (électrons) **SS** : Pente sous le seuil Ion/Ioff : Rapport des courants ON et OFF W : Largeur du canal conducteur L : Longueur du canal conducteur Cdiel : Capacité surfacique du matériau diélectrique

 $\mathbf{R}_{\mathbf{C}}$ : Résistance de contact

# Table des matières

INTRODUCTION	15
--------------	----

CHAPITRE	I. LES TRANSISTORS ORGANIQUES	23
1.1.	LES SEMI-CONDUCTEURS ORGANIQUES	23
1.1.	1. Types de Semi-conducteurs organiques	23
1.1	2. Structure électronique des semi-conducteurs organiques	
1.2.	GENERALITES SUR LES TRANSISTORS ORGANIQUES A EFFET DE CHAMP	
1.2.	1. Géométries des OFETs	
1.2.	2. Choix du semi-conducteur organique : le DNTT	
1.2.	3. Principe de fonctionnement des OFETs	
1.2.	4. Interfaces dans un OFET	
1.2.	5. Etat de l'art des OFETs à canal p à base de petites molécules	
1.2.	6. Etat de l'art des OFETs à canal n à base de petites molécules	
1.3.	ETAT DE L'ART DES APPLICATIONS DES TRANSISTORS ORGANIQUES	
1.3.	1. Capteurs	
1.3.	2. Peau électronique « E-Skin », domaine médicale	
1.3.	3. Etiquettes RFID	50
1.3.4	4. Ecrans flexibles	51
1.3.	5. Autres applications	
1.4.	CONCLUSIONS	53
1.5.	BIBLIOGRAPHIE	53

## CHAPITRE II. TRANSISTORS ORGANIQUES A EFFET DE CHAMP A CANAL P A BASE DE DNTT -METHODOLOGIE ET REALISATION TECHNOLOGIQUE 69

2.1.	Poin	IT DE DEPART DE L'ETUDE SUR LES OFETS A CANAL P BG – TC	69
2.2.	ARC	HITECTURE DES DISPOSITIFS ET TECHNIQUES DE DEPOT	70
2.2.1.		Etude de la résistance de contact	70
2.2	2.2.	Etude des couches isolantes	77
2.2	2.3.	Transposition de la technologie aux substrats plastiques	88
2.3.	CARA	ACTERISATIONS	92
2.3	8.1.	Caractérisations électriques	
2.3	8.2.	Mesure de la capacité surfacique	
2.3	8.3.	Mesures d'épaisseurs et morphologie	
2.3	8.4.	Travail de sortie - Sonde de Kelvin	
2.4.	Con	CLUSIONS	97
2.5.	2.5. Bibliographie		97

CHAPITR	E III. I	DEVELOPPEMENT ET OPTIMISATION DES TRANSISTORS ORGANIQUES	S A EFFET DE
СНАМР /	A CAN	AL P A BASE DE DNTT.	103
3.1.	Етир	E DE LA RESISTANCE DE CONTACT	103
3.1	.1.	Elaboration de transistors organiques BG – TC références	103
3.1	.2.	Insertion d'une couche interfaciale au niveau des contacts drain / sour	ce 105
3.1	.3.	Effet de l'insertion des couches d'oxydes sur la résistance de contact	107
3.1	.4.	Conclusion sur l'étude de la résistance de contact	111
3.2.	Етир	E DU DIELECTRIQUE	112
3.2	.1.	Résultats des méthodes de dépôt de l'oxyde d'aluminium	112
3.2	.2.	Choix du polymère de passivation	116
3.2	.3.	Conclusion sur l'étude du diélectrique	121
3.3.	TRAN	SISTORS ORGANIQUES OPTIMISES SUR SUBSTRATS PLASTIQUES	121
3.3	.1.	Architecture optimale	121
3.3	.2.	Stabilité à l'air	122
3.3	.3.	Conclusion sur les dispositifs sur substrats plastiques	125
3.4.	CON	CLUSIONS	126
3.5.	Bibli	OGRAPHIE	

#### CHAPITRE IV. SIMULATION DE TRANSISTORS ORGANIQUES A CANAL P ET ELABORATION DE CIRCUITS AMPLIFICATEURS SUR SUBSTRATS FLEXIBLES. 133

4.1.	ETAT DE L'ART DES CIRCUITS AMPLIFICATEURS ORGANIQUES SIMPLES		
4.2.	Mo	DELISATION ET SIMULATION DES TRANSISTORS ORGANIQUES	
4.2	.1.	Modélisation de nos transistors	
4.2	.2.	Extraction des paramètres	
4.2	.3.	Simulations sur le transistor	
4.2	.4.	Conclusions de la modélisation et la simulation sur le transistor	
4.3.	CIRC	UITS SUR SUBSTRATS FLEXIBLES	
4.3	.1.	Principe de fonctionnement et structure du circuit	
4.3	.2.	Travail sur les résistances	
4.3	.3.	Principe de fabrication (masques et techniques de dépôt)	153
4.3	.4.	Simulations sur le circuit	
4.3	.5.	Démonstrateur : caractérisations et résultats	
4.4.	CON	CLUSIONS	
4.5.	4.5. BIBLIOGRAPHIE		

CHAPITRE	E V. PE	ERSPECTIVES D'AMELIORATION DES CIRCUITS SUR SUBSTRATS FLEXIBLES.	177	
5.1.	Persp	PECTIVES D'AMELIORATION DU CIRCUIT DETECTEUR D'AMPLITUDE	177	
5.1.	1.	Alignement des couches	177	
5.1.	2.	Amélioration du contact de grille	179	
5.1.	3.	Conclusions des améliorations du circuit	180	
5.2.	AMEL	IORATION DES TRANSISTORS ORGANIQUES A CANAL P	181	
5.2.	1.	Dérivé de la couche active le C <sub>10</sub> - DNTT	181	
5.2.	2.	Chauffage des substrats pendant le dépôt de la couche active	183	
5.3.	Fabri	CATION DE TRANSISTORS ORGANIQUES A CANAL N	184	
5.4.	CONC	LUSIONS	186	
5.5.	Biblic	DGRAPHIE	186	
CONCLUSIONS ET PERSPECTIVES191				
PUBLICA	PUBLICATIONS ET COMMUNICATIONS SCIENTIFIQUES197			

# Introduction

## Introduction

Les transistors à effet de champ sont des composants incontournables de l'électronique actuelle. Ils sont présents dans toutes les technologies utilisées dans notre quotidien comme les ordinateurs, les téléphones portables, l'électronique automobile pour ne citer qu'elles. Des leaders du semi-conducteur comme *STMicroelectronics* travaillent à concevoir des transistors toujours plus performants en réduisant, par la même occasion, leur taille (quelques dizaines de nanomètres) pour les intégrer dans tout type de systèmes.

Après la découverte de la conduction d'un film de polyacétylène par Alan Heeger, Alan MacDiarmid et Hideki Shirakawa en 1977 [1], un nouveau domaine de l'électronique, dont les recherches sont devenues très actives à partir des années 1990, a vu le jour : l'électronique organique. Elle présente de nombreux intérêts comparée à l'électronique classique comme la production très rapide, à faible coût, de dispositifs sur substrats flexibles et sur de très larges surfaces grâce à des procédés de fabrication par voie liquide semblables à ceux utilisés dans l'imprimerie (« Roll to roll »).

Ce domaine est partagé en trois axes de recherches :

- Les diodes électroluminescentes organiques (OLED) qui sont utilisées dans les écrans de « smartphones » et de téléviseurs pour mener vers des appareils plus flexibles, dont la forme peut être modifiée (écran incurvé). Elles sont commercialisées par des industriels comme *Samsung* [2] ou encore *LG* [3].

- Les cellules photovoltaïques organiques (OPV) dont le rendement de conversion énergétique reste faible comparé au silicium. Mais leur flexibilité et la possibilité de les produire sur de très larges surfaces mènent vers de nouvelles applications (stores en OPV, intégration des OPV sur les fenêtres des gratte-ciels, etc.).

- Les transistors organiques à effet de champ (OFET) dont les performances et la stabilité à l'air restent faibles comparés à ceux réalisés en silicium.

Les OFETs ne peuvent pas rivaliser avec les FETs silicium car cette technologie est encore trop récente et les performances intrinsèques des semi-conducteurs organiques (SCO) utilisés actuellement, ne peuvent pas dépasser celles du silicium, bien que de grandes avancées aient été faites ces dix dernières années. De ce fait, les applications pour les OFETs sont très différentes des FETs silicium et on peut observer qu'ils ont un grand avenir dans les applications électroniques du futur, comme par exemple les circuits et écrans flexibles (étiquettes RFID (radio frequency identification tags) intégrées dans les vêtements et les emballages, smartphone totalement souple et déformable, journaux électroniques enroulés autour d'un axe) ou encore dans le domaine médical (greffes de peau électronique « e-skin », capteurs pour encéphalogramme, électrocardiogramme).

Il est cependant important d'améliorer leurs performances ainsi que leur durée de vie pour réaliser des circuits flexibles performants.

De nombreuses études sont concentrées sur l'amélioration de la mobilité effective des OFETs qui de nos jours, pour plusieurs semi-conducteurs organiques, dépasse celle du silicium amorphe. Mais ces études montrent également que l'amélioration des interfaces entre le SCO et les autres couches du transistor est primordiale au développement de cette technologie. En effet des problèmes de résistance de contact peuvent être régulièrement observés au niveau des électrodes avec le SCO. De même que l'interface entre le matériau isolant la grille des transistors et la couche active doit être optimisée afin d'éviter des phénomènes électroniques affectant les performances du transistor, comme l'hystérésis ou encore les courants de fuite.

C'est dans ce cadre que s'inscrivent ces travaux de thèse effectués sous la direction du **Pr. Claude Pellet** et encadrés par le **Dr. Mamatimin Abbas** au sein de l'équipe *ELORGA* au laboratoire *IMS*, en collaboration avec l'entreprise *STMicroelectronics* par l'intermédiaire de **M. Frédéric Duez**.

Ces travaux constituent la suite des recherches du Dr. Mélanie Devynck, sur les transistors organiques à effet de champ au sein de l'équipe *ELORGA*, achevées en 2012. A partir de la technologie développée, des optimisations ont été réalisées dans le but d'intégrer ces transistors organiques à canal p dans des circuits amplificateurs sur substrat flexible.

L'objectif de cette thèse couvre plusieurs aspects, l'un des principaux étant d'obtenir des transistors organiques à canal p hautes performances sur substrat flexible. Dans ce but, des études sont menées sur la réduction de la résistance de contact entre la couche active et les électrodes, ainsi que sur l'interface entre le diélectrique de grille et le semi-conducteur organique.

Une fois des transistors organiques optimisés obtenus sur substrat flexible, l'enjeu est de réaliser un amplificateur à partir de ces mêmes transistors. Des études de modélisation et de simulation sont alors réalisées pour déterminer le modèle d'un amplificateur simple, utilisant uniquement des transistors organiques à canal p avec des composants passifs comme des résistances.

Ce mémoire est divisé en cinq chapitres. Le premier rappelle les notions de base et le principe de fonctionnement des transistors organiques à effet de champ, nécessaires à la compréhension de ces travaux. Les méthodes de calculs des différents paramètres nécessaires à leur caractérisation y sont exposées. Ce chapitre est complété par un état de l'art des performances des OFETs à canal p et à canal n et des applications dans lesquels ils sont utilisés.

Le chapitre II présente la technologie de départ de ces travaux ainsi que la méthodologie utilisée pour la fabrication et la caractérisation des dispositifs. Les architectures utilisées tout au long de la thèse y sont précisément décrites.

L'optimisation des transistors organiques de type p fait l'objet du chapitre III avec trois études distinctes, menées en parallèle, sur la résistance de contact, les matériaux diélectriques et le changement de substrat. Une prémisse sur l'étude du comportement des dispositifs caractérisés à l'air libre est également exposée dans ce chapitre.

Le chapitre IV porte sur les simulations réalisées sur les transistors organiques et sur l'élaboration du circuit amplificateur sur substrat flexible avec les défis technologiques rencontrés lors de cette étape. Un état de l'art des circuits organiques amplificateurs y est exposé.

Le dernier chapitre présente des perspectives d'amélioration du circuit réalisé lors du chapitre IV. Des pistes sur l'optimisation des transistors organiques de type p y sont également explorées. Enfin une ébauche sur l'étude de transistors organiques de type n est exposée dans le but de réaliser, dans un projet futur, des circuits digitaux type inverseurs utilisant la technologie OFET de type p développée au cours de cette thèse.

#### **Bibliographie**

- C. K. Chiang, M. A. Druy, S. C. Gau, A. J. Heeger, E. J. Louis, A. G. MacDiarmid, Y. W. Park, and H. Shirakawa, "Synthesis of highly conducting films of derivatives of polyacetylene, (CH)x," *J. Am. Chem. Soc.*, vol. 100, no. 3, pp. 1013–1015, 1978.
- [2] "Site web du groupe SAMSUNG." [Online]. Available: http://www.oledinfo.com/oled\_devices/mobile\_phones.
- [3] "Site web du groupe LG." [Online]. Available: http://www.lg.com/fr/tvs-oled.

# **Chapitre I**

Les transistors organiques

# Table des matières

CHAPITRE I.	LES TRANSISTORS ORGANIQUES	23
1.1. LES	Semi-conducteurs organiques	23
1.1.1.	Types de Semi-conducteurs organiques	23
1.1.2.	Structure électronique des semi-conducteurs organiques	24
1.2. GE	NERALITES SUR LES TRANSISTORS ORGANIQUES A EFFET DE CHAMP	26
1.2.1.	Géométries des OFETs	26
1.2.2.	Choix du semi-conducteur organique : le DNTT	28
1.2.3.	Principe de fonctionnement des OFETs	30
1.2.4.	Interfaces dans un OFET	37
1.2.5.	Etat de l'art des OFETs à canal p à base de petites molécules	43
1.2.6.	Etat de l'art des OFETs à canal n à base de petites molécules	46
1.3. Et/	AT DE L'ART DES APPLICATIONS DES TRANSISTORS ORGANIQUES	48
1.3.1.	Capteurs	48
1.3.2.	Peau électronique « E-Skin », domaine médicale	49
1.3.3.	Etiquettes RFID	50
1.3.4.	Ecrans flexibles	51
1.3.5.	Autres applications	52
1.4. Co	NCLUSIONS	53
1.5. Bie	LIOGRAPHIE	53

## Chapitre I. Les transistors organiques

L'objectif de ce chapitre est d'introduire les semi-conducteurs organiques utilisés comme couche active dans les transistors organiques à effet de champ. Les principes de fonctionnement et de caractérisation de ces dispositifs y seront également expliqués. Un état de l'art des transistors organiques à canal p et à canal n sera développé et enfin une liste non exhaustive des dernières applications utilisant les OFETs sera présentée.

#### 1.1. Les Semi-conducteurs organiques

Le choix du matériau semi-conducteur, que ce soit en électronique inorganique ou organique, a une forte influence sur le fonctionnement des transistors (mobilité des porteurs de charge). Des notions élémentaires sur les semi-conducteurs organiques sont présentées dans la section suivante.

#### 1.1.1. Types de Semi-conducteurs organiques

Les semi-conducteurs organiques se distinguent en deux catégories : les petites molécules et les polymères. Ce sont des systèmes pi-conjugués : ils présentent une alternance de liaisons simples et doubles qui est à l'origine du caractère semi-conducteur. La différence majeure entre ces deux types de matériaux provient de la taille de la molécule.

Un polymère est une macromolécule dont la structure élémentaire, le monomère, se répète N fois. Les petites molécules ne sont, quant à elles, constituées que d'un seul monomère et ont une faible masse molaire (< 1000 g.mol<sup>-1</sup>). De fait, elles ont une structure bien définie avec une masse moléculaire précise contrairement aux polymères. Entre les deux, on trouve les oligomères qui ont une structure périodique mais ne possède que quelques monomères. Le transport des charges dans ces deux familles de semi-conducteurs est effectué de manière identique mais leur synthèse et technique de dépôt peuvent différer.

Grâce à leur faible masse moléculaire, les petites molécules sont généralement déposées par évaporation sous vide [1], et ont tendance à cristalliser pendant le dépôt, ce qui peut favoriser le transport des charges dans le semi-conducteur organique. En revanche cela peut aussi entraîner une morphologie rugueuse ne recouvrant pas toute la surface du substrat. Les petites molécules peuvent néanmoins, pour certaines, être solubles, s'il y a ajout de ramifications (ou substituants) [2], dans un solvant spécifique et ainsi être déposées par voie liquide.

Les polymères ont une masse moléculaire trop élevée pour être déposés par évaporation sous vide. La plupart d'entre eux sont solubles, ils peuvent donc être déposés par des procédés en voie liquide [3] comme le dépôt à la tournette [4], l'impression jet d'encre [5] ou encore la sérigraphie [6]. Ces techniques de fabrication simples et rapides confèrent un grand intérêt aux polymères.

Les mobilités des porteurs de charges reportées dans la littérature, que nous définirons par  $\mu$  ou  $\mu_p$  et  $\mu_n$  dans les cas respectifs des porteurs de charges positifs (trous) et négatifs

(électrons), sont de l'ordre de 10 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> pour les petites molécules à canal p [7], [8] et de 1 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> dans le cas des polymères à canal p [9], [10], même si certaines études montrent des  $\mu_p$  au-delà de 10 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> [11]–[13].

#### 1.1.2. Structure électronique des semi-conducteurs organiques

Comme dit précédemment, un SCO est un système conjugué. Chaque atome de carbone possède quatre électrons de valence se répartissant entre l'orbitale atomique 2s et les trois orbitales p  $(2s^2, 2p_x^{-1}, 2p_y^{-1}, 2p_z^{-0})$ . Lors de la formation des liaisons covalentes, il y a hybridation entre les orbitales atomiques 2s et 2p. Dans le cas des molécules conjuguées en électronique organique, elles sont toutes hybridées sp<sup>2</sup> (voir le cas de l'éthylène en Figure I-1). Les trois orbitales hybrides sp<sup>2</sup> forment les liaisons  $\sigma$  et la 4<sup>e</sup> orbitale, 2p<sub>z</sub> est perpendiculaire au plan et va former les orbitales moléculaire liante  $\pi$  et anti-liante  $\pi$ \*. Les électrons peuvent donc circuler librement dans les recouvrements de nuages d'électrons  $\pi$ , ce qui permet le transport de charge dans les semi-conducteurs organiques.



Figure I-1. Hybridation des orbitales atomiques et formation de la liaison moléculaire. Origine de la double liaison du carbone dans le cas de l'éthyène (d'après V. Fritsch [14]).

L'orbitale liante  $\pi$  donne l'orbitale la plus haute occupée HOMO (Highest Occupied Molecular Orbital), c'est l'orbitale la plus haute en énergie. L'orbitale anti-liante  $\pi^*$  donne l'orbitale la plus basse inoccupée LUMO (Lowest Unoccupied Molecular Orbital), c'est l'orbitale vacante la plus basse.

A l'état solide, l'ensemble des orbitales moléculaires liante et anti-liante de chaque molécule sont respectivement considérées comme analogues aux bandes de valence et de conduction pour les semi-conducteurs inorganiques comme on peut le voir en Figure I-2. La différence d'énergie entre les deux niveaux est une bande interdite (gap) et correspond à l'énergie minimale qu'il faut fournir à la molécule pour l'exciter. Ce gap HOMO-LUMO diminue avec une extension de la conjugaison : plus la longueur de conjugaison est grande, plus le gap est faible.



Figure 1-2. Exemple de diagramme énergétique simplifié représentant l'orbitale moléculaire occupée la plus haute (HOMO) et l'orbitale moléculaire non-occupée la plus basse (LUMO) par rapport au niveau du vide pour la molécule de pentacène (valeurs d'après H. Klauk [15]). La HOMO et la LUMO peuvent être respectivement comparées de façon analogue à la bande de valence et à la bande de conduction dans le cas de semi-conducteurs inorganiques. Ces niveaux énergétiques sont comparés avec le travail de sortie de l'or  $\Phi_{Au}$  donnant des indications sur la facilité d'injection des porteurs de charges dans le SCO.

Les molécules organiques, contrairement aux semi-conducteurs inorganiques qui sont constitués d'un ensemble d'atomes liés par des liaisons fortes (liaisons covalentes), sont liées entre elles par des liaisons de type Van Der Waals. Le couplage qui en résulte entre orbitales et molécules adjacentes est faible, les distances entre les atomes sont donc grandes, impliquant un transport par sauts entre molécules (« hopping »), et donc de faibles mobilités des porteurs de charge.

En principe, tous les semi-conducteurs organiques sont intrinsèquement ambipolaire. Dans un transistor, un SCO peut être utilisé soit avec un canal dit de type n, où les porteurs de charges sont les électrons, soit avec un canal de type p, où les porteurs de charges sont les trous, selon le métal choisi pour les électrodes source et drain.

On remarque cependant que lorsque l'or ou l'argent sont utilisés comme matériau pour les électrodes, la barrière énergétique entre le niveau de Fermi de ces métaux et la HOMO des SCO est en général plus petite que la barrière énergétique entre ce même niveau de Fermi et leur LUMO. Le niveau d'énergie de la HOMO de ces SCO est donc très proche du travail de sortie des métaux or et argent contrairement à la LUMO comme montré sur la Figure I-2 pour le cas de la molécule de pentacène (quelques centaines de meV entre la HOMO et le niveau de Fermi de l'or contre plusieurs eV entre la LUMO et ce même niveau de Fermi). Il y a alors une meilleure injection des porteurs de charges positives (trous) dans le SCO [15]. De ce fait, le courant passant à travers les semi-conducteurs organiques est largement dominé par les trous. Cela explique pourquoi en général, les transistors organiques à canal p montrent de meilleures performances que les transistors organiques à canal n.

Cependant, certains matériaux organiques sont utilisés pour les deux types de charges (p et n) avec un même métal. Ils peuvent être très utiles dans la réalisation de circuits avec des transistors à canal p et à canal n où les trous et les électrons dans les polymères peuvent respectivement atteindre des mobilités jusqu'à 8,8 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> et 4,3 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> [16]–[20].

#### 1.2. Généralités sur les transistors organiques à effet de champ

Dans cette section nous allons aborder les bases de fonctionnement des OFETs ainsi que les différentes structures et architectures utilisés dans la littérature.

Les transistors organiques sont des dispositifs à trois bornes de connections, qui, comme leurs semblables au silicium, permettent de contrôler le courant électrique passant entre deux électrodes (la source et le drain), grâce à un contrôle du potentiel à la troisième électrode (la grille). Les transistors organiques à effet de champ fonctionnent de manière similaire aux conventionnels MOSFET (« metal-oxyde semiconductor FET ») ou TFT (« Thin film transistors) par le biais d'un champ électrique établi à travers un isolant (ou diélectrique) séparant la grille du semi-conducteur. Ce champ électrique peut moduler le courant passant à travers le matériau semi-conducteur, créant alors un lien entre la tension de grille  $V_{GS}$  et le courant de drain  $I_D$ .

#### 1.2.1. Géométries des OFETs

Un transistor organique à effet de champ dont un exemple est présenté sur la Figure I-3. a), est constitué d'une couche de semi-conducteur organique en contact direct avec deux électrodes, la source et le drain ayant pour rôle d'injecter et de collecter les charges, et isolée électroniquement d'une troisième électrode, la grille, par un matériau diélectrique. La grille permet d'agir sur la densité des porteurs de charge dans le semi-conducteur et donc de moduler le courant circulant entre la source et le drain.

Le canal conducteur est défini par la distance entre la source et le drain, dite longueur de canal L et par la taille de l'électrode, dite largeur de canal W. Ces deux grandeurs, que l'on peut voir en Figure I-3. b), jouent un rôle important dans le calcul des paramètres caractéristiques des transistors.



Figure I-3. a) Structure d'un transistor organique à effet de champ. Le semi-conducteur organique (SCO) est située entre 3 électrodes, la grille dont il est isolé électroniquement par le diélectrique et les électrodes de contact source et drain ; b) Dimensions des électrodes de contact. La longueur de canal L représente la distance entre les deux électrodes, la largeur de canal W équivaut à la taille d'une électrode.

Plusieurs configurations, représentées sur la Figure I-4, sont possibles dans le cas des transistors organiques en ce qui concerne la position des différentes couches (SCO, diélectrique, grille et contacts).

La structure dite grille basse/contacts hauts (Bottom Gate – Top Contacts : BG – TC) sur la Figure I-4. a) est certainement l'une des géométries les plus utilisée dans le domaine des OFETs. Elle présente l'avantages d'avoir un meilleur contact entre le SCO et les électrodes supérieures ce qui engendre une meilleure injection des charges dans le SCO [3], [21], [22]. En revanche, la grille basse peut signifier que la grille est commune à tous les composants, ce qui n'est pas souhaitable pour l'intégration des OFETs dans les circuits. Il existe néanmoins des techniques pour séparer les grilles des différents transistors, en adoptant tout de même une structure BG – TC, dont nous parlerons plus en détails dans la section « 2.2. Architecture des dispositifs et techniques de dépôt » du chapitre II. L'autre inconvénient est que le dépôt des contacts dans ce type de géométrie se fait généralement par évaporation sous vide via un masque dont la résolution de la longueur de canal est grandement limitée (elle dépasse difficilement 30 µm), car d'autres techniques comme la lithographie pourraient endommager le semi-conducteur organique. Il existe cependant des études, notamment dans le groupe de recherche de H. Klauk au Max Planck Institut où l'utilisation de masques en silicium permet d'avoir des résolutions de l'ordre du micron ( $L = 1 \mu m$ ) [23].



Figure I-4. Différentes géométries possibles pour un OFETs : Configuration a) grille basse / contacts haut (Bottom Gate – Top Contacts : BG - TC); b) grille basse / contacts bas (Bottom Gate – Bottom Contacts : BG - BC); c) grille haute / contacts haut (Top Gate – Top Contacts : TG - TC); d) grille haute / contacts bas (Top Gate – Bottom Contacts : TG - BC).

La structure grille basse/contacts bas (Bottom Gate – Bottom Contacts : BG – BC ; Figure I-4. b)) est également une structure très utilisée dans la littérature de par sa simplicité d'utilisation. Des dispositifs ayant déjà des contacts déposés sur le diélectrique de grille sont disponibles dans le commerce [24]. La résolution peut être très haute (longueur de canal

inférieure à 1  $\mu$ m) et le fait que les substrats sont réalisés par photolithographie garantit une excellente reproductibilité dans la définition des électrodes. D'un point de vue pratique, ces substrats sont intéressants pour tester des nouveaux polymères ou petites molécules : la fabrication ne nécessite que le dépôt du SCO. Ceci étant, comme il est déposé en dernier, il n'y a aucun risque que le SCO soit endommagé. Un point négatif de l'utilisation de cette configuration est qu'il s'est avéré que la mobilité des porteurs de charges dans ces dispositifs est plus faible car la résistance de contact est plus grande [25], [26].

Les géométries utilisant une grille en position haute, grille haute/contacts bas ou grille haute/contacts hauts sont moins présentes dans la littérature. La position haute de la grille présente les avantages que l'on puisse commander les OFETs de façon séparée mais aussi de pouvoir protéger les SCO instables à l'air grâce à la couche du diélectrique de grille. Néanmoins ce dernier ne doit pas être solubilisé dans un solvant pouvant détruire le SCO au risque de l'endommager. L'incompatibilité entre le solvant et le SCO peut être fréquente, le choix des matériaux et des solvants est donc crucial et engendre des difficultés technologiques. On utilise ces structures pour réaliser des capteurs chimiques où le semiconducteur utilisé est le plus souvent un polymère.

Les structures BG - BC et TG - TC sont dites coplanaires car les électrodes source et drain et le SCO se retrouvent du même côté alors que dans le cas des architectures BG - TCet TG - BC (structures décalées), les électrodes et le SCO sont opposés, les charges doivent traverser toute la couche active pour être collectées ou injectées [27]. Néanmoins on remarque une diminution de la mobilité et une augmentation de la valeur de la tension de seuil chez les structures coplanaires comparées aux structures décalées à cause de la présence d'une forte résistance de contact.

#### 1.2.2. Choix du semi-conducteur organique : le DNTT

Le dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophène, DNTT, que l'on peut voir en Figure I-5, est une petite molécule développée et synthétisée par T. Yamamoto et K. Takimiya [28], [29]. Elle fait partie de la famille des molécules à base de thiénoacène comme l'est également le C<sub>8</sub>-BTBT dont nous discuterons plus en détails dans la partie « Etat de l'art des OFETs à canal p à base petites molécules » de cette même section.



*Figure 1-5. Structure chimique du semi-conducteur organique dinaphtho*[2,3-*b*:2',3'-*f*]*thieno*[3,2-*b*]*thiophène (DNTT) petite molécule utilisée durant la totalité de cette thèse.* 

Cette famille reçoit beaucoup d'intérêt dernièrement car ses dérivés présentent une grande stabilité à l'air ainsi qu'une forte  $\mu_p$ . Le DNTT présente une HOMO relativement basse : 5,44 eV sous le niveau du vide comme on peut le voir en Figure I-6. De plus, les groupements thiophènes situés au milieu de la molécule sont dit « fusionnés », les risques d'oxydation sont minimisés grâce à la présence des atomes de soufre ce qui leur confère une grande stabilité chimique. Ces deux caractéristiques permettent à la molécule d'avoir une grande stabilité à l'air. Il est également possible d'atteindre avec cette molécule prometteuse, des  $\mu_p$  supérieures à 3 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> [30].



*Figure I-6. Diagramme énergétique de la molécule de DNTT. On remarque la large bande interdite (gap) de 3 eV entre la HOMO et la LUMO de cette petite molécule.* 

La structure plane de cette molécule, constituée de 6 anneaux aromatiques fusionnés donnant une conjugaison pi fortement étendue, permet comme pour le pentacène, un empilement couche par couche. Il en résulte un réseau en deux dimensions, ce qui permet un meilleur transport des charges dans le semi-conducteur.

Le C10-dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophène (Figure I-7) est un dérivé du DNTT auquel sont greffées des chaînes alkyles aux extrémités [7], [31], [32]. Ces ramifications lui permettent d'être soluble et ainsi de pouvoir être déposé par voie liquide.



*Figure I-7. Structure chimique du semi-conducteur organique 2,9-C10-dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophène (C10-DNTT), dérivé de la molécule du DNTT* 

Le DNTT et son dérivé le C10-DNTT sont des références dans la littérature en terme de stabilité et de performance [33], [34]. C'est ce qui nous a poussés à étudier et développer de nouvelles architectures de transistors à canal p uniquement autour de ces matériaux.

#### 1.2.3. Principe de fonctionnement des OFETs

Comme expliqué précédemment, un OFET est composé d'un semi-conducteur organique et de trois électrodes, dont deux entre lesquelles il se créé un canal conducteur lorsqu'elles sont polarisées.

En l'absence de polarisation, à une tension de grille inférieure à la tension d'allumage (Switch-on voltage  $V_{On}$ ) ( $V_{GS} < V_{On}$ ), le courant  $I_D$  entre la source et le drain est très faible et le transistor est en position bloquée (ou OFF). Idéalement ce courant  $I_{Off}$  est nul mais l'expérience montre que les semi-conducteurs organiques ont tout de même un courant de l'ordre du picoampère passant lorsque  $V_{GS} < V_{On}$ .

Ces transistors sont appelés normalement ouvert (« normally off ») car ils se comportent comme un interrupteur ouvert si la tension de commande est nulle.

Au-delà de la tension d'allumage ( $V_{GS} > V_{On}$ ), quand  $V_{GS}$  dépasse une certaine tension appelée tension de seuil  $V_{th}$ , il y a formation d'un canal conducteur entre les électrodes source et drain par accumulation de charges. Lorsque l'on polarise les électrodes source et drain, les porteurs de charges commencent à circuler entre ces deux contacts et le transistor bascule de l'état bloqué à passant.

Dans le cas d'un OFET à canal p, si on applique un potentiel négatif sur la grille, il y a accumulation de trous à l'interface SCO/diélectrique par effet de polarisation du diélectrique.

Pour de faibles tensions  $V_{DS}$ , le courant va augmenter proportionnellement à cette tension  $V_{DS}$  appliquée, c'est le régime linéaire comme représenté en Figure I-8. a). Le potentiel V(x) à l'intérieur du canal augmente linéairement à partir de la source (x = 0, V(x) = 0) jusqu'à  $V_{DS}$  à l'électrode du drain (x = L,  $V(x) = V_{DS}$ ).

Si la tension de polarisation  $V_{DS}$  est égale à  $V_{GS}$  -  $V_{th}$ , il y a pincement du canal (Figure I-8. b)). Ce pincement dépend des différences de potentiels entre la grille et la source  $V_{GS}$  et la grille et le drain  $V_{GD}$ . Lorsque l'on balaye le potentiel de drain  $V_d$ , la tension  $V_{GS}$  n'est pas affectée car la source est connectée à la masse. En revanche la tension  $V_{GD}$  va varier et lorsque le potentiel  $V_d$  est égal au potentiel de grille  $V_g$  il apparaît une diminution de la polarisation jusqu'à son annulation. Les porteurs de charges parviennent in extremis jusqu'au drain, le canal est pincé.

Lorsque  $V_{DS} > V_{GS} - V_{th}$  les trous sont repoussés du drain et il se créé une zone de déplétion proche de cet électrode. Un courant de saturation peut circuler dans cette étroite zone de déplétion car les porteurs de charges sont balayés du point de pincement vers le drain par le champ électrique relativement élevé dans cette zone de déplétion. Le courant est alors saturé et reste constant quelle que soit l'augmentation de la tension  $V_{DS}$ .



Figure I-8. Principe de fonctionnement d'un OFET a) en régime linéaire b) lorsque  $|V_{DS}| = |V_{GS} - V_{th}|$ , il y a alors pincement du canal. Quand le régime de saturation est atteint  $(|V_{DS}| > |V_{GS} - V_{th}|)$  il y a création d'une zone de déplétion.

Sur le même principe que les transistors silicium à effet de champ, les OFETs sont caractérisés grâce à un analyseur de semi-conducteur pour ensuite obtenir les courbes courant-tension dont nous pourrons extraire les paramètres caractéristiques.

#### 1.2.3.1. Courbes caractéristiques

Le courant de drain  $I_D$  est mesuré en fonction des tensions drain/source  $V_{DS}$  et grille/source  $V_{GS}$ . Le fait de pouvoir faire varier l'une des tensions en fixant l'autre va nous permettre d'obtenir différentes courbes caractéristiques : la variation du courant  $I_D$  en fonction de la tension  $V_{DS}$  à différentes tensions  $V_{GS}$  fixées nous permet d'obtenir les « courbes de sortie »  $I_D = f(V_{DS})$  que l'on peut voir en Figure I-9. a). Ces courbes présentent les deux régimes du transistor. Comme expliqué précédemment, lorsque  $|V_{DS}| < |V_{GS} - V_{th}|$ , le courant augmente linéairement avec la tension  $V_{DS}$ , le transistor fonctionne alors en régime linéaire. Après avoir dépassé la valeur de  $V_{DS}$  où  $V_{DS} > |V_{GS} - V_{th}|$  le courant est saturé et devient constant quelle que soit la valeur de  $V_{DS}$ , c'est le régime de saturation. Ces deux comportements apparaissent sur la Figure I-9. a). Les courbes de sortie nous permettent d'extraire des paramètres comme la résistance  $R_{DS}$  ou résistance totale, utile pour le calcul de la résistance de contact qui sera expliqué dans la partie « Interfaces dans un OFET » de cette même section.

Lorsque l'on réalise un balayage de la tension  $V_{GS}$  à  $V_{DS}$  fixe, on obtient alors une « courbe de transfert »  $I_D = f(V_{GS})$  comme présentée sur la Figure I-9. b). Le balayage de la tension  $V_{GS}$  se fait en aller et retour afin d'observer si les deux courbes se superposent, cela permet de détecter un éventuel effet d'hystérésis qui serait néfaste pour l'utilisation des transistors dans les circuits. Les courbes de transfert peuvent être mesurées pour les deux régimes du transistor, il suffit de fixer une tension  $V_{DS}$  faible ( $|V_{DS}| < |V_{GS} - V_{th}|$ ) pour obtenir le régime linéaire (courbe bleue) et d'augmenter cette valeur suffisamment ( $V_{DS} > |V_{GS} - V_{th}|$ ) pour qu'apparaisse le régime de saturation (courbe noire). Ces courbes permettent d'extraire la mobilité des charges dans le canal, la tension de seuil ainsi que la pente sous le seuil.


Figure I-9. Courbes caractéristiques d'un transistor organique a) courbes de sortie  $I_D = f(V_{DS})$ ,  $V_{GS}$  varie de 0 à -30 V; b) courbes de transfert  $I_D = f(V_{GS})$  en régime linéaire à  $V_{DS} = -5$  V (courbe bleue) et en régime de saturation à  $V_{DS} = -30$  V (courbe noire).

#### 1.2.3.2. Paramètres caractéristiques

Les paramètres qui vont être présentés sont extraits des courbes de transfert et de sortie. Ils permettent de déterminer les performances des transistors. Les caractéristiques couranttension dans les différents régimes d'utilisation des OFETs peuvent être décrites en s'appuyant sur l'approximation du canal graduel (gradual channel approximation) [35].

# Mobilité

La mobilité des porteurs de charge est certainement l'un des paramètres les plus importants pour un transistor. C'est elle que l'on utilise le plus souvent pour comparer les performances entre plusieurs transistors.

Il s'agit du coefficient de proportionnalité entre la vitesse de déplacement des porteurs de charge dans la couche active et le champ électrique appliqué. Cette mobilité dépend donc des matériaux utilisés non seulement pour la couche active mais aussi pour les autres couches, car les charges traversent l'interface SCO/métal puis le SCO. La rugosité du diélectrique, les dipôles en surface du diélectrique et la résistance de contacts sont également des paramètres influençant fortement la mobilité. Cette dernière est donc propre au dispositif et non pas intrinsèque au semi-conducteur comme c'est souvent reporté dans la littérature. Lors de nos expériences nous parlerons d'une mobilité des porteurs liée à l'architecture du transistor et non d'une mobilité intrinsèque au matériau organique [28], [36].

L'extraction de la mobilité des porteurs est réalisée à partir de l'approximation « gradual channel ». Pour une tension de grille  $V_{GS}$  supérieure à la tension de seuil  $V_{th}$ , les charges mobiles induites par unité de surface  $Q_{mob}$  (exprimées en A.s.cm<sup>-2</sup>) à la source sont liées à la tension  $V_{GS}$  à travers l'équation I.1 :

$$Q_{\rm mob} = C_{\rm diel} \left( V_{\rm GS} - V_{\rm th} \right)$$
 I.1

Où  $C_{diel}$  est la capacité du diélectrique par unité de surface en nF.cm<sup>-2</sup>. Dans l'équation I.1, le potentiel de canal V(x) est supposé être à zéro. Cependant, la densité de charge induite dépend de la position le long du canal (x) qui est prise en compte dans l'équation suivante :

$$Q_{mob} = C_{diel} \left( V_{GS} - V_{th} - V(x) \right)$$
 I.2

En négligeant la diffusion, le courant drain-source  $I_D$  induit par les porteurs de charge est :

$$I_{\rm D} = W \,\mu \,Q_{\rm mob} \,E_{\rm x}$$
 I.3

Où W est la largeur du canal en cm,  $\mu$  la mobilité des porteurs de charge dans le transistor organique en cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> et  $E_x$  le champ électrique à la position x en V.cm<sup>-1</sup>. En substituant  $E_x$  par dV/dx et en insérant l'équation I.2 dans l'équation I.3 on obtient :

$$I_D dx = W \mu C_{diel} (V_{GS} - V_{th} - V(x)) dV \qquad I.4$$

On peut alors obtenir l'expression du canal graduel pour le courant de drain en intégrant le courant de x = 0 à L et V(x) = 0 à  $V_{DS}$  en faisant l'approximation que la mobilité est indépendante de la densité des porteurs de charge et donc de la tension  $V_{GS}$ :

$$I_{D} = \frac{W C_{diel}}{L} \mu \left[ (V_{GS} - V_{th}) V_{DS} - \frac{V_{DS}^{2}}{2} \right]$$
I.5

Le courant de drain est directement proportionnel à  $V_{GS}$  et la mobilité en régime linéaire  $(\mu_{lin})$  peut alors être extraite en déterminant la pente de la fonction  $I_D = f(V_{GS})$  à  $V_{DS}$  constant.

$$\mu_{\text{lin}} = \frac{L}{W \, C_{\text{diel}} \, V_{\text{DS}}} \, \frac{\partial I_{\text{D}}}{\partial V_{\text{GS}}} \tag{I.6}$$

Comme décrit précédemment, il y a pincement du canal lorsque  $|V_{DS}| = |V_{GS} - V_{th}|$ . Le courant ne peut alors plus augmenter considérablement et arrive à saturation  $(I_{D,sat})$ . De ce fait, l'équation I.5 n'est plus valide.

On obtient alors le courant en régime de saturation en substituant  $V_{DS}$  par  $V_{GS} - V_{th}$ , il en résulte :

$$I_{D,sat} = \frac{W C_{diel}}{2L} \mu_{sat} (V_{GS} - V_{th})^2$$
 I.7

En régime saturé, la racine carrée du courant saturé est directement proportionnelle à la tension de grille. A partir de l'équation I.7, on obtient l'équation I.8 où la mobilité est dépendante de la tension de grille.

$$\mu_{\text{sat}} = \frac{2L}{W C_{\text{diel}}} \left(\frac{\partial \sqrt{I_{\text{D}}}}{\partial V_{\text{GS}}}\right)_{V_{\text{DS}} = \text{cste}}^{2}$$

Tension de seuil

La tension de seuil  $V_{th}$  correspond à la tension de grille qu'il faut appliquer pour qu'un courant  $I_D$  significatif soit établi entre la source et le drain. Cette tension marque la transition entre les différents régimes d'utilisation du transistor.

I.8

Idéalement, cette tension doit être relativement proche de 0 V, ce qui est un critère nécessaire à l'intégration des OFETs dans les circuits. Cette tension de seuil dépend fortement des matériaux choisis pour le semi-conducteur et le diélectrique, mais les impuretés présentes dans le SCO, ou encore les pièges à l'interface SCO/diélectrique vont créer un décalage de cette tension [37].

La tension de seuil  $V_{th}$  est extraite à partir de la courbe de transfert en régime saturé grâce à la fonction  $\sqrt{I_D} = f(V_{GS})$  tracée en rouge sur la Figure I-10. La tangente à cette fonction permet de déterminer la valeur de  $V_{th}$  lorsqu'elle croise l'axe des abscisses.



Figure I-10. Principe de l'extraction de la tension de seuil  $V_{th}$  à partir des courbes de transfert  $I_D = f(V_{GS})$ en régime saturé ( $V_{DS} = -30$  V).

# Rapport I<sub>On</sub>/I<sub>Off</sub>

Le courant  $I_{Off}$  est le courant de drain  $I_D$  lorsque la grille du transistor n'a pas été polarisée, c'est-à-dire lorsque le transistor est bloqué ( $V_{GS} < V_{on}$ ). Il est idéalement nul, les courants de perte à travers le SCO et entre les électrodes supérieures laissent passer un très faible courant, souvent de l'ordre du picoampère. La valeur du  $I_{Off}$  va dépendre du taux d'impuretés présentes dans le SCO.

Le courant  $I_{On}$  est le courant maximal à une tension  $V_{GS}$  donnée lorsque le transistor a atteint la saturation. Les valeurs  $I_{Off}$  et  $I_{On}$  sont extraites à partir des courbes de transfert.

Le rapport  $I_{On}/I_{Off}$  va caractériser la capacité du transistor à passer de l'état bloqué à l'état saturé, c'est un autre paramètre important pour l'intégration des OFETs aux circuits.

Un rapport  $I_{On}/I_{Off}$  de l'ordre de 10<sup>5</sup> voire 10<sup>6</sup> ainsi qu'un courant  $I_{Off}$  le plus faible possible (inférieur à 10 pA) sont donc des objectifs à atteindre pour limiter la consommation du circuit. Il est donc nécessaire d'obtenir un  $I_{Off}$  le plus faible possible avec un  $I_{On}$  le plus élevé possible. Le principe d'extraction de ce rapport est montré en Figure I-11.



Figure I-11. Principe de l'extraction du rapport de courant  $I_{On} / I_{Off}$  à partir des courbes de transfert  $I_D = f(V_{GS})$  en régime saturé.

Dans le cas où les effets de la résistance de contact au niveau des électrodes source et drain peuvent être négligés, le courant  $I_{On}$  dépend de la mobilité et de la concentration des porteurs de charges dans le semi-conducteur (on note qu'à  $V_{GS}$  constante, la concentration en porteurs dépend directement de la capacité du diélectrique de grille). Des techniques existent pour améliorer ce rapport comme la purification du SCO, permettant de diminuer le courant  $I_{Off}$  ou de jouer sur la géométrie du transistor ce qui peut augmenter la valeur du courant maximal.

# Pente sous le seuil

Entre la tension d'allumage  $V_{On}$  et la tension de seuil se trouve la région « avant seuil » (« substhreshold ») où le courant  $I_D$  dépend de la tension de grille de façon exponentielle. Dans cette zone, le courant de drain existant est dû aux porteurs de charge qui ont une énergie thermique suffisante pour surmonter la barrière d'énergie contrôlée par la tension de grille près de l'électrode source et diffusent principalement, plutôt que de dériver, à travers le semiconducteur vers le drain. La pente sous le seuil *SS* correspond à la variation de la tension de grille nécessaire pour augmenter le courant d'une décade soit  $dV_{GS}/d(Log(I_D))$ .

Plus la pente est faible et plus la vitesse de commutation sera élevée et meilleure sera le dispositif. *SS* dépend fortement de la capacité du diélectrique de grille ainsi que de la densité de pièges aux différentes interfaces. La pente sous le seuil est extraite des courbes de transfert en observant la variation de la tension par décade avant la tension de seuil  $V_{th}$  comme présenté en Figure I-12.  $V_I$  est la tension de grille à laquelle le transistor atteint un courant de drain de 0,1 nA,  $V_2$  est la tension de grille une décade plus haut, soit pour un courant de drain de 1 nA.



Figure I-12. Principe de l'extraction de la pente sous le seuil SS à partir des courbes de transfert  $I_D = f(V_{GS})$  en régime saturé. On soustrait la tension  $V_1$  à la tension  $V_2$  pour voir la variation de la tension de grille pour augmenter le courant d'une décade.

#### Hystérésis

L'hystérésis est un phénomène très important à éviter pour l'intégration des transistors aux circuits. Il s'agit du décalage entre la tension de seuil lors du balayage de la tension de grille à l'aller et celui au retour :  $H = V_{th,aller} - V_{th,retour}$ . Cette valeur est également extraite de la courbe de transfert en régime de saturation à partir de la fonction  $\sqrt{I_D} = f(V_{GS})$ , comme on peut le voir en Figure I-13.



Figure I-13. Principe de l'extraction de l'hystérésis à partir des courbes de transfert  $I_D = f(V_{GS})$  en régime saturé ( $V_{DS} = -5$  V). L'hystérésis est ensuite calculée à partir de la soustraction de  $V_{th,aller}$ .

L'hystérésis est étroitement liée aux pièges présents dans le SCO ainsi qu'aux interfaces SCO/diélectrique et SCO/électrodes. Un fort taux d'impuretés dans ces régions signifie la présence de nombreux pièges. Lors du balayage en tension à l'aller, les porteurs de charge vont être piégés. Lors du balayage retour, ces pièges sont déjà remplis, on constate alors un décalage de la tension par rapport à celle de l'aller. L'absence d'hystérésis lors de la mesure

d'un transistor témoigne de la faible quantité de pièges aux interfaces et dans le SCO, c'est-àdire de la bonne qualité de ces couches et de leurs surfaces.

En conclusion, notre objectif pour obtenir des performances satisfaisantes pour nos dispositifs est d'élaborer un OFET à canal p avec une tension d'utilisation faible, de l'ordre de quelques volts, une mobilité  $\mu_{sat} > 1 \text{ cm}^2 \text{.V}^{-1} \text{.s}^{-1}$ , une tension de seuil  $V_{th}$  proche de 0 V, un rapport  $I_{On}/I_{Off} > 10^5$  avec un courant  $I_{Off}$  bas et enfin une absence d'hystérésis. De telles performances nous permettraient d'envisager l'intégration de ces dispositifs dans des circuits de type détecteur d'amplitude.

# 1.2.4. Interfaces dans un OFET

Afin d'obtenir des dispositifs avec les meilleures performances possibles, il est important de comprendre les mécanismes qui ont lieu au sein des différentes couches et interfaces de nos transistors. Comme évoqué précédemment, il y a d'abord injection des charges à la source où les porteurs de charge traversent l'interface métal/SCO, elles sont alors transportées à travers le SCO jusqu'à l'interface SCO/diélectrique. C'est aux phénomènes ayant lieux aux interfaces que nous allons maintenant nous intéresser.

#### 1.2.4.1. Matériau diélectrique et interface avec le semi-conducteur organique

Le diélectrique est un matériau complexe à intégrer dans le dispositif car ses nombreux paramètres peuvent avoir des effets contradictoires. En effet, pour le choix d'un bon isolant il faut prendre en compte sa permittivité diélectrique [38]–[40], son énergie de surface [41] et sa rugosité [42]–[48]. Il y a de ce fait, un compromis à faire entre les matériaux présentant une forte ou une faible permittivité diélectrique et cela va dépendre grandement de la technologie utilisée pour les OFETs et du champ électrique appliqué en conséquence.

Par exemple, si la permittivité du diélectrique est forte, il est possible de travailler à de faibles tensions de fonctionnement car pour une même tension de grille, la densité de charges accumulées à l'interface SCO/diélectrique sera plus importante que pour un diélectrique à faible permittivité. En revanche les matériaux diélectriques à forte permittivité diélectrique présentent de forts moments dipolaires, qui causent une « rugosité de potentiel » limitant le transport des charges à l'interface avec les SCO et donc diminue la mobilité des porteurs de charges. Ces matériaux engendrent une instabilité dans le fonctionnement des OFETs. Les oxydes, étant régulièrement utilisés comme diélectrique (par exemple : Al<sub>2</sub>O<sub>3</sub>), présentent des pièges pour les porteurs de charges [49]–[52]. Il peut alors être intéressant d'utiliser une couche de passivation pour réduire le nombre de pièges à cette interface de façon à éliminer l'hystérésis.

Un diélectrique à faible permittivité quant à lui va notamment permettre d'avoir moins d'influence sur la mobilité des porteurs de charges car le désordre est moins important [39]. Cela implique néanmoins que les tensions d'utilisation sont beaucoup plus élevées que dans le cas de l'utilisation d'un matériau à forte permittivité diélectrique. La tension d'utilisation et l'hystérésis étant deux paramètres cruciaux pour l'intégration des transistors aux circuits, l'obtention d'un compromis est primordiale.

Les porteurs de charges sont localisés à l'interface SCO/diélectrique, c'est à ce niveau que le transport des charges est réalisé avant leur collecte aux électrodes supérieures. Une répartition uniforme de ces porteurs permet d'éviter les pièges.

A faible tension de grille, la majorité des porteurs de charges accumulés dans le SCO sont piégés dans des états localisés dans la bande interdite [53]. Les états les plus profonds sont remplis en premier et lorsque la tension de grille augmente, le niveau de Fermi se rapproche de la bande de valence (ce qui dans notre cas équivaut à la HOMO). Après avoir atteint une valeur de  $V_{GS}$  proche de  $V_{th}$ , tous les états sont remplis et les porteurs sont libres de circuler. Dans les matériaux à forte permittivité diélectrique, à faible tension de grille, l'effet de champ est tel qu'il y aura une quantité de charges entraînées nécessaire pour remplir ces états, de ce fait leur mobilité augmente. En revanche la forte permittivité diélectrique augmente également la rugosité électronique, donc paradoxalement peut avoir des effets négatifs sur la mobilité des porteurs. Pour empêcher cet effet, il est possible de traiter la surface du diélectrique en utilisant des polymères à faible permittivité diélectrique (comme le poly(1vinyl-1,2,4)-triazole (PVT)) [54], [55] ou des monocouches auto-assemblées (Self assembled monolayer : SAMs). Il faut alors jouer sur l'épaisseur de ces matériaux afin que la couche de passivation reste fine et que la tension d'utilisation du transistor reste faible.

Afin que le transport des charges soit facilité, il est important de trouver un bon compromis entre un matériaux de diélectrique à forte permittivité et une fine couche de passivation à permittivité diélectrique faible permettant de réduire le désordre énergétique, de diminuer l'hystérésis et d'augmenter la mobilité tout en restant à des tensions d'utilisation faibles (entre -1 V et -5 V).

# 1.2.4.2. Interface SCO/électrodes de source et de drain

C'est aux électrodes supérieures, source et drain, que sont injectées et collectées les charges au sein du SCO. La difficulté majeure rencontrée à cette interface est la résistance de contact  $R_C$ . Elle va dépendre de la morphologie du SCO ainsi que de la barrière énergétique d'injection des charges à cette interface. Dans le cas de transistors inorganiques silicium,  $R_C$  est très faible (de l'ordre de 0,1  $\Omega$ .cm) alors que pour les transistors organiques elle peut atteindre plus de 100  $\Omega$ .cm [56], [57]. Une hétérogénéité à l'interface électrodes/SCO va défavoriser l'injection des charges dans le SCO et va être à l'origine de cette  $R_C$ . Il est donc intéressant de réaliser un traitement de ces électrodes pour réduire la résistance de contact et améliorer la mobilité [58].

La barrière à l'injection des charges est définie comme étant la différence entre le niveau de Fermi du métal et la HOMO du SCO dans le cas où les porteurs de charges sont les trous (ou avec la LUMO dans le cas des électrons) en supposant une continuité des niveaux du vide à l'interface SCO/métal (modèle de Mott-Schottky) comme on peut le voir en Figure I-14.

Or de nombreux phénomènes comme les interactions chimiques entre le métal et le SCO [59], [60] et le transfert de charges résultant [61], [62], ou encore le transfert d'électrons du métal vers le matériau organique, dans le cas où le travail de sortie du métal est inférieur à l'affinité électronique du matériau organique [63], conduisent à la formation de dipôles d'interface et perturbent le système provoquant un non alignement des niveaux du vide. Cela entraîne un décalage du niveau de Fermi et donc une augmentation (ou une diminution en fonction du signe du dipôle) de la barrière de potentiel à l'injection des charges. La  $R_C$ , étant liée à cette barrière, va être directement impactée, elle va augmenter avec la valeur de la barrière énergétique.



Figure I-14. Exemple de diagramme de niveaux d'énergie pour les porteurs de charges dans le canal des transistors organiques montrant a) le transport des porteurs de charges positives  $(h^+)$  de l'électrode métallique vers la HOMO d'un transistor à canal de type p et b) le transport des porteurs de charges négatives  $(e^-)$  de l'électrode métallique vers la LUMO d'un transistor à canal de type n. Les barrières de potentiel à l'injection des charges («rectangles hachurés » en rouge) peuvent être plus ou moins grandes suivant le SCO à canal n ou p choisi.

Plusieurs méthodes existent pour faire diminuer cette résistance de contact : il est possible de modifier le travail de sortie de l'électrode en utilisant des monocouches auto-assemblées en traitement de l'électrode [64]–[67].

L'ajout d'une couche interfaciale entre le SCO et les électrodes est également un procédé très utilisé pour la réduction de la résistance de contact. Il existe plusieurs familles de matériaux susceptibles de convenir pour cette couche interfaciale comme les sels inorganiques, très utilisés dans le cas des transistors à canal n, (sels de Baryum [68], de Césium [69], [70], de Sodium (utilisation dans les OLED) [71], [72], ou encore de Lithium [73]–[75]) qui ont pour but de créer des dipôles au niveau des électrodes.

Il est aussi courant d'utiliser des couches interfaciales composées de matériaux organiques (comme le tetrakis(dimethylamino)ethylene TDAE [76], methyl viologen (1,1'-dimethyl-1H,1'H-[4,4'])bipyridinylidene MV0 [77], polyethylenimine ethoxylated et polyethylenimine ramifié PEIE/PEI [78]). Selon le métal utilisé et le type de porteurs de charge que l'on souhaite injecter, ces matériaux engendrent un moment dipolaire permettant de diminuer ou augmenter le travail de sortie du métal favorisant alors une bonne injection des charges dans le SCO.

La dernière famille de couche interfaciale permettant de diminuer la valeur de la barrière énergétique est celle des oxydes métalliques [79]. L'oxyde de molybdène MoO<sub>3</sub> et l'oxyde de tungstène WO<sub>3</sub> vont agir comme dopant de l'interface SCO/métal et permettre un alignement des niveaux d'énergie entre le matériau organique et le métal [80], [81] comme montré dans la Figure I-15. D'autres oxydes (de cuivre, de titane, d'étain ou de zinc) sont utilisés pour leur travail de sortie pouvant se trouver entre celui du métal choisi pour l'électrode et la HOMO du SCO (dans le cas d'un transistor organique à canal p). Ce niveau énergétique intermédiaire va faciliter le transport des charges à l'interface SCO/métal (transfert des charges en cascade [82]–[86]). Certains de ces oxydes (par exemple : WO<sub>3</sub>, ZnO) ont aussi l'avantage de pouvoir être déposés par voie liquide [87].



Figure I-15. Diagramme énergétique montrant les travaux de sortie de l'Au, d'un couple couche interfaciale/Au et les niveaux HOMO - LUMO de la molécule de DNTT. Agissant comme un dopant, l'insertion de la couche interfaciale permet d'aligner le niveau de Fermi de la combinaison oxyde/métal avec le niveau HOMO du semi-conducteur organique.

Ces traitements d'électrodes et couches interfaciales font l'objet de nombreuses recherches car la réduction de la résistance de contact est primordiale pour l'intégration des transistors organiques à effet de champ dans les circuits.

#### 1.2.4.3. Calcul de la résistance de contact

La résistance de contact est mesurée et calculée à partir de l'analyse « Transfer Line Method » (TLM) [25], [88]–[90]. Cette méthode part du principe que la résistance totale  $R_{Tot}$  dans un OFET comprend deux parties :

$$R_{Tot} = R_{Ch} + R_C = R_{sh} \frac{L}{W} + R_C$$
 I.9

Où  $R_{Ch}$  est la résistance de canal,  $R_C$  la résistance de contact (prend en compte les deux contacts source et drain),  $R_{sh}$  la résistance carrée, L la longueur de canal et W la largeur du canal.

La résistance de contact est dépendante de la tension de grille  $V_{GS}$  et de la tension drainsource  $V_{DS}$ . De ce fait, pour utiliser l'analyse TLM, il est important de sélectionner des valeurs mesurées lorsque la tension de grille est faible, car lorsque  $V_{GS}$  est élevée, la résistance de contact est systématiquement basse et les différences sont peu perceptibles entre les différents matériaux étudiés. A faibles  $V_{GS}$  et  $V_{DS}$  il est plus aisé de voir l'influence des matériaux utilisés sur la valeur de la résistance de contact. Nous utilisons donc l'analyse TLM lorsque le transistor se trouve en régime linéaire.

A partir de l'équation I.5 montrée précédemment, en régime linéaire,  $V_{DS}$  est faible et le terme  $\left(\frac{V_{DS}}{2}\right)^2$  peut être négligé, on simplifie alors l'équation et on obtient le courant en régime linéaire  $I_{D,lin}$ :

$$I_{D,lin} = \frac{W C_{diel}}{L} \mu_{lin} (V_{GS} - V_{th}) V_{DS}$$
 I.10

Pour le semi-conducteur, l'équation I.5, dans le régime linéaire, nous permet d'obtenir :

$$R_{Tot} = R_{C} + \left(\frac{\partial V_{DS}}{\partial I_{D}}\right)_{V_{DS}} \stackrel{V_{GS}}{\longrightarrow} _{0} = R_{C} + \frac{L}{W \mu_{lin} C_{diel} (V_{GS} - V_{th})}$$
I.11

Après normalisation de la résistance totale par la largeur de canal *W*, nous obtenons  $R_{Tot}$  en fonction de la longueur de canal *L* :

$$R_{\text{Tot}} W = R_{\text{C}} W + \left(\frac{\partial V_{\text{DS}}}{\partial I_{\text{D}}}\right)_{V_{\text{DS}} \xrightarrow{V_{\text{GS}}} 0} W = R_{\text{C}} W + \frac{L}{\mu_{\text{lin}} C_{\text{diel}} (V_{\text{GS}} - V_{\text{th}})}$$
I.12

L'équation I.12 est la relation linéaire entre la résistance totale et la longueur de canal où l'interception avec l'axe des ordonnées va nous donner directement la valeur de la résistance de contact.

Dans la pratique, il faut tout d'abord réaliser des dispositifs où les transistors auront des longueurs de canal différentes sur une même plaque. Un exemple est donné en Figure I-16. a). Sur un même substrat, 20 transistors sont fabriqués avec des longueurs de canal de 60, 80, 100, 120 et 140  $\mu$ m. Pour s'assurer de la mesure, nous avons 4 transistors identiques pour chaque longueur de canal. Une fois chaque transistor mesuré, nous devons extraire de leurs courbes de sortie, la résistance totale pour une valeur  $V_{DS}$  choisie en régime linéaire (par exemple  $V_{DS} = -1$  V) à des tensions  $V_{GS}$  différentes comme présenté dans la Figure I-16. b). La résistance totale s'extrait simplement à partir d'une loi d'ohm au drain et à la source comme le montre l'équation I.13 :

$$R_{Tot} = \frac{V_{DS}}{I_D}$$
 I.13



Figure I-16. a) Schéma d'un masque de contact à différentes longueurs de canal. L varie de 60 à 140  $\mu$ m. b) courbes de sortie à différentes V<sub>GS</sub> pour extraire la résistance totale à V<sub>DS</sub> = -1 V.

Les valeurs extraites pour les différentes tensions  $V_{GS}$  sont ensuite tracées en fonction des longueurs de canal pour obtenir le graphe de la Figure I-17. Comme expliqué précédemment, la résistance de contact est ensuite extraite de ce graphe en déterminant la valeur de l'interception des droites à différentes  $V_{GS}$  avec l'axe des ordonnées.



Figure I-17. Représentation graphique de l'analyse TLM en traçant la résistance totale normalisée en fonction de la longueur de canal L. La résistance de contact  $R_C$  dépendante de la tension de grille dans le cas des transistors organiques, est extraite à l'intersection des tangentes à différentes tensions de grille avec l'axe des ordonnées.

Les valeurs de la résistance de contact sont ensuite extraites et retracées en fonction de la valeur des tensions de grille. On peut ainsi voir la dépendance de la résistance de contact en fonction de  $V_{GS}$  sur la Figure I-18.



Figure I-18. Représentation graphique de l'évolution de la résistance de contact normalisée en fonction de la tension  $V_{GS}$  à  $V_{DS} = -1$  V.

Cette analyse nous a permis par la suite de réaliser des comparaisons entre les différents matériaux de contacts testés et de voir l'influence de l'insertion d'une couche interfaciale d'oxyde entre le semi-conducteur organique et les électrodes supérieures. Nous pouvons alors démontrer que la résistance de contact peut diminuer en fonction du choix des matériaux pour les électrodes supérieures.

# 1.2.5. Etat de l'art des OFETs à canal p à base de petites molécules

De nombreux groupes de recherche se penchent sur les transistors à canal p car ces derniers montrent des mobilités de porteurs de charges positives  $\mu_p$  plus importantes que ceux à canal n contrairement aux transistors silicium où les mobilités  $\mu_n$  et  $\mu_p$  sont respectivement de l'ordre de 1000 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> et 200 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>. Pour des raisons expliquées précédemment (forces des liaisons, mode de déplacement des porteurs de charges), les transistors organiques ont une  $\mu$  en général bien inférieure à celles des transistors inorganiques, mais les dernières recherches montrent des résultats qui peuvent s'approcher des  $\mu$  du silicium amorphe ( $\alpha$ -Si:H ;  $\mu_{\alpha-Si} = 0, 1 - 1$  cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>) en ce qui concerne les semi-conducteurs à canal p [91].

Le matériau qui a sans aucun doute été le plus étudié durant ces dernières années est un polyaromatique : le pentacène [92]. Ce matériau est déposé uniquement par évaporation sous vide et chaque nouveau matériau testé est directement comparé à ce dernier. De nombreux dérivés ont découlé de ce composé comme le TIPS-pentacène [93] qui peut être déposé par voie liquide, grâce à ses ramifications, et atteindre une  $\mu_p$  de 11 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>, ce qui est une haute performance supérieure au silicium amorphe. Un autre polyaromatique, l'hexacène a montré de fortes  $\mu_p$ , proche de 4,3 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> sous air, testé sous la forme de monocristal [94]. Un isomère du pentacène possédant des ramifications, le picène a montré des  $\mu_p$  de l'ordre de 20,9 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> après dépôt par voie thermique [95]. La structure moléculaire de ces polyaromatiques peut être observée en Figure I-19.



Figure I-19. Structures moléculaires des polyaromatiques a) pentacène b) TIPS-pentacène c) hexacène et d) picène.

La famille des molécules à base de thiénoacène, dont provient le DNTT et ses dérivés, montre également des performances remarquables comme dans le cas du 2,7-Dioctyl [1]benzothieno[3,2-b][1]benzothiophène (C8-BTBT) que l'on peut voir en Figure I-20, dont les  $\mu_p$  peuvent atteindre 31,3 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> [96] voire 43 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> en utilisant une technique de dépôt moins conventionnelle (dépôt à la tournette décentré) [97]. D'autres dérivés utilisant le motif BTBT permettent d'obtenir de hautes valeurs de  $\mu_p$  (entre 17 et 22 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>) en utilisant le dépôt par voie thermique ou liquide [8], [98].



*Figure I-20. Structure moléculaire du C8-BTBT, une petite molécule pouvant atteindre des performances de l'ordre de 40 cm*<sup>2</sup>. $V^{1}$ . $s^{-1}$ .

Enfin, la famille qui nous intéresse est donc une extension du système pi-conjugué du BTBT auquel est rajouté un aromatique de part et d'autre du bloc principal, il s'agit du DNTT et de ses dérivés (Figure I-5 et Figure I-7). Comme énoncé précédemment, l'utilisation de cette molécule comme couche active dans les transistors organiques permet d'obtenir des performances en termes de  $\mu_p$  atteignant 8,3 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> en utilisant le monocristal [99]. Son dérivé le C<sub>10</sub>-DNTT présente deux isomères, le 2,9-C<sub>10</sub>-DNTT avec lequel une  $\mu_p$  de 8 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> a été obtenue en dépôt par évaporation sous vide [31] et le 3,10-C<sub>10</sub>-DNTT qui lui, atteint une  $\mu_p$  de 11 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> [100].

Les transistors organiques à effet de champ à canal p, bien que n'égalant pas encore les transistors au silicium cristallin, ont des performances de plus en plus élevées avec une stabilité également améliorée. L'état de l'art de ces transistors à canal p est récapitulé dans le tableau de la Figure I-21. Il n'est plus rare de voir régulièrement des transistors organiques aux  $\mu_p$  supérieures à 10 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> [101], [102]. Il est donc tout à fait possible d'envisager de concevoir des circuits amplificateurs flexibles à partir de transistors organiques à canal p.

	Technologie	$\mu_{p,max}$ (cm <sup>2</sup> .V <sup>-1</sup> .s <sup>-1</sup> )	$V_{th}(V)$	I <sub>On</sub> / I <sub>Off</sub>
<b>Pentacène</b> [103] (2002)	Si/SiO <sub>2</sub> / BG – TC / Au			
	L = 130 µm	3	- 5	$10^{5}$
	Evap. sous vide			
<b>TIPS-Pentacène</b> [93] (2013)	Si/SiO <sub>2</sub> / BG – TC / Au	11	n.a	10 <sup>6</sup> - 10 <sup>8</sup>
	$L = 50 \ \mu m$			
	Voie liq.			
Hexacène [94] (2012)	Si/SiO <sub>2</sub> / BG – TC / Au	4,28	- 37	10 <sup>5</sup>
	Monocristal déposé par			
	croissance thermique			
	Testé sous air			
<b>Picène</b> [95] (2014)	Pt/Si/PZT / BG – TC / Au	20,9	- 7,9	10 <sup>6</sup>
	$L = 300 \ \mu m$			
	Voie liq. ou evap. therm.			
<b>C8-BTBT</b> [96] (2011)	G/parylène / TG – TC / Au			
	$L = 100 \ \mu m$	31,3	- 10	$10^5 - 10^7$
	Voie liq.			
<b>C8-BTBT</b> [97] (2014)	ITO / BG – TC / Ag			
	$L = 100 \ \mu m$	43	n.a	n.a
	Voie liq.			
<b>DNTT</b> [99] (2009)	Si/SiO <sub>2</sub> / BG – TC / Au			
	W/L = 4	8,3	$\simeq 0$	$10^{8}$
	Monocristal			
<b>C<sub>10</sub>-DNTT</b> [100] (2011)	Si/SiO <sub>2</sub> / BG – TC / Au			
	$L = 90 \ \mu m$	11	n.a	$10^{6}$
	Voie liq.			

Figure I-21. Tableau récapitulatif de l'état de l'art des p-OFETs. La technologie montre la structure de ces transistors organiques avec le matériau de grille et de diélectrique (ex. Si/SiO<sub>2</sub>), l'architecture (ex. : BG - TC : grille basse, contacts hauts) et le matériau pour les électrodes source et drain (ex. : Au), la longueur de canal L et enfin le mode de dépôt du semi-conducteur organique.

Il serait néanmoins plus intéressant de pouvoir réaliser des circuits plus complexes en y intégrant également des transistors organiques à canal n mais leurs performances et surtout leur stabilité à l'air ne sont pour le moment, pas encore équivalentes à celles des transistors organiques à canal p. Nous allons cependant voir dans la section suivante que les  $\mu_n$  dans les transistors organiques à canal n ont évolué ces dernières années.

#### 1.2.6. Etat de l'art des OFETs à canal n à base de petites molécules

Comme nous l'avons vu précédemment, tous les SCO organiques sont intrinsèquement ambipolaires. Mais en fonction de la polarisation que nous allons soumettre aux transistors, les porteurs de charge mis en jeu ne seront pas les mêmes.

Comme nos travaux portent majoritairement sur les transistors organiques à canal p, nous avons dressé une brève liste non-exhaustive des performances des OFETs à canal n.

Les semi-conducteurs organiques à canal n ont des  $\mu$  moins performantes que les SCO à canal p pour deux raisons principales [35] : la barrière d'énergie entre le travail de sortie du métal utilisé pour les contacts (source et drain) et la HOMO du SCO est généralement plus faible qu'avec la LUMO du SCO. De ce fait, le transport des trous de la HOMO vers l'électrode métallique est facilité. De plus, de manière générale, les porteurs de charge négatifs, sont plus susceptibles d'être piégés aux interfaces. Ces effets de piégeage diminuent fortement la mobilité des électrons, et donc les  $\mu$  des transistors organiques à canal n.

Il est nécessaire en premier lieu que la barrière énergétique entre le travail de sortie des contacts et le niveau LUMO du SCO soit la plus faible possible, afin de favoriser la conduction d'électrons vis-à-vis de celle des trous pour qu'ainsi les  $\mu_n$  se rapprochent des  $\mu_p$ .

Le choix des métaux utilisés comme contacts pour la source et le drain est donc crucial. Pour les molécules dont le niveau de la LUMO est bas, il est possible d'utiliser des métaux dont le travail de sortie est également faible.

Dans le cas du pentacène (voir Figure I-19. a)), qui est utilisé aussi bien comme SCO à canal p ou n, et dont la LUMO est environ de 2,5 eV, le calcium (Ca) est un choix intéressant comme matériau de contact car son travail de sortie se situe aux alentours de 2,8 eV. Ahles et al. ont ainsi déposé une fine couche de calcium entre le diélectrique et le SCO afin de diminuer la densité de pièges présents à cette interface [104]. Des  $\mu_n$  jusqu'à 0.2 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> ont été obtenues.

Du fait de la nature instable à l'air du calcium et des SCO utilisés, ces transistors ne sont opérationnels que sous atmosphère contrôlée.

Dans le cas des fullerènes notamment le C<sub>60</sub> dont la LUMO est de 3,8 eV, des métaux à plus grands travaux de sortie (Au = 4,9 eV ; Al = 4,1 eV) ont été utilisés seuls (Au) [105] ou couplé avec le Ca (Ca / Al) [49], [106] pour obtenir des OFETs à canal n fonctionnels avec des  $\mu_n$  variant de 2 à 5 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup>. Ces transistors à base de C<sub>60</sub> sont également très sensibles à l'air, cependant Jang et al. ont réussi, en utilisant un polymère perfluoré comme diélectrique à réaliser un transistor stable à l'air où  $\mu_n = 4,9.10^{-2} \text{ cm}^2.\text{V}^{-1}\text{s}^{-1}$  [107].

En 2016, Long *et al.* rapportent des  $\mu_n$  de 0,14 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> en utilisant la molécule [C<sub>60</sub>]PhNPh [108]. Dans la même étude, l'équipe obtient des  $\mu_n$  de 0,26 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> par une méthode de dopage chimique du semi-conducteur.

Gundlach et al. ont mis en évidence des dispositifs utilisant le PTCDI– $C_{13}H_{27}$  comme SCO avec des  $\mu_n$  de 0,2 à 0,6 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> pour des métaux de contact aux travaux de sortie différents (Au, Al, LiF/Al, Cr) [109]. Ils ont alors démontré que la mobilité effective des électrons n'avait pas de réelle dépendance avec le travail de sortie du métal de contact lorsque la polarisation des transistors utilisait un fort  $V_{DS}$  et que l'injection des charges ne pouvait pas être décrite par une simple barrière de potentiel mais par un modèle plus complexe.

De nombreux groupes axent leur recherche sur la stabilité à l'air des SCO à canal n. La principale raison de leur instabilité à l'air est la facilité avec laquelle les molécules utilisées sont oxydées par l'oxygène ambiant. Une solution peut être d'utiliser des molécules dont l'affinité électronique (proche du niveau LUMO) est plus élevée, les rendant ainsi plus difficilement oxydables.

En 2004, Jones et al. synthétisent le PTCDI-(CN)<sub>2</sub>-CH<sub>2</sub>C<sub>3</sub>F<sub>7</sub>, et obtiennent des  $\mu_n$  jusqu'à 0,64 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> à l'air [110]. Dans cette molécule, les deux groupements cyano à proximité du noyau conjugué entraînent une augmentation de l'affinité électronique jusque environ 4,3 eV, d'où une stabilité intéressante à l'air. Ces performances suggèrent que la molécule forme des films bien ordonnés, avec une structure cristalline favorisant de forts recouvrements orbitalaires dans la direction parallèle à la surface du substrat.

Schmidt et al. ont obtenu une  $\mu_n$  de 1,2 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> avec le PTCDI-CH<sub>2</sub>C<sub>3</sub>F<sub>7</sub> [111]. Il s'agit de la même molécule utilisée par Weitz et al. sans le groupement cyano. Cette molécule a montré une excellente stabilité à l'air, sans aucune dégradation de la mobilité observée après 60 jours de stockage à l'air. Schmidt et al. ont montré que la présence de substituants en « bay position » sur le cœur conjugué entraîne une torsion de ce dernier, avec des conséquences importantes sur l'empilement des orbitales pi en phase solide. Ceci explique pourquoi de meilleurs résultats sont obtenus sur la même molécule simplement en enlevant le groupement CN du cœur conjugué.

De manière générale, les molécules les plus étudiées ces dernières années sont des dérivés de naphtalène-diimides et de pérylène-diimides. L'utilisation de ces molécules a permis d'obtenir des  $\mu_n$  comprises entre 0,1 et 1 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> [112]–[116].

Les oligothiophènes sont une autre famille de molécules ayant montré des  $\mu_n$  jusqu'à 4,6 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> et une bonne stabilité à l'air. Ces performances ont été obtenues lorsque ces SCO ont été déposés par évaporation thermique [117], [118].

Enfin, la dernière famille de molécules largement étudiées ces dernières années est celles des « pentacènes-like ». Ces molécules penta-cycliques ont permis d'obtenir des  $\mu_n$  jusqu'à 5 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> [119]–[121].

Nous avons vu dans la Figure I-21 de l'état de l'art des transistors organiques à canal p que la plupart des groupes de recherche ont utilisé une architecture BG – TC. A titre comparatif, des chercheurs ont également utilisé cette structure pour réaliser des OFETs à canal n. En effet, Shukla et al. ont obtenu des  $\mu_n$  de 6,2 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> sous atmosphère inerte et de 0,4 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> à l'air avec des transistors à base de NTCDI-C<sub>6</sub>H<sub>11</sub> [122]. Cette même molécule (NTCDI), substituée par des groupements perfluorophényles montre de meilleures  $\mu_n$  avec une architecture BG – TC (0,87 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> [123]), qu'avec une architecture BG – BC (0,31 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup>) [124], ce qui dans ce cas montre l'intérêt de l'architecture avec contacts hauts. En 2016, Yi *et al.* rapportent des  $\mu_n$  allant jusqu'à 0,6 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> en utilisant des films de PDIF-CN<sub>2</sub> dont la direction de croissance a été contrôlée [125].

Les performances que montrent les transistors organiques à canal n se rapprochent de celles des transistors organiques à canal p. Régulièrement des  $\mu_n$  supérieures à 1 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> sont montrés, il est donc possible de réaliser des circuits digitaux de types inverseurs en utilisant la même structure (par exemple BG – TC) pour les transistors à canal n et à canal p avec des  $\mu$  du même ordre de grandeur pour les deux types de porteurs de charge.

# 1.3. Etat de l'art des applications des transistors organiques

L'électronique organique et en particulier les transistors organiques permettent de réaliser de nombreuses applications inaccessibles avec le silicium, rigide et dont le procédé de fabrication est souvent trop coûteux en énergie. Bien que ce travail de thèse ne vise pas une utilisation en particulier, il est intéressant de voir le large panel d'application que les OTFTs peuvent fournir. E. Cantatore a répertorié de nombreux emplois des transistors organiques concernant les circuits imprimés [126]. Le groupe de T. Someya, véritable spécialiste dans le domaine, a également répertorié un grand nombre d'applications sur les dispositifs extensibles, de grandes surfaces et ultra-légers. [127], [128].

Nous allons dans cette section, répertorier certaines applications. La liste est nonexhaustive, mais cette partie a pour but de montrer au lecteur les différentes possibilités d'utilisation des OTFTs de manière la plus large possible.

# 1.3.1. Capteurs

Bien que les capteurs se retrouvent dans chaque application citée ci-après, nous tenions à en montrer quelques-uns qui ont particulièrement retenu notre attention.

Dans le but de réaliser de la peau artificielle (e-skin) que nous détaillerons dans la section suivante, le groupe de T. Someya a d'abord développé des capteurs de température et de pression sur grande surface (par exemple, la surface des doigts) [129]. Y. Zang a répertorié la conception de nombreux capteurs (pressions, sensibilité à l'ammoniac, etc.) et de leur optimisation pour de multiples applications [130] et plus particulièrement de capteurs de pression ultra-fin [131]. D. Wang, V. Noël et B. Piro ont réalisé une revue sur les biocapteurs utilisant les OFETs à grille utilisant un électrolyte [132] expliquant également les bases de fonctionnement des mécanismes de traduction du couple récepteur/cible transformé en un courant de drain. Ces biocapteurs ont de nombreuses utilisations dans les domaines de la santé, de l'environnement ou encore de l'alimentaire. Fukuda et al. ont démontré l'uniformité électrique dans leurs réalisations comme notamment un capteur à anticorps spécifiques [133]. Enfin, une dernière revue, réalisée par D. Elkington et al. démontrent le très bon fonctionnement des récentes avancées dans les bio-capteurs, capteurs de pression et les capteurs détectant les vapeurs « e-nose » à base de transistors organiques [134].



*Figure I-22. Photographie de capteurs a) Tatouage de transfert pour la détection du lactose* [134]; *b) capteur de pression ultra-sensitif* [131] ; *Capteur ultra-fin et ultra-transparent* [130].

# 1.3.2. Peau électronique « E-Skin », domaine médicale.

La peau électronique est une application également en plein essor. De nombreux groupes de recherche, notamment ceux de T. Someya et Z. Bao sont très actifs sur cette application depuis plus de 10 ans [135]–[138]. Il est extrêmement difficile de retranscrire toutes les sensations que nous éprouvons à travers notre peau car elle est ultra-sensible. Une grande quantité de capteurs de température et de pression est nécessaire. Mais la difficulté majeure est la connexion entre ces capteurs représentant la peau et le cerveau humain afin de percevoir toutes ces sensations. Une revue récente de X. Wang et al. répertorie toutes les dernières avancées dans ce domaine [139].

La peau artificielle étant très liée au domaine médical, on peut aussi remarquer les récents progrès dans ce domaine concernant l'intégration des transistors organiques avec des dispositifs bio-compatibles et inoffensifs pour la santé. Le groupe de G. Malliaras est un des pionniers dans ce champ d'application avec ses recherches sur les capteurs pour encéphalogramme [140].

Les groupes de T. Someya, H. Klauk, et K. Takimiya entre autres ont conçu conjointement des transistors organiques stables à de très hautes températures [141]. Ainsi, ces transistors, une fois intégrés sur n'importe quel objet médical peuvent subir une stérilisation médicale sans risque de dommage. Par écho pour la e-skin (prothèses pour la main), des recherches sur les capteurs pour électromyogrammes à base de transistors organiques ont également été établies par le groupe de T. Someya [142], [143]. Ces capteurs peuvent également être intégrés directement sous la peau [34].



Figure 1-23. a) Image d'une peau artificielle électronique dont la matrice active flexible est réalisée à partir de transistors organiques [135]; b) Microphotographie optique de la sonde ECoG placée sur le cortex somatosensoriel, la craniotomie est entourée par des lignes pointillées [140]; c) Surface de mesure d'électromyogramme à 64 canaux (SEMS) [143]

# 1.3.3. Etiquettes RFID

Les étiquettes RFID (radio-frequency identification) sont très certainement le champ d'application le plus prometteur dans le domaine des transistors organiques. E. Cantatore et al. ont énormément développé cette application ces dernières années [144], [145] en réalisant notamment la première étiquette RFID sur substrat flexible utilisant plus de 250 transistors organiques, les données étant transférées à la fréquence RFID standard de 13,56 MHz (voir la Figure I-24). Atteindre cette fréquence de transfert a longtemps été un défi et Rotzoll et al. a réussi à en démontrer la possibilité pour la première fois en 2006 [146].



Figure I-24. Photographies a) d'une étiquette RFID complète. b) de l'antenne 13-MHz sur feuille avec les composants SMD soudés dessus [144].

# 1.3.4. Ecrans flexibles

L'écran flexible est l'une des applications sur lesquels les groupes de recherche ont le plus travaillé par le passé. Le marché des OLEDs étant en plein essor, il est important de combiner OLED et OTFT pour réaliser des écrans souples, déformables, transportables en toutes circonstances et d'une grande résolution. Les premiers groupes à avoir réalisé un écran flexible imprimé, piloté par des OTFTs sont ceux de Street [147] en 2004 et de Gelinck avec un écran flexible  $64 \times 64$  pixels [148] la même année. Depuis, bien que les groupes de recherches concentrent davantage leurs efforts sur les OLEDs elles-même, les progrès dans ce domaine sont incontestables, Noda et ses collaborateurs (*SONY*) ont développé un écran AM-OLED de 80 µm d'épaisseur pouvant s'enrouler autour d'une baguette de rayon 4 mm, le tout piloté par une carte mère réalisée à base de transistors organiques ( $\mu_{FET} = 0.4 \text{ cm}^2.\text{V}^{-1}.\text{s}^{-1}$ ) [149]. Cette technologie est visible en Figure I-25.



Figure I-25. Photographies d'un écran OTFT-OLED réalisé par Noda et al. [149]. a) l'écran est mis à plat ; b) l'écran est enroulé avec un rayon de 4 mm.

D'autres avancées, s'éloignant des p-OFETs, sont remarquables dans le domaine des écrans flexibles. Elles utilisent des hybrides entre FET et OLEDs [150] ou des OLEDs pilotées par des transistors utilisant des semi-conducteurs à base d'oxyde [151], [152].

# 1.3.5. Autres applications

Bien d'autres applications existent ou sont en cours de développement. On peut notamment citer l'intégration de circuits à base d'OFETs sur des surfaces rugueuses comme du papier voire des billets de banque dans le but, par exemple, de contrôler les fraudes [36], [153].

Les transistors organiques sont également utilisés pour leurs propriétés mémoires (Transistors mémoires) combinés à l'oxyde de graphène pour réaliser des outils de stockage [154], [155].

X. Liu et coll. ont développé des transistors à base de polymère pour réaliser des détecteurs photo et thermo-sensibles avec une faible tension de commande (inférieure à - 4 V) [156].

Enfin les circuits complexes ayant toutes sortes de fonctions (backplane de matrice active, convertisseurs analogue-digital, détecteurs de signaux) sont bien entendus très développés en utilisant les fonctions "interrupteur" ou "amplificateur" des transistors organiques. [157]–[161]. Le circuit logique à base de TFT organiques, à canal p et à canal n, réalisé par Takeda et coll. [162] est certainement le circuit tout imprimé (épaisseur total 3  $\mu$ m) le plus développé du moment.



Figure I-26. Photographie d'un billet de 5 euros avec un dispositive composé de transistors organiques et de circuits [153]; b) Photographie d'un circuit logique CMOS organique sur un substrat d'épaisseur  $1 \mu m$ . L'épaisseur totale du dispositif est inférieure à  $3 \mu m$ . (La barre d'échelle mesure 25 mm). [162]

Les transistors organiques ont donc un large panel d'applications, dont nous n'avons répertorié qu'une petite partie, et celui-ci s'élargit toujours plus avec les nouveaux progrès en termes de stabilité (air, thermique, lumière), de performances et les différentes combinaisons avec les autres matériaux (oxydes métalliques, graphènes, nano-tubes de carbone, etc.). Un état de l'art concernant plus particulièrement les amplificateurs à base de p-OFETs est présenté dans le chapitre IV.

# 1.4. Conclusions

L'électronique organique et les transistors organiques présentent un vaste domaine et les différentes combinaisons existantes (matériaux pour le semi-conducteur organique, le diélectrique, les électrodes, les différentes géométries) montrent que nous ne sommes qu'au début de leur développement. Contrairement aux transistors silicium dont le semi-conducteur restent toujours le même, le fait de trouver toujours de nouveaux matériaux semi-conducteurs organiques, toujours plus performants fait progresser la recherche très rapidement.

Il est cependant nécessaire de mettre un cadre à ces études afin que les recherches ne soient pas trop dispersées : il est difficilement possible de travailler sur le matériau de diélectrique ou les contacts si le SCO change constamment. C'est pourquoi nous avons décidé pendant toute cette étude d'utiliser le semi-conducteur DNTT comme seule couche active. Cette molécule a fait l'objet de nombreuses recherches dans la littérature et aujourd'hui sa synthèse et son utilisation dans les transistors est bien maîtrisée. Elle fait également preuve d'une grande stabilité à l'air et ses performances sont une référence pour les transistors organiques à canal p.

La géométrie grille basse - contacts hauts (BG - TC), pour des raisons de procédés de fabrication sera la seule étudiée. Cette configuration a déjà été testée au laboratoire IMS et sa maîtrise est un réel gain de temps pour démarrer ce projet. De plus elle permet plus de liberté dans le choix des matériaux et des motifs à déposer pour représenter les différentes couches de nos transistors.

Les chapitres II et III de ce mémoire porteront sur l'optimisation des transistors organiques à canal p à base de DNTT (modifications des électrodes supérieures et addition de couches interfaciales, changement de substrat et de matériau de diélectrique, étude des effets d'une couche de passivation) afin de pouvoir les intégrer par la suite dans des circuits amplificateurs sur substrats flexibles, ce qui fera l'objet du chapitre IV. Le chapitre V proposera des perspectives pour ces travaux de thèse et une prémisse d'étude sur les transistors organiques à canal n.

# 1.5. Bibliographie

- [1] J. Puigdollers, C. Voz, A. Orpella, I. Martin, M. Vetter, and R. Alcubilla, "Pentacene thin-films obtained by thermal evaporation in high vacuum," *Thin Solid Films*, vol. 427, pp. 367–370, 2003.
- [2] C. Tao, X. Zhang, F. Zhang, Y. Liu, and H. Zhang, "Solution processed pentacene thin films and their structural properties," *Mater. Sci. Eng. B*, vol. 140, pp. 1–4, 2007.
- [3] C. Reese, M. Roberts, M. Ling, and Z. Bao, "Organic thin film transistors," *Mater. Today*, vol. 7, no. 9, pp. 20–27, 2004.
- [4] Z. Bao, A. Dodabalapur, and A. J. Lovinger, "Soluble and processable regioregular poly(3hexylthiophene) for thin film field effect transistor applications with high mobility," *Appl. Phys. Lett.*, vol. 69, no. 26, pp. 4108–4110, 1996.
- [5] H. Sirringhaus, T. Kawase, R. H. Friend, T. Shimoda, M. Inbasekaran, W. Wu, and E. P. Woo, "High-Resolution Inkjet Printing of All-Polymer Transistor Circuits," *Science*, vol. 290, pp. 2123–2126, 2000.

- [6] Z. Bao, Y. Feng, A. Dodabalapur, V. R. Raju, and A. J. Lovinger, "High-Performance Plastic Transistors Fabricated by Printing Techniques," *Chem. Mater.*, vol. 9, no. 6, pp. 1299–1301, 1997.
- [7] R. Hofmockel, U. Zschieschang, U. Kraft, R. Rödel, N. H. Hansen, M. Stolte, F. Würthner, K. Takimiya, K. Kern, J. Pflaum, and H. Klauk, "High-mobility organic thin-film transistors based on a small-molecule semiconductor deposited in vacuum and by solution shearing," *Org. Electron.*, vol. 14, no. 12, pp. 3213–3221, 2013.
- [8] X. Gao and Z. Zhao, "High mobility organic semiconductors for field-effect transistors," *Sci. china Chem.*, vol. 58, no. 6, pp. 947–968, 2015.
- [9] J. D. Yuen and F. Wudl, "Strong acceptors in donor–acceptor polymers for high performance thin film transistors," *Energy Environ. Sci.*, vol. 6, no. 2, p. 392, 2013.
- [10] Y. Yamashita, J. Tsurumi, F. Hinkel, Y. Okada, J. Soeda, W. Zajączkowski, M. Baumgarten, W. Pisula, H. Matsui, K. Müllen, and J. Takeya, "Transition Between Band and Hopping Transport in Polymer Field-Effect Transistors.," *Adv. Mater.*, vol. 26, no. 48, pp. 8169–8173, Oct. 2014.
- [11] J. Li, Y. Zhao, H. S. Tan, Y. Guo, C.-A. Di, G. Yu, Y. Liu, M. Lin, S. H. Lim, Y. Zhou, H. Su, and B. S. Ong, "A stable solution-processed polymer semiconductor with record high-mobility for printed transistors.," *Sci. Rep.*, vol. 2, p. 754, Jan. 2012.
- [12] Y. N. Li, P. Sonar, L. Murphy, and W. Hong, "High mobility diketopyrrolopyrrole (DPP)-based organic semiconductor materials for organic thin film transistors and photovoltaics," *Energy Environ. Sci.*, vol. 6, no. 6, pp. 1684–1710, 2013.
- [13] I. Kang, H. Yun, D. S. Chung, S. Kwon, and Y. Kim, "Record High Hole Mobility in Polymer Semiconductors via Side-Chain Engineering," J. Am. Chem. Soc., vol. 135, pp. 14896–14899, 2013.
- [14] "Cours de Physique de V. Fritsch." [Online]. Available: https://storage.neros.fr/Cours/Physique/S2/Chimie/Cours/liaisonchimique\_4.pdf.
- [15] H. Klauk, "Organic thin-film transistors.," *Chem. Soc. Rev.*, vol. 39, no. 7, pp. 2643–2666, 2010.
- [16] J. Lee, A. R. Han, H. Yu, T. J. Shin, C. Yang, and J. H. Oh, "Boosting the ambipolar performance of solution-processable polymer semiconductors via hybrid side-chain engineering," J. Am. Chem. Soc., vol. 135, no. 25, pp. 9540–9547, 2013.
- [17] J. Lee, A. R. Han, J. Kim, Y. Kim, J. H. Oh, and C. Yang, "Solution-processable ambipolar diketopyrrolopyrrole-selenophene polymer with unprecedentedly high hole and electron mobilities," *J. Am. Chem. Soc.*, vol. 134, no. 51, pp. 20713–20721, 2012.
- [18] Z. Chen, M. J. Lee, R. Shahid Ashraf, Y. Gu, S. Albert-Seifried, M. Meedom Nielsen, B. Schroeder, T. D. Anthopoulos, M. Heeney, I. McCulloch, and H. Sirringhaus, "High-performance ambipolar diketopyrrolopyrrole-thieno[3,2-b]thiophene copolymer field-effect transistors with balanced hole and electron mobilities," *Adv. Mater.*, vol. 24, no. 5, pp. 647–652, 2012.
- [19] H. Xia, D. Liu, X. Xu, and Q. Miao, "Ambipolar organic semiconductors from electron-accepting cyclopenta-fused anthracene.," *Chem. Commun. (Camb).*, vol. 49, no. 39, pp. 4301–4303, 2013.
- [20] W. Yue, T. He, M. Stolte, M. Gsänger, and F. Würthner, "Cyanated isoindigos for ntype and ambipolar organic thin film transistors.," *Chem. Commun.*, vol. 50, no. 5, pp. 545–7, 2014.
- [21] J. Zaumseil, K. W. Baldwin, and J. A. Rogers, "Contact resistance in organic transistors that use source and drain electrodes formed by soft contact lamination," J. Appl. Phys., vol. 93, no. 10 1, pp. 6117–6124, 2003.
- [22] Y. Roichman and N. Tessler, "Structures of polymer field-effect transistor: Experimental and numerical analyses," *Appl. Phys. Lett.*, vol. 80, no. 1, pp. 151–153,

2002.

- [23] F. Ante, F. Letzkus, J. Butschke, U. Zschieschang, K. Kern, J. N. Burghartz, and H. Klauk, "Submicron low-voltage organic transistors and circuits enabled by high-resolution silicon stencil masks," *Tech. Dig. Int. Electron Devices Meet. IEDM*, pp. 516–519, 2010.
- [24] "Site web du groupe Fraunhofer." [Online]. Available: http://www.ipms.fraunhofer.de/en/research-development/end-of-line-testsubstrates/ofet.html.
- [25] D. J. Gundlach, L. Zhou, J. a. Nichols, T. N. Jackson, P. V. Necliudov, and M. S. Shur, "An experimental study of contact effects in organic thin film transistors," *J. Appl. Phys.*, vol. 100, no. 2, p. 24509, 2006.
- [26] P. V Necliudov, M. S. Shur, D. J. Gundlach, and T. N. Jackson, "Contact resistance in pentacene thin film transistors," *Solid. State. Electron.*, vol. 47, pp. 259–262, 2003.
- [27] R. A. Street and A. Salleo, "Contact effects in polymer transistors," *Appl. Phys. Lett.*, vol. 81, no. 15, pp. 2887–2889, 2002.
- [28] T. Yamamoto and K. Takimiya, "Facile Synthesis of Highly π -Extended Heteroarenes, Dinaphtho[2,3-b:2',3'-f]chalcogenopheno[3,2-b]chalcogenophenes, and Their Application to Field-Effect Transistors," J. Am. Chem. Soc., vol. 129, no. 8, pp. 2224– 2225, 2007.
- [29] T. Yamamoto and K. Takimiya, "FET Characteristics of Dinaphthothienothiophene (DNTT) on Si/SiO2 Substrates with Various Surface-Modifications," J. Photopolym. Sci. Technol., vol. 20, no. 1, pp. 57–59, 2007.
- [30] K. Takimiya, T. Yamamoto, H. Ebata, and T. Izawa, "[1]Benzothieno[3,2b][1]benzothiophenes- and dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophene-based organic semiconductors for stable, high-performance organic thin-film transistor materials," *Thin Solid Films*, vol. 554, pp. 13–18, 2014.
- [31] K. Niimi, M. J. Kang, E. Miyazaki, I. Osaka, and K. Takimiya, "General Synthesis of Dinaphtho-[2,3-b:2',3'-f]thieno[3,2-b]thiophene (DNTT) Derivatives," Org. Lett., vol. 13, no. 13, pp. 3430–3433, 2011.
- [32] T. Matsumoto, W. Ou-Yang, K. Miyake, T. Uemura, and J. Takeya, "Study of contact resistance of high-mobility organic transistors through comparisons," *Org. Electron.*, vol. 14, no. 10, pp. 2590–2595, Oct. 2013.
- [33] U. Kraft, M. Sejfic, M. J. Kang, K. Takimiya, T. Zaki, F. Letzkus, J. N. Burghartz, E. Weber, and H. Klauk, "Flexible low-voltage organic complementary circuits: Finding the optimum combination of semiconductors and monolayer gate dielectrics," *Adv. Mater.*, vol. 27, no. 2, pp. 207–214, 2015.
- [34] J. Reeder, M. Kaltenbrunner, T. Ware, D. Arreaga-salas, A. Avendano-bolivar, T. Yokota, Y. Inoue, M. Sekino, W. Voit, T. Sekitani, and T. Someya, "Mechanically Adaptive Organic Transistors for Implantable Electronics," *Adv. Mater.*, vol. 26, no. 29, pp. 4967–4973, 2014.
- [35] J. Zaumseil and H. Sirringhaus, "Electron and Ambipolar Transport in Organic Field-Effect Transistors," *Chem. Rev.*, vol. 107, no. 4, pp. 1296–1323, 2007.
- [36] U. Zschieschang and H. Klauk, "Low-voltage organic transistors with steep subthreshold slope fabricated on commercially available paper," *Org. Electron.*, vol. 25, pp. 340–344, 2015.
- [37] J. Veres, S. Ogier, G. Lloyd, and D. De Leeuw, "Gate insulators in organic field-effect transistors," *Chem. Mater.*, vol. 16, no. 23, pp. 4543–4555, 2004.
- [38] A. F. Stassen, R. W. I. De Boer, N. N. Losad, and A. F. Morpurgo, "Influence of the gate dielectric on the mobility of rubrene single-crystal field-effect transistors," *Appl. Phys. Lett.*, vol. 85, no. 17, pp. 3899–3901, 2004.

- [39] J. Veres, S. D. Ogier, S. W. Leeming, D. C. Cupertino, and S. M. Khaffaf, "Low-k insulators as the choice of dielectrics in organic field-effect transistors," *Adv. Funct. Mater.*, vol. 13, no. 3, pp. 199–204, 2003.
- [40] C. D. Dimitrakopoulos, S. Purushothaman, J. Kymissis, A. Callegari, and J. M. Shaw, "Low-Voltage Organic Transistors on Plastic Comprising High-Dielectric Constant Gate Insulators," *Science* (80-. )., vol. 283, no. 5403, pp. 822–824, 1999.
- [41] Y. Jang, J. H. Cho, D. H. Kim, Y. D. Park, M. Hwang, and K. Cho, "Effects of the permanent dipoles of self-assembled monolayer-treated insulator surfaces on the fieldeffect mobility of a pentacene thin-film transistor," *Appl. Phys. Lett.*, vol. 90, no. 13, pp. 1–4, 2007.
- [42] M. McDowell, I. G. Hill, J. E. McDermott, S. L. Bernasek, and J. Schwartz, "Improved organic thin-film transistor performance using novel self-assembled monolayers," *Appl. Phys. Lett.*, vol. 88, no. 7, pp. 7–9, 2006.
- [43] K. Suemori, S. Uemura, M. Yoshida, S. Hoshino, N. Takada, T. Kodzasa, and T. Kamata, "Influence of fine roughness of insulator surface on threshold voltage stability of organic field-effect transistors," *Appl. Phys. Lett.*, vol. 93, no. 3, p. 33308, 2008.
- [44] C. Di, G. Yu, Y. Liu, Y. Guo, X. Sun, J. Zheng, Y. Wen, Y. Wang, W. Wu, and D. Zhu, "Effect of dielectric layers on device stability of pentacene-based field-effect transistors.," *Phys. Chem. Chem. Phys.*, vol. 11, no. 33, pp. 7268–7273, 2009.
- [45] A. L. Deman, M. Erouel, D. Lallemand, M. Phaner-Goutorbe, P. Lang, and J. Tardy, "Growth related properties of pentacene thin film transistors with different gate dielectrics," J. Non. Cryst. Solids, vol. 354, no. 15–16, pp. 1598–1607, 2008.
- [46] D. Lehmann and D. R. T. Zahn, "The electrical and dielectrical behavior of nconducting perylene tetracarboxylic diimide derivatives," *Appl. Phys. A Mater. Sci. Process.*, vol. 95, no. 1, pp. 203–207, 2009.
- [47] S. Steudel, S. De Vusser, S. De Jonge, D. Janssen, S. Verlaak, J. Genoe, and P. Heremans, "Influence of the dielectric roughness on the performance of pentacene transistors," *Appl. Phys. Lett.*, vol. 85, no. 19, pp. 4400–4402, 2004.
- [48] H. Yang, C. Yang, S. H. Kim, M. Jang, and C. E. Park, "Dependence of pentacene crystal growth on dielectric roughness for fabrication of flexible field-effect transistors," *ACS Appl. Mater. Interfaces*, vol. 2, no. 2, pp. 391–396, 2010.
- [49] X. H. Zhang, B. Domercq, and B. Kippelen, "High-performance and electrically stable C60 organic field-effect transistors," *Appl. Phys. Lett.*, vol. 91, no. 9, p. 92114, 2007.
- [50] L. Chua, J. Zaumseil, J. Chang, E. C.-W. Ou, P. K.-H. Ho, H. Sirringhaus, and R. H. Friend, "General observation of n-type field-effect behaviour in organic semiconductors," *Nature*, vol. 434, no. 7030, pp. 194–199, 2005.
- [51] C. Goldmann, C. Krellner, K. P. Pernstich, S. Haas, D. J. Gundlach, and B. Batlogg, "Determination of the interface trap density of rubrene single-crystal field-effect transistors and comparison to the bulk trap density," *J. Appl. Phys.*, vol. 99, no. 3, p. 34507, 2006.
- [52] S. G. J. Mathijssen, M. Kemerink, A. Sharma, M. Cölle, P. A. Bobbert, R. A. J. Janssen, and D. M. De Leeuw, "Charge trapping at the dielectric of organic transistors visualized in real time and space," *Adv. Mater.*, vol. 20, no. 5, pp. 975–979, 2008.
- [53] G. Horowitz, R. Hajlaoui, and P. Delannoy, "Temperature Dependence of the Field-Effect Mobility of Sexithiphene. Determination of the Density of Traps," J. Phys. III JP, vol. 5, no. 4, pp. 355–371, 1995.
- [54] Y. Jang, D. H. Kim, Y. D. Park, J. H. Cho, M. Hwang, and K. Cho, "Influence of the dielectric constant of a polyvinyl phenol insulator on the field-effect mobility of a pentacene-based thin-film transistor," *Appl. Phys. Lett.*, vol. 87, no. 15, p. 152105, 2005.

- [55] J. J. Gooding and S. Ciampi, "The molecular level modification of surfaces: from selfassembled monolayers to complex molecular assemblies," *Chem. Soc. Rev.*, vol. 40, no. 5, pp. 2704–18, 2011.
- [56] D. Natali and M. Caironi, "Charge injection in solution-processed organic field-effect transistors: Physics, models and characterization methods," *Adv. Mater.*, vol. 24, no. 11, pp. 1357–1387, 2012.
- [57] J. Campbell Scott and G. G. Malliaras, "Charge injection and recombination at the metal-organic interface," *Chem. Phys. Lett.*, vol. 299, no. 2, pp. 115–119, 1999.
- [58] C. Liu, Y. Xu, and Y. Y. Noh, "Contact engineering in organic field-effect transistors," *Mater. Today*, vol. 18, no. 2, pp. 79–96, 2015.
- [59] X. Crispin, C. Bureau, V. M. Geskin, R. Lazzaroni, W. R. Salaneck, and J. L. Brédas, "Chemisorption of acrylonitrile on the Cu(100) surface: A local density functional study," J. Chem. Phys., vol. 111, no. 100, pp. 3237–3251, 1999.
- [60] G. Heimel, L. Romaner, J. L. Brédas, and E. Zojer, "Interface energetics and level alignment at covalent metal-molecule junctions: pi-conjugated thiols on gold," *Phys. Rev. Lett.*, vol. 96, no. 19, pp. 2–5, 2006.
- [61] H. Vázquez, F. Flores, R. Oszwaldowski, J. Ortega, R. Pérez, and A. Kahn, "Barrier formation at metal-organic interfaces: Dipole formation and the charge neutrality level," in *Applied Surface Science*, 2004, vol. 234, no. 1–4, pp. 107–112.
- [62] C. Shen, A. Kahn, and J. Schwartz, "Chemical and electrical properties of interfaces between magnesium and aluminum and tris-(8-hydroxy quinoline) aluminum," J. Appl. Phys., vol. 89, no. 1, pp. 449–459, 2001.
- [63] C. Shen and A. Kahn, "The role of interface states in controlling the electronic structure of Alq3/reactive metal contacts," *Org. Electron.*, vol. 2, pp. 89–95, 2001.
- [64] K. A. Singh, T. L. Nelson, J. A. Belot, T. M. Young, N. R. Dhumal, T. Kowalewski, R. D. McCullough, P. Nachimuthu, S. Thevuthasan, and L. M. Porter, "Effect of self-assembled monolayers on charge injection and transport in poly(3-hexylthiophene)-based field-effect transistors at different channel length scales," ACS Appl. Mater. Interfaces, vol. 3, no. 8, pp. 2973–2978, 2011.
- [65] D. Boudinet, M. Benwadih, Y. Qi, S. Altazin, J. M. Verilhac, M. Kroger, C. Serbutoviez, R. Gwoziecki, R. Coppard, G. Le Blevennec, A. Kahn, and G. Horowitz, "Modification of gold source and drain electrodes by self-assembled monolayer in staggered n- and p-channel organic thin film transistors," *Org. Electron. physics, Mater. Appl.*, vol. 11, no. 2, pp. 227–237, 2010.
- [66] X. Cheng, Y. Y. Noh, J. Wang, M. Tello, J. Frisch, R. P. Blum, A. Vollmer, J. P. Rabe, N. Koch, and H. Sirringhaus, "Controlling electron and hole charge injection in ambipolar organic field-effect transistors by self-assembled monolayers," *Adv. Funct. Mater.*, vol. 19, no. 15, pp. 2407–2415, 2009.
- [67] J. Youn, G. R. Dholakia, H. Huang, J. W. Hennek, A. Facchetti, and T. J. Marks, "Influence of thiol self-assembled monolayer processing on bottom-contact thin-film transistors based on n-type organic semiconductors," *Adv. Funct. Mater.*, vol. 22, no. 9, pp. 1856–1869, 2012.
- [68] N. K. Kim, D. Khim, Y. Xu, S. H. Lee, M. Kang, J. Kim, A. Facchetti, Y. Y. Noh, and D. Y. Kim, "Solution-processed barium salts as charge injection layers for high performance N-channel organic field-effect transistors," ACS Appl. Mater. Interfaces, vol. 6, no. 12, pp. 9614–9621, 2014.
- [69] D. Khim, K. J. Baeg, M. Caironi, C. Liu, Y. Xu, D. Y. Kim, and Y. Y. Noh, "Control of ambipolar and unipolar transport in organic transistors by selective inkjet-printed chemical doping for high performance complementary circuits," *Adv. Funct. Mater.*, vol. 24, no. 40, pp. 6252–6261, 2014.

- [70] D. Khim, K.-J. Baeg, J. Kim, J.-S. Yeo, M. Kang, P. S. K. Amegadzea, M.-G. Kim, J. Cho, J. H. Lee, D. Kim, and Y. Noh, "Electron injection enhancement by a Cs-salt interlayer in ambipolar organic field-effect transistors and complementary circuits," *J. Mater. Chem.*, vol. 22, p. 16979, 2012.
- [71] J. Lee, Y. Park, D. Y. Kim, H. Y. Chu, H. Lee, and L. M. Do, "High efficiency organic light-emitting devices with Al/NaF cathode," *Appl. Phys. Lett.*, vol. 82, no. 2, pp. 173– 175, 2003.
- [72] S. Shi and D. Ma, "NaCl/Ca/Al as an efficient cathode in organic light-emitting devices," *Appl. Surf. Sci.*, vol. 252, no. 18, pp. 6337–6341, 2006.
- [73] Z. T. Xie, W. H. Zhang, B. F. Ding, X. D. Gao, Y. T. You, Z. Y. Sun, X. M. Ding, and X. Y. Hou, "Interfacial reactions at Al/LiF and LiF/Al," *Appl. Phys. Lett.*, vol. 94, no. 6, 2009.
- [74] C. I. Wu, G. R. Lee, and T. W. Pi, "Energy structures and chemical reactions at the Al/LiF/Alq3 interfaces studied by synchrotron-radiation photoemission spectroscopy," *Appl. Phys. Lett.*, vol. 87, no. 21, p. 212108, 2005.
- [75] K. R. Choudhury, J. H. Yoon, and F. So, "LiF as an n-Dopant in tris(8hydroxyquinoline) aluminum thin films," *Adv. Mater.*, vol. 20, no. 8, pp. 1456–1461, 2008.
- [76] L. Lindell, M. Unge, W. Osikowicz, S. Stafström, W. R. Salaneck, X. Crispin, and M. P. De Jong, "Integer charge transfer at the tetrakis(dimethylamino)ethylene/Au interface," *Appl. Phys. Lett.*, vol. 92, no. 16, 2008.
- [77] B. Bröker, R. P. Blum, J. Frisch, A. Vollmer, O. T. Hofmann, R. Rieger, K. Müllen, J. P. Rabe, E. Zojer, and N. Koch, "Gold work function reduction by 2.2 eV with an air-stable molecular donor layer," *Appl. Phys. Lett.*, vol. 93, no. 24, p. 243303, 2008.
- [78] Y. Zhou, C. Fuentes-Hernandez, J. Shim, J. Meyer, A. J. Giordano, H. Li, P. Winget, T. Papadopoulos, H. Cheun, J. Kim, M. Fenoll, A. Dindar, W. Haske, E. Najafabadi, T. M. Khan, H. Sojoudi, S. Barlow, S. Graham, J.-L. Brédas, S. R. Marder, A. Kahn, and B. Kippelen, "A universal method to produce low-work function electrodes for organic electronics.," *Science*, vol. 336, no. 6079, pp. 327–332, 2012.
- [79] M. T. Greiner, M. G. Helander, W. Tang, Z. Wang, J. Qiu, and Z. Lu, "Universal energy-level alignment of molecules on metal oxides," *Nat. Mater.*, vol. 11, no. 1, pp. 76–81, 2012.
- [80] M. Kröger, S. Hamwi, J. Meyer, T. Riedl, W. Kowalsky, and A. Kahn, "Role of the deep-lying electronic states of MoO3 in the enhancement of hole-injection in organic thin films," *Appl. Phys. Lett.*, vol. 95, no. 12, p. 123301, 2009.
- [81] J. Meyer, M. Kröger, S. Hamwi, F. Gnam, T. Riedl, W. Kowalsky, and A. Kahn, "Charge generation layers comprising transition metal-oxide/organic interfaces: Electronic structure and charge generation mechanism," *Appl. Phys. Lett.*, vol. 96, no. 19, p. 193302, 2010.
- [82] G. Nie, J. Peng, L. Lan, R. Xu, J. Zou, and Y. Cao, "Tuning on threshold voltage of organic field-effect transistor with a copper oxide layer," *Org. Electron.*, vol. 12, no. 3, pp. 429–434, 2011.
- [83] H. J. Bolink, E. Coronado, D. Repetto, M. Sessolo, E. M. Barea, J. Bisquert, G. Garcia-Belmonte, J. Prochazka, and L. Kavan, "Inverted solution processable OLEDs using a metal oxide as an electron injection contact," *Adv. Funct. Mater.*, vol. 18, no. 1, pp. 145–150, 2008.
- [84] H. Choi, J. S. Park, E. Jeong, G. H. Kim, B. R. Lee, S. O. Kim, M. H. Song, H. Y. Woo, and J. Y. Kim, "Combination of titanium oxide and a conjugated polyelectrolyte for high-performance inverted-type organic optoelectronic devices," *Adv. Mater.*, vol. 23, no. 24, pp. 2759–2763, 2011.

- [85] H. Lee, C. Kang, M. Park, J. Kwak, and C. Lee, "Improved Efficiency of Inverted Organic Light-Emitting Diodes Using Tin Dioxide Nanoparticles as an Electron Injection Layer," *Appl. Mater. Interfaces*, vol. 5, no. 6, pp. 1977–1981, 2013.
- [86] B. R. Lee, E. D. Jung, J. S. Park, Y. S. Nam, S. H. Min, B.-S. Kim, K. Lee, J. Jeong, R. H. Friend, J.-S. Kim, S. O. Kim, and M. H. Song, "Highly efficient inverted polymer light-emitting diodes using surface modifications of ZnO layer.," *Nat. Commun.*, vol. 5, p. 4840, 2014.
- [87] F. Guillain, D. Tsikritzis, G. Skoulatakis, S. Kennou, G. Wantz, and L. Vignau, "Annealing-free solution-processed tungsten oxide for inverted organic solar cells," *Sol. Energy Mater. Sol. Cells*, vol. 122, pp. 251–256, 2014.
- [88] G. K. Reeves and H. B. Harrison, "Obtaining the Specific Contact Resistance from Transmission Line Model Measurements," *IEEE Electron Device Lett.*, vol. 3, no. 5, pp. 111–113, 1982.
- [89] D. K. Schroder, "Contact resistance and schottky barriers," in *Semiconductor materials and device characterization*, Wiley, 2006, pp. 128–135.
- [90] F. Ante, D. Kälblein, T. Zaki, U. Zschieschang, K. Takimiya, M. Ikeda, T. Sekitani, T. Someya, J. N. Burghartz, K. Kern, and H. Klauk, "Contact resistance and megahertz operation of aggressively scaled organic transistors.," *Small*, vol. 8, no. 1, pp. 73–9, Jan. 2012.
- [91] H. Sirringhaus, "25Th Anniversary Article: Organic Field-Effect Transistors: the Path Beyond Amorphous Silicon.," *Adv. Mater.*, vol. 26, no. 9, pp. 1319–1335, 2014.
- [92] M. Kitamura and Y. Arakawa, "Pentacene-based organic field-effect," J. Phys. Condens. Matter, vol. 20, no. 184011, pp. 1–16, 2008.
- [93] Y. Diao, B. C. Tee, G. Giri, J. Xu, D. H. Kim, H. A. Becerril, R. M. Stoltenberg, T. H. Lee, G. Xue, S. C. B. Mannsfeld, and Z. Bao, "Solution coating of large-area organic semiconductor thin films with aligned single-crystalline domains," *Nat. Mater.*, vol. 12, no. 6, pp. 1–7, 2013.
- [94] M. Watanabe, Y. J. Chang, S.-W. Liu, T.-H. Chao, K. Goto, M. Islam, C. Yuan, Y. Tao, T. Shinmyozu, and T. J. Chow, "The synthesis, crystal structure and charge-transport properties of hexacene," *Nat. Chem.*, vol. 4, pp. 574–578, 2012.
- [95] H. Okamoto, S. Hamao, H. Goto, Y. Sakai, M. Izumi, S. Gohda, Y. Kubozono, and R. Eguchi, "Transistor application of alkyl-substituted picene," *Sci. Rep.*, vol. 4, no. 5048, pp. 1–6, 2014.
- [96] H. Minemawari, T. Yamada, H. Matsui, J. Tsutsumi, S. Haas, R. Chiba, R. Kumai, and T. Hasegawa, "Inkjet printing of single-crystal films.," *Nature*, vol. 475, no. 7356, pp. 364–367, 2011.
- [97] Y. Yuan, G. Giri, A. L. Ayzner, A. P. Zoombelt, S. C. B. Mannsfeld, J. Chen, D. Nordlund, M. F. Toney, J. Huang, and Z. Bao, "Ultra-high mobility transparent organic thin film transistors grown by an off-centre spin-coating method," *Nat. Commun.*, vol. 5, p. 3005, 2014.
- [98] A. Y. Amin, A. Khassanov, K. Reuter, T. Meyer-friedrichsen, and M. Halik, "Low-Voltage OFET with C13-BTBT Semiconductor layer," J. Am. Chem. Soc., vol. 134, no. 40, pp. 16548–16550, 2012.
- [99] S. Haas, Y. Takahashi, K. Takimiya, and T. Hasegawa, "High-performance dinaphthothieno-thiophene single crystal field-effect transistors," *Appl. Phys. Lett.*, vol. 95, no. 2, p. 22111, 2009.
- [100] K. Nakayama, Y. Hirose, J. Soeda, M. Yoshizumi, T. Uemura, M. Uno, W. Li, M. J. Kang, M. Yamagishi, Y. Okada, E. Miyazaki, Y. Nakazawa, A. Nakao, K. Takimiya, and J. Takeya, "Patternable solution-crystallized organic transistors with high charge carrier mobility," *Adv. Mater.*, vol. 23, no. 14, pp. 1626–1629, Apr. 2011.

- [101] W. Wu, Y. Liu, and D. Zhu, "Pi-conjugated molecules with fused rings for organic field-effect transistors: design, synthesis and applications.," *Chem. Soc. Rev.*, vol. 39, no. 5, pp. 1489–1502, 2010.
- [102] C. Wang, H. Dong, W. Hu, Y. Liu, and D. Zhu, "Semiconducting  $\pi$ -conjugated systems in field-effect transistors: a material odyssey of organic electronics.," *Chem. Rev.*, vol. 112, no. 4, pp. 2208–2267, 2012.
- [103] H. Klauk, M. Halik, U. Zschieschang, G. Schmid, W. Radlik, and W. Weber, "Highmobility polymer gate dielectric pentacene thin film transistors," J. Appl. Phys., vol. 92, no. 9, pp. 5259–5263, 2002.
- [104] M. Ahles, R. Schmechel, and H. Von Seggern, "N-type organic field-effect transistor based on interface-doped pentacene," *Appl. Phys. Lett.*, vol. 85, no. 19, pp. 4499–4501, 2004.
- [105] M. Kitamura, S. Aomori, J. H. Na, and Y. Arakawa, "Bottom-contact fullerene C60 thin-film transistors with high field-effect mobilities," *Appl. Phys. Lett.*, vol. 93, no. 3, pp. 88–91, 2008.
- [106] X. H. Zhang and B. Kippelen, "High-performance C60 n -channel organic field-effect transistors through optimization of interfaces," J. Appl. Phys., vol. 104, no. 10, pp. 1–7, 2008.
- [107] J. Jang, J. W. Kim, N. Park, and J. J. Kim, "Air stable C60 based n-type organic field effect transistor using a perfluoropolymer insulator," Org. Electron. physics, Mater. Appl., vol. 9, no. 4, pp. 481–486, 2008.
- [108] D. Long, M. Karakawa, and Y.-Y. Noh, "Improvement of performance in n-channel organic field effect transistors with N-phenyl[60]fulleropyrrolidines by molecular doping," *Phys. Chem. Chem. Phys.*, vol. 1, pp. 23904–23909, 2016.
- [109] D. J. Gundlach, K. P. Pernstich, G. Wilckens, M. Grüter, S. Haas, and B. Batlogg, "High mobility n-channel organic thin-film transistors and complementary inverters," *J. Appl. Phys.*, vol. 98, no. 6, 2005.
- [110] B. A. Jones, M. J. Ahrens, M. H. Yoon, A. Facchetti, T. J. Marks, and M. R. Wasielewski, "High-mobility air-stable n-type semiconductors with processing versatility: Dicyanoperylene-3,4:9,10-bis(dicarboximides)," *Angew. Chemie Int. Ed.*, vol. 43, no. 46, pp. 6363–6366, 2004.
- [111] R. Schmidt, J. H. Oh, Y. Sen Sun, M. Deppisch, A. M. Krause, K. Radacki, H. Braunschweig, M. Könemann, P. Erk, Z. Bao, and F. Würthner, "High-performance air-stable n-channel organic thin film transistors based on halogenated perylene bisimide semiconductors," J. Am. Chem. Soc., vol. 131, no. 17, pp. 6215–6228, 2009.
- [112] R. J. Chesterfield, J. C. McKeen, C. R. Newman, P. C. Ewbank, D. A. da Silva Filho, J.-L. Brédas, L. L. Miller, K. R. Mann, and C. D. Frisbie, "Organic Thin Film Transistors Based on N -Alkyl Perylene Diimides: Charge Transport Kinetics as a Function of Gate Voltage and Temperature," J. Phys. Chem. B, vol. 108, no. 50, pp. 19281–19292, 2004.
- [113] B. J. Jung, K. Lee, J. Sun, A. G. Andreou, and H. E. Katz, "Air-operable, high-mobility organic transistors with semifluorinated side chains and unsubstituted naphthalenetetracarboxylic diimide cores: High mobility and environmental and bias stress stability from the perfluorooctylpropyl side chain," *Adv. Funct. Mater.*, vol. 20, no. 17, pp. 2930–2944, 2010.
- [114] Y. Zhao, C. A. Di, X. Gao, Y. Hu, Y. Guo, L. Zhang, Y. Liu, J. Wang, W. Hu, and D. Zhu, "All-solution-processed, high-performance n-channel organic transistors and circuits: Toward low-cost ambient electronics," *Adv. Mater.*, vol. 23, no. 21, pp. 2448–2453, 2011.
- [115] Q. Meng and W. Hu, "Recent progress of n-type organic semiconducting small

molecules for organic field-effect transistors," Phys. Chem. Chem. Phys., vol. 14, pp. 14152–14164, 2012.

- [116] Y. Hu, Y. Qin, X. Gao, F. Zhang, C. A. Di, Z. Zhao, H. Li, and D. Zhu, "One-pot synthesis of core-expanded naphthalene diimides: Enabling N-substituent modulation for diverse n-type organic materials," *Org. Lett.*, vol. 14, no. 1, pp. 292–295, 2012.
- [117] M. Yoon, S. a Dibenedetto, A. Facchetti, and T. J. Marks, "Supporting Information Organic Thin-Film Transistors Based on Carbonyl- Functionalized Quaterthiophenes . High Mobility N-Channel Semiconductors and Ambipolar Behavior," *Thin Film.*, vol. 3, pp. 1348–1349, 2005.
- [118] S. Schols, L. Van Willigenburg, R. Muller, D. Bode, M. Debucquoy, S. De Jonge, J. Genoe, P. Heremans, S. Lu, and a Facchetti, "Influence of the contact metal on the performance of n-type carbonyl-functionalized quaterthiophene organic thin-film transistors," *Appl. Phys. Lett.*, vol. 93, no. 26, p. 263303, 2008.
- [119] S. Miao, A. L. Appleton, N. Berger, S. Barlow, S. R. Marder, K. I. Hardcastle, and U. H. F. Bunz, "6,13-Diethynyl-5,7,12,14-Tetraazapentacene," *Chem. A Eur. J.*, vol. 15, no. 20, pp. 4990–4993, 2009.
- [120] Z. Liang, Q. Tang, J. Xu, and Q. Miao, "Soluble and stable N-heteropentacenes with high field-effect mobility," *Adv. Mater.*, vol. 23, no. 13, pp. 1535–1539, 2011.
- [121] X. Zhang, H. Bronstein, A. J. Kronemeijer, J. Smith, Y. Kim, R. J. Kline, L. J. Richter, T. D. Anthopoulos, H. Sirringhaus, K. Song, M. Heeney, W. Zhang, I. McCulloch, and D. M. DeLongchamp, "Molecular origin of high field-effect mobility in an indacenodithiophene-benzothiadiazole copolymer.," *Nat. Commun.*, vol. 4, p. 2238, Jan. 2013.
- [122] D. Shukla, S. F. Nelson, D. C. Freeman, M. Rajeswaran, W. G. Ahearn, D. M. Meyer, and J. T. Carey, "Thin-film morphology control in naphthalene-diimide-based semiconductors: high mobility n-type semiconductor for organic thin-film transistors," *Chem. Mater.*, vol. 20, no. 24, pp. 7486–7491, 2008.
- [123] J. Sun, R. Devine, B. M. Dhar, B. J. Jung, K. C. See, and H. E. Katz, "Improved morphology and performance from surface treatments of naphthalenetetracarboxylic diimide bottom contact field-effect transistors," ACS Appl. Mater. Interfaces, vol. 1, no. 8, pp. 1763–1769, 2009.
- [124] B. J. Jung, J. Sun, T. Lee, A. Sarjeant, and H. E. Katz, "n-Channel Fluorinated Phenylethylated Naphthalenetetracarboxylic Diimide Semiconductors Applied to Flexible Transistors n-Channel Fluorinated Phenylethylated Naphthalenetetracarboxylic Diimide Semiconductors Applied to Flexible Transistors," *Chem. Mater.*, vol. 21, no. 1, pp. 94–101, 2009.
- [125] H. T. Yi, Z. Chen, A. Facchetti, and V. Podzorov, "Solution-processed crystalline ntype organic transistors stable against electrical stress and photooxidation," *Adv. Funct. Mater.*, vol. 26, no. 14, pp. 2365–2370, 2016.
- [126] E. Cantatore, "Printed circuits and their applications: Which way forward?," in *Proceedings of SPIE*, 2015, vol. 9569, p. 95690H.
- [127] T. Sekitani and T. Someya, "Stretchable, large-area organic electronics," *Adv. Mater.*, vol. 22, no. 20, pp. 2228–2246, 2010.
- [128] M. Kaltenbrunner, T. Sekitani, J. Reeder, T. Yokota, K. Kuribara, T. Tokuhara, M. Drack, R. Schwödiauer, I. Graz, S. Bauer-Gogonea, S. Bauer, and T. Someya, "An ultra-lightweight design for imperceptible plastic electronics," *Nature*, vol. 499, no. 7459, pp. 458–463, 2013.
- [129] T. Someya, Y. Kato, T. Sekitani, S. Iba, Y. Noguchi, Y. Murase, H. Kawaguchi, and T. Sakurai, "Conformable, flexible, large-area networks of pressure and thermal sensors with organic transistor active matrixes.," *Proc. Natl. Acad. Sci. U. S. A.*, vol. 102, no.

35, pp. 12321–12325, 2005.

- [130] Y. Zang, D. Huang, C. an Di, and D. Zhu, "Device Engineered Organic Transistors for Flexible Sensing Applications," *Adv. Mater.*, vol. 28, no. 22, pp. 4549–4555, 2016.
- [131] Y. Zang, F. Zhang, D. Huang, X. Gao, C.-A. Di, and D. Zhu, "Flexible suspended gate organic thin-film transistors for ultra-sensitive pressure detection.," *Nat. Commun.*, vol. 6, p. 6269, 2015.
- [132] D. Wang, V. Noël, and B. Piro, "Electrolytic Gated Organic Field-Effect Transistors for Application in Biosensors—A Review," *Electronics*, vol. 5, no. 1, p. 9, 2016.
- [133] K. Fukuda, T. Minamiki, T. Minami, M. Watanabe, T. Fukuda, D. Kumaki, and S. Tokito, "Printed Organic Transistors with Uniform Electrical Performance and Their Application to Amplifiers in Biosensors," Adv. Electron. Mater., vol. 1, no. 7, p. 1400052, 2015.
- [134] D. Elkington, N. Cooling, W. Belcher, P. Dastoor, and X. Zhou, "Organic Thin-Film Transistor (OTFT)-Based Sensors," *Electronics*, vol. 3, no. 2, pp. 234–254, 2014.
- [135] T. Someya, T. Sekitani, S. Iba, Y. Kato, H. Kawaguchi, and T. Sakurai, "A large-area, flexible pressure sensor matrix with organic field-effect transistors for artificial skin applications.," *Proc. Natl. Acad. Sci. U. S. A.*, vol. 101, no. 27, pp. 9966–9970, 2004.
- [136] M. L. Hammock, A. Chortos, B. C. K. Tee, J. B. H. Tok, and Z. Bao, "25th anniversary article: The evolution of electronic skin (E-Skin): A brief history, design considerations, and recent progress," *Adv. Mater.*, vol. 25, no. 42, pp. 5997–6038, 2013.
- [137] A. Chortos and Z. Bao, "Skin-inspired electronic devices," *Mater. Today*, vol. 17, no. 7, pp. 321–331, 2014.
- [138] G. Schwartz, B. C.-K. Tee, J. Mei, A. L. Appleton, D. H. Kim, H. Wang, and Z. Bao, "Flexible polymer transistors with high pressure sensitivity for application in electronic skin and health monitoring.," *Nat. Commun.*, vol. 4, p. 1859, 2013.
- [139] X. Wang, L. Dong, H. Zhang, R. Yu, C. Pan, and Z. L. Wang, "Recent Progress in Electronic Skin," Adv. Sci., vol. 2, p. 1500169, 2015.
- [140] D. Khodagholy, T. Doublet, P. Quilichini, M. Gurfinkel, P. Leleux, A. Ghestem, E. Ismailova, T. Hervé, S. Sanaur, C. Bernard, and G. G. Malliaras, "In vivo recordings of brain activity using organic transistors," *Nat. Commun.*, vol. 4, p. 1575, 2013.
- [141] K. Kuribara, H. Wang, N. Uchiyama, K. Fukuda, T. Yokota, U. Zschieschang, C. Jaye, D. Fischer, H. Klauk, T. Yamamoto, K. Takimiya, M. Ikeda, H. Kuwabara, T. Sekitani, Y.-L. Loo, and T. Someya, "Organic transistors with high thermal stability for medical applications.," *Nat. Commun.*, vol. 3, p. 723, Jan. 2012.
- [142] H. Fuketa, K. Yoshioka, Y. Shinozuka, K. Ishida, T. Yokota, N. Matsuhisa, Y. Inoue, M. Sekino, T. Sekitani, M. Takamiya, T. Someya, and T. Sakurai, "1µm-thickness 64channel surface electromyogram measurement sheet with 2V organic transistors for prosthetic hand control," in *Digest of Technical Papers - IEEE International Solid-State Circuits Conference*, 2013, vol. 56, pp. 104–105.
- [143] H. Fuketa, K. Yoshioka, Y. Shinozuka, K. Ishida, T. Yokota, N. Matsuhisa, Y. Inoue, M. Sekino, T. Sekitani, M. Takamiya, T. Someya, and T. Sakurai, "1 μm-Thickness Ultra-Flexible and High Electrode-Density Surface Electromyogram Measurement Sheet With 2 V Organic Transistors for Prosthetic Hand Control," *IEEE Trans. Biomed. Circuits Syst.*, vol. 8, no. 6, pp. 824–833, 2014.
- [144] V. Fiore, P. Battiato, S. Abdinia, S. Jacobs, I. Chartier, R. Coppard, G. Klink, E. Cantatore, E. Ragonese, and G. Palmisano, "An Integrated 13.56-MHz RFID Tag in a Printed Organic Complementary TFT Technology on Flexible Substrate," *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 62, no. 6, pp. 1668–1677, 2015.
- [145] R. Ganesan, J. Krumm, S. Pankalla, K. Ludwig, and M. Glesner, "Design of an organic

electronic label on a flexible substrate for temperature sensing," in 2013 Proceedings of the ESSCIRC (ESSCIRC), 2013, pp. 423–426.

- [146] R. Rotzoll, S. Mohapatra, V. Olariu, R. Wenz, M. Grigas, K. Dimmler, O. Shchekin, and A. Dodabalapur, "Radio frequency rectifiers based on organic thin-film transistors," *Appl. Phys. Lett.*, vol. 88, no. 12, pp. 2004–2007, 2006.
- [147] A. C. Arias, S. E. Ready, R. Lujan, W. S. Wong, K. E. Paul, A. Salleo, M. L. Chabinyc, R. Apte, R. A. Street, Y. Wu, P. Liu, and B. Ong, "All jet-printed polymer thin-film transistor active-matrix backplanes," *Appl. Phys. Lett.*, vol. 85, no. 15, pp. 3304–3306, 2004.
- [148] G. H. Gelinck, H. E. a Huitema, E. van Veenendaal, E. Cantatore, L. Schrijnemakers, J. B. P. H. van der Putten, T. C. T. Geuns, M. Beenhakkers, J. B. Giesbers, B.-H. Huisman, E. J. Meijer, E. M. Benito, F. J. Touwslager, A. W. Marsman, B. J. E. van Rens, and D. M. de Leeuw, "Flexible active-matrix displays and shift registers based on solution-processed organic transistors.," *Nat. Mater.*, vol. 3, no. 2, pp. 106–110, 2004.
- [149] M. Noda, N. Kobayashi, M. Katsuhara, A. Yumoto, S. Ushikura, R. Yasuda, N. Hirai, G. Yukawa, I. Yagi, K. Nomoto, and T. Urabe, "A Rollable AM-OLED Display Driven by OTFTs," in SID Symposium Digest of Technical Papers, 2010, vol. 41, no. 1, pp. 710–713.
- [150] K. Muhieddine, M. Ullah, B. N. Pal, P. Burn, and E. B. Namdas, "All solutionprocessed, hybrid light emitting field-effect transistors," *Adv. Mater.*, vol. 26, no. 37, pp. 6410–6415, 2014.
- [151] Y. Jimbo, T. Aoyama, N. Ohno, S. Eguchi, S. Kawashima, H. Ikeda, Y. Hirakata, S. Yamazaki, M. Nakada, M. Sato, S. Yasumoto, C. Bower, D. Cotton, A. Matthews, P. Andrew, C. Gheorghiu, and J. Bergquist, "Tri-fold flexible amoled with high barrier passivation layers," *Dig. Tech. Pap. SID Int. Symp.*, vol. 45, no. 1, pp. 322–325, 2014.
- [152] R. Komatsu, R. Nakazato, T. Sasaki, A. Suzuki, N. Senda, T. Kawata, Y. Jimbo, T. Aoyama, N. Ohno, S. Kawashima, H. Ikeda, S. Eguchi, Y. Hirakata, S. Yamazaki, T. Shiraishi, S. Yasumoto, M. Nakada, M. Sato, C. Bower, D. Cotton, A. Matthews, P. Andrew, C. Gheorghiu, and J. Bergquist, "Repeatedly foldable AMOLED display," J. Soc. Inf. Disp., vol. 23, no. 2, pp. 41–49, 2015.
- [153] U. Zschieschang, T. Yamamoto, K. Takimiya, H. Kuwabara, M. Ikeda, T. Sekitani, T. Someya, and H. Klauk, "Organic electronics on banknotes.," *Adv. Mater.*, vol. 23, no. 5, pp. 654–8, Feb. 2011.
- [154] T.-W. Kim, N. Cernetic, Y. Gao, S. Bae, S. Lee, H. Ma, H. Chen, and A. K.-Y. Jen, "Low operational voltage and high performance organic field effect memory transistor with solution processed graphene oxide charge storage media," *Org. Electron.*, vol. 15, no. 11, pp. 2775–2782, Nov. 2014.
- [155] T. Sekitani, K. Zaitsu, Y. Noguchi, K. Ishibe, M. Takamiya, T. Sakurai, and T. Someya, "Printed Nonvolatile Memory for a Sheet-Type Communication System," *IEEE Trans. Electron Devices*, vol. 56, no. 5, pp. 1027–1035, 2009.
- [156] X. Liu, Y. Guo, Y. Ma, H. Chen, Z. Mao, H. Wang, G. Yu, and Y. Liu, "Flexible, low-voltage and high-performance polymer thin-film transistors and their application in photo/thermal detectors," *Adv. Mater.*, vol. 26, no. 22, pp. 3631–3636, 2014.
- [157] M. Charbonneau, S. Jacob, M. Benwadih, J. Bablet, V. Fischer, D. Boutry, R. Coppard, I. Chartier, S. Abdinia, E. Cantatore, G. Maiellaro, E. Ragonese, G. Palmisano, and R. Gwoziecki, "Printed Organic TFTs for Interfacing Circuits and Active Matrix," in *Proceedings of the 20th international diplay workshops (IDW 13)*, 2013, pp. 323–326.
- [158] R. Coppard, S. Jacob, M. Charbonneau, M. Benwadih, J. Bablet, V. Fischer, R. Gwoziecki, I. Chartier, S. Abdinia, E. Cantatore, L. Maddiona, G. Maiellaro, L.

Mariucci, M. Rapisarda, and F. Tramontana, "Printed organic TFTs on flexible substrate for complementary circuits," *ECS Trans.*, vol. 54, no. 1, pp. 153–163, 2013.

- [159] D. E. Schwartz and T. N. Ng, "Printed Organic Shift Registers," *IEEE electron device Lett.*, vol. 34, no. 2, pp. 271–273, 2013.
- [160] T. Uemura, T. Matsumoto, K. Miyake, M. Uno, S. Ohnishi, T. Kato, M. Katayama, S. Shinamura, M. Hamada, M.-J. Kang, K. Takimiya, C. Mitsui, T. Okamoto, and J. Takeya, "Split-Gate Organic Field-Effect Transistors for High-Speed Operation.," Adv. Mater., pp. 1–6, Jan. 2014.
- [161] G. Maiellaro, E. Ragonese, A. Castorina, S. Jacob, M. Benwadih, R. Coppard, and E. Cantatore, "High-Gain Operational Transconductance Amplifiers in a Printed Complementary Organic TFT Technology on Flexible Foil," *IEEE Trans. Circuits Syst.*, vol. 60, no. 12, pp. 3117–3125, 2013.
- [162] Y. Takeda, K. Hayasaka, R. Shiwaku, K. Yokosawa, T. Shiba, M. Mamada, D. Kumaki, K. Fukuda, and S. Tokito, "Fabrication of Ultra-Thin Printed Organic TFT CMOS Logic Circuits Optimized for Low-Voltage Wearable Sensor Applications," *Sci. Rep.*, vol. 6, p. 25714, 2016.

# **Chapitre II**

# Transistors organiques à effet de champ à canal p à base de DNTT

Méthodologie et réalisation technologique
## Table des matières

CHAPITRE II.	TRANSISTORS ORGANIQUES A EFFET DE CHAMP A CANAL P A BASE DE	DNTT -
METHODOLO	DGIE ET REALISATION TECHNOLOGIQUE	69
2.1. Po	INT DE DEPART DE L'ETUDE SUR LES OFETS A CANAL P BG – TC	69
2.2. Ar	CHITECTURE DES DISPOSITIFS ET TECHNIQUES DE DEPOT	70
2.2.1.	Etude de la résistance de contact	71
2.2.2.	Etude des couches isolantes	77
2.2.3.	Transposition de la technologie aux substrats plastiques	88
2.3. CA	RACTERISATIONS	92
2.3.1.	Caractérisations électriques	92
2.3.2.	Mesure de la capacité surfacique	93
2.3.3.	Mesures d'épaisseurs et morphologie	94
2.3.4.	Travail de sortie - Sonde de Kelvin	
2.4. Co	NCLUSIONS	97
2.5. Bie	LIOGRAPHIE	97

# Chapitre II. Transistors organiques à effet de champ à canal p à base de DNTT - Méthodologie et réalisation technologique

Ce chapitre a pour but de présenter toute la méthodologie développée au sein du laboratoire *IMS* pour optimiser les transistors organiques à effet de champ à canal p dans le but de poser des bases pour le développement de circuits amplificateurs organiques. Un état des lieux des travaux concernant ces transistors au laboratoire *IMS*, lorsque ce projet a débuté, est tout d'abord présenté. Trois études majeures ont été réalisées sur les OFETs dans cette thèse, l'architecture des dispositifs de chacune de ces études est explicitée. Les techniques de dépôts et les protocoles expérimentaux y sont ensuite décrits. Enfin les méthodes et appareils de caractérisation utilisés durant ce projet sont présentés à la fin de ce chapitre.

### 2.1. Point de départ de l'étude sur les OFETs à canal p BG – TC

Cette thèse démarre à la suite du travail réalisé par M. Devynck [1], [2] au laboratoire *IMS*. Son étude sur les interfaces et les matériaux diélectriques l'a poussé à travailler sur substrat de verre avec le couple aluminium /oxyde d'aluminium (Al/Al<sub>2</sub>O<sub>3</sub>) comme contact et diélectrique de grille. Nous pouvons voir la structure de ces dispositifs sur la Figure II-1.



Figure II-1. Structures des OFETs réalisés à l'IMS : Verre/Al/Al<sub>2</sub>O<sub>3</sub>/SCO/métal avec 3 OFETs en BG – TC,  $L = 50 \ \mu m$ . D'après la thèse de M. Devynck [2].

Les conclusions qui sortent de ces travaux de thèse sont que, dans le cas des transistors en configuration BG – TC, l'ajout d'une couche de passivation composée d'un polymère (poly(1-vinyl-1,2,4-triazole (PVT) ou polyméthacrylate de méthyle (PMMA)) à l'interface diélectrique/SCO, est autant voire plus efficace que l'utilisation de monocouches auto-assemblées (SAMs) d'acide octyl-phosphonique (C8-PA) pour réduire l'hystérésis et augmenter le ratio  $I_{On}/I_{Off}$  du transistor.

De ce fait nous avons utilisé cette base pour débuter nos travaux. Cependant, il est à noter que dans cette étude, la couche active est le pentacène et présente deux défauts majeurs : il n'est pas stable à l'air et la mobilité des porteurs de charges (les trous dans ces travaux) obtenue est inférieure à  $0.2 \text{ cm}^2 \text{.V}^{-1} \text{s}^{-1}$ .

On trouve dans la littérature actuelle des transistors ayant de bien meilleures caractéristiques. Par exemple, le groupe de H. Klauk a obtenu des performances qui sont une référence pour les transistors en BG – TC utilisant le DNTT comme semi-conducteur organique et ce sur tout type de substrat [3] comme on peut le voir dans le tableau comparatif de la Figure II-2.

Références	Diélectrique	SCO	L / W (µm)	Intervalle de potentiel (V)	Mobilité (cm <sup>2</sup> .V <sup>-1</sup> .s <sup>-1</sup> )	V <sub>th</sub> (V)	$I_{On}/I_{Off}$	SS (mV / décade)
Devynck [2]	C <sub>8</sub> -PA	Pentacène	50 / 2500	- 3	0,07	- 0,76	$6.10^{4}$	430
	PVT				0,08	- 0,72	$10^{6}$	250
	PMMA				0,16	- 1,09	10 <sup>6</sup>	360
Klauk [3]	HC <sub>14</sub> -PA [4]	Pentacène	100 / 200	- 3	0,99	- 1,22	10 <sup>6</sup>	132
		DNTT			2,96	- 1,37	107	87
		C10-DNTT			4,43	- 0,67	10 <sup>7</sup>	89

Figure II-2. Tableau comparatif de l'état des lieux du laboratoire IMS au commencement de ce projet (2014) et de l'état de l'art actuel (fin 2016) tenu par le groupe de H. Klauk.

#### 2.2. Architecture des dispositifs et techniques de dépôt

Nous nous sommes donc tourné, pour une première partie de nos travaux, vers la réalisation de transistors utilisant le DNTT comme SCO avec pour objectif une optimisation des interfaces critiques que sont l'interface métal/DNTT pour les contacts de source et de drain et l'interface diélectrique de grille/DNTT. Trois études seront présentées :

- 1. La première étude concerne la diminution de la résistance de contact.
- 2. La deuxième présente le choix d'un second matériau de diélectrique ayant comme rôle de passiver la première couche isolante.
- 3. Enfin la troisième partie montre la combinaison des résultats des deux premières afin d'obtenir des dispositifs aux performances optimales sur substrat flexible.

Pour chaque étude, nous avons utilisé une architecture adaptée de façon à éviter les artéfacts. Cette approche nous permet de progresser vers des dispositifs sur substrat plastique. Nous verrons la géométrie des dispositifs utilisés pour ces trois études dans ce chapitre. Les résultats de ces études seront développés en détail dans le chapitre 3.

#### 2.2.1. Etude de la résistance de contact

L'étude de la résistance de contact dans les transistors organiques a attiré l'attention de nombreux chercheurs [5]–[9]. En s'inspirant de la technologie des dispositifs photovoltaïques organiques, nous avons inséré une couche interfaciale d'oxyde entre notre SCO et nos électrodes supérieures. Nous avons alors testé deux oxydes différents : l'oxyde de molybdène MoO<sub>3</sub> et l'oxyde de tungstène WO<sub>3</sub> [10]. Le matériau d'électrode de référence avec le DNTT étant l'or, nous avons testé la combinaison oxyde/Au mais nous avons également remplacé ce métal coûteux par l'argent.

#### 2.2.1.1. Architecture

Afin que la rugosité du substrat ou d'autres problèmes de diélectrique n'aient pas d'influence sur la résistance de contact, nous avons réalisé cette étude sur substrat de silicium.

#### Géométrie et matériaux utilisés

La géométrie utilisée dans cette étude est le standard grille basse - contacts hauts (BG – TC) comme nous pouvons le voir sur la Figure II-3.

Nous utilisons des substrats en silicium avec une couche d'oxyde de silicium  $SiO_2$  formée par croissance thermique et d'épaisseur 200 nm. Ce substrat joue alors le rôle de grille et également de diélectrique. Nous remarquons alors que la grille est commune à chaque transistor. L'oxyde de silicium, déposé sur toute la surface du substrat, isole totalement la grille des couches supérieures.

Afin de diminuer le nombre de pièges que l'on pourrait trouver en surface de la couche de  $SiO_2$  et dans le but d'optimiser le diélectrique, nous utilisons une couche de passivation composée du polymère PVT dissous au préalable dans l'eau. Cette couche est déposée par voie liquide par enduction centrifuge et a une épaisseur en moyenne de 7 nm. Cette couche de passivation joue un rôle encore plus important dans le cas d'une grille en aluminium avec l'oxyde d'aluminium comme diélectrique car elle en diminue fortement la rugosité.



Figure II-3. Structures des transistors organiques à effet de champ pour l'étude de la diminution de la résistance de contact a) vue en 3 dimensions b) vue du dessus. On peut distinguer les différentes couches minces prises en sandwich entre les 3 électrodes (grille, source et drain).

La couche active, constituée de la petite molécule DNTT est déposée par évaporation thermique sous vide à travers un masque au motif spécialement défini pour que chaque transistor soit séparé des autres. L'épaisseur finale de cette couche active est de 30 nm.

Enfin les matériaux de contact, à savoir le métal servant d'électrode (or ou argent) et une couche interfaciale d'oxyde métallique, faisant l'objet de cette étude ( $MoO_3$ ,  $WO_3$ ), sont également déposés par évaporation thermique via un masque qui définit les deux électrodes source et drain séparées par un canal de longueur comprise entre 60 et 140 µm. La variation de la longueur de canal permet de quantifier la résistance de contact. La couche interfaciale d'oxyde métallique peut varier de 5 à 15 nm d'épaisseur et celle des contacts métalliques est fixée à 60 nm.

#### Motifs et design des masques

Dans la configuration BG – TC, la grille et le diélectrique sont communs à tous les transistors comme on peut le voir sur la Figure II-3. b). De façon similaire, la couche de passivation, déposée par enduction centrifuge est déposée sur tout le substrat. Comme expliqué précédemment, les couches supérieures (la couche active et/ou les électrodes supérieures) peuvent être déposées au travers d'un masque d'évaporation et définissent ainsi des motifs particuliers. Nous avons utilisé des masques en acier inoxydable réalisés par l'entreprise *Beta-Layout* [11] dont l'épaisseur est de 200  $\mu$ m. Du fait de cette forte épaisseur de masque et compte tenu des difficultés techniques à la réalisation, la résolution minimale de ces masques ne dépasse pas 50  $\mu$ m, ce qui définira notre longueur de canal.

Il est cependant possible d'obtenir des longueurs de canal inférieures à 50  $\mu$ m (jusqu'à 1  $\mu$ m), avec la technique d'évaporation sous vide, en utilisant des masques en silicium à très haute résolution (épaisseur : 20  $\mu$ m), comme c'est le cas dans le groupe de H. Klauk [12]–[15].

Pour nos premiers dispositifs, nous avons tout d'abord déposé la couche active sur toute la surface du substrat. La seule couche permettant de délimiter chaque transistor est alors celle des contacts supérieurs (source et drain). Elle se caractérise par deux plots de 1 mm de côté séparés par une mince barre de 60 à 140  $\mu$ m qui représente le canal. Les motifs et masques de ces contacts sont représentés en Figure II-4.

Nous avons rapidement remarqué que le fait que la couche active, en plus de la grille et du diélectrique, soit commune à chaque transistor, donne lieu à de forts courants de fuite. Il n'y a plus de réelle isolation entre chaque dispositif, le courant va alors avoir tendance à se répartir sur toute la plaque augmentant fortement ce risque de courants de fuite. Ceci réduit considérablement les performances de nos dispositifs. Nous avons donc réalisé le dessin de masques pour que la couche active soit séparée (ce qui est possible dans le cas d'évaporation sous vide, mais difficilement réalisable dans le cadre de dépôt par enduction centrifuge). Le motif de ces masques apparaît en Figure II-5.



Figure II-4. a) Motifs d'un masque complet pour 20 transistors b) motif d'un transistor seul et c) photographie des masques utilisés pour l'étude des résistances de contact. Un masque séparé est utilisé pour chaque substrat. Chaque plot de contact fait 1 mm de côté, d'où W = 1mm et L varie de 60 à 140 µm.



Figure II-5. a) Motifs et b) photographie de masques réalisés pour la séparation de la couche active. Ces masques sont utilisés dans la plupart des études concernant l'optimisation des transistors organiques à effet de champ à canal p.

Ainsi la séparation de cette couche active assure un meilleur isolement des transistors et conduit à une forte diminution des courants de fuite. Ces motifs sont suffisamment grands pour accueillir les contacts - sans problème d'alignement - comme le montre la Figure II-6 où l'on peut également voir les dépôts des différentes couches durant le procédé de fabrication.

*Chapitre II – Transistors organiques à effet de champ à canal p à base de DNTT - Méthodologie et réalisation technologique* 



Figure II-6. a) Superposition des motifs pour les masques de couche active et de contacts ; b) Photographie d'échantillons sur substrats de silicium montrant le dépôt des différentes couches successives : 1. dépôt de la couche active ; 2. dépôt de la couche interfaciale d'oxyde métallique ; 3. dépôt de contacts en or sur l'oxyde ; 4. dépôt de contacts en argent sur l'oxyde.

#### 2.2.1.2. Conditions expérimentales

#### Nettoyage des substrats

Les substrats silicium avec une couche de SiO<sub>2</sub> de 200 nm de taille  $15 \times 15 \text{ mm}^2$  sont commandés chez *Si-Mat*. Un traitement est nécessaire afin de s'assurer qu'aucune poussière ou trace de solvant n'apparaissent sur le diélectrique. Ces substrats Si/SiO<sub>2</sub> sont donc nettoyés dans des bains successifs de solvants, d'abord l'acétone, puis l'éthanol et enfin l'isopropanol, sous ultra-sons pendant 15 minutes chacun. Après séchage sous flux d'air comprimé, les substrats sont soumis à un traitement UV-ozone qui a pour but d'éliminer les restes de traces de produits organiques et de rendre la surface de SiO<sub>2</sub> hydrophile afin de pouvoir mieux accueillir le dépôt de la couche de passivation dont le solvant est l'eau.

Couche de passivation

Le PVT, synthétisé par N. Tekin de l'université de Kocaeli [16], est dissous dans l'eau à une concentration de 3 mg.mL<sup>-1</sup> et est laissée sous agitation pendant une journée à température ambiante. La solution, après filtration à travers un filtre RC dont la taille des pores est de  $0,2 \mu m$ , va ensuite être déposée par enduction centrifuge sur le diélectrique.

Cette technique de dépôt en solution liquide est très utilisée en laboratoire, mais peu adaptée à l'industrie. Le principe de fonctionnement est schématisé en Figure II-7. Le substrat est positionné sur le support et maintenu grâce à un système de pompage sous vide. La solution est ensuite déposée sur le substrat grâce à une micropipette. Le dispositif va ensuite tourner sur lui-même avec une accélération et à une vitesse de rotation que nous contrôlons pour obtenir l'épaisseur de la couche voulue.



Figure II-7. Représentation schématique de la technique de l'enduction centrifuge. Le polymère est déposé en solution sur le substrat, maintenu par le vide et va ensuite tourner sur lui-même à 2000 tours par minute. La force centrifuge va aider à étaler la couche de polymère de manière homogène et lisse sur tout le substrat.

Les conditions de dépôt sont les suivantes : 2000 tours par minute pendant 60 secondes avec au préalable, une accélération de 3 secondes.

Une fois le PVT déposé sur chaque substrat, ces derniers sont placés dans une étuve sous un vide primaire à une température de 80 °C pendant au moins 2 heures pour que le solvant (ici l'eau) s'évapore.

Une fois le solvant évaporé de la couche de polymère, les échantillons sont rapidement mis en atmosphère inerte, c'est-à-dire en boîte à gants sous azote avec une atmosphère contrôlée (concentration en eau et en oxygène < 1 ppm). Le PVT est un polymère hygroscopique, c'est d'ailleurs pour cela qu'il peut se dissoudre dans l'eau. Si les substrats restent trop longtemps sous atmosphère ambiante, le PVT peut capter des molécules d'eau ce qui engendre une forte hystérésis lors de la caractérisation des transistors et donc une baisse des performances. Il est donc important de toujours placer ces échantillons en boîte à gants sous azote.

#### Couche active

La couche active est déposée par évaporation thermique sous vide. Cette technique est également très utilisée en laboratoire pour déposer des contacts métallique ou des oxydes. Néanmoins il est également possible de déposer des semi-conducteurs organiques, ce qui est d'un grand intérêt car cette technique permet d'utiliser des pochoirs pour définir un motif sur nos dispositifs comme montré précédemment en Figure II-5.

Le principe de fonctionnement de l'évaporateur thermique est montré en Figure II-8. Les substrats sont placés au-dessus d'une source qui, lorsque l'enceinte est soumise à un vide secondaire (inférieur à 4.10<sup>-6</sup> mbar), est chauffée jusqu'à sublimation du matériau déposé dans le creuset. Lorsque la vitesse de dépôt souhaitée est atteinte, l'obturateur protégeant les substrats est ouvert et le matériau est déposé jusqu'à atteindre l'épaisseur de couche souhaitée. Cette épaisseur est contrôlée par une microbalance à quartz dont la fréquence de résonance dépend de la masse déposée sur la surface du quartz.

Plus la pression dans l'enceinte est basse, plus le libre parcours moyen des molécules évaporées est grand. Il est donc important de commencer l'évaporation à des pressions inférieures à  $4.10^{-6}$  mbar.

Pour le dépôt de la couche active, le semi-conducteur organique est placé dans un creuset en céramique (alumine ou nitrure de bore) que nous positionnons ensuite dans la source qui agit comme un four. La température de ces fours peut aller jusqu'à 450 °C mais il est important de bien connaître la température d'évaporation du matériau à déposer car les semiconducteurs, sous l'effet d'une trop forte chaleur peuvent être rapidement dégradés.



Figure II-8. Schéma du principe de fonctionnement de l'évaporateur thermique sous vide.

Le DNTT (*Sigma-Aldrich*, grande pureté de 99 %) est évaporé à une vitesse de dépôt de 0,1 Å.s<sup>-1</sup> jusqu'à obtenir une épaisseur de 30 nm. Cette évaporation lente permet une meilleure cristallisation du matériau et empêche la formation d'ilots pouvant perturber le transport des charges.

#### Oxydes et contacts métalliques

Les oxydes et contacts sont également déposés par évaporation thermique sous vide. Dans ce cas-là le creuset utilisé est en tungstène (ou en molybdène ou en tantale selon les matériaux à évaporer). Il est connecté à deux bornes électriques dans lequel on fait passer un courant que nous contrôlons comme on peut le voir en Figure II-8. Le creuset va alors chauffer par effet Joule et les températures atteintes peuvent être très élevées (bien supérieures à 1000 °C selon le métal évaporé). Il est à noter que les substrats peuvent chauffer pendant le dépôt à cause du rayonnement thermique du creuset de tungstène. La température du substrat n'excède cependant pas 40 - 45°C.

Deux couches sont évaporées successivement, l'oxyde métallique puis le métal pour les électrodes. Afin que ces deux couches soient parfaitement alignées, il est important d'utiliser le même emplacement pour la source d'évaporation. Il est donc nécessaire de casser le vide et de changer le creuset et son matériau entre les deux évaporations. Les oxydes, que ce soit l'oxyde de molybdène MoO<sub>3</sub> ou de tungstène WO<sub>3</sub> sont déposés sous un vide secondaire inférieur à 4.10<sup>-6</sup> mbar. Cependant, ces oxydes, notamment le WO<sub>3</sub>, ont tendance à dégazer fortement lorsqu'ils sont chauffés. La pression lors de l'évaporation peut alors monter jusqu'à 1.10<sup>-5</sup> mbar et est difficilement contrôlable. Il y a donc un risque de collisions entre l'oxyde évaporé et les atomes ou molécules présents dans l'enceinte de l'évaporateur.

Ces oxydes sont néanmoins déposés à une vitesse de dépôt de 0,1 Å.s<sup>-1</sup> jusqu'à atteindre l'épaisseur voulue. Celle-ci peut varier de 5 à 15 nm. Une étude préliminaire nous a permis de déterminer l'épaisseur optimum, elle sera présentée dans le chapitre III.

Le matériau pour les électrodes (or ou argent) est évaporé à une vitesse de dépôt de  $0,1 \text{ Å.s}^{-1}$  pour les 5 premiers nanomètres, puis entre 0,3 et 0,5 Å.s<sup>-1</sup> pour les 5 nm suivants, 0,7 Å.s<sup>-1</sup> jusqu'à 15 nm et enfin la vitesse de dépôt est augmentée à une valeur supérieure à 1 Å.s<sup>-1</sup> pour atteindre l'épaisseur de 60 nm.

Les études suivantes utilisent les mêmes traitements et techniques de dépôt présentés précédemment à peu de différence près. Elles vont néanmoins être présentées dans la section suivante car les conditions expérimentales peuvent changer. Le changement de substrat est la différence majeure entre les trois études.

#### 2.2.2. Etude des couches isolantes

Le matériau de diélectrique est un point crucial pour le bon fonctionnement d'un transistor organique. Dans ce projet, l'un des objectifs du développement des transistors organiques est de pouvoir les réaliser sur substrats plastiques. De ce fait, des substrats en verre sont utilisés pour cette étude afin de réaliser la transition entre les supports en silicium et ceux en plastique. Contrairement aux transistors sur substrat silicium/oxyde de silicium, lorsque l'on utilise un substrat de verre, de nombreux matériaux de grille et de diélectriques sont disponibles. Il est très courant que le diélectrique de grille utilisé soit l'oxyde métallique du matériau de grille. Mais certaines études peuvent jouer sur le fait d'utiliser un oxyde d'un

autre métal que celui composant la grille ou un autre matériau comme une couche de polymère très épaisse [17].

Dans cette étude et pour la suite de ce projet, nous nous sommes focalisés sur une grille en aluminium avec l'oxyde d'aluminium comme isolant. Nous avons également fait varier le matériau pour la couche de passivation, qui agit comme deuxième diélectrique, entre trois polymères différents afin de voir leurs influences sur l'oxyde d'aluminium (passivation, rugosité).

#### 2.2.2.1. Architecture

Cette étude est réalisée sur substrat de verre afin d'effectuer une transition entre les substrats de silicium et les substrats plastiques flexibles.

#### Géométrie et matériaux utilisés

Comme précédemment, la géométrie utilisée est de type BG - TC représentée en Figure II-9. Le substrat de verre ne sert que de support et il est nécessaire de réaliser un dépôt de grille. Conformément aux études réalisées par M. Devynck et d'après la littérature [3] nous avons choisi l'aluminium comme matériau pour la grille et l'oxyde d'aluminium (AlO<sub>x</sub>) comme isolant.

C'est la couche de passivation qui va être étudiée plus en profondeur dans cette étude. Comme expliqué dans le chapitre I, les groupes de recherche utilisent fréquemment des monocouches auto-assemblées (SAMs) pour réduire le nombre de piège à l'interface diélectrique/SCO. L'utilisation d'un polymère va non seulement nous permettre de passiver le diélectrique (diminuer le nombre de pièges), mais étant au moins 3 fois plus épais que les SAMs, va également lisser la surface du diélectrique qui peut s'avérer être rugueuse.



Figure II-9. Structures des transistors organiques à effet de champ pour l'étude sur le matériau de diélectrique et la couche de passivation a) vue en 3 dimensions b) vue du dessus. Dans cette étude, le seul élément qui varie est la couche de passivation.

C'est pourquoi cette étude va consister à comparer l'usage de l'oxyde d'aluminium seul comme diélectrique avec ce même oxyde recouvert d'un polymère de passivation. Nos choix se sont tout d'abord portés sur le PVT et le PMMA, avec lesquels les travaux de M. Devynck ont montré des performances intéressantes [2]. Nous avons également utilisé le polystyrène (PS) qui a montré de bonnes performances dans les travaux du groupe de J. I. Hanna [18].

Après dépôt de la couche de passivation, le DNTT est déposé avec les mêmes motifs que dans l'étude précédente. Les contacts de source et de drain ont été réalisés uniquement en or pour cette étude.

#### Motifs et design des masques pour la grille et le diélectrique

Nous utilisons les mêmes masques que pour l'étude de la résistance de contact pour le dépôt de la couche active et des contacts en or. La différence va se trouver dans la longueur de canal qui cette fois-ci ne varie pas, elle est fixée à  $L = 50 \mu m$ .

La grille en aluminium et le diélectrique ont fait l'objet de nombreux tests en termes de réalisation de motifs et de technique de dépôt.

Notre premier but a été d'isoler les transistors pour que chacun d'entre eux ait sa propre grille séparée. La Figure II-10. a) montre le dessin simple de cette séparation de grille. Pour la technique de dépôt de l'oxyde de grille, nous avons eu deux choix : un traitement par plasmaoxygène comme c'est fréquemment le cas dans la littérature [3], ou un dépôt par évaporation à faisceau d'électron sous vide. De ce fait nous avons pu également dessiner un masque, se superposant à la grille pour en recouvrir totalement les deux tiers. Son motif et sa photographie sont visibles en Figure II-11. a) et b).

Ces motifs nous permettent un alignement parfait comme nous pouvons le voir en Figure II-12. a). La grille séparée est ainsi recouverte entièrement par l'oxyde de grille quelle que soit la technique de dépôt.



Figure II-10. a) Motifs et b) photographie de masques réalisés pour la séparation des grilles de 20 transistors.

*Chapitre II – Transistors organiques à effet de champ à canal p à base de DNTT - Méthodologie et réalisation technologique* 



Figure II-11. a) Motifs et b) photographie de masques réalisés pour le dépôt de l'oxyde de grille par traitement plasma-oxygène ou par évaporation E-Beam.



Figure II-12. a) Superposition des motifs pour les masques de grille et d'oxyde de grille ; b) Photographie au microscope (grossissement  $\times$  2) représentant un transistor avec grille séparée ; c) Superposition des motifs pour chaque étape d'évaporation sous vide dans la réalisation de transistors et d) Photographie d'un échantillon complet sur verre à 20 transistors.

La Figure II-12. c) et d) montre la superposition de tous les motifs des masques pour l'évaporation ainsi qu'un transistor agrandi au microscope montrant chaque électrode de façon distincte (l'oxyde de grille est transparent et la couche active est également peu visible).

Une troisième technique de dépôt de l'oxyde d'aluminium, l'anodisation électrochimique, a été testée. Cette technique a la particularité de n'utiliser que très peu d'énergie et ne demande pas un équipement de haute technologie. La solution électrolyte (acide citrique) n'est pas néfaste pour la santé et ce procédé est très utilisé dans l'industrie (galvanisation de l'acier pour les bateaux).

En revanche, il est nécessaire pour l'anodisation, de réaliser une grille commune à chaque transistor car le courant d'anodisation ne passe que par un seul point de contact, hors de la solution électrolyte, pour se propager ensuite sur toute la surface métallique immergée dans cette solution. De ce fait les grilles séparées (dont le motif est présenté dans la Figure II-10. a)) ne peuvent pas être immergées totalement en prenant un seul point de contact comme illustré sur la Figure II-13.



Figure II-13. Schéma montrant l'impossibilité à réaliser une anodisation pour les grilles à motifs séparés : a) le contact est pris sur la grille en haut à gauche mais elle ne baigne pas dans la solution électrolyte, il n'y a donc pas anodisation ; b) la grille est, cette fois-ci, immergée mais le contact l'est aussi, il y a donc un court-circuit et la grille ne peut pas être anodisée.

C'est pourquoi nous avons réalisé des masques au motif en forme de « serpentin » laissant des parties du substrat sans aluminium et permettant, une fois l'anodisation réalisée, une séparation facile et rapide des grilles en utilisant la découpe laser. Le motif de ces masques de grille est montré en Figure II-14.

*Chapitre II – Transistors organiques à effet de champ à canal p à base de DNTT - Méthodologie et réalisation technologique* 



Figure II-14. a) Motifs et b) photographie de masques réalisés pour les grilles compatibles avec la technique de l'anodisation, forme dite de « serpentin »; c) Superposition des motifs pour chaque étape d'évaporation sous vide dans la réalisation de transistors, la partie anodisée a été définie en gris claire ; d) Photographie d'un échantillon complet sur substrat de verre à 15 transistors (La première rangée de 5 transistors est non fonctionnelle).

La surface de la grille est réduite au maximum afin d'éviter des effets de capacités parasites, néfastes pour nos transistors, dus au recouvrement des électrodes supérieures sur la grille.

#### 2.2.2.2. Conditions expérimentales

#### Nettoyage des substrats

Les substrats de verre de taille  $15 \times 15 \text{ mm}^2$  proviennent du fournisseur *Menzel-Gläser*. Ces substrats sont nettoyés dans une solution « Piranha basique », (Eau, eau oxygénée à 5% en volume, hydroxyde d'ammonium à 5% en volume). Cette solution est portée à 60 °C sous ultra-sons et les substrats y sont plongés pendant 30 minutes. Les substrats ainsi nettoyés sont ensuite séchés sous flux d'air comprimés.

#### Grille en aluminium

La grille d'aluminium est déposée par évaporation sous vide via un masque au motif choisi en fonction de la technique de dépôt de l'oxyde de grille.

Le chauffage du matériau évaporé est réalisé avec un faisceau d'électrons (E-Beam). Cette technique est une forme de dépôt physique en phase gazeuse où une anode contenant le matériau à évaporer est bombardée par un faisceau d'électrons provenant d'un filament de tungstène fortement polarisé. Le vide secondaire atteint dans cette enceinte est compris entre  $1.10^{-6}$  et  $1.10^{-7}$  mbar. Le matériau à évaporer est le plus souvent sous forme de grains pour les oxydes (WO<sub>3</sub>, MoO<sub>3</sub>, Al<sub>2</sub>O<sub>3</sub> etc.) ou de lingots pour les métaux (Al, Au, Ag, etc.), ces lingots après évaporation finissent par se mêler les uns aux autres pour former un bloc compact de métal prenant la forme du creuset (par exemple en alumine ou en carbone) dans lequel ils sont disposés. Le faisceau d'électrons provient de l'émission thermo-électrique générée par le chauffage du filament de tungstène. Un champ électrique accélère les électrons et un champ magnétique les redirige vers le matériau par le biais de deux aimants. Lorsque les électrons atteignent la cible, l'énergie cinétique, sous l'impact, est transformée en énergie thermique. La température de surface du matériau augmente entrainant l'évaporation du matériau.



Figure II-15. Schéma du principe de fonctionnement de l'évaporateur sous vide (chauffage E-Beam).

En revanche, contrairement à un évaporateur thermique standard, les substrats ne sont pas chauffés durant le dépôt car le rayonnement thermique de la source d'évaporation est très faible. Cette technique permet un contrôle précis de la vitesse d'évaporation ainsi que de l'épaisseur déposée. L'évaporation de la grille d'aluminium se fait comme suit : les dix premiers nanomètres sont déposés à une vitesse de 1 Å.s<sup>-1</sup> puis la vitesse est augmentée à 5 Å.s<sup>-1</sup> jusqu'à atteindre 100 nm.

Dépôt de l'oxyde de grille

Trois techniques de dépôt ont été proposées pour la couche de diélectrique :

- L'évaporation par E-Beam de l'oxyde d'aluminium se fait via le masque présenté en Figure II-11. c). La vitesse est fixée à 5 Å.s<sup>-1</sup> avec une épaisseur variant à 20, 40 et 60 nm.

- Le traitement par plasma-oxygène est généralement utilisé pour nettoyer la surface des substrats afin qu'aucune trace de produit ou de poussière ne subsiste. Dans notre cas, c'est sa fonction d'oxydation des métaux qui va nous intéresser.

Les substrats sur lesquels une couche d'aluminium a été déposée vont être placés dans une enceinte totalement fermée et étanche où la pression va descendre jusqu'à environ 1 mbar (1 Torr) comme on peut le voir sur la Figure II-16. Un plasma-oxygène va ensuite être créé tout en contrôlant le débit d'oxygène et la puissance du plasma. Les substrats sont donc immergés dans le plasma-oxygène. Aucun courant ne traverse l'oxyde en formation et la croissance de celui-ci résulte d'une diffusion activée thermiquement de l'oxygène présent dans le plasma.



Figure II-16. Schéma du principe de fonctionnement d'une enceinte à traitement plasma-oxygène.

Le traitement plasma-oxygène agit pendant 15 à 60 minutes à travers le masque que l'on peut voir en Figure II-11. c). La pression est fixée à 1 Torr (soit 1,33 mbar) sous température ambiante. La puissance du plasma varie de 100 à 150 W et le volume d'oxygène injecté varie de 15 à 60 cm<sup>3</sup>. Il se forme alors une couche d'oxyde d'aluminium extrêmement fine de 3 à 5 nm [19]. Nous avons remarqué que même en augmentant le débit d'oxygène, la puissance du plasma ou le temps d'exposition à ce traitement, l'épaisseur de la couche d'oxyde d'aluminium ne dépasse pas 5 nm.

- L'anodisation est une technique de dépôt par électrochimie représentée schématiquement sur la Figure II-17. Cette technique est basée sur l'électrolyse de l'eau. Le substrat dont la surface en aluminium est à oxyder est placé à l'anode. La cathode est une électrode de platine où il se produit la réaction de réduction.

Les réactions d'oxydoréduction sont détaillées ci-dessous :

A l'anode :	Al	$\rightarrow$	$3e^{-} + Al^{3+}$	II.1
	$2 \text{ Al}^{3+} + 3 \text{ H}_2\text{O}$	$\rightarrow$	$Al_2O_3+6\ H^+$	
A la cathode :	$2 H^+ + 2e^-$	$\rightarrow$	H <sub>2</sub>	II.2
D'où l'équation :	$2 \text{ Al} + 3 \text{ H}_2\text{O}$	$\rightarrow$	$Al_2O_3 + 3 H_2$	II.3

L'anodisation pour les grilles en Aluminium est réalisée selon les conditions suivantes [20] : Solution électrolyte d'acide citrique à 0,01 M.



Figure II-17. Schéma du principe de fonctionnement de l'anodisation. L'échantillon est placé face à une contre-électrode de platine, toutes deux connectées à un générateur. Un balayage en tension est réalisé durant lequel une réaction d'oxydo-réduction va se produire aux électrodes sur le principe de l'électrolyse de l'eau. La grille en aluminium sur le substrat à anodiser subit une oxydation à l'anode.

Le balayage en tension durant l'électrolyse est réalisé à partir d'un générateur *Keithley* 2400 avec une densité de courant  $J_{src}$  fixée. Dans notre cas la densité de courant utilisée est  $J_{src} = 0,62 \text{ mA.cm}^{-2}$  et le potentiel d'anodisation maximum est fixé en fonction de l'épaisseur visée, ici  $V_{anod} = 20$  ou 30 V.

Une fois la valeur de tension maximale atteinte, elle est maintenue pendant qu'une chute de courant exponentielle est observée et est arrêtée à 0,01 mA pour ne pas détériorer la couche formée.

L'épaisseur de la couche d'oxyde d'aluminium formée par électrochimie est proportionnelle au potentiel d'anodisation. Par exemple, lorsque nous fixons le balayage en tension de 0 V à 30 V, l'épaisseur finale de la couche d'oxyde est de 35 nm.

Les substrats sont ensuite séchés sous flux d'air comprimé et placés dans une étuve à 150 °C pendant 30 minutes afin d'éliminer les dernières traces d'eau.

#### Couches de passivation

La couche de passivation est déposée dans les mêmes conditions que dans l'étude précédente. Que ce soit la solution de PVT dans l'eau à 3 mg.mL<sup>-1</sup> filtrée avec un filtre RC 0,2  $\mu$ m ou les solutions de PMMA (*Sigma-Aldrich*) et de PS (*Pressure Chemical*) dans le chlorobenzène à 3 mg.mL<sup>-1</sup> filtrées avec un filtre PTFE 0,2  $\mu$ m, les conditions de dépôt sont les suivantes : 2000 tours par minute pendant 60 secondes avec au préalable, une accélération pendant 3 secondes.

Les couches de PVT, PMMA et PS mesurent respectivement 7, 13 et 17 nm.

Après dépôt de la couche de passivation, les échantillons sont placés dans une étuve sous vide primaire à 80 °C pendant au moins deux heures. Les échantillons sont ensuite placés en boîte à gants sous azote avant évaporation de la couche active.

#### Cas des monocouches auto-assemblées (SAMs)

Dans le cas des grilles séparées nous avons testé les monocouches auto-assemblées comme couche de passivation car elles sont fréquemment utilisées dans la littérature [21].

Les SAMs sont utilisées pour la modification de la morphologie des SCO en affectant l'énergie de surface de l'oxyde traité. D'après les travaux de M. Devynck, les acides phosphoniques (visibles en Figure II-18) ont une interaction privilégiée avec les oxydes métalliques [22], c'est pourquoi, en plus des bonnes performances auxquels ils sont liés - comme montré dans la section 1.2. Généralités sur les transistors organiques à effet de champ du chapitre I - ils ont été choisis pour le traitement de l'oxyde d'aluminium.

Nous avons testé deux types de SAMs : l'acide octadecyl-phosphonique (C18-PA, *Sigma-Aldrich*, 97 %) et l'acide tetradecyl-phosphonique (C14-PA, *Sigma-Aldrich*, 98 %) [1], [3]. Ces deux SAMs sont diluées de façon équivalente dans une solution de 2-propanol (*Sigma-Aldrich*,  $\geq$  99,9%) à une concentration de 5 mM. Cette opération est réalisée en boîte à gants pour assurer la pureté des composés. La solution est ensuite agitée en atmosphère ambiante durant 30 minutes dans un flacon de téflon hermétique à la lumière.

Le processus de greffage est décrit en Figure II-19. Les substrats sont avant tout soumis à un traitement UV-ozone pendant 5 minutes pour créer un nombre suffisant de groupes hydroxyles nécessaires à un bon greffage. Les échantillons dont la grille a été oxydée par traitement plasma-oxygène ou par anodisation sont ensuite placés dans une solution de 2-propanol et d'acide alkyl-phosphonique pendant une quinzaine d'heures durant lesquels se réalise le greffage. Une monocouche de 2 nm de SAMs s'est alors formée à la surface du diélectrique.



Figure II-18. Structure moléculaire des SAMs de type acide phosphonique utilisées dans la modification de la surface de l'oxyde d'aluminium.



Figure II-19. Représentation schématique du processus de greffage des SAMs de type acide phosphonique.

Les substrats sont ensuite rincés au 2-propanol et recuits pendant 5 min à 60 °C afin de favoriser l'arrangement des chaînes alkyles.

#### $\succ$ Couche active

Le DNTT est évaporé exactement dans les mêmes conditions que précédemment via le même masque (Figure II-5). La vitesse de dépôt est égale à 0,1 Å.s<sup>-1</sup> jusqu'à obtenir une épaisseur de 30 nm.

#### Contacts métalliques

Dans cette étude nous n'utilisons que le métal de référence pour les contacts source et drain, c'est-à-dire l'or. Après avoir atteint un vide inférieur à  $4.10^{-6}$  mbar, l'or est évaporé à une vitesse de dépôt de 0,1 Å.s<sup>-1</sup> pour les 5 premiers nanomètres, puis entre 0,3 et 0,5 Å.s<sup>-1</sup> pour les 5 nm suivants, 0,7 Å.s<sup>-1</sup> jusqu'à 15 nm et enfin la vitesse de dépôt est augmentée à une valeur supérieure à 1 Å.s<sup>-1</sup> pour atteindre l'épaisseur de 60 nm.

Cette étape sur substrat de verre nous a permis non seulement de comparer les effets des différents motifs de grille, des techniques de dépôt du diélectrique et du matériau de couche de passivation, mais également de pouvoir optimiser les procédés de fabrication pour pouvoir passer ensuite sur substrat plastique.

#### 2.2.3. Transposition de la technologie aux substrats plastiques

Les études sur la résistance de contact et sur le diélectrique et sa couche de passivation nous ont permis d'obtenir des résultats optimaux pour les transistors organiques à canal p. Nous avons donc combiné les résultats obtenus par ces deux études pour réaliser des transistors flexibles.

#### 2.2.3.1. Architecture

Toute l'étude consiste à tester plusieurs types de substrats plastiques et à optimiser les techniques de dépôts pour obtenir des transistors à canal p performants. Le but étant ensuite de pouvoir les intégrer dans un circuit, lui-même sur substrat flexible.

#### Géométrie et Matériaux utilisés

La géométrie utilisée est de type BG - TC. Sa forme fortement optimisée (contacts en forme de « T ») est représentée en Figure II-20.

Plusieurs substrats ont été sélectionnés pour réaliser des premiers tests pour savoir lequel était le plus adapté. Nous avons eu le choix entre le polytéréphtalate d'éthylène (PET) d'une épaisseur de 500  $\mu$ m, proche des substrats de verre mais flexible et le polynaphtalate d'éthylène (PEN) d'une épaisseur de 50  $\mu$ m.



Figure II-20. Structures des transistors organiques à effet de champ optimisés sur substrat plastique a) vue en 3 dimensions b) vu du dessus. Le polymère de passivation choisi est le PS. La combinaison  $WO_3/Au$  a été sélectionnée comme matériaux de contact.

Il s'est avéré après un premier essai que les transistors sur substrats de PEN étaient ceux qui montraient les meilleures performances. En effet la rugosité du substrat de PET, même après traitement thermique, s'est avérée plus forte comparée à celle du PEN d'épaisseur 50 µm. Cette très faible épaisseur du PEN assure une meilleure flexibilité, nous avons donc utilisé ce substrat pour toute la suite du projet.

A partir de résultats issus de précédentes études, qui seront explicités en détails dans le chapitre III, nous avons conclu que la couche de passivation la plus adaptée à nos transistors était le PS.

La meilleure combinaison de matériaux de contact faisant diminuer la résistance de contact, montrant de fortes performances et étant la moins nocive est celle du WO<sub>3</sub>/Au. Ces matériaux ont donc été utilisés pour développer nos transistors organiques sur PEN.

#### Design des masques

La grille en aluminium a été déposée à travers le même masque dessiné pour l'anodisation (serpentin) que l'on peut voir en Figure II-14. La séparation des couches actives est toujours assurée par le masque développé dans l'étude sur la résistance de contact (Figure II-5). Enfin les premiers dispositifs ont été réalisés en utilisant les masques de contact standards avec  $L = 50 \mu m$  et W = 1 mm.

Dans le but d'améliorer d'autant plus les performances de nos transistors et de réduire au maximum les capacités parasites dues au recouvrement de la grille par les électrodes supérieures, nous avons dessiné un motif en forme de « T » qui montre une surface des contacts largement réduite, ce motif est représenté en Figure II-21. Nous avons également diminué la largeur de canal W à 500 µm au lieu de 1 mm.



Figure II-21. a) Motifs et b) photographie de masques réalisés pour des contacts en forme « T » dont la surface et la largeur de canal ont été réduites.

La flexibilité et la très faible épaisseur des substrats en PEN (voir en Figure II-22) présente néanmoins un fort inconvénient pratique : ces derniers sont très vite attirés par l'électricité statique et il est difficile de les contrôler en boîte à gants.

De plus, de par leur faible épaisseur, il arrive fréquemment que les substrats glissent sur les masques et se décalent pendant les évaporations. Pour pallier à ce problème, nous avons dans un premier temps, fabriqué des substrats de PDMS de taille légèrement inférieure à  $15 \times 15 \text{ mm}^2$ . Nous les avons ensuite placés en-dessous de nos substrats de PEN. La cohésion entre ces deux substrats est assurée par électricité statique. Nous avons entrepris par la suite de coller tout simplement les substrats de PEN sur des supports en verre, ce qui assure une meilleure précision pour plus de simplicité de fabrication.



Figure II-22. a) Photographie d'un échantillon complet sur substrat de PEN à 15 transistors ; b) Photographie de la flexibilité des échantillons sur substrats de PEN avec un échantillon complet à contacts standards.

#### 2.2.3.2. Conditions expérimentales

#### Substrat PEN

Des feuilles A4 d'épaisseur 50  $\mu$ m de PEN nous sont fournies par *Goodfellow*. Nous découpons dans ces feuilles des substrats de 15 × 15 mm<sup>2</sup>. Le PEN, comme beaucoup de polymères plastiques, étant très sensibles aux produits chimiques, il est nécessaire de faire un nettoyage, très rapide, afin que les solvants n'aient pas d'effet néfaste sur eux.

Les substrats de PEN sont donc nettoyés successivement dans des bains d'acétone, d'eau puis d'isopropanol pendant 5 minutes chacun et sous ultra-sons. Ils sont séchés sous flux d'air comprimé et sont ensuite placés à l'étuve à 180 °C pour subir un traitement thermique afin que leur surface soit aplanie le plus possible. D'après le site fournisseur, la température maximale d'exploitation du PEN est de 150 °C, le traitement thermique à 180 °C va alors modifier la surface des substrats pour la rendre plus lisse ce qui diminue la rugosité du substrat et donc diminue les risques de pièges dans le SCO.

#### Collage des substrats PEN sur verre

Comme précisé précédemment, les substrats en PEN sont difficiles à manipuler durant le processus de fabrication. C'est pourquoi afin de faciliter leur emploi, nous avons entrepris de coller ces substrats sur d'autres substrats en verre. Nous utilisons donc une résine photo-réticulable fournie par *EPOTECNY*. Après collage des substrats nous les plaçons dans une enceinte à rayons ultra-violets où ils sont soumis pendant 15 minutes aux radiations d'une lampe de longueur d'onde 365 nm. La colle va réticuler et le substrat de PEN va être fixé sur le substrat de verre.

Il existe des résines photo-réticulables dont la prise est beaucoup moins forte comme celle de la marque *Delo*, permettant ainsi de décoller le dispositif sur PEN de son substrat de verre à la fin du processus de fabrication. Une fois les substrats de PEN collés sur leurs substrats de verre, les différentes couches peuvent être déposées pour fabriquer les transistors.

#### Grille en aluminium

La grille en aluminium est évaporée sous vide, par faisceau d'électron, à travers le masque spécialement dessiné pour l'anodisation en Figure II-14. La pression est généralement inférieure à 1.10<sup>-6</sup> mbar et la vitesse de dépôt est de 1 Å.s<sup>-1</sup> pour les 10 premiers nanomètres puis elle est augmentée jusqu'à 5 Å.s<sup>-1</sup> pour atteindre la valeur de 100 nm.

#### Oxyde de grille : Anodisation

L'anodisation est la technique de dépôt d'oxyde de grille choisie pour cette étude. La source de courant est fixée à  $J_{src} = 0,62 \text{ mA.cm}^{-2}$  et le potentiel d'anodisation a été tout d'abord choisi à 20 V. Nous avons constaté que l'épaisseur du diélectrique était alors trop faible, c'est pourquoi nous avons opté pour un potentiel d'anodisation de 30 V, ce qui nous donne une épaisseur de diélectrique d'environ 35 nm. Les substrats sont ensuite séchés sous flux d'air comprimé et placés à l'étuve à 150 °C pendant 30 minutes afin d'éliminer les dernières traces d'eau.

Couche de passivation

Comme précédemment, une solution de PS dissoute à 3 mg.mL<sup>-1</sup> dans le chlorobenzène est filtrée à travers un filtre PTFE 0,2  $\mu$ m pour être ensuite déposée par enduction centrifuge dans les conditions suivantes : 2000 tours par minute pendant 60 secondes avec une accélération de 3 secondes. Les substrats sont ensuite placés dans une étuve à 80 °C sous vide primaire pendant 30 minutes pour que le chlorobenzène s'évapore. L'épaisseur de la couche de PS mesurée à l'AFM est de 17 nm.

#### Couche active

Après avoir placé les échantillons sous atmosphère contrôlée en boîte à gants, le DNTT est évaporé lentement, sous vide secondaire, à une vitesse de dépôt de 0,1 Å.s<sup>-1</sup> jusqu'à atteindre une épaisseur de 30 nm. Le masque utilisé est celui représenté en Figure II-5.

#### Electrodes supérieures

Une couche interfaciale d'oxyde de tungstène est évaporée à une vitesse de dépôt de  $0,1 \text{ Å.s}^{-1}$  pour une épaisseur de 10 nm, si possible, sous un vide de l'ordre de  $4.10^{-6}$  mbar. Après changement de creuset pour évaporer le métal à la même source que le WO<sub>3</sub>, l'or est déposé à une vitesse de dépôt de  $0,1 \text{ Å.s}^{-1}$  pour les 5 premiers nanomètres, puis entre 0,3 et  $0,5 \text{ Å.s}^{-1}$  pour les 5 nm suivant,  $0,7 \text{ Å.s}^{-1}$  jusqu'à 15 nm et enfin la vitesse de dépôt est augmentée à une valeur supérieure à 1 Å.s<sup>-1</sup> pour atteindre l'épaisseur de 60 nm.

#### 2.3. Caractérisations

Les dispositifs ainsi fabriqués sont ensuite caractérisés de façon électrique pour déterminer leurs courbes de transfert et de sortie. Mais d'autres mesures caractéristiques ont été réalisées dans le but de découvrir en profondeur les différents mécanismes jouant un rôle dans chaque couche du transistor.

#### 2.3.1. Caractérisations électriques

Les mesures de transistors ont été réalisées par le biais d'une station sous pointe *SÜSS Microtec* connectée à un analyseur de semi-conducteurs *Keithley* 4200. Le schéma du banc expérimental de ces mesures est montré en Figure II-23.



Figure II-23. a) Représentation schématique des dispositifs de mesures électriques des transistors organiques ; b) photographie de la station sous pointes.

Des micromanipulateurs permettent d'amener les pointes sur les contacts. Toutes les caractérisations ont été effectuées en boîte à gants sous atmosphère contrôlée, afin que, dans un premier temps, l'humidité et l'oxygène n'aient pas d'influence sur nos dispositifs.

Nous avons effectué principalement des mesures de caractéristiques de transfert  $I_D = f(V_{GS})$  et de sortie  $I_D = f(V_{DS})$ . Un balayage aller-retour des courbes de transfert permet de visualiser d'éventuels effets d'hystérésis.

Pour les dispositifs sur substrats de silicium les tensions  $V_{GS}$  et  $V_{DS}$  varient de 5 V à - 30 V avec une limite de courant fixée à 100  $\mu$ A. Les dispositifs sur verre et plastique ont une plage de tension qui va de 0 V à - 5 V et le courant est également limité à 100  $\mu$ A. Toutes les mesures sont conduites par le logiciel d'analyse *Keithley* Interactive Test Environnement et sont ensuite analysées et traitées par un programme réalisé avec le logiciel LabVIEW de *National Instruments*.

#### 2.3.2. Mesure de la capacité surfacique

La capacité du diélectrique joue un rôle très important dans le choix du matériau car c'est un paramètre primordial dans le calcul de la mobilité comme le montre l'équation I.6 du chapitre I :

$$\mu_{\text{lin}} = \frac{L}{W C_{\text{diel}} V_{\text{DS}}} \frac{\partial I_{\text{D,lin}}}{\partial V_{\text{GS}}}$$
 I.6

Afin d'obtenir les estimations de la mobilité les plus proches de la réalité, nous avons réalisés des dispositifs de type condensateur métal/isolant/métal (MIM) présentés en Figure II-24, que nous avons ensuite mesurés grâce à un analyseur de réseau *Agilent Technologies* ENA Series. Ces condensateurs nous permettent d'évaluer la capacité dans le cas de dispositifs sur substrat de verre ou plastique mais pas pour ceux sur substrat en silicium. La capacité de l'oxyde de silicium est connue pour être de l'ordre de 14,3 nF.cm<sup>-2</sup>.

Nous utilisons le modèle du condensateur plan qui montre que la capacité totale résultante de la superposition de deux couches de capacités  $C_1$  et  $C_2$  est définie par l'équation II.4 :

$$\frac{1}{C_{\text{Tot}}} = \frac{1}{C_1} + \frac{1}{C_2}$$
 II.4

Où dans notre cas la couche 1 peut représenter l'oxyde  $(SiO_2 \text{ ou } Al_2O_3)$  et la couche 2, la couche de passivation (Polymères, SAMs)

Dans le cas des substrats Si/SiO<sub>2</sub>, la capacité de l'oxyde  $C_{SiO2}$  est tellement faible qu'elle prévaut sur les autres. La capacité totale de l'isolant des dispositifs sur substrat de silicium est très souvent proche de 15 nF.cm<sup>-2</sup>.

*Chapitre II – Transistors organiques à effet de champ à canal p à base de DNTT - Méthodologie et réalisation technologique* 



Figure II-24. a) Architecture des condensateurs type MIM pour la mesure des capacités ; b) vue de dessus, la surface des condensateurs est de 1,6 mm<sup>2</sup>.

De ce fait nous réalisons des condensateurs sur verre. La première couche d'aluminium est déposée via l'évaporateur E-Beam suivant la même procédure que la grille des transistors et mesure 100 nm d'épaisseur. L'oxyde d'aluminium est déposé par anodisation. Nous avons réalisé des tests pour des épaisseurs d'oxyde de 15 et 35 nm. La couche de passivation est ensuite déposée par enduction centrifuge et mesure entre 7 et 17 nm selon le polymère déposé. Enfin une seconde couche d'aluminium de 200 nm d'épaisseur est déposée par évaporation E-Beam. Un recuit des échantillons à 100 °C pendant 10 minutes est nécessaire de par l'utilisation de l'évaporateur E-Beam, assurant un meilleur contact entre les couches.

Nous réalisons les mesures à une fréquence de 10 Hz pour se rapprocher le plus possible du mode statique.

#### 2.3.3. Mesures d'épaisseurs et morphologie

La mesure d'épaisseurs et la morphologie peuvent être étudiées avec de nombreux équipements. L'étude de la morphologie de la couche active nous permet de mieux comprendre les mécanismes qui interagissent en elle et à sa surface. La mesure des épaisseurs nous permet de contrôler la reproductibilité de nos expériences. Néanmoins lorsque l'épaisseur est très faible, il est très difficile de faire des mesures au profilomètre. La technique de la microscopie à champ proche semble donc être la plus adaptée le cas échéant.

#### 2.3.3.1. Profilomètre

Le profilomètre est un instrument utilisé pour mesurer le relief d'une surface. A l'aide d'une pointe en contact constant avec la surface de l'échantillon, cet appareil va déterminer la variation relative de la hauteur. Afin de pouvoir mesurer l'épaisseur d'une couche, il est nécessaire d'avoir une hauteur de référence, comme celle du substrat par exemple. Si la couche a été déposée par évaporation il est possible d'obtenir une marche grâces aux motifs réalisé durant le dépôt. S'il n'y a pas de motif, il est nécessaire de réaliser manuellement cette marche en grattant une petite surface de la couche dont l'épaisseur est à mesurer.

L'enregistrement du mouvement mécanique de la pointe donne la différence au niveau de la marche, par conséquent, de la couche à mesurer. Le profilomètre peut également nous donner une première idée de la rugosité de la couche que l'on mesure.

Certaines couches trop fines comme la couche de passivation ne peuvent pas être mesurées, il est donc nécessaire d'utiliser une technique plus pointue qui a de nombreuses autres fonctions que la mesure de l'épaisseur.

#### 2.3.3.2. Microscopie AFM

La microscopie à champ proche ou Atome Force Microscopy (AFM) est un outil très puissant capable de nous renseigner sur de nombreux paramètres comme la rugosité, la morphologie ou encore l'épaisseur d'une couche. Cette technique nous permet d'avoir une résolution de l'ordre du nanomètre, donc bien plus haute qu'avec un profilomètre. Le principe de cette microscopie repose sur l'interaction d'une pointe en silicium avec une surface, distantes l'une de l'autre de quelques nanomètres. Le principe de fonctionnement de l'AFM est représenté en Figure II-25.



Figure II-25. Représentation schématique du principe de fonctionnement simplifié d'un microscope à champ proche.

La pointe en silicium est maintenue par un cantilever. Un système de déplacement piézoélectrique va nous permettre de déplacer l'échantillon dans la direction souhaitée.

Un laser va taper sur la pointe pour aller ensuite se refléter dans un miroir dirigé vers un photo-détecteur. Le photo-détecteur va donc suivre les mouvements de la pointe grâce au laser et va ainsi pouvoir constituer l'image topographique de la surface analysée en fonction des déplacements de la pointe, notamment dans la direction z.

De même que pour le profilomètre, s'il y a une marche il est totalement possible d'effectuer des mesures d'épaisseur. La haute résolution de cet équipement permet d'obtenir le profil de la rugosité de la surface à analyser ce qui donne de nombreuses informations.

#### 2.3.4. Travail de sortie - Sonde de Kelvin

Lorsque l'on souhaite étudier un matériau de couche active il est intéressant - dans le cas d'un semi-conducteur à canal p - de mesurer son niveau HOMO pour trouver ensuite le métal d'électrode qui est théoriquement le mieux adapté (Différence la plus faible possible entre le travail de sortie du métal et la HOMO du SCO).

La sonde de Kelvin fonctionne sur le principe que deux surfaces métalliques séparées par un diélectrique (par exemple l'air) forment un condensateur plan. Si l'on éloigne ou l'on rapproche ces surfaces, la capacité du système va varier. Si ces deux surfaces sont reliées par un fil résistant, il en résulte une modification de l'écoulement de charge dans le fil, donc une variation de la charge électrique. Il est alors très simple de déterminer le potentiel de contact : un potentiel externe est appliqué au condensateur jusqu'à ce que les charges disparaissent de la surface. Le potentiel externe et le potentiel de contact sont alors égaux. Le potentiel de l'électrode en or est mesuré avec une référence en graphite. Lorsque les potentiels sont égaux, on détermine alors le potentiel de surface de l'échantillon mesuré.

Le schéma du principe de fonctionnement de la sonde Kelvin est représenté en Figure II-26.



Figure II-26. a) représentation schématique du principe de fonctionnement de la sonde Kelvin; b) et c) photographie des différents éléments composant la sonde Kelvin. a. L'échantillon est connecté à la masse; b. électrode de référence en or; c. élément vibrant; d. isolant.

Un élément d'amélioration a été ajouté, il s'agit d'un élément de référence vibrant juste au-dessus de l'électrode mesurant l'échantillon. Le potentiel de sortie varie de façon périodique avec les vibrations de cette pointe et le potentiel crête à crête dépend alors de la différence entre le potentiel de contact et la tension externe appliquée. Les changements de potentiel de contact peuvent alors être détectés en déterminant la valeur du potentiel externe qui produit une tension de sortie minimale ou "nulle". L'évolution majeure de cette nouvelle méthode est que l'électrode ne touche pas la surface à mesurer. Elle ne nécessite que de très faibles champs électriques qui n'influencent pas la structure électrique ou chimique du matériau testé. Il n'y a donc aucun contact et aucun risque de détérioration du substrat.

La sonde Kelvin est une technique dont la résolution relative est de 1 mV. Il est cependant important de connaître le travail de sortie de la pointe afin d'obtenir la valeur absolue de celui du matériau à mesurer.

#### 2.4. Conclusions

Dans ce chapitre, toute la partie technologique du projet sur les transistors organiques à canal p en configuration BG – TC a été décrite. En effet, nous avons détaillé les étapes de fabrication et expliqué en détail les méthodes de dépôt et de caractérisation. Par ailleurs, les trois études majeures sur les différentes couches composant nos dispositifs ont été présentées. Les résultats, concernant la meilleure combinaison de matériau pour les contacts, le choix de la technique de dépôt de l'oxyde de grille et de la meilleure couche de passivation, ainsi que les performances des OFETs à canal p optimisés sur substrats plastiques, vont être présentés et détaillés dans le chapitre suivant.

#### 2.5. Bibliographie

- [1] M. Devynck, P. Tardy, G. Wantz, Y. Nicolas, and L. Hirsch, "Organic field-effect transistor with octadecyltrichlorosilane (OTS) self-assembled monolayers on gate oxide: effect of OTS quality," *Eur. Phys. J. Appl. Physics, EDP Sci.*, vol. 56, no. 3, pp. 1–7, 2011.
- [2] M. Devynck, "Thèse : Transistors organiques à effet de champ. Etude des interfaces et améliorations des performances," 2012.
- [3] U. Kraft, K. Takimiya, M. J. Kang, R. Rödel, F. Letzkus, J. N. Burghartz, E. Weber, and H. Klauk, "Detailed analysis and contact properties of low-voltage organic thinfilm transistors based on dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophene (DNTT) and its didecyl and diphenyl derivatives," *Org. Electron. physics, Mater. Appl.*, vol. 35, pp. 33–40, 2016.
- [4] U. Kraft, M. Sejfic, M. J. Kang, K. Takimiya, T. Zaki, F. Letzkus, J. N. Burghartz, E. Weber, and H. Klauk, "Flexible low-voltage organic complementary circuits: Finding the optimum combination of semiconductors and monolayer gate dielectrics," *Adv. Mater.*, vol. 27, no. 2, pp. 207–214, 2015.
- [5] H. B. Harrison, "Transmission Line," no. May, pp. 111–113, 1982.
- [6] D. J. Gundlach, L. Zhou, J. a. Nichols, T. N. Jackson, P. V. Necliudov, and M. S. Shur, "An experimental study of contact effects in organic thin film transistors," *J. Appl. Phys.*, vol. 100, no. 2, p. 24509, 2006.

- [7] T. Matsumoto, W. Ou-Yang, K. Miyake, T. Uemura, and J. Takeya, "Study of contact resistance of high-mobility organic transistors through comparisons," *Org. Electron.*, vol. 14, no. 10, pp. 2590–2595, Oct. 2013.
- [8] R. Di Pietro, D. Venkateshvaran, A. Klug, E. J. W. List-Kratochvil, A. Facchetti, H. Sirringhaus, and D. Neher, "Simultaneous extraction of charge density dependent mobility and variable contact resistance from thin film transistors," *Appl. Phys. Lett.*, vol. 104, no. 19, p. 193501, May 2014.
- [9] U. Kraft, J. E. Anthony, E. Ripaud, M. A. Loth, E. Weber, and H. Klauk, "Low-voltage organic transistors based on tetraceno[2,3- b]thiophene: Contact resistance and air stability," *Chem. Mater.*, vol. 27, no. 3, pp. 998–1004, 2015.
- [10] M. T. Greiner and Z.-H. Lu, "Thin-film metal oxides in organic semiconductor devices: their electronic structures, work functions and interfaces," NPG Asia Mater., vol. 5, no. 7, p. e55, 2013.
- [11] "Site web du groupe Beta-Layout, réalisation de pochoirs par laser." [Online]. Available: http://www.laserstencil.com/lsfr/index.html?PHPSESSID=b19haqq109g40i52slm9uu8307.
- [12] F. Ante, D. Kälblein, T. Zaki, U. Zschieschang, K. Takimiya, M. Ikeda, T. Sekitani, T. Someya, J. N. Burghartz, K. Kern, and H. Klauk, "Contact resistance and megahertz operation of aggressively scaled organic transistors.," *Small*, vol. 8, no. 1, pp. 73–9, Jan. 2012.
- [13] T. Zaki, F. Ante, U. Zschieschang, J. Butschke, F. Letzkus, H. Richter, H. Klauk, and J. N. Burghartz, "A 3.3 v 6-bit 100 kS/s current-steering digital-to-analog converter using organic p-type thin-film transistors on glass," *IEEE J. Solid-State Circuits*, vol. 47, no. 1, pp. 292–300, 2012.
- [14] U. Zschieschang, R. Hofmockel, R. Rödel, U. Kraft, M. J. Kang, K. Takimiya, T. Zaki, F. Letzkus, J. Butschke, H. Richter, J. N. Burghartz, and H. Klauk, "Megahertz operation of flexible low-voltage organic thin-film transistors," *Org. Electron.*, vol. 14, no. 6, pp. 1516–1520, Jun. 2013.
- [15] U. Kraft, M. Sejfić, M. J. Kang, K. Takimiya, T. Zaki, F. Letzkus, J. N. Burghartz, E. Weber, and H. Klauk, "Flexible Low-Voltage Organic Complementary Circuits: Finding the Optimum Combination of Semiconductors and Monolayer Gate Dielectrics," *Adv. Mater.*, p. n/a-n/a, Oct. 2014.
- [16] M. Abbas, G. Cakmak, N. Tekin, A. Kara, H. Y. Guney, E. Arici, and N. S. Sariciftci, "Water soluble poly(1-vinyl-1,2,4-triazole) as novel dielectric layer for organic field effect transistors," Org. Electron., vol. 12, no. 3, pp. 497–503, 2011.
- [17] D. Thuau, M. Abbas, G. Wantz, L. Hirsch, I. Dufour, and C. Ayela, "Piezoelectric polymer gated OFET: Cutting-edge electro-mechanical transducer for organic MEMS-based sensors," *Sci. Rep.*, vol. 6, no. August, p. 38672, 2016.
- [18] M. Kunii, H. Iino, and J. Hanna, "Organic Field-Effect Transistor Fabricated Using Highly Ordered Liquid Crystal With Low- k Gate Dielectric," *IEEE Electr. Dev. Lett.*, vol. 37, no. 4, pp. 486–488, 2016.
- [19] J. A. Baier-Saip, J. I. Avila, G. Tarrach, A. L. Cabrera, V. Fuenzalida, R. A. Zarate, and I. K. Schuller, "Deep oxidation of aluminum by a DC oxygen plasma," *Surf. Coatings Technol.*, vol. 195, no. 2–3, pp. 168–175, 2005.
- [20] L. a Majewski, R. Schroeder, and M. Grell, "Flexible high capacitance gate insulators for organic field effect transistors," J. Phys. D. Appl. Phys., vol. 37, no. 1, pp. 21–24, 2003.
- [21] M. Aghamohammadi, R. Rödel, U. Zschieschang, C. Ocal, H. Boschker, R. T. Weitz, E. Barrena, and H. Klauk, "Threshold-Voltage Shifts in Organic Transistors Due to Self-Assembled Monolayers at the Dielectric: Evidence for Electronic Coupling and

Dipolar Effects," ACS Appl. Mater. Interfaces, vol. 7, no. 41, pp. 22775–22785, 2015.

[22] B. Adolphi, E. Jähne, G. Busch, and X. Cai, "Characterization of the adsorption of ω-(thiophene-3-yl alkyl) phosphonic acid on metal oxides with AR-XPS," *Anal. Bioanal. Chem.*, vol. 379, no. 4, pp. 646–652, 2004.

# **Chapitre III**

Développement et optimisation des transistors organiques à effet de champ à canal p à base de DNTT

## Table des matières

CHAPITRE III.	DEVELOPPEMENT ET OPTIMISATION DES TRANSISTORS ORGANIQUES	A EFFET
DE CHAMP A C	CANAL P A BASE DE DNTT	103
3.1. Etuc	DE DE LA RESISTANCE DE CONTACT	103
3.1.1.	Elaboration de transistors organiques BG – TC références	103
3.1.2.	Insertion d'une couche interfaciale au niveau des contacts drain / source	105
3.1.3.	Effet de l'insertion des couches d'oxydes sur la résistance de contact	107
3.1.4.	Conclusion sur l'étude de la résistance de contact	111
3.2. Etuc	DE DU DIELECTRIQUE	112
3.2.1.	Résultats des méthodes de dépôt de l'oxyde d'aluminium	112
3.2.2.	Choix du polymère de passivation	116
3.2.3.	Conclusion sur l'étude du diélectrique	121
3.3. TRAM	NSISTORS ORGANIQUES OPTIMISES SUR SUBSTRATS PLASTIQUES	121
3.3.1.	Architecture optimale	121
3.3.2.	Stabilité à l'air	122
3.3.3.	Conclusion sur les dispositifs sur substrats plastiques	125
3.4. Con	CLUSIONS	126
3.5. Bibli	IOGRAPHIE	127

# Chapitre III. Développement et optimisation des transistors organiques à effet de champ à canal p à base de DNTT.

Dans ce chapitre les trois études sur les différentes parties du transistor organique à canal p en configuration BG – TC sont présentées et expliquées en détail. Ces études ont été réalisées car la maîtrise des interfaces dans un transistor est primordiale pour leur intégration aux circuits. Que les transistors soient mesurés en statique ou bien utilisés en dynamique, l'interface entre le diélectrique et le SCO doit être dépourvue de pièges et de défauts pour garantir des performances optimales (faible hystérésis, pas de courant de fuite, faibles pente sous seuil et tension de seuil, etc.). Il en est de même pour l'interface entre le SCO et les électrodes supérieures où la réduction de la résistance de contact est importante pour le bon fonctionnement de nos transistors. Une discussion permettra de conclure sur le choix des matériaux et les configurations optimales pour obtenir des transistors performants sur substrat plastique. Une fois ces transistors obtenus et la reproductibilité des résultats confirmée, ils seront intégrés dans un circuit, ce qui fera l'objet du chapitre IV.

#### 3.1. Etude de la résistance de contact

Dans les chapitres précédents, nous avons vu que l'étude de la résistance de contact est primordiale pour l'intégration des transistors organiques dans des circuits. En nous inspirant des études réalisées dans le domaine des cellules photovoltaïques organiques, où l'insertion d'une couche d'oxyde métallique entre la couche active et les contacts supérieurs semble avoir des effets sur la résistance de contact [1], [2], nous avons réalisé des transistors organiques sur le même principe. Les effets de cette couche sont présentés dans la section suivante.

#### 3.1.1. Elaboration de transistors organiques BG – TC références

Comme il s'agit du point de départ de ces travaux de thèse, nous avons tout d'abord réalisé des dispositifs de configuration Si/SiO<sub>2</sub>/PVT/DNTT/Au sans couche interfaciale d'oxyde dont l'architecture est présentée en Figure III-1. Cela a constitué un bon entraînement et nous avons obtenu des dispositifs références pour la suite de l'étude. Les courbes caractéristiques de transfert  $I_D = f(V_{GS})$  en régime saturé et de sortie  $I_D = f(V_{DS})$  sont montrées en Figure III-2.
*Chapitre III – Développement et optimisation des transistors organiques à effet de champ à canal p à base de DNTT.* 



Figure III-1. a) Architecture de référence de nos OFETs à canal p ; b) vu de dessus.



Figure III-2. Caractéristiques représentatives a) de transfert en régime de saturation et b) de sortie, d'un OFET avec la configuration Si/SiO<sub>2</sub>/PVT/DNTT/Au. Les traits rouges en pointillés représentent les courants de fuite du transistor.

Les dispositifs références ne montrent aucune hystérésis (grâce au PVT qui agit comme couche de passivation comme expliqué dans les chapitres précédents [3]). Le ratio des courants On/Off est supérieur à 10<sup>6</sup>. On remarque une faible tension de seuil de - 3 V et une pente sous le seuil de 0,2 V.dec<sup>-1</sup>. Enfin la mobilité maximale des porteurs en régime saturé pour une tension de grille de - 30 V est  $\mu_{sat,max} = 0,4$  cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>. Les parties, linéaire et de saturation, se distinguent clairement sur les courbes de sortie.

Au vu de ces résultats, bien que ces transistors aient obtenus des performances satisfaisantes, on constate tout de même que la mobilité des trous est plus faible que ce que l'on pourrait voir dans la littérature [4], [5]. Ceci est principalement dû à la structure utilisée sur substrat silicium qu'il est possible d'optimiser fortement (exemple : changement des matériaux aux interfaces diélectrique/SCO et SCO/contacts).

#### 3.1.2. Insertion d'une couche interfaciale au niveau des contacts drain / source

La résistance de contact est l'un des principaux facteurs limitant la mobilité apparente des charges dans les OFETs [6]. Une des origines de ce phénomène est la barrière de potentiel à l'injection des charges entre la couche active et les électrodes métalliques [7].

Comme nous l'avons vu dans la section « 1.2 Généralité sur les transistors organiques à effet de champ » du chapitre I, des couches interfaciales appropriées peuvent ainsi être appliquées pour minimiser cette résistance de contact, soit par dopage, soit en facilitant le transfert de charge [8]. Dans ce but, les oxydes métalliques ont fréquemment été appliqués dans des dispositifs photovoltaïques organiques sous forme de couches d'extraction d'électrons ou de trous [9]. Nous avons étudié ici deux oxydes, à savoir l'oxyde de molybdène MoO<sub>3</sub> et l'oxyde de tungstène WO<sub>3</sub> en tant que couches interfaciales pour une injection de trous efficace, afin de diminuer la résistance de contact de nos transistors. La structure de ces transistors présentée dans le chapitre II est rappelée en Figure III-3.

Nous avons tout d'abord étudié l'épaisseur optimale que nous devions choisir pour ces couches en la faisant varier de 5 à 15 nm pour chaque oxyde.



Figure III-3. Structures des transistors organiques à effet de champ pour l'étude de la diminution de la résistance de contact a) vue en 3 dimensions b) vue du dessus.

Les résultats de la comparaison des différentes épaisseurs pour chaque oxyde sont présentés en Figure III-4 sous la forme des courbes de transfert en régime saturé et des mobilités tracées en fonction de la tension de grille, extraites à partir de l'approximation « gradual channel ».

Chapitre III – Développement et optimisation des transistors organiques à effet de champ à canal p à base de DNTT.



Figure III-4. Courbes de transfert des dispositifs OFETs combinant a) le  $MoO_3$  avec l'Au et b) le  $WO_3$  avec l'Au, comme matériaux de contacts pour trois épaisseurs différentes. Les encarts montrent les courbes de mobilité en fonction de la tension de grille pour les différentes épaisseurs d'oxydes.

Les courbes de transfert et leurs courbes de mobilités associées nous montrent l'évolution des performances des dispositifs en fonction de l'oxyde ajouté et de son épaisseur. On remarque alors que l'ajout d'oxyde a une influence sur la valeur de la mobilité des trous, de la tension de seuil et de la pente sous le seuil mais que son épaisseur n'a pas un effet très important sur tous ces paramètres.

Nous avons remarqué, durant le procédé de fabrication, que la réalisation d'une couche de 5 nm d'épaisseur ne nous permet pas d'obtenir une couche compacte. La répartition de l'oxyde va être très aléatoire et de nombreux emplacements sans oxyde vont être présents. De ce fait la couche ne peut pas jouer pleinement le rôle de couche interfaciale. En revanche, une couche d'oxyde d'épaisseur 15 nm, assez compacte, va augmenter la résistance d'accès entre le SCO et les électrodes car les oxydes ont un comportement plutôt résistif.

Nous avons donc fixé l'épaisseur optimale à 10 nm qui représentait le meilleur compromis. Il est cependant important de préciser que cette épaisseur ne forme pas une couche compacte mais plutôt de larges morceaux d'ilots que nous avons pu mettre en évidence par microscopie AFM en comparant les Figure III-5 et Figure III-6.



Figure III-5. Image AFM de la surface de la couche de DNTT.



Figure III-6. Images AFM des couches a) de  $MoO_3$  et b) de  $WO_3$  déposées sur une couche de DNTT. On remarque que l'oxyde est déposé par ilots et non pas en une couche recouvrant totalement la surface du semi-conducteur organique.

#### 3.1.3. Effet de l'insertion des couches d'oxydes sur la résistance de contact

Après avoir fixé l'épaisseur optimale de la couche d'oxyde, nous l'avons combinée avec deux métaux de contacts, l'or (Au) et l'argent (Ag), pour ainsi voir l'influence qu'elle a sur eux. Les configurations sont du type Si/SiO<sub>2</sub>/PVT/DNTT/Oxyde/Métal comme montré en Figure III-3.

Les courbes de transfert de ces dispositifs avec les différentes combinaisons d'électrodes supérieures sont présentées en Figure III-7.

On remarque sur les courbes  $I_D^{1/2} = f(V_{GS})$  qu'il y a des différences en termes de tension de seuil suivant les matériaux utilisés. Les transistors avec des contacts en or (Au seul, MoO<sub>3</sub>/Au et WO<sub>3</sub>/Au) montrent une tension de seuil plus forte que ceux avec des contacts en argent (Ag seul, MoO<sub>3</sub>/Ag et WO<sub>3</sub>/Ag). On peut penser que dans le cas de l'Ag, il y a formation d'un complexe de transfert de charge en raison d'interactions métal/SCO plus fortes qu'entre le DNTT et l'Au [10].



Figure III-7. a) Courbes de transfert représentatives des OFETs en régime de saturation, avec différentes combinaisons d'électrodes pour une longueur de canal  $L = 100 \ \mu m$ . b) Evolution de  $I_D^{1/2}$  en fonction de  $V_{GS}$  dans le but de déterminer la tension de seuil, déterminée à partir des droites en pointillés.

La Figure III-8 montre la partie linéaire des courbes de sortie de ces transistors organiques avec différents matériaux de contact pour un  $V_{GS}$  = -9 V.



Figure III-8. Partie linéaire des courbes de transfert des OFETs avec différentes combinaisons d'électrodes pour une longueur de canal  $L = 100 \ \mu m$  à  $V_{GS} = -9 \ V$ .

On peut clairement observer que la résistance totale - définie par  $V_{DS}/I_D$  - diminue avec l'ajout d'un oxyde dans le cas de l'Au et de l'Ag en électrodes supérieures. Cependant l'effet est beaucoup plus prononcé lorsqu'un oxyde est combiné avec l'Ag. Ceci est en accord avec nos observations précédentes sur les courbes de transfert où les tensions de seuil les plus basses sont obtenues avec des contacts en Ag.

En revanche, la résistance totale est la somme de la résistance de canal avec la résistance de contact (voir Figure III-9). De ce fait, une faible résistance totale pour un transistor, avec une combinaison oxyde/métal 1, n'indique pas que sa résistance de contact, est plus faible que celle d'un transistor avec une combinaison oxyde/métal 2. La résistance de canal peut être très forte devant la résistance de contact, d'un dispositif à l'autre et donc peut changer la valeur de la résistance totale.



Figure III-9. Schéma électrique des résistances présentes au niveau des contacts et du canal. La résistance totale est la somme de la résistance de contact  $R_C$  (regroupe les deux électrodes source et drain) et de la résistance de canal  $R_{CH}$ .

Dans le but d'étudier de façon quantitative la résistance de contact avec ces différentes combinaisons d'électrodes, nous avons fabriqué des OFETs avec différentes longueurs de canal : 60  $\mu$ m, 80  $\mu$ m, 100  $\mu$ m, 120  $\mu$ m et 140  $\mu$ m et utilisé l'analyse Transmission Line Method (TLM) pour extraire la résistance de contact  $R_C$  en utilisant la corrélation suivante entre la résistance totale  $R_{Tot}$  et la longueur de canal *L*, démontrée dans le chapitre I :

$$R_{Tot} = R_{C} + \frac{L}{W \mu_{lin} C_{diel} (V_{GS} - V_{th})}$$
I.11

Où W est la largeur du canal,  $\mu_{lin}$  la mobilité effective des trous en régime linéaire,  $C_{diel}$  la capacité surfacique du diélectrique et  $V_{th}$  la tension de seuil du transistor [11]. La résistance  $R_C$  prend en compte les deux contacts source et drain.

Grâce à la méthode TLM, nous avons pu extraire les résistances de contact de nos transistors à différent  $V_{GS}$  comme on peut le remarquer en Figure III-10.



Figure III-10. Représentation graphique de l'évolution de la résistance de contact normalisée en fonction de la tension  $V_{GS}$  à  $V_{DS}$  proche de - 1 V pour les différentes combinaison oxyde/métal aux électrodes supérieures.

Il est intéressant d'observer que les dispositifs avec des contacts en Ag montrent la résistance de contact la plus forte même si leur résistance totale est relativement basse comme présenté précédemment. Ceci est dû à la faible résistance de canal de ces dispositifs, ce qui concorde avec leur faible tension de seuil. En effet, l'Ag, avec un travail de sortie de 4,6 eV, a une très forte barrière d'injection de charges comparée au niveau d'énergie de la HOMO du DNTT (5,4 eV).

Nous déduisons alors de cette étude que la résistance de contact est dominée principalement par la barrière de potentiel à l'injection des charges. Il était attendu que la couche interfaciale d'oxyde fasse baisser cette barrière et en effet, sur la Figure III-10 pour de

faibles tensions (-3 V à - 9 V) et sur la Figure III-11 on remarque clairement que pour les dispositifs auxquels on a ajouté une couche interfaciale d'oxyde, la résistance de contact va diminuer comparée à ceux avec des électrodes en métal sans couche d'oxyde. Les résultats de toute cette étude sont répertoriés dans le tableau de la Figure III-12.



Figure III-11. Comparaison de la résistance de contact normalisée en fonction des différentes combinaisons de matériaux d'électrodes.

	$\mu_{sat,max}$ (cm <sup>2</sup> .V <sup>-1</sup> .s <sup>-1</sup> )	V <sub>th</sub> (V)	$\frac{\text{SS}}{(\text{V.dec}^{-1})}$	$I_{On}/I_{Off}$	$R_{c} (k\Omega.m)$ (V <sub>GS</sub> = -9V; V <sub>DS</sub> = -0,9 V)
Ag	$0,32 \pm 0,01$	- 1,6 ± 0,2	$0,66 \pm 0,15$	$1,9.10^6 \pm 4,1.10^5$	$2,39 \pm 0,64$
Au	$0,\!40 \pm 0,\!01$	$-5,7 \pm 0,1$	$0,63 \pm 0,04$	$1,7.10^6 \pm 4,6.10^5$	$1,\!48\pm0,\!59$
MoO <sub>3</sub> /Ag	$0,30 \pm 0,01$	- 3,1 ± 0,4	$0,\!68 \pm 0,\!10$	$1,4.10^6 \pm 3,4.10^5$	$1,01 \pm 0,18$
MoO <sub>3</sub> /Au	$0,\!44 \pm 0,\!02$	$-5,3 \pm 0,4$	$0,83 \pm 0,03$	$1,1.10^6 \pm 5,1.10^5$	$0,89 \pm 0,26$
WO <sub>3</sub> /Ag	0,34 ± 0,01	$-0,8 \pm 0,1$	$0,83 \pm 0,03$	$1,3.10^6 \pm 5,0.10^5$	$0,76 \pm 0,48$
WO <sub>3</sub> /Au	$0,39 \pm 0,02$	$-4,2 \pm 0,1$	$0,79 \pm 0,10$	$1,4.10^6 \pm 1,7.10^5$	$0,87 \pm 0,35$

Figure III-12. Tableau récapitulatif des performances moyennes des dispositifs pour l'étude de la résistance de contact.  $L = 100 \ \mu m$  pour la mesure de la mobilité, tension de seuil, pente sous le seuil et rapport  $I_{On}/I_{Off}$ . La mobilité est extraite pour un  $V_{GS} = -30 \ V$  correspondant à la valeur maximale. La résistance de contact est extraite pour un  $V_{GS} = -9 \ V$  et un  $V_{DS}$  proche de  $-1 \ V$ .

Pour appuyer nos conclusions, nous avons effectué des mesures à la sonde de Kelvin afin de comparer les travaux de sortie des différentes combinaisons d'électrode. Des couches métalliques (Au ou Ag) ont été déposées par évaporation sous vide sur des substrats en verre  $(2 \times 3 \text{ substrats avec Au et } 2 \times 3 \text{ substrats avec Ag})$  selon les mêmes conditions que le dépôt des contacts pour les OFETs. Une couche d'oxyde (MoO<sub>3</sub>, WO<sub>3</sub>, ou Ø) est ensuite déposée sur ces échantillons, toujours dans les mêmes conditions que précédemment. Les résultats des mesures des travaux de sortie sont présentés en Figure III-13.



Figure III-13. Mesures à la sonde de Kelvin, des travaux de sortie des métaux et des combinaisons oxyde (10 nm)/métaux.

Les différences en termes de niveaux d'énergie entre les travaux de sortie des électrodes oxydes/métal et la HOMO du DNTT sont beaucoup plus faibles que celles avec les contacts Au ou Ag seuls. Ces résultats montrent qu'il y a un transfert de charge plus efficace entre la couche active et l'électrode métallique lorsqu'il y a une couche interfaciale d'oxyde et par conséquent la résistance de contact est réduite.

#### 3.1.4. Conclusion sur l'étude de la résistance de contact

Au vu des résultats que nous avons eus durant cette étude (voir Figure III-12), nous pouvons conclure que l'ajout d'une couche interfaciale d'oxyde aide à diminuer la résistance de contact car il y a réduction de la barrière d'injection des charges entre le semi-conducteur organique et l'électrode métallique. L'épaisseur optimale pour cette couche d'oxyde est de 10 nm, il y a ainsi des dépôts d'ilots d'oxyde permettant le contact entre l'électrode métallique et la couche active. Il ne semble pas y avoir d'influence notable sur la réduction de la résistance de contact si l'on utilise WO<sub>3</sub> à la place de MoO<sub>3</sub> comme couche interfaciale. Notre choix se porte alors sur l'oxyde de tungstène qui, bien qu'irritant, est moins toxique que l'oxyde de molybdène. De même, les différences entre les dispositifs aux électrodes oxyde/Au et oxyde/Ag sont très minces. Dans un souci économique nous aurions préféré utiliser l'argent comme matériau d'électrode pour le reste du projet, mais nous avons remarqué que l'or restait le matériau le plus stable dans le temps, en particulier lorsque les dispositifs sont placés à l'air libre. La combinaison optimale ainsi choisie pour le reste du projet est donc WO<sub>3</sub> (10 nm)/Au.

# 3.2. Etude du diélectrique

Pour intégrer les transistors organiques dans des applications concrètes, leur tension de commande ( $V_{GS}$ ) doit être abaissée. Du fait que la mobilité des trous dans les couches organiques est relativement basse, augmenter la capacité du matériau diélectrique est une approche qui paraît intéressante. Des oxydes à permittivités diélectriques assez élevées, comme l'oxyde d'aluminium Al<sub>2</sub>O<sub>3</sub> (ou AlO<sub>x</sub>;  $\varepsilon_r = 9 \sim 10$ ), ont été souvent utilisés, à faible épaisseur, dans les OFETs à ces fins [3], [4]. Il est important d'avoir un isolant de très bonne qualité pour maîtriser les courants de fuite. L'interface entre le diélectrique et le SCO doit également être de bonne qualité (ne présente ni rugosité de surface ni liaison pendante) pour limiter l'hystérésis. Cette section montrera quelle technique nous avons finalement choisi pour le dépôt de l'AlO<sub>x</sub> et présentera également les résultats concernant le choix de la couche de passivation. Chaque dispositif utilise une configuration Verre/Al/AlO<sub>x</sub>/couche de passivation/DNTT/Au. Leur structure présentée dans le chapitre II est rappelée en Figure III-14.



Figure III-14. Structures des transistors organiques à effet de champ pour l'étude du matériau diélectrique et de la couche de passivation a) vue en 3 dimensions b) vu du dessus.

#### 3.2.1. Résultats des méthodes de dépôt de l'oxyde d'aluminium

Dans la littérature, pour obtenir des OFETs performants avec le DNTT comme couche active, des techniques comme le traitement plasma-oxygène ou le dépôt de couches atomique (Atomic Layer Deposition, ALD) sont souvent utilisées [5], [12]. En revanche ces deux techniques consomment beaucoup de temps durant le procédé de fabrication ce qui en fait des procédés coûteux.

Trois techniques, dont le traitement plasma-oxygène, ont été testées pour déposer le matériau de diélectrique, comme montrées dans la Figure III-15.

Pour les dispositifs de cette étude, nous avons adopté la structure : Verre/Al/AlO<sub>x</sub>/PVT/DNTT/Au.



Figure III-15. Etape du dépôt de la couche d'oxyde d'aluminium, plusieurs techniques sont testées pour découvrir laquelle permettra d'obtenir un diélectrique de bonne qualité.

#### 3.2.1.1. Traitement O<sub>2</sub>-plasma

La technique du traitement plasma-oxygène a été explicitée dans la section « 2.2. Architecture des dispositifs et techniques de dépôt » du chapitre II. Nous avons fait varier de nombreuses fois les paramètres suivants : le volume d'oxygène injecté dans l'enceinte (15 à 60 cm<sup>3</sup>), la puissance du plasma (100 à 150 W) et la durée d'exposition (15 à 60 minutes) et utilisé les équipements du laboratoire *IMS* et ceux de la plateforme *ELORPrintec*, mais il semble que l'épaisseur et la qualité de la couche d'oxyde d'aluminium formée soit la même dans tous les cas.

La tendance des courbes de transfert des OFETs à grilles séparées utilisant la technique du traitement plasma-oxygène pour le dépôt de l'AlO<sub>x</sub> est montrée en Figure III-16.



Figure III-16. Caractéristique de transfert d'un OFET à grille séparée dans la configuration Verre/Al/AlO<sub>x</sub>/PVT/DNTT/Au. La couche d'AlO<sub>x</sub> a été déposée par traitement plasma-O<sub>2</sub>.On peut remarquer les forts courants de fuite dès que la valeur  $V_{GS} = -3$  V est atteinte. L'encart montre le balayage en tension de 0 à - 3 V avant que le transistor ne claque.

Il est clair que les courants de fuite sont beaucoup trop élevés pour obtenir un dispositif intégrable dans un circuit. Ceci est très certainement dû à l'épaisseur du diélectrique qui est trop faible, malgré la présence de la couche de passivation représentant un isolant supplémentaire. Lorsque la tension de grille atteint une valeur supérieure à - 3 V, le transistor claque et est donc inutilisable. Les mobilités des porteurs de charges atteintes pour un  $V_{GS} = -3$  V sont très faibles (de l'ordre de 0,1 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>) et l'hystérésis est également trop importante pour penser à intégrer ces dispositifs dans un circuit même avec une tension d'utilisation très faible.

Nous avons observé ces comportements avec le PVT ou le PMMA comme couche de passivation mais également avec l'utilisation de SAMs (C14-PA et C18-PA). Malgré nos essais, nous n'avons pas réussi à reproduire les conditions décrites dans la littérature. De ce fait nous avons dû trouver une alternative pour déposer une couche d'oxyde d'aluminium suffisamment épaisse et isolante.

#### **3.2.1.2.** Evaporation E-Beam

Le dépôt de l'oxyde d'aluminium par évaporation E-Beam est une technique intéressante, bien que nécessitant le vide, car il est possible de déposer cette couche selon un motif à travers un masque d'évaporation que l'on peut modifier. Nous avons fait varier l'épaisseur du diélectrique à 20, 40 et 60 nm. La courbe de transfert de notre meilleur dispositif avec une couche d'AlO<sub>x</sub> déposée par évaporation E-beam est montrée en Figure III-17.



Figure III-17. Meilleure caractéristique de transfert obtenue pour un OFET à grille séparée dans la configuration Verre/Al/AlO<sub>x</sub>/PVT/DNTT/Au avec la couche d'AlO<sub>x</sub> déposée par évaporation E-Beam (épaisseur 60 nm). Les courants de fuite sont forts et la majorité des transistors claquent avant d'atteindre la valeur de  $V_{GS} = -5$  V.

On remarque une nouvelle fois que les courants de fuite sont très élevés. Les transistors organiques dont l'épaisseur d'AlO<sub>x</sub> déposée est de 20 et 40 nm sont directement en courtcircuit, ce qui signifie que le diélectrique ne joue pas son rôle d'isolant et que la grille est directement en contact avec le semi-conducteur organique et les électrodes supérieures. Moins d'une demi-douzaine de transistors ont fonctionné avec une épaisseur d'AlO<sub>x</sub> de 60 nm mais les forts courants de fuite les ont fait claquer après  $V_{GS} = -4$  V. Le seul transistor à fonctionner convenablement malgré de hauts courants de fuite est celui représenté sur la Figure III-17. On peut noter toutefois que lorsque la tension a été balayée en aller-retour (par exemple lorsque l'on balaye jusqu'à  $V_{GS} = -4$  V), l'hystérésis est très faible, ce qui est déjà une évolution vis-à-vis de la technique de dépôt vu précédemment.

Cette fois-ci, contrairement à l'utilisation du traitement plasma-oxygène, l'épaisseur de l'oxyde est plus conséquente, il est donc nécessaire de s'interroger sur la qualité de cette oxyde déposé par évaporation. De par le bas courant  $I_{Off}$ , l'hypothèse d'une mauvaise stœchiométrie dans notre couche est à écarter. En revanche la forte hystérésis dans le courant de grille que l'on peut voir en Figure III-17 témoigne de défauts structurels dans la couche de diélectrique. Ces défauts engendrent de nombreux pièges pour les porteurs de charges et causent ainsi de forts courants de fuite.

La qualité du diélectrique déposé par évaporation sous vide n'est pas concluante, il est donc nécessaire de se tourner vers une autre méthode pour obtenir un bon isolant permettant la modulation du courant  $I_D$  par la tension de grille  $V_{GS}$ .

#### 3.2.1.3. Anodisation

L'anodisation est un procédé économique qui ne demande que très peu d'énergie et n'utilise pas de produit toxique car elle est basée sur l'électrolyse de l'eau. Cette technique est donc compatible avec les procédés en voie liquide. L'autre avantage de l'anodisation est que l'épaisseur (dépendant du potentiel appliqué) et la qualité de l'oxyde (stœchiométrie) sont totalement contrôlées.

La Figure III-18 montre la tendance des courbes de transfert et de sortie que nous avons pu obtenir pour les dispositifs OFETs après utilisation de l'anodisation comme technique de dépôt de l'oxyde de grille.

Ici la grille a été déposée pleine plaque et l'anodisation a été réalisée pour des potentiels allant de - 5 V à - 20 V (soit une épaisseur allant d'environ 10 à 25 nm). Ainsi, les dispositifs ne montrent aucune hystérésis et les courants de fuite sont négligeables. Ceci est surtout vrai pour les dispositifs ayant une épaisseur d'oxyde de grille supérieure à 20 nm. La plupart des transistors dont l'épaisseur du diélectrique est comprise entre 10 et 15 nm fonctionnent mais on remarque que les courants de fuite peuvent être plus élevés et dans de rare cas, les transistors claquent.

De manière générale, le ratio des courants On/Off est supérieur à 10<sup>6</sup>. On remarque une tension de seuil de - 2 V et une pente sous le seuil inférieure à 0,2 V.dec<sup>-1</sup>. La mobilité maximale des porteurs en régime saturé pour une tension de grille de - 5 V est  $\mu_{sat,max} = 0,4 \text{ cm}^2.\text{V}^{-1}.\text{s}^{-1}$ . Enfin, les parties linéaires et de saturation se distinguent clairement sur les courbes de sortie. Nous avons donc atteint les mêmes performances que sur substrat silicium.



Figure III-18. Caractéristique a) de transfert et b) de sortie d'un OFET à grille commune dans la configuration Verre/Al/AlO<sub>x</sub>/PVT/DNTT/Au. La couche d'AlO<sub>x</sub> a été déposée par anodisation et mesure 25 nm d'épaisseur.

Cette technique de dépôt est donc celle que nous retenons pour tout le reste du projet de par sa facilité à être exécutée et en fonction des résultats obtenus.

Notre étude en parallèle sur les substrats plastiques nous montre que l'épaisseur optimale de l'oxyde de grille, pour que les courants de fuite restent négligeables, est de 35 nm.

L'anodisation a cependant un fort inconvénient, comme expliqué en détail dans le chapitre II, il est nécessaire d'avoir un point de contact unique, entre la source de courant et la grille pour que le courant puisse passer dans toute la couche de métal immergée dans l'électrolyte. Cet inconvénient nous force à utiliser une grille commune à tous nos transistors organiques ce qui n'est pas compatible avec leurs intégrations aux circuits.

Nous avons cependant trouvé une solution simple mais coûteuse à ce problème : nous utilisons un motif de grille en « serpentin » et après anodisation, chaque grille est séparée par découpe laser, elles deviennent donc indépendantes les unes des autres.

#### 3.2.2. Choix du polymère de passivation

Les oxydes, en général, possèdent de façon intrinsèque des espèces piégeant les charges, comme des sites déficients en oxygène ou encore des oxygènes avec des liaisons pendantes. De ce fait une couche de passivation est nécessaire pour obtenir des OFETs aux performances optimales (réduction du phénomène de liaisons pendantes, diminution de la rugosité dans certains cas).

Les SAMs sont utilisés le plus souvent pour passiver les oxydes [13], [14]. Une simple épaisseur de monocouche ne compense pas totalement la capacité du diélectrique. Cependant, l'auto-assemblage de ces monocouches sur la surface de l'oxyde est un long procédé (plus de 12 heures). De plus, ils dépendent fortement de la morphologie superficielle des oxydes.

Enfin, nos études préliminaires avec les grilles séparées ou pleine plaque, quelle que soit la technique de dépôt ne nous ont pas donné de résultats concluants lorsque nous utilisions les SAMs.

Nous avons donc opté pour une autre approche en utilisant des polymères à leur place. Le dépôt et le séchage de ces couches est réalisé en un temps court (de 30 minutes à 2 heures). La permittivité diélectrique, les impuretés et les propriétés planarisantes des polymères peuvent toutes affecter la performance de l'OFET, c'est pourquoi nous avons décidé d'en étudier trois différents : le PVT, dont la permittivité relative est  $\varepsilon_r = 5 \sim 6$ , le PMMA ( $\varepsilon_r = 3 \sim 4$ ) et le PS ( $\varepsilon_r = 2 \sim 3$ ) et de comparer leur efficacité. Ils ont également été choisis pour voir les effets de la permittivité diélectrique sur les performances des transistors organiques. Dans le but de ne pas diminuer trop fortement la capacité totale, de très fines couches (PVT : 7 nm ; PMMA : 13 nm ; PS : 17 nm) sont déposées sur la surface anodisée d'AlO<sub>x</sub> d'épaisseur 35 nm. Pour les mesures de capacités, nous avons réalisé des condensateurs plans de type métal/isolant /métal (MIM) comme présentés dans le chapitre II. Leur structure est rappelée en Figure III-19.



Figure III-19. a) Architecture des condensateurs type MIM pour la mesure des capacités ; b) vu de dessus.

Matériaux	Epaisseur (nm)	Capacité moyenne (nF.cm <sup>-2</sup> )
	15	$509 \pm 6$
410	20	369 ± 9
AIO <sub>x</sub>	25	$288 \pm 9$
	35	$210 \pm 12$
	20	218 ± 27
	35	149 ± 8
	20	156 ± 15
$AIO_X + I$ which	35	$126 \pm 11$
AIO + PS	20	$126 \pm 6$
$AIO_X + IS$	35	93 ± 8

Les résultats des mesures sont présentés dans le tableau de la Figure III-20.

Figure III-20. Tableau de mesure des capacités surfaciques pour les différents matériaux diélectriques.

La rugosité de la surface joue également un rôle significatif dans le transport des charges pour les transistors organiques. Nous avons donc mesuré cette rugosité grâce à l'AFM et la comparaison est visible en Figure III-21.



Figure III-21. Images de la hauteur prise par AFM des couches d'AlO<sub>x</sub> seul, et des combinaisons AlO<sub>x</sub> avec les polymères PVT, PMMA et PS.

Comme nous l'attendions, les polymères effectuent un effet de lissage sur la couche d'oxyde. Cela met nettement en évidence un autre avantage de l'usage des polymères qui n'agissent pas que comme couche de passivation. La rugosité de l'oxyde d'aluminium seul est de 0,52 nm. A titre comparatif celle des couples  $AlO_x/PVT$ ,  $AlO_x/PMMA$  et  $AlO_x/PS$  sont respectivement de 0,29 nm, 0,28 nm et 0,38 nm.

Les caractéristiques de transfert et de sortie des OFETs avec l'AlO<sub>x</sub> seul et de ceux avec une couche de passivation supplémentaire sont présentées en Figure III-22 et Figure III-23. Les performances moyennes de ces dispositifs sont regroupées dans le tableau de la Figure III-24.



Figure III-22. Courbes de transfert des OFETs en régime saturé en configuration verre/Al/AlO<sub>x</sub>/polymère/DNTT/Au. Les polymères utilisés sont le PVT, le PMMA et le PS.



Figure III-23. Courbes de sorties des OFETs en configuration verre/Al/AlO<sub>x</sub>/polymère/DNTT/Au.

Chapitre III – Développement et optimisation des transistors organiques à effet de champ à canal p à base de DNTT.

	$\mu_{p,lin}$ (cm <sup>2</sup> .V <sup>-1</sup> .s <sup>-1</sup> )	$\mu_{p,sat}$ (cm <sup>2</sup> .V <sup>-1</sup> .s <sup>-1</sup> )	V <sub>th</sub> (V)	SS (V.dec <sup>-1</sup> )	$I_{On}/I_{Off}$
AlO <sub>x</sub>	$0,\!20\pm0,\!09$	$0,\!19\pm0,\!07$	$-0.6 \pm 0.1$	$0.20 \pm 0.02$	$1.1 x 10^5 \pm 5.1 x 10^4$
PVT	$0,32 \pm 0,08$	$0,33 \pm 0,07$	- 1.2 ± 0.1	$0.17\pm0.02$	$4.0x10^5 \pm 7.6x10^4$
PMMA	0,63 ± 0,22	$0,88 \pm 0,11$	- 1.7 ± 0.0	$0.15 \pm 0.01$	$2.5 x 10^6 \pm 3.7 x 10^5$
PS	0,91 ± 0,15	$1,05 \pm 0,12$	- 1.0 ± 0.0	$0.14 \pm 0.00$	$2.0x10^6 \pm 2.5x10^5$

Figure III-24. Tableau récapitulatif des performances moyennes des dispositifs pour l'étude du diélectrique et de la couche de passivation.

Les dispositifs OFETs avec l'AlO<sub>x</sub> sans couche de passivation montre clairement une certaine hystérésis qui peut être attribuée aux charges piégées à la surface de l'oxyde. Ce comportement d'hystérésis disparaît totalement lorsque que le PVT, le PMMA et le PS ont été déposés sur l'AlO<sub>x</sub>. Cela montre l'efficacité de la passivation de l'oxyde.

La pente sous le seuil de l'oxyde seul est plus élevée (0,19 V.dec<sup>-1</sup>) que pour les autres dont la valeur est autour de 0,15 V.dec<sup>-1</sup>. Cela démontre encore la réduction de la densité de pièges à l'interface grâce à la passivation de l'oxyde par la couche de polymère. Ces performances sont excellentes bien que la capacité totale du diélectrique passivé par un polymère est plus faible que celle de l'oxyde d'aluminium seul.

La tension de seuil est dépendante de nombreux facteurs comme les charges intrinsèques au SCO, la densité de pièges, la barrière d'injection de charges, le moment dipolaire à l'interface, la capacité du diélectrique. Les dispositifs avec l'oxyde d'aluminium seul ont une tension de seuil relativement basse vers - 0,5 V. Ceci est probablement dû à la faible profondeur des pièges présents à la surface de l'oxyde qui sont la source des charges intrinsèques libérées lorsque les OFETs sont en position « ON ».

Ce phénomène est également mis en évidence par le fort courant « OFF » observé chez les dispositifs avec l'AlO<sub>x</sub> seul et on remarque, aussi dans ce cas, que la tension de seuil de la courbe retour (d'une valeur de - 1 V) est dans la même gamme de valeur que les  $V_{th}$  des dispositifs pour le PVT et le PS.

Les mobilités moyennes des porteurs de charges en régime de saturation pour l'AlO<sub>x</sub> seul et l'AlO<sub>x</sub> avec PVT, PMMA et PS sont respectivement de 0,19 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>, 0,33 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>, 0,88 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> et 1,05 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>. L'amélioration des dispositifs passivés par des polymères comparés à ceux avec l'oxyde seul peut être attribuée à la diminution des pièges en surface. Une surface plus lisse contribue également à un meilleur transport de charges dans les OFETs [15].

On peut donc observer une corrélation entre la permittivité diélectrique et le comportement du transport des charges à partir des performances des transistors organiques utilisant le PVT, le PMMA et le PS. Plus la permittivité diélectrique est basse, plus la mobilité est forte. La force du moment dipolaire à l'interface est proportionnelle à la permittivité diélectrique et un moment dipolaire élevé entrave le transport des charges [16].

Une forte mobilité des porteurs couplée avec un faible courant Off permet de réaliser des dispositifs avec un rapport  $I_{On}/I_{Off}$  supérieur à 10<sup>6</sup> pour les dispositifs avec le PMMA et le PS.

#### 3.2.3. Conclusion sur l'étude du diélectrique

Cette étude nous a montré que l'on pouvait obtenir des résultats comparables à l'état de l'art des polymères de passivation à la place de SAMs dont le processus de dépôt est long et difficile à réaliser. Ces couches de passivation permettent de réduire nettement l'hystérésis très présente chez les dispositifs avec l'oxyde d'aluminium seul comme diélectrique. Mais on remarque également que le rapport  $I_{On}/I_{Off}$ , la pente sous le seuil et la mobilité effective mesurées sont très nettement améliorées avec l'usage de ces polymères, en particulier dans le cas du PS où nous avons pu mesurer une mobilité effective des trous supérieure à 1 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>. En raison de toutes ces performances améliorées, nous avons choisi le PS comme couche de passivation pour l'optimisation des transistors.

Les deux ensembles de couches ayant des interfaces avec le semi-conducteur organiques ont été optimisés. Nous avons alors combiné les résultats de ces deux études en changeant le substrat de verre par un substrat plastique flexible pour obtenir des transistors organiques souples aux performances optimisées.

#### **3.3.** Transistors organiques optimisés sur substrats plastiques

Après avoir appliqué la couche interfaciale optimale de  $WO_3/Au$  et la couche de passivation de PS, nous avons réalisé des OFETs sur substrat plastique.

#### 3.3.1. Architecture optimale

Comme précisé dans la section « 2.2. Architecture des dispositifs et techniques de dépôt » du chapitre II, nous avons également optimisé la forme des contacts. Ils ont leur largeur de canal réduite ainsi qu'une surface de contact grandement diminuée (forme de « T »). La structure de ces dispositifs est rappelée en Figure III-25.



Figure III-25. Structures des transistors organiques à effet de champ optimisés sur substrat plastique a) vue en 3 dimensions b) vu du dessus.

Ces optimisations nous mènent aux résultats présentés en Figure III-26 où l'on peut voir les caractéristiques de transfert et de sortie d'un dispositif de structure PEN/Al/AlO<sub>x</sub>/PS/DNTT/WO<sub>3</sub>/Au fonctionnant à une tension d'utilisation inférieure à - 5 V.



Figure III-26. a) courbes de transfert en régime saturé du meilleur OFET en configuration  $PEN/Al/AlO_{\star}/PS/DNTT/WO_{J}/Au$ . La courbe rouge montre la mobilité effective dépendant de la tension  $V_{GS}$ ; b) Courbes de sortie correspondantes du même dispositif.

La mobilité maximale moyenne des porteurs mesurée est de 2,4 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>. Le ratio du courant On/Off est supérieur à  $10^6$  et le balayage en tension ne montre pas de forte hystérésis.

Ces caractéristiques montrent donc l'efficacité de notre travail d'optimisation des dispositifs et offrent également des perspectives encourageantes pour l'électronique flexible. Les performances moyennes de cette étude sont regroupées dans le tableau de la Figure III-27.

	μ <sub>lin,max</sub> (cm <sup>2</sup> /V.s)	μ <sub>sat,max</sub> (cm <sup>2</sup> /V.s)	V <sub>th</sub> (V)	SS (V/dec)	I <sub>On</sub> /I <sub>Off</sub>
Dispositifs avec PEN	$1,92 \pm 0,12$	$2,38 \pm 0,19$	- 1,3 ± 0,1	$0,35 \pm 0,05$	$2,1.10^6 \pm 6,6.10^5$

Figure III-27. Tableau récapitulatif des performances moyennes des dispositifs réalisés sur substrats de plastiques (PEN).

Pour l'utilisation de ces dispositifs, il est toutefois nécessaire que leurs performances observées précédemment, soient les mêmes lorsqu'ils sont utilisés à l'air libre. C'est ce que nous allons étudier dans la section suivante.

#### 3.3.2. Stabilité à l'air

Nous avons sélectionné le DNTT comme semi-conducteur organique pour sa stabilité à l'air [17]. Le PS, contrairement au PVT, n'est pas hygroscopique et donc n'est pas censé être sensible à l'humidité ambiante hors de la boîte à gants.

Enfin les oxydes (AlO<sub>x</sub> et WO<sub>3</sub>) ainsi que l'Au sont également des matériaux très stables à l'air. Ce n'est pas le cas de l'Ag qui s'oxyde. Bien l'oxyde d'argent soit conducteur, nous avons remarqué que les dispositifs avec des contacts en WO<sub>3</sub>/Ag ne supportaient pas l'air ambiant comparés aux dispositifs avec WO<sub>3</sub>/Au.

Les dispositifs sur substrats plastiques réalisés précédemment ont été testés sous air ambiant pendant une durée totale de 90 heures soit 120 cycles de moins de 2 minutes, chacun espacé d'une de durée de 45 minutes.

Les courbes caractéristiques avant la réalisation des cycles, en et hors boîte à gants, sont présentées en Figure III-28.



Figure III-28. a) Courbes de transfert et b) de sortie d'un dispositif OFET sur substrat plastique caractérisé en boîte à gants avant mesures cycliques ; c) Courbes de transfert et d) de sortie du dispositif correspondant caractérisé hors boîte à gants avant mesures cycliques.

On remarque directement la réduction d'un ordre de grandeur du rapport On/Off du courant entre les courbes de transfert en et hors boîte à gants. Les comportements linéaires et saturés restent cependant très similaires sur les courbes de sortie. La pente sous le seuil augmente dès la mise à l'air du dispositif, elle passe de 0,20 V.dec<sup>-1</sup> en boîte à gants à 0,24 V.dec<sup>-1</sup> sous air. La tension de seuil ne varie quasiment pas.

En revanche la mobilité des trous chute de 1 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> à 0,6 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>. L'atmosphère ambiante a donc une influence certaine sur les performances de nos dispositifs.

Nous avons ensuite réalisé, sous air, les mesures cycliques dont les courbes de transfert à différentes étapes sont montrées en Figure III-29, on y voit également l'évolution de la mobilité durant ces cycles.



Figure III-29. a) Courbes de transfert et b) de mobilité du même dispositif OFET sur substrat plastique caractérisé à l'air libre pendant 120 cycles. On peut y voir les courbes des cycles 1, 10, 20, 60, 90 et 120.

L'évolution des courbes de transfert, en fonction de l'exposition à l'air et des mesures électroniques effectuées sur le dispositif, montrent clairement une forte baisse des performances, excepté pour la mobilité : sa valeur maximale reste la même mais pour un  $V_{GS}$  différent.

En revanche le courant Off du transistor augmente fortement à l'air ambiant, ce qui réduit de façon critique le ratio On/Off, comme dans le cas d'un OFET sans couche de passivation. La tension de seuil est décalée vers des valeurs plus fortes (de - 1 V à près de - 2 V). Ces deux phénomènes montrent, comme nous l'avons vu dans l'étude du diélectrique, qu'il peut y avoir une modification au niveau de la densité de piège, de la barrière d'injection de charges ou des moments dipolaires.

Ces effets ont très certainement un lien avec l'efficacité de la couche de passivation. Ceci est également prouvé par le fait que la pente sous le seuil augmente de plus du double de sa valeur, on peut encore penser que la passivation du polymère sur l'oxyde perd en efficacité et qu'il y a augmentation de la densité de piège à l'interface. Enfin, on remarque qu'il y a présence d'hystérésis dès le  $20^{e}$  cycle et qu'elle s'accroît avec le temps d'exposition à l'air et aux mesures, hystérésis comparable à celle des dispositifs avec l'AlO<sub>x</sub> n'ayant pas subi de traitement.

La Figure III-30 et la Figure III-31 récapitulent les résultats des tests sous air ambiant.



Figure III-30. Comparaison des évolutions a) des courbes de transfert en régime saturée et b) des mobilités du même transistor organique, avant mesures, dans la boîte à gants (noire), hors boîte à gants (bleu) et après mesures hors boîte à gants (rouge).

	$\mu_{sat,max}$ (cm <sup>2</sup> .V <sup>-1</sup> .s <sup>-1</sup> )	V <sub>th</sub> (V)	SS (V.dec <sup>-1</sup> )	$I_{On}/I_{Off}$
En BAG avant cyles	1,0	- 1,3	0,20	2,4.10 <sup>6</sup>
Hors BAG avant cycles	0,7	- 1,1	0,24	1,7.10 <sup>5</sup>
Hors BAG Après cycles	0,6	- 1,7	0,46	3,5.10 <sup>3</sup>

Figure III-31. Tableau récapitulatif de l'évolution des paramètres principaux en boîte à gants et hors boîte à gants avant et après mesures cycliques de 90 heures. Tests effectués sur un seul dispositif.

Cette expérience nous montre tout d'abord que nos dispositifs ne sont pas stables sous air lorsqu'ils sont en fonctionnement. Mise à part la mobilité, toutes les performances diminuent.

Cette instabilité à l'air est très probablement due à l'adsorption de l'oxygène et de l'eau à la surface du DNTT lorsque nos transistors sont confrontés à l'air ambiant.

De même que nous avons remarqué qu'après exposition à l'air plus de 90 heures, sans mesures, nos dispositifs ont seulement des pertes de performances au niveau du courant Off. Cela montre que la tension de seuil, la pente sous le seuil et l'hystérésis sont influencées par l'air ambiant principalement lorsqu'elles sont soumises à des contraintes électriques. Lorsqu'il n'y a pas de mesure, ces paramètres restent quasiment inchangés.

L'étude des mécanismes de vieillissement sous air et lors de contraintes électroniques ferait l'objet d'un projet à part entière nous permettant de repenser l'architecture et de trouver les solutions à cette instabilité.

#### 3.3.3. Conclusion sur les dispositifs sur substrats plastiques

Lorsqu'ils sont testés en boîtes à gants, nos transistors organiques montrent de fortes performances proches de l'état de l'art avec le DNTT comme couche active.

La combinaison des matériaux étudiés précédemment nous a permis d'obtenir une architecture optimisée pour des transistors viables pour l'utilisation dans les circuits.

En revanche lorsqu'ils sont soumis à l'air ambiant, les performances de nos dispositifs baissent. Il serait intéressant d'étudier les mécanismes de ces vieillissements ou de trouver des techniques d'encapsulation ne détériorant pas les matériaux du transistor et le gardant fonctionnel sous air.

## 3.4. Conclusions

Dans ce chapitre, nous avons démontré l'efficacité de l'optimisation des différentes couches aux interfaces communes avec le semi-conducteur organique. Nous avons pensé notre étude de façon inverse à la plupart des autres projets où la recherche d'un matériau de couche active très performant sans changer le reste de l'architecture est souvent mise en valeur. Ainsi nous avons pu montrer des transistors organiques à hautes performances, opérant sous une faible tension d'utilisation et réalisés sur substrats flexibles avec des procédés de fabrication simplifiés.

Une couche interfaciale d'oxyde a été insérée pour faire diminuer la résistance de contact entre la couche active et les électrodes. Que ce soit le MoO<sub>3</sub> ou le WO<sub>3</sub>, leur utilisation mène à la réduction de cette résistance de contact comparée aux résultats des dispositifs utilisant l'Au ou l'Ag comme seules électrodes. Ces résultats ont été déterminés grâce à l'analyse TLM. Les mesures à la sonde de Kelvin confirment qu'il y a un meilleur alignement des niveaux d'énergie pour améliorer l'injection des charges lorsque l'on utilise ces couches d'oxyde intermédiaires.

Le procédé de fabrication par voie liquide, l'anodisation, a été retenue pour former une couche d'oxyde d'aluminium comme diélectrique pour obtenir une forte capacité et par conséquent réduire la tension d'utilisation de nos dispositifs. Nous avons comparé plusieurs couches de passivation utilisant des polymères dont les permittivités diélectriques varient (PVT, PMMA, PS). Les analyses AFM montrent clairement un effet de lissage par ces polymères sur la surface de l'oxyde d'aluminium seul. Le manque d'hystérésis et la pente sous la courbe très nette, que l'on remarque sur les courbes de transfert de nos dispositifs, témoignent du fait que les polymères testés passivent les états de pièges à l'interface. Cependant, l'usage de ces polymères à plus faible permittivité diélectrique tend à augmenter la valeur de la mobilité des porteurs de charges ce qui peut témoigner de l'effet néfaste des forts moments dipolaires sur le transport des charges.

Enfin, en appliquant la combinaison WO<sub>3</sub>/Au pour les électrodes, AlO<sub>x</sub> pour l'isolant et le PS comme second diélectrique et couche de passivation, nous avons fabriqué des transistors organiques sur substrats plastiques PEN.

La mobilité effective maximum des porteurs obtenue dans nos dispositifs flexibles est de  $2,4 \text{ cm}^2 \text{.V}^{-1} \text{.s}^{-1}$  à une tension de commande de - 5 V, avec un ratio de courant On/Off supérieur à  $10^6$ , une pente sous le seuil très nette validant notre approche d'amélioration des dispositifs utilisant le DNTT, un semi-conducteur organique stable à l'air, très prometteur.

Certaines améliorations sont néanmoins à prendre en considération pour pouvoir obtenir des transistors organiques stables à l'air bien que la baisse des performances après passage à l'air libre soit réversible une fois que nos dispositifs sont placés de nouveaux sous atmosphère inerte.

A partir de nos transistors réalisés durant ces études, nous avons entrepris de les modéliser pour réaliser des simulations et déterminer le modèle d'un amplificateur simple utilisant nos dispositifs. Cette étude est présentée dans le chapitre IV.

# 3.5. Bibliographie

- [1] M. Kröger, S. Hamwi, J. Meyer, T. Riedl, W. Kowalsky, and A. Kahn, "Role of the deep-lying electronic states of MoO3 in the enhancement of hole-injection in organic thin films," *Appl. Phys. Lett.*, vol. 95, no. 12, p. 123301, 2009.
- [2] J. Meyer, M. Kröger, S. Hamwi, F. Gnam, T. Riedl, W. Kowalsky, and A. Kahn, "Charge generation layers comprising transition metal-oxide/organic interfaces: Electronic structure and charge generation mechanism," *Appl. Phys. Lett.*, vol. 96, no. 19, p. 193302, 2010.
- [3] M. Abbas, G. Cakmak, N. Tekin, A. Kara, H. Y. Guney, E. Arici, and N. S. Sariciftci, "Water soluble poly(1-vinyl-1,2,4-triazole) as novel dielectric layer for organic field effect transistors," *Org. Electron.*, vol. 12, no. 3, pp. 497–503, 2011.
- [4] K. Takimiya, S. Shinamura, I. Osaka, and E. Miyazaki, "Thienoacene-based organic semiconductors," *Adv. Mater.*, vol. 23, no. 38, pp. 4347–4370, 2011.
- [5] M. Aghamohammadi, R. Rödel, U. Zschieschang, C. Ocal, H. Boschker, R. T. Weitz, E. Barrena, and H. Klauk, "Threshold-Voltage Shifts in Organic Transistors Due to Self-Assembled Monolayers at the Dielectric: Evidence for Electronic Coupling and Dipolar Effects," ACS Appl. Mater. Interfaces, vol. 7, no. 41, pp. 22775–22785, 2015.
- [6] H. Klauk, G. Schmid, W. Radlik, W. Weber, L. Zhou, C. D. Sheraw, J. A. Nichols, and T. N. Jackson, "Contact resistance in organic thin film transistors," *Solid. State. Electron.*, vol. 47, no. 2, pp. 297–301, 2003.
- [7] L. Giraudet and O. Simonetti, "Threshold voltage and turn-on voltage in organic transistors: Sensitivity to contact parasitics," *Org. Electron. physics, Mater. Appl.*, vol. 12, no. 1, pp. 219–225, 2011.
- [8] C. Liu, Y. Xu, and Y. Y. Noh, "Contact engineering in organic field-effect transistors," *Mater. Today*, vol. 18, no. 2, pp. 79–96, 2015.
- [9] M. T. Greiner, M. G. Helander, W. Tang, Z. Wang, J. Qiu, and Z. Lu, "Universal energy-level alignment of molecules on metal oxides," *Nat. Mater.*, vol. 11, no. 1, pp. 76–81, 2012.
- [10] I. G. Hill, D. Milliron, J. Schwartz, and A. Kahn, "Organic semiconductor interfaces: electronic structure and transport properties," *Appl. Surf. Sci.*, vol. 166, no. 1–4, pp. 354–362, 2000.
- [11] S. Luan and G. W. Neudeck, "An experimental study of the source/drain parasitic resistance effects in amorphous silicon thin film transistors," J. Appl. Phys., vol. 72, no. 2, pp. 766–772, 1992.
- [12] U. Zschieschang, F. Ante, D. Kälblein, T. Yamamoto, K. Takimiya, H. Kuwabara, M. Ikeda, T. Sekitani, T. Someya, J. B.- Nimoth, and H. Klauk, "Dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophene (DNTT) thin-film transistors with improved performance and stability," *Org. Electron.*, vol. 12, no. 8, pp. 1370–1375, Aug. 2011.
- [13] P. H. Wöbkenberg, J. Ball, F. B. Kooistra, J. C. Hummelen, D. M. De Leeuw, D. D. C.

Bradley, and T. D. Anthopoulos, "Low-voltage organic transistors based on solution processed semiconductors and self-assembled monolayer gate dielectrics," *Appl. Phys. Lett.*, vol. 93, no. 1, pp. 1–4, 2008.

- [14] U. Kraft, M. Sejfic, M. J. Kang, K. Takimiya, T. Zaki, F. Letzkus, J. N. Burghartz, E. Weber, and H. Klauk, "Flexible low-voltage organic complementary circuits: Finding the optimum combination of semiconductors and monolayer gate dielectrics," *Adv. Mater.*, vol. 27, no. 2, pp. 207–214, 2015.
- [15] S. E. Fritz, T. W. Kelley, and C. D. Frisbie, "Effect of dielectric roughness on performance of pentacene TFTs and restoration of performance with a polymeric smoothing layer," *J. Phys. Chem. B*, vol. 109, no. 21, pp. 10574–10577, 2005.
- [16] H. S. Tan, N. Mathews, T. Cahyadi, F. R. Zhu, and S. G. Mhaisalkar, "The effect of dielectric constant on device mobilities of high-performance, flexible organic field effect transistors," *Appl. Phys. Lett.*, vol. 94, no. 26, pp. 10–13, 2009.
- [17] U. Zschieschang, F. Ante, T. Yamamoto, K. Takimiya, H. Kuwabara, M. Ikeda, T. Sekitani, T. Someya, K. Kern, and H. Klauk, "Flexible low-voltage organic transistors and circuits based on a high-mobility organic semiconductor with good air stability.," *Adv. Mater.*, vol. 22, no. 9, pp. 982–5, Mar. 2010.

# **Chapitre IV**

Simulation de transistors organiques à canal p et élaboration de circuits amplificateurs sur substrats flexibles

# Table des matières

CHAPITRE IV.	SIMULATION DE TRANSISTORS ORGANIQUES A CANAL P ET I	ELABORATION DE
CIRCUITS AMP	LIFICATEURS SUR SUBSTRATS FLEXIBLES	133
4.1. Etat	DE L'ART DES CIRCUITS AMPLIFICATEURS ORGANIQUES SIMPLES	
4.2. Mot	DELISATION ET SIMULATION DES TRANSISTORS ORGANIQUES	
4.2.1.	Modélisation de nos transistors	
4.2.2.	Extraction des paramètres	
4.2.3.	Simulations sur le transistor	
4.2.4.	Conclusions de la modélisation et la simulation sur le transistor	
4.3. CIRC	UITS SUR SUBSTRATS FLEXIBLES	
4.3.1.	Principe de fonctionnement et structure du circuit	
4.3.2.	Travail sur les résistances	
4.3.3.	Principe de fabrication (masques et techniques de dépôt)	
4.3.4.	Simulations sur le circuit	
4.3.5.	Démonstrateur : caractérisations et résultats	
4.4. Con	CLUSIONS	
4.5. Bibl	OGRAPHIE	

# Chapitre IV. Simulation de transistors organiques à canal p et élaboration de circuits amplificateurs sur substrats flexibles.

Cette partie est relative aux travaux concernant l'élaboration de circuits flexibles à partir des transistors organiques à effet de champ à canal p développés dans les chapitres précédents. Une première section présentera les travaux déjà réalisés dans la littérature concernant les circuits en électronique organique. Ensuite le travail de modélisation et de simulation réalisé chez STMicroelectronics, grâce au modèle développé par l'équipe de E. Cantatore à l'université d'Eindhoven, sera exposé en détail. Enfin à partir des résultats des simulations, le design, la conception et la fabrication d'un détecteur d'amplitude et de ses composants sera montré et explicité.

### 4.1. Etat de l'art des circuits amplificateurs organiques simples

Certaines start-up en Europe comme *FlexEnable* ou *ISORG* [1], [2] développent et réalisent des prototypes performants issus de l'électronique organique. La commercialisation de ces produits est très probablement imminente.

La réalisation de ces prototypes passe toujours par l'élaboration de circuits organiques à base de transistors, on remarque que de nombreux groupes s'intéressent aux circuits analogiques et aux circuits digitaux. Toutefois, la simplicité de réalisation d'un inverseur ou d'un oscillateur en anneau, à condition de savoir également réaliser des transistors organiques à canal n, va pousser les groupes de recherche vers des expérimentations dans le domaine du digital [3]–[16].

Cependant, réaliser l'interface avec le monde extérieur est une tâche qui ne peut être accomplie que par des circuits analogiques. Dans ce cas, de nouvelles questions se posent, qui sont très différentes de celles du monde numérique. Les circuits analogiques posent un problème particulier aux concepteurs dans l'électronique organique. En raison de leur faible mobilité, les transistors organiques présentent des gains très faibles. Un autre aspect critique est la dispersion élevée des paramètres, ce qui rend les conceptions analogiques assez complexes pour être robustes à ces variations.

Dans ce projet, n'utilisant que des transistors organiques à canal p, notre but est de réaliser un démonstrateur simple basé sur une paire différentielle, pour montrer la viabilité de notre technologie.

Les recherches sur les circuits convertisseurs analogique/digital sont également très fréquentes [13], [17]–[23] et on peut voir dans la littérature des prototypes d'amplificateurs très complexes [19], [24]–[28].

Afin de ne pas s'éloigner du contexte de travail de ce projet, nous avons décidé d'exclure de cet état de l'art, les circuits organiques digitaux ainsi que les circuits analogiques complexes (comparateurs, « drivers », convertisseurs analogique/digital, etc.) pour nous focaliser sur les paires différentielles.

La Figure IV-1 présente l'état de l'art des paires différentielles organiques. Le groupe de Kane et al. [29] reste une référence de par la performance de leurs amplificateurs en termes de gain. En revanche, aucune information sur la consommation ou la bande passante de ce circuit n'est précisée.

	Kane et al.	Nausieda et	Marien et al.	Guerin et al.	Chang et al.
	2000 [29]	al. 2011 [30]	2011 [31]	2011 [7]	2014 [32]
Processus de fabrication	Photo- lithographie	PL	PL	Sérigraphie ablation	Sérigraphie Enduction à
	(PL)			laser	filière plate
Charge	p-OTFT zéro-V <sub>GS</sub>	p-OTFT zéro- V <sub>GS</sub>	p-OTFT Bootstrapped zéro- V <sub>GS</sub>	c-OTFT	$\begin{array}{l} p\text{-}OTFT\\ V_{GS}=V_{DS} \end{array}$
L (µm)	10	5	5	20	100
G (dB)	18,6	23,5	8	22,4	27
G×BW (kHz)	n.a.	n.a.	3	13	1,6
$V_{DD}(V)$	20	5	15	40	30
Conso. (µA)	n.a.	0,06	7	1	n.a.
Puissance (µW)	n.a.	0,3	105	40	n.a.

Figure IV-1. Tableau comparatif de l'état de l'art de paires différentielles à base de transistors organiques. La charge représente la façon de polariser les transistors du circuit, G est le gain différentiel en dB,  $G \times BW$ est le produit du gain par la bande passante en kHz et  $V_{DD}$  est la tension d'alimentation du circuit.

Cet état de l'art montre les différentes technologies qu'ont utilisées les groupes de recherche. Les travaux les moins récents utilisent la technique de photolithographie qui permet un travail de grande précision et une bonne résolution (la longueur de canal peut atteindre une valeur minimale  $L = 5 \mu m$ ) mais qui n'est pas compatible avec les procédés d'impressions très rapide, ce qui est pourtant un des grands intérêts de l'électronique organique. On remarque en revanche que les groupes de Guerin et al. [7] et de Chang et al. [32] utilisent la sérigraphie. La résolution est moins grande, surtout pour les travaux de Chang qui utilise la technique de l'enduction à filière plate pour le dépôt des électrodes (procédé de fabrication intégralement par voie liquide) mais on remarque que le gain de l'amplificateur reste important avec une bande passante plutôt satisfaisante.

Le circuit de Guerin et al. montre la bande passante la plus importante avec un gain comparable aux autres en utilisant une faible consommation en courant. C'est le seul groupe dont nous avons pu relever, pour une paire différentielle, de telles valeurs en utilisant une technologie complémentaire (transistors à canal p et à canal n), les autres groupes n'utilisant que des transistors à canal p.

La paire différentielle présentée dans ce tableau par Marien et al. [31] montre des performances faibles comparées aux autres car nous avons décidé de ne montrer que les résultats pour une paire différentielle sans modification.

On notera que ce groupe améliore son dispositif en ajoutant une boucle de contre-réaction de mode commun et une configuration de type « cascode ». Le gain de leur amplificateur à un étage est donc augmenté à 15 dB avec une bande passante de 10 kHz.

Deux autres groupes, ceux de Maiellaro et de Gay [33], [34], proposent des amplificateurs aux performances honorables. Toutefois, les résultats qu'ils présentent concernent des amplificateurs de type « cascode » à un ou plusieurs étages comme Marien et al. et leurs performances ne sont, selon nous, pas comparables à celles de simples paires différentielles.

Enfin, on peut également noter que la charge pour chaque paire différentielle présentée dans la Figure IV-1 est constituée de transistors. Ils sont connectés, soit en mode zéro-V<sub>GS</sub>, (la grille est connectée au drain du transistor supérieur constituant la paire différentielle) comme présenté en Figure IV-2. a), soit connectés en mode  $V_{GS} = V_{DS}$  (la grille du transistor de charge est connectée à la masse du circuit) comme on peut le voir en Figure IV-2. b).



*Figure IV-2. Schéma d'amplificateurs différentiels utilisant comme charges des transistors connectés a) en mode zéro-V*<sub>GS</sub>, *b) en mode*  $V_{GS} = V_{DS}$ . *Reproduction schématique modifiée provenant de Raiteri et al.* [35].

Ainsi, aucune de ces paires différentielles n'utilisent de résistance comme charge, ce qui a l'avantage de faciliter la réalisation technologique car il n'est pas nécessaire d'entreprendre la réalisation d'autres composants que les transistors. En revanche, lorsque la résistance interne des transistors est très élevée, cela nécessite d'utiliser de nombreux transistors en parallèle pour constituer la paire différentielle, afin d'en augmenter le gain. On peut alors avoir un circuit d'une vingtaine de transistors, uniquement pour la paire différentielle comparé à un circuit d'une demi-douzaine de transistors avec seulement deux résistances pour les charges.

En ce qui concerne notre technologie, les transistors ont une très forte résistance interne (plusieurs dizaines voire centaines de M $\Omega$ ), étant « normally Off », lorsque  $V_{GS} = 0$  V la résistance est quasiment infinie, de ce fait on ne peut pas les utiliser comme charge pour réaliser des circuits. Nous avons donc décidé d'utiliser des résistances que nous réalisons nous-même pour simplifier le dessin de notre circuit et réduire les risques de disfonctionnements dus à un transistor défectueux.

#### 4.2. Modélisation et simulation des transistors organiques

Notre technologie p-OFET étant fixée, nous avons entrepris de réaliser un modèle de leur comportement électrique basé sur la mesure et l'extraction de leurs paramètres. Cette étape est un prérequis pour réaliser ensuite des simulations analogiques et élaborer la structure d'un circuit simple basé sur une paire différentielle.

#### 4.2.1. Modélisation de nos transistors

De nombreux modèles ont été développé pour des OFETs à canal p [36], [37]. Nous avons effectué nos simulations en partenariat avec le groupe d'E. Cantatore à l'université d'Eindhoven en nous basant sur le modèle développé par D. Raiteri [38]. Ce modèle s'appuie sur la théorie de conduction par saut à distance variable (Variable Range Hopping, VRH) [39] qui est appliquée aux semi-conducteurs organiques. On notera que ce modèle utilise une double grille pour le transistor. La première se trouve en position basse tandis que la deuxième est au-dessus des contacts, séparée par un isolant. Lors de l'utilisation de cet grille supérieure qui n'est pas présente dans nos dispositifs.

Dans la théorie VHR, il est démontré que le courant de drain dans un semi-conducteur organique peut être exprimé comme suit :

$$I_{D} = \frac{W}{L} \beta \left[ V_{OD,S}^{\gamma} - V_{OD,D}^{\gamma} \right] \left( 1 + \frac{V_{DS}}{E_{P}L} \right) + \frac{W}{L} \frac{V_{DS}}{R_{sub}'}$$
 IV.1

$$V_{OD,X} = V_{SS} \ln \left[ 1 + \exp \left( \frac{V_G - V_X - V_{FB} + \eta (V_G - V_S)}{V_{SS}} \right) \right]$$
 IV.2

Où W et L sont respectivement la largeur et la longueur de canal.  $\beta$  est le pré-facteur de courant (current prefactor) dépendant de tous les paramètres électriques caractérisant le transport, comprenant la capacité par unité d'aire de l'isolant entre le semi-conducteur et la grille.  $\gamma$  est le coefficient relatif aux pièges (traps coefficient) dépendant de la température de fonctionnement du transistor et de la température caractéristique lié au désordre du système.  $V_{OD,X}$  est le potentiel d'overdrive (overdrive voltage) où X représente soit le drain, soit la source,  $E_p$  est le champ de pincement (pinch-off field) qui dépend de la tension précoce (early voltage)  $V_P$ .  $R'_{sub}$  est la résistance du canal sous le seuil (bulk resistance) directement liée au

courant Off,  $V_{SS}$  est la pente sous le seuil (Sub-threshold slope),  $V_{FB}$  est la tension de bande plate (flat-band voltage) qui est importante pour la neutralité des charges dans la structure métal-isolant/semi-conducteur organique. Enfin  $\eta$  est le couplage de la grille supérieure (topgate coupling) auquel nous donnerons la valeur de 0 car nos dispositifs ne possèdent qu'une grille en position basse.

#### 4.2.2. Extraction des paramètres

La simulation d'OFET est nécessaire pour prévoir le comportement de la structure finale du circuit [40]. Pour réaliser cela, une extraction des paramètres correspondants à nos transistors organiques est nécessaire. Nous réalisons cette démonstration en nous basant sur le travail de D. Raiteri [38], [41].

Les équations IV.1 et IV.2 nous donnent 7 paramètres, rassemblés dans la Figure IV-3, qui sont extraits à partir des courbes de caractéristiques en courant, en fonction des tensions  $V_{GS}$  et  $V_{DS}$ .

Le paramètre le plus simple à obtenir est le potentiel « Early voltage »  $V_P$  qui peut être extrapolé à partir de la courbe de sortie, en prenant la pente à une faible polarisation de  $V_{GS}$  aux alentours de la valeur de  $V_{DS}$  la plus forte. Cette valeur extraite, nous la normalisons par la longueur de canal L pour obtenir le champ électrique de pincement  $E_P$  équivalent.

Pour déterminer les autres coefficients à partir des courbes de transfert, deux fonctions peuvent être utilisées :

$$w = \frac{\int I_D \, dV_{GS}}{I_D}$$
 IV.3

$$z = \frac{\int I_D^2 dV_{GS}}{I_D}$$
 IV.4

En régime de saturation, on peut écrire que :

$$w_{sat} = \frac{V_{GS}}{\gamma + 1} + \frac{V_{th}}{\gamma + 1}$$
 IV.5

$$z_{sat} = \frac{W}{L} \frac{\beta}{\gamma + 1} (V_{GS} - V_{th})^{\gamma + 1}$$
 IV.6

En réalisant l'approximation sur l'équation IV.5 avec la tangente  $\gamma = mV_{GS} + q$ , on peut directement en dériver les équations IV.7 et IV.8 :

$$\gamma = \frac{1}{m} - 1$$
 IV.7

$$V_{th} = -\frac{q}{m}$$
 IV.8

De façon similaire, nous pouvons dériver  $\beta$  de l'équation IV.6.

La pente sous le seuil  $V_{SS}$  peut être extraite à partir de la courbe de transfert en régime de saturation en évaluant la pente *m*' dans la région avant le seuil, ce qui nous donne l'équation IV.9 :

$$V_{SS} = \frac{\gamma \text{ Log}(e)}{m'}$$
 IV.9

Enfin les équations IV.10 et IV.11 nous permettent d'extraire V<sub>FB</sub> et R'<sub>sub</sub>.

$$V_{FB} = V_{th} + \eta (V_{TG} - V_S)$$
 IV.10

$$\dot{R_{sub}} = \frac{L}{W} \frac{V_{DS}}{I_{Off}}$$
 IV.11

L'équation IV.10 dans notre cas peut être réécrite comme  $V_{FB} = V_{th}$  car nous n'utilisons pas de grille supérieure.

Les sept paramètres sont ainsi recueillis dans le tableau de la Figure IV-3.

	Symbole	Valeurs extraites	Unités
Current prefactor	β	3.10-6	$[A/V^{\gamma}]$
Traps coefficient	γ	2	[K/K]
Sub-threshold slope	V <sub>SS</sub>	0,03	[V]
Flat-band voltage	V <sub>FB</sub>	- 2,3	[V]
Bulk resistance	R' <sub>sub</sub>	$6.10^{10}$	[Ω]
Pinch-off field	E <sub>P</sub>	1.10 <sup>5</sup>	[V/cm]
Top-gate coupling	η	/	[µm/µm]

Figure IV-3. Paramètres du modèle extraits à partir de nos transistors organiques à effet de champ.

L'extraction de ces paramètres nous permet de les insérer dans le modèle pour ensuite réaliser des simulations sur nos transistors organiques.

#### 4.2.3. Simulations sur le transistor

Pour réaliser les simulations des caractéristiques de nos transistors organiques, nous avons utilisé le logiciel GoldenGate de la société *Keysight*, intégré dans l'environnement de conception *CADENCE Virtuoso*<sup>®</sup>. Nous avons ensuite comparé les caractéristiques simulées et mesurées de nos dispositifs.

#### 4.2.3.1. Courbes de transfert et de sortie

En utilisant un schéma de fonctionnement classique pour la simulation de nos OFETs  $(I_D = f(V_{GS}) \text{ et } I_D = f(V_{DS}))$  que l'on peut voir en Figure IV-4. a) et c), nous observons que le modèle correspond bien avec les paramètres que nous avons extrait précédemment. Cependant l'ajustement peut être encore amélioré.



Figure IV-4. a) Schéma de fonctionnement du dispositif OFET pour  $I_D = f(V_{GS})$ ; b) Ajustement du modèle avec la courbe de transfert expérimentale en utilisant les valeurs optimisées ; c) Schéma de fonctionnement du dispositif OFET pour  $I_D = f(V_{DS})$ ; Ajustement du modèle avec les courbes de sortie expérimentale en utilisant les valeurs optimisées.
Nous avons donc étudié l'influence de chaque paramètre sur les courbes de transfert et de sortie pour trouver les valeurs optimales des sept paramètres. Ces valeurs nous mènent à un ajustement optimisé comme on peut le voir sur les courbes de la Figure IV-4. b) et d).

La Figure IV-5 montre la façon de procéder pour modifier la valeur des paramètres afin d'obtenir la meilleure correspondance entre courbe expérimentale et courbe simulée.



Figure IV-5. Possibilités d'optimisation des paramètres pour obtenir la meilleure correspondance entre les valeurs expérimentales et celles simulées des courbes a) de transfert et b) de sortie.

Nous avons réalisé ces ajustements principalement sur la courbe de transfert simulée car c'est avec elle que nous avons réalisé le meilleur ajustement. En effet, cinq des sept paramètres ont une influence sur la forme de cette courbe :  $\beta$  va changer la valeur du courant maximum  $I_{On}$ ,  $\gamma$  a une influence sur la pente après la tension de seuil,  $V_{FB}$  comme nous

l'avions vu dans l'équation IV.10 correspond à la tension de seuil  $V_{th}$ ,  $V_{SS}$  modifie naturellement la pente sous le seuil et enfin  $R'_{sub}$  a une influence sur le courant minimum  $I_{Off}$ .

Cependant en modifiant ces paramètres, on remarque qu'ils ont également une influence sur l'ajustement des courbes de sortie, qui cette fois-ci est moins triviale à contrôler.

En effet les paramètres  $\gamma$  et  $V_{SS}$  ont une forte influence respectivement sur le courant de sortie maximum  $I_{D,max}$  et le courant  $I_D$  en général pour aider à s'ajuster aux courbes expérimentales comme on peut le voir sur la Figure IV-5. b).

 $E_P$  a quant à lui une influence modérée sur la pente en régime de saturation (ce qui fait écho au fait que nos OFETs possèdent une grande longueur de canal).  $\beta$  change la séparation des courbes pour différentes tensions  $V_{GS}$ ;  $V_{SS}$  aide également à augmenter le courant maximum et enfin de façon logique, quand  $V_{FB}$  diminue, le courant  $I_D$  diminue également.

Comme l'ajustement aux courbes de sortie est plus difficile à contrôler, nous avons d'abord entrepris de trouver des valeurs de paramètres nous donnant la meilleure correspondance avec ces courbes de sortie, pour ensuite affiner sur la courbe de transfert.

Le tableau de la Figure IV-6 montre la comparaison entre les paramètres extraits et les valeurs optimisées.

	Symbole	Valeurs extraites	Valeurs optimisées	Unités
Current prefactor	β	3.10 <sup>-6</sup>	1,1.10 <sup>-7</sup>	$[A/V^{\gamma}]$
Traps coefficient	γ	2	2,2	[K/K]
Sub-threshold slope	V <sub>SS</sub>	0,03	0,18	[V]
Flat-band voltage	V <sub>FB</sub>	- 2,3	-2,3	[V]
Bulk resistance	R' <sub>sub</sub>	6.10 <sup>10</sup>	6.10 <sup>11</sup>	[Ω]
Pinch-off field	E <sub>P</sub>	1.10 <sup>5</sup>	1.10 <sup>5</sup>	[V/cm]
Top-gate coupling	η	/	/	[µm/µm]

Figure IV-6. Tableau comparatif entre les valeurs extraites à partir de nos transistors organiques à effet de champ et les valeurs optimisées.

Ces valeurs nous permettent de dessiner la structure d'un circuit simple à partir d'une paire différentielle composée de transistors organiques à canal p et de composants passifs.

#### 4.2.3.2. Mesure et simulation de la fréquence de transition du transistor

Après avoir réalisé des simulations pour un modèle en statique de nos transistors, nous les avons testés en dynamique et mesuré leur fréquence de transition  $F_t$ .

Nous nous sommes appuyés sur les travaux de Kheradmand-Boroujeni et al. [42] pour réaliser le circuit nécessaire à la mesure de la  $F_t$  des transistors. Le circuit utilisé est présenté en Figure IV-7.



Figure IV-7. Schéma expérimental du circuit de mesure de la fréquence de transition  $F_t$  des transistors organiques. Ces mesures ont été réalisées à l'air libre.

Où les résistances  $R_G$ ,  $R_D$  et  $R_I$  sont égales à 1 M $\Omega$ , les résistances  $R_0$  sont égales à 10 k $\Omega$  et les condensateurs  $C_I$  et  $C_2$  ont une capacité de 10  $\mu$ F.

En continu, la grille est à la masse, les sources de tensions  $V_s$  et -  $V_{EE}$  associées à la résistance  $R_D$  permettent de polariser le transistor pour que  $V_{GS} = V_{DS} = -V_s$ .

En régime variable, un générateur basse fréquence est branché à l'entrée du circuit ( $V_e$ ), un amplificateur différentiel composé des trois amplificateurs opérationnels permet la mesure de la tension aux bornes de  $R_G$  et donc du courant de grille  $i_g$ . Les condensateurs  $C_1$  et  $C_2$  se comportent comme des courts-circuits. La source est donc ramenée à la masse tandis que le courant  $i_d$  est transmis à la résistance  $R_1$ . La tension à la sortie de l'amplificateur opérationnel est alors directement proportionnelle au courant  $i_d$ .

Le suivi de l'évolution du rapport  $i_d/i_g$  lorsque la fréquence du générateur varie de 200 Hz à 5 kHz permet l'extraction de la fréquence de transition sachant que  $F_t$  correspond à la fréquence lorsque le rapport  $|i_d/i_g| = 1$ . Les résistances  $R_G$  et  $R_I$  ayant la même valeur il est facile d'obtenir le rapport entre ces deux courants. Les mesures effectuées sont montrées en Figure IV-8.



*Figure IV-8. Représentation graphique de la variation du rapport*  $I_D/i_g$  *en fonction de la fréquence pour la l'extraction de la fréquence de transition*  $F_t$ .

Ce graphe nous permet tout d'abord d'observer la reproductibilité de nos dispositifs. D'après les mesures, la fréquence de transition des transistors se situe à 1,1 kHz. L'objectif fixé étant de 1 kHz, la technologie des transistors est également validée pour l'étude en dynamique.

Pour valider également le modèle en dynamique, nous avons réalisé des simulations fréquentielles sur les OFETs. Le graphe de la comparaison entre la mesure de l'échantillon 1 et la simulation est montré en Figure IV-9.



Figure IV-9. Représentation graphique de la comparaison entre la mesure et la simulation de la variation du rapport  $i_d/i_g$  en fonction de la fréquence pour l'extraction de la fréquence de transition  $F_t$ .

Le modèle en dynamique fait correspondre les points expérimentaux et simulés dans un intervalle allant de 500 à 2000 Hz et la fréquence de coupure à 1,1 kHz est retrouvée. Le modèle est donc également validé en dynamique.

# 4.2.4. Conclusions de la modélisation et la simulation sur le transistor

Un modèle configuré pour les OFETs a été utilisé pour extraire les paramètres pertinents provenant des courbes de transfert et de sortie de nos dispositifs. Ceci nous a permis de simuler nos transistors et de comparer leurs caractéristiques simulées avec les mesures expérimentales. Nous obtenons au final un bon ajustement. Ce modèle a également été validé en dynamique car les mesures de la fréquence de transition correspondent fortement avec les simulations. On obtient alors une *Ft* moyenne de 1,1 kHz.

Basé sur ces paramètres, la structure d'un circuit amplificateur a été dessinée, en ajoutant à nos transistors, des composants passifs, tels que des résistances.

La fabrication, la caractérisation et les résultats de ces circuits amplificateurs font l'objet de la section suivante.

# 4.3. Circuits sur substrats flexibles

L'objectif de cette thèse est de réaliser un démonstrateur à partir de notre technologie optimisée (chapitres II et III). La simulation de nos transistors organiques nous a permis d'évaluer leurs performances en circuit et d'anticiper la structure d'un circuit dans lequel leur utilisation serait optimale. Nous avons alors réalisé la structure d'un détecteur d'amplitude composé de nos transistors mais également de résistances.

## 4.3.1. Principe de fonctionnement et structure du circuit

Ce détecteur d'amplitude est un circuit composé d'une paire différentielle polarisée par un miroir de courant. Un signal en courant alternatif (AC) est appliqué en entrée de cette paire différentielle (Figure IV-10. a)) qui joue le rôle d'amplificateur (Figure IV-10. b)). Elle est donc constituée de nos transistors polarisés dans leur régime saturé et de résistances qui jouent le rôle de la charge. La paire différentielle est reliée à un élévateur au carré (squarer) qui va redresser le signal (Figure IV-10. c)) et doubler sa fréquence. Enfin le filtre (Figure IV-10. d)) réalisé à l'aide d'un condensateur (additionnel) en parallèle avec une résistance nous permet de filtrer pour ne garder que la composante continue du signal.



Chapitre IV – Simulation de transistors organiques à canal p et élaboration de circuits amplificateurs sur substrats flexibles.

Figure IV-10. Principe de fonctionnement du détecteur d'amplitude. a) un signal sinusoïdal (AC) est appliqué à une fréquence de 100 Hz; b) l'amplitude du signal est amplifiée; c) l'élévateur au carré va redresser le signal; d) le filtre supprime la composante sinusoïdal pour ne garder que l'amplitude maximum (signal DC), celle que nous souhaitons détecter.

Le schéma électrique du circuit est représenté en Figure IV-11.

Ce circuit, qui fournit une tension DC qui reflète l'amplitude AC à son entrée, permet de donner une information facilement traitable par un circuit simple et consommant peu de courant. Un argument appréciable pour la technologie portable (« wearable ») ou le domaine des capteurs.

*Chapitre IV – Simulation de transistors organiques à canal p et élaboration de circuits amplificateurs sur substrats flexibles.* 



Figure IV-11. Schéma électrique du détecteur d'amplitude réalisé à partir de nos transistors organiques. On remarque les différentes parties telles que la paire différentielle (amplifier), l'élévateur au carré (squarer) et le filtre (filter). Les entrées  $V_{in}P$  et  $V_{in}N$  sont alimentées par un générateur basse fréquence et les sorties  $V_{rectified}$  et  $V_{Out}$  peuvent être directement branchées à un oscilloscope.

A partir de cette structure, nous avons dessiné et commandé de nouveaux masques d'évaporation pour pouvoir réaliser la fabrication de nos circuits comme on peut voir sur la Figure IV-12. Ce schéma est une version simplifiée des motifs correspondants aux composants du circuit. On peut ainsi voir la représentation technologique et la comparer au schéma électronique. Des modifications seront apportées dans les sections suivantes.



Figure IV-12. Schéma technologique du détecteur d'amplitude, les composants sont représentés selon les motifs des masques d'évaporation.

Une première étape importante avant d'entreprendre la fabrication de circuit est de s'assurer du bon fonctionnement de chaque composant. La technologie des transistors est validée et nous avons fait le choix d'utiliser un condensateur externe afin de limiter les difficultés dans la réalisation technologique du circuit. Elaborer un condensateur de 10  $\mu$ F est un réel challenge, de nombreux problèmes technologiques peuvent être rencontrés tout comme pour la réalisation de résistances de 1 M $\Omega$ . Par choix « stratégique » sur le planning de ce projet, nous avons décidé de nous concentrer sur les résistances. L'un de nos objectifs principaux dans la réalisation de ce circuit est donc de réaliser de façon reproductible des résistances de 1 M $\Omega$ .

## 4.3.2. Travail sur les résistances

Plusieurs techniques sont possibles pour réaliser des résistances comme la photolithographie, l'utilisation d'encres spéciales par sérigraphie [32] mais ces méthodes ne sont peu ou pas compatible avec notre procédé de fabrication.

Les résistances ont donc été réalisées à partir d'évaporation sous vide pour garder les mêmes techniques de fabrication que le reste du procédé.

D'après les simulations réalisées sur nos transistors, la valeur de la résistance souhaitée est de 1 M $\Omega$  pour que les transistors du circuit soient polarisés à leur point de fonctionnement optimal.

D'un point de vue technologique, deux types de résistances peuvent être fabriquées : Une couche résistive avec des contacts évaporés par-dessus, dites résistances horizontales ; une couche résistive prise en sandwich entre les deux contacts dites résistances verticales. Un schéma explicatif est montré en Figure IV-13.



Figure IV-13. Schéma technologique des résistances dites a) horizontales, les contacts sont situés au-dessus des couches résistives ; b) verticales, les contacts sont situés de part et d'autres des couches résistives.

### 4.3.2.1. Résistances horizontales

Pour des raisons de faisabilité technique (notamment concernant l'alignement des couches) nous avons tout d'abord entrepris de fabriquer des résistances horizontales (Figure IV-13. a)). Dans un premier temps, des couches d'oxydes métalliques (50 nm) et des contacts en argent ont été évaporés successivement afin de déterminer la valeur de la résistance de l'oxyde seul.

Afin d'être cohérent avec les études précédentes nous avons testé en premier lieu l'oxyde de tungstène WO<sub>3</sub> mais aussi les oxydes de molybdène MoO<sub>3</sub> et de nickel NiO à titre de comparaison. Nous avons observé dans un premier temps des valeurs très résistives et très proches concernant le WO<sub>3</sub> et le MoO<sub>3</sub> de l'ordre de 1 à 100 G $\Omega$ . Les résultats sont très dispersés de par la forte résistivité de ces couches. L'oxyde de Nickel seul présente des valeurs plus faibles de 100 M $\Omega$  à 1 G $\Omega$ .

Il est alors apparu comme évident que dans cette configuration horizontale, une simple couche d'oxyde serait trop résistive pour être utilisée comme résistance.

Après avoir réalisé plusieurs tests sur l'épaisseur, la largeur des contacts et la distance les séparant, nous les avons fixés respectivement à 100 nm, 50  $\mu$ m et 100  $\mu$ m. Le matériau d'oxyde est peu influent car tous ont un caractère isolant à la base. Nous avons décidé de réaliser nos résistances avec l'oxyde de tungstène qui est déjà utilisé dans la réalisation de nos transistors.

En s'appuyant sur les recherches d'Abachi et al. [43] nous avons entrepris d'ajouter une fine couche d'argent prise en sandwich entre deux couches d'oxyde comme on peut le voir en Figure IV-14. Nous avons tout d'abord fait varier l'épaisseur de l'argent en gardant l'épaisseur de chaque couche d'oxyde fixée à 50 nm.



Figure IV-14. a) Schéma de résistance composée d'une fine couche d'Ag déposée entre deux couches d'oxyde de tungstène. Les contacts en argent sont déposés en dernier. b) Vu de dessus.

Durant cette phase de tests, nous nous sommes aperçus que la vitesse de dépôt avait une forte influence sur chaque couche. En nous basant sur les travaux du groupe de J.-C. Bernède [44], nous avons fixé la vitesse de dépôt des couches d'oxydes à 1 Å.s<sup>-1</sup>. Le fait d'utiliser une vitesse de dépôt « rapide » nous a montré une plus grande reproductibilité dans les résultats due certainement à une meilleure stœchiométrie du matériau. Il est également précisé dans ces travaux qu'une évaporation lente d'Ag mène à la formation d'ilots plutôt que d'une couche compacte (comme pour l'étude sur les épaisseurs de couches interfaciales d'oxyde dans le chapitre III).

Notre objectif étant d'avoir une couche d'Ag qui ne soit pas trop conductrice, nous avons opté pour une vitesse de dépôt lente, de l'ordre de 0,1 Å.s<sup>-1</sup>. Ce dépôt lent de l'argent nous a également permis de réduire la dispersion des résultats.

Les premiers tests sur les résistances en configuration  $WO_3$  (50 nm)/Ag (5 - 10 nm)/WO\_3 (50 nm) nous ont donné des résultats extrêmement dispersés malgré les optimisations réalisées précédemment. Nous avons donc entrepris de diminuer l'épaisseur des couches d'oxyde, pour également observer l'influence de l'épaisseur de l'oxyde sur la résistance.

La configuration utilisée est alors WO<sub>3</sub> (10 nm)/Ag (5 - 10 nm)/WO<sub>3</sub> (10 nm). Il est nécessaire de rappeler, comme nous l'avons vu dans le chapitre III à la section « 3.1. Etude de la résistance de contact », que pour de telles épaisseurs, les couches déposées ne forment pas des films continus.

A partir de ces expériences, nous avons pu extraire un premier graphe montré en Figure IV-15.



Figure IV-15. Représentation graphique de l'évolution de la résistance en fonction de l'épaisseur de la couche d'Argent entre les deux couches d'oxyde d'épaisseur 10 nm. On remarque la forte dispersion des résultats et les fortes valeurs malgré l'optimisation du procédé de fabrication.

On remarque alors l'évolution de la valeur de la résistance en fonction de l'épaisseur de la couche d'argent située entre les deux couches d'oxyde (de 10 nm chacune). La dispersion des résultats reste forte et la valeur souhaitée de 1 M $\Omega$  n'est pas atteinte.

Sur une même plaque comme montrée en Figure IV-16, l'écart de valeur entre deux résistances peut être très fort (plusieurs dizaine de M $\Omega$  dans le meilleur cas).



Figure IV-16. Photographies a) d'un échantillon contenant 5 résistances type  $WO_3/Ag/WO_3$  avec contacts supérieurs en Ag; b) Agrandissement montrant l'allure de deux résistances.

N'ayant pas une reproductibilité nous permettant d'intégrer ces résistances au circuit, nous avons entrepris de nouvelles modifications.

Les problèmes majeurs peuvent provenir des contacts. En effet, les masques utilisés comme pochoirs lors de l'évaporation sont censés avoir une résolution minimale de 50  $\mu$ m (largeur de chaque contact), mais nous avons remarqué que cette largeur n'est pas toujours respectée et que l'on peut parfois observer des discontinuités comme cela est montré en Figure IV-17. a). Les contacts sont donc difficiles à prendre pour effectuer la mesure des résistances. Il a été nécessaire d'augmenter cette largeur de contact à 100  $\mu$ m.



Figure IV-17. Photographies prises au microscope optique des interconnexions a) de 50  $\mu$ m de largeur ; b) de 100  $\mu$ m de largeur. On remarque la meilleure définition dans le cas de connexions large de 100  $\mu$ m.

L'utilisation de l'évaporateur E-Beam est un réel atout pour le dépôt des oxydes car la technique est rapide et précise pour l'alignement des couches. En revanche, avec cet évaporateur, la qualité des contacts en Ag lorsqu'ils sont en position supérieure comme dans le cas des résistances dites horizontales montrées en Figure IV-13. a) peut être insuffisante (mauvaise diffusion du métal dans les couches inférieures). Nous avons donc fait le test de déposer les contacts en Ag avec l'évaporateur thermique. Le rayonnement thermique du creuset à la source de l'évaporation va faire chauffer les substrats pendant le dépôt de la couche d'argent, ce qui n'est pas le cas avec l'évaporateur E-Beam. De ce fait, la diffusion de l'argent semble être meilleure et les contacts sont plus efficaces. Nous avons également augmenté l'épaisseur de ces contacts de 100 à 300 nm pour d'autres raisons technologiques

que nous verrons plus tard dans ce chapitre. La meilleure définition des contacts est montrée en Figure IV-17. b).

Grâce à ces optimisations, il a été possible de mesurer tous les dispositifs tests grâces aux contacts de meilleure qualité, sans discontinuité, ce qui n'était pas le cas précédemment. Ces optimisations nous ont permis de diminuer la dispersion des résultats bien qu'elle reste trop importante comme on peut le voir sur la Figure IV-18.

On remarque mieux cependant l'évolution de la résistance en fonction de l'épaisseur de la couche d'argent. Pour des épaisseurs inférieures à 10 nm, il se forme des ilots d'argents entre les deux couches d'oxyde, et le dispositif est trop résistif par rapport à l'objectif à atteindre. On remarque vers 10 à 11 nm que les résultats sont fortement dispersés, il s'agit probablement de l'épaisseur où l'Ag coalesce, la résistance est donc logiquement très variable. Après coalescence à 12 nm d'épaisseur pour l'Ag, on peut penser qu'il se forme un film continu et de ce fait la conductivité est beaucoup plus forte.



Figure IV-18. Représentation graphique de l'évolution de la résistance en fonction de l'épaisseur de la couche d'Argent entre les deux couches d'oxyde, après application des nouvelles optimisations. La dispersion des valeurs des résistances est réduite et la cohérence des résultats est plus importante. On remarque la différence de valeur des résistances pour une épaisseur de 10 nm d'Ag entre l'essai 1 (en rouge) et l'essai 2(en vert). La reproductibilité n'est donc pas optimale.

La reproductibilité n'étant pas satisfaisante, et la valeur autour de 1 M $\Omega$  n'étant pas atteinte, nous avons entrepris de fabriquer des résistances dites verticales comme dans les recherches du groupe de J.-C. Bernède.

# 4.3.2.2. Résistances verticales

En conservant les derniers paramètres de dépôt effectués précédemment (dimensions et vitesse de dépôt des différentes couches) nous avons fabriqué des résistances verticales comme présentées dans la Figure IV-19 en reprenant les épaisseurs des couches résistives utilisées dans les travaux d'Abachi et al. [43] (groupe de J.-C. Bernède).



Figure IV-19. a) Schéma de résistance composée d'une fine couche d'Ag déposée entre deux couches d'oxyde de tungstène. Ces trois couches sont prises en sandwich entre deux contacts en Ag. Le premier a une épaisseur de 100 nm et le deuxième une épaisseur de 300 nm. b) Vue de dessus.

Nous avons tout d'abord fait un premier test en déposant seulement une épaisseur d'oxyde de 50 nm sans couche d'argent pour observer si les dispositifs pouvaient être mesurés. Nous avons obtenu des résistances allant de 0,7 à 0,9 G $\Omega$  pour le lot n°1 et de 0,9 à 1,1 G $\Omega$ . La reproductibilité nous a paru satisfaisante et tous les dispositifs ont pu être mesurés.

De ce fait, nous nous sommes inspirés des travaux d'Abachi et al. pour les épaisseurs des couches du bloc résistif à savoir WO<sub>3</sub> (20 nm)/Ag (10 nm)/WO<sub>3</sub> (30 nm). Ces 3 couches évaporées successivement sont prises en sandwich entre le contact inférieur de 100 nm d'épaisseur et le contact supérieur de 300 nm d'épaisseur. Les résultats des mesures de ces résistances sont montrés dans le tableau de la Figure IV-20.

	Lot 1.1	Lot 1.2	Lot 2.1	Lot 2.2
R moyenne (MΩ)	$3,26 \pm 1,26$	$5,02 \pm 1,12$	$5,82 \pm 4,51$	$1,08 \pm 0,26$

Figure IV-20. Tableau récapitulatif des valeurs des résistances verticales mesurées pour 2 lots distincts. Configuration Ag (100 nm)/WO<sub>3</sub> (20 nm)/Ag (10 nm)/WO<sub>3</sub> (30 nm)/Ag (300 nm).

Bien que la dispersion de leurs valeurs reste grande, ces résistances verticales nous permettent d'obtenir des valeurs proches de l'objectif fixé (1 M $\Omega$ ). Le procédé de fabrication de ces résistances a donc été validé et la mise en place du procédé de fabrication d'amplificateur a pu être initiée.

# 4.3.3. Principe de fabrication (masques et techniques de dépôt)

La réalisation des circuits sur substrat flexible a été séparée en plusieurs étapes technologiques. La fabrication des composants comme les résistances ou les transistors est plus ou moins maîtrisée mais il est maintenant nécessaire de travailler sur la structure des interconnexions ainsi que sur les ponts isolants permettant plusieurs niveaux de connexions comme dans les circuits inorganiques. Les étapes de fabrication du circuit sont expliquées dans les sections suivantes.

# 4.3.3.1. Circuit général

Les circuits amplificateurs type détecteur d'amplitude sont conçus uniquement sur substrat plastique PEN d'une épaisseur de 50  $\mu$ m (pour plus de facilité durant le procédé de fabrication, le substrat de PEN est collé sur un substrat en verre, mais peut-être décollé à la fin du processus). On peut voir sur la Figure IV-21 le schéma technologique de nos circuits complets.



Figure IV-21. Schéma technologique d'un détecteur d'amplitude. Les trois transistors du milieu en A représentent le premier miroir de courant ; les deux transistors du milieu en B, reliés à deux résistances (C), constituent la paire différentielle ; celle-ci est reliée à l'élévateur au carré (les deux transistors au milieu en D, relié à deux résistances en parallèle en E) ; les transistors du milieu en F représentent le dernier miroir de courant avant la sortie  $V_{Out}$  (H) reliée au filtre (une résistance et un emplacement réservé au condensateur de 10  $\mu$ F (G)). La grille est commune à tout le circuit. Il est donc nécessaire de la couper à certains endroits (coupure en rouge sur le schéma).

La réalisation des transistors est similaire à celle présentée dans le chapitre II. Nous avons cependant modifié le design de la grille pour l'adapter à notre détecteur d'amplitude. Afin d'avoir le même environnement électronique de part et d'autre de chaque transistor « utile » nous avons ajouté des transistors « inactifs » (dummies) qui ne sont pas connectés au reste du circuit.

Le schéma de la Figure IV-21 est une reproduction de la superposition de chaque masque d'évaporation. Nos dispositifs sont composés de douze couches superposées dont neuf sont réalisées via un masque. L'alignement doit être parfait pour que l'amplificateur puisse fonctionner.

# 4.3.3.2. Connexion avec la grille

Dans ce circuit il est nécessaire de réaliser la connexion entre la grille commune et le drain du transistor suivant (pour les miroirs de courant par exemple). La difficulté technologique est telle que l'oxyde d'aluminium et la couche de passivation de PS sont déposés sur toute la surface de la grille. Ces couches sont isolantes et par définition, empêchent le contact avec un autre niveau.

Nous nous sommes d'abord concentrés sur la couche d'oxyde d'aluminium. Nous avons déposé sur certaines parties de la grille, des plots en métaux autre que l'Al (Ag, Au) afin de protéger ces endroits de l'anodisation (voir Figure IV-22).



Figure IV-22. a) Schéma des plots métalliques déposés sur la grille d'aluminium ; b) et c) Photographies du masque utilisé pour le dépôt par évaporation sous vide du métal de contact. Ce masque est également utilisé pour retirer une partie du PS par traitement  $UV-O_3$ .

Malheureusement, durant l'anodisation, l'Ag et l'Au étant encore plus conducteurs que l'Al, ont concentré tout le courant dans ces emplacements que nous ne voulions pas anodiser. L'oxydation n'a jamais pu être faite de façon complète, cette technique est donc à éviter.

Nous avons ensuite entrepris de déposer directement les interconnexions en Ag (300 nm d'épaisseur), sur la grille après anodisation cette fois-ci. La fine couche de 30 nm d'oxyde d'aluminium est assez compacte pour isoler la grille du semi-conducteur organique. Mais l'Ag, très épais, déposé avec l'évaporateur thermique (chauffage des substrats), peut diffuser au travers de cette fine couche pour atteindre le contact avec la grille en aluminium. Après avoir réalisé des tests électriques, nous avons confirmé la bonne connexion entre la grille et les autres composants lorsque l'alignement entre chaque couche est respecté. Ces contacts en Ag devant être déposés en toute fin de procédé de fabrication pour connecter tous les composants du circuit, nous avons dû trouver une technique pour retirer le PS (isolant) au point de contacts entre la grille et ces interconnexions.

Le polystyrène étant un composé organique, il est très sensible aux traitements UV-O<sub>3</sub> que nous avons vu dans le chapitre II. Un simple traitement avec masque sur les parties à ablater nous permet alors de retirer le PS par endroits choisis. Nous avons réalisé le test du dépôt d'une goutte d'eau sur chaque surface (Al et PS) pour voir si le traitement enlevait bien la majeur partie de cette fine couche isolante. Les résultats sont visibles sur la Figure IV-23.



Figure IV-23. Photographie des résultats au test de la goutte d'eau sur les surfaces d'aluminium et d'aluminium + PS avant (plaques en haut de l'image) et après (plaques en bas) traitement UV- $O_3$ .

Avant traitement, les gouttes d'eau sont bien visibles et ont un angle de contact différent sur chaque surface (Al et Al + PS). Cette différence est nettement visible à l'œil nu. Après traitement UV-O<sub>3</sub>, on remarque nettement que les gouttes d'eau s'étalent directement sur la surface d'aluminium fonctionnalisée, ce qui n'est pas le cas sur la surface de PS. En cachant la moitié de substrats sur lesquels sont déposés successivement l'aluminium puis le PS et en les soumettant au traitement, on observe bien que la partie cachée montre des gouttes bien formées, là où le PS est resté, et que la partie exposée montre des gouttes étalées, là où le PS est retiré et l'Al fonctionnalisé.

Il suffit alors d'utiliser le même masque de la Figure IV-22 pour enlever le PS sur les parties qui nous intéressent et ainsi connecter la grille aux composants souhaités avec des interconnexions métalliques.

# 4.3.3.3. Interconnexions et pont isolant

Comme montré sur le schéma représenté en Figure IV-21, de nombreuses interconnexions métalliques sont nécessaires pour connecter les différents composants du circuit (transistors, résistances, points pour les sources de courant et de tension, pour le condensateur). Dans la plupart des cas nous avons réalisé un motif où ces interconnexions ne se croisent pas. Cependant, en trois points du circuit, nous n'avons eu d'autres choix que de superposer ces interconnexions. Au moins deux niveaux d'interconnexion sont nécessaires et nous avons dû trouver un matériau suffisamment isolant pour permettre ce croisement sans problème de court-circuit rendant l'amplificateur non-fonctionnel.



Figure IV-24.a) et b) masques et motifs de la première couche d'interconnexion ; c) et d) masques et motifs de la deuxième couche d'interconnexion.

Les interconnexions en Ag sont déposées avec un évaporateur thermique sous vide. Elles sont larges de 100 µm après avoir revu l'étude sur les contacts de résistances trop fins, leurs motifs sont montrés en Figure IV-24 et l'on peut également voir la définition au microscope de ces connexions en Figure IV-25.

Chapitre IV – Simulation de transistors organiques à canal p et élaboration de circuits amplificateurs sur substrats flexibles.



Figure IV-25. Photographies au microscope optique (grossissement  $\times 2,5$ ) d'une partie du circuit où l'on voit la bonne définition des contacts au niveau a) des transistors b) des résistances.

Afin de pouvoir superposer ces deux niveaux d'interconnexion nous avons tenté de les isoler avec un oxyde. Notre choix s'est porté naturellement sur l'oxyde d'aluminium que nous avons déposé en utilisant deux techniques distinctes : l'anodisation d'un contact en aluminium et le dépôt par évaporateur E-Beam de l'oxyde sur un contact en argent. L'Ag a été choisi comme matériau pour la deuxième couche d'interconnexion dans les deux cas. Les tests expérimentaux sont visibles en Figure IV-26.



Figure IV-26. Echantillon test d'interconnexions isolées par a) anodisation électrochimique b) dépôt d' $AlO_x$  par évaporation E-Beam ; c) masques expérimentaux pour l'évaporation des interconnexions et de l'isolant.

Les premiers tests en utilisant une épaisseur d'oxyde d'aluminium allant jusqu'à 50 nm déposée par les deux techniques nous ont montré à chaque fois des courts-circuits. Cela confirme d'ailleurs qu'il y a bien contact lorsqu'on dépose une connexion en Ag sur un oxyde de grille en aluminium déposé par anodisation comme montré dans la section précédente.

Il n'est pas possible d'aller au-delà de 50 nm pour l'anodisation après quoi l'aluminium se détache et le contact inférieur n'est plus utilisable.

Nous avons donc continué les tests en augmentant l'épaisseur de l'oxyde déposé par évaporation E-Beam. La valeur optimale pour ne pas avoir de court-circuit et qu'il y ait bien contact d'un bout à l'autre de la deuxième couche de connexion est de 500 nm. La deuxième couche d'argent évaporée pour les contacts, a une épaisseur fixée à 300 nm pour s'assurer de la bonne conduction et que la forte épaisseur de l'isolant ne coupe pas la connexion.

Dans le circuit les ponts isolants ont été évaporés selon les masques de la Figure IV-27.



Figure IV-27.a) et b) Photographie des masques et motifs utilisés pour évaporer l'oxyde d'aluminium servant de pont isolant pour les connexions.

La Figure IV-28 met en évidence les différents niveaux d'interconnexions ainsi que les ponts isolants et l'emplacement prévu pour un condensateur de  $10 \ \mu$ F.



Figure IV-28. Schéma technologique d'un détecteur d'amplitude. On remarque en A la connexion pour la source de courant ; en B les connexions pour l'alimentation en tension de la paire différentielle ; en C la masse et en D l'alimentation du circuit ; en E, la sortie du détecteur d'amplitude à connecter à un oscilloscope ; en F l'emplacement pour connecter un condensateur. On peut voir, en vert, rouge et bleu, respectivement le premier, deuxième et troisième niveau d'interconnexions évaporées. Les ponts isolants entre le deuxième et le troisième niveau sont représentés par des rectangles gris.

# 4.3.3.4. Séparation des grilles par ablation laser

La grille étant commune à tous les transistors à cause du procédé de dépôt de l'oxyde d'aluminium, l'anodisation, nous avons dû réaliser des découpes laser pour les séparer. La Figure IV-21 montre les endroits où ces grilles sont coupées. Cette ablation laser a été réalisée par la société *AlphaNov* avec un laser S-pulse HP2 de chez *Amplitude Systemes*. On peut voir sur la Figure IV-29, les découpes laser de la grille d'une largeur de 20 µm ainsi que le laser utilisé avec les paramètres regroupés dans la Figure IV-30.



Figure IV-29. a) et b) photographie au microscope optique (grossissement  $\times$  2,5) d'une partie du circuit où la grille a été découpée par ablation laser ; c) Photographie du laser S-pulse HP2.

Longueur d'onde	1030 nm	
Durée d'impulsion	500 fs	
Cadence de tir	20 kHz	
Energie par impulsion	2,5 µJ	
Vitesse de balayage	$40 \text{ mm.s}^{-1}$	
Nombre de passage	1	
Diamètre du faisceau focalisé	34 µm	

Figure IV-30. Paramètres d'utilisation du laser S-pulse HP2 de chez Amplitude Systemes par AlphaNov pour la séparation des grilles dans le circuit.

Le procédé de fabrication étant mis en place, il est nécessaire de faire des simulations sur le circuit pour vérifier son fonctionnement et choisir les valeurs de tensions et courants optimales.

## 4.3.4. Simulations sur le circuit

Après avoir réalisé le schéma électronique du détecteur d'amplitude, des simulations ont été réalisées sur le circuit en utilisant le même modèle que pour les transistors organiques. Une nouvelle fois nous avons utilisé le logiciel GoldenGate dans l'environnement *CADENCE Virtuoso*<sup>®</sup>.

# **4.3.4.1.** Simulations transitoires (temporelles)

Les simulations transitoires sont nécessaires pour vérifier le bon comportement du circuit. Elles nous permettent de contrôler que les transistors sont polarisés correctement, dans leur régime saturé ( $V_{DS} > V_{GS} - V_{th}$ ), ainsi que l'allure des signaux de courant et tensions aux différents nœuds du circuit : entrée de la paire différentielle, entrée du rectifieur de tension, sortie du rectifieur, sortie du détecteur d'amplitude.

Les résultats de l'analyse temporelle en réponse à une tension sinusoïdale de fréquence 10 Hz et d'amplitude 500 mV crête (« mV peak » ; mVp) sont montrés en Figure IV-31.

On remarque sur la Figure IV-31. b) l'amplification de leur amplitude par un facteur 4 après que le signal soit passé dans la paire différentielle.

En sortie du rectifieur on remarque que la fréquence du signal a été doublée par rapport à la tension d'entrée, elle est donc de 20 Hz. La composante continue de ce signal a, elle, varié de - 5,50 à - 5,75 V environ. En effet, la multiplication de deux signaux de fréquence  $f_1$  et  $f_2$ , génère un signal composé de deux fréquences : l'une a  $f_1 - f_2$ , l'autre à  $f_1 + f_2$ . Notre élévateur au carré fonctionne sur le même principe, avec  $f_1 = f_2$ . Dans notre cas, on obtient une composante fréquentielle à 0 Hz (composante continue du signal), et une composante à deux fois  $f_1$  (= 20Hz). La composante utile dans notre cas est la composante DC.

Enfin nous pouvons observer en Figure IV-31. d) le signal de sortie du circuit détecteur d'amplitude. En effet, cette courbe correspond au signal à la sortie du rectifieur après filtrage. La composante fréquentielle à 20 Hz a été éliminée pour ne garder que la composante continue (f = 0 Hz).

Afin d'avoir une meilleure vue d'ensemble nous avons regroupé les caractéristiques de chaque signal à la sortie des points critiques du circuit en Figure IV-31. e).

Ces simulations sont en ligne avec le comportement attendu pour ce circuit. Elles nous permettent d'avoir un bon niveau de confiance dans la réalisation de notre montage.

Chapitre IV – Simulation de transistors organiques à canal p et élaboration de circuits amplificateurs sur substrats flexibles.



Figure IV-31. Représentations graphiques des analyses temporelles effectuées sur le circuit. a) Signal d'entrée appliqué à la paire différentielle ; b) signal de sortie de la paire différentielle ; c) signal rectifié à la sortie de l'élévateur au carré ; d) signal de sortie du détecteur d'amplitude (ici, sur 10 s). e) Regroupement des tensions d'entrée et de sortie dans le circuit, on remarque l'amplification du signal après être passé dans la paire différentielle. On peut également observer la multiplication par deux de la fréquence à la sortie du rectifieur de tension.

# 4.3.4.2. Simulations fréquentielles

Ces simulations sont réalisées dans le but de connaître la bande passante de notre circuit. Celle-ci est généralement donnée par la fréquence à laquelle le gain passe en dessous du gain maximum auquel on retire 3 dB. C'est la bande passante à - 3 dB (*BW3dB*). La Figure IV-32 montre les résultats de la simulation et de l'extraction de la *BW3dB*.



Figure IV-32. Représentation graphique de la simulation de la réponse fréquentielle du circuit. La bande passante est extraite pour une valeur du gain maximal auquel on a retiré 3 dB.

Les résultats de la simulation nous montre une bande passante à - 3 dB d'environ 260 Hz. C'est-à-dire que la fréquence du signal d'entrée doit être comprise entre 0 Hz et 260 Hz pour fournir une valeur correcte de son amplitude à la sortie du détecteur.

Au-delà, le signal en sortie de l'amplificateur serait notablement atténué, et le détecteur d'amplitude fournirait une valeur qui ne reflète pas fidèlement l'amplitude du signal d'entrée.

#### 4.3.4.3. Simulations spectrales en régime établi (« harmonic balance »)

Les simulations spectrales en régime établi (Harmonic balance) permettent de tracer les spectres en tension et courant aux différents nœuds du circuit. Il est ainsi plus aisé de voir les composantes spectrales de chaque signal.

La Figure IV-33 montre les spectres d'amplitude de tension, en dB.V  $(20.\log(V_{crête}))$  aux points clés du circuit, lorsque celui-ci est excité par une tension d'entrée sinusoïdale d'amplitude 500 mVp et une fréquence de 10 Hz.





Figure IV-33. Représentations graphiques des spectres en amplitude de tension pour les simulations spectrales en régime établi sur les différents points du circuit : a) Signal d'entrée appliqué à la paire différentielle ; b) signal de sortie de la paire différentielle ; c) signal rectifié à la sortie de l'élévateur au carré ; d) signal de sortie du détecteur d'amplitude.

A partir de ces courbes, nous avons réalisé un balayage des valeurs de l'amplitude du signal d'entrée, et nous avons extrait les valeurs de tension de sortie associées, pour tracer la caractéristique du détecteur d'amplitude (Figure IV-34).

Lorsqu'on mesure une variation de la tension continue sur la tension de sortie  $V_{out}$ , alors cette courbe nous renseigne sur l'amplitude du signal présent à l'entrée du circuit  $V_{in}$ . On obtient alors une bonne idée du gain de conversion de l'ensemble du circuit.



Figure IV-34. Représentation graphique de la simulation des caractéristiques de transfert de notre circuit détecteur d'amplitude aux fréquences 1, 10, 100 et 500 Hz.

On remarque sur la Figure IV-34 que les courbes obtenues avec une fréquence d'entrée de 1, 10 et 100 Hz sont quasiment identiques. En revanche à 500 Hz, le gain de l'ensemble a nettement diminué : la fréquence d'entrée est supérieure à la bande passante de l'amplificateur.

# 4.3.5. Démonstrateur : caractérisations et résultats

Après avoir réalisé les simulations sur le circuit et validé son procédé de fabrication nous avons entrepris la conception de détecteurs d'amplitude sur substrats flexibles. La photographie de la Figure IV-35 montre le démonstrateur une fois la fabrication achevée.



Figure IV-35. Photographie d'un démonstrateur circuit détecteur d'amplitudes sur plastique (collé sur verre).

Après fabrication, un montage expérimental a été réalisé dans le but de tester nos circuits dont le principe de fonctionnement a été expliqué plus tôt dans cette section. La Figure IV-11 montre le schéma électronique de ce détecteur d'amplitude et des appareils nécessaires à son fonctionnement. Le montage expérimental est montré en Figure IV-36.



d)



Figure IV-36. Photographies du montage expérimental pour la mesure des circuits amplificateurs sur substrats flexibles. a) Station sous pointes, équipée d'un microscope ; b) Appareils de mesures ; c) et d) mesures de l'échantillon avec utilisation de pointes et de robots pour connecter les alimentations et sorties de l'oscilloscope au circuit.

Les appareils hors circuit utilisés sont : une source de courant pour imposer un courant dans le circuit à environ 4  $\mu$ A, une source de tension continue  $V_{SS}$  servant à alimenter le

circuit, un générateur de tension à fréquences variables pour émettre les tensions en  $V_{in}P$  et  $V_{in}N$ , un condensateur de 10 µF et un oscilloscope branché sur la source de tension variable et sur la sortie du détecteur d'amplitude.

La sortie « pointe » servant à réaliser les mesures à la sortie du détecteur d'amplitude est mobile sur tout le circuit. Il est alors possible de vérifier en chaque point du circuit si les polarisations des transistors sont respectées par rapport aux expériences et aux simulations réalisées précédemment ou s'il n'y a pas d'anomalies dans le circuit comme une coupure dans les connexions ou encore un composant défectueux (transistor court-circuité ou résistance trop élevée).

Nous avons remarqué plusieurs anomalies lorsque nous avons caractérisé nos circuits :

La technologie des transistors et leur procédé de fabrication est validé, mais il est rare que 100 % des transistors sur un substrat aient un fonctionnement optimal. Il y en a régulièrement qui ont des anomalies (courant I<sub>Off</sub> trop haut, courant maximal plus faible qu'attendu, court-circuit). De ce fait avant de déposer les interconnexions, chaque transistor de chaque plaque est testé afin que tous les transistors « actifs » fonctionnent parfaitement. Il n'est cependant pas impossible que lors des dernières étapes de dépôt d'interconnexion, des transistors soient endommagés.



Figure IV-37. Représentation schématique du circuit détecteur d'amplitude avec des transistors défectueux. Si ces transistors défectueux sont inactifs comme c'est le cas pour le transistor en haut à gauche (vert), le circuit fonctionne. Si le transistor défectueux est un transistor actif (en bas à droite, rouge), le circuit ne fonctionne pas.

 Bien que les résistances verticales montrent une meilleure reproductibilité et une plus faible dispersion, nous pouvons être confrontés lors du dépôt des contacts à des problèmes d'alignement : Lorsque l'électrode supérieure recouvre une partie de l'électrode inférieure il y a risque de court-circuit et la résistance n'assure plus son rôle. De même que si les deux électrodes se retrouvent très éloignées l'une de l'autre dans chaque direction du plan, la valeur de la résistance augmente sensiblement et peut atteindre la centaine de M $\Omega$ . Dans ces deux cas, qui ont été observés, le circuit ne peut pas fonctionner.



Figure IV-38. Représentation schématique de résistances « verticales », la couche résistive est prise en sandwich entre deux électrodes d'argent ; a) Les contacts sont bien positionnés et la valeur de la résistance est proche de l'objectif de 1 M $\Omega$  ; b) les contacts sont superposés, il y a un fort risque de court-circuit, la résistance est défectueuse ; c) et d) les contacts sont fortement éloignés l'un de l'autre, la résistance est très forte (plusieurs centaine de M $\Omega$ ) et ne joue pas son rôle de charge de façon efficace.

 La connexion entre la grille et les contacts supérieurs existe mais ne permet pas une bonne modulation du courant via la commande de grille. D'après les tests réalisés, l'oxyde d'aluminium présent entre l'argent du contact supérieur et l'aluminium non anodisé limite fortement le contact. Cette connexion n'est donc pas d'assez bonne qualité pour permettre à nos transistors d'être opérationnels comme c'est expliqué sur la Figure IV-39.

*Chapitre IV – Simulation de transistors organiques à canal p et élaboration de circuits amplificateurs sur substrats flexibles.* 



Figure IV-39. Représentations schématiques de parties du circuit où l'on observe une connexion entre la grille et le reste du circuit. a) La connexion entre la grille et le drain du transistor est défectueuse, le miroir de courant ne peut pas fonctionner convenablement ; b) la connexion entre la grille et le générateur de tension variable est défectueuse et la commande pour moduler le courant dans les transistors dysfonctionne.

- Parmi ces principaux cas de dysfonctionnement, on peut également y ajouter les coupures dans le circuit invisibles au microscope.

Après avoir réalisé de nombreux tests, il s'est avéré que l'alignement lors du procédé de fabrication est un problème récurrent difficilement visible même avec un microscope. En effet, bien que le jeu soit très faible (50  $\mu$ m) lorsque l'on place les substrats dans le porte-substrat avant une évaporation, les nombreuses répétitions de ce procédé de dépôt limitent la fiabilité dans l'alignement entre toutes les couches déposées.

Dans plusieurs cas nous avons pu établir que la paire différentielle fonctionne et qu'il y a présence d'un courant dans chaque branche du circuit. Mais les valeurs de ce courant sont plus faibles que ce qui était attendu. Ceci témoigne bien que la connexion entre la grille et le reste du circuit reste limitée et empêche une bonne commande des transistors via la tension  $V_{GS}$ .

De ce fait nous n'avons pas pu tirer de résultats pertinents de ces démonstrateurs. Les principaux problèmes sont liés à la technologie et non au dessin ou à la caractérisation du circuit.

Nous verrons dans le chapitre V les solutions proposées aux problèmes exposés précédemment.

# 4.4. Conclusions

Dans ce chapitre, nous avons présenté les travaux déjà réalisés concernant les amplificateurs différentiels afin de pouvoir comparer notre technologie avec l'état de l'art. Après avoir validé la technologie des transistors dans le chapitre III, nous avons effectué des simulations pour valider notre modèle en statique et en dynamique. Les simulations réalisées à l'aide de ce modèle correspondent fortement à nos valeurs expérimentales, ce dernier est donc validé.

Grâce à ces simulations nous avons dessiné un circuit détecteur d'amplitude dont nous avons mis en place le procédé de fabrication. Des composants passifs comme des résistances ont été réalisés et testés et des résultats prometteurs mais encore trop dispersés ont été observés. Après avoir résolu chaque problématique en étudiant les différentes étapes du processus de fabrication, nous avons réalisé des simulations propres au circuit, nous permettant d'obtenir les valeurs des paramètres électriques nécessaires au fonctionnement optimal de ce détecteur d'amplitude.

Par la suite un démonstrateur a été conçu, mais quelques difficultés technologiques nous empêchent d'obtenir un bon fonctionnement. Le chapitre suivant montre les perspectives d'amélioration de ce circuit et du procédé de fabrication pour obtenir un démonstrateur opérationnel. D'autres améliorations, portant directement sur le transistor organique à canal p ont été réalisées et sont présentées dans ce chapitre. Enfin une étude sur les transistors organique à canal n de même configuration que nos dispositifs a été réalisée et est explicitée dans le chapitre V.

# 4.5. Bibliographie

- [1] "Site web du groupe Flexenable." [Online]. Available: http://www.flexenable.com/technology/.
- [2] "Site web du groupe ISORG." [Online]. Available: http://www.isorg.fr/default.asp?cat\_id=67.
- [3] H. Yan, Y. Zheng, R. Blache, C. Newman, S. Lu, J. Woerle, and A. Facchetti, "Solution processed top-gate n-channel transistors and complementary circuits on plastics operating in ambient conditions," *Adv. Mater.*, 2008.
- [4] X. H. Zhang, W. J. Potscavage, S. Choi, and B. Kippelen, "Low-voltage flexible organic complementary inverters with high noise margin and high dc gain," *Appl. Phys. Lett.*, 2009.
- [5] T. Sekitani, U. Zschieschang, H. Klauk, and T. Someya, "Flexible organic transistors and circuits with extreme bending stability," *Nat. Mater.*, vol. 9, 2010.
- [6] Y. Fujisaki, N. Nakajima, D. Kumaki, T. Yamamoto, S. Tokito, T. Kono, J.-I. Nishida, and Y. Yamashita, "Air-stable n-type organic thin-film transistor array and high gain complementary inverter on flexible substrate," *Appl. Phys. Lett.*, vol. 97, p. 133303, 2010.
- [7] M. Guerin, A. Daami, S. Jacob, E. Bergeret, E. Bènevent, P. Pannier, and R. Coppard, "High-gain fully printed organic complementary circuits on flexible plastic foils," *IEEE Trans. Electron Devices*, 2011.
- [8] J. Jang, S. Nam, W. M. Yun, C. Yang, J. Hwang, T. K. An, D. S. Chung, and C. E. Park, "High Tg cyclic olefin copolymer/Al2O3 bilayer gate dielectrics for flexible

organic complementary circuits with low-voltage and air-stable operation," *Journal of Materials Chemistry*, vol. 21. p. 12542, 2011.

- [9] Y. Zhao, C. A. Di, X. Gao, Y. Hu, Y. Guo, L. Zhang, Y. Liu, J. Wang, W. Hu, and D. Zhu, "All-solution-processed, high-performance n-channel organic transistors and circuits: Toward low-cost ambient electronics," *Adv. Mater.*, vol. 23, no. 21, pp. 2448–2453, 2011.
- [10] U. Zschieschang, M. J. Kang, K. Takimiya, T. Sekitani, T. Someya, T. W. Canzler, A. Werner, J. Blochwitz-Nimoth, and H. Klauk, "Flexible low-voltage organic thin-film transistors and circuits based on C10-DNTT," *J. Mater. Chem.*, vol. 22, no. 10, p. 4273, 2012.
- [11] S. Choi, C. Fuentes-Hernandez, M. Yun, A. Dindar, T. M. Khan, C.-Y. Wang, and B. Kippelen, "Organic field-effect transistor circuits using atomic layer deposited gate dielectrics patterned by reverse stamping," *Org. Electron.*, vol. 15, pp. 3780–3786, 2014.
- [12] E. R. Patchett, A. Williams, Z. Ding, G. Abbas, H. E. Assender, J. J. Morrison, S. G. Yeates, and D. M. Taylor, "A high-yield vacuum-evaporation-based R2R-compatible fabrication route for organic electronic circuits," *Org. Electron. physics, Mater. Appl.*, vol. 15, no. 7, pp. 1493–1502, 2014.
- [13] R. Ganesan, J. Krumm, K. Ludwig, and M. Glesner, "Investigation of voltagecontrolled oscillator circuits using organic thin-film transistors (OTFT) for use in VCO-based analog-to-digital converters," *Solid. State. Electron.*, vol. 93, pp. 8–14, 2014.
- [14] U. Kraft, M. Sejfic, M. J. Kang, K. Takimiya, T. Zaki, F. Letzkus, J. N. Burghartz, E. Weber, and H. Klauk, "Flexible low-voltage organic complementary circuits: Finding the optimum combination of semiconductors and monolayer gate dielectrics," *Adv. Mater.*, vol. 27, no. 2, pp. 207–214, 2015.
- [15] D. M. Taylor, E. R. Patchett, A. Williams, Z. Ding, H. E. Assender, J. J. Morrison, and S. G. Yeates, "Fabrication and simulation of organic transistors and functional circuits," *Chem. Phys.*, vol. 456, pp. 85–92, 2015.
- [16] H. Jinno, T. Yokota, N. Matsuhisa, M. Kaltenbrunner, Y. Tachibana, and T. Someya, "Low operating voltage organic transistors and circuits with anodic titanium oxide and phosphonic acid self-assembled monolayer dielectrics," *Org. Electron. physics, Mater. Appl.*, 2017.
- [17] W. Xiong, Y. Guo, U. Zschieschang, H. Klauk, and B. Murmann, "A 3-V, 6-bit C-2C digital-to-analog converter using complementary organic thin-film transistors on glass," in *IEEE Journal of Solid-State Circuits*, 2010, vol. 45, no. 7, pp. 1380–1388.
- [18] T. Zaki, F. Ante, U. Zschieschang, J. Butschke, F. Letzkus, H. Richter, H. Klauk, and J. N. Burghartz, "A 3.3 v 6-bit 100 kS/s current-steering digital-to-analog converter using organic p-type thin-film transistors on glass," *IEEE J. Solid-State Circuits*, vol. 47, no. 1, pp. 292–300, 2012.
- [19] D. Raiteri, P. Van Lieshout, A. Van Roermund, and E. Cantatore, "An organic VCObased ADC for quasi-static signals achieving 1LSB INL at 6b resolution," in *Digest of Technical Papers - IEEE International Solid-State Circuits Conference*, 2013, vol. 56, pp. 108–109.
- [20] S. Abdinia, M. Benwadih, R. Coppard, S. Jacob, G. Maiellaro, G. Palmisano, M. Rizzo, A. Scuderi, F. Tramontana, A. Van Roermund, and E. Cantatore, "A 4b ADC manufactured in a fully-printed organic complementary technology including resistors," in *Digest of Technical Papers IEEE International Solid-State Circuits Conference*, 2013, vol. 56, pp. 106–107.
- [21] F. Torricelli, M. Ghittorelli, M. Rapisarda, A. Valletta, L. Mariucci, S. Jacob, R.

Coppard, E. Cantatore, Z. M. Kov??cs-Vajna, and L. Colalongo, "Unified drain-current model of complementary p- and n-type OTFTs," *Org. Electron. physics, Mater. Appl.*, vol. 22, pp. 5–11, 2015.

- [22] X. Xu, Y. Yao, B. Shan, X. Gu, D. Liu, J. Liu, J. Xu, N. Zhao, W. Hu, and Q. Miao, "Electron Mobility Exceeding 10 cm 2 V -1 s -1 and Band-Like Charge Transport in Solution-Processed n-Channel Organic Thin-Film Transistors," *Adv. Mater.*, vol. 28, no. 26, pp. 5276–5283, 2016.
- [23] M. A. Sankhare, E. Bergeret, M. Guerin, P. Pannier, and R. Coppard, "Design of fullyprinted organic circuits for wireless applications," *IEEE J. Emerg. Sel. Top. Syst.*, vol. 7, no. 1, pp. 102–113, 2017.
- [24] S. Jacob, S. Abdinia, M. Benwadih, J. Bablet, I. Chartier, R. Gwoziecki, E. Cantatore, A. H. M. Van Roermund, L. Maddiona, F. Tramontana, G. Maiellaro, L. Mariucci, M. Rapisarda, G. Palmisano, and R. Coppard, "High performance printed N and P-type OTFTs enabling digital and analog complementary circuits on flexible plastic substrate," *Solid. State. Electron.*, vol. 84, pp. 167–178, 2013.
- [25] Y. Takeda, Y. Yoshimura, Y. Kobayashi, D. Kumaki, K. Fukuda, and S. Tokito, "Integrated circuits using fully solution-processed organic TFT devices with printed silver electrodes," *Org. Electron. physics, Mater. Appl.*, 2013.
- [26] S. Abdinia, T. Ke, M. Ameys, J. Li, S. Steudel, J. L. Vandersteen, B. Cobb, F. Torricelli, A. Van Roermund, and E. Cantatore, "Organic CMOS Line Drivers on Foil," vol. 11, no. 6, pp. 564–569, 2015.
- [27] V. Fiore, P. Battiato, S. Abdinia, S. Jacobs, I. Chartier, R. Coppard, G. Klink, E. Cantatore, E. Ragonese, and G. Palmisano, "An Integrated 13.56-MHz RFID Tag in a Printed Organic Complementary TFT Technology on Flexible Substrate," *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 62, no. 6, pp. 1668–1677, 2015.
- [28] T. Yokota, Y. Inoue, Y. Terakawa, J. Reeder, M. Kaltenbrunner, T. Ware, K. Yang, K. Mabuchi, T. Murakawa, M. Sekino, W. Voit, T. Sekitani, and T. Someya, "Ultraflexible, large-area, physiological temperature sensors for multipoint measurements," *Proc. Natl. Acad. Sci.*, vol. 112, no. 47, pp. 1–6, 2015.
- [29] M. G. Kane, J. Campi, M. S. Hammond, F. P. Cuomo, B. Greening, C. D. Sheraw, J. a. Nichols, D. J. Gundlach, J. R. Huang, C. C. Kuo, L. Jia, H. Klauk, and T. N. Jackson, "Analog and digital circuits using organic thin-film transistors on\npolyester substrates," *IEEE Electron Device Lett.*, vol. 21, no. 11, pp. 534–536, 2000.
- [30] I. Nausieda, K. K. Ryu, D. Da He, A. I. Akinwande, V. Bulovic, and C. G. Sodini, "Mixed-signal organic integrated circuits in a fully photolithographic dual threshold voltage technology," *IEEE Trans. Electron Devices*, vol. 58, no. 3, pp. 865–873, 2011.
- [31] H. Marien, M. S. J. Steyaert, E. Van Veenendaal, and P. Heremans, "A Fully Integrated 16 ADC in Organic Thin-Film Transistor Technology on Flexible Plastic Foil," *IEEE J. Solid-State Circuits*, vol. 46, no. 1, 2011.
- [32] J. Chang, X. Zhang, T. Ge, and J. Zhou, "Fully printed electronics on flexible substrates: High gain amplifiers and DAC," *Org. Electron. physics, Mater. Appl.*, vol. 15, no. 3, pp. 701–710, 2014.
- [33] G. Maiellaro, E. Ragonese, A. Castorina, S. Jacob, M. Benwadih, R. Coppard, and E. Cantatore, "High-Gain Operational Transconductance Amplifiers in a Printed Complementary Organic TFT Technology on Flexible Foil," *IEEE Trans. Circuits Syst.*, vol. 60, no. 12, pp. 3117–3125, 2013.
- [34] N. Gay, W. J. Fischer, M. Halik, H. Klauk, U. Zschieschang, and G. Schmid, "Analog Signal Processing with Organic FETs," *Solid-State Circuits Conf. 2006. ISSCC 2006. Dig. Tech. Pap. IEEE Int.*, no. 6, pp. 1070–1079, 2006.
- [35] D. Raiteri, A. H. M. Van Roermund, and E. Cantatore, "A discrete-time amplifier

based on Thin-Film Trans-Capacitors for sensor systems on foil," *Microelectronics J.*, vol. 45, pp. 1612–1620, 2014.

- [36] B. Iniguez, J. Pallares, F. Marsal Lluis, A. Castro-Carranza, A. Cerdeira, and M. Estrada, "Compact modeling of organic thin-film transistors," 2010 10th IEEE Int. Conf. Solid-State Integr. Circuit Technol., pp. 1268–1271, 2010.
- [37] B. Yaglioglu, T. Agostinelli, P. Cain, S. Mijalkovic, and A. Nejim, "Parameter Extraction and Evaluation of UOTFT Model for Organic Thin-Film Transistor Circuit Design," J. Disp. Technol., vol. 9, no. 11, pp. 890–894, 2013.
- [38] D. Raiteri, E. Cantatore, and A. H. M. Van Roermund, *Circuit design on plastic foils*. Springer, 2015.
- [39] M. C. J. M. Vissenberg and M. Matters, "Theory of the field-effect mobility in amorphous organic transistors," *Phys. Rev. B*, vol. 57, no. 20, p. 13, 1998.
- [40] S. Abdinia, F. Torricelli, G. Maiellaro, R. Coppard, A. Daami, S. Jacob, L. Mariucci, G. Palmisano, E. Ragonese, F. Tramontana, A. H. M. Van Roermund, and E. Cantatore, "Variation-based design of an AM demodulator in a printed complementary organic technology," *Org. Electron. physics, Mater. Appl.*, vol. 15, no. 4, pp. 904–912, 2014.
- [41] G. Houin, F. Duez, L. Garcia, E. Cantatore, F. Torricelli, L. Hirsch, D. Belot, C. Pellet, and M. Abbas, "Conception and optimization of new architecture for high performance organic field effect transistors," in *SPIE Nanoscience+ Engineering*, 2016, vol. 9943, p. 99430H.
- [42] B. Kheradmand-Boroujeni, G. C. Schmidt, D. Höft, R. Shabanpour, C. Perumal, T. Meister, K. Ishida, C. Carta, A. C. Hübler, and F. Ellinger, "Analog characteristics of fully printed flexible organic transistors fabricated with low-cost mass-printing techniques," *IEEE Trans. Electron Devices*, vol. 61, no. 5, pp. 1423–1430, 2014.
- [43] T. Abachi, L. Cattin, G. Louarn, Y. Lare, A. Bou, M. Makha, P. Torchio, M. Fleury, M. Morsli, M. Addou, and J. C. Bernède, "Highly flexible, conductive and transparent MoO3/Ag/MoO3 multilayer electrode for organic photovoltaic cells," *Thin Solid Films*, vol. 545, pp. 438–444, 2013.
- [44] D.-T. Nguyen, S. Vedraine, L. Cattin, P. Torchio, M. Morsli, F. Flory, and J. C. Bernède, "Effect of the thickness of the MoO3 layers on optical properties of MoO3/Ag/MoO3 multilayer structures," J. Appl. Phys., vol. 112, no. May 2016, p. 63505, 2012.

# **Chapitre V**

# Perspectives d'amélioration des circuits sur substrats flexibles
# Table des matières

CHAPITRE \	PERSPECTIVES D'AMELIORATION DES CIRCUITS SUR SUBSTRATS FLEXIBLES 177				
5.1. P	Perspectives d'Amelioration du circuit detecteur d'Amplitude	177			
5.1.1.	. Alignement des couches	177			
5.1.2.	. Amélioration du contact de grille	179			
5.1.3.	. Conclusions des améliorations du circuit	180			
5.2. A	MELIORATION DES TRANSISTORS ORGANIQUES A CANAL P	181			
5.2.1.	. Dérivé de la couche active le C <sub>10</sub> - DNTT	181			
5.2.2.	. Chauffage des substrats pendant le dépôt de la couche active	183			
5.3. F	ABRICATION DE TRANSISTORS ORGANIQUE A CANAL N	184			
5.4. C	CONCLUSIONS	186			
5.5. B	BIBLIOGRAPHIE	186			

# Chapitre V. Perspectives d'amélioration des circuits sur substrats flexibles.

Ce chapitre porte sur les perspectives d'amélioration des dispositifs développés au cours de cette thèse. Après avoir optimisé la structure de nos transistors organiques, nous avons entrepris de fabriquer des circuits analogiques amplificateurs. Ces derniers n'ont pas fonctionné et ce chapitre propose des solutions technologiques pour obtenir un démonstrateur opérationnel. D'autres parts certaines améliorations peuvent être apportées directement au transistor pour augmenter sa fréquence de transition et son gain tout en gardant une basse tension d'utilisation. Enfin, comme nous l'avons brièvement vu en introduction de l'état de l'art des circuits amplificateurs dans le chapitre IV, les circuits digitaux utilisant des transistors organiques à canal p et à canal n sont très développés. Des essais sur des transistors avec un semi-conducteur organique à canal n seront donc présentés dans le but de concevoir par la suite des inverseurs avec les OFETs à canal p déjà développés.

#### 5.1. Perspectives d'amélioration du circuit détecteur d'amplitude

Comme nous l'avons vu précédemment dans la section « 4.3. Circuits sur substrats flexibles» du chapitre IV, les circuits analogiques développés n'ont pas fonctionné. Les problèmes rencontrés pendant le développement sont essentiellement de nature technologique, il s'agit principalement de problèmes d'alignement des différents masques. Des améliorations peuvent également être apportées sur la résolution de nos motifs.

Il est évident que la technique d'évaporation à travers des masques n'offre pas la meilleure résolution pour les composants du circuit. Cependant comme énoncé dans le chapitre II, l'utilisation de masques ultrafins (20  $\mu$ m) en silicium permet de réduire nettement la résolution des motifs déposés par ce procédé (Longueur de canal de 1  $\mu$ m) [1]. Il est donc possible de réduire la surface de recouvrement des électrodes supérieures des transistors par rapport à la grille pour diminuer les capacités parasites. On peut également diminuer la largeur des interconnexions du circuit et ainsi éviter les problèmes de chevauchement de deux couches distinctes pouvant mener à des courts-circuits ou à de forts courants de fuite.

Néanmoins l'alignement des masques lors de chaque dépôt par évaporation n'en est pas moins problématique.

#### 5.1.1. Alignement des couches

L'alignement des différentes couches est certainement le point le plus critique dans la fabrication des circuits. Plus d'une dizaine de couches est déposée par évaporation à travers des masques ce qui augmente l'incertitude de cet alignement.

Comme montré sur la Figure V-1, un mauvais alignement peut rendre les transistors défectueux (les électrodes supérieures sont décalées par rapport au SCO, la valeur de largeur de canal *W* utilisée dans les calculs n'est plus exacte). Mais ce problème d'alignement

concerne aussi les résistances comme expliqué précédemment dans le chapitre IV : un décalage dans les contacts a des conséquences importantes sur la valeur de cette résistance (contacts trop éloignés : résistance très haute ; contacts superposés : courts-cicuits).



Figure V-1. Photographies prises au microscope optique montrant le décalage entre le SCO et les contacts supérieurs du transistor a) grossissement  $\times 2,5$  et b)  $\times 20$ .

Il est alors important d'utiliser des masques à haute définition avec un aligneur, pour pouvoir s'affranchir de ces problèmes. Le réglage des masques avec l'aligneur doit se faire avant chaque évaporation, sous microscope pour obtenir la précision la plus importante. De ce fait la dernière incertitude restante est le jeu entre le substrat à positionner et les bordures du porte-substrat lui-même. Dans notre cas, le jeu est de 50  $\mu$ m, mais au vu des résultats que nous avons obtenus, nous pouvons penser que l'alignement entre chaque masque et le porte-substrat n'est pas le même, diminuant la précision de l'alignement.

Utiliser la méthode décrite précédemment devrait permettre de réduire le nombre de transistors et surtout de résistances défectueux.

Il est également possible d'utiliser des aligneurs de masques haute technologie provenant de fournisseurs d'équipement de pointe comme *SÜSS Microtec* [2] ou encore *ADVANTECH U.S.* [3] comme montré sur la Figure V-2.



Figure V-2. Aligneur de masques manuel MJB4 de chez SÜSS Microtec [4]. Cet équipement dispose d'un microscope, d'une plateforme d'alignement et d'un écran permettant de contrôler l'alignement des masques et du porte-substrat à une précision de 100 nm.

#### 5.1.2. Amélioration du contact de grille

Nous avons vu, dans la section sur le principe de fabrication des circuits sur substrats flexibles du chapitre IV, que les interconnexions en argent sont déposées sur la grille anodisée après ablation du PS par traitement UV-O<sub>3</sub>.

#### 5.1.2.1. Evaporation de plots d'argent

Pour obtenir un meilleur contact, nous avons évaporé des plots en Ag de 300 nm d'épaisseur avec le masque aux mêmes motifs que celui utilisé pour retirer le PS. Celui-ci est rappelé en Figure V-3. L'évaporation sous vide réalisée à l'aide de l'évaporateur thermique juste après l'anodisation permet à l'Ag de mieux diffuser à travers l'oxyde d'aluminium pour obtenir un contact avec l'Al de la grille.



Figure V-3. a) Schéma des plots métalliques déposés sur la grille d'aluminium après anodisation pour assurer le contact entre la grille et les autres composants. b) Schéma d'une partie du circuit où l'on peut observer une interconnexion avec la grille, avec plot d'argent évaporé (en vert à gauche), sans plot d'argent évaporé (à droite). Le contact de l'interconnexion peut reposer sur une surface plus grande lorsqu'un plot en argent est présent.

Le fait de réaliser cette étape juste après l'anodisation renforce les possibilités d'avoir un bon contact comparé au dépôt des interconnexions réalisé en toute fin de processus. De plus la dimension de ces plots ( $300 \times 300 \mu m$ ) laisse une marge plus importante pour que les interconnexions finales soient déposées à l'emplacement souhaité comme le montre la Figure V-3. b).

En revanche, nous avons remarqué que lorsque l'alignement n'est pas optimal, il y a un risque de chevauchement entre le plot en Ag et la couche active évaporée. Cela signifie que la grille et le SCO ne sont pas totalement isolés l'un de l'autre (voir Figure V-4). Ceci a été prouvé par l'observation de hauts courants de fuite lors des tests sur ces transistors. Lors de la fabrication des circuits de détection d'amplitude, nous avons décidé de supprimer cette étape jugeant que le risque d'observer régulièrement de forts courants de fuite était trop grand. La connexion de la grille avec le reste du circuit était donc assurée par le dépôt de l'interconnexion à la fin du processus de fabrication comme expliqué dans le chapitre IV.



Figure V-4. Schéma d'une partie du circuit montrant le possible chevauchement de la couche de SCO (en rouge) avec les plots en argent (en noir). Il en résulte ainsi de forts courants de fuite qui rendent les transistors inopérationnels. Photographies montrant le chevauchement entre le SCO et le contact de grille b) grossissement  $\times 2,5$  et c)  $\times 20$ .

En réduisant les problèmes d'alignement, comme énoncé plus haut dans cette section, cette étape peut être intégrée au processus de fabrication des circuits. Le contact de grille étant ainsi mieux assuré, la commande à travers la tension  $V_{GS}$  fonctionne et la modulation du courant est opérationnelle.

#### 5.1.2.2. Ablation laser

Une deuxième technique pour améliorer le contact entre la grille et le reste du circuit consiste à retirer la couche d'oxyde d'aluminium déposée par anodisation avec une ablation au laser. Cette technique demande une étude approfondie au préalable afin de choisir les paramètres optimaux pour le laser (longueur d'onde, puissance, etc.) dans le but de n'attaquer que la couche d'oxyde et non l'aluminium.

En confiant cette étude à un prestataire comme la société *AlphaNov*, l'ablation de l'oxyde mènerait directement à un contact entre la grille en Al et le reste du circuit. Encore une fois, l'alignement doit être optimal car si le SCO est déposé en partie sur la grille en Al, les courants de fuite empêcheront le bon fonctionnement du circuit.

#### 5.1.3. Conclusions des améliorations du circuit

Comme nous l'avons vu, nous sommes confrontés à des problématiques surtout liées à la technologie. Des améliorations sur l'alignement des couches lors des évaporations sont

nécessaires au fonctionnement des circuits. De même que la modification du contact de grille en ablatant la couche d'oxyde d'aluminium et/ou en ajoutant des contacts en Ag permet une meilleure connexion entre la grille et les autres composants du circuit. Ceci est nécessaire pour que la commande à travers la tension  $V_{GS}$  d'un transistor fonctionne et ainsi module le courant.

#### 5.2. Amélioration des transistors organiques à canal p

Afin d'augmenter les performances du circuit (gain et  $F_t$  des transistors par exemple : améliorations du gain et de la *BW* du circuit), des améliorations peuvent être portées sur la couche active du transistor.

#### 5.2.1. Dérivé de la couche active le C<sub>10</sub> - DNTT

Nous avons présenté dans la section « choix du semi-conducteur organique » du chapitre I la petite molécule DNTT que nous avons utilisée tout au long de la thèse, mais aussi son dérivé le  $C_{10}$ -DNTT dont la structure est rappelée en Figure V-5.

Lorsque le C<sub>10</sub>-DNTT est utilisé comme SCO, les porteurs de charges peuvent atteindre des mobilités supérieures à 8 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> (dépôt par évaporation sous vide) [5].



Figure V-5. Structures chimiques du semi-conducteur organique : 2,9-C10-dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophène ( $C_{10}$ -DNTT).

Le  $C_{10}$ -DNTT possède les mêmes propriétés que le DNTT, c'est-à-dire un niveau HOMO élevé, ce qui lui permet d'être stable à l'air. De plus ses ramifications alkyles lui permettent d'être soluble en solution, ce qui ouvre le champ des possibilités de techniques de dépôt.

Dans le but de comparer les performances du  $C_{10}$ -DNTT et du DNTT nous avons fabriqué des dispositifs sur substrat Si/SiO<sub>2</sub> avec une couche de passivation de PS (environ 17 nm) et des contacts en Au (60 nm). Nous avons uniquement fait varier le matériau de couche active, son épaisseur restant à 30 nm. L'architecture de ces dispositifs est montrée en Figure V-6.

Le DNTT et le C<sub>10</sub>-DNTT ont tous deux été déposés par évaporation thermique sous vide à des vitesses de dépôt de 0,1 Å.s<sup>-1</sup>. Les dimensions de cette couche active ont été réduites comparées aux études précédentes (ici 450 × 700  $\mu$ m) et la forme des contacts est semblable à celle utilisée pour l'étude des substrats sur plastique dans le Chapitre III en forme de « T ». En revanche la « finesse » de ces contacts est de 50  $\mu$ m (contrairement à 100  $\mu$ m précédemment). La longueur L et la largeur W du canal sont respectivement de 100 et 500  $\mu$ m. Les dispositifs ont été testés sous atmosphère contrôlée et les courbes de comparaison de ces transistors sont présentées dans la Figure V-7.



Figure V-6. a) Architecture des OFETs à canal p en configuration Si/SiO<sub>2</sub>/PS/couche active/Au ; b) vu de dessus, les masques utilisés pour évaporer les contacts ont un motif beaucoup plus fin et le recouvrement de la grille est ainsi beaucoup plus faible que pour nos échantillons de références utilisés dans la figure III-1 du chapitre III.



Figure V-7. Représentations graphiques de la comparaison entre les dispositifs de configuration Si/SiO<sub>2</sub>/PS/SCO/Au utilisant le DNTT et le C<sub>10</sub>-DNTT. a) courbes de transfert  $|I_D| = f(V_{GS})$ ; b) courbes de mobilité; c) courbes de sortie  $|I_D| = f(V_{DS})$  du DNTT et d) du C<sub>10</sub>-DNTT.

De nouveau, on remarque que les dispositifs ne présentent aucune hystérésis grâce au PS qui agit comme couche de passivation. On peut observer ensuite que les performances des dispositifs avec le C<sub>10</sub>-DNTT sont supérieures à celles des dispositifs avec le DNTT. En effet, le ratio des courants On/Off pour le C<sub>10</sub>-DNTT est d'un ordre de grandeur supérieur au DNTT : 3,4.10<sup>7</sup> pour le DNTT contre 4,4.10<sup>8</sup> pour le C<sub>10</sub>-DNTT. On remarque une faible tension de seuil pour les deux dispositifs : - 2,2 V (DNTT) et - 1,7 V (C<sub>10</sub>-DNTT) et une pente sous le seuil deux fois plus faible pour le C<sub>10</sub>-DNTT : 0,60 V.dec<sup>-1</sup> (DNTT) contre 0,28 V.dec<sup>-1</sup> (C<sub>10</sub>-DNTT). Enfin la mobilité maximale des porteurs de charge en régime saturé (valeur la plus haute) est  $\mu_{sat,max_DNTT} = 2,51 \text{ cm}^2 \text{.V}^{-1} \text{.s}^{-1}$  (DNTT) soit près de la moitié de celle des porteurs dans les dispositifs au C<sub>10</sub>-DNTT  $\mu_{sat,max_C10-DNTT} = 4,82 \text{ cm}^2 \text{.V}^{-1} \text{.s}^{-1}$ . Les parties linéaires et de saturation se distinguent clairement sur les courbes de sortie, on remarque cependant que les courants atteints pour les dispositifs avec le C<sub>10</sub>-DNTT sont supérieurs, d'un facteur 2, à ceux des dispositifs au DNTT.

Les performances des transistors organiques utilisant le  $C_{10}$ -DNTT comme couche active sont les plus hautes que nous avons obtenues au cours de cette thèse. Il serait intéressant de voir les performances de tels dispositifs sur substrat plastique avec une grille en aluminium et un diélectrique d'AlO<sub>x</sub>.

On remarquera également les performances fortement augmentées des dispositifs avec le DNTT, comparés à ceux de la section « Elaboration de transistors organiques BG - TC "standards" » du chapitre III, en utilisant le PS à la place du PVT et en réduisant fortement les capacités parasites dues à la surface de recouvrement de la grille par les contacts supérieurs.

En conclusion sur cette étude concernant la petite molécule  $C_{10}$ -DNTT, nous avons confirmé qu'il serait intéressant de remplacer le DNTT par son dérivé. Cela permet aux transistors d'avoir un meilleur gain et d'augmenter la  $F_t$  ce qui accroît les domaines d'applications pour ces transistors (et par conséquent, pour les circuits).

#### 5.2.2. Chauffage des substrats pendant le dépôt de la couche active

Nous avons vu dans les chapitre II, III et IV que lors du dépôt d'un métal par évaporation thermique sous vide, le rayonnement thermique du creuset est tel que les substrats chauffent. Le fait que ces substrats soient maintenus à une certaine température, pendant toute la durée du dépôt, permet une meilleure déposition de la couche de métal évaporée.

Il en est de même pour les couches actives, où la température du substrat va jouer un rôle dans la cristallisation du semi-conducteur organique. Le groupe de H. Klauk a en effet prouvé que les performances des dispositifs utilisant le C<sub>10</sub>-DNTT comme couche active augmentent sensiblement lorsque les substrats sont chauffés à des températures entre 40 °C et 100 °C (température optimale de 80 °C) [6].

De ce fait on remarque avec cette étude que la température du substrat pendant le dépôt de la couche active par évaporation sous vide a une influence sur la mobilité effective des porteurs de charge. Cette expérience pourrait également être testée sur des dispositifs utilisant le DNTT. L'augmentation des performances des dispositifs par cette technique permettraient d'améliorer les circuits organiques (meilleur gain de la paire différentielle, plus grande bande passante du circuit).

#### 5.3. Fabrication de transistors organique à canal n

Après avoir montré des perspectives d'évolution pour le circuit et pour les transistors euxmêmes, nous nous sommes penchés sur l'étude des transistors à canal n dans le but de réaliser des circuits digitaux tout en simplifiant le design des circuits.

A partir de notre technologie d'OFETs à canal p déjà élaborée, nous avons entrepris de fabriquer des OFETs à canal n avec la même architecture BG – TC et les mêmes matériaux (exceptée la couche active), ceci permet de simplifier la conception de circuits inverseurs (une seule structure avec les mêmes matériaux de grille, de diélectrique et de contacts). Nous avons utilisé le TIPS-TPDO, SCO à canal n synthétisée par Y. Nicolas au laboratoire ISM [7], [8] dont  $\mu_n = 0,11 \text{ cm}^2.\text{V}^{-1}\text{s}^{-1}$  avec une baisse à 0,08 cm<sup>2</sup>.V<sup>-1</sup>s<sup>-1</sup> après 30 jours de stockage à l'air.

L'architecture que nous avons adoptée est  $PEN/Al/AlO_x/PS/TIPS$ -TPDO/Au et est présentée en Figure V-8.

Des tests sur ces dispositifs avec d'autres matériaux de contacts comme l'Ag ou l'Al ont été menés mais les résultats de cette première étude n'ont pas été jugés pertinents.



Figure V-8. a) Architecture des OFETs à canal n en configuration  $PEN/Al/AlO_x/PS/TIPS-TPDO-Au$ ; b) vue de dessus.

Les couches d'Al,  $AlO_x$ , PS et Au ont été déposées selon les mêmes conditions que pour les OFETs à canal p et ont les mêmes épaisseurs respectivement de 100 nm, 35 nm, 17 nm et 60 nm. Le TIPS-TPDO a été déposé par évaporation thermique sous vide (comme le DNTT) à une vitesse de dépôt de 0,1 Å.s<sup>-1</sup> pour une épaisseur finale de 30 nm. La longueur et la largeur de canal sont respectivement de 50 et 500  $\mu$ m.

Les courbes  $I_D$  en fonction de la tension de grille  $V_{GS}$  et de drain  $V_{DS}$  et de mobilités des porteurs sont représentées en Figure V-9. Un tableau récapitulatif des performances moyennes des OFETs à canal n est montré en Figure V-10.



Figure V-9. a) Courbe de transfert  $I_D = f(V_{GS})$  et de mobilités (voir encart) d'un OFET à canal n en configuration PEN/Al/AlO<sub>x</sub>/PS/TIPS-TPDO/Au; b) courbes de sortie  $I_D = f(V_{DS})$  correspondante.

Les performances en termes de mobilité des transistors avec le TIPS-TPDO vont de 0,10 à  $0,26 \text{ cm}^2 \text{.V}^{-1} \text{.s}^{-1}$  ce qui est à l'état de l'art si on compare ces résultats avec ceux de Gruntz et al. sachant que nous avons adopté la même architecture que pour les OFETs à canal p. On obtient ainsi une tension de seuil moyenne de 0,7 V (mais avec une incertitude très forte), une pente sous le seuil moyenne de 0,26 V.dec<sup>-1</sup> et un ratio  $I_{On}/I_{Off}$  supérieur à 10<sup>6</sup>. Ces transistors ne présentent pas de forte hystérésis et le régime linéaire est clairement défini sur les courbes de sortie.

TIPS-TPDO		$V_{th}(V)$	SS (V.dec <sup>-1</sup> )	$I_{\rm On}/I_{\rm Off}$
Valeurs moyennes	$0,\!19 \pm 0,\!05$	$0,7 \pm 0,4$	$0,26 \pm 0,07$	$3,2.10^6 \pm 5,5.10^5$
Meilleure performance	0,26	0,41	0,21	4,8.10 <sup>6</sup>
Gruntz et al. [7]	0,11	n.a	n.a	$1.10^{6}$

Figure V-10. Tableau récapitulatif des performances moyennes des dispositifs OFETs à canal n à base de TIPS-TPDO.

Cette première étude nous a montré des résultats très encourageants. Il est possible de continuer à modifier le matériau pour les contacts pour observer ou non une amélioration. La différence entre les performances des transistors à canal p avec le DNTT et à canal n avec le TIPS-TPDO avec l'architecture PEN/Al/AlO<sub>x</sub>/PS/SCO/Au est inférieure à un ordre de grandeur ce qui signifie que cette technologie est viable pour faire des essais d'inverseur.

Nous avons donc montré que les dispositifs ainsi fabriqués peuvent être testés dans des circuits digitaux ce qui représente une perspective intéressante pour la suite de ce projet.

#### 5.4. Conclusions

Dans ce chapitre, nous avons montré quelles étaient les solutions disponibles pour améliorer nos circuits analogiques. Le premier point à régler est l'alignement des masques avant les évaporations afin que les différentes couches ne se chevauchent pas et que cela n'entraîne pas de défaut dans le circuit. Des pistes d'amélioration ont également été proposées en ce qui concerne les transistors organiques à canal p en gardant l'architecture BG – TC et en conservant le procédé de fabrication : il s'agit de changer le matériau de couche active DNTT par son dérivé le C<sub>10</sub>-DNTT dont les performances sont très prometteuses. De plus le fait de chauffer les substrats pendant le dépôt de la couche organique peut améliorer la mobilité effective des porteurs de charge dans le transistor.

Enfin nous avons réalisé à la fin de cette thèse, en parallèle à la conception de circuits analogiques organiques, un premier essai sur les transistors organiques à canal n dans le but de réaliser des inverseurs pour les circuits digitaux. Les résultats sont très encourageants car à l'état de l'art pour la molécule du TIPS-TPDO et les performances des OFETs à canal p et à canal n est inférieure à un ordre de grandeur (en termes de mobilités effectives des porteurs de charges) il est donc possible de faire des tests de fabrication d'inverseurs.

#### 5.5. Bibliographie

- [1] T. Zaki, F. Ante, U. Zschieschang, J. Butschke, F. Letzkus, H. Richter, H. Klauk, and J. N. Burghartz, "A 3.3 V 6-Bit 100 kS/s Current-Steering Digital-to-Analog Converter Using Organic P-Type Thin-Film Transistors on Glass," *IEEE J. Solid-State Circuits*, vol. 47, no. 1, 2012.
- [2] "Site web du groupe SÜSS Microtec." [Online]. Available: https://www.suss.com/en/products-solutions/maskaligner?gclid=Cj0KEQjw76jGBRDm1K-X\_LnrmuEBEiQA8RXYZ5oB6DpCLQ9kji\_ClpXJYjjeXAXqa7rZ9gWn-mSeuMaApOa8P8HAQ.
- [3] "Site web du groupe Advantech U.S." [Online]. Available: http://www.advantechus.com/embedded-electronics.html.
- [4] "SÜSS Microtec aligneur MJB4." [Online]. Available: https://www.suss.com/en/products-solutions/mask-aligner/mjb4.
- [5] K. Niimi, M. J. Kang, E. Miyazaki, I. Osaka, and K. Takimiya, "General Synthesis of Dinaphtho-[2,3-b:2',3'-f]thieno[3,2-b]thiophene (DNTT) Derivatives," *Org. Lett.*, vol. 13, no. 13, pp. 3430–3433, 2011.
- [6] R. Hofmockel, U. Zschieschang, U. Kraft, R. Rödel, N. H. Hansen, M. Stolte, F. Würthner, K. Takimiya, K. Kern, J. Pflaum, and H. Klauk, "High-mobility organic thin-film transistors based on a small-molecule semiconductor deposited in vacuum and by solution shearing," *Org. Electron.*, vol. 14, no. 12, pp. 3213–3221, 2013.
- [7] G. Gruntz, H. Lee, L. Hirsch, F. Castet, T. Toupance, A. L. Briseno, and Y. Nicolas, "Nitrile Substitution Effect on Triphenodioxazine-Based Materials for Liquid-Processed Air-Stable n-Type Organic Field Effect Transistors," *Adv. Electron. Mater.*, vol. 1, no. 6, pp. 1–6, 2015.
- [8] S. Jung, M. Albariqi, G. Gruntz, T. Al-Hathal, A. Peinado, E. Garcia-Caurel, Y. Nicolas, T. Toupance, Y. Bonnassieux, and G. Horowitz, "A TIPS-TPDO-tetraCN-Based n-Type Organic Field-Effect Transistor with a Cross-linked PMMA Polymer Gate Dielectric," ACS Appl. Mater. Interfaces, vol. 8, no. 23, pp. 14701–14708, 2016.

# **Conclusion générale**

## **Conclusion générale**

Afin d'élaborer des circuits amplificateurs sur substrats flexibles, nous avons optimisé les transistors organiques à effet de champ à canal p dont les performances finales sont proches de l'état de l'art. A partir de la technologie développée par Mélanie Devynck (Verre/Al/AlO<sub>x</sub>/PVT/pentacène/Au), nous avons changé le matériau de couche active, modifié les interfaces SCO/électrodes supérieures et diélectrique/SCO et testé plusieurs méthodes de dépôt du diélectrique tout en changeant le matériau de substrat, du silicium au PEN en passant par le verre.

Pour donner un cadre à cette étude et avoir de la cohérence dans nos résultats, nous avons utilisé un seul semi-conducteur organique, le DNTT. Ses performances satisfaisantes et reproductibles ( $\mu_p > 1 \text{ cm}^2 \text{.V}^{-1} \text{.s}^{-1}$ ,  $I_{On}/I_{Off} > 10^5$ ) et sa stabilité à l'air font de cette petite molécule une référence dans la littérature, nous confortant ainsi dans le choix de ce SCO pour ces travaux de thèse.

La première étude concerne la réduction de la résistance de contact. Pour ce faire nous avons inséré une couche interfaciale d'oxyde métallique (MoO<sub>3</sub> ou WO<sub>3</sub>) entre la couche active et les électrodes dont le matériau a également été changé (Au ou Ag). Nous avons alors utilisé une architecture de type Si/SiO<sub>2</sub>/PVT/DNTT/Oxyde/Métal pour nos OFETs. L'utilisation d'oxyde métallique comme couche interfaciale permet d'aligner le travail de sortie du métal utilisé avec le niveau énergétique HOMO du SCO. La mesure des travaux de sortie avec une sonde de Kelvin nous a confirmé que les niveaux d'énergie des combinaisons oxyde/métaux ( $WF_{MoO3/Au} = 5,36 \text{ eV}$ ;  $WF_{MoO3/Ag} = 5,21 \text{ eV}$ ;  $WF_{WO3/Au} = 5,12 \text{ eV}$ ;  $WF_{WO3/Ag} = 5,15 \text{ eV}$ ) étaient plus proches de la HOMO du DNTT (5,44 eV) que celles des métaux seuls ( $WF_{Au} = 4,85 \text{ eV}$ ;  $WF_{Ag} = 4,65 \text{ eV}$ ).

Les résultats de cette étude ont clairement montré que la résistance de contact était diminuée de plus de 40 % (pour les tensions de grille inférieures à -12 V) lorsque l'on ajoute une couche interfaciale entre le SCO et les électrodes supérieures, quels que soient les matériaux utilisés pour les oxydes ou les métaux de contact (1,5 k $\Omega$ .m pour l'Au seul contre 0,9 k $\Omega$ .m pour WO<sub>3</sub>/Au ; V<sub>GS</sub> = - 9 V). Les performances en termes de mobilités des trous et de ratio de courant On/Off ne présentent pas de différences notables selon la présence de couche d'oxyde interfaciale ou non. Nous avons observé lors d'une étude parallèle que les dispositifs avec des contacts en Ag (avec ou sans oxyde) étaient très sensibles à l'air. On note également que, dans cette étude, les performances des dispositifs avec MoO<sub>3</sub>/Au et WO<sub>3</sub>/Au sont similaires. Enfin le MoO<sub>3</sub> étant un matériau plus toxique que le WO<sub>3</sub>, nous avons opté pour le couple WO<sub>3</sub>/Au comme combinaison optimale dans cette étude de réduction de la résistance de contact.

En parallèle, nous avons conduit une deuxième étude sur l'interface diélectrique/SCO avec des dispositifs d'architecture Verre/Al/AlO<sub>x</sub>/Couche de passivation/DNTT/Au.

Après avoir comparé plusieurs méthode de dépôt de l'oxyde d'aluminium comme le traitement plasma-oxygène, l'anodisation ou l'évaporation sous vide, nous avons confirmé que la technique de dépôt nous permettant d'obtenir des dispositifs aux performances satisfaisantes (faibles courant de fuite, aucune hystérésis, tension d'utilisation jusqu'à - 5 V) est l'anodisation électrochimique. L'utilisation des SAMs pour passiver cet oxyde n'a pas fonctionné dans notre cas et le dépôt des polymères étant plus rapide et plus simple à réaliser, nous avons mené une étude comparative de dispositifs avec comme diélectrique l'oxyde d'aluminium seul ou passivé par trois polymères à différentes permittivités diélectriques, le PVT, le PMMA et le PS.

L'étude de la rugosité de surface de l'oxyde seul ou passivé montre dans un premier temps que la couche de polymère permet de lisser la surface du diélectrique et de diminuer sa rugosité. Ensuite, après avoir fabriqué des dispositifs avec l'AlO<sub>x</sub> seul ou passivé, comme diélectrique, nous avons remarqué que les performances des transistors organiques varient clairement selon la couche de passivation utilisée. Premièrement, l'hystérésis présente dans le cas de l'AlO<sub>x</sub> seul n'apparaît plus lorsque l'on ajoute une couche de passivation. Ensuite, les  $\mu_{p,sat}$  sont respectivement de 0,2 , 0,3 , 0,9 et 1 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> pour l'AlO<sub>x</sub> seul, AlO<sub>x</sub>/PVT, AlO<sub>x</sub>/PMMA et AlO<sub>x</sub>/PS et le ration I<sub>On</sub>/I<sub>Off</sub> gagne un ordre de grandeur entre l'AlO<sub>x</sub> seul (1,7.10<sup>5</sup>) et AlO<sub>x</sub>/PS (2,1.10<sup>6</sup>). Ces améliorations peuvent être attribuées à la diminution des pièges à l'interface entre le diélectrique et le SCO. Les dispositifs avec la combinaison AlO<sub>x</sub>/PS comme diélectrique présentent les meilleures performances, le PS est donc retenu comme polymère de passivation.

En couplant les résultats obtenus pour les deux études précédentes nous avons réalisé des dispositifs sur substrat plastique avec l'architecture PEN/Al/AlO<sub>x</sub>/PS/DNTT/WO<sub>3</sub>/Au. Ces transistors organiques ont montré des performances proches de l'état de l'art : pas d'hystérésis, la  $\mu_{p,sat}$  du meilleur OFET est de 2,4 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> et son ratio  $I_{On}/I_{Off}$  est de 8.10<sup>6</sup>. Le passage de  $\mu_{p,sat} = 0,3$  cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> pour les dispositifs d'architecture Si/SiO<sub>2</sub>/PVT/DNTT/Au à  $\mu_{p,sat} > 2$  cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> pour les dispositifs d'architecture PEN/Al/AlO<sub>x</sub>/PS/DNTT/WO<sub>3</sub>/Au montre l'évolution de la technologie au cours de ces travaux de recherche.

Par la suite, plusieurs échantillons sur substrat plastique ont été testés électriquement de façon cyclique pendant plusieurs dizaines d'heures à l'air libre (120 cycles de 2 min espacés de 45 min) afin d'éprouver leur stabilité hors atmosphère contrôlée. La mobilité a diminué dès le passage à l'air libre (de 1 à  $0.6 \text{ cm}^2 \text{.V}^{-1} \text{.s}^{-1}$ ) mais on remarque surtout les variations de la tension de seuil et de la pente sous le seuil qui ont augmenté après que les cycles de tests électroniques sous air ont été effectués (V<sub>th</sub> = - 1 à - 1,7 V respectivement avant et après cycles sous air; SS = 240 mV à 460 mV respectivement avant et après cycles sous air). L'évolution la plus nette est celle du ratio de courant On/Off qui perd trois ordres de grandeur après que les dispositifs ont été testés sous air. Ces baisses de performance montrent que la stabilité à l'air de nos transistors organiques est encore trop faible lorsqu'ils sont testés électriquement « sans interruption » pendant plusieurs dizaines d'heures.

Cependant, après avoir placé de nouveau nos dispositifs dans des conditions inertes, nous avons remarqué que leurs performances étaient proches de celles obtenues en boîte à gants avant la réalisation des tests cycliques sous air. Une étude plus approfondie pourrait démontrer que l'instabilité de nos dispositifs provient principalement de l'environnement expérimental (air et eau) et qu'il ne s'agit pas d'une instabilité intrinsèque à nos composants. Il serait donc nécessaire, dans un premier temps, de trouver une encapsulation efficace s'ils devaient être utilisés à l'air libre.

Malgré cette instabilité à l'air, la technologie des transistors organiques réalisés sur plastique a été jugée viable pour être intégrée dans des circuits amplificateurs.

Des simulations ont été réalisées avec le logiciel GoldenGate (*Keysight*), intégré dans l'environnement de conception CADENCE Virtuoso<sup>®</sup> à partir d'un modèle d'OFET réalisé par l'équipe d'E. Cantatore à l'université d'Eindhoven. Nous avons adapté ce modèle à nos dispositifs en trouvant une correspondance satisfaisante entre les courbes de transfert et de sortie mesurées expérimentalement et celles simulées (modèle statique).

Des simulations sur la fréquence de transition des OFETs nous ont permis d'extraire une  $F_t$  de 1,1 kHz, cette valeur a été confirmée par les mesures expérimentales. Le modèle est ainsi validé en dynamique.

Nous avons par la suite réalisé le dessin d'un circuit détecteur d'amplitude en y intégrant les OFETs simulés précédemment. Nos transistors étant « normally off » et ayant une résistance interne très élevée, il est impossible de les utiliser comme charge dans notre circuit, c'est pourquoi nous avons dû entreprendre la réalisation de résistances. Des simulations supplémentaires sur le circuit nous ont permis d'extraire les valeurs des résistances nécessaires pour la charge des transistors (1 M $\Omega$ ). Les tensions de polarisation et d'alimentation ainsi que le courant à appliquer dans ce circuit ont également été extraits de ces simulations

La réalisation des résistances de 1 M $\Omega$  a été un défi technologique. Nous avons finalement fabriqué des résistances composées d'une fine couche d'argent comprise entre deux couches d'oxyde de tungstène elles-mêmes prises entre deux contacts en argent. Les valeurs de ces résistances sont comprises entre 1 et 6 M $\Omega$  et leur reproductibilité est assez satisfaisante.

La fabrication des transistors et des résistances étant relativement maîtrisée, un travail sur les connexions entre les différents points du circuit a été réalisé pour donner finalement lieu à l'élaboration d'un circuit amplificateur de type détecteur d'amplitude.

Plusieurs lots ont été réalisés, mais aucun n'a fonctionné. Plusieurs hypothèses sont proposées à ces dysfonctionnements :

- L'alignement des différentes couches, déposées par évaporation sous vide à travers des masques, n'est pas assez précis, ainsi les connexions entre la grille et le reste du circuit sont défectueuses. La modulation du courant par la commande du  $V_{GS}$  n'est donc pas assurée.

- Ce mauvais alignement peut modifier les valeurs des résistances qui ainsi peuvent avoir des valeurs trop fortes pour leurs utilisations dans le circuit.

Les dysfonctionnements des circuits amplificateurs réalisés sont donc d'ordre technologique et peuvent être réglés aisément dans un projet futur.

Les perspectives d'amélioration que l'on peut apporter à ces travaux de thèse seraient de continuer le procédé de fabrication des circuits amplificateurs en se focalisant sur l'alignement des masques lors des étapes d'évaporation successives. Des techniques ont également été proposées pour réaliser un meilleur contact entre la grille et le reste du circuit, point crucial pour le bon fonctionnement des différentes parties du détecteur d'amplitude.

Il est possible d'obtenir de plus grandes performances pour les OFETs à canal p en utilisant le  $C_{10}$ -DNTT (dérivé du DNTT) comme couche active et/ou en chauffant les substrats lors de l'évaporation sous vide ce qui assure ainsi une plus grande mobilité des porteurs de charge dans le SCO. Une étude sur la stabilité à l'air des OFETs à canal p développés lors de ces travaux peut également donner lieu à un projet de recherche.

Les premiers essais sur le développement d'OFETs à canal n sont très prometteurs pour réaliser des circuits digitaux avec des  $\mu_n$  proches de 0,3 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup> (moins d'un ordre de grandeur de différence avec les OFETs à canal p réalisés dans cette thèse) et un ratio  $I_{On}/I_{Off}$  supérieur à 10<sup>6</sup>.

En conclusion, l'objectif d'optimiser la technologie des transistors organiques à canal p a été rempli. Le second objectif de réaliser des circuits amplificateurs sur substrat flexible avec ces OFETs optimisés n'a été que partiellement rempli, mais des solutions ont été apportées et la réalisation de circuits opérationnels est possible en retravaillant certains points technologiques. Des circuits digitaux de type inverseur peuvent également être fabriqués grâce aux travaux réalisés sur les OFETs à canal p et à canal n dans la même configuration grille basse - contacts hauts.

# **Publications et communications scientifiques**

#### Articles dans des revues :

Geoffroy Houin, Frédéric Duez, Luc Garcia, Eugenio Cantatore, Lionel Hirsch, Didier Belot, Claude Pellet and Mamatimin Abbas

Article en cours de soumission.

Geoffroy Houin, Frédéric Duez, Luc Garcia, Eugenio Cantatore, Fabrizio Torricelli, Lionel Hirsch, Didier Belot, Claude Pellet and Mamatimin Abbas « High performance low voltage organic field effect transistors on plastic substrate for amplifier circuits. »

Proceedings of SPIE Nanoscience + Engineering, vol. 9943, p. 99430H, 2016.

#### **Conférences internationales et nationales**

<u>Communications orales</u> :

<u>Geoffroy Houin</u>, Frédéric Duez, Luc Garcia, Eugenio Cantatore, Lionel Hirsch, Didier Belot, Claude Pellet and Mamatimin Abbas

« Conception and optimisation of new architecture for high performance organic field effect transistors. »

International Society for Optics and Photonics(SPIE) 2016 San Diego, Etats-Unis, 30 Août 2016.

Geoffroy Houin, Frédéric Duez, Luc Garcia, Eugenio Cantatore, Lionel Hirsch, Didier Belot, Claude Pellet and <u>Mamatimin Abbas</u>

« Device engineering for high performance Organic Field Effect Transistors » International Conference on Organic Electronics (ICOE) 2016 Bratislava, Slovaquie, 13 Juin 2016. Communications par affiche :

<u>Geoffroy Houin</u>, Frédéric Duez, Luc Garcia, Eugenio Cantatore, Lionel Hirsch, Didier Belot, Claude Pellet and Mamatimin Abbas

« Conception and optimisation of new architecture for high performance Organic Field Effect Transistors. »

Science and Technology of pi-Conjugated Systems (SPIC) 2015 Angers, France, Octobre 2015.

<u>Geoffroy Houin</u>, Frédéric Duez, Luc Garcia, Eugenio Cantatore, Lionel Hirsch, Didier Belot, Claude Pellet and Mamatimin Abbas

« Decreasing contact resistance in organic field effect transistors using oxide interfacial layers.»

*International Thin-Film Transistor Conference (ITC) 2015* Rennes, France, Février 2015.

## Développement d'amplificateurs sur substrats flexibles à partir de transistors organiques à effet de champ

Résumé : Les transistors organiques à effet de champ (OFETs) ont aujourd'hui des performances qui permettent d'envisager la réalisation de circuits électroniques plus ou moins complexes. Cependant, ces dispositifs doivent encore être améliorés en termes de performance et de stabilité sous air avant d'être commercialisés. Le premier objectif de cette thèse est de réaliser des OFETs stables à l'air avec des performances atteignant l'état de l'art, tout en simplifiant leur procédé de fabrication. Le dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophene (DNTT), petite molécule référence, a été choisie comme couche active des dispositifs pour chaque étude. En insérant une couche interfaciale d'oxyde entre le matériau de contact et le SCO de nos OFETs, une étude a été menée sur la réduction de la résistance de contact, qui affecte la mobilité effective des porteurs de charge mais peut également compliquer l'élaboration de circuits. Dans le but de réaliser des OFETs sur substrats flexibles opérant à de faibles tensions, un travail a été réalisé sur le dépôt d'un diélectrique à forte capacité dont la surface a ensuite été passivée et lissée par un polymère. Les transistors de type p obtenus présentent des performances hautes en termes de mobilité (2,4 cm<sup>2</sup>.V<sup>-1</sup>.s<sup>-1</sup>) et de ratio des courant On/Off (> 10<sup>6</sup>) avec une faible tension de seuil et aucune hystérésis. Le second objectif a été de réaliser des simulations sur ces OFETs optimisés avec le logiciel GoldenGate dans l'environnement Cadence Virtuoso<sup>®</sup>, pour obtenir les paramètres nécessaires à l'élaboration d'un circuit amplificateur. Enfin, des composants passifs (résistances) ont été développés et un circuit détecteur d'amplitude sur substrat flexible a été élaboré et testé.

**Mots clés :** Transistors organiques à effet de champ, circuits flexibles, DNTT, résistance de contact, diélectriques, évaporation sous vide.

#### Development of flexible organic field effect transistors amplifiers

Abstract : Organic field effect transistors (OFETs) have huge potential in the applications of future electronics, such as flexible circuits and displays or medical application. However, stability and performances of OFETs need to be improved, so as to reach the real market applications. First objective of this work is to realize air stable OFETs with state of the art performance. To that end, several approaches have been applied with special focus on process simplification. Small molecule, dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophene (DNTT) has been chosen as the active layer for all devices studies. Metal electrodes in combination with oxide interfacial layers were investigated to decrease the contact resistance, which not only affects eventual mobility that can be achieved but also complicates circuit design. A systematic study was carried out to fabricate high capacitance dielectric layer and passivating the surface with proper interfacial layers. These approaches allowed to obtain high performance OFET on plastic substrate with high mobility (2.4  $cm^2 V^{-1} s^{-1}$ ), high current on/off ratio (> 10<sup>6</sup>), low threshold voltage and no hysteresis As the second objective, OFET devices were simulated using GoldenGate (with Cadence Virtuoso® environment) to derive relevant parameters, which helped to design amplifier circuit. Finally, passive component (resistance) has been developed and final circuit was realized and characterized.

**Keywords :** Organic field effect transistors, flexible circuits, DNTT, contact resistance, dielectric, vacuum evaporation.

#### Laboratoire de l'Intégration du Matériau au Système (IMS)

Université de Bordeaux et CNRS, UMR 5218, F-33400 Talence, France