



HAL
open science

Amplificateur de puissance autonome pour applications OFDM et beamforming de la 5G aux fréquences millimétriques en technologie CMOS avancée

Boris Moret

► To cite this version:

Boris Moret. Amplificateur de puissance autonome pour applications OFDM et beamforming de la 5G aux fréquences millimétriques en technologie CMOS avancée. Autre [cond-mat.other]. Université de Bordeaux, 2017. Français. NNT : 2017BORD0672 . tel-01695496

HAL Id: tel-01695496

<https://theses.hal.science/tel-01695496>

Submitted on 29 Jan 2018

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE PRÉSENTÉE
POUR OBTENIR LE GRADE DE
DOCTEUR DE
L'UNIVERSITÉ DE BORDEAUX

ÉCOLE DOCTORALE DES SCIENCES PHYSIQUES ET DE L'INGÉNIEUR
SPÉCIALITÉ ÉLECTRONIQUE

Par Boris MORET

**Amplificateur de puissance autonome pour applications
OFDM et beamforming de la 5G aux fréquences
millimétriques en technologie CMOS avancée**

Sous la direction de : Eric KERHERVE

Soutenue le 5 octobre 2017

Membres du jury :

M.	Jean-Marie PAILLOT	Professeur	Laboratoire XLIM	Président
M.	Jean-Louis CAZAUX	Ingénieur HDR	Thales Alenia Space	Rapporteur
M.	Yves LOUET	Professeur	Centrale Supélec	Rapporteur
Mme.	Nathalie DELTIMPLE	Maître conférence	Bordeaux INP	Examineur
M.	Vincent KNOPIK	Ingénieur	STMicroelectronics	Co-encadrant
M.	Eric KERHERVE	Professeur	Bordeaux INP	Directeur de thèse
M.	Philippe BERISSET	Ingénieur	CEA CESTA	Invité

Titre : Amplificateur de puissance autonome pour applications OFDM et beamforming de la 5G aux fréquences millimétriques en technologie CMOS avancée

Résumé :

Afin de répondre à la demande croissante du nombre d'objets connectés et de débits de données plus élevés, la cinquième génération de réseau mobile (5G) va être déployée. Pour répondre à ces défis, la 5G utilisera le beamforming pour améliorer la qualité de transmission et étendre la couverture du réseau. En raison du manque de spectre RF disponible en dessous de 6 GHz, l'industrie de la téléphonie mobile étudie actuellement les bandes de fréquences millimétriques en particulier autour de 28 GHz. L'utilisation de la technologie CMOS pour les applications 5G apparaît prometteuse pour le marché de masse que vise la 5G, d'autant qu'aujourd'hui la miniaturisation des transistors CMOS permet un fonctionnement compétitif aux fréquences millimétriques. Pour répondre à toutes les attentes de la 5G notamment en termes de fiabilité, de nouvelles idées en rupture, avec le self-healing et le self-contained, permettent d'utiliser au maximum les avantages de la technologie CMOS tout en proposant un fonctionnement fiable pour l'amplificateur. Dans le cadre du self-healing et du self-contained, plusieurs circuits sont intégrés sur silicium tel qu'un amplificateur intégrant un détecteur de puissance totalement non invasif pour le self-healing et un amplificateur équilibré pour le self-contained.

Mots clés :

Amplificateurs de puissance CMOS, autonome, 5G, beamforming, coupleur hybride.

Title : Self-contained Power Amplifier for OFDM and Beamforming 5G Applications at Millimeter-wave Frequencies in Advanced CMOS Technology

Abstract :

In order to meet the growing demand for more connected objects and higher data rates, the fifth generation of mobile network (5G) will be deployed. To address these challenges, the 5G will use beamforming to improve the transmission quality and extend the network coverage. Due to the lack of available RF spectrum below 6 GHz, the mobile industry is studying millimeter wave frequency bands in particular around 28 GHz. The use of CMOS technology for 5G applications is promising for the 5G mass market, especially nowadays the miniaturization of CMOS transistors allows competitive operation at millimeter frequencies. To meet all the expectations of the 5G especially in terms of reliability, new breakthrough ideas, with the self-healing and the self-contained, allow to use all the benefits of CMOS technology to the maximum while offering reliable operation for the amplifier. Within the framework of self-healing and self-contained, several circuits are integrated on silicon such as an amplifier integrated with a totally non-invasive power detector for self-healing and a balanced self-contained amplifier.

Keywords : CMOS power amplifiers, self-contained, 5G, beamforming, hybrid coupler.

Unité de recherche

*“When something is important enough,
you do it even if the odds are not in your favor.”*

Elon Musk

*«Lorsque quelque chose est assez important,
faites-le même si la chance n'est pas de votre côté.»*

Elon Musk

Table des matières

Chapitre I : Du réseau mobile de cinquième génération à l'amplificateur de puissance	19
I.1. Les radiocommunications sans fil de cinquième génération.....	20
I.1.1. Introduction.....	21
I.1.2. Applications visées pour le réseau de cinquième génération.....	21
I.1.3. Les besoins du réseau de cinquième génération.....	21
I.1.4. Bande de fréquences du réseau de cinquième génération	25
I.1.5. Réseau d'antennes et recombinaison spatiale de faisceaux	25
I.2. Émetteur-récepteur beamforming en technologie CMOS pour la 5G.....	26
I.2.1. Émetteur-récepteur beamforming.....	26
I.2.2. Emetteurs-récepteurs beamforming aux fréquences millimétriques.....	29
I.2.3. La technologie CMOS pour la 5G	32
I.2.4. Rôle de l'amplificateur de puissance dans un émetteur-récepteur.....	33
I.3. Les amplificateurs de puissance	34
I.3.1. Les paramètres caractérisant un amplificateur de puissance	34
I.3.2. Classes de fonctionnement d'un amplificateur de puissance.....	37
I.3.3. Contrainte en linéarité d'un amplificateur de puissance pour la 5G.	41
I.3.4. Fiabilité des amplificateurs de puissance CMOS	48
I.4. Etat de l'art des PA pour la 5G aux fréquences millimétriques.	52
I.4.1. Amplificateur de puissance hautement linéaire à 60GHz	52
I.4.2. Amplificateur de puissance basé sur topologie push-pull à 60GHz.....	54
I.4.3. Amplificateur de puissance à haut rendement à 28 GHz.....	56
I.4.4. Amplificateur de puissance cascode à 28GHz.....	57
I.4.5. Tableau comparatif et verrous technologiques	58
I.5. Conclusion	59
I.6. Références	60
I.7. Table des illustrations	63

Chapitre II : Du Self-healing au Self-contained.....	67
1. Introduction du chapitre	68
2. Self-healing.....	69
2.1. Introduction au self-healing.....	69
2.2. Principe du self-healing.....	70
2.3. Capteurs.....	71
2.3.1. Capteurs de puissance	73
2.4. Actionneurs.....	77
2.5. Convertisseurs de données et algorithmes d'optimisation	78
2.6. Etude d'amplificateur de puissance self-healing.....	79
2.7. Conclusion.....	81
2.8. Réalisation d'un capteur de puissance non invasif pour un PA self-healing.....	81
2.8.1. Introduction.....	82
2.8.2. Topologie du capteur de puissance	82
2.8.3. Mesure.....	86
2.8.4. Comparaison avec l'état de l'art.....	88
2.8.5. Conclusion	89
2.9. Conclusion.....	90
3. Self-contained et amplificateur équilibré	90
3.1. Introduction au self-contained	90
3.2. Le Coupleur Hybride : diviseur et combineur de puissance à 90°.....	92
3.3. Principe de fonctionnement d'un amplificateur équilibré	97
3.4. Conclusion.....	112
4. Conclusion du chapitre.....	113
5. Références	114
6. Table des illustrations.....	116

Chapitre III : Conception d'un amplificateur équilibré à 28GHz en technologie CMOS 28nm FD-SOI.....	117
1. Introduction du chapitre	118
2. Présentation de la technologie CMOS 28nm FD-SOI.....	118
2.1. Back-end Of line	118
2.2. Transistors FD-SOI.....	119
2.3. Transistors LVT.....	120
2.4. Polarisation segmentée	121
2.5. Généralité sur la conception des PAs.....	122
2.6. Choix du composant de puissance	123
3. Conception d'un amplificateur de puissance à 28 GHz en 28nm FD-SOI.....	125
3.1. Topologie du circuit	125
3.2. Mesure du PA individuel.....	130
4. Conception d'un amplificateur autonome.....	134
4.1. Conception de coupleurs hybrides	134
4.2. Conception de la résistance de ballast	147
4.3. Conception et mesure du PA équilibré à 28GHz en 28nm FD-SOI.....	148
5. Conclusion	154
6. Références	155
7. Table des illustrations.....	156
Conclusion générale et perspectives.....	159
Liste des travaux publiés.....	163

Table des illustrations

Figure I-1 : Évolution des réseaux mobiles.....	20
Figure I-2 : Applications de la 5G.....	21
Figure I-3 : Interopérabilité du réseau 5G.....	22
Figure I-4 : Besoins de la 5G	24
Figure I-5 : Spectre de fréquences pour la 5G.....	25
Figure I-6 : Utilisation du beamforming pour limiter les interférences.	26
Figure I-7 : Exemple d'application du beamforming	26
Figure I-8 : Schéma d'un émetteur beamforming.....	27
Figure I-9 : Schéma explicatif du fonctionnement du beamforming	28
Figure I-10 : Architecture superhétérodyne	29
Figure I-11 : Émetteur-récepteur superhétérodyne avec beamforming [8]	30
Figure I-12 : Diagramme de rayonnement de [8].....	30
Figure I-13 : Architecture homodyne ou à conversion directe.....	31
Figure I-14 : Émetteur-récepteur homodyne avec beamforming [10].....	32
Figure I-15 : Répartition de la consommation dans une station de base du réseau 4G [18].....	34
Figure I-16 : Bilan de puissance d'un PA.....	34
Figure I-17 : Réponse du PA avec un signal CW	36
Figure I-18 : Non-linéarités en amplitude et en phase	37
Figure I-20 : Zone de conduction du transistor en fonction de sa classe	38
Figure I-19 : Réseau I(V) avec les classes de fonctionnement sinusoïdal.....	39
Figure I-21 : PA en classe E à 60 GHz.....	40
Figure I-22 : PA en classe F 60 GHz.....	41
Figure I-23 : Définition de l'EVM dans le plan complexe.....	43
Figure I-24 : Spectre en sortie d'un amplificateur non-linéaire.....	44
Figure I-25 : Produits d'intermodulation d'ordre 3 en sortie d'un PA non-linéaire	46
Figure I-26 : Spectre en sortie d'un PA non-linéaire avec 2 tons appliqués en entrée	46
Figure I-27 : Représentation graphique de l'IP3.....	47
Figure I-28 : Remontées spectrales dans les bandes adjacentes (ACLR)	48
Figure I-29 : Réflexion sur la charge d'un amplificateur de puissance	49
Figure I-30 : Recombinaison de l'onde incidence et réfléchi en sortie du PA	50
Figure I-31 : Représentation graphique du TOS en fonction du ROS.....	51
Figure I-32 : Interférences entre les cellules d'amplification d'un réseau multi-antennes.....	52
Figure I-33 : PA hautement linéaire à 60 GHz [28].....	54
Figure I-34 : Performances du PA [28]	54
Figure I-35 : PA push-pull à 60 GHz [29]	55
Figure I-36 : Performances du PA [29]	55
Figure I-37 : PA à haut rendement à 28 GHz [14].....	56
Figure I-38 : Performance du PA [14].....	56

Figure I-39 : PA à base de cascode à 28 GHz [30].....	57
Figure I-40 : Performances du PA [30]	57
Figure II-1 : Diagramme de fonctionnement du self-healing.....	71
Figure II-2 : Capteurs pour le self-healing.....	72
Figure II-3 : Capteur de puissance [18].....	73
Figure II-4 : Détecteur de puissance [18]	74
Figure II-5 : Capteur de puissance [19].....	75
Figure II-6 : Détecteur de puissance de [19].....	76
Figure II-7 : Tension de sortie du détecteur de puissance en fonction de l'impédance au PA [19]	76
Figure II-8 : Actionneurs d'un PA self-healing	78
Figure II-9 : Schéma électrique du PA self-healing [18].....	79
Figure II-10 : (a) Schéma des cellules d'amplification et (b) algorithme d'optimisation de [18]	80
Figure II-11 : Intérêt du self-healing post-fabrication	81
Figure II-12 : Schéma électrique du PA et du capteur de puissance.....	83
Figure II-13 : BEOL de la H9-SOI et vue 3d du transformateur intégrant le capteur de puissance.....	84
Figure II-14 : Pertes d'insertion du transformateur avec et sans l'enroulement de détection	84
Figure II-15 : Schéma électrique du circuit de détection de puissance.....	85
Figure II-16 : Photomicrographie et mesures grand signal du PA à 5,8 GHz.....	86
Figure II-17 : Tension de sortie V_{det} du détecteur en fonction de la puissance de sortie	87
Figure II-18 : Erreur et tension de sortie du détecteur en fonction de la puissance de sortie	88
Figure II-19 : Consommation du détecteur en fonction de la puissance de sortie.....	88
Figure II-20 : Amplificateur équilibré utilisant des coupleurs hybrides à 90°	91
Figure II-21 : Coupleurs Hybrides en quadrature utilisés en diviseur et en combineur de puissance	93
Figure II-22 : Matrice [S] et schéma bloc d'un élément 4 ports	93
Figure II-23 : Symbole d'un coupleur directif anti-symétrique.....	95
Figure II-24 : Amplificateur équilibré et formes d'onde en tension	98
Figure II-25 : Amplificateur équilibré utilisant des coupleurs hybrides à 90°.....	99
Figure II-26 : Variation de la tension de sortie des amplificateurs en fonction de la phase du coefficient de réflexion en sortie de la structure équilibrée	104
Figure II-27 : Impédances des amplificateurs en quadrature (A et B) en fonction de l'impédance de sortie de la structure équilibrée (Load) sur l'abaque de Smith	107
Figure II-28 : Spectre en sortie d'un amplificateur simple (a) et en sortie d'une structure équilibrée (b).....	112
Figure III-1 : BEOL de la technologie CMOS 28 nm FD-SOI (à l'échelle).....	119
Figure III-2 : Schéma des transistors CMOS bulk et FD-SOI.....	119
Figure III-3 : Transistor avec polarisation du substrat.....	120
Figure III-4 : Dynamique de la tension de body V_{bb} pour les transistors LVT	120
Figure III-5 : Polarisation segmentée implémentée en technologie bulk et FD-SOI.....	121
Figure III-6 : Illustration de la polarisation segmentée.....	122
Figure III-7 : Structure mode commun	122
Figure III-8 : Structure différentielle.....	123

Figure III-9 : Topologies de la cellule de puissance.....	123
Figure III-10 : Schéma électrique du PA individuel.....	125
Figure III-11 : Schéma électrique de la cellule de puissance	126
Figure III-12 : Facteur de Rollet k en fonction de la capacité de neutrodynage	127
Figure III-13 : Layout des transistors NMOS et PMOS	128
Figure III-14 : Layout de la cellule de puissance	128
Figure III-15 : Capacité des plots RF.....	129
Figure III-16 : Vue 3d du combineur de sortie.....	129
Figure III-17 : Vue 3d du balun d'entrée.....	129
Figure III-18 : Encapsulation de la grille d'alimentation entre deux plans de masse.....	130
Figure III-19 : Vue 3D simplifiée du PA.....	130
Figure III-20 : Photographie du PA individuel	131
Figure III-21 : Paramètres S mesurés et simulés.....	131
Figure III-22 : Résultats de mesure et de simulation en large signal de l'amplificateur individuel..	132
Figure III-23 : Résultats de simulation en mode fort gain et en mode haute linéarité	133
Figure III-24 : Conversions AM-AM et AM-PM normalisées de l'amplificateur individuel.....	133
Figure III-25 : Modèle équivalent d'un coupleur hybride en éléments localisés	134
Figure III-26 : Abaque pour déterminer le couple (L,C) d'un coupleur hybride	136
Figure III-27 : Modèle idéal d'un coupleur hybride à 28 GHz	136
Figure III-28 : Caractérisation d'un coupleur hybride en quadrature.....	137
Figure III-29 : Conception d'un coupleur hybride à partir du modèle équivalent.....	138
Figure III-30 : Modélisation d'un élément élémentaire.....	139
Figure III-31 : Modèle RLCK d'un élément élémentaire	139
Figure III-32 : Variation de la différence de phase et de l'insertion en fonction de $\Gamma_{COUPLEUR}$	140
Figure III-33 : Evolution de la bande passante en fonction de l'impédance du coupleur	140
Figure III-34 : Mise en série de N éléments croisés.....	141
Figure III-35 : Evolution des caractéristique du coupleur en fonction de N	141
Figure III-36 : Rapports de forme du coupleur hybride.....	142
Figure III-37 : Caractéristiques prédites et simulées du coupleur hybride avec 29 éléments en série	143
Figure III-38 : Flot de conception du coupleur hybride	143
Figure III-39 : Vue 3D du coupleur hybride intégré dans l'amplificateur équilibré.....	144
Figure III-40 : Coupleur hybride reconfigurable à l'aide d'une banque de capacité.....	145
Figure III-41 : Evolution de la fréquence centrale en fonction du code binaire	146
Figure III-42 : Évolution du déphasage et des pertes du coupleur reconfigurable en fonction du code binaire	146
Figure III-43 : Vue 3D de la résistance de ballast réalisée dans les métaux B1 et B2	147
Figure III-44 : Résultats de mesure et de simulation de la résistance de ballast.....	148
Figure III-45 : Photographie de l'amplificateur équilibré	148
Figure III-46 : Résultats de mesure du PA équilibré	149
Figure III-47 : Mesure à 27 GHz du Gain, PAE et courant du PA équilibré en fonction de P_{out}	150

Figure III-48 : Résultats de simulation en mode fort gain et en mode haute linéarité du PA équilibré	150
Figure III-49 : Conversions AM-AM et AM-PM simulées et normalisées du PA équilibré.....	151
Figure III-50 : Banc de mesure loadpull	151
Figure III-51 : Points d'impédance présentés aux circuits	152
Figure III-52 : Variation du courant tiré par le PA en fonction du coefficient de réflexion de sortie	152
Figure IV-1 : Amplificateur équilibré intégrant un détecteur de crête et un capteur de température	161

Introduction générale

La cinquième génération de réseau mobile (5G) est prévue pour être déployée à l'horizon 2020. Il s'agit du plus ambitieux projet de réseau de communication sans fil jamais réalisé qui devra répondre aux attentes d'un marché de masse. Les dernières tendances quant aux spécifications mettent l'accent sur la densification du réseau, l'augmentation du débit de donnée et la réduction de la consommation d'énergie.

Le réseau actuel LTE-4G ne pourra pas subvenir aux attentes de cette nouvelle génération de communication, de ce fait les entreprises avec la collaboration des laboratoires de recherche axent leurs travaux sur la mise en place de nouveaux concepts. Dans le cas de la chaîne d'émission et plus particulièrement de l'amplificateur de puissance, le concept de "self-contained" est défini dans le but de maximiser les performances du système tout en assurant une bonne fiabilité. Ce principe est illustré dans ce manuscrit avec la conception d'un amplificateur équilibré en technologie CMOS dédiée aux applications beamforming et OFDM de la 5G. Ces travaux ont été effectués dans le cadre d'une thèse CIFRE avec la société STMicroelectronics et le laboratoire IMS de l'université de Bordeaux.

Le premier chapitre se concentre sur la description de la 5G. Il est nécessaire de bien comprendre les besoins et caractéristiques de cette nouvelle technologie de communication pour identifier les différentes contraintes liées à la conception d'un amplificateur de puissance. La forte capacité d'intégration des technologies CMOS permet de répondre au marché de masse qu'adresse la 5G. Mais, elles impliquent de fortes contraintes lors de la conception des amplificateurs de puissance. En effet, elles souffrent d'une faible tension de claquage et d'un faible gain aux fréquences millimétriques cependant des solutions existent pour y pallier. Ce chapitre présente également une étude des émetteurs-récepteurs multi-antennes pour mieux comprendre les contraintes liées à l'utilisation du beamforming, notamment sur le critère de fiabilité liée à la variation d'impédance d'antenne. Finalement, ce chapitre met en évidence les enjeux de la conception d'amplificateur de puissance pour répondre aux besoins de la 5G pour les applications beamforming et OFDM.

Pour satisfaire les besoins de la 5G en termes de performance et de fiabilité, de nouvelles approches sont utilisées afin de concevoir un amplificateur de puissance dans son environnement tout en maximisant les performances et en assurant un fonctionnement fiable. Le deuxième chapitre présente deux nouvelles méthodes de conception : le self-healing et le self-contained. Premièrement, le self-healing permet à l'amplificateur de s'adapter à son environnement en modifiant son fonctionnement à l'aide de capteurs. Dans ce cadre, un capteur de puissance est présenté pour être utilisé dans les PAs self-healing. Deuxièmement, le self-contained quant à lui permet de rendre l'amplificateur robuste aux variations de son environnement. La structure équilibrée d'amplificateur de puissance met en avant ce dernier concept en rendant le système robuste aux variations d'antennes.

Le troisième et dernier chapitre se concentre sur la conception d'un amplificateur équilibré à 28GHz en technologie 28nm FD-SOI CMOS qui illustre le concept de self-contained dans le cadre des applications beamforming de la 5G. Les éléments constituant cet amplificateur (coupleur hybride, amplificateur individuel et résistance adaptée) sont détaillés un à un. L'amplificateur individuel est conçu pour optimiser la linéarité afin de supporter les modulations OFDM de la 5G. Le coupleur hybride est réalisé en utilisant une nouvelle méthodologie de conception pour faciliter son intégration sur silicium. Le concept du self-contained est ensuite validé en mesure sur un banc de test loadpull pour émuler des variations d'impédance d'antenne. Ce manuscrit se conclut par la présentation de plusieurs perspectives sur la manière d'étendre le concept du self-contained à l'ensemble de l'amplificateur, et non seulement à sa sortie pour protéger le circuit des variations d'impédance d'antenne.

Chapitre I : Du réseau mobile de cinquième génération à l'amplificateur de puissance

Sommaire

I.1.	Les radiocommunications sans fil de cinquième génération.....	20
I.1.1.	Introduction	20
I.1.2.	Applications visées pour le réseau de cinquième génération.....	21
I.1.3.	Les besoins du réseau de cinquième génération.....	21
I.1.4.	Bande de fréquences du réseau de cinquième génération	25
I.1.5.	Réseau d'antennes et recombinaison spatiale de faisceaux	25
I.2.	Émetteur-récepteur beamforming en technologie CMOS pour la 5G.....	26
I.2.1.	Émetteur-récepteur beamforming.....	26
I.2.2.	Emetteurs-récepteurs beamforming aux fréquences millimétriques.....	29
I.2.3.	La technologie CMOS pour la 5G.....	32
I.2.4.	Rôle de l'amplificateur de puissance dans un émetteur-récepteur.....	33
I.3.	Les amplificateurs de puissance	34
I.3.1.	Les paramètres caractérisant un amplificateur de puissance.....	34
I.3.2.	Classes de fonctionnement d'un amplificateur de puissance.....	37
I.3.3.	Contrainte en linéarité d'un amplificateur de puissance pour la 5G.	41
I.3.4.	Fiabilité des amplificateurs de puissance CMOS	48
I.4.	Etat de l'art des PA pour la 5G aux fréquences millimétriques.	52
I.4.1.	Amplificateur de puissance hautement linéaire à 60GHz.....	52
I.4.2.	Amplificateur de puissance basé sur topologie push-pull à 60GHz.....	54
I.4.3.	Amplificateur de puissance à haut rendement à 28 GHz.....	56
I.4.4.	Amplificateur de puissance cascode à 28 GHz.....	57
I.4.5.	Tableau comparatif et verrous technologiques	58
I.5.	Conclusion	59
I.6.	Références	60
I.7.	Table des illustrations	63

I.1. Les radiocommunications sans fil de cinquième génération

I.1.1. Introduction

En seulement 20 ans, les réseaux de téléphonie mobile ont subi une transformation profonde en passant de la deuxième génération (2G) (communication vocale), à la troisième génération (3G) (communication vocale et transfert de données), puis à la quatrième génération (4G) (communication et transfert haut débit). En effet, d'un téléphone conçu à l'origine pour effectuer une conversation vocale entre deux utilisateurs sans fournir aucun autre service que le simple envoi/réception de messages textes, le smartphone moderne est devenu aujourd'hui un véritable centre de données portatif donnant accès à une multitude de services et d'applications (appareil photo, navigateur, internet, jeux). Cette généralisation des accès internet via le smartphone et l'arrivée des appels vidéo, poussent pour un débit de données encore plus conséquent.



Figure I-1 : Évolution des réseaux mobiles

Depuis 1979 avec le déploiement de la première génération (1G) de réseaux sans fil, principalement analogique, une nouvelle technologie est née tous les 10 ans (Figure I-1). La deuxième génération (2G) de réseaux mobile et le passage au numérique avec la création du standard GSM ont introduit de nouveaux services de transfert de données comme les SMS (Short Message Service). Néanmoins, la 2G ne pouvait pas encore répondre à la demande d'accès à internet depuis les téléphones portables. Ceci a motivé le développement de la 3G qui est arrivée sur le marché en 2001 avec les premiers smartphones. Puis en 2009, des débits de transferts de données beaucoup plus importants que ceux de la 3G ont pu être atteints avec la définition de la 4G permettant les appels vidéo et le transfert de fichiers beaucoup plus volumineux. Cependant, le réseau 4G ne peut pas répondre à la demande croissante du nombre d'objets connectés. C'est pourquoi l'industrie du téléphone mobile a choisi de développer le réseau de cinquième génération (5G) pour fournir une solution technique au problème que rencontre la 4G aujourd'hui.

Le concept de 5G regroupe à la fois une évolution des réseaux mobiles existants pour satisfaire les futures demandes en transfert de données, mais aussi une révolution avec la création d'une nouvelle technologie de communication plus compétitive, c'est-à-dire un réseau qui sera plus efficace et moins cher.

1.1.2. Applications visées pour le réseau de cinquième génération

La 5G fournira la connectivité sans fil pour un large éventail de nouvelles applications présentées sur la Figure I-2 : maison intelligente (domotique), sécurité routière et voiture autonome, E-santé, ville intelligente, contrôle de processus industriels, divertissement, et bien sûr l'internet des objets (Internet of Things – IoT).

“Tout et tout le monde sera connecté, partout, tout le temps”

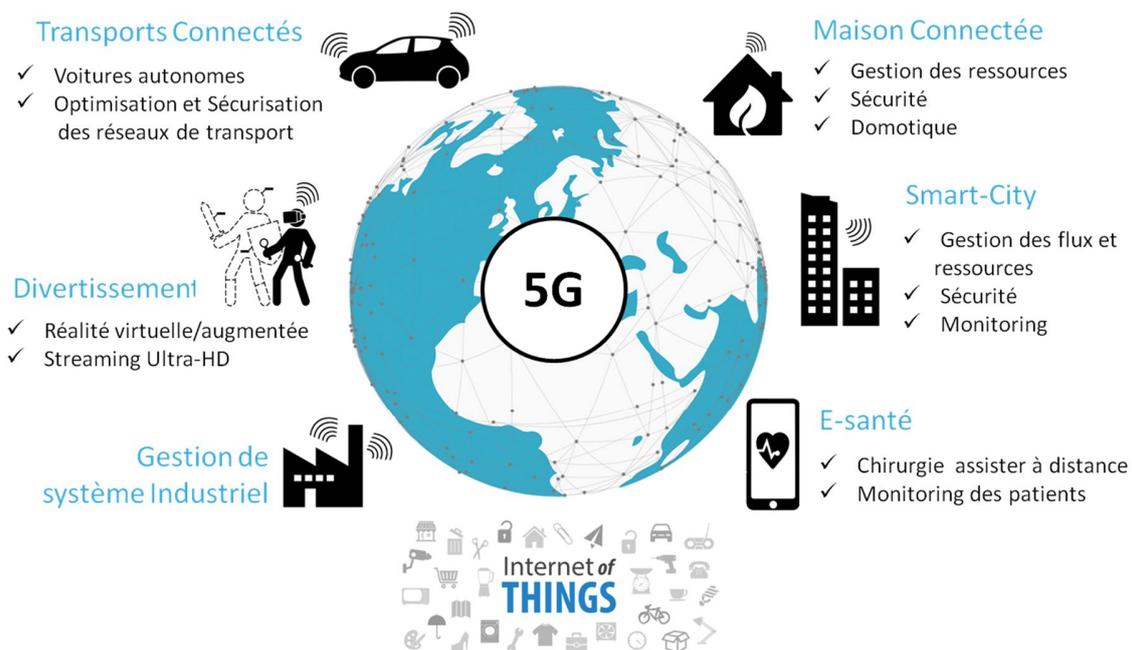


Figure I-2 : Applications de la 5G

1.1.3. Les besoins du réseau de cinquième génération

La 5G sera un élément clé de notre société hyperconnectée de demain. Afin de permettre la connectivité pour cette très large gamme d'applications, elle devra répondre à la croissance élevée du trafic et à la demande toujours plus importante de débit, ainsi qu'aux besoins de communications de haute fiabilité pour les applications critiques spécifiques comme pour les voitures autonomes. Elle devra également supporter un nombre considérable de périphériques connectés avec une très faible latence. Tout cela sera possible par l'amélioration de la technologie 4G combinée avec le développement des nouvelles technologies d'accès radio de la 5G [1], [2], [3], [4].

Interopérabilité

Assurer l'interopérabilité avec les générations passées de communications mobiles a été un principe clé de l'industrie des télécommunications depuis le développement du GSM. D'une manière similaire, le réseau 4G devra évoluer vers la 5G. Ce dernier continuera d'intégrer l'accès 4G (basé sur l'Orthogonal Frequency Division Multiplexing - OFDM) mais utilisera aussi de nouvelles technologies d'accès radio pour améliorer les performances du réseau, et ceci de manière transparente pour les utilisateurs.

Autour de 2020, une grande partie de la couverture sans fil disponible continuera d'être fournie par le réseau actuel 4G, et il est important que les opérateurs qui ont déployé ce réseau aient la possibilité de passer une partie - ou la totalité - de leurs bandes de fréquences vers la 5G. En parallèle, la technologie 4G continuera d'évoluer en tant que membre à part entière de la famille 5G. Le réseau 5G permettra la double connectivité entre la 4G fonctionnant dans les bandes inférieures à 6GHz et la 5G qui pourra aussi allouer les bandes de 6GHz à 100GHz comme illustré sur la Figure I-3.

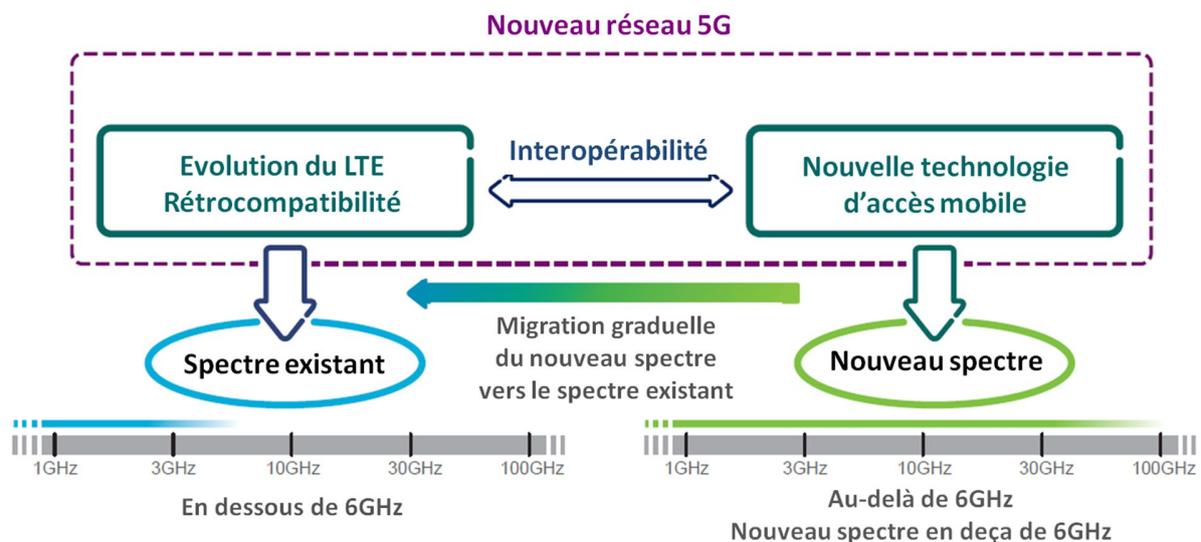


Figure I-3 : Interopérabilité du réseau 5G.

Capacité du Réseau et Internet des Objets (IoT)

Le réseau 5G devra supporter plus d'un milliard d'objets connectés, notamment avec l'arrivée de l'IoT, c'est-à-dire qu'il aura une capacité mille fois plus importante que les réseaux actuels [5]. Cette augmentation exponentielle des appareils connectés obligera le réseau à soutenir un nouveau paradigme avec la gestion d'un grand nombre d'appareils connectés sans compromettre la sécurité des données. De plus, le grand nombre de périphériques connectés défie sérieusement la capacité du réseau à gérer les connexions de tous ces appareils.

Débit et couverture réseau

Chaque nouvelle génération de communication mobile a été associée à une augmentation des débits de données par rapport à la génération précédente. Dans le passé, l'accent était principalement mis sur le débit de données maximum qui pouvait être atteint. Cependant, la 5G fera la distinction entre les différents débits pouvant effectivement être fournis en fonction des conditions réelles d'utilisation dans différents scénarios et environnements.

Pour cela, la 5G vise un débit de 10 Gb/s pour les utilisateurs fixes et de 1 Gb/s pour les utilisateurs en mouvement (par exemple dans un train). Le débit minimal envisagé en zone dense (environnement urbain) ne devra pas être en deçà de 100 Mb/s. Et finalement, la 5G devra garantir au moins 10 Mb/s presque partout, y compris dans les zones rurales peu peuplées.

Finalement, la 5G devra donner l'impression aux utilisateurs que la capacité du réseau est infinie. C'est-à-dire que le réseau pourra satisfaire n'importe quelle demande de transfert de données (aussi volumineux soit-il), peu importe l'endroit où se trouve l'utilisateur.

Latence du réseau

La très faible latence sera dictée par la nécessité de soutenir de nouvelles applications dites critiques. En effet, certains cas d'utilisation de la 5G envisagés, tels que la sécurité et le contrôle du trafic routier ou encore l'E-santé, nécessitent une latence beaucoup plus faible que les systèmes de communication actuels. Pour soutenir ces applications, la 5G devra permettre une connexion avec une latence maximale de 1 ms.

Fiabilité du réseau

En plus d'une très faible latence, la 5G devra également permettre une connectivité ultra-fiable. Pour les services critiques (sécurité routière, E-santé), la connectivité avec certaines caractéristiques, comme une latence maximale spécifique, ne devrait pas seulement être «généralement disponible», mais au contraire, la perte de connexion ou la mauvaise qualité des services doivent être extrêmement peu fréquentes, voire nulles.

Coût et consommation énergétique

Les appareils mobiles à faible coût et faible consommation d'énergie ont été une exigence clé du marché de masse de la téléphonie mobile depuis les premiers jours de la communication sans fil. Cependant, pour permettre l'existence de milliards de capteurs connectés sans fil de l'IoT, il faudra encore diminuer le coût des appareils ainsi que leur

consommation énergétique. Pour cela, les appareils 5G devront être disponibles à bas prix et avec une durée d'utilisation de la batterie plus importante qu'actuellement (plusieurs années sans recharge pour les réseaux de capteurs par exemple). En outre, il y a une forte demande de la part des utilisateurs de smartphone d'étendre la durée d'utilisation de la batterie à plus d'une journée.

Alors que la consommation d'énergie de l'appareil a toujours été une priorité, l'efficacité énergétique du côté du réseau a récemment été mise en avant. En effet, l'efficacité énergétique du réseau est un élément important dans la réduction des coûts d'exploitation. Le réseau 5G devra fournir des transferts de données à des prix par bit délivré beaucoup plus bas par rapport aux réseaux actuels.

De plus, améliorer l'efficacité énergétique du réseau permettra le déploiement hors réseau tel que les zones rurales qui pourraient alors reposer sur une alimentation avec des panneaux solaires, permettant ainsi une connectivité sans fil partout même dans les zones les plus reculées.

Finalement, la 5G devra s'authentifier comme une technologie verte, en réduisant de 90 % la consommation d'énergie notamment des centres de données et des composants électriques.

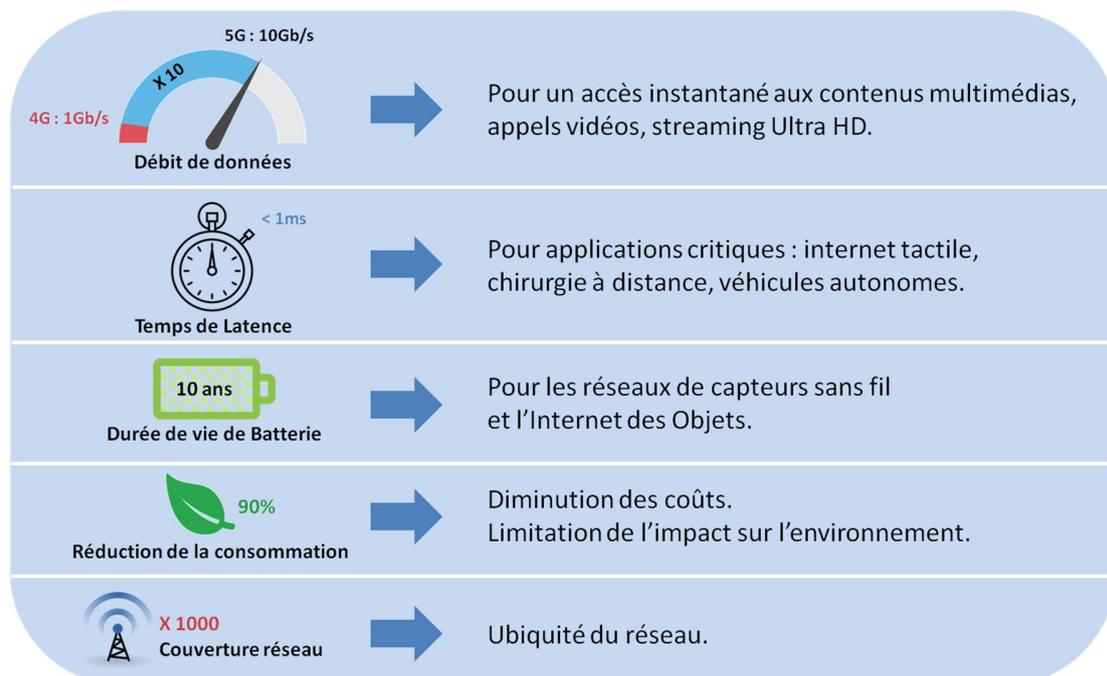


Figure I-4 : Besoins de la 5G

I.1.4. Bande de fréquences du réseau de cinquième génération

Dans le but de supporter un trafic toujours plus important et une demande en bande passante toujours plus grande. La 5G devra étendre sa bande de fréquences au-delà des bandes utilisées habituellement dans les communications mobiles. Cela inclut aussi bien les bandes de fréquences en deçà de 6 GHz que les fréquences millimétriques.

Toutefois, un spectre "officiel" pour la 5G est encore à identifier par les organismes de réglementation. En effet durant la conférence "World Radiocommunication Conference" qui s'est tenue à Genève en 2015 (WRC-2015), l'Union Internationale des Télécommunications (International Telecommunication Union - ITU) met en avant les gammes de fréquences comprises entre 24 GHz et 86 GHz (avec un intérêt particulier pour la bande de fréquence autour de 28 GHz) pour le développement de la future 5G [6]. Mais à ce jour, l'industrie du téléphone mobile reste vague sur un choix particulier, et l'ensemble des bandes de fréquences entre 1 GHz et 100 GHz sont encore en cours d'examen.

Comme présentée sur la Figure I-5, la partie inférieure de cette gamme de fréquences, en dessous de 30 GHz, est préférée du point de vue des propriétés de propagation. De plus, il est important de comprendre que les hautes fréquences, en particulier au-dessus de 10 GHz, peuvent servir de complément aux bandes de fréquences inférieures, et seront principalement utilisées pour fournir une capacité supplémentaire au système et une transmission très large bande pour des débits de données plus importants. Les fréquences millimétriques quant à elles peuvent être utilisées pour les applications en intérieur pour fournir des connexions très haut débit.

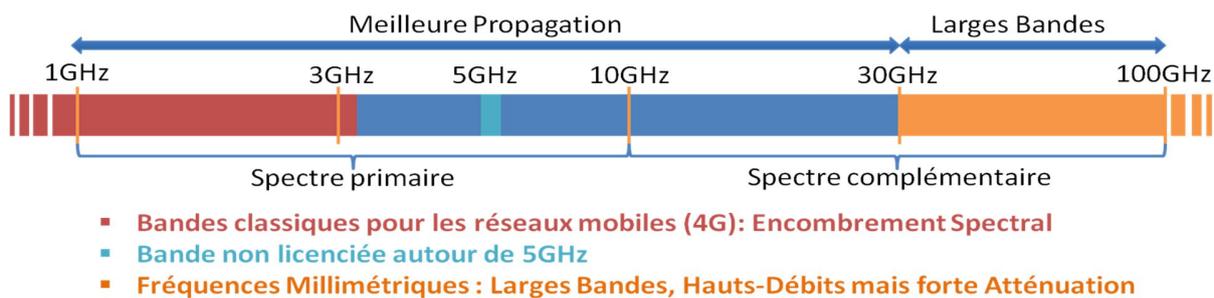


Figure I-5 : Spectre de fréquences pour la 5G.

I.1.5. Réseau d'antennes et recombinaison spatiale de faisceaux

Pour assurer, aux fréquences millimétriques, une connexion haut débit et l'ubiquité du réseau en milieu urbain, la 5G utilisera la technologie "massive MIMO" (Multiple Input Multiple Output) à l'aide de réseaux multi-antennes.

De plus, l'utilisation du beamforming (recombinaison de faisceaux) améliorera le transfert d'énergie entre l'émetteur et le récepteur [7] et permettra également d'améliorer l'environnement radio en limitant les interférences entre les utilisateurs (Figure I-6).

L'utilisation du beamforming sera également une solution importante pour les fréquences inférieures pour étendre la couverture réseau et faciliter le déploiement en zones rurales.

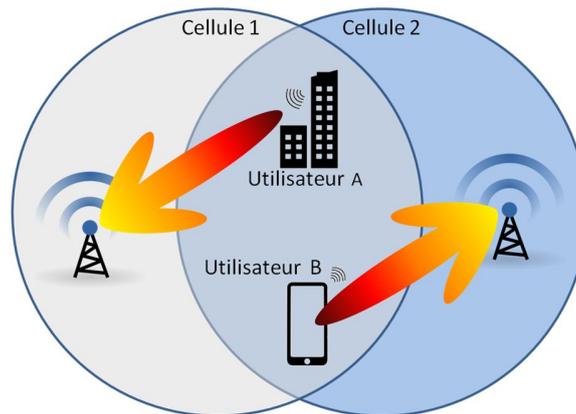


Figure I-6 : Utilisation du beamforming pour limiter les interférences.

I.2. Émetteur-récepteur beamforming en technologie CMOS pour la 5G

I.2.1. Émetteur-récepteur beamforming

Comme, introduits précédemment, les réseaux beamforming combinent dans l'espace les signaux provenant de plusieurs antennes permettant ainsi de contrôler l'orientation du faisceau. De nos jours, il est principalement utilisé dans l'armée avec les radars et le spatial avec les satellites. La Figure I-7 montre deux exemples d'application beamforming : le premier est un récepteur radar utilisant un réseau d'antennes encasté dans le nez d'un avion militaire et le deuxième un émetteur multi-antennes sur un satellite de télécommunication.



a) Radar RBE2 du Rafale



b) Réseau d'antennes d'un satellite

Figure I-7 : Exemple d'application du beamforming

Le faisceau obtenu dans les réseaux beamforming est électriquement orientable, ce qui signifie que les antennes utilisées pour recombinaison des signaux sont fixes, c'est-à-dire qu'elles n'ont pas besoin d'être mécaniquement orientées pour diriger le faisceau comme il serait nécessaire de le faire avec une seule antenne classique. Ce concept permet d'éliminer tous les problèmes liés au mouvement mécanique dans l'espace. En effet, pour les satellites, lorsque l'antenne est montée sur une plate-forme mobile pour orienter le faisceau (au lieu d'utiliser le beamforming), il faudrait pour chaque mouvement générer une masse égale et opposée à ce déplacement afin de maintenir la stabilité du satellite.

Le principe du beamforming est de synthétiser un champ électrique contrôlé en phase et en amplitude grâce à un réseau d'antennes. Pour cela, comme illustré sur la Figure I-8, le signal à émettre est réparti sur plusieurs cellules d'amplification à l'aide d'un diviseur de puissance. Ensuite, chaque cellule d'amplification est composée d'un déphaseur suivi d'un amplificateur de puissance, d'un réseau d'adaptation et d'une antenne. Finalement, le signal émis par chaque antenne individuelle est recombinaison dans l'air pour donner un faisceau unique et orientable dans l'espace.

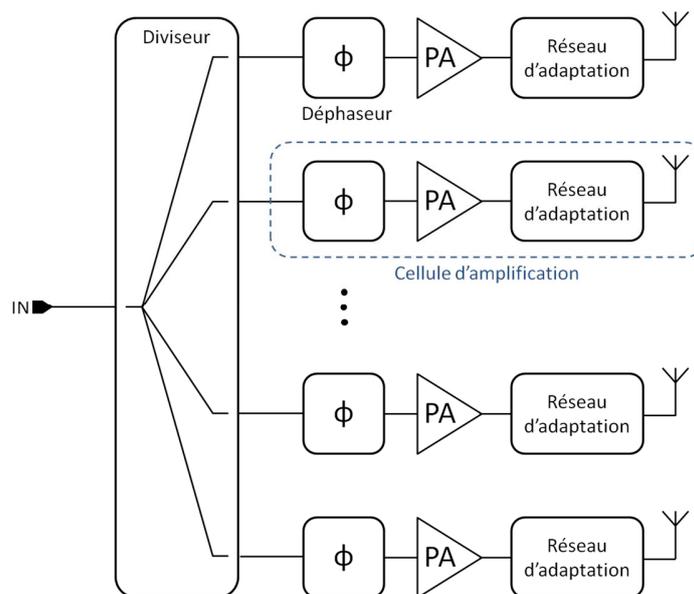


Figure I-8 : Schéma d'un émetteur beamforming

L'ajout d'un décalage en phase sur chaque cellule d'amplification du réseau permet de contrôler l'orientation du faisceau en sortie comme illustré sur la Figure I-9.

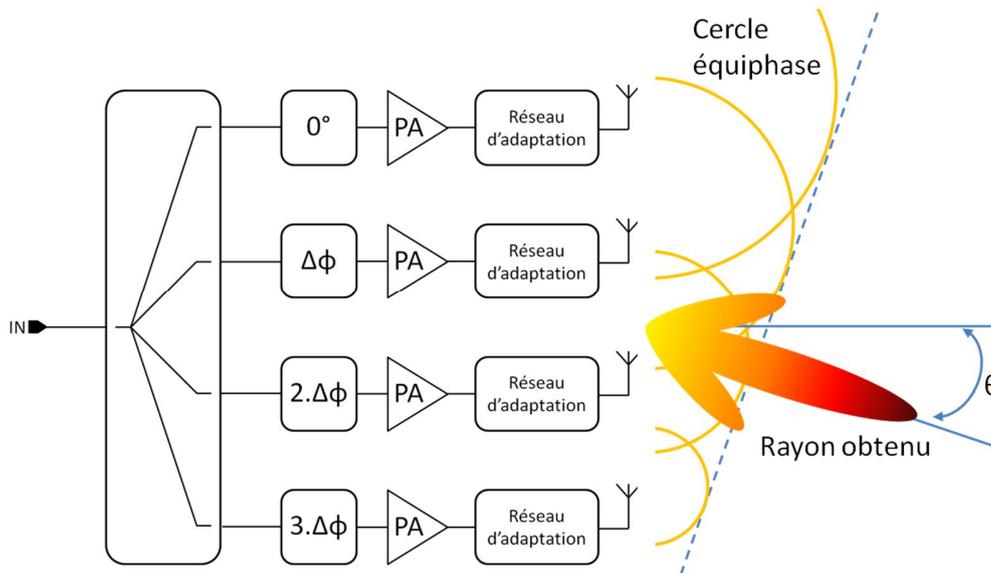


Figure I-9 : Schéma explicatif du fonctionnement du beamforming

Le beamforming apporte de nombreux avantages. Tout d'abord, il permet de concentrer la puissance du signal dans la direction du récepteur. Le gain ainsi obtenu améliore la qualité de la transmission, et donc le rapport signal/bruit. De plus, l'orientation du faisceau se faisant électriquement à l'aide de déphaseurs variables (donc sans repositionnement mécanique), elle est très rapide, voire instantanée à l'échelle humaine. Alors qu'un mouvement mécanique serait beaucoup plus lent avec une antenne unique.

Par sa nature, un réseau beamforming présente une redondance qui le rend plus fiable. En effet, dans le système complet, si une cellule d'amplification cesse de fonctionner, toutes les autres cellules continueront d'opérer normalement et le modèle collectif ne sera que légèrement impacté. Néanmoins, aux fréquences millimétriques, contrôler les différences de phase entre chaque cellule reste difficile, et il faut également faire en sorte que chaque cellule soit clairement centrée pour garantir les performances de l'amplificateur total. En effet, un couplage peut exister entre les différentes cellules pouvant poser problème car le fonctionnement d'une cellule d'amplification individuelle peut être impacté par les autres cellules avoisinantes et ainsi créer une onde stationnaire en sortie de l'amplificateur.

Jusqu'à présent, il y a peu d'applications pour la grande distribution, à l'exception des routeurs WiFi les plus récents. En effet, les systèmes beamforming peuvent être très coûteux, en raison du grand nombre de déphaseurs et d'amplificateurs de puissance nécessaires. En plus de la gestion du décalage en phase de chaque cellule, il faut s'assurer en émission que chaque amplificateur de puissance fonctionne correctement dans cet environnement changeant.

I.2.2. Émetteurs-récepteurs beamforming aux fréquences millimétriques

Tout d'abord, les architectures d'émetteur-récepteur aux fréquences millimétriques proposées dans la littérature sont principalement basées sur deux structures : superhétérodynes et homodynes. Sur ces deux architectures, on trouve une partie analogique pour le traitement en bande de base, un oscillateur local (Local Oscillator - LO) avec une boucle à verrouillage de phase (Phased Locked Loop - PLL) pour la génération de la fréquence, des mélangeurs RF pour la conversion en fréquence et un amplificateur de puissance. Les données numériques I et Q générées par le DSP (Digital Signal Processor) sont converties en signaux continus grâce à des convertisseurs numériques-analogiques DACs (Digital to Analog Converter). Ces signaux sont ensuite modulés sur une fréquence porteuse grâce aux mélangeurs avant d'être amplifiés par le PA puis transmis par l'antenne.

Émetteurs-récepteurs superhétérodynes

L'architecture d'émetteur-récepteur la plus courante est la topologie superhétérodyne présentée sur la Figure I-10. Le signal en bande de base est amené en deux temps à la fréquence porteuse RF. Il est d'abord porté à une fréquence intermédiaire IF fixée à la moitié de la fréquence f_0 de l'oscillateur local (LO). Ensuite, la fréquence IF est transposée à la fréquence RF par la multiplication suivante : $f_{RF}=3/2.f_0$ (dans l'exemple utilisé). La fréquence f_0 est choisie bien plus basse que la fréquence RF, ce qui permet de faciliter la conception du circuit pour la synthèse de fréquence, mais en contrepartie nécessite des filtres supplémentaires pour rejeter les fréquences images.

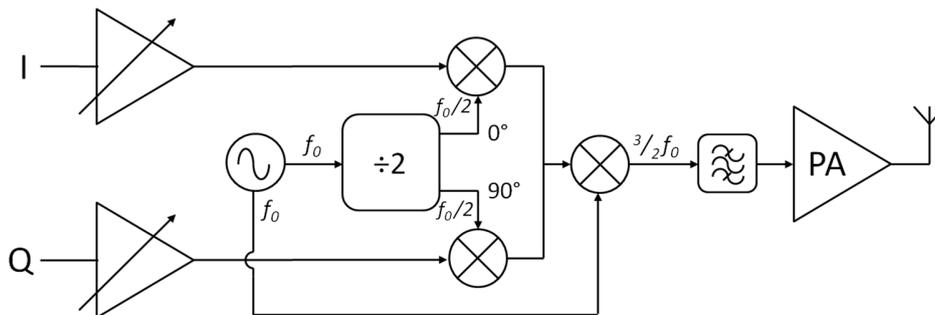
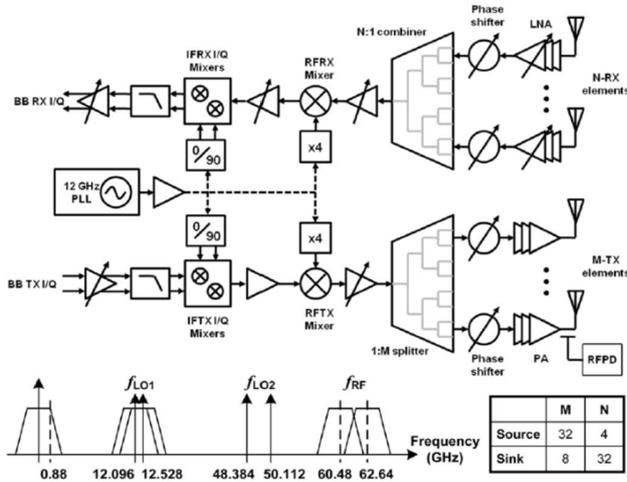
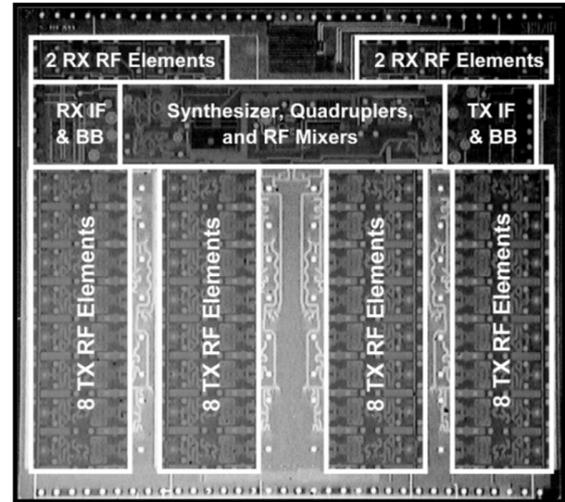


Figure I-10 : Architecture superhétérodyne

Un exemple de ce type d'émetteur-récepteur superhétérodyne intégrant du beamforming fabriqué en technologie CMOS 65 nm est illustré sur le Figure I-11. Il couvre la bande de fréquences de 59,40 GHz à 63,72 GHz pour allouer le standard WirelessHD. Il est composé de 32 cellules d'amplification en émission et de 4 cellules en réception.



a) Schéma électrique



b) Photographie

Figure I-11 : Émetteur-récepteur superhétérodyne avec beamforming [8]

Dans cet exemple, les PAs présents sur chaque cellule du réseau beamforming permettent de délivrer à chacune des antennes une puissance linéaire de 9 dBm avec un gain de 22 dB sur une bande de fréquences de 8 GHz. Les PAs ont été conçus pour proposer un compromis entre la linéarité et le rendement qui atteint un maximum de 22 %. Sur chaque cellule, un détecteur de puissance a été ajouté afin de contrôler la puissance transmise à chaque antenne. L'émetteur et le récepteur sont composés de 32 et de 4 cellules respectivement. Les déphaseurs permettent d'ajuster le diagramme de rayonnement du réseau d'antennes comme illustré sur la Figure I-12.

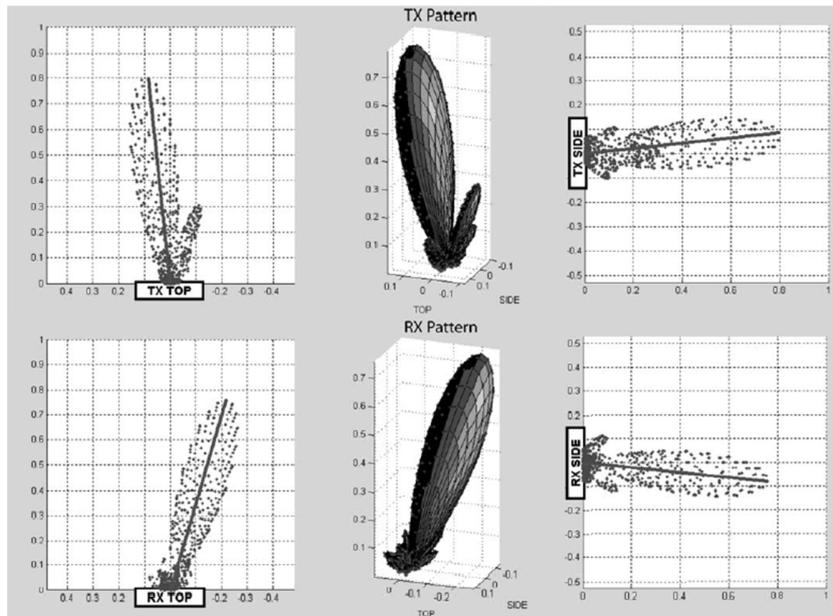


Figure I-12 : Diagramme de rayonnement de [8]

Émetteurs-récepteurs homodynes

Pour supprimer le problème des fréquences images, les études sur les émetteurs ont mené à l'architecture homodyne, appelée aussi conversion directe ou encore Zero-IF (Zero-Intermediate Frequency). Contrairement à l'architecture superhétérodyne, le signal est directement amené à la fréquence à laquelle il sera transmis. Cependant, afin de supprimer correctement la fréquence image, la quadrature de phase doit être parfaitement maîtrisée.

Comme illustré sur la Figure I-13, le signal en bande de base est directement modulé à la fréquence f_0 d'émission grâce à deux mélangeurs en quadrature et d'une PLL avec un oscillateur local pour générer la fréquence f_0 .

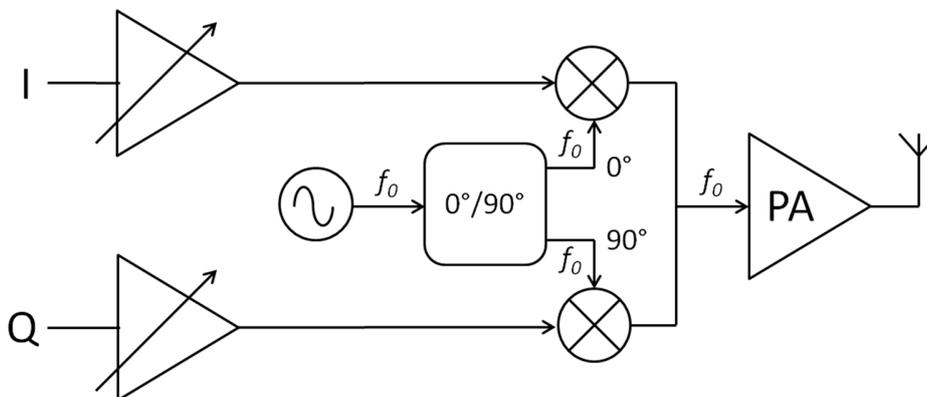


Figure I-13 : Architecture homodyne ou à conversion directe

Cependant, un des problèmes bien connus de cette architecture est le phénomène de "pulling" du VCO (Voltage Controlled Oscillator) de la PLL [9]. En effet, le VCO et le PA fonctionnent à des fréquences proches et peuvent par leur proximité se coupler via le substrat, et quand deux systèmes oscillants sont trop proches, ils ont tendance à s'accorder par couplage. De plus, le signal de sortie du PA ayant une puissance de sortie bien supérieure à celle de l'oscillateur local, c'est ce dernier qui peut se retrouver décalé en fréquence. Il faut donc veiller à ce que ces éléments ne soient pas trop proches bien qu'il soit quasiment impossible d'éliminer totalement ce couplage.

Un exemple de ce type d'émetteur-récepteur homodyne intégrant du beamforming fabriqué en technologie CMOS 65 nm est illustré sur le Figure I-14. Il est composé de 4 cellules en émission comme en réception.

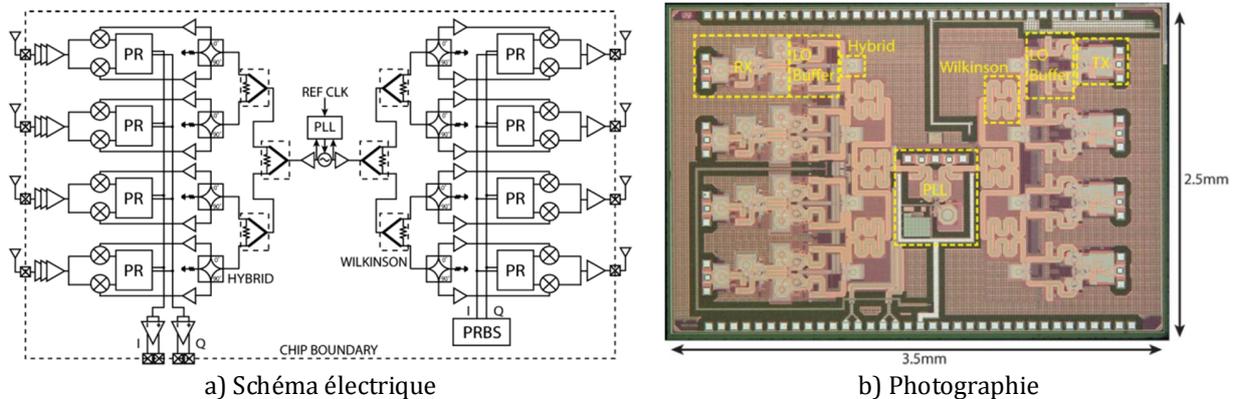


Figure I-14 : Émetteur-récepteur homodyne avec beamforming [10]

Sur la partie émission, chaque amplificateur de puissance permet de délivrer une puissance de saturation de -1,5 dBm avec un gain de 24 dB sur une bande de fréquences de 8 GHz. Chaque cellule d'amplification consomme 27 mW.

1.2.3. La technologie CMOS pour la 5G

Comme vu dans le début de ce chapitre, la 5G adresse un marché de masse pour des bandes de fréquences allant de 1 GHz à 100 GHz. La technologie CMOS apparaît naturellement comme un bon candidat pour répondre à ces besoins. En effet, elle présente une très forte capacité d'intégration avec un coût de production plus faible que les technologies III-V comme l'AsGa et l'InP, ou encore que la technologie silicium SiGe. De plus, ces technologies restent plus onéreuses avec une capacité de production et d'intégration plus faible, et sont donc moins intéressantes pour ce type de marché (même si pour l'instant l'AsGa est fortement utilisé dans les téléphones mobiles).

Cependant, les technologies CMOS ont longtemps été réservées à la conception numérique. Mais grâce à l'amélioration des performances sur silicium avec la miniaturisation des transistors, il est désormais possible d'intégrer la majeure partie des blocs RF en technologie CMOS (mélangeur, LNA, PLL, etc.). Néanmoins, l'amplificateur de puissance constitue l'un des derniers verrous technologiques (avec les filtres) pour réaliser une intégration totale d'émetteur-récepteur sur une puce unique appelée SoC (System on Chip). Ceci permettrait de diminuer significativement le coût de fabrication des émetteurs-récepteurs.

En effet, l'amplificateur de puissance reste un circuit difficile à implémenter sur silicium principalement à cause des faibles tensions de claquage des transistors CMOS limitant la puissance de sortie des PAs. À cela s'ajoute le faible gain disponible par transistor aux fréquences millimétriques, augmentant les contraintes en linéarité liées aux modulations complexes utilisées par les réseaux actuels.

De plus, avec la très forte demande de produits en CMOS, l'industrie du semi-conducteur ne cesse de miniaturiser les transistors pour augmenter les fréquences f_t et f_{max} , et ainsi améliorer les performances RF des transistors. Par exemple, l'ITRS (International Technology Roadmap for Semiconductor) estime que la fréquence de transition f_t des transistors CMOS dépassera le térahertz d'ici deux ans (2019).

Cependant, ces limitations (faible puissance, faible gain) de la technologie CMOS pour réaliser des amplificateurs de puissance ne sont qu'apparentes. En effet, aux fréquences millimétriques des techniques de recombinaison de puissance existent et permettent d'augmenter la puissance de sortie délivrée par les PAs CMOS [11,12]. Il est également possible d'améliorer la linéarité de ces derniers en utilisant des techniques de type Doherty [13] ou de polarisation segmentée [14].

De plus, pour répondre au besoin de connexion ultra-fiable imposée pour certaines applications de la 5G, de nouvelles manières d'appréhender l'amplificateur de puissance dans son environnement voient le jour avec le *self-healing* (qui peut être traduit en français par « autocuratif ») [15] ou encore le *self-contained* (qui peut être traduit par « autonome » ou « auto-adaptable ») [16] permettant d'assurer un fonctionnement fiable pour l'amplificateur dans son environnement changeant.

Le self-healing est une méthode qui permet d'atténuer l'impact des variations de l'environnement du PA en identifiant toutes les dégradations de ses performances et en modifiant en conséquence le circuit, afin d'assurer le fonctionnement correct de l'amplificateur en fonction de son environnement.

À l'inverse du self-healing, le self-contained met en avant l'idée de rendre le circuit indépendant, robuste aux variations de son environnement, le rendant ainsi autonome.

1.2.4. Rôle de l'amplificateur de puissance dans un émetteur-récepteur

Comme vu précédemment, le PA est le dernier bloc RF avant l'antenne. Il a pour but d'apporter suffisamment de puissance au signal transmis par le biais de l'antenne. Par son rôle, le PA est un contributeur important dans la consommation d'énergie d'une chaîne de transmission RF. En effet, il peut représenter jusqu'à 60 % de la puissance dissipée totale [17]. En outre, dans les réseaux beamforming sa contribution sera d'autant plus importante que le nombre total de cellules amplificatrices sera grand.

De plus, dans la course au débit de données toujours plus important, les modulations utilisées par les standards imposent des contraintes en linéarité toujours plus grandes, ce qui a pour conséquence d'augmenter la consommation des PAs.

La Figure I-15 montre la répartition de la consommation en énergie entre les différents blocs actifs constituant une station de base du réseau 4G dédié au backhauling entre les macrocells (< 10 km). L'amplificateur de puissance représente à lui seul 57 % de la puissance totale consommée par une station de base [18].

Par conséquent, la consommation du PA impacte directement la durée d'utilisation de la batterie des terminaux mobiles, et à l'heure actuelle, constitue donc un enjeu majeur pour la 5G.

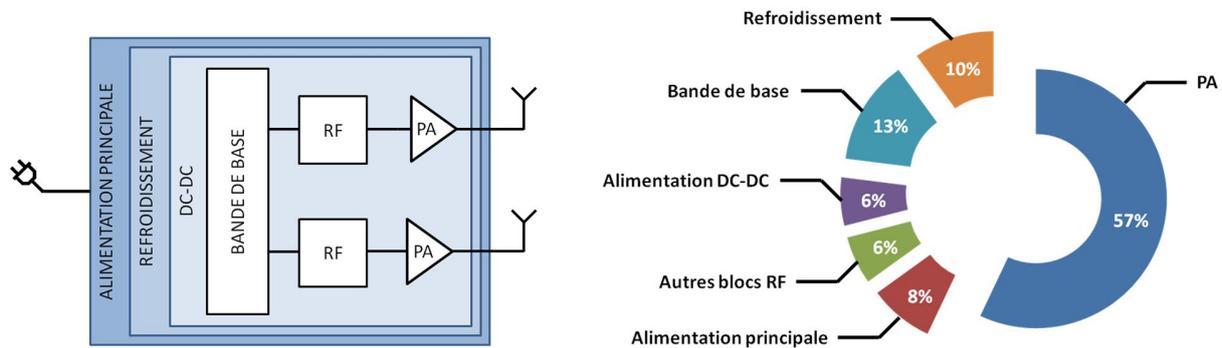


Figure I-15 : Répartition de la consommation dans une station de base du réseau 4G [18]

I.3. Les amplificateurs de puissance

I.3.1. Les paramètres caractérisant un amplificateur de puissance

Pour caractériser le fonctionnement d'un amplificateur de puissance, il est nécessaire de définir plusieurs paramètres clés comme le gain en puissance, la puissance de sortie saturée, le rendement, la linéarité, la bande passante. Ces derniers servent à définir les performances d'un PA pour finalement les comparer entre eux et les classer dans l'état de l'art.

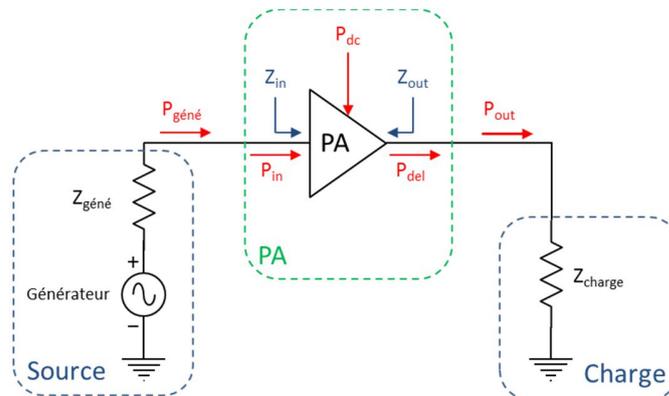


Figure I-16 : Bilan de puissance d'un PA

Avec :

$P_{géné}$: la puissance délivrée par le générateur

P_{in} : la puissance fournie au PA

P_{del} : la puissance de sortie délivrée par le PA

P_{out} : la puissance de sortie fournie à la charge

Z_{in} et Z_{out} : les impédances d'entrée et de sortie du PA

$Z_{géné}$: l'impédance du générateur (généralement 50 Ω)

Z_{charge} : l'impédance de la charge en sortie du PA

Les différents gains en puissance

Le gain en puissance est le rapport entre la puissance du signal en sortie et celle du signal en entrée du PA. On peut distinguer trois gains. En effet, les pertes dues aux désadaptations d'antenne peuvent être ou non prises en compte dans le calcul du gain, on distingue alors :

- Le gain opérant du PA G_{op} défini par l'équation (I-1) :

$$G_{op} = \frac{P_{out}}{P_{in}} \quad (I-1)$$

- Le gain disponible G_{disp} , qui prend en compte l'adaptation en entrée du PA, défini par l'équation (I-2) :

$$G_{disp} = \frac{P_{del}}{P_{géné}} \quad (I-2)$$

- le gain transconducicque G_{trans} , qui permet de prendre en compte à la fois les pertes d'adaptation en entrée et en sortie, défini par l'équation (I-3) :

$$G_{trans} = \frac{P_{out}}{P_{géné}} \quad (I-3)$$

Le rendement

L'autonomie des batteries des smartphones a toujours été un point clé de l'industrie de la téléphonie mobile et de ce fait le PA doit délivrer de la puissance à la charge en consommant le moins d'énergie possible. C'est pourquoi le rendement est primordial dès lors que l'on conçoit un PA pour les applications 5G. Il peut être défini par l'équation (I-4) appelée PAE (Power Added Efficiency) :

$$PAE = 100 * \frac{P_{out} - P_{géné}}{P_{dc}} \quad (I-4)$$

La linéarité

En premier lieu pour caractériser un amplificateur de puissance, un signal sinusoïdal CW (Continuous Wave) est appliqué à l'entrée du PA, tout en effectuant un balayage en puissance de P_{in} comme montré sur la Figure I-17.

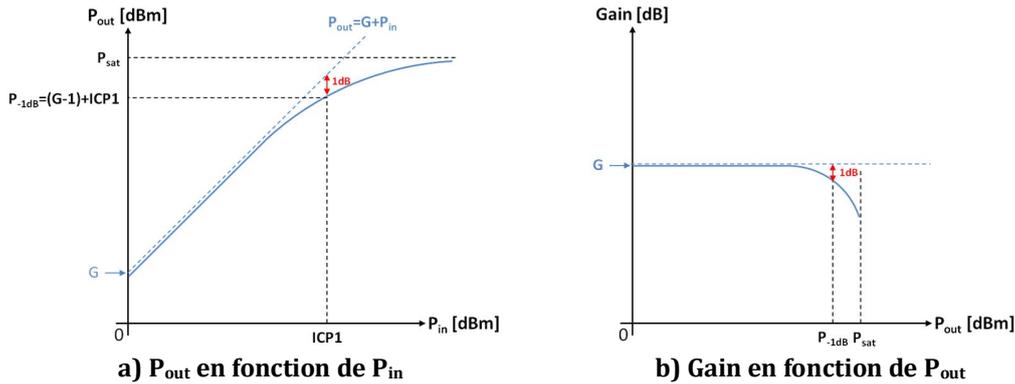


Figure I-17 : Réponse du PA avec un signal CW

Le fonctionnement du PA est linéaire quand la puissance de sortie est proportionnelle à celle d'entrée d'un facteur G qui est le gain linéaire du PA et peut être défini par l'équation (I-5) :

$$P_{out} = G * P_{in} \quad (I-5)$$

ou encore en dB par l'équation (I-6) :

$$P_{out}[dBm] = G[dB] + P_{in}[dB] \quad (I-6)$$

L'amplificateur devient non-linéaire quand le gain G commence à décroître. Le point de fonctionnement où le gain chute de 1 dB par rapport au gain linéaire est appelé point de compression à 1 dB. La puissance de sortie à ce point est nommée puissance de sortie à 1 dB de compression du gain, et est notée : P_{-1db} (ou encore $OCP1$ pour 1 dB Output Compression Point). La puissance d'entrée au point de compression est notée : $ICP1$ (1 dB Input Compression Point).

Ces non-linéarités sur l'amplitude du signal de sortie sont aussi dénommées par le terme de conversion AM/AM. De plus, en traçant la phase du signal de sortie en fonction de la puissance du signal d'entrée, un second type de non-linéarité AM/PM est mis en évidence (conversion Amplitude/Phase). Ces deux types de non-linéarité engendrent donc une déformation du signal de sortie en amplitude et en phase qui peut être quantifiée avec l'EVM (Error Vector Magnitude) ou encore l'ACLR (Adjacent Channel Leakage Ratio), paramètres qui seront détaillés plus loin.

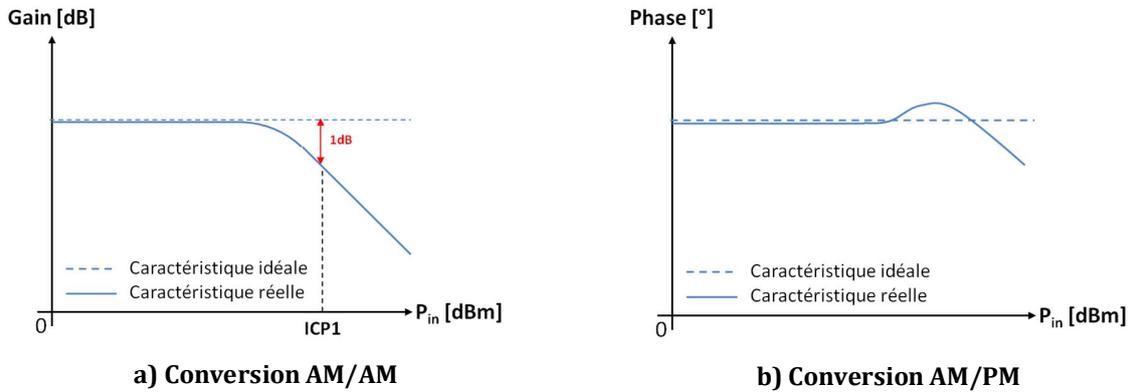


Figure I-18 : Non-linéarités en amplitude et en phase

I.3.2. Classes de fonctionnement d'un amplificateur de puissance

Les PAs sont classifiés par rapport à leur classe de fonctionnement qui dépend du comportement des transistors. Ces classes sont séparées en deux catégories :

- Les classes sinusoïdales A, B, AB et C où le transistor se comporte comme une source de courant continu et la puissance de sortie est proportionnelle à la puissance d'entrée.
- Les classes commutées dites à haut rendement D, E et F (et d'autres comme F-1, J, etc.) où le transistor se comporte comme un interrupteur. La puissance de sortie n'est alors plus une fonction linéaire de la puissance d'entrée.

Les Classes sinusoïdales

Classe A

En classe A, les transistors conduisent durant toute la période du signal sinusoïdal d'entrée. Le point de repos de cet amplificateur est choisi au milieu de la droite de charge. Nous avons alors une puissance de sortie maximale, si la charge est judicieusement choisie pour être adaptée au transistor. En revanche, le rendement d'un amplificateur de classe A ne dépasse pas 50 % en théorie comme montrée avec l'équation (I-7) :

$$\eta_{classe A} = \frac{P_{out\ classe\ A}}{P_{dc}} = \frac{\frac{1}{4}(V_{dd} - V_{coude}) * I_{max}}{\frac{1}{2}V_{dd} * I_{max}} \approx 50\% \quad (I-7)$$

Avec :

V_{dd} : la tension d'alimentation

V_{coude} : la tension de coude

I_{max} : le courant max de drain

Classe B

Contrairement à la classe A, en classe B les transistors ne conduisent que la moitié de la période du signal d'entrée. Pour cela, les transistors sont polarisés à la tension de seuil notée V_{th} . Ce mode de fonctionnement est souvent utilisé dans les structures dites push-pull qui seront détaillées par la suite. En théorie, le rendement maximum est de 78,5 % d'après l'équation (I-8).

$$\eta_{classe B} = \frac{P_{out\ classe\ B}}{P_{dc}} = \frac{\frac{1}{4}(V_{dd} - V_{coude}) * I_{max}}{\frac{\pi}{V_{dd} * I_{max}}} \approx 78,5\ \% \quad (I-8)$$

Classe AB

Comme son nom l'indique, la classe AB se situe entre la classe A et la classe B. Ce type d'amplificateur est très utilisé car il constitue un compromis intéressant entre les classes A et B en termes de linéarité et de rendement. Elle est beaucoup plus flexible au niveau de ses performances suivant l'application pour laquelle elle est choisie. Il est donc possible d'avoir avec ce type d'amplificateur un rendement théorique compris entre 50 % et 78,5 % comme le montre l'équation (I-9).

$$\eta_{classe\ AB} = \frac{P_{out\ classe\ AB}}{P_{dc}} = \frac{1}{2} * \frac{V_{dd} - V_{coude}}{V_{dd}} * \frac{\theta - \sin(\theta)}{2 \cdot \sin\left(\frac{\theta}{2}\right) - \theta \cdot \cos\left(\frac{\theta}{2}\right)} \leq 78,5\ \% \quad (I-9)$$

Avec θ : l'angle de conduction compris ici entre π (classe B) et 2π (classe A).

La classe AB offre un bon compromis entre linéarité et efficacité, c'est pour cela qu'elle est largement utilisée aux fréquences millimétriques.

Classe C

En classe C, la tension de polarisation des transistors est inférieure à la tension de seuil. Les transistors conduisent moins de la moitié de la période du signal. Le rendement théorique peut alors dépasser 78,5 %.

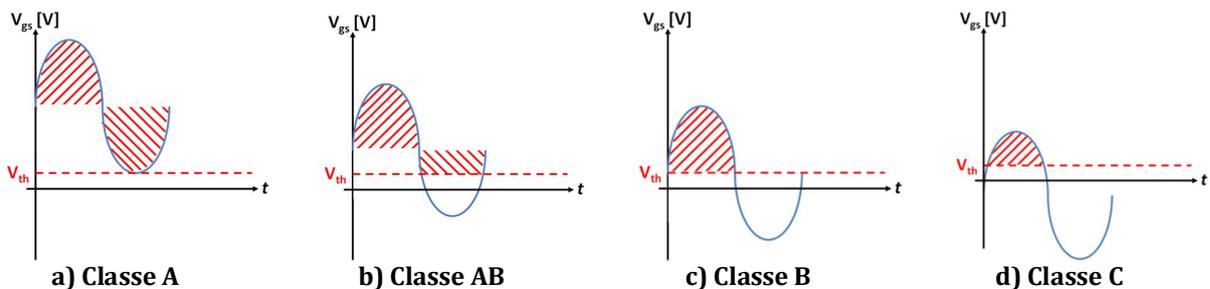


Figure I-19 : Zone de conduction du transistor en fonction de sa classe

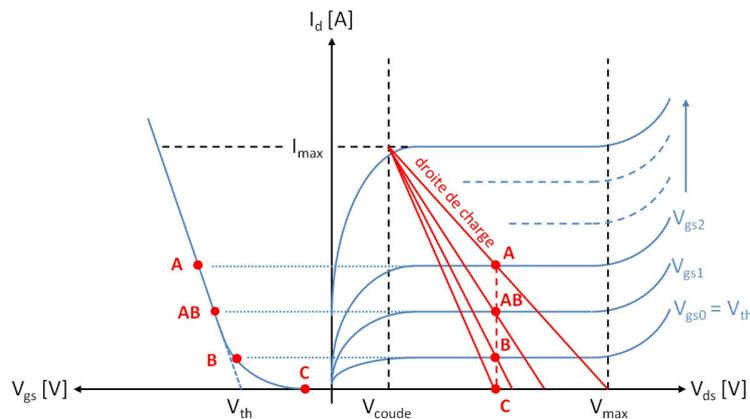


Figure I-20 : Réseau I(V) avec les classes de fonctionnement sinusoïdal

Classes commutées

Les classes commutées permettent d'optimiser le rendement au détriment de la linéarité. Les transistors sont ici utilisés comme des interrupteurs. Ces classes de fonctionnement sont principalement utilisées pour les standards de communication à enveloppe constante ou les contraintes de linéarité AM/AM sont beaucoup plus faibles.

Classe D

L'amplificateur en classe D se compose de deux transistors conduisant alternativement, et crée ainsi des commutateurs complémentaires. Ceci permet de récupérer toute la puissance de la source d'alimentation en sortie. À ces deux commutateurs sont ajoutés des résonateurs LC pour retrouver la fréquence fondamentale sur la charge, et éliminer les harmoniques d'ordres supérieurs, ceci afin de garantir un rendement théorique de 100 %.

Classe E

L'amplificateur de classe E consiste à utiliser le transistor en commutation (comme un interrupteur). En présentant une faible résistance à l'état ON et une très haute impédance à l'état OFF, les formes d'ondes en courant et en tension sur le drain de l'amplificateur sont alors en opposition de phase. Dans le cas idéal, la résistance en mode ON est négligeable et la puissance dissipée est alors nulle. De même, toujours dans le cas idéal, si l'impédance en mode OFF est très grande, aucun courant ne traverse le transistor, la commutation est alors parfaite, le transistor ne dissipe pas de puissance et le rendement théorique est alors de 100 % [19]. La différence entre l'amplificateur de classe D et l'amplificateur de classe E se situe dans le fait que l'impédance présentée en sortie du transistor pour les deuxièmes et troisièmes harmoniques est un circuit ouvert pour la classe E.

Le PA [20] en classe E à 60 GHz présenté sur la Figure I-21 est implémenté dans la technologie 32 nm CMOS SOI. Les réseaux d'adaptation sont uniquement réalisés à l'aide de ligne de transmission. Cet amplificateur mesuré en différentiel atteint à 60 GHz une puissance de saturation de 12,5 dBm, un maximum de PAE égal à 30 % et un gain de 10 dB sous 0,9 V de tension d'alimentation.

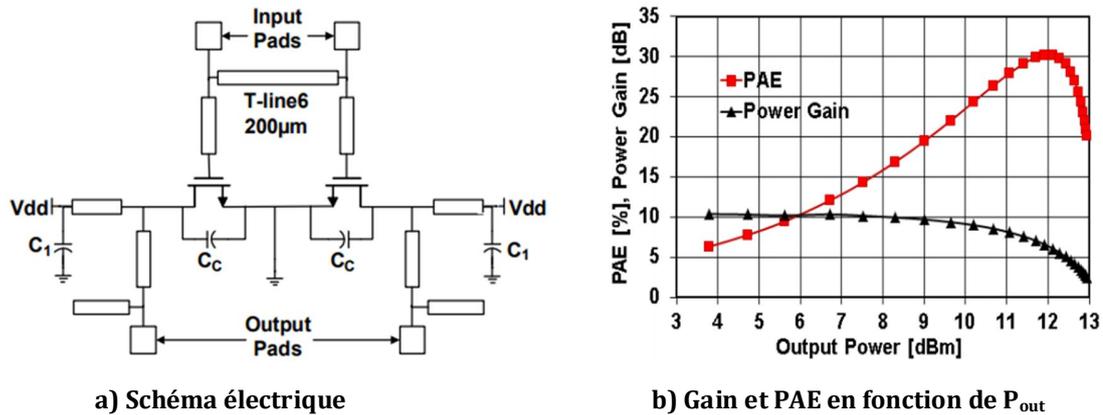
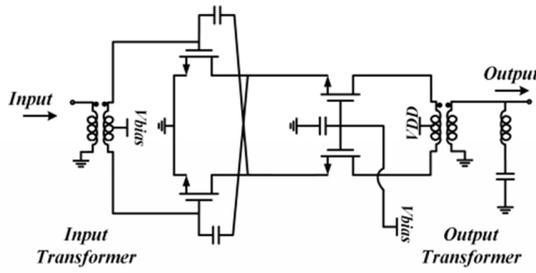


Figure I-21 : PA en classe E à 60 GHz

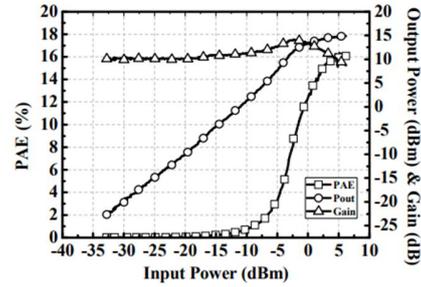
Classe F

L'amplificateur en classe F n'est pas à proprement parler une classe commutée puisque le signal d'entrée doit être sinusoïdal. Cette classe d'amplificateur permet une augmentation du rendement grâce à son réseau de sortie composé de résonateurs. Le but de ce réseau est de fournir un traitement des harmoniques au niveau du drain des transistors pour former un signal carré [19]. Le réseau de sortie sera donc un réseau de circuits résonants à différentes harmoniques. La tension de drain est alors uniquement composée d'harmoniques d'ordre impair, et le courant d'harmoniques d'ordre pair. La tension et le courant de drain ne se recouvrant pas, aucune puissance n'est dissipée. Ceci induit un rendement de drain très élevé pouvant atteindre théoriquement 100 % si un nombre infini d'harmoniques est traité (ce qui n'est bien sûr pas réalisable en pratique).

Le PA [21] en classe F à 60 GHz présenté sur la Figure I-22 est implémenté dans la technologie 65 nm CMOS. En sortie, un réseau LC permet de faire résonner la 3^{ème} harmonique. Ici, seuls le fondamental et la 3^{ème} harmonique sont utilisés, car la 5^{ème} harmonique se situe déjà à 300 GHz où les transistors n'ont plus de gain. Cet amplificateur mesuré à 57 GHz atteint une puissance de saturation de 14,9 dBm, un maximum de PAE égal à 16,3 % et un gain de 11 dB sous 2 V de tension d'alimentation.



a) Schéma électrique



b) PAE, Gain et P_{out} en fonction de P_{in}

Figure I-22 : PA en classe F 60 GHz

I.3.3. Contrainte en linéarité d'un amplificateur de puissance pour la 5G.

Les modulations utilisées par la 5G reposent sur une approche multiporteuse de type OFDM afin d'améliorer les débits de transmission. Les modulations OFDM sont basées sur la transposition des données dans le domaine fréquentiel sur plusieurs fréquences sous-porteuses [22]. Dans le domaine temporel, cela revient à superposer plusieurs signaux sinusoïdaux à des fréquences différentes. Ce type de modulation implique une dynamique en amplitude importante pour le signal à amplifier puis à transmettre, contrairement aux modulations classiques avec une seule fréquence porteuse. Cette large dynamique du signal d'entrée implique de fortes contraintes sur la linéarité du PA qui est définie par les paramètres suivants : PAPR (Peak to Average Power Ratio), OBO (Output Back-Off), EVM (Error Vector Magnitude) et ACLR (Adjacent Channel Leakage Ratio).

Le PAPR

Le signal temporel d'une modulation OFDM est à enveloppe non constante. En effet, la superposition de plusieurs sous-porteuses sinusoïdales engendre une variation importante du signal résultant. Le PAPR permet de quantifier les variations d'amplitude de l'enveloppe de ce signal, et est défini par l'équation (I-10) comme le rapport entre la puissance maximale P_{max} et la puissance moyenne P_{moyen} du signal pendant un intervalle de temps donné.

$$PAPR = \frac{P_{max}}{P_{moyen}} = \frac{\max_{[0,T]} |s(t)|^2}{\frac{1}{T} \int_0^T |s(t)|^2 dt} \quad (I-10)$$

Avec $s(t)$: le signal OFDM résultant de la somme de plusieurs porteuses (équation (I-11)).

$$s(t) = A \sum_{k=-\infty}^{\infty} \sum_{i=0}^{N-1} x_{i,j} \cdot \omega(t - kT) e^{j2i\pi\Delta f(t-kT)} \quad (I-11)$$

Avec :

$\omega(t - kT)$: la fonction de fenêtrage

N : le nombre de sous-porteuses

$x_{i,j}$: le symbole d'une sous-porteuse i au temps k

Δf : la distance entre les porteuses

A : l'amplitude du signal

L'OBO

L'OBO est le recul de puissance de sortie, il est défini par l'équation (I-12) comme le rapport entre la puissance maximale du PA (P_{sat}) et la puissance moyenne de sortie du signal modulé (P_{moyen}).

$$OBO(dB) = 10 \cdot \log\left(\frac{P_{sat}}{P_{moyen}}\right) \quad (I-12)$$

Il est plus courant de parler de PBO (Peak Back-Off) qui est défini par l'équation (I-13) comme la différence entre la puissance de sortie maximale P_{sat} et la puissance maximale instantanée. Ce qui finalement correspond à la marge à prendre par rapport à P_{sat} .

$$PBO(dB) = OBO(dB) - PAPR(dB) \quad (I-13)$$

La PAPR et l'OBO sont directement liés à la linéarité. En effet, pour assurer une bonne linéarité avec un PAPR élevé (comme il est souvent le cas dans les modulations OFDM), il est nécessaire d'avoir un large OBO. De plus, la puissance que peut délivrer linéairement un PA sera d'autant plus faible que le PAPR sera élevé. Cela entraîne un surdimensionnement des transistors du PA et donc une augmentation de la consommation, ce qui implique des rendements plus faibles comme montrés avec l'équation (I-14).

$$\eta = \eta_{max} * 10^{\left(\frac{-PAPR}{20}\right)} \quad (I-14)$$

Les standards 5G utilisant des modulations OFDM impliquent de trouver un compromis entre linéarité, consommation et rendement.

L'EVM

L'EVM est utilisé pour caractériser la performance d'une chaîne de transmission lorsqu'une modulation numérique est utilisée. Idéalement, les symboles émis sont tous placés aux points idéaux de la constellation définie par la modulation. Mais les non-linéarités des différents blocs RF causent une déviation du signal réel émis par rapport à sa position idéale comme illustré sur la Figure I-23. La mesure d'EVM permet de déterminer la distorsion entre le symbole réel émis et le symbole idéal. Dans le cas du PA, elle se fait à partir de la comparaison d'un signal amplifié idéalement et du signal réel en sortie du PA.

Cette mesure est effectuée sur le signal en bande de base dans le plan complexe (I, Q) d'après l'équation (I-15), et peut être exprimée en pourcentage (%) ou en dB.

$$EVM = 10. \log \left[\sqrt{\frac{\frac{1}{N} \sum_{k=1}^N [(I_{réel,k} - I_{idéal,k})^2 + (Q_{réel,k} - Q_{idéal,k})^2]}{N \cdot P_{moy}}} \right] [dB] \quad (I-15)$$

Avec :

N : nombre de symboles reçus

k : indice du symbole reçu

P_{moy} : puissance moyenne

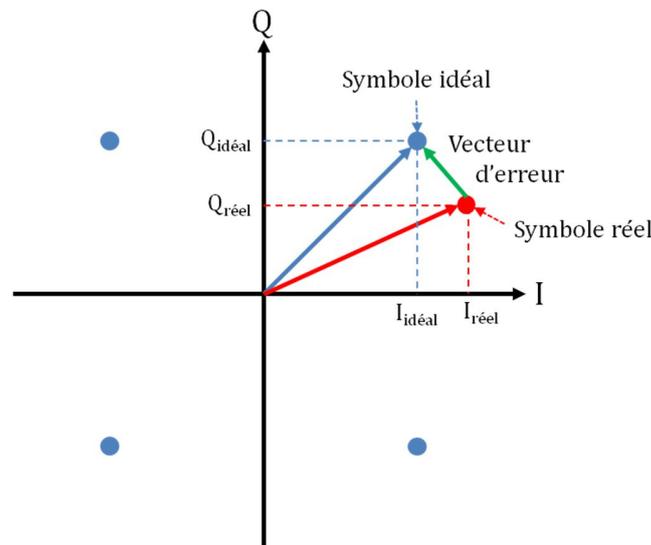


Figure I-23 : Définition de l'EVM dans le plan complexe

Produits d'intermodulation

Le phénomène d'intermodulation est depuis toujours l'un des principaux éléments déterminants de la qualité de fonctionnement des amplificateurs soumis à des modulations d'amplitude non constante ce qui est le cas avec les modulations OFDM. Pour éviter tout débordement spectral, il est important de prendre en compte ce phénomène.

L'approche qui suit permet de comprendre les principes de base du phénomène d'intermodulation. Pour cela, la fonction de transfert d'un amplificateur non linéaire peut être approximée sous la forme d'un polynôme avec l'équation (I-16).

$$V_{OUT}(t) = \sum_n K_n \cdot V_{IN}^n(t) \quad (I-16)$$

Avec :

V_{IN} : La tension sinusoïdale appliquée en entrée de l'amplificateur

$$V_{IN}(t) = V_0 \cdot \cos(\omega \cdot t) \quad (I-17)$$

V_{OUT} : La tension en sortie de l'amplificateur

K_n : Les coefficients du polynôme représentant les non-linéarités de l'amplificateur

n : Un entier naturel

Remarque : $K_1 = G$.

$$V_{OUT}(t) = K_1 \cdot V_0 \cdot \cos(\omega \cdot t) + K_2 \cdot V_0 \cdot \cos^2(\omega \cdot t) + \dots + K_n \cdot V_0^n \cdot \cos^n(\omega \cdot t) \quad (I-18)$$

En développant les termes de la forme $K_n \cdot V_0^n \cdot \cos^n(\omega \cdot t)$ avec l'équation (I-19), nous faisons apparaître des termes de la forme $\cos(n \cdot \omega \cdot t)$, qui sont les harmoniques du signal d'entrée (après amplification) créées par les non-linéarités de l'amplificateur.

$$V_{OUT}(t) = \frac{K_2 \cdot V_0^2}{2} + \left(K_1 \cdot V_0 + \frac{3 \cdot K_3 \cdot V_0^3}{4} \right) \cdot \cos(\omega \cdot t) + \frac{K_2 \cdot V_0^2}{2} \cdot \cos(2 \cdot \omega \cdot t) + \frac{K_3 \cdot V_0^3}{4} \cdot \cos(3 \cdot \omega \cdot t) + \dots \quad (I-19)$$

À cause de ces non-linéarités, le spectre de sortie d'un amplificateur de puissance peut être composé d'un grand nombre de raies à des fréquences multiples du ton appliqué en entrée comme illustrée sur la Figure I-24.

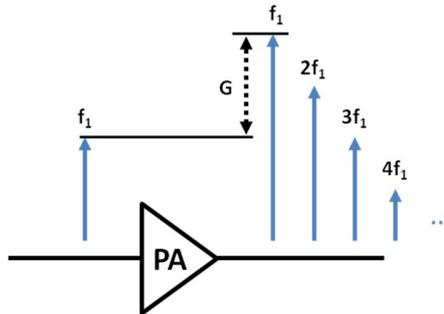


Figure I-24 : Spectre en sortie d'un amplificateur non-linéaire

Pour estimer les non-linéarités dans l'amplificateur de puissance, les produits d'intermodulation d'ordre 3 sont mesurés en appliquant deux tons de même amplitude aux fréquences f_1 et f_2 en entrée de l'amplificateur.

$$V_{IN}(t) = V_0 \cdot \cos(\omega_1 \cdot t) + V_0 \cdot \cos(\omega_2 \cdot t) \quad (I-20)$$

$$V_{OUT}(t) = K_1 \cdot [V_0 \cdot \cos(\omega_1 \cdot t) + V_0 \cdot \cos(\omega_2 \cdot t)] + K_2 \cdot [V_0 \cdot \cos(\omega_1 \cdot t) + V_0 \cdot \cos(\omega_2 \cdot t)]^2 + \dots + K_n \cdot [V_0 \cdot \cos(\omega_1 \cdot t) + V_0 \cdot \cos(\omega_2 \cdot t)]^n \quad (I-21)$$

En développant, dans l'équation (I-21), les termes de la forme $K_n \cdot A_0^n \cdot \cos^n(\omega \cdot t)$, des produits d'intermodulation apparaissent aux fréquences : $n \cdot f_1 \pm m \cdot f_2$ avec (n, m) deux entiers positifs. Les raies issues de ces intermodulations entre les fréquences fondamentales f_1 et f_2 sont appelées produits d'intermodulation d'ordre $(n + m)$. Si nous tenons compte des produits d'intermodulation du 2^{ème} et 3^{ème} ordre, le spectre de la tension de sortie V_{out} sera composé d'une multitude de raies comme démontré ci-dessous :

composante continue :

$$V_{OUT}(t) = K_1 \cdot V_0^2 + K_2 \cdot V_0^2 \quad (I-22)$$

composante fondamentale :

$$+ \left(K_1 \cdot V_0 + \frac{9}{4} \cdot K_3 \cdot V_0^3 \right) \cdot \cos(\omega_1 \cdot t) \quad (I-23)$$

$$+ \left(K_1 \cdot V_0 + \frac{9}{4} \cdot K_3 \cdot V_0^3 \right) \cdot \cos(\omega_2 \cdot t) \quad (I-24)$$

composante de deuxième ordre :

$$+ K_2 \cdot V_0^2 \cdot \cos[(\omega_2 - \omega_1) \cdot t] \quad (I-25)$$

$$+ \frac{K_2 \cdot V_0^2}{2} \cdot \cos(2 \cdot \omega_1 \cdot t) \quad (I-26)$$

$$+ \frac{K_2 \cdot V_0^2}{2} \cdot \cos(2 \cdot \omega_2 \cdot t) \quad (I-27)$$

$$+ K_2 \cdot V_0^2 \cdot \cos[(\omega_2 + \omega_1) \cdot t] \quad (I-28)$$

composante de troisième ordre :

$$+ \frac{3}{4} \cdot K_3 \cdot V_0^3 \cdot \cos[(2 \cdot \omega_1 - \omega_2) \cdot t] \quad (I-29)$$

$$+ \frac{3}{4} \cdot K_3 \cdot V_0^3 \cdot \cos[(2 \cdot \omega_2 - \omega_1) \cdot t] \quad (I-30)$$

$$+ \frac{1}{4} \cdot K_3 \cdot V_0^3 \cdot \cos(3 \cdot \omega_1 \cdot t) \quad (I-31)$$

$$+ \frac{3}{4} \cdot K_3 \cdot V_0^3 \cdot \cos[(2 \cdot \omega_1 + \omega_2) \cdot t] \quad (I-32)$$

$$+ \frac{3}{4} \cdot K_3 \cdot V_0^3 \cdot \cos[(2 \cdot \omega_2 + \omega_1) \cdot t] \quad (I-33)$$

$$+ \frac{1}{4} \cdot K_3 \cdot V_0^3 \cdot \cos(3 \cdot \omega_2 \cdot t) \quad (I-34)$$

Si les fréquences f_1 et f_2 sont proches, leurs produits d'intermodulation du 3^{ème} ordre aux fréquences $2f_1-f_2$ et $2f_2-f_1$ seront dans la bande utile (Figure I-25), ce qui peut fortement dégrader l'ACLR. Pour quantifier, ces produits de 3^{ème} ordre, le rapport des puissances aux fréquences f_1 et $2f_1-f_2$ (ou f_2 et $2f_2-f_1$) en faible signal est calculé en dB avec l'équation (I-35).

$$IM3(dB) \cong 20 \log \left(\frac{4}{3} \cdot \frac{K_1}{K_3} \cdot \frac{1}{V_0^2} \right) \quad (I-35)$$

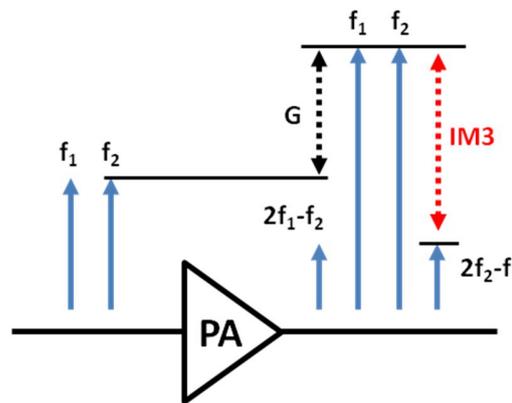


Figure I-25 : Produits d'intermodulation d'ordre 3 en sortie d'un PA non-linéaire

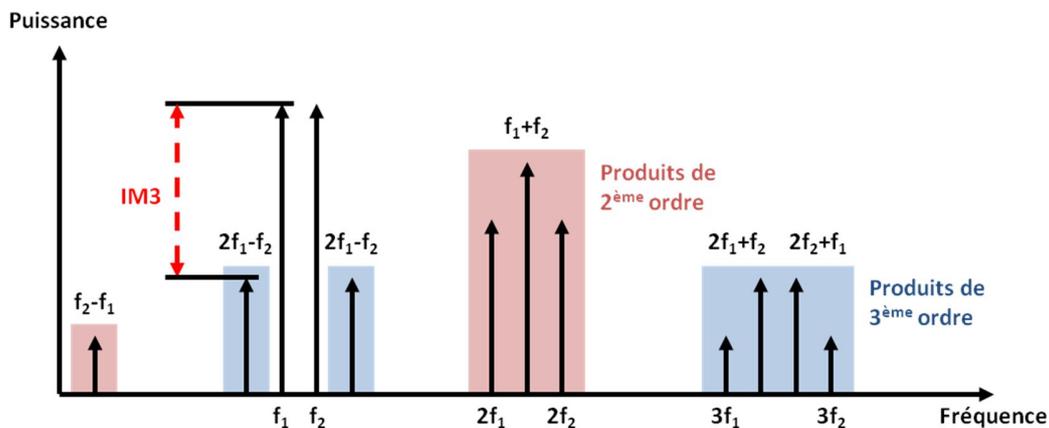


Figure I-26 : Spectre en sortie d'un PA non-linéaire avec 2 tons appliqués en entrée

D'après les équations (I-29) et (I-30), les produits d'intermodulation de 3^{ème} ordre $IM3$ sont proportionnels à A_0^3 : le cube de l'amplitude du signal d'entrée. La représentation graphique des produits d'intermodulation $IM3$ en échelle logarithmique aura donc une pente de 3, tandis que le signal utile aura une pente de 1 (Fig. 25). Le point d'intersection de ces deux droites est appelé point d'intersection de 3^{ème} ordre (IP3). Ce point d'intersection ne présente qu'un intérêt purement théorique, mais il est très utile pour comparer la linéarité des amplificateurs. On note alors OIP3 et IIP3, la puissance de sortie et d'entrée respectivement en ce point.

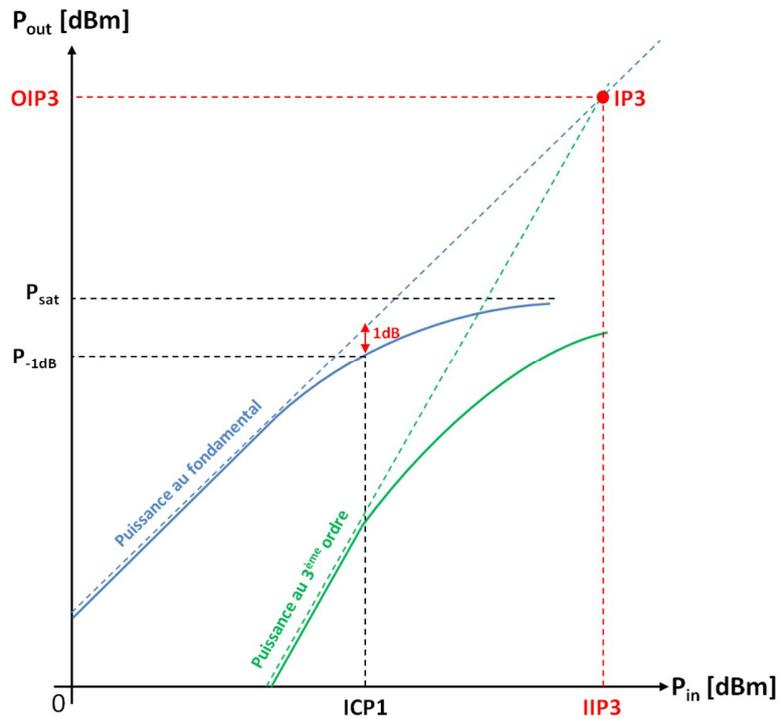


Figure I-27 : Représentation graphique de l'IP3

L'ACLR

L'ACLR (Adjacent Channel Leakage Ratio) permet de mesurer la quantité de signal générée dans les bandes de fréquences adjacentes par rapport à la bande utile allouée. En effet, les non-linéarités des PAs génèrent de la puissance sur les bandes adjacentes à la bande de travail, principalement due aux produits d'intermodulation. L'ACLR est défini par l'équation (I-16) et correspond à la différence (en dB) entre le niveau de puissance du signal sur la bande utile notée B_0 sur la Figure I-28 et la puissance dans les bandes adjacentes B_1 et B_2 .

$$ACLR(dB) = 10 \cdot \log \left(\frac{2 \cdot \int_{B_0} |P(f)| df}{\int_{B_1} |P(f)| df + \int_{B_2} |P(f)| df} \right) \quad (I-36)$$

Avec $P(f)$ la densité spectrale de puissance à la sortie de l'amplificateur.

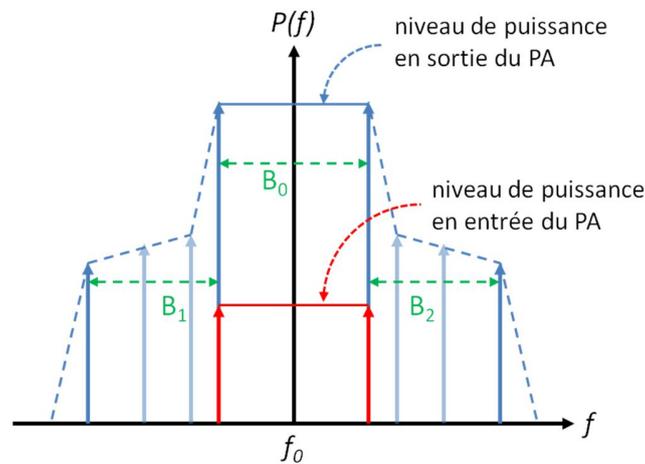


Figure I-28 : Remontées spectrales dans les bandes adjacentes (ACLR)

1.3.4. Fiabilité des amplificateurs de puissance CMOS

La durée de vie d'un PA dépend des applications visées, pouvant aller de quelques années pour les amplificateurs de puissance des téléphones mobiles à plusieurs dizaines d'années pour les stations de base ou les futurs réseaux de capteurs constituant l'IoT.

En plus d'une grande durée de vie, certaines applications demandent un fonctionnement ultra-fiable comme l'E-santé ne laissant place à aucun dysfonctionnement possible. C'est pour cela qu'il est primordial de connaître les principaux mécanismes de dégradation des transistors CMOS.

Parmi ces phénomènes de dégradation, on trouve l'injection de porteur chaud notée HCI (Hot Carrier Injection), l'électromigration et les désadaptations d'antenne pouvant amener des ROS (Rapport d'Onde Stationnaire) élevés et pouvant entraîner la destruction de l'amplificateur de puissance.

Injection de porteurs chauds HCI

Malheureusement, comme il est indiqué dans [22], la capacité de l'amplificateur de puissance à délivrer de la puissance en sortie va progressivement se dégrader dans le temps en raison des effets de l'HCI dans les transistors CMOS.

En effet, lorsqu'un transistor CMOS est soumis à une forte excursion en tension drain-source comme dans les amplificateurs de puissance, son courant de drain diminue au cours du temps et donc sa puissance de sortie aussi. Pour les fréquences millimétriques, les transistors CMOS dont la tension de drain et la tension de claquage sont plus faibles pour un gain plus élevé avec des longueurs de canal toujours plus petites, ce phénomène devient d'autant plus important.

Néanmoins, dans les technologies SOI (et plus particulièrement celles totalement désertées comme la technologie CMOS 28 nm FDSOI de STMicroelectronics), le champ électrique est bien plus faible [23]. Il en résulte que les effets liés aux porteurs chauds sont bien moins critiques que pour les technologies Bulk.

Dans le contexte des amplificateurs de puissance, il a été souligné que l'HCI est un mécanisme dominant de la dégradation des performances en puissance aux fréquences millimétriques [24].

L'électromigration

L'électromigration est un mécanisme bien connu en électronique de puissance. Il correspond au déplacement d'atomes provoqué par un flux d'électrons dans une piste conductrice [25]. Ce déplacement de matière sur les pistes peut à la longue provoquer une rupture de la couche de passivation et ainsi un risque de corrosion. Afin d'assurer le bon fonctionnement des circuits intégrés sur silicium pendant 10 ans, des règles de conception sont définies dans le DRM (Design Rule Manual) de chaque technologie silicium indiquant la densité maximale de courant pouvant traverser une largeur de piste donnée.

Ondes stationnaires.

En électronique, une onde stationnaire est le résultat de la propagation dans des sens opposés de plusieurs ondes de même fréquence sur une même ligne de transmission. Au lieu d'obtenir une unique onde qui se propage dans un sens, on observe une multitude d'ondes qui en se recombinant créent une onde stationnaire.

Si la charge présentée à l'amplificateur n'est pas adaptée, une partie de l'onde incidente émise par le PA sera réfléchie vers ce dernier comme présenté sur la Figure I-29, avec Γ_L le coefficient de réflexion de la charge.

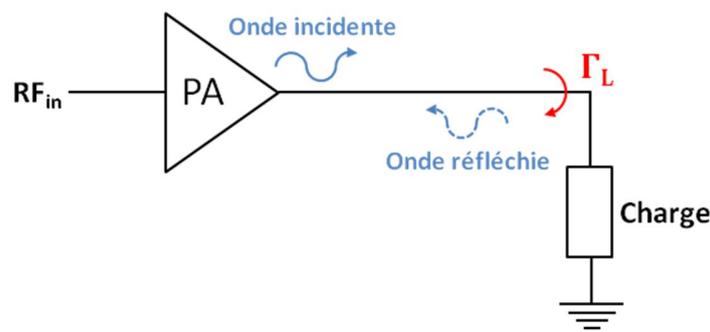


Figure I-29 : Réflexion sur la charge d'un amplificateur de puissance

Cette réflexion peut créer, sous certaines conditions de phase entre l'onde incidente et l'onde réfléchie, des interférences constructives qui peuvent générer des pics de tension ou de courant au niveau de l'amplificateur de puissance [26]. Pour illustrer ce phénomène, notons $V_{incidente}$, l'amplitude de l'onde incidente en sortie de l'amplificateur. On peut alors déterminer l'amplitude $V_{réfléchie}$ de l'onde réfléchie par la charge avec l'équation (I-37) :

$$V_{réfléchie} = V_{incidente} * \Gamma_L \quad (I-37)$$

Avec :

$\Gamma_L = \rho * e^{j\varphi}$: le coefficient de réflexion complexe

ρ : le module du coefficient de réflexion

φ : la phase du coefficient de réflexion

L'onde résultante en sortie du PA sur la charge a pour amplitude :

$$V_{out} = V_{incidente} + V_{réfléchie} = (1 + \Gamma_L).V_{incidente} \quad (I-38)$$

Pour certaines phases de l'onde réfléchie imposée par le coefficient de réflexion, des interférences constructives sont créées, la tension résultante V_{out} peut alors devenir largement supérieure à la tension $V_{incidente}$ (Figure I-30). Sous des conditions sévères de désadaptation d'impédance en sortie du PA, ces interférences constructives peuvent conduire à la détérioration ou à la destruction de l'amplificateur, si des marges de sécurité non pas été prises ou si ce dernier n'est pas protégé face aux désadaptations d'impédance.

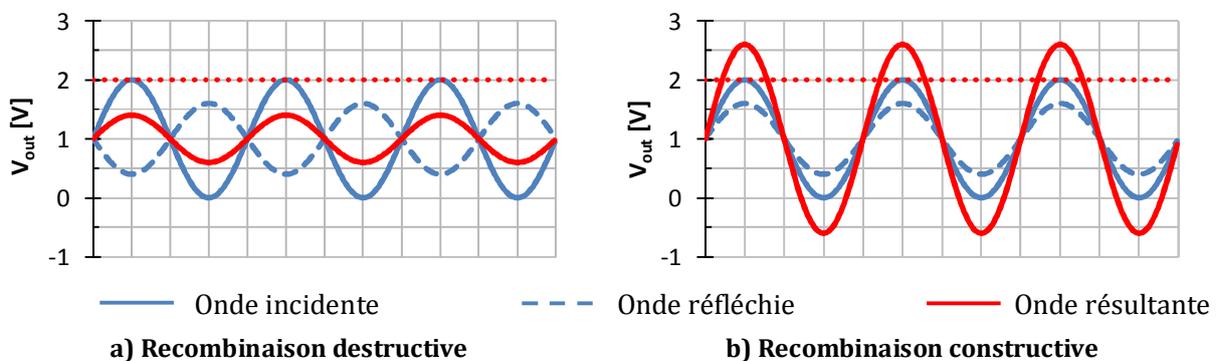


Figure I-30 : Recombinaison de l'onde incidence et réfléchie en sortie du PA

Les standards de radiocommunication mobile imposent des spécifications de ROS au niveau de l'antenne des téléphones portables. Le concepteur peut ensuite en déduire une spécification pour l'amplificateur de puissance en tenant compte des tensions de claquage des transistors de puissance utilisés, c'est à dire sa capacité à supporter des désadaptations d'impédance de charge à sa sortie sans subir de défaillance. En pratique, l'impédance de l'antenne d'un téléphone portable varie significativement suivant son environnement : proximité avec un plan métallique, antenne qui se déconnecte, déplacement de l'utilisateur [27].

Cette désadaptation d'impédance engendre des conséquences d'autant plus importantes qu'il n'y a pas d'isolateur entre l'amplificateur de puissance et l'antenne. En effet, l'utilisation d'un isolateur entre l'amplificateur de puissance et l'antenne n'est souvent pas envisageable en raison de la surface qu'il occupe et de son coût (qui se répercute sur le prix du module amplificateur de puissance).

Le rapport d'ondes stationnaires (ROS) aussi appelé VSWR (Voltage Standing Wave Ratio) permet d'exprimer la qualité de l'adaptation de l'antenne. Il est défini par l'équation (I-39). Un ROS égal à 1 signifie que l'antenne est parfaitement adaptée au PA.

$$ROS = VSWR = \frac{1 + |\Gamma_L|}{1 - |\Gamma_L|} \quad \text{avec :} \quad \Gamma = \frac{Z_L - Z_{PA}}{Z_L + Z_{PA}} \quad (I-39)$$

Avec :

- Γ_L : coefficient de réflexion en sortie du PA
- Z_L : impédance de la charge présentée au PA
- Z_{PA} : impédance de sortie du PA

Le Taux d'Ondes Stationnaires (TOS) peut être aussi utilisé. Il est défini par l'équation (I-40) et indique la quantité de l'onde incidente qui est réfléchi. Il est exprimé en pourcentage.

$$TOS = 100 * \frac{ROS - 1}{ROS + 1} = 100 * \rho \quad (I-40)$$

La Figure I-31 donne le pourcentage d'onde qui sera réfléchi par la charge en fonction de la qualité de l'adaptation exprimée avec le ROS. Par exemple pour un ROS de 4, 60% de l'onde émise par le PA sera réfléchi par la charge.

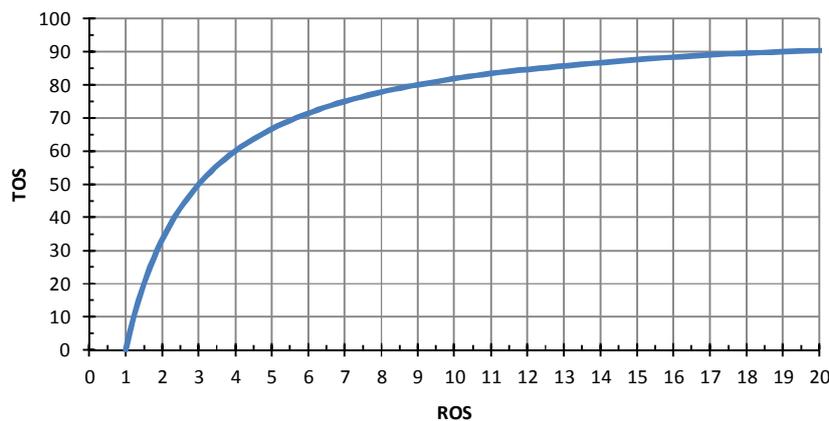


Figure I-31 : Représentation graphique du TOS en fonction du ROS

Le ROS dépend directement de l'impédance de charge présentée au circuit, en cas de désadaptation, cette impédance peut varier, entraînant une augmentation de l'excursion en tension des transistors (pour une désadaptation vers une impédance plus élevée) ou en courant (pour une désadaptation vers une impédance plus faible).

Ce phénomène est d'autant plus important dans les émetteurs beamforming composés de réseaux d'antennes. En effet, pour une ligne d'amplification donnée, le signal émis par les cellules voisines peut se coupler à travers l'antenne comme illustré sur la Figure I-32. C'est pourquoi des architectures novatrices comme le self-healing et le self-contained sont pertinentes dans les émetteurs beamforming où le PA fonctionne dans un environnement en constante évolution.

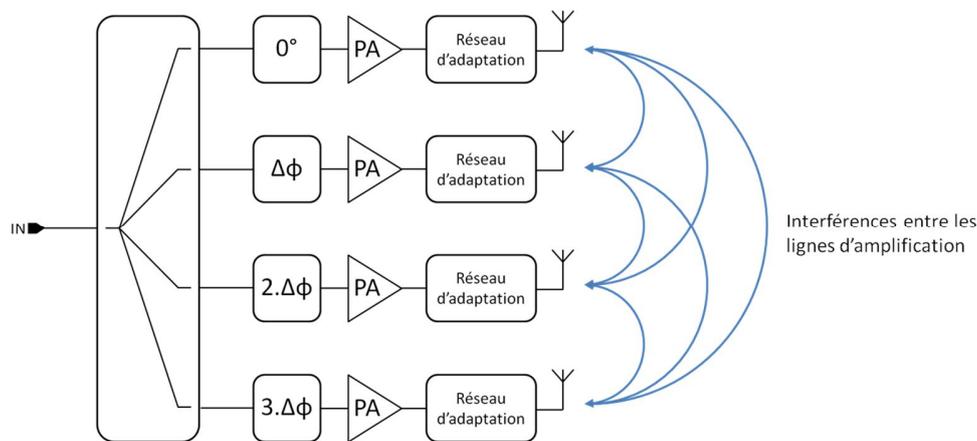


Figure I-32 : Interférences entre les cellules d'amplification d'un réseau multi-antennes

I.4. Etat de l'art des PA pour la 5G aux fréquences millimétriques.

La 5G étant encore à ses débuts, l'état de l'art des PAs conçus spécifiquement pour la 5G n'est pas très fourni. Mais comme présenté dans le début de ce chapitre, la 5G vise potentiellement tout ou une partie de la bande de fréquences de 1 GHz à 100 GHz et demande une bonne linéarité et une faible consommation de puissance. Nous allons donc nous intéresser aux amplificateurs de puissance millimétriques notamment à 28 GHz et 60 GHz proposant une haute linéarité.

I.4.1. Amplificateur de puissance hautement linéaire à 60GHz

Le PA [28] détaillé sur la Figure I-33 est composé de trois étages d'amplification. La puissance du signal d'entrée est tout d'abord divisée sur deux voies à l'aide d'un transformateur TFR4 qui permet à la fois la conversion du mode commun vers le mode différentiel, mais aussi l'adaptation en entrée. Ensuite sur chacune des deux voies le signal différentiel est amplifié une première fois, puis une deuxième fois avant d'être de nouveau

divisé sur deux voies grâce au transformateur TRF2. Les quatre signaux différentiels obtenus sont alors amplifiés avant d'être recombinaés en sortie du PA grâce au combineur de puissance de sortie TRF1 qui de plus, comme le balun d'entrée TRF4, permet la conversion du mode différentiel vers le mode commun ainsi que l'adaptation d'impédance en sortie.

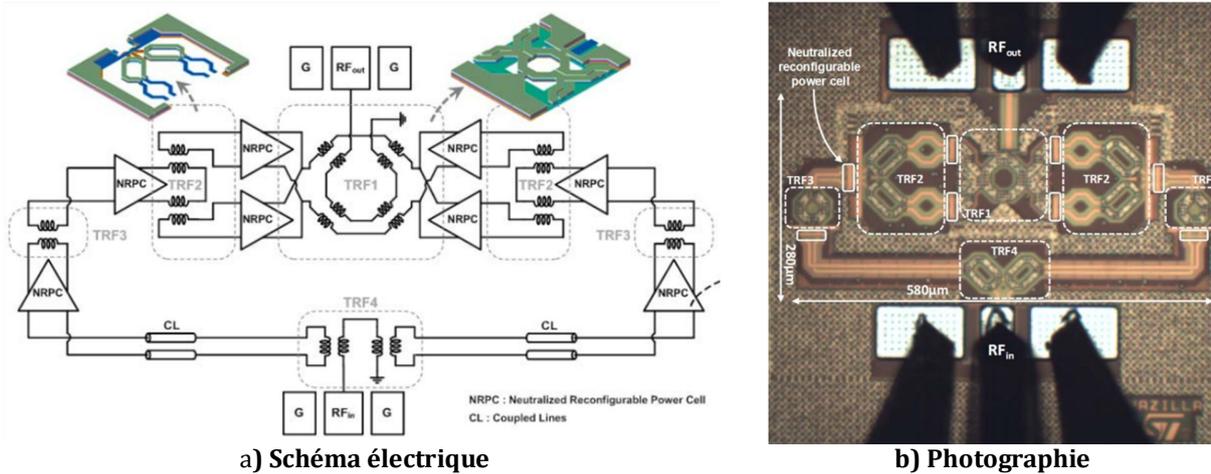


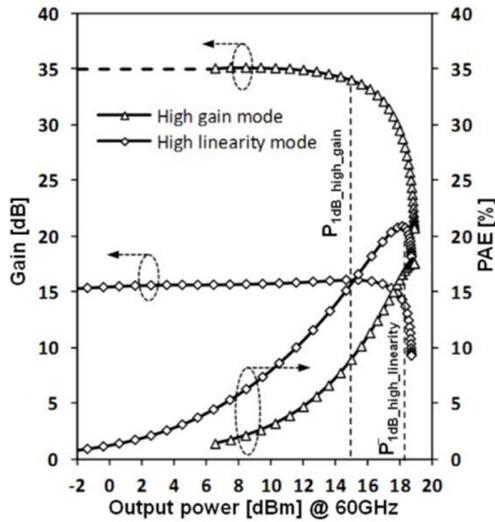
Figure I-33 : PA hautement linéaire à 60GHz [28]

Ce PA a été implémenté dans la technologie CMOS 28 nm FDSOI de STMicroelectronics. Grâce à l'utilisation de la polarisation de la face arrière du substrat des transistors (Body Biasing), ce PA est reconfigurable et peut fonctionner entre deux modes, un mode fort gain et un mode haute linéarité.

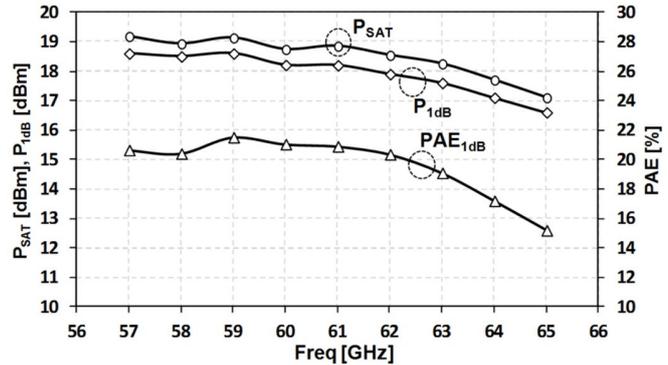
En mode fort gain, ce PA à 60 GHz présente un gain de 35 dB, une puissance de saturation et à la compression de 18,9 dBm et 15 dBm respectivement, pour un maximum de PAE de 17,7 % (Figure I-34). Dans cette configuration le PA consomme 331 mW.

Dans le mode haute linéarité, la puissance de saturation et à la compression atteignent respectivement 18,8 dBm et 18,2 dBm. Le maximum de PAE est atteint à la compression et vaut 21 %. Dans ce mode, la linéarité est maximisée au détriment du gain petit signal, qui est d'environ 15,4 dB pour trois étages. Dans ce mode le PA consomme 74 mW.

Ce PA peut également fonctionner dans un mode "fiabilité" en abaissant la tension d'alimentation, ce qui permet de limiter les stress sur les transistors de puissance et donc rallonger la durée de vie du PA. Évidemment, en diminuant les tensions d'alimentation, les performances RF se dégradent légèrement, mais elles permettent toujours au PA d'avoir un fonctionnement acceptable avec une puissance de saturation et à la compression de 16,9 dBm et 16,2 dBm respectivement. Le maximum de PAE atteint toujours 21 % dans ce mode. La consommation est abaissée à 58 mW.



a) Gain et PAE en fonction de P_{out}



b) P_{sat} , P_{1dB} et PAE en fonction de la fréquence

Figure I-34 : Performances du PA [28]

Le mode haute linéarité avec la polarisation segmentée et l'utilisation du "body biasing" offre une très bonne linéarité. De plus, l'utilisation d'un transformateur en sortie pour combiner quatre cellules différentielles permet d'obtenir une puissance de sortie plus importante. Finalement, ces deux techniques permettent d'atteindre un P_{-1dB} de 18,2 dBm avec 21 % de PAE. À noter qu'une attention particulière doit être apportée au transformateur de sortie, car il réalise à la fois la conversion du mode différentielle vers le mode commun, l'adaptation d'impédance et la combinaison de puissance. La polarisation segmentée (réalisable avec la 28 nm FD-SOI) et la combinaison de puissance sont donc deux techniques très intéressantes pour les applications beamforming de la 5G.

1.4.2. Amplificateur de puissance basé sur topologie push-pull à 60GHz

Le PA [29] illustré sur la Figure I-35, est composé de deux fois deux étages différentiels en parallèle recombinaison en sortie. Pour cela, tout comme pour le circuit précédent, le signal d'entrée est divisé en deux voies grâce à un diviseur de puissance en entrée basé sur un transformateur qui permet aussi l'adaptation en entrée ainsi que la conversion du mode commun vers le mode différentiel. En sortie, un combineur de puissance aussi à base de transformateur permet de sommer la puissance des deux voies différentielles et permet d'assurer l'adaptation d'impédance en sortie et la conversion de mode. Il est implémenté dans la technologie CMOS 40 nm GP de Taiwan Semiconductor Manufacturing Company (TSMC).

De plus, pour améliorer la linéarité et plus précisément la conversion AM-PM, les cellules des deux derniers étages reposent sur une topologie push-pull avec des transistors polarisés en classe B, ce qui permet de compenser les distorsions de phases amenées par les capacités C_{gd} des transistors.

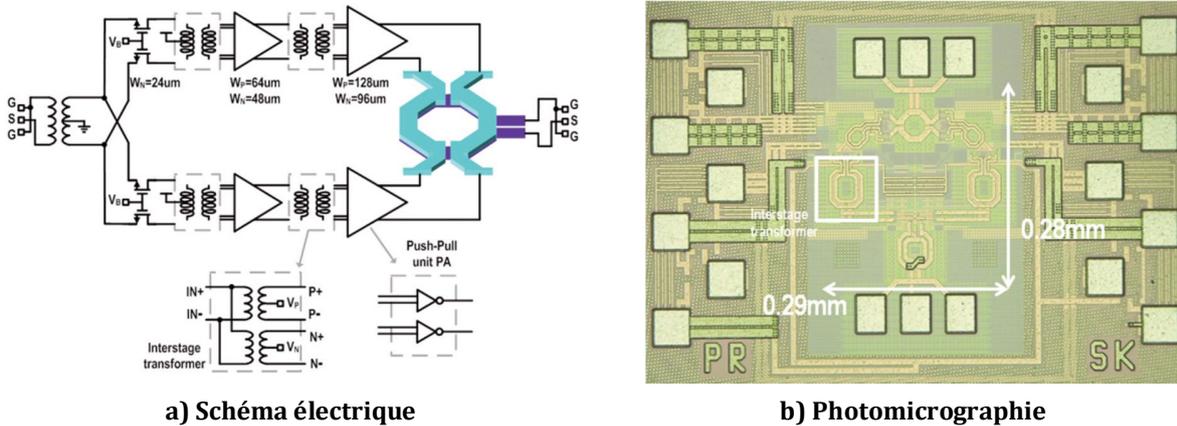


Figure I-35 : PA push-pull à 60GHz [29]

Le PA délivre une puissance maximale et de compression de 16,4 dBm et 13,9 dBm, un maximum de PAE de 23 % et un gain en puissance de 22,4 dB (Figure I-36-a). L'utilisation de la topologie push-pull permet d'obtenir une distorsion de phase très faible, avec un AM-PM qui reste en deçà de $0,2^\circ$ jusqu'à la compression (Figure I-36-b). Ce qui permet au PA de présenter un EVM de -25,2 dB pour une modulation 64-QAM à 3 Gb/s et 7 dBm de puissance de moyenne.

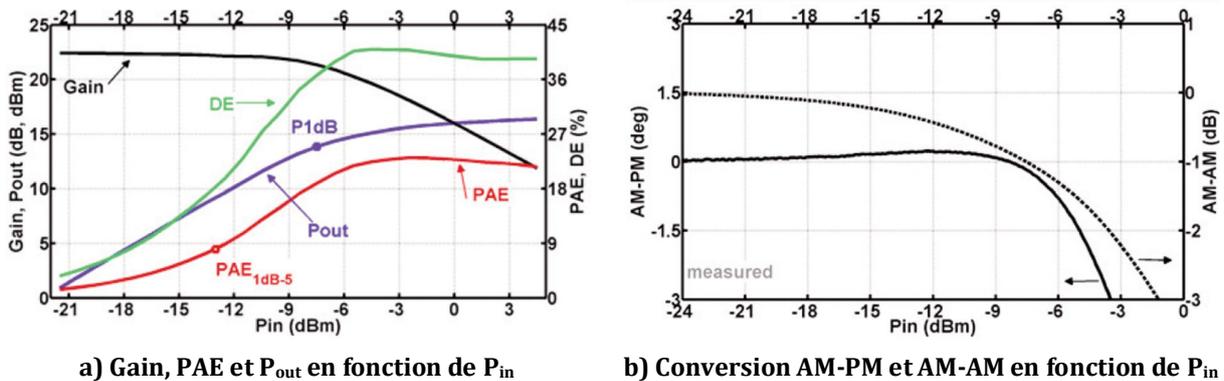


Figure I-36 : Performances du PA [29]

Dans cet exemple, l'utilisation de la topologie push-pull offre une très bonne linéarité AM-PM avec une distorsion maximale de $0,2^\circ$. De plus, ici aussi, grâce à la combinaison de deux cellules de puissance en sortie, l'amplificateur peut atteindre un P_{-1dB} de 13,9 dBm. L'utilisation de la topologie push-pull en améliorant la conversion AM-PM et ainsi l'EVM, apparaît idéale pour le beamforming. À noter que l'utilisation d'un push-pull complexifie les transformateurs d'entrée, car il faut dissocier le signal arrivant sur les transistors PMOS et NMOS (ces derniers ne sont pas polarisés avec la même tension).

1.4.3. Amplificateur de puissance à haut rendement à 28 GHz

Le PA [14] présenté sur la Figure I-37 est composé de deux étages différentiels montés en source commune en classe AB. Il est implémenté en technologie CMOS 28 nm bulk de TSMC. En entrée et en sortie du PA, deux baluns réalisent la conversion du mode commun vers le mode différentiel (et vice-versa) ainsi que l'adaptation d'impédance.

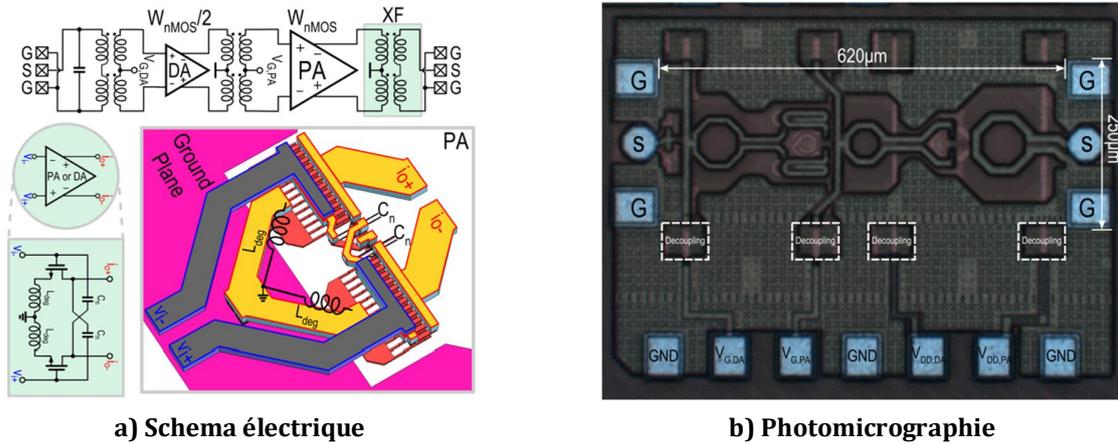


Figure I-37 : PA à haut rendement à 28 GHz [14]

La P_{sat} , la P_{-1dB} et la PAE_{max} sont respectivement de 14 dBm, 13,2 dBm et 35,5 % avec un gain de 15,7 dB à 30 GHz (Figure I-38). Ici, la puissance de sortie est plus faible que les exemples précédents, car il n'y a qu'une seule voie d'amplification. Mais cela simplifie la réalisation du réseau de sortie, ce qui permet de maximiser l'efficacité du PA au détriment de la puissance de sortie.

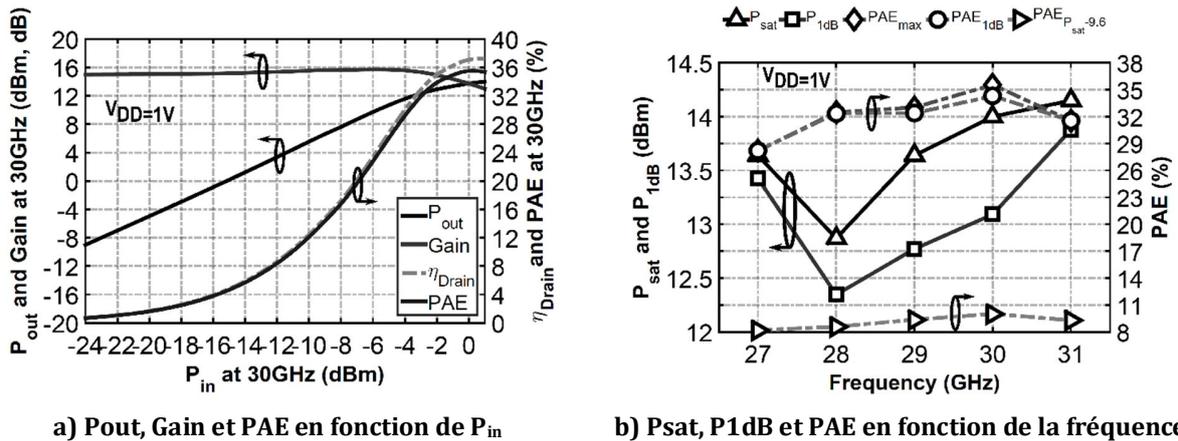


Figure I-38 : Performance du PA [14]

I.4.4. Amplificateur de puissance cascade à 28 GHz

Le PA [30] décrit dans la Figure I-39 utilise aussi une structure différentielle en classe AB afin de maximiser la linéarité. Il est aussi implémenté en technologie CMOS 28 nm de Samsung System LSI. Mais pour obtenir plus de gain et de puissance en sortie du PA, un cascade est préféré dans ce circuit. De plus, cette structure permet de répartir la tension d'alimentation sur deux transistors ce qui permet d'augmenter la tension d'alimentation et donc la puissance de sortie.

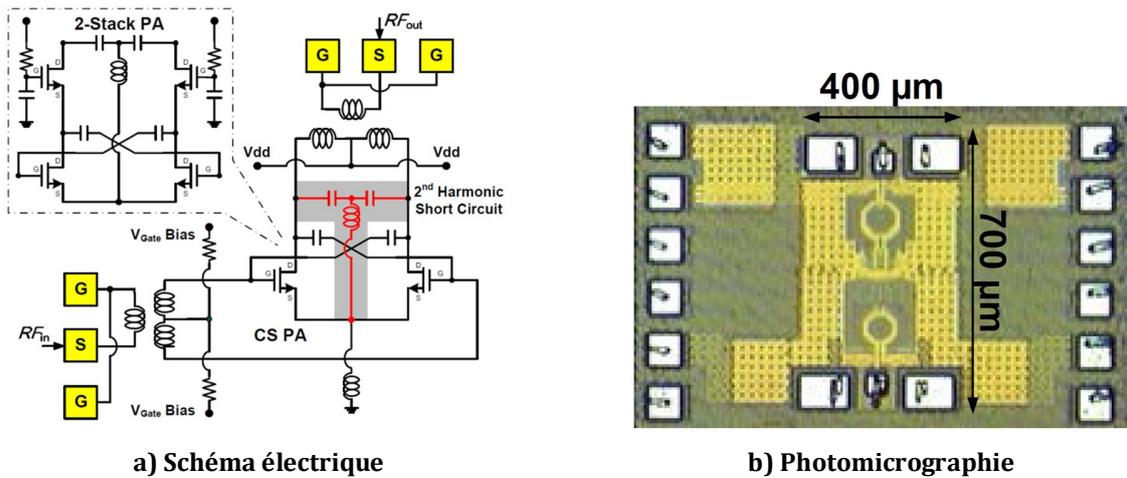


Figure I-39 : PA à base de cascade à 28 GHz [30]

Le PA à base de cascades différentiels délivre à 28 GHz une puissance de saturation et de compression de 19,8 dBm et 18,6 dBm respectivement, un maximum de PAE de 43,3 % et un gain en puissance de 13,6 dB (Figure I-40). Finalement il atteint un EVM de -27,5 dB pour une modulation 64-QAM à 3 Gb/s et 7,5 dB de PAPR.

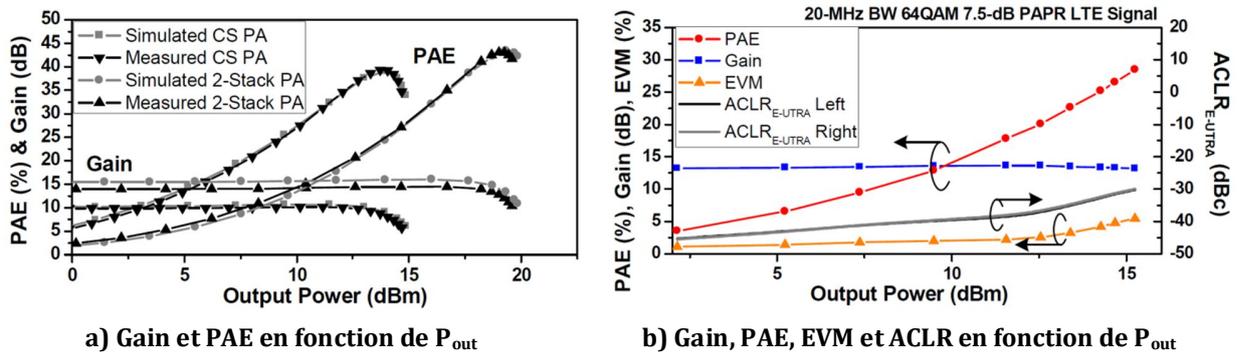


Figure I-40 : Performances du PA [30]

1.4.5. Tableau comparatif et verrous technologiques

Le Tableau 1 offre une comparaison des PAs CMOS conçus aux fréquences millimétriques. Des amplificateurs hautement linéaires combinent plusieurs cellules de puissance afin de pallier à la faible capacité de la technologie CMOS à délivrer de la puissance, et permettent finalement d'atteindre une puissance maximum linéaire (P_{-1dB}) de 18,2 dBm avec [28] à 60 GHz et de 18,6 dBm avec [30]. Une PAE au point de compression de 21 % est obtenue avec [28] à 60 GHz et de 43,3 % à 28 GHz avec [30]. Pour obtenir le meilleur compromis entre linéarité et efficacité, les amplificateurs en classe AB sont préférés aux fréquences millimétriques. Des EVM de -25,2 dB et -27,5 dB sont obtenus à 63 GHz avec [29] et à 30 GHz avec [30] respectivement. A noter que la norme 802.11n impose pour une modulation 64-QAM un EVM maximum de -25 dB.

Réf.	Tech.	Topo.	Nbr. cellules combinées	Nbr. étages	Fréq. [GHz]	V _{DD} [V]	Gain [dB]	P_{sat} [dBm]	P_{-1dB} [dBm]	PAE max [%]	PAE @ _{-1dB} [%]	EVM [dB]	P_{dc} [mW]
[28]	28 nm FD-SOI	CS	4	3	60	1	15.4	18.8	18.2	21	21	NC	74
[29]	40 nm bulk	Push-pull	2	3	63	2x0.9	22.4	16.4	13.9	23	18.9	-25,2	88
[14]	28 nm bulk	CS	1	2	30	1	15.7	14	13.2	35.5	34.4	NC	17.5
[30]	28 nm bulk	Cascode	1	1	28	2.2	13.6	19.6	18.6	43.3	41.1	-27,5	38*

*Calculé graphiquement

Tableau 1 : Performances des PAs hautement linéaires aux fréquences millimétriques en CMOS

La puissance délivrée aux fréquences millimétriques par les transistors CMOS est très limitée par rapport aux technologies SiGe ou AsGa. Mais la combinaison en puissance [28] ou l'empilement de transistors [30] permettent de pallier à ce problème, et d'atteindre finalement des niveaux de puissance compétitifs.

Une haute linéarité est demandée par la 5G à cause des modulations utilisées demandant un large back-off. Pour répondre à cela, lors de la conception du PA, un compromis est souvent fait entre la linéarité et l'efficacité. De plus, des structures peu utilisées aux fréquences millimétriques sont désormais réalisables avec l'amélioration des performances des transistors CMOS, comme l'utilisation d'une structure push-pull qui permet d'améliorer la conversion AM-PM [29].

Avec l'arrivée de certaines applications pour la 5G, la robustesse du PA deviendra un paramètre clé à analyser. L'injection de porteurs chauds est le mécanisme de dégradation le plus problématique pour les technologies CMOS. À cela, s'ajoutent les problèmes de désadaptation d'antenne qui peuvent gravement endommager le PA. L'impact de ces deux phénomènes peut être réduit en abaissant la tension d'alimentation, mais ce qui aura pour

effet direct de diminuer la puissance de sortie. Toutefois, de nouvelles idées en rupture permettent néanmoins de protéger le PA dans son environnement changeant sans pour autant dégrader les performances de ce dernier avec le self-healing et le self-contained (qui seront présentés dans le chapitre II).

I.5. Conclusion

Ce premier chapitre introduit la 5G et sa place dans le monde des communications sans fil, pour ensuite définir ses besoins et caractéristiques. Pour cela, le réseau 4G continuera de fournir l'accès radio pour le spectre de 1 GHz à 6 GHz. Ce dernier sera complété avec le déploiement du réseau 5G pour allouer un nouveau spectre au-delà de 6 GHz jusqu'à 100 GHz. À noter qu'un intérêt particulier est porté sur les bandes de fréquences millimétriques pour les transferts de données à très haut débit notamment autour de 28 GHz.

L'utilisation de la technologie CMOS pour les applications 5G apparaît prometteuse pour le marché de masse que vise la 5G, d'autant qu'aujourd'hui la miniaturisation des transistors CMOS permet un fonctionnement compétitif aux fréquences millimétriques.

L'étude de différents émetteurs-récepteurs CMOS embarquant du beamforming a permis d'identifier le rôle de l'amplificateur de puissance dans une chaîne de transmission RF, et de mettre en évidence qu'il est le bloc actif le plus énergivore du fait de la haute linéarité demandée par les réseaux actuels et futurs 5G utilisant des modulations complexes.

Pour répondre à toutes les attentes de la 5G notamment en termes de fiabilité, de nouvelles idées en rupture, avec le self-healing et le self-contained, permettent d'utiliser au maximum les avantages de la technologie CMOS tout en proposant un fonctionnement fiable pour le PA. Ces deux nouvelles manières d'appréhender le PA dans son environnement seront décrites dans le chapitre II.

Suite à cela, un PA élémentaire sera conçu à 28 GHz en technologie 28 nm FD-SOI et servira de bloc élémentaire à une structure de PA équilibré illustrant le principe du self-contained dédié aux applications beamforming pour la 5G. Il sera présenté dans le chapitre III.

I.6. Références

- [1] ANRTISU. « *Understanding 5G* ». 2016. Disponible sur : < <http://pages.anritsu-emearesponse.com> >
- [2] ERICSSON. « 5G radio access – capabilities and technologies ». 2016. Disponible sur : < <https://www.ericsson.com/res/docs/whitepapers/wp-5g.pdf> >
- [3] Andrews J. G., Buzzi S., Choi W., Hanly S. V., Lozano A., Soong A. C. K., Zhang J. C. « What Will 5G Be? ». *IEEE Journal on Selected Areas in Communications*. juin 2014. Vol. 32, n°6, p. 1065-1082.
- [4] Rappaport T. S., Sun S., Mayzus R., Zhao H., Azar Y., Wang K., Wong G. N., Schulz J. K., Samimi M., Gutierrez F. « Millimeter Wave Mobile Communications for 5G Cellular: It Will Work! ». *IEEE Access*. 2013. Vol. 1, p. 335-349.
- [5] ERICSSON. « Ericsson Mobility Report November 2015 ». 2015. Disponible sur : < <http://www.ericsson.com/res/docs/2015/mobility-report/ericsson-mobility-report-nov-2015.pdf> >
- [6] *FINAL ACTS WRC-15 WORLD RADIOCOMMUNICATION CONFERENCE (GENEVA, 2015)*.
- [7] Gao Z., Dai L., Mi D., Wang Z., Imran M. A., Shakir M. Z. « MmWave massive-MIMO-based wireless backhaul for the 5G ultra-dense network ». *IEEE Wireless Communications*. octobre 2015. Vol. 22, n°5, p. 13-21.
- [8] Emami S., Wisner R. F., Ali E., Forbes M. G., Gordon M. Q., Guan X., Lo S., Mcelwee P. T., Parker J., Tani J. R., Gilbert J. M., Doan C. H. « A 60GHz CMOS phased-array transceiver pair for multi-Gb/s wireless communications ». *2011 IEEE International Solid-State Circuits Conference*. 2011. p. 164-166.
- [9] Razavi B. « A study of injection locking and pulling in oscillators ». *IEEE Journal of Solid-State Circuits*. septembre 2004. Vol. 39, n°9, p. 1415-1424.
- [10] Tabesh M., Chen J., Marcu C., Kong L., Kang S., Alon E., Niknejad A. « A 65nm CMOS 4-element Sub-34mW/element 60GHz phased-array transceiver ». *2011 IEEE International Solid-State Circuits Conference*. 2011. p. 166-168.
- [11] Larie A., Kerhervé E., Martineau B., Knopik V., Belot D. « A 1.2V 20 dBm 60 GHz power amplifier with 32.4 dB Gain and 20 % Peak PAE in 65nm CMOS ». *European Solid State Circuits Conference (ESSCIRC), ESSCIRC 2014 - 40th*. 2014. p. 175-178.
- [12] Aloui S., Luque Y., Demirel N., Leite B., Plana R., Belot D., Kerherve E. « Optimized power combining technique to design a 20dB gain, 13.5dBm OCP1 60GHz power amplifier using 65nm CMOS technology ». *2012 IEEE Radio Frequency Integrated Circuits Symposium*. 2012. p. 53-56. >

- [13] Deltimple N., Carneiro M. L., Kerhervé E., Carvalho P. H. P., Belot D. « Integrated Doherty RF CMOS Power Amplifier design for average efficiency enhancement ». *Wireless Symposium (IWS), 2015 IEEE International*. 2015. p. 1-4.
- [14] Shakib S., Park H. C., Dunworth J., Aparin V., Entesari K. « A 28GHz efficient linear power amplifier for 5G phased arrays in 28nm bulk CMOS ». *2016 IEEE International Solid-State Circuits Conference (ISSCC)*. 2016. p. 352-353.
- [15] Bowers S. M., Sengupta K., Dasgupta K., Parker B. D., Hajimiri A. « Integrated Self-Healing for mm-Wave Power Amplifiers ». *IEEE Transactions on Microwave Theory and Techniques*. mars 2013. Vol. 61, n°3, p. 1301-1315.
- [16] Zou H., Daneshrad B. « 32 mW self contained OFDM receiver ASIC for mobile cellular applications ». *2004 Symposium on VLSI Circuits, 2004. Digest of Technical Papers*. 2004. p. 148-151.
- [17] Boers M., Vassiliou I., Sarkar S., Nicolson S., Adabi E., Afshar B., Perumana B., Chalvatzis T., Kavadias S., Sen P., Chan W. L., Yu A., Parsa A., Nariman M., Yoon S., Besoli A. G., Kyriazidou C., Zochios G., Kocaman N., Garg A., Eberhart H., Yang P., Xie H., Kim H. J., Tarighat A., Garrett D., Blanksby A., Wong M. K., Thirupathi D. P., Mak S., Srinivasan R., Ibrahim A., Sengul E., Roussel V., Huang P. C., Yeh T., Mese M., Castaneda J., Ibrahim B., Sowlati T., Rofougaran M., Rofougaran A. « 20.2 A 16TX/16RX 60GHz 802.11ad chipset with single coaxial interface and polarization diversity ». *2014 IEEE International Solid-State Circuits Conference Digest of Technical Papers (ISSCC)*. 2014. p. 344-345.
- [18] Auer G., Giannini V., Desset C., Godor I., Skillermark P., Olsson M., Imran M. A., Sabella D., Gonzalez M. J., Blume O., Fehske A. « How much energy is needed to run a wireless network? ». *IEEE Wireless Communications*. octobre 2011. Vol. 18, n°5, p. 40-49.
- [19] Dréan S., Deltimple N., Kerhervé E., Martineau B., Belot D. « A 65nm CMOS 60 GHz class F-E power amplifier for WPAN applications ». *2012 25th Symposium on Integrated Circuits and Systems Design (SBCCI)*. 2012. p. 1-4.
- [20] Ogunnika O. T., Valdes-Garcia A. « A 60GHz Class-E tuned power amplifier with PAE <25% in 32nm SOI CMOS ». *2012 IEEE Radio Frequency Integrated Circuits Symposium*. 2012. p. 65-68.
- [21] Chen D., Zhao C., Man S. K., Xue Q., Kang K. « A V-band inverse class F power amplifier with 16.3% PAE in 65nm CMOS ». *2016 IEEE International Conference on Microwave and Millimeter Wave Technology (ICMMT)*. 2016. p. 55-57.
- [22] Tuffery A. « *Conception d'amplificateurs de puissance reconfigurables en technologie CMOS avancée pour une application 4G LTE* ». Université de Bordeaux, 2012.
- [23] Colinge J.-P. « Reduction of kink effect in thin-film SOI MOSFETs ». *IEEE Electron Device Letters*. février 1988. Vol. 9, n°2, p. 97-99.

- [24] Xiao E. « Hot carrier effect on CMOS RF amplifiers ». *2005 IEEE International Reliability Physics Symposium*. 2005. p. 680-681.
- [25] Black J. R. « Electromigration: A brief survey and some recent results ». *IEEE Transactions on Electron Devices*. avril 1969. Vol. 16, n°4, p. 338-347.
- [26] Carbonini L., Manara A. « A procedure to evaluate the output VSWR of high power amplifiers ». *1998 IEEE EMC Symposium. International Symposium on Electromagnetic Compatibility*. 1998. p. 241-244 vol.1.
- [27] Imbornone J. F., Murphy M. T., Donahue R. S., Heaney E. « New insight into subharmonic oscillation mode of GaAs power amplifiers under severe output mismatch condition ». *IEEE Journal of Solid-State Circuits*. septembre 1997. Vol. 32, n°9, p. 1319-1325.
- [28] Larie A., Kerhervé E., Martineau B., Vogt L., Belot D. « 2.10 A 60GHz 28nm UTBB FD-SOI CMOS reconfigurable power amplifier with 21% PAE, 18.2dBm P1dB and 74mW PDC ». *2015 IEEE International Solid-State Circuits Conference - (ISSCC) Digest of Technical Papers*. 2015. p. 1-3.
- [29] Kulkarni S., Reynaert P. « A Push-Pull mm-Wave power amplifier with <math><0.8^\circ</math> AM-PM distortion in 40nm CMOS ». *2014 IEEE International Solid-State Circuits Conference Digest of Technical Papers (ISSCC)*. 2014. p. 252-253.
- [30] Park B., Jeong D., Kim J., Cho Y., Moon K., Kim B. « Highly linear CMOS power amplifier for mm-wave applications ». *2016 IEEE MTT-S International Microwave Symposium (IMS)*. 2016. p. 1-3.

I.7. Table des illustrations

Figure I-1 : Évolution des réseaux mobiles.....	20
Figure I-2 : Applications de la 5G.....	21
Figure I-3 : Interopérabilité du réseau 5G.....	22
Figure I-4 : Besoins de la 5G	24
Figure I-5 : Spectre de fréquences pour la 5G.....	25
Figure I-6 : Utilisation du beamforming pour limiter les interférences.	26
Figure I-7 : Exemple d'application du beamforming	26
Figure I-8 : Schéma d'un émetteur beamforming.....	27
Figure I-9 : Schéma explicatif du fonctionnement du beamforming	28
Figure I-10 : Architecture superhétérodyne	29
Figure I-11 : Émetteur-récepteur superhétérodyne avec beamforming [8]	30
Figure I-12 : Diagramme de rayonnement de [8].....	30
Figure I-13 : Architecture homodyne ou à conversion directe.....	31
Figure I-14 : Émetteur-récepteur homodyne avec beamforming [10].....	32
Figure I-15 : Répartition de la consommation dans une station de base du réseau 4G [18].....	34
Figure I-16 : Bilan de puissance d'un PA.....	34
Figure I-17 : Réponse du PA avec un signal CW	36
Figure I-18 : Non-linéarités en amplitude et en phase	37
Figure I-20 : Zone de conduction du transistor en fonction de sa classe	38
Figure I-19 : Réseau I(V) avec les classes de fonctionnement sinusoïdal.....	39
Figure I-21 : PA en classe E à 60 GHz.....	40
Figure I-22 : PA en classe F 60 GHz.....	41
Figure I-23 : Définition de l'EVM dans le plan complexe.....	43
Figure I-24 : Spectre en sortie d'un amplificateur non-linéaire.....	44
Figure I-25 : Produits d'intermodulation d'ordre 3 en sortie d'un PA non-linéaire	46
Figure I-26 : Spectre en sortie d'un PA non-linéaire avec 2 tons appliqués en entrée	46
Figure I-27 : Représentation graphique de l'IP3.....	47
Figure I-28 : Remontées spectrales dans les bandes adjacentes (ACLR)	48
Figure I-29 : Réflexion sur la charge d'un amplificateur de puissance	49
Figure I-30 : Recombinaison de l'onde incidence et réfléchi en sortie du PA	50
Figure I-31 : Représentation graphique du TOS en fonction du ROS.....	51
Figure I-32 : Interférences entre les cellules d'amplification d'un réseau multi-antennes.....	52
Figure I-33 : PA hautement linéaire à 60GHz [28].....	53
Figure I-34 : Performances du PA [28]	54
Figure I-35 : PA push-pull à 60GHz [29]	55
Figure I-36 : Performances du PA [29]	55
Figure I-37 : PA à haut rendement à 28 GHz [14].....	56
Figure I-38 : Performance du PA [14].....	56
Figure I-39 : PA à base de cascode à 28 GHz [30].....	57
Figure I-40 : Performances du PA [30]	57

Chapitre II : Du Self-healing au Self-contained

Sommaire

1. Introduction du chapitre	68
2. Self-healing.....	69
2.1. Introduction au self-healing.....	69
2.2. Principe du self-healing.....	70
2.3. Capteurs.....	71
2.3.1. Capteurs de puissance	73
2.4. Actionneurs.....	77
2.5. Convertisseurs de données et algorithmes d'optimisation	78
2.6. Etude d'amplificateur de puissance self-healing.....	79
2.7. Conclusion.....	81
2.8. Réalisation d'un capteur de puissance non invasif pour un PA self-healing	81
2.8.1. Introduction.....	82
2.8.2. Topologie du capteur de puissance	82
2.8.3. Mesure.....	86
2.8.4. Comparaison avec l'état de l'art.....	88
2.8.5. Conclusion	89
2.9. Conclusion.....	90
3. Self-contained et amplificateur équilibré	90
3.1. Introduction au self-contained	90
3.2. Le Coupleur Hybride : diviseur et combineur de puissance à 90°.....	92
3.3. Principe de fonctionnement d'un amplificateur équilibré	97
3.4. Conclusion.....	112
4. Conclusion du chapitre.....	113
5. Références	114
6. Table des illustrations.....	116

1. Introduction du chapitre

La notion d'autonomie ou d'adaptation en électronique a été définie il y a très longtemps [1-10]. La plus connue des applications est "l'autofocus" [5] publié en 1978. En d'autres termes, le système s'adapte à son environnement en temps réel. Cette notion est aussi utilisée en robotique [8] et en conception d'antenne [4,7,10]. Dans les systèmes électroniques, ce concept est développé dans le but de rendre les circuits plus robustes à leur environnement de fonctionnement [1,3,6].

Comme vu dans le premier chapitre, la 5G demande des communications sans fil beaucoup plus fiables que les anciennes générations de réseau mobile. De plus, adressant un marché de masse et voulant se définir comme une technologie verte, elle nécessite aussi un coût d'exploitation très faible. L'amplificateur de puissance étant un élément clé des émetteurs radiofréquences, ce dernier se doit d'avoir un fonctionnement le plus fiable possible et à moindre coût.

D'ordinaire pour assurer un fonctionnement fiable, des marges de sécurité (« safety » en anglais) sont prises dès le début de la conception des circuits électroniques. De plus, la conception du PA doit prendre en compte de nombreux stress électroniques tels que l'injection de porteurs chauds, les ondes stationnaires et l'électromigration. Il est donc généralement conçu avec des tensions aux bornes des transistors et des courants le traversant plus faibles que le maximum autorisé par le DRM (Design Rules Manual), ce qui aura pour conséquence de brider ses performances. Ce dernier se retrouve ainsi "surdimensionné" impliquant un coût de fabrication plus élevé et une efficacité réduite.

Dans les systèmes spatiaux, de la redondance est ajoutée afin d'assurer une fiabilité maximale. La redondance consiste à disposer plusieurs exemplaires d'un même circuit pour réduire le risque de panne. Si un circuit cesse de fonctionner, un autre prend le relai augmentant ainsi la tolérance à la panne du système. Cependant, la redondance reste inadaptée pour la 5G. Elle aurait pour effet direct d'augmenter les coûts de fabrication des puces du fait de la duplication de certains circuits.

Afin de jouir pleinement des avantages des technologies CMOS tout en assurant un fonctionnement fiable à moindre coût, de nouvelles solutions en rupture avec les architectures traditionnelles voient le jour avec le self-healing ou maintenant le self-contained. Le principe du self-healing qui peut être traduit en français par « autocuratif » est de modifier le fonctionnement du circuit pour assurer les performances RF en fonction de son environnement. Au contraire, le self-contained qui peut être traduit par « autonome » ou « auto-adaptable » met en avant l'idée de le rendre robuste aux variations de son environnement, le rendant ainsi autonome. La notion d'« auto » n'étant pas limitée à un ajout de circuit mais peut faire intervenir une topologie de conception « auto » robuste aux variations d'environnements.

2. Self-healing

Dans cette partie, le principe du self-healing va être introduit. Pour cela nous allons présenter tous les blocs composant un amplificateur self-healing (capteurs, actionneurs, etc.). Ensuite, un exemple d'amplificateur self-healing aux fréquences millimétriques sera étudié. Pour finir, un capteur de puissance sera réalisé pour répondre aux besoins des amplificateurs self-healing pour les applications beamforming.

2.1. Introduction au self-healing

Grâce aux avancées dans la miniaturisation des transistors sur silicium, il est désormais possible de concevoir des amplificateurs de puissance CMOS compétitifs aux fréquences millimétriques. De plus, comme vu dans le premier chapitre, implémenter le PA sur silicium avec les autres circuits intégrés de l'émetteur-récepteur permet une plus grande intégration et donc une réduction des coûts de fabrication.

Pendant avec ces avancées technologiques viennent aussi de nouveaux défis. En effet, avec le développement de nœuds technologiques de plus en plus petits, les écarts de valeur ou de performance entre les composants d'un même circuit continuent d'augmenter à cause des variations de processus de fabrication [11,12]. Cette situation s'explique par le fait que le marché du circuit intégré est dicté par le monde du numérique qui demande sans cesse une intégration plus forte des circuits. De ce fait, les fonderies développent et optimisent en premier lieu les modèles de transistor pour une application numérique et non pour une utilisation dans le domaine des radiofréquences. Ainsi, des modèles fiables aux fréquences millimétriques ne sont souvent pas disponibles au début de la phase de développement des nouveaux nœuds.

Aux variations de processus de fabrication et inexactitudes des modèles RF, se rajoutent d'autres sources de dégradation des performances RF comme les variations de l'environnement du circuit qui peuvent impacter son fonctionnement. Tous ces phénomènes ont évidemment un impact sur la conception des circuits RF, et d'autant plus à haute puissance et aux fréquences élevées comme avec les PAs millimétriques en technologies CMOS avancées.

Les variations environnementales peuvent avoir diverses origines, mais comme vu dans le chapitre I, l'un des phénomènes les plus critiques est la désadaptation d'antenne qui peut générer des ondes stationnaires dans le circuit et endommager le PA. Cela peut se produire lorsque l'environnement interagit dans le champ proche de l'antenne et modifie l'impédance qu'elle présente au circuit. Ce phénomène est d'autant plus critique quand le PA est utilisé dans un réseau beamforming [13–15].

En effet, dans un tel réseau, l'impédance de charge qui doit être présentée au PA peut changer lorsque le signal des autres cellules à proximité du réseau est couplé à travers l'antenne. De plus, un PA est conçu pour fonctionner avec une impédance de charge optimale et bien définie, alors toute modification de cette impédance entraînera une dégradation de ses performances RF.

Le self-healing est une méthode qui permet d'atténuer l'impact de tous les problèmes énumérés précédemment (variation de processus, inexactitude des modèles, variation d'environnement) en identifiant toutes les dégradations du système et en modifiant en conséquence le circuit. Ceci permet d'améliorer ses performances post-fabrication de manière efficace, grâce à l'incorporation d'une boucle d'optimisation numérique tirant profit du faible coût du traitement numérique disponible avec les technologies CMOS avancées.

2.2. Principe du self-healing

Le but du self-healing dans un PA est d'améliorer la puissance de sortie, la consommation de puissance, ainsi que la linéarité en fonction des variations de processus, des inexactitudes de modélisation et des variations de charge.

Pour cela, un PA self-healing a besoin de capteurs afin d'extraire l'information pour détecter toutes les dégradations potentielles des performances du PA. Ensuite, afin d'ajuster les performances du circuit en fonction de son environnement, des actionneurs doivent être mis en place autour de l'amplificateur pour permettre de modifier son fonctionnement. Enfin, un algorithme numérique doit être développé prenant en compte les données extraites du circuit par les capteurs pour commander les actionneurs afin de converger vers l'état optimal de fonctionnement du PA dans son environnement.

Un aspect important du self-healing est d'intégrer le système complet, y compris les convertisseurs de données et le traitement numérique sur une seule puce, car il est essentiel que les éléments ajoutés soient le moins intrusifs possibles, c'est-à-dire :

- dégrader le moins possible les performances du PA,
- occuper le moins de surface possible,
- consommer le minimum de puissance par rapport au PA,
- faciliter la connexion avec le monde extérieur.

Finalement un PA self-healing peut être décomposé en quatre blocs comme illustré sur le Figure II-1 avec :

- le PA : élément central du système,
- les capteurs pour extraire l'information,
- les actionneurs pour modifier le fonctionnement du PA,
- un algorithme pour traiter l'information et commander les actionneurs.

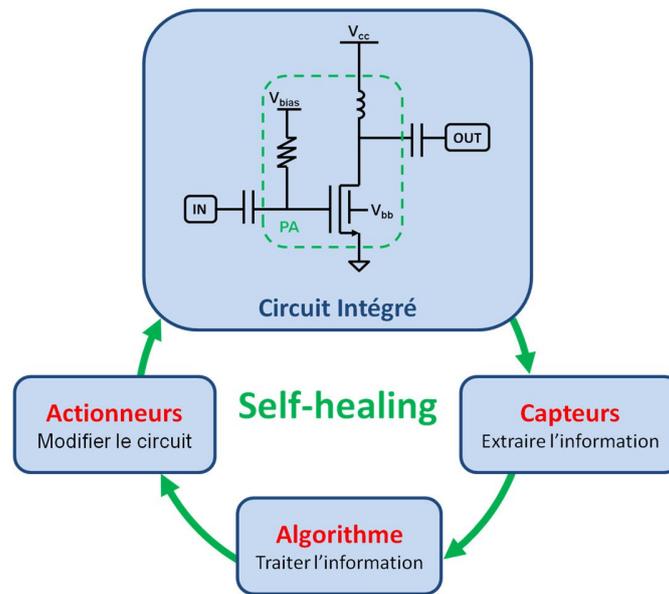


Figure II-1 : Diagramme de fonctionnement du self-healing

2.3. Capteurs

Les capteurs sont des éléments primordiaux pour le self-healing. Ce sont les "yeux" du système. Ils ont pour rôle d'extraire l'information du PA afin de repérer toute dégradation. Pour cela, il est important de bien caractériser le PA afin de connaître ses performances RF et son état de fonctionnement dans l'environnement pour lequel il est conçu. Pour un PA, il est essentiel de mesurer les paramètres tels que la puissance de sortie, le gain et la PAE.

Pour cela des capteurs de puissance RF peuvent être placés en entrée et en sortie du PA pour mesurer la véritable puissance qui est fournie au circuit et celle qui est délivrée à la charge. Cette mesure permet finalement d'identifier une variation de la charge en entrée et en sortie du PA.

De plus, afin d'estimer le vieillissement et l'efficacité du PA, il faut que le système puisse mesurer la consommation de puissance du PA au repos et pendant son fonctionnement. Pour cela, une mesure directe du courant continu tiré par le PA est nécessaire sous une tension d'alimentation fixe. Un capteur de courant peut être intégré en série sur l'alimentation du PA, mais il faut s'assurer que ce dernier n'impactera pas les performances du circuit [16] et ne fasse pas chuter la tension d'alimentation délivrée aux transistors. À noter que dans la littérature, pour mesurer le courant consommé par l'amplificateur, des capteurs ratio-métriques [16] et [19] sont principalement utilisés.

Il est également possible de mesurer les paramètres tels que la PAE grâce aux variations de la température locale autour des transistors de puissance du PA durant son fonctionnement. En effet, la variation de température aux bornes des transistors est directement liée à la puissance qu'ils dissipent [17], et donc en mesurant cette variation de température, il est possible d'estimer la PAE. Ce qui permet finalement une mesure totalement non intrusive pour le PA.

Ainsi, trois types de capteurs peuvent être intégrés avec le PA comme illustré sur la Figure II-2 :

- les capteurs de puissance RF pour mesurer la puissance d'entrée et de sortie du PA,
- les capteurs de courant continu pour mesurer la puissance consommée par le PA,
- les capteurs de température pour mesurer la puissance dissipée par le PA.

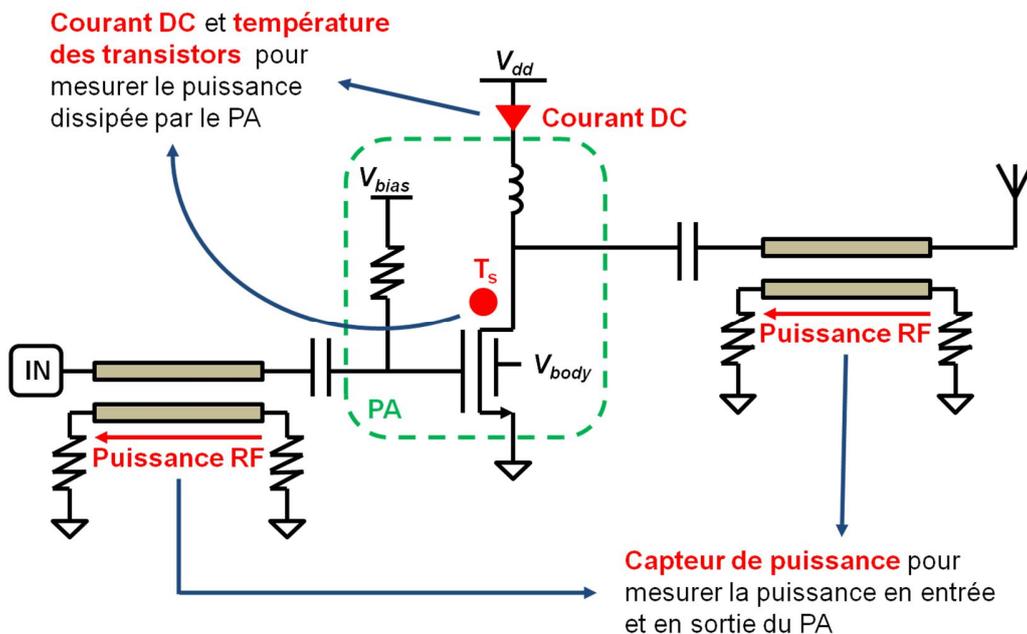


Figure II-2 : Capteurs pour le self-healing

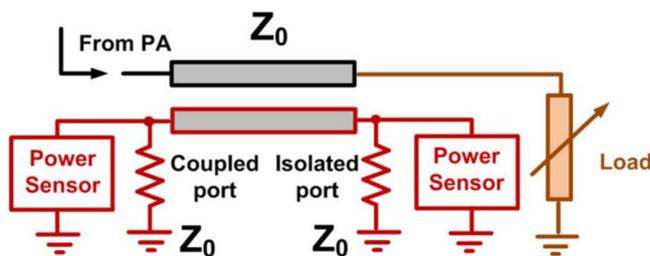
Il est important de noter que la capacité du système à identifier les dégradations est dictée par la précision de ces capteurs. À cela s'ajoute le fait que toute la phase de calibrage doit être effectuée automatiquement et en interne au sein du circuit pour maintenir la viabilité dans un contexte de production de masse. De plus, il est essentiel que les capteurs soient conçus pour être robustes aux variations qu'ils doivent mesurer.

Cependant, dans le cadre des applications beamforming nous allons seulement nous intéresser aux capteurs de puissance pour identifier une désadaptation de charge. Les problèmes de vieillissement étant moins critiques que ceux liés aux ondes stationnaires dans les systèmes beamforming, nous n'allons pas réaliser de capteur de courant ou de température.

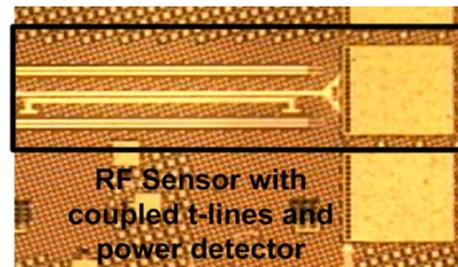
2.3.1. Capteurs de puissance

Les capteurs de puissance permettent de mesurer la puissance RF en sortie et en entrée du PA et d'identifier une variation de l'impédance de charge. Nous avons vu dans le premier chapitre qu'une variation de charge peut générer des ondes stationnaires pouvant endommager le PA. C'est pourquoi, dans le cadre des applications beamforming, où l'impédance d'antenne présentée au PA peut varier, il est primordial de pouvoir identifier ces variations pour pouvoir les corriger et ainsi protéger le circuit et assurer les performances RF.

D'ordinaire, en mesurant la tension sur la charge du transistor (si la charge reste constante) une image de la puissance RF peut être calculée. Cependant, en cas de variation de l'impédance de charge, l'excursion en tension sur la charge n'est plus proportionnelle à la puissance délivrée. C'est pourquoi dans [18] présenté avec la Figure II-3, l'utilisation d'un coupleur est privilégiée afin de mesurer la véritable puissance RF en dissociant la puissance du signal incident du signal réfléchi. Pour cela, deux lignes de transmission quart d'onde couplées sont placées à l'entrée et en sortie du circuit. Les ports isolés (isolated) et couplés (coupled) sont chargés par une résistance de 50Ω de manière à calculer la puissance RF même en cas de désadaptation en sortie du PA.



a) Schéma électrique d'un capteur de puissance



b) Photographie du coupleur de sortie

Figure II-3 : Capteur de puissance [18]

Afin de ne pas perturber le fonctionnement du PA, une faible puissance est prélevée à l'aide de coupleurs de puissance. Le coefficient de couplage des deux coupleurs est de 18 dB et de 21 dB pour l'entrée et la sortie respectivement, et les pertes d'insertion sont de 0,5 dB à 28 GHz.

Ensuite, un détecteur de puissance est implémenté sur les ports couplé et isolé des coupleurs afin de mesurer la puissance des ondes incidente et réfléchie respectivement. Il est illustré Figure II-4. Un premier transistor M1 polarisé à la tension de seuil rectifie la puissance RF entrante en utilisant la caractéristique quadratique des transistors MOS polarisé proche de la tension de seuil. Le courant image de la tension redressée est ensuite amplifié à l'aide d'un miroir de courant, avant d'être moyenné à l'aide d'un filtre RC passe-bas. Finalement, la tension de sortie du détecteur est mesurée aux bornes d'une résistance, puis numérisée par un convertisseur analogique numérique. Sur la Figure II-4 est présentée la tension de sortie du détecteur de puissance en fonction de la puissance de sortie du PA.

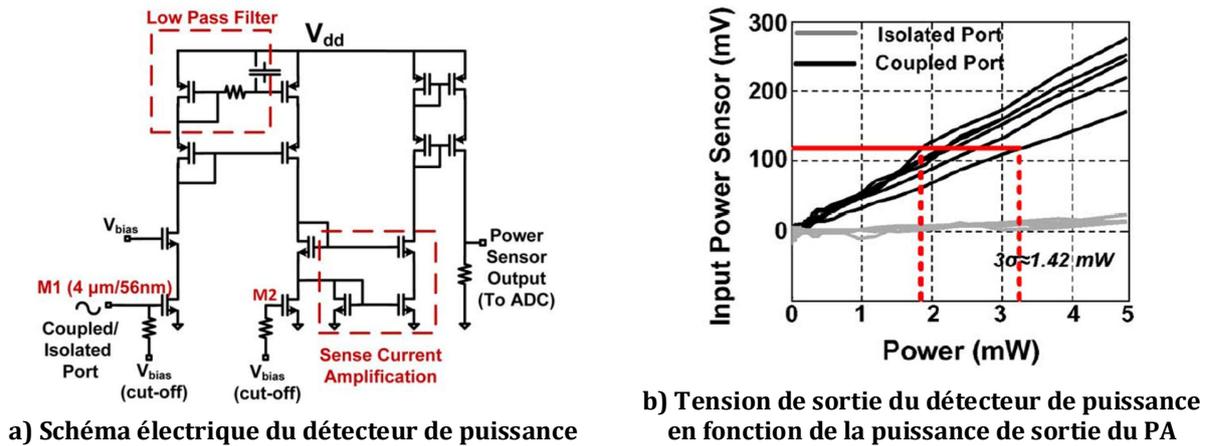


Figure II-4 : Détecteur de puissance [18]

Finalement, cette solution permet de mesurer la véritable puissance délivrée par l'amplificateur. En effet, grâce à l'utilisation d'un coupleur directif, seule la puissance de l'onde incidente est mesurée. De plus, si de la puissance est mesurée sur le port isolé du coupleur de sortie, c'est qu'il existe une onde réfléchie, ce qui implique que la charge de sortie du PA est désadaptée. Cette solution, bien qu'efficace et précise pour mesurer la puissance délivrée par l'amplificateur, nécessite beaucoup de place due à l'utilisation de lignes quart d'onde.

La solution proposée dans [19] est plus compacte. En effet, la détection de puissance est réalisée à l'aide d'un couplage capacitif de la tension sur une ligne de transmission en sortie du PA comme illustré sur la Figure II-5. Cette tension est ensuite convertie en une tension image de la puissance traversant la ligne de transmission par le circuit du détecteur présenté sur la Figure II-6.

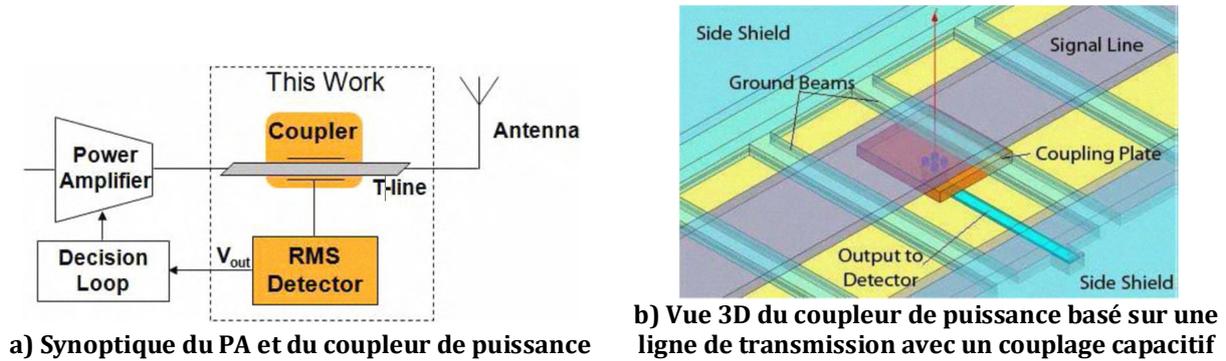
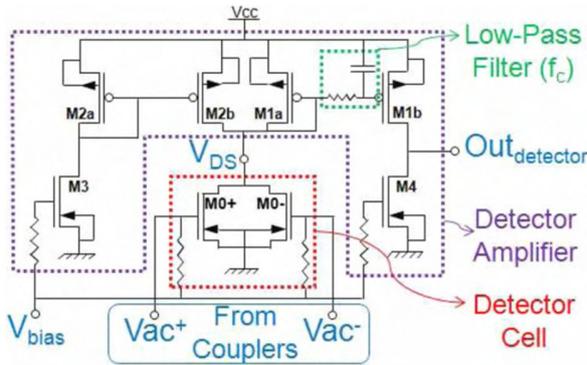


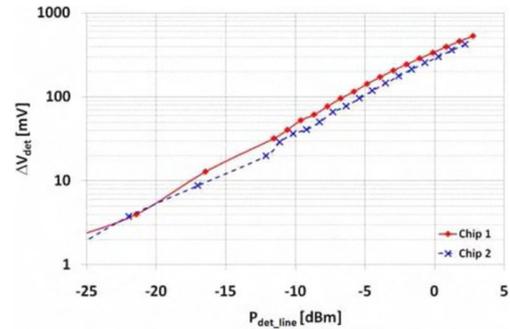
Figure II-5 : Capteur de puissance [19]

Afin de minimiser les pertes RF à la sortie du PA, un coupleur capacitif ayant une très faible influence sur le chemin RF direct est utilisé. Pour cela, un petit rectangle métallique est inséré sous la ligne de transmission comme le montre la Figure II-5 formant deux capacités: l'une avec la ligne de transmission et l'autre avec le substrat qui est à la masse. Il en résulte un diviseur capacitif. Ce rectangle métallique est intégré sous une ligne de transmission coplanaire en sortie du PA. Ici, deux structures sont utilisées en sortie du PA, sur une ligne de transmission différentielle pour fournir un signal différentiel au détecteur. Cette solution a pour avantage d'avoir un effet négligeable sur l'impédance que l'antenne présente au PA.

La cellule de détection utilise aussi la caractéristique quadratique des transistors MOS permettant d'avoir une image linéaire par rapport à la puissance. Ce détecteur de puissance est illustré sur la Figure II-6 ; il est composé d'une paire de transistors MOS ($M0+$ et $M0-$) polarisés au voisinage de la tension de seuil pour convertir la tension différentielle venant du coupleur capacitif en un courant proportionnel à la puissance traversant la ligne de transmission. Ensuite après amplification du courant de drain tiré par les transistors $M0+$ et $M0-$ et un filtrage passe-bas, la caractéristique de la tension de sortie du détecteur de puissance est tracée sur la Figure II-6 en fonction de la puissance traversant la ligne de transmission.



a) Schématic du détecteur de puissance



b) Tension de sortie du détecteur de puissance en fonction de la puissance traversant la ligne

Figure II-6 : Détecteur de puissance de [19]

Cette solution est plus compacte que la précédente. En cas de désadaptation d'antenne, elle semble mesurer à la fois la puissance délivrée par le PA et la puissance réfléchiée. Cependant, cette méthode permet tout de même de mesurer la désadaptation d'antenne dans le sens d'une variation d'impédance comme le prouve la Figure II-7. En effet, la puissance alors mesurée évolue en fonction de la variation de l'impédance de charge, et résulte de la recombinaison constructive ou destructive de l'onde incidente et réfléchiée.

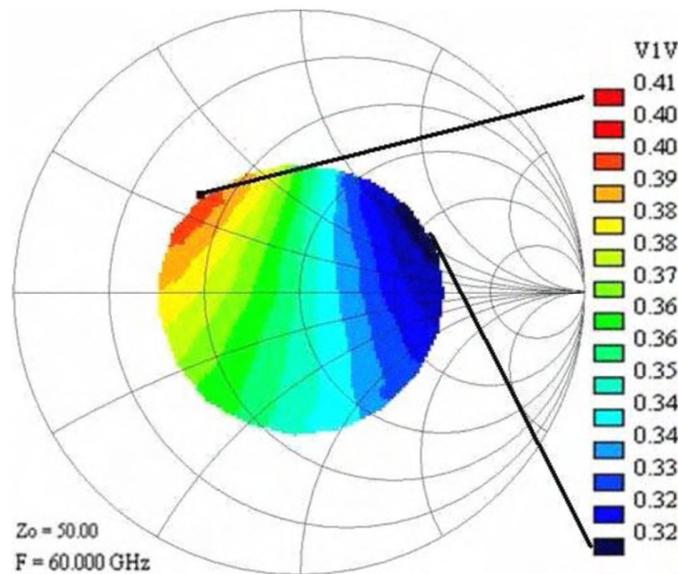


Figure II-7 : Tension de sortie du détecteur de puissance en fonction de l'impédance au PA [19]

Ces deux solutions qui ont parfaitement démontré leur fonctionnement nécessitent l'ajout de composant passif en sortie du PA: une ligne quart d'onde pour [18] et une ligne de transmission avec un couplage capacitif pour [19]. L'ajout de ces composants en sortie d'un PA est synonyme de pertes en termes de place et d'efficacité. C'est pourquoi nous allons étudier une solution qui permet d'utiliser l'existant tel que les baluns nécessaires dans les PAs différentiels pour réaliser un capteur de puissance. Il n'en résulte aucune perte RF supplémentaire ni de consommation de place, ce qui préserve l'efficacité de l'amplificateur. Ce capteur de puissance sera présenté dans la partie 2.8 de ce chapitre.

2.4. Actionneurs

Les actionneurs vont permettre de reconfigurer le fonctionnement du circuit en modifiant l'un des paramètres du PA tels que la polarisation et la charge présentée aux transistors. Presque toutes les performances d'un PA sont directement liées à ces deux paramètres y compris la linéarité, l'efficacité et la puissance de sortie.

Les variations de processus et de température dans le circuit de polarisation du PA peuvent modifier de façon significative le point de fonctionnement de l'amplificateur. Pour compenser ces variations, un actionneur de polarisation doit être mis en place.

Pour cela on peut facilement faire varier le point de polarisation des transistors en modifiant la tension de grille. Toutefois, avec les nouvelles technologies CMOS FDSOI (Fully Depleted Silicon On Insulator), comme la 28 nm FD-SOI de STMicroelectronics, il est désormais possible de faire varier le point de polarisation des transistors en faisant varier la tension de polarisation de la face arrière du substrat (Body Biasing - notée V_{bb} sur la Figure II-8 pour avoir un réglage plus fin (ce phénomène sera vu plus en détail dans le chapitre III).

Contrôler le point de polarisation d'un PA permet de compenser une grande partie des variations des performances RF dues à la dispersion des procédés technologiques. Cependant, afin de compenser les variations de l'impédance de charge présentée aux transistors, il est nécessaire de pouvoir contrôler les réseaux d'adaptation, afin d'être certain que les transistors soient chargés par l'impédance optimale. Ceci est une tâche plus ardue, car les niveaux de puissance en sortie du PA peuvent être très élevés, et toute perte à ce niveau impactera directement les performances RF. Aux fréquences millimétriques, cela peut être réalisé à l'aide de lignes de transmission reconfigurables, notamment avec des lignes coplanaires en modifiant virtuellement la largeur des plans de masse latéraux de la ligne [20], ou encore avec des stubs fermés reconfigurables en contrôlant la longueur électrique de la ligne (à l'aide de transistors utilisés en interrupteur pour court-circuiter le signal à la masse) [21].

Finalement, deux types d'actionneur peuvent être mis en œuvre dans le circuit comme illustré sur la Figure II-8 :

- Les actionneurs de polarisation pour commander le point de fonctionnement du PA,
- Les actionneurs d'adaptation pour ajuster la charge présentée aux transistors.

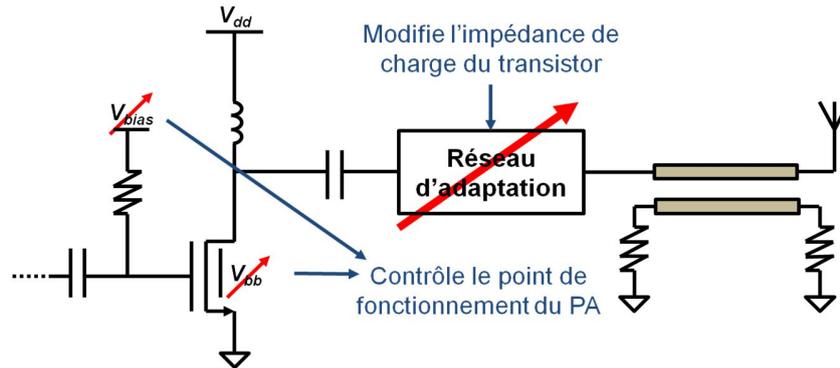


Figure II-8 : Actionneurs d'un PA self-healing

À noter qu'il faut s'assurer que les actionneurs aient suffisamment d'impact sur le PA pour maintenir le fonctionnement du circuit au plus proche de l'optimum, quelles que soient les variations de l'environnement. Tout comme les capteurs, ils devront être le moins intrusifs possibles et ne pas dégrader les performances du PA.

2.5. Convertisseurs de données et algorithmes d'optimisation

Des convertisseurs de données sont nécessaires pour réaliser l'interface entre les sorties analogiques des capteurs et la partie numérique et de même entre la partie numérique et les actionneurs.

De plus, l'utilisation des nœuds de la technologie CMOS avancée permet facilement d'implémenter la partie numérique du système self-healing (convertisseurs de données, traitement des données) sur la même puce que le circuit radiofréquence permettant ainsi une intégration totale du système sur silicium et réduisant les coûts de fabrication.

Finalement, un algorithme d'optimisation doit être mis au point pour traiter les données extraites par les capteurs pour ensuite contrôler les actionneurs, permettant ainsi au système de s'adapter aux variations de son environnement et assurer les performances RF du PA.

Dans le cadre des travaux de cette thèse, ni actionneur, ni convertisseur de données ou algorithmes ne sont réalisés. L'intérêt a été principalement porté sur la réalisation d'un capteur de puissance pouvant facilement être intégré dans des amplificateurs self-healing dans le cadre des applications beamforming.

2.6. Etude d'amplificateur de puissance self-healing

Dans cette sous-partie, nous allons étudier un PA self-healing complet [18] afin de prouver l'intérêt du self-healing et d'en comprendre ses limites. Ce système self-healing est implémenté autour d'un amplificateur de puissance à 28 GHz en technologie CMOS 65 nm Bulk. Tous les blocs (PA, capteurs, actionneur, convertisseurs de données, et algorithmes) ont été intégrés sur la même puce comme présenté sur la Figure II-9.

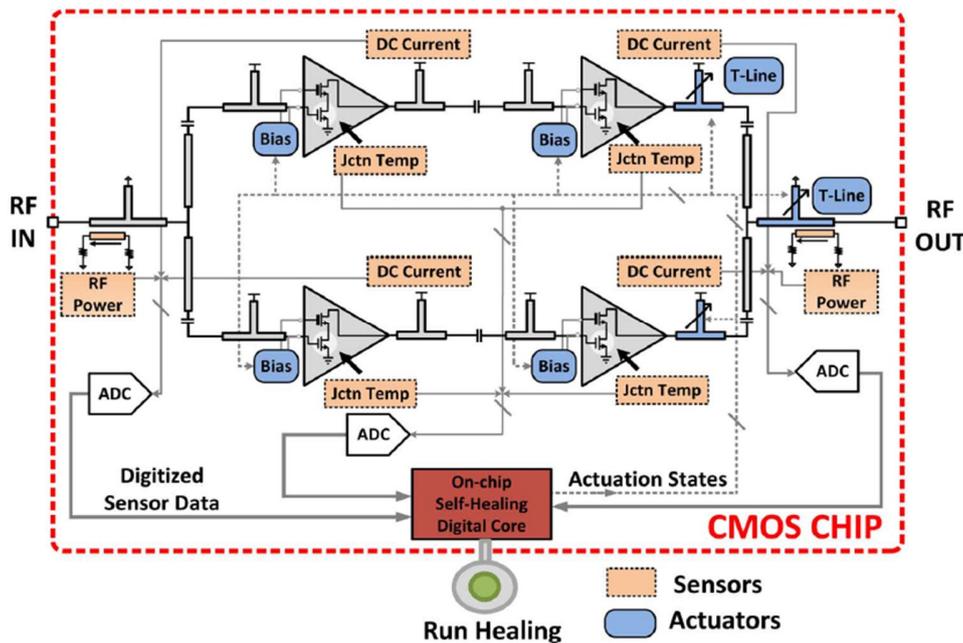


Figure II-9 : Schéma électrique du PA self-healing [18]

Le PA est composé de deux fois deux étages d'amplification en classe AB recombinaison en puissance en sortie comme illustré sur la Figure II-9. Le diviseur de puissance en entrée permet de séparer le signal de manière égale pour alimenter les deux voies en parallèle. Chacune d'elle est composée de deux amplificateurs en classe AB en série présentés sur la Figure II-10. Un réseau d'adaptation est présent entre les deux étages afin de maximiser le transfert de puissance. Les transistors du premier étage sont deux fois plus petits que ceux du second pour être certain que le premier étage est capable de saturer le deuxième malgré les pertes du réseau d'adaptation entre ces deux cellules.

Comme illustré sur la Figure II-10 sur chaque cellule d'amplification sont implémentés deux capteurs : un capteur de courant continu (noté « DC Sensor ») pour mesurer le courant tiré par chaque cellule et un capteur de température (noté « Thermal Sensor ») pour mesurer la puissance dissipée par chaque transistor. À cela s'ajoute, comme vu sur la Figure II-9, deux capteurs de puissance, un en entrée et un en sortie, pour mesurer la puissance RF fournie et délivrée par le PA.

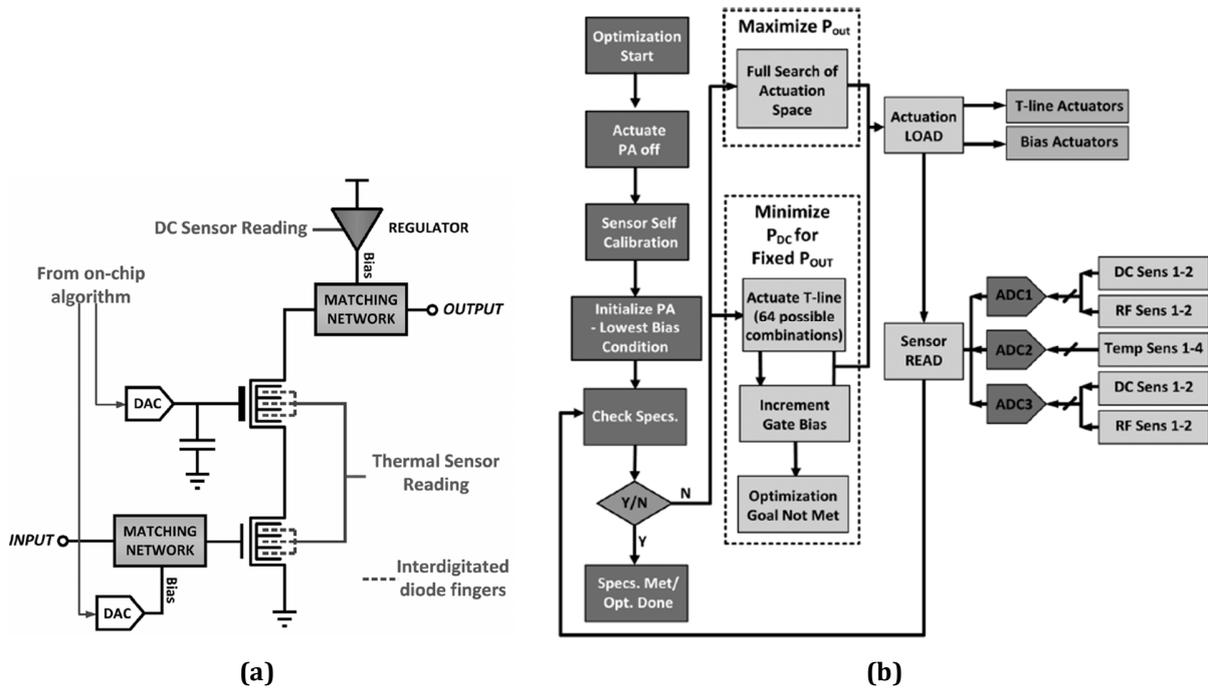
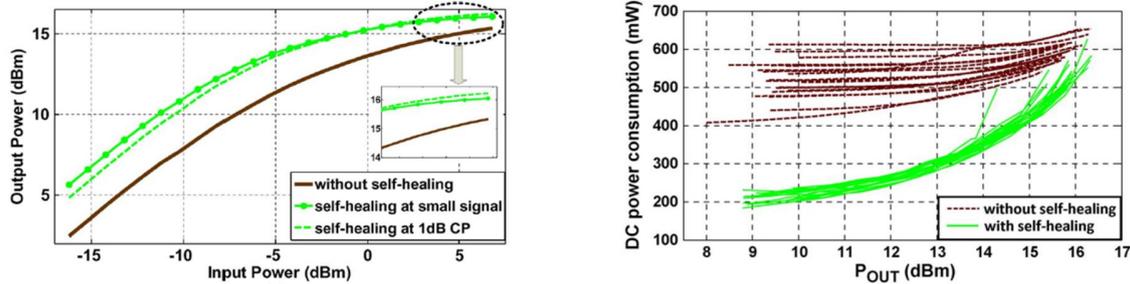


Figure II-10 : (a) Schéma des cellules d'amplification et (b) algorithme d'optimisation de [18]

L'algorithme a été codé en VHDL puis implémenté sur la puce. Il communique avec les convertisseurs de donnée afin de lire les informations prélevées par les capteurs et commander les actionneurs. La machine d'état de l'algorithme est présentée sur la Figure II-10. Elle se compose de deux boucles d'optimisation. La première pour maximiser la puissance de sortie, et la deuxième pour optimiser la consommation de courant à puissance de sortie constante. La boucle d'optimisation modifie le circuit grâce aux actionneurs jusqu'à converger vers la puissance de sortie maximale ou vers la consommation de courant la plus faible.

Les mesures en grand signal sur 50Ω sont présentées sur la Figure II-11-a. Le self-healing permet d'optimiser les performances post-fabrication. Après self-healing, le PA délivre une puissance de saturation de 16 dBm avec un gain de 21,5 dB, et une puissance de 12,5 dBm au point de compression à 1 dB pour une consommation de 270 mW à 28 GHz.

Pour évaluer l'intérêt du self-healing face aux variations de processus de fabrication, 20 puces sont mesurées. Sur la Figure II-11 d'importantes économies d'énergie sont observées. À proximité du point de compression à 1 dB pour une puissance de sortie de 12,5 dBm, on observe une réduction de 47 % de la consommation et une diminution de 78 % de l'écart-type entre les puces.



a) Puissance de sortie en fonction de la puissance d'entrée sans self-healing et avec self-healing

b) Consommation en fonction de P_{OUT} avant et après self-healing sur 20 puces

Figure II-11 : Intérêt du self-healing post-fabrication

2.7. Conclusion

Le self-healing, avec [18], a démontré toute son efficacité afin de reconfigurer le circuit en fonction de son environnement (variation d'impédance et de procédées de fabrication), ainsi que sa capacité à maintenir un fonctionnement optimal même quand l'une des cellules d'amplification interne subit une défaillance.

Mais nous avons vu que pour se faire, le self-healing a besoin de nombreux blocs supplémentaires : des capteurs pour extraire l'information et des actionneurs pour modifier le circuit. L'ajout de ces blocs a un impact sur les performances du circuit, car bien qu'ils soient conçus pour ne pas le perturber, ces derniers ajoutent forcément des pertes et une consommation supplémentaire qui finalement réduisent l'efficacité du système. Pour exemple, la PAE finale du circuit [18] (après self-healing, c'est à dire dans son fonctionnement optimal) n'atteint que 6,4 % au point de compression.

C'est pourquoi, dans le cadre des applications beamforming, afin de proposer une solution de détection face aux problèmes de variation d'impédance d'antenne, il a été décidé de seulement intégrer un capteur de puissance totalement non invasif au sein d'un amplificateur (présenté dans la partie 2.8). Il permet de mesurer la puissance de sortie du PA afin de repérer une désadaptation, sans dégrader les performances et l'efficacité du circuit.

2.8. Réalisation d'un capteur de puissance non invasif pour un PA self-healing

Nous avons vu que dans le cadre du self-healing pour identifier les variations d'impédance d'antenne, il est nécessaire de mesurer la puissance de sortie du PA. C'est pourquoi, dans le cadre des applications beamforming pour la 5G, nous allons nous focaliser sur la détection de puissance en sortie de l'amplificateur.

Le but de l'étude suivante est de proposer une solution pour mesurer la puissance de sortie d'un PA de manière la moins intrusive possible en tirant profit du transformateur de sortie qui réalise l'adaptation d'impédance et la conversion de mode.

2.8.1. Introduction

Comme les variations de la charge d'un PA affectent directement sa puissance de sortie et la PAE, les variations d'impédance de charge doivent être mesurées en détectant la puissance de sortie. En outre, dans les systèmes beamforming, il est souvent souhaitable de contrôler avec précision la puissance transmise.

Par conséquent, pour réaliser un capteur de puissance pour les PAs self-healing dédiés aux applications beamforming à faible coût pour la 5G, il est souhaitable d'intégrer le détecteur de puissance avec le PA, au lieu de placer des composants isolés avant l'antenne [22]. En effet, cela peut modifier l'impédance présentée au PA et donc dégrader ses performances, et ajouter un coût en termes de superficie et finalement impliquer un coût supplémentaire lors de la fabrication.

Pour être intégré avec le PA, il est essentiel que le détecteur de puissance n'impacte pas les performances de ce dernier. Cela implique qu'il doit avoir une très faible consommation d'énergie et occuper une faible surface par rapport à celle du PA.

Dans cette partie, la conception d'un détecteur de puissance non-invasive (Power Detector - PD) entièrement intégré au sein d'un amplificateur est décrite.

2.8.2. Topologie du capteur de puissance

Le détecteur de puissance est intégré au sein d'un PA différentiel à 5,8 GHz comme représenté sur le Figure II-12. Le choix du PA (Bande haute WiFi) et celui de la technologie (H9SOIFEM) ont été dictés par la disponibilité immédiate de la technologie et des cellules au moment de l'élaboration du concept de prélèvement de puissance. Ce PA est composé d'un transformateur réalisant à la fois le prélèvement de puissance, l'adaptation d'impédance de sortie et la conversion de mode. Un détecteur de puissance est ensuite directement connecté au transformateur.

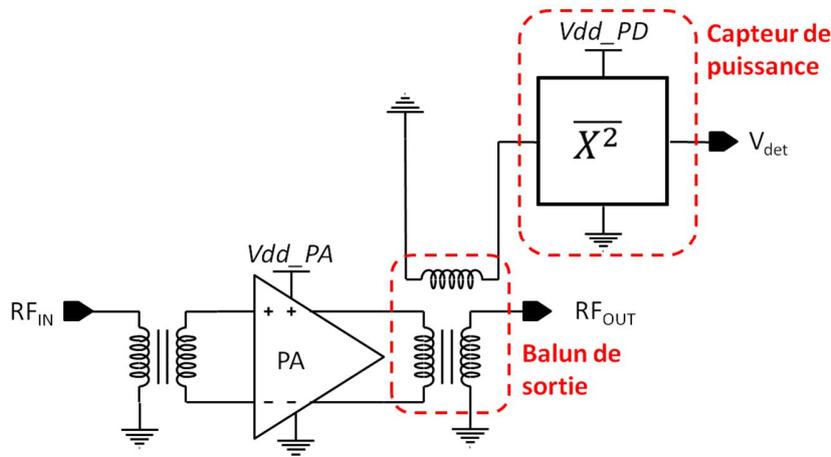


Figure II-12 : Schéma électrique du PA et du capteur de puissance

Ce détecteur de puissance a un très faible impact sur le PA, ce qui est essentiel pour un système self-healing. Il ne dégrade pas les performances de ce dernier. Le PA et le détecteur de puissance sont implémentés sur la même puce réalisée dans la technologie 130 nm H9SOI-FEM CMOS de STMicroelectronics.

Le Back End of Line (BEOL) de la technologie H9SOI est illustré sur la Figure II-13. Il se compose de 4 couches de métallisations (plus l'Alucap). L'avantage de cette technologie est qu'elle propose une couche de métallisation en cuivre très épaisse (M4TC) faiblement résistive, idéale pour réaliser les composants passifs RF.

Le transformateur de sortie représenté sur la Figure II-13, est basé sur un couplage latéral [23], car seulement une couche de métal épais est disponible dans cette technologie. Il a été conçu pour fournir l'impédance de charge optimale au PA et réaliser la conversion de mode. Les enroulements du primaire et du secondaire sont judicieusement entrelacés pour assurer la symétrie de la conversion de mode. Les enroulements sont réalisés dans les couches de métallisation les plus épaisses (Alucap et M4TC) pour minimiser les pertes d'insertion du transformateur.

À cela, un troisième enroulement est ajouté au centre du transformateur [24] pour prélever une très faible partie de la puissance le traversant. Cet enroulement a été conçu pour coupler seulement 1 % (-20 dB) de la puissance. Il est réalisé en utilisant les mêmes couches épaisses des enroulements du primaire et secondaire.

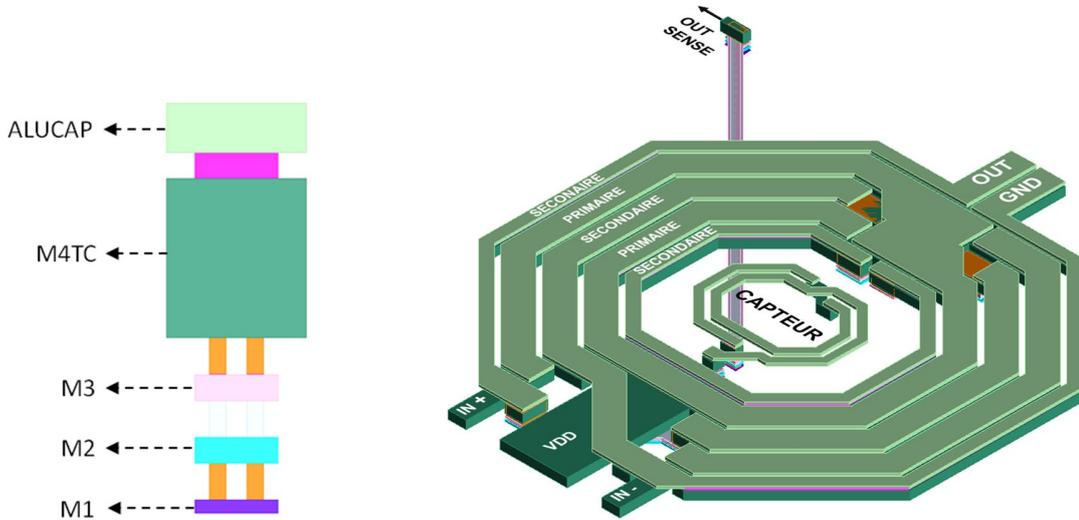


Figure II-13 : BEOL de la H9-SOI et vue 3d du transformateur intégrant le capteur de puissance

Les pertes d'insertion du transformateur de sortie sont simulées grâce à un simulateur électromagnétique (Momentum Keysight), et sont représentées sur la Figure II-14. Le transformateur intégrant le capteur de puissance atteint 0,83 dB de pertes d'insertion. Finalement, l'ajout de cet enroulement pour détecter la puissance RF à travers le transformateur a un très faible impact sur les performances du PA au regard des pertes d'insertion du transformateur qui n'augmentent que de 0,1 dB en ajoutant l'enroulement de détection.

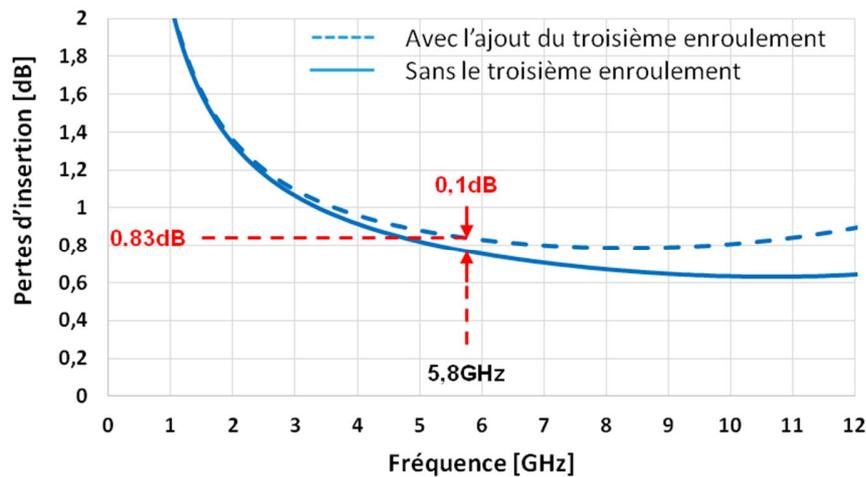


Figure II-14 : Pertes d'insertion du transformateur avec et sans l'enroulement de détection

Le circuit de détection de puissance est représenté sur la Figure II-15. Il est directement connecté au troisième enroulement. Un transistor *M1* polarisé à la tension de seuil est utilisé pour rectifier le signal RF d'entrée provenant de l'enroulement de détection.

Ensuite, le courant redressé tiré par le transistor $M1$ est amplifié à travers un miroir de courant à base de PMOS ($M2, M3, M4, M5$). Enfin, un filtre passe-bas (R_{out} et C_{out}) moyenne et transforme ce signal en une tension continue nommée V_{det} . À noter que la taille du transistor $M1$ est maintenue très petite de sorte qu'il ne charge pas le PA à travers l'enroulement de détection.

Le détecteur de puissance utilise la loi quadratique (II-2) de la caractéristique (I_{ds}, V_{ds}) des transistors MOS pour obtenir l'information en puissance.

$$I_{ds} = K(V_{gs} - V_{th})^2 \tag{II-2}$$

Avec K : paramètre dépendant de la géométrie de la technologie défini par l'équation :

$$K = \frac{1}{2} \mu_c C_{ox} \frac{W}{L} \tag{II-3}$$

Avec :

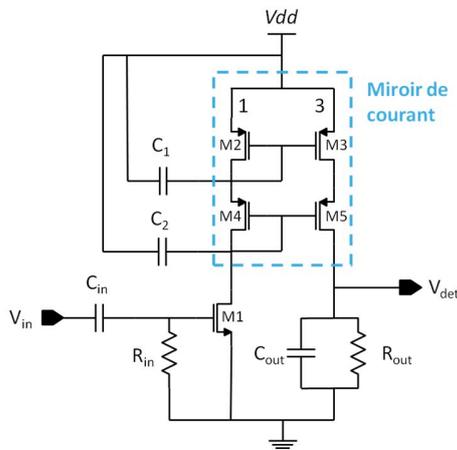
- μ_c : la mobilité des électrons,
- C_{ox} : la capacité grille-substrat par unité de surface,
- L : la longueur du canal,
- W : la largeur du canal.

Finalement, en moyennant la puissance RF d'entrée redressée, la tension de sortie du détecteur V_{det} peut être donnée par l'équation :

$$V_{det} = k_1 \cdot \overline{(V_{in}^2)} + k_2 \tag{II-4}$$

Avec :

- $k1$: le gain de conversion,
- $k2$: la tension de sortie au repos du détecteur de puissance,
- $\overline{V_{in}^2}$: la moyenne du carré de la tension en entrée du détecteur.



W_{M1}	0.5 μm
$W_{M2/M4}$	15 μm
$W_{M3/M5}$	45 μm
C_{out}	2 pF
R_{out}	3 k Ω
V_{dd}	2.5 V

Figure II-15 : Schéma électrique du circuit de détection de puissance

2.8.3. Mesure

La photomicrographie de la puce est présentée sur la Figure II-16. Le détecteur de puissance mesure $170 \times 140 \mu\text{m}^2$ et le transformateur $220 \times 220 \mu\text{m}^2$ avec l'enroulement de détection. Les mesures sont directement effectuées sur wafer. La consommation du détecteur dépend de la puissance de sortie du PA, elle reste inférieure à $250 \mu\text{A}$ sous $2,5 \text{ V}$ d'alimentation.

Les mesures grand signal à $5,8 \text{ GHz}$ du PA avec et sans le capteur de puissance intégré dans le transformateur de sortie sont présentées sur la Figure II-16. L'amplificateur de puissance atteint une P_{sat} de 31 dBm et $P_{-1\text{dB}}$ de 28 dBm avec un pic de PAE de 29% , sous une tension d'alimentation de 7 V . De plus, nous constatons que l'ajout du capteur n'a quasiment aucune influence sur les performances du PA au regard du gain et de la PAE qui ne varient que de $0,1 \text{ dB}$ et de $0,8 \%$ respectivement.

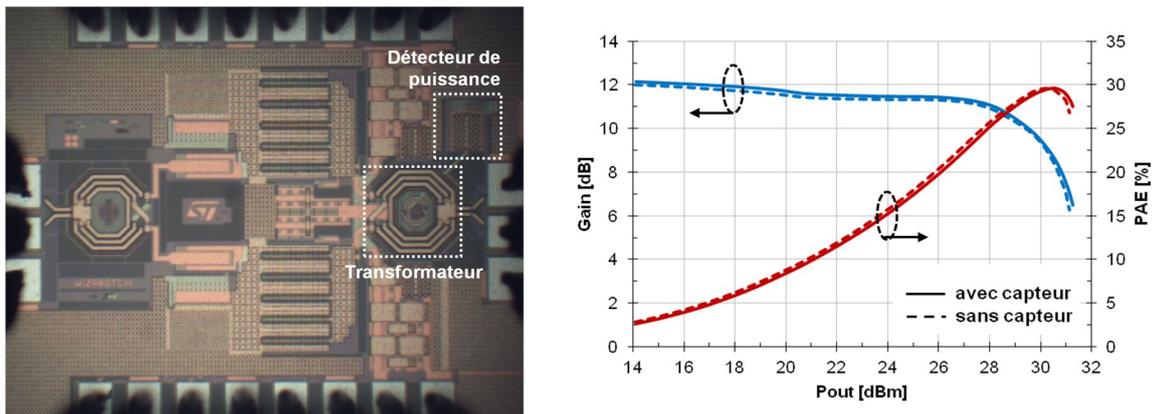


Figure II-16 : Photomicrographie et mesures grand signal du PA à $5,8 \text{ GHz}$

En tant que moyenne de la puissance de sortie redressée, la tension de sortie V_{det} peut être approximée par la fonction de transfert linéaire (II-4). Sur la Figure II-17, la tension V_{det} de sortie varie de 8 mV jusqu'à 500 mV . Le gain de conversion k_1 et la tension initiale k_2 sont calculés égaux à $0,47 \text{ mV/mW}$ et 8 mV respectivement. La ligne en pointillés sur la Figure II-17 représente la détection linéaire idéale. Finalement, l'erreur par rapport à cette courbe idéale peut être calculée et présentée sur la Figure II-18. À noter qu'en raison de la grande dynamique de la tension de sortie V_{det} , aucun buffer n'est nécessaire en sortie du capteur de puissance.

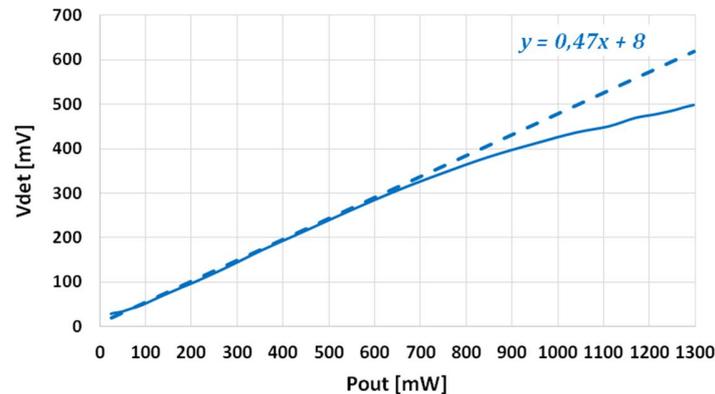


Figure II-17 : Tension de sortie V_{det} du détecteur en fonction de la puissance de sortie

Le but du détecteur est de calculer la puissance de sortie avec l'équation suivante :

$$P_{out_cal} = \overline{(V_{in}^2)} \quad (II-5)$$

Ici, la tension de sortie V_{det} du détecteur est donnée par l'équation :

$$V_{det} = 0,47 \times P_{out_cal} + 8 \quad (II-6)$$

Finalement l'erreur de mesure en dB de la puissance de sortie P_{out} par rapport à la détection linéaire idéale du détecteur peut être calculée avec l'équation :

$$\begin{aligned} Err &= 20 \cdot \log\left(\frac{P_{out_cal}}{P_{out}}\right) \\ &= 20 \cdot \log\left(1 + \frac{P_{out_cal} + P_{out}}{P_{out}}\right) \\ &= 20 \cdot \log\left(1 + \frac{\frac{1}{0,47} \times V_{det} - \frac{8}{0,47} - P_{out}}{P_{out}}\right) \end{aligned} \quad (II-7)$$

La dynamique de sortie (Dynamic Range - DR) du détecteur de puissance est de 10 dB (de 19 dBm à 29 dBm de puissance de sortie) avec une précision de $\pm 0,2$ dB comme indiqué sur la Figure II-18. La dynamique du détecteur est limitée par la saturation du transistor $M1$ à l'entrée du détecteur. Elle peut être améliorée par l'ajout d'un atténuateur variable à l'entrée du détecteur de puissance ou en augmentant la tension nominale d'alimentation.

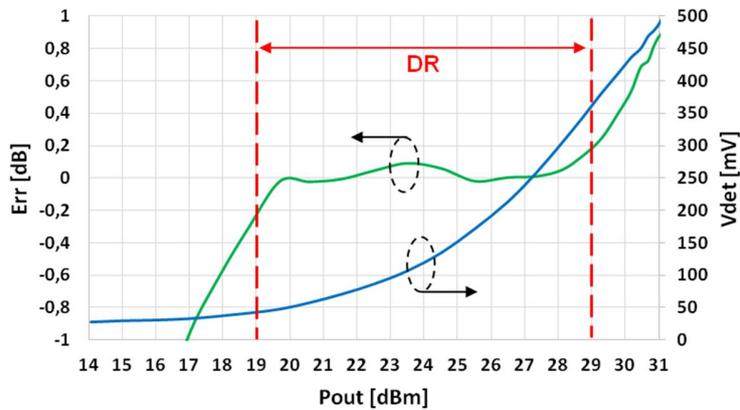


Figure II-18 : Erreur et tension de sortie du détecteur en fonction de la puissance de sortie

La consommation d'énergie au repos du détecteur est inférieure à 100 pA sous 2,5 V d'alimentation. Ainsi, la consommation du détecteur reste négligeable par rapport à celle du PA (100 mA sous 7 V).

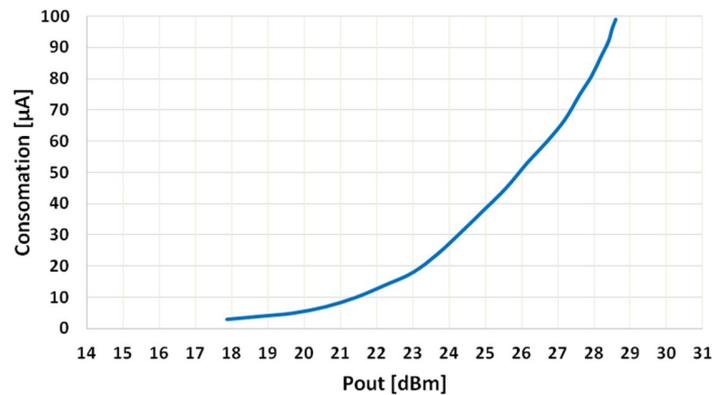


Figure II-19 : Consommation du détecteur en fonction de la puissance de sortie

2.8.4. Comparaison avec l'état de l'art

La comparaison avec l'état de l'art des capteurs de puissance intégrés sur silicium est présentée sur le Tableau 2. Le détecteur de puissance réalisé présente une très faible consommation (pas besoin de buffer de sortie). La faible dynamique peut être améliorée en ajoutant un atténuateur en entrée du détecteur de puissance. Néanmoins, le capteur présenté reste totalement invisible pour le PA au regard de sa consommation d'énergie, de sa superficie et des pertes ajoutées.

Tableau 1 : Comparaison de l'état de l'art des capteurs de puissance intégrés sur silicium

	Tech. [nm]	Fréq. [GHz]	Intégré avec le PA	Pdc [μ W]	DR [dB]	Erreur [dB]	Area [μ m ²]
[18]	65 bulk	28	OUI	1200	N.C.	N.C	N.C
[19]	65 bulk	60	OUI	¹ 60	25	N.C.	6400
[24]	40 bulk	5	OUI	310	32.5	0.5	³ 900
[22]	130 bulk	5,5	NON	² 180	20	0.5	12610
Ce travail	130 SOI	5,8	OUI	250	10	0.2	23800

¹ Le buffer de sortie n'est pas inclus.

² Consommation statique.

³ Surface active uniquement.

Dans [18], la détection de puissance est réalisée grâce à un coupleur à base de lignes quarts d'onde couplées qui occupent beaucoup de place par rapport au PA. Dans [19], le détecteur est basé sur un couplage capacitif sur des lignes coplanaires (Grounded Coplanar Waveguide - GCPW) pour détecter la tension différentielle RF. Ces solutions ne sont pas adaptées pour les PAs à des fréquences plus faibles en raison de l'augmentation de la longueur des lignes de transmission. Il en résulterait un coût supplémentaire en termes de superficie.

Dans [24], la mesure de la puissance est faite en deux temps. Tout d'abord, la mesure du courant différentiel RF est réalisée par un enroulement ajouté dans le transformateur de sortie (ne réalisant pas la conversion de mode), tandis que la mesure de la tension différentielle RF est effectuée par une division capacitive de la tension en sortie du PA. Puis étant donné que le courant et la tension RF sont tous deux mesurés, par multiplication (à l'aide d'un mixeur) ce détecteur détermine la puissance différentielle réelle de sortie du PA. Dans notre cas, un véritable balun à faible perte réalisant la conversion de mode est utilisé, permettant de garder l'efficacité du PA et de faciliter la connexion avec l'antenne. À noter que le principe de notre détecteur est de moyennner une faible portion de la puissance de sortie redressée, ce qui donne une image précise de la puissance de sortie.

2.8.5. Conclusion

Un détecteur de puissance non invasif a été intégré avec un amplificateur de puissance à 5,8 GHz en utilisant la technologie H9SOI-FEM CMOS de STMicroelectronics. La détection de la puissance est réalisée grâce à un troisième enroulement ajouté au centre du balun de sortie pour coupler une faible partie de la puissance de sortie. Le détecteur de puissance présente une erreur maximale de $\pm 0,2$ dB sur une plage de 10 dB et consomme moins de 250 μ W. Finalement, ce détecteur propose une solution idéale pour réaliser des

PA self-healing en offrant une détection de puissance précise et totalement invisible pour l'amplificateur.

2.9. Conclusion

Le self-healing est une solution pour tirer pleinement profit des avantages des technologies CMOS. Par sa modularité, elle permet d'aller chercher le maximum des performances de l'amplificateur en fonction de son environnement. Le PA self-healing peut alors fonctionner dans ses conditions optimales en tenant compte des variations de procédés de fabrication et de l'impédance de charge.

Cependant, pour mettre en place un tel système, le self-healing a besoin de nombreux blocs supplémentaires qui ajoutent des pertes et consomment de l'énergie et de la place sur le silicium. Il en résulte alors une baisse de l'efficacité du système et un coût de fabrication supplémentaire. Cependant, même si à l'échelle d'un seul amplificateur cela reste négligeable, mais ce n'est plus le cas dans les systèmes beamforming, où plusieurs cellules d'amplification sont mises en parallèle.

C'est pourquoi il a été décidé de seulement garder le capteur de puissance pour identifier les variations d'impédances. Le capteur réalisé propose une solution de détection la moins intrusive et efficace possible afin de préserver les performances et l'efficacité de l'amplificateur pour rendre son utilisation possible dans un réseau beamforming. Il est facilement intégrable dès lors qu'un balun (ou transformateur) est utilisé.

Pour proposer une solution encore plus efficace face aux problèmes de variation d'impédance, tout en maintenant l'efficacité du système, nous allons aborder cette problématique sous un autre angle : le self-contained. Il a pour but de protéger le système (le rendre robuste) aux variations de son environnement sans ajouter de blocs actifs supplémentaires dans le circuit.

3. Self-contained et amplificateur équilibré

3.1. Introduction au self-contained

À l'inverse du self-healing dont le principe est de modifier le circuit pour corriger les variations de l'environnement, le self-contained met en avant l'idée de rendre le circuit indépendant, robuste aux variations de son environnement, le rendant ainsi autonome.

Dans un tel système, contrairement au self-healing, contrôler l'état de fonctionnement du circuit n'est plus nécessairement une priorité, c'est à dire que les informations sur le courant, la température ou encore la puissance de sortie pour repérer toute dégradation du système, n'ont plus besoin d'être extraites finement. Par exemple,

seule une variation autour d'un point nominal permet de détecter un changement de comportement.

En outre, dans un système beamforming, le self-contained signifie que chaque cellule d'amplification est autonome et n'est donc pas impactée par le fonctionnement des autres cellules de son environnement proche. Ce qui implique que les PAs composants les cellules d'amplification sont robustes aux variations d'impédance d'antenne.

Le self-contained se conçoit aussi avec des capteurs et des actionneurs. Mais la différence avec le self-healing est qu'un circuit self-contained s'autoprotège ou s'autoadapte en mesurant la plupart du temps une variation, pas une valeur absolue (comme il est le cas avec le self-healing). Cette solution apparait donc plus rentable que le self-healing, et plus facilement intégrable : idéal pour un marché tel que celui de la 5G.

Dans un système beamforming, la structure équilibrée est un bon candidat pour rendre l'amplificateur de puissance robuste aux variations d'impédance. Nous allons donc voir pourquoi cette structure est self-contained dans le sens où elle s'autoprotège de ces variations.

La topologie d'amplificateur équilibré a été introduite pour la première fois en 1965 [25]. Elle se compose de deux amplificateurs mis en parallèle et déphasés de 90° à l'aide de coupleurs hybrides en quadrature en entrée et en sortie de la structure équilibrée comme illustré sur la Figure II-20. Pour ce faire, un premier coupleur hybride divise le signal d'entrée en deux parties égales déphasées de 90° . Ces deux signaux en quadrature sont ensuite amplifiés par deux PAs en parallèle. En sortie, un second coupleur hybride vient recombinaison ces deux signaux amplifiés sur l'antenne.

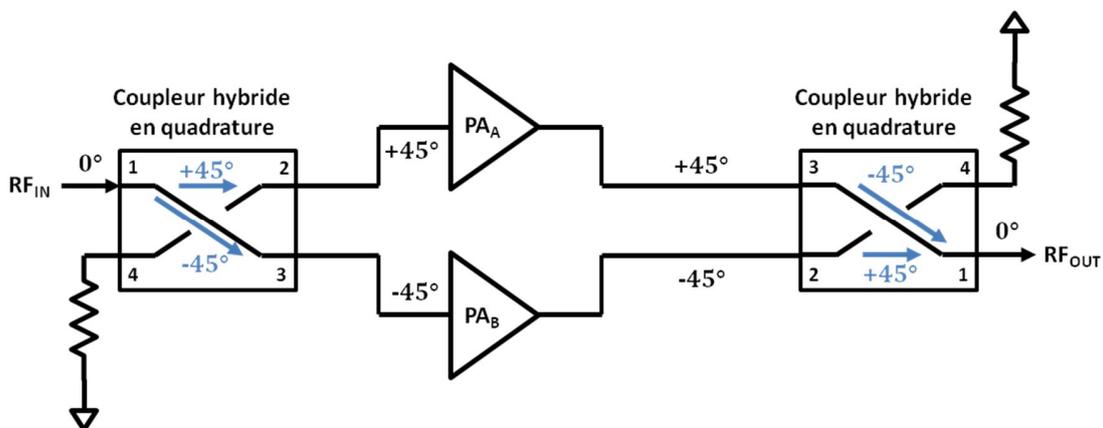


Figure II-20 : Amplificateur équilibré utilisant des coupleurs hybrides à 90°

Cette structure présente plusieurs avantages [26], [27]:

- une combinaison de puissance en sortie,
- elle est robuste aux variations de charge,
- des adaptations améliorées en entrée et en sortie
- une isolation et une stabilité améliorée,
- une meilleure linéarité due à la recombinaison en quadrature.

Parmi ces avantages, la robustesse face aux variations de charge est essentielle pour les futures applications mobiles de la 5G, et plus particulièrement pour les applications beamforming. Par exemple, les systèmes mobiles actuels exigent que les performances RF soient maintenues et stables sous des conditions de rapport d'onde stationnaire de 2,5:1 et que ces appareils mobiles résistent à des conditions sévères de VSWR de 10: 1 [28]. À noter qu'un PA avec un VSWR de 10: 1 sur sa charge, a 82 % de sa puissance de sortie qui est réfléchi, ce qui peut entraîner de fortes excursions en tension en sortie de ce dernier et l'endommager.

Dans la configuration équilibrée, les deux PAs sont déphasés de 90°. Par conséquent, l'impédance de charge de chaque PA est située dans la position opposée dans l'abaque de Smith. Dès lors, lorsque le courant d'un PA augmente en raison d'une variation de l'impédance de charge vers les faibles impédances, le courant de l'autre PA diminue, car son impédance de charge, à l'inverse, se déplace vers les hautes impédances, et vice versa. Finalement, les variations de charge sur les deux PAs se compensent.

Il y a en réalité deux phénomènes distincts plus ou moins bien simulables dans la structure équilibrée : la compensation des charges présentées aux transistors et la recombinaison des ondes émises et réfléchies vers l'antenne ou la charge. Dès lors que cette structure répond à une autoadaptation aux variations de charge présentée à l'antenne, elle fait partie du concept de self-contained.

Pour comprendre plus en détail le fonctionnement de la structure équilibrée, commençons par étudier son élément clef : le coupleur hybride.

3.2. Le Coupleur Hybride : diviseur et combineur de puissance à 90°

Les coupleurs hybrides font partie de la famille des coupleurs directifs. Ce sont des composants largement utilisés pour combiner ou diviser la puissance comme illustré sur la Figure II-21. Généralement, la puissance est divisée en deux parties égales sur chaque sortie du diviseur, on parle alors de coupleur 3 dB. Il est également possible de choisir le déphasage entre les deux sorties, par exemple de 90° pour les coupleurs hybrides en quadrature.

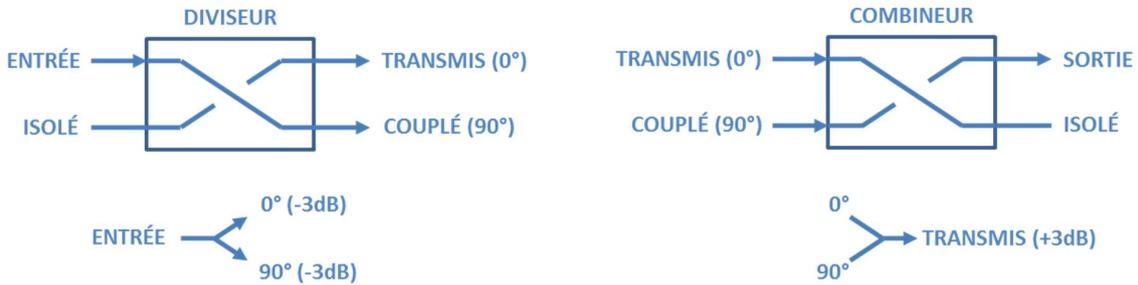


Figure II-21 : Coupleurs Hybrides en quadrature utilisés en diviseur et en combineur de puissance

Un coupleur directif est un élément à 4 ports comme montré sur la Figure II-22, dont la matrice S est la suivante :

$$[S] = \begin{bmatrix} S_{11} & S_{12} & S_{13} & S_{14} \\ S_{21} & S_{22} & S_{23} & S_{24} \\ S_{31} & S_{32} & S_{33} & S_{34} \\ S_{41} & S_{42} & S_{43} & S_{44} \end{bmatrix}$$

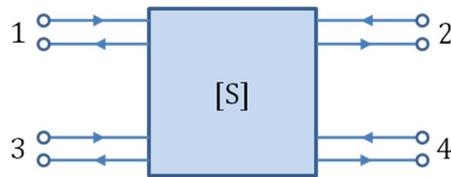


Figure II-22 : Matrice [S] et schéma bloc d'un élément 4 ports

Cet élément 4 ports, dans le cas idéal peut être considéré parfaitement adapté et symétrique (matrice isotrope), alors les coefficients S_{ii} sont nuls (équation (II-8)).

$$S_{11} = S_{22} = S_{33} = S_{44} = 0 \quad (II-8)$$

La matrice S devient :

$$[S] = \begin{bmatrix} 0 & S_{12} & S_{13} & S_{14} \\ S_{12} & 0 & S_{23} & S_{24} \\ S_{13} & S_{23} & 0 & S_{34} \\ S_{14} & S_{24} & S_{34} & 0 \end{bmatrix} \quad (II-9)$$

Toujours dans le cas idéal, cet élément est un système sans pertes, pour cela il doit vérifier l'équation : $S \times S^* = 1$. Ce qui donne :

$$S_{14}^*(|S_{13}|^2 + |S_{24}|^2) = 0 \quad (II-10)$$

$$S_{23}^*(|S_{12}|^2 + |S_{34}|^2) = 0 \quad (II-11)$$

Ces deux équations sont satisfaites si $S_{14} = S_{23} = 0$. La matrice S peut alors s'écrire :

$$[S] = \begin{bmatrix} 0 & S_{12} & S_{13} & 0 \\ S_{12} & 0 & 0 & S_{24} \\ S_{13} & 0 & 0 & S_{34} \\ 0 & S_{24} & S_{34} & 0 \end{bmatrix} \quad (II-12)$$

De plus, comme cet élément 4 ports est sans pertes, alors la matrice S est unitaire, c'est à dire que le produit des amplitudes de chaque rangée est égal à 1 :

$$|S_{12}|^2 + |S_{13}|^2 = 1 \quad (\text{II-13})$$

$$|S_{12}|^2 + |S_{24}|^2 = 1 \quad (\text{II-14})$$

$$|S_{13}|^2 + |S_{34}|^2 = 1 \quad (\text{II-15})$$

$$|S_{24}|^2 + |S_{34}|^2 = 1 \quad (\text{II-16})$$

Il en résulte que $|S_{12}| = |S_{24}|$ et $|S_{13}| = |S_{34}|$.

Les références de phase sont choisies sur le port 1 (entrée) et 4 (isolé) de sorte que :

$$S_{12} = \alpha \cdot e^{j\frac{\theta}{2}} \quad (\text{II-17})$$

$$S_{13} = \beta \cdot e^{-j\frac{\theta}{2}} \quad (\text{II-18})$$

$$S_{34} = \alpha \cdot e^{j\frac{\phi}{2}} \quad (\text{II-19})$$

$$S_{24} = \beta \cdot e^{-j\frac{\phi}{2}} \quad (\text{II-20})$$

Les coefficients α et β sont choisis réels. Les coefficients θ et ϕ sont des constantes de phase à déterminer. Mais d'après l'équation (II-12) : $|S_{12}|^2 + |S_{13}|^2 = 1$, nous en déduisons que :

$$\alpha^2 + \beta^2 = 1 \quad (\text{II-21})$$

Finalement la matrice S devient :

$$[S] = \begin{bmatrix} 0 & \alpha \cdot e^{j\frac{\theta}{2}} & \beta \cdot e^{-j\frac{\theta}{2}} & 0 \\ \alpha \cdot e^{j\frac{\theta}{2}} & 0 & 0 & \beta \cdot e^{-j\frac{\phi}{2}} \\ \beta \cdot e^{-j\frac{\theta}{2}} & 0 & 0 & \alpha \cdot e^{j\frac{\phi}{2}} \\ 0 & \beta \cdot e^{-j\frac{\phi}{2}} & \alpha \cdot e^{j\frac{\phi}{2}} & 0 \end{bmatrix} \quad (\text{II-22})$$

De plus, le produit scalaire des rangées 2 et 3 doit être égal à zéro :

$$S_{12}^* \cdot S_{13} + S_{24}^* \cdot S_{34} = 0 \quad (\text{II-23})$$

Ce qui donne :

$$\alpha \cdot e^{-j\frac{\theta}{2}} \cdot \beta \cdot e^{-j\frac{\theta}{2}} + \beta \cdot e^{j\frac{\phi}{2}} \cdot \alpha \cdot e^{j\frac{\phi}{2}} = 0 \quad (\text{II-24})$$

$$e^{-j\theta} + e^{j\phi} = 0 \quad (\text{II-25})$$

Cette équation est satisfaite si $\theta = \phi = \frac{\pi}{2}$ ou $\theta = 0$ et $\phi = \pi$.

Si $\theta = 0$ et $\phi = \pi$, il s'agit alors d'un coupleur anti-symétrique, les signaux sur les ports transmis et couplé sont déphasés de 180° .

Si $\theta = \phi = \frac{\pi}{2}$, le coupleur est dit asymétrique, les signaux sur les ports transmis et couplé sont déphasés de 90° .

Les coupleurs hybrides sont donc des coupleurs asymétriques dont le symbole typique est présenté sur la Figure II-23, où lorsqu'il est utilisé en diviseur de puissance l'entrée est sur le port 1, le port de sortie du signal transmis est sur le port 2, le port de sortie du signal couplé est sur le port 3, et le port isolé sur le port 4.

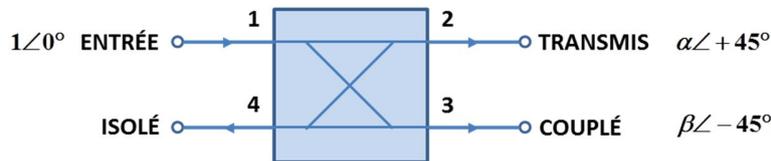


Figure II-23 : Symbole d'un coupleur directif anti-symétrique

La matrice S d'un coupleur hybride s'écrit alors :

$$[S] = \begin{bmatrix} 0 & \alpha \cdot e^{j\frac{\pi}{4}} & \beta \cdot e^{-j\frac{\pi}{4}} & 0 \\ \alpha \cdot e^{j\frac{\pi}{4}} & 0 & 0 & \beta \cdot e^{-j\frac{\pi}{4}} \\ \beta \cdot e^{-j\frac{\pi}{4}} & 0 & 0 & \alpha \cdot e^{j\frac{\pi}{4}} \\ 0 & \beta \cdot e^{-j\frac{\pi}{4}} & \alpha \cdot e^{j\frac{\pi}{4}} & 0 \end{bmatrix} \quad (\text{II-26})$$

Puisque d'après l'équation (II-20) : $\alpha^2 + \beta^2 = 1$, nous pouvons définir la puissance délivrée sur les ports de sortie transmis P_2 et couplé P_3 . Si la puissance fournie au port d'entrée est de 1 W alors pour un coupleur idéal nous obtenons :

$$P_3 = \beta^2 [W] \quad (\text{II-27})$$

$$P_2 = \alpha^2 = 1 - \beta^2 [W] \quad (\text{II-28})$$

$$P_4 = 0 [W] \quad (\text{II-29})$$

Pour caractériser un coupleur directionnel, on utilise donc trois paramètres :

- Le couplage : $C = 10 \cdot \log\left(\frac{P_1}{P_3}\right) = -20 \cdot \log(\beta) [dB]$ (II-30)

Le facteur de couplage C indique la quantité de la puissance d'entrée qui est transmise au port couplé. Plus le facteur de couplage est grand, plus la quantité de puissance couplée est faible. Par exemple, un coupleur hybride a un facteur de couplage de

3 dB étant donné que la puissance d'entrée est divisée en deux parties égales sur les ports de sortie : transmis et couplé.

- La directivité : $D = 10 \cdot \log \frac{P_3}{P_4} = -20 \cdot \log \frac{\beta}{|S_{14}|} \text{ [dB]}$ (II-31)

La directivité est le rapport entre la puissance transmise sur le port couplé et le port isolé. Cette valeur indique la capacité du coupleur à diriger l'énergie vers le port couplé au lieu du port isolé et donc sa capacité à dissocier l'onde incidente de l'onde réfléchie. Idéalement, cette valeur pour un coupleur directionnel est infinie, c'est à dire que la totalité de l'onde réfléchie est transmise aux ports de sortie.

- L'isolation : $I = 10 \cdot \log \frac{P_1}{P_4} = -20 \cdot \log |S_{14}| \text{ [dB]}$ (II-32)

L'isolation indique la quantité de la puissance d'entrée qui est transmise au port isolé. Idéalement, cette valeur est infinie, c'est à dire que la puissance d'entrée est totalement transmise aux ports de sortie.

Un coupleur est idéal quand sa directivité et son isolation sont infinies ($S_{14} = S_{43} = 0$). Dans ce cas, les facteurs α et β peuvent être déterminés à partir du facteur de couplage C . Pour les coupleurs hybrides, qui sont finalement un cas particulier de coupleurs directionnels asymétriques dont le facteur de couplage est égal à 3 dB, nous obtenons :

$$C = 3 = -20 \cdot \log(\beta) \quad \text{(II-33)}$$

$$\beta = \frac{1}{\sqrt{2}} \quad \text{(II-34)}$$

Et donc, avec l'équation II-28 nous obtenons :

$$\alpha^2 = 1 - \frac{1}{2} \quad \text{(II-35)}$$

$$\alpha = \frac{1}{\sqrt{2}} \quad \text{(II-36)}$$

Les coupleurs hybrides en quadrature sont finalement des coupleurs directionnels 3 dB ayant une différence de phase de 90° entre les ports de sortie transmis et couplé. Si tous les ports sont adaptés, la puissance d'entrée est distribuée de manière égale sur les deux ports de sortie avec un déphasage de 90° . Ainsi, aucune puissance n'est transmise au port isolé. Finalement, la matrice S d'un coupleur hybride en quadrature est donc :

$$[S] = \frac{1}{\sqrt{2}} \begin{bmatrix} 0 & \frac{1+j}{\sqrt{2}} & \frac{1-j}{\sqrt{2}} & 0 \\ \frac{1+j}{\sqrt{2}} & 0 & 0 & \frac{1-j}{\sqrt{2}} \\ \frac{1-j}{\sqrt{2}} & 0 & 0 & \frac{1+j}{\sqrt{2}} \\ 0 & \frac{1-j}{\sqrt{2}} & \frac{1+j}{\sqrt{2}} & 0 \end{bmatrix} = \begin{bmatrix} 0 & \frac{1+j}{2} & \frac{1-j}{2} & 0 \\ \frac{1+j}{2} & 0 & 0 & \frac{1-j}{2} \\ \frac{1-j}{2} & 0 & 0 & \frac{1+j}{2} \\ 0 & \frac{1-j}{2} & \frac{1+j}{2} & 0 \end{bmatrix} \quad (\text{II-37})$$

Cette partie a permis de comprendre le fonctionnement d'un coupleur et de mettre en évidence la matrice S d'un coupleur hybride à 90° : élément indispensable pour le bon fonctionnement d'un amplificateur équilibré.

3.3. Principe de fonctionnement d'un amplificateur équilibré

Tout d'abord, nous pouvons mettre en évidence que la structure équilibrée permet de repousser de 3dB la puissance de saturation et le point de compression de l'amplificateur utilisé en quadrature. En effet, si les deux PAs en quadrature délivrent leur puissance de saturation P_{SAT} , après recombinaison avec le coupleur hybride de sortie, ces dernières augmenteront de 3dB (il en est de même avec la puissance au point de compression P_{-1}). De plus, étant donné que le coupleur d'entrée divise le signal en deux et qu'après amplification par les PAs en quadrature, les signaux amplifiés sont recombinaisonnés par le coupleur de sortie, le gain de la structure équilibrée est égal au gain des amplificateurs individuels en quadrature.

Maintenant, pour comprendre plus en détail le fonctionnement d'un amplificateur équilibré et mettre en évidence les propriétés précédemment énoncées, nous allons analyser l'évolution des formes d'onde en tension au sein d'un amplificateur équilibré. Pour ce faire, la Figure II-24 montre l'évolution de ces formes d'onde en tension dans l'amplificateur équilibré.

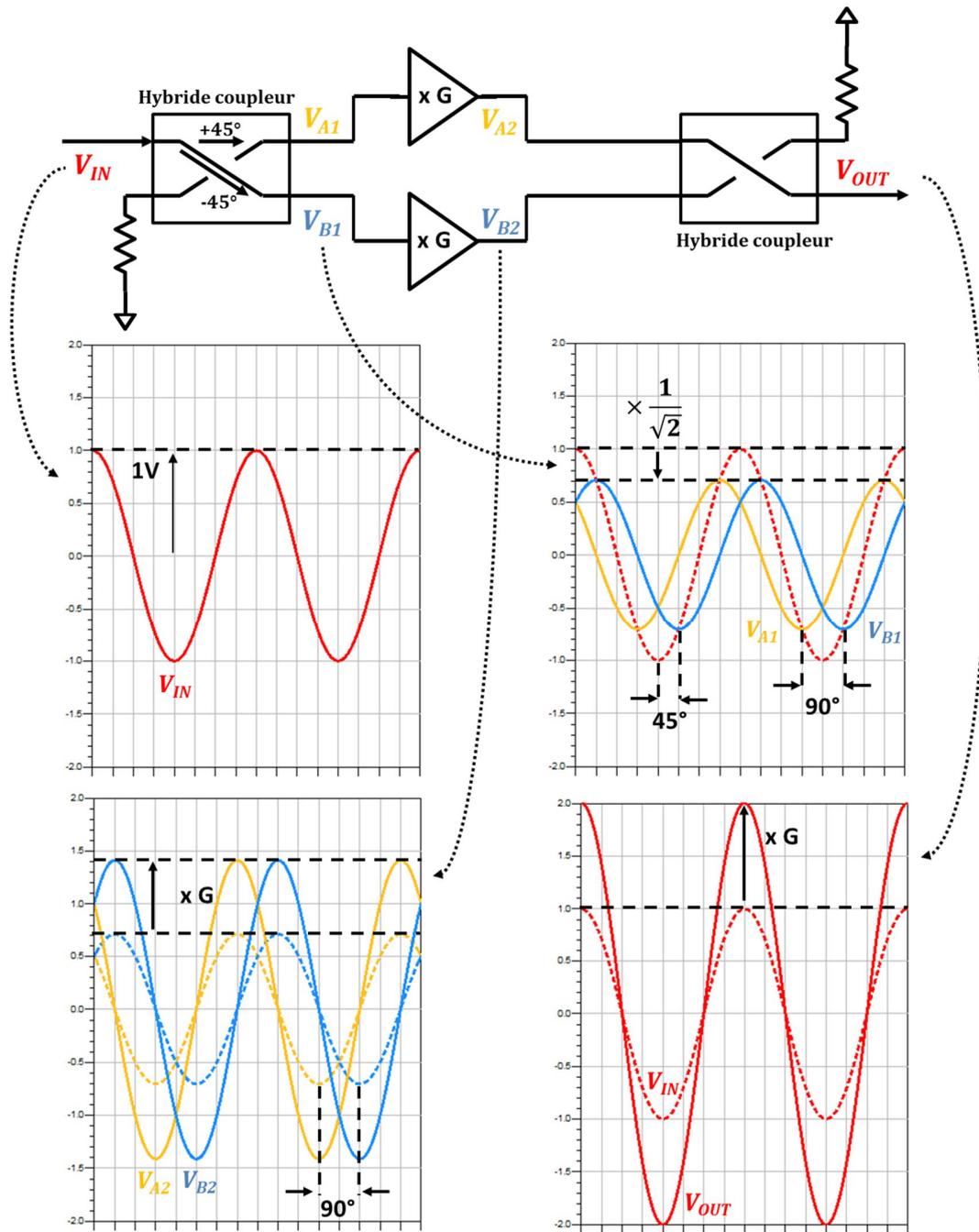


Figure II-24 : Amplificateur équilibré et formes d'onde en tension

Pour calculer les tensions évoluant dans cette topologie équilibrée, sur la Figure II-25 sont annotées les différentes tensions évoluant dans la structure équilibrée, avec V_i^+ et V_i^- pour les tensions incidentes et réfléchies respectivement.

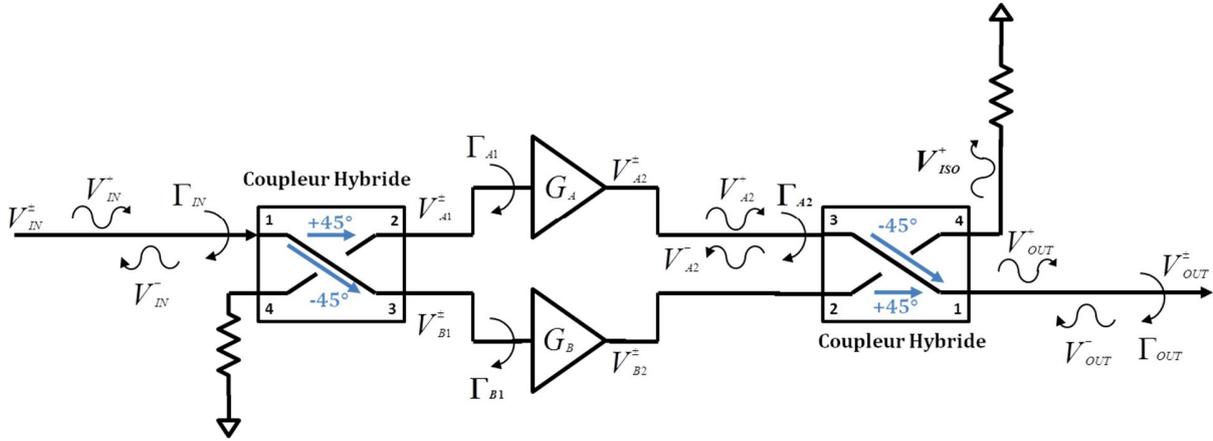


Figure II-25 : Amplificateur équilibré utilisant des coupleurs hybrides à 90°

D'après la matrice S d'un coupleur hybride à 90° (II-33) défini dans la partie précédente de ce chapitre, nous pouvons définir les tensions incidentes V_i^+ le long de la structure équilibrée :

$$V_{A1}^+ = \frac{(1+j)}{2} \cdot V_{IN}^+ \quad (\text{II-38})$$

$$V_{B1}^+ = \frac{(1-j)}{2} \cdot V_{IN}^+ \quad (\text{II-39})$$

$$V_{A2}^+ = G_A \cdot V_{A1}^+ \quad (\text{II-40})$$

$$V_{B2}^+ = G_B \cdot V_{B1}^+ \quad (\text{II-41})$$

$$V_{OUT}^+ = \frac{(1-j)}{2} \cdot V_{A2}^+ + \frac{(1+j)}{2} \cdot V_{B2}^+ \quad (\text{II-42})$$

$$V_{ISO}^+ = \frac{(1+j)}{2} \cdot V_{A2}^+ + \frac{(1-j)}{2} \cdot V_{B2}^+ \quad (\text{II-43})$$

Avec :

- V_{IN}^+ la tension délivrée à l'entrée de l'amplificateur équilibré,
- V_{A1}^+ et V_{B1}^+ les tensions en sortie du coupleur hybride d'entrée,
- V_{A2}^+ et V_{B2}^+ les tensions en sortie des deux amplificateurs en quadrature,
- G_A et G_B les gains de ces deux amplificateurs,
- V_{OUT}^+ la tension en sortie de l'amplificateur équilibré,
- V_{ISO}^+ la tension sur le port isolé en sortie de l'amplificateur équilibré.

Tout d'abord, calculons les tensions obtenues sur les ports de sortie de l'amplificateur équilibré. En sortie, nous avons d'après (II-39) :

$$V_{OUT}^+ = \frac{(1-j)}{2} \cdot V_{A2}^+ + \frac{(1+j)}{2} \cdot V_{B2}^+ \quad (\text{II-44})$$

En remontant vers le signal d'entrée, nous obtenons :

$$\begin{aligned} V_{OUT}^+ &= \frac{(1-j)}{2} \cdot G_A \cdot V_{A1}^+ + \frac{(1+j)}{2} \cdot G_B \cdot V_{B1}^+ \\ V_{OUT}^+ &= \frac{(1-j) \cdot (1+j)}{4} \cdot (G_A + G_B) \cdot V_{IN}^+ \\ V_{OUT}^+ &= \frac{1}{2} \cdot (G_A + G_B) \cdot V_{IN}^+ \end{aligned} \quad (\text{II-45})$$

De même, sur le port isolé en sortie de la structure équilibrée, nous avons :

$$\begin{aligned} V_{ISO}^+ &= \frac{(1+j)}{2} \cdot V_{A2}^+ + \frac{(1-j)}{2} \cdot V_{B2}^+ \\ V_{ISO}^+ &= \frac{(1+j)}{2} \cdot G_A \cdot V_{A1}^+ + \frac{(1-j)}{2} \cdot G_B \cdot V_{B1}^+ \\ V_{ISO}^+ &= \left[\frac{(1+j)^2}{4} \cdot G_A + \frac{(1-j)^2}{4} \cdot G_B \right] \cdot V_{IN}^+ \\ V_{ISO}^+ &= \frac{j}{2} [G_A - G_B] \cdot V_{IN}^+ \end{aligned} \quad (\text{II-46})$$

Avec l'équation (II-42), le gain (S_{21}) de l'amplificateur équilibré peut être identifié égal à :

$$S_{21} = \frac{V_{OUT}^+}{V_{IN}^-} = \frac{1}{2} (G_A + G_B) \quad (\text{II-47})$$

Ce qui montre que l'amplitude du gain de l'amplificateur équilibré est égale à la moyenne des gains des deux amplificateurs individuels. Si ces derniers sont parfaitement identiques ($G_A = G_B$) alors le gain de l'amplificateur équilibré sera égal à celui des amplificateurs en quadrature. De plus d'après (II-42), aucun signal ne se recombine sur la charge isolée du coupleur de sortie, tout le signal est transmis à l'antenne.

Maintenant, si on considère S_{11A} et S_{11B} les coefficients de réflexion en entrée des amplificateurs en quadrature A et B, nous pouvons alors exprimer la tension réfléchie en entrée V_{IN}^- par :

$$\begin{aligned}
 V_{IN}^- &= \frac{(1+j)}{2} \cdot V_{A1}^- + \frac{(1-j)}{2} \cdot V_{B1}^- \\
 V_{IN}^- &= \frac{(1+j)}{2} \cdot V_{A1}^+ + \frac{(1-j)}{2} \cdot S_{11B} \cdot V_{B1}^+ \\
 V_{IN}^- &= \frac{(1+j)}{2} \cdot S_{11A} \cdot \frac{(1+j)}{2} \cdot V_{IN}^+ + \frac{(1-j)}{2} \cdot S_{11B} \cdot \frac{(1-j)}{2} \cdot V_{IN}^+ \\
 V_{IN}^- &= \frac{(1+j)^2}{4} \cdot S_{11A} \cdot V_{IN}^+ + \frac{(1-j)^2}{4} \cdot S_{11B} \cdot V_{IN}^+ \\
 V_{IN}^- &= \frac{j}{2} \cdot (S_{11A} - S_{11B}) \cdot V_{IN}^+
 \end{aligned} \tag{II-48}$$

Donc, d'après l'équation (II-44), le coefficient de réflexion en entrée de l'amplificateur équilibré noté S_{11} peut être identifié égal à :

$$S_{11} = \frac{V_{IN}^-}{V_{IN}^+} = \frac{j}{2} (S_{11A} - S_{11B}) \tag{II-49}$$

De plus, la tension réfléchie sur le port isolé du coupleur d'entrée est égal à :

$$\begin{aligned}
 V_{ISO}^- &= \frac{(1-j)}{2} \cdot V_{A1}^- + \frac{(1+j)}{2} \cdot V_{B1}^- \\
 V_{ISO}^- &= \frac{(1-j)}{2} \cdot S_{11A} \cdot V_{A1}^+ + \frac{(1+j)}{2} \cdot \Gamma_{B1} \cdot V_{B1}^+ \\
 V_{ISO}^- &= \frac{(1-j)}{2} \cdot S_{11A} \cdot \frac{(1+j)}{2} \cdot V_{IN}^+ + \frac{(1+j)}{2} \cdot S_{11B} \cdot \frac{(1-j)}{2} \cdot V_{IN}^+ \\
 V_{ISO}^- &= \frac{1}{2} \cdot (S_{11A} + S_{11B}) \cdot V_{IN}^+
 \end{aligned} \tag{II-50}$$

Si les deux amplificateurs individuels A et B sont identiques, alors $S_{11A} = S_{11B}$ et donc $S_{11} = 0$. Il en est de même en sortie $S_{22} = 0$. Ce qui implique que l'adaptation d'entrée et de sortie de l'amplificateur équilibré est théoriquement parfaite, peu importe l'impédance d'entrée ou de sortie qu'on lui présente, aucune onde n'est réfléchie (vers l'antenne ou l'entrée de la structure) si les deux PAs en quadrature sont identiques. En effet, la totalité de l'onde réfléchie est alors dirigée et évacuée par la charge adaptée sur le port isolé du coupleur.

Pour approfondir, considérons une onde réfléchie en sortie. La tension de sortie réfléchie par la charge en cas de désadaptation peut s'écrire :

$$V_{OUT}^- = \Gamma_{OUT} \cdot V_{OUT}^+ = \Gamma_{OUT} \cdot \left[\frac{(1-j)}{2} \cdot V_{A2}^+ + \frac{(1+j)}{2} \cdot V_{B2}^+ \right] \quad (\text{II-51})$$

Avec Γ_{OUT} : le coefficient de réflexion en sortie de la structure équilibrée.

Nous pouvons alors déduire la tension en sortie des deux amplificateurs due à la combinaison des ondes incidente et réfléchie en cas de désadaptation d'antenne en fonction du coefficient de réflexion :

$$\begin{aligned} V_{A2}^\pm &= V_{A2}^+ + V_{A2}^- \\ V_{A2}^\pm &= V_{A2}^+ + \frac{(1-j)}{2} \cdot V_{OUT}^- \\ V_{A2}^\pm &= V_{A2}^+ + \frac{(1-j)}{2} \cdot \Gamma_{OUT} \cdot V_{OUT}^+ \\ V_{A2}^\pm &= V_{A2}^+ + \frac{(1-j)}{2} \cdot \Gamma_{OUT} \cdot \left[\frac{(1-j)}{2} \cdot V_{A2}^+ + \frac{(1+j)}{2} \cdot V_{B2}^+ \right] \\ V_{A2}^\pm &= \left(1 - \frac{j}{2} \cdot \Gamma_{OUT} \right) \cdot \frac{(1+j)}{2} \cdot G_A \cdot V_{IN}^+ + \frac{1}{2} \cdot \Gamma_{OUT} \cdot \frac{(1-j)}{2} \cdot G_B \cdot V_{IN}^+ \end{aligned} \quad (\text{II-52})$$

Si les deux amplificateurs individuels A et B sont identiques alors $G_A = G_B = G$.

$$\begin{aligned} V_{A2}^\pm &= \left(1 - \frac{j}{2} \cdot \Gamma_{OUT} \right) \cdot \frac{(1+j)}{2} \cdot G \cdot V_{IN}^+ + \frac{1}{2} \cdot \Gamma_{OUT} \cdot \frac{(1-j)}{2} \cdot G \cdot V_{IN}^+ \\ V_{A2}^\pm &= \left[\frac{(1+j)}{2} + \frac{(1-j)}{2} \cdot \Gamma_{OUT} \right] \cdot G \cdot V_{IN}^+ \\ V_{A2}^\pm &= \frac{(1+j)}{2} [1 - j \cdot \Gamma_{OUT}] \cdot G \cdot V_{IN}^+ \\ V_{A2}^\pm &= [1 - j \cdot \Gamma_{OUT}] \cdot V_{A2}^+ \end{aligned} \quad (\text{II-53})$$

En exprimant Γ_{OUT} en coordonnées polaires : $\Gamma_{OUT} = \rho \cdot e^{j\varphi}$, nous obtenons :

$$\begin{aligned} V_{A2}^\pm &= \left[1 + e^{-j\frac{\pi}{2}} \cdot \rho \cdot e^{j\varphi} \right] \cdot V_{A2}^+ \\ V_{A2}^\pm &= \left[1 + \rho \cdot e^{j(\varphi - \frac{\pi}{2})} \right] \cdot V_{A2}^+ \end{aligned} \quad (\text{II-54})$$

D'après l'équation (II-68), pour l'amplificateur A (déphasé de -45°), la tension résultante de la recombinaison des ondes incidente et réfléchie sera maximale si la phase du coefficient de réflexion en sortie de l'amplificateur équilibré est égale à 90° .

En effectuant les mêmes calculs pour la tension en sortie de l'amplificateur B, nous obtenons :

$$\begin{aligned}
 V_{B2}^{\pm} &= V_{B2}^{+} + V_{B2}^{-} \\
 V_{B2}^{\pm} &= V_{B2}^{+} + \frac{(1+j)}{2} \cdot V_{OUT}^{-} \\
 V_{B2}^{\pm} &= V_{B2}^{+} + \frac{(1+j)}{2} \cdot \Gamma_{OUT} \cdot V_{OUT}^{+} \\
 V_{B2}^{\pm} &= V_{B2}^{+} + \frac{(1+j)}{2} \cdot \Gamma_{OUT} \cdot \left[\frac{(1-j)}{2} \cdot V_{A2}^{+} + \frac{(1+j)}{2} \cdot V_{B2}^{+} \right] \\
 V_{B2}^{\pm} &= \left(1 + \frac{j}{2} \cdot \Gamma_{OUT} \right) \cdot \frac{(1-j)}{2} \cdot G_B \cdot V_{IN}^{+} + \frac{1}{2} \cdot \Gamma_{OUT} \cdot \frac{(1+j)}{2} \cdot G_A \cdot V_{IN}^{+}
 \end{aligned} \tag{II-55}$$

Si les deux amplificateurs individuels A et B sont identiques, alors $G_A = G_B = G$.

$$\begin{aligned}
 V_{B2}^{\pm} &= \left(1 + \frac{j}{2} \cdot \Gamma_{OUT} \right) \cdot \frac{(1-j)}{2} \cdot G \cdot V_{IN}^{+} + \frac{1}{2} \cdot \Gamma_{OUT} \cdot \frac{(1+j)}{2} \cdot G \cdot V_{IN}^{+} \\
 V_{B2}^{\pm} &= \frac{(1-j)}{2} \cdot G \cdot V_{IN}^{+} + \frac{j}{2} \cdot \Gamma_{OUT} \cdot \frac{(1-j)}{2} \cdot G \cdot V_{IN}^{+} + \frac{1}{2} \cdot \Gamma_{OUT} \cdot \frac{(1+j)}{2} \cdot G \cdot V_{IN}^{+} \\
 V_{B2}^{\pm} &= \left[\frac{(1-j)}{2} + \frac{(1+j)}{2} \cdot \Gamma_{OUT} \right] \cdot G \cdot V_{IN}^{+} \\
 V_{B2}^{\pm} &= \frac{(1-j)}{2} \cdot (1 + j \cdot \Gamma_{OUT}) \cdot G \cdot V_{IN}^{+} \\
 V_{B2}^{\pm} &= (1 + j \cdot \Gamma_{OUT}) \cdot V_{B2}^{+}
 \end{aligned} \tag{II-56}$$

En exprimant Γ_{OUT} en coordonnées polaires, nous obtenons :

$$\begin{aligned}
 V_{B2}^{\pm} &= \left[1 + e^{j\frac{\pi}{2}} \cdot \rho \cdot e^{j\varphi} \right] \cdot V_{B2}^{+} \\
 V_{B2}^{\pm} &= \left[1 + \rho \cdot e^{j \cdot (\varphi + \frac{\pi}{2})} \right] \cdot V_{B2}^{+}
 \end{aligned} \tag{II-57}$$

D'après l'équation (II-53), pour l'amplificateur B (déphasé lui de 45°), la tension résultante de la recombinaison des ondes incidente et réfléchie sera maximale, si la phase du coefficient de réflexion en sortie de l'amplificateur équilibré est égale à -90° (au lieu de 90° pour l'amplificateur A).

Finalement, les équations (II-50) et (II-53) mettent en évidence que les pires scénarios de variation d'impédance en sortie de la structure équilibrée pour les deux amplificateurs en quadrature (A et B) sont incompatibles. En effet, sur la Figure II-26 sont représentées les variations de la tension en sortie des amplificateurs A et B en fonction de la phase φ et pour différentes amplitudes ρ du coefficient de réflexion en sortie de la structure équilibrée. Ce graphique permet de mettre en évidence, que lorsque la recombinaison des ondes réfléchies et incidentes en sortie de l'amplificateur A est constructive, elle est alors destructive en sortie de l'amplificateur B et vice-versa ; ce qui implique que dans les pires cas de désadaptation d'antenne uniquement un des deux amplificateurs peut subir des dommages.

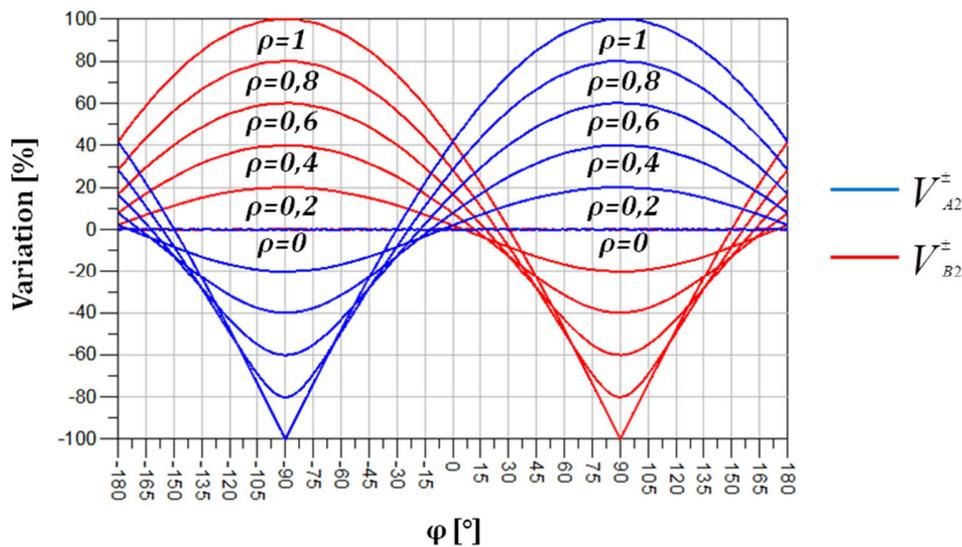


Figure II-26 : Variation de la tension de sortie des amplificateurs en fonction de la phase du coefficient de réflexion en sortie de la structure équilibrée.

À noter, qu'à proprement dit, aucune onde stationnaire ne s'établit réellement ni en sortie ni en entrée de la structure équilibrée. En effet, l'onde réfléchie en sortie de la structure équilibrée est dirigée et dissipée par la charge adaptée sur le port isolé des coupleurs. C'est pourquoi il faut porter une attention particulière lors de la conception de cette résistance de ballast, car elle est garante du bon fonctionnement de la structure équilibrée ; en cas de désadaptation en entrée et en sortie c'est cette dernière qui dissipera la puissance réfléchie.

De plus, en cas de désadaptation de l'impédance de charge, l'onde réfléchie sera atténuée par les pertes intrinsèques du coupleur hybride et les pertes dues à la désadaptation, réduisant alors l'amplitude de l'onde réfléchie en sortie des amplificateurs et donc la valeur maximale de la tension en cas de recombinaison constructive des ondes incidente et réfléchie.

En outre, la structure équilibrée apporte une redondance par la mise en quadrature des deux PAs, ce qui permet d'assurer le fonctionnement de l'amplificateur si l'un des deux PAs cesse de fonctionner. L'amplificateur équilibré dans ce mode "dégradé" verra son gain chuter de 6 dB et sa puissance de sortie de 3 dB, mais continuera de fonctionner.

Connaissant les tensions incidente et réfléchie en sortie des deux amplificateurs, nous pouvons calculer les coefficients S_{A22} et S_{B22} en sortie des deux PAs en quadrature en cas de désadaptation d'antenne en fonction du coefficient de réflexion en sortie de la structure équilibrée.

$$\begin{aligned}
 S_{A22} &= \frac{V_{A2}^-}{V_{A2}^+} = \frac{(1-j)}{2} \cdot \Gamma_{OUT} \cdot V_{OUT}^+}{V_{A2}^+} \\
 S_{A22} &= \frac{\frac{(1-j)^2}{4} \cdot \Gamma_{OUT} \cdot V_{A2}^+ + \frac{(1-j)(1+j)}{4} \cdot \Gamma_{OUT} \cdot V_{B2}^+}{V_{A2}^+} \\
 S_{A22} &= \frac{\frac{-j}{2} \cdot \Gamma_{OUT} \cdot V_{A2}^+ + \frac{1}{2} \cdot \Gamma_{OUT} \cdot V_{B2}^+}{V_{A2}^+} \\
 S_{A22} &= \frac{\frac{-j}{2} \cdot \Gamma_{OUT} \cdot \frac{1+j}{2} \cdot G_A \cdot V_{IN}^+ + \frac{1}{2} \cdot \Gamma_{OUT} \cdot \frac{(1-j)}{2} \cdot G_B \cdot V_{IN}^+}{\frac{(1+j)}{2} \cdot G_A \cdot V_{IN}^+}
 \end{aligned} \tag{II-58}$$

Si les deux amplificateurs individuels A et B sont identiques alors $G_A = G_B = G$.

$$\begin{aligned}
 S_{A22} &= \frac{\frac{-j}{2} \cdot \Gamma_{OUT} \cdot \frac{(1+j)}{2} \cdot G \cdot V_{IN}^+ + \frac{1}{2} \cdot \Gamma_{OUT} \cdot \frac{(1-j)}{2} \cdot G \cdot V_{IN}^+}{\frac{1+j}{2} \cdot G \cdot V_{IN}^+} \\
 S_{A22} &= \frac{(1-j)}{(1+j)} \cdot \Gamma_{OUT} \\
 S_{A22} &= -j \cdot \Gamma_{OUT}
 \end{aligned} \tag{II-59}$$

En coordonnées polaires, on obtient :

$$S_{A22} = \rho \cdot e^{j \cdot (\varphi - \frac{\pi}{2})} \tag{II-60}$$

De même, pour l'amplificateur B :

$$S_{B22} = \frac{V_{B2}^-}{V_{B2}^+} = \frac{(1+j)}{2} \cdot \Gamma_{OUT} \cdot V_{OUT}^+}{V_{B2}^+} \tag{II-61}$$

$$S_{B22} = \frac{\frac{(1+j)(1-j)}{4} \cdot \Gamma_{OUT} \cdot V_{A2}^+ + \frac{(1+j)^2}{4} \cdot \Gamma_{OUT} \cdot V_{B2}^+}{V_{B2}^+}$$

$$S_{B22} = \frac{\frac{1}{2} \cdot \Gamma_{OUT} \cdot V_{A2}^+ + \frac{j}{2} \cdot \Gamma_{OUT} \cdot V_{B2}^+}{V_{B2}^+}$$

$$S_{B22} = \frac{\frac{1}{2} \cdot \Gamma_{OUT} \cdot \frac{(1+j)}{2} \cdot G \cdot V_{IN}^+ + \frac{j}{2} \cdot \Gamma_{OUT} \cdot \frac{(1-j)}{2} \cdot G \cdot V_{IN}^+}{\frac{(1-j)}{2} \cdot G \cdot V_{IN}^+}$$

$$S_{B22} = \frac{(1+j)}{(1-j)} \cdot \Gamma_{OUT}$$

$$S_{B22} = j \cdot \Gamma_{OUT}$$

En coordonnées polaires, nous obtenons :

$$S_{B22} = \rho \cdot e^{j \cdot (\varphi + \frac{\pi}{2})} \quad (\text{II-62})$$

D'après les équations (II-56) et (II-58), si la sortie de la structure équilibrée est désadaptée, les impédances présentées à la sortie des deux amplificateurs en quadrature seront diamétralement opposées dans l'abaque de Smith comme illustré avec la Figure II-27. En effet, si une variation d'impédance en sortie de la structure équilibrée entraîne une variation vers les hautes impédances en sortie de l'amplificateur A, alors la variation d'impédance en sortie de l'amplificateur B se situera vers les faibles impédances, et vice-versa. Par conséquent, une variation d'impédance entraînant une augmentation de l'excursion en tension à la sortie de l'amplificateur A, produira au contraire une diminution de la tension en sortie de l'amplificateur B. Ainsi, les variations d'impédance des deux PAS se compensent, entraînant un courant total consommé par l'amplificateur équilibré toujours constant même en cas de variation de la charge de sortie.

En plus d'augmenter la puissance de saturation P_{SAT} et le point de compression P_{-1dB} de 3 dB, la structure équilibrée permet d'améliorer la linéarité en diminuant la puissance des produits d'intermodulation grâce à la mise en quadrature des deux amplificateurs individuels à l'aide du coupleur hybride. En effet, grâce à la recombinaison à 90°, l'amplitude des raies des produits d'intermodulation d'ordre 3 dans la bande utile est réduite de 6 dB, et les raies d'ordre 3 hors bande sont totalement rejetées. Quant au produit d'intermodulation d'ordre 2, la puissance des raies est réduite de 9 dB.

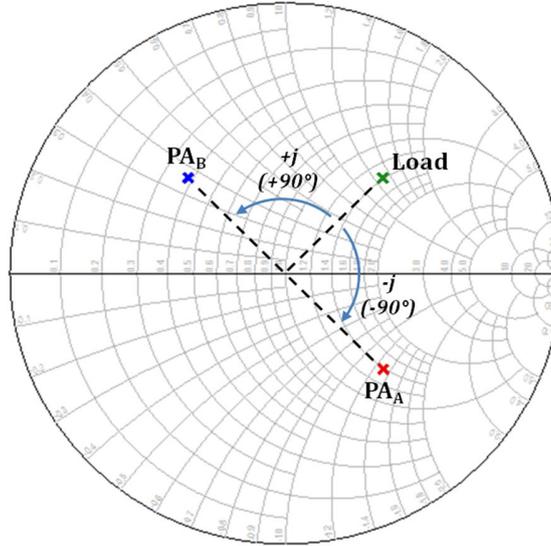


Figure II-27 : Impédances des amplificateurs en quadrature (A et B) en fonction de l'impédance de sortie de la structure équilibrée (Load) sur l'abaque de Smith

Pour estimer les non-linéarités de la structure équilibrée et calculer les produits d'intermodulation, deux tons de même amplitude aux fréquences f_1 et f_2 sont appliqués en entrée de l'amplificateur équilibré. La tension d'entrée peut alors s'écrire :

$$V_{IN} = V_0 \cdot \cos(\omega_1 \cdot t) + V_0 \cdot \cos(\omega_2 \cdot t) \quad (\text{II-63})$$

Nous pouvons en déduire les tensions en entrée des deux amplificateurs en quadrature :

$$V_{A1}(t) = \frac{V_0}{\sqrt{2}} \cdot \left[\cos\left(\omega_1 \cdot t + \frac{\pi}{4}\right) + \cos\left(\omega_2 \cdot t + \frac{\pi}{4}\right) \right] \quad (\text{II-64})$$

$$V_{B1}(t) = \frac{V_0}{\sqrt{2}} \cdot \left[\cos\left(\omega_1 \cdot t - \frac{\pi}{4}\right) + \cos\left(\omega_2 \cdot t - \frac{\pi}{4}\right) \right] \quad (\text{II-65})$$

Comme vu dans le premier chapitre (dans la partie "Produits d'intermodulation"), du aux non-linéarités des amplificateurs, nous obtenons en sortie de ces derniers un polynôme de la forme :

$$V_{A2}(t) = \sum_n K_n \cdot \left(\frac{V_0}{\sqrt{2}}\right)^n \cdot \left[\cos\left(\omega_1 \cdot t + \frac{\pi}{4}\right) + \cos\left(\omega_2 \cdot t + \frac{\pi}{4}\right) \right]^n \quad (\text{II-66})$$

$$V_{B2}(t) = \sum_n K_n \cdot \left(\frac{V_0}{\sqrt{2}}\right)^n \cdot \left[\cos\left(\omega_1 \cdot t - \frac{\pi}{4}\right) + \cos\left(\omega_2 \cdot t - \frac{\pi}{4}\right) \right]^n \quad (\text{II-67})$$

Ici les deux amplificateurs en quadrature sont considérés identiques, c'est à dire que les coefficients K_i sont égaux pour les deux amplificateurs (à noter que $K_1 = G$ correspond au gain de l'amplificateur individuel).

Comme les deux amplificateurs sont déphasés de 90° , leurs harmoniques générées par les produits d'intermodulation aux fréquences $i.f_1 \pm j.f_2$ sont déphasées de $\phi = (i \pm j) \times 90^\circ$ entre elles. Ainsi les raies d'intermodulation d'ordre 3 générées aux fréquences $2.f_1 - f_2$ et $2.f_2 - f_1$ sont déphasées de 90° et celles aux fréquences $2.f_1 + f_2$, $2.f_2 + f_1$, $3.f_1$ et $3.f_2$ sont déphasées de 270° . Quant aux produits de deuxième ordre, les intermodulations aux fréquences $f_1 + f_2$, $2.f_1$ et $2.f_2$ sont déphasées de 180° .

Comme en sortie des deux amplificateurs les signaux sont recombinaés à 90° , les produits d'intermodulation d'ordre 3 dans la bande ($2.f_1 - f_2$ et $2.f_2 - f_1$) déphasés de 90° sont recombinaés en phase. Les produits d'ordre 3 hors bande déphasés de 270° sont recombinaés à $270^\circ - 90^\circ = 180^\circ$, en opposition de phase et sont donc rejetés. Les produits d'ordre 2 sont recombinaés à $180^\circ - 90^\circ = 90^\circ$, et sont donc atténués de 3 dB.

Nous rappelons que :

$$V_{OUT}(t) = \frac{1}{\sqrt{2}} \cdot V_{A2}(t) \angle(-45^\circ) + \frac{1}{\sqrt{2}} \cdot V_{B2}(t) \angle(+45^\circ) \quad (\text{II-68})$$

Ce qui donne au fondamental en sortie des amplificateurs A et B :

$$\begin{aligned} V_{A2}(t) &= K_1 \cdot \frac{V_0}{\sqrt{2}} \cdot \cos\left(\omega_1 \cdot t + \frac{\pi}{4}\right) \\ &+ K_1 \cdot \frac{V_0}{\sqrt{2}} \cdot \cos\left(\omega_2 \cdot t + \frac{\pi}{4}\right) \end{aligned} \quad (\text{II-69})$$

$$\begin{aligned} V_{B2}(t) &= K_1 \cdot \frac{V_0}{\sqrt{2}} \cdot \cos\left(\omega_1 \cdot t - \frac{\pi}{4}\right) \\ &+ K_1 \cdot \frac{V_0}{\sqrt{2}} \cdot \cos\left(\omega_2 \cdot t - \frac{\pi}{4}\right) \end{aligned} \quad (\text{II-70})$$

En sortie de la structure équilibrée, nous obtenons après recombinaison à 90° :

$$\begin{aligned} V_{OUT}(t) &= K_1 \cdot V_0 \cdot \cos(\omega_1 \cdot t) \\ &+ K_1 \cdot V_0 \cdot \cos(\omega_2 \cdot t) \end{aligned} \quad (\text{II-71})$$

Les produits d'intermodulation d'ordre 2 donnent en sortie des amplificateurs :

$$\begin{aligned}
 V_{A2}(t) = & \frac{K_2 \cdot V_0^2}{2} \cdot \cos[(\omega_2 - \omega_1) \cdot t] \\
 & + \frac{K_2 \cdot V_0^2}{4} \cdot \cos\left(2 \cdot \omega_1 \cdot t + \frac{\pi}{2}\right) \\
 & + \frac{K_2 \cdot V_0^2}{4} \cdot \cos\left(2 \cdot \omega_2 \cdot t + \frac{\pi}{2}\right) \\
 & + \frac{K_2 \cdot V_0^2}{2} \cdot \cos\left[(\omega_2 + \omega_1) \cdot t + \frac{\pi}{2}\right]
 \end{aligned} \tag{II-72}$$

$$\begin{aligned}
 V_{B2}(t) = & \frac{K_2 \cdot V_0^2}{2} \cdot \cos[(\omega_2 - \omega_1) \cdot t] \\
 & + \frac{K_2 \cdot V_0^2}{4} \cdot \cos\left(2 \cdot \omega_1 \cdot t - \frac{\pi}{2}\right) \\
 & + \frac{K_2 \cdot V_0^2}{4} \cdot \cos\left(2 \cdot \omega_2 \cdot t - \frac{\pi}{2}\right) \\
 & + \frac{K_2 \cdot V_0^2}{2} \cdot \cos\left[(\omega_2 + \omega_1) \cdot t - \frac{\pi}{2}\right]
 \end{aligned} \tag{II-73}$$

Nous obtenons alors après recombinaison à 90° en sortie de la topologie équilibrée pour les produits d'ordre 2 :

$$\begin{aligned}
 V_{OUT}(t) = & \frac{K_2 \cdot V_0^2}{2} \cdot \cos[(\omega_2 - \omega_1) \cdot t] \\
 & + \frac{K_2 \cdot V_0^2}{4} \cdot \cos(2 \cdot \omega_1 \cdot t) \\
 & + \frac{K_2 \cdot V_0^2}{4} \cdot \cos(2 \cdot \omega_2 \cdot t) \\
 & + \frac{K_2 \cdot V_0^2}{2} \cdot \cos[(\omega_2 + \omega_1) \cdot t]
 \end{aligned} \tag{II-74}$$

Pour les produits de troisième ordre, nous obtenons en sortie de chaque amplificateur :

$$\begin{aligned}
 V_{A2}(t) = & \frac{3}{4} \cdot K_3 \cdot \frac{V_0^3}{2\sqrt{2}} \cdot \cos\left[(2 \cdot \omega_1 - \omega_2) \cdot t + \frac{\pi}{4}\right] \\
 & + \frac{3}{4} \cdot K_3 \cdot \frac{V_0^3}{2\sqrt{2}} \cdot \cos\left[(2 \cdot \omega_2 - \omega_1) \cdot t + \frac{\pi}{4}\right]
 \end{aligned} \tag{II-75}$$

$$\begin{aligned}
 & + \frac{1}{4} \cdot K_3 \cdot \frac{V_0^3}{2\sqrt{2}} \cdot \cos\left(3 \cdot \omega_1 \cdot t + \frac{3\pi}{4}\right) \\
 & + \frac{3}{4} \cdot K_3 \cdot \frac{V_0^3}{2\sqrt{2}} \cdot \cos\left[(2 \cdot \omega_1 + \omega_2) \cdot t + \frac{3\pi}{4}\right] \\
 & + \frac{3}{4} \cdot K_3 \cdot \frac{V_0^3}{2\sqrt{2}} \cdot \cos\left[(2 \cdot \omega_2 + \omega_1) \cdot t + \frac{3\pi}{4}\right] \\
 & + \frac{1}{4} \cdot K_3 \cdot \frac{V_0^3}{2\sqrt{2}} \cdot \cos\left(3 \cdot \omega_2 \cdot t + \frac{3\pi}{4}\right) \\
 \\
 V_{B2}(t) & = \frac{3}{4} \cdot K_3 \cdot \frac{V_0^3}{2\sqrt{2}} \cdot \cos\left[(2 \cdot \omega_1 - \omega_2) \cdot t - \frac{\pi}{4}\right] \\
 & + \frac{3}{4} \cdot K_3 \cdot \frac{V_0^3}{2\sqrt{2}} \cdot \cos\left[(2 \cdot \omega_2 - \omega_1) \cdot t - \frac{\pi}{4}\right] \\
 & + \frac{1}{4} \cdot K_3 \cdot \frac{V_0^3}{2\sqrt{2}} \cdot \cos\left(3 \cdot \omega_1 \cdot t - \frac{3\pi}{4}\right) \\
 & + \frac{3}{4} \cdot K_3 \cdot \frac{V_0^3}{2\sqrt{2}} \cdot \cos\left[(2 \cdot \omega_1 + \omega_2) \cdot t - \frac{3\pi}{4}\right] \\
 & + \frac{3}{4} \cdot K_3 \cdot \frac{V_0^3}{2\sqrt{2}} \cdot \cos\left[(2 \cdot \omega_2 + \omega_1) \cdot t - \frac{3\pi}{4}\right] \\
 & + \frac{1}{4} \cdot K_3 \cdot \frac{V_0^3}{2\sqrt{2}} \cdot \cos\left(3 \cdot \omega_2 \cdot t - \frac{3\pi}{4}\right)
 \end{aligned} \tag{II-76}$$

Ce qui donne en sortie de l'amplificateur équilibré :

$$\begin{aligned}
 V_{OUT}(t) & = \frac{3}{4} \cdot K_3 \cdot \frac{V_0^3}{2} \cdot \cos[(2 \cdot \omega_1 - \omega_2) \cdot t] \\
 & + \frac{3}{4} \cdot K_3 \cdot \frac{V_0^3}{2} \cdot \cos[(2 \cdot \omega_2 - \omega_1) \cdot t] \\
 & + 0 \\
 & + 0 \\
 & + 0 \\
 & + 0
 \end{aligned} \tag{II-77}$$

Les composantes de troisième ordre hors-bande, c'est à dire de la forme $3 \cdot \omega_i$ et $2 \cdot \omega_i + \omega_j$ sont rejetées. Alors que les composantes dans la bande utile de la forme $2 \cdot \omega_i - \omega_j$ sont recombinaées en phase.

Nous pouvons maintenant avec les équations (II-65) et (II-71) calculer les produits d'intermodulation IM3 pour un amplificateur équilibré :

$$\begin{aligned}
 IM3_{EQUI}(dB) &= 20 \log \left(\frac{K_1 \cdot V_0}{\frac{3}{4} \cdot K_3 \cdot \frac{V_0^3}{2}} \right) \\
 &= 20 \log \left(\frac{4}{3} \cdot \frac{K_1}{K_3} \cdot \frac{2}{V_0^2} \right)
 \end{aligned} \tag{II-78}$$

Dans le chapitre I, nous avons défini ce produit pour un amplificateur individuel comme étant égale à :

$$IM3_{INDI}(dB) = 20 \log \left(\frac{4}{3} \cdot \frac{K_1}{K_3} \cdot \frac{1}{V_0^2} \right) \tag{II-79}$$

Nous pouvons donc calculer la différence (en dB) des produits d'intermodulation entre un amplificateur individuel ($IM3_{INDI}$) avec ce même amplificateur utilisé dans une topologie équilibrée ($IM3_{EQUI}$).

$$\begin{aligned}
 IM3_{EQUI}(dB) - IM3_{INDI}(dB) &= 20 \log \left(\frac{4}{3} \cdot \frac{K_1}{K_3} \cdot \frac{1}{V_0^2} \right) - 20 \log \left(\frac{4}{3} \cdot \frac{K_1}{K_3} \cdot \frac{2}{V_0^2} \right) \\
 &= -20 \log(2) = -6 \text{ dB}
 \end{aligned} \tag{II-80}$$

Nous constatons avec l'équation (II-76) que les IM3 sont réduits de 6 dB grâce à l'utilisation de coupleurs hybrides. En effet, dans la structure équilibrée, la puissance d'entrée reçue par les amplificateurs est divisée par deux (-3 dB), ainsi la puissance des raies produites par les intermodulations d'ordre 3 dans la bande sont atténuées de 9 dB à cause du terme en $\frac{1}{2\sqrt{2}}$ qui apparaît dans les équations (II-71) et (II-72). Mais étant donné que ces raies sont recombinaées en phase (+3 dB) via le coupleur hybride de sortie, les IM3 de l'amplificateur équilibré sont finalement réduits de 6 dB par rapport à l'amplificateur individuel utilisé en quadrature.

De la même manière, la puissance des raies produites avec les intermodulations d'ordre 2 et 3 hors de la bande utile est atténuée de 9dB (II-68, II-69, II-71, II-72). Cependant, les raies d'ordre 2 sont recombinaées à 90° entraînant une atténuation en $\frac{1}{\sqrt{2}}$ (cf. $\cos\left(\frac{\pi}{4}\right) = \frac{1}{\sqrt{2}}$ avec l'équation (II-70)), de ce fait la recombinaison en puissance à 90° n'apporte aucun n'avantage. Quant aux raies d'ordre 3, elles sont recombinaées en opposition de phase (à 180°) et donc ces dernières s'annulent (cf. $\cos\left(\frac{\pi}{2}\right) = 0$ avec l'équation (II-73)) en sortie du coupleur hybride.

La Figure II-28 permet de faire la comparaison entre les spectres en sortie de l'amplificateur individuel et de l'amplificateur équilibré :

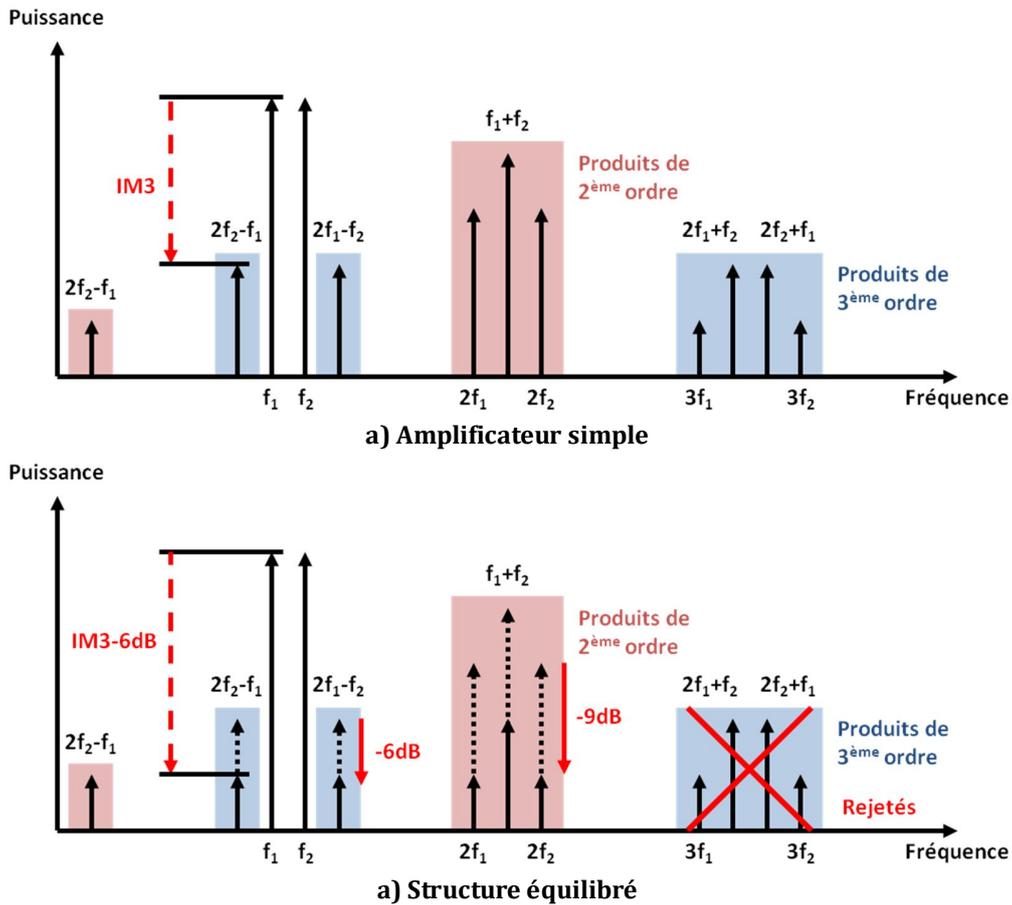


Figure II-28 : Spectre en sortie d'un amplificateur simple (a) et en sortie d'une structure équilibrée (b)

3.4. Conclusion

Nous avons mis en évidence que la structure d'amplificateur équilibrée présente de nombreux avantages : combinaison de puissance, amélioration des adaptations d'entrée et de sortie, robustesse aux variations d'impédance d'antenne et amélioration de la linéarité en réduisant les produits d'intermodulation.

Parmi ces avantages, la robustesse aux variations d'antenne est un point clé pour les applications beamforming. De ce point de vue, la structure équilibrée permet ainsi de rendre chaque cellule d'amplification autonome par rapport aux autres, qualifiant ainsi l'amplificateur équilibré de self-contained.

De plus, pour les applications millimétriques de la future 5G, la montée en fréquence permet désormais d'intégrer les coupleurs hybrides avec les amplificateurs sur silicium, offrant ainsi de meilleures performances qu'une solution sur circuit imprimé (Printed Circuit Board - PCB). Ceci permet de rendre la structure équilibrée tout à fait compétitive en termes de performance et de taille.

4. Conclusion du chapitre

Ce deuxième chapitre a permis de mettre en évidence deux nouvelles méthodes pour tirer pleinement avantage de la technologie CMOS avec le self-healing et le self-contained. :

- Le self-healing permet à l'amplificateur de s'adapter à son environnement en modifiant son fonctionnement.
- Le self-contained permet de rendre l'amplificateur résistant aux variations de l'environnement.

Le self-healing nécessitant de nombreux capteurs et actionneurs à intégrer avec l'amplificateur ajoute un coût supplémentaire en termes de complexité de conception et de place, ce qui entraîne un coût supplémentaire non favorable au beamforming et au marché de masse de la 5G.

Au contraire, le self-contained propose une approche tout aussi efficace et plus simple à mettre en œuvre, en proposant une solution permettant de rendre l'amplificateur robuste aux variations de son environnement.

Dans le cadre des applications beamforming aux fréquences millimétriques de la future 5G, l'utilisation de la structure équilibrée permet de rendre l'amplificateur robuste aux variations d'impédance d'antenne. C'est le self-contained.

Dans le chapitre III, afin de mettre en avant ce principe, la conception d'un amplificateur équilibré à 28 GHz en technologie 28nm FD-SOI sera décrite. Pour cela, un premier amplificateur de puissance sera conçu. Il servira de bloc élémentaire pour être utilisé dans une structure de PA équilibré illustrant le principe du self-contained. Pour réaliser cet amplificateur équilibré, une nouvelle méthode pour intégrer sur silicium des coupleurs hybrides en quadrature sera mise au point et également implémentée en technologie 28 nm FD-SOI. Pour finir, un amplificateur équilibré sera réalisé en utilisant ces deux éléments, le PA élémentaire et le coupleur hybride.

5. Références

- [1] Zou H., Daneshrad B. « 32 mW self contained OFDM receiver ASIC for mobile cellular applications ». *2004 Symposium on VLSI Circuits, 2004. Digest of Technical Papers*. 2004. p. 148-151.
- [2] Fradin D., Chenausky P., Freiberg R. « A recirculating, self-contained DF/HF pulsed laser ». *IEEE J. Quantum Electron.* août 1975. Vol. 11, n°8, p. 631-633.
- [3] Grayver E., Daneshrad B. « A self-contained 100 μ W multirate FSK receiver ASIC ». *Solid-State Circuits Conference, 2001. Digest of Technical Papers. ISSCC. 2001 IEEE International*. 2001. p. 332-333.
- [4] Boyle K. R., Spits E., Jongh M. A. De, Sato S., Bakker T., Bezooijen A. Van. « A self-contained adaptive antenna tuner for mobile phones: Featuring a self-learning calibration procedure ». *2012 6th European Conference on Antennas and Propagation (EUCAP)*. 2012. p. 1804-1808.
- [5] Fulkerson D., Cooper L. « A self-contained IC for automatic focusing of cameras ». *Solid-State Circuits Conference. Digest of Technical Papers. 1978 IEEE International*. 1978. p. 52-53.
- [6] Birbach O., Bäuml B., Frese U. « Automatic and self-contained calibration of a multi-sensorial humanoid's upper body ». *2012 IEEE International Conference on Robotics and Automation (ICRA)*. 2012. p. 3103-3108.
- [7] Plueddemann A. J., Terray E. A., Merewether R. « Design and performance of a self-contained fan-beam ADCP ». *IEEE J. Ocean. Eng.* avril 2001. Vol. 26, n°2, p. 252-258.
- [8] Zhan G., Shi W. « LOBOT: Low-Cost, Self-Contained Localization of Small-Sized Ground Robotic Vehicles ». *IEEE Trans. Parallel Distrib. Syst.* avril 2013. Vol. 24, n°4, p. 744-753.
- [9] « New product applications: Self-contained microprocessor chip contains 1024 bytes of ROM and 256 bits of RAM ». *IEEE Spectr.* février 1978. Vol. 15, n°2, p. 74-79.
- [10] Trefney R. P. « Self-contained calibration antenna ». *IEEE 1989 National Symposium on Electromagnetic Compatibility, 1989*. 1989. p. 25-26.
- [11] Bernstein K., Frank D. J., Gattiker A. E., Haensch W., Ji B. L., Nassif S. R., Nowak E. J., Pearson D. J., Rohrer N. J. « High-performance CMOS variability in the 65-nm regime and beyond ». *IBM J. Res. Dev.* juillet 2006. Vol. 50, n°4.5, p. 433-449.
- [12] Stolk P. A., Klaassen D. B. M. « The effect of statistical dopant fluctuations on MOS device performance ». *Electron Devices Meeting, 1996. IEDM '96., International*. 1996. p. 627-630.
- [13] Natarajan A., Komijani A., Hajimiri A. « A fully integrated 24-GHz phased-array transmitter in CMOS ». *IEEE J. Solid-State Circuits* décembre 2005. Vol. 40, n°12, p. 2502-2514.
- [14] Alalusi S., Brodersen R. « A 60GHz Phased Array in CMOS ». *IEEE Custom Integrated Circuits Conference 2006*. 2006. p. 393-396.

- [15] Valdes-Garcia A., Nicolson S. T., Lai J. W., Natarajan A., Chen P. Y., Reynolds S. K., Zhan J. H. C., Kam D. G., Liu D., Floyd B. « A Fully Integrated 16-Element Phased-Array Transmitter in SiGe BiCMOS for 60-GHz Communications ». *IEEE J. Solid-State Circuits*. décembre 2010. Vol. 45, n°12, p. 2757-2773.
- [16] Cimino M., Lapuyade H., De Matos M., Taris T., Deval Y., Begueret J.-B. « A Robust 130nm-CMOS Built-In Current Sensor Dedicated to RF Applications ». *Test Symposium, 2006. ETS '06. Eleventh IEEE European*. 2006. p. 151-158.
- [17] Deltimple N., Gonzalez J. L., Altet J., Luque Y., Kerherve E. « Design of a fully integrated CMOS self-testable RF power amplifier using a thermal sensor ». *ESSCIRC (ESSCIRC), 2012 Proceedings of the*. 2012. p. 398-401.
- [18] Bowers S. M., Sengupta K., Dasgupta K., Parker B. D., Hajimiri A. « Integrated Self-Healing for mm-Wave Power Amplifiers ». *IEEE Trans. Microw. Theory Tech*. mars 2013. Vol. 61, n°3, p. 1301-1315.
- [19] Gorisse J., Cathelin A., Kaiser A., Kerherve E. « A 60GHz 65nm CMOS RMS power detector for antenna impedance mismatch detection ». *2009 Proceedings of ESSCIRC*. 2009. p. 172-175.
- [20] Torres F., Bégueret J. B., Martin N., Belot D., Taris T. « A novel tunable impedance transmission line for mm-waves applications ». *2015 IEEE 13th International New Circuits and Systems Conference (NEWCAS)*. 2015. p. 1-4.
- [21] Sengupta K., Dasgupta K., Bowers S. M., Hajimiri A. « On-chip sensing and actuation methods for integrated self-healing mm-wave CMOS power amplifier ». *Microwave Symposium Digest (MTT), 2012 IEEE MTT-S International*. 2012. p. 1-3.
- [22] Zhou Y., Chia M. Y. W. « A Low-Power Ultra-Wideband CMOS True RMS Power Detector ». *IEEE Trans. Microw. Theory Tech*. mai 2008. Vol. 56, n°5, p. 1052-1058.
- [23] Knopik V. « Fully balanced Balun Topology for Power Application ». N°PCT 15/223,148.
- [24] Francois B., Reynaert P. « 3.3 A transformer-coupled true-RMS power detector in 40nm CMOS ». *Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2014 IEEE International*. 2014. p. 62-63.
- [25] Eisele K., Engelbrecht R., Kurokawa K. « Balanced transistor amplifiers for precise wideband microwave applications ». *Solid-State Circuits Conference. Digest of Technical Papers. 1965 IEEE International*. 1965. p. 18-19.
- [26] Jin J. D., Hsu S. S. H. « A 0.18- μm CMOS Balanced Amplifier for 24-GHz Applications ». *IEEE J. Solid-State Circuits*. février 2008. Vol. 43, n°2, p. 440-445.
- [27] Zhang G., Chang S., Alon Z. « A high performance Balanced Power Amplifier and Its Integration into a Front-end Module at PCS Band ». *2007 IEEE Radio Frequency Integrated Circuits (RFIC) Symposium*. 2007. p. 251-254.
- [28] Jeon H., Park Y., Huang Y. Y., Kim J., Lee K. S., Lee C. H., Kenney J. S. « A Triple-Mode Balanced Linear CMOS Power Amplifier Using a Switched-Quadrature Coupler ». *IEEE J. Solid-State Circuits*. septembre 2012. Vol. 47, n°9, p. 2019-2032.

6. Table des illustrations

Figure II-1 : Diagramme de fonctionnement du self-healing.....	71
Figure II-2 : Capteurs pour le self-healing.....	72
Figure II-3 : Capteur de puissance [18].....	73
Figure II-4 : Détecteur de puissance [18].....	74
Figure II-5 : Capteur de puissance [19].....	75
Figure II-6 : Détecteur de puissance de [19].....	76
Figure II-7 : Tension de sortie du détecteur de puissance en fonction de l'impédance au PA [19].....	76
Figure II-8 : Actionneurs d'un PA self-healing.....	78
Figure II-9 : Schéma électrique du PA self-healing [18].....	79
Figure II-10 : (a) Schéma des cellules d'amplification et (b) algorithme d'optimisation de [18].....	80
Figure II-11 : Intérêt du self-healing post-fabrication.....	81
Figure II-12 : Schéma électrique du PA et du capteur de puissance.....	83
Figure II-13 : BEOL de la H9-SOI et vue 3d du transformateur intégrant le capteur de puissance.....	84
Figure II-14 : Pertes d'insertion du transformateur avec et sans l'enroulement de détection.....	84
Figure II-15 : Schéma électrique du circuit de détection de puissance.....	85
Figure II-16 : Photomicrographie et mesures grand signal du PA à 5,8 GHz.....	86
Figure II-17 : Tension de sortie V_{det} du détecteur en fonction de la puissance de sortie.....	87
Figure II-18 : Erreur et tension de sortie du détecteur en fonction de la puissance de sortie.....	88
Figure II-19 : Consommation du détecteur en fonction de la puissance de sortie.....	88
Figure II-20 : Amplificateur équilibré utilisant des coupleurs hybrides à 90°	91
Figure II-21 : Coupleurs Hybrides en quadrature utilisés en diviseur et en combineur de puissance.....	93
Figure II-22 : Matrice [S] et schéma bloc d'un élément 4 ports.....	93
Figure II-23 : Symbole d'un coupleur directif anti-symétrique.....	95
Figure II-24 : Amplificateur équilibré et formes d'onde en tension.....	98
Figure II-25 : Amplificateur équilibré utilisant des coupleurs hybrides à 90°	99
Figure II-26 : Variation de la tension de sortie des amplificateurs en fonction de la phase du coefficient de réflexion en sortie de la structure équilibrée.....	104
Figure II-27 : Impédances des amplificateurs en quadrature (A et B) en fonction de l'impédance de sortie de la structure équilibrée (Load) sur l'abaque de Smith.....	107
Figure II-28 : Spectre en sortie d'un amplificateur simple (a) et en sortie d'une structure équilibrée (b).....	112

Chapitre III : Conception d'un amplificateur équilibré à 28 GHz en technologie CMOS 28 nm FD-SOI

Sommaire

1. Introduction du chapitre	118
2. Présentation de la technologie CMOS 28 nm FD-SOI.....	118
2.1. Back-end Of line	118
2.2. Transistors FD-SOI.....	119
2.3. Transistors LVT.....	120
2.4. Polarisation segmentée	121
2.5. Généralité sur la conception des PAs.....	122
2.6. Choix du composant de puissance	123
3. Conception d'un amplificateur de puissance à 28 GHz en 28 nm FD-SOI.....	125
3.1. Topologie du circuit	125
3.2. Mesure du PA individuel.....	130
4. Conception d'un amplificateur autonome	134
4.1. Conception de coupleurs hybrides	134
4.2. Conception de la résistance de ballast	147
4.3. Conception et mesure du PA équilibré à 28 GHz en 28 nm FD-SOI.....	148
5. Conclusion	154
6. Références	155
7. Table des illustrations.....	156

1. Introduction du chapitre

Ce chapitre est consacré à la conception d'un amplificateur de puissance équilibré fonctionnant à 28 GHz avec la technologie 28 nm FD-SOI illustrant un des principes du self-contained. Pour cela, un premier amplificateur dit individuel est présenté. Il a été conçu principalement pour optimiser à la fois les linéarités AM-AM et AM-PM, sans chercher à maximiser tout de suite le rendement (futur travail). Il servira ensuite de cellule amplificatrice dans une structure de PA équilibré.

Dans un premier temps, la technologie 28 nm FD-SOI est introduite avec son BEOL (Back-End-of-Line) et ses transistors MOS. Ensuite, plusieurs topologies et structures d'amplificateur sont présentées afin de déterminer la meilleure configuration pour optimiser la linéarité. Pour cela, une technique de linéarisation par polarisation segmentée est également proposée afin de réduire la consommation DC tout en repoussant le point de compression.

Dans un deuxième temps, la conception de l'amplificateur individuel est présentée. Ce dernier a été conçu afin d'optimiser la linéarité pour supporter les contraintes des modulations OFDM utilisées par la future 5G. Pour cela, les cellules de puissance de l'amplificateur sont basées sur une topologie push-pull qui incorpore une polarisation segmentée. Pour finir, les résultats de simulation et de mesure sont présentés.

Le deuxième circuit est basé sur un amplificateur équilibré. Il incorpore l'amplificateur individuel, ainsi que des coupleurs hybrides en quadrature qui sont intégrés en utilisant une nouvelle méthodologie de conception. Ce PA est ensuite mesuré sur un banc loadpull afin d'émuler une désadaptation d'antenne et vérifier sa robustesse face aux variations d'impédance de charge. Ce chapitre se conclut par une comparaison avec l'état de l'art des PAs pouvant répondre aux besoins de la 5G aux fréquences millimétriques.

2. Présentation de la technologie CMOS 28 nm FD-SOI

2.1. Back-end Of line

Le Back End of Line (BEOL) de la technologie CMOS 28 nm FD-SOI de chez STMicroelectronics est illustré sur la Figure III-1. Il se compose de 10 couches de métallisation (plus l'Alucap) :

- 6 couches de métaux fins (M1 jusqu'à M6)
- 2 couches de métaux d'épaisseur intermédiaire (B1 et B2),
- 2 couches de métaux épais (IA et IB)

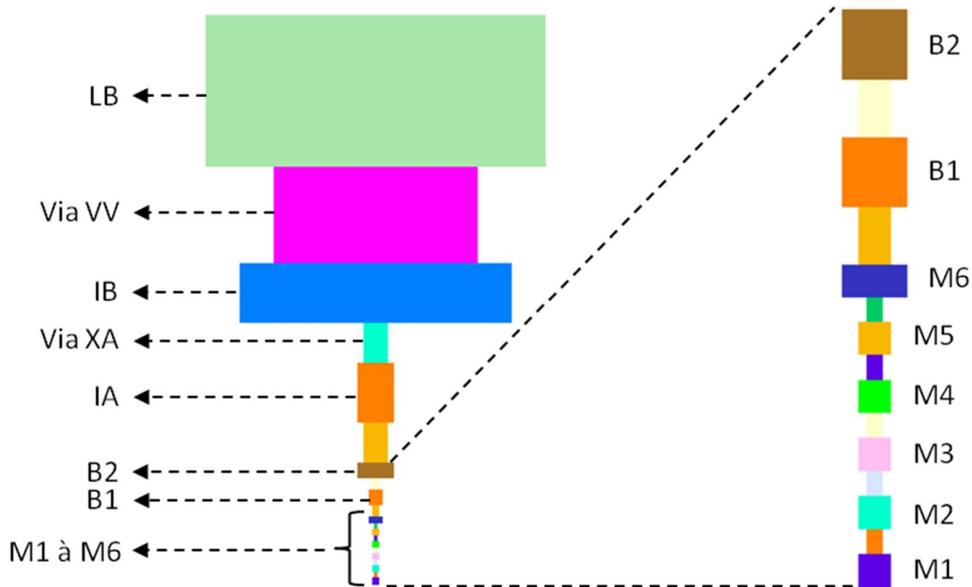


Figure III-1 : BEOL de la technologie CMOS 28 nm FD-SOI (à l'échelle)

Afin d'optimiser les performances des PAs millimétriques, les éléments passifs sont réalisés dans les deux couches de métaux les plus hautes et les plus épaisses IA et IB, ou encore l'Alucap afin de réduire les pertes résistives et la capacité parasite avec le substrat. Les autres couches de métaux (du M1 au B2), trop résistives, servent uniquement pour connecter les transistors vers les réseaux passifs.

2.2. Transistors FD-SOI

Contrairement aux technologies CMOS bulk, le canal des transistors en technologie CMOS 28 nm FD-SOI de chez STMicroelectronics est totalement déserté (FD-SOI - Fully Depleted Silicon On Insulator) comme illustré sur la Figure III-2.

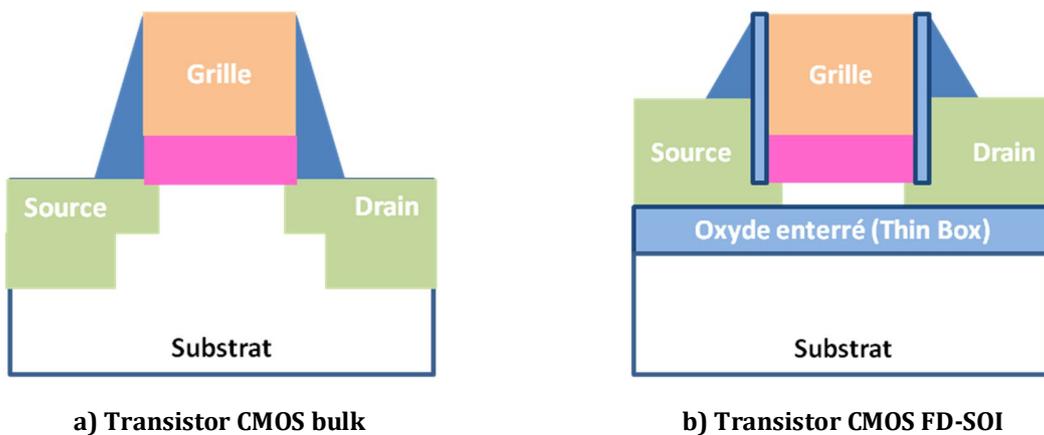
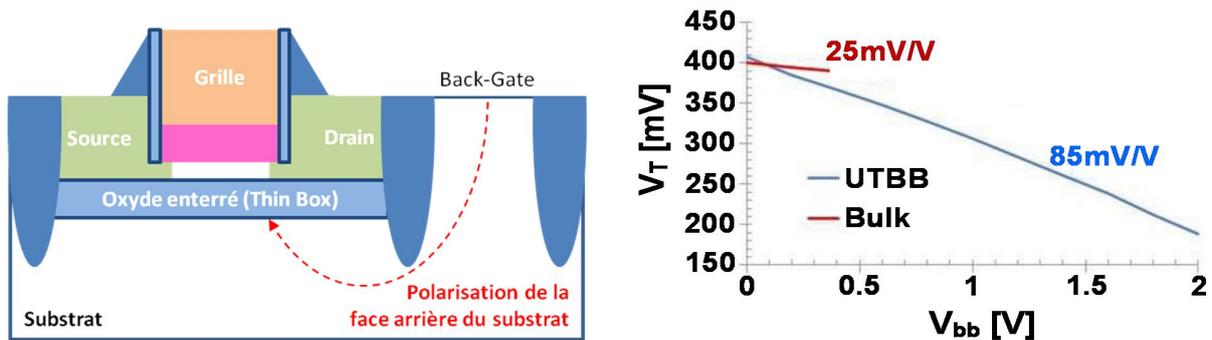


Figure III-2 : Schéma des transistors CMOS bulk et FD-SOI

Deux types de transistor existent dans cette technologie FD-SOI : les transistors RVT (Regular Voltage Threshold) et les transistors LVT (Low Voltage Threshold). La particularité de ces deux transistors est que leur tension de seuil est dépendante de la tension appliquée sur la face arrière du substrat.

2.3. Transistors LVT

La tension de polarisation de la face arrière du substrat (Body Biasing - V_{bb}) permet de modifier la tension de seuil des transistors. Ainsi une tension V_{bb} positive pour un transistor LVT permet de réduire la tension de seuil du transistor de 85 mV/V comme illustré sur la Figure III-3, augmentant sa transconductance. À l'inverse, une tension V_{bb} pour un transistor RVT permet d'augmenter la tension de seuil. Les transistors RVT sont largement utilisés en numérique pour réduire les courants de fuite.



a) Schéma d'un transistor CMOS FD-SOI avec polarisation du substrat par la back-gate

b) Tension de seuil en fonction de la polarisation du substrat pour un transistor Bulk et FD-SOI

Figure III-3 : Transistor avec polarisation du substrat

La tension maximale que l'on peut appliquer sur la back-gate des transistors LVT est de 3 V. En outre, il est aussi possible d'appliquer une tension négative pour, à l'inverse, augmenter la tension de seuil de ces transistors, on parle alors de Reverse Body Biasing (RBB). À noter qu'ici il faut s'assurer que les diodes parasites ne rentrent pas en conduction.

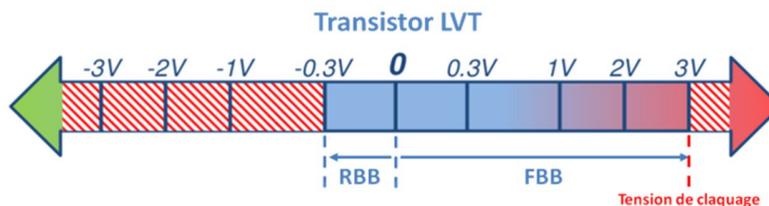


Figure III-4 : Dynamique de la tension de body V_{bb} pour les transistors LVT

2.4. Polarisation segmentée

La polarisation de la face arrière du substrat par la back-gate offre un degré de liberté supplémentaire pour la polarisation des transistors. En effet, la possibilité de modifier la tension de seuil en utilisant la back-gate permet de changer directement la classe de fonctionnement des transistors sans modifier sa tension de polarisation appliquée sur la grille. En outre, cela permet de supprimer les capacités de liaison sur le chemin RF quand plusieurs transistors sont en parallèle comme illustré sur la Figure III-5.

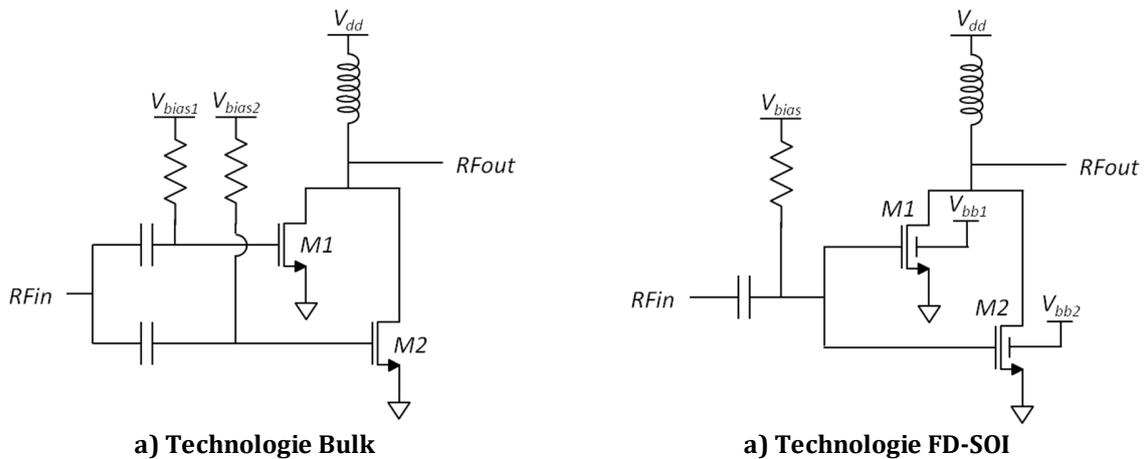


Figure III-5 : Polarisation segmentée implémentée en technologie bulk et FD-SOI

En outre, cette structure devenue possible grâce à la technologie 28 nm FD-SOI permet d'améliorer la linéarité des transistors. Pour cela, la tension de grille V_{bias} commune aux deux transistors ($M1$ et $M2$) est choisie de manière à ce qu'ils opèrent dans différentes classes, une linéaire et l'autre moins, comme en classe B ou C. Puis la tension de back-gate V_{bb1} de $M1$ est augmentée pour diminuer sa tension de seuil V_{th} et ainsi remonter sa classe de fonctionnement vers une classe AB. Finalement pour une tension de grille V_{bias} identique sur $M1$ et $M2$, le transistor $M1$ fonctionne en classe AB grâce à l'utilisation du Forward Body Bias et le transistor $M2$ opère en classe C.

Cette topologie permet de repousser le point de compression à 1 dB en réglant correctement les tensions V_{bias} et V_{bb1} . En effet, le transistor dit principal (ici $M1$) en classe AB fournira le gain à faible puissance, puis quand ce dernier rentrera dans la compression, le transistor en classe C compensera la chute de gain du transistor $M1$ repoussant ainsi le point de compression comme illustré sur la Figure III-6.

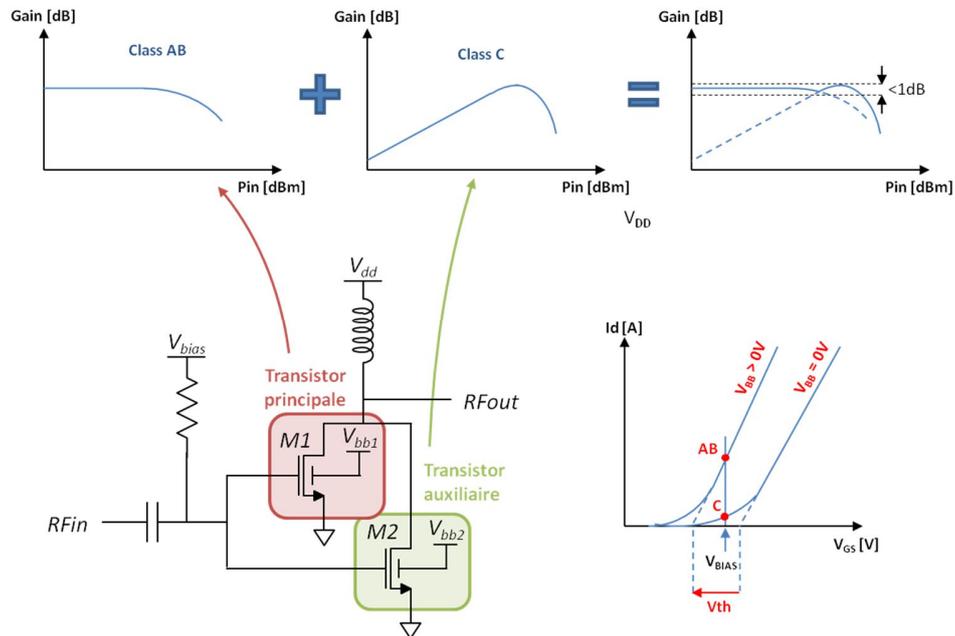


Figure III-6 : Illustration de la polarisation segmentée

2.5. Généralité sur la conception des PAs

Au niveau des PAs, plusieurs architectures existent et servent de point de départ pour leur conception. Dans la littérature, deux structures sont principalement utilisées : la structure en mode commun [1] ou la structure différentielle [2].

2.5.1. Structure mode commun

Le montage en mode commun (« single ended » en anglais) est le plus simple et le plus rapide à mettre en œuvre. Toutefois, cette structure est très sensible au retour de masse qui peut amener le PA à osciller, quand il est mal maîtrisé. En contrepartie, elle est souvent la meilleure pour atteindre des rendements élevés. Sa puissance de sortie est fonction du nombre de transistors empilables et de leur capacité à délivrer de la puissance, sous une tension donnée.

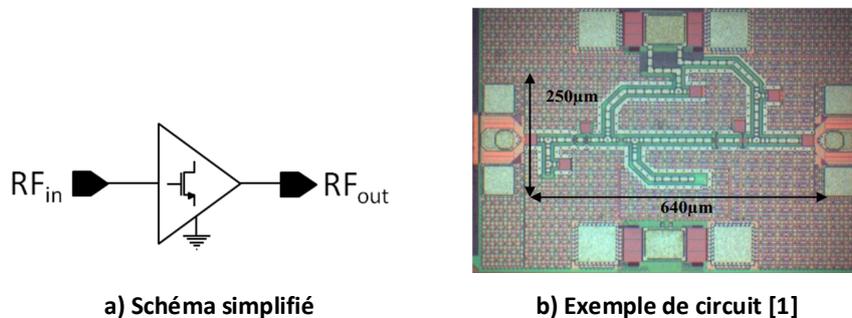


Figure III-7 : Structure mode commun

2.5.2. Structure différentielle

La structure différentielle offre de nombreux avantages bien que plus difficile à réaliser par rapport à une structure classique en mode commun. En effet, elle permet de créer une connexion de masse virtuelle locale, réduisant ainsi l'effet inductif parasite de la masse et améliorant la stabilité du PA.

De plus, cette structure permet de combiner la puissance de deux cellules d'amplification déphasées de 180° au détriment du rendement (qui peut diminuer à cause des pertes intrinsèques du balun de sortie) et de la surface du PA.

Cette structure nécessite néanmoins de partitionner le signal sur deux voies en opposition de phase (déphasées de 180°), en utilisant des baluns (BALANCED to UNbalanced) en entrée et en sortie, comme le montre la Figure III-8. Ces baluns peuvent être réalisés grâce à des transformateurs intégrés. De plus, les adaptations en entrée et en sortie du PA peuvent être réalisées grâce aux baluns.

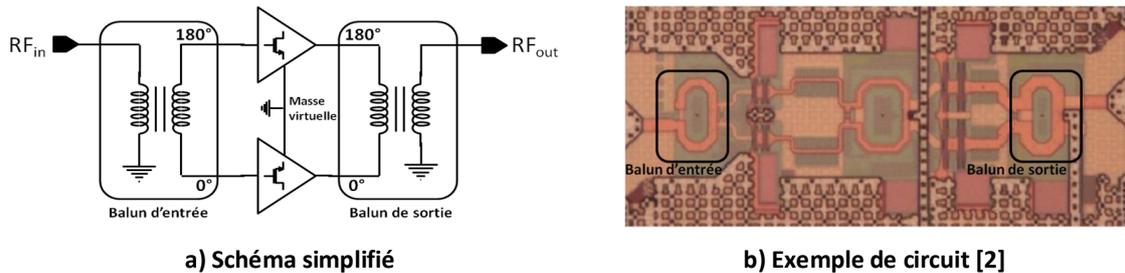


Figure III-8 : Structure différentielle

2.6. Choix du composant de puissance

Une fois la structure du PA identifiée, il faut s'intéresser à la cellule de puissance et aux transistors qui la composent. Pour cela, plusieurs topologies existent comme illustré sur la Figure III-9.

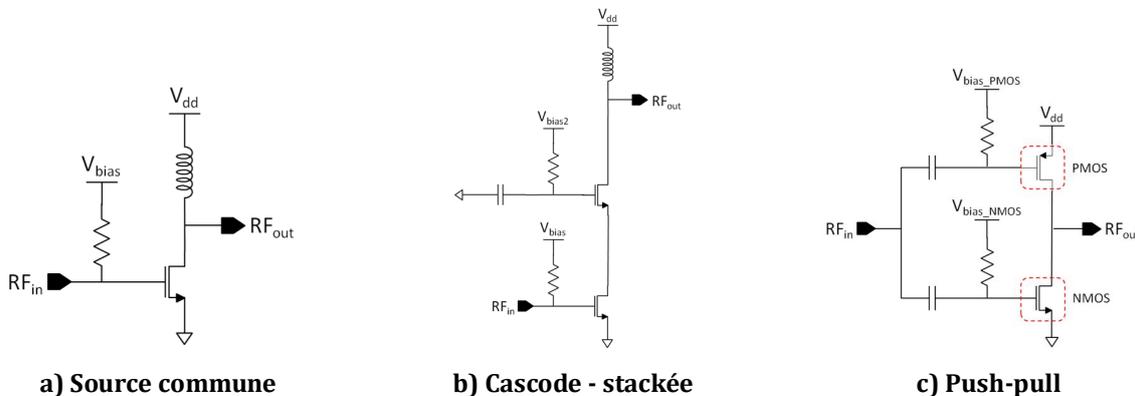


Figure III-9 : Topologies de la cellule de puissance

2.6.1. Montage source commune CS

Le montage classique en source commune est le plus simple à concevoir, mais il présente un faible gain en puissance, des risques d'instabilité et une faible impédance de sortie. En effet, la capacité C_{ds} directement liée à la taille du transistor réduit de manière importante, aux fréquences millimétriques, l'impédance de sortie du transistor, ce qui implique un rapport de transformation plus grand et donc des pertes supplémentaires dans le réseau d'adaptation de sortie.

De plus, la capacité C_{gd} impacte elle aussi les performances du montage source commune car elle peut créer à haute fréquence une boucle de retour qui dégrade le gain et l'isolation du transistor. C'est pourquoi, il faut apporter un soin particulier au layout afin de minimiser ces deux capacités parasites.

2.6.2. Montage Cascode

Le montage cascode présente a priori un meilleur gain, une meilleure stabilité et une plus large bande passante que la structure source commune. En effet, il réduit la capacité d'entrée-sortie (effet Miller) et améliore donc l'isolation. Cependant, cette topologie est bien plus sensible aux parasites, notamment ceux liés à la connexion entre les deux transistors qui peut mener à l'oscillation du circuit. Cette structure présente une impédance de sortie plus forte que la structure en source commune, ce qui facilite la conception du réseau d'adaptation de sortie.

De plus, la structure cascode permet une répartition de la tension maximale entre les bornes des deux transistors, ce qui permet d'augmenter la tension d'alimentation et donc la puissance de sortie.

2.6.3. Montage Push-pull

Tout comme le montage cascode, la topologie push-pull permet de répartir la tension d'alimentation sur deux transistors et donc d'augmenter la puissance de sortie. Cette structure permet de compenser les distorsions générées par les capacités grille-source des transistors et ainsi d'améliorer la conversion AM-PM [3]. De plus, cette topologie permet de ne pas utiliser d'inductance de choc pour alimenter les transistors. Ce qui permet d'obtenir un circuit plus compact.

Toutefois, il faut s'assurer que les deux transistors NMOS et PMOS soient bien équilibrés pour éviter de stresser davantage un transistor par rapport à l'autre et pour éviter toute distorsion de croisement qui nuit à la linéarité.

3. Conception d'un amplificateur de puissance à 28 GHz en 28 nm FD-SOI

3.1. Topologie du circuit

Afin de proposer un amplificateur hautement linéaire à 28 GHz pour supporter les modulations OFDM de la 5G, un PA différentiel dont les cellules de puissance sont basées sur une topologie push-pull a été choisi. Le schéma électrique de cet amplificateur est présenté sur la Figure III-10.

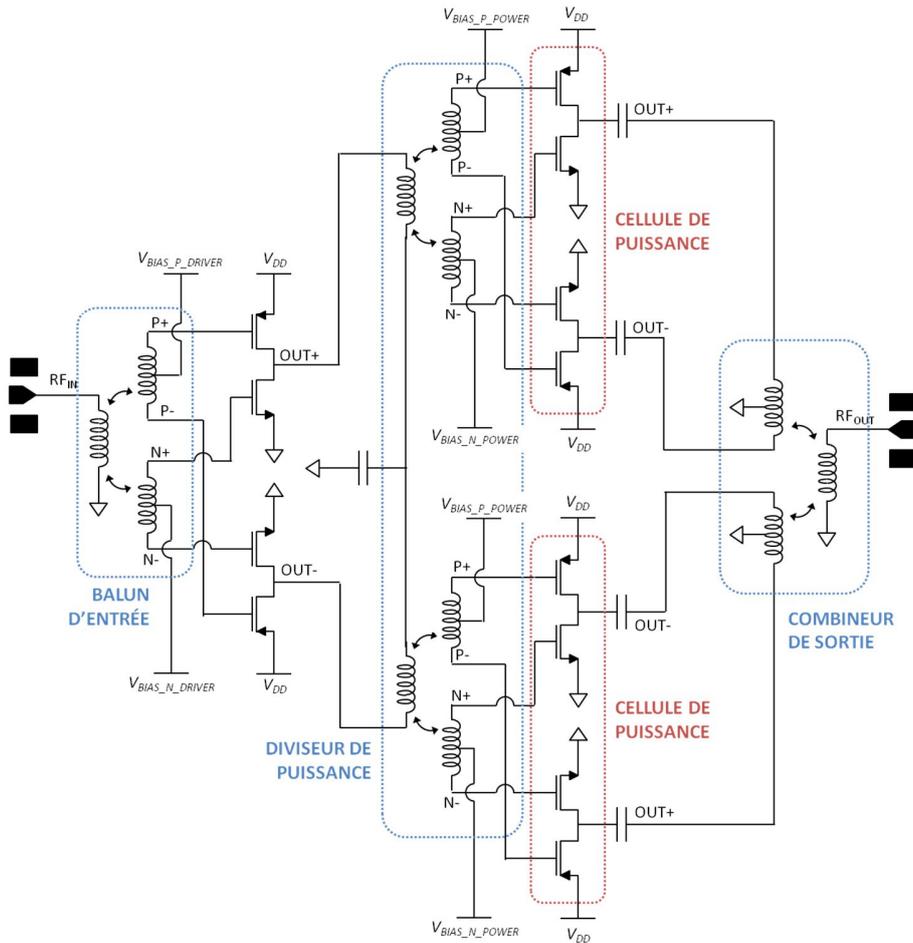


Figure III-10 : Schéma électrique du PA individuel

Ce PA différentiel comporte deux étages d'amplification. Chaque cellule de puissance différentielle est composée de transistors montés en push-pull. Les transistors PMOS et NMOS composant ces cellules sont neutralisés afin d'améliorer l'isolation et le gain total du circuit. L'adaptation d'impédance est réalisée exclusivement à l'aide de transformateurs. La polarisation des transistors est amenée à travers le point milieu des transformateurs. Des résistances polysilicium de 10 kΩ limitent une possible fuite du signal RF dans le circuit de polarisation.

La structure push-pull permet de compenser les distorsions amenées par les capacités grille-source des transistors et ainsi d'améliorer la linéarité et notamment la conversion AM-PM. De plus, les cellules de puissance du dernier étage intègrent la polarisation segmentée afin d'améliorer la conversion AM-AM en repoussant le point de compression à 1 dB. Pour cela, les transistors auxiliaires fonctionnent en classe B et les transistors principaux en classe AB. La Figure III-11 présente le schéma électrique de la cellule de puissance intégrant la polarisation segmentée et le neutrodynage.

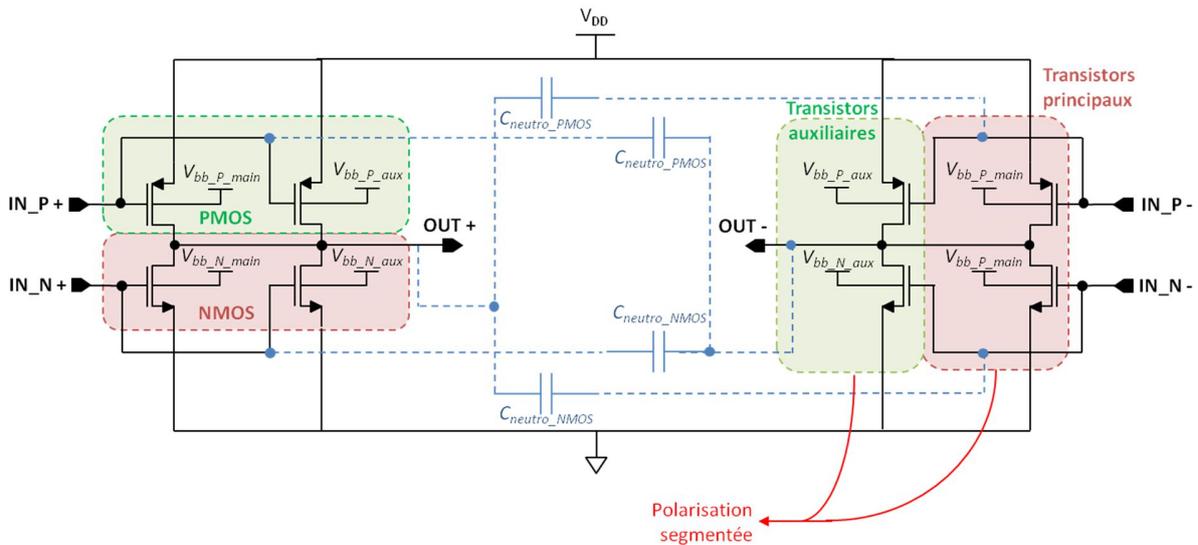


Figure III-11 : Schéma électrique de la cellule de puissance

Comme illustré sur la Figure III-11, la technique du neutrodynage [4] est utilisée avec des capacités MOM pour atténuer la capacité C_{gd} des transistors. Les transistors NMOS et PMOS sont tous deux neutralisés. La valeur de chacune de ces capacités est choisie afin de maximiser le facteur de stabilité linéaire k comme illustré sur la Figure III-12. D'après ce graphique, des capacités de 70 fF et de 55 fF sont choisies pour les transistors PMOS et NMOS respectivement.

Cette technique de neutralisation avec des capacités n'est possible qu'avec un circuit différentiel. L'objectif ici est de minimiser la capacité C_{gd} des transistors en lui présentant une capacité parallèle en opposition de phase (déphasée de 180°). L'isolation est améliorée ainsi que le gain de l'amplificateur. Cependant, il faut s'assurer de ne pas générer une réaction positive.

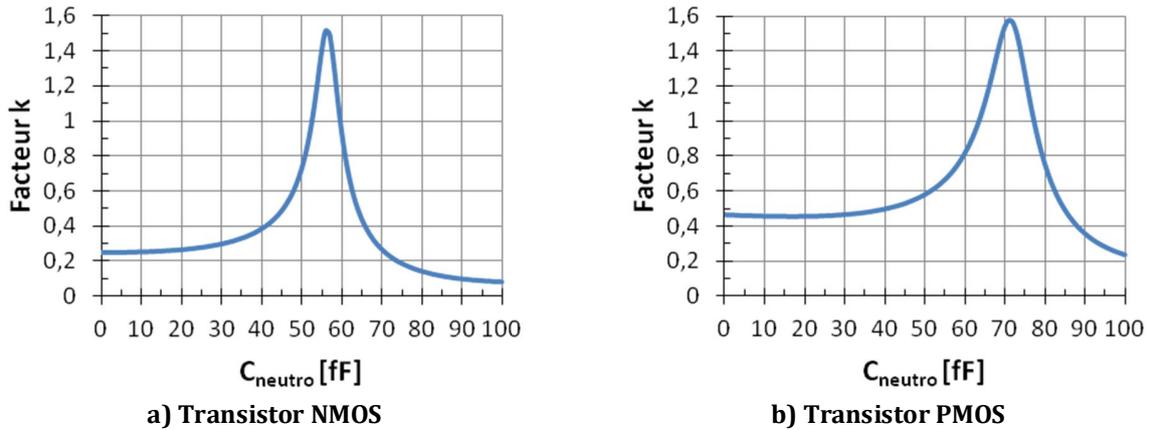


Figure III-12 : Facteur de Rollet k en fonction de la capacité de neutrodynage

Les transistors utilisés ont une largeur totale de 216 μm et 272 μm pour les NMOS et PMOS respectivement. Les transistors PMOS sont 30 % plus grands que les transistors NMOS, pour compenser leur transconductance qui est plus faible.

Les transistors PMOS et NMOS sont décomposés en 4 transistors élémentaires présentés sur la Figure III-13. Cela permet d'obtenir un rapport de forme plus compact, mais aussi d'avoir quatre accès sur la grille, ce qui améliore la fiabilité en répartissant le stress sur les quatre grilles.

Afin d'utiliser la polarisation segmentée, chaque transistor élémentaire est divisé en deux parties créant ainsi un transistor principal et un transistor auxiliaire comme illustré sur la Figure III-13. Ces deux transistors partagent leur grille, source et drain, mais sont dans des caissons séparés, ce qui permet de polariser la face arrière du substrat par la *back-gate* indépendamment pour chaque transistor.

À noter qu'en respectant les règles de DRC, l'espacement entre les deux transistors PMOS (principal et auxiliaire) est plus important que pour les transistors NMOS. Ceci est lié à l'utilisation d'un triple puits pour les transistors PMOS.

Le transistor auxiliaire représente 66 % du transistor élémentaire et le principal 33 %. Ce rapport de taille provient du fait que le transistor principal en classe AB conduit à faible puissance (donc avec un courant le traversant faible) et le transistor auxiliaire en classe C entre en conduction à plus forte puissance.

Le layout de la cellule de puissance est présenté sur la Figure III-14. Les chemins RF sont réalisés sur la couche IA afin de minimiser les pertes résistives et le couplage au substrat. Les sources des PMOS et NMOS sont reliées entre elles en IB.

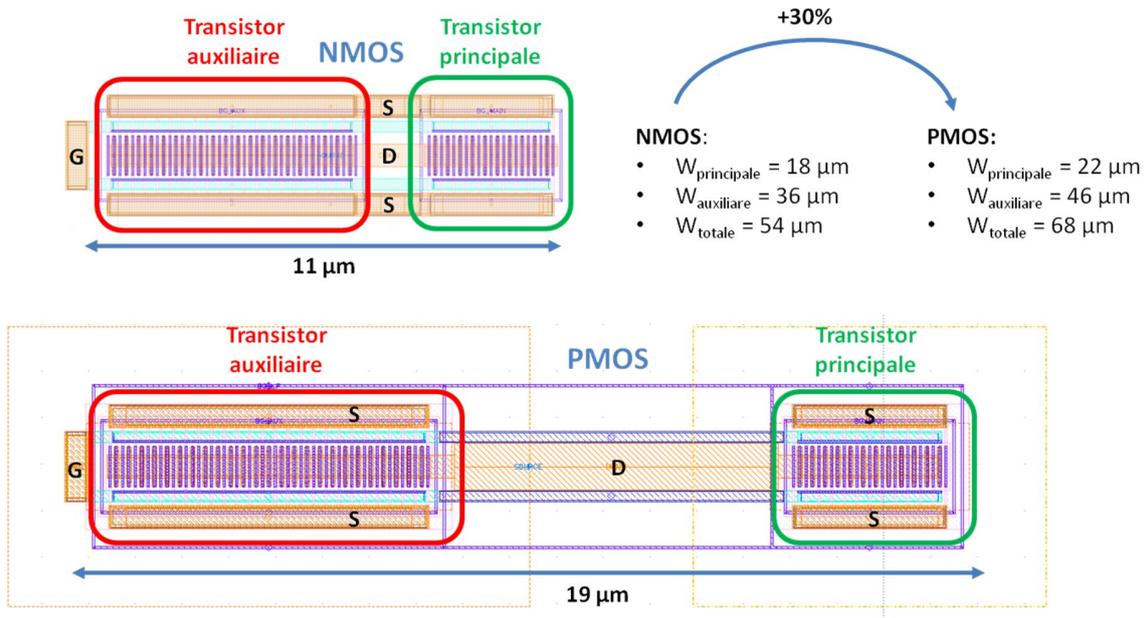


Figure III-13 : Layout des transistors NMOS et PMOS

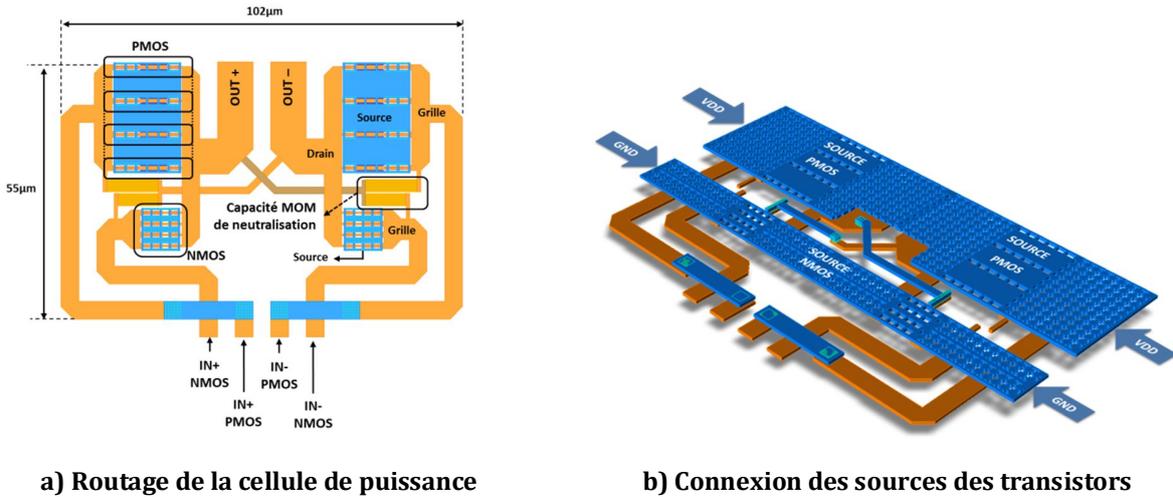


Figure III-14 : Layout de la cellule de puissance

Pour effectuer les mesures directement sur Wafer, des plots RF non blindés sont réalisés. Ils présentent 0,2 dB de pertes à 28 GHz et abaissent l'impédance de charge 50Ω à une impédance de $46-j.12 \Omega$. Cette chute d'impédance est liée à la capacité parasite générée par le pad (31 fF à 28 GHz) comme illustré sur la Figure III-15.

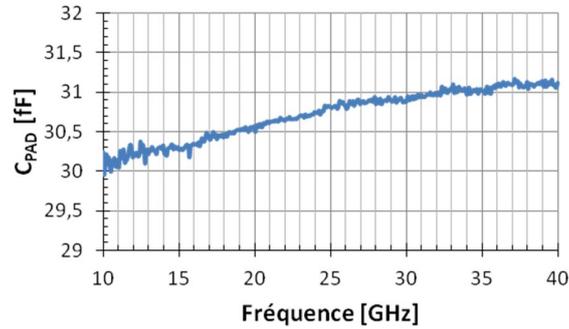


Figure III-15 : Capacité des plots RF

Le combineur de sortie et le balun d'entrée sont décrits sur la Figure III-16 et la Figure III-17 respectivement. Ils sont réalisés sur les couches de métaux épais IA et IB afin de minimiser les pertes résistives et les pertes avec le couplage au substrat. Le primaire et le secondaire de ces deux transformateurs sont entrelacés afin d'améliorer la symétrie de la conversion de mode. Le combineur de sortie réalise à la fois la conversion de mode, l'adaptation d'impédance et la combinaison de puissance.

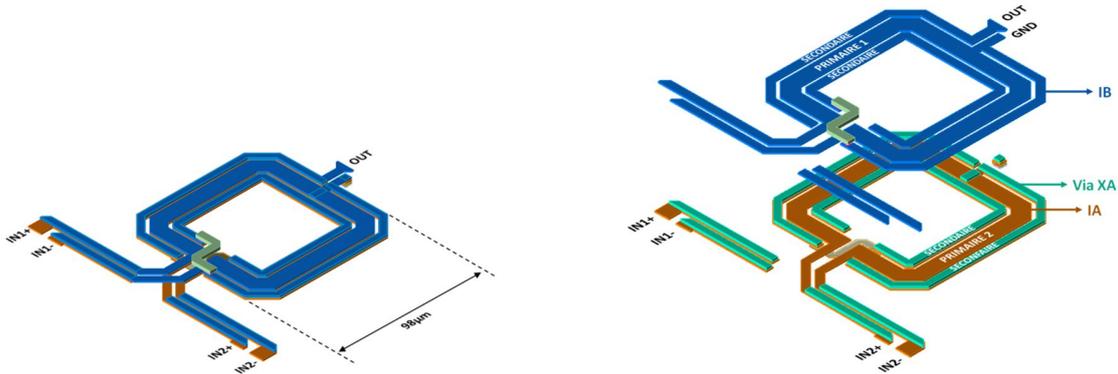


Figure III-16 : Vue 3d du combineur de sortie

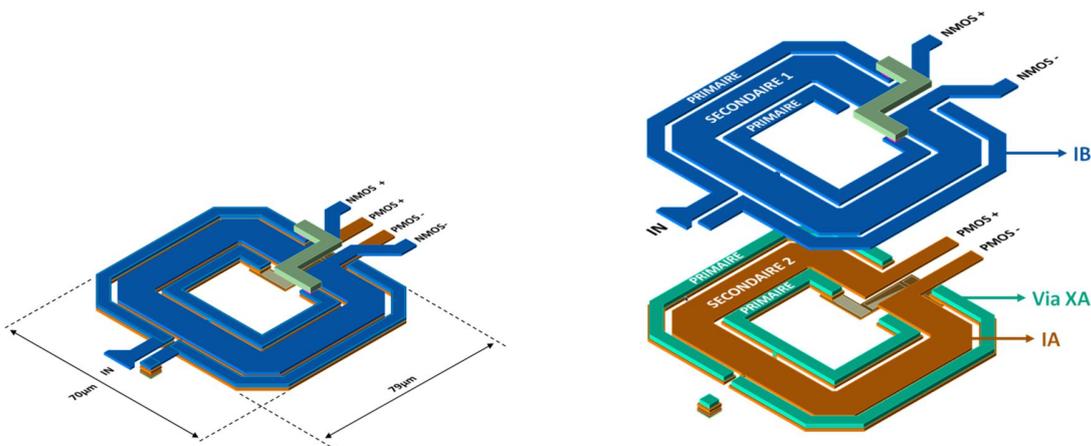


Figure III-17 : Vue 3d du balun d'entrée

Le découplage RF est assuré par une capacité fournie par l'encapsulation de la grille d'alimentation en métal IA entre deux plans de masse (du métal 1 jusqu'au métal 6 et en métal IB) comme illustré sur la Figure III-18. Une cellule élémentaire ($10 \mu\text{m}^2$) de ce plan amène une capacité de 10 fF, ce qui finalement sur le circuit complet crée une capacité de découplage d'environ 37 pF.

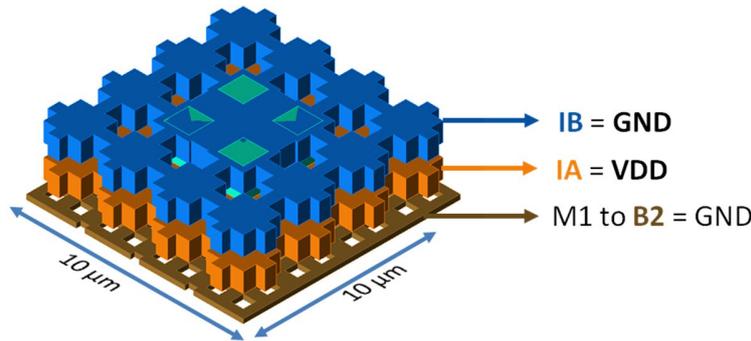


Figure III-18 : Encapsulation de la grille d'alimentation entre deux plans de masse

La Figure III-19 présente une vue 3D simplifiée du layout de l'amplificateur individuel. Seuls les niveaux de métaux épais sont affichés (IA et IB).

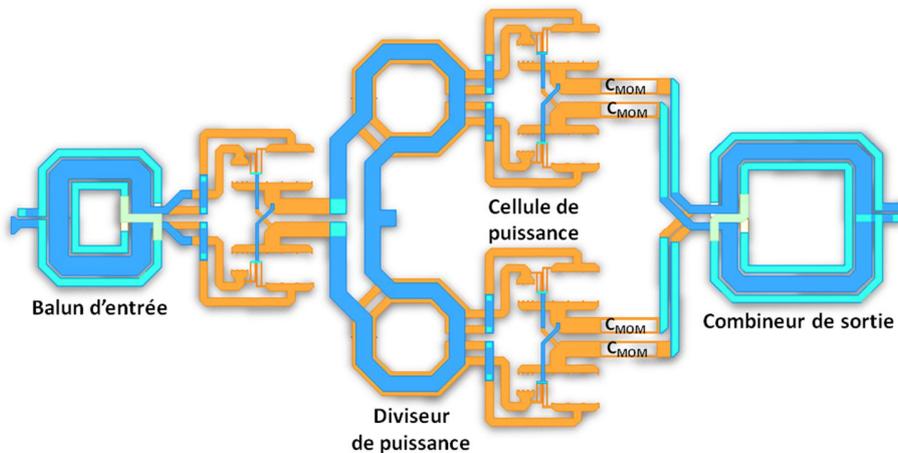


Figure III-19 : Vue 3D simplifiée du PA

3.2. Mesure du PA individuel

Les mesures sont effectuées directement sur wafer (300 mm) avec un analyseur de réseaux vectoriel Agilent E8361A (Vector Network Analyser - VNA). Le circuit est alimenté à l'aide de pointes de type GSGSGSGS, découplées au plus proche du circuit. Le PA consomme un courant DC total de 39 mA sous 2 V de tension d'alimentation. La photographie de l'amplificateur individuel est présentée sur la Figure III-20. Il occupe une surface de $0,16 \text{ mm}^2$ sans les pads.

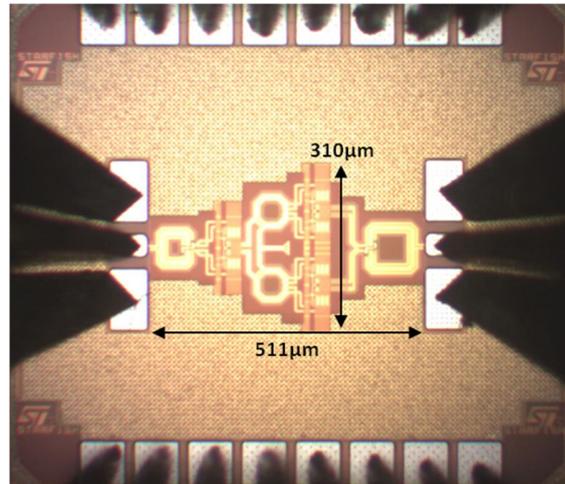


Figure III-20 : Photographie du PA individuel

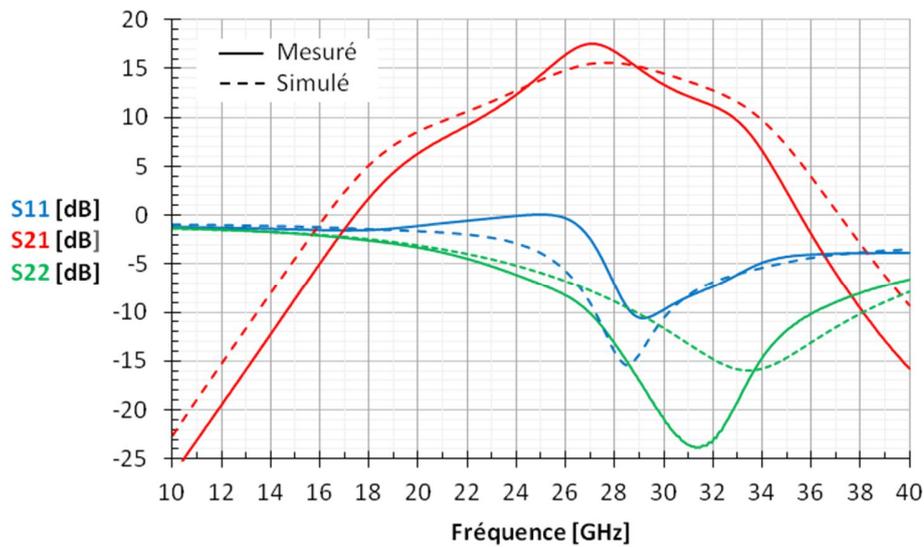


Figure III-21 : Paramètres S mesurés et simulés

L'amplificateur présente un gain S_{21} de 16,8 dB à 28 GHz avec un maximum de 17,5 dB à 27 GHz. La bande passante à -3 dB (BW_{-3dB}) est de 4,3 GHz (de 25 GHz à 29,3 GHz). Les coefficients de réflexion S_{11} et S_{22} mesurés, caractérisant les adaptations d'entrée et de sortie, sont de -7,1 dB et -13 dB respectivement à 28 GHz.

En raison de la limitation des appareils de mesure, les mesures en large signal sont effectuées à 27 GHz au lieu de 28 GHz. Elles sont montrées sur la Figure III-22. La puissance maximale P_{SAT} obtenue est de 16,9 dBm pour un point de compression P_{-1dB} de 16,6 dBm et une PAE_{MAX} de 15,3 %. La PAE au point de compression atteint 10,4 %.

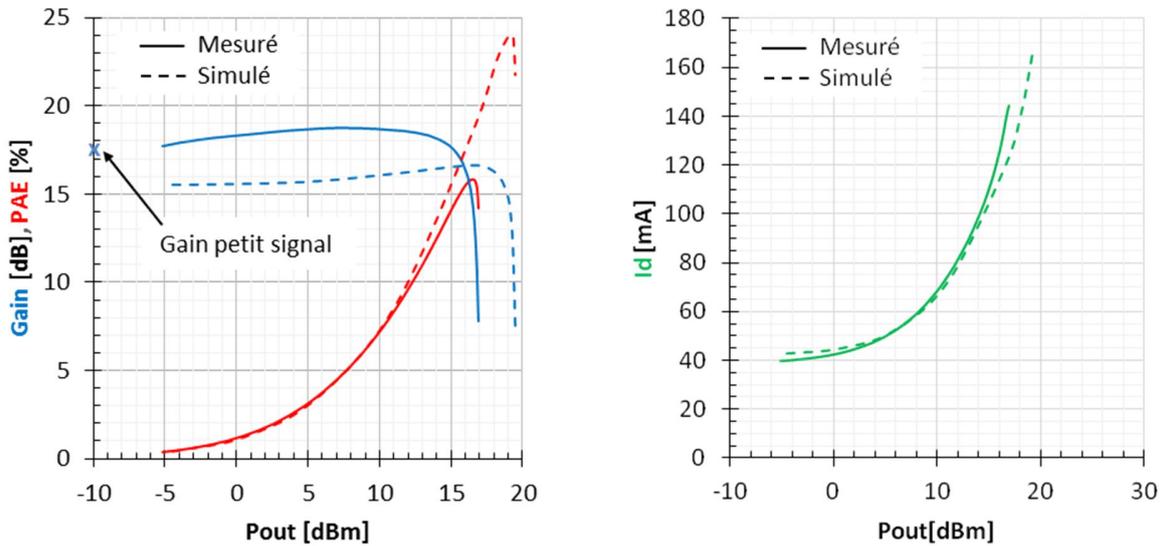


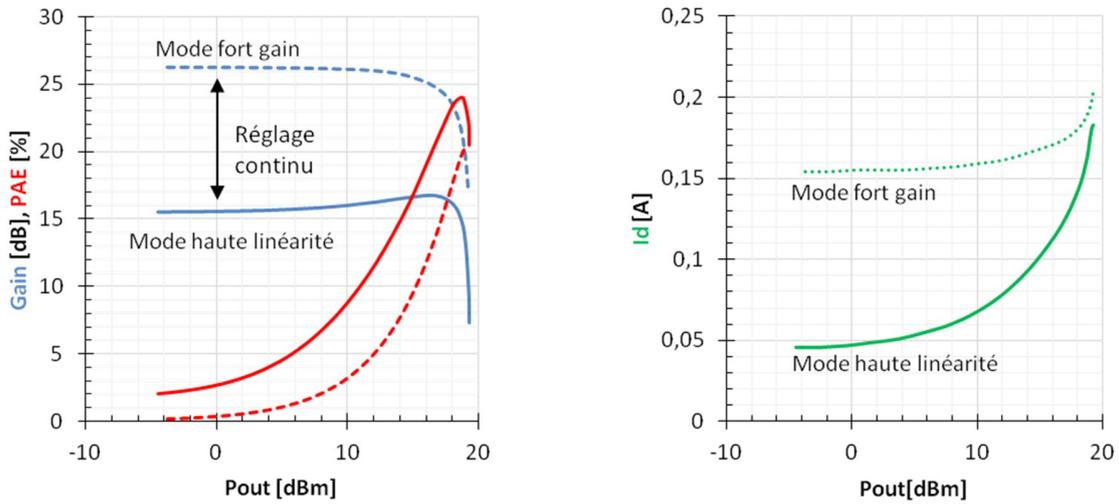
Figure III-22 : Résultats de mesure et de simulation en large signal de l'amplificateur individuel

Tableau III-1 : Performances du PA individuel à 27 GHz

	Fréq.	Gain	PAE _{MAX}	PAE _{-1dB}	P _{SAT}	P _{-1dB}	Id	Vdd
Mesuré	27 GHz	17,7 dB	15,8 %	15,3 %	16,9 dBm	15,8 dBm	39 mA	2 V
Simulé	27 GHz	15,5 dB	24 %	23,8 %	19,5 dBm	18,9 dBm	43 mA	2 V

Sur les résultats en petit et large signal, nous observons une différence entre les mesures et les simulations. Cela est dû aux modèles des transistors PMOS dont les impédances d'entrée et de sortie ne sont pas les mêmes entre le modèle et la réalité après fabrication. C'est pourquoi, sur la mesure petit signal, nous observons un décalage entre les courbes mesurées et simulées. De plus, nous observons une résonance en entrée (sur le S11) du circuit qui entraîne une instabilité quand le PA est polarisé avec une tension plus forte (pour aller chercher plus de gain). Sur les courbes en puissance, cette différence d'impédance se traduit par le fait que l'impédance présentée aux transistors n'est plus la bonne et finalement le PA compresse plus tôt avec un gain supérieur par rapport à la simulation.

Ce circuit a été conçu pour fonctionner dans plusieurs modes de polarisation en ajustant la tension de la back-gate des transistors. Ainsi le PA peut évoluer entre deux modes : un mode fort gain et un mode haute linéarité, comme illustré sur la Figure III-23. Cependant, cela n'a pu être vérifié en mesure due au problème d'instabilité expliqué précédemment.



	Gain	P _{-1dB}	PAE _{-1db}	Id
Mode fort gain	26.3 dB	15.5 dBm	13 %	155 mA
Mode haute linéarité	15,5 dB	18,9 dBm	23,8 %	43 mA

Figure III-23 : Résultats de simulation en mode fort gain et en mode haute linéarité

Les conversions AM-AM et AM-PM simulées sont tracées sur la Figure III-24. Elles sont calculées jusqu'au point de compression du PA ($P_{-1dB}=19$ dBm simulé). Grâce à l'utilisation de la polarisation segmentée et de la topologie push-pull, l'amplificateur individuel offre une très bonne linéarité avec une distorsion maximale de 0,13 et $3,7^\circ$ pour l'AM-AM et l'AM-PM respectivement.

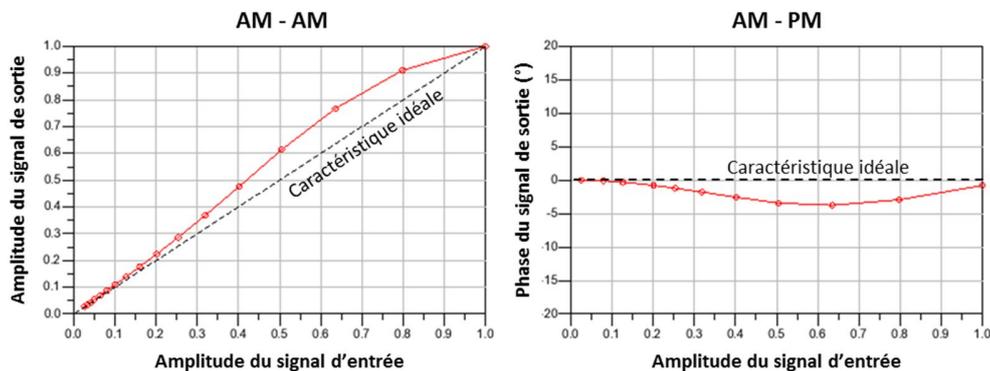


Figure III-24 : Conversions AM-AM et AM-PM normalisées de l'amplificateur individuel

4. Conception d'un amplificateur autonome

L'amplificateur individuel présenté précédemment est intégré dans une structure équilibrée pour le rendre robuste aux variations d'impédance. Pour ce faire, des coupleurs hybrides en quadrature sont intégrés sur silicium en technologie 28 nm FD-SOI.

4.1. Conception de coupleurs hybrides

Cette partie décrit une nouvelle méthode pour intégrer des coupleurs hybrides en quadrature sur silicium (qui a donné lieu à un brevet [5]). Elle est illustrée en utilisant la technologie 28 nm FD-SOI, mais elle peut être appliquée à toute autre technologie intégrée (comprenant aux minimums deux niveaux de métallisation). Cette méthode permet de réaliser des coupleurs hybrides compacts avec de bonnes performances, idéaux pour être utilisés dans une structure équilibrée.

4.1.1. Modèle LCK du coupleur hybride en quadrature

Idéalement, un coupleur hybride en quadrature peut être décrit en utilisant uniquement des éléments localisés comme illustré avec la Figure III-25.

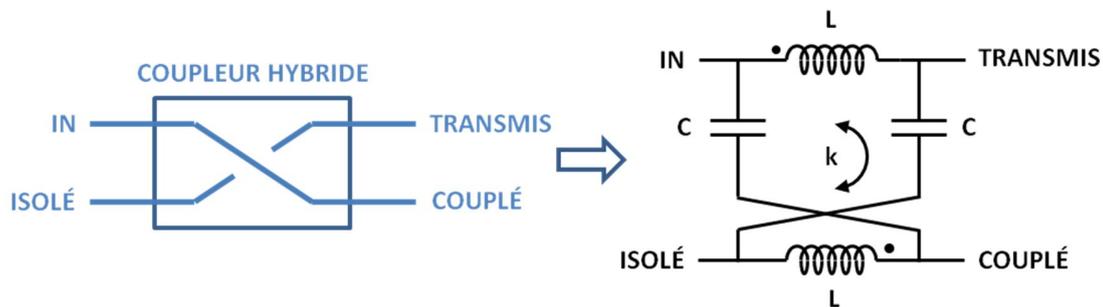


Figure III-25 : Modèle équivalent d'un coupleur hybride en éléments localisés

Pour une impédance caractéristique du coupleur donnée, les valeurs de l'inductance et de la capacité sont données avec les équations (III-1) et (III-2) :

$$L_0 = \frac{Z_0}{\omega_0} \quad (\text{III-1})$$

$$C_0 = \frac{1}{2 \cdot Z_0 \cdot \omega_0} \quad (\text{III-2})$$

Avec :

Z_0 : l'impédance caractéristique du coupleur (ici 50 Ω),

$\omega_0 = 2 \cdot \pi \cdot f_0$,

f_0 : la fréquence centrale du coupleur,

k : le coefficient de couplage (égal à 1 pour un couplage parfait).

À noter que plus l'impédance caractéristique Z_0 du coupleur sera faible, plus les valeurs de L_0 et C_0 seront petites, ce qui implique que le coupleur sera plus compact.

D'après les équations précédentes, la fréquence centrale f_0 du coupleur hybride peut être exprimée en fonction de L_0 et C_0 avec l'équation (III-3). Il en est de même pour l'impédance caractéristique Z_0 du coupleur avec l'équation (III-4).

$$f_0 = \frac{1}{2\pi\sqrt{2 \cdot L_0 \cdot C_0}} \quad (\text{III-3})$$

$$Z_0 = \frac{1}{\sqrt{2}} \cdot \sqrt{\frac{L_0}{C_0}} \quad (\text{III-4})$$

Mais en pratique, le couplage entre les deux inductances n'est pas idéal. Il est plus faible, ce qui signifie que les valeurs de l'inductance et de la capacité devront être augmentées pour compenser les coefficients de couplage k inférieurs à 1. Les équations (III-5) et (III-6) donnent une bonne approximation de L et C pour des valeurs de k comprises entre 0,8 et 1.

$$L = (2 - k) \cdot L_0 \quad (\text{III-5})$$

$$C = (2 - k) \cdot C_0 \quad (\text{III-6})$$

Ainsi, la fréquence centrale du coupleur f_0 et son impédance caractéristique Z_0 dépendent aussi du coefficient de couplage k avec les équations (III-7) et (III-8).

$$f_0 = \frac{(2 - k)}{2\pi\sqrt{2 \cdot L \cdot C}} \quad (\text{III-7})$$

$$Z_0 = \frac{1}{\sqrt{2}} \cdot \sqrt{\frac{L}{C}} \quad (\text{III-8})$$

Finalement, un abaque peut être dressé pour déterminer graphiquement les valeurs du couple (L, C) en fonction de k pour une impédance caractéristique donnée comme illustré sur la Figure III-26 pour une impédance de 50 Ω .

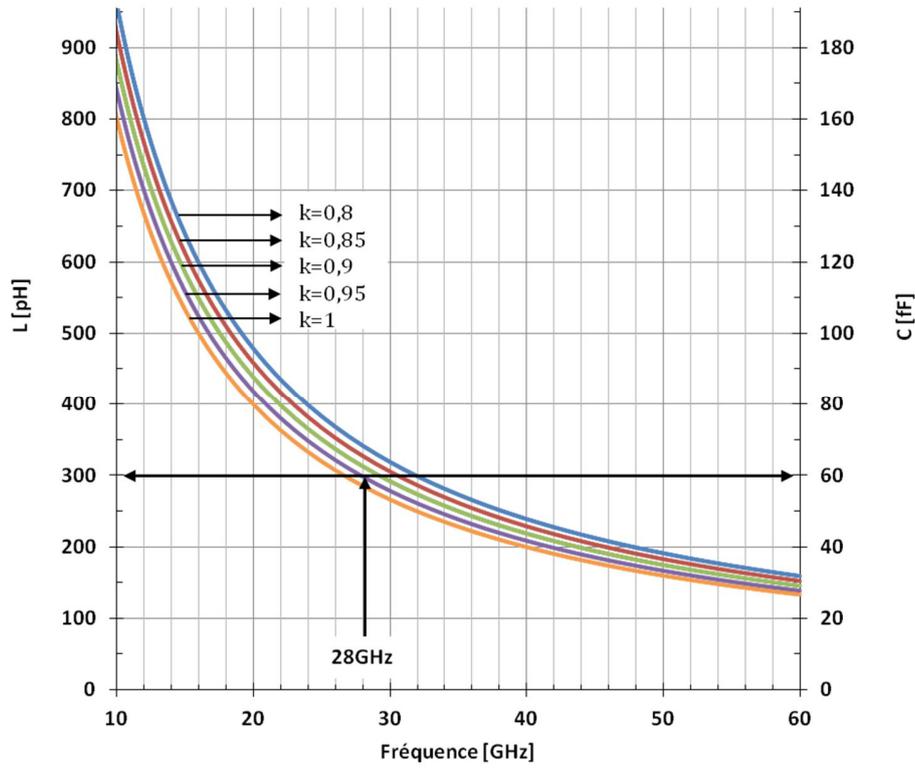
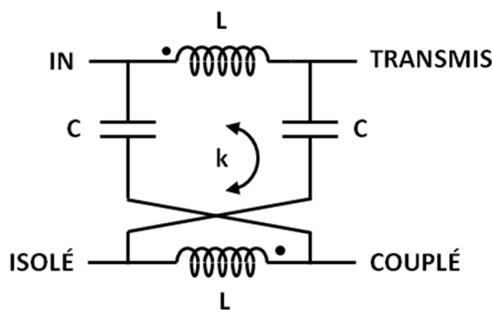


Figure III-26 : Abaque pour déterminer le couple (L, C) d'un coupleur hybride

Grâce à cet abaque, pour $k = 0,95$, $Z_0 = 50 \Omega$, et $f_0 = 28 \text{ GHz}$, il faut que L et C soient égales à 298 pH et 60 fF respectivement. À noter que plus le coefficient de couplage k est faible, plus les valeurs de L et C sont grandes, ce qui implique une surface occupée par le coupleur plus importante. C'est pourquoi il est nécessaire de maximiser dès le début de la conception du coupleur le coefficient de couplage k .

Finalement à 28 GHz pour une impédance caractéristique de 50Ω , le modèle présenté avec le Figure III-27 peut être utilisé.



	Valeur
L	298 pH
C	60 fF
k	0,95

Figure III-27 : Modèle idéal d'un coupleur hybride à 28 GHz

4.1.2. Caractérisation d'un coupleur hybride en quadrature

Il faut s'assurer qu'en sortie les deux signaux soient répartis de manière égale sur les deux ports et qu'ils soient bien déphasés de 90°. Pour cela, une simulation en petit signal peut être utilisée, puis à l'aide des paramètres S obtenus, nous pouvons définir la différence d'amplitude et de phase entre les deux ports de sortie à l'aide des équations (III-9) et (III-10).

$$\text{Différence d'amplitude} = \text{abs}(S_{21_{dB}} - S_{31_{dB}}) \text{ [dB]} \quad (\text{III-9})$$

$$\text{Différence de phase} = \text{phase}(S_{21}) - \text{phase}(S_{31}) \text{ [}^\circ\text{]} \quad (\text{III-10})$$

La Figure III-28 montre les caractéristiques du coupleur idéal défini avec le modèle précédent (Figure III-27). Les pertes d'insertion (IL) sont données à l'intersection des deux voies de transmission (S_{21} et S_{31}) + 3 dB. La fréquence centrale du coupleur est donnée par la différence d'amplitude des deux voies de transmission, quand celle-ci est nulle les deux voies sont équilibrées.

À noter que le port transmis a un retard de phase de -45° et que le port couplé a une avance de phase de $+45^\circ$ comme vu dans le chapitre II avec le modèle 4 ports d'un coupleur hybride.

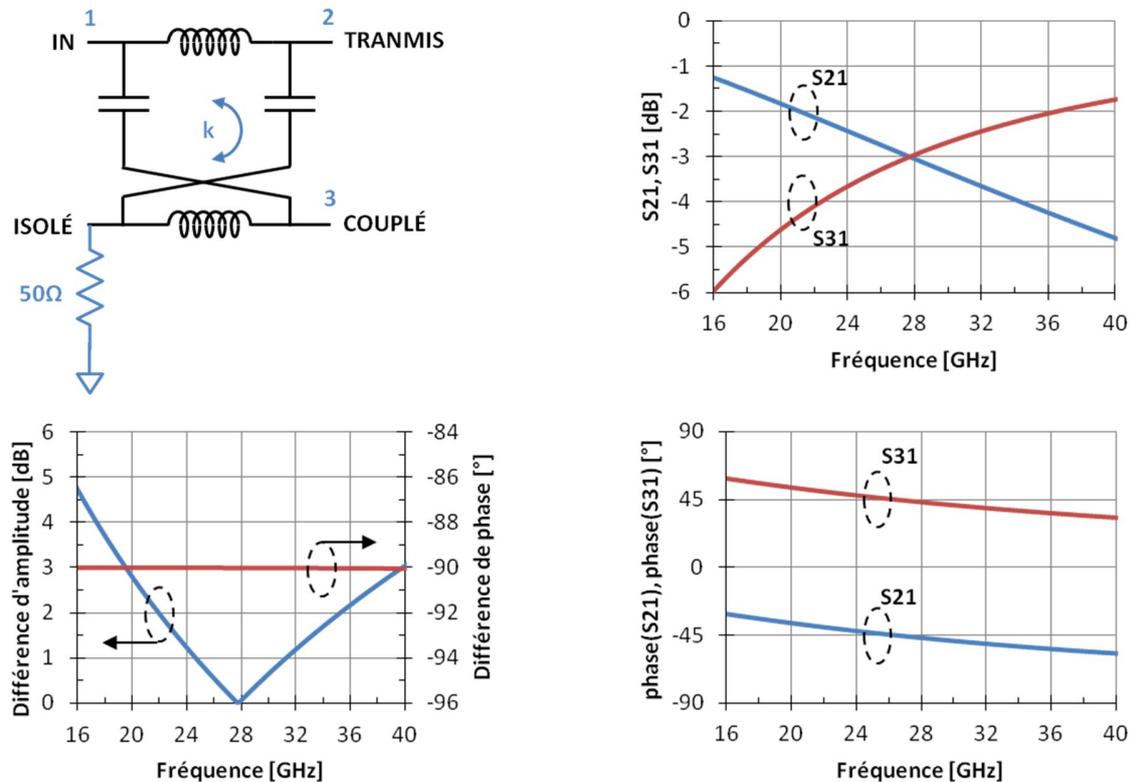


Figure III-28 : Caractérisation d'un coupleur hybride en quadrature

4.1.3. Conception d'un coupleur hybride à 28 GHz en 28 nm FDSOI

Pour intégrer facilement un amplificateur équilibré, il faut que les 2 ports de sortie du coupleur soient conservés en parallèle, ce qui signifie que les ports transmis et couplés doivent être du même côté, ce qui n'est pas le cas avec l'approche traditionnelle inductive [6]- [7]. Pour ce faire, le coupleur intégré est basé sur un élément élémentaire tordu (ou "twisté").

En utilisant cet élément twisté comme bloc de base, le coupleur peut être réalisé en mettant en série plusieurs éléments tordus. Ainsi les deux inductances du modèle sont réalisées à l'aide de deux lignes de transmission torsadées créant ainsi un couplage entre elles comme illustré sur la Figure III-29. Quant à la capacité, elle est créée à la fois par la proximité de ces deux lignes de transmission, mais surtout lors des croisements quand les deux lignes se superposent.

Cette méthode permet de maintenir les entrées du coupleur hybride (en mode combineur de puissance) ou les sorties (en mode diviseur) du même côté facilitant la connexion aux deux PAs en quadrature et offre à la fois une symétrie parfaite et de très bonnes performances.

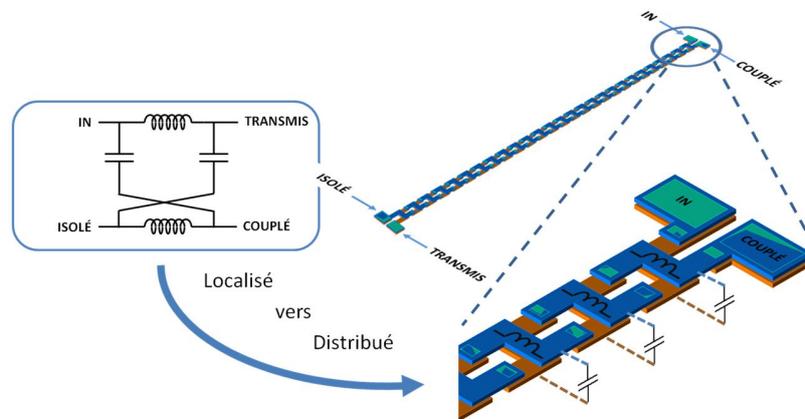


Figure III-29 : Conception d'un coupleur hybride à partir du modèle équivalent

Conception du bloc élémentaire

Comme vu précédemment, afin de maximiser le coefficient de couplage k entre les deux inductances, il faut que les deux lignes couplées soient le plus proche possible l'une de l'autre. Cette distance est déterminée par le DRM (Design Rule Manual) et le minimum autorisé est de $3,6 \mu\text{m}$ pour une largeur de piste de $4,5 \mu\text{m}$. Si la largeur de piste dépasse cette valeur, l'espacement passe alors à $8 \mu\text{m}$. Ici, un compromis est donc fait entre la largeur de la piste qui va conditionner la résistance linéique et l'espacement entre les deux lignes qui va fixer le coefficient de couplage k .

À l'aide d'un logiciel d'extraction, un modèle électrique (illustré avec la Figure III-30) proche du modèle idéal d'un coupleur hybride présenté précédemment peut être défini. Les deux lignes de transmission croisées vont créer deux inductances couplées. La proximité des deux lignes va aussi créer une capacité représentée avec C_1 , et au niveau du croisement la superposition des deux métaux va créer la capacité C_2 .

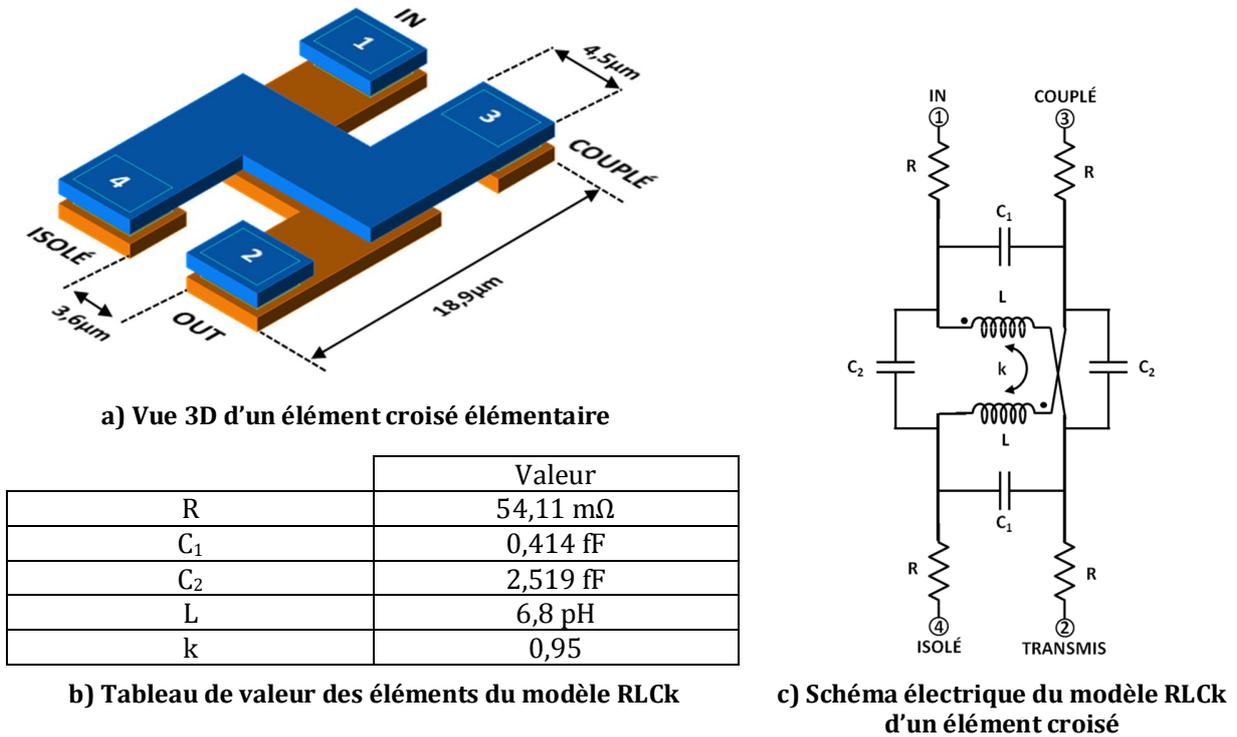


Figure III-30 : Modélisation d'un élément élémentaire

Avec le théorème de Miller, le schéma de la Figure III-31 peut être simplifié en ramenant la capacité C_2 aux bornes des ports isolé-transmis et in-couplé.

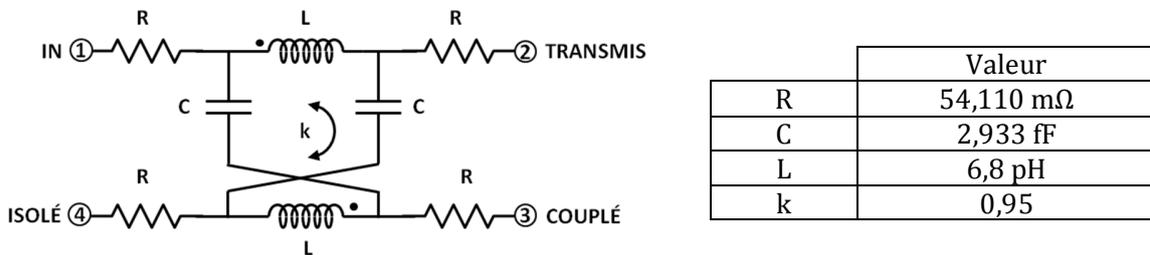


Figure III-31 : Modèle RLCK d'un élément élémentaire

Grâce à ce modèle RLCK et à l'équation (III-8), l'impédance caractéristique Z_0 de cet élément twisté est calculée égal 34,05 Ω au lieu de 50 Ω.

Pour savoir si cette différence d'impédance est critique ou non, revenons au modèle défini avec les équations (III-5) et (III-6), et étudions l'impact de la variation de l'impédance du coupleur sur les pertes d'insertion et sur la différence de phase entre les deux sorties.

Pour cela, notons :

$$\Gamma_{COUPLEUR} = \frac{Z_{COUPLEUR} - Z_0}{Z_{COUPLEUR} + Z_0} \quad (III-11)$$

Nous constatons avec la Figure III-32 qu'en deçà de $|\Gamma_{COUPLEUR}| = 0,20$, les performances du coupleur restent acceptables avec un déphasage de 85° et 0,37 dB de pertes. À noter que $|\Gamma_{COUPLEUR}| = 0,20$ correspond à une impédance réelle de 33Ω côté faible impédance ou 75Ω côté haute impédance.

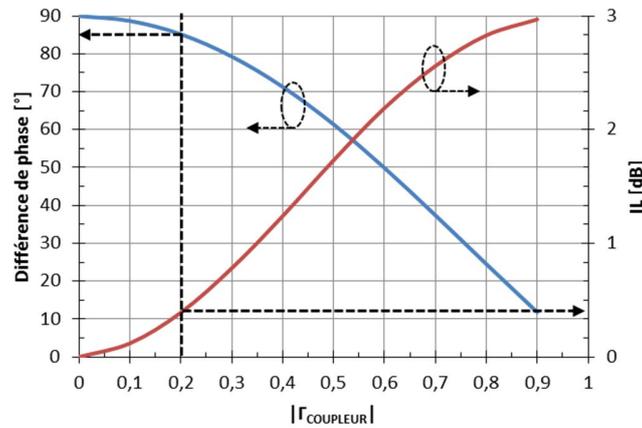


Figure III-32 : Variation de la différence de phase et de l'insertion en fonction de $|\Gamma_{COUPLEUR}|$

Cependant, le fait de diminuer l'impédance caractéristique du coupleur par rapport à l'impédance de référence (ici 50Ω) permet d'augmenter la bande passante à 1 dB du coupleur (notée BW_{-1dB}) comme illustré sur la Figure III-33. Avec un $|\Gamma_{COUPLEUR}| = 0,20$, la bande passante du coupleur est augmentée de 1,3 GHz (soit un gain de 20 %).

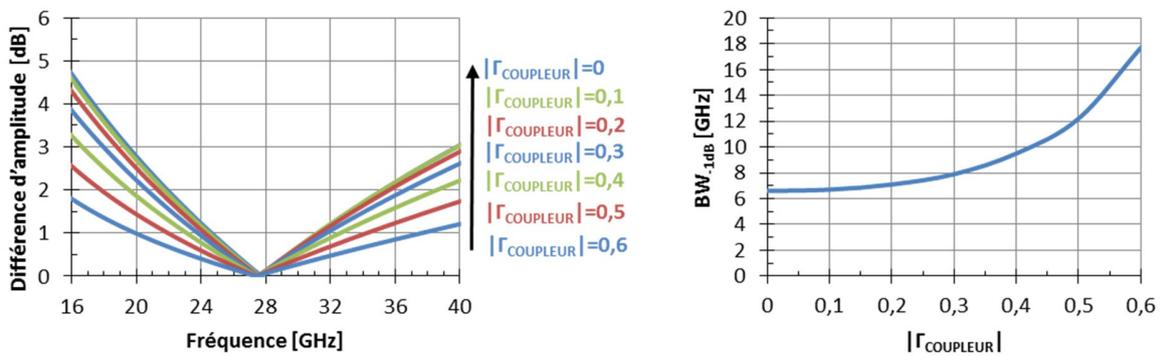


Figure III-33 : Evolution de la bande passante en fonction de l'impédance du coupleur

Finalement, une impédance caractéristique du coupleur de 34 Ω au lieu de 50 Ω est tout à fait acceptable. En effet, cela permet d'augmenter la bande passante du coupleur de 20 %, bien que cela ait aussi un impact de 5° sur la quadrature et ajoute 0,37 dB de pertes.

Conception du coupleur à partir du bloc élémentaire

Pour atteindre la fréquence centrale désirée du coupleur, N cellules élémentaires sont mises en série comme illustré avec la Figure III-34. En effet, comme les inductances sont en série et les capacités en parallèle, les valeurs de L , C , et R sont multipliées par N .

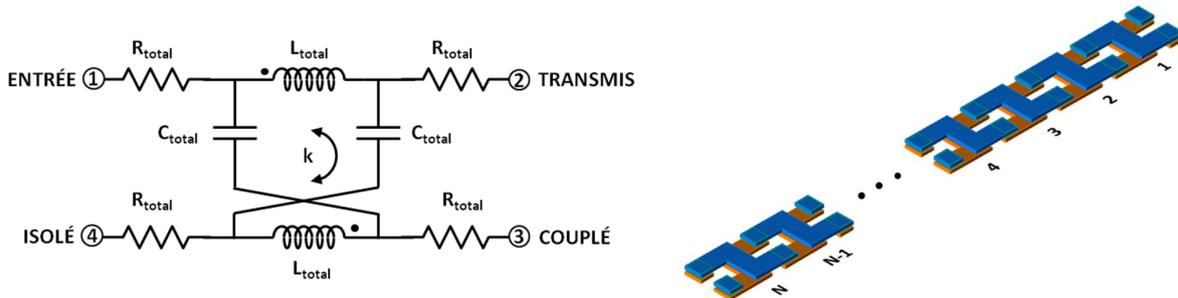


Figure III-34 : Mise en série de N éléments croisés

Avec:

$$R_{total} = N * R \quad (III-12)$$

$$C_{total} = N * C \quad (III-13)$$

$$L_{total} = N * L \quad (III-14)$$

La Figure III-35 illustre l'évolution de la fréquence centrale du coupleur en fonction du nombre N d'éléments croisés mis en série. À noter que plus N sera grand, plus la fréquence centrale du coupleur sera faible.

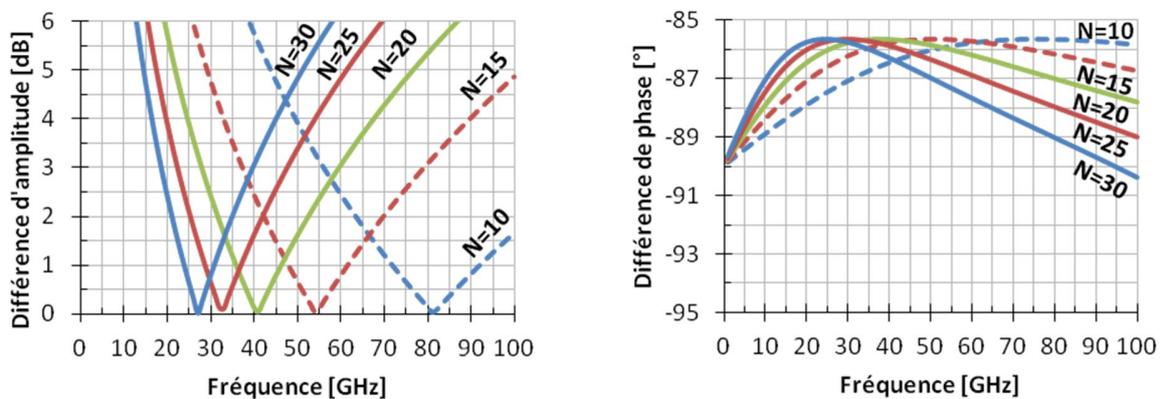


Figure III-35 : Evolution des caractéristiques du coupleur en fonction de N

Tableau III-2 : Performances du coupleur en fonction de N

N	f_0 [GHz]	Diff. de phase [°]	IL [dB]
10	81	86	0,42
15	54	86	0,45
20	41	86	0,55
25	33	86	0,6
30	27	86	0,6

Finalement, le nombre N d'éléments croisés nécessaires peut être calculé en fonction de la fréquence centrale désirée avec l'équation (III-15). Pour une fréquence centrale f_0 de 28 GHz, N est égal à 29,88 arrondi à 29 car N doit être impair pour que les ports transmis et couplé soient du même côté.

$$N = \frac{(2 - k)}{f_0 \cdot 2\pi \cdot \sqrt{LC}} \quad (\text{III-15})$$

Une fois le nombre N d'éléments croisés défini, nous pouvons soit les distribuer sur la longueur soit sur la largeur comme illustré sur la Figure III-36. Nous pouvons ainsi changer le rapport de forme du coupleur en fonction de la place disponible. Par exemple, dans une structure équilibrée, nous utiliserons l'espace entre les deux cellules d'amplification en quadrature.

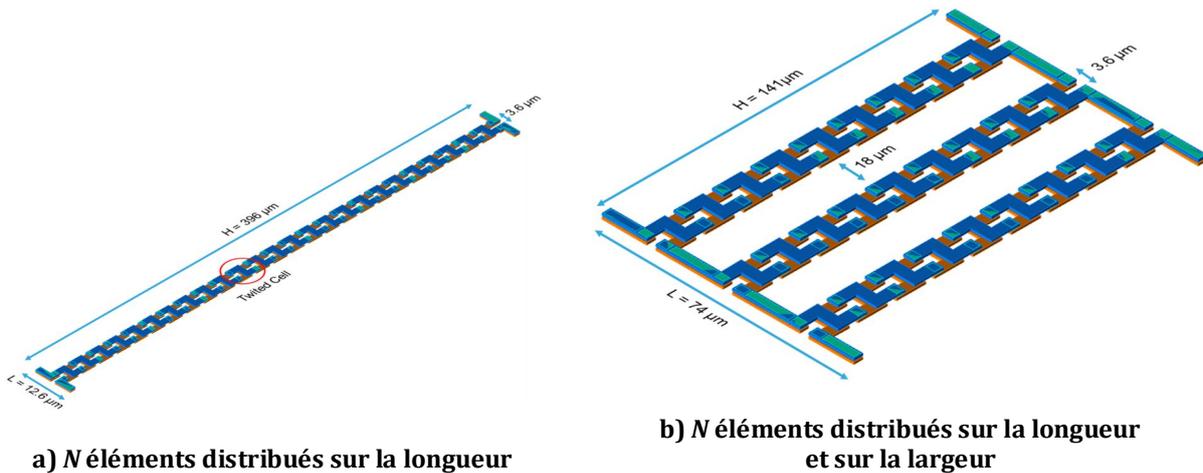


Figure III-36 : Rapports de forme du coupleur hybride

La Figure III-37 présente les résultats de simulation électromagnétique du coupleur à N éléments en série et la prédiction de son modèle RLCK défini précédemment. Une excellente concordance est obtenue pour la fréquence centrale et la différence d'amplitude. Quant aux pertes et à la différence de phase, le modèle est un peu plus optimiste.

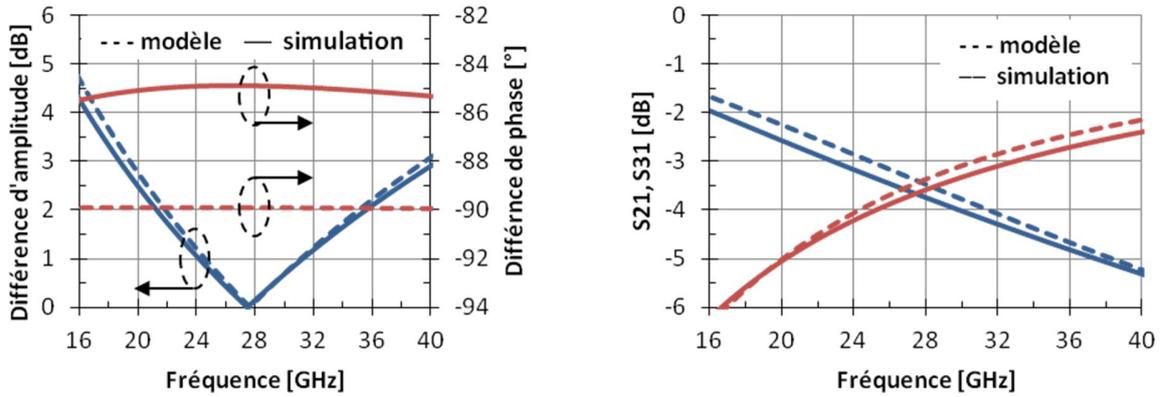


Figure III-37 : Caractéristiques prédites et simulées du coupleur hybride avec 29 éléments en série

Il suffit que l'inductance L et la capacité C extraites de la cellule élémentaire soient un multiple des valeurs obtenues avec l'abaque. Il suffit ensuite de positionner N éléments en série afin d'atteindre la fréquence centrale désirée. Finalement, un flot de conception présenté avec la Figure III-38 peut être mis en place pour réaliser simplement ce coupleur hybride.

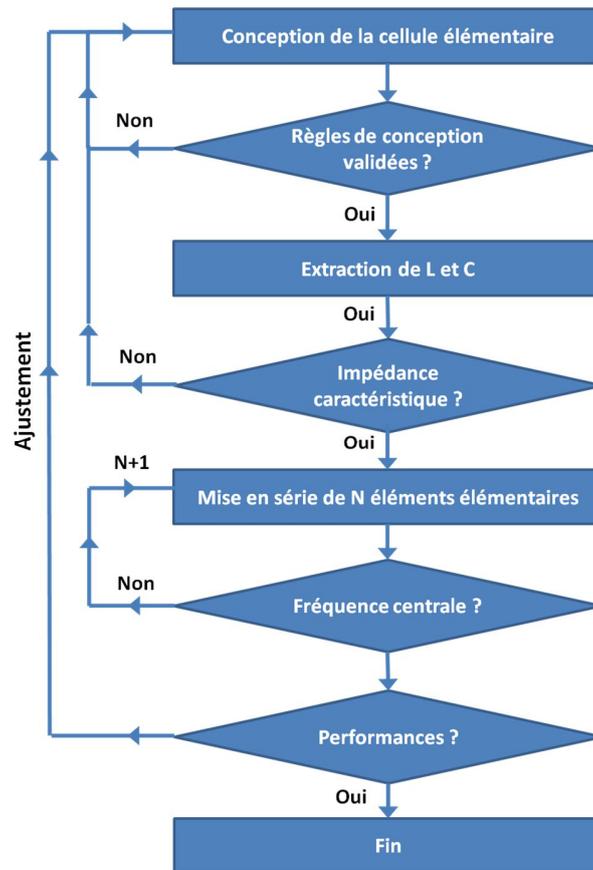


Figure III-38 : Flot de conception du coupleur hybride

Néanmoins pour être intégré dans un amplificateur équilibré, il faut tenir compte des éléments parasites qui vont être ajoutés lors du layout du circuit tel que le plan de masse autour du coupleur. La Figure III-39 montre la vue 3D simplifiée du coupleur hybride final intégré dans le circuit avec le plan de masse l'entourant.

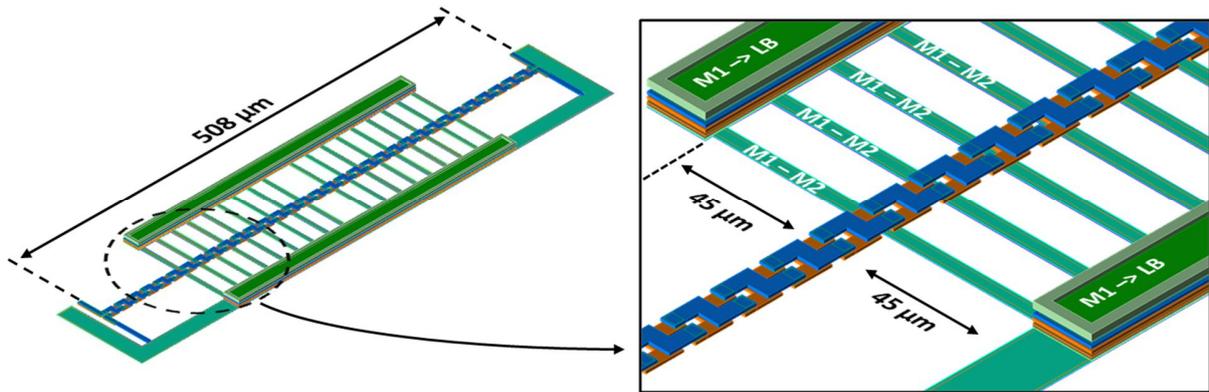


Figure III-39 : Vue 3D du coupleur hybride intégré dans l'amplificateur équilibré

L'ajout du plan de masse autour et des barreaux de métal en dessous du coupleur pour relier les masses va créer un couplage à la masse et ainsi faire chuter la fréquence centrale et augmenter les pertes d'insertion du coupleur. Les performances simulées du coupleur final sont présentées dans le Tableau III-3.

Tableau III-3 : Performances du coupleur final intégré dans la structure équilibrée

f_0	IL	Déphasage	BW _{-1dB}	Taille
26 GHz	0,7 dB	88°	8 GHz	0,05 mm ²

Notre coupleur hybride est désormais prêt à être utilisé dans une structure d'amplificateur équilibré.

4.1.4. Conception d'un coupleur reconfigurable

Pour élargir la bande de fréquence du coupleur, des capacités variables peuvent être ajoutées au coupleur afin d'ajuster la fréquence centrale de ce dernier.

En effet, d'après l'équation (III-7), la fréquence centrale du coupleur dépend principalement des valeurs de L et C . Donc, en faisant varier la valeur de la capacité, nous pouvons ajuster la fréquence centrale du coupleur.

$$f_0 = \frac{(2 - k)}{2\pi\sqrt{2.LC}} \quad (\text{III-7})$$

Cependant, l'impédance caractéristique du coupleur dépend elle aussi de la valeur de la capacité. Mais, étant donné que l'impédance du coupleur dépend du rapport L/C et que l'inductance est beaucoup plus grande que la capacité (d'un rapport mille), la variation de la capacité aura un très faible impact sur l'impédance caractéristique du coupleur.

Pour valider ce concept, un coupleur hybride reconfigurable a été réalisé à 28 GHz en 28 nm FD-SOI. Le modèle électrique et la vue 3D du coupleur reconfigurable sont présentés sur la Figure III-40. La capacité variable utilisée pour ajuster la fréquence centrale du coupleur est basée sur une banque de capacités commutées (une capacité MOM en série avec un transistor MOS). Le coupleur reconfigurable avec la banque de capacité occupe une place de $0,019 \text{ mm}^2$.

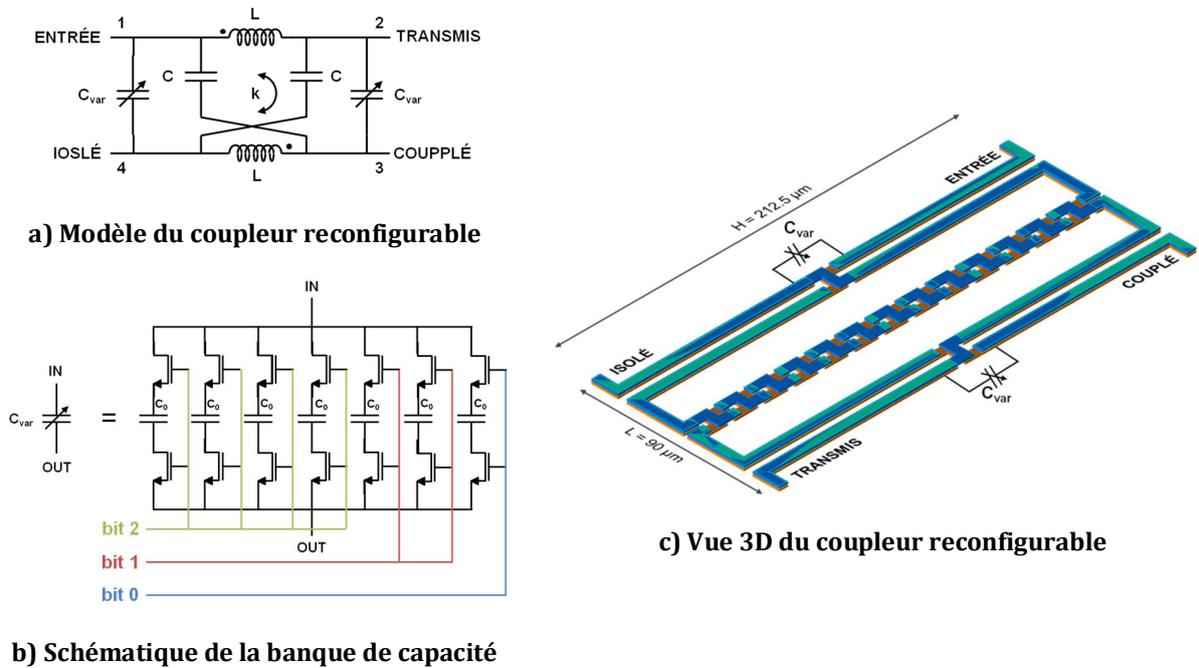


Figure III-40 : Coupleur hybride reconfigurable à l'aide d'une banque de capacité

La Figure III-41 montre l'évolution de la fréquence centrale du coupleur en fonction du code binaire utilisé. La fréquence centrale peut être ajustée sur une plage de 7,4 GHz. Grâce au réglage de la fréquence, la bande passante à -1 dB peut être élargie à 12 GHz (de 24 GHz à 36 GHz) avec une différence de phase de $85^\circ \pm 3^\circ$ et des pertes de $3,06 \text{ dB} \pm 0,17 \text{ dB}$ comme indiqué sur la Figure III-41.

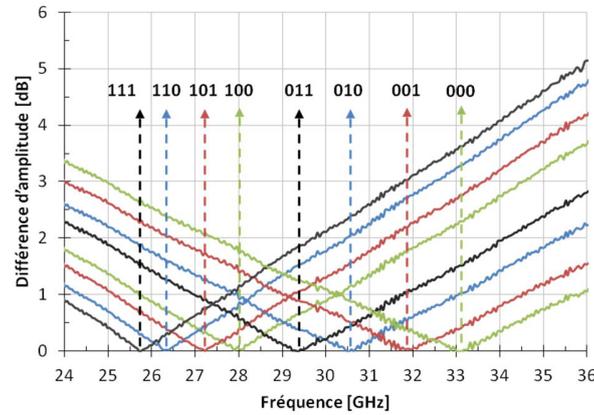


Figure III-41 : Evolution de la fréquence centrale en fonction du code binaire

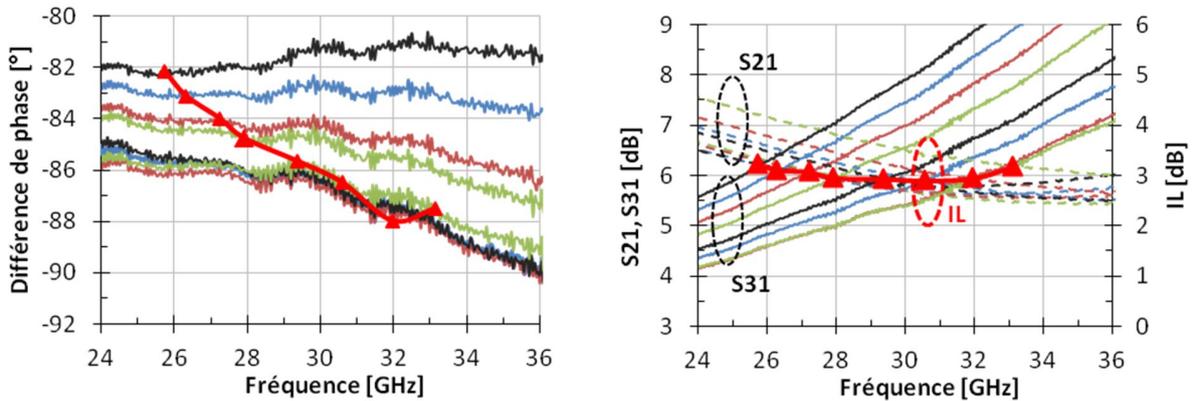


Figure III-42 : Évolution du déphasage et des pertes du coupleur reconfigurable en fonction du code binaire

Le Tableau III-4 reprend les performances du coupleur hybride accordable en fréquence. La fréquence centrale peut être ajustée sur une bande de 7,4 GHz avec une variation des pertes d'insertion et de phase très faible et égale à 0,17 dB et à 3° respectivement. Les pertes d'insertion élevées du coupleur (environ 3 dB) sont dues à des *dummies* ALUCAP (non souhaités) ajoutés sur des chemins RF durant la phase de fabrication. Néanmoins, il valide clairement le concept du réglage en fréquence de cette topologie en ajoutant des capacités variables.

Tableau III-4 : Performances du coupleur reconfigurable

Code	111	110	101	100	011	010	001	000
f_0 [GHz]	25,7	26,3	27,2	27,9	29,4	30,6	32	33,1
IL [dB]	3,23	3,10	3,07	2,95	2,93	2,90	2,95	3,17
Phase [°]	82,1	83,1	83,9	84,8	85,6	86,5	88,0	87,5

4.2. Conception de la résistance de ballast

Comme vu dans le chapitre II, la résistance de ballast sur le port isolé va dissiper l'énergie réfléchie en cas de désadaptation de l'antenne. C'est pourquoi, un soin particulier doit être apporté à la conception de ce composant.

En effet, cette résistance de ballast en cas de désadaptation en sortie de l'amplificateur va dissiper de la chaleur ; de ce fait, une résistance polysilicium n'est pas envisageable. C'est pourquoi, une résistance métallique a été réalisée en 28 nm FD-SOI pour supporter la puissance réfléchie en cas de variations d'impédance en sortie de l'amplificateur équilibré.

Pour cela, une ligne de transmission est ajoutée sur les couches de métaux intermédiaires B1 et B2. Afin d'annuler l'inductance créée, la ligne de transmission est tracée en boustrophédon (en zigzaguant) sur deux niveaux de métal comme illustré sur la Figure III-43 pour créer une inductance mutuelle négative et ainsi annuler l'inductance. Finalement, cette résistance présente une impédance de $42,4+j.1,8 \Omega$.

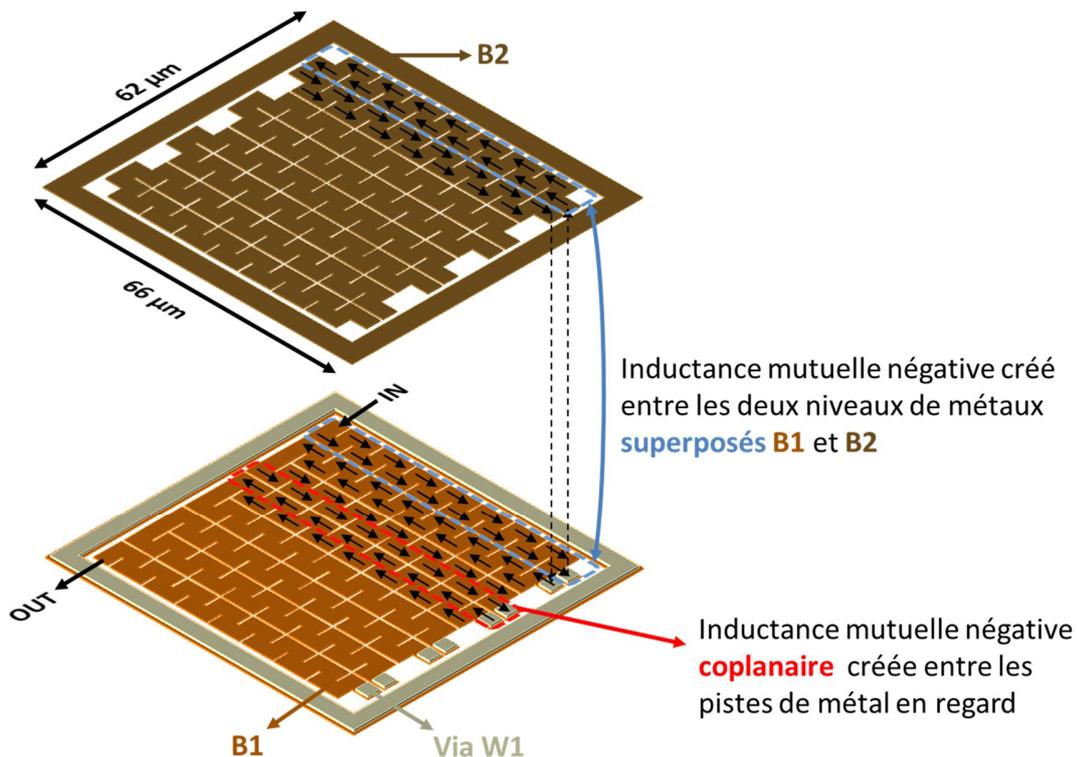


Figure III-43 : Vue 3D de la résistance de ballast réalisée dans les métaux B1 et B2

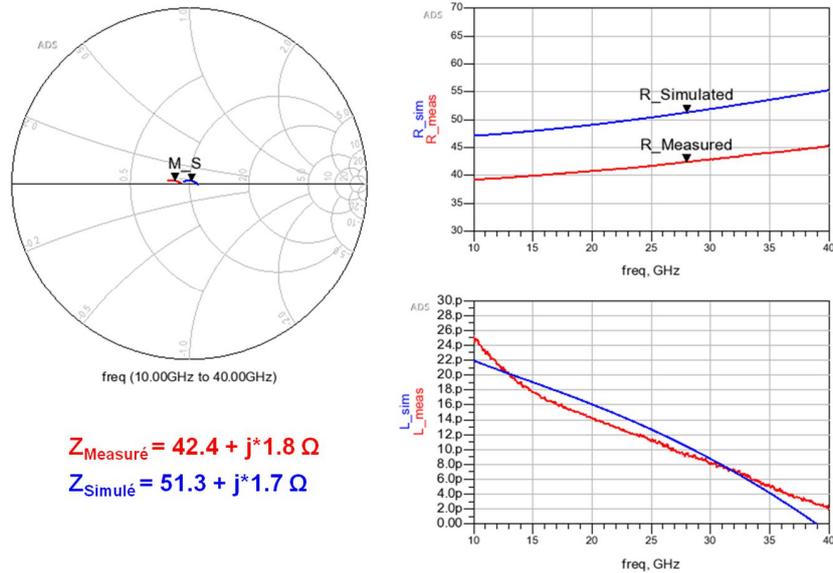


Figure III-44 : Résultats de mesure et de simulation de la résistance de ballast

4.3. Conception et mesure du PA équilibré à 28 GHz en 28 nm FD-SOI

Nous avons désormais tous les éléments nécessaires pour réaliser un amplificateur équilibré à 28 GHz en 28 nm FD-SOI. En assemblant les trois blocs (PA individuel, coupleur hybride et résistance de ballast), nous obtenons l'amplificateur équilibré présenté sur la Figure III-45. Il occupe une surface de 0,54 mm².

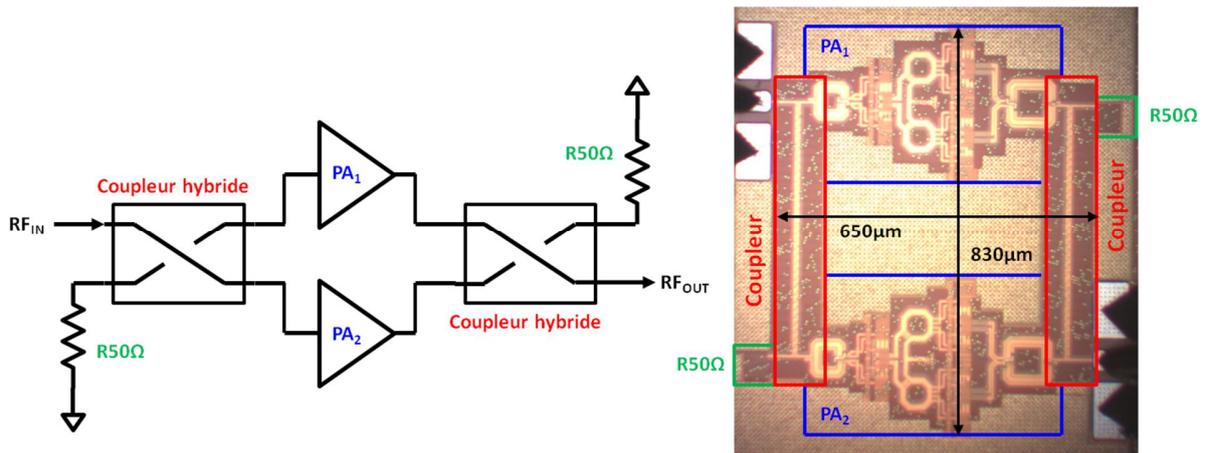
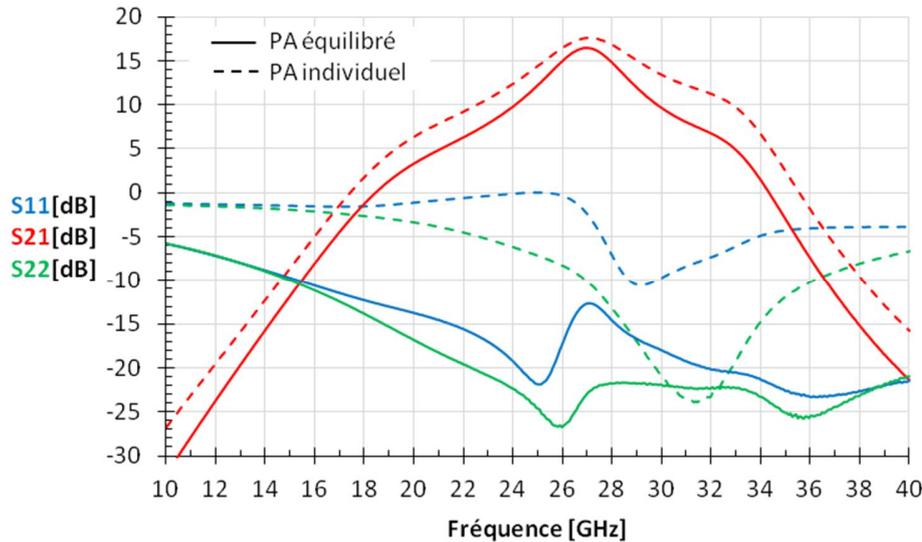


Figure III-45 : Photographie de l'amplificateur équilibré

Les paramètres S sont mesurés grâce à un VNA Agilent E8361A et sont tracés dans la Figure III-46. Le gain en petit signal atteint un maximum de 16,4 dB à 27 GHz. Les coefficients de réflexion S_{11} et S_{22} mesurés restent inférieurs à -10 dB sur une large bande de fréquences de 15 GHz à 40 GHz grâce à la topologie équilibrée.



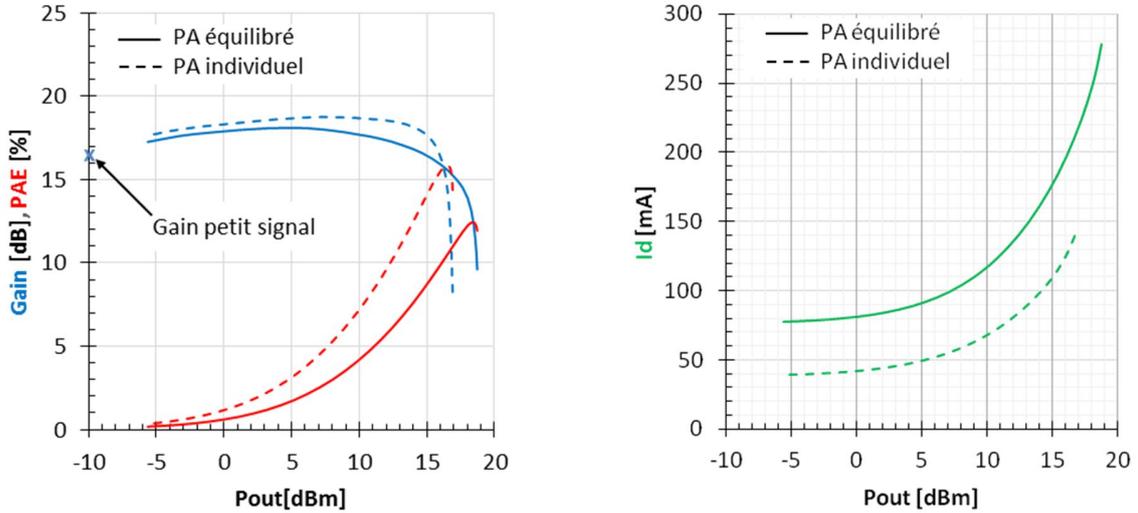
PA	Fréq.	S ₂₁	S ₁₁	S ₂₂	Id	Vdd
individuel	27 GHz	17,5 dB	-3 dB	-11 dB	38 mA	2 V
équilibré	27 GHz	16,4 dB	-17 dB	-27 dB	77 mA	2 V

Figure III-46 : Résultats de mesure du PA équilibré

Grâce à l'utilisation de la structure équilibrée, nous observons que les adaptations d'entrée et de sortie sont nettement améliorées par rapport à l'amplificateur seul. Les coefficients S_{11} et S_{22} restent inférieurs à -10 dB sur une très large bande de fréquences de 15 GHz jusqu'au-delà de 40 GHz. Cependant, le gain S_{21} a diminué d'environ 1 dB à cause des pertes d'insertion des coupleurs hybrides.

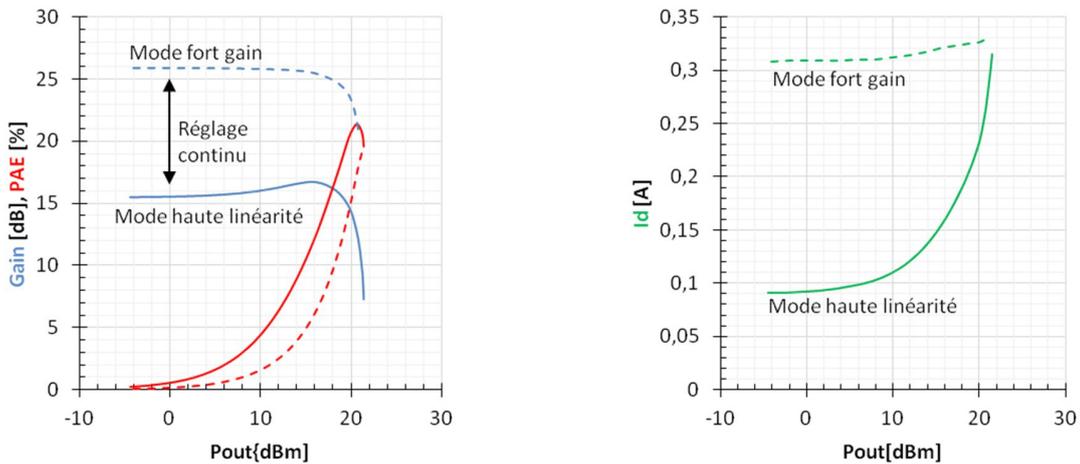
En raison de la limitation des instruments de mesure, les mesures large signal sont effectuées à 27 GHz au lieu de 28 GHz et sont présentées sur la Figure III-47. Le PA équilibré atteint 17,2 dB de gain, une puissance de saturation (P_{SAT}) de 18,7 dBm, une puissance de sortie au point de compression à 1 dB (P_{-1dB}) de 15,4 dBm, un pic de PAE de 12,4 % sous 2 V de tension d'alimentation.

Tout comme le PA individuel, ce circuit a été conçu pour fonctionner dans plusieurs modes en ajustant la tension de la back-gate des transistors. Cela permet au PA équilibré d'évoluer entre deux modes : un mode fort gain et un mode haute linéarité, comme illustré sur la Figure III-48.



PA	Gain	PAE _{MAX}	PAE _{-1dB}	P _{SAT}	P _{-1dB}	Id	V _{dd}
Individuel	17,7 dB	15,8%	15,3 %	16,9 dBm	15,8 dBm	39 mA	2 V
Équilibré	17,2 dB	12,4%	10 %	18,7 dBm	15,4 dBm	77 mA	2 V

Figure III-47 : Mesure à 27GHz du Gain, PAE et courant du PA équilibré en fonction de Pout



	Gain	P _{-1dB}	Id	PAE _{-1dB}
Mode fort gain	26 dB	18 dBm	308 mA	10 %
Mode haute linéarité	15,5 dB	20,5 dBm	91 mA	20,8 %

Figure III-48 : Résultats de simulation en mode fort gain et en mode haute linéarité du PA équilibré

Les conversions AM-AM et AM-PM simulées sont tracées sur la Figure III-49. Elles sont tracées jusqu'au point de compression du PA ($P_{-1dB}=20,5$ dBm simulé). L'amplificateur équilibré offre une très bonne linéarité avec une distorsion maximale de 0,09 et 3° pour l'AM-AM et l'AM-PM respectivement.

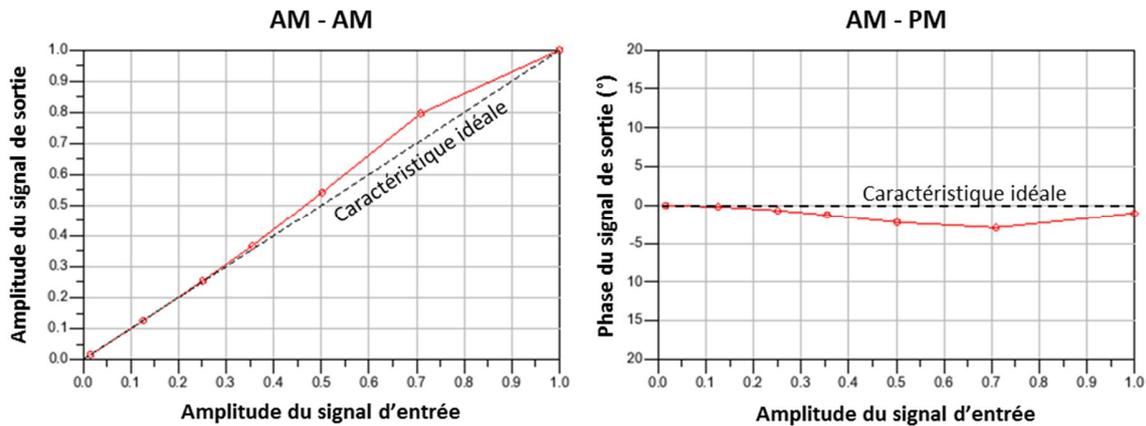


Figure III-49 : Conversions AM-AM et AM-PM simulées et normalisées du PA équilibré

4.3.1. Mesure loadpull de l'amplificateur équilibré

Afin de reproduire une désadaptation d'antenne, un tuner loadpull développé par ADVTECH [8] est utilisé comme illustré sur la Figure III-50. Ce tuner loadpull très compact permet d'atteindre à 27 GHz des VSWR de 50:1. Mais à cause des pertes des pointes et du coupleur installé après le circuit, un VSWR maximum de 4:1 peut être présenté au circuit à 27 GHz.

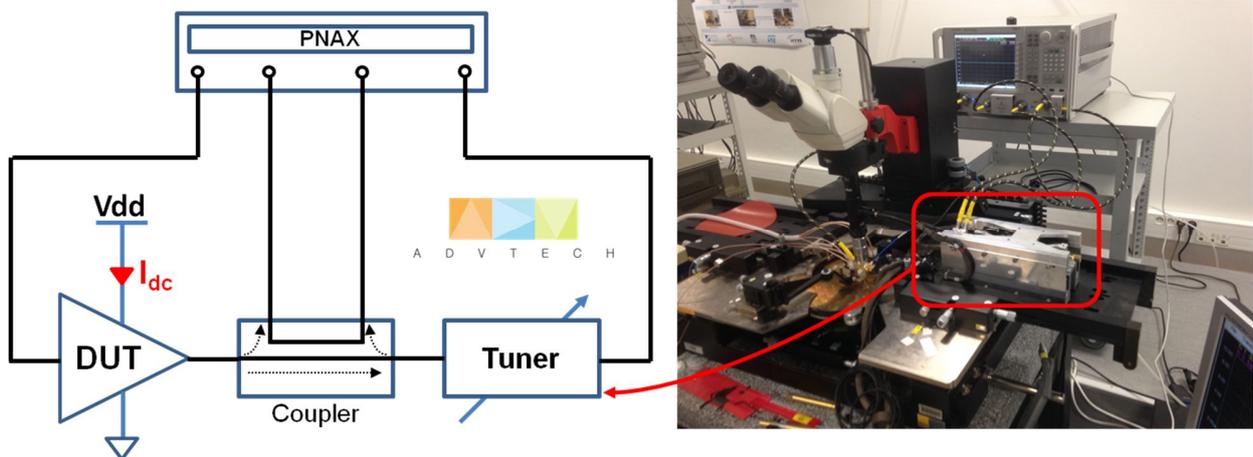


Figure III-50 : Banc de mesure loadpull

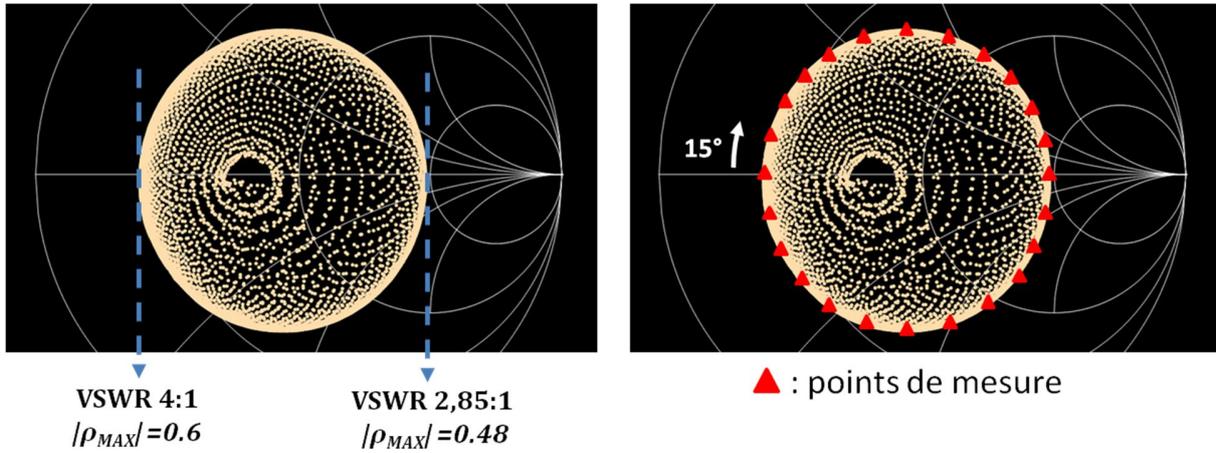


Figure III-51 : Points d'impédance présentés aux circuits

La Figure III-52 montre les résultats mesurés des variations de courant du PA équilibré par rapport à celles du PA individuel dans une condition de VSWR de 3:1. Les mesures sont effectuées proche du point de compression des deux PAs. Chargé avec 50Ω , le PA équilibré consomme 253 mA et le PA individuel 173 mA. Durant la mesure loadpull, la consommation du PA équilibré varie de 241 mA à 253 mA, alors que celle du PA individuel varie de 112 mA à 243 mA. Les résultats montrent clairement que le courant tiré par le PA équilibré a subi beaucoup moins de variations, ce qui illustre la robustesse de la structure équilibrée face aux variations d'impédance de charge. En effet, le courant du PA individuel peut varier de 40 % (par rapport à la mesure sous 50Ω), alors que celui du PA équilibré ne varie quasiment pas.

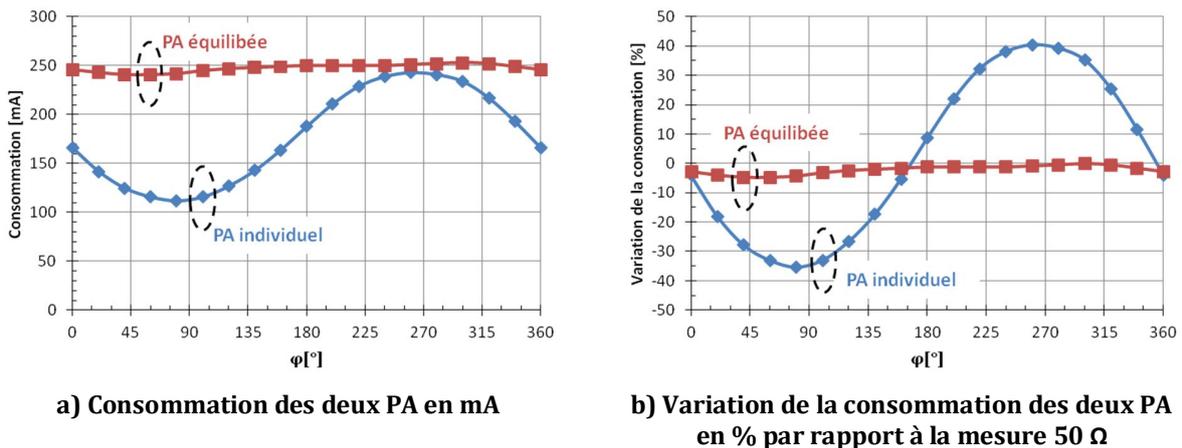


Figure III-52 : Variation du courant tiré par le PA en fonction du coefficient de réflexion de sortie

4.3.2. Comparaison à l'état de l'art

Le Tableau III-5 présente la comparaison à l'état de l'art des PAs millimétriques adaptés aux applications 5G.

Tableau III-5 : Comparaison du PA 28 nm FD-SOI avec l'état de l'art

Réf.	[9]	[10]	[11]	[12]	[13]	Ce travail PA individuel	Ce travail PA équilibré
Tech. [nm]	90 CMOS	28 Bulk CMOS	120 SiGe	45 SOI CMOS	28 FD-SOI CMOS	28 FD-SOI CMOS	28 FD-SOI CMOS
Fréq. [GHz]	60	30	28	47	60	27	27
Gain [dB]	13,2	15,7	15,3	13	15,4	17,5	16,4
P_{SAT} [dBm]	10,7	14	18,6	17,6	18,8	16,9	18,7
P_{-1dB} [dBm]	9	13,2	15,5	11,3	18,2	16,6	15,3
PAE_{MAX} [%]	9	35,5	35,3	34,6	21	15,3	12,4
Vdd [V]	1,2	1	3,5	2,4	1	2	2
Pdc [mW]	109	17,5	61,2	NC	74	78	154
Taille [mm ²]	0,68	0,16	NC	0,12	0,16	0,16	0,54

Dans [9], un des rares PAs équilibrés intégrés sur silicium aux fréquences millimétriques (à 60 GHz) est réalisé en technologie 90 nm CMOS. Les coupleurs hybrides sont intégrés avec le circuit. Il atteint des performances en puissance, gain et efficacité inférieures par rapport à notre circuit, mais est conçu pour des fréquences plus élevées.

Dans [10], [11], [12] et [13], des PAs adaptés aux applications 5G sont présentés. Tous ces PAs sont basés sur une structure différentielle classique qui n'offre pas de robustesse aux variations d'impédance de charge. Notre amplificateur équilibré atteint une PAE inférieure en raison des pertes d'insertion du coupleur hybride de sortie qui ont un impact direct sur l'efficacité. Il occupe une plus grande surface en raison de l'intégration de deux PAs individuels en parallèle. Néanmoins, il atteint l'une des plus grandes puissances de sortie et propose une linéarité (P_{-1dB}) et un gain à l'état de l'art.

De plus, pour de futurs travaux, comme la structure équilibrée offre une robustesse aux variations d'impédance de charge, les contraintes de fiabilité imposées dès le début de la conception des amplificateurs peuvent être relâchées. Cela nous permet de repousser les marges en tension tout en garantissant un fonctionnement fiable et ainsi d'envisager une nouvelle version de PA équilibré atteignant des performances plus élevées.

5. Conclusion

Un amplificateur équilibré en technologie 28 nm FD-SOI a été réalisé pour illustrer le principe du self-contained. Ce PA a été fabriqué pour répondre aux besoins des applications beamforming de la future 5G.

Pour ce faire, un amplificateur individuel a été conçu, il a servi de cellule d'amplification pour l'amplificateur équilibré. La cellule de puissance du PA individuel est basée sur une structure push-pull intégrant la polarisation segmentée afin d'optimiser la linéarité (aussi bien la conversion AM-AM que AM-PM). Les distorsions AM-AM et AM-PM (simulées) jusqu'au point de compression restent inférieures à 0,07 et 3,7° respectivement. Cet amplificateur individuel atteint en mesure, une puissance maximale de 16,9 dBm avec un gain de 17,5 dB et une consommation de 78 mW sous 2 V d'alimentation.

Une nouvelle méthodologie permettant d'intégrer des coupleurs hybrides a été introduite. Elle permet de réaliser rapidement et aisément sur silicium des coupleurs hybrides. Ces coupleurs ont une structure compacte et parfaitement symétrique, idéale pour réaliser une architecture équilibrée d'amplificateur de puissance. De plus, en ajoutant des capacités variables aux bornes du coupleur la fréquence centrale peut être ajustée.

Une résistance métallique a été ajoutée pour assurer le bon fonctionnement des coupleurs hybrides. Au lieu d'une résistance traditionnelle en polysilicium, une résistance métallique a été préférée du point de vue de la fiabilité pour dissiper la puissance réfléchie.

Ces trois éléments ont été assemblés afin de réaliser un amplificateur équilibré. En mesure à 27 GHz, il est capable de délivrer une puissance maximale de 18,7 dBm avec 16,4 dB de gain et une consommation statique de 154 mW sous 2 V d'alimentation. De plus, grâce à l'utilisation de la back-gate de la 28FD-SOI, il a été conçu pour fonctionner entre un mode fort gain et un mode haute linéarité (uniquement démontré en simulation).

Les mesures loadpull nous ont ensuite permis de mettre en évidence la robustesse de l'amplificateur équilibré face aux variations d'impédance de sortie. Finalement, le PA équilibré présenté illustre parfaitement le potentiel du self-contained pour les applications beamforming de la 5G en démontrant une robustesse aux variations d'impédance de charge.

6. Références

- [1] Larie A., Kerhervé E., Martineau B., Belot D. « A compact 60GHz power amplifier using slow-wave transmission lines in 65nm CMOS ». *2013 European Microwave Integrated Circuit Conference*. 2013. p. 61-64.
- [2] Larie A., Kerhervé E., Martineau B., Belot D. « A wideband 65nm CMOS transformer-coupled power amplifier for WiGig applications ». *2014 9th European Microwave Integrated Circuit Conference*. 2014. p. 41-44.
- [3] Kulkarni S., Reynaert P. « A Push-Pull mm-Wave power amplifier with $<0.8^\circ$ AM-PM distortion in 40nm CMOS ». *2014 IEEE International Solid-State Circuits Conference Digest of Technical Papers (ISSCC)*. 2014. p. 252-253.
- [4] Asada H., Matsushita K., Bunsen K., Okada K., Matsuzawa A. « A 60GHz CMOS power amplifier using capacitive cross-coupling neutralization with 16 % PAE ». *2011 Eur. Microwave Integrated Circuits Conference (EuMIC)*. 2011. p. 554-557.
- [5] Knopik V., Moret B., Kerherve E. « *Planar Hybrid Combiner Topology* ». n° PCT/FR2016/051794.
- [6] Tabesh M., Arbabian A., Niknejad A. « 60GHz low-loss compact phase shifters using a transformer-based hybrid in 65nm CMOS ». *2011 IEEE Custom Integrated Circuits Conference (CICC)*. 2011. p. 1-4.
- [7] Chen H. C., Wang T., Lu S. S. « A 5-6 GHz 1-V CMOS Direct-Conversion Receiver With an Integrated Quadrature Coupler ». *IEEE J. Solid-State Circuits*. septembre 2007. Vol. 42, n°9, p. 1963-1975.
- [8] Curutchet A., Ghiotto A., Potéreau M., Matos M. D., Fregonese S., Kerhervé E., Zimmer T. « Early demonstration of a high VSWR microwave coaxial programmable impedance tuner with coaxial slugs ». *2015 European Microwave Conference (EuMC)*. 2015. p. 642-645.
- [9] Lin C. C., Yu C. H., Kuo H. C., Chuang H. R. « Design of 60-GHz 90-nm CMOS balanced power amplifier with miniaturized quadrature hybrids ». *2014 IEEE Topical Conference on Power Amplifiers for Wireless and Radio Applications (PAWR)*. 2014. p. 52-54.
- [10] Shakib S., Park H. C., Dunworth J., Aparin V., Entesari K. « A 28GHz efficient linear power amplifier for 5G phased arrays in 28nm bulk CMOS ». *2016 IEEE International Solid-State Circuits Conference (ISSCC)*. 2016. p. 352-353.

- [11] Sarkar A., Floyd B. « A 28-GHz class-J Power Amplifier with 18-dBm output power and 35% peak PAE in 120-nm SiGe BiCMOS ». *2014 IEEE 14th Topical Meeting on Silicon Monolithic Integrated Circuits in Rf Systems (SiRF)*. 2014. p. 71-73.
- [12] Chakrabarti A., Krishnaswamy H. « High power, high efficiency stacked mmWave Class-E-like power amplifiers in 45nm SOI CMOS ». *Proceedings of the IEEE 2012 Custom Integrated Circuits Conference*. 2012. p. 1-4.
- [13] Larie A., Kerhervé E., Martineau B., Vogt L., Belot D. « 2.10 A 60GHz 28nm UTBB FD-SOI CMOS reconfigurable power amplifier with 21% PAE, 18.2dBm P1dB and 74mW PDC ». *2015 IEEE International Solid-State Circuits Conference - (ISSCC) Digest of Technical Papers*. 2015. p. 1-3.

7. Table des illustrations

Figure III-1 : BEOL de la technologie CMOS 28 nm FD-SOI (à l'échelle).....	119
Figure III-2 : Schéma des transistors CMOS bulk et FD-SOI.....	119
Figure III-3 : Transistor avec polarisation du substrat.....	120
Figure III-4 : Dynamique de la tension de body V_{bb} pour les transistors LVT	120
Figure III-5 : Polarisation segmentée implémentée en technologie bulk et FD-SOI.....	121
Figure III-6 : Illustration de la polarisation segmentée.....	122
Figure III-7 : Structure mode commun	122
Figure III-8 : Structure différentielle.....	123
Figure III-9 : Topologies de la cellule de puissance.....	123
Figure III-10 : Schéma électrique du PA individuel.....	125
Figure III-11 : Schéma électrique de la cellule de puissance	126
Figure III-12 : Facteur de Rollet k en fonction de la capacité de neutrodynage	127
Figure III-13 : Layout des transistors NMOS et PMOS	128
Figure III-14 : Layout de la cellule de puissance	128
Figure III-15 : Capacité des plots RF.....	129
Figure III-16 : Vue 3d du combineur de sortie.....	129
Figure III-17 : Vue 3d du balun d'entrée	129
Figure III-18 : Encapsulation de la grille d'alimentation entre deux plans de masse.....	130
Figure III-19 : Vue 3D simplifiée du PA.....	130
Figure III-20 : Photographie du PA individuel	131
Figure III-21 : Paramètres S mesurés et simulés.....	131
Figure III-22 : Résultats de mesure et de simulation en large signal de l'amplificateur individuel..	132
Figure III-23 : Résultats de simulation en mode fort gain et en mode haute linéarité	133
Figure III-24 : Conversions AM-AM et AM-PM normalisées de l'amplificateur individuel.....	133
Figure III-25 : Modèle équivalent d'un coupleur hybride en éléments localisés	134
Figure III-26 : Abaque pour déterminer le couple (L,C) d'un coupleur hybride	136
Figure III-27 : Modèle idéal d'un coupleur hybride à 28 GHz.....	136
Figure III-28 : Caractérisation d'un coupleur hybride en quadrature.....	137

Figure III-29 : Conception d'un coupleur hybride à partir du modèle équivalent.....	138
Figure III-30 : Modélisation d'un élément élémentaire.....	139
Figure III-31 : Modèle RLCK d'un élément élémentaire	139
Figure III-32 : Variation de la différence de phase et de l'insertion en fonction de $\Gamma_{COUPLEUR}$	140
Figure III-33 : Evolution de la bande passante en fonction de l'impédance du coupleur	140
Figure III-34 : Mise en série de N éléments croisés.....	141
Figure III-35 : Evolution des caractéristique du coupleur en fonction de N	141
Figure III-36 : Rapports de forme du coupleur hybride.....	142
Figure III-37 : Caractéristiques prédites et simulées du coupleur hybride avec 29 éléments en série	143
Figure III-38 : Flot de conception du coupleur hybride	143
Figure III-39 : Vue 3D du coupleur hybride intégré dans l'amplificateur équilibré.....	144
Figure III-40 : Coupleur hybride reconfigurable à l'aide d'une banque de capacité.....	145
Figure III-41 : Evolution de la fréquence centrale en fonction du code binaire	146
Figure III-42 : Évolution du déphasage et des pertes du coupleur reconfigurable en fonction du code binaire	146
Figure III-43 : Vue 3D de la résistance de ballast réalisée dans les métaux B1 et B2	147
Figure III-44 : Résultats de mesure et de simulation de la résistance de ballast.....	148
Figure III-45 : Photographie de l'amplificateur équilibré	148
Figure III-46 : Résultats de mesure du PA équilibré	149
Figure III-47 : Mesure à 27GHz du Gain, PAE et courant du PA équilibré en fonction de P_{out}	150
Figure III-48 : Résultats de simulation en mode fort gain et en mode haute linéarité du PA équilibré	150
Figure III-49 : Conversions AM-AM et AM-PM simulées et normalisées du PA équilibré.....	151
Figure III-50 : Banc de mesure loadpull.....	151
Figure III-51 : Points d'impédance présentés aux circuits	152
Figure III-52 : Variation du courant tiré par le PA en fonction du coefficient de réflexion de sortie	152

Conclusion générale

Les travaux de thèse présentés dans ce manuscrit portent sur la conception d'amplificateurs autonomes intégrés en technologie 28nm FD-SOI de STMicroelectronics pour la cinquième génération de réseaux mobiles (5G). Le premier chapitre introduit la 5G et sa place par rapport à la 4G dans le monde des communications sans fil, pour ensuite définir ses besoins et caractéristiques. Le nouveau spectre de la 5G s'étendra au-delà de 6GHz jusqu'à 100GHz avec un intérêt particulier pour les bandes de fréquences millimétriques notamment autour de 28GHz. La technologie CMOS apparaît prometteuse pour le marché de masse que vise la 5G, d'autant qu'aujourd'hui la miniaturisation des transistors CMOS permet un fonctionnement compétitif aux fréquences millimétriques. En outre, grâce à des techniques de recombinaison à l'aide de transformateurs, les limitations en puissance des technologies CMOS à ces fréquences ne sont plus. De plus, il est également possible d'améliorer la linéarité en utilisant la polarisation segmentée réalisable grâce à la back-gate des transistors de la technologie CMOS 28nm FD-SOI. Pour répondre à toutes les attentes de la 5G notamment en termes de fiabilité pour l'application beamforming, de nouvelles idées en rupture, avec le self-healing et le self-contained, permettent d'utiliser au maximum les avantages des technologies CMOS tout en proposant un fonctionnement fiable pour le PA.

Le deuxième chapitre introduit ces deux nouvelles manières de concevoir l'amplificateur dans un environnement changeant. Le principe du self-healing est de modifier le fonctionnement du circuit pour assurer les performances RF en fonction de son environnement. Le self-contained pour aller plus loin met en avant l'idée de le rendre robuste aux variations de son environnement, le rendant ainsi autonome. Le self-contained n'est pas limité à un ajout de composants actifs (capteurs, actionneurs, etc.) autour du circuit, mais peut également faire intervenir une topologie de conception robuste aux variations d'environnements. C'est-à-dire qu'il peut se concevoir avec des capteurs et des actionneurs comme avec le self-healing. Mais la différence est qu'un circuit self-contained s'autoprotège ou s'autoadapte en mesurant la plupart du temps une variation, et non une valeur absolue (comme il est le cas avec le self-healing) rendant le système plus efficient. Cette solution apparaît donc plus rentable que le self-healing, et plus facilement intégrable : idéal pour un marché tel que celui de la 5G. De plus, nous avons vu que la structure équilibrée est self-contained dans le sens où elle s'autoprotège des variations d'impédance d'antenne et permet ainsi de répondre aux besoins de fiabilité dans les systèmes beamforming de la 5G.

Le troisième chapitre détaille la conception d'un amplificateur équilibré à 28 GHz en 28nm FD-SOI de chez STMicroelectronics. Pour ce faire, un premier amplificateur individuel a été conçu, il a servi de cellule d'amplification pour l'amplificateur équilibré. La cellule de puissance du PA individuel est basée sur une structure push-pull intégrant la polarisation segmentée afin d'optimiser la linéarité (aussi bien la conversion AM-AM que AM-PM). Cet amplificateur individuel atteint en mesure, une puissance maximale de 16,9 dBm avec un gain de 17,5 dB et une consommation de 78 mW sous 2 V d'alimentation. Ensuite, une nouvelle méthodologie permettant d'intégrer des coupleurs hybrides a été décrite en détail. Elle permet de réaliser rapidement et aisément sur silicium des coupleurs hybrides. Les coupleurs ainsi réalisés offrent un design compact et parfaitement symétrique, idéal pour réaliser une structure équilibrée. De plus, en ajoutant des capacités variables aux bornes du coupleur la fréquence centrale de ce dernier peut être ajustée. Puis, une résistance métallique a été réalisée pour assurer le bon fonctionnement des coupleurs hybrides. Au lieu d'une résistance traditionnelle en polysilicium, une résistance métallique a été préférée d'un point de vue fiabilité pour dissiper la puissance réfléchi. Finalement, ces trois éléments ont été assemblés afin de réaliser un amplificateur équilibré. En mesure à 27 GHz, il est capable de délivrer une puissance maximale de 18,7 dBm avec 16,4 dB de gain et une consommation statique de 154 mW sous 2 V d'alimentation. Les mesures loadpull nous ont ensuite permis de mettre en évidence la robustesse de l'amplificateur équilibré face aux variations d'impédance de sortie, et donc de le qualifier self-contained.

Perspectives

Nous avons vu que dans un amplificateur pour les applications beamforming, il est essentiel d'identifier les variations de charge. De plus dans la structure équilibrée, nous avons vu que face à des désadaptations d'impédance en sortie de l'amplificateur, l'onde réfléchi est dirigée vers la résistance de ballast. Donc, pour identifier une variation d'impédance, il suffit de détecter la présence ou non d'un signal sur cette résistance. Pour ce faire, nous avons deux solutions, la première consiste à utiliser un détecteur de crête sur la résistance, et la seconde à implémenter un capteur de température à proximité de la résistance. Nous pouvons ensuite imaginer implémenter un réseau d'adaptation en sortie qui soit reconfigurable pour corriger cette désadaptation à l'aide de lignes de transmission reconfigurables.

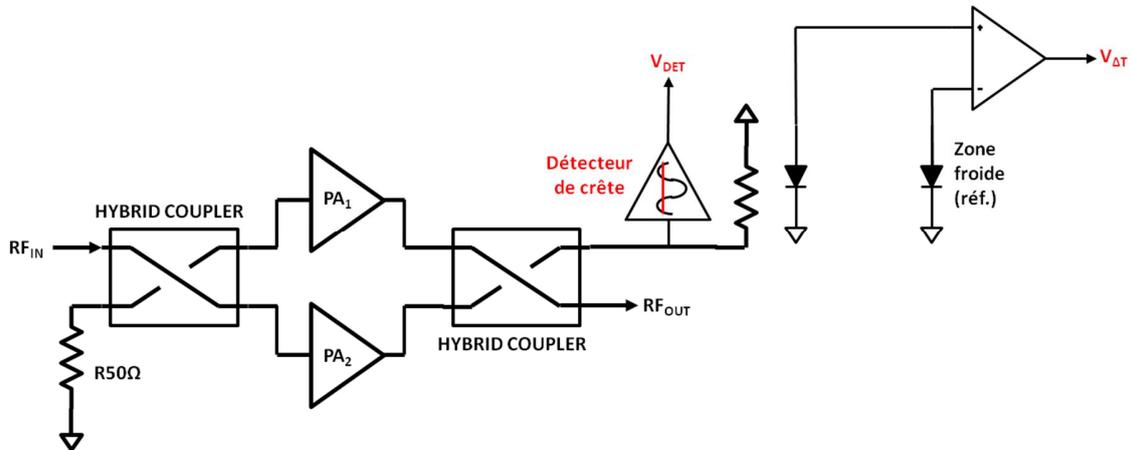


Figure IV-1 : Amplificateur équilibré intégrant un détecteur de crête et un capteur de température

La structure équilibrée apporte un réel avantage pour protéger le PA mais aussi pour garantir une adaptation parfaite à l'antenne. Dans le cadre du beamforming, c'est un avantage intéressant puisque tous les PAs et donc toutes les antennes verront un environnement électriquement stable, donc identique. Bien entendu, la structure équilibrée est intéressante si les coupleurs hybrides qui la composent sont performants. C'est ce qui a été démontré ici avec une nouvelle manière de les intégrer sur silicium. Le PA étant maintenant autoprotégé, il en devient autonome en sortie : il est self-contained. Pour aller plus loin, ce concept permet donc de pousser les performances proches des limites de fiabilité, et par conséquent de les augmenter. Nous pouvons donc réaliser un nouvel amplificateur individuel en relâchant dès le début de la conception les marges de sécurité des polarisations en tension ; c'est la structure équilibrée qui garantit alors un fonctionnement fiable. Cela permettra de concevoir l'amplificateur "à la limite de la fiabilité" afin de maximiser ses performances globales.

Après s'être intéressé à la sortie, il serait maintenant judicieux de concevoir un système self-contained par rapport à l'entrée. Si avec un PA équilibré, l'entrée est bien adaptée, celle-ci reçoit directement les informations de phase. Que devient un PA en beamforming lorsque l'environnement influe sur la phase de chaque PA élémentaire ? Enfin, pour une troisième partie, comment placer l'intérieur du circuit même dans ce concept de self-contained ? Encore des idées intéressantes à découvrir en perspective.

Liste des travaux publiés

Brevet

Knopik V., Moret B., Kerherve E. « Planar Hybrid Combiner Topology ». n° PCT/FR2016/051794.

Knopik V., Moret B., Kerherve E. « Balanced Power Amplifier VSWR sensing using non invasive temperature sensor », ST Ref : 16-GR1CO-0718W001. (en cours d'approbation).

Conférences internationales

Moret B., Kerherve E., Knopik V. « Non-invasive highly integrated transformer power detector for self-healing PA in 130nm H9SOI-FEM CMOS technology ». *2016 11th European Microwave Integrated Circuits Conference (EuMIC)*. 2016. p. 113-116.

Moret B., Knopik V., Kerherve E. « A 28GHz self-contained power amplifier for 5G applications in 28nm FD-SOI CMOS ». *2017 IEEE 8th Latin American Symposium on Circuits Systems (LASCAS)*. 2017. p. 1-4.

Knopik V., Moret B., Kerherve E., Forest J. « Integrated Scalable and Tunable RF CMOS SOI Quadrature Hybrid Coupler ». *2017 12th European Microwave Integrated Circuits Conference (EuMIC)*. 2017.

Knopik V., Kerherve E., Moret B., Forest J. « Self-Contained Power Amplifier : How to Think Multiple PA Networks for Beam Forming 5G Applications? ». *2017 IEEE MTT-S International Microwave Symposium (IMS)*. 2017.

Kerherve E., Knopik V., Moret B., Forest J. « Self-Contained Power Amplifier for 5G Mobile Communications Applications ». *2017 12th European Microwave Integrated Circuits Conference (EuMIC)*. 2017.