



Epitaxie en phase vapeur aux organométalliques de semiconducteurs III-As sur substrat silicium et formation de contacts ohmiques pour les applications photoniques et RF sur silicium

Reynald Alcotte

► To cite this version:

Reynald Alcotte. Epitaxie en phase vapeur aux organométalliques de semiconducteurs III-As sur substrat silicium et formation de contacts ohmiques pour les applications photoniques et RF sur silicium. Micro et nanotechnologies/Microélectronique. Université Grenoble Alpes, 2018. Français. NNT : 2018GREAT005 . tel-01844072

HAL Id: tel-01844072

<https://theses.hal.science/tel-01844072>

Submitted on 19 Jul 2018

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE

Pour obtenir le grade de

**DOCTEUR DE LA COMMUNAUTE UNIVERSITE
GRENOBLE ALPES**

Spécialité : **Nano Electronique et Technologie**

Arrêté ministériel : 25 mai 2016

Présentée par

Reynald Alcotte

Thèse dirigée par **Thierry Baron** et
codirigée par **Yann Bogumilowicz**

préparée au sein du **Laboratoire des Technologies de la
Microélectronique (LTM-CNRS)**

dans l'**École Doctorale Electronique, Electrotechnique,
Automatique & Traitement du Signal (EEATS)**

**Epitaxie en phase vapeur aux
organométalliques de semiconducteurs
III-As sur substrat silicium et
formation de contacts ohmiques
pour les applications
photoniques et RF sur silicium**

Thèse soutenue publiquement le **02 Février 2018**, devant le jury
composé de :

Monsieur Thierry BARON

Directeur de recherche, CNRS Délégation Alpes, Directeur de thèse

Monsieur Fabrice SEMOND

Directeur de recherche, CNRS Délégation Côte d'Azur, Rapporteur

Monsieur Guillaume SAINT-GIRONS

Directeur de recherche, CNRS Délégation Rhône Auvergne, Rapporteur

Monsieur Jean DECOBERT

Ingénieur, Nokia Bell Labs, Examineur

Madame Jumana BOUSSEY

Directeur de recherche, CNRS Délégation Alpes, Président



Table des matières

Introduction générale.....	9
Chapitre I.....	12
Intégration des matériaux III-V sur une plateforme silicium.....	12
1.1 Propriétés des matériaux III-V	12
1.1.1 Structure de bandes à gap direct.....	13
1.1.2 Mobilité des porteurs de charge	14
1.2 Pourquoi vouloir intégrer les matériaux III-V sur silicium ?	16
1.2.1 Interconnexions optiques.....	16
1.2.2 Enjeux écologique et économique.....	18
1.3 Verrous technologiques à surmonter pour permettre la réalisation de composants III-V sur silicium.....	19
1.3.1 Problématique de l'épitaxie de matériaux III-V sur Si	19
1.3.1.1 Stratégies possibles pour l'intégration de III-V sur silicium.....	26
1.3.1.1.1 Croissance pleine plaque.....	26
1.3.1.1.2 Croissance via des couches tampons	27
1.3.1.1.3 Croissance directe sur silicium	30
1.3.1.2 Collage III-V sur silicium.....	32
1.3.1.3 Croissance sélective.....	34
1.3.1.3.1 Aspect Ratio Trapping (ART)	35
1.3.1.3.2 Confined Lateral Selective Epitaxial Growth (CLSEG).....	37
1.3.1.4 Comparatif des techniques d'intégration de III-V sur silicium	40
1.3.2 Résistance de contacts	40
1.3.2.1 Contact Metal-Semiconducteur	42
1.3.2.2 Mécanismes de transport	46
1.3.2.3 Contact Ohmique	48
1.3.2.4 Couche de contact.....	51
1.3.3 Dopage et croissance du III-V sur silicium à basse température	52
1.4 Conclusion.....	53
1.5 Objectif de la thèse	54
Chapitre II	56
Epitaxie de GaAs et InAs sur silicium (100) à basse température	56
2.1 Bâti de croissance MOCVD	56

2.2	Croissance par MOCVD.....	58
2.3	Préparation du substrat de silicium avant croissance	60
2.3.1	Retrait de l'oxyde natif du silicium(100)	60
2.3.2	Reconstruction de la surface du silicium (100).....	60
2.3.2.1	Effet de la pression sur la reconstruction de surface du silicium (100).....	61
2.3.2.2	Effet du temps de recuit sur la reconstruction de surface du silicium (100) ..	65
2.3.2.3	Effet de la direction de désorientation du substrat sur la reconstruction de surface du silicium (100).....	66
2.4	Croissance de GaAs sur silicium sur (100)	66
2.4.1	Etat de l'art de la croissance de GaAs.....	66
2.4.2	Croissance via des couches tampons.....	67
2.4.2.1	Croissance directe sur silicium	68
2.5	Croissance du GaAs en deux étapes	69
2.5.1	Couche de nucléation	69
2.5.2	Croissance à haute température.....	71
2.6	Résultats expérimentaux sur la croissance de GaAs sur silicium (100).....	71
2.6.1	Effet des parois d'antiphase sur les propriétés du GaAs.....	73
2.6.1.1	Propriétés surfaciques des couches de GaAs.....	73
2.6.1.2	Propriétés électriques et optiques des couches de GaAs	74
2.6.1.2.1	Effet Hall.....	74
2.6.1.2.2	Photoluminescence à température ambiante	77
2.6.1.3	Propriétés cristallines des couches de GaAs.....	80
2.6.1.3.1	Diffraction des rayons X.....	81
2.7	Réduction des dislocations émergentes dans le GaAs.....	84
2.8	Effet de la température sur la croissance du GaAs	87
2.9	Croissance d'InAs sur silicium et GaAs.....	90
2.9.1	Etat de l'art de la croissance InAs sur silicium et sur GaAs	91
2.9.2	Croissance InAs sur silicium.....	91
2.9.3	Croissance InAs sur GaAs.....	94
2.9.4	Résultats expérimentaux sur la croissance d'InAs sur silicium	95
2.9.4.1	Croissance de la couche de nucléation	95
2.9.4.1.1	Effet de la pression sur la croissance de la couche de nucléation.....	96
2.9.4.1.2	Effet de la température sur la croissance de la couche de nucléation	97
2.9.4.2	Croissance à haute température	98

2.9.4.3	Effet de la montée en température sur la couche de nucléation	99
2.10	Conclusion	103
Chapitre III		106
Dopage GaAs et InAs.....		106
3.1	Dopage des matériaux III-V	106
3.2	Dopage de type n du GaAs et de l'InAs	107
3.2.1	Etat de l'art du dopage de type n pour le GaAs et l'InAs	107
3.3	Etude du dopage de type n pour le GaAs avec du silicium	108
3.3.1	Propriétés électriques des couches de GaAs dopées n	108
3.3.1.1	Effet de la température sur le dopage	113
3.3.2	Propriétés optiques des couches de GaAs dopées n	116
3.4	Etude structurale des couches de GaAs dopées n avec du silicium.....	117
3.4.1	Sonde atomique tomographique	117
3.4.1.1	Méthode de traitement des données de la sonde atomique tomographique	118
3.4.1.1.1	Distribution spatiale des atomes du volume analysé	118
3.4.1.1.2	Distribution de distances aux premiers voisins (1NN)	119
3.4.2	Evolution de la distribution des atomes de silicium dans le GaAs	120
3.5	Etude du dopage de type n pour l'InAs avec du silicium.....	124
3.5.1	Propriétés électriques des couches d'InAs dopées n.....	124
3.6	Dopage de type p du GaAs	127
3.6.1	Etat de l'art du dopage de type p pour le GaAs	127
3.6.2	Etude du dopage de type p pour le GaAs avec du zinc	128
3.6.2.1	Propriétés électriques des couches de GaAs dopées p	128
3.6.2.2	Effet de la température sur le dopage de type p	130
3.7	Conclusion	131
Chapitre IV		133
Fabrication et caractérisation des contacts sur GaAs		133
4.1	Caractérisation des contacts ohmiques par la méthode TLM.....	133
4.2	Détermination des propriétés du contact	133
4.3	Fabrication des motifs TLM droits sur GaAs	137
4.3.1	Contact sans InAs.....	137
4.3.2	Contact avec InAs	140
4.3.2.1	Gravure de la couche d'InAs	140

4.4	Etat de l'art sur la résistivité de contact sur GaAs.....	144
4.4.1	Etat de l'art pour les contacts de type n	144
4.4.2	Etat de l'art pour les contacts de type p	145
4.5	Propriétés électriques des contacts de type n et p réalisés sur GaAs.....	146
4.5.1	Caractérisation électrique des contacts de type n.....	146
4.5.2	Etude de la résistivité des contacts de type n sur GaAs	147
4.6	Caractérisation électrique des contacts de type p	154
4.6.1	Etude de la résistivité des contacts de type p sur GaAs	155
4.7	Conclusion.....	157
Conclusions et perspectives		159
Références		163

Introduction générale

Depuis les années 60, la miniaturisation des transistors, composants de base des circuits intégrés, a permis l'augmentation de la puissance de calcul des circuits intégrés ainsi que l'explosion du nombre de fonctions présentes au sein du circuit. Aujourd'hui, le développement futur de la microélectronique passe par l'intégration des semiconducteurs III-V sur la plateforme silicium afin de produire des composants à base de III-V à faible coût et pour remplacer les interconnexions électriques par des interconnexions optiques à base de lasers III-V.

Cependant d'un point de vue technologique l'intégration de matériaux III-V sur silicium représente un défi.

En effet, les matériaux III-V et le silicium présentent des incompatibilités qui complexifient la croissance cristalline des premiers sur le second. En premier lieu, la différence de paramètre de maille est la source de l'apparition de dislocations qui dégradent les propriétés de transport électronique et d'émission de photons du semi-conducteur III-V. Ensuite, l'écart de coefficient de dilatation thermique limite l'épaisseur totale qu'il est possible de déposer sur le silicium, sous peine de courbure du substrat, voire de rupture de la couche. Enfin, les matériaux III-V sont des composés polaires, à l'inverse du silicium qui lui est apolaire. Cette différence est la cause de la création de défauts cristallins particuliers, les parois d'antiphase.

De plus, outre l'intégration des matériaux III-V sur silicium, il est impératif de former des contacts (métal/semiconducteur) avec une faible résistivité afin d'assurer le fonctionnement optimal des composants à base de III-V fabriqués sur silicium.

Dans ce contexte, les travaux de thèse présentés dans ce manuscrit portent premièrement sur l'étude de la croissance par MOCVD (MetalOrganic Chemical Vapour Deposition) de GaAs et d'InAs sur substrats de silicium de 300 mm de diamètre puis sur la formation de contacts (type n et p) avec une faible résistivité sur GaAs. Ce document se divise en quatre chapitres distincts.

Le premier chapitre traite en détail de l'intérêt de l'intégration des matériaux III-V sur silicium. A travers celui-ci, nous mettrons en évidence les verrous communs (épitaxie des matériaux III-V sur silicium et formation de contacts avec une faible résistivité) à soulever pour permettre la réalisation de composants III-V (photoniques ou radiofréquence) sur silicium ainsi que les diverses solutions technologiques possibles pour lever ces verrous.

Au cours du chapitre II, nous présenterons la croissance du GaAs et d'InAs sur silicium. Dans un premier temps, nous étudierons la structuration de surface de silicium afin de former des marches biatomiques nécessaires à la croissance de matériaux III-V sans parois d'antiphase sur silicium. Après la préparation de surface du substrat, nous étudierons l'effet des parois d'antiphases sur les propriétés morphologiques, électriques et optiques du GaAs. Suite à cela,

une brève étude sur la réduction des dislocations au sein du GaAs sera faite. Pour finir, la croissance d'InAs sur silicium sera abordée.

Le chapitre III sera consacré au dopage de type n et p du GaAs et au dopage de type n de l'InAs. Au cours de ce chapitre, nous étudierons l'évolution de la concentration des porteurs de charge en fonction du flux de gaz précurseur, ainsi que l'effet de la température de dépôt sur le dopage des matériaux et l'évolution des propriétés du matériau en fonction de la concentration de porteurs.

Enfin, le chapitre IV sera consacré à la formation des contacts (type n et p) avec une faible résistivité sur GaAs. Nous étudierons au cours de ce chapitre l'effet de la métallisation et des dislocations émergentes sur la résistivité de contact.

Chapitre I

Intégration des matériaux III-V sur une plateforme silicium

Depuis la formulation de la loi de Moore dans les années 70 qui prévoit de doubler le nombre de transistors en silicium présent sur une puce tous les deux ans, l'informatique et les technologies liées à la microélectronique ont fortement évolué.

En effet, le suivi de cette loi a permis l'explosion du nombre de fonctionnalités électroniques présentes sur un circuit intégré, l'émergence, le développement et l'évolution de diverses technologies telles que les smartphones, les télévisions, les consoles de jeux, internet, les objets connectés et bien d'autres. Aujourd'hui, afin de poursuivre l'innovation et le développement de nouvelles technologies, l'industrie de la microélectronique s'intéresse fortement à l'intégration des matériaux III-V sur silicium.

Au travers de ce chapitre, nous commencerons par présenter les propriétés des matériaux III-V, leurs applications et les raisons qui poussent à vouloir les intégrer sur silicium tout en mettant en évidence les problématiques liées à cette intégration. Suite à cela, nous passerons en revue les différentes stratégies développées afin de s'affranchir de ces verrous et nous finirons ce chapitre par une présentation de l'objectif de cette thèse.

1.1 Propriétés des matériaux III-V

Les matériaux III-V sont des alliages obtenus en associant un ou plusieurs éléments de la colonne III du tableau de Mendeleïev (figure 1.1) avec un ou plusieurs éléments de la colonne V de ce tableau.

III	IV	V
5 B 10,81	6 C 12,01	7 N 14,01
13 Al 26,98	14 Si 28,09	15 P 30,97
31 Ga 69,74	32 Ge 72,59	33 As 74,92
49 In 114,82	50 Sn 118,69	51 Sb 121,75

Figure 1. 1 Extrait des colonnes III, IV et V du tableau de Mendeleïev.

On peut les retrouver sous forme d'alliages binaires GaAs, InAs, InP, GaP ..., ternaires avec l' $\text{In}_x\text{Ga}_{1-x}\text{As}$ ou l' $\text{InAs}_x\text{P}_{1-x}$, et quaternaire avec le $\text{Ga}_x\text{In}_{1-x}\text{As}_y\text{P}_{1-y}$. L'association de ces divers éléments entre eux confère aux III-V des propriétés qui diffèrent d'un composé à un autre. Certains matériaux tels que le GaAs et l'InP existent sous forme de substrats massifs et sont couramment utilisés dans l'industrie. L'intérêt suscité par ces semiconducteurs provient de deux propriétés à savoir une structure de bandes à gap direct et une forte mobilité pour les électrons.

1.1.1 Structure de bandes à gap direct

Contrairement au silicium qui possède une structure de bandes dite à « gap indirect », de nombreux III-V possèdent une structure de bandes à « gap direct » (figure 1.2). Un matériau semiconducteur possède un « gap direct » quand le minimum de la bande de conduction (BC) correspond au maximum de la bande de valence (BV) pour le même vecteur d'onde k comme illustré dans la figure (1.2) pour le GaAs. Cependant si le minimum de la BC ne correspond pas au maximum de la BV pour le même vecteur d'onde k , on parle alors de « gap indirect » (figure 1.2).

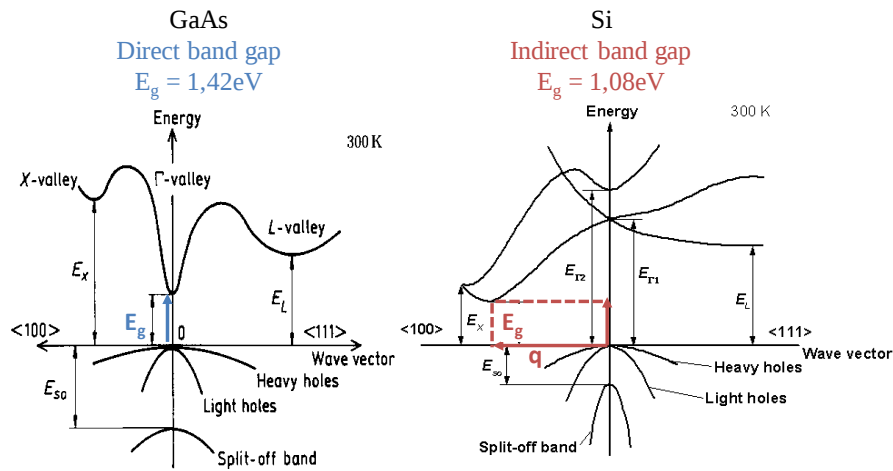


Figure 1. 2 Structure bandes du GaAs et du Si.

Pour un matériau à gap direct la relaxation d'une paire électron-trou donne lieu à la formation d'un photon dont l'énergie correspond à celle du gap (1.1).

$$\hbar\omega = E_g \quad (1.1)$$

Avec : $\hbar$ la constante de Planck

ω : la pulsation

E_g : le gap du matériau

Alors que pour un matériau à « gap indirect », il faut satisfaire la conservation de l'énergie et du vecteur d'onde k . Ceci n'est possible que si un phonon d'énergie $\hbar\omega(q)$ et de vecteur d'onde q participe à la transition. L'énergie d'un photon est définie par la relation (1.2) pour un matériau à gap indirect.

$$\hbar\omega = E_g + \hbar\omega(q) \quad (1.2)$$

De plus, la création d'une paire électron-trou est moins rapide que pour un matériau à « gap direct ». Cette propriété rend les III-V plus attractifs que le Si pour la réalisation de dispositifs optiques. La figure (1.3) montre la gamme spectrale couverte par les matériaux III-V, celle-ci s'étend de l'ultra-violet à l'infrarouge. Les matériaux binaires InP et GaAs sont majoritairement utilisés en optoélectronique comme source électroluminescente pour les fibres optiques, les LED (Light Emitting Diode) émettant dans le spectre visible et infrarouge. Ces semiconducteurs sont utilisés au sein de diverses technologies comme les écrans de télévisions, de téléphones, l'éclairage, les lecteurs de CD, DVD, blu-ray et les cellules solaires à haut rendement (multijonctions).

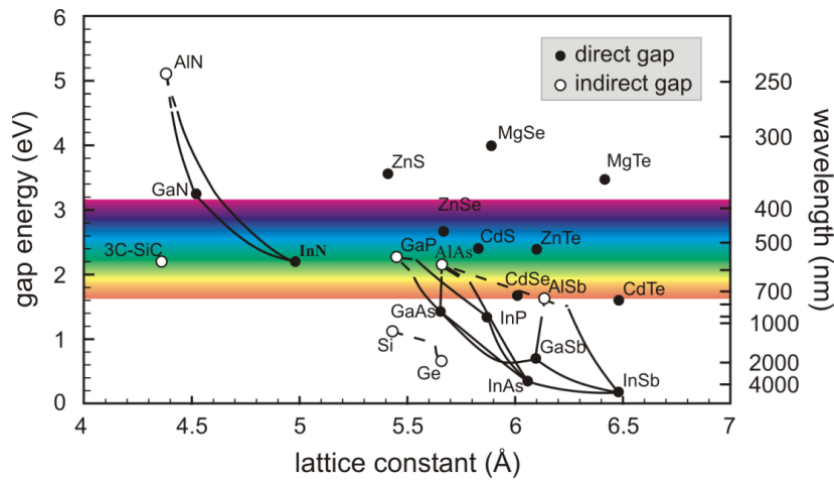


Figure 1. 3 Paramètre de maille et énergie de bande interdite des matériaux III-V.

1.1.2 Mobilité des porteurs de charge

La mobilité électronique est présentée dans la figure (1.4 (a)). On remarque que certains semiconducteurs III-V (InGaAs, InAs et InSb) possèdent des mobilités électroniques dépassant la dizaine de milliers de $\text{cm}^2.\text{V}^{-1}.\text{s}^{-1}$. A titre de comparaison avec la mobilité des électrons du silicium, ces valeurs sont 10 à 100 fois supérieures. Actuellement, cette forte mobilité des III-V est exploitée dans des transistors HEMT (High Electron Mobility Transistor) pour les applications nécessitant le fonctionnement à des fréquences élevées (micro-ondes). A travers la figure (1.4 (b)), la vitesse d'injection des électrons dans les transistors HEMT (InAs, $\text{In}_{0,53}\text{Ga}_{0,47}\text{As}$ et $\text{In}_{0,7}\text{Ga}_{0,3}\text{As}$) est comparée à celle des transistors MOSFET Si (Metal Oxyde Semiconductor Field Effect Transistor) et permet de voir qu'elle est plus importante pour les HEMT III-V que pour les MOSFET Si.

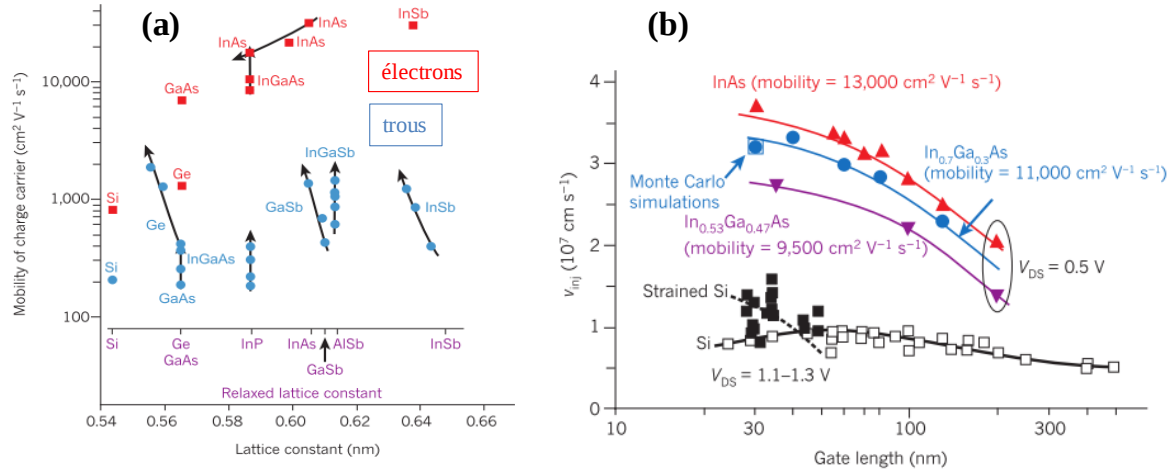


Figure 1. 4 (a) Mobilité des trous et des électrons pour différents III-V comparée avec le Si et le Ge. (b) Vitesse d'injection des électrons pour des HEMT III-V comparée au MOSFET en silicium pour différentes longueurs de grille [Del Alamo11]

Une autre propriété intéressante de ces composés par rapport au Si, est leur tenue à haute fréquence. A très fort champ électrique, la vitesse des porteurs atteint une vitesse maximale appelée « vitesse de saturation » puis au-delà d'une certaine valeur pour le champ électrique la vitesse des porteurs commence à chuter. La figure (1.5) montre ce phénomène pour l'InP et le GaAs. La réduction de la vitesse avec l'augmentation du champ électrique est due au passage d'une partie des électrons dans la vallée L puis dans la vallée X [Adachis05][Howes85]. La masse effective des électrons dans la vallée L étant plus importante que dans la vallée Γ cela induit une diminution de la vitesse des électrons et de la vitesse moyenne.

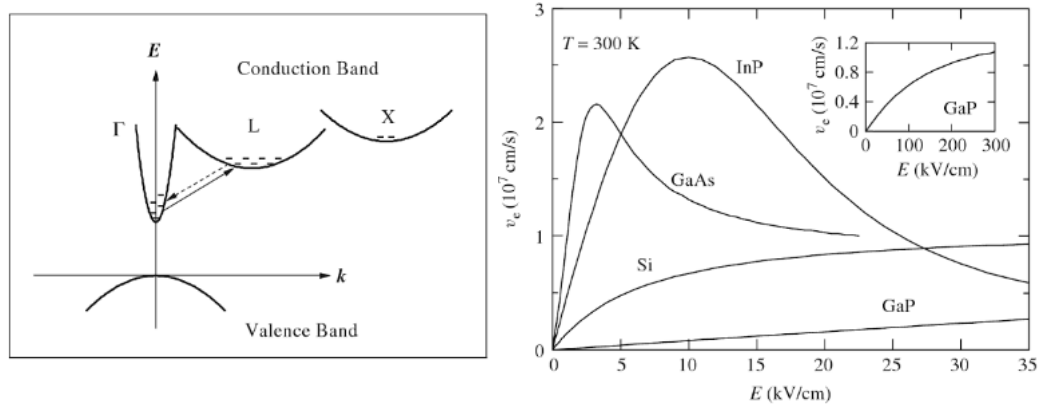


Figure 1. 5 A gauche passage des électrons pour le GaAs de la vallée Γ vers la vallée L pour un fort champ électrique. A droite, évolution de la vitesse de saturation pour le GaAs, InP, GaP et Si [Adachi05].

Cette propriété appelée « l'effet Gunn » (mobilité à différentielle négative) couplée à la forte mobilité électronique du GaAs et de l'InP permet la réalisation de HEMT fonctionnant jusqu'à 300 GHz. Ces transistors sont principalement utilisés dans les systèmes de communication sans fil tel que le WIFI, le bluetooth, les réseaux mobiles (1G, 2G, 3G, 4G et prochainement 5G) ainsi que dans applications militaires (radars et satellites).

Au cours de cette partie nous avons mis en avant les propriétés des matériaux III-V et montré qu'ils sont présents dans diverses technologies que nous utilisons quotidiennement. Par conséquent une question nous vient à l'esprit 'pourquoi cherchons nous à intégrer ces matériaux sur silicium ?' La réponse à cette question sera apportée au cours de la partie suivante.

1.2 Pourquoi vouloir intégrer les matériaux III-V sur silicium ?

Au cours de cette partie, nous allons mettre en évidence l'intérêt de l'intégration des matériaux III-V sur silicium.

1.2.1 Interconnexions optiques

L'une des conséquences du développement des technologies numériques est l'évolution du volume de données échangées au sein d'un circuit intégré et à travers le monde. Ceci est dû à l'augmentation de la puissance de calcul des processeurs, à la fonctionnalisation des circuits intégrés, au développement d'internet, des applications sur mobiles, des réseaux sociaux ou encore des objets connectés (IoT) (figure 1.6).

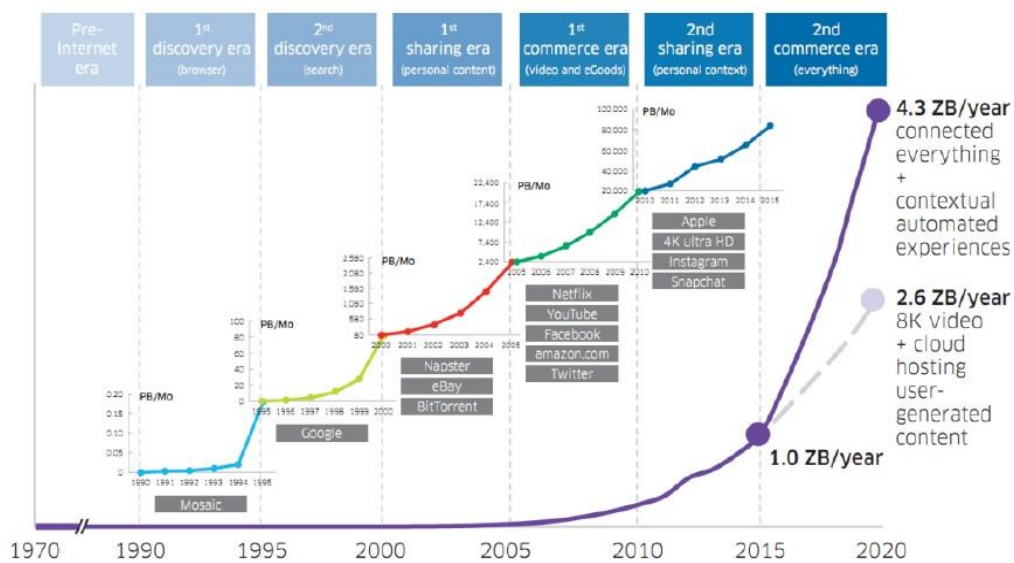


Figure 1. 6 Evolution du trafic de l'information depuis 1970 avec une projection pour 2020 [Weldon16].

Avec l'augmentation de la demande globale en bande passante, les interconnexions électriques qui assuraient auparavant le transfert de l'information pour les réseaux télécoms ont été remplacées par des interconnexions optiques depuis les années 80 pour les applications longue distance (>10 km). La raison pour cela est que les interconnexions électriques souffrent de pertes de l'information d'environ 10 dB/km. Ces pertes liées à l'effet Joule induisent une atténuation du signal, des problèmes de latence et l'augmentation de la puissance dissipée du circuit. Par conséquent, afin de palier ces limitations, les efforts d'ingénierie ont conduit au remplacement des interconnexions électriques par des lasers à semiconducteurs et des fibres optiques car le transport de l'information est plus rapide et souffre de moins de pertes. En effet, avec les lasers et les fibres optiques la perte du signal est

de 0,22 dB/km pour un fonctionnement entre 1,3 μm et 1,55 μm (figure (1.7)) et les débits d'informations sont de l'ordre de 13 Tb/s sur 2500 km contre seulement 150 Mb/s sur 200 m pour les interconnexions électriques.

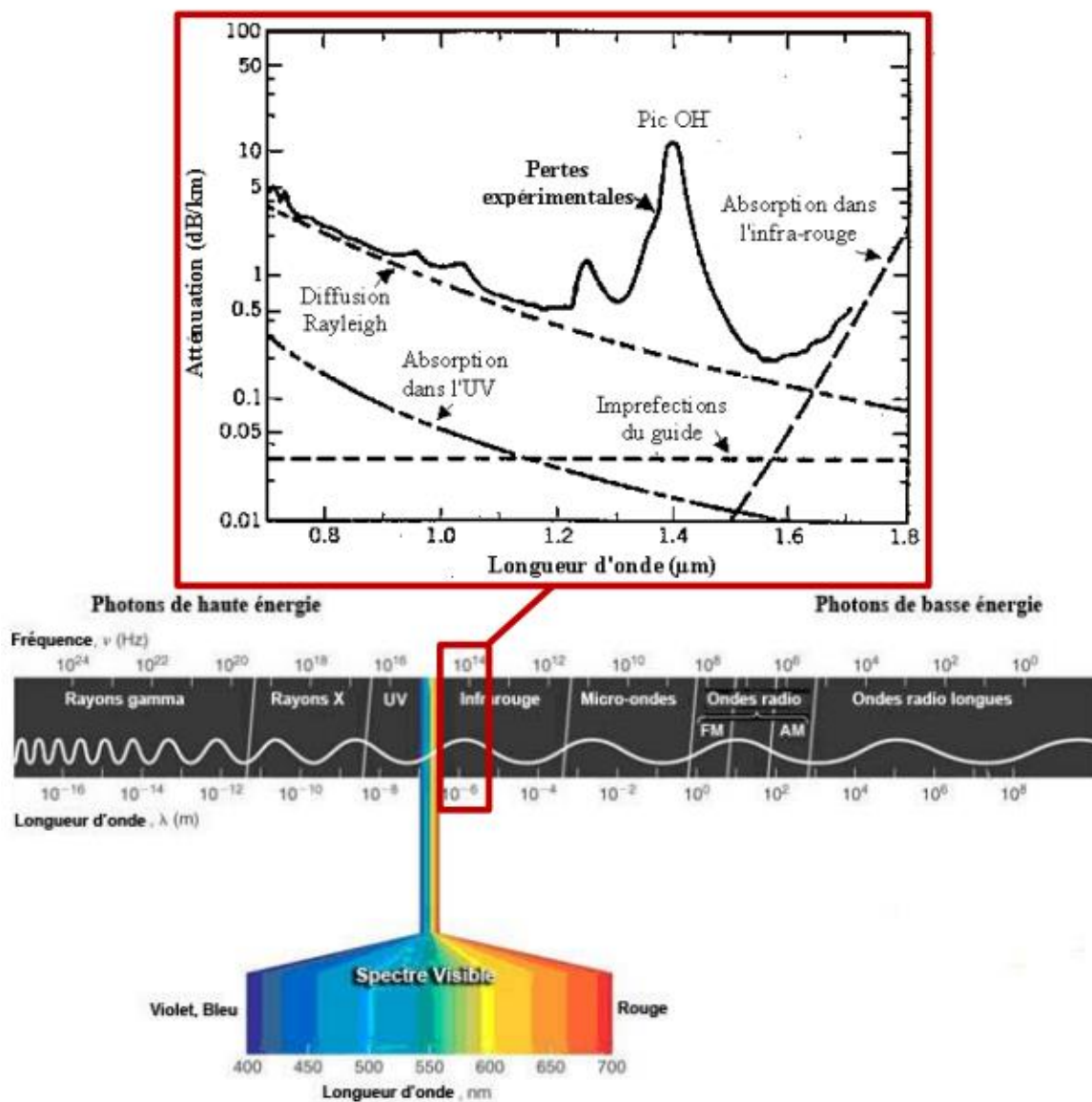


Figure 1. 7 Evolution de l'atténuation du signal en fonction de la longueur d'onde [Levaufre16].

Toutefois en ce qui concerne les petites et moyennes distances (<10 m), le transfert de l'information est toujours assuré par les interconnexions électriques (figure 1.8). Cette décision a été prise car les technologies optiques actuelles sont rentables pour les liaisons télécoms d'une distance supérieure à 10 m.

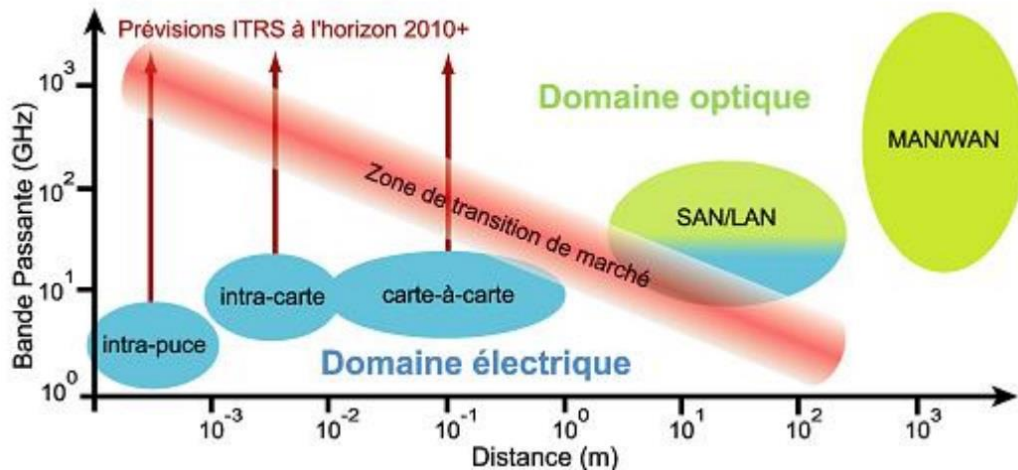


Figure 1. 8 Présentation du marché des interconnexions électriques et optiques.

Cependant à cause de l'évolution des technologies, de la mutation de nos réseaux de communications et des prochains besoins en bande passante (figure (1.6)), les experts de l'ITRS préconisent de remplacer les interconnexions électriques des circuits intégrés par des interconnexions optiques à base de III-V afin d'éviter les problèmes de latence, de pertes du signal et de forte puissance dissipée qui apparaîtront à cause des futurs débits d'informations à gérer. Par conséquent afin de pouvoir opérer ce remplacement, il est envisagé d'intégrer directement les matériaux III-V (GaAs, InAs, InGaAs, InP et InGaAsP) sur la plateforme silicium afin de réaliser par la suite des lasers fonctionnant entre 1,3 μm et 1,5 μm . Ces longueurs d'onde ont été choisies car elles permettent d'avoir respectivement une dispersion chromatique nulle et une atténuation minimum à ces longueurs d'ondes.

1.2.2 Enjeux écologique et économique

Outre l'aspect photonique, l'intégration des matériaux III-V sur silicium serait une solution pour produire des substrats III-V abordables et de grandes tailles. En effet, du fait de la rareté du gallium, de l'indium, ou bien encore de l'arsenic, les substrats de III-V commercialisés sont onéreux et disponibles uniquement en petites dimensions contrairement à ceux en silicium. A titre d'exemple, un substrat d'un diamètre de 300 mm de silicium vaut 25 dollars tandis qu'un substrat de GaAs avec un diamètre de 100 mm vaut environ 200 dollars. De plus, une étude menée par des chercheurs de l'université de Yale a montré que certains éléments couramment utilisés dans nos technologies tels que l'indium (In), le gallium (Ga), l'arsenic (As) ou encore l'antimoine (Sb) risquaient de ne plus être disponibles dans le futur (figure 1.9). Une pénurie de ces éléments aurait pour effet d'induire une hausse significative du prix de vente des substrats de GaAs et d'InP commercialisés. Par conséquent, afin d'éviter la pénurie des ressources naturelles nécessaires à la fabrication des substrats III-V, l'intégration des semiconducteurs III-V sur silicium est une solution.

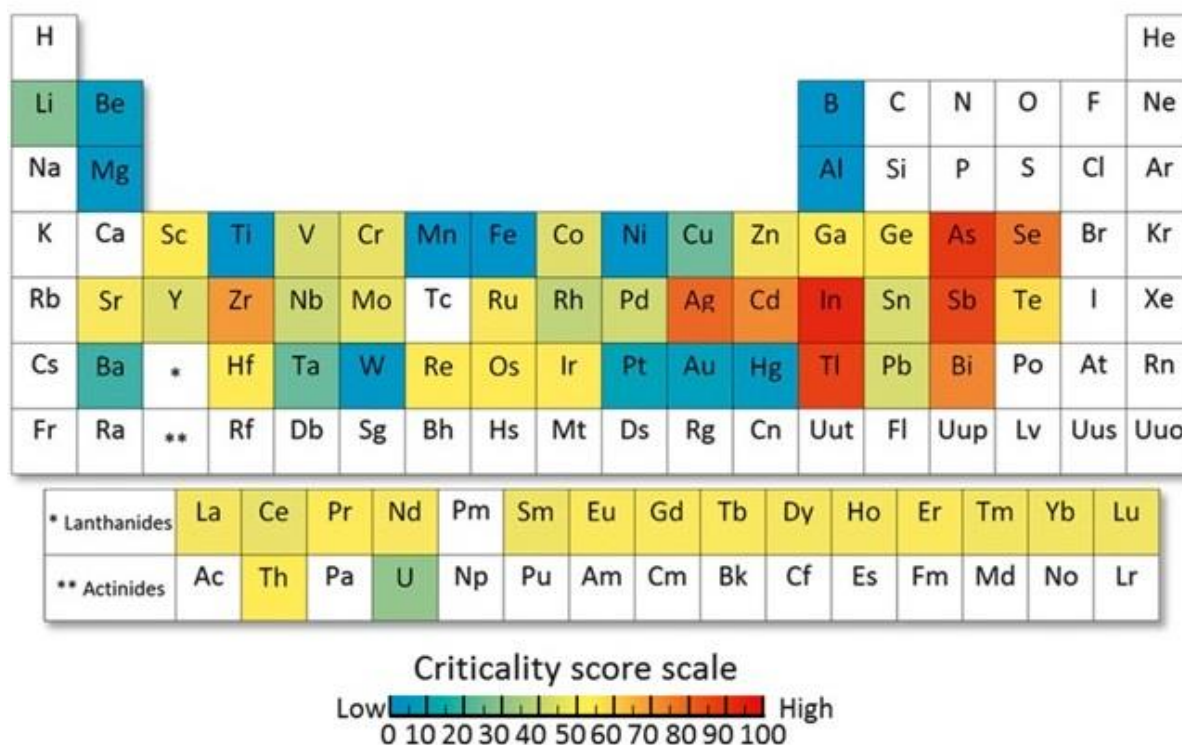


Figure 1. 9 Tableau périodique des éléments mettant en avant les difficultés à fournir certains éléments [Graedel15].

1.3 Verrous technologiques à surmonter pour permettre la réalisation de composants III-V sur silicium

Afin de réaliser des composants photoniques ou radiofréquences à base de matériaux III-V performants sur silicium, divers verrous technologiques propres à chaque technologie doivent être franchis. Cependant trois de ces verrous sont communs à ces deux types de composants :

- Epitaxier un matériau III-V de bonne qualité sur silicium
- Former des contacts (métal/semiconducteur) avec une faible résistivité
- Respecter le budget thermique pour la croissance et le dopage des matériaux

Dans la suite de cette partie, nous discuterons de chacun de ces verrous en détail.

1.3.1 Problématique de l'épitaxie de matériaux III-V sur Si

L'intégration des matériaux III-V sur silicium représente un challenge en raison des nombreux défauts générés durant l'épitaxie. Ces défauts sont induits par des différences de propriétés intrinsèques entre le silicium et le III-V. Dans cette partie, nous mettrons en avant ces différences et leurs impacts sur la croissance du III-V. Celles-ci se divisent en trois catégories : la différence de coefficient de dilatation thermique, de paramètre de maille et de polarité.

Différence de coefficient de dilatation thermique : Les III-V possèdent un coefficient de dilatation thermique différent de celui du silicium. Par exemple le GaAs, l'InAs, et l'InP possèdent respectivement un coefficient de dilatation thermique de $5,73 \times 10^{-6} \text{ }^{\circ}\text{C}^{-1}$, $4,52 \times 10^{-6} \text{ }^{\circ}\text{C}^{-1}$ et $4,60 \times 10^{-6} \text{ }^{\circ}\text{C}^{-1}$ tandis que pour le silicium celui-ci est de $2,6 \times 10^{-6} \text{ }^{\circ}\text{C}^{-1}$. Cette différence a tendance à induire des contraintes au sein du matériau épitaxié lorsqu'il est chauffé et refroidi. Les épitaxies de III-V se faisant généralement à haute température, lors de la phase de refroidissement des contraintes en tension se forment dans le matériau déposé. Cela se traduit par une augmentation de l'énergie élastique stockée par le matériau (relation 1.3). Si ces contraintes sont trop importantes, elles peuvent induire une déformation du substrat le rendant ainsi inutilisable par les robots des équipements [Zhu09]. Outre la courbure des substrats, des fissures peuvent aussi se produire comme le montre la figure (1.10) pour une énergie élastique très importante. Ces fissures sont à éviter car elles dégradent les propriétés du matériau et par conséquent les performances d'un dispositif.

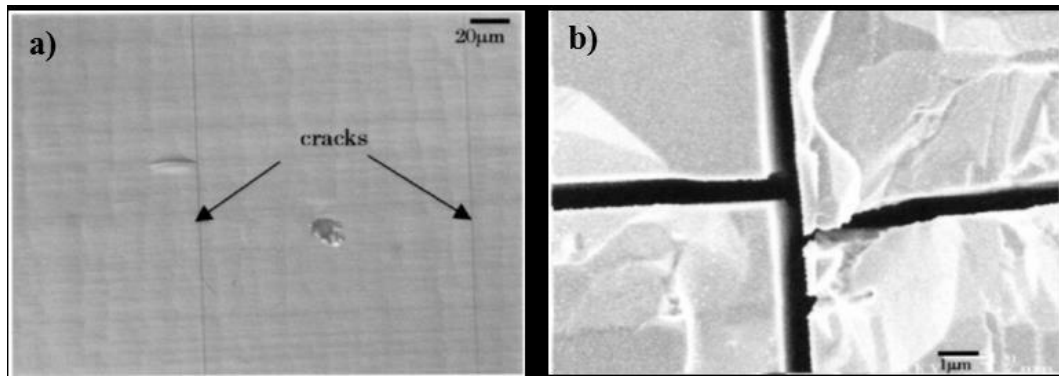


Figure 1. 10 Fissures générées pour des couches de GaAs (a) de 2,8 μm (b) 8 μm [Yang03].

L'énergie élastique est définie par la relation (1.3).

$$E_e = 2t^2 G \frac{(1-\nu)}{(1+\nu)} f^2 \quad (1.3)$$

Avec t : L'épaisseur de la couche épitaxiée
 G : Le module de cisaillement de la couche
 ν : Le coefficient de poisson de la couche
 f : La déformation de la couche

Afin de déterminer l'épaisseur maximale qu'il est possible de déposer avant l'apparition de fissures, on considère l'énergie de formation d'une fissure (E_c) comme le double de l'énergie de surface (E_s) d'un plan où apparaissent les dislocations, que multiplie l'épaisseur t de la couche (relation (1.4)).

$$E_c = 2tE_s \quad (1.4)$$

Par exemple pour le GaAs, les fissures apparaissent selon le plan (110) [Messmer81].

En faisant une égalité entre les relations (1.3) et (1.4), on peut déterminer l'épaisseur maximale t_c (1.5):

$$t_c = \frac{E_s(1 - \nu)}{G(1 + \nu)f^2} \quad (1.5)$$

f représente la déformation induite par la différence de coefficient de dilation thermique entre le III-V et le silicium sur la gamme de température qui nous intéresse. Elle s'exprime selon la relation (1.6).

$$f = (\alpha_{III-V} - \alpha_{Si})\Delta T \quad (1.6)$$

L'expression montre que l'épaisseur maximale que l'on peut déposer avant l'apparition des fissures diminue avec l'augmentation de l'écart entre la température de dépôt et celle à laquelle l'empilement refroidit en fin d'épitaxie. Dans le GaAs, des fissures apparaissent pour des croissances de 3 μm à 5,5 μm quand la croissance se passe entre 500°C et 700°C.

Différence de paramètre de maille : L'un des paramètres importants en ce qui concerne l'épitaxie de deux matériaux différents est la différence de paramètre de maille ($\frac{\Delta a}{a}$) entre ces deux matériaux (figure 1.11 (a)). Elle est définie par la relation (1.7) :

$$\frac{\Delta a}{a} = \frac{a_M - a_S}{a_S} \quad (1.7)$$

Avec a_M : Le paramètre de maille du matériau déposé

a_S : Le paramètre de maille du substrat

Lors de la croissance d'un matériau A sur un matériau B, la contrainte générée par la différence de paramètre de maille modifie le paramètre de maille du matériau A dans le plan ($a_{A//}$) afin de s'adapter à celui du substrat durant les premiers instants de la croissance. Cela produit une augmentation ou une diminution du paramètre de maille du matériau déposé dans la direction normale au plan de croissance ($a_{A\perp}$). On parle dans ce cas de croissance pseudomorphique (figure 1.11 (b)). A cet instant, le matériau A est contraint. Il peut être en compression si $a_A > a_B$ ou en tension si $a_A < a_B$. A mesure que la couche déposée sur le substrat s'épaissit, l'énergie élastique emmagasinée par le matériau évolue jusqu'à une énergie critique. Lorsque celle-ci est dépassée, des dislocations apparaissent dans le matériau afin de relâcher la contrainte. Cette relaxation permet au matériau de reprendre son paramètre de maille (figure 1.11 (c)). Le point de non-retour avant l'apparition des dislocations est appelé l'épaisseur critique (h_c) et s'exprime selon la relation (1.8) [Matthews75].

$$h_c = \frac{b}{8\pi(1+\nu)\frac{\Delta a}{a}} \left(\ln\left(\frac{h_c}{b}\right) + 1 \right) \quad (1.8)$$

Avec b : La norme du vecteur de Burgers de la dislocation

ν : Le coefficient de poisson du matériau épitaxié

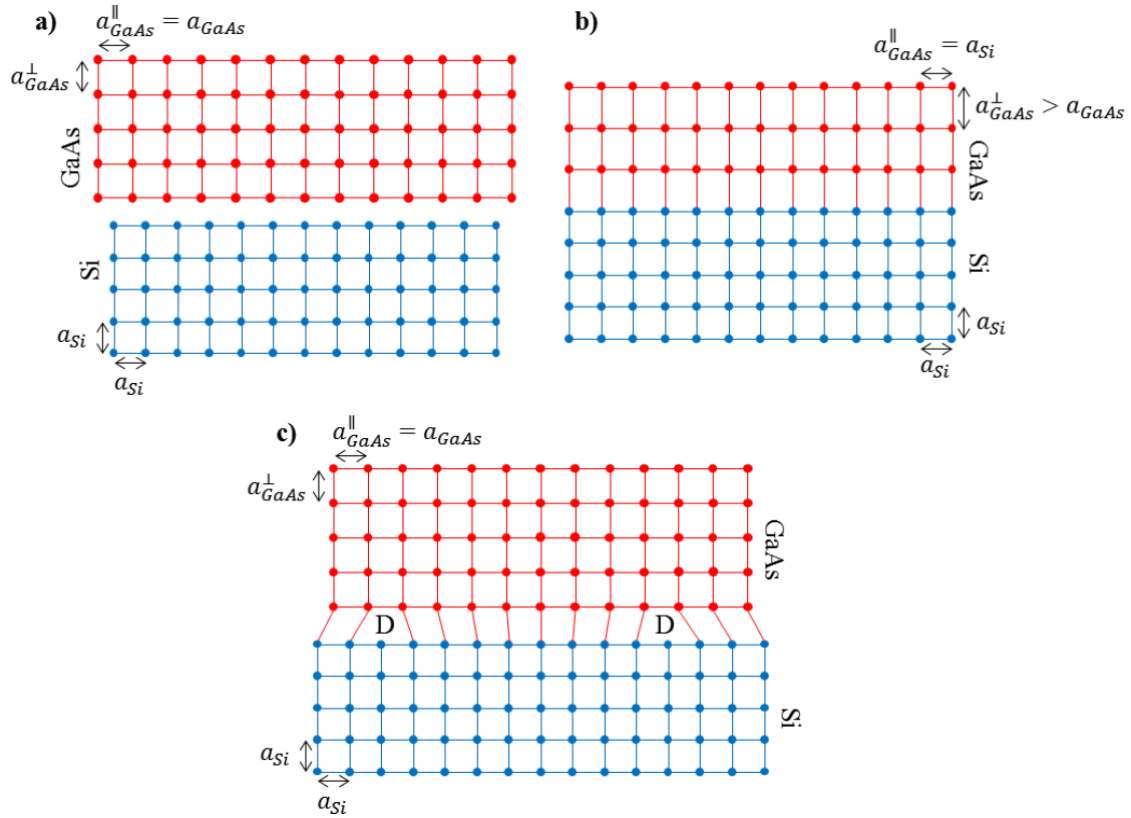


Figure 1. 11 Représentation schématique de la croissance GaAs sur silicium à différentes étapes. (a) Matériaux massifs pris individuellement. (b) Croissance pseudomorphique ($h < h_c$). (c) Croissance couche relaxée ($h > h_c$).

Les matériaux tels que le GaAs, l' $\text{In}_{0,53}\text{Ga}_{0,47}\text{As}$, l'InP, l'InAs et le GaSb sont par exemple soumis à une compression lors de la croissance sur silicium car ils ont un paramètre de maille supérieur à celui du silicium. A titre d'exemple, la différence de paramètre de maille de ces matériaux avec le silicium est de 4%, 8%, 8%, 12%, 13% respectivement pour les systèmes GaAs/Si, $\text{In}_{0,53}\text{Ga}_{0,47}\text{As}/\text{Si}$, InP/Si, InAs/Si et GaSb/Si. Dans le cas du système GaAs sur silicium, la relation (1.8) donne une épaisseur critique inférieure au nanomètre. Ces dislocations tout comme les fissures sont des défauts dont on cherche à s'affranchir car ils agissent comme des centres de diffusion et de recombinaison non radiatifs [Fang90]. Ce comportement contribue à la diffusion des porteurs de charge et à la dégradation des propriétés intrinsèques du matériau [Fang90]. Ces dislocations présentent la particularité de pouvoir se propager au sein de la couche épitaxiée jusqu'à la surface ainsi qu'à travers un empilement de différentes couches. Une épitaxie standard de GaAs sur silicium génère une densité de dislocations d'environ 10^9 cm^{-2} pour une épaisseur de 100 nm [Yamaguchi91]. Ceci représente une différence de 5 ordres de grandeur avec un substrat massif commercial de GaAs (10^4 cm^{-2}). Il est donc nécessaire de réduire drastiquement la densité de ces défauts pour pouvoir espérer intégrer ces matériaux sur silicium.

La figure (1.12) montre un modèle reliant l'évolution de la densité de dislocations dans le GaAs en fonction de l'épaisseur. A travers cette figure on remarque que pour atteindre une densité équivalente à celle des substrats massifs, une épaisseur supérieure à 10 μm est

nécessaire. Or, la croissance de couches épaisses de plusieurs microns est limitée par la formation des fissures.

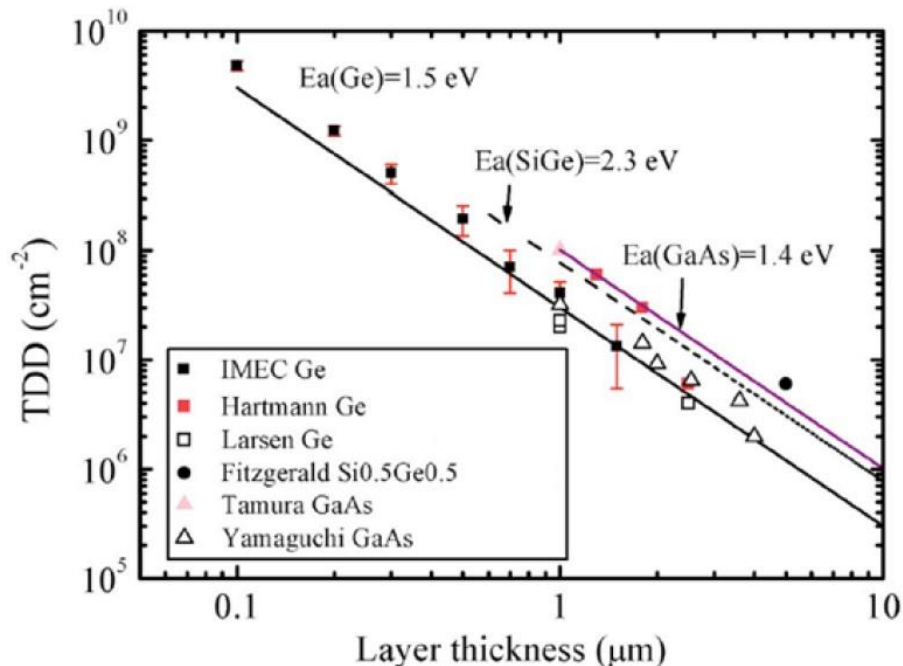


Figure 1. 12 Evolution de la densité des dislocations (TDD) en fonction de l'épaisseur du GaAs sur Si [Wang09].

Différence de polarité : Au niveau cristallographie, une grande partie des matériaux III-V possèdent une structure cristallographique de type Zinc-Blende. Dans cette configuration les atomes III et V occupent chacun un sous-réseau décalé de $a[1/4, 1/4, 1/4]$. Le silicium lui possède une structure de type diamant. Cette structure est équivalente à la structure Zinc-Blende sauf que celle-ci est uniquement composée d'un seul type d'atome. Les deux structures sont représentées figure (1.13)

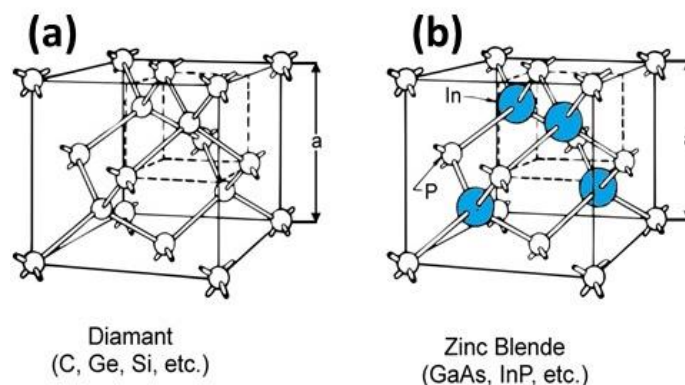


Figure 1. 13 Structure cristallographique (a) Diamant (b) Zinc Blende.

En raison de la présence de deux atomes différents dans la structure cristallographique d'un III-V, la croissance de ces matériaux se déroule selon un dépôt successif de monocouches d'éléments III et V. Dans un cas parfait où l'on possède une surface de silicium plane, l'épitaxie donne lieu à un empilement de type ABABABAB... où A représente une monocouche d'un élément et B une monocouche de l'autre élément (figure 1.14 (a)). Toutefois dans la pratique, la surface du silicium est composée de marches monoatomiques

(figure 1.14 (b)). Lors de la croissance du III-V sur une telle surface, le passage d'une marche monoatomique à une autre induit une rupture de la continuité des monocouches déposées. Cela entraîne la formation de liaisons homoatomiques III-III et/ou V-V.

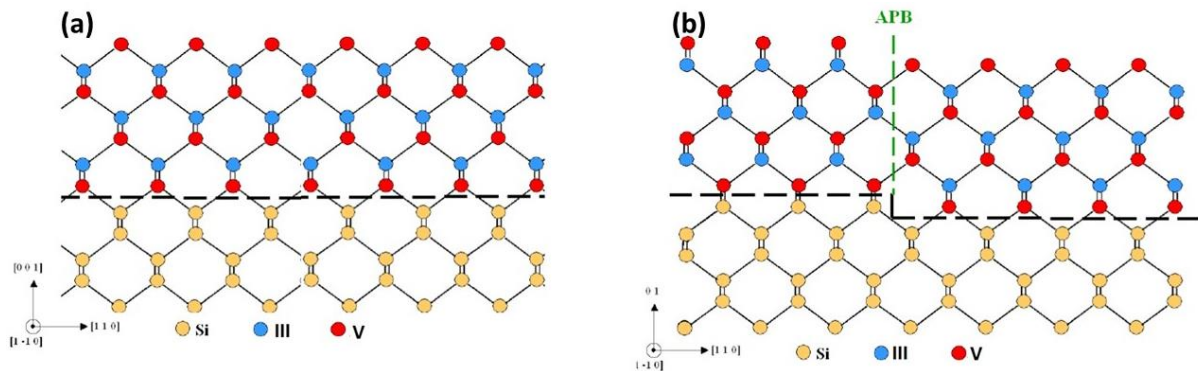


Figure 1. 14 Croissance de GaAs (a) sur une surface de silicium idéale. (b) sur une surface présentant des marches monoatomiques [Chriqui05].

Ces liaisons appelées parois d'antiphase (APB pour antiphase boundaries en anglais) sont nuisibles à la bonne qualité cristalline du III-V. En effet, ces liaisons agissent comme des centres de recombinaisons non-radiatifs pour les porteurs [Fang90]. De plus, elles peuvent induire un dopage non intentionnel du matériau ce qui modifie ses propriétés intrinsèques. Pour finir, ces défauts peuvent se propager de l'interface III-V/Si à la surface du composé III-V entraînant la formation de sillons de quelques nanomètres de profondeur à la surface (figure 1.15).

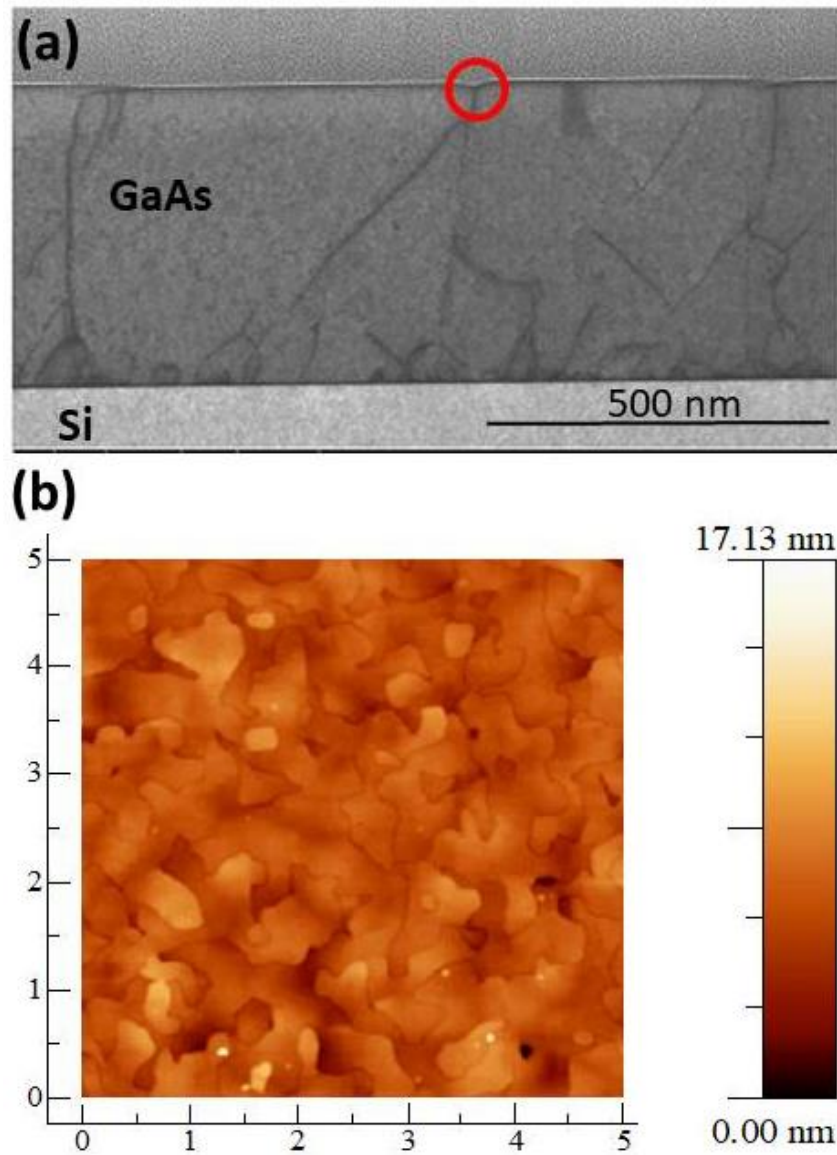


Figure 1. 15 (a) Image FIB-STEM d'une coupe de GaAs épitaxié sur Si. (b) Image AFM 5x5 um de la surface d'un GaAs sur Si montrant des sillons provoqués par des parois d'antiphase.

Une solution envisagée pour s'affranchir des parois d'antiphase est de faire la croissance sur un substrat de silicium ayant des marches non plus monoatomiques mais biatomiques. Avec ce type de marche, il a été montré que la croissance était exempte de parois d'antiphase (figure 1.16) car les éléments III et V n'intègrent pas le même sous-réseau.

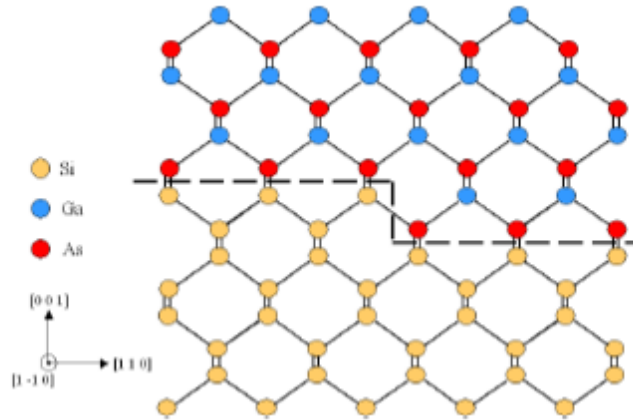


Figure 1. 16 Croissance du GaAs sur une surface de silicium avec des marches biatomiques [Chriqui05].

Les substrats de silicium dit désorientés sont fréquemment utilisés pour générer des marches biatomiques et ainsi faire croître les composés III-V sans parois d'antiphase [Bolkhovityanov08][Deppe87][Choi91]. Ces substrats possèdent une surface qui forme un angle θ de 4° à 6° avec le plan (100). La largeur des terrasses qui séparent deux marches atomiques est donnée par la relation (1.9).

$$L = \frac{a}{4\tan(\theta)} \quad (1.9)$$

Avec L : La largeur de la terrasse

a : Le paramètre de maille du matériau

θ : L'angle formé avec le plan (100)

Un traitement thermique avant la croissance permet également la formation des marches biatomiques sur ces substrats. Cependant il n'est pas prévu de les utiliser car ils ne sont pas standards dans l'industrie de la microélectronique.

1.3.1.1 Stratégies possibles pour l'intégration de III-V sur silicium

Nous venons de voir que l'intégration des semiconducteurs III-V sur silicium nécessite de pouvoir réaliser une épitaxie de bonne qualité. Afin de s'affranchir des contraintes citées plus haut différentes stratégies de croissance ont été développées. Celles-ci peuvent être classées en deux catégories à savoir : la croissance pleine plaque et la croissance sélective.

1.3.1.1.1 Croissance pleine plaque

Dans le cas d'une croissance pleine plaque, 3 approches sont possibles :

- L'épitaxie sur Si en utilisant des couches tampons aussi appelées « buffer »
- L'épitaxie directe sur Si en suivant un procédé de croissance en deux étapes
- Le report d'une épitaxie de III-V sur Si par collage

1.3.1.1.2 Croissance via des couches tampons

Afin d'adapter la différence de paramètre de maille entre le III-V et le Si, il est possible d'utiliser des matériaux dont le paramètre de maille se situe entre celui du III-V et du Si. Ces couches appelées couches tampons permettent de réduire la densité de dislocations formée dans le matériau d'intérêt. Elles peuvent être classées en deux catégories : celles avec un paramètre de maille constant et celles dont le paramètre de maille peut évoluer.

Couches tampons à composition constante : Dans la littérature, le germanium est souvent utilisé en tant que couche tampon pour la croissance de GaAs. En effet, ce matériau est un matériau de choix car il possède le même paramètre de maille que le GaAs et un coefficient de dilatation thermique proche de celui du GaAs. La figure (1.17) présente la croissance de GaAs d'une épaisseur de 400 nm sur une couche tampon de germanium de 2 μm réalisée par D. Choi et al [Choi09]. Un substrat de silicium désorienté de 4° est utilisé afin d'obtenir un matériau sans parois d'antiphase. Au travers de cette publication les auteurs ne donnent aucune valeur en ce qui concerne la densité de dislocations. Toutefois avec cette approche, ils obtiennent de la photoluminescence pour des puits quantiques $\text{In}_{0,2}\text{Ga}_{0,8}\text{As}$ (10 nm) similaire à celle obtenue pour une croissance sur substrat GaAs.

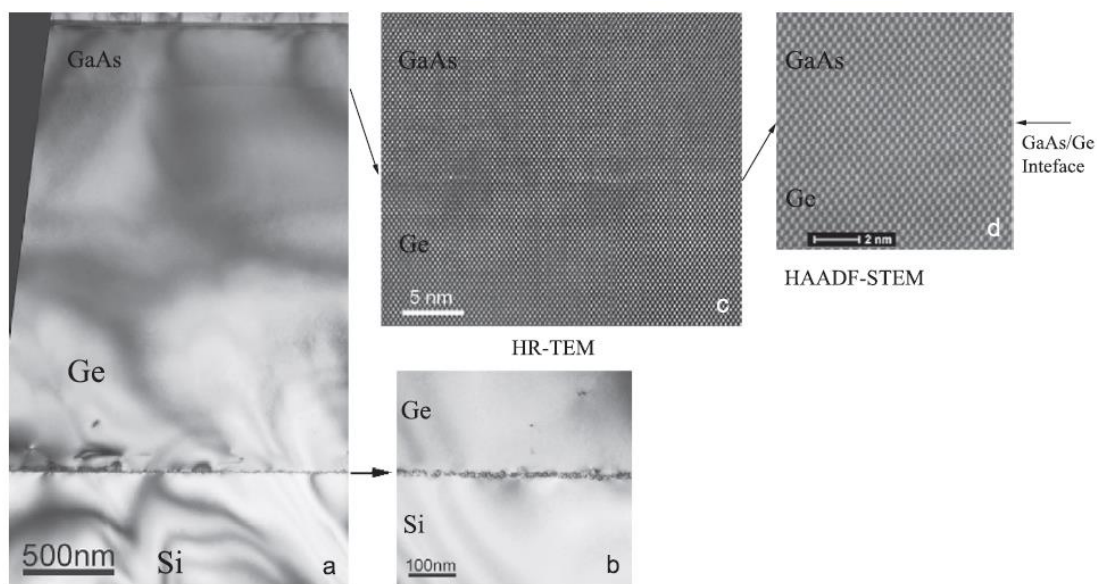


Figure 1. 17 Couche de GaAs épitaxié sur silicium désorienté de 4° avec une couche tampon en germanium [Choi09].

Un autre exemple est présenté figure (1.18). Cette fois il s'agit de la croissance d' $\text{In}_{0,53}\text{Ga}_{0,47}\text{As}$ sur un substrat de silicium. Afin d'adapter la différence de paramètre de maille entre les deux matériaux, les auteurs ont utilisé un empilement InP (460 nm)/ GaAs (380 nm) en tant que couche tampon. Dans cette publication, la désorientation du substrat n'est pas précisée toutefois l' $\text{In}_{0,53}\text{Ga}_{0,47}\text{As}$ épitaxié a une épaisseur de 230 nm et possède une mobilité électronique équivalente à celle des épitaxies directes sur substrat InP (figure 1.18). La densité de dislocations des matériaux épitaxiés est de 10^9 cm^{-2} [Lin14].

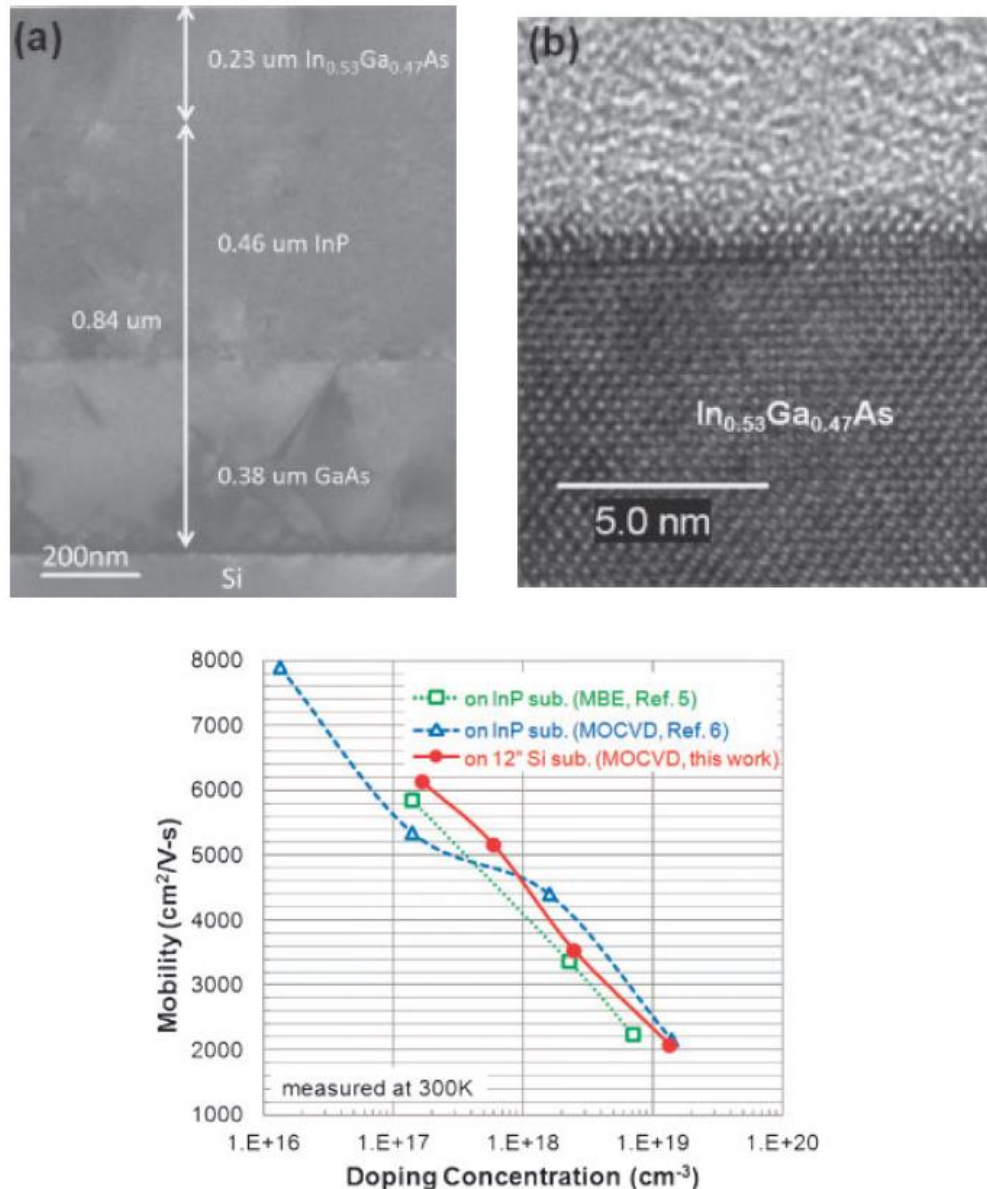


Figure 1. 18 Croissance d'une couche d' $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ sur silicium avec comme couche tampon un empilement InP/GaAs [Lin14].

Couches tampons à composition variable : Les couches tampons peuvent aussi être réalisées à l'aide d'alliage dont on fait varier la composition afin de se rapprocher du paramètre de maille de la couche d'intérêt. Cela permet d'obtenir une relaxation du matériau tout en réduisant l'apparition des dislocations. On peut retrouver dans la littérature l'utilisation des alliages suivants : GaAsP [Olson86][Takagi95][Tsuji04], SiGe [Luo07][Carlin00][Carlin00][Ting00][Carlin01] pour la croissance du GaAs sur silicium ou encore InGaAs [Papanicolaou92][Gocalinska16] et InAlAs [Hill0][Datta07][Takagi17] pour la croissance d'InGaAs sur silicium.

Le SiGe en tant que couche tampon est fortement utilisé dans la littérature pour la croissance du GaAs. Les couches obtenues avec cette approche sont couramment employées pour les applications comme le photovoltaïque [Carlin00][Carlin00][Ting00][Carlin01]. En effet, les propriétés de ces couches sont proches de celles épitaxiées sur des substrats GaAs. On

peut citer par exemple la publication de J. A. Carlin et al **[Carlin01]**. Au travers de ces travaux ils obtiennent une couche de GaAs avec une densité de dislocations de 10^6 cm^{-2} en utilisant une couche tampon en SiGe de $10 \mu\text{m}$ (figure 1.19). Ils s'affranchissent des parois d'antiphases avec des substrats de silicium désorientés de 6° .

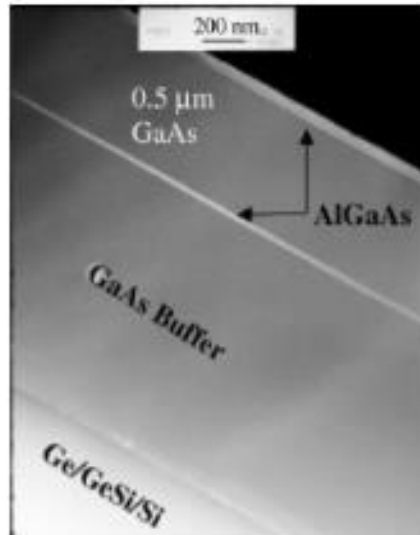


Figure 1. 19 Croissance de GaAs sur Si (a) avec un buffer graduel en SiGe de $10\mu\text{m}$ d'épaisseur. (b) avec une couche tampon en SiGe [Carlin01].

Un exemple de croissance d'InGaAs en utilisant une couche tampon en InAlAs sur un substrat désorienté de 4° est montré figure (1.20) **[Datta07]**. Dans ce papier les auteurs ont réalisé un transistor avec un canal fait avec des puits quantiques d' $\text{In}_{0,7}\text{Ga}_{0,3}\text{As}$. La croissance commence par un dépôt de $2 \mu\text{m}$ de GaAs puis $1,2 \mu\text{m}$ d'InAlAs est déposé en faisant varier sa concentration pour être en accord de maille avec l'InGaAs. Avec ces couches tampons, ils ont montré que des transistors fabriqués sur silicium avaient une mobilité électronique comparable à des transistors fabriqués sur des substrats GaAs et InP (figure 1.20).

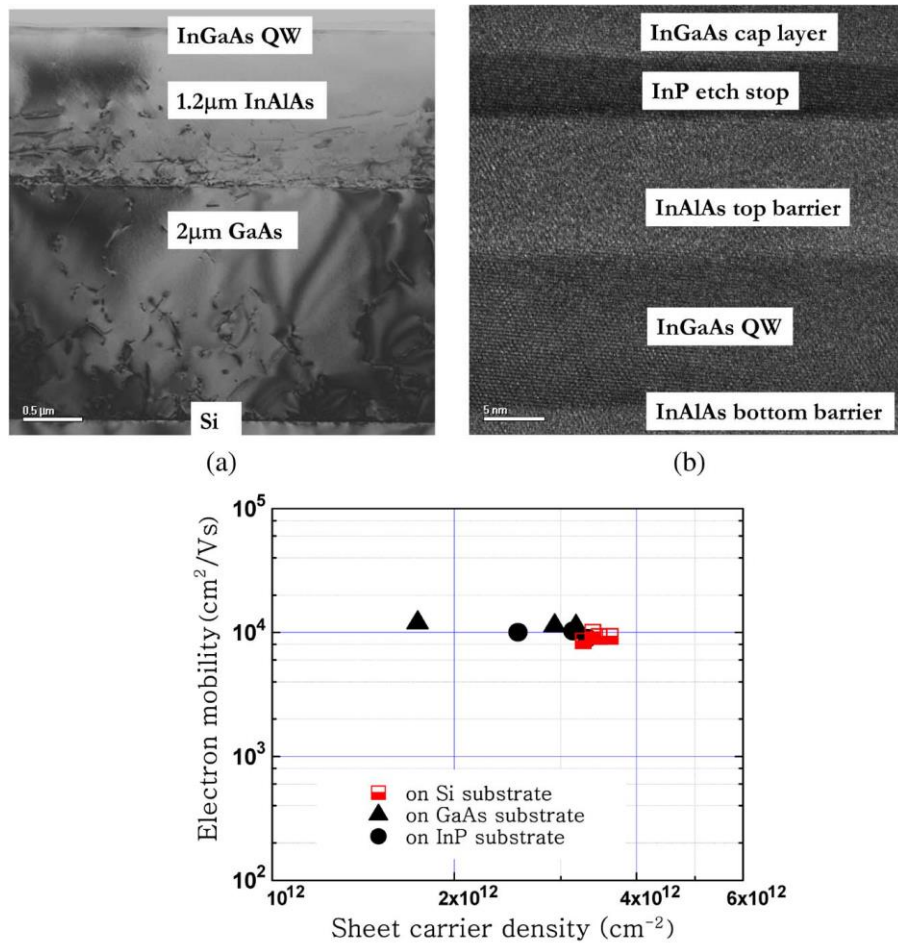


Figure 1. 20 Croissance d'InGaAs sur silicium désorienté de 4° à l'aide d'une couche tampon en In_xAl_{1-x}As [Datta07].

De manière générale, l'utilisation de couches tampons est une solution pour réduire la densité de dislocations et obtenir des matériaux III-V avec de bonnes propriétés intrinsèques. Toutefois ce type de croissance nécessite de maîtriser la croissance de divers matériaux. De plus, les travaux présentés ci-dessus ont tendance à utiliser de fortes épaisseurs pour la couche tampon. Ces fortes épaisseurs peuvent induire une courbure du substrat ainsi que la formation de fissures. Pour finir, la réalisation de ces couches tampons peut nécessiter l'emploi de plusieurs équipements d'épitaxie ce qui peut complexifier la fabrication des composants et les rendre inadaptés à l'échelle industrielle

1.3.1.1.3 Croissance directe sur silicium

L'utilisation de couches tampons implique en général la croissance de couches épaisses ce qui peut induire une courbure du substrat. Dans le but de réduire les épaisseurs déposées et de s'affranchir de l'emploi de matériaux autres que le III-V, de nombreux groupes de recherche s'intéressent à la croissance directe de III-V sur silicium. Celle-ci se déroule selon un procédé dit en deux étapes. La première étape consiste à déposer à basse température une couche de nucléation puis de réaliser un second dépôt à haute température dans des conditions de croissance similaires à celle d'une homoépitaxie [Tachikawa93][Hao95][Akiyam84]. Cependant avec cette approche la densité de dislocations dans le matériau est relativement

élevée comparée à une croissance avec des couches tampons. Si on prend le cas du GaAs, elle est environ de 10^9 cm^{-2} pour une épaisseur de 100 nm (figure 1.21). Afin de réduire cette valeur, la croissance en deux étapes est associée à la pratique de recuits cyclés (TCA en anglais pour Thermal Cycling Annealing) pendant et/ou après la fin de la croissance. En effet, l'utilisation de ces recuits permet d'obtenir un matériau avec moins de défauts grâce à l'apport en énergie thermique. Cet apport en énergie active la mobilité des dislocations et favorise l'annihilation de ces défauts par recombinaison [Yamaguchi91]. En combinant croissance en deux étapes et TCA, Yamaguchi et al [Yamaguchi91] (figures 1.21) ont montré qu'à épaisseur égale le GaAs avait une densité de dislocations inférieure à un dépôt sans recuit. Dans ces travaux, ils ont obtenu une valeur de $3\text{-}5 \times 10^6 \text{ cm}^{-2}$ en pratiquant un TCA sur une couche de GaAs de 4 μm déposée sur silicium désorienté de 2° .

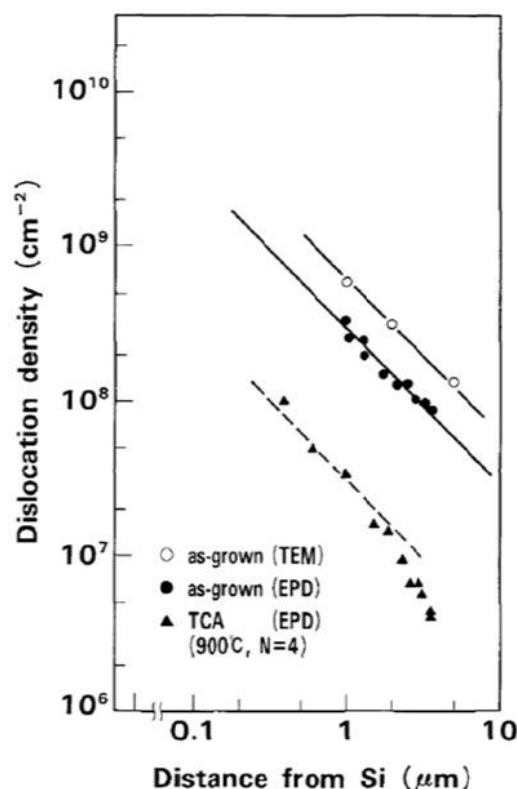


Figure 1. 21 Effet des recuits cyclés sur la densité de dislocations émergentes pour un GaAs sur Si [Yamaguchi91].

L'utilisation de filtres à dislocations (DFL en anglais pour Defects Filter layers) est aussi étudiée pour réduire la densité de dislocations [Tang14] [George15]. Ces filtres appelés aussi super réseaux sont composés d'une alternance de fines couches de matériaux contraints. Ils peuvent être réalisés par l'alternance de couches GaAs/InGaAs, GaAs/AlGaAs, GaAs/InAlAs etc. L'introduction d'un champ de contrainte au sein du matériau a pour effet de courber les dislocations, les empêchant ainsi d'atteindre la surface du matériau en favorisant leur annihilation. Un exemple de l'utilisation de ces filtres est visible figure (1.22). En utilisant des filtres à dislocations GaAs/InGaAs ou GaAs/InAlAs, les auteurs ont réussi à obtenir une couche de GaAs avec une densité de dislocations de 10^6 cm^{-2} pour une épaisseur de 3 μm [Tang14].

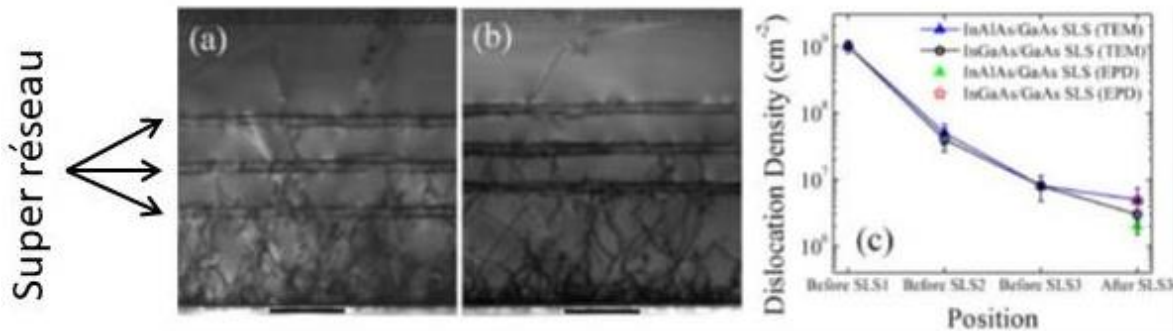


Figure 1.22 Image TEM d'une vue en coupe pour un super réseau (a) InGaAs/GaAs et (b) InAlAs/GaAs. (c) Réduction de la densité de dislocation en fonction du nombre de super réseaux [Tang14].

La croissance directe de III-V sur silicium permet de réduire l'épaisseur totale de matériau déposé sur le substrat. Par conséquent, cela limite l'apparition de la courbure du substrat et des fissures. De plus, il est possible d'obtenir des couches avec une faible densité de dislocations en utilisant un procédé de croissance en deux étapes, en utilisant des TCA ou bien des super réseaux.

1.3.1.2 Collage III-V sur silicium

Dans l'optique d'obtenir un matériau III-V exempt de défauts cristallins sur silicium, le moyen le plus efficace est d'effectuer la croissance du matériau directement sur un substrat III-V tout en étant en accord de paramètre de maille puis de le reporter sur silicium par collage. Cette technique consiste à mettre en contact deux matériaux sans ajout de matière et sans compression [Rauer14]. Elle se fait grâce aux forces de Van Der Waals, aux liaisons hydrogène et forces de capillarité. Afin de rendre le collage irréversible, un traitement thermique est pratiqué afin de changer les liaisons de Van Der Waals en liaisons covalentes, car ces liaisons ont une énergie plus élevée. Une étape importante avant de réaliser le collage est qu'une couche d'adhésion, généralement un diélectrique (SiO_2 , Al_2O_3 ou SiN par exemple) doit être déposée sur le matériau que l'on souhaite reporter car le collage direct III-V/Si n'est pas facile. Après collage, le substrat ayant servi pour la croissance du III-V est retiré par voie chimique ou mécanique. La figure (1.23) présente les différentes étapes nécessaires pour reporter sur silicium une couche d'InGaAs épitaxiée sur InP [Czornomaz13].

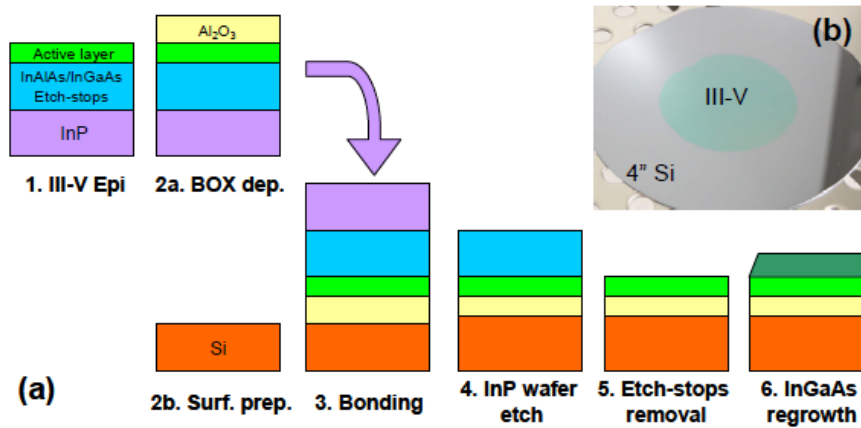


Figure 1. 23 (a) Etapes pour le report par collage d'une couche d'InGaAs sur un substrat en silicium. (b) Substrat en silicium sur lequel on a reporté un matériau III-V par collage [Czornomaz13].

L'inconvénient principal de cette technique réside dans la taille des substrats III-V reportés sur silicium ainsi que le nombre d'étapes technologiques qui doivent être effectuées. En effet, la taille du substrat III-V étant limité, les substrats Si 200 mm ou 300 mm ne seront pas exploités totalement.

La solution pour pouvoir utiliser la totalité du substrat de silicium est de réaliser la croissance des matériaux III-V sur silicium, puis de reporter l'hétéroépitaxie sur le substrat en silicium. Des chercheurs d'IBM ont montré qu'une couche d' $\text{In}_{0,53}\text{Ga}_{0,47}\text{As}$ avec une densité de dislocations de 10^{-9} cm^{-2} épitaxiée premièrement sur silicium désorienté de 6° puis reportée par collage sur silicium possédait une mobilité électronique similaire à une couche d' $\text{In}_{0,53}\text{Ga}_{0,47}\text{As}$ épitaxiée sur InP puis reportée sur silicium (figure (1.24)) [Daix14].

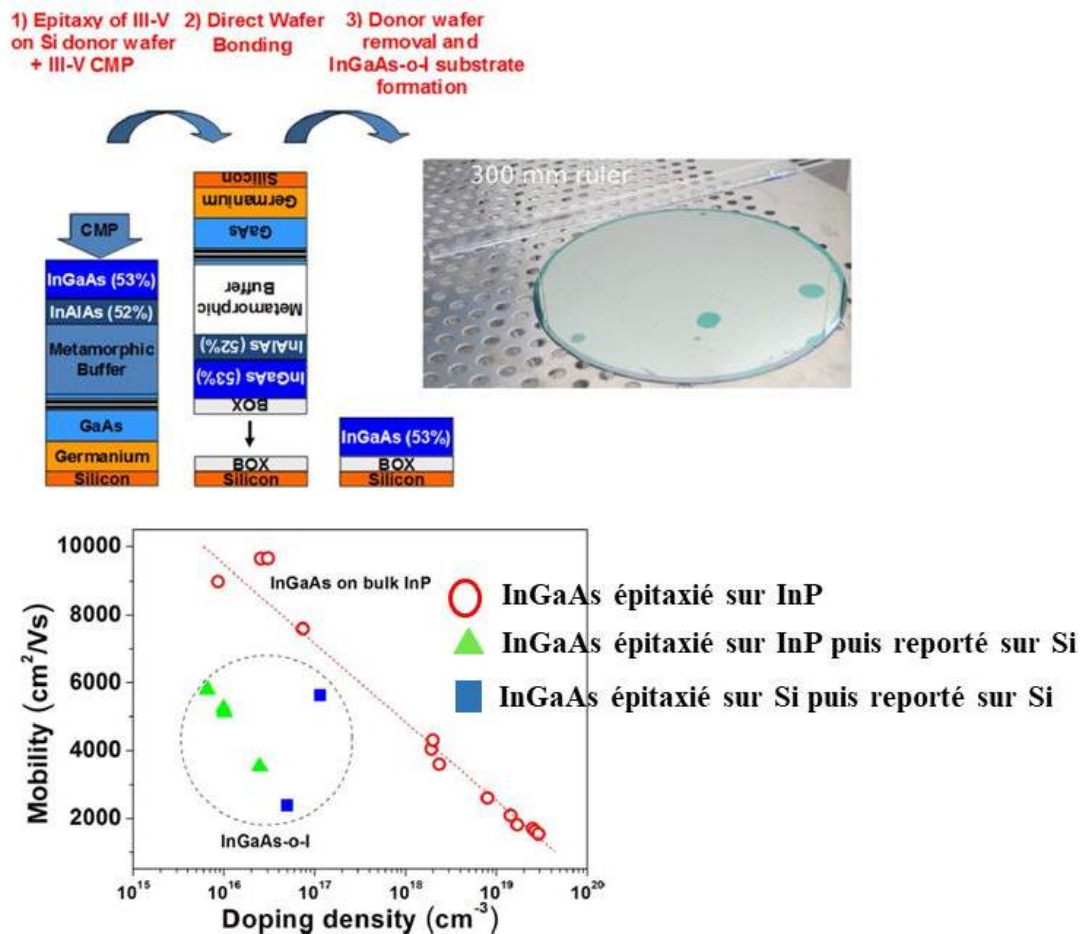


Figure 1. 24 Comparaison de la mobilité des électrons entre des couches d'InGaAs épitaxiées sur silicium et sur substrat InP puis reportées sur silicium [Daix14].

Dans l'ensemble, l'utilisation du collage pour intégrer les III-V sur silicium est intéressante. La limite de l'exploitation du substrat en silicium peut être surmontée en utilisant des hétéroépitaxies sur silicium. Néanmoins, cela demande de savoir épitaxier diverses couches tampons avant la croissance de notre matériau d'intérêt. De plus outre la croissance du matériau, de nombreuses étapes technologiques sont requises pour faire le collage. La réalisation de toutes ces étapes demande d'utiliser différents équipements. Cela peut induire un coût de production important.

1.3.1.3 Croissance sélective

La croissance sélective (ou localisée) consiste à faire croître des matériaux dans des motifs (trous ou tranchées) localisés sur un substrat. Ce mode de croissance permet de réduire la densité des défauts grâce à la géométrie des motifs, de réduire les épaisseurs des matériaux déposés et par conséquent le coût de l'étape de dépôt. Ils existent deux types de croissance sélective : la croissance par « Aspect Ratio Trapping (ART) » et la « Confined Lateral Selective Epitaxial Growth (CLSEG) ».

1.3.1.3.1 Aspect Ratio Trapping (ART)

Cette méthode de croissance consiste à bloquer la propagation des dislocations formées en confinant la croissance du III-V entre des murs d'oxyde de silicium (SiO_2). En faisant cela une partie des dislocations créées s'annihile sur les murs de SiO_2 (figure 1.25).

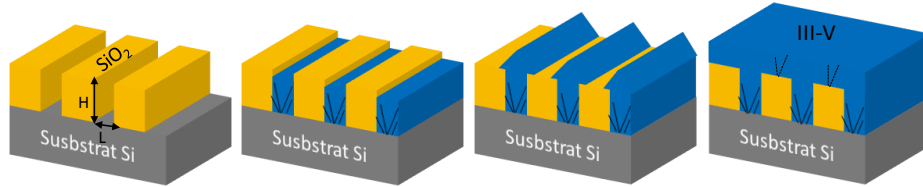


Figure 1. 25 Principe de la croissance localisée par ART. Les traits noirs représentent les défauts générés durant la croissance.

Grâce au confinement, le matériau III-V situé au sommet des motifs est de meilleure qualité. La figure (1.26) présente un cas de croissance de GaAs dans des cavités en SiO_2 .

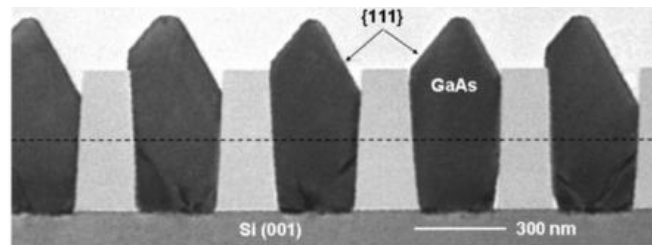


Figure 1. 26 Vue en coupe d'une croissance de GaAs sur Si dans des cavités de SiO_2 [Li08].

L'efficacité de l'annihilation des dislocations est tributaire du rapport d'aspect de la cavité. Celui-ci est défini avec le rapport hauteur(H)/largeur(L) de la cavité. En faisant varier le rapport d'aspect, R. Cipro et al [Cipro14] ont montré qu'il était possible d'obtenir du GaAs sur silicium nominal sans parois d'antiphase à condition que le ratio d'aspect soit supérieur à 1,3 (figure 1.27).

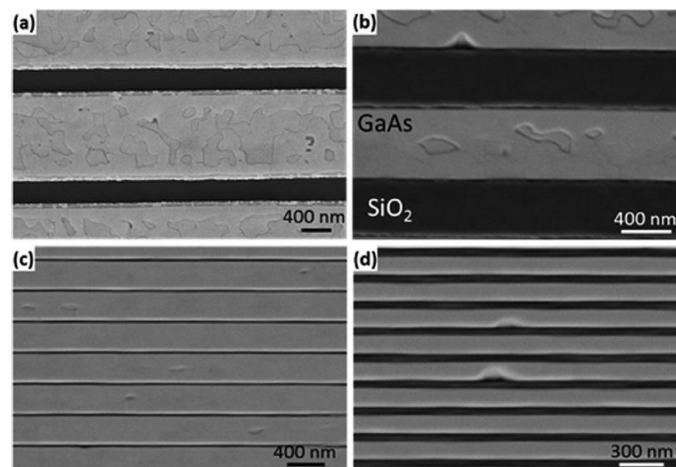


Figure 1. 27 Vue du dessus d'une croissance en fonction du rapport d'aspect des cavités (a) 0,18 (b) 0,32 (c) 0,6 (d) 1,3 [Cipro14].

Des couches 2D peuvent aussi être obtenues avec une croissance sélective après coalescence du GaAs qui dépasse de la cavité (figure 1.28). Ce type de croissance est appelé ELOG pour (Epitaxial Lateral Over Growth). Les couches 2D formées avec cette approche ont une densité de défauts inférieure à celles directement épitaxiées sur silicium. Cependant, en raison du facettage des matériaux en sortie de cavités selon les plans (111) (figure 1.26), la coalescence peut causer l'apparition de fautes d'empilement ou de dislocations (figure 1.28).

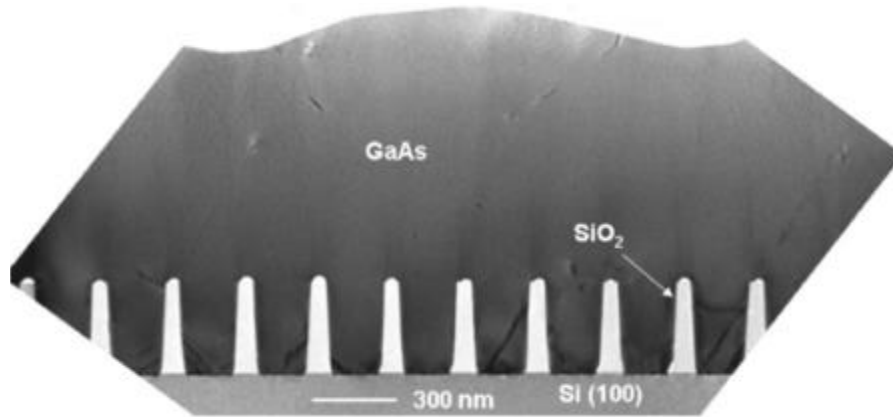


Figure 1. 28 Vue en coupe d'une couche de GaAs sur Si obtenue après coalescence du matériau en sorti des cavités de SiO₂ [Li08].

Afin d'améliorer la qualité du matériau déposé et obtenir des matériaux sans parois d'antiphase des équipes de recherches effectuent la croissance sur les plans (111) du silicium. Ces plans (111) sont révélés au fond des cavités par une gravure du substrat en amont du dépôt. Cette gravure induit une cavité en forme de V aussi appelée V-groove. Avec cette approche T. Orzali et al [Orzali16] ont épitaxié des empilements InAs/GaAs et GaSb/GaAs sans parois d'antiphase en combinant ART et révélation des plans (111) en fond de cavité (figure 1.29).

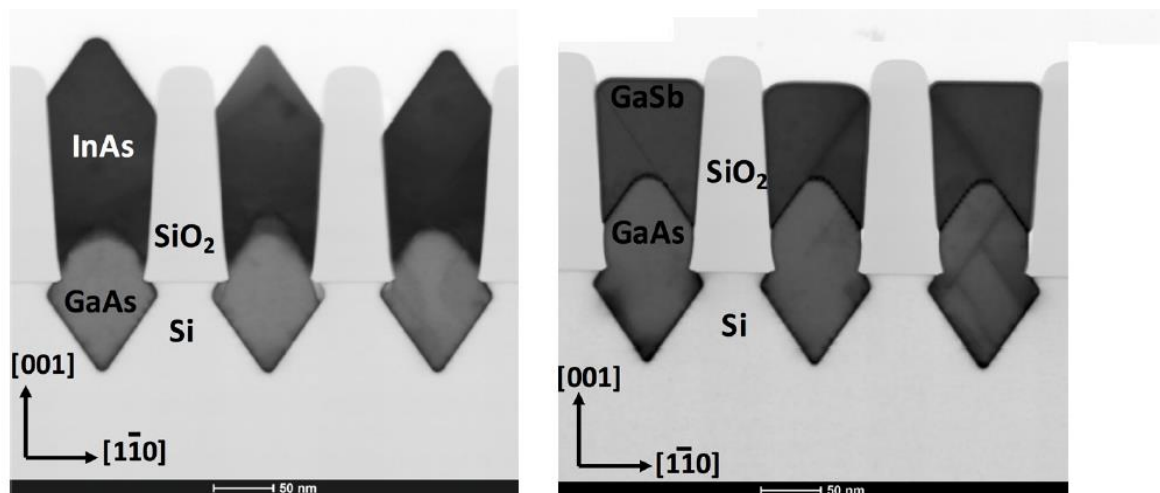


Figure 1. 29 Vues en coupe d'une croissance de matériaux d'empilement InAs/GaAs et GaSb/GaAs dans des cavités en SiO₂ avec un V-groove [Orzali16].

Toujours avec cette approche l'équipe de Kei May Lau [Li16] a montré que la formation de V-groove combinée à une croissance latérale du III-V permettait d'obtenir une couche 2D de

GaAs sur silicium nominal (100) sans parois d'antiphase (figure 1.30). Ils ont aussi montré grâce à de la diffraction par rayons X et de la photoluminescence que le GaAs obtenu était de meilleur qualité que celui directement épitaxié sur un substrat silicium désorienté de 1° .

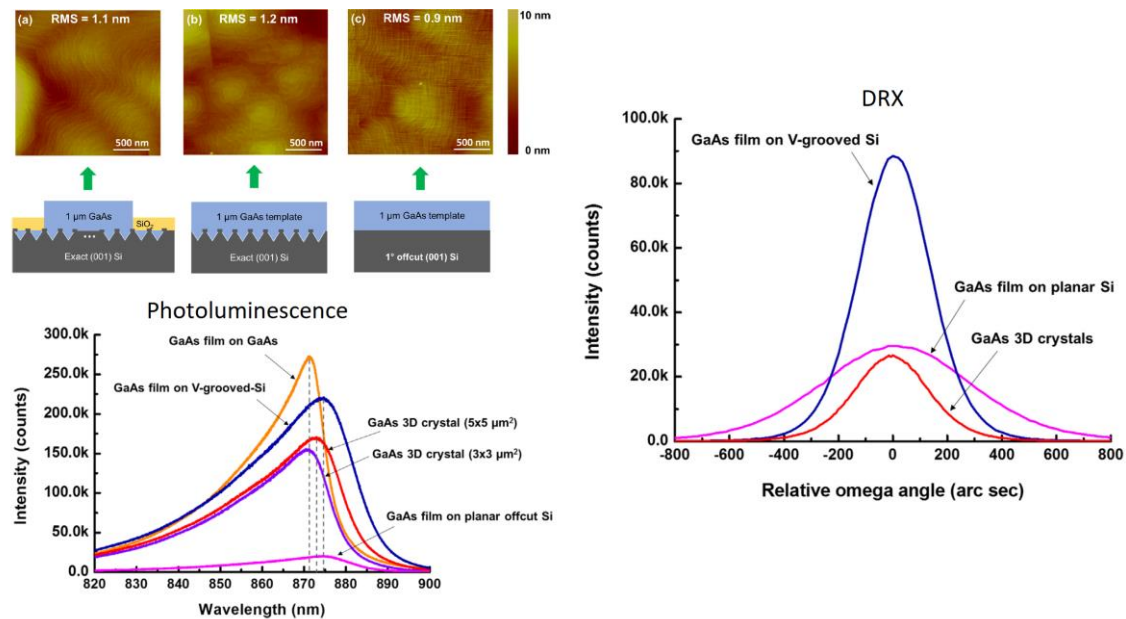


Figure 1. 30 Comparaison de la qualité cristalline d'un GaAs épitaxié sur silicium selon différentes approches [Li16].

L'épitaxie localisée couplée à la révélation des plans (111) en fond de cavité est une solution intéressante pour pouvoir épitaxier des matériaux avec une faible densité de défauts et de bonnes propriétés physiques sur silicium. Cependant, cette approche nécessite de réaliser diverses étapes technologiques en amont du dépôt afin de structurer le substrat.

1.3.1.3.2 Confined Lateral Selective Epitaxial Growth (CLSEG)

Ce type de croissance est une version améliorée de la croissance par ART où le III-V est confiné totalement dans un moule d'oxyde. La croissance par « Confined Lateral Selective Epitaxial Growth » (CLSEG) consiste à faire croître sélectivement un matériau au sein d'une cavité d'oxyde à partir d'un germe de Si. Les étapes de fabrication sont visibles sur la figure 1.31. Premièrement, un oxyde thermique est réalisé sur le substrat Si puis des ouvertures sur le substrat sont faites par photolithographie et gravure. Une couche sacrificielle de Si amorphe est ensuite déposée et gravée pour couvrir le trou sur le Si. L'épaisseur et la forme de la couche sacrificielle définiront les dimensions de la cavité. Cette couche sacrificielle est ensuite partiellement oxydée (figure 1.31 (a)). Une ouverture est créée sur le Si amorphe afin de le retirer sélectivement par rapport à l'oxyde (figure 1.31 (b)). La croissance du III-V peut être effectuée après désoxydation du Si.

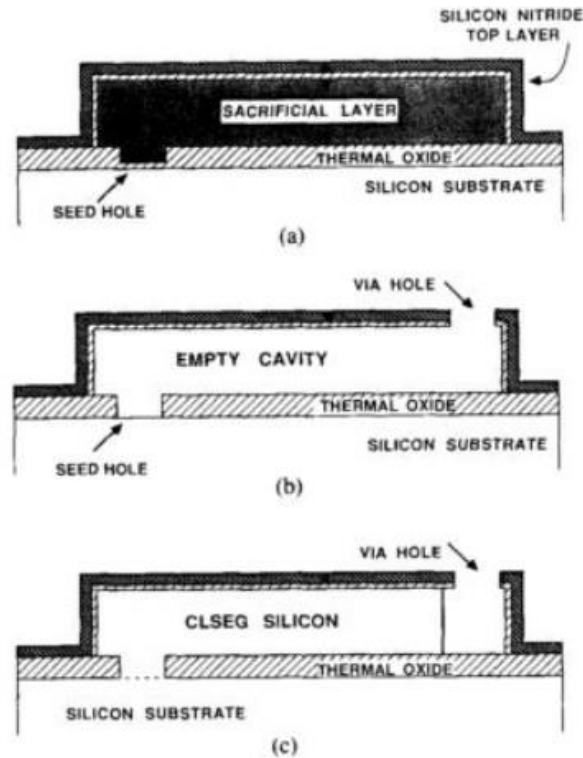


Figure 1. 31 Etapes de fabrication pour la croissance CLSEG [Schubert90]

A partir de ce procédé de croissance, IBM a développé en 2015 l'intégration TASE (Template-Assisted Selective Epitaxy) pour la croissance de nanofils III-V sur oxyde. Cette technique de croissance consiste à définir une matrice 3D dans laquelle le semiconducteur III-V est épitaxié selon les plans (111) du silicium pour s'affranchir des parois d'antiphase (figure 1.32) [Schmid15]. Avec cette approche, les équipes de recherches d'IBM ont obtenu des nanofils d'InAs avec un diamètre de 20 nm et une mobilité de $5400 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$. Cependant, du fait que la croissance du III-V se déroule selon les plans (111), celui-ci contient une forte densité de fautes d'empilements (figure 1.31).

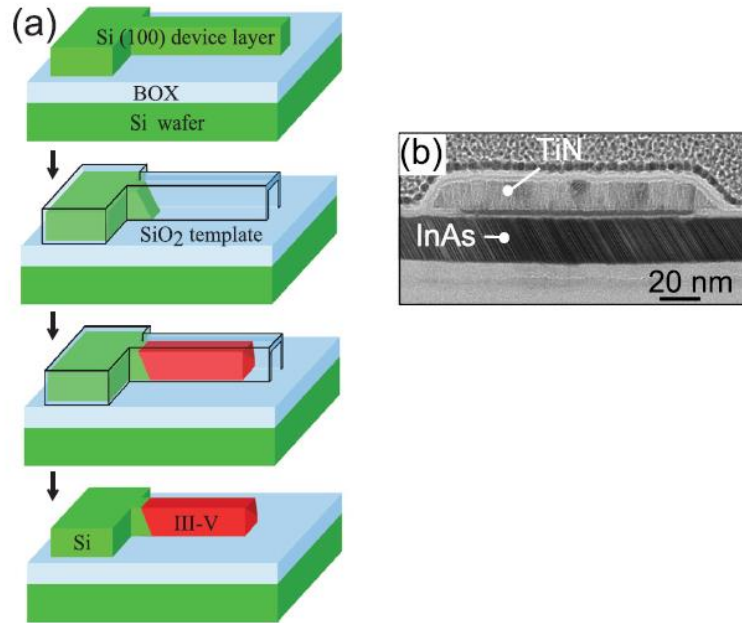


Figure 1. 32 (a) Principe de la croissance de III-V selon l'approche TASE. (b) Vue en coupe d'InAs épitaxié par la méthode TASE [Schmid15].

Outre l'approche TASE, IBM a aussi développé une technique de croissance appelée CELO (Confined Epitaxial Layer Overgrowth). Elle combine les avantages de la croissance par ART et CLESG [Czornomaz15][Czornomaz16]. La croissance du III-V débute sur silicium dans des cavités jusqu'à un mur d'oxyde situé en sortie de la cavité (figure 1.33). La rencontre avec ce mur induit une croissance latérale du matériau. A la fin de l'épitaxie, l'oxyde qui entraîne la croissance latérale est retiré ce qui permet d'accéder au III-V. Il est aussi possible avec cette technique de garder uniquement le III-V qui a poussé latéralement hors de la cavité en gravant la partie déficiente. Avec cette approche, les équipes d'IBM ont présenté la croissance d'InP et d'In_{0,7}Ga_{0,3}As dans des cavités longues de chaque côté de la zone de nucléation de 1,3 μm et épaisses de 30 nm. Toutefois, ils rapportent qu'il est difficile de contrôler la concentration de l'InGaAs le long du film.

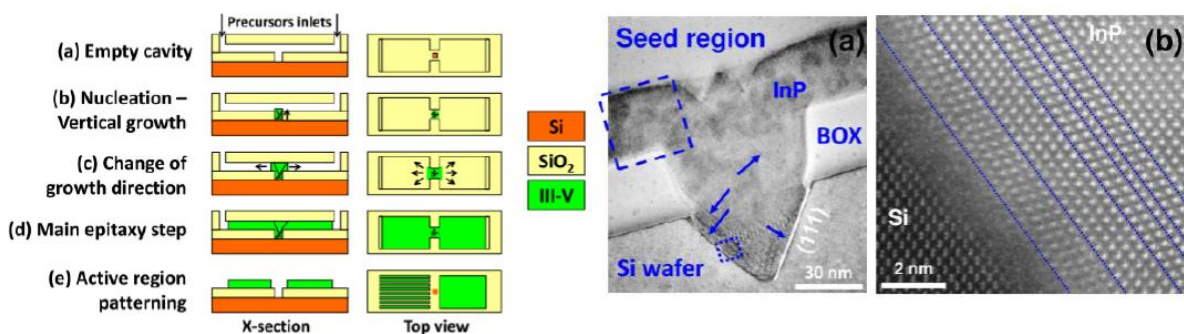


Figure 1. 33 Croissance selon l'approche CELO et images de la croissance d'InP sur silicium [Czornomaz16].

1.3.1.4 Comparatif des techniques d'intégration de III-V sur silicium

Dans le tableau 1.1, nous listerons les avantages et inconvénients des différentes techniques d'intégration que nous venons de voir.

Technique	Inconvénients	Avantages
Croissance direct sur Si	Forte densité de dislocations	Rapide et simple Faible épaisseur
Croissance avec couches tampons	Nombreuses étapes supplémentaires Différents matériaux Forte épaisseur	Densité de dislocations de 10^6 cm^{-2}
Collage	Nombreuses étapes supplémentaires Mobilité électronique similaire à celle d'une croissance III-V/III-V	Pas de dislocation si collage depuis III-V
ART	Etapes technologies pour obtenir les motifs Fautes d'empilement	Réduction de la densité de dislocations
CLSEG	Composition des alliages difficile à contrôler Nombreuses étapes technologiques pour préparer le substrat	Faible densité de dislocations Faible épaisseur

Tableau 1. 1 Comparaison des techniques d'intégration de matériaux III-V sur substrat Si.

1.3.2 Résistance de contacts

Afin de tirer profit des propriétés des III-V et d'améliorer les performances des transistors HEMT et des lasers, il est nécessaire d'obtenir de faibles résistivités au niveau des contacts. La valeur attendue pour un fonctionnement optimal dépend des dimensions du composant et des contacts. Dans le cas des transistors HEMT, les contacts sont formés sur des semiconducteurs dopés n (figure 1.34) et la valeur attendue selon l'ITRS (International Technology Roadmap for Semiconductors) doit être inférieure à 10^{-8} ohm.cm^2 en raison de la taille des composants ($< 100 \text{ nm}$).

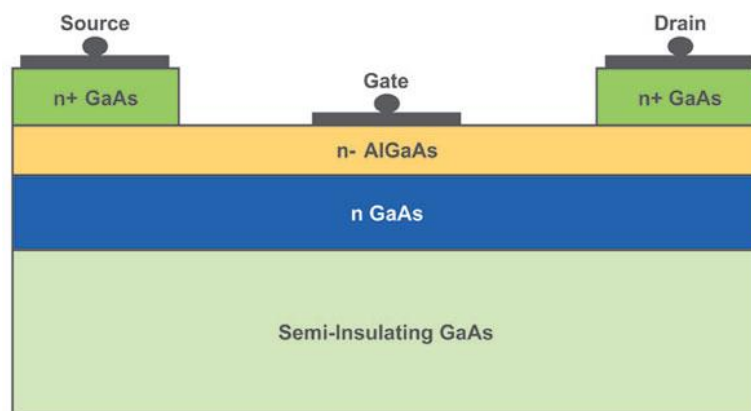


Figure 1. 34 Schéma d'un transistor HEMT en GaAs.

En ce qui concerne les dispositifs photoniques, les contacts sont formés à la fois sur des matériaux dopés n et p (figure (1.35)). Pour ces composants, une résistivité de contact de 10^{-6} ohm.cm² est requise afin de fonctionner correctement car la taille des composants est de l'ordre du micron.

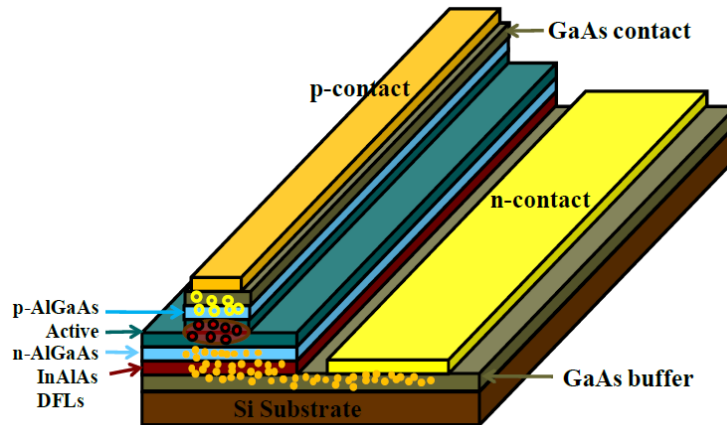


Figure 1. 35 Schéma d'un laser à base de GaAs avec émission entre 1,3 µm et 1,55 µm [Tang14].

Dans le but d'obtenir des contacts avec une faible résistivité diverses approches peuvent être utilisées telles que doper fortement le semiconducteur en contact avec le métal, choisir le métal adéquat, réaliser des alliages ou insérer des matériaux à petit gap tel que l'InAs ou le Ge en tant que couche de contact entre le métal et le semiconducteur [Rhoderick82][Shen92][Scozoni88].

Dans la suite de cette partie, nous présenterons en premier lieu la théorie sur le contact métal-semiconducteur puis nous nous intéresserons à la formation d'un contact avec une faible résistivité.

1.3.2.1 Contact Metal-Semiconducteur

La figure (1.36) montre la structure de bandes entre un métal et des semiconducteurs dopés n (a) et p (b) avant et après leur mise en contact.

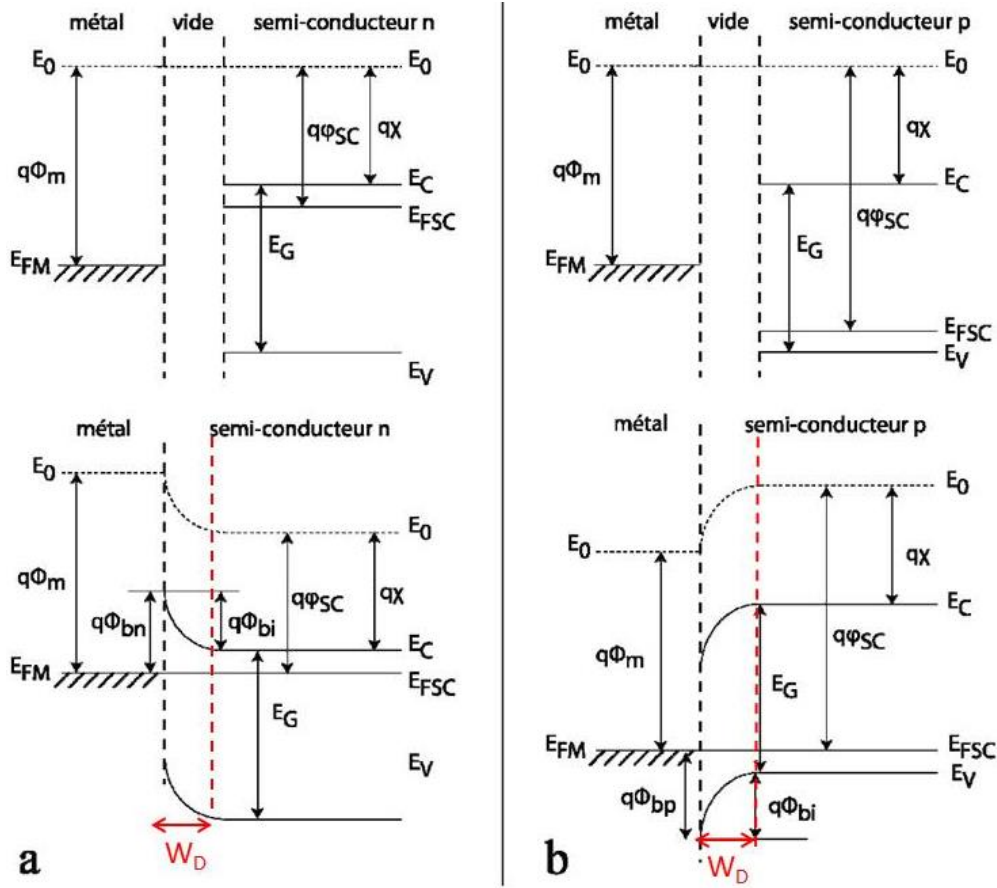


Figure 1. 36 Contact métal-semiconducteur dans un cas parfait.

Dans le cas d'un semiconducteur dopé n, avant la mise en contact les niveaux de Fermi du métal (E_{FM}) et du semiconducteur (E_{FSC}) ne sont pas alignés car les travaux de sortie du métal (Φ_m) et du semiconducteur (Φ_{sc}) sont différents (figure 1.36). Lors de la mise en contact, les électrons du semiconducteur vont diffuser vers le métal afin d'atteindre l'équilibre et aligner les niveaux de Fermi entre eux. Cet alignement induit la courbure des bandes de valence et de conduction, l'apparition d'une zone de déplétion (W_D) dépourvue de porteurs de charge et la formation d'une barrière Schottky notée Φ_{Bn} qui empêche le passage des électrons du semiconducteur vers le métal. Dans un cas parfait où le contact métal-semiconducteur est exempt d'états d'interface, Φ_{Bn} est définie par la relation (1.10).

$$\Phi_{Bn} = (\Phi_m - \chi) \quad (1.10)$$

Tandis que pour un type p, on a la relation (1.11).

$$\Phi_{Bp} = E_g - (\Phi_m - \chi) \quad (1.11)$$

Avec E_g le gap du semiconducteur et χ l'affinité électronique du semiconducteur qui s'exprime selon la relation (1.12) :

$$\chi = \Phi_{sc} - (E_c - E_{Fsc}) \quad (1.12)$$

Avec E_c le niveau de la bande de conduction.

Φ_m et Φ_{sc} représentent respectivement pour un métal et un semiconducteur l'énergie nécessaire pour faire passer un électron du niveau de Fermi jusqu'au niveau du vide (E_0). L'affinité électronique correspond à l'énergie dont un électron a besoin pour passer de la bande de conduction du semiconducteur au niveau du vide.

Cependant dans la pratique, l'interface entre le métal et le semiconducteur possède des états d'interface à cause des liaisons atomiques insatisfaites à la surface du matériau. En effet, contrairement aux liaisons dans le volume qui sont covalentes, celles à la surface ne le sont pas car les atomes ne possèdent qu'un seul voisin à savoir du côté du semiconducteur. L'absence de voisins du côté surface induit la formation de liaisons insatisfaites qui génèrent par la suite des états d'interfaces distribués en énergie dans le gap du matériau et caractérisés par un niveau d'énergie neutre (ϕ_0). Dans le cas de figure où la surface du semiconducteur est neutre, ϕ_0 correspond à l'énergie de Fermi et tous les états en dessous de ϕ_0 sont remplis avec des électrons alors que ceux situés au-dessus sont vides. Cependant, dans la pratique, ce cas de figure ne se produit pas, ce qui induit l'apparition d'une charge à la surface du semiconducteur. Celle-ci peut être négative ou positive en fonction du positionnement des états de surface par rapport à ϕ_0 . La charge à la surface induit la formation d'un champ électrique qui courbe les bandes de conduction et de valence, crée une zone de déplétion et fait apparaître une barrière Schottky avant la mise en contact avec le métal (figure 1.37(a)). Ce phénomène a pour conséquence de rendre les relations (1.10) et (1.11) inutilisables car les propriétés de la jonction métal/semiconducteur ne sont plus définies par les propriétés du matériau mais par l'interface [Rhoderick82][Cowley65][Bardeen47]. Dans cette configuration, la barrière Schottky est indépendante du métal.

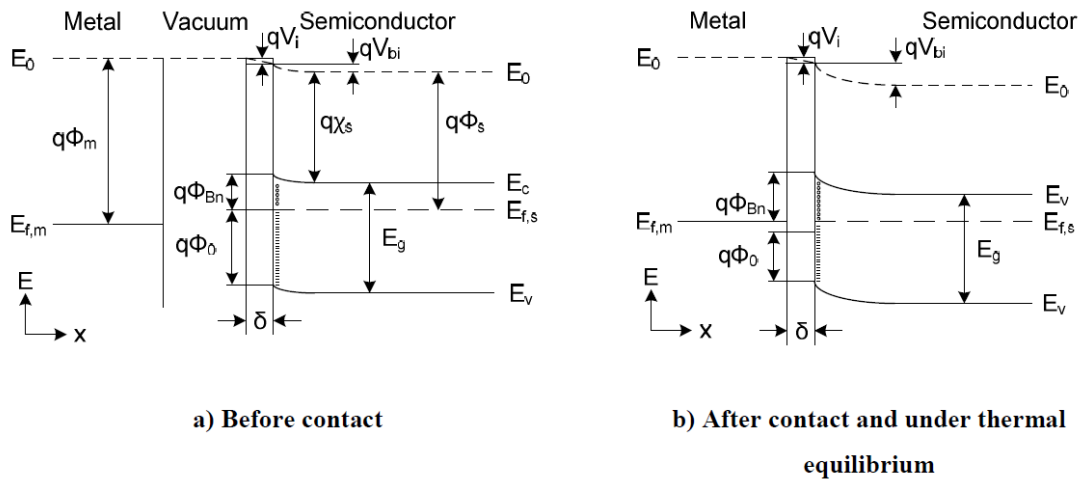


Figure 1. 37 Diagramme de bandes d'un contact métal-Semiconducteur réel (a) avec un semiconducteur de type n avant (b) et après mise en contact

En prenant en compte la présence des états d'interface les barrières Schottky Φ_{Bn} et Φ_{Bp} s'écrivent selon les relations (1.13) et (1.14).

$$\Phi_{Bn} = \gamma(\Phi_m - \chi) + (1 - \gamma)(E_g - \Phi_0) \quad (1.13)$$

$$\Phi_{Bp} = \gamma(E_g - \Phi_m + \chi) + (1 - \gamma)(\Phi_0) \quad (1.14)$$

Avec γ définie par l'expression (1.15)

$$\gamma = \frac{\varepsilon_i}{\varepsilon_i + q\delta D_{it}} \quad (1.15)$$

Avec δ : l'épaisseur de la couche d'oxyde natif du matériau

ε_i : la permittivité totale

D_{it} : la densité des états d'interface

Les relations (1.13) et (1.14) montrent que la barrière Schottky est dépendante de γ . Dans le cas où γ vaut 0, la barrière Schottky est indépendante du travail de sortie du métal. Cependant, si γ est différent de 0, le travail de sortie du métal aura un impact sur la barrière Schottky. Il a été montré que ce paramètre est lié à la nature des liaisons (covalentes ou ioniques) [Sze98]. La figure (1.38) présente l'évolution de ce paramètre en fonction de l'électronégativité de différents matériaux. Dans le cas du GaAs, γ vaut environ 0,1 – 0,2. Par conséquent, une variation de la barrière est possible en fonction du métal déposé.

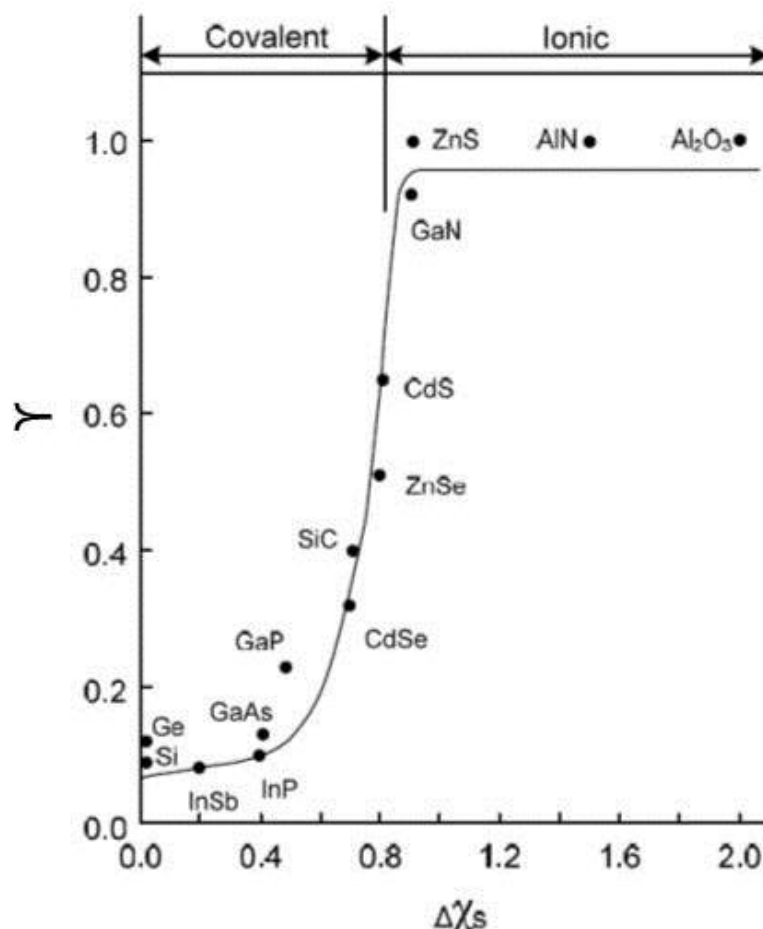


Figure 1. 38 Evolution du paramètre γ en fonction de la différence d'électronégativité ($\Delta\chi_s$) des matériaux [Sze98].

Après formation du contact métal-semiconducteur, celui-ci peut être « redresseur » synonyme de forte résistivité pour les contacts ou bien « ohmique » synonyme de faible résistivité de contact. En général un comportement redresseur est obtenu pour une importante barrière de potentiel tandis qu'un comportement ohmique est obtenu pour une faible barrière de potentiel permettant ainsi aux porteurs de charge de passer à l'interface métal-semiconducteur. Dans le cas d'un contact idéal, à partir des relations (1.10) et (1.11), une faible barrière de potentiel nécessite de choisir un métal dont le travail de sortie permet d'obtenir une barrière de potentiel nulle ou proche de zéro. Cependant comme nous l'avons dit précédemment, cette barrière est indépendante du travail de sortie du métal. Par conséquent, il est difficile d'obtenir une faible barrière Schottky. La figure (1.39) illustre l'évolution de la barrière de potentiel en fonction de divers métaux pour le GaAs dopé n [Myburg98]. Comme nous pouvons le voir, la valeur de la barrière se situe entre 0,7 eV et 0,9 eV. Afin d'améliorer le passage des porteurs de charge malgré une barrière de potentiel importante, il est recommandé de les faire passer par effet tunnel.

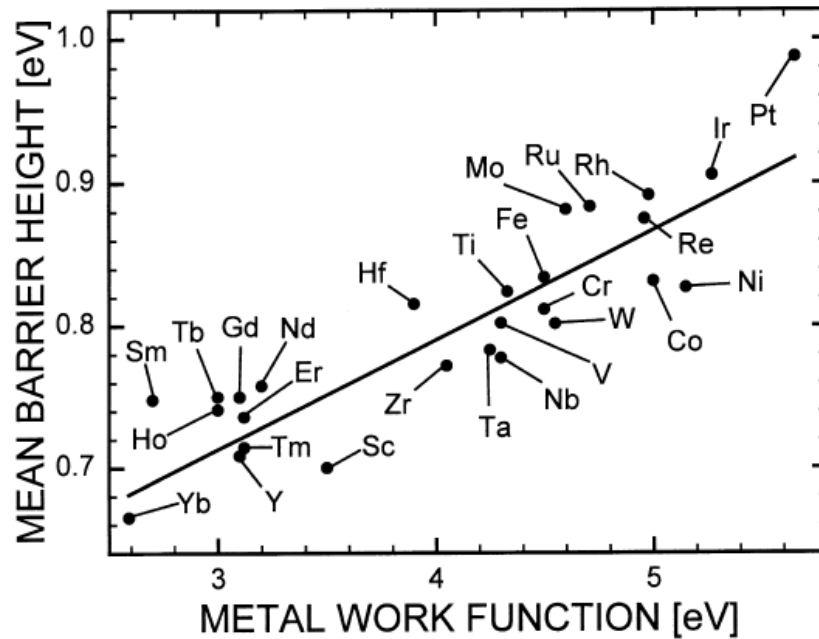


Figure 1.39 Valeur de la barrière Schottky pour le GaAs pour différents métaux [Myburg98].

1.3.2.2 Mécanismes de transport

Le transport des porteurs de charge du semiconducteur vers le métal est assuré par 5 mécanismes de transport comme montré dans la figure (1.40).

- Passage par émission Thermo-ionique (effet de saut)
- Passage par effet tunnel
- Effet tunnel par les états d'interface
- Phénomène de génération et recombinaison dans la zone de charge d'espace
- Transport des porteurs minoritaires

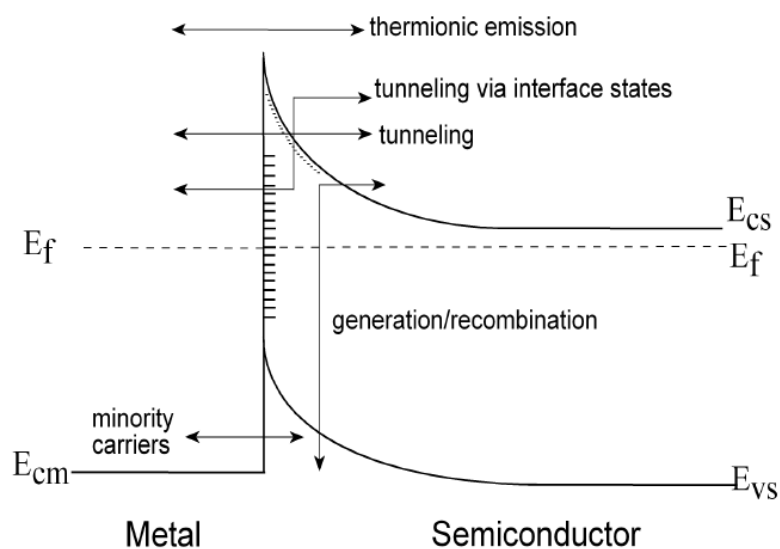


Figure 1.40 Mécanismes de transport des porteurs pour un contact métal-semiconducteur

Parmi tous ces mécanismes, les plus importants sont le passage par émission thermo-ionique et le passage par effet tunnel. A l'équilibre ces mécanismes dépendent de la concentration des porteurs de charge. Les autres mécanismes de transport tels que le transport des porteurs minoritaires et le phénomène de génération et recombinaison sont moins efficaces et par conséquent négligés.

Emission Thermo-ionique (TE) : Pour les faibles niveaux de dopage ($< \sim 10^{17} \text{ cm}^{-3}$), l'émission Thermo-ionique est dominante. Dans ces conditions la taille de la zone de déplétion définie par la relation (1.16) est trop importante pour permettre un passage par effet tunnel.

$$W_D \propto \frac{1}{\sqrt{N_d}} \quad (1.16)$$

Avec N_d représente le nombre de porteurs de charges.

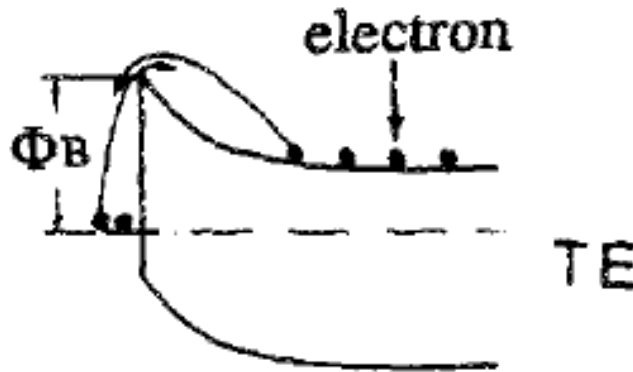


Figure 1. 41 Passage des électrons par effet de saut avec l'émission thermo-ionique [Shen92].

Le passage des porteurs de charge par effet thermo-ionique se fait en sautant par-dessus la barrière de potentiel comme présenté en figure (1.41). L'énergie nécessaire pour assurer le passage est en général apportée par la polarisation externe et la température [Rhoderick82][Cowley65][Shen92]. La densité de courant courant thermo-ionique pour un contact métal-semiconducteur est donnée par la relation (1.17).

$$J = A^* T^2 e^{-\left(\frac{q\Phi_B}{kT}\right)} \left(e^{\left(\frac{qV}{kT}\right)} - 1 \right) \quad (1.17)$$

Avec A^* est la constante de Richardson du semiconducteur étudié, V la polarisation externe, T la température en kelvin et k la constante de Boltzmann.

Emission par effet tunnel : L'augmentation du niveau de dopage du matériau induit une réduction de la zone de déplétion (1.16) et favorise le passage des porteurs de charge à travers la barrière par effet tunnel. Ce mécanisme commence à dominer pour des niveaux de dopage compris entre 10^{18} cm^{-3} et 10^{19} cm^{-3} . L'effet tunnel se produit pour des porteurs de charge dont l'énergie est comprise entre la barrière Schottky et le niveau de Fermi, ce

mécanisme de passage est appelé en anglais « Thermionic Field Emission (TFE)» [Shen92] (figure 1.42 (a)). Pour des niveaux de dopage plus importants la zone de déplétion est si fine que la plupart des porteurs de charge passent par effet tunnel près du niveau de Fermi. Dans ce cas, le mécanisme est appelé « Field Emission (FE) » en anglais [Shen92] (figure 1.42 (b)).

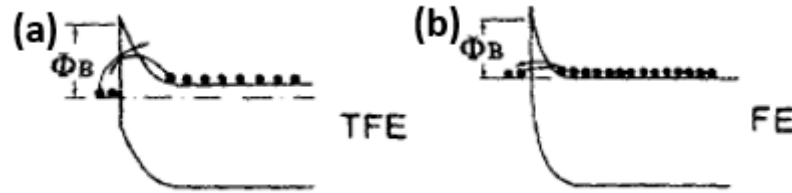


Figure 1. 42 Passage des électrons par (a) Thermionic Field Emission. (b) Field Emission [Shen92].

La densité de courant tunnel est déterminé par la relation suivante (1.18).

$$J \propto e^{\left(-A^* \frac{\Phi_B}{\sqrt{N_D}}\right)} \quad (1.18)$$

Afin de distinguer le mécanisme de conduction prépondérant, le paramètre E_{00} a été défini (1.19) [Padovani66].

$$E_{00} = \frac{q\hbar}{2\pi} \sqrt{\frac{N_d}{m^* \epsilon_r}} \quad (1.19)$$

q : la charge d'un électron

ϵ_r : la constante diélectrique du semiconducteur

m^* : la masse effective du semiconducteur

Quand on a $kT \gg E_{00}$, le mécanisme thermo-ionic domine

Quand on a $kT \sim E_{00}$, le mécanisme thermo-ionic field emission domine

Quand on a $kT \ll E_{00}$, le mécanisme field emission domine

1.3.2.3 Contact Ohmique

Lors de la réalisation d'un composant on cherche à obtenir un contact ohmique entre le métal et le semiconducteur car il permet d'obtenir une faible résistivité de contact. Cette résistance est définie par le flux de porteurs de charge à travers l'interface metal-semiconducteur et est caractérisée par la résistivité du contact notée ρ_c . Cette résistivité de contact s'exprime selon la relation (1.20) [Shen92].

$$\rho_c = \left(\frac{\partial J}{\partial V}\right)^{-1} \text{ à } V = 0 \quad (1.20)$$

Avec J : la densité de courant

Avec V : la tension à travers la barrière Schottky

Pour un contact ohmique elle s'exprime selon la relation (1.21) :

$$\rho_c \propto e^{\left(\frac{q\Phi_b}{E_{00}}\right)} \quad (1.21)$$

L'obtention d'un contact avec une faible résistivité nécessite 4 critères.

- Fort niveau de dopage pour le semiconducteur
- Le choix du métal
- La préparation de surface
- La stabilité thermique du contact

Dopage des zones de contacts : Pour obtenir une faible résistivité de contact, il est primordial de maximiser le nombre de porteurs de charge afin de favoriser un passage par effet tunnel. La figure 1.43 présente l'évolution de la résistivité de contact en fonction de la concentration en électron pour une couche d'InGaAs épitaxié sur InP et dopée avec du silicium [Baraskar11]. On peut ainsi voir que la résistivité du contact diminue à mesure que le niveau de dopage augmente dans le matériau.

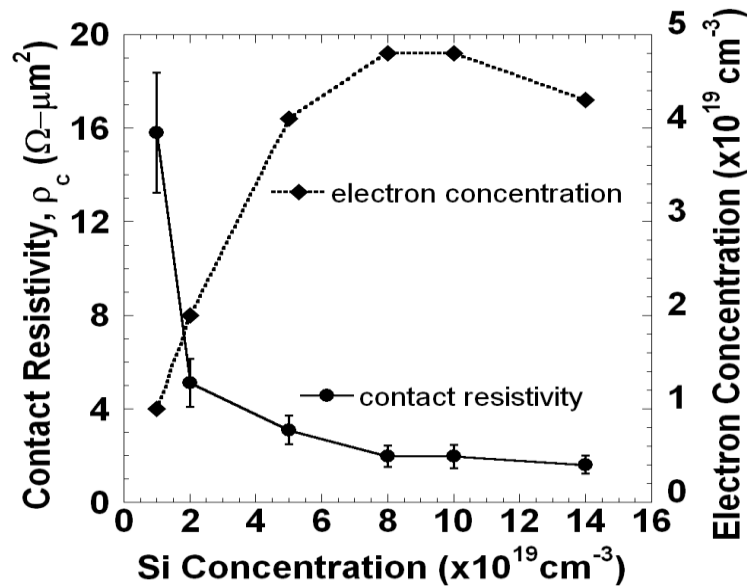


Figure 1. 43 Evolution de la résistivité de contact d'un InGaAs en fonction de la concentration en électron [Baraskar11].

Le choix du métal : Le métal déposé doit permettre d'obtenir une faible barrière Schottky même si elle est indépendante du travail de sortie du métal. Dans le cas d'un contact de type n, il faut privilégier les métaux avec un travail de sortie inférieur ou égal à l'affinité électronique du semiconducteur. En ce qui concerne les contacts de type p, il vaut mieux favoriser les métaux avec le plus grand travail de sortie [Rhoderick82].

Préparation de surface : Lors de la réalisation d'un composant, différentes étapes technologiques sont réalisées dans des environnements différents. L'enchaînement de ces étapes entraîne la présence de contaminants et d'un oxyde à la surface du matériau. Ces éléments favorisent les états d'interface et la variation de la résistivité de contacts. Ils doivent être évités car ils dégradent la résistivité des contacts et entravent la reproductibilité. L'impact de la préparation de surface sur la résistivité de contact pour un contact n-InGaAs est présenté figure (1.44). A travers cette figure, on peut voir que la pratique d'un nettoyage à l'aide d'une solution d'ammoniaque (NH_4OH) avant le dépôt du métal permet de réduire la résistivité de contact. L'axe des abscisses correspond à l'évolution de la concentration d'ammoniaque.

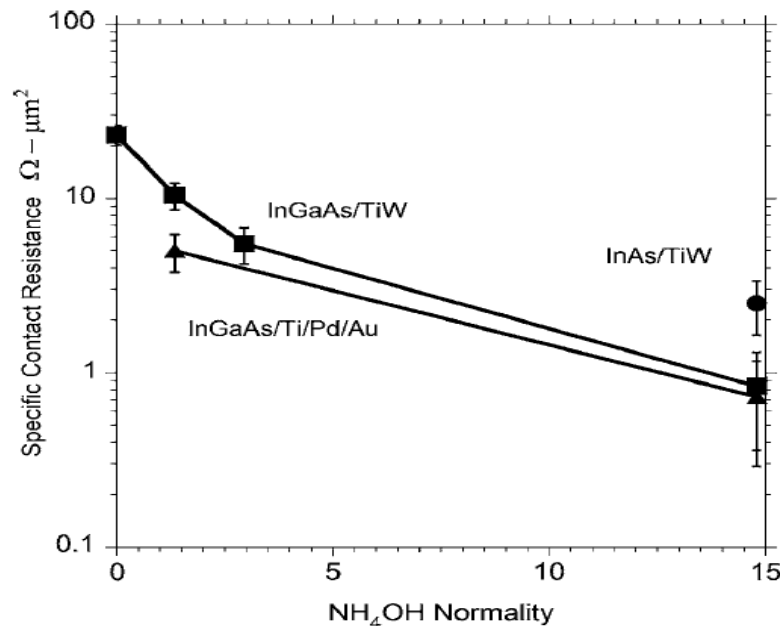


Figure 1. 44 Effet de la préparation de surface sur la résistivité de contacts pour un contact n-InGaAs [Crook07].

Stabilité thermique du contact : Durant le fonctionnement ou la fabrication d'un composant, l'interface métal-semiconducteur est amenée à subir de fortes variations en température. Ces montées en température peuvent induire une diffusion du métal au sein du semiconducteur. Celle-ci peut engendrer une amélioration ou bien une dégradation la résistivité des contacts. Par conséquent il est nécessaire de bien choisir le contact métallique pour éviter toute dégradation des propriétés des contacts. Un exemple de l'effet de la température sur les propriétés des contacts est montré figure (1.45) pour des contacts Ti/Pd/Au et TiW/Ti/Ni réalisés sur InGaAs dopé n. On peut constater que la pratique de recuit pour le contact TiW/Ti/Ni jusqu'à 500°C induit une diminution de la résistivité de contact. Cependant pour le contact en Ti/Pd/Au, on remarque une baisse de la résistivité de contact jusqu'à 300°C puis pour toutes températures supérieures à 300°C, on observe une dégradation de la résistivité de contact.

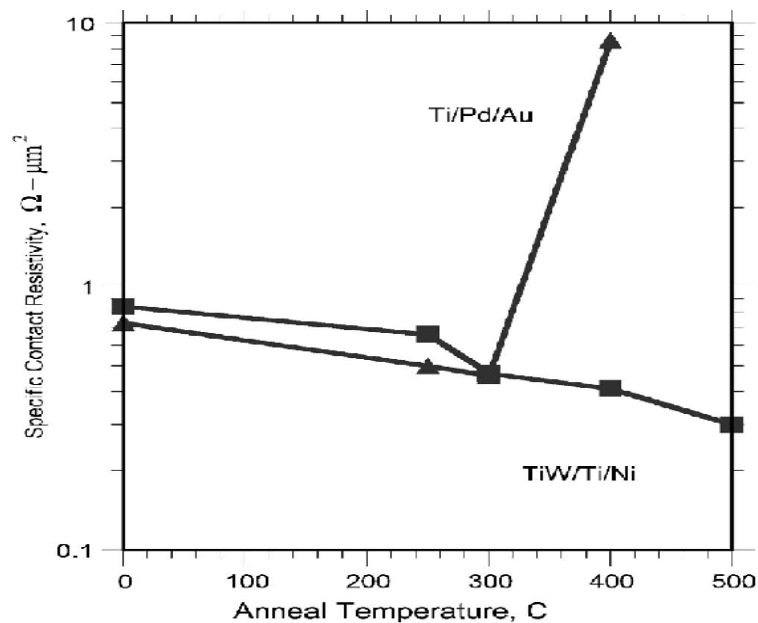


Figure 1.45 Effet de la température sur la résistivité de contact pour un contact n-InGaAs [Crook07].

1.3.2.4 Couche de contact

Nous venons de voir dans les parties précédentes que le contact métal-semiconducteur n'est pas parfait et qu'il est indépendant du travail de sortie du métal à cause de la présence des états d'interface. Cependant pour certains matériaux, la présence de ces défauts engendre la formation d'une faible barrière Schottky. La figure (1.46) présente la valeur de la barrière Schottky (contact type n et p) induite par la présence des états d'interface pour différents semiconducteurs.

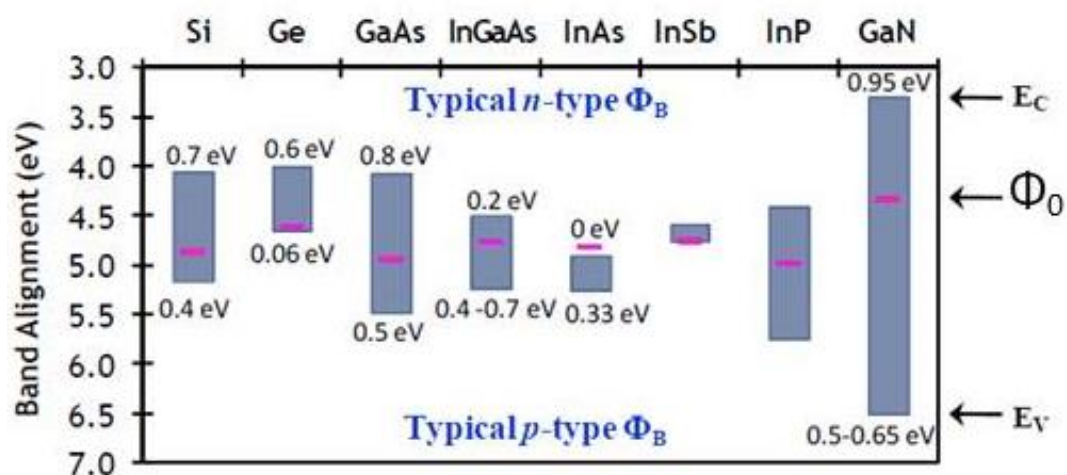


Figure 1.46 Barrière Schottky (type n et p) induite par le « Fermi Level Pinning » pour différents semiconducteurs.

A travers cette figure, on constate que pour les contacts de type n l'InAs présente une barrière Schottky de 0 eV tandis que pour les contacts de type p le Ge possède une barrière de 0,06 eV. Si l'optimisation des 4 paramètres mentionnés plus haut ne permet pas d'atteindre les résistivités escomptées, une solution possible pour obtenir de faibles résistivités est d'utiliser

ces matériaux en tant que couche de contact intermédiaire entre le métal et le semiconducteur. En effet, l'utilisation de ces matériaux induit une réduction de la barrière Schottky entre le semiconducteur et le métal ce qui permet de réduire la résistivité des contacts [Nittono88][Woodall81][Shiraishi94][Singisetti08].

1.3.3 Dopage et croissance du III-V sur silicium à basse température

La convergence entre circuits photoniques et électroniques demande de s'interroger sur le type d'intégration à choisir pour faire coexister ces deux technologies sur une même puce. L'intégration de la photonique sur un circuit CMOS classique en silicium peut se faire de diverses façons et en fonction du type d'intégration choisi une limitation du budget thermique peut être appliquée. Les différentes stratégies d'intégration sont les suivantes :

- L'intégration « flip-chip »
- L'intégration « front-end »
- L'intégration « back-end »
- L'intégration « back-side »

Intégration flip-chip : Cette approche consiste à réaliser le composant optique sur un substrat III-V puis à le reporter par collage sur le circuit CMOS. Cette technique est couramment utilisée pour intégrer la photonique III-V sur silicium et a l'avantage de pouvoir intégrer un composant photonique de haute performance sur silicium. L'inconvénient est que ce type d'intégration ne permet qu'un faible niveau d'intégration et que celle-ci est coûteuse.

Intégration front-end : Avec cette approche les composants photoniques sont fabriqués dans le circuit au même niveau que les transistors. Du fait que les composants sont réalisés au même niveau, les procédés de croissance peuvent être effectués à haute température. Cette approche permet un fort niveau d'intégration.

Intégration back-end et 3D : Ce type d'intégration demande la réalisation des composants photoniques sur les derniers niveaux d'interconnexions du circuit CMOS. Par conséquent le budget thermique des procédés de croissance est limité à 500°C pour éviter la dégradation des transistors du circuit CMOS. Avec cette technique un fort niveau d'intégration est possible.

Intégration back-side : Les composants photoniques sont fabriqués sur substrats III-V et intégrés à l'arrière du substrat CMOS par collage. Cette technique permet de ne pas être limitée par un budget thermique et d'obtenir une forte intégration. Toutefois elle est onéreuse

Outre l'aspect croissance, nous avons vu que la formation de contacts avec une faible résistivité requiert d'obtenir de forts niveaux de dopage au niveau des contacts. Celui-ci peut être réalisé par implantation ionique ou par dopage in-situ durant l'épitaxie des matériaux III-V. Cependant en raison du nombre de défauts cristallins formés durant l'étape d'amorphisation et du budget thermique nécessaire à la recristallisation ($T > 500^{\circ}\text{C}$), l'implantation ionique n'est pas la voie privilégiée. Par conséquent, il est envisagé de doper le

matériau III-V durant sa croissance en respectant la limite de température induite par le type d'intégration choisi.

1.4 Conclusion

Co-intégrer les matériaux III-V avec le silicium est une thématique qui intéresse fortement le monde de la microélectronique pour deux raisons : à savoir le remplacement des interconnexions électriques des circuits intégrés par des interconnexions optiques et pour réduire le coût de production des composants à base de III-V.

En effet, ces matériaux sont envisagés pour remplacer les interconnexions électriques au sein des circuits intégrés, afin d'éviter l'apparition de phénomène dégradant le bon fonctionnement des composants électroniques. Parmi ces problèmes, on retrouve la perte de l'information durant son transport, les problèmes de latence et l'augmentation de la puissance dissipée par le circuit intégré qui au-delà d'une certaine valeur induit une baisse des performances et de la durée de vie des composants présents sur le circuit. Un moyen efficace pour éviter ces problèmes est de remplacer les interconnexions électriques par des interconnexions optiques à base de lasers à semiconducteurs fonctionnant à une longueur d'onde entre 1,3 μm et 1,55 μm . Pour se faire, l'utilisation de matériaux III-V est préconisée car ils possèdent un gap direct permettant la formation de lasers fonctionnant aux longueurs d'onde requises.

De plus, avec le développement du marché de la téléphonie, des objets connectés et l'émergence future de la 5G, il est nécessaire de pouvoir produire des composants à base de III-V à faible coût et à grande échelle. Dans cette optique, l'intégration des matériaux III-V sur substrat silicium est privilégiée car il est bon marché et disponible jusqu'à 300 mm contrairement aux substrats III-V qui sont onéreux et de limités à 100 mm ou 150 mm de diamètre.

Cependant l'intégration de ces matériaux sur silicium, que cela soit pour réaliser des substrats de III-V à bas coûts ou des dispositifs photoniques requiert d'obtenir des matériaux de bonne qualité sur les substrats en silicium. Or, ces matériaux possèdent des propriétés intrinsèques différentes de celles du silicium. Ces différences sont à l'origine de la formation de défauts dans le matériau III-V durant l'étape de croissance. La différence de paramètre de maille donne lieu à la formation de dislocations, l'écart entre les coefficients de dilatation thermique limite l'épaisseur maximale que l'on peut déposer avant l'apparition de fissures et de la courbure du substrat. Pour finir, la différence de polarité induit la formation de parois d'antiphase. Différentes stratégies de croissance ont été développées afin de s'affranchir de ces défauts. On peut citer l'emploi de couches tampons, les recuits, les filtres à dislocations, l'épitaxie localisée avec toutes ses variantes et la croissance sur substrats désorientés. Outre l'obtention de matériaux III-V de bonne qualité, nous avons aussi vu qu'une faible résistivité de contact est nécessaire pour la réalisation de composants III-V performants sur silicium.

1.5 Objectif de la thèse

Au travers de ce chapitre, l'intérêt d'une intégration de matériaux III-V sur silicium a été mis en avant. Afin de permettre cette intégration, plusieurs verrous doivent être levés comme la croissance d'un matériau de bonne qualité sur silicium et l'obtention de contacts avec une résistivité de 10^{-9} ohm.cm² pour les composants radiofréquence et 10^{-6} ohm.cm² pour les composants photoniques. Parmi la multitude de matériau III-V, nous avons choisi d'étudier la croissance du GaAs sur silicium car il peut être utilisé à la fois afin de produire des composants radiofréquence et des composants photoniques fonctionnant entre 1,3 μ m et 650 nm.

L'objectif de cette thèse est d'épitaxier premièrement du GaAs sur silicium sans parois d'antiphase avec une faible densité de dislocations et dans un second temps de former des contacts faiblement résistifs sur ce matériau.

Pour atteindre cet objectif nous allons commencer par étudier au cours du chapitre 2 la croissance de notre matériau d'intérêt à savoir le GaAs ainsi que la croissance d'InAs qui servira par la suite de couche de contact. Ce chapitre sera l'occasion de voir l'effet des défauts sur les propriétés électriques et optiques d'un matériau. Le dopage de type n et p sera investigué par la suite au cours du chapitre 3 puis nous finirons par étudier au cours du chapitre 4 la résistivité de contact (type n et p) du GaAs.

Chapitre II

Epitaxie de GaAs et InAs sur silicium (100) à basse température

Au cours du chapitre 1, nous avons posé les problématiques à surmonter pour permettre l'intégration et la réalisation de dispositifs à base de III-V dans une plateforme Si CMOS. Le premier verrou est l'obtention de matériaux III-V sur silicium sans parois d'antiphase et avec une faible densité de dislocations. Nous avons ainsi vu que différentes techniques et approches peuvent être utilisées afin de s'affranchir de ces défauts. On peut citer l'utilisation de couches tampons, la croissance localisée (ART, CELO, TASE) et les super réseaux pour réduire les dislocations émergentes. En ce qui concerne les parois d'antiphase, elles peuvent être supprimées en utilisant des substrats de silicium (100) désorientés de 2° à 6°. Dans notre cas nous avons décidé de réaliser la croissance des matériaux III-V directement sur des substrats (100) non désorientés, dits nominaux car ces substrats sont compatibles avec l'intégration sur la plateforme Si CMOS contrairement à ceux désorientés. Au travers de ce chapitre, nous présenterons premièrement le bâti de MOCVD utilisé au cours de ces travaux ainsi que le principe de croissance d'un matériau par épitaxie. Puis nous nous focaliserons sur la croissance de notre matériau d'intérêt à savoir le GaAs sans parois d'antiphase et avec une faible densité de dislocations. Enfin, la croissance d'InAs sur GaAs sera abordée. En ce qui concerne la croissance de l'InAs, le procédé de croissance a été développé sur silicium (100) puis transposé sur GaAs épitaxié sur silicium (100).

2.1 Bâti de croissance MOCVD

De nombreuses techniques existent pour réaliser la croissance de matériaux telles que l'épitaxie par jets moléculaires (MBE pour Molecular Beam Epitaxy en anglais), le dépôt chimique en phase vapeur (CVD pour Chemical Vapor Deposition en anglais), l'épitaxie en phase liquide (LPE pour Liquide Phase Epitaxy en anglais), ou bien le dépôt chimique en phase vapeur aux organométalliques (MOCVD pour Metal Organic Chemical Vapor Deposition en anglais). Au niveau industriel, les techniques couramment utilisées sont la croissance par MBE et MOCVD. Dans notre cas, nous avons opté pour une croissance par MOCVD car cette technique possède plusieurs avantages comparée à la MBE. Premièrement, les vitesses de croissance en MOCVD sont supérieures à celles en MBE. Deuxièmement, les pressions de fonctionnement en MOCVD sont proches de l'atmosphérique et sont plus faciles à obtenir contrairement à l'ultravide requis en MBE. Et pour finir, les ampoules des précurseurs sont situées à l'extérieur de la chambre de dépôt ce qui facilite les opérations de maintenance. L'équipement utilisé dans le cadre de cette thèse est un cluster fabriqué par Applied Materials (figure 2.1). Il est composé d'une chambre de dépôt MOCVD compatible substrat silicium 300 mm, d'un module Siconi pour le retrait de l'oxyde natif du silicium, d'une valise ADIXEN pour faire du transfert sous vide et d'une chambre additionnelle pour

opérer des traitements par plasma. La figure 2.2 présente un schéma de la chambre de MOCVD et de l'arrivée des gaz précurseurs.

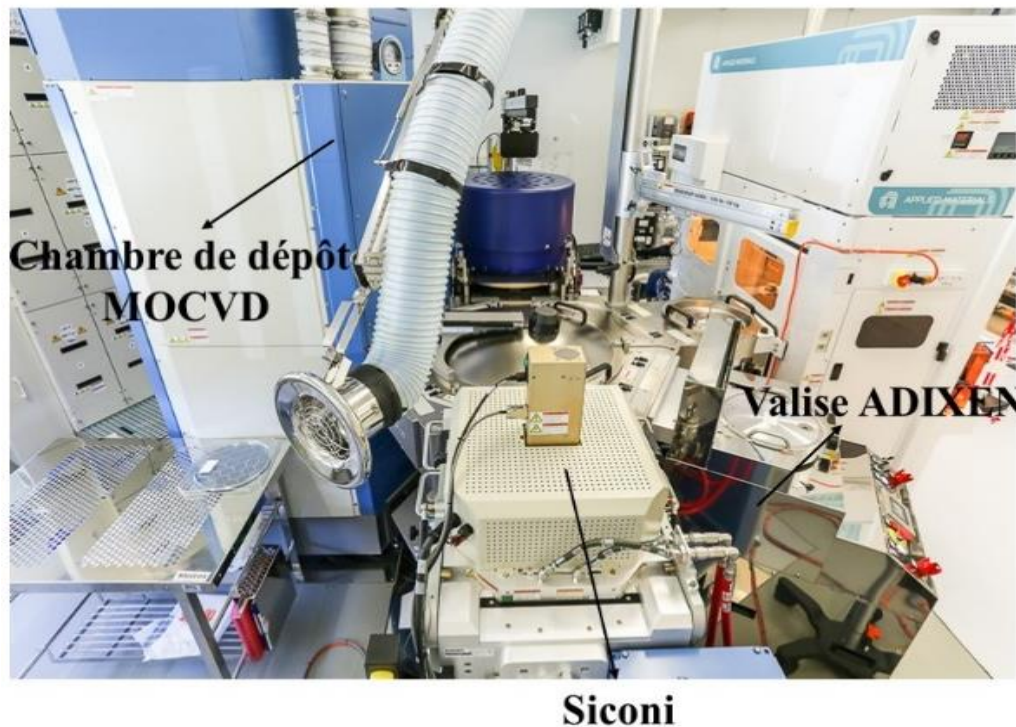


Figure 2. 1 Vue du cluster Applied Materials utilisé pour la croissance épitaxiale des matériaux

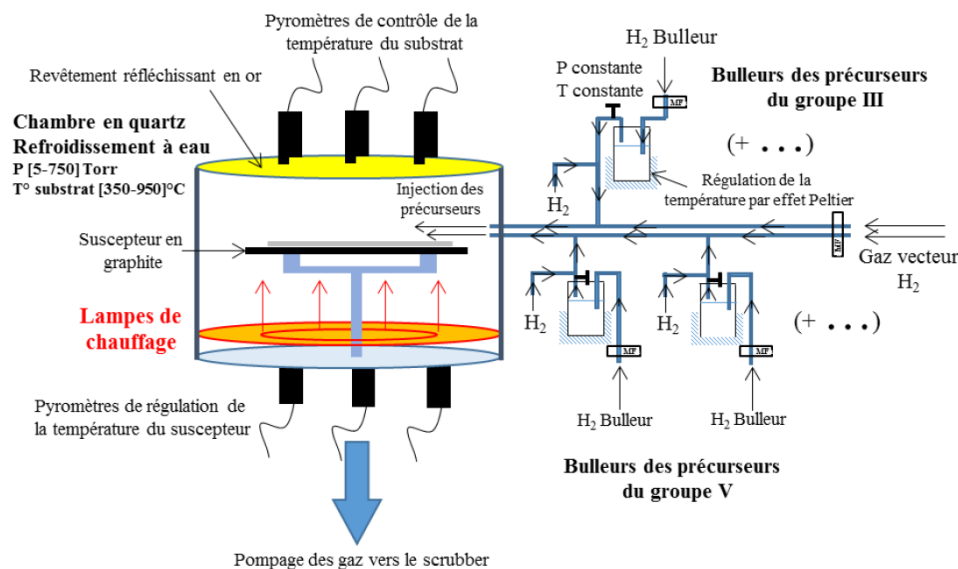


Figure 2. 2 Schéma du bâti de MOCVD 300 mm de Applied Materials.

Lors d'une croissance par MOCVD, les atomes composant le matériau que l'on souhaite épitaxier arrivent dans la chambre de croissance sous forme de molécules organométalliques. Ces molécules sont conduites vers le substrat par un gaz vecteur, le dihydrogène (H_2). Les précurseurs organométalliques peuvent être sous forme liquide ou bien solide. Ils sont conditionnés dans des ampoules à température et pression de fonctionnement et en équilibre

avec leur phase vapeur avant d'arriver dans la chambre de croissance sous forme de gaz (figure 2.2). Dans notre cas, les précurseurs utilisés sont le trimethylgallium (TMGa), trimethylaluminium (TMAI) et le trimethylindium (TMIn) pour les éléments III. En ce qui concerne éléments V, nous avons choisi le tertiarybuthylarsine (TBAs) et le tertiarybuthylphosphine (TBP) au détriment de l'arsine (AsH_3) et de la phosphine (PH_3) pour des raisons de sécurité. Au cours de la croissance, le gaz vecteur vient en premier lieu buller dans l'ampoule contenant le précurseur se chargeant ainsi en molécules organométalliques (figure 2.3). Il est ensuite injecté dans la chambre de croissance. La quantité de précurseur prélevée et injectée dépend du flux de H_2 ainsi que de la température et de la pression de l'ampoule contenant le précurseur. L'injection du gaz vecteur chargé en précurseur se fait selon un flux laminaire au-dessus de la plaque. Celle-ci est posée sur un suscepteur rotatif avec un revêtement en graphite et en SiC tournant à 32 tours par minute et chauffé par des lampes émettant dans l'infrarouge.

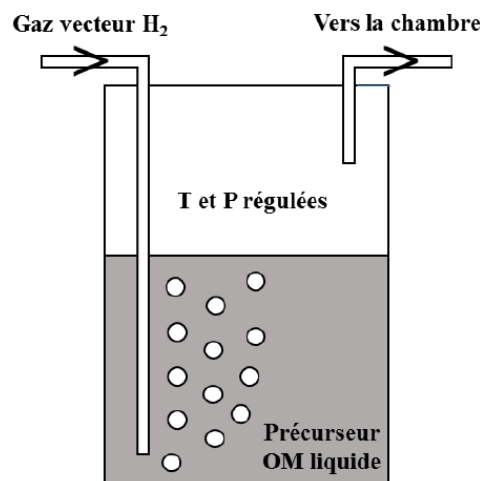


Figure 2. 3 Schéma simplifié de la réaction du gaz vecteur (H_2) avec le précurseur organométallique liquide.

2.2 Croissance par MOCVD

Lors de l'arrivée du gaz chargé en précurseur au sein de la chambre de dépôt, les molécules organométalliques se décomposent à cause des conditions thermodynamiques (pression et température). Cette décomposition permet ainsi aux éléments III et V de se déposer sur le substrat et de commencer la croissance. Cette croissance se fait selon plusieurs étapes présentées dans la figure 2.4 telles que :

- Le transport des précurseurs en phase gazeuse vers la surface du substrat
- La décomposition des molécules organométalliques
- La diffusion et adsorption des réactifs à la surface du substrat
- Croissance du matériau et désorption des produits de réactions (résiduels carbonés)

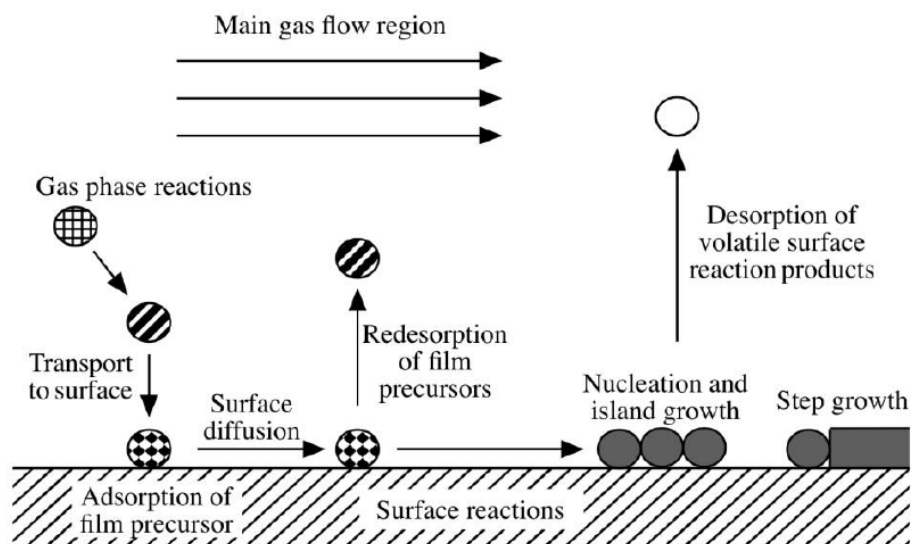


Figure 2. 4 Principe de croissance par MOCVD composé de plusieurs étapes.

La croissance d'un matériau dépend de divers paramètres tels que la pression et la température de la chambre de croissance mais aussi du flux de précurseurs injectés. La figure 2.5 présente une évolution des mécanismes de croissance en fonction de la température. On peut ainsi distinguer 3 régimes de croissances donnant lieu à 3 évolutions différentes de la vitesse de dépôt en fonction de la température.

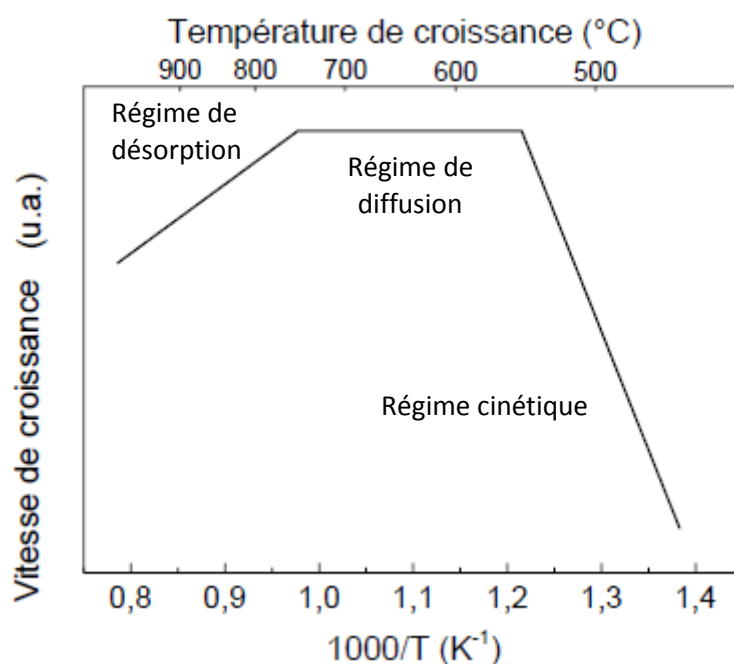


Figure 2. 5 Evolution de la vitesse de croissance en MOCVD en fonction de la température.

Régime cinétique : lorsqu'on augmente la température, la vitesse de dépôt augmente. La croissance du matériau est limitée par la décomposition des précurseurs et par les réactions (diffusion & adsorption) des atomes à la surface du substrat.

Régime de diffusion : A plus haute température, la vitesse de croissance atteint un plateau. Dans ce régime, l'évolution de la vitesse de croissance ne dépend plus de la température mais du flux de précurseurs.

Régime de désorption : A des températures encore plus élevées, on observe une chute de la vitesse de croissance. Ce phénomène résulte de la désorption des espèces à la surface du substrat.

2.3 Préparation du substrat de silicium avant croissance

Dans cette partie, nous nous intéresserons à la préparation du substrat de silicium avant la croissance de nos matériaux III-V.

2.3.1 Retrait de l'oxyde natif du silicium(100)

Avant toute épitaxie, il est primordial de s'affranchir de l'oxyde natif (SiO_2) d'environ 1 nm d'épaisseur à la surface du substrat de silicium. Cet oxyde de nature amorphe entrave la réalisation des épitaxies. Il est en général retiré par un nettoyage aqueux effectué avec un mélange d'acide fluorhydrique (HF) et d'eau. Dans notre cas, un nettoyage par voie sèche est utilisé dans notre module SiCoNiTM. Au sein de la SiCoNiTM, un plasma déporté au contact d'un mélange NH_3/NF_3 crée des espèces réactives NH_4F et NH_4HF_2 . Au contact de l'oxyde de silicium ces espèces réagissent et forment des sels du type $((\text{NH}_4\text{F})_2\text{SiF}_6)$ à la surface du substrat. Ces sels sont ensuite éliminés par sublimation autour de 100°C . L'avantage de cette méthode est l'enchaînement des étapes retrait oxyde et dépôt sans remise à l'air. La figure 2.6 présente le mécanisme de retrait de l'oxyde de silicium par SiCoNiTM.

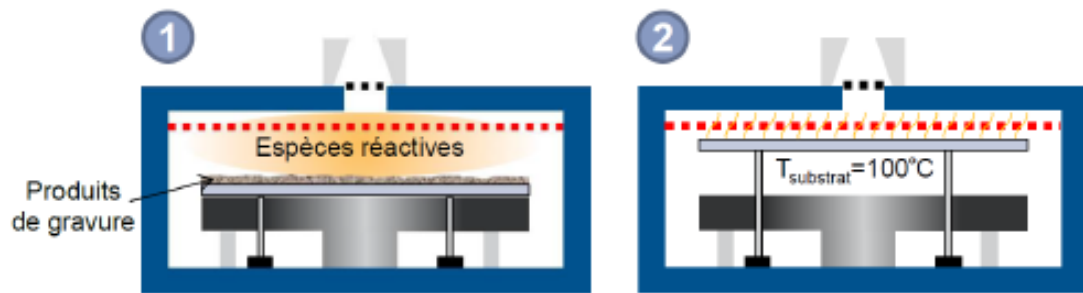


Figure 2. 6 Principe du retrait d'oxyde natif de silicium par SiCoNi en deux étapes.

2.3.2 Reconstruction de la surface du silicium (100)

L'un des verrous à lever pour permettre l'intégration de matériaux III-V dans la plateforme silicium est d'épitaxier un matériau sans parois d'antiphase. Pour se faire, il est nécessaire d'avoir des marches biatomiques à la surface du substrat. Dans la littérature, de nombreuses études font état de la croissance de matériaux III-V sur silicium sans parois d'antiphase. Cependant ces résultats sont obtenus exclusivement sur des substrats de silicium (100) désorientés de 2° à 6° [Bolkhovityanov08][Deppe87][Choi91], car des marches biatomiques peuvent facilement être formées à la surface du silicium en pratiquant un recuit du substrat en

amont au dépôt. Néanmoins comme ces substrats ne sont pas compatibles avec l'industrie de la microélectronique, il n'est pas envisagé de les utiliser à des fins industrielles.

La formation de marches biatomiques à la surface du silicium nominal (100) est donc essentielle pour l'intégration des matériaux III-V dans la plateforme silicium. Cependant, les études sur la préparation de surface du silicium montrent que seules des marches monoatomiques peuvent être formées en pratiquant un recuit sous ultravide [Chadli87][Alerhand90][Poon90][Pehlke91] ou sous hydrogène (H₂) [Reboredo01][Laracuenta03] sur ces substrats.

Toutefois en 2008 malgré les prévisions des modèles thermodynamiques et des études expérimentales, le groupe de Stolz [Nemeth08][Kunert08][Döscher08][Volz11] a réussi à démontrer qu'il était possible d'obtenir des marches biatomiques. Ce résultat a été obtenu en pratiquant un recuit à haute température (975°C) proche de la pression atmosphérique (950 mbar soit 712 Torr) pendant 10 minutes sur des substrats nominaux présentant une légère désorientation 0,1° uniquement dans la direction [110]. Grâce à ce résultat, ils ont ensuite fait croître du GaP sur substrat nominal sans parois d'antiphase.

Dans le but d'obtenir des marches biatomiques, nous avons décidé de réaliser un recuit du substrat avant le dépôt à 900°C, pendant 10 minutes et à une pression proche de la pression atmosphérique 600 Torr (cette valeur correspondant à la limite de l'équipement) en se basant sur les travaux de Stolz [Nemeth08][Kunert08][Döscher08][Volz11]. Nous avons étudié l'impact des paramètres suivants à savoir la pression, le temps de recuit et la direction de désorientation du substrat sur la formation des marches. Les substrats utilisés dans notre étude présentent une désorientation de 0,15° compatible avec l'industrie de la microélectronique. Celle-ci peut être soit dans la direction [110] ou différente de toutes les directions <110>.

2.3.2.1 Effet de la pression sur la reconstruction de surface du silicium (100)

La figure (2.7) montre la morphologie de surface d'un substrat silicium avec une désorientation de 0,15° dans la direction [110] après un recuit à 10 Torr et 600 Torr.

On peut constater que la surface du silicium diffère entre un recuit à 10 Torr (figure 2.7 (a)) et un recuit à 600 Torr (figure 2.7 (b)). Dans le cas d'un recuit à 600 Torr, les marches sont lisses et rectilignes avec une rugosité de 0,14 nm. Pour un recuit à 10 Torr, celles-ci ne sont pas rectilignes et la rugosité est de 0,8 nm. A titre de comparaison, les marches atomiques présentes sur le silicium à 600 Torr sont en bon accord avec les marches biatomiques de Stolz [Nemeth08][Kunert08][Döscher08][Volz11].

Par la suite, en faisant un profil AFM, nous sommes remontés à la hauteur des marches et à la largeur des terrasses. Dans le cas du recuit à 10 Torr, les marches ont une hauteur de 0,13 nm avec une largeur de terrasses de 50 nm (figure 2.7 (c)), tandis que pour le recuit à 600 Torr la hauteur est de 0,27 nm et la largeur est de 100 nm (figure 2.7 (d)).

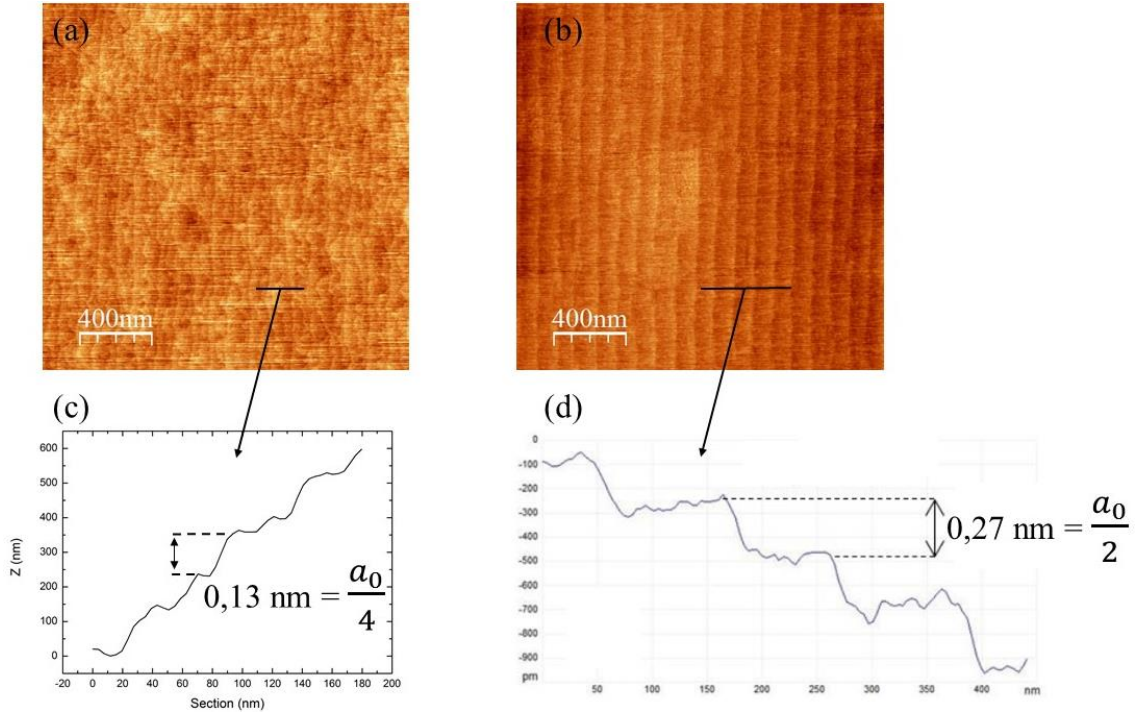


Figure 2. 7 Images AFM (2x2 μm^2) de surfaces de silicium désorientée de 0,15 ° selon [110] après recuit sous H_2 (a) à 10 Torr et (b) 600 Torr. (c) Profil en hauteur de la surface présentée en (a) et (d) profil en hauteur de la surface présentée en (b).

Afin d'identifier le type de marches atomiques présent à la surface, nous avons comparé les valeurs déterminées par le profil AFM avec celles attendues pour une marche monoatomique d'un substrat désorienté de 0,15° à l'aide des relations (1.9 chapitre I) et (2.1). Si elles sont inférieures d'un facteur deux à celles mesurées par le profil AFM, cela signifie que nous sommes en présence de marches biatomiques.

$$L = \frac{h}{\tan(\theta)} \quad (2.1)$$

Avec L : la largeur de la terrasse

h : la hauteur de la marche

θ : l'angle de désorientation du substrat

Nous avons ainsi trouvé que pour notre substrat une marche monoatomique possède une hauteur de 0,13 nm avec une terrasse large de 50 nm. Ces valeurs sont identiques à celles déterminées pour le recuit à 10 Torr tandis qu'elles sont inférieures d'un facteur 2 à celles du recuit à 600 Torr. Ces résultats mettent en évidence la présence de marches monoatomiques après un recuit à 10 Torr et la formation de marches biatomiques à 600 Torr. La formation de marches biatomiques sur un substrat nominal ($\Theta = 0,15^\circ$) en réalisant un recuit dans ces conditions (haute température et pression) est cohérente avec les résultats de Stolz [Nemeth08][Kunert08] [Döscher08][Volz11]. Toutefois, il est important de noter qu'après un tel procédé la surface du silicium n'est pas totalement recouverte de marches biatomiques. En effet, Döscher et al [Döscher08] ont montré que quelques îlots monoatomiques étaient

toujours présents en bord des marches biatomiques formées. La présence de ces ilots aurait tendance à induire des parois d'antiphase en faible quantité durant le dépôt du matériau.

Comme nous l'avons dit précédemment, les études menées dans la littérature ne montrent pas la formation de marches biatomiques pour des substrats nominaux.

Afin de comprendre ce résultat, nous nous sommes intéressés aux interactions entre l'hydrogène et la surface de silicium pendant le recuit.

Durant le recuit et afin de minimiser son énergie de surface, les atomes à la surface vont chercher à réduire le nombre de liaisons pendantes. Ce phénomène entraîne la formation de dimères dans les directions cristallines $\langle 110 \rangle / \langle -110 \rangle$ et de 4 types de marches atomiques à la surface du silicium (figure 2.8). Ainsi on peut avoir soit les marches monoatomique S_A ou biatomiques D_A avec des dimères de silicium perpendiculaires au bord de marche, soit des marches monoatomique S_B ou biatomiques D_B avec des dimères parallèles au bord de marche. Dans le cas d'un substrat nominal (100) après recuit sous vide, la surface du silicium est composée d'une succession de marches monoatomiques S_A et S_B [Chadli87].

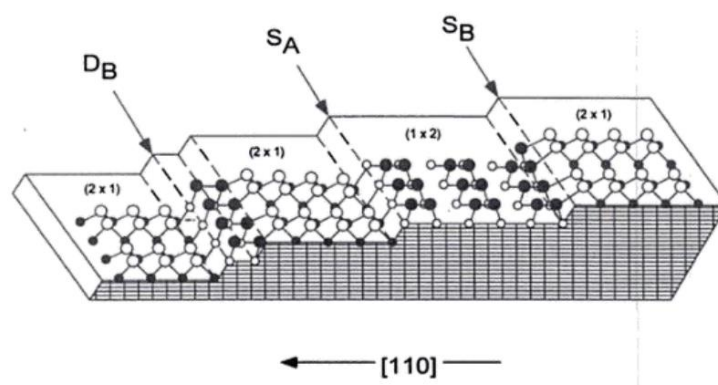


Figure 2. 8 Représentation schématique des marches atomiques en surface du silicium avec l'orientation des dimères de silicium [Chadli87].

Selon Brückner et al [Brückner12][Brückner13], la formation des doubles marches serait due à la forte interaction entre l'hydrogène et la surface du silicium. En effet, dans ces conditions thermodynamiques de nombreux mécanismes tels que l'adsorption et la désorption d'hydrogène, la gravure du silicium ainsi que la diffusion d'adatomes, de lacunes de silicium ou bien l'annihilation des lacunes en bord de marche peuvent se produire.

Dans leur étude, ils ont montré que la formation des marches biatomiques résulterait d'une gravure préférentielle des marches S_B par rapport aux marches S_A . Cette gravure proviendrait de la formation de lacunes à la surface du silicium. Sous l'effet de la température ces lacunes diffuseraient vers les bords de marches S_B induisant leur gravure. En se basant sur ces explications, on en déduit qu'à 10 Torr la pression du recuit n'est pas suffisante pour réaliser la gravure des marches S_B .

Pour confirmer cette hypothèse, des simulations ont été réalisées en collaboration avec P. Pochet du CEA-INAC. A travers ces simulations, nous avons exploré en fonction du

potentiel chimique de l'hydrogène la formation de lacunes pour une surface de silicium liée et non liée à des atomes d'hydrogène.

La figure (2.9) représente l'évolution de l'énergie de formation des lacunes par dimère sur les marches S_A (DVL pour dimer-vacancy line) et S_B (DVR pour dimer-vacancy row) avec (hydrogenated) et sans hydrogène (no hydrogen) en fonction du potentiel chimique de l'hydrogène. On s'aperçoit ainsi que pour un système sans hydrogène, les DVR et les DVL peuvent coexister car leurs énergies de formation respectives 2,63 eV et 2,98 eV sont proches.

Cependant quand de l'hydrogène est apporté au système, on constate une évolution de l'énergie de formation des deux types de lacunes (DVR et DVL) et l'apparition de deux régimes. L'un où les DVR sont favorisés (potentiel inférieur à -32 eV) et l'autre où les DVL sont favorisées (potentiel supérieur à -32 eV). Ces résultats mettent en évidence le rôle double de l'hydrogène durant la préparation de surface. Premièrement, il permet de modifier l'énergie de formation des lacunes, par conséquent d'accroître leur concentration et deuxièmement de favoriser la formation d'un type de lacunes.

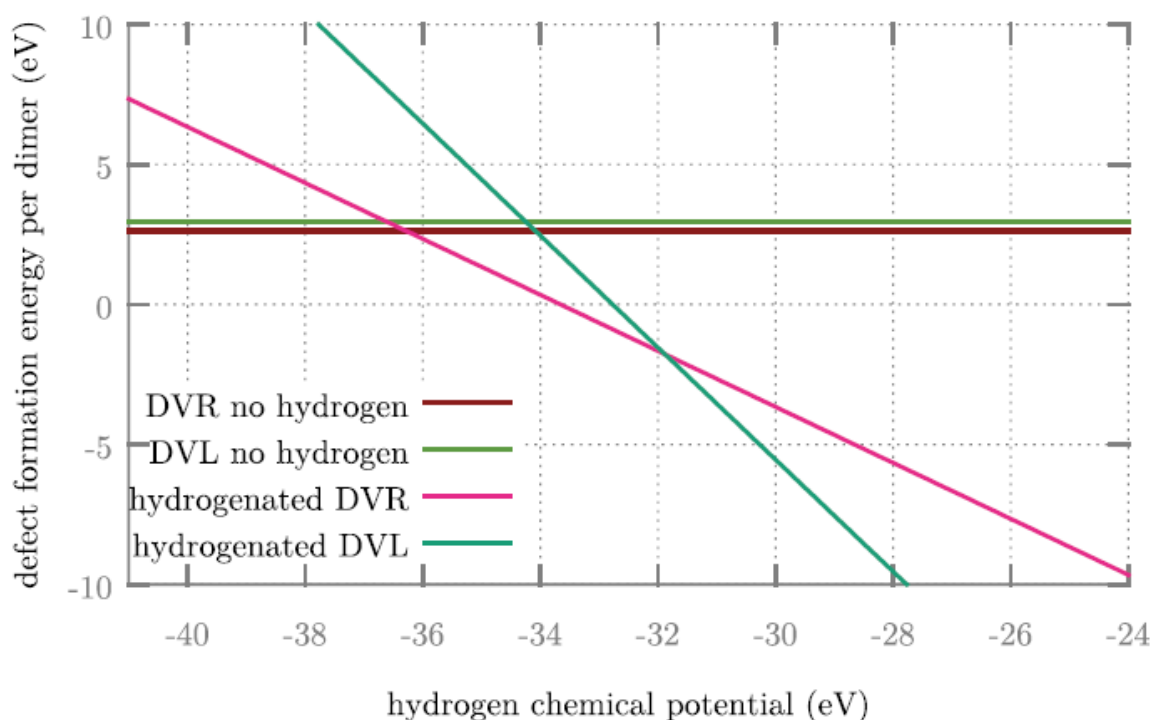


Figure 2. 9 Evolution de l'énergie de formation des DVR et DVL pour un système avec et sans hydrogène en fonction du potentiel chimique de l'hydrogène [Martin16].

A partir de ce résultat, on en déduit que la formation de marches monoatomiques après avoir pratiqué le recuit à 10 Torr serait due à un potentiel chimique inférieur à -36 eV. Dans ces conditions les DVR sont favorisés par rapport aux DVL. Cependant l'énergie de formation de ces défauts est trop importante pour générer une densité suffisante de lacunes pour graver entièrement les marches de type S_B .

Dans le cas d'un recuit à 600 Torr, on a formation des marches biatomiques. Si l'on se fie aux travaux de Brückner et al [Brückner12][Brückner13], ce résultat provient de la gravure des

marches S_B sélectivement par rapport aux S_A . A cette pression, le potentiel chimique de l'hydrogène se situerait entre -36 eV et -32 eV. Dans cette gamme les DVR sont préférées aux DVL et les énergies de formation sont faibles. Par conséquent une forte densité de lacunes est générée ce qui permet de graver complètement les marches S_B .

En ce qui concerne la différence de rugosité entre le recuit à 10 Torr (0,8 nm) et celui à 600 Torr (0,14nm), nous pensons que la gravure partielle des marches S_B serait à l'origine de cette différence.

2.3.2.2 Effet du temps de recuit sur la reconstruction de surface du silicium (100)

Nous avons ensuite étudié l'influence du temps de recuit sur la formation des marches biatomiques. Dans cette étude nous avons réalisé notre recuit à une température de 900°C, une pression de 600 Torr et nous avons fait varier le temps de celui-ci. Nous avons réalisé un recuit pendant 1 minute puis nous l'avons comparé à celui de 10 minutes et à une surface de silicium sans recuit. La figure (2.10) présente l'état de surface des substrats de silicium sans et avec recuit. On remarque que la surface du silicium pour un recuit de 1 minute ne présente pas de marches (figure 2.10 (a)) contrairement à la surface du silicium après un recuit de 10 min (figure 2.10 (b)). Cependant elle est similaire à celle d'un substrat qui n'a pas subi de recuit (figure (2.10 (c))).

La non formation de marches atomiques après un recuit d'une 1 minute laisse supposer que pour un temps aussi court aucune réaction n'a lieu à la surface du substrat. Cependant si on s'intéresse à la rugosité de surface, celle-ci est de 0,8 nm contrairement à 0,1 nm pour un substrat vierge. Cette évolution de la rugosité met en évidence une possible réorganisation des atomes de silicium à la surface du silicium toutefois ce temps semble trop court pour induire la formation de marches atomiques visibles à l'AFM. La différence de morphologie de surface entre un recuit de 1 minute et 10 minutes sous-entend, qu'il existe un temps de recuit idéal pour lequel il y a formation de marches biatomiques. Au cours de cette étude, nous n'avons pas essayé de temps intermédiaires pour observer l'évolution de la surface du silicium.

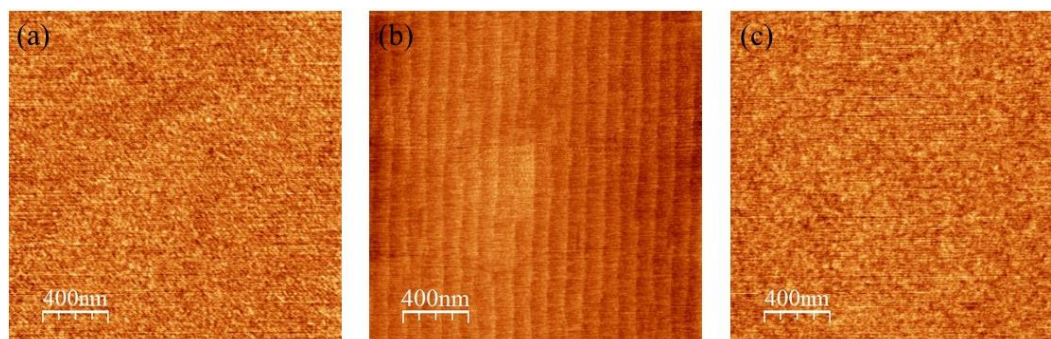


Figure 2. 10 Images AFM ($2 \times 2 \mu\text{m}^2$) de la surface de silicium d'un substrat désorienté de $0,15^\circ$ selon [110] (a) après recuit pendant 1 minute, (b) après recuit de 10 minutes, (c) sans recuit.

2.3.2.3 Effet de la direction de désorientation du substrat sur la reconstruction de surface du silicium (100)

L'effet de la direction de désorientation du substrat a été investigué. La figure (2.11) présente la surface du silicium après avoir pratiqué un recuit sur un substrat désorienté de $0,15^\circ$ dans une direction comprise entre $[100]$ et $[110]$ et sur un substrat désorienté de $0,15^\circ$ dans la direction $[110]$.

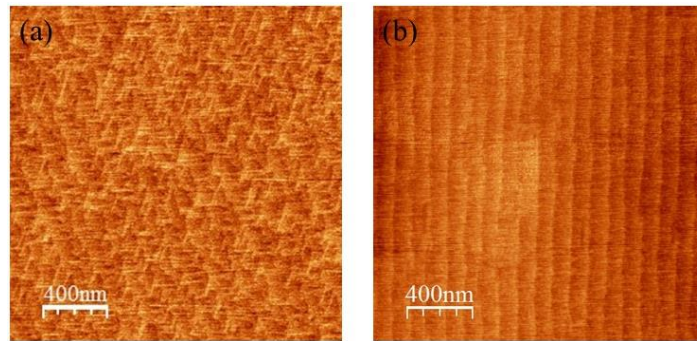


Figure 2. 11 Images AFM ($2 \times 2 \mu\text{m}^2$) de la surface de silicium après recuit sous H_2 et 600 Torr sur un substrat désorienté de $0,15^\circ$ (a) dans une direction située entre $[100]$ et $[110]$ (b) dans la direction $[110]$.

Dans le cas d'un substrat présentant une désorientation dans une direction comprise entre $[100]$ et $[110]$, on observe une rugosification des marches S_A et S_B qui sont maintenant en forme de dents de scie. Ce phénomène a déjà été observé dans la littérature [Zhong96].

Dans cette partie, nous avons montré que la formation de marches biatomiques sur des substrats nominaux était possible en réalisant un recuit du silicium avant le dépôt. Nous avons étudié l'effet des paramètres suivants à savoir la pression du recuit, le temps du recuit et la direction de désorientation du substrat sur la formation des marches. Ces études ont mis en avant que pour former les marches biatomiques trois critères sont requis. Premièrement, il est impératif que la pression du recuit soit assez élevée afin de générer une forte densité de lacunes de silicium pour pouvoir graver sélectivement et totalement les marches S_B . Deuxièmement, le temps du recuit doit être assez long pour que les atomes de silicium à la surface se réorganisent et que la gravure des marches S_B ait lieu. Pour finir, la désorientation du substrat doit être exactement dans la direction $[110]$ pour que les lacunes créées consomment préférentiellement les marches S_B .

Dans la suite du manuscrit nous utiliserons uniquement des substrats avec une désorientation de $0,15^\circ$ dans la direction $[110]$ pour favoriser la formation de marches biatomiques et obtenir des matériaux III-V sans parois d'antiphase.

2.4 Croissance de GaAs sur silicium sur (100)

2.4.1 Etat de l'art de la croissance de GaAs

Nous avons vu dans le chapitre I que la croissance de matériaux III-V sur silicium entraînait la formation de défauts tels que les dislocations émergentes, les parois d'antiphase et les

fissures. Parmi tous ces défauts, les dislocations émergentes sont ceux dont on ne sait pas s'affranchir totalement. Par conséquent la littérature sur la croissance du GaAs est principalement axée sur la réduction de ces défauts. Dans la suite de cette partie nous présenterons les stratégies développées afin de diminuer la densité de défauts pour des croissances 2D.

2.4.2 Croissance via des couches tampons

Afin de réduire les dislocations émergentes, le GaAs est couramment épitaxié sur du germanium afin d'accomoder le paramètre de maille entre le silicium et le GaAs.

La figure (2.12) présente une étude menée en 2017 par Y. Buzynin et al [Buzynin17]. Dans cette étude, la croissance commence par le dépôt d'une couche de 200 nm à 300 nm de Ge à une température de 300°C. Après ce dépôt, 1 μm de GaAs est épitaxié directement à 750°C sur le germanium. Ils s'affranchissent des parois d'antiphase en utilisant un substrat de silicium (100) désorienté de 5° dans la direction [110]. La densité de dislocation dans leur GaAs est donnée autour de 10^5 cm^{-2} et la rugosité de surface du matériau est autour de 1 nm.

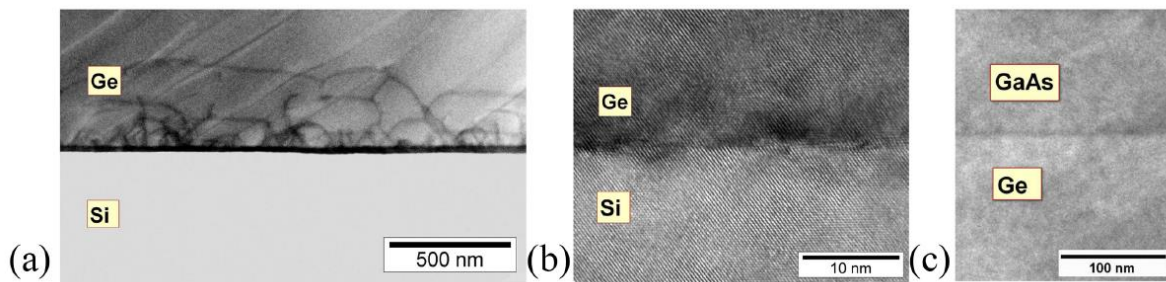


Figure 2. 12 Images TEM en coupe d'une croissance (a) et (b) germanium sur silicium (c) GaAs sur germanium [Buzynin17].

D'autres équipes de recherche se sont plus focalisées sur l'utilisation de l'alliage SiGe [Luo07][Carlin00][Carlin00][Ting00][Carlin01]. Avec cette approche, il est possible de faire varier de façon continue le paramètre de maille entre le silicium et la couche tampon jusqu'à celui du GaAs. En utilisant ce type d'intégration, une publication de Luo et al [Luo07] rapporte la croissance sur un substrat de silicium désorienté de 6°, d'une couche de GaAs avec une densité de dislocations de $6 \times 10^6 \text{ cm}^{-2}$ à $7 \times 10^6 \text{ cm}^{-2}$ (figure 2.13) et une mobilité de $2000 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ pour une concentration d'électrons de $5 \times 10^{17} \text{ cm}^{-3}$. Pour atteindre ces résultats, la croissance commence par le dépôt de la couche tampon à 400°C. Celle-ci est composée de 800 nm de $\text{Si}_{0,1}\text{Ge}_{0,9}$ suivi de 800 nm de $\text{Si}_{0,05}\text{Ge}_{0,95}$ puis de 1 μm de Ge. Après ce dépôt une couche de GaAs de 2 μm est épitaxiée directement à 630°C.

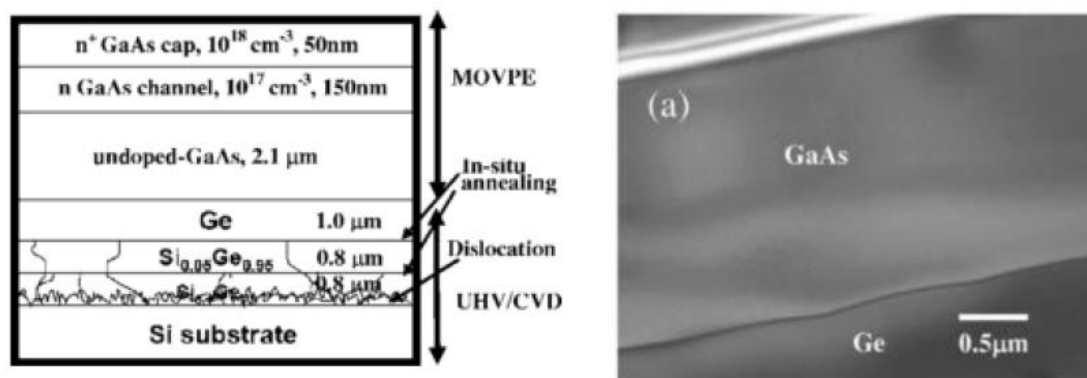


Figure 2. 13 Schéma de croissance de GaAs sur couche tampon SiGe et image MEB en coupe de la croissance de GaAs sur Ge [Luo07].

Outre l'utilisation de germanium ou de l'alliage SiGe, l'emploi de titanate de strontium (SrTiO_3 ou STO) en tant que couche tampon (figure 2.14) au cours des années 2000 a été investigué. Avec ce matériau, K. Einsenbeiser et al [Einsenbeiser02] ont atteint une densité de dislocations de 10^5 cm^{-2} pour une couche de GaAs de $2 \mu\text{m}$ déposée sur le STO en utilisant un substrat de silicium désorienté de 4° . De plus ils ont montré que la mobilité électronique déterminée est de 94 % par rapport à celle d'une référence sur substrat GaAs.

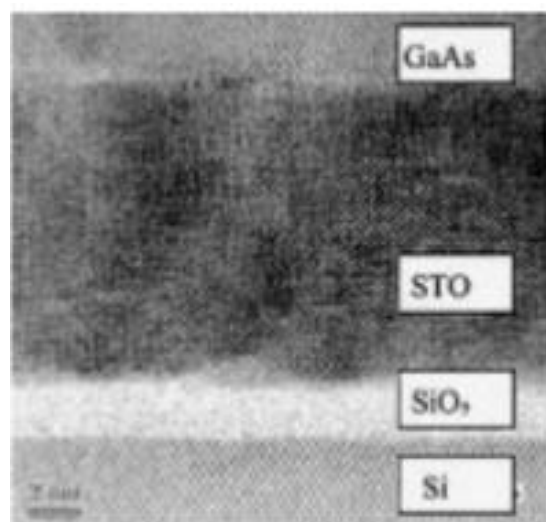


Figure 2. 14 Vue en coupe d'une croissance de GaAs sur une couche tampon en STO [Einsenbeiser02].

2.4.2.1 Croissance directe sur silicium

Pour simplifier les dépôts de GaAs sur silicium, la croissance directe du matériau selon un procédé en deux étapes est utilisée (nucléation à basse température + croissance à haute température).

Avec cette approche les couches de GaAs de $1 \mu\text{m}$ épitaxiées sur silicium ont une densité de dislocations entre 10^8 cm^{-2} et 10^9 cm^{-2} [Yamaguchi91]. Afin de réduire les défauts dans le matériau diverses techniques peuvent être utilisées comme nous l'avons vu au cours du chapitre 1. En combinant croissance en deux étapes et recuits cyclés, Uen et al [Uen06] ont obtenu une densité de dislocations émergentes inférieure à 10^6 cm^{-2} pour des couches de

GaAs de 4 μm avec une rugosité de 1 nm et épitaxiées sur des substrats de silicium désorientés de 2°.

Pour finir cet état de l'art sur les différentes techniques pour obtenir du GaAs avec une faible densité de défauts, l'insertion de super réseaux de couches contraintes au sein du GaAs a pour effet de diminuer la densité des dislocations émergentes [Tang14][Georges15][Jiang14][Yamaguchi89][Nozawa91]. Le champ de contrainte ainsi créé dans la couche peut courber les dislocations et les empêcher d'atteindre la surface du GaAs (figure 2.15). Ces super réseaux peuvent être réalisés à partir de différentes alternances de matériaux comme AlGaAs/GaAs, InGaAs/GaAs ou InAlAs/GaAs

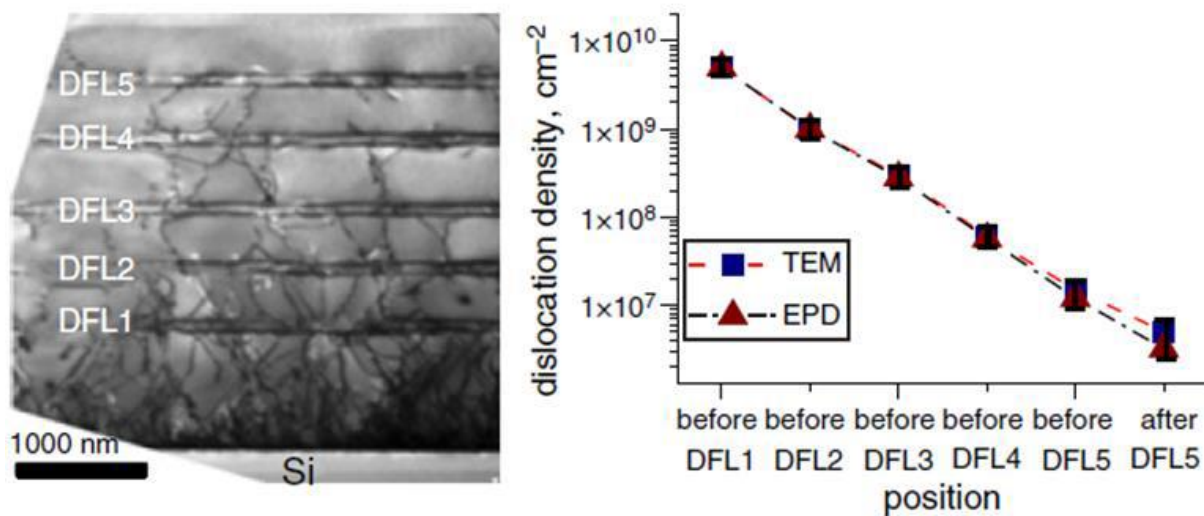


Figure 2. 15 Image TEM en coupe d'une croissance de GaAs avec des supers réseaux AlGaAs/GaAs et effet du super réseau sur la réduction de la densité de dislocations [Jiang14].

Dans notre cas nous avons opté pour la croissance de GaAs direct sur silicium afin de simplifier les structures déposées. Comme nous l'avons dit au sein de cette partie, la croissance directe sur silicium se fait selon un procédé de croissance en deux étapes avec une nucléation à basse température (300°C – 400°C) suivie d'un dépôt à haute température. Au cours de la prochaine partie nous expliquerons ce procédé de croissance.

2.5 Croissance du GaAs en deux étapes

2.5.1 Couche de nucléation

Avant tout dépôt, la surface du silicium est passivée en étant exposée soit à un flux d'élément III ou d'élément V. Cette condition est nécessaire pour permettre la croissance du composé III-V sur le silicium. Diverses études sur la croissance de la couche de nucléation de GaAs sur silicium ont montré que pour une température supérieure à 300°C, celle-ci se fait sous forme d'ilots tridimensionnels selon le mécanisme de Volmer-Weber (VW). La croissance selon le mécanisme VW se produit si l'énergie de surface du substrat (γ_s) est inférieure à la somme de l'énergie de surface du film (γ_f) avec l'énergie de l'interface dans les deux matériaux (γ_i), comme le montre la relation (2.2).

$$\gamma_s < \gamma_f + \gamma_i \quad (2.2)$$

La pré-exposition avant la croissance de la couche de nucléation permet de diminuer l'énergie de surface du substrat γ_s et par conséquent contribue à la mise en place du mécanisme VW. En termes d'interactions entre le matériau et le substrat, le mécanisme VW se traduit par des interactions matériau-matériau plus favorables que celles matériau-substrat, ce qui favorise la formation d'un film composé d'îlots.

Deux types de nucléation peuvent être pratiqués lors de la croissance en deux étapes à savoir la nucléation à haute température et celle à basse température. La figure (2.16) illustre la différence entre ces deux types de croissance.

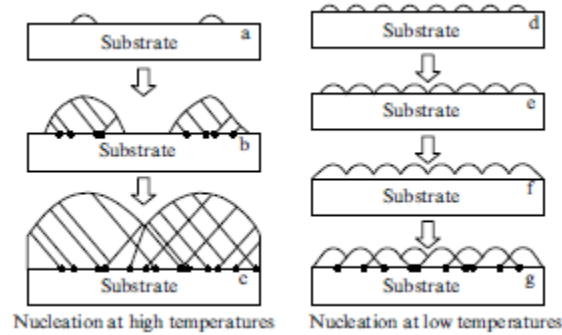


Figure 2. 16 Comparaison entre une nucléation obtenue à haute température et à basse température [Bolkhovityanov08]. Les traits sont les dislocations émergentes tandis que les points noirs sont des dislocations résultant de l'adaptation de la différence de paramètre de maille.

Lors de la croissance d'un matériau, la diffusion des atomes à la surface du matériau est principalement dépendante de la température selon la relation :

$$D = D_0 \frac{P_0}{P} \left(\frac{T}{T_0} \right)^{\frac{3}{2}} \quad (2.3)$$

Avec D_0 : le coefficient de diffusion dans les conditions standard de pression et température

P_0 : la pression standard atmosphérique (101325 Pa)

P : la pression de croissance

T_0 : la température ambiante (298,15 K)

T : la température de croissance

Lors d'une nucléation à haute température, la diffusion des espèces à la surface du substrat est importante et entraîne la formation d'îlots de grandes tailles avec une faible densité. En raison de leurs tailles, ces îlots ont tendance à relaxer en formant des dislocations avant de se rencontrer et de former un film continu. Dans cette configuration, les défauts créés sont piégés lors de coalescence et par conséquent il est difficile de les annihiler avec des recuits ou la croissance de couches épaisses [Bolkhovityanov08]. A l'inverse à basse température, la diffusion des espèces est faible et la coalescence se fait avant la relaxation. La formation des

dislocations apparaît lors de la formation de la couche continue contrairement à la nucléation à haute température. Ces défauts formés après coalescence seraient plus mobiles et auraient tendance à s'annihiler plus facilement avec un recuit ou en augmentant l'épaisseur déposée [Bolkhovityanov08]. Le rôle de la couche de nucléation dans un procédé en deux étapes est double. En premier lieu, elle permet de relaxer la contrainte générée par la différence de paramètres de maille puis de fournir un pseudo substrat afin de réaliser une quasi homoépitaxie lors du dépôt à plus haute température.

2.5.2 Croissance à haute température

Après obtention de notre couche de nucléation, on réalise une deuxième croissance cette fois-ci à plus haute température en se plaçant dans des conditions proches d'une homoépitaxie. Le dépôt à haute température est effectué afin d'obtenir un matériau avec une bonne qualité cristalline.

2.6 Résultats expérimentaux sur la croissance de GaAs sur silicium (100)

Dans cette partie, nous présenterons premièrement la croissance du GaAs sur silicium. Ce matériau a été étudié dans le cadre d'une thèse au LTM [Cipro16] et nous résumerons une partie des résultats à savoir la croissance de la couche de nucléation et celle à haute température. Nous nous intéresserons dans un deuxième temps, à l'effet des parois d'antiphase sur les propriétés du GaAs, à la réduction des dislocations émergentes et nous finirons par une étude de l'effet de la température sur la croissance du matériau.

Couche de nucléation : Avant de commencer la croissance la surface du substrat de silicium est exposée à un flux d'arsenic afin de saturer la surface du silicium en arsenic. Par la suite, la couche de nucléation est déposée à 375°C sur le silicium. La figure (2.17) illustre la morphologie par AFM d'une couche de nucléation du GaAs de 35 nm sur silicium.

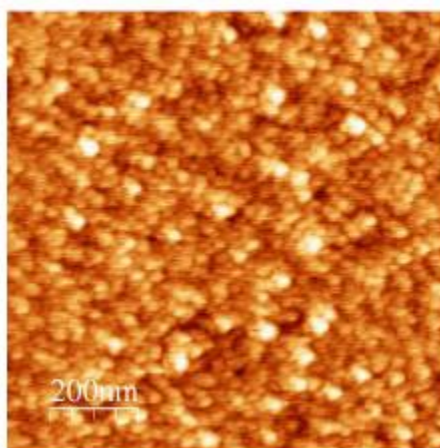


Figure 2. 17 Image AFM (5x5 μm^2) de la couche de nucléation du GaAs épitaxié à 375°C sur Si(100).

Différentes températures et pressions ont été étudiées. Ces études ont montré une variation de la rugosité de surface et une évolution de la densité des îlots en fonction de la température et

aussi de la pression. Le choix d'une température de 375°C a été retenu car il représente un compromis afin d'obtenir notre couche de nucléation de 35 nm avec à la fois une vitesse de croissance raisonnable, une faible rugosité de surface (RMS) de 0,35 nm et une forte densité d'îlots de $8 \times 10^8 \text{ cm}^{-2}$.

Croissance à haute température : La croissance à haute température qui suit la formation de la couche de nucléation se fait dans les conditions similaires à une homoépitaxie. Celle-ci se déroule entre 600° et 700°C. La figure 2.18 illustre la croissance d'une couche de GaAs de 400 nm sur silicium (100) selon le procédé de croissance développé au laboratoire sur un substrat sans préparation de surface (figure 2.18 (a)) et avec (figure (2.18 (b))). Comme on peut le voir la préparation de surface du silicium avant la croissance du matériau est essentielle pour pouvoir s'affranchir des parois d'antiphase clairement visibles lorsque la surface est non préparée (figure 2.18 (a)). A noter que lors de la croissance du GaAs sur un substrat qui a subi une préparation de surface, nous avons une formation de quelques parois d'antiphase (110) au début de la croissance. Ces parois sont générées à cause des îlots monoatomiques présents en bord de marches [Döscher08]. Toutefois ces parois ont tendance à s'auto-annihiler au bout de 70 nm (35 nm couche nucléation + 35 nm dépôt à plus haute température) [Alcotte16][Martin16] permettant ainsi d'obtenir un matériau exempt de parois d'antiphase à la surface (figure 2.18 (b)).

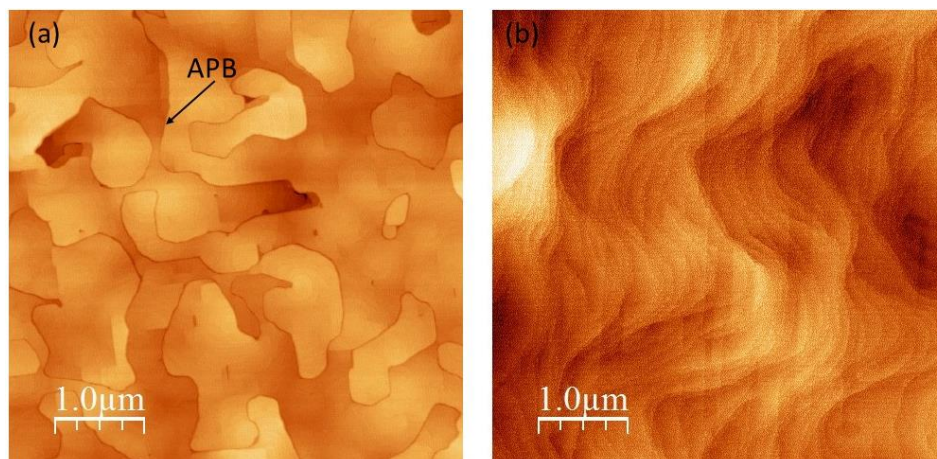


Figure 2. 18 Image AFM ($5 \times 5 \mu\text{m}^2$) de la surface d'un GaAs sur silicium (100) (a) sans préparation de surface. (b) après préparation de surface.

L'obtention d'un matériau III-V sans parois d'antiphase en réalisant avant le dépôt, un recuit à haute température et proche de la pression atmosphérique est cohérente avec la littérature. En effet l'équipe de Stolz [Kunert08] a montré en 2008 l'obtention de GaP sur silicium nominal sans parois d'antiphase en utilisant la même méthode. Plus récemment en 2014, l'équipe de Kei May Lau a présenté la croissance d'un empilement GaAs/InP sur substrat silicium nominal sans parois d'antiphase [Li14]. Dans cette publication, un recuit du substrat à 800°C, 100 mbar (75 Torr) pendant 30 minutes est réalisé avant tout dépôt. Par la suite un procédé de croissance en deux étapes est utilisé. La couche de nucléation a été déposée à 410°C suivie d'une croissance entre 550°C et 630°C.

Outre l'approche 2D citée plus haut, d'autres travaux ont démontré qu'il était possible d'obtenir des matériaux III-V sans parois d'antiphase sur silicium (100) sans marches biatomiques en utilisant la croissance 3D dite localisée. Nous ne détaillerons pas ici ces travaux mais on peut citer par exemple les travaux de R. Cipro et al [Cipro16] (approche ART), ceux de Q. Li et al [Li16] (approche ART+V-groove) ou bien ceux de H. Schmid et al [Schmid15] (approche TASE).

Dans l'optique d'une industrialisation, l'utilisation d'un recuit avant le dépôt sur des substrats nominaux nous apparaît comme la meilleure solution pour obtenir des matériaux III-V sans parois d'antiphase car celui-ci peut directement être réalisé dans la chambre de dépôt. La révélation des plans (111) et la croissance localisée sont des solutions alternatives intéressantes mais ces approches demandent la réalisation d'étapes technologiques diverses en amont du dépôt afin de préparer le substrat. Toutes ces étapes nécessitent l'utilisation d'équipement tiers ce qui peut compliquer le processus de réalisation d'un composant III-V.

2.6.1 Effet des parois d'antiphase sur les propriétés du GaAs

Après l'obtention de couches sans parois d'antiphase, on s'est intéressé à l'impact de ces défauts sur les propriétés morphologiques, électriques, optiques et cristallines du matériau.

2.6.1.1 Propriétés surfaciques des couches de GaAs

Premièrement on peut constater une évolution de la morphologie de surface du GaAs (figure 2.18). L'extraction de la rugosité de surface des images AFM montre une diminution de la rugosité de surface du GaAs quand on s'affranchit des parois d'antiphase. On passe ainsi d'une couche avec une rugosité de 2 nm à 0,6 nm dès que les parois d'antiphase sont supprimées. Cette amélioration est due au fait que ces défauts induisent une topographie particulière à la surface du matériau. Comme nous l'avons montré au cours du chapitre I, les parois d'antiphase peuvent diffuser jusqu'à la surface du matériau. Lorsqu'elles émergent, des sillons de quelques nanomètres de profondeur apparaissent. Nous pensons que l'origine des sillons est due au fait que les parois d'antiphase agissent comme des pics d'énergie potentielle. Par conséquent durant la croissance du matériau, nous supposons que les atomes auraient tendance à s'éloigner des parois d'antiphase pour ainsi migrer vers des sites énergétiquement plus favorables. En raison de cette migration, un appauvrissement de la matière aurait lieu au niveau des parois d'antiphase. Cet appauvrissement serait à l'origine de la formation de ces sillons et de l'augmentation de la rugosité.

Par la suite nous avons comparé la rugosité de surface de notre GaAs avec les valeurs reportées dans la littérature pour nous situer par rapport à l'état de l'art. Les travaux de Q. Li et al [Li14] cités plus haut sont ceux qui se rapprochent le plus de nos résultats. Ils présentent un GaAs de 1µm sans parois d'antiphase en ayant pratiqué un recuit du Si en amont du dépôt. Dans leur publication, ils rapportent une rugosité de surface pour le matériau de 1,1 nm soit le double de la nôtre pour un GaAs epitaxié selon un procédé en deux étapes directement sur silicium. Cette différence de rugosité pourrait résulter de la différence d'épaisseur entre les deux matériaux.

En utilisant l'approche croissance du GaAs sur une couche tampon, Y. Bogumilowicz et al **[Bogumilowicz16]** ont rapporté une rugosité de surface de 0,5 nm pour une couche de 275 nm déposée sur une couche tampon de 1,4 μm de germanium déposée sur silicium nominal présentant une désorientation de 0,5°.

Avec l'approche croissance localisée de type V-groove, Q. Li et al **[Li16]** obtiennent une rugosité de surface de 1,2 nm pour une couche de GaAs de 1 μm .

Cette étude nous a permis de mettre en avant l'impact des parois d'antiphase sur les propriétés surfaciques du matériau et que celles-ci devaient être annihilées afin d'obtenir un matériau avec une faible rugosité. La comparaison de la rugosité de surface de notre matériau avec la littérature nous a permis de voir que nous sommes au niveau de l'état de l'art.

2.6.1.2 Propriétés électriques et optiques des couches de GaAs

Dans le but de valider le fait que la suppression des parois d'antiphase engendre une amélioration de la qualité du matériau, on s'est intéressé par la suite à l'impact de ces défauts sur les propriétés électriques et optiques du matériau. Pour ce faire nous avons épitaxié sur une couche tampon de GaAs de 400 nm puis une couche de 250 nm de GaAs légèrement dopé de type n ($7 \times 10^{17} \text{ cm}^{-3}$) avec et sans parois. Nous avons caractérisé la couche dopée par effet hall (électrique) et par photoluminescence à température ambiante (optique). Une vue schématique des structures étudiées est présentée figure 2.19.

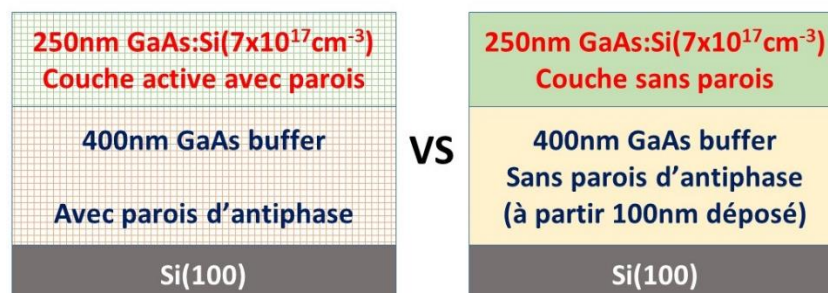


Figure 2. 19 Représentation schématique des structures mises en place pour l'étude des propriétés électriques et optiques du GaAs.

2.6.1.2.1 Effet Hall

L'effet Hall est une technique de caractérisation électrique qui permet de déterminer la mobilité des porteurs de charges, leur type et leur concentration. Le principe est présenté figure (2.20).

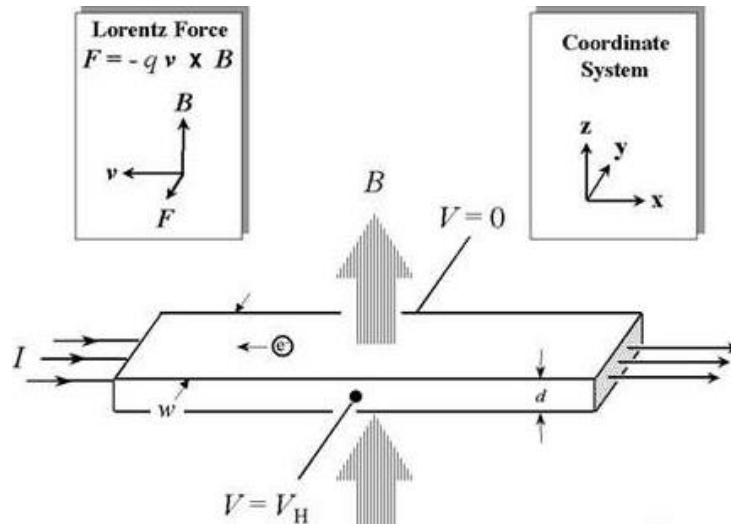


Figure 2. 20 Schéma illustrant l'effet Hall.

Quand on applique un champ magnétique B perpendiculaire au courant I qui traverse un échantillon semiconducteur d'une épaisseur e et de largeur L . Les particules chargées sont alors soumises à une force de Lorentz (F) qui les dévie selon la relation (2.4)

$$\vec{F} = qv\vec{B} \quad (2.4)$$

Avec q : la charge d'un électron en Coulomb

v : la vitesse d'un porteur de charge

$\vec{B}$: le champ magnétique appliqué

La distribution des charges sur les faces avant et arrière de l'échantillon forme une différence de potentiel appelée tension de Hall (V_H). Cette tension compense la force due au champ magnétique et est définie par la relation (2.5)

$$V_H = \frac{IB}{qne\rho} \quad (2.5)$$

Avec I : L'intensité du courant appliqué

n : la densité de porteurs de charge

e : l'épaisseur de la couche

ρ : la résistivité de la couche du semiconducteur

Connaissant la résistivité du matériau on peut remonter à la densité de porteurs de charge (n) et à la mobilité (μ) voir relation (2.6)

$$\rho = \frac{1}{qn\mu} \quad (2.6)$$

En utilisant la méthode Van der Pauw, on peut ainsi remonter à la résistivité du matériau. La géométrie utilisée pour nos échantillons est présentée figure (2.21) avec des contacts réalisés avec de l'indium.

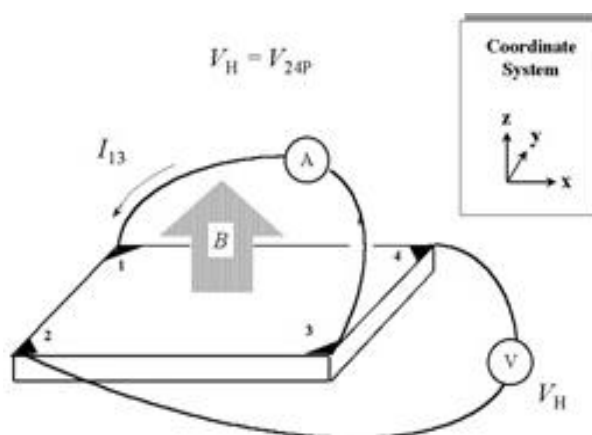


Figure 2. 21 Géométrie des échantillons utilisée pour la détermination de la résistivité

Nous avons d'abord cherché à comparer l'évolution de la mobilité et de la résistivité du GaAs avec et sans parois d'antiphase pour un même niveau de dopage ($7 \times 10^{17} \text{ cm}^{-3}$). Les propriétés électriques du GaAs obtenues après caractérisation par effet Hall sont présentées dans le tableau (2.1). Afin de s'assurer de la reproductibilité et de l'homogénéité de ces résultats une dizaine d'échantillons provenant de la même croissance ont été caractérisés. On remarque ainsi que la mobilité électronique du GaAs avec parois d'antiphase est de $200 \pm 20 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ alors que la mobilité pour la couche sans parois d'antiphase est de $2000 \pm 60 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$, ce qui représente une valeur 10 fois supérieure à celle avec parois. De même, pour la résistivité du matériau, la suppression des parois d'antiphases entraîne une réduction d'un ordre de grandeur. La réduction de la mobilité des électrons en présence de parois d'antiphase est cohérente avec les résultats de la littérature. Dans les années 80, Akiyama et al ont aussi constaté que la mobilité des électrons diminuait passant d'une valeur de $5200 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ [Akiyama84] à $2000 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ [Akiyama84] quand des parois d'antiphase étaient présentes dans un film de GaAs de $3 \mu\text{m}$ avec un niveau de dopage de 10^{16} cm^{-3} . Ces résultats mettent en évidence le comportement de centre de diffusion des parois d'antiphase [Fang90]. A titre comparatif nous avons comparé les propriétés obtenues pour notre couche sans parois sur silicium à une couche de GaAs de 250 nm dopé de type n à $7 \times 10^{17} \text{ cm}^{-3}$ épitaxié sur un substrat de GaAs semi isolant (tableau 2.1). Les mesures ont montré que pour le même niveau de dopage, une mobilité de $2500 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ est alors atteinte pour notre homoépitaxie. Cet écart de 25%, pourrait venir de la présence de défauts structuraux au sein du matériau épitaxié sur silicium. En effet T.E. Crumbaker et al [Crumbaker91] ont montré dans le cas de la croissance d'InP sur silicium que la réduction de ces défauts permettait d'améliorer la mobilité du matériau. Ce résultat met en évidence le fait que les dislocations émergentes dans le matériau agissent comme des centres de diffusion qui détériorent les propriétés électriques du matériau. Pour finir, si on compare les résultats obtenus pour notre homoépitaxie avec la littérature, Hageman et al [Hageman92] ont obtenu une mobilité de $5000 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ à dopage équivalent pour une croissance de GaAs de quelques microns sur substrat GaAs semi-isolant.

Echantillon	Mobilité ($\text{cm}^2.\text{V}^{-1}.\text{s}^{-1}$)	Résistivité (Ohm.cm)
GaAs avec parois d'antiphase sur silicium	200	2×10^{-2}
GaAs sans parois d'antiphase sur silicium	2000	4×10^{-3}
GaAs homoépitaxie	2500	3×10^{-3}

Tableau 2. 1 Effet des parois d'antiphase sur la mobilité et la résistivité du GaAs.

Cette étude des propriétés électriques du GaAs nous a permis de mettre en avant le caractère dégradant des parois d'antiphase sur la mobilité du matériau et qu'il était indispensable de s'en affranchir dans l'optique d'obtenir un matériau avec de bonnes propriétés électriques. On a ensuite pu voir que la mobilité de notre hétéroépitaxie n'était seulement que de 25% inférieure à celle de notre homoépitaxie. Nous pensons que cette différence viendrait de la présence de dislocations, une réduction de celle-ci pourrait nous permettre de nous rapprocher des valeurs déterminées pour notre homoépitaxie.

2.6.1.2.2 Photoluminescence à température ambiante

Le principe de la photoluminescence (PL) est présenté sur la figure (2.22). Cette technique de spectroscopie permet la caractérisation des propriétés optiques du matériau étudié. Dans le cas d'un semi-conducteur, on excite les électrons de la bande de valence à l'aide d'un laser avec une énergie supérieure à celle du gap. Sous l'action du rayonnement, les électrons de la bande de Valence (BV) passent dans la bande de Conduction (BC) et des paires électrons-trous se forment dans le matériau. Lors de la relaxation, ces porteurs de charge peuvent se recombiner de façon radiative et émettent un photon dont l'énergie correspond à la nature de la transition. L'étude des spectres de PL obtenus permet de remonter à des informations telles que le gap et la qualité cristalline du matériau. En effet, plus le pic d'émission est fin plus la qualité cristalline du matériau est bonne. Alors qu'un spectre de PL large traduit généralement un désordre des atomes dans le cristal. La largeur du pic est caractérisée par la largeur à mi-hauteur (FWHM).

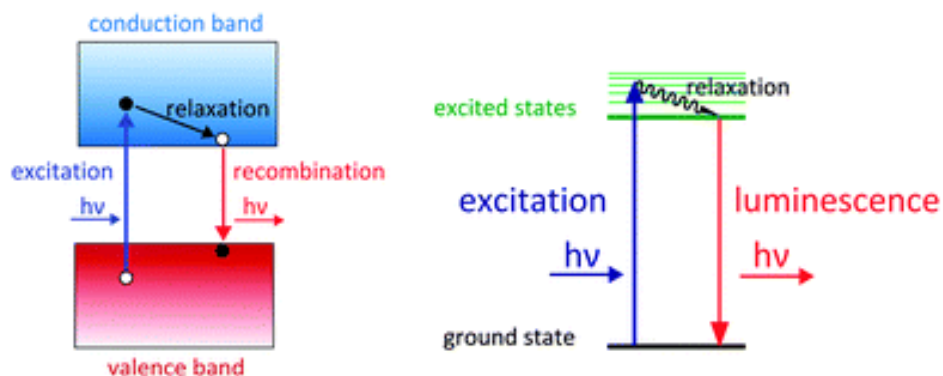


Figure 2. 22 Schéma du principe de la photoluminescence

Les spectres obtenus par photoluminescence à température ambiante sont présentés figure (2.23). Ils ont été comparés à une homoépitaxie de 250 nm avec un dopage de type n de $7 \times 10^{17} \text{ cm}^{-3}$ et à un substrat de GaAs dopé type n à $3 \times 10^{18} \text{ cm}^{-3}$. Toutes les acquisitions ont été réalisées dans les mêmes conditions. Le laser utilisé a une longueur d'onde de 532 nm. Pour cette longueur d'onde 82% du signal est absorbé après 250 nm et 99% après 330 nm. Les caractéristiques principales des spectres telles que l'énergie d'émission, la largeur à mi-hauteur et l'intensité pour chaque échantillon sont présentées dans le tableau (2.2).

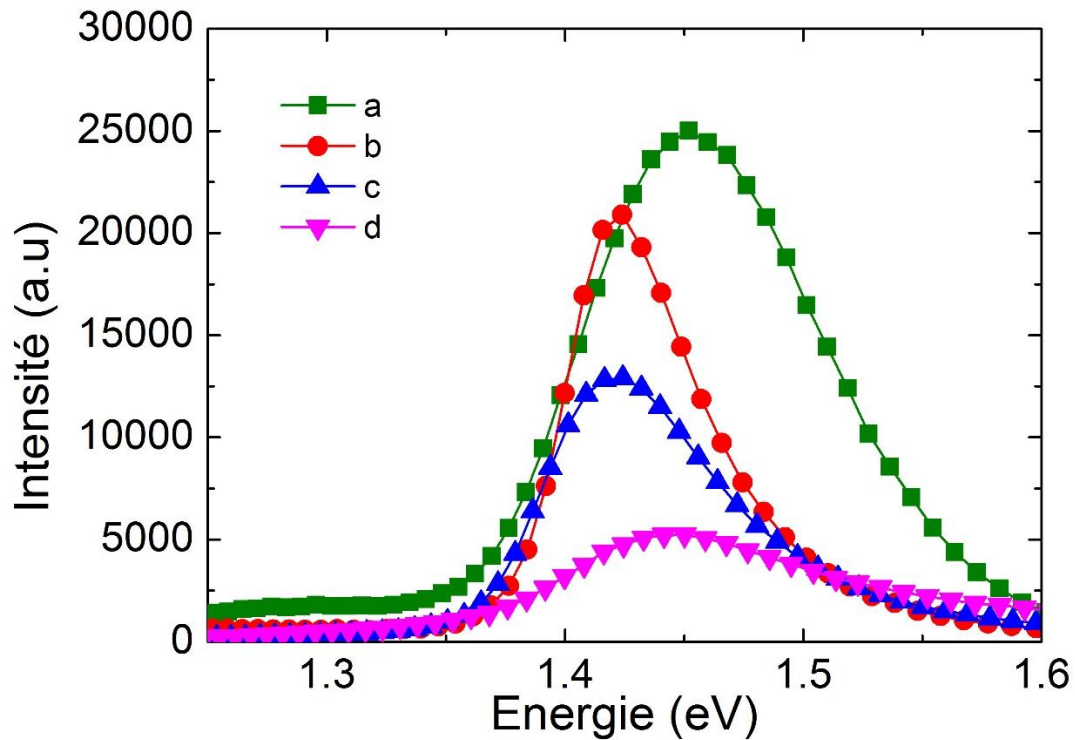


Figure 2. 23 Spectres de photoluminescence à température ambiante du substrat GaAs et des différentes couches de GaAs déposées. (a) Substrat GaAs (b) GaAs homoépitaxie (c) GaAs sur silicium sans parois (d) GaAs sur silicium avec parois.

Echantillons	Position du pic (eV)	FWHM (meV)	Intensité maximal
GaAs substrat (a)	1,45	111	25000
GaAs homoépitaxie (b)	1,42	64	21000
GaAs sans parois sur silicium (c)	1,42	85	13000
GaAs avec parois sur silicium (d)	1,44	141	5300

Tableau 2. 2 Résumé des données des spectres de photoluminescence (figure 2.18), telles que l'énergie d'émission du pic, la FWHM et l'intensité maximal.

En premier lieu nous nous sommes intéressés à l'intensité du signal de photoluminescence. On remarque ainsi que l'intensité la plus importante est celle du substrat de GaAs mais celle-ci est juste 15% supérieure à celle de notre homoépitaxie.

En revanche, si on s'intéresse à l'évolution de l'intensité des pics associés aux couches obtenues sur silicium on s'aperçoit que la présence ou non de parois d'antiphase impacte directement l'intensité du spectre. En effet, dans le cas où il n'y a pas de parois d'antiphase, l'intensité du pic est quasiment 3 fois plus importante que lorsqu'elles sont présentes. Ces résultats mettent clairement en évidence le comportement de centres de recombinaison non radiatifs de ces défauts. En effet, une partie des paires électron-trou créées par le rayonnement monochromatique se recombine de façon non radiative, ce qui limite par la suite la réponse optique du matériau et donc l'intensité du pic. Ces résultats sont en accord avec les travaux de Guy Brammertz et al [Brammertz06] qui montrent aussi une amélioration de l'intensité de photoluminescence quand les parois d'antiphase sont supprimées pour du GaAs sur germanium. Cependant, l'intensité de notre matériau sans parois est pratiquement 2 fois moins intense que pour une homoépitaxie qui elle est dépourvue de dislocations émergentes. Ce comportement met en avant le fait que les dislocations émergentes agissent aussi comme des centres de recombinaison non radiatifs et est en adéquation avec les travaux de Qiang Li et al [Li16]. Au travers de cette publication ils montrent que plus la densité de défauts diminue plus l'intensité lumineuse du matériau augmente.

Par la suite nous avons étudié la position du pic d'émission des différents échantillons et avons constaté un décalage de celui-ci en fonction des échantillons caractérisés. L'énergie de cette transition est équivalente au gap du matériau soit 1,42 eV pour le GaAs. A la vue des valeurs du Tableau (2.2) seules notre homoépitaxie et notre GaAs sans parois d'antiphase ont leur pic d'émission centré à 1,42 eV. Le pic d'émission du substrat émet à 1,45 eV tandis que celui du GaAs avec des parois d'antiphases sort à 1,44 eV. Le décalage du pic pour le GaAs avec APB résulte probablement d'une modification du gap du matériau de façon localisée à cause des parois d'antiphase. En ce qui concerne le substrat de GaAs, le décalage vers le bleu (blue shift en anglais) de 0,03 eV est connu en tant que décalage de Burstein-Moss (Burstein-Moss shift en anglais) et résulte du fort niveau de dopage [Borghs89][Hudait99].

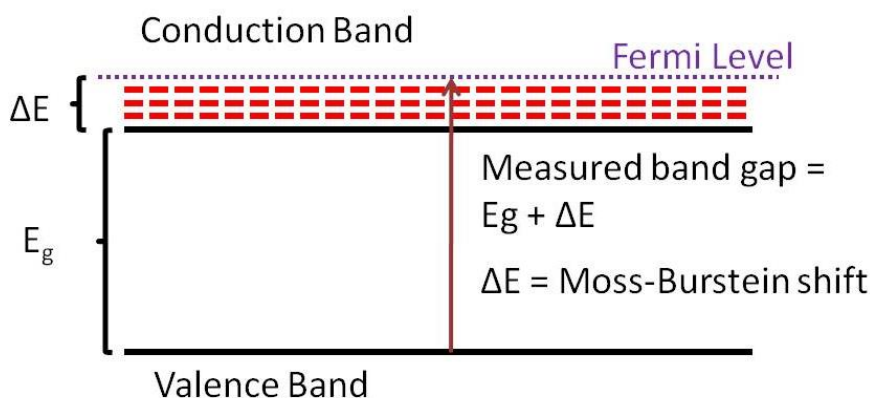


Figure 2. 24 Décalage du gap à cause de l'effet de Moss-Burstein

En effet pour un semiconducteur avec un dopage de type n, l'augmentation du niveau de dopage du matériau a pour effet de modifier la position du gap vers les hautes énergies car la bande de conduction se remplit. Le niveau de Fermi est ainsi modifié et se rapproche de la bande de conduction. Quand le semiconducteur est dégénéré, le niveau de Fermi se retrouve

dans la bande de conduction (figure 2.24). A cause de la nouvelle position du niveau de Fermi, un électron provenant de la bande de valence ne peut être excité que s'il se trouve au-dessus du niveau de Fermi car les états en dessous sont des états occupés. Selon le principe de Pauli qui interdit l'excitation de ces états, l'augmentation de la valeur est donnée par la relation (2.7)

$$E_g(2) = E_g(1) + \Delta E \quad (2.7)$$

Avec $E_g(2)$: la nouvelle valeur du gap

$E_g(1)$: la valeur initiale du gap

ΔE : le décalage en énergie dû à la concentration de porteurs

Pour finir, il est intéressant de se pencher sur la largeur à mi-hauteur (FWHM) des différents pics car elle met en avant la qualité cristalline des différentes couches. On constate que l'évolution de la FWHM des pics suit la tendance selon laquelle les défauts impactent directement la qualité cristalline du matériau [Fang90][Li16]. Notre homoépitaxie présente la FWHM (64 meV) la plus faible, tandis que cette valeur est de 85 meV pour le GaAs épitaxié sans parois d'antiphase et de 141 meV pour celui avec parois d'antiphase. Pour notre homoépitaxie cette valeur est compréhensible car le GaAs ne possède ni parois d'antiphase ni dislocations émergentes. Pour nos dépôts sur silicium ces valeurs sont cohérentes avec les résultats électriques. La FWHM du substrat est de 111 meV à cause du niveau de dopage plus important. En effet, l'incorporation de dopants dans la matrice d'un cristal a tendance à générer des défauts au sein de celui-ci et par conséquent un élargissement des pics de photoluminescence [Hudait99].

Tous ces résultats mettent en évidence le fait que les parois d'antiphase agissent comme des centres de recombinaisons non radiatifs. En effet, une partie des paires électron-trou créées par le rayonnement monochromatique se recombine de façon non radiative, ce qui limite par la suite la réponse optique du matériau et donc l'intensité du pic. L'évolution de l'intensité du pic de photoluminescence ainsi que la réduction de la valeur de la FWHM confirme l'amélioration de qualité de la couche dès que les parois d'antiphase sont annihilées. Cependant ces propriétés sont moins bonnes que celle de notre homoépitaxie car ce type de croissance ne possède pas de dislocations émergentes contrairement à celles sur Si (densité de dislocations $\sim 10^9 \text{ cm}^{-2}$).

2.6.1.3 Propriétés cristallines des couches de GaAs

Afin d'observer l'effet des parois d'antiphase sur la qualité cristalline du GaAs épitaxié des analyses en diffraction par rayons X (DRX ou XRD pour X-ray diffraction en anglais) ont été réalisées.

2.6.1.3.1 Diffraction des rayons X

La DRX est une technique de caractérisation structurale qui permet de remonter à des informations telles que l'arrangement des atomes, le paramètre de maille d'un matériau ou bien la composition chimique. Le principe de la DRX est représenté figure 2.25.

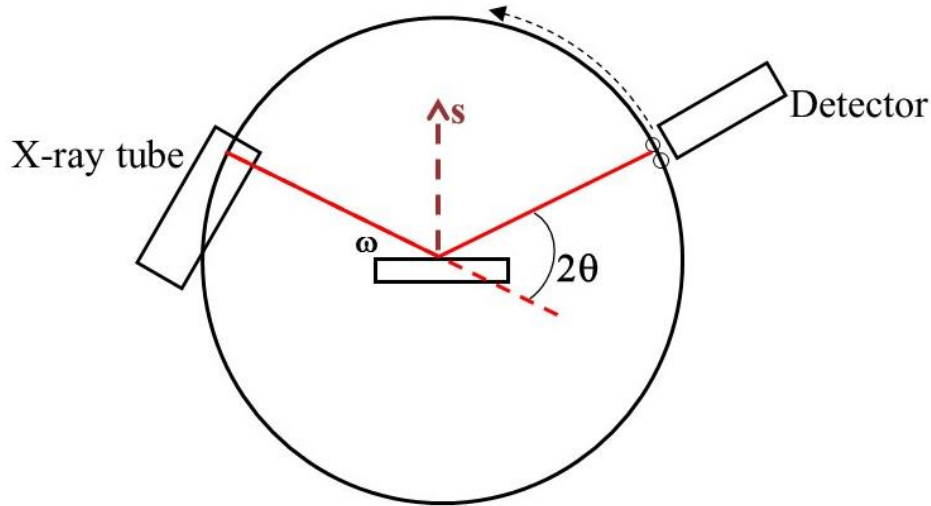


Figure 2. 25 Schéma du principe de la diffraction par rayons X

Quand un rayonnement X monochromatique irradie un cristal, les plans cristallins diffractent ce rayonnement. Des interférences vont avoir lieu entre les rayons diffractés par les différents plans cristallins. Celles-ci seront constructives uniquement si la loi de Bragg (2.8) est respectée.

$$2d_{hkl} \sin \theta_{hkl} = n\lambda \quad (2.8)$$

Avec d_{hkl} : La distance entre les plans atomiques

θ_{hkl} : L'angle de diffraction des plans atomiques

λ : La longueur d'onde du laser

Les pics de diffractions observés en fonction des angles de diffractions θ permettent d'établir un profil de diffraction. L'étude du profil de diffraction généré permet de remonter aux diverses propriétés du matériau.

Nous avons cherché à étudier la qualité cristalline du GaAs. Pour cela des « rocking curves » autour de la raie (004) ont été réalisées.

Dans cette configuration, l'angle θ que fait le détecteur avec l'échantillon est fixé à la position du pic de l'échantillon soit 33° pour le GaAs tandis que l'angle ω qui représente l'angle entre le rayon incident et l'échantillon varie autour de la position du pic de GaAs. Avec cette configuration on obtient uniquement le pic de diffraction du GaAs, celui-ci représente la mosaïcité du cristal. En remontant à la largeur à mi-hauteur (Full Width at Half

Maximum, FWHM en anglais) du pic on peut ainsi avoir une idée de la qualité cristalline de la couche. En effet, plus cette valeur est grande plus la densité de défauts au sein du cristal est importante. En utilisant la formule d'Ayers [Ayers92] définie par la relation (2.9), on peut estimer la densité de dislocations émergentes (TDD) dans le matériau. Il est important de dire que ce modèle a été à la base développé pour les couches de GaAs épitaxiées sur des substrats de silicium présentant une désorientation de 7° . Par conséquent il n'est pas adapté pour nos croissances, toutefois il permet d'avoir une estimation de la densité de défauts

$$TDD(cm^{-2}) = 1632 \times [FWHM(arcsec)]^2 \quad (2.9)$$

Les rocking curves pratiquées l'ont été sur des couches de GaAs d'une épaisseur de 400 nm épitaxiées sur silicium avec et sans parois d'antiphase. Les profils de diffraction sont présentés figure 2.26. On peut ainsi constater que le pic de diffraction sans parois d'antiphase ($FWHM = 0,2^\circ$) est légèrement plus fin que celui avec parois d'antiphase ($FWHM = 0,25^\circ$) ce qui traduit une légère amélioration de la qualité cristalline entre les deux couches.

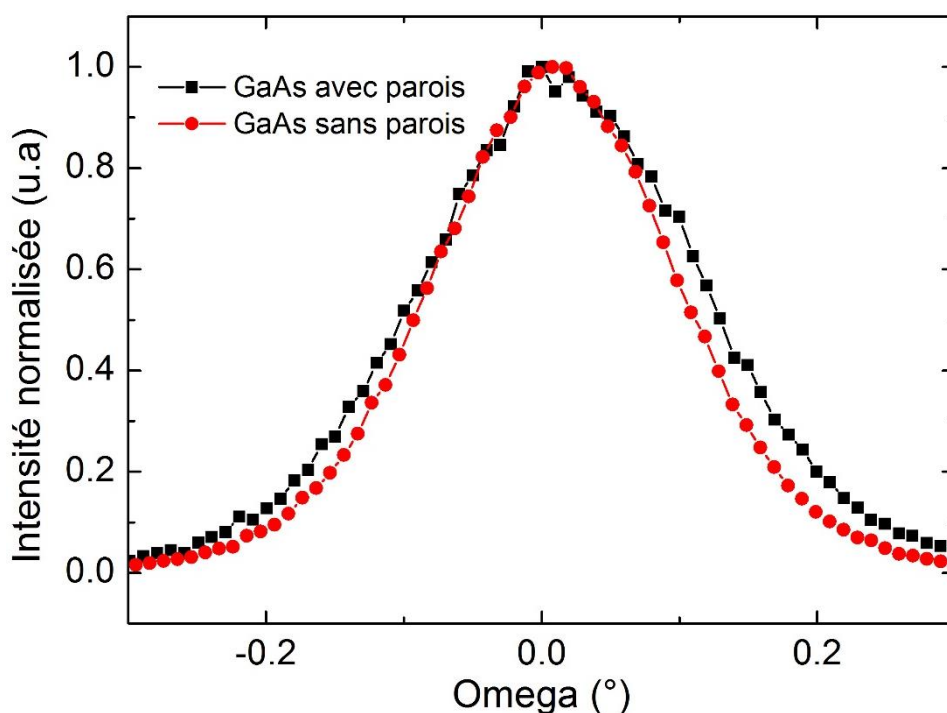


Figure 2. 26 Profils « rocking curve » selon le plan (004) pour des couches de GaAs sur silicium de 400 nm avec parois d'antiphase (carrés) et sans parois d'antiphase (cercles).

A partir des largeurs à mi-hauteur de nos courbes et de la relation (2.9), nous sommes remontés à la densité de défauts présents dans nos matériaux. Ces résultats sont présentés au sein du tableau (2.3) :

Echantillon	FWHM ($^\circ$)	FWHM (arsec)	TDD (cm^{-2})
GaAs avec parois d'antiphase	0,25	900	$1,3 \times 10^9$
GaAs sans parois d'antiphase	0,2	720	8×10^8

Tableau 2. 3 Effet des parois d'antiphase sur la qualité du matériau (GaAs (400 nm)/Si).

On peut constater que la suppression des parois d'antiphase permet de réduire la valeur de la FWHM de 900 arcsec à 720 arcsec. En ce qui concerne la réduction de la densité de

dislocations, il est important de noter que la formule d'Ayers prend en compte tous les défauts. En effet, aucune distinction n'est faite entre les parois d'antiphase, les dislocations ou bien les fautes d'empilements. Par conséquent la valeur déterminée représente la somme de l'ensemble des défauts dans le matériau. La réduction de la FWHM déterminée après suppression des parois d'antiphase met en avant une amélioration de la qualité cristalline du matériau. Cependant si on s'intéresse de plus près à la densité de dislocations, on s'aperçoit que celle-ci est très importante. Nous avons par la suite comparé la valeur de notre FWHM pour notre couche sans parois d'antiphase avec la littérature. Le graphique (figure 2.27) présente la FWHM obtenue par diverses équipes pour la croissance de GaAs sur silicium. En essayant de placer sur ce graphique la valeur de notre FWHM (720 arsec), on remarque que celle-ci est supérieure à toutes les valeurs présentées. Pour expliquer cette différence deux hypothèses peuvent être formulées. La première est que la majorité des résultats présentés ont été obtenus pour des épaisseurs largement supérieures à 400 nm. Au cours du chapitre I, nous avons montré qu'augmenter l'épaisseur de la couche de GaAs permet de réduire la densité de dislocations car on favorise l'auto annihilation des défauts. Deuxièmement, outre le fait que l'épaisseur des couches soit supérieure au micron, de nombreux papiers combinent fortes épaisseurs avec des techniques dont le but est de réduire la densité de dislocations. On peut citer l'utilisation de couches tampons [Luo07][Carlin00][Carlin00][Ting00][Carlin01], de supers réseaux [Tang14][Georges15] et des traitements thermiques [Yamaguchi91].

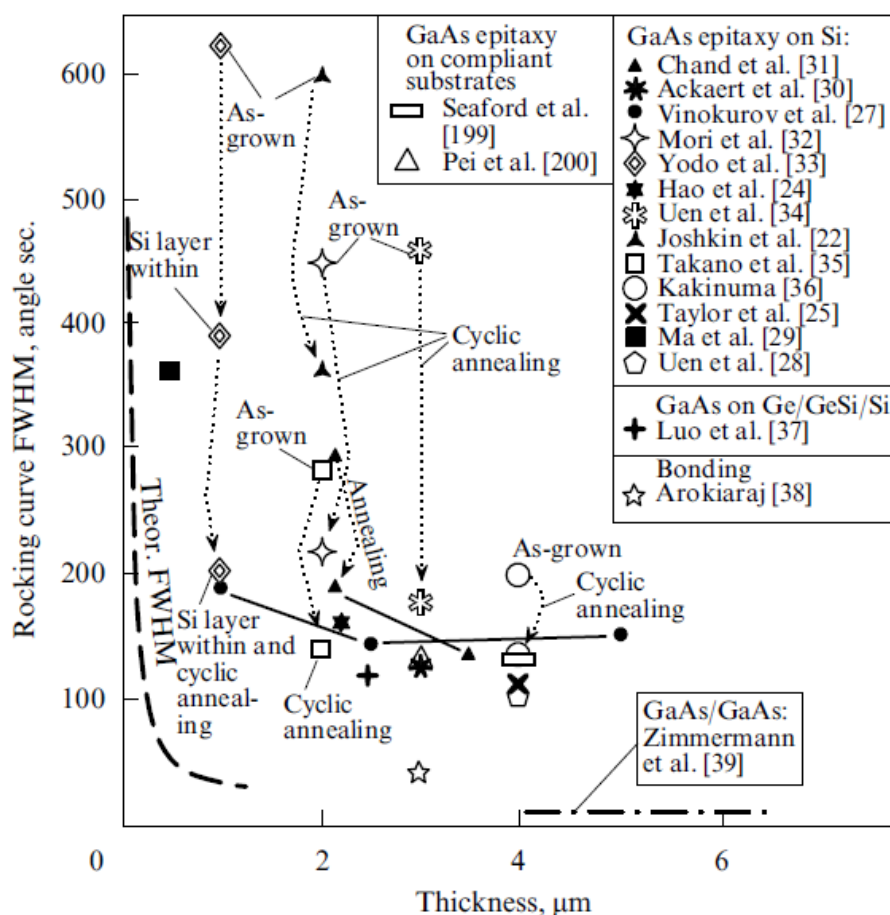


Figure 2. 27 Graphique représentant les différentes FWHM obtenus pour la croissance du GaAs sur silicium par différentes équipes en fonction de l'épaisseur [Bolkhovityanov08].

Afin de pouvoir vraiment comparer nos couches, il est impératif de comparer des couches avec une même épaisseur. Dans la littérature, nous avons trouvé la publication de Ma et al [Ma04] qui met en avant la croissance d'un GaAs de 500 nm déposé sur substrat Si nominal par MBE avec une FWHM de 396 arcsec. Cette valeur est inférieure d'un facteur 2 par rapport à la nôtre. Cependant dans leur étude un recuit à 600°C pendant 10 min est pratiqué en fin de dépôt. Une autre publication rapporte une FWHM de 128 arcsec soit une différence d'un facteur 7 avec notre valeur pour un GaAs de 275 nm [Bogumilowicz16]. Ce résultat est atteint en utilisant une couche tampon de germanium de 1,4 μm .

2.7 Réduction des dislocations émergentes dans le GaAs

A travers la partie précédente, nous avons mis en avant l'amélioration des propriétés du GaAs dès que les parois d'antiphase sont annihilées. Toutefois afin d'atteindre des propriétés équivalentes à celle d'une homoépitaxie, il semble nécessaire de réduire la densité de dislocations au sein du matériau. Dans cette optique, nous avons exploré la réduction de ces défauts. En premier lieu, en nous basant sur la littérature et sur les travaux de M. Tang et al [Tang14], l'effet d'un super réseau (SR) $\text{In}_{0,15}\text{Ga}_{0,85}\text{As}/\text{GaAs}$ est étudié. Celui-ci est constitué de 8 périodes et il est inséré à 400 nm de l'interface avec le silicium. Les périodes sont composées de couches d'InGaAs et de GaAs épaisses de 10 nm chacune. Après la croissance du super réseau, une couche de 400 nm de GaAs est déposée. Par la suite l'effet d'un TCA post croissance sous flux d'arsenic a été investigué sur la réduction de la densité de dislocations. L'emploi d'arsenic durant cette étape permet d'éviter la désorption de l'élément V.

Le traitement thermique consiste en un recuit (700°C ou 800°C) pendant une minute suivi d'une redescente à 400°C répété trois fois. Pour caractériser la densité des dislocations, nous avons opté pour de l'imagerie TEM. L'épaisseur totale du matériau (GaAs + SR) est de 1 μm .

Une vue en coupe de la croissance de notre matériau avec un super réseau $\text{In}_{0,15}\text{Ga}_{0,85}\text{As}/\text{GaAs}$ est visible (2.28 (a)). On remarque en premier lieu qu'une grande partie des défauts formés durant la croissance sont confinés dans les 100 premiers nanomètres. Cependant, on peut constater que ceux non confinés ont tendance à se propager dans le matériau. Au niveau du super réseau, on s'aperçoit que la propagation des dislocations est freinée. On peut voir que certaines dislocations ont tendance à se courber à cause de la contrainte générée par la succession de couches $\text{In}_{0,15}\text{Ga}_{0,85}\text{As}/\text{GaAs}$, tandis que d'autres voient leur propagation stoppée en sortie du SR sans être courbées par le SR. Ce comportement des dislocations en présence du SR est cohérent avec la littérature [Tang14][Georges15]. L'image TEM nous montre qu'après ce super réseau la densité de dislocations présente dans la couche de GaAs située au-dessus est plus faible que la densité située à l'interface avec le substrat. La morphologie de surface de notre couche est présentée figure (2.28 (b)). Celle-ci est similaire à une surface d'un GaAs déposé sur silicium sans SR et la rugosité de surface est de 0,6 nm.

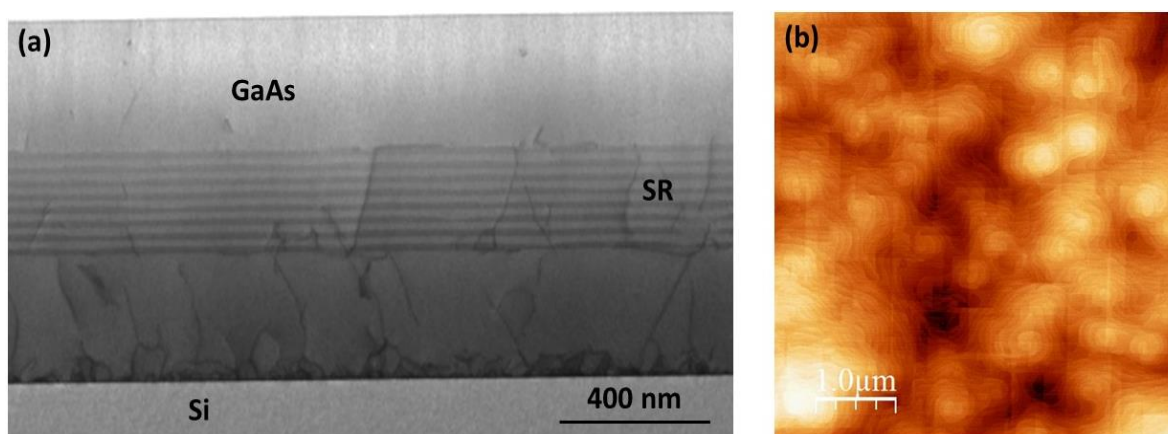


Figure 2. 28 (a) Image TEM d'une vue en coupe de la croissance notre GaAs de 1 μm avec le super réseau $\text{In}_{0,15}\text{Ga}_{0,85}\text{As}$. (b) Image AFM $5 \times 5 \mu\text{m}^2$ de la morphologie de surface du GaAs avec le super réseau.

Par la suite, nous nous sommes intéressés à la morphologie de surface après le TCA à 700°C (figure (2.29 (a))) et 800°C (figure (2.29 (b))). On remarque ainsi une dégradation de la surface du GaAs quand le recuit est effectué à 800°C . La rugosité du matériau passe ainsi de $0,6 \text{ nm}$ à $1,6 \text{ nm}$ respectivement pour un TCA à 700°C et 800°C . De plus, on observe la formation de trous à la surface du matériau dont la profondeur est de 6 nm après le recuit à 800°C . Nous pensons que la rugosification induite par la présence des trous pourrait résulter d'une désorption de l'arsenic à la surface du matériau. En effet, il a été montré qu'à partir de 500°C que du Ga et de l' As_2 sont produits à partir du GaAs. Cependant comme l'élément As_2 a une pression de vapeur saturante supérieure à celle du Ga, il est plus facilement désorbé ce qui induit une plus grande perte d'arsenic [Cervantes00]. Dans notre cas, les recuits ont été effectués sous atmosphère d'arsenic afin d'éviter ces phénomènes. Cependant, la présence de trous à 800°C et non à 700°C , suggère qu'à cette température la quantité d'atomes d'arsenic présent dans la chambre n'est pas suffisante pour empêcher la désorption de l'élément V.

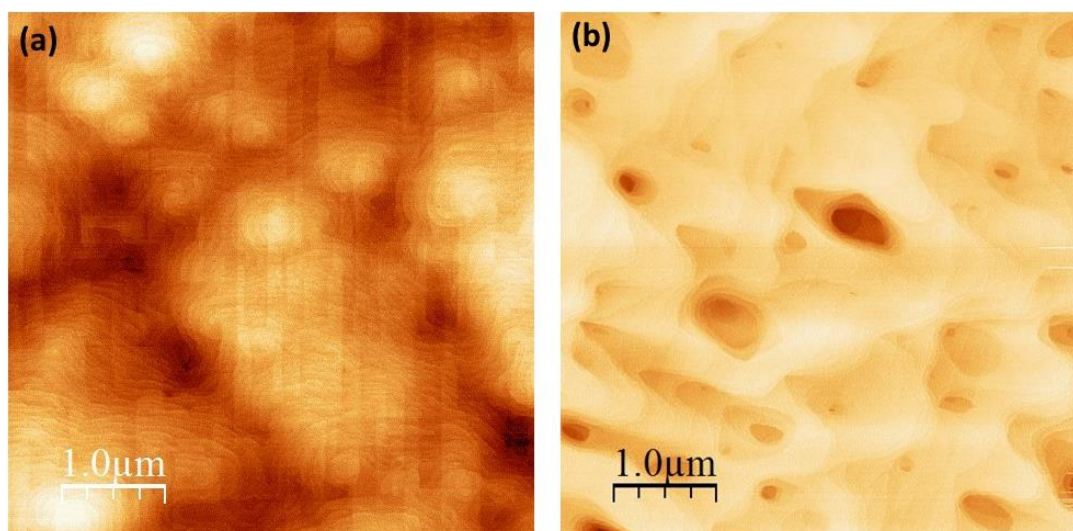


Figure 2. 29 Images AFM $5 \times 5 \mu\text{m}^2$ de la morphologie de surface du GaAs avec le super réseau (a) après TCA à 700°C (b) après TCA à 800°C .

Après cette étude sur l'effet du recuit sur la morphologie de surface, nous avons cherché à déterminer l'évolution de la densité de dislocations. Pour ce faire, des images TEM en vue

plane de nos échantillons avec SR et SR + TCA (700°C) ont été faites. Nous sommes remontés à la densité de dislocations en comptant le nombre de défauts présent à la surface du matériau comme cela est réalisé dans la littérature [Tang14]. Afin de vérifier l'efficacité du SR et du TCA, nous avons comparé ces croissances avec celle d'une couche de 1 μm de GaAs sur silicium. La figure (2.30) présente la vue plane pour un GaAs de 1 μm sans SR (a), avec SR (b) et avec SR et TCA à 700°C (c). L'observation de ces images TEM nous montre que la densité de défauts diminue avec le SR et après l'application du TCA. Les densités de dislocations extraites de ces images sont reportées figure (2.30 (d)).

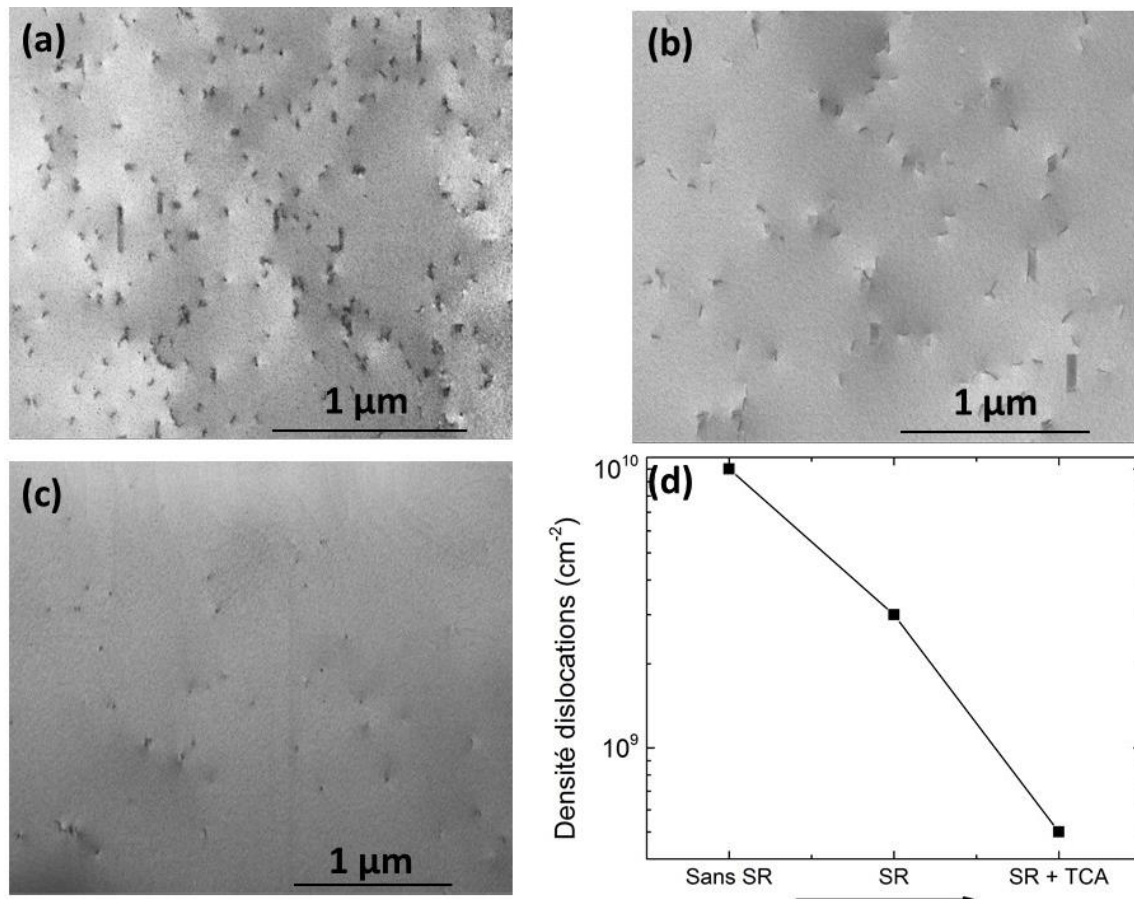


Figure 2. 30 (a) Image TEM en vue plane de la surface du GaAs (a) sans super réseau (b) avec super réseau (c) avec super réseau et TCA. (d) Evolution de la densité de dislocations en fonction des structures épitaxiées.

La détermination des densités de dislocations montre que l'utilisation du SR ainsi que l'application du TCA sont bénéfiques pour la réduction de ces défauts. En effet sans super réseau pour une couche de 1 μm une densité de dislocations de 10^{10} cm^{-2} a été déterminée, par la suite grâce à l'insertion du super réseau cette valeur a été réduite de moitié. Pour finir, une valeur de $5 \times 10^8 \text{ cm}^{-2}$ est atteinte après application du TCA à 700°C. Il faut tout de même noter que les images TEM ne montrent qu'une zone très réduite des matériaux. Afin d'affirmer clairement le rôle du SR et du TCA sur la réduction de la densité des dislocations, il faudrait faire une statistique en réalisant divers clichés TEM.

A la vue des travaux dans la littérature, le mécanisme qui induit la réduction des dislocations émergentes ne semble pas être encore bien compris. En effet de nombreux facteurs semblent influencer l'efficacité des super réseaux tels que la position du réseau, les matériaux du réseau, le nombre de périodes, l'épaisseur des couches, le nombre de réseaux etc. Le champ d'investigation étant trop large, nous n'avons pas poussé plus loin cette étude au cours de la thèse car ce n'était pas l'objectif principal. Toutefois des études plus approfondies devront être réalisées par la suite pour atteindre les objectifs escomptés.

Avec cette approche, M. Tang et al [Tang14] ont rapporté dans leur étude, une densité de dislocations de $5 \times 10^6 \text{ cm}^{-2}$ pour une couche de GaAs de 3 à 4 μm en utilisant 3 super réseaux $\text{In}_{0,15}\text{Ga}_{0,85}\text{As}/\text{GaAs}$ composés chacun de 5 périodes. Cette valeur est deux ordres de grandeur en dessous de notre résultat.

Grâce à cette étude nous avons pu voir que l'utilisation de super réseau couplé à un TCA permettait de réduire la densité de dislocations au sein du matériau. Dans notre cas une valeur de $5 \times 10^8 \text{ cm}^{-2}$ a été atteinte. L'étude de l'effet de la température du recuit, nous a montré qu'à 800°C une dégradation de la morphologie de surface du GaAs avait lieu probablement due à la désorption de l'élément V.

2.8 Effet de la température sur la croissance du GaAs

Au cours du chapitre I, nous avons mentionné le fait que des limitations de budget thermique pouvaient être appliquées. Par conséquent, nous avons étudié la croissance d'une couche de GaAs à différentes températures en utilisant comme substrat le GaAs/Si (100) sans parois d'antiphase (figure 2.31). La pression et les flux de précurseurs sont maintenus constants. La température de croissance et la vitesse de croissance sont les seuls paramètres qui évoluent.

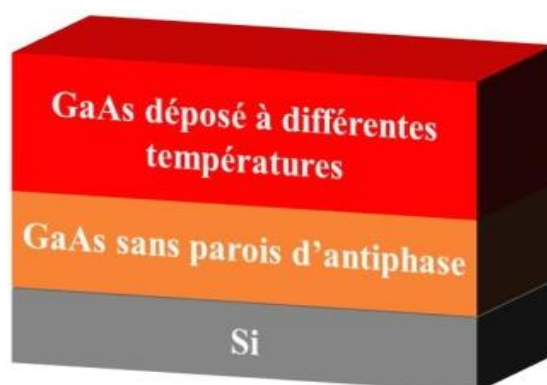


Figure 2. 31 Schéma de la structure utilisée pour la croissance du GaAs en fonction de la température.

La figure (2.32) compare la morphologie de surface du GaAs épitaxié sur silicium (rugosité 0,6 nm) utilisée comme substrat (a) avec celles des couches de GaAs épaisses de 60 nm déposées à 450°C (b), 500°C (c), 550°C (d), 600°C (e) et 650°C (f). On peut ainsi voir une évolution de la morphologie de surface du GaAs en fonction de la température à laquelle il a été déposé. La figure (2.33) présente l'évolution de la vitesse de croissance et de la rugosité de la couche déposée en fonction de la température de dépôt.

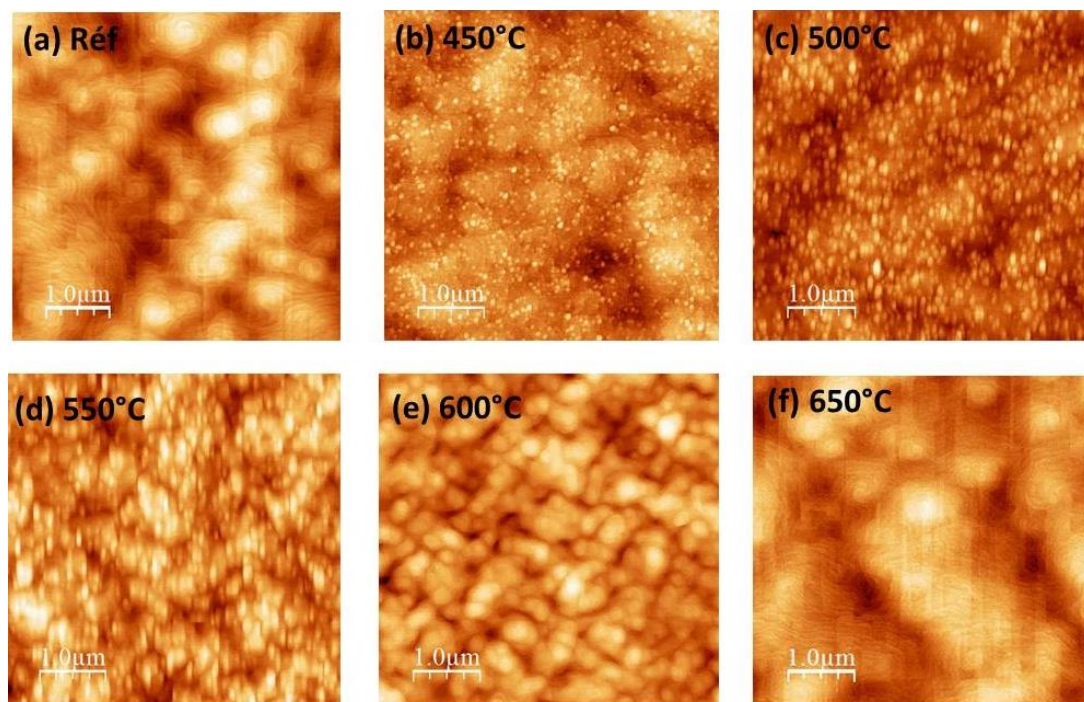


Figure 2.32 Images AFM ($5 \times 5 \mu\text{m}^2$) (a) de la surface du GaAs sans parois d'antiphase épitaxié sur silicium avant le dépôt à différentes températures. Images AFM ($5 \times 5 \mu\text{m}^2$) de la croissance du GaAs sur GaAs/Si sans parois d'antiphase à (a) 450°C (b) 500°C (c) 550°C (d) 600°C (e) 650°C.

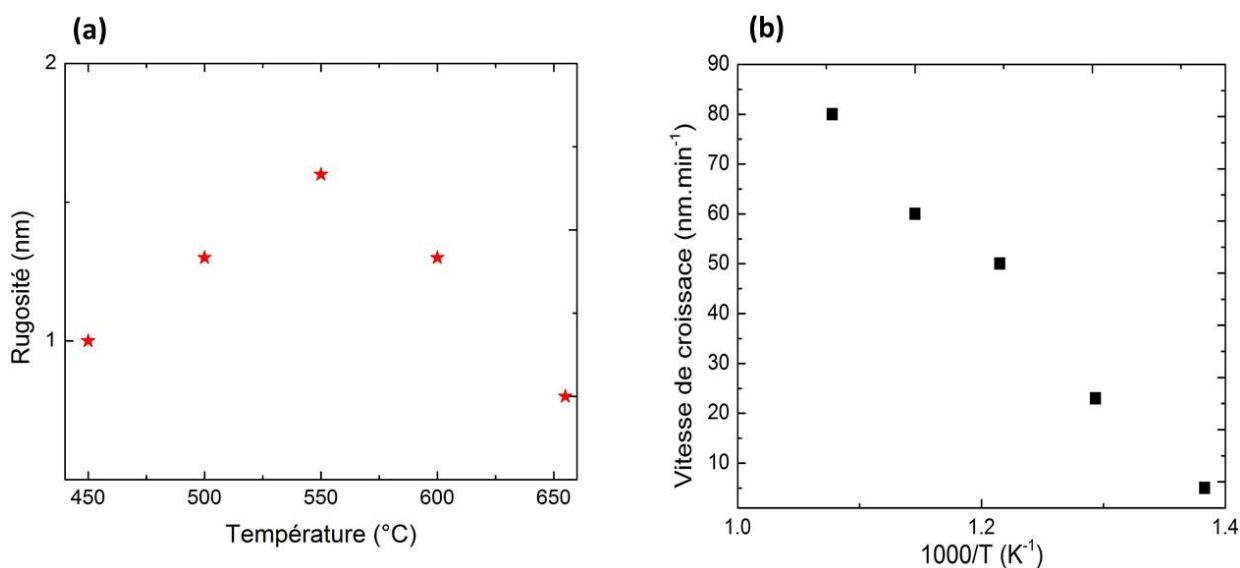


Figure 2.33 Evolution en fonction de la température (a) de la rugosité (b) de la vitesse de croissance du matériau.

On constate que la rugosité de surface du matériau augmente quand il est déposé entre 450°C et 550°C puis diminue quand la température de dépôt est supérieure ou égale à 600°C. L'évolution de la rugosité en fonction de la température suggère que le mode de croissance du GaAs diffère pour les dépôts réalisés entre 450°C et 550°C et ceux à partir de 600°C.

A la vue des images AFM des épitaxies à 450°C (figure 2.32 (b)), 500°C (figure 2.32 (c)) et 550°C (figure 2.32 (d)), la croissance semble se dérouler selon un mode 3D. Si on compare la morphologie de surface du substrat (figure 2.32 (a)) avec celle de la couche déposée à 450°C

(figure 2.32 (b)), nous avons l'impression que la couche déposée est composée de petits ilots qui ont coalescé. Nous expliquons la formation de ces ilots par la faible mobilité des espèces à la surface du matériau. Par la suite, nous constatons que la taille des ilots est plus importante avec la montée de la température de croissance (500°C et 550°C). Nous associons cette évolution à l'augmentation de la mobilité des espèces à la surface du matériau qui devient plus importante avec la température. En effet, plus les atomes sont mobiles plus la probabilité qu'ils rencontrent d'autres atomes et qu'ils forment de larges ilots est importante. Par conséquent, nous pensons que ce phénomène est à l'origine de l'évolution de la rugosité de surface pour ces 3 températures.

En ce qui concerne la baisse de rugosité observée quand le dépôt est effectué à partir de 600°C ou plus, nous pensons qu'à partir de 600°C le mode de croissance 2D est favorisé par rapport au mode 3D. En effet, si on compare la morphologie de surface de notre substrat (figure 2.32 (a)) avec la morphologie de notre couche épitaxiée à 600°C (figure 2.32 (e)), on constate que la couche déposée présente des marches atomiques et une rugosité plus faible que celle du dépôt à 550°C. Ces résultats suggèrent qu'à 600°C la croissance n'est pas gouvernée par la coalescence d'ilots 3D. De plus on remarque que lorsque le dépôt est effectué à 650°C (figure 2.32 (f)) la morphologie de surface du GaAs est identique à celle du substrat avant les dépôts (figure 2.32 (a)). Afin d'expliquer ces résultats nous pensons qu'à partir de 600°C la longueur de diffusion des atomes est suffisamment importante pour qu'ils se placent sur des positions énergétiques favorables et entraîne une croissance 2D.

Par la suite nous avons voulu observer l'effet de la température de croissance sur la qualité cristalline du GaAs. Pour ce faire, nous avons établi des rocking curves présentées figure (2.34). Le pic du dépôt à 655°C est légèrement plus fin avec une FWHM de 0,2° (720 arcsec) contrairement à une FWHM de 0,23° (823 arcsec) pour le dépôt à 500°C. Ce résultat traduit une meilleure qualité cristalline quand le dépôt est réalisé à haute température.

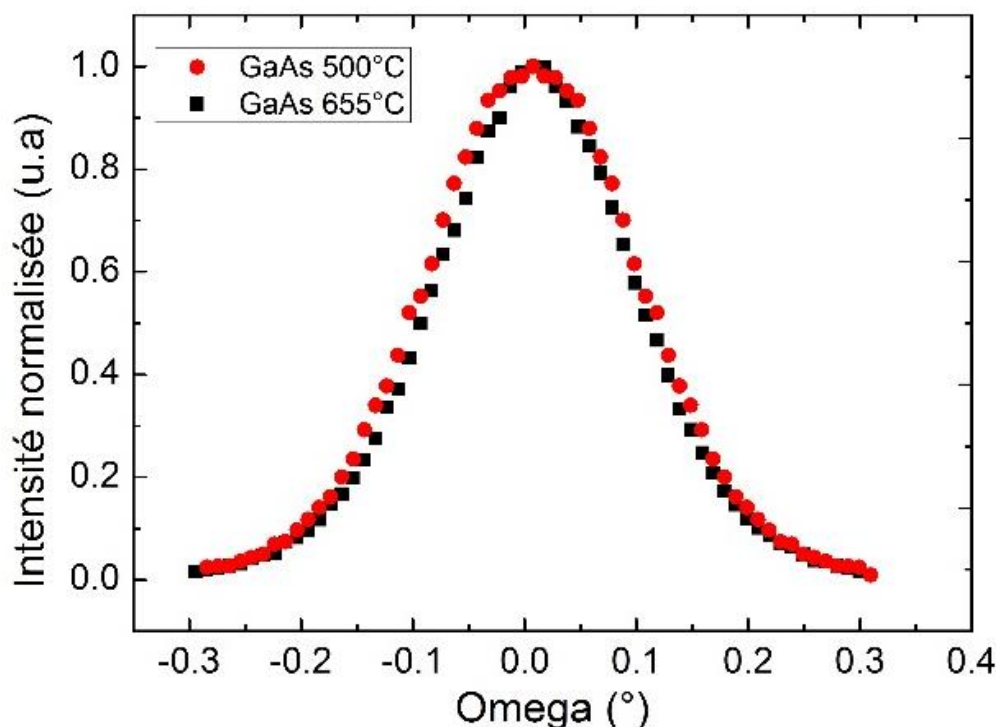


Figure 2. 34 Spectres « rocking curve » selon le plan (004) pour des couches de GaAs déposées à 500°C (cerles) et 655°C (carré).

L'augmentation de la température de croissance du matériau est clairement bénéfique pour celui-ci. En effet cela permet d'améliorer la qualité du matériau. De plus l'augmentation de la température de croissance permet d'obtenir un matériau avec une faible rugosité de surface (0.6 nm). Enfin, déposer à haute température possède également un avantage non négligeable, cela permet de diminuer le temps de dépôt du matériau grâce aux vitesses de croissance plus élevées.

Après avoir étudié la croissance du GaAs sur silicium sans parois d'antiphase et avec une « faible » densité de dislocations, nous allons nous intéresser dans la suite de ce chapitre à la croissance d'InAs.

2.9 Croissance d'InAs sur silicium et GaAs

Afin d'assurer les bonnes performances des dispositifs, il est important d'obtenir une faible résistivité au niveau des contacts. Pour ce faire, il est impératif de doper très fortement le matériau en contact avec le métal. Cependant les résistivités attendues sont tellement faibles que la seule mise en contact d'un matériau dopé avec le métal ne garantit pas l'obtention d'une faible résistivité. Dans le cas d'un contact de type n, l'une des solutions qui peut être envisagée pour atteindre les valeurs attendues est d'intercaler une fine couche de contact en InAs entre le semiconducteur et le métal. Afin d'assurer la formation d'un contact de type n avec une faible résistivité pour nos composants à base de GaAs, nous avons fait le choix d'utiliser une couche de contact en InAs. Au travers de cette partie nous présenterons en premier lieu la croissance d'une couche d'InAs sur silicium selon un procédé en deux étapes. Par la suite ce procédé sera transposé sur un GaAs épitaxié sans parois d'antiphase sur silicium. A noter que pour la croissance sur silicium, le but étant juste d'obtenir une couche

d’InAs pour être ultérieurement transposée sur GaAs, nous n’avons pas cherché à obtenir un matériau sans parois d’antiphase.

2.9.1 Etat de l’art de la croissance InAs sur silicium et sur GaAs

Nous allons présenter dans cette partie, quelques exemples de l’état de l’art sur la croissance d’InAs sur silicium et sur GaAs.

2.9.2 Croissance InAs sur silicium

De manière générale peu de travaux dans la littérature se sont focalisés sur la croissance de couches d’InAs sur silicium. Les seuls papiers ayant traité de ce sujet sont les suivants, S. Jha et al [Jha08], ont étudié la croissance de l’InAs sur un substrat silicium (100) en 2008. Ils mettent en avant à travers cette publication la cinétique de croissance et l’effet de la température sur le dépôt (figure 2.35). Ils constatent que pour des températures de 280°C et 350°C, la croissance du matériau résulte en une couche 2D composée de petits ilots qui ont coalescé. A ces températures, ils obtiennent une couche de 34 nm avec une rugosité de surface de 0,9 nm. Puis, au-delà de ces températures, ils constatent la formation de larges ilots 3D au détriment d’un film 2D. Cette évolution résulte de la diffusion des espèces plus importantes à haute température.

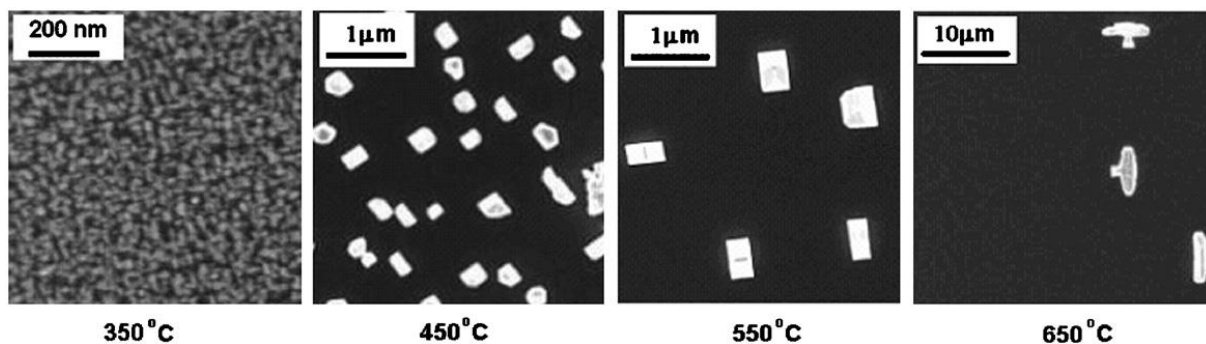


Figure 2. 35 Evolution de la morphologie de surface d’une croissance d’InAs sur silicium à différentes température [Jha08].

L’impact de la température sur la qualité cristalline du matériau est clairement vu sur la figure (2.36). Le pic d’InAs situé vers -15000 Arcseconds devient plus intense quand la température augmente. L’augmentation de la température de dépôt permet d’améliorer la qualité du matériau.

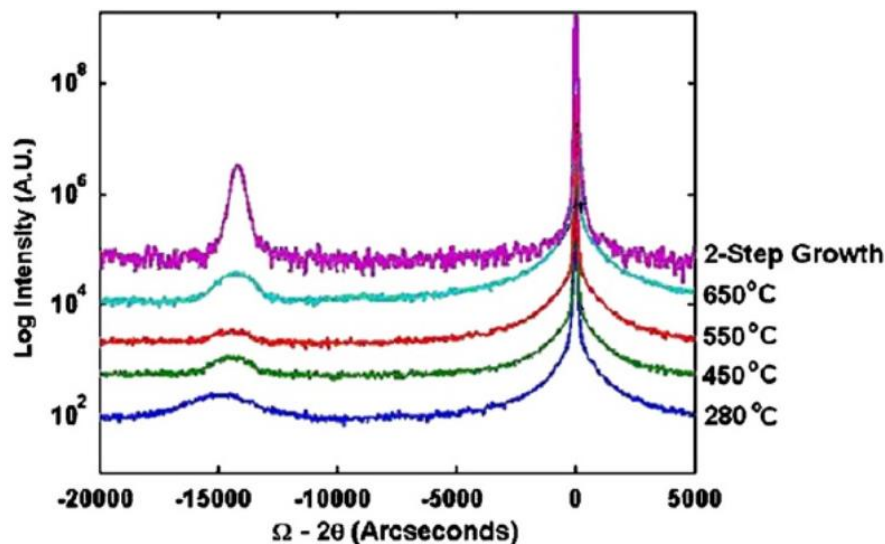


Figure 2. 36 Analyse XRD sur de l'InAs déposé à différentes températures [Jha08].

Toujours en 2008, une équipe de l'université de Lund [Caroff08] a exploré la croissance d'InAs avec une approche différente. Cette fois la croissance est réalisée selon un procédé en deux étapes mais sur substrat Si (111). Le choix de ce type de substrat a été fait pour s'affranchir des parois d'antiphase. La croissance du matériau commence par un premier dépôt à 350°C pendant 10 minutes suivi d'un recuit à 600°C d'une durée de 5 min. Après cette étape, une couche à 600°C est épitaxiée. Avec ce procédé de croissance, les auteurs réussissent à obtenir une couche de 2 μm avec une morphologie de surface peu rugueuse (figure 2.37) et une mobilité de $5000 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ pour des couches non intentionnellement dopées à 10^{17} cm^{-3} (figure 2.38).

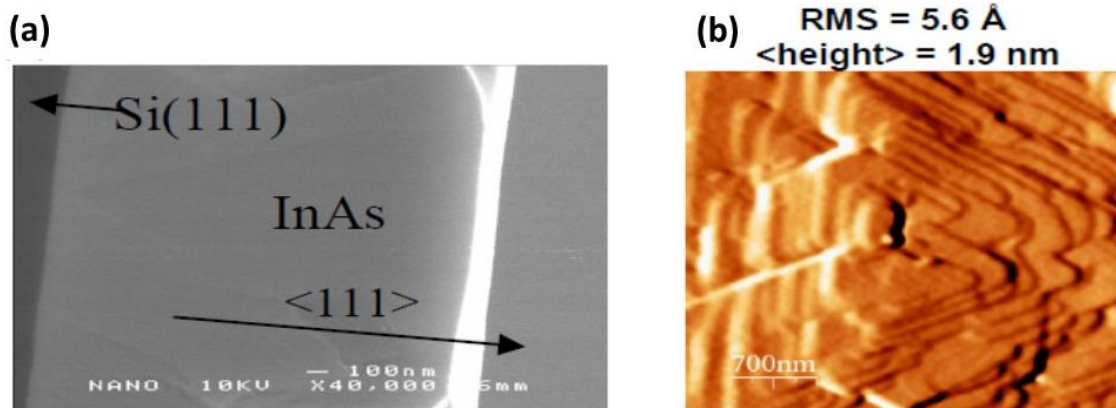


Figure 2. 37 (a) Vue en coupe de la croissance d'InAs sur silicium (111). (b) Image AFM de la surface de l'InAs [Caroff08].

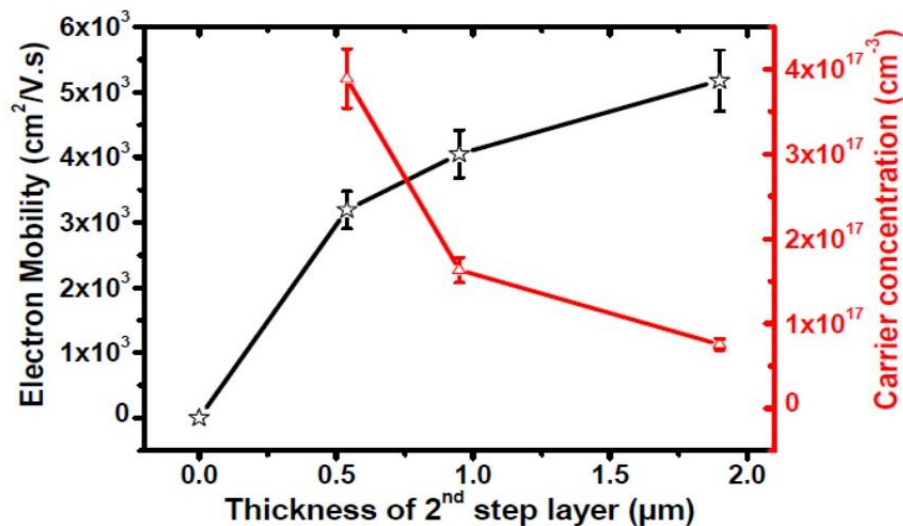


Figure 2. 38 Evolution de la mobilité des électrons et de la concentration des porteurs de charge en fonction de l'épaisseur de l'InAs [Caroff08].

La dernière publication trouvée sur la croissance d'InAs sur silicium est aussi issue de la même équipe de l'université de Lund et date de 2011 [Ghalamestani11]. A travers celle-ci, les auteurs ont aussi choisi de faire croître le matériau sur silicium (111) avec un procédé en deux étapes. Cependant le procédé en deux étapes diffère de celui de la précédente étude. Dans cette publication les auteurs ont déposé plusieurs couches de nucléation avant le dépôt à haute température (figure 2. 39 (a)). Chacune de ces couches a été déposées à 350°C pendant 10 min puis a subi un recuit à 600°C pendant 6 min. Par la suite, le dépôt à haute température est réalisé à 600°C. En utilisant cette approche, ils ont fait croître une couche d'une épaisseur totale d'environ 500 nm dont 200 nm à 300 nm proviennent des couches de nucléation. L'analyse de la morphologie donne une rugosité de surface de 0,4 nm (figure 2.39 (b)) lorsque 6 couches de nucléation sont épitaxiées. Les caractéristiques XRD (figure 2.39 (c)) et électriques (figure 2.39 (d)) montrent une évolution des propriétés en fonction du nombre de couches de nucléation. Pour 6 couches de nucléation, le matériau possède la rocking curve avec la plus faible FWHM (28 arcsec) et une mobilité d'électrons de 2300 cm².V⁻¹.s⁻¹.

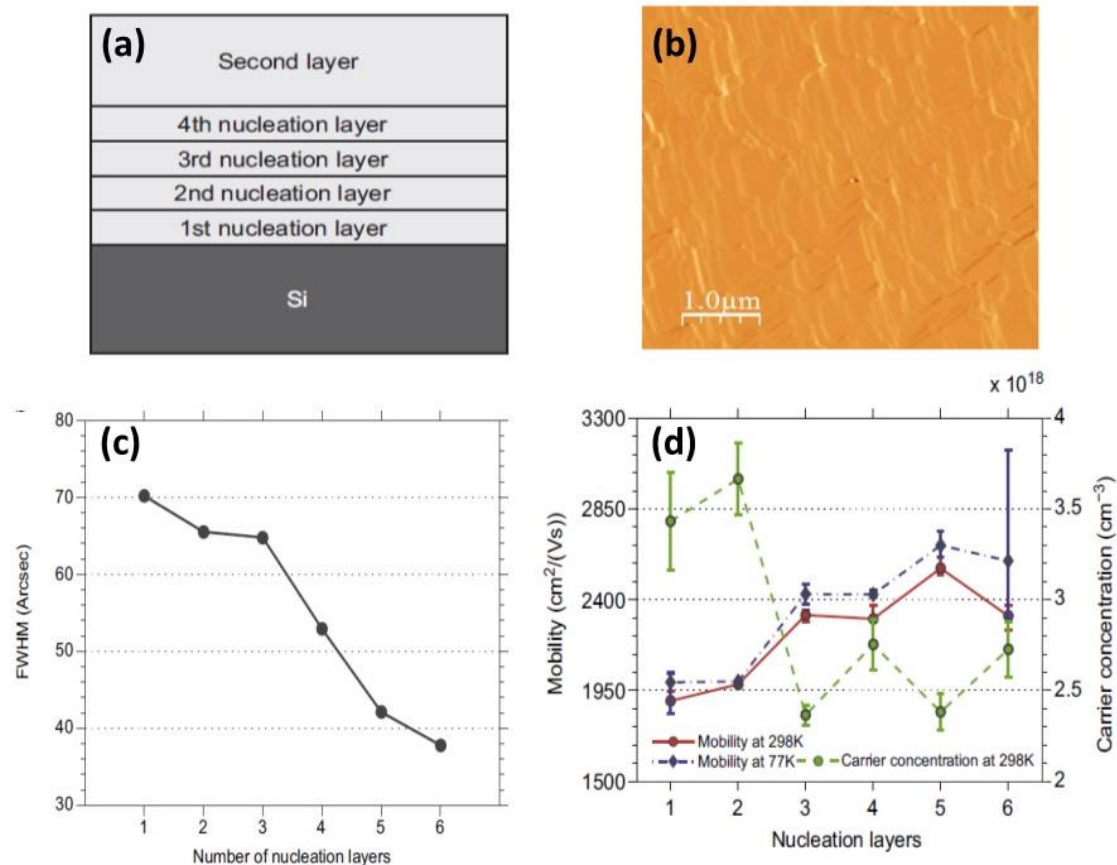


Figure 2.39 (a) Schéma représentant le procédé de croissance. (b) Image AFM 5x5 μm^2 de l'InAs expitaxié sur silicium (111). Evolution en fonction du nombre de couches de nucléation (c) de la qualité cristalline (d) et des propriétés électriques [Ghalamestani11].

2.9.3 Croissance InAs sur GaAs

Contrairement à la croissance sur silicium, la littérature d'InAs sur GaAs est plus riche.

H. Yuan et al [Yuan04] ont réalisé la croissance d'InAs sur substrat GaAs selon une croissance en deux étapes. La croissance commence par l'épitaxie de 120 nm d'InAs à 420°C puis un second dépôt a lieu à 600°C. Au cours de cette publication, ils étudient l'évolution de qualité cristalline en faisant varier l'épaisseur du 2nd dépôt. Ils constatent ainsi que la qualité du matériau a tendance à s'améliorer à mesure que la couche devient épaisse.

H. Ben Naceur et al [Naceur10] ont également étudié la croissance d'InAs sur GaAs. Dans cette publication, les auteurs ont exploré l'effet de la désorientation du substrat de GaAs sur la croissance du matériau. Contrairement à la publication précédente, ici l'InAs est directement épitaxié à 450°C sur des substrats possédant diverses désorientations. Le premier fait marquant de cette publication est la dépendance de la rugosité de surface avec la désorientation du substrat. En effet, les rugosités de surface extraites des images AFM sont de 11 nm, 7 nm et 4 nm respectivement pour des croissances sur substrat (100) non désorienté, désorienté de 2° et 10° vers la direction [111], respectivement par la suite, l'étude des propriétés électriques et cristallines montre que la qualité de l'InAs est quasiment identique pour les trois désorientations (figure 2.40)

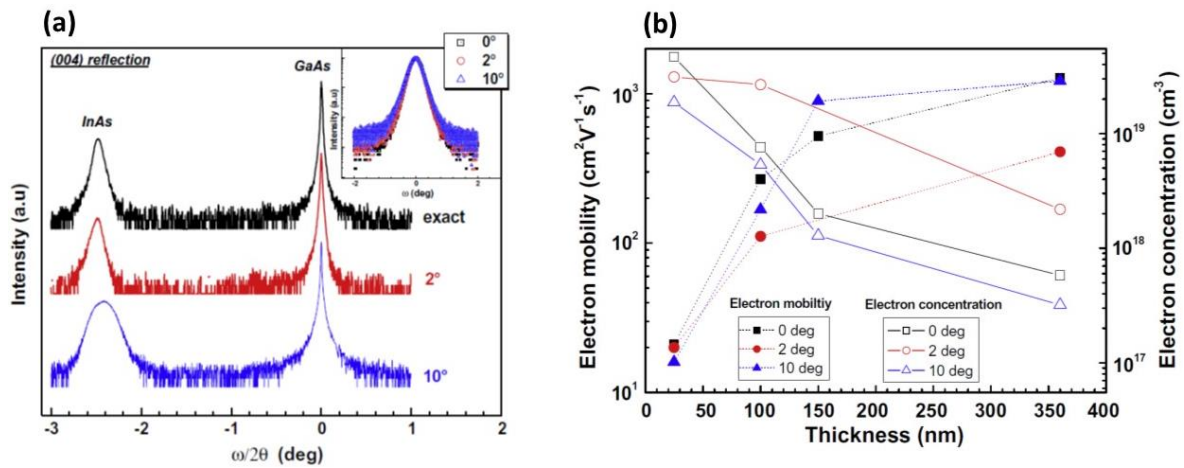


Figure 2. 40 Evolution en fonction de la désorientation du substrat (a) des caractéristiques XRD (b) des propriétés électriques [Naceur10].

Pour finir cet état de l'art, nous allons présenter une étude qui se rapproche de ce que l'on souhaite faire au cours de cette partie à savoir la croissance d'InAs sur du GaAs/Si(100). La publication de H. W. Yu et al [Yu14] explore la croissance d'une couche d'InAs sur une couche de GaAs qui a été déposée sur un substrat de germanium. Afin d'éviter la formation des parois d'antiphase un substrat de germanium (100) désorienté de 6° est utilisé. Au travers de cette publication, l'impact du ratio V/III sur la croissance du matériau est investigué. Après optimisation du procédé de croissance, les auteurs ont rapporté la croissance à 450°C de 116 nm de GaAs suivi de 40 nm d'InAs sur le substrat de germanium (figure 41 (a)). La couche d'InAs présente une rugosité de surface de 1,5 nm (figure 41 (b)).

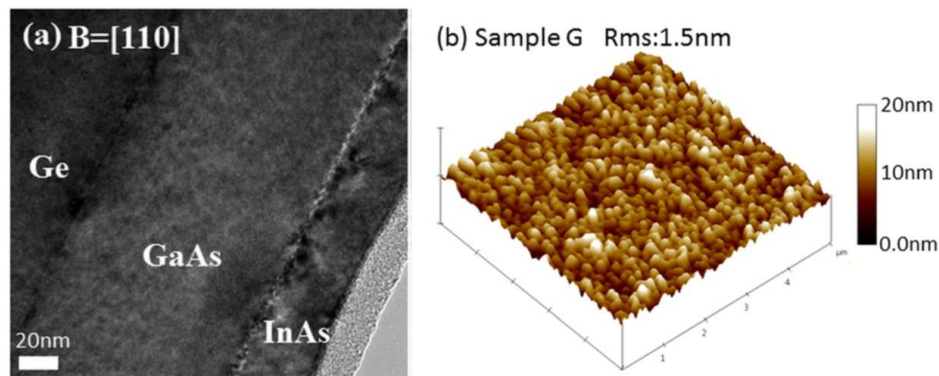


Figure 2. 41 (a) Image TEM en coupe de la croissance d'InAs sur GaAs/Ge. (b) Image AFM de la surface la couche d'InAs [Yu14].

2.9.4 Résultats expérimentaux sur la croissance d'InAs sur silicium

2.9.4.1 Croissance de la couche de nucléation

Nous allons maintenant nous focaliser sur la croissance de la couche de nucléation d'InAs sur substrat silicium. L'effet de la pression et de la température sur le dépôt ont été explorés.

2.9.4.1.1 Effet de la pression sur la croissance de la couche de nucléation

Nous avons commencé l'étude avec une température de croissance de 350°C avec des flux de précurseurs constants et une épaisseur moyenne de 30 nm. La figure (2.42) rassemble les images AFM des nucléations effectuées à 5, 20 et 80 Torr. Le graphique (2.43) présente l'évolution de la densité des ilots et de la rugosité de surface en fonction de la pression.

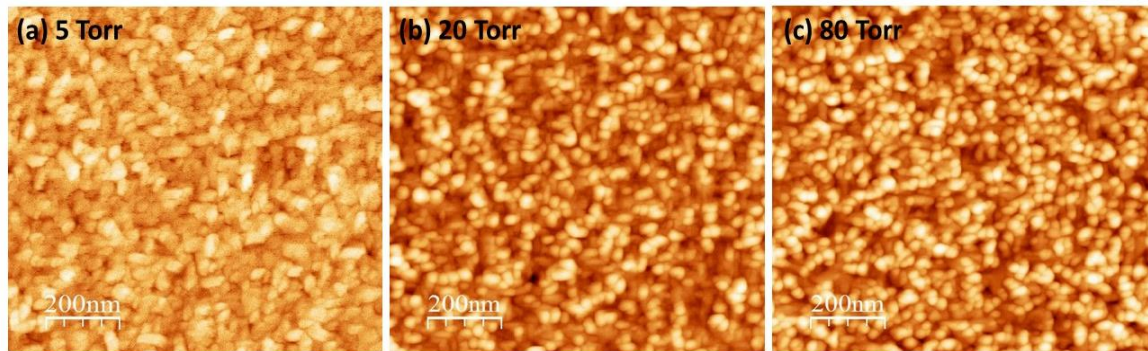


Figure 2.42 Images AFM (1 μm^2) des couches de nucléation en fonction de la pression.

Premièrement, on s'aperçoit que les couches de nucléation de l'InAs se présentent sous la forme d'ilots qui recouvrent toute la surface du substrat. En ce qui concerne les propriétés de ces couches (figure 2.43), on constate que la rugosité de surface tend à augmenter avec la pression tandis que la densité des ilots diminue. La plus forte densité d'ilots ainsi que la plus faible rugosité de surface sont obtenues pour un dépôt à 5 Torr. De notre point de vue ce résultat est surprenant car on s'attendrait à l'effet inverse vu la relation de la diffusion (2.3). Ce résultat suggère que pour la croissance d'InAs, la diffusion des espèces à la surface serait plus importante à mesure que la pression augmente. Afin de valider cette hypothèse nous avons cherché des travaux dans la littérature mettant en avant un comportement similaire mais aucune publication ne fait part de ce comportement.

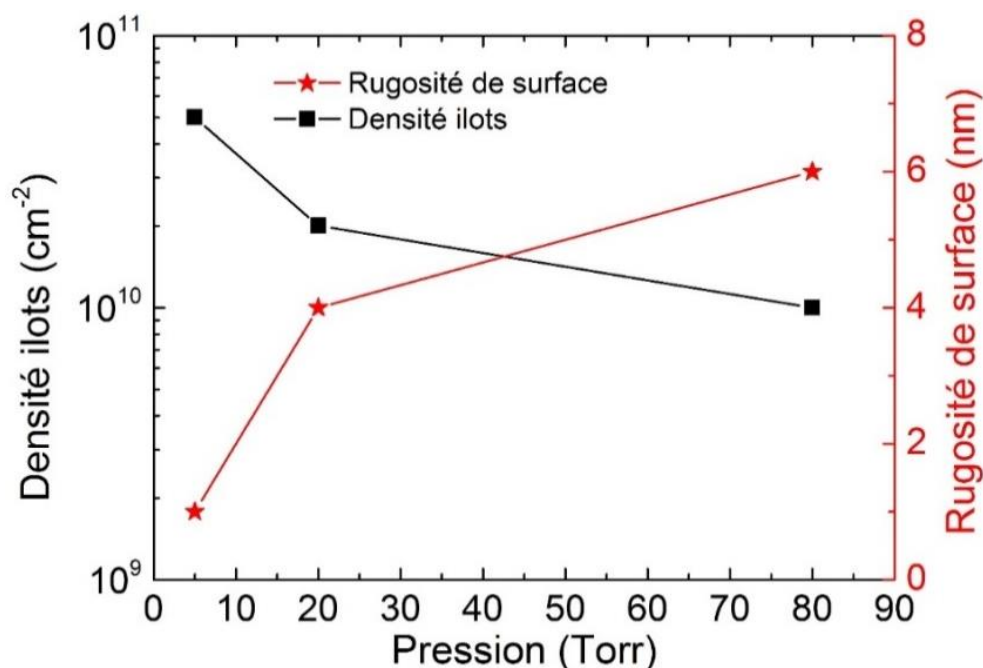


Figure 2. 43 Evolution de la rugosité et de la densité des îlots des couches de nucléation en fonction de la pression.

Afin d'obtenir un matériau à haute température avec la plus faible rugosité de surface et la plus forte densité d'îlots, il a été choisi de faire croître la couche de nucléation en InAs à 5 Torr.

2.9.4.1.2 Effet de la température sur la croissance de la couche de nucléation

Après avoir étudié l'impact de la pression sur la croissance de la couche de nucléation, nous avons investigué l'effet de la température. Au travers de cette étude, les flux de précurseur sont toujours constants, la pression a été fixée cette fois à 5 Torr et l'épaisseur des dépôts est de 30 nm. Seule la température varie de 350°C à 400°C. La figure (2.44) montre l'évolution de la morphologie de surface des couches de 30 nm épitaxiées à 350°C, 375°C et 400°C, tandis que les données extraites de ces images sont visibles avec la figure (2.45).

On constate à travers l'observation des images AFM que pour les trois températures les couches d'InAs sont sous forme d'îlots. Cependant l'analyse de la surface des couches met en avant une diminution de la densité des îlots ainsi qu'une rugosification de la surface avec la température. Cette évolution est due à une évolution de la diffusion des espèces à la surface du matériau et est en accord avec les résultats de S. Jha et al [Jha08]. En effet, plus la diffusion est importante plus les atomes ont tendance à se rencontrer durant la croissance. Ces rencontres engendrent des phénomènes de coalescence et de gros îlots se forment. La formation de ces îlots de grandes tailles tend à réduire la densité des îlots à la surface et à augmenter la rugosité de surface.

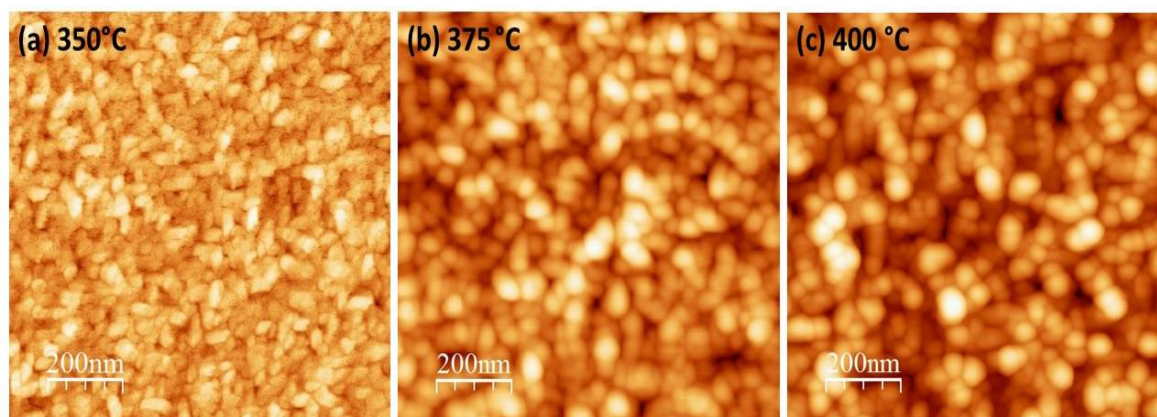


Figure 2. 44 Images AFM ($5 \times 5 \mu\text{m}^2$) (a), (b) et (c) des couches de nucléations en fonction de la température. Images MEB (d), (e) et (f) de la surface des couches de nucléation en fonction de la température.

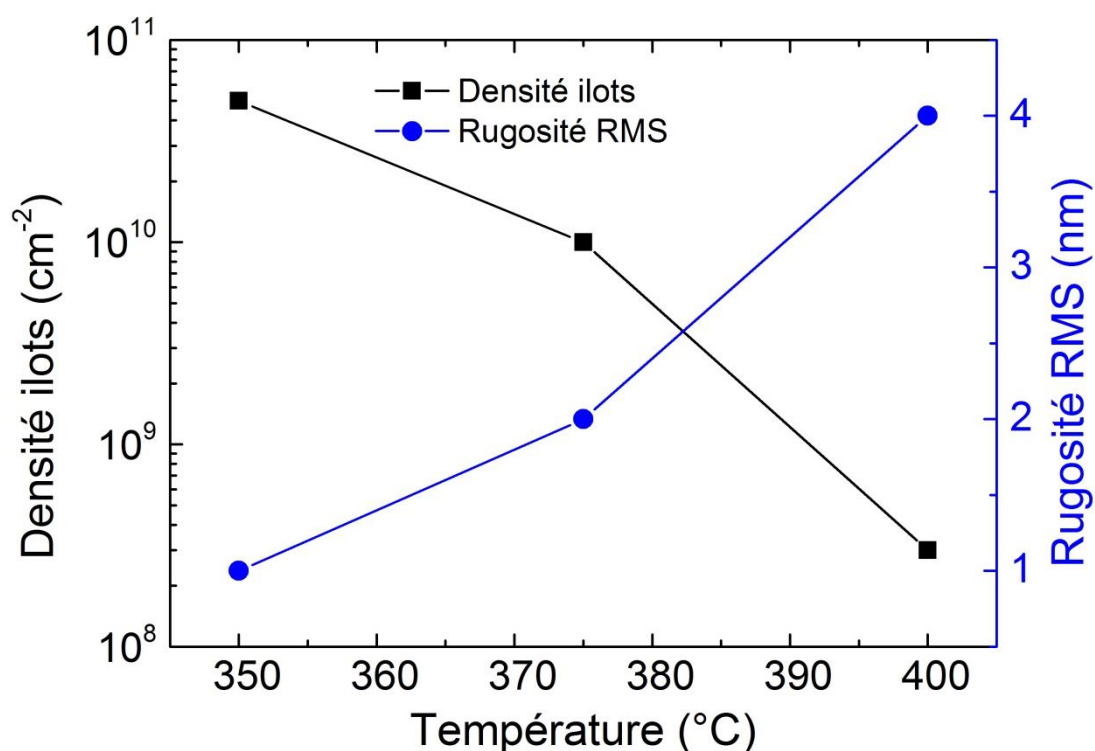


Figure 2. 45 Evolution de la rugosité de surface et de la vitesse de croissance en fonction de la température.

A la vue des résultats obtenus précédemment la nucléation à 350°C et à 5 Torr est la plus intéressante car elle permet d'obtenir la densité d'ilots la plus importante associée à la plus faible rugosité de surface.

2.9.4.2 Croissance à haute température

Après l'obtention de la couche de nucléation, une croissance à plus haute température est réalisée. On se place donc dans une gamme de température allant de 450°C à 600°C. Le but étant d'obtenir une couche d'InAs de 30 nm au total après croissance à haute température, nous avons opté pour une couche de nucléation avec une épaisseur de 10 nm.

2.9.4.3 Effet de la montée en température sur la couche de nucléation

Avant la croissance haute température, la montée de celle-ci se fait sous flux de TBAs pour éviter la désorption de l'arsenic. Nous avons étudié l'impact de la montée en température sur la surface du matériau avant le dépôt de la seconde couche. La figure (2.46) présente l'état de la surface de la couche de nucléation avant la montée en température (a) et après pour différentes températures : 450°C (b), 500°C (c), 550°C (d), 600°C (e).

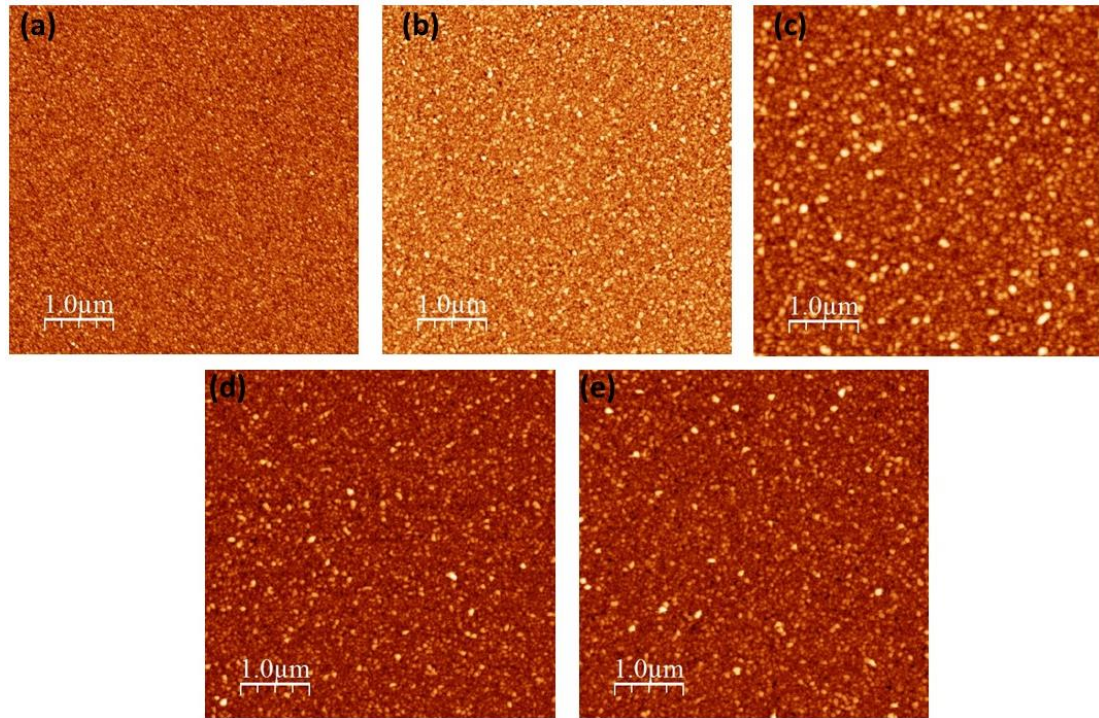


Figure 2. 46 Images AFM (5x5 μm^2) de la surface de la couche de nucléation (a) sans recuit, (b) avec recuit à 450°C (c) 500°C (d) 550°C et (e) 600°C.

A travers ces images AFM, il apparaît que la montée en température induit une modification de la morphologie de surface de la couche de nucléation. Les propriétés extraites des images sont visibles en figure (2.47).

La montée en température induit une rugosification de la surface du matériau. Cette augmentation de la rugosité indique une réorganisation de la matière ainsi qu'une diffusion des espèces à la surface et au sein du matériau à cause de l'énergie thermique apportée au système. On remarque que plus la température est élevée plus la rugosité de la couche de nucléation augmente. Cette évolution peut être due à une réorganisation des atomes plus importante à haute température. En effet afin de minimiser son énergie, les atomes vont alors migrer vers des positions énergétiquement plus stables.

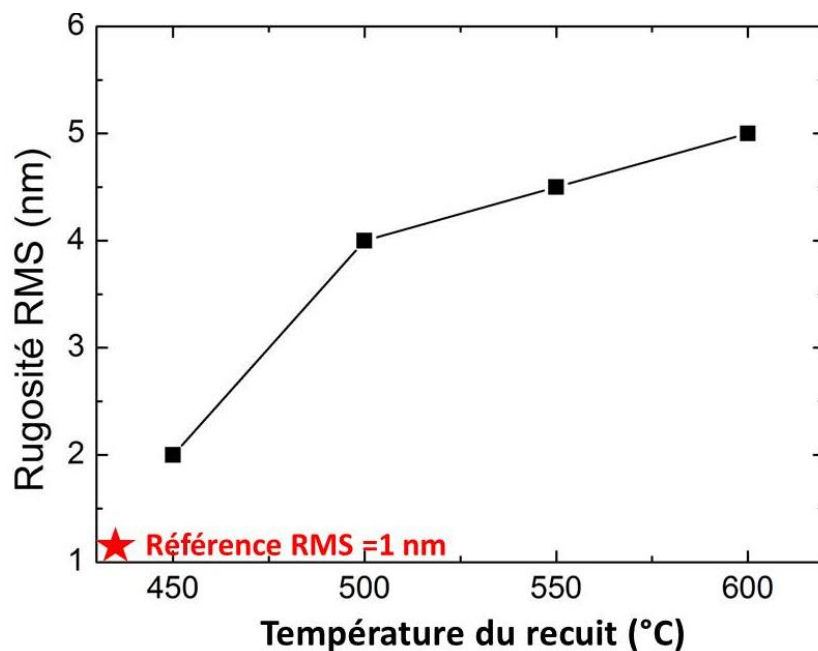


Figure 2. 47 Evolution de la rugosité en fonction de la température du recuit. La référence correspond à la couche de nucléation.

La rugosité devenant assez importante pour des recuits supérieurs à 450°C, nous avons décidé de pratiquer la croissance à haute température du matériau à cette température.

Suite à cette montée en température à 450°C, nous avons fait croître notre deuxième couche d'InAs. La figure (2.48) met en avant la morphologie d'une couche d'InAs de 30 nm (couche de nucléation + dépôt à 450°C) avec une rugosité de 2 nm.

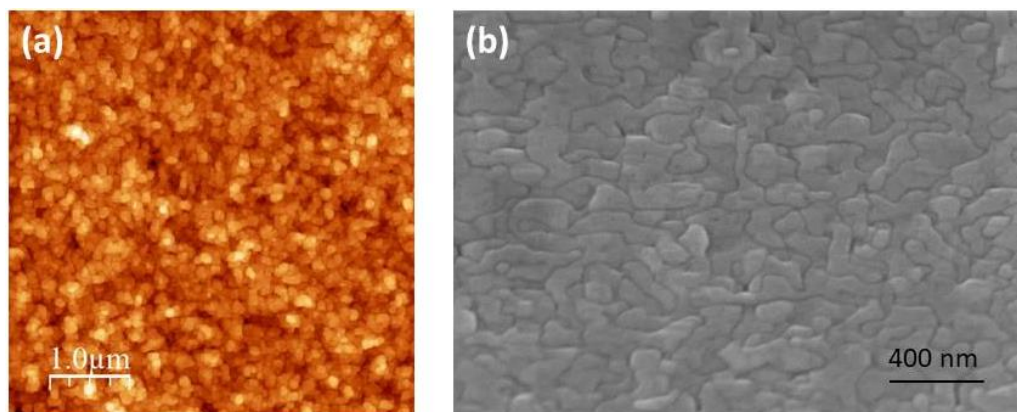


Figure 2. 48 Images de la surface de 30 nm d'InAs (a) Image AFM 5x5 μm (b) Image MEB en vue plane.

Ces images montrent la présence de parois d'antiphase à la surface de l'InAs. Celles-ci sont présentes dès l'étape de nucléation et sont révélées au cours de l'épitaxie à haute température. Durant cette étape, l'énergie thermique apportée donne lieu à une réorganisation du système. Les atomes ayant plus de mobilité vont alors s'éloigner des pics de potentiel que représentent les parois pour aller vers des positions énergétiquement plus favorables et ainsi permettre la mise en évidence de ces défauts.

Après avoir développé ce procédé de croissance sur silicium, nous l'avons transposé sur GaAs/Si(100), la morphologie de surface de l'InAs est présentée figure (2.49). Contrairement à la croissance sur silicium, le matériau epitaxié sur GaAs/Si(100) ne présente pas de parois d'antiphase car il a été épitaxié sur une couche de GaAs exempte de ces défauts. L'extraction de la rugosité de surface nous apprend qu'elle n'est que de 1 nm pour une épaisseur de 30 nm déposée. Afin de nous situer par rapport à l'état de l'art, nous avons comparé cette rugosité avec des dépôts possédant une épaisseur proche de la nôtre. Les publications trouvées présentent des valeurs supérieures à la notre. En effet, (1) une rugosité de 3 nm pour une couche de 25 nm sur un substrat de GaAs [Naceur09] (2) une rugosité de 1,5 nm pour un dépôt de 40 nm pratiqué sur un GaAs épitaxié sur substrat de germanium [Yu14].

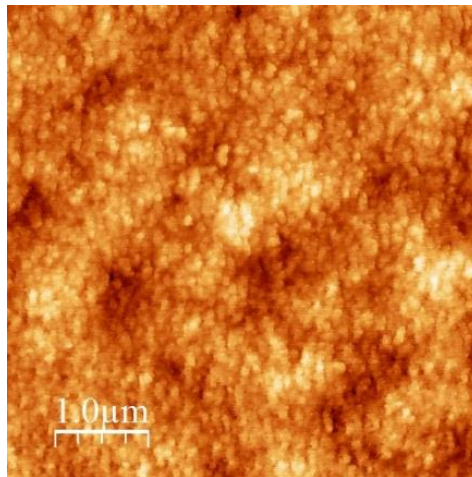


Figure 2. 49 Image AFM (5x5μm²) de la couche d'InAs déposé sur GaAs/Si.

Afin d'étudier la qualité cristalline de la couche d'InAs épitaxié sur Si(100) et GaAs/Si(100) des rockings curves autour de la raie (004) de l'InAs ont été réalisées par XRD. Il nous a semblé intéressant de comparer les données expérimentales avec la simulation d'une rocking curve pour un InAs de 30 nm non relaxé sur silicium.

La figure (2.50) présente les différents profils pour une couche d'InAs de 30 nm. Les informations obtenues à partir de ces pics sont rassemblées dans le tableau (2.4).

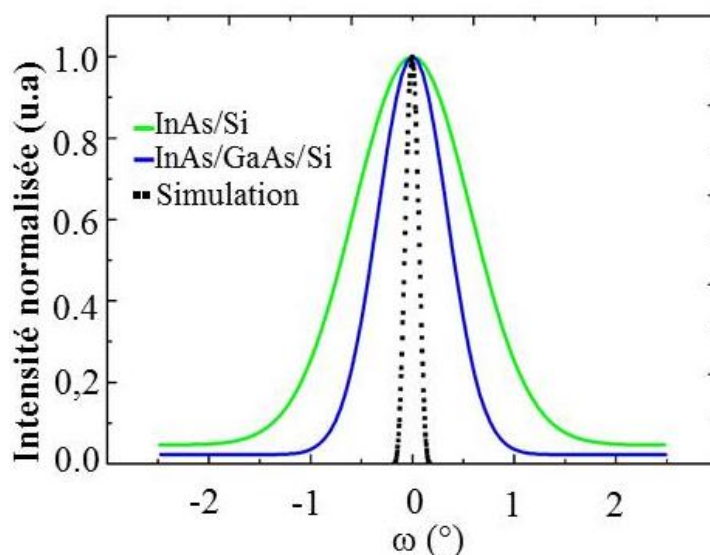


Figure 2. 50 Profils « rocking curve » selon le plan (004) pour des couches d’InAs de 30 nm déposée sur silicium (ligne verte), sur GaAs/Si (ligne bleue) et pour un dépôt de 30 nm simulé sans relaxation (carré).

Echantillon	FWHM(°)	FWHM (arcsec)
InAs/Si(100)	1,464	5270
InAs/GaAs/Si(100)	0,754	2714
Simulation InAs parfait sur Si(100)	0,155	558

Tableau 2. 41 Récapitulatif des FWHM pour les différents spectres montrés dans la figure (2.31).

Le pic de diffraction le plus fin est celui de la simulation avec une FWHM de 0,155°, puis vient celui de l’InAs sur GaAs (FWHM = 0,754°) et pour finir celui de l’InAs sur Si (FWHM = 1,464°). L’élargissement des pics constaté fait référence à un désordre des atomes dans le cristal induit par la présence des défauts. Ce comportement est en accord avec les nombreux défauts que l’on peut voir à travers les coupes TEM des couches d’InAs (figure 2.51).

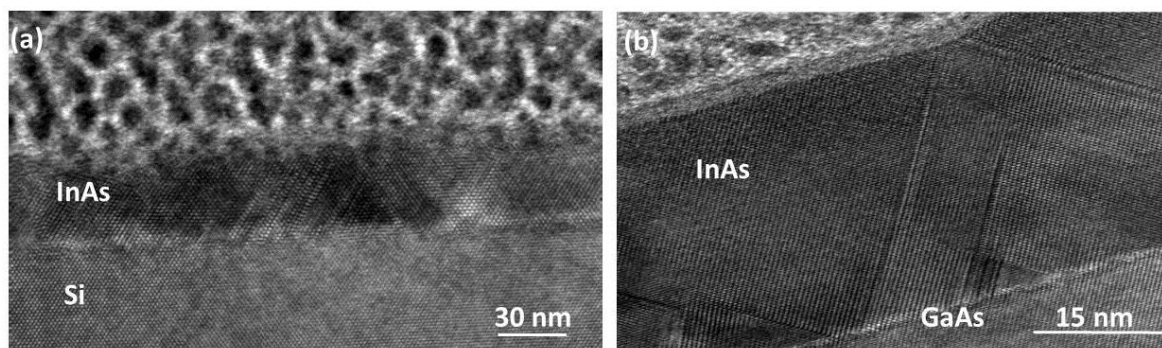


Figure 2. 51 Vue en coupe TEM de dépôts de 30 nm d’InAs réalisés (a) sur silicium (100) et (b) sur GaAs sur silicium sans parois d’antiphase

Si maintenant on compare la FWHM pour le dépôt sur GaAs/Si(100) et directement sur silicium, on s'aperçoit que la croissance sur silicium possède une FWHM deux fois plus grande que celle de la couche sur GaAs/Si(100). Ce résultat signifie que la qualité cristalline du matériau est meilleure quand la croissance est effectuée sur le GaAs. Cette différence résulte d'une densité de défauts plus faible pour la croissance sur GaAs à cause de la différence de paramètre de maille. En effet à épaisseur égale la contrainte générée durant la croissance sur silicium est supérieure à celle sur GaAs car la différence de maille est de 13% pour le système InAs/Si contre 8% pour celui InAs/GaAs. De ce fait, la relaxation de la contrainte passe par la formation d'une densité de dislocations émergentes plus importante.

Dans cette partie, nous avons étudié un procédé de croissance permettant la croissance de 30 nm d'InAs sur silicium et sur GaAs épitaxié sur silicium avec une faible rugosité de surface avec une croissance en deux étapes. Pour cela, la croissance de la couche de nucléation doit se faire à basse pression et basse température afin d'avoir une forte densité d'ilots et éviter la coalescence des ilots. Par la suite nous avons vu que le dépôt à haute température ne peut pas être fait à une température trop élevée sous peine d'obtenir des couches très rugueuse. Enfin les analyses XRD ont montré qu'une différence de paramètre de maille plus faible permettait d'obtenir un matériau avec une meilleure qualité cristalline.

2.10 Conclusion

A travers ce chapitre, nous nous sommes intéressés à la croissance de notre matériau d'intérêt le GaAs et de la couche de contact en InAs. Nous avons pu ainsi voir que la croissance de GaAs par MOCVD sur des substrats silicium (100) nominaux sans parois d'antiphase en surface était possible. Pour cela nous avons combiné préparation de surface (recuit) et croissance en deux étapes (couche de nucléation à basse température puis croissance à haute température). Les études sur le recuit ont montré qu'il est possible de former des marches biatomiques à condition qu'il soit réalisé à une pression proche de l'atmosphérique durant une durée assez longue sur des substrats désorientés de $0,15^\circ$ dans la direction [110]. Après la suppression des parois d'antiphase, nous avons exploré leurs effets sur les propriétés du GaAs. Les caractéristiques électriques et optiques ont mis en avant l'amélioration de la qualité cristalline du matériau dès que ces défauts sont annihilés. A l'aide de ces caractéristiques nous avons aussi pu voir la dégradation des propriétés à cause des dislocations émergentes présentes dans le matériau. Suite aux résultats électriques et optiques, nous nous sommes brièvement focalisés sur la réduction de la densité de dislocations. A l'aide d'un super réseau $\text{In}_{0,15}\text{Ga}_{0,85}\text{As}/\text{GaAs}$ composé de 8 périodes positionné à 400 nm de l'interface combiné à un recuit cyclique à 700°C , nous avons pu diminuer la densité de dislocations pour un GaAs de 1 μm et atteindre une valeur de $5 \times 10^8 \text{ cm}^{-2}$. Par la suite, l'étude de la croissance du GaAs en fonction de la température a montré que la rugosité de surface de la couche déposée (60 nm) augmente quand elle est épitaxiée entre 450°C et 550°C tandis que pour des températures de dépôts supérieures à 550°C celle-ci diminue.

A la fin de ce chapitre, la croissance d'InAs a été étudiée selon une approche conventionnelle en deux étapes sur substrat silicium. Nous avons ainsi pu voir que l'obtention d'une couche de nucléation avec une faible rugosité et forte densité d'ilots passe par une croissance à basse

pression et basse température. En ce qui concerne la couche à haute température augmenter la température du dépôt a tendance à rugosifier la surface du matériau. Après optimisation du procédé de croissance, celui-ci a été transposé sur une couche de GaAs épitaxié sur silicium sans parois d'antiphase. Les caractérisations par diffraction des rayons X ont montré que la couche déposée sur GaAs était de meilleure qualité cristalline que celle sur silicium.

Chapitre III

Dopage GaAs et InAs

Au cours du chapitre I, nous avons vu que pour obtenir des composants performants à base de III-V sur substrat de silicium trois critères sont requis. Premièrement, il est impératif d'épiter des composés III-V sur silicium sans parois d'antiphase et avec une faible densité de dislocations. Deuxièmement, le dopage du matériau se doit d'être maîtrisé. Pour finir il faut également pouvoir former des contacts avec une faible résistivité.

Dans le chapitre II, nous avons montré qu'il était possible de déposer des couches de GaAs sur silicium (100) nominal sans parois d'antiphase ainsi que des couches d'InAs sur ce même GaAs. Dans l'optique de réaliser des composants III-V à base de GaAs sur silicium, nous allons maintenant nous intéresser au dopage de ces matériaux. Durant la fabrication d'un dispositif (transistor ou laser), cette étape est très importante car elle permet de modifier les propriétés intrinsèques du matériau et de former des contacts avec une faible résistivité. En effet, afin d'obtenir des contacts avec une faible résistivité il est recommandé de doper fortement le semiconducteur en contact avec le métal.

Dans la suite de ce chapitre, nous présenterons dans un premier temps le principe du dopage des semiconducteurs. Puis nous étudierons le dopage de type n et p pour le GaAs et celui de type n pour l'InAs. Le but de cette étude est d'obtenir les niveaux de dopage les plus élevés pour nos matériaux pour pouvoir réaliser par la suite des contacts avec une faible résistivité.

3.1 Dopage des matériaux III-V

Le dopage des semiconducteurs consiste en l'incorporation au sein d'un matériau d'éléments différents (impuretés) de ceux le composant à l'origine. Lors de l'incorporation, ces impuretés se substituent aux atomes du matériau ce qui induit le dopage et la modification des propriétés du semiconducteur.

Si l'impureté insérée dans la matrice du matériau possède un électron en plus de l'atome qu'elle remplace, le dopage est dit de type n et les porteurs de charge sont les électrons. Dans le cas inverse où elle possède un électron en moins, le dopage est de type p avec des trous comme porteurs de charge.

Pour les matériaux III-V, le dopage de type p peut être obtenu en utilisant comme dopant les éléments de la colonne II du tableau de Mendeleïev tandis que ceux de la colonne VI sont employés pour le dopage de type n. Les atomes de la colonne IV peuvent aussi agir comme dopants. Ils ont la particularité de pouvoir induire soit un dopage de type n et soit de type p en fonction de leur positionnement. Cette propriété propre à ces éléments est appelée dopage amphotère.

De manière générale, les impuretés utilisées dans la littérature pour le dopage de type n des III-V sont le silicium (Si) [Tang89][Shimazu87][Furata88][Hageman92], l'étain (Sn) [Parsons84][Abernathy91], le sélénium (Se) [Su86][Glew82][Massdorf10][Smith82] et le tellure (Te) [Galiana08][Kamp94]. Tandis que le béryllium (Be) [Duhamel81], le carbone (C) [Dimroth00][Kushibe90][Stockman92][Enquist90], le zinc (Zn) [Okamoto89][Su84][Glew84] et le magnésium (Mg) [Lewis83][Kim01] sont couramment utilisés pour celui de type p.

3.2 Dopage de type n du GaAs et de l'InAs

Cette partie sera consacrée au dopage de type n du GaAs et de l'InAs. Nous commencerons par un état de l'art du dopage de ces deux matériaux puis nous aborderons les résultats obtenus avec du silicium comme dopant.

3.2.1 Etat de l'art du dopage de type n pour le GaAs et l'InAs

Le dopage de type n du GaAs et de l'InAs avec différentes impuretés a été longuement étudié dans la littérature. Nous rapportons ici les résultats obtenus par diverses équipes de recherche.

La figure (3.1) présente une liste non exhaustive des niveaux de dopage atteints dans la littérature pour le GaAs épitaxié par MOCVD en fonction des impuretés.

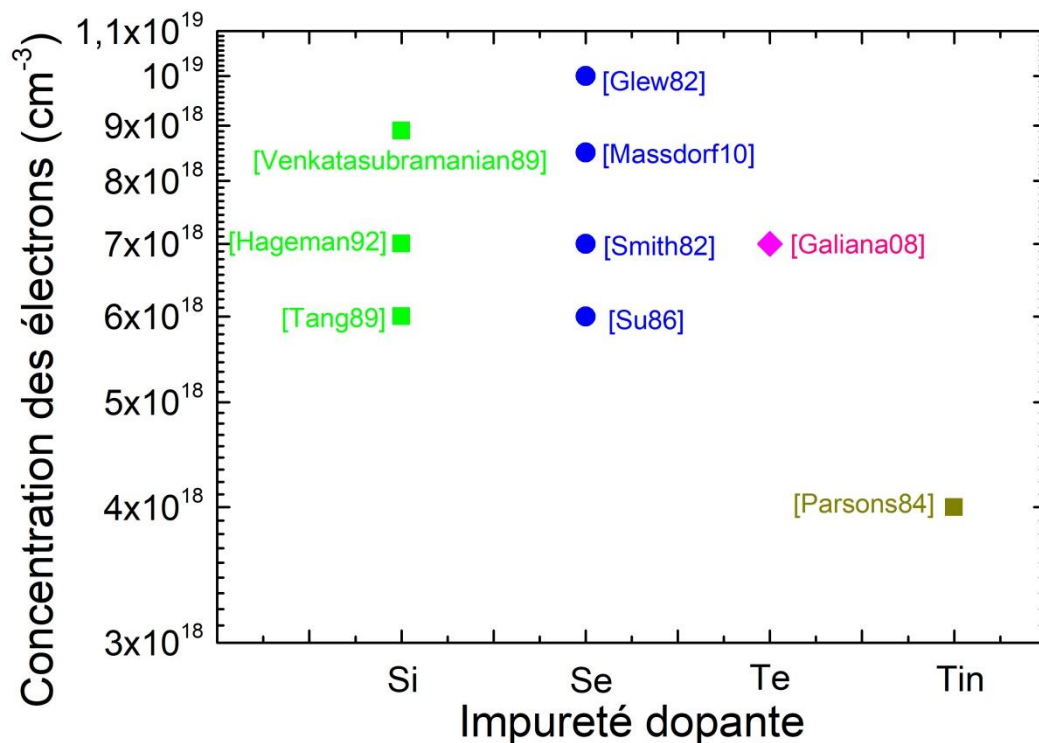


Figure 3. 1 Etat de l'art non exhaustif du dopage de type n pour le GaAs en fonction de diverses impuretés.

Au travers de l'état de l'art présenté figure (3.1), nous pouvons voir que différentes concentrations maximales d'électrons peuvent être atteintes en fonction de l'impureté dopante choisie. Le silicium et le sélénium sont les impuretés les plus utilisées dans la littérature et

celles présentant les plus hauts niveaux de dopage respectivement $8,9 \times 10^{18} \text{ cm}^{-3}$ pour le silicium [Venkatasubramanian89] contre 10^{19} cm^{-3} pour le sélénium [Glew82].

En ce qui concerne l'InAs, la majorité des études sont réalisées en MBE, toutefois nous avons trouvé une étude sur le dopage de ce matériau par MOCVD. Dans ces travaux, l'auteur a obtenu un niveau de dopage de $6 \times 10^{18} \text{ cm}^{-3}$ en utilisant comme impureté du carbone [Najmi08].

Au cours de cette partie, nous avons mis en avant les différentes impuretés couramment utilisées dans la littérature pour le dopage des III-V et en particulier pour le GaAs et l'InAs. Dans notre cas, afin de réaliser le dopage de type n de nos matériaux, nous avons fait le choix du silicium comme dopant. Au sein de notre bâti de croissance deux précurseurs (le silane (SiH_4) et le disilane (Si_2H_6)) peuvent être employés pour incorporer le silicium.

3.3 Etude du dopage de type n pour le GaAs avec du silicium

En premier lieu, nous étudierons le dopage et l'évolution des propriétés électriques du GaAs déposé sur silicium avec du silane et du disilane. Par la suite, nous nous intéresserons à l'effet de la température de croissance sur l'évolution de la concentration des porteurs dans notre matériau et pour finir nous étudierons l'évolution des propriétés optiques en fonction du dopage. Pour réaliser ces études, nous avons fait croître des couches dopées de 250 nm sur une couche tampon de GaAs de 400 nm sans parois d'antiphase comme décrit dans le chapitre II. Le dopage a été effectué en injectant le gaz précurseur (silane ou disilane) durant la croissance de la couche dopée.

Durant chaque étude, les flux de précurseurs (arsenic et gallium), la pression dans le réacteur et l'épaisseur moyenne des couches dopées (250 nm) sont maintenus constants. Seul change le flux de gaz dopant afin de faire varier la concentration des porteurs dans le matériau. Les couches dopées ont été caractérisées par effet Hall, par spectrométrie de masse à ionisation secondaire (en anglais SIMS pour Secondary Ion Mass Spectrometry) et par photoluminescence à température ambiante.

3.3.1 Propriétés électriques des couches de GaAs dopées n

Pour commencer nous avons réalisé le dopage du GaAs à une température de 650°C . La figure (3.2) présente l'évolution de la concentration des électrons à 300K déterminée par effet Hall et la concentration totale de silicium dans le GaAs déterminée par SIMS pour les deux précurseurs en fonction du flux de silicium.

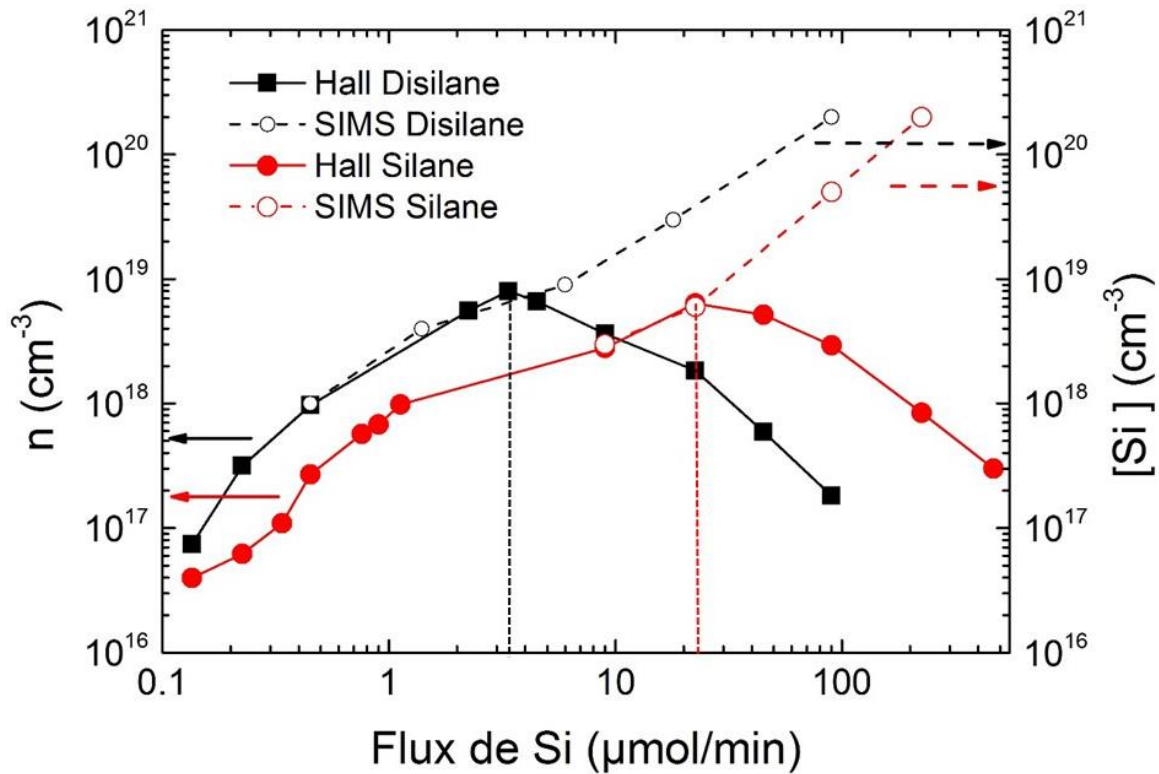


Figure 3. 2 Evolution de la concentration d'électrons et de silicium pour le silane et le disilane en fonction du flux de Si pour un dépôt à 650°C.

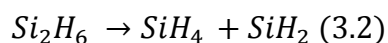
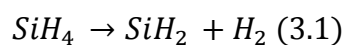
On constate qu'à mesure que le flux de Si augmente le niveau de dopage évolue jusqu'à atteindre un maximum correspondant à $8 \pm 2 \times 10^{18} \text{ cm}^{-3}$ pour le disilane et le silane. Cette valeur est en accord avec celles dans la littérature pour des dépôts de GaAs sur substrat GaAs en MOCVD [Furata88][Hageman92][Venkatasubramanian89]. Après l'obtention de ce maximum, la concentration d'électrons chute avec l'augmentation du flux de Si tandis que la concentration totale de silicium continue d'augmenter. Cette évolution résulte d'un phénomène appelé auto-compensation. Il apparaît quand la concentration de silicium dans le matériau est très importante. Ce comportement est caractéristique du dopage des III-V avec des éléments IV et a déjà été observé dans la littérature [Furata88][Venkatasubramanian89]. Comme nous l'avons dit au préalable, les atomes de la colonne IV peuvent soit induire un dopage de type n ou de type p. Dans le cas du GaAs, le silicium se substitue préférentiellement au gallium (Si_{Ga}) car la liaison Si-As (1,65 eV) est plus faible que celle Si-Ga (2,13 eV) [Pauling60]. Cependant, pour des concentrations supérieures à 10^{18} cm^{-3} , il commence à se substituer à l'arsenic (Si_{As}) ce qui engendre un dopage de type p ou bien il se place en position interstitielle. Outre l'apparition du dopage de type p (Si_{As}), la baisse de la concentration des porteurs était aussi due à la formation de défauts électriquement inactifs tels que des liaisons $\text{Si}_{\text{As}}\text{-Si}_{\text{Ga}}$ [Schuppler95][Muto92], $\text{Si}_{\text{Ga}}\text{-V}_{\text{Ga}}$ [Northrup93][Maguire87][McQuaid92] et des précipités de silicium [Muto92]. Ces défauts électriquement inactifs dégradent les propriétés du matériau.

Si on se focalise sur l'efficacité de dopage pour notre dépôt à 650°C en comparant l'évolution de la concentration des électrons avec celle du silicium, on s'aperçoit qu'avant l'apparition de

la compensation, elle est de l'ordre de 100% pour les deux précurseurs. Cela signifie que tous les atomes présents dans le matériau se sont substitués à du gallium.

Il est également intéressant de se pencher sur l'efficacité de dopage des précurseurs utilisés. A travers la figure (3.2), on constate que pour des flux de Si identiques, la concentration des porteurs de charge est plus importante avec du disilane qu'avec du silane. De plus, on remarque que le dopage maximal est atteint pour un flux de 3,5 $\mu\text{mol/min}$ avec le disilane contre 11 $\mu\text{mol/min}$ avec le silane. Pour comprendre l'origine de cette différence, il faut se pencher sur les mécanismes de décomposition de ces précurseurs.

Lors de l'injection du silane dans la chambre de dépôt, celui se décompose selon la relation simplifiée (3.1) tandis que le disilane, lui se décompose d'abord selon la relation simplifiée (3.2) puis selon la (3.1).



La décomposition du silane produit du sylène (SiH_2) tandis que le disilane produit lui du sylène et du silane. Il a été montré dans la littérature que le SiH_2 formé durant la relation (3.1) et (3.2) est l'unique espèce chimique qui s'incorpore dans le GaAs [Furuhata88][Hageman92]. Cela signifie que le dopage du GaAs est dépendant de la concentration de sylène formée sur une durée t . Les études menées sur la décomposition des précurseurs ont montré que l'énergie d'activation des réactions (3.1) et (3.2) était identique (~ 50 kcal/mol) [Hageman92]. Ce résultat sous-entend que la quantité de sylène générée sur une durée t devrait être similaire pour les deux précurseurs. Cependant la vitesse de décomposition du disilane est plus importante que celle du silane [Hageman92]. Par conséquent sur une durée t , la formation de SiH_2 est plus importante avec le disilane qu'avec le silane. De plus le silane formé durant la décomposition du disilane peut aussi se décomposer et produire du SiH_2 [Furuhata88][Hageman92]. Ces différences entre les deux précurseurs sont à l'origine de la différence de concentration de porteurs constatée pour flux identique.

Après avoir exploré l'évolution de la concentration des porteurs et mis en avant le phénomène de compensation, nous nous sommes intéressés aux propriétés électriques du matériau et en particulier à la résistivité du matériau. Afin d'éviter tout type de dégradation des performances des composants radiofréquences au vu de leur dimension (< 100 nm), l'ITRS préconise d'obtenir une résistivité de couche de $1,6 \times 10^{-5}$ ohm.cm pour le semiconducteur en contact avec le métal [Del Alamo16].

Les niveaux de dopage étant équivalents entre les deux précurseurs, nous avons décidé de traiter uniquement l'évolution des propriétés électriques pour un GaAs dopé avec du disilane.

La figure (3.3) montre l'évolution de la concentration des électrons et de la résistivité du GaAs dopé avec du disilane en fonction du flux de Si.

Pour un flux de Si allant de 0.1 $\mu\text{mol/min}$ à 3 $\mu\text{mol/min}$, la résistivité du matériau diminue avec l'augmentation des porteurs de charge. La valeur minimale atteinte est de $8 \times 10^{-4} \text{ ohm.cm}$ et correspond à la concentration d'électrons la plus forte soit $8 \pm 2 \times 10^{18} \text{ cm}^{-3}$. Cette évolution est en accord avec la relation (3.3).

$$\rho = \frac{m}{nq^2\tau} \quad (3.3)$$

Avec m : la masse d'un électron

n : la densité des électrons

q : la charge d'un électron

τ : le temps de relaxation

Si on compare la résistivité de notre couche la plus fortement dopée ($8 \pm 2 \times 10^{18} \text{ cm}^{-3}$) avec la littérature, on trouve à dopage équivalent une résistivité de $4 \times 10^{-4} \text{ ohm.cm}$ pour une croissance GaAs sur GaAs [Sze68]. Cette valeur est inférieure d'un facteur 2 à la nôtre et nous pensons que cela est dû à la présence de dislocations émergentes dans notre matériau.

Par la suite, nous constatons que pour un flux supérieur à 3 $\mu\text{mol/min}$, la résistivité du matériau commence à augmenter. Cette évolution est corrélée avec l'apparition de la compensation et permet de mettre en évidence l'impact de ce phénomène sur les propriétés du GaAs.

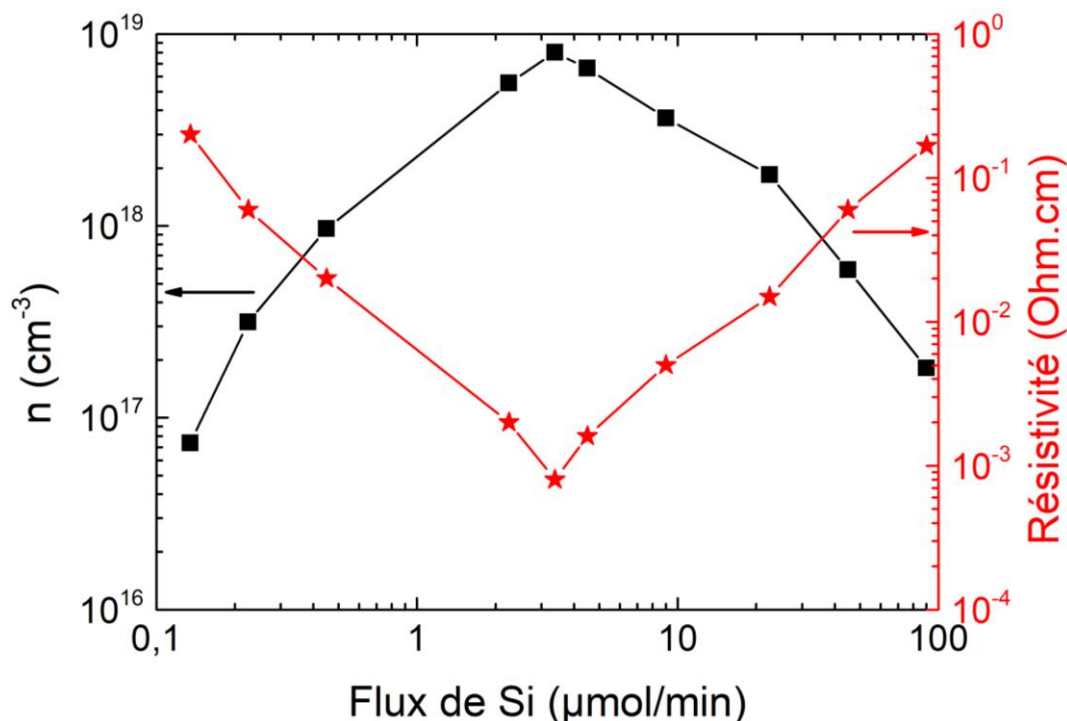


Figure 3. 3 Evolution de la concentration des électrons et de la résistivité du GaAs en fonction du flux de Si.

Afin de valider l'hypothèse faite précédemment sur l'effet des dislocations émergentes sur la résistivité du matériau, nous avons réalisé le même empilement sur substrat GaAs. La figure (3.4 (a)) présente l'évolution de la concentration des porteurs de charge pour un GaAs déposé sur silicium et sur substrat GaAs en fonction du flux de Si. Nous avons choisi de faire varier le flux uniquement de 0.1 $\mu\text{mol/min}$ à 3 $\mu\text{mol/min}$ afin de s'affranchir de la compensation qui apparaît pour des flux supérieurs à 3 $\mu\text{mol/min}$.

On remarque en premier lieu que pour des flux identiques, il n'y a quasiment pas d'écart entre les niveaux de dopage déterminés pour une hétéroépitaxie et pour une homoépitaxie. De plus, la concentration maximale est identique à savoir $8 \pm 2 \times 10^{18} \text{ cm}^{-3}$. A partir de ces résultats, on peut déduire que les dislocations émergentes (densité de 10^8 à 10^9 cm^{-2}) ont un effet négligeable sur l'efficacité de dopage.

En ce qui concerne l'évolution de la résistivité pour les deux dépôts, celle-ci est visible figure 3.4 (b). De manière générale, on s'aperçoit que la résistivité du GaAs épitaxié sur substrat GaAs est inférieure d'un facteur 2 à la résistivité mesurée pour un dépôt sur silicium. La valeur minimale atteinte est $8 \times 10^{-4} \text{ ohm.cm}$ et $4 \times 10^{-4} \text{ ohm.cm}$ pour un dépôt sur silicium et sur GaAs respectivement pour une concentration d'électrons de $8 \pm 2 \times 10^{18} \text{ cm}^{-3}$. A titre de comparatif avec l'abaque de S.M. Sze et al [Sze68], une résistivité de $4 \times 10^{-4} \text{ ohm.cm}$ a été obtenue pour une concentration de porteurs identique à la notre. Ce résultat permet de valider l'hypothèse faite au préalable sur la dégradation des propriétés du matériau à cause des dislocations émergentes.

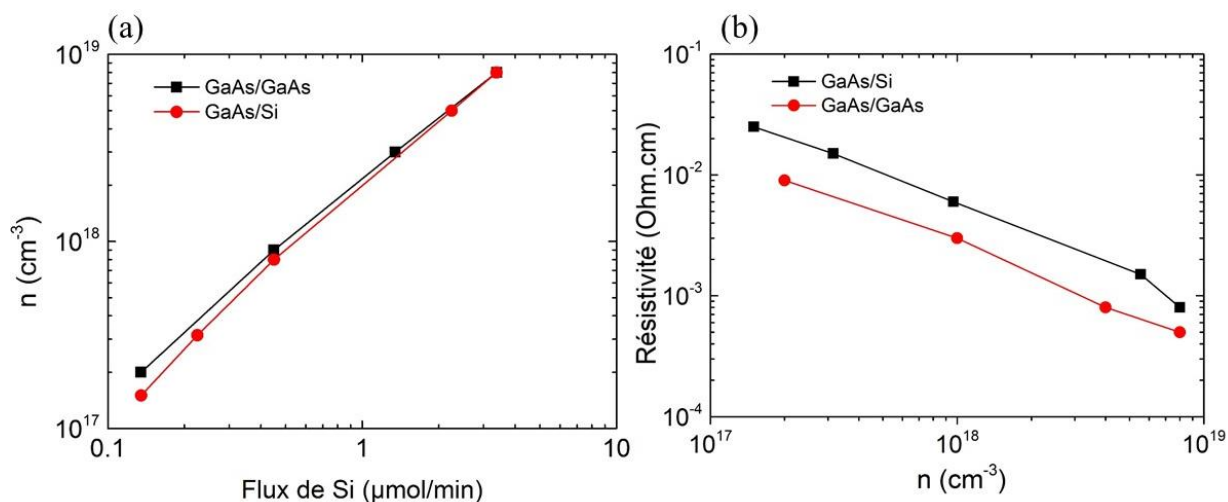


Figure 3. 4 Comparatif entre une croissance sur substrat silicium et sur substrat GaAs (a) de l'évolution du dopage en fonction du flux de Si (b) de la résistivité en fonction de la concentration des électrons.

Toutefois la valeur obtenue dans cette étude ($8 \times 10^{-4} \text{ ohm.cm}$) est supérieure à celle attendue par l'ITRS ($1,6 \times 10^{-5} \text{ ohm.cm}$) pour les semiconducteurs au niveau des contacts. Si on se fie à la littérature pour une croissance GaAs sur GaAs il faudrait obtenir un niveau de dopage supérieur à 10^{20} cm^{-3} pour atteindre la valeur requise.

3.3.1.1 Effet de la température sur le dopage

Au cours du chapitre I, nous avons vu qu'en fonction du schéma d'intégration choisi des limitations de budget thermique peuvent être imposées pour la croissance et le dopage du GaAs. Il est donc impératif de pouvoir maintenir de fort niveau de dopage à basse température. Par conséquent, nous avons étudié l'effet de la baisse de température sur le dopage du GaAs. Dans cette étude, nous avons diminué la température d'épitaxie des couches dopées à 500°C puis nous les avons caractérisées par effet Hall et SIMS.

Nous avons représenté sur la figure (3.5), l'évolution de la concentration des électrons et du silicium en fonction du flux de Si pour un GaAs dopé à 650°C et 500°C avec du disilane. Les résultats avec le silane sont présentés figure (3.6).

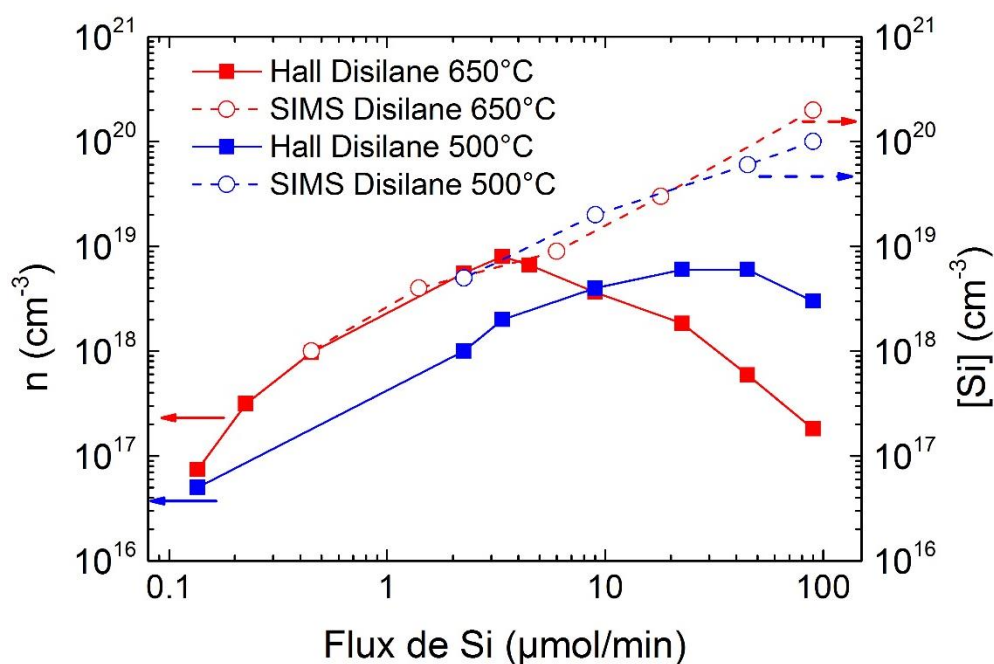


Figure 3. 5 Evolution de la concentration d'électrons et de silicium pour une croissance à 650°C et 500°C avec comme gaz dopant le disilane.

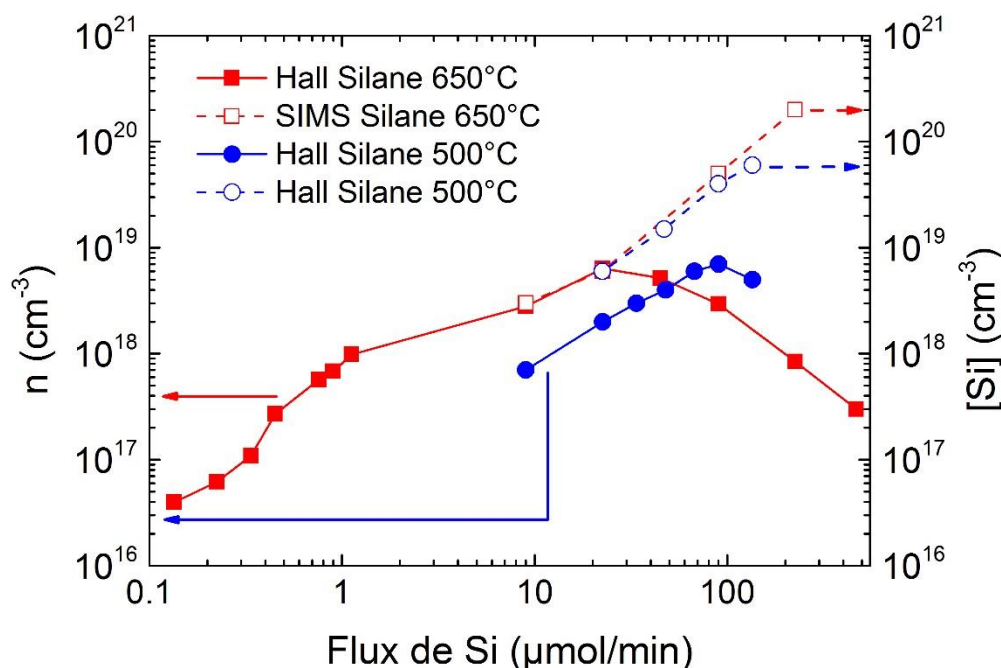


Figure 3. 6 Evolution de la concentration d'électrons et de silicium pour une croissance à 650°C et 500°C avec comme gaz dopant le silane.

On constate que la baisse de la température ne modifie pas la concentration maximale des porteurs dans le matériau. En effet à 500°C, la concentration maximale déterminée pour les deux précurseurs est la même qu'à 650°C à savoir $8 \pm 2 \times 10^{18} \text{ cm}^{-3}$. Nous observons une chute de la concentration des électrons après avoir atteint le niveau de dopage maximale tout comme pour les dépôts effectués à 650°C. Cette chute est caractéristique de l'apparition de la compensation.

Si on s'attarde maintenant sur l'évolution de la concentration des porteurs de charge en fonction du flux de Si, on peut constater qu'à 500°C le dopage maximal pour les deux précurseurs est atteint pour un flux plus important qu'à 650°C. Nous supposons que ce décalage résulte d'une décomposition moins efficace des précurseurs avec la baisse de température.

Afin de valider cette hypothèse, des analyses SIMS ont été réalisées sur les couches dopées à 500°C et comparées avec celles des couches déposées à 650°C. A travers les figures (3.5) et (3.6), on constate qu'avant l'apparition de la compensation que la concentration des électrons est un ordre de grandeur inférieure à celle de Si pour les épitaxies effectuées à 500°C. Ce résultat met en évidence une baisse de l'efficacité de dopage avec la diminution de la température de croissance. De plus, on remarque que pour des flux de Si identiques les concentrations de silicium à 500°C et 650°C sont équivalentes. Ces résultats mettent en évidence que la chute de l'efficacité de dopage observée avec la baisse de la température de croissance n'est pas due à une décomposition moins efficace des précurseurs. Par conséquent, nous supposons qu'à 500°C les atomes de silicium préfèrent se placer sur des sites interstitiels.

Au cours de cette étude, nous n'avons pas investigué le dopage à une température inférieure à 500°C car le temps de dépôt serait bien trop long. Par exemple il faudrait 50 min pour épitaxier à 450°C la couche dopée de 250 nm. Ce temps est 11 fois supérieur à celui nécessaire à 500°C. Dans l'optique d'une industrialisation, de tels temps ne sont pas envisageables. En ce qui concerne le dopage du GaAs, il est préférable d'utiliser le disilane car il se décompose plus rapidement et à plus basse température [Furuhata88][Hageman92].

Après cette étude sur l'efficacité du dopage en fonction de la température, nous avons exploré l'effet de la température de croissance sur la résistivité du GaAs. La figure (3.7) met en avant l'évolution de la résistivité en fonction du dopage pour les dépôts à 500°C et 650°C.

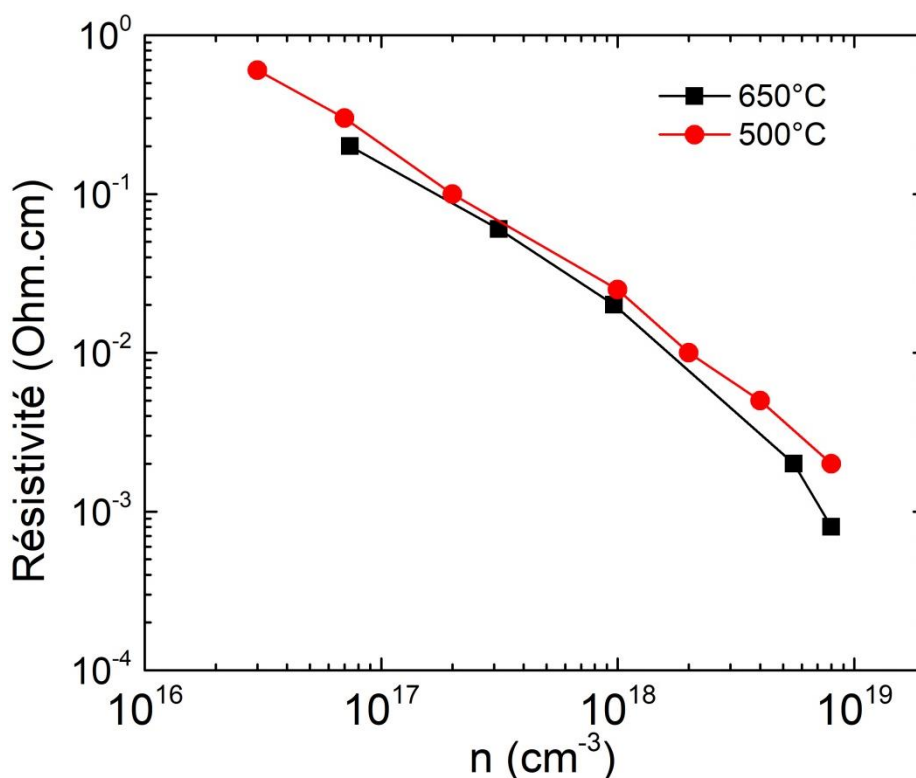


Figure 3. 7 Evolution de la résistivité en fonction du niveau de dopage pour une croissance à 650°C et 500°C.

On constate que celle-ci diminue pour les deux dépôts avec l'augmentation de la concentration des électrons. Ce comportement est cohérent avec la relation (3.3). De manière générale la résistivité du matériau est plus faible pour le dépôt à 650°C que pour celui à 500°C. Cette différence vient du fait que la qualité cristalline à 650°C est meilleure qu'à 500°C comme nous l'avons montré au cours du chapitre II avec les analyses XRD.

Ces études sur le dopage du GaAs épitaxié sur silicium avec le disilane et le silane ont tout d'abord permis de montrer qu'avec des hétéroépitaxies, il est possible d'obtenir des concentrations d'électrons équivalentes à celles de la littérature. On a ensuite pu observer la dégradation de l'efficacité de dopage et des propriétés électriques du matériau à cause de la compensation. L'effet des dislocations émergentes a aussi été étudié. Les résultats obtenus ont montré que ces défauts ne modifient pas l'efficacité de dopage toutefois ils impactent les propriétés électriques du matériau. Pour finir, l'étude à 500°C nous a montré que nous

pouvions atteindre des concentrations de porteurs de charge équivalentes à celles à 650°C mais avec une efficacité de dopage plus faible.

3.3.2 Propriétés optiques des couches de GaAs dopées n

Après l'étude des propriétés électriques du GaAs, nous avons étudié l'effet du dopage sur les propriétés optiques du matériau. La figure (3.8) présente l'évolution du pic d'émission du GaAs pour différentes concentrations de silicium. Les propriétés extraites de ces spectres sont résumées dans le tableau 3.1.

L'analyse de la position du pic d'émission du GaAs montre que celui-ci a tendance à se décaler vers les hautes énergies quand la concentration de silicium augmente. Ce phénomène aussi appelé « blue shift » a été expliqué au cours du chapitre II. Pour des concentrations de silicium supérieures à $8 \times 10^{18} \text{ cm}^{-3}$, nous n'avons pas pu investiguer le décalage du pic car nous n'avons pas observé de signal. Ce résultat est cohérent avec les travaux de X. Tang et al [Tang98]. Cette absence de signal est corrélée à la formation de défauts non radiatifs dans le matériau avec la compensation. Toutefois pour des concentrations supérieures à 10^{19} cm^{-3} , les travaux de Dumrinski et al [Durminski82] montrent de la luminescence à température ambiante pour des couches de GaAs. Dans leur publication, l'étude du décalage du pic d'émission en fonction du niveau de dopage montre qu'au-delà de 10^{19} cm^{-3} , la position du pic d'émission était fixée et n'évoluait plus.

Pour finir si on s'intéresse à la largeur à mi-hauteur (FWHM) de chaque pic, on constate que ce paramètre augmente avec le niveau de dopage. Cette augmentation est caractéristique de l'apparition d'un désordre au sein du cristal. En effet l'incorporation d'impuretés dans un matériau a tendance à modifier son paramètre de maille ce qui génère des contraintes et une dégradation du cristal [Hudait99].

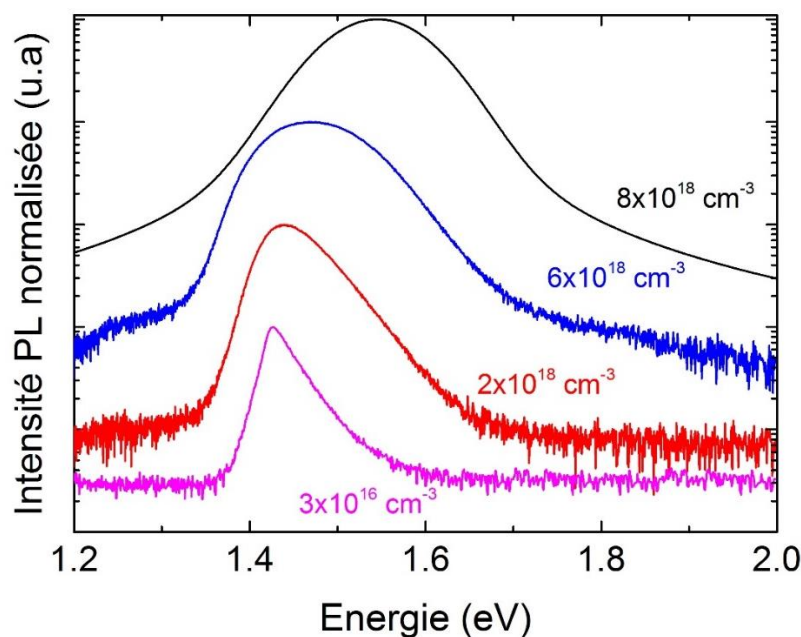


Figure 3. 8 Spectres de photoluminescence à température ambiante du GaAs pour différentes concentrations d'électrons.

Concentration Si [cm ⁻³]	Pic d'émission (eV)	FWHM (meV)
3 x 10 ¹⁶	1.42	45
2 x 10 ¹⁸	1.44	83
6 x 10 ¹⁸	1.47	100
8 x 10 ¹⁸	1.55	137

Tableau 3. 1 Propriétés des différents spectres de photoluminescence du GaAs.

Cette étude des propriétés de photoluminescence de notre matériau a tout d'abord permis de voir que la qualité cristalline de nos matériaux sur silicium est suffisamment bonne pour avoir un signal de photoluminescence à température ambiante. On a ensuite pu voir que la position du pic d'émission a tendance à évoluer en fonction de la concentration de l'impureté. Pour finir, nous avons constaté la dégradation de la photoluminescence due à la compensation.

3.4 Etude structurale des couches de GaAs dopées n avec du silicium

Durant l'étude des propriétés électriques et optiques de nos échantillons, nous avons associé la dégradation des propriétés du matériau à la présence de clusters de silicium. Afin de les mettre en évidence, nous nous sommes intéressés à la structure microscopique de nos couches. Celle-ci a été étudiée par sonde atomique tomographique en collaboration avec G. Beainy au LTM.

3.4.1 Sonde atomique tomographique

La sonde atomique tomographique est une technique de microscopie à effet de champ permettant d'obtenir une cartographie 3D des atomes dans la matière avec une résolution spatiale de quelques angströms. Le principe de fonctionnement (figure 3.9) de cette technique repose sur l'évaporation et l'ionisation des atomes à la surface du matériau par effet de champ [Beainy16]. L'évaporation des atomes à la surface nécessite un champ électrique suffisamment intense de l'ordre de 10 V.nm⁻¹. Pour obtenir un tel champ électrique, l'échantillon doit être auparavant taillé sous la forme d'une pointe fine avec un rayon de courbure à l'extrémité inférieur à 50 nm. Lors de l'application d'une tension V de plusieurs kilovolts sur l'échantillon, un champ électrique E se forme à l'apex de la pointe selon la relation (3.4).

$$E = \frac{V}{\beta R} \quad (3.4)$$

R correspond au rayon de courbure tandis que β représente une constante géométrique qui dépend de la pointe et de l'environnement électrostatique. Elle est comprise entre 2 et 8.

Le champ E ainsi formé à l'apex induit une évaporation des atomes en tant qu'ions positifs. A noter que chaque matériau possède un champ d'évaporation critique intrinsèque qui dépend de sa nature chimique ainsi que de l'environnement cristallographique qui le compose. Après

évaporation, les atomes ionisés sont accélérés vers un détecteur sensible à la position et résolu en temps. Le détecteur étant sensible à la position de l'impact d'un ion (X,Y), on peut remonter par une loi de projection quasi stéréographique à la position initiale de l'atome à la surface de la pointe (x,y) avant son évaporation. De plus, connaissant le volume occupé par chaque atome évaporé, il est possible de connaître l'épaisseur D_z évaporée. L'analyse du temps mis par ces ions pour atteindre le détecteur permet de remonter à la nature chimique des éléments évaporés par spectrométrie de masse à temps de vol. Ces deux informations (nature chimique et position) permettent d'avoir une reconstruction 3D du matériau à l'échelle atomique.

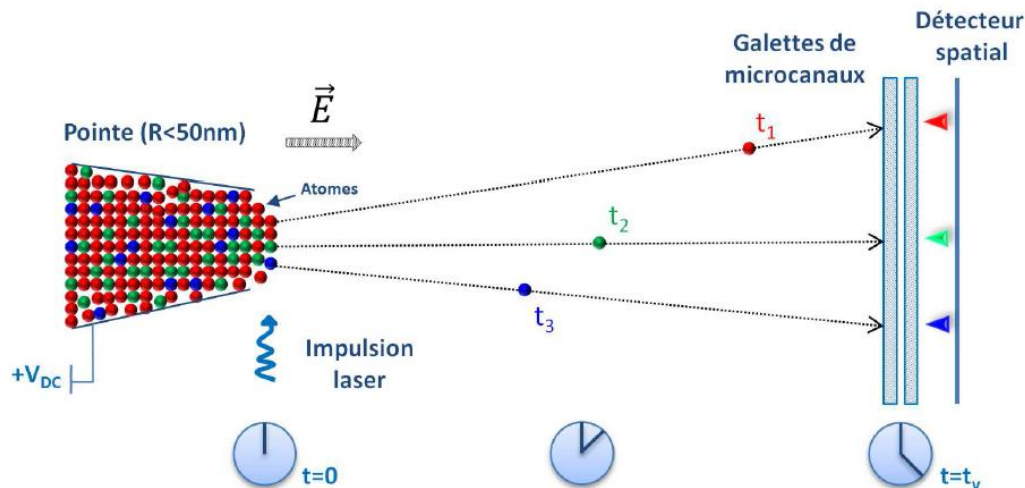


Figure 3. 9 Schéma présentant l'analyse par sonde atomique tomographique [Beainy16].

3.4.1.1 Méthode de traitement des données de la sonde atomique tomographique

La sonde atomique tomographique permet d'étudier la morphologie et la composition chimique des phases présentes dans le volume analysé. Afin d'obtenir ces informations différents traitements de données doivent être effectués. Ceux-ci seront présentés dans la suite de cette partie.

3.4.1.1.1 Distribution spatiale des atomes du volume analysé

Afin de s'assurer de l'homogénéité de la distribution des atomes dans un échantillon, il est nécessaire de traiter les données de manière statistique. Pour ce faire, la première étape est de découper le volume total analysé en sonde atomique en blocs successifs de N atomes dont la composition est calculée. Après cette étape, le test statistique développé par Thuvander et al [Thuvander98] est utilisé.

Au travers de ce test, ils proposent de calculer l'erreur type (s^2) de la distribution de fréquence de concentration d'un élément et de la comparer à l'écart type (σ^2) de la distribution binomiale correspondante pour caractériser sa répartition au sein du volume.

L'expression de l'erreur type expérimental est celle de la relation (3.5) tandis que l'écart type théorique est défini par la relation (3.6).

$$s^2 = \frac{1}{n_b - 1} \sum_{i=1}^{n_b} (c_i - c_0)^2 \quad (3.5)$$

Avec n_b : le nombre de bloc

c_i : la concentration de l'élément dans le bloc i

c_0 : la concentration moyenne de l'élément dans le volume

$$\sigma^2 = \frac{c_0(1 - c_0)}{N} \quad (3.6)$$

On calcule ensuite s^2 et σ^2 pour plusieurs valeurs de n_b , puis on trace s et σ en fonction de n_b . Si la courbe expérimentale est similaire ou en dessous à la courbe théorique, cela veut dire que la distribution des atomes dans le matériau est aléatoire et qu'ils sont distribués de façon homogène. Cependant, si la courbe expérimentale se situe au-dessus de la courbe théorique, cela signifie que la distribution est inhomogène et que des agrégats d'atomes sont présents.

3.4.1.1.2 Distribution de distances aux premiers voisins (1NN)

La méthode 1NN (First nearest neighbor) nous permet d'étudier la distribution des dopants dans un volume de sonde atomique. Elle est basée sur les distributions des distances aux premiers voisins [Philippe09].

Les distributions de distances aux premiers voisins peuvent théoriquement s'écrire selon la relation (3.7)

$$P(r) = 4\pi r^2 Q C_0 e^{\left(-\frac{4}{3}\pi Q r^3 C_0\right)} \quad (3.7)$$

Avec $P(r)$ la densité de probabilité d'avoir deux atomes voisins à une distance comprise entre r et $r + dr$. Q et C_0 sont respectivement le rendement de la détection et la concentration de dopant mesurée.

Pour une distribution aléatoire, la distance la plus probable (r_0) entre deux premiers voisins est obtenue lorsque la distribution $P(r)$ est maximale ($dP/dr = 0$) et elle est donnée par l'expression (3.8) :

$$r_0 = \left(\frac{1}{2\pi Q C_0}\right)^{1/3} \quad (3.8)$$

Pour un tel système, une distribution unique et une seule distance probable sont observées.

Dans le cas où l'on a une distribution des atomes inhomogène et pour laquelle on peut identifier les phases (A et B), deux distances maximales sont alors attendues. Par conséquent,

la densité de probabilité $P(r)$ pour la phase A (atomes dans la matrice) et la phase B (atomes en précipités) peut être décrite comme étant la somme de la distribution intrinsèque de chaque phase (3.9)

$$P(r) = (1 - f) \left[4\pi r_A^2 Q C_A e^{\left(-\frac{4}{3}\pi Q C_A r_A^3\right)} \right] + f \left[4\pi r_B^2 Q C_B e^{\left(-\frac{4}{3}\pi Q C_B r_B^3\right)} \right] \quad (3.9)$$

Avec f la fraction atomique de dopants dans la phase correspondant aux précipités donnée par la relation (3.10)

$$f = \frac{C_B}{C_0} \left(\frac{C_0 - C_A}{C_0 - C_B} \right) \quad (3.10)$$

La figure (3.10) montre pour des échantillons avec une distribution homogène (a) et inhomogène (b) les distributions de distances aux premiers voisins expérimentales (APT Data) et théoriques (Model).

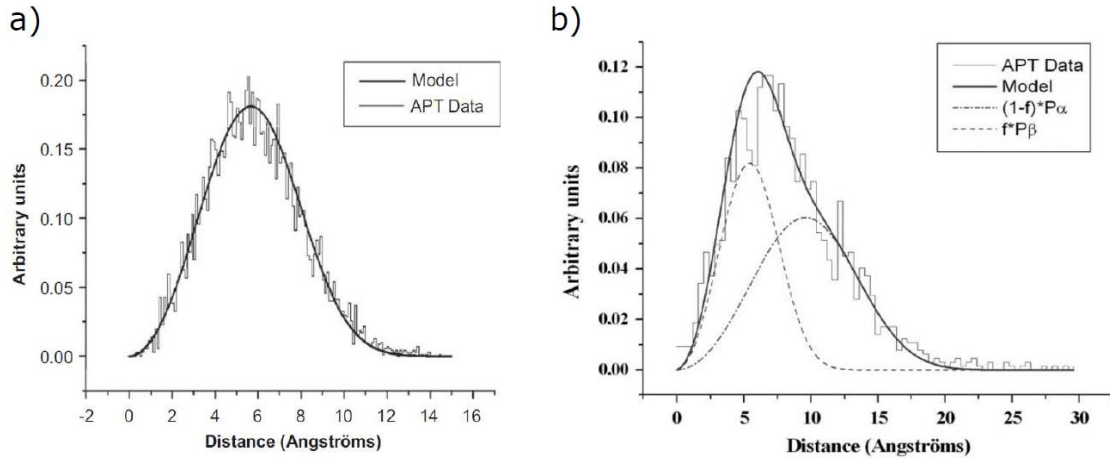


Figure 3. 10 Distributions de distances aux premiers voisins expérimentales (APT data) et théorique (Model) (a) pour une distribution homogène (b) pour une distribution inhomogène [Philippe09].

3.4.2 Evolution de la distribution des atomes de silicium dans le GaAs

La figure (3.11) montre les reconstructions 3D des atomes de silicium dans le GaAs pour trois concentrations de silicium différentes (a) $8 \times 10^{18} \text{ cm}^{-3}$, (b) $2 \times 10^{20} \text{ cm}^{-3}$ et (c) $6 \times 10^{20} \text{ cm}^{-3}$ mesurées par TOF-SIMS. La reconstruction met en évidence l'évolution de la distribution spatiale des atomes de silicium. Visuellement, celle-ci semble homogène pour une concentration de $8 \times 10^{18} \text{ cm}^{-3}$. En ce qui concerne la concentration de $2 \times 10^{20} \text{ cm}^{-3}$, la reconstruction 3D met en lumière la formation de petits amas de silicium en faible quantité dans le matériau qui deviennent dans un état de plus en plus développé avec l'augmentation de la concentration en silicium ($6 \times 10^{20} \text{ cm}^{-3}$). Afin de certifier l'homogénéité ou l'inhomogénéité de la distribution du silicium nous avons appliqué le test de Thuvander sur ces couches. Les résultats de ce test sont représentés sur la figure (3.12). Pour une concentration de $8 \times 10^{18} \text{ cm}^{-3}$ (figure 3.12 (a)), on peut constater que la courbe expérimentale

(s) est située en dessous de la courbe de la loi binomiale (σ). Ce résultat indique une répartition aléatoire et homogène de ces atomes. Ceci n'est pas le cas pour une concentration de silicium de $2 \times 10^{20} \text{ cm}^{-3}$ (figure 3.12 (b)) où la courbe expérimentale est nettement au-dessus de la binomiale. Dans ce cas de figure, la distribution d'atomes de silicium ne peut être considérée comme étant homogène. Ce résultat est cohérent avec les petits amas de silicium constatés avec la reconstruction 3D (figure 3.11 (b)). A la vue du test de Thuvander précédent, il est évident que la distribution de silicium n'est pas homogène pour une concentration de $6 \times 10^{20} \text{ cm}^{-3}$ et que la formation d'amas de Si est mise en évidence.

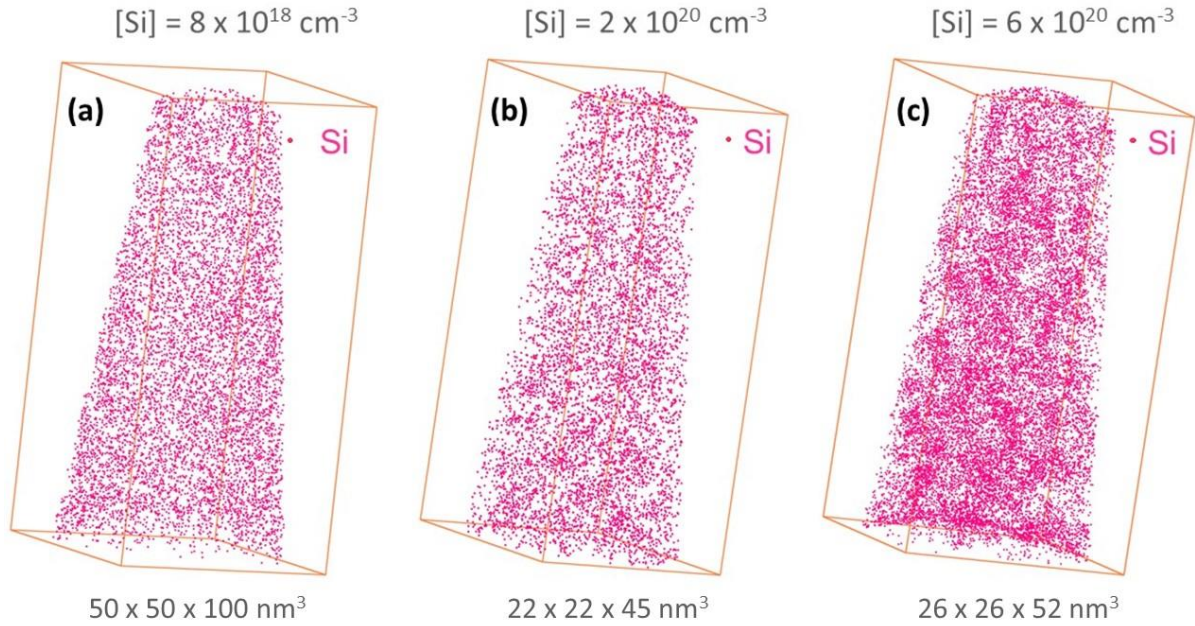


Figure 3. 11 Reconstructions 3D de la distribution des atomes de silicium dans le GaAs pour un niveau de dopage de (a) $8 \times 10^{18} \text{ cm}^{-3}$ (b) $2 \times 10^{20} \text{ cm}^{-3}$ (c) $6 \times 10^{20} \text{ cm}^{-3}$.

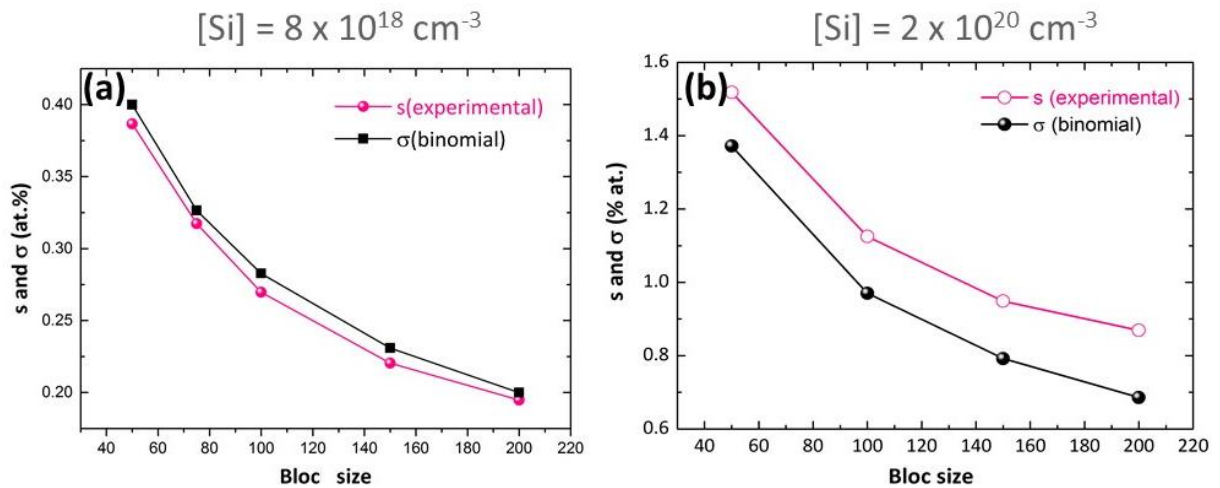


Figure 3. 12 Test de Thuvander appliqué sur les échantillons de GaAs dopé au silicium avec une concentration de (a) $8 \times 10^{18} \text{ cm}^{-3}$ (b) $2 \times 10^{20} \text{ cm}^{-3}$.

Si maintenant on compare l'évolution de la distribution des atomes de silicium dans le matériau avec la dégradation des propriétés optiques et électriques présentées précédemment,

on se rend compte que la dégradation est plus prononcée à mesure que l'inhomogénéité augmente. Cette dégradation est corrélée avec la formation des amas de silicium qui deviennent plus denses et plus nombreux lorsque la concentration de silicium dans le GaAs augmente

Afin de confirmer les résultats obtenus par le test de Thuvander et de mesurer la fraction atomique des atomes de silicium dans les précipités, nous avons appliqué la méthode statistique de la distribution de distance aux premiers voisins (First nearest neighbor 1NN) [Philippe09]. Pour une concentration uniforme de Si, la distribution 1NN expérimentale doit être symétrique avec une seule composante tandis que pour celle non uniforme, la distribution doit être asymétrique avec deux contributions dont l'une correspondant aux atomes dans la matrice et l'autre à ceux liés aux précipités.

La figure (3.13) présente les distributions 1NN obtenues pour nos couches de GaAs avec une concentration de silicium de $8 \times 10^{18} \text{ cm}^{-3}$ (a), $2 \times 10^{20} \text{ cm}^{-3}$ (b) et $6 \times 10^{20} \text{ cm}^{-3}$ (c). L'évolution des distributions montre que l'échantillon avec une concentration de $8 \times 10^{18} \text{ cm}^{-3}$ possède une seule contribution et que celle-ci est symétrique (figure 3.13(a)). En ce qui concerne les échantillons avec une concentration de $2 \times 10^{20} \text{ cm}^{-3}$ (figure 3.13(b)) et $6 \times 10^{20} \text{ cm}^{-3}$ (figure 3.13 (c)), deux contributions sont observées traduisant la présence de deux phases dans ces systèmes. Nous associons ces phases à une phase associée au silicium dans la matrice (tirets bleus) et une phase reliée aux amas de silicium (tirets verts). La position des pics pour chacune des deux contributions représente la distance la plus probable entre deux atomes de Si dans chacune de ces phases. Il est important de noter que les distances mesurées avec cette méthode ne reflètent pas les distances réelles en raison des artefacts expérimentaux tels que les effets de grandissement locaux et les différents ions formés lors de l'évaporation. Les distributions 1NN présentées pour les différents échantillons sont en accord avec les tests de Thuvander visibles figure (3.12)

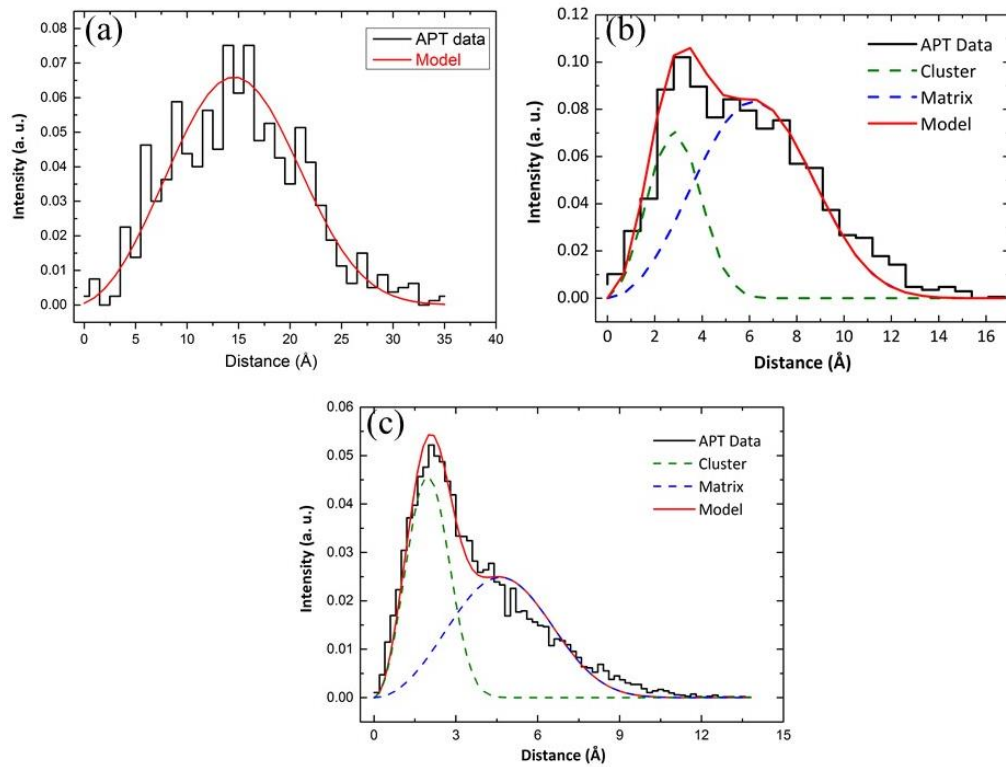


Figure 3. 13 Distribution de distances aux premiers voisins des atomes de Si dans le GaAs pour des concentrations de (a) $8 \times 10^{18} \text{ cm}^{-3}$ (b) $2 \times 10^{20} \text{ cm}^{-3}$ et (c) $6 \times 10^{20} \text{ cm}^{-3}$.

L'évolution des distances entre les atomes de Si dans chaque phase ainsi que leur fraction atomique sont reportées dans le tableau (3.2). r_A et r_B représentent la distance entre les atomes de silicium respectivement dans la matrice du matériau et dans les précipités tandis que f_A et f_B correspondent à la fraction atomique des atomes de silicium dans ces mêmes phases. Nous constatons que r_A et r_B diminuent avec l'augmentation de la concentration de silicium dans le GaAs. En effet, nous sommes passés d'une valeur de 6 à 4 pour r_A et de 2,5 à 1,5 pour r_B quand la concentration de silicium passe de $2 \times 10^{20} \text{ cm}^{-3}$ à $6 \times 10^{20} \text{ cm}^{-3}$. Cette évolution est signe d'un enrichissement des deux phases en atomes de silicium. Par la suite afin de mettre en évidence cet enrichissement, nous avons calculé les fractions atomiques f_A et f_B pour nos échantillons. Celles-ci sont respectivement de 72% et 28 % pour une concentration de $2 \times 10^{20} \text{ cm}^{-3}$ contre 52% et 48% pour une concentration de $6 \times 10^{20} \text{ cm}^{-3}$. Ces résultats confirment l'enrichissement constaté au préalable avec la réduction de r_A et r_B et permettent de mettre en avant l'évolution de la densité des précipités au sein du matériau avec la concentration de silicium.

	$[\text{Si}] = 2 \times 10^{20} \text{ cm}^{-3}$	$[\text{Si}] = 6 \times 10^{20} \text{ cm}^{-3}$
r_A (Å)	6	4
f_A (% atomique)	72	52
r_B (Å)	2,5	1,5
f_B (% atomique)	28	48

Tableau 3. 2 Valeurs r_A , r_B , f_A et f_B déterminée par la méthode de distributions de distances aux premiers voisins

Cette étude sur l'évolution de l'homogénéité du dopage dans le GaAs avec du silicium a permis de constater que la distribution des atomes de silicium est homogène jusqu'à un niveau de dopage de $8 \times 10^{18} \text{ cm}^{-3}$. Au-delà de cette valeur, celle-ci n'est plus homogène et des clusters de silicium se forment. Ces clusters ont tendance à devenir plus denses et plus nombreux avec l'augmentation de la concentration de silicium. De plus nous avons pu corréler l'apparition des clusters avec la dégradation des propriétés du GaAs.

Après cette étude sur le dopage de type n du GaAs dans la suite nous allons nous intéresser au dopage de type n de l'InAs

3.5 Etude du dopage de type n pour l'InAs avec du silicium

Dans cette partie, nous nous focaliserons uniquement sur le dopage de l'InAs qui servira par la suite de couche de contact. Nous avons fait ce choix car la littérature sur la résistivité de contacts montre que doper le matériau en contact avec le métal permet de réduire la résistivité [Nittono88] Shiraishi94][Singiseti08][Baraskar10]. L'étude du dopage a été effectuée sur des couches d'InAs directement déposées sur silicium et sur du GaAs/Si(100) sans parois d'antiphase.

3.5.1 Propriétés électriques des couches d'InAs dopées n

Pour étudier le dopage du matériau, nous avons fait croître une couche de 30 nm d'InAs en utilisant le procédé de croissance décrit dans le chapitre II. La température maximale de croissance étant de 450°C , nous avons décidé d'utiliser comme précurseur le disilane car il se décompose plus efficacement que le silane [Furuhata88][Hageman92]. Au cours de cette étude tous les paramètres de dépôts sont maintenus constants excepté le flux de disilane.

La figure (3.14) présente l'évolution de la concentration des électrons pour une couche d'InAs/Si(100) et sur GaAs/Si(100) en fonction du flux de silicium. On s'aperçoit en premier lieu que la concentration des électrons des couches non intentionnellement dopées (Flux de Si = 0) se situe entre 10^{18} cm^{-3} et 10^{19} cm^{-3} . Si on compare cette valeur à l'état de l'art, nos concentrations de porteurs sont en accord avec la littérature. On peut citer les travaux de S. G. Ghalamestani et al [Ghalamestani11] qui présentent une valeur de l'ordre de 10^{18} cm^{-3} pour une couche d'InAs de 200 à 300 nm sur silicium (111), ceux de P. Caroff et al [Caroff08] une valeur de l'ordre de 10^{17} cm^{-3} pour une couche de 500 nm d'InAs sur substrat silicium (111) ou bien ceux de H Ben. Naceur et al [Naceur10] qui montrent une valeur de 10^{19} cm^{-3} , pour une couche d'InAs de 30 nm déposée sur substrat GaAs.

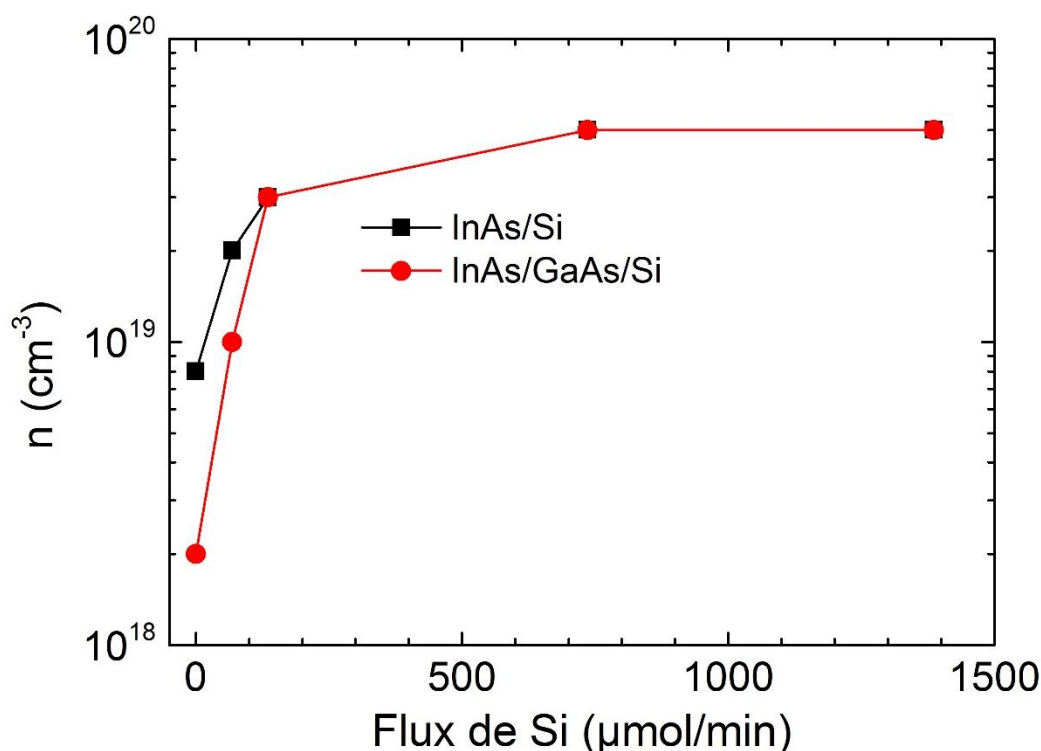


Figure 3. 14 Evolution de la concentration des électrons en fonction du flux de Si pour une croissance InAs directe sur silicium et GaAs/Si.

Afin d'expliquer les fortes concentrations de porteurs déterminées (10^{18} cm^{-3} - 10^{19} cm^{-3}) pour les couches d'InAs non intentionnellement dopées, nous avons deux hypothèses. La première est liée aux défauts qui se forment durant la croissance. En effet, les dislocations émergentes, les parois d'antiphase et les fautes d'empilements sont connues pour entraîner localement de la contrainte dans le cristal ainsi qu'une rupture de périodicité. Ces phénomènes induisent la formation de liaisons pendantes au sein du cristal et d'états électroniques distribués en énergie dans le gap du matériau. Si ces états ont une énergie inférieure à celle de l'énergie thermique (25 meV), ils sont ionisés et agissent comme des donneurs ou des accepteurs en fonction de leur position. Dans le cas de l'InAs, les travaux de A. Höglund [Höglund07] ont montré que les défauts générés durant la croissance ont tendance à entraîner un dopage de type n en l'absence d'impureté dopante. En ce qui concerne la deuxième hypothèse, nous pensons que le carbone des précurseurs organométalliques pourrait s'incorporer dans le matériau et agir comme un dopant de type n [Najmi08].

Outre ce fort niveau de dopage pour les échantillons non intentionnellement dopés, on constate que pour les flux allant de 0 à 100 $\mu\text{mol/min}$ la concentration d'électrons évolue et atteint une valeur de $3 \pm 1 \times 10^{19} \text{ cm}^{-3}$. Par la suite, pour des ratios plus importants une saturation est observée et le dopage maximal déterminé est de $5 \pm 1 \times 10^{19} \text{ cm}^{-3}$ pour un flux de 600 $\mu\text{mol/min}$. L'apparition de la saturation pour une concentration d'électrons supérieure à $3 \pm 1 \times 10^{19} \text{ cm}^{-3}$ est en accord avec les résultats d'A. Baraskar et al [Baraskar10]. En effet, ils ont mis en évidence ce phénomène en comparant des mesures SIMS et d'effet Hall pour leur couche d'InAs de 100 nm déposée à 400°C par MBE. Dans leur étude, ils ont obtenu un dopage maximal de $8,2 \times 10^{19} \text{ cm}^{-3}$ avec du silicium comme dopant. Cette valeur est

quasiment deux fois supérieure à la nôtre et à notre connaissance elle est la plus importante rapportée dans la littérature.

Nous avons par la suite étudié l'évolution de la résistivité de l'InAs épitaxié sur silicium et sur GaAs/Si(100) en fonction de la concentration de porteurs (figure 3.15). Pour des concentrations identiques, la résistivité est plus faible pour le dépôt sur GaAs/Si(100) que pour celui directement sur silicium en raison de la différence de qualité du matériau. En effet, nous avons montré au cours du chapitre II grâce à des caractérisations TEM et XRD que l'InAs épitaxié sur GaAs/Si(100) était de meilleure qualité que celui obtenu sur Si(100). Pour un dopage de $5 \pm 1 \times 10^{19} \text{ cm}^{-3}$, la résistivité de l'InAs sur GaAs/Si est de 10^{-4} ohm.cm tandis que sur silicium, elle est 6 fois plus importante ($6 \times 10^{-4} \text{ ohm.cm}$). A titre comparatif pour la même concentration en extrapolant les travaux de Harman et al [Harman56] une résistivité de 10^{-5} ohm.cm est attendu pour un InAs massif.

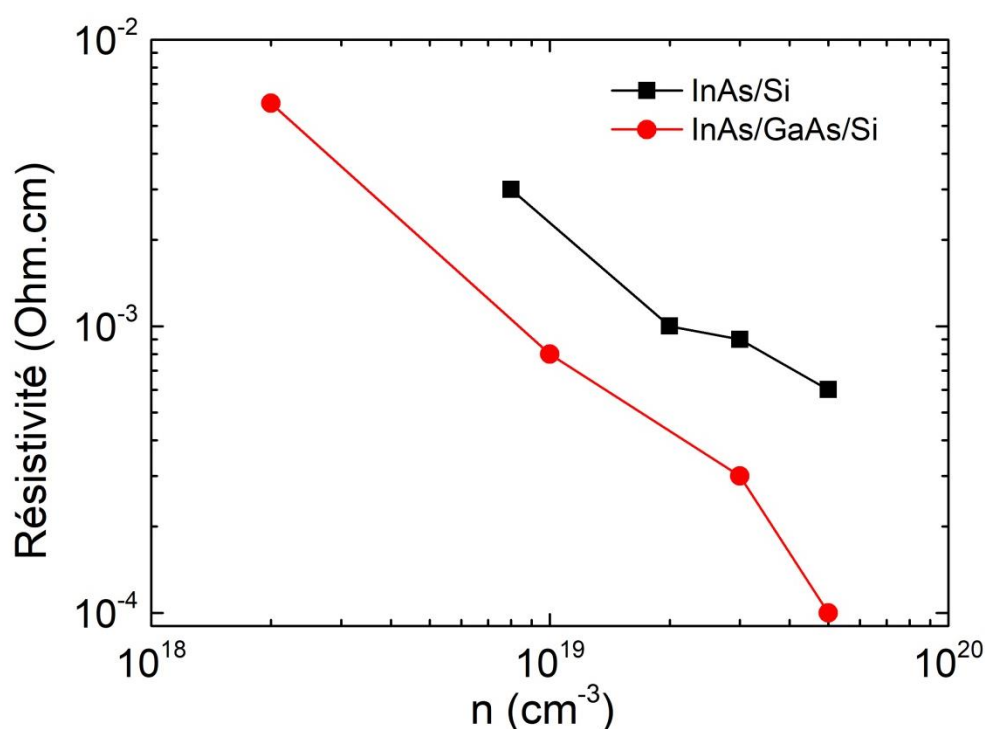


Figure 3. 15 Evolution de la résistivité en fonction du niveau de dopage pour une croissance InAs directe sur silicium et GaAs/Si.

Dans cette partie, nous avons étudié le dopage de l'InAs déposé directement sur silicium et sur GaAs/Si(100). Nous avons ainsi pu voir que les échantillons non intentionnellement dopés possèdent une concentration d'électrons importante. Par la suite nous avons réussi à atteindre une concentration maximale de l'ordre de $5 \times 10^{19} \text{ cm}^{-3}$ pour un dépôt sur silicium et sur GaAs/Si(100).

Afin de réaliser des contacts de type p avec une faible résistivité, nous allons dans la suite de ce chapitre nous focaliser sur le dopage de type p du GaAs.

3.6 Dopage de type p du GaAs

Dans cette partie nous allons nous focaliser sur le dopage de type p du GaAs. Nous commencerons par un état de l'art du dopage de ce matériau. Puis nous aborderons les résultats obtenus.

3.6.1 Etat de l'art du dopage de type p pour le GaAs

La figure (3.16) compare la concentration de trous maximale obtenue par quelques équipes de recherche en fonction des diverses impuretés pour un GaAs épitaxié par MOCVD.

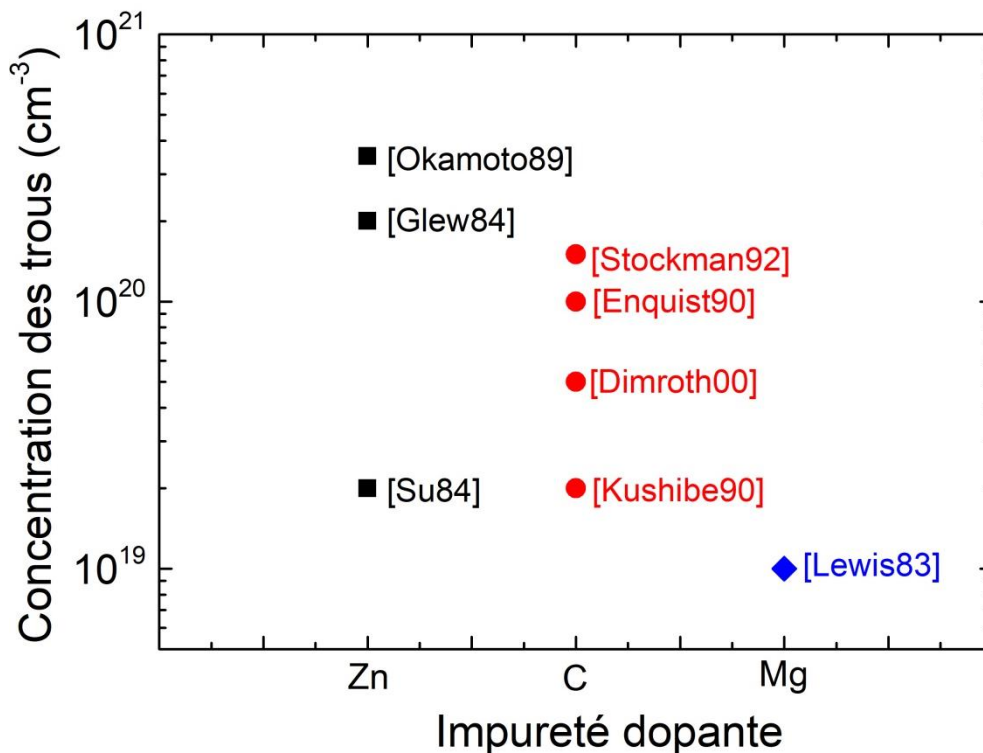


Figure 3. 16 Etat de l'art non exhaustif du dopage de type p pour le GaAs en fonction de diverses impuretés.

De façon analogue à l'état de l'art du dopage de type n, on constate pour le dopage de type p que différentes concentrations maximales des trous peuvent être atteintes en fonction de l'impureté dopante choisie. Le zinc et le carbone sont les impuretés les plus utilisées dans la littérature et celles présentant les plus hauts niveaux de dopage respectivement $3,5 \times 10^{20} \text{ cm}^{-3}$ pour le zinc [Okamoto89] contre $2 \times 10^{20} \text{ cm}^{-3}$ pour le carbone [Stockman92].

Afin de réaliser le dopage de type p du GaAs, nous avons choisi pour des raisons pratiques et de sécurité le zinc comme impureté dopante. Le précurseur présent dans le bâti de MOCVD est le diéthylzinc (DEZn).

3.6.2 Etude du dopage de type p pour le GaAs avec du zinc

Pour commencer, nous allons explorer le dopage de type p du GaAs déposé sur silicium ainsi que l'évolution des propriétés électriques du matériau. Puis nous nous intéresserons à l'effet de la température sur le dopage du matériau.

Afin de réaliser ces études, nous avons fait croître des couches dopées de 250 nm sur une couche buffer de GaAs de 400 nm sans parois d'antiphase. Le dopage a été effectué en injectant le DEZn durant la croissance de la couche dopée.

Durant chaque étude les flux de précurseurs (arsenic et gallium), la pression dans le réacteur et l'épaisseur moyenne des couches dopées (250 nm) sont maintenus constants. Seul change le flux de gaz dopant afin de faire varier la concentration des porteurs dans le matériau.

3.6.2.1 Propriétés électriques des couches de GaAs dopées p

Pour commencer nous avons exploré le dopage du GaAs à une température de 650°C sur un substrat silicium et sur substrat GaAs. En ce qui concerne les couches dopées sur substrats GaAs, celles-ci ont une épaisseur de 250 nm et sont déposées sur 400 nm de GaAs non intentionnellement dopés.

La figure (3.17) présente l'évolution de la concentration des trous à 300K déterminée par effet Hall en fonction du flux de zinc pour les deux dépôts.

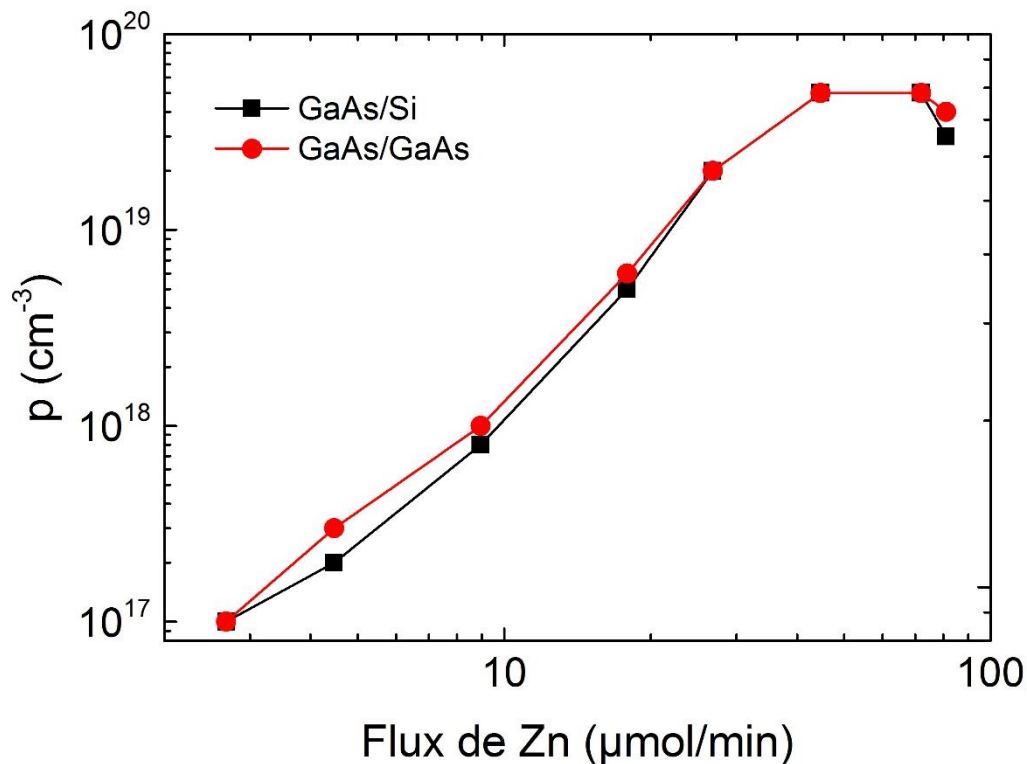


Figure 3. 17 Evolution du dopage du GaAs en fonction du flux de Zn pour un dépôt à 650°C sur substrat silicium et substrat GaAs.

On remarque que pour les deux croissances, la concentration des trous augmente linéairement jusqu'à atteindre un dopage maximum de $5 \pm 1 \times 10^{19} \text{ cm}^{-3}$ correspondant à un flux de $40 \mu\text{mol/min}$.

Au-delà de cette valeur de flux, une saturation est constatée suivi d'une chute de la concentration des porteurs. Ce phénomène a aussi été observé par K. Okamoto et al [Okamoto89] en 1989, cependant dans leur publication ils n'ont pas réalisé de caractérisations SIMS afin de voir l'évolution du dopage et de la concentration de zinc.

Si on compare maintenant notre concentration maximale à l'état de l'art, celle-ci est pratiquement inférieure d'un ordre de grandeur comparé au $3,5 \times 10^{20} \text{ cm}^{-3}$ obtenu par K. Okamoto et al [Okamoto89]. Dans cette publication, cette valeur a été atteinte en diminuant la température de dépôt à 620°C et en augmentant le ratio entre l'arsenic et le gallium. La réduction de la température a pour effet de limiter l'évaporation des atomes à la surface du matériau ce qui permet à une plus grande quantité de zinc de s'insérer dans le GaAs. En ce qui concerne l'augmentation du ratio entre le flux d'arsenic et de gallium, cela augmente le nombre de sites de gallium sur lesquels les atomes de zinc peuvent se lier.

Nous avons ensuite comparé l'évolution de la résistivité pour les deux types de croissances en fonction de la concentration de trous (figure 3.18).

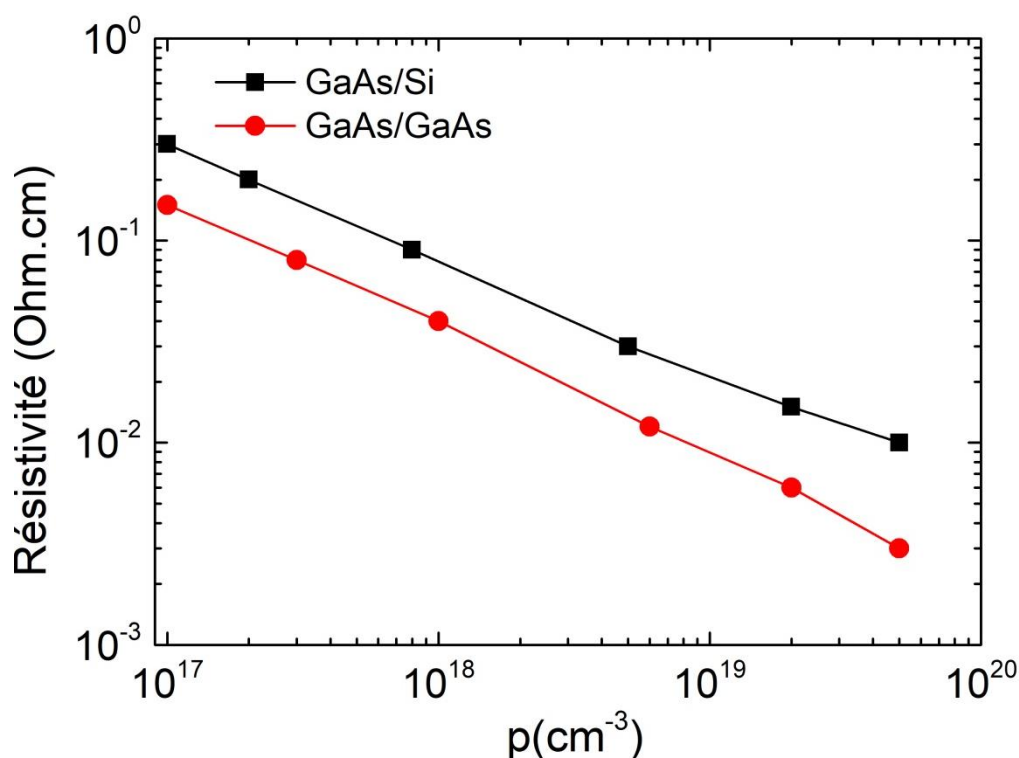


Figure 3. 18 Evolution de la résistivité en fonction du dopage pour un dépôt à 650°C sur substrat silicium et substrat GaAs.

Comme pour l'étude du dopage de type n, la résistivité du matériau diminue avec l'augmentation du niveau de dopage. La tendance générale qui se dégage est similaire à celle déjà observée. En effet, la résistivité de l'homoépitaxie est 2 à 3 fois plus faible que celle obtenue pour notre dépôt sur silicium. Pour notre concentration de trous maximale ($5 \pm 1 \times$

10^{19} cm^{-3}), elle vaut $10^{-2} \text{ ohm.cm}^{-1}$ et $3 \times 10^{-3} \text{ ohm.cm}$ respectivement pour une croissance sur silicium et sur GaAs. A titre comparatif dans la littérature l'abaque S. M. Sze et al [Sze68] présente une résistivité de $3 \times 10^{-3} \text{ ohm.cm}$ pour un GaAs bulk. Ce résultat met en évidence la dégradation des propriétés électriques liée à la présence des dislocations émergentes.

3.6.2.2 Effet de la température sur le dopage de type p

Tout comme le dopage de type n, nous avons étudié le dopage de type p du GaAs à 500°C dans l'optique d'une intégration avec un budget thermique limitée à 500°C . L'évolution de la concentration des trous pour une croissance de GaAs sur silicium à 650°C et 500°C en fonction du flux de Zn est présentée figure (3.19)

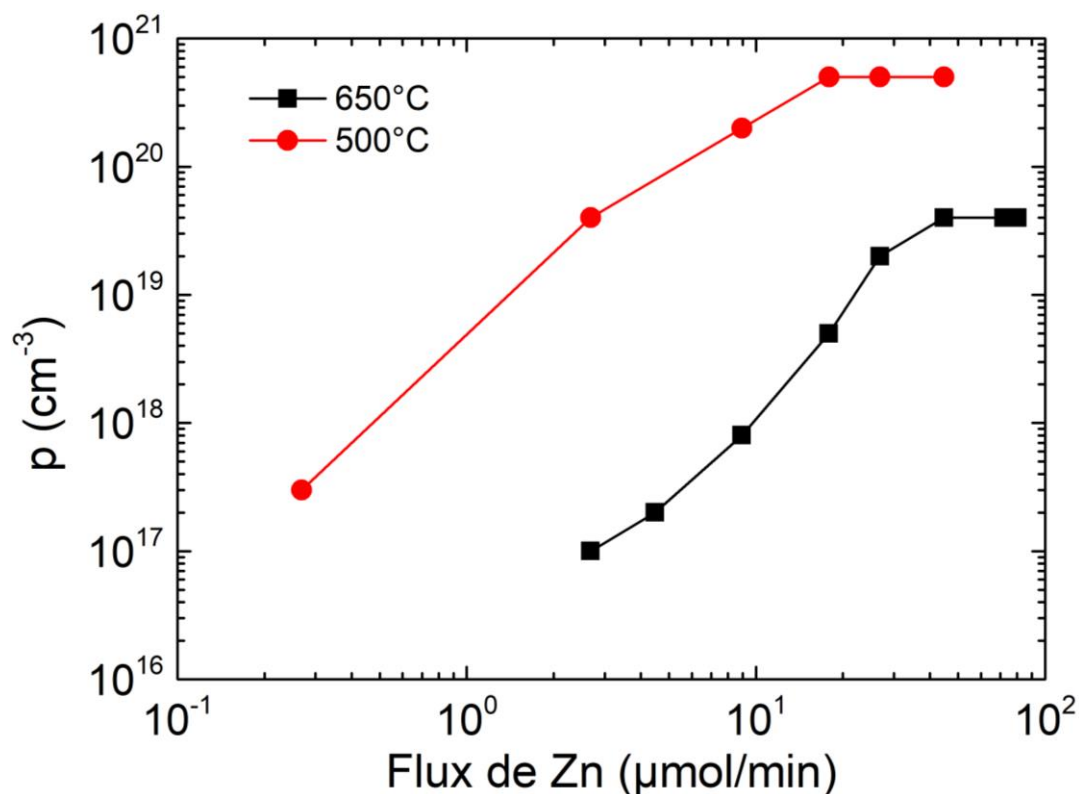


Figure 3. 19 Evolution de la concentration des trous pour une croissance à 650°C et 500°C sur silicium en fonction du flux de Zn.

On constate que pour des flux identiques, la baisse de la température de croissance induit une augmentation du niveau de dopage. En passant de 650°C à 500°C , la concentration maximale de trous est passée de $5 \pm 1 \times 10^{19} \text{ cm}^{-3}$ à $5 \pm 1 \times 10^{20} \text{ cm}^{-3}$ soit un ordre de grandeur en plus. En diminuant la température, on réduit la pression de vapeur saturante du zinc et donc la désorption des atomes dopants à la surface du GaAs. Cela permet ainsi l'incorporation dans le matériau d'une quantité d'atomes plus importante. Dans notre cas nous n'avons pas réalisé de tests à une température inférieure à 500°C afin de voir si on pouvait atteindre une concentration de trous plus importante car le temps de dépôt serait bien trop long comme nous l'avons déjà dit auparavant (voir partie 3.3.1.1).

A titre de comparaison notre concentration de trous de $5 \pm 1 \times 10^{20} \text{ cm}^{-3}$ est comparable à l'état de l'art. En effet de nombreuses études ont démontré des niveaux de dopage supérieurs à 10^{20} cm^{-3} pour des croissances sur substrat GaAs [Okamoto89][Glew84].

Dans cette partie, nous nous sommes focalisés sur le dopage de type p du GaAs sur silicium. Nous avons commencé par étudier le dopage à 650°C ainsi que l'effet des dislocations émergentes sur l'évolution de la concentration des trous. Nous avons ainsi pu observer en premier lieu qu'elle augmente à mesure que l'on injecte du zinc dans la chambre de dépôt jusqu'à une concentration de $5 \pm 1 \times 10^{19} \text{ cm}^{-3}$. Par la suite, l'injection de plus de précurseur induit une saturation du dopage puis une chute de celui-ci. L'effet des dislocations émergentes a montré qu'elles ne perturbent pas l'incorporation du zinc dans le matériau cependant elles entraînent une dégradation des propriétés électriques. Pour finir l'effet de la température sur le dopage du matériau a montré que diminuer la température de dépôt permet d'augmenter la concentration maximale de porteurs dans le GaAs. En baissant la température de 650°C à 500°C nous sommes ainsi passés d'une concentration de $5 \pm 1 \times 10^{19} \text{ cm}^{-3}$ à $5 \pm 1 \times 10^{20} \text{ cm}^{-3}$.

3.7 Conclusion

A travers ce chapitre, nous nous sommes principalement intéressés au dopage de nos matériaux sur silicium. A savoir le dopage de type n et p pour le GaAs et uniquement celui de type n pour l'InAs.

Dans un premier temps, nous avons étudié le dopage de type n du GaAs en fonction des flux des précurseurs de silicium (disilane et silane) pour une croissance à 650°C et 500°C . Pour ces deux températures, la concentration des électrons augmente avec le flux de silicium jusqu'à une concentration maximale de $8 \pm 2 \times 10^{18} \text{ cm}^{-3}$ puis celle-ci chute. Cette décroissance résulte d'un phénomène appelé "auto-compensation" liée au caractère amphotère du silicium en tant que dopant. A l'aide de caractérisations SIMS, nous avons pu mettre en évidence que la chute de la concentration des porteurs est liée à la formation d'amas de Si quand la concentration de Si est supérieure à $8 \pm 2 \times 10^{18} \text{ cm}^{-3}$. De plus, nous avons pu voir que la baisse de température induit une baisse de l'efficacité de dopage avant l'apparition de la compensation. En effet, celle-ci est de 100% pour une croissance à 650°C contre environ 10 à 20% à 500°C . L'étude des propriétés électriques et optiques a montré par la suite que l'apparition de la compensation entraîne une dégradation des propriétés du matériau et de sa qualité. Grâce à des analyses réalisées par sonde atomique tomographique, nous avons pu relier cette dégradation avec la formation d'amas de silicium dans le GaAs.

Afin de réduire la résistivité de contacts, nous avons ensuite étudié le dopage de type n de l'InAs. A travers cette étude, nous avons pu obtenir une concentration maximale d'électrons de $5 \pm 1 \times 10^{19} \text{ cm}^{-3}$.

Enfin le dopage de type p a été exploré pour le GaAs en fonction du flux de zinc à 650°C et 500°C . Nous avons ainsi pu voir que réduire la température de dépôt de la couche dopée permet d'augmenter la concentration maximale des trous dans le matériau. Grâce à cela nous sommes passés d'un dopage maximal de $5 \pm 1 \times 10^{19} \text{ cm}^{-3}$ à $5 \pm 1 \times 10^{20} \text{ cm}^{-3}$, respectivement pour un dépôt à 650°C et 500°C .

Chapitre IV

Fabrication et caractérisation des contacts sur GaAs

Après avoir étudié la croissance de GaAs et d'InAs sur silicium sans parois d'antiphase dans le chapitre II, le dopage de type n et p à travers le chapitre III, au cours de ce dernier chapitre nous allons nous intéresser à la formation de contacts (type n et p) sur le GaAs. Au chapitre I, nous avons vu qu'une résistivité de contact inférieure à 10^{-8} ohm.cm² est demandée pour assurer le bon fonctionnement des composants radiofréquences tandis que pour les composants photoniques une résistivité de contact de 10^{-6} ohm.cm² est requise. Afin d'atteindre ces résistivités, différentes approches sont possibles telles que doper fortement le semiconducteur à l'interface avec le métal pour favoriser le passage des porteurs de charge par effet tunnel, choisir le métal adéquat ou former des alliages dans le but d'avoir une faible barrière Schottky, s'affranchir de l'oxyde du semiconducteur avant le dépôt du métal et insérer un matériau à petit gap (InAs, InGaAs ou Ge) entre le métal et le semiconducteur fortement dopé.

Dans l'optique d'atteindre les valeurs demandées, nous avons choisi de doper fortement le GaAs (type n et p) et d'utiliser dans le cas des contacts de type n une fine couche d'InAs insérée entre le métal et le GaAs. Nous avons fait ce choix car la littérature sur les contacts de type n montrent qu'utiliser ce matériau permet d'obtenir une résistivité plus faible [Nittono88][Woodall81][Shiraishi94][Singiseti08]. En ce qui concerne les contacts de type p, le GaSb [Shen92] peut être utilisé comme couche de contact.

La première partie de ce chapitre sera consacrée à la réalisation et à la caractérisation des contacts par la méthode TLM (Transfert Length Method). Suite à cela, nous aborderons les résultats obtenus pour les contacts de type n et nous montrerons l'impact de l'InAs sur la résistivité de contact. Enfin, nous finirons par les résultats déterminés pour les contacts de type p.

4.1 Caractérisation des contacts ohmiques par la méthode TLM

La méthode TLM est une méthode de caractérisation des résistances spécifiques pour une structure métal/semiconducteur. Elle a été proposée par W. Shockley en 1964 [Shockley64] pour déterminer la résistance carrée des semiconducteurs (R_{sc}) et la résistivité de contact (ρ_c). Afin de remonter à ces paramètres, différents types de motifs pour les contacts peuvent être réalisés, à savoir ceux avec une géométrie droite ou ceux avec une géométrie circulaire. Dans notre cas, nous avons opté pour une géométrie droite car la majorité des études dans la littérature l'utilise. Cela facilitera par la suite les comparaisons avec l'état de l'art.

4.2 Détermination des propriétés du contact

La figure 4.1 présente le schéma d'un motif TLM avec une géométrie droite. Il est composé de contacts identiques espacés de distances variables ($L_1, L_2, L_3, \dots, L_i$). Avec ce type de géométrie, la couche active doit être isolée et gravée. La gravure aussi appelée MESA a pour

but de s'affranchir des courants parasites qui se propagent latéralement car ils ont tendance à dégrader les propriétés du contact [Smedfords14]. En ce qui concerne l'isolation, elle favorise la conduction du courant uniquement dans le matériau en contact avec le métal. Elle peut être obtenue en ayant une couche intrinsèque (considérée comme isolante) en dessous de la couche active ou bien en réalisant une jonction PN avec la couche active.

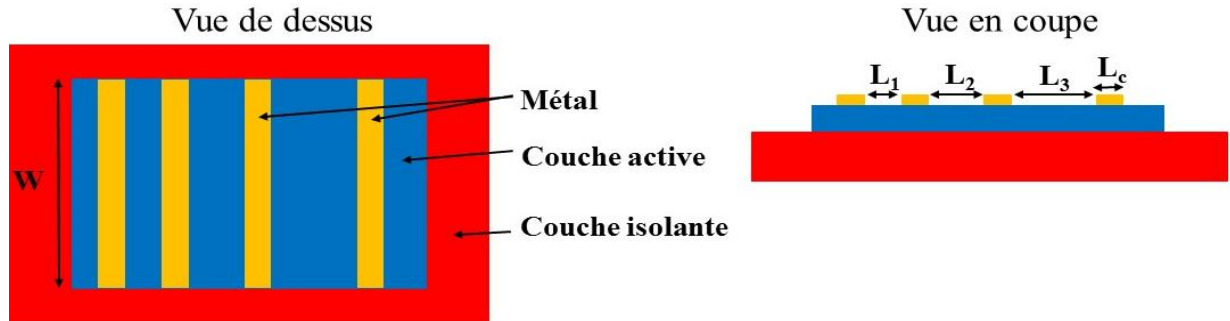


Figure 4. 1 Schéma d'un motif TLM droit.

Afin de déterminer les paramètres du contact, on utilise la mesure 4 points. L'application d'une tension entre deux contacts consécutifs et la mesure du courant qui en résulte permettent de connaître la résistance entre ces deux contacts (figure 4.2).

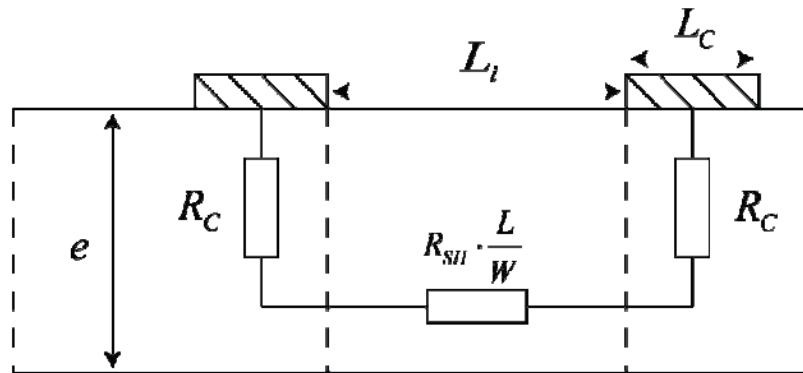


Figure 4. 2 Représentation de la résistance mesurée entre deux contacts.

Cette résistance (R_i) représente la somme de deux résistances à savoir la résistance de contact (R_c) et celle du semiconducteur entre deux contacts (R_{Si}) (4.1).

$$R_i = 2R_c + R_{Si} \quad (4.1)$$

Avec R_c : la résistance de contact

R_{Si} : la résistance de la couche du semiconducteur

La résistance R_{Si} peut être déterminée avec la relation (4.2)

$$R_{Si} = R_s \frac{L_i}{w} \quad (4.2)$$

Avec R_s : la résistance carrée du semiconducteur

w : la largeur du contact

L_i : la longueur de l'espace entre les deux contacts

Une fois que toutes les résistances R_i ont été déterminées, on peut tracer leur évolution en fonction de la distance L_i entre les contacts (figure 4.3). L'ordonnée à l'origine permet de remonter à la valeur de la résistance de contact R_C .

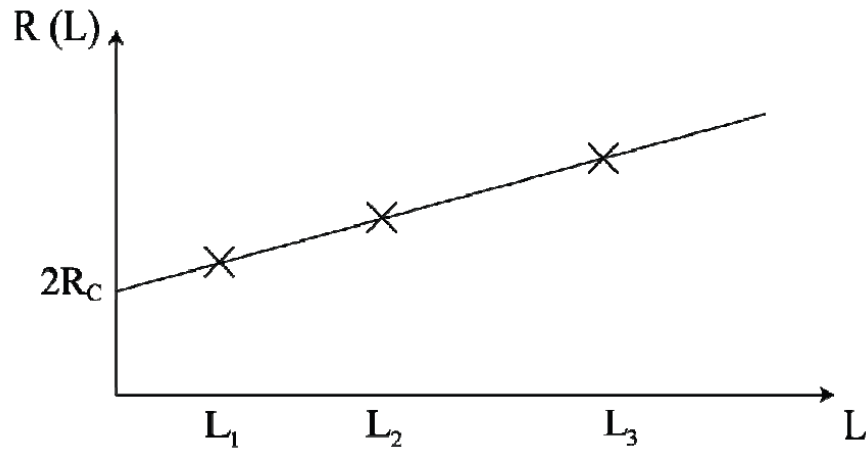


Figure 4. 3 Evolution de la résistance en fonction de l'espace des contacts.

Dans le cas de contacts verticaux (figure 4.4), la densité de courant passant du semiconducteur aux contacts ne varie pas d'un point à l'autre de l'interface car les lignes de courant se propagent perpendiculairement. Par conséquent, la résistance de contact est inversement proportionnelle à son aire et la résistivité de contact peut s'écrire selon l'expression (4.3).

$$\rho_c = R_c L_c W \quad (4.3)$$

Avec L_c : la longueur du contact

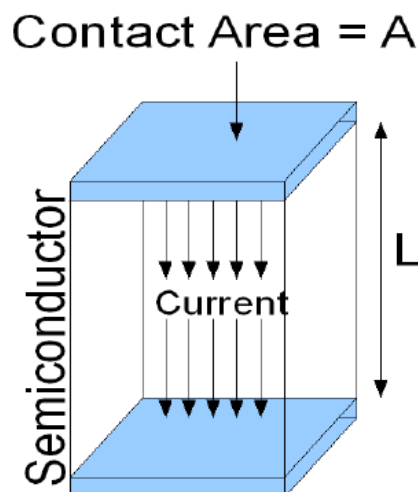


Figure 4. 4 Schéma d'un contact vertical.

Cependant pour les TLM avec des motifs droits, les contacts formés ont une géométrie horizontale et dans cette configuration la densité de courant passant du semiconducteur aux contacts varie d'un point à l'autre de l'interface (figure 4.5 (a)). Par conséquent, la résistance de contact n'est plus inversement proportionnelle à son aire et la résistivité de contact ne peut plus être déterminée avec la relation (4.3) car le courant diminue le long du contact. Ce phénomène connu sous le nom de « current crowding » montre que celui-ci évolue selon une décroissance exponentielle jusqu'à devenir nul pour une longueur appelée longueur de transfert (L_T) (figure 4.5 (b)) [Schroder06].

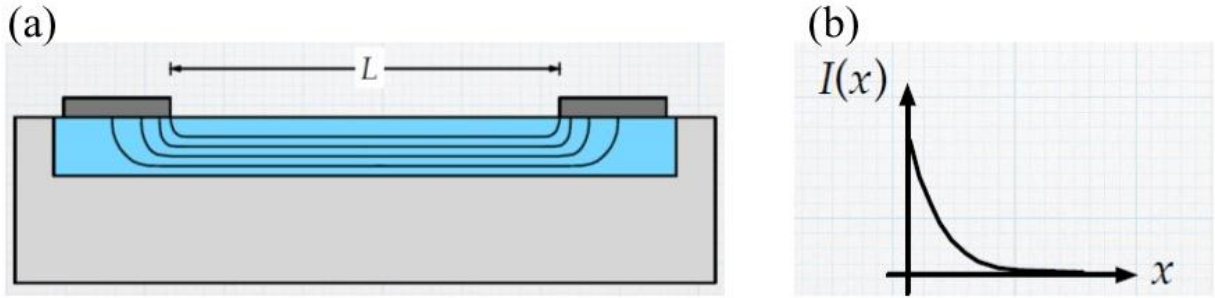


Figure 4. 5 (a) Schéma d'un contact avec une géométrie horizontale. (b) Effet « current crowding ».

Cette particularité des contacts horizontaux fait que la vraie longueur effective d'un contact correspond à celle de transfert. Afin de ne pas limiter le passage du courant et nuire aux caractéristiques du contact, il est nécessaire de fabriquer des motifs TLM dont les dimensions sont supérieures à la longueur de transfert. Dans la pratique, on estime qu'un contact avec une longueur deux à trois fois plus grande que la longueur de transfert permet d'éviter toutes dégradations. A partir de cette condition, la résistivité de contact (ρ_c) s'écrit maintenant selon la relation (4.4).

$$\rho_c = R_c L_T W \quad (4.4)$$

A partir de l'expression (4.4), on peut écrire la relation (4.5).

$$R_c = \frac{\rho_c}{W L_T} = \frac{R_s L_T}{W} \quad (4.5)$$

A partir des expressions (4.2) et (4.5), la relation (4.1) peut s'écrire :

$$R_i = R_s (L_i + 2L_T) \quad (4.6)$$

La longueur de transfert peut être déterminée quand la résistance R_i vaut zéro c'est-à-dire quand $L = -2L_T$. En extrapolant la courbe des résistances pour $R = 0$, on peut ainsi remonter à ce paramètre (figure 4.6).

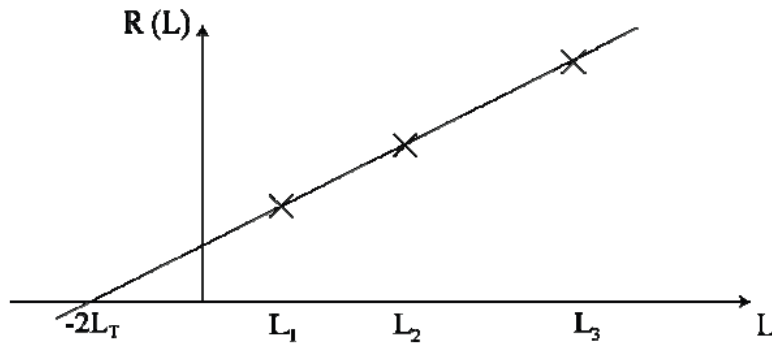


Figure 4. 6 Détermination graphique de L_T .

4.3 Fabrication des motifs TLM droits sur GaAs

Nous allons maintenant aborder la réalisation des contacts pour nos couches de GaAs. Au cours de cette partie deux types de contacts seront étudiés. Pour les contacts de type n nous étudierons l'apport de l'insertion d'InAs sur la résistivité.

4.3.1 Contact sans InAs

L'ensemble des étapes nécessaires à la fabrication des contacts sans InAs est présenté figure (4.7) ainsi que l'épaisseur des couches épitaxiées. La première étape de fabrication consiste à définir par photolithographie les futurs motifs sur lesquels les pointes seront posées. Par la suite, un dépôt métallique est pratiqué (**étape 2**). Les contacts sont révélés en retirant le métal superflu à l'aide d'un lift-off qui se fait en plongeant les échantillons dans de l'acétone (**étape 3**). Avant d'effectuer la gravure de la couche active, une seconde étape de lithographie optique (**étape 4**) est réalisée pour définir un masque protecteur afin de ne pas dégrader les contacts. La MESA est ensuite obtenue par voie sèche avec un plasma ICP et une chimie BCl_3/Ar (**étape 5**). Pour finir, le masque protecteur est retiré en laissant tremper notre échantillon dans un bain d'acétone (**étape 6**). Dans le cas de cette étude, l'isolation de la couche active est assurée par le GaAs non intentionnellement dopée (n.i.d). Le dopage de cette couche est de type n et vaut 10^{16} cm^{-3} . Pour les contacts de type n, la concentration des électrons est de $8 \pm 2 \times 10^{18} \text{ cm}^{-3}$ pour la couche de GaAs dopée tandis que ceux de type p, la concentration des trous est de $5 \pm 1 \times 10^{20} \text{ cm}^{-3}$.

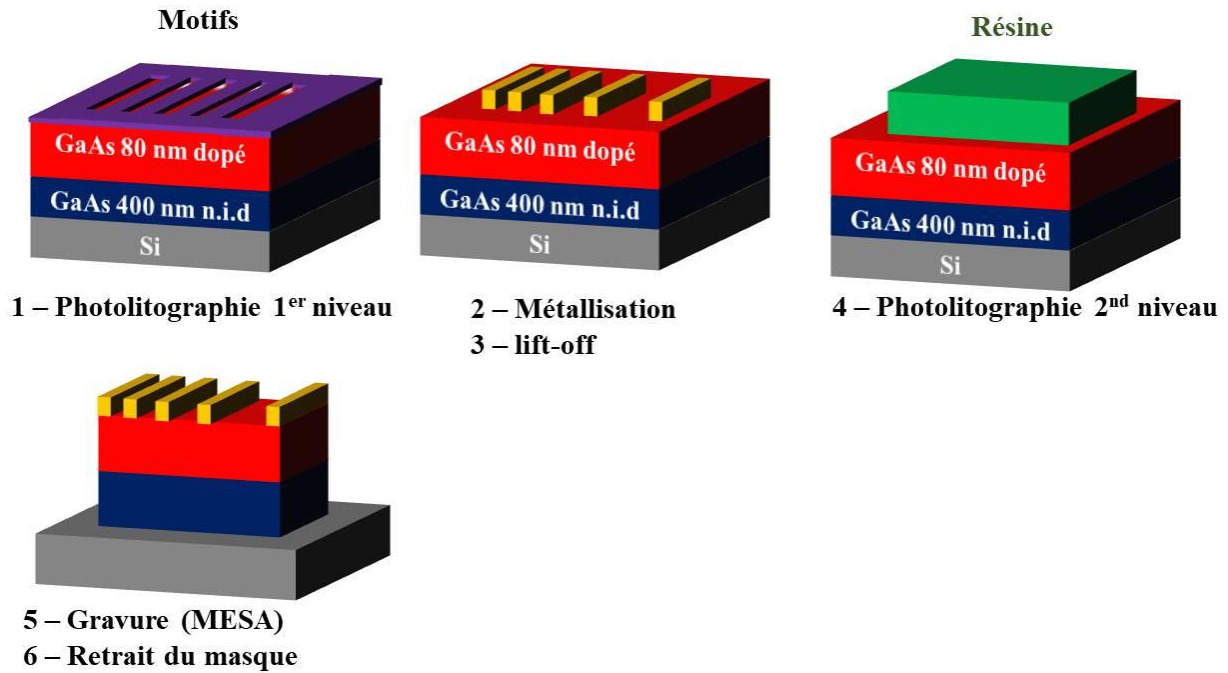


Figure 4. 7 Protocole expérimental pour la réalisation des contacts sur GaAs sans InAs.

Les contacts fabriqués sont présentés à travers une image MEB en vue de dessus (figure 4.8). Sur cette image on peut voir leur géométrie et l'évolution de la distance entre deux contacts consécutifs. Elle est de 2 μm pour les plus proches contre 62 μm pour le plus éloignés. Les motifs TLM ont une longueur de 100 μm et une largeur de 250 μm .

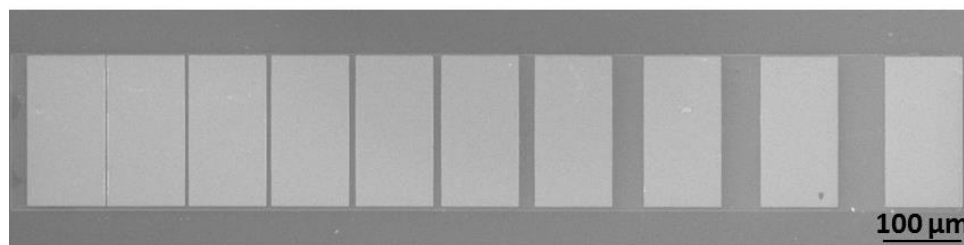


Figure 4. 8 Image en vue de dessus des motifs TLM droits.

Afin de confirmer que la gravure s'est bien déroulée, des analyses de spectroscopie à rayons X à dispersion d'énergie (EDS) ou en anglais Energy Dispersive X-ray spectroscopy (EDX) ont été pratiquées. L'analyse par EDX est une technique de caractérisation permettant de procéder à une analyse chimique d'un échantillon.

Elle consiste à envoyer sur un échantillon un faisceau d'électrons (figure 4.9). Lors de l'interaction entre les électrons du faisceau incident et les atomes de l'échantillon, ceux-ci deviennent ionisés et passent ainsi de l'état fondamental à l'état excité en éjectant un électron ce qui a pour effet de créer un trou dans le cortège électronique. Afin de retourner à son état d'équilibre, un électron provenant d'une couche de plus haute énergie vient remplir le trou laissé par l'électron éjecté. La différence d'énergie entre les deux couches génère un photon X qui est ensuite capté par un détecteur. L'analyse des énergies détectées permet de remonter à

l'élément chimique dont est originaire le photon, sa transition électronique mais aussi de compter les électrons en fonction de leur énergie (eV). Grâce à cela, il est possible d'obtenir une analyse chimique localisée d'un échantillon en surface.

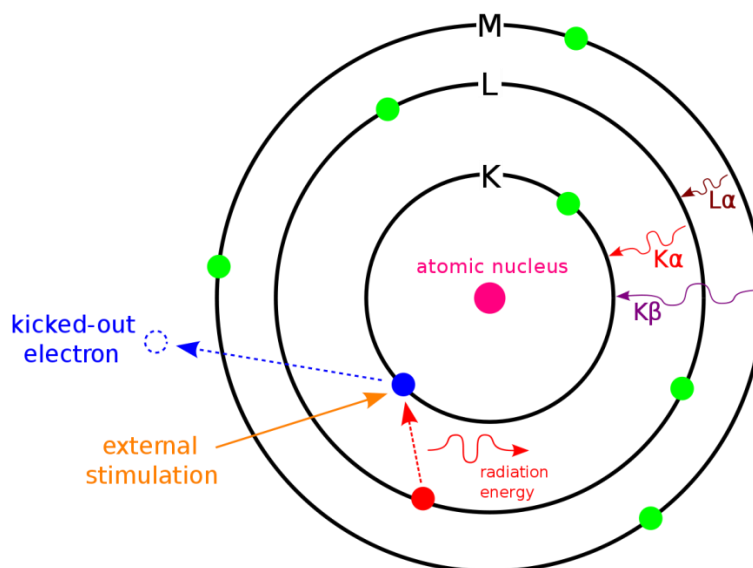


Figure 4. 9 Principe de l'analyse EDX.

Pour valider la gravure de la couche active, nous avons réalisé des caractérisations en deux points. L'une sur la zone active qui a été protégée par le masque (croix rouge) et l'autre sur une zone qui a vu le plasma (croix bleue) (figure 4.10). Les zones où les mesures ont été effectuées ainsi que les résultats obtenus sont exposés à sur la figure (4.10).

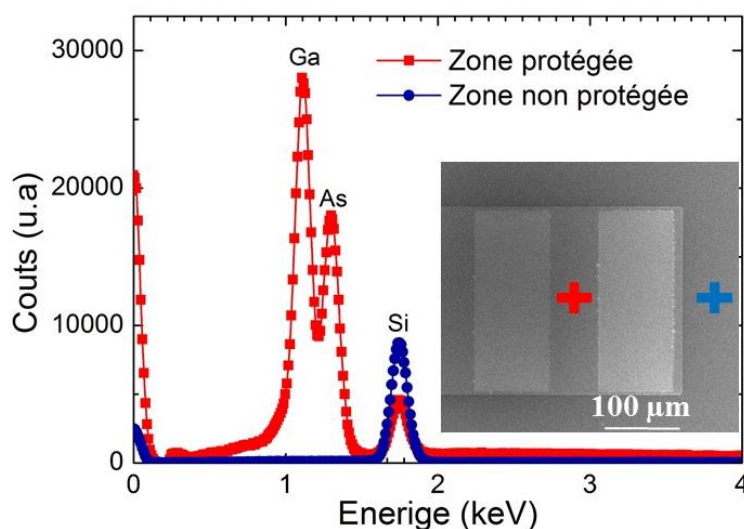


Figure 4. 10 Analyse EDX du déroulement de l'étape de gravure.

On constate que pour la zone protégée durant la gravure (croix rouge), le spectre obtenu présente des pics d'énergie à environ 1,107 keV, 1,29 keV et 1,742 keV. Ils correspondent respectivement au gallium (transition de cœur $L\alpha$), à l'arsenic (transition de cœur $L\alpha$) et au silicium (transition de cœur $K\alpha$). Si on compare ce spectre avec celui de la zone non protégée (croix bleue), on s'aperçoit qu'il n'est composé que du pic d'énergie du silicium. L'absence

des pics de GaAs sur la zone non protégée nous permet de conclure que la MESA a été correctement effectuée.

4.3.2 Contact avec InAs

Pour les contacts avec une couche d'InAs, nous sommes partis d'une structure identique à celle présentée figure (4.7) et nous avons epitaxié 30 nm d'InAs sur le GaAs dopé. Dans cette étude le GaAs et l'InAs ont un dopage de type n. Le protocole de réalisation des contacts est décrit figure (4.11). Celui-ci est très proche de celui présentée figure (4.7). La seule différence entre ces deux protocoles est qu'une gravure de l'InAs doit être effectuée avant la 2nd photolithographie afin de définir la forme finale des contacts. Celle-ci est réalisée par voie humide en utilisant un mélange d'acide phosphorique (H_3PO_4):1, eau oxygénée (H_2O_2):1 et de l'eau (H_2O):20.

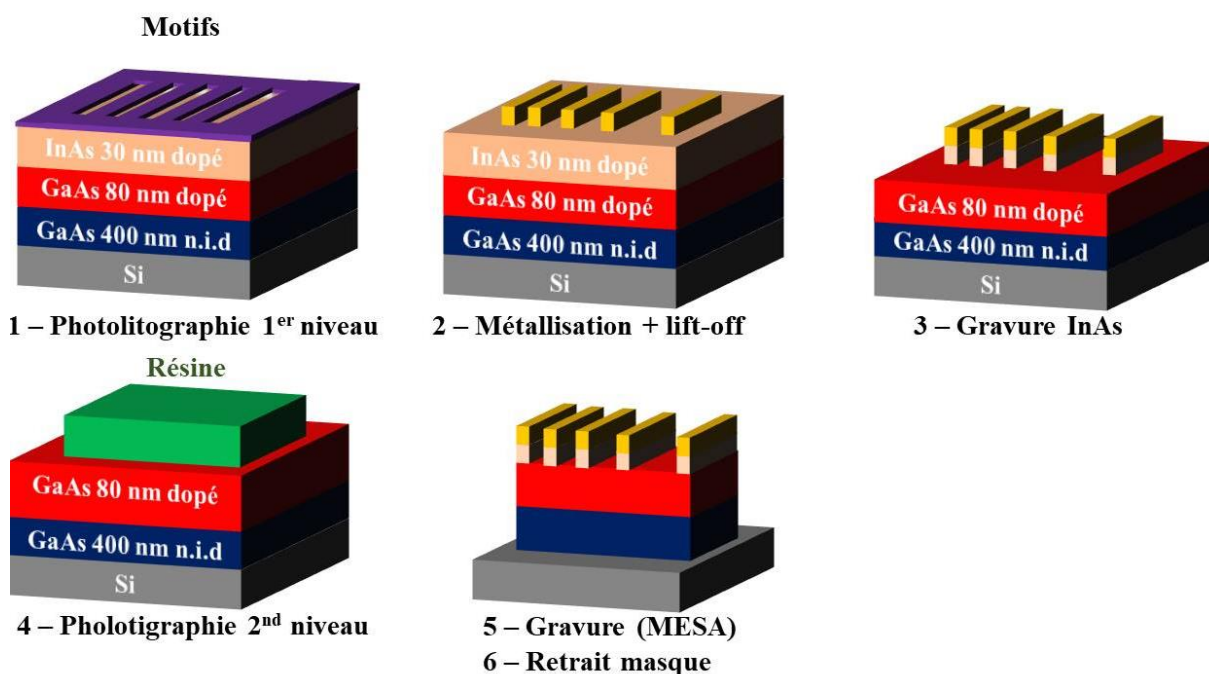


Figure 4. 11 Protocole expérimentale pour la réalisation de contacts sur GaAs avec une couche de contact en InAs.

4.3.2.1 Gravure de la couche d'InAs

Une fois le métal déposé, nous procédons à l'étape de gravure. Afin de confirmer que celle-ci s'est bien déroulée, des analyses EDX entre les contacts métalliques sont effectuées (figure 4.12). On s'aperçoit qu'avant la gravure que le spectre EDX possède des pics d'énergie correspondant au silicium (1,742 keV), au gallium (1,107 keV), à l'arsenic (1,742 keV) et à l'indium (3,286 keV) tandis qu'après cette étape, une disparition du pic correspondant à l'indium et une augmentation de l'intensité des pics de gallium et d'arsenic est constatée. On en déduit grâce à ces résultats que l'InAs entre les contacts métalliques a été totalement consommé.

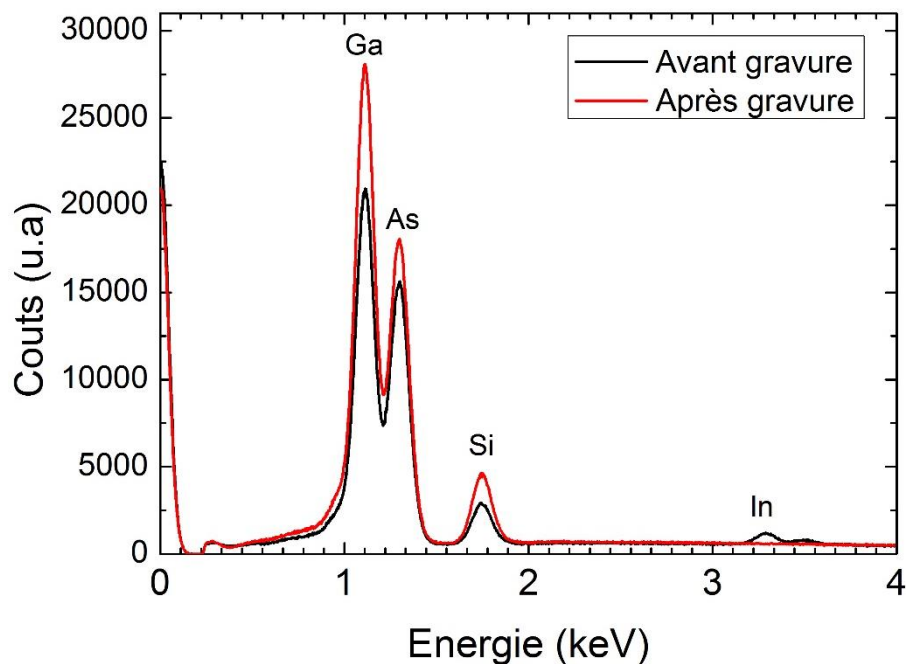


Figure 4. 12 Comparaison spectre EDX avant et après gravure humide InAs.

Après la gravure l'InAs, nous nous sommes intéressés à l'effet de cette étape sur la morphologie de surface et la composition chimique du GaAs. La figure (4.13) présente des images AFM de l'état de surface du GaAs avant et après la gravure. On observe ainsi une dégradation de la morphologie de surface du matériau. En effet, avant la gravure la surface de GaAs présente des marches atomiques visibles avec une rugosité de surface de 0,6 nm. Après cette étape, ces marches atomiques ne sont plus visibles par AFM et la rugosité est dorénavant de 1,5 nm.

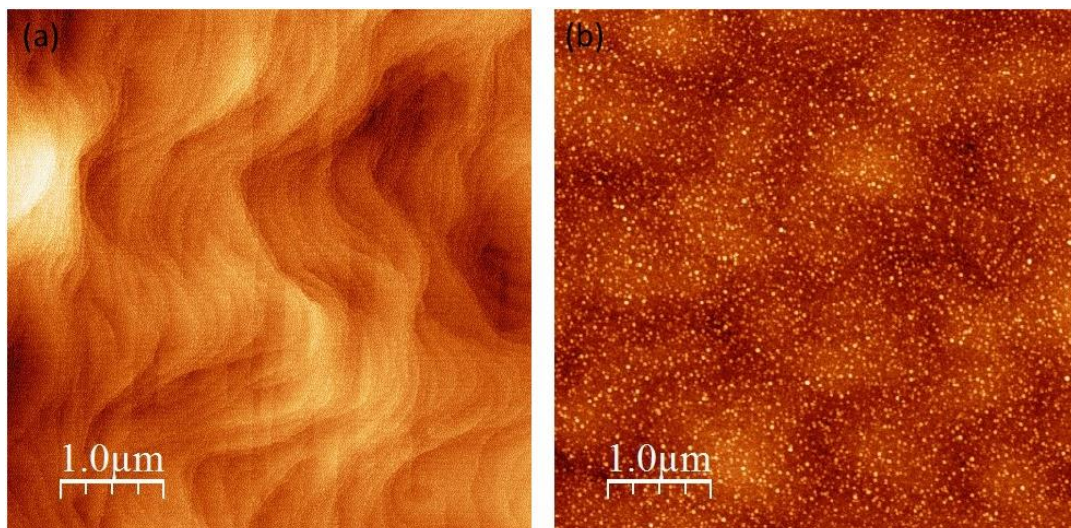


Figure 4. 13 Images AFM 5x5 μm^2 de la surface du GaAs (a) avant gravure (b) après gravure de l'InAs.

Par la suite, des analyses par spectrométrie de photoélectrons X (XPS) ont été réalisées afin d'étudier la composition chimique du matériau en surface avant et après gravure. Cette technique de caractérisation permet de connaître la nature chimique des liaisons à la surface du matériau jusqu'à une profondeur de 5 nm. La caractérisation par XPS consiste à irradier la

surface d'un matériau avec des photons d'une énergie $h\nu = 1486,6 \text{ eV}$. Cet apport en énergie permet aux électrons qui gravitent autour du noyau de rompre l'attraction qui les maintient sur leurs orbitales. Grâce à cela, ils quittent l'atome avec une énergie cinétique E_c puis parcourent une distance qui est fonction de cette énergie au sein du matériau. Si E_c est suffisamment importante, certains électrons atteignent la surface, sont extraits du matériau et passent dans le vide. Ils sont ensuite collectés et comptés en fonction de leurs énergies cinétiques (figure 4.14). La relation (4.7) permet de déterminer l'énergie de liaison E_l des électrons et d'identifier les atomes dont ils proviennent.

$$E_l = h\nu - E_c - W_f \quad (4.7)$$

Avec W_f : le travail de sortie du matériau

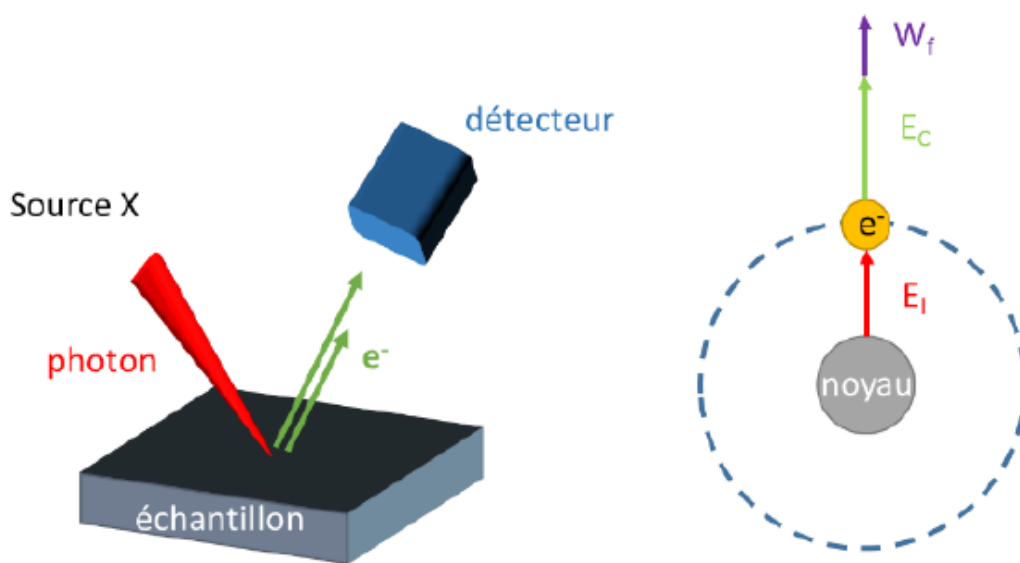


Figure 4. 14 Schéma du principe par analyse XPS.

Afin d'étudier l'évolution de la composition chimique, nous avons étudié l'évolution du pic d'arsenic et de gallium. Pour suivre l'évolution de l'arsenic, nous avons analysé le pic As3d tandis que pour le gallium nous avons analysé le pic Ga2p_{3/2} car ils sont les plus intenses. Les spectres des signaux As3d et Ga2p_{3/2} avant et après gravure sont présentés sur la figure (4.15).

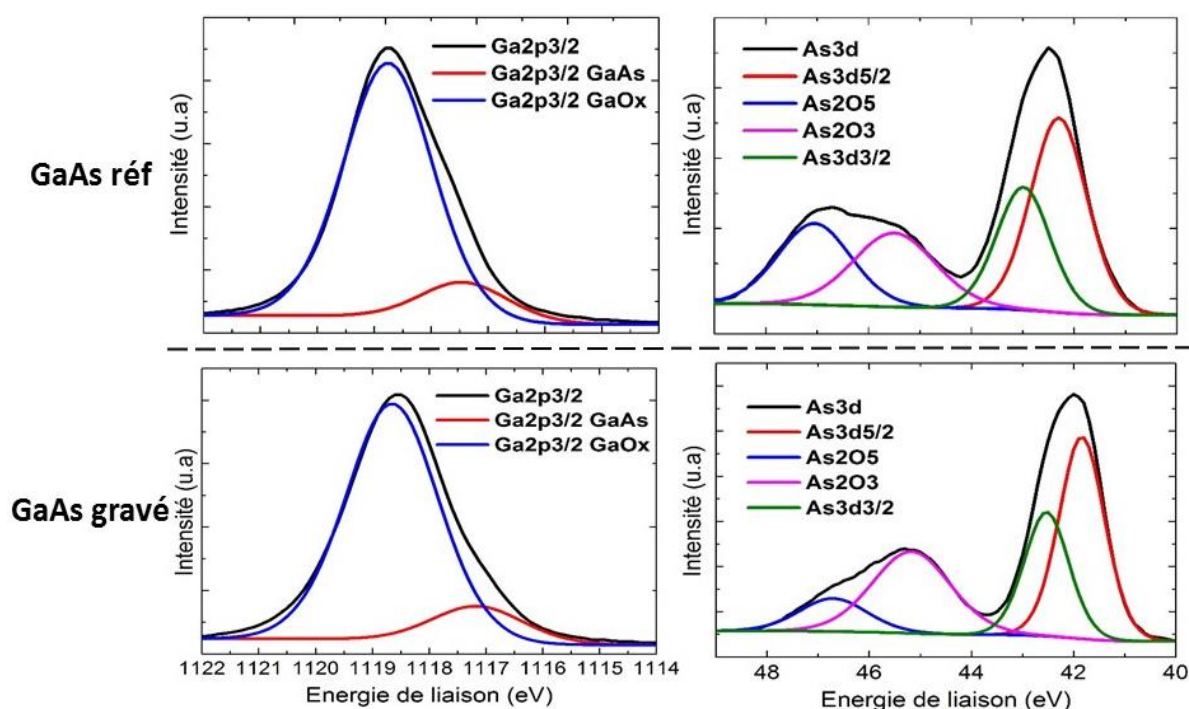


Figure 4. 15 Caractérisation XPS des liaisons arsenic et gallium avant et après gravure.

Tous les éléments analysés présentent une composante oxydée. Pour l'arsenic, on distingue clairement la présence de deux oxydes à savoir l' As_2O_3 et l' As_2O_5 positionnés respectivement à 44,5 eV et 45,8 eV. Les pics $\text{As}3d_{3/2}$ et $\text{As}3d_{5/2}$ correspondent aux liaisons métalliques (As-As ou As-Ga). Pour le gallium, nous observons un pic correspondant à la présence d'oxyde entre 1118 eV et 1119 eV. Cependant, en raison de la proximité des énergies de liaisons du Ga_2O et du Ga_2O_3 , nous avons utilisé une seule composante ($\text{Ga}2p_{3/2} \text{GaOx}$) pour représenter l'oxyde car il est difficile de les différencier. Le pic à 1117 eV ($\text{Ga}2p_{3/2} \text{GaAs}$) correspond aux liaisons métalliques (Ga-As ou Ga-Ga).

En comparant les signaux obtenus pour les liaisons de l'arsenic et les liaisons du gallium entre la référence et l'échantillon gravé, on constate que l'oxyde d'arsenic de la référence majoritairement composé d' As_2O_5 est devenu minoritaire après la gravure au profit de celui en As_2O_3 . En ce qui concerne l'étude du signal pour le gallium, on ne constate pas de changement notable avant et après gravure. Ce résultat laisse penser que l'arsenic est gravé préférentiellement par rapport au gallium. Afin de valider cette hypothèse nous avons quantifié les différentes liaisons de l'arsenic et du gallium (oxydes et métalliques) des deux échantillons. Le pourcentage total des différentes liaisons pour les deux GaAs est visible figure (4.16)

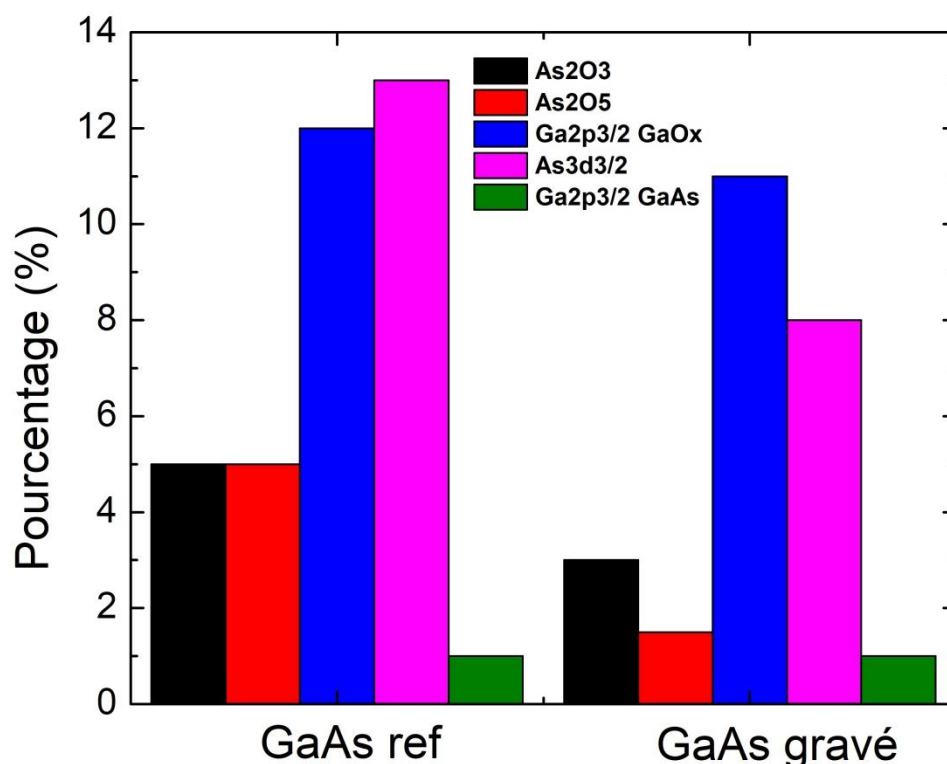


Figure 4. 16 Quantification totale par XPS des diverses liaisons Ga et As avant et après gravure.

La quantification montre une chute du pourcentage des liaisons oxydées (As_2O_3 et As_2O_5) et non oxydées ($\text{As}_{3d_{3/2}}$) pour l'arsenic. On constate après gravure que le pourcentage lié à l'oxyde d'arsenic As_2O_3 est plus important que celui en As_2O_5 . Ce résultat est cohérent avec l'analyse des spectres d'arsenic en figure (4.15) et met en évidence un changement de composition chimique pour l'oxyde d'arsenic. Maintenant, si on s'intéresse au signal du pic de gallium, on constate que le pourcentage de liaisons est similaire avant et après gravure. Ces résultats mettent en avant que la surface du GaAs est plus riche en gallium qu'en arsenic après gravure.

4.4 Etat de l'art sur la résistivité de contact sur GaAs

4.4.1 Etat de l'art pour les contacts de type n

Nous rapportons ici les travaux de diverses équipes de recherche dans ce domaine. La figure (4.17) met en avant la résistivité de contact obtenue par ces équipes en fonction de la concentration des électrons et de la métallisation utilisée.

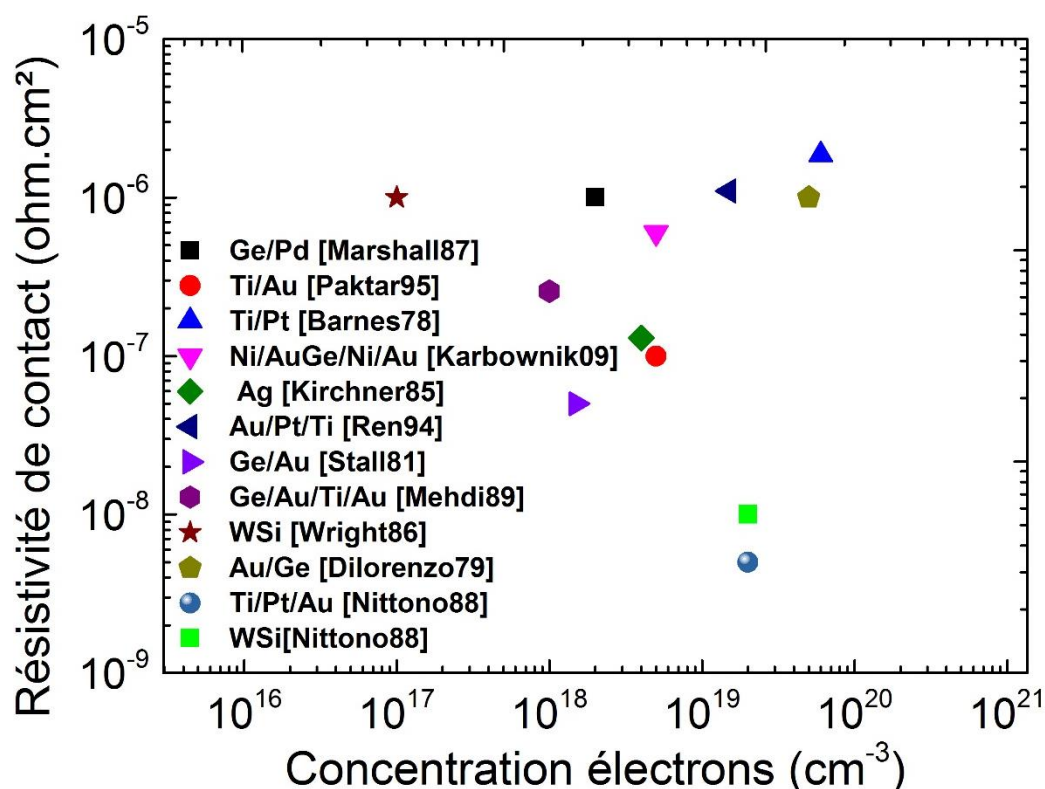


Figure 4. 17 Etat de l'art pour les contacts de type n sur GaAs.

Au travers de l'état de l'art présenté figure (4.17), nous pouvons voir que la résistivité du contact dépend à la fois de la concentration des porteurs de charge mais aussi des métaux déposés. On peut remarquer que de nombreux travaux obtiennent de faibles résistivités en utilisant comme métaux du palladium (Pd), du platine (Pt) et de l'or (Au).

Les résistivités les plus faibles rapportées ont été atteintes par T. Nittono et al [Nittono88] en utilisant une couche de contact en InAs entre le métal et le GaAs. Avec cette approche, ils ont obtenu une résistivité de 5×10^{-9} ohm.cm² et de 10^{-8} ohm.cm² en déposant respectivement comme métal un tri-couche Ti/Pt/Au et du WSi sur un empilement InAs/GaAs dopé avec une concentration de porteurs de 2×10^{19} cm⁻³ et épitaxié sur substrat GaAs.

4.4.2 Etat de l'art pour les contacts de type p

La figure (4.18) répertorie la résistivité des contacts en fonction de la concentration des trous et des métaux déposés.

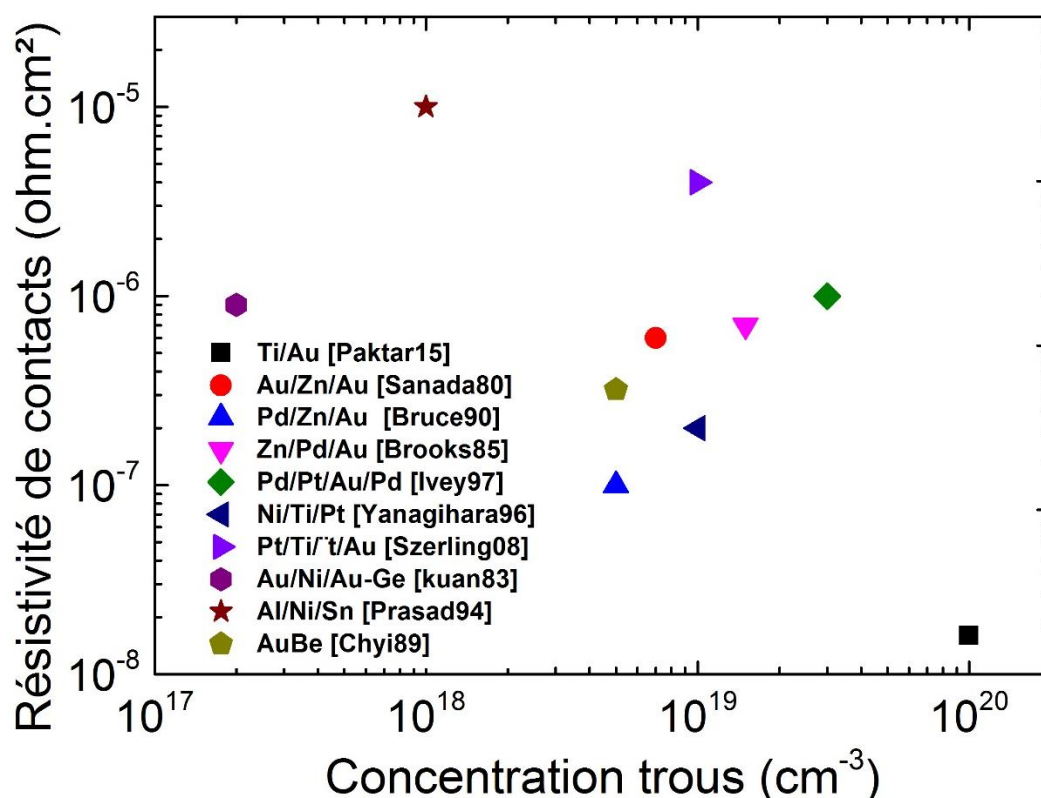


Figure 4. 18 Etat de l'art pour les contacts de type p sur GaAs.

Tout comme pour les contacts de type n, on constate que les résistivités les plus faibles sont obtenues pour des contacts avec de l'or.

La valeur la plus faible rapportée dans la littérature a été obtenue par Paktar et al [Paktar95]. En réalisant une épitaxie à 600°C d'un GaAs dopé à $5 \times 10^{19} \text{ cm}^{-3}$ sur substrat GaAs et en utilisant comme métal un bicouche Ti(100 nm)/Au(100nm), ils ont atteint une résistivité de $1,6 \times 10^{-8} \text{ ohm.cm}^2$.

Après avoir discuté de la méthode de caractérisation des contacts, de la fabrication de nos échantillons et de l'état de l'art des contacts de type n et p sur GaAs dans la suite de ce chapitre nous allons nous focaliser sur les résultats obtenus.

4.5 Propriétés électriques des contacts de type n et p réalisés sur GaAs

Dans cette partie, nous présenterons les résultats des contacts de type n et p fabriqués sur GaAs épitaxié sur silicium. Afin d'étudier la reproductibilité, une dizaine d'échantillons a été caractérisée pour chaque type de contact.

4.5.1 Caractérisation électrique des contacts de type n

En premier lieu, nous étudierons l'effet de l'utilisation de notre couche de contact en InAs sur la résistivité de contact pour des TLM droits réalisés avec comme métallisation un bicouche Ni/Au (30nm/200nm). Par la suite, nous nous intéresserons à l'effet des dislocations

émergentes sur les propriétés du contact et pour finir nous mettrons en avant l'impact de la métallisation. Pour ce faire, nous comparerons la résistivité obtenue pour un dépôt Ni/Au (30nm/200nm) et avec celle obtenu pour un dépôt en Ni (30nm).

La concentration des porteurs pour la couche de GaAs dopée est de $8 \pm 2 \times 10^{18} \text{ cm}^{-3}$ pour les deux types de contacts (avec et sans InAs). En ce qui concerne les échantillons avec de l'InAs, celui-ci est dopé à $5 \pm 1 \times 10^{19} \text{ cm}^{-3}$.

4.5.2 Etude de la résistivité des contacts de type n sur GaAs

Nous avons représenté sur la figure (4.19), l'évolution de la résistance R en fonction de la distance entre chaque contact pour nos échantillons avec et sans InAs. Nous observons en premier lieu une différence d'évolution de la résistance entre les deux échantillons. On constate ainsi que l'utilisation de l'InAs induit une caractéristique plus pentue. De plus, on peut remarquer que la résistance de contact pour les échantillons avec l'InAs est plus faible. En utilisant un fit linéaire, on peut remonter à la longueur de transfert pour une résistance nulle. On trouve qu'elle est de $0,630 \pm 0,05 \text{ } \mu\text{m}$ et $5 \pm 0,6 \text{ } \mu\text{m}$ respectivement pour un contact avec et sans InAs. En comparant ces valeurs aux dimensions des contacts, on remarque qu'elle est plus de deux fois inférieure à la longueur des contacts ($100 \text{ } \mu\text{m}$). Par conséquent la résistivité de contact peut être déterminée en utilisant la relation (4.4). Les propriétés des divers échantillons sont répertoriées dans le tableau (4.1).

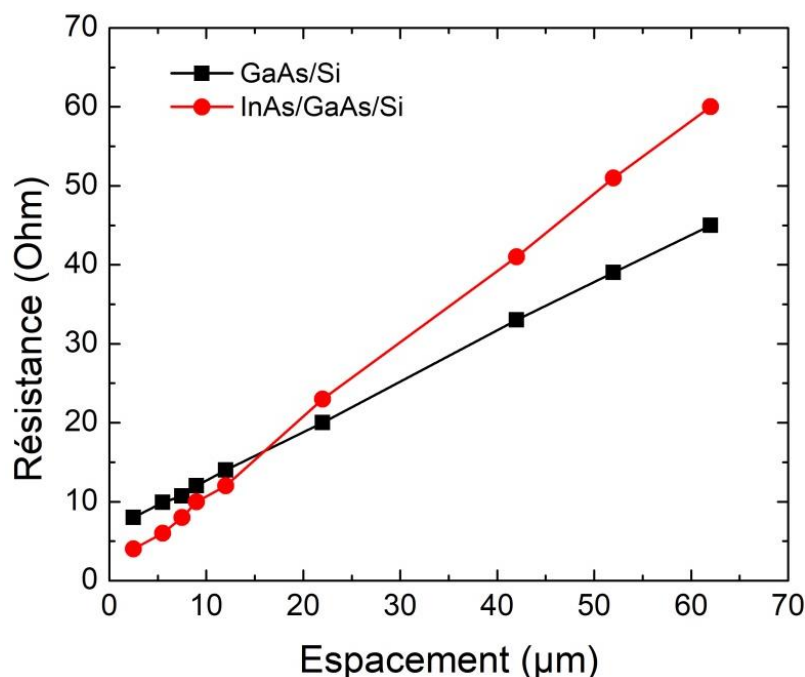


Figure 4. 19 Caractérisation des contacts Ni/Au pour les échantillons GaAs/Si et InAs/GaAs/Si.

Echantillon	L_T (μm)	R_c (ohm)	ρ_c (ohm.cm ²)
GaAs/Si	$5 \pm 0,6$	$3,3 \pm 0,4$	$4 \pm 0,5 \times 10^{-5}$
InAs/GaAs/Si	$0,630 \pm 0,05$	$0,6 \pm 0,05$	$8 \pm 0,7 \times 10^{-7}$

Tableau 4. 1 Propriétés électriques des contacts Ni/Au sur GaAs/Si et InAs/GaAs/Si.

La relation (4.4) nous donne ainsi une résistivité de contact de $4 \pm 0,5 \times 10^{-5}$ ohm.cm² et $8 \pm 0,7 \times 10^{-7}$ ohm.cm² respectivement pour les échantillons sans et avec InAs. Ce résultat met en avant l'effet bénéfique de l'InAs sur la résistivité de contact et est en accord avec la littérature [Nittono88][Woodall81][Shiraishi94][Singiseti08].

Afin de comprendre l'impact de l'InAs, nous nous sommes intéressés à la barrière Schottky qui se forme entre les systèmes métal/GaAs et métal/InAs.

Comme nous l'avons dit au cours du chapitre I, dans le cas d'un contact parfait entre le métal et le semiconducteur (figure 4.20) c'est-à-dire sans état d'interface, la barrière Schottky qui se forme varie avec le travail de sortie du métal et elle est définie par la relation (1.10 voir chapitre I) pour un contact de type n.

$$\Phi_{Bn} = (\Phi_m - \chi_s) \text{ (1.10 chapitre I)}$$

Avec Φ_m le travail de sortie du métal et χ_s le travail de sortie du semiconducteur

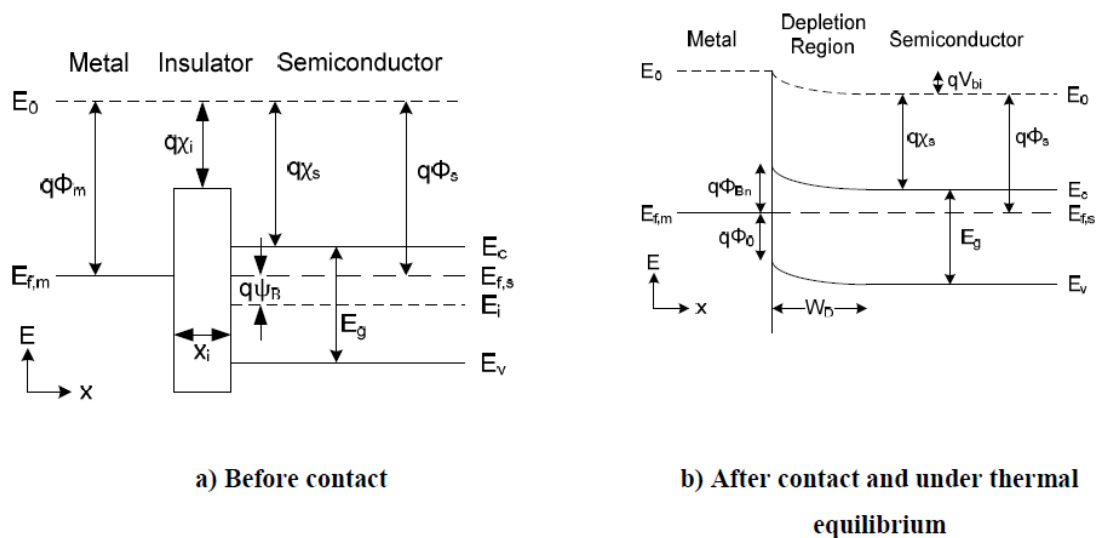


Figure 4. 20 Evolution de la structure des bandes du semiconducteur et du métal (a) avant contact (b) après contact.

Pourtant, dans la pratique cette barrière est indépendante du travail de sortie du métal car des états d'interface sont présents à la surface des semiconducteurs. L'origine de ces états est due aux liaisons covalentes insatisfaites localisées à la surface du matériau. En effet, les atomes à la surface ne peuvent former de liaisons covalentes car ils possèdent des voisins uniquement d'un côté contrairement à ceux situés dans le volume (figure 4.21).

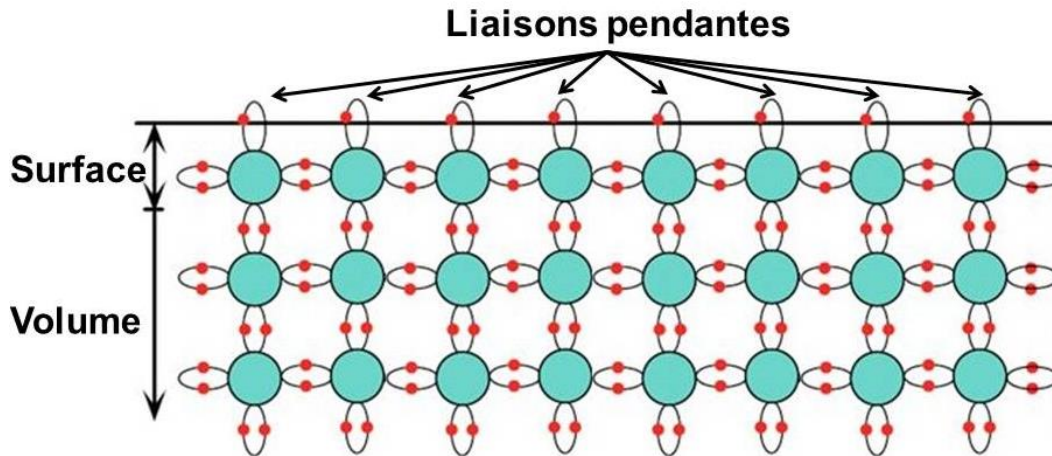


Figure 4. 21 Différence de liaisons entre les atomes situés dans le volume et ceux à la surface du semiconducteur.

La présence de ces états d'interface a pour conséquence d'introduire un niveau d'énergie neutre Φ_0 au sein du semiconducteur. Ce niveau correspond à l'énergie pour laquelle ces états passent d'un comportement donneur à accepteur (figure 4.22). En effet, il est connu que les états situés en dessous de Φ_0 agissent comme des accepteurs ionisés quand ils sont occupés tandis que ceux situés au-dessus agissent comme des donneurs quand ils sont vides [Rhoderick82].

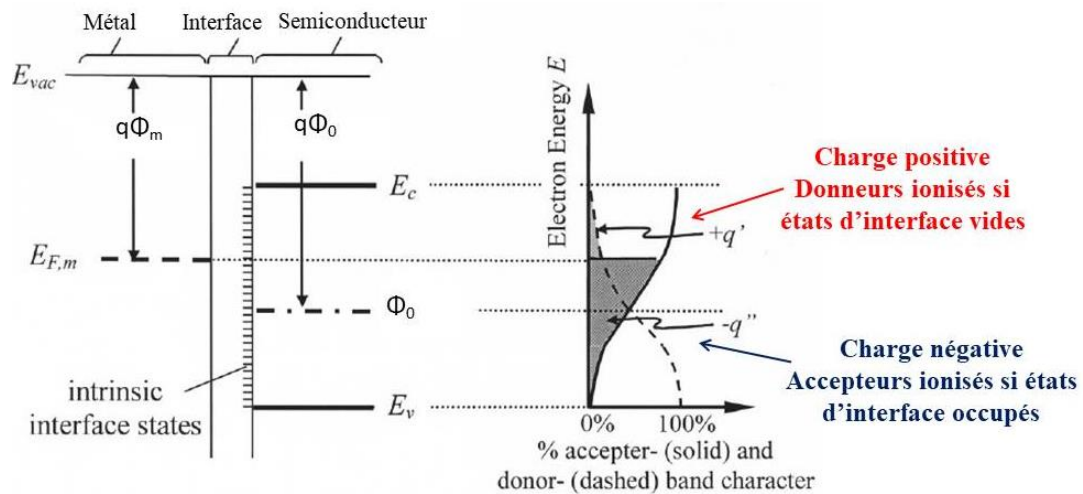


Figure 4. 22 Distribution des états d'interface dans le semiconducteur et évolution de la charge induite par ces états en fonction de leur position en fonction de Φ_0 [Yeo02].

Dans le cas d'un matériau avec une surface neutre, Φ_0 correspond au niveau de Fermi et l'on a tous les états situés en dessous de Φ_0 remplis d'électrons tandis que ceux situés au-dessus sont vides. Cependant, dans la pratique le niveau de Fermi des semiconducteurs ne correspond jamais à Φ_0 , ce qui induit la formation d'une charge à la surface dont le signe dépend de la position des états occupés par rapport à Φ_0 [Rhoderick82]. De nombreux travaux ont montré que pour le GaAs, Φ_0 est caractérisée par une énergie de 0,7 eV à 0,8 eV et est situé au milieu du gap [Mead63][McLean88][Monch90][Pashley93] tandis que pour l'InAs, Φ_0 est caractérisé par une énergie d'environ 0,5 eV et se trouve au-dessus de la bande de conduction du matériau [Olsson96][Noguchi91][Piper06]. Si on s'intéresse maintenant au

positionnement du niveau de Fermi pour les deux matériaux par rapport à Φ_0 . On constate que pour le GaAs dopé n, le niveau de Fermi se situe au-dessus de Φ_0 (figure 4.23). Cela se traduit par l'apparition d'une charge négative, d'une zone de déplétion (W_D) en porteurs majoritaires à la surface ainsi que la courbure des bandes vers le haut car les électrons peuvent remplir des états d'interface positionnés au-dessus de Φ_0 (figure 4.23 (a)). Lors du contact avec le métal afin d'obtenir une charge nulle, les électrons du GaAs vont alors migrer vers le métal et le niveau de Fermi du semiconducteur va se rapprocher de Φ_0 . Ce rapprochement induit la formation d'une barrière Schottky d'environ 0,8 eV et indépendante au travail de sortie du métal (figure 4.23 (b))

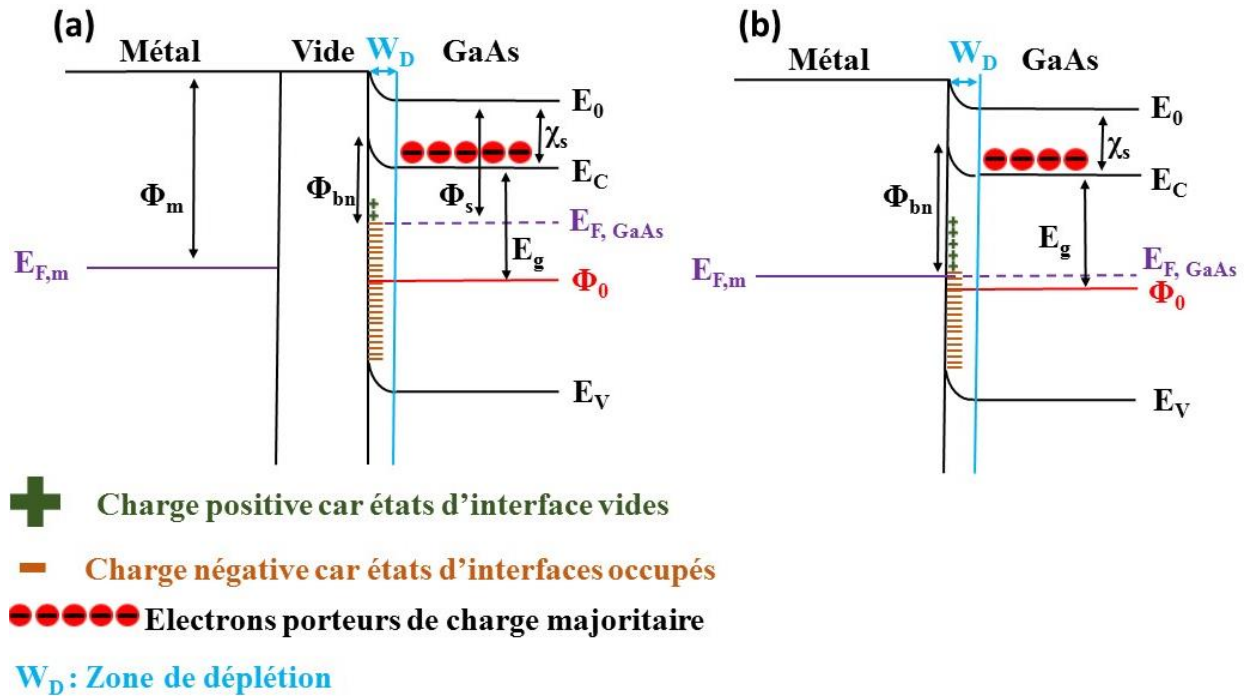


Figure 4. 23 Evolution de la structure de bandes entre un métal et GaAs (a) avant contact (b) après contact.

En ce qui concerne l'InAs dopé n, Φ_0 est positionné au-dessus de la bande de conduction du matériau et par conséquent au-dessus du niveau de Fermi (figure 4.24 (a)). Dans cette configuration, on a la formation d'une charge positive, d'une zone d'accumulation (Z_A) en électrons à la surface et d'une courbure des bandes vers le bas car tous les états d'interface situés sous Φ_0 ne sont pas remplis. Lors du contact avec le métal afin d'obtenir une charge nulle, les électrons du métal migrent vers le semiconducteur et le niveau de Fermi du matériau se rapproche de Φ_0 . Ce rapprochement donne lieu à la formation d'une barrière Schottky ≤ 0 eV [Woodall81][Mead63][Mead64] (figure 4.24 (b)).

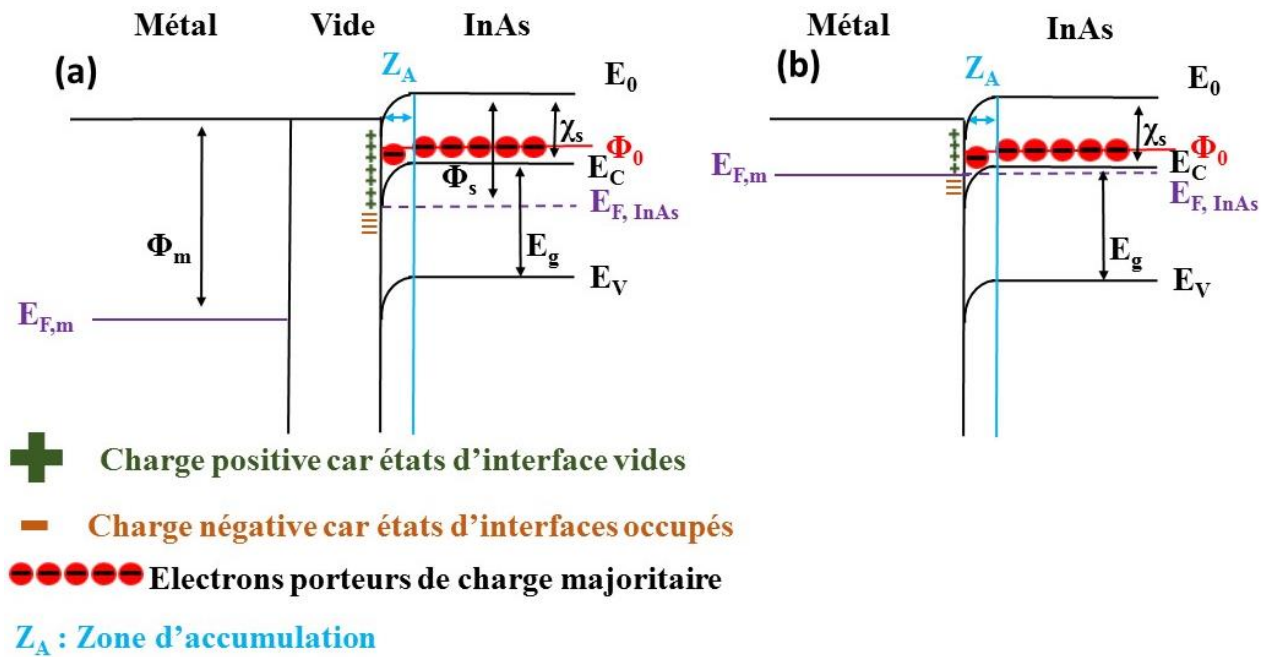


Figure 4. 24 Evolution de la structure de bandes entre un métal et InAs (a) avant contact (b) après contact.

Cette différence de barrière Schottky entre les deux matériaux est la raison pour laquelle l'utilisation de l'InAs en tant que couche de contact permet de former des contacts avec une résistivité plus faible comparée à des contacts sans InAs. En effet, grâce à cette particularité une plus grande densité d'électrons est échangée à l'interface métal/InAs comparativement à l'interface métal/GaAs.

Suite à cela, nous nous sommes intéressés à l'impact des dislocations émergentes sur les propriétés du contact. Afin d'étudier l'effet de ces défauts, nous avons comparé la résistivité de contact pour un contact métal/GaAs réalisé sur silicium et sur substrat GaAs avec comme métallisation un bicouche Ni/Au.

L'évolution de la résistance en fonction de la distance entre les contacts pour les deux échantillons est présentée figure (4.25). On peut constater que les caractéristiques entre les deux échantillons ne sont pas identiques. Cette différence suggère que les défauts dans le matériau sur silicium ont un impact sur la résistivité du contact. Les propriétés des contacts sont visibles dans le tableau (4.2).

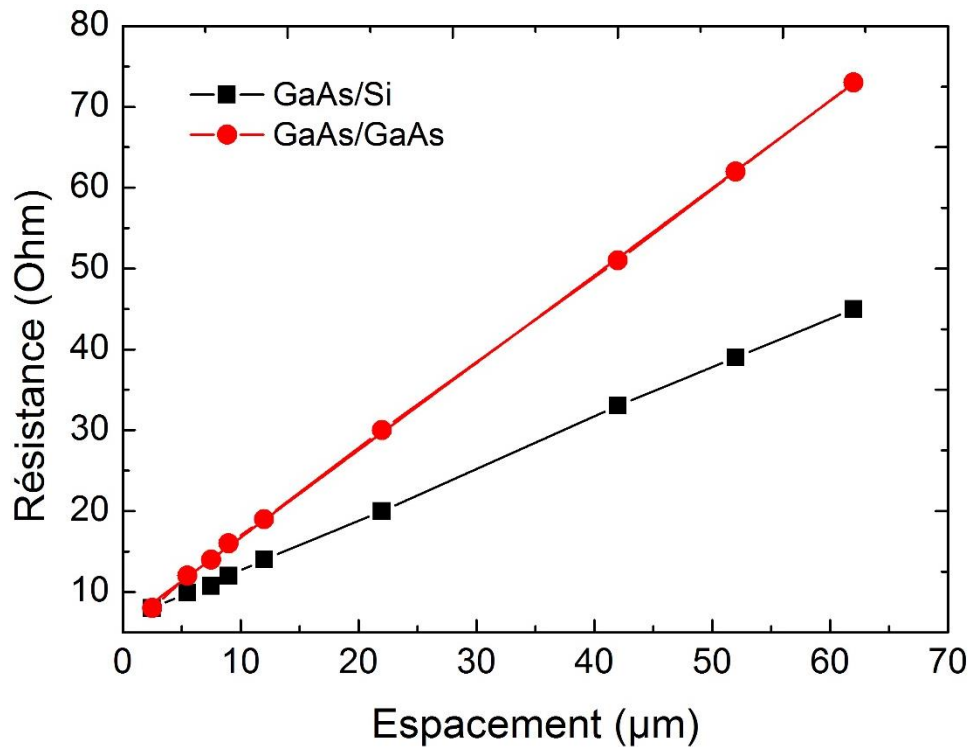


Figure 4. 25 Caractérisation des contacts Ni/Au sur GaAs/Si et GaAs/GaAs

Echantillon	L_T (μm)	R_c (ohm)	ρ_c (ohm.cm ²)
GaAs/Si	$5 \pm 0,6$	$3,3 \pm 0,4$	$4 \pm 0,5 \times 10^{-5}$
GaAs/GaAs	$3 \pm 0,1$	$3 \pm 0,3$	$2 \pm 0,3 \times 10^{-5}$

Tableau 4. 2 Propriétés électriques des contacts en Ni/Au sur GaAs/Si et GaAs/GaAs.

On remarque ainsi une différence de résistivité de contact entre nos deux échantillons. En effet, dans le cas où celui-ci est réalisé sur substrat GaAs (densité de dislocations $\sim 10^4 \text{ cm}^{-2}$) la résistivité est de $2 \pm 0,3 \times 10^{-5} \text{ ohm.cm}^2$ contre $4 \pm 0,5 \times 10^{-5} \text{ ohm.cm}^2$ pour celui sur silicium (densité de dislocations $\sim 10^9 \text{ cm}^{-2}$).

Deux hypothèses sont possibles pour expliquer la différence de résistivité entre les deux échantillons :

La première hypothèse est une dégradation des propriétés due aux dislocations émergentes au sein du GaAs. Comme nous pouvons le voir les résultats présentés ci-dessus mettent en avant une dégradation de la résistivité du contact liée à l'augmentation de la densité de dislocations au sein du GaAs et sont en accord avec les résultats de J. M. Woodall et al **[Woodall83]**. En effet, les auteurs ont étudié l'impact des dislocations émergentes pour des contacts InGaAs/GaAs et ont montré que l'augmentation de la densité de ces défauts induit une dégradation de la résistivité de contact, la perte du caractère ohmique des caractéristiques I-V et l'augmentation de la barrière Schottky. Afin de comprendre pourquoi les dislocations dégradent les propriétés du contact, il faut s'intéresser à leur impact au sein du cristal. Il est connu que ces défauts induisent dans le matériau la rupture de la périodicité du cristal. Cette suppression d'atomes donne lieu à l'apparition de zones de déplétion où il n'y a pas de dopant **[Woodall83]**. Nous supposons donc que ces défauts induisent un élargissement de la zone de

déplétion W_D , ce qui va limiter la probabilité de passage des électrons à l'interface et ainsi dégrader les propriétés du contact. Par conséquent dans l'optique de former des contacts avec une faible résistivité, il est indispensable de réduire la densité de ces défauts afin d'éviter toute dégradation des propriétés du contact. Toutefois, la différence de résistivité constatée au cours de cette étude est relativement faible. Ce résultat laisse penser que ces défauts ont un faible impact sur les propriétés du contact.

La deuxième hypothèse pour expliquer cette différence est la différence de rugosité entre les deux couches de GaAs (rugosité sur Si de 0,6 nm contre 0,2 nm sur substrat GaAs) avant le dépôt du métal. Une rugosité plus importante peut engendrer une mauvaise adhérence du métal à la surface du semiconducteur et ainsi induire la formation de défauts supplémentaires à l'interface métal/semiconducteur.

Après cette étude sur l'effet des dislocations émergentes sur les propriétés du contact, nous nous sommes focalisés sur l'impact du métal sur les caractéristiques du contact.

Dans cette étude, nous avons comparé notre bicouche Ni/Au avec un simple dépôt de nickel pour des contacts avec InAs sur substrat silicium. Nous avons choisi le nickel car il est très répandu dans la microélectronique contrairement à l'or qui lui est prohibé. L'objectif à terme étant d'intégrer le GaAs dans la plateforme silicium pour réaliser des composants, l'utilisation de ce métal permettra de nous situer par rapport aux résistivités attendues pour les applications photoniques et radiofréquences. L'évolution de la résistance en fonction de la distance entre les contacts pour les deux échantillons est présentée figure (4.26) et les propriétés des contacts sont résumés au sein du tableau (4.3).

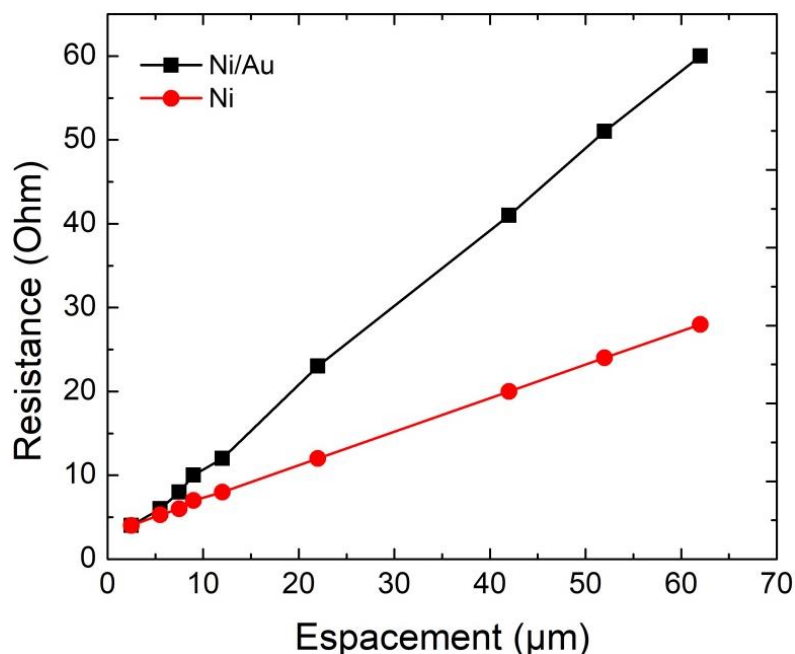


Figure 4. 26 Caractérisation des contacts Ni/Au et Ni sur InAs/GaAs/Si

Echantillon	L_T (μm)	R_c (ohm)	ρ_c (ohm.cm ²)
Ni/Au	$0,630 \pm 0,05$	$0,6 \pm 0,05$	$8 \pm 0,7 \times 10^{-7}$
Ni	$0,375 \pm 0,08$	$1,5 \pm 0,3$	$1 \pm 0,2 \times 10^{-6}$

Tableau 4. 3 Propriétés électriques de contacts Ni/Au et Ni sur InAs/GaAs/Si

On remarque que les contacts avec le bicouche Ni/Au possède une résistivité plus faible ($8 \pm 0,7 \times 10^{-7}$ ohm.cm²) que ceux faits avec uniquement du Ni ($10^{-6} \pm 0,2$ ohm.cm²). Nous expliquons cette divergence au niveau des résultats par une barrière Schottky plus faible pour la métallisation Ni/Au. En effet, des travaux dans la littérature ont déjà mis en évidence l'évolution de ce paramètre en fonction du métal déposé [Crook07][Baraskar11]. Dans notre cas, nous n'avons pas pu remonter à sa valeur car cela demande que le passage des porteurs de charge soit dominé par l'émission Thermo-ionique (dopage $\sim 10^{16}$ cm⁻³) [Erdogan17]. Si on compare maintenant cette valeur avec la résistivité demandée pour les composants microélectroniques et radiofréquences ($1,6 \times 10^{-9}$ ohm.cm²), nous sommes 3 ordres de grandeur supérieurs à la valeur attendue. Toutefois cette valeur est en accord avec les besoins des dispositifs photoniques (10^{-6} ohm.cm²).

Il est difficile de comparer les études sur les contacts car diverses approches sont possibles pour pouvoir former des contacts avec une faible résistivité toutefois à titre comparatif avec la littérature, nous pouvons constater que notre résistivité la plus faible à savoir $8 \pm 0,3 \times 10^{-7}$ ohm.cm² obtenue pour un contact type métal/InAs/GaAs sur silicium avec comme métallisation un bicouche Ni/Au est 2 ordres de grandeur supérieure à la plus faible résistivité rapportée à savoir 5×10^{-9} ohm.cm² [Nittono88]. Dans l'optique de former des contacts avec une plus faible résistivité diverses solutions peuvent être envisagées telles que nettoyer la surface avant la métallisation, réaliser des alliages, utiliser d'autres métaux pour le contact ou bien augmenter le niveau de dopage des semiconducteurs.

Dans cette partie, nous avons étudié la résistivité de contact pour un GaAs dopé n. Nous avons ainsi pu voir que l'utilisation d'InAs en tant que couche de contact entre le métal et le semiconducteur permettait de former des contacts avec une résistivité plus faible. Par la suite nous avons constaté une dégradation des propriétés des contacts liée à la présence des dislocations émergentes cependant elle n'est pas très importante. Pour finir nous avons mis en évidence l'évolution des caractéristiques du contact en fonction de la métallisation.

Après cette étude des contacts de type n, dans la suite de ce chapitre nous allons nous focaliser sur les résultats obtenus pour les contacts de type p.

4.6 Caractérisation électrique des contacts de type p

Dans cette section, nous allons nous intéresser à la résistivité pour un contact de type p. En premier lieu, la résistivité de contact pour des métallisations Pd/Au (50nm/80nm) et Pt/Au (50nm/80nm) sera explorée. Puis, l'effet des dislocations émergentes sera mis en avant. Les contacts étudiés dans la suite ont été réalisés selon le protocole présenté figure (4.6). Le niveau de dopage du GaAs est de $5 \pm 1 \times 10^{20}$ cm⁻³ et tout comme les contacts de type n, le but

de cette étude est de voir principalement les résistivités que l'on peut atteindre pour un GaAs épitaxié sur silicium.

4.6.1 Etude de la résistivité des contacts de type p sur GaAs

L'évolution de la résistance en fonction de la distance entre les contacts métalliques est présentée figure (4.27). On remarque ainsi un écart important entre les résistances déterminées pour le bicouche Pd/Au (figure 4.27 (a)) et celui en Pt/Au (figure 4.27 (b)). Ces résultats suggèrent une différence notable en ce qui concerne les propriétés des deux échantillons. De façon analogue aux études menées pour les contacts de type n, à l'aide d'un fit linéaire nous avons déterminé la longueur de transfert ainsi que les caractéristiques des contacts. Celles-ci sont résumées dans le tableau 4.4

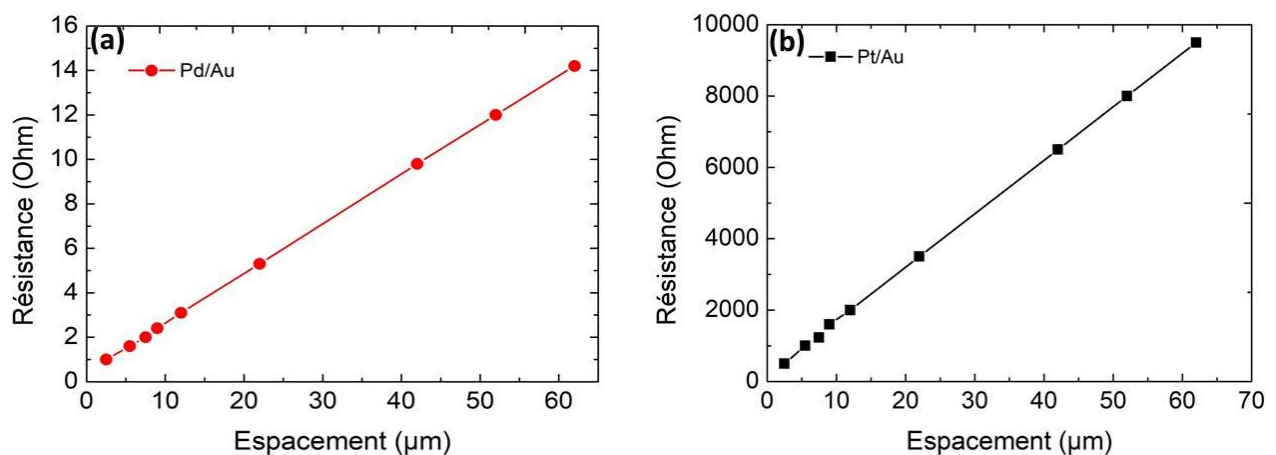


Figure 4. 27 Caractérisation des contacts sur GaAs/Si en (a) Pd/Au (b) Pt/Au.

On obtient donc une résistivité de $3,5 \pm 0,3 \times 10^{-7}$ ohm.cm² pour le bicouche Pd/Au contre une résistivité de $2 \pm 0,6 \times 10^{-4}$ ohm.cm² pour celui en Pt/Au. La seule différence entre ces deux échantillons étant les métaux déposées, l'emploi du bicouche Pd/Au permet de former une barrière Schottky plus faible que celle obtenue avec le bicouche Pt/Au.

Echantillon	L_T (μm)	R_c (ohm)	ρ_c (ohm.cm ²)
Pd/Au	$0,714 \pm 0,05$	$0,181 \pm 0,01$	$3,5 \pm 0,3 \times 10^{-7}$
Pt/Au	$0,9 \pm 0,27$	125 ± 37	$2 \pm 0,6 \times 10^{-4}$

Tableau 4.4 Propriétés électriques des contacts sur GaAs/Si en Pd/Au et Pt/Au.

A titre de comparaison la même structure a été fabriquée sur substrat GaAs avec comme métal le bicouche Pd/Au (50nm/80nm). Les résultats sont présentés sur la figure (4.28) et dans le tableau (4.5).

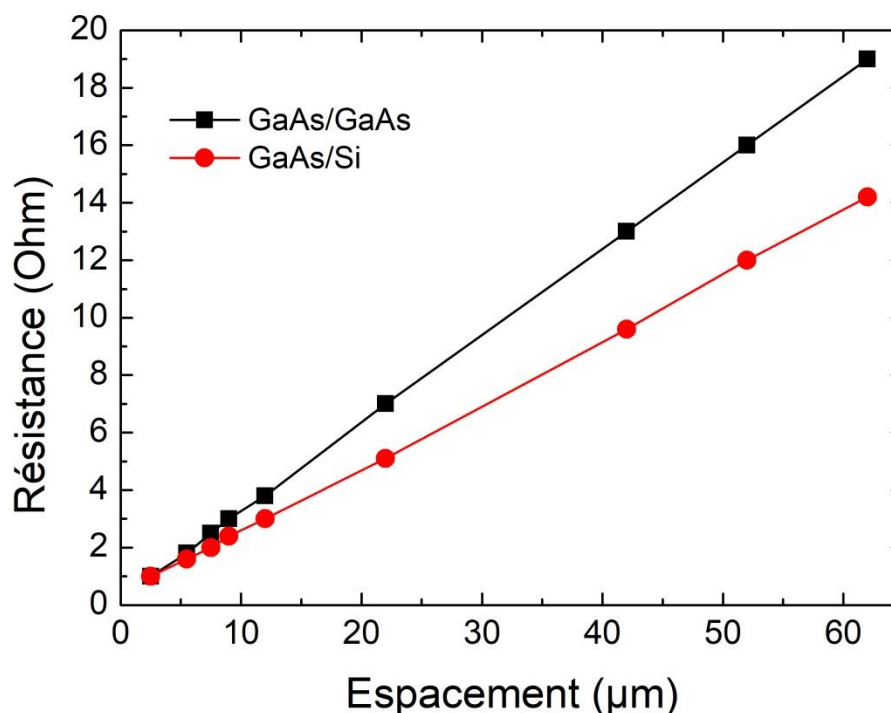


Figure 4. 28 Caractérisation des contacts Pd/Au sur GaAs/GaAs et GaAs/Si.

La résistivité de contact est de $1,5 \pm 0,3 \times 10^{-7} \text{ cm}^{-3}$ et $3,5 \pm 0,3 \times 10^{-7} \text{ cm}^{-3}$ respectivement pour la croissance sur substrat GaAs et sur substrat silicium (Tableau 4.5). La caractérisation des deux échantillons met en avant une dégradation d'un facteur deux probablement due aux dislocations émergentes dans le GaAs sur silicium. Cette différence est identique à celle constatée pour les contacts de type n et met en évidence une faible influence des dislocations émergentes.

Echantillon	L_T (μm)	R_c (ohm)	ρ_c (ohm.cm ²)
GaAs/GaAs	$0,520 \pm 0,1$	$0,115 \pm 0,02$	$1,5 \pm 0,3 \times 10^{-7}$
GaAs/Si	$0,714 \pm 0,05$	$0,181 \pm 0,01$	$3,5 \pm 0,3 \times 10^{-7}$

Tableau 4. 5 Propriétés électriques des contacts en Pd/Au sur GaAs/GaAs et GaAs/Si.

A titre de comparaison avec la littérature notre résistivité est plus importante que celle rapportée par Paktar et al ($1,6 \times 10^{-8} \text{ ohm.cm}^2$) [Paktar95]. Toutefois la résistivité obtenue au cours de ces travaux de thèse est en adéquation avec les attentes de la filière photonique.

Ces études sur la résistivité des contacts de type p, nous ont permis de voir qu'il était possible d'obtenir des contacts avec une faible résistivité pour des croissances sur silicium. Néanmoins il est nécessaire de choisir le bon métal pour minimiser ce paramètre. Pour finir, nous avons constaté une légère dégradation des propriétés des contacts liée aux défauts dans les matériaux épitaxiés sur silicium. En effet, un dispositif avec une forte densité de dislocations présentent une résistivité supérieure à un autre avec une densité plus faible. Ces résultats ont mis en évidence un faible impact des dislocations émergentes sur les propriétés du contact.

4.7 Conclusion

Tout au long de ce chapitre, nous nous sommes intéressés à la résistivité de contacts du GaAs épitaxié sur silicium pour un dopage de type n et p. Afin d'étudier la résistivité des contacts, nous avons réalisé des motifs TLM. Dans un premier temps, nous avons examiné l'apport d'une couche de contact en InAs entre le métal et le semiconducteur sur la résistivité de contact en Ni/Au. L'utilisation de l'InAs a permis de réduire la résistivité d'au moins deux ordres de grandeur par rapport à des contacts en Ni/Au directement réalisés sur le GaAs dopé. En effet, nous sommes passés d'une résistivité de $4 \pm 0,3 \times 10^{-5}$ ohm.cm² pour des échantillons sans InAs à $8 \pm 0,7 \times 10^{-7}$ ohm.cm². Cette amélioration résulte d'une barrière Schottky plus faible pour les structures avec InAs. Cela permet ainsi de faire passer une densité d'électrons plus importante à l'interface métal/semiconducteur

Afin d'investiguer l'effet des dislocations émergentes sur la résistivité de contact, nous avons comparé les propriétés des contacts entre une croissance effectuée sur silicium et sur substrat GaAs. La présence de ces défauts a tendance à induire une dégradation d'un facteur deux entre les résistivités mesurées pour les contacts sur substrats III-V et ceux sur substrats silicium.

Enfin, l'effet de la métallisation a été exploré. Cela a permis de mettre en évidence que le choix du métal est très important pour la formation d'un contact avec une faible résistivité. Dans notre cas, nous avons montré qu'un contact en Ni avait une résistivité de $1 \pm 0,2 \times 10^{-6}$ ohm.cm² contre $8 \pm 0,7 \times 10^{-7}$ ohm.cm² pour une métallisation Ni/Au.

Dans l'optique d'atteindre les résistivités demandées pour les composants RF une optimisation de ces contacts ainsi que des études plus poussées doivent être réalisées. Cependant, en ce qui concerne la filière photonique les résultats obtenus sont en accord avec les valeurs attendues.

Après cette étude sur les contacts de type n, la résistivité pour des contacts de type p a été investiguée. Tout comme pour les contacts de type n, nous avons étudié l'effet de la métallisation et des dislocations émergentes. Au cours de cette étude nous avons obtenu une résistivité de $3,5 \pm 0,3 \times 10^{-7}$ ohm.cm² avec un bicouche Pd/Au et une résistivité de $2 \pm 0,6 \times 10^{-4}$ ohm.cm² avec un bicouche Pt/Au. Suite à cela nous avons mis en évidence la faible dégradation des propriétés du contact liée à la présence de dislocations émergentes. Toutefois malgré la présence de ces défauts, la résistivité associée au bicouche de Pd/Au est en adéquation avec les besoins de la filière photonique pour les contacts de type p.

Conclusions et perspectives

Ces travaux de thèse portaient sur l'étude de la croissance de matériaux III-V (GaAs et InAs) sur des substrats silicium de 300 mm de diamètre par épitaxie en phase organométallique ainsi que sur la formation de contacts avec une faible résistivité. Le contexte de cette thèse se situe dans une période où il y avait un besoin d'intégrer de nouveaux matériaux sur silicium afin d'améliorer la vitesse de transfert de l'information au sein d'un circuit intégré, en remplaçant les interconnexions métalliques par des interconnexions optiques et pour produire de larges substrats III-V peu onéreux. Afin d'atteindre nos objectifs et de permettre l'intégration de ces matériaux sur silicium, nous nous sommes concentrés en premier lieu sur la croissance de GaAs et d'InAs sur silicium sans parois d'antiphase, puis au dopage de ces matériaux et pour finir à la formation de contacts avec une faible résistivité. En guise de conclusion de cette thèse, nous présentons un résumé des résultats marquants obtenus durant ces trois années suivi de perspectives pour la suite.

Pour commencer, nous avons exploré la croissance directe de GaAs sur substrats de silicium (100) nominaux sans parois d'antiphase. Nous avons étudié la structuration de la surface du silicium en pratiquant un recuit du substrat de silicium sous dihydrogène avant la croissance des matériaux III-V. L'étude des paramètres du recuit nous a permis de voir que suivant les conditions de celui-ci et de la direction de la désorientation du substrat, la surface du silicium pouvait être composée de marches monoatomiques ou biatomiques. Grâce à cette étude nous avons pu définir les conditions nécessaires à la formation de marches biatomiques primordiales à la croissance de matériaux III-V sans parois d'antiphase sur silicium. De telles marches ont été formées en pratiquant un recuit à 900°C, 600 Torr pendant 10 minutes sur des substrats désorientés de 0,15° uniquement dans la direction [110]. Par la suite, grâce à cette préparation de surface du substrat, il a été possible d'obtenir des couches de GaAs sur silicium nominal (100) sans parois d'antiphase. L'étude de l'impact des parois d'antiphase sur le matériau nous a montré que la suppression de ces défauts permettait d'obtenir une couche de GaAs de 400 nm avec une rugosité de 0,6 nm et d'améliorer la mobilité électronique ainsi que la photoluminescence du GaAs respectivement d'un facteur 10 et 3. Suite à cela, une étude préliminaire sur la réduction des dislocations a été débutée. Nous avons pu voir que l'insertion d'un super réseau GaAs/In₁₅Ga₈₅As composé de 8 périodes couplé à un recuit cyclé (TCA) engendrait une réduction de la densité de dislocations. Avec cette approche, nous sommes ainsi passés d'une densité de 10¹⁰ cm⁻² à 10⁸ cm⁻². L'étude de l'impact de la température sur la croissance d'une couche de GaAs de 60 nm sur le GaAs/Si(100) sans parois d'antiphase a mis en évidence une rugosification de la surface du matériau pour une température de dépôt comprise entre 450°C et 550°C et une réduction de la rugosité quand elle est supérieure à 550°C. Après l'étude de la croissance du GaAs sur silicium, la croissance d'InAs sur silicium et sur GaAs/Si(100) a été abordée dans le but de l'utiliser en tant que couche de contact pour réduire la résistivité des contacts. Nous avons été capables d'épitaxier des couches de 30 nm avec une rugosité de surface de 2 nm sur silicium(100) et de 1 nm sur GaAs/Si(100).

Dans un second temps, après la croissance du GaAs et de l'InAs, le dopage de type n et p pour le GaAs et uniquement de type n pour l'InAs a été exploré. Pour commencer, nous avons calibré le dopage de type n pour un GaAs de 250 nm déposé sur silicium à 650°C et 500°C en fonction de deux précurseurs : le silane (SiH_4) et le disilane (Si_2H_6). Pour les deux températures étudiées, il est apparu que la concentration des électrons avait tendance à évoluer selon deux comportements. En effet, nous avons pu voir que celle-ci augmente avec le flux du précurseur jusqu'à un maximum de $8 \pm 2 \times 10^{18} \text{ cm}^{-3}$ équivalent aux meilleurs résultats rapportés dans la littérature. Au-delà du flux de silicium correspondant à cette valeur, une chute du dopage est constatée. Pour expliquer cette réduction, nous avons associé ce comportement à la présence de défauts électriquement inactifs (amas de silicium) dans le matériau et au phénomène appelé « auto-compensation » liée au caractère amphotère du silicium en tant que dopant. L'étude des propriétés électriques et de photoluminescence du GaAs, nous a permis de rendre compte de la dégradation des propriétés pour des échantillons dont le niveau de dopage chute quand le flux de silicium augmente. Ces résultats ont mis en avant l'impact négatif des amas de silicium et du phénomène « auto-compensation ». La présence de ces défauts dans notre matériau fut confirmée par l'analyse par sonde atomique tomographique. Enfin, nous nous sommes penchés sur l'impact des dislocations émergentes. Nous avons ainsi remarqué que les dislocations émergentes ne modifient pas l'efficacité de dopage mais impactent les propriétés électriques du matériau. Suite au dopage de type n du GaAs, nous avons exploré le dopage de l'InAs avec du disilane. L'évolution de la concentration des électrons a montré la présence d'une saturation certainement liée au phénomène « d'auto-compensation ». Pour finir, cette étude sur le dopage des matériaux, le dopage de type p du GaAs fut investigué avec du zinc comme impureté. La calibration a été faite pour des couches de 250 nm de GaAs déposées à 650°C et 500°C sur silicium en fonction du précurseur à savoir le diéthylzinc (DEZn). Le fait marquant de cette étude a été que la réduction de la température de croissance du matériau induit une augmentation de la concentration maximale des trous dans le matériau. En effet, nous avons constaté que celle-ci était de $5 \times 10^{19} \text{ cm}^{-3}$ à 650°C contre $5 \times 10^{20} \text{ cm}^{-3}$ à 500°C. Cette évolution est due à une volatilité du zinc plus faible à basse température.

Enfin, en dernier lieu nous avons exploré la formation de contacts de type n et p sur GaAs épitaxié sur substrat silicium en fabriquant des structures TLM. Nous avons commencé par étudier l'effet d'une couche de contact en InAs sur la résistivité des contacts. Cette étude a mis en évidence que les échantillons avec une couche de contact avaient une résistivité plus faible que ceux sans. Cette différence s'explique par une barrière de Schottky beaucoup plus faible ce qui permet de faire migrer une densité d'électrons plus importante à l'interface métal/semiconducteur. Ensuite, nous avons étudié l'influence des dislocations émergentes en réalisant des structures TLM sur substrats GaAs puis l'effet du choix du métal. Nous avons ainsi pu remarquer que la présence de ces défauts engendrait une augmentation de la résistivité des contacts. En ce qui concerne l'utilisation de différents métaux afin de réaliser les contacts, cette étude a révélé que le choix de la métallisation avait un impact direct sur la valeur de la résistivité.

Afin de clôturer ce manuscrit, voici quelques perspectives nécessaires afin de permettre l'intégration de III-V sur la plateforme Si pour la réalisation de composants microélectroniques ou photoniques.

Au cours de cette thèse, nous avons montré qu'il était possible d'obtenir du GaAs sur silicium nominal (100) sans parois d'antiphase. Néanmoins les diverses études ont mis en avant l'effet des dislocations émergentes sur les diverses propriétés du III-V. Par conséquent, il est nécessaire de réduire la densité de ces défauts. Différentes approches peuvent être employées afin de les réduire telles que l'utilisation de supers réseaux et de TCA. Dans notre cas l'utilisation d'un super réseau associé à un TCA a donné des résultats encourageants. Toutefois, des études plus poussées doivent être réalisées afin de comprendre le mécanisme à l'origine de la réduction des dislocations et d'étudier l'homogénéité de la réduction des dislocations sur tout le substrat. Outre les supers réseaux, une autre approche consiste à pratiquer de l'épitaxie localisée (ART, CELO, TASE). Avec cette approche, de nombreuses équipes de recherche mettent en avant la croissance de III-V avec une qualité cristalline supérieure à celle des matériaux épitaxiés directement sur substrat 2D. On peut aussi imaginer combiner l'approche super réseau avec l'approche épitaxie localisée. Dans une autre mesure, cette couche de GaAs peut éventuellement être utilisée pour intégrer d'autres matériaux III-V tels que l'InP, l'InGaAs, l'AlAs, l'AlGaAs etc.

En ce qui concerne la résistivité des contacts, nous avons vu au cours de cette thèse que ce paramètre dépendait principalement du niveau de dopage du semiconducteur et du métal utilisé. Au-delà de ces paramètres, il est possible de réduire la résistivité des contacts en intercalant entre le métal et le semiconducteur une couche de contact ou bien en pratiquant des recuits du métal. Par conséquent de nombreuses voies de recherches peuvent être explorées dans cette optique. Premièrement, le changement des impuretés pour le dopage de type n (sélénium, tellure) et p (carbone) peut être une solution afin d'obtenir des matériaux avec des niveaux de dopage plus importants. Deuxièmement, l'effet des métallisations peut être approfondi. Pour finir on peut aussi explorer l'utilisation de diverses couches de contact ainsi que la pratique de recuit du métal.

D'une façon générale, ces travaux de thèse ont permis de se rapprocher un peu plus de l'intégration de matériaux III-V à base d'arsenic dans la plateforme Si que cela soit pour la réalisation de substrats III-V sur Si ou pour la fabrication de composants photoniques ou radiofréquences. Cependant, diverses études doivent encore être menées afin de permettre l'intégration des matériaux III-V sur silicium.

Références

Abernathy C. R, Pearton S. J, and Ren F. (1991), “Sn doping of GaAs and AlGaAs by MOMBE using tetraethyltin”, *Journal of Crystal Growth*, volume 113, page 412-416.

Adachi S. (2005), “Properties of Group-IV, III-V and II-VI Semiconductors,” John Wiley & Sons.

Alcotte R, Martin M, Moeyaert J, Cipro R, David S, Bassani F, Ducroquet F, Bogumilowicz Y, Sanchez E, Ye Z, Bao XY, Pin JB, and Baron T. (2016), “Epitaxial Growth of Antiphase Boundary Free GaAs Layer on 300 Mm Si(001) Substrate by Metalorganic Chemical Vapour Deposition with High Mobility.” *APL Materials*, volume 4, page 046101-1.

Alerhand O. L, Berker A. N, Joannopoulos J. D, Vanderbilt D, Hamers R. J, and Demuth J. E. (1990), “Finite-temperature phase diagram of vicinal Si(100) surfaces,” *Physical Review Letters*, volume 64, page 2406.

Akiyama M, Kwarada Y, and Kaminishi K. (1984), “Growth of GaAs on Si by MOVCD,” *Journal of Crystal Growth*, volume 68, page 21-26.

Akiyama M, Kwarada Y, and Kaminishi K. (1984), “Growth of Single Domain GaAs Layer on (100)-Oriented Si Substrate by MOCVD,” *Japanese Journal of Applied Physics*, volume 23, page L843 – L 845.

Ayers J. E, Schowalter L. J, and Ghandi S. K. (1992), “Post-growth thermal annealing of GaAs on Si(001) grown by organometallic vapor phase epitaxy,” *Journal of Crystal Growth*, volume 125, numero 1-2, page 329-335.

Baraskar A. (2011), “Development of Ultra-Low Resistance Ohmic Contacts for InGaAs/InP HBTs,” University of California Santa Barbara.

Baraskar A, Jain V, Witsey M. A, Singiseti U, Lee Y. J, Thibeault B, Gossard A, and Rodwell M. J. W. (2010), “High doping effects on in-situ Ohmic contacts to n-InAs,” *Indium Phosphide & Related Materials (IPRM)*, 2010 International Conference on.

Bardeen J. (1947), “Surface states and rectification at a metal semiconductor contact,” *Physical Review*, volume 71, page 717 – 727.

Barnes P. A, and Cho A. Y. (1978), “Nonalloyed Ohmic contacts to n- GaAs by molecular beam epitaxy,” *Applied Physics Letters*, volume 33, page 651.

Beainy G. (2016), “Etude structurale et optique de la pr_ecipitation des ions de terres-rare et des nanoparticules de silicium dans la silice pour des applications optiques,” Université de Rouen Normandie.

Bogumilowicz Y, Hartmann J. M, Rochat N, Salaun A, Martin M, Bassani F, Baron T, David S, Bao X.-Y, and Sanchez E. (2016), “Threading dislocations in GaAs epitaxial layers on various thickness Ge buffers on 300 mm Si substrates,” *Journal of Crystal Growth*, volume 453, page 180-187.

Bolkhovityanov YB, and Pchelyakov OP. (2008), “GaAs Epitaxy on Si Substrates: Modern Status of Research and Engineering.” *Physics-Uspekhi*, volume 51, page 437 – 456.

Borghs G, Bhattacharyya K, Deneffe K, Mieghem P. Van, and R. Mertens. (1998), “Band- gap narrowing in highly doped n- and p- type GaAs studied by photoluminescence spectroscopy,” *Journal of Applied Physics*, volume 6, page 4381.

Brooks R. C, Chen C. L, Chu A, Mahoney L. J, Mavroides J. G, Manfra M. J, and Finn M. C. (1985), “Low-Resistance Ohmic Contacts to p-Type Using Zn/Pd/Au Metallization,” *IEEE Electron Device Letters*, volume EDL-6, numero 10, page 525 – 527.

Bruce R, Clark D and Eicher S. (1990), “Low Resistance Pd/Zn/Pd Au Ohmic Contacts to P-type GaAs,” *Journal of Electronic Materials*, volume 19, numero 3, page 225 – 229.

Brückner S, Kleinschmidt P, Supplie O, Döscher H, and Hannapel T. (2013), “Domain-sensitive in situ observation of layer-by-layer removal at Si(100) in H₂ ambient,” *New Journal of Physics*, volume 15.

Brückner S, Döscher H, Kleinschmidt P, Supplie O , Dobrich Anja, and Hannapel T. (2012), “Anomalous double-layer step formation on Si(100) in hydrogen process ambient,” *Physical Reviw B* 86, page 195310-1 – 195310-4.

Buzynin Y, Shengurov V, Zvonkov B, Buzynin A, Denisov S, Baidus N, Drozdov M, Pavlov D, and Yunin P. (2017), “GaAs/Ge/Si epitaxial substrates: Development and characteristics,” *American Institute of Physics*, volume 7, page 015304-1.

Carlin J. A, Ringel S. A, Fitzgerald E. A, and Bulsara M. (2001), “High-lifetime G aAs on Si using GeSi buffers and its potential for space photovoltaics,” *Solar Energy Materials and Solar Cells*, volume 66, numero 1-4, page 621-630.

Carlin J. A, Ringel S. A, Fitzgerald E. A, Bulsara M, and Keyes B. M. (2000), “Impact of GaAs buffer thickness on electronic quality of GaAs grown on graded Ge/GeSi/Si substrates,” *Applied Physics Letter*, volume 76, numero 14, page 1884.

Carlin J. A, Ringel S. A, Fitzgerald E. A, and Bulsara M. (2000), “High quality GaAs growth by MBE on Si using GeSi buffers and prospects for space photovoltaics,” *Progress in Photovoltaics: Research and Applications*, volume 8, numero 3, page 323-332.

Caroff P, Jeppsson M, Wheeler D, Keplinger M, Mandl B, Stangl J, Seabaugh A, Baueur G, and Wernersson L.-E. (2008), “InAs film grown on Si(111) by metal organic vapor phase epitaxy,” *Journal of Physics: Conference Series*, volume 100, page 042017-1.

Cervantes A. G, Alvarez Z. R, Lopez M. L, Luna E. L, Calderon I. H. (2000), “GaAs surface oxide desorption by annealing in ultra-high vacuum,” *Thin Solid Films*, volume 373, page 159-163.

Chadli D. J. (1987), “Stabilities of single-layer and bilayer steps on Si(001) surfaces,” *Physical Review Letters*, volume 59, page 1691.

Choi H. K, Wang C. A, and Karam N. H, (1991), “GaAs- based diode lasers on Si with increased lifetime obtained by using strained InGaAs active layer,” *Applied Physics Letter*, volume 59, numero 21, page 2634-2635.

Choi D, Harris J. S, Kim E, McIntyre P. C, Cagnon J, and Stemmer S. (2009), “High-quality III-V semiconductor MBE growth on Ge/Si virtual substrates for metal-oxide-semiconductor device fabrication,” *Journal of Crystal Growth*, volume 311, page 1962-1971.

Chriqui Y. (2005), “Intégration Monolithique Sur Silicium D’émetteurs de Lumière À Base de GaAs Par Épitaxie En Phase Vapeur Aux Organométalliques Sur Pseudo-Substrat de Ge / Si.” Université Paris VI.

Chyi J.-I, Chen J, Kumar N. S, Kiely C, Peng C. K, Rockett A, and Morkoç H. (1989), “Low-resistance nonalloyed ohmic contacts on p-type GaAs using GaSb/GaAs strained layer superlattices,” *Applied Physics Letter*, volume 55, page 570.

Cipro R. (2016), “Épitaxie En Phase Vapeur Aux Organométalliques et Caractérisation de Semi-Conducteurs III-As Sur Substrat Silicium Dans Une Plateforme Microélectronique.” Université Grenoble Alpes.

Cipro R, Baron T, Martin M, Moeyaert J, David S, Gorbenko V, Bassani F, Bogumilowicz Y, Barnes J. P, Rochat N, Loup V, Vizios C, Allouti N, Chauvin N, Bao X. Y, Pin J. B, Sanchez E. (2014), “Low defect InGaAs quantum well selectively grown by metal organic chemical vapor deposition on Si(100) 300 mm wafers for next generation non planar devices,” *Applied Physics Letter*, volume 104, page 262103.

Cowley A. M, and Sze S. M. (1965), “Surface states and barrier height of metal-semiconductor systems”, *Journal of Applied Physics*, volume 36, page 3212 – 3220.

Crook A. M, Lind E, Griffith Z, Rodwell M. J. W, Zimmerman J. D, Gossard A. C, and Bank S. R. (2007), “Low resistance, nonalloyed Ohmic contacts to InGaAs,” *Applied Physics Letters*, volume 91, page 192114.

Crumbaker T. E, Hafich M. J, Robinson G. Y, Jones K. M, Al-jassim M. M, Davis A, and Lorenzo P. (1991), “The influence of dislocation density on electron mobility in InP films on Si,” *Applied Physics Letter*, volume 59, page 1090.

Czornomaz L.(2016), “Hybrid InGaAs / SiGe Technology Platform for CMOS Applications.” Université Grenoble Alpes.

Czornomaz L, Uccelli E, Sousa M, Deshpande V, Djara V, Caimi D, Rossell MD, Erni R, and Fompeyrine J.(2015), “Confined Epitaxial Lateral Overgrowth (CELO): A Novel Concept for Scalable Integration of CMOS-Compatible InGaAs-on-Insulator MOSFETs on Large-Area Si Substrates.” In Digest of Technical Papers - Symposium on VLSI Technology, T172–73.

Czornomaz L, Daix N, Kerber P, Lister K, Caimi D, Rossel, Soussa M, Uccelli E, and Fompeyrine J. (2013), “Scalability of ultra-thin-body and BOX InGaAs MOSFETs on silicon,” Solid-State Device Research Conference (ESSDERC), 2013 Proceedings of the European.

Daix N, Czornomaz, Caimi D, Rossel C, Sousa M, Siegwart H, Marchiori C, Hartmann J. M, Shiu K.-T, Cheng C.-W, Krishnan M, Lofaro M, Kobayashi M, Sadana D, and Fompeyrine J. (2014), “Towards large size substrates for III-V co-integration made by direct wafer bonding on Si,” Applied Physics Letters, volume 2, page 086104-1.

Datta S, Dewey G, Fastenau J. M, Hudait M. K, Loubychev D, Liu W. K, Radosavljevic M, Rachamady W, and Chau R. (2007), “Ultrahigh-Speed 0.5 V Supply Voltage In_{0.7}Ga_{0.3}As Quantum-Well Transistors on Silicon Substrate,” IEEE Electron Device Letters, volume 28, numero 8, page 685-687.

Del Alamo J. A. (2011), “Nanometre-Scale Electronics with III–V Compound Semiconductors,” Nature, volume 479, page 317-323.

Del Alamo J. A, Antoniadis DA, Lin J, Lu W, Vardi A, and Zhao XIN.(2016), “Nanometer-Scale III-V MOSFETs.” Journal of the Electron Devices Society, volume 4, page 205-214.

Deppe D. G, Jr N. H, Nam. D. W, Hsieh K. C, Jackson G. S, Matyi R. J, Shichijo H, Epler J. E, and Chung H F, (1987), “Room- temperature continuous operation of p- n ,Al_xGa_{1-x}As- GaAs quantum well heterostructure lasers grown on Si,” Applied Physics Letter, volume 51, numero 9, page 637-639.

DiLorenzo J. V, Niehaus W. C, and Cho A. Y. (1979), “Nonalloyed and *i n s i t u* Ohmic contacts to highly doped n- type GaAs layers grown by molecular beam epitaxy (MBE) for field- effect transistors,” Journal of Applied Physics, volume 50, page 951.

Dimroth F, Schubert U, Schienle F, and Bett A. W. (2000), “High C-Doping of MOVPE Grown Thin Al_xGa_{1-x}As Layers for AlGaAs/GaAs Interband Tunneling Devices,” Journal of ELECTRONIC MATERIALS, volume 29, numero 1, page 47 – 52.

Döscher H, Hannappel T, Kunert B, Beyer A, Volz K, and Stolz W. (2008), “In situ verification of single-domain III-V on Si(100) growth via metal-organic vapor phase epitaxy,” Applied Physics Letter, volume 93, numero 17, page 172110.

Druminski M, Wolf H.-D, and Zschauer K- H. (1982), “UNEXPECTEDLY HIGH ENERGY PHOTOLUMINESCENCE OF HIGHLY Si DOPED GaAs GROWN BY MOVPE,” Journal of Crystal Growth, volume 57, page 318 – 324.

Duhamel N, Henoc P, Alexandre F, and Rao V. K. (1981), “Influence of growth temperature on Be incorporation in molecular beam epitaxy GaAs epilayers” *Applied Physics Letters*, volume 39, page 49.

Eisenbeiser K, Emerick R, Droopad R, Yu Z, Finder J, Rockwell, Holmes J, Overgaard, and Ooms W. (2002), “GaAs MESFETs fabricated on Si substrates using a SrTiO₃ buffer layer,” *IEEE Electron Device Letter*, volume 23, numero 6, page 300-302.

Enquist P. M. (1990), “p-type doping limit of carbon in organometallic vapor phase epitaxial growth of GaAs using carbon tetrachloride,” *Applied Physics Letter*, volume 57, page 2348.

Erdogan E, and Kundakçi M. (2017), “Room temperature current-voltage (I-V) characteristics of Ag/InGaN/n-Si Schottky barrier diode,” *Physica B*, volume 507, page 105 – 108.

Fang S. F, Adomi K, Iyer S, Morkoç H, Zabel H, Choi C, and Otsuka N. (1990), “Gallium arsenide and other compound semiconductors on silicon,” *Journal of Applied Physics*, volume 68, numero 7, page R31 – R58.

Furuhata N, Kakikomoto K, Yoshida M, and Kamejia T. (1988), “Heavily Sidoped GaAs grown by metalorganic chemical vapor deposition,” *Journal of Applied Physics*, volume 64, page 4692.

Galiana B, Rey-stolle I, Algora C, and Garcià I. (2008), “Te doping of GaAs using metalorganic vapor phase epitaxy: Volatile versus nonvolatile behaviour,” *Journal of Applied Physics*, volume 104, page 114906.

George I, Becagli F, Liu HY, Wu J, Tang M, and Beanland R.(2015), “Dislocation Filters in GaAs on Si.” *Semiconductor Science and Technology*, volume 30, page 1-5.

Ghalamestani S. G, Berg M, Dick K. A, Wernersson L.-E. (2011), “High quality InAs and GaSb thin layers grown on Si (1 1 1),” *Journal of Crystal Growth*, volume 332, page 12-16.

Glew R. W. (1982), “H₂Se DOPING OF MOCVD GROWN GaAs AND GaAlAs,” *Journal de Physique*, volume 43, numero 12, page C5-281.

Glew R. W. (1984), “ZINC DOPING OF MOCVD GaAs,” *Journal of Crystal Growth*, volume 68, page 44 – 47.

Gocalinska A. M, Manganaro M, and Pelucchi Emanuele. (2016), “Unexpected Aspects of Strain Relaxation and Compensation in InGaAs Metamorphic Structures Grown by MOVPE,” *Crystal Growth Design*, volume 16, page 2363-2370.

Graedel. T. E, Harper. E. M, Nassar. N. T, Nuss P, and Reck B. K. (2015), “Criticality of metals and metalloids,” *Proceedings of the National Academy of Sciences of the United States of America*, volume 112, numero 14, page 4257-4262.

Hageman PR, de Croon MHJM, Reek JNH, and Giling LJ. (1992), “Pressure and Temperature Dependence of Silicon Doping of GaAs Using Si₂H₆ in Metalorganic Chemical Vapour Deposition.” *Journal of Crystal Growth* 116 (1–2).

Hao M.-S, Liang J.-W, Zheng L.-X, Deng L.-S, Xiao Z.-B, and Hu X.-W. (1995), “Photoluminescence Spectrum Study of the GaAs/Si Epilayer Grown by using a Thin Amorphous Si Film as Buffer Layer,” *Japanese Journal of Applied Physics*, volume page L900 – L 902.

Harman T. C, Goering H, and Bee A. C. (1956), “Electrical Properties of n-type InAs,” *Physical Review*, volume 104, numero 6, page 1562.

Hill R. J. W, Park C, Barnett J, Price J, Huang J, Goel N, Loh W. Y, Oh J, Smith C. E, Kirsch P, Majhi P, and Jammy R. (2010), “Self-aligned III-V MOSFETs heterointegrated on a 200 mm Si substrate using an industrystandard process flow” *Electron Devices Meeting (IEDM), 2010 IEEE International*.

Höglund A. (2007), “Electronic Structure Calculations of Point Defects in Semiconductors,” *Uppsala University*.

Hudait M. K, Modak P, and Krupanidhi S. B. (1999), “Si incorporation and Burstein–Moss shift in n-type GaAs,” *Materials Science and Engineering: B*, volume 60, page 1-11.

Ivey D. G, Zhang R, Abid Z, Eicher S, and Lester T. P. (1997), “Microstructural analysis of Pd/Pt/Au/Pd ohmic contacts to InGaP/GaAs,” *Journal of Materials Science: Materials in Electronics*, volume 8, page 281 – 288.

Jiang Q, Seeds A. J, Dorogan V. G, Liu H, Tang M. C, Mazur Y. I, Wu J, Salamo G. J, Benamara M, and Chen S. M. (2014), “1.3 μm InAs/GaAs quantum-dot laser monolithically grown on Si substrates operating over 100°C,” *Electron Letter*, volume 50, numero 20, page 1467 – 1468.

Jha S, Song X, Babock S. E, Kuech T. F, Wheeler D, Wu B, Fay P, and Seabaugh A. (2008), “Growth of InAs on Si substrates at low temperatures using metalorganic vapor phase epitaxy,” *Journal of Crystal Growth*, volume 310, page 4772 – 4775.

Kamp M, Mörsch G, Gräber J, and Lüth H. (1994), “Te doping of GaAs using diethyl-tellurium,” *Journal of Applied Physics*, volume 76, page 1974.

Karbownik P, Baranska A, Szerling A, Macherzynski W, Papis E, Kosiel K, Bugajski M, Tlaczala M, and Jakiela R. (2009), “Low resistance ohmic contacts to n-GaAs for application in GaAs/AlGaAs quantum cascade lasers,” *Optica Applicata*, volume XXXIX, numero 4.

Kim J. S, Lee D. Y and Bae I. H. (2001), “Growth of High Quality Mg-Doped GaAs by Molecular Beam Epitaxy and Its Properties,” *Journal of the Korean Physical Society*, volume 39, page S518 – S521.

Kirchner P. D, Jackson T. N, Pettit G. D, and Woodall J. M. (1985), “Low- resistance nonalloyed ohmic contacts to Si- doped molecular beam epitaxial GaAs,” Applied Physics Letters, volume 47, page 26.

Kuan T. S, Batson P. E, Jackson T. N, Rupprecht H, and Wilke E. L. (1983), “Electron microscope studies of an alloyed Au/Ni/Au-Ge ohmic contact to GaAs,” Journal of Applied Physics, volume 54, page 6952.

Kunert B, N  met I, Reinhard S, Volz K, and Stolz W. (2008), “Si (001) surface preparation for the antiphase domain free heteroepitaxial growth of GaP on Si substrate,” Thin Solid Films, volume 517, numero 1, page 140 – 143.

Kushibe M, Eguchi K, Funamizu M, and Ohba Y. (1990), “Heavy carbon doping in metalorganic chemical vapor deposition for GaAs using a low V/III ratio,” Applied Physics Letters, volume 56, page 1248.

Laracuente A. R, Whitman L. J. (2003), “Step structure and surface morphology of hydrogen-terminated silicon: (0 0 1) to (1 1 4),” Surface Science, volume 545, page 70-84.

Levaufre G. (2016), “Circuits Photoniques Integres incluant des lasers hybrides III-V sur silicium pour applications en t  l  communication tr  s haut d  bit” Universit   Paris Saclay

Lewis C. R, Dietze W. T, and Ludowise M. J. (1983), “THE GROWTH OF MAGNESIUM-DOPED GaAs BY THE OM-VPE PROCESS,” Journal of Electronic Materials, volume 12, page 507 – 524.

Li JZ, Bai J, Major C, Carroll M, Lochtefeld A, and Shellenbarger Z.(2008), “Defect Reduction of GaAs/Si Epitaxy by Aspect Ratio Trapping.” Journal of Applied Physics, volume 103, page 106102.

Li Q, Jiang H, and Lau K. M. (2016), “Coalescence of planar GaAs nanowires into strain-free three-dimensional crystals on exact (001) silicon,” Journal of Crystal Growth, volume 454, numero 15, page 19-24.

Li Q, Tang C. W, and Lau K. M. (2014), “Growth of ultra-high mobility In_{0.52}Al_{0.48}As/In_xGa_{1-x}As ($x \geq 53\%$) quantum wells on Si substrates using InP/GaAs buffers by metalorganic chemical vapor deposition,” Applied Physics Express, volume 7, page 045502-1.

Lin Y. C, Huang M. L, Chen C. Y, Chen M. K, Lin H.-T, Tsai P. Y, Lin C.-H, Chang H.-C, Lee T.-L, Lo C.-C, Jang S.-M, Diaz C. H, Hwang H.-Y, Sun Y.-C, and Chang E. Y, (2014), “Low interface trap density Al₂O₃/In_{0.53}Ga_{0.47}As MOS capacitor fabricated on MOCVD-grown InGaAs epitaxial layer on Si substrate” Applied Physics Express, volume 7, page 041202-1.

Luo GL, Hsieh YC, Chang EY, Pilkuhn MH, Chien CH, Yang TH, Cheng CC, and Chang CY.(2007), “High-Speed GaAs Metal Gate Semiconductor Field Effect Transistor Structure Grown on a Composite Ge/GexSi1-x/Si Substrate.” Journal of Applied Physics, volume 101, page 084501.

Maguire J, Murray R, and Newman R. C. (1987), “Mechanism of compensation in heavily silicon- doped gallium arsenide grown by molecular beam epitaxy,” Applied Physics Letters, volume 50, page 516.

Ma K, Urata R, Miller D.A.B and Harria J.S. (2004), “Low-temperature growth of GaAs on Si used for ultrafast photoconductive switches,”IEEE Journal of Quantum Electronics, volume 40, page 800 – 804.

Marshall E. D, Zhang B, Wang L. C, Jiao P. F, Chen W. X, Sawada T, Lau S. S, Kavanagh K. L, and Kuech T. F. (1987), “Nonalloyed ohmic contacts to n-GaAs by solid-phase epitaxy of Ge,” Journal of Applied Physics, volume 62, page 942.

Martin M, Caliste D, Cipro R, Alcotte R, Moeyaert J, David S, Bassani F, Cerba T, Bogumilowicz, Sanchez E, Ye Z, Pin J. B, Baron T, and Pochet P. (2016), “Toward the III–V/Si co-integration by controlling the biatomic steps on hydrogenated Si(001),” Applied Physics Letter, volume 109, page 253103-1.

Maassdorf A, Hoffmann M, and Weyers M. (2010), “Growth and characterization of heavily selenium doped GaAs using MOVPE,” Journal of Crystal Growth, volume 315, page 57-60.

Matthews J. W. (1975), “Defects associated with the accommodation of misfit between crystals,” Journal of Vacuum Science and Technology, volume 12, numero 1, page 126.

McLean A. B, and Williams R. H. (1988), “METAL d-LEVEL INDUCED MID-GAP FERMİ LEVEL PINNING ON GaAs(1 1 0),” Solid State Communications, volume 65, numero 11, page 1415 – 1418.

McQuaid S. A, and Newman R. C. (1992), “Evidence for donor- gallium vacancy pairs in silicon doped GaAs grown by molecular beam epitaxy at low temperatures,” Applied Physics Letters, volume 61, page 3008.

Mead C. A, and Splitzer W. G. (1963), “FERMİ LEVEL POSITION AT SEMICONDUCTOR SURFACES,” Physical Review Letters, volume 10, numero 11, page 471.

Mead C. A, and Splitzer W. G. (1964), “Fermi Level Position at Metal-Semiconductor Interfaces,” Physical Review, volume 134, numero 3A, page A713.

Mehdi I, Reddy U. K, Oh J, East J. R, and Haddad G. I. (1989), “Nonalloyed and alloyed low- resistance ohmic contacts with good morphology for GaAs using a graded InGaAs cap layer,” Journal of Applied Physics, volume 65, page 867.

Messmer C, and Biello J. C. (1981), “The surface energy of Si, GaAs, and GaP,” Journal of Applied Physics, volume 52, numero 7, page 4623-4629.

Mönch W. (1990), “On the physics of metal-semiconductor interfaces,” Reports on Progress in Physics, volume 53, page 221 - 278.

Muto S, Takeda S, Hirata M, Fujii K, and Ibe K. (1992), “Structure of planar aggregates of Si in heavily si-doped gaas,” Philosophical Magazine A, volume 66, page 257-268.

Myburg G, Auret F. D, Meyer W. E, Louw C. W, and Van Staden M. J. (1998), "Summary of Schottky barrier height data on epitaxially grown n- and p-GaAs," Thin Solid Films, volume 325, page. 181, 1998.

Naceur H. B, Mzoughi T, Moussa I, Rebey A, and El Jani B. (2010), “Properties of InAs grown on misoriented GaAs substrates by atmospheric pressure metal–organic vapor phase epitaxy,” Nuclear Instruments and Methods in Physics Research B, volume 268, page 236 – 240.

Naceur H. Ben, Moussa I, Tottereau O, Rebey A, El Jani B. (2009), “Heteroepitaxial growth of thin InAs layers on GaAs(10 0) misoriented substrates: A structural and morphological comparison,” Physica E, volume 41, page 1779 – 1783.

Najmi S. B. (2008), “OMVPE Growth and characterization of carbon doped InAs”, Simon Fraser University.

Németh I, Kunert B, Stolz W, and Volz K. (2008), “Heteroepitaxy of GaP on Si: Correlation of morphology, anti-phase-domain structure and MOVPE growth conditions,” Journal of Crystal Growth, volume 310, page 1595-1601.

Nittono T, Ito H, Nakajima O, and Ishibashi T. (1988), “Non-Alloyed Ohmic ontacts to n-GaAs Using Compositionnaly Graded In_xGa_{1-x}As Layers,” Japanese Journal of Applied Physics, volume 27, numero 9, page 1718-1722.

Noguchi M, Hirakawa K, and Ikoma T. (1991), “In rinsic Electron Accumulation Layers on Reconstructed Clean InAs((100) Surfaces,” Physical Review Letters, volume 66, numero 17, page 2243.

Northrup J. E, and Zhang S. B. (1993), “Dopant and defect energetics: Si in GaAs,” Physical review B, volume 47, page 6791.

Nozawa K, and Horikoshi Y. (1991), “Low Threading Dislocation Density GaAs on Si(100) with InGaAs/GaAs Strained-Layer Superlattice Grown by Migration-Enhanced Epitaxy,” Japanese Journal of Applied Physics, volume 30, page L668 – L671.

Olson J. M, Al-Jassim M. M, Kibbler A, and Jones K. M. (1986), “MOCVD growth and characterization of GaP on Si, ” Journal of Crystal Growth, volume 77 numero 1-3, page 515-523.

Olsson L. Ö, Andersson C. B. M, Hakansson M. C, Kanski J, Ilver L, and Karlsson U. O, (1996), “Charge Accumulation at InAs Surfaces,” *Physical Review Letters*, volume 76, numero 19, page 3626.

Orzali T, Vert A, O’Brian B, Herman J. L, Vivekanand S, Papa Rao S. S, Oktyabrsky S. R. (2016), “Epitaxial growth of GaSb and InAs fins on 300 mm Si (001) by aspect ratio trapping,” *Journal of Applied Physics*, volume 120, page 085308.

Padovani F. A, and Stratton R. (1966), “Field and Thermionic-Field Emission in SchottkyBarriers,” *Solid State Electronics*, volume 9, page 695.

Papanicolaou N. A, Anderson G. W, Iliadis A. A, and Christou A. (1993), “Lattice mismatched InGaAs on silicon photodetectors grown by molecular beam epitaxy,” *Journal of Electronic Materials*, volume 22, page 201-206.

Parsons J, and Krajenbrink F. G. (1984), “TIN DOPING OF MOVPE GROWN GALLIUM ARSENIDE USING TETRAETHYLTIN”, *Journal of Crystal Growth*, volume 68, page 60 – 64.

Pashley M. D, Haberern, K. W, Feenstra R. M, and Kirchner P. D, (1993), “Different Fermi-level pinning behaviour on n- and p-type GaAs(001),” *Physical Review B*, volume 48, numero 7, page 4612.

Patkar M. P, Chin T. P, Woodall J. M, Lundstrom M. S, and Melloch M. R. (1995), “Very low resistance nonalloyed ohmic contacts using low- temperature molecular beam epitaxy of GaAs,” *Applied Physics Letters*, volume 66, page 1412.

Patkar M. P, Chin T. P, Woodall J. M, Lundstrom M. S, and Melloch M. R. (1995), “Very low resistance nonalloyed ohmic contacts using low- temperature molecular beam epitaxy of GaAs,” *Applied Physics Letters*, volume 66, page 1412.

Pauling L. (1960), “The nature of Chemical Bonds,” *Cornell University Press*, volume 572.

Pehlke E, and Tersoff J. (1991), “Phase diagram of vicinal Si(001) surfaces,” *Physical Review Letters*, volume 67, page 1290.

Philippe T, De Geuser F, Duguay S, Lefebvre W, Cojocar-Mirédin O, Da Costa G, and Blavette D. (2009), “Clustering and nearest neighbour distances in atom-probe tomography,” *Ultramicroscopy*, volume 109, page 1304 – 1309.

Piper L. F. J, Veal T. D, Lowe M. J, and McConville C. F. (2006), “Electron depletion at InAs free surfaces: Doping-induced acceptorlike gap states,” *Physical review B*, volume 73, page 195321.

Poon T. W, Yip S, Ho P. S, and Abraham F. F. (1990), “Equilibrium structures of Si(100) stepped surfaces,” *Physical Review Letters*, volume 65, page 2161.

Prasad K. (1994), “A common metallization scheme for ohmic contacts to n-type and p-type GaAs: the Al-Ni-Sn system,” *Materials Science and Engineering B*, volume 27, page L21 – L23.

Rauer C.(2014), “Collage de Silicium et D ’Oxyde de Silicium : Mécanismes Mis En Jeu.” Université de Grenoble.

Reboredo F. A, Zhang S. B, and Zunger A. (2001), “Hydrogen-induced instability on the flat Si(001) surface via steric repulsion,” *Physical Review B*, volume 63, page 125316.

Ren F, Cho A. Y, Sivco D. L, Pearton S. J, and Abernathy C. R. (1994). “Use of Sn-doped GaAs for non-alloyed ohmic contacts to HEMTs,” *Electronics Letters*, volume 30, numero 11, 912 – 913.

Rhoderick E. H. (1982), “Metal-semiconductor contacts,” *IEEE Proceedings I – Solid-State and Electron Devices*, volume 129. Page 1 – 14.

Sanada T, Wada O. (1980), “Ohmic contacts to p-GaAs with Au/Zn/Au structure,” *Japanese Journal of Applied Physics*, volume 19, numero 8, page L491 – L494.

Schen T.C, Gao G.B, and Morkoç H. (1992), “Recent developments in ohmic contacts for III–V compound semiconductors,” *Journal of Vacuum Science & Technology B*, volume 10, page 2113.

Schmid H, Borg M, Moselund K, Gignac L, Breslin CM, Bruley J, Cutaia D, and Riel H.(2015), “Template-Assisted Selective Epitaxy of III–V Nanoscale Devices for Co-Planar Heterogeneous Integration with Si.” *Applied Physics Letters*, volume 106, page 233101.

Schokley W, Goetzberger A, and Scarlett R. M. (1964), “Research and investigation of inverse epitaxial UHF power transistors”, Report numero AFAL-TDR-64-207.

Schroder D. K. (2006), “Semiconductor Material and Device Characterization,” Wiley-IEEE Press, 3ème edition, chapitre 3.

Schubert PJ, and Neudeck GW.(1990), “Confined Lateral Selective Epitaxial Growth of Silicon for Device\ fabrication.” *IEEE Electron Device Letters*, volume 11, page 181 – 183.

Schuppler S, Adler D. L, Pfeiffer L. N, West K. W, Chaban E. E, and Citrin P. H, (1995), “Identifying and quantifying point defects in semiconductors using x-ray-absorption spectroscopy: Si-doped GaAs,” *Physical Review B*, volume 51, page 10527.

Scorzoni A, and Finetti M. (1988), “Metal/semiconductor contact resistivity and its determination from contact resistance measurements” *Materials Science Reports*, volume 3, page 79-137.

Shimazu M, Kamon K, Kimura K, Mashita M, Mihara M, and Ishii M. (1987), “SILICON DOPING USING DISILANE IN LOW-PRESSURE OMVPE OF GaAs,” *Journal of Crystal Growth*, volume 83, page 327 – 333.

Shiraishi Y, Furuhashi N, and Okamoto A. (1994), “Influence of metal/n-InAs/interlayer/n- GaAs structure on nonalloyed ohmic contact Resistance,” *Journal of Applied Physics*, volume 76, page 5099.

Singiseti U, Witsey M. A, Zimmerman J. D, Thibeault B. J, Rodwell M. J. W, Gossard A. C, and Bank S. R. (2008), “Ultralow resistance in situ Ohmic contacts to InGaAs/InP,” Applied Physics Letters, volume 93, page 183502.

Smedfords K. (2014), “Ohmic Contacts for High Temperature Integrated Circuits in Silicon Carbid,” Royal Institute of Technology Stockholm.

Smith R. S, Gasner P. M, and Ennen H. (1982). “Selenium doping of molecular beam epitaxial GaAs using SnSe₂,” Journal of Applied Physics, volume 53, page 9210.

Stall R. A, Wood C. E. C, Board K, Dandekar N, Eastman L. F, and Devlin J. (1981), “A study of Ge/GaAs interfaces grown by molecular beam epitaxy,” Journal of Applied Physics, volume 52, page 4062.

Stockman S. A, Höfler G. E, Baillargeon J. N, Hsieh K. C, Cheng K. Y, and Stillman G. E. (1992), “Characterization of heavily carbon-doped GaAs grown by metalorganic chemical vapor deposition and metalorganic molecular beam epitaxy,” Journal of Applied Physics, volume 73, page 981 – 987.

Su Y. K, Chang C. Y, Wu T. S, and Chou Y. C. (1984), “CHARACTERIZATION OF p-GaAs BY LOW PRESSURE MOCVD USING DEZ AS DOPANT,” Journal of Crystal Growth, volume 67, page 472 – 476.

Su Y. K, Chou C, and Chang C. Y. (1985), “INVESTIGATION OF Se-DOPED GaAs EPILAYERS GROWN BY LOW-PRESSURE METAL-ORGANIC CHEMICAL VAPOR DEPOSITION,” Journal of Physics and Chemistry of Solids, volume 47, page 105 – 108.

Szerling A, Karbownik P, Laszcz A, Kosiel K, and Bugajski M. (2008), “Low-resistance p-type ohmic contacts for high-power InGaAs/GaAs-980 nm CW semiconductor lasers,” Vacuum, volume 82, page 977 – 981.

Sze S. M. (1998), “Modern semiconductor device physics,” Wiley - Interscience, Chichester.

Sze S. M, and Irvin J. C. (1968), “RESISTIVITY, MOBILITY AND IMPURITY LEVELS IN GaAs, Ge, AND Si AT 300°K,” Solid-State Electronics, volume 11, page 599 – 602.

Tachikawa M, Mori H, Sugo M, and Itoh Y. (1993), “Continuous GaAs Film Growth on Epitaxial Si Surface in Initial Stage of GaAs/Si Heteroepitaxy,” Japanese Journal of Applied Physics, volume 32, page L1252 – L 1255.

Takagi S, and Takenaka M. (2017), “III-V/Ge MOSFETs and TFETs for Ultra-Low Power Logic LSIs,” VLSI Technology, Systems and Application (VLSI-TSA), 2017 International Symposium.

Takagi Y, Yonezu H, Kawai T, Hayashida K, Samonji K, Ohshima N, and Pak K. (1995), “Suppression of threading dislocation generation in GaAs-on-Si with strained short-period superlattices,” Journal of Crystal growth, volume 150 page 677-680.

Tang M, Chen S, Wu J, Jiang Q, Doroga, V. G. Benamara M, Mazur Y. I, Salamo G. J, Seeds A, and Liu H. (2014), “1.3- μm InAs/GaAs quantum-dot lasers monolithically grown on Si substrates using InAlAs/GaAs dislocation filter layers” Optic Express, volume 22, page 11528.

Tang X, Lochs H. G. M, Hageman P. R, De Croon M. H. J. M, and Giling L. J. (1989), “Si-DOPING OF MOCVD GaAs: CLOSER ANALYSIS OF THE INCORPORATION PROCES,” Journal of Crystal Growth, volume 98, page 827-837.

Thuvander M, Andren H. O, Stiller K, and Hu. H. Q. (1998), “A statistical method to detect ordering and phase separation by APFIM,” Ultramicroscopy, volume 73, page 279 – 285.

Ting S. M and Fitzgerald E. A. (2000), “Metal-organic chemical vapor deposition of single domain GaAs on Ge/Ge[sub x]/Si[sub 1-x]/Si and Ge substrates,” Journal of Applied Physics, volume 87, numero 5, page 2618.

Tsuji T, Yonezu H, and Ohshima N, (2004), “Selective epitaxial growth of GaAs on Si with strained short-period superlattices by molecular beam epitaxy under atomic hydrogen irradiation, “Journal of Vacuum Science & Technology. B, Microelectronics and Nanometer Structures” volume 22, numero 3, page 1428.

Uen WY, Li ZY, Huang YC, Chen MC, Yang TN, Lan SM, Wu CH, Hong HF, and Chi GC.(2006). “Heteroepitaxial Growth of GaAs on Si by MOVPE Using a-GaAs/a-Si Double-Buffer Layers.” Journal of Crystal Growth 295 (2).

Venkatasubramanian R, Patel K, and Ghandi S.K. (1989), “COMPENSATION MECHANISMS IN n -GaAs DOPED WITH SILICON,” Journal of Crystal Growth, volume 94, page 34 – 40.

Volz K, Beyer A, Witte W, Ohlmann, Németh I, Kunert B, and Stolz W. (2011), “GaP-nucleation on exact Si (001) substrates for III/V device integration,” Journal of Crystal Growth, volume 315, numero 1, page 37-47.

Wang G, Loo, Simoen E, Souriau L, Caymax M, Heyns M. M, and Blanpain B. (2009), “A model of threading dislocation density in strain-relaxed Ge and GaAs epitaxial films on Si (100),” Applied Physics Letter, volume 94, numero 10, page 102115.

Weldon M. K. (2016), “The Future X Network: A Bell Labs Perspective”. s.l. : CRC Press, 2016.

Woodall J. M, Freeouf J. L, Petit G. D, Jackson T, and Kirchner P. (1981), “Ohmic contacts to n-GaAs using graded band gap layers of $\text{Ga}_{1-x}\text{In}_x\text{As}$ grown by molecular beam epitaxy,” Journal of Vacuum Technology and Science, volume 19, numero 3, page 626-627.

Woodall J. M, Pettit G. D, Jackson T. N, and Lanza C. (1983), “Fermi-Level Pinning by Misfit Dislocations at GaAs Interfaces,” volume 51, numero 19, page 1783.

Wright S. L, Marks R. F, Tiwari S, Jackson T. N, and Baratte H. (1986), “In situ contacts to GaAs based on InAs,” Applied Physics Letters, volume 49, page 1545.

Yamaguchi M. (1991), “Dislocation density reduction in heteroepitaxial III-V compound films on Si substrates for optical devices,” Journal of Material Research, volume 6, numero 2, page 384.

Yamaguchi M, Sugo M, and Itoh Y. (1989), “Misfit stress dependence of dislocation density reduction in GaAs films on Si substrates grown by strained-layer superlattices,” Applied Physics Letter, volume 54, numero 25, page 2568.

Yanagihara M, and Tamura A. (1996), “Ni/Ti/Pt ohmic contacts to pGaAs for the heterojunction bipolar transistor process,” Electronic Letters, volume 32, numero 13, page 1238 – 1239.

Yang V. K, Groenert M, Leitz C. W, Pitera A. J, Currie M. T, and Fitzgerald E. A. (2003), “Crack formation in GaAs heteroepitaxial films on Si and SiGe virtual substrates,” Journal of Applied Physics, volume 93, numero 7, page 3859.

Yeo Y.-C, King T.-J and Hu C. (2002), "Metal-dielectric band alignment and its implications for metal gate complementary metal-oxide-semiconductor technology," Journal of Applied Physics, volume 92, page 7266.

Yuan H, Chua S. J, Miao Z, Dong J, and Wang Y. (2004), “Growth and structural properties of thick InAs films on GaAs with low-pressure metalorganic vapor phase epitaxy,” Journal of Crystal Growth, volume 273, page 63-67.

Yu H.-W, Wang T.-M, Nguyen H.-Q, Wong Y.-Y, and Tu Y.-Y. (2014), “Direct growth of a 40 nm InAs thin film on a GaAs/Ge heterostructure by metalorganic chemical vapor deposition,” Journal of Vacuum Science & Technology B, volume 32, page 050601-1.

Zhu D, McAleese C, McLaughlin K. K, Häberlen M, Salcianu C. O, Thrush E. J, Kappers M. J, Phillips W. A, Lane P, Wallis D. J, Martin, T, Astles M, Thomas S, Pakes A, Heuken M, and Humphreys C. J. (2009), “GaN-based LEDs grown on 6-inch diameter Si (111) substrates by MOVPE,” Proceedings of SPIE, volume 7231, page 723118.

Zhong L, Hojo A, Matsushita Y, Aiba Y, Hayashi K, Takeda R, Shirai H, Saito H, Matsushita J, and Yoshikawa J. (1996), “Evidence of spontaneous formation of steps on silicon (100),” Physical Review B, volume 54, numero 4, page R2304 – R 2307.

Titre de la thèse : Epitaxie en phase vapeur aux organométalliques de semiconducteurs III-As sur substrat silicium et formation de contacts ohmiques pour les applications photoniques et RF sur silicium.

Résumé thèse : Avec l'avènement de l'internet des objets, la diversification des moyens de communication et l'augmentation de la puissance de calcul des processeurs, les besoins en termes d'échange de données n'ont cessé d'augmenter. Ces technologies nécessitent de combiner notamment sur un circuit intégré des fonctions optiques et RF réalisées à partir de matériaux III-V avec des fonctions logiques en silicium. Cependant en pré requis à la réalisation de ces dispositifs, il faut obtenir des couches de III-V sur des substrats de silicium avec une bonne qualité structurale et savoir former des contacts de type n et p avec une faible résistivité. L'objectif de cette thèse est d'intégrer sur silicium du GaAs car ce matériau est couramment employé dans la fabrication d'émetteurs et de récepteurs pour les communications sans fils ainsi que dans la conception de LEDs et de lasers. Dans cette optique, ces travaux de thèse proposent donc d'étudier la croissance de GaAs sur des substrats de silicium de 300 mm par épitaxie en phase vapeur aux organométalliques et la formation de contacts n et p avec une faible résistivité sur ce même GaAs. En premier lieu, des études seront menées pour pouvoir s'affranchir des défauts générés durant la croissance du GaAs sur silicium (parois d'antiphase et dislocations émergentes). Par la suite, des caractérisations structurales (diffraction par rayons X, FIB STEM), morphologiques (AFM), électriques (effet hall) et optiques (photoluminescence) permettront de rendre compte de la qualité du matériau et de l'impact de ces défauts. Enfin, l'évolution des propriétés (optiques et de transport) du GaAs ainsi que la formation de contacts de type n et p avec une faible résistivité sera abordée.

Mots clefs : Hétéroépitaxie, Semiconducteurs III-V, Silicium, Arséniures, Parois d'antiphase, dislocations émergentes, Dopage, Résistivité de contact, MOCVD.

Title : Metalorganic vapour phase epitaxy of III-As semiconductors on silicon substrate and formation of ohmic contacts for photonic and radiofrequency applications on silicon.

Abstract : With the emergence of Internet of Things (IoT), diversification of communication means and rise of processors' computational power, the requirements in data exchange never stopped rising. These technologies need to combine on integrated circuits, optical and RF purposes fabricated from III-V compounds with silicon logical functions. However, as preliminary for the achievement of such devices, III-V semiconductors with good crystal quality have to be obtained on silicon substrates and formation of n & p type contacts with low resistivity is required. The purpose of this thesis is to integrate GaAs on silicon because this semiconductor is frequently used for the fabrication of emitters and receptors for wireless communication as well as in LEDs and lasers' conception. With this in mind, this PhD work focuses on the growth of GaAs on 300 mm silicon substrates by metalorganic chemical vapour deposition and the formation of n & p type contacts with low contact resistivity on this GaAs. Firstly, efforts will put on the removal of the crystalline defects being the most prohibitive for the use of such materials: antiphase boundaries and threading dislocations. Then, structural (X-ray diffraction, FIB STEM), morphological (AFM), electrical (Hall Effect) and optical (photoluminescence) characterizations will highlight the quality of the epitaxial films. Finally, the evolution of GaAs properties (optical and transport) and the formation of n & p-type contacts with low resistivity will be discussed.

Keywords : Heteroepitaxy, III-V semiconductors, Silicon, Arsenides, Antiphase boundaries, Doping, Contact resistivity, MOCVD.