



HAL
open science

Modélisation comportementale de drivers de ligne de transmission pour des besoins d'intégrité du signal et de compatibilité électromagnétique

Cherif El Valid Diouf

► **To cite this version:**

Cherif El Valid Diouf. Modélisation comportementale de drivers de ligne de transmission pour des besoins d'intégrité du signal et de compatibilité électromagnétique. Electronique. Université de Bretagne occidentale - Brest, 2014. Français. NNT : 2014BRES0040 . tel-01916664

HAL Id: tel-01916664

<https://theses.hal.science/tel-01916664>

Submitted on 8 Nov 2018

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



THÈSE / UNIVERSITÉ DE BRETAGNE OCCIDENTALE

sous le sceau de l'Université européenne de Bretagne

pour obtenir le titre de

DOCTEUR DE L'UNIVERSITÉ DE BRETAGNE OCCIDENTALE

Mention : STIC

École Doctorale Sicma

présentée par

Cherif El Valid Diouf

LabSticc/ Université de Bretagne
Occidentale

Modélisation comportementale de drivers de ligne de transmission pour des besoins d'intégrité du signal et de compatibilité électromagnétique

Thèse soutenue le 11 JUIN 2014

devant le jury composé de :

M. AZOU Stéphane

Professeur des Universités, ENIB - Brest / Président du jury

M. FAVIER Gérard

Professeur des Universités, Université de Nice - Sophia-Antipolis /
Rapporteur

M. REINEIX Alain

Directeur de recherche CNRS, Université de Limoges - Limoges /
Rapporteur

M. STIEVANO Igor

Professeur Associé Ecole Polytechnique de Turin - Turin (Italie) /
Encadrant

M. TANGUY Noël

Professeur des Universités, Université de Bretagne Occidentale -
Brest / Directeur de thèse

M. TELESCU Mihai

Maître de Conférences, Université de Bretagne Occidentale -
Brest / Encadrant

Remerciements

Ce travail a été réalisé au laboratoire des sciences techniques de l'information, de la communication et de la connaissance (Lab-STICC UMR CNRS) à l'Université de Bretagne Occidentale (UBO).

Tout d'abord, j'adresse mes plus vifs remerciements et ma profonde reconnaissance à mon directeur de thèse Monsieur Noël TANGUY, Professeur à l'Université de Bretagne Occidentale (UBO) à Brest pour son encadrement, ses conseils et sa patience. J'adresse également mes remerciements à Monsieur Flavio CANAVERO, Professeur à l'Ecole Polytechnique de Turin (Italie) pour son co-directorat, et pour m'avoir accueilli dans son laboratoire à Turin.

Je remercie bien chaleureusement Monsieur Mihai TELESCU, Maître de conférences à l'UBO et Monsieur Igor STIEVANO, Professeur associé à l'Ecole Polytechnique de Turin d'avoir co-encadré ce travail de thèse mais aussi pour leurs conseils, orientations et soutien qui m'ont permis de réaliser ce travail dans les meilleures conditions.

J'adresse mes sincères remerciements à Monsieur Stéphane AZOU, Professeur à l'Ecole Nationale d'Ingénieurs de Brest (ENIB), qui m'a fait l'honneur d'accepter la présidence du jury de thèse. Je voudrais encore remercier Monsieur Gérard FAVIER, Professeur des universités à l'Université de Nice - Sophia-Antipolis et Monsieur Alain REINEIX, Directeur de recherche CNRS à l'Université de Limoges pour l'honneur qu'ils m'ont fait en acceptant d'être rapporteurs de ce travail de thèse.

Je ne saurais oublier les autres membres du laboratoire, enseignants, secrétaires, techniciens doctorants et ex-doctorants qui, à divers titres et dans diverses circonstances m'ont apporté leur aide et leur soutien, et grâce auxquels l'ambiance a toujours été amicale et agréable.

Table des matières :

Introduction générale.....1

Chapitre I : Les buffers dans les circuits intégrés

Introduction.....	5
A. Technologie des circuits intégrés : toujours plus de miniaturisation	6
A.I Les SOC.....	8
A.II Les SIP.....	9
A.III Les SOP.....	9
B. La problématique des interconnexions : massification des interconnexions	9
B.I Les lignes de transmission	10
B.II Les buffers	11
B.II.1 Exemples élémentaires et autres caractéristiques	11
B.II.2 Principe général de fonctionnement	13
C. Modélisation des interconnexions.....	15
C.I Modélisation des lignes de transmission.....	16
C.II Modélisation des buffers.....	17
C.II.1 Les modèles transistors.....	17
C.II.2 IBIS.....	18
C.II.2.a Présentation du modèle IBIS	19
C.II.2.b Limites du standard IBIS	22
C.II.2.c IBIS-AMI.....	23
C.II.3 M π log.....	23
C.II.4 Autres techniques.....	24
C.III Objectifs	24
Conclusion	25

Chapitre II : : Modélisation comportementale des systèmes non linéaires

Introduction.....	29
A. Rappels sur la modélisation comportementale des systèmes linéaires	29
A.I Représentation entrée-sortie	30
A.II Identification non paramétrique	31
A.III Identification par fonctions d'approximation : cas des filtres de Laguerre	32
A.IV Représentation d'état.....	34
B. Généralités sur la modélisation des systèmes non linéaires.....	35
B.I Tables de correspondance	36
B.II Modèles de Wiener et de Hammerstein	37
B.III Les modèles régressifs non linéaires	38
B.IV Réseaux de neurones	39
C. Séries polynomiales de Volterra-Laguerre	40

C.I Séries SISO de Volterra et de Volterra-Laguerre.....	41
C.I.1 Séries SISO de Volterra.....	41
C.I.1.a Exemple d'un modèle théorique d'ordre 2.....	42
C.I.1.b Propriété de symétries des noyaux de Volterra.....	43
C.I.2 Les séries SISO de Volterra-Laguerre.....	45
C.I.3 Réduction de complexité des séries de Volterra et de Volterra-Laguerre SISO.....	47
C.I.3.a Cas des séries de Volterra SISO.....	47
C.I.3.b Cas des séries de Volterra-Laguerre SISO.....	49
C.II Séries MISO de Volterra et de Volterra-Laguerre.....	50
C.II.1 Réduction de complexité des séries MISO de Volterra et de Volterra-Laguerre.....	53
C.II.1.a Cas des séries de Volterra MISO.....	53
C.II.1.b Cas des séries de Volterra-Laguerre MISO.....	54
C.III Séries polynomiales simplifiées.....	56
C.III.1 Séries diagonales dérivées de Volterra [MOR06].....	56
C.III.1.a Séries polynomiales à mémoire.....	56
C.III.1.b Séries à mémoire polynomiale.....	57
C.III.1.c Séries polynomiales de Laguerre.....	58
C.III.2 Séries de Volterra MISO sans noyaux composés.....	59
D. Identification des séries de Volterra et Volterra-Laguerre.....	60
D.I Identification des séries de Volterra.....	60
D.II Contraintes de type égalité sur les séries de Volterra-Laguerre [DIO12b].....	61
D.II.1.a Définitions.....	62
D.II.1.b Introduction des multiplicateurs de Lagrange et contraintes de type égalité.....	63
D.II.1.c Application.....	65
D.III Implémentation SPICE des séries de Volterra-Laguerre.....	70
D.III.1 Banc de filtres continus.....	71
D.III.2 Produits entre convolutions, somme générale, modèle final.....	74
Conclusion.....	75

Chapitre III : Modélisation des buffers de ligne de transmission

Introduction.....	79
A. Résumé de la problématique.....	79
B. Caractérisation des buffers.....	82
B.I Caractérisation statique des buffers.....	82
B.I.1 Caractérisation statique du port de sortie.....	83
B.I.2 Caractéristique entrée-sortie statique.....	84
B.II Caractérisation dynamique des buffers.....	84
B.II.1 Caractérisation dynamique du port de sortie et charge variable.....	86
B.III Le driver synthétique.....	88
C. Les différentes structures de modèles comportementaux étudiées.....	92
C.I Modélisation globale.....	92
C.I.1 Présentation.....	92

C.I.2 Subdivision (du modèle global) suivant le niveau en entrée	97
C.II Modélisation découplée	101
C.II.1 Modélisation du buffer à vide	102
C.II.2 Modélisation du buffer en charge	106
C.II.2.a a. Modèle global découplé	106
C.II.2.b b. Modèle de type Thévenin	110
C.II.2.c c. Modèle de type IBIS	111
Bilan et conclusion.....	114

Chapitre IV : Applications

Introduction.....	119
A. Modélisation d'un buffer synthétique concaténé	119
A.I Présentation du système.....	119
A.II Identification et modélisation du système	122
A.II.1 Identification et modélisation de la réponse à vide du driver.....	122
A.II.2 Identification et modélisation du port de sortie par la technique globale découplée et de type Thévenin.....	124
A.III Validation sur charges	124
B. Modélisation d'un répéteur TEXAS INSTRUMENTS SN74ALVCH16973.....	127
B.I Présentation du système	127
B.II Identification et modélisation du système sans boîtier	130
B.II.1 Identification et modélisation de la réponse à vide du driver	131
B.II.2 Identification et modélisation du port de sortie par la technique globale découplée.....	133
B.II.3 Identification et modélisation du port de sortie par l'approche de type de IBIS	134
B.II.4 Identification et modélisation du port de sortie par l'approche de type Thévenin ...	134
B.III Validation sur charges.....	134
B.III.1 Charge résistive de 1 k Ω	135
B.III.2 Ligne de transmission d'impédance caractéristique 50 Ω	138
B.III.3 Ligne de transmission d'impédance caractéristique 75 Ω	140
B.IV Identification et modélisation du système avec boîtier	142
B.IV.1 Identification et modélisation de la réponse à vide du driver	142
B.IV.2 Identification et modélisation du port de sortie par la technique globale découplée et par le modèle de type Thévenin	144
B.IV.3 Validation sur charges.....	145
Conclusion	149

Conclusion générale et perspectives.....153

Bibliographie.....159

Liste de communications167

Introduction générale

Le circuit intégré, introduit au début des années 1970 a, en une quarantaine d'années, connu une croissance exponentielle des performances qui lui sont associées. Cette croissance, a eu un apport non négligeable dans l'évolution des applications de la microélectronique traduites aujourd'hui par la distribution à très grande échelle de produits de hautes technologies. Les smartphones et autres tablettes tactiles en constituent des exemples proches et significatifs. Malgré tout, les hautes densités d'intégration, les fréquences élevées de travail, la miniaturisation, posent des problèmes croissants de conception. On note dans ce sens l'apparition d'effets de bord nocifs au bon fonctionnement de ces circuits.

Plus particulièrement les interconnexions, métallisations supports du partage de l'information numérique, intra ou inter composants intégrés, sont devenues des goulets d'étranglement de l'amélioration des performances des composants intégrés. La tendance à la miniaturisation provoque leur densification et l'apparition d'effets électromagnétiques parasites aux hautes fréquences de travail. Pour limiter la consommation électrique des circuits les tensions d'alimentation sont devenues plus faibles, ce qui augmente la sensibilité des signaux propagés aux bruits et autres perturbations venant de l'alimentation ou des interconnexions adjacentes, notamment en hautes fréquences. De nouveaux modes de fonctionnement sont également apparus tels le sur cadencement, les signaux transmis avec pré-accentuation, l'égalisation, le recouvrement d'horloge.

Il est dès lors primordial, lors des phases de conception et de développement des systèmes électroniques et pour des besoins de compatibilité électromagnétique et d'intégrité du signal, de disposer de modèles précis de ces interconnexions. La simulation temporelle utilisant ces modèles doit alors permettre de prévenir les susceptibles défauts et par suite de réduire les couts de développement des systèmes.

Cette thèse s'inscrit dans le contexte de la modélisation des interconnexions que l'on retrouve à différents niveaux des systèmes électroniques et des circuits intégrés. Plus précisément il faut noter qu'une interconnexion est constituée de deux parties. Une partie linéaire qui est constituée par la ligne de transmission en métal. Une ou plusieurs parties non linéaires, à savoir les buffers et drivers de lignes de transmission, qui sont situées en début et en fin de l'interconnexion. Ces constituants

des systèmes électroniques permettent d'assurer une bonne transmission et une bonne réception de l'information logique véhiculée sous forme électrique.

Les travaux présentés dans ce manuscrit sont axés sur la modélisation comportementale des buffers de ligne transmission. Actuellement, les modèles de buffers sont pour la plupart construits autour du standard IBIS (Input/output Buffer Information Specification), très populaire dans le milieu industriel. IBIS, bien qu'offrant dans de nombreux cas une modélisation satisfaisante des buffers et drivers, présente plusieurs limites. Parmi celles-ci on peut citer une modélisation approximative de la dynamique non linéaire en sortie du système, IBIS s'attachant surtout à la modélisation du port de sortie des buffers dirigé par un signal de commande quelque peu idéalisé.

Les modèles du standard ont une précision très faible en régime de sur-cadencement d'horloge, la réponse du modèle est souvent très incohérente par rapport à la réponse réelle. Le standard ne prend pas non plus en compte les dynamiques parasites pouvant apparaître sur les potentiels d'alimentation etc... L'objet de nos travaux est de proposer des méthodes de modélisation permettant d'outrepasser certaines des limites du standard.

Ce manuscrit est organisé en quatre chapitres. Le chapitre I introduit le contexte de ce travail. Il présente également un état de l'art des méthodes de modélisation comportementale des buffers, qui sont des systèmes présentant de très fortes non linéarités. En chapitre II, nous abordons la modélisation des systèmes non linéaires, plusieurs techniques susceptibles d'être appliquées aux buffers sont présentées. La problématique principale de ces travaux, à savoir la modélisation comportementale de buffers de ligne de transmission, est traitée au chapitre III. Nous y développons plusieurs techniques de modélisation comportementale. En chapitre IV, il s'agit d'appliquer ces techniques sur plusieurs drivers et d'évaluer la qualité des modèles développés. Ce qui nous permet de conclure et de tirer le bilan avant d'ouvrir sur les perspectives de ces travaux de thèse.

Chapitre I

Les buffers dans les circuits intégrés

Introduction

Ces dernières années ont été marquées par une démocratisation des produits de hautes technologies issus de la microélectronique. Ces derniers ont permis au grand public de mieux interagir notamment à travers les réseaux sociaux, de mieux s'informer, de mieux se guider, ou encore de voir le monde sous un autre œil à travers la réalité augmentée. L'époque est celle du tout connecté tout en mobilité.

Ces différentes avancées et cette diversification des usages ont bien entendu été rendues possibles par la synergie de systèmes issus de domaines tels que l'optique, la mécanique, l'électronique, la biomécanique mais également la standardisation des protocoles de communication et les énormes progrès dans la gestion de l'énergie, etc... Cependant un facteur fondamental est la nette amélioration des performances de la base matérielle même de ces applications, le circuit intégré qui a été une des grandes révolutions techniques du 20^{ème} siècle. Ces composants basés sur le silicium et dont le représentant le plus distingué est le microprocesseur constituent le socle des progrès importants réalisés en microélectronique. L'évolution du circuit intégré constitue un des principaux enjeux de cette industrie.

D'un autre point de vue, malgré les énormes progrès réalisés, un facteur important qui limite l'accroissement des performances du circuit intégré se trouve être les interconnexions assurant les liaisons dans ou entre circuits intégrés. Ces interconnexions constituent un goulet d'étranglement de l'amélioration des performances. Les concepteurs de circuits intégrés ont besoin de ce fait dès les premières phases de développement de modèles précis d'interconnexion qui leur permettront de détecter à travers des simulations temporelles et d'anticiper tout défaut éventuel venant perturber le fonctionnement du futur système.

Dans ce premier chapitre nous présentons de manière assez générale l'évolution du circuit intégré avec comme idée principale de souligner la tendance à la miniaturisation. Puis nous abordons la problématique des lignes de transmission et l'impact sur celles-ci des effets parasites issus notamment du couplage entre lignes, de la miniaturisation, des hautes fréquences de travail etc ... Enfin dans cette première partie du chapitre nous présentons les buffers de ligne de transmission.

En deuxième partie du chapitre, il s'agit d'aborder la modélisation des interconnexions, tout

d'abord brièvement la modélisation des lignes de transmission puis celle des buffers et drivers de ligne. Plusieurs techniques sont présentées, en premier le standard actuel de la modélisation comportementale de ligne, à savoir le standard IBIS. Les limites de ce dernier sont aussi dégagées. Avant de conclure ce premier chapitre, les objectifs et cahier des charges des méthodes développées durant ces travaux sont fixés.

A. Technologie des circuits intégrés : toujours plus de miniaturisation

Introduit à la fin des années 50, le circuit intégré est à cette époque un bloc de matériau semi-conducteur où se retrouvent intégrés plusieurs transistors en vue de réaliser diverses fonctions électroniques. Cette constitution est en opposition à celle des circuits discrets, qui eux sont réalisés à partir de composants discrets (résistances, transistors, capacités) reliés par des pistes soudées. Vis-à-vis de ces circuits discrets, le circuit intégré présente un encombrement et un coût de développement réduit ainsi qu'une moindre consommation électrique. Ces avantages et surtout les progrès réalisés en technologie des semi-conducteurs ont permis, en une soixante d'années, une augmentation considérable de la performance des systèmes conçus. On peut à ce titre présenter figure I.1 l'évolution de la puissance de calcul¹² des processeurs INTEL qui représente un des principaux acteurs du domaine.

¹ http://download.intel.com/pressroom/kits/events/moores_law_40th/MLTimeline.pdf

² <http://www.intel.com/content/dam/www/public/us/en/documents/corporate-information/museum-transistors-to-transformations-brochure.pdf>

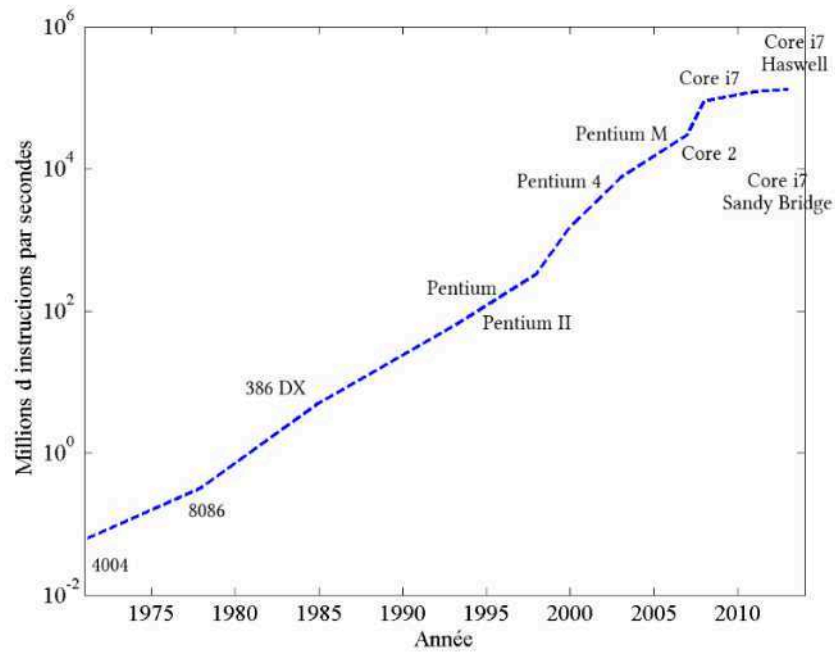


Figure I.1 : Evolution de la puissance de calcul des processeurs Intel

Cette croissance exponentielle s'est réalisée en parallèle avec l'augmentation, reflet de la célèbre loi de Moore, du nombre de transistors intégrés sur substrat de silicium (figure I.2). Aujourd'hui, nous retrouvons des milliards de transistors intégrés sur des puces d'une centaine de mm^2 de surface.

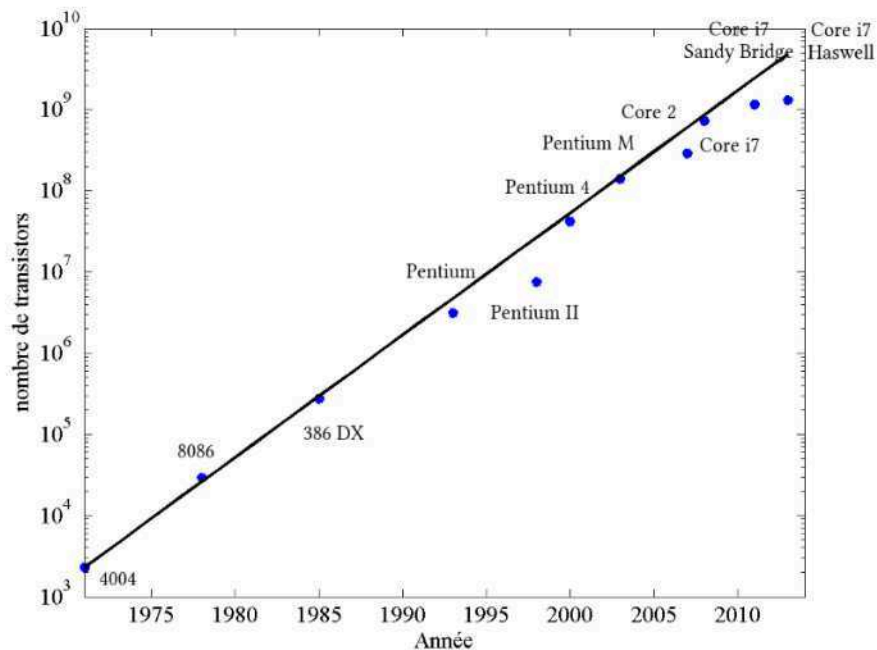


Figure I.2 : Evolution du nombre de transistors

Cette cadence de progrès est toutefois de plus en plus difficile à respecter. En effet l'évolution de la densité d'intégration suivant la loi de Moore a principalement reposé sur la miniaturisation des transistors. Ainsi comme le montre la figure I.3 présentant l'évolution du nœud technologique entre 1971 et 2013, la taille de ces transistors élémentaires sur le substrat de silicium n'a cessé de

décroître.

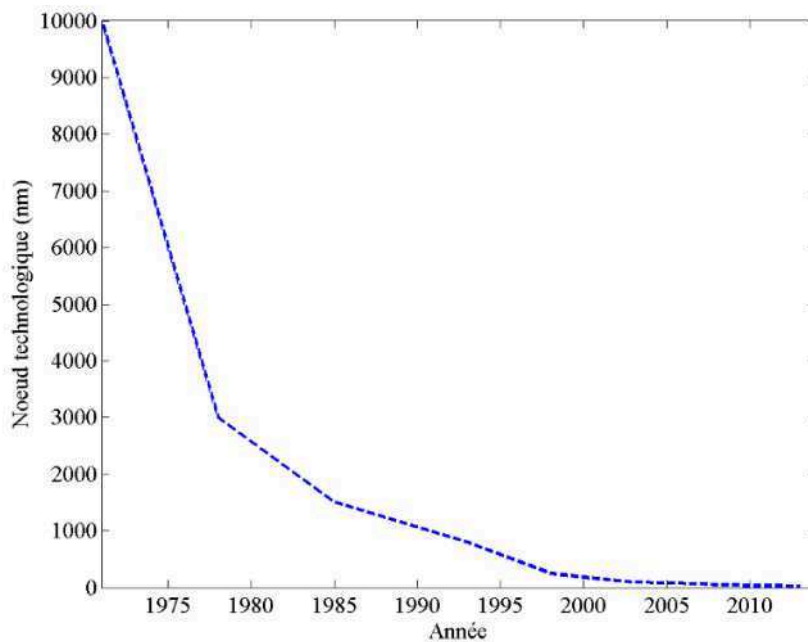


Figure I.3 : Evolution du nœud technologique

Aussi malgré l'introduction de nouvelles structures technologiques (tel que le transistor vertical), et malgré l'amélioration et l'optimisation des procédures de conception et de gravure, nous tendons progressivement vers des limites physiques qui semblent impossibles à dépasser. A titre anecdotique, le nœud de 14 nm a vu son introduction retardée à cause d'un niveau assez élevé de défauts de conception, il sera finalement en production à partir de 2014.

Outre ces progrès en technologie des semi-conducteurs, l'amélioration des performances a également été rendue possible par une optimisation progressive de la topologie du circuit intégré. Ainsi il est passé d'une intégration strictement planaire à, de nos jours, une intégration 3D. Ainsi le SOC (System On Chip : système intégré sur une même puce) a longtemps été la principale topologie avant l'apparition du SIP (System In Package : système intégré en boîtier) et la récente arrivée du SOP (System On Package : système sur boîtier).

A.I Les SOC

Le SOC (System On Chip) est la topologie naturelle du circuit intégré. Pour un procédé lithographique donné, l'ensemble du système est gravé sur une même dalle de silicium. Ainsi on peut retrouver, sur un boîtier SOC, des ASIC (application-specific integrated circuit : circuit intégré à application spécifique), de la mémoire, des fonctions radiofréquences. L'évolution matérielle du SOC s'est surtout réalisée à travers la miniaturisation et donc l'augmentation de la densité des transistors, en parallèle à la réduction des tensions d'alimentation. Une variante du SOC est le MCM (multi-chip module : circuit intégré à plusieurs puces) qui associe plusieurs blocs entre eux à travers

le même substrat.

L'intégration SOC, présente néanmoins des limites intrinsèques à sa constitution. La très haute densité d'intégration rend les systèmes plus susceptibles aux fautes et défauts de conception. D'autre part le passage d'un nœud technologique au suivant peut générer une augmentation significative du coût de production (le passage de 90nm à 65nm a induit une augmentation du coût fabrication de 50% [ITR05]). L'utilisation d'une unique technologie (nœud) de gravure limite l'efficacité des autres cellules, en l'occurrence la partie RF (Radio-Fréquence), le silicium n'étant pas le meilleur matériau pour réaliser des filtres. En sus de cela il peut également se poser un problème d'isolation entre les différentes cellules qui partagent le même bloc de semi-conducteurs.

A.II Les SIP

La principale caractéristique du SIP est l'introduction d'étages, de nœuds technologiques différents, dans la structure du composant. Avec comme avantage une augmentation notable de la densité d'intégration. Cette structure permet par exemple de disposer dans le composant de la mémoire RAM de capacité élevée. La topologie SIP limite également la complexité de la conception, chaque système est conçu séparément avec le nœud technologique le plus approprié. Il y a ainsi une certaine modularité dans la conception, modularité qui peut permettre de réutiliser certains blocs fonctionnels dans d'autres composants intégrés. Un autre avantage de la structure SIP est la réduction du nombre d'interconnexions et ce par l'apparition d'interconnexions verticales. Cette liberté supplémentaire permet surtout de libérer certaines contraintes dans les niveaux inférieurs du réseau d'interconnexions.

A.III Les SOP

Les SOP (System On Package) récemment introduit est en fait un SIP auquel sont intégrés des composants discrets réalisés en technologie couches minces. Il garde donc les avantages du SIP et autorise encore plus de flexibilité dans la conception. Le silicium est utilisé dans l'application la plus appropriée à savoir le transistor et les composants discrets, dans leur application des plus adaptées telles le filtrage ou les communications optiques. Le SOP est encore peu développé.

B. La problématique des interconnexions : massification des interconnexions

Une interconnexion comme son nom l'indique permet de relier un ou plusieurs systèmes intégrés. Elle assure également, à une échelle inférieure les liaisons entre éléments d'un même circuit intégré où ces interconnexions peuvent se décliner sur différents niveaux :

- en interconnexions locales reliant par exemple les transistors d'une même puce technologique,
- en interconnexions intermédiaires, notamment en contexte SIP, assurant les liaisons dans un même bloc fonctionnel,
- et enfin en interconnexions globales reliant les différents blocs fonctionnels.

B.1 Les lignes de transmission

L'arbre d'horloge ou encore le réseau de transport de l'alimentation constituent, à titre d'exemple, deux réseaux classiques d'interconnexion. Les lignes de connexions, généralement en métallisation cuivre, posent des problèmes croissants dans le fonctionnement des circuits intégrés. En effet l'évolution du circuit intégré et de ses performances entraîne une massification et une miniaturisation des interconnexions associée à d'importantes densités de courant. Au delà de ces considérations électriques et énergétiques, autant à l'intérieur d'un circuit intégré qu'à l'extérieur, les interconnexions constituent un goulet d'étranglement des performances des composants et ce par l'apparition d'effets parasites issus des lignes de connexion, perturbant la bonne transmission des signaux. La liste suivante décrit les principaux phénomènes parasites dus aux interconnexions.

- L'intégration d'un plus grand nombre de fonctionnalités (permise par une densité d'intégration croissante) génère un nombre d'interconnexions très élevé. L'effet le plus notable est l'apparition de diaphonies. C'est à dire qu'une ligne de connexion (agresseur) vient perturber le signal véhiculé sur une autre ligne de transmission (victime) à travers un couplage électrique inductif ou capacitif. Le bit transmis peut être ainsi perturbé ce qui peut générer une lecture erronée à la réception.
- Aux fréquences actuelles de travail le délai de propagation des signaux n'est plus négligeable. Ce délai provient des lignes de transmission mais également du temps de commutation des transistors CMOS. Ce retard qui peut générer un problème de synchronisation par exemple sur un arbre d'horloge doit être pris en compte lors de la conception du système.
- Comme autres phénomènes générés par les interconnexions, le signal transmis peut être affecté par des pics de surtension (overshoot ou undershoot) provenant de l'effet inductif de la métallisation.
- L'atténuation, un autre effet perturbateur, est issue de la chute de tension du signal transmis à cause de l'impédance de la ligne de transmission. En parallèle on peut constater une diminution de la tension d'alimentation des circuits intégrés, le rapport signal à bruit s'en retrouve augmenté, d'où un risque accru de tomber dans la zone logique interdite.

- Enfin des pertes par rayonnement électromagnétique peuvent aussi perturber la bonne transmission des bits numériques.

Un aperçu de ces effets peut être constaté en figure I.4.

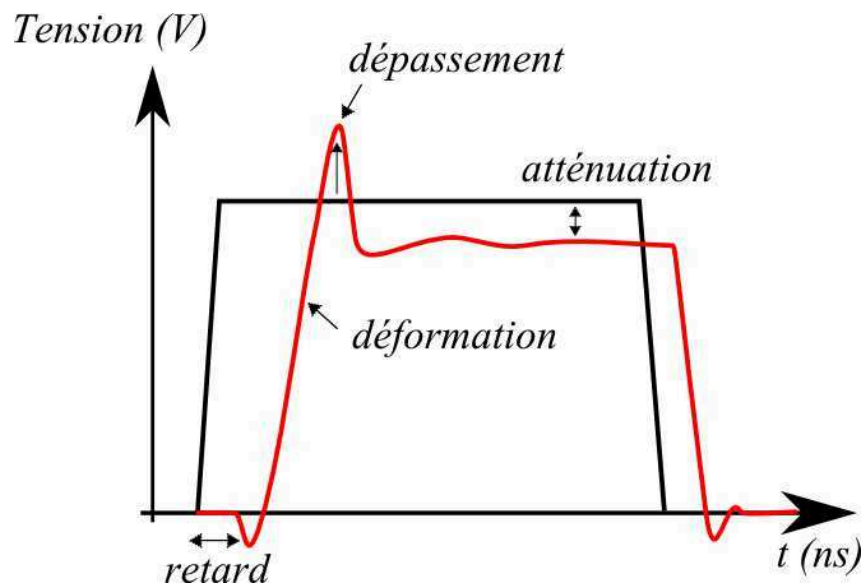


Figure I.4 : Exemple d'un signal numérique idéal (noir), perturbé par une ligne de transmission.

D'un point de vue plus général les interconnexions ne se limitent pas qu'aux métallisations mais intègrent des buffers qui permettent de renforcer, au vu des perturbations que peuvent subir les signaux propagés, l'intégrité et la cohérence de ceux-ci.

B.II Les buffers

Les transferts de bits nécessitent par conséquent l'utilisation de dispositifs, capables de renforcer la fiabilité de la transmission, de fournir la puissance nécessaire pour la propagation du signal, ou encore d'interpréter correctement l'information dégradée reçue en bout de ligne. Ces dispositifs sont connus sous le nom général de buffers. Plus particulièrement s'ils sont spécialisés dans la transmission de données on parlera de drivers de ligne de transmission et s'ils jouent un rôle double de réception et d'émission on parlera de transceivers (récepteur-émetteur).

B.II.1 Exemples élémentaires et autres caractéristiques

Quelques exemples de buffers élémentaires sont présentés dans la figure I.5. On retrouve un buffer inverseur, un buffer non-inverseur classique, ainsi qu'un buffer avec une entrée d'activation (En). Bien entendu la constitution des buffers est généralement plus complexe, il n'est d'ailleurs pas rare de retrouver une constitution à plusieurs étages CMOS en cascade. Dans ce sens on pourra aussi préciser qu'un driver de ligne devant piloter un bus USB ou multiplexer/démultiplexer un bus de données ou d'adresse n'aura pas la même complexité de conception qu'un buffer se situant au niveau d'une interconnexion locale devant piloter une poignée de portes CMOS. Fonctionnellement

ils sont identiques, mais leurs caractéristiques électriques notamment en termes de puissance seront différentes à plus d'un titre.

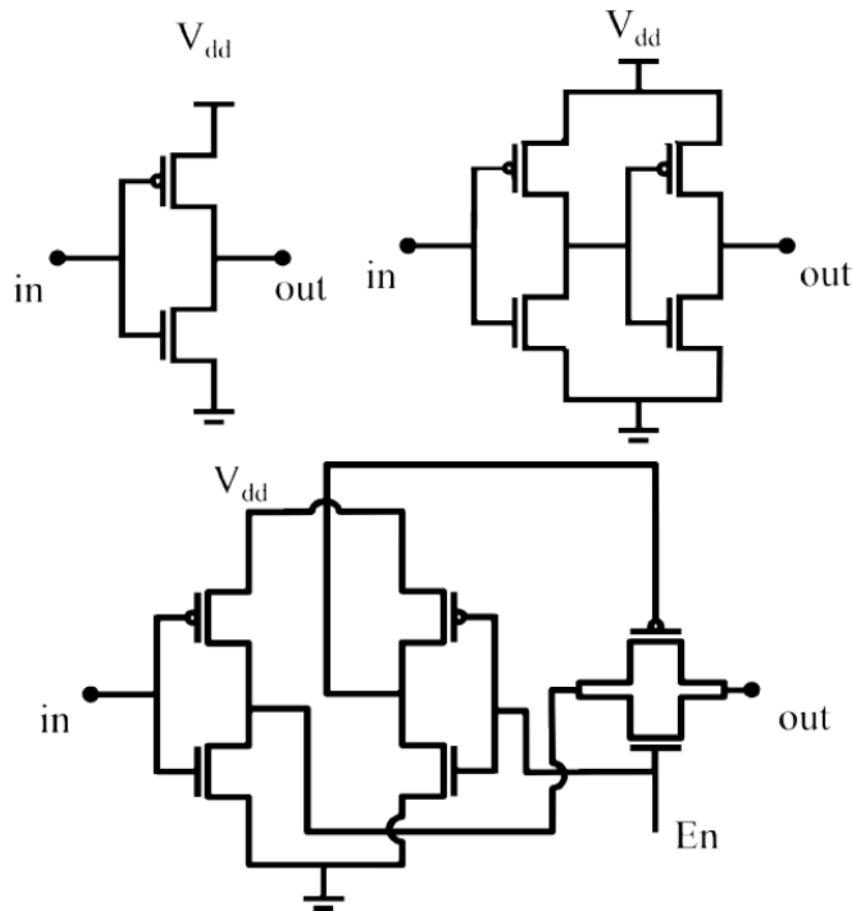


Figure I.5 : Exemples de buffers élémentaires

Dans cette diversité de rôles, d'utilisation et de contexte, certains buffers intègrent des fonctionnalités particulières. On peut ainsi trouver, à l'intérieur de ces systèmes, des circuits électroniques particuliers pour minimiser la variation de paramètres tels la température, ou d'autres pour renforcer l'immunité aux bruits, ou encore pour réduire le bruit de masse survenant notamment lors de la transmission de données sur un bus parallèle.

Aussi on retrouve ces systèmes avec des configurations diverses : inverseur ou non, différentiel ou référencés à la masse, asynchrones ou synchrones, adaptateur CMOS-TTL, multi-rôles pouvant être configurés comme drivers, receveurs ou répéteurs, etc.... Certains buffers effectuent également un conditionnement ou traitement sur les signaux reçus ou transmis, nous pouvons par exemple citer les fonctionnalités suivantes.

- **La pré-accentuation** (figure I.6) consiste à mettre en valeur les transitions « Haut - Bas » ou « Bas - Haut » par des niveaux intermédiaires et temporaires de Haut et de Bas.

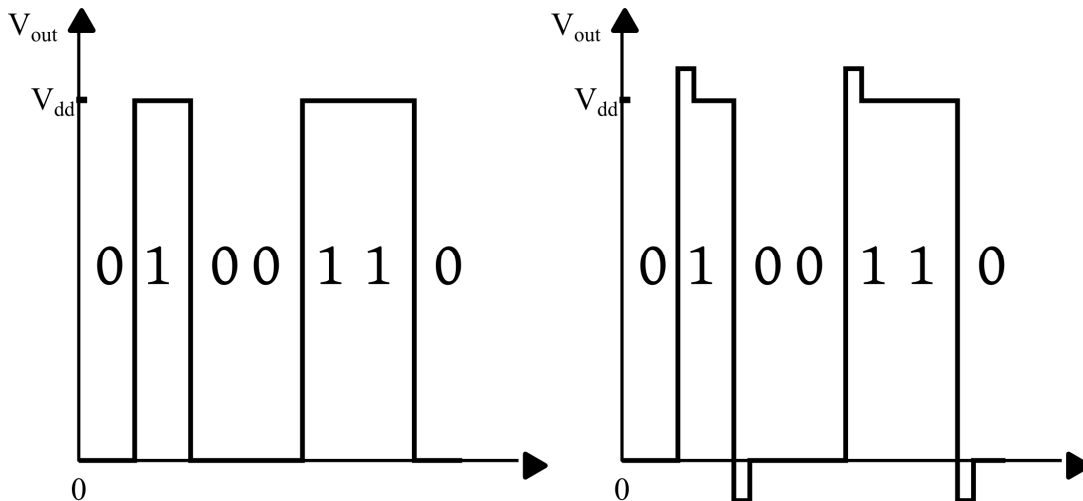


Figure I.6 : Exemple de trame « 0100110 » transmise sans et avec préaccentuation

- **L'égalisation** est plus présente sur les receveurs. Elle consiste à apporter un gain autour de la bande de fréquence utile et ainsi compenser les pertes issues de la ligne de transmission.
- **Le recouvrement** d'horloge qui permet à partir d'une série de bits de régénérer l'horloge qui leur est relative.

B.II.2 Principe général de fonctionnement

D'un point de vue comportemental, un changement d'état logique détecté sur le signal en entrée du système déclenche un changement d'état interne du buffer (schéma en figure I.7) qui, se place dans l'idéal, soit en état haut soit en état bas. Cet état contrôle ensuite le comportement du port de sortie. Ce phénomène de commutation peut être observé à travers la relation statique entrée-sortie à vide (transcaractéristique tension-tension, $v_{in}-v_{out}$ figure I.8). Elle présente généralement l'allure d'une tangente hyperbolique voire d'une fonction seuil.

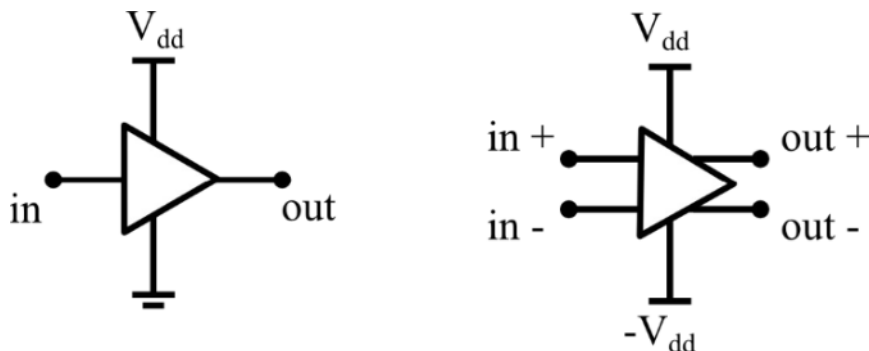


Figure I.7 : Buffers schématisés

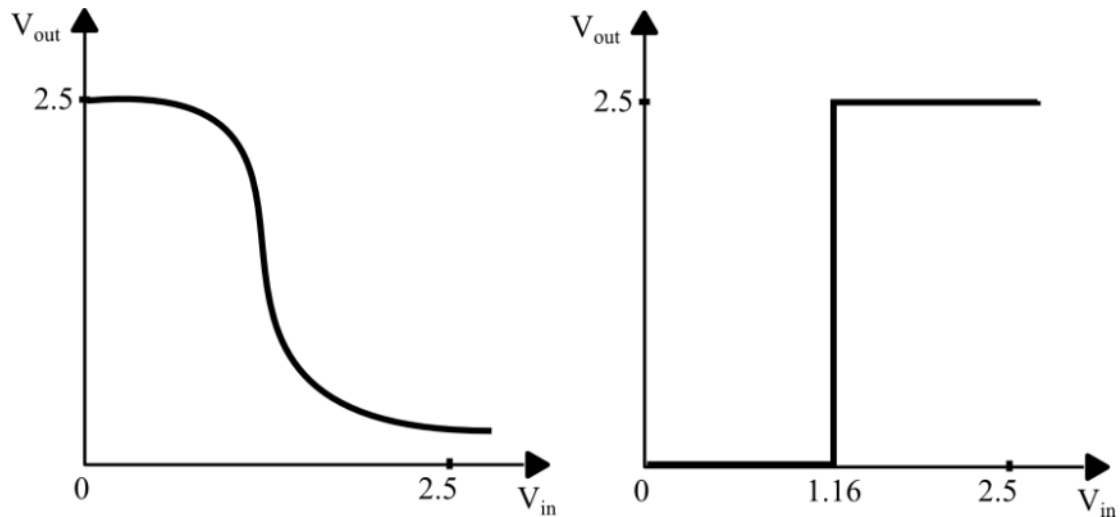


Figure I.8 : Allure de la caractéristique statique entrée-sortie pour un inverseur (à gauche) et celle d'un driver de ligne Texas Instruments³ (à droite)

Cette description, assez générale, ne met pas l'accent sur les phénomènes dynamiques présents au niveau des buffers de ligne de transmission. Le buffer introduit un retard de propagation (entre le port d'entrée et le port de sortie) et divers phénomènes dynamiques non linéaires issus de la structure CMOS ou provenant du boîtier. En figure I.9 est présentée la réponse d'un driver à vide, qui se comporte tel un trigger, ce qui précise de comportement très non linéaire des drivers.

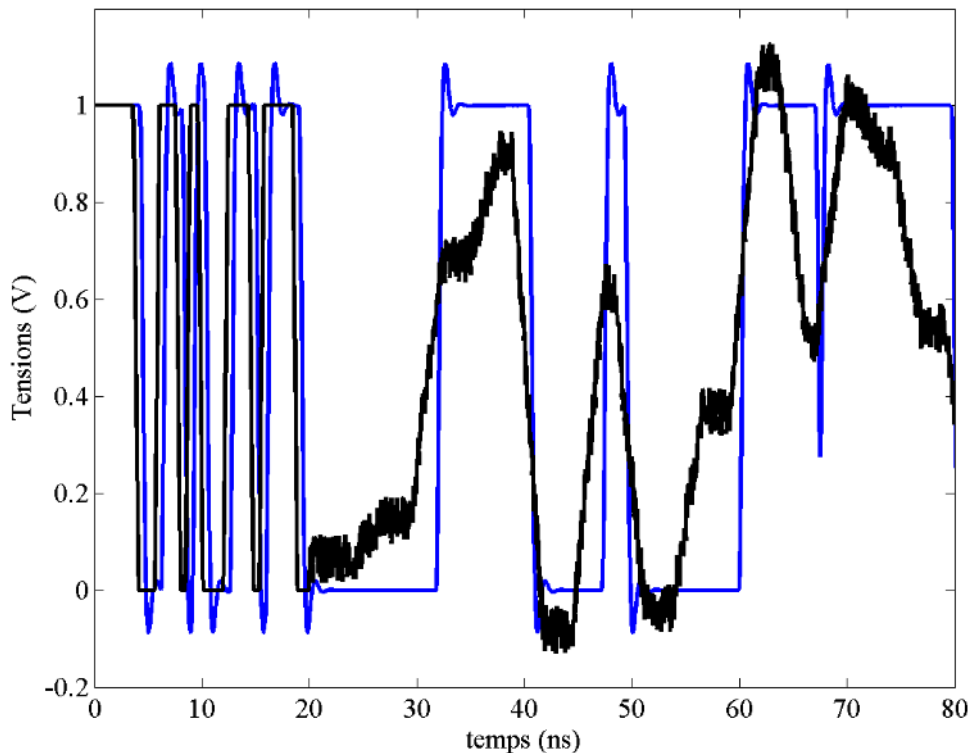


Figure I.9 : Réponse à vide (bleu) d'un driver pour des signaux (noir) numériques suivis de signaux très perturbés.

³ SN74ALVCH16973, <http://www.ti.com/product/sn74alvch16973>

Un autre aspect est lié à son port de sortie. Ainsi suivant l'état interne du système, le port de sortie du système va présenter deux fonctionnements distincts symbolisés par les deux caractéristiques $(i_2 - v_2)$ statiques non linéaires de sortie (figure I.10). Il peut aussi exister un troisième état de fonctionnement l'état haute impédance qui pose moins de problèmes à modéliser puisqu'il correspond à un circuit déconnecté.

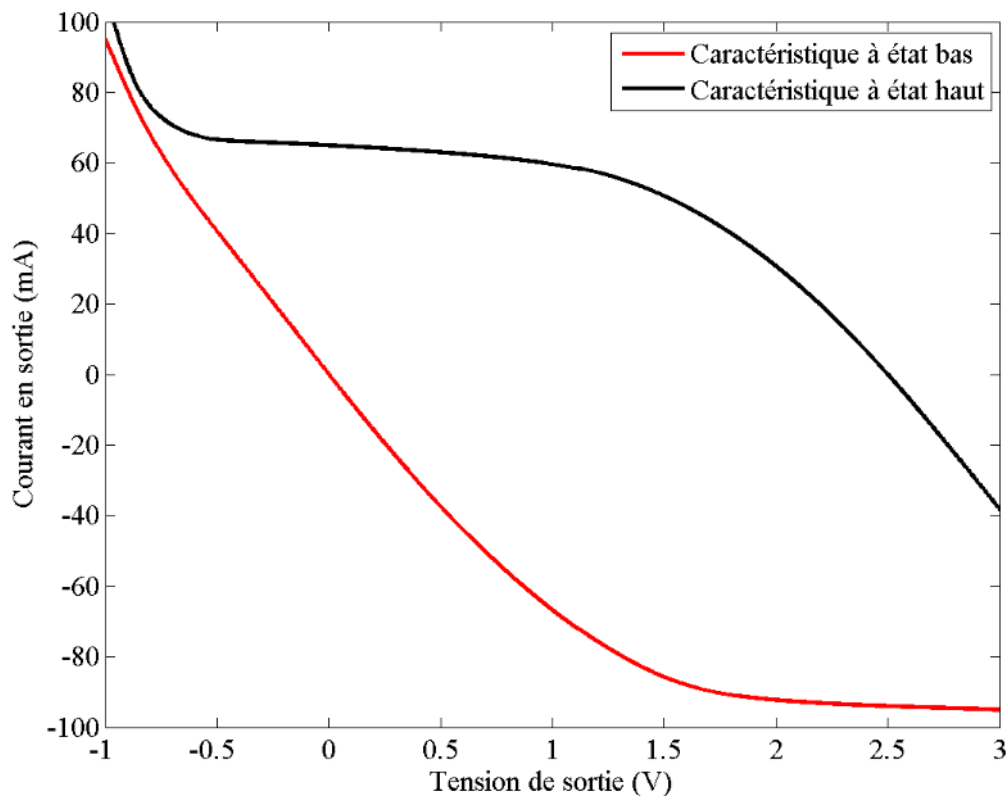


Figure I.10 : Caractéristique de sortie d'un driver Texas Instruments

C. Modélisation des interconnexions

En contexte de miniaturisation des circuits, d'augmentation des fréquences de fonctionnement et de densification de l'intégration, la dégradation des signaux peut aboutir à des incohérences dans le fonctionnement. Les concepteurs ont alors besoin de disposer dès les premières phases de développement de modèles précis des interconnexions. Ces modèles permettent, à travers différentes simulations, de contrôler l'intégrité des signaux propagés, de valider la compatibilité électromagnétique et donc de s'assurer le fonctionnement cohérent du futur système. L'objectif est également d'anticiper et de corriger à moindre coût certains défauts de

conception qui seraient onéreux à gommer lors de phases ultérieures de développement.

Un modèle complet de l'interconnexion intègre dans l'idéal

- la composante linéaire, à savoir la ou les lignes de transmission,
- la composante non linéaire, les différents buffers placés sur la chaîne de liaison.

C.I Modélisation des lignes de transmission

Divers travaux ont abordé la modélisation des lignes de transmission [DOU00] [ACH01] . Une ligne ou un ensemble de lignes de transmission, peut dans l'absolu, et ce dans divers milieux matériels, être caractérisé par les équations électromagnétiques régissant la propagation des ondes. Dans ce sens les caractéristiques fréquentielles de transfert des lignes peuvent être extraites à travers les logiciels de simulation électromagnétique. Ces derniers appliquent des méthodes numériques, discrétisant les équations de propagation pour aboutir à un modèle Full-Wave (modèle électromagnétique 3D) qui prend en compte tous les comportements et particularités de la ligne.

Les modèles Full-Wave (généralement décrits à l'aide des paramètres S) générés ou leurs équivalents simplifiés peuvent par la suite être intégrés dans une chaîne de simulation électronique (type Spice). Ainsi selon les fréquences de fonctionnement, la précision souhaitée, la nature de l'interconnexion, la puissance de calcul, divers modèles de complexité différente peuvent être intégrés :

- Les modèles discrets basés sur une structures RC, RLC, ou RLGC (résistance, capacité, inductance, capacité en cascade).
- Les modèles lignes de transmission constitués de la cascade de plusieurs structures RLGC indépendantes de la fréquence.
- Les modèles lignes de transmission avec plusieurs structures RLGC variables selon la fréquence.
- Les modèles Full-Wave issus de la résolution numérique des équations électromagnétiques caractérisant la propagation des ondes.
- Les modèles mathématiques de ligne de transmission, pouvant être obtenus suivant différentes méthodes avec notamment
 - La méthode vector-fitting qui permet de construire un modèle mathématique rationnel grâce à la réponse fréquentielle obtenue par exemple en Full-Wave [GUS08]. L'approche est intégrée dans les outils commerciaux habituels
 - Les modèles mathématiques issus de bases de fonctions d'approximation orthogonales

telles la base de Laguerre, de Muntz-Laguerre ou encore celle de Kautz [TEL06] [IAS13].

C.II Modélisation des buffers

D'un point de vue modèle et simulation, l'une des représentations les plus simples d'un driver est celle qui décrit son fonctionnement logique, basé sur la table de vérité (Tableau I.1).

Type	entrée	validation	sortie
inverseur	'0'	'X'	'1'
	'1'	'X'	'0'
Non inverseur	'0'	'X'	'0'
	'1'	'X'	'1'
Inverseur avec entrée d'activation	'X'	'1'	'Z'
	'0'	'0'	'1'
	'1'	'0'	'0'

Tableau I.1 : Table de vérité

Ce modèle logique ne prend en compte ni les paramètres temporels ni les paramètres électriques. Il est donc incomplet du point de vue simulation électrique. En fait il n'est réellement utile que dans un cadre de validation fonctionnelle logique. Les modèles logiques peuvent toutefois être améliorés par la prise en compte des paramètres temporels et électriques élémentaires (temps de propagation, niveau de tension ...).

Toutefois pour des problématiques d'intégrité du signal et de compatibilité électromagnétique, des modèles plus élaborés sont nécessaires. Ces représentations, quelque soit la complexité du système, peuvent être classées en deux catégories :

- les modèles transistors,
- les modèles comportementaux.

La représentation transistors est celle qui constitue l'approche naturelle de modélisation des buffers de ligne de transmission.

C.II.1 Les modèles transistors

L'architecture interne d'un buffer repose sur un assemblage de transistors. Il est donc possible, en utilisant les modèles de ces transistors et de ceux des autres composants intégrés à la structure, de construire le modèle électrique global du système. Les modèles basés sur cette approche sont généralement connus sous le nom de modèles transistors. Ce type de modélisation présente plusieurs intérêts. En particulier, le modèle transistor reproduisant exactement la structure

du système référence, il est difficile de faire mieux en termes de précision et de fiabilité.

Cette approche naturelle présente toutefois plusieurs limites. De nos jours la complexité de certains drivers peut aboutir à des modèles lourds nécessitant un temps de simulation important voire disproportionné vis-à-vis de la fonction du système. Une approche alternative dans la modélisation transistors est l'utilisation de langage de description matérielle, comme le VHDL-AMS ou VERILOG-AMS [ZHU11]. Les transistors élémentaires sont alors décrits de manière comportementale, leur complexité est réduite et il est ainsi possible de gagner en temps de simulation. Toutefois on perd en précision, Les transistors étant déjà des composants non linéaires délicats à modéliser, les erreurs de simplification auront tendance à s'additionner et affecter l'exactitude des réponses du modèle.

Toujours vis-à-vis des modèles transistors, la structure interne des buffers doit être connue *a priori*. Ceci n'est pas garanti. En effet les industriels fournissent souvent, pour des raisons liées à la protection de la propriété intellectuelle, des modèles cryptés, masquant donc l'électronique interne. Non seulement ce cryptage ne diminue pas la lourdeur du modèle mais il peut également se poser un problème de portabilité de celui-ci. Le modèle ne réussit à fonctionner qu'avec un logiciel de simulation électronique donné (généralement le logiciel commercial HSPICE).

D'un autre côté, nous avons l'approche comportementale qui vise à mettre en place des modèles alternatifs offrant un compromis entre précision, fiabilité, vitesse de simulation et portabilité. Les modèles comportementaux se contentent de reproduire le fonctionnement électrique du système sans pour autant présenter une analogie structurelle avec le système d'origine. Ces techniques considèrent le buffer comme étant une boîte noire ou une boîte grise. D'un point de vue structurel, le modèle peut reposer sur des tables, des relations mathématiques ou même des structures électroniques simplifiées. La technique comportementale de modélisation de drivers de ligne de transmission la plus employée est le standard IBIS.

C.II.2 IBIS

IBIS⁴ (Input/output Buffer Information Specification) est le standard de modèles de buffer utilisé par l'industrie de la microélectronique. C'est une technique de modélisation comportementale basée sur une structure électronique simplifiée (figure I.11) associée à des tables. Le modèle IBIS d'un buffer se présente sous la forme d'un fichier texte non crypté d'extension .ibs, renfermant les

⁴ <http://www.eda.org/ibis/models>

valeurs de paramètres de la dite structure, les tables et diverses informations relatives au système référence. Ce format assure une certaine facilité d'interprétation, la portabilité du modèle ainsi qu'une rapidité dans la simulation de celui-ci. Le standard, dont la dernière version est IBIS 6.0, est régulièrement mis à jour par le consortium associé afin de compléter et d'affiner ses fonctionnalités et aussi d'intégrer les dernières avancées des buffers de ligne de transmission.

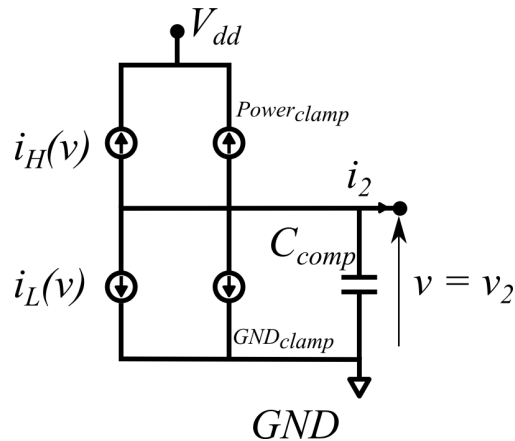


Figure I.11 : Structure électronique du modèle IBIS

C.II.2.a Présentation du modèle IBIS

Le modèle IBIS est un modèle à deux états qui repose sur la structure électronique présentée en figure I.11. Considérons tout d'abord le cas où le signal d'entrée est dans un état logique donné BAS (noté L) ou HAUT (noté H) (figure I.12). Pour cet état fixe donné, le port de sortie du buffer est modélisé par une source de courant contrôlée par la tension de sortie, cette source de courant est notée $i_X(v)$ ($X = L$ ou H). Dans cette équation le standard assimile $i_X(v)$ ($X = L$ ou H) à la caractéristique statique du port de sortie du système référence. Cette caractéristique est intégrée sous forme de table dans le fichier IBIS.

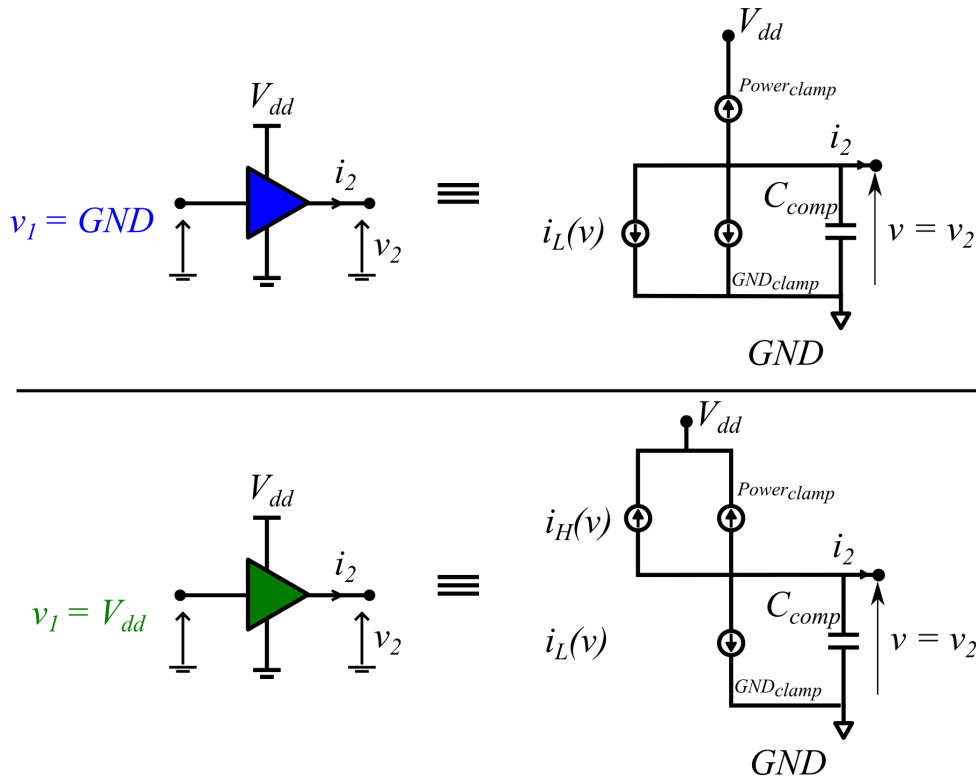


Figure I.12 : Sous-modèles IBIS pour l'état bas et l'état haut.

De là un modèle plus complet du buffer est construit par l'association, à travers un mécanisme de fonction poids, du modèle relatif à l'état haut et du modèle relatif à l'état bas. Cette description peut être mathématiquement formulée par l'équation suivante

$$i(v) = w_L(t)i_L(v) + w_H(t)i_H(v) + C_{comp} \frac{dv}{dt}, \quad (I.C.1)$$

où, $w_L(t)$ et $w_H(t)$ représentent les fonctions poids permettant la commutation entre sous-modèles et $i_L(v)$, $i_H(v)$ représentent les caractéristiques à état fixe, pour l'état bas et l'état haut.

Ainsi pour un état donné, la fonction poids associée au sous-modèle actif vaut « 1 » tandis que la contribution de l'autre sous-modèle est annulée par sa fonction poids qui vaut alors « 0 ». Le comportement dynamique des fonctions poids, passage de « 0 » à « 1 » ou de « 1 » à « 0 » lors de la commutation d'état du buffer est supposé identique pour toutes les transitions du même type et ce quelque soit la charge du buffer. Ces transitions qui sont au nombre de quatre (haut-bas, bas-haut pour chaque fonction poids), sont stockées sous forme de table dans le fichier IBIS. Un exemple de transition est présenté en figure I.13.

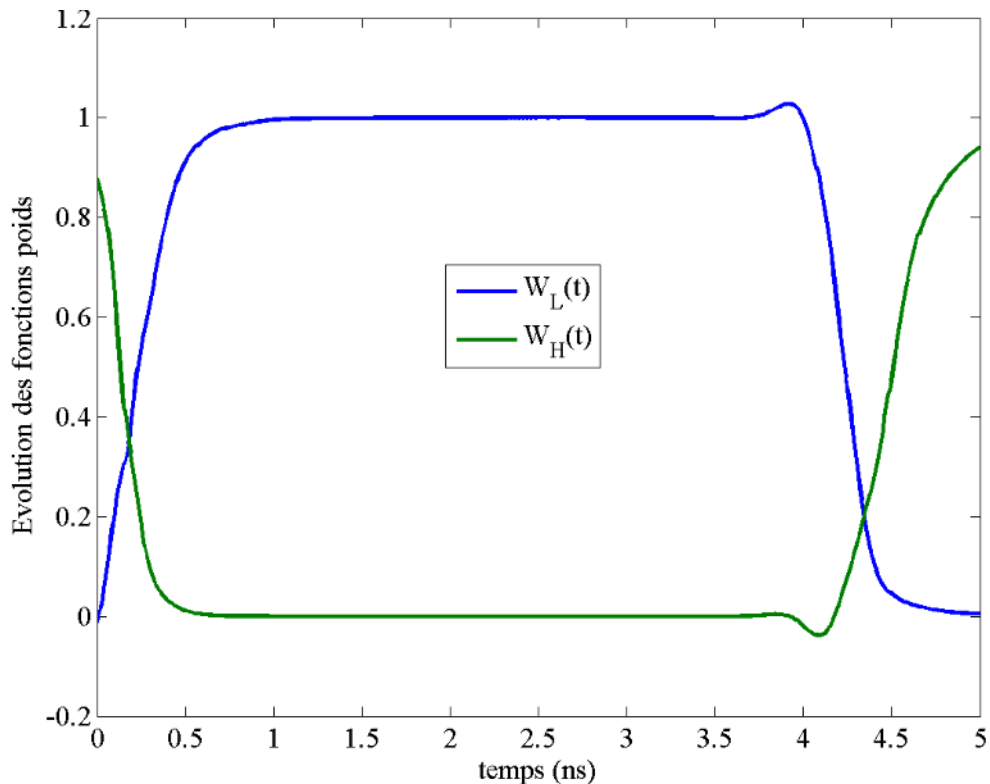


Figure I.13 : Exemple de transition, passage de « 0 » à « 1 » entre $w_H(t)$ et $w_L(t)$.

Les derniers étages du modèle IBIS comprennent les diodes de protection $POWER_{clamp}$ et GND_{clamp} permettant d'éviter les pics de tension, la capacité C_{comp} sensée représenter la dynamique du port de sortie, capacité déterminée à l'aide de simulation fréquentielle ou temporelle sur le port de sortie, enfin le boîtier se modélise sous la forme d'un circuit RLC (R_{pkg} , L_{pkg} , C_{pkg} , figure I.14), mais peut être plus complexe. Les versions les plus récentes d'IBIS offrent la possibilité d'inclure un modèle externe de boîtier.

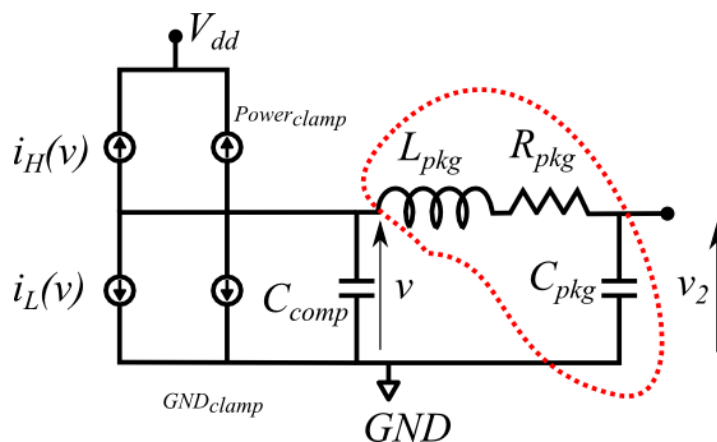


Figure I.14 : Structure électronique d'un modèle IBIS avec inclusion du boîtier.

C.II.2.b Limites du standard IBIS

Toutefois, de par ses hypothèses simplificatrices, le standard IBIS présente plusieurs limites. Il définit une structure *a priori* des drivers et ne tient donc pas compte des spécificités de certains systèmes à modéliser. Parmi ces hypothèses simplificatrices, il y a le fait d'assimiler la dynamique en sortie à celle d'une simple capacité C_{comp} constante. En réalité il faudrait plutôt disposer d'une structure plus complète permettant la modélisation de dynamiques plus complexes et parfois non linéaires. Ce dernier cas est notamment abordé dans [ZHU11] [DGH13a], une capacité non linéaire C_{comp} en lieu et place de la capacité constante C_{comp} étant introduite.

Une autre hypothèse d'IBIS consiste à considérer les comportements statiques et dynamiques en sortie découplés, autrement dit aux caractéristiques statiques non linéaires représentées par des tables se superpose la dynamique linéaire issue de la capacité C_{comp} . D'autre part, la structure à deux états basée sur des fonctions poids instantanées (dépendant directement du dispositif de commutation) donc sans prise en compte des effets temporels limitent la précision du modèle lors des transitions.

Les fluctuations, oscillations et perturbations qui peuvent intervenir sur les potentiels d'alimentation, ne sont pas pris en compte par le standard. Ces perturbations peuvent par exemple résulter des forts appels en courant lors de la commutation simultanée d'une batterie de drivers (comme lors de la transmission de données en parallèle), elles affectent la tension de drain de tous les composants CMOS du circuit. Le modèle IBIS peut certes fonctionner avec différentes valeurs statiques de la tension d'alimentation (plusieurs tables de caractéristiques selon la tension d'alimentation) mais il ne prend pas en compte la dynamique (variations) de ces potentiels (Vdd, Gnd, -Vdd). Ceci a en partie motivé les travaux présentés dans [VAR08]. L'idée est de modéliser l'erreur entre la réponse du vrai driver et celle du modèle IBIS en présence de bruit de commutation simultanée. Ce modèle boîte noire de l'erreur est par la suite associé au modèle IBIS en vue de compenser les éventuelles imprécisions lors des commutations.

Le modèle est également très sensible au type de signal en entrée. En effet le modèle fonctionne de manière optimale qu'avec des formes d'ondes maîtrisées et notamment des signaux numériques possédant des caractéristiques électriques, tensions, temps de montée, temps de descente, figés. C'est d'ailleurs l'origine d'une autre limite du standard qui est le non-support du sur-cadencement. Ce régime de fonctionnement correspond à un régime dans lequel la fréquence du système est augmentée au delà des conditions nominales. Dans ces conditions le modèle IBIS perd beaucoup en

précision. Une autre amélioration ayant pour but de combler ce manque est présentée dans **[DGH13b]** où une modélisation par des filtres linéaires des fonctions poids est proposée.

Enfin le standard ne prend pas en compte les fonctions de certains systèmes, comme la pré-accélération (voir figure I.5), l'égalisation ou encore le clock-recovery (recouvrement d'horloge) qui permet au système de reformer l'information numérique reçue en bout de ligne à partir du signal analogique. Néanmoins ces fonctionnalités ne sont pas présentes sur tous les drivers. Le standard IBIS permet une modélisation simple et satisfaisante, même si elle est parfois limitée, de la plupart des systèmes, ce qui justifie sa popularité et qui maintient l'intérêt qui lui est porté **[YUA11]**, **[MON11]**, **[SCH12]**, **[COM13]**.

C.II.2.c IBIS-AMI

En complément du standard IBIS, diverses techniques ont été développées tel que IBIS-AMI⁵. IBIS-AMI (IBIS Algorithmic Modeling Interface) associe un bloc de traitement de signal numérique à un modèle classique IBIS. Ce bloc codé en C/C++ est fourni sous forme de fichier exécutable compatible Windows ou Linux. Ce format engendre un gain conséquent en temps de simulation. L'industriel peut de plus intégrer au modèle des fonctionnalités propres à ses drivers (pré-accélération, égalisation).

La technique reste malgré tout très ciblée et ne fonctionne pas sur les moteurs SPICE natifs puisque qu'elle nécessite l'utilisation d'un exécutable (fichier binaire) extérieur. Un autre point important est que la chaîne de simulation s'intègre dans un contexte de SerDes l'ensemble émetteur-interconnexion-récepteur. On ne modélise par un buffer mais plutôt, une ou plusieurs interconnexions en parallèle contenant des buffers. D'autre part cette simulation repose sur l'hypothèse suivante : la chaîne (modèle IBIS émetteur-interconnexion-modèle IBIS récepteur) est linéaire. Ainsi sa réponse impulsionnelle convoluée aux signaux de sortie du bloc DSP permet d'obtenir les signaux en bout de chaîne, au niveau du bloc récepteur. Le modèle analogique IBIS étant non linéaire, se baser sur cette hypothèse, qui n'est pas tout à fait vraie, peut générer des imprécisions dans la réponse du modèle.

C.II.3 Mπlog

Mπlog **[STI04]** est une technique de modélisation comportementale développée par la Polytechnique de Turin. L'approche d'IBIS reposant sur un modèle à deux états associés à des fonctions poids est conservée. La nouveauté réside en l'introduction de relations de bases

⁵ <http://www.sisoft.com/elearning/ibis-ami.html>

orthogonales gaussiennes ou radiales dans la modélisation de la relation courant-tension de sortie. Ainsi la dynamique en sortie n'est plus modélisée par la capacité C_{comp} . L'équation (I.C.1) du modèle IBIS est remplacée par l'équation (I.C.2)

$$i[k] = w_L [k] G_L(\theta_1, v) + w_H [k] G_H(\theta_2, v) \quad (\text{I.C.2})$$

La modélisation $M\pi\log$ nécessite l'ajout d'une nouvelle étape lors de l'identification. L'introduction de stimuli d'identification permet à travers des phases d'optimisation linéaire ou non linéaire, de déterminer les paramètres θ_1 et θ_2 des bases orthogonales qui assurent la meilleure modélisation possible. D'autre part, la structure mathématique de $M\pi\log$ permet de prendre en compte des variables supplémentaires comme par exemple la tension d'alimentation, dont l'effet dynamique n'est pas pris en compte par IBIS. Cette structure est ensuite transposée sur les simulateurs de la famille SPICE. Cependant toutes les limites d'IBIS liées au port d'entrée et aux fonctions poids restent présentes, en particulier les imprécisions de modélisation en régime de sur-cadencement.

C.II.4 Autres techniques

Plusieurs autres techniques ont également été proposées. La liste suivante présente quelques unes de celles-ci, envisagées dans la littérature scientifique.

- ⤴ Toujours dans le cadre de modèles mathématiques du port de sortie, une autre technique développée dans [MUT06], utilise des fonctions spline en lieu et place des bases radiales de $M\pi\log$. Elle peut également prendre en compte la pré-accoutumance mais cependant la relation entrée sortie n'est pas modélisée.
- ⤴ Il est également proposé dans [CAO09] et [ROU05] l'utilisation de réseaux de neurones pour construire un modèle général complet et stable du driver, cependant il nécessite une phase d'identification lourde et la complexité paramétrique devient une limite.

C.III Objectifs

Nous nous proposons, à travers ces travaux de thèse, de mettre en place des méthodes de modélisation comportementale de drivers de ligne de transmission référencés à la masse. Cette problématique étant assez large, les travaux sont axés sur trois principaux objectifs. Par ordre de priorité

1. Au niveau du port de sortie, nous avons un comportement dynamique non linéaire. L'approche populaire de modélisation est une approximation quasi-statique de ce port. Ainsi, un modèle statique du port de sortie est construit puis est associé à une capacité linéaire ou non (voir paragraphe C.II.2 sur le standard IBIS). Le problème est notamment abordé dans [STI04], [MUT06], [CAO09], [ZHU11], [DIO12a]. Notre premier objectif est de mettre en

place un modèle non linéaire dynamique de ce port, au delà même de cette approche quasi-statique. Ceci représente la difficulté principale de la modélisation des drivers. Il ne s'agit pas de modéliser une simple relation entrée-sortie mais plutôt de modéliser une impédance ou admittance de sortie non linéaire présentant deux comportements distincts suivant l'état du driver et un comportement particulier lors de la transition entre ces états.

2. En deuxième point, vis-à-vis de la tension d'entrée, l'autre objectif, notamment abordé par **[DGH13b]**, est la prise en compte par les modèles développés du régime de fonctionnement en sur-cadencement, dans ce contexte le modèle IBIS perd beaucoup en précision.
3. Dans cet esprit la prise en compte par les modèles développés des signaux d'entrée non idéalisés comme les signaux numériques classiques sera aussi un objectif fixé.

Enfin les techniques développées, tout en minimisant la difficulté de l'identification, devront permettre d'avoir des modèles de complexité paramétrique limitée et aisément implémentables sous simulateur SPICE et dérivés.

Conclusion

Dans ce premier chapitre, nous avons abordé la problématique de la modélisation et de la simulation des circuits intégrés et plus spécifiquement des interconnexions de ces circuits intégrés. Cela nous a permis d'introduire la modélisation comportementale des buffers de lignes de transmission. Ces derniers permettent de renforcer l'intégrité des signaux numériques transmis et sont indispensables au maintien de la cohérence de l'information numérique transmise.

Ces systèmes électriques sont assez difficiles à modéliser à cause de leur mode et principe de fonctionnement ainsi que de leurs diverses non linéarités. Dans le chapitre suivant, nous abordons la problématique générale de la modélisation comportementale non linéaire. Ainsi plusieurs techniques sont rappelées. Ce qui nous permet par la suite d'aborder les techniques de modélisation comportementale de buffers de ligne de transmission développées au cours de cette thèse.

Chapitre II

*Modélisation
comportementale des
systèmes non linéaires*

Introduction

Dans le premier chapitre ont été abordés les drivers de ligne de transmission ainsi que la problématique liée à leur modélisation comportementale. Plusieurs modèles mathématiques alternatifs au modèle transistor et au standard IBIS ont été présentés. Bien que disposant de certains avantages, ils ont pour la plupart eu peu de postérités, laissant ainsi ouverte la problématique de la modélisation de ces systèmes non linéaires.

Dans cette seconde partie est abordée la modélisation comportementale des systèmes non linéaires. L'objectif est, entre autre, de présenter d'un point de vue système les grandes lignes de cette modélisation à travers plusieurs techniques mathématiques non linéaires. Ce chapitre nous permet de définir certaines méthodes mathématiques qui nous serviront comme socle dans la mise en place de modèles comportementaux de drivers.

Le chapitre est divisé en trois grandes parties. Nous rappelons brièvement les techniques de modélisation des systèmes linéaires notamment par des fonctions d'approximation. Puis nous abordons la modélisation des systèmes non linéaires en présentant diverses représentations, avant d'insister particulièrement sur les modèles polynomiaux de Volterra et sur les travaux que nous avons effectués sur ces séries.

A. Rappels sur la modélisation comportementale des systèmes linéaires

L'étude des systèmes linéaires est un domaine scientifique que l'on pourrait, de nos jours, qualifier de mature. Elle reste toutefois, ne serait-ce que par l'étendue de ses applications, un sujet de recherche actif. Cette théorie regroupe la modélisation et l'identification des systèmes stationnaires mais aussi l'étude de stabilité, de passivité, de robustesse de ces mêmes systèmes ou encore la réduction d'ordre des modèles. Pour rappel, un système linéaire stationnaire, encore appelé systèmes linéaires temporellement invariant (LTI) est un système dont le fonctionnement est régi par une ou plusieurs équations différentielles linéaires, temporelles et à coefficients constants. C'est par exemple le cas de la partie centrale de l'interconnexion, la ligne de transmission (figure II.1).

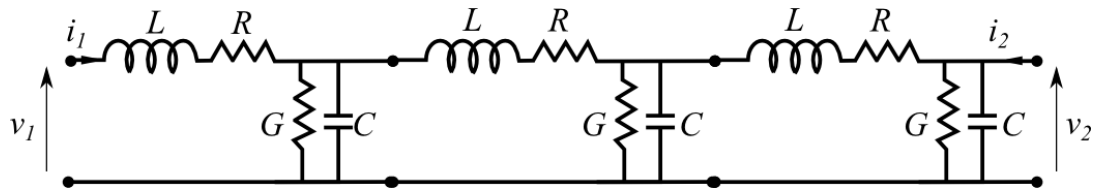


Figure II.1 : Exemple de système LTI, une ligne de transmission

La modélisation comportementale de systèmes LTI SISO (single input, single output) ou MISO/MO (multiple inputs, single output/multiple outputs) consiste à mettre en place à partir de données issues du système réel, des représentations mathématiques linéaires suivant deux principales topologies : la représentation entrée-sortie et la représentation d'état.

A.1 Représentation entrée-sortie

En représentation entrée-sortie, un système LTI SISO (figure II.2) est entièrement caractérisable, en temps continu, par sa réponse impulsionnelle $h(t)$ et par sa fonction de transfert

$$H(s) = \int_0^{\infty} h(t)e^{-st} dt, \text{ transformée de Laplace de } h(t).$$

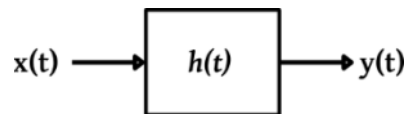


Figure II.2 : Système linéaire SISO continu en représentation entrée-sortie

En considérant un tel système linéaire d'entrée x et de sortie y , $y(t)$ peut être établie par le produit de convolution en temps continu $y(t) = (h * x)(t)$ soit :

$$y(t) = (h * x)(t) = \int_0^t h(u)x(t-u)du. \quad (\text{II.A.1})$$

Le spectre $Y(s)$ de $y(t)$ ($s = j2\pi f$, f la fréquence), peut quant à lui être établi par un produit simple en fréquence suivant l'équation

$$Y(s) = X(s)H(s).$$

Pour des raisons pratiques, nous avons travaillé le plus souvent, en temps discret avec une période d'échantillonnage T_e . Dans ce cadre, un système linéaire stationnaire discret (figure II.3), est caractérisé en temps par sa réponse impulsionnelle discrète $h[k]$ et en fréquence par

$$H(z) = \sum_{k=0}^{\infty} h[k]z^{-k}, \text{ transformée en } z \text{ de } h[k].$$

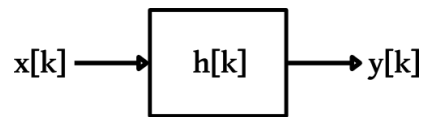


Figure II.3 : Système linéaire SISO discret en représentation entrée-sortie

Par suite, pour un signal discret, $x[k]$ (de spectre $X(z)$, $z = e^{j2\pi f T_e}$) en entrée du système, les réponses $y[k]$ et $Y(z)$, peuvent respectivement être déterminées par la convolution temporelle discrète (entre $h[k]$ et $x[k]$) et par le produit simple en fréquence (entre $H(z)$ et $X(z)$), suivant les équations

$$y[k] = (h * x)[k] = \sum_{k_1=0}^k h[k_1]x[k - k_1] \quad \text{et} \quad Y(z) = X(z)H(z). \quad (\text{II.A.2})$$

D'autre part, on peut préciser que le passage d'une représentation discrète (réponse spectrale $H(z)$) à une représentation continue (réponse spectrale équivalente $\tilde{H}(s)$) peut s'effectuer par transformation conforme en posant $z = \frac{1}{T_e} \frac{s-1}{s+1}$, soit $\tilde{H}(s) = H(z = \frac{1}{T_e} \frac{s-1}{s+1})$.

Enfin, cette représentation SISO est aisément généralisable aux systèmes MISO ou MIMO. Un système LTI, en représentation entrée-sortie, possédant M entrées et N sorties, peut être décrit par $M \times N$ fonctions de transfert suivant l'équation matricielle

$$\begin{pmatrix} Y_1(z) \\ Y_2(z) \\ \dots \\ Y_N(z) \end{pmatrix} = \begin{pmatrix} H_{11}(z) & H_{12}(z) & \dots & H_{1M}(z) \\ H_{21}(z) & H_{22}(z) & \dots & H_{2M}(z) \\ \dots & \dots & \dots & \dots \\ H_{N1}(z) & H_{N2}(z) & \dots & H_{NM}(z) \end{pmatrix} \begin{pmatrix} X_1(z) \\ X_2(z) \\ \dots \\ X_M(z) \end{pmatrix}.$$

La modélisation boîte noire en représentation entrée-sortie de tels systèmes stationnaires revient à identifier les réponses temporelles ou spectrales les caractérisant. Deux principales approches peuvent être relevées :

- une approche stochastique reposant généralement sur une identification en temps,
- une approche déterministe pouvant utiliser des données temporelles ou fréquentielles et reposant sur l'utilisation de fonctions d'approximation.

Les principes de base de ces approches sont précisés dans les paragraphes qui suivent.

A.II Identification non paramétrique

Cette approche non paramétrique consiste le plus souvent à directement identifier les échantillons $h[k]$ de la réponse impulsionnelle à travers l'emploi de techniques d'estimation

paramétrique. Le système peut être modélisé soit par une structure de filtre à réponse impulsionnelle finie (FIR, figure II.4) soit par un filtre à réponse impulsionnelle infinie (IIR). Dans le premier cas le modèle est basé sur l'approximation des N premiers échantillons temporels de la réponse impulsionnelle $h[k]$ notés b_k .

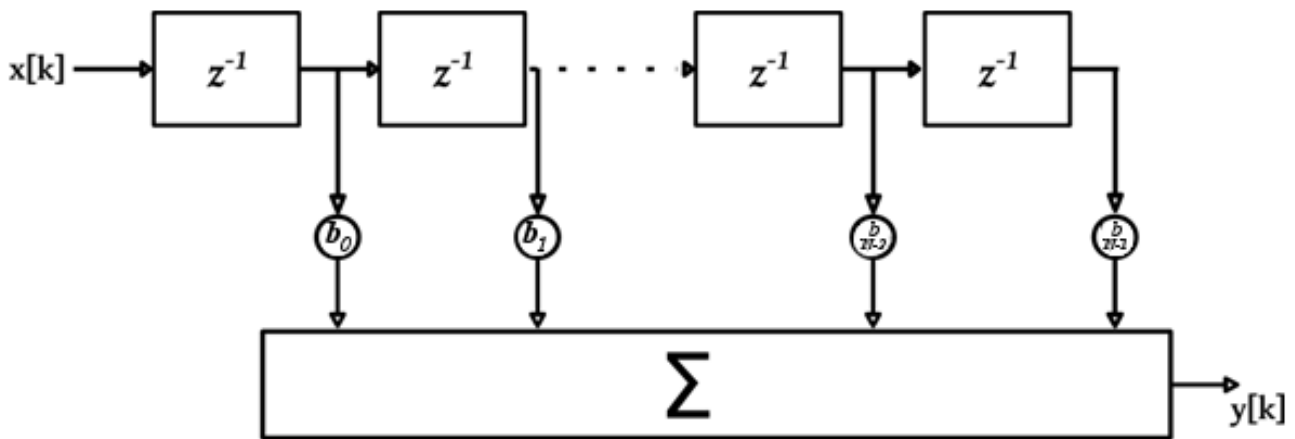


Figure II.4 : Filtre FIR

Sa fonction de transfert s'écrit

$$\tilde{H}(z) = B(z) = \sum_{k=0}^{N-1} b_k z^{-k} . \quad (\text{II.A.3})$$

Dans le deuxième cas, celui d'un filtre à réponse impulsionnelle infinie (IIR), qui est plus courant, $\tilde{H}(z)$ s'écrit, sous la forme d'une fraction de polynômes en z^{-1}

$$\tilde{H}(z) = \frac{B(z)}{A(z)} = \frac{\sum_{k=0}^{N_p-1} b_k z^{-k}}{\sum_{k=0}^{N_q-1} a_k z^{-k}} . \quad (\text{II.A.4})$$

L'identification du modèle consiste à estimer les paramètres b_k (modèle MA) ou (b_k, a_k) (modèle ARMA) suivant les techniques classiques telles les moindres carrés et ses dérivées, le maximum de vraisemblance, la méthode des moments ou d'autres techniques basées sur les filtres de Kalman [LJU87].

A.III Identification par fonctions d'approximation : cas des filtres de Laguerre

Outre cette première approche, l'utilisation de bases de fonctions d'approximation est une technique courante d'identification des systèmes LTI. Les réponses temporelles $h[k]$ (ou spectrales

$H(z)$) sont en fait projetées sur un nombre limité de N fonctions d'approximation $\varphi_n[k]$ généralement issues d'une base orthonormée. Cette orthogonalité n'est toutefois pas obligatoire. La réponse impulsionnelle ou spectrale du système peut ainsi être réécrite sous la forme d'une combinaison linéaire de fonctions $\varphi_n[k]$ (de spectre $\Phi_n(z)$). Nous avons alors

$$\tilde{h}[k] = \sum_{n=0}^{N-1} C_n \varphi_n[k] \quad \text{ou} \quad \tilde{H}(z) = \sum_{n=0}^{N-1} C_n \Phi_n(z).$$

La relation entrée-sortie peut être décrite par la structure présentée figure II.5.

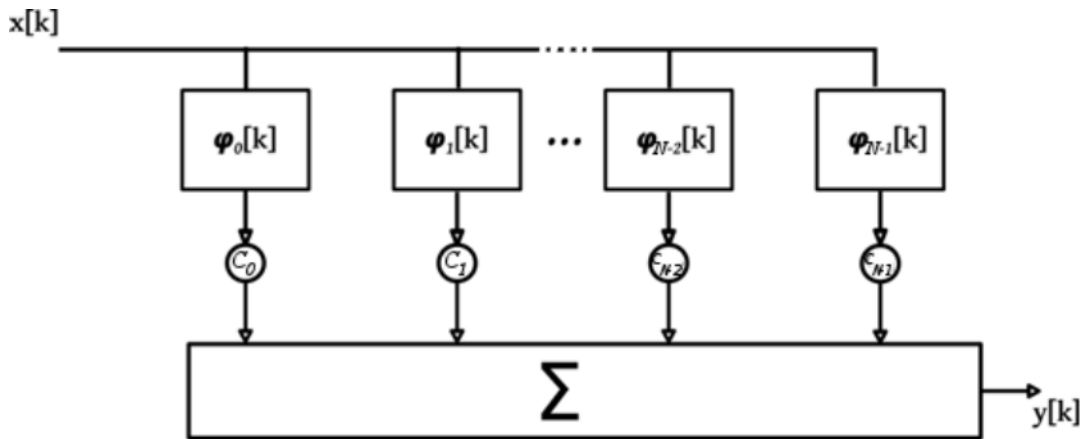


Figure II.5 : Modélisation par fonctions d'approximation

L'identification du système se résume à l'identification des coefficients C_n de la combinaison linéaire. L'un des intérêts principaux de cette expansion est la réduction de la complexité paramétrique nécessaire à la modélisation du système, notamment pour des systèmes possédant un riche comportement fréquentiel (ex. une ligne de transmission). Cette complexité paramétrique ne dépend ainsi que de l'adéquation de la base d'approximation au problème traité.

Parmi les ensembles de fonctions très présents dans la littérature et employés en modélisation de systèmes, on peut citer les bases rationnelles de Kautz et de Laguerre. Présentons le cas de la base de Laguerre qui est une base orthonormée complète dans l_2 . Ces fonctions de Laguerre, qui sont très utilisées dans ce mémoire, sont caractérisées par leur pôle unique a et peuvent être décrites de manière concise par leur transformée en z

$$\Phi_n(z) = Z\{\varphi_n[k]\} = \sqrt{1-a^2} \frac{z}{z-a} \left(\frac{1-az}{z-a} \right)^n. \quad (\text{II.A.5})$$

Le pôle unique a est un réel ($|a| < 1$ pour tout système stable), dont le rôle est celui d'un facteur d'échelle (temporel et fréquentiel). Dans ce sens le choix du pôle influe sur la qualité et l'efficacité de la modélisation. Plusieurs méthodes optimales ou sous-optimales ont été mises en place dans la

détermination du pôle le plus adapté [MAS91], [TAN95], [TAN99]. A noter que pour le choix $a = 0$ un filtre de Laguerre se ramène à un filtre FIR (figure II.4). Vis-à-vis des fonctions de Laguerre, les fonctions de Kautz introduisent plus de flexibilité fréquentielle. En effet cette base est caractérisée non pas par un pôle unique réel mais par deux pôles réels ou complexes conjugués. Ceci engendre toutefois une difficulté supplémentaire dans le choix de ces paramètres [TAN02].

Structurellement parlant les fonctions de Laguerre constituent un banc de filtres (figure II.6). Le premier filtre de Laguerre (pour $n = 0$) correspond à un filtre passe-bas. Le banc de filtres est par la suite complété par des filtres passe-tout d'ordre 1 mis en cascade, la structure est schématisée figure II.6.

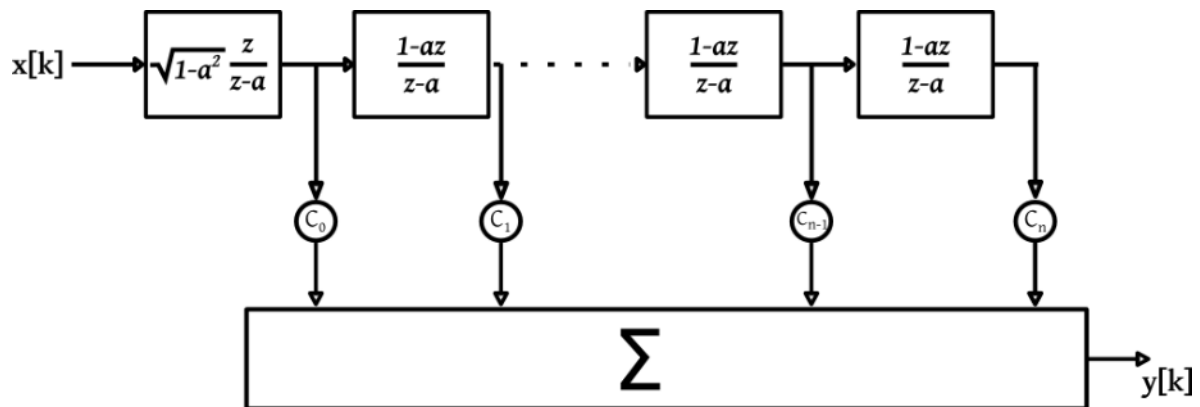


Figure II.6 : Banc de filtres de Laguerre

Un avantage de la projection sur les fonctions de Laguerre et plus généralement sur des bases orthogonales vient de la linéarité de l'équation entrée-sortie vis-à-vis des paramètres inconnus, les coefficients C_n du modèle

$$\tilde{H}(z) = \sum_{n=0}^{N-1} C_n \Phi_n(z).$$

L'identification déterministe des paramètres est ainsi ramenée à un problème d'optimisation linéaire qui consiste le plus souvent en la minimisation de l'erreur quadratique $\|H - \tilde{H}\|$ [HEU05].

A.IV Représentation d'état

La représentation d'état permet de manipuler plus aisément les systèmes à entrées multiples. Elle met moins l'accent sur la relation entrée-sortie et repose sur la notion de vecteur d'état \mathbf{x}_k (ici en discret) (MISO ou MIMO). L'évolution temporelle du système est déterminée grâce à son état

présent \mathbf{x}_k , aux entrées u_k , à la matrice d'état A , de commande B , la matrice d'observation C , la matrice d'action directe D suivant le système d'équations (en temps discret)

$$\begin{cases} \mathbf{x}_{k+1} = A\mathbf{x}_k + Bu_k \\ \mathbf{y}_k = C\mathbf{x}_k + Du_k \end{cases}$$

\mathbf{y}_k , représentant les sorties du système.

La problématique dans l'identification de la représentation d'état, est de déterminer les matrices (A, B, C, D) ainsi que l'ordre (nombre d'états) caractérisant le système. Différentes méthodes stochastiques ont été développées. Les méthodes les plus populaires sont basées sur les sous espaces d'identification [VAN96] [QIN06].

B. Généralités sur la modélisation des systèmes non linéaires

Tout système linéaire, caractérisé par une relation entrée-sortie f , vérifie deux principes fondamentaux : le principe de superposition et celui d'homogénéité. Ils sont respectivement traduits (pour x , x_1 et x_2 des entrées quelconques et l un réel quelconque) par les équations

$$f(x_1 + x_2) = f(x_1) + f(x_2) \quad \text{et} \quad f(l.x) = l.f(x).$$

Cette définition alternative permet de distinguer les systèmes linéaires des systèmes non linéaires. Dans ce sens un système est dit non linéaire s'il ne vérifie pas l'homogénéité ou la superposition. Les systèmes non linéaires peuvent toutefois présenter un comportement localement linéaire et ainsi être étudié à travers les outils de la théorie des systèmes LTI.

Nous nous intéressons par la suite aux systèmes non linéaires stationnaires. Dans ce cadre, on peut préciser deux types de non linéarité, pertinentes pour les systèmes étudiés : les non linéarités en amplitude et les non linéarités en fréquence. Elles ont le plus souvent, au niveau des systèmes dynamiques, des effets combinés sur la relation entrée-sortie. Les drivers par exemple étant des systèmes à saturation et à commutation présentent, au niveau de leur relation entrée-sortie, de très fortes non linéarités de type amplitude, couplées à un retard et des comportements dynamiques. Au niveau de leur port de sortie on retrouve également un comportement non linéaire statique et dynamique.

Les systèmes non linéaires présentent une grande diversité. Ainsi suivant la nature des systèmes, le type et l'ordre de non linéarités, la complexité de l'identification, la stabilité des modèles construits, certaines méthodes de modélisation comportementale seront préférées. Parmi ces techniques de

modélisation nous présentons les tables de correspondance, les modèles de Wiener et Hammerstein, la régression non linéaire ainsi que les polynômes à mémoire.

B.1 Tables de correspondance

Les systèmes non dynamiques sont caractérisés par l'absence d'effets mémoire dans la relation entrée-sortie. En d'autres termes, pour un système SISO à temps discret, la sortie à l'instant k $y[k]$, dépend uniquement des valeurs de l'entrée $x[k]$ au même instant k et non des valeurs de l'entrée aux instants précédents ($x[k-i], i \in \mathbb{N}^*$), ni d'ailleurs des valeurs précédentes en sortie ($y[k-i], i \in \mathbb{N}^*$). Le système peut ainsi être modélisé par une relation instantanée T (non linéaire), soit $y[k] = T(x[k])$ ou plus simplement $y = T(x)$ [CRU12].

Dans certains cas une expression analytique peut être donnée pour T . Néanmoins une alternative plus générale à la représentation par fonction est la table de correspondance (Look-Up-Table). Ces tables de correspondance présentent plusieurs intérêts. Elles sont tout d'abord très simples à identifier. Cette identification consiste tout simplement à extraire la caractéristique statique (équivalente à la caractéristique instantanée en absence de mémoire) du système en parcourant l'intervalle des valeurs en entrées et en associant à chaque entrée, à travers la table, la valeur de sortie correspondante. Un autre avantage certain est que ces tables de correspondance ne nécessitent que peu de ressources de calcul dans la phase de simulation.

Le principe des tables de correspondance peut être étendu aux systèmes à très faible dynamique, la relation entrée-sortie prenant alors en compte quelques échantillons passés de l'entrée ou même de la sortie [MUH00]. A titre d'exemple cette relation, pour un échantillon en mémoire, peut alors conceptuellement s'écrire $y[k] = T(x[k], x[k-1])$. Le modèle équivalent consiste en une table de profondeur mémoire d'un échantillon (figure II.7).

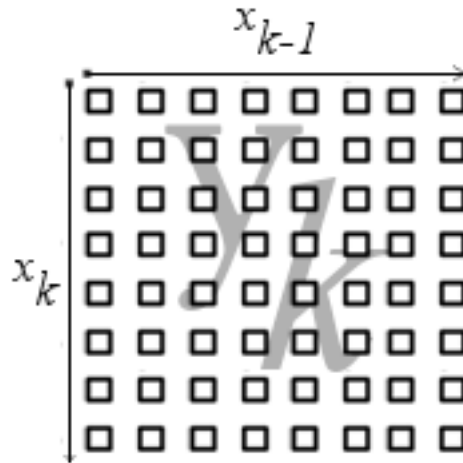


Figure II.7 : Table de profondeur mémoire d'un échantillon

Bien entendu, ce type de modélisation devient peu pratique pour des systèmes à effets mémoire plus marqués, les tables prenant alors des dimensions importantes et les différents éléments de la table peuvent s'avérer complexe à identifier.

B.II Modèles de Wiener et de Hammerstein

Les modèles de Wiener et de Hammerstein représentent deux techniques qui sont couramment utilisés dans la modélisation des systèmes non linéaires à mémoire [BIL78]. Ils reposent sur une structure cascadée, associant un bloc statique (parfois sous forme de table de correspondance) caractérisé par des paramètres η et un bloc dynamique caractérisé par un jeu de paramètres θ . Selon les configurations (figure II.8), on distingue

- Le modèle de Hammerstein : le bloc « statique » précède la composante dynamique linéaire.
- Le modèle de Wiener, au niveau duquel le bloc dynamique précède le bloc statique.
- On distingue également le modèle de Wiener-Hammerstein, cascasant deux systèmes linéaires dynamiques séparés par un bloc intermédiaire statique.

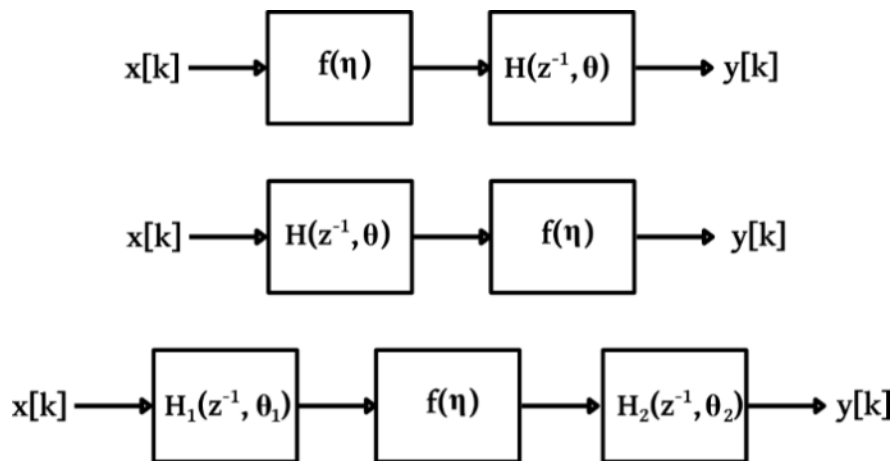


Figure II.8 : Modèle de Hammerstein, de Wiener et de Wiener-Hammerstein

A titre d'exemple, la figure II.9 présente un exemple de driver (de ligne de transmission) synthétique ayant une structure de Wiener-Hammerstein où $g(v_1, v)$ est une fonction statique non linéaire encadrée par des composants linéaires modélisant la dynamique du système.

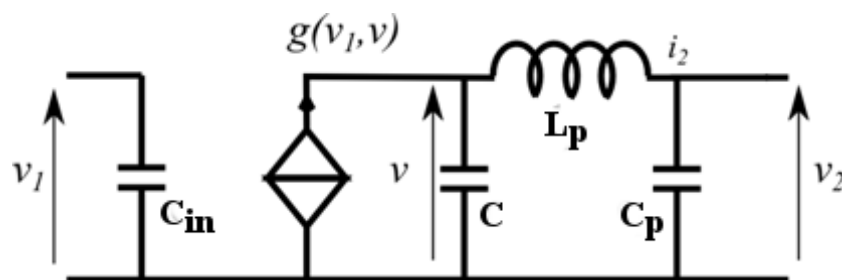


Figure II.9 : Modèle synthétique de driver, $g(v_1, v)$ étant notamment une source statique non linéaire

La problématique d'identification est ici moins dans l'identification séparée des paramètres des blocs statiques et dynamiques que dans l'identification combinée des vecteurs $\boldsymbol{\eta}$ du bloc statique et $\boldsymbol{\theta}$ du bloc dynamique. De nombreux algorithmes et méthodes ont été mis en place, en modélisant le bloc statique par des fonctions d'approximation non dynamiques (polynômes de Tchebychev, fonctions spline, réseaux de neurones ...), là où les blocs linéaires sont identifiés à travers des bases de fonctions d'approximation rationnelles (Laguerre, Kautz). L'identification des coefficients reposent le plus souvent sur la régression ou encore les corrélations croisées [BIL82] [GRE86] [BOU95] [PAW00].

B.III Les modèles régressifs non linéaires

La régression non linéaire [CHE89a] [CHE89b] associe, à travers un mappage non linéaire F , un vecteur de paramètres invariant $\boldsymbol{\theta}$ au vecteur temporel de réalisation $\boldsymbol{\psi}_k$. Le vecteur $\boldsymbol{\psi}_k$

regroupe les variables temporelles (entrée(s), sortie(s) ou tout autre variable temporelle interne). La relation entrée-sortie s'écrit

$$\mathbf{y}_k = F(\boldsymbol{\psi}_k, \boldsymbol{\theta}).$$

Les fonctions de mappage peuvent prendre des formes variées. Parmi les mappages couramment utilisés, on peut citer les séries gaussiennes et sigmoïdes. Ainsi pour les bases gaussiennes nous avons comme développement

$$\mathbf{y}_k = F(\boldsymbol{\psi}_k, \boldsymbol{\theta}) = \sum_{n=0}^{N-1} C_n g_n(\boldsymbol{\psi}_k) = \sum_{n=0}^{N-1} C_n e^{-\frac{|\boldsymbol{\psi}_k - v_n|^2}{2b_n^2}} \quad \text{avec } v_n, b_n, C_n \in \boldsymbol{\theta}.$$

Et pour les bases sigmoïdes

$$\mathbf{y}_k = \sum_{n=0}^{N-1} C_n \tanh(\mathbf{w}_n^T \boldsymbol{\psi}_k) \quad \text{avec } C_n, \mathbf{w}_n \in \boldsymbol{\theta}.$$

On peut également présenter la représentation d'état non linéaire, qui est une généralisation de la représentation d'état linéaire, en employant un mappage non linéaire. Les équations décrivant le système, sont alors

$$\begin{cases} \mathbf{x}_{k+1} = F(\mathbf{x}_k, \mathbf{u}_k, \boldsymbol{\theta}) \\ \mathbf{y}_k = H(\mathbf{x}_k, \mathbf{u}_k, \boldsymbol{\theta}) \end{cases}$$

Une forme particulière de celle-ci est la représentation d'état par partie, associant plusieurs systèmes d'état par un mécanisme de fonctions poids

$$\begin{cases} \mathbf{x}_{k+1} = \sum_{i=1}^M p_i (\mathbf{A}_i \mathbf{x}_k + \mathbf{B}_i \mathbf{u}_k) \\ \mathbf{y}_k = \sum_{i=1}^M p_i (\mathbf{C}_i \mathbf{x}_k + \mathbf{D}_i \mathbf{u}_k) \end{cases}$$

B.IV Réseaux de neurones

Les réseaux artificiels de neurones (figure II.10) représentent une autre technique populaire de modélisation des systèmes non linéaires dynamiques [SIN00]. Ils sont inspirés des neurones biologiques et modélisent la relation entrée-sortie à travers des poids et fonctions d'activation.

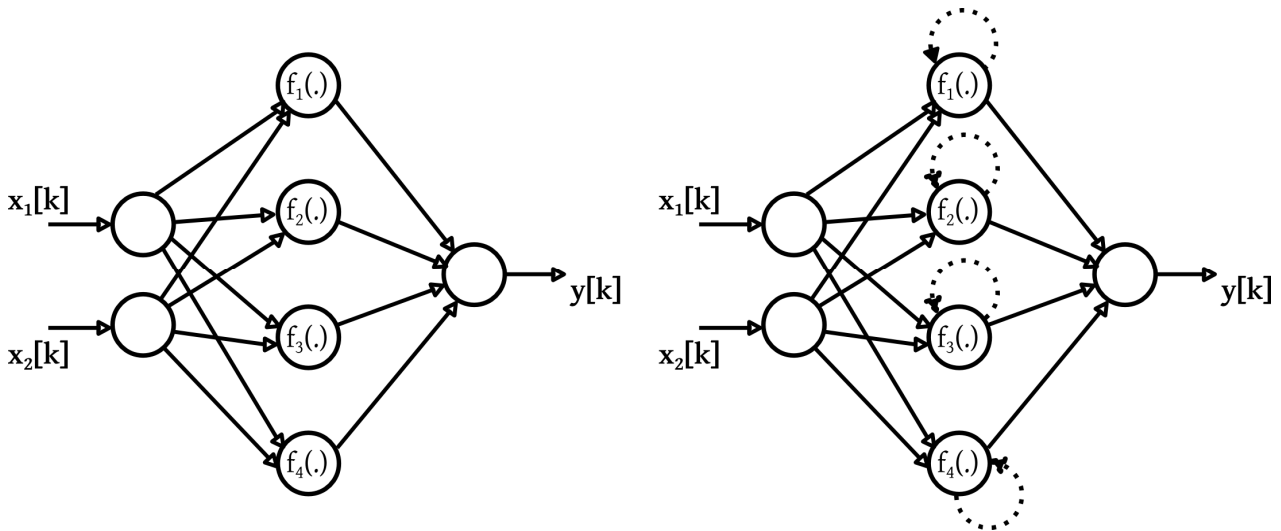


Figure II.10 : Réseau de neurones non récurrents (à gauche) et récurrents (à droite) pour un système à deux entrées, une sortie

Les techniques basées sur l'approche des réseaux de neurones sont très variées. Par exemple la régression non linéaire se retrouve souvent insérée dans le formalisme des réseaux de neurones. Dans ce cadre, les fonctions de mappage jouent le rôle de fonctions d'activation du réseau. A titre d'exemple, on peut aussi citer le cas des réseaux associés à l'approche d'état (SSDNN, state-space dynamic neural network) utilisé dans [CAO06] pour effectuer la modélisation comportementale des drivers. Le système est décrit par la relation

$$\begin{cases} \mathbf{x}_{k+1} = -\mathbf{x}_k + \tau \mathcal{G}_{ann}(\mathbf{u}_k, \mathbf{x}_k, \mathbf{w}) \\ \mathbf{y}_k = \mathbf{C}\mathbf{x}_k \end{cases}$$

Le terme $\mathcal{G}_{ann}(\mathbf{u}_k, \mathbf{x}_k, \mathbf{w})$ représentant dans cette équation un réseau artificiel de neurones. L'intérêt de ce modèle composé est qu'il permet d'estimer les paramètres d'un modèle dont la stabilité est *a priori* garantie.

Plus généralement, l'identification des réseaux de neurones est réalisée dans le domaine temporel et bénéficie d'une large littérature traitant de l'optimisation des paramètres et de la stabilité des modèles construits [ARI00] [NAR02].

C. Séries polynomiales de Volterra-Laguerre

Les séries de Volterra appartiennent à la famille des modèles polynomiaux à mémoire. Ces représentations non linéaires peuvent, à la base, être vues comme une extension suivant un développement polynomial, de la modélisation entrée-sortie des systèmes linéaires. Ces séries polynomiales peuvent toutefois présenter des structures diverses, plus ou moins complexes. Un

exemple élémentaire de modèle polynomial SISO classique est défini d'un point de vue entrée-sortie par la relation

$$y[k] = \sum_{m=1}^M \sum_{k_1=0}^k h_m[k_1] (x[k - k_1])^m, \quad (\text{II.C.1})$$

ou de manière équivalente, pour des raisons pratiques avec une profondeur mémoire limitée à K échantillons

$$y[k] = \sum_{m=1}^M \sum_{k_1=0}^{K-1} h_m[k_1] (x[k - k_1])^m.$$

Chaque ordre m de non linéarité du modèle est caractérisé par une fonction ou noyau $h_m[k]$ comparable à la réponse impulsionnelle des systèmes LTI. La contribution de chaque ordre m à l'équation globale s'obtient par la convolution du noyau h_m avec un signal correspondant à l'entrée x élevée à la puissance m . Soit y_m cette contribution, on a

$$y_m[k] = \sum_{k_1=0}^{K-1} h_m[k_1] (x[k - k_1])^m$$

et donc

$$y[k] = \sum_{m=1}^M y_m[k].$$

Ainsi une représentation d'ordre $M = 1$ est un modèle linéaire classique. A partir de ces séries, nous pouvons présenter les séries de Volterra. D'un point de vue modélisation comportementale il est montré dans [BOY85] que tout système non linéaire stationnaire et évanescent peut être représenté par une série de Volterra à mémoire finie. Nous les retrouvons employés dans divers contextes de modélisation : amplificateurs RF, transmission optique, annulation d'écho, système chaotique,... Dans cette partie, nous présentons de manière détaillée les séries polynomiales de Volterra ainsi qu'une de leur variante à savoir les séries de Volterra-Laguerre.

C.I Séries SISO de Volterra et de Volterra-Laguerre

C.I.1 Séries SISO de Volterra

Vis-à-vis du modèle polynomial défini par (II.C.1), la particularité des séries de Volterra est d'introduire des noyaux multidimensionnels dans la caractérisation des non linéarités statiques et dynamiques des systèmes. Ainsi, la relation entrée-sortie d'un système SISO de Volterra est définie par l'équation

$$y[k] = \sum_{m=1}^M \sum_{k_1=0}^{K-1} \dots \sum_{k_m=0}^{K-1} h_m[k_1, \dots, k_m] \prod_{l=1}^m x[k - k_l]. \quad (\text{II.C.2})$$

Dans (II.C.2), $h_m[k_1, k_2, k_3, \dots, k_m]$ (ou de manière équivalente en vectoriel $h_m[\mathbf{k}_m]$) correspond au noyau caractérisant l'ordre m . Les noyaux ont pour des raisons pratiques évidentes une profondeur mémoire limitée à K échantillons. La contribution y_m de cet ordre à la relation entrée-sortie générale (II.C.2), est obtenue par une opération mathématique, rappelant une convolution multidimensionnelle, entre le noyau $h_m[\mathbf{k}_m]$ et une combinaison multiple de $x[k]$

$$y_m[k] = \sum_{k_1=0}^{K_m-1} \dots \sum_{k_m=0}^{K_m-1} h_m[k_1, \dots, k_m] \prod_{l=1}^m x[k - k_l]. \quad (\text{II.C.3})$$

En guise d'illustration, la structure d'un modèle d'ordre 3 est présentée sur la figure II.11.

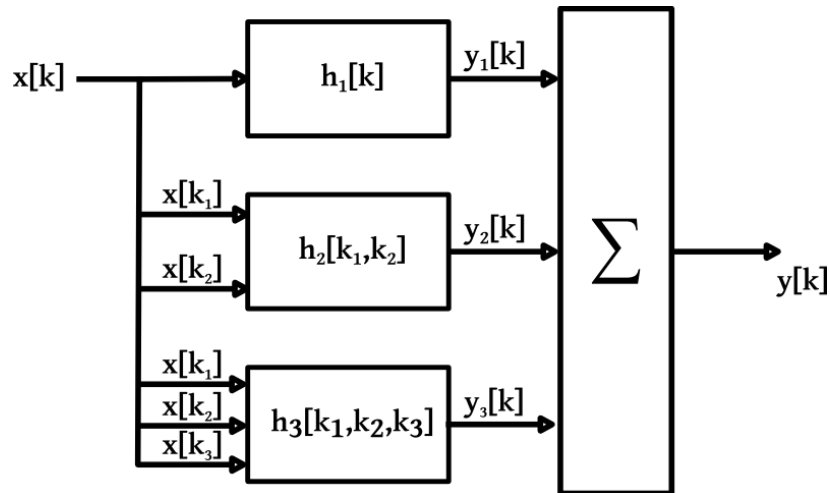


Figure II.11 : Modèle SISO de Volterra, d'ordre 3

C.I.1.a Exemple d'un modèle théorique d'ordre 2

Considérons le système théorique présenté dans [FAV05]. Il s'agit d'un modèle de Volterra simple d'ordre 2 dont

- le noyau d'ordre 1 a pour transformée en z

$$H_1(z) = \frac{z(z+0.5)}{(z-0.3)(z-0.2)}$$

- Son noyau d'ordre 2 est défini en temps par

$$h_2[k_1, k_2] = 0.25h_{20}[k_1]h_{20}[k_2],$$

avec $h_{20}[k]$ défini par sa transformée en z

$$H_{20}(z) = \frac{z(z+1)}{(z-0.3)(z-0.2)}.$$

Une réponse du système vis-à-vis d'une entrée sinusoïdale, présentée figure II.12, montre bien la non linéarité de ce système avec notamment l'apparition de composantes fréquentielles multiples de la fréquence de la sinusoïde en entrée. Ceci a pour origine la nature polynomiale de ces séries.

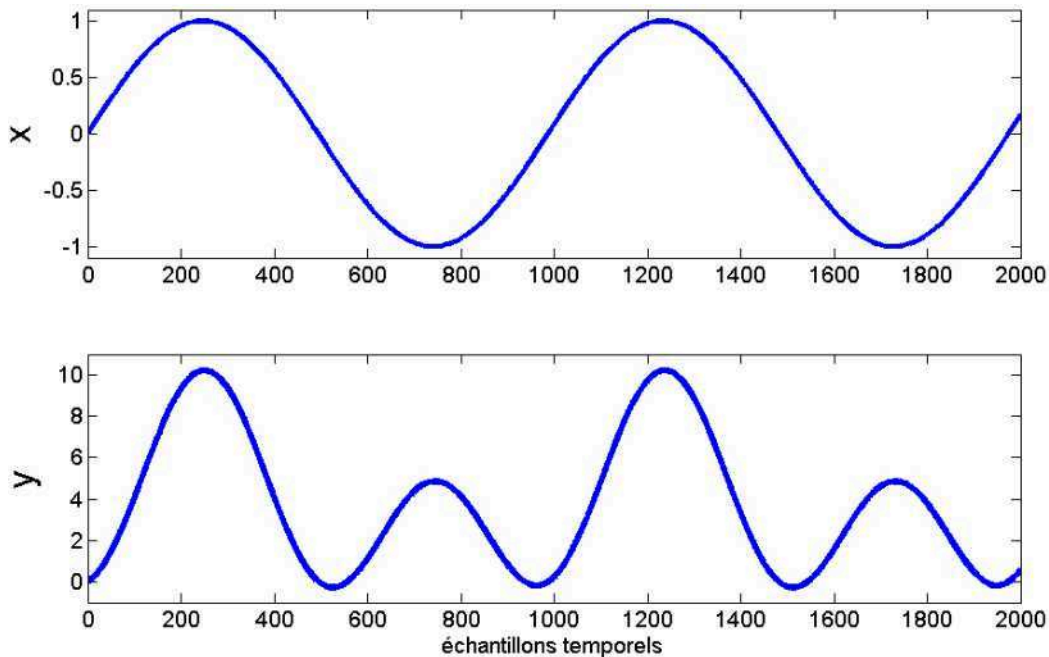


Figure II.12 : Sortie du système pour une entrée sinusoïdale

C.I.1.b Propriété de symétries des noyaux de Volterra

Les séries de Volterra possèdent une propriété particulière qui est la forme symétrique de leur noyau. Un noyau $h_m[k_1, \dots, k_m]$ est symétrique s'il reste identique pour toute permutation du vecteur des instants temporels $[k_1, \dots, k_m]$. Ainsi, pour des instants $[k_1, k_2, k_3]$ d'un noyau d'ordre 3, $h_3[k_1, k_2, k_3]$ est symétrique si et seulement nous avons l'égalité suivante

$$h_3[k_1, k_2, k_3] = \begin{cases} h_3[k_1, k_3, k_2] \\ h_3[k_2, k_1, k_3] \\ h_3[k_2, k_3, k_1] \\ h_3[k_3, k_1, k_2] \\ h_3[k_3, k_2, k_1] \end{cases}$$

Ou encore pour un noyau $h_2[k_1, k_2]$ avec une profondeur mémoire de 3 éléments, nous avons les égalités présentées par la figure II.13.

$$h_2[k_1, k_2] = \begin{bmatrix} h_2[0,0] & h_2[0,1] & h_2[0,2] \\ h_2[1,0] & h_2[1,1] & h_2[1,2] \\ h_2[2,0] & h_2[2,1] & h_2[2,2] \end{bmatrix}$$

Figure II.13 : Egalité des éléments pour un noyau d'ordre 2 symétrique.

Plus généralement, un noyau $h_m[k_1, \dots, k_m]$ d'ordre m est symétrique si et seulement si, il vérifie

$$h_m[k_1, \dots, k_m] = h_m[k_{\pi_m(1)}, \dots, k_{\pi_m(m)}],$$

π_m désignant dans cette équation, une permutation quelconque des entiers de 1 à m [RUG81].

Ces séries présentent une autre particularité si un noyau $h_m[k_1, \dots, k_m]$ est non symétrique, il est toujours possible de mettre en place, et ceci sans pertes de généralités, un noyau symétrisé $h_{m_{sym}}[k_1, \dots, k_m]$ équivalent, les deux noyaux ayant la même contribution y_m . La non symétrie d'un noyau est un concept essentiellement théorique qui peut cependant apparaître à la suite de calculs numériques imparfaits. Ce noyau $h_{m_{sym}}[k_1, \dots, k_m]$ s'obtient en fait par la somme des noyaux issus de la permutation du vecteur temporel $[k_1, \dots, k_m]$, somme (notée $\sum_p h_m[k_{\pi_m(1)}, \dots, k_{\pi_m(m)}]$) qui est ensuite normalisée par le nombre de noyaux utilisés dans l'opération. Nous avons

$$h_{m_{sym}}[k_1, \dots, k_m] = \frac{1}{m!} \sum_p h_m[k_{\pi_m(1)}, \dots, k_{\pi_m(m)}] \quad (\text{II.C.4})$$

En pratique sur un noyau homogène $h_3[k_1, k_2, k_3]$ non symétrique, nous avons

$$h_{3_{sym}}[k_3, k_1, k_2] = \frac{1}{6} (h_3[k_1, k_2, k_3] + h_3[k_1, k_3, k_2] + h_3[k_2, k_1, k_3] + h_3[k_2, k_3, k_1] + h_3[k_3, k_1, k_2] + h_3[k_3, k_2, k_1])$$

Les noyaux non symétriques et symétriques étant équivalents dans la description du système, dans la suite tout noyau sera a priori considéré symétrique. Le grand intérêt de cette propriété est la réduction de la complexité paramétrique qui en résulte.

Après cette présentation des séries de Volterra pour des systèmes à entrée unique et sortie unique, nous présentons les séries de Volterra-Laguerre, dérivées des séries de Volterra.

C.I.2 Les séries SISO de Volterra-Laguerre

De manière identique à la modélisation par fonctions d'approximation de la réponse impulsionnelle des systèmes LTI, les noyaux $h_m[\mathbf{k}_m]$ de Volterra peuvent être représentés à travers des bases de fonctions orthogonales. On retrouve ainsi les séries de Volterra associées aux fonctions de Kautz [ISA06] [DAR07], toutefois les modèles de Volterra les plus couramment employés sont les séries de Volterra-Laguerre. Chaque noyau $h_m[\mathbf{k}_m]$ du modèle repose sur m bases de Laguerre. Un des principaux avantages de l'utilisation de fonctions d'approximation est de réduire la complexité paramétrique pour des systèmes avec des profondeurs et effets mémoire importants.

Un noyau multidimensionnel $h_m[\mathbf{k}_m]$ de Volterra-Laguerre est donc constitué de m bases de Laguerre notées $\phi_{m,n_i}[k, a_i]$, ici

- m fait référence à l'ordre du noyau ($m = 1 \text{ à } M$),
- n_i est le numéro d'ordre de la fonction ($n_i = 1, 2, 3, \dots$),
- i fait référence à l'axe k_i du développement ($i = 1 \text{ à } M$).

Chaque base est caractérisée par un pôle $a_i \in]-1, 1[$, $i \in [1, m]$. La définition des fonctions de Laguerre et l'approximation des systèmes linéaires à l'aide de ces fonctions ont été rappelées au paragraphe 2.A.4. Dans le cadre particulier des séries de Volterra-Laguerre, plusieurs travaux scientifiques ont porté sur le choix optimal du pôle de Laguerre [CAM04] [CAM06]. Le noyau h_m s'écrit par expansion

$$h_m[k_1, \dots, k_m] = \sum_{n_1=0}^{\infty} \dots \sum_{n_m=0}^{\infty} C_{m,n_1, \dots, n_m} \phi_{m,n_1}[k_1, a_1] \dots \phi_{m,n_m}[k_m, a_m].$$

En pratique les noyaux sont représentés avec un nombre limité de fonctions de Laguerre, on a ainsi

$$h_m[k_1, \dots, k_m] = \sum_{n_1=0}^{N_m-1} \dots \sum_{n_m=0}^{N_m-1} C_{m,n_1, \dots, n_m} \phi_{m,n_1}[k_1, a_1] \dots \phi_{m,n_m}[k_m, a_m]. \quad (\text{II.C.5})$$

Le nombre N_m , choisi ici identique pour toutes les bases, représente, le nombre de fonctions de Laguerre du développement. La complexité paramétrique d'un noyau de Volterra-Laguerre, est donc égale à $(N_m)^m$ paramètres. Soient 125 coefficients pour un ordre 3, $h_3[\mathbf{k}_3]$ utilisant $N_3 = 5$ fonctions de Laguerre. Ce nombre peut éventuellement être comparé à la complexité paramétrique

d'un noyau de Volterra avec $K = 5$ échantillons de profondeur mémoire. A noter que pour le choix particulier $a_i = 0 \quad \forall i \in [1, m]$ les noyaux de Volterra-Laguerre se ramènent à des noyaux de Volterra de profondeur mémoire $K = N_m$. A noter également que des techniques d'optimisation des paramètres a_i des modèles de Volterra-Laguerre ont été proposées dans la littérature [KIB05a].

Etudions la contribution $y_m[k]$ du noyau $h_m[k_1, \dots, k_m]$ d'un modèle de Volterra-Laguerre, nous avons

$$y_m[k] = \sum_{k_1=0}^k \dots \sum_{k_m=0}^k h_m[k_1, \dots, k_m] \prod_{l=1}^m x[k - k_l].$$

avec $h_m[k_1, \dots, k_m]$ donné par l' expression (II.C.5), nous obtenons

$$y_m[k] = \sum_{k_1=0}^k \dots \sum_{k_m=0}^k \sum_{n_1=0}^{N_m-1} \dots \sum_{n_m=0}^{N_m-1} C_{m, n_1, \dots, n_m} \phi_{m, n_1}[k_1, a_1] \dots \phi_{m, n_m}[k_m, a_m] \prod_{l=1}^m x[k - k_l].$$

Puis par réarrangement, cela nous donne

$$\begin{aligned} y_m[k] &= \sum_{n_1=0}^{N_m-1} \dots \sum_{n_m=0}^{N_m-1} C_{m, n_1, \dots, n_m} \sum_{k_1=0}^k \dots \sum_{k_m=0}^k \phi_{m, n_1}[k_1, a_1] \dots \phi_{m, n_m}[k_m, a_m] x[k - k_1] \dots x[k - k_m] \\ &= \sum_{n_1=0}^{N_m-1} \dots \sum_{n_m=0}^{N_m-1} C_{m, n_1, \dots, n_m} \sum_{k_1=0}^k \phi_{m, n_1}[k_1, a_1] x[k - k_1] \dots \sum_{k_m=0}^k \phi_{m, n_m}[k_m, a_m] x[k - k_m] \end{aligned}$$

En posant $\bar{\phi}_{m, n_i}[k, a_i] = \sum_{k_i=0}^k \phi_{m, n_i}[k_i, a_i] x[k - k_i]$, la convolution de l'entrée $x[k]$ du système avec

la n_i -ième fonction de Laguerre $\phi_{m, n_i}[k, a_i]$ caractérisée par le pôle de Laguerre a_m nous obtenons

$$y_m[k] = \sum_{n_1=0}^{N_m-1} \dots \sum_{n_m=0}^{N_m-1} C_{m, n_1, \dots, n_m} \bar{\phi}_{m, n_1}[k, a_1] \dots \bar{\phi}_{m, n_m}[k, a_m].$$

De manière plus compacte, la contribution du noyau $h_m[k_1, \dots, k_m]$ de Volterra-Laguerre est

$$y_m[k] = \sum_{n_1=0}^{N_m-1} \dots \sum_{n_m=0}^{N_m-1} C_{m, n_1, \dots, n_m} \prod_{l=1}^m \bar{\phi}_{m, n_l}[k, a_l]. \quad (\text{II.C.6})$$

On peut ainsi comparer l'expression de la contribution d'un noyau d'ordre m de la série de Volterra-Laguerre (II.C.6), caractérisé par les coefficients de Volterra-Laguerre C_{m,n_1,\dots,n_m} et de d'un noyau d'ordre m de la série de Volterra (II.C.2).

$$y_m[k] = \sum_{k_1=0}^{K_m-1} \dots \sum_{k_m=0}^{K_m-1} h_m[k_1, \dots, k_m] \prod_{l=1}^m x[k - k_l].$$

Ces séries présentent toutefois l'inconvénient d'avoir une complexité paramétrique qui peut être très élevée. Cette complexité est principalement liée à la nature multidimensionnelle des noyaux. Ainsi pour un noyau d'ordre m

- En considérant une série de Volterra avec K_m échantillons de profondeur mémoire, nous avons une complexité paramétrique égale à K_m^m .
- En considérant une série de Volterra-Laguerre avec N_m fonctions de Laguerre nous avons une complexité paramétrique égale à $(N_m)^m$.

Néanmoins cette complexité paramétrique peut être réduite comme nous allons pouvoir le voir dans les paragraphes qui suivent.

C.1.3 Réduction de complexité des séries de Volterra et de Volterra-Laguerre SISO

C.1.3.a Cas des séries de Volterra SISO

D'une manière générale, pour les séries de Volterra, il faut K_m^m paramètres pour tout noyau appartenant à d'ordre m . Ainsi un noyau tridimensionnel $h_3[k_1, k_2, k_3]$, avec $K_3 = 5$ échantillons de profondeur mémoire, requiert $5^3 = 125$ paramètres pour être caractérisé.

Soit le noyau (symétrique) $h_m[k_1, \dots, k_m]$ caractérisant l'ordre m , la contribution $y_m[k]$ d'après (II.C.2) est

$$y_m[k] = \sum_{k_1=0}^{K_m-1} \dots \sum_{k_m=0}^{K_m-1} h_m[k_1, \dots, k_m] \prod_{l=1}^m x[k - k_l],$$

Le principe de la réduction de complexité du modèle **[RUG81]** consiste à exploiter la symétrie en regroupant les paramètres du noyau qui sont identiques. Pour cela constatons également que le

produit $\prod_{l=1}^m x[k - k_l]$ est naturellement commutatif, posons $\Phi_m[k_1, \dots, k_m] = \prod_{l=1}^m x[k - k_l]$. Pour

une quelconque permutation π_m de 1 à m éléments, nous avons les deux égalités :

- $h_m[k_1, \dots, k_m] = h_m[k_{\pi_m(1)}, \dots, k_{\pi_m(m)}]$
- $\Phi_m[k_1, \dots, k_m] = \Phi_m[k_{\pi_m(1)}, \dots, k_{\pi_m(m)}]$

Ce qui nous permet d'écrire

$$y_m[k] = \sum_{k_1=0}^{K_m-1} \dots \sum_{k_m=0}^{K_m-1} h_m[k_1, \dots, k_m] \prod_{l=1}^m x[k - k_l] = \sum_{k_1=0}^{K_m-1} \dots \sum_{k_m=0}^{K_m-1} h_m[k_1, \dots, k_m] \Phi_m[k_1, \dots, k_m]$$

en

$$y_m[k] = \sum_{k_1=0}^{K_m-1} \dots \sum_{k_m=k_{m-1}}^{K_m-1} P_{\{k_1, \dots, k_m\}} h_m[k_1, \dots, k_m] \prod_{l=1}^m x[k - k_l], \quad (\text{II.C.7})$$

où $P_{\{k_1, \dots, k_m\}}$ est le nombre total de permutation π_m de 1 à m éléments. Ainsi sur un noyau d'ordre 2, avec une profondeur mémoire de $K=3$ échantillons, nous passons de 9 paramètres à 6 paramètres caractérisant le modèle à cet ordre 2. Nous pouvons ainsi obtenir sans pertes de généralités un noyau triangulaire supérieur (figure II.14).

$$h_2[k_1, k_2] = \begin{bmatrix} h_2[0,0] & h_2[0,1] & h_2[0,2] \\ h_2[1,0] & h_2[1,1] & h_2[1,2] \\ h_2[2,0] & h_2[2,1] & h_2[2,2] \end{bmatrix} \implies \begin{bmatrix} h_2[0,0] & 2h_2[0,1] & 2h_2[0,2] \\ 0 & h_2[1,1] & 2h_2[1,2] \\ 0 & 0 & h_2[2,2] \end{bmatrix}$$

Figure II.14 : Noyau triangulaire d'ordre 2

Bilan de la réduction de complexité

Pour un ordre m et une profondeur de K_m échantillons mémoire, la complexité paramétrique du noyau se réduit de $(K_m)^m$ paramètres à $\binom{K_m + m - 1}{m}$ paramètres. Soit en reprenant le noyau d'ordre 3, avec $K_3=5$ échantillons de profondeur mémoire, nous passons de 125 coefficients à 35 coefficients en complexité paramétrique. Le tableau II.1 compare de manière plus générale, la complexité paramétrique avec ou sans regroupement de coefficients pour différents ordres et différentes profondeurs mémoire. On remarque ainsi une réduction notable de cette complexité notamment pour les ordres élevés.

$m \backslash K_m$	1	2	3	4	5
1	1 (1)	2 (2)	3 (3)	4 (4)	5 (5)
2	1 (1)	3 (4)	6 (9)	10 (16)	15 (25)
3	1 (1)	4 (8)	10 (27)	20 (64)	35 (125)
4	1 (1)	5 (16)	15 (81)	35 (256)	70 (625)
5	1 (1)	6 (32)	21 (243)	56 (1024)	126 (3125)

Tableau II.1 : Comparaison de la complexité paramétrique **avec** et sans regroupement des coefficients symétriques, pour un ordre m et pour une profondeur mémoire K

Nous présentons dans la suite et dans le même esprit, la réduction de complexité des séries de Volterra-Laguerre.

C.I.3.b Cas des séries de Volterra-Laguerre SISO

Considérons le noyau $h_m[\mathbf{k}_m]$ d'un modèle SISO de Volterra-Laguerre. La première hypothèse, très naturelle pour un noyau SISO de Volterra-Laguerre, est de considérer qu'un unique pôle de Laguerre a ($a_1 = a_2 = \dots = a_m = a$) est associé à toutes les bases de Laguerre du noyau. On peut alors simplifier l'écriture des fonctions de la base en posant $\phi_{m,n_i}[k, a_i] = \phi_{m,n_i}[k, a] = \phi_{m,n_i}[k]$. La réduction de complexité dans le cas des séries de Volterra-Laguerre ne peut intervenir qu'en prenant en compte les convolutions de l'entrée du système avec les fonctions de Laguerre. Ainsi d'après II.C.6 on peut écrire

$$y_m[k] = \sum_{n_1=0}^{N_m-1} \dots \sum_{n_m=0}^{N_m-1} C_{m,n_1,\dots,n_m} \prod_{l=1}^m \bar{\phi}_{m,n_l}[k].$$

Exploitions la commutativité du produit $\prod_{l=1}^m \bar{\phi}_{m,n_l}[k] = \bar{\phi}_{m,n_1}[k] \times \bar{\phi}_{m,n_2}[k] \times \dots \times \bar{\phi}_{m,n_m}[k]$ qui reste

identique pour toute permutation π_m des indices \mathbf{n}_m . On peut dès lors regrouper les coefficients partageant le même produit, on a ainsi

$$y_m[k] = \sum_{n_1=0}^{N_m-1} \sum_{n_2=n_1}^{N_m-1} \dots \sum_{n_m=n_m-1}^{N_m-1} \left(\sum_{p \in \pi_m} C_{m,n_{\pi_m(1)},\dots,n_{\pi_m(m)}} \right) \prod_{l=1}^m \bar{\phi}_{m,n_l}[k].$$

En effet, on peut noter qu'un noyau $h_m[\mathbf{k}_m]$ est symétrique si et seulement si nous avons pour une permutation π_m quelconque d'indice \mathbf{n}_m , l'égalité suivante entre coefficients

$$C_{m, \mathbf{n}_m} = C_{m, n_1, \dots, n_m} = C_{m, n_{\pi_m(1)}, \dots, n_{\pi_m(m)}}.$$

La contribution $y_m[k]$ peut dès lors s'écrire

$$y_m[k] = \sum_{n_1=0}^{N_m-1} \sum_{n_2=n_1}^{N_m-1} \dots \sum_{n_m=n_{m-1}}^{N_m-1} \mathbf{P}_{\{n_1, \dots, n_m\}} C_{m, n_1, \dots, n_m} \prod_{l=1}^m \bar{\phi}_{m, n_l}[k] \quad (\text{II.C.8})$$

où $\mathbf{P}_{\{n_1, \dots, n_m\}}$ est le nombre total de permutations π_m . Une expression assez similaire à (II.C.7)

$$y_m[k] = \sum_{k_1=0}^{K_m-1} \dots \sum_{k_m=k_{m-1}}^{K_m-1} \mathbf{P}_{\{k_1, \dots, k_m\}} h_m[k_1, \dots, k_m] \prod_{l=1}^m x[k - k_l].$$

Bilan de la réduction d'ordre

Le nombre de coefficients de Volterra-Laguerre est réduit de $(N_m)^m$ à $\binom{N_m + m - 1}{m}$. En comparaison, cette complexité correspond à celle d'un noyau de Volterra d'ordre m et possédant $K_m = N_m$ échantillons mémoire de profondeur. L'avantage des séries de Volterra-Laguerre par rapport aux séries de Volterra, est ici pour une même complexité paramétrique et sous la condition d'un pôle de Laguerre a bien choisi d'avoir un modèle de meilleur qualité. En effet, rappelons que pour le cas particulier $a = 0$, un modèle de Volterra-Laguerre est équivalent à un modèle de Volterra.

C.II Séries MISO de Volterra et de Volterra-Laguerre

Les séries de Volterra (MISO/MO) utilisées entre autres dans la modélisation des chaînes de communication non linéaires [FER10] complète la structure Volterra SISO de base par l'introduction de noyaux dits croisés. Pour un modèle SISO, un ordre est caractérisé par un seul noyau. Pour un modèle MISO, pour chaque ordre de non linéarité m , on distingue deux catégories de noyaux :

- Des noyaux homogènes, similaires aux noyaux des systèmes SISO. Ces noyaux modélisent l'influence directe et individuelle de chaque entrée à cet ordre.
- Des noyaux non homogènes ou croisés qui permettent d'identifier l'influence des interactions croisées entre entrées sur la sortie.

En vue de différencier les noyaux d'un ordre donné, nous adaptions la notation associée aux noyaux SISO. Tout d'abord, un noyau MISO d'ordre m reprendra l'écriture d'un noyau SISO d'ordre m

soit $h_m[k_1, k_2, k_3, \dots, k_m]$ ou $h_m[\mathbf{k}_m]$. Sera toutefois ajouté comme indice, la combinaison des entrées. Ainsi,

- le noyau du premier ordre d'un système MISO, lié à l'entrée **1** s'écrira $h_1^{\parallel 1}[k_1]$,
- un noyau non homogène du second ordre d'un système MISO, lié à l'entrée **1** et à l'entrée **2** s'écrira $h_2^{\parallel 1,2}[k_1, k_2]$,
- un noyau croisé d'ordre 3 d'un système MISO, lié à l'entrée **1** et avec l'entrée **2** apparaissant deux fois sera noté $h_3^{\parallel 1,2,2}[k_1, k_2, k_3]$,
- etc.

Ainsi pour un système à P entrées et à l'ordre m il y a, de manière très générale, P^m noyaux multidimensionnels différents. En notant $y_m^{\parallel p_1, \dots, p_m}[k]$ la sortie du noyau $h_m^{\parallel p_1, \dots, p_m}[k_1, \dots, k_m]$ l'expression de la sortie du modèle est donnée par

$$y[k] = \sum_{m=1}^M \sum_{p_1=0}^{P-1} \dots \sum_{p_m=p_{m-1}}^{P-1} y_m^{\parallel p_1, \dots, p_m}[k], \quad (\text{II.C.9})$$

A titre d'illustration étudions la topologie, à l'ordre $m = 2$, d'un modèle de Volterra ou de Volterra-Laguerre DISO (double inputs – single output, $P = 2$). On peut distinguer quatre noyaux qui peuvent être classés en

- en noyaux homogènes :
 - $h_2^{\parallel 1,1}[k_1, k_2]$, correspondant à la première entrée
 - $h_2^{\parallel 2,2}[k_1, k_2]$, correspondant à la seconde entrée
- en noyaux croisés :
 - $h_2^{\parallel 1,2}[k_1, k_2]$
 - $h_2^{\parallel 2,1}[k_1, k_2]$

Schématiquement on aboutit à la structure complète de la figure II.15.

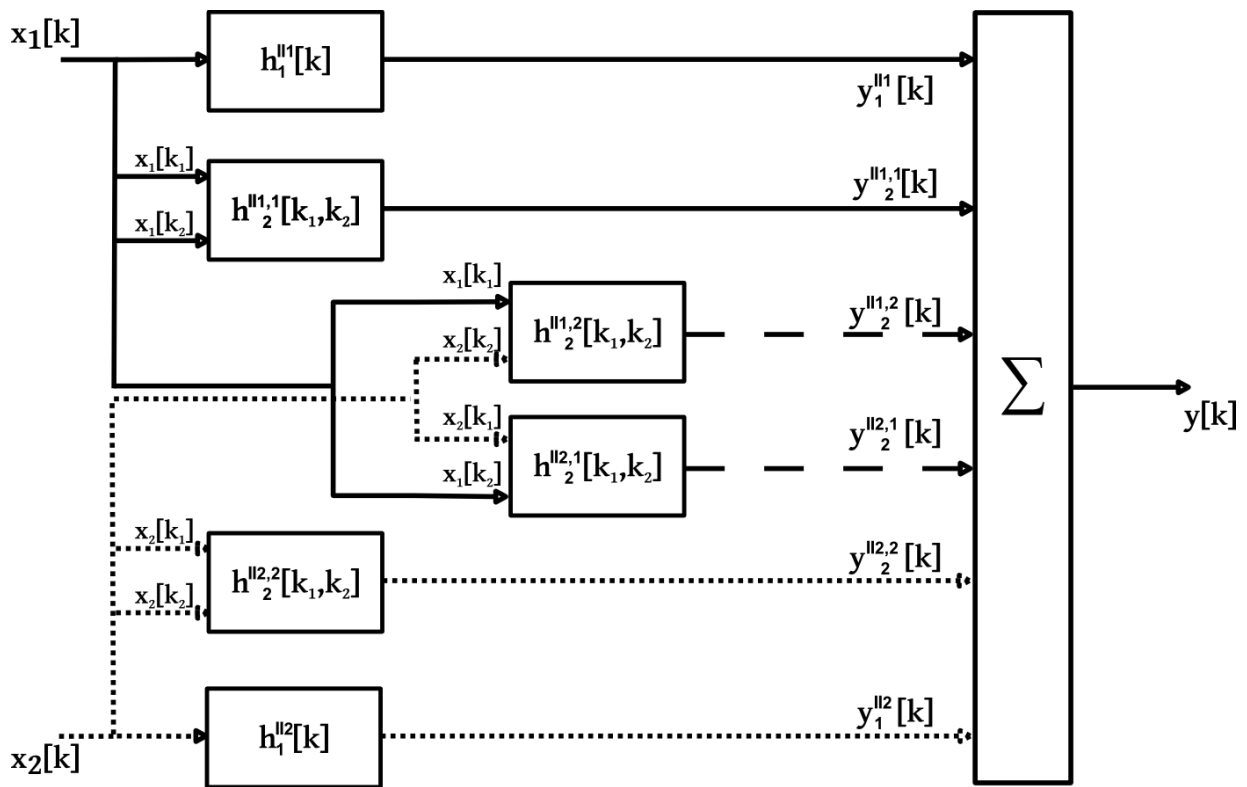


Figure II.15 : Modèle de Volterra (ou de Volterra-Laguerre) à deux entrées et une sortie
 Le nombre de noyaux du modèle d'ordre 2 présenté, peut être réduit de 4 noyaux à 3 noyaux dont un composé (figure II.16). Le noyau composé ayant au final une contribution identique à celle des noyaux croisés de la structure redondante.

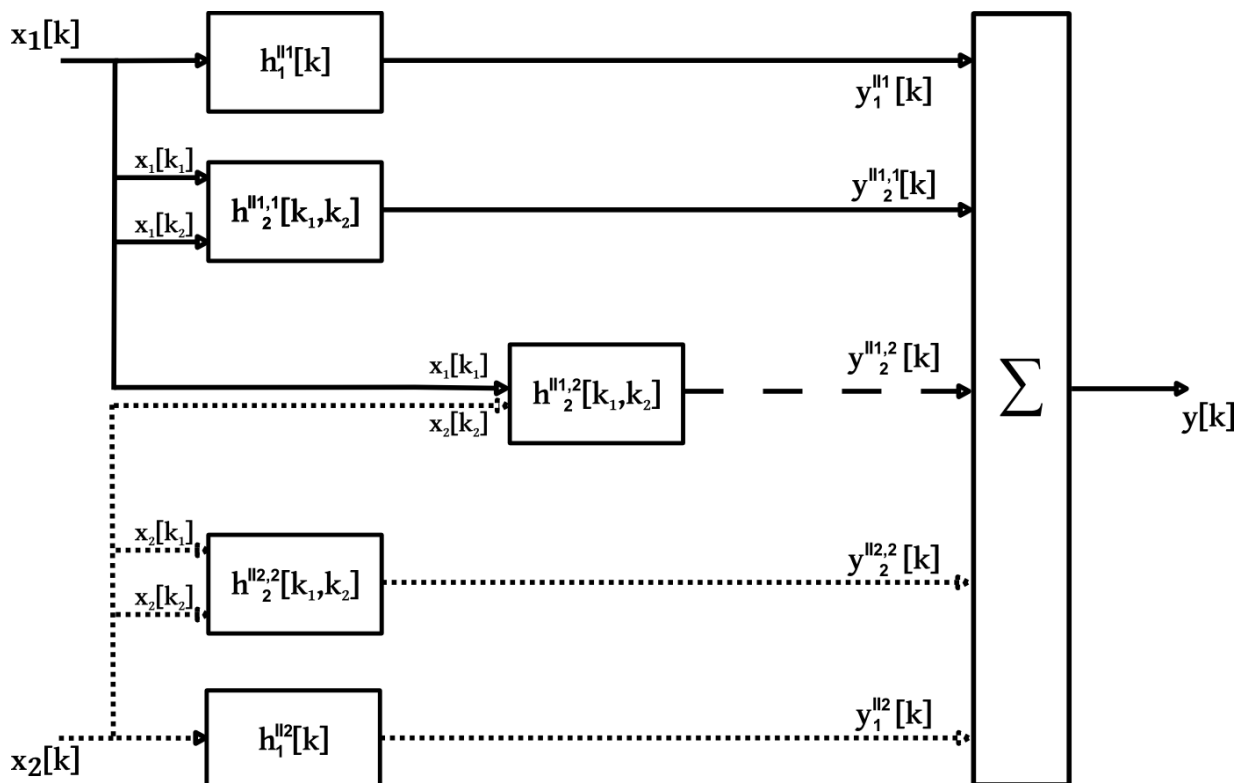


Figure II.16 : Structure simplifiée d'un modèle d'ordre 2

Ainsi à un ordre m , le nombre de noyaux de l'ordre passe de P^m pour la structure redondante à $\binom{m+P-1}{m}$ noyaux pour la deuxième structure. Ceci correspond, en fait, au nombre de combinaisons avec m répétitions de P éléments. L'expression de la sortie du modèle devient alors

$$y[k] = \sum_{m=1}^M \sum_{p_1=0}^{P-1} \dots \sum_{p_m=p_{m-1}}^{P-1} y_m^{\parallel p_1, \dots, p_m}[k].$$

Ce qui aboutit à

$$y[k] = \sum_{m=1}^M \sum_{p_1=0}^{P-1} \dots \sum_{p_m=p_{m-1}}^{P-1} \sum_{k_1=0}^{K_m-1} \dots \sum_{k_m=0}^{K_m-1} h_m^{\parallel p_1, \dots, p_m}[k_1, \dots, k_m] \prod_{l=1}^m x_{p_l}[k - k_l]. \quad (\text{II.C.10})$$

C.II.1 Réduction de complexité des séries MISO de Volterra et de Volterra-Laguerre

C.II.1.a Cas des séries de Volterra MISO

Considérons d'abord un noyau non homogène d'ordre 3, $h_3^{\parallel 1,2,2}[k_1, k_2, k_3]$, sa contribution

$y_3^{\parallel 1,2,2}[k_1, k_2, k_3]$ s'écrit

$$y_3^{\parallel 1,2,2}[k] = \sum_{k_1=0}^{K_3-1} \sum_{k_2=0}^{K_3-1} \sum_{k_3=0}^{K_3-1} h_3^{\parallel 1,2,2}[k_1, k_2, k_3] x_1(k - k_1) x_2(k - k_2) x_2(k - k_3).$$

Ce qui donne

$$y_3^{\parallel 1,2,2}[k] = \sum_{k_1=0}^{K_3-1} x_1(k - k_1) \sum_{k_2=0}^{K_3-1} \sum_{k_3=0}^{K_3-1} h_3^{\parallel 1,2,2}[k_1, k_2, k_3] x_2(k - k_2) x_2(k - k_3).$$

On obtient un noyau présentant une symétrie sur les axes k_2 et k_3 , $h_{3psym}^{\parallel 1,2,2}[k_1, k_2, k_3]$ par l'opération (voir le cas SISO)

$$h_{3psym}^{\parallel 1,2,2}[k_1, k_2, k_3] = \frac{1}{2} (h_3^{\parallel 1,2,2}[k_1, k_2, k_3] + h_3^{\parallel 1,2,2}[k_1, k_3, k_2]).$$

Plus généralement, soit un noyau composé comprenant une entrée qui se répète Q fois sur les axes k_i à k_{i+Q-1} , comme présenté en figure II.17.

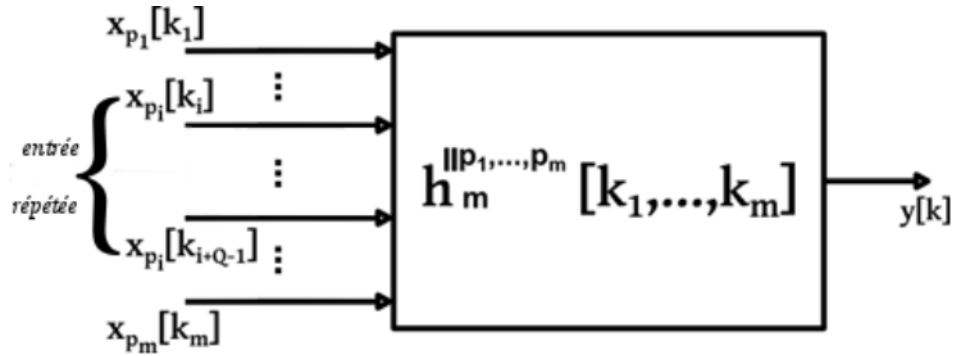


Figure II.17 : Noyau composé

Nous obtenons une symétrie partielle sur les axes temporels k_i à k_{i+Q-1} selon l'équation

$$h_m^{||p_1, \dots, p_m} [k_m] = \frac{1}{Q!} \sum_p h_m^{||p_1, \dots, p_m} [k_1, \dots, k_{\pi_Q(i)}, \dots, k_{\pi_Q(i+Q-1)}, \dots, k_m]. \quad (\text{II.C.11})$$

Dans le cas où plusieurs entrées se répètent, l'opération peut être appliquée individuellement à chaque entrée. Ce qui nous permet d'écrire, de façon plus générale en considérant un noyau croisé d'ordre m donné,

- avec un nombre I d'entrées différentes, répétées chacune Q_i fois,
- i allant de 1 à I ,
- et pour une profondeur mémoire de K_m échantillons,

la complexité paramétrique passe de K_m^m à $\prod_{i=1}^I \binom{K_m + Q_i - 1}{Q_i}$. Pour un noyau d'ordre $m = 4$

avec deux entrées différentes se répétant nous obtenons le tableau comparatif (tableau II.2), pour différentes profondeurs mémoire.

K_m m	1	2	3	4	5	6	7
4	1 (1)	9 (16)	36 (64)	100 (256)	225 (1024)	441 (4096)	784 (16384)

Tableau II.2 : Comparaison de la complexité paramétrique avec et sans regroupement des coefficients symétriques, pour un ordre 4 DISO (deux entrées répétées) et pour une profondeur mémoire K_m

C.II.1.b Cas des séries de Volterra-Laguerre MISO

Considérons le même noyau d'ordre 3, $h_3^{||1,1,2} [k_1, k_2, k_3]$, sa contribution $y_3^{||1,1,2} [k_1, k_2, k_3]$ s'écrit

$$y_3^{\parallel 1,1,2}[k] = \sum_{n_1=0}^{N_3-1} \sum_{n_2=0}^{N_3-1} \sum_{n_3=0}^{N_3-1} C_{3,n_1,n_2,n_3}^{\parallel 1,1,2} \prod_{l=1}^3 \bar{\phi}_{3,n_l}[k, a_l]$$

ou encore

$$y_3^{\parallel 1,1,2}[k] = \sum_{n_1=0}^{N_3-1} \sum_{n_2=0}^{N_3-1} \sum_{n_3=0}^{N_3-1} C_{3,n_1,n_2,n_3}^{\parallel 1,1,2} \bar{\phi}_{3,n_1}[k, a_1] \bar{\phi}_{3,n_2}[k, a_2] \bar{\phi}_{3,n_3}[k, a_3]$$

L'idée est par la suite d'associer un pôle unique a_i à chaque entrée ou plus exactement toutes les bases associées à la même entrée partagent le même pôle de Laguerre. Sans cette hypothèse il ne peut y avoir de réduction de complexité paramétrique sans pertes de généralités. En appliquant ce principe $a_1 = a_2$, on a alors

$$y_3^{\parallel 1,1,2}[k] = \sum_{n_1=0}^{N_3-1} \sum_{n_2=0}^{N_3-1} \sum_{n_3=0}^{N_3-1} C_{3,n_1,n_2,n_3}^{\parallel 1,1,2} \bar{\phi}_{3,n_1}[k, a_1] \bar{\phi}_{3,n_2}[k, a_1] \bar{\phi}_{3,n_3}[k, a_3]$$

que l'on peut réarranger sous la forme

$$y_3^{\parallel 1,1,3}[k] = \sum_{n_1=0}^{N_3-1} \sum_{n_2=0}^{N_3-1} \sum_{n_3=0}^{N_3-1} C_{3,n_1,n_2,n_3}^{\parallel 1,1,2} \bar{\phi}_{3,n_3}[k, a_3] \prod_{l=1}^2 \bar{\phi}_{3,n_l}[k, a_1].$$

On peut dès lors regrouper partiellement les coefficients partageant le produit commutatif

$\prod_{l=1}^2 \bar{\phi}_{3,n_l}[k, a_1]$ et partageant le même indice n_3 . En terme de complexité paramétrique on passe

ainsi de $(N_3)^3$ coefficients à $(N_3) \times \binom{N_3+1}{2}$ coefficients. Soit pour $N_3 = 10$, de 1000 coefficients

à 550 coefficients de Volterra-Laguerre.

Ce qui nous permet d'écrire, de façon plus générale en considérant un noyau croisé d'ordre m donné,

- avec un nombre I d'entrées différentes, répétées chacune Q_i fois,
- i allant de 1 à I ,
- et pour un nombre N_m de fonctions de Laguerre

d'écrire que la complexité paramétrique des séries de Volterra-Laguerre passe de $(N_m)^m$ à

$\prod_{i=1}^I \binom{N_m + Q_i - 1}{Q_i}$. On retrouve des résultats similaires à ceux du paragraphe précédent

concernant la simplification paramétrique des noyaux de Volterra.

C.III Séries polynomiales simplifiées

La complexité paramétrique des séries de Volterra-Laguerre est à analyser sur deux plans. Le premier plan est le nombre de coefficients de Volterra-Laguerre relatifs à un noyau donné. Le second plan, qui ne concerne que les modèles MISO est le nombre de noyaux pour un ordre donné. Malgré toutes les techniques de réduction de redondance présentées, il n'en demeure pas moins qu'un modèle de Volterra-Laguerre conserve une complexité paramétrique significative. Des séries « allégées » peuvent néanmoins suffire à reproduire les comportements statiques et dynamiques de certains systèmes non linéaires.

Ainsi à partir de la structure de Volterra-Laguerre même, il est possible de mettre en place des séries dérivées présentant une complexité paramétrique de croissance linéaire. Le contre-pied de cette complexité réduite est bien entendue une perte en généralité vis-à-vis de la représentation initiale. Nous présentons deux structures simplifiées de Volterra-Laguerre qui permettent d'avoir des polynômes à mémoire avec une complexité réduite. Un autre avantage de ces structures, d'un point de vue implémentation, est qu'elles peuvent très facilement être construites à partir d'un code générant une structure de Volterra-Laguerre classique.

C.III.1 Séries diagonales dérivées de Volterra [MOR06]

C.III.1.a Séries polynomiales à mémoire

Les séries polynomiales sont populaires dans la littérature et présentent une structure assez simple. Dans cette seconde partie, ce sont elles d'ailleurs qui nous ont permis d'introduire les séries de Volterra. En rappelant l'équation (II.C.1) nous avons comme relation entrée-sortie

$$y[k] = \sum_{m=1}^M \sum_{k_1=0}^{K_m-1} h_m[k_1] (x[k - k_1])^m .$$

Ce qui correspond pour un ordre 3 à la structure en figure II.18.

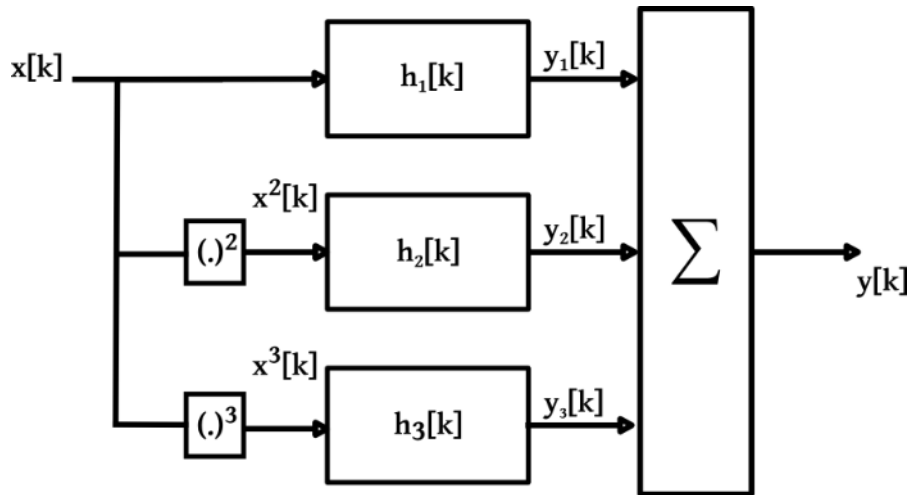


Figure II.18 : Séries polynomiales d'ordre 3

Nous avons ainsi des convolutions entre l'entrée élevée à la puissance m avec les noyaux h_m . La complexité paramétrique est linéaire. De plus pour les systèmes à effets mémoire marqués les différents noyaux peuvent être représentés à l'aide des bases de fonctions orthogonales, la complexité restant toujours linéaire.

C.III.1.b Séries à mémoire polynomiale

On peut également citer une autre structure polynomiale à mémoire, l'ordre des blocs étant échangé vis-à-vis des séries précédentes. La structure d'une série d'ordre 3 est présentée figure II.19 et l'équation générale est donnée par

$$y[k] = \sum_{m=1}^M \left(\sum_{k_1=0}^{K_m-1} h_m[k_1] x[k - k_1] \right)^m .$$

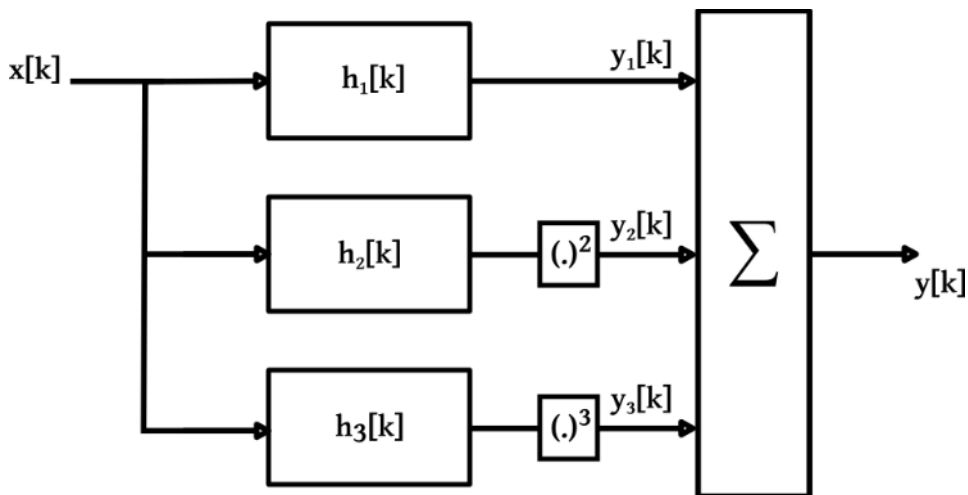


Figure II.19 : Séries à mémoire

Ici la complexité est toujours linéaire. Toutefois l'identification des noyaux du bloc dynamique est plus complexe. En effet, la relation entrée-sortie, n'est pas linéaire vis-à-vis des paramètres du bloc dynamique. Ici aussi les noyaux peuvent être définis à l'aide par un filtre de fonctions orthogonales.

C.III.1.c Séries polynomiales de Laguerre

L'idée ici est de ne considérer que les coefficients diagonaux d'une structure de Volterra-Laguerre. Pour un noyau d'ordre m donné, l'équation (II.C.5) est simplifiée en supprimant les coefficients non diagonaux et le noyau devient

$$h_m[k_1, \dots, k_m] = \sum_{n_1=0}^{N_m-1} C_{m,n_1} \phi_{m,n_1}[k_1, a_1] \dots \phi_{m,n_1}[k_m, a_m]. \quad (\text{II.C.12})$$

Ainsi pour un cas **SISO**, avec tous les paramètres de Laguerre identiques, ($a_1 = a_2 = \dots = a_m = a$) nous avons,

$$h_m[k_1, \dots, k_m] = \sum_{n_1=0}^{N_m-1} C_{m,n_1} \phi_{m,n_1}[k_1] \dots \phi_{m,n_1}[k_m],$$

La contribution $y_m[k]$ de $h_m[\mathbf{k}_m]$ s'écrit alors pour ce modèle **SISO**

$$y_m[k] = \sum_{n_1=0}^{N_m-1} C_{m,n_1} (\bar{\phi}_{m,n_1}[k])^m. \quad (\text{II.C.13})$$

La sortie du modèle complet est donnée par la somme des contributions de chaque noyau

$$y[k] = \sum_{m=1}^M \sum_{n_1=0}^{N_m-1} C_{m,n_1} (\bar{\phi}_{m,n_1}[k])^m.$$

Une illustration de l'implémentation de ces noyaux est donnée figure II.20.

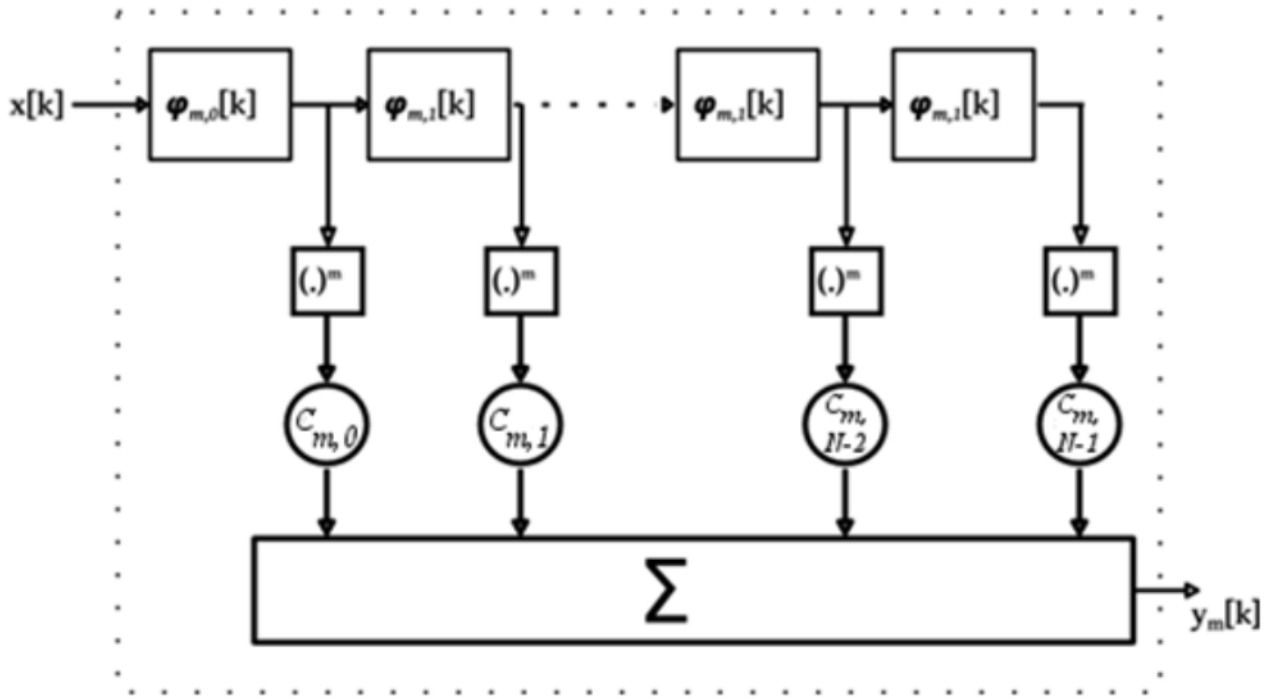


Figure II.20 : Noyau d'ordre m de la série de Laguerre (bas)

La complexité paramétrique en fonction du nombre de fonctions de Laguerre utilisées par la projection est ainsi linéaire et est strictement égale au nombre de fonctions de la base utilisées.

C.III.2 Séries de Volterra MISO sans noyaux composés

Vis-à-vis des séries MISO de Volterra, il est possible de pousser la logique de réduction de complexité paramétrique en supprimant tous les noyaux croisés. On perd évidemment en généralité vis-à-vis du modèle initial. L'équation entrée-sortie pour l'ordre m passe de (II.C.9)

$$y_m[k] = \sum_{p_1=0}^{P-1} \dots \sum_{p_m=p_{m-1}}^{P-1} \sum_{k_1=0}^{K_m-1} \dots \sum_{k_m=0}^{K_m-1} h_m^{\parallel p_1, \dots, p_m} [k_1, \dots, k_m] \prod_{l=1}^m x_{p_l} [k - k_l]$$

à (II.C.14)

$$y_m[k] = \sum_{p_1=0}^{P-1} \sum_{k_1=0}^{K_m-1} \dots \sum_{k_m=0}^{K_m-1} h_m^{\parallel p_1} [k_1, \dots, k_m] \prod_{l=1}^m x_{p_l} [k - k_l]. \quad (\text{II.C.14})$$

Le nombre total de noyaux se réduit au nombre d'entrées par l'ordre du système. On obtient une complexité paramétrique linéaire par rapport au nombre d'entrées. La structure d'un modèle DISO est présentée en figure II.21.

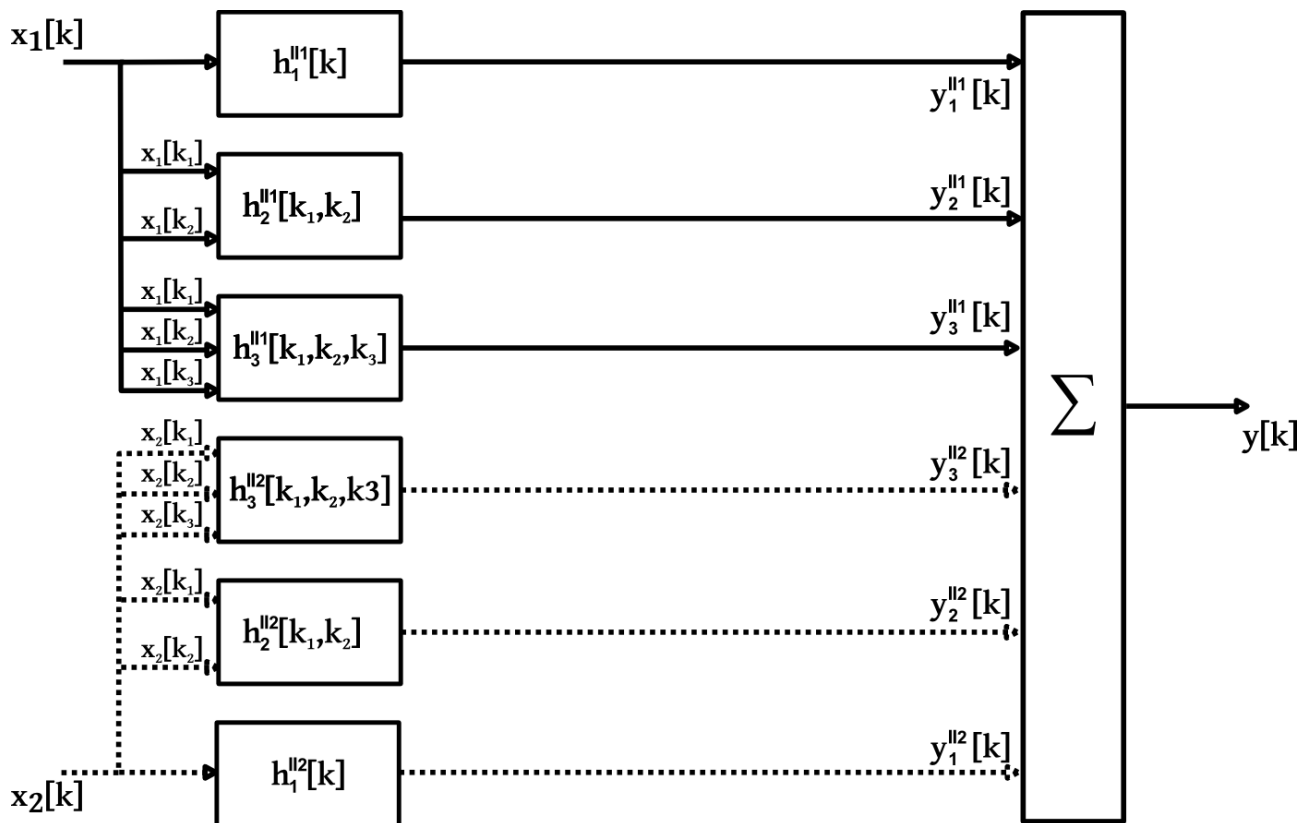


Figure II.21 : Modèle DISO d'ordre 3 sans noyaux croisés

D. Identification des séries de Volterra et Volterra-Laguerre

L'identification d'un modèle de Volterra ou de Volterra-Laguerre consiste à déterminer les noyaux $h_m[k_1, \dots, k_m]$ et leurs paramètres associés, par l'exploitation de données entrée-sortie provenant du système référence. Dans la suite nous présentons plusieurs méthodes d'identification de ces séries, d'une manière générale, avec ou sans réduction de complexité paramétrique.

D.1 Identification des séries de Volterra

Dans l'idéal, chaque noyau $h_m[\mathbf{k}_m]$ est identifié séparément. Toutefois l'influence combinée de ceux-ci sur l'équation de sortie, d'après (II.C.2),

$$y[k] = \sum_{m=1}^M \sum_{k_1=0}^{K_m-1} \dots \sum_{k_m=0}^{K_m-1} h_m[k_1, \dots, k_m] \prod_{l=1}^m x[k - k_l]$$

rend difficile cette identification séparée. Cette influence est donc à l'origine d'une des problématiques de l'identification.

On trouve néanmoins dans la littérature les séries de Wiener [RUG81] qui constituent une variante

de Volterra, permettant d'obtenir une orthogonalité stochastique entre les noyaux et par conséquent d'identifier individuellement les noyaux. Ainsi, Lee, dans [LEE65], a été un des premiers à proposer une méthode d'identification des séries de Wiener. Cette méthode repose sur la généralisation des corrélations croisées pour les noyaux multidimensionnels. Dans un cas linéaire les échantillons temporels $h[k]$ de la réponse impulsionnelle s'obtiennent par la corrélation entre la sortie $y[k]$ et l'entrée stochastique $x[k]$ retardée d'un instant k_1 soit $x[k - k_1]$, ce qui donne

$$h[k_1] = E\{y[k]x[k - k_1]\}.$$

Dans le cas précis d'un noyau d'ordre 2, de manière similaire, nous avons

$$h[k_1, k_2] = E\{y[k]x[k - k_1]x[k - k_2]\}.$$

La méthode de Lee, a par la suite été améliorée, dans différents travaux, par l'utilisation de signaux stochastiques non gaussiens, [CHO91], [NOW94]. De même il est proposé dans [PIR04] une amélioration de la technique pour résoudre les problèmes liés à la détermination des éléments diagonaux des noyaux stochastiquement orthogonaux de Wiener. Il est également montré qu'un choix d'un signal d'entrée cyclostationnaire ou de variables indépendantes et identiquement distribuées permet d'exploiter l'orthogonalité dans le style des séries de Wiener [KIB10].

Enfin, le choix des signaux d'identification relève d'une importance capitale dans la mise en place de la construction du modèle de Volterra ou Volterra-Laguerre. Il doit être possible à travers ces signaux d'extraire les informations caractéristiques du système à modéliser. Comme nous le verrons par la suite il n'est pas tout le temps possible pour des systèmes réels de travailler avec des signaux stochastiques décrits jusqu'à présents. Ainsi nous travaillerons par la suite avec des signaux proches des conditions réelles de fonctionnement des drivers mais qui toutefois comporteront une composante aléatoire.

D.II Contraintes de type égalité sur les séries de Volterra-Laguerre [DIO12b]

Les modèles mis en place peuvent parfois souffrir d'imprécisions statiques ou dynamiques vis-à-vis du système non linéaire de référence. Dans l'objectif d'améliorer la qualité de modélisation, nous présentons dans cette partie, un cadre théorique de correction optimale, *a posteriori*, des modèles de Volterra-Laguerre. Signalons qu'il est aussi possible d'appliquer une technique similaire aux séries de Volterra.

La méthode développée nous a d'ailleurs permis d'améliorer la précision de modèles de drivers

basés sur une approche associant les séries de Volterra-Laguerre et $M\pi\text{Log}$ [DIO12a]. Nous considérons, par la suite, un modèle Volterra-Laguerre SISO d'ordre M , la démarche étant aisément généralisable aux modèles MISO.

D.II.1.a Définitions

Pour un noyau Volterra-Laguerre d'ordre m , nous avons

$$h_m[\mathbf{k}_m] = \sum_{n_1=0}^{N_m-1} \cdots \sum_{n_m=0}^{N_m-1} C_{m,n_1,\dots,n_m} \phi_{m,n_1}[k_1, a_1] \cdots \phi_{m,n_m}[k_m, a_m].$$

Nous posons

- $\mathbf{C}_m = [C_{m,0,\dots,0}, C_{m,0,\dots,1}, \dots, C_{m,N_m-1,\dots,N_m-1}]$, le vecteur regroupant les coefficients de ce noyau $h_m[\mathbf{k}_m]$.
- Ce qui, plus généralement, nous permet de noter $\mathbf{C} = [\mathbf{C}_0, \dots, \mathbf{C}_{M-1}]$ l'ensemble des coefficients du modèle complet.

Toujours, pour $h_m[\mathbf{k}_m]$, nous posons

- $\boldsymbol{\psi}_m[\mathbf{k}_m]$, le vecteur des produits des fonctions de Laguerre $\prod_{l=1}^m \phi_{m,n_l}[k_l, a_l]$ tel que

$$h_m[\mathbf{k}_m] = \sum_{n_1=0}^{N_m-1} \cdots \sum_{n_m=0}^{N_m-1} C_{m,n_1,\dots,n_m} \phi_{m,n_1}[k_1, a_1] \cdots \phi_{m,n_m}[k_m, a_m] = \mathbf{C}_m \boldsymbol{\psi}_m^T[\mathbf{k}_m]$$

On considère également que pour toutes fonctions réelles $f[\mathbf{k}_m]$ et $g[\mathbf{k}_m] \in l^2(N^m)$, le produit

scalaire multidimensionnel est défini par $\langle f, g \rangle = \sum_{k_1=0}^{\infty} \cdots \sum_{k_m=0}^{\infty} f[k_1, \dots, k_m] g[k_1, \dots, k_m]$ et

$\|f\| = \sqrt{\langle f, f \rangle}$. Avec ces définitions, il est à noter que les fonctions de Laguerre étant orthogonales,

le produit de ces fonctions forme également une base orthonormée m -dimensionnelle vérifiant

$$\langle \phi_{m,n_1} \cdots \phi_{m,n_m}, \phi_{m,n'_1} \cdots \phi_{m,n'_m} \rangle = \delta_{n_1, n'_1} \cdots \delta_{n_m, n'_m}. \quad (\text{II.D.1})$$

Le principe de la correction est d'ajuster ou de perturber le spectre de coefficients \mathbf{C} pour obtenir un nouveau jeu de coefficients \mathbf{C}' définissant le modèle corrigé qui doit satisfaire les contraintes

imposées. Dans ce sens d'ailleurs la correction peut être globale c'est-à-dire affectant tous les coefficients du modèle ou bien elle peut ne concerner qu'un noyau $h_m[\mathbf{k}_m]$ à travers ses coefficients \mathbf{C}_m . La problématique principale est d'effectuer cette opération tout en minimisant l'énergie de la correction vis-à-vis du modèle initial. Ce problème se révèle être une optimisation sous contraintes (de correction) que nous pouvons résoudre par la technique des multiplicateurs de Lagrange.

Soit un modèle de Volterra-Laguerre d'ordre M déterminé sans tenir compte des contraintes. C'est ce modèle défini par ses noyaux h_m , $m \in [1, M]$ que l'on veut corriger pour satisfaire les contraintes.

Posons l'erreur quadratique de la correction

- Pour un noyau d'ordre m : $Q_m(\dot{\mathbf{C}}_m) = \|h_m - h'_m\|^2$.
- Pour le modèle entier $Q(\mathbf{C}) = \sum_{m=1}^M Q_m(\dot{\mathbf{C}}_m)$.

D.II.1.b Introduction des multiplicateurs de Lagrange et contraintes de type égalité

Des multiplicateurs de Lagrange sont introduits afin d'obtenir une correction minimale. Dans un premier cas de correction d'un noyau spécifique $h_m[\mathbf{k}_m]$, nous considérons l_m contraintes de type égalité. Ces dernières sont formalisées par l'ensemble d'équations $\mathbf{r}_m(\dot{\mathbf{C}}_m) = 0$ et associées au vecteur λ_m de multiplicateurs de Lagrange. Dans le second cas, celui des contraintes sur le modèle entier, nous considérons un nombre l de contraintes de type égalité $\mathbf{r}(\dot{\mathbf{C}}) = 0$, associées au vecteur λ des multiplicateurs de Lagrange. Dans les deux cas de figure, le raisonnement mathématique est sensiblement identique. Nous ne présentons ainsi la démarche effectuée que pour les contraintes ciblées sur noyaux.

Posons ainsi $Q'_m(\dot{\mathbf{C}}_m)$ le nouveau critère à minimiser

$$Q'_m(\dot{\mathbf{C}}_m) = Q_m(\dot{\mathbf{C}}_m) + \lambda_m \mathbf{r}_m^T(\dot{\mathbf{C}}_m). \quad (\text{II.D.2})$$

Ce critère découle du terme d'erreur initial $Q_m(\dot{\mathbf{C}}_m)$ auquel on ajoute le terme permettant de tenir compte des contraintes $\mathbf{r}_m(\dot{\mathbf{C}}_m) = 0$ associées aux multiplicateurs de Lagrange λ_m . En différentiant

cette équation vis-à-vis du vecteur de coefficients $\dot{\mathbf{C}}_m$, et en l'annulant, nous avons

$$\frac{\partial}{\partial \dot{\mathbf{C}}_m} Q'_m(\dot{\mathbf{C}}_m) = \frac{\partial}{\partial \dot{\mathbf{C}}_m} Q_m(\dot{\mathbf{C}}_m) + \lambda_m \frac{\partial}{\partial \dot{\mathbf{C}}_m} \mathbf{r}_m^T(\dot{\mathbf{C}}_m) = 0. \quad (\text{II.D.3})$$

Or

$$\frac{\partial}{\partial \dot{\mathbf{C}}_m} Q_m(\dot{\mathbf{C}}_m) = \frac{\partial}{\partial \dot{\mathbf{C}}_m} \|h_m - h'_m\|^2,$$

sachant que

$$h'_m[\mathbf{k}_m] = \mathbf{C}_m \Psi_m^T[\mathbf{k}_m]$$

on déduit que

$$\frac{\partial}{\partial \dot{\mathbf{C}}_m} Q_m(\dot{\mathbf{C}}_m) = -2 \langle h_m - h'_m, \Psi_m^T \rangle,$$

et on peut donc écrire (II.D.3) en

$$\langle h'_m, \Psi_m^T \rangle + \frac{1}{2} \lambda_m \frac{\partial}{\partial \dot{\mathbf{C}}_m} \mathbf{r}_m^T(\dot{\mathbf{C}}_m) = \langle h_m, \Psi_m^T \rangle,$$

En remplaçant h_m et h'_m par leur développement à l'aide des fonctions de Laguerre on déduit

$$\Psi_m \dot{\mathbf{C}}_m + \frac{1}{2} \mathbf{R}_{\dot{\mathbf{C}}_m} \lambda_m = \Psi_m \mathbf{C}_m \quad (\text{II.D.4})$$

avec

- $\Psi_m = [\langle \psi_{m,i}, \psi_{m,j} \rangle]_{i=0, \dots, N_m^m-1; j=0, \dots, N_m^m-1}$
- $\mathbf{R}_{\dot{\mathbf{C}}_m} = \frac{\partial}{\partial \dot{\mathbf{C}}_m} \mathbf{r}_m^T(\dot{\mathbf{C}}_m)$.

En considérant l'orthogonalité des bases multidimensionnelles de Laguerre (II.D.1) la matrice Ψ_m est donc une matrice identité et l'équation (II.D.3) devient alors

$$\dot{\mathbf{C}}_m + \frac{1}{2} \mathbf{R}_{\dot{\mathbf{C}}_m} \lambda_m = \mathbf{C}_m. \quad (\text{II.D.5})$$

L'équation (II.D.5) est générale et ne suppose aucun type de contraintes. Dans le cas particulier de contraintes $\mathbf{r}_m^T(\dot{\mathbf{C}}_m) = 0$ linéaires, reformulées sous la forme $\mathbf{L}_m \dot{\mathbf{C}}_m - \sigma_m = 0$, $\mathbf{R}_{\dot{\mathbf{C}}_m} = \mathbf{L}_m^T$ et le système d'équations s'écrit

$$\begin{cases} \dot{\mathbf{C}}_m + \frac{1}{2} \mathbf{L}_m^T \lambda_m = \mathbf{C}_m \\ \mathbf{L}_m \dot{\mathbf{C}}_m - \sigma_m = 0 \end{cases}$$

La résolution de ce système d'équations nous amène à la solution de correction suivante

$$\dot{\mathbf{C}}_m = \mathbf{C}_m - \mathbf{L}_m^+ (\mathbf{L}_m \mathbf{C}_m - \sigma_m). \quad (\text{II.D.6})$$

où \mathbf{L}_m^+ représente la pseudo-inverse de \mathbf{L}_m . Cette expression permet ainsi de corriger les paramètres de Volterra-Laguerre d'un noyau sous des contraintes linéaires tout en minimisant l'erreur de la correction. Nous allons voir comment généraliser ce résultat au modèle entier.

Ce résultat pour des contraintes sur un noyau donné peut être étendu à des contraintes sur le modèle global. En posant $\mathbf{r}^T(\dot{\mathbf{C}}) = 0$ des contraintes linéaires du type $\mathbf{L}\dot{\mathbf{C}} - \sigma = 0$, les coefficients du modèle corrigé sont obtenus de manière similaire à travers l'équation de correction

$$\dot{\mathbf{C}} = \mathbf{C} - \mathbf{L}^+ (\mathbf{L}\mathbf{C} - \sigma). \quad (\text{II.D.6})$$

\mathbf{L}^+ représentant la pseudo-inverse de \mathbf{L} .

D.II.1.c Application

Présentons la technique de contraintes appliquée au système donné dans [FAV05]. Rappelons qu'il s'agit d'un système défini par un modèle de Volterra simple d'ordre 2 dont

- le noyau d'ordre 1 a pour transformée en z

$$H_1(z) = \frac{z(z+0.5)}{(z-0.3)(z-0.2)}$$

- Son noyau d'ordre 2 est défini en temps par

$$h_2[k_1, k_2] = 0.25h_{20}[k_1]h_{20}[k_2],$$

avec $h_{20}[k]$ défini par sa transformée en z

$$H_{20}(z) = \frac{z(z+1)}{(z-0.3)(z-0.2)}.$$

Le scénario est le suivant : on considère ce système comme une boîte noire à identifier par un modèle de Volterra-Laguerre. Le modèle de Volterra-Laguerre présente après identification des défauts en statique que nous nous proposons de corriger en imposant des contraintes *a posteriori*.

L'identification du modèle de Volterra-Laguerre est réalisée avec du bruit blanc. Les signaux d'entrée et de sortie du système original sont donnés figure II.22.

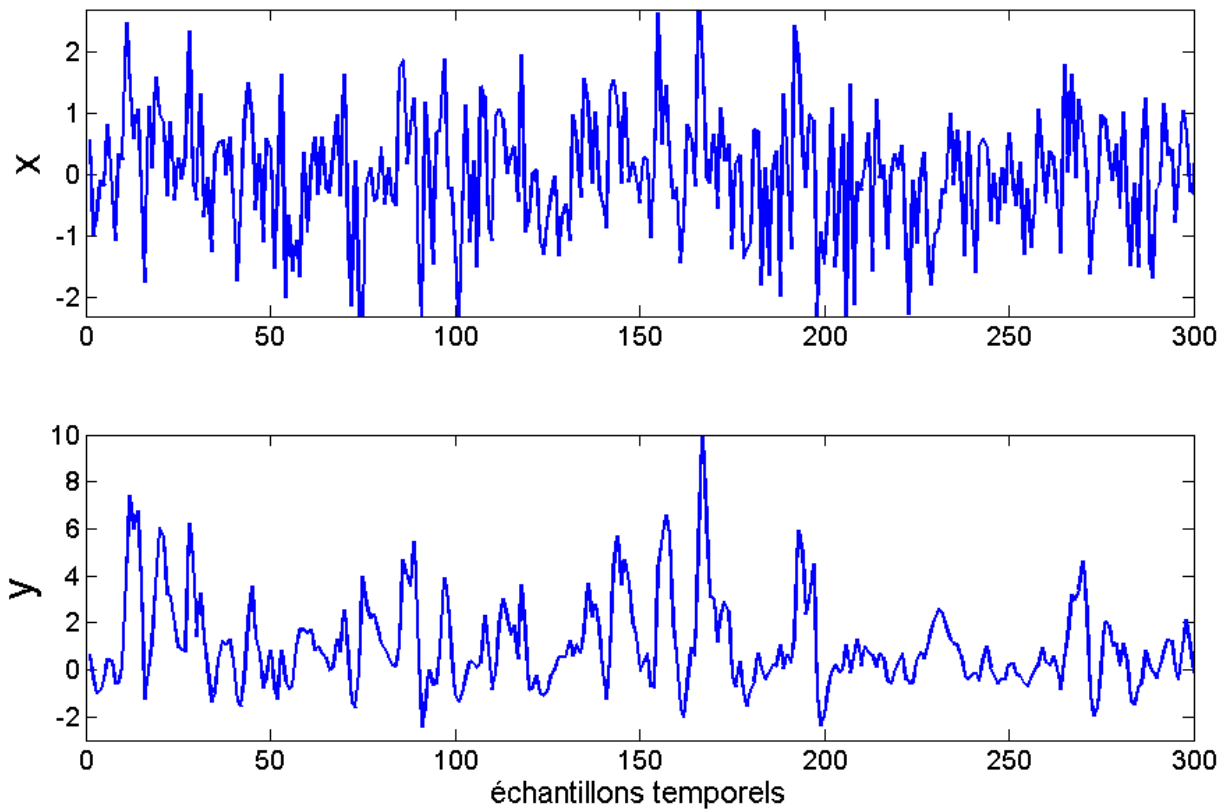


Figure II.22 : Extrait d'un signal d'identification

A partir de ces données entrée-sortie un modèle de Volterra-Laguerre est construit, il est présenté par le tableau II.3. Les pôles de Laguerre sont ceux donnés dans [FAV05].

	1 ^{er} ordre	2 ^{ème} ordre
Pôles de Laguerre	$a_1 = 0.509$	$a_2 = 0.801$
Nombre de fonctions de Laguerre	4	2
Nombre de coefficients	4	4

Tableau II. 3 : Paramètres du modèle de Volterra-Laguerre

Nous appliquons des contraintes sur le modèle identifié en vue d'améliorer son comportement statique. Les équations définissant la correction pour des contraintes linéaires sont :

- $\dot{\mathbf{C}}_m = \mathbf{C}_m - \mathbf{L}_m^+ (\mathbf{L}_m \mathbf{C}_m - \sigma_m)$ pour une correction par noyau (équation II.D.5)
- $\dot{\mathbf{C}} = \mathbf{C} - \mathbf{L}^+ (\mathbf{L} \mathbf{C} - \sigma)$ pour une correction d'un modèle global (équation II.D.6).

En vue d'appliquer ces contraintes il est nécessaire d'identifier les matrices et vecteurs $(\mathbf{L}_m, \mathbf{L}_m \sigma_m, \sigma)$ pour chaque scenario.

On peut d'autre part rappeler qu'un modèle de Volterra ou Volterra-Laguerre présente une caractéristique statique polynomiale. Ainsi, comme il s'agit d'un système de Volterra d'ordre 2, la caractéristique du système étudié peut s'écrire

$$Y_0 = A_1 X_0 + A_2 X_0^2$$

où X_0 et Y_0 sont les composantes continues des signaux d'entrée et de sortie.

Pour un système de Volterra-Laguerre la relation entrée-sortie s'exprime par

$$y[k] = \sum_{n_1=0}^{N_1-1} C_{1,n_1} \bar{\phi}_{1,n_1}[k, a_1] + \sum_{n_1=0}^{N_2-1} \sum_{n_2=0}^{N_2-1} C_{2,n_1,n_2} \bar{\phi}_{2,n_1}[k, a_2] \bar{\phi}_{2,n_2}[k, a_2].$$

Dans le domaine fréquentiel, les produits de convolution $\bar{\phi}_{m,n_i}[k, a_m]$ sont donnés par $\Phi_{m,n_i}(z, a_m)X(z)$. D'après la définition des fonctions de Laguerre, la contribution statique de ce

terme s'obtient pour $z = 1$, soit $\Phi_{m,n_i}(1, a_m)X(1) = \sqrt{\frac{1+a_m}{1-a_m}} X_0$. On déduit alors la caractéristique

statique d'un système de Volterra-Laguerre

$$Y_0 = \left[\sqrt{\frac{1+a_1}{1-a_1}} \sum_{n_1=0}^{N_1-1} C_{1,n_1} \right] X_0 + \left[\left(\sqrt{\frac{1+a_2}{1-a_2}} \right)^2 \sum_{n_1=0}^{N_2-1} \sum_{n_2=0}^{N_2-1} C_{2,n_1,n_2} \right] X_0^2 \quad (\text{II.D.6})$$

Application à travers des contraintes sur noyaux

Ici l'objectif est d'effectuer une correction permettant de faire exactement correspondre la caractéristique statique du système de Volterra avec celle du modèle de Volterra-Laguerre. Cela se réalise en égalisant les coefficients des polynômes représentant ces caractéristiques statiques. Soit pour le modèle corrigé,

$$\left\{ \begin{array}{l} \sqrt{\frac{1+a_1}{1-a_1}} \sum_{i=0}^{N_1-1} C'_{1,i} = A_1 \\ \frac{1+a_2}{1-a_2} \sum_{i=0}^{N_2-1} \sum_{j=0}^{N_2-1} C'_{2,i,j} = A_2 \end{array} \right. \Rightarrow \left\{ \begin{array}{l} \sqrt{\frac{1+a_1}{1-a_1}} \sum_{i=0}^{N_1-1} C'_{1,i} - A_1 = 0 \\ \frac{1+a_2}{1-a_2} \sum_{i=0}^{N_2-1} \sum_{j=0}^{N_2-1} C'_{2,i,j} - A_2 = 0 \end{array} \right.$$

Sous forme vectorielle nous obtenons

$$\begin{cases} \mathbf{L}_1 \mathbf{C}'_1 - \sigma_1 = 0 \\ \mathbf{L}_2 \mathbf{C}'_2 - \sigma_2 = 0 \end{cases}$$

avec $\sigma_1 = A_1$ et $\sigma_2 = A_2$ et $\mathbf{L}_1 = \left[\sqrt{\frac{1+a_1}{1-a_1}} \right]_{i=0 \dots N_1-1}$ et $\mathbf{L}_2 = \left[\frac{1+a_2}{1-a_2} \right]_{i=0 \dots N_2^2-1}$.

On a donc pour chaque noyau une équation de contraintes, chaque contrainte peut alors être traitée séparément.

Application à travers des contraintes globales pour une entrée statique $X_0 = 1$

Ici l'objectif est de déterminer les paramètres de l'équation de contraintes pour que le modèle ait un comportement identique à celui du système référence pour une entrée statique $X_0 = 1$. En posant Y_0 , la sortie désirée du système référence à l'entrée $X_0 = 1$ on a comme équation de contraintes

$$\left[\sqrt{\frac{1+a_1}{1-a_1}} \sum_{i=0}^{N_1-1} C'_{1,i} \right] X_0 + \left[\frac{1+a_2}{1-a_2} \sum_{i=0}^{N_2-1} \sum_{j=0}^{N_2-1} C'_{2,i,j} \right] X_0^2 = Y_0.$$

Sous forme vectorielle nous avons

$$\mathbf{L}\sigma = 0,$$

avec $\sigma = Y_0$, $\mathbf{L} = [l_i]_{i=0 \dots N_1+N_2^2-1}$ et

$$l_i = \begin{cases} X_0 \sqrt{\frac{1+a_1}{1-a_1}} & \text{si } i < N_1 \\ X_0^2 \frac{1+a_2}{1-a_2} & \text{si } i \geq N_1 \end{cases}.$$

Résultats

Le système et les trois modèles, à savoir le modèle initial, celui corrigé par noyau et celui ayant subi une correction globale sont attaqués par le signal de validation présenté figure II.23.

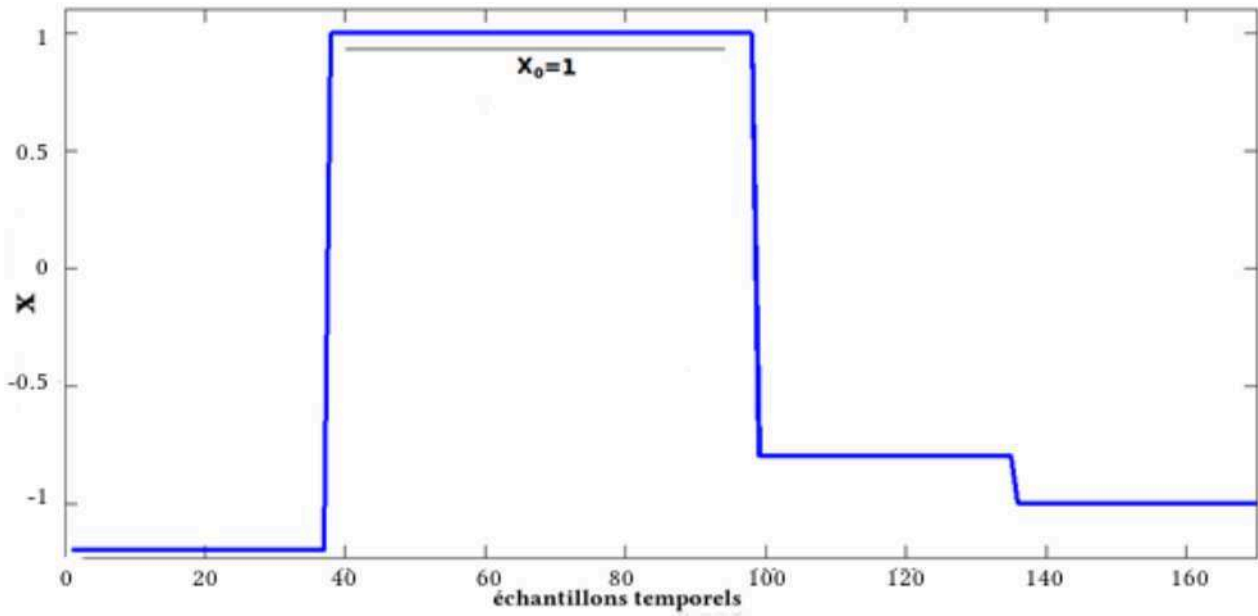


Figure II.23 : Signal de validation

La figure II.24 présente une comparaison des réponses temporelles des trois modèles et du système initial. Les erreurs entre ces réponses sont données figure II.25.

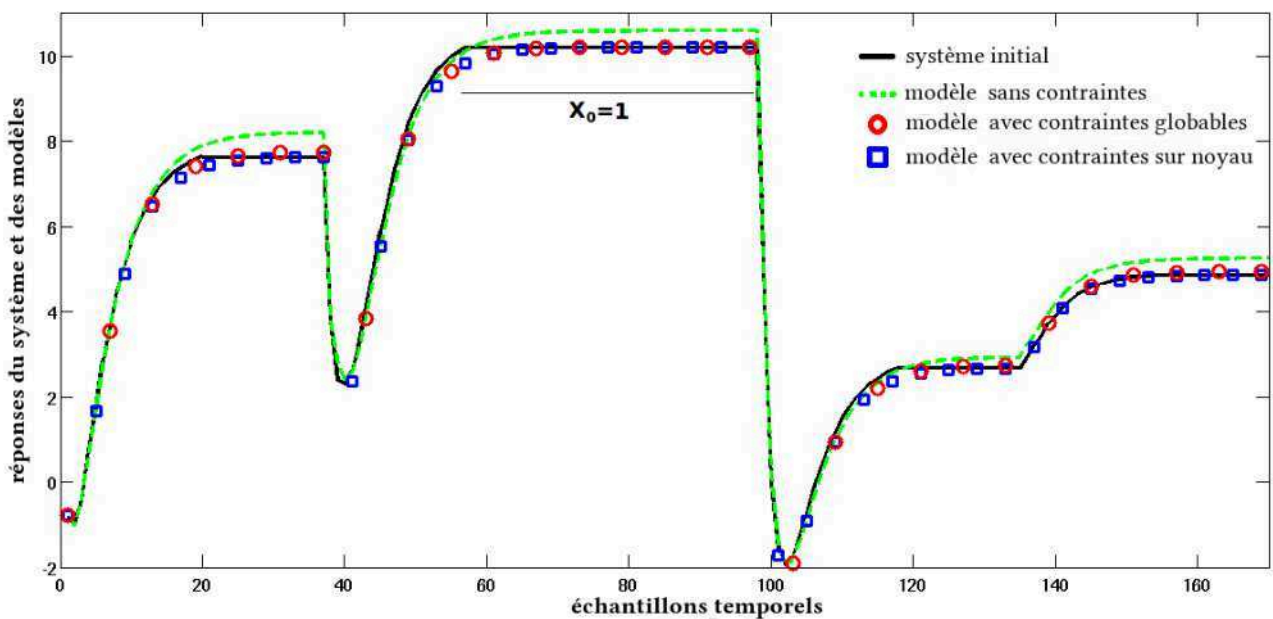


Figure II.24 : Comparaison entre les réponses du système et des modèles

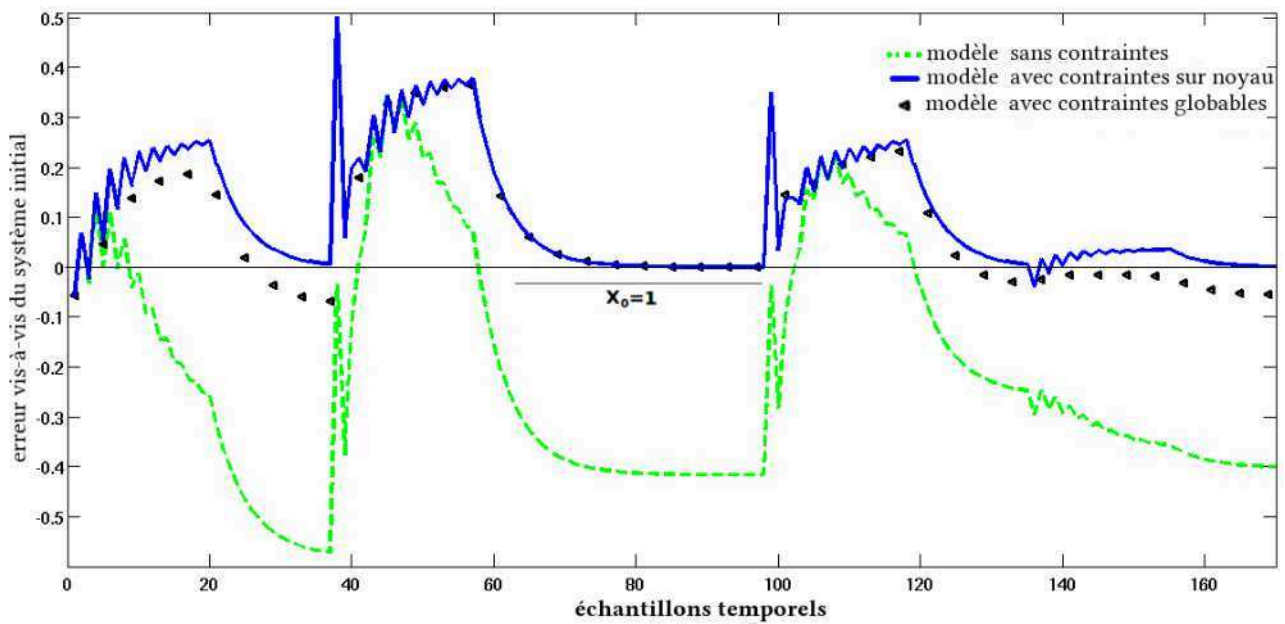


Figure II.25 : Courbes d'erreur des réponses des modèles

Le premier constat que l'on peut faire est que les contraintes statiques sont vérifiées. Le modèle contraint par noyaux ne présente pas d'erreurs statiques vis-à-vis du système référence (au voisinage des échantillons 20, 80, 120 et 180). Le modèle sur lequel est appliquée la contrainte globale a également un comportement statique exacte au point statique $X_0 = 1$ (échantillon 80), tout en présentant des imperfections statiques en dehors de ce point.

Evidemment la perturbation ou correction des coefficients de Volterra-Laguerre engendre une modification du comportement dynamique. Dans ce sens on peut remarquer que le modèle contraint par noyaux présente des pics d'erreurs autour des échantillons 40 et 100. Ces pics n'apparaissent toutefois pas sur le modèle contraint au point statique $X_0 = 1$. On peut très logiquement en déduire que l'amélioration de la précision statique a eu comme autre effet une certaine dégradation du comportement dynamique, du moins vis-à-vis du signal de validation.

Après ces contraintes et en dernière partie du chapitre nous présentons l'intégration ou l'implémentation d'un modèle discret de Volterra-Laguerre à un modèle électrique SPICE équivalent.

D.III Implémentation SPICE des séries de Volterra-Laguerre

Les représentations de Volterra-Laguerre sont données jusqu'ici dans le domaine à temps discret. Certains simulateurs tels SPICE ne fonctionnent de manière optimale qu'avec des systèmes à temps continu. L'objet de cette partie est de présenter la méthode de passage d'un modèle discret

de Volterra en un équivalent en temps continu. Pour bien comprendre ce passage nous nous appuyons sur un modèle SISO, la logique étant identique pour les modèles MISO. On considère un modèle d'entrée $x[k]$ et de sortie $y[k]$. Le modèle est défini par l'équation

$$y[k] = \underbrace{\sum_{m=1}^M \sum_{i_1=0}^{I_m-1} \dots \sum_{i_m=0}^{I_m-1}}_3 C_{m,i_1,\dots,i_m} \underbrace{\prod_{l=1}^m \bar{\phi}_{i_l}[k]}_2 \quad (\text{II.D.7})$$

En considérant l'équation (II.D.7), nous pouvons distinguer trois grandes parties.

1. Les convolutions de l'entrée avec les fonctions de Laguerre. En se rappelant qu'à chaque entrée du modèle est associé un pôle de Laguerre, nous avons ainsi un banc de filtres de Laguerre pour chaque entrée. En particulier ici, nous avons un banc unique pour tout le modèle SISO, banc associé à l'entrée x (figure II.26).

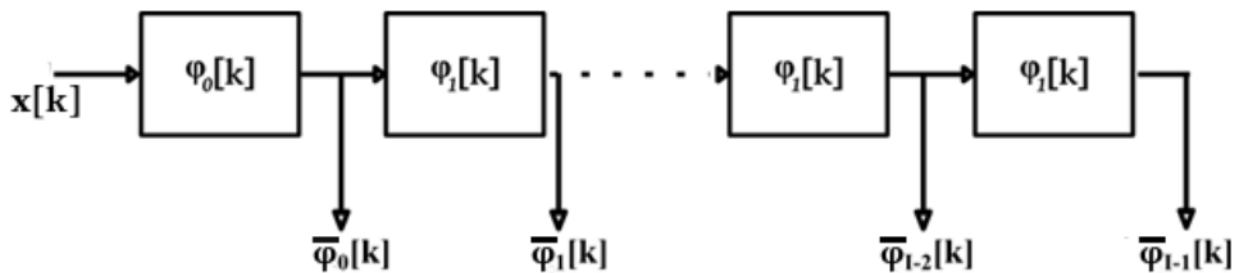


Figure II.26 : Banc de filtres à temps discret de Laguerre

2. Le produit entre ces convolutions, permettant d'obtenir la non linéarité de type polynomiale. Chaque produit est pondéré par le coefficient de Volterra-Laguerre associé.
3. La relation entrée-sortie finale est obtenue en effectuant la somme de tous ces éléments.

D.III.1 Banc de filtres continus

Le passage discret-continu se fait essentiellement en remplaçant le banc de filtres discrets de Laguerre, par un banc de filtres continus (figure II.27) et reposant sur la transformation bilinéaire

$$z = \frac{\frac{2}{Te} + s}{\frac{2}{Te} - s}$$

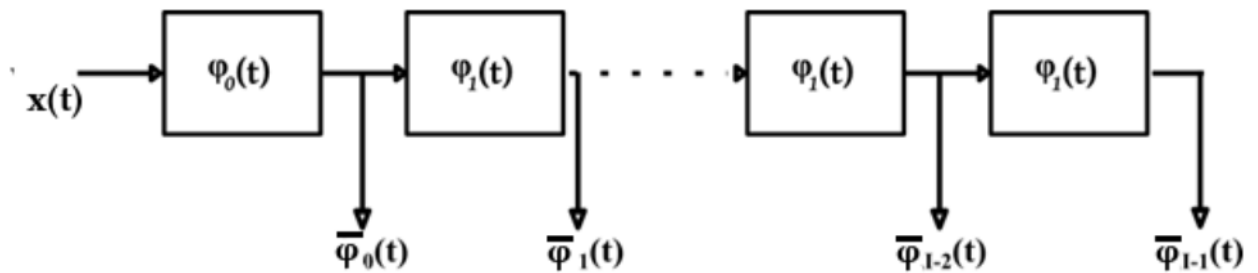


Figure II.27 : Banc à temps continu obtenu par transformation conforme

On rappelle les correspondances dans le tableau II.4.

Fonctions	Transformée en z	Transformée de Laplace
$\varphi_0[k]$	$\sqrt{1-a^2} \frac{z}{z-a}$	--
$\varphi_0(t)$	--	$\left(\sqrt{\frac{1+a}{1-a}}\right) \times \frac{\frac{T_e}{2}s+1}{\frac{T_e}{2}(1-a)^{s+1}}$
$\varphi_1[k]$	$\left(\frac{1-az}{z-a}\right)$	--
$\varphi_1(t)$	--	$\frac{1-\left(\frac{1+a}{1-a}\right)\frac{T_e}{2}s}{1+\left(\frac{1+a}{1-a}\right)\frac{T_e}{2}s}$

Tableau II.4 : Comparaison des filtres de Laguerre utilisés

Le passage des filtres en continu est une chose, l'implémentation SPICE en est une autre. Nous aboutissons pour $\varphi_0(t)$ et pour $\varphi_1(t)$ aux circuits présentés en figure II.28.

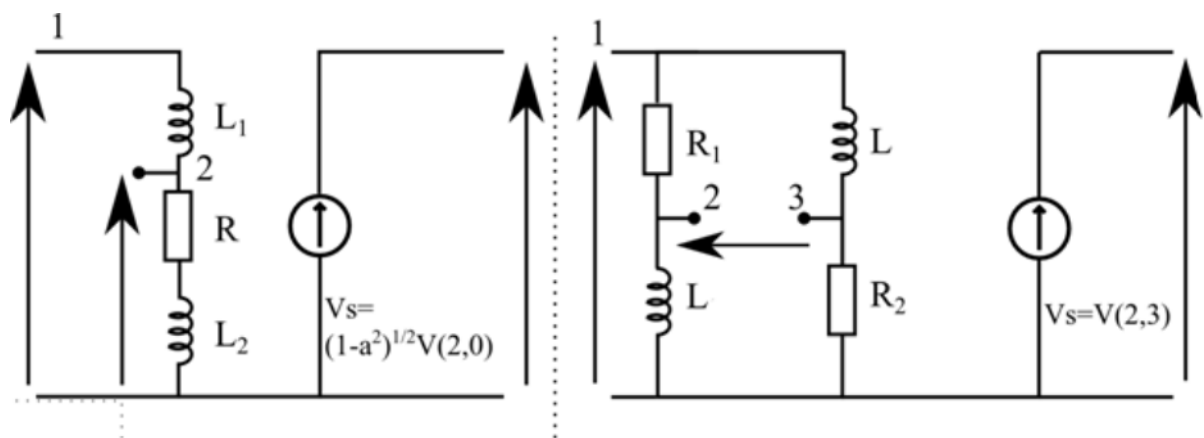


Figure II.28 : Filtrés équivalents obtenus par transformation bilinéaire, filtre d'ordre zéro à gauche

Arbitrairement on choisit une valeur de résistance de $R = R_1 = R_2 = 1k$, les valeurs des inductances sont obtenues, suivant le pôle a par les expressions, $L_1 = \left(\frac{2a}{1-a}\right)\frac{Te}{2} \times R$, $L_2 = \frac{Te}{2} \times R$

et $L = \left(\frac{1+a}{1-a}\right)\frac{Te}{2}$.

Plusieurs circuits étant utilisés en cascade, nous implémentons les filtres sous la forme de sous-modèle. Un banc de filtres de Laguerre est présenté dans l'extrait de texte suivant, avec les filtres de base à gauche et un banc de filtre d'ordre 8 à droite.

<pre> **Sampling Time = Te = 50ps **Laguerre pôle : a=0.672000 .SUBCKT PHI_0 1 2 0 EIN 11 0 1 0 1 L1 11 22 1.024390e-07 R 22 33 1k L2 33 0 2.500000e-08 EOUT 2 0 22 0 2.257778 .ENDS .SUBCKT PHI_1 1 2 0 EIN 11 0 1 0 1 R 11 22 1k L 22 0 1.274390e-07 R 33 0 1k L 11 33 1.274390e-07 EOUT 2 0 33 22 1 .ENDS </pre>	<pre> ****cascade XPHI_0 1 910 0 PHI_0 X1PHI_1 910 911 0 PHI_1 X2PHI_1 911 913 0 PHI_1 X3PHI_1 913 914 0 PHI_1 X4PHI_1 914 915 0 PHI_1 X5PHI_1 915 916 0 PHI_1 X6PHI_1 916 917 0 PHI_1 X7PHI_1 917 918 0 PHI_1 X8PHI_1 918 919 0 PHI_1 </pre>
--	--

D.III.2 Produits entre convolutions, somme générale, modèle final

Une fois le ou les bancs de filtres de Laguerre mis en place, l'étape suivante est d'intégrer les produits polynomiaux de Volterra-Laguerre dans le modèle continu (SPICE). Pour cela, on associe à chaque produit distinct (à chaque coefficient) une source de courant contrôlée. On a

$$G_1 = C_{1,0}\bar{v}_{1,0}(t)$$

$$G_2 = C_{1,0}\bar{v}_{1,1}(t)$$

....

Toutes les sources individuelles G_{XX} sont alors connectées entre la masse et un même nœud, de sorte à obtenir une somme générale (figure II.29). La différence de potentiel entre ce nœud et la masse (nœud 0) est ensuite découplée pour donner la sortie du modèle entrée-sortie SISO.

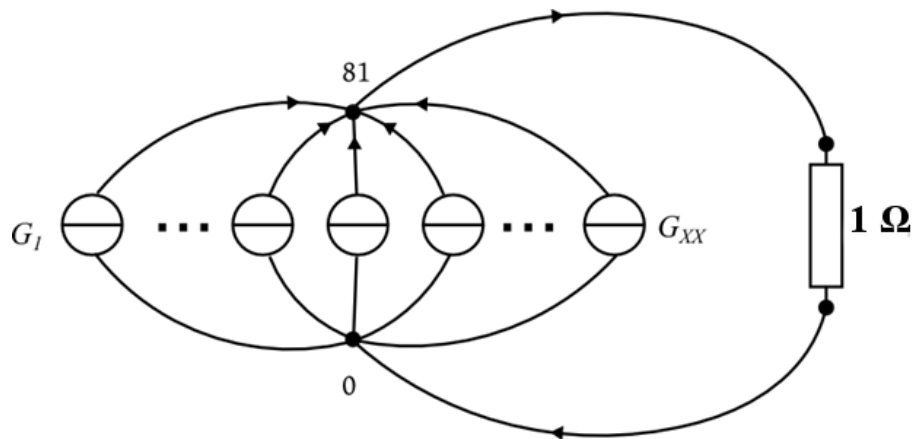


Figure II.29 : Somme générale

Sous SPICE cette partie est décrite de manière textuelle telle que dans l'extrait suivant.

```
G1 0 81 VALUE={-5.126..e-01*V(910,0)}
G2 0 81 VALUE={-4.434..e-01*V(911,0)}
G3 0 81 VALUE={1.225..e-01*V(912,0)}
G4 0 81 VALUE={2.101..e+00*V(910,0)*V(910,0)}
G5 0 81 VALUE={-2.366..e+00*V(910,0)*V(911,0)}
G6 0 81 VALUE={9.126..e-01*V(910,0)*V(912,0)}
....
RSM1 81 0 1

*** découplage
EOUT 2 0 VALUE={V(81,0)}
```

Notons aussi que la génération de la description (netlist) SPICE peut être automatisée, si l'on

dispose au préalable des paramètres des modèles. L'identification des modèles de Volterra-Laguerre se faisant sous le logiciel de calcul MATLAB, nous utilisons ce même logiciel pour générer de manière automatique les descriptions SPICE.

Conclusion

Nous avons lors de ce second chapitre abordé de manière assez générale la modélisation des systèmes linéaires (notamment par fonctions d'approximation) puis celles des systèmes non linéaires. Les séries polynomiales à mémoire de Volterra et de Volterra-Laguerre, ont été particulièrement discutées. Aussi bien en SISO qu'en MISO, les réductions de complexité paramétrique pour chaque cas ont été étudiées, ce qui permet d'avoir une utilisation pratique de ces séries. Dans ce sens au niveau du chapitre suivant nous ferons appel aux séries de Volterra-Laguerre SISO et DISO mais également aux séries polynomiales de Laguerre (paragraphe C.III.a.3).

Ce chapitre nous a aussi permis d'exposer nos travaux sur la correction par contraintes des séries de Volterra-Laguerre. A titre d'exemple, la technique de correction a été utilisée pour améliorer le comportement d'un modèle de Volterra-Laguerre d'un système non linéaire théorique [DIO11]. En fin de chapitre le passage d'une représentation Volterra-Laguerre discrète à une représentation non linéaire SPICE a été présenté. Dans la suite nous abordons, la thématique principale de cette thèse, à savoir la modélisation comportementale des drivers de ligne de transmission.

Chapitre 3

Modélisation des buffers de ligne de transmission

Introduction

Nous avons abordé au chapitre II différentes techniques de modélisation des systèmes linéaires et non linéaires. Un accent particulier a été mis sur les séries de Volterra-Laguerre. Dans ce troisième chapitre, nous synthétisons nos travaux relatifs à la modélisation des drivers de ligne de transmission. Dans ce sens, la problématique de la modélisation des drivers est à approcher suivant deux axes.

Le premier axe est lié à la définition d'un point de vue structure électrique et mathématique du modèle. Ainsi, il faut tout d'abord choisir la nature de cette modélisation : boîte noire, réalisant une modélisation « aveugle » du système ou boîte grise exploitant des informations sur la structure interne des buffers. Puis il nous faut choisir la structure électrique adéquate pour les modèles développés pour enfin faire appel aux représentations et relations non linéaires comme socle de ces modèles.

Le second aspect est lié à la caractérisation des drivers. Les modèles que nous construisons nécessitent une phase d'identification paramétrique. Pour cela les ports d'entrée et de sortie du système vont être stimulés pour extraire le « fonctionnement » du buffer. Il s'agit d'une part de définir les dispositifs connectés à ces ports et d'autre part de mettre en place les stimuli fournis par ces dispositifs. Ceci permet d'extraire des signaux électriques représentatifs du comportement du driver.

Le plan de ce chapitre est le suivant : après avoir brièvement présenté la problématique et l'origine des difficultés de la modélisation des buffers, nous rappelons quelques éléments du standard de modélisation comportementale IBIS qui reste la référence en la matière. L'aspect caractérisation est par la suite abordé et les différentes techniques comportementales étudiées sont présentées. Les méthodes développées sont, en guise de validation, appliquées à la modélisation d'un driver test.

A. Résumé de la problématique

Rappelons les caractéristiques essentielles des drivers ainsi que les difficultés liées à leur modélisation de manière à bien situer la problématique et les objectifs abordés par ce chapitre. La représentation électrique d'un driver est rappelée figure III.1 afin de définir les tensions et courants d'entrée et de sortie, V_{dd} est la tension d'alimentation du composant.

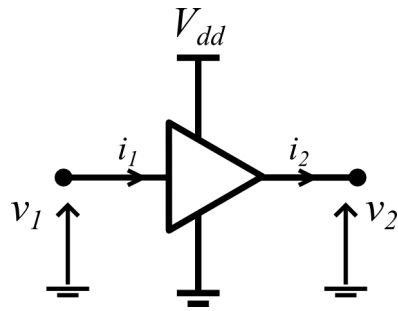


Figure III.1 : Représentation électrique d'un driver

La difficulté principale de modélisation réside dans les diverses non linéarités que présentent ces circuits. De manière concise, au niveau du port de sortie, on retrouve un fonctionnement particulier à deux caractéristiques ($i_2 - v_2$) de sortie, dépendant de l'état interne, haut ou bas, du driver. Chacune de ces caractéristiques est non linéaire. Ces non linéarités en sortie peuvent à la fois être statiques et dynamiques. Enfin le boîtier (package) dans lequel est inséré le circuit CMOS modifie le comportement fréquentiel du port de sortie, ajoutant ainsi un degré supplémentaire de complexité dynamique dans la modélisation.

De plus vis-à-vis de la relation entrée-sortie, l'autre difficulté de modélisation a pour origine la nature de l'influence de la tension d'entrée v_1 sur le port de sortie. Cette tension, quelle que soit son évolution dynamique, n'agit généralement pas directement sur la sortie. Elle contrôle plutôt, après un certain délai de propagation, la commutation entre les caractéristiques haut et bas du port de sortie. La tension v_1 détermine ainsi l'état interne du système. La commutation entre états est décrite par la caractéristique à vide des drivers et présente l'allure d'une fonction de type seuil.

D'un point de vue modélisation des drivers, diverses méthodes ont ainsi été développées, reprenant le plus souvent la structure du standard industriel IBIS (figure III.2). Le modèle IBIS d'un driver de ligne de transmission repose essentiellement sur les deux caractéristiques statiques (pullup $i_H(v)$ et pulldown $i_L(v)$) du port de sortie du driver. Ces caractéristiques sont intégrées sous forme de sources de courant contrôlées par la tension v (à travers des tables de correspondance).

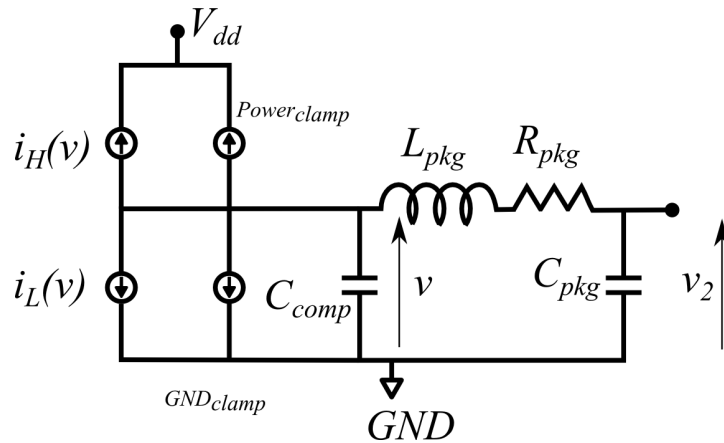


Figure III.2 : Modèle IBIS du port de sortie

Le modèle statique est complété par une capacité linéaire C_{comp} pour compenser le manque de dynamique en sortie du modèle, puis suivi du boîtier qui est synthétisé par les composants discrets ($L_{pkg}, R_{pkg}, C_{pkg}$). L'influence de la tension d'entrée est prise en compte par un mécanisme de fonctions poids temporelles contrôlant la commutation entre les deux caractéristiques du modèle. Ces fonctions sont déterminées de manière optimale vis-à-vis d'un signal d'entrée prédéfini. Le système est électriquement décrit par l'équation suivante (sans boîtier)

$$i_2(t) = w_L(t)i_L(v) + w_H(t)i_H(v) + C_{comp} \frac{dv}{dt}. \quad (\text{III.A.1})$$

L'un des principaux avantages du standard IBIS est la simplicité des modèles et de leur identification. Ce qui d'autre part génère un gain de temps de simulation vis-à-vis des modèles basés sur l'électronique interne de transistors. Enfin les représentations générées sont fiables dans le sens où le modèle, même s'il manque de précision lors de certains régimes de fonctionnement, ne fournit pas des résultats aberrants.

Toutefois la technique repose sur un assemblage très basique de sous-modèles statiques. Le modèle global est défini pour des entrées types. Les signaux d'entrée sont classiquement idéalisés. Les temps de transitions sont fixes, seule la durée des bits peut varier. La modélisation est axée sur le comportement statique du port de sortie à laquelle est superposée une dynamique linéaire représentée par la capacité C_{comp} (le boîtier étant un circuit externe). Cette structure, définie *a priori*, limite la flexibilité du standard dans une prise en compte exhaustive des phénomènes dynamiques non linéaires. Les dynamiques non linéaires qui peuvent apparaître ne pouvant être

reproduites par la seule capacité C_{comp} . Dans ce sens plusieurs méthodes alternatives ont été proposées, [ROU05], [MUT06], [CAO09], [DGH13a], la problématique restant ouverte.

Notre objectif est de mettre en place une technique comportementale de modélisation des buffers de circuits intégrés, permettant

- de modéliser simultanément les effets statiques et dynamiques du port de sortie tout au contraire à l'approche quasi statique d'IBIS (beaucoup des travaux existant se focalisent sur ce premier point),
- de prendre en compte le régime de fonctionnement en sur-cadencement (overclocking),
- et enfin, dans une certaine mesure, de prendre en compte des signaux d'entrées avec des formes d'ondes pouvant présenter des imperfections.
 - niveaux de tension haut et bas imprécis,
 - bruit blanc ou bruit impulsionnel
 - pics de surtension,
 - oscillations transitoires.

Pour répondre à ce cahier des charges, nous allons d'abord présenter la caractérisation des drivers et ses techniques puis les structures des modèles développés ainsi que leur application sur un driver-test.

B. Caractérisation des buffers

Dans un contexte de modélisation comportementale, la structure électronique interne du driver est inconnue ou sciemment ignorée, le circuit ne peut donc être caractérisé qu'à travers ses ports d'entrée et de sortie (figure III.1). Il faut aussi noter que la problématique ne se situe pas dans la modélisation du port d'entrée, qui correspond le plus souvent à l'étage d'entrée du premier étage CMOS. Le courant d'entrée i_1 a ainsi peu d'influence sur l'état du driver. Par la suite nous l'omettrons. Ainsi les stimuli électriques (v_1, v_2, i_2) extraits de la caractérisation du driver permettent ensuite d'identifier et de mettre en place un modèle dont le fonctionnement est pour le mieux équivalent à celui du système. On peut distinguer, dans ce sens, la caractérisation statique de la caractérisation dynamique du driver.

B.1 Caractérisation statique des buffers

En statique, l'objectif est d'extraire les deux caractéristiques à état fixe : la caractéristique de sortie (i_2, v_2) à état haut et celle à état bas. Outre les relations courant tension (i_2, v_2) du port de sortie, l'objectif peut également se situer dans l'extraction de la caractéristique statique entrée-

sortie (relation (v_1, v_2) à vide). Il est à noter que ces caractérisations (i_2, v_2) et (v_1, v_2) peuvent également s'effectuer simultanément sous réserve de stimuli correctement choisis.

B.I.1 Caractérisation statique du port de sortie

Ce premier cas de figure s'obtient en plaçant le driver dans un état fixe grâce à la tension d'entrée (v_1) , celui-ci est soit au niveau haut, soit au niveau bas. Comme suite de cette caractérisation, on peut construire :

- Soit un modèle à deux états purement statique du port de sortie du driver, modèle décrit par les caractéristiques statiques de sortie.
- Soit un modèle quasi-statique, le modèle purement statique est cascadié par un système dynamique à la façon du standard d'IBIS (la partie dynamique est réalisée par une capacité de compensation [DGH13a] [ZHU11]).

Ainsi, le driver est chargé par un générateur de tension comme illustré par la figure III.3. La résistance en série R n'est pas indispensable. La caractérisation s'effectue par une simulation en statique (DC) ou encore par simulation transitoire (TRAN) en faisant évoluer par paliers la tension v_o et en ne s'intéressant qu'aux valeurs en régime permanent. Le plus souvent on fait évoluer cette tension entre $-V_{dd}$ et $2V_{dd}$ pour chaque état, en vue de capturer le comportement en sortie en présence de pics de surtension (overshoot et undershoot).

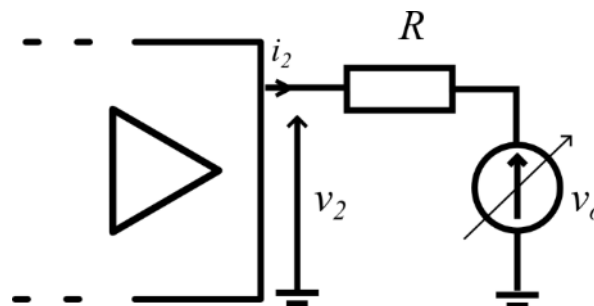


Figure III.3 : Dispositif de caractérisation du port de sortie

Il faut noter que ce type de caractérisation présente un certain intérêt et est très utilisé pour mettre en place des modèles de drivers. Ceci est notamment dû au fait que le port de sortie des drivers présente souvent peu de comportements dynamiques. D'autre part, les modèles construits suivant cette méthode ont souvent une précision satisfaisante. L'identification est simple à mettre en place et le modèle (généralement une table) est stable, ce qui n'est pas tout le temps le cas des modèles

dynamiques du port de sortie. La gestion de la commutation entre états (influence de l'entrée) est renvoyée à d'autres mécanismes.

B.I.2 Caractéristique entrée-sortie statique

La transcaractéristique statique représente la relation entrée-sortie (v_1, v_2) pour un driver à vide (chargé en sortie par une résistance infinie). Pour l'extraire on peut placer en entrée du driver un générateur de tension en série avec une résistance (facultative) comme illustré figure III.4. On peut alors effectuer une simulation statique ou transitoire du système en faisant varier la tension d'entrée v_{in} puis en extrayant uniquement les valeurs en régime permanent. Cette tension peut par exemple évoluer entre 0 et v_{dd} .

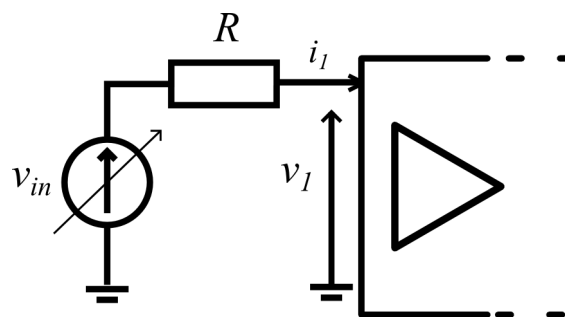


Figure III.4 : Dispositif d'identification du port d'entrée

Ces deux types de caractérisation permettent d'extraire les relations statiques importantes d'un driver. Elles peuvent également être effectuées simultanément en faisant varier les deux générateurs, lors d'une même simulation. Toutefois, le driver étant caractérisé en statique, il n'y a aucune information vis-à-vis de la dynamique de commutation, ni encore des dynamiques pouvant apparaître sur le port de sortie. Il faut pour cela une caractérisation dynamique du driver.

B.II Caractérisation dynamique des buffers

Le dispositif d'excitation statique du driver peut être conservé pour une caractérisation dynamique du driver, à savoir un générateur de tension, en série avec une résistance (figure III.4) en entrée du système. Toutefois la différence principale se trouve au niveau de la nature des signaux temporels. Vis-à-vis de la problématique principale de la modélisation, le rôle des signaux temporels d'identification est de caractériser les comportements entrée-sortie spécifiques des drivers, à savoir : retard, non linéarité entrée-sortie, changement d'état, saturation, etc... Dans ce sens, le signal v_1 présentera, à l'image des signaux numériques propagés sur les lignes de transmission, des formes d'ondes trapézoïdales.

On peut néanmoins distinguer deux cas de figure. Dans le premier cas, le signal d'identification v_1

est un signal numérique « parfait ». Le stimulus v_1 est une succession de bits logiques « 0 » ou « 1 ». Ces bits sont associés à des signaux électriques définis autour de trois caractéristiques :

- La tension électrique associée à chacun de ces bits (généralement 0 et V_{dd}),
- Le temps de transition entre ces deux niveaux statiques, temps constant (ex : 400 ns, 600 ns, etc...).
- La durée des bits-niveaux qui peut être constante ou non.

Une séquence est présentée figure III.5. Il faut aussi noter que la majorité des techniques actuelles se base sur ces hypothèses. On s'intéresse plus, notamment pour un driver, à la modélisation du port de sortie et généralement les stimuli d'entrées sont idéalisés.

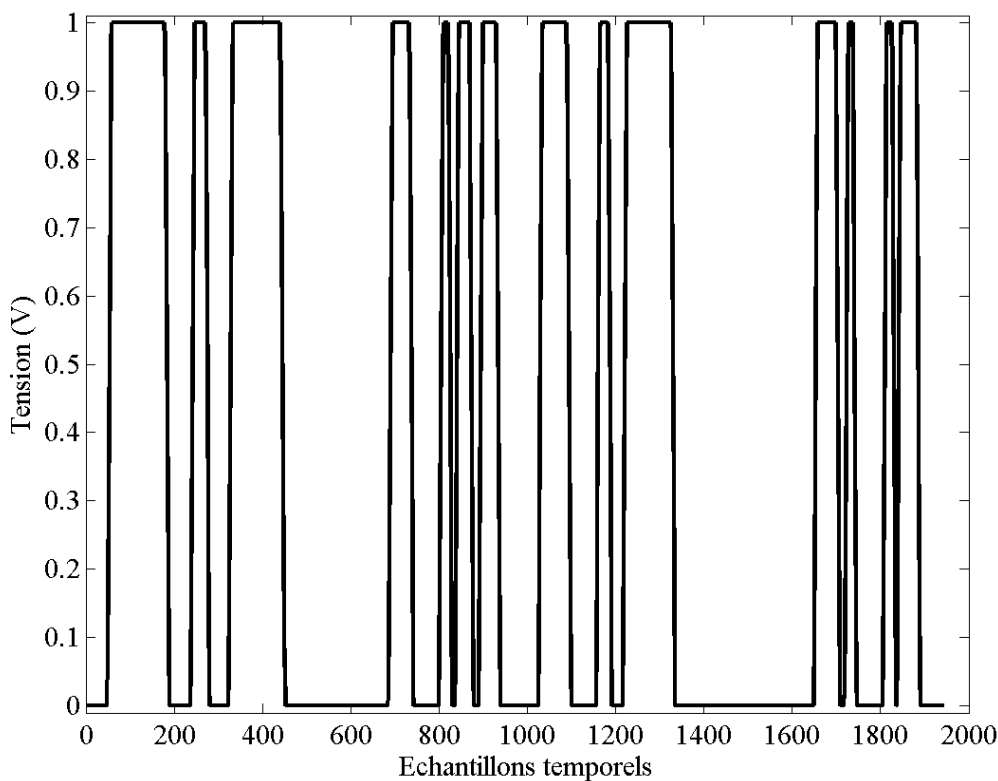


Figure III.5 : Signaux numériques idéalisés

Bien entendu, les signaux réels ont des allures moins parfaites, plus chahutées. Il faut tout d'abord dire qu'un bit logique n'est pas associé à une unique tension « idéale » mais plutôt à une plage de tension (plage haute ou basse suivant l'état logique). De plus selon l'environnement dans lequel est inséré le driver les paramètres tels le temps de montée ou encore la tension d'alimentation V_{dd} peuvent aussi différer. Fixer ces paramètres constants limite la généralité et la finesse des

modèles construits. Enfin la propagation sur les lignes induit divers phénomènes de distorsions, qui entraînent une perturbation des signaux reçus même s'ils sont « idéaux » à l'émission.

Tout ceci nous conduit au deuxième cas de figure dans la mise en place des stimuli d'identification, une séquence illustrative est présentée sur la figure III.6. Ainsi les stimuli construits sont des signaux en escalier. Le nombre de niveaux statiques ne se limite plus aux deux tensions (représentant idéalement les bits « 0 » ou « 1 ») mais permet d'explorer les plages hautes et basses de tension (relation entrée-sortie, transcaractéristique). Les temps de transition et également la durée des niveaux sont variables.

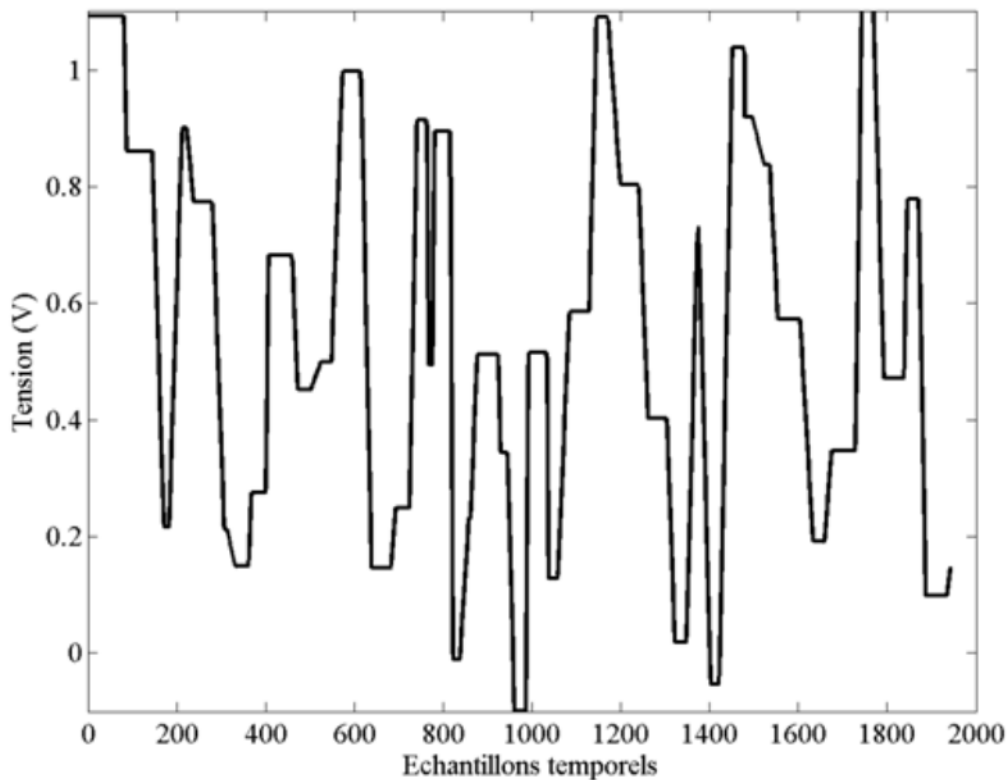


Figure III.6 : Stimuli d'identification enrichis

B.II.1 Caractérisation dynamique du port de sortie et charge variable

Conformément au principe de fonctionnement des drivers, le signal v_1 fourni par le générateur d'entrée, permet de stimuler les mécanismes et phénomènes liés à la commutation du driver. Tandis que le dispositif de charge du driver permet plus spécifiquement de stimuler le port de sortie du système. La nature de ce dispositif peut différer suivant le modèle dynamique à mettre en place. En effet le dispositif « classique » de caractérisation, à savoir générateur de tension en série avec une

résistance, peut être utilisée (figure III.3) et ce en affinant la nature des signaux temporels fournis par v_o .

Ce type d'identification amène toutefois une problématique supplémentaire liée à la stabilité des modèles construits. Pour bien situer le problème il faut se rappeler que l'évolution des variables électriques de sortie (v_2, i_2) est définie d'une part par le comportement non linéaire du port de sortie et d'autre part par la charge (généralement linéaire, ex : ligne de transmission). On peut traduire, pour un état fixe du buffer, ceci par deux équations mathématiques $L_B \{v_2, i_2\} = 0$ et $L_2 \{v_2, i_2\} = 0$ caractérisant respectivement, le port de sortie et la charge. Le couple (v_2, i_2) évolue donc suivant les contraintes imposées par le système d'équations

$$\begin{cases} L_B \{v_2, i_2\} = 0 \\ L_2 \{v_2, i_2\} = 0 \end{cases} \quad (\text{III.B.1})$$

Ce même raisonnement peut être appliqué au modèle qui se substituera au driver, en configuration de charge identique, on aboutit de manière analogue au système d'équations

$$\begin{cases} L_M \{v_2, i_2\} = 0 \\ L_2 \{v_2, i_2\} = 0 \end{cases} \quad (\text{III.B.2})$$

où L_M définit le comportement, d'un point de vue mathématique du port de sortie du modèle.

La nature physique du driver garantit, pour (III.B.1), l'existence d'une solution unique quelque soit la charge (bien entendu en supposant des charges classiques). Quant au modèle non linéaire (III.B.2), l'identification dynamique est forcément limitée à une famille de charges. Tous les types de charges possibles ne peuvent être utilisés lors de la phase d'identification.

En simulation, pour des configurations de charges non identifiées, l'existence de solutions n'est donc pas garantie. D'autre part la nature non linéaire du modèle peut poser un problème d'unicité de solutions, un couple solution (v_2, i_2) , à un instant k peut exister, mais il n'est pas unique. Ainsi on se retrouve parfois en simulation avec

- des problèmes de conditions initiales, ex : solution initiale (v_2, i_2) à $t = 0$ totalement différentes du couple courant-tension réel ;
- une divergence du couple (v_2, i_2) vers des solutions physiquement impossible ;
- une absence de couple solution (v_2, i_2) à un instant donné de la simulation, mettant

ainsi un terme à celle-ci.

Le problème est accentué par la prise en compte dynamique de la tension d'entrée, comme système d'équations nous avons

$$\begin{cases} L_M \{v_2, i_2, v_1\} = 0 \\ L_2 \{v_2, i_2\} = 0 \end{cases}$$

Le problème dépend également de la représentation mathématique sur laquelle repose le modèle. Par exemple pour un modèle polynomial d'ordre N il y a, à chaque instant, N solutions possibles qui peuvent toutefois être complexes. Pour mieux garantir la fiabilité des modèles, nous avons ainsi mis en place la charge variable présentée en figure III.7 (seul le port de sortie est présenté). Elle permet de caractériser dynamiquement le driver pour les charges résistives (résistance R variable), les charges capacitives (capacité C variable) et de manière moins complètes les lignes de transmission (RLC variable). La particularité vis-à-vis de la stabilité est de couvrir l'ensemble des trajectoires (v_2, i_2) qui pourraient survenir lorsque le modèle est mis en condition de simulation.

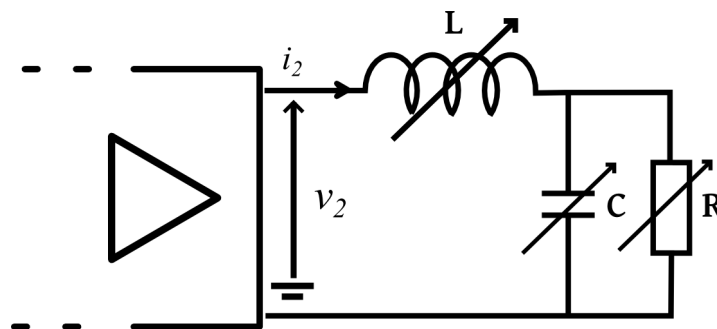


Figure III.7 : Charge RLC variable

La présence du générateur (à comparer à la figure III.3) est facultative, la charge variable permet en fait de reproduire dans une certaine mesure le comportement des charges classiques qui tournent autour des lignes de transmission, donc de charges passives.

B.III Le driver synthétique

Avant de valider les techniques développées sur des systèmes réels, nous utiliserons dans ce chapitre un modèle simulant le comportement d'un driver synthétique (figure III.8). Ce driver « mathématique » nous a permis tout au long de la thèse de disposer d'un système hautement configurable pour tester nos structures de modèles, tout en nous permettant de travailler avec plusieurs systèmes de caractéristiques différentes. Il nous a également permis de limiter les temps de simulation qui auraient été d'une durée très importante avec des buffers réels. Les résultats de modélisation de buffers réels sont donnés chapitre 4.

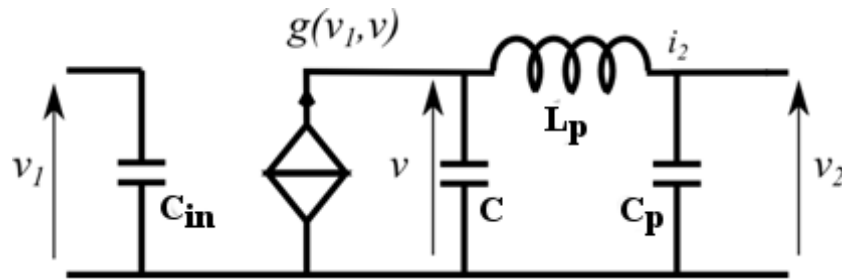


Figure III.8 : Buffer synthétique

La tension d'alimentation est normalisée à $V_{dd} = 1$ V. Le port d'entrée du dispositif test est caractérisé par la capacité C_{in} . Le composant fondamental est la source non dynamique $g(v_1, v)$ qui permet au système d'adopter le fonctionnement d'un driver, $g(v_1, v)$ est définie par

$$g(v_1, v) = (1 - f(v_1))i_H(v) + f(v_1)i_L(v). \quad (\text{III.B.3})$$

Dans cette équation $i_H(v)$ et $i_L(v)$ représentent les caractéristiques I-V lorsque le système est respectivement maintenu (à travers v_1) au niveau haut ou au niveau bas. La fonction f qui permet de décrire la commutation est une tangente hyperbolique. Celle-ci permet de contrôler la non linéarité de la caractéristique entrée-sortie, elle est donnée par

$$f(v_1) = \frac{1 + \tanh[A(v_1 - 0.5)]}{2}. \quad (\text{III.B.4})$$

Plus le paramètre A est grand (on choisit ici $A = 5$) plus la transition est non linéaire. Nous obtenons comme caractéristique entrée-sortie celles présentées en figure III.9.

La caractéristique présentée figure III.9 possède, pour la valeur choisie $A = 5$, une variation assez lente, tout au contraire de celles des drivers réels qui s'approchent d'une fonction seuil. On peut tendre vers celle des buffers réels en jouant sur le paramètre A de la relation ou en mettant en cascade plusieurs systèmes. Cette dernière possibilité présente comme autre avantage d'introduire un retard entrée-sortie plus marqué. En figure III.10 nous présentons la caractéristique entrée-sortie d'un driver synthétique constitué de 4 sous drivers cascades.

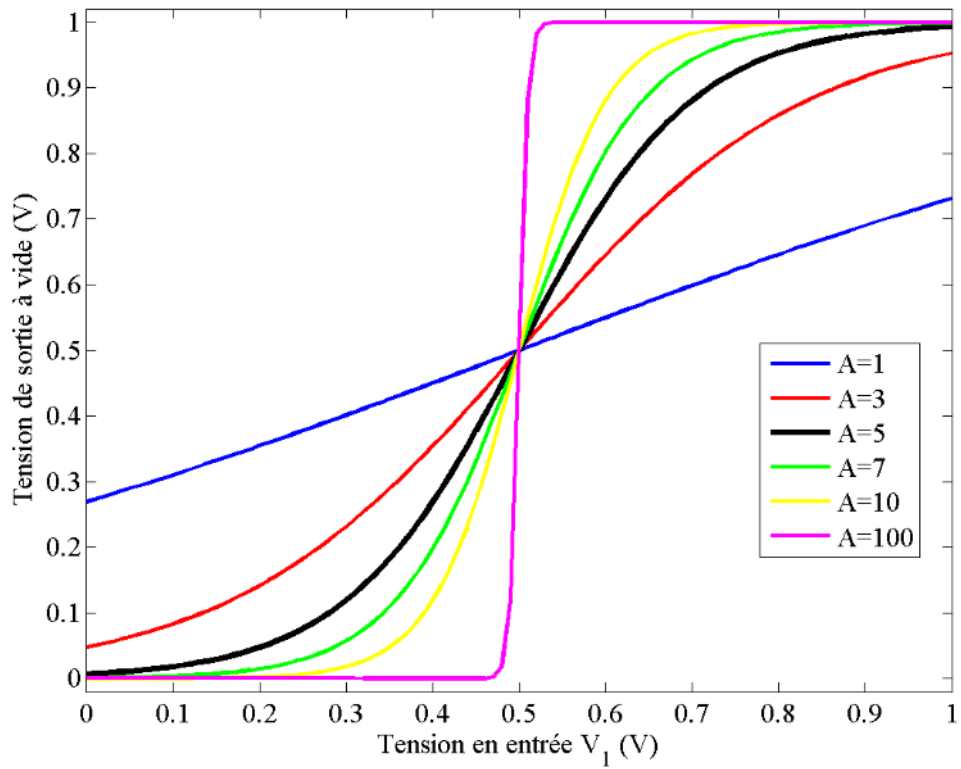


Figure III.9 : Transcaractéristique du buffer pour différentes valeurs de A

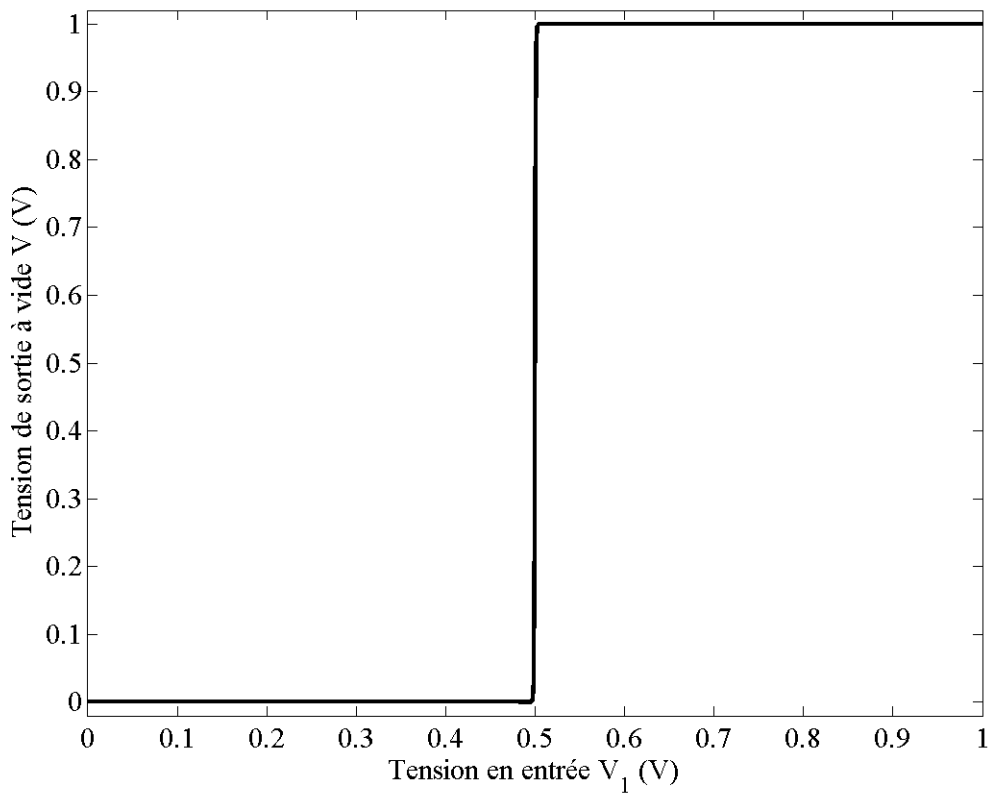


Figure III.10 : Transcaractéristique d'un driver constitué de 4 drivers synthétiques cascades

Au niveau du port de sortie, $i_H(v)$ et $i_L(v)$ dans l'équation (III.B.3) sont des polynômes du troisième ordre, donnés par

$$\begin{cases} i_H(v) = 3e-3 * (-3 * (v-0.2)^3 + 4 * (v-1)^2 - 0.5v - 4 - 3 * 0.2^3) \\ i_L(v) = -3e-3 * (-3 * ((-v+1)-0.2)^3 + 4 * ((-v+1)-1)^2 - 0.5(-v+1) - 4 - 3 * 0.2^3) \end{cases}$$

Nous obtenons par caractérisation statique du port de sortie la figure III.11.

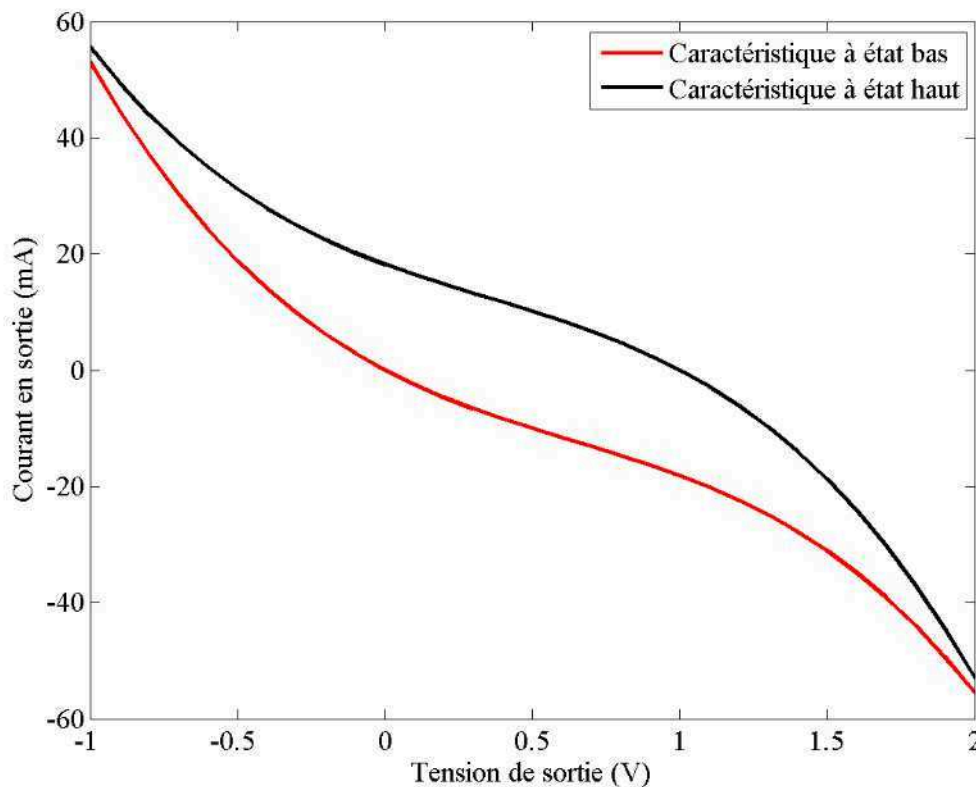


Figure III.11 : Caractéristiques de sortie du buffer synthétique, à l'état haut (rouge) et à l'état bas (noir)

Enfin le modèle est complété par un circuit RLC modélisant les effets du boîtier. Les valeurs de composants discrets utilisés pour ce buffer synthétique sont données dans le tableau III.1.

C_{in}	C	L_p	C_p
0.2 pF	0.1 pF	10 fH	0.5 pF

Tableau III.1 : Valeur des composants discrets

Il faut aussi remarquer que sur cet exemple la valeur de l'inductance est choisie assez faible pour limiter les effets du boîtier, ce qui permet de limiter la complexité du système test. Ce modèle

synthétique nous permet d'effectuer simplement de nombreux tests sur les différents modèles développés.

Vis-à-vis de l'identification du driver synthétique et les besoins de nos modèles développés, nous effectuons également une caractérisation dynamique du système. La figure III.12 présente le montage électrique de cette caractérisation.

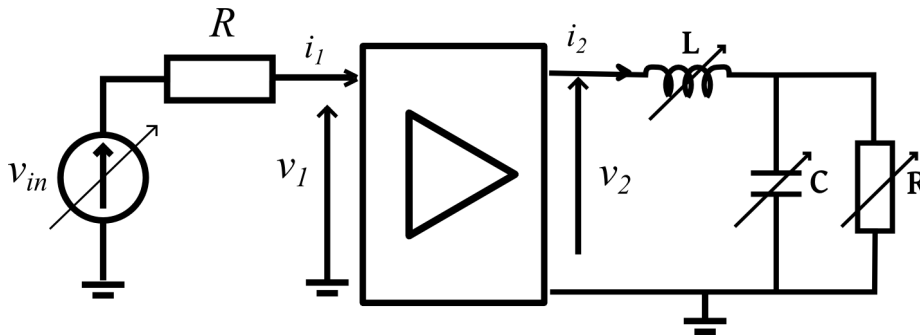


Figure III.12 : Caractérisation dynamique du driver synthétique

C. Les différentes structures de modèles comportementaux étudiées

Au cours de ce travail de thèse, ont été mises en œuvre plusieurs techniques de modélisation comportementale de drivers. Il s'agit principalement d'un modèle « global » et de modèles découplés. Chacun de ces modèles présente une structure électrique et une procédure d'identification distinctes et par conséquent des caractéristiques et particularités différentes. Une comparaison entre ces modèles permettra de déterminer celui qui répond le mieux aux objectifs fixés à savoir une modélisation précise et fiable quelques soient les signaux d'entrée et la charge mais tout en possédant une faible complexité structurelle et paramétrique.

C.I Modélisation globale

C.I.1 Présentation

Le modèle « global » est un modèle ambitieux. Il ne réalise aucun *a priori* sur la structure interne ou sur le type de fonctionnement des drivers. Cette méthode se contente de la caractérisation temporelle simultanée des ports d'entrée et de sortie du système comme données d'identification et essaie de déterminer une relation liant les trois variables électriques à savoir (v_1, v_2, i_2) . Deux structures électriques sont toutefois possibles (voir figure III.13). Le driver peut être modélisé soit comme étant une source de tension ou soit comme une source de courant, les deux non linéaires et contrôlées par la tension d'entrée v_1 et ses dynamiques. Cela revient à définir respectivement pour

le driver un modèle de type impédance ou de type admittance contrôlés par la tension d'entrée v_1 (figure III.13).

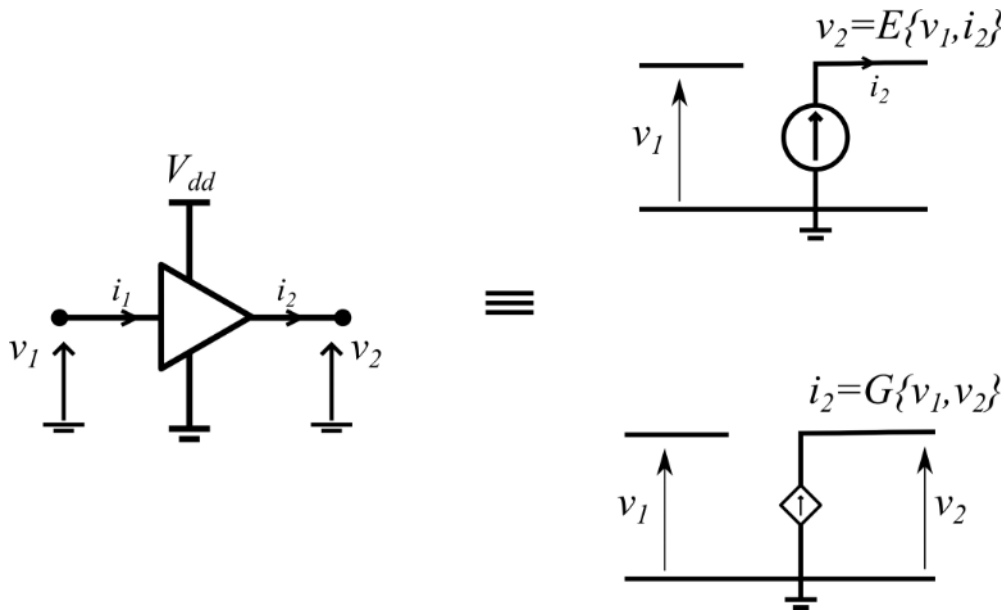


Figure III.13 : Modèle boîte noire de driver en source de tension (haut) ou en source de courant (bas)

En termes d'équations nous avons les relations non linéaires dynamiques à deux variables

$$\begin{cases} \text{admittance } i_2 = G\{v_1, v_2\} \\ \text{impédance } v_2 = E\{v_1, i_2\} \end{cases} \quad (\text{III.C.1})$$

En comparant l'équation (III.A.1) définissant le standard IBIS à l'équation (III.C.1) du modèle global de type admittance, on pourrait en conclure que celle relative à IBIS peut être déduite de (III.C.1). Cependant, suivant le principe de la technique développée, le mappage non linéaire Y est une représentation mathématique « directe » à deux dimensions. Elle ne repose pas sur une structure décomposée requérant plusieurs phases d'identification (fonctions poids, caractéristiques de sortie etc.). Ainsi la relation non linéaire dynamique est assez générale pour prendre à la fois en compte

- la dynamique d'entrée (telle que le régime de sur-cadencement)
- les statiques et dynamiques linéaires ou non du port de sortie (telles que les effets du boîtier).

Nous mettons donc en place un modèle admittance du driver qui repose sur une structure de Volterra-Laguerre DISO. Vis-à-vis de la représentation de Volterra-Laguerre, plusieurs remarques peuvent être soulignées. D'un point de vue général, le modèle repose sur ces séries polynomiales présentées au chapitre 2 partie C, avec réduction sans pertes de généralités de la complexité paramétrique. En pratique l'implémentation du programme d'identification est faite de telle façon à

pouvoir, sans grand effort, profiter de la réduction de complexité paramétrique supplémentaire offerte par les séries polynomiales simplifiées. Ce qui justifie les lignes suivantes du tableau III.2

- « Coefficients de Volterra-Laguerre non diagonaux », en supprimant ces coefficients nous avons un modèle polynomial de Laguerre (chapitre 2 paragraphe C.III.a.3),
- « Noyaux croisés du modèle DISO », en supprimant les noyaux croisés, nous avons le modèle présenté en (chapitre 2 paragraphe C.III.b).

Les caractéristiques du modèle construit sont donc présentées en tableau III.2. Une série d'ordre 7 a été mise en place pour obtenir une bonne qualité de modélisation. On remarquera aussi qu'un retard a été extrait. Cette extraction permet de réduire la complexité du modèle mis en place.

Ordre	7						
Répartition des fonctions de Laguerre de l'ordre 1 à 7	3	3	3	3	3	3	3
Nombre de coefficients par ordre	6	12	20	30	42	56	72
Nombre total de coefficients du modèle	238						
Pôle associé à v_1 après optimisation	0.567						
Pôle associé à i_2 après optimisation	0.9						
Noyaux croisés du modèle DISO (eq. II.C.14)	non						
Coefficients de Volterra-Laguerre non diagonaux (eq. II.C.13)	oui						
Retard entrée-sortie extrait	650 ps						

Tableau III.2 : Paramètres du modèle de Volterra-Laguerre du driver

En vue de valider le modèle et d'apprécier qualitativement la technique, nous appliquons un signal de validation (figure III.14). Ce signal contient des séquences de sur-cadencement ainsi que dans sa deuxième partie des signaux plus chahutés.

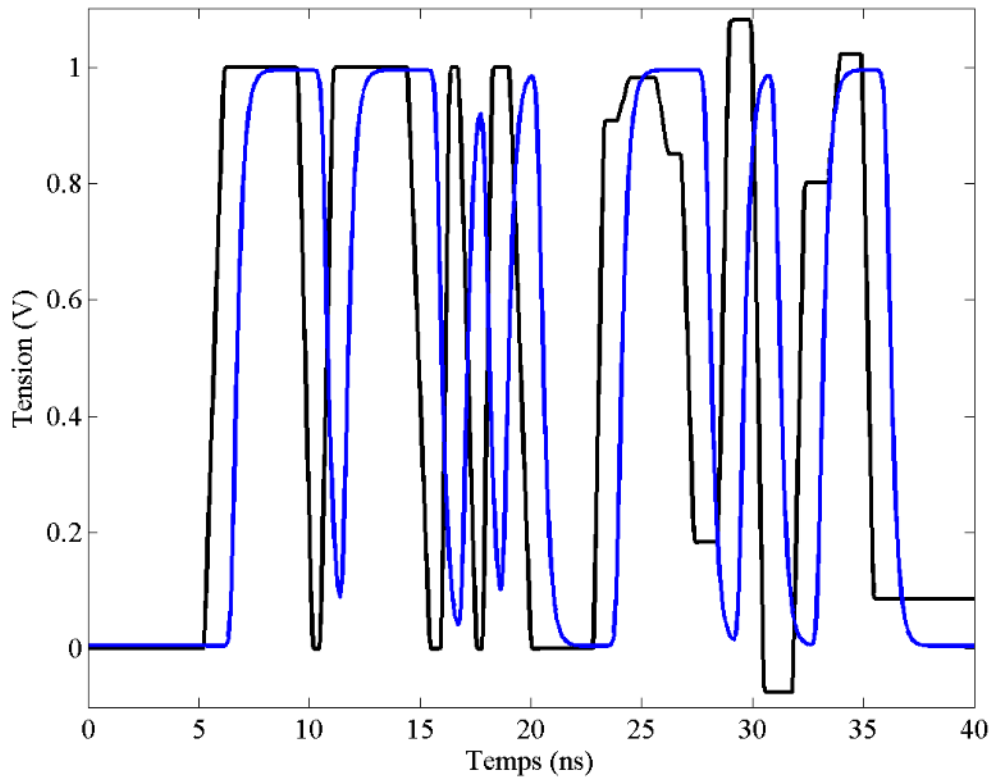


Figure III.14 : Signal de validation en entrée (noir) et la réponse à vide du buffer (bleu)

La validation s'effectue sur trois configurations de charges différentes. Il s'agit d'une résistance et de deux lignes de transmission (figure III.15). Pour chaque cas de figure la réponse du modèle et du driver référence sont comparées (figures III.16 à III.18).

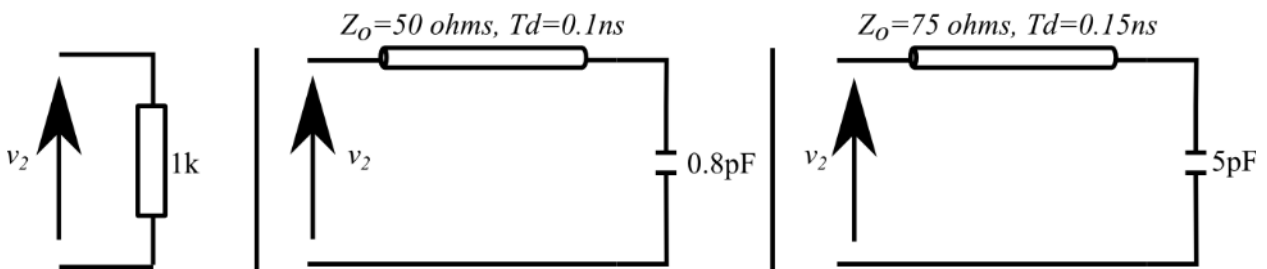


Figure III.15 : Charges utilisées lors de la validation

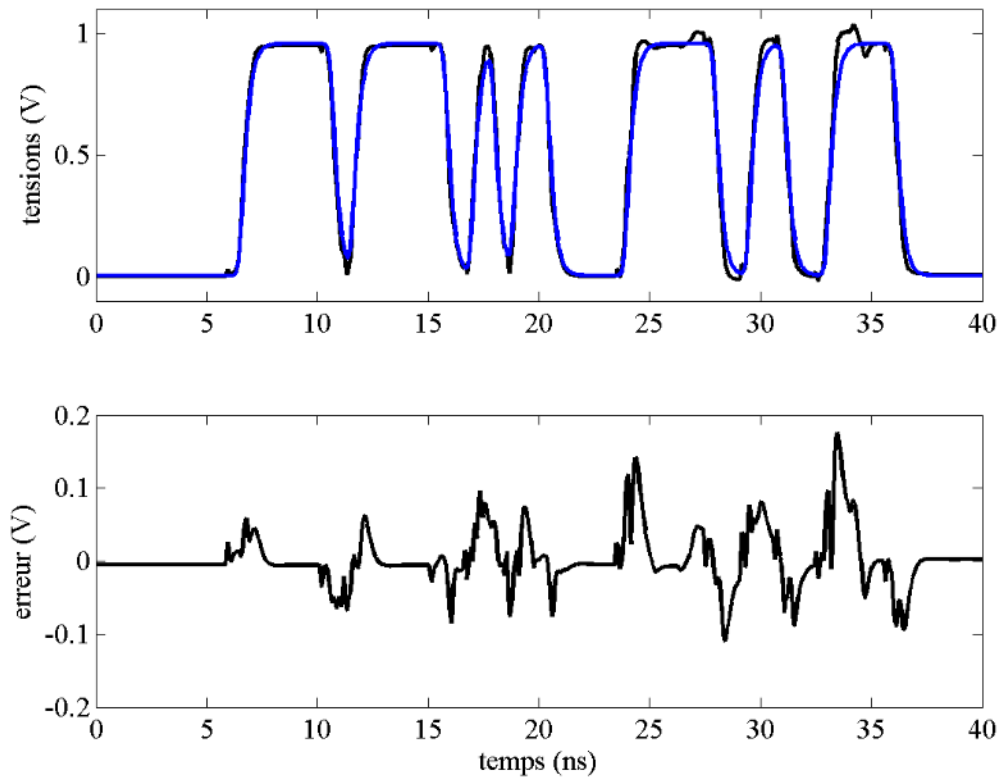


Figure III.16 : Réponses du driver (bleu) et du modèle (noir) pour une charge résistive de 1 k Ω

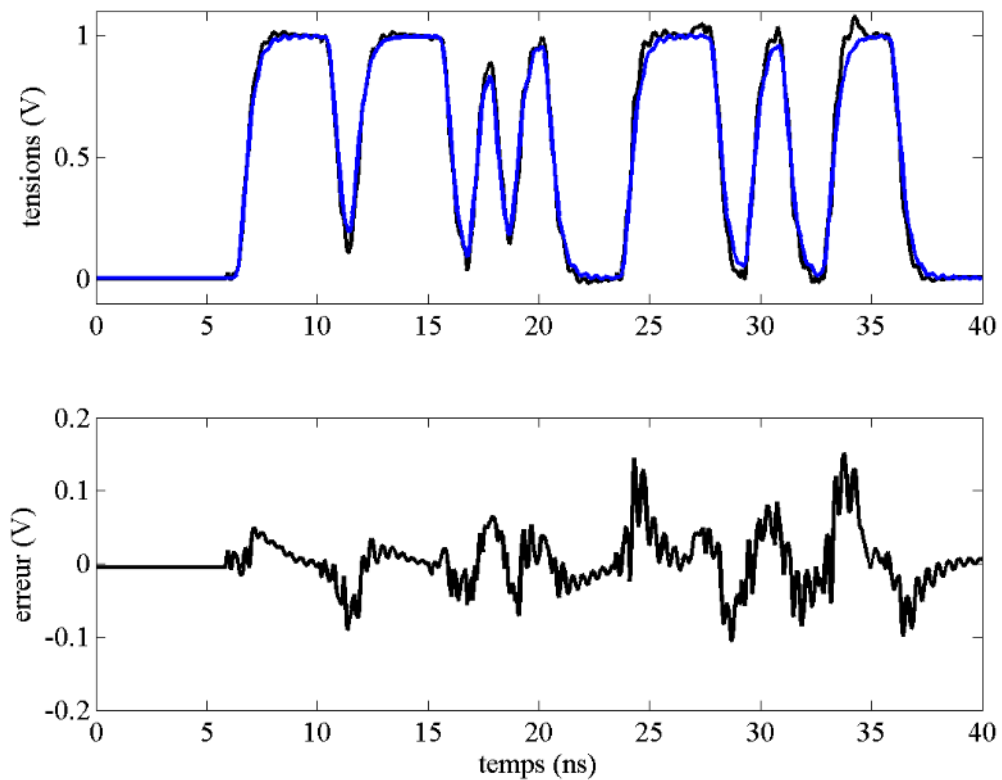


Figure III.17 : Réponses du driver (bleu) et du modèle (noir)s pour la ligne d'impédance 50 Ω

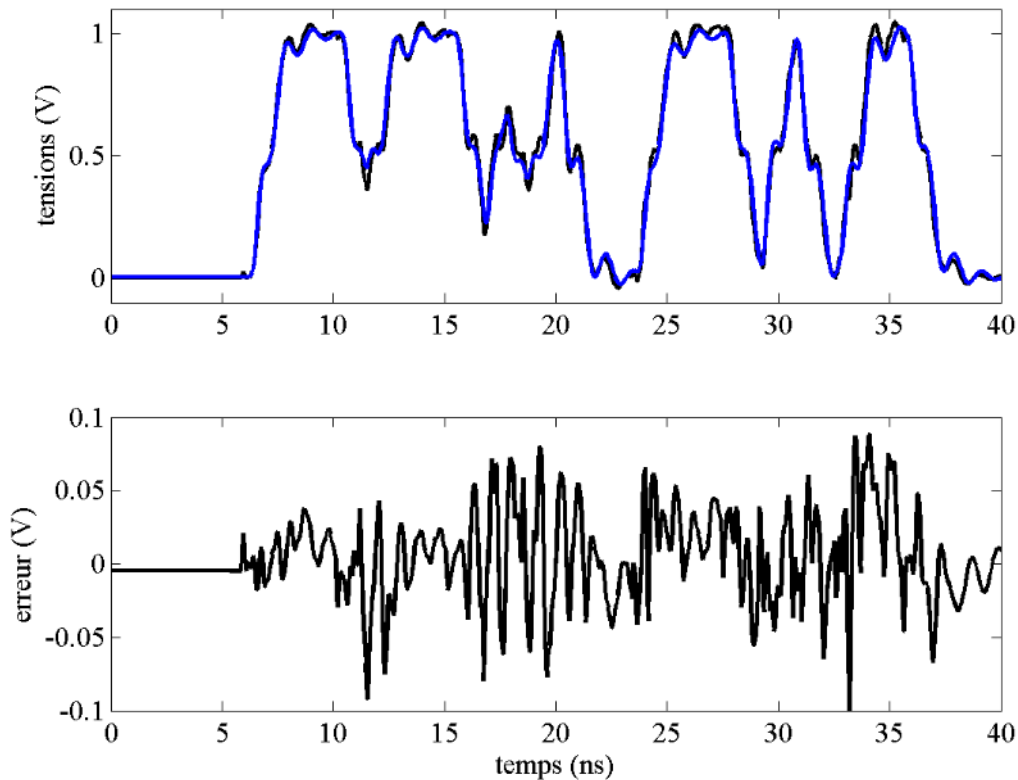


Figure III.18 : Réponses du driver (bleu) et du modèle (noir) pour la ligne d'impédance 75Ω

Le modèle global constitue une approche boîte noire pure qui n'exploite aucun *a priori* sur le principe de fonctionnement des drivers. La technique tente de relier sous une même relation, à travers une optimisation simultanée, les différentes non linéarités statiques et dynamiques présentes au niveau des drivers.

Vis-à-vis de la représentation de Volterra-Laguerre, elle nécessite des ordres élevés. Cela est principalement dû à la relation entrée-sortie qui est fortement non linéaire, mais cette complexité paramétrique est indispensable pour une réponse satisfaisante du modèle à des signaux d'entrée réels. Les ordres élevés posent le problème de la fiabilité du modèle, il faut plus d'efforts et d'exploration dynamique pour garantir la stabilité du système. Ce type de modèle nécessite également un nombre important de coefficients. La modélisation peut être simplifiée en ne considérant que des signaux d'entrée idéalisés.

C.I.2 Subdivision (du modèle global) suivant le niveau en entrée

La motivation de la subdivision du modèle global est de réduire la complexité paramétrique du modèle global en s'appuyant sur plusieurs sous-modèles, chacun ayant alors une partie plus faiblement non linéaire à modéliser. La relation mathématique définissant ce modèle est donnée par

l'équation

$$i_2 = \sum_{i=0}^{I-1} \varpi_i(v_1) Y_i \{v_1, v_2\}. \quad (\text{III.C.2})$$

Les $\varpi_i(v_1)$ sont de simples fonctions poids d'allure trapézoïdale prenant les valeurs 0 ou 1 suivant le domaine de validité des sous-modèles. L'identification du modèle repose sur les stimuli issus de la caractérisation dynamique du modèle global.

Toujours à partir des données issues de la caractérisation dynamique simultanée (figure III.13, nous construisons une représentation de Volterra-Laguerre composée de deux sous-modèles du même type que pour le modèle global. Les caractéristiques de cette représentation sont présentées en tableau III.3.

Ordre	4			
Répartition des fonctions de Laguerre de l'ordre 1 à 4	3	3	3	3
Nombre total de coefficients par ordre	6	12	20	30
Nombre total de coefficients du modèle	136 (68 pour chaque sous modèle)			
Pôle associé à v_1 après optimisation	0,567			
Pôle associé à i_2 après optimisation	0,9			
Noyaux croisés du modèle DISO (eq. II.C.14)	non			
Coefficients de Volterra-Laguerre non diagonaux (eq. II.C.13)	oui			
Retard entrée-sortie extrait	650 ps			

Tableau III.3 : Paramètres du modèle de Volterra-Laguerre du driver

Le modèle est ensuite validé avec le même signal d'entrée (figure III.14) pour les trois configurations de charge présentées (figure III.15). Les réponses du modèle et du driver sont comparées sur les figures III.19 à III.21.

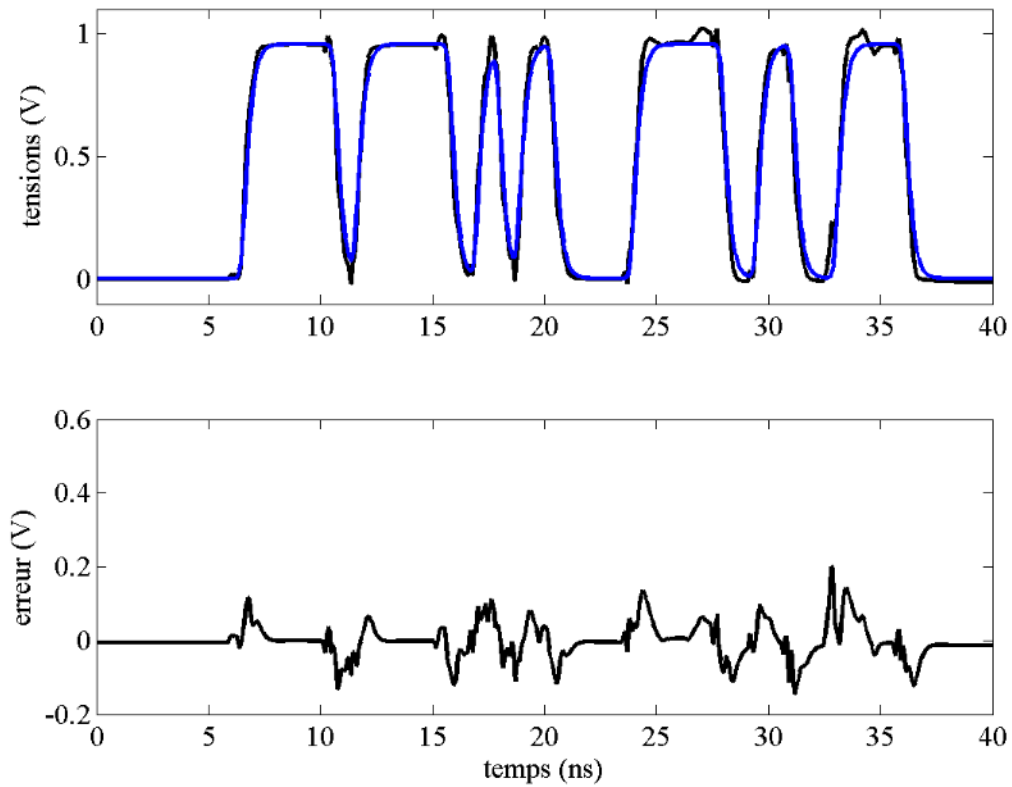


Figure III.19 Réponses du driver (bleu) et du modèle (noir) pour la résistance de 1 k Ω

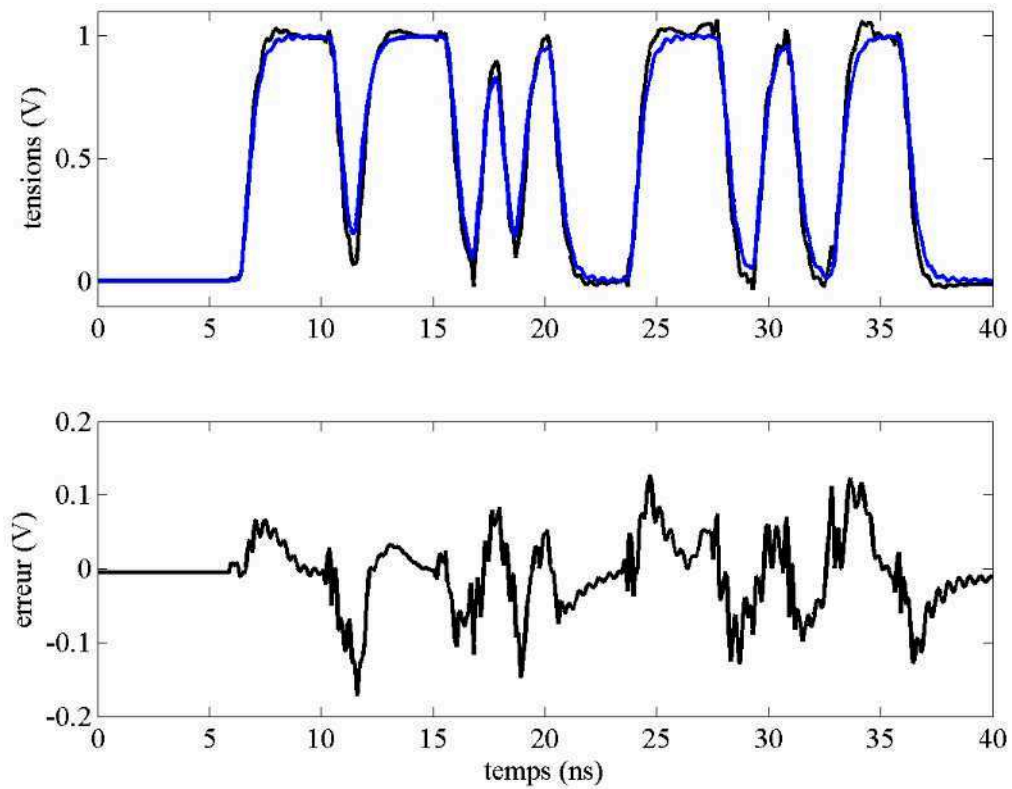


Figure III.20 : Réponses du driver (bleu) et du modèle (noir) pour la ligne d'impédance 50 Ω

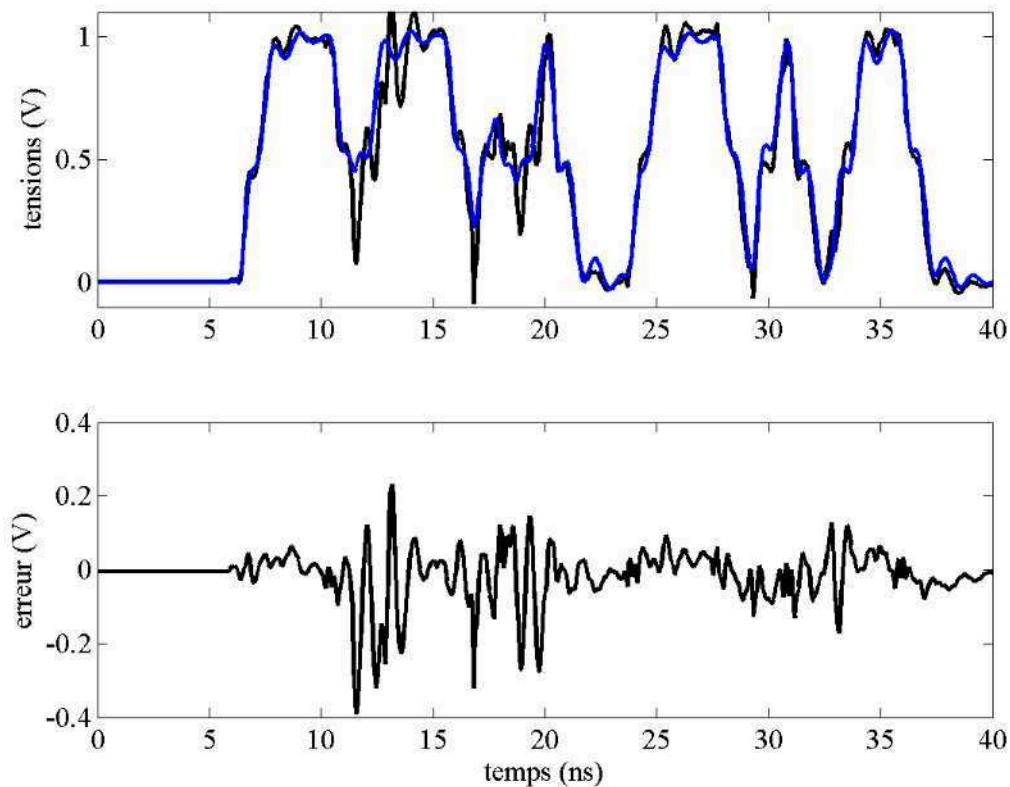


Figure III.21 : Réponses du driver (bleu) et du modèle (noir) pour la ligne d'impédance 75 Ω

Le découpage en sous-modèles permet effectivement de diminuer l'ordre et la complexité paramétrique de la représentation. Ce qui laisse espérer un modèle plus robuste et plus rapide à simuler. Toutefois il introduit une problématique supplémentaire, celle des dynamiques qui peuvent apparaître lors de la transition entre sous-modèles. On peut ainsi constater ce fait en figure III.19. Aussi suivant le type de charge le problème peut être plus ou moins marqué (voir figures III.20 et III.21).

D'une manière générale, l'identification du modèle global aboutit, pour un ordre suffisant et des

paramètres adaptés à des erreurs quadratiques relatives faibles ($\|\varepsilon\|^2 = \frac{\|i_2 - \tilde{i}_2\|^2}{\|i_2\|^2} < 1\%$, pour un

modèle admittance $\|\varepsilon\|^2$ est calculée par rapport à i_2 sur les échantillons de la séquence d'identification). Les caractéristiques statiques sont assez précises (dans les zones de fonctionnement). Toutefois, à cause de l'absence de procédures automatiques de choix de l'ordre et de détermination des paramètres pour chacun de ces ordres, la mise en place d'un modèle satisfaisant nécessite souvent plusieurs phases délicates d'optimisation. Ainsi, on peut dire que la modélisation globale avec un ou plusieurs sous-modèles, utilisant la représentation non linéaire de

Volterra-Laguerre n'est pas suffisamment satisfaisante en terme de qualité, de complexité paramétrique, de facilité de mise en œuvre et de fiabilité de fonctionnement.

C.II Modélisation découplée

Mettre en place un modèle comportemental de driver revient d'un certain point de vue, à mettre en place une structure électrique mathématiquement définie par une certaine relation (à deux états ou non) associant les trois variables électriques $\{v_1, v_2, i_2\}$. On peut définir R la relation telle que l'on ait $R\{v_1, v_2, i_2\} = 0$. Partant du principe que la tension d'entrée v_1 , n'agit pas directement sur le port de sortie mais plutôt sur la commutation, nous adoptons dès lors une stratégie de modélisation en deux étapes. Dans un premier temps, la relation entrée-sortie est modélisée à travers un signal temporel notée $\hat{e}\{v_1\}$.

On peut ainsi définir la nouvelle équation du modèle soit $\tilde{R}\{\hat{e}, v_2, i_2\} = 0$. La question qui se pose est comment choisir $\hat{e}\{v_1\}$, variable électrique qui contient l'information sur la commutation. Dans un premier temps, il est possible de choisir ce signal comme la réponse à vide du driver $\hat{e}\{v_1\} = \hat{e}_0\{v_1\}$ (figure III.22).

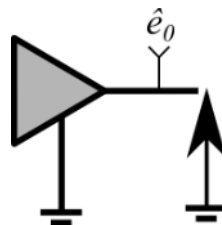


Figure III.22 : $\hat{e}\{v_1\} = \hat{e}_0$, réponse à vide du driver

Dans ce cas de figure, il s'agit d'abord de modéliser le driver à vide, puis d'utiliser ce modèle comme base du modèle complet. On peut voir ici l'intérêt d'un tel découplage. En effet non seulement ce signal présente des formes d'ondes simples, notamment avec deux niveaux statiques représentant l'état haut et l'état bas quelle que soit la tension en entrée. De plus ce signal présente des caractéristiques fréquentielles et temporelles voisines de celles des signaux du port de sortie, ce qui permet par la suite d'avoir des modèles très précis tout en limitant leur complexité paramétrique.

Toutefois en présence d'un port de sortie assez dynamique, c'est le cas par exemple en présence de boîtier (figure III.23) ou dans un cas plus général en présence d'un driver à collecteur ouvert dans une technologie différente, il peut arriver que la tension à vide ne soit pas suffisamment précise pour modéliser la commutation.

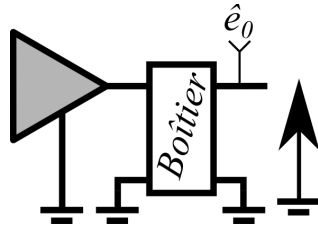


Figure III.23 : e_0 en présence de boîtier

En effet il peut y avoir un retard plus ou moins marqué entre la commutation et la réponse à vide du système. Dans ce cas un signal représentatif de la commutation peut également être le courant de court-circuit (figure III.24).

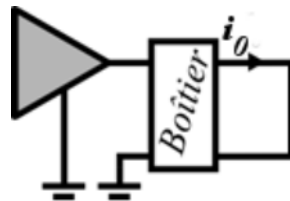


Figure III.24 : $e\{v_1\} = i_0$, courant de court-circuit

Dans la suite nous travaillons uniquement avec la tension à vide du driver, comme image de la commutation. En effet des résultats satisfaisants sont souvent obtenus avec la tension à vide.

C.II.1 Modélisation du buffer à vide

La modélisation découplée repose sur une approche à deux étapes. D'abord modéliser la relation entrée-sortie à vide, puis en se basant sur cette première modélisation l'objectif est de mettre en place un modèle complet du driver. Ainsi une structure possible pour la modélisation de la première relation entrée-sortie SISO $e\{v_1\}$ est celle présentée en figure III.25. Elle repose essentiellement sur un modèle dynamique non linéaire (dans notre cas un modèle de Volterra-Laguerre), un retard étant extrait pour simplifier la complexité paramétrique du futur modèle.

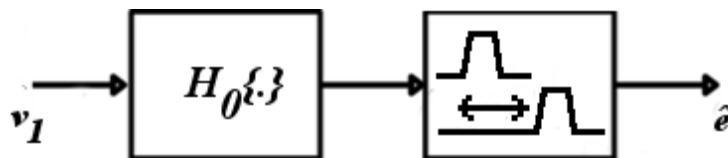


Figure III.25 : Structure possible du modèle SISO du driver à vide.

Toutefois le type de non linéarité au niveau de la relation entrée-sortie des drivers, (commutation, fonction seuil voir figures III.9 et III.10), rend très peu commode la modélisation, par une série polynomiale et donc par une série de Volterra-Laguerre, de $H_0\{.\}$. Par contre pour des signaux

numériques et vis-à-vis d'un des principaux objectifs de ces travaux à savoir la gestion du sur-cadencement cette structure peut être satisfaisante dans de nombreux cas de figures. D'ailleurs en figure III.26 est présentée la réponse du driver synthétique à vide et de son modèle pour des signaux numériques présentant des séquences de sur-cadencement. Les paramètres du modèle Volterra-Laguerre mis en place sont donnés en tableau III.4.

Ordre	4			
Répartition des fonctions de Laguerre de l'ordre 1 à 4	3	3	3	3
Nombre total de coefficients du modèle	34			
Pôle associé à v_1 après optimisation	0,781			
Coefficients de Volterra-Laguerre non diagonaux (eq. II.C.13)	oui			
Retard entrée-sortie extrait	750 ps			

Tableau III.4 : Paramètres du modèle de Volterra-Laguerre

En figure III.26, nous avons une comparaison de la réponse du driver à vide et de son modèle Volterra-Laguerre (suivant la structure de la figure III.25). On note une très bonne concordance entre les deux réponses au niveau du régime de sur-cadencement.

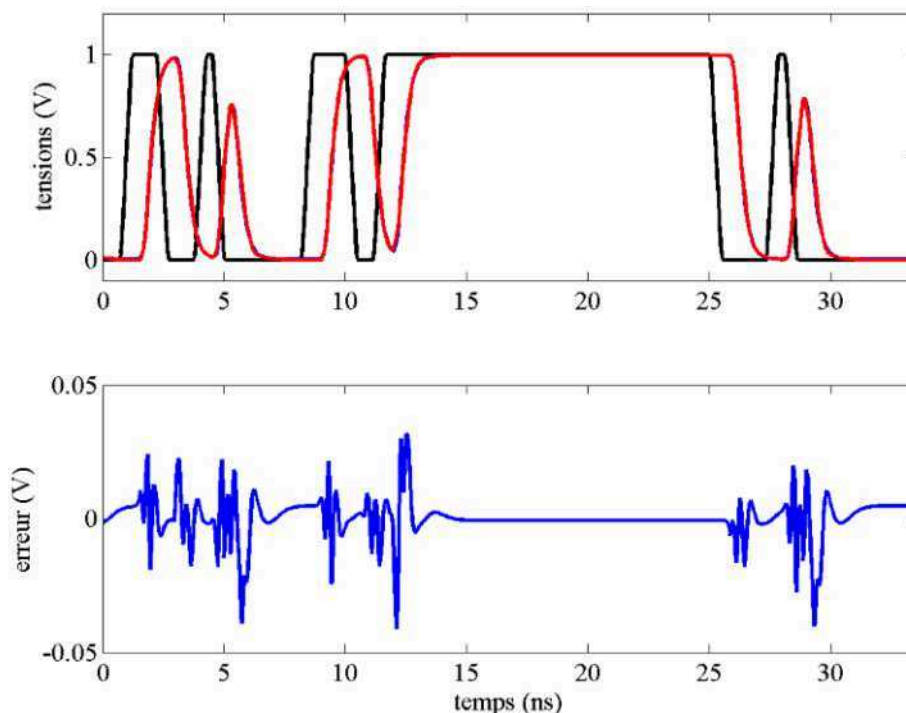


Figure III.26 : Réponse du driver à vide (bleu) et de son modèle (rouge) pour des signaux numériques en sur-cadencement et pour un signal en entrée en noir

Nous pouvons également adopter une structure de \hat{e} basée sur un modèle dérivé de la structure

de Hammerstein (figure III.27). En effet la structure de Volterra-Laguerre seule a tendance à transmettre vers la sortie les parasites hautes fréquences que l'on pourrait avoir sur le signal d'entrée. Une structure de Hammerstein avec d'un bloc statique modélisant l'effet de la commutation peu limité cela. Ce modèle est formé d'un bloc purement statique qui correspond à la caractéristique-seuil entrée-sortie à vide suivi d'un bloc dynamique qui peut être linéaire ou non (Volterra-Laguerre).

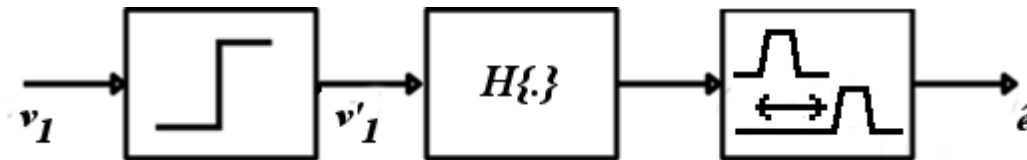


Figure III.27 : Structure en cascades du modèle découplé

L'identification de ce modèle repose tout d'abord sur la caractérisation dynamique du driver à vide, ainsi des stimuli d'identification v_1 sont générés par les dispositifs adéquats en entrée du système et la réponse à vide v_2 est extraite. En premier lieu il faut une identification du bloc statique de la transcaractéristique. Ensuite pour des stimuli d'identification en entrée, on crée un signal image v'_1 , par le bloc statique identifié, puis on détermine les valeurs de paramètres de la relation $\hat{e} = v_2 = H\{v'_1\}$ grâce à la connaissance de la réponse à vide du driver v_2 . Suivant cette procédure nous construisons un modèle de Volterra-Laguerre pour la relation $H\{. \}$, tandis que la fonction seuil est représentée sous forme de tables. Les caractéristiques du modèle de Volterra-Laguerre sont données en tableau III.5.

Ordre	4			
Répartition des fonctions de Laguerre de l'ordre 1 à 4	15	4	3	3
Nombre total de coefficients du modèle	50			
Pôle associé à v_1 après optimisation	0,96			
Coefficients de Volterra-Laguerre non diagonaux (eq. II.C.13)	oui			
Retard entrée-sortie extrait	650 ps			

Tableau III.5 : Paramètres du modèle de Volterra-Laguerre

En guise de validation du modèle, le driver à vide et le modèle sont attaqués par le signal d'entrée chahuté, nous obtenons les réponses en figure III.28.

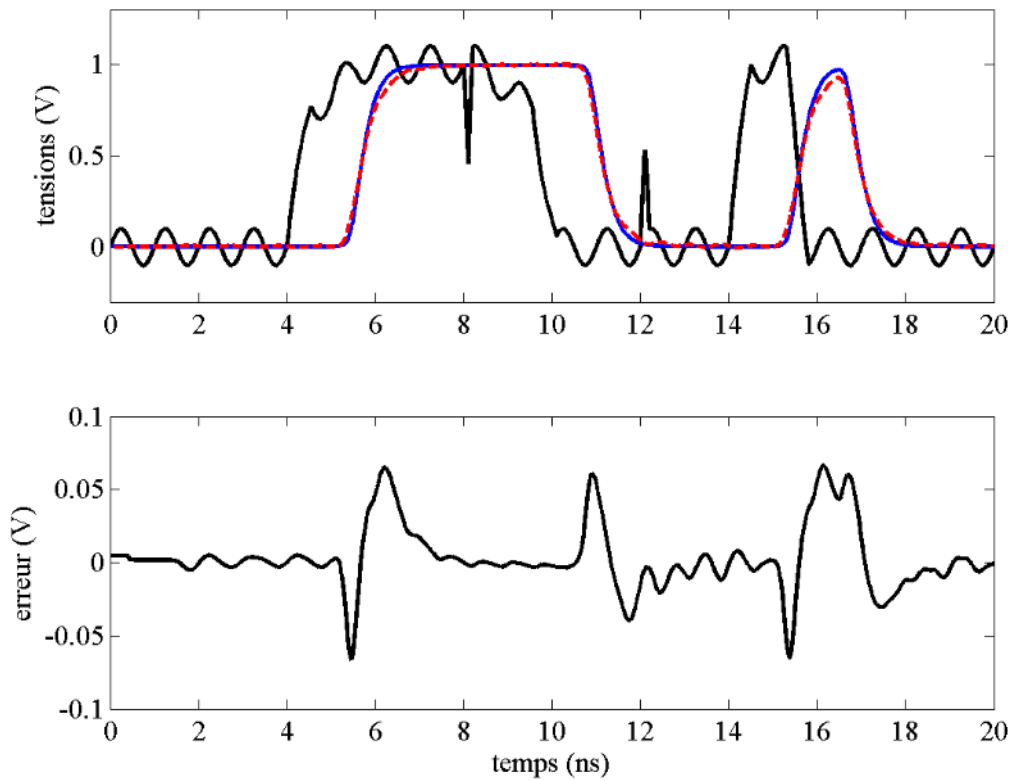


Figure III.28 : Réponse du driver à vide (bleu) et de son modèle (rouge) pour un signal d'entrée en noir, très chahuté

Un signal de validation (figure III.15) identique à celui utilisé pour les modèles globaux est utilisé pour la validation des modèles découplés. Ce signal comprend non seulement des séquences en surcadencement mais aussi à partir de 20 ns des formes d'ondes non classiques. La figure III.29 nous permet de comparer les deux réponses. Nous constatons une très bonne adéquation entre la réponse du driver à vide et la réponse du modèle à vide basé sur la structure de Hammerstein.

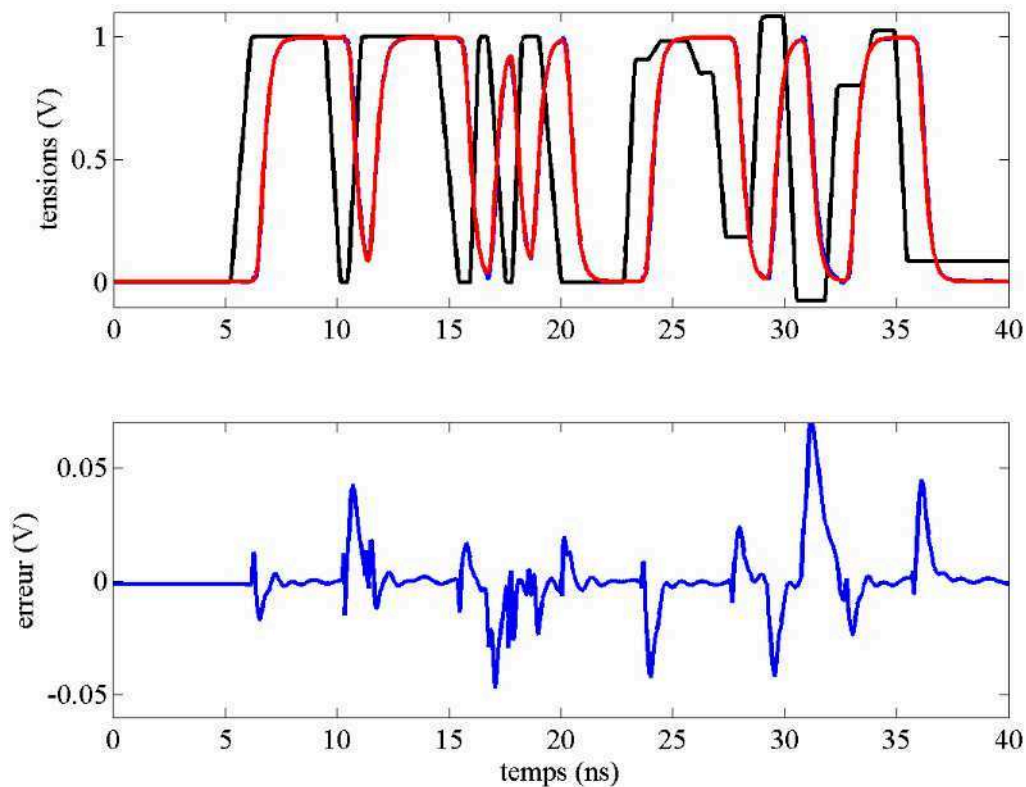


Figure III.29 : Réponse du driver à vide (bleu) et de son modèle (rouge) pour des signaux pour un signal d'entrée en noir

C.II.2 Modélisation du buffer en charge

Le modèle entrée-sortie mis en place reproduit le comportement du système pour la configuration sans charge. En étape suivante, en s'appuyant sur cette première modélisation, il s'agit d'étendre la technique en intégrant la modélisation du port de sortie. Nous présentons ainsi trois modèles généraux, l'un basé sur Volterra-Laguerre et les deux autres étant des modèles quasi-statiques.

C.II.2.a Modèle global découplé

Le premier modèle complet présenté est ce que nous dénommons modèle global découplé. Comme son nom l'indique il présente une certaine similarité avec le modèle global déjà présenté en paragraphe C.I. L'idée ici est de reprendre de manière général, la structure du modèle global, par contre dans l'équation définissant la représentation, la tension d'entrée n'apparaît pas directement, elle est remplacée par la réponse du modèle à vide. Ainsi le port de sortie, en lieu et place de l'équation (III.C.1) est maintenant caractérisé par l'équation

$$v_2 = E\{\hat{e}, i_2\}. \quad (\text{III.C.3})$$

La figure III.30 présente la structure électrique du modèle global découplé.

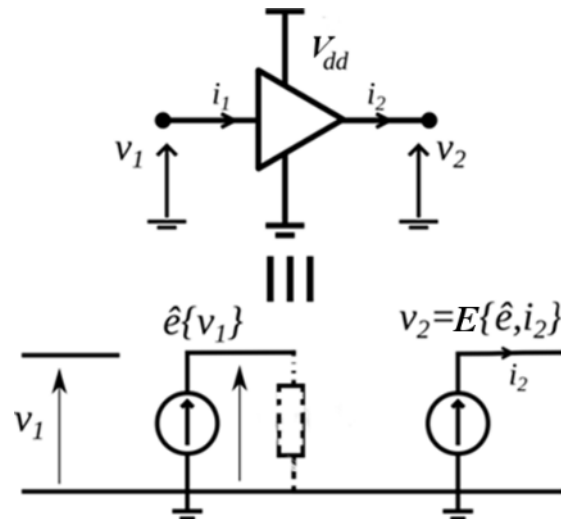


Figure III.30 : Structure électrique du modèle global découplé

Les paramètres de la relation $v_2 = E\{\hat{e}, i_2\}$ sont déterminés grâce aux stimuli issus de la caractérisation simultanée des ports d'entrée et de sortie du driver précédée par une caractérisation à vide du driver $\hat{e}(v_1)$.

En application au driver synthétique, on réutilise le même modèle du driver à vide présenté en paragraphe C.II.1, $v_2 = E\{\hat{e}, i_2\}$ est quant à elle une relation de Volterra-Laguerre dont les paramètres sont présentés en tableau III.6.

Ordre	4			
Répartition des fonctions de Laguerre de l'ordre 1 à 4	3+3	3+3	3+3	3+3
Nombre total de coefficients du modèle	24			
Pôle associé à v_1 après optimisation	0,567			
Pôle associé à i_2 après optimisation	0,9			
Noyaux croisés du modèle DISO (eq. II.C.14)	non			
Coefficients de Volterra-Laguerre non diagonaux (eq. II.C.14)	non			
Retard entrée-sortie extrait	650 ps			

Tableau III.6 : Paramètres du modèle du driver en charge

Nous obtenons en validation les figures III.31 à III.33 pour le même signal d'entrée que celui utilisé dans les tests précédents et les trois configurations de charge présentées.

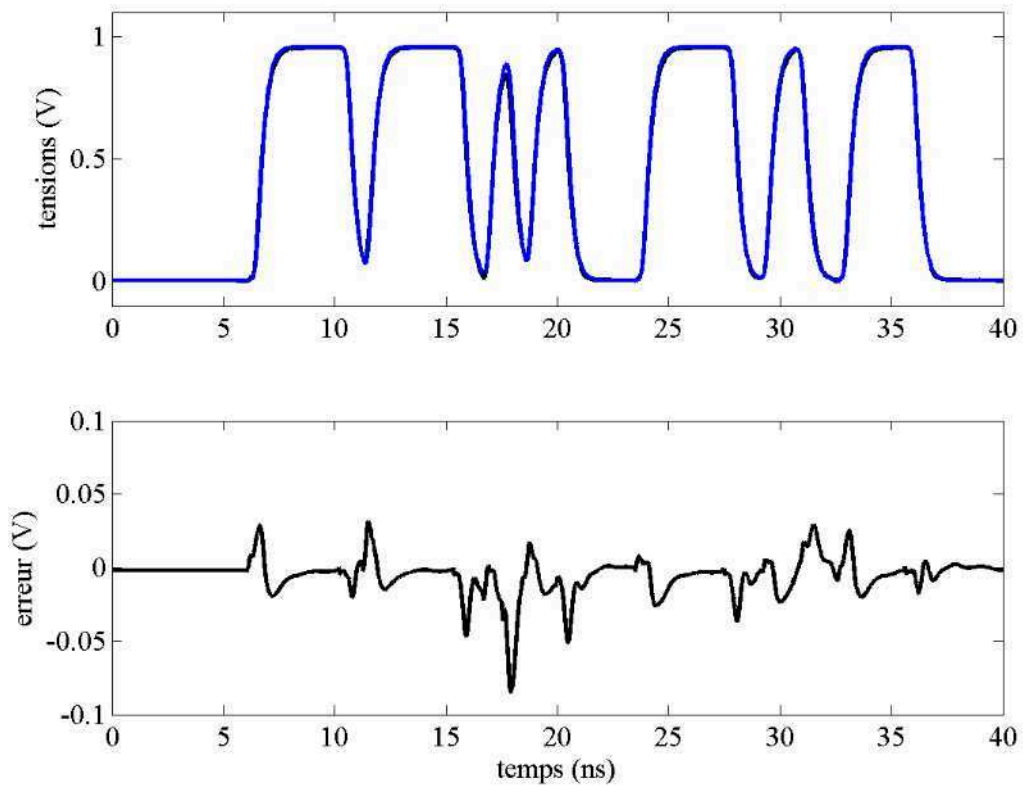


Figure III.31 : Réponses du driver (bleu) et du modèle (noir) pour la résistance de $1\text{ k}\Omega$

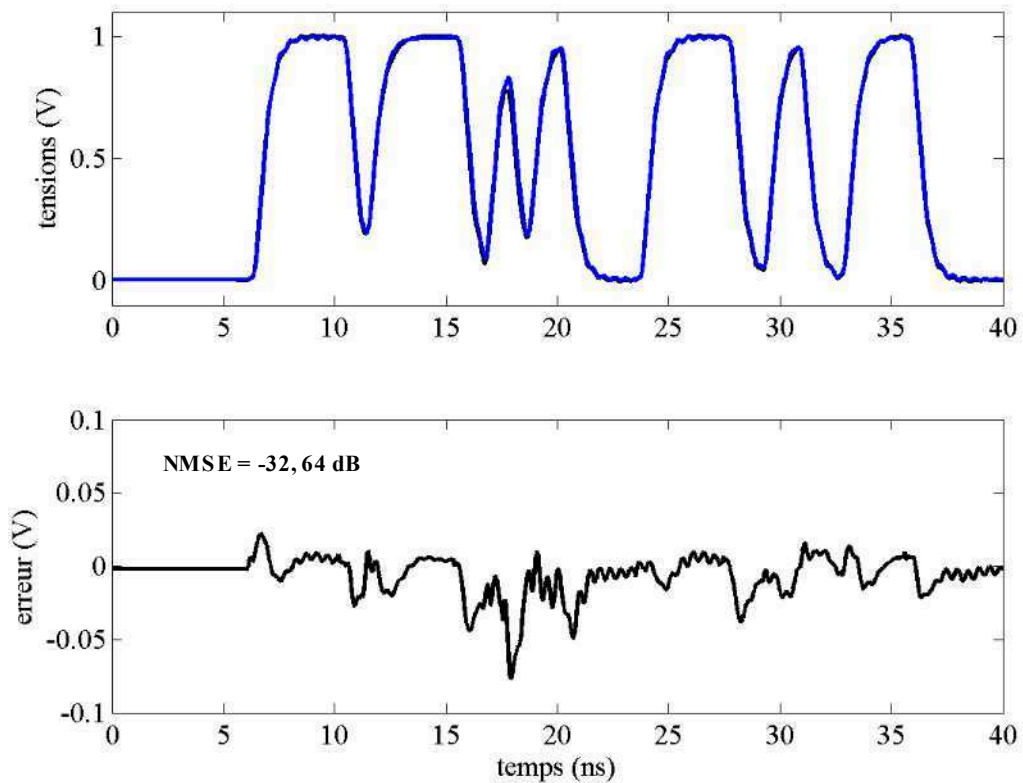


Figure III.32 : Réponses du driver (bleu) et du modèle (noir) pour la ligne d'impédance $50\ \Omega$

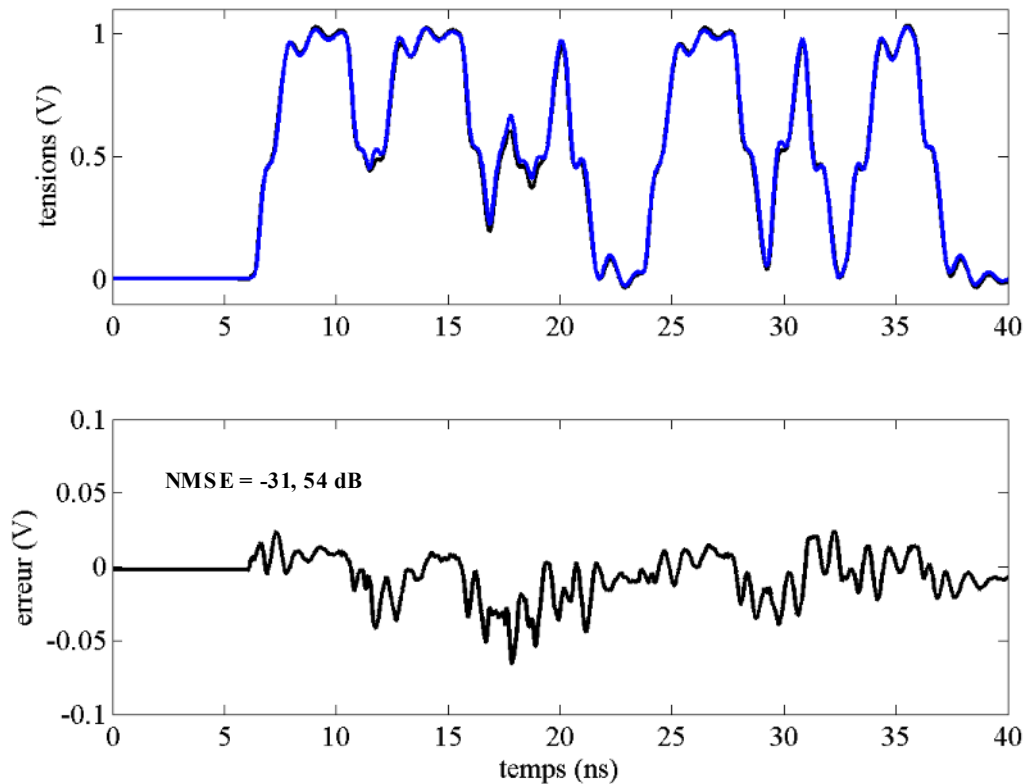


Figure III.33 : Réponses du driver (bleu) et du modèle (noir) pour la ligne d'impédance 75 Ω

Le premier constat que l'on peut faire est que le modèle global découplé est supérieur en qualité aux autres modèles globaux. De plus sa complexité paramétrique est moindre (74 coefficients contre 268 pour le modèle global) et d'autre part le modèle du port de sortie n'est que d'ordre 4. Il est à noter également qu'en deuxième partie de validation (signaux non idéalisés), ce modèle global découplé présente une meilleure réponse que les modèles précédents.

L'amélioration que l'on constate avec ce modèle a pour origine le découplage entrée-sortie. En effet dans l'identification du modèle en charge, l'entrée n'intervient pas directement dans l'équation du port de sortie, son influence étant prise en compte à travers \hat{e} ($v_2 = E\{\hat{e}, i_2\}$). Ceci permet dans l'optimisation des paramètres du second étage, d'éliminer les fréquences « inutiles », « parasites » présentes en entrée et qui sont éliminées par la relation entrée-sortie (commutation). Sans ce découplage il faudrait un nombre de paramètres plus importants pour réduire les erreurs dynamiques d'optimisation. D'autre part le découplage a aussi l'avantage de réduire la non linéarité du modèle du port de sortie. La très forte non linéarité entrée-sortie est gérée par le premier étage et ne « perturbe pas l'optimisation des coefficients de Volterra-Laguerre du second étage.

C.II.2.b Modèle de type Thévenin

Inspiré par le schéma équivalent de Thévenin pour les systèmes linéaires, ce modèle de drivers repose sur une structure électrique à deux composantes, un générateur de tension non linéaire en série avec une impédance non linéaire. La structure est présentée par la figure III.34.

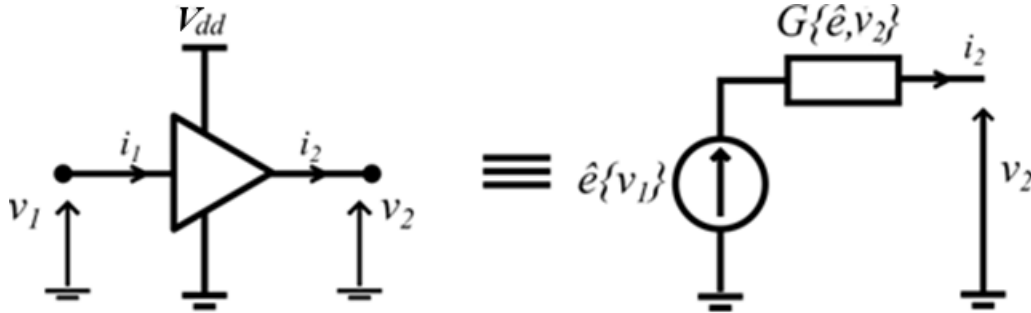


Figure III.34 : Modèle de type Thévenin $\hat{e}(v_1)$

L'équation du système est réécrite sous la forme

$$i_2 = G\{\hat{e}, v_2\}(\hat{e} - v_2).$$

La relation $G\{\hat{e}, v_2\}$ peut dans l'absolu être dynamique, toutefois nous la simplifions pour mettre en place un modèle à deux états, on a ainsi

$$G\{\hat{e}, v_2\} = \frac{\hat{e}}{V_{dd}} G_H\{v_2\} + \frac{V_{dd} - \hat{e}}{V_{dd}} G_L\{v_2\} = W_H\{\hat{e}\}G_H\{v_2\} + W_L\{\hat{e}\}G_L\{v_2\}.$$

$W_H\{\hat{e}\}$ et $W_L\{\hat{e}\}$ jouent dans cette équation le rôle de fonctions poids. Ce qui au final nous permet d'écrire l'équation définissant le modèle en

$$i_2 = \frac{\hat{e}}{V_{dd}} G_H\{v_2\}(\hat{e} - v_2) + \frac{V_{dd} - \hat{e}}{V_{dd}} G_L\{v_2\}(\hat{e} - v_2). \quad \text{III.C.4}$$

Ainsi, la dynamique liée aux variations de l'entrée se retrouve dans le signal \hat{e} , tandis que le comportement propre au port de sortie se retrouve dans G_H et G_L . Pour une simplification supplémentaire, nous avons considéré une relation statique sous forme de tables pour G_H et G_L .

Appliquons cette technique à la modélisation du driver synthétique. Le composant \hat{e} étant déjà modélisé par la structure présentée au paragraphe C.II.1, nous modélisons ensuite le port de sortie suivant une approche à deux états. Les relations G_H et G_L sont identifiées en statique en considérant le buffer respectivement dans l'état haut et dans l'état bas, afin de satisfaire

$$G_H\{v_2\}(\hat{e} - v_2) = i_2 \text{ pour } \hat{e} = V_{dd} = 1$$

et

$$G_L \{v_2\}(\hat{e} - v_2) = i_2 \text{ pour } \hat{e} = 0.$$

Nous retrouvons en figure III.35, les allures de G_H et G_L . Les deux relations sont implémentées sous forme de tables, dans le modèle de type Thévenin du driver.

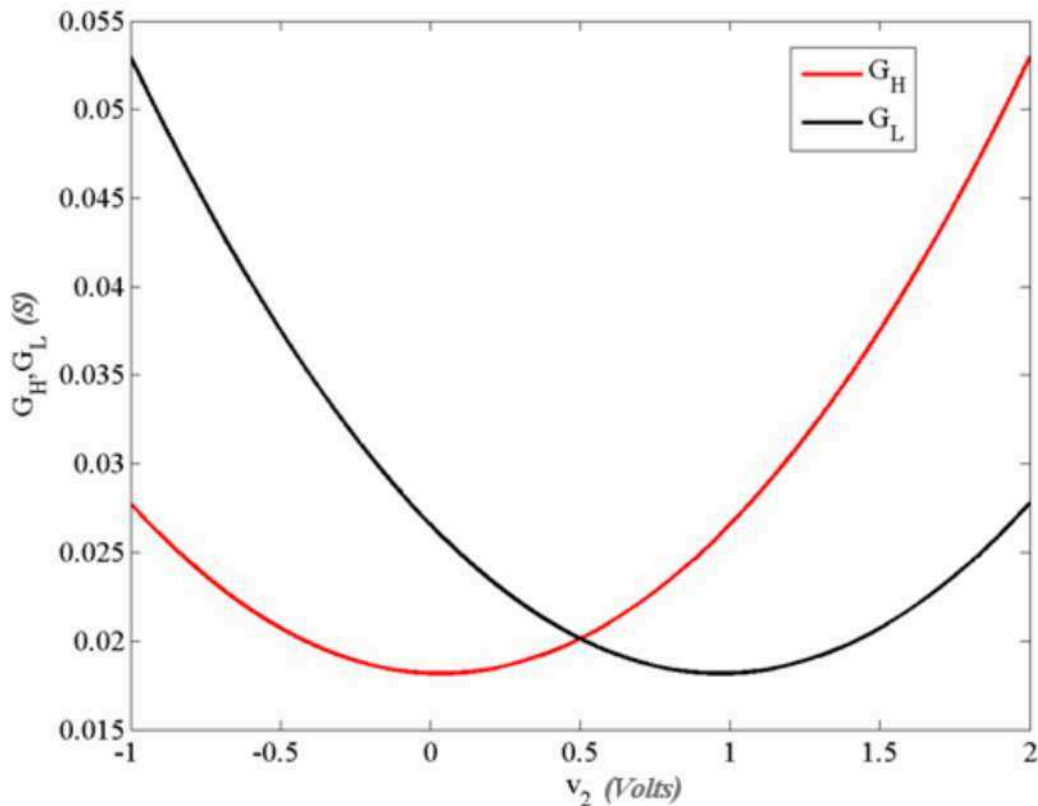


Figure III.35 : Caractéristiques non linéaires du modèle de Thévenin

C.II.2.c Modèle de type IBIS

Le modèle de type IBIS peut être vu comme une évolution du standard IBIS. Le modèle que nous proposons est décrit par la relation suivante

$$i_2 = W_L \{\hat{e}\} G_L \{v_2\} + W_H \{\hat{e}\} G_H \{v_2\}. \quad (\text{III.C.5})$$

avec

$$W_L \{\hat{e}\} = \frac{(V_{dd} - \hat{e})}{V_{dd}} \quad \text{et} \quad W_H \{\hat{e}\} = \frac{\hat{e}}{V_{dd}}. \quad (\text{III.C.6})$$

Il est à noter une certaine similarité entre cette équation III.C.5 et l'équation III.A.1 définissant un modèle IBIS. La principale nouveauté par rapport au modèle IBIS est la nature des fonctions poids (III.C.6) qui ici dépendent de la tension à vide et non directement de la tension d'entrée. Par rapport au modèle de type Thévenin, les dynamiques liées à l'entrée n'apparaissent que dans les fonctions poids $W_L \{\hat{e}\}$ et $W_H \{\hat{e}\}$.

Ainsi l'identification d'un driver suivant cette technique, repose sur la caractérisation dynamique de la relation entrée-sortie $\hat{e}(v_1)$ et la caractérisation statique du port de sortie pour les états hauts et bas ($G_L(v_2)$ et $G_H(v_2)$).

C'est ce que nous appliquons d'ailleurs au driver synthétique. Le driver à vide étant déjà modélisé par en paragraphe C.I, le port de sortie du système synthétique, à travers ses deux caractéristiques statiques est intégré sous forme de table de correspondance (Tableau III.7).

v_2 (Volts)	$G_L(v_2)$ (mA)	$G_H(v_2)$ (mA)
-1	52	55
...
0	0	18.17883
0.1	-2.492085	16.38786
0.2	-4.691021	14.73488
0.3	-6.649977	13.16590
0.4	-8.422947	11.62691
0.5	-10.06393	10.06393
0.6	-11.62691	8.422947
...
2	-52	-55

Tableau III.7 : Extrait des tables définissant le modèle statique du port de sortie

Les résultats du modèle de type Thévenin et celui de type IBIS sont présentés sur les mêmes figures III.36 à III.38 en validation sur trois configurations de charge différentes.

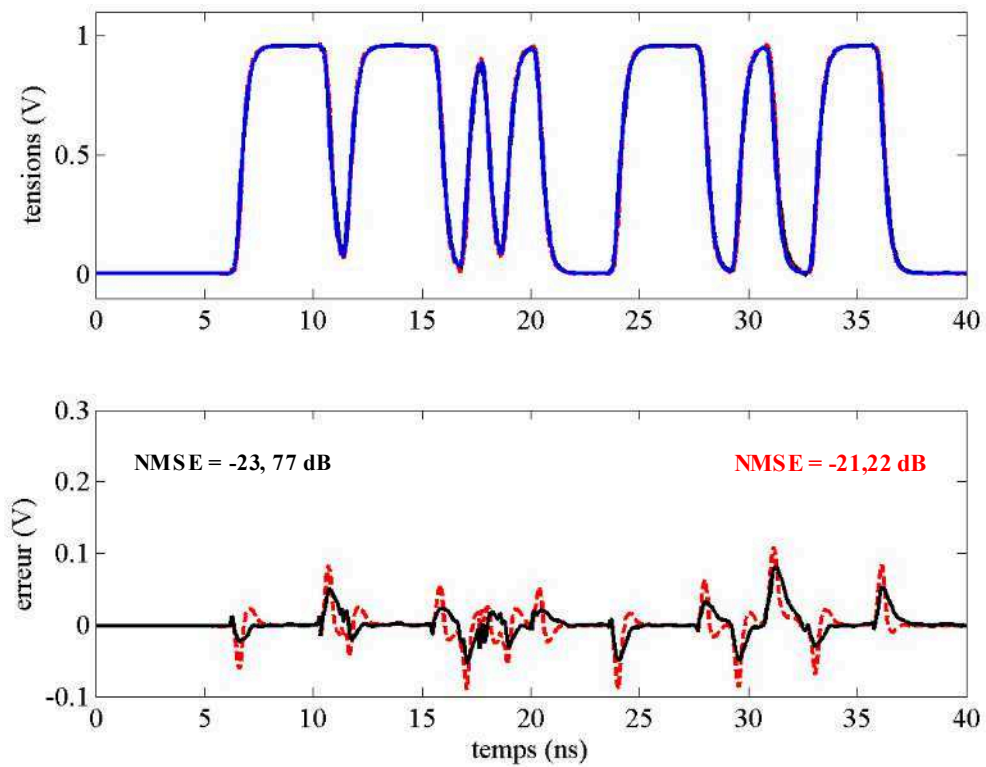


Figure III.36 : Réponses du driver (bleu), du modèle de type Thévenin (noir) et du modèle de Type IBIS (rouge), pour la résistance de $1\text{ k}\Omega$

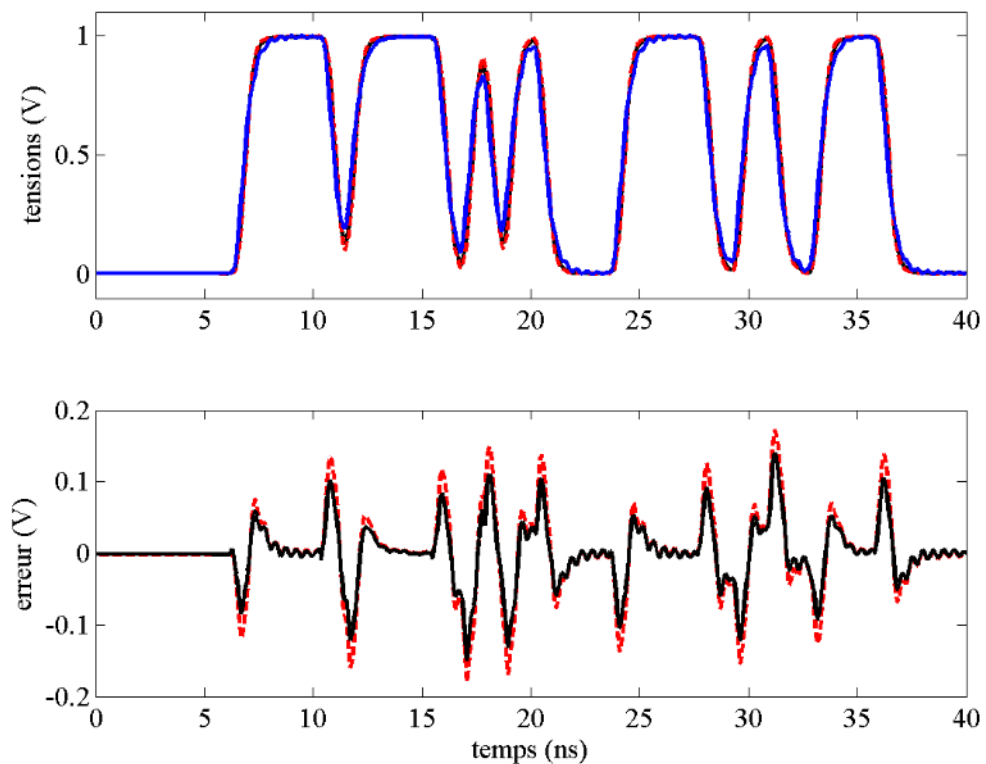


Figure III.37 : Réponses du driver (bleu), du modèle de type Thévenin (noir) et du modèle de Type IBIS (rouge), pour la ligne d'impédance $50\ \Omega$

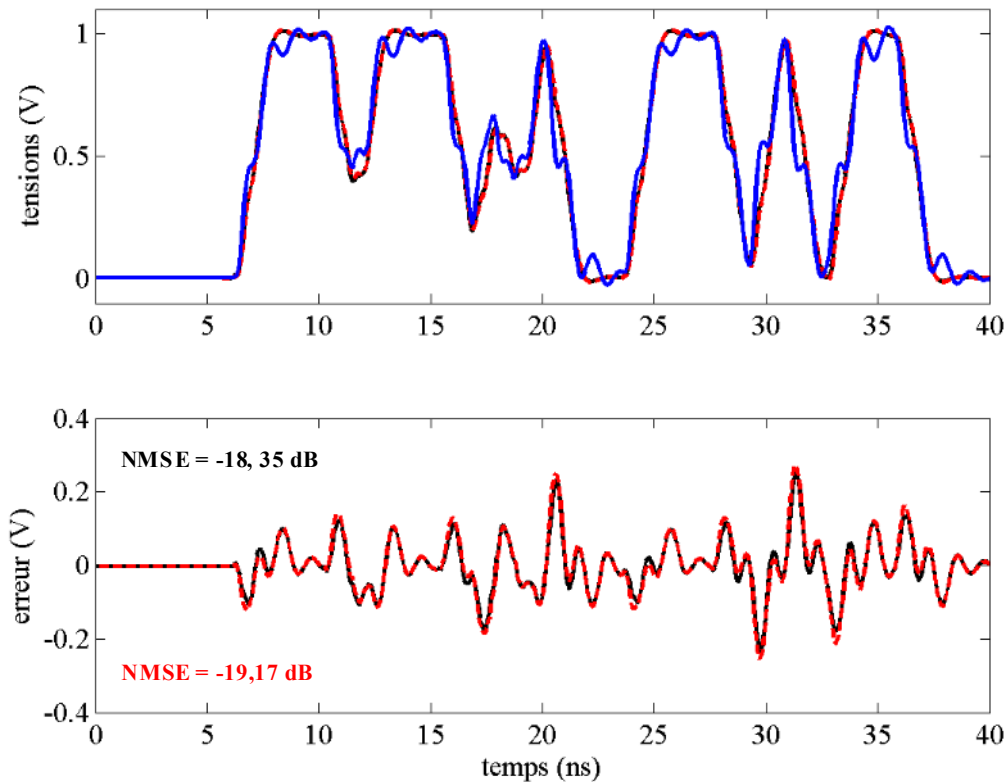


Figure III.38 : Réponses du driver (bleu), du modèle de type Thévenin (noir) et du modèle de Type IBIS (rouge), pour la ligne d'impédance 75Ω

L'avantage principal de ces deux dernières méthodes (modèle quasi-statique de type Thévenin et modèle quasi-statique de type IBIS) est la facilité de leur mise en place notamment en l'absence d'identification dynamique du port de sortie. Ce dernier étant modélisé à travers des tables de correspondance. La principale difficulté est ici la modélisation du driver à vide. Les deux modèles donnent une précision dynamique inférieure à celle du modèle global découplé, ce qui était prévisible, ces deux modèles étant par définition quasi-statiques. On constate toutefois, bien que leurs réponses soient proches une meilleure qualité du modèle de type Thévenin notamment en dynamique. On constate effectivement des erreurs sur les dynamiques mais les réponses des modèles suivent très correctement la réponse du système.

Bilan et conclusion

Dans ce chapitre ont été présentées les techniques de modélisation comportementale de drivers que nous avons développées. Ainsi nous avons abordé les problématiques des structures électriques et mathématiques des modèles ainsi que celles liées à la caractérisation des drivers de ligne de transmission.

Pour la partie caractérisation nous avons présenté les dispositifs de charge utilisés, ainsi que les stimuli et formes d'ondes employés. Un apport particulier est l'introduction de la charge dynamique variable imitant les lignes de transmission. Ce dispositif a en outre comme avantage, par une exploration plus étendue du port de sortie, de mieux assurer la fiabilité des modèles dynamiques des drivers de ligne. L'exploitation des différents stimuli issus de la caractérisation des drivers nous permet par la suite, de construire des modèles statiques, quasi-statiques ou dynamiques des drivers.

Du point de vue structure de modèle, la technique de modélisation globale a été introduite en premier lieu. Celle-ci adopte une stratégie purement boîte noire. Cette technique peut générer des modèles précis. Elle présente toutefois le défaut d'utiliser des ordres élevés de non linéarité dynamique et une complexité paramétrique très grande. Cela fragilise la fiabilité du modèle à fournir une solution cohérente qui ne soit pas aberrante lors des phases de simulation. Nous avons par la suite présenté un modèle global par parties permettant de diminuer les ordres de chaque sous-modèle. Un des problèmes pouvant toutefois survenir avec cette méthode est le contrôle du comportement du modèle complet lors des transitions entre sous modèles dynamiques non linéaires.

La troisième technique suit une stratégie en deux étapes. Le driver est d'abord modélisé à vide, puis en s'appuyant sur ce modèle à vide, un modèle en charge est construit. Cette technique apporte une amélioration sur tous les plans, nous obtenons ainsi des représentations dynamiques non linéaires plus précises pouvant permettre la simulation en régime de sur-cadencement et modélisant à la fois les non linéarités statiques et dynamiques du port de sortie. D'autre part les ordres de non linéarité et la complexité paramétrique des modèles découplés est bien inférieure à celle des modèles issus de la méthode globale.

Dans la continuité ont été également proposés, deux modèles quasi-statiques permettant d'avoir une précision satisfaisante tout en se soustrayant des phases lourdes d'identification dynamique du port de sortie. La particularité d'une de ces méthodes est qu'elle est aisément associable aux modèles du standard IBIS. Etant quasi-statiques ces deux méthodes engendrent des modèles dynamiquement moins précis que celles issues de la méthode découplée.

Au final le modèle global découplé donne non seulement de meilleurs résultats en présentant une complexité paramétrique réduite et une meilleure fiabilité. Cette méthode a été appliquée avec

succès sur le driver synthétique simulant le comportement d'un buffer non inverseur. Au niveau du prochain chapitre nous étendons cette validation à des systèmes théoriques dotés d'une complexité supérieure et surtout à des systèmes réels, à savoir des drivers industriels.

Chapitre IV

Applications

Introduction

Le driver synthétique du chapitre 3 nous a permis d'appréhender les concepts développés pour la modélisation comportementale des drivers de ligne de transmission. Dans ce dernier chapitre il s'agit principalement d'appliquer ces techniques sur différents exemples. Pour chaque exemple, le système est présenté, identifié, le ou les modèles relatifs sont construits. Enfin une validation est effectuée sur trois configurations de charges différentes. Dans ce sens, le premier système étudié est un driver synthétique dans l'esprit du système du chapitre 3. L'avantage de travailler avec de tels systèmes synthétiques est, comme déjà indiqué, de disposer d'une large gamme de drivers artificiels facilement configurables. Les drivers réels sont eux nettement moins accessibles, leurs modèles transistors, si fournis par les fondeurs, sont généralement cryptés ce qui a entre autres comme effet une faible portabilité. Toutefois, comme second exemple, les techniques de modélisation comportementales développées sont appliquées sur un système réel, le transceiver SN74ALVCH16973 de Texas Instruments dans une configuration sans boîtier. En troisième et dernière application, l'ensemble SN74ALVCH16973 associé à son boîtier est modélisé.

A. Modélisation d'un buffer synthétique concaténé

A.1 Présentation du système

Dans la continuité du chapitre 3, le premier driver étudié dans cette dernière partie est un système théorique dont la structure interne est présentée en figure IV.1. Le dispositif est construit par la mise en cascade de deux buffers synthétiques identiques au driver élémentaire du chapitre précédent.

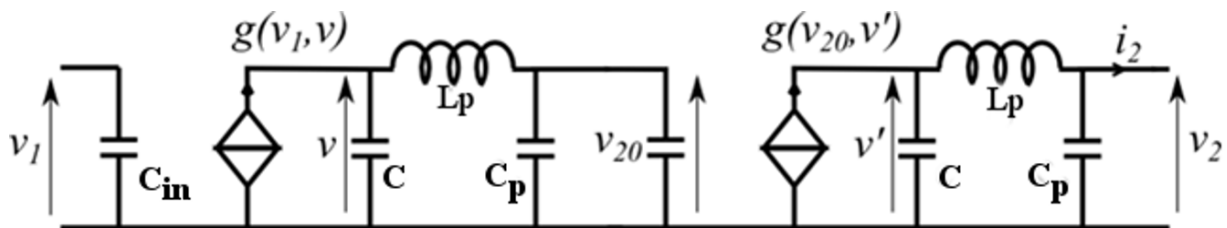


Figure IV.1 : Buffer synthétique concaténé

On retrouve pour chaque étage, les sources de courant g qui imposent la non linéarité de chaque bloc ainsi que les composants linéaires discrets C_p, C, L_p . Bien que nous définissions les paramètres du modèle et sa structure, il faut se rappeler qu'en contexte de modélisation comportementale le système est une boîte noire qui n'est exploitable que par ses ports d'entrée et de

sortie. Ainsi vis-à-vis du buffer synthétique seul, on peut noter plusieurs différences. En premier lieu, la mise en cascade génère d'un point de vue entrée-sortie (v_1, v_2) deux principaux effets :

- un retard temporel entrée-sortie de valeur plus élevée,
- une caractéristique (v_1, v_2) de transfert présentant une non linéarité plus marquée, avec notamment un seuil fin de commutation à $0.5 V$ (figure IV.2).

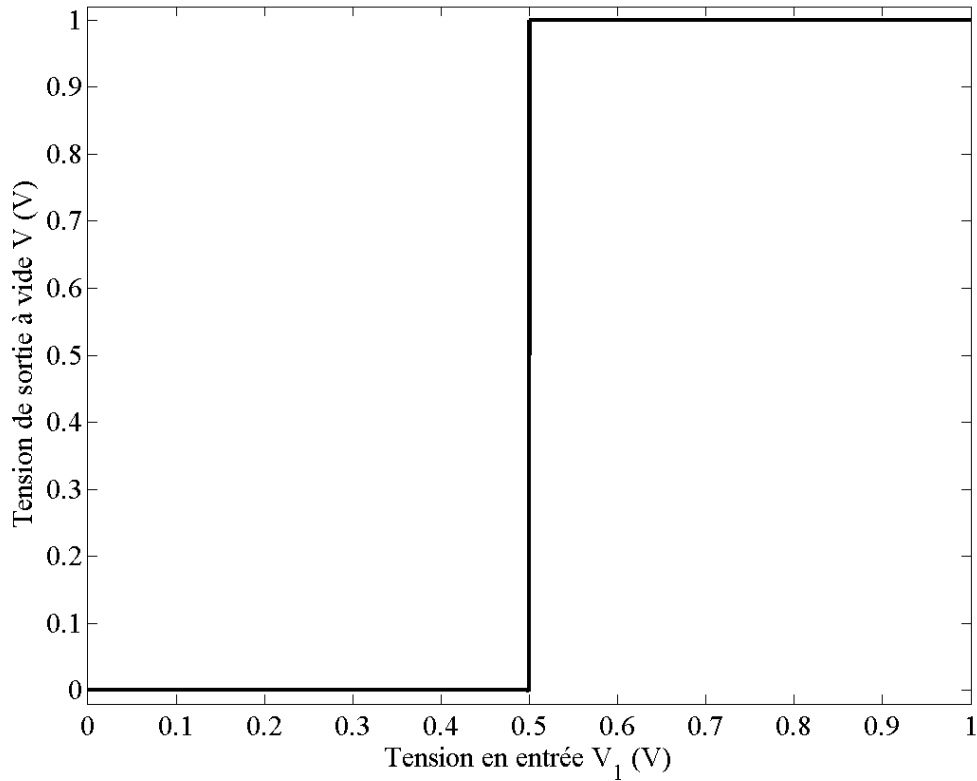


Figure IV.2 : Caractéristique (statique) de transfert du buffer concaténé

Concernant le port de sortie on retrouve les deux caractéristiques de sortie (i_2, v_2) du buffer synthétique (figure IV.3).

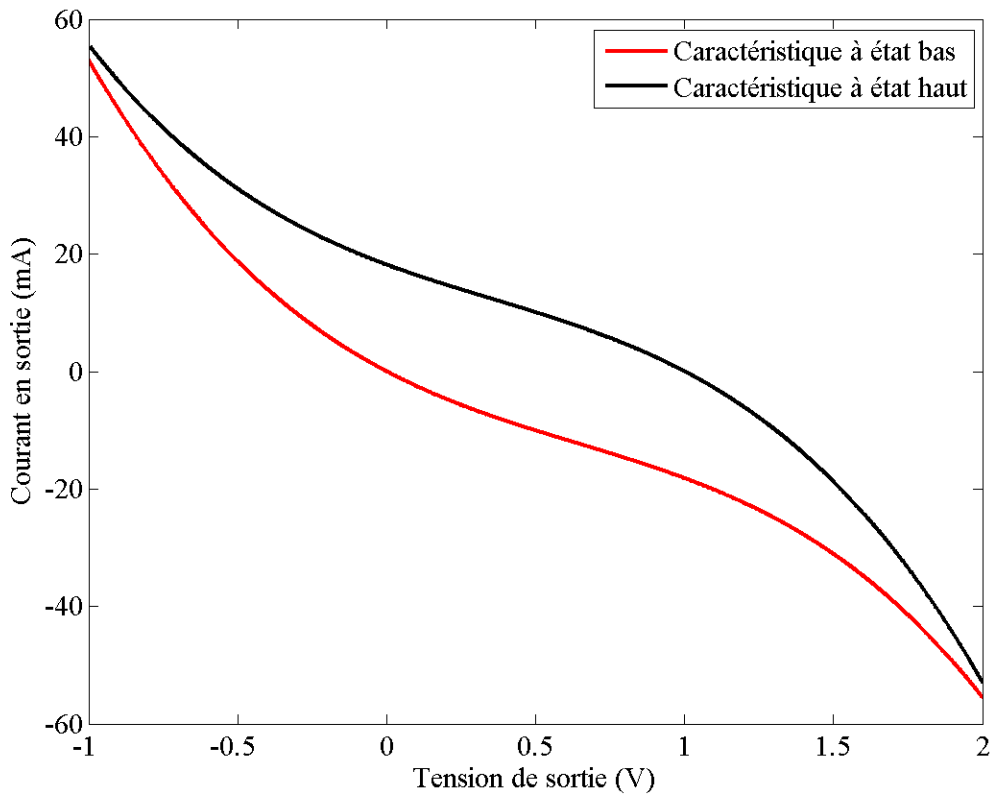


Figure IV.3 : Caractéristiques de sortie du buffer, à l'état haut (rouge) et à l'état bas (noir)

Toutefois une différence notable est l'introduction d'un effet de boîtier par le choix d'une inductance L_p de 10 nH (tableau IV.1).

C_{in}	C	L_p	C_p
0.2 pF	0,1 pF	10 nH	0,5 pF

Tableau IV.1 : Valeur des composants discrets

Ceci génère en sortie des pics de surtension (overshoots ou undershoots) assimilables à des effets dynamiques de boîtier. Ces phénomènes ainsi que le retard peuvent être remarqués au niveau de la figure IV.4.

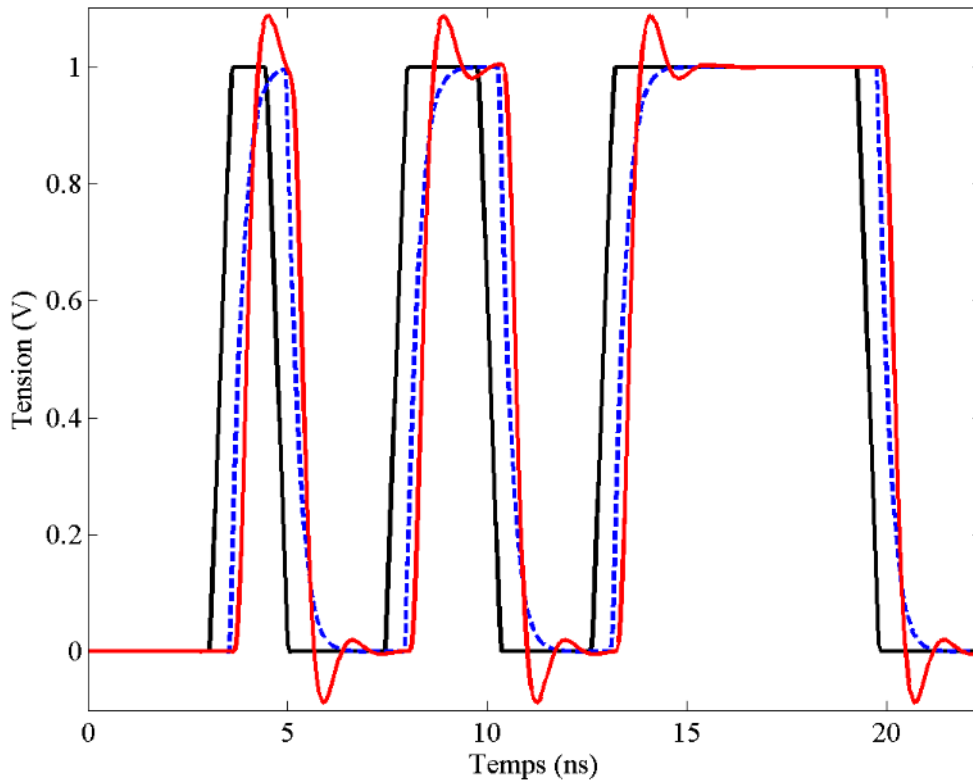


Figure IV.4 : Réponse à vide du driver vis-à-vis d'un signal d'entrée test (noir), pour une inductance de boîtier $L_p = 10 \text{ fH}$ (en bleu) et pour une inductance de boîtier $L_p = 10 \text{ nH}$ (en rouge)

Le système présenté, nous procédons aux étapes d'identification et de modélisation en employant le modèle global découplé et le modèle de Thévenin présentés au paragraphe C.II.1.

A.II Identification et modélisation du système

A.II.1 Identification et modélisation de la réponse à vide du driver

Le driver à vide est excité par un signal d'entrée v_1 , ce stimulus est une version allongée de celui présenté en figure IV.4. Ses caractéristiques sont résumées dans le tableau IV.2.

Niveaux de tension (V)	Période d'échantillonnage T_e (ps)	Temps de montée T_r (ps)	Temps de descente T_f (ps)	Durée minimale des niveaux D_{min} (ps)	Durée maximale des niveaux D_{max} (ps)	Nombre de niveaux
0 et Vdd (1 V)	50	550	550	50	2500	~300

Tableau IV.2 : Paramètres du signal d'identification

Après stimulation et extraction de la réponse du driver on construit un modèle de Volterra-Laguerre du système à vide. Les caractéristiques du modèle mis en place sont présentées dans le tableau IV.3.

Ordre	3		
Répartition des fonctions de Laguerre de l'ordre 1 à 3	5	3	3
Nombre de coefficients par ordre	5	6	10
Nombre total de coefficients du modèle	21		
Pôle de Laguerre associé à ν_1 après optimisation	0,732		
Coefficients de Volterra-Laguerre non diagonaux (eq. II.C.13)	oui		
Retard entrée-sortie extrait	550 ps		

Tableau IV.3 : Caractéristique du modèle de \hat{e}

En guise de validation, le driver et le modèle sont attaqués par un signal d'entrée possédant naturellement des séquences de sur-cadencement. La figure IV.5 permet de comparer les réponses du driver à vide et du modèle à vide.

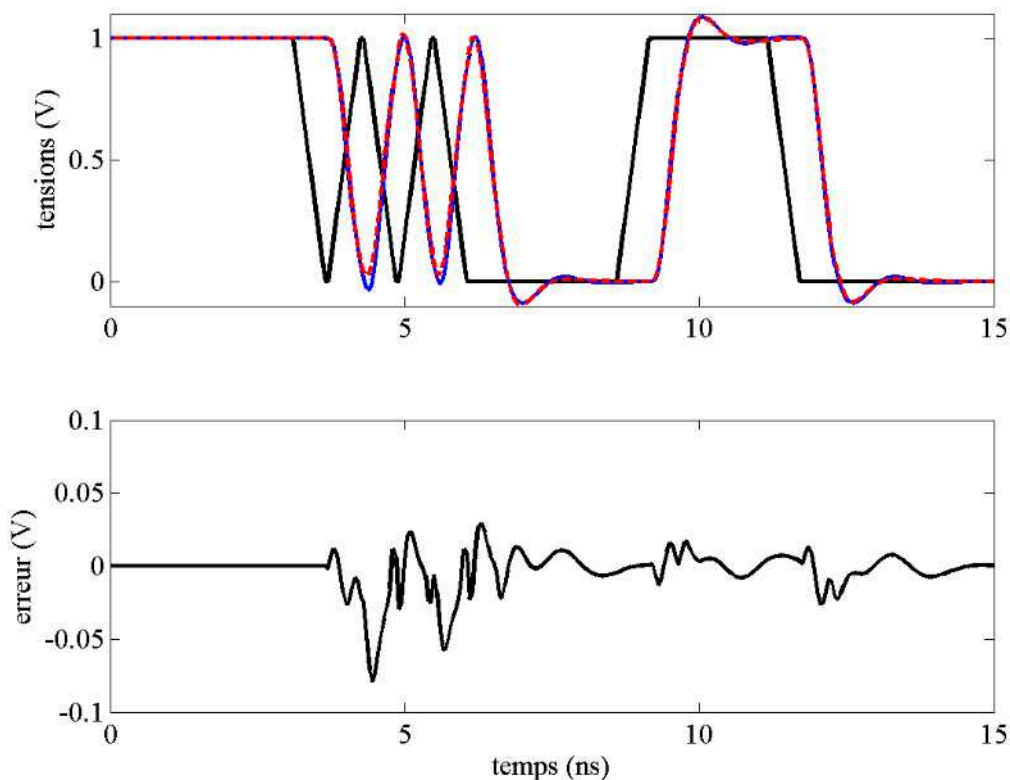


Figure IV.5 : Signal de validation (noir) et réponses à vide du driver (bleu) et du modèle (rouge).

Le premier bloc du modèle global mis en place, nous passons à la modélisation du port de sortie du driver.

A.II.2 Identification et modélisation du port de sortie par la technique globale découplée et de type Thévenin

Après l'identification du modèle du driver à vide, on reprend le même stimulus en entrée, avec la charge dynamique variable introduite au chapitre 3 placée en sortie. Les paramètres variables de cette charge sont présentés le tableau IV.4.

	L (nH)	R (Ω)	C (pF)	Nombre de valeurs différentes
min	0,1	30	0,1	~300
max	10	300	30	

Tableau IV.4 : Paramètres de la charge d'identification variable

A partir des stimuli de courant et de tension extraits on construit un modèle impédance du driver défini par $v_2 = Z\{\hat{e}, i_2\}$ (cf paragraphe C.II.1.a), \hat{e} étant déjà modélisé. Les caractéristiques du modèle en charge sont présentées en tableau IV.5. Ainsi la complexité paramétrique du modèle complet est de 45 coefficients de Volterra-Laguerre. L'étape suivante est la validation des ces modèles sur trois configurations de charge.

Ordre	4			
Répartition des fonctions de Laguerre de l'ordre 1 à 4	3	3	3	3
Nombre de coefficients par ordre	6	6	6	6
Nombre total de coefficients du modèle	24			
Pôle de Laguerre associé à v_1 après optimisation	0,567			
Pôle de Laguerre associé à i_2 après optimisation	0,733			
Noyaux croisés du modèle DISO (eq. II.C.14)	non			
Coefficients de Volterra-Laguerre non diagonaux (eq. II.C.13)	non			

Tableau IV.5 : Caractéristiques du modèle en charge

Un second modèle basé sur l'approche quasi-statique de Thévenin est construit. Ce modèle repose donc sur le premier modèle du driver synthétique à vide (A.II.1), associé aux deux caractéristiques (sous forme de tables) de sortie à l'état haut et à l'état bas du système (voir équation (III.C.4)).

A.III Validation sur charges

Les trois configurations de charges de validation sont (figure IV.6)

- une charge capacitive de 1 pF, pouvant être assimilée au port d'entrée du premier étage d'un driver CMOS,
- une ligne de transmission d'impédance caractéristique 70Ω avec une constante de temps de 300 ps chargée par une capacité de 0,1 pF,
- une ligne de transmission d'impédance caractéristique 50Ω avec une constante de temps de 800 ps chargée par une capacité de 5 pF.

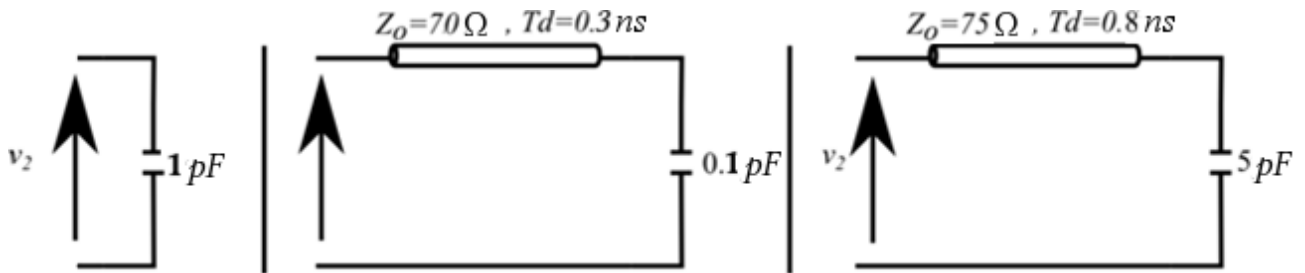


Figure IV.6 : Charges utilisées lors de la validation

Le signal d'entrée de validation est conservé (figure IV.5) par contre le driver et le modèle sont chargés tout d'abord par la capacité de 1 pF puis tour à tour par les deux lignes de transmission. Les figures IV.7 à IV.9 permettent de comparer la réponse du système et des modèles.

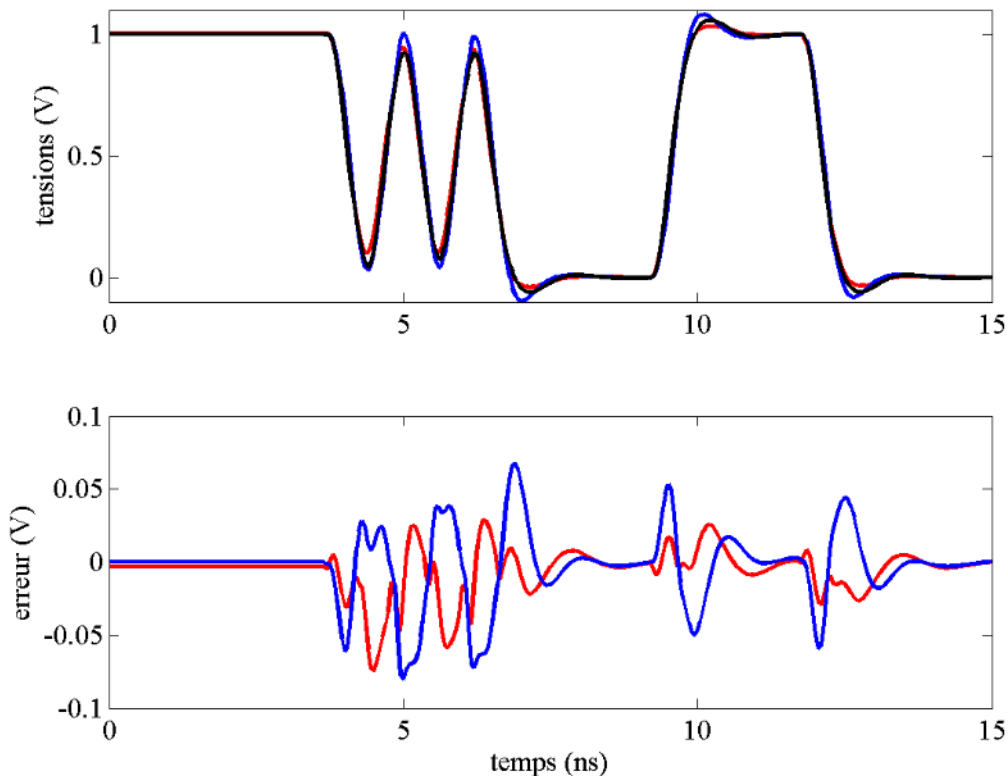


Figure IV.7 : Réponses pour une charge capacitive 1 pF, référence (en noir), modèle global découplé (en rouge), modèle de type Thévenin (en bleu)

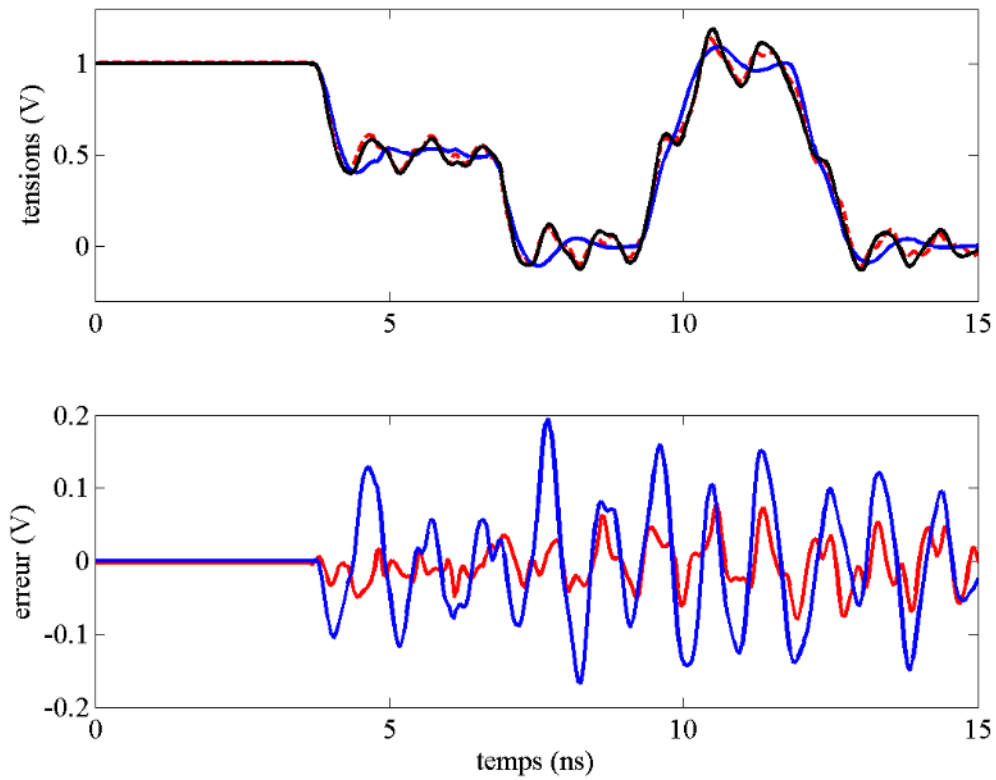


Figure IV.8 : Réponses pour la ligne de transmission d'impédance caractéristique 50Ω , référence (en noir), modèle global découplé (en rouge), modèle de type Thévenin (en bleu)

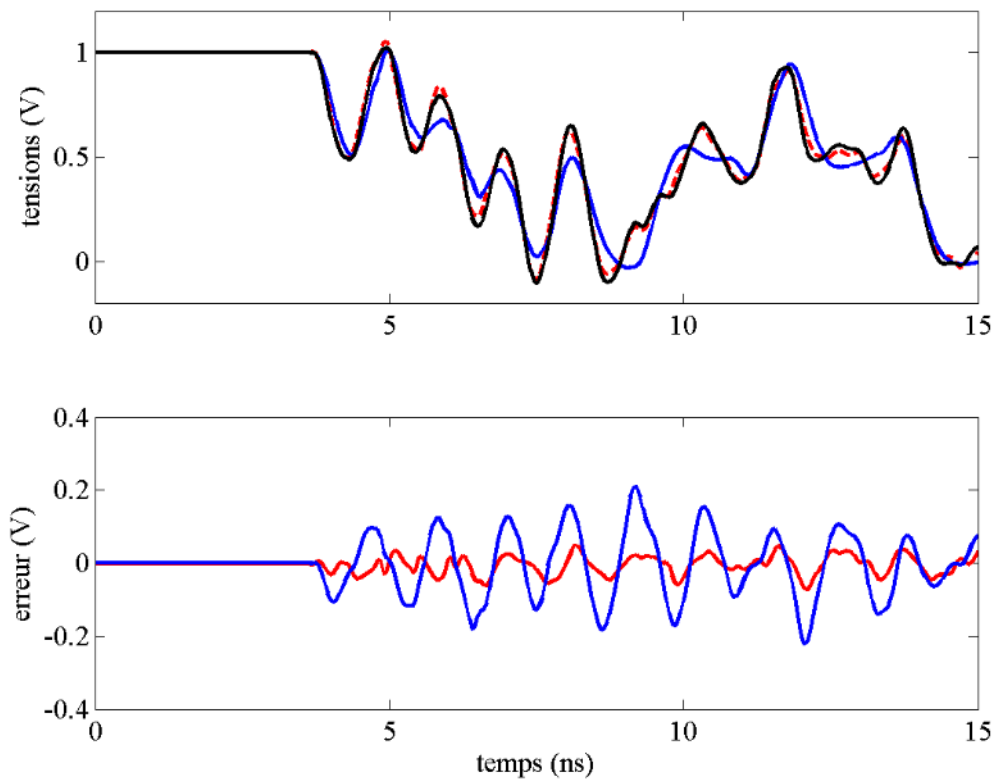


Figure IV.9 : Réponses pour la ligne de transmission d'impédance caractéristique 75Ω , référence (en noir), modèle global découplé (en rouge), modèle de type Thévenin (en bleu)

Sur les trois différentes charges nous observons de très bonnes réponses du modèle global découplé qui offre ici les meilleurs résultats. Ceci est assez compréhensible au vu de la nature du modèle global découplé, intrinsèquement dynamique. Ici le modèle quasi statique basé sur l'approche de Thévenin fournit des résultats assez corrects pour la charge purement capacitive mais perd sa précision avec les lignes de transmission qui génèrent un comportement dynamique plus marqué. Ces résultats peuvent toutefois être acceptables. En somme on constate une supériorité flagrante du modèle global découplé dynamique.

B. Modélisation d'un répéteur TEXAS INSTRUMENTS SN74ALVCH16973

B.I Présentation du système

Le SN74ALVCH16973 est un composant de Texas Instruments qui opère pour des tensions d'alimentation variant de 1.65V à 3.65V. Son brochage est donné figure IV.10. Ce composant est multi-rôle, ainsi

- il peut jouer le rôle de buffers non inverseurs entre les ports D et Y (4 bits)
- il peut également jouer le rôle de bascules D-Latch entre les ports A – Q (8 bits)
- enfin c'est un driver bidirectionnel asynchrone entre les ports A-B ou B-A (8 bits), ports que l'on peut aussi isoler (haute impédance).

Le circuit est particulièrement adapté pour le démultiplexage de bus de données ou d'adresses 8 bits.



Figure IV.10 : Brochage du composant SN74ALVCH16973

Ce qui nous intéresse particulièrement ici est la modélisation de sa fonction driver non inverseur (ports A et B). Nous avons à disposition un modèle transistor crypté du système. En raison du cryptage le modèle transistor ne fonctionne que sous le simulateur commercial HSPICE et non les

simulateurs tiers tels LTSPICE et NGSPICE. Ce qui souligne l'intérêt et l'avantage de disposer de modèles comportementaux de drivers.

Citons quelques caractéristiques du système. En régime nominal de fonctionnement, la tension d'alimentation V_{cc} peut varier entre $1,65 V$ à $3,65 V$. Dans la suite nous fixons cette tension CMOS à $V_{cc} = 2,5 V$. D'un point de vue niveaux logiques, le constructeur garantit, d'après la documentation, un fonctionnement cohérent pour

- la plage basse lorsque la tension est inférieure à $0,35 * V_{cc}$ soit $0,87 V$
- la plage haute lorsque la tension est supérieure à $0,65 * V_{cc}$ soit $1,62 V$

La caractéristique statique entrée-sortie (figure IV.11) extraite du modèle crypté à notre disposition, nous permet de remarquer une tension de transition voisine de $0,446 * V_{cc} = 1,12 V$. Ces valeurs sont à comparer au driver synthétique qui commutait à $0,5 V$ pour une tension $V_{cc} = 1 V$.

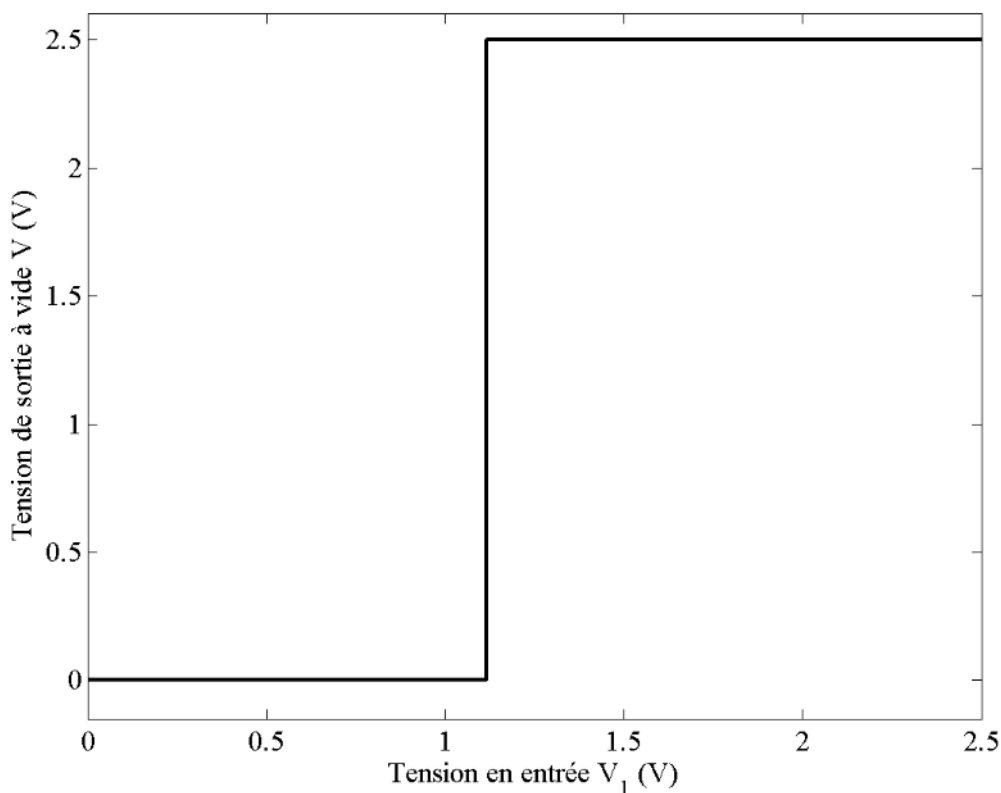


Figure IV.11 : Caractéristique (statique) de transfert du SN74ALVCH16973

Au niveau du port de sortie, on note des caractéristiques avec des allures non linéaires plus marquées que celles du driver synthétique. Spécialement pour la caractéristique à l'état haut où on

note un courant de court-circuit à 65 mA (contre 20 mA pour le synthétique voir figure IV.3). Ces caractéristiques sont présentées figure IV.12.

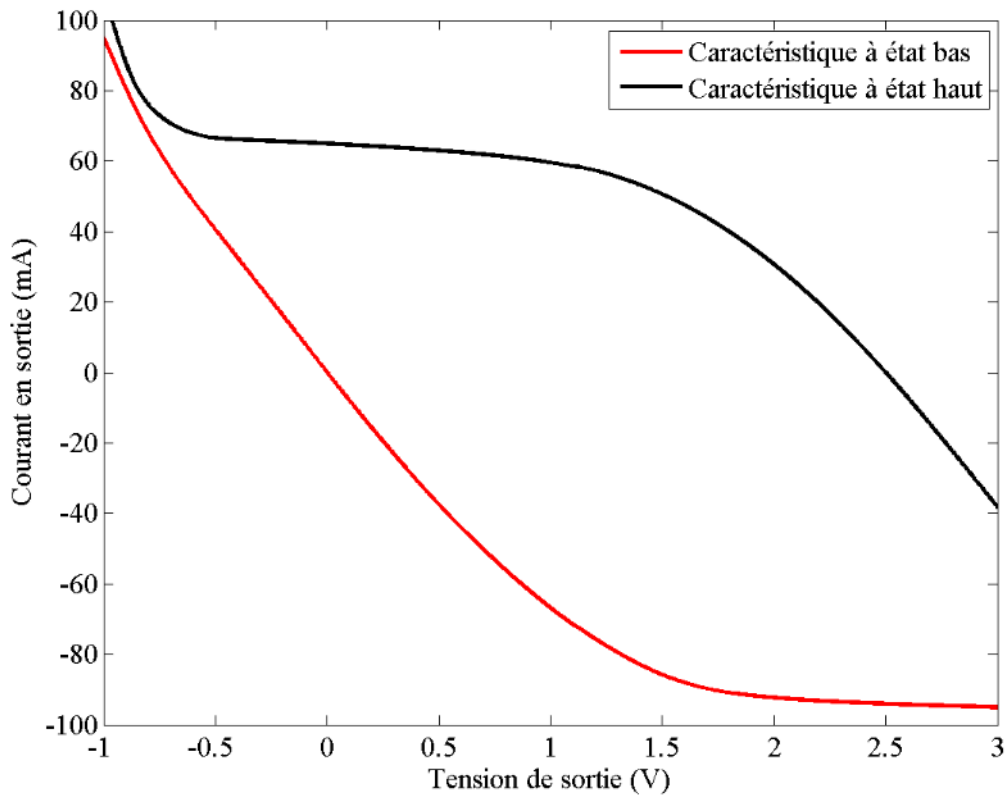


Figure IV.12 : Caractéristiques de sortie du buffer, à l'état haut (rouge) et à l'état bas (noir)

Le modèle crypté du SN74ALVCH16973 peut être simulé avec ou sans inclusion du boîtier. En figure IV.13 nous pouvons d'ailleurs observer les dynamiques introduites par le boîtier ainsi que le retard entrée-sortie du système.

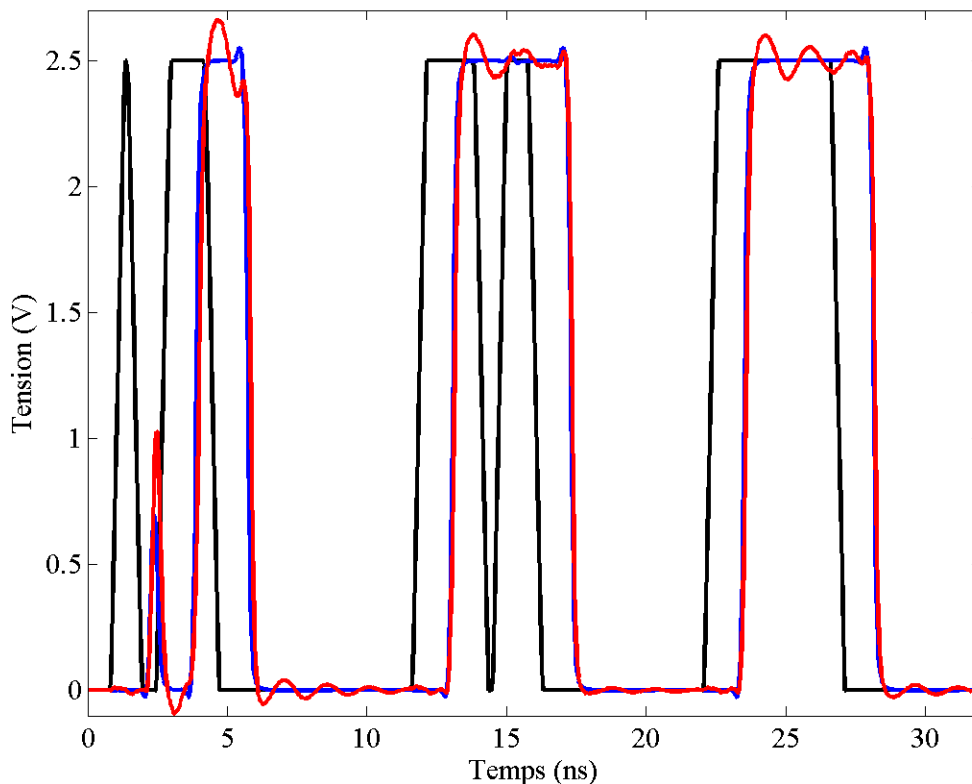


Figure IV.13 : Sortie du driver à vide, avec (rouge) ou sans boîtier (bleu), pour un signal d'entrée en noir

Le retard entre l'évolution des signaux au niveau du port d'entrée et leur effets sur la commutation tourne autour de 1,2 ns pour une transition bas-haut et 1,4 ns pour une transition haut-bas. On remarque également un décalage même minime entre la tension de sortie avec et sans boîtier, respectivement en rouge et en bleu (voir chapitre 3 paragraphe C.II). Dans la suite, notre objectif est de construire un modèle de ce driver Texas Instruments tout d'abord sans package puis un modèle de l'association driver et boîtier.

B.II Identification et modélisation du système sans boîtier

Le driver sans boîtier est modélisé par trois des techniques développées au chapitre précédent à savoir

- la méthode globale découplée (chapitre 3, paragraphe C.II.1.a),
- la technique de type Thévenin (chapitre 3, paragraphe C.II.1.b),
- et la technique de type IBIS (chapitre 3, paragraphe C.II.1.c).

Ces trois techniques nécessitent d'avoir au préalable mis en place un modèle du driver à vide

(chapitre 3, paragraphe C.II).

A titre de validation trois configurations de charges différentes sont utilisées. D'autre part, toujours au niveau de cette validation/comparaison, nous mettons en place un modèle suivant le standard IBIS. L'intérêt ici est de comparer les techniques développées avec un modèle idéal issu du standard, sur un système réel.

B.II.1 Identification et modélisation de la réponse à vide du driver

Le driver à vide est excité par un signal d'entrée v_1 . Les caractéristiques de ce signal d'identification sont présentées dans le tableau IV.6.

Niveaux de tension (V)	Période d'échantillonnage T_e (ps)	Temps de montée T_r (ps)	Temps de descente T_f (ps)	Durée minimale des niveaux D_{min} (ps)	Durée maximale des niveaux D_{max} (ps)	Nombre de niveaux
0 et 2.5	10	550	550	150	1000	600

Tableau IV.6 : Paramètres du signal d'identification

Après stimulation et extraction de la réponse du driver on construit un modèle du système à vide (figure III.26). Les caractéristiques de ce modèle SISO sont présentées par le tableau IV.7.

Ordre	8							
Répartition des fonctions de Laguerre de l'ordre 1 à 8	1	1	1	1	1	1	1	1
Nombre de coefficients par ordre	1	1	1	1	1	1	1	1
Nombre total de coefficients du modèle	8							
Pôle de Laguerre associé à v_1 après optimisation	0,363							
Coefficients de Volterra-Laguerre non diagonaux (eq. II.C.13)	Non							
Retard entrée-sortie extrait	840 ps							

Tableau IV.7 : Caractéristiques du modèle de Volterra-Laguerre de \hat{e}

En guise de validation, le driver et le modèle sont attaqués par un signal d'entrée possédant naturellement des séquences de sur-cadencement. La figure IV.14 permet de comparer les réponses du driver à vide et du modèle.

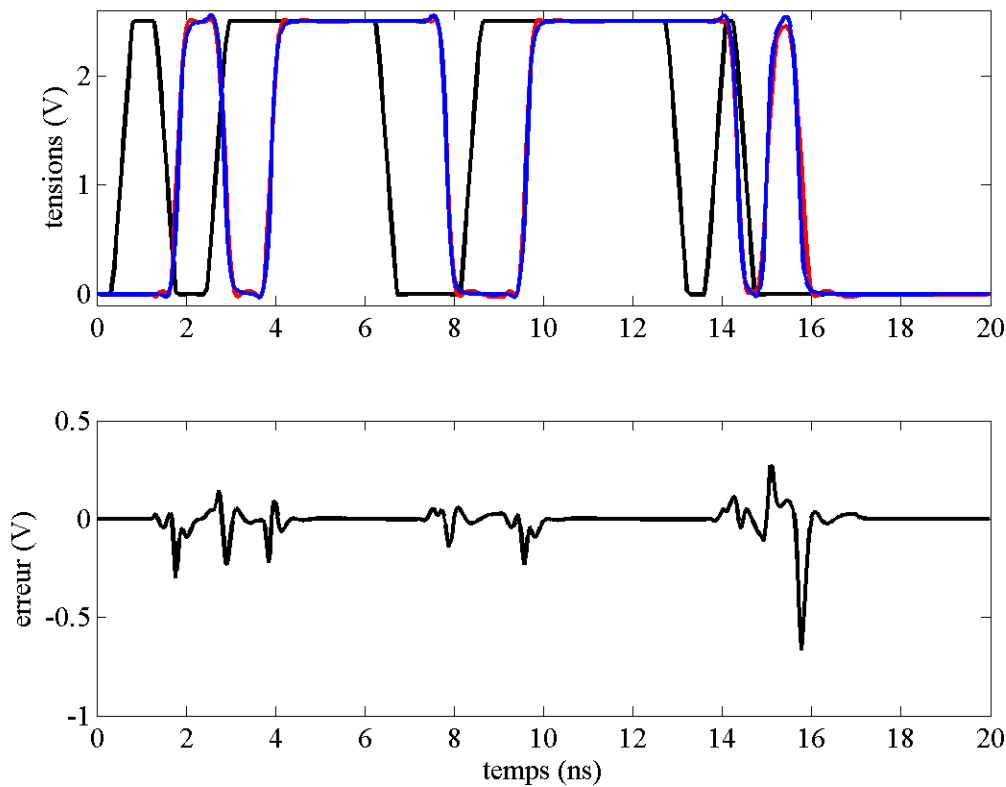


Figure IV.14 : Signal de validation (noir) et réponses à vide du driver (bleu) et du modèle (rouge)

On remarque une assez bonne correspondance entre la réponse du système référence et la réponse du modèle à vide. Le retard entrée-sortie mesuré à 1,25 V ainsi que les différents temps de transition sont présentés en tableau IV.8.

	Driver référence	Modèle à vide
Retard transition bas-haut	1257 ps	1241 ps (1,3%)
Retard transition haut-bas	1353 ps	1348 ps (0,4%)
Temps de montée	263 ps	260 ps (1,1%)
Temps de descente	241 ps	262 ps (8,7%)

Tableau IV.8: Paramètres temporels des modèles.

Le premier bloc du modèle global mis en place, nous passons à la modélisation du port de sortie du driver.

Avant de poursuivre sur la modélisation du port de sortie, un point important est à souligner. Le modèle, en dépit d'une bonne, voire d'une très bonne qualité, repose sur un ordre polynomial 8. En

réalité, les séries de Volterra-Laguerre ne sont pas particulièrement optimisées pour la modélisation de la relation à vide. Dans le cas du Texas Instruments sans boîtier, en augmentant le nombre de fonctions de base, on se retrouve avec des dynamiques parasites qui viennent perturber la bonne modélisation du driver à vide. Ce qui nous oblige à rajouter des coefficients de Volterra-Laguerre pour une modélisation plus précise non pas en augmentant les fonctions de base mais à travers des ordres supérieurs. Malgré tout la qualité de la modélisation est très satisfaisante.

B.II.2 Identification et modélisation du port de sortie par la technique globale découplée

Après l'identification du modèle du driver à vide, nous construisons un modèle boîte noire grâce à la charge dynamique variable et un signal d'entrée reprenant les mêmes caractéristiques du précédent (Tableau IV.6). Les paramètres de la charge servant à l'identification sont présentés tableau IV.9.

	L (nH)	R (Ω)	C (pF)	Nombre de valeurs différentes
min	0,1	30	0,1	300
max	10	300	30	

Tableau IV.9 : Paramètres de la charge d'identification variable

Des relevés de courant et de tension on construit un modèle impédance du driver défini par $v_2 = Z\{\hat{e}, i_2\}$. Les caractéristiques de ce modèle sont données tableau IV.10.

Ordre	4			
Répartition des fonctions de Laguerre de l'ordre 1 à 4	4	3	3	3
Nombre de coefficients par ordre	8	9	12	15
Nombre total de coefficients du modèle	44			
Pôle associé à v_1 après optimisation	0,933			
Pôle associé à i_2 après optimisation	0,800			
Noyaux croisés du modèle DISO (eq. II.C.14)	oui			
Coefficients de Volterra-Laguerre non diagonaux (eq. II.C.13)	non			
Retard entrée-sortie extrait	650 ps			

Tableau IV.10 : Caractéristiques du modèle boîte noire

B.II.3 Identification et modélisation du port de sortie par l'approche de type de IBIS

Outre ce modèle basé sur la technique découplée, nous construisons également un modèle quasi-statique de type IBIS, basé sur la modélisation du driver à vide (paragraphe 3.B.II.1) associé aux caractéristiques de sortie du SN74ALVCH16973 (figure IV.12), implémenté sous formes de tables (1000 couples de valeurs tension-courant).

B.II.4 Identification et modélisation du port de sortie par l'approche de type Thévenin

Un troisième modèle quasi-statique basé sur l'approche de type Thévenin est également construit. Ce dernier repose sur les caractéristiques présentées en figure IV.15, implémentées sous forme de tables et associées au modèle à vide du SN74ALVCH16973 (paragraphe B.II.1).

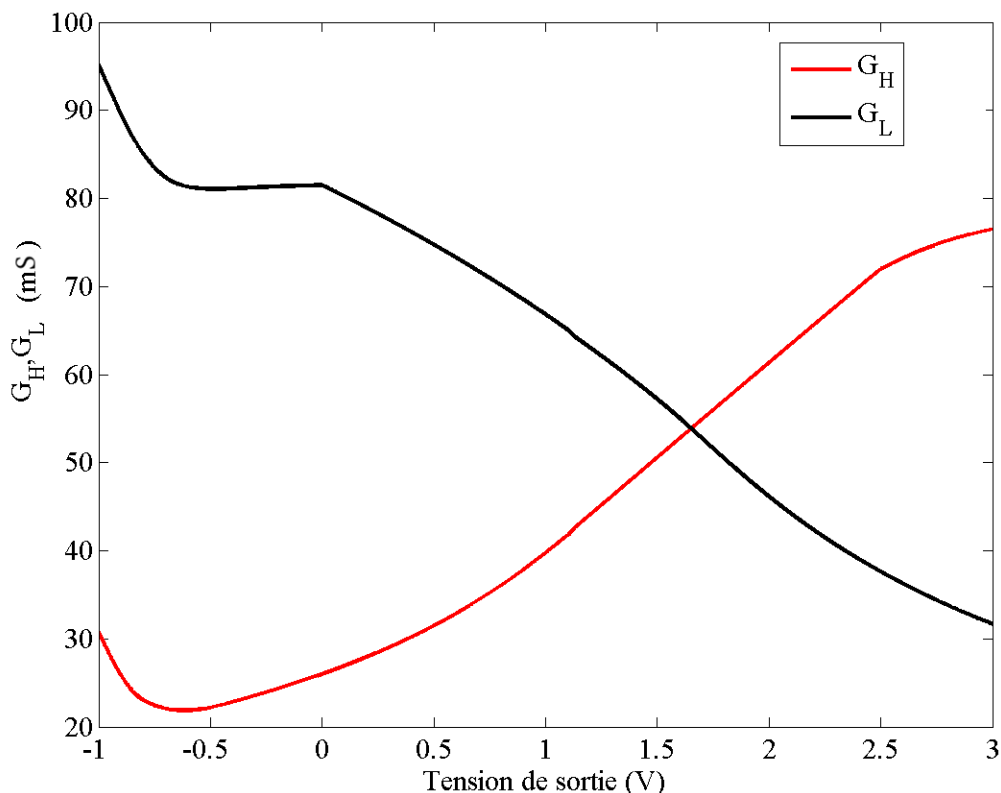


Figure IV.15 : Caractéristiques non linéaires du modèle de type Thévenin

B.III Validation sur charges

A titre de validation trois charges différentes sont utilisées, il s'agit d'une résistance et de deux lignes de transmission (figure IV.16).

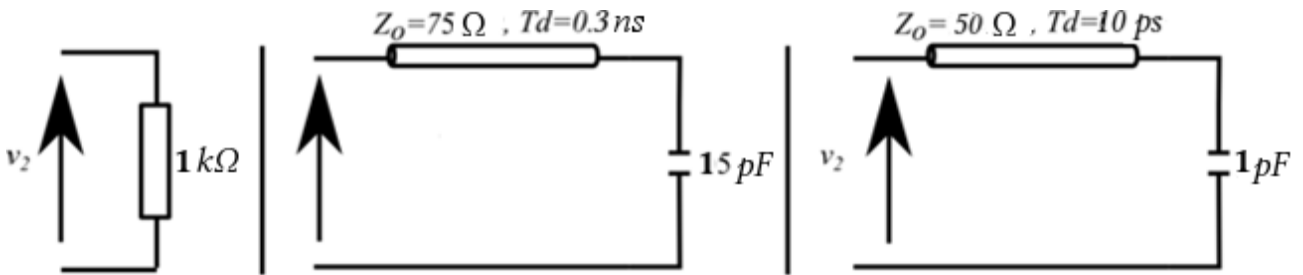


Figure IV.16 : Charges utilisées lors de la validation

Le même signal de validation (figure IV.14) est utilisé en entrée, par contre les quatre systèmes, le driver et les trois modèles, sont chargés tout d'abord par la résistance, puis par la ligne de transmission d'impédance caractéristique de 50 Ω , enfin par d'impédance caractéristique 75 Ω . Pour chaque configuration on compare

1. la réponse du Texas Instruments, du modèle global découplé et du modèle de type Thévenin,
2. la réponse du Texas Instruments, du modèle global découplé et du modèle de type IBIS,
3. la réponse du Texas Instruments, du modèle IBIS du Texas Instruments et du meilleur modèle entre
 - le modèle global découplé
 - le modèle de type Thévenin,
 - et le modèle de type IBIS.

Ce qui donne en validation les figures IV.17 à IV.25 qui permettent de comparer la réponse du système contre celles des deux modèles.

B.III.1 Charge résistive de 1 k Ω

Les réponses eu stimuli d'entrée du driver, des modèles proposés et d'un modèle IBIS sont données figures IV.17 à IV.19.

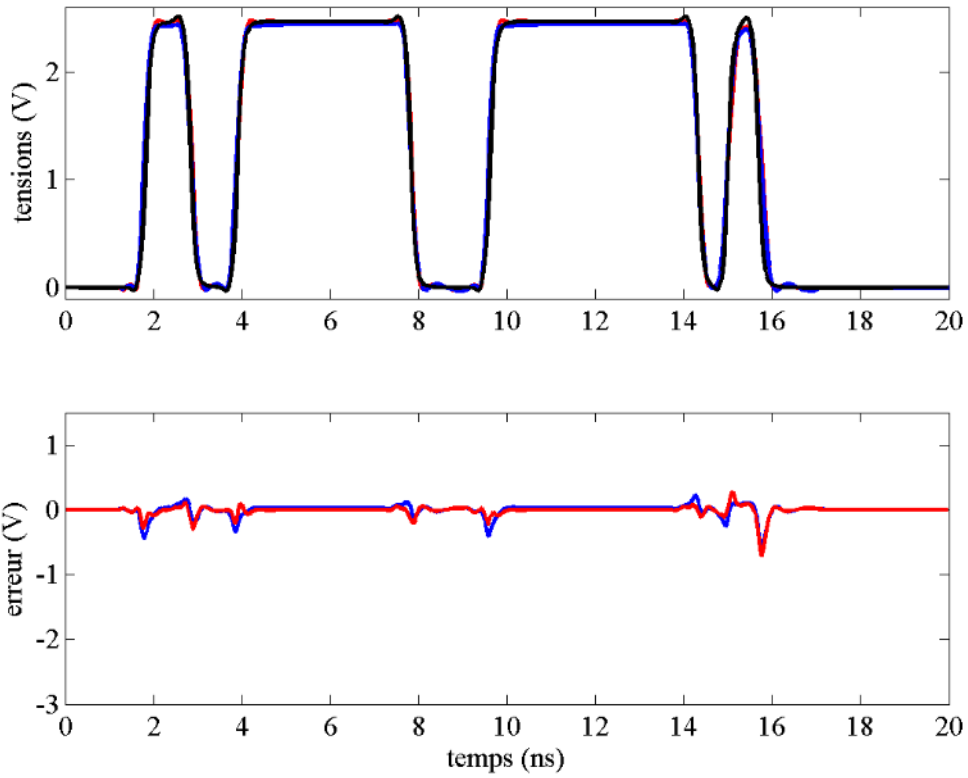


Figure IV.17 : Réponses pour une charge résistive de $1\text{ k}\Omega$, référence (en noir), modèle global découplé (en bleu), modèle de type Thévenin (en rouge)

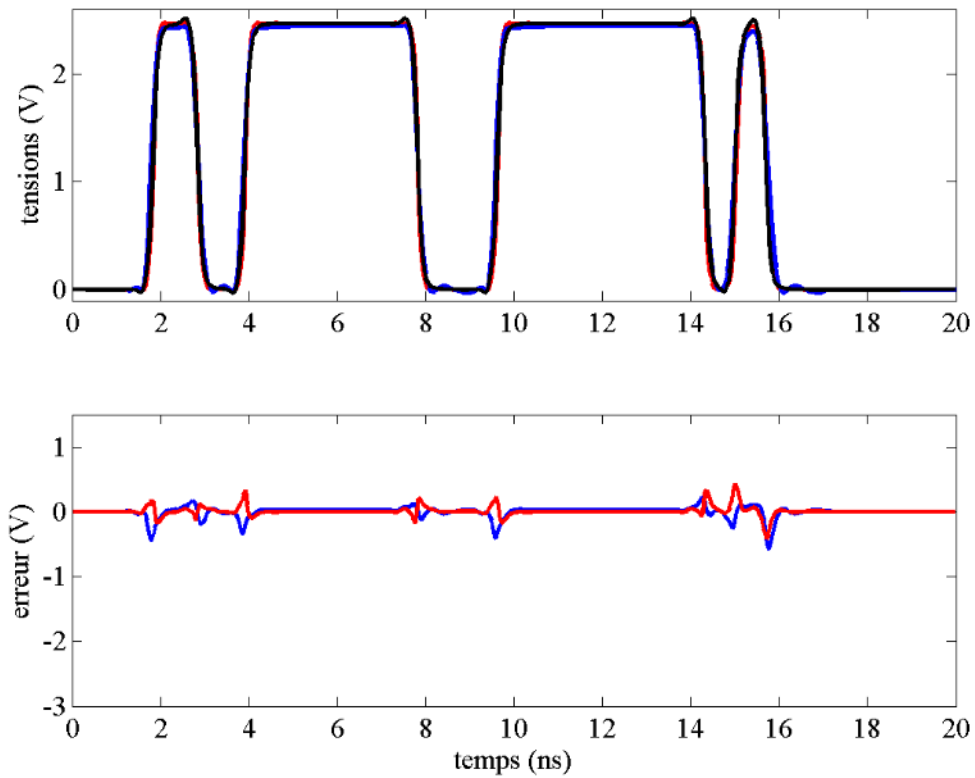


Figure IV.18 : Réponses pour une charge résistive de $1\text{ k}\Omega$, référence (en noir), modèle global découplé (en bleu), modèle de type IBIS (en rouge)

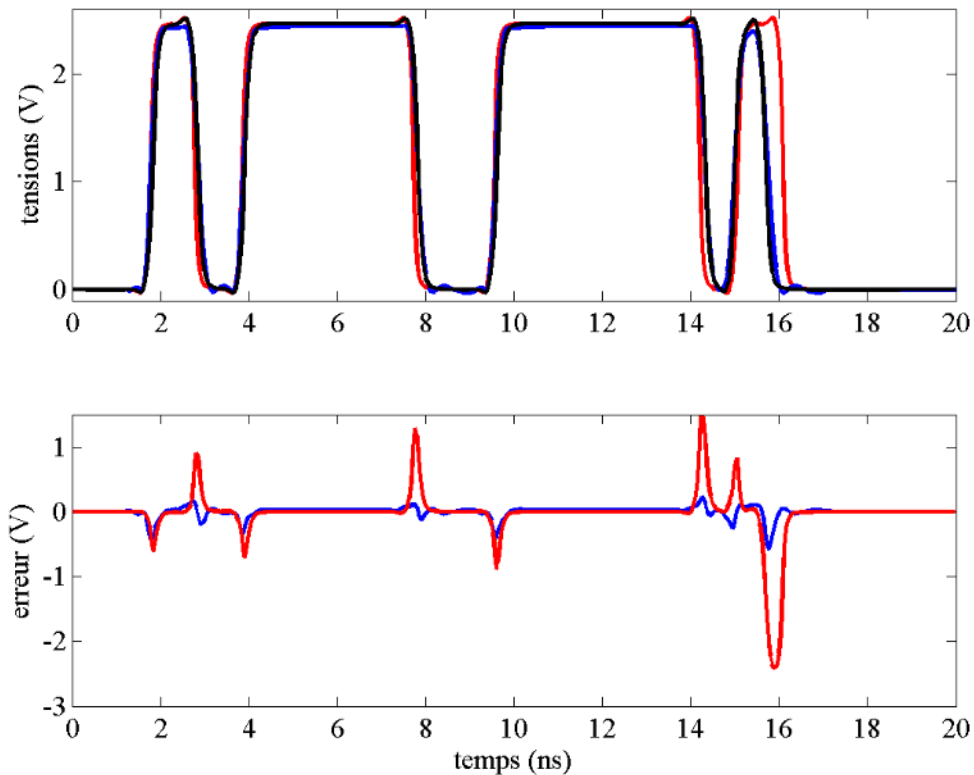


Figure IV.19 : Réponses pour une charge résistive de $1\text{ k}\Omega$, référence (en noir), modèle global découplé (en bleu), modèle IBIS du Texas Instruments (en rouge)

Tout d'abord, d'un point de vue statique, les modèles de type Thévenin et de type IBIS qui reposent sur des tables de correspondance sont plus précis que le modèle global découplé dont les deux caractéristiques statiques en sortie reposent sur des polynômes d'ordre 4. La précision sur la caractéristique statique de ce dernier modèle est toutefois très satisfaisante. D'un point de vue dynamique le modèle de type Thévenin même s'il repose sur une approche quasi-statique est légèrement plus précis, cela a pour origine le fait que la charge soit résistive et surtout que le driver référence, qui est sans boîtier, présente en sortie peu d'effets mémoire. Vis-à-vis du modèle IBIS le modèle de Thévenin est également supérieur dynamiquement. On peut constater cela au niveau des pics de transition autour des instants 3, 8, 10 ns, bien que le retard soit à peu près le même, le modèle global découplé est plus précis au niveau des temps de transition (tableau IV.11). L'erreur sur le temps de descente du modèle global découplé, quoiqu'assez importante, reste acceptable (elle est notamment inférieure à celle du modèle IBIS). Cette erreur peut en grande partie s'expliquer par les difficultés de la modélisation aux plus hautes fréquences.

	Driver référence	Modèle construit suivant le standard IBIS	Modèle global découplé
Retard transition bas- haut	1284 <i>ps</i>	1269 <i>ps</i> (1,16%)	1260 <i>ps</i> (1,9%)
Retard transition haut- bas	1387 <i>ps</i>	1366 <i>ps</i> (1,5%)	1371 <i>ps</i> (1,1%)
Temps de montée	263 <i>ps</i>	203 <i>ps</i> (22,8%)	255 <i>ps</i> (3,0%)
Temps de descente	241 <i>ps</i>	169 <i>ps</i> (30%)	291 <i>ps</i> (20,7%)

Tableau IV.11 : Paramètres temporels des modèles.

Vis-à-vis du standard IBIS nous observons (vers 16 ns) le comportement typique des modèles dérivés du standard en condition de sur-cadencement, les transitions incomplètes peuvent être ratées. Ceci est d'autant plus valable s'il y a une succession de bits « 0 1 0 1 ... » avec des durées très faibles

B.III.2 Ligne de transmission d'impédance caractéristique 50 Ω

Les réponses aux stimuli d'entrée du driver, des modèles proposés et d'un modèle IBIS sont données figures IV.20 à IV.22.

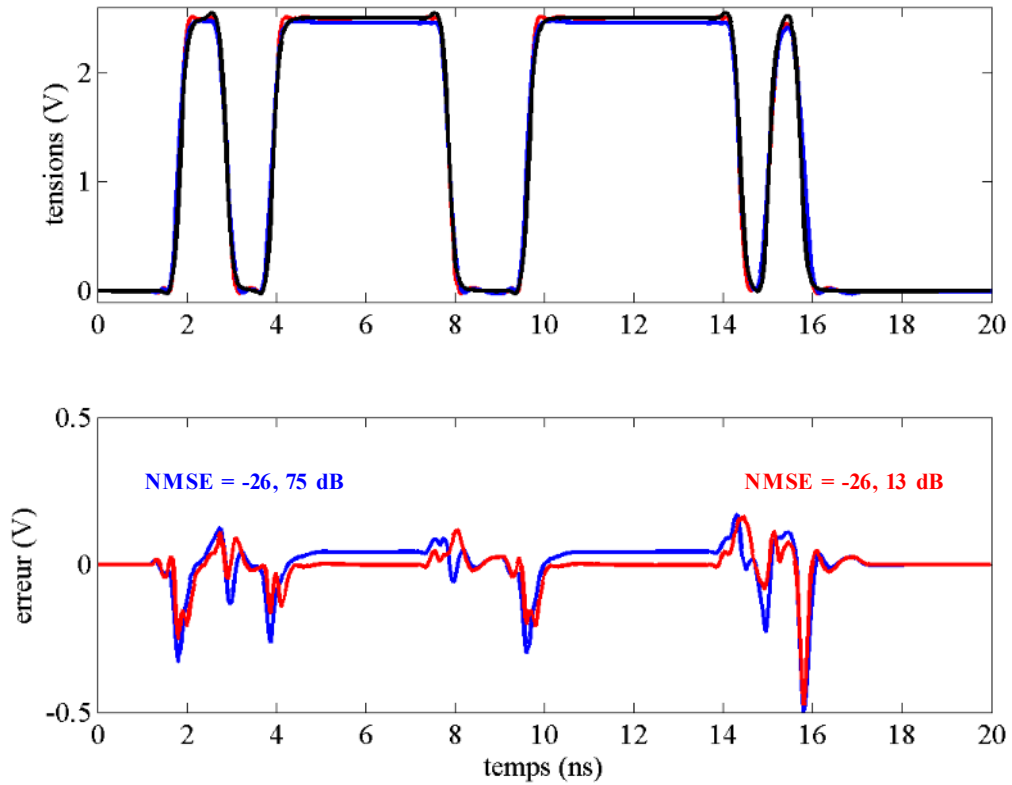


Figure IV.20 : Réponses pour la ligne de transmission d'impédance caractéristique 50Ω , référence (en noir), modèle global découplé (en bleu), modèle de type Thévenin (en rouge)

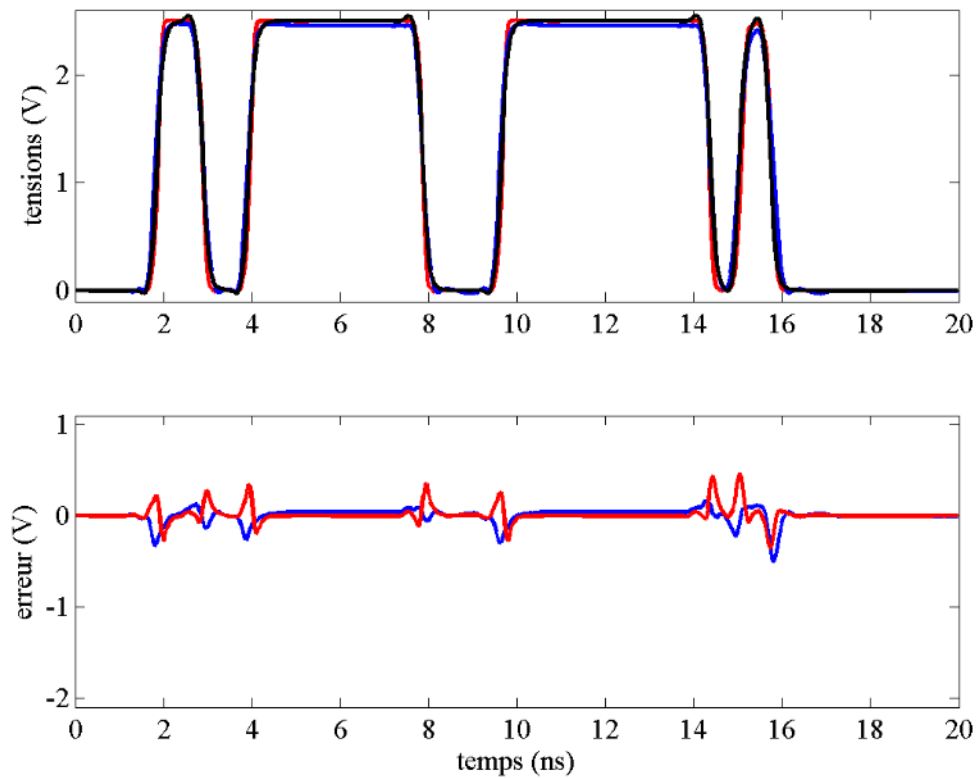


Figure IV.21 : Réponses pour la ligne de transmission d'impédance caractéristique 50Ω , référence (en noir), modèle global découplé (en bleu), modèle de type IBIS (en rouge)

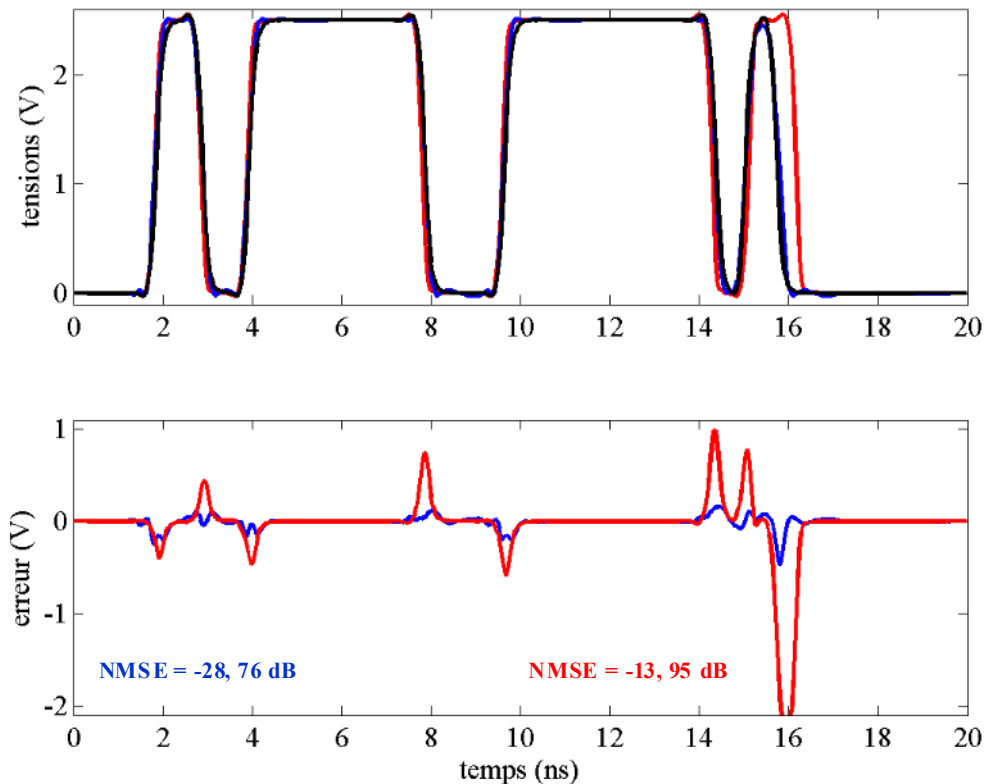


Figure IV.22 : Réponses pour la ligne de transmission d'impédance caractéristique 50Ω , référence (en noir), modèle de type Thévenin (en bleu), modèle dérivé du standard IBIS (en rouge)

D'un point de vue statique, les modèles de type Thévenin et de type IBIS ont une réponse plus précise. La réponse du modèle global découplé présente en état haut (autour de 6 ns et 12 ns) une erreur d'environ 1,6% vis-à-vis du niveau haut. Il est à noter que, comme nous l'avons présenté au chapitre 2 paragraphe D.II, des contraintes peuvent être imposées pour plus de précision sur les caractéristiques statiques.

D'un point de vue dynamique le modèle de type Thévenin reste meilleur, malgré quelques dynamiques parasites. Globalement les trois modèles sont largement supérieurs vis-à-vis du standard IBIS. Le modèle de type Thévenin apporte ainsi une bonne amélioration dynamique vis-à-vis du modèle IBIS.

B.III.3 Ligne de transmission d'impédance caractéristique 75Ω

Les réponses aux stimuli d'entrée du driver, des modèles proposés et d'un modèle IBIS sont données figures IV.23 à IV.25.

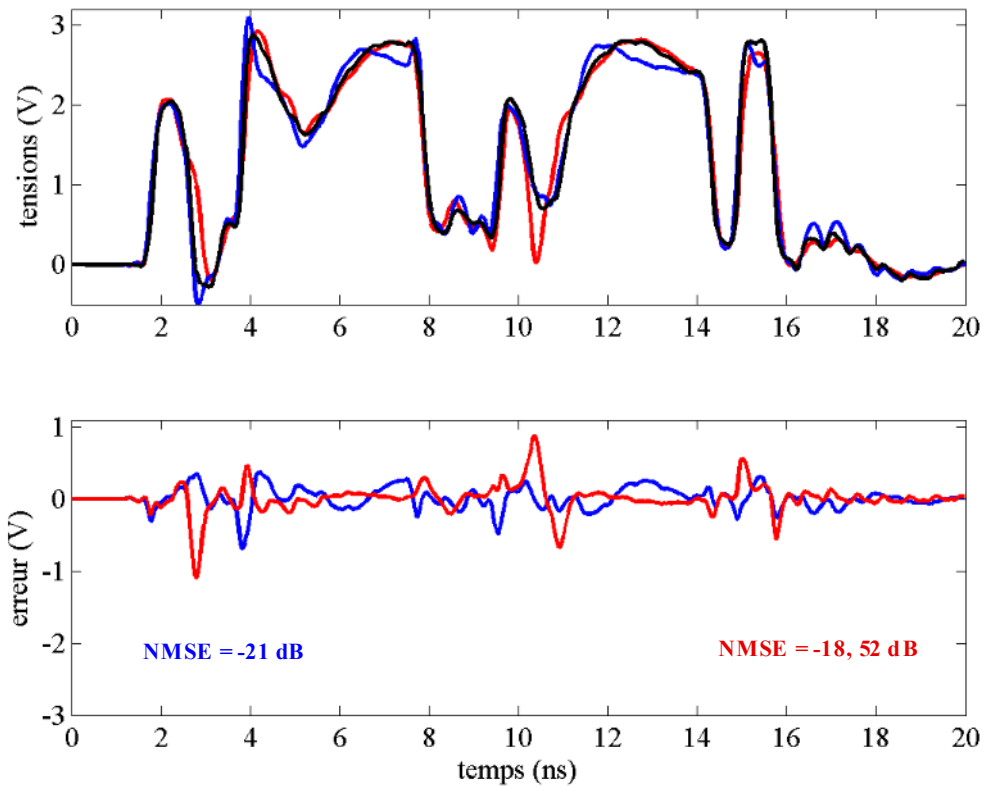


Figure IV.23 : Réponses pour la ligne de transmission d'impédance 75Ω , référence (en noir), modèle global découplé (en bleu), modèle de type Thévenin (en rouge)

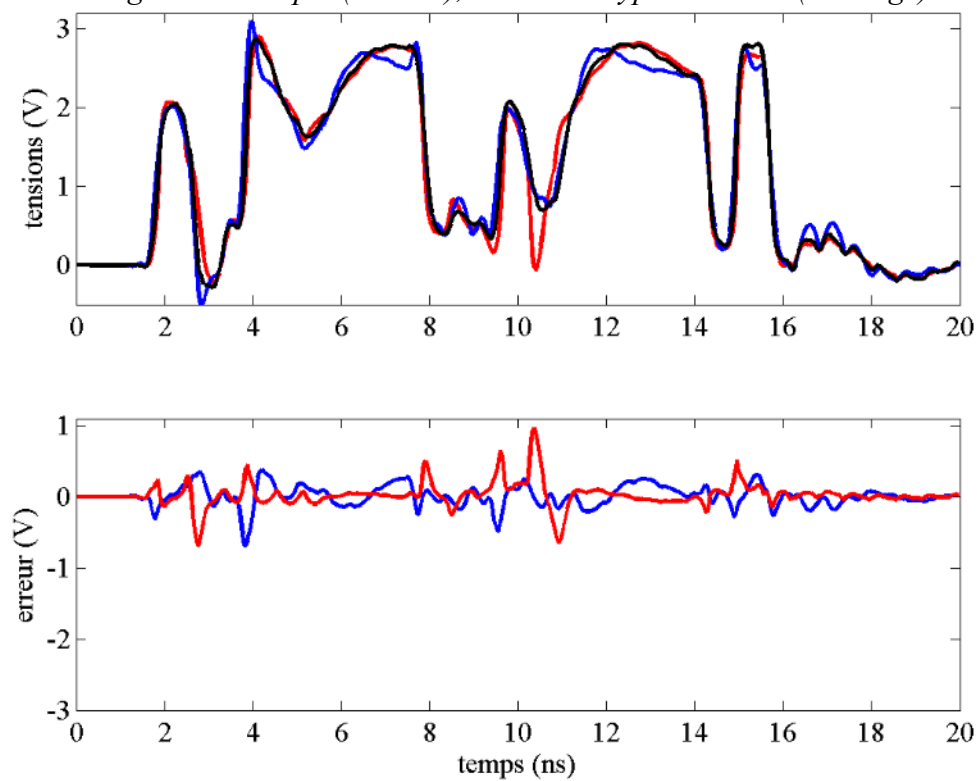


Figure IV.24 : Réponses pour la ligne de transmission d'impédance 75Ω , référence (en noir), modèle global découplé (en bleu), modèle de type IBIS (en rouge)

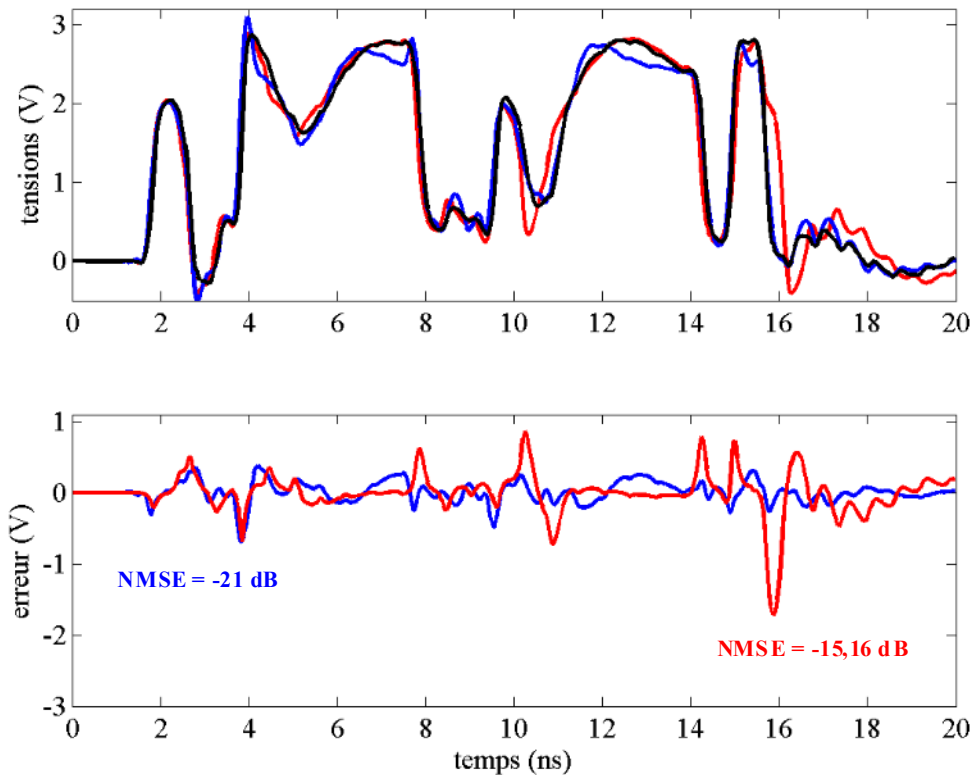


Figure IV.25 : Réponses pour la ligne de transmission d'impédance 75Ω , référence (en noir), modèle global découplé (en bleu), modèle IBIS du Texas Instruments (en rouge)

Sur ce dernier exemple, la charge génère plus de dynamiques sur le port de sortie que les charges précédemment employées. Le modèle global découplé, qui est un modèle non linéaire dynamique et non quasi-statique est théoriquement plus adapté, les résultats le confirment.

B.IV Identification et modélisation du système avec boîtier

B.IV.1 Identification et modélisation de la réponse à vide du driver

Le driver est toujours identifié à vide grâce à la stimulation de l'entrée v_1 . Les caractéristiques sont celles de l'identification sans package (tableau IV.6). Après stimulation et extraction de la réponse du driver on construit un modèle de Volterra-Laguerre du système à vide. Les caractéristiques du modèle SISO sont présentées par le tableau IV.12.

Ordre	8							
Répartition des fonctions de Laguerre de l'ordre 1 à 8	3	3	3	3	3	3	3	3
Nombre de coefficients par ordre	3	6	10	15	21	28	36	45
Nombre total de coefficients du modèle	175							
Pôle de Laguerre associé à v_1 après optimisation	0,56							

Coefficients de Volterra-Laguerre non diagonaux (eq. II.C.13)	oui
Retard entrée-sortie extrait	860 ps

Tableau IV.12 : Caractéristique du modèle de \hat{e}

Ici on peut remarquer un nombre assez important de coefficients de Volterra-Laguerre (175 contre 8 pour le modèle du driver sans boîtier à vide). Ceci a pour origine la difficulté avec cette représentation de capturer les phénomènes issus des boîtiers. Les réponses du driver à vide et du modèle de Volterra-Laguerre sont données figure III.26. Malgré la simplicité des formes d'ondes il est parfois difficile de capturer ces dynamiques avec la représentation de Volterra-Laguerre.

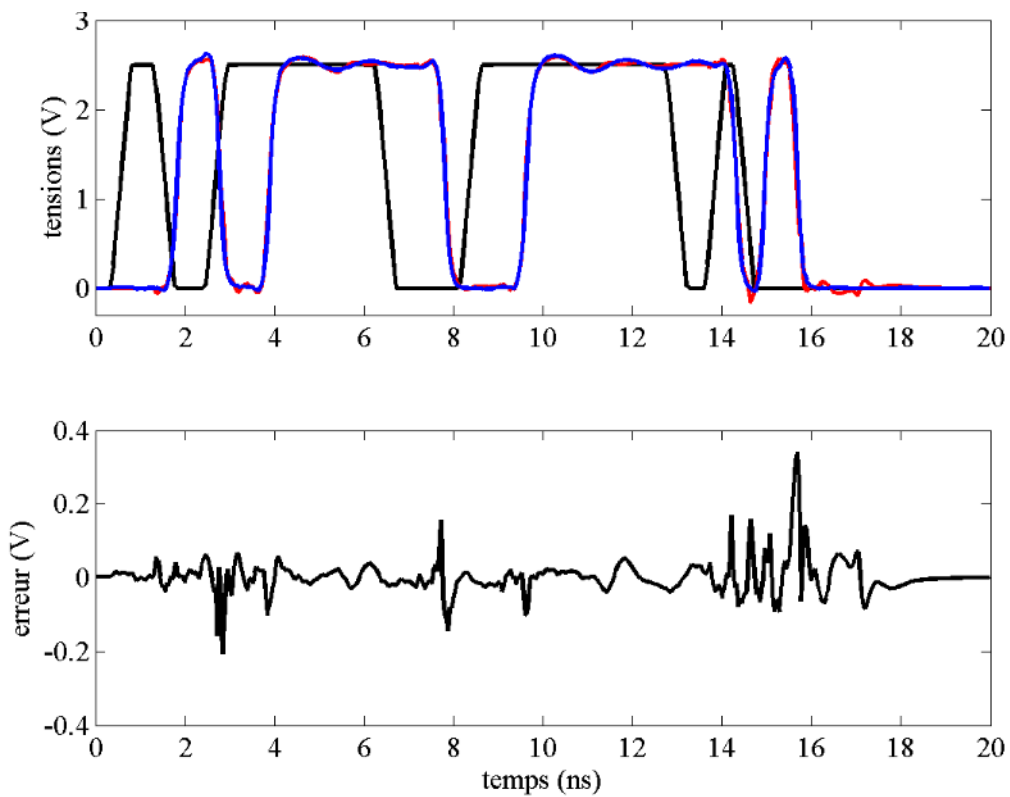


Figure IV.26 : Signal de validation (noir) et réponses à vide du driver (bleu) et du modèle (rouge)

Le retard entrée-sortie mesuré à 1,25 V ainsi que les différents temps de transition sont présentés en tableau IV.13.

	Driver référence	Modèle à vide
retard transition bas-haut	1251 ps	1250 ps (< 0,1%)
retard transition haut-bas	1321 ps	1322 ps (< 0,1%)

temps de montée	299 ps	299 ps (0%)
temps de descente	267 ps	298 ps (10,4%)

Tableau IV.13 : Comparaison du retard entrée-sortie mesuré

La première remarque (paragraphe B.II.1), concernant la difficulté de modélisation à vide du driver sans boîtier, est également valable pour la modélisation à vide du buffer avec boîtier. Malgré une bonne qualité voire une très bonne qualité de modélisation il nous faut des ordres élevés et bien plus de coefficients (175 contre 8), le driver avec boîtier présentant plus de dynamiques.

D'un point de vue plus général le problème est aussi à l'origine de la difficulté d'utiliser la structure de Hammerstein (figure III.28) pour la modélisation du Texas Instruments à vide. La dite structure, quoique plus intéressante, nécessiterait un bloc dynamique de Volterra-Laguerre avec une complexité paramétrique très élevée. Il faut dans ce sens souligner que la réponse à vide du Texas Instruments est plus riche en hautes fréquences que la réponse à vide des drivers synthétiques (figures IV.14 et IV.26 à comparer avec les figures III.26, III.27, III.28, IV.4). Le modèle du driver à vide est toutefois de bonne qualité.

B.IV.2 Identification et modélisation du port de sortie par la technique globale découplée et par le modèle de type Thévenin

Après l'identification du modèle du driver à vide, on construit un modèle boîte noire grâce à la charge dynamique variable et un signal d'entrée reprenant les mêmes caractéristiques du précédent. Les paramètres de la charge servant à l'identification sont présentés par le tableau IV.14.

	L (nH)	R (Ω)	C (pF)	Nombre de valeurs différentes
min	0,1	30	0,1	600
max	10	300	30	

Tableau IV.14 : Paramètres de la charge d'identification variable

Des relevés de courant et de tension on construit un modèle impédance du driver défini par $v_2 = E\{\hat{e}, i_2\}$. Les caractéristiques du modèle de Volterra-Laguerre utilisé sont données tableau IV.15.

Ordre	4
-------	---

Répartition des fonctions de Laguerre de l'ordre 1 à 4	10	3	3	3
Nombre de coefficients par ordre	20	9	12	15
Nombre total de coefficients du modèle	56			
Pôle de Laguerre associé à v_1 après optimisation	0,933			
Pôle de Laguerre associé à i_2 après optimisation	0,8			
Noyaux croisés du modèle DISO (eq. II.C.14)	oui			
Coefficients de Volterra-Laguerre non diagonaux (eq. II.C.13)	non			

Tableau IV.15 Caractéristiques du modèle de Volterra-Laguerre

Nous construisons également un second modèle basé sur l'approche de Thévenin, meilleure approche quasi-statique (supérieure à celle du modèle IBIS généralisé). Ainsi le modèle du driver à vide est conservé lui est associé sous forme de tables les deux caractéristiques de sortie à l'état haut et à l'état bas du système (voir équation (III.C.4) et figure IV.15).

B.IV.3 Validation sur charges

Pour comparer la qualité des modèles trois charges différentes sont utilisées, il s'agit d'une résistance et de deux lignes de transmission (figure IV.27).

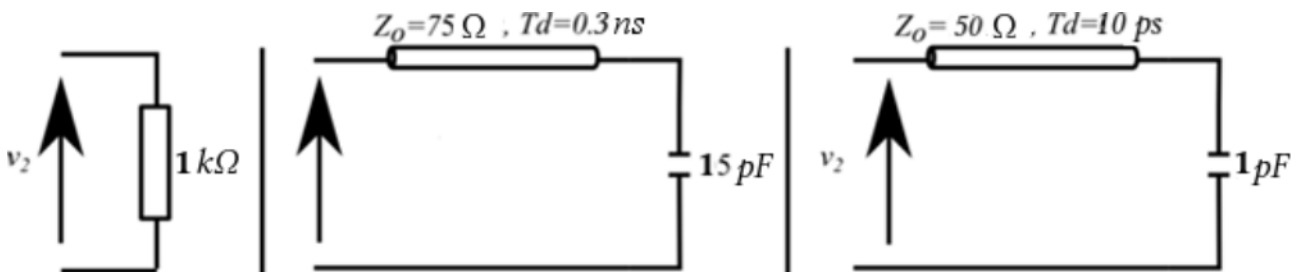


Figure IV.27 : Charges utilisées lors de la validation

Le driver et les deux modèles sont attaqués par un signal d'entrée possédant des séquences de surcadencement. Les trois systèmes, le driver et les deux modèles sont chargés tout d'abord par la résistance de 1 kΩ, puis par la ligne de transmission d'impédance caractéristique de 50 Ω, enfin par celle de 75 Ω. Les figures IV.28, IV.29, IV.30 permettent de comparer la réponse du système avec celles des deux modèles proposés.

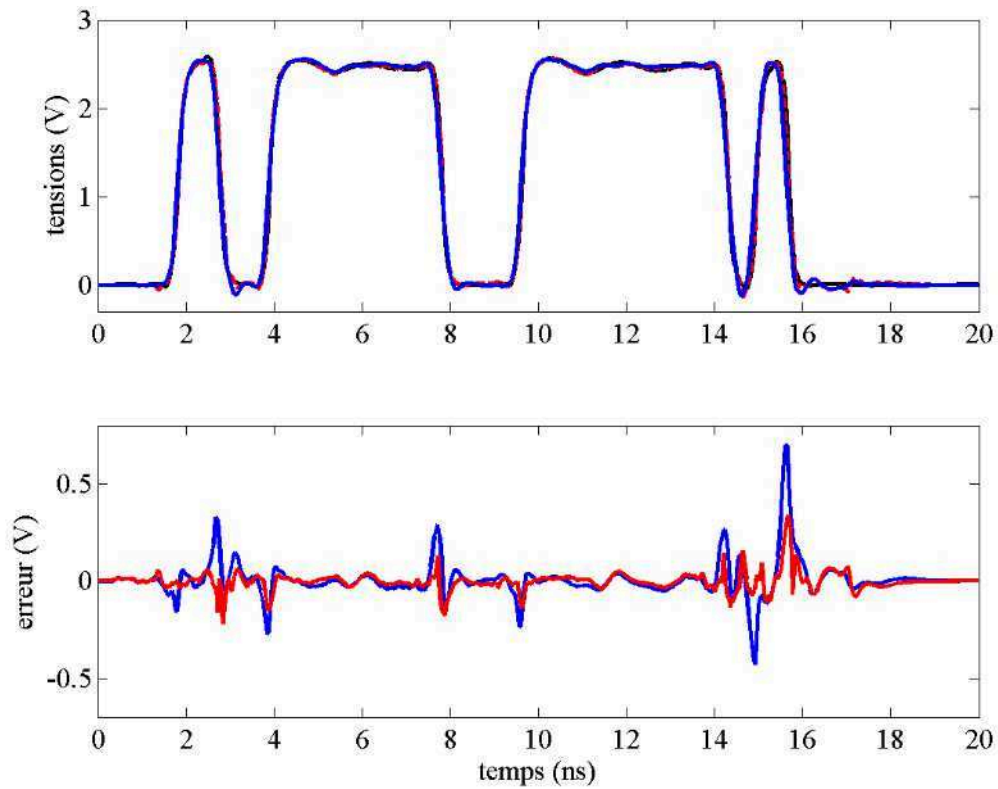


Figure IV.28 : Réponses pour une charge résistive de $1\text{ k}\Omega$, référence (en noir), modèle global découplé (en bleu), modèle de type Thévenin (en rouge)

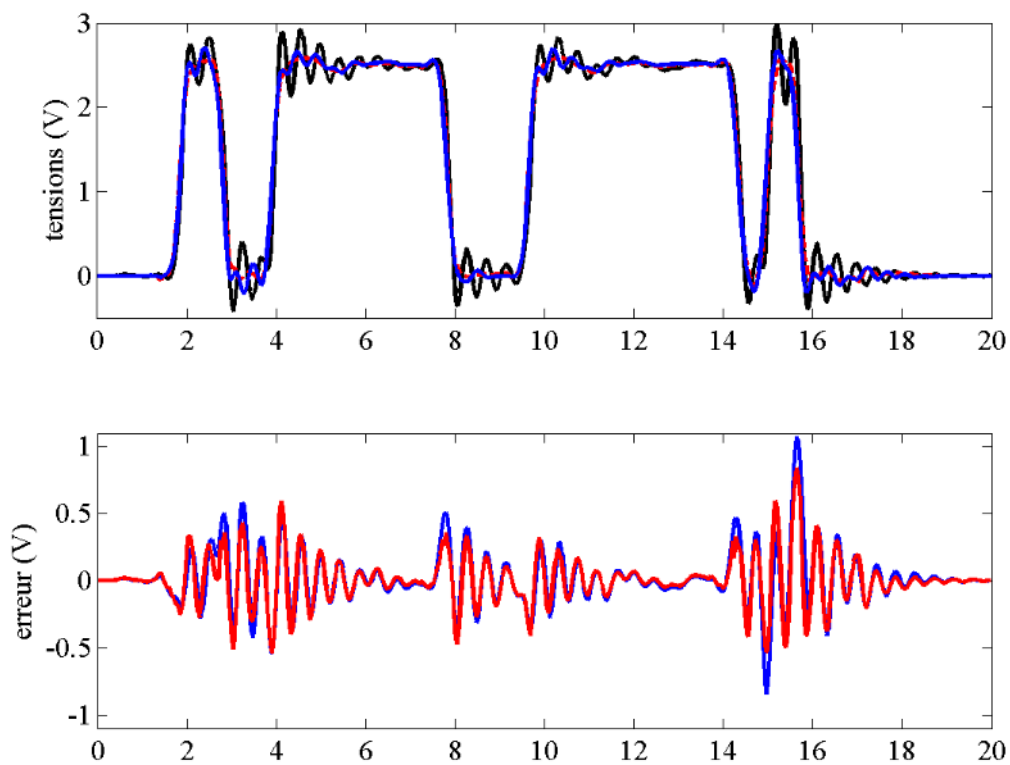


Figure IV.29 : Réponses pour la ligne de transmission d'impédance caractéristique $50\ \Omega$, référence (en noir), modèle global découplé (en bleu), modèle de type Thévenin (en rouge)

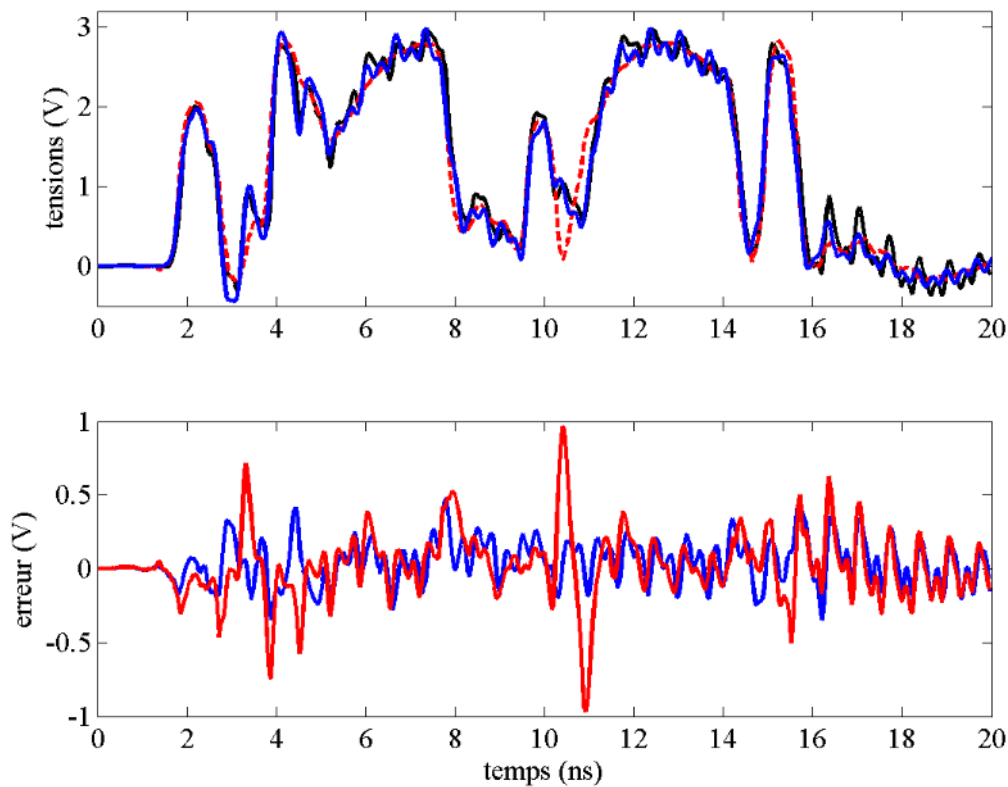


Figure IV.30 : Réponses pour la ligne de transmission d'impédance caractéristique 75Ω , référence (en noir), modèle global découplé (en bleu), modèle de type Thévenin (en rouge)

Le tableau IV.15 permet également de comparer divers paramètres temporels des drivers et des modèles mesurés pour la charge résistive de $1 \text{ k}\Omega$.

	Driver référence	Modèle de type Thévenin	Modèle global découplé
Retard transition bas-haut	1257 ps	1255 ps (< 0,1%)	1248 ps (< 0,1%)
Retard transition haut-bas	1321 ps	1328 ps (< 0,1%)	1303 ps (1,4%)
Temps de montée	301 ps	326 ps (8,3%)	295 ps (2,0%)
Temps de descente	263 ps	351 ps (33,0%)	298 ps (13,3%)

Tableau IV.16 : Paramètres temporels des modèles

Avec la ligne de transmission d'impédance caractéristique 50Ω , nous avons un overshoot de $0,2 \text{ V}$ pour le modèle global découplé et de $0,08 \text{ V}$ (après 4 ns, figure IV.29) pour le modèle quasi-

statique basé sur l'approche Thévenin. Ceci est à comparer avec la valeur de $0,43 V$ mesurée pour le driver référence. En undershoot nous avons respectivement $-0,2 V$, $-0,4 V$, $-0,15 V$ pour le modèle global découplé, le driver réponse et le modèle de type Thévenin.

D'autre part pour la ligne de transmission d'impédance caractéristique 75Ω , nous avons des overshoots de $0,48 V$ (modèle global découplé) et $0,46 V$ (driver référence) vers 12 ns, le modèle quasi-statique basé sur l'approche Thévenin présentant un dépassement maximal de $0,35 V$ (vers 4 ns) et respectivement $-0,2 V$, $-0,4 V$, $-0,2 V$ pour les undershoots (vers 16 ns). On remarque ici l'apport de la modélisation dynamique du port de sortie, le modèle global découplé est supérieur visuellement à la fois sur les temps de transition et également sur les dépassements.

Ces trois différents exemples traitant du driver de chez Texas Instruments avec boîtier, permettent de souligner trois types de comportement vis-à-vis de la configuration de charges. Typiquement pour le premier exemple (figure IV.28) la charge résistive n'amène pas un comportement dynamique particulier. Ainsi le modèle quasi-statique basé sur l'approche de Thévenin fournit de bons résultats, voisins ou très légèrement supérieurs à ceux fournis par le modèle global découplé. L'ensemble des résultats, pour les différents modèles proposés, reste toutefois très satisfaisant. Pour le dernier exemple (figure IV.30) concernant la ligne de transmission d'impédance caractéristique 75Ω , on note bien une précision supérieure de la réponse fournie par le modèle global découplé basé sur une modélisation dynamique non linéaire.

Avec le deuxième exemple de charge (figure IV.29), le modèle global découplé n'arrive pas totalement à reproduire les dynamiques relatives à la charge. Les réponses de ce modèle ne sont toutefois pas dégradées vis-à-vis du modèle quasi-statique de type Thévenin, globalement les deux réponses sont satisfaisantes. Ceci a pour origine le fait que l'identification temporelle du modèle global découplé, à travers la charge RLC variable présente deux principales limites :

- elle n'est pas exhaustive, dans le sens où toutes les configurations RLC ne sont pas explorées,
- la charge RLC elle-même constitue une approximation grossière des configurations en ligne de transmission.

En comparant qualitativement les résultats de la modélisation du driver synthétique dans la première partie (notamment figures IV.8 et IV.9) et celle du Texas Instruments (notamment figures

IV.29 et IV.30) on peut conclure que le modèle global découplé présente une supériorité plus marquée au niveau du premier que du second exemple. En fait tout dépend du système à modéliser. Si celui-ci présente un port de sortie assez dynamique, comme lors de la présence d'un boîtier par exemple, les imperfections des modèles quasi-statiques seront plus marquées. Par contre, si son port de sortie présente très peu de dynamique, le modèle quasi-statique de type Thévenin fournit, suivant la charge, des résultats équivalents à ceux du modèle global découplé et des réponses très proches de celles attendues. On peut également noter que le modèle global découplé présente une complexité paramétrique satisfaisante, les modèles utilisant d'ailleurs uniquement les coefficients diagonaux.

Un dernier point important à souligner, est que le modèle basé sur une structure de type IBIS est le moins bon des modèles présentés au chapitre 3. Toutefois, et particulièrement en régime de sur-cadencement, il est bien supérieur au modèle construit sur le standard IBIS. En réalité le modèle de type IBIS que nous proposons tend, grâce à la modélisation des fonctions poids par la réponse à vide des drivers (voir équation III.C.5 et III.C.6), à un modèle équivalent à un modèle IBIS construit de manière optimale avec des fonctions poids spécialement dimensionnées pour les signaux en entrée.

Conclusion

Un des intérêts particuliers de ce chapitre a été de confronter les procédures de modélisation proposées au cas d'un dispositif réel à savoir le Texas Instruments SN74ALVCH16973. Les techniques développées au chapitre III, reposant sur le travail effectué sur les séries polynomiales de Volterra-Laguerre (chapitre II) nous ont permis de produire des modèles de qualité pour le driver non inverseur mais aussi pour l'ensemble driver et boîtier. Plusieurs points peuvent être soulignés. D'une part on peut affirmer que l'avantage principal des méthodes développées est la prise en compte plus générale de l'entrée. Cela autorise la simulation des buffers stimulés par des entrées possédant des caractéristiques très variées et notamment cela permet une simulation relativement correcte des phénomènes liés au régime de sur-cadencement.

D'autre part le modèle basé sur l'approche de Thévenin fournit systématiquement de meilleurs résultats que celui basé sur une approche IBIS généralisée. Aussi suivant la dynamique du port de sortie du système à modéliser on constate que le modèle basé sur l'approche de Thévenin peut fournir des réponses légèrement plus précises que celles du modèle global découplé. Toutefois en présence de dynamiques marquées au niveau d'un driver ou d'un boîtier, le modèle global découplé,

à condition d'être bien identifié, offre les meilleurs résultats. Le modèle global découplé, contre une identification plus dynamique à mettre en place offre une meilleure précision au niveau du port de sortie. Nous avons pu constater également que la complexité paramétrique des modèles restent raisonnables et que les modèles de Volterra-Laguerre n'utilisant que les coefficients diagonaux sont suffisants pour cette problématique de modélisation.

En termes d'apport des modèles développés, nous avons une précision supérieure par rapport au standard IBIS. Enfin outre la portabilité de ces modèles sur les simulateurs basés sur Spice, le temps de simulation est assez faible généralement inférieur à 4 s, les différents modèles étant simulés simultanément.

Conclusion générale et perspectives

Les hautes fréquences de travail, la massification des interconnexions, les faibles tensions d'alimentation ont augmenté le risque de corruption des signaux se propageant au sein des composants intégrés et des systèmes embarqués. Pour réduire les coûts de conception, évaluer la compatibilité électromagnétique et l'intégrité du signal, il est primordial de disposer, dès les premières phases de développement de modèles précis de ces interconnexions. C'est dans ce cadre que se sont inscrits ces travaux de thèses. Plus précisément l'objectif était la mise en place de nouvelles méthodes de modélisation comportementale des buffers apparaissant aux extrémités de ces interconnexions.

Dans le chapitre I, nous avons présenté le contexte général et un état de l'art des différentes méthodes existantes de modélisation comportementale de buffers. Nous avons ainsi souligné, dans ce chapitre, la tendance à la miniaturisation, la densification des réseaux d'interconnexions et les effets parasites apparaissant sur celles-ci. Ensuite, la modélisation des interconnexions a été abordée. Nous avons ainsi présenté d'un point de vue assez général la modélisation des lignes de transmission puis, plus particulièrement, la modélisation des buffers et drivers de ligne. Dans ce sens nous avons insisté sur IBIS, le standard de modélisation des buffers et nous avons également souligné certaines limites de ce dernier face aux nouveaux besoins pour la modélisation des systèmes avancés.

Nous avons abordé dans le chapitre II la modélisation des systèmes non linéaires. Deux apports scientifiques nouveaux peuvent être notés au niveau de ce chapitre. Le premier apport concerne la réduction de complexité paramétrique des séries polynomiales de Volterra-Laguerre et surtout la généralisation de cette réduction à des ordres divers et pour des entrées multiples. La deuxième contribution scientifique évoquée dans ce chapitre est la mise en place d'un cadre théorique de correction des séries polynomiales afin qu'elles satisfassent des contraintes temporelles ou fréquentielles. Une des motivations de ce chapitre était aussi d'introduire les techniques non linéaires susceptibles d'être utilisées dans la modélisation comportementale des drivers de ligne de transmission. Les méthodes pour implémenter efficacement ces modèles sous les logiciels de type Spice ont également été présentées dans ce chapitre.

Ainsi dans le chapitre III, les méthodes de modélisation des buffers développées durant la thèse sont présentées. Une première approche de modélisation comportementale a d'abord été adoptée, elle a abouti au modèle global. Toutefois le modèle global nécessite, pour une précision satisfaisante une complexité paramétrique assez élevée. Ce qui nous a par la suite amené à adopter une stratégie de

modélisation à deux étapes. Dans ce cadre trois différents modèles ont été mis en place : le modèle global découplé, le modèle de type Thévenin et le modèle de type IBIS. Ces trois méthodes reposent d'abord sur une première modélisation du driver à vide. Puis à partir de celle-ci un modèle plus général du système, modèle en charge, est construit. Ainsi, le propre de ces méthodes est une prise en compte plus générale des signaux possibles en entrée du dispositif. L'intérêt dans cette logique est une modélisation des systèmes notamment pour des régimes de fonctionnement particulier tel le sur-cadencement. D'autre part le modèle global découplé permet une prise en compte plus exactes des dynamiques très variées pouvant apparaître sur le port de sortie. Il a dans ce sens fallu développer une méthode de caractérisation dynamique du port de sortie permettant d'obtenir une bonne précision mais surtout un modèle robuste, ce qui a abouti à la définition d'une charge dynamique variable. Le modèle global découplé requiert toutefois une phase d'identification plus complexe que les deux autres modèles. Ces trois techniques ont été appliquées, sur un driver synthétique, à titre de validation et de comparaison et ont fournis des résultats très satisfaisants en présentant des signaux de sortie très similaires à ceux du système test.

Dans le chapitre IV les techniques développées ont d'abord été appliquées sur un driver théorique possédant un boîtier. La comparaison des modèles nous a permis de souligner la supériorité dynamique du modèle global découplé sur notamment le modèle de type Thévenin, et ce en présence du boîtier. Dans la deuxième partie du chapitre ces techniques ont également été appliquées avec succès sur un transceiver réel, le Texas Instruments SN74ALVCH16973 avec et sans boîtier associé. Un des grands intérêts de cette partie est aussi la mise en place d'un modèle basé sur le standard IBIS. Ceci nous a permis de vérifier la supériorité des modèles développés dans ces travaux sur ceux issus du standard et tout particulièrement en régime de sur-cadencement. La comparaison avec ce modèle IBIS du SN74ALVCH16973 a notamment montré une qualité bien meilleure des modèles basés sur les trois approches à savoir le modèle global découplé, le modèle de type Thévenin et le modèle de type IBIS.

Les trois techniques mises en œuvre disposent d'une bonne portabilité vis-à-vis des logiciels basés sur le moteur de simulation Spice et aussi d'une faible complexité paramétrique. Elles permettent une modélisation précise des drivers même en régime de sur-cadencement. Ici le modèle global découplé offre une prise en compte plus exacte des dynamiques en sortie. C'est ainsi qu'avec le modèle global découplé, il est non seulement possible de modéliser un driver mais aussi d'intégrer

son boîtier dans la modélisation. Néanmoins cette thèse est un travail initial, c'est ainsi que de nombreuses perspectives s'offrent à sa suite.

Les outils logiciels développés, les résultats obtenus ainsi que l'expérience acquise dans le cadre de cette première thèse menée au sein du pôle MOM du LabSTICC sur la modélisation comportementale des systèmes fortement non-linéaires constituent un socle qui peut ouvrir des perspectives variées à court et à long termes.

Bien entendu, à court terme nous pouvons envisager plusieurs pistes d'amélioration des méthodes développées. Tout d'abord, le choix de fonctions de base ou de représentation plus adaptées peut permettre d'améliorer la modélisation et notamment celle du bloc dynamique de la relation entrée-sortie. L'objectif ici est double : obtenir une meilleure précision de modélisation tout en limitant la complexité paramétrique des modèles développés. Dans ce sens, une piste pourrait être l'utilisation de bases de fonctions orthogonales généralisées [KIB05b] [XIA11]. Il serait également nécessaire d'automatiser le choix des caractéristiques et paramètres des modèles : type de modèle, ordre, nombre de noyaux, nombre de fonctions de base, etc... Toujours dans ce cadre et à plus long terme, une perspective serait aussi de rechercher, tout en conservant les structures électriques et les stratégies de modélisation développées, des représentations non linéaires dynamiques différentes de celles employées dans ces travaux. Le développement de méthodes de réduction de modèle agissant sur les noyaux des séries de Volterra-Laguerre, exploitant les travaux passés de l'équipe pourrait également être envisagé afin de réduire la complexité paramétrique.

Les méthodes de type IBIS et de type Thévenin modélisent le port de sortie suivant une approche quasi-statique, ce qui limite leur précision dans la prise en compte des phénomènes dynamiques pouvant apparaître sur ce port. Il faut toutefois remarquer que d'un point de vue structurel ces techniques, associées à des tables de correspondance pour la modélisation du port de sortie, sont une simplification de modèles dynamiques non linéaires plus généraux. Une perspective pourrait donc consister à la recherche de méthodes d'identification dynamique de ces modèles initiaux. Toujours au niveau du port de sortie, la charge d'identification variable relative au modèle global découplé constitue une approximation du comportement des lignes de transmission, elle ne peut donc permettre une identification dynamique exhaustive de ce port. Comme travaux, il serait intéressant tant d'un point de vue théorique que pratique de rechercher des techniques nouvelles

permettant une identification encore plus précise de la dynamique de ce port.

En outre, vis-à-vis des buffers, nos modèles ont été conçus pour pouvoir par la suite intégrer le potentiel d'alimentation. Cela pourra permettre d'une part de prendre en compte le bruit sur ce potentiel et d'autre part de fournir une modélisation des drivers pour différentes valeurs statiques de V_{dd} . Dans ce sens et à court terme, on peut également citer comme perspective la prise en compte de la pré-accentuation notamment en affinant la structure du modèle à vide des drivers. Un impératif à court terme est la généralisation des techniques développées aux drivers différentiels, en intégrant dans la définition électrique des modèles les tensions de mode commun et différentielle, ainsi que les courants associés. Enfin grâce aux différentes expériences accumulées on pourra alors s'intéresser à d'autres types catégories de systèmes non linéaires.

Bibliographie

Bibliographie

- [ACH01] Achar, R. ; Nakhla, M.S. "*Simulation of high-speed interconnects*", Proceedings of the IEEE, pp 693 – 728, May 2001.
- [ARI00] Arik, S.; Tavsanoglu, V. "*A sufficient condition for absolute stability of a larger class of dynamical neural networks*", IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications, pp : 758 - 760 Volume: 47, Issue: 5, May 2000
- [BEL96] Belt, H.J.W. ; den Brinker, A.C., "*Laguerre filters with adaptive pole optimization*" IEEE International Symposium on Circuits and Systems, Volume: 2 , Issue: 4, pp 37-40, May 1996.
- [BIL78] Billings S. A., Fakhouri S.Y. , "*Identification of a class of nonlinear systems using correlation analysis*", IEE, Vol. 125, pp. 691-697, 1978.
- [BIL82] Billings S. A., Fakhouri S.Y., "*Identification of systems containing linear dynamic and static nonlinear elements.*", Automatica, Vol. 28, No. 1, pp. 15-26, 1982.
- [BOU95] Boutayeb M. , Darouach M. , "*Recursive Identification Method for MISO Wiener-Hammerstein Model*", IEEE Transactions On Automatic Control Vol. 40, No. 2, pp. 282-291, Feb. 1995.
- [BOY85] S. Boyd and L.O. Chua. "*Fading memory and the problem of approximating nonlinear operators with Volterra series.*" IEEE Transactions on Circuits and Systems 32(11), pp 1150–1161, 1985.
- [CAM04] Campello R.J., Favier G ., Amaral W.C. « *Optimal expansions of discrete-time Volterra models using Laguerre functions*». Automatica, vol. 40, n°5, pages 815-822, may 2004.
- [CAM06] Campello R.J., Amara W.C., Favier G . «*A note on the optimal expansion of Volterra models using Laguerre functions*». Automatica, vol.42, n°4, pages 689-693, 2006.
- [CAO06] Yi Cao ; Runtao Ding ; Qi-Jun Zhang. "*State-space dynamic neural network technique for high-speed IC applications: modeling and stability analysis*, IEEE Transactions on Microwave Theory and Techniques, Volume: 48 , Issue: 4, pp 2398 - 2409, June 2006 .
- [CAO09] Yi Cao; Qi-Jun Zhang "*A New Training Approach for Robust Recurrent Neural-Network Modeling of Nonlinear Circuits*", IEEE Transactions on Microwave Theory and Techniques, Vol.57 No.6 pp 1539-1553 Juin 2009.
- [CHE89a] Chen, S., S. A. Billings, and W. Luo ; "*Orthogonal Least-Squares Methods and Their Application to Non-Linear System Identification*", Int. J. Control, 50, 1873

- (1989).
- [CHE89b] Chen, S., S. A. Billings, and W. Luo ; "*Extended Model Set, Global Data and Threshold Model Identification of Severely Non-Linear Systems*", Int. J. Control, 50, 1897 (1989).
- [CHO91] Cho, Y.S. ; Powers, E.J. . "*Estimation of quadratically nonlinear systems with an i.i.d. input* ", International Conference on Acoustics, Speech, and Signal Processing, 1991. ICASSP-91, vol.5, pp 3117 - 3120, Apr 1991.
- [COM13] Comberiate, T.M. ; Schutt-Aine, J.E., "*Using X-parameters to generate IBIS models*", 17th IEEE Workshop on Signal and Power Integrity (SPI), pp 1-4, May 2013.
- [CRU12] Crupi, G. ; Raffo, A. ; Sivverini, G. ; Bosi, G. ; Avolio, G. ; Schreurs, D.M.M. ; Caddemi, A. ; Vannini, G. . "*Non-linear look-up table modeling of GaAs HEMTs for mixer application*", Workshop on Integrated Nonlinear Microwave and Millimetre-Wave Circuits (INMMIC), pp 1 - 3, Sept 2012.
- [DAR07] Da Rosa A. Campello R.J., Amaral W.C.; "*Choice of free parameters in expansions of discrete-time Volterra models using Kautz functions*" Automatica, vol. 43, pp. 1084-1091, 2007.
- [DGH13a] Dghais, W. ; Teixeira, H.M. ; Cunha, T.R. ; Pedro, J.C. "*Novel Extraction of a Table-Based I-Q Behavioral Model for High-Speed Digital Buffers/Drivers*", IEEE Transactions on Components, Packaging and Manufacturing Technology, Vol.: 3 , Issue: 10, pp 500 – 507, Mar. 2013
- [DGH13b] Dghais, W. ; Cunha, T.R. ; Pedro, J.C., "*A Novel Two-Port Behavioral Model for I/O Buffer Overclocking Simulation*", IEEE Transactions on Components, Packaging and Manufacturing Technology, Vol.: 3 , Issue: 10, pp 1754 – 1763, Oct. 2013
- [DIO11] Diouf, C. ; Telescu, M. ; Tanguy, N. ; Cloastre, P. ; Stievano, I.S. ; Canavero, F.G. . "*Statically constrained nonlinear models with application to IC buffers* ", Workshop on Signal Propagation on Interconnects (SPI), pp 115 - 118, May 2011.
- [DIO12a] Diouf, C.; Telescu, M.; Stievano, I.S.; Canavero, F. C.; Cloastre, P.; Tanguy, N., "*Versatile surrogate models for IC buffers*" European IBIS Summit Meeting, Sorrento : Italie (2012).
- [DIO12b] Diouf, C. ; Telescu, M. ; Cloastre, P. ; Tanguy, N. "*On the Use of Equality Constraints in the Identification of Volterra-Laguerre Models*", IEEE Signal Processing Letters, Volume: 19 , Issue: 12, pp 857 - 860 , Dec. 2012.
- [DOU00] Dounavis, A.; Achar, R.; Nakhla, M.S., "*Efficient passive circuit models for distributed networks with frequency-dependent parameters*" Advanced Packaging, IEEE Transactions on , vol.23, no.3, pp.382,392, Aug 2000

- [FAV05] A. Y. Kibangou, G. Favier, M. M. Hassani, "*Laguerre-Volterra Filters Optimization Based on Laguerre Spectra*," Journal on Applied Signal Processing, Vol. 2005, No. 17, pp. 2874-2887, 2005.
- [FER10] Fernandes C.A.R., Mota J.C., Favier G. «*MIMO Volterra modeling for nonlinear communication channels*», Learning and Nonlinear Models (L&NLM) - Journal of the Brazilian Society on Neural Networks, 8(2): 71-92, 2010.
- [GRE86] Greblicki, W. ; Pawlak, M. , "*Identification of discrete Hammerstein systems using kernel regression estimates*", IEEE Transactions On Automatic Control Vol. 31, No. 1, pp. 74-77, Jan. 1986.
- [GUS08] Gustavsen, B. ; Heitz, C. "*Modal Vector Fitting: A Tool For Generating Rational Models of High Accuracy With Arbitrary Terminal Conditions*", IEEE Transactions on Advanced Packaging, , Vol.31 No.4 pp 664-672 Nov 2008.
- [HEU05] "*Modelling and Identification with Rational Orthogonal Basis Functions*" Baltimore 1981 (Johns Hopkins Univ Press)
- [IAS10] Iassamen, N. ; Telescu, M. ; Bréhonnet, P. ; Tanguy, N. . "*Rational modeling of interconnect networks using multi-parameter Kautz functions* ", Conference on Ph.D. Research in Microelectronics and Electronics (PRIME), pp 1 - 4, July 2010.
- [IAS13] "*Modélisation et simulation des connexions intra et inter systèmes électroniques*", Thèse de doctorat LabSticc, Université de Bretagne Occidentale (2013).
- [ISA06] Isaksson, M.; Ronnow, D., "*A Kautz-Volterra Behavioral Model for RF Power Amplifiers*," Microwave Symposium Digest, 2006. IEEE MTT-S International , vol., no., pp.485,488, 11-16 June 2006.
- [ITR05] "*International Technology roadmap for Semiconductors (ITRS)*", 2001-2005
- [KIB05a] Kibangou A. Y. , Favier G., Hassani M. "*Laguerre-volterra filters optimization based on Laguerre spectra*", J. Appl. SignalProcess., vol. 2005, no. 17, pp.2874 -2885 2005
- [KIB05b] Kibangou A. Y. , Favier G., Hassani M. "*Selection of generalized orthonormal bases for second-order Volterra filters*" Signal Processing, Elsevier, 85, pages 2371-2385, 2005.
- [KIB06] Kibangou, A.Y. ; Favier, G. "*Wiener-Hammerstein systems modeling using diagonal Volterra kernels coefficients* ", IEEE Signal Processing Letters, Volume: 13 , Issue: 6, pp 381 - 384 , June 2006.
- [KIB10] Kibangou, A.Y. ; Favier, G. "*Identification of fifth-order Volterra systems using i.i.d. inputs* ", IET Signal Processing Letters, Volume: 4 , Issue: 1, pp 30 - 44 , Feb 2010.

- [LEE65] Lee Y., Schetzen M. 'Measurement of the Wiener kernels of a nonlinear system by crosscorrelation', *Int. J. Control* , pp. 237–254, 1965,
- [LJU87] Ljung Lennart, "System Identification : Theory for the User" Baltimore 1981 (Johns Hopkins Univ Press)
- [MAS91] Masnadi-Shiraz Mohammad A., Ahmed N."Optimum Laguerre Networks for a Class of Discrete-Time Systems", *IEEE Transactions on Signal Processing*, Volume: 39 , Issue: 9, pp 2104 - 2108, 1991.
- [MOR06] Morgan, D.R.; Zhengxiang Ma; Jaehyeong Kim; Zierdt, M.G.; Pastalan, J., "A Generalized Memory Polynomial Model for Digital Predistortion of RF Power Amplifiers," *Signal Processing, IEEE Transactions on* , vol.54, no.10, pp.3852,3860, Oct. 2006
- [MIC03] Michel, A.N. . "Rational modeling of interconnect networks using multi-parameter Kautz functions", *Proceedings of the 2003 International Symposium on Circuits and Systems, ISCAS '03.* , vol. 3, pp III-474 - III-477, May 2003.
- [MON11] Monnereau, N. ; Caignet, F. ; Nolhier, N. ; Tremouilles, D. ; Bafleur, M. , "Behavioral-modeling methodology to predict Electrostatic-Discharge susceptibility failures at system level: An IBIS improvement", *EMC Europe*, pp 457 - 463, Sep 2011.
- [MUH00] Muhonen, K.J. ; Kavehrad, Mohsen ; Krishnamoorthy, R. "Look-up table techniques for adaptive digital predistortion: a development and comparison" *IEEE Transactions on Vehicular Technology*, Volume: 49 , Issue: 5, pp 1995 - 2002 , Sept 2000 .
- [MUT06] Mutnury, B. ; Swaminathan, M.; Libous,J.P. "Macromodeling of Nonlinear Digital I/O Drivers", *IEEE Transactions on Advanced Packaging*, , Vol.29 No.1 pp 102-113, Feb 2006.
- [NAR02] Narendra, K.S. ; Parthasarathy, K. . " Identification and control of dynamical systems using neural networks ", *IEEE Transactions on Neural Networks*, pp 4 - 27 , Aug 2002.
- [NOW94] Nowak, R.D. ; Van Veen, B.D. "Random and pseudorandom inputs for Volterra filter identification ", *IEEE Transactions on Signal Processing*, Volume: 42 , Issue: 8, pp 2124 - 2135, 1994.
- [PAW00] Pawlak, M. ; Pearson, R. K. ; Ogunnaike, B. A. ; Doyle, F. J. ; "Nonparametric Identification of Generalized Hammerstein Models", 12th IFAC symposium on system identification; System identification (SYSID 2000) pp. 953-958, 2001.
- [PEA00] Morgan, D.R. ; Zhengxiang Ma ; Jaehyeong Kim ; Zierdt, M.G. ; Pastalan, J. . "A Generalized Memory Polynomial Model for Digital Predistortion of RF Power Amplifiers", *IEEE Transactions on Signal Processing*, Volume: 54 , Issue: 10, pp 3852 - 3860 , Oct 2006.

- [PIR04] Pirani M., Oicioni S., Turchetti C. "*Diagonal kernel point estimation of nth-order discrete Volterra-Wiener systems*", EURASIP J.App.Signal.Proc. 12, pp. 1807–1816, 2004.
- [PUL08] Pulici, P., Girardi, A. ; Vanalli, G.P. ; Izzi, R., "*A Modified IBIS Model Aimed at Signal Integrity Analysis of Systems in Package*", IEEE Transactions on Circuits and Systems I: Regular Papers, Vol.: 55 , Issue: 7, pp 1921 - 1928, Aug. 2008.
- [QIN06] S. Joe Qin, "*An overview of subspace identification*", Computers & chemical engineering, 2006 – Elsevier
- [ROU05] Roumbakis, M. ; Mutnury, B. ; Ulrich, S. ; Ratcliffe, J.; de Araujo, D. ; Cases, M., "*Neuro-genetic models in modeling nonlinear digital I/O buffer circuits*", Electronic Components and Technology Conference, 2005. Proceedings. 55th, Vol. 2, pp 1543 – 1548, June 2005.
- [RUG81] Rugh W.J., "*Nonlinear System Theory: The Volterra–Wiener Approach.*" Baltimore 1981 (Johns Hopkins Univ Press)
- [SCH12] Schutt-Aine, J.E. ; Ping Liu ; Jilin Tan ; Varma, A., "*IBIS Simulation Using the Latency Insertion Method (LIM)*", IEEE Transactions on Components, Packaging and Manufacturing Technology, Vol.: 3 , Issue: 7, pp 1228 - 1236, July 2013.
- [SIN00] Sinha, N.K. ; Gupta, M.M. ; Rao, D.H. . "*Dynamic neural networks: an overview*", Proceedings of IEEE International Conference on Industrial Technology 2000, vol.2, pp 491 - 496, Jan 2000.
- [SJO95] Sjoberg J. et al., "*Nonlinear black-box modeling in system identification: a unified overview*", Automatica, vol. 31, no. 12, pp.1691 -1724 1995
- [STI04] Stievano, I.S. ; Maio, I.A. ; Canavero, F.G.. "*M π log, macromodeling via parametric identification of logic gates*", IEEE Transactions on Advanced Packaging, Vol.27 No.1 pp 15-23 Feb 2004.
- [TAN00] Tanguy, N. ; Morvan, R. ; Vilbe, P. ; Calvez, L.C. "*Online optimization of the time scale in adaptive Laguerre-based filters*", IEEE Transactions on Signal Processing, Volume: 48 , Issue: 4, pp 1184 - 1187, Apr 2000.
- [TAN02] Tanguy N. , Vilbé P. , Calvez L. C. "*Optimum choice of free parameter in orthonormal approximations*", IEEE Transactions on Automatic Control, vol. 47, Issue : 5, pp.783 -787 May 2002.
- [TAN95] Tanguy N. , Vilbé P. , Calvez L. C. "*Optimum choice of free parameter in orthonormal approximations*", IEEE Transactions on Automatic Control, vol. 40, pp.1811 -1813 1995
- [TAN99] Tanguy N. , Morvan R., Vilbé P. , Calvez L. C. "*Improved method for optimum choice of free parameter in orthogonal approximations*", IEEE Trans.Signal

- Processing., vol. 47, pp.2576 -2579 1999
- [TEL06] “*Modélisation d'ordre réduit des interconnexions de circuits VLSI*”, Thèse de doctorat LabSticc, Université de Bretagne Occidentale (2006).
- [VAN96] Van Overschee P., De Moor B. ”*Subspace identification for linear systems. Theory, implementation, applications*” Kluwer Academic Publishers, 1996.
- [VAR08] Varma, A.K. ; Steer, M. ; Franzon, P.D. “*Improving Behavioral IO Buffer Modeling Based on IBIS*”, IEEE Transactions on Advanced Packaging, Vol: 31 No.4 pp 711 - 721 Dec 2008.
- [YUA11] Yuancheng Ji ; Mouthaan, K. ; Venkatarayalu, N.V., “*Analysis of IBIS model performance in simulation of simultaneous switching noise*”, Microwave Conference Proceedings (APMC), pp 1007 – 1010, Dec 2011.
- [XIA11] Xiao-yong Zhang; Chaoluis, T.; Jiang Hua Sui, "*Generalized Laguerre Function-Generalized Hermite Function Mixed Approximation and Its Application,*" Cyber-Enabled Distributed Computing and Knowledge Discovery (CyberC), 2011 International Conference on , vol., no., pp.301,308, 10-12 Oct. 2011
- [ZHU11] Ting Zhu ; Steer, M.B. ; Franzon, P.D. “*Accurate and Scalable IO Buffer Macromodel Based on Surrogate Modeling*”, IEEE Transactions on Components, Packaging and Manufacturing Technology, Vol.57 No.6 pp 2156-3950 Aout 2011.

Liste des publications et communications

Journal

- [DIO12b] Diouf, C. ; Telescu, M. ; Cloastre, P. ; Tanguy, N. "*On the Use of Equality Constraints in the Identification of Volterra–Laguerre Models*", IEEE Signal Processing Letters, Volume: 19 , Issue: 12, pp 857 - 860 , Dec. 2012.

Conférences

- [DIO11] Diouf, C. ; Telescu, M. ; Tanguy, N. ; Cloastre, P. ; Stievano, I.S. ; Canavero, F.G. . "*Statically constrained nonlinear models with application to IC buffers* ", Signal Propagation on Interconnects (SPI), 2011 15th IEEE Workshop on, pp 115 - 118, May 2011.
- [DIO11i] Diouf, C.; Telescu, M.; Stievano, I.S.; Canavero, F. C.; Cloastre, P.; Tanguy, N., "*Statically constrained nonlinear models with application to IC buffers,*" European IBIS Summit Meeting, Naples : Italie (2011).
- [DIO12a] Diouf, C.; Telescu, M.; Stievano, I.S.; Canavero, F. C.; Cloastre, P.; Tanguy, N., "*Versatile surrogate models for IC buffers,*" Signal and Power Integrity (SPI), 2012 IEEE 16th Workshop on , vol., no., pp.101,104, 13-16 May 2012
- [DIO12i] Diouf, C.; Telescu, M.; Stievano, I.S.; Canavero, F. C.; Cloastre, P.; Tanguy, N., "*Versatile surrogate models for IC buffers,*" European IBIS Summit Meeting, Sorrento : Italie (2012).
- [STI13] Stievano, I.S; Diouf, C.; Telescu, M.; Canavero, F. C.; Tanguy, N., "*Thevenin's Theorem Revisited. A New Approach to Modeling and it's Relationship to IBIS,*" European IBIS Summit Meeting, Paris : France (2013).

Titre : Modélisation comportementale de drivers de ligne de transmission pour des besoins d'intégrité du signal et de compatibilité électromagnétique

Résumé : La miniaturisation de circuits intégrés, les hautes fréquences de fonctionnement, la baisse des potentiels d'alimentation, les fortes densités d'intégration rendent les signaux numériques propagés sur les interconnexions très susceptibles à la dégradation voire à la corruption. En vue d'évaluer la compatibilité électromagnétique et l'intégrité du signal il est nécessaire de disposer dès les premières phases de développement de modèles précis de ces interconnexions pour les insérer dans les simulateurs temporels. Nos travaux s'inscrivent dans ce contexte et concernent plus particulièrement la modélisation comportementale des buffers et drivers de ligne de transmission. Ils ont abouti à une approche originale de modélisation notamment basée sur les séries de Volterra-Laguerre. Les modèles boîtes noires développés disposent d'une implémentation SPICE assez simple autorisant ainsi une très bonne portabilité. Ils sont faciles à identifier et disposent d'une complexité paramétrique permettant un gain important en de temps de simulation vis-à-vis des modèles transistors des drivers. En outre les méthodes développées permettent une modélisation dynamique non linéaire plus précise du port de sortie, et une gestion plus générale des entrées autorisant notamment une très bonne prise en compte du régime de sur-cadencement ce que par exemple ne fait pas le standard IBIS.

Mots clés : systèmes non linéaires, séries de Volterra-Laguerre, réduction de complexité paramétrique, modélisation des buffers, SPICE, IBIS, sur-cadencement.

Title: Behavioral modeling of transmission line drivers for signal integrity and electromagnetic compatibility assessments

Abstract: Integrated circuits miniaturization, high operating frequencies, lower supply voltages, high-density integration make digital signals propagating on interconnects highly vulnerable to degradation. Assessing EMC and signal integrity in the early stages of the design flow requires accurate interconnect models allowing for efficient time-domain simulations. In this context, our work addressed the issue of behavioral modeling of transmission line buffers, and particularly that of drivers. The main result is an original modeling approach partially based on Volterra-Laguerre series. The black box models we developed have a fairly simple implementation in SPICE thus allowing a very good portability. They are easy to identify and have a parametric complexity allowing a large gain in simulation time with respect to transistor driver models. In addition, the developed methods allow a more accurate output port nonlinear dynamics modeling, and a more general management of inputs. A very good reproduction of driver behaviour in overclocking conditions provides a significant advantage over standard IBIS models.

Keywords: nonlinear systems, Volterra-Laguerre series, parametric complexity reduction, line driver modelling, IBIS, SPICE, overclocking