



HAL
open science

Contribution aux analyses de fiabilité des transistors HEMTs GaN : exploitation conjointe du modèle physique TCAD et des stress dynamiques HF pour l'analyse des mécanismes de dégradation

Damien Saugnon

► **To cite this version:**

Damien Saugnon. Contribution aux analyses de fiabilité des transistors HEMTs GaN : exploitation conjointe du modèle physique TCAD et des stress dynamiques HF pour l'analyse des mécanismes de dégradation. Electromagnétisme. Université Paul Sabatier - Toulouse III, 2018. Français. NNT : 2018TOU30164 . tel-01922315v2

HAL Id: tel-01922315

<https://theses.hal.science/tel-01922315v2>

Submitted on 15 Oct 2019

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



THÈSE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par :

Université Toulouse 3 Paul Sabatier (UT3 Paul Sabatier)

Cotutelle internationale : Université de Sherbrooke

Présentée et soutenue par :

Damien SAUGNON

le jeudi 18 octobre 2018

Titre :

Contribution aux analyses de fiabilité des transistors HEMTs GaN ; exploitation conjointe du modèle physique TCAD et des stress dynamiques HF pour l'analyse des mécanismes de dégradation.

École doctorale et discipline ou spécialité :

ED GEET : Électromagnétisme et Systèmes Haute Fréquence

Unité de recherche :

LAAS - Laboratoire d'Analyse et d'Architecture des Systèmes

Directeur/trice(s) de Thèse :

Jean-Guy TARTARIN et François BOONE

Jury :

M. Olivier LATRY, Rapporteur

M. Dominique PLANSON, Rapporteur

Mme. Christelle AUPETIT-BERTHELEMOT, Examineur

M. Yvon CORDIER, Examineur

M. Ali SOLTANI, Examineur

M. Jean-Guy TARTARIN, Directeur de thèse

M. François BOONE, Directeur de thèse

M. Hassan MAHER, Co-directeur de thèse

"Je ne perds jamais. Soit je gagne, soit j'apprends"

Nelson Mandela

À ma mère, à mon père

A ma sœur, à Hugo et à Jean-Marie

A la mémoire de mon parrain

Remerciements

Cette thèse en cotutelle a été effectuée, en France, au Laboratoire d'Analyse et d'Architecture des Systèmes du Centre National de la Recherche Scientifique (LAAS-CNRS) de Toulouse, dans le groupe Microondes Opto-microondes pour Systèmes de Télécommunications (MOST). Une partie de ces travaux a été réalisée au Québec, Canada, à l'Institut Interdisciplinaire d'Innovation Technologique (3IT) à Sherbrooke, au sein du groupe Microélectronique III-V.

Je remercie M. **Jean Arlat** et M. **Liviu Nicu** successivement Directeurs du LAAS-CNRS, M. **Olivier Llopis**, Directeur de Recherche, et M. **Eric Tournier**, Maître de Conférences, au LAAS-CNRS et successivement responsables du groupe MOST de m'avoir accueilli dans l'équipe. Je tiens aussi à remercier M. **Richard Arès** Directeur du 3IT et M. **Hassan Maher**, Professeur à l'Université de Sherbrooke, responsable du groupe Microélectronique III-V de m'avoir accueilli dans son équipe.

Mes sincères remerciements vont à M. **Olivier Latry**, Professeur à l'Université de Rouen, et M. **Dominique Planson**, Professeur à l'INSA de Lyon, pour avoir accepté la responsabilité d'évaluer ce travail en la qualité de rapporteur, ainsi qu'à Mme. **Christelle Aupetit-Berthelemot**, Professeure à l'Université de Limoges, M. **Yvon Cordier**, Directeur de Recherche au CNRS-CRHEA, et M. **Ali Soltani**, Maître de Conférences à l'Université de Sherbrooke, pour avoir accepté de prendre part à ce jury en tant qu'examineurs.

Ma plus profonde gratitude et mon admiration vont à **Jean-Guy Tartarin**, Directeur de thèse et Professeur à l'Université Paul Sabatier de Toulouse III, qui m'a permis de continuer mon cursus en Master après la licence professionnelle ISR, et avec qui j'ai pu réaliser ces travaux de thèse. Merci d'avoir été présent pour moi dans les moments difficiles et d'avoir su me remonter le moral. Un grand merci d'avoir eu une confiance inébranlable en mes capacités, de m'avoir transmis ton savoir ainsi que ta rigueur scientifique. Nos discussions hors cadre scientifique, qu'elles soient autour d'un café, d'une bière ou d'un (voir plusieurs !) verre(s) d'eau de vie, sont pour moi des souvenirs mémorables qui resteront gravés !

J'adresse mes remerciements à M. **François Boone**, Directeur de thèse et Professeur à l'Université de Sherbrooke, et M. **Hassan Maher**, Co-directeur de thèse, pour leur confiance ainsi que la grande autonomie et liberté qu'ils m'ont données dans ce travail.

Mes amitiés vont à **Vincent Armengaud** et **Geoffroy Soubercaze-Pun**, ingénieurs CNES, avec qui j'ai passé de super moments depuis mon stage de Master. Merci à vous d'avoir été présent durant ces quatre dernières années ! Votre soutien moral m'a permis de tenir bon. J'espère que l'on continuera de se voir pour se siffler quelques pintes et faire des soirées bien arrosées comme celles passées au De Danu, au Bureau ou voir aux JNM "Vincent revient !! On s'en jette une dernière !". Jack F. ressortira prochainement vous faire la bise !

Ces années de thèse auraient été plus longues sans les techniciens et ingénieurs du LAAS-CNRS qui ont œuvré à la réussite de ces travaux. **Alexandre Rumeau** et **Nicolas Moran** pour leur disponibilité en tout temps, leurs conseils techniques et l'aide apportée pour la caractérisation. **Pierre-François Calmont**, **David Colin**, **Jean-Baptiste Doucet** et **Xavier Bouquet**. Je remercie particulièrement **Bernard Franc** d'avoir contribué énormément à la programmation du banc de stress ! Je tiens aussi à remercier chaleureusement **Gaëtan Toulon**, ingénieur EXAGAN, pour sa disponibilité et ses précieux conseils pour la simulation physique.

Je souhaite également remercier mon professeur de BEP électronique **Francis Demanze** pour m'avoir fait adorer le domaine de l'électronique. Vous m'aviez dit une fois que je deviendrais ingénieur. Je n'y croyais pas à l'époque mais maintenant je peux dire que votre flair ne vous avez pas trompé.

Des remerciements spéciaux s'adressent à celles et ceux que j'ai côtoyés et qui ont partagé ma vie durant ces cinq dernières années.

Pour le côté Québécois, je pense tout d'abord à **Julie Witty Chagnon**, ma petite Québécoise, de m'avoir accueillie les bras ouverts dès mon arrivée et avec qui j'ai passé une année de colocation mémorable à chill devant GOT (and yes Jon Snow is alive !!), notre weekend hangover au Sea Shack, nos soupers du vendredi soir et tous les autres bons moments. T'inquiète pas, je n'oublie pas d'embrasser les petites boules de poils, bien que parfois ils en avaient plus, **Ti-Brin**, **Willy** et **Toto** (mon préféré). A mon bro **Thomas Monin** d'avoir été présent durant mon séjour à Sherbooke. Les discussions "intelligentes" au boulot, sur le patio de la colloc ou en soirée, m'ont permis de bien relâcher la pression (parfois trop !). Au crew Franco-Québécois pour tous les bons moments passés à vos côtés : **Marina**, **Joff**, **Robin**, **Hich**, **Pierre**, **l'Oliv**, **Yannou**, **Ahmed** et **Adrien**.

Pour le côté Toulousain, je tiens à remercier les belles rencontres que j'ai pu faire durant ces années de thèse : **Séraphin**, **Oana**, **Olga**, **Audrey**, **Christophe**, **Alessandro**, **Ayad**, **Julien**, **Charles** le philosophe, **Boris** et **Napoléon** les pros du deadlift. A la team Bang : **Sylvain**, **Anaïs**, **Arnaud**, **Fabien**, **Vincent**, **Pascal**, **Lya**, **David**, **William** et **Rafael**.

Sans oublier mes amis qui me côtoient et me soutiennent depuis de nombreuses années : merci à mon bro **Romain** dit "Chamo", tellement de bons souvenirs que je ne citerai que la période où l'on s'est transformé en mineur pour réaliser, à la main, la cave de ta maison ; surtout en mode torchon, chiffon, carpettes ! A ma pépette **Hélène** qui kiffe autant que moi le son gras et sale de la scène Indus lors de notre traditionnelle sortie au Masters Of Hardcore. A mes bichettes **Chloé**, **Vivi** et **Steph** d'être là pour moi et ce depuis notre première rencontre à l'Aréna Aposia. A **Marie** ma petite suricate, **Charlotte**, **Gogo&Carole**, **PhanPhan**, **Marion**, **J-S**, **Kappu**, **Lulu**, **Lizou&Steve** et sans oublier **Tatio&Christelle**.

Je remercie également **Art Of Dance**, **Q-Dance** et tout le crew du **Masters Of Hardcore** pour leurs nombreux events. Ils m'ont permis de relâcher la pression et de péter mon petit câble depuis maintenant une dizaine d'année.

Enfin, mes derniers remerciements sont réservés à mes parents **Eric** et **Dominique** et à ma sœur **Aurore**. Merci d'avoir fait de moi ce que je suis devenu. Ces remerciements ne sont pas grand-chose comparé à ce que j'éprouve pour vous. Sans oublier mon beau-frère **Jean-Marie** qui m'a montré les joies d'être un motard et à mon petit neveu **Hugo**. Une dernière pensée émue va à mon parrain **Thierry**.

Table des matières

Introduction générale	9
Bibliographie	14
Chapitre I. Fiabilité des dispositifs à base de GaN	16
I.1. Introduction	16
I.2. Technique de vieillissement conventionnelles	18
I.2.1. Vieillissement accéléré sous stockage thermique	18
I.2.2. Vieillissement accéléré sous polarisation inverse à haute température (HTRB)	18
I.2.3. Test de durée de vie à haute température (HTOL)	19
I.2.4. Vieillissement sous courant de drain de repos (I_{DQ}) ou à fort courant de drain (I_{DSS}).....	20
I.2.5. Vieillissement sous signal à haute fréquence.....	20
I.3. Application des techniques de stress	21
I.3.1. Stress statique – contexte composant.....	21
I.3.1.a. Stabilité des contacts et interfaces métal/semi-conducteur	21
I.3.1.b. Stabilité du contact Schottky	23
I.3.1.c. Effet piézoélectrique inverse	26
I.3.1.d. Effet des électrons chauds	32
I.3.1.e. Effet de l’auto-échauffement.....	36
I.3.2. Stress dynamique – contexte composant/circuit	40
I.3.2.a. Contexte composant	41
I.3.2.b. Contexte circuit	49
I.4. Conclusion.....	61
Bibliographie	65
Chapitre II. Développement d’un banc de stress thermique à haute fréquence.....	74
II.1. Introduction	74
II.2. Description générale du banc de stress	74
II.2.1. Montage expérimental	74
II.2.2. Interface Homme/Machine	77
II.2.3. Calibrage du mode "stress" et du mode "petit-signal"	83
II.2.4. Discussion	91
II.2.5. Procédure de stress.....	92

II.3.	Résultats de vieillissement de composants HEMTs GaN.....	93
II.3.1.	Description de la technologie des dispositifs sous test	93
II.3.2.	Dérive de la puissance de sortie du "driver"	94
II.3.3.	Résultats de stress HF en bande C	95
II.3.4.	Effet induit par l'acquisition des paramètres [S] durant le stress HF	98
II.3.5.	Discussion sur l'évolution des paramètres DC et HF	100
II.3.6.	Evolution des paramètres [S] durant les stress HF	104
II.4.	Conclusion et perspectives d'amélioration	111
Bibliographie		113
Chapitre III. Simulation physiques TCAD de dispositifs		
HEMTs GaN.....		114
III.1.	Introduction	114
III.2.	Description partielle de la structure étudiée	115
III.3.	Modèles et paramètres utilisés dans la simulation.....	116
III.3.1.	Le transport des porteurs.....	116
III.3.2.	Le modèle de transport.....	117
III.3.3.	Le modèle de mobilité des porteurs	119
III.3.4.	Le modèle de polarisation	120
III.3.5.	Le modèle de génération-recombinaison des porteurs dans le volume	122
III.3.6.	Le modèle d'émission thermoïonique.....	124
III.3.7.	Le modèle de fuite par effet tunnel des porteurs.....	125
III.4.	Modélisation du gaz d'électrons bidimensionnel	128
III.5.	Arbre de modélisation analytique des marqueurs statiques des transistors HEMTs GaN possiblement évolutifs durant un stress.....	130
III.5.1.	Equations analytiques	130
III.5.2.	Arbre de modélisation.....	132
III.6.	Etude TCAD des dégradations observées suite à un stress HTOL : modélisation du ΔV_{TH}, ΔI_{DS} et ΔR_{ON} par des charges fixes FC dans la structure.....	133
III.6.1.	FC sous la grille : interface métal/GaNcap, GaNcap/AlGaN et AlGaN/GaN	135
III.6.2.	FC dans les zones hors grille : interface AlGaN/GaN entre source- grille et grille-drain	137
III.6.3.	FC dans les zones source-grille, grille, et grille-drain : interface AlGaN/GaN	140

III.6.4.	FC sur les bordures du contact de grille.....	143
III.7.	Conclusion et perspectives.....	148
Bibliographie	151
Chapitre IV.	Conception d’amplificateurs micro-ondes	
	mono-étage classe A en bande C	153
IV.1.	Introduction	153
IV.2.	Circuit hybride	155
IV.2.1.	Caractérisation des transistors MOS-HEMT GaN.....	155
IV.2.2.	Méthodologie de conception.....	157
IV.2.2.a.	Réseau de polarisation et découplage.....	158
IV.2.2.b.	Microcâblage par fil (wire bonding).....	162
IV.2.2.c.	Stabilité petit-signal.....	164
IV.2.2.d.	Réseaux d’adaptation.....	165
IV.2.2.e.	Performances simulées du circuit en fonction des transistors	167
IV.2.3.	Réalisation du prototype	169
IV.3.	Circuit MMIC.....	171
IV.3.1.	Configuration du simulateur électromagnétique Momentum	171
IV.3.2.	Etude fréquentielle du modèle d’inductance.....	174
IV.3.2.a.	Valeur de l’inductance du modèle.....	174
IV.3.2.b.	Effet de la largeur de la spire du modèle.....	176
IV.3.2.c.	Effet de l’espacement inter-spire du modèle	177
IV.3.2.d.	Effet de l’espacement spire-masse du modèle.....	179
IV.3.2.e.	Conclusion.....	180
IV.3.3.	Performances du transistor MOS-HEMT GaN.....	181
IV.3.3.a.	Caractéristiques statiques	181
IV.3.3.b.	Caractéristiques dynamiques	181
IV.3.4.	Méthodologie de conception.....	182
IV.3.4.a.	Performances par éléments localisés idéaux	182
IV.3.4.b.	Performances par éléments localisés réels et lignes CPW	183
IV.4.	Conclusion.....	186
Bibliographie	187
Conclusion générale.....	188
Résumé	191
Liste des publications	192

Introduction générale

Depuis les années 70, l'engouement pour les semi-conducteurs a pris l'ascendant, de par leur propriétés physiques et électriques attractives, pour le développement des systèmes de communications terrestres et spatiaux. Toutefois, les besoins de la société moderne font que les industriels et les laboratoires ont dû trouver de nouveaux matériaux pour améliorer les performances des dispositifs afin de définir des systèmes toujours plus aboutis en termes de performances (puissance / rendement, bande de fréquence ou niveau de bruit), d'intégration tout en assurant une fiabilité conforme à l'applications visée.

Au début des années 2000, les moyens d'investigation misés sur le nitrure de gallium (GaN), ont permis de le placer comme un matériau alternatif majeur pour réaliser des dispositifs électroniques de type transistor dédiés aux applications à haute fréquence et à forte puissance, Figure 1. Les propriétés intrinsèques remarquables de ce matériau à grande bande interdite le positionnent naturellement sur le segment des fortes puissances (tenue en tension élevée et forte densité électronique). La bonne conductivité thermique du GaN à 300K, en liaison avec un substrat de qualité tel que le carbure de silicium (SiC), peut favoriser une évacuation de la chaleur dissipée au sein du principe actif transistor. Enfin, la vitesse de saturation des électrons élevée permet aux dispositifs de fonctionner à des fréquences élevées.

Le GaN couvre à ce jour un large domaine d'applications :

Son utilisation en optoélectronique a permis la création de diodes électroluminescentes bleue (LED : Light-Emitting Diode) en utilisant différents alliages dans les hétérostructures telles que AlGaIn/GaN [1], AlGaIn/InGaIn/AlGaIn [2] et InGaIn/GaN [3]. Par combinaison de plusieurs LEDs de couleurs complémentaires (rouge, vert et bleu), la lumière émise apparaît comme blanche et un haut rendement électroluminescent de lumière blanche est ainsi obtenu. Cette découverte a permis de diminuer de 20% à 30% la consommation électrique des lampes,

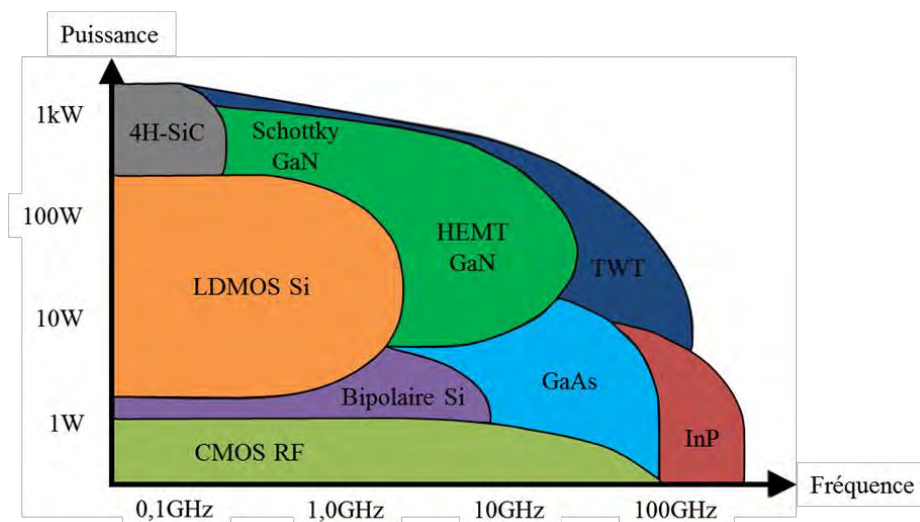


Figure 1 : puissances accessibles en fonction de la fréquence des différents matériaux semi-conducteurs (Si, SiC, GaAs, InP et GaN) et de la technologie du vide [27].

avec une durée de vie largement supérieure comparativement aux lampes incandescentes et fluorescentes du marché. Ce type de LED est aussi présent dans les systèmes de lecture et d'écriture du blu-ray et dans l'éclairage de route des nouvelles générations de voiture. Les chercheurs I. Akasaki, H. Amano et S. Nakamura ont reçu en 2014 le prix Nobel de Physique pour leurs recherches menées sur la LED bleue [4].

Le secteur de l'automobile a aussi tiré avantage des caractéristiques qu'offre l'utilisation du nitrure de gallium pour les véhicules électriques (EVs : Electric Vehicles) et hybrides (HVs : Hybrid Vehicles) afin de limiter la production de CO₂. L'électronique de puissance (convertisseur et inverseur) joue un rôle très important dans ce type de véhicule car il définit le rendement de ces systèmes, et contrôle directement le flux d'énergie électrique dans la voiture. Les dispositifs de puissance silicium tels que les transistors bipolaires à grille isolée (IGBT : Insulated-Gate Bipolar Transistor) tendent à être remplacés par les dispositifs GaN sur substrat SiC ou Si, du fait de leur tension claquage élevée et d'un temps de commutation très faible. Deux types de structure de GaN sont actuellement à l'étude pour obtenir des tensions de claquage supérieures à 600V et 1200V (structure verticale), et des fréquences de fonctionnement élevées (faibles temps de commutation) pour des tensions de claquage requises inférieure à 600V (structure latérale) [5]–[7].

Le marché des télécommunications s'est aussi tourné vers le nitrure de gallium pour ses propriétés remarquables. Le GaN est utilisé dans la conception des amplificateurs de puissance (PA : Power Amplifier) se trouvant dans la partie émettrice de systèmes tels que le système de télécommunication mobile universel dite de troisième génération "3G" (UMTS : Universal Mobile Telecommunications System) et LTE (Long Term Evolution) pour la quatrième génération, les systèmes sans fil pour la transmission de données à haut débit WiMAX (Worldwide Interoperability for Microwave Access), WiFi (Wireless Fidelity) et WLAN (Wireless Local Area Network). L'architecture des PAs qui est en plein essor depuis 2010 est l'amplificateur de puissance de type Doherty. Ce type d'architecture apparaît comme le meilleur candidat pour la réalisation des PAs, pour les systèmes sans fil modernes et futures générations se situant dans les bandes de fréquences L (1 à 2GHz), S (2 à 4GHz) et C (4 à 8GHz) [8], et au-delà. Celui-ci a comme avantage, par rapport aux architectures conventionnelles (arborescente et distribuée), d'avoir un rendement élevé sur une large plage de sa puissance de sortie, lorsque l'enveloppe du signal d'entrée varie. Toutefois, le PA Doherty présente un désavantage qui est de ne fonctionner que sur une seule bande de fréquence étroite. Pour pallier cet inconvénient, des études sont en cours pour lui permettre de couvrir plusieurs bandes de fréquences simultanément [9].

Le domaine militaire est le pionnier de la recherche sur le nitrure de gallium. Le GaN a été utilisé pour l'émission haut débit et forte puissance, ainsi que pour la perturbation et le blocage des ondes à haute fréquence utilisées pour faire exploser les engins explosifs improvisés (IED : Improvised Explosive Devices) dans la guerre électronique. Les communications radios doivent opérer sur une plage de fréquence comprise entre 30MHz et 3GHz, avec des niveaux de puissances allant jusqu'à 100W. Les systèmes radars, et plus particulièrement les radars à synthèse d'ouverture (SAR : Synthetic Aperture Radar), subissent

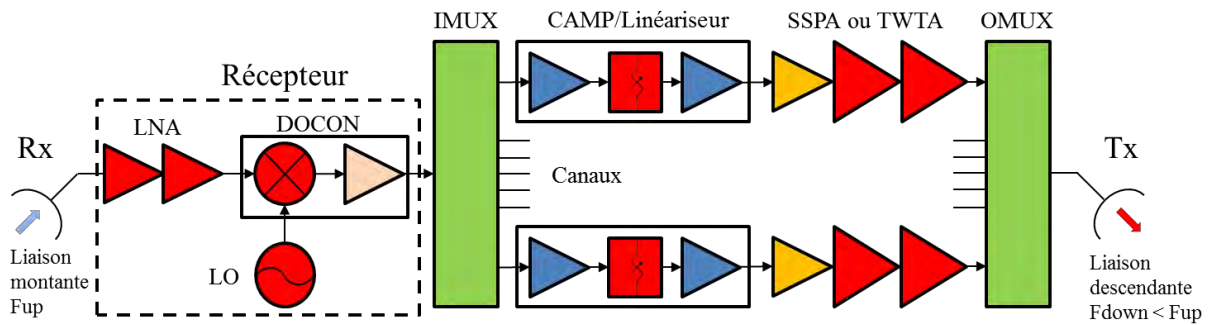


Figure 2 : architecture d'une charge utile d'un satellite. Les symboles en rouge représentent les circuits dans lesquels le GaN est utilisé.

une évolution majeure avec l'implantation du nitrure de gallium. Le radar à balayage électronique deux plans à antenne active (RBE2 AESA : Rigid Body Element type 2 Active Electronically Scanned Array), développé par Thales, est équipé de cette technologie et a été installé sur le fameux avion de combat Français : le Rafale [10].

Le spatial porte aussi un fort intérêt pour l'utilisation du GaN dans la chaîne Émission/Réception des satellites de télécommunication afin de diminuer la taille des antennes d'émission et de réception pour un bilan de liaison donné. Le GaN a été intégré dans les amplificateurs fortes puissances (HPA : High Power Amplifier) dédiés aux dispositifs d'amplification à état solide (SSPA : Solid State Power Amplifier). Les SSPAs permettront à terme d'être concurrentiel des technologies d'amplification à tube à ondes progressives (TWTA : Travelling Wave Tube Amplifiers), Figure 2. En effet, les SSPAs présentent des avantages non négligeables par rapport aux TWTA : une réduction de la masse, de l'encombrement et une diminution du coût. Ces facteurs ont donc un rôle déterminant dans le domaine du spatial, d'où l'utilité d'intégrer la technologie nitrure de gallium dans les satellites [11]. Le fondeur United Monolithic Semiconductors (UMS) développe deux filières de transistor GaN : GH50 et GH25, destinées aux applications radars, stations de base et SSPAs [12]. Au-delà des performances avantageuses, le critère de fiabilité concrétise ou pas l'opportunité de faire appel à ces technologies nitrures. Ce critère définit l'éligibilité finale de la technologie GaN pour la réalisation d'un système donné ; il permet de valider le passage critique TRL 5 (*Technology Readiness Level 5* ; validation d'une technologie dans l'environnement concerné), lié aux performances minimales requises, simultanément avec une durée de vie de mission sous contraintes spécifiques.

Le GaN a ensuite été mis à profit pour ses caractéristiques faibles bruits [13] intéressantes. Des amplificateurs faibles bruits (LNA : Low Noise Amplifier) [14], sources de fréquence (LO : Local Oscillator) [15] et mélangeur [16] ont été réalisés pour démontrer leur potentiel dans les télécommunications spatiales. La filière technologique GH25 de UMS (qualifiée spatiale) destinée à la base à des applications de puissance, démontre par ailleurs un potentiel intéressant pour des applications faibles bruits [14]. Les LNAs conçus à partir de technologies nitrure permettent la suppression du limiteur en entrée des récepteurs, en raison de leur capacité à supporter des puissances dynamiques d'entrée élevées sans destruction (typiquement supérieures à 40dBm en bande X). L'élimination des modules de protection

habituellement positionnés avant les LNAs permet de rendre les technologies GaN concurrentielles des technologies GaAs en dépit de facteurs de bruit plus élevés de 0,1 à 0,4dB selon la gamme de fréquence visée (généralement mis à profit en cas d'agression anormale de type électromagnétique jamming pour les radars, ou plus rarement les satellites d'observation), tout en autorisant une meilleure intégration monolithique du module d'émission réception sur une même puce (futurs générations de radar AESA). Le GaN ne limite donc pas ses domaines d'applications à haute fréquence au seul segment de la forte puissance comme en attestent les nombreux portefeuilles de produits proposés par les fournisseurs de technologie tels que Macom [17], UMS [18], Qorvo [19], Northrop Grumman [20], Ommic [21], GaN Systems [22], Wolfspeed [23], Exagan [24], Infineon [25].

Cependant, malgré les caractéristiques intrinsèques très prometteuses du GaN pour divers domaines d'application, certains verrous technologiques empêchent une commercialisation de masse des transistors à haute mobilité électronique AlGaIn/GaN (HEMT : High Electron Mobility Transistor). La complexité des causes profondes des défauts dans ces dispositifs doit encore être comprise et maîtrisée pour pousser ces technologies GaN vers leurs limites théoriques. Les paramètres impliqués dans la fiabilité des dispositifs sont liés aux étapes de conception, de fabrication et d'assemblage. Une grande diversité de procédés technologiques (essentiellement sur SiC et Si) et de conditionnement de ces dispositifs est disponible dans la littérature (niveau plaque ou puce, petits ou grands dispositifs, puce nue ou sous boîtier). En fonction du niveau de maturité technologique, les études de fiabilité porteront davantage sur des puces nues ou sur des plaques pendant les phases d'amélioration du procédé, tandis que les dispositifs sous boîtier seront plus représentatifs des étapes de qualification [26]. De nombreux travaux de recherche sont consacrés à des études spécifiques d'analyse de défaillance dans les dispositifs GaN. Certains d'entre eux proposent de nouveaux outils d'analyse, ou présentent une méthodologie pour l'analyse de défaillance, voire proposent un aperçu général concernant la fiabilité des dispositifs GaN. Habituellement, l'identification d'une signature de défaillance complexe est obtenue en effectuant diverses campagnes de stress dans des conditions changeantes pour séparer les effets des mécanismes intervenants simultanément sur une signature de défaillance. Cette approche prend beaucoup de temps et n'est pas toujours applicable aux études ne comportant qu'un seul lot d'échantillons soumis à des contraintes. Ce dernier cas d'étude représente une situation où il est demandé d'obtenir de nombreux paramètres à partir d'une équation unique - ce qui est impossible si l'on utilise un seul outil d'analyse. C'est dans cette optique que ce travail de thèse s'inscrit.

Ce manuscrit est divisé en quatre chapitres.

Le premier chapitre présente des techniques de vieillissement conventionnelles qui ont été développées pour étudier la fiabilité des dispositifs à base de composé III-N. Il y est fait état d'une présentation large d'outils de caractérisation non-invasifs et de techniques destructives, ainsi que des résultats majeurs associés, qui permettent de juger de la diversité et de la dépendance des défauts activés selon les versions technologiques.

Le deuxième chapitre est consacré à l'étude de la fiabilité de composants hyperfréquences de puissance de la filière AlGaIn/GaN. Dans cette optique, la première partie se focalise sur la description d'un banc de stress thermique à haute fréquence conçu durant cette thèse au LAAS. La particularité de ce banc est l'implémentation d'un analyseur de réseau vectoriel pour l'acquisition des paramètres [S] des dispositifs sous test durant les campagnes de stress. Les résultats associés à la phase de calibrage du banc sont présentés. La seconde partie aborde les résultats d'analyse de l'évolution des paramètres statiques et dynamiques des dispositifs sous test pour différents niveaux de stress HF.

Le troisième chapitre porte sur l'analyse de dégradation des paramètres statiques d'une filière technologie industrielle HEMT GaN ayant été soumise à un stress HTOL, au travers de la simulation physique assistée par ordinateur. Les équations de base des semi-conducteurs et les différents types de modèles semi-physiques et physiques existant dans l'outil de simulation sont décrits. La simulation physique explore l'influence des charges fixes, positionnées à différentes zones dans la structure du transistor, sur la dégradation de la tension de seuil, du courant de drain-source et de la résistance à l'état passant.

Le dernier chapitre aborde la conception d'amplificateur hybride et MMIC mono-étage en classe A développés pour la bande C, à partir de la technologie HEMT GaN réalisée au 3IT. Ces prototypes sont originellement conçus dans le but de réaliser le vieillissement des transistors HEMT GaN dans leur contexte circuit, et de produire des simulations physiques pour corroborer les hypothèses émises par rétro-simulation.

Bibliographie

- [1] K. Itoh, T. Kawamoto, H. Amano, K. Hiramatsu, and I. Akasaki, "Metalorganic Vapor Phase Epitaxial Growth and Properties of GaN/Al_{0.1}Ga_{0.9}N Layered Structures," *Jpn. J. Appl. Phys.*, vol. 30, no. 9R, p. 1924, 1991.
- [2] S. Nakamura, T. Mukai, and M. Senoh, "Candela-class high-brightness InGaN/AlGaIn double-heterostructure blue-light-emitting diodes," *Appl. Phys. Lett.*, vol. 64, no. 13, pp. 1687–1689, 1994.
- [3] S. Nakamura, T. Mukai, M. Senoh, S. Nagahama, and N. Iwasa, "In_xGa_(1-x)N/In_yGa_(1-y)N superlattices grown on GaN films," *J. Appl. Phys.*, vol. 74, no. 6, pp. 3911–3915, 1993.
- [4] I. Akasaki, H. Amano, and S. Nakamura, "Blue LEDs – Filling the world with new light," *Nobel Prize Lecture. Stockholm: The Nobel Foundation. Available at http://www.nobelprize.org/nobel_prizes/physics/laureates/2014/popular-physicsprize2014.pdf*, Trans Tech Publ, 2015.
- [5] T. Kachi, "Recent progress of GaN power devices for automotive applications," *Jpn. J. Appl. Phys.*, vol. 53, no. 10, p. 100210, 2014.
- [6] J. Roberts, "Lateral GaN Transistors – A Replacement for IGBT devices in Automotive Applications," in *Proceedings of International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, 2014, pp. 310–317.
- [7] T. Kachi, D. Kikuta, and T. Uesugi, "GaN Power Device and Reliability for Automotive Applications," in *IEEE International Reliability Physics Symposium (IRPS)*, 2012, p. 3D.1.1-3D.1.4.
- [8] R. Giofre, L. Piazzon, P. Colantonio, and F. Giannini, "Being Seventy-Five Still Young: The Doherty Power Amplifier," *Microw. J.*, vol. 55, no. 4, pp. 72–88, 2012.
- [9] J. Shao, R. Zhou, S.-W. Yoon, S. Fu, H. Kim, and H. Zhang, "Design of dual-band gan doherty power amplifier using a simplified structure," *Microw. Opt. Technol. Lett.*, vol. 57, no. 4, pp. 953–956, 2015.
- [10] J.-M. Guhl, "PLUS AESA & METEOR: An even more potent Rafale," *Vayau Aerospace and Defence Review*, vol. 1, p. 44, 2013.
- [11] C. Damian and D. Gelerman, "A new generation of Gallium Nitride (GaN) based Solid State Power Amplifiers for Satellite Communication," in *Advantech Wireless Inc*, 2012, pp. 1–8.
- [12] M. Buchta, K. Beilenhoff, H. Blanck, J. Thorpe, R. Behtash, S. Heckmann, H. Jung, Z. Ouarch, and M. Camiade, "GaN technologies and developments: Status and trends," in *IEEE International Conference on Microwave and Millimeter Wave Technology (ICMMT)*, 2010, pp. 488–491.
- [13] J. G. Tartarin, G. Soubercaze-Pun, L. Bary, C. Chambon, S. Gribaldo, O. Llopis, L. Escotte, R. Plana, S. Delage, C. Gaquiere, and J. Graffeuil, "Low frequency and linear high frequency noise performances of AlGaIn/GaN grown on SiC substrate," in *IEEE European Gallium Arsenide and Other Compound Semiconductors Application Symposium EGAAS*, 2005, pp. 277–280.

-
- [14] S. D'Angelo, A. Nalli, D. Resca, A. Raffo, C. Florian, F. Scappaviva, G. Vannini, S. Rochette, and J.-L. Muraro, "GaN Ku-band low-noise amplifier design including RF life test," *Int. J. Numer. Model. Electron. Networks, Devices Fields*, vol. 28, no. 6, pp. 717–731, 2015.
- [15] G. Soubercaze-Pun, J. G. Tartarin, L. Bary, J. Rayssac, E. Morvan, B. Grimbert, S. L. Delage, J.-C. De Jaeger, and J. Graffeuil, "Design of a X-band GaN oscillator: from the low frequency noise device characterization and large signal modeling to circuit design," in *IEEE MTT-S International Microwave Symposium (IMS)*, 2006, pp. 747–750.
- [16] M. Van Heijningen, J. A. Hoogland, A. P. De Hek, and F. E. Van Vliet, "6-12 GHz Double-Balanced Image-Reject Mixer MMIC in 0.25 um AlGaIn/GaN Technology," *Int. J. Microw. Wirel. Technol.*, vol. 7, no. 3–4, pp. 307–315, Oct. 2015.
- [17] "<https://www.macom.com/gan>."
- [18] "<https://www.ums-gaas.com/>."
- [19] "<https://www.qorvo.com/innovation/technology/gan>."
- [20] "<http://www.northropgrumman.com/>."
- [21] "<http://www.ommic.fr/site/tech-2>."
- [22] "<https://gansystems.com/gan-transistors/>."
- [23] "<https://www.wolfspeed.com/>."
- [24] "<http://www.exagan.com/en/technology/pioneering-gan/>."
- [25] "<https://www.infineon.com/cms/en/product/power/gallium-nitride-gan/>."
- [26] J. G. Tartarin, D. Saugnon, J. Graffeuil, and L. Bary, "Methodology for accurate diagnostic of defects in III-N HEMT technologies: Non-destructive and destructive experimental tools - Electrical and T-CAD models," in *IEEE Mediterranean Electrotechnical Conference (MELECON)*, 2018, pp. 237–242.
- [27] T. Li, M. Mastro, and A. Dadgar, *III-V compound semiconductors: integration with silicon-based microelectronics*. 2010.

Chapitre I. Fiabilité des dispositifs à base de GaN

I.1. Introduction

La fiabilité des systèmes électroniques, dont la définition est proposée par l'Union Technique de l'Electricité (UTE), est énoncée comme étant "*l'aptitude d'un dispositif à accomplir une fonction requise dans des conditions données, pendant une durée donnée, sans défaillance*". La fiabilité est donc la probabilité qu'aucune défaillance ne survienne à l'instant t . La défaillance d'un dispositif peut être engendrée par des mécanismes intrinsèques et/ou extrinsèques du composant provoquant l'apparition d'une panne, ou la perte de performance relativement à un critère seuil acceptable. Ces mécanismes possèdent des modes de défaillance n'ayant pas le même taux d'apparition, ni les mêmes poids (effets). La défaillance d'un dispositif électronique n'étant pas prédictible précisément étant donné son caractère statistique (c.-à-d. qu'elle survient de façon aléatoire), celle-ci peut être modélisée par l'expression suivante :

$$R(t) = e^{-\lambda t} \quad (\text{eq. 1. 1})$$

Soit λ (h^{-1}) est le taux de défaillance (nombre de pannes par unité de temps), R représentant la fiabilité et t (h) définissant la durée de fonctionnement avant défaillance. Le taux de défaillance par unité de temps est issu d'un nombre d'heures de fonctionnement cumulé sur un nombre d'échantillons donné. Ce taux peut être représenté par la courbe dite en baignoire, Figure I. 1, qui distingue différentes zones liées à différents événements du cycle de vie d'un dispositif sous test. La première zone à pente négative de $\lambda(t)$ représente la mortalité infantile d'un composant en sortie d'usine, qui est principalement reliée à la qualité de fabrication du dispositif en sortie d'usine. La vie utile du composant, sur la partie constante de $\lambda(t)$, définit la durée de fonctionnement souhaitée. Elle s'achève avec l'apparition de la pente positive de $\lambda(t)$ relative à la période d'usure du composant.

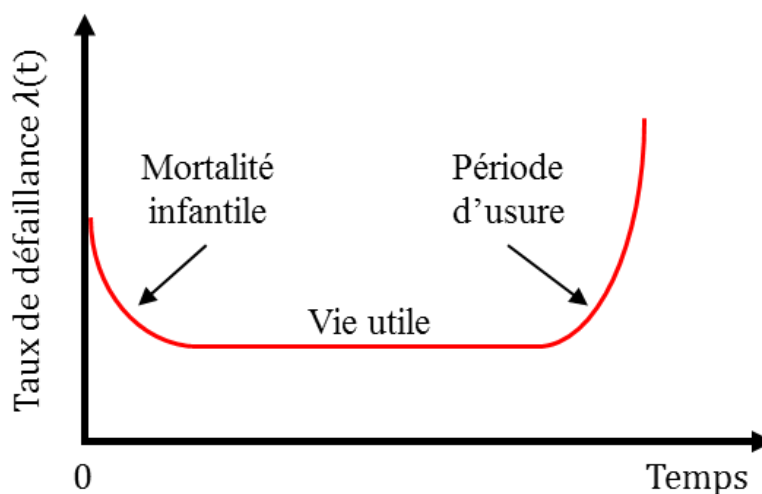


Figure I. 1 : courbe dite "en baignoire".

Pour un dispositif non réparable, le taux de défaillance fait appel à la notion de durée moyenne avant panne (MTTF : Mean-Time To Failure), tandis que pour un dispositif réparable la notion de temps moyen entre deux pannes consécutives (MTBF : Mean-Time Between Failure) est utilisée. La Figure I. 2 illustre la durée de vie de ces types de dispositif.

Afin de quantifier la période d'usure des dispositifs, il est nécessaire de développer des procédures de test permettant de réduire le temps de test à une valeur raisonnable (autorisant ainsi un nombre de tests représentatif des contraintes potentiellement subies par le dispositif sous test). Il est ainsi inconcevable de tester un ensemble d'équipement destiné à une durée de vie de 20 ans sous une condition réelle de fonctionnement, au risque d'une obsolescence de l'équipement en question et/ou d'un échec du test, même au bout de 5 ou 10 ans ! Il est donc nécessaire d'appliquer des contraintes ayant pour objectif d'accélérer temporellement les mécanismes de dégradation de la manière la plus réaliste possible relativement au mode opératoire attendu du dispositif. Ces tests doivent de plus porter sur des échantillons représentatifs pour assurer le caractère statistique (interprétable) de l'étude. Il est à noter que ces phases d'études de fiabilité peuvent se distinguer selon deux approches : une première approche concerne des analyses en phase d'amélioration des procédés technologiques afin d'identifier et de corriger les points de faiblesse des filières, tandis qu'une seconde approche permettra de certifier un niveau de qualité et de durée de vie d'une technologie stabilisée.

C'est dans ce contexte de fiabilité que plusieurs techniques de vieillissement sont utilisées pour tester les dispositifs afin d'accélérer la mise en défaillance pour la qualification des technologies. Par exemple, dans le livre MIL-HDBK-217F [1], lorsqu'une structure (architecture) de composant (système) est sélectionnée, la prédiction de la fiabilité peut être utilisée, de manière quantitative, comme guide d'amélioration permettant de montrer les principaux contributeurs de mise en défaillance. L'aptitude de la structure (architecture) à maintenir un niveau de fiabilité acceptable sous des conditions environnementales extrêmes peut donc être évalué au travers des prédictions de fiabilité. De ces études découlent la définition d'un besoin de système de redondance ou de secours, voir des compromis consentis sur les conditions de recul (c.-à-d. compromis entre le dimensionnement de la performance souhaitée et son dimensionnement sécuritaire pour assurer la mission opérationnelle de l'équipement concerné). Des considérations telles que le coût, l'intégration volume-masse, les ressources en alimentation DC peuvent venir contraindre les choix palliatifs à un défaut de fiabilité d'un équipement.

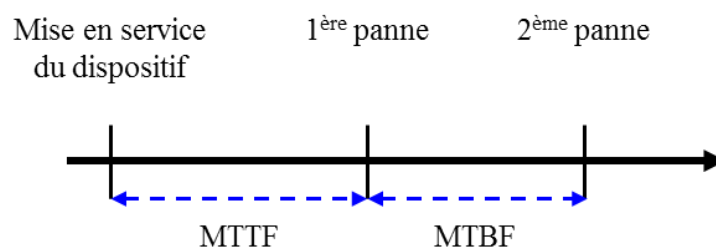


Figure I. 2 : cycle de vie des dispositifs.

Ce chapitre évoque les techniques de stress conventionnelles mises en place pour l'analyse de la fiabilité des dispositifs électroniques de types transistors à haute mobilité technologique (HEMT) à base de nitrure de gallium (GaN), ainsi que leurs applications dans un contexte composant/circuit.

I.2. Technique de vieillissement conventionnelles

I.2.1. Vieillissement accéléré sous stockage thermique

Cette technique permet d'identifier les mécanismes de défaillance associés à la stabilité des métallisations des contacts ohmiques et Schottky, et aux interfaces métal/semi-conducteur [2]. Le stockage thermique des échantillons se fait à haute température et pour une période supérieure à 100h. Ce test sert à quantifier et à décorrélérer l'influence de la température de celle induite par la contrainte électrique DC sur la dégradation des transistors.

I.2.2. Vieillissement accéléré sous polarisation inverse à haute température (HTRB)

Le composant est polarisé avec une tension de drain-source V_{DS} très élevée et une tension de grille-source V_{GS} inférieure à la tension de pincement V_P du transistor, Figure I. 3. Dans une telle condition, aucun courant ne circule dans le gaz d'électrons bidimensionnel (2DEG : Two-Dimensional Electron Gas). Ce mode est plus couramment appelé "état OFF". Ce type de test est utilisé pour évaluer la stabilité du contact Schottky sous fort champ électrique [2], [3], [4]. Pour réaliser ce test, la tension de polarisation drain-source V_{DS} est en général 1,5 à 2 fois celle du point de repos nominal V_{D0} [2]. La température de jonction est imposée par une température ambiante ou par la face arrière du composant (température de plateau). Concernant la qualification des équipements spatiaux, cette température est imposée à + 125°C.

La température de jonction T_j (K) [5] peut être extraite des conditions de contrainte comme suit :

$$T_j = T_a + (R_{th-tot} \cdot P_{diss}) \quad (\text{eq. 1. 2})$$

avec T_a (K) la température ambiante, R_{th-tot} ($K \cdot W^{-1}$) la résistance thermique totale de la jonction à la température ambiante et P_{diss} (W/mm) la puissance dissipée suivant l'équation :

$$P_{diss} = V_{GS} \cdot I_{GS} + V_{DS} \cdot I_{DS} \approx 0 \quad (\text{eq. 1. 3})$$

où I_{GS} (A/mm) est le courant de fuite de grille et I_{DS} (A/mm) est le courant de drain-source.

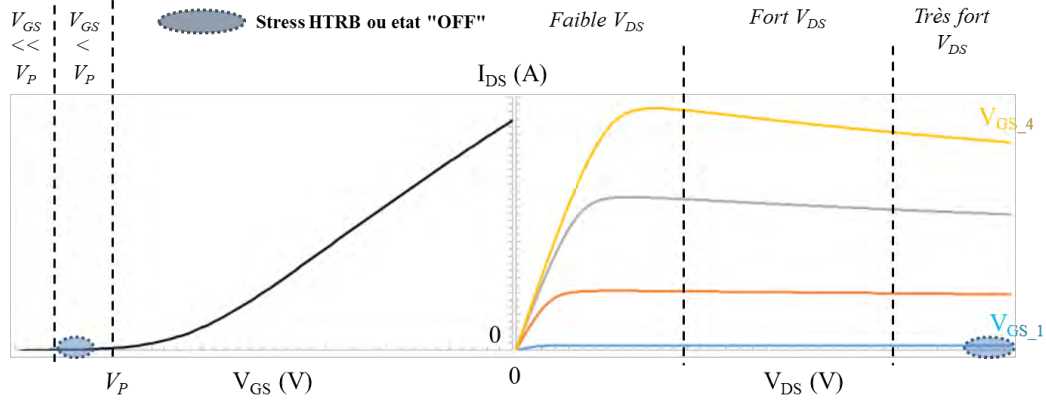


Figure I. 3 : illustration des zones de polarisation pour le stress HTRB ou état OFF.

Concernant les applications spatiales, la température de jonction maximale visée des transistors GaN est de + 160°C, voir + 170°C pour une durée de vie de 20 ans [6].

I.2.3. Test de durée de vie à haute température (HTOL)

Le composant est polarisé sous une forte tension V_{DS} et la tension V_{GS} est ajustée puis gardée constante afin d'obtenir le courant de polarisation I_{DS} souhaité, Figure I. 4. Les valeurs de la tension et du courant s'approchent d'un fonctionnement typique du transistor. Ce mode de fonctionnement est plus couramment appelé "état ON". La température ambiante est ajustée de manière à ce que le transistor atteigne une température de jonction se situant entre + 140°C et + 300°C [3], [7], [8]. Cette technique permet d'observer les dégradations du courant de drain et du courant de grille au cours du temps.

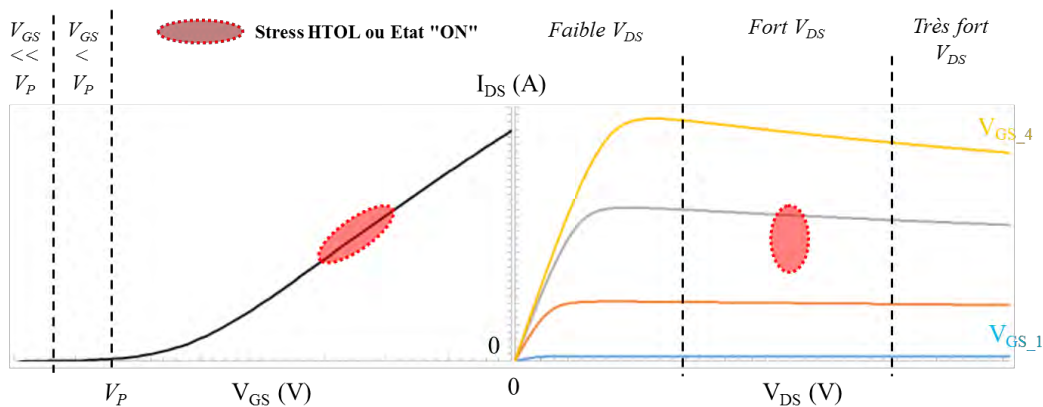


Figure I. 4 : illustration des zones de polarisation pour le stress HTOL ou état ON.

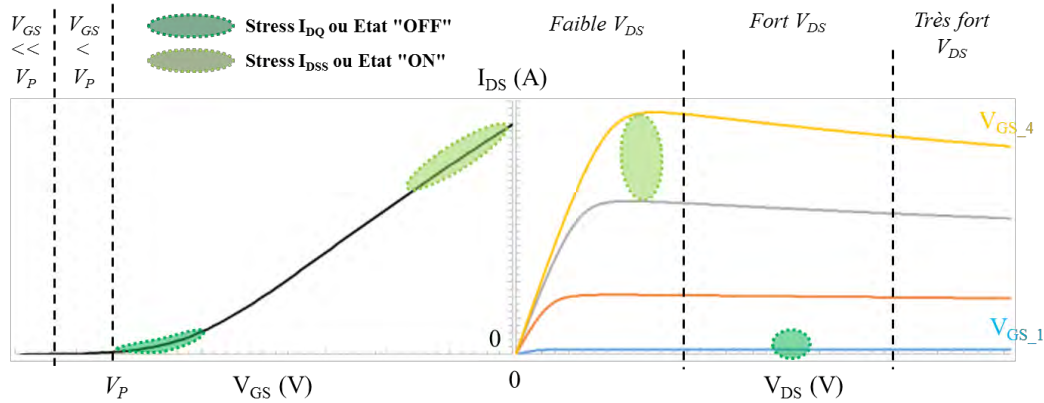


Figure I. 5 : illustration des zones de polarisation pour les stress I_{DQ} (état OFF) et I_{DSS} (état ON).

I.2.4. Vieillissement sous courant de drain de repos (I_{DQ}) ou à fort courant de drain (I_{DSS})

Contrainte I_{DQ} : le composant est polarisé sous forte tension V_{DS} , la polarisation V_{GS} est ajustée et gardée constante afin d'obtenir un courant I_{DS} de faible valeur [7], [9], Figure I. 5. Ce mode de fonctionnement est couramment dénommé "état OFF" comme pour le vieillissement HTRB. Ce stress est fait à température ambiante définie aux alentours de + 25°C. La température de jonction est alors imposée par le point de repos du composant. Cette technique permet d'observer les dégradations du courant de drain et du courant de grille au cours du temps.

Contrainte I_{DSS} : le composant est polarisé sous une faible tension V_{DS} , avec une polarisation V_{GS} variable pour garder un niveau constant du courant I_{DS} de forte valeur tout au long du test [7], Figure I. 5. Ce mode de fonctionnement est couramment appelé "état ON" comme pour le vieillissement HTOL. Ce stress est fait à température ambiante définie aux alentours de + 25°C. Ce test permet d'observer de la dérive de la tension V_{GS} au cours du temps.

I.2.5. Vieillissement sous signal à haute fréquence

Pour ce type de stress, le dispositif est polarisé dans une configuration I_{DQ} et il est soumis à un signal à haute fréquence et à forte puissance, Figure I. 6. Le point de polarisation du composant dépend de la classe de fonctionnement. Le choix du point de repos est fixé par l'utilisateur en fonction des performances en gain petit signal et rendement de drain des différentes classes. La fréquence du signal dépend de la bande de fréquence dans laquelle le composant sera utilisé selon le(s) domaine(s) d'application visé(s).

La puissance du signal injectée est choisie pour que la puissance de sortie du dispositif soit dans la zone de saturation. Ainsi la puissance d'entrée est sélectionnée de manière à atteindre le point de compression compris entre 1dB et 5dB (voire 6-7dB dans certain cas pour des composants matures). Ce critère permet de faire vieillir plus rapidement les composants grâce à une excitation plus sévère des mécanismes de dégradation dans la zone non-linéaire. Mais quel est le point de compression maximal envisageable pour le stress HF? Le choix du point de compression vient essentiellement du retour d'expérience sur la technologie utilisée.

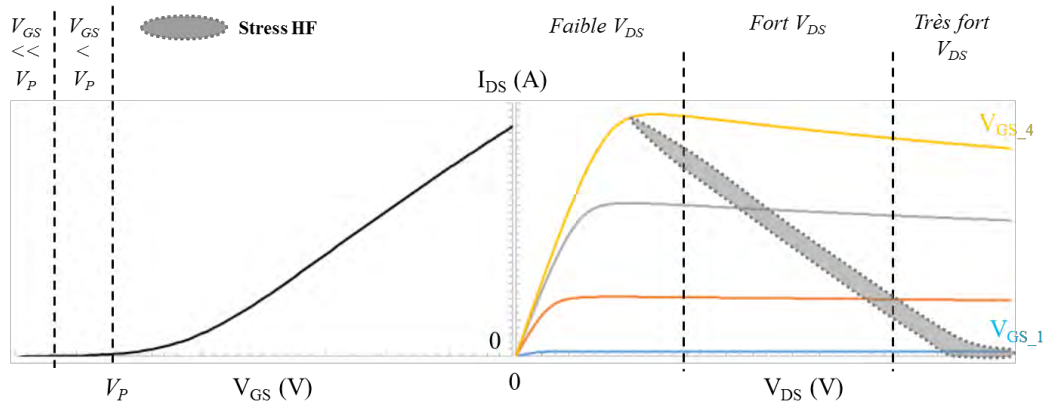


Figure I. 6 : illustration de la droite de charge de la classe A pour le stress à haute fréquence.

I.3. Application des techniques de stress

I.3.1. Stress statique – contexte composant

I.3.1.a. Stabilité des contacts et interfaces métal/semi-conducteur

La fabrication des contacts ohmiques nécessite des températures de recuit de l'ordre de + 800°C à + 900°C [10]. La réalisation de ces contacts requière diverses étapes d'optimisation avant l'étape de recuit afin de minimiser la résistance de contact spécifique ρ_c ($\Omega \cdot \text{cm}^2$). De nombreuses études à ce sujet ont fait l'objet d'une synthèse de revue par Greco et al. [10]. En termes de fiabilité, la température de recuit doit être diminuée pour éviter toute détérioration du réseau cristallin et ainsi améliorer la durée de vie des composants, tout en conservant une faible résistance ohmique. Récemment, Graff et al. [11] ont réduit significativement la température de recuit (+ 750°C) avec l'utilisation d'un traitement SiCl_4 à la surface du semi-conducteur avant dépôt de l'empilement métallique (Ti/Al/Ni/Au), tout en améliorant la résistance de contact. Les publications qui vont suivre vont se focaliser sur la fiabilité des contacts.

Sozza et al. [12]–[14] ont montré la stabilité des contacts ohmiques (Ti/Al/Ni/Au avec un temps de recuit de 30s à + 900°C) et Schottky (Mo/Au) durant un test de stockage thermique de 2000h sous azote à + 340°C. La résistivité du contact durant le test montre clairement une bonne stabilité des contacts ohmiques avec une variation du courant I_{DS} inférieure à 2%. La valeur de la résistance de grille reste stable tout au long du vieillissement, avec une variation inférieure à 2%, et qui a été observée pour tous les motifs de l'échantillon. Cette stabilité indique une absence d'interaction entre les couches de métal formant la structure de grille. La Figure I. 7 donne l'analyse chimique par spectroscopie des électrons d'Auger (AES : Auger Electron Spectroscopy) du contact Schottky. Le résultat ne montre aucune diffusion visible de l'interface Mo/Au ainsi que de l'interface semi-conducteur/Mo, et valide ainsi la stabilité de la structure de grille. Pour un même empilement métallique des contacts ohmiques et avec une condition de recuit identique, Soltani et al. [15] ont réalisé un stockage de 2000h à + 500°C sous azote. La résistance de contact spécifique ne varie que de $0,3 \cdot 10^{-7} \Omega \cdot \text{cm}^{-2}$, démontrant bien l'excellente stabilité de cet empilement. Toutefois pour le même type d'empilement, avec une

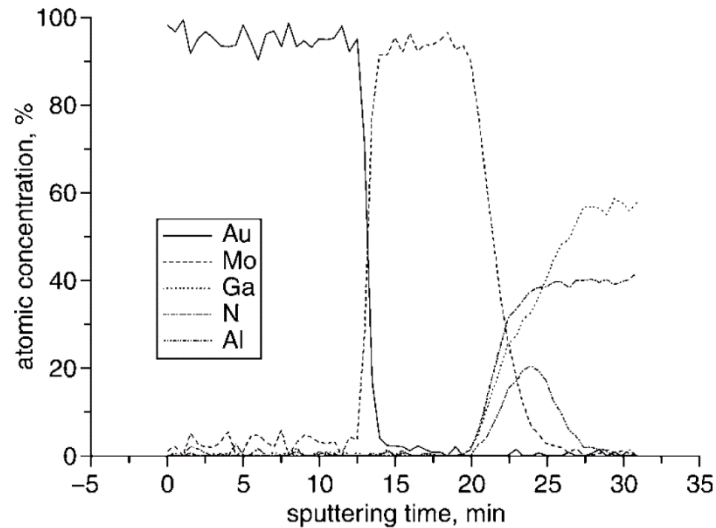


Figure I. 7 : analyse chimique par AES de l'interface semi-conducteur/Mo/Au après 2000h de stockage à + 340°C [12].

condition de recuit et à durée de stockage identiques, Piazza et al [16] ont observé une dégradation des contacts ohmiques pour trois températures de stockage différentes. Pour les températures de + 240°C et + 290°C, la valeur des résistances de contact fluctue d'environ 15% et pour une température de + 340°C, la résistance de contact augmente approximativement de 55%. Cette augmentation est due à une élévation de la résistivité du métal ohmique. Deux mécanismes sont identifiés comme causes premières de dégradation, à partir des analyses AES et par spectroscopie à dispersion d'énergie des rayons X (EDX : Energy-Dispersive X-ray spectroscopy) : la première est attribuée à l'inter-diffusion d'Au dans l'empilement métallique et la seconde est causée par la diffusion des atomes de Ga du semi-conducteur vers le métal ohmique.

Pour un empilement légèrement différent des contacts ohmiques, Hou et Senesky [17] ont utilisé une couche de Pt à la place de la couche Ni (Ti/Al/Pt/Au avec un temps de recuit de 35s à + 850°C). La condition de stockage est faite à + 600°C pendant 10h dans l'air. Deux échantillons ont été mesurés durant le vieillissement et montrent une augmentation d'environ $1.10^{-5}\Omega.cm^{-2}$ et de $4.10^{-5}\Omega.cm^{-2}$ de la résistivité du contact et une variation de la résistance de 1,2% et 2,3% pour les échantillons 1 et 2 respectivement. La Figure I. 8 donne l'analyse à l'AES avant et après stockage thermique. L'AES montre qu'avant stockage, le temps de recuit induit une inter-diffusion du Ti, Al et Au donnant un alliage métallique avec une légère oxydation à

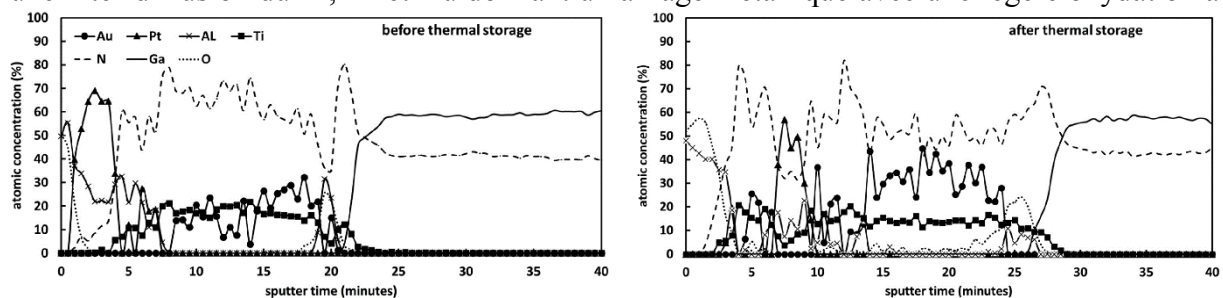


Figure I. 8 : analyse chimique par AES de l'interface semi-conducteur/Ti/Al/Pt/Au avant et après 10h de stockage à + 600°C [17].

la surface de l'Al. Après 10h de stockage, une diffusion interne du Pt est observée avec une légère oxydation supplémentaire à la surface de l'Al. De plus, l'augmentation minimale de la concentration en oxygène à l'interface métal/semi-conducteur confirme que l'oxydation métallique reste confinée à l'interface sur toute la durée du stress

Le Tableau 1 récapitule les mécanismes responsables de la dégradation des contacts ohmiques sous stockage thermique.

Références	Types de stress	Techniques d'investigation	Observations	Interprétations
Piazza [16]	Stockage thermique	<ul style="list-style-type: none"> • Mesures I-V • EDX • AES 	Résistivité du métal et résistance de contact ohmique qui augmentent durant le vieillissement	Ti/Al/Ni/Au : <ol style="list-style-type: none"> 1. Inter-diffusion d'Au dans l'empilement métallique. 2. Diffusion des atomes de Ga du S-C vers le métal ohmique.
Hou [17]				Ti/Al/Pt/Au : <ol style="list-style-type: none"> 1. Inter-diffusion du Pt dans l'empilement métallique. 2. Légère oxydation chimique supplémentaire à la surface de la couche d'aluminium.

Tableau 1 : mécanismes responsables de la dégradation des contacts ohmiques.

I.3.1.b. Stabilité du contact Schottky

Pour contrôler la stabilité du contact Schottky (Mo/Au), Malbert et al. [18] ont vieilli six dispositifs avec une tension grille-source de -5V, une tension drain-source de 70V et à une température de + 175°C. A la suite des 2000h de stress, une faible dispersion du facteur de stabilité et de la hauteur de barrière Schottky (SBH : Schottky Barrier Height) est observée. Pour un même empilement métallique, Berthet et al. [19] ont procédé à un stress à l'état OFF sous des conditions de polarisation à $V_{DS}=20V$ et $V_{GS}=-5V$ et à une température de + 30°C. Après 98h de stress accumulé, le facteur d'idéalité du contact Schottky est resté inchangé démontrant la bonne stabilité du contact.

Cäsar et al. [20] ont appliqué une méthode de stress HTRB par palier sur des transistors fabriqués sur des épitaxies différentes (#A et #B). La tension de drain-source est augmentée par palier de 2V toutes les 10min avec une tension grille-source de -7V et la température est fixée à + 150°C. Ils ont constaté une augmentation nette du courant de fuite de grille, en inverse et en direct, sur l'échantillon #B à partir d'une tension de palier V_{DS} critique de 38V. L'échantillon #A conserve quant à lui un courant I_{GS} relativement constant pour chaque palier de V_{DS} . Le stress sur #B a induit une dégradation sévère de la hauteur de barrière Schottky (Ni/Au) en conjonction avec une augmentation du facteur d'idéalité, Figure I. 9. Les auteurs émettent deux hypothèses sur l'origine de cette dégradation. D'une part, l'augmentation du courant Schottky est prépondérante pour des tensions V_{GS} situées entre 0V et 1V, où le mécanisme de transport est normalement régi par une recombinaison d'électrons de la barrière de Schottky avec des trous du semi-conducteur dans la zone d'appauvrissement sous la grille. Ils supposent que le

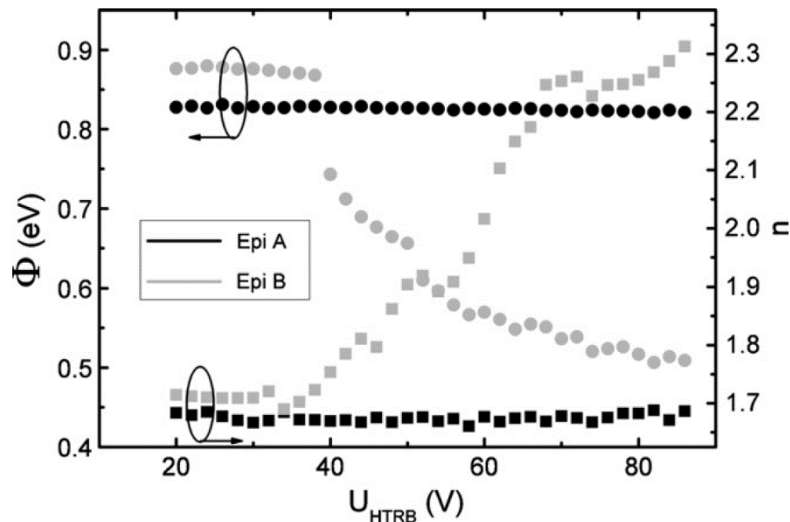


Figure I. 9 : hauteur de barrière Schottky et facteur d'idéalité durant le stress HTRB par palier [20].

courant élevé est causé par une augmentation des taux de recombinaison, qui impliquerait de ce fait des centres de recombinaison supplémentaires (pièges) créés lors du test. D'autre part, une possible augmentation des électrons injectés par effet tunnel de la grille à travers la barrière AlGa_N sur les défauts cristallographiques pourrait être invoquée ; cela réduirait la durée de vie des porteurs dans la zone de déplétion avant que le processus de tunnel ne se produise. A partir de ces deux interprétations, l'accroissement du facteur d'idéalité et une diminution du SBH pourraient être expliqués. Afin d'étudier la stabilité de la dégradation, les auteurs ont procédé à un stockage thermique d'une durée de 150h à une température de + 200°C sur #B. La caractéristique du courant Schottky reste inchangée après le stockage. Ce comportement vérifie l'hypothèse que le stress HTRB induit une dégradation permanente du dispositif. Ces résultats réduisent également le rôle des processus de diffusion en tant que vecteur de dégradation, car aucune dégénérescence supplémentaire n'est observée sur la caractéristique du dispositif.

Tartarin et al. [21] ont émis une hypothèse similaire sur l'augmentation des électrons par effet tunnel de la grille à partir d'analyse de mesures basse fréquence (LFN : Low Frequency Noise). Les dispositifs vieillissés sous stress HTRB ($V_{DS}=50V$, $V_{GS}=-7V$ et à une température de + 150°C) montrent une augmentation des centres de génération-recombinaison (GR) attribués à la présence de pièges proches du contact de grille, indiquant la présence d'un effet tunnel entre le canal 2DEG et le contact de grille (courant de fuite) ou d'un courant de surface à l'interface passivation/AlGa_N dans la région grille-drain.

Brunel et al. [4] ont testé la stabilité du contact Schottky (Pt/Au) sous stress HTRB porté à une température de + 175°C avec une tension grille-source de -7V et une tension de drain-source de 30V. A la fin des 4000h de vieillissement, sur les dix dispositifs vieillissés, un groupe de composants présente un courant de fuite I_{GS} en excès à faible courant d'injection sur la caractéristique en direct de la diode Schottky (drain et source à la masse) nommé "forme du ventre" (BS : Belly Shape), Figure I. 10 (a). Les auteurs ne peuvent certifier aucune explication viable sur l'origine de ce phénomène de BS. Les hypothèses qu'ils émettent sont que cette

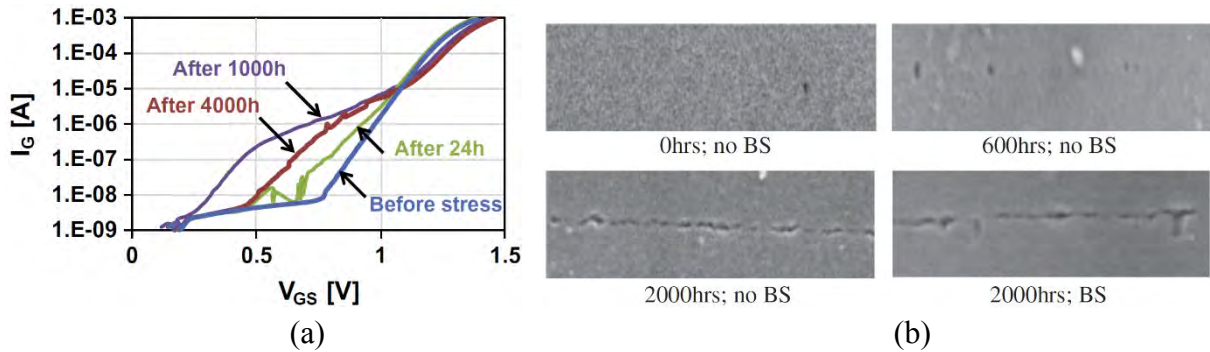


Figure I. 10 : (a) évolution de la caractéristique directe de la diode Schottky d'un échantillon présentant le BS durant le stress HTRB (contacts de source et de drain connectés à la masse). (b) images SEM de la vue de dessus du contact de grille côté drain, après élimination du diélectrique et du métal de grille, de dispositifs vieillis à différents temps de stress [4].

dégradation proviendrait soit d'une double hauteur de barrière, soit d'un chemin de conduction ohmique (migration du métal ou des défauts physiques) ou soit de pièges. En observant plus en détail ce comportement au cours du vieillissement, il apparaît que l'ampleur de ce phénomène est imprévisible. Premièrement, le BS augmente durant 1000h et diminue ensuite. Cela suggère que cette dégradation est induite par un changement de la grille à l'interface métal/semi-conducteur et/ou une activité des états de surface au cours du temps. Selon notre expérience, le caractère variable (non-reproductible) et souvent bruité associé à ce mécanisme laisserait supposer une origine plus propre aux effets de pièges. Deuxièmement, le BS disparaît au-delà de $V_{GS}=+1V$, ce qui est en dessous de la valeur pour laquelle la résistance série impacte la caractéristique I-V de la diode. Ainsi, le BS peut être dû à un courant de fuite de surface latéral assisté par les états de surface de l'AlGaN. A partir d'analyse d'images de mesure électroluminescente, il apparaît que la non-uniformité de la lumière d'émission le long des doigts de grille pourrait révéler une non-régularité du contact Schottky le long des doigts. Dans ce cas, les auteurs supposent que les points chauds observés permettent la localisation du courant de fuite de grille en excès, et ainsi des défauts physiques responsables de la "forme de ventre". Enfin, en comparant les images données en Figure I. 10 (b) réalisées par Microscopie Electronique à Balayage (SEM : Scanning Electron Microscopy) d'un dispositif sans/avec BS ayant été soumis au stress HTRB, les creux et fissures apparaissant progressivement dans la région de grille, sur les deux composants durant le vieillissement, ne sont pas liées au BS. Lazar et al. [22] ont identifié cet effet comme étant réversible et l'invocation de pièges est plus probable dans la mesure où des sites peuvent apparaître ou se résorber au cours d'une application de contrainte.

Le Tableau 2 récapitule les interprétations émises sur les mécanismes responsables de la dégradation du courant de fuite de grille lors d'un stress HTRB.

Références	Types de stress	Techniques d'investigation	Observations	Interprétations
César [20] Tartarin [21]	HTRB	<ul style="list-style-type: none"> • Mesures I-V • LFN 	Augmentation du courant de fuite de grille et/ou "forme du ventre"	<ol style="list-style-type: none"> 1. Centres de génération-recombinaison supplémentaires (création de pièges). 2. Renforcement de l'effet tunnel assisté par piège. 3. Courant de surface latéral à l'interface passivation/AlGaN (région grille-drain).
Brunel [4]		<ul style="list-style-type: none"> • Mesures I-V • EL • SEM 		<ol style="list-style-type: none"> 1. Dégradation induite par un changement de l'interface métal/S-C sous la grille. 2. Activité des états de surface au cours du temps. 3. Courant de fuite de surface latéral à l'interface passivation/AlGaN assisté par les états de surface de l'AlGaN.

Tableau 2 : hypothèse sur les mécanismes responsables de l'augmentation du courant de fuite de grille et/ou du BS.

I.3.1.c. Effet piézoélectrique inverse

Les matériaux GaN et AlN, ainsi que l'alliage ternaire $Al_xGa_{1-x}N$, sont des matériaux induisant de fortes contraintes piézoélectriques. C'est à cause de cette forte piézoélectricité qu'il est possible d'atteindre des densités de porteur élevées ($>10^{13}cm^{-2}$), sans dopage intensionnel des couches, dans les hétérostructures AlGaN/GaN. Toutefois, la piézoélectricité peut avoir un effet inverse ; sous un champ électrique, un matériau piezoélectrique est stressé mécaniquement soit en tension ou en compression selon la direction du champ électrique. Ce phénomène est appelé l'effet piézoélectrique inverse. Joh et Del Alamo [23], [24] ont introduit pour la première fois ce mécanisme de défaillance. A partir de différents stress à l'état OFF et stress à $V_{DS}=0V$, ou aucun courant n'est présent dans le canal, ils ont montré que sous forte tension V_{DG} le champ électrique vertical sur la grille côté drain dans la barrière AlGaN peut être assez élevé pour produire une quantité importante de stress en tension dans cette région. Sarua et al. [25] ont utilisé la spectroscopie Micro-Raman pour étudier la contrainte piézoélectrique des HEMTs AlGaN/GaN sur substrat SiC transparent sous polarisation. Les résultats ont montré l'impact du champ électrique vertical E_z [0001] sur la contrainte piézoélectrique ϵ_{zz} responsable de la déformation mécanique dans la structure AlGaN/GaN et dépendant de la tension de polarisation. Cette contrainte peut être corrélée à une énergie élastique [26]. Mahadik et al. [27] ont observé expérimentalement l'effet piézoélectrique inverse par des mesures de diffraction de rayons X *in situ* à haute résolution sur des diodes Schottky AlGaN/GaN. Sous des conditions de polarisation variables, une contrainte en tension apparait pour des tensions positives, tandis qu'une contrainte en compression est présente pour des tensions négatives au niveau du canal 2DEG. Les deux contraintes démontrent une variation linéaire en fonction de la polarisation.

A cause de la désadaptation en maille entre l'AlGaN et le GaN, la barrière AlGaN est déjà sous contrainte en tension même en l'absence d'un champ électrique externe, et une certaine quantité d'énergie élastique y est stockée. La contrainte en tension, causée par le champ électrique par l'effet piézoélectrique inverse, s'ajoute au stress initial à cause de la désadaptation de maille. Il en résulte alors une augmentation de la densité d'énergie élastique dans la couche AlGaN. Si le total de la densité d'énergie élastique dans cette zone excède une certaine valeur critique, la couche AlGaN se retrouve relaxée, et des défauts crystallographiques, (fissures ou creux) peuvent se former.

Lors de stress à l'état OFF ou ON, de nombreux chercheurs ont émis l'hypothèse d'une possible corrélation entre la chute du courant I_{DS} et l'élévation du courant de fuite de grille induit par l'effet piézoélectrique inverse qui implique une dégradation non-récupérable des performances. Chowdhury et al. [28] ont réalisé un stress à l'état ON ($V_{DS}=40V$, $I_{DS}=250mA/mm$) à différentes températures de jonction (+ 250°C, + 285°C et + 320°C) et pour des durées de vieillissement allant de 6h jusqu'à 1000h. Les auteurs ont utilisé la microscopie électronique à transmission (TEM : Transmission Electron Microscopy) et la SEM pour analyser les dispositifs vieillis. Des creux et des fissures sont observés sous la grille côté drain et avec une diminution jusqu'à 75% de I_{DSS} sur certains composants stressés. Makaram et al. [29] ont investigué la morphologie de la surface, en combinant les observations fournies par la microscopie à force atomique (AFM : Atomic Force Microscopy) et la SEM, après élimination de la couche de passivation SiN et des empilements métalliques des contacts. Les auteurs ont utilisé la technique de stress à l'état OFF ($V_{GS}=-7V$) par palier (tension drain-grille V_{DG} de 8V à 57V par pas de 1V/min). Les données montrent que des rainures apparaissent sur les côtés de la grille le long de la surface du cap de GaN. La Figure I. 11 montre que des fissures visibles se forment et sont de plus en plus prononcées côté drain à mesure que la tension V_{DG} augmente. Ces dégradations physiques apparaissent à partir d'une tension $V_{DG}=V_{CRIT}=20V$ où une subite augmentation du courant de fuite est corrélée avec une baisse du courant de drain.

Afin d'analyser l'origine et la quantité de stress induite par chaque composante électro-thermo-mécanique, Ancona et al. [30], [31] ont étudié les dégradations reliées au stress dans les HEMTs GaN en utilisant la simulation à deux dimensions (2D). La structure simulée comporte une couche de passivation SiN de 50nm, une barrière $Al_{0,3}Ga_{0,7}N$ de 25nm, une longueur de grille de 0,3 μm , et un espacement source-grille et grille-drain de 0,5 μm et 1,6 μm respectivement. Pour un point de polarisation à $V_{GS}=0V$ et $V_{DS}=20V$ ($P_{DC}=14,9W/mm$), la technique de stress connue sous le nom d'état haute puissance, la température du canal atteint les + 400°C (température ambiante de + 26°C) en bord de grille côté drain conjointement à un pic de champ électrique de 12MV/cm. Concernant le pic de champ électrique de la grille coté source, celui-ci atteint une valeur d'environ 3,4MV/cm. Sous ces conditions, la contrainte mécanique totale maximale simulée dans l'AlGaN, à l'interface métal/barrière, est de 4,7GPa. En quantifiant séparément le stress piézoélectrique (0,49GPa au niveau de la grille coté drain) et la contrainte induite par l'origine thermique (0,6GPa), il apparait conformément à [30] que l'effet piézoélectrique seul ne semble pas suffisant pour déclencher la formation d'un creu ou d'une fissure (limite d'élasticité non atteinte). Les auteurs émettent l'hypothèse que cet effet proviendrait d'une combinaison de plusieurs facteurs, tels que des imperfections déjà existantes

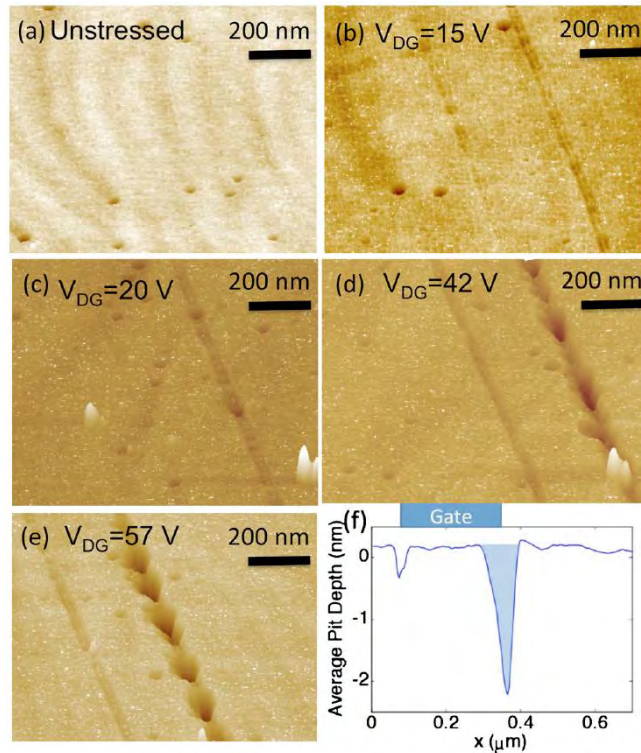


Figure I. 11 : (a) à (e) images AFM de la vue de dessus du contact de grille : dégradations physiques progressives avec l'augmentation de la tension de stress V_{DG} , sous le contact de grille. (f) profondeur moyenne des fissures observée à l'AFM reliée à (e) [29].

dans le matériau, un affaiblissement dû à la génération de défauts ou à un échauffement localisé, et/ou une sensibilité à l'électromigration, ou une réaction chimique, comme le(s) possible(s) mécanisme(s) de contribution. Une fois qu'une fissure ou un creu est formé, le stress mécanique total à cet endroit devient plus important que initialement (13GPa) et le défaut se propage, résultant ainsi d'une augmentation du stress (une valeur de 35GPa est atteinte quand la couche AlGaN a été entièrement traversée). Cependant, de notre point de vue, une non uniformité de la contrainte axiale serait plus envisageable (conjointement à des défauts statistiquement répartis dans tout le matériau), et le pic de champ coté grille (et sous les électrodes déportées) - et effets thermiques associés - justifient l'alignement de ces creux.

Les chercheurs ont émis plusieurs hypothèses, en addition avec l'effet piézoélectrique inverse, sur la causalité pouvant exister entre la chute du courant de drain et l'augmentation du courant de fuite de grille. A ce jour, les études de fiabilité, sur le courant I_{GS} sous fort champ de polarisation inverse, restent encore une préoccupation majeure et demandent encore des investigations, avant et après vieillissement, dépendant du procédé technologique étudié (interface métal de grille Schottky/semi-conducteur, GaN cap, épaisseur d'AlGaN et taux d'aluminium dans la barrière).

Gao et al. [32], [33] ont étudié le rôle de l'oxygène, Figure I. 12, ainsi que les réactions électrochimiques assistées par l'eau, Figure I. 13, sur la dégradation des HEMTs AlGaN/GaN soumis à un stress à l'état OFF à partir d'analyse SEM, TEM et EDX. Dans [32], les auteurs ont observé que l'oxygène provoque une oxydation chimique du gallium et/ou de l'aluminium

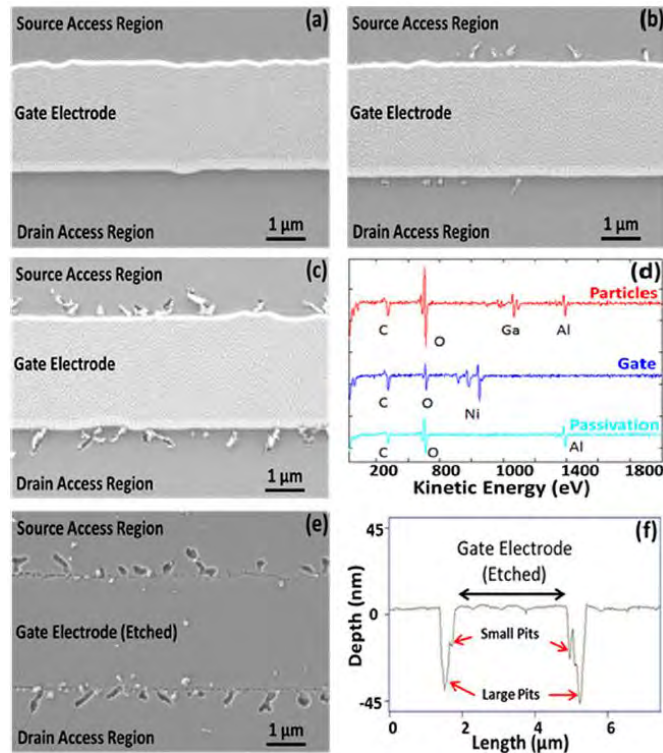


Figure I. 12 : images SEM de la vue de dessus du contact de grille pour une durée de stress (a) 60s, (b) 600s et (c) 6000s. (d) analyse chimique par AES à la surface de (c) : des particules (tracé rouge) le long du doigt de grille, de la passivation (tracé bleu clair) et de la grille (tracé bleu). (e) montre la morphologie de la surface de (c) après élimination de la passivation et du métal de grille. (f) profondeur d'une fissure observée à l'AFM reliée à (e) [31].

(Ga_xO_y , Al_xO_y) à la surface de la barrière AlGaN qui est renforcée par le champ électrique. Cette oxydation peut aussi être accélérée par la présence de défauts de surface natifs, ou des défauts de surface induits par l'effet piézoélectrique, ou par la forte densité de lacunes d'azote chargées près de la surface. L'effet de l'oxygène sur la création d'une couche d'oxyde de nickel (Ni_xO_y), Ga_xO_y et Al_xO_y à la surface de l'AlGaN a aussi été démontré par Tajima et al. [34]. Dans [33], Gao et al. ont réalisé plusieurs campagnes de stress sous différentes conditions : air ambiant, sous vide, gaz Argon saturé d'eau et gaz Argon sec. L'humidité est trouvée pour être le précurseur qui induit une réaction électrochimique ou un processus de corrosion, et contribue aux fissures présentes lors du stress à l'état OFF. La région où la fissure est identifiée implique une réaction électrochimique entre la grille, la passivation SiN et la barrière AlGaN et provoque une oxydation de la couche AlGaN. La réaction débute à la surface du cap de GaN et se propage jusqu'à la barrière durant le stress, Figure I. 13 (a). Par la suite, la formation d'oxyde d'aluminium et de gallium explique l'origine de la forte concentration en oxygène dans la zone de la fissure. De plus, des analyses EDX montrent une forte concentration de gallium dans la région de grille, Figure I. 13 (b). Cela fournit des preuves évidentes de la décomposition de l'AlGaN, du fait que les ions positifs Ga^{3+} migreraient vers le métal de grille polarisé négativement le long du champ électrique lors du stress, et viendraient se positionner via un processus de diffusion à l'intérieur du métal de grille. Les auteurs proposent un modèle électrochimique, pour la dégradation de I_{GS} et I_{DS} , impliquant l'eau dans l'air ambiant qui

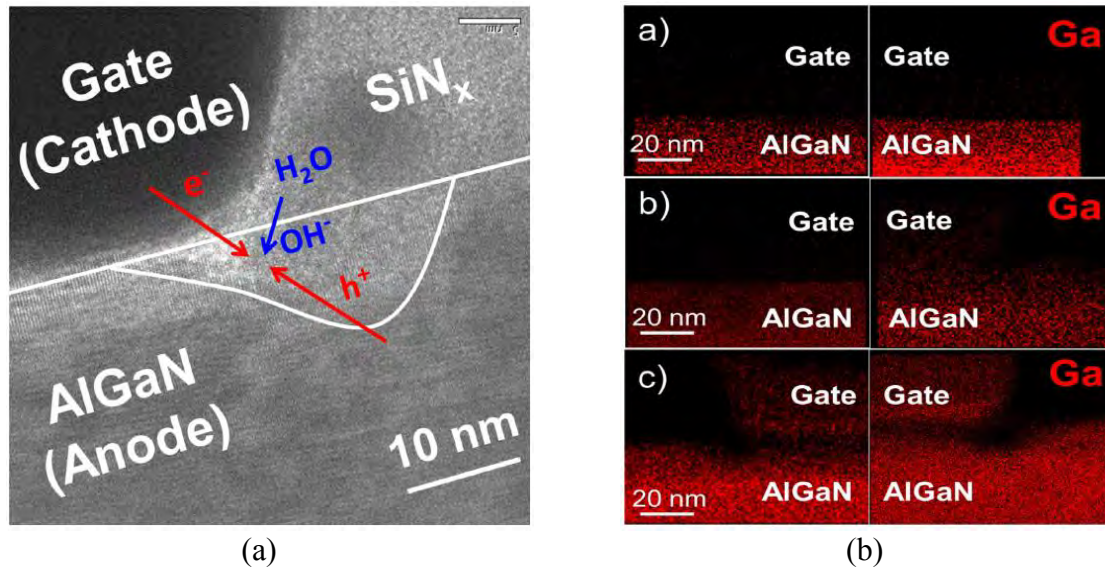


Figure I. 13 : (a) cellule électrochimique formée sous la grille côté drain. (b) cartographie EDX de la concentration de Ga sous la grille côté source (gauche) et côté drain (droite) pour un dispositif a) non-stressé, b) stressé sous gaz Argon sec et c) gaz Argon saturé d'eau [32].

diffuse/pénètre à travers la couche de passivation SiN jusqu'à atteindre la surface III-N, et un courant de trou via un effet tunnel assisté par piège.

Bien que dans certains cas la couche d'oxydation se forme pendant le stress au niveau des fissures, beaucoup de dispositifs possèdent une couche d'oxydation native le long de l'interface grille/semi-conducteur. Douglas et al. [35] ont identifié cette couche d'oxydation à l'interface Ni/GaNcap à partir d'analyse TEM et EDX. En appliquant la technique de stress à l'état OFF par palier en fonction de la température (tension critique atteinte plus rapidement), les auteurs suggèrent que l'augmentation du courant de fuite de grille est provoquée par une rupture de l'oxyde natif et que le stress provoque une consommation de cette couche. L'hypothèse émise est qu'en fonction de la température, le métal Ni absorbe l'oxygène présent dans la couche d'oxyde à la surface du cap de GaN pour créer une couche adjacente Ni_xO_y . La contrainte induite par l'effet piézoélectrique dans le cap de GaN et la barrière AlGaIn, ainsi que

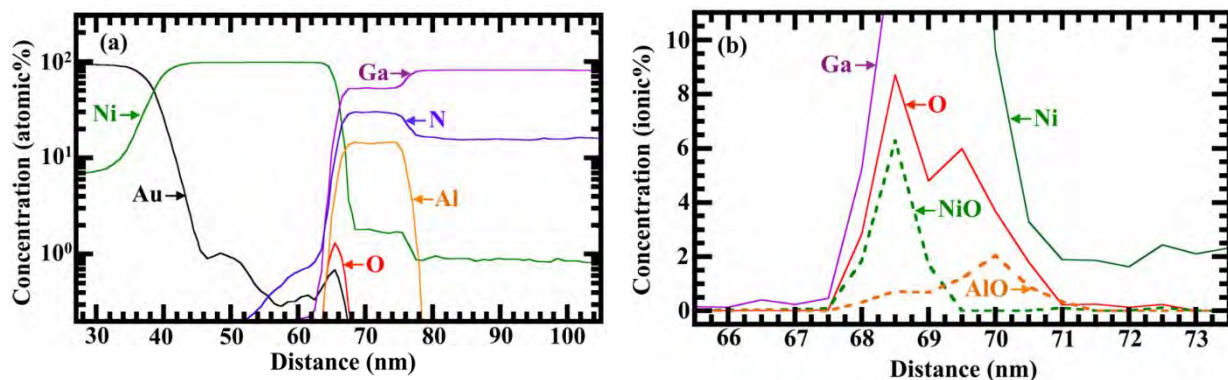


Figure I. 14 : (a) profil complet de concentration atomique 1D de la région de grille indique un pic O à l'interface Ni/AlGaIn. (b) les profils de concentration ionique 1D de O^+ , AlO^{++} et NiO^+ mesurés au voisinage de la couche interfaciale indiquent que l'oxyde est composé de couches distinctes d' Al_yO_x et de Ni_xO_y [36].

la différence de coefficient expansion thermique entre le GaN et le métal Ni, renforcent ce mécanisme de diffusion. Holworth et al. [36] ont aussi observé sur la Figure I. 14 cette couche de Ni_xO_y , en plus d'une couche d'oxyde Al_xO_y de plus faible concentration, à partir d'analyse de microscopie électronique par transmission à balayage en champ noir annulaire à angle élevé (HAADF-STEM : High-Angle Annular Dark-Field Scanning Transmission Electron Microscopy) et tomographie à sonde atomique assistée par laser (LaAPT : Laser assisted Atom Probe Tomography).

L'effet piézoélectrique inverse et la contrainte préexistante dans la structure AlGaN ont certainement une influence négative sur la fiabilité des dispositifs. C'est l'une des raisons motivant la recherche à se tourner vers l'utilisation du matériau InAlN (17% d'indium) comme couche barrière, où l'effet piézoélectrique n'est pas présent en raison de l'accord de maille avec le GaN [37].

Le Tableau 3 récapitule les mécanismes responsables de l'effet piézoélectrique inverse et de la couche d'oxyde à l'interface grille/semi-conducteur sur la chute du courant I_{DS} , ainsi que sur l'augmentation du courant de fuite de grille pour des stress à l'état OFF et ON.

Références	Types de stress	Techniques d'investigation	Observations	Interprétations
Joh [23], [24] Sarua [25] Mahadik [27] Chowdhury [28] Makaram [29] Ancona [30], [31]	Etat ON Etat OFF	<ul style="list-style-type: none"> • Mesures I-V • Simulations • Micro-Raman • EDX • SEM • TEM • AES • AFM • HAADF-STEM • LaAPT 	Fissures et/ou creux	<ol style="list-style-type: none"> 1. Modification de la contrainte piézoélectrique (ϵ_{zz}) par le champ électrique sous le contact de grille. 2. Combinaison de la contrainte piézoélectrique avec d'autres facteurs présents dans la structure : imperfections, génération de défauts, échauffement et réactions chimiques.
Gao [32], [33] Tajima [34] Douglas [35] Holzworth [36]			Ga_xO_y Al_xO_y Ni_xO_y	<ol style="list-style-type: none"> 1. Création d'une couche d'oxyde à l'interface Schottky/S-C par réaction chimique (défauts natifs/induits, lacunes d'azote à la surface du S- C, diffusion H_2O). 2. Couche d'oxyde native à l'interface Schottky/S-C : consommation de la couche d'oxyde par le stress (absorption de l'O de la couche).

Tableau 3 : mécanismes responsables de l'effet piézoélectrique inverse et de la couche d'oxyde à l'interface grille/semi-conducteur.

I.3.1.d. Effet des électrons chauds

Ce mécanisme est relativement bien connu pour les dispositifs à base d'Arséniure de Gallium (AsGa) [38] et ce phénomène de dégradation est aussi présent dans les composants HEMTs GaN. Les porteurs chauds sont des porteurs énergétiques qui dépendent de la température (T) et de l'énergie (E) ; ils sont liés par l'expression $E=k.T$ [39]. Quand les électrons présents dans le canal 2DEG sont soumis à une forte tension, dans la région proche de la source, les électrons possédant une faible énergie peuvent être accélérés et acquérir plus d'énergie cinétique le long du canal. Dans la phase initiale, la collision entre les électrons est faible en raison de leur faible énergie [40]. Après que l'énergie cinétique moyenne des électrons ait atteint une certaine valeur, les électrons chauds peuvent s'échapper du puit de potentiel et être injectés puis piégés dans différentes zones telles que dans la passivation SiN, à l'interface SiN/AlGaIn, SiN/GaN et GaN/AlGaIn, dans la barrière AlGaIn, à l'interface AlGaIn/GaN ou dans la couche tampon GaN [14], [41]–[44]. Plus particulièrement, ce phénomène est prépondérant lors de l'application d'un stress à l'état ON, ou semi-ON, où une forte concentration en électrons dans le canal est présente, contrairement au stress à l'état OFF.

Pour caractériser l'effet des électrons chauds, l'analyse spectroscopique de l'électroluminescence (EL) s'est avérée être un outil de diagnostic fiable et a été largement utilisé sur des dispositifs III-V tels que des transistors à effet de champ à barrière Schottky (MESFET : METal-Semiconductor Field Effect Transistor), ainsi que sur des HEMTs [45].

Afin de discriminer plusieurs facteurs de détérioration (la température, le champ électrique, les électrons chauds ou une combinaison de l'ensemble) ayant une possible force motrice dans la dégradation à l'état ON, il est nécessaire d'effectuer une multitude de tests DC afin d'isoler la signature de dégradation donnée par les électrons chauds. Meneghini et al. [42] ont réalisé un ensemble de mesures à divers point de repos V_{GS} et V_{DS} . Le stress est effectué à $V_{DS}=30V$, correspondant au maximum d'intensité EL à $V_{GS}=-1V$, pendant 14h. La tension V_{DS}

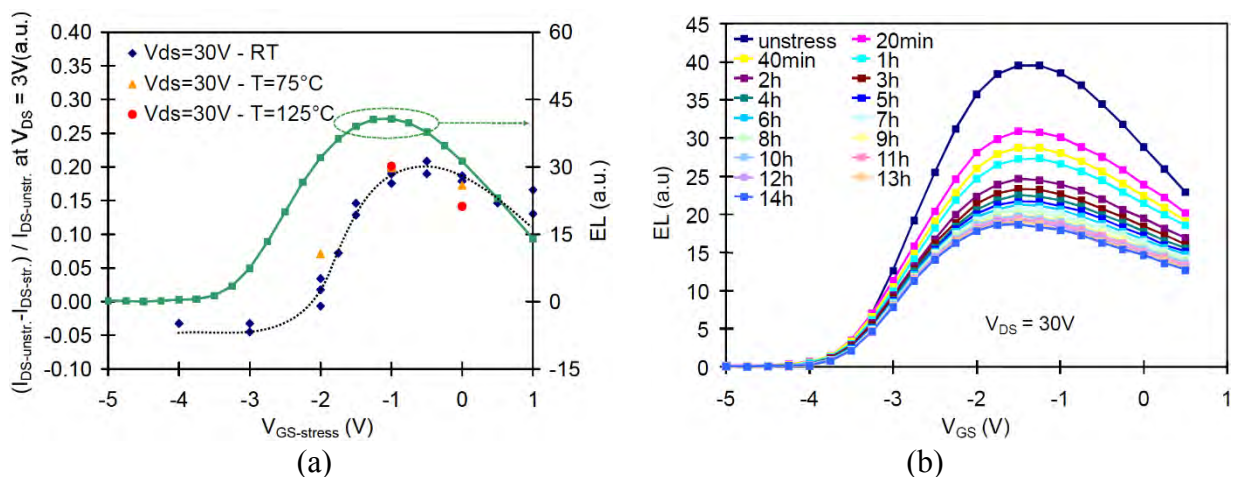


Figure I. 15 : (a) axe de gauche : dépendance du taux de dégradation sur le niveau V_{GS} appliqué durant le stress, pour des dispositifs vieillissants à $V_{DS}=30V$. Axe de droite : intensité EL mesurée sur un dispositif avant stress. (b) signal EL en fonction de V_{GS} durant le stress à $V_{DS}=30V$ et $V_{GS}=-1V$ [42].

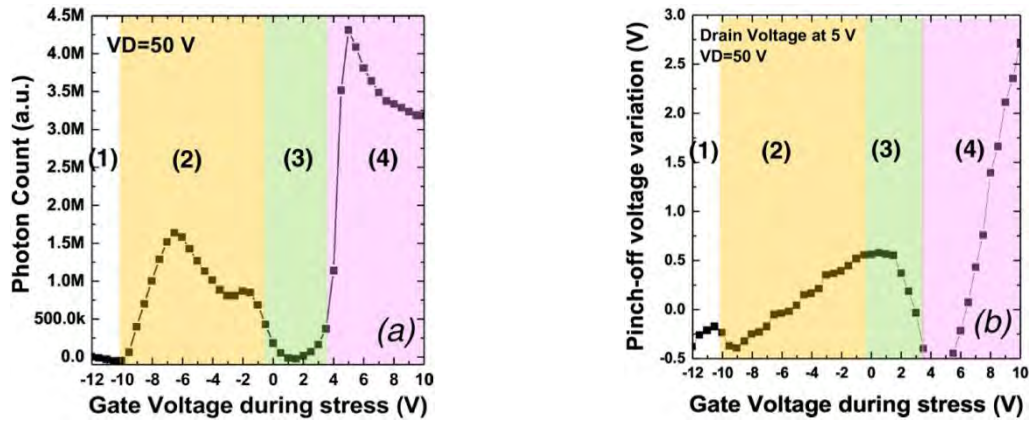


Figure I. 16 : (a) signal EL mesuré sur le dispositif soumis à un stress V_{GS} par palier à $V_{DS}=50V$. (b) variation de V_{TH} mesurée durant le stress V_{GS} par palier du même dispositif [46].

choisie pour ce test est inférieure à la tension critique ($>100V$) déterminée à l'aide d'un stress en polarisation inverse ($V_{DS}=0V$) qui exclut de fait le rôle de cet effet comme processus de dégradation. Une diminution de courant de drain est observée principalement au niveau de la tension de coude sur la caractéristique $I_{DS}-V_{DS}$, et est liée à une baisse de la transconductance. Aucun changement notable n'a été observé sur la tension de seuil. Cette dégradation est accompagnée d'une augmentation de la résistance à l'état passant corrélée à une élévation de la résistance côté drain d'environ 40%. Les auteurs émettent l'hypothèse que les électrons chauds dans le canal peuvent atteindre une énergie suffisante pour être injectés et éventuellement piégés dans les zones citées ci-dessus. Les charges négatives piégées induisent une augmentation de la résistance de drain et une diminution du champ électrique. Cela conduit à une diminution du courant de drain, du ratio EL/I_D et du courant de grille. Tous les tests montrent une dégradation remarquable des principaux paramètres électriques et du signal d'électroluminescence (Figure I. 15 (b)) : le taux de dégradation démontre une forte dépendance au signal EL émis par le dispositif durant le stress, et une dépendance négligeable à la température, Figure I. 15 (a). Pour toutes ces raisons, la dégradation a été attribuée aux électrons chauds du canal 2DEG qui sont injectés dans l'AlGa_{0.3}N, puis piégés soit à l'interface SiN/GaN, dans le SiN ou dans la couche tampon GaN.

Tajalli et al. [46] ont réalisé un stress de grille par palier (120s/palier, 0,5V/palier) pour des tensions de drain-source allant jusqu'à 75V, pendant environ 3h. Les composants stressés à des tensions V_{DS} supérieures à 50V, où le phénomène des électrons chauds est présent, ont montré une augmentation additionnelle non-monotone de la tension de seuil, pour une gamme de polarisation de grille-source comprise entre -10V et 3V. La Figure I. 16 (a) montre que pour $-10V < V_{GS} < 0V$, l'analyse spectroscopique de l'électroluminescence en fonction de V_{GS} résulte d'une forme de cloche [47]. Dans la première zone ($-10V < V_{GS} < -6V$), le signal EL s'intensifie causé par l'accroissement du nombre d'électrons dans le canal. Dans la seconde zone ($-6V < V_{GS} < 0V$), le signal EL décroît causé par l'augmentation de la diffusion d'interface (les électrons chauds sont concentrés au plus proche de l'interface AlGa_{0.3}N/GaN) et de la température du dispositif (des températures plus élevées induisent une forte diffusion de maille, provoquant ainsi une réduction du libre parcours moyen et une diminution de l'énergie moyenne des électrons chauds). Dans cette zone, Figure I. 16 (b), un décalage positif de V_{TH} est observé :

quand la densité des électrons chauds (et le signal EL) augmente, ces électrons chauds peuvent être injectés vers l'interface SiN/AlGa_N, étant ainsi piégés dans ce secteur. Pour $0V < V_{GS} < 3V$, la densité des électrons chauds est significativement réduite à cause de l'accroissement de la diffusion d'interface et de la température du dispositif. Par conséquent, le signal EL tombe à zéro et les électrons piégés durant la phase précédente sont dépiégés et retournent dans le canal, où ils sont attirés par le fort potentiel du 2DEG induit par la forte tension V_{DS} . Ce dépiégeage induit un décalage négatif de la tension de seuil.

Mukherjee et al. [48] ont utilisé la simulation Monte Carlo afin d'identifier, à l'échelle atomique, les processus étant à la base de la dégradation des HEMTs AlGa_N/Ga_N causée par les électrons chauds durant un stress à l'état semi-ON. Les auteurs ont vieilli plusieurs composants à différents points de repos ($V_{GS} = -3V, -2V$ et $-1V, V_{DS} = 20V$) et à différentes températures (250K, 300K, 350K et 400K pour $V_{GS} = -2V$ et $V_{DS} = 20V$). Une dégradation partiellement linéaire et relativement large (jusqu'à 20% à 400K) du pic de transconductance, combinée avec une légère dérive négative de la tension de seuil (environ 5% à 400K), Figure I. 17 (b), est observée après 16h de stress. Les auteurs ont basé leur simulation sur un modèle de génération de défauts induit par les porteurs chauds. La structure simulée est relativement proche de la structure utilisée en expérimentation et comporte : une barrière $Al_{0,32}Ga_{0,68}N$ de 25nm, une couche Ga_N de 175nm, un espacement source-grille et grille-drain de $0,35\mu m$ et $1,2\mu m$ respectivement et une longueur de grille de 50nm. Les résultats de simulation de la Figure I. 17 (a) montrent que la concentration des porteurs énergétiques est maximale au niveau de la grille côté drain pour un point de repos à l'état semi-ON. La dégradation est directement liée au nombre de porteurs possédant suffisamment d'énergie pour générer et/ou reconfigurer des défauts, ainsi que la distribution énergétique, dépend de la température du dispositif. Seuls les électrons possédant des énergies supérieures à l'énergie d'activation des défauts peuvent créer ou reconfigurer les défauts. Le décalage négatif de la tension de seuil V_{TH} et la diminution de la transconductance G_m sont potentiellement dus à un complexe de lacune de fer $Fe_{Ga}-V_N$ dans la couche tampon Ga_N.

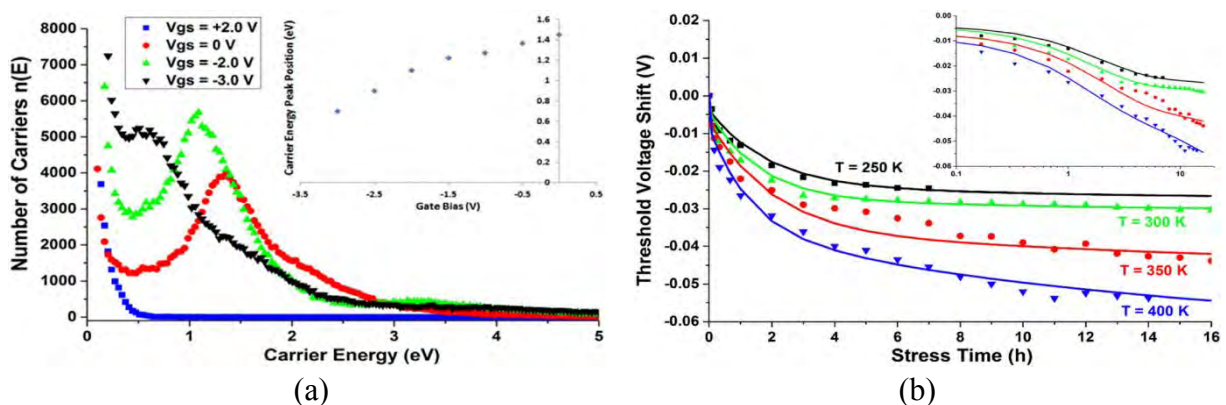


Figure I. 17 : (a) distribution énergétique des porteurs dans le canal 2DEG sous la grille côté drain pour différentes valeurs de V_{GS} à 300K et $V_{DS} = 20V$. (b) décalage de V_{TH} pour le stress à l'état semi-ON (points) et simulations (traits), avec deux énergies d'activation de $0,6eV$ et $1,4eV$, à différentes températures [48].

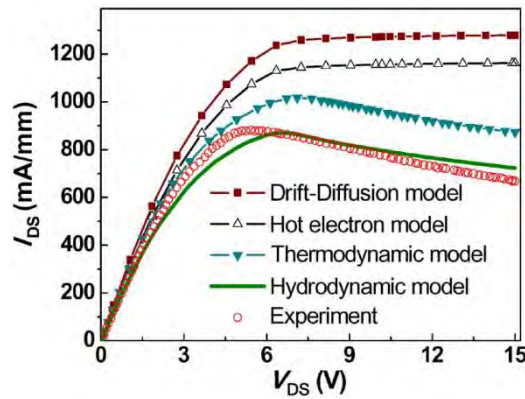


Figure I. 18 : courbes I_{DS} - V_{DS} expérimentale et simulé pour quatre modèles à $V_{GS}=1V$ [42].

Le défaut est initialement hydrogéné et neutre, mais après déshydrogénation, il a un niveau d'énergie d'environ $0,57eV$ sous la bande de conduction qui est positivement chargé, et qui agit comme un piège à électron. De plus, les simulations montrent que cet unique défaut ne peut traduire précisément le décalage en fonction de la température. Cela suggère que la migration atomique d'hydrogène H du piège $Fe_{Ga}-V_N$ fait intervenir un second défaut dans la dégradation. La Figure I. 17 (b) montre que la prise en compte de la déshydrogénation de $Fe_{Ga}-V_N-H$ et $Fe_{Ga}-H$, avec un niveau d'énergie d'environ $1,5eV$ sous la bande de conduction, a permis de traduire la dégradation expérimentale. Cette migration de H conduit à figer les performances des composants à la suite du vieillissement même après une phase de récupération. Des travaux utilisant la microscopie à sonde Kelvin à balayage (SKPM : Scanning Kelvin Probe Microscopy) et la spectroscopie transitoire de niveau profond à courant de drain constant (CI_D -CDLTS : Constant drain current Deep Level Transient Spectroscopy) suggèrent que les complexes Fe responsables de la dégradation dans ces dispositifs ne se trouvent pas dans la couche AlGaIn ou à la surface de l'AlGaIn, mais se trouvent plutôt dans la couche tampon GaN et que c'est un piège natif avant même le vieillissement des HEMTs [49], [50].

Afin de corréliser le possible effet des électrons chauds sur la conductance de sortie différentielle négative (NDC : Negative Differential output Conductance), plusieurs études basées sur la simulation numérique 2D ont été menées. Braga et al. [51] affirment que les électrons chauds se propagent dans la barrière AlGaIn et dans la couche tampon GaN où ils sont capturés par les pièges présents dans cette couche, contribuant ainsi à la NDC. A contrario, des études plus récentes mettent en évidence la non-contribution des électrons chauds [43], [52] et des pièges dans la couche GaN sur la NDC [52], et que celle-ci est seulement liée à l'effet d'auto-échauffement, Figure I. 18. Les électrons chauds piégés dans le GaN contribuent à la diminution des porteurs dans le 2DEG affectant le courant de saturation du dispositif.

Le Tableau 4 récapitule l'effet des électrons chauds sur la dégradation des performances statiques pour des stress à l'état ON et semi-ON.

Références	Types de stress	Techniques d'investigation	Observations	Interprétations
Meneghini [42]	Etat On Etat semi-ON	<ul style="list-style-type: none"> • Mesures I-V • EL • Simulation • SKPM • CI_D-CDLTS 	$\searrow I_{DS}$ $\nearrow R_{ON}$ \searrow signal EL V_{TH} constant	Dégradation attribuée aux électrons chauds du canal 2DEG injectés dans l'AlGaN, puis piégés soit à l'interface SiN/GaN, dans le SiN ou dans la couche tampon GaN.
Tajalli [46]			\searrow signal EL lorsque $V_{GS} > V_P$ \nearrow ou $\searrow V_{TH}$ selon la valeur de stress V_{GS}	-6V < V_{GS} < 0V : 1. Augmentation de la température du dispositif. 2. \nearrow densité des électrons chauds à l'interface AlGaN/GaN. 3. Injection vers l'interface SiN/AlGaN des électrons chauds et piégeage. 0V < V_{GS} < 3V : 4. Température du dispositif élevée. 5. \searrow densité des électrons chauds, concentrés à l'interface AlGaN/GaN. 6. Retour des électrons piégés à l'interface SiN/AlGaN dans le canal 2DEG.
Mukherjee [48] Cardwell [49] Sasikumar [50]			$\searrow G_{m_max}$ $\searrow V_{TH}$	1. Dégradation liée à la densité des électrons chauds et donc de la température du dispositif. 2. $E_{a_ElectronsChauds} > E_{a_piéges}$ 3. Déshydrogénation des complexes de lacune de Fe. 4. Niveaux $Fe_{Ga}-V_N-H=0,57eV$ et $Fe_{Ga}-H=1,5eV$ sous la bande de conduction. 5. complexes de lacune de Fe est un piège natif situé dans la couche tampon GaN.

Tableau 4 : effet des électrons chauds sur la dégradation des performances statiques.

I.3.1.e. Effet de l'auto-échauffement

La gestion des effets thermiques joue un rôle important dans les performances des dispositifs. Si celle-ci n'est pas bien maîtrisée, par la dissipation de la quantité d'énergie thermique générée, les performances et la fiabilité des dispositifs en seront impactées [53]. Chaque étape de fabrication des méthodes d'épitaxie des semi-conducteurs, en passant par le choix du substrat, par la conception des transistors, par les choix topologiques des circuits, techniques de report et d'assemblages, d'encapsulation jusqu'au système, doit faire l'objet d'études spécifiques pour optimiser les transferts thermiques du nœud énergétique du transistor vers le système.

Les HEMTs AlGaIn/GaN montrent un fort potentiel pour des applications à forte puissance et à haute fréquence jusqu'à 6,7W/mm à 94GHz [54]. Les transistors à base de composé III-N peuvent supporter des tensions de polarisation plus élevées que les technologies GaAs ou Si(Ge) grâce à leur large bande interdite, à la vitesse de dérive des électrons élevée et au champ électrique de claquage élevé. Cependant, l'utilisation de ces dispositifs avec un fort potentiel d'alimentation, ce qui conduit à une augmentation du champ électrique sous le contact de grille, provoque une élévation de la génération de chaleur. Par conséquent, un auto-échauffement se produit à l'intérieur de la structure épitaxiale, induisant une augmentation considérable la température de maille et affecte ainsi les propriétés de transport des porteurs dans le canal 2DEG. Plusieurs équipes ont utilisé la simulation de type Monte Carlo pour quantifier la vitesse de dérive des électrons en fonction de la température et du dopage dans le GaN [55]–[57]. La décroissance de la vitesse de dérive lorsque la température de maille augmente a un effet néfaste sur la mobilité des porteurs dans le matériau.

Afin d'étendre les performances de la technologie GaN vers leur limite théorique, une meilleure compréhension des phénomènes thermiques intervenant au sein des structures actives GaN est indispensable. L'un des points clé provient de la quantification de la température de jonction pour, d'une part estimer la MTTF du dispositif, et d'autre part localiser le(s) point(s) chaud(s) afin d'aider à l'amélioration des procédés technologiques. Lors de tests de durée de vie accélérée thermiquement, une erreur de température sur l'estimation de la température de jonction affecte l'énergie d'activation de la loi d'Arrhenius et change significativement l'extrapolation de la durée de vie d'un facteur deux [58]. Il est nécessaire de mentionner que les extrapolations d'Arrhenius, basées sur trois températures de jonction ou plus, prédisent souvent des durées de vie relativement longues qui sont peu (ou pas), représentatifs d'une utilisation pratique dans le cas des composants à base de GaN. Cela est dû aux conditions d'utilisation des dispositifs (DC et DC/HF) selon lesquelles plusieurs mécanismes de défaillance deviennent actifs et viennent a priori se coupler avec la thermique [59]. De ce fait, ces mécanismes ne sont pas pris en compte dans le calcul de la MTTF [60].

Plusieurs techniques expérimentales (optiques et électriques) telles que l'imagerie thermique par thermoréfectance (TTI : Thermoreflectance Thermal Imaging) [61], [62], la microscopie thermique infrarouge (IR : InfraRed Thermography) [61]–[63], la spectroscopie Micro-Raman [62] et des mesures électriques [64], [65] ont été utilisées pour quantifier la température du canal. Sodan et al. [66] ont investigué cinq méthodes différentes (une technique optique et quatre méthodes électriques) pour caractériser la température du canal. Les résultats d'expérimentation mettent en évidence la sous-estimation du pic de température de certaines techniques de mesures électrique par rapport à la technique de spectroscopie Micro-Raman et au détecteur de température à résistance de grille, Figure I. 19. Celles-ci donnent une même estimation du pic de température cohérente à 95% avec la simulation servant de référence (simulation TCAD couplée avec la modélisation par éléments finis).

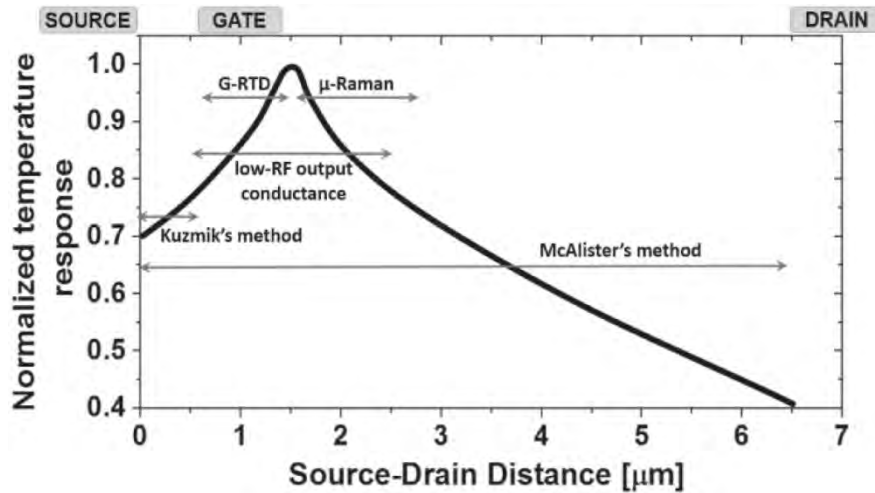


Figure I. 19 : distribution de la température simulée pour une puissance dissipée de 6,5W/mm entre les contacts de source et de drain. La courbe est normalisée par rapport au pic de température. Flèches : régions de détection de la température (moyenne) attendues pour toutes les méthodes expérimentales [66].

Lundh et al. [62] ont réalisé une étude sur la validité des mesures expérimentales fournies par trois techniques optiques. Les résultats de mesure sont comparés avec des résultats obtenus à partir de simulation électrique 2D TCAD (Sentaurus) couplés avec un modèle thermique 3D (COMSOL). Ces techniques optiques ont chacune leur limitation en terme de résolution spatiale, de profondeur de sondage et de sélectivité des matériaux. A partir d'un processus de calibrage et de l'utilisation de la spectroscopie Micro-Raman comme référence pour extraire le facteur de correction de la température, la précision des techniques de mesure TTI et IR est drastiquement améliorée avec une augmentation de 70% et 82% respectivement. La Figure I. 20 donne la superposition des résultats de mesure avec la simulation, et montre une bonne concordance sur la température du canal avec une extraction du pic de température relativement correcte entre la spectroscopie Micro-Raman, la TTI et la simulation.

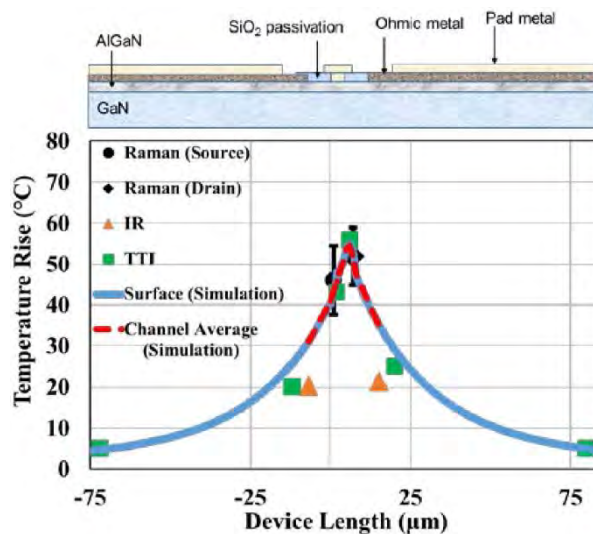


Figure I. 20 : résultats corrigés des températures mesurées et comparaison avec les résultats de simulation pour une puissance dissipée de 0,25W [62].

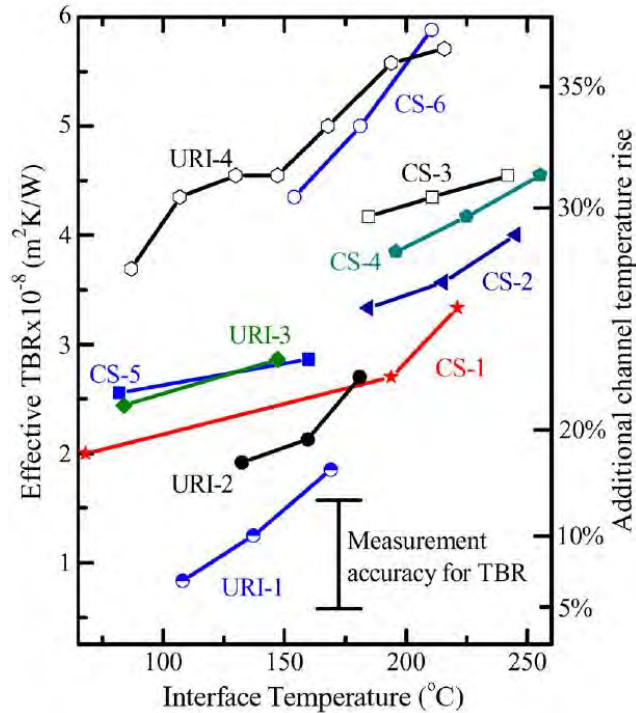


Figure I. 21 : TBR_{eff} de l'interface GaN/SiC de dispositifs HEMT GaN en fonction de la température du canal ; CS : secteur industriel et URI : université et institut de recherche [67].

Afin de rendre compte de l'effet de la qualité de la couche de nucléation sur l'extraction de la chaleur de la région active des composants HEMTs GaN, de nombreux papiers ont utilisé la simulation pour quantifier la résistance aux limites thermiques (TBR : Thermal Boundary Resistance) à l'interface GaN/substrats ; Diamant (Di), Carbure de Silicium (SiC), Silicium (Si) et Saphir (Al_2O_3). La TBR est un phénomène qui cause une discontinuité de température quand la chaleur est conduite à travers une interface entre deux matériaux différents. L'augmentation de la valeur de la TBR peut provoquer une élévation supplémentaire indésirable de la température du canal. Manoi et al. [67] ont réalisé une étude sur la TBR effective (TBR_{eff} : résistances thermiques des interfaces et de la couche de nucléation) de plusieurs dispositifs fournis par différent centre technologique (privés et académiques). La température des dispositifs est extraite à partir de la spectroscopie Micro-Raman. Les échantillons sont de type GaN sur SiC et fabriqués par technique de croissance chimique en phase vapeur ou organométallique (MOCVD : Metalorganic Chemical Vapor Deposition). Les auteurs ont montré qu'une variation de la TBR_{eff} d'un facteur quatre induit une augmentation de la température du canal de 10 à 40% qui est dépendante de la couche de nucléation, Figure I. 21. Les défauts à l'intérieur de la couche de nucléation, ou proche des interfaces, tels que les dislocations, les "joins de grains", les impuretés et les lacunes, entravent le transport de la chaleur en diminuant la conductivité thermique à l'interface GaN/SiC. Sarua et al. [68] ont développé un modèle pour la TBR_{eff} en fonction de la température (GaN/Si, GaN/SiC et GaN/ Al_2O_3) à partir de mesures réalisées avec la spectroscopie Micro-Raman. De la même manière, Schwitter et al. [69] ont modélisé la TBR_{eff} de leur composant (GaN/Si) suivant des mesures de température du canal réalisées à partir d'une technique de caractérisation électrique dite de thermométrie à résistance de grille métallique. Tallarico et al. [70], [71] ont utilisé les résultats de Sarua et al. pour modéliser la TBR_{eff} de leur échantillon GaN/SiC et procéder à la

technique de calibrage de Schwitter et al. pour modéliser la TBR_{eff} de leur échantillon GaN/Si. Le modèle de TBR_{eff} est implanté dans une couche quelconque à l'interface GaN/substrat (quand la structure épitaxiale n'est pas connue) et la valeur de ce modèle fait appel à la conductivité thermique $k(T) = k_0 \cdot (T/T_0)^\alpha$ où k_0 est la conductivité thermique à $T_0 = 300K$ et α un coefficient de la loi de puissance. Enfin, des TBR_{eff} à valeur constante sont utilisées dans plusieurs papiers [72]–[74] et varient de $1 \cdot 10^{-4}$ à $6 \cdot 10^{-4} \text{ cm}^2 \cdot K \cdot W^{-1}$.

I.3.2. Stress dynamique – contexte composant/circuit

La nécessité de développer une méthodologie de vieillissement des dispositifs HEMTs GaN à haute fréquence est au cœur de la recherche actuelle. De nombreux laboratoires des secteurs académique et industriel, tels que l'Institut de Technologie du Massachusetts (MIT), l'Institut Fraunhofer pour la physique appliquée à l'état solide (IAF), l'Institut de Micro-Electronique et Composants (IMEC), United Monolithic Semiconductors (UMS), Boeing, les Universités de Padova, Bristol, Toulouse, Rouen ou Bordeaux ..., proposent des méthodologies d'investigation de robustesse des filières HEMT GaN. A l'heure actuelle, l'existence d'un guide de fiabilité universel pour cette technologie, tel que pour les tests de fiabilité normalisés par le conseil d'ingénierie de dispositif électronique commun (JEDEC : Joint Electron Device Engineering Council) pour les technologies à base d'arséniure de gallium, n'est pas encore développé.

Dans les parties précédentes, différentes techniques de vieillissement sous stress DC, accélérées ou non par la température, sont utilisées et apparaissent être très utiles pour étudier individuellement les mécanismes de dégradation électro-thermo-mécanique inhérent aux dispositifs HEMTs GaN. Les outils de mise en œuvre pour réaliser les vieillissements requièrent seulement des alimentations DC et des plateaux chauffants pour les tests en température. Lors de l'étude des composants sous des conditions à haute fréquence (HF), l'interprétation et la relation de causalité sur la baisse des performances, entre un phénomène de détérioration et le signal micro-onde appliqué, sont relativement difficiles à réaliser. En effet, l'amplitude du signal micro-onde impose une variation très rapide des tensions de grille et de drain de part et d'autre du point de repos statique sur la droite de charge dynamique. De ce fait, l'excursion du signal HF vient exciter, durant un laps de temps très court, plusieurs zones de dégradation individuelles identifiées à partir des stress DC. De plus, l'excursion du signal HF, et donc des zones d'excitations des mécanismes de défaillance, dépend de la classe de fonctionnement du composant et du niveau de puissance du signal HF d'entrée. Le changement au niveau des performances hyperfréquences (c.-à-d. puissance de sortie, gain petit/fort signal, paramètres [S], voire encore facteur de bruit ou bruit de phase) peut alors provenir de plusieurs raisons, et l'origine de la signature de détérioration micro-onde seule est alors difficile à déterminer avec précision. L'objectif pour les chercheurs est de trouver le(s) lien(s) de dégradation(s) intervenant dans les tests de fiabilité à haute fréquence, en comparant la signature de détérioration HF avec les signatures extraites des stress DC réalisés au préalable, afin de prédire le(s) mécanisme(s) intervenant dans les pertes de performance du dispositif. Pour cela, l'acquisition simultanée des paramètres DC (I_{DS} , I_{GS} , V_{DS} , V_{GS} , V_{TH} , G_m), des paramètres HF (puissance d'entrée/sortie, gain, paramètres [S], facteur de bruit, bruit de phase) et de la

température représente un avantage du point de vue de l'élargissement des jeux de données disponibles.

I.3.2.a. Contexte composant

Bisi et al. [75], [76] ont étudié plusieurs configurations de dopage dans la couche tampon GaN : pas de dopage, C (10^{17}cm^{-3}), Fe (10^{17}cm^{-3}) et mélange C et Fe (10^{18}cm^{-3}). L'hétérostructure sous test comporte une couche barrière $\text{Al}_{0,25}\text{Ga}_{0,75}\text{N}$ de 25nm et une grille Ni/Au de $0,5\mu\text{m}$ de longueur. Les transistors sont adaptés en sortie avec une charge déterminée à partir de la technique "load-pull" et celle-ci est choisie de manière à réaliser un compromis entre la maximisation de la puissance de sortie conjointement à celle du rendement en puissance ajoutée. Les dispositifs sont soumis à un stress de 24h en mode onde continue (CW : Continuous Wave) à 6dB de compression et à une fréquence de 2,5GHz. Le point de repos est fixé à $V_{\text{DS}}=30\text{V}$ et $I_{\text{DS}}=30\% I_{\text{DSS}}$. La température de plateau est réglée à 40°C . Après application du stress HF, aucune dégradation des caractéristiques DC n'a été trouvée ; d'un autre côté, les mesures pulsées données en Figure I. 22 (a) démontrent une chute de courant importante $\Delta I_{\text{DS}} \approx 25\%$ (dispositifs sans dopage) au niveau de la tension de coude de la caractéristique $I_{\text{DS}}-V_{\text{DS}}$ corrélées à une dégradation de la puissance de sortie $\Delta P_{\text{OUT}} \approx -1\text{dB}$ (coefficient de corrélation de Pearson : 0,77). Les mesures après stress du courant de fuite de grille ne montrent aucune aggravation. Cela suggère que la dégradation de la grille (c.-à-d. causé par l'effet inverse piézoélectrique ou l'oxydation électrochimique du GaN) n'est pas le mécanisme dominant de dégradation. En revanche, en regardant l'ensemble de la dégradation de la puissance de sortie ($-1.1\text{dB} \leq \Delta P_{\text{OUT}} \leq -0.05\text{dB}$), les auteurs ont noté que les dispositifs pour lesquels la couche tampon GaN n'est pas dopée sont sujets à se dégrader plus rapidement en termes de courants de fuite I_{DS} et P_{OUT} , comparativement aux dispositifs dopés C et Fe. Ces données fournissent une preuve de la corrélation entre les mécanismes de dégradation des électrons chauds et de la conductivité non intentionnelle parasite des couches tampons de GaN, au vu de la bonne corrélation entre le courant de fuite I_{DS} et la dégradation de P_{OUT} . Lorsque les dispositifs sont entraînés en direction du pincement, ils traversent des régions de fonctionnement caractérisées par des densités de courant significatives, et une tension V_{DS} ainsi qu'une amplitude de champ électrique relativement élevées. Si la conductivité parasite de la couche tampon est présente, la

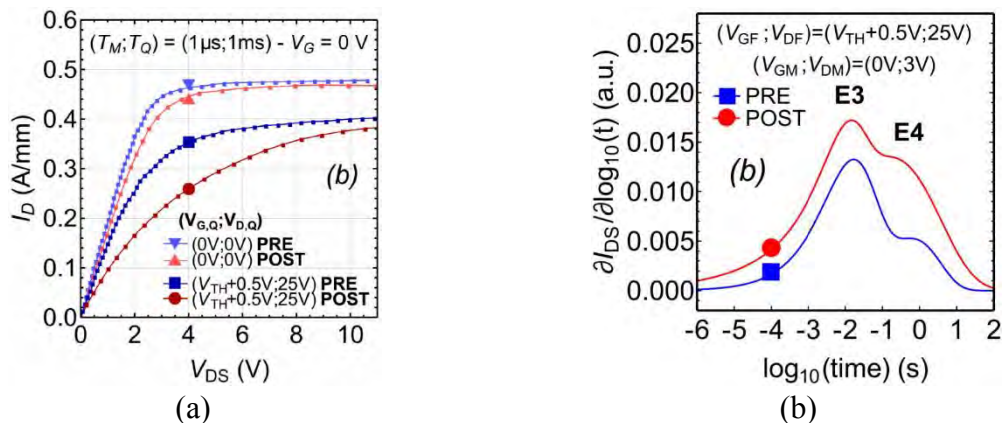


Figure I. 22 : (a) caractéristiques pulsés $I_{\text{DS}}-V_{\text{DS}}$ et (b) DCTS effectué avant et après stress HF sur l'échantillon non intentionnellement dopé [74].

fuite de courant source-drain est maintenue au-delà du pincement, générant éventuellement une forte densité de porteurs hautement énergétiques (électrons chauds) pouvant induire des défauts dans les couches AlGaIn et/ou GaN, par exemple, par l'endommagement direct des liens faibles de la maille ou par la déshydrogénation de lacunes de Ga ou de complexes d'anti-sites N. A partir de mesures de spectroscopie transitoire de courant de drain (DCTS : Drain Current Transient Spectroscopy) données en Figure I. 22 (b), la chute de courant des échantillons, dont la couche tampon GaN est non dopée ou dopée C, est causée par une augmentation de la concentration des pièges aux énergies d'activation 0,79eV (E3) et 0,84eV (E4).

Arehart et al. [77] ont soumis trois composants HEMTs à un stress HF et tout en en conservant un en tant que composant témoin. Les quatre dispositifs sont issus du même lot. La structure épitaxiale des dispositifs est de type AlGaIn/GaN sur substrat SiC, avec une épaisseur de barrière ~20nm et une fraction molaire ~25%. Une plaque de champ de source est intégrée. Le dispositif est optimisé pour travailler jusqu'à 12GHz avec une tension de drain-source maximale de 40V. Le point de repos des quatre HEMTs est choisi de telle manière à fonctionner en classe AB ($V_{DS}=35V$ et $I_{DS}=205mA/mm$). La température de jonction est ajustée et estimée pour être à 265°C et 285°C pour deux HEMTs et un HEMT respectivement. Le vieillissement des dispositifs est fait à une fréquence de 10GHz avec une puissance d'entrée de 23dBm. Le stress HF se termine une fois le critère de défaillance atteint (chute de 1dB de P_{OUT}). La Figure I. 23 (a) donne les résultats de stress HF des trois composants nommés HEMT2, HEMT3 et HEMT4. Les dispositifs HEMT2 et HEMT3 ont eu une baisse de 1dB sur leur puissance de sortie au bout de 1200h et 1550h, respectivement. Tandis que le HEMT4 a conservé ses performances durant 4000h avec une fluctuation de $\sim\pm 0,25$ dB. A partir de mesures CI_D -CDLTS et de tracés d'Arrhenius sur les quatre dispositifs, les résultats donnés en Figure I. 23 (b) mettent en évidence que deux pièges, avec une énergie d'activation de 0,57eV et 0,75eV par rapport à la bande de conduction, sont dominants dans la structure épitaxiale. De plus, le niveau d'énergie $E_C-0,57eV$ est plus prononcé dans les deux HEMTs ayant subi une diminution de 1dB de P_{OUT} .

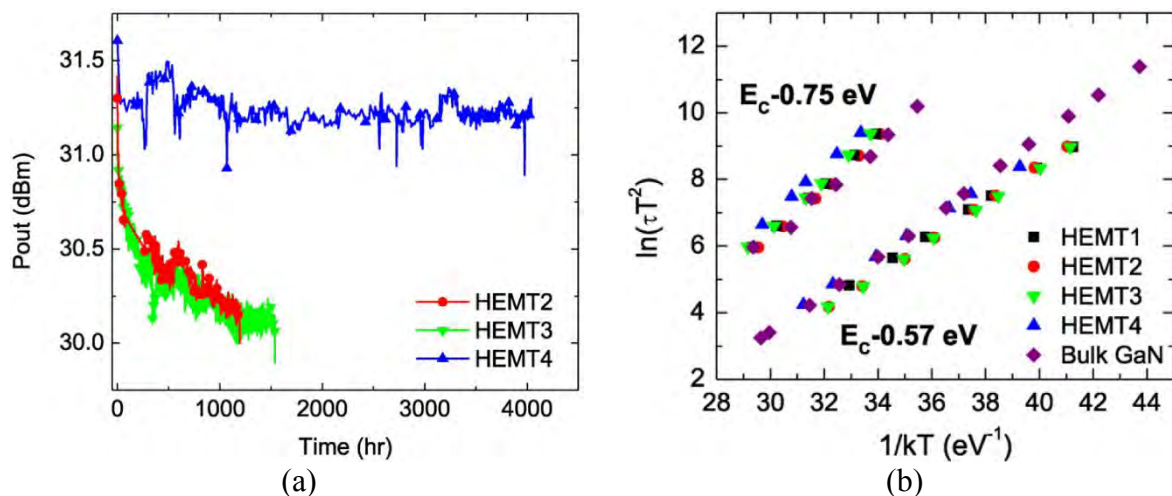


Figure I. 23 : (a) évolution de la puissance de sortie en fonction du temps durant le stress HF et (b) signatures des pièges déterminées à partir du tracé d'Arrhenius [77].

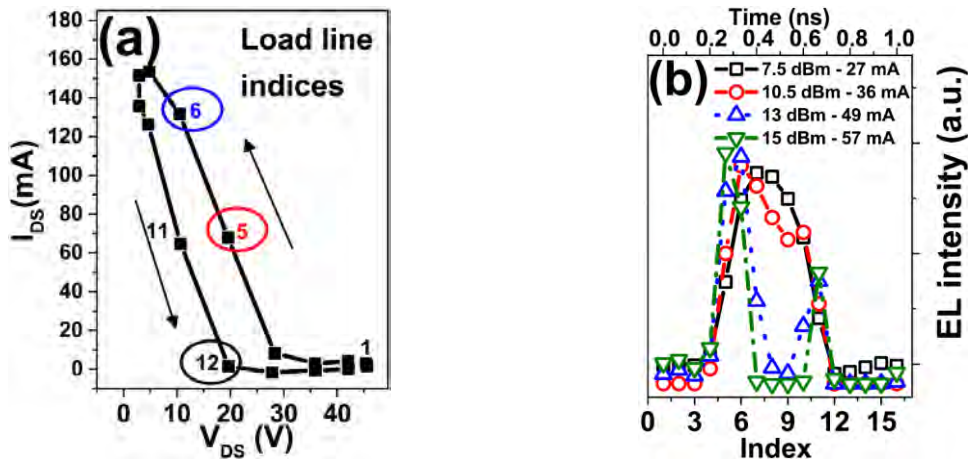


Figure I. 24 : (a) droite de charge HF de la classe B à $P_{IN}=15\text{dBm}$. Les points indicateurs (index) sont utilisés pour la corrélation avec (b) qui donne l'analyse détaillée de l'intensité EL en fonction du temps pour un cycle de passage du signal HF sur la droite de charge HF [79].

Comparativement au composant ayant conservé ses performances à la fin du vieillissement, il apparaît clairement qu'une relation relie la chute de P_{OUT} avec l'augmentation de la concentration du niveau de piège $E_C-0,57\text{eV}$. Cette observation a aussi été identifiée dans [78] par les mêmes auteurs. Les auteurs suggèrent que ce piège est localisé dans la couche tampon GaN, dont l'origine est donnée dans I.3.1.d. par Mukherjee et al. [48]. Une donnée importante concerne la corrélation de ce piège avec l'augmentation de la fuite de grille. Le HEMT2 et le HEMT3, présentant la chute de P_{OUT} , ne montrent pas le même niveau de dégradation I_{GS} ; le HEMT2 conserve une valeur I_{GS} à peu près constante tout au long du stress. Cela indique que, bien que la fuite I_{GS} augmente fréquemment lorsque les dispositifs se dégradent, cette donnée n'est pas nécessairement un indicateur de la formation/activation du piège $E_C-0,57\text{eV}$, surtout lorsque la fuite de grille est relativement élevée au début. Le piège à $E_C-0,75\text{eV}$ contribue aussi à la chute de P_{OUT} mais à un effet moins important car le signal CI_b -CDLTS du piège $E_C-0,57\text{eV}$ est plus de deux fois supérieure à celui du niveau $E_C-0,75\text{eV}$.

Brazzini et al. [79]–[81] ont identifié le rôle des électrons chauds lorsque les transistors sont soumis à un signal à haute fréquence (1GHz). Plusieurs classes de fonctionnement sont étudiées : classes linéaires A et B, et classes en commutation J et F. Les auteurs ont utilisé l'analyse spectroscopique et macroscopique de l'électroluminescence pour quantifier la densité et la température des porteurs chauds. Les mesures EL ont été réalisées en face arrière du dispositif à travers la couche GaN et le substrat SiC, qui sont transparents, permettant un accès total à la région source-drain incluant les zones sous les contacts métalliques. Dans les trois publications, la structure étudiée est une hétérostructure AlGaIn/GaN composée d'une couche tampon GaN dopée Fe sur un substrat SiC, avec une grille de $0,25\mu\text{m}$ de long et une plaque de champ connectée à la source. Les composants sont adaptés en sortie avec un circuit d'adaptation passif, dont la charge est déterminée à partir de la technique "load-pull". Le point de repos des différentes classes sont les suivants : classe A - $I_{DS}=200\text{mA}$ et $V_{DS}=28\text{V}$; classe B - $V_{GS}=-3,7\text{V}$ et $V_{DS}=24$ et 28V ; classe F - $V_{GS}=-3,7\text{V}$ et $V_{DS}=28\text{V}$; classe J - $V_{GS}=-3,7\text{V}$ et $V_{DS}=24\text{V}$. Dans [79], la concentration et la température des électrons chauds pendant le fonctionnement haute fréquence de la classe B ont été comparées aux conditions DC en utilisant les mesures

d'intensité et de spectre EL. Les résultats ont montré que la densité des électrons chauds en mode HF le long de la droite de charge de la classe B est inférieure, en moyenne, à celle d'un fonctionnement statique, obtenue sur une droite de charge avec la même résistance de charge. C'est la conséquence du temps moyen du signal HF sur les différentes parties de la caractéristique $I_{DS}-V_{DS}$, où la contribution la plus importante des porteurs chauds (c.-à-d. où l'intensité EL est maximale) provient de la région "semi-ON", Figure I. 24. Les résultats suggèrent que la dégradation sous signal HF comparativement au régime statique devrait être réduite, mais seulement si la dégradation induite par le champ électrique à fort V_{DS} est insignifiante.

Dans [80], Brazzini et al. ont analysé le comportement des électrons chauds dans deux modes de fonctionnement HF (classe B et classe J) et les résultats ont été comparés aux conditions DC sur une droite de charge similaire. En moyenne, les deux classes montrent une concentration réduite des électrons chauds et de l'énergie (température) des électrons comparativement aux conditions DC, ce qui est cohérent avec [79]. Toutefois, la Figure I. 25 montre que les deux modes présentent des valeurs crêtes élevées en termes d'intensité EL par rapport au niveau de puissance HF injecté (région "semi-ON"), surtout pour la classe J. Cela suggère que sous des conditions de signal d'entrée HF similaire, la dégradation induite par les électrons chauds devrait être plus importante sous un fonctionnement en classe J qu'en classe B, et cette différence sera d'autant plus grande à mesure que la puissance d'entrée du signal est élevée. D'un point de vue fiabilité, la densité des porteurs n'est pas seulement le paramètre important à prendre en compte. L'énergie des électrons est tout aussi influente car il existe un seuil d'énergie pour lequel des centres de piégeage vont être créés par les porteurs chauds, lesquels vont potentiellement dégrader les performances du dispositif. Les relevés spectraux montrent que la température moyenne des électrons des classes B et J est inférieure à celle des conditions DC pour un même courant. Cependant, comme montré en Figure I. 26 (b) des valeurs

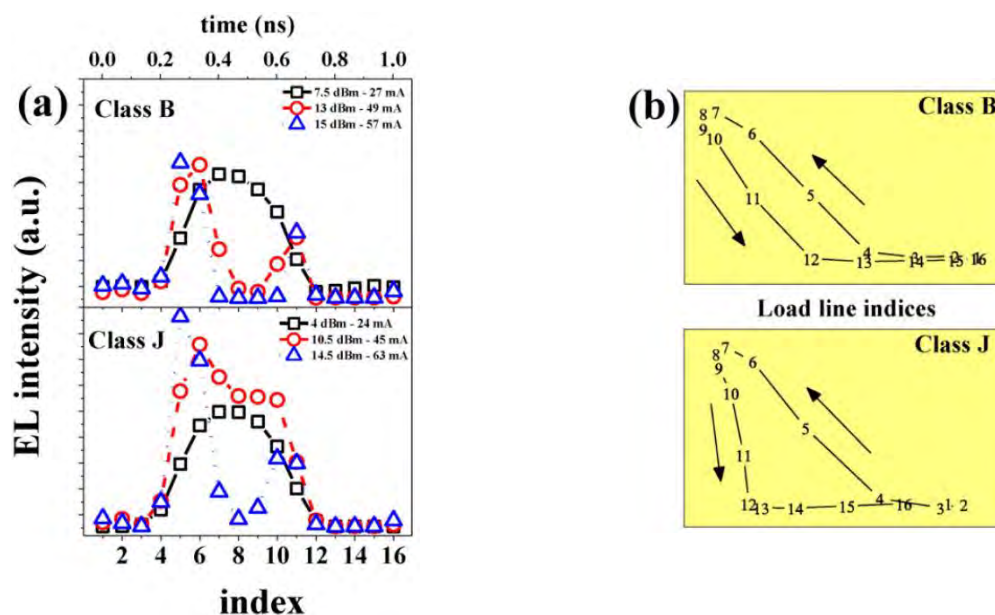


Figure I. 25 : (a) intensité EL le long de la droite de charge HF pour la classe B et J. (b) indication des indices de la droite de charge HF pour la classe B et J [80].

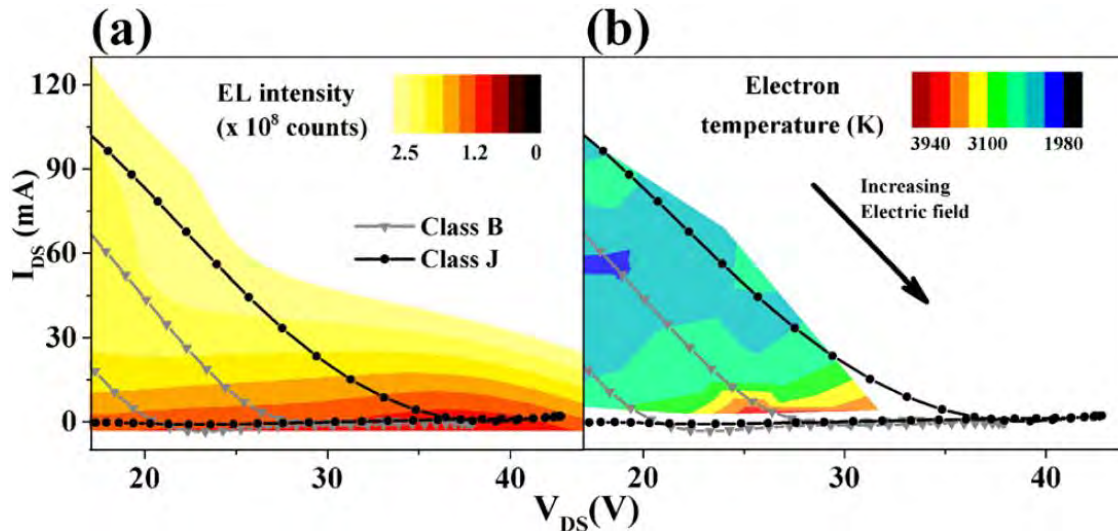


Figure I. 26 : vue agrandie des cartes de contour à forte tension. (a) carte de contour de l'intensité EL avec les droites de charge HF à $P_{IN}=10\text{dBm}$ de la classe B et J superposées. (b) Droites de charge HF identiques à (a) et insérées sur la carte de contour de la température des électrons [80].

élevées de la température maximale des électrons, pour chaque cycle HF près de la tension de pincement à fort V_{DS} , se manifestent dans les deux classes et sont plus importantes que sous les conditions DC. Bien que la Figure I. 26 (a) montre que le nombre de ces porteurs chauds (c.-à-d. intensité du signal EL) sous ces conditions est très faible (avec un courant proche de zéro), ces porteurs sont toutefois plus susceptibles de causer des dommages ; création ou reconfiguration de centres de piégeage. Concernant l'excursion de la droite de charge, pour un point de repos et une puissance d'entrée identiques, la classe J pourrait être plus affectée par la dégradation induite par le champ électrique comparativement à la classe B, à cause de l'accession à une tension maximale V_{DS} plus importante.

Dans [81], Brazzini et al. ont comparé le comportement des porteurs chauds sous trois classes différentes : classe A, B et F. En classe A, le dispositif travaille avec des concentrations d'électrons chauds considérablement plus élevées que les deux autres modes, Figure I. 27 (a). Ainsi, la classe A sera plus affectée par les modes de dégradation liés au flux des électrons chauds. Pour des puissances HF plus élevées, la classe F a une émission EL plus faible, Figure I. 27 (b), ce qui est cohérent avec sa droite de charge qui évite en grande partie la zone de fonctionnement "semi-ON". Sur la Figure I. 27 (c), les classes B et F montrent que la température des électrons mesurée est légèrement supérieure à celle de la classe A, reflétant le fait que leurs droites de charge à faible puissance sont situées dans un champ électrique plus élevé, mais dans une zone de la caractéristique I_{DS} - V_{DS} présentant un faible courant. Dans toutes les classes, la température des électrons diminue avec l'augmentation de la puissance de sortie, Figure I. 27 (d), ce qui pourrait être interprété comme une action du signal HF tendant à réduire la susceptibilité aux dommages du dispositif. Cependant, cette chute de température est due à la moyenne pondérée lors de la mesure, de sorte qu'une puissance croissante comprend un plus grand pourcentage relatif d'électrons à basse température. De plus, l'émission des électrons chauds correspondant à la région à fort V_{DS} et faible I_{DS} sera recouverte par l'émission de la

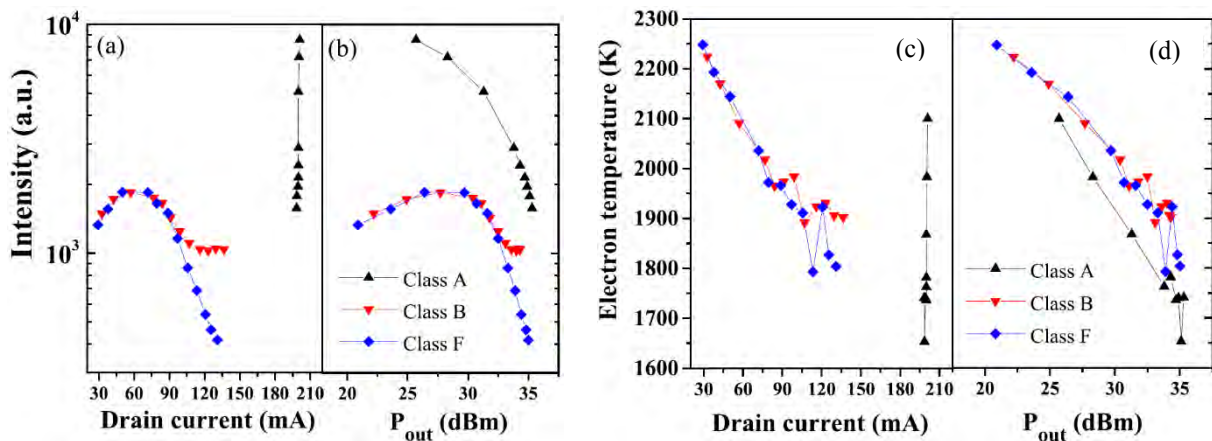


Figure I. 27 : intensité EL et température des électrons pour la classe A, la classe B et la classe J en mode HF ($V_{DS}=28V$) en fonction de I_{DS} moyen (a) et (c) et de la puissance de sortie (b) et (d) [81].

zone "semi-ON". En examinant les droites de charge mesurées en Figure I. 28, les auteurs déduisent que les classes B et F peuvent être plus vulnérables aux dommages causés par cette faible densité et température élevée des électrons chauds (région (3)), mais que les mesures EL en elles-mêmes ne peuvent apporter aucune justification à cette hypothèse, du fait que les droites de charge passent une majeure partie du temps dans la région à fort champ électrique où il n'y a presque plus d'émission EL (faible/zéro courant).

Dans les trois papiers, Brazzini et al. mettent en garde sur l'utilisation de l'analyse spectroscopique et macroscopique de l'électroluminescence, (i) qui peut être un bon indicateur de fiabilité si les mécanismes induits par le champ électrique peuvent être exclus ; (ii) qu'il ne peut pas être utilisé directement comme indicateur de la vulnérabilité des dispositifs à la

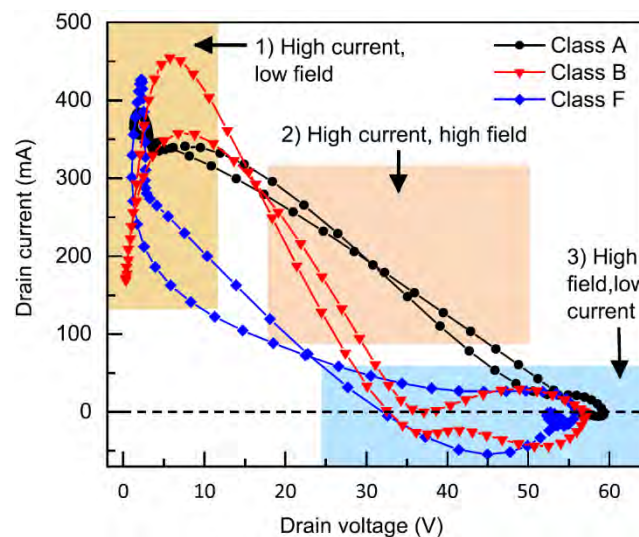


Figure I. 28 : représentation des régions majeures de dégradation sur la caractéristique $I_{DS}-V_{DS}$ durant un fonctionnement HF superposé avec les droites de charge des trois classes à $P_{OUT}=35dBm$. La plus haute densité d'électrons chauds est générée dans la région (2), alors que les électrons les plus chauds sont générés dans la région (3). La dégradation de champ élevé peut se produire dans la région (3) également [81].

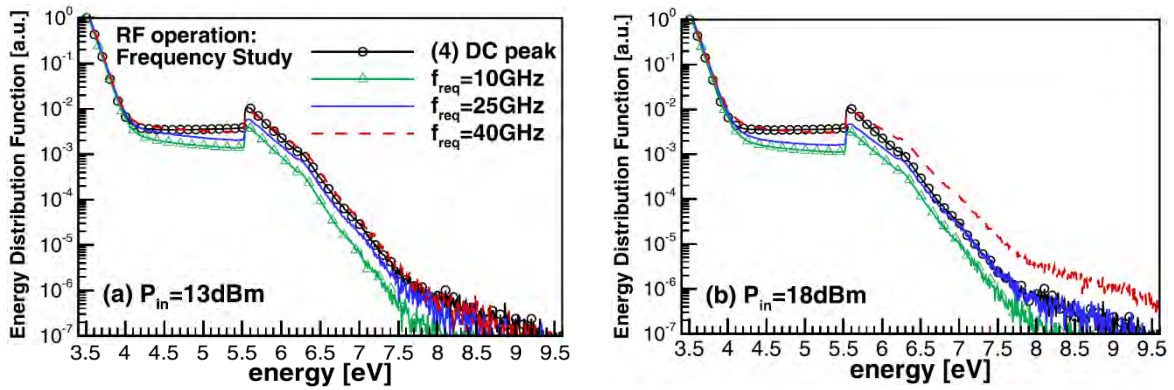


Figure I. 29 : étude fréquentielle de la fonction de distribution de l'énergie en fonction de l'énergie des porteurs en classe AB à (a) $P_{IN}=13\text{dBm}$ et (b) $P_{IN}=18\text{dBm}$ (zone saturée) [82].

dégradation des porteurs chauds ; et (iii) que cette technique doit être traitée avec prudence dans des conditions de fonctionnement à haute fréquence.

Latorre-Rey et al. [82] ont analysé les mécanismes physiques de dégradation reliés aux porteurs chauds tels que la génération de défauts dans les amplificateurs GaN micro-ondes. Les auteurs ont étudié la fonction de distribution d'énergie des électrons dans des conditions de signal haute fréquence, sous forte amplitude, par l'intermédiaire de simulations Monte Carlo couplées de manière auto-cohérente à un solveur de circuit d'équilibrage harmonique (Harmonic Balance) basé sur une technique de droite de charge active. Le dispositif étudié consiste en une hétérostructure GaN/ $\text{Al}_{0,29}\text{Ga}_{0,71}\text{N}/\text{AlN}/\text{GaN}$ sur substrat SiC, avec des épaisseurs de 3nm, 15,4nm et 1nm pour GaN/ AlGaIn/AlN respectivement. Le contact de grille a une longueur de 140nm, les longueurs des zones source-grille et grille-drain sont de $0,93\mu\text{m}$ et de $1,93\mu\text{m}$ respectivement. Les résultats de simulation montrent que pour un fonctionnement du composant en classe AB à une fréquence de 10GHz, la génération maximale des électrons chauds est jusqu'à 43% inférieure à celle du courant continu, quelle que soit la puissance d'entrée. Cependant, lors d'un fonctionnement du composant à des fréquences plus élevées, jusqu'à 40GHz, la Figure I. 29 (a) montre que l'énergie des électrons chauds HF atteint celle de la polarisation DC et la dépasse même jusqu'à 75% lorsque le transistor fonctionne dans la zone

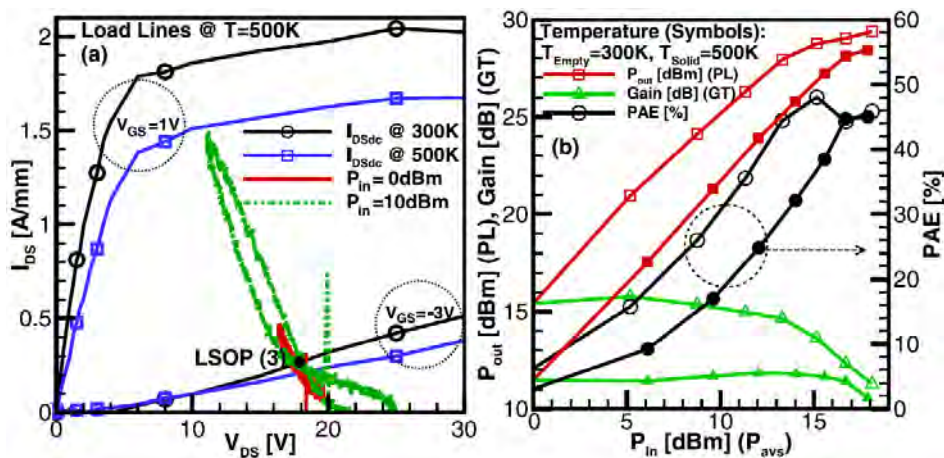


Figure I. 30 : effet de la température en classe AB à 10GHz et $Z_{Load}=100\Omega$ (a) sur la droite de charge de la caractéristique $I_{DS}-V_{DS}$ et (b) sur les performances dynamiques [82].

de compression, Figure I. 29 (b). L'augmentation de la température de fonctionnement (500K) à une fréquence de 10GHz montre également que la dégradation des caractéristiques DC et HF est fortement corrélée et principalement causée par une augmentation de la diffusion des phonons. A cette température, une dégradation d' I_{DSS} de 23% à $V_{GS}=1V$ est observée, Figure I. 30 (a), et est corrélée à une baisse du gain en puissance et de la puissance de sortie de 27% et 21% respectivement, Figure I. 30 (b). Cette détérioration implique une diminution du rendement en puissance ajoutée jusqu'à 40% dans la zone linéaire et un peu moins de 5% dans la zone non-linéaire. De plus, la dégradation des performances DC induit une excursion réduite de la droite de charge dynamique, qui en retour réduit la puissance de sortie et le rendement du dispositif.

Le Tableau 5 résume les mécanismes de dégradation intervenant sous des conditions à haute fréquence, ainsi les études menées sur l'effet des électrons chauds sur la dégradation des performances statiques et dynamiques, dans un contexte composant.

Références	Types de stress	Techniques d'investigation	Observations	Interprétations
Bisi [75], [76]	HF	<ul style="list-style-type: none"> • Mesures pulsées I-V • Mesures de puissance • DCTS • CI_D-CDLTS • EL • Simulation 	Dégradation rapide du courant de fuite I_{DS} et de P_{OUT} (couche tampon GaN non-dopé).	<ol style="list-style-type: none"> 1. Dégradation causée par la conductivité non intentionnelle parasite de la couche tampon GaN. 2. Fuite de courant I_{DS} maintenue au-delà du pincement : génération des électrons chauds et création de défauts dans l'AlGaIn et/ou le tampon GaN. 3. Déshydrogénation de lacunes de Ga ou de complexes d'anti-sites N. 4. Pièges d'énergie 0,79eV et 0,84eV par rapport à la bande de conduction (tampon GaN non dopé et dopé C).
Arehart [77]			Chute de 1dB sur P_{OUT} sur deux échantillons.	<ol style="list-style-type: none"> 1. Deux niveaux de pièges présents dans les structures avant stress : 0,57eV et 0,75eV. 2. Après stress : augmentation de la concentration des pièges pour $E_a=0,57eV$ ($2x$) à $E_a=0,75eV$. 3. Piège $E_a=0,57eV$ localisé dans le tampon GaN.
Brazzini [79]–[81]			Etude des électrons chauds.	<ol style="list-style-type: none"> 1. Classe B vs conditions DC : densité moyenne des électrons chauds mode HF (contribution majoritaire dans la zone semi-ON) < mode statique. 2. Classe B vs classe J vs conditions DC : densité et énergie moyenne des électrons chauds modes HF < mode statique.

				<p>Dégradation induite par les électrons chauds en classe J > classe B pour une P_{IN} identique.</p> <p>Energie maximale des électrons chauds près du pincement modes HF > mode statique (susceptible de causer plus de dommages).</p> <p>3. Classe A vs classe B vs classe F : Densité moyenne des électrons chauds en classe A > classe B et F. La classe A est plus susceptible d'être affecté par les modes de dégradation liés au flux des électrons chauds. Energie des électrons classes B et F > classe A. Energie des électrons chauds de toutes les classes diminue avec l'augmentation de P_{OUT} (réduction de la susceptibilité aux dommages)</p>
Latorre-Rey [82]			<p> $\searrow I_{DSS}$ $\searrow G_p$ $\searrow P_{OUT}$ \searrow droite de charge dynamique </p>	<p>Fréquence 10GHz :</p> <p>1. Génération maximale des électrons chauds < mode statique (indépendant de P_{IN}).</p> <p>2. A T° élevée, dégradation DC et HF fortement corrélée et causée par une augmentation de la diffusion des phonons.</p> <p>Fréquence 40GHz :</p> <p>3. Génération maximale des électrons chauds = mode statique et > au mode statique lorsque le dispositif fonctionne en zone non-linéaire.</p>

Tableau 5 : étude des mécanismes de dégradation sous des conditions à haute fréquence dans contexte composant.

I.3.2.b. Contexte circuit

Lors de l'étude du stress HF sur des composants, un calibrage expérimental précis de la puissance du signal micro-onde à l'entrée du dispositif est difficile à réaliser. La cause provient de l'impédance complexe d'entrée du transistor qui diffère de l'impédance de référence 50Ω lors de la mesure. De ce fait, une incertitude existe sur le niveau de puissance réelle sur le plan de référence d'entrée du HEMT à cause d'un fragment du signal reçu qui est réfléchi. De plus, l'implémentation de la technique "load-pull", pour optimiser le transfert d'énergie en sortie du transistor vers la charge, dans un banc de stress à haute fréquence, complexifie le montage. Par conséquent, les études de fiabilité à haute fréquence du composant sont de plus en plus réalisées dans un contexte circuit, et permettent d'être plus représentative de l'utilisation finale du produit dans le domaine industriel. Pour une investigation plus précise de l'influence du vieillissement aux ondes millimétriques, une grande majorité des tests sont réalisés sur des circuits mono-étage à un seul composant actif adapté en entrée-sortie. L'avantage réside dans la non

répercussion d'une défaillance d'un transistor (baisse des performances) sur un autre. Cela évite une mauvaise interprétation du (des) mécanisme(s) de dégradation intervenant dans la structure. Dans la suite de ce chapitre, la définition d'un circuit mono-étage fera référence à l'utilisation d'un transistor sauf indication contraire.

Deux types d'études comportementales au cours du temps sont réalisés sur des circuits à base de HEMT GaN. La première concerne la fiabilité des amplificateurs de puissance soumis à différentes conditions de stress selon la classe de fonctionnement des circuits (point de compression et température). La deuxième porte sur la fiabilité et la robustesse des amplificateurs faible bruit (LNA : Low Noise Amplifier). Dans le domaine de la guerre électronique, le brouillage des communications implique des niveaux de puissance impulsionnels émis très élevés, afin d'aveugler ou de détruire les LNAs placés en tête de chaîne de réception. La nécessité d'une résistance à des niveaux de puissance d'entrée élevée et un temps de recouvrement des performances initiales rapide sont des paramètres clés à étudier. La fiabilité des LNAs est étudiée de la même manière que les amplificateurs de puissance.

Dans la littérature, seulement deux articles à ce jour ont été publiés sur la fiabilité des LNAs. D'Angelo et al. [83] ont conçu un circuit intégré monolithique hyperfréquence (MMIC : Monolithic Microwave Integrated Circuit) fonctionnant dans la bande de fréquence 12,8GHz à 14,8GHz. Celui-ci comporte 3 étages (un transistor par étage) et utilise une technologie AlGaIn/GaN sur substrat SiC de 100 μ m d'épaisseur, avec une longueur de grille de 0,25 μ m et une plaque de champ de source. Le facteur de bruit (NF : Noise Figure) mesuré est inférieur à 1,8dB dans toute la bande de fréquence, pour un point de repos à $V_{DS}=10V$ et $I_{DS}=70mA$. Les auteurs ont stressé le circuit à des puissances d'entrée $P_{IN}=12dBm$, correspondant à un point de compression $P_C=6dB$, et à $P_{IN}=15dBm$ durant 1400h et 500h respectivement. Les résultats de vieillissement sont donnés en Figure I. 31. L'information sur la fréquence de fonctionnement du circuit lors du stress HF n'est pas connue. Pour le stress à $P_{IN}=12dBm$, des fluctuations ($\pm 1mA$) autour d'une valeur moyenne, sur les courants de drain du deuxième et troisième étage, restent relativement stable donnant ainsi une bonne stabilité de la puissance de sortie du LNA avec une variation de seulement $\pm 5mW$ durant les 1400 premières heures. Lors du passage à

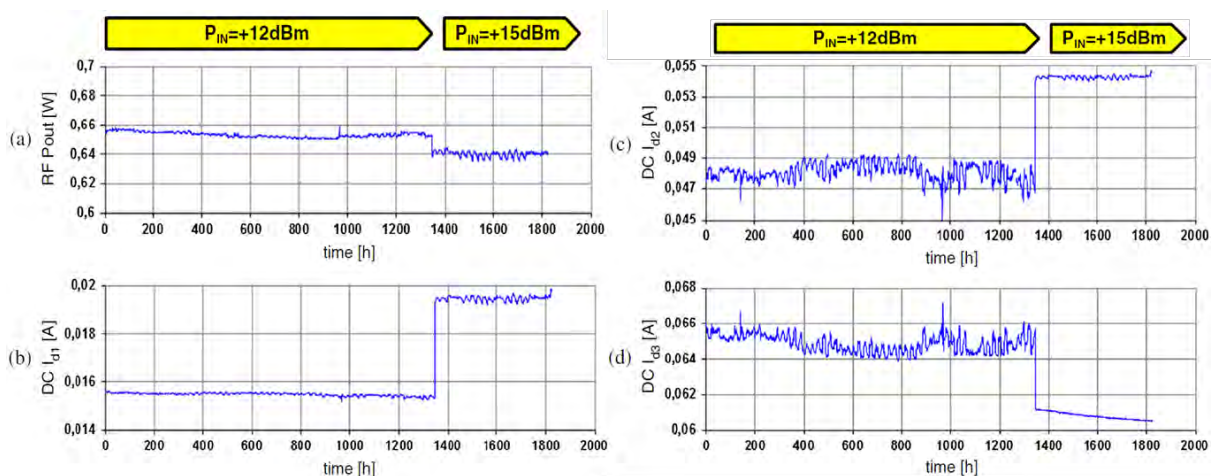


Figure I. 31 : évolution (a) de P_{OUT} , du courant I_{DS} (b) du 1^{er} étage, (c) du 2^{ème} étage et (d) du 3^{ème} étage durant 1400h et 500h à $P_{IN}=12dBm$ et $P_{IN}=15dBm$ respectivement [83].

$P_{IN}=15\text{dBm}$, le courant de drain du troisième étage présente une diminution monotone mais relativement faible (environ 1mA à la fin du stress, soit $1,5\%$ du courant de polarisation). Toutefois, celle-ci n'implique aucune diminution notable de la puissance de sortie et seulement une faible fluctuation de P_{OUT} , autour de 640mW , est induite par les variations des courants de drain du premier et deuxième étage. Nous supposons que l'augmentation des polarisations du premier et du deuxième étage lors de l'application de la puissance de 15dBm vient augmenter la puissance de sortie de ces étages, et de fait compenser la diminution de puissance du troisième étage lors de la réduction de polarisation induite par signal HF (auto-polarisations compensées des étages). L'effet du stress sur le comportement global des paramètres HF petit signaux reste mineur dans ce cas, et les paramètres HF large signaux conservent globalement leurs propriétés. Cela montre que les LNAs à base de HEMTs GaN peuvent fonctionner à des puissances d'entrée élevées, sans subir de dégradation, et permettent d'être utilisés pour des applications spatiales où la zone de sécurité (SOA : Safe Operating Area) à 15dBm pour la puissance d'entrée est requise. En revanche, aucune information sur la variation du facteur de bruit en fonction du stress n'est fournie.

Tartarin et al [84] ont développé un LNA mono-étage fonctionnant dans la bande 29GHz à $30,5\text{GHz}$. Le LNA hybride utilise un transistor MOS-HEMT (MOS : Metal-Oxide-Semiconductor) avec une structure épitaxiale InAlN/GaN (fraction molaire de 17%) sur substrat SiC et une longueur de grille de $0,15\mu\text{m}$. Le circuit présente un NF inférieur à 4dB sur toute la bande de fréquence pour un point de repos à $V_{DS}=6\text{V}$ et $I_{DS}=20\text{mA}$. Le stress est réalisé à une fréquence de $29,5\text{GHz}$, à 4dB de compression durant 35h , pour un point de repos identique. Les résultats de la Figure I. 32 (a) montrent une diminution rapide du courant de drain (plus de 10%) au cours des cinq premières heures, qui peut être corrélée à la réduction de $0,6\text{dB}$ du signal compressé du fondamental. De plus, le courant I_{DS} diminue toujours selon une tendance monotone alors que la puissance compressée en sortie à $29,5\text{GHz}$ fluctue de plus de $1,5\text{dB}$ puis reste constante à 2dB sous la valeur de gain initiale jusqu'à la fin du stress. Les auteurs mettent en évidence que l'application d'un signal à fort niveau, pendant de longues périodes de stress, peut activer des générateurs secondaires (auto-polarisation) causé par l'activation de charges

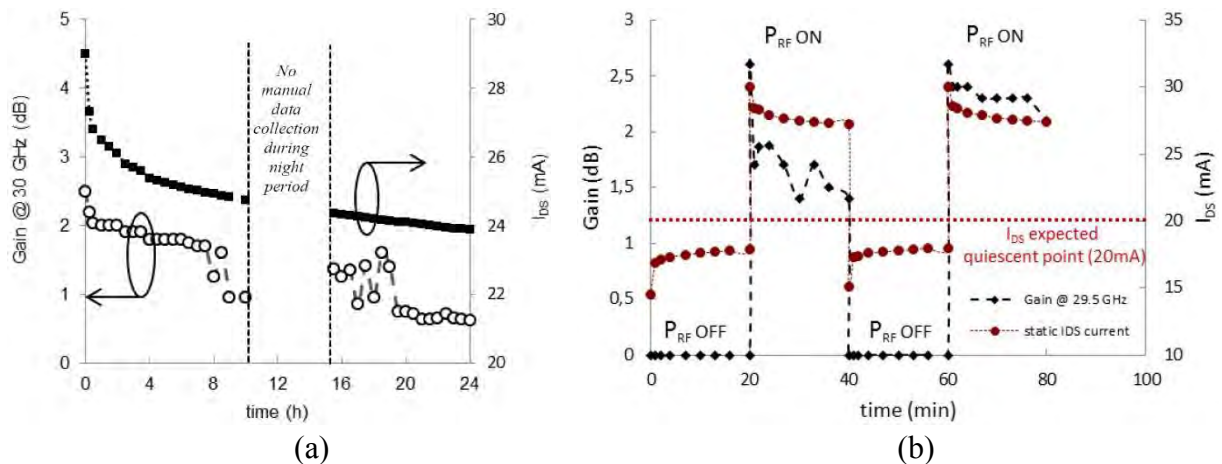


Figure I. 32 : (a) variation du gain à $29,5\text{GHz}$ et du courant I_{DS} en fonction du temps pour un LNA mono-étage sous signal HF CW à 4dB de compression de la puissance de sortie. (b) mêmes conditions que (a) avec signal HF allumé/éteint alternativement toutes les 20min [84].

dans la zone sous la grille. Ces charges induisent un changement du courant I_{DS} et font ainsi fluctuer la puissance de sortie. Cet argument est validé lors de l'application et l'arrêt du signal HF toutes les 20min, Figure I. 32 (b). Après stress, aucune dégradation n'est remarquée sur le gain, sur le point de compression ou sur le facteur de bruit, une fois les conditions DC rétablies.

Concernant la robustesse des LNAs, Liero et al. [85] ont mesuré et modélisé analytiquement le temps de recouvrement du gain petit signal en fonction de la durée de pulsation d'un signal d'entrée à fort niveau. Les auteurs ont conçu un LNA MMIC fonctionnant dans la bande de fréquence 8GHz à 10GHz. Celui-ci comporte 2 étages de un transistor chacun et utilise une technologie AlGaIn/GaN sur substrat SiC, avec une longueur de grille de 0,25 μ m. Le facteur de bruit (NF : Noise Figure) mesuré est inférieur à 2,8dB dans toute la bande de fréquence, pour un point de repos à $V_{DS}=15V$ et $I_{DS}=300mA$ (courant total du LNA). Les tests de robustesse ont montré que le circuit résiste à des puissances d'entrée de l'ordre de 40dBm en signal CW et de 46dBm en signal pulsé (durée pulse : 1 μ s, période : 1ms) avant destruction. Le temps de recouvrement est estimé pour être inférieur à 30ns, pour un pulse HF de 250ns à une puissance de 39dBm, ce qui est largement suffisant pour les applications radar où la marge est de 250ns à 300ns. Une deuxième constante de temps est mise en évidence par l'application d'une durée de pulse plus longue ; cette constante de temps est reliée à l'auto-échauffement des transistors et à une durée de 2,7 μ s quelle que soit la durée du pulse. Cela signifie que les problèmes thermiques peuvent être négligés tant que l'impulsion du signal est significativement plus courte que la période, ou si la puissance de saturation reste plus faible. A la suite d'un stress par un signal pulsé d'entrée de puissance crête de 40dBm (durée du stress non communiquée), le circuit n'a montré aucun changement significatif des paramètres petits-signaux ainsi que du facteur de bruit.

Axelsson et al. [86] ont mesuré le temps de recouvrement du gain petit signal en fonction de la puissance du signal d'entrée et du procédé technologique de trois fonderies différentes. Les technologies utilisées sont de type AlGaIn/GaN sur substrat SiC, avec une longueur de grille de 0,25 μ m. Deux des trois procédés technologiques ont une couche tampon GaN dopée Fe. Un LNA MMIC a été conçu pour chaque technologie. Chaque LNA comprend deux étages constitués d'un transistor chacun et fonctionne dans la bande 2GHz à 6GHz. La période du signal pulsé d'entrée est de 100ms et le pic de puissance du signal HF varie de 20dBm à 33dBm par pas de 1dB à une fréquence de 3GHz. Les résultats montrent qu'après un pulse de 10 μ s, le gain des LNAs (couche GaN dopée Fe) diminue significativement après l'application d'un niveau de puissance d'entrée autour de 28dBm ou plus, et récupère leur gain initial après environ 20ms. La diminution du gain est concomitante d'une baisse du courant I_{DS} pour les deux circuits. Au contraire, le gain du LNA (couche GaN non intentionnellement dopée) reste quasi-constant pour des niveaux de puissance d'entrée similaires. Mais le courant de drain-source chute immédiatement après le pulse, même si cette baisse reste nettement plus faible comparativement aux deux autres LNAs. Les circuits intégrant les composants GaN dopé Fe présentent un gain largement supérieur (21dB et 28dB) au LNA GaN non intentionnellement dopée (15dB) à 3GHz. Le dopage Fe de la couche tampon semble jouer un rôle important dans le temps de recouvrement et semble être à l'origine des constantes de temps élevées (1 μ s à 100 μ s) lors de l'application de fort niveau de puissance.

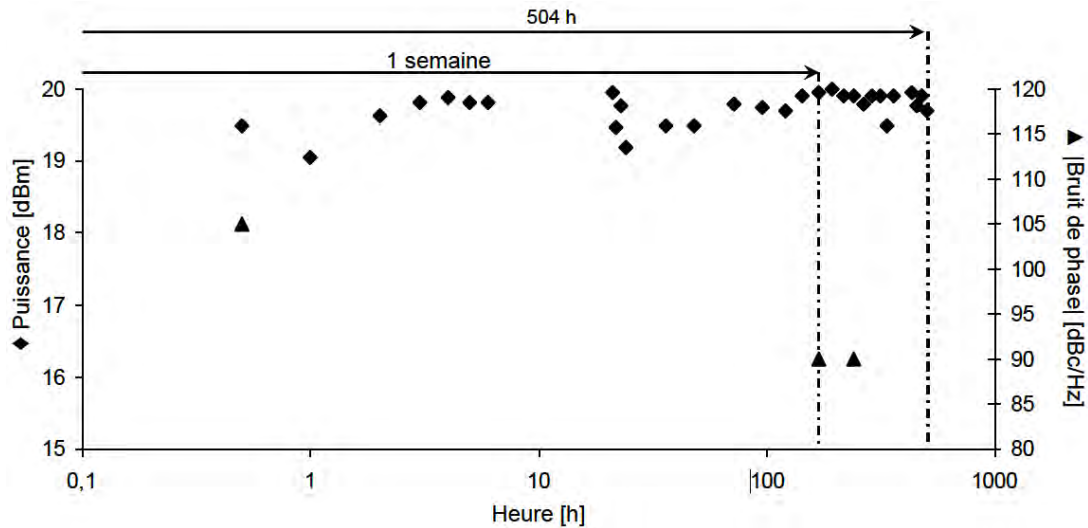


Figure I. 33 : évolution du P_{OUT} et du L_f de l'oscillateur à 10GHz alimenté durant 500h [87].

Dans le contexte des oscillateurs locaux et des oscillateurs commandés en tension, une seule étude de fiabilité, à notre connaissance, a été réalisée [87]. Celle-ci concerne un oscillateur local en réflexion de type hybride à une fréquence d'oscillation de 10GHz conçu au LAAS-CNRS par Soubercaze-Pun [88]. Le composant actif implanté dans le circuit est un HEMT $Al_{0,24}Ga_{0,76}N/GaN$ sur substrat SiC de chez ThalesTRT/TIGER. La puissance de sortie de l'oscillateur est d'environ 19,5dBm pour un point de repos à $V_{GS}=-3V$ et $V_{DS}=10V$. Le bruit de phase (L_f) relevé à 100kHz de la porteuse 10GHz est de -105dBc/Hz. Pour le test de durée de vie, le circuit est été alimenté pendant 504h. Cette étude a démontré une bonne stabilité de la puissance de sortie tout au long du test, avec une variation de l'ordre de $\pm 0,5dB$, Figure I. 33. Toutefois, le bruit de phase se dégrade de 15dB après une semaine de fonctionnement. L'auteur attribue la cause de cette diminution du L_f à la forte dynamique en tension appliquée sur la grille et de la température intrinsèque du composant, relativement à d'autres études de bruit non-linéaire basse-fréquence et en oscillation réalisées sur ces mêmes composants [89]. Cette étude montre que des tests de durée de vie sur des oscillateurs doivent être plus investigués, afin d'analyser et d'identifier plus en détail les mécanismes de défaillance des HEMTs GaN dans ce type de circuit, qui ne partageront pas nécessairement les mêmes défauts que ceux identifiés à ce jour sur des amplificateurs de puissance ou sur des amplificateurs faible bruit.

Dans le contexte des amplificateurs de puissance, le projet "Initiative d'amélioration de la fiabilité et du transfert technologique GaN" (GREAT² : GaN Reliability Enhancement And Technology Transfert Initiative) a permis d'aboutir à des études approfondies de la fiabilité de la filière GaN (GH50-10 et GH25-10) du fondeur UMS en Europe. Les principaux objectifs de ce projet étaient d'optimiser la technologie GaN pour des applications spatiales (jusqu'en bande Ku), d'améliorer la fiabilité et la validation de la technologie GaN HEMT et MMIC, de traiter des problèmes spatiaux spécifiques (les radiations, la sensibilité à l'hydrogène) et de créer des procédés de fonderie GaN HEMT et GaN MMIC compatibles avec le secteur du spatial [90]. De plus, un prototype d'amplificateur de puissance arborescent à deux étages, utilisant la technologie MMIC GaN25 de l'IAF, fonctionnant en bande X a été implanté dans le satellite PROBA-V [91]. Ce mini-satellite a été développé par l'Agence spatiale européenne pour

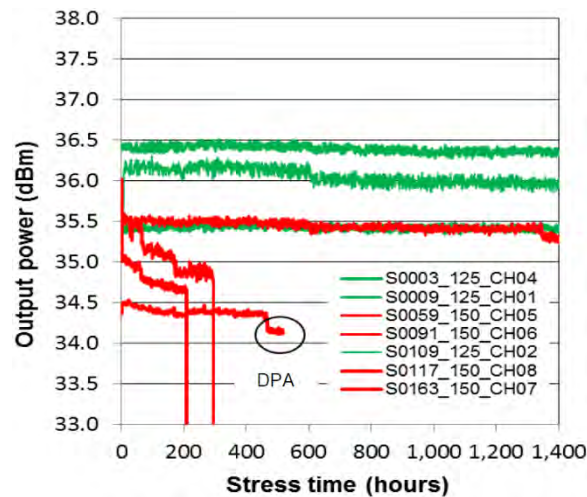


Figure I. 34 : évolution du P_{OUT} des sept PA en bande X durant le test de fiabilité [94].

cartographier la couverture végétale mondiale. L'incorporation de la technologie GaN dans ce satellite permettra un retour d'expérience afin d'accélérer le niveau de préparation technologique (TRL : Technology Readiness Level) des dispositifs à base de GaN, pour l'utilisation future de cette technologie dans des systèmes spatiaux plus coûteux ; satellites de télécommunications.

L'amplificateur de puissance en bande X est présenté par Waltereit et al. dans [92]. Le circuit comporte une structure épitaxiale $Al_{0.22}Ga_{0.78}N/GaN$, avec une couche barrière AlGaIn et une couche de protection de GaN en surface de l'AlGaIn de 22nm et 3nm, respectivement, une couche tampon GaN dopée Fe et non intentionnellement dopée en surface sous la couche barrière [93]. Le tout repose sur un substrat 4H-SiC de $100\mu m$ d'épaisseur. La longueur de grille est de $0,25\mu m$ comportant une plaque de champ et dont cette terminaison est aussi présente sur le contact de source. Pour les tests de durée de vie, le vieillissement de sept amplificateurs de puissance fonctionnent dans la bande 8GHz à 8,5GHz, pour un point de repos $V_{DS}=30V$ et $I_{DS}=120mA$, sont présentés par Barnes et Vitobello [94]. Le niveau de puissance HF pour chaque dispositif est ajusté individuellement pour atteindre le maximum de rendement en puissance ajoutée (PAE : Power Added Efficiency). Ce paramètre est maximal pour des

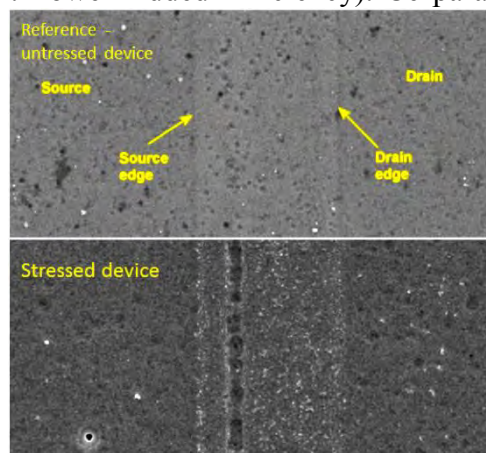


Figure I. 35 : image TEM du pied de grille d'un transistor de l'étage de sortie d'un circuit non vieilli (dessus) et du circuit stressé pendant 500h (dessous) [94].

gains en compression de l'ordre de 6dB à 7dB à une température de plateau de + 125°C et + 150°C, respectivement. La température de jonction est estimée à environ + 293°C pour une température de plateau de + 150°C. Trois (resp. quatre) dispositifs sont testés à une température de plateau de + 125°C (resp. + 150°C). Le critère de défaillance pour la puissance de sortie est fixé à 1dB de perte. Les résultats présentés en Figure I. 34 montrent différentes signatures de dégradation avec deux populations distinctes (comportement stable et dégradation précoce). Les circuits ayant une température de plateau de + 125°C conservent une bonne stabilité de paramètres statiques et dynamiques sur 1400h de stress. Pour les dispositifs qui ont montré une réduction précoce de P_{OUT} , et plus spécifiquement ceux avec une température de plateau de + 150°C, deux circuits ont subi une détérioration qui a conduit à leur mise hors service au bout de 200h et 300h. Un troisième dispositif a montré un signe de dégradation précoce et a été stoppé après 500h de stress pour subir une analyse physique destructive. La puissance de sortie du quatrième circuit n'a montré aucun signe de détérioration majeur en conservant une bonne stabilité. Pour les amplificateurs de puissance présentant une forte dégradation, une augmentation progressive du courant de grille vers des valeurs positives pendant le stress à haute fréquence, une augmentation de 8 à 10% de R_{ON} , une réduction de 10 à 15% de I_{DSS} et un changement positif de 100 à 150mV de V_{TH} s'est produit. Le dispositif stressé pendant 500h a été, après gravure chimique du métal de grille (transistors de l'étage de sortie), analysé par TEM. Comme le montre la Figure I. 35, des fissures sont visibles tout le long du pied de grille côté drain comparativement au pied de grille d'un circuit non vieilli. Plus récemment, Barnes et Vitobello [91] ont présenté les résultats de dérive de la puissance de sortie de lots d'amplificateur de puissance en bande X issus de filières plus avancées. Quinze circuits ont été vieillis sous stress HF avec un point de repos à $V_{DS}=30V$ et $I_{DS}=120mA$, à une fréquence de 8,5GHz et à 6dB de compression. La température des plateaux (+ 150°C et + 175°C) est ajustée pour obtenir une température de jonction comprise entre + 280°C et + 320°C pour chacun des dispositifs sous test. La campagne de test est réalisée sur une durée allant jusqu'à 4000h. Les données de la Figure I. 36 montrent une nette amélioration de la fiabilité des circuits avec seulement deux dispositifs ayant une perte de puissance supérieure à 1dB (~500h et ~2250h), comparativement aux données de [94]. Les résultats montrent que durant les deux années qui

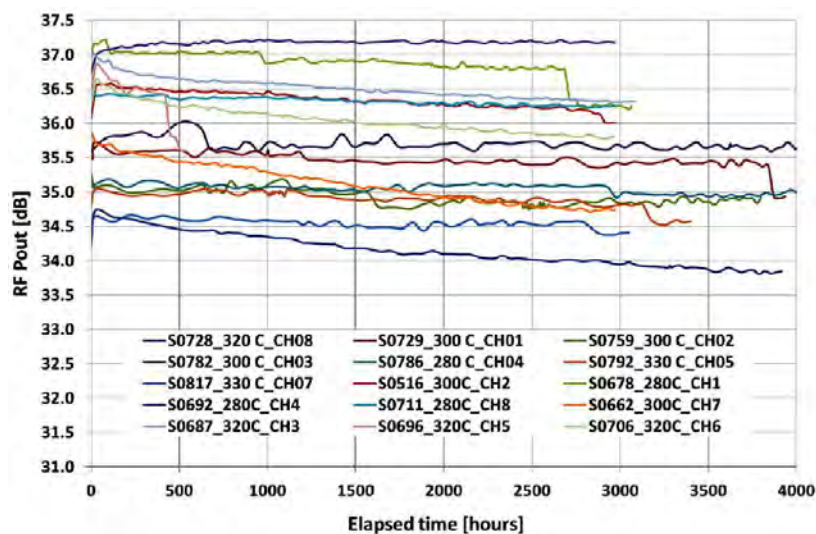


Figure I. 36 : évolution du P_{OUT} des quinze PA en bande X durant le test de fiabilité [91].

I.3. Application des techniques de stress

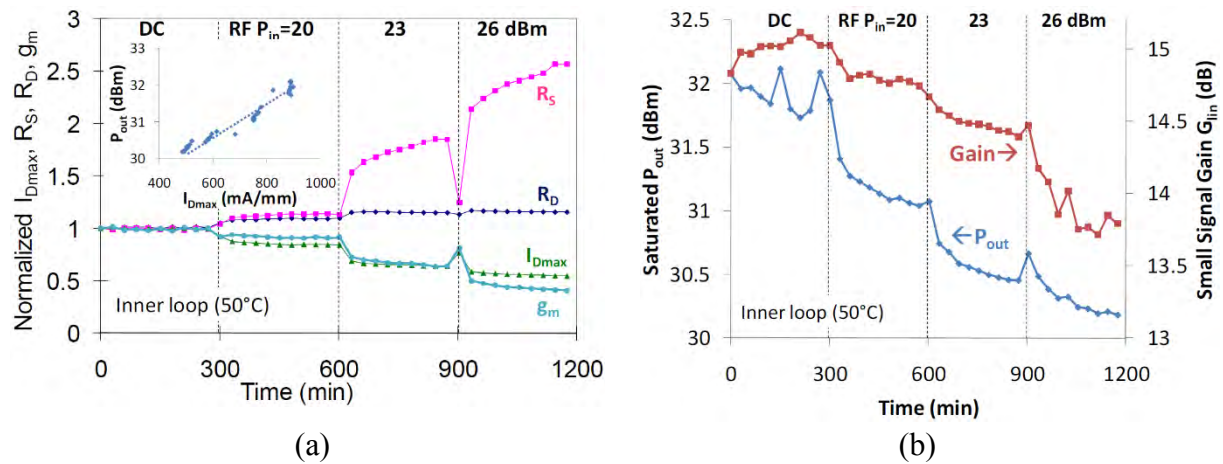


Figure I. 37 : évolution des marqueurs (a) statiques et (b) dynamiques durant les étapes de stress DC et HF [95].

séparent les deux publications, l'amélioration des techniques de croissance, gravure et dépôt, ont permis une optimisation des procédés de fabrication technologiques de la filière GaN 0,25 μ m (GH25) améliorant ainsi la fiabilité des amplificateurs de puissance. Un constat sur l'amélioration de la fiabilité est nettement plus visible sur la technologie GH50-10 entre [94] et [91]. Dans [91] une fluctuation inférieure ou égale à 0,35dB sur plus de 8000h de stress illustre une excellente robustesse de la technologie après une année d'essai continu.

Hors cadre du projet GREAT², d'autres équipes ont développé leur propre méthodologie de vieillissement à haute fréquence, avec ou sans analyses destructives, pour étudier les mécanismes de défaillance électro-thermo-mécanique des structures HEMTs GaN dans leur contexte circuit.

Joh et del Alamo [95] ont développé un protocole expérimental pour investiguer la fiabilité à haute fréquence des HEMTs GaN. La technique consiste en l'application d'un stress DC suivi d'un stress HF à différentes puissances d'entrée. Plusieurs amplificateurs MMIC mono-étage ont été utilisés dans cette étude. Le vieillissement est réalisé pour un point de repos à V_{DS}=28V et I_{DS}=100mA/mm. Le stress débute par le suivi des marqueurs (R_S, R_D, I_{Dmax}, G_m) sous polarisation DC seulement, puis sous signal HF avec l'augmentation de la puissance P_{IN} (20dBm à 26dBm par pas de 3dB) et le suivi des marqueurs P_{OUT} et gain petit signal G_{lin}. La température de jonction est maintenue à environ + 170°C par l'ajustement de la température du plateau. Chaque étape de stress est réalisée durant une période de 5h, avec une phase de dépiégeage entre chaque période. Les résultats de la Figure I. 37 (a) montrent que durant le stress DC tous les marqueurs restent stables, mais lors du stress HF une augmentation remarquable de la résistance de source (jusqu'à 250%) est observée à la fin du test, avec seulement 16% d'augmentation pour la résistance de drain. Cette augmentation implique une réduction d'environ 50% pour I_{Dmax} et G_m, et une dégradation des marqueurs HF d'environ 2dB pour P_{OUT} et 1,2dB pour G_{lin}, Figure I. 37 (b). A la fin de la procédure de vieillissement, une dégradation permanente de I_{Dmax}, R_S et R_D est constatée avec ~6%, 8% et ~4% respectivement. Les auteurs suggèrent que le stress HF est responsable de la création de nouveaux pièges dans la structure épitaxiale et que l'application d'un signal HF induit une dégradation plus sévère

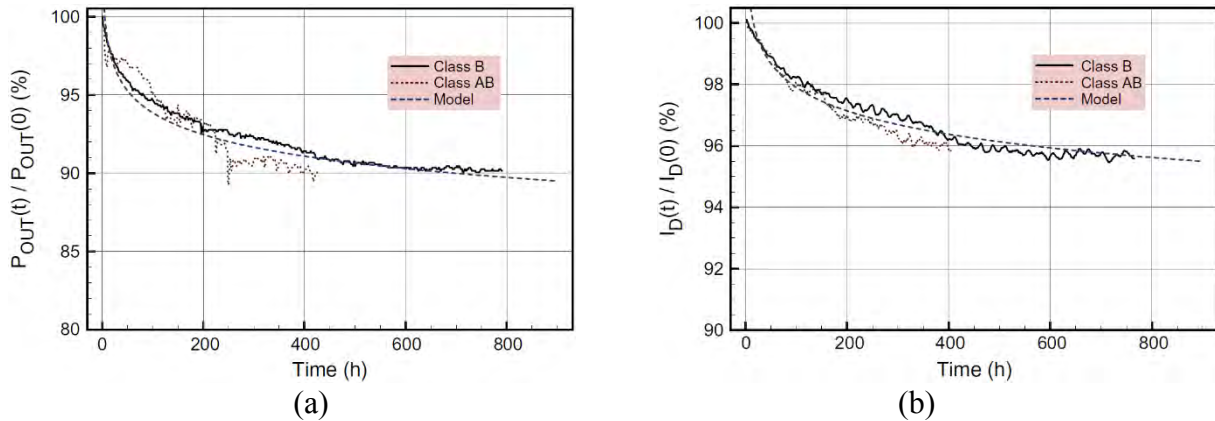


Figure I. 38 : évolution relative (a) de P_{OUT} et (b) de I_{DS} durant le stress HF à 1dB de compression de la puissance de sortie [98].

comparativement au stress DC. Afin de trouver le phénomène responsable de l'augmentation de la résistance de source sous signal HF, et d'obtenir une possible corrélation avec les mécanismes identifiés sous stress DC des composants seuls, les auteurs ont utilisé différentes techniques de stress DC pour émuler les différentes classes de fonctionnement sous signal à haute fréquence. Aucune hypothèse viable sur l'origine de la forte augmentation de R_S sous signal HF n'est développé dans ces travaux. De notre point de vue, si des variations de résistances équivalentes ont été relevées, elles ne doivent pas nécessairement être interprétées au sens électrique 'passif' (résistif) du terme, mais plutôt comme une manifestation électrique intrinsèque ; l'accumulation de charges intrinsèques peut fausser la polarisation 'extrinsèque' utilisée pour extraire les résistances sous étude, ce qui empêche toute interprétation valide des variations de ces dernières. Il a été démontré que des charges peuvent affecter sensiblement les paramètres de commande Schottky, et de fait les paramètres électriques du canal (densité de porteurs, donc courant de canal, donc puissance HF, ...) dans les travaux de Lazar et al. [22], hypothèses confortées par la suite en exploitant des simulations physiques TCAD par Tartarin et al. [96]. La mesure de motifs TLM aurait pu permettre de statuer sur la stabilité des résistances de contact et/ou de canal, et donc de quantifier de probables effets de charges.

Fonder et al. [97], [98] ont développé une méthodologie d'étude de vieillissement des HEMTs GaN visant des gammes de fréquence de la bande L (1GHz à 2GHz) à la bande S (2GHz – 4GHz) pour des applications Radar. Les auteurs ont réalisé un stress à haute fréquence sur des circuits hybrides mono-étage constitués d'un transistor GaN sur substrat Si à 80 doigts de grille. Le point de repos est fixé à $V_{DS}=45V$ et $I_{DS}\approx 0mA$ (classe B) et $V_{DS}=45V$ et $I_{DS}=200mA$ (classe AB). La même conception de circuit est utilisée pour étudier les deux classes de fonctionnement. Les auteurs ont appliqué un signal HF pulsé à une fréquence de 3GHz, pour une impulsion de 450 μs sur une période de 3ms. Le test est réalisé à 1dB de compression pendant 500h (resp. 700h) pour la classe AB (resp. B). La température du canal est estimée à +300°C à la fin de chaque impulsion HF. Les résultats de vieillissement concernant l'évolution relative de la puissance de sortie et du courant de drain, par rapport à la valeur initial avant stress, sont représentés en Figure I. 38. Les données à la fin du vieillissement indiquent une diminution de P_{OUT} , de la valeur moyenne I_{DS} et de la PAE, autour de 10%, 6% et 6%, respectivement. La moyenne du courant I_{GS} augmente de 150%. En complément, la

mesure des paramètres [S] après stress, en mode canal ouvert (condition "cold FET") à $V_{GS}=0V$ et $V_{DS}=0V$, ne montre aucune modification des éléments passifs et linéaire du circuit. A $V_{DS}=5V$ et $V_{GS}=-1,16V$, un léger changement de S_{21} d'approximativement $-0,4dB$ à $3GHz$ (phase inchangée) est induite, confirment les observations sur les mesures $I_{DS}-V_{DS}$ pulsées (tension de coude plus prononcée) dans cette région à faible tension V_{DS} ; indiquée par une diminution du G_m de $5,8\%$ à $V_{DS}=3,5V$ et $2,9\%$ à $V_{DS}=7,8V$ (pas de changement de G_m pour de plus forte tension V_{DS}). De plus, le faible changement sur le paramètre S_{22} montre que la capacité de sortie C_{DS} est à peine affectée par le stress. La même évaluation peut être faite pour la capacité d'entrée C_{GS} où aucune évolution n'est survenue sur S_{11} . Par la suite, les dispositifs sont stockés durant une période de relaxation de $4000h$. Le courant de grille tend à revenir vers sa valeur d'origine [98]. La caractérisation de la hauteur de barrière Schottky avant stress et après relaxation montre une diminution de $0,1eV$ [97]. L'analyse du courant de grille et de la SBH tend à démontrer un couplage de deux phénomènes : un phénomène réversible induit par des charges piégées et un mécanisme irréversible lié à des dégradations physiques au niveau de la grille Schottky. En comparant un dispositif vierge et vieilli à $V_{DS}=20V$ et $I_{DS}=100mA$, la microscopie par émission de photons (PEM : Photon Emission Microscopy) révèle une non-uniformité de la distribution de la lumière du transistor, avec une forte intensité sur les doigts de grille au centre du dispositif. La PEM prouve ainsi une non-régularité de la distribution du champ électrique et du flux de courant dans cette zone. Des analyses STEM-HAADF et EDX, données en Figure I. 39 et Figure I. 40 respectivement, sur les doigts de grille au centre du dispositif vierge (TEM-1) et stressé (TEM-3) montrent qu'une fine couche d'oxyde native Ni_xO_y est présente à l'interface $AlGaN/Ni$ dans les deux composants. La présence de cette couche a pour conséquence une diminution du courant de fuite de grille et une élévation de la hauteur de barrière Schottky. De plus, la couche Ni n'est pas totalement homogène le long du doigt de grille sur l'échantillon vierge et cette couche se résorbe par endroit, voir disparaît totalement laissant place à une interface $Au/Ni_xO_y/AlGaN$ sur l'échantillon vieilli. La modification de la valeur de SBH est alors consistante avec la résorption de la couche Ni et la diffusion d' Au , qui est provoquée par une forte élévation de la température du canal.

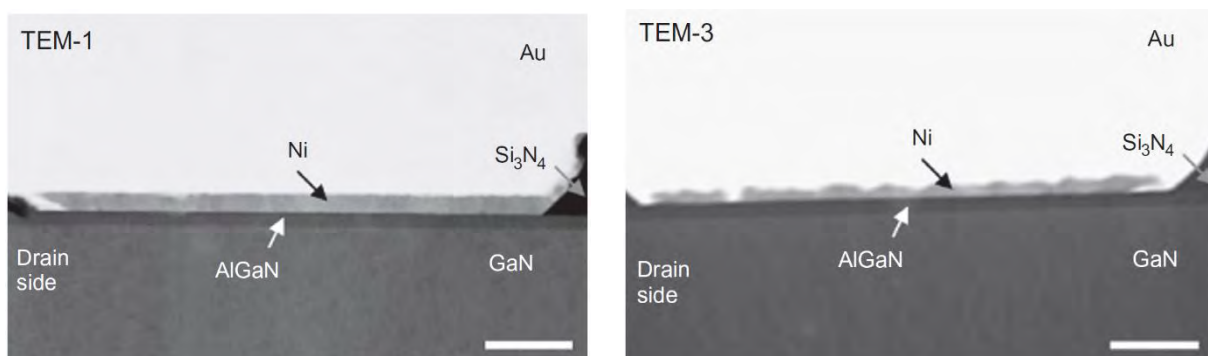


Figure I. 39 : images STEM-HAADF du contact de grille du dispositif vierge TEM-1 et vieilli TEM-3. Barre d'échelle : $100nm$ [94].

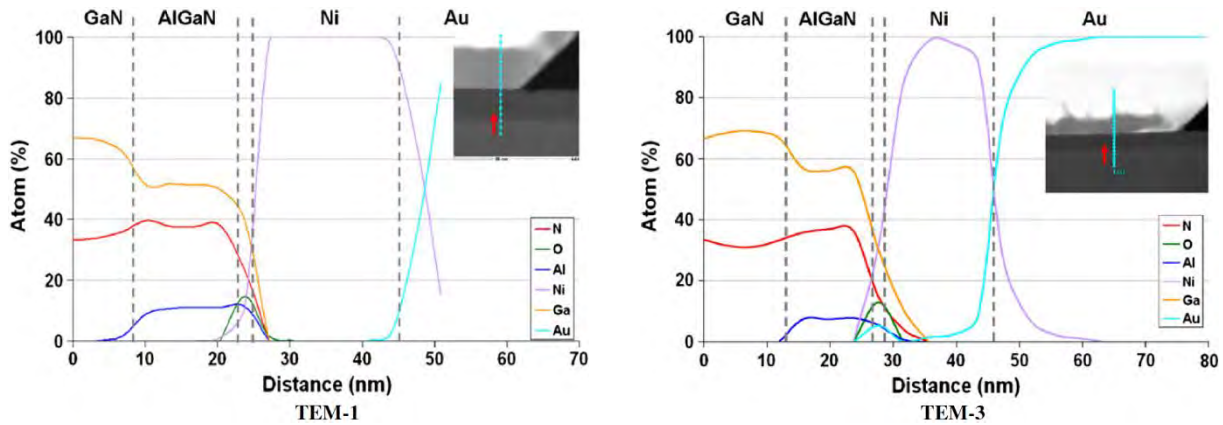


Figure I. 40 : analyse chimique par EDX de l'interface semi-conducteur/Ni/Au pour le dispositif vierge TEM-1 et vieilli TEM-3 [94].

Paine et al. [99] proposent une technique pour évaluer efficacement la fiabilité d'un dispositif semi-conducteur micro-ondes lorsque plusieurs mécanismes différents contribuent simultanément à son usure. Cette méthodologie est intéressante pour les dispositifs HEMTs GaN actuels, car les symptômes de plusieurs mécanismes de dégradation simultanés ont été largement rapportés.

Premièrement, une série de test de durée de vie DC est réalisée, chacun des tests se focalisant sur une zone, à un point de polarisation et à plusieurs températures de canal, conditions pour lesquelles la signature d'un paramètre est majeure et facilement détectable comme montré en Figure I. 41 : investigation séparée des zones où le mécanisme i (électrons chauds, fissures au niveau de la grille et piégeage des électrons) apparaît et suivi des paramètres $\Delta G_{m, \max}$, $\Delta I_{D, \max}$ et ΔV_{TH} . Les auteurs ont développé un modèle permettant d'estimer le changement de chacun de ces paramètres dont la prise en compte seule aurait causé une défaillance des performances micro-ondes. Ainsi, pour chacun de ces paramètres mesurés à 2-3 températures dans le canal, le MTTF correspondant est trouvé et enregistré en fonction de la loi d'Arrhenius pour trouver l'énergie d'activation de chaque mécanisme pris isolément. A partir de ces tracés, le taux de

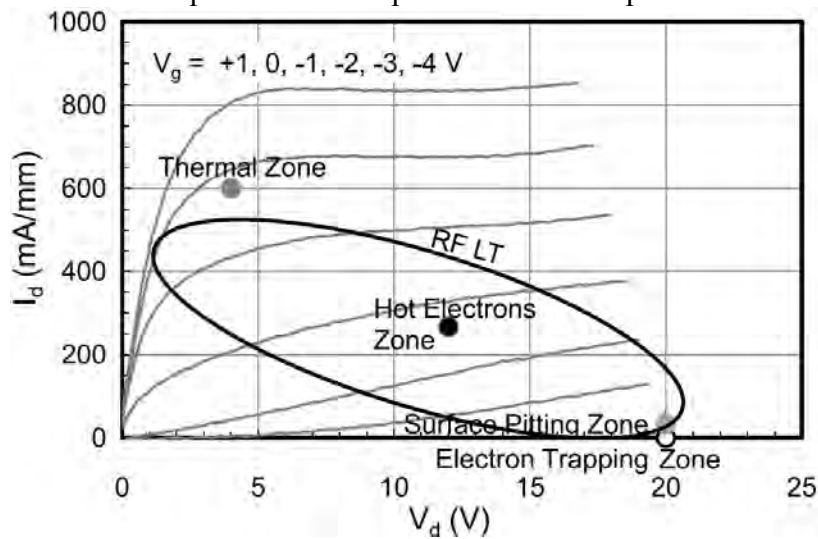


Figure I. 41 : représentation des zones de polarisation où les divers mécanismes de dégradation soient détectés plus facilement. Ceux-ci sont comparés à la caractéristique $I_{DS}-V_{DS}$ typique et à une droite de charge HF représentative [99].

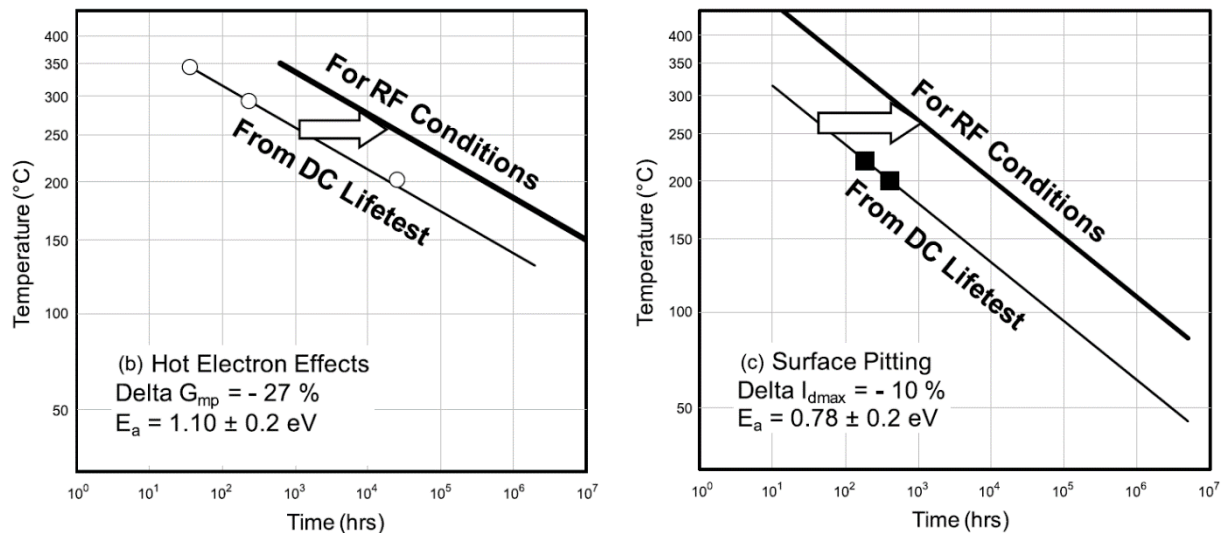


Figure I. 42 : lignes fines – tracés d'Arrhenius pour le MTTF trouvé dans les tests de durée de vie DC, pour les zones de polarisation montrées en Figure I. 41. Lignes épaisses – résultats de prédiction du MTTF pour un fonctionnement sous signal HF, après application du facteur d'échelle indiqué par la large flèche.

dégradation moyen a_i de chaque paramètre est déterminé et mise à l'échelle a'_i à une température standard.

Deuxièmement, un seul test de durée de vie à haute fréquence est conduit, à un seul point de repos et à une température de canal, avec le suivi approprié de chaque signature des paramètres (ΔG_{m_max} , ΔI_{Dmax} et ΔV_{TH}). Le même modèle est utilisé, et le taux de dégradation moyen b_i de chaque paramètre est déterminé et mis à l'échelle b'_i à partir de la même température standard que précédemment.

Troisièmement, l'objectif étant de relier les taux de dégradations observées dans les durées de vie DC aux taux de dégradation identifiés lors du stress HF, un facteur d'échelle est extrait pour chaque mécanisme. Ce facteur d'échelle pour le mécanisme i consiste à établir le rapport du taux de dégradation moyen mis à l'échelle $(a'_i)^2$ d'un paramètre trouvé lors des tests de durées de vie DC, au taux de dégradation moyen mis à l'échelle $(b'_i)^2$ de ce même paramètre sous stress HF (en supposant que c'est l'unique mécanisme invoqué). L'application de ces facteurs d'échelle aux courbes d'Arrhenius d'origine DC donne un tracé "global" de la loi d'Arrhenius pour l'application HF avec plusieurs lignes différentes, Figure I. 42, pour les différents mécanismes de dégradation.

Le Tableau 6 résume les mécanismes de dégradation intervenant sous des conditions à haute fréquence dans un contexte circuit.

Références	Types de stress	Techniques d'investigation	Observations	Interprétations
Tartarin [84]	HF	<ul style="list-style-type: none"> • Mesures I-V • Mesures de puissance • Mesures du bruit de phase 	$\searrow I_{DS}$ \searrow gain.	Activation d'un générateur secondaire (auto-polarisation) causé par l'activation de charges dans la zone sous la grille.
Soubercaze-Pun [87]			P_{OUT} constant $\searrow L_f$	Forte dynamique en tension appliquée sur la grille et de la température intrinsèque du composant.
Waltereit [92]			Chute de 1dB sur P_{OUT} : $\nearrow I_{GS}$ $\nearrow R_{ON}$ $\nearrow V_{TH}$ $\searrow I_{DSS}$	Fissures le long du pied de grille côté drain.
Joh [95]			Stress HF : $\nearrow R_S$ $\nearrow R_D$ $\searrow I_{Dmax}$ $\searrow G_m$ $\searrow P_{OUT}$ $\searrow G_{in}$	Stress HF responsable de la création de nouveaux pièges dans la structure épitaxiale.
Fonder [97], [98]			$\searrow P_{OUT}$ $\searrow I_{DS}$ $\searrow PAE$ $\searrow G_m$ $\nearrow I_{GS}$ $\searrow S_{21}$ $\searrow SBH$	<ol style="list-style-type: none"> 1. Un phénomène réversible induit par des charges piégées et un phénomène irréversible lié à des dégradations physiques au niveau de la grille Schottky. 2. Présence d'une fine couche d'oxyde native Ni_xO_y à l'interface AlGaN/Ni. 3. Couche Ni non homogène le long du doigt de grille sur le dispositif vierge. 4. Résorption de la couche Ni et diffusion d'Au provoquée par l'élévation de la température du canal.

Tableau 6 : étude des mécanismes de dégradation sous des conditions à haute fréquence dans contexte circuit.

I.4. Conclusion

Dans ce chapitre, la première partie présente des techniques de vieillissement conventionnelles qui ont été développées pour étudier la fiabilité des dispositifs à base de composé III-N.

Dans la deuxième partie, ces techniques de stress sont utilisées sur des composants afin de mettre en évidence des mécanismes de dégradation, sous des contraintes en tension, courant,

champ électrique et température spécifiques. Le vieillissement DC et stress DC par palier est intéressant pour identifier quel paramètre impacte un mécanisme de dégradation donné ; des tests normalisés comme JEDEC permettent de qualifier une technologie pour les fonderies [100]. Dans de nombreuses études, la simulation physique TCAD et la modélisation par éléments finis ont permis de vérifier des hypothèses émises lors des études expérimentales, afin de conforter la localisation et l'origine des mécanismes de défaillance. Ces outils de diagnostic ont aussi soulevé les limitations et la précision des techniques expérimentales, notamment relativement à la compréhension des mécanismes thermiques des composants HEMTs GaN. La simulation ouvre des voies d'étude pour l'amélioration des technologies et des structures épitaxiales pour aider les fonderies à maîtriser les procédés technologiques, à réduire les cycles d'étude (temps et coûts), et de se rapprocher des limites théoriques des composés III-N. Lors de ce paragraphe, une présentation large d'outils de caractérisation non-invasifs et de techniques destructives et des résultats associés permet de juger de la diversité et de la dépendance des défauts activés selon les versions technologiques. Nous avons ainsi pris le parti de présenter de manière quasi-systématique les paramètres technologiques associés aux composants ainsi que les conditions (électriques statiques et dynamiques HF, thermiques) de mesure et de stress afin de permettre au lecteur d'accéder rapidement aux conditions spécifiques technologiques et techniques des publications abordées. Pour chaque cas discuté, un récapitulatif sommaire permet de synthétiser les résultats des études évoquées. Il serait pertinent de tenter de synthétiser toutes les études de manière à mettre en évidence des relations croisées entre des principes technologiques et des signatures de dégradation ; cependant, si certains mécanismes sont génériques et imputables à des notions physiques générales (niveau d'un piège, épaisseur et dopage d'une couche, etc...), d'autres mécanismes sont quant à eux liés à des variations de procédés spécifiques aux techniques de croissance, types de bâti d'épitaxie et leur caractère dédié ou non à une technologie (pollutions ?). Enfin, cette cartographie, pour être complète, devrait disposer d'un nombre conséquent de procédés technologiques ne faisant varier qu'un paramètre afin d'identifier (de quantifier) son impact sur les performances (avant stress) et sur l'activation des mécanismes après stress. Cette tâche est ambitieuse et très largement en dehors des considérations qui vont suivre dans ce travail, plus spécifiquement orienté vers la mise en œuvre de techniques de caractérisation et de diagnostic (méthodologie).

En dépit d'une meilleure connaissance des signatures de dégradation des dispositifs (puce nue ou encapsulée), les mécanismes électro-thermo-mécanique mis en évidence par les tests de durée de vie conventionnels précédemment explicités peuvent être mis en défaut lors de l'étude du composant dans son contexte circuit. En fonction du type de circuit étudié, du point de repos, de la température de jonction, de la fréquence de fonctionnement, en mode CW ou pulsé et de la puissance du signal à haute fréquence, une plus grande complexité d'interprétation quant à l'origine et à l'évolution des défauts (interprétation des signatures des marqueurs électriques) rend les diagnostics établis au niveau composant difficilement transposables. Les mécanismes de dégradation précédemment observés, uniquement sous des conditions particulières, peuvent être délicats à interpréter. De plus, le stress HF réalisé au même point de polarisation que le stress DC est généralement trouvé plus sévère que le test statique, et introduit de nouveaux modes de dégradation. L'analyse à haute fréquence est alors

nécessaire pour une estimation réaliste de la durée de vie des dispositifs compte tenu de la destination fonctionnelle de ces composants (LNA, PA, VCO).

Le manque de retour sur la fiabilité des dispositifs HEMTs GaN sous des conditions à haute fréquence, dans leur contexte circuit, représente actuellement un aspect spéculatif quant à l'établissement de durée de vie opérationnelle des composants III-N. Dans la troisième partie de ce chapitre, diverses études ont été recensées afin de répondre à ces questions de fiabilité, dont l'objectif final est de développer un guide de fiabilité pour cette technologie. Hors cadre de la fiabilité des dispositifs à base de composé III-N, il existe un standard mondial qui a pendant longtemps fait état de référence depuis les années 60', pour l'utilisation de modèles empiriques pour traduire la durée de vie des composants électroniques, et qui se nomme le MIL-HDBK 217 [1]. La dernière mise à jour du guide datant de 1995, celui-ci est devenu obsolète à cause de nouveaux facteurs critiques rentrant en compte dans la prédiction des taux de défaillance λ (h^{-1}) [101]. Aujourd'hui, les taux de défaillance ne sont plus déterminés simplement sur les composants, mais plus par des facteurs reliés au niveau système. Diverses compagnies ont donc modifiée/améliorée le modèle de prédiction de défaillance du MIL-HDBK-217, ou ont développée leur propre modèle en se basant sur leur propre retour d'expérience. De ce fait, il n'existait plus de standard permettant d'unifier les méthodologies de prédiction de durée de vie [102]. En 2004, les Etats-Unis ont formé un groupe de travail sur la fiabilité, nommé VITA 51 (Versa-module european bus International Trade Association), dirigé par le centre de guerre navale de surface (NSWC : Naval Surface Warfare Center), et qui regroupe plusieurs industriels ainsi que le département de la défense (DoD : Department of Defense). Ce regroupement a permis, depuis 2008, le lancement de nouveaux standards pour résoudre les problèmes de l'utilisation de l'approche par défaillance physique [103] pour le développement d'une méthodologie prédictive de fiabilité compréhensive, ainsi que l'établissement d'une feuille de route [104], [105]. L'Europe a aussi contribué depuis 2004 à l'élaboration d'un standard pour l'évaluation réaliste de la fiabilité des composants et systèmes électroniques [106]. Ce standard a été développé par un groupement d'industriel sous la tutelle de la Délégation Générale pour l'Armement (DGA).

De plus, lors de l'utilisation des composants III-N dans un contexte grand public (téléphonie, station de base, automobile) ou plus spécifiquement ciblé, tels que le militaire ou le spatial, les demandes en terme de performance et fiabilité ne seront pas les mêmes. Chaque domaine a son propre cahier des charges à respecter, en fonction du milieu d'utilisation ; les études de durée de vie des composants dans ces domaines sont alors très différentes les unes des autres. Par exemple, les fondeurs vont qualifier leur technologie par des stress conventionnels (stockage thermique, HTRB, HTOL, I_{DQ} , I_{DSS}) afin de mettre en avant certain défauts, sous des contraintes sévères et des périodes plus ou moins longues. Ces études leur permettent d'arriver à étendre la maturité de leur technologie. Après chaque étape d'amélioration, une nouvelle phase de fiabilité doit être réalisée. Le nitrure de gallium étant un matériau ayant des mécanismes de dégradation très complexe, les fondeurs doivent procéder à nouveau à des tests de durée de vie dès qu'un changement, mineur ou majeur, intervient dans la "recette" de fabrication.

Lors de l'exploitation de ces composants par des industriels, les compagnies utilisatrices vont devoir réaliser de nouveaux tests de durée de vie spécifiques pour qualifier cette technologie dans un contexte d'environnement bien différent. Pour le spatial, les composants vont être utilisés pour la conception de circuit, tels que des LNAs, oscillateurs, mélangeurs, amplificateurs de puissance, dans des bandes de fréquence bien définies, avec des niveaux de contraintes environnementales (hydrogène, irradiation, température, sous vide) et tenue des performances (puissance de sortie, bruit de phase, facteur de bruit) exigeantes. Les industriels vont alors appliquer leurs propres tests de fiabilité à haute fréquence pour répondre au cahier des charges.

La mise en place de différents bancs de mesures pertinents pour qualifier une technologie relativement à des contraintes liées à l'environnement d'utilisation est donc nécessaire, et doit assurer le caractère interprétable des jeux de données qui en sont issues. Cela demande la mise en place d'outils de mesure et de diagnostic biens particuliers (souvent onéreux). Le fondeur ne peut se permettre un tel investissement pour satisfaire la demande de chaque industriel, car ils développent leur technologie dans l'optique de cibler un large éventail d'applications. Dans la suite de ce travail, Le Chapitre II aborde la mise en œuvre d'un banc de stress thermique et HF intégralement piloté, permettant d'établir un ensemble de données intermédiaires pour l'analyse de la cinétique de dégradation des dispositifs sous test. Le Chapitre III traite pour sa part la mise en œuvre d'un modèle TCAD afin de retro-analyser des données de vieillissement, et de corroborer (confirmer ou infirmer) de manière qualitative et quantitative des hypothèses quant aux origines des mécanismes de dégradation. Le Chapitre IV traite de la conception d'amplificateur hybride et MMIC mono-étage en classe A développés pour la bande C, à partir de la technologie HEMT GaN réalisée au 3IT. Ces prototypes sont originellement conçus dans le but de réaliser le vieillissement des transistors HEMT GaN dans leur contexte circuit.

Bibliographie

- [1] MIL-HDBK-217F, *Reliability prediction of electronic equipment*. 1991.
- [2] H. Blanck, J. R. Thorpe, R. Behtash, J. Splettstober, P. Bruckner, S. Heckmann, H. Jung, K. Riepe, F. Bourgeois, M. Hosch, D. Kohn, H. Stieglauer, D. Floriot, B. Lambert, L. Favede, Z. Ouarch, and M. Camiade, “Industrial GaN FET technology,” *Int. J. Microw. Wirel. Technol.*, vol. 2, no. 1, pp. 21–32, 2010.
- [3] D. Floriot, V. Brunel, M. Camiade, C. Chang, B. Lambert, Z. Ouarch-Provost, H. Blanck, J. Grunenputt, M. Hosch, H. Jung, J. Splettstober, and U. Meiners, “GH25-10: New qualified power GaN HEMT process From Technology to Product overview,” in *IEEE European Microwave Integrated Circuit Conference (EuMIC)*, 2014, pp. 225–228.
- [4] L. Brunel, B. Lambert, P. Mezenge, J. Bataille, D. Floriot, J. Grünenpütt, H. Blanck, D. Carisetti, Y. Gourdel, N. Malbert, A. Curutchet, and N. Labat, “Analysis of Schottky gate degradation evolution in AlGaIn/GaN HEMTs during HTRB stress,” *Microelectron. Reliab.*, vol. 53, no. 9, pp. 1450–1455, Sep. 2013.
- [5] K. Walters and B. Werner, “High Temperature Reverse Bias (HTRB),” *MicroNotes* 402, pp. 1–2.
- [6] J.-L. Muraro, G. Nicolas, D. M. Nhut, S. Forestier, S. Rochette, O. Vendier, D. Langrez, J.-L. Cazaux, and M. Feudale, “GaN for space application : almost ready for flight,” *Int. J. Microw. Wirel. Technol.*, vol. 2, no. 1, pp. 121–133, 2010.
- [7] M. Dammann, M. Cäsar, H. Konstanzer, P. Waltereit, R. Quay, W. Bronner, R. Kiefer, S. Müller, M. Mikulla, P. J. Van Der Wel, T. Rödle, F. Bourgeois, and K. Riepe, “Reliability Status of GaN Transistors and MMICs in Europe,” in *IEEE International Reliability Physics Symposium (IRPS)*, 2010, pp. 129–133.
- [8] B. Barr and D. Burkhard, “High Temperature , High Power RF Life Testing of GaN on SiC RF Power Transistors,” pp. 1–7.
- [9] H. Jung, R. Behtash, J. R. Thorpe, K. Riepe, F. Bourgeois, H. Blanck, A. Chuvilin, and U. Kaiser, “Reliability behavior of GaN HEMTs related to Au diffusion at the Schottky interface,” *Phys. status solidi*, vol. 6, no. S2, pp. S976–S979, 2009.
- [10] G. Greco, F. Iucolano, and F. Roccaforte, “Ohmic contacts to Gallium Nitride materials,” *Appl. Surf. Sci.*, vol. 383, pp. 324–345, 2016.
- [11] A. Graff, M. Simon-Najasek, F. Altmann, J. Kuzmik, D. Gregusova, Š. Hascik, H. Jung, T. Baur, J. Grünenpütt, and H. Blanck, “High resolution physical analysis of ohmic contact formation at GaN-HEMT devices,” *Microelectron. Reliab.*, vol. 76, pp. 338–343, 2017.
- [12] A. Sozza, C. Dua, E. Morvan, B. Grimbert, M. A. DiForte-Poisson, S. L. Delage, and E. Zanoni, “Thermal stability of Mo-based Schottky contact for AlGaIn/GaN HEMT,” *Electron. Lett.*, vol. 41, no. 16, pp. 927–928, 2005.
- [13] A. Sozza, C. Dua, E. Morvan, B. Grimber, and S. L. Delage, “A 3000 hours DC Life Test on AlGaIn/GaN HEMT for RF and microwave applications,” *Microelectron. Reliab.*, vol. 45, no. 9, pp. 1617–1621, 2005.
- [14] A. Sozza, C. Dua, E. Morvan, M. A. DiForte-Poisson, S. L. Delage, F. Rampazzo, A. Tazzoli, F. Danesin, G. Meneghesso, E. Zanoni, A. Curutchet, N. Malbert, N. Labat, B.

- Grimbert, and J.-C. De Jaeger, "Evidence of Traps Creation in GaN/AlGaN/GaN HEMTs After a 3000 Hour On-state and Off-state Hot-electron Stress," *Electron Devices Meet.*, p. 4, 2005.
- [15] A. Soltani, A. Benmoussa, S. Touati, J. Laureyns, Y. Cordier, C. Marhic, M. A. Djouadi, and C. Dua, "Development and analysis of low resistance ohmic contact to n-AlGaN/GaN HEMT," *Diam. Relat. Mater.*, vol. 16, pp. 262–266, 2007.
- [16] M. Piazza, C. Dua, M. Oualli, E. Morvan, D. Carisetti, and F. Wyczisk, "Degradation of Ti/Al/Ni/Au as ohmic contact metal for GaN HEMTs," *Microelectron. Reliab.*, vol. 49, no. 9, pp. 1222–1225, 2009.
- [17] M. Hou and D. G. Senesky, "Operation of ohmic Ti/Al/Pt/Au multilayer contacts to GaN at 600 C in air," *Appl. Phys. Lett.*, vol. 105, no. 8, p. 081905, 2014.
- [18] N. Malbert, N. Labat, A. Curutchet, C. Sury, V. Hoel, J.-C. De Jaeger, N. Defrance, Y. Douvry, C. Dua, M. Oualli, C. Bru-Chevallier, J.-M. Bluet, and W. Chikhaoui, "Characterisation and modelling of parasitic effects and failure mechanisms in AlGaN/GaN HEMTs," *Microelectron. Reliab.*, vol. 49, no. 9–11, pp. 1216–1221, 2009.
- [19] F. Berthet, Y. Guhel, H. Gualous, B. Boudart, J.-L. Trolet, M. Piccione, V. Sbrugnera, B. Grimbert, and C. Gaquière, "Characterization and analysis of electrical trap related effects on the reliability of AlGaN/GaN HEMTs," *Solid State Electron.*, vol. 72, pp. 15–21, 2012.
- [20] M. Căsar, M. Dammann, V. Polyakov, P. Waltereit, R. Quay, M. Mikulla, and O. Ambacher, "Critical factors influencing the voltage robustness of AlGaN/GaN HEMTs," *Microelectron. Reliab.*, vol. 51, pp. 224–228, 2011.
- [21] J. G. Tartarin, S. Karboyan, F. Olivié, G. Astre, L. Bary, and B. Lambert, "I-DLTS, Electrical Lag and Low Frequency Noise Measurements of Trapping Effects in AlGaN/GaN HEMT for Reliability Studies," *Microw. Integr. Circuits Conf. (EuMIC), 2011 Eur.*, pp. 438–441, 2011.
- [22] O. Lazar, J. G. Tartarin, B. Lambert, C. Moreau, and J. L. Roux, "Correlation between transient evolutions of the gate and drain currents in AlGaN/GaN technologies," *Microelectron. Reliab.*, vol. 55, no. 9, pp. 1714–1718, 2015.
- [23] J. Joh and J. A. del Alamo, "Mechanisms for Electrical Degradation of GaN High-Electron Mobility Transistors," *Electron Devices Meet.*, vol. 29, pp. 1–4, 2006.
- [24] J. Joh, L. Xia, and J. A. del Alamo, "Gate Current Degradation Mechanisms of GaN High Electron Mobility Transistors," *Electron Devices Meet.*, pp. 385–388, 2007.
- [25] A. Sarua, H. Ji, M. Kuball, M. J. Uren, T. Martin, K. J. Nash, K. P. Hilton, and R. S. Balmer, "Piezoelectric strain in AlGaN/GaN heterostructure field-effect transistors under bias," *Appl. Phys. Lett.*, vol. 88, no. 10, p. 103502, 2006.
- [26] M. Povolotskyi, M. Auf der Maur, and A. Di Carlo, "Strain effects in freestanding three-dimensional nitride nanostructures," *Phys. Status Solidi*, vol. 2, no. 11, pp. 3891–3894, 2005.
- [27] N. A. Mahadik, S. B. Qadri, and M. V. Rao, "In situ strain measurements on GaN/AlGaN Schottky diodes with variable bias," *Appl. Phys. Lett.*, vol. 93, no. 26, p. 262106, 2008.
- [28] U. Chowdhury, J. L. Jimenez, C. Lee, E. Beam, P. Saunier, T. Balistreri, S. Y. Park, T. Lee, J. Wang, M. J. Kim, J. Joh, and J. A. del Alamo, "TEM observation of crack- and pit-shaped defects in electrically degraded GaN HEMTs," *IEEE Electron Device Lett.*,

- vol. 29, no. 10, pp. 1098–1100, 2008.
- [29] P. Makaram, J. Joh, J. A. del Alamo, T. Palacios, and C. V. Thompson, “Evolution of structural defects associated with electrical degradation in AlGaIn/GaN high electron mobility transistors,” *Appl. Phys. Lett.*, vol. 96, no. 23, p. 233509, 2010.
- [30] M. G. Ancona, S. C. Binari, and D. Meyer, “Fully-coupled electromechanical analysis of stress-related failure in GaN HEMTs,” *Phys. status solidi*, vol. 8, no. 7–8, pp. 2276–2278, 2011.
- [31] M. G. Ancona, S. C. Binari, and D. J. Meyer, “Fully coupled thermoelectromechanical analysis of GaN high electron mobility transistor degradation,” *J. Appl. Phys.*, vol. 111, no. 7, pp. 074504-1-074504-16, 2012.
- [32] F. Gao, B. Lu, L. Li, S. Kaun, J. S. Speck, C. V. Thompson, and T. Palacios, “Role of oxygen in the OFF-state degradation of AlGaIn/GaN high electron mobility transistors,” *Appl. Phys. Lett.*, vol. 99, no. 22, p. 223506, 2011.
- [33] F. Gao, S. C. Tan, J. A. del Alamo, C. V. Thompson, and T. Palacios, “Impact of Water-Assisted Electrochemical Reactions on the OFF-State Degradation of,” *IEEE Trans. Electron Devices*, vol. 61, no. 2, pp. 437–444, 2014.
- [34] M. Tajima, J. Kotani, and T. Hashizume, “Effects of Surface Oxidation of AlGaIn on DC Characteristics of AlGaIn/GaN High-Electron-Mobility Transistors,” *Jpn. J. Appl. Phys.*, vol. 48, no. 2R, p. 020203, 2009.
- [35] E. A. Douglas, C. Y. Chang, B. P. Gila, M. R. Holzworth, K. S. Jones, L. Liu, J. Kim, S. Jang, G. D. Via, F. Ren, and S. J. Pearton, “Investigation of the effect of temperature during off-state degradation of AlGaIn/GaN High Electron Mobility Transistors,” *Microelectron. Reliab.*, vol. 52, pp. 23–28, 2012.
- [36] M. R. Holzworth, N. G. Rudawski, S. J. Pearton, K. S. Jones, L. Lu, T. S. Kang, F. Ren, and J. W. Johnson, “Characterization of the gate oxide of an AlGaIn/GaN high electron mobility transistor,” *Appl. Phys. Lett.*, vol. 98, no. 12, p. 122103, 2011.
- [37] S. Dieudonné Nsele, “Analyse électrique et en bruit basse fréquence et haute fréquence des technologies InAlN/GaN HEMTs en vue de la conception d’amplificateurs robustes faible bruit en bande Ka,” Thèse de doctorat, Université Paul Sabatier, 2014.
- [38] G. Meneghesso, A. Mion, Y. Haddab, M. Pavesi, M. Manfredi, C. Canali, and E. Zanoni, “Hot carrier effects in AlGaAs/InGaAs high electron mobility transistors: Failure mechanisms induced by hot carrier testing,” *J. Appl. Phys.*, vol. 82, no. 11, pp. 5547–5554, 1997.
- [39] D. K. Schroder, *Semiconductor Material and Device Characterization, 3rd Edition*. 2006.
- [40] E. A. Barry, K. W. Kim, and V. . A. Kochelap, “Hot electrons in group-III nitrides at moderate electric fields,” *Appl. Phys. Lett.*, vol. 80, no. 13, pp. 2317–2319, 2002.
- [41] M. Dammann, W. Pletschen, P. Waltereit, W. Bronner, R. Quay, S. Müller, M. Mikulla, O. Ambacher, P. J. van der Wel, S. Murad, T. Rödle, R. Behtash, F. Bourgeois, K. Riepe, M. Fagerlind, and E. Ö. Sveinbjörnsson, “Reliability and degradation mechanism of AlGaIn/GaN HEMTs for next generation mobile communication systems,” *Microelectron. Reliab.*, vol. 49, no. 5, pp. 474–477, 2009.
- [42] M. Meneghini, A. Stocco, R. Silvestri, N. Ronchi, G. Meneghesso, and E. Zanoni, “Impact of Hot Electrons on the Reliability of AlGaIn/GaN High Electron Mobility

- Transistors,” in *IEEE International Reliability Physics Symposium (IRPS)*, 2012, p. 2C.2.1-2C.2.5.
- [43] X.-D. Wang, W.-D. Hu, X.-S. Chen, and W. Lu, “The Study of Self-Heating and Hot-Electron Effects for AlGa_N/Ga_N Double-Channel HEMTs,” *IEEE Trans. Electron Devices*, vol. 59, no. 5, pp. 1393–1401, 2012.
- [44] G. Meneghesso, M. Meneghini, A. Stocco, D. Bisi, C. De Santi, I. Rossetto, A. Zanandrea, F. Rampazzo, and E. Zanoni, “Degradation of AlGa_N/Ga_N HEMT devices: Role of reverse-bias and hot electron stress,” *Microelectron. Eng.*, vol. 109, pp. 257–261, 2013.
- [45] E. Zanoni, G. Meneghesso, and R. Menozzi, “Electroluminescence and other diagnostic techniques for the study of hot-electron effects in compound semiconductor devices,” *J. Cryst. Growth*, vol. 210, no. 1, pp. 331–340, 2000.
- [46] A. Tajalli, M. Meneghini, I. Rossetto, P. Moens, A. Banerjee, E. Zanoni, and G. Meneghesso, “Field and hot electron-induced degradation in Ga_N-based power MIS-HEMTs,” *Microelectron. Reliab.*, vol. 76, pp. 282–286, 2017.
- [47] M. Meneghini, A. Barbato, I. Rossetto, A. Favaron, M. Silvestri, S. Lavanga, H. Sun, H. Brech, G. Meneghesso, and E. Zanoni, “Secondary Electroluminescence of Ga_N-on-Si RF HEMTs: Demonstration and Physical Origin,” *IEEE Trans. Electron Devices*, vol. 64, no. 3, pp. 1032–1037, 2017.
- [48] S. Mukherjee, Y. Puzyrev, J. Chen, D. M. Fleetwood, R. D. Schrimpf, and S. T. Pantelides, “Hot-Carrier Degradation in Ga_N HEMTs Due to Substitutional Iron and Its Complexes,” *IEEE Trans. Electron Devices*, vol. 63, no. 4, pp. 1486–1494, 2016.
- [49] D. W. Cardwell, A. Sasikumar, A. R. Arehart, S. W. Kaun, J. Lu, S. Keller, J. S. Speck, U. K. Mishra, S. A. Ringel, and J. P. Pelz, “Spatially-resolved spectroscopic measurements of Ec-0.57 eV traps in AlGa_N/Ga_N high electron mobility transistors,” *Appl. Phys. Lett.*, vol. 102, no. 19, p. 193509, 2013.
- [50] A. Sasikumar, D. W. Cardwell, A. R. Arehart, J. Lu, S. W. Kaun, S. Keller, U. K. Mishra, J. S. Speck, J. P. Pelz, and S. A. Ringel, “Toward a physical understanding of the reliability-limiting Ec-0.57 eV trap in Ga_N HEMTs,” in *IEEE International Reliability Physics Symposium (IRPS)*, 2014, p. 2C.1.1-2C.1.6.
- [51] N. Braga, R. Mickevicius, R. Gaska, X. Hu, M. S. Shur, M. Asif Khan, G. Simin, and J. Yang, “Simulation of Hot Electron and Quantum Effects in AlGa_N/Ga_N Heterostructure Field Effect Transistors,” *J. Appl. Phys.*, vol. 95, no. 11, pp. 6409–6413, 2004.
- [52] V. Joshi, A. Soni, S. P. Tiwari, and M. Shrivastava, “A Comprehensive Computational Modeling Approach for AlGa_N/Ga_N HEMTs,” *IEEE Trans. Nanotechnol.*, vol. 15, no. 6, pp. 947–955, 2016.
- [53] J. Laskar, S. Nuttinck, and S. Pinel, “Thermal Management of High Power Devices,” *CS Mantech*, pp. 1–3, 2013.
- [54] S. Wienecke, B. Romanczyk, M. Guidry, H. Li, E. Ahmadi, K. Hestroffer, X. Zheng, S. Keller, and U. K. Mishra, “N-Polar Ga_N Cap MISHEMT With Record Power Density Exceeding 6.5 W/mm at 94 GHz,” *IEEE Electron Device Lett.*, vol. 38, no. 3, pp. 359–362, 2017.
- [55] U. V. Bhapkar and M. S. Shur, “Monte Carlo calculation of velocity-field characteristics of wurtzite Ga_N,” *J. Appl. Phys.*, vol. 82, no. 4, pp. 1649–1655, 1997.

- [56] F. M. A. El-Ela and A. Z. Mohamed, "Temperature and Doping Dependencies of the Transport Properties within GaN and GaAs," *J. Mod. Phys.*, vol. 2, no. 11, pp. 1324–1330, 2011.
- [57] H. Arabshahi, E. Jaber, and H. Tayarani, "Comparison of Steady State Electron Transport Properties in Binary Nitride Materials Using Three Valley Monte Carlo Model," *Leonardo J. Sci.*, no. 20, pp. 71–78, 2012.
- [58] E. R. Heller and A. Crespo, "Electro-thermal modeling of multifinger AlGaIn/GaN HEMT device operation including thermal substrate effects," *Microelectron. Reliab.*, vol. 48, no. 1, pp. 45–50, 2008.
- [59] R. A. Coutu, R. A. Lake, B. D. Christiansen, E. R. Heller, C. A. Bozada, B. S. Poling, G. D. Via, J. P. Theimer, S. E. Tetlak, R. Vetury, and J. B. Shealy, "Benefits of Considering More than Temperature Acceleration for GaN HEMT Life Testing," *Electronics*, vol. 5, no. 3, p. 32, 2016.
- [60] R. J. Trew, D. S. Green, and J. B. Shealy, "AlGaIn/GaN HFET Reliability," *IEEE Microw. Mag.*, vol. 10, no. 4, pp. 116–127, 2009.
- [61] B. Chatterjee, J. S. Lundh, J. Dallas, H. Kim, and S. Choi, "Electro-Thermal Reliability Study of GaN High Electron Mobility Transistors," in *IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm)*, 2017, pp. 1247–1252.
- [62] J. S. Lundh, B. Chatterjee, J. Dallas, H. Kim, and S. Choi, "Integrated Temperature Mapping of Lateral Gallium Nitride Electronics," in *IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm)*, 2017, pp. 320–327.
- [63] Z. Liao, C. Guo, J. Meng, B. Jiang, L. Gao, Y. Su, R. Wang, and S. Feng, "Thermal evaluation of GaN-based HEMTs with various layer sizes and structural parameters using finite-element thermal simulation," *Microelectron. Reliab.*, vol. 74, pp. 52–57, 2017.
- [64] A. Cutivet, F. Cozette, M. Bouchilaoun, A. Chakroun, O. Arenas, M. Lesecq, J.-C. De Jaeger, A. Jaouad, F. Boone, and H. Maher, "Characterization of Dynamic Self-Heating in GaN HEMTs Using Gate Resistance Measurement," *IEEE Electron Device Lett.*, vol. 38, no. 2, pp. 240–243, 2017.
- [65] G. Pavlidis, S. Pavlidis, E. R. Heller, E. A. Moore, R. Vetury, and S. Graham, "Characterization of AlGaIn/GaN HEMTs Using Gate Resistance Thermometry," *IEEE Trans. Electron Devices*, vol. 64, no. 1, pp. 78–83, 2017.
- [66] V. Sodan, D. Kosemura, S. Stoffels, H. Oprins, M. Baelmans, S. Decoutere, and I. De Wolf, "Experimental Benchmarking of Electrical Methods and μ -Raman Spectroscopy for Channel Temperature Detection in AlGaIn/GaN HEMTs," *IEEE Trans. Electron Devices*, vol. 63, no. 6, pp. 2321–2327, 2016.
- [67] A. Manoi, J. W. Pomeroy, N. Killat, and M. Kuball, "Benchmarking of Thermal Boundary Resistance in AlGaIn/GaN HEMTs on SiC Substrates: Implications of the Nucleation Layer Microstructure," *IEEE Electron Device Lett.*, vol. 31, no. 12, pp. 1395–1397, 2010.
- [68] A. Sarua, H. Ji, K. P. Hilton, D. J. Wallis, M. J. Uren, T. Martin, and M. Kuball, "Thermal Boundary Resistance Between GaN and Substrate in AlGaIn/GaN Electronic

- Devices,” *IEEE Trans. Electron Devices*, vol. 54, no. 12, pp. 3152–3158, 2007.
- [69] B. K. Schwitter, A. E. Parker, S. J. Mahon, A. P. Fattorini, and M. C. Heimlich, “Impact of Bias and Device Structure on Gate Junction Temperature in AlGaIn/GaN-on-Si HEMTs,” *IEEE Trans. Electron Devices*, vol. 61, no. 5, pp. 1327–1334, 2014.
- [70] A. N. Tallarico, P. Magnone, E. Sangiorgi, and C. Fiegna, “Modeling Self-Heating Effects in AlGaIn/GaN Electronic Devices during Static and Dynamic Operation Mode,” in *IEEE Simulation of Semiconductor Processes and Devices (SISPAD)*, 2014, pp. 233–236.
- [71] A. N. Tallarico, “Characterization and Modeling of Semiconductor Power Devices Reliability,” 2017.
- [72] A. Wang, M. J. Tadjer, and F. Calle, “Simulation of thermal management in AlGaIn/GaN HEMTs with integrated diamond heat spreaders,” *Semicond. Sci. Technol.*, vol. 28, no. 5, p. 055010, 2013.
- [73] K. Park and C. Bayram, “Thermal resistance optimization of GaN/substrate stacks considering thermal boundary resistance and temperature-dependent thermal conductivity,” *Appl. Phys. Lett.*, vol. 109, no. 15, p. 151904, 2016.
- [74] A. Nigam, T. N. Bhat, S. Rajamani, S. B. Dolmanan, S. Tripathy, and M. Kumar, “Effect of self-heating on electrical characteristics of AlGaIn/GaN HEMT on Si (111) substrate,” *AIP Adv.*, vol. 7, no. 8, p. 085015, 2017.
- [75] D. Bisi, A. Chini, F. Soci, A. Stocco, M. Meneghini, S. Member, A. Pantellini, A. Nanni, C. Lanzieri, P. Gamarra, C. Lacam, M. Tordjman, and G. Meneghesso, “Hot-Electron Degradation of AlGaIn/GaN High-Electron Mobility Transistors During RF Operation: Correlation With GaN Buffer Design,” *IEEE Electron Device Lett.*, vol. 36, no. 10, pp. 1011–1014, 2015.
- [76] D. Bisi, A. Stocco, I. Rossetto, M. Meneghini, F. Rampazzo, A. Chini, F. Soci, A. Pantellini, C. Lanzieri, P. Gamarra, C. Lacam, M. Tordjman, M.-A. di Forte-Poisson, D. De Salvador, M. Bazzan, G. Meneghesso, and E. Zanoni, “Effects of buffer compensation strategies on the electrical performance and RF reliability of AlGaIn/GaN HEMTs,” *Microelectron. Reliab.*, vol. 55, no. 9, pp. 1662–1666, 2015.
- [77] A. R. Arehart, A. Sasikumar, G. D. Via, B. Poling, E. R. Heller, and S. A. Ringel, “Evidence for causality between GaN RF HEMT degradation and the EC-0.57 eV trap in GaN,” *Microelectron. Reliab.*, vol. 56, pp. 45–48, 2016.
- [78] A. R. Arehart, A. Sasikumar, S. Rajan, G. D. Via, B. Poling, B. Winningham, E. R. Heller, D. Brown, Y. Pei, F. Recht, U. K. Mishra, and S. A. Ringel, “Direct observation of 0.57 eV trap-related RF output power reduction in AlGaIn/GaN high electron mobility transistors,” *Solid State Electron.*, vol. 80, pp. 19–22, 2013.
- [79] T. Brazzini, M. A. Casbon, H. Sun, M. J. Uren, J. Lees, P. J. Tasker, H. Blanck, and M. Kuball, “Electroluminescence of hot electrons in AlGaIn/GaN high-electron-mobility transistors under radio frequency operation,” *Appl. Phys. Lett.*, vol. 106, no. 21, p. 213502, 2015.
- [80] T. Brazzini, M. A. Casbon, H. Sun, M. J. Uren, J. Lees, P. J. Tasker, H. Jung, H. Blanck, and M. Kuball, “Study of hot electrons in AlGaIn/GaN HEMTs under RF Class B and Class J operation using electroluminescence,” *Microelectron. Reliab.*, vol. 55, no. 12, pp. 2493–2498, 2015.

- [81] T. Brazzini, M. A. Casbon, M. J. Uren, P. J. Tasker, H. Jung, H. Blanck, and M. Kuball, "Hot-Electron Electroluminescence Under RF Operation in GaN-HEMTs: A Comparison Among Operational Classes," *IEEE Trans. Electron Devices*, vol. 64, no. 5, pp. 2155–2160, 2017.
- [82] A. D. Latorre-Rey, F. F. M. Sabatti, J. D. Albrecht, and M. Saraniti, "Hot electron generation under large-signal radio frequency operation of GaN high-electron-mobility transistors," *Appl. Phys. Lett.*, vol. 111, no. 1, p. 013506, 2017.
- [83] S. D'Angelo, A. Nalli, D. Resca, A. Raffo, C. Florian, F. Scappaviva, G. Vannini, S. Rochette, and J.-L. Muraro, "GaN Ku-band low-noise amplifier design including RF life test," *Int. J. Numer. Model. Electron. Networks, Devices Fields*, vol. 28, no. 6, pp. 717–731, 2015.
- [84] J. G. Tartarin and S. D. Nsele, "Self-biasing effects induced by RF step-stress in Ka-band LNAs based on InAlN/GaN HEMT technology," in *IEEE Microwave Integrated Circuits Conference (EuMIC)*, 2016, pp. 480–483.
- [85] A. Liero, M. Dewitz, S. Kühn, N. Chaturvedi, J. Xu, and M. Rudolph, "On the Recovery Time of Highly Robust Low-Noise Amplifiers," *IEEE Trans. Microw. Theory Tech.*, vol. 58, no. 4, pp. 781–787, 2010.
- [86] O. Axelsson, N. Billström, N. Rorsman, and M. Thorsell, "Impact of Trapping Effects on the Recovery Time of GaN Based Low Noise Amplifiers," *IEEE Microw. Wirel. Components Lett.*, vol. 26, no. 1, pp. 31–33, 2016.
- [87] G. Soubercaze-Pun, "De l'Etude en Bruit Basse Fréquence à la Conception d'un Oscillateur en Bande-X à partir de transistors AlGaIn/GaN HEMT," Thèse de doctorat, Université Paul Sabatier, 2007.
- [88] G. Soubercaze-Pun, J. G. Tartarin, L. Bary, J. Rayssac, E. Morvan, B. Grimbert, S. L. Delage, J.-C. De Jaeger, and J. Graffeuil, "Design of a X-band GaN oscillator: from the low frequency noise device characterization and large signal modeling to circuit design," in *IEEE MTT-S International Microwave Symposium (IMS)*, 2006, pp. 747–750.
- [89] J. G. Tartarin, G. Soubercaze-Pun, J. L. Grondin, L. Bary, J. Mimila-Arroyo, and J. Chevallier, "Generation-recombination defects in AlGaIn/GaN HEMT on SiC substrate, evidenced by low frequency noise measurements and SIMS characterization," in *AIP Conference Proceedings*, 2007, vol. 922, pp. 163–166.
- [90] K. Hirche, J. Lätti, M. Rostewitz, K. Riepe, B. Lambert, R. Lossy, J. Würfl, P. Waltereit, J. Kühn, R. Quay, F. Van Raay, M. Dammann, M. Casar, S. Muller, D. Marcon, S. Decoutere, M. Auf der Maur, A. Di Carlo, J. Pomeroy, and M. Kuball, "GaN Reliability Enhancement and Technology Transfer Initiative (GREAT²)," in *Abstract of ESA/ESTEC Contract No. 21.499/08/NL/PA*, pp. 1–8.
- [91] A. R. Barnes and F. Vitobello, "ESA perspective on the industrialisation of European GaN technology for space application," in *IEEE European Microwave Integrated Circuit Conference (EuMIC)*, 2014, pp. 233–236.
- [92] P. Waltereit, W. Bronner, R. Kiefer, R. Quay, J. Kühn, F. Van Raay, M. Dammann, S. Müller, C. Libal, T. Meier, M. Mikulla, and O. Ambacher, "High efficiency and low leakage AlGaIn/GaN HEMTs for a robust, reproducible and reliable X-band MMIC space technology," in *IEEE Transactions on Semiconductor Manufacturing (CS-MANTECH)*, 2010, pp. 1–4.

- [93] P. Waltereit, J. Kühn, R. Quay, F. Van Raay, M. Dammann, M. Cäsar, S. Müller, M. Mikulla, O. Ambacher, J. Lätti, M. Rostewitz, K. Hirche, and J. Däubler, “High efficiency X-band AlGa_N/Ga_N MMICs for space applications with lifetimes above 10⁵ hours,” in *IEEE European Microwave Integrated Circuit Conference (EuMIC)*, 2012, pp. 123–126.
- [94] A. R. Barnes and F. Vitobello, “Preliminary Reliability Data from Accelerated RF Life Tests on European Ga_N HEMTs,” in *IEEE Transactions on Semiconductor Manufacturing (CS-MANTECH)*, 2012, pp. 24–27.
- [95] J. Joh and J. A. del Alamo, “RF Power Degradation of Ga_N High Electron Mobility Transistors,” in *IEEE International Electron Devices Meeting (IEDM)*, 2010, p. 20.2.1-20.2.4.
- [96] J. G. Tartarin, D. Saugnon, O. Lazar, G. Maillot, and L. Bary, “Understanding Traps Locations and Impact on AlGa_N/Ga_N HEMT by LFN noise & transient measurements, and T-CAD simulations,” in *IEEE International Conference on Noise and Fluctuation (ICNF)*, 2017, pp. 1–4.
- [97] J.-B. Fonder, L. Chevalier, C. Genevois, O. Latry, C. Duperrier, F. Temcamani, and H. Maanane, “Physical analysis of Schottky contact on power AlGa_N/Ga_N HEMT after pulsed-RF life test,” *Microelectron. Reliab.*, vol. 52, no. 9, pp. 2205–2209, 2012.
- [98] J.-B. Fonder, O. Latry, C. Duperrier, M. Stanislawiak, H. Maanane, P. Eudeline, and F. Temcamani, “Compared deep class-AB and class-B ageing on AlGa_N/Ga_N HEMT in S-Band pulsed-RF operating life,” *Microelectron. Reliab.*, vol. 52, no. 11, pp. 2561–2567, 2012.
- [99] B. M. Paine, S. R. Polmanter, V. T. Ng, N. T. Kubota, and C. R. Ignacio, “Lifetesting Ga_N HEMTs with Multiple Degradation Mechanisms,” *IEEE Trans. Device Mater. Reliab.*, vol. 15, no. 4, pp. 486–494, 2015.
- [100] B. Lambert, J. Thorpe, R. Behtash, B. Schauwecker, F. Bourgeois, H. Jung, J. Bataille, P. Mezenge, C. Gourdon, C. Ollivier, D. Floriot, and H. Blanck, “Reliability data’s of 0.5 μm AlGa_N/Ga_N on SiC technology qualification,” *Microelectron. Reliab.*, vol. 52, no. 9, pp. 2200–2204, 2012.
- [101] E. De Francesco, R. De Francesco, and E. Petritoli, “Obsolescence of the MIL-HDBK-217: A critical review,” in *IEEE International Workshop on Metrology fo AeroSpace (MetroAeroSpace)*, 2017, pp. 282–286.
- [102] J. W. Harms, “Revision of MIL-HDBK-217 , Reliability Prediction of Electronic Equipment,” in *Proceedings of the IEEE Reliability and Maintainability Symposium (RAMS)*, 2010, pp. 1–3.
- [103] J. G. McLeish, “Enhancing MIL-HDBK-217 Reliability Predictions with Physics of Failure Methods,” in *Proceedings of the IEEE Reliability and Maintainability Symposium (RAMS)*, 2010, pp. 1–6.
- [104] L. E. Bechtold, “Reliability Predictions to Support a Design For Reliability Program,” in *Proceedings of the IEEE Reliability and Maintainability Symposium (RAMS)*, 2011, pp. 1–4.
- [105] L. E. Bechtold and D. Redman, “Reliability Roadmap and Industry Collaboration,” in *Proceedings of the IEEE Reliability and Maintainability Symposium (RAMS)*, 2013, pp. 1–5.

[106] “Reliability Methodology for Electronic Systems,” in *Guide FIDES*, 2010, pp. 1–465.

Chapitre II. Développement d'un banc de stress thermique à haute fréquence

II.1. Introduction

Ce chapitre est consacré à l'étude de la fiabilité des composants hyperfréquences de puissance de la filière AlGaIn/GaN. Dans cette optique, un banc de stress a été conçu au LAAS afin de répondre aux besoins des conditions de stress à haute fréquence (HF) et thermique. Ce banc est piloté par un logiciel, développé spécifiquement pour le banc, et permettant un contrôle personnalisé et évolutif des différents matériels et une automatisation de l'acquisition des mesures des paramètres statiques (DC) et HF. La principale amélioration du montage expérimental, comparativement aux bancs de stress HF conventionnels [1]–[5], est l'ajout de commutateurs micro-ondes pour commuter de la chaîne de stress à haute fréquence vers une configuration paramètre [S] afin d'effectuer des mesures petit signal à différentes périodes durant le stress HF.

Ce banc de stress a été financé majoritairement par le contrat d'investissement n°4.51 de l'axe 4 du Labex GaNeX (ANR-11-LABX-0014).

Ce chapitre se divise en deux grandes parties. La première propose une description de l'ensemble du montage expérimental et de l'interface Homme/Machine. Une phase de calibrage a été réalisée pour quantifier la dérive des marqueurs DC et HF au cours du temps, et en fonction des conditions de température. La dernière section présente la procédure de stress HF et thermique appliquée à l'étude du comportement des dispositifs sous test (DUTs), sous différentes conditions de point de compression de la puissance de sortie HF.

La seconde partie porte sur l'analyse de l'évolution des paramètres DC et HF (fort signal et petit signal) obtenus lors du stress. Une méthode d'analyse avancée est proposée selon la corrélation conventionnelle de dégradation liant la puissance de sortie (P_{OUT}) et le courant de drain-source (I_{DS}). Le croisement des résultats non-linéaires avec les données des paramètres [S] bas-niveau permet de confirmer ou d'infirmer un certain nombre d'hypothèses émises, par le suivi des paramètres électriques du modèle électrique linéaire en fonction du temps de stress.

II.2. Description générale du banc de stress

II.2.1. Montage expérimental

Le banc de stress à haute fréquence et thermique développé au LAAS est actuellement conçu pour réaliser des vieillissements de composants/circuits de la bande S (1GHz – 4GHz) jusqu'en bande Ka (26,5GHz – 40GHz). Le schéma de principe du banc de stress est donné en Figure II. 1. Ce montage peut faire vieillir jusqu'à trois dispositifs simultanément, en conservant une voie test (donc 4 voies au total).

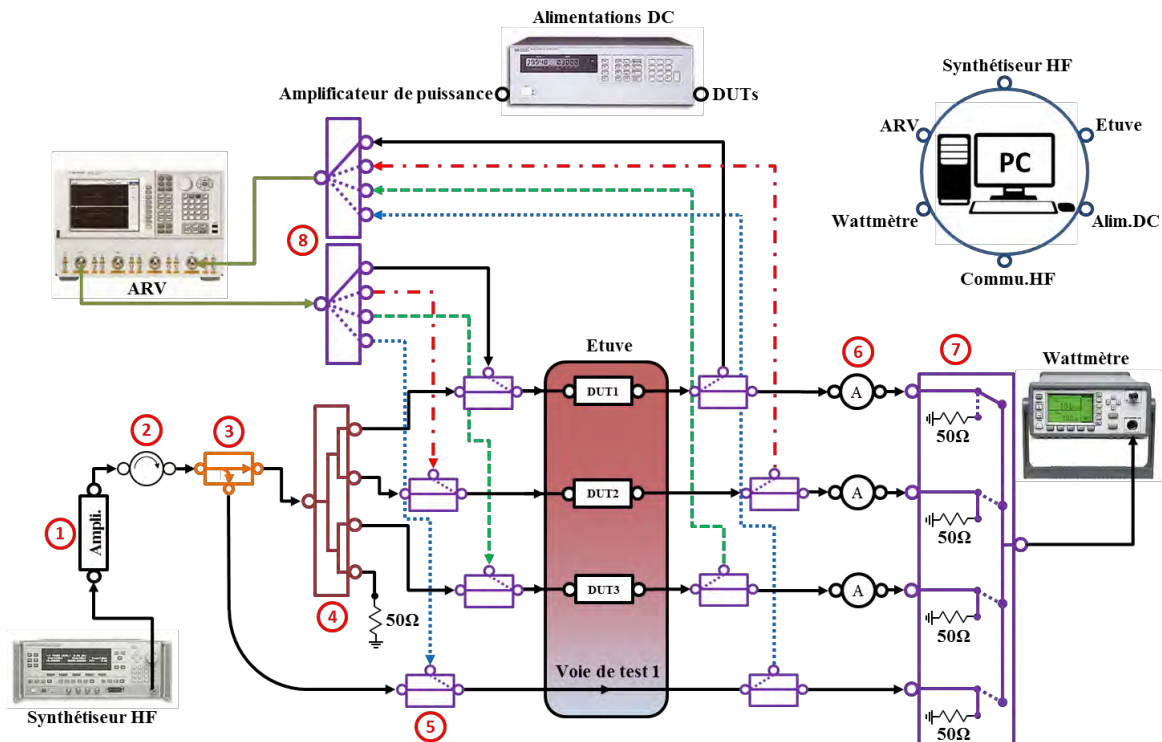


Figure II. 1 : synoptique général du banc de stress HF et thermique.

Le descriptif du banc donné ci-après fournit une partie des références du matériel dont l'emplacement est fixe. Les équipements passifs, dont les références ne sont pas citées, sont amovibles selon la bande de fréquence et le niveau de puissance admissible requis. Tous ces équipements sont disponibles au laboratoire. Concernant l'étage amplificateur de puissance ① (PA : Power Amplifier), celui utilisé dans cette étude est le ZVE-3W-83+ fonctionnant dans une plage de fréquence allant de la bande S à C (4GHz – 8GHz), avec une puissance de sortie typique de 35dBm à 3dB de compression. Deux autres PA sont prévus pour couvrir la bande X (8GHz – 12GHz) et la bande Ka.

Ce banc est composé d'un synthétiseur de fréquence HP 83650B (0,01GHz – 50GHz) permettant de générer un signal porteur à onde entretenue (CW : Continuous Wave). Ce signal traverse ensuite un PA ①, utilisé comme "driver" et satisfaisant les niveaux de puissance transmis aux DUTs de cette étude, afin d'atteindre les zones à forte non-linéarité de la puissance de sortie et réaliser le stress à haute fréquence. Un isolateur ② peut être inséré en sortie du driver afin d'éviter qu'une onde réfléchi, due à un mauvais rapport d'onde stationnaire de l'équipement succédant le driver, ne vienne perturber le driver. Une fraction du signal amplifié est prélevée par un coupleur ③ dont la voie couplée (c.-à-d. la voie de test) est dédiée à l'observation de la dérive de P_{OUT} du driver. Ce relevé permet une correction du signal d'entrée (P_{IN_DUT}) des DUTs afin d'extraire cette dérive de la fluctuation intrinsèque des performances HF des DUTs lors du traitement des données. Le signal de la voie non couplée en sortie du coupleur est réparti entre les différents canaux par un diviseur de puissance quatre voies ④ permettant de répartir la puissance sur trois dispositifs simultanément. La quatrième voie du diviseur est reliée à une terminaison 50Ω de puissance. Deux atténuateurs variables insérés

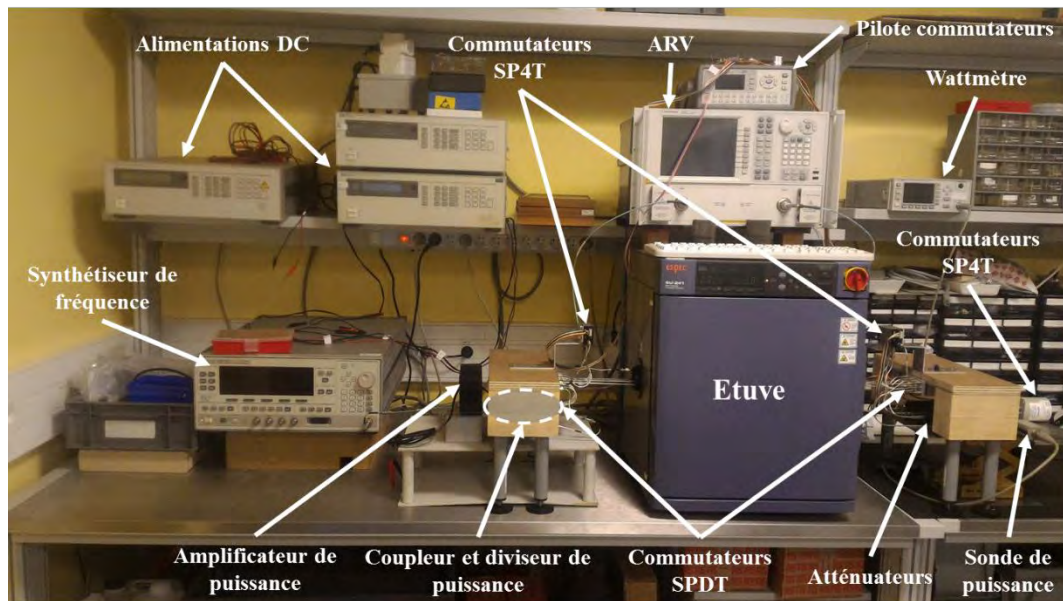


Figure II. 2 : photographie du banc de stress HF et thermique pour des vieillissements en bande S et C.

après le diviseur de puissance (non représentés sur la Figure II. 1) permettent d'ajuster le niveau de puissance injecté aux DUT2 et DUT3 (DUT1 étant géré directement par le signal non modifié). Huit commutateurs mécanique unipolaire à deux directions ⑤ (SPDT : single-pole, double-throw) Dow-Key 401Y-481132A (DC – 40GHz) sont positionnés à l'extérieur de l'étuve, de part et d'autre des DUTs. Leur rôle est d'aiguiller soit le signal porteur CW provenant du synthétiseur de fréquence, rôle que l'on nommera mode "stress", ou bien le signal provenant de l'Analyseur de Réseau Vectoriel (ARV) Agilent N5230C (0,01GHz – 40GHz), rôle que l'on nommera mode "petit-signal", vers les DUTs et la voie de test. Des atténuateurs fixes ⑥ Weinschel Associates WA88 (DC – 40GHz) 30dB sont positionnées en amont du commutateur mécanique unipolaire à quatre directions ⑦ (SP4T : single-pole, four-throw) Keysight 87104D (DC – 40GHz), à terminaison 50Ω sur les voies non actives, pour protéger le commutateur en terme de puissance maximale admissible. En sortie de la voie commune du commutateur SP4T, une sonde de puissance HP 8487A (0,05GHz – 50GHz) associée à un wattmètre Agilent E4418B permettent de relever la puissance des DUTs et du driver. Les commutateurs SP4T ⑧ servent à sélectionner le chemin d'accès pour l'acquisition des paramètres [S] des DUTs et de la voie de test, lors de la sélection du mode "petit-signal". Les commutateurs SPDTs et SP4Ts sont commandés par le pilote Keysight 11713C. La voie de test permet de vérifier la dérive du calibrage tout au long de la campagne de stress. Les DUTs sont positionnés à l'intérieur d'une étuve Espec SU-241 permettant des profils de cyclage thermique (triangulaire/rectangulaire ou constant) allant de - 40°C jusqu'à + 150°C. De plus, l'intérêt de faire traverser la voie de test dans l'étuve fournit des informations sur la dérive du calibrage avec la température lors du mode "stress" et du mode "petit-signal". Enfin, des alimentations DC HP 6625A (x2) et HP 6627A possédant quatre et deux sorties chacune respectivement, permettent l'alimentation de trois DUTs et du "driver". Tous les équipements du banc, hormis l'alimentation du "driver", sont pilotés par un ordinateur dont le logiciel de commande a été développé au LAAS. La Figure II. 2 montre une photographie du banc de stress à haute

fréquence et thermique configuré pour des vieillissements de composants/circuits en bande S et C.

Afin de réaliser correctement la transition entre le mode "stress" et le mode "petit-signal" (pour ne causer aucun dommage sur les équipements), le signal HF du synthétiseur est éteint avant l'acquisition des paramètres [S] des DUTs. Les huit commutateurs SPDTs ⑤ sont ensuite commutés et chaque voie des commutateurs SP4Ts ⑧ commute en même temps, les uns après les autres, pour caractériser chaque canal indépendamment. Après l'acquisition des paramètres [S], approximativement 1 min, tous les SPDTs ⑤ retournent à leur position initiale et le signal HF du synthétiseur est allumé.

II.2.2. Interface Homme/Machine

Dans cette section, la description générale de l'interface Homme/Machine (IHM) est donnée. L'IHM a été développée en langage C à l'aide de l'environnement LabWindows/CVI. L'IHM comporte plusieurs onglets permettant de piloter indépendamment/conjointement chaque appareil. L'écran principal de l'IHM est donné en Figure II. 3. Cette fenêtre est composée de six différentes fonctions dont leur rôle est donné ci-après. Des compteurs calculent le nombre de basculement des commutateurs réalisé au fur et à mesure de leur utilisation par l'IHM. Cette donnée permettra, lorsque les commutateurs auront atteint un certain pourcentage de basculement, comparativement aux données du constructeur, de prévoir leur remplacement.

- **WATT** : l'étape 1 sur Figure II. 4 permet de calibrer le wattmètre à une fréquence de référence de 50MHz. Le facteur d'étalonnage à cette fréquence est déterminé automatiquement par le wattmètre. La table d'étalonnage de la sonde de puissance est définie par défaut dans le code de l'IHM. Une fois le calibrage effectué, lors de la sélection et de la validation de la fréquence du signal du synthétiseur dans l'onglet

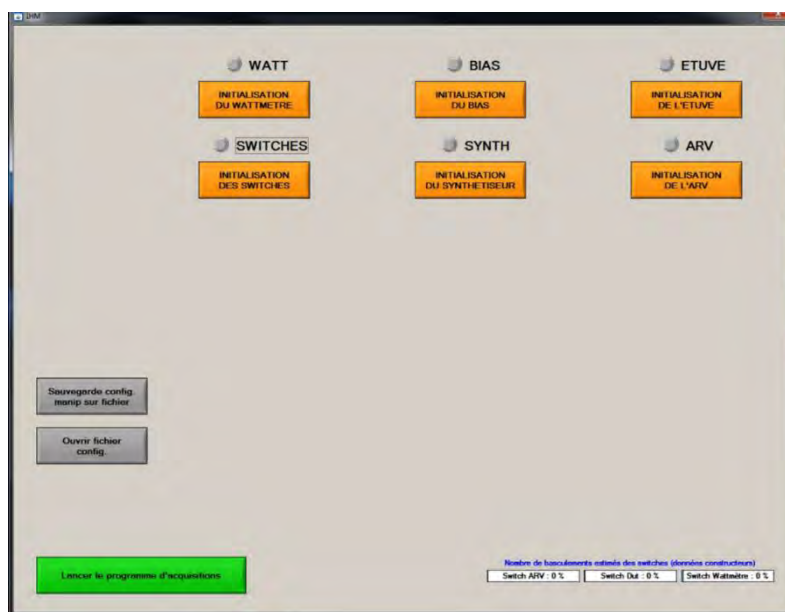


Figure II. 3 : écran principal de l'IHM.

II.2. Description générale du banc de stress

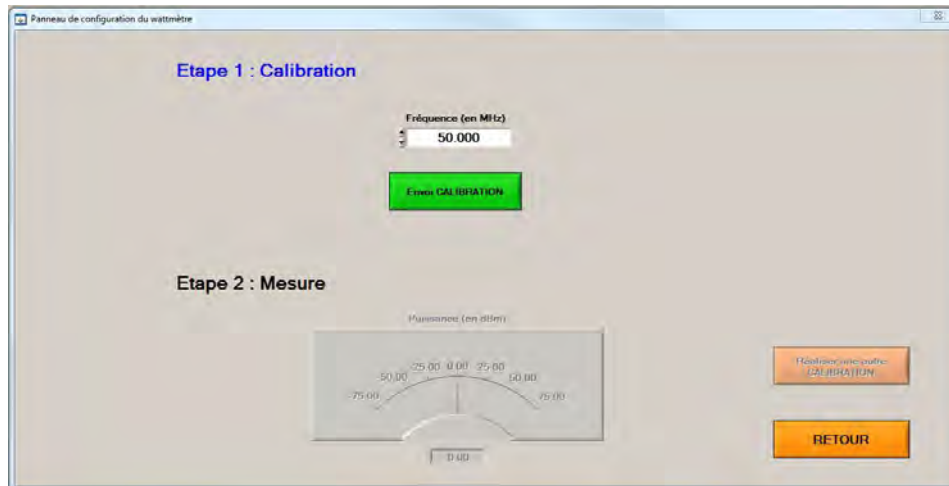


Figure II. 4 : fenêtre de calibrage du wattmètre.

SYNTH, le wattmètre se synchronise automatiquement sur la fréquence du synthétiseur pour la mesure de la puissance. L'étape 2 permet de vérifier le calibrage du wattmètre (précision de 0,01dBm), à partir du signal de référence de l'appareil. Après chaque période de stress, il est possible de revenir sur l'onglet **WATT** pour effectuer un nouveau calibrage de l'appareil avant de relancer une nouvelle campagne de stress.

- **BIAS** : jusqu'à trois alimentations DC peuvent être activées aux DUTs, Figure II. 5. Chaque alimentation est affectée à un canal HF et dispose de deux voies de polarisation (entrée et sortie du DUT). L'activation des alimentations 1 à 3 revient à sélectionner le nombre de voies pour lesquelles le wattmètre doit mesurer la puissance des DUT (1 à 3 respectivement). Autrement dit, si l'alimentation 1 est activée, correspondant à la voie 1 (DUT1), seule la puissance de cette voie sera mesurée par le wattmètre (la puissance de la voie de test est mesurée par défaut). Les consignes I_{GS} max (A) et I_{DS} max (A) servent à définir les seuils de courant maximal de grille-source et drain-source fournis

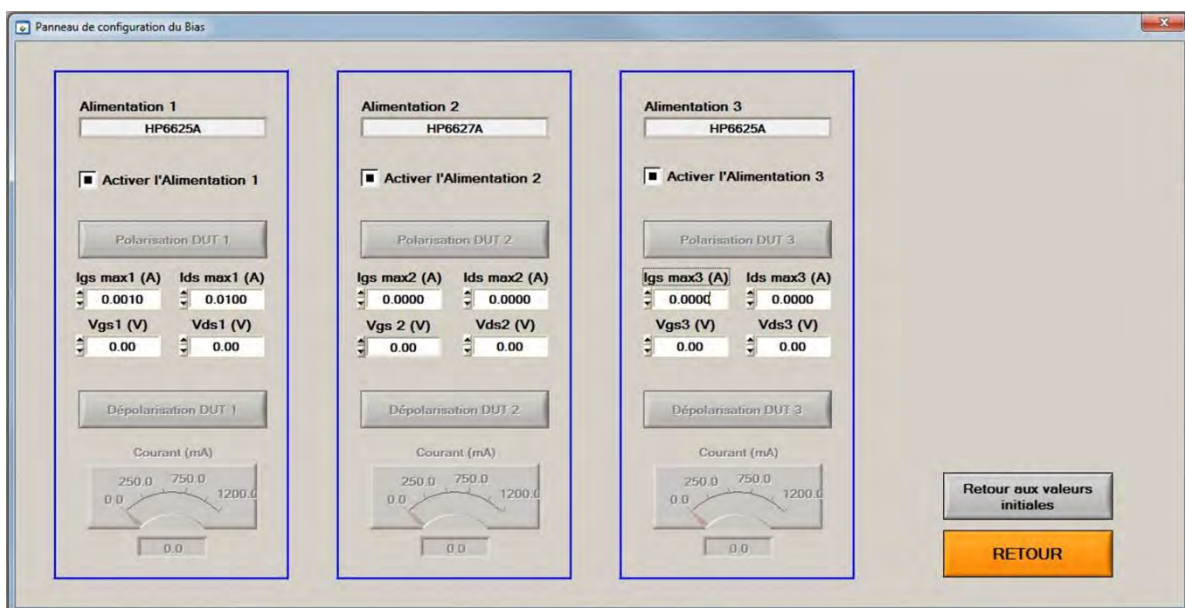


Figure II. 5 : fenêtre du réglage des points de polarisations des DUTs.

par les alimentations DC pour ne pas endommager les DUTs. V_{GS} (V) et V_{DS} (V) sont les tensions de polarisation de grille-source et drain-source respectivement. Ces alimentations ne fournissant pas de tension négative, il est nécessaire d'inverser le câblage au niveau de l'accès de grille-source des DUTs de type HEMT normally ON dans le cas de nos études. La procédure de polarisation/dépolarisation des dispositifs HEMTs GaN suivie dans ce manuscrit est la suivante :

1. définir la limite en courant des alimentations sur I_{GS} max et I_{DS} max,
2. définir une tension V_{GS} au-delà de la tension de pincement ($V_{DS}=0V$),
3. polariser le DUT,
4. augmenter progressivement la tension V_{DS} jusqu'au point de tension souhaitée,
5. augmenter progressivement la tension V_{GS} pour atteindre le point de repos du DUT. La lecture de la valeur du courant I_{DS} s'affiche directement dans l'indicateur de courant,
6. avant de dépolariser, diminuer progressivement la tension V_{GS} jusqu'à la tension de pincement du DUT,
7. diminuer progressivement la tension V_{DS} ,
8. Dépolariser le DUT.

Cette procédure permet d'éviter les risques d'oscillation ou de dégradation des dispositifs sous test.

- **ETUVE** : il est possible de choisir jusqu'à trois profils de température (triangulaire, rectangulaire et constant) compris dans une plage de température allant de $-40^{\circ}C$ et $+150^{\circ}C$. Pour un profil constant, la température de la chambre est définie à une température. Pour un profil triangulaire ou rectangulaire, il faut définir une température de départ et une température d'arrivée. La durée théorique de chaque palier est définie dans les fenêtres "durée de la température de départ (arrivée)". La durée réelle estimée

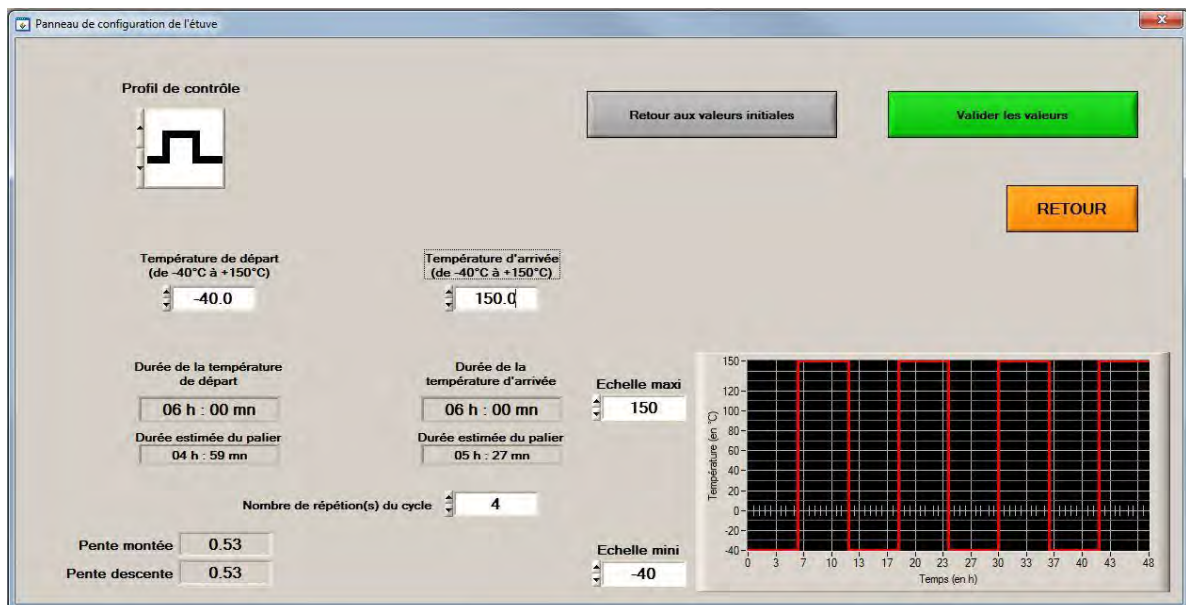


Figure II. 6 : fenêtre de réglage du profil de température de l'étuve et de la durée de campagne de stress.

II.2. Description générale du banc de stress

des paliers est calculée à partir des temps de montée et de descente en température de l'étuve. Le cycle ainsi défini peut être répété plusieurs fois à partir de la fenêtre "Nombre de répétition(s) du cycle". Ce nombre de cycle défini alors la durée du vieillissement pendant laquelle les DUTs seront soumis au stress HF. Pour un profil de température constant, la durée du vieillissement est définie directement en choisissant la durée totale. Le graphique permet de visualiser immédiatement la durée totale du stress et le nombre de cycle répété si un profil triangulaire ou rectangulaire est sélectionné. La Figure II. 6 montre un exemple de profil rectangulaire avec quatre répétitions de cycle, par palier théorique de 6h, soit une durée totale de 48h.

- **SWITCHES** : cette fonction permet à l'utilisateur de contrôler les commutateurs SPDTs et SP4Ts, ainsi que de vérifier le niveau de puissance affiché par le synthétiseur, la puissance mesurée par le wattmètre en fonction de la voie sélectionnée et le courant I_{DS} de chaque DUT.
- **SYNTH** : permet de régler la fréquence et la puissance en sortie du synthétiseur, et d'allumer/éteindre le signal à haute fréquence du synthétiseur.
- **ARV** : le calibrage des paramètres [S] est effectué à l'intérieur de l'étuve aux plans de référence au niveau des accès des DUTs et en transmission sur la voie de test. Le calibrage de chaque voie doit être sauvegardé sous le format ".csa". Cette étape doit être réalisée par l'utilisateur avant de lancer l'IHM. Dans l'IHM, Figure II. 7, la fonction ARV dispose de deux modes de balayage : en fréquence et en puissance. Ces modes sont choisis en fonction du choix de l'étude menée sur les DUTs. Le mode balayage en fréquence sert à extraire les paramètres [S] bas niveau. Le mode balayage en puissance sert à extraire la courbe de la puissance de sortie (P_{OUT}) en fonction de la puissance d'entrée (P_{IN}), à une fréquence donnée. Après sélection du mode, l'utilisateur accède à la sélection des fichiers de calibrage enregistrés dans l'ARV et choisi le fichier

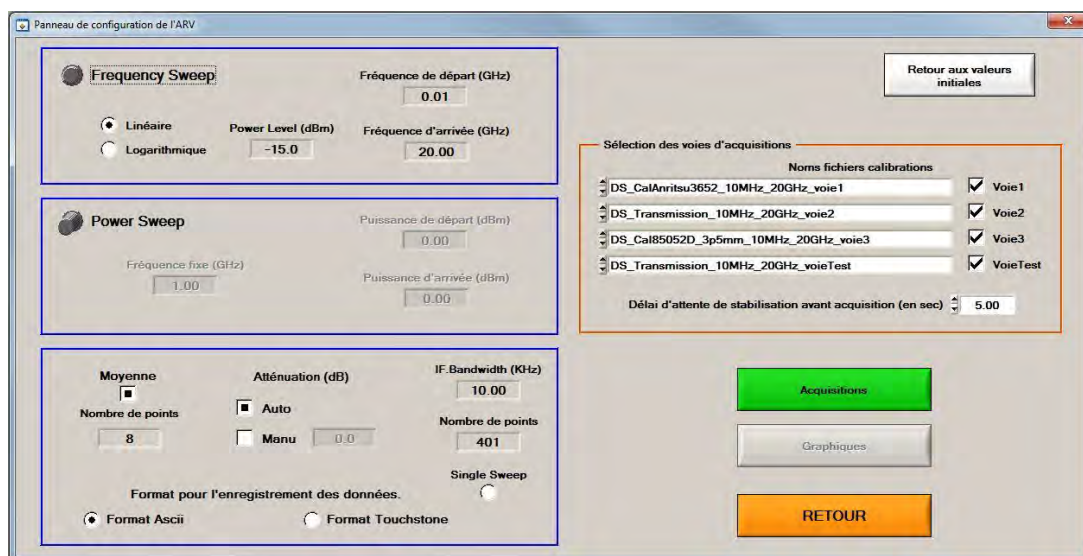


Figure II. 7 : fenêtre de configuration de l'ARV.

correspondant à la voie calibrée. A noter qu'il est nécessaire d'avoir, dans la sauvegarde des ".csa", les mêmes paramètres configurés dans l'ARV pour toutes les voies (fréquence de départ/arrivée, nombre de points de fréquence, niveau de puissance, nombre de points pour la moyenne, bande passante du filtre de fréquence intermédiaire, nombre de point dans la bande de fréquence et les paramètres [S] affichés). L'IHM "gèle" si un de ces paramètres est différent dans un fichier ".csa". Après commutations des SP4Ts ⑧, un délai avant acquisition est défini pour attendre la stabilisation des paramètres [S], relativement au nombre de points utilisé pour la moyenne dans la configuration de l'ARV. Enfin, le bouton acquisition permet d'acquérir les paramètres [S] ou les paramètres en puissance de chaque voie et de les enregistrer. Cette sauvegarde sert de référence avant de lancer le vieillissement. Les données des paramètres [S] ou $P_{OUT}-P_{IN}$ sont ensuite visualisées dans une nouvelle fenêtre, Figure II. 8. Chaque voie peut être visualisée séparément avec un possible changement d'échelle (linéaire/logarithmique). La phase des paramètres [S] peut aussi être observée.

Après réglage des fonctions, le stress est lancé sur l'écran principal de l'IHM "Lancer le programme d'acquisition". Deux nouvelles fenêtres s'ouvrent, demandant à l'utilisateur de choisir la période d'échantillonnage (acquisition des paramètres DC et HF) : 1min à 15min. La seconde propose pour :

- Température constante : la période avant d'effectuer la première mesure après le début du stress (en min) et la période de répétition d'acquisition des paramètres [S] ou de la caractéristique $P_{OUT}-P_{IN}$ (en min). Le nombre de mesures totales est indiqué en fonction du choix des périodes sélectionnées.
- Cyclage thermique : la mesure initiale (en cycle) après le début du stress et la période de répétition d'acquisition des paramètres [S] ou de la caractéristique $P_{OUT}-P_{IN}$ (en cycle). Le nombre de mesures totales est indiqué en fonction du choix des cycles sélectionnés.

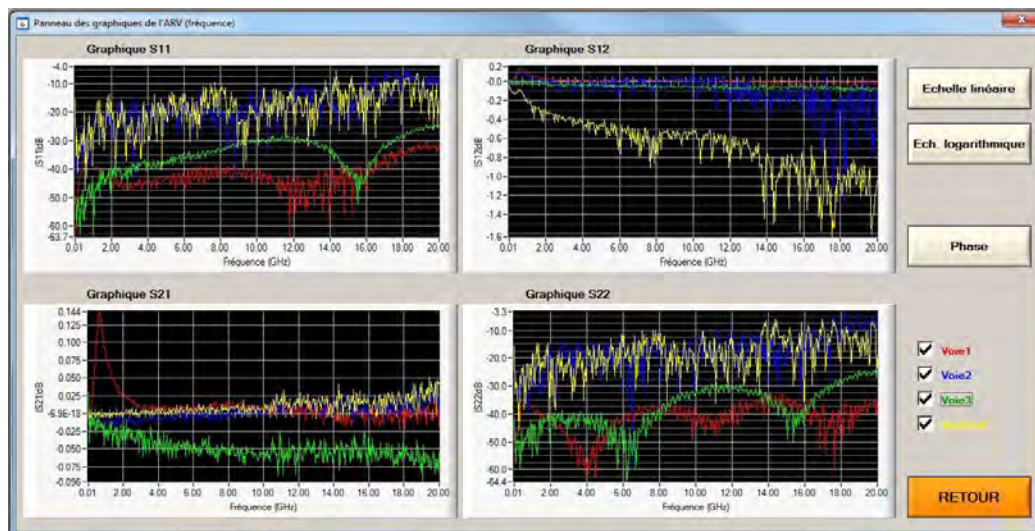


Figure II. 8 : fenêtre de visualisation des paramètres [S].

II.2. Description générale du banc de stress

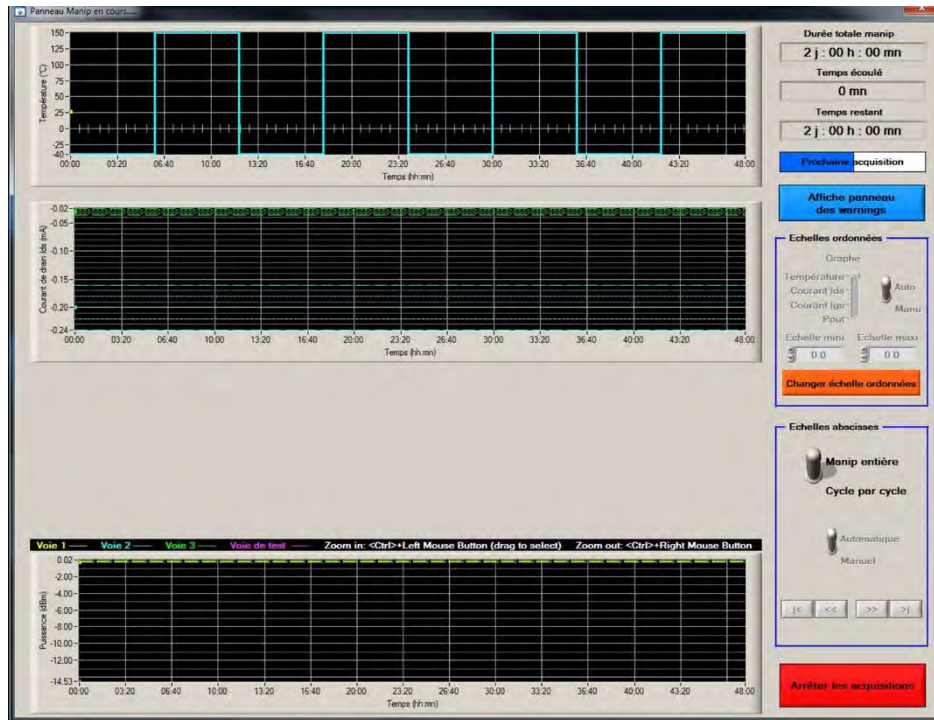


Figure II. 9 : fenêtre de visualisation de l'évolution des paramètres des différentes voies : température, I_{DS} et P_{OUT} .

Lors d'un cyclage thermique, pour un profil rectangulaire, la mesure des paramètres [S] ou de la caractéristique $P_{OUT}-P_{IN}$ s'effectue à mi-créneau temporel pour la température haute et basse. Pour un profil triangulaire, les mesures sont réalisées dès que la température haute ou basse est atteinte.

Une fois les derniers réglages paramétrés, l'IHM ouvre une dernière fenêtre où le profil de température théorique-réel, l'évolution des marqueurs DC (I_{DS} en mA) et HF (P_{OUT} en dBm) en fonction du temps de toutes les voies est affichée dans des graphiques, Figure II. 9. Plusieurs paramètres y sont exposés :

- la durée totale de la campagne de stress,
- le temps écoulé,
- le temps restant avant la fin du stress,
- une jauge donnant le temps avant la prochaine acquisition des paramètres DC et HF,
- les échelles des abscisses et des ordonnées modifiables par l'utilisateur.

A la fin du stress, la sortie du synthétiseur est éteinte et les commutateurs SPDTs et SP4Ts reviennent à leur position initiale. Les DUTs continuent d'être alimentés par les alimentations DC.

II.2.3. Calibrage du mode "stress" et du mode "petit-signal"

Cette étude est réalisée pour quantifier la dérive temporelle liée aux équipements, à savoir celles du synthétiseur de fréquence, de la sonde de puissance associée au wattmètre, de l'amplificateur "driver" de puissance éventuel, et de l'analyseur de réseau vectoriel. Cette donnée est nécessaire afin de pouvoir dissocier les effets des fluctuations induites par les équipements, de ceux liés à la dégradation propre des DUTs. L'extraction des résultats de dérive permet de définir une fenêtre d'interprétation des résultats de stress à haute fréquence lors de l'étude de vieillissement de composants HEMTs GaN de la partie II.3. Pour faire ce calibrage, les câbles micro-ondes semi-rigides situés aux niveaux des accès des DUTs en entrée-sortie sont connectés entre eux.

Le mode "stress" désigne la période durant laquelle la sortie du synthétiseur de fréquence est allumée et que les mesures au wattmètre sont effectuées. Le mode "petit-signal" désigne la période durant laquelle la sortie du synthétiseur de fréquence est éteinte et que les mesures à l'ARV sont réalisées. Dans un premier temps, le calibrage du mode "stress" et du mode "petit-signal" est effectué à une température d'étuve de $+25^{\circ}\text{C}$ (définie comme la température ambiante). La stabilité de la calibration a été évaluée pendant 500h (21 jours). La fréquence du synthétiseur est fixée à 4,2GHz. Les acquisitions de la puissance et des paramètres [S] sont effectuées toutes les 15min et 24h respectivement. La variation de température à l'intérieur de l'étuve est de $\pm 0,1^{\circ}\text{C}$ durant le test. De plus, la salle expérimentale, où est situé le banc de stress, possède un réseau de capteur thermique permettant le relevé de la température. Cette donnée est sauvegardée sur serveur afin de vérifier *a posteriori* si d'éventuelles fluctuations de température ont eu une influence sur les données mesurées. La Figure II. 10 montre la fluctuation de la puissance de la voie 3 durant les 21 jours de test. Celle-ci fluctue autour d'une valeur de $+0,02\text{dB} \pm 0,01\text{dB}$. Ce relevé montre une bonne stabilité du signal de sortie du synthétiseur de fréquence et du système de mesure (c.-à-d. sonde de puissance associée au wattmètre). La fluctuation de puissance des autres voies est du même ordre de grandeur.

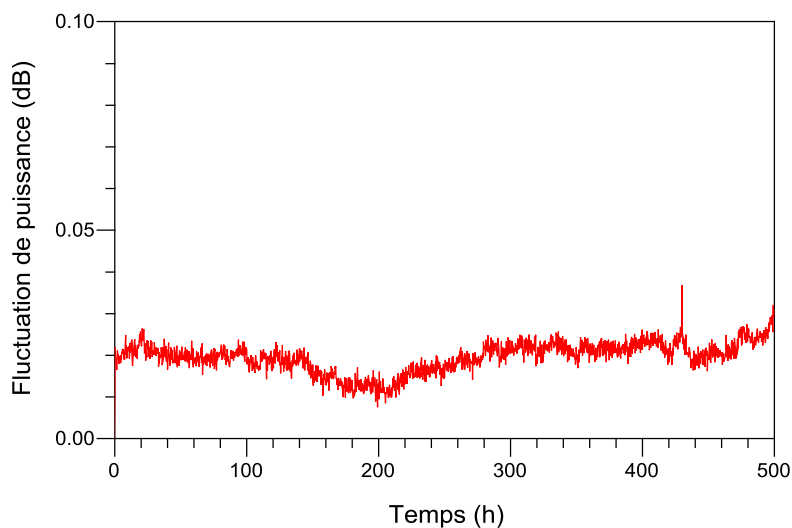


Figure II. 10 : fluctuation de la puissance de la voie 3 durant 500h.

Différents éléments peuvent intervenir dans la fluctuation de la puissance, dont les possibles origines sont citées ci-après. Le paramètre de désadaptation n'est pas pris en compte car celui-ci intervient seulement lors de la connexion des différents éléments du montage, et n'évolue pas dans le temps. L'évolution de la puissance provient de trois principales sources :

- des incertitudes associées à la répétabilité des pertes d'insertion lors de la commutation des commutateurs SPDTs et SP4Ts. Elles sont fournies par les constructeurs pour être inférieures à 0,03dB pour les SP4Ts de Keysight (valeurs non communiquées pour les SPDTs de Dow-Key),
- de l'incertitude liée au synthétiseur HF,
- des incertitudes provenant du système de mesure de la puissance.

L'incertitude associée au synthétiseur de fréquence provient de la stabilité en température de la source HF. Elle est certifiée pour évoluer à 0,01dB/°C. Quant aux incertitudes de mesure liées à la sonde de puissance et au wattmètre, plusieurs sources d'erreurs sont identifiées et détaillées dans [6].

Pour la sonde de puissance, la puissance absorbée (P_{abs}) par le capteur suit la relation :

$$P_{abs} = P_i - P_r \quad (\text{eq. 2. 1})$$

où P_i représente la puissance incidente et P_r la puissance réfléchie. La puissance mesurée indique la puissance qui est dissipée dans l'élément de détection de puissance lui-même. La sonde utilisée lors de la mesure étant de type thermocouple, la puissance absorbée à haute fréquence est ramenée à un niveau DC par un processus de conversion. Cette puissance équivalente est appelée puissance substituée (P_{sub}). Des erreurs interviennent lors du processus de conversion ; afin de les prendre en compte, le terme de rendement effectif η_{eff} est adopté pour les sondes de puissance :

$$\eta_{eff} = \frac{P_{sub}}{P_{mes}} \quad (\text{eq. 2. 2})$$

où P_{mes} est la puissance absorbée par la sonde durant la mesure. Le rendement effectif change avec la fréquence, mais les changements qui sont causés par le niveau dynamique de puissance sont généralement négligeables. De plus, un facteur d'étalonnage (K_b) permet de combiner à la fois le rendement effectif et les pertes induites par la désadaptation. K_b est défini par :

$$K_b = \frac{P_{sub}}{P_i} \quad (\text{eq. 2. 3})$$

avec P_i la puissance incidente vers la sonde (contient le terme des pertes par désadaptation). Ainsi en utilisant la valeur de K_b en fonction de la fréquence (tableau fournit par le fabricant), on s'affranchit de ces termes lors du calibrage. En revanche, une incertitude inévitable est

associée au facteur d'étalonnage et concerne l'imprécision de la valeur obtenue lors de la mesure selon les différents standards d'étalonnage définis par les normes internationales. Le facteur d'étalonnage du wattmètre est donné à 98,8% à une fréquence de 4,2GHz et l'incertitude du facteur d'étalonnage est donnée à 1,41 points sur une plage de fréquence comprise entre 1,2GHz et 6GHz et à une température de $+ 25^{\circ}\text{C} \pm 3^{\circ}\text{C}$.

Concernant les incertitudes liées au wattmètre, elles proviennent de plusieurs sources : l'oscillateur de référence (50MHz), réglage et dérive du zéro, le bruit et la linéarité de puissance. Les mesures en boucle-ouverte, telles que celles utilisées dans les sondes à thermocouple, requièrent une source de puissance connue pour vérifier et ajuster la sensibilité de la sonde. La majorité des wattmètres en sont équipés ; et qu'importe la puissance de référence utilisée, si celle-ci dévie de sa valeur de départ, le calibrage lui associe une erreur. Cette incertitude de la puissance de sortie de l'oscillateur de référence (1mW) est spécifiée par le fabricant pour avoir une précision de $\pm 0,6\%$ ($+ 25^{\circ}\text{C} \pm 10^{\circ}\text{C}$) valide pendant 2 ans après calibrage de celle-ci en laboratoire.

Dans toute mesure de puissance, le dispositif doit être initialisé à zéro sans aucune puissance à haute fréquence appliquée à la sonde. Le réglage du zéro est habituellement accompli à l'intérieur du wattmètre par compensation numérique des décalages résiduels en forçant l'introduction d'un décalage de tension qui oblige le wattmètre à lire zéro. Ce décalage de tension est contaminé par une multitude de sources incluant la sonde et le bruit des circuits internes au wattmètre. L'erreur de réglage du zéro est spécifiée à $\pm 50\text{nW}$ pour la sonde 8487A. Pour des plages de puissance élevées, l'erreur de réglage du zéro est petite en comparaison du signal qui va être mesuré. La dérive du zéro, aussi appelée stabilité à long terme (variance), correspond à la variation d'indication de puissance mesurée sur une période assez longue (généralement 1h) alors qu'un signal de niveau de puissance constant est appliqué en entrée, à température constante et après un intervalle de préchauffage défini. La dérive du zéro est donnée inférieure à $\pm 10\text{nW}$ dans l'heure qui suit le réglage du zéro, après 24h de préchauffage du wattmètre, pour la sonde 8487A.

Le bruit de mesure est aussi connu comme un facteur de stabilité à court terme, et celui-ci provient plus spécifiquement des sources présentes à l'intérieur de la sonde et des circuits à l'intérieur du wattmètre. La cause de bruit provient des mouvements aléatoires des électrons libres causés par la température des composants. L'acquisition de la puissance peut être faite à un moment où cette fluctuation aléatoire produit une indication maximale, ou peut-être à un minimum. Le bruit est spécifié comme le changement d'indication dans le wattmètre sur un court intervalle de temps (généralement 1min) pour une puissance constante et à température constante. Le bruit de mesure est spécifié inférieur à 110nW à 50MHz pour la sonde 8487A.

II.2. Description générale du banc de stress

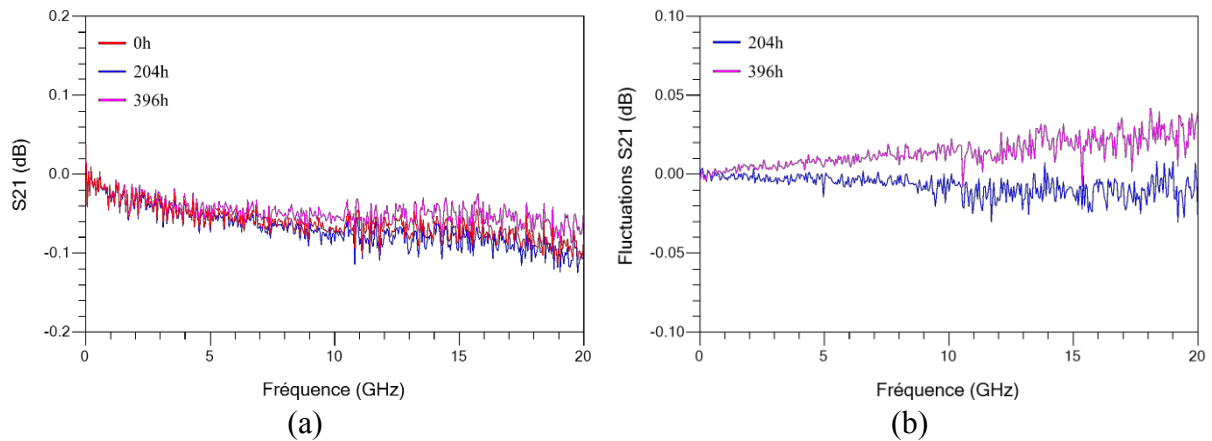


Figure II. 11 : dérive minimale (t_{204h}) et maximale (t_{396h}) du paramètre S_{21} de la voie 3 durant 500h. (b) écart de $S_{21}(t_{204h})$ et $S_{21}(t_{396h})$ en fonction de la référence $S_{21}(t_{0h})$ dans (a).

La linéarité de la mesure de puissance est principalement une caractéristique de la sonde. La déviation intervient habituellement pour des plages de puissance élevées de la sonde. Elle est spécifiée à $\pm 3\%$ sur une plage de puissance allant de + 10dBm à + 20dBm. La puissance du synthétiseur HF est réglée pour obtenir une puissance mesurée autour de 0dBm $\pm 0,2$ dB, pour les voies 1 à 3, l'incertitude de la linéarité n'intervient pas dans la fluctuation de puissance observée.

Un grand nombre de ces incertitudes peut contribuer à la fluctuation de la puissance mesurée, mais d'autres contributions sont négligeables (au vu des incertitudes qui sont inférieures au μ W). De plus, Il est trouvé que le profil de fluctuation de la puissance n'est pas corrélé avec le changement de profil de la température ($\pm 1^\circ\text{C}$) de la salle expérimentale.

La Figure II. 11 et la Figure II. 12 montrent la dérive minimale et maximale du paramètre en transmission S_{21} et de la phase équivalente associée de la voie 3 durant les 500h de test. La fluctuation de la transmission (respectivement de la phase) est comprise entre $\pm 0,05$ dB

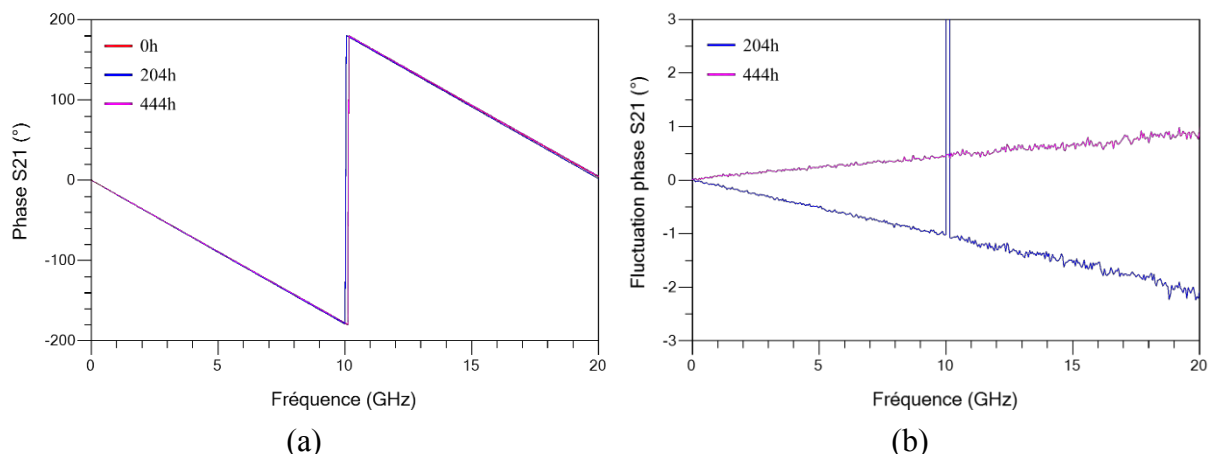


Figure II. 12 : dérive minimale (t_{204h}) et maximale (t_{444h}) de la phase du paramètre S_{21} de la voie 3 durant 500h. (b) écart de phase de $S_{21}(t_{204h})$ et $S_{21}(t_{444h})$ en fonction de la référence $S_{21}(t_{0h})$ dans (a). L'augmentation de l'écart de phase dans (b) de la courbe bleue à 204h, autour de 10GHz, est due au décalage de la fréquence d'inversion (a) lors du changement de phase.

(respectivement $\pm 2^\circ$) à 20GHz. La faible dérive observée sur S_{21} permet de certifier que le calibrage de l'ARV reste stable et que la faible fluctuation de température de la salle expérimentale n'influence pas l'équipement. Aussi, le fait que les SPDTs et les SP4Ts changent de position à plusieurs reprises prouve la bonne qualité de commutation des commutateurs, de par la bonne reproductibilité des mesures en transmission.

Dans un second temps, le calibrage du mode "stress" et du mode "petit-signal" est effectué à une température comprise entre -40°C et $+100^\circ\text{C}$ avec un profil rectangulaire. Le calibrage de l'ARV et la première acquisition à t_{0h} des paramètres [S] est réalisée à une température de $+25^\circ\text{C}$. La période théorique de chaque palier est de 4h. Les acquisitions ultérieures des paramètres [S] se font à mi-créneau temporel pour la température chaude et froide. La stabilité du calibrage a été évaluée pendant 168h (7 jours). La fréquence du synthétiseur est fixée à 4,2GHz (choix relatif à la fréquence de conception des amplificateurs hybrides et MMIC). Les acquisitions de la puissance et des paramètres [S] sont effectuées toutes les 15min et tous les cycles respectivement. Lorsque le palier de température est atteint, la variation de température à l'intérieur de l'étuve est de $\pm 0,2^\circ\text{C}$ durant le test.

Concernant le calibrage du mode "stress", la Figure II. 13 (a) montre le comportement de la puissance de la voie 2 suivant le cyclage thermique de l'étuve durant les 7 jours de test. Le relevé de la puissance de cette même voie durant le calibrage à température ambiante est inséré afin d'observer l'effet du cyclage thermique sur les pertes des câbles micro-ondes, par rapport à la température de référence de $+25^\circ\text{C}$. Nous remarquons que sur la Figure II. 13 (a) que pour une température de palier de -40°C , les pertes des câbles micro-ondes s'améliorent d'environ 0,07dB (la puissance de sortie mesurée passant alors de $+0,07\text{dBm}$ à $+0,14\text{dBm}$). Tandis que pour une température de palier de $+100^\circ\text{C}$, les pertes des câbles micro-ondes augmentent d'environ $+0,09\text{dB}$ (dégradation de la puissance collectée de $+0,07\text{dBm}$ à $-0,02\text{dBm}$). Ces décalages de puissance en fonction de la température de l'étuve sont liés aux fluctuations thermiques des pertes diélectriques et métalliques des câbles coaxiaux dans l'étuve

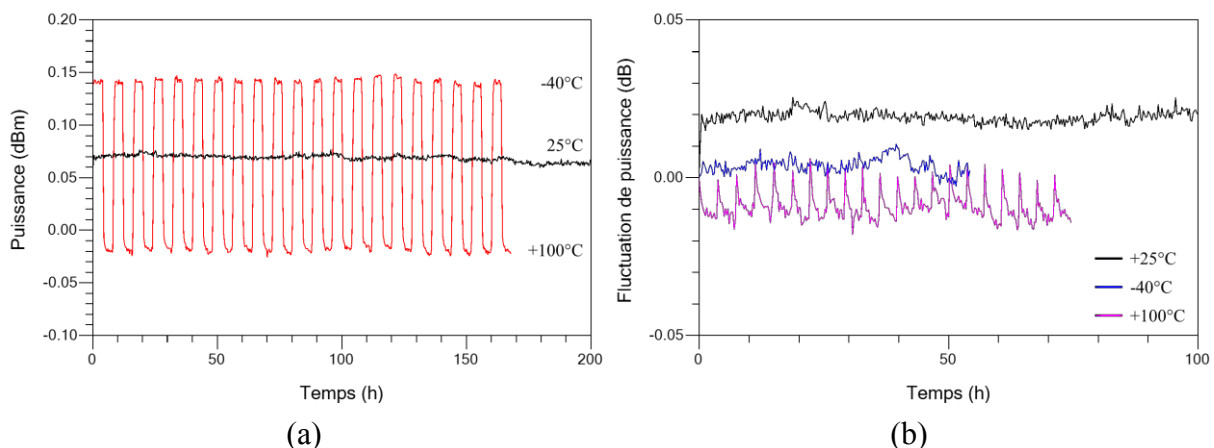


Figure II. 13 : (a) évolution de la puissance de la voie 2 en fonction du cyclage thermique (-40°C et $+100^\circ\text{C}$) au cours de 168h de test. (b) fluctuation de la puissance pour chaque palier de température. Les périodes de transition entre les deux paliers de température et les points de puissance pour lesquels la température de l'étuve est supérieure à $\pm 0,1^\circ\text{C}$ ne sont pas prisent en compte.

II.2. Description générale du banc de stress

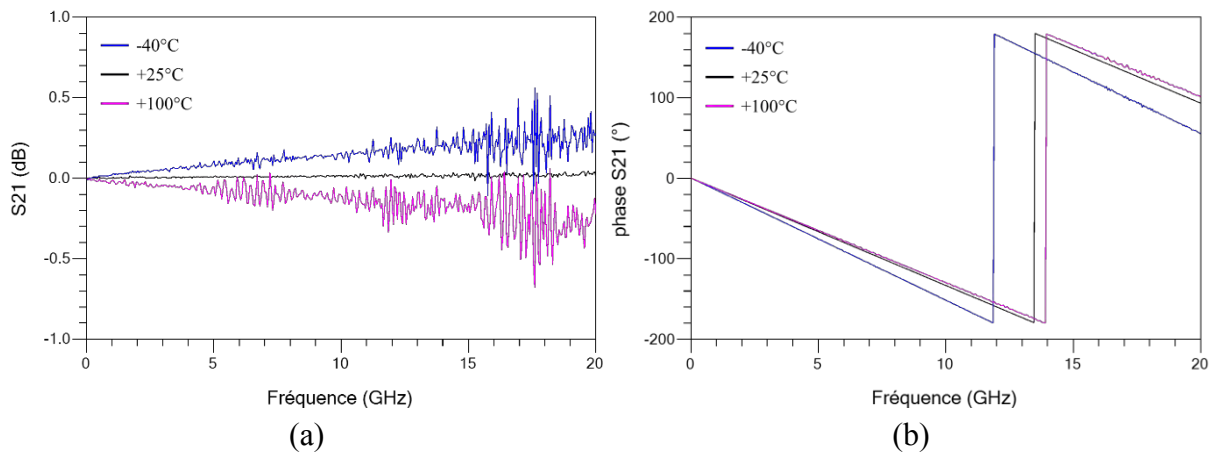


Figure II. 14 : premières acquisitions du paramètre (a) S_{21} et (b) de la phase associée pour des températures d'étuve de -40°C et $+100^{\circ}\text{C}$ (la référence à $+25^{\circ}\text{C}$ est extraite avant le début du test).

(et d'un modèle graduel entre la partie interne et externe de l'étuve). Afin de quantifier la fluctuation de puissance pour chaque palier de température, les périodes de transition entre les deux paliers de température et les points de puissance pour lesquels la température de l'étuve est supérieure à $\pm 0,1^{\circ}\text{C}$ ne sont pas pris en compte, Figure II. 13 (b). Ainsi, pour une température de -40°C et $+100^{\circ}\text{C}$, les puissances restent stables avec une fluctuation de $+0.01\text{dB}$ et $\pm 0.01\text{dB}$ respectivement. Ces fluctuations très faibles, entrant dans la plage d'incertitude de mesure des appareils, montrent que les câbles micro-ondes conserve une bonne stabilité, une fois la température de consigne atteinte, pour des températures de -40°C et $+100^{\circ}\text{C}$ (spécification constructeur des câbles : -55°C à $+125^{\circ}\text{C}$). Il n'est donc pas utile en l'état de compenser les modèles thermiques des câbles.

Concernant le calibrage du mode "petit-signal", les variations du paramètre en transmission S_{21} et de la phase associée de la voie 2 sont données en Figure II. 14 (a) et (b) respectivement, selon la température de l'étuve. Les données de S_{21} pour -40°C et $+100^{\circ}\text{C}$ sont les acquisitions du premier cycle thermique. Pour une température de -40°C , la transmission s'améliore par rapport à la référence de $+25^{\circ}\text{C}$ avec une élévation de $+0,5\text{dB}$ à $17,5\text{GHz}$. Cette tendance s'inverse lorsque l'étuve atteint une température de $+100^{\circ}\text{C}$, avec une augmentation des pertes de $+0,7\text{dB}$ à $17,5\text{GHz}$. Au niveau de la phase, la fréquence d'inversion (pour laquelle la phase fait une rotation de 360°) est décalée selon la température de l'étuve. Par rapport à la fréquence d'inversion à température ambiante, celle-ci dévie négativement et positivement de $1,6\text{GHz}$ (resp. $0,5\text{GHz}$) pour une température de -40°C (resp. $+100^{\circ}\text{C}$). Pour une plage de température comprise entre -40°C et $+25^{\circ}\text{C}$, la fréquence d'inversion augmente rapidement puis évolue plus lentement pour des températures comprises entre $+25^{\circ}\text{C}$ et $+100^{\circ}\text{C}$, Figure II. 15.

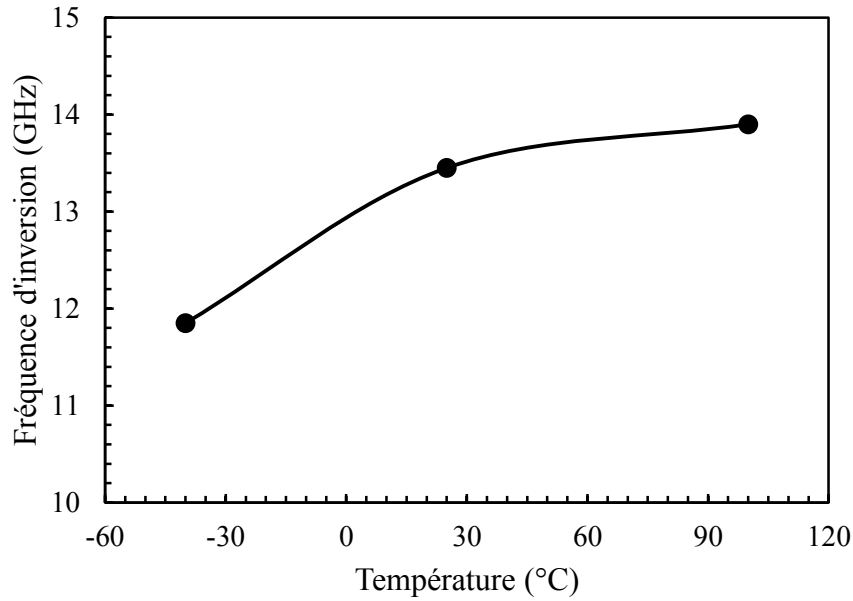


Figure II. 15 : fréquence d'inversion de la phase S_{21} en fonction de la température.

Afin de trouver le paramètre du câble coaxial sujet aux variations de température et influençant le changement de la fréquence d'inversion, la théorie des lignes de transmission [7] est employée selon le formalisme d'une ligne sans pertes et dont la sortie est terminée par une charge d'impédance Z_L , Figure II. 16. Assumons qu'une onde incidente de la forme $V_0^+ e^{-j\beta z}$ est générée à partir d'une source à distance électrique $z < 0$. Lorsque la ligne est terminée par une charge arbitraire Z_L différente de l'impédance caractéristique de la ligne Z_0 , une onde réfléchie de la forme $V_0^- e^{j\beta z}$ est présente (β représente la constante de propagation). La tension totale sur la ligne peut alors être écrite comme la somme des ondes incidente et réfléchie :

$$V(z) = V_0^+ e^{-j\beta z} + V_0^- e^{j\beta z} \quad (\text{eq. 2. 4})$$

De manière analogue, le courant total sur la ligne est décrit par :

$$I(z) = \frac{V_0^+}{Z_0} e^{-j\beta z} - \frac{V_0^-}{Z_0} e^{j\beta z} \quad (\text{eq. 2. 5})$$

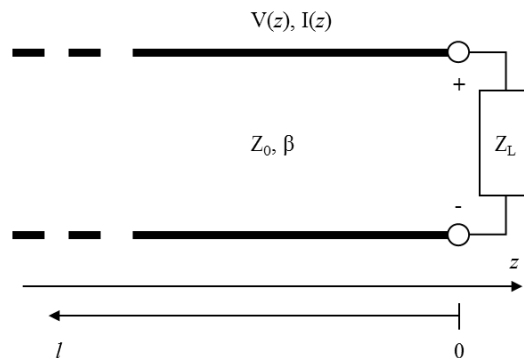


Figure II. 16 : ligne de transmission terminée par une charge Z_L .

II.2. Description générale du banc de stress

Ce formalisme aboutit à la représentation théorique usuelle de la tension :

$$\begin{aligned} V(z) &= V_0^+ \cdot (e^{-j\beta z} + \Gamma e^{j\beta z}) \\ &= V_0^+ e^{-j\beta z} \cdot (1 + \Gamma e^{2j\beta z}) \end{aligned} \quad (\text{eq. 2. 6})$$

où la constante de phase β est donnée par :

$$\beta = \frac{2\pi}{\lambda} \quad (\text{eq. 2. 7})$$

et λ est la longueur d'onde. Ainsi, en associant l'équation (eq. 2. 7) et pour $z = -l$, l'équation (eq. 2. 6) peut être écrite comme :

$$V(l) = V_0^+ e^{j\frac{2\pi}{\lambda}l} \cdot (1 + \Gamma e^{-2j\frac{2\pi}{\lambda}l}) \quad (\text{eq. 2. 8})$$

En considérant que $Z_L = Z_0$, alors $\Gamma = 0$ (aucune onde n'est réfléchi) et la tension totale à la longueur électrique l est donc égale à l'onde incidente. La phase φ de la tension totale est de la forme :

$$\varphi = \frac{2\pi \cdot f \cdot l}{c} \quad (\text{eq. 2. 9})$$

Avec f la fréquence de l'onde incidente (Hz) et c la vitesse de la lumière dans le vide ($\text{m}\cdot\text{s}^{-1}$). La longueur électrique d'une ligne est définie par :

$$l = \frac{L_P}{V_f} = L_P \cdot \sqrt{\varepsilon_r} \quad (\text{eq. 2. 10})$$

où L_P est la longueur physique de la ligne (m), V_f est la vitesse de propagation (phase) du signal ($\text{m}\cdot\text{s}^{-1}$) et ε_r est la constante diélectrique de l'isolant du câble micro-ondes. La phase de la tension totale sur la ligne peut alors être écrite comme :

$$\varphi = \frac{2\pi \cdot f \cdot L_P \cdot \sqrt{\varepsilon_r}}{c} \quad (\text{eq. 2. 11})$$

La longueur physique de la ligne (dilatation ou rétractation thermique) et la dépendance thermique de la constante diélectrique apparaissent comme les seuls paramètres affectant la phase.

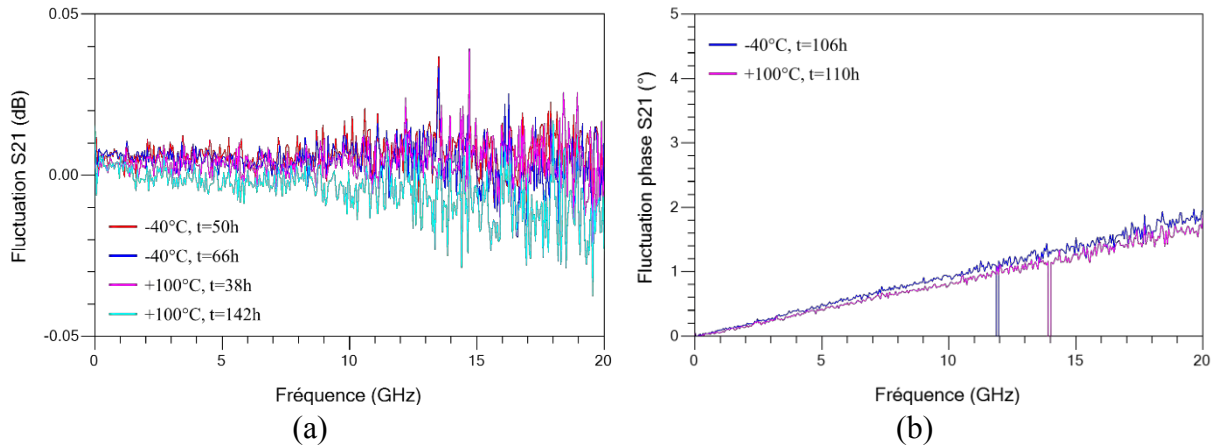


Figure II. 17 : (a) relever de la fluctuation maximale (t_{50h} et t_{38h}) et minimale (t_{66h} et t_{142h}) de S_{21} pour la température de -40°C et $+100^{\circ}\text{C}$ respectivement. (b) dérive maximale de la phase de S_{21} pour la température de -40°C et $+100^{\circ}\text{C}$. Le changement instantané sur la fluctuation de phase dans (b), pour -40°C à 11,9GHz et pour $+100^{\circ}\text{C}$ à 14GHz, est due au décalage de la fréquence d'inversion lors du changement de phase par rapport à la première mesure de ces mêmes paliers de température.

La fluctuation au cours du temps du paramètre S_{21} par rapport à la première acquisition faite à -40°C et $+100^{\circ}\text{C}$, pour ces mêmes paliers de température, est donnée en Figure II. 17. Une plage de fluctuation est définie dans la Figure II. 17 (a), pour les deux températures, aux points de fréquence dont le paramètre S_{21} a le plus dérivé sur la totalité des acquisitions. Ainsi une dérive maximale de $\pm 0,04\text{dB}$ est observée pour les deux paliers de température durant les 7 jours de test. Du point de vue de la phase, la fluctuation maximale de la phase est relevée à 106h et 110h pour la température de -40°C et $+100^{\circ}\text{C}$ respectivement, Figure II. 17 (b). La dérive maximale de la phase est inférieure à $+2^{\circ}$ à la fréquence de 20GHz pour les deux températures.

A partir des résultats de la Figure II. 17 (b) et de l'équation (eq. 2. 11), la variation de la longueur des câbles micro-ondes ΔL peut être déterminée pour l'écart de phase $\Delta\varphi = 0,2^{\circ}$ observé entre la valeur minimale et maximale de la température de l'étuve à la fréquence de 20GHz. En considérant au premier ordre que la constante diélectrique $\epsilon_r = 2,03$ du PTFE (Polytétrafluoroéthylène) des câbles micro-ondes reste constante quelle que soit la température, les câbles micro-ondes ont une variation de longueur $\Delta L = 335\mu\text{m}$.

En conclusion, la faible dérive observée sur S_{21} en fonction de la température de l'étuve permet de certifier que le calibrage de l'ARV reste stable. Aussi, le fait que les SPDTs et les SP4Ts changent de position à plusieurs reprises prouve, de par la bonne reproductibilité des mesures en transmission, la bonne stabilité de commutation des commutateurs.

II.2.4. Discussion

Pour étudier l'effet du cyclage thermique lors du mode "petit-signal", le banc de stress est calibré à une température de $+25^{\circ}\text{C}$. L'intérêt d'effectuer le calibrage à cette température est de s'affranchir d'un calibrage aux plans d'accès des DUTs, aux températures de -40°C et

II.2. Description générale du banc de stress

+ 100°C, qui serait relativement long. Par exemple, il serait nécessaire dans le cas d'un calibrage deux ports à - 40°C pour un DUT de suivre la procédure suivante :

1. connecter le court-circuit du kit de calibrage au port d'accès 1 du DUT,
2. allumer l'étuve et attendre que la température atteigne - 40°C,
3. réaliser le calibrage de l'ARV,
4. éteindre l'étuve,
5. effectuer les étapes 1 à 4 en utilisant le circuit-ouvert et la charge,
6. effectuer les étapes 1 à 5 au port d'accès 2 du DUT,
7. connecter l'accès 1 et 2 et réaliser les étapes 2 à 4.

Comme on peut le constater, un tel calibrage prendrait beaucoup de temps à mettre en place et il serait trois fois plus long pour le calibrage de trois DUTs, voir six fois plus dans le cas d'un cyclage thermique (à moins de disposer d'autant de kit de calibrage que de voies à calibrer). Le calibrage à + 25°C permet donc une étude de la variation relative des paramètres [S] par rapport à un cyclage thermique.

La variation relative des paramètres [S] et de la puissance lors du cyclage thermique (ou à température ambiante) ayant une variation très faible, l'interprétation des résultats de vieillissement des dispositifs sous test sera possible si les dégradations observées sont supérieures à la variation relative quantifiée lors du calibrage du banc de stress.

II.2.5. Procédure de stress

La procédure suivie pour le stress à haute fréquence des DUTs de la section II.3 est donnée en Figure II. 18. L'étude du vieillissement débute par un stress à 1dB de compression de la puissance de sortie ($P_C=1dB$) avec le suivi de la puissance de sortie, du courant de drain-

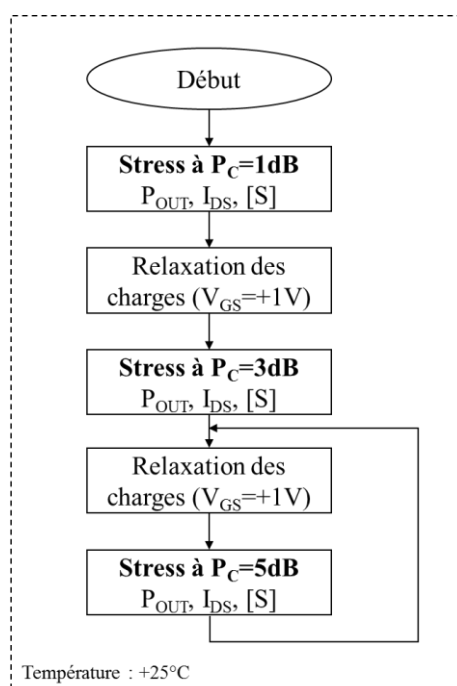


Figure II. 18 : organigramme de la procédure de stress à haute fréquence.

source et des paramètres [S] de chaque DUT. A la fin du test, les DUTs sont polarisés à une tension V_{GS} positive (drain en court-circuit) afin de récupérer un état électrique initial [8] pour chaque dispositif, en raison d'une possible accumulation de charges durant le stress : certains effets récupérables dus à la présence de charges mobiles, et aussi possiblement à des charges fixes non liées à des centres profonds, sous la grille pouvant affecter l'état initial des dispositifs avant chaque campagne de stress (une illumination sous UV, ou idéalement sous longueurs d'onde proches du vert-jaune visible, serait envisageable pour obtenir des effets potentiellement équivalents ou plus efficaces dans le cas de dispositifs non encapsulés). La puissance d'entrée des DUTs est ensuite augmentée pour parvenir aux fortes zones de non-linéarité ($P_C=3dB$ et $5dB$), et ainsi atteindre un facteur de dégradation plus important, permettant d'accélérer le vieillissement des dispositifs. Chaque campagne de vieillissement est réalisée durant une période de 156h (6,5jours). L'étape de relaxation des charges est effectuée après chaque campagne de stress.

Les seuils limites de dégradation conventionnels des marqueurs (perte de 1dB de la puissance de sortie et diminution de 10% de I_{DS}) en fonction du niveau de stress HF ne sont pas fixés comme des critères de défaillance absolue dans notre cas. L'objectif est d'identifier les signatures de dégradation intervenant lors d'un stress HF à différent niveau de puissance, et de réaliser une corrélation en fonction du niveau d'agression. L'acquisition des paramètres [S] au cours du stress HF permet de nous doter d'informations électriques supplémentaires au cours de la période de test. Il est ainsi possible de localiser (grâce à l'établissement d'un modèle électrique petit signal de premier ordre, quel(s) est (sont) le(s) paramètre(s) ayant évolué(s) avec le stress HF, et de diminuer ainsi le nombre d'interprétation spéculative.

Pour la commodité d'analyse selon les objectifs ciblés, le vieillissement des composants est réalisé à une température d'étuve fixée à $+25^{\circ}C$. Nous avons décidé d'étudier dans cette thèse les mécanismes intervenants dans la fiabilité des dispositifs à une température ambiante donnée (comportement électrique : partition entre le stress dynamique HF et la signature bas-niveau, effets de dégradation permanente ou récupérable) de ceux activés à basse/haute température durant un cyclage thermique.

II.3. Résultats de vieillissement de composants HEMTs GaN

II.3.1. Description de la technologie des dispositifs sous test

Les dispositifs sous test étudiés dans ce manuscrit sont des composants HEMT GaN sur carbure de silicium (SiC), possédant une fraction molaire de 24% d'aluminium dans la barrière AlGaN. Les dispositifs HEMT GaN en configuration source commune sont composés de deux doigts de grille, avec une largeur individuelle de $75\mu m$ (soit un développement de $150\mu m$) et une longueur de grille de $0,25\mu m$. La fréquence de transition (resp. fréquence maximale d'oscillation) est de 40GHz (resp. 100GHz). Trois composants nommés Tr2, Tr3 et Tr4, conditionnés en boîtier de test HF pour faciliter la connexion aux câbles micro-ondes dans l'étuve, ont été vieillis selon la procédure donnée dans II.2.5 avec un signal porteur CW à une fréquence de 4,2GHz (application pour les télécommunications spatiales). Les DUTs sont

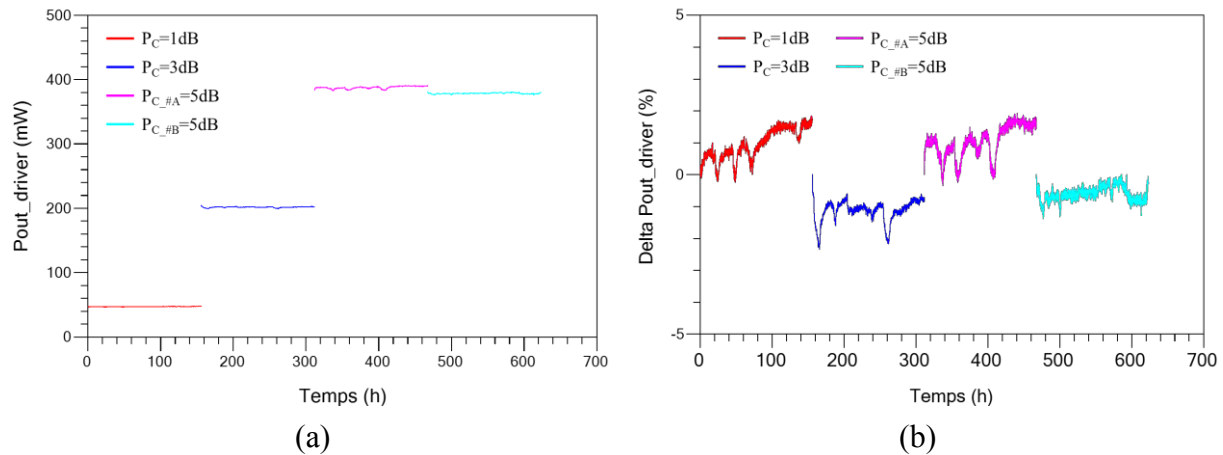


Figure II. 19 : évolution (a) de la puissance de sortie et (b) de l'écart relatif associé du "driver" en fonction de la durée de la campagne de stress. Les trois niveaux de puissance, nommés $P_C=1\text{dB}$, 3dB et 5dB dont deux identiques ($P_{C_ \#A}$ et $P_{C_ \#B}$), permettent d'atteindre les points de compression de la puissance de sortie des DUTs.

polarisés en classe A, soit aux points de repos $V_{DS}=15\text{V}$ et $I_{DS}=35\text{mA}$, 52mA et 50mA pour Tr2, Tr3 et Tr4 respectivement. Avant chaque campagne de stress, la polarisation V_{GS} est ajustée pour obtenir les points de repos de chaque dispositif donnés ci-dessus.

II.3.2. Dérive de la puissance de sortie du "driver"

Quatre campagnes d'étude de fiabilité ont été menées sur les trois dispositifs HEMT GaN durant une période de 156h. Deux dispositifs sont stressés en parallèle dans l'étuve (troisième voie connectée à une charge 50Ω). L'évolution de la puissance de sortie et de l'écart relatif associé, normalisé par rapport à la valeur initiale à $t=0\text{h}$, pour le "driver" sont données en Figure II. 19 (a) et (b) respectivement. Dans la Figure II. 19 (a), les niveaux de puissance de sortie moyennes fournis, sur toute la durée des périodes de stress des DUTs, par le "driver" sont

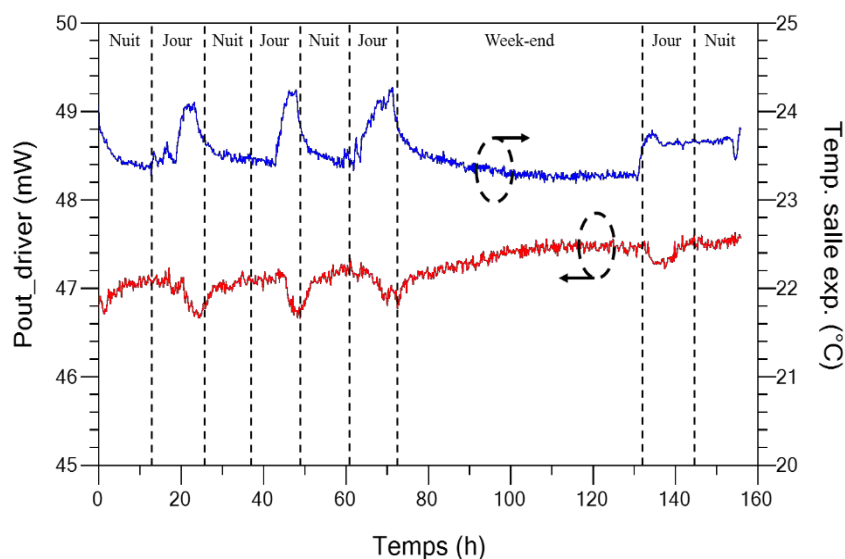


Figure II. 20 : évolution de la puissance de sortie du "driver", pour le stress à $P_C=1\text{dB}$ de la puissance de sortie des DUTs, en fonction de la température de la salle expérimentale.

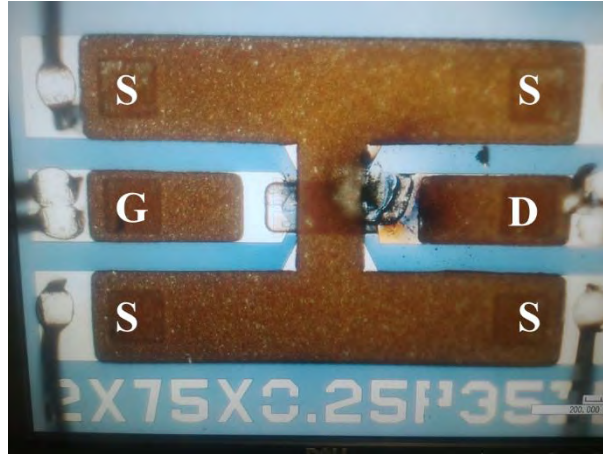


Figure II. 21 : claquage de la zone grille-drain du composant Tr3 après la campagne de fiabilité au point de compression de la puissance de sortie à 1dB.

de 47,2mW, 201,7mW, 387,6mW et 378,5mW pour atteindre les points de compression à 1dB, 3dB et 5dB (#A et #B) des DUTs respectivement. Ces niveaux de puissance sont transmis directement sur une voie, tandis que la puissance de l'autre voie est réglée avec un atténuateur de puissance variable pour ajuster précisément le niveau de puissance d'entrée. Le DUT demandant une plus grande puissance d'entrée pour atteindre le point de compression souhaité en sortie, est donc connecté sur la voie sans l'atténuateur. Durant chaque période de stress, la puissance de sortie du "driver" est très stable avec une dérive maximale respectivement de +1,9%, -2,4%, +1,9% et -1,4% pour les points de compression des DUTs à 1dB, 3dB et 5dB (#A et #B), Figure II. 19 (b). De plus, les fluctuations de P_{OUT} du driver sont corrélées avec les fluctuations de température de la salle expérimentale selon les périodes d'activité humaine de la journée (la période nuit débute à 18h00 et se termine à 6h00. La période jour débute à 6h00 et se termine à 18h00 selon les relevés journaliers – hors week-end). Le "driver" ZVE-3W-83+ étant monté sur un radiateur et non dans un boîtier régulé en température, il est alors sujet aux variations de température de la salle expérimentale. Cette observation montrée en Figure II. 20 est aussi présente pour les trois autres campagnes de stress.

Les résultats de vieillissements donnés ci-après ne concerneront que les DUTs Tr2 et Tr4, car après le premier stress HF pour Tr3 celui-ci a eu une défaillance irréversible (claquage entre l'accès grille-drain) présentée en Figure II. 21. Les hypothèses émises quant à l'origine de cette défaillance sont liées à une mauvaise dépolarisation du composant à la fin du stress à $P_C=1dB$, ou encore une mauvaise étape de polarisation avant le lancement de la campagne de stress à $P_C=3dB$.

II.3.3. Résultats de stress HF en bande C

Dispositif sous test Tr2 :

L'évolution du courant I_{DS} (resp. de la puissance de sortie) et des écarts relatifs associés, normalisés par rapport à la valeur initiale à $t=0h$, pour différents points de compression de la puissance de sortie (1dB, 3dB, 5dB #A et #B) de Tr2 sont données en Figure II. 22 (resp.

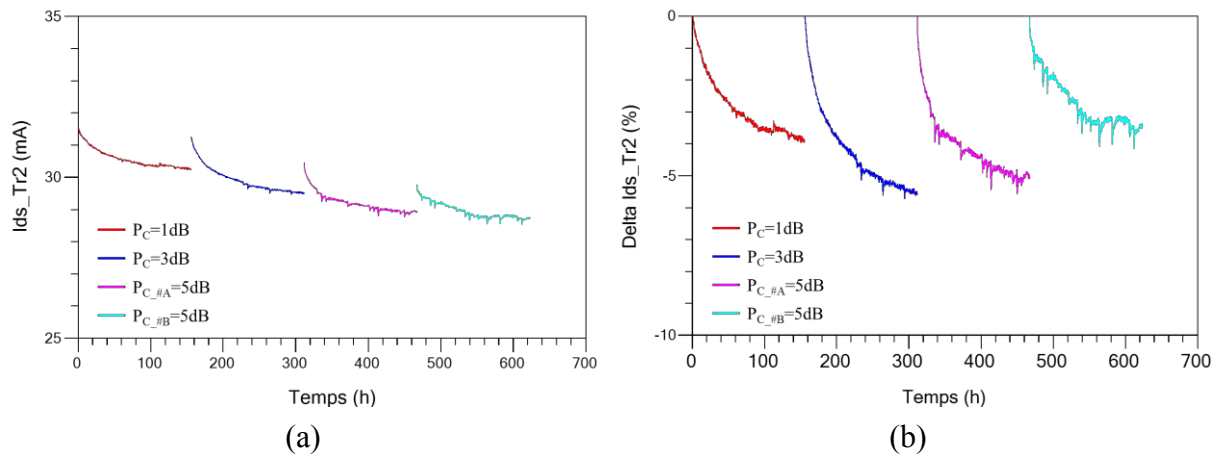


Figure II. 22 : évolution (a) du courant de drain-source et (b) de l'écart relatif associé de Tr2 en fonction de la durée de vieillissement pour trois tests à différents points de compression de la puissance de sortie ($P_C=1dB$, 3dB et 5dB), dont deux stress identiques à $P_C=5dB$ (#A et #B).

Figure II. 23). La baisse des performances à la fin des 156h de stress, pour les points de compression à 1dB, 3dB, 5dB #A et #B, sont de 3,9%, 5,6%, 5% et 3,4% respectivement pour I_{DS} , et de 10,4%, 13,5%, 10,5% et 7,2% respectivement pour P_{OUT} .

La chute générale de I_{DS} est monotone en fonction du point de compression, sans dégradation instantanée sévère tout au long des campagnes de stress. Il est clairement montré que le changement de comportement dans les graphiques I_{DS} et P_{OUT} est plus prononcé à des niveaux de compression élevés, certainement en raison d'effets non linéaires plus élevés, comme il sera abordé dans la section II.3.6. Il peut également être remarqué que les pentes de dégradation, dans les 20 premières heures, sont plus sévères lors de l'application de niveaux de stress HF plus élevés; puis après 50 heures, une tendance asymptotique est identifiée pour toutes les conditions de stress de 1dB, 3dB et 5dB. De plus, sur la Figure II. 23, des tendances décroissantes monotones sont visibles sur P_{OUT} pour des niveaux de compression de 1dB et 3dB, alors que des effets plus dispersifs sont observés dans le temps pour le stress à 5dB #A. Ce phénomène n'est pas distingué sur la Figure II. 22. Suite à cette tendance sur P_{OUT} , une

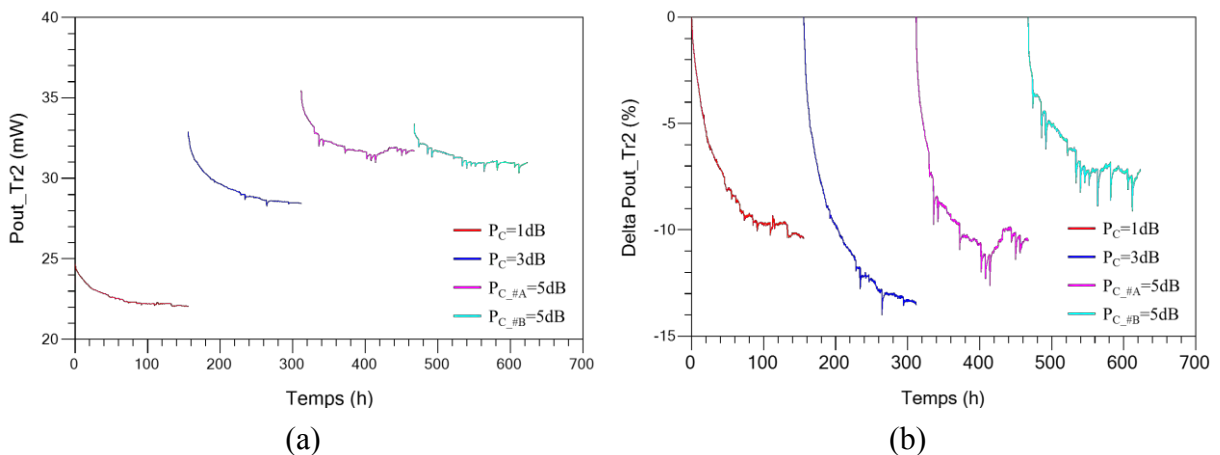


Figure II. 23 : évolution (a) de la puissance de sortie et (b) de l'écart relatif associé de Tr2 en fonction de la durée de vieillissement pour trois tests à différents points de compression de la puissance de sortie ($P_C=1dB$, 3dB et 5dB), dont deux stress identiques à $P_C=5dB$ (#A et #B).

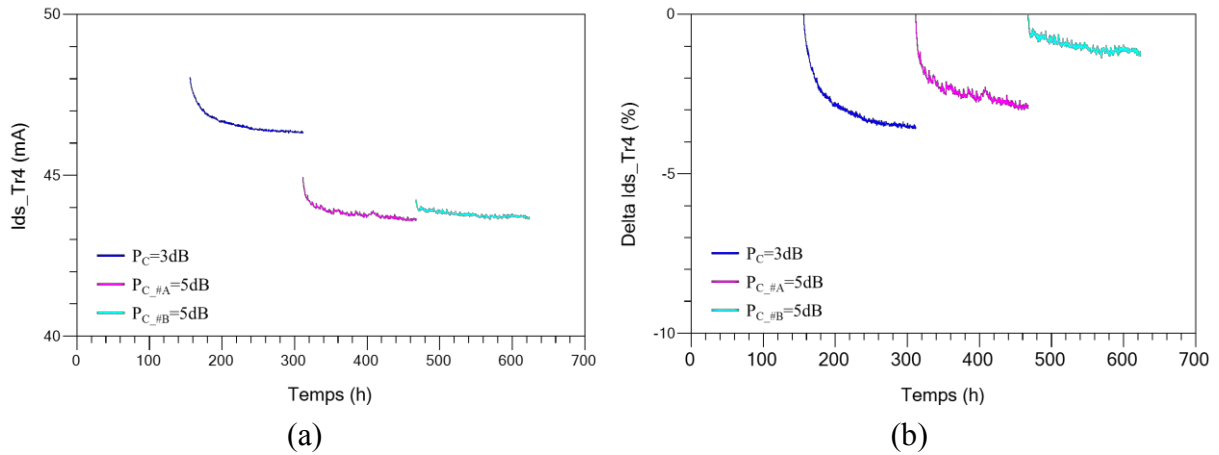


Figure II. 24 : évolution (a) du courant de drain-source et (b) de l'écart relatif associé de Tr4 en fonction de la durée de vieillissement pour deux tests à différents points de compression de la puissance de sortie ($P_C=3\text{dB}$ et 5dB), dont deux stress identiques à $P_C=5\text{dB}$ (#A et #B).

seconde contrainte à 5dB (#B) est réalisée, pour finalement faire la distinction entre les mécanismes de dégradation permanents ou réversibles, ou pour mettre en évidence l'activation d'une potentielle signature de dégradation différente.

Dispositif sous test Tr4 :

L'évolution du courant I_{DS} , de la puissance de sortie et de leur écart relatif associé, normalisé par rapport à la valeur initiale à $t=0\text{h}$, pour différents points de compression de la puissance de sortie (3dB , 5dB #A et #B) de Tr4 sont données en Figure II. 24 et Figure II. 25 respectivement. La baisse des performances à la fin des 156h de stress, pour les points de compression à 3dB , 5dB #A et #B, sont de $3,6\%$, $3,0\%$ et $1,2\%$ respectivement pour I_{DS} , et de $7,4\%$, $5,8\%$ et $2,8\%$ respectivement pour P_{OUT} .

La chute générale de I_{DS} et de P_{OUT} est monotone en fonction du point de compression, sans dégradation instantanée sévère tout au long des campagnes de stress. Il est clairement

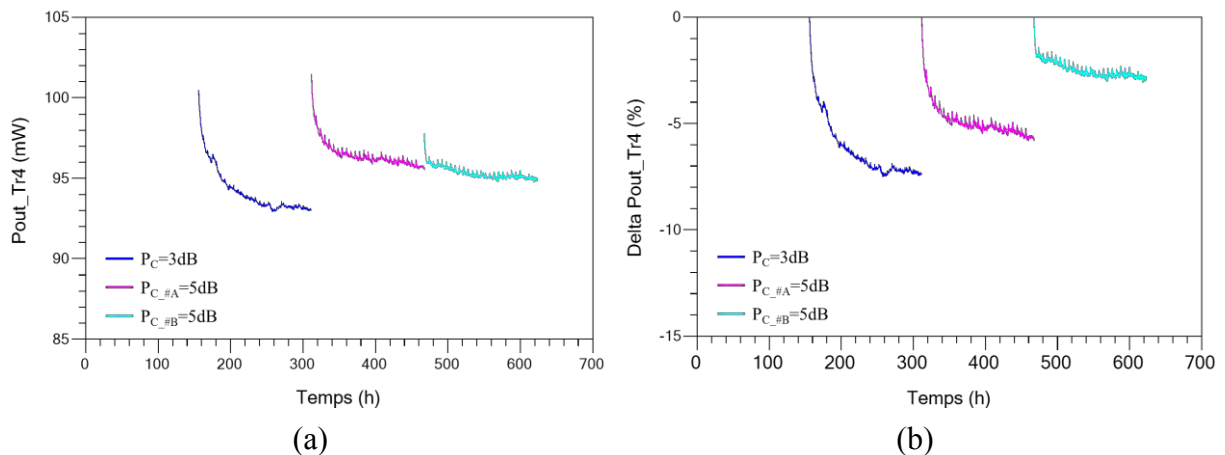


Figure II. 25 : évolution (a) de la puissance de sortie et (b) de l'écart relatif associé de Tr4 en fonction de la durée de vieillissement pour deux tests à différents points de compression de la puissance de sortie ($P_C=3\text{dB}$ et 5dB), dont deux stress identiques à $P_C=5\text{dB}$ (#A et #B).

montré que le changement de comportement dans les graphiques I_{DS} et P_{OUT} est plus prononcé à des niveaux de compression élevés, certainement en raison d'effets non linéaires plus élevés, comme il sera abordé dans la section II.3.6. Il peut également être remarqué que les pentes de dégradation, dans les 20 premières heures, sont plus sévères lors de l'application de niveaux de stress HF plus élevés; puis après 50 heures, une tendance asymptotique peut être fusionnée entre les différents stress HF.

A noter que pour Tr4, le stress à $P_C=1dB$ n'est pas représenté. Les DUTs ayant été vieillis à ce point de compression sont Tr2 et Tr3. Comme Tr3 a eu une défaillance irréversible, il a été remplacé par Tr4 pour les tests suivants.

II.3.4. Effet induit par l'acquisition des paramètres [S] durant le stress HF

Un autre phénomène est constaté avec l'apparition, pour Tr2 et Tr4, de légères diminutions (Figure II. 26 (a)) et relaxations (Figure II. 26 (b)) instantanées respectivement, aléatoires et recouvrables dans le temps sur I_{DS} et P_{OUT} . Ce phénomène apparaît lors de la transition entre le mode "stress" et le mode "petit-signal".

Pour Tr2, ces fluctuations apparaissent à partir du stress réalisé au point de compression de la puissance de sortie à 3dB. La minute d'acquisition des paramètres [S] suivie de la reprise du stress à haute fréquence impose a priori, au vue de la diminution du courant I_{DS} , un effet de contrainte. Au premier abord, il serait plus logique de penser que le retour en zone linéaire sur la caractéristique $P_{OUT}-P_{IN}$ imposerait un recouvrement des performances au sein du dispositif. Mais pour ce composant, cela a pour effet de diminuer le courant I_{DS} lié à une baisse de la densité de porteurs dans le canal 2DEG. Ce phénomène est plus prononcé lors du stress à 5dB avec une occurrence plus conséquente de diminutions instantanées. Toutefois, après chaque diminution du courant I_{DS} , celui-ci tend à revenir vers la valeur du stress HF après chaque période d'acquisition des paramètres [S].

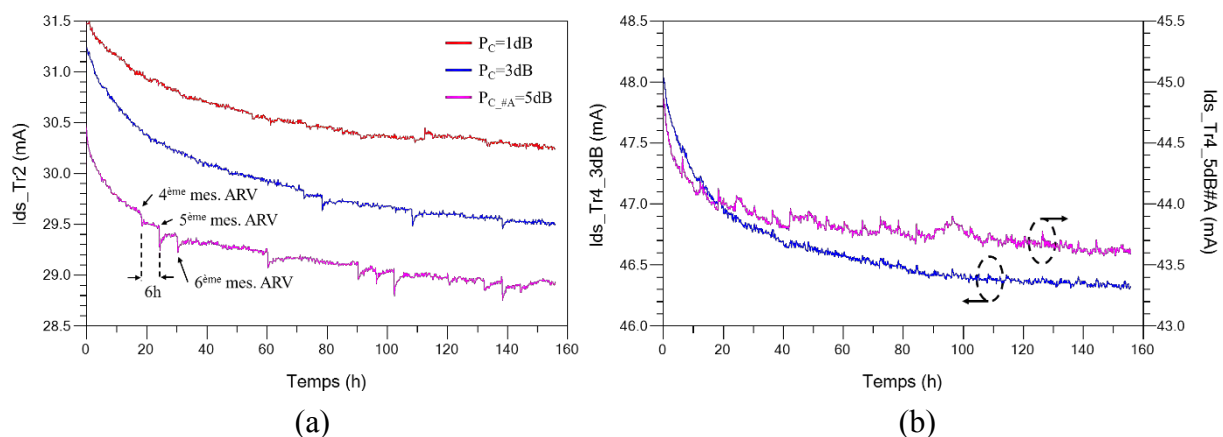


Figure II. 26 : évolution (a) et (b) du courant de drain-source, de Tr2 et Tr4 respectivement, en fonction de la durée de vieillissement. Les points de compression de la puissance de sortie $P_C=1dB$, 3dB et 5dB #A, et $P_C=3dB$ et 5dB #A sont donnés dans (a) et (b) respectivement.

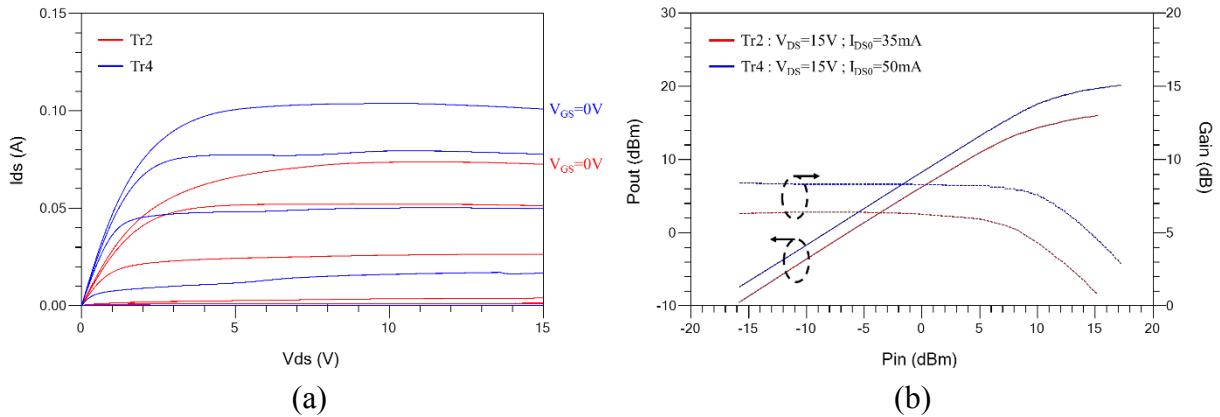


Figure II. 27 : performances statiques (V_{GS} par pas de 1V) (a) et dynamique en classe A à 4,2GHz sous 50 Ω (b) de Tr2 (courbes rouges) et Tr4 (courbes bleues) avant le lancement des campagnes de stress HF.

Concernant Tr4, ces fluctuations apparaissent plus clairement à partir du point de compression de la puissance de sortie à 5dB. Toutefois, elles restent relativement faibles et la minute d'acquisition des paramètres [S], suivie de la reprise du stress à haute fréquence, impose a priori, au vue de l'augmentation du courant I_{DS} , un effet de relaxation plus grand comparativement à Tr2. Ce phénomène apparait plus périodiquement à chaque période d'acquisition des paramètres [S]. Après chaque effet de relaxation du courant I_{DS} , celui-ci tend à revenir vers la valeur du stress HF après chaque période d'acquisition des paramètres [S].

Un constat est émis sur l'opposition des phénomènes de dégradation-relaxation des dispositifs Tr2 et Tr4 respectivement. Cette opposition proviendrait d'une part de la différence entre les performances statique et dynamique des deux dispositifs, Figure II. 27 (a) et (b) respectivement. Les DUTs Tr2 et Tr4 ayant un même développement (2x75 μm), la Figure II. 27 montre que les performances statiques et dynamiques de Tr2 sont plus faibles que celles de Tr4. Cet écart est dû soit à une plus faible densité de porteurs dans le canal 2DEG, ou soit une mobilité (vitesse de dérive) des porteurs plus faible causé par une plus forte rugosité à l'interface AlGaIn/GaN, combiné à une densité de défauts proche de l'interface AlGaIn/GaN et dans le volume de la couche tampon GaN plus importante [9]. D'autre part, le dispositif Tr2 serait plus sujet aux effets d'auto-polarisation (activation de charges sous la grille), comme il sera discuté dans la section II.3.6, avec une accumulation de charges sous la commande amenant une dépolarisation négative de V_{GS} plus importante du dispositif lors de la reprise du stress HF. Cela entraîne une diminution du courant I_{DS} comme montré en Figure II. 26 (a). Pour Tr4, la Figure II. 26 (b) montre qu'après la reprise du stress HF, le dispositif a recouvré une légère partie de ses performances grâce à une relaxation des charges sous la grille amenant à une dépolarisation positive de V_{GS} . On constate alors que le dispositif ayant les plus faibles performances statique et dynamique avant stress est plus sujet aux variations de charges sous la commande.

II.3.5. Discussion sur l'évolution des paramètres DC et HF

Dispositif sous test Tr2 :

La corrélation entre la baisse du courant de drain-source et la variation de la puissance de sortie est une signature bien connue des technologies GaN [10] ; cela indique que la variation des performances haute fréquence à la sortie des dispositifs n'est pas reliée à la dégradation du canal 2DEG, mais plus attribué à une modification de la zone de commande de grille (au-dessus ou au-dessous du canal 2DEG) [11]. La Figure II. 28 montre la corrélation des taux de dégradation entre P_{OUT} et I_{DS} du dispositif Tr2 aux points de compression de la puissance de sortie à 1dB, 3dB et 5dB #A (#B n'est pas montré pour plus de clarté ; superposition des courbes 5dB #A et #B). D'après les tendances linéaires données par les tracés de la Figure II. 28, avec $P_{OUT} = a_{xdB} \cdot I_{DS} + b_{xdB}$ pour chaque point de compression "xdB", il peut être remarqué l'augmentation de la pente "a" avec la puissance du signal HF appliqué. Cette tendance met en évidence l'effet plus important des fortes variations HF sur les dérives de P_{OUT} , en tant que marqueur de la dégradation du contrôle du canal 2DEG induit par des effets non-linéaires (probables effets de charges).

Comme constaté en Figure II. 23 sur le comportement non monotone de P_{OUT} pendant la contrainte HF au point de compression à 5dB #A, la Figure II. 28 présente toujours une déviation par rapport à la tendance linéaire principale (tracé rouge) pour les plus faibles puissances de sortie (spécifiées par un zone rectangulaire, et correspondant à des séquences temporelles de stress plus élevées). Les relations P_{OUT} et I_{DS} ne peuvent donc pas être considérées par une seule fonction linéaire pour de forts niveaux de compression. La Figure II. 29 (a) se concentre sur le tracé rectangulaire de la Figure II. 28, où plus de quatre taux de dégradation sont mises en évidence pendant la durée de la contrainte à 5dB #A (noté ensuite comme ①②④ et ⑤), ③ concerne seulement une phase de transition) ; les flèches

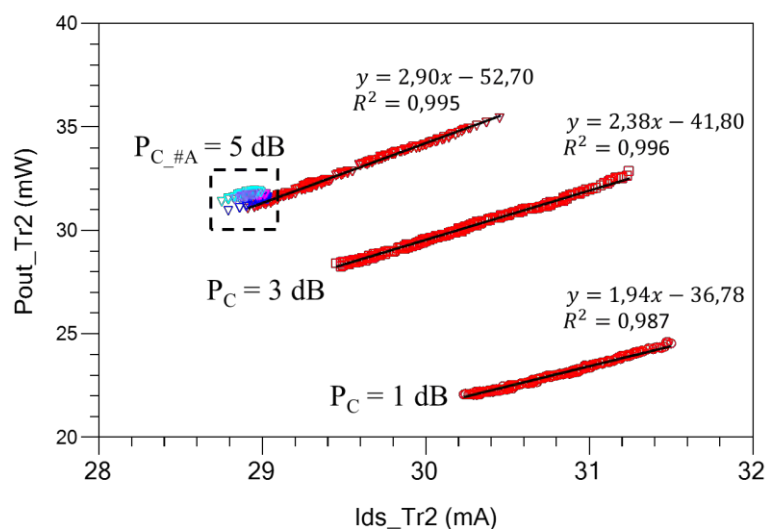


Figure II. 28 : corrélation entre P_{OUT} et I_{DS} pour le dispositif Tr2 aux points de compression de la puissance de sortie à 1dB, 3dB et 5dB (#A). #B n'est pas montré pour plus de clarté, en raison de la superposition des tracés 5dB #A et #B.

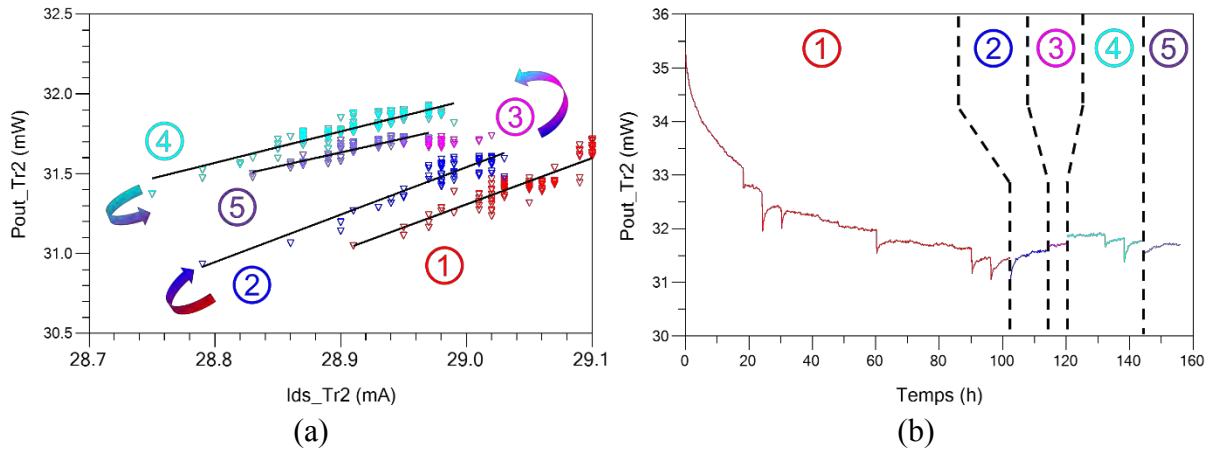


Figure II. 29 : corrélation entre P_{OUT} et I_{DS} pour le dispositif Tr2 au point de compression de la puissance de sortie à 5dB. (a) porte sur la zone rectangulaire en pointillée de la Figure II. 28. Les flèches dans (a) indiquent la séquence temporelle, la séparation des différents zones-mécanismes remarqués à partir de 1 à 5 comme spécifié dans (b).

sont utilisées pour mettre en évidence la séquence temporelle de la phase ① à la phase ⑤. La première tendance notée comme la phase ① concerne le comportement principal déjà discuté sur la Figure II. 28 (tracés rouges). Ensuite, une phase de récupération ②, présentant toujours la même signature que pendant la phase ①, peut également être observée avec une augmentation de P_{OUT} en fonction du temps sur la Figure II. 29 (b). Puis après une phase de transition ③ (sans tendance linéaire associée), le dispositif passe à une autre phase de chute ④, puis une nouvelle phase de récupération ⑤ (également visible sur la Figure II. 29 (b)); cependant, ces deux dernières phases ④⑤ présentent différents coefficients linéaires "a" et "b" par rapport aux phases ①②. Cette nouvelle signature serait la manifestation d'une nouvelle loi de dégradation; pour mettre en évidence cette nouvelle signature, une seconde contrainte #B est réalisée à 5dB après une période de récupération et après l'application d'une tension de grille-source continue positive. Les résultats sont donnés sur la Figure II. 22 et la Figure II. 23 pour le stress #B. Pendant la période de stress #B, seulement deux phases sont mises en évidence, notées par la suite comme #B① et #B②.

Les tracés de la Figure II. 30 donnent les coefficients linéaires "a" et "b" pour chaque campagne de stress à 1dB, 3dB et 5dB (#A et #B) du dispositif Tr2. Premièrement, il peut être remarqué que la régression linéaire des coefficients "a" et "b" avec le niveau de compression HF, met en évidence l'impact des effets non-linéaires sur la loi de dégradation. Un premier mécanisme regroupe les points 1dB, 3dB et 5dB #A①,② et #B① sous une régression linéaire (droite grise en pointillé) des coefficients "a" et "b", révélant la dépendance de la loi de dégradation avec la puissance selon le niveau de compression de la puissance de sortie du dispositif. Deuxièmement, un second mécanisme (seulement relié aux stress à 5dB), donnant des coefficients "a" et "b" plus faibles, est aussi tracé dans la Figure II. 30, révélant l'activation d'une nouvelle loi de dépendance P_{OUT} - I_{DS} (relié aux phases #A④,⑤ et #B②). Il est également noté que le deuxième stress 5dB #B donne une loi de dégradation reliée au premier mécanisme de #A, et commute ensuite sur le second mécanisme de #A après 18h de stress. Ce comportement devrait augmenter la dégradation localisée au niveau de la capacité de contrôle

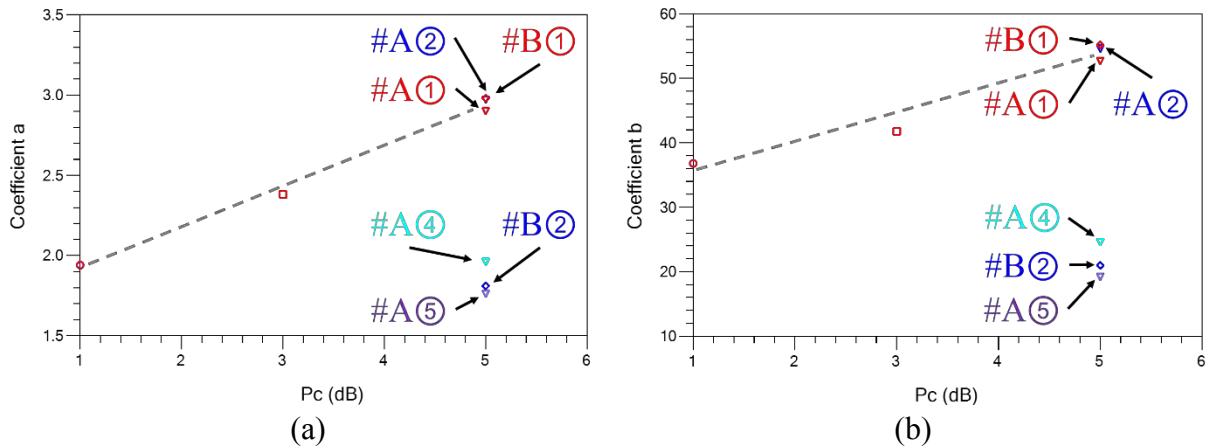


Figure II. 30 : coefficients des fonctions affines pour le dispositif Tr2 au point de compression de la puissance de sortie à 1dB, 3dB et 5dB (#A et #B). (a) et (b) montrent la relation entre le nombre de mécanisme de dégradation activé durant le stress HF.

d'entrée C_{GS} durant le stress, ou activer des charges (fixes ou mobiles) toujours situées sous la grille ; affectant la tension interne de la source de courant contrôlée du canal 2DEG.

Dispositif sous test Tr4 :

La Figure II. 31 montre la corrélation des taux de dégradation entre P_{OUT} et I_{DS} du dispositif Tr4 aux points de compression de la puissance de sortie à 3dB et 5dB (#A et #B). Comme pour Tr2, l'augmentation de la pente "a" sur les tendances linéaires en fonction du niveau de puissance du signal HF appliqué, données par les tracés de la Figure II. 32, met en évidence l'effet plus important des fortes variations HF sur les dérivées de P_{OUT} , en tant que marqueur de la dégradation du contrôle du canal 2DEG.

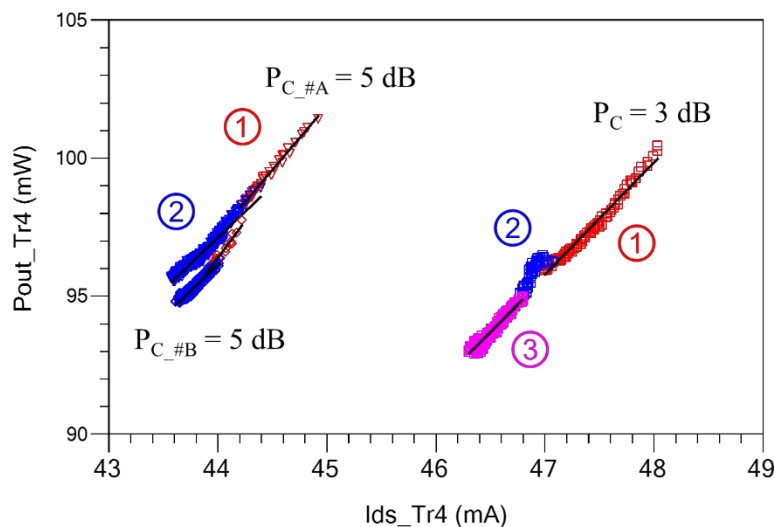


Figure II. 31 : corrélation entre P_{OUT} et I_{DS} pour le dispositif Tr4 aux points de compression de la puissance de sortie à 3dB et 5dB (#A et #B).

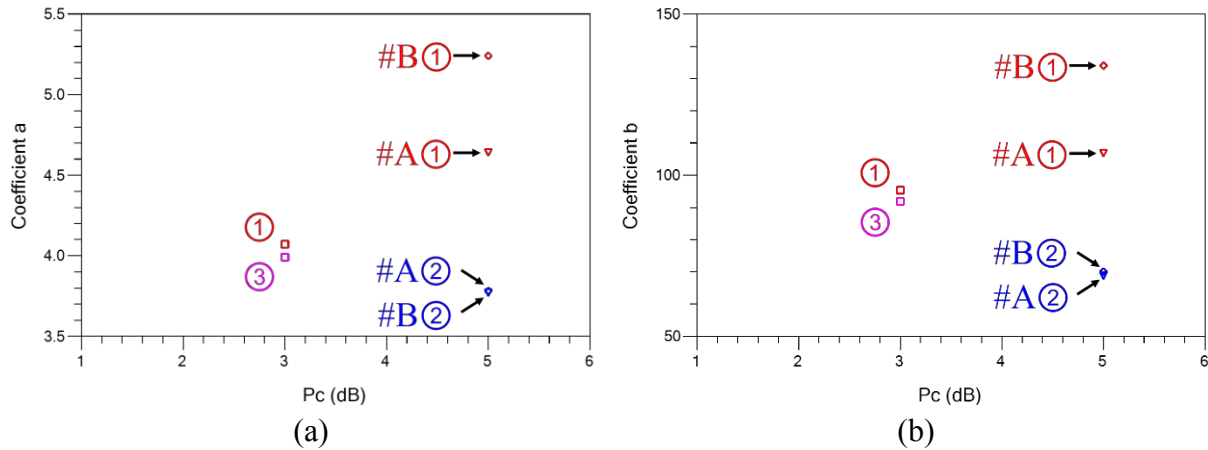


Figure II. 32 : coefficients des fonctions affines pour le dispositif Tr4 au point de compression de la puissance de sortie à 3dB et 5dB (#A et #B). (a) et (b) montrent la relation entre le nombre de mécanisme de dégradation activé durant le stress HF.

Comme constaté en Figure II. 24 et Figure II. 25, le dispositif Tr4 présente un comportement générale monotone de I_{DS} et P_{OUT} selon la contrainte HF appliquée. Toutefois, les relations P_{OUT} et I_{DS} de la Figure II. 31 ne peuvent pas être comptabilisées par une seule fonction linéaire pour les trois campagnes de stress. Dans le cas du stress au point de compression de la puissance de sortie à 3dB, il apparait deux taux de dégradation pendant la durée de la contrainte ; une tendance linéaire de départ et une tendance linéaire de fin (notée ensuite comme ① et ③, ② concerne seulement la phase de transition). Cependant, cette phase de transition n'implique aucun changement de signature (dégradation-récupération), avec une loi de dégradation de fin très proche de la loi de dégradation de départ. Concernant la corrélation P_{OUT} - I_{DS} pour la contrainte à 5dB de compression de #A et #B, deux taux de dégradation (#A① et #B① pour les tracés rouges et #A② #B② pour les tracés bleus) sont mis en évidence pour chaque période de stress. Les premières tendances linéaires #A① et #B① montrent une loi de dégradation différente avec une pente "a" plus élevée pour #B①. Les seconds mécanismes #A② et #B② ont une tendance linéaire proche montrant une même loi de dégradation. En se référant à la séquence temporelle des différentes lois de dégradation, il apparait que le mécanisme #A① a une durée de 6h avant de passer à #A②, tandis que le mécanisme #B① a une durée de 3,5h avant d'atteindre #B②. Cette différence dans la durée d'activation du premier mécanisme entre #A① et #B① montre que la pente "a" est plus importante pour #B①, affectant ainsi plus rapidement les performances DC et HF du dispositif avant de commuter ensuite sur une loi de dégradation reliée au second mécanisme du premier stress #A.

Les tracés de la Figure II. 32 donnent les coefficients linéaires "a" et "b" pour chaque campagne de stress à 3dB et 5dB (#A et #B) du dispositif Tr4. Premièrement, les coefficients "a" et "b" des deux tendances linéaires ① et ③, du stress à 3dB de compression, sont rassemblés au même point et montrent bien un mécanisme de dégradation unique. Deuxièmement, l'augmentation des coefficients "a" et "b" des premiers mécanismes de dégradation des points 5dB #A① et #B① met en évidence l'impact des effets non-linéaires sur la loi de dégradation (avec dégradation du coefficient en deuxième phase de stress). De plus, un second mécanisme (seulement relié aux stress à 5dB), donnant des coefficients "a" et "b"

plus faibles, est aussi tracé dans la Figure II. 32, révélant l'activation d'une nouvelle loi de dépendance $P_{OUT}-I_{DS}$ (relié aux phases #A(2) et #B(2)). Ce comportement s'apparente à celui observé sur le dispositif Tr2. Une hypothèse identique peut donc être émise sur la possible dégradation de la capacité de contrôle d'entrée C_{GS} durant le stress ou de l'activation de charges situées sous la commande de grille.

Enfin, la plus forte valeur des coefficients linéaires "a" (et "b") du composant Tr4 relativement à ceux obtenus pour Tr2 (facteur supérieur à 2) viennent confirmer l'état de performances dégradées des caractéristiques de sortie de Tr4 par rapport à Tr2. De plus fortes variations des performances statiques-dynamiques induites sont ainsi excitées par les non-linéarités 3dB et 5dB : la Figure II. 30 présente par ailleurs les mêmes coefficients linéaires selon les deux campagnes à 5dB, tandis que Tr4 voit ces mêmes coefficients varier durant les deux stress 5dB successifs en Figure II. 32.

II.3.6. Evolution des paramètres [S] durant les stress HF

Selon les mécanismes dépendant du temps mis en évidence sur la Figure II. 22 à la Figure II. 32, il n'est pas encore possible de conclure sur la stabilité du modèle électrique des dispositifs sous test ; la connaissance des paramètres [S] est ainsi utilisée pour apporter des données supplémentaires concernant le gain S_{21} lié aux porteurs dans le canal 2DEG, le coefficient de réflexion S_{11} révélant un changement possible dans la capacité de commande C_{GS} (dégradation de la région de charge d'espace), et éventuellement de l'isolation S_{12} où la capacité C_{GD} est aussi reliée à la région de charge d'espace entre la grille et le drain. En utilisant l'équation du premier ordre du courant de drain $I_{DS} = g_m \cdot V_{GS_int}$, où g_m est le gain de transconductance (c.-à-d. $\approx S_{21}$) et V_{GS_int} est la tension de commande intrinsèque aux bornes de C_{GS} , les paramètres [S] peuvent apporter des informations utiles pour faire la distinction entre un changement de la commande sous la grille et un changement d'un paramètre du modèle électrique petit-signal.

Le calibrage de l'ARV dans les plans d'accès des DUTs est réalisé avec un kit de calibrage TRL (Transmission – Réflexion – Ligne).

La Figure II. 33 et la Figure II. 34 montrent l'état des paramètres [S] avant le lancement des stress à 1dB, 3dB, 5dB #A et #B pour les dispositifs Tr2 et Tr4. Une bonne reproductibilité générale est visible pour les coefficients de réflexion d'entrée et de sortie (graphiques (a) et (e) respectivement) et de leur phase associée (graphiques (b) et (f) respectivement), pour l'isolation (graphiques (c)) et pour le gain (graphiques (d)) selon les tracés aux points de compression de 3dB et 5dB #A par rapport à la référence de 1dB. Sur le niveau global du gain, le léger écart relevé entre les courbes est dû au temps de chauffe (stabilisation de la température globale) des dispositifs (baisse du courant I_{DS} et donc du S_{21} quand la température globale du DUT augmente), sous polarisation DC uniquement, avant acquisitions des paramètres [S]. Les tracés à 5dB #B de compression, courbes bleue ciel sur les graphiques (a) à (f) de la Figure II. 33 et de la Figure II. 34, montrent une différence sur l'allure des paramètres [S] par rapport aux autres tracés.

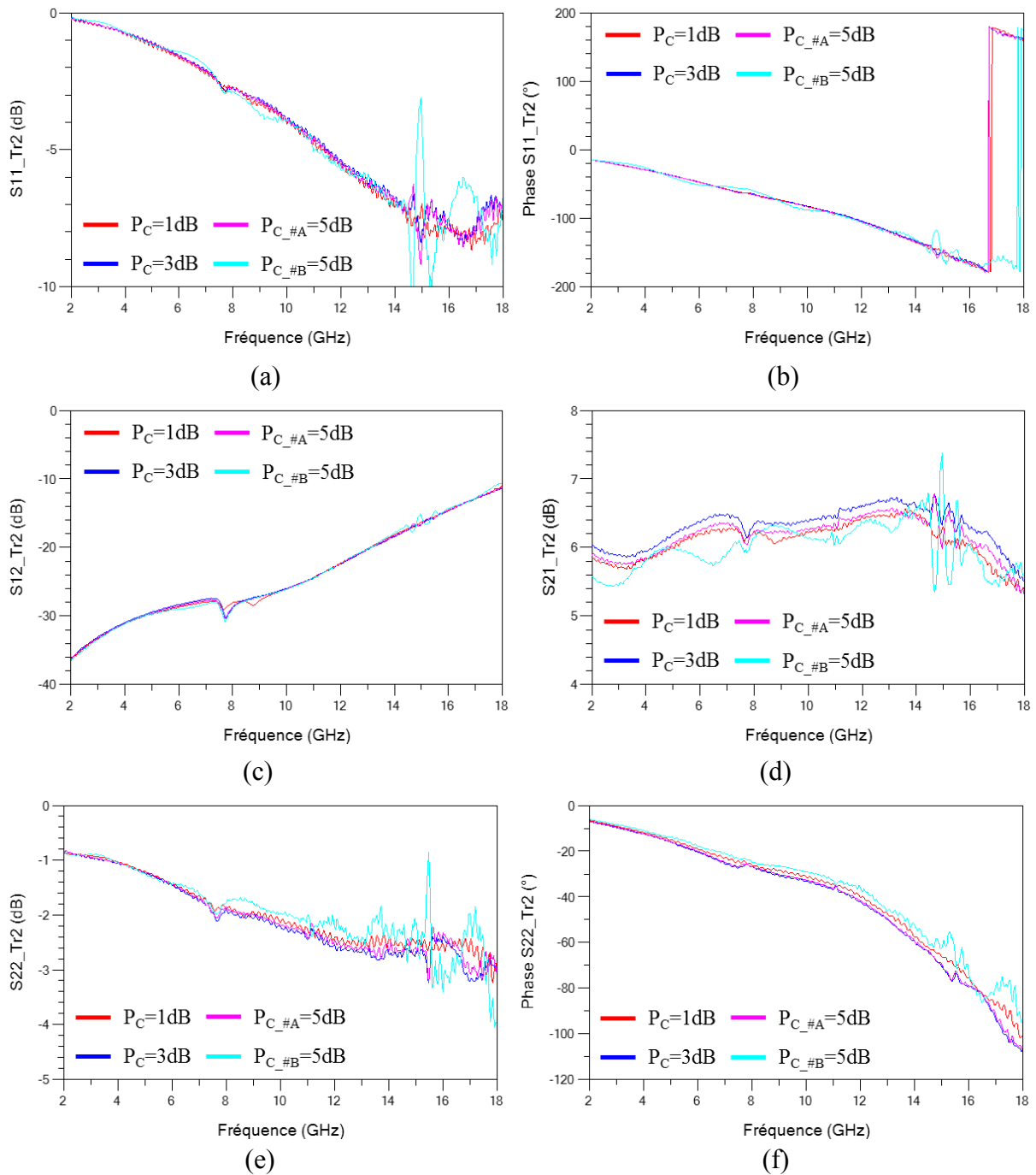


Figure II. 33 : états des paramètres [S] du dispositif Tr2 avant chaque campagne de stress HF. ARV éteint entre le stress à 5dB #A et #B. Utilisation du fichier de calibrage des tests précédents pour le stress à 5dB #B.

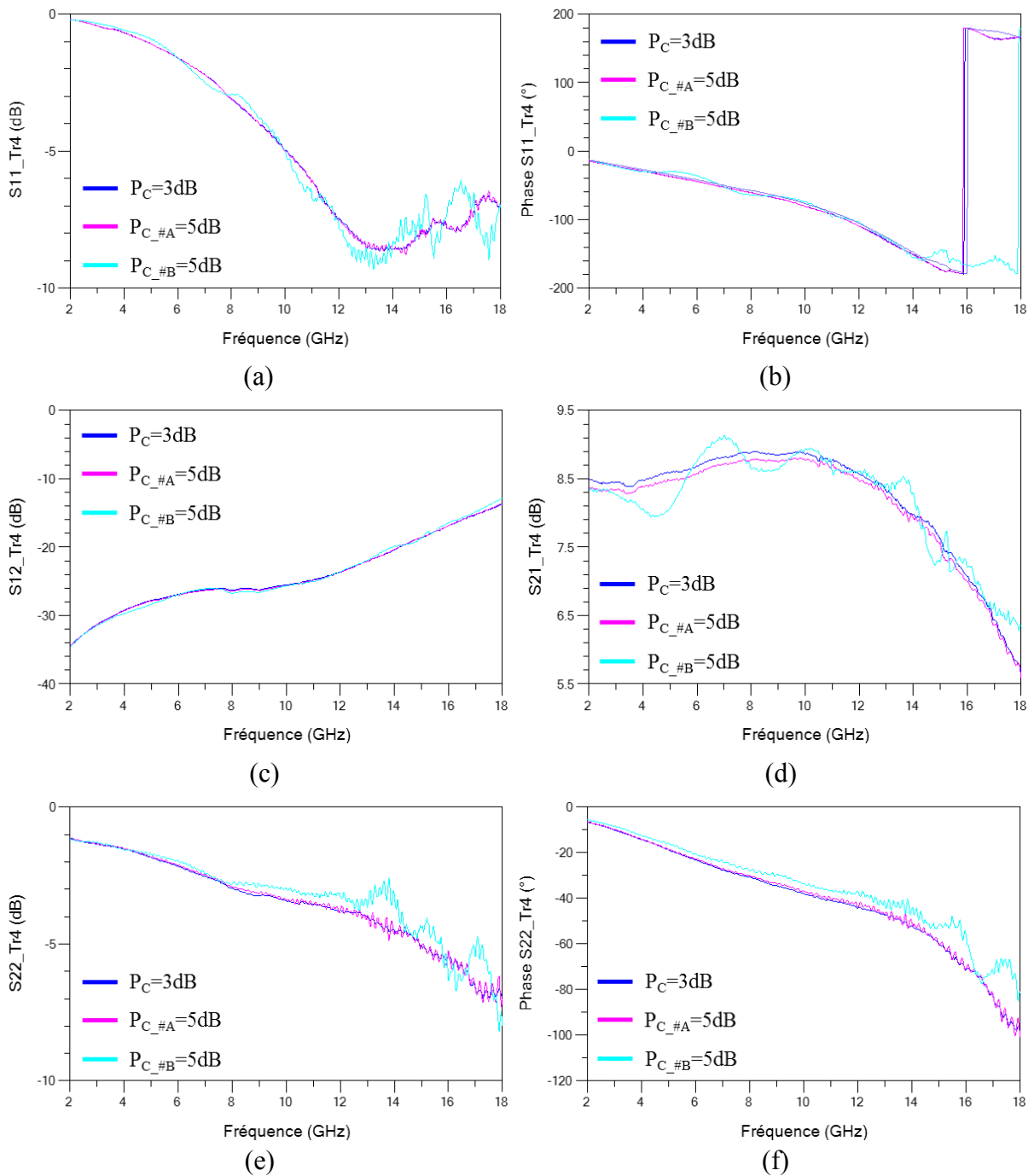


Figure II. 34 : états des paramètres [S] du dispositif Tr4 avant chaque campagne de stress HF. ARV éteint entre le stress à 5dB #A et #B. Utilisation du fichier de calibration des tests précédents pour le stress à 5dB #B.

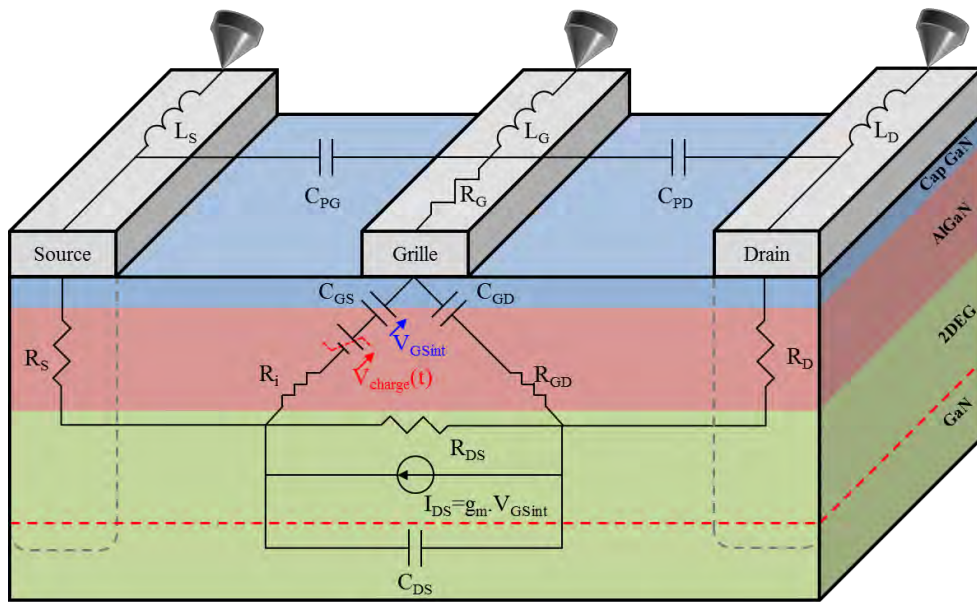


Figure II. 35 : paramètres du circuit petit-signal des dispositifs HEMT.

Cet écart est dû au fait que, entre les campagnes de stress 5dB #A et #B, l'ARV a été éteint puis rallumé sans faire un nouveau calibrage des voies aux plans d'accès des DUTs ; utilisation du même fichier de calibrage que les précédents tests. Cela montre que les paramètres d'erreur systématiques intrinsèques à l'ARV sont aléatoires entre deux intervalles de temps d'utilisation où l'ARV est éteint. Les erreurs ne sont donc pas corrigées correctement par le calibrage initial. Cependant, cette différence ne modifie pas la compréhension générale de cette étude, qui est d'observer le comportement évolutif au cours du temps des paramètres intrinsèques du modèle électrique petit signal des composants sous test.

Les paramètres $[S]$ relevés durant chaque campagne de stress sont utilisés pour extraire la valeur des capacités C_{GS} et C_{GD} du modèle électrique petit-signal. La Figure II. 35 présente le schéma électrique petit-signal d'un HEMT. Le schéma recense les différents éléments localisés extrinsèques (parasites) et intrinsèques (zone active) d'un HEMT [9]. Ce modèle est basé sur la structure proposée dans [12] pour les MESFETs. Les composants L_S , L_G , L_D , R_S , R_G , R_D , C_{PG} et C_{PD} représentent les éléments parasites relatifs aux plots et contacts d'accès :

- R_S et R_D sont les résistances d'accès à la zone active. Elles prennent en compte les résistances des contacts ohmiques ainsi que les résistances des zones conductrices du contact métallique de source et de drain jusqu'à la zone active.
- R_G représente la résistance de grille induite par la métallisation du contact Schottky.
- L_S , L_G et L_D sont des inductances ramenées par les plots d'accès métalliques.
- C_{PG} et C_{PD} sont les capacités ramenées par la métallisation des plots d'accès à la grille et au drain.

Les composants C_{GS} , C_{GD} , C_{DS} , R_i , R_{GD} , R_{DS} et g_m représentent les éléments de la zone active :

- C_{GS} et C_{GD} sont les capacités de grille-source et grille-drain respectivement. Elles représentent la zone dépeuplée sous la grille (zone de charge d'espace). Elles sont liées aux variations des tensions V_{GS} et V_{GD} .
- R_i et R_{GD} sont liés aux effets distribués sous la grille.
- R_{DS} représente la résistance du canal 2DEG, c.-à-d. la résistance à l'injection des électrons dans le canal.
- C_{DS} prend en compte les effets de couplage entre le drain et la source.
- g_m traduit le contrôle du courant I_{DS} par la tension de grille V_{GS} .

Les expressions pour extraire les éléments intrinsèques sont [13] :

$$C_{GS} = \frac{Im(Y_{11}) + Im(Y_{12})}{\omega} \cdot \left[1 + \left(\frac{Re(Y_{11}) + Re(Y_{12})}{Im(Y_{11}) + Im(Y_{12})} \right)^2 \right] \quad (\text{eq. 2. 12})$$

$$C_{GD} = \frac{-Im(Y_{12})}{\omega} \cdot \left[1 + \left(\frac{Re(Y_{12})}{Im(Y_{12})} \right)^2 \right] \quad (\text{eq. 2. 13})$$

$$C_{DS} = \frac{Im(Y_{12}) + Im(Y_{22})}{\omega} \quad (\text{eq. 2. 14})$$

$$R_i = \frac{Re(Y_{11}) + Re(Y_{12})}{C_{GS}^2 \cdot \omega^2} \cdot \left[1 + \left(\frac{Re(Y_{11}) + Re(Y_{12})}{Im(Y_{11}) + Im(Y_{12})} \right)^2 \right] \quad (\text{eq. 2. 15})$$

$$R_{GD} = \frac{-Re(Y_{12})}{C_{GD}^2 \cdot \omega^2} \cdot \left[1 + \left(\frac{Re(Y_{12})}{Im(Y_{12})} \right)^2 \right] \quad (\text{eq. 2. 16})$$

$$g_m = \sqrt{\left((Re(Y_{21}) - Re(Y_{12}))^2 + (Im(Y_{21}) - Im(Y_{12}))^2 \right) \cdot (1 + R_i^2 \cdot C_{GS}^2 \cdot \omega^2)} \quad (\text{eq. 2. 17})$$

A partir des équations (eq. 2. 12) et (eq. 2. 13) la valeur des capacités C_{GS} et C_{GD} peut être extraite. Cependant, les éléments parasites n'ayant pas été caractérisés au préalable des campagnes de stress, la valeur de C_{GS} et C_{GD} donnée dans ce chapitre est une valeur de capacité équivalente (C_{GS_equiv} et C_{GD_equiv}). Sachant que les éléments extrinsèques ne dépendent pas du point de repos du dispositif [14] mais plus de la géométrie de composant, si une variation intervient au niveau des capacités au cours du temps, elle sera alors liée aux capacités C_{GS} et C_{GD} intrinsèques.

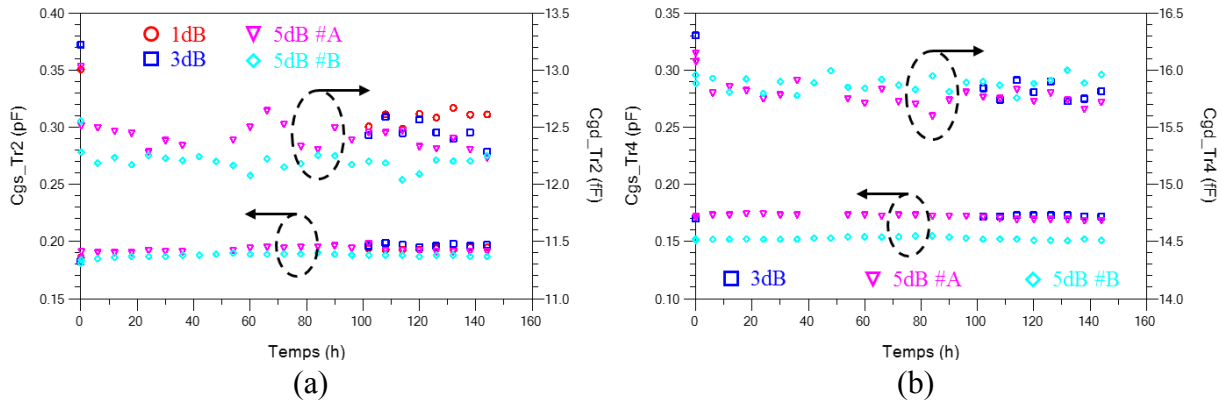


Figure II. 36 : évolution des capacités $C_{GS_équiv}$ et $C_{GD_équiv}$, extraites à une fréquence de 2GHz, durant chaque campagne de stress HF pour (a) Tr2 et (b) Tr4.

L'évolution de la valeur des capacités $C_{GS_équiv}$ et $C_{GD_équiv}$ est donnée en Figure II. 36 (a) et (b) pour Tr2 et Tr4 respectivement. Concernant les tracés aux points de compression à 1dB, 3dB et 5dB #A, le banc de stress étant en phase de développement, les données manquantes étaient dues à une mauvaise incrémentation des fichiers extraits de la fonction d'enregistrement des paramètres [S] durant ces campagnes de stress. Ce dysfonctionnement a par la suite été corrigé. D'après la Figure II. 36, la capacité C_{GS} équivalente de Tr2 et Tr4 reste stable durant toute la durée des tests. Les écarts relatifs maximaux de $C_{GS_équiv}$ pour Tr2 et Tr4 sont de donnés à +9% et $\pm 2\%$ respectivement pour les campagnes de stress à 3dB et 5dB #A respectivement. L'écart relatif de $C_{GS_équiv}$ est inférieur dans les autres tests. La capacité C_{GD} équivalente de Tr2 et Tr4 révèle une fluctuation légèrement plus élevée que $C_{GS_équiv}$ au cours des campagnes de fiabilité. Toutefois, cette fluctuation reste négligeable étant donnée la faible valeur capacitive de ce paramètre. Les écarts relatifs maximaux de $C_{GD_équiv}$ pour Tr2 et Tr4 sont donnés à -7% et -4% respectivement pour la campagne de stress à 3dB. L'écart relatif de $C_{GD_équiv}$ est supérieur dans les autres tests. La robustesse des composants $C_{GS_équiv}$ et $C_{GD_équiv}$ au cours des tests de fiabilité permet d'affirmer que, la quantité de charges accumulées aux interfaces des matériaux GaN cap et AlGaN, entre la grille et le canal, n'est pas modifiée par le degré d'amplitude du signal d'agression à haute fréquence.

La Figure II. 37 et la Figure II. 38 présentent les dérives du gain linéaire S_{21} à différent temps de stress des dispositifs Tr2 et Tr4 respectivement durant chaque campagne de fiabilité. Pour Tr2, une diminution généralisée du gain petit-signal est observée sur tous les graphiques à la fin des stress comparativement à son état initial à $t=0h$. Pour la Figure II. 37 (a) et (b), il n'est pas possible de savoir à quel moment du stress HF a eu lieu cette dégradation de performance, sachant que le gain petit-signal est stable de 108h à 144h. Toutefois, cet exemple montre la pertinence de la nécessité de l'acquisition des paramètres [S], à différentes périodes de stress, pour déterminer le comportement de la baisse des performances en gain. Pour la Figure II. 37 (c) et (d), le paramètre S_{21} voit ces performances diminuer rapidement dès les dix premières minutes de stress, puis baisse plus lentement jusqu'à une stabilisation à partir de 60h pour le test 5dB #A. Il est possible d'émettre l'hypothèse que ce comportement aurait pu être identique pour les tests à 1dB et 3dB. Lors du test 5dB #B, le gain petit-signal suit la même tendance de dégradation rapide que le test 5dB #A, avec de légères fluctuations plus visibles

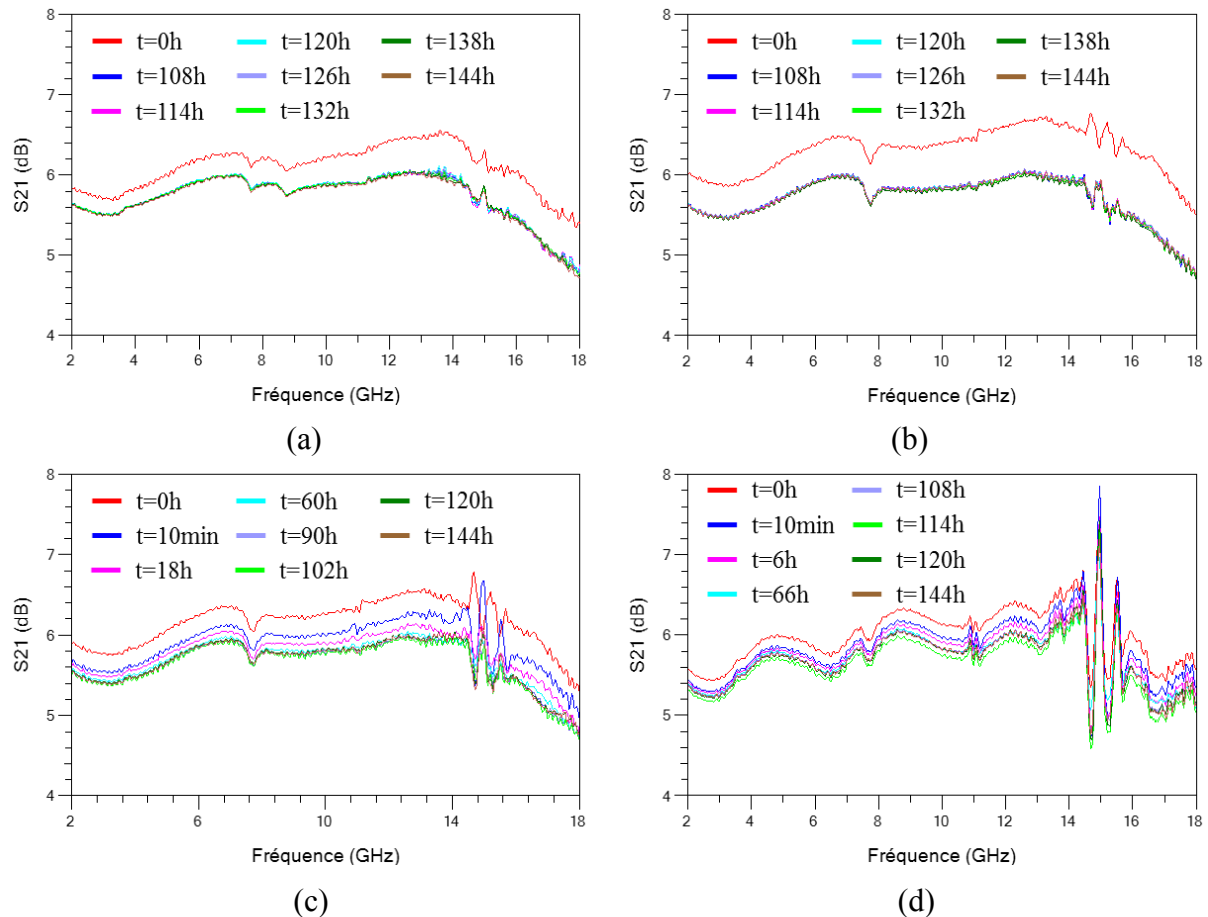


Figure II. 37 : dérive du paramètre S_{21} du dispositif Tr2 à différents temps de stress durant chaque campagne de fiabilité aux points de compression à (a) 1dB, (b) 3dB, (c) 5dB #A et (d) #B.

autour d'une valeur de stabilisation. Concernant Tr4, celui-ci conserve une très bonne intégrité de ses performances en gain petit-signal. Une très légère diminution est observée et le mécanisme intervenant peut être lié au comportement observé sur Tr2.

Les constats émis sur le comportement observé sur le gain petit-signal, et sur la stabilité des capacités C_{GS_equiv} et C_{GD_equiv} , permettent de réduire les origines causales de la dégradation, mise en évidence dans la section II.3.5, sur la caractéristique P_{OUT} - I_{DS} de Tr2 et Tr4. Les variations discutées sur la Figure II. 22 à la Figure II. 32 ne sont pas associées à une dégradation structurelle du modèle petit-signal des HEMTs sous test. Selon l'expression du courant de drain $I_{DS} = g_m \cdot V_{GS_int}$, la variation de I_{DS} est attribuée à la fluctuation de V_{GS_int} en raison de l'activation de charges (mobiles ou fixes) sous la grille, phénomène accéléré par le niveau de compression, et de manière plus prononcée sur Tr4. Ces charges agissent comme une source de tension de polarisation en série qui fait fluctuer $V_{GS_int}(t)$; elle peut être exprimée comme la différence $V_{GS_int}(t) = V_{GS_ext} - V_{charges}(t)$ où V_{GS_ext} est la tension de polarisation externe et $V_{charges}(t)$ est le générateur dépendant du temps lié aux fluctuations de charges [15] dans des conditions de stress élevées. Il serait spéculatif de conclure quant à la nature des charges mises en cause; cependant, grâce à l'analyse des paramètres [S], une conclusion peut être donnée quant à l'intégrité des terminaux d'entrée (sortie) des DUTs. Ensuite, les tendances

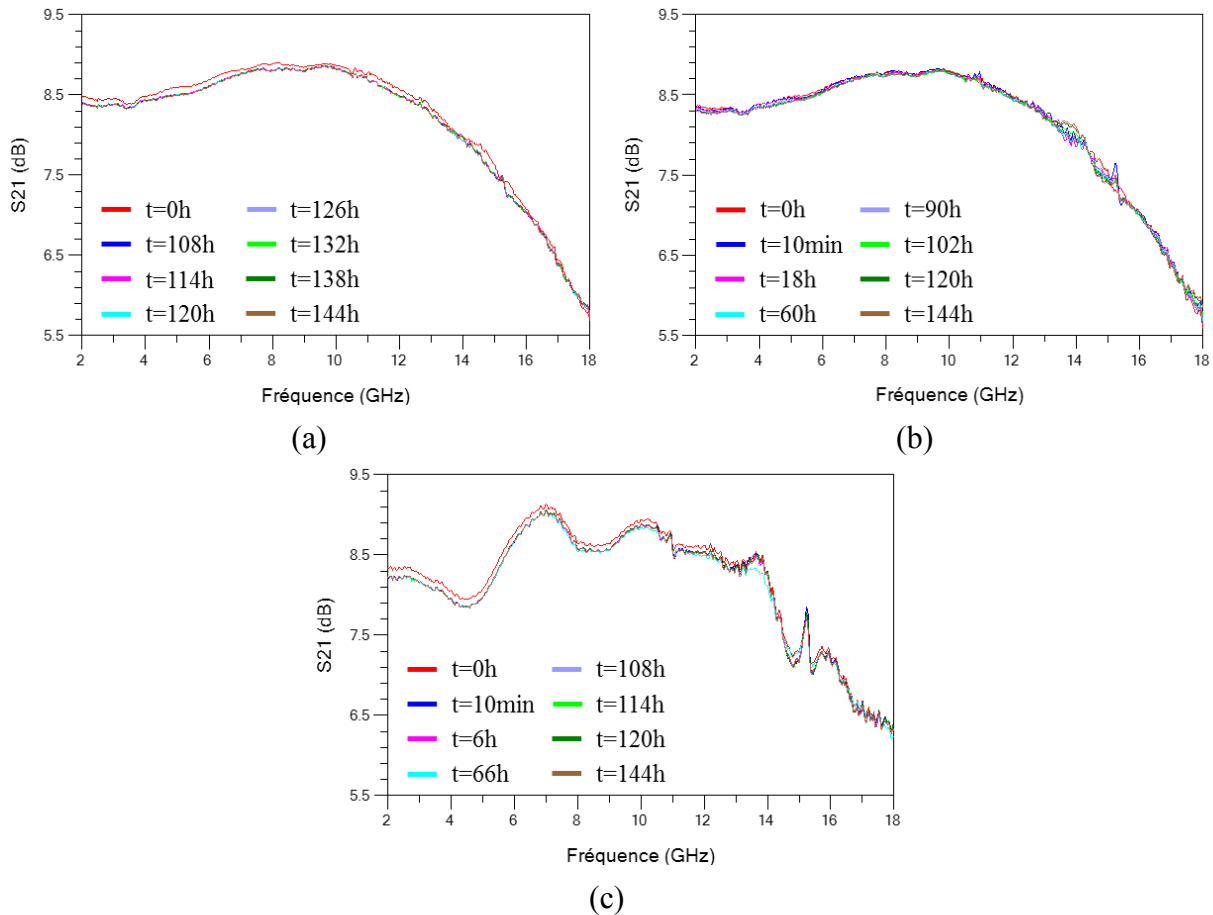


Figure II. 38 : dérive du paramètre S_{21} du dispositif Tr4 à différents temps de stress durant chaque campagne de fiabilité aux points de compression à (a) 3dB (b) 5dB #A et (c) #B.

temporelles décroissantes (respectivement croissantes) associées à la première signature révélées à 1dB, 3dB, 5dB # A① et # B① (respectivement 5dB # A②) sont associées à un ou plusieurs types de charges déplaçant la tension de contrôle $V_{GS_int}(t)$ vers les valeurs négatives (ou positives). La même conclusion peut être développée concernant la deuxième signature seulement révélée à 5dB # A④, ⑤ et # B②, impliquant probablement des charges dans une zone différente sous la grille (effet de compensation ?).

II.4. Conclusion et perspectives d'amélioration

La mise en place d'un banc expérimental pour l'étude de fiabilité de composants/circuits à haute fréquence a permis d'appliquer des contraintes dynamiques, à différents points de compression de la puissance de sortie et sous une condition thermique à température ambiante, des dispositifs HEMTs GaN sur substrat SiC. L'originalité du banc de stress à haute fréquence et thermique concerne l'implantation d'un analyseur de réseau vectoriel pour le suivi des paramètres [S] des dispositifs sous test à différents temps de stress HF. La phase de calibrage a permis de quantifier la plage de dérive de la puissance de sortie et des paramètres [S], permettant ainsi de délimiter la plage du domaine d'interprétation des variations électriques DUTs causées par les systèmes de mesure.

Les résultats de stress des DUTs ont révélé des tendances décroissantes sur le courant statique de drain-source I_{DS} et sur la puissance de sortie P_{OUT} . Le changement de comportement sur I_{DS} et P_{OUT} est plus prononcé à des niveaux de compression élevés en raison d'effets non linéaires plus marqués. La corrélation de P_{OUT} - I_{DS} en fonction du niveau de contrainte a mise en évidence différentes tendances linéaires. Par l'étude des coefficients de la fonction linéaire en fonction du temps de stress, le comportement évolutif de la corrélation de P_{OUT} - I_{DS} est associé à deux signatures différentes de dégradation.

L'analyse de l'effet de la période d'acquisition des paramètres [S], sur le comportement observé sur les caractéristiques P_{OUT} et I_{DS} , a permis de révéler des caractères de dégradation-relaxation à effets opposés entre les deux dispositifs sous test. Les résultats de l'acquisition des paramètres [S] ont aidé à vérifier l'intégrité des capacités C_{GS} et C_{GD} du modèle électrique petit-signal des DUTs. De plus, le gain petit-signal d'un des DUTs se dégrade en fonction du niveau de contrainte, montrant que les variations discutées sur les caractéristiques P_{OUT} et I_{DS} sont attribuées à la fluctuation du générateur de tension intrinsèque, vers des valeurs positives ou négatives selon la signature identifiée, en raison de l'activation de charges (mobiles ou fixes) sous la grille de commande.

Afin de diminuer les spéculations sur le caractère évolutif des paramètres statiques et dynamiques, le banc de stress automatisé proposé peut être intégré avec de nouveaux équipements différents tels que :

- un analyseur paramétrique pour le suivi des caractéristiques I-V,
- un analyseur de réseau vectoriel large signal pour le suivi des paramètres [S] sous un niveau de puissance HF identique au niveau de contrainte HF,
- un analyseur de facteur de bruit basse fréquence et haute fréquence.

L'ajout de ces équipements permettra de fournir aux utilisateurs un ensemble de données plus large collectées pendant la session de stress, et favoriser des interprétations plus pertinentes et moins spéculatives le cas échéant.

Bibliographie

- [1] Y.-C. Chou, R. Lai, T. R. Block, A. Sharma, Q. Kan, D. L. Leung, D. Eng, and A. Oki, “The Effect of RF-Driven Gate Current on DC/RF Performance in GaAs pHEMT MMIC Power Amplifiers,” *IEEE Trans. Microw. Theory Tech.*, vol. 53, no. 11, pp. 3398–3406, 2005.
- [2] C. Moreau, P. Le Helleye, and D. Ruelloux, “A complete RF power technology assessment for military applications,” *Microelectron. Reliab.*, vol. 46, no. 9–11, pp. 1817–1822, 2006.
- [3] J. Joh and J. A. del Alamo, “RF Power Degradation of GaN High Electron Mobility Transistors,” in *IEEE International Electron Devices Meeting (IEDM)*, 2010, p. 20.2.1-20.2.4.
- [4] A. R. Barnes and F. Vitobello, “Preliminary Reliability Data from Accelerated RF Life Tests on European GaN HEMTs,” in *IEEE Transactions on Semiconductor Manufacturing (CS-MANTECH)*, 2012, pp. 87–90.
- [5] F. Temcamani, J.-B. Fonder, O. Latry, and C. Duperrier, “Electrical and Physical Analysis of Thermal Degradations of AlGaIn/GaN HEMT Under Radar-Type Operating Life,” *IEEE Trans. Microw. Theory Tech.*, vol. 64, no. 3, pp. 756–766, 2016.
- [6] Keysight, *Fundamentals of RF and Microwave Power Measurements (Part 3)*. 2017.
- [7] D. M. Pozar, *Microwave engineering*, John Wiley. 2012.
- [8] J. G. Tartarin, S. D. Nsele, S. Piotrowicz, and S. Delage, “Self-Biasing Effects Induced by RF Step-Stress in Ka-Band LNAs based on InAlN/GaN HEMT Technology,” in *IEEE European Microwave Integrated Circuit Conference (EuMIC)*, 2016, pp. 480–483.
- [9] G. Soubercaze-Pun, “De l’Etude en Bruit Basse Fréquence à la Conception d’un Oscillateur en Bande-X à partir de transistors AlGaIn/GaN HEMT,” Thèse de doctorat, Université Paul Sabatier, 2007.
- [10] J. Joh, J. A. del Alamo, U. Chowdhury, and J. L. Jimenez, “Correlation between RF and DC reliability in GaN high electron mobility transistors,” *Reliab. Compd. Semicond. Work.*, pp. 185–194, 2008.
- [11] J. G. Tartarin, “Diagnostic Tools For Accurate Reliability Investigations of GaN Devices,” *21st Int. Conf. Noise Fluctuations*, pp. 452–457, 2011.
- [12] C. A. Liechti, “Microwave Field-Effect Transistors-1976,” *IEEE Trans. Microw. Theory Tech.*, vol. 24, no. 6, pp. 279–300, 1976.
- [13] C. Gaquière, “Analyse et optimisation de transistors à effet de champ à hétérojonction pour l’amplification de puissance dans la bande Ka,” Thèse de doctorat, Université des sciences et technologies de Lille, 1995.
- [14] G. Dambrine, A. Cappy, F. Heliodore, and E. Playez, “A New Method for Determining the FET Small-Signal Equivalent Circuit,” *IEEE Trans. Microw. Theory Tech.*, vol. 36, no. 7, pp. 1151–1159, 1988.
- [15] O. Lazar, J. G. Tartarin, B. Lambert, C. Moreau, and J. L. Roux, “Correlation between transient evolutions of the gate and drain currents in AlGaIn/GaN technologies,” *Microelectron. Reliab.*, vol. 55, no. 9, pp. 1714–1718, 2015.

Chapitre III. Simulation physiques TCAD de dispositifs HEMTs GaN

III.1. Introduction

La simulation physique assistée par ordinateur (TCAD : Technology Computer Aided Design) permet de simuler le comportement électrique d'un composant électronique selon la topologie de la structure épitaxiale et technologique étudiée. Cet outil permet d'aider à la conception de composants actuels ou de futures générations, tout en ayant une compréhension spatiale plus fine des mécanismes physiques qui régissent le fonctionnement intrinsèque du composant. L'outil utilisé dans ce mémoire est le logiciel Sentaurus de la société Synopsys. Ce logiciel incorpore divers modèles empiriques, semi-physiques et physiques, ainsi que des méthodes de simulation numériques robustes, pour simuler le comportement des dispositifs semi-conducteurs.

Cet outil est utilisé dans cette thèse afin de réaliser des simulations dites prédictives. L'objectif principal de ces simulations prédictives est de traduire le comportement des composants HEMTs GaN après une contrainte statique DC ou à haute fréquence, au travers des marqueurs DC des caractéristiques de sortie et de transfert. Cela permet de réduire les interprétations potentiellement spéculatives, par la mise en place de défauts physiques localisés au sein de la structure, pour traduire les comportements observés expérimentalement sur la dégradation des performances.

Dans cette thèse, la simulation physique TCAD a été réalisée sur deux technologies HEMTs GaN : l'une académique et l'autre industrielle. La technologie académique est utilisée dans cette thèse pour la conception des amplificateurs hybride et MMIC (technologie développée au sein du laboratoire 3IT de Sherbrooke). La simulation TCAD de cette technologie devait amener à traduire les défaillances qui auraient pu être détectées lors du vieillissement de ces composants dans leur contexte circuit, sous stress à haute fréquence. Malgré de nombreux efforts pour obtenir des circuits fonctionnels, aucun des amplificateurs n'a pu être testé, ni contraint sous signal haute fréquence.

Entre temps et par avance de phase, afin de palier à un quelconque contre temps, nous avons réalisé des études TCAD sur une technologie industrielle. Cette technologie a fait l'objet d'une multitude d'études expérimentales et de tests de fiabilité au sein du LAAS. Divers phénomènes de dégradation ont été observés sur les différents lots étudiés au cours des différents projets. La connaissance fine du comportement électrique statique-dynamique sur des bases expérimental a donc servi de référence de simulation pour élaborer le modèle TCAD. Nous avons décidé d'étudier une caractéristique particulièrement pertinente des technologies GaN, et qui mobilise encore de nombreux efforts de la part des technologues : le décalage de la tension de seuil V_{TH} . Bien sûr, de cette étude découle d'autres considérations telles que les variations de courant de drain I_{DS} ou encore de la résistance à l'état passant R_{ON} pour ne citer que les marqueurs principaux.

Une fois ce modèle élaboré, la méthodologie suivie pour la modélisation et l’ajustement des modèles empiriques, semi-physiques et physiques du simulateur peut être appliquée à n’importe quelle déclinaison technologique.

Ce chapitre porte uniquement sur la technologie industrielle et se divise en cinq grandes parties. La première partie donne une description partielle de la structure technologique implantée dans le logiciel Sentaurus. Les modèles sélectionnés pour la simulation du transistor HEMT GaN sont ensuite décrits dans la seconde partie. Ensuite, la troisième partie donne la méthodologie suivie pour le calibrage de la densité d’électrons dans le canal. La quatrième partie se consacre à la réalisation d’un arbre de modélisation à partir des équations analytiques semi-physiques au premier ordre des caractéristiques statiques des transistors HEMTs GaN. Cet arbre est construit de telle manière à distinguer schématiquement les paramètres pouvant être influencés par un stress, de ceux considérés globalement figés par la technologie. De cette façon, les hypothèses spéculatives sur la cause des dérives des marqueurs DC peuvent être restreintes. Cet arbre est utilisé par la suite pour aider à l’interprétation des résultats de la dernière partie. La simulation physique est utilisée pour traduire les dérives observées des marqueurs DC sur des transistors HEMTs GaN à la suite d’une contrainte HTOL. Une étude au premier ordre est menée sur l’effet des charges fixes, positionnées à différents endroits dans la structure, sur la dégradation des performances statiques du transistor.

III.2. Description partielle de la structure étudiée

La Figure III. 1 donne la vue en coupe de la structure technologique étudiée dans la simulation TCAD. Les différentes données technologiques de la structure ne sont pas décrites finement, mais se réfèrent finalement à de nombreuses sources technologiques largement publiées par ailleurs. La structure épitaxiale est composée d’un substrat SiC, suivie d’une couche de nucléation, puis d’une couche tampon de GaN. Une couche barrière $\text{Al}_x\text{Ga}_{1-x}\text{N}$ est déposée sur la couche tampon, puis terminée par un cap de GaN. La structure est ensuite recouverte par une couche de passivation Si_xN_y .

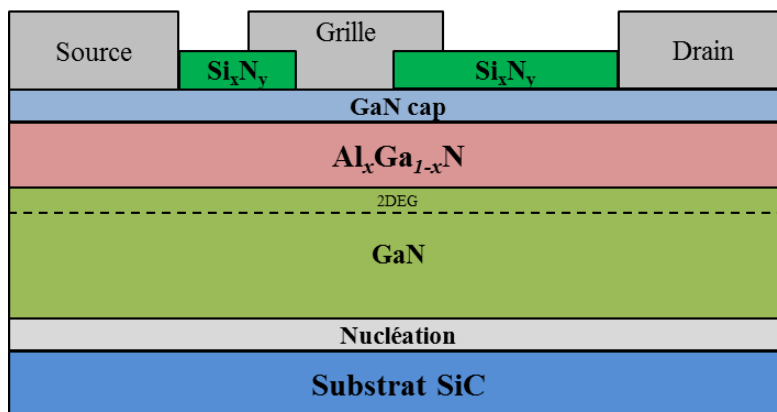


Figure III. 1 : vue en coupe et description schématique de l’hétérostructure des HEMTs étudiés.

III.3. Modèles et paramètres utilisés dans la simulation

Sentaurus propose un large choix de modèles pré-implémentés pour simuler une large gamme de dispositif. Cependant, ces modèles disponibles sont généralement calibrés sur des données variées issues de la littérature. Il devient alors nécessaire de modifier les paramètres de ces modèles pour ajuster la prédiction des résultats de simulation du dispositif étudié. Dans cette section, la description des modèles donnés ci-après sont ceux utilisés pour la simulation des dispositifs HEMTs GaN de la technologie industrielle.

III.3.1. Le transport des porteurs

L'équation des semi-conducteurs qui gouverne le transport des porteurs de charge est l'équation de Poisson. Cette équation est utilisée pour résoudre le potentiel électrostatique (ψ) avec les équations de continuité de courant pour les électrons et les trous. L'équation de Poisson est donnée par :

$$\nabla\psi = -\frac{\rho}{\nabla\epsilon_0} \quad (\text{eq. 3. 1})$$

où ϵ_0 est la permittivité du vide et ρ est la densité de charge donnée par :

$$\rho = q \cdot (p - n + N_D - N_A) - \rho_{\text{piège}} \quad (\text{eq. 3. 2})$$

avec $\rho_{\text{piège}} = q \cdot n_{\text{piège}}$ pour les pièges de type Donneur et $\rho_{\text{piège}} = q \cdot (n_{\text{piège}} - N_{\text{piège}})$ pour les pièges de type Accepteur ; q est la charge électronique, p et n sont les densités de trous et d'électrons respectivement, N_D et N_A sont les concentrations de donneurs et d'accepteurs respectivement, et $\rho_{\text{piège}}$, $n_{\text{piège}}$ et $N_{\text{piège}}$ sont la densité de charge apportée par les pièges et les charges fixes, le nombre de pièges occupés et le nombre total de pièges respectivement.

Les équations de continuité pour la densité de courant des électrons et des trous s'écrivent :

$$\nabla\vec{J}_n = q \cdot (R + \frac{\partial n}{\partial t}) \quad (\text{eq. 3. 3})$$

$$\nabla\vec{J}_p = q \cdot (R + \frac{\partial p}{\partial t}) \quad (\text{eq. 3. 4})$$

où J_n et J_p représentent la densité de courant d'électrons et de trous respectivement et R est le taux de génération-recombinaison.

III.3.2. Le modèle de transport

Trois modèles de transport sont disponibles dans Sentaurus : le modèle Dérive-Diffusion (D-D), le modèle Thermodynamique et le modèle Hydrodynamique. Seul le modèle D-D est utilisé dans ces travaux de thèse (modèle par défaut dans Sentaurus). Le modèle D-D résout les équations de Poisson et de continuité du courant pour obtenir la concentration des électrons et des trous, et du potentiel électrostatique. Ce modèle fait abstraction de la température (et donc de l'énergie) des électrons en la considérant égale à la température du réseau cristallin ; et dont celle-ci est égale à la température ambiante par défaut.

Afin de calculer la densité des porteurs, la statistique de Fermi-Dirac est utilisée du fait de la forte densité d'électrons présent dans le canal 2DEG des dispositifs HEMTs GaN. Les expressions de concentration des porteurs sont données par :

$$n = N_C(T) \cdot F_{1/2} \left(\frac{E_{F,n} - E_C}{k \cdot T} \right) \quad (\text{eq. 3. 5})$$

$$p = N_V(T) \cdot F_{1/2} \left(\frac{E_V - E_{F,p}}{k \cdot T} \right) \quad (\text{eq. 3. 6})$$

où $N_C(T)$ et $N_V(T)$ sont les densités d'états effectifs des électrons et des trous, $F_{1/2}$ est l'intégrale de Fermi-Dirac d'ordre $1/2$, $E_{F,n} = -q \cdot \phi_n$ et $E_{F,p} = -q \cdot \phi_p$ sont respectivement les niveaux d'énergies des quasi-potentiels de Fermi pour les électrons et les trous, ϕ_n et ϕ_p sont les niveaux de quasi-potentiels de Fermi des électrons et des trous respectivement, k est la constante de Boltzmann et T est la température de la maille (300K). E_C et E_V sont le minimum et le maximum du niveau d'énergie des bandes de conduction et de valence respectivement, et sont définis par :

$$E_C = -\chi - q \cdot (\phi - \phi_{ref}) \quad (\text{eq. 3. 7})$$

$$E_V = -\chi - E_g(T) - q \cdot (\phi - \phi_{ref}) \quad (\text{eq. 3. 8})$$

où χ est l'affinité électronique, $E_g(T)$ est l'énergie de la bande interdite, ϕ_{ref} est le niveau de référence constant du potentiel de Fermi intrinsèque par rapport au niveau du vide.

Sous des conditions à l'équilibre (quasi-potentiel de Fermi continu), le niveau d'énergie de Fermi pour les électrons et les trous est identique. Toutefois, dans des conditions de non-équilibre, la condition précédente n'est plus valide et de fait, les niveaux de quasi-potentiels de Fermi sont employés pour les électrons et pour les trous. Par conséquent, la relation entre le niveau de quasi-potentiel de Fermi, le potentiel électrostatique et la densité des électrons et des trous peut être exprimée suivant les expressions suivantes :

$$\phi_n = \psi - \frac{k.T}{q} \cdot \ln\left(\frac{n}{n_i}\right) \quad (\text{eq. 3. 9})$$

$$\phi_p = \psi + \frac{k.T}{q} \cdot \ln\left(\frac{p}{n_i}\right) \quad (\text{eq. 3. 10})$$

où n_i est la densité intrinsèque des porteurs exprimée par :

$$n_i(T) = \sqrt{N_C(T) \cdot N_V(T)} \cdot \exp\left(\frac{E_g(T)}{2 \cdot k \cdot T}\right) \quad (\text{eq. 3. 11})$$

avec $E_g(T)$ donnée par :

$$E_g(T) = E_g(0) - \frac{\alpha \cdot T^2}{T + \beta} \quad (\text{eq. 3. 12})$$

où $E_g(0)$ est l'énergie de la bande interdite à une température de 0K, α est une constante empirique et β a une valeur constante qui est associée à la température de Debye.

Ainsi, le modèle de Dérive-Diffusion considère le transport des porteurs libres comme étant dépendant de la densité, de la mobilité et du gradient des niveaux de quasi-potentiels de Fermi des électrons et des trous :

$$\vec{J}_n = -n \cdot q \cdot \mu_n \cdot \nabla \phi_n \quad (\text{eq. 3. 13})$$

$$\vec{J}_p = -p \cdot q \cdot \mu_p \cdot \nabla \phi_p \quad (\text{eq. 3. 14})$$

Le modèle Thermodynamique fait apparaître un terme supplémentaire dans la résolution de la densité de courant des porteurs. Ce modèle considère qu'un gradient thermique (effet d'auto-échauffement) est présent au niveau du réseau cristallin de la structure. Le modèle fait intervenir l'équation de la chaleur, pour laquelle la capacité thermique et la conductivité thermique de chaque matériau déterminent le comportement thermique de la structure. Le modèle suppose un état d'équilibre thermique entre les porteurs et le réseau cristallin.

Le modèle Hydrodynamique fait intervenir la température (et donc l'énergie) des porteurs en considérant ce terme différent de la température de maille. Ce modèle fait intervenir les équations de bilan énergétique du réseau cristallin et des porteurs afin de déterminer leur énergie.

Le Tableau III. 1 donne les paramètres utilisés pour le modèle de transport des porteurs et le modèle de Dérive-Diffusion lors des simulations.

Symbole	Unité	GaN	AlN	Ref.
$E_g(300K)$	eV	3,42	6,2	[1]
χ	eV	4,1	1,9	[2], [3]
$N_c(300K)$	cm ⁻³	2,3.10 ¹⁸	6.3.10 ¹⁸	[1]
$N_v(300K)$	cm ⁻³	4,6.10 ¹⁹	4.8.10 ²⁰	[1]
α	eV.K ⁻¹	9,09.10 ⁻⁴	1,799.10 ⁻³	[4]
β	K	830	1462	[4]

Tableau III. 1 : paramètres des matériaux et des modèles utilisés dans la simulation.

Remarque : $E_g(0)$ de l'équation (eq. 3. 12) est ajusté afin d'obtenir la valeur de $E_g(300K)$ du Tableau III. 1 pour le GaN et l'AlN dans Sentaurus.

III.3.3. Le modèle de mobilité des porteurs

Le modèle de Canali [5] est utilisé pour simuler la mobilité des porteurs. L'équation suivante explicite ce modèle :

$$\mu_{n,p} = \frac{\mu_0}{\left[1 + \left(\frac{\mu_0 \cdot E}{v_{sat}}\right)^\beta\right]^{1/\beta}} \quad (\text{eq. 3. 15})$$

où μ_0 représente la mobilité dite à faible champ, $\mu_{n,p}$ dénote la mobilité des électrons ou des trous respectivement, v_{sat} est la vitesse de saturation et β est un paramètre d'ajustement qui contrôle la transition entre la région linéaire et de saturation de la vitesse de dérive en fonction du champ électrique E .

Pour des faibles champs électriques, la vitesse de dérive suit une tendance linéaire en fonction du champ électrique, et s'exprime suivant la relation :

$$v_{n,p} = \mu_{n,p} \cdot E \quad (\text{eq. 3. 16})$$

Les valeurs de mobilité des porteurs sont dépendantes de la température de la maille (et donc de la diffusion des phonons dans le matériau) et sont données par :

$$\mu_{n,p} = \mu_0(T_0) \cdot \left(\frac{T}{T_0}\right)^{-(\alpha,\gamma)} \quad (\text{eq. 3. 17})$$

où T_0 est la température ambiante (300K), α et γ sont les paramètres d'ajustement en fonction de la température pour les électrons et les trous respectivement.

Le Tableau III. 2 donne les paramètres utilisés pour le modèle de mobilité des porteurs lors des simulations.

Symbole	Unité	GaN		AlN	
		électron	trou	électron	trou
μ_0 (matériau)	$\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$	975	170	300	14
μ_0 (2DEG)	$\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$	1875	170	-	-
v_{sat}	$\text{cm} \cdot \text{s}^{-1}$	$1,8 \cdot 10^7$	$1 \cdot 10^7$	$5 \cdot 10^6$	
α	-	1	-	1	-
γ	-	-	2,1	-	2,1
β		1,7		2	

Tableau III. 2 : paramètres du modèle de mobilité tels qu'utilisés dans les simulations.

III.3.4. Le modèle de polarisation

Ce modèle est basé sur les travaux d'Ambacher et al. [6], et définit l'effet au premier ordre des vecteurs de polarisation dans les dispositifs HEMTs III-N ; la charge d'interface induite est due à la discontinuité de la composante verticale P_z du vecteur de polarisation aux interfaces du matériau.

Le vecteur de polarisation est défini comme suit :

$$\begin{bmatrix} P_x \\ P_y \\ P_z \end{bmatrix} = \begin{bmatrix} P_x^{SP} \\ P_y^{SP} \\ P_z^{SP} + P_z^{PZ} \end{bmatrix} \quad (\text{eq. 3. 18})$$

avec :

$$P_z^{PZ} = 2 \cdot S \cdot \left(e_{31} - e_{33} \cdot \frac{c_{13}}{c_{33}} \right) \quad (\text{eq. 3. 19})$$

où P^{SP} est le vecteur de polarisation spontanée, P^{PZ} est le vecteur de polarisation piézoélectrique, e_{31} et e_{33} sont les coefficients piézoélectriques, c_{13} et c_{33} sont les constantes élastiques et S est la valeur de la contrainte piézoélectrique du matériau donnée par :

$$S = (1 - R) \cdot \frac{a_0 - a}{a} \quad (\text{eq. 3. 20})$$

où a_0 et a représentent la constante de maille sous contrainte et la constante de maille relaxée respectivement, et R dénote le paramètre de relaxation de la contrainte. Une fois que le vecteur de polarisation est calculé, la charge de polarisation peut être calculée à partir de :

$$q_{pol} = -A \cdot \nabla P \quad (\text{eq. 3. 21})$$

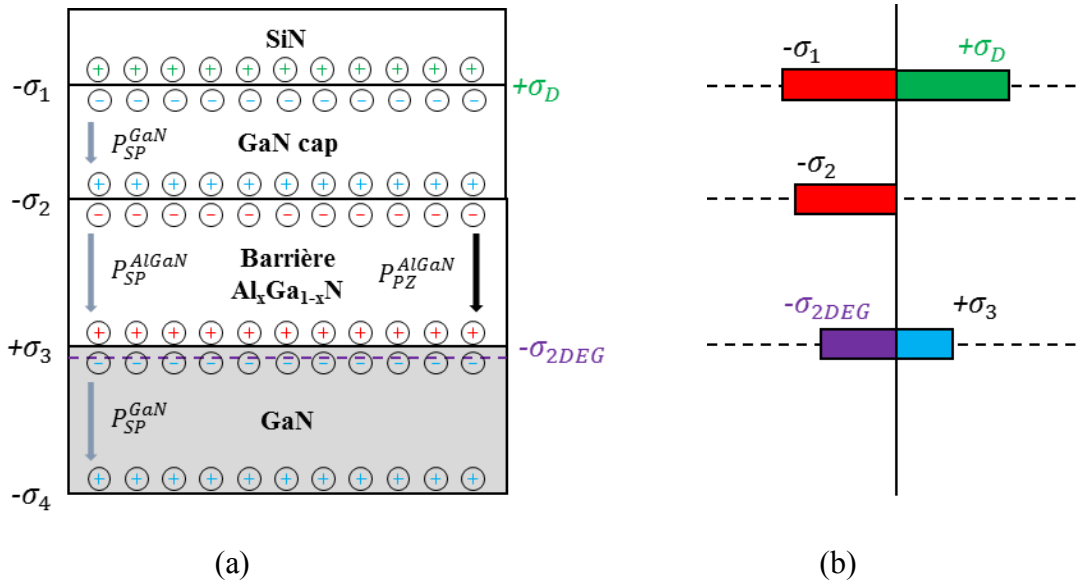


Figure III. 2 : (a) représentation des vecteurs des charges de polarisation et (b) des charges associées à (a) aux interfaces des matériaux de la structure.

où le paramètre A est une constante d'ajustement qui permet d'activer (1) ou non (0) la charge de polarisation q_{pol} dans le matériau. Ensuite, q_{pol} est incluse dans l'équation de Poisson comme suit :

$$\nabla \varepsilon_0 \cdot \nabla \psi = -q \cdot (p - n + N_D - N_A + q_{pol}) - \rho_{piège} \quad (\text{eq. 3. 22})$$

afin de traduire le comportement électrostatique induite par la charge de polarisation piézoélectrique dans le dispositif.

Pour les composés ternaires, tous les paramètres du modèle piézoélectrique sont dépendants de la fraction molaire, hormis les paramètres a_0 et R .

Les couches épitaxiales utilisées dans la simulation sont définies comme étant de type Wurtzite avec une direction de croissance suivant l'axe c en polarité gallium (face-Ga) [0001]. Les simulations étant réalisées selon deux dimensions, le modèle de polarisation (qui lui est défini en supposant des coordonnées Cartésiennes à trois dimensions) doit être modifié de sorte que l'axe c soit parallèle avec l'axe vertical z . Ainsi, les paramètres de maille du modèle de polarisation sont définis avec $X = (1, 0, 0)$ et $Y = (0, 0, -1)$. La Figure III. 2 donne une représentation des vecteurs de polarisation et des charges associées aux différents interfaces de la structure. La charge de surface σ_D est induite par les états de surface de type donneur. Les donneurs de surface entièrement occupés sont supposés neutres. Une fois ionisés, ces états de surface représentent une charge de polarisation positive et viennent compenser la charge de polarisation négative σ_1 à l'interface SiN/GaN_{cap}. Une partie des électrons libérés en surface est transférée à l'interface AlGa_xN/GaN dans le canal 2DEG. Les électrons dans le canal, représentés par la charge de polarisation négative σ_{2DEG} , viennent compenser la charge de polarisation positive σ_3 de l'interface AlGa_xN/GaN. La charge de polarisation négative σ_4 à l'interface GaN/nucléation est désactivée ($A = 0$). Cette région possède une forte densité de

dislocation et la charge de polarisation est attendue pour être compensée par les pièges se trouvant dans cette zone. De cette façon, la forte accumulation d'électrons est évitée, laquelle pourrait gêner la convergence numérique [7].

Les paramètres du modèle de polarisation utilisés dans la simulation sont référencés dans le Tableau III. 3.

Symbole	Unité	GaN	AlN
P_z^{SP}	C/cm ²	-2,9.10 ⁻⁶	-8,1.10 ⁻⁶
e_{31}	C/cm ²	-4,9.10 ⁻⁵	-5,8.10 ⁻⁵
e_{33}	C/cm ²	1,0.10 ⁻⁴	15,5.10 ⁻⁵
c_{13}	Pa	1,03.10 ¹¹	1,08.10 ¹¹
c_{33}	Pa	4,05.10 ¹¹	3,73.10 ¹¹
a_0	Å	3,189	3,189
a	Å	3,189	3,112
R	-	0	0

Tableau III. 3 : paramètres du modèle de polarisation utilisés dans la simulation [6].

III.3.5. Le modèle de génération-recombinaison des porteurs dans le volume

Divers défauts dans le matériau semi-conducteur sont à l'origine de la présence de pièges de niveaux profonds dans la bande interdite. Ces défauts trouvent leur origine dans les impuretés et les défauts structuraux présents initialement lors de la croissance du matériau, ou lors de test de vieillissement sous une contrainte électrique, à haute fréquence ou thermique. Ces pièges peuvent être des centres de génération-recombinaison pour les porteurs libres. Un piège est caractérisé par son niveau énergétique dans la bande interdite, sa section efficace de capture et sa constante de temps de piègeage ou de relaxation.

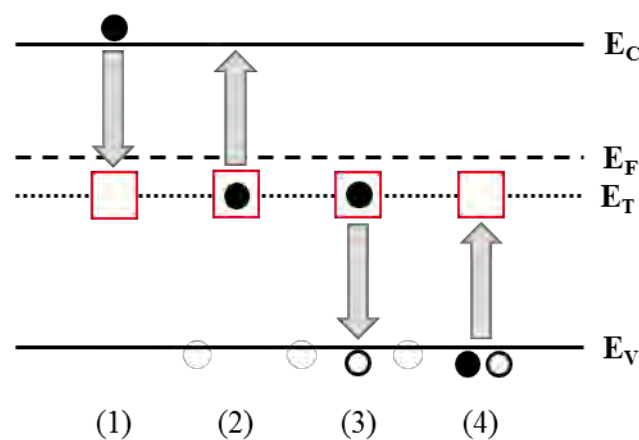


Figure III. 3 : processus (1) de capture d'un électron, (2) d'émission d'un électron, (3) de capture d'un trou et (4) d'émission d'un trou invoqué par un piège E_T dans le modèle SRH [4].

Le modèle de génération-recombinaison utilisé dans cette thèse est celui de Shockley-Read-Hall (SRH) [8], [9]. Ce modèle décrit quatre processus possibles et donnés en Figure III. 3 :

- (1) – un électron de la bande de conduction est capturé par un piège vide dans la bande interdite.
- (2) – un électron piégé se déplace du piège jusqu'à la bande de conduction.
- (3) – l'électron piégé se déplace du piège jusqu'à la bande de valence où il est neutralisé par un trou (le trou est capturé par le piège occupé).
- (4) – un électron de la bande de valence est piégé laissant un trou dans la bande de valence (le trou est émis du piège vide à la bande de valence).

La recombinaison SRH à travers des niveaux de piège profonds dans la bande interdite, faisant appel à la statistique de Fermi-Dirac, est de la forme suivante :

$$R_{net}^{SRH} = \frac{n \cdot p - \gamma_n \cdot \gamma_p \cdot n_{i,eff}^2}{\tau_p \cdot (n + \gamma_n \cdot n_1) + \tau_n \cdot (p + \gamma_p \cdot p_1)} \quad (\text{eq. 3. 23})$$

avec :

$$\gamma_n = \frac{n}{N_C(T)} \cdot \exp\left(\frac{E_C - E_{F,n}}{k \cdot T}\right) \quad (\text{eq. 3. 24})$$

$$\gamma_p = \frac{p}{N_V(T)} \cdot \exp\left(\frac{E_{F,p} - E_V}{k \cdot T}\right) \quad (\text{eq. 3. 25})$$

$$n_1 = N_C(T) \cdot F_{1/2} \cdot \exp\left(\frac{E_T - E_C}{k \cdot T}\right) \quad (\text{eq. 3. 26})$$

$$p_1 = N_V(T) \cdot F_{1/2} \cdot \exp\left(\frac{E_V - E_T}{k \cdot T}\right) \quad (\text{eq. 3. 27})$$

$$n_{i,eff} = n_i \quad (\text{eq. 3. 28})$$

où $n_{i,eff}$ est la concentration de porteur intrinsèque effective, τ_n et τ_p sont les durées de vie des électrons et des trous respectivement, et E_T est le niveau d'énergie du piège. Dans l'instruction logicielle de notre modèle, la concentration $n_{i,eff}$ du modèle SRH est égale à l'équation (eq. 3. 11) car le modèle de rétrécissement de la bande interdite en fonction du dopage n'est pas utilisé dans nos simulations. Les valeurs de τ_n et τ_p sont définies par défaut à $1 \cdot 10^{-15}$ s pour tous les types de pièges qui sont utilisés dans les simulations.

III.3.6. Le modèle d'émission thermoïonique

Les équations de transport conventionnelles, mentionnées en section III.3.2, sont valides dans le volume des matériaux mais dans le cas des interfaces à hétérojonction, où une différence abrupte de niveau entre deux bandes d'énergie ΔE est présente, il devient préférable d'utiliser un modèle permettant de traduire le possible transfert des porteurs au travers de ces interfaces. Le modèle d'émission thermoïonique calcule la densité de courant et la densité de flux d'énergie des électrons et des trous à travers une hétérojonction entre deux matériaux. Les équations du modèle sont les suivantes :

$$J_{n,2} = J_{n,1} \text{ et } J_{p,2} = J_{p,1} \quad (\text{eq. 3. 29})$$

$$J_{n,2} = a_n \cdot q \cdot \left[v_{n,2} \cdot n_2 - \frac{m_{n,2}}{m_{n,1}} \cdot v_{n,1} \cdot n_1 \cdot \exp\left(\frac{\Delta E_C}{k \cdot T_1}\right) \right] \quad (\text{eq. 3. 30})$$

$$J_{p,2} = -a_p \cdot q \cdot \left[v_{p,2} \cdot p_2 - \frac{m_{p,2}}{m_{p,1}} \cdot v_{p,1} \cdot p_1 \cdot \exp\left(\frac{\Delta E_V}{k \cdot T_1}\right) \right] \quad (\text{eq. 3. 31})$$

$$S_{n,2} = S_{n,1} + \frac{c_n}{q} \cdot J_{n,2} \cdot \Delta E_C \text{ et } S_{p,2} = S_{p,1} + \frac{c_p}{q} \cdot J_{p,2} \cdot \Delta E_V \quad (\text{eq. 3. 32})$$

$$S_{n,2} = -b_n \cdot \left[v_{n,2} \cdot n_2 \cdot k \cdot T_2 - \frac{m_{n,2}}{m_{n,1}} \cdot v_{n,1} \cdot n_1 \cdot k \cdot T_1 \cdot \exp\left(\frac{\Delta E_C}{k \cdot T_1}\right) \right] \quad (\text{eq. 3. 33})$$

$$S_{p,2} = -b_p \cdot \left[v_{p,2} \cdot p_2 \cdot k \cdot T_2 - \frac{m_{p,2}}{m_{p,1}} \cdot v_{p,1} \cdot p_1 \cdot k \cdot T_1 \cdot \exp\left(\frac{\Delta E_V}{k \cdot T_1}\right) \right] \quad (\text{eq. 3. 34})$$

$$v_{n,i} = \sqrt{\frac{k \cdot T_i}{2\pi \cdot m_{n,i}}} \text{ et } v_{p,i} = \sqrt{\frac{k \cdot T_i}{2\pi \cdot m_{p,i}}} \quad (\text{eq. 3. 35})$$

$$\frac{m_{n,p}}{m_0} = \left(\frac{N_{C,V}(T)}{2,54 \cdot 10^{19}} \right)^{\frac{2}{3}} \quad (\text{eq. 3. 36})$$

où $J_{n,p,i}$, $S_{n,p,i}$, $v_{n,p,i}$ et $m_{n,p,i}$ sont respectivement les densités de courant, les densités de flux d'énergie, les vitesses d'émission thermoïonique et les masses effectives des densités d'état des électrons et des trous, et T_i est la température de maille des deux matériaux i à l'hétérojonction. $a_{n,p}$, $b_{n,p}$ et $c_{n,p}$ sont des coefficients d'ajustement des électrons et des trous respectivement. n_j (eq. 3. 5) et p_j (eq. 3. 6) sont respectivement les concentrations des électrons et des trous des deux matériaux j à l'hétérojonction. m_0 est la masse d'un électron libre ($0,91 \cdot 10^{-30}$ kg).

Les paramètres du modèle d'émission thermoïonique utilisés dans la simulation sont répertoriés dans le Tableau III. 4.

Symbole	Unité	électron	trou
$a_{n,p}$	-	2	
$b_{n,p}$	-	4	
$c_{n,p}$	-	1	

Tableau III. 4 : paramètres du modèle d'émission thermoïonique des porteurs utilisés dans la simulation.

III.3.7. Le modèle de fuite par effet tunnel des porteurs

Pour modéliser la fuite du courant de grille Schottky, le modèle tunnel non-local est utilisé pour simuler le mécanisme de fuite de type tunnel. Le courant tunnel dépend intrinsèquement du profil de bord de la bande de conduction, tout le long du chemin reliant deux points de maillage quelconques par effet tunnel, ce qui fait du tunneling un processus non-local. Pour utiliser ce modèle, il est nécessaire d'insérer un maillage spécifique au niveau de l'interface grille/semi-conducteur ; nommé maillage non-local (NLM : Non-Local Meshing). L'insertion du NLM consiste à placer des lignes "non-local" chevauchant le maillage d'origine. Le simulateur connecte tous les nœuds de maillage à l'électrode de grille par effet tunnel, dans une longueur de tunnel choisie L_{Grille} (Figure III. 4). Ces connexions sont les points focaux des lignes NLM qui comprennent essentiellement des trajets de conduction par effet tunnel dans la verticalité et dans l'horizontalité de la structure simulée.

Le modèle tunnel non-local consiste à calculer la probabilité de passage par effet tunnel à travers le semi-conducteur en respectant l'approximation de Wentzel-Kramers-Brillouin (WKB). Cette théorie utilise le nombre d'onde locale κ_C , des électrons à une position r et avec une énergie ε :

$$\kappa_C(r, \varepsilon) = \sqrt{2 \cdot m_C(r) \cdot |E_C(r) - \varepsilon|} \cdot \frac{\theta(E_C(r) - \varepsilon)}{\hbar} \quad (\text{eq. 3. 37})$$

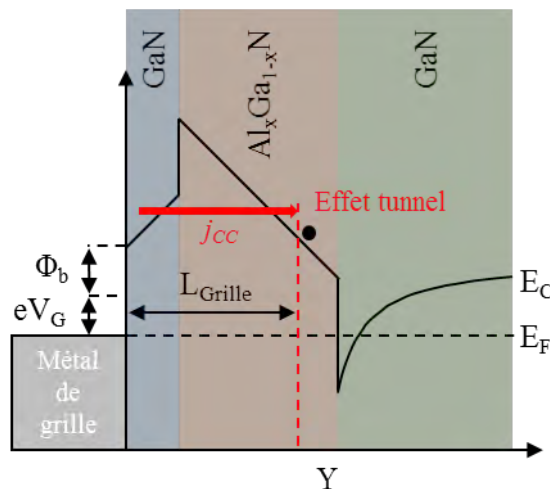


Figure III. 4 : illustration du modèle de fuite par effet tunnel au niveau de la bande de conduction.

où m_c est la masse d'un électron de la bande de conduction, θ est la fonction échelon et \hbar est la constante de Planck. A partir de l'équation (eq. 3. 37), la probabilité de passage par effet tunnel de bande de conduction à bande de conduction Γ_{CC} entre des positions l et $u > l$ pour un électron avec une énergie ε peut être écrite comme :

$$\Gamma_{CC}(u, l, \varepsilon) = \exp\left(-2 \cdot \int_l^u \kappa_C(r, \varepsilon) \cdot dr\right) \quad (\text{eq. 3. 38})$$

Ainsi, à partir de l'expression (eq. 3. 38), le taux net de recombinaison R_{CC} et de génération G_{CC} , causé par l'effet tunnel entre deux bandes de conduction, est calculée au point $u > l$ avec une énergie ε suivant l'équation :

$$\begin{aligned} & R_{CC}(u, l, \varepsilon) - G_{CC}(u, l, \varepsilon) \\ &= \frac{A_{CC}}{q \cdot K} \cdot \vartheta \left[\varepsilon - E_C(u) \cdot \frac{dE_C}{du}(u) \right] \cdot \vartheta \left[\varepsilon - E_C(l) \cdot \frac{dE_C}{dl}(l) \right] \cdot \Gamma_{CC}(u, l, \varepsilon) \\ & \times \left[T(u) \cdot \ln \left(1 + \exp \left[\frac{E_{F,n}(u) - \varepsilon}{k \cdot T(u)} \right] \right) - T(l) \cdot \ln \left(1 + \exp \left[\frac{E_{F,n}(l) - \varepsilon}{k \cdot T(l)} \right] \right) \right] \end{aligned} \quad (\text{eq. 3. 39})$$

où $\vartheta(x, y) = \delta(x)|y| \cdot \Theta(y)$, $A_{CC} = g_c \cdot A_0$ est la constante effective de Richardson (avec A_0 la constante de Richardson pour les électrons libres), et g_c est un paramètre d'ajustement. R_{CC} est relié au premier terme et G_{CC} au second terme de la première et seconde ligne respectivement. Enfin, la densité de courant des électrons j_{CC} traversant par effet tunnel la bande de conduction (Figure III. 4), à chaque distance l de la bande de conduction, est l'intégrale du taux de recombinaison-génération :

$$j_{CC}(l) = -q \cdot \sum_l \int_{-\infty}^{\infty} \int_{-\infty}^{\infty} [R_{CC}(u, l, \varepsilon) - G_{CC}(u, l, \varepsilon)] \cdot d\varepsilon \cdot du \quad (\text{eq. 3. 40})$$

Le calibrage du modèle par effet tunnel passe par l'ajustement de la variable L_{Grille} . La Figure III. 5 montre l'effet de la variation de ce paramètre, de 1nm à 10nm, sur la caractéristique de transfert $I_{GS}-V_{GS}$ à $V_{DS}=0V$ (mode diode Schottky). Les états de surface à l'interface SiN/GaN_{cap} sont définis avec un niveau de piège de type donneur $E_{TD_SiN/GaN}$ de 0,5eV sous la bande de conduction et une concentration $N_{TD_SiN/GaN}$ de $3 \cdot 10^{13} \text{cm}^{-2}$.

Dans un premier temps, d'un point de vue général, la variation de L_{Grille} impacte principalement la caractéristique en inverse de la diode Schottky, tandis que la caractéristique en direct conserve une allure identique quelle que soit la valeur de L_{Grille} . La constance d' I_{GS} pour des V_{GS} positifs tend à dire que le mécanisme de fuite est principalement régi par l'effet thermoionique. Cependant sur la Figure III. 5 (b), trois régions (définies comme région I, II et III) bien distinctes sont présentes sur la caractéristique en directe de la diode Schottky :

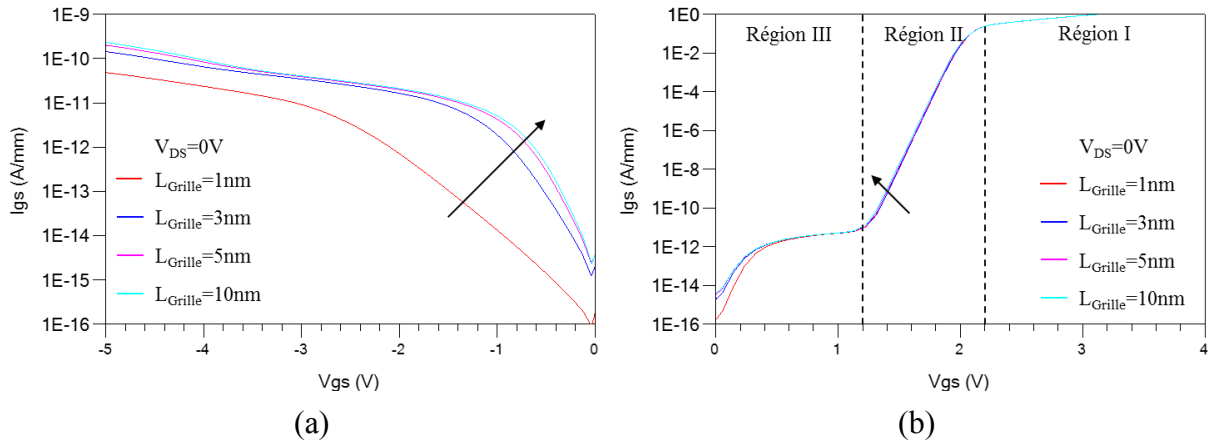


Figure III. 5 : effet de la variation de L_{Grille} sur la caractéristique de transfert (a) en inverse et (b) en directe à $V_{DS}=0V$ ($E_{TD_SiN/GaN} = 0,5eV$ et $N_{TD_SiN/GaN} = 3.10^{13}cm^{-2}$).

- Région I : pour $V_{GS} > +2V$, le courant I_{GS} tend à saturer. Cet effet est induit par la résistance série du métal de grille R_G (et des contributions de la résistance du canal 2DEG et de la résistance de contact ohmique, qui sont négligeables).
- Région II : pour $+1V \leq V_{GS} \leq +2V$, le courant I_{GS} est régi par l'effet thermoïonique de la diode Schottky (grille/canal 2DEG).
- Région III : pour $0V \leq V_{GS} \leq +1V$, un second mécanisme de fuites prend l'ascendant sur l'effet thermoïonique. L'hypothèse émise est que cette signature correspondrait à l'activation d'un chemin résistif de surface (interface de passivation), comme en atteste le comportement logarithmique de cette portion de courbe (donc modèle I-V linéaire). Ce mécanisme a fait l'objet d'une interprétation préliminaire, à partir d'un modèle analytique, présenté par Tartarin et al. [10]. De plus amples interprétations seront données dans la thèse de O. Lazar [11].

Dans un second temps, sur la caractéristique en inverse de la diode Schottky de la Figure III. 5 (a), une élévation nette du courant I_{GS} est observée pour une tension V_{GS} comprise en -1V et 0V, entre $L_{Grille}=1nm$ et 3nm, induisant la formation d'un coude autour de $V_{GS}=-1V$. Ce renforcement d' I_{GS} est un peu moins apparent à $V_{GS}=-5V$. L'augmentation du courant de fuite de grille est induite par le renforcement du mécanisme d'effet tunnel, au travers principalement du cap de GaN d'une part. Pour $L_{Grille}=5nm$, la zone tunnel s'intensifie légèrement en faisant intervenir ce mécanisme au travers de la barrière AlGaIn. Au-delà de 5nm, l'augmentation d' I_{GS} est négligeable puisque la zone tunnel supplémentaire est trop éloignée de la grille pour avoir un impact notable.

Suite à ces observations, la valeur de L_{Grille} est conservée à 5nm pour traduire efficacement l'effet tunnel de la grille Schottky sur la caractéristique de transfert.

III.4. Modélisation du gaz d'électrons bidimensionnel

L'origine de la création du gaz d'électrons bidimensionnel dans la couche tampon GaN à l'interface AlGaN/GaN provient d'une part, de l'association des polarisations spontanée et piézoélectrique de la couche barrière AlGaN, et d'autre part, des états de surface de type donneur à l'interface $\text{Si}_y\text{N}_z/\text{AlGaN}$ ou $\text{Si}_y\text{N}_z/\text{GaN}$. Cette théorie est relativement bien admise par la communauté et a été proposée la première fois par Smorchkova et al. [12] puis développée par la suite par Ibbetson et al. [13]. Ce modèle consiste à modéliser la présence d'un état de surface par un niveau d'énergie unique avec une densité de donneur élevée ($\sim 10^{13}\text{cm}^{-3}$). Ces états donneurs en surface trouvent possiblement leur origine dans des défauts natifs présentés par le matériau n-GaN (cf. ci-après), ou en raison d'impuretés de type donneur comme l'oxygène ou le silicium. Nous pouvons recenser :

- des lacunes de gallium V_{Ga} (accepteurs) et d'azote V_{N} (donneur) [14] ; absence d'un atome de Ga ou de N dans la maille. Dans [1], les lacunes V_{N} sont décrites pour être un défaut natif non présent dans le matériau n-GaN mais abondant dans le p-GaN,
- des atomes de gallium Ga_i (donneurs) et d'azote N_i (accepteurs) interstitiels [14] ; atome de Ga ou N supplémentaire positionnés entre les atomes du réseau cristallin. Dans [1], la formation des atomes Ga_i interstitiels est considérée comme inexistante dans le GaN. Concernant les atomes N_i interstitiels, leur diffusion dans le GaN est susceptible de se produire à des températures légèrement supérieures à la température ambiante.
- des défauts d'anti-site d'azote N_{Ga} (accepteur) et de gallium Ga_{N} (donneurs) [14] ; remplacement d'un atome de N_{Ga} par un atome de Ga_{N} et inversement.

Dans cette thèse, l'ajustement de la densité d'électrons dans le canal 2DEG est réalisé suivant la méthodologie définie par Longobardi et al. [15] sous une condition de polarisation à $V_{\text{GS}}=V_{\text{DS}}=0\text{V}$. Les auteurs utilisent le modèle décrit par Ibbetson.

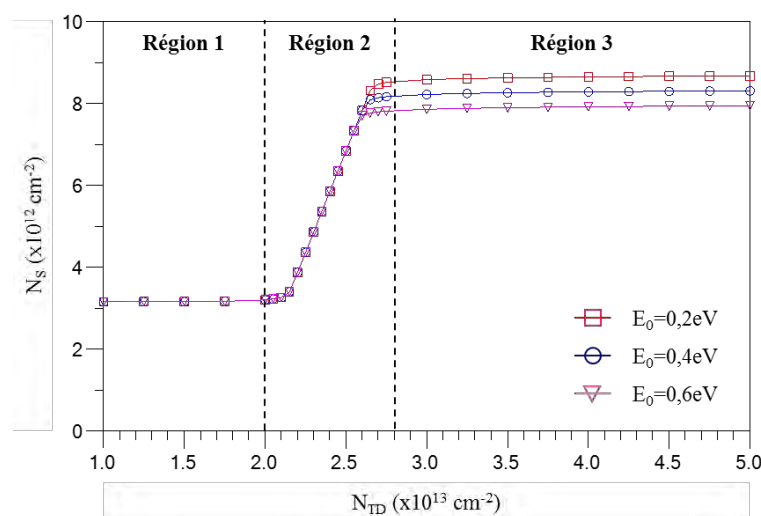


Figure III. 6 : simulation de la densité d'électrons N_S dans le canal 2DEG en fonction de la densité des donneurs de surface N_{TD} à l'interface SiN/GaNcap. Condition de polarisation à $V_{\text{GS}}=0\text{V}$ et $V_{\text{DS}}=0\text{V}$.

La Figure III. 6 montre la variation de la densité d'électrons N_S dans le canal en fonction de la densité des donneurs de surface N_{TD} , et du niveau d'énergie E_0 référencé par rapport au niveau d'énergie de la bande de conduction E_C , à l'interface SiN/GaNcap. Trois régions, notées de 1 à 3, sont identifiées. Dans la région 1, la concentration de donneur est trop faible et n'affecte pas la densité d'électrons du canal. Dans la région 2, la densité d'électrons augmente proportionnellement avec la concentration de donneur et indépendamment du niveau d'énergie du piège E_0 défini. Cependant, dans la région 3, une saturation de la concentration d'électrons du canal est observée en devenant indépendante de la densité de donneur. A contrario, la localisation du niveau d'énergie du piège influence la densité d'électrons. La valeur seuil qui définit la condition entre la région 1 et la région 2 est déterminée par la densité de charges négatives σ_1 , Figure III. 2, présentes à l'interface SiN/GaNcap [15]. Tant que la charge est compensée par les donneurs ionisés positifs, toute augmentation de la concentration de donneur va contribuer aux électrons du canal. Ceci est valide jusqu'à l'accession à un deuxième seuil, entre la région 2 et 3, et qui correspond à la valeur de concentration de donneur pour laquelle le niveau de Fermi est ancré au niveau E_0 des états de surface, Figure III. 7. Le champ électrique dans la région 1 étant élevé dans les couches GaNcap et AlGaIn, le niveau E_0 n'est pas ancré au niveau de Fermi du fait de la faible concentration de donneur. En augmentant cette concentration, en région 2, le champ électrique dans les couches GaNcap et AlGaIn diminue. Lorsque la concentration de donneur dépasse le deuxième seuil, qui délimite les régions 2 et 3, une saturation apparaît au niveau de la densité d'électrons dans le canal, représentée en région 3, où une augmentation de la concentration de donneur provoque une légère variation des donneurs ionisés $+\sigma_D$ sans changement significatif de la densité d'électrons. Si la différence d'énergie entre la bande de conduction et le niveau du piège E_0 est augmentée, la saturation de la densité d'électrons va débiter pour de plus faibles valeurs de concentration de donneur. Ceci provient du niveau E_0 qui est plus proche du niveau de Fermi où moins de donneurs ionisés sont nécessaire pour ancrer le niveau de Fermi.

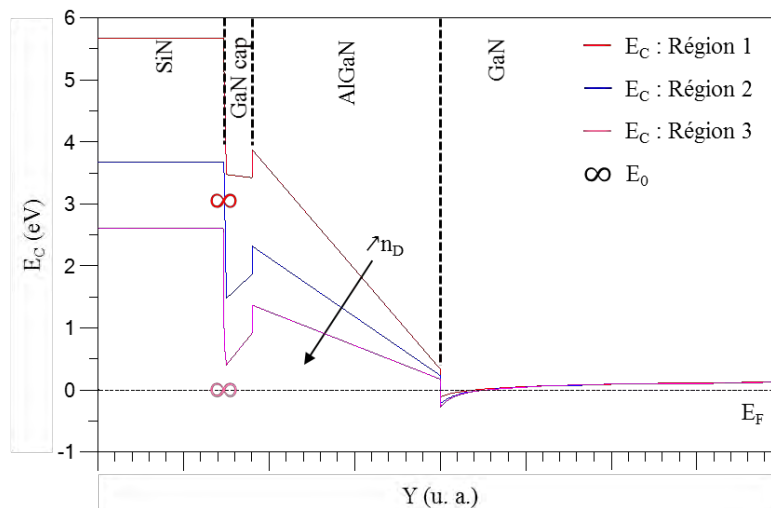


Figure III. 7 : profil de la bande de conduction de l'hétérostructure E_C en fonction de la région pour un niveau d'énergie du piège donneur E_0 à l'interface SiN/GaNcap. Si E_0 se trouve bien au-dessus de E_F , tous les pièges donneurs sont ionisés, et lorsque E_0 est égale à E_F , il y a ancrage du niveau de Fermi et les pièges sont partiellement ionisés. Condition de polarisation à $V_{GS}=0V$ et $V_{DS}=0V$.

III.5. Arbre de modélisation analytique des marqueurs statiques des transistors HEMTs GaN possiblement évolutifs durant un stress

Afin de rendre compte de l'évolution des caractéristiques statique et dynamique des composants HEMTs GaN soumis à une contrainte, les paramètres inhérents aux équations analytiques semi-physiques au premier ordre, qui permettent de modéliser les transistors HEMTs GaN, sont schématisées sous forme d'arbre de modélisation. Cette représentation permet de distinguer les paramètres pouvant être influencés par une contrainte, des paramètres considérés globalement figés par la technologie. De cette façon, les spéculations de causes à effets sur la dérive des marqueurs statiques peuvent être restreintes. Les marqueurs ciblés dans cette étude sont : le courant de drain-source I_{DS} , la tension de seuil V_{TH} , le gain en transconductance extrinsèque $G_{m,ext}$, la résistance à l'état passant R_{ON} et tension de coude V_{coude} (transition entre la zone linéaire et saturée de la caractéristique I_{DS} - V_{DS}).

III.5.1. Equations analytiques

La liste des équations (eq. 3. 41) à (eq. 3. 52) et de la définition des symboles données ci-après est extraite suivant [16]–[19] :

$$R_{SH} = \frac{1}{q \cdot n_S \cdot \mu_0} \quad (\text{eq. 3. 41})$$

$$R_{S,D} = R_{SH} \cdot \frac{L_{SG,GD}}{W} + 2 \cdot R_C \quad (\text{eq. 3. 42})$$

$$R_{canal} = \frac{L_G}{\mu_0 \cdot C_{GS} \cdot (V_{GS_ON} - V_{TH} - \Phi_{eff}^b)} \quad (\text{eq. 3. 43})$$

$$R_{ON} = R_S + R_{canal} + R_D \quad (\text{eq. 3. 44})$$

$$C_{GS} = \frac{\epsilon_0 \cdot \epsilon_{AlGaN} \cdot W_G \cdot L_G}{d_{AlGaN}} \quad (\text{eq. 3. 45})$$

$$V_{TH} = \Phi_{eff}^b - \Delta E_C - \frac{q \cdot N_D \cdot d_{AlGaN}^2}{2 \cdot \epsilon_{AlGaN}} - \sigma_{AlGaN} \cdot \frac{d_{AlGaN}}{\epsilon_{AlGaN}} + \Phi_{Tampon}^b \cdot \left(1 + \frac{d_{AlGaN} \cdot \epsilon_{GaN}}{d_{Tampon} \cdot \epsilon_{AlGaN}} \right) \quad (\text{eq. 3. 46})$$

$$\Phi_{eff}^b = \frac{\frac{\epsilon}{q \cdot (d_{cap} + d_{AlGaN})} \cdot \left(\frac{\sigma_{GaN} \cdot d_{cap}}{\epsilon} + \frac{\sigma_{AlGaN} \cdot d_{AlGaN}}{\epsilon} \right) + n_D \cdot E_D}{q \cdot n_D + \frac{\epsilon}{q \cdot (d_{cap} + d_{AlGaN})}} \quad (\text{eq. 3. 47})$$

$$n_S = \frac{\epsilon}{q \cdot (d_{cap} + d_{AlGaN})} \cdot \left(\frac{\sigma_{GaN} \cdot d_{cap}}{\epsilon} + \frac{\sigma_{AlGaN} \cdot d_{AlGaN}}{\epsilon} - \Phi_{eff}^b - E_F \right) \quad (\text{eq. 3. 48})$$

$$I_{DS} = q \cdot n_S \cdot v_d(V_{DS}) \cdot W_G \quad (\text{eq. 3. 49})$$

$$G_{m,int} = C_{GS} \cdot \frac{v_d(E)}{L_G} \quad (\text{eq. 3. 50})$$

$$G_{m,ext} = \frac{G_{m,int}}{1 + R_S \cdot G_{m,int}} \quad (\text{eq. 3. 51})$$

$$V_{coude} = \frac{v_d(E)}{\mu(E)} \cdot L_G \quad (\text{eq. 3. 52})$$

Symbole	Définition
R_{SH}	Résistance de feuille
$R_{S,D}$	Résistance d'accès côté source et côté drain
R_C	Résistance de contact
R_{canal}	Résistance du canal sous le contact de grille
$L_{SG,GD}$	Espacement source-grille et grille-drain
L_G	Longueur de grille
W_G	Largeur du contact de grille
W	Largeur des contacts ohmiques
d_{cap}	Épaisseur de la couche cap de GaN
d_{AlGaN}	Épaisseur de la couche barrière AlGaN
d_{Tampon}	Épaisseur de la couche tampon de GaN
ϵ	Permittivité diélectrique simplifiée considérant ϵ_{GaN} et ϵ_{AlGaN} identique
ϵ_{GaN}	Permittivité diélectrique du GaN
ϵ_{AlGaN}	Permittivité diélectrique de l'AlGaN
ϵ_0	Permittivité diélectrique du vide
ΔE_C	Décalage de la bande de conduction à l'interface GaN/AlGaN et AlGaN/GaN
E_F	Niveau de Fermi
N_D	Concentration du dopage dans la barrière AlGaN
E_D	Niveau d'énergie des états de surface de type donneur à l'interface SiN/GaN
n_D	Densité des états de surface
q	Charge d'un électron
σ_{GaN}	Charge de polarisation du GaN
σ_{AlGaN}	Charge de polarisation de l'AlGaN
n_S	Densité d'électrons dans le canal 2DEG en présence d'un cap de GaN
μ_0	Mobilité des électrons
$\mu(E)$	Mobilité des électrons en fonction du champ électrique
$v_d(E)$	Vitesse de dérive des électrons en fonction du champ électrique
v_{sat}	Vitesse de saturation des électrons
Φ_{eff}^b	Hauteur de barrière Schottky effective en présence d'un cap de GaN
Φ_{Tampon}^b	Hauteur de barrière à l'interface GaN/Nucléation
V_{TH}	Tension de seuil

III.5. Arbre de modélisation analytique des marqueurs statiques des transistors HEMTs GaN possiblement évolutifs durant un stress

C_{GS}	Capacité grille-source intrinsèque
V_{GS_ON}	Tension de grille-source lorsque le courant de fuite de grille I_{GSmax} est de 1mA
$G_{m,ext}$	Gain en transconductance extrinsèque
$G_{m,int}$	Gain en transconductance intrinsèque
V_{coude}	Tension de coude entre la zone linéaire et saturé de la caractéristique $I_{DS}-V_{DS}$

III.5.2. Arbre de modélisation

Ainsi, à partir de ces données, un arbre de modélisation est réalisé en Figure III. 8. Les paramètres physiques influençant la dégradation des marqueurs DC (en vert) apparaissent plus clairement (bleu foncé) et concernent I_{GSmax} , R_C , E_F , n_D , σ_{AlGaN} et σ_{GaN} . L'augmentation du courant de fuite de grille est induite par la création de pièges de type accepteur dans la structure du composant, favorisant le passage par effet tunnel des électrons du canal vers la grille, ou à l'interface SiN/GaNcap. La dégradation de la résistance de contact provient de l'inter-diffusion dans l'empilement métallique, voire de la diffusion des atomes du semi-conducteur avec le métal ohmique. Le changement du niveau de Fermi est provoqué par l'apparition d'un piège qui induit l'ancrage du niveau de Fermi au niveau d'énergie du piège. La modification de la densité des états donneurs en surface est provoquée par la création de pièges de type accepteur en surface qui induisent une augmentation des électrons piégés. Les charges de polarisation de l'AlGaN et du GaN peuvent être modifiées par une élévation des contraintes en

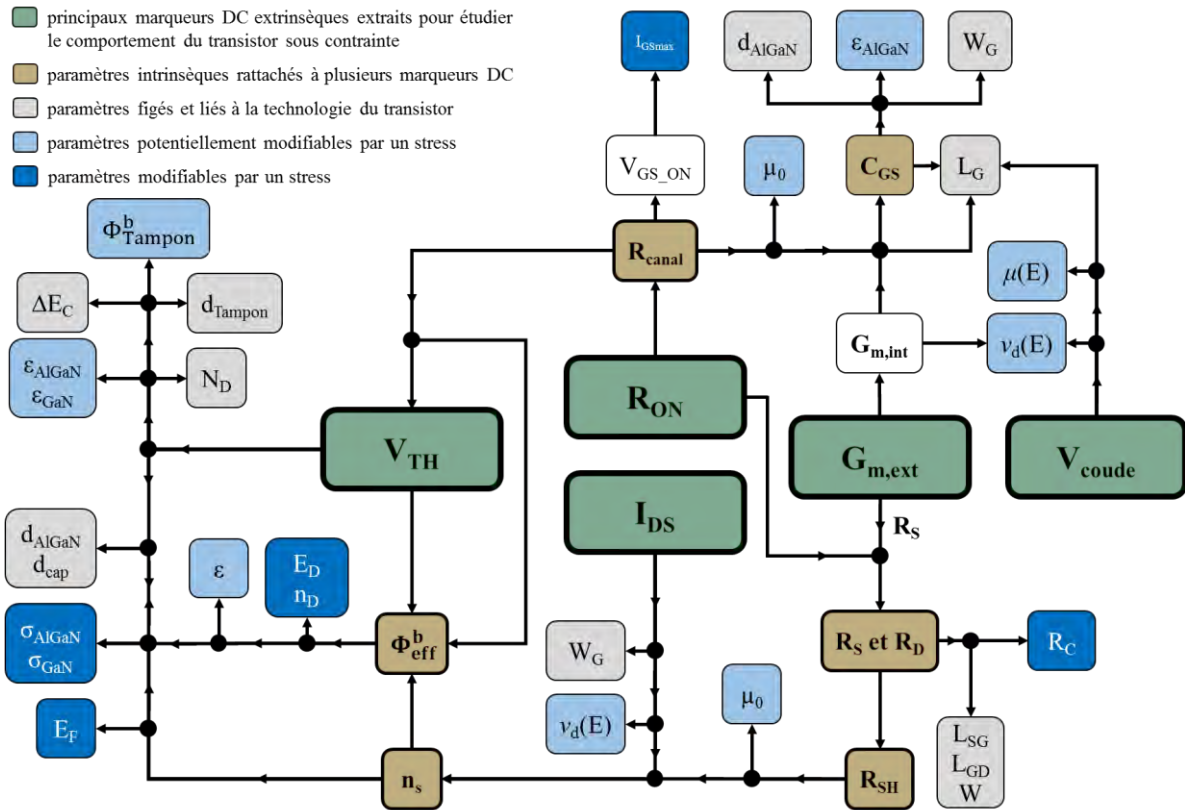


Figure III. 8 : arbre de modélisation réalisé suivant les équations (eq. 3. 42) à (eq. 3. 52). Distinction visuelle des paramètres figés aux paramètres modifiables par une contrainte influençant la dégradation des marqueurs statiques.

tension/compression induit par l'amplitude du champ électrique, ou par des charges fixes (mobiles) aux interfaces. Le changement d'un de ses paramètres affecte inévitablement plusieurs marqueurs statiques extrinsèques.

L'étude TCAD qui suit porte sur l'effet des charges fixes sur les marqueurs DC extrinsèques.

III.6. Etude TCAD des dégradations observées suite à un stress HTOL : modélisation du ΔV_{TH} , ΔI_{DS} et ΔR_{ON} par des charges fixes FC dans la structure

Les résultats d'une étude sur un procédé technologique en phase de maturation sont présentés par Tartarin et al. dans [10]. Un lot de dix dispositifs HEMTs GaN/AlGaIn/GaN comportant huit doigts de grille, d'une largeur de $125\mu\text{m}$ chacun, épitaxiés sur substrat SiC, ont été utilisés pour l'étude sous stress HTOL. Deux dispositifs vierges (témoins), nommés TH2 et TD6, ont été conservés pour évaluer l'impact de la contrainte HTOL sur les huit autres transistors. La température ambiante est fixée à $+175^\circ\text{C}$, correspondant à une température de jonction de $+320^\circ\text{C}$. Ce test de vieillissement a été appliqué durant 105h et réalisé par l'industriel.

Les évolutions relatives de la tension de seuil pendant la contrainte sont rapportées dans la Figure III. 9, avec des décalages finaux entre 5% et 15% sur les dispositifs sous contrainte (aucune variation sur les deux dispositifs vierges n'est mesurée). Les mesures révèlent aussi une baisse sur le courant drain-source I_{DS} d'environ 45% (à $V_{GS}=+1\text{V}$ et $V_{DS}=+8\text{V}$), une augmentation de 130% sur la résistance à l'état passant R_{ON} après 105 heures de stress.

La demande d'avoir un contact de grille propre dans les dispositifs de puissance est toujours un défi clé dans la réalisation de procédés fiables, puisque certains des mécanismes de défaillance ont été identifiés comme étant liés au développement spécifique du contact de grille

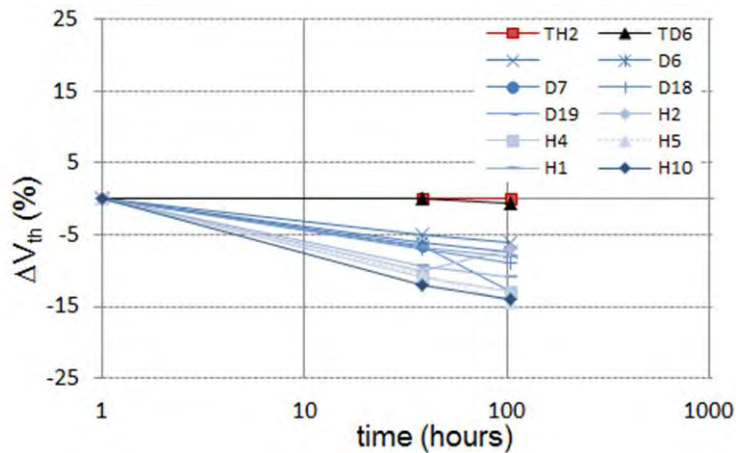


Figure III. 9 : évolutions relatives des tensions de seuil ΔV_{TH} en fonction de la durée du stress HTOL. Les composants témoins TH2 et TD6 sont représentés pour évaluer l'impact de la contrainte [10].

III.6. Etude TCAD des dégradations observées suite à un stress HTOL : modélisation du ΔV_{TH} , ΔI_{DS} et ΔR_{ON} par des charges fixes FC dans la structure

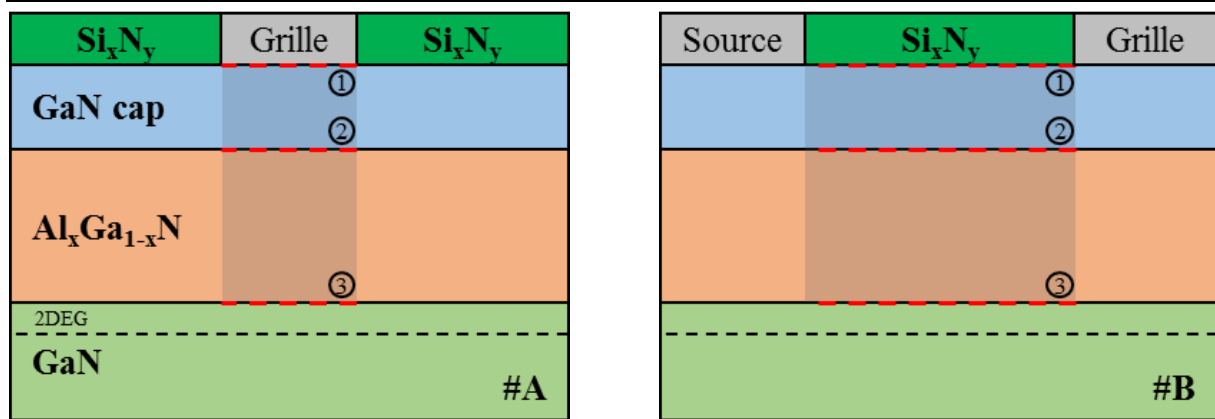


Figure III. 10 : vue en coupe de la structure HEMT GaN pour l'évaluation de l'impact de la densité des charges fixes, #A sous le doigt de grille et #B entre source-grille (ou grille-drain), sur le comportement électrique avant et après l'application de la contrainte HTOL.

Schottky. De plus, le terminal de grille (c'est-à-dire la commande) est la zone critique ayant un impact sur les performances du dispositif : le décalage de la tension de seuil ΔV_{TH} entraîne une variation du gain de transconductance et de la densité des électrons dans le canal 2DEG, ce qui devient préjudiciable lors de l'utilisation du transistor dans son contexte circuit.

Pour traduire la dégradation de la tension de seuil, du courant de drain-source et de la résistance à l'état passant induit par la contrainte HTOL, l'analyse des dérives de ces marqueurs est investiguée par l'étude au premier ordre des charges fixes (FC : Fixed Charges) au travers de la simulation physique TCAD. Les différentes zones, où les FC sont considérées, sont la zone de grille (#A sous le doigt de grille) et les zones hors grille (#B entre le contact de source et de grille et entre le contact de grille et de drain). Ensuite, les simulations sont réalisées à trois différentes interfaces : ① FC sous le contact Schottky (#A) ou sous la passivation (#B), ② à l'interface GaNcap/AlGaN et ③ à l'interface AlGaN/GaN. La Figure III. 10 montre la localisation des zones #A et #B, ainsi que les interfaces investiguées dans la structure. Les localisations des FC à ①, ② et ③ sont étudiées, dans un premier temps, indépendamment dans les zones #A et #B afin de quantifier leur impact individuel sur la dégradation des marqueurs V_{TH} , I_{DS} et R_{ON} . De cette manière, cela permet d'identifier quelle zone entre ①, ② et ③ possède une sensibilité plus à même d'impacter un de ces marqueurs statiques. Dans un second temps, les localisations des FC sont étudiées simultanément dans les zones #A et #B, avec ou sans prise en compte de la résistance de contact R_C de source et de drain, pour trouver la combinaison permettant de traduire la dégradation conjointe de V_{TH} , I_{DS} et R_{ON} observée durant la contrainte HTOL. Dans un troisième temps, des densités de charges fixes au niveau des bordures gauche et droite de la grille Schottky, à l'interface ③, sont ajoutées aux FC des zones #A et #B pour observer leur impact sur les caractéristiques de transfert et de sortie.

III.6.1. FC sous la grille : interface métal/GaNcap, GaNcap/AlGaN et AlGaN/GaN

La Figure III. 11 montre l'effet de la densité de charges fixes, localisée aux l'interfaces ①, ② ou ③ dans la zone #A, sur le gain en transconductance G_m à $V_{DS}=+8V$. Premièrement, lorsque les charges fixes sont positionnées à l'interface ①, l'augmentation de leur densité n'influence que très faiblement la caractéristique G_m-V_{GS} . Ces FC s'ajoutent à la charge de polarisation σ_{GaN} à l'interface Schottky/GaNcap mais n'affectent pas la hauteur de barrière effective, de même que la densité d'électrons du canal 2DEG étant donnée leur localisation qui est bien trop éloignée de l'interface AlGaN/GaN. Il faudrait des densités de FC bien plus élevées ($>10^{14}cm^{-2}$) pour induire un changement notable de la tension de seuil, ce qui serait physiquement improbable. Deuxièmement, lorsque les charges fixes sont positionnées à l'interface ②, une dérive plus prononcée du G_m est constatée pour les mêmes valeurs de densité de charges fixes que ①. Ces FC impactent les charges de polarisation σ_{AlGaN} et σ_{GaN} , et viennent s'ajouter à la charge de polarisation négative σ_2 , induisant une forte élévation de la bande de conduction à l'interface GaNcap/AlGaN associée à une courbure de bande plus prononcé jusqu'au canal, Figure III. 12. Le bas de la bande de conduction à l'interface AlGaN/GaN se rehausse légèrement vers le niveau de Fermi. De plus, l'augmentation de la bande de conduction à l'interface GaNcap/AlGaN conduit à une hausse de la hauteur de barrière effective Φ_{eff}^b . De ce fait, un décalage positif de V_{TH} est observé pour de forte valeur de densité de FC. Toutefois, ces densités de FC restent bien trop importantes pour être corrélées à une

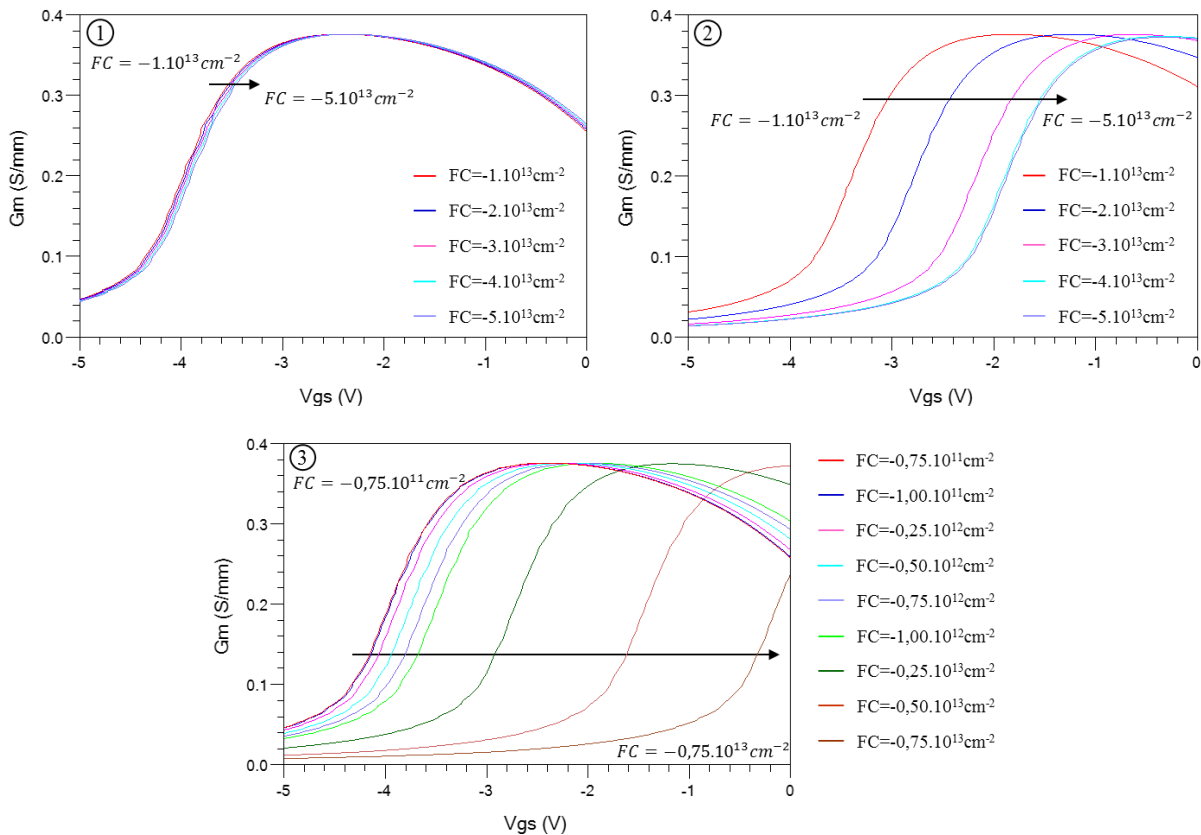


Figure III. 11 : évolution du gain en transconductance G_m à $V_{DS}=+8V$ en fonction de la densité de charges fixes à différentes localisations ①, ② et ③ de la zone #A. Par abus de notation, le signe "-" indique la nature négative des charges.

III.6. Etude TCAD des dégradations observées suite à un stress HTOL : modélisation du ΔV_{TH} , ΔI_{DS} et ΔRON par des charges fixes FC dans la structure

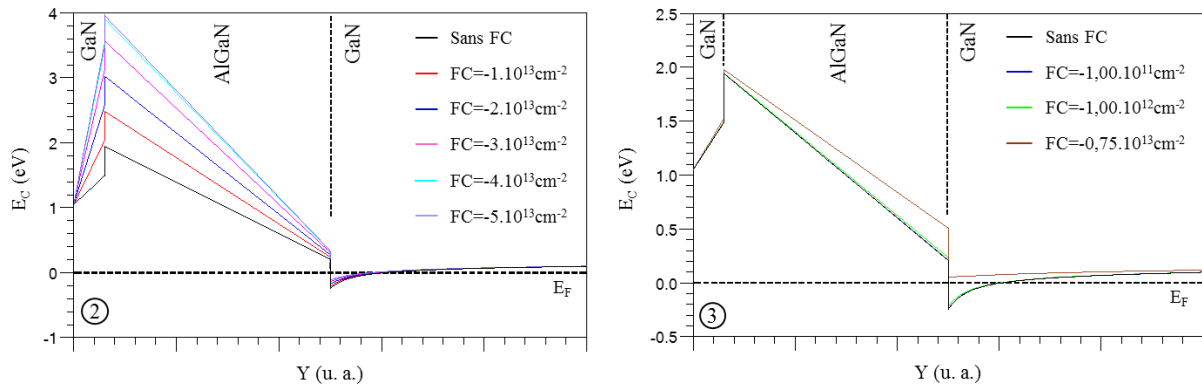


Figure III. 12 : évolution de la bande de conduction en fonction de la densité de charges fixes aux interfaces ② et ③ de la zone #A à $V_{GS}=0V$ et $V_{DS}=0V$. Par abus de notation, le signe "-" indique la nature négative des charges.

défaillance physique réaliste. Enfin, les FC positionnées à l'interface ③ (proche du canal 2DEG) modifient très clairement la tension de seuil, Figure III. 11. Les densités de FC invoquées pour induire un décalage de V_{TH} sont nettement plus faibles qu'aux interfaces ① et ② ; des densités inférieures à $1.10^{13}cm^{-2}$ sont suffisantes pour traduire un décalage notable de la tension de seuil. Les FC modifient la charge de polarisation positive σ_3 à l'interface AlGaN/GaN et rehausse le bas de la bande de conduction à cette interface vers le niveau de Fermi. Il est intéressant de noter que pour les trois localisations ①, ② et ③ des FC dans la zone #A, celle-ci implique seulement une modification de la tension de seuil sans impacter la valeur maximale du gain en transconductance. La Figure III. 13 montre l'impact de la densité de charges fixes sur la tension de seuil localisée aux interfaces ② ou ③. La tension V_{TH} est extraite selon la méthode d'extrapolation dans la région linéaire [20]. L'évolution relative de la tension de seuil ΔV_{TH} se dégrade selon une tendance linéaire dans les interfaces ② et ③, mais tend à se stabiliser autour de -55% pour l'interface ② à partir d'une densité de charges fixes négatives de $4.10^{13}cm^{-2}$. Une densité de FC négatives de $1.10^{12}cm^{-2}$ à l'interface ③ permet de traduire une dérive de 13% de la tension V_{TH} .

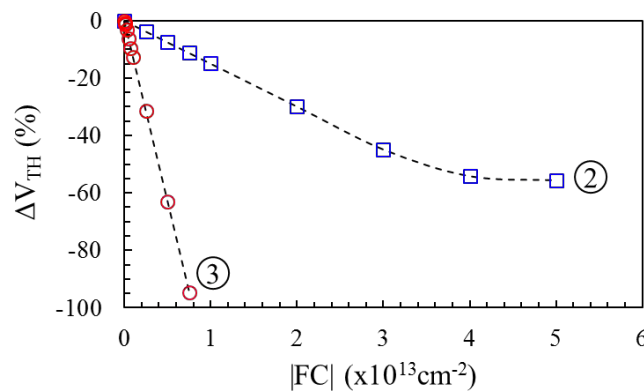


Figure III. 13 : évolution relative de la tension de seuil en fonction de la densité de charges fixes à l'interface ② ou ③ de la zone #A. La tension V_{TH} est extraite à $V_{DS}=10mV$ selon la méthode d'extrapolation dans la région linéaire [20].

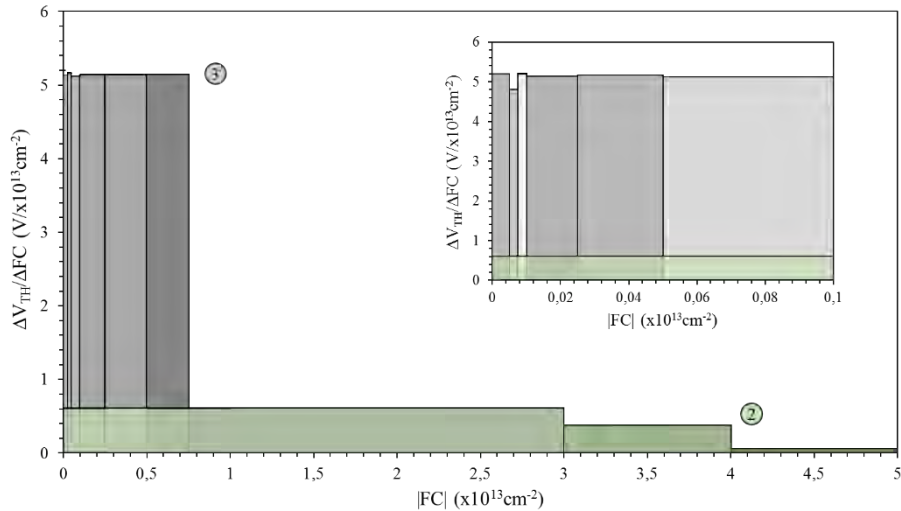


Figure III. 14 : sensibilité de la tension de seuil en fonction de la densité de charges fixes pour les localisations ② et ③ de la zone #A. La figure intérieure se focalise sur les densités de $|FC|$ inférieures à 1.10^{12}cm^{-2} .

A la suite de ces observations, la sensibilité de la tension de seuil en fonction de la densité de charges fixes pour chaque localisation est calculée. La Figure III. 14 donne la sensibilité des interfaces ② et ③. La sensibilité à l'interface ① n'est pas donnée car les FC n'ont aucun effet sensible sur le décalage de la tension de seuil. A l'interface ②, la sensibilité montre que la tension V_{TH} est affectée de manière constante jusqu'à des $|FC|=3.10^{13} \text{cm}^{-2}$. La sensibilité de V_{TH} tend à diminuer à mesure que la densité de FC augmente, avec une sensibilité négligeable à partir d'une densité de $|FC|=4.10^{13} \text{cm}^{-2}$. Concernant l'interface ③, la tension V_{TH} apparaît être facilement impactée par les charges fixes, avec une sensibilité très importante et constante sur toute la gamme de FC étudiée.

Les études suivantes se focaliseront sur l'interface ② et ③ étant donné le faible effet des charges fixes à l'interface ① sur la tension de seuil de la zone #A.

III.6.2. FC dans les zones hors grille : interface AlGaIn/GaN entre source-grille et grille-drain

Dans cette étude, la densité de charges fixes est localisée aux interfaces ② et ③ dans les zones non contrôlées par la commande de grille (zone #B entre l'espacement grille-source en Figure III. 10). La Figure III. 15 montre l'effet de la densité des FC sur le gain en transconductance G_m à $V_{DS}=+8V$ dans la zone source-grille. Contrairement à la zone #A localisée sous la grille, les FC de la zone source-grille n'influencent pas directement la tension de seuil mais impactent le courant de drain-source. Cet effet est visible à $V_{GS}=0V$ sur la caractéristique de G_m-V_{GS} pour les FC situées au niveau de l'interface ②. Toutefois, une densité de FC négatives de l'ordre de $7,5.10^{12} \text{cm}^{-2}$ est nécessaire pour observer une diminution conséquente du G_m à $V_{GS}=0V$. Pour un même ordre de grandeur de densité de FC négatives, le gain en transconductance apparaît être bien plus affecté par l'interface ③ avec une suppression totale du G_m pour $FC=7,5.10^{12} \text{cm}^{-2}$. La diminution de la charge de polarisation positive σ_3 à

III.6. Etude TCAD des dégradations observées suite à un stress HTOL : modélisation du ΔV_{TH} , ΔI_{DS} et ΔR_{ON} par des charges fixes FC dans la structure

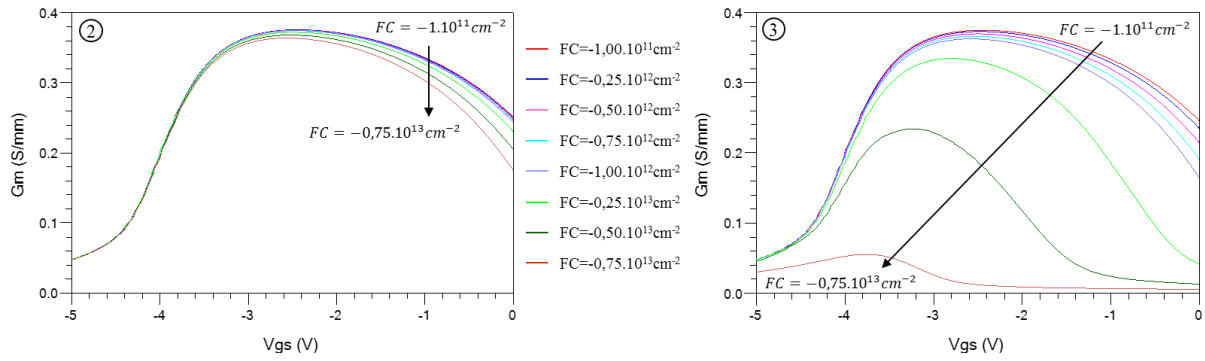


Figure III. 15 : évolution du gain en transconductance G_m à $V_{DS}=+8V$ en fonction de la densité de charges fixes à différentes localisations ② et ③ de la zone #B (entre source-grille). Par abus d'écriture, le signe "-" indique la nature négative des charges.

l'interface AlGaIn/GaN, causée par l'augmentation de la densité de FC négatives, induit une dégradation de la densité d'électrons n_s du canal et par conséquent une diminution du courant I_{DS} . De plus, la diminution du n_s implique une augmentation de la résistance d'accès côté source R_S contribuant à la chute de I_{DS} à $V_{GS}=0V$. La tension de seuil n'étant pas affectée directement par les charges fixes des zones hors grille, les résultats suivants se focalisent sur l'étude de la dégradation des marqueurs I_{DS} et R_{ON} .

Concernant l'effet de la densité des charges fixes sur la caractéristique de sortie, celles-ci sont étudiées plus spécifiquement à l'interface ③, où leur impact est largement plus important que sur les interfaces ① et ②, dans la zone source-grille et grille-drain. L'objectif est de déterminer la quantité de FC nécessaire pour traduire principalement la dégradation du courant I_{DS} observée dans le stress HTOL. La dégradation du courant I_{DS} en fonction des densités de FC dans la zone source-grille et grille-drain est montrée en Figure III. 16 (a) et (b) respectivement. Une chute d' I_{DS} de 30% à $V_{DS}=12V$, par rapport à la valeur d' I_{DS} sans FC, est

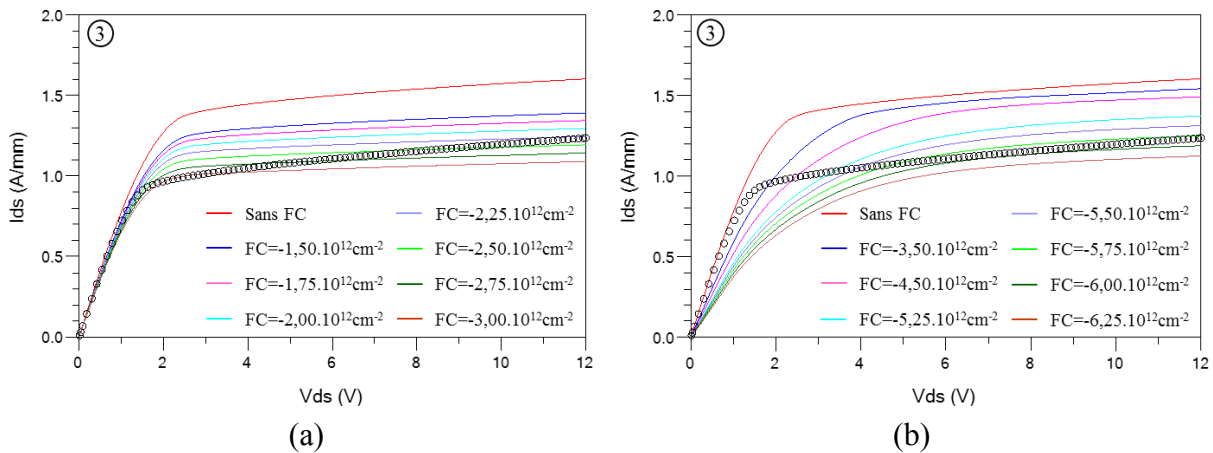


Figure III. 16 : effet de la densité de charges fixes sur la caractéristique I_{DS} - V_{DS} (à $V_{GS}=0V$). Les FC sont localisées à l'interface ③ de la zone #B (a) entre source-grille et (b) entre grille-drain. Les cercles noirs sur I_{DS} - V_{DS} correspondent à une tension de $V_{GS}=-1,25V$ sans FC. Par abus de notation, le signe "-" indique la nature négative des charges. Nota ; les variations de FC ne sont pas simulées dans les mêmes conditions pour a) et b) afin d'émuler une chute de I_{DS} identique.

obtenue pour une valeur de densité de charges fixes négatives de $2,25 \cdot 10^{12} \text{cm}^{-2}$ et $5,75 \cdot 10^{12} \text{cm}^{-2}$ dans la zone source-grille et grille-drain respectivement. Pour corroborer cette chute à $V_{GS}=0V$ avec la dérive de tension de seuil, des simulations faisant varier seulement la tension V_{GS} sont réalisées. Il apparaît qu'un décalage négatif de $1,25V$ de V_{TH} serait nécessaire pour traduire la chute de 30% d' I_{DS} . Cette dégradation d' I_{DS} est aussi suivie d'une augmentation de la résistance R_{ON} de 8% dans la zone source-grille et de 117% dans la zone grille-drain.

De par ces résultats, des zones apparaissent comme ayant un impact plus marqué, soit sur I_{DS} , soit sur R_{ON} . La Figure III. 17 donne la sensibilité du courant de drain-source, ainsi que de la résistance à l'état passant, en fonction de la densité de charges fixes localisées à l'interface ③ de la zone #B entre source-grille et entre grille-drain. Le courant I_{DS} est plus sensible aux charges fixes localisées dans la zone source-grille comparativement à la zone grille-drain, en étant influencé plus fortement pour de plus faibles densités de FC dans la zone source-grille. Des densités de FC plus importantes sont nécessaires dans la zone grille-drain pour obtenir une sensibilité équivalente à celle traduite dans la zone source-grille. A contrario, la résistance R_{ON} n'est quasiment, voire aucunement, influencée par les charges fixes de la zone source-grille. La plus grande sensibilité de R_{ON} se situe dans la zone grille-drain. La sensibilité d' I_{DS} et R_{ON} , plus ou moins marquée selon la zone, s'explique principalement par la distance qui sépare les contacts source-grille L_{SG} et grille-drain L_{GD} . En effet, l'augmentation de la résistance de couche R_{SH} (diminution de la densité de charge de polarisation positive σ_3 et donc de la densité n_s) se fait sur une plus petite surface dans la zone source-grille ($L_{SG} \ll L_{GD}$). Par conséquent, l'augmentation de la résistance R_S coté source est minime et celle-ci a donc un impact moindre sur la dégradation du R_{ON} . Elle est donc majoritairement induite par l'augmentation de la résistance R_D coté drain. Quant à elle, la différence de sensibilité des charges sur I_{DS} entre les

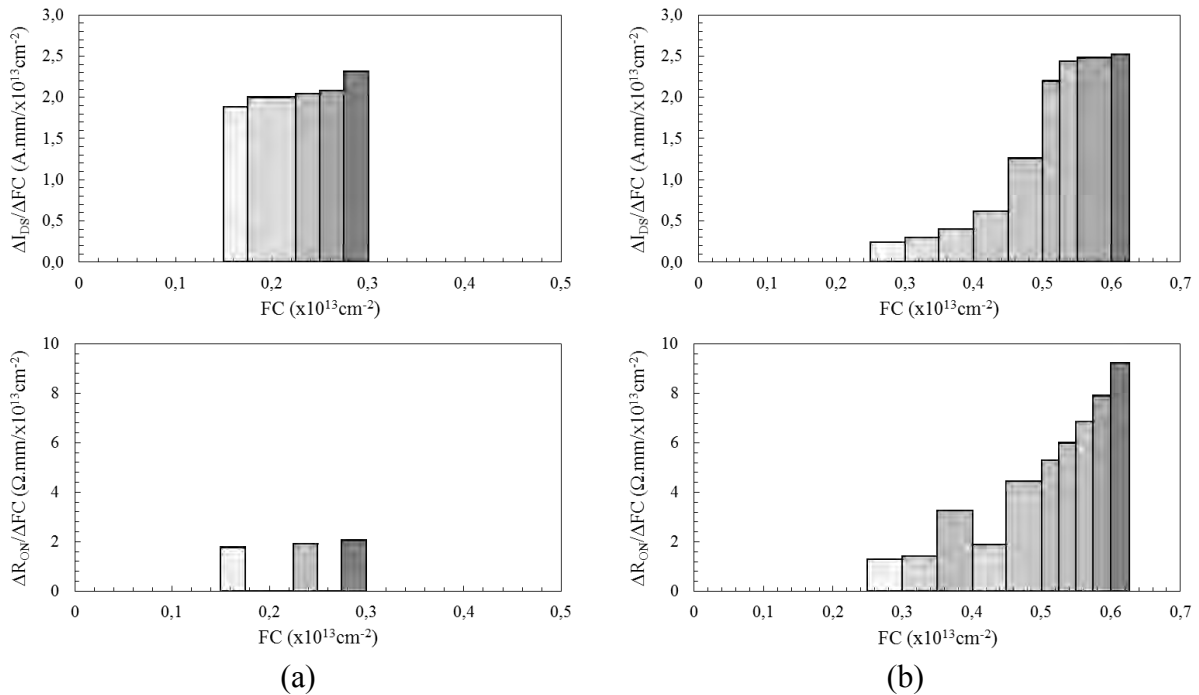


Figure III. 17 : sensibilité du courant I_{DS} et du R_{ON} en fonction de la densité de charges fixes localisées à l'interface ③ de la zone #B (a) entre source-grille et (b) entre grille-drain.

III.6. Etude TCAD des dégradations observées suite à un stress HTOL : modélisation du ΔV_{TH} , ΔI_{DS} et ΔR_{ON} par des charges fixes FC dans la structure

zones source-grille et grille-drain tient probablement à la modification du champ électrique entre ces zones respectives. Des charges localisées entre grille et source peuvent affecter le potentiel de surface du gaz 2D, et de fait modifier la densité d'électrons dans le canal ; tandis que cet effet sera moins sensible entre grille et drain de par la forte tension externe appliquée en mode saturation. Il faut atteindre des valeurs élevées de densité de charges fixes entre grille et drain ($>0,5 \cdot 10^{13} \text{ cm}^{-2}$) pour voir un effet apparaitre sur ce courant de saturation.

En conclusion, le courant I_{DS} est influencé à la fois par les charges fixes de la zone source-grille et grille-drain avec un effet majeur dans la zone source-grille. La résistance R_{ON} est modifiée seulement par les FC de la zone grille-drain.

III.6.3. FC dans les zones source-grille, grille, et grille-drain : interface AlGaIn/GaN

Dans cette partie, les FC sont étudiées simultanément dans la zone source-grille, sous la grille et dans la zone grille-drain à l'interface ③. L'objectif est de trouver la combinaison de densité de charges fixes nécessaire pour traduire les dégradations de 45%, 130% et de 5% à 15% des marqueurs respectifs I_{DS} , R_{ON} et V_{TH} . Afin de diminuer le nombre de variables dans les simulations, la densité de FC négatives sous la grille a été fixée à $1 \cdot 10^{12} \text{ cm}^{-2}$. Cette valeur de FC permet de traduire un décalage positif de V_{TH} de 13%. Trois cas sont ensuite étudiés pour les zones source-grille et grille-drain :

- cas 1 : densité de charges fixes non-uniforme sur les trois zones étudiées,
- cas 2 : densité de charges fixes uniforme entre source-grille et grille-drain,
- cas 3 : densité de charges fixes uniforme (cas 2) avec variation de la résistance de contact ohmique.

La Figure III. 18 montre l'évolution du courant I_{DS} ($V_{GS}=0V$ et $V_{DS}=12V$) et de la résistance R_{ON} en fonction des densités de charges fixes $FC_{\text{source-grille}}$ (symboles) et $FC_{\text{grille-drain}}$ (axe des abscisses) respectivement localisées entre source-grille et grille-drain pour le cas 1 (densité de charges fixes non-uniforme). Le courant de drain-source évolue principalement avec la variation des FC de la zone source-grille, en étant très peu sensible aux FC de la zone grille-drain. Inversement, la résistance R_{ON} évolue principalement avec la variation des FC de la zone grille-drain, en étant peu sensible aux FC de la zone source-grille. Ces résultats corroborent les observations faites dans la partie précédente. Le réglage de la densité de FC dans la zone source-grille a permis de traduire, dans un premier temps, la dégradation du courant I_{DS} . Dans un second temps, la densité de FC dans la zone grille-drain a servi pour régler la résistance R_{ON} . La combinaison de FC négatives qui permet de traduire la dégradation des marqueurs induite par la contrainte HTOL est : $FC_{\text{source-grille}}=3,8 \cdot 10^{12} \text{ cm}^{-2}$ et $FC_{\text{grille-drain}}=5,7 \cdot 10^{12} \text{ cm}^{-2}$.

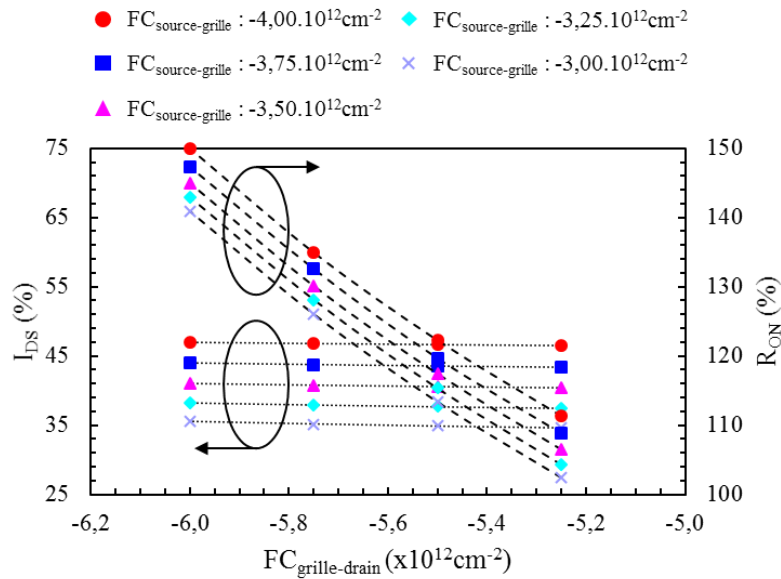


Figure III. 18 : écarts relatifs de I_{DS} (à $V_{DS}=12V$) et R_{ON} en fonction de la variation non-uniforme de la densité de charges fixes localisée à l'interface ③ dans les zones #B (source-grille et grille-drain). La densité de FC négatives sous le contact de grille fixée à $1.10^{12}cm^{-2}$. Par abus d'écriture, le signe "-" indique la nature négative des charges.

Il peut paraître étonnant d'aboutir à des densités de charges fixes différentes entre les espaces source-grille et grille-drain pour une contrainte HTOL, résultat qui serait potentiellement plus applicable à un stress HTRB (sous un champ électrique grille-source ou grille-drain élevé). Toutefois, les résultats de simulation sont globalement dans un ordre de grandeur cohérent et peuvent s'expliquer par plusieurs hypothèses :

- il est possible que, si le stress HTOL provoque des conditions d'interface propices à l'accumulation de charges fixes, dans des proportions identiques dans les espaces source-grille et grille-drain, l'application d'un champ électrique à $V_{GS}=0V$ et $V_{DS}=12V$ vient affecter les conditions de contrainte de ces espaces respectifs. Cela viendrait modifier les sites d'accueil des charges fixes en faveur d'une densité plus élevée dans la zone soumise au champ le plus élevé, à savoir l'espace grille-drain, conformément à ce qu'indiquent les simulations de la Figure III. 18.
- ces résultats de simulation mettent en évidence l'impact notoire équivalent à celui de charges fixes aux interfaces, et notamment à celle la plus proche du canal 2DEG : toutefois, de par la grande complexité des technologies sous test, la simulation de la dégradation peut impliquer d'autres mécanismes secondaires non-instruits dans notre modèle, et compensés par équivalence via des valeurs de charges fixes différentes dans les espaces respectifs source-grille et grille-drain.

Ensuite, la densité de charges fixes est considérée uniforme entre les zones source-grille et grille-drain (cas 2). Dans ce cas de figure, il est impossible de régler à la fois le courant I_{DS} et la résistance R_{ON} . Une faible valeur de densité de FC permet de trouver la dégradation du courant I_{DS} , mais pas celle de la résistance R_{ON} et inversement, une valeur de densité de FC

III.6. Etude TCAD des dégradations observées suite à un stress HTOL : modélisation du ΔV_{TH} , ΔI_{DS} et ΔR_{ON} par des charges fixes FC dans la structure

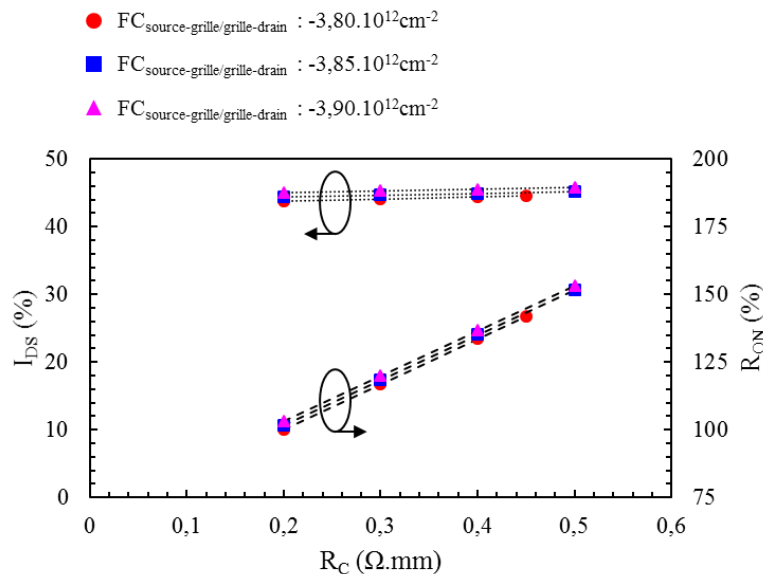


Figure III. 19 : écarts relatifs de I_{DS} (à $V_{DS}=12V$) et R_{ON} en fonction de la résistance de contact R_C (contacts de source et de drain). Variation uniforme de la densité de charges fixes localisée à l'interface ③ dans les zones #B (source-grille et grille-drain). La densité de FC négative sous le contact de grille est fixée à $1.10^{12}cm^{-2}$. Par abus de notation, le signe "-" indique la nature négative des charges.

permet de retrouver la dégradation de la résistance R_{ON} mais pas celle du courant I_{DS} . La solution employée maintenant consiste à faire varier la résistance de contact R_C des contacts de source et drain pour une valeur identique de charges fixes dans les zones source-grille et grille-drain (cas 3).

La Figure III. 19 montre l'évolution du courant I_{DS} ($V_{GS}=0V$ et $V_{DS}=12V$) et de la résistance R_{ON} en fonction de la résistance R_C et des densités de charges fixes identiques $FC_{source-grille}=FC_{grille-drain}$ entre les zones source-grille et grille-drain respectivement, pour le cas 3. Pour une densité de FC fixée, le courant I_{DS} conserve une valeur pratiquement constante en fonction de la valeur de la résistance R_C , tandis que la résistance R_{ON} augmente linéairement avec l'élévation de la valeur de la résistance R_C . Grâce à la prise en compte dans la simulation de l'évolution possible de la résistance R_C lors du stress HTOL, une valeur pour chaque composante est identifiée pour correspondre fidèlement à la dégradation des marqueurs observée lors de la contrainte.

Cette association est donnée en Figure III. 20. Celle-ci montre le comportement des caractéristiques de transfert et de sortie lié à l'ajustement des charges fixes dans les zones source-grille, sous la grille et grille-drain, ainsi que de la résistance R_C des contacts de source et drain. Ainsi sur la Figure III. 20 (a), par rapport à la courbe sans FC, l'ajustement de la densité de FC négatives ($1.10^{12}cm^{-2}$) sous la grille permet un décalage positif de la tension de seuil de 13%. L'ajout des densités de FC négatives ($3,85.10^{12}cm^{-2}$) dans les zones source-grille et grille-drain diminuent le courant I_{DS} de 44%, augmentent la résistance R_{ON} de 68% et modifient la pente pour l'extraction de la tension V_{TH} avec une perte de quatre points (9%). Sur la Figure III. 20 (b), la prise en compte de la résistance R_C ($0,37\Omega.mm$) permet d'augmenter la

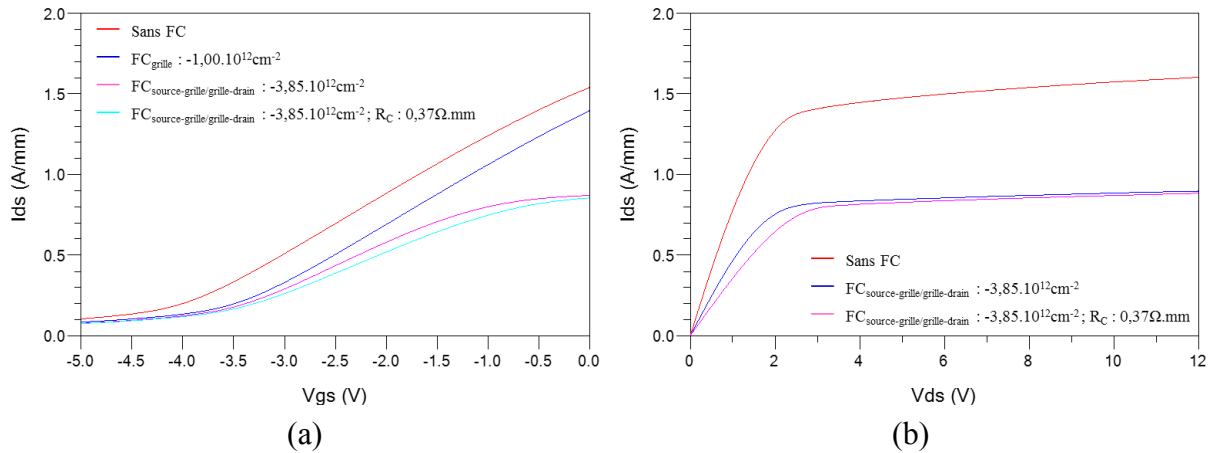


Figure III. 20 : résultats de l'ajustement des densités de charges fixes localisées à l'interface ③ dans les zones #A et #B ($FC_{\text{source-grille}}=FC_{\text{grille-drain}}$) et de la résistance de contact R_C (contacts de source et de drain) sur les caractéristiques (a) de transfert à $V_{DS}=+8V$ et (b) de sortie à $V_{GS}=0V$ permettant d'obtenir la diminution de 45% de I_{DS} (à $V_{DS}=12V$), l'augmentation de R_{ON} de 130% et un décalage positif de V_{TH} de 9%. Courbes bleue et rose de (a), ainsi que rose et bleu ciel de (b) : densité de FC négative sous le contact de grille fixée à $1.10^{12}cm^{-2}$. Par abus, le signe "-" indique la nature négative des charges.

sensibilité de dégradation de la résistance R_{ON} à 130% en conservant une diminution du courant I_{DS} à 45%. Ces valeurs permettent de traduire parfaitement la dégradation des marqueurs I_{DS} , R_{ON} et V_{TH} induite par la contrainte HTOL de [10]. Cette procédure peut être appliquée dans le cas d'autres études de dégradation du composant en focalisant sur des zones ciblées comme dans [21], et donne une assise physique aux résultats issus de mesures. Dans le cas où plusieurs hypothèses physiques peuvent témoigner des mêmes variations de paramètres électriques, il est bien entendu nécessaire de renforcer l'étude par des mesures complémentaires (études spectrales des densités de bruit de grille et de drain, analyses transitoires des courants de grille et de drain, spectroscopies en courant ou capacitive, techniques de mesure destructives [22]).

III.6.4. FC sur les bordures du contact de grille

Des densités de charges fixes positionnées au niveau des bordures de la grille sont ajoutées pour observer leur effet sur les caractéristiques de sortie et de transfert. Ce choix est justifié selon le fait que le champ électrique E_{Field} dans la structure n'est pas uniforme dans ces zones. En effet, comme le montre la Figure III. 21, des pics de champ électrique sont présents sur les bordures de la grille (côtés source et drain). Le pic E_{Field} le plus élevé se situe à l'interface Grille/GaNcap, Figure III. 21 (a), sous la bordure de grille côté drain pour des tensions $V_{DS}>0V$ et tend à diminuer dans la verticalité de la structure, Figure III. 21 (b). De ce fait, ces zones possédant un champ électrique élevé peuvent induire des densités de charges fixes localement importantes, du fait que la tension de drain-source appliquée durant le stress HTOL est de 30V. Pour cela, des zones de largeur de 10nm relativement à la largeur des pics E_{Field} , centré par rapport aux bordures de grille côté source et drain puis positionnées à gauche et à droite des bordures, sont insérées.

III.6. Etude TCAD des dégradations observées suite à un stress HTOL : modélisation du ΔV_{TH} , ΔI_{DS} et ΔR_{ON} par des charges fixes FC dans la structure

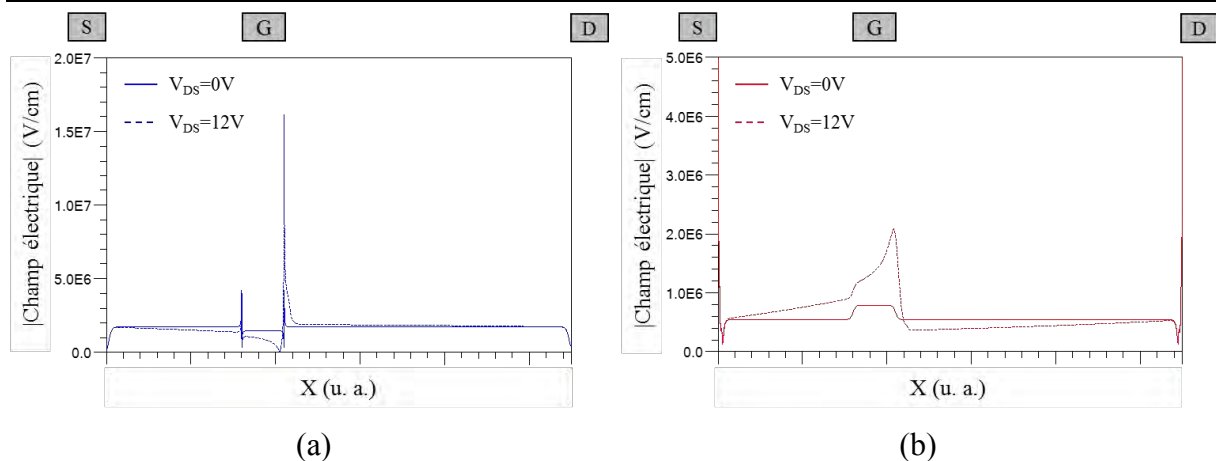


Figure III. 21 : répartition du champ électrique absolu à $V_{GS}=0V$ pour une coupe horizontale à l'interface (a) Grille/GaNcap et (b) AlGaN/GaN pour deux tensions V_{DS} (0V et 12V). Les rectangles S, G et D font références au positionnement des contacts de source, grille et drain dans l'horizontalité de la structure.

La Figure III. 22 donne la répartition de ces charges fixes négatives localisées à l'interface AlGaN/GaN (3) dans la zone #C et #D sous les bordures de la grille. Les conditions initiales des différentes variables, suivant le résultat final des FC négatives pour la contrainte HTOL, sont données ci-après :

- $FC_{source-grille}$, $FC_{GteGhe1}$, $FC_{GteDte1}$ et $FC_{grille-drain}$: $3,85.10^{12}cm^{-2}$,
- $FC_{GteGhe2}$, FC_{grille} et $FC_{GteDte2}$: $1,00.10^{12}cm^{-2}$,
- Pas de résistance de contact ohmique R_C .

La Figure III. 23 montre l'effet de la densité de charges fixes $FC_{GteDte2}$ de la zone #D sur la caractéristique $I_{DS}-V_{DS}$. Cette première variable apparaît pour n'avoir aucune influence sur le courant I_{DS} en saturation, ni sur la résistance R_{ON} , ainsi que sur la caractéristique de transfert. Cependant, en s'intéressant à la transition entre le régime linéaire et saturé du courant I_{DS} de la caractéristique de sortie, un léger décalage de la région de coude V_{coude} est observé sur la Figure III. 23 (b) pour une densité de $FC_{GteDte2}$ négatives de $5,00.10^{12}cm^{-2}$. Ce décalage est toutefois négligeable pour la densité de FC invoquée. Concernant la seconde variable de la zone #D, Figure III. 24, la densité de charges fixes étudiée dans $FC_{GteDte1}$ est supérieure à $FC_{GteDte2}$ du fait que le pic de champ électrique est localisé dans cette zone. La densité de charges fixes $FC_{GteDte1}$ a un effet légèrement plus marqué sur la région V_{coude} , pour une densité de $FC_{GteDte1}$ négatives de $7,85.10^{12}cm^{-2}$, avec un décalage supérieur pour des tensions V_{DS} inférieures à 2V et sans toutefois affecter la résistance R_{ON} . Comme pour $FC_{GteDte2}$, le courant I_{DS} en saturation reste inchangé. Du point de vue du profil du champ électrique côté drain, celui-ci s'étend à mesure que la tension V_{DS} appliquée est plus importante. La largeur $L_{GteDte1}$ de la localisation de la charge fixe $FC_{GteDte1}$ est augmentée à 50nm pour observer son impact sur la caractéristique de sortie, Figure III. 25. Un décalage plus prononcé est visible sur la région V_{coude} pour une densité de $FC_{GteDte1}$ négatives de $7,85.10^{12}cm^{-2}$. Comparativement à la condition initiale, cette dérive induit une augmentation de la résistance R_{ON} de 6,4% et une diminution du courant I_{DS} en saturation inférieure à 1%. Il apparaît clairement que selon la valeur de la tension V_{DS} utilisée

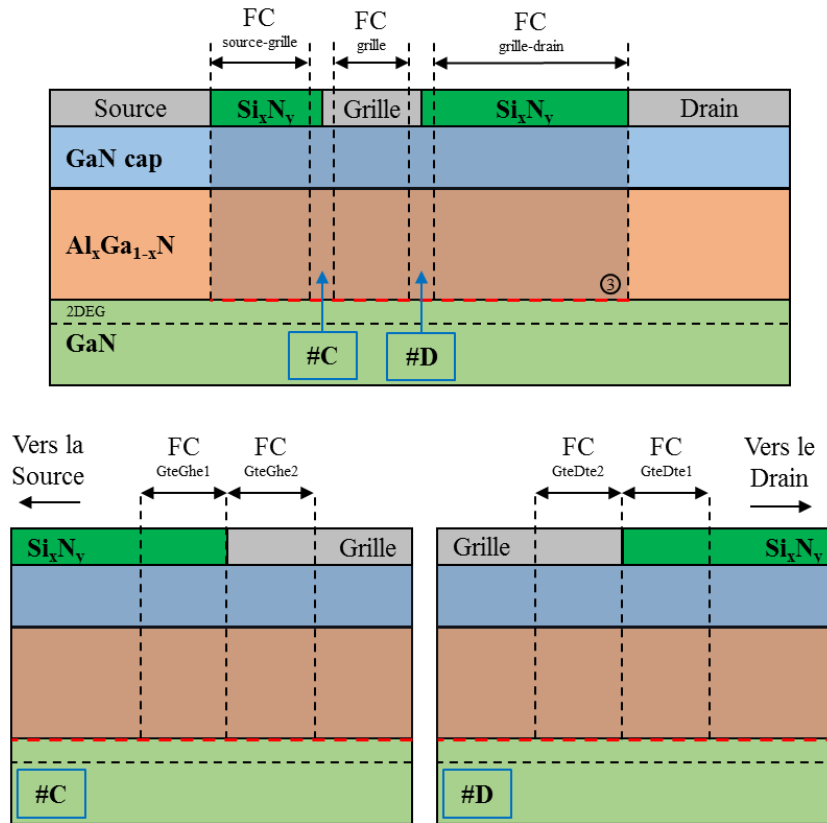


Figure III. 22 : schéma de la répartition des charges fixes sur les bordures du contact de grille Schottky localisées à l'interface AlGaIn/GaN ③. #C et #D montrent la localisation des FC sur les bordures du contact de grille ; $FC_{GteGhe1/GteDte1}$: densités de charges fixes externes aux côtés gauche (vers la source) et droit (vers le drain) de la grille respectivement. $FC_{GteGhe2/GteDte2}$: densités de charges fixes internes aux côtés gauche et droit de la grille respectivement.

lors du stress HTOL, l'extension du profil de champ électrique résultant au niveau externe de la grille côté drain pourrait induire localement une augmentation de la densité de charges fixes dans la zone #D, modifiant ainsi majoritairement la transition entre le régime linéaire et saturée de la caractéristique de sortie (conformément à une hypothèse proposée précédemment). L'élévation de la résistance R_{ON} entre les largeurs $L_{GteDte1}$ de 10nm et 50nm s'explique par l'augmentation locale de la résistance de couche R_{SH} (diminution de la densité de charge de polarisation positive σ_3 et donc de la densité n_s) induite par la densité de FC sur une plus grande surface. Plus cette largeur est importante et plus la densité de FC nécessaire pour traduire un décalage de la région V_{coude} est faible.

Des travaux de Dammann et al. [21] viennent appuyer cette hypothèse des spécificités induites par stress au niveau du pied de grille coté drain (mettant en jeu des densités de pièges équivalentes à celles présentées dans ce mémoire, en dépit de mécanismes de dégradation différents).

III.6. Etude TCAD des dégradations observées suite à un stress HTOL : modélisation du ΔV_{TH} , ΔI_{DS} et ΔR_{ON} par des charges fixes FC dans la structure

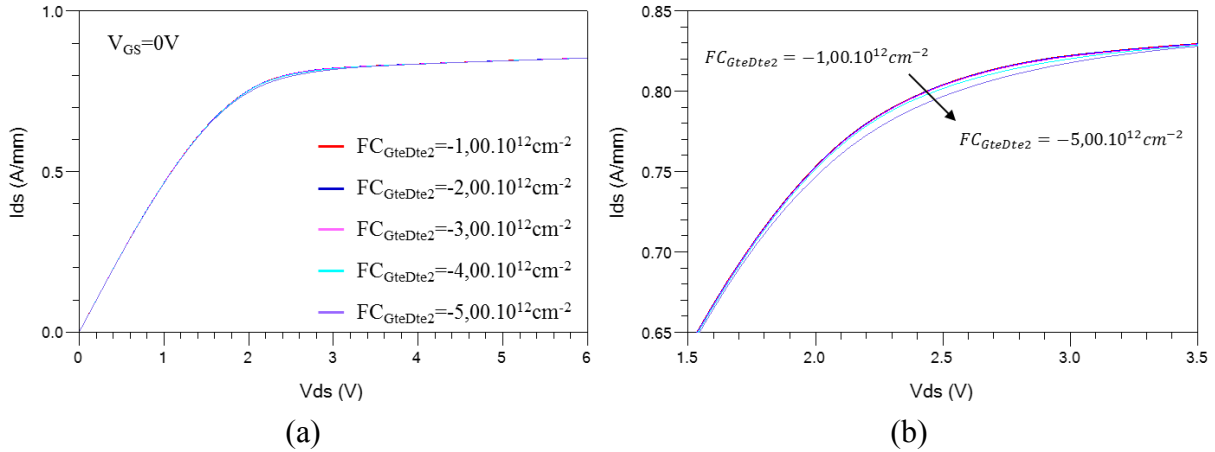


Figure III. 23 : (a) effet de la densité de charges fixes $FC_{GteDte2}$ sur la caractéristique $I_{DS}-V_{DS}$ à $V_{GS}=0V$. (b) élargissement de $I_{DS}-V_{DS}$ au niveau de la tension de coude. Par abus d'écriture, le signe "-" indique la nature négative des charges.

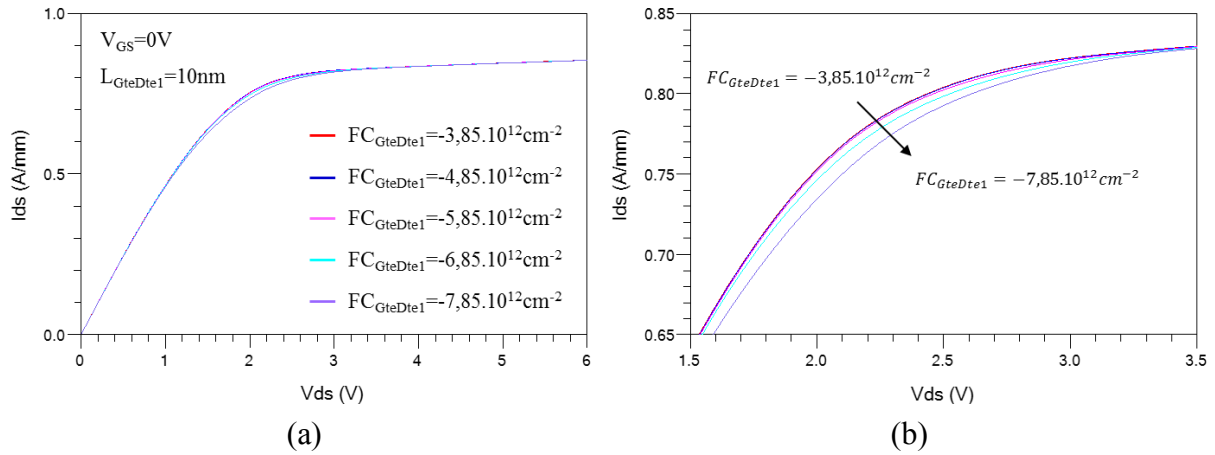


Figure III. 24 : (a) effet de la densité de charges fixes $FC_{GteDte1}$ sur la caractéristique $I_{DS}-V_{DS}$ à $V_{GS}=0V$ pour une longueur $L_{GteDte1}=10nm$. (b) élargissement de $I_{DS}-V_{DS}$ au niveau de la tension de coude. Par abus de notation, le signe "-" indique la nature négative des charges.

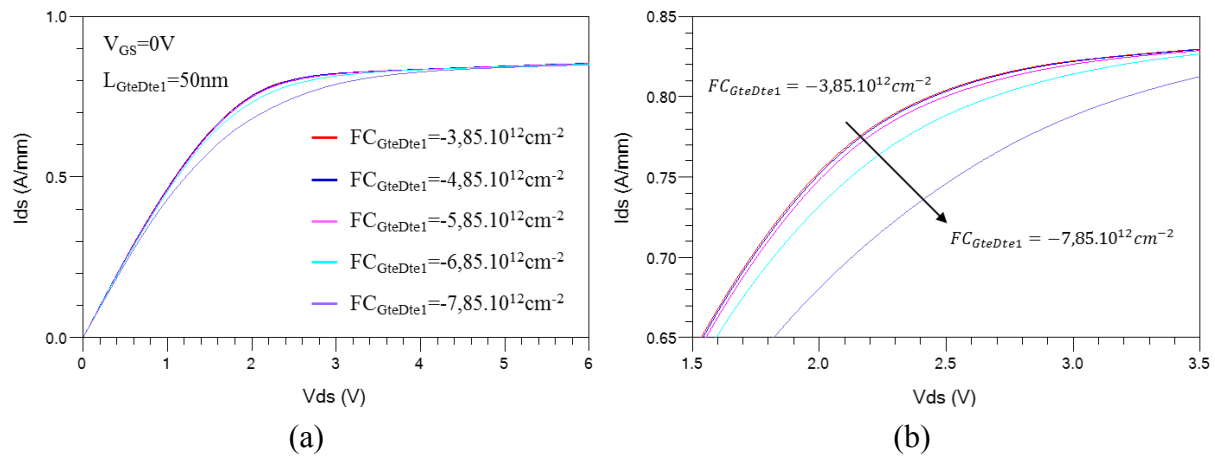


Figure III. 25 : (a) effet de la densité de charges fixes $FC_{GteDte1}$ sur la caractéristique $I_{DS}-V_{DS}$ à $V_{GS}=0V$ pour une longueur $L_{GteDte1}=50nm$. (b) élargissement de $I_{DS}-V_{DS}$ au niveau de la tension de coude. Par abus d'écriture, le signe "-" indique la nature négative des charges.

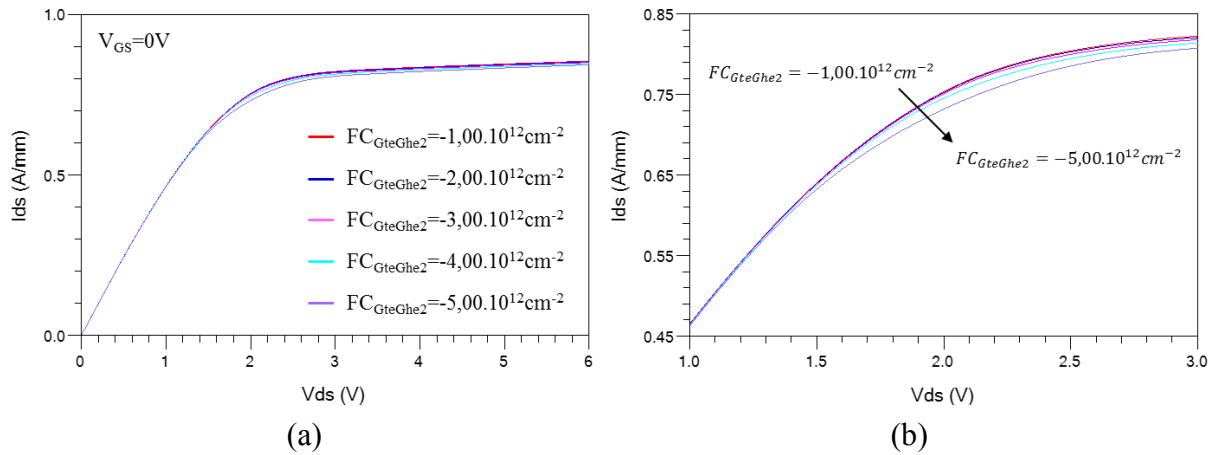


Figure III. 26 : (a) effet de la densité de charges fixes $FC_{GteGhe2}$ sur la caractéristique $I_{DS}-V_{DS}$ à $V_{GS}=0V$. (b) élargissement de $I_{DS}-V_{DS}$ au niveau de la tension de coude. Par abus de notation, le signe "-" indique la nature négative des charges.

Concernant la zone #C, la Figure III. 26 montre l'effet de la densité de charges fixes $FC_{GteGhe2}$ sur la caractéristique $I_{DS}-V_{DS}$. Cette première variable influence légèrement le courant I_{DS} en saturation, avec une diminution de 1,3% pour une densité de $FC_{GteGhe2}$ négatives de $5,00 \cdot 10^{12} cm^{-2}$ comparativement à la condition initiale ($FC_{GteGhe2}=-1,00 \cdot 10^{12} cm^{-2}$). Ces FC influencent donc indirectement la région V_{coude} ; nous savons par ailleurs que cette zone de la caractéristique de sortie est particulièrement sensible aux phénomènes de pièges lors des phases de caractérisation (visible notamment au travers de variations de tracés selon le sens de balayage croissant ou décroissant de V_{DS}). La résistance R_{ON} n'est quant à elle pas affectée.

Cependant au niveau de la caractéristique de transfert donnée en Figure III. 27 (a), des changements notables sont induits par ces charges fixes. Sur $I_{DS}-V_{GS}$, les densités de charges fixes impactent particulièrement la pente de I_{DS} pour une plage de tension V_{GS} située autour de $-3,5V$ à $-1V$. Le courant I_{DS} à $V_{GS}=0V$ diminue légèrement; d'où la répercussion sur la

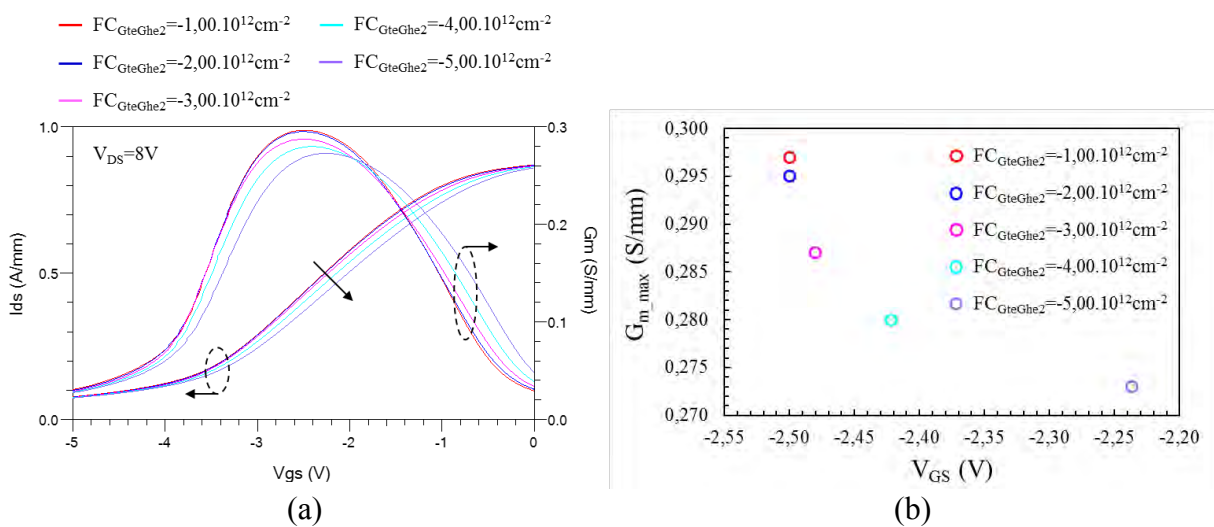


Figure III. 27 : (a) effet de la densité de charges fixes $FC_{GteGhe2}$ sur la caractéristique de transfert à $V_{DS}=8V$ et (b) dérive associée du gain de transconductance maximal G_{m_max} . Par abus d'écriture, le signe "-" indique la nature négative des charges.

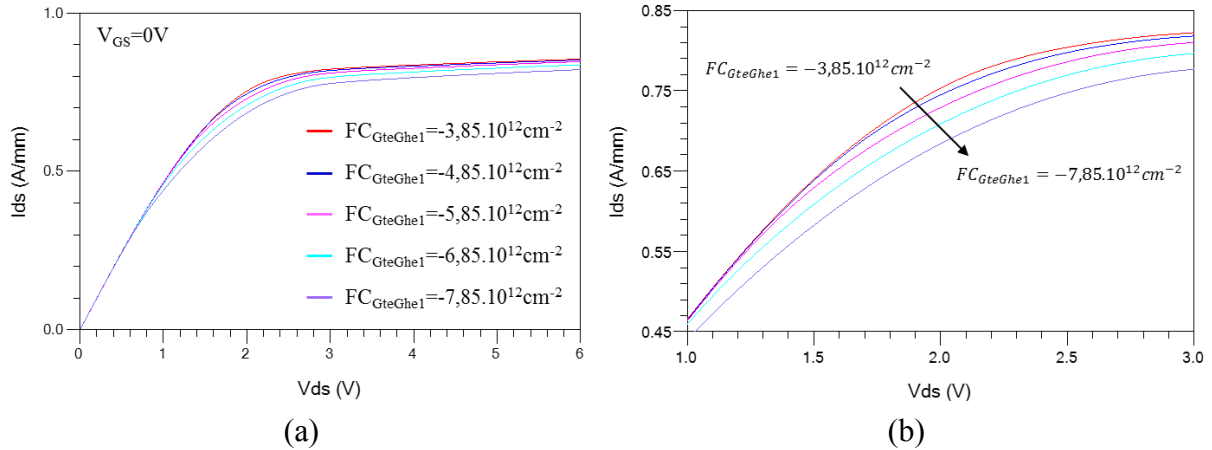


Figure III. 28 : (a) effet de la densité de charges fixes $FC_{GteGhe1}$ sur la caractéristique $I_{DS}-V_{DS}$ à $V_{GS}=0V$. (b) élargissement de $I_{DS}-V_{DS}$ au niveau de la tension de coude. Par abus de notation, le signe "-" indique la nature négative des charges.

caractéristique de sortie. Concernant la tension de seuil à $V_{DS}=10mV$, aucune modification n'est induite par ces charges fixes. La modification de la pente de $I_{DS}-V_{GS}$ par les FC implique une dérive du gain de transconductance maximal G_{m_max} , montré en Figure III. 27 (b), où deux tendances se démarquent sur le G_{m_max} . Dans un premier temps, pour des densités de FC négatives comprises entre $1,00.10^{12} cm^{-2}$ et $2,00.10^{12} cm^{-2}$, le maximum de G_m diminue tout en conservant le même point de tension $V_{GS}-G_{m_max}$. Dans un second temps, pour des densités de FC négatives inférieures à $2,00.10^{12} cm^{-2}$, le G_{m_max} diminue avec la tension $V_{GS}-G_{m_max}$ associée qui se décale vers des valeurs positives.

Enfin, l'effet de la densité de charges fixes $FC_{GteGhe1}$ est donné en Figure III. 28. Cette seconde variable influence un peu plus le courant I_{DS} en saturation, avec une diminution de 3,9% pour une densité de $FC_{GteGhe1}$ négatives de $7,85.10^{12} cm^{-2}$ comparativement à la condition initiale ($FC_{GteGhe1}=-3,85.10^{12} cm^{-2}$). Ces FC influencent donc indirectement la région V_{coude} . La résistance R_{ON} n'est pas affectée. La signature induite par ces charges fixes est du même gabarit que celle obtenue par les $FC_{source-grille}$ de la section III.6.3.

III.7. Conclusion et perspectives

Dans ce chapitre, la première partie est dédiée à la présentation des différents modèles et paramètres utilisés pour la simulation en dérive-diffusion de la structure étudiée.

La seconde partie traite de la modélisation du gaz d'électrons bidimensionnel par les états de surface à l'interface SiN/GaNcap, et de leur ajustement pour obtenir la densité d'électrons désirée dans le canal 2DEG.

Dans la dernière partie, afin de rendre compte de l'évolution des caractéristiques statiques des composants HEMTs GaN soumis à une contrainte, les paramètres inhérents aux équations analytiques semi-physiques au premier ordre (qui permettent de modéliser les transistors HEMTs GaN) sont schématisées sous forme d'arbre de modélisation. Cette

représentation permet de distinguer les paramètres pouvant être influencés par une contrainte, de ceux considérés globalement figés par la technologie. De cette façon, les spéculations sur le caractère électrique de cause à effet de la dérive des marqueurs statiques peuvent être restreintes ; l'impact des événements physiques invoqués peut ensuite être avéré et quantifié.

Dans un premier temps, ces charges fixes sont instruites et étudiées séparément aux différentes interfaces (Grille/GaNcap, GaNcap/AlGaIn et AlGaIn/GaN) et zones (sous la grille, dans les espacements source-grille et grille-drain) de la structure. Les marqueurs DC (V_{TH} , I_{DS} , R_{ON}) apparaissent pour être fortement sensibles aux charges fixes localisées à l'interface AlGaIn/GaN. Les charges fixes des zones source-grille, grille et grille-drain influencent majoritairement le courant I_{DS} , la tension V_{TH} et la résistance R_{ON} respectivement.

Dans un second temps, ces charges sont étudiées simultanément dans ces trois zones à l'interface AlGaIn/GaN. L'objectif est de trouver la combinaison de densité de charges fixes nécessaire pour traduire les dégradations de 45%, 130% et 5% à 15% des marqueurs I_{DS} , R_{ON} et V_{TH} respectivement observées lors de la contrainte HTOL. En prenant en compte une possible augmentation de la résistance de contact de la source et du drain de $0,37\Omega.mm$ (affecte majoritairement la résistance R_{ON}), des densités de charges fixes négatives de $3,85.10^{12}cm^{-2}$ dans la zone source-grille/grille-drain, et de $1,00.10^{12}cm^{-2}$ dans la zone sous la grille permettent de traduire la dégradation des marqueurs V_{TH} , I_{DS} et R_{ON} induite par la contrainte HTOL observée dans [10].

Dans un troisième temps, à partir du résultat précédent, des densités de charges fixes sont ajoutées et positionnées à l'extérieur et l'intérieur du contact de grille, localisées à l'interface AlGaIn/GaN au niveau des bordures du contact Schottky côté source et côté drain. Ces charges fixes sont instruites et étudiées selon le profil des pics de champ électrique sous la grille. Les charges fixes localisées à l'intérieur (côté source) et l'extérieur (côté drain) sont celles ayant une influence majeure sur le gain en transconductance maximal et la région de coude entre la zone linéaire-saturée de la caractéristique $I_{DS}-V_{DS}$ respectivement. Le Tableau III. 5 résume l'effet des charges fixes sur les marqueurs DC étudiés.

En termes de perspectives, les charges fixes utilisées pour traduire la dégradation des marqueurs DC (induite par la contrainte HTOL) étant considérées uniquement à l'interface AlGaIn/GaN, celles-ci devraient également être instruites à l'interface GaNcap/AlGaIn, avec un signe opposé, pour tenir compte de l'équilibre des charges dans la structure. Cette prise en compte impliquerait un redimensionnement de la densité de charges fixes nécessaire pour traduire la dégradation des marqueurs DC ; diminution des décalages induits par les charges fixes à l'interface AlGaIn/GaN. De plus, un profil exponentiel de densité de charges fixes peut être envisagé au niveau du contact de grille pour être plus fidèlement en adéquation avec le profil du champ électrique. Aussi, le courant de fuite de grille étant un marqueur DC lié à la stabilité du contact Schottky lors des études de fiabilité, la prise en compte des effets des charges fixes dans la structure sur le courant grille-source donnerait une information pertinente sur la possible localisation des défauts induisant une dégradation du courant de fuite.

Localisation des FC	Marqueur DC				
	V_{TH}	I_{DS}	R_{ON}	G_{m_max}	V_{coude}
FC _{source-grille}	×	++++	+	++++	×
FC _{GteGhe1}	×	++	×	+	+
FC _{GteGhe2}	×	+(++++) [†]	×	++++	+
FC _{grille}	++++	×	×	×	×
FC _{GteDte2}	×	×	×	×	+
FC _{GteDte1}	×	×	+	×	++(++)*
FC _{grille-drain}	×	++	++++	++	++++
×	aucun effet.				
++...+	quantification arbitraire du poids des densités de charges fixes sur le marqueur DC.				
*	dépend de la largeur de la zone où la densité de charges fixes externe à la bordure de grille côté drain est considérée et donc de la tension V_{DS} utilisée lors de la contrainte HTOL.				
†	modifie faiblement le courant I_{DS} en saturation, mais impacte fortement la pente de la caractéristique $I_{DS}-V_{GS}$.				

Tableau III. 5 : récapitulatif de l'effet des charges fixes dans différentes zones à l'interface AlGaIn/GaN (cf. Figure III. 22 pour la localisation des zones).

Bibliographie

- [1] H. Morkoç, *Handbook of Nitride Semiconductors and Devices, Materials Properties, Physics and Growth*. John Wiley & Sons, 2009.
- [2] V. Portz, M. Schnedler, H. Eisele, R. E. Dunin-Borkowski, and P. Ebert, “Electron affinity and surface states of GaN m-plane facets: Implication for electronic self-passivation,” *Phys. Rev. B*, vol. 97, no. 11, p. 115433, 2018.
- [3] C. I. Wu and A. Kahn, “Electronic states at aluminum nitride (0001)-1x1 surfaces,” *Appl. Phys. Lett.*, vol. 74, no. 4, pp. 546–548, 1999.
- [4] I. Vurgaftman and J. R. Meyer, “Band parameters for nitrogen-containing semiconductors,” *J. Appl. Phys.*, vol. 94, no. 6, pp. 3675–3696, 2003.
- [5] C. Canali, G. Majni, R. Minder, and G. Ottaviani, “Electron and Hole Drift Velocity Measurements in Silicon and Their Empirical Relation to Electric Field and Temperature,” *IEEE Trans. Electron Devices*, vol. 22, no. 11, pp. 1045–1047, 1975.
- [6] O. Ambacher, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, W. J. Schaff, L. F. Eastman, R. Dimitrov, L. Wittmer, M. Stutzmann, W. Rieger, and J. Hilsenbeck, “Two-dimensional electron gases induced by spontaneous and piezoelectric polarization charges in N- and Ga-face AlGaIn/GaN heterostructures,” *J. Appl. Phys.*, vol. 85, no. 6, pp. 3222–3233, 1999.
- [7] V. Moroz, H. Y. Wong, M. Choi, N. Braga, R. V. Mickevicius, Y. Zhang, and T. Palacios, “The Impact of Defects on GaN Device Behavior: Modeling Dislocations, Traps, and Pits,” *ECS J. Solid State Sci. Technol.*, vol. 5, no. 4, pp. P3142–P3148, 2016.
- [8] W. Shockley and W. T. Read, “Statistics of the Recombinations of Holes and Electrons,” *Phys. Rev.*, vol. 87, no. 5, pp. 835–842, 1952.
- [9] R. N. Hall, “Electron-Hole Recombination in Germanium,” *Phys. Rev.*, vol. 87, no. 2, p. 387, 1952.
- [10] J. G. Tartarin, O. Lazar, D. Saugnon, B. Lambert, C. Moreau, C. Bouexiere, E. Romain-Latu, K. Rousseau, A. David, and J. L. Roux, “Gate defects analysis in AlGaIn/GaN devices by mean of accurate extraction of the Schottky Barrier Height, electrical modelling, T-CAD simulations and TEM imaging,” *Microelectron. Reliab.*, vol. 76–77, pp. 344–349, 2017.
- [11] O. Lazar, “en cours,” Thèse de doctorat, Université Paul Sabatier, 2018.
- [12] I. P. Smorchkova, C. R. Elsass, J. P. Ibbetson, R. Vetury, B. Heying, P. Fini, E. Haus, S. P. DenBaars, J. S. Speck, and U. K. Mishra, “Polarization-induced charge and electron mobility in AlGaIn/GaN heterostructures grown by plasma-assisted molecular-beam epitaxy,” *J. Appl. Phys.*, vol. 86, no. 8, pp. 4520–4526, 1999.
- [13] J. P. Ibbetson, P. T. Fini, K. D. Ness, S. P. DenBaars, J. S. Speck, and U. K. Mishra, “Polarization effects, surface states, and the source of electrons in AlGaIn/GaN heterostructure field effect transistors,” *Appl. Phys. Lett.*, vol. 77, no. 2, pp. 250–252, 2000.
- [14] A. Y. Polyakov and I.-H. Lee, “Deep traps in GaN-based structures as affecting the performance of GaN devices,” *Mater. Sci. Eng. R*, vol. 94, pp. 1–56, 2015.
- [15] G. Longobardi, F. Udrea, S. Sque, G. A. M. Hurkx, J. Croon, E. Napoli, and J. Sonský, “Impact of Donor Traps on the 2DEG and Electrical Behavior of AlGaIn/GaN MISFETs,” *IEEE Electron Device Lett.*, vol. 35, no. 1, pp. 27–29, 2014.
- [16] W. Saito, Y. Takada, M. Kuraguchi, K. Tsuda, and I. Omura, “Recessed-Gate Structure Approach Toward Normally Electronics Applications,” *IEEE Trans. Electron Devices*, vol. 53, no. 2, pp. 356–362, 2006.
- [17] Y. Cordier, “Elaboration d’hétérostructures (Al,Ga)N/GaN en vue d’applications électroniques : de la croissance cristalline au composant.” Habilitation à Diriger des

- Recherches, Université Nice Sophia Antipolis, 2007.
- [18] H. Xiao-guang, Z. De-gang, and J. De-sheng, "Formation of two-dimensional electron gas at AlGa_N/Ga_N heterostructure and the derivation of its sheet density expression *," *Chinese Phys. B*, vol. 24, no. 6, p. 067301, 2015.
- [19] W. E. Muhea, F. M. Yigletu, R. Cabré-rodon, and B. Iñiguez, "Analytical Model for Schottky Barrier Height and Threshold Voltage of AlGa_N/Ga_N HEMTs With Piezoelectric Effect," *IEEE Trans. Electron Devices*, vol. 65, no. 3, pp. 901–907, 2018.
- [20] A. Ortiz-Conde, F. J. Garcia Sanchez, J. J. Liou, A. Cerdeira, M. Estrada, and Y. Yue, "A review of recent MOSFET threshold voltage extraction methods," *Microelectron. Reliab.*, vol. 42, no. 4–5, pp. 583–596, 2002.
- [21] M. Dammann, M. Baeumler, V. Polyakov, P. Brückner, H. Konstanzer, R. Quay, M. Mikulla, A. Graff, and M. Simon-Najasek, "Reliability of 100 nm AlGa_N/Ga_N HEMTs for mm-wave applications," *Microelectron. Reliab.*, vol. 76, pp. 292–297, 2017.
- [22] J. G. Tartarin, D. Saignon, J. Graffeuil, and L. Bary, "Methodology for accurate diagnostic of defects in III-N HEMT technologies: Non-destructive and destructive experimental tools - Electrical and T-CAD models," in *IEEE Mediterranean Electrotechnical Conference (MELECON)*, 2018, pp. 237–242.

Chapitre IV. Conception d'amplificateurs micro-ondes mono-étage classe A en bande C

IV.1. Introduction

L'idée initiale de la thèse était de développer une étude de fiabilité de composants GaN dans leur contexte circuit, et plus précisément de remonter aux causes physiques de dégradation dans le principe actif, le transistor. Quelques publications démontrent que des reculs doivent être pris sur les durées fonctionnelles des équipements entre des campagnes de stress statiques-thermiques et des tests sous contrainte HF [1], [2]. Si ces résultats sont logiques en ce sens que les dispositifs type transistor ne subissent pas les mêmes contraintes sous signal statique et dynamique (thermique), et que les zones de sécurité opérationnelles doivent être redéfinies pour chaque stress, les conditions de fermeture des dispositifs ne reflètent pour autant pas celles définies en contexte circuit (adaptation en puissance, en rendement, cyclage de charge, etc...). Il est particulièrement attendu de cette étude la manifestation d'effets spécifiques du cyclage HF dans des zones opérationnelles nouvelles (particulièrement en régime passant, bloqué et régime de forte puissance). Le synoptique d'étude de fiabilité programmé pour les circuits est donné en Figure IV. 1. Après conception et réalisation des prototypes hybrides au LAAS et MMIC en salle blanche du LN2, les circuits doivent être soumis à des stress haute fréquence en régime non-linéaire. L'avantage de l'étude du stress HF sur le transistor dans son environnement circuit, comparativement au stress HF appliqué directement aux accès du transistor, provient des conditions de fermeture d'entrée-sortie ; dans l'application du stress directement aux accès du transistor, celui-ci est fermé directement par des charges 50Ω . Sous cet aspect, le gain en puissance et le transfert d'énergie ne sont pas optimisés et le composant ne délivre pas son plein potentiel en termes de rendement, gain et puissance de sortie. Le transistor est alors vieilli sous des conditions moins réalistes, et les dégradations observées pourraient ne pas correspondre avec celles obtenues lors son utilisation dans un environnement circuit. L'insertion des réseaux d'adaptation aux accès du transistor permet de transformer les charges 50Ω en des impédances complexes conjuguées des impédances d'entrée et de sortie du transistor afin d'imposer au transistor des conditions de fermeture optimales. Lors du vieillissement du composant dans son contexte circuit, les mécanismes de dégradation engendrés par le stress seront ainsi représentatifs de ceux observés en situation nominale. Une alternative à cette approche serait de disposer de synthétiseurs d'impédance de type load-pull pour réaliser ces adaptations d'impédances complexes, mais les études thermiques en étuve en seraient rendues très difficiles à haute fréquence (en raison des changements de phase dans l'étuve, qui affecteraient l'adaptation externe par synthétiseur d'impédance).

L'analyse des signatures de dégradation des circuits mono-étage (performances statiques et dynamique) fournira un faisceau d'hypothèses sur le(s) mécanisme(s) intervenant(s) dans la structure, parmi celles décrites dans le Chapitre I. La modélisation de ces dégradations au travers de la simulation physique TCAD permettra de valider les interprétations émises, en corroborant les résultats de simulation avec les données expérimentales. Par la suite, ce retour d'expérience servira à proposer des améliorations tant au niveau du modèle électrique, qu'au

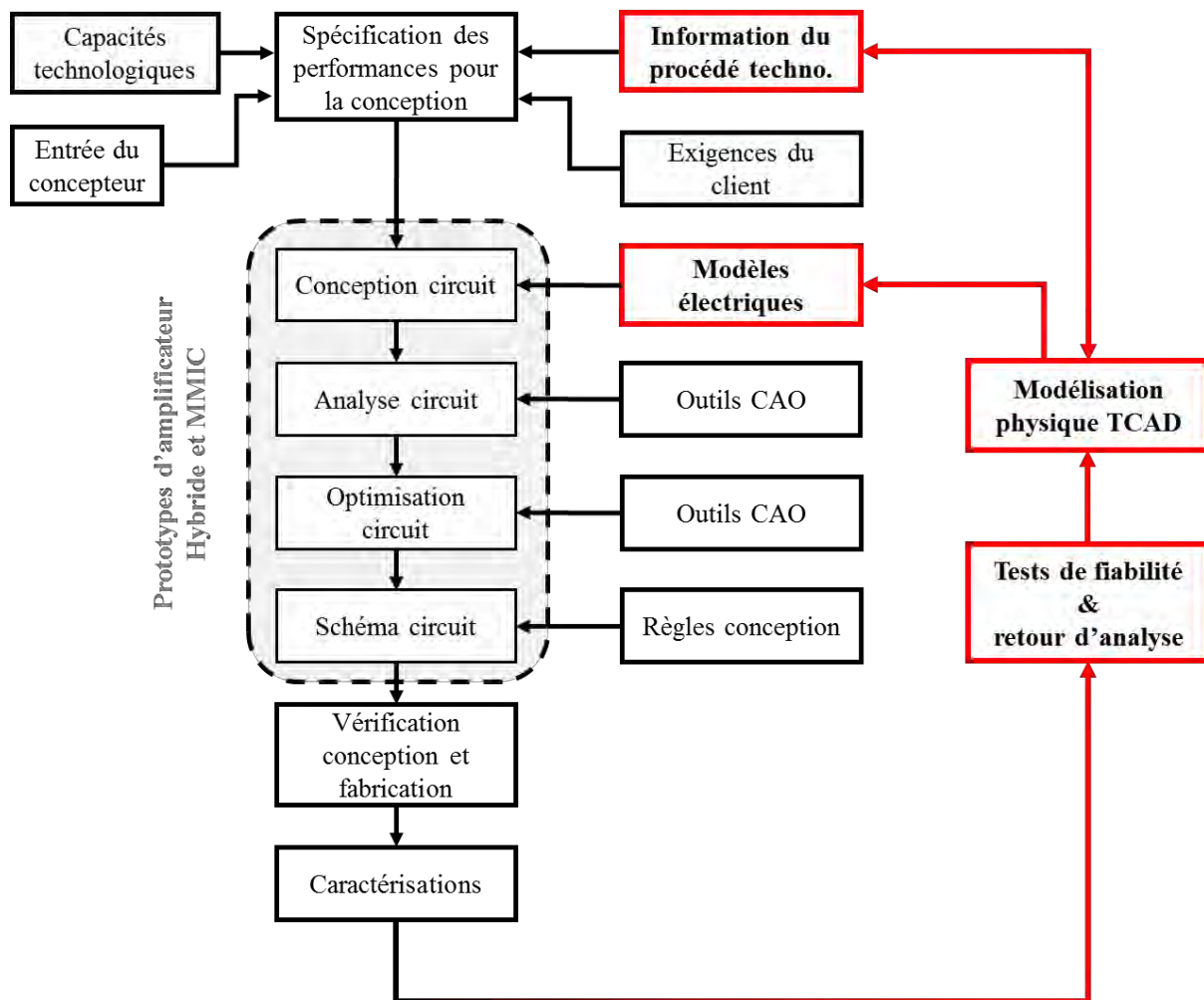


Figure IV. 1 : déroulement de l'étude de fiabilité envisagé (inspiré du papier de Kayali [3]).

niveau de la technologie et du procédé de fabrication du transistor. Pour le modèle électrique, le concepteur du circuit pourra disposer d'un modèle plus robuste, lui permettant de concevoir de nouvelles architectures innovantes et optimisées sur le long terme (meilleure définition des zones de sécurité opérationnelles).

Dans ce chapitre, la conception de deux prototypes d'amplificateur de type hybride et MMIC est présentée. La technologie utilisée pour le développement des deux prototypes est celle du laboratoire 3IT. La première partie donne le détail de la méthodologie de conception pour l'amplificateur hybride. Cette méthode est également utilisée pour la conception du prototype MMIC, donnée dans la seconde partie. Tous les résultats présentés dans ce chapitre sont issus des simulations réalisées avec le logiciel ADS (Advanced Design System version 2015) de Keysight. Ces amplificateurs sont de type mono-étage et développés pour fonctionner dans la bande de C (3,7 - 4,2GHz) pour les applications de télécommunications spatiales ; la gamme de fréquence étant directement induite par les performances des transistors HEMT disponibles. Le choix du mono-étage a été adopté pour cibler et évaluer les signatures de défaillance impliquant un transistor unique, *a contrario* d'un circuit multi-étage mettant en jeu plusieurs transistors, et pour lequel plusieurs composants et plusieurs mécanismes peuvent être impliqués dans le processus de dégradation. Les dimensions géométriques du transistor utilisé

pour la conception du circuit hybride et MMIC sont identiques, et déterminés en fonction des performances fréquentielles f_t et f_{max} (resp. fréquence de transition et fréquence maximale d'oscillation).

IV.2. Circuit hybride

IV.2.1. Caractérisation des transistors MOS-HEMT GaN

Les transistors MOS-HEMTs AlGa_N/Ga_N utilisés dans ces travaux sont fabriqués sur des plaques commerciales (EpiGa_N) par croissance MOCVD sur substrat Si [4]. La structure épitaxiale comporte une couche de barrière arrière Al_{0,18}Ga_{0,82}N de 1,8 μ m, une couche canal Ga_N non dopée de 150nm et une fine couche barrière Al_{0,45}Ga_{0,55}N de 4nm. La structure épitaxiale est finalement protégée par une couche de diélectrique Si_N *in-situ* d'une épaisseur de 50nm. Une densité de porteurs de $1,08 \times 10^{13} \text{cm}^{-2}$ et une mobilité des électrons de $1810 \text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ sont déterminées par mesure par effet Hall. La couche de Si_N est gravée par gravure plasma sèche avant une évaporation par faisceau d'électron de l'empilement des métaux du contact ohmique (Ti/Al/Ni/Au). Après le recuit, une isolation par implantation d'ions d'azote est réalisée. La résistance de contact, déterminée par mesure TLM, est de $0,35 \Omega \cdot \text{mm}$. La couche de Si_N est gravée par gravure sèche dans la zone de l'électrode de grille et une fine couche de diélectrique de grille SiO_x de 5nm est déposée par un dépôt chimique en phase vapeur assisté par plasma (PECVD : Plasma-Enhanced Chemical Vapor Deposition). Par la suite, un dépôt métallique Ni/Au (40/600nm) est effectué par photolithographie et par évaporation par faisceau d'électrons pour obtenir une électrode de grille en méandre. La longueur de grille est égale à 1,5 μ m et les extensions de plaque de champ vers la source et le drain sont de 0,5 μ m. Les distances grille-source et grille-drain sont de 1,5 μ m et 4 μ m respectivement et la largeur totale de la grille est de 318 μ m. Les transistors disponibles pour cette étude (motifs de mesure) sont développés en configuration grille commune en raison d'un choix d'orientation technologique pour les dispositifs de commutation. Une image par microscope électronique à balayage (MEB) d'un transistor est montrée dans la Figure IV. 2.

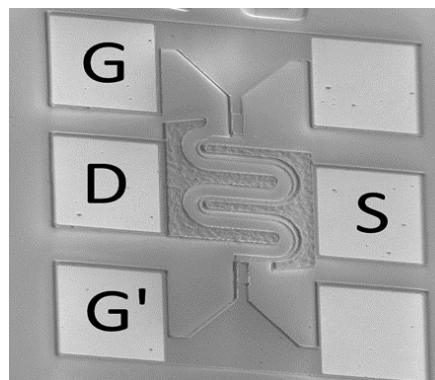


Figure IV. 2 : image MEB d'un transistor MOS-HEMT du 3IT en configuration grille (pads G et G') commune.

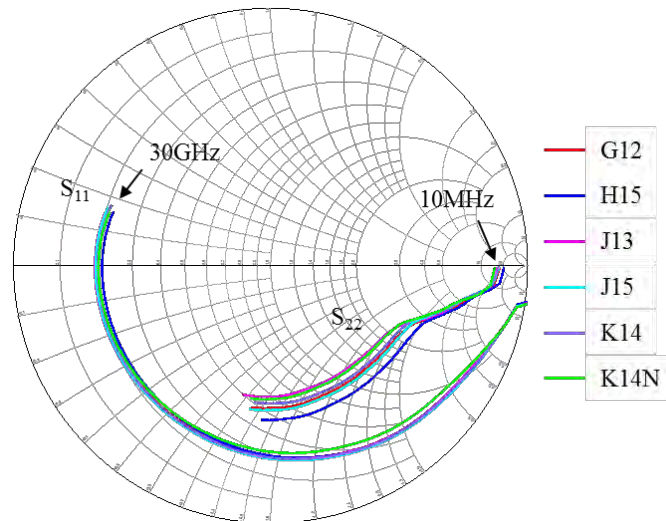


Figure IV. 3 : coefficients de réflexion d'entrée S_{11} et de sortie S_{22} mesurées, de 10MHz à 30GHz, sur les six transistors pour un point de repos identique ($V_{DS}=15V$ et $V_{GS}=1V$).

Six transistors sont caractérisés à l'Analyseur de Réseau Vectoriel N5247A d'Agilent avec la station sous pointes Karl Suss PA-200. Les mesures des paramètres [S] sont réalisées à tension V_{DS} fixe et V_{GS} variable afin de trouver le gain maximum en stabilité (MSG : Maximum Stable Gain) pour chaque transistor. Pour le point de polarisation donnant le maximum de MSG à 4,2GHz de chaque transistor, le fichier des paramètres [S] correspondant est utilisé en tant que boîte noire pour la conception de l'amplificateur. Les paramètres [S] mesurés étant ceux de la configuration grille commune, ceux-ci sont convertis dans un premier temps en paramètres $[Y_{ij}^{GC}]$. Dans un second temps, les équations (eq. 4. 1) à (eq. 4. 4) sont utilisées pour convertir la matrice $[Y_{ij}^{GC}]$ en configuration source commune $[Y_{ij}^{SC}]$:

$$Y_{11}^{SC} = Y_{11}^{GC} + Y_{21}^{GC} + Y_{12}^{GC} + Y_{22}^{GC} \quad (\text{eq. 4. 1})$$

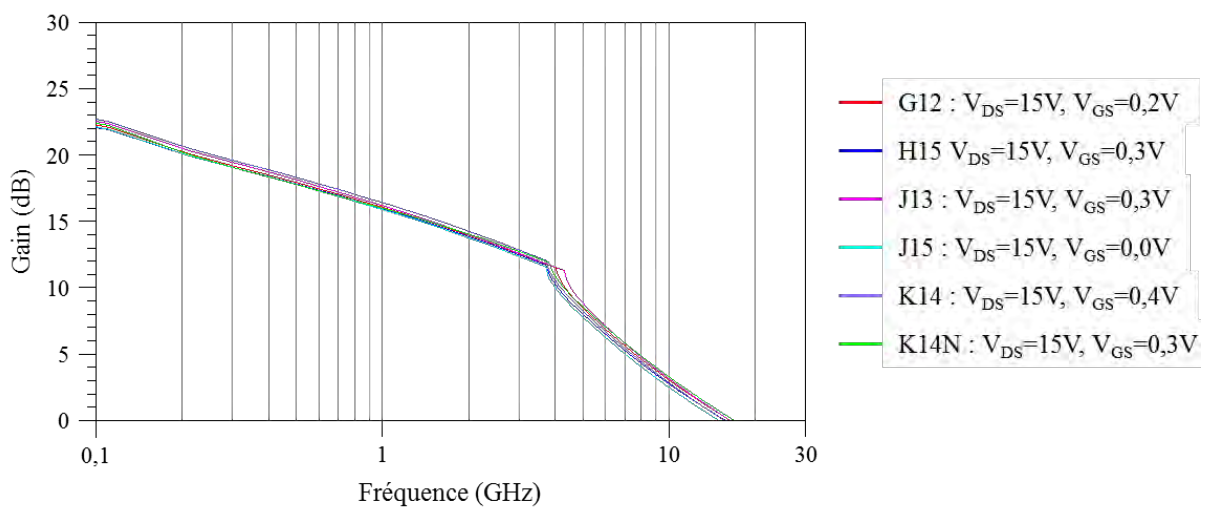


Figure IV. 4 : gain maximal (MSG et MAG) des six transistors en fonction de la fréquence.

$$Y_{12}^{SC} = -Y_{12}^{GC} - Y_{22}^{GC} \quad (\text{eq. 4. 2})$$

$$Y_{21}^{SC} = -Y_{21}^{GC} - Y_{22}^{GC} \quad (\text{eq. 4. 3})$$

$$Y_{22}^{SC} = Y_{22}^{GC} \quad (\text{eq. 4. 4})$$

Enfin la matrice $[Y_{ij}^{SC}]$ est convertie en matrice de paramètres [S] et la dénomination paramètres [S] fera désormais référence à la configuration source commune dans la suite du chapitre. La Figure IV. 3 donne les paramètres [S] d'entrée S_{11} et de sortie S_{22} des six transistors pour un point de repos à $V_{DS}=15V$ et $V_{GS}=1V$. Les coefficients de réflexion S_{11} des transistors coïncident relativement bien. Cependant pour les impédances de sorties (associées au coefficient de réflexion S_{22}), un écart est observé à partir de 3GHz entre les transistors. La Figure IV. 4 montre le gain maximum en stabilité disponible (MAG : Maximum Available Gain) déduit à partir des paramètres [S] en fonction de la fréquence. La transition fréquentielle entre MSG et MAG pour les transistors se situe autour de 4GHz, pour un gain associé d'environ 11,5dB. La fréquence maximale d'utilisation des dispositifs se situe entre 14,8GHz et 16,7GHz.

IV.2.2. Méthodologie de conception

Le dispositif G12 est sélectionné pour la conception ; celui-ci possède des performances médianes au niveau de son gain et du paramètre S_{22} vis-à-vis des cinq autres transistors caractérisés. De cette façon, la conception d'un circuit unique est réalisée et permet d'obtenir des performances (adaptation d'entrée-sortie, puissance de sortie et rendement) qui sont peu dispersives en fonction du transistor implanté.

Le substrat utilisé pour la conception du circuit hybride est le RO4003 de chez ROGERS. Ce substrat est recouvert sur ces deux faces de Cuivre (35 μ m d'épaisseur). Lors de la phase de fabrication, réalisée par la société Thin Film Products, la face avant est entièrement gravée chimiquement ; la face arrière de Cuivre est conservée. La création des lignes microrubans se fait par le dépôt d'une couche d'accroche, suivie d'une couche d'Or de 4 μ m d'épaisseur.

Les caractéristiques du substrat utilisées dans la simulation sont les suivantes :

- H : 200 μ m (hauteur du substrat)
- Er : 3,55 (constante diélectrique)
- Cond : 4,5.10⁷ S/m (conductivité électrique de l'Or)
- T : 4 μ m (épaisseur de l'Or)
- TanD : 0,0027 (tangente de perte diélectrique du substrat à 10GHz)

La conception est réalisée selon les étapes suivantes :

1. Création du réseau de polarisation pour les accès de polarisation de grille et de drain au plus près du transistor (limitation des risques d'oscillation). Insertion des capacités de découplage des alimentations.
2. Modélisation de l'effet de la longueur des fils (wire bonding) de microcâblage utilisés pour relier les accès du transistor avec le circuit.
3. Etude de la stabilité linéaire du transistor afin d'éviter l'oscillation du circuit.
4. Création du réseau d'adaptation d'entrée (IMN : Input Matching Network) pour l'obtention du gain en puissance maximum du transistor ; impédance conjuguée ramenée par la charge d'entrée 50Ω et l'IMN sur le plan d'entrée du transistor.
5. Conception du réseau d'adaptation de sortie (OMN : Output Matching Network) pour optimiser le transfert de puissance vers la charge de sortie 50Ω ; impédance conjuguée ramenée par la charge de sortie et l'OMN sur le plan de sortie du transistor.
6. Vérification des performances avec les autres transistors et ajustement des réseaux si nécessaire.

IV.2.2.a. Réseau de polarisation et découplage

L'objectif du réseau de polarisation est de :

1. fournir l'alimentation continue au composant actif,
2. isoler le chemin DC du signal à haute fréquence.

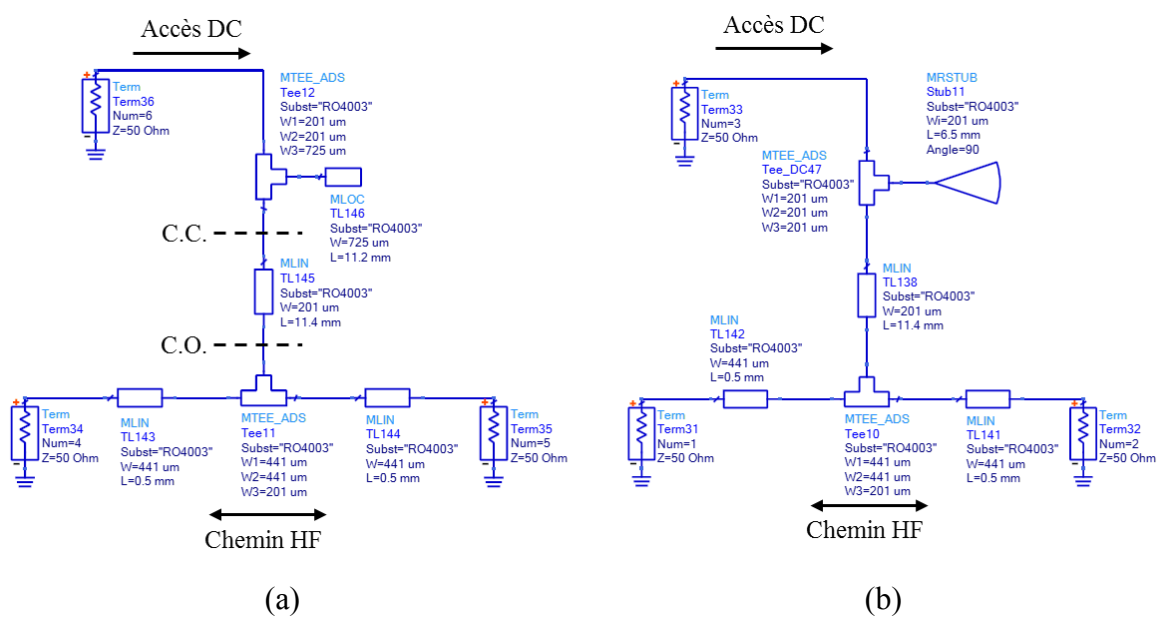


Figure IV. 5 : réseau de polarisation avec un stub $\frac{\lambda}{4}$ faible impédance (a) en circuit-ouvert et (b) de type "papillon".

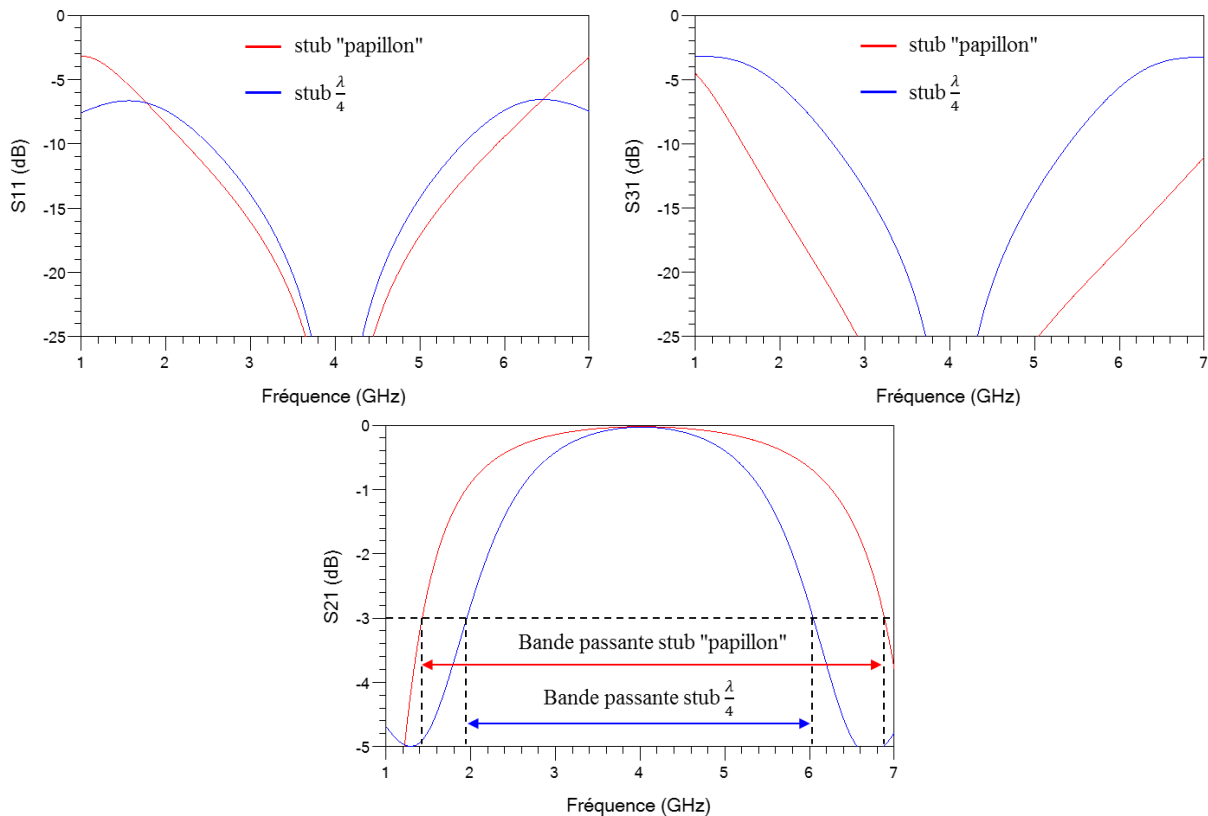


Figure IV. 6 : paramètres d'adaptation S_{11} , d'isolation S_{31} et de transmission S_{21} du réseau de polarisation avec un stub $\frac{\lambda}{4}$ et un stub "papillon".

Le réseau de polarisation est réalisé à partir de lignes microrubans. Ce type de réseau, dans sa version la plus simple, est obtenu à partir d'une ligne quart-d'onde $\frac{\lambda}{4}$ de forte impédance (largeur $W_{DC} \ll$ largeur $W_{50\Omega}$) et d'un stub $\frac{\lambda}{4}$ en circuit-ouvert de faible impédance (largeur $W_{stub} \gg$ largeur $W_{50\Omega}$). La largeur d'une ligne 50Ω est de $W_{50\Omega}=441\mu\text{m}$ (à 4,2GHz) pour le substrat RO4003. Le stub $\frac{\lambda}{4}$ est utilisé pour empêcher que le signal micro-ondes ne soit conduit vers l'alimentation DC. La ligne $\frac{\lambda}{4}$ sert à transformer le court-circuit HF au niveau de l'accès d'alimentation DC, en un circuit-ouvert HF à la fréquence centrale au niveau de la jonction avec le chemin HF. Les lignes de faible-forte impédance servent donc de filtre passe-bas. La conception d'un tel réseau doit avoir un minimum de pertes sur la transmission du signal HF. Afin d'augmenter la bande passante du réseau de polarisation, le stub en circuit-ouvert est remplacé par un stub "papillon". La forme "papillon" permet de diminuer la longueur du stub et l'effet capacitif lié à son évasement contribue à abaisser l'impédance à son extrémité et donc à améliorer la bande de fréquence du réseau. La largeur critique (minimale) de la ligne $\frac{\lambda}{4}$ est choisie de manière à assurer la circulation du courant I_{DS} du point de repos (compris entre 20mA et 30mA selon l'échantillon).

Les performances des deux réseaux de polarisation de la Figure IV. 5 sont données en Figure IV. 6. Concernant les performances du réseau avec un stub "papillon", celui-ci offre une bonne adaptation et une très bonne isolation qui sont inférieures à -15dB dans la bande C.

Comme le montre le paramètre S_{21} sur la Figure IV. 6, le stub "papillon" permet d'augmenter de 34% la bande passante du réseau de polarisation comparativement au stub $\frac{\lambda}{4}$. Ce type de réseau est donc sélectionné pour l'amplificateur hybride.

Afin de parfaire l'isolation du réseau de polarisation sur une plus grande plage de fréquence, et éviter tout risque de perturbation des signaux basse fréquence et haute fréquence parasites sur l'accès DC, des capacités de découplage sont positionnées après le stub "papillon" en direction de l'accès DC. Toutefois, les composants localisés réels utilisés à haute fréquence possèdent des éléments parasites intrinsèques qui affectent significativement leurs impédances en fonction de la fréquence. Cette notion doit être gardée à l'esprit lors de la conception d'un circuit car leurs éléments parasites vont affecter considérablement les performances des circuits selon leur localisation. Les éléments idéaux sont alors remplacés par des composants réels selon les caractéristiques fournies par les fabricants. Les capacités CMS (Composants Montés en Surface) choisies pour la fonction de découplage proviennent du fabricant Murata, qui fournit un kit de conception de ses condensateurs et inductances pour le logiciel ADS. Les capacités proviennent de la série GRM21 (boîtier 0805). Ce sont des condensateurs à puce céramique multicouche (MLCC : MultiLayer Chip Capacitor) supportant une tension de 50V et fonctionnant sur une plage de température allant de -55°C à $+125^{\circ}\text{C}$; ce type de capacité supportera les conditions en température lors du stress du circuit sous cyclage thermique. De plus, les inductances parasites des plots TMS (Technologie Montée en Surface) et les capacités parasites entre les plots TMS (plots nécessairement ajoutés pour fixer le composant au circuit) modifient également les performances fréquentielles du composant. Ces effets parasites sont pris également en compte lors de la conception du réseau de découplage.

L'objectif est de trouver une combinaison de valeurs de capacités permettant d'obtenir une faible valeur d'impédance vers les basses fréquences, grâce à la fréquence de résonance de chaque capacité et à leur mise en parallèle (afin de diriger les signaux non désirés vers la masse, et limiter ainsi tout risque de perturbation sur le fonctionnement du circuit). La

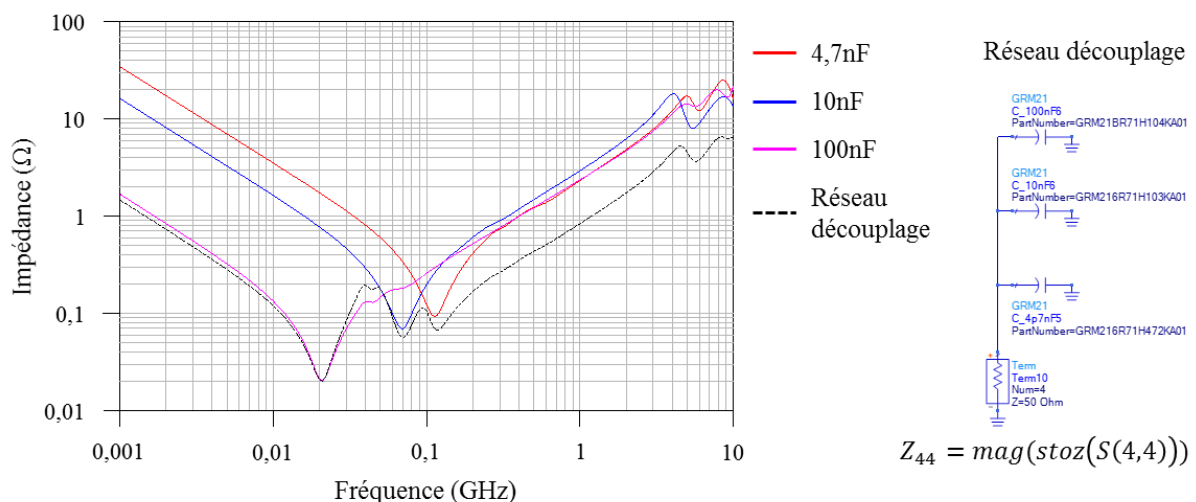


Figure IV. 7 : impédance des capacités de 4,7nF, 10nF, 100nF et de leur mise en parallèle (réseau découplage) en fonction de la fréquence.

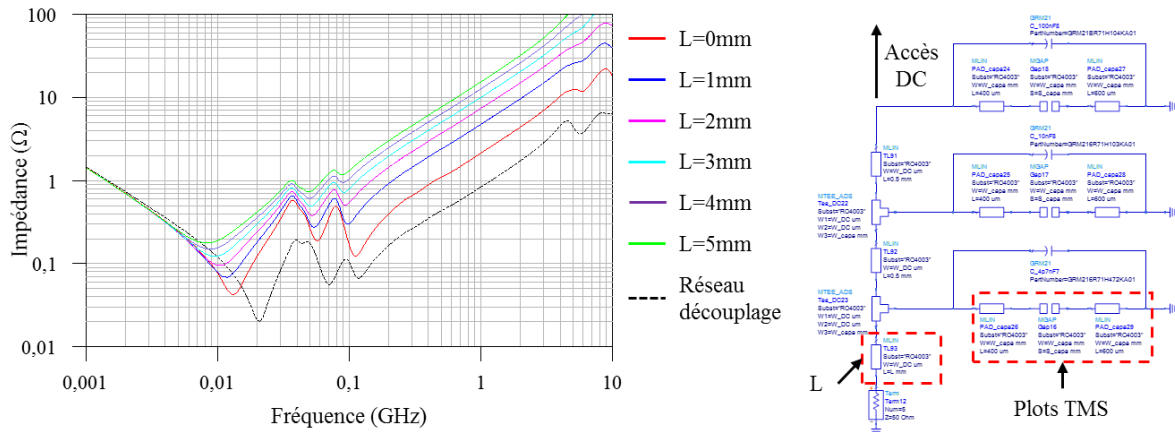


Figure IV. 8 : prise en compte des lignes, plots TMS et capacités parasites entre plots TMS (courbe rouge L=0mm) dans le réseau de découplage. Effet de la longueur de la ligne L positionnée après le stub "papillon" sur l'impédance du réseau.

Figure IV. 7 montre l'impédance des capacités sélectionnées en fonction de la fréquence et de leur mise en parallèle pour former le réseau de découplage. Le découplage est correctement réalisé lorsque l'impédance est inférieure ou approximativement 1Ω. A partir du réseau de découplage, les plots TMS et les lignes microrubans sont ajoutés les uns après les autres, Figure IV. 8. Pour les plots TMS, ceux-ci modifient très légèrement l'impédance à partir d'une fréquence de 3GHz.

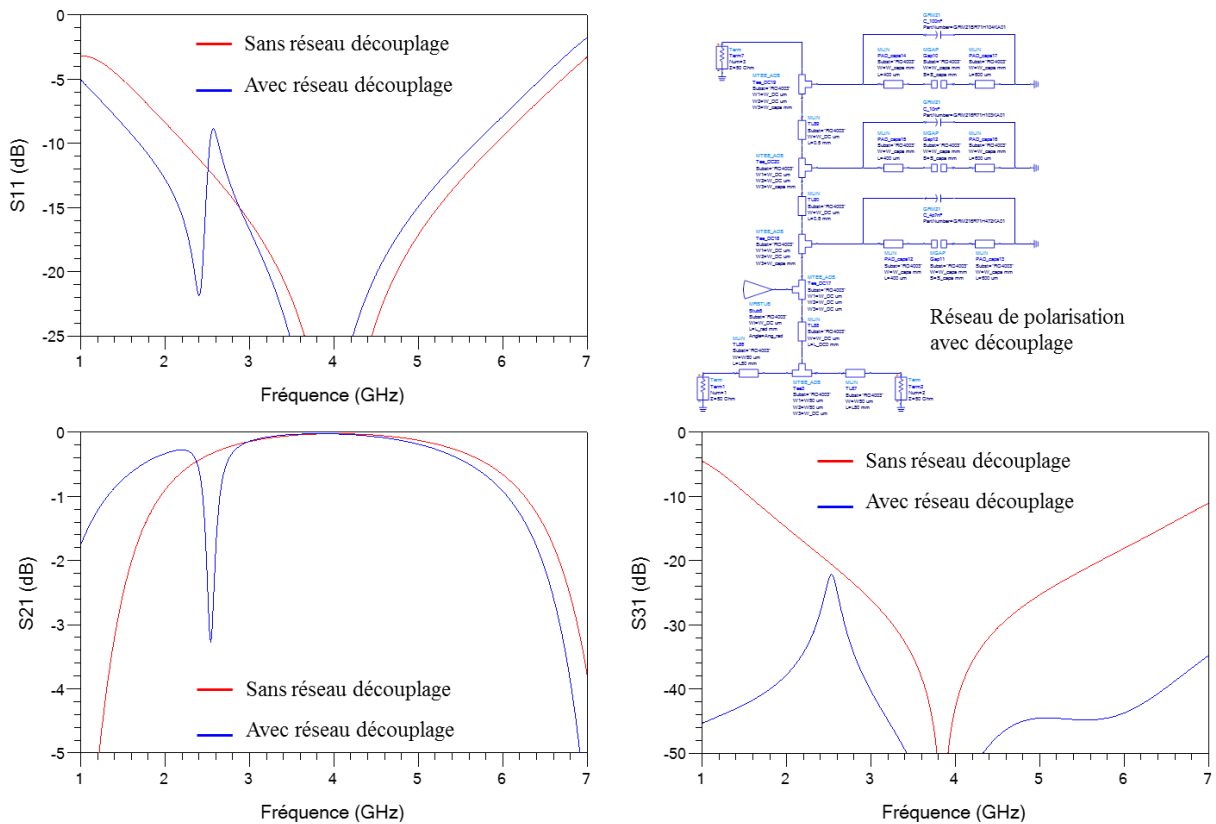


Figure IV. 9 : paramètres d'adaptation S_{11} , de transmission S_{21} et d'isolation S_{31} du réseau de polarisation sans et avec réseau de découplage.

La Figure IV. 8 montre l'effet des lignes microrubans sur l'impédance du réseau de découplage. La longueur de la ligne L, positionnée après le stub "papillon", a un poids important sur l'augmentation de l'impédance du réseau de découplage. Cette ligne devra être la plus courte possible pour que le réseau de capacités soit au plus proche de la sortie du stub "papillon". Les lignes microrubans insérées après les condensateurs en direction de l'accès DC, n'ont aucun impact sur l'impédance du réseau de découplage.

Les performances en paramètres [S], ainsi que le schéma du réseau de polarisation constitué du réseau de découplage, sont données en Figure IV. 9. Comparativement au réseau de polarisation sans capacité de découplage, le réseau de polarisation complet montre qu'une résonance apparaît à 2,5GHz sur les paramètres [S]. Toutefois, cette résonance n'est pas critique car les performances dans la bande de fréquences 3,7GHz à 4,2GHz sont conservées, avec une adaptation inférieure à -15dB de 2,9GHz à 5GHz et une atténuation supérieure à -0,1dB dans la bande C. L'isolation est fortement améliorée avec le paramètre S_{31} qui est inférieur à -20dB jusqu'à 10GHz.

IV.2.2.b. Microcâblage par fil (wire bonding)

La connexion de l'échantillon avec le circuit est réalisée par la méthode de microcâblage par fil (WB : wire bonding). Le type de fil utilisé est de l'aluminium Al de 25 μm de diamètre. Un WB peut être modélisé par une inductance idéalisée, et la règle au premier ordre admise par les concepteurs de circuit veut que pour un fil de 25 μm de diamètre l'inductance équivalente est d'approximativement de 1pH/ μm . La prise en compte de ces fils de liaison dès la conception est nécessaire pour réaliser correctement les réseaux d'adaptation d'entrée et de sortie du transistor. Il convient dès lors de considérer le placement de l'échantillon au niveau des accès du circuit permettant d'estimer la longueur minimale des WB. La Figure IV. 10 donne une représentation du placement optimal de la puce dans le circuit. Les plots de source, grille et drain du transistor sont notés S, G et D respectivement. Le plot S est relié au support d'aluminium faisant office de masse. Les plots G et D sont connectés aux accès grille et drain

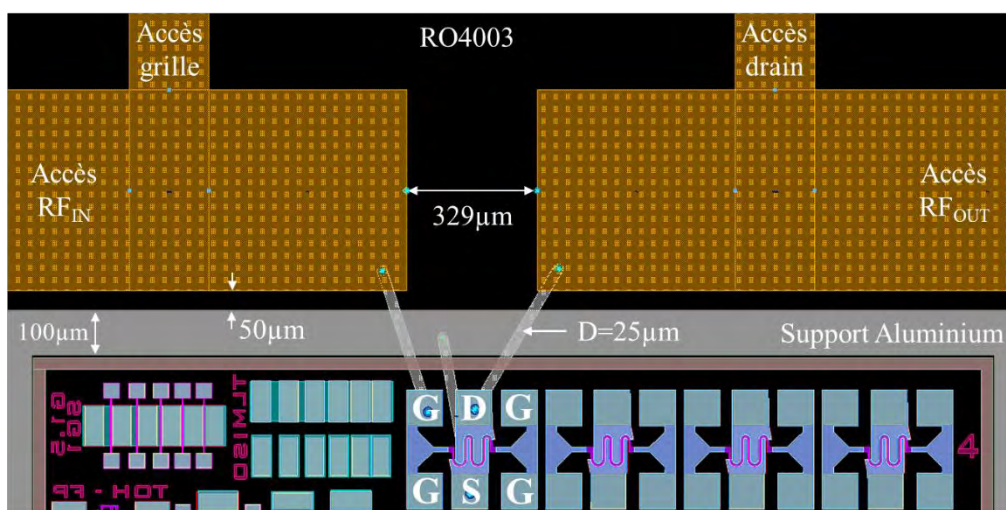


Figure IV. 10 : placement optimal des plots d'accès du circuit avec le transistor de l'échantillon. Représentation des fils de connexion entre les accès du circuit et du transistor.

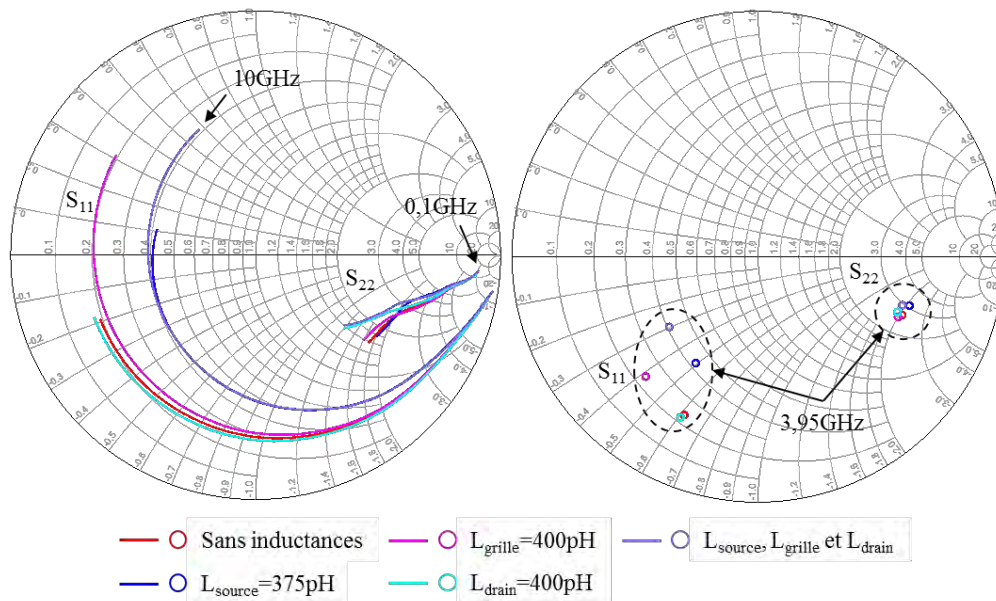


Figure IV. 11 : effet de la longueur minimale des fils de liaison sur les coefficients de réflexion d'entrée S_{11} et de sortie S_{22} du transistor en fonction de la fréquence.

respectivement. Les longueurs des fils de liaison de source, grille et drain de la Figure IV. 10 sont de $400\mu\text{m}$, $375\mu\text{m}$ et $400\mu\text{m}$ respectivement. Ces longueurs minimales font abstraction de la forme de cloche habituellement nécessaire lors de la réalisation des WB.

Ainsi à partir de ces longueurs, l'effet séparé-combiné de chaque inductance idéale sur les impédances associées aux coefficients de réflexion d'entrée S_{11} et de sortie S_{22} du transistor est étudiée, Figure IV. 11. Comparativement aux paramètres [S] sans inductance, le WB de source L_{source} impacte fortement l'impédance Z_{11} du transistor en modifiant simultanément sa partie réelle et sa partie imaginaire, avec un décalage plus prononcé vers les hautes fréquences. Le WB de grille L_{grille} modifie principalement la partie imaginaire de l'impédance Z_{11} en conservant une partie réelle relativement stable, comme l'illustre le tracé sur abaque de Smith de la Figure IV. 11. Le WB de drain L_{drain} n'est pas critique pour l'impédance d'entrée mais influence plus fortement la partie imaginaire l'impédance de sortie Z_{22} , avec un décalage de plus en plus prononcé vers les hautes fréquences. Toutefois, l'impédance Z_{22} reste relativement stable dans la bande C, effet séparé ou combiné des WB, avec une légère variation de la partie réelle de l'impédance. Finalement, les WB de source et grille vont principalement modifier la partie réelle (L_{source} et L_{grille}) et imaginaire (L_{source}) de l'impédance d'entrée associée à S_{11} , et le WB de drain va impacter principalement la partie imaginaire de l'impédance de sortie relative au coefficient de réflexion S_{22} à haute fréquence ($>5\text{GHz}$).

La Figure IV. 12 montre la dérive des coefficients de réflexion d'entrée S_{11} et de sortie S_{22} du transistor en fonction de la valeur d'inductance des WB. Cette étude est réalisée à une fréquence de $3,95\text{GHz}$ correspondant à la fréquence centrale de la bande C, pour une variation des inductances L_{source} , L_{grille} et L_{drain} entre $0,4\text{nH}$ et 1nH par pas de $0,1\text{nH}$. Les inductances de source et de grille affectent fortement l'impédance d'entrée du transistor, tandis que l'inductance de drain ne modifie que très légèrement l'impédance Z_{11} . Pour l'impédance de

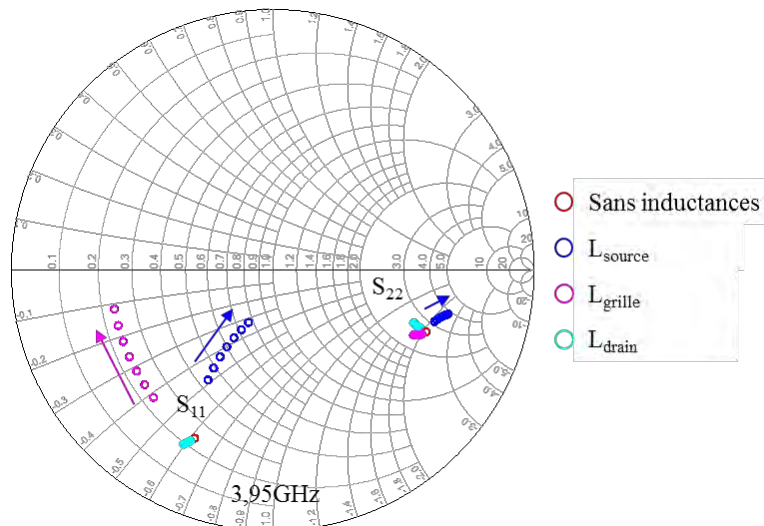


Figure IV. 12 : dérive des coefficients de réflexion d'entrée S_{11} et de sortie S_{22} du transistor en fonction de l'inductance (0,4nH à 1nH par pas de 0,1nH) des fils de liaison à la fréquence centrale de la bande C.

sortie du transistor, celle-ci est affectée modérément par l'inductance de source et conserve une valeur stable quelle que soit la valeur de l'inductance de grille ou de drain.

L'impédance Z_{11} apparaît pour être le paramètre critique de conception en fonction de la longueur des WB de source et de grille. A la suite de cette étude, une attention particulière doit être donnée au placement de l'échantillon vis-à-vis des plots d'accès du circuit et du support pour limiter la longueur de ces fils. Pour la conception des réseaux d'adaptation d'entrée et de sortie, les inductances des fils de liaison de source, grille et drain sont fixées dans la suite de ce chapitre à 400pH, 600pH et 400pH respectivement.

IV.2.2.c. Stabilité petit-signal

La stabilité d'un amplificateur est définie comme sa résistance aux oscillations. C'est un paramètre important à prendre en considération lors de la conception ; un réseau actif deux ports mono-étage est considéré inconditionnellement stable s'il n'existe pas de combinaison d'impédances en entrée et en sortie pouvant faire entrer l'amplificateur en oscillation. Le facteur de stabilité de Rollett K [5] et le facteur de stabilité dérivé géométriquement μ [6] permettent de définir si l'amplificateur est conditionnellement ($K < 1$ et/ou $\mu < 1$) ou inconditionnellement ($K > 1$ et $\mu > 1$) stable.

Les réseaux de polarisation et les inductances des fils de liaison sont positionnés en entrée et en sortie de la boîte de paramètres $[S]$ du transistor G12. La Figure IV. 13 (a) montre la stabilité petit-signal du circuit. Le transistor apparaît pour être conditionnellement stable autour de 1GHz. La solution apportée pour stabiliser le transistor est l'ajout d'une résistance dans le réseau de polarisation de grille (entre le stub "papillon" et le réseau de découplage). Une résistance de 50Ω permet de rendre le transistor inconditionnellement stable, Figure IV. 13 (b).

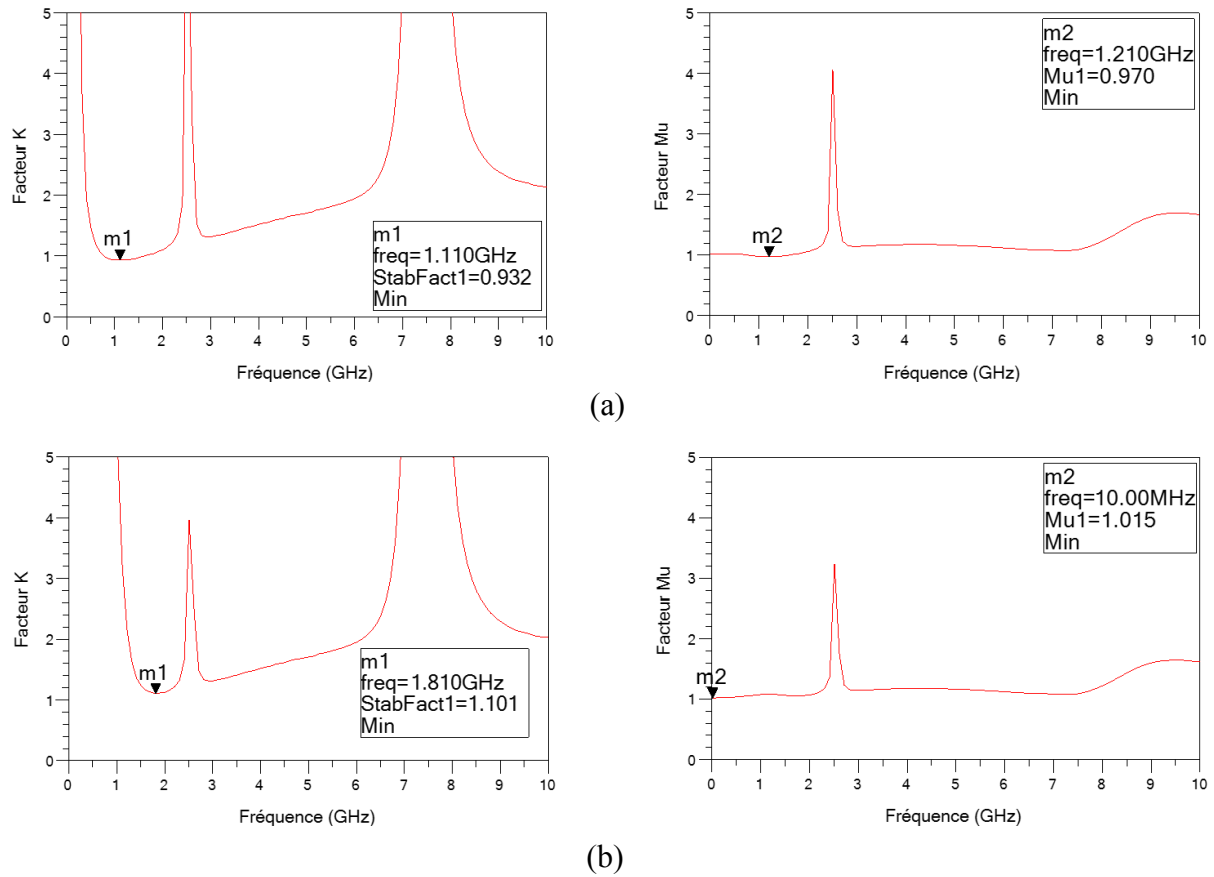


Figure IV. 13 : stabilité linéaire K et μ en fonction de la fréquence (a) sans et (b) avec résistance de grille de 50 Ω .

IV.2.2.d. Réseaux d'adaptation

Le réseau d'adaptation d'entrée IMN est conçu pour optimiser le gain en puissance maximum du transistor. L'IMN est réalisé de telle manière à transformer l'impédance d'entrée 50 Ω en une impédance complexe qui est la conjuguée Γ_{11}^* de l'impédance d'entrée Γ_{11} du transistor. Le réseau d'adaptation de sortie OMN est développé pour optimiser le transfert de puissance en sortie du transistor vers la charge 50 Ω . L'OMN est réalisé de la même manière que l'IMN avec $\Gamma_{22} = \Gamma_{22}^*$. La Figure IV. 14 présente le schéma général de l'amplificateur avec les conditions d'adaptation.

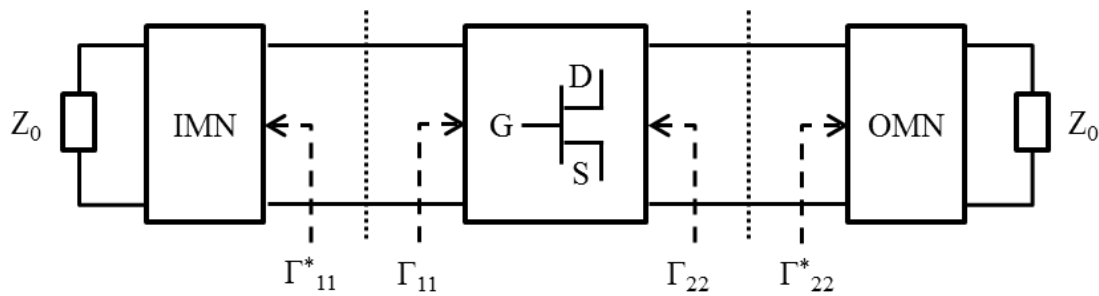


Figure IV. 14 : conditions d'adaptation d'entrée-sortie du transistor pour l'optimisation en gain et le transfert de puissance.

L'outil SmGamma d'ADS est utilisé pour déterminer les impédances de charge conjuguées optimales en entrée et en sortie assurant la condition d'adaptation simultanée d'entrée et de sortie. Les impédances conjuguées optimales déterminées en entrée et en sortie sont $Z_{11}^* = 13,9 + j4,7\Omega$ et $Z_{22}^* = 62,3 + j107,4\Omega$ pour une fréquence de 3,95GHz (fréquence centrale de la bande C).

La conception de l'IMN et de l'OMN est faite à partir de l'outil "Smith Chart" d'ADS. Cet outil permet de trouver la valeur des éléments localisés idéaux ou distribués, selon la complexité de la topologie du réseau d'adaptation, pour accéder à la valeur de l'impédance ciblée. La topologie envisagée pour l'IMN et l'OMN est un réseau dit en L, dont une solution de configuration du réseau est illustrée en Figure IV. 15. Ce type de réseau à une bande passante étroite mais avec une mise en œuvre simple. D'autres réseaux, tels qu'en Π ou en T, permettent d'obtenir des bandes passantes plus larges. L'objectif dans cette thèse étant de réaliser des prototypes pour réaliser des vieillissements de transistors dans leur contexte circuit, et non l'obtention de performances à l'état de l'art, ce type de réseau est choisi pour notre application. La Figure IV. 15 montre la valeur des éléments localisés idéaux constituant l'IMN et l'OMN et permettant d'obtenir les impédances conjuguées d'entrée et de sortie du transistor. Ces éléments sont ensuite insérés en entrée et en sortie de l'amplificateur. Par la suite, les éléments localisés sont remplacés un à un par des lignes microrubans et des stubs en circuit-ouvert. L'inductance du réseau IMN et OMN est synthétisée par un tronçon de ligne de longueur négligeable devant la longueur d'onde, de largeur $W_{IMN} = W_{50\Omega}$ et $W_{OMN} \ll W_{50\Omega}$ respectivement. Le stub parallèle permet de synthétiser dans une approche distribuée n'importe quelle partie réactive (positive ou négative), et notamment celle correspondant à la capacité de la Figure IV. 15.

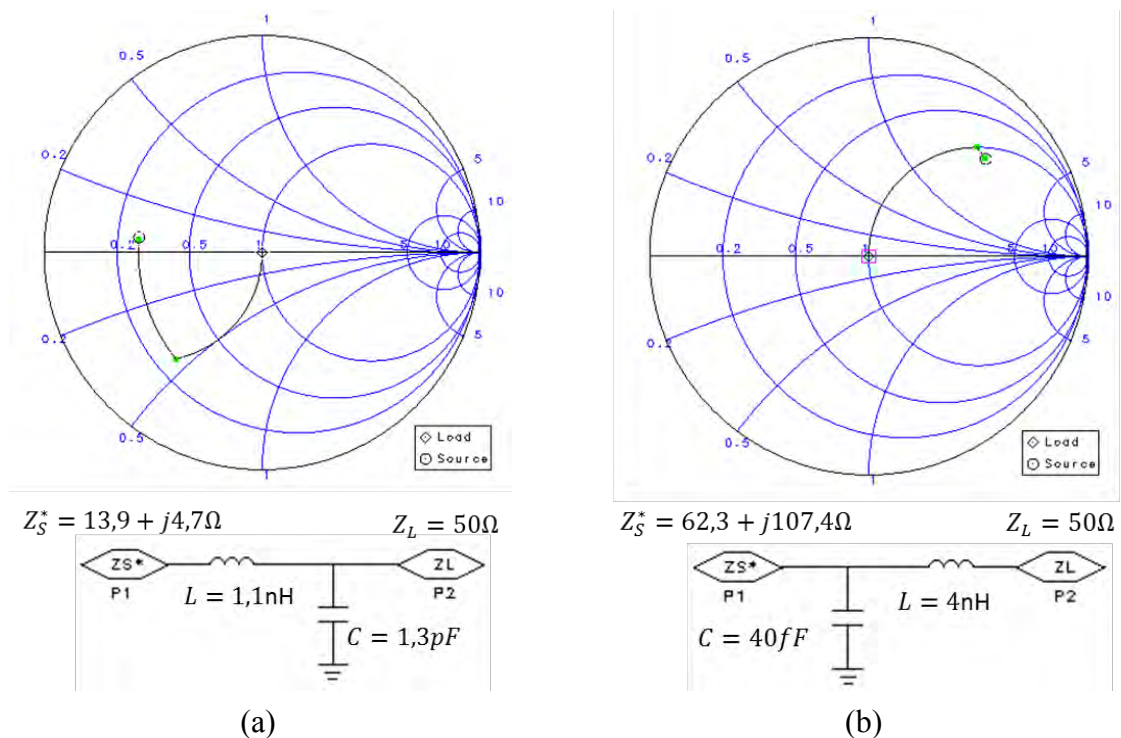


Figure IV. 15 : conception du réseau d'adaptation (a) d'entrée et (b) de sortie par éléments localisés idéaux à une fréquence de 3,95GHz. Z_S^* impédance conjuguée (a) d'entrée et (b) de sortie du transistor G12.

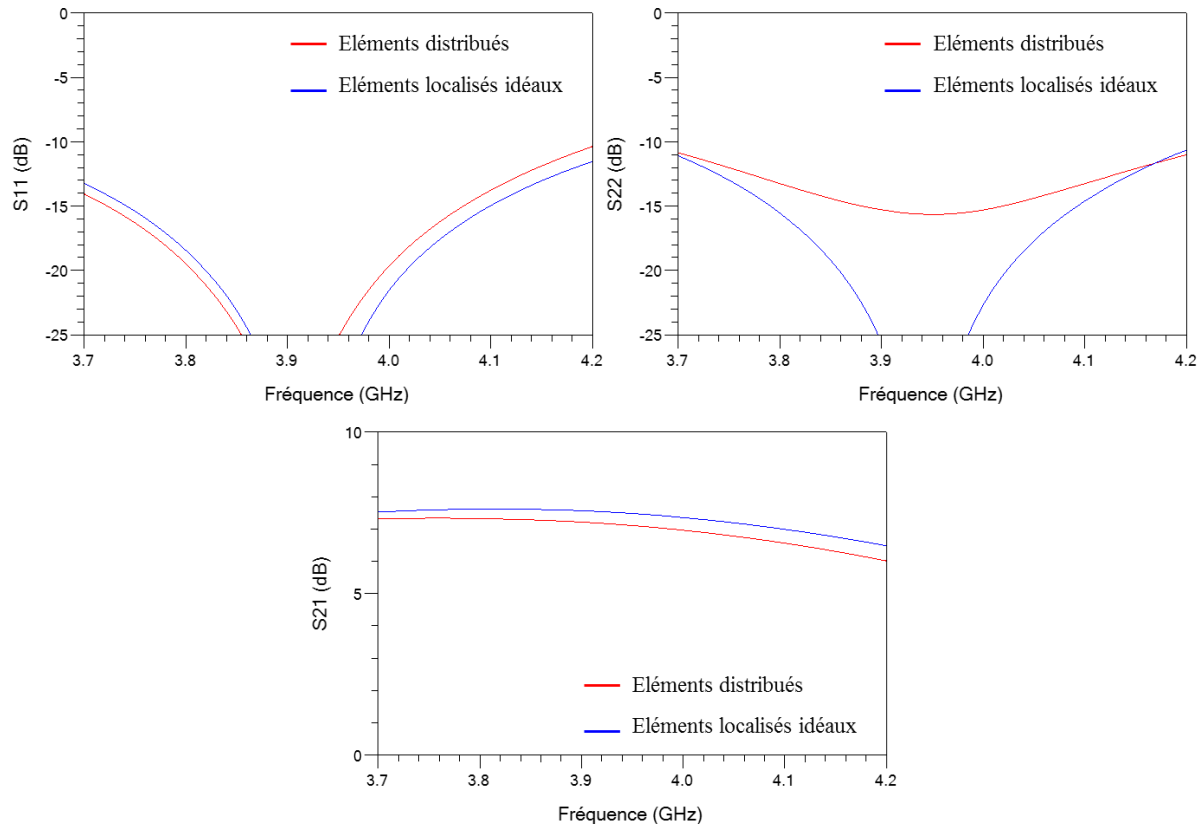


Figure IV. 16 : comparaison des performances (gain petit-signal S_{21} , adaptations d'entrée S_{11} et de sortie S_{22}) de l'amplificateur en fonction de la fréquence pour une configuration de l'IMN et de l'OMN par éléments localisés idéaux ou distribués.

Les performances de l'amplificateur, selon une configuration de l'IMN et de l'OMN par éléments localisés idéaux ou distribués, sont données en Figure IV. 16. L'utilisation des éléments distribués, pour la conception des réseaux IMN et OMN, permet d'obtenir des performances relativement proches de celles données par l'utilisation des éléments localisés idéaux ; le gain S_{21} est supérieur à 6dB et les adaptations S_{11} et S_{22} sont inférieures à -10dB sur la bande 3,7GHz à 4,2GHz.

IV.2.2.e. Performances simulées du circuit en fonction des transistors

Les performances du circuit sont ensuite simulées pour les quatre autres composants. Les résultats sont présentés en Figure IV. 17. Des décalages sont observés sur les adaptations d'entrée et de sortie mais restent cependant acceptables ; avec un maximum de -9dB pour le transistor J13 sur la fréquence haute et basse de la bande C pour les modules de S_{11} et S_{22} respectivement. Le gain est relativement stable avec un minimum de $S_{21\min}=5,5\text{dB}$ à 4,2GHz pour le transistor K14. Le facteur de Rollett est supérieur à 1 pour les cinq amplificateurs.

Les performances présentées par les cinq amplificateurs, pour un masque de circuit unique, sont satisfaisantes pour l'application qui est envisagée dans cette thèse. En effet, nous souhaitons observer les dérives des performances des transistors dans leur contexte circuit en fonction des niveaux de contrainte HF et thermique. L'ajustement personnalisé des réseaux

IV.2. Circuit hybride

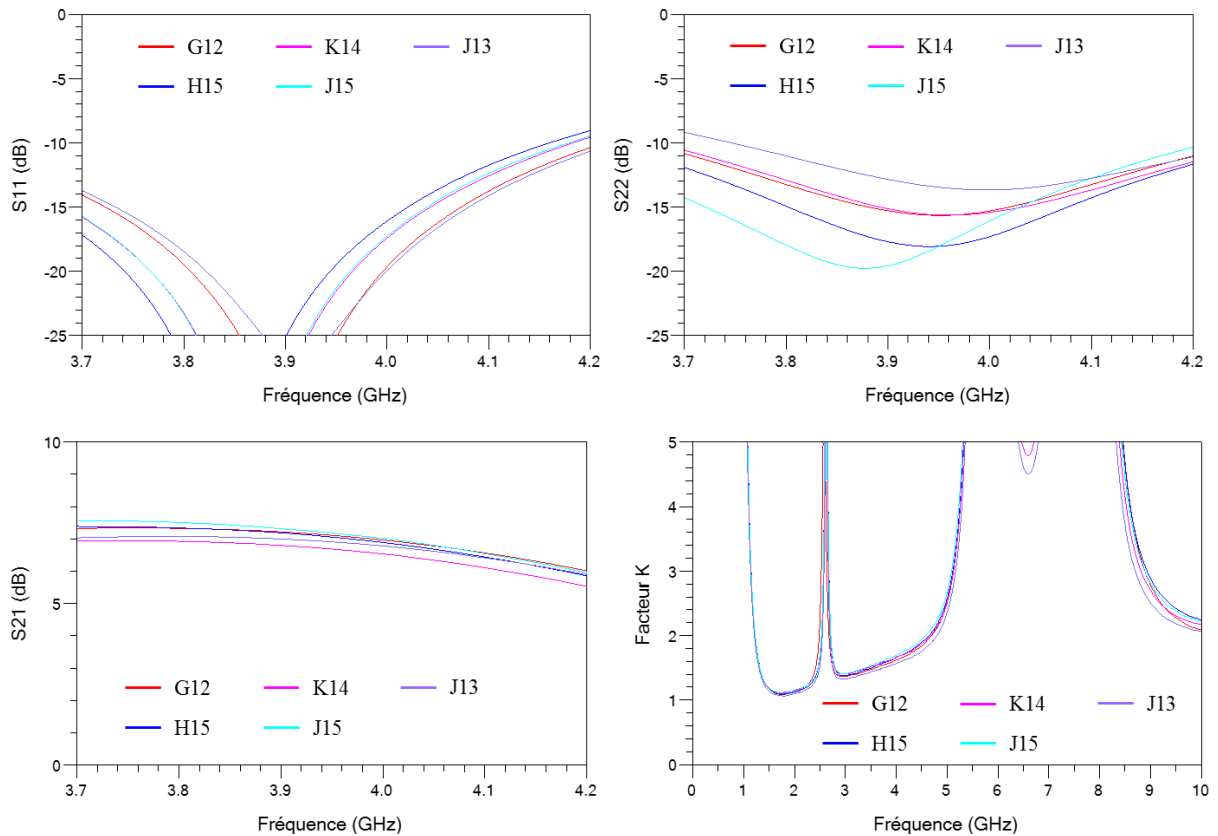


Figure IV. 17 : performances (gain petit-signal S_{21} , adaptations d'entrée S_{11} et de sortie S_{22} et stabilité) de l'amplificateur en fonction des transistors.

d'adaptation pour chaque échantillon n'est donc pas nécessaire. La Figure IV. 18 présente le dessin du masque du circuit final.

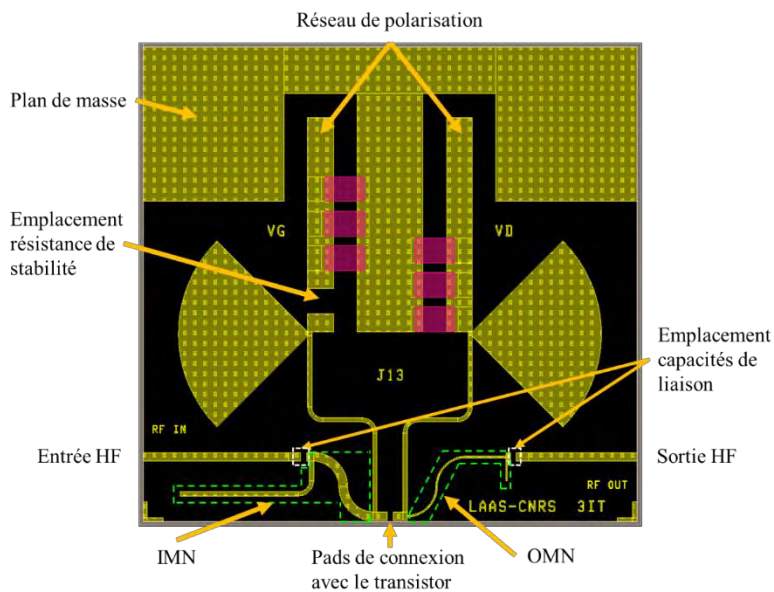


Figure IV. 18 : dessin du masque de l'amplificateur hybride mono-étage. Surface : $25 \times 24 \text{ mm}^2$.

IV.2.3. Réalisation du prototype

Le masque des circuits a été fabriqué par la société Thin Film Products. Le reste du montage (support d'accueil, collage, WB, CMS, connecteurs SMA) a été réalisé au LAAS. La Figure IV. 19 (a) montre une photo d'un circuit et d'une puce qui sont montés sur un support aluminium avant l'étape de réalisation des fils de liaison. Pour certains dispositifs, des écarts sont visibles entre la puce et le support, ainsi qu'entre le circuit et le support, Figure IV. 19 (b). Comme le montre la Figure IV. 10, la puce, le support et le circuit devaient être accolés. Ces distances modifieront la longueur des WB initialement prévue en simulation et impacteront les performances mesurées des amplificateurs.

L'étape de réalisation des fils de liaison entre les pads du transistor, le support aluminium et les pads du circuit s'est avérée délicate :

- Premièrement, la réalisation des WB de grille et de drain, entre les pads du circuit et le transistor, a été difficile à mettre en œuvre à cause du collage non uniforme à la surface de la puce. La technique utilisée est le microcâblage par ultrason. Le transistor étant situé en bordure de puce, lorsque le stylet est posé sur un des pads du composant et qu'une pression est appliquée à la surface, la bordure de puce s'affaisse rendant la tâche de soudure compliquée pour l'opérateur.
- Deuxièmement, le WB de source devait être connecté directement sur la ligne d'aluminium de 100 μ m de largeur qui sépare le circuit et la puce. Cette étape n'a pas pu être réalisée à cause de la souplesse du support. La solution a été de relier le fil de liaison avec le support par l'intermédiaire d'une colle conductrice. La Figure IV. 20 a) montre la photo d'un transistor après recuit de la colle. Un court-circuit apparaît entre le support et les pads du circuit, Figure IV. 20 b). De plus, des tâches de colle sont visibles sur le transistor, Figure IV. 20 c). Ces phénomènes sont intervenus sur trois des cinq amplificateurs réalisés, et ont été causés par le ventilateur interne de l'étuve utilisée pour le recuit de la colle.
- Troisièmement, une fois que l'inspection visuelle des WB a été validée, une caractérisation statique du transistor a été effectuée. La polarisation du transistor est

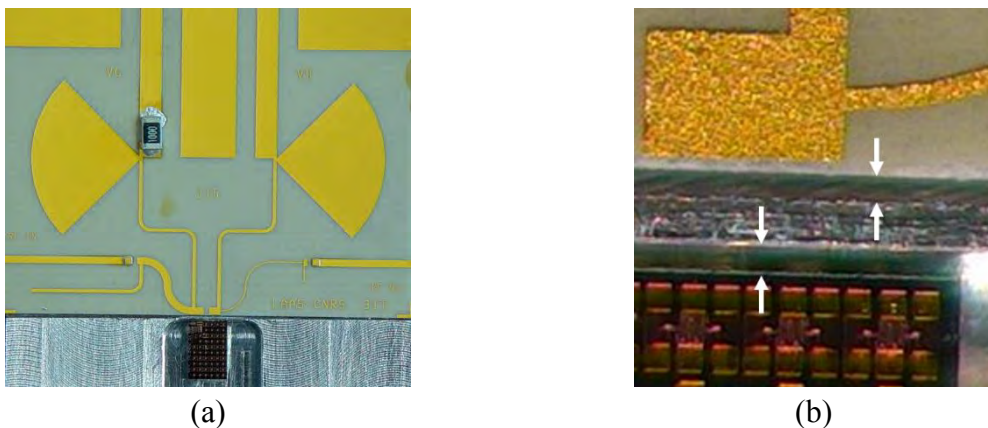


Figure IV. 19 : assemblage de la puce et du circuit sur le support aluminium. (b) distances non optimales entre la puce, le support et le circuit.

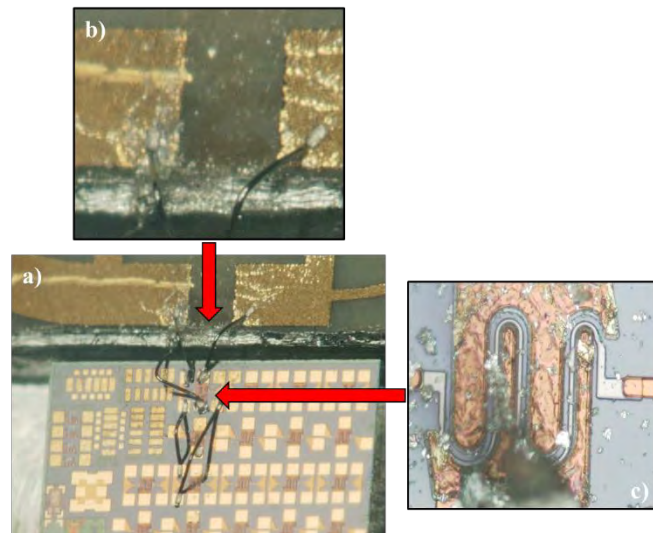


Figure IV. 20 : a) photo de la puce d'un transistor après recuit de la colle du fil de liaison de source avec le support. b) court-circuit entre le support (masse) et les pads de grille et de drain du circuit causé par l'écoulement de la colle. c) des goûtes de colle sont visibles sur le transistor.

faite dans un premier temps par les accès de grille et de drain du circuit. Aucun courant n'était délivré au composant dans cette configuration. Dans un second temps, à partir du placement des pointes DC à différents endroits dans le circuit, il est ressorti que le défaut provenait du fil de liaison de source. Le positionnement de la pointe de source sur le plot de source du transistor permettait d'obtenir la caractéristique de transfert du composant, Figure IV. 21. De plus, les pointes DC placées au niveau des plots du transistor montraient un fort courant de fuite de grille. L'étape de réalisation des fils de liaison a donc engendré une anomalie dans la structure.

Les principales difficultés qui ont été rencontrées durant la réalisation des amplificateurs sont répertoriées. Après de nombreuses tentatives pour rectifier ces erreurs de montage, aucun des cinq circuits fabriqués n'a pu être rendu opérationnel. Les dispositifs présentent soit un

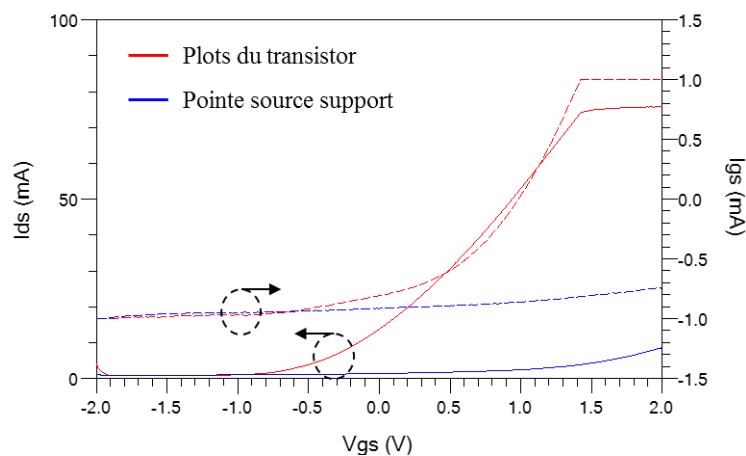


Figure IV. 21 : positionnement de la pointe de source sur le plot d'accès du transistor J13 (courbes rouge) et sur le support aluminium (courbes bleue) juste après le fil de liaison. Les pointes DC de grille et de drain sont placées sur les plots d'accès du transistor.

courant de fuite important, ou soit aucun courant lorsque les transistors sont caractérisés sur leurs plots d'accès.

IV.3. Circuit MMIC

Lors de la conception d'un circuit actif MMIC, des précautions doivent être prise en premier lieu sur la représentativité (validité) des modèles électriques des éléments passifs du kit de conception. L'utilisation conjointe de la simulation électromagnétique (idéalement supposée rendre compte des valeurs électriques issues de la définition des différentes couches technologiques) avec la simulation électrique (modèles paramétriques analytiques) permet de sécuriser la conception et d'insérer des limites dans le domaine d'utilisation des passifs. Pour cela, l'étude des paramètres variables des modèles des passifs en fonction de la fréquence permet d'observer si le comportement fréquentiel du modèle évolue avec le dimensionnement du composant d'une part, et si les simulations électriques et électromagnétiques traduisent de manière conforme le caractère électrique du dispositif passif d'autre part.

IV.3.1. Configuration du simulateur électromagnétique Momentum

Avant de débiter la conception de l'amplificateur, le comportement fréquentiel des éléments passifs du kit de conception est étudié électriquement et électromagnétiquement. Le simulateur électromagnétique Momentum, intégré au logiciel ADS, est un outil de modélisation de type "2,5D" qui permet la représentation des couches épitaxiales et des métallisations du composant. Momentum utilise la résolution d'équations aux dérivées partielles appliquée aux équations de Maxwell selon le principe de la méthode des moments. Deux modes de simulation électromagnétique sont disponibles : Momentum MicroWave (MomUW) et Momentum RadioFrequency (MomRF). La principale différence entre ces deux modes réside dans la formulation des fonctions de Green utilisées pour la modélisation des circuits RLC. Le circuit RLC est extrait à chaque cellule formée par le maillage. Pour les modes MomUW et MomRF, les équations du circuit équivalent sont données par les équations (eq. 4. 5) et (eq. 4. 6) respectivement.

$$[Z] = [R] + j\omega \cdot [L(\omega)] + \frac{1}{j\omega \cdot [C(\omega)]} \quad (\text{eq. 4. 5})$$

$$[Z] = [R] + j\omega \cdot [L_0] + \frac{1}{j\omega \cdot [C_0]} \quad (\text{eq. 4. 6})$$

Pour le mode MomUW, les éléments L et C sont complexes et dépendants de la fréquence. Les éléments L et C du mode MomRF sont réels et indépendants de la fréquence. En raison de l'approximation faite en mode MomRF, les simulations s'exécutent beaucoup plus rapidement puisque les éléments L et C de la matrice ne doivent être calculés que pour le premier point de simulation de fréquence. L'approximation implique également que le mode MomRF devrait généralement être utilisé pour les structures dont la longueur est inférieure à la moitié de la

longueur d'onde du fonctionnement du circuit. Le Tableau IV. 1 résume les effets pris en compte par les modes MomRF et MomUW.

Paramètres	MomRF	MomUW
Inductance quasi-statique	✓	✓
Capacité quasi-statique	✓	✓
Pertes DC du conducteur	✓	✓
Pertes DC du substrat	✓	✓
Pertes diélectriques	✓	✓
Pertes par effet de peau	✓	✓
Rayonnement par le substrat		✓
Rayonnement spatial		✓

Tableau IV. 1 : effets pris en compte par les modes de simulation électromagnétique d'ADS.

Les ports utilisés pour la simulation électromagnétique des inductances et des capacités sont de type "TML (zero length)". Ce type de port permet la simulation des paramètres [S] directement aux entrées du composant, sans ajout de lignes de transmission virtuelles, et supprime uniquement la capacité de bordure au bord du métal. La définition du substrat pour les simulations électromagnétiques et le dessin du masque est donnée en Figure IV. 22.

Les deux modes de simulation électromagnétique sont testés pour des inductances L de 1nH et 5nH ayant une largeur de ruban W, un espacement inter-spire S et un espacement spire-masse GG de 5µm, 5µm et 45µm respectivement. La réponse fréquentielle du modèle de l'inductance, en configuration quadripôle avec le port 2 relié à la masse, est déterminée selon la partie imaginaire de l'admittance d'entrée Y_{11} :

$$L = \text{imag}\left(\frac{1}{Y_{11}}\right)/\omega \quad (\text{eq. 4. 7})$$

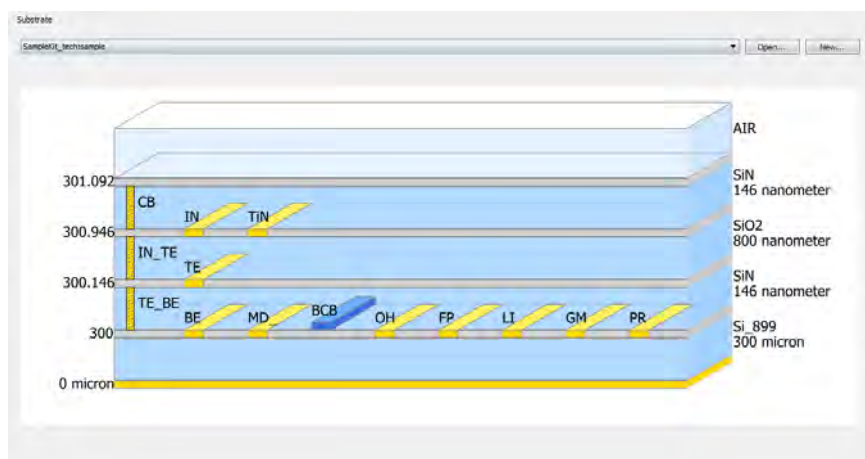


Figure IV. 22 : définition du substrat dans ADS.

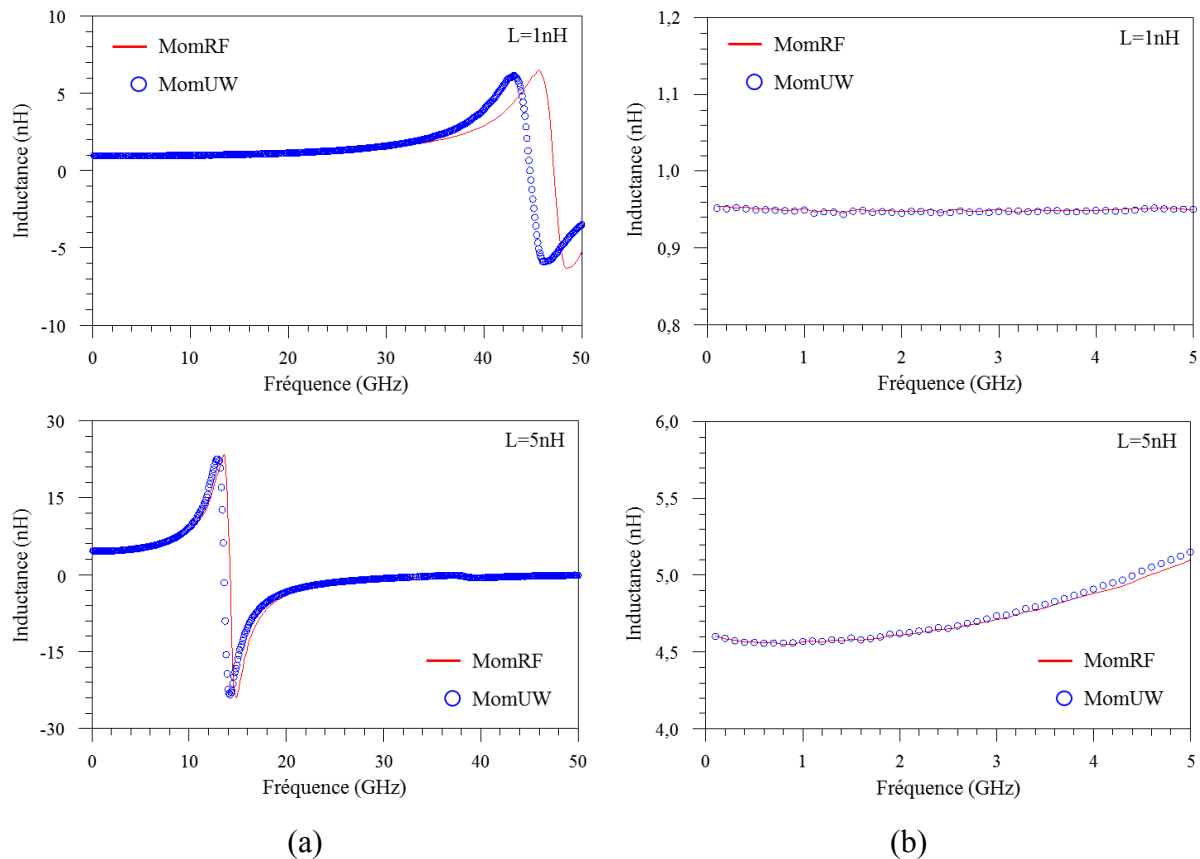


Figure IV. 23 : comparaison du mode MomRF et MomUW pour la simulation électromagnétique d'une inductance de 1nH et de 5nH ($W=5\mu\text{m}$, $S=5\mu\text{m}$ et $GG=45\mu\text{m}$). (a) visualisation de la fréquence de résonance et (b) valeur de l'inductance à basse fréquence jusqu'en bande C.

Dans la Figure IV. 23 (a), des décalages de la fréquence de résonance (SRF : Self Resonant Frequency) de 3GHz et 0,6GHz sont observés entre le mode MomRF et MomUW pour des valeurs d'inductances respectives de 1nH et 5nH ; ce faible écart est d'autant plus acceptable que l'écart est réduit pour les fréquences de résonances les plus basses, en Figure IV. 23 (b). La SRF est déterminée lorsque l'impédance de l'inductance est à sa valeur maximale, soit la transition entre le caractère inductif et capacitif de l'inductance. La SRF est induite par la capacité parasite créée par le couplage entre les spires de l'inductance. La différence de SRF entre MomUW et MomRF est induite d'une part par les éléments L et C qui sont complexes et indépendants de la fréquence, et d'autre part par la prise en compte dans MomUW des pertes par rayonnement du substrat, et du couplage additionnel inter-spire répartie spatialement. Les résultats de simulation des inductances étant relativement identiques pour les deux modes de simulation électromagnétique pour des fréquences inférieures à 5GHz, le mode MomRF est choisi pour réaliser les simulations électromagnétiques des passifs du kit de conception (temps de simulation largement inférieur à MomUW).

IV.3.2. Etude fréquentielle du modèle d'inductance

Le comportement électrique et électromagnétique du modèle d'inductance est étudié en fonction de la valeur de l'inductance du modèle, de la largeur de la spire, de l'espacement inter-spire et de l'espacement spire-masse. Pour chaque cas d'étude de variation, les paramètres principaux extraits sont :

- la fréquence de résonance,
- la valeur de l'inductance à basse fréquence (100MHz),
- la valeur de la résistance série de l'inductance à basse fréquence (100MHz),
- la longueur totale de l'enroulement de l'inductance.

La résistance série R_S de l'inductance est extraite selon la partie réelle de l'admittance d'entrée Y_{11} :

$$R_S = \text{real}\left(\frac{1}{Y_{11}}\right) \quad (\text{eq. 4. 8})$$

Il est aussi possible d'exprimer la valeur de R_S selon (eq. 4. 9) où l_{ind} représente la longueur totale de l'enroulement, σ_m est la conductivité électrique du métal et t_m est l'épaisseur du métal.

$$R_S = \frac{l_{ind}}{\sigma_m \cdot t_m \cdot W} \quad (\text{eq. 4. 9})$$

IV.3.2.a. Valeur de l'inductance du modèle

Pour cette étude, les dimensions géométriques sont fixées à $W=5\mu\text{m}$, $S=5\mu\text{m}$ et $GG=45\mu\text{m}$. Le modèle électrique et la simulation MomRF donnent un écart relatif maximal d'inductance de -5% et -10% selon la valeur d'inductance sélectionnée dans le modèle, Figure IV. 24 (a). De plus, toutes les simulations MomRF donnent un écart d'inductance plus important que le modèle électrique. Ce même constat est observé pour la fréquence de résonance avec un décalage de plus de 15GHz pour une inductance du modèle de 1nH, Figure IV. 24 (b). Cet écart tend à diminuer au fur et à mesure que l'inductance du modèle augmente. L'élévation de la valeur d'inductance implique une augmentation de la longueur de l'enroulement et, de ce fait, un nombre de tour plus important (couplage inter-spire augmenté) et un plus large couplage capacitif de la métallisation de la spiral avec le substrat. Ces éléments induisent alors une diminution de la SRF. De plus, l'accroissement de la longueur de l'enroulement provoque une augmentation de la résistance série, Figure IV. 25. La divergence des résultats entre la résistance série du modèle électrique et celle de la simulation MomRF tend à augmenter avec la longueur de l'enroulement.

Les inductances de valeur élevée du kit de conception devront être limitées, voir évitées si cela est possible, dans la conception des réseaux d'adaptation et de polarisation à cause des

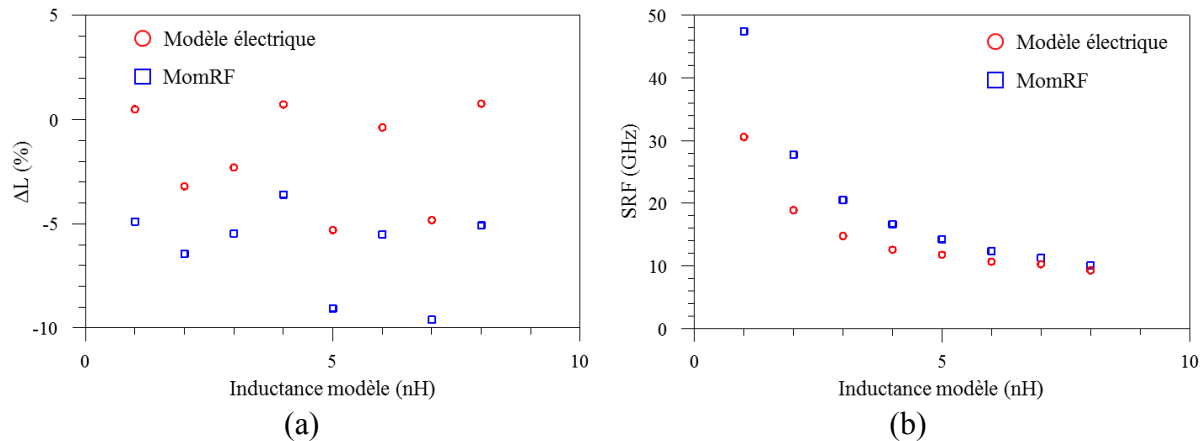


Figure IV. 24 : comparaison (a) de l'écart relatif de l'inductance et (b) de la fréquence de résonance par rapport à la valeur de l'inductance du modèle, entre le modèle électrique et la simulation MomRF.

fortes pertes résistives (dégradation de l'amplitude du signal sur le chemin d'accès à haute fréquence et chute de potentiel du point de repos aux accès du transistor). Pour une longueur d'enroulement et une largeur fixes, les pertes résistives (eq. 4. 9) peuvent être diminuées en augmentant l'épaisseur de la métallisation ; niveau $IN=0,63\mu\text{m}$ utilisé lors de cette étude.

Le modèle électrique utilisant des éléments localisés peut seulement modéliser précisément l'inductance quand les dimensions de celle-ci sont approximativement inférieures à $\lambda/20$. Au-delà, le modèle électrique formé d'une simple cellule en "pi" n'est plus valide car le comportement de l'inductance ne peut plus être considéré comme un élément localisé, mais doit être plutôt raisonnablement envisagé comme un élément semi-distribué (par agencement de cellules en "pi"). De ce fait, selon la fréquence de fonctionnement d'un circuit, certaines valeurs et dimensions de l'inductance ne pourront être utilisées pour concevoir les réseaux d'adaptation.

Pour la conception du réseau de polarisation, une inductance est utilisée puis dimensionnée de telle manière à obtenir un circuit ouvert ($\lambda/4$) à la fréquence de

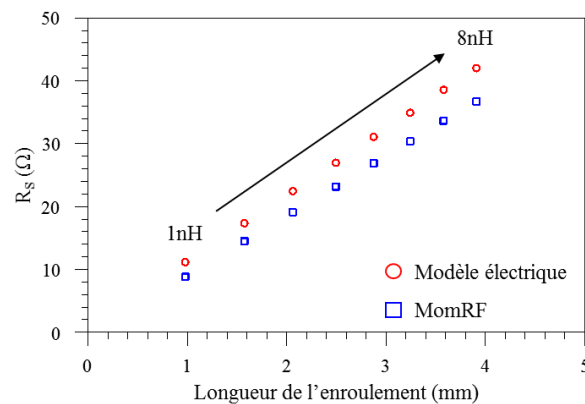


Figure IV. 25 : comparaison de la résistance série en fonction de la longueur de l'enroulement, entre le modèle électrique et la simulation MomRF, pour différentes valeurs d'inductance du modèle.

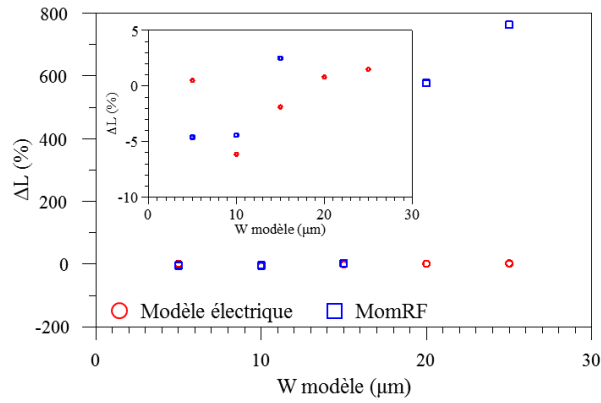


Figure IV. 26 : comparaison de l'écart relatif de l'inductance par rapport à la largeur de la spire du modèle, entre le modèle électrique et la simulation MomRF, pour une inductance du modèle de 1nH.

fonctionnement du circuit, au niveau du chemin d'accès haute fréquence. L'utilisation d'une ligne CPW pour la conception du réseau de polarisation du circuit MMIC ne peut être envisagée à cause d'une longueur de ligne $\lambda/4$ trop importante.

Dans la suite de cette section, l'inductance du modèle du kit de conception est fixée à 1nH et est définie comme la valeur de référence.

IV.3.2.b. Effet de la largeur de la spire du modèle

Dans cette partie, les dimensions géométriques sont fixées à $S=5\mu\text{m}$ et $GG=45\mu\text{m}$. La Figure IV. 26 montre l'effet de la largeur de la spire du modèle sur l'écart relatif de l'inductance du modèle électrique et de la simulation MomRF. Pour le modèle électrique, l'écart relatif de l'inductance diminue de l'ordre de 5% pour $W=10\mu\text{m}$ et tend à se rapprocher de la valeur d'inductance de référence à mesure que la largeur de la spire augmente. Pour $W=20\mu\text{m}$, la valeur de l'inductance devient supérieure à la valeur de référence et l'allure globale de l'écart tend vers une valeur fixe, avec un $\Delta L < +2\%$ pour $W=25\mu\text{m}$.

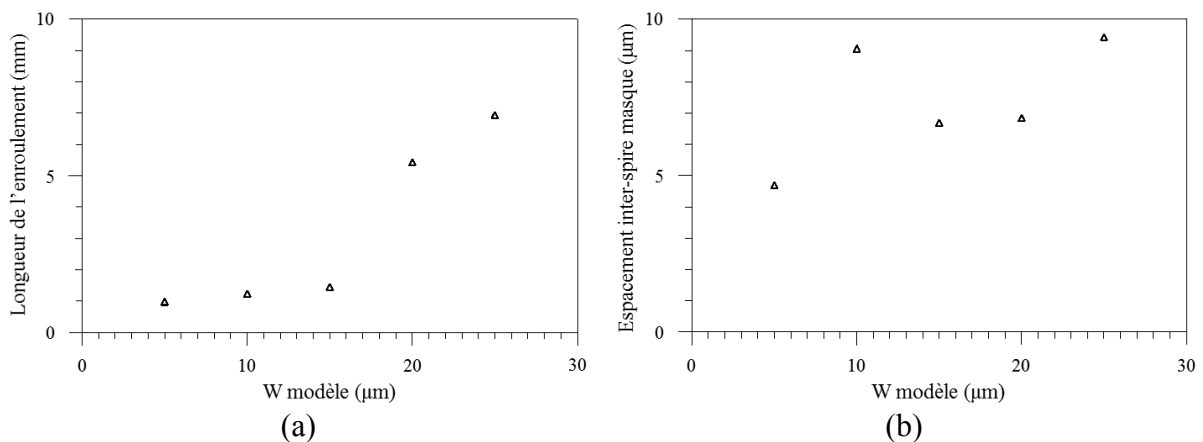


Figure IV. 27 : effet de la largeur de la spire du modèle sur (a) la longueur de l'enroulement et (b) espacement inter-spire du masque réel pour une inductance du modèle de 1nH.

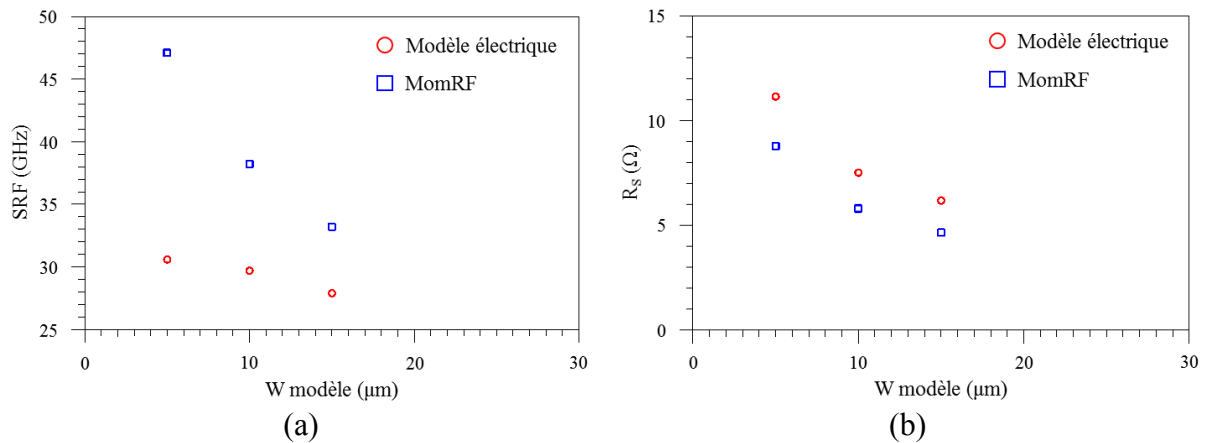


Figure IV. 28 : effet de la largeur de la spire du modèle sur (a) la fréquence de résonance et (b) la résistance série du modèle électrique et de la simulation MomRF, pour une inductance du modèle de 1nH.

Concernant la simulation MomRF, l'écart relatif de l'inductance est relativement constant, autour de -5% et -4%, entre $W=5\mu\text{m}$ et $W=10\mu\text{m}$. Au-delà d'une largeur de $10\mu\text{m}$, la valeur de l'inductance croît rapidement, avec une augmentation de l'écart relatif de 7 points à $15\mu\text{m}$, et dépasse très largement la valeur de référence avec un écart relatif de plus de 500% pour $W=20\mu\text{m}$ et $W=25\mu\text{m}$. Cette subite élévation de l'écart relatif est expliquée par une augmentation de 4mm de la longueur de l'enroulement de l'inductance, pour un passage d'une largeur de $15\mu\text{m}$ à $20\mu\text{m}$, comme le montre la Figure IV. 27 (a). Aussi, l'espacement inter-spire mesuré sur le masque apparaît être différent de la valeur fixée dans le modèle ($S=5\mu\text{m}$), et varie selon la largeur de la spire, Figure IV. 27 (b). Deux défauts de dimensionnement géométrique, entre le modèle électrique et le masque de l'inductance, ressortent de cette étude avec :

- l'espacement inter-spire mesuré sur le masque non identique au paramètre S fixé sur le modèle pour toutes les valeurs de W étudiées,
- une augmentation très importante de la longueur de l'enroulement pour $W>15\mu\text{m}$.

Une augmentation de la largeur de la spire de $5\mu\text{m}$ à $15\mu\text{m}$ induit une augmentation de la longueur de l'enroulement de 0,5mm. La SRF du modèle électrique diminue de 3GHz et de plus de 14GHz pour de la simulation MomRF, Figure IV. 28 (a). Cette diminution est due à un plus large couplage capacitif de la métallisation de la spirale avec le substrat. L'écart de SRF tend à diminuer entre le modèle électrique et la simulation MomRF avec l'augmentation de la largeur de la spire. Pour la résistance série, donnée en Figure IV. 28 (b), celle-ci diminue logiquement avec l'élévation de la largeur de la spire, donc de la section (eq. 4. 9). La divergence des résultats entre la résistance série du modèle électrique et celle de la simulation MomRF tend à diminuer avec l'élévation de la largeur de la spire.

IV.3.2.c. Effet de l'espacement inter-spire du modèle

Dans cette partie, les dimensions géométriques sont fixées à $W=5\mu\text{m}$ et $GG=45\mu\text{m}$. La Figure IV. 29 montre l'effet de l'espacement inter-spire du modèle sur l'écart relatif de

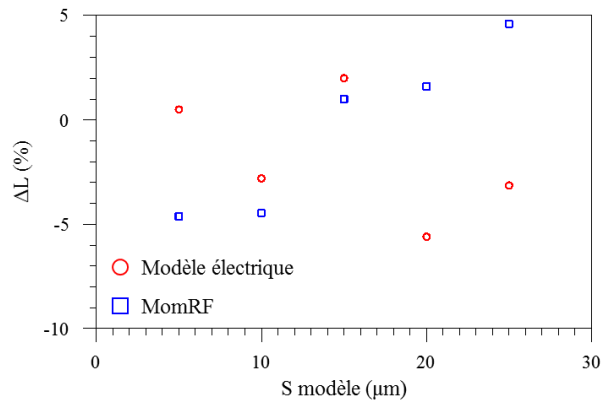


Figure IV. 29 : comparaison de l'écart relatif de l'inductance par rapport à l'espacement inter-spire du modèle, entre le modèle électrique et la simulation MomRF, pour une inductance du modèle de 1nH.

l'inductance du modèle électrique et de la simulation MomRF. L'écart relatif de l'inductance du modèle électrique et de la simulation MomRF se situe approximativement autour de $\pm 5\%$. Aucune tendance d'évolution ne se dégage sur le modèle électrique, tandis que la simulation MomRF suit le même schéma que la Figure IV. 26 jusqu'à $S=15\mu\text{m}$, avec un écart relatif ΔL qui continue d'augmenter mais qui reste inférieur à $+5\%$ pour $S=25\mu\text{m}$. Le modèle électrique et la simulation MomRF présentent une différence d'écart relatif minimal et maximal de 1 point et 8 points à $S=15\mu\text{m}$ et $S=25\mu\text{m}$ respectivement.

Une augmentation de l'espacement inter-spire de $5\mu\text{m}$ à $25\mu\text{m}$ induit une augmentation de la longueur de l'enroulement de 0,1mm, Figure IV. 30 (a). La Figure IV. 30 (b) montre que pour l'espacement inter-spire, des divergences sont présentes entre l'espacement S réglé dans le modèle et l'espacement S mesuré sur le masque pour toutes les valeurs fixées. Les variations les plus élevées apparaissent pour des valeurs d'espacement S du modèle de $20\mu\text{m}$ et $25\mu\text{m}$, et correspondant à une dérive de plus de 50% et 25% avec la valeur d'espacement S du masque respectivement.

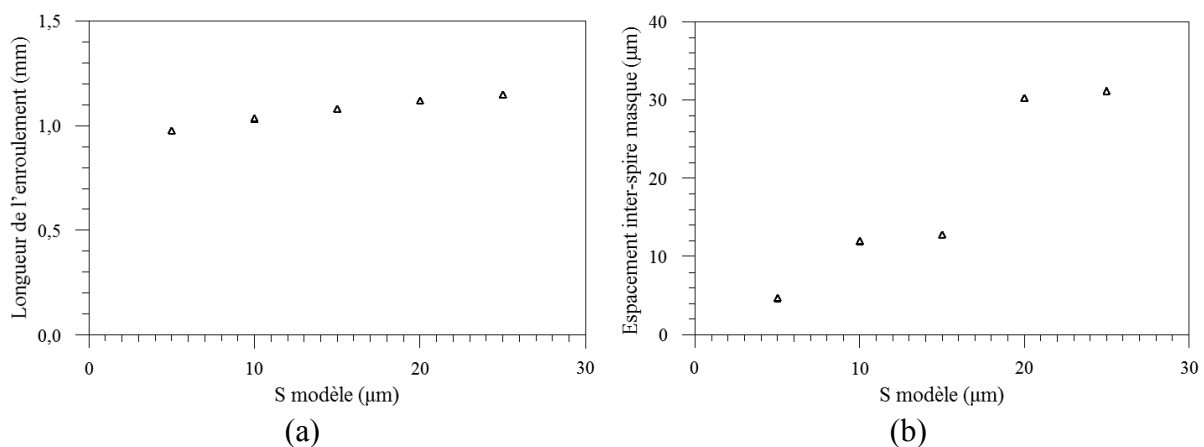


Figure IV. 30 : effet de l'espacement inter-spire du modèle sur (a) la longueur de l'enroulement et (b) espacement inter-spire du masque réel pour une inductance du modèle de 1nH.

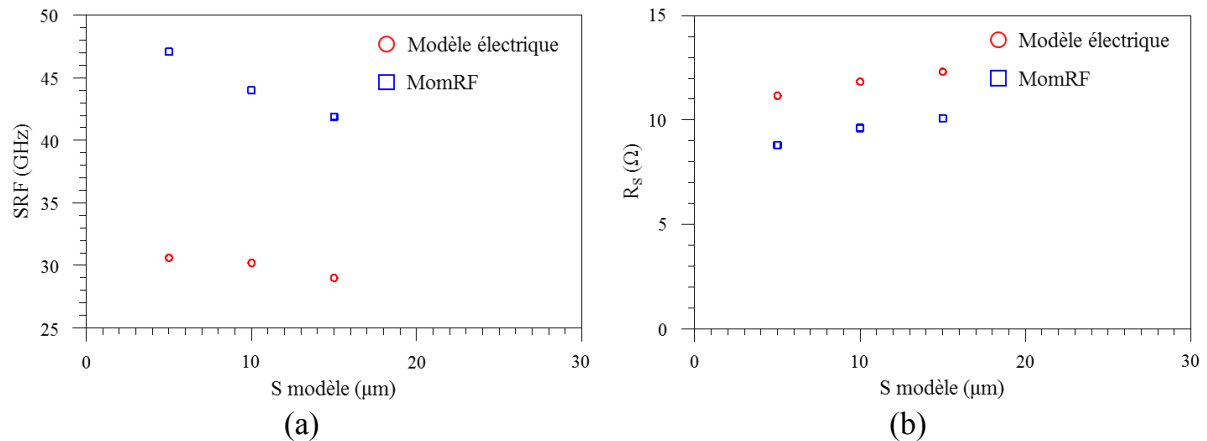


Figure IV. 31 : effet de l'espacement inter-spire du modèle sur (a) la fréquence de résonance et (b) la résistance série du modèle électrique et de la simulation MomRF, pour une inductance du modèle de 1nH.

La fréquence de résonance du modèle électrique diminue de 2GHz et de 5GHz pour de la simulation MomRF, Figure IV. 31 (a), pour un espacement inter-spire passant de 5μm à 15μm. Bien que la capacité de couplage inter-spire diminue avec l'élévation de l'espacement S, induisant une élévation de la SRF, la fréquence de résonance diminue comme le montre la Figure IV. 31 (a). Cet effet est dû à l'inductance mutuelle inter-spire qui diminue. Pour la résistance série, donnée en Figure IV. 31 (b), celle-ci augmente avec l'élévation de l'espacement inter-spire (augmentation de la longueur de ligne).

IV.3.2.d. Effet de l'espacement spire-masse du modèle

Dans cette partie, les dimensions géométriques sont fixées à $W=5\mu\text{m}$ et $S=5\mu\text{m}$. La Figure IV. 32 (a) montre l'effet de l'espacement spire-masse du modèle sur l'écart relatif de l'inductance du modèle électrique et de la simulation MomRF. L'écart relatif de l'inductance du modèle électrique conserve une valeur identique ($\Delta L=0,5\%$) quelle que soit la valeur de l'espacement GG. A contrario, l'écart relatif de l'inductance de la simulation MomRF augmente

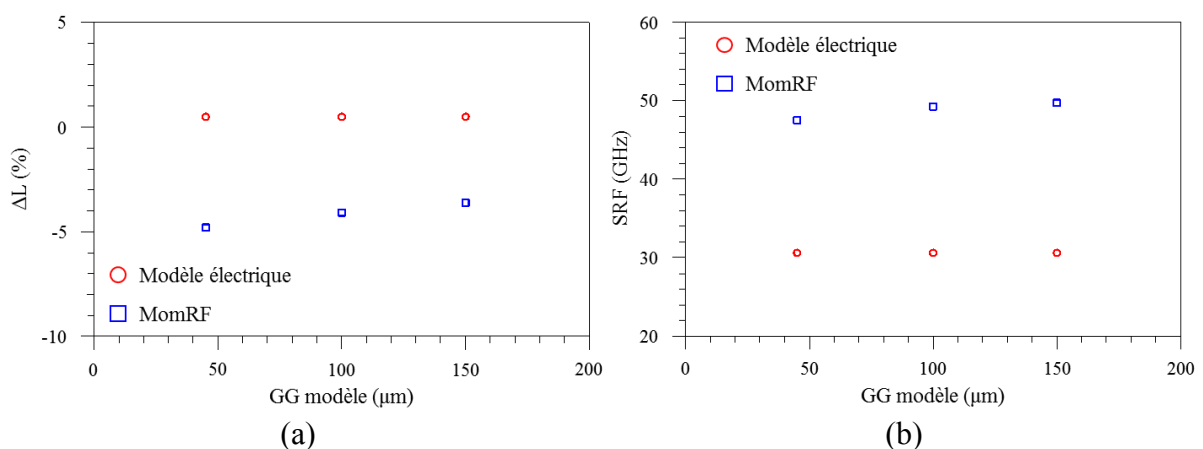


Figure IV. 32 : effet de l'espacement spire-masse du modèle sur (a) l'écart relatif de l'inductance réelle et (b) sur la fréquence de résonance. Comparaison entre le modèle électrique et la simulation MomRF pour une inductance du modèle de 1nH.

avec l'espacement GG en passant de $\Delta L = -5\%$ pour $GG = 45\mu\text{m}$, à $\Delta L = -3,6\%$ pour $GG = 150\mu\text{m}$. La valeur de l'inductance tend à se rapprocher de la valeur de référence avec l'élévation de l'espacement GG.

La fréquence de résonance de la simulation MomRF augmente de 2,2GHz, Figure IV. 32 (b), pour un espacement spire-masse passant de $45\mu\text{m}$ à $150\mu\text{m}$. Comme pour l'écart relatif ΔL , la SRF ne varie pas avec l'espacement GG. Le couplage capacité entre la spire externe de l'inductance et le plan de masse n'est donc pas pris en compte dans le modèle électrique. Le faible décalage positif de la SRF, observé sur la simulation MomRF, est dû à la diminution du couplage capacitif entre la spire externe de l'inductance et le plan de masse.

IV.3.2.e. Conclusion

Lors de cette étude, il apparaît que le modèle électrique et la simulation électromagnétique ne traduisent pas de la même manière le comportement fréquentiel des passifs, avec une erreur relative plus ou moins élevée selon les paramètres investigués (SRF, ΔL , R_s). Ces différences peuvent avoir plusieurs origines.

Premièrement, des limitations sont présentes sur le modèle électrique tels que :

- la mise à l'échelle de l'espacement inter-spire S entre la valeur donnée dans le modèle et celle mesurée sur le masque,
- la variation de l'espacement inter-spire mesuré sur le masque avec la largeur de la spire,
- une augmentation très importante de la longueur de l'enroulement pour une largeur de spire supérieure à $15\mu\text{m}$.

Deuxièmement, la dérive la plus flagrante apparaît au niveau de la fréquence de résonance entre le modèle électrique et la simulation électromagnétique. Selon le dimensionnement géométrique du composant, l'écart relatif ainsi que la rapidité de la variation de la SRF est plus ou moins prononcé entre les deux types de simulation. Sachant que l'objectif est de concevoir un amplificateur dans la bande 3,7GHz à 4,2GHz, cette différence n'est pas critique pour notre application. De plus, l'écart relatif de l'inductance réelle extraite à 100MHz étant de $\pm 5\%$ en fonction du dimensionnement géométrique et de la valeur d'inductance du modèle, le facteur risque est limité pour notre application. Au vu des résultats montrés en Figure IV. 27 et en Figure IV. 30, la plage de valeurs des dimensions géométriques est comprise entre $5\mu\text{m}$ et $15\mu\text{m}$ pour la largeur de la spire et pour l'espacement inter-spire. Ces valeurs sont également celles utilisées par défaut sur des bibliothèques commerciales (OMMIC ED02AH et D01GH par exemple).

Les études menées sur le modèle d'inductance ont aussi été réalisées sur le modèle de la capacité. Des observations analogues sont ressorties sur la différence de SRF et sur l'écart relatif de la capacité entre le modèle électrique et la simulation électromagnétique.

Le dimensionnement des différentes inductances et des capacités, utilisés pour les réseaux d'adaptation et réseaux de polarisation, est réalisé de manière à réduire l'écart entre les valeurs du modèle électrique et de la simulation électromagnétique, et pour assurer le caractère fréquentiel constant de ces éléments L et C sur la bande de fréquence 3,7GHz - 4,2GHz.

IV.3.3. Performances du transistor MOS-HEMT GaN

IV.3.3.a. Caractéristiques statiques

Le modèle électrique du transistor fourni par le kit de conception est basé sur le même transistor que celui utilisé pour la conception du circuit hybride, Figure IV. 2. Les distances source-grille et grille-drain sont de $1,5\mu\text{m}$ et $4\mu\text{m}$ respectivement pour une largeur de grille totale de $318\mu\text{m}$. Le transistor possède un doigt unique de grille avec une longueur de grille $1,5\mu\text{m}$. Ce modèle électrique ne dispose pas de facteur d'échelle pour le dimensionnement géométrique du composant (distances source-grille et grille-drain constantes, largeur de grille constante et nombre de doigt de grille unique). La Figure IV. 33 présente les caractéristiques de transfert et de sortie du modèle électrique. Une densité de courant I_{DS} maximal de 390mA/mm et une résistance à l'état passant de $7,3\Omega.\text{mm}$ sont obtenues à $V_{GS}=2,5\text{V}$. Pour une tension $V_{DS}=15\text{V}$, la transconductance maximale est de 110S/mm à $V_{GS}=0,35\text{V}$ avec une tension de seuil de $-0,7\text{V}$. La tension de seuil est extraite selon la méthode d'extrapolation dans la région linéaire [7].

IV.3.3.b. Caractéristiques dynamiques

Les performances fréquentielles du modèle électrique du transistor $1 \times 318 \times 1,5 \mu\text{m}^2$ sont étudiées sous des conditions de charge d'entrée et de sortie 50Ω , et à la fréquence haute de la bande C ($4,2\text{GHz}$). Le point de repos est fixé à $V_{DS}=15\text{V}$ et $V_{GS}=1\text{V}$ ($I_{DS}=0,19\text{A/mm}$). La Figure IV. 34 (a) présente le gain maximum en stabilité et disponible, le gain unilatéral de Mason U et module de gain en courant $|H_{21}|$ qui sont déduits à partir des paramètres $[S]$ en fonction de la fréquence. La transition fréquentielle entre MSG et MAG pour le modèle électrique se situe à $3,8\text{GHz}$, pour un gain associé de $11,8\text{dB}$. La fréquence de transition est de $4,4\text{GHz}$ et la fréquence maximale d'utilisation est de 12GHz . Ces fréquences sont extraites à partir des paramètres $|H_{21}|$ et MAG (ou U) respectivement. La Figure IV. 34 (b) montre les performances en puissance en fonction de la puissance absorbée P_{IN} par le transistor. A une puissance absorbée de $16,4\text{dBm}$, la puissance de sortie est de $21,7\text{dBm}$ et correspond au point de compression de la puissance de sortie à 1dB . Le gain en puissance linéaire est de 6dB . Le

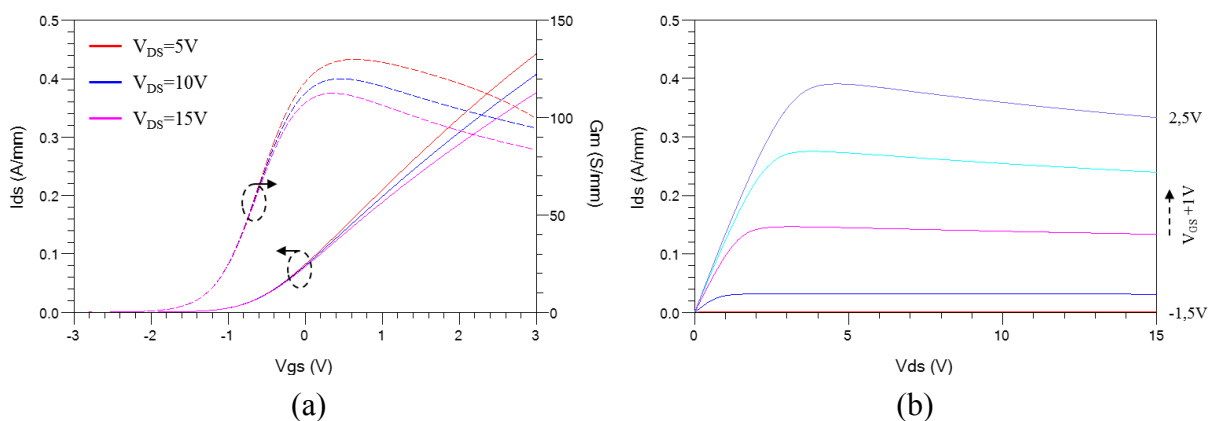


Figure IV. 33 : caractéristique (a) de transfert $I_{DS}(V_{GS})$ et (b) de sortie $I_{DS}(V_{DS})$ du modèle électrique du transistor $1 \times 318 \times 1,5 \mu\text{m}^2$.

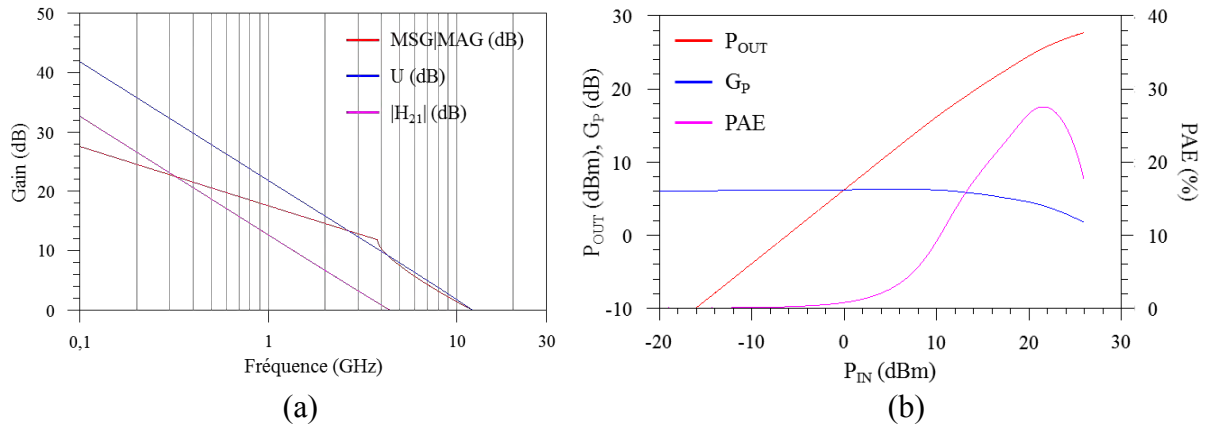


Figure IV. 34 : performances du modèle électrique du transistor $1 \times 318 \times 1,5 \mu\text{m}^2$ à 4,2GHz, pour un point de repos à $V_{DS}=15\text{V}$ et $V_{GS}=1\text{V}$ sous des conditions de charge d'entrée et de sortie 50Ω . (a) gain maximal (MSG et MAG), gain unilatéral de Mason (U) et module de gain en courant ($|H_{21}|$) en fonction de la fréquence, et (b) puissance de sortie, gain en puissance et rendement en puissance ajoutée en mode CW en fonction de la puissance absorbée.

rendement en puissance ajoutée maximal est de 27,5% pour une puissance absorbée de 21,6dBm.

IV.3.4. Méthodologie de conception

La conception du démonstrateur d'amplificateur MMIC mono-étage s'est focalisée sur l'obtention des performances optimales à la fréquence de 4,2GHz. Le point de repos du transistor est fixé à $V_{DS}=15\text{V}$ et $V_{GS}=1\text{V}$ ($I_{DS}=0,19\text{A/mm}$). La méthodologie suivie tout au long de la conception du circuit est la suivante :

1. Conception des réseaux IMN et OMN à partir d'éléments localisés idéaux ; optimisation du gain en puissance.
2. Etude de la stabilité linéaire du transistor afin d'éviter une potentielle oscillation du circuit.
3. Création du réseau de polarisation pour les accès de grille et de drain avec les éléments localisés réels du kit de conception.
4. Remplacement des éléments localisés idéaux des réseaux IMN et OMN par des éléments localisés réels du kit de conception.
5. Ajout des lignes coplanaires (CPW : CoPlanar Waveguide).
6. Finalisation du masque du circuit.

IV.3.4.a. Performances par éléments localisés idéaux

Premièrement, les performances du circuit sont étudiées à partir des éléments localisés idéaux. Les réseaux d'adaptation sont conçus avec la méthode présentée dans la section IV.2.2.d. La Figure IV. 35 présente les performances petit-sinaux du circuit avec et sans réseau de stabilisation. Ce réseau, constitué d'une inductance L et d'une résistance R en série, est

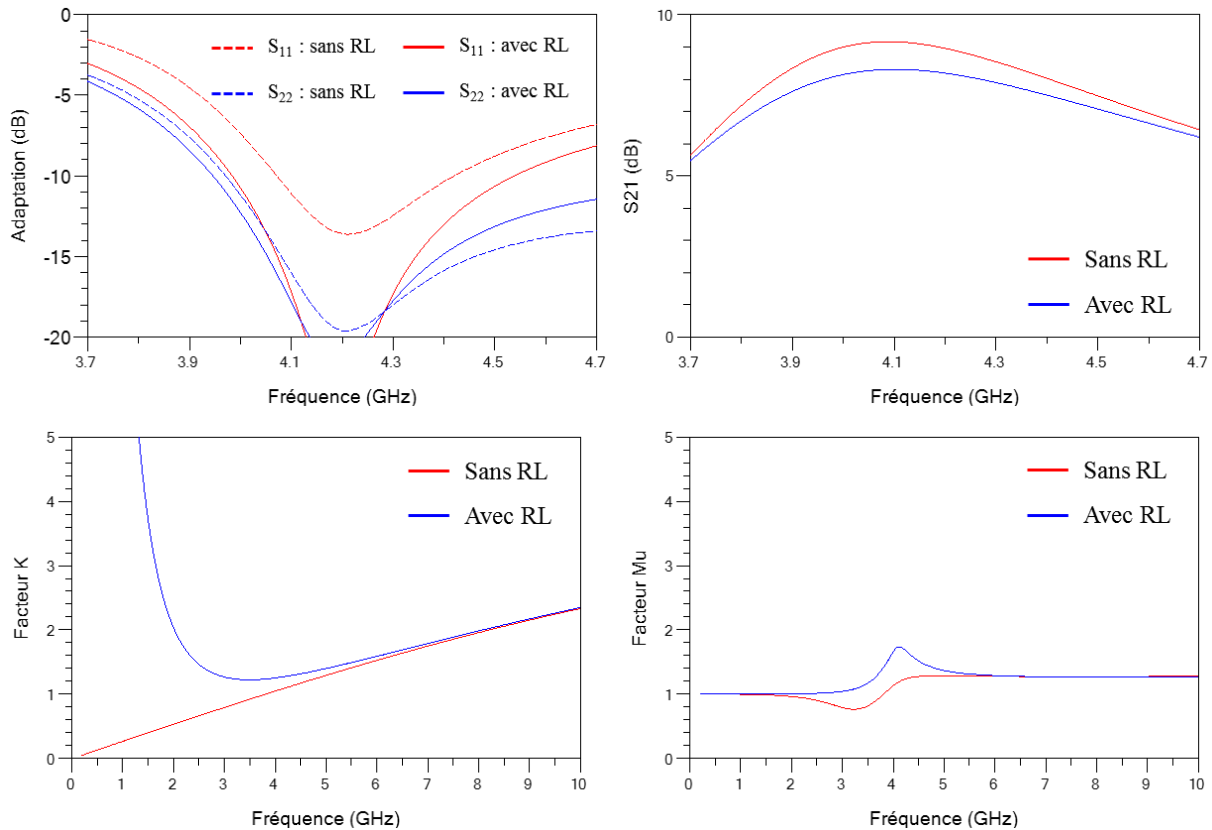


Figure IV. 35 : Comparaison des performances petit-signal avec et sans réseau de stabilisation RL, en parallèle à l'accès de grille, pour l'amplificateur constitué d'éléments localisés idéaux.

positionné en parallèle à l'accès de grille entre le réseau IMN et le réseau de polarisation. Ainsi, le facteur de stabilité de Rollett K et le facteur dérivé géométriquement μ sont supérieurs à 1, assurant la stabilité inconditionnelle de l'amplificateur. Le réseau de stabilisation RL diminue le gain de 0,8dB à 4,2GHz mais permet d'obtenir une meilleure condition d'adaptation d'entrée avec $S_{11} < -15\text{dB}$. Une bonne adaptation de sortie est conservée après insertion du réseau de stabilisation avec $S_{22} < -15\text{dB}$ à 4,2GHz.

IV.3.4.b. Performances par éléments localisés réels et lignes CPW

Deuxièmement, les réseaux de polarisation idéaux de grille et drain sont modifiés. Ces réseaux sont conçus avec la méthode présentée dans la section IV.2.2.a. Un changement est toutefois apporté, qui réside dans l'utilisation d'une inductance à la place de la ligne $\frac{\lambda}{4}$. La valeur de l'inductance est choisie pour fournir une faible impédance pour le signal DC et une forte impédance à 4,2GHz (isolation de l'accès DC du signal HF). Après la mise en place des accès de polarisation de grille et drain, les éléments idéaux des réseaux IMN et OMN sont remplacés un à un par les éléments réels du kit de conception. Le dimensionnement des différentes inductances et des capacités, composant les réseaux d'adaptation et de polarisation, est réalisé pour obtenir une configuration permettant de conserver autant que possible une valeur constante de celles-ci sur la bande de fréquence 3,7GHz - 4,2GHz, et avec si possible une concordance des différentes valeurs étudiées entre le modèle électrique et la simulation électromagnétique à

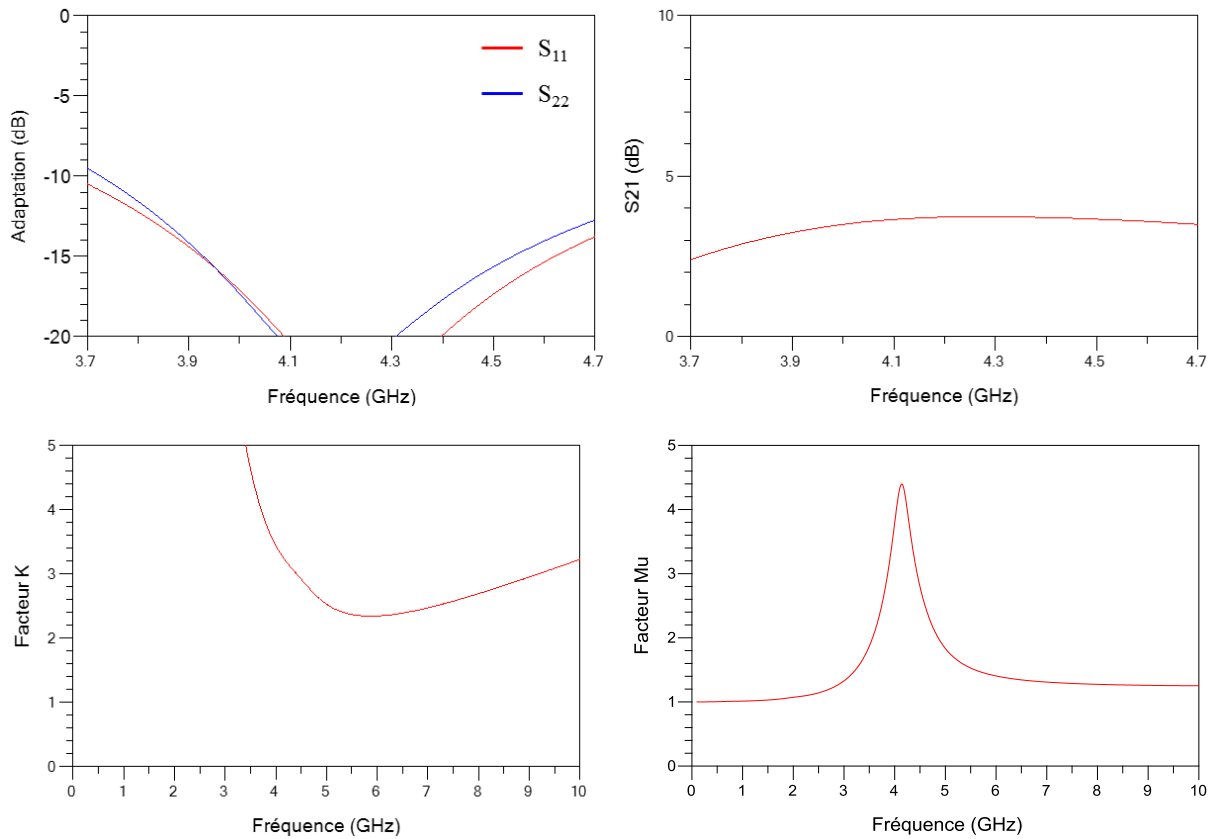


Figure IV. 36 : paramètres d'adaptation, de transmission S_{21} et facteurs de stabilité de Rollett K et dérivé géométriquement μ de l'amplificateur MMIC mono-étage.

4,2GHz. Concernant le réseau de stabilisation idéal RL, celui-ci est supprimé car l'insertion des inductances du kit de conception ajoute des pertes résistives et diminue le gain de l'amplificateur. Enfin, les lignes CPW sont ajoutées une à une et les éléments localisés sont ajustés en conséquence pour conserver autant que possible les performances sans lignes CPW. Les caractéristiques du substrat utilisées dans la simulation électrique pour les lignes CPW sont les suivantes :

- H : 300 μ m
- ϵ_r : 11,25
- Cond : 3,23.10⁷ S/m
- T : 0,63 μ m
- TanD : 0

La Figure IV. 36 montre les performances petit-signal de l'amplificateur MMIC mono-étage. A la fréquence de 4,2GHz, une bonne adaptation d'entrée et de sortie est obtenue avec S_{11} et S_{22} inférieures à -15dB et le gain petit-signal est de 3,8dB. Une perte de gain de 4,4dB est constatée entre l'amplificateur idéal et réel. Cette diminution est provoquée principalement par les pertes résistives des inductances des réseaux d'adaptation. Les pertes des réseaux IMN et OMN permettent de rendre l'amplificateur inconditionnellement stable (K et μ supérieurs à 1) sans utilisation de réseau de stabilisation.

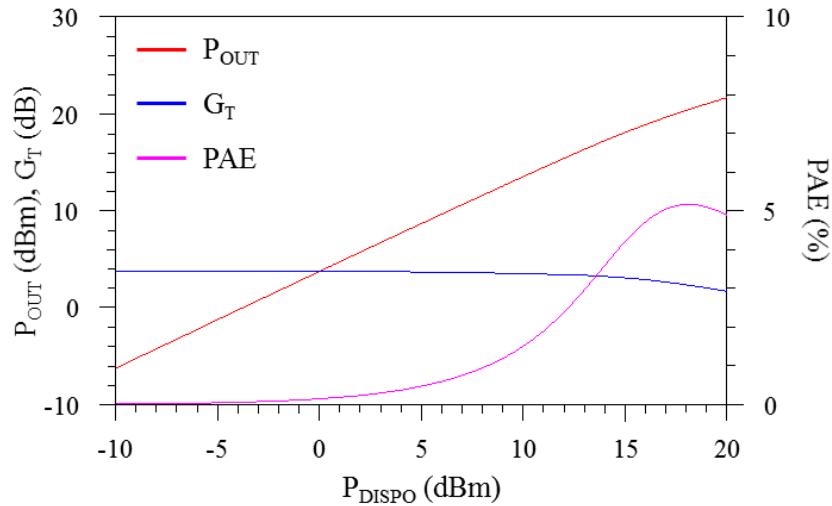


Figure IV. 37 : puissance de sortie, gain transductique et rendement en puissance ajoutée en mode CW de l'amplificateur MMIC mono-étage en fonction de la puissance disponible.

La Figure IV. 37 donne les performances en puissance en fonction de la puissance disponible P_{DISPO} fournie par le générateur à l'entrée du circuit. A une puissance $P_{DISPO}=16,6\text{dBm}$, la puissance de sortie est de $19,4\text{dBm}$ et correspond au point de compression de la puissance de sortie à 1dB . Le rendement en puissance ajoutée maximal est de $5,3\%$ pour une puissance disponible de $17,9\text{dBm}$.

La photographie de l'amplificateur MMIC mono-étage est donnée en Figure IV. 38. La surface de la puce est de $3,5 \times 2,5 \text{ mm}^2$. Les résultats de caractérisation de l'amplificateur MMIC ne sont pas présentés, car des défaillances liées au procédé de fabrication ont fait qu'aucun des dispositifs fabriqués n'étaient fonctionnels.

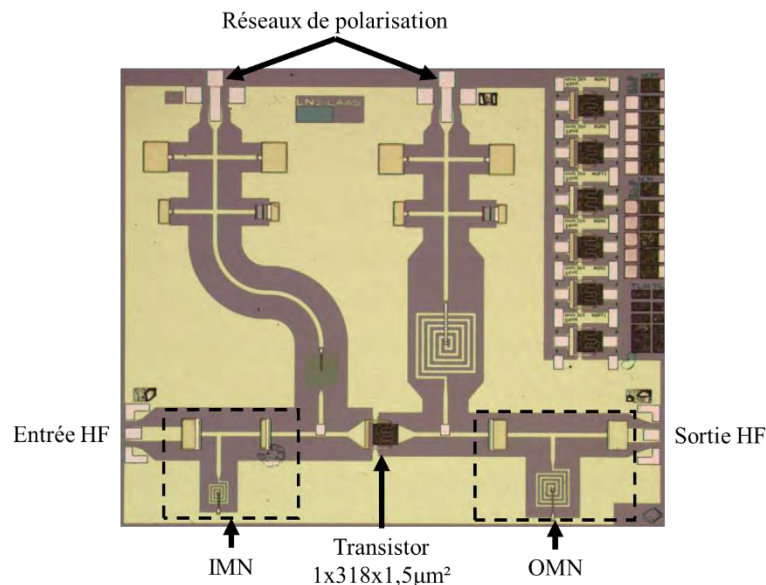


Figure IV. 38 : photographie de l'amplificateur MMIC mono-étage réalisé au LN^2 . Surface : $3,5 \times 2,5 \text{ mm}^2$.

IV.4. Conclusion

Ce chapitre présente la méthodologie suivie pour la conception des prototypes d'amplificateur hybride et MMIC mono-étage classe A fonctionnent en bande C. Les transistors et le modèle électrique du transistor $1 \times 318 \times 1,5\mu m^2$, utilisés pour la conception des deux types d'amplificateur, ont été fournis par le laboratoire 3IT.

Une étude fréquentielle est menée sur le modèle de l'inductance du kit de conception avant la conception de l'amplificateur MMIC. Il ressort que des divergences apparaissent entre le modèle électrique et la simulation électromagnétique, notamment au niveau de fréquence de résonance. L'objectif étant de concevoir un amplificateur dans la bande 3,7GHz - 4,2GHz, cette différence n'est pas préjudiciable pour notre application. De plus, l'écart relatif de l'inductance réelle extraite à 100MHz étant de $\pm 5\%$ en fonction du dimensionnement géométrique et de la valeur d'inductance du modèle, les résultats simulés sont dignes de confiance pour notre application. Enfin, cette étude a aussi révélé que la plage de valeurs des dimensions géométriques de l'inductance doit être limitée de $5\mu m$ à $15\mu m$, pour la largeur de la spire et pour l'espacement inter-spire, au vu des erreurs de mise en échelle entre le modèle électrique et le masque.

Bien que les méthodologies ont été développées afin d'avoir une maîtrise sur les risques liés aux études des amplificateurs hybride et MMIC, aucun dispositif n'a pu être opérationnel. Pour l'amplificateur hybride, les principales difficultés qui ont été rencontrées durant la réalisation sont répertoriées dans ce chapitre. De ce fait, la procédure de fiabilité envisagée n'a pas dépassé le stade de la caractérisation avant stress. En effet, la réalisation fonctionnelle de ces circuits n'a pu aboutir à cause de différents facteurs (techniques et assemblage) qui ont conduit à répéter/modifier des étapes de fabrication, voire qui ont conduit à des défaillances non réparables au niveau du transistor pour le circuit hybride. La terrible "loi de Murphy" s'est appliquée à mettre à défaut plusieurs phases de réalisation technique et de montage durant la réalisation de ces prototypes. Il ne sera donc pas fait état dans ce manuscrit d'une section stress des amplificateurs, et de retour de simulation par ajustement des modèles TCAD.

Bibliographie

- [1] A. Chini, F. Fantini, V. Di Lecce, M. Esposito, A. Stocco, N. Ronchi, F. Zanon, G. Meneghesso, and E. Zanoni, "Correlation between DC and rf degradation due to deep levels in AlGaIn/GaN HEMTs," *Electron Devices Meet.*, pp. 1–4, 2009.
- [2] J. Joh and J. A. del Alamo, "RF Power Degradation of GaN High Electron Mobility Transistors," in *IEEE International Electron Devices Meeting (IEDM)*, 2010, p. 20.2.1-20.2.4.
- [3] S. Kayali, "Reliability of compound semiconductor devices for space applications," *Microelectron. Reliab.*, vol. 39, no. 12, pp. 1723–1736, 1999.
- [4] A. Cutivet, F. Cozette, M. Bouchilaoun, A. Chakroun, O. Arenas, M. Leseq, J.-C. De Jaeger, A. Jaouad, F. Boone, and H. Maher, "Characterization of Dynamic Self-Heating in GaN HEMTs Using Gate Resistance Measurement," *IEEE Electron Device Lett.*, vol. 38, no. 2, pp. 240–243, 2017.
- [5] J. M. Rollett, "Stability and Power-Gain Invariants of Linear Twoports *," *IRE Trans. Circuit Theory*, vol. 9, no. 1, pp. 29–32, 1962.
- [6] M. L. Edwards and J. H. Sinsky, "A New Criterion for Linear 2-Port Stability Using a Single Geometrically Derived Parameter," *IEEE Trans. Microw. Theory Tech.*, vol. 40, no. 12, pp. 2303–2311, 1992.
- [7] A. Ortiz-Conde, F. J. Garcia Sanchez, J. J. Liou, A. Cerdeira, M. Estrada, and Y. Yue, "A review of recent MOSFET threshold voltage extraction methods," *Microelectron. Reliab.*, vol. 42, no. 4–5, pp. 583–596, 2002.

Conclusion générale

Ce mémoire de thèse expose un large éventail de travaux menés pour contribuer à l'étude de la fiabilité des filières technologiques HEMT GaN à haute fréquence.

Le manuscrit fait état dans un premier temps des techniques de stress conventionnelles qui ont été développées pour étudier la fiabilité des dispositifs à base de composé III-N. Une liste non-exhaustive des mécanismes de défaillance, observés sur le transistor puce nue (ou encapsulé) et sur le transistor dans son contexte circuit, est donnée en fonction des techniques de vieillissement appliquées. Une présentation large d'outils de caractérisation non-invasifs et de techniques destructives et des résultats associés permet de juger de la diversité et de la dépendance des défauts activés selon les versions technologiques.

Le deuxième chapitre est organisé autour de la mise en place d'un banc expérimental pour l'étude de fiabilité de composants et des circuits à haute fréquence. Ce banc de stress a permis d'appliquer des contraintes dynamiques, à différents points de compression de la puissance de sortie, sur des dispositifs HEMTs GaN sur substrat SiC. L'originalité du banc de stress à haute fréquence et thermique concerne l'implémentation d'un analyseur de réseau vectoriel pour le suivi des paramètres [S] bas niveau des dispositifs sous test à différents intervalles de stress HF.

Deux composants HEMTs GaN ont été soumis à des stress HF à température ambiante. Les analyses de l'évolution des paramètres DC, HF et des paramètres [S] dans le temps ont révélé divers phénomènes. D'une part, les caractéristiques P_{OUT} - I_{DS} des deux dispositifs montrent des tendances linéaires singulières qui sont associées à deux signatures de dégradation différentes en fonction de l'augmentation de la puissance de contrainte HF. De plus, des caractères de dégradation-relaxation à effets opposés sont observés entre les deux dispositifs lors de la période d'acquisition des paramètres [S]. D'autre part, l'analyse des paramètres [S] a permis de conclure que l'intégrité des capacités C_{GS} et C_{GD} du modèle électrique petit-signal des DUTs est préservée. Enfin, la dégradation du gain petit-signal des DUTs en fonction du niveau de contrainte a permis d'attribuer les variations discutées sur les caractéristiques P_{OUT} et I_{DS} à la fluctuation d'un générateur de tension intrinsèque de commande du canal, vers des valeurs positives ou négatives selon la signature identifiée, en raison de l'activation de charges (mobiles ou fixes) sous la commande de grille.

Le troisième chapitre de ce manuscrit se focalise sur l'étude de l'effet des charges fixes sur la dégradation des marqueurs statiques I_{DS} , R_{ON} et V_{TH} , observées sur des composants lors d'une contrainte HTOL, au travers de la simulation TCAD. Ces charges fixes ont été instruites et étudiées séparément aux différentes interfaces (Grille/GaNcap, GaNcap/AlGaN et AlGaN/GaN) et zones (sous la grille, entre les contacts source-grille et grille-drain) de la structure. En prenant en compte une possible augmentation de la résistance de contact, la localisation des charges fixes le long de l'interface AlGaN/GaN dans les trois zones a permis de traduire le pourcentage de dégradation des trois marqueurs DC.

De plus, une étude supplémentaire a été réalisée sur l'effet des charges fixes, positionnées au niveau des bordures de grille côtés source et drain, sur les caractéristiques $I_{DS}-V_{DS}$, $I_{DS}-V_{GS}$ et G_m-V_{GS} . Les charges fixes localisées à l'intérieur (côté source) et l'extérieur (côté drain) du contact de grille sont celles ayant une influence majeure sur le gain en transconductance maximal, et sur la région de coude entre la zone linéaire-saturée de la caractéristique $I_{DS}-V_{DS}$ respectivement.

Le chapitre final, plus anecdotique dans son apport à l'analyse de la fiabilité des circuits GaN, se concentre sur la conception d'amplificateurs hybride et MMIC mono-étage en classe A sur la bande 3,7GHz-4,2GHz, à partir de la technologie du laboratoire 3IT. Pour la conception du circuit hybride, six transistors MOS-HEMTs AlGaIn/GaN en configuration grille commune ont été caractérisés à haute fréquence. Une description détaillée est donnée pour les structures et les étapes de conception du mono-étage. Chaque étape a été réalisée de façon maîtriser les risques intervenant lors de la réalisation. Les résultats de simulation de ce circuit avancent un gain linéaire supérieur à 6dB et des adaptations d'entrée et de sortie inférieures à -9dB sur la bande C. Une présentation est faite sur les principales difficultés rencontrées durant la réalisation et l'assemblage des amplificateurs. Ces étapes, répertoriées dans le chapitre, ont contribué à la non fonctionnalité des six circuits hybrides. Concernant la conception du circuit MMIC, une étude fréquentielle (électrique et électromagnétique) est menée sur le modèle électrique des éléments passifs du kit de conception avant la phase de conception de l'amplificateur MMIC. Cette étude a permis de délimiter les dimensions géométriques minimales et maximales des modèles des passifs pour notre application. Par la suite, la méthodologie décrite pour l'amplificateur hybride est employée pour la conception du circuit MMIC. Les performances de l'amplificateur ont été optimisées pour la fréquence 4,2GHz. Les résultats de simulation de ce circuit avancent un gain linéaire de 3,8dB et des adaptations d'entrée et de sortie inférieures à -20dB à 4,2GHz. Concernant les performances en puissance, la puissance de sortie est de 19,4dBm pour une puissance disponible de $P_{DISPO}=16,6dBm$; correspond au point de compression de la puissance de sortie à 1dB. Le rendement en puissance ajoutée maximal est de 5,3% pour une puissance disponible de 17,9dBm. Bien que cet amplificateur ait été fabriqué, des défaillances liées au procédé de fabrication ont fait qu'aucun des dispositifs réalisés n'étaient fonctionnels. Aucune étude de fiabilité des transistors HEMT GaN dans leur contexte circuit n'a donc pu être réalisée, pour les deux types d'amplificateur. Les faibles performances simulées sont essentiellement liées à l'utilisation d'un composant actif HEMT grille commune mono-doigt non dévolu spécifiquement à des applications HF, et à des facteurs de qualité des inductances pénalisant les caractéristiques dynamiques de gain et de puissance.

Les perspectives ouvertes par ces travaux de thèse sont multiples. Certaines d'entre elles sont proposées dans les différents chapitres, et certaines sont répertoriées dans cette partie. Il serait intéressant de comparer l'effet des conditions de stress à haute fréquence et thermique menées sur des transistors HEMTs GaN dans leur contexte composant et circuit comme le prévoyait initialement cette étude. Cela permettrait de vérifier si les conditions de fermeture sur le dispositif ont un effet identique ou non sur la dégradation des performances DC et HF.

Concernant le banc expérimental, afin de diminuer les spéculations sur le caractère évolutif des paramètres statiques et dynamiques, le banc de stress automatisé proposé peut être intégré avec de nouveaux équipements différents tels que :

- un analyseur paramétrique pour le suivi des caractéristiques I-V,
- un analyseur de réseau vectoriel large signal pour le suivi des paramètres [S] sous un niveau de puissance HF identique au niveau de contrainte HF (uniquement pour le paramètre S_{21} selon le niveau de puissance appliqué, c.-à-d. selon la nécessité de disposer d'un préamplificateur d'entrée et d'un atténuateur de sortie),
- un analyseur de densité de bruit basse fréquence pour suivre les signatures spectrales BF des défauts durant le stress,
- un analyseur de facteur de bruit haute fréquence pour des amplificateurs de type LNA, notamment sous signal d'agression HF.

L'ajout de ces équipements permettrait de fournir aux utilisateurs un ensemble de données plus large collectées pendant la session de stress, et favoriser des interprétations plus pertinentes et moins spéculatives le cas échéant.

Concernant la simulation TCAD, les charges fixes utilisées dans notre modèle pour traduire la dégradation des marqueurs DC induite par la contrainte HTOL étant considérées uniquement à l'interface AlGaIn/GaN, celles-ci devraient également être instruites à l'interface GaNcap/AlGaIn, avec un signe opposé, pour tenir compte de l'équilibre des charges dans la structure. Cette prise en compte impliquerait un redimensionnement de la densité de charges fixes nécessaire pour traduire la dégradation des marqueurs DC ; diminution des décalages induits par les charges fixes à l'interface AlGaIn/GaN. De plus, un profil exponentiel de densité de charges fixes peut être envisagé au niveau du contact de grille pour être plus fidèlement en adéquation avec le profil du champ électrique. Aussi, le courant de fuite de grille étant un marqueur DC lié à la stabilité du contact Schottky lors des études de fiabilité, la prise en compte des effets des charges fixes dans la structure sur le courant grille-source donnerait une information pertinente sur la possible localisation des défauts induisant une dégradation du courant de fuite.

Résumé

Dans la course aux développements des technologies, une révolution a été induite par l'apparition des technologies Nitrures depuis deux décennies. Ces technologies à grande bande interdite proposent en effet une combinaison unique tendant à améliorer les performances en puissance, en intégration et en bilan énergétique pour des applications hautes fréquences (bande L à bande Ka en production industrielle). Ces technologies mobilisent fortement les milieux académiques et industriels afin de proposer des améliorations notamment sur les aspects de fiabilité. Les larges efforts consentis par des consortiums industriels et académiques ont permis de mieux identifier, comprendre et maîtriser certains aspects majeurs limitant la fiabilité des composants, et ainsi favoriser la qualification de certaines filières. Cependant, la corrélation et l'analyse physique fine des mécanismes de dégradation suscite encore de nombreux questionnements, et il est indispensable de renforcer ces études par une approche d'analyse multi-outils. Nous proposons dans ce travail de thèse une stratégie d'analyse selon deux aspects majeurs. Le premier concerne la mise en œuvre d'un banc de stress qui autorise le suivi de nombreux marqueurs électriques statiques et dynamiques, sans modifier les conditions de connectiques des dispositifs sous test. Le second consiste à mettre en œuvre un modèle physique TCAD le plus représentatif de la technologie étudiée afin de calibrer le composant à différentes périodes du stress.

Le premier chapitre est consacré à la présentation des principaux tests de fiabilité des HEMTs GaN, et des défauts électriques et/ou structuraux recensés dans la littérature ; il y est ainsi fait état de techniques dites non-invasives (c.-à-d. respectant l'intégrité fonctionnelle du composant sous test), et de techniques destructives (c.-à-d. n'autorisant pas de reprise de mesure). Le second chapitre présente le banc de stress à haute fréquence et thermique développé pour les besoins de cette étude ; l'adjonction d'un analyseur de réseau vectoriel commutant sur les quatre voies de tests permet de disposer de données dynamiques fréquentielles, afin d'interpréter les variations du modèle électrique petit-signal des modules sous test à différentes périodes du stress. Des résultats de vieillissement de composants HEMTs GaN à 4,2GHz, réalisés à température ambiante et pour différents points de compression de la puissance de sortie, sont interprétés, conduisant à des observations originales quant au mécanisme de dégradation identifié. Le troisième chapitre porte sur la simulation physique TCAD de transistor HEMT GaN ; ce modèle est calibré sur une filière industrielle (sur laquelle nous disposons de nombreuses données), mais peut-être adapté selon les aménagements technologiques d'autres filières. Notre modèle a été aménagé afin de rendre compte au premier ordre de l'impact des charges fixes (selon leur localisation) sur les instabilités des tensions de seuil et de la densité de porteurs dans le canal, observées après contraintes HTOL. Ce modèle permet de distinguer des effets propres au canal de ceux induits par la commande de grille. Dans le dernier chapitre, nous exploitons la technologie GaN développée à l'Université de Sherbrooke pour concevoir un prototype d'amplificateur mono-étage MMIC et hybride à 4,2GHz.

Mots clés : Nitrure de gallium, HEMTs, amplificateurs hybride, amplificateurs MMIC, fiabilité, stress à haute fréquence.

Liste des publications

Revue Internationale

J. G. Tartarin, O. Lazar, **D. Saugnon**, B. Lambert, C. Moreau, C. Bouexiere, E. Romain-Latu, K. Rousseau, A. David, and J. L. Roux, “Gate defects analysis in AlGa_N/Ga_N devices by mean of accurate extraction of the Schottky Barrier Height, electrical modelling, T-CAD simulations and TEM imaging,” *Microelectron. Reliab.*, vol. 76–77, pp. 344–349, 2017.

Conférences internationales

D. Saugnon, J. G. Tartarin, B. Franc, F. Boone, H. Maher, “Fully automated RF-thermal stress workbench with S-parameters tracking for Ga_N reliability analysis,” in *IEEE European Microwave Integrated Circuit Conference (EuMiC)*, 2018, pp. 1–4.

J. G. Tartarin, **D. Saugnon**, J. Graffeuil, and L. Bary, “Methodology for accurate diagnostic of defects in III-N HEMT technologies: Non-destructive and destructive experimental tools - Electrical and T-CAD models,” in *IEEE Mediterranean Electrotechnical Conference (MELECON)*, 2018, pp. 237–242.

J. G. Tartarin, **D. Saugnon**, O. Lazar, G. Maillot, and L. Bary, “Understanding Traps Locations and Impact on AlGa_N/Ga_N HEMT by LFN noise & transient measurements, and T-CAD simulations,” in *IEEE International Conference on Noise and Fluctuation (ICNF)*, 2017, pp. 1–4.

Conférences nationales

D. Saugnon, J. G. Tartarin, B. Franc, A. Cutivet, A. Chakroun, F. Boone, H. Maher, “Mise en oeuvre d’une méthode d’analyse de défaillance de circuits Ga_N par rétro-simulation physique TCAD,” *Journées Nationales Microondes*, 2017, pp. 1–4.