



HAL
open science

Etude de la fiabilité de composants GaN en conversion d'énergie

Omar Chihani

► **To cite this version:**

Omar Chihani. Etude de la fiabilité de composants GaN en conversion d'énergie. Electronique. Université de Bordeaux, 2018. Français. NNT : 2018BORD0148 . tel-01929435

HAL Id: tel-01929435

<https://theses.hal.science/tel-01929435>

Submitted on 21 Nov 2018

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE PRÉSENTÉE
POUR OBTENIR LE GRADE DE
DOCTEUR DE
L'UNIVERSITÉ DE BORDEAUX

ÉCOLE DOCTORALE SCIENCES PHYSIQUES ET DE L'INGÉNIEUR
SPÉCIALITÉ ÉLECTRONIQUE

Par Omar CHIHANI

**Étude de la fiabilité de composants GaN en conversion
d'énergie**

Sous la direction de : Eric WOIRGARD et Loïc THEOLIER

Soutenue le 27 septembre 2018

Membres du jury :

Mme. Nathalie LABAT	Laboratoire IMS	Présidente du jury
M. Frédéric MORANCHO	LAAS CNRS	rapporteur
M. Dominique PLANSON	INSA Lyon	rapporteur
Mme. Mounira BERKANI	SATIE	Examinatrice
Mme. Karine ISOIRD	LAAS CNRS	Examinatrice
M. Alain BENSOUSSAN	IRT Saint-Exupéry	Examinateur
M. Fabio COCCETI	IRT Saint-Exupéry	Invité
M. Stéphane AZZOPARDI	Safran Tech	Invité
M. Eric WOIRGARD	Laboratoire IMS	Directeur de thèse
M. Loïc THEOLIER	Laboratoire IMS	Co-encadrant de thèse

Remerciements

Les travaux présentés dans ce manuscrit de thèse ont été réalisés au sein de l'équipe « Puissance » du groupe « Fiabilité » du laboratoire de l'Intégration du Matériau au Système (IMS) et financés par l'IRT Saint-Exupéry.

À l'issue de cette thèse, je souhaite tout d'abord remercier les directeurs successifs du laboratoire IMS, Messieurs Claude PELLET et Yann DEVAL, pour m'avoir accueilli au sein du laboratoire durant le déroulement de mes travaux. Je tiens également à remercier Madame Geneviève DUCHAMP qui a dirigé le groupe « Fiabilité » et Monsieur Jean-Michel VINASSA responsable de l'équipe « Puissance » de m'avoir accueilli également.

Mes remerciements les plus chaleureux s'adressent à mon encadrant de thèse, Monsieur Loïc THEOLIER à qui je présente ma profonde gratitude pour son excellent encadrement, ses multiples conseils et pour toutes les heures qu'il a consacrées à la bonne conduite de ces travaux de recherche. J'aimerais également lui dire à quel point j'ai apprécié sa grande disponibilité et son respect des délais serrés de relecture des documents que je lui ai adressés. Enfin, j'ai été extrêmement sensible à sa bonne humeur qui a rendu notre collaboration très agréable.

Je remercierai aussi Monsieur Eric WOIRGARD, mon directeur de thèse. Je le remercie d'avoir su me transmettre sa vision de la recherche et ses méthodes de travail afin de garantir la rigueur qu'exigent les travaux scientifiques.

Je tiens à remercier chaleureusement Monsieur Alain BENSOUSSAN, mon directeur scientifique du côté de l'IRT Saint-Exupéry. Je le remercie de sa disponibilité et d'avoir toujours su trouver les bons arguments pour me sortir de ma zone de confort, ceci me permet de développer une rigueur de travail qui m'a été nécessaire pour l'accomplissement de mes recherches.

Je tiens à remercier tous les membres du jury de thèse : merci aux rapporteurs, Monsieur Frédéric MORANCHO et Monsieur Dominique PLANSON, d'avoir pris de leur temps précieux pour évaluer mon travail. Merci aux examinateurs, Madame Karine ISOIRD, Madame Nathalie LABAT, Madame Mounira BERKANI et Monsieur Alain BENSOUSSAN, et aux invités, Monsieur Stéphane AZZOPARDI et Monsieur Fabio COCETTI d'avoir accepté de participer au jury et examiné mon travail.

Je tiens à exprimer ma gratitude à Jean-Yves DELETAGE et Pierre BONDUE pour leur aide, leur disponibilité, et leurs conseils sur l'utilisation des équipements et leurs rapides interventions pour câbler les cartes électroniques ou s'assurer du bon déroulement des vieillissements.

Je remercie également tous les membres permanents ou de passages au laboratoire IMS, que j'ai côtoyés avec plaisir au cours de ces trois dernières années : Alexandrine, Hélène, Jean-Michel, Olivier, Isabelle, Maxime, Antoine, Issam, Pierre, Cyril, Romain, Adrien, Serge, Julien, Youssef, Simone, Yuanci, Aurore, Mickael, Mohamed et bien évidemment Faïçal (meilleur ami, collègue, compatriote et premier lecteur de tous mes articles).

Je tiens aussi à adresser mes remerciements les plus sincères à toutes les personnes que j'ai pu côtoyer de loin ou de près du côté de l'IRT Saint-Exupéry. Tout d'abord, je tiens à remercier Monsieur Ariel SIRAT, directeur de l'organisme, de m'avoir accueilli durant ces années de thèse. Je pense aussi à Madame Régine SUTRA-ORUS, directrice du domaine aéronef plus électrique, Monsieur André DURIER ainsi que Monsieur Fabio COCETTI qui se sont succédés à la tête du projet ROBUSTESSE dont je faisais partie. Ils ont toujours fait de leur mieux pour rendre ces trois années de collaboration les plus agréables possibles. Je n'oublie pas toutes les autres personnes : Mustapha, Chaimae, Stéphane, Isabelle, Caroline et bien d'autres.

Un remerciement infini à mes parents, ma mère Btissame pour sa présence, ses encouragements et ses conseils judicieux qui sont pour moi une source majeure d'inspiration et mon père Brahim pour sa contribution tout au long de mon jeune parcours, son soutien inconditionnel qui a su faire de moi ce que je suis. J'adresse également une pensée chaleureuse à ma femme Fadwa pour sa présence sa compréhension ainsi que pour les heures qu'elle a passé à me relire. Finalement, j'adresse un grand merci à ma sœur Mouna qui a été pour moi un guide exemplaire tout au long de mon parcours. Je vous aime tous et j'espère être à la hauteur de vos espérances.

« Vouloir être de son temps, c'est déjà être dépassé. »

Eugène IONESCO

Table des matières

Table des matières	6
Liste d'abréviations	10
Introduction générale	12
I. CHAPITRE 1. Matériaux à large bande interdite en conversion d'énergie : de l'intérêt à la fiabilité	16
1. Contexte	17
2. Les semi-conducteurs à large bande interdite dans l'électronique de puissance	19
2.1. Présentation des transistors de puissance	19
2.2. Matériaux semi-conducteurs utilisés pour la fabrication de transistors de puissance	19
2.3. Intérêt du Nitrure de Gallium	25
2.4. Positionnement des composants GaN.....	27
3. Présentation des transistors GaN de puissance	29
3.1. Structure cristalline du nitrure de gallium	29
3.2. Principe de fonctionnement de l'hétérojonction GaN/AlGaN	29
3.3. Transistor HEMT	31
3.4. Les technologies GaN normally-off	33
3.4.1. La grille enterrée.....	33
3.4.2. Atomes de fluor dans la barrière d'AlGaN.....	33
3.4.3. Insertion d'une couche de p-GaN en-dessous de la grille	35
3.4.4. Structure cascode	35
3.5. Présentation des composants étudiés	36
4. Fiabilité des composants GaN	40
4.1. Formation de défauts structuraux sous champ électrique élevé à cause de l'effet piézoélectrique inverse	41
4.2. Phénomène de piégeage.....	43
4.3. Effet de la grille virtuelle.....	46
4.4. Dégradations présentes sur les transistors HEMTs en GaN normally-off avec une grille p-GaN.....	46
4.4.1. Dégradations induites par une tension de grille positive	46

4.4.2.	Dégradations induites par l'application d'une forte tension de drain à l'état bloqué	49
4.5.	Modes de défaillances présents sur les composants GaN et leurs origines physiques	51
5.	Adaptation des normes Silicium aux composants GaN.....	51
5.1.	Normes de caractérisation	52
5.1.1.	Méthode de caractérisation de la tension de seuil	52
5.1.2.	Méthode de caractérisation de la résistance à l'état passant.....	53
5.1.3.	Méthode de caractérisation de la tension de claquage drain-source.....	54
5.1.4.	Enchaînement des caractérisations sur un composant.....	54
5.2.	Standards de qualification	55
6.	Conclusion	57
II.	CHAPITRE 2. Mise en place expérimentale	60
1.	Introduction.....	61
2.	Préparation des moyens de vieillissement	62
2.1.	Environnement de vieillissement.....	62
2.2.	Cartes électroniques.....	63
2.2.1.	Carte Fond de Panier Haute Température	63
2.2.2.	Carte Alimentation, Mesure et Sécurité Température Ambiante	65
2.3.	Présentation du banc de vieillissement.....	68
3.	Présentation du véhicule de test.....	70
3.1.	Réflexion sur le design des substrats.....	70
3.2.	Réflexion sur les matériaux utilisés.....	72
4.	Caractéristiques électriques des composants	75
4.1.	Définition des caractérisations électriques effectuées	75
4.1.1.	Caractéristique de transfert : $I_D(V_{GS})$	76
4.1.2.	Réseau de caractéristiques de sortie : $I_D(V_{DS})$	76
4.1.3.	Courant de fuite de drain et tension de claquage.....	77
4.1.4.	Courant de fuite de grille.....	78
5.	Équipements de caractérisation électrique.....	79
5.1.	Extraction des caractéristiques électriques	82
5.1.1.	Tension de seuil : V_{GSth}	82
5.1.2.	Résistance à l'état passant : R_{DSon}	83

5.1.3.	Courant de fuite de drain : I_{DSS}	84
5.1.4.	Courant de fuite de grille : I_{GSS}	85
6.	Méthode de caractérisation électrique des composants	86
6.1.	Mise en place de la plateforme de caractérisation	87
6.2.	Protocole de caractérisation à température ambiante	89
7.	Conclusion	94
III.	CHAPITRE 3. Synthèse des vieillissements et analyse des modes de défaillance	96
1.	Introduction	97
2.	Identification des limites intrinsèques des composants	98
2.1.	Identification de la tension de claquage du composant	98
2.2.	Identification des limites de vieillissement des composants et des signatures électriques de défaillance	99
2.2.1.	Vieillissement par paliers : HTRB	101
2.2.1.	Vieillissement par paliers : HTGB	108
3.	Campagne de vieillissements calendaires	114
3.1.	Identification des conditions de vieillissement	114
3.2.	Vieillissement calendaire : HTRB	117
3.2.1.	HTRB MT	117
3.2.2.	HTRB HT	119
3.2.3.	Discussion autour des vieillissements HTRB	122
3.3.	Vieillissement calendaire : HTGB	123
3.4.	Analyse du comportement individuel de quelques composants	126
3.4.1.	HTGB	126
3.4.2.	HTRB	128
4.	Conclusion	132
	Conclusion générale	136
	Références	140

Liste d'abréviations

2DEG	Gaz d'électron 2D à l'hétérojonction AlGaN/GaN
CAMSTA	Carte Alimentation, Mesure et Sécurité à Température Ambiante
CFPHT	Carte Fond de Panier Haute Température
COTS	Commercial off-the-shelf
E_a	Energie d'activation
E_c	Energie de conduction
E_{crit}	Champ électrique critique de claquage
E_{fermi}	Energie de Fermi
E_g	Largeur de bande
E_v	Énergie de valence
G_{fs}	Transconductance
HEMT	High Electron Mobility Transistor
HTGB	High Temperature Gate Bias
HTRB	High Temperature Reverse Bias
I_D	Courant de drain
I_{DSS}	Courant de fuite de drain
I_G	Courant de grille
I_{GSS}	Courant de fuite de grille
I_S	Courant de source
JEDEC	Joint Electron Device Engineering Council
k	Constante de Boltzmann
MIL	Norme militaire américaine
MOSFET	Transistor à effet de champ
NBTI	Negative Bias Temperature Instability
PBTI	Positive Bias Temperature Instability
q_X	Affinité électronique d'un semiconducteur
R_{BC}	Résistance de la brasure de la carte
R_{BVT}	Résistance de la brasure du VT
R_{CA}	Résistance du câblage
R_{CO}	Résistance du connecteur
R_{Dson}	Résistance à l'état passant entre le drain et la source d'un transistor
R_{ON}	Résistance à l'état passant
$R_{ON.S}$	Résistance spécifique
R_P	Résistance des pistes du VT
$R_{\theta JB}$	Résistance thermique entre la jonction et le substrat
SAC305	Alliage composé d'étain, d'argent et de cuivre
SMI	Substrat Métallique Isolé
STEM	Microscope électronique à balayage par transmission
TEM	Microscope électronique en transmission
TDB	Time Dependent Breakdown
TTF	Temps à défaillance

T_f	Température de fusion
T_g	Température de transition vitreuse
T_j	Température de jonction
V_{BR}	Tension de claquage
V_{DS}	Tension drain source
V_{GS}	Tension grille source
V_{GSth}	Tension de seuil
VT	Véhicule de test
Wdrift	Zone de charge d'espace
ϵ_0	Permittivité du vide
ϵ_r	Permittivité relative
λ	Conductivité thermique
μ_n	Mobilité des électrons
μ_p	Mobilité des trous

Introduction générale

L'industrie des transports aéronautique et terrestre voit une augmentation constante de l'électrification de ses fonctions. Les actionneurs mécaniques ou hydrauliques sont au fil des évolutions technologiques remplacés par des actionneurs électriques.

- En aéronautique par exemple on estime à 1 MW la puissance électrique à installer pour un avion de 150 places et couvrant environ une centaine d'équipements.
- En automobile, la puissance à installer pour un véhicule à traction électrique de taille moyenne est d'environ 100 kW.

Or, pour une même fonction, la solution électrique induit une augmentation de masse notamment due aux câblages (au total de l'ordre de 600 kg pour un avion de 150 places) qui pénalise au final l'efficacité de la solution retenue. L'industrie des transports fait donc face à une forte contrainte de masse qui impose une forte augmentation de la densité de puissance.

Par ailleurs, ces industries comme l'industrie spatiale sont confrontées à une forte compétition économique mondiale qui fixe des contraintes économiques sur le coût des fonctions. Un des enjeux pour ces industries est lié à l'utilisation de composants COTS (composants pris sur étagère) à la différence de composants sur mesure ASICs (Application Specific Integrated Circuits) dont les coûts de développement sont difficilement amortissables sur de faibles volumes de production.

L'utilisation de COTS dans les systèmes embarqués est donc de plus en plus nécessaire afin de diminuer les coûts de développement et de proposer de nouvelles fonctions plus rapidement. Les COTS sont et vont devenir un élément indispensable à la compétitivité des acteurs industriels. Cependant, la demande de composants électroniques provient en très grande majorité des secteurs grand public comme la téléphonie et l'informatique. L'exigence de ces secteurs est de fournir, en cycles de développements rapides, des innovations technologiques à coûts maîtrisés. Ces évolutions n'intègrent pas les contraintes spécifiques des systèmes embarqués en termes de fiabilité, sûreté de fonctionnement, disponibilité, tenue en environnement sévère et durée de vie.

D'autre part, compte tenu du faible volume de composants qu'approvisionnent les systèmes embarqués, les fabricants de composants fournissent très rarement les informations nécessaires aux dossiers justificatifs pour la certification ou la qualification. Seul le secteur automobile, par l'impact des volumes mis en jeu, parvient à obtenir ces informations car sa part de marché est significative. Lorsque les parts de marché sont non significatives, l'accès à des informations de caractérisation relatives à des tests environnementaux spécifiques est quasiment impossible.

Il est donc nécessaire pour les industriels du spatial, de l'aéronautique et de l'automobile de développer des briques électroniques génériques qui soient à la fois performantes, abordables économiquement et fiables.

D'un autre côté, dans le cadre de l'électronique de puissance, la densité de puissance des convertisseurs doit être augmentée afin de répondre aux besoins grandissants en termes d'intégration de puissance dans le domaine de l'aéronautique et l'automobile. La Fig. 1 illustre la feuille de route technologique dans ce domaine.

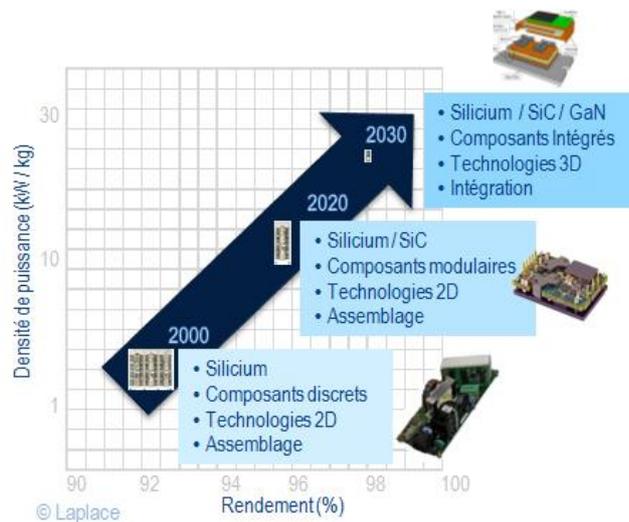


Fig. 1 Évolution des densités de puissance nécessaire dans les convertisseurs

Cette figure montre le positionnement stratégique des technologies à large bande interdite telles que les composants en carbure de silicium (SiC) ou en nitrure de gallium (GaN).

De ce fait, le développement des technologies à large bande interdite devient grandissant. Cependant, la fiabilité de ce type de composants est loin d'être aussi maîtrisée que pour les composants usuels en silicium. Notre étude a pour objectif d'évaluer la compatibilité des futurs composants de puissance et surtout les composants GaN avec les contraintes environnementales des systèmes embarqués.

L'IRT Saint-Exupéry de Toulouse développe trois domaines d'innovation : les matériaux à haute performance, l'aéronef plus électrique et les systèmes embarqués. Le projet dont fait partie notre étude est le projet Robustesse Électronique qui est inclus dans le domaine aéronef plus électrique. Ce projet a pour but d'étudier la fiabilité de composants électroniques industriels.

Le processus de validation de la robustesse des composants électroniques met en œuvre des séquences et des plans de qualification et de validation des produits soumis à des environnements stressants. Dans ce cadre, cette thèse contribuera à déterminer et caractériser les modes de

défaillances (critères sur des paramètres électriques) et les mécanismes de défaillance (processus physiques de dégradation de ces technologies) qui sont activés par des contraintes alliant tension et température.

L'objet du premier chapitre est de présenter les matériaux à large bande interdite. L'analyse de leurs propriétés intrinsèques et leurs limites théoriques permet d'apprécier l'intérêt de leur utilisation en lieu et place du silicium. La présentation du transistor HEMT ainsi que les différentes technologies lui permettant un fonctionnement normally-off est faite afin de positionner le composant étudié. Les modes et mécanismes de défaillance connus sur la technologie GaN HEMT sont présentés. Cette connaissance permettra par la suite de corrélérer nos observations avec ces derniers. Finalement, les normes de caractérisation et de qualification, propres aux composants silicium, sont présentées. Ces normes servent de base méthodologique à notre étude. Ces dernières seront remises en question et adapté à la technologie étudiée dans les chapitres suivants.

Le chapitre 2 présente les moyens de vieillissement et de caractérisation développés dans cette thèse. Différentes cartes électroniques de liaison, de mesure et de sécurité ont été créées dans le but de garantir un suivi des différents indicateurs électriques durant le vieillissement. Une réflexion sur les matériaux de ces cartes a été nécessaire pour répondre aux conditions des essais souhaités. Ensuite, les normes de caractérisations standards aux composants silicium ont été testées sur nos composants. Finalement, une méthode de caractérisation adaptée aux composants étudiés, permettant d'obtenir des caractéristiques fiables et reproductibles, est imaginée et validée.

Le dernier chapitre est consacré au vieillissement des composants. Dans un premier temps, une procédure de vieillissement par paliers visant à identifier les limites intrinsèques des composants étudiés est présentée. Cette procédure a permis de définir les conditions de vieillissements calendaires ainsi que les indicateurs électriques à suivre pendant cette campagne. Ensuite, les résultats des vieillissements calendaires sont exposés et corrélés avec les différentes signatures de défaillance présentées au chapitre 1. Finalement, dans ce chapitre, un début de réponse est donné quant à l'obligation d'adapter les normes actuelles aux composants à large bande interdite pouvant fonctionner, théoriquement, à très haute température.

I. CHAPITRE 1. Matériaux à large bande interdite en
conversion d'énergie : de l'intérêt à la fiabilité

1. Contexte

Cette thèse s'inscrit dans le domaine Aéronef plus électrique dont les objectifs sont les suivants :

- Remplacer les technologies hydrauliques et pneumatiques actuelles par des technologies électriques, qui disposent d'une installation et d'une maintenance plus souple que celles des technologies traditionnelles.
- Compenser l'augmentation de masse due à ces nouveaux équipements (environ 600kg pour un moyen-courrier) par une augmentation de la densité de puissance des chaînes de puissance.
- Profiter des synergies avec les évolutions observées du transport automobile vers des véhicules électriques.
- Anticiper la maintenance et la robustesse des composants qui seront à prendre en compte pour maîtriser le risque de défaillance.

La demande de composants électroniques provient en très grande majorité des secteurs grand public (téléphonie, informatique, multimédia...). L'exigence de ces secteurs est de fournir, en cycles de développements rapides, des innovations technologiques à coûts maîtrisés. Ces évolutions n'intègrent pas les contraintes spécifiques des systèmes embarqués en termes de fiabilité, sûreté de fonctionnement, disponibilité, tenue en environnement sévère et durée de vie.

Il est donc nécessaire pour les industriels du spatial, de l'aéronautique et de l'automobile de caractériser les performances et la robustesse des composants COTS dans les conditions opérationnelles et environnementales de leurs applications. En conséquence, le projet « Robustesse Électronique » a deux objectifs majeurs :

- Développer une plateforme générique de caractérisation de la fiabilité des technologies COTS.
- Développer les outils de modélisation pour la gestion prédictive de la fiabilité des technologies COTS.



Fig. 2. Partenaires industriels du projet

Les partenaires industriels du projet présentés sur la Fig. 2 sont :

- Airbus
- Airbus Group Innovations (AGI)
- Continental
- Thales Alenia Space
- Thales Avionics
- Safran Labinal Power Systems
- Hirex Engineering
- Nexio

Mais aussi des établissements académiques :

- Le laboratoire de l'Intégration du Matériau au Système (IMS) de Bordeaux
- Le Laboratoire d'Analyse et d'Architecture des Systèmes (LAAS) de Toulouse.

Le projet Robustesse Électronique est décomposé en 4 lots :

- Lot 1 : Fiabilité et durée de vie des composants électroniques.
- Lot 2 : Caractérisation et modélisation de la tenue des composants aux radiations cosmiques/atmosphérique.
- Lot 3 : Caractérisation et modélisation du comportement des composants vieilliss en CEM et immunité en impulsion.
- Lot 4 : Caractérisation et modélisation de la tenue du boîtier sur substrat au stress thermomécanique.

Cette thèse fait partie du lot 1 du projet Robustesse Électronique. Elle a pour but d'étudier la fiabilité de transistors de puissance en nitrure de gallium (GaN). Les composants qui ont été choisis pour l'étude sont les transistors EPC2019 développés par la société EPC Corporation. Ces composants sont des transistors de puissance de 200 V, 8,5 A.

2. Les semi-conducteurs à large bande interdite dans l'électronique de puissance

2.1. Présentation des transistors de puissance

Le transistor est un dispositif semi-conducteur à trois électrodes actives, ce dernier peut être utilisé comme amplificateur ou comme interrupteur.

Dans le domaine de l'électronique de puissance, les transistors jouent le rôle d'interrupteurs qui basculent entre deux états distincts :

- Un état passant qui se caractérise par une chute de tension à l'état passant. Celle-ci doit être la plus faible possible pour limiter les pertes en conduction. D'un autre côté, dans cet état, le courant nominal doit être le plus élevé possible.
- Un état bloqué qui se caractérise par la tenue en tension et le courant de fuite. La tenue en tension doit être la plus élevée possible tandis que les courants de fuite doivent être faibles.

L'interrupteur parfait serait donc caractérisé par une chute de tension nulle, traduisant une résistance nulle et un courant infini à l'état passant. D'un autre côté, à l'état bloqué, cet interrupteur idéal devrait avoir une tenue en tension et une résistance équivalente infinies. En plus de cela, le temps de commutation entre les deux états du transistor devrait être nul.

Afin de se rapprocher de cet interrupteur idéal, différents composants de puissance sont développés en faisant intervenir différents matériaux semi-conducteurs.

2.2. Matériaux semi-conducteurs utilisés pour la fabrication de transistors de puissance

Les semi-conducteurs se caractérisent par leur bande interdite ou gap, qui sépare la bande de valence et la bande de conduction. Les électrons dans la bande de conduction ainsi que les trous dans la bande de valence ont une énergie qui dépend de leur vecteur d'onde. Les semi-conducteurs sont divisés en deux familles : les matériaux à « gap direct » et ceux à « gap indirect ». Si le maximum de la bande de valence et le minimum de la bande de conduction sont alignés sur le même

vecteur d'onde, alors la bande interdite est dite directe comme illustré sur la Fig. 3 pour le GaN. Dans le cas contraire, si les deux extrémités des bandes possèdent des vecteurs d'onde différents alors la bande interdite est dite indirecte, comme pour le Si. Dans un semi-conducteur à bande interdite directe, un photon dont l'énergie est proche de celle de sa bande interdite peut produire facilement une paire électron-trou. En effet, dans ce cas aucune énergie supplémentaire, apportée par les phonons, n'est nécessaire pour modifier le vecteur d'onde.

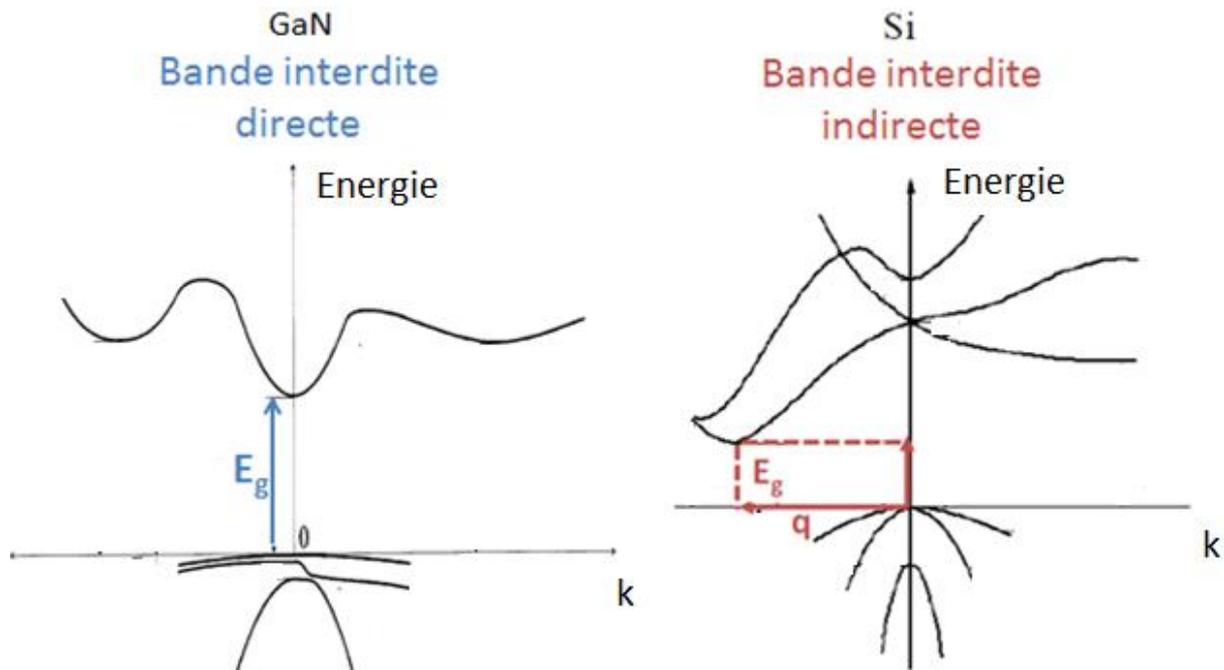


Fig. 3. Structures de bandes du GaN et du Si à une température de 300 K [1], [2]

Le monde du semi-conducteur est dominé par le silicium. Ce dernier a un gap indirect de 1,12 eV à une température de 300 K. Le germanium, moins utilisé, a également une bande interdite indirecte de 0,66 eV. Comme ces matériaux sont utilisés depuis longtemps, une valeur de référence pour la bande interdite de référence de l'ordre de 1 eV a été définie. On distingue deux types de semi-conducteur dans ce cas, les semi-conducteurs petit gap, qui ont une bande interdite très inférieure à 1 eV, et les semi-conducteurs grand gap qui ont une bande interdite très supérieure à la valeur de référence.

Dans notre étude, on s'intéressera plus en détail aux matériaux semi-conducteurs grand gap dont le nitrure de gallium fait partie. Les propriétés électriques de quelques matériaux semi-conducteurs usuels sont présentées sur le Tableau 1. Ces données sont issues de la bibliographie. Elles peuvent varier en fonction de la qualité du matériau et elles sont donc données à titre informatif.

Propriété	Si	GaAs	6H-SiC	4H-SiC	GaN	Diamant
Largeur de Bande interdite E_g (eV)	1,1	1,4	3	3,26	3,39	5,45
Mobilité des électrons μ_n ($\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$)	1350	8500	50	650	900	2200
Mobilité des trous μ_p ($\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$)	600	400	101	115	850	850
Champ critique de claquage E_c ($\text{kV} \cdot \text{cm}^{-1}$)	300	400	2400	2000	3300	5600
Concentration intrinsèque des porteurs n_i (cm^{-3})	$1,1 \times 10^{10}$	$2,1 \times 10^6$	$2,3 \times 10^{-6}$	$8,2 \times 10^{-9}$	1×10^{-10}	$1,6 \times 10^{-27}$
Conductivité thermique λ ($\text{W} \cdot \text{cm}^{-1} \cdot \text{K}^{-1}$)	1,5	0,5	4,5	4,5	1,3	20
Permittivité relative ϵ_r	11,8	12,8	9,7	10	9	5,5
Vitesse de saturation des électrons v_{sat} ($\times 10^7 \text{ cm} \cdot \text{s}^{-1}$)	1	2	2	2	2,5	2,7

Tableau 1. Comparaison des propriétés de semi-conducteurs usuels [3]–[5]

Dans les applications d'électronique de puissance, le silicium a été le matériau dominant depuis la fin des années 1950. L'avantage qu'avait le silicium par rapport aux semi-conducteurs utilisés auparavant, comme le germanium ou le sélénium, résidait dans le fait que :

- Le silicium a prouvé une fiabilité supérieure
- Le silicium était plus facile à fabriquer
- Les composants en silicium étaient moins coûteux

Ces avantages ont conduit à un investissement massif dans les sites de fabrication et de recherche du silicium. Cependant, de nos jours le silicium est arrivé à ses limites théoriques d'applications. De ce fait, l'utilisation de matériaux semi-conducteurs plus performants est obligatoire afin de repousser ses limites théoriques qui constituent des verrous technologiques.

Afin d'identifier les matériaux les plus adéquats pour la fabrication de l'interrupteur de puissance idéal, une comparaison des propriétés les plus pertinentes pour la conversion de puissance ainsi que le calcul des limites des performances théoriques des matériaux doit être faite.

Bande interdite (E_g)

Le band gap d'un semi-conducteur est relié à la force des liaisons chimiques entre les atomes dans un matériau. Avoir un grand gap signifie qu'un électron aura besoin de plus d'énergie pour passer de la bande de valence à la bande de conduction. Parmi les conséquences que peut avoir un grand gap, on peut citer : un courant de fuite plus faible et le fonctionnement à des températures plus importantes.

Champ électrique critique (E_c)

Les fortes liaisons chimiques causées par le grand band gap mènent à un champ électrique critique plus important. En effet, un champ électrique critique plus important est requis pour repousser le phénomène d'ionisation par impact qui mène à l'avalanche, limitant la tenue en tension du composant. La tension à laquelle un composant part en avalanche peut être approximée par la formule suivante [4] :

$$V_{BR} = \frac{1}{2} w_{drift} \cdot E_{crit} \quad (1)$$

Cette tension est proportionnelle à la zone de charge d'espace (w_{drift}). Pour une même tension d'avalanche, la zone de charge d'espace peut être 10 fois plus petite pour un composant en GaN par rapport à un composant en Si.

En parallèle avec cela, si on considère un semi-conducteur de type N, le nombre d'électrons entre les deux terminaux peut être calculé en utilisant l'équation de Poisson [4] :

$$qN_D = \epsilon_0 \cdot \epsilon_r \cdot E_{crit} / w_{drift} \quad (2)$$

D'après les équations (1) et (2), on peut conclure que pour un semi-conducteur ayant un champ critique quatorze fois plus important, comme c'est le cas pour le GaN par rapport au Si, on peut avoir une région de drift quatorze fois plus petite et une concentration d'électrons libres 200 fois plus importante pour une même tension d'avalanche.

Résistance spécifique à l'état passant ($R_{ON} \cdot S$)

La résistance spécifique théorique à l'état passant pour ce genre de composant (mesurée en ohm.mm²) s'exprime comme suit [4] :

$$R_{ON} \cdot S = \frac{w_{drift}}{q} \cdot \mu_n \cdot N_D \quad (3)$$

En combinant les équations (1), (2) et (3) on retrouve l'équation suivante :

$$R_{ON} \cdot S = 4 \cdot V_{BR}^2 / \epsilon_0 \cdot \epsilon_r \cdot E_{crit}^3 \quad (4)$$

Cette équation nous permet de conclure que pour la même tension d'avalanche la résistance spécifique à l'état passant $R_{ON,S}$ d'un composant en nitrure de gallium peut être environ 3000 fois plus petite que celle d'un composant Silicium à cause de la différence du champ électrique critique E_{crit} entre les matériaux. La Fig. 4 présente la limite théorique du compromis résistance spécifique à l'état passant en fonction de la tension de claquage pour trois différents semi-conducteurs (Si, SiC et GaN). Il est à noter que cette représentation est celle d'une structure parfaite.

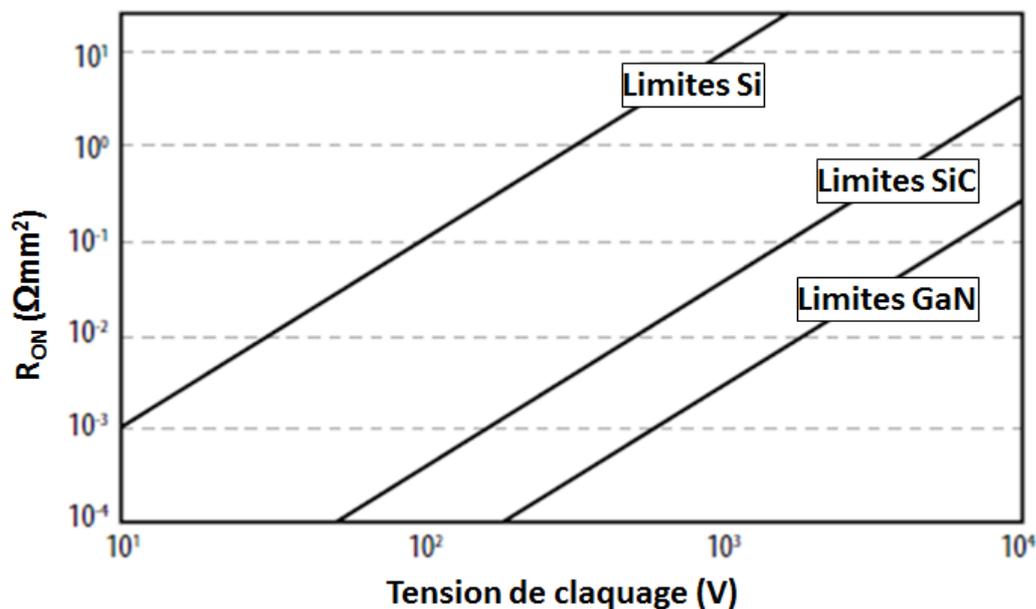


Fig. 4. Limites théoriques des différentes technologies (Si, SiC et GaN) [6]

Théoriquement, la technologie GaN permettrait de réaliser des interrupteurs de puissance avec une résistance spécifique inférieure à $10 \text{ m}\Omega.\text{mm}^2$ pour une tension nominale de 1000 V contre $100 \text{ m}\Omega.\text{mm}^2$ pour le SiC et supérieure à $10 \text{ }\Omega.\text{mm}^2$ pour le silicium à tension équivalente comme nous pouvons le remarquer sur la Fig. 4.

Facteurs de mérite

Afin de pouvoir comparer le potentiel théorique intrinsèque des matériaux semi-conducteurs, des chercheurs ont mis en place des facteurs de mérite. Ces facteurs de mérite permettent de juger les semi-conducteurs en fonction des applications éventuelles.

- Facteur de mérite de Baliga (BFM) [7] :

Ce facteur de qualité sert à comparer différents matériaux semi-conducteurs en vue d'une application de puissance. Il prend en compte la mobilité des porteurs et la permittivité diélectrique ainsi que le champ électrique critique. Il évalue le matériau en termes de tenue en tension pour des applications basses fréquences. Ce facteur de mérite s'écrit de la manière suivante :

$$\text{BFM} = \varepsilon_r \mu_n E_C^3 \quad (5)$$

- Facteur de mérite de Baliga haute fréquence (BHFM) :

Le facteur de mérite prend en compte la mobilité des porteurs et le champ électrique critique. Il permet de prendre en compte les pertes en commutation du matériau pour un fonctionnement haute fréquence. La formule de ce facteur de qualité est la suivante :

$$\text{BHFM} = \mu_n E_C^2 \quad (6)$$

- Facteur de mérite de Johnson (JFM) [8] :

Ce facteur de mérite prend en compte le champ électrique critique et la vitesse de saturation des porteurs. Sa valeur permet de qualifier la capacité du matériau aux applications haute fréquence et forte puissance. Il s'exprime comme suit :

$$\text{JFM} = \left(\frac{E_C \cdot V_{Sat}}{2\pi} \right)^2 \quad (7)$$

- Facteur de mérite de Keyes (KFM) [9] :

Le facteur de mérite de Keyes prend en compte la conductivité thermique et la permittivité électrique du matériau ainsi que la vitesse de saturation des porteurs. Il caractérise ainsi le comportement fréquentiel du matériau en prenant en compte la température. Il s'exprime de la manière suivante :

$$\text{KFM} = \lambda \left(\frac{c \cdot V_{Sat}}{4\pi \varepsilon_r} \right)^{\frac{1}{2}} \quad (8)$$

Le Tableau 2 regroupe les rapports de valeurs des facteurs de mérite citées précédemment pour les différents matériaux semi-conducteurs usuels, comparé à ceux du silicium.

En se référant aux valeurs des différentes facteurs de mérite, les matériaux qui apparaissent être les plus prometteurs sont le carbure de silicium (SiC), le nitrure de gallium (GaN) et le diamant. En effet, le diamant semble avoir les facteurs de mérite les plus importants. Il est secondé par le nitrure de gallium qui devance tous les autres matériaux sauf pour le facteur de Keyes, où le carbure de silicium arrive devant grâce à ses propriétés thermiques.

Figures de mérite	Si	GaAs	6H-SiC	4H-SiC	GaN	Diamant
-------------------	----	------	--------	--------	-----	---------

BFM/BFM _{Si}	1	10,8	110	130	650	4110
BHFM/BHFM _{Si}	1	10,8	16,9	22,9	77,8	470
JFM/JFM _{Si}	1	7,1	260	180	760	2540
KFM/KFM _{Si}	1	0,45	4,68	4,61	1,6	32,1

Tableau 2. Facteurs de mérite de différents matériaux semi-conducteurs normalisés par rapport au silicium

2.3. Intérêt du Nitrure de Gallium

Les semi-conducteurs à large bande interdite ont la capacité d'améliorer significativement les performances des interrupteurs de puissance en comparaison à ceux fabriqués en Silicium. L'utilisation des semi-conducteurs grand gap permettra d'augmenter :

- La température de fonctionnement,
- La densité de puissance,
- La tenue en tension,
- La fréquence de commutation.

Les trois matériaux d'intérêt sont le diamant, le nitrure de gallium et le carbure de silicium. Les composants en diamant ne sont pas encore industrialisés. Différentes équipes de recherche travaillent sur les briques technologiques qui rendront possible leur commercialisation [10]. Le choix se fera donc entre le carbure de silicium et le nitrure de gallium.

En comparant les propriétés de ces deux matériaux, il apparaît que les différences les plus importantes résident dans la conductivité thermique et la mobilité des électrons. En effet, la conductivité thermique du SiC est bien plus importante que celle du GaN, cette caractéristique permet au SiC de dissiper la chaleur plus efficacement que le GaN ou le Si. Le SiC semble donc être le matériau le plus adapté pour des applications à forte densité de puissance. D'un autre côté, la mobilité des électrons du GaN est supérieure à celle du SiC, cette caractéristique permettra théoriquement aux composants GaN de fonctionner à des fréquences plus élevées.

L'inconvénient principal du GaN reste sa faible conductivité thermique. Cependant, les composants GaN utilisent différents substrats de croissance. À l'inverse des semi-conducteurs connus tels que le Si ou le GaAs, il n'existe pas encore de substrat de GaN monocristallin massif disponible industriellement. Ceci oblige l'utilisation de substrats différents du GaN pour un dépôt de couches sur de grandes surfaces. Les principaux substrats de croissance utilisés sont le saphir, le carbure de silicium et le silicium. Comme le GaN a une mauvaise conductivité thermique, l'utilisation du SiC comme substrat de croissance permettra d'améliorer les performances thermiques du composant dans le cas d'une application à forte densité de puissance.

Le substrat SiC semble être un candidat idéal pour l'utilisation dans les composants en GaN. En effet, en plus de ses caractéristiques thermiques intéressantes, il présente un faible désaccord de maille avec le GaN de 3,4 % [11]. Les couches de GaN épitaxiées sur ce type de substrat démontrent ainsi une excellente qualité cristallographique. Cependant, par rapport au Si, le coût du substrat SiC est très élevé. Comme les marges financières sont moindres dans le domaine de l'électronique de puissance, l'utilisation du substrat Si est plus souvent privilégiée malgré ses caractéristiques thermiques moins intéressantes et son plus grand désaccord de maille avec le GaN, qui est de 17 % [12].

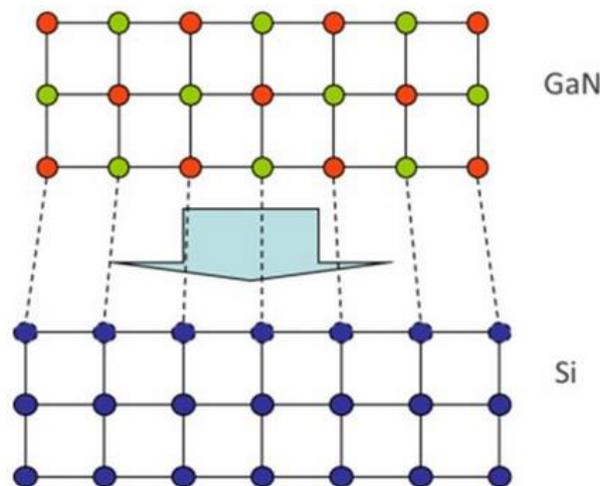


Fig. 5. Schéma représentant le désaccord de maille entre GaN et Si

Grâce à la possibilité d'utiliser différents substrats de croissance pour le GaN, il est possible donc de faire le choix du substrat silicium pour réduire les coûts de fabrication. D'un autre côté, le substrat SiC peut aussi être choisi pour améliorer la qualité cristallographique du matériau ainsi que ses performances thermiques.

Le matériau GaN est donc un candidat sérieux pour des applications dans le domaine de l'électronique de puissance. La Fig. 6 montre les gammes de puissances accessibles en fonction de la fréquence en prenant en compte les caractéristiques intrinsèques des matériaux semi-conducteurs. Le GaN peut être utilisé dans un large domaine de fréquence et des gammes de puissance bien plus élevées que celles du Si. Cependant, le SiC reste dominant dans les domaines d'application fortes puissance grâce à ses meilleures caractéristiques thermiques.

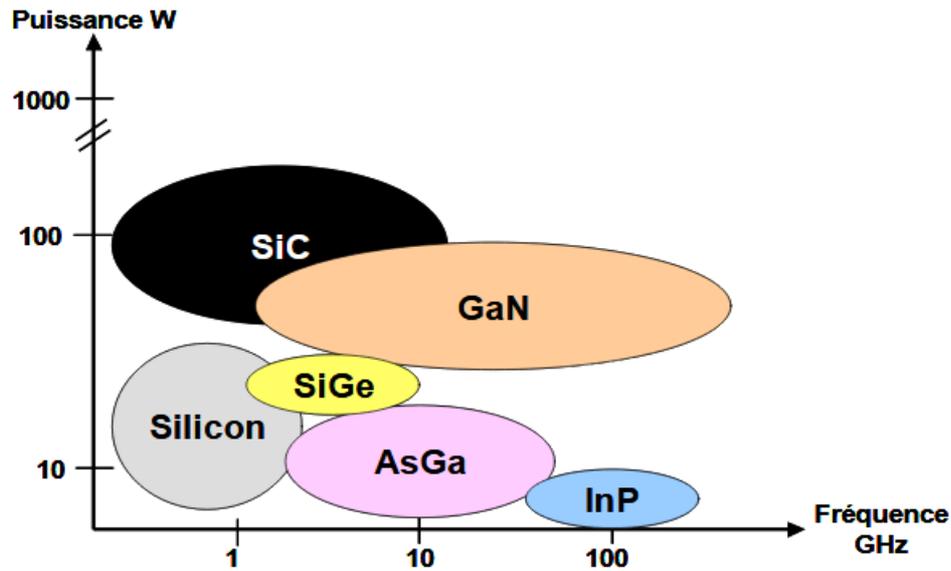


Fig. 6. Gammes de puissances accessibles en fonction de la fréquence pour différents matériaux semi-conducteurs d'après [13]

Le relatif faible coût du GaN sur substrat silicium fait de lui une solution envisageable pour remplacer le silicium industriellement dans les applications moyenne puissance. C'est pour cette raison qu'un grand intérêt est voué dernièrement à la filière GaN, et plus particulièrement au GaN sur substrat Si.

2.4. Positionnement des composants GaN

Dans le domaine de l'électronique de puissance, les composants se divisent en deux types :

- Les composants unipolaires comme le MOSFET et la diode Schottky où un seul type de porteurs circule dans le composant.
- Les composants bipolaires comme le transistor bipolaire et l'IGBT où deux types de porteurs circulent dans le composant.

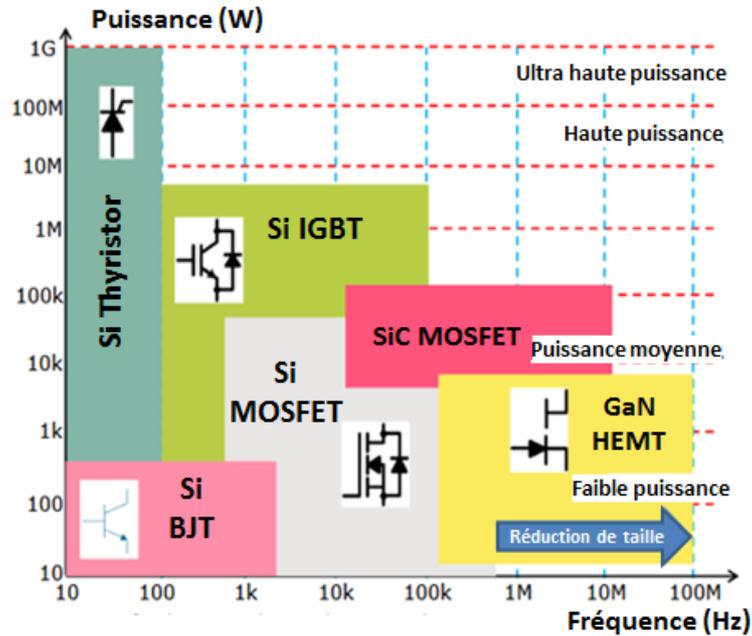


Fig. 7. Gammes de puissances accessibles en fonction de la fréquence pour différents types de composants de puissance d'après [14]

La Fig. 7 met en avant la répartition des technologies de composants de puissance en fonction de la fréquence et de la puissance de l'application. Les composants unipolaires et bipolaires ne partagent pas les mêmes gammes de puissance et de fréquence. En effet, les composants unipolaires présentent de faibles pertes en commutation leur permettant un fonctionnement à haute fréquence. Cependant, ce type de composants souffre d'une résistance à l'état passant importante, impliquant des pertes en conduction importantes. D'un autre côté, les composants bipolaires présentent une modulation de leur résistance à l'état passant, réduisant les pertes en conduction et donc, leur permettant de gérer de forte puissance. Par contre, ils souffrent de pertes en commutation plus élevée que les composants unipolaires, car le temps nécessaire pour évacuer les porteurs minoritaires est plus important, impliquant des pertes en commutation plus élevées.

Les composants à large bande interdite (GaN et SiC) sont présents pour couvrir des gammes de puissance et de fréquence inatteignables pour des composants conventionnels en Si. En effet, les composants grand gap permettent une montée en fréquence pour les faibles et moyennes puissances. Les composants en GaN se positionnent dans la gamme de puissance des MOSFETs et des bipolaires, tandis que les composants SiC se positionnent au-dessus de la gamme de puissance des MOSFETs mais en dessous de celle des IGBTs.

L'intérêt des composants GaN et SiC est donc de se positionner sur des gammes de puissance propres aux composants Si conventionnels en proposant des fréquences d'utilisation plus hautes.

Cette propriété permet la réduction de la taille des composants passifs, ainsi que le poids et la taille des convertisseurs et de leur système de refroidissement.

3. Présentation des transistors GaN de puissance

3.1. Structure cristalline du nitrure de gallium

La structure cristalline la plus stable du GaN est une structure hexagonale nommée wurtzite [15], [16].

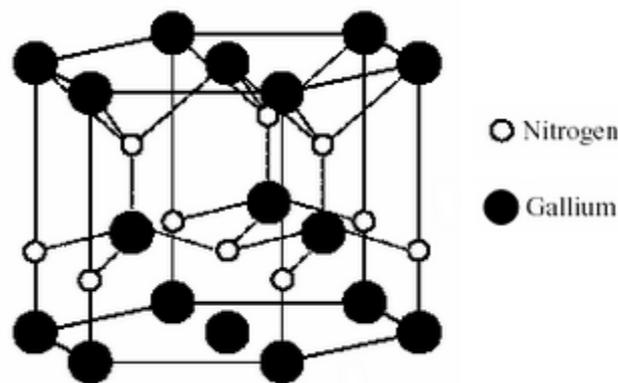


Fig. 8. Structure wurtzite du GaN

Cette structure est très stable chimiquement et très robuste mécaniquement, lui permettant de résister à de fortes températures sans se décomposer. Cette structure procure au GaN des propriétés piézoélectriques qui le rendent capable d'atteindre une très haute conductivité électrique par rapport aux autres matériaux semi-conducteurs. La piézoélectricité est causée par le déplacement des éléments chargés dans le cristal. Si le cristal subit une contrainte mécanique, toute déformation causera un déplacement des atomes dans le cristal menant à la création d'un champ électrique. L'évolution du champ électrique créé est proportionnelle à la contrainte appliquée.

3.2. Principe de fonctionnement de l'hétérojonction GaN/AlGaN

En déposant une fine couche d'AlGaN au-dessus du GaN, une contrainte mécanique est créée à cette interface menant à l'apparition d'un gaz d'électrons 2D (2DEG) comme le montre la Fig. 9 (a) [17]–[19]. Ce gaz d'électrons 2D est nommé de la sorte car l'apparition d'électrons ne se fait qu'à la surface de l'hétérojonction.

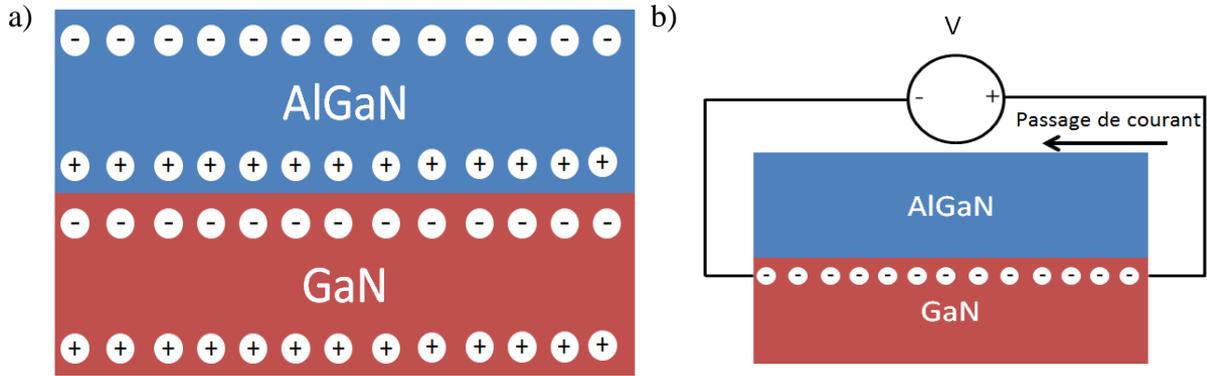


Fig. 9. Coupe simplifiée de l'hétérostructure GaN/AlGaN montrant la formation du 2DEG (a), application d'une tension au 2DEG (b)

Ce gaz d'électrons est utilisé pour conduire les électrons quand un champ électrique est appliqué de part et d'autre de celui-ci, comme le montre la Fig. 9 (b). Il présente une conductivité très importante, en partie, due au confinement des électrons dans une très petite région à l'interface. Ce confinement augmente la mobilité des électrons d'environ $1000 \text{ cm}^2/\text{V}\cdot\text{s}$ dans du GaN non contraint physiquement à des valeurs comprises entre 1500 et $2000 \text{ cm}^2/\text{V}\cdot\text{s}$ dans le 2DEG [20]. La haute concentration d'électrons et leur mobilité importante sont la base du transistor High Electron Mobility Transistor (HEMT).

L'hétérojonction formée par la juxtaposition de deux matériaux dont les largeurs de bande interdite sont différentes, l'un présentant un large gap (AlGaN : $3,82 \text{ eV}$) et l'autre un gap plus faible (GaN : $3,4 \text{ eV}$), entraîne la formation d'une discontinuité de la bande de conduction à l'interface (ΔE_c). La Fig. 10 présente les niveaux d'énergie mis en jeu dans chacun des matériaux de l'hétérojonction considérés séparément, c'est-à-dire avant contact.

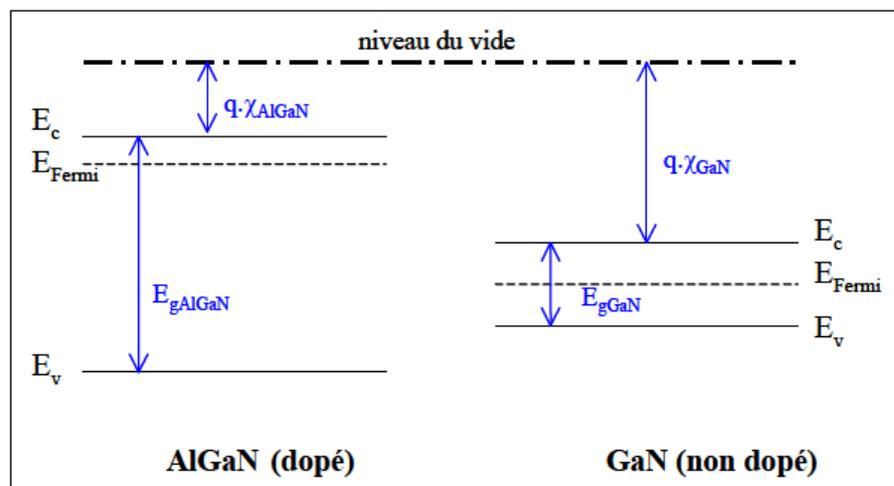


Fig. 10. Niveaux d'énergie dans l'AlGaN et le GaN

D'après les règles d'Anderson, lors de la jonction de deux matériaux, leur niveau de Fermi s'aligne. Le niveau du vide ne pouvant pas subir de discontinuités, il en résulte une discontinuité de la structure de bande d'énergie à l'interface. La Fig. 11 montre les niveaux d'énergie à l'hétérojonction pour une tension appliquée nulle.

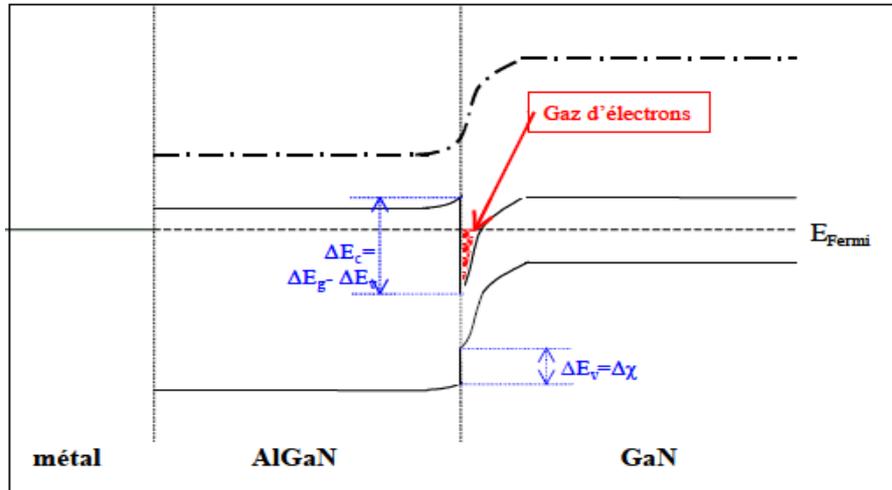


Fig. 11. Niveaux d'énergie à l'hétérojonction AlGaN/GaN à tension nulle

La formation d'un puits quantique à l'interface est observée dans le matériau de plus faible largeur de bande interdite. Ce puits reste cantonné dans la partie supérieure du matériau à plus faible gap non dopé car, au-dessus, le matériau de plus grande largeur de bande interdite joue le rôle de barrière. C'est dans ce puits que se regroupent les charges libres entraînant le phénomène de conduction à l'origine de la formation d'un gaz d'électrons à deux dimensions : c'est le canal. La densité des porteurs dans ce canal dépendra du niveau de Fermi dans la bande interdite du matériau (niveau de dopage), de la différence de largeur de cette bande entre les deux matériaux (ΔE_g) et du dopage considéré [21], [22].

3.3. Transistor HEMT

Les premiers transistors HEMTs sont apparus en 1980 [23]. Comme un transistor à effet de champ, un HEMT est caractérisé par trois contacts métal-semi-conducteur, un contact Schottky pour la grille et deux contacts ohmiques pour les électrodes de source et de drain. L'architecture de ce type de composant est présentée sur la Fig. 12.

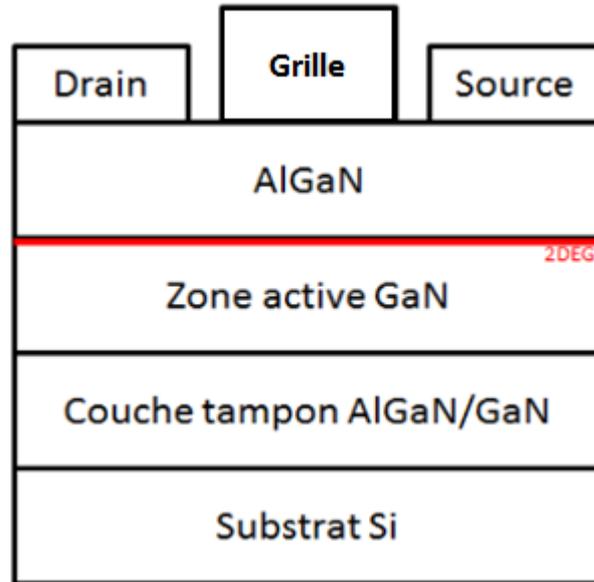


Fig. 12. Architecture d'un transistor HEMT AlGaN/GaN

La concentration des porteurs dans le canal et le courant circulant entre la source et le drain ne sont pas contrôlés par la zone de charge d'espace sous le contact de grille. Dans le cas d'un HEMT, la tension de grille affecte la position énergétique de la bande de conduction sous la grille comme le montre la Fig. 13. Une modulation du gaz d'électrons et donc de la concentration des porteurs dans le canal peut être effectuée grâce à la tension de grille.

Dans le cas d'un composant présentant la structure de la Fig. 12, à une tension de grille nulle ($V_{GS} = 0$ V) le canal est ouvert. En effet, pour arriver à la tension de pincement V_{GSth} , les porteurs confinés à l'interface AlGaN/GaN doivent être désertés. C'est l'application d'une tension de grille négative qui permettra de décaler le niveau de Fermi par rapport à la bande de conduction et ainsi vider le canal en électrons.

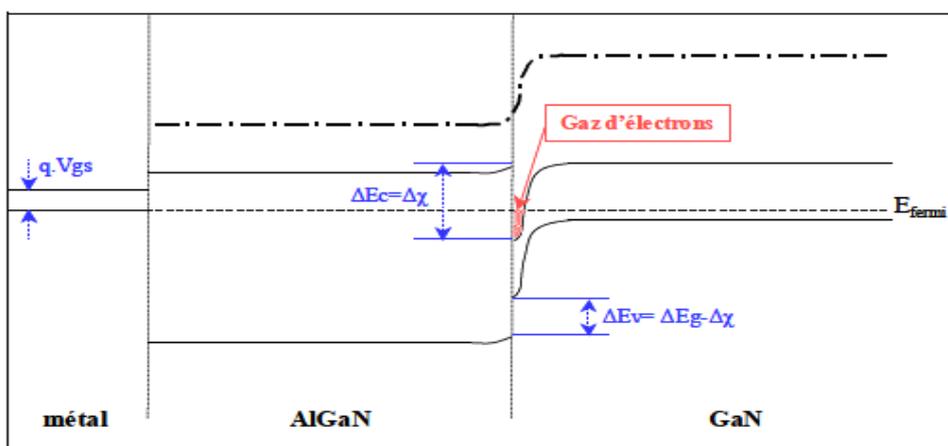


Fig. 13. Niveaux d'énergie des matériaux à l'hétérojonction pour une tension appliquée non nulle

3.4. Les technologies GaN normally-off

L'une des particularités de la structure HEMT vue précédemment est le fait qu'elle soit normally-on, ceci implique qu'à une tension de grille nulle, le composant est passant.

Cette particularité ne permet pas d'envisager une utilisation directe de ce genre de composants dans des domaines tels que l'électronique de puissance (convertisseurs), sauf si l'utilisateur adapte une commande spécifique. Le principal problème provient du fait qu'en cas de perte de la commande, le transistor est passant et donc alimente la charge avec un risque pour les utilisateurs.

Il a été nécessaire de créer des structures permettant de rendre ces composants normally-off. Plusieurs solutions ont été trouvées pour arriver à cet objectif. Les principales structures sont présentées en suivant.

3.4.1. La grille enterrée

Cette technique a été discutée dans la littérature [24]. Elle consiste à amincir la barrière d'AlGaN au-dessus du 2DEG comme le montre la Fig. 14.

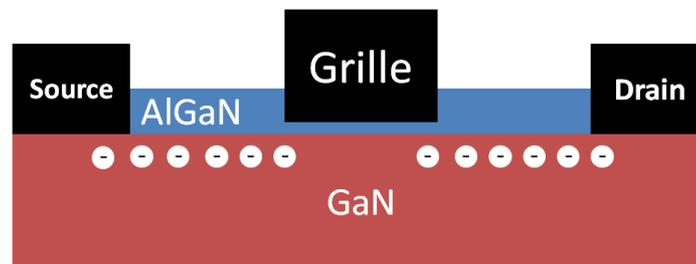


Fig. 14. Transistor HEMT normally-off avec grille enterrée

En rendant la barrière d'AlGaN plus mince, la tension générée par l'effet piézoélectrique est moindre. Quand la tension générée est inférieure au potentiel intégré du métal de la grille, le 2DEG est éliminé à polarisation nulle de la grille. Cette technique peut être intéressante car la maîtrise de la gravure sous la grille permet de bien contrôler les caractéristiques électriques du composant telles que la tension de seuil et la transconductance. Cependant, les défauts de cette technique résident, d'un côté, dans l'éventuelle augmentation du courant de fuite de grille due aux défauts introduits par la gravure, et d'un autre côté, dans la non uniformité de la tension de seuil due à une gravure qui peut être non uniforme.

3.4.2. Atomes de fluor dans la barrière d'AlGaN

La Fig. 15 (a) et (b) montrent une méthode permettant de créer un transistor HEMT normally-off en implantant des atomes de fluor sur la barrière d'AlGaN [25].

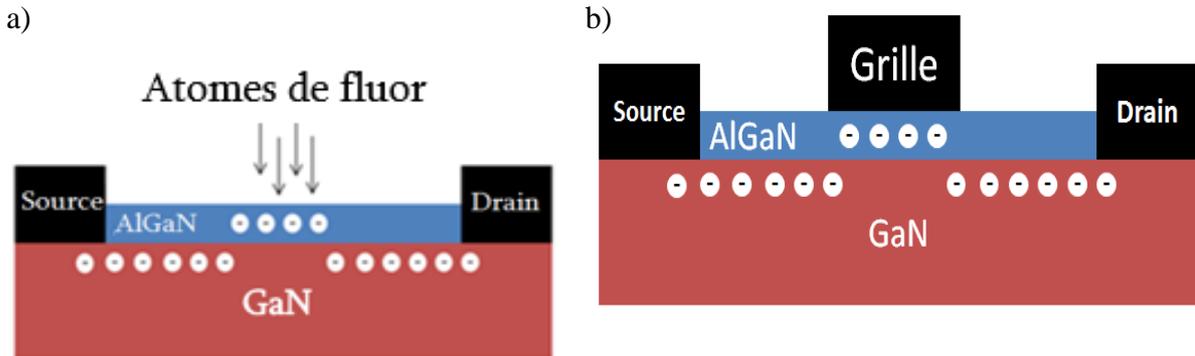


Fig. 15. Implantation d'atomes de fluor sur la barrière d'AlGaN (a), Transistor HEMT normally-off avec atomes de fluor sur la barrière d'AlGaN (b)

Les atomes de fluor créent des charges négatives dans la barrière d'AlGaN qui permettent de rompre le 2DEG en-dessous. Un transistor normally-off est donc créé en ajoutant une grille schottky au-dessus.

La Fig. 16 montre l'effet de cette implantation sur le diagramme de bandes. Il apparaît clairement que cette technique permet d'augmenter le niveau de la bande de conduction de l'AlGaN. En effet, une barrière supplémentaire (Φ_F) est introduite par les atomes de fluor.

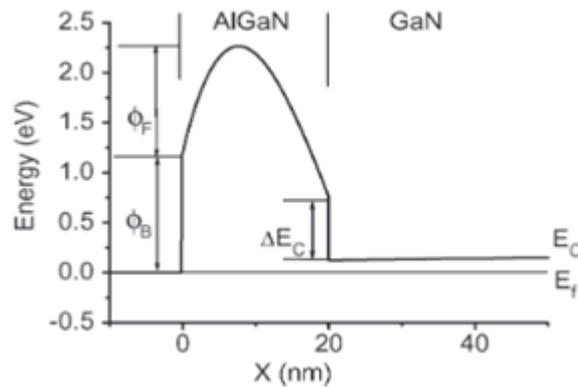


Fig. 16. Diagramme de bande présentant l'effet de l'implantation d'atomes de fluor [25]

Cette technique peut être intéressante car elle est moins coûteuse et plus facile de fabrication que celle vue précédemment. En effet, cette technique ne fait pas intervenir le procédé de gravure sous la grille qui peut être délicat. Cependant, une instabilité de la tension de seuil peut être observée sur les composants basés sur cette technique [26].

3.4.3. Insertion d'une couche de p-GaN en-dessous de la grille

Cette méthode consiste à insérer une couche de GaN dopé P en dessous du métal de grille comme on peut le voir sur Fig. 17 [27]. Les charges positives dans la couche p-GaN possèdent un potentiel intégré plus important que la tension générée par l'effet piézoélectrique, ceci permet donc de rompre le 2DEG en-dessous de cette couche créant ainsi un transistor normally-off [28].

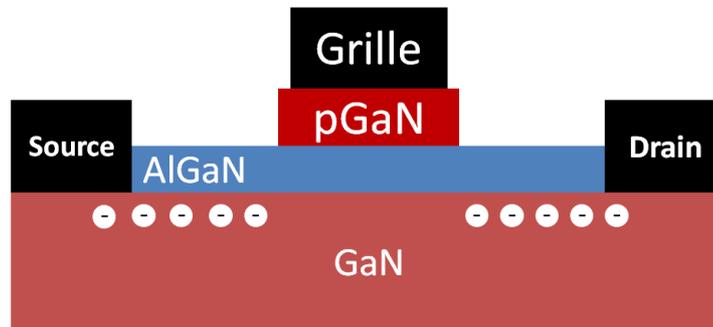


Fig. 17. Transistor HEMT normally-off avec couche de p-GaN en-dessous de la grille

Cette technique est la plus prometteuse grâce à d'excellentes figures de mérite et une stabilité de fonctionnement en normally-off [29]–[31].

3.4.4. Structure cascode

Cette alternative consiste à mettre un MOSFET normally-off en silicium en série avec un HEMT normally-on en GaN [32], [33]. Cette structure est présentée sur la Fig. 18. Dans ce circuit, le transistor MOSFET devient passant à l'application d'une tension positive à sa grille, ceci permet d'avoir une tension presque nulle à la grille du transistor HEMT, le courant peut donc circuler dans ce cas car le transistor HEMT est normally-on. Par contre, quand le MOSFET est non passant, une tension négative est appliquée à la grille du HEMT le rendant non passant à son tour.

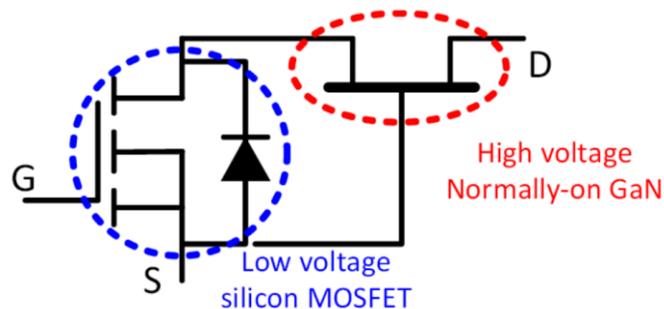


Fig. 18. Structure cascode permettant un fonctionnement normally-off à un transistor HEMT normally-on

Le MOSFET utilisé doit être de faible tenue en tension pour avoir la résistance à l'état passant la plus faible. Cette technique peut être intéressante car elle permet l'utilisation des mêmes circuits de contrôles utilisés pour des composants silicium. Cependant, le plus grand défaut de cette méthode

est l'addition de la résistance à l'état passant du MOSFET à celle du HEMT agrandissant ainsi les pertes dans le circuit.

3.5. Présentation des composants étudiés

L'objectif de la thèse étant d'étudier des composants commercialisés, à la période du début de celle-ci, seulement deux fournisseurs commercialisaient des transistors HEMTs de puissance normally-off. Ces deux fabricants étaient GaN Systems [34] et EPC [35]. L'étude a été partagée avec un de nos partenaires. De ce fait, le choix s'est porté sur les composants EPC car ces derniers étaient plus adaptés à notre étude. En effet, EPC propose des composants sous forme de puce nue. Cette caractéristique permet de s'affranchir des limitations en température du boîtier en prévision des vieillissements à haute température qui seront effectués durant notre étude.

Le composant étudié est le transistor EPC2019 [36]. Ce composant est un transistor de puissance normally-off ayant les caractéristiques suivantes :

- Tenue en tension : $V_{BR} = 200 \text{ V}$
- Courant de drain maximal : $I_{Dmax} = 8,5 \text{ A}$
- Tension de seuil : $0,8 \text{ V} < V_{Gsth} < 2,5 \text{ V}$
- Résistance à l'état passant : $R_{DSon} = 36 \text{ m}\Omega$
- Température de fonctionnement : $-40 \text{ }^\circ\text{C} < T_J < 150 \text{ }^\circ\text{C}$
- Courant de fuite de drain : $I_{DSS} = 20 \text{ }\mu\text{A}$
- Courant de fuite de grille : $I_{GSS} = 0,8 \text{ mA}$

Ces transistors ont une dimension de 2,76 mm x 0,95 mm. Deux photos d'un de ces composants sont présentées en Fig. 19. Une pièce d'un centime a été prise en photo avec la puce pour mieux juger ses dimensions. Des plots de brasure de type SAC305 sont pré-déposés sur la face inférieure du composant.

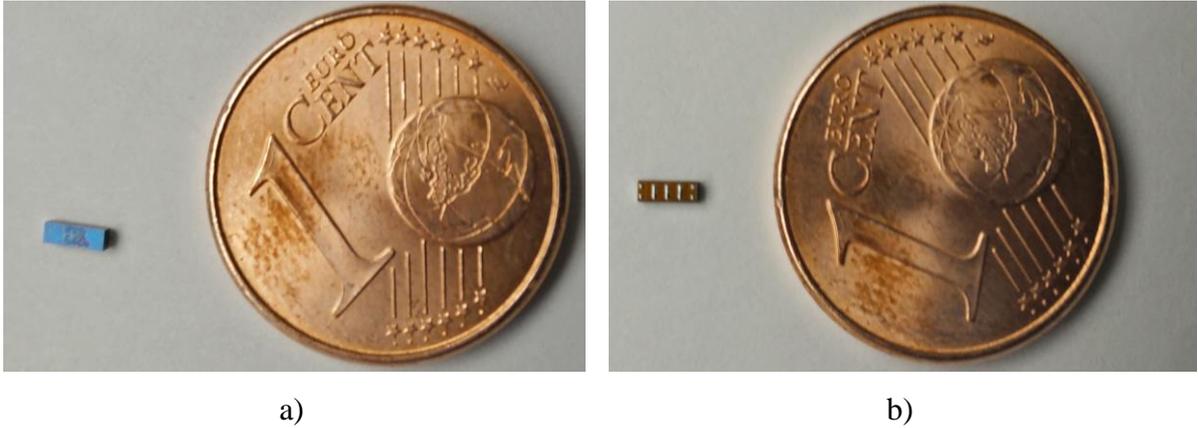


Fig. 19. Face supérieure (a) et inférieure (b) d'une puce EPC2019

Une analyse de construction a été menée par l'un des sous-traitants de l'IRT Saint-Exupéry, la société SERMA TECHNOLOGIES, sur l'une des puces. Cette analyse a révélé que le transistor se composait de plusieurs cellules élémentaires de 210 μm pour une longueur totale cumulée de 272 mm.

La Fig. 20 présente une vue d'ensemble du composant réalisée grâce au microscope électronique à balayage par transmission (STEM). Nous pouvons observer sur cette figure que le composant comporte :

- Un substrat de croissance en Si
- Une couche d'AlN pour réduire le courant de fuite du substrat et pour atténuer le désaccord de maille. En effet, l'AlN a un désaccord de maille moins important avec le GaN en comparaison avec le silicium (2,4 % contre 19 %) [37].
- Quatre couches successives d'AlGaN avec une diminution progressive du taux d'Al et une augmentation progressive du taux d'azote afin de diminuer les dislocations qui restent visibles.
- Une distance entre la source et le drain de 6,8 μm
- Trois métallisations :
 - Métal 1 : couche d'AlTi avec revêtement et barrière de TiN
 - Métal 2 : couche d'aluminium avec revêtement de TiN/Ti
 - Métal 3 : couche d'aluminium sur une barrière TiN/Ti

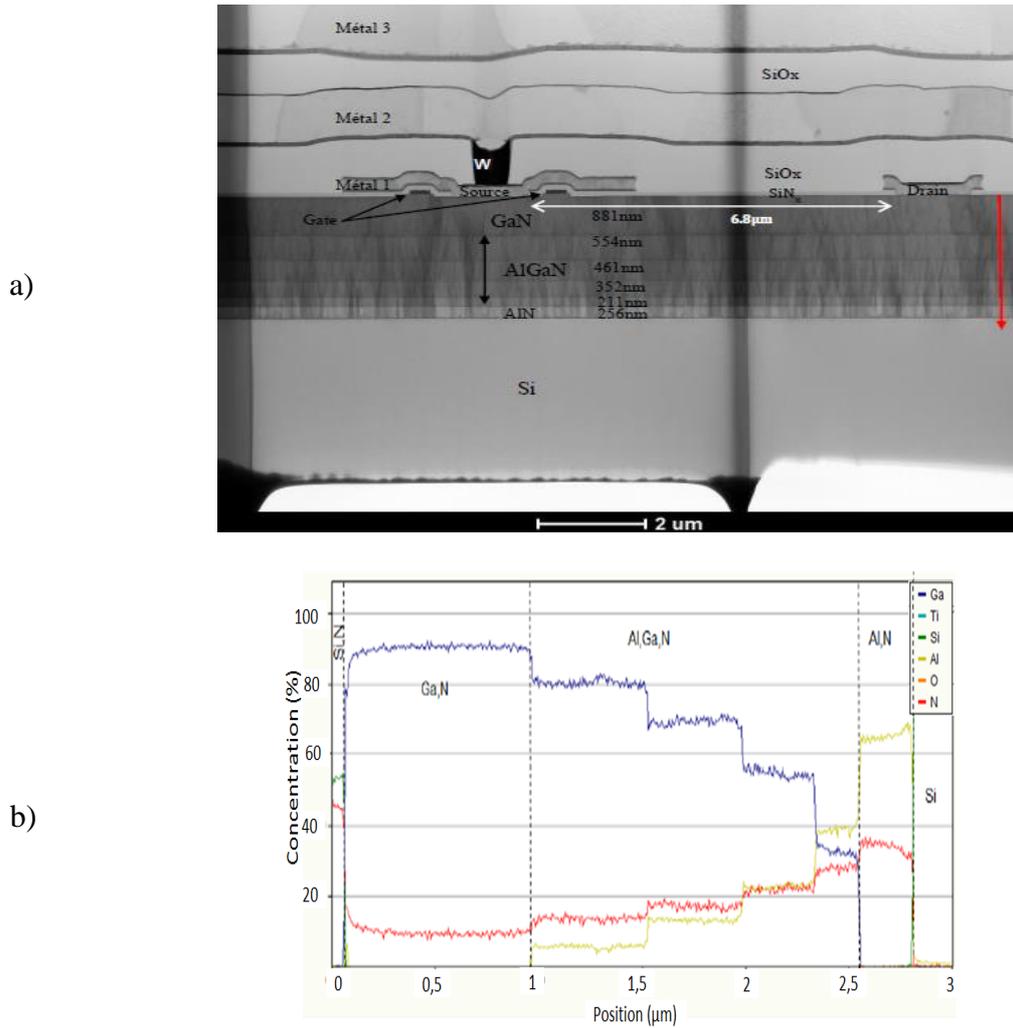


Fig. 20. Vue d'ensemble STEM (a) et profil de la concentration (b)

Un grand intérêt a aussi été procuré à l'étude de la grille du composant. La Fig. 21 présente une vue détaillée de cette grille effectuée grâce au Microscope Électronique en Transmission (TEM). Grâce à cette figure, il apparaît que la grille a une longueur de $0,48 \mu\text{m}$ et se compose de :

- Une couche de TiN de 90 nm.
- Une couche de GaN de 55 nm.

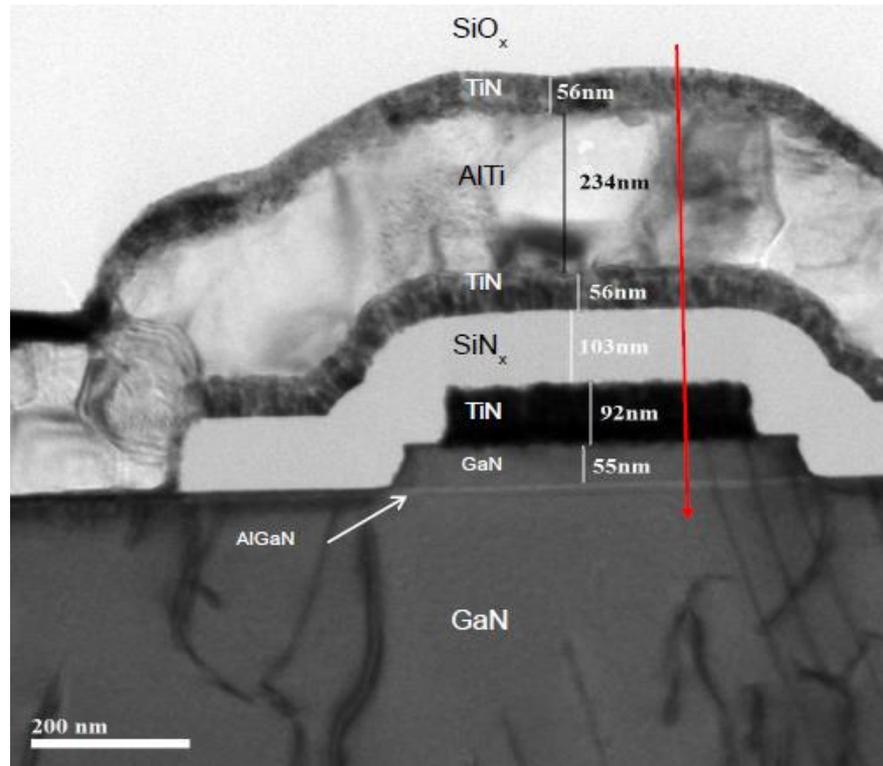


Fig. 21. Vue détaillée de la grille du composant

Cette analyse a permis de déterminer les choix effectués par le fabricant. Il apparaît que le choix du substrat de croissance s'est porté sur un substrat Si malgré les dislocations engendrées par le désaccord de maille. Ce désaccord est atténué par la présence de quatre couches tampon d'AlGaIn avec une diminution progressive du taux d'Al afin de diminuer les dislocations. L'étude de la grille a, quant à elle, permis d'identifier la technique retenue pour rendre le composant normally-off. En effet, sur la Fig. 21, il apparaît clairement qu'une couche de GaN est incorporée sous le métal de grille. Malheureusement, des techniques telles que la SIMS (spectrométrie de masse à ionisation secondaire) ou SRP (analyse de résistance de diffusion) qui auraient permis de déterminer la concentration des dopants n'ont pas été réalisées. Cependant, cette technique nous fait penser à la technique d'insertion d'une couche de p-GaN en dessous de la grille présentée dans la Fig. 17 car c'est la seule technique faisant intervenir une couche de GaN sous la grille.

Finalement, ces informations ont permis de retracer la structure du composant EPC2019 étudié. Cette structure est présentée sur la Fig. 22. Elle nous sera d'une grande aide par la suite nous permettant d'émettre des hypothèses quant aux mécanismes de défaillance activés.

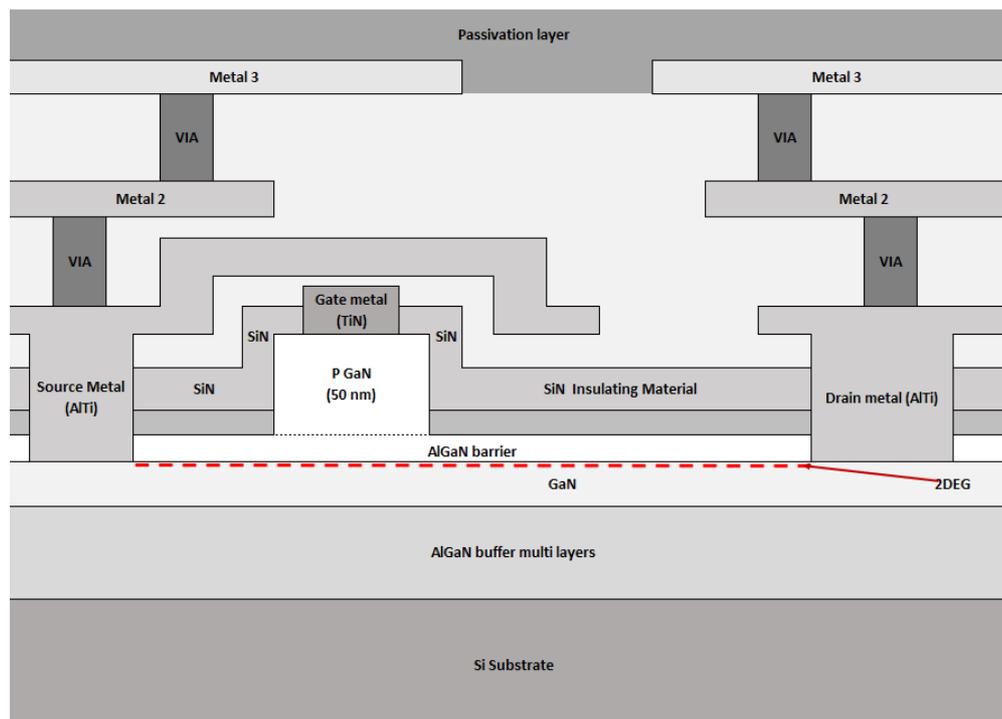


Fig. 22. Structure du composant EPC2019

Cette analyse est nécessaire afin de corréliser ultérieurement une modification d'une caractéristique électrique, durant le vieillissement, avec une modification structurelle.

4. Fiabilité des composants GaN

La technologie HEMT en AlGaIn/GaN permet de concevoir des transistors ayant un fonctionnement à des densités de puissance importantes avec des pertes réduites dans le domaine de l'électronique RF et de puissance. Ceci est dû à la forte mobilité d'électrons dans le 2DEG ainsi qu'à de grandes tensions de claquage grâce à un champ électrique critique élevé [38]. Ces caractéristiques rendent cette technologie très attractive. Cependant, son déploiement reste freiné par sa fiabilité électrique encore non maîtrisée.

Comme l'application de cette technologie dans le domaine de l'électronique RF est plus mature que dans le domaine de l'électronique de puissance, sa fiabilité dans le domaine RF a été largement étudiée par J. Joh et J.A. Del Alamo [39], G. Meneghesso et al. [40], et M. Faqir et al. [41].

Cette partie présentera les principales causes de défaillance des composants HEMTs AlGaIn/GaN dans le domaine RF ou puissance car les structures sont assez similaires.

Différentes régions critiques sujettes à des dégradations sont présentées sur la Fig. 23. Sur cette figure, les mécanismes en rouge (5, 6, 7, 8) sont thermiquement activables. Les mécanismes 2 et 3, identifiés en bleu, dépendent de l'existence d'électrons chauds. Finalement, les mécanismes 1 et 4, identifiés en vert, sont propres aux composants GaN à cause de la nature piézoélectrique du semi-conducteur.

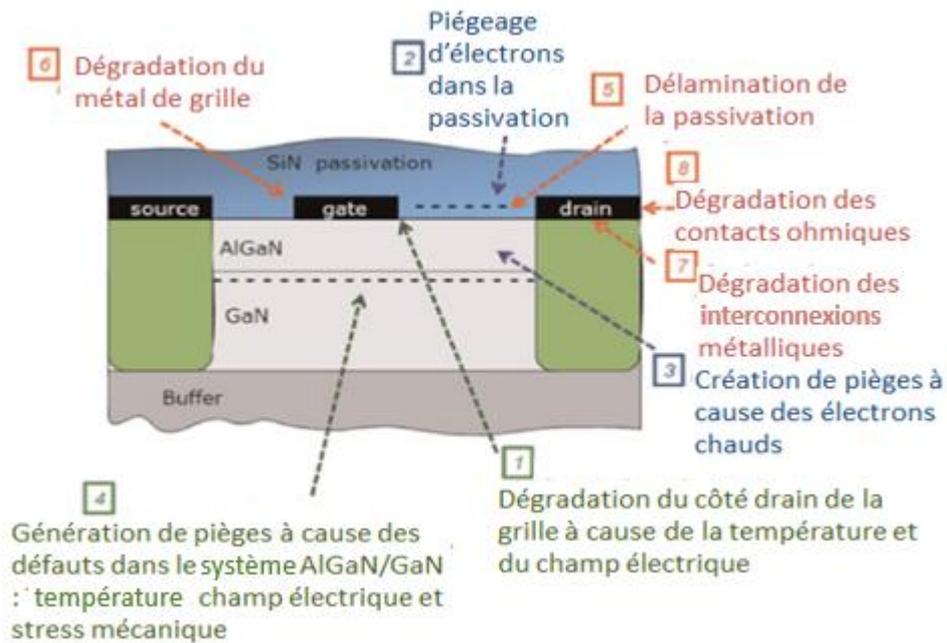


Fig. 23. Schéma présentant les éventuels endroits sujets à la dégradation dans un composant HEMT en GaN [42]

Dans cette partie, une présentation plus en détail des mécanismes de défaillance propres au GaN ainsi que du phénomène de piégeage et ses effets sera effectuée. Finalement, une liste de différents modes de défaillances ainsi que leurs mécanismes physiques associés seront présentés.

4.1. Formation de défauts structuraux sous champ électrique élevé à cause de l'effet piézoélectrique inverse

Les matériaux GaN et AlGaN sont fortement piézoélectriques. Des contraintes mécaniques sont donc induites dans ces matériaux sous champ électrique élevé. En effet, quand un transistor HEMT est soumis à une haute tension, un champ électrique important prend place sous la grille à travers la barrière d'AlGaN, principalement côté drain où le champ électrique est le plus important. Ceci peut mener à une concentration assez importante de contraintes mécaniques dans une région restreinte. Ces contraintes s'additionnent aux contraintes déjà présentes in-situ qui sont dues à la discordance des réseaux cristallins (AlGaN/GaN). L'énergie élastique augmente quand une grande

tension est appliquée. Quand cette énergie atteint une valeur critique, des défauts cristallographiques se forment. Ces défauts peuvent être électriquement actifs et influencer sur les caractéristiques des composants. La Fig. 24 schématise une coupe d'un transistor HEMT soumis à des contraintes mécaniques à haute tension.

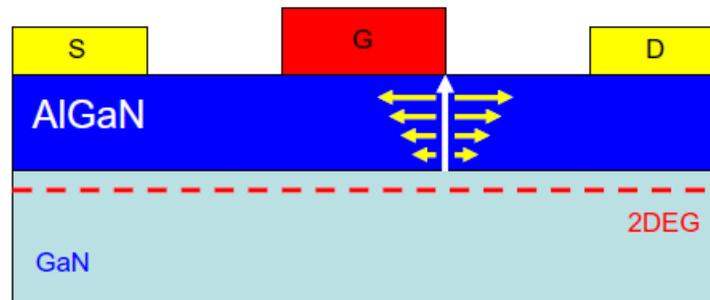


Fig. 24. Coupe d'un HEMT en GaN soumis à des contraintes mécaniques sous champ électrique élevé [43]

Ce mécanisme de défaillance se caractérise par les éléments suivants :

- Le champ électrique vertical à travers la barrière d'AlGaN joue un rôle clef lors de cette dégradation, contrairement au champ horizontal qui n'influe pas sur l'énergie élastique du matériau au premier ordre [44].
- Un champ électrique critique ne doit pas être dépassé pour ne pas causer de défauts dans le matériau. En effet, un champ électrique implique une contrainte mécanique proportionnelle. De ce fait, des dégradations peuvent se manifester lorsque l'énergie élastique du matériau dépasse sa valeur critique [45], [46].
- Le courant ne joue aucun rôle dans ce phénomène, sauf celui de chauffer le matériau, ce qui peut exacerber le problème.
- Les défauts apparaissent en premier lieu dans les zones où le champ électrique est le plus grand (en dessous de la grille, côté drain)
- L'application d'une contrainte mécanique extérieure peut faire évoluer la tension critique.
- La composition ainsi que la profondeur de la barrière d'AlGaN tout comme la qualité du matériau doivent jouer un rôle dans la fiabilité des composants, car ceci influe sur les valeurs initiales de l'énergie élastique emmagasinée dans le matériau.
- Des designs de composants visant à mieux distribuer le champ électrique à travers le composant peuvent en améliorer la fiabilité.

Ces défauts peuvent avoir un effet négatif sur la résistance à l'état passant, le courant de drain maximal ainsi que le courant de fuite de grille [47], [48]. La Fig. 25 montre l'effet que peut avoir la tension grille-drain sur la structure des composants. La figure met en exergue que les contraintes

en tension ont une incidence directe sur la structure du composant. En effet, le nombre de défauts et leurs profondeurs augmentent proportionnellement avec la contrainte en tension. Il est à noter que le côté drain de la grille subit plus de dégradations que le côté source qui montre lui aussi des dégradations.

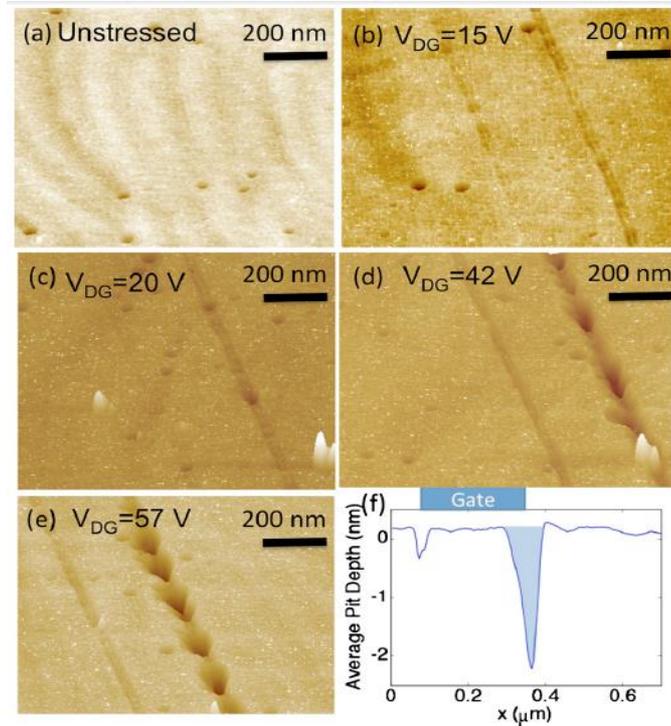


Fig. 25. (a) -> (e) État de surface des composants après différentes tensions de stress. (f) moyenne de profondeur à travers une grille de $2\ \mu\text{m}$ pour le composant le plus dégradé ($V_{DG\text{stress}} = 57\text{ V}$) [47]

4.2. Phénomène de piégeage

Une des plus grandes limitations des performances dynamiques des HEMTs est l'augmentation de la résistance à l'état passant (R_{DSon}) momentanément après l'application d'une haute tension à l'état bloqué. Cette résistance temporellement courte est appelée résistance dynamique.

La R_{DSon} dynamique est quantitativement évaluée à travers des mesures pulsées avec des points de repos différents :

1. $V_{GS} = V_{DS} = 0\text{ V}$ ce qui ne génère pas de pièges.
2. $V_{GS} = V_{GS_off}$ et $V_{DS} = 0\text{ V}$ avec $V_{GS_off} < V_{GSth}$, cette condition peut induire des pièges en dessous de la grille.
3. $V_{GS} = V_{GS_off}$ et $V_{DS} = V_{DS_high}$ où V_{DS_high} est une tension de drain positive capable d'induire des pièges d'électrons dans la zone grille/drain.

La condition 2 a tendance à faire varier la tension de seuil car les électrons sont particulièrement piégés sous la grille. La condition 3, quant à elle, fait augmenter la résistance à l'état passant ; dans les composants GaN de puissance, la distance grille drain est généralement supérieure à la longueur de grille ($L_{GD} > L_G$), ce qui fait que la région grille drain a un effet considérable sur la résistance R_{DSon} .

La Fig. 26 ainsi que la Fig. 27 montrent le comportement différent de deux puces. Les caractéristiques de la première mettent en évidence un changement en termes de V_{GSth} , ce qui correspond à un phénomène de piégeage sous la grille. La deuxième puce, quant à elle, ne montre aucune évolution sur le V_{GSth} mais plutôt une augmentation de la R_{DSon} , ce qui correspond à une création de piège dans la région drain grille. Ce phénomène d'augmentation de R_{DSon} est un phénomène temporaire, la constante de temps de dé-piégeage est généralement comprise entre 10 μ s et 1-10 s. Cette constante de temps dépend de l'origine du piège [49], [50].

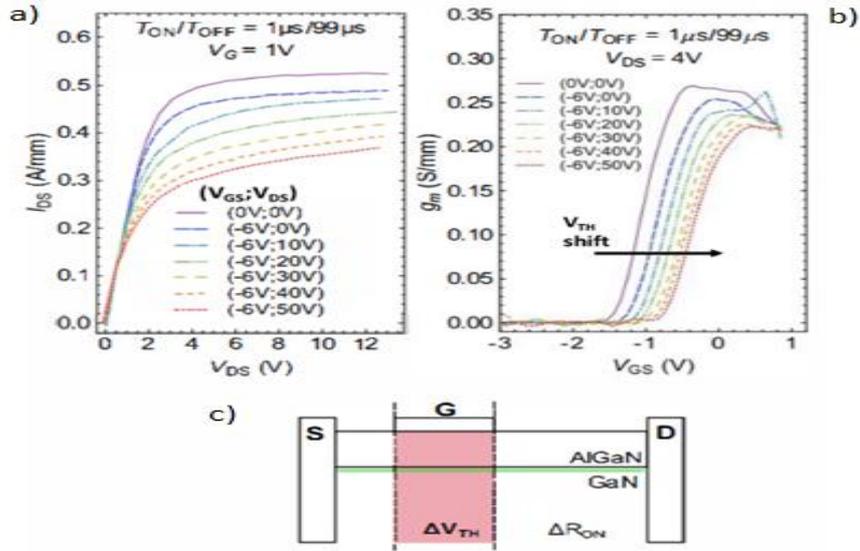


Fig. 26. Caractéristiques pulsées I_D - V_{DS} (a) et I_D - V_{GS} (b) mesurées à partir de différents points de repos et schéma représentant la partie affectée par les pièges (c)

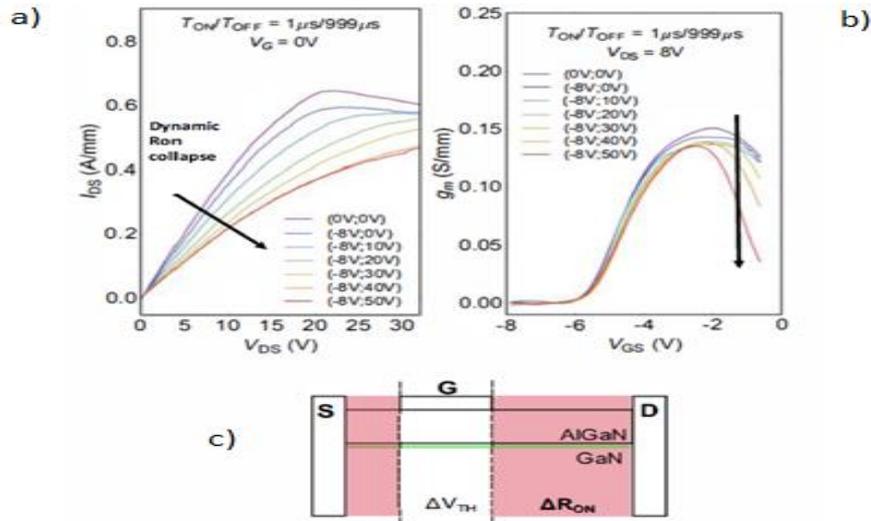


Fig. 27. Caractéristiques pulsées I_D - V_{DS} (a) et I_D - V_{GS} (b) mesurées à partir de différents points de repos et schéma représentant la partie affectée par les pièges (c)

Plusieurs mécanismes peuvent être responsables du piégeage de charges dans les transistors HEMTs en GaN. Un des cas les plus importants se produit quand la surface du composant n'est pas parfaitement passivée ; dans ce cas, les électrons peuvent être injectés du métal de grille vers les pièges localisés à l'interface semi-conducteur/passivation ou directement dans la couche de passivation. Ces électrons injectés peuvent ensuite se diriger vers le drain et se retrouver ainsi piégés dans la région grille-drain [51], [52].

Un autre mécanisme de piégeage important consiste en l'injection d'électrons du métal de grille vers la barrière d'AlGaN ou vers le GaN. Ce mécanisme peut être facilité par la présence de défauts sous la grille [53], [54].

Le phénomène de piégeage peut aussi être favorisé par la présence d'électrons chauds dans le canal. En effet, à cause du fort champ électrique, qui est maximal en dessous de la grille du côté drain, quelques électrons peuvent accumuler assez d'énergie pour être injectés vers la barrière d'AlGaN, la couche de passivation ou le buffer [55].

4.3. Effet de la grille virtuelle

L'effet de la grille virtuelle est caractérisé par la création de défauts à la surface. Dans ce cas, des charges négatives peuvent être présentes. Ceci a donc pour effet d'appauvrir le canal en électrons. Dans ce cas, les charges négatives agissent comme un métal de grille polarisé négativement [56]. La Fig. 28 présente le concept de la grille virtuelle.

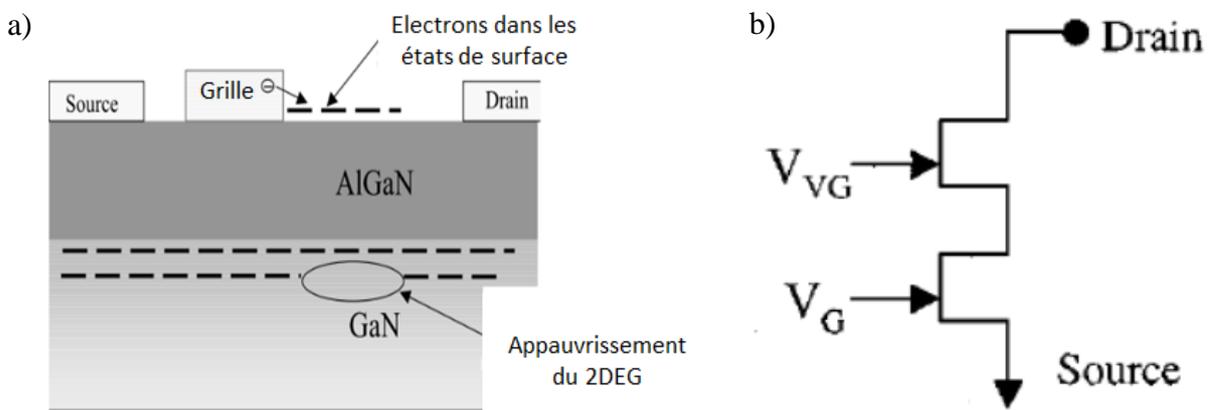


Fig. 28. Modèle d'un composant montrant la localisation de la grille virtuelle (a) schématisation du composant incluant la grille virtuelle (b)

Ce phénomène aura pour effet de faire varier la tension de seuil avec une tendance à l'augmentation. En effet, le potentiel de la grille virtuelle schématisée sur la Fig. 28 (b), qui se place en série avec la vraie grille, est contrôlé par la quantité des charges piégées. Dans ce cas, la tension de seuil initiale du composant se voit augmenter par le potentiel de la grille virtuelle.

4.4. Dégradations présentes sur les transistors HEMTs en GaN normally-off avec une grille p-GaN

4.4.1. Dégradations induites par une tension de grille positive

Les transistors HEMTs en GaN avec une grille p-GaN ont besoin d'une tension de grille positive pour être à l'état passant. Afin de minimiser la résistance à l'état passant, les composants sont généralement polarisés à des tensions de grille allant de 4 à 7 V selon le circuit de commande.

Quand la tension de grille dépasse la tension de seuil, le diagramme de bande du transistor change complètement comme le montre la Fig. 29. Dans ce cas, la chute de tension la plus importante se retrouve sur la couche p-GaN. Ceci implique donc une augmentation du champ électrique sur la couche p-GaN.

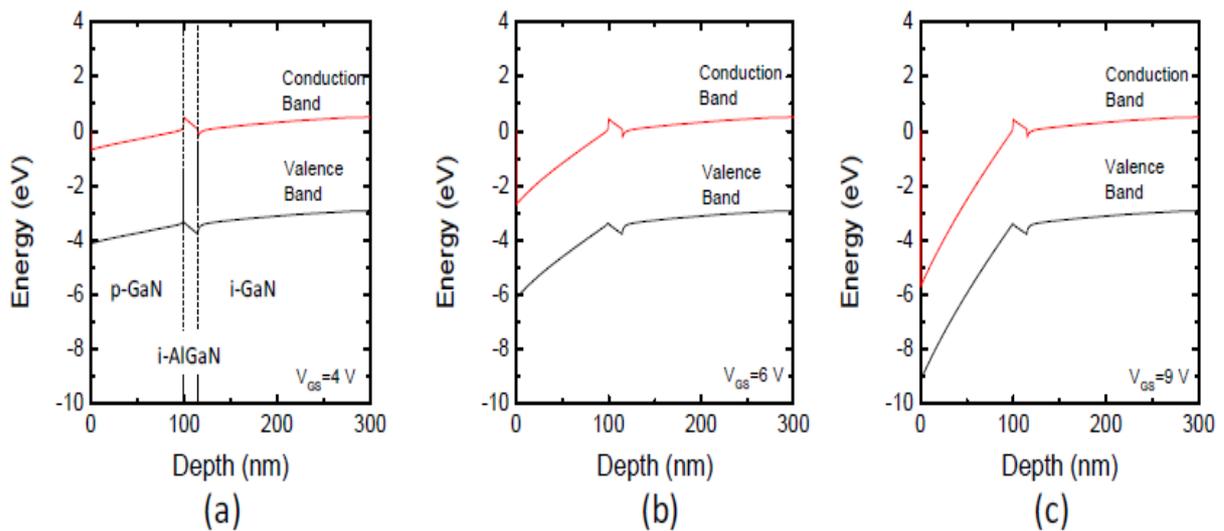


Fig. 29. Diagramme de bande d'un transistor HEMT avec une grille p-GaN pour $V_{GS} = 4$ V (a), $V_{GS} = 6$ V (b), $V_{GS} = 9$ V (c) [57]

L'augmentation du champ électrique dans la couche p-GaN peut favoriser le phénomène de dégradation dépendant du temps dans la grille (TDB). La Fig. 30 montre l'évolution du courant de fuite d'un composant exposé à un vieillissement à une tension de grille fixe de 9 V. Cette évolution montre que le courant de fuite reste assez stable avant d'observer des pics d'augmentation. Il apparaît ensuite que ces augmentations correspondent à l'apparition d'un point chaud sur la distribution de la lumière émise par la grille, ceci correspond à la création d'un chemin de courant de fuite.

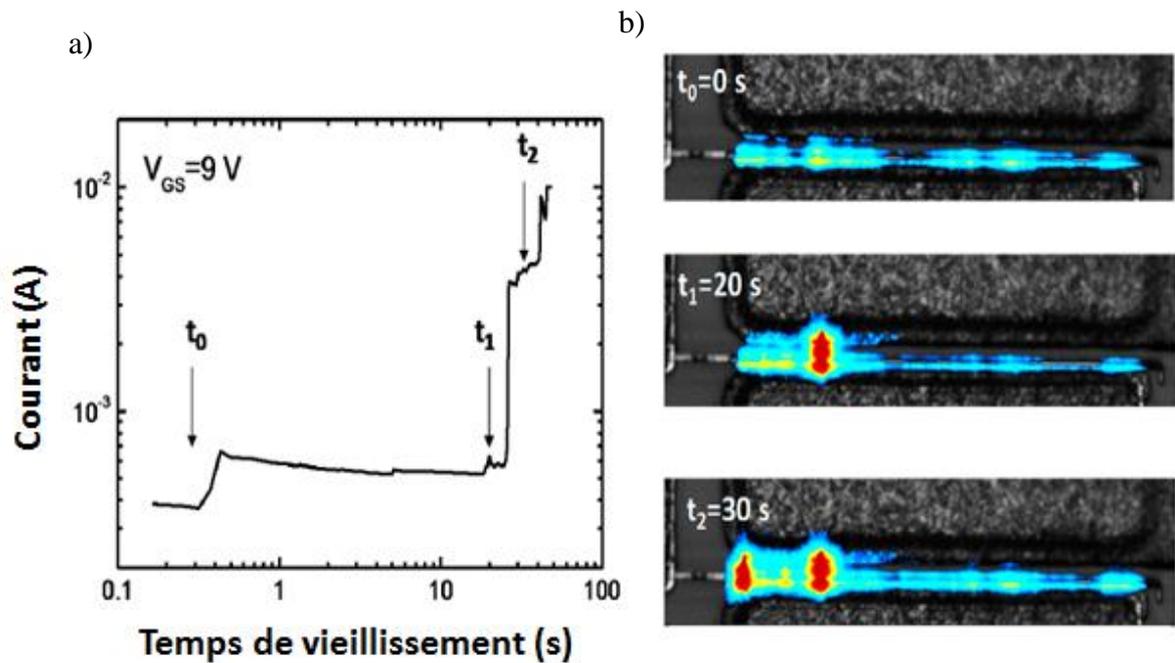


Fig. 30. Évolution du courant pendant un vieillissement à tension de grille constante ($V_{GS} = 9$ V) (a) représentation de la distribution de la lumière émise par la grille pendant le vieillissement à trois différents moments (b) [57]

La création de points chauds a aussi été observée sur des jonctions Schottky inversement polarisées sur des composants HEMTs [58]. Dans ce cas, la cause de ce phénomène a été attribuée à la génération/pénétration de défauts à cause du fort champ électrique atteint sur la couche d'AlGaIn. Dans le cas du composant HEMT avec une grille p-GaN, la situation est différente. En effet, la tension de stress est positive et le champ électrique maximal est atteint sur la couche de p-GaN. Pour l'instant, différentes théories sont émises pour expliquer ce phénomène :

- Le fort champ électrique présent dans la couche de p-GaN favorise la propagation de défauts à cause du phénomène de génération/pénétration [59]. La région de déplétion proche de la surface du p-GaN peut agir comme un isolant imparfait, montrant ainsi une avalanche dépendant du temps (TDB) similaire à celle rencontrée dans les diélectriques (TDDB).
- Quand la tension de grille est haute, des électrons peuvent être injectés du canal vers la couche p-GaN, ou un fort champ électrique est présent. Dans ce cas, les électrons peuvent être accélérés par le champ électrique et ainsi conduire à l'avalanche [60].
- La dégradation peut être initiée par la création de pièges dans le p-GaN, à proximité de la couche d'AlGaIn. Ces pièges peuvent diminuer localement le champ électrique dans l'AlGaIn conduisant ainsi à la création de chemins de fuite localisés [61].

4.4.2. Dégradations induites par l'application d'une forte tension de drain à l'état bloqué

L'augmentation du courant de fuite de drain peut être causée par les éléments suivants :

- Un procédé de fabrication non optimisé peut favoriser des fuites de courant à travers les états de surface ou les défauts dans la couche de passivation.
- Les fuites dans la jonction p-GaN/AlGaN sont généralement assez faibles. Cependant, dans des composants vieillissés, les fuites à travers l'AlGaN peuvent augmenter et contribuer ainsi au courant de fuite de drain.
- Si le buffer n'est pas optimisé, de fortes fuites drain-source peuvent exister. Ces fuites sont dues à l'injection d'électrons dans la couche tampon à partir de la source [62].
- Finalement, à très haute tension de drain, une fuite verticale peut avoir lieu entre le drain et le substrat [63].

La Fig. 31 présente la contribution de chacune des électrodes d'un transistor HEMT avec une grille p-GaN dans une caractérisation inverse. La tension de grille est maintenue à -8 V pour s'assurer du blocage du composant tandis que la tension de drain est augmentée jusqu'à l'avalanche. Il apparaît sur cette figure que le courant de fuite est dominé par le courant de grille pour des tensions comprises entre 0 et 500 V. Ce courant peut être causé soit par les fuites à travers les états de surface ou le courant de fuite inverse de la jonction p-GaN/AlGaN. À partir d'une tension de drain de 500 V, le courant de fuite de drain devient dominé par la contribution de la source. Ce courant est causé par la fuite drain-source causée par l'injection d'électrons dans la couche tampon à partir de la source. Pour des tensions au-delà de 800 V, le champ électrique critique est atteint et l'on observe une augmentation brutale du courant de fuite dans la structure.

Afin de mieux comprendre les mécanismes de dégradation, une campagne de vieillissement par paliers a été conduite sur un composant HEMT avec une grille p-GaN. Le résultat de cette étude est présenté sur la Fig. 32. Durant cette campagne, la tension de grille a été fixée à -4 V tandis que la tension de drain est augmentée de 50 V toutes les 120 secondes jusqu'à atteindre la défaillance. Les courants de fuite des trois électrodes ont été mesurés. En dessous de 400 V, le courant de fuite est dominé par le courant de grille. Au début de chaque palier, le courant de grille diminue graduellement. Cette diminution est réversible et peut être attribuée à l'effet de piégeage de charge. Dans cette plage basse de tension, les fuites source-drain sont très faibles. Cependant, pour des tensions de drain supérieures à 400 V, le courant de source devient dominant. Ce comportement est maintenu jusqu'à la défaillance. Pour des hautes tensions ($V_{DS} > 800$ V), avant la défaillance, le

courant devient bruité. Ce bruit mesuré indique la création graduelle de défauts dans la structure du composant menant finalement à la défaillance.

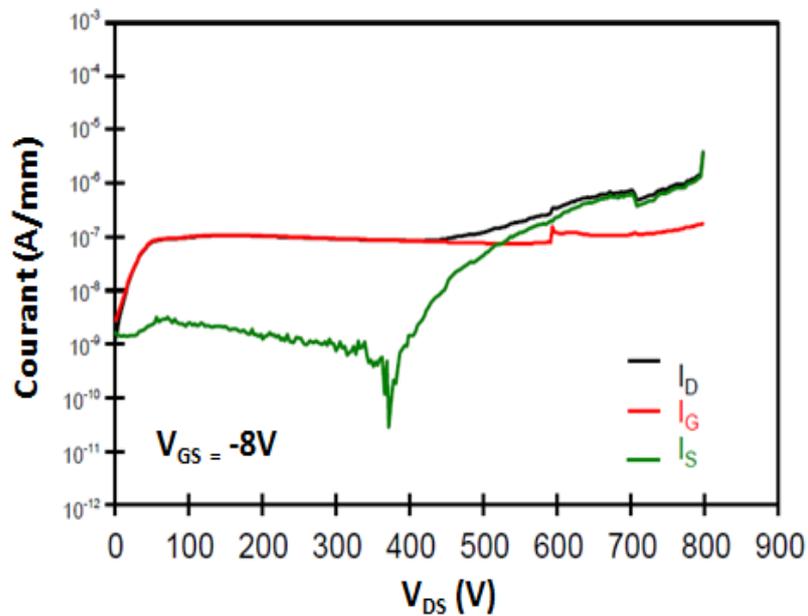


Fig. 31. Caractéristique inverse d'un composant HEMT avec une grille p-GaN pour une tension de grille de -8 V [49]

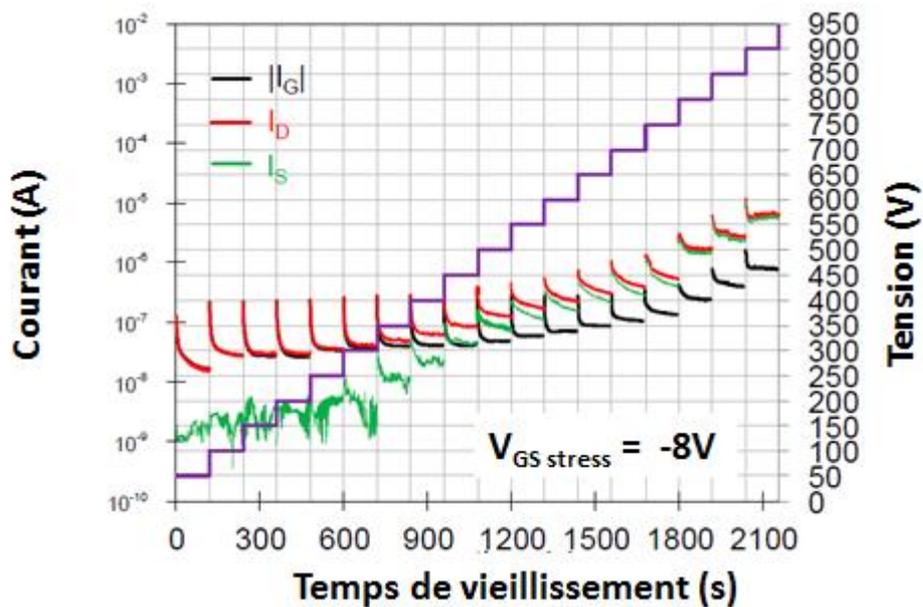


Fig. 32. Résultats d'un vieillissement par paliers effectué sur un transistor HEMT avec une grille p-GaN pour une tension de grille de -4V et une tension de drain augmentée par 50 V à un intervalle de 120 secondes

4.5. Modes de défaillances présents sur les composants GaN et leurs origines physiques

Chacun des mécanismes de défaillance cités précédemment peut se révéler par un mode de défaillance différent. Ces différents modes de défaillance se caractérisent par des dérives des caractéristiques électriques des composants. Un tableau regroupant les différents modes de défaillance présents sur les composants de ce type a été proposé dans [64]. Un extrait de ce tableau est présenté en suivant :

Polarisation	Mode de défaillance	Origine physique
État bloqué ($V_{GS} < V_{GSth}$)	Augmentation dynamique de la résistance à l'état passant	Pièges dans le buffer [65] à cause de l'ionisation des accepteurs dans le buffer [66] ou de l'injection d'électrons à partir du substrat [67]. Pièges à la surface causés par l'injection d'électrons de la grille vers le drain à cause d'une mauvaise passivation [68]
	Dérive de la tension de seuil	Piégeage/Dépiégeage d'électrons dans la région de la grille [69]
	Dégradation dépendant du temps	Création de chemin de courant entre la source et le drain [70], [71] Court-circuit entre la grille et le canal [72], [73] Avalanche verticale du drain au substrat [74]
État ouvert ($V_{GS} > V_{GSth}$)	Dérive de la tension de seuil (PBTI, NBTI)	Piégeage dans l'isolant de grille (pour les structures MIS/MOS) [69], [75] Piégeage d'électrons ou de trous dans la couche p-GaN (pour les composants avec une grille p-GaN) [76]
	Avalanche de grille dépendant du temps	TDDDB (pour les structures MIS/MOS) [77], [78] Création de défauts ou de chemins de fuite dans l'empilement de grille p-GaN/AlGaN [59]–[61], [79], [80]

Tableau 3. Liste des différents modes de défaillance présents dans la littérature pour les transistors HEMT en GaN

5. Adaptation des normes Silicium aux composants GaN

Les contraintes de vieillissement appliquées dans cette thèse sont des contraintes calendaires à température et tension constantes. Le suivi des caractéristiques électriques des composants est réalisé pendant le vieillissement ou à intervalle régulier afin de juger de leur état. Les normes de caractérisation et de vieillissement étant en discussion à travers le comité JEDEC JC-70.1 pour les composants HEMTs en GaN, il est judicieux de s'inspirer de celles des transistors MOS en Si. En effet, le comportement électrique des composants HEMTs en GaN normally-off ainsi que leur domaine d'application se rapproche grandement de ceux des transistors MOS en Si.

Une présentation des normes de caractérisation et de vieillissement propres au Si sera faite dans cette partie. Notre étude par la suite apportera des éléments de réponse quant à l'adaptabilité de ces normes pour les composants HEMTs.

5.1. Normes de caractérisation

La norme MIL-STD-750 représente les standards militaires américains en termes de méthodes de test pour les composants semi-conducteurs.

Dans cette partie, une présentation des séries 3400 relatives à la caractérisation électrique des transistors MOS sera faite.

5.1.1. Méthode de caractérisation de la tension de seuil

Définition de la tension de seuil : la tension de seuil est la tension grille-source à partir de laquelle le courant de drain est réduit à un courant de fuite.

Le matériel utilisé :

- Un ampèremètre (A_1) pour mesurer le courant de drain.
- Deux voltmètres (V_1 et V_2) pour mesurer les tensions V_{DS} et V_{GS} .
- Deux sources de tension (V_{DS} et V_{GS} .) pour polariser le drain et la grille du composant.

La Fig. 33 présente le circuit de la méthode 3404 permettant d'effectuer cette caractérisation grâce au matériel cité précédemment. Il est à noter que la masse du circuit est mise au drain.

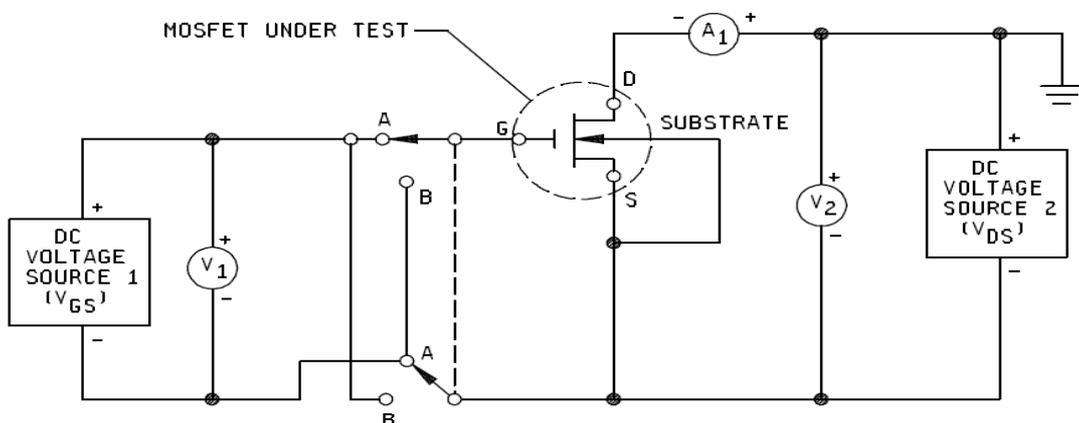


Fig. 33. Circuit de caractérisation de la tension de seuil pour un transistor MOS

Méthode de mesure :

Le composant à tester doit être introduit dans le circuit de test avec les sources de tension allumées et mises à 0 V. L'interrupteur de la grille (A ou B) doit être mis à la position appropriée, A pour des composants normally-off et B pour des composants normally-on. Ensuite, la tension de grille doit être ajustée à une valeur plus faible d'un volt par rapport à la tension de seuil envisagée. La tension de drain doit être ajustée à la tension souhaitée. Les paramètres I_D et V_{GS} doivent être mesurés et enregistrés. La mesure doit être répétée en augmentant la tension de grille par pas de 0,25 V jusqu'à atteindre le courant de drain ou la tension de drain maximale.

5.1.2. Méthode de caractérisation de la résistance à l'état passant

La Fig. 34 présente le circuit électrique, de la méthode 3421.1, à mettre en place pour mesurer la résistance à l'état passant d'un MOSFET.

Le matériel utilisé :

- Un ampèremètre (I_D) pour mesurer le courant de drain.
- Un voltmètre (V_{DS}) pour mesurer la tension V_{DS} .
- Une source de tension (V_{DS}) pour polariser le drain du composant.

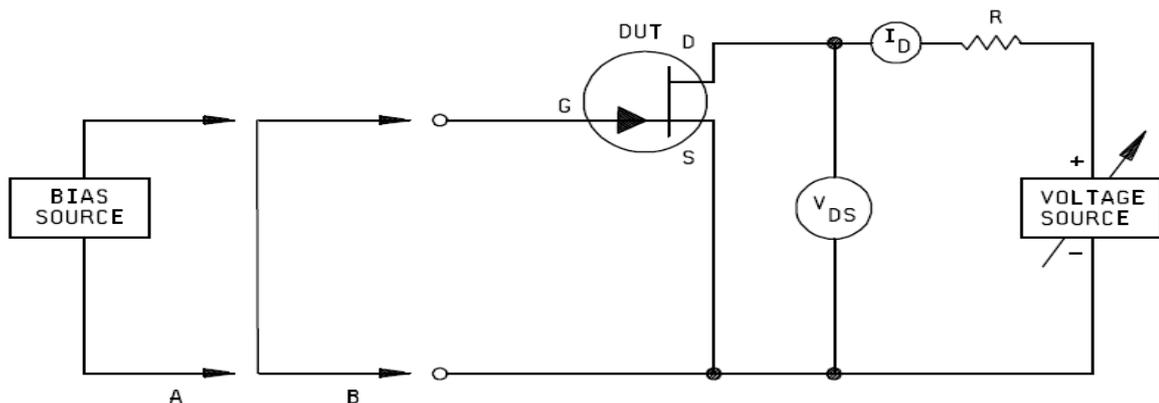


Fig. 34. Circuit de test pour la caractérisation de la résistance à l'état passant

Méthode de mesure :

Les conditions souhaitées doivent être appliquées entre la grille et la source du composant (s'assurer de mettre le composant en mode ouvert). Ensuite, la source de tension contrôlant la tension de drain doit être ajustée afin de récupérer le courant de drain souhaité. Le calcul de la résistance à l'état passant est le suivant :

$$R_{DSon} = \frac{V_{DS}}{I_D}$$

5.1.3. Méthode de caractérisation de la tension de claquage drain-source

La Fig. 35 présente le circuit électrique, de la méthode 3407.1, à mettre en place pour caractériser la tension de claquage drain-source d'un MOSFET.

Le matériel utilisé :

- Un ampèremètre (I_D) pour mesurer le courant de drain.
- Un voltmètre (V_{DS}) pour mesurer la tension V_{DS} .
- Une source de tension (V_{DS}) pour polariser le drain du composant.

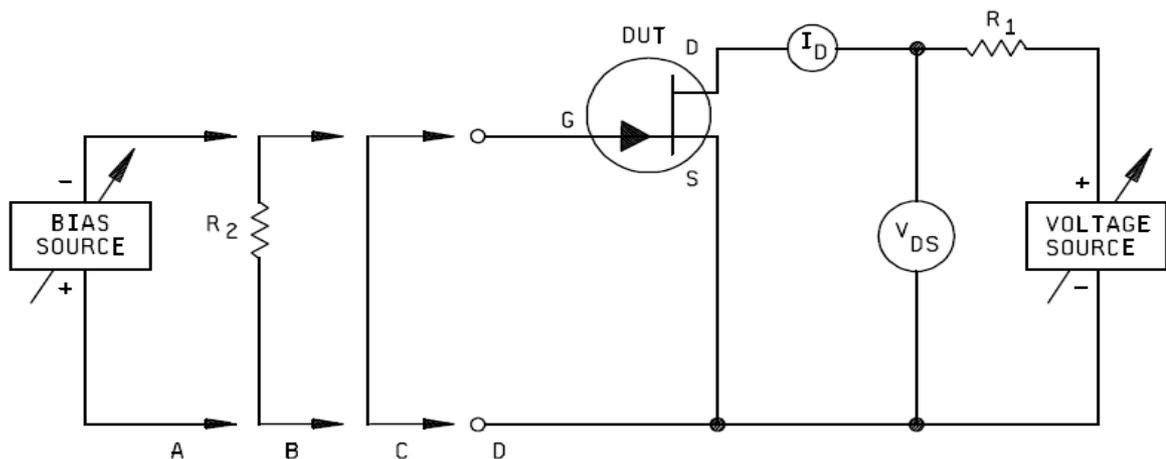


Fig. 35. Circuit de test pour la caractérisation de la tension de claquage drain-source

Méthode de mesure :

La résistance R_1 doit être de valeur assez grande pour éviter le passage de forts courants à travers le composant et l'ampèremètre. La tension de drain doit être augmentée graduellement à partir de zéro, avec la condition souhaitée sur la grille (A, B, C ou D) jusqu'à atteindre la limite en tension ou en courant souhaitée. Le composant est jugé défaillant si le courant limite est atteint avant la tension de claquage minimale.

5.1.4. Enchaînement des caractérisations sur un composant

Les différentes caractérisations évoquées précédemment sont généralement enchaînées l'une après l'autre sur un seul et même composant. La norme ne préconise aucun ordre d'enchaînement pour ce type de caractéristiques. En effet, les caractéristiques électriques d'un transistor MOS ne varient pas en fonction de l'état de charge du composant, à l'inverse des composants HEMT en GaN. Les caractéristiques électriques de ces derniers peuvent évoluer de plus de 20 % en fonction de l'historique de polarisation et de la température [81], [82].

Par la suite, une étude sera menée afin de juger de l'adaptabilité des tests cités précédemment pour la caractérisation des composants HEMT. Ensuite, la pertinence de l'ordre des tests sera évaluée. Ceci permettra de mettre en place une procédure de caractérisation fiable et reproductible sur laquelle sera basé le suivi électrique des composants durant le vieillissement.

5.2. Standards de qualification

Des standards de qualification sont nécessaires pour définir la possibilité d'utiliser une technologie de composant face à différentes contraintes. L'entité JEDEC (Joint Electron Device Engineering Council) a historiquement produit de telles normes pour la qualification des circuits intégrés en Si [83]–[90].

Comme le comité JEDEC est composé de fabricants et d'utilisateurs de semiconducteurs, ses standards de qualification reflètent les besoins en termes de fiabilité des deux parties. Les standards JEDEC ont été développés et mis à jour pour les circuits intégrés en Si pendant une durée de cinquante ans. Durant ce temps, les normes ont constamment évolué en fonction de l'évolution des technologies de fabrication ainsi que de la compréhension des mécanismes de défaillance. Cependant, il reste à savoir si ces standards peuvent être appliqués directement aux composants grand gap.

En comparant les propriétés électriques du GaN et du silicium présentées sur le Tableau 1 page 21, il apparaît clairement que le champ électrique critique du GaN est largement supérieur à celui du Si. Cependant, le silicium a l'avantage de ne pas souffrir du phénomène de claquage dépendant du temps (TDB). En effet, le silicium peut être maintenu indéfiniment à un champ électrique proche du champ critique. Ceci n'est pas le cas du GaN qui, de son côté, démontre le phénomène de TDB [43], [91]–[95]. Dans ce cas, il serait intéressant de savoir à quel point il faut être loin du champ électrique critique du GaN pour éviter le TDB. En plus de cela, le TDB peut varier grandement en fonction de la température. Comme les composants GaN sont faits pour des applications à forte densité de puissance, les marges de surdimensionnement des composants doivent être étudiées avec soin.

En termes de températures de fonctionnement, les composants Si sont généralement testés à 150 °C car cette température se rapproche de la température maximale de fonctionnement du Si. En comparaison, les composants GaN peuvent fonctionner à des températures allant jusqu'à 500 °C [96], grâce à une plus grande bande interdite. Cependant, des températures d'utilisation supérieures peuvent activer des modes de défaillance encore inconnus pour les composants usuels en Si. La Fig. 36 montre comment la température de fonctionnement peut influencer grandement sur le mécanisme de défaillance prédominant. En effet, il apparaît clairement que chacun des trois mécanismes peut

être prédominant sur une gamme de température tout en étant secondaire sur les autres gammes de température.

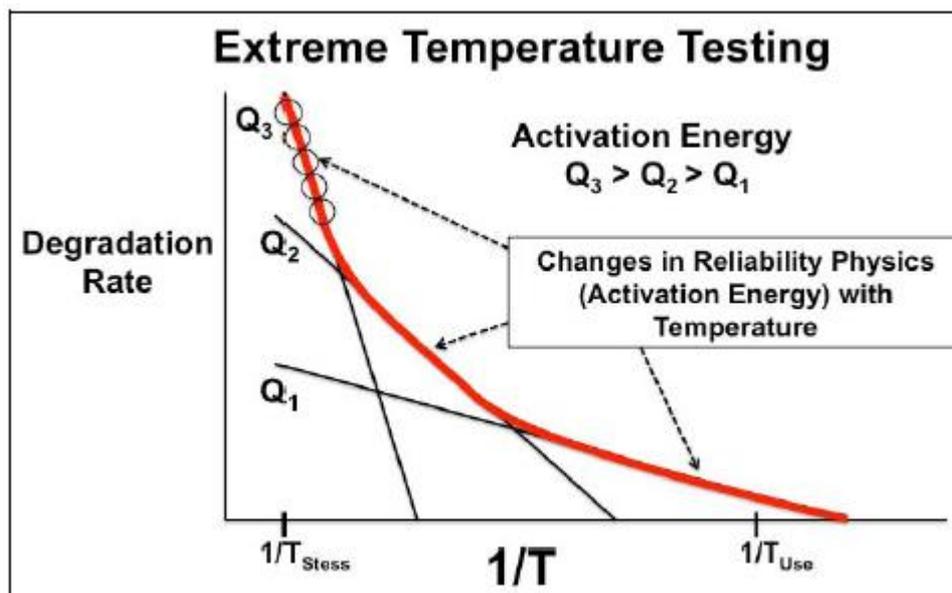


Fig. 36. Démonstration de l'effet des très hautes températures sur l'apparition de mécanismes de défaillance invisibles à plus basse tension [97]

Durant notre étude de fiabilité, des vieillissements à température et à tension constantes vont être effectués. Deux types de vieillissement différents ont été envisagés :

- Vieillissement HTRB (High Temperature Reverse Bias) : étude de la stabilité à haute tension de drain et à haute température.
- Vieillissement HTGB (High Temperature Gate Bias) : évaluation de la fiabilité de la grille à haute température.

Différentes conditions de vieillissement en termes de température et de tension seront utilisées afin d'identifier l'effet de chacun des facteurs de stress sur la fiabilité des composants. Des températures de vieillissement supérieures à celles habituellement utilisées pour les composants en silicium ont été envisagées en prévision de l'utilisation de ce type de composants à haute température. En effet, le vieillissement à très haute température pourra éventuellement faire apparaître des mécanismes de défaillance pouvant être rencontrés dans les applications à haute température de fonctionnement.

6. Conclusion

Après de longues années de domination du silicium dans le marché de l'électronique de puissance, ce dernier atteint ses limites théoriques. Les matériaux à large bande interdite semblent être des candidats idéaux pour sa succession. Plus particulièrement, le GaN se place idéalement pour succéder au silicium dans le cadre des applications moyennes puissances à haute fréquence. En effet, le GaN permettra de repousser les limites de la technologie Si. Les composants GaN sont capables d'atteindre des températures d'utilisation de l'ordre de 500 °C, ce qui permettrait la réduction de la taille et du poids des systèmes de refroidissement dans les convertisseurs. D'un autre côté, grâce à sa mobilité d'électrons importante, le GaN peut fonctionner à des fréquences bien supérieures à celles du Si. Cette augmentation de la fréquence d'utilisation permettra la réduction de la taille des éléments passifs dans les convertisseurs de puissance.

La structure HEMT en GaN, ayant déjà été utilisée dans le cadre des applications radio fréquence, semble très attractive pour l'électronique de puissance. Le défaut de cette structure réside dans le fait qu'elle soit normally-on. Cette caractéristique n'est pas en adéquation avec une utilisation dans le cadre de l'électronique de puissance. De ce fait, plusieurs techniques ont été mises en place pour remédier à ce problème. La technique de la grille p-GaN semble être la plus prometteuse. C'est en effet cette technique qui a été choisie par le fabricant des composants étudiés lors de cette thèse.

Bien que la technologie GaN soit très prometteuse, cette dernière est encore loin d'être aussi mature que celle du silicium. En effet, la technologie silicium compte à son actif de très nombreuses années d'utilisation et de développement. De ce fait, la fiabilité des composants GaN doit être étudiée avec un grand soin avant l'utilisation de ce matériau à grande échelle. Plusieurs recherches sont faites dans le cadre de la fiabilité de ces composants. Différents mécanismes de défaillance sont identifiés pour ce type de composants. Des mécanismes de défaillance communs aux transistors HEMTs et d'autres propres aux composants normally-off avec une grille p-GaN ont été présentés dans ce chapitre. L'un des mécanismes de défaillance les plus communs aux transistors HEMTs est l'effet piézoélectrique inverse. Ce dernier peut induire des défauts structurels quand un fort champ électrique est appliqué au composant. Pour les HEMTs normally-off avec une grille p-GaN, il apparaît que la couche p-GaN peut être soumise à un fort champ électrique lors de la polarisation de la grille.

Par la suite, une étude de vieillissement sera mise en place pour identifier les modes de défaillance présents sur les composants étudiés. Différents types de vieillissement à différentes températures seront envisagés afin de comprendre l'effet de chaque facteur de stress sur l'état du

composant. Notre étude essaiera finalement de répondre quant à l'adaptabilité des standards propres aux composants Si aux composants GaN. Cette remise en question portera sur les méthodes de caractérisation et de vieillissement.

II. CHAPITRE 2. Mise en place expérimentale

1. Introduction

Le premier chapitre a permis de présenter les spécificités du composant GaN HEMT normally-off avec une grille p-GaN. Cette présentation a révélé que les principaux mécanismes de défaillance apparaissent avec la présence de tension et température combinées.

L'objectif de notre étude est d'identifier les modes de défaillance pouvant être activés sur les composants analysés. Il serait aussi pertinent d'identifier l'effet de chaque facteur de stress sur l'état des composants. Pour ce faire, des vieillissements accélérés ont été réalisés et seront présentés dans le chapitre suivant.

Un vieillissement accéléré sert à faire apparaître les mécanismes de dégradation vus en mission réelle, dans un temps plus court, en suivant les indicateurs de vieillissement.

Les types de vieillissement retenus pour notre étude sont les vieillissements HTRB et HTGB. Le vieillissement HTRB est un vieillissement visant à appliquer une forte polarisation de drain tout en maintenant une forte température d'utilisation. Le vieillissement HTGB, de son côté, consiste à appliquer une forte tension au niveau de la grille des composants en mettant ces derniers sous de fortes contraintes thermiques. Ces deux types de vieillissements allient contraintes thermiques et électriques et nous permettront ainsi de faire apparaître différents modes de défaillance qui pourraient être aperçus en mission réelle.

Durant ces vieillissements, les seuls paramètres dont nous disposons, permettant de juger l'état d'un composant, sont ses paramètres électriques. Un grand intérêt doit donc être porté sur la caractérisation électrique des composants.

Afin d'atteindre l'objectif principal cité précédemment, un protocole expérimental devait être mis en œuvre. Ce dernier comporte les éléments suivants :

- La préparation du véhicule de test (VT) : les composants sur lesquels porte l'étude sont commercialisés sous forme de puce nue. Cette puce doit donc être reportée sur un substrat pour en faire un VT.
- La mise en place des vieillissements : développement d'un protocole de vieillissement et réflexion sur les moyens matériels à mettre en place.
- La mise en place des caractérisations électriques : penser un protocole de caractérisation fiable, reproductible et n'ayant aucun impact sur l'état du composant.

Durant ce chapitre, une description détaillée de cette étape préalable sera présentée.

2. Préparation des moyens de vieillissement

2.1. Environnement de vieillissement

Les vieillissements retenus faisaient intervenir des contraintes thermiques et électriques. En effet, chaque vieillissement sera effectué à tension et température constantes.

Les éléments à inclure dans l'environnement de vieillissement sont les suivants :

- Les véhicules de test (VTs), qui maintiennent mécaniquement les composants et leur assurent un contact électrique.
- L'étuve thermique, qui garantit l'asservissement en température des composants.
- La carte fond de panier, qui accueille des VTs à l'intérieur de l'étuve.
- Les alimentations électriques, qui polarisent électriquement les composants.
- Une centrale d'acquisition, qui permet de suivre en temps réel les grandeurs électriques et la température à l'intérieur de l'étuve durant le vieillissement.
- La carte électrique d'alimentation, de mesure et de sécurité, qui sert d'interface entre l'alimentation, l'appareil de mesure et la carte fond de panier.

Cet environnement de vieillissement se compose de deux parties : la partie qui sera à l'intérieur de l'étuve thermique et une partie à l'extérieur de l'étuve thermique. La partie qui sera introduite dans l'étuve se compose des VTs et des cartes fond de panier. Le reste des éléments sera donc à l'extérieur de l'étuve.

En ce qui concerne la température, cette dernière sera comprise entre 130 °C et 190 °C pour l'ensemble des vieillissements effectués. Cette contrainte thermique force l'utilisation de matériaux adaptés pour la partie qui sera introduite dans les étuves.

En ce qui concerne la tension, certains vieillissements feront intervenir des hautes tensions pouvant aller au-delà de 200 volts. La manipulation de tensions aussi hautes doit être effectuée avec prudence afin d'éviter tout éventuel contact humain. Ceci implique l'obligation de protéger tous les éléments qui seront présents à l'extérieur de l'étuve et aussi de signaler la présence de hautes tensions.

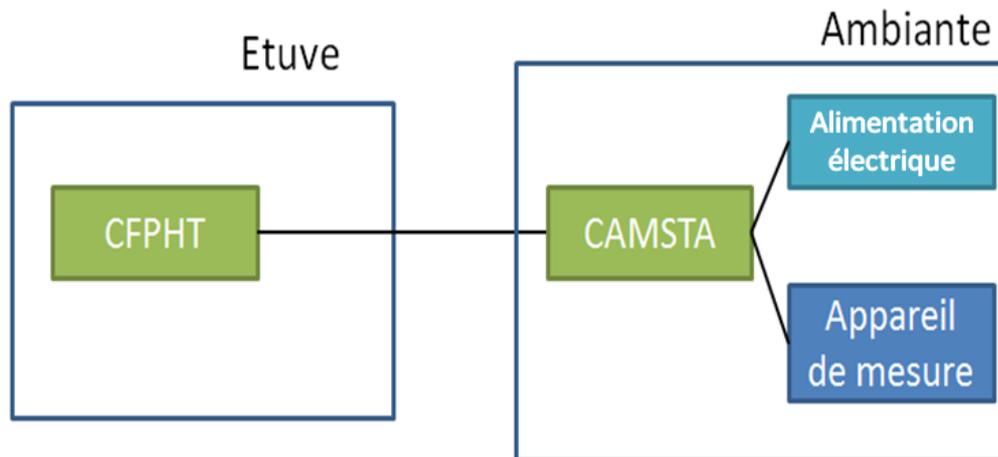


Fig. 37 Environnement de vieillissement

La Fig. 37 présente l'environnement de vieillissement envisagé. La partie haute température (étuve) et la partie à température ambiante sont différenciées. Cette figure fait référence à deux cartes électriques qui sont utilisées :

- CFPHT : Carte Fond de Panier Haute Température.
- CAMSTA : Carte Alimentation, Mesure et Sécurité, Température Ambiante.

L'environnement de vieillissement est donc composé d'une CFPHT qui sera introduite dans une étuve. Cette carte fera office de première interface. En dehors de l'étuve, une CAMSTA sera reliée à une alimentation de tension adaptée au type de vieillissement souhaité et à un appareil de mesure permettant un suivi continu de la température et des courants de fuites.

2.2. Cartes électroniques

En prévision des vieillissements, une étape préparatoire a été faite. Cette étape a servi à modéliser les cartes électroniques indispensables pour le vieillissement, à choisir les matériaux qui seront utilisés pour la fabrication des cartes et à imaginer le banc de test.

2.2.1. Carte Fond de Panier Haute Température

2.2.1.1. Critères à remplir

Cette carte fond de panier servira de première interface avec le VT. Elle devra donc permettre un maintien mécanique du VT et assurer un contact électrique entre le VT et la CAMSTA (voir Fig. 37).

Cette carte doit donc assurer :

- Un maintien mécanique du VT à l'intérieur d'une étuve.

- Un contact électrique fiable et reproductible avec le VT et avec les éléments externes à l'étuve.
- Une tenue en température allant jusqu'à 200 °C.

2.2.1.2. Solution technique

Afin de répondre à ces impératifs et d'assurer un contact électrique fiable entre le VT et la CFPHT, un contact électrique par pression a été choisi. Ce type de contact permettra de faciliter les prélèvements des VTs par la suite. Le choix s'est porté sur l'utilisation d'un connecteur Sullins FMA31DRTH-S1446 (voir Fig. 38). Ce connecteur permet l'insertion d'un nombre maximal de huit VTs en assurant des contacts électriques et mécaniques par pression (six contacts électriques pour chaque VT). Ce dernier est fabriqué en polysulfure de phénylène, lui permettant une utilisation à des températures comprises entre -65 °C et 200 °C.

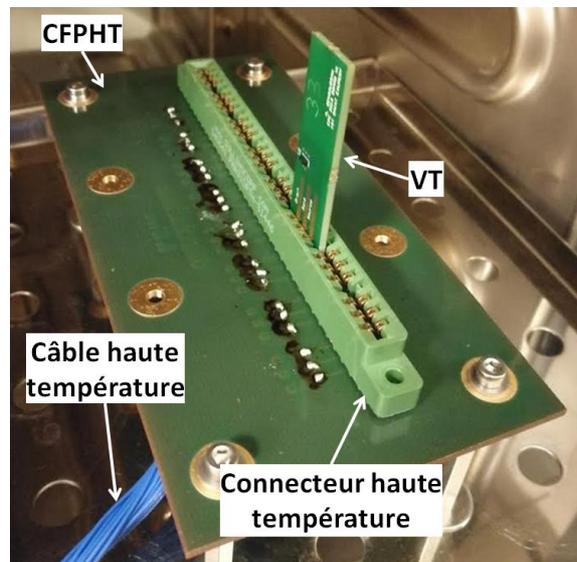


Fig. 38. VT inséré dans une CFPHT à l'intérieur d'une étuve

Ce connecteur haute température a été incorporé dans la CFPHT (voir Fig. 38). En effet, il est soudé à la carte électronique en utilisant une brasure à base de SAC305 (température de fusion ~ 217°C [98]). La CFPHT a été fabriquée en polyimide ($T_g = 250\text{ °C} - 260\text{ °C}$ [99]). Finalement, les câbles utilisés pour relier la carte aux éléments externes de l'étuve sont isolés en PTFE, ce qui leur permet une température d'utilisation allant de -55 °C jusqu'à 200 °C.

Grâce aux matériaux et aux connecteurs utilisés, cette carte répond parfaitement aux critères cités précédemment. Elle pourra en effet assurer des vieillissements faisant intervenir des températures allant jusqu'à 200 °C.

2.2.2. Carte Alimentation, Mesure et Sécurité Température Ambiante

2.2.2.1. Critères à remplir pour la conception

Cette carte servira d'interface entre la CFPHT et les appareils électriques extérieurs (alimentation et appareil de mesure). Elle devra donc :

- Relier électriquement la CFPHT aux appareils électriques externes.
- Permettre des vieillissements de nombreux composants en parallèle.
- Assurer la continuité des vieillissements en cas de défaillance d'un composant.
- Permettre la récupération des données de vieillissement telles que les courants de fuite.
- Être adaptée au type de vieillissement souhaité.

2.2.2.2. Conception de la CAMSTA

Pour répondre à ces nécessités, un schéma de principe de deux types de CAMSTAS, chacune adaptée à un type de vieillissement, a été dressé en premier (voir Fig. 39).

Ces schémas répondent bien aux critères cités. En effet :

- L'utilisation d'une seule alimentation permet d'effectuer un vieillissement sur différents composants en parallèle.
- La sécurité du vieillissement est assurée par l'incorporation de fusibles entre l'alimentation et chaque composant. Ces fusibles permettront d'éviter que la défaillance d'un des composants durant le vieillissement ait une influence sur les autres composants. Le calibre de courant de ces fusibles a été choisi pour être le plus faible possible car les courants de fuite qui seront mis en jeu ne dépasseront pas le milliampère. De ce fait, le choix s'est porté sur des fusibles 63 mA.
- Les résistances de précision, quant à elles, sont présentes pour permettre la mesure indirecte des courants de fuite circulant à travers les composants. Pour le vieillissement HTGB, seul le courant de fuite de grille sera suivi car ce dernier est suffisant. Cependant, pour le vieillissement HTRB, il aurait été idéal de suivre le courant de drain mais la mise en place de résistances entre l'alimentation et le drain de chaque composant n'est pas possible à cause de la haute tension qui sera présente sur le drain. La mesure du courant de fuite de drain se fera donc grâce au suivi des courants de fuite de grille et de source. La précision de ces résistances a été fixée à 0,1 %, cette précision a été jugée suffisante car l'évolution d'un courant de fuite ne devient pertinente qu'à partir d'une décade.

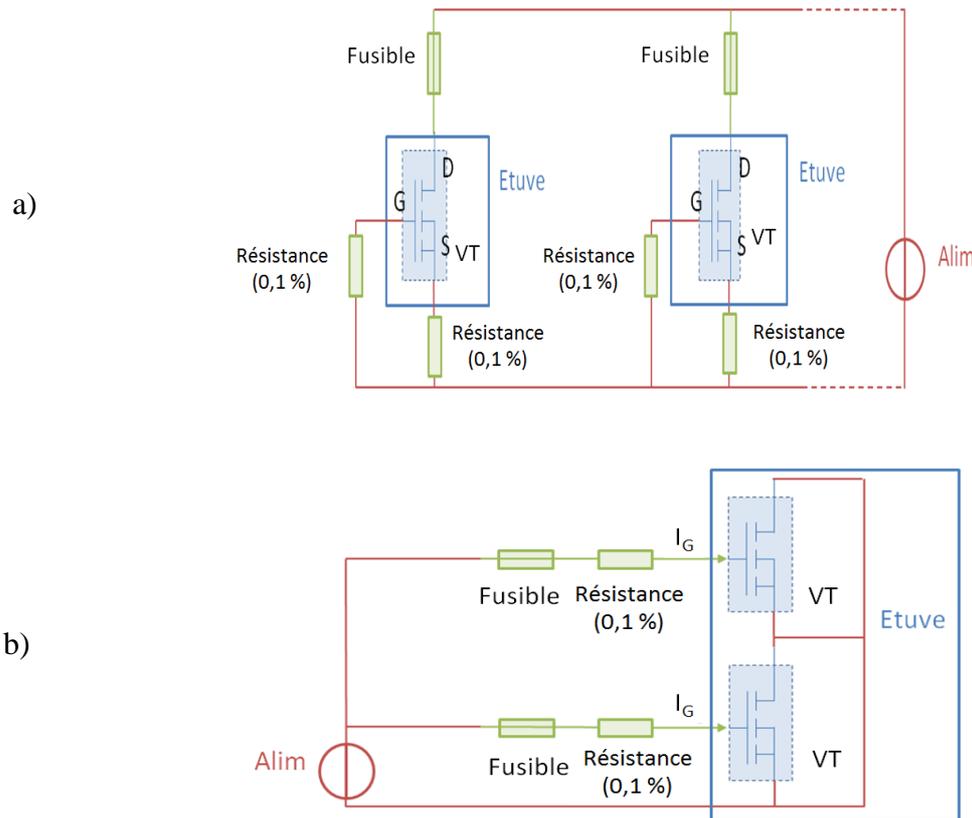


Fig. 39. Schémas de principe d'un vieillissement de type a) HTRB b) HTGB

2.2.2.1. Critères à remplir pour la fabrication

Deux différents types de CAMSTAs ont dû être fabriqués, une pour chaque type de vieillissement. Par contre, ces deux types doivent remplir les mêmes critères de fabrication. Les critères à remplir sont les suivants :

- Aucune contrainte thermique car ces cartes seront placées en dehors des étuves thermiques.
- Mettre en place des fusibles de très faible calibre en courant.
- Une seule CAMSTA doit pouvoir assurer différents vieillissements à différentes conditions ; pour cela, il faut donc :
 - Permettre le changement des fusibles en cas de défaillance.
 - Permettre un changement des résistances de précision pour s'adapter au niveau des courants de fuite. En effet, la valeur des résistances doit être choisie de sorte à ce que la chute de tension à leurs bornes soit assez faible pour ne pas influencer la tension de polarisation des composants, et, d'un autre côté, cette tension doit être assez grande pour être supérieure à la sensibilité de la centrale d'acquisition.

2.2.2.2. Fabrication de la CAMSTA

Deux types de CAMSTAs ont donc été fabriqués pour pouvoir s'adapter à chaque type de vieillissement (voir Fig. 40). Ces cartes ont été fabriquées en FR4 standard car elles n'ont pas eu de contrainte de température à supporter.

Tous les éléments mentionnés dans les schémas de principe (Fig. 39) apparaissent dans les cartes réalisées. Chaque carte peut assurer simultanément la polarisation de vingt composants indépendamment.

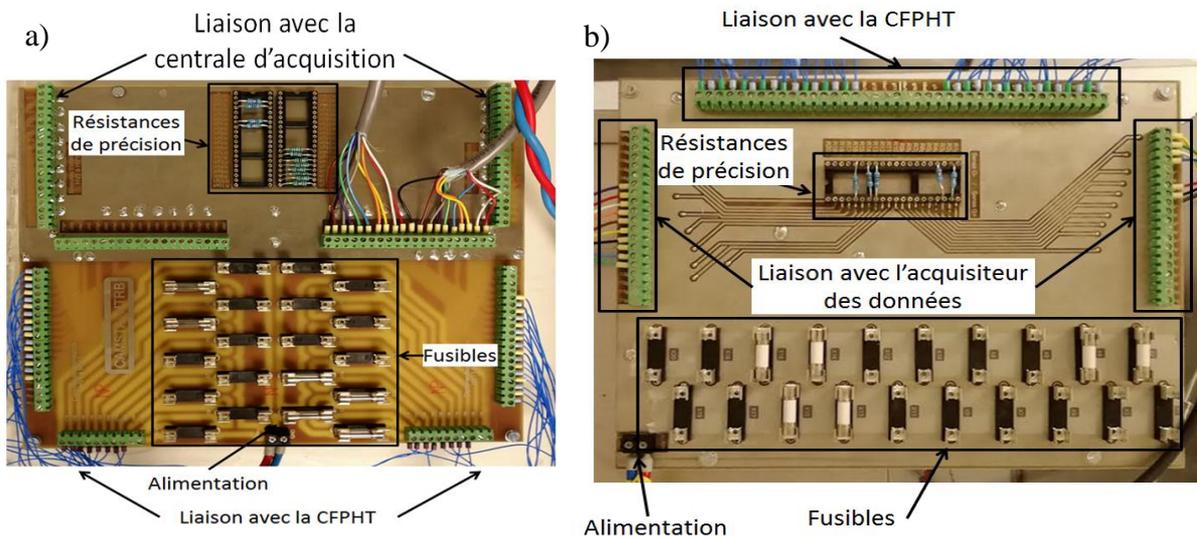


Fig. 40. Vue de dessus d'une CAMSTA de type a) HTRB b) HTGB

Des borniers à visser sont placés autour de la carte pour permettre une liaison électrique avec la CFPHT, la centrale d'acquisition et l'alimentation.

Des porte-fusibles ont été mis en place afin de permettre l'utilisation de fusibles interchangeables. Ceci permet d'enchaîner des vieillissements à différentes conditions en cas de défaillance d'un des composants à la précédente campagne de vieillissement.

La solution qui a été trouvée pour permettre l'adaptation des résistances de précisions aux niveaux de courant de fuite consistait à les insérer dans des barrettes de contact tulipe. Cela facilite un éventuel remplacement de la résistance pour s'adapter au courant de fuite qui circule durant le vieillissement.

Le choix des valeurs des résistances de précision est fait en fonction des valeurs des courants de fuite envisagées pour chaque condition de vieillissement. Afin d'estimer l'ordre de grandeur de ces courants, une caractérisation électrique de quelques composants à différentes températures a été effectuée. Ensuite, la valeur de la résistance a été choisie de manière à ce que la chute de tension

engendrée par le passage du courant de fuite soit de l'ordre du millivolt. Cet ordre de grandeur est suffisamment faible pour être négligeable devant les tensions de vieillissement, qui seront de l'ordre de la demi-dizaine de volts pour le vieillissement HTGB ou de l'ordre de la centaine de Volts pour le vieillissement HTRB. D'un autre côté, cet ordre de grandeur est suffisamment grand en vue de la précision que peut fournir la centrale d'acquisition. En effet, la précision de l'appareil de mesure sur un an en utilisant un calibre de tension de 100 mV est le suivant :

$$Erreur = 0,005\%(mesure) + 0,004\%(calibre) \quad (9)$$

Dans notre cas, avec une mesure de l'ordre du mV et un calibre de 100 mV, en utilisant l'équation (9), l'erreur est donc l'ordre du μ A. Cette précision est suffisante pour effectuer des mesures de l'ordre du mA comme cela était envisagé.

La Fig. 40 montre une vue de dessus des deux types de CAMSTAs mis en place. On retrouve bien tous les éléments cités précédemment. En effet, ces cartes ont été modélisées pour pouvoir accueillir vingt composants différents en même temps.

La conception de ces cartes a été faite de façon à pouvoir remplacer les fusibles et les résistances facilement. Ce choix a été fait pour pouvoir s'adapter aux conditions des vieillissements.

Il reste à noter que l'utilisation de ces cartes peut être dangereuse en présence de hautes tensions lors des vieillissements de type HTRB. En effet, les pistes ainsi que plusieurs éléments (vis, résistances, portes fusibles) ne sont pas isolées. Ceci peut engendrer un danger lors de la manipulation ou même pour des personnes se trouvant aux alentours en cas de contact. Il faudra donc trouver une solution pour éviter tout contact humain avec ces cartes durant les vieillissements.

2.3. Présentation du banc de vieillissement

Le banc de vieillissement qui a été utilisé durant l'étude est présenté sur la Fig. 41. Ce banc est divisé en deux parties : à gauche, une partie dédiée au vieillissement de type HTRB et la partie droite est quant à elle dédiée aux vieillissements de type HTGB.

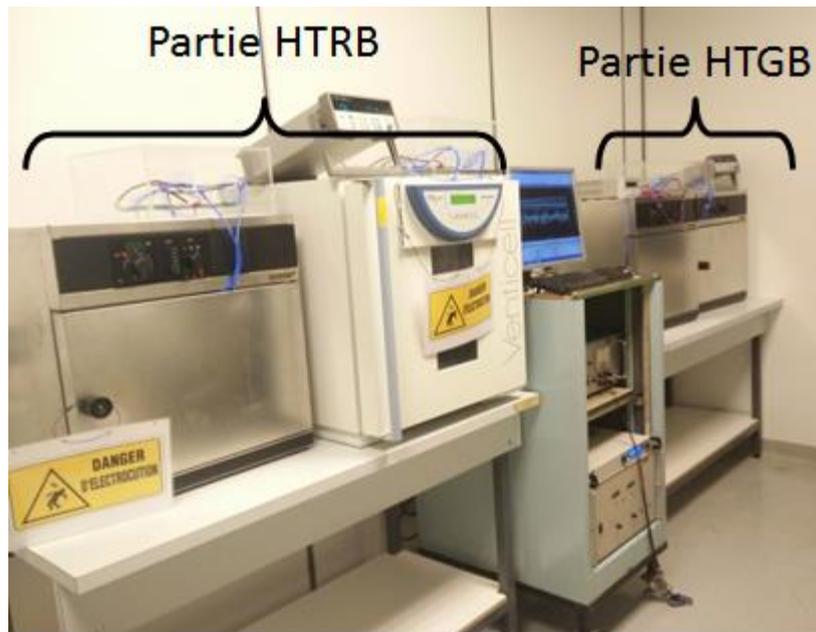


Fig. 41. Banc de vieillissement

Ce banc de vieillissement comporte les éléments suivants :

- Quatre étuves : trois étuves « Memmert » pouvant atteindre des températures de 220 °C et une étuve « Venticell » qui peut atteindre des températures de 250 °C.
- Quatre CFPHTs introduites dans chacune des étuves.
- Quatre CAMSTAs (deux de chaque type : HTRB et HTGB) placées au-dessus des étuves, chacune à l'intérieur d'une boîte de protection en plexiglas.
 - Ces boîtes de protection en plexiglas, couplées à une signalisation adaptée, permettent d'éviter la mise en danger des personnes aux alentours à cause de l'éventuelle existence de hautes tensions pendant les vieillissements.
- Deux alimentations haute tension : une alimentation à découpage 750 V et une alimentation linéaire 500 V. Ces deux alimentations seront utilisées pour les vieillissements de type HTRB
- Une alimentation basse tension : cette alimentation comporte deux sorties et elle est peut fournir une tension maximale de 25 V. Elle sera utilisée pour les vieillissements de types HTGB.
- Deux centrales d'acquisition : Une centrale sera utilisée pour chaque type de vieillissements. Les deux CAMSTAs HTRB seront reliées à la centrale de gauche, tandis que celle de droite sera reliée aux deux CAMSTAs HTGB.
- Quatre thermocouples introduits à l'intérieur de chaque étuve et reliés aux centrales d'acquisition. Ces thermocouples permettront de s'assurer du respect de la consigne en

température au plus près des composants. En effet, certaines étuves utilisées ne sont pas précises, des erreurs pouvant aller jusqu'à 10 °C peuvent exister entre la consigne et la température réelle à l'intérieur de l'étuve. La lecture de la valeur fournie par le thermocouple permet ainsi d'ajuster la consigne en fonction.

- Un ordinateur permettant de programmer les deux centrales d'acquisition et de mémoriser les données récupérées. Les données sont scannées par une périodicité de cinq minutes. Cette périodicité a été choisie de manière à avoir une précision satisfaisante du suivi sans pour autant avoir un très grand nombre de point de mesures, en sachant que la durée d'une campagne de vieillissement peut dépasser la centaine d'heures. L'utilisation d'un ordinateur permet de regrouper les données issues des deux centrales et d'éviter une limitation du nombre de points de mesure en utilisant une mémoire externe.

3. Présentation du véhicule de test

3.1. Réflexion sur le design des substrats

Les composants étudiés sont des puces nues avec des dimensions de 2,76 x 0,95 mm comme le montre la Fig. 19 page 37. Ce type de composants non assemblés a besoin d'être étudié grâce à des bancs de test sous pointes ou reportés sur des substrats afin de leur permettre un maintien mécanique et un contact électrique.

Le laboratoire IMS ne disposant pas de banc de test sous pointes capable d'assurer la totalité des essais envisagés durant notre étude, le choix s'est porté sur le report des composants sur substrat.

Le type de report adapté à ce genre de composants est le report par puce retournée (flip-chip). Le schéma de principe de cette technique est présenté sur la Fig. 42. Dans cette technique, la brasure joue un double rôle. En effet, elle permet le maintien mécanique de la puce avec le substrat en plus de la liaison électrique avec les plages de reports conductrices sur le substrat.

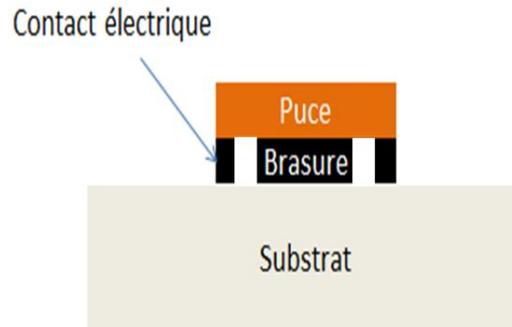


Fig. 42. Schéma de principe du VT comportant une puce reportée en flip-chip

Pour permettre un contact électrique adapté à la puce reportée, une sérigraphie reproduisant les motifs présents sous le composant a été effectuée sur les substrats comme le présente la Fig. 43. En effet, des billes de brasure en SAC305 sont présentes en dessous du composant représentant des contacts électriques avec les différentes connexions du transistor (grille, drain, source et substrat). L'objectif est donc de braser directement ces billes sur les plages de report sérigraphiées du substrat et permettre ainsi une connexion électrique avec l'extérieur.

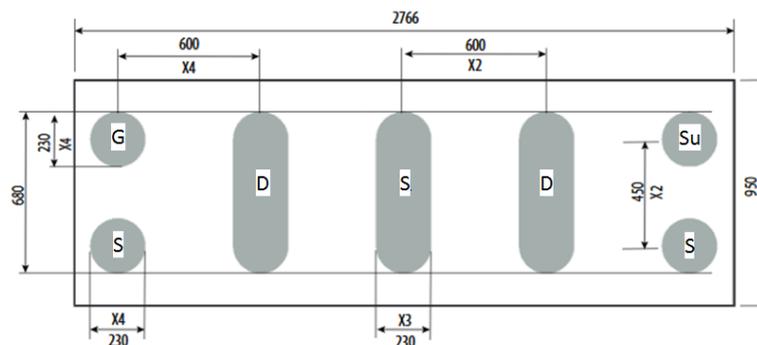


Fig. 43. Schéma de la vue de dessous d'un composant EPC2019 (distances en μm)

Durant la conception du PCB, les points suivants devaient être respectés :

- Les motifs présents sur le dessous du composant (Fig. 43) doivent être reproduits pour accueillir le composant.
- Les différents contacts de drain ainsi que ceux de la source doivent être reliés.
- Adapter le design au connecteur Sullins FMA31DRTH-S1446. En effet, le VT doit respecter les distances entre les contacts présents sur le connecteur afin de permettre un contact électrique avec les différentes connexions du transistor.
- Optimiser l'utilisation des six contacts disponibles sur le connecteur Sullins FMA31DRTH-S1446 en prévision des mesures KELVIN durant la caractérisation électrique des composants. En effet, il vaut mieux différencier les chemins de puissance et les chemins de mesure afin de s'affranchir le plus possible des résistances parasites du

câblage. Pour cela, il est obligatoire d'avoir un PCB double face afin d'avoir des contacts électriques des deux côtés.

- Respecter les distances entre les différentes pistes conductrices afin de garantir une tenue en tension en adéquation avec celle du composant.

Pour répondre aux critères, le dessin présenté sur la Fig. 44 a été réalisé. On peut constater qu'il remplit toutes les exigences citées précédemment. Le VT envisagé est parfaitement adapté au mode d'utilisation envisagé, trois connexions sont présentes de part et d'autre du VT afin d'assurer les contacts électriques avec le connecteur Sullins FMA31DRTH-S1446. Il est à noter que ce dessin présente une symétrie entre la partie du dessus et celle du dessous. Cette symétrie permettra d'alléger les contraintes de déformation en température du VT.



Fig. 44. Dessin du schéma de conception du PCB

Le VT jouera bien les deux rôles envisagés, celui de maintien mécanique et celui de contact électrique pour le composant. De plus, comme le dessin comporte un contact double du drain et de la source, il pourra être utilisé lors des vieillissements et aussi lors des caractérisations en prévision de la mesure KELVIN. Cela facilitera grandement l'utilisation du VT durant notre étude où sa polyvalence permettra des caractérisations en sortie de vieillissement sans apporter aucun changement.

3.2. Réflexion sur les matériaux utilisés

Le VT dont le design a été présenté précédemment doit être adapté à la caractérisation et au vieillissement. La caractérisation des composants sera effectuée généralement à température ambiante. Les vieillissements vont par contre faire intervenir des hautes températures avoisinant les 200 °C. Cette particularité doit être prise en compte durant la fabrication des PCBs. En effet, les matériaux à utiliser pour des applications hautes températures sont différents de ceux qui peuvent être utilisés pour des applications basses températures.

Les matériaux les plus sensibles à la température dans un VT (Fig. 42) sont la brasure et le substrat.

Dans notre application, le choix de la brasure a déjà été fait par le fabricant. En effet, son choix s'est porté sur une brasure sans plomb respectant la directive RoHS, REACH et JEIDA. La brasure utilisée est donc du SAC305. Cette dernière est constituée de 96,5 % d'étain, 3 % d'argent et 0,5 % de cuivre. La brasure utilisée présente une température de fusion de 217 °C. Cette caractéristique permet donc une utilisation à des températures allant au moins jusqu'à 200 °C. Il est à noter que le fabricant limite la température d'utilisation de ces composants à 150 °C. De ce fait, nous nous limiterons à des températures de vieillissement de 200 °C car il serait peu judicieux d'utiliser des températures de vieillissement aussi éloignées de la limite préconisée par le fabricant. Le choix du SAC305 comme brasure convient donc bien à l'application visée par notre étude. En effet, ce type de brasure n'aura aucun mal à supporter les températures qui seront éventuellement utilisées durant la période des vieillissements.

L'autre matériau sensible à la température qu'on retrouve dans un VT est le substrat. En effet, le substrat le plus utilisé en électronique est le substrat FR4. Ce substrat est composé d'un renfort tissu de verre fin aggloméré par une résine époxy auto-extinguible. Ce substrat possède une température de transition vitreuse d'environ 130 °C. Cette caractéristique thermique fait donc de ce matériau un mauvais candidat pour notre étude. En effet, des températures de vieillissement bien supérieures à 130 °C seront utilisées par la suite.

Afin d'adapter le VT aux conditions d'utilisation prévues dans notre étude, le substrat de report a dû être choisi avec soin. Les substrats utilisés en électronique se divisent en deux groupes : les substrats utilisant des matériaux non organiques (céramique et SMI) et ceux utilisant des matériaux organiques. Le Tableau 4 représente les caractéristiques thermiques de quelques substrats organiques et non organiques communément utilisés en électronique. Il est à noter que les substrats SMI peuvent comporter des éléments organiques dans sa composition. Cette particularité fait réduire sa température d'utilisation aux alentours de 200 °C.

a)		b)	
Type de substrat	T_f (°C)	Substrat chargé fibre de verre (60% de résine)	T_g (°C)
SMI aluminium	600	FR4 (époxy difonctionnelle)	125-130
SMI Cu-Invar-Cu	1085	époxy haut T_g	170
Céramique Al_2O_3	2000	polyimide	250-260

Tableau 4. Caractéristiques thermiques de quelques substrats a) non organiques et b) organiques

D'après le Tableau 4, dans le cas des substrats non organiques, la céramique peut être candidate pour notre application. En effet, sa température de fusion est supérieure à la température maximale visée pour les vieillissements qui est de 200 °C. Par contre, pour le cas des substrats organiques, seul le substrat polyimide présente des caractéristiques thermiques en adéquation avec notre application. En effet, ce substrat présente une température de transition vitreuse supérieure à 250 °C. Le substrat époxy haut T_g , quant à lui, présente une température de transition vitreuse de 170 °C. Ce substrat peut donc résister à des vieillissements pour des températures allant jusqu'à environ 160 °C sur plusieurs milliers d'heures.

Les seuls substrats répondant totalement aux critères des vieillissements envisagés sont donc la céramique et le substrat polyimide.

Les substrats non organiques semblent être les plus adaptés pour des applications à haute température. Cependant, le critère thermique n'est pas le seul à être pris en compte pour le choix du matériau utilisé. En effet, le VT envisagé doit comporter des métallisations usinables sur les deux faces avec la possibilité de connecter une face à une autre en utilisant des connexions traversantes. Ce critère élimine directement le substrat SMI qui présente une seule métallisation usinable. Le substrat céramique, quant à lui, est très difficile à usiner. Malgré le fait que ce substrat puisse avoir une métallisation bilatérale, la liaison entre les deux faces grâce à des vias est très délicate à cause de la fragilité de ce matériau. En plus de cela, aucun de nos partenaires n'était capable d'usiner ce substrat pour notre étude.

Le seul substrat pouvant répondre à toutes nos exigences est donc le substrat polyimide. En effet, ce substrat présente des caractéristiques thermiques satisfaisantes. En plus, ce substrat peut proposer une métallisation bilatérale. En couplant ces caractéristiques avec la facilité d'usinage que peut proposer le substrat polyimide, cela fait de ce matériau le candidat idéal pour notre application. De ce fait, le fabricant des transistors étudiés (EPC) nous a envoyé une trentaine de VTs prêts à l'utilisation reportés sur substrat polyimide comme on peut le voir sur la Fig. 45.

Pour des raisons de quantité, nous étions dans l'obligation de fabriquer des substrats supplémentaires. De ce fait, un deuxième type de VT a été fabriqué par un de nos partenaires (voir Fig. 45). Le substrat qui a été utilisé pour la fabrication de ce VT est le FR4 haut T_g . Le choix s'est porté sur ce substrat car notre partenaire ne propose pas de substrat polyimide. Une cinquantaine de VTs de ce type a été fabriqué.

Les VTs sur polyimide seront utilisés pour assurer les vieillissements à des températures supérieures à 160 °C, tandis que les VTs sur FR4 haut T_g seront utilisés pour des vieillissements n'excédant pas 160 °C.

Il faut noter que les deux types de VTs, présentés sur la Fig. 45, présentent des métallisations et des brasures similaires. Ce choix a été fait pour éviter toute dégradation sur le VT autre que celle du composant.

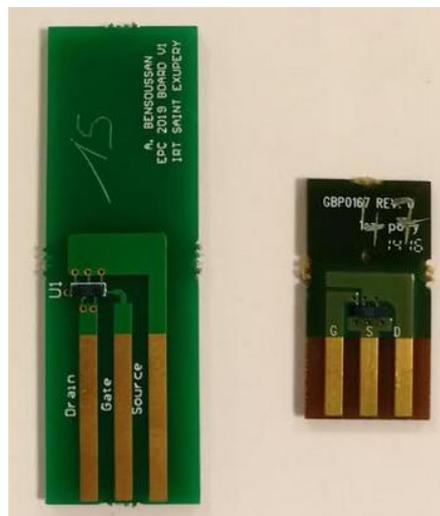


Fig. 45. Composant EPC2019 reporté sur substrat FR4 haut T_g par notre partenaire (gauche) et polyimide par EPC (droite)

Il reste à noter que les composants utilisés dans chacun des VTs ne parviennent pas du même lot de fabrication. Ceci peut donc causer des différences de caractéristiques par la suite.

4. Caractéristiques électriques des composants

4.1. Définition des caractérisations électriques effectuées

Les composants étudiés sont des HEMTs (High Electron Mobility Transistors). Ce type de transistors a un comportement électrique assez similaire à des MOSFETs en silicium en termes de comportement électrique. Il est donc judicieux de s'inspirer des caractérisations classiques effectuées sur un MOSFET afin d'essayer de les appliquer sur les composants GaN. Dans cette section, nous listerons les caractérisations électriques qui ont été effectuées sur les composants.

Ensuite, une méthodologie de mesure s'inspirant de celle communément effectuée sur des MOSFETs en silicium sera présentée. Enfin, une méthode plus adaptée aux composants étudiés sera présentée.

4.1.1. Caractéristique de transfert : $I_D(V_{GS})$

Cette mesure consiste à faire varier la tension de grille du transistor et à relever le courant de drain associé. Cette caractéristique est faite à tension de drain constante. L'allure d'une telle caractérisation est présentée sur la Fig. 46.

Il faut que la tension V_{GS} soit supérieure à un certain seuil (V_{GSth}) pour rendre le transistor passant. Ce seuil de tension est généralement mesuré à faible niveau de courant de drain.

La pente correspondante au régime linéaire se situant au-delà de la tension de seuil est nommée transconductance et elle est notée G_{fs} .

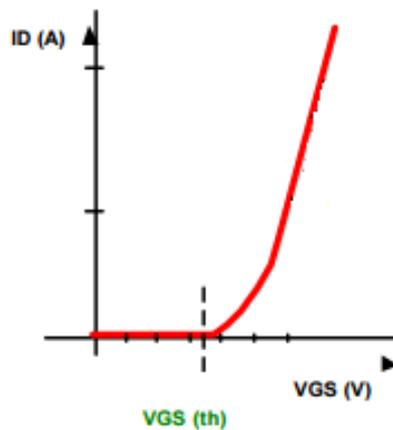


Fig. 46 : Allure d'une caractéristique de transfert d'un MOSFET ou HEMT

Le suivi de cette caractéristique est très important pour notre étude car une évolution de la tension de seuil peut mettre en évidence le phénomène de piégeage présent sous la grille du composant [100].

4.1.2. Réseau de caractéristiques de sortie : $I_D(V_{DS})$

Cette mesure consiste à faire varier la tension de drain du transistor à une tension de grille donnée et à relever le courant de drain. La Fig. 47 présente un réseau de courbe $I_D(V_{DS})$ pour différentes tensions de grille.

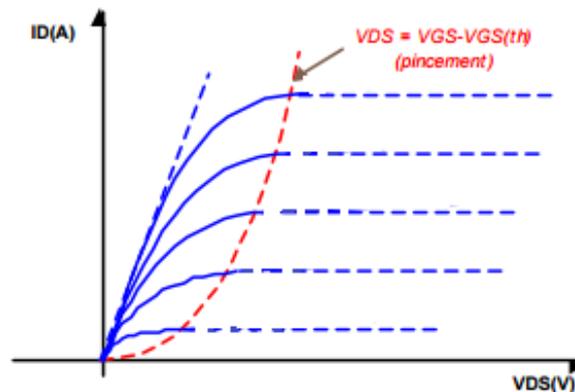


Fig. 47. Allure d'un réseau de caractéristiques de sortie pour un transistor MOSFET ou HEMT

À $V_{GS} > V_{GSth}$, on distingue deux régimes de fonctionnement :

- Le régime « linéaire » ou « ohmique » : $V_{DS} = R_{DSon} \times I_D$ pour $V_{DS} < V_{GS} - V_{GSth}$ (tension de pincement)
- Le régime de « saturation » : $I_D = Cte(V_{GS}) = Gfs (V_{GS} - V_{GSth})$ pour $V_{DS} > (V_{GS} - V_{GSth})$. Cette zone peut faire apparaître le phénomène d'auto-échauffement du composant dû aux fortes puissances.

La caractéristique qui nous intéresse le plus pour cette caractérisation est la résistance à l'état passant. L'évolution de cette dernière durant le vieillissement peut être une signature de la création de défauts supplémentaires menant à la réduction de la densité d'électrons [101].

4.1.3. Courant de fuite de drain et tension de claquage

La tension de claquage est une caractéristique des transistors qui représente la tension maximale applicable entre le drain et la source d'un transistor sans provoquer une augmentation exponentielle du courant dans le transistor. Ce phénomène d'augmentation du courant est appelé avalanche.

La Fig. 48 présente l'allure de cette caractérisation. Le courant circulant dans le transistor avant le claquage est nommé le courant de fuite. Il est de l'ordre du μA pour le type de composant étudié.

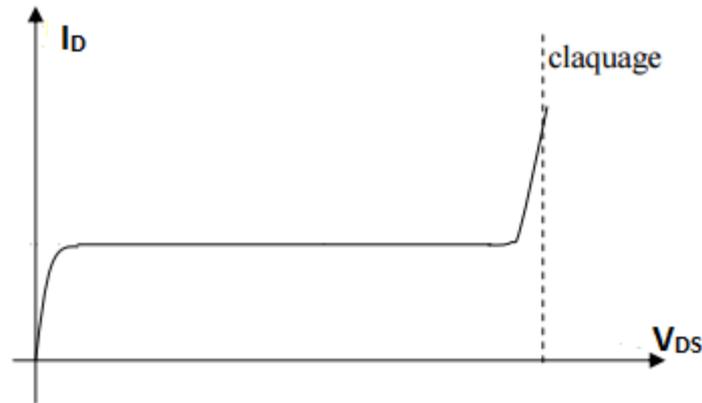


Fig. 48. Allure d'une caractéristique $I_D(V_{DS})$ à l'état off pour la détermination de la tension de claquage pour un MOSFET ou HEMT

La particularité des HEMTs en GaN réside dans le fait que le claquage est irréversible. En effet, une fois l'avalanche atteinte pour un transistor donné, les courants de fuite deviennent très importants même à faible tension de drain.

L'étude de la tension de claquage n'est donc pas recommandée pour les HEMTs afin d'éviter l'endommagement de ces derniers. Durant notre étude, nous nous focaliserons essentiellement sur la caractérisation du courant de fuite de drain à une tension donnée en s'éloignant le plus possible de la limite d'avalanche des composants qui est de l'ordre de 400 V d'après une étude que nous verrons par la suite.

Le suivi du courant de fuite de drain durant le vieillissement peut s'avérer très pertinent. En effet, cette caractéristique peut mettre en évidence la création de chemins de fuites de courants.

4.1.4. Courant de fuite de grille

Le courant de fuite de la grille est le courant circulant à travers la grille quand une tension est appliquée entre grille et source avec le drain et la source court-circuités.

La Fig. 49 présente une allure typique d'une caractéristique de courant de fuite de grille pour un transistor donné de type MOSFET ou HEMT. Sur cette figure, trois différentes régions peuvent être dissociées :

- Région 1 : Courant de fuite très faible essentiellement dominé par le bruit.
- Région 2 : Augmentation considérable du courant de fuite causée par l'effet tunnel à travers la grille.
- Région 3 : Augmentation brutale du courant de grille (avalanche), ce phénomène peut être causé par la destruction de l'oxyde de grille dans le cas d'un MOSFET.

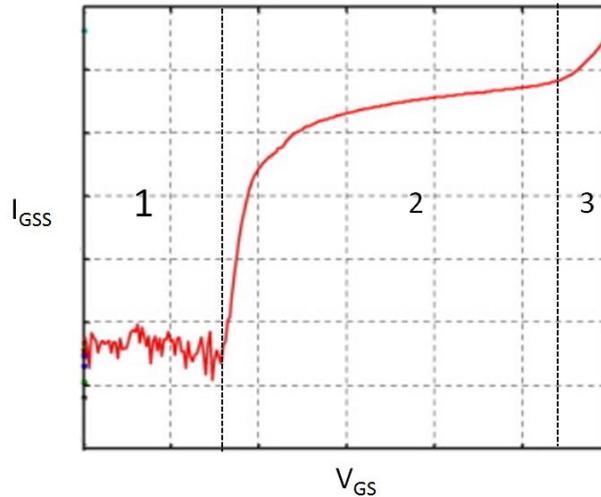


Fig. 49. Allure d'une caractéristique de courant de fuite de grille pour un MOSFET ou HEMT

Cette caractéristique est très importante pour nos composants étudiés. En effet, comme les composants HEMTs proposent un contact Schottky sur la grille, les courants de fuite de grille sont plus importants que ceux des composants MOSFETs.

5. Équipements de caractérisation électrique

Pour effectuer ces mesures de caractérisation électrique, un traceur de courbe Keysight B1505A a été utilisé.

L'Agilent B1505A Power Device Analyzer/Curve Tracer est un outil puissant pour les mesures et la caractérisation des composants de puissance. Il utilise le logiciel EasyEXPERT qui est un programme fonctionnant sous Windows qui lui est spécialement dédié. Ce logiciel fait office d'interface graphique permettant à l'utilisateur d'interagir avec le traceur en lui précisant les commandes à réaliser ainsi que les sorties à récupérer.

Le B1505A couvre une large gamme de puissance pouvant aller de 10 fA à 20 A et de 2 μ V à 3000 V. Il suffit donc de faire le bon choix de module pour pouvoir couvrir cette gamme de puissance. La Fig. 50 présente les gammes de tension et de courant que peut couvrir chacun des modules dont nous disposons.

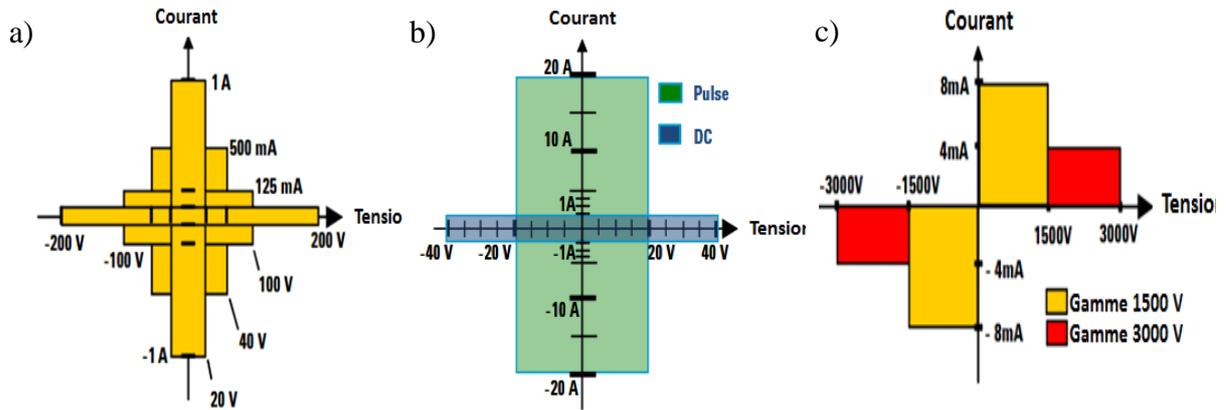


Fig. 50. Gammes de courants et tension du HPSMU (a), HCSMU (b) et HVSMU (c)

Les trois modules dont nous disposons sont :

- HPSMU (module haute puissance) : ce module couvre une gamme de tension allant de 0 à 200 V et une gamme de courant allant de 0 à 1 A avec une puissance maximale de 20 W. Ce module sera essentiellement utilisé pour polariser la grille des transistors.
- HCSMU (module fort courant) : ce module peut couvrir une gamme de courant allant de 0 à 20 A et une gamme de tension allant de 0 à 20 V en mode impulsionnel. Il peut aussi couvrir une gamme de courant allant de 0 à 1 A et une gamme de tension allant de 0 à 40 V en mode continu. Ce module sera utilisé pour effectuer les caractéristiques faisant intervenir des forts courants (caractéristiques de transfert et de sortie). Il sera utilisé pour polariser le drain des transistors.
- HVSMU (module forte tension) : ce module peut couvrir une gamme de tension allant de 0 à 1500 V et une gamme de courant allant de 0 à 8 mA ou une gamme de tension allant de 0 à 3000 V et une gamme de courant allant de 0 à 4 mA. Ce module sera utilisé pour effectuer les caractéristiques faisant intervenir de fortes tensions (courant de fuite de drain). Il sera utilisé pour polariser le drain des transistors.

Ces trois différents modules sont très complémentaires et nous permettront d'effectuer toutes les caractéristiques citées précédemment.

La capacité du traceur à effectuer des caractérisations en mode impulsionnel est très intéressante. En effet, les différents modules ont la capacité d'effectuer des caractéristiques en mode impulsionnel avec les options suivantes :

- HPSMU (module haute puissance) :
 - Largeur d'impulsion : $500 \mu\text{s} \rightarrow 2 \text{ s}$

- Résolution de la largeur d'impulsion : 100 μ s
- Période d'impulsion : 5 ms \rightarrow 5 s
- HCSMU (module fort courant) :
 - Largeur d'impulsion : 50 μ s \rightarrow 1 ms
 - Résolution de la largeur d'impulsion : 2 μ s
 - Période d'impulsion : 5 ms \rightarrow 5 s
 - Résolution de la période d'impulsion : 100 μ s
 - Rapport cyclique : \leq 1%
- HVSMU (module forte tension) :
 - Largeur d'impulsion : 500 μ s \rightarrow 2 s
 - Résolution de la largeur d'impulsion : 2 μ s
 - Période d'impulsion : 5 ms \rightarrow 5 s
 - Résolution de la période d'impulsion : 100 μ s
 - Rapport cyclique : \leq 1%

Ces options fournies par les différents modules sont très importantes pour notre étude. Le mode de caractérisation impulsionnel permet de s'affranchir en grande partie de l'effet de l'auto-échauffement des composants durant les mesures. En effet, certaines mesures font intervenir des puissances capables de faire augmenter la température du composant en cours de caractérisation. Cette augmentation de température peut avoir une grande influence sur les résultats des mesures. En utilisant des mesures avec des impulsions courtes et un rapport cyclique faible, les composants n'auront pas le temps de chauffer pendant les cycles actifs en raison des faibles rapports cycliques mis en jeu. Ceci permet donc de garantir ainsi des caractéristiques à température maîtrisée.

Afin d'évaluer l'éventuelle augmentation de température qui peut être engendrée par la caractérisation, le cas le plus sévère a été analysé. Le courant maximal durant la caractérisation peut être de 20 A, la résistance à l'état passant maximale présentée sur la documentation technique est de 50 m Ω et le rapport cyclique maximal (α) lors de la caractérisation est de 1 %. Dans ce cas, la puissance engendrée est la suivante :

$$P = \alpha R_{DSon} I^2$$

$$P = 0,01 \times 0,05 \times 20^2 = 0,2 \text{ W}$$

En prenant la valeur de la résistance thermique entre la jonction et le substrat ($R_{\theta JB}$) présente sur la documentation technique qui est de $7,5 \text{ }^\circ\text{C/W}$, l'augmentation de la température peut se calculer comme suit :

$$\Delta T = P \times R_{\theta JB}$$

$$\Delta T = 0,2 \times 7,5 = 1,5 \text{ }^\circ\text{C}$$

L'augmentation de la température pouvant être engendrée par la caractérisation, dans le cas le plus sévère, est de $1,5 \text{ }^\circ\text{C}$. Cette augmentation est jugée insuffisante pour avoir une influence sur les caractéristiques électriques des composants.

Ce traceur de courbe est présenté sur la Fig. 51. Sur cette photo, on peut observer les éléments suivants :

- Le traceur B1505A (à gauche) : cette entité permet d'intégrer les différents modules cités précédemment et comporte aussi un ordinateur jouant le rôle d'interface entre les modules et l'utilisateur.
- L'appareil d'essai N1259A (à droite) : cet appareil permet de faire la liaison entre les différents modules du traceur de courbe B1505A et le composant à caractériser.



Fig. 51. Photographie du Traceur B1505A

5.1. Extraction des caractéristiques électriques

5.1.1. Tension de seuil : V_{GSth}

La tension de seuil représente la tension de grille qui fait la transition entre le comportement bloqué d'un transistor et son comportement conducteur. En effet, on appelle tension de seuil la tension à partir de laquelle le transistor passe de l'état bloqué à l'état passant.

Lors de notre étude, la tension de seuil sera définie comme étant la tension pour laquelle le courant de drain est égal à 1,5 mA.

En prenant exemple sur la Fig. 52, la tension de seuil du transistor utilisé durant cette caractérisation vaut 1,4 V. Cette valeur correspond exactement à la caractéristique de la documentation technique fournie par le fabricant.

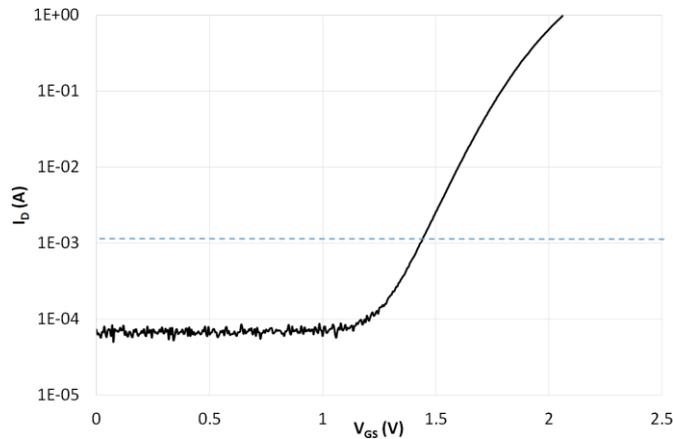


Fig. 52. Caractéristique de transfert d'un transistor EPC2019

Cette méthode de mesure est jugée plus adaptée à la définition de la tension de seuil par rapport à la méthode qui consiste à tracer la pente du courant I_D . En effet, cette dernière peut être influencée par une modification de la transconductance.

5.1.2. Résistance à l'état passant : R_{Dson}

La résistance à l'état passant est la résistance équivalente du composant en régime linéaire ou ohmique, à fort V_{GS} .

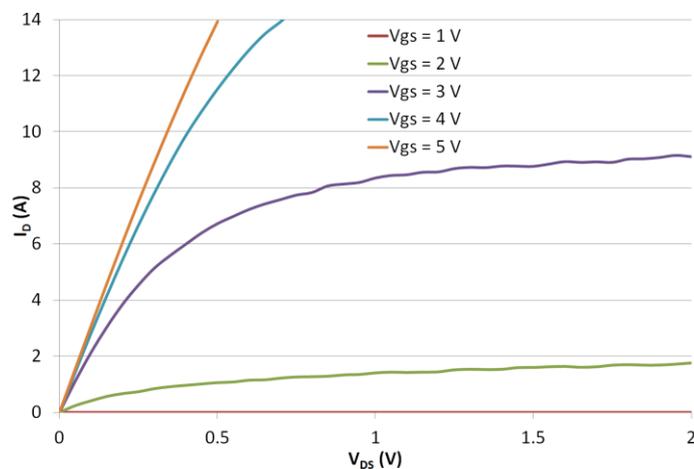


Fig. 53. Réseau de caractéristiques de sortie pour un transistor EPC2019

La R_{DSon} représente donc l'inverse pente de la courbe en régime linéaire. Sa valeur est calculée à fort V_{GS} , afin d'avoir la résistance la plus faible possible.

Dans notre cas, le calcul de la résistance sera effectué au point de polarisation correspondant à $V_{GS} = 5 \text{ V}$ et $I_D = 7 \text{ A}$.

Par exemple, la résistance à l'état passant du transistor dont le réseau de caractéristiques de sortie est présenté sur la Fig. 53 se calcule comme suit :

$$R_{DSon} = \frac{V_{DS}}{I_D} @ V_{GS} = 5 \text{ V et } I_D = 7 \text{ A}$$

En sachant que la tension V_{DS} prise en compte, est la tension drain-source correspondant à un courant de drain égal à 7 A , on retrouve donc :

$$R_{DSon} = \frac{0,24}{7} = 34,28 \text{ m}\Omega$$

La résistance à l'état passant du composant étudié est donc en adéquation avec la valeur typique présentée par le fabricant dans la documentation technique. En effet, le fabricant affiche une valeur typique de $36 \text{ m}\Omega$ dans les mêmes conditions.

5.1.3. Courant de fuite de drain : I_{DSS}

Lorsque le transistor est en mode bloqué avec la condition particulière de $V_{GS} = 0 \text{ V}$, un courant de fuite de faible valeur circule à travers le transistor. Ce courant de fuite est mesuré en fonction de la tension drain-source comme on peut le constater sur la Fig. 54.

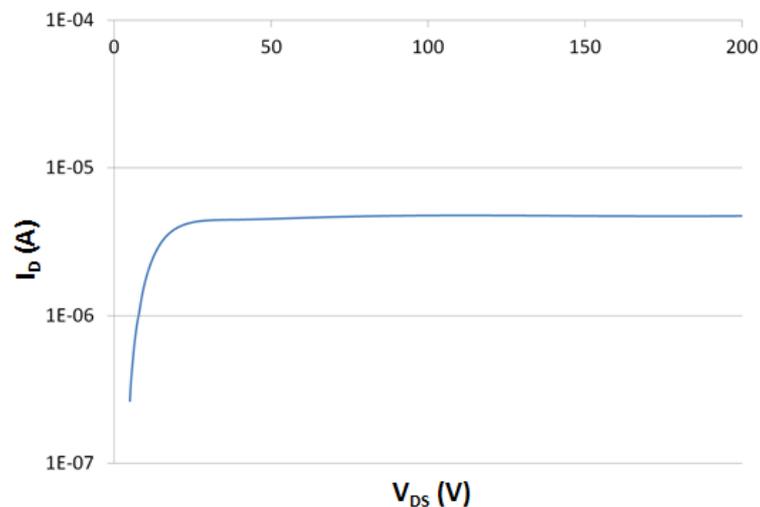


Fig. 54. Caractéristique du courant de fuite de drain d'un composant EPC2019

Sur cette figure, on observe un courant de fuite assez faible de l'ordre de quelques micro-ampères. La valeur du courant I_{DSS} sera par la suite calculée au point de polarisation correspondant à une tension drain-source égale à 160 V. En prenant exemple sur le composant dont la caractéristique est présentée sur la Fig. 54, on constate un courant de fuite de drain d'environ 8 μA . Cette valeur est bien inférieure aux données de la documentation technique du composant qui fait référence à un courant de fuite typique de 20 μA et une valeur maximale de 100 μA pour une tension $V_{DS} = 160 \text{ V}$.

Toutes les caractéristiques seront faites à des tensions bien inférieures à la tension de claquage des composants, qui sera mesurée à environ 400 V par la suite, afin d'éviter de les endommager durant l'avalanche.

5.1.4. Courant de fuite de grille : I_{GSS}

Le courant de fuite de grille est mesuré au point de polarisation $V_{DS} = 0 \text{ V}$, ce courant est donc calculé en fonction de la tension V_{GS} . Un tracé typique de ce courant pour les composants étudiés est présenté sur la Fig. 55.

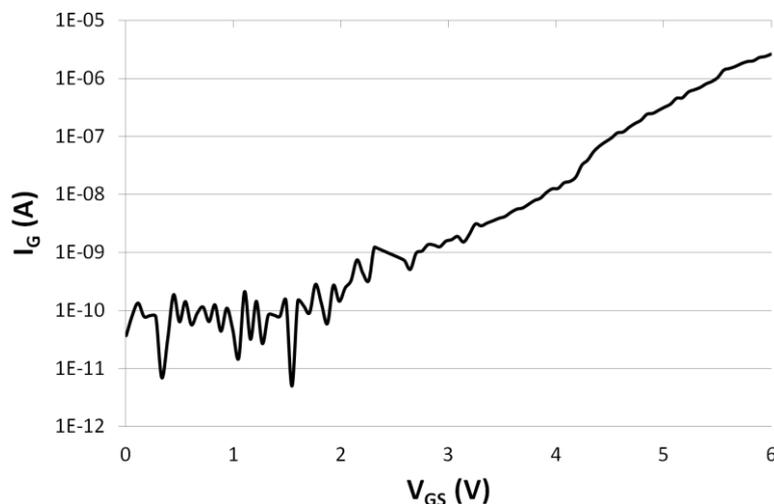


Fig. 55 Caractéristique du courant de fuite de grille pour un transistor EPC2019

Sur cette figure, deux des trois régions évoquées dans la section 4.1.4 page 78 sont visibles. En effet, à des tensions de grille faibles, la région 1 est bien caractérisée par un courant très faible essentiellement bruité. À partir d'une tension de grille d'environ 3 V, le courant commence à croître exponentiellement en faisant apparaître la région 2. La caractéristique ne fait pas apparaître la région 3 afin d'éviter tout endommagement du composant.

Le courant I_{GSS} sera calculé par la suite au point de polarisation correspondant à une tension grille-source de 6 V. Par exemple, le composant présenté sur la Fig. 55 a un courant I_{GSS} d'environ

3 μA . Cette valeur est très inférieure aux données de la documentation technique qui fait référence à une valeur typique de 0,8 mA et une valeur maximale de 2,5 mA pour une tension $V_{GS} = 5 \text{ V}$.

6. Méthode de caractérisation électrique des composants

La mise en place d'un protocole de caractérisation reproductible et fiable est primordiale pour notre étude. La technique de mesure KELVIN a été choisie pour mener la totalité des caractérisations.

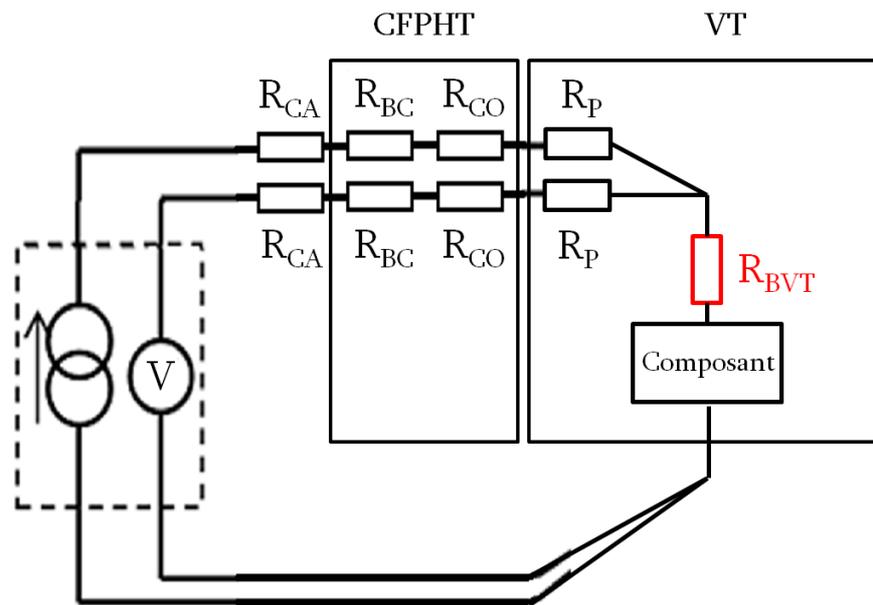


Fig. 56. Schéma de principe d'une mesure quatre points

La Fig. 56 présente le schéma de principe d'une mesure KELVIN. Cette méthode consiste à utiliser quatre contacts à travers le composant à caractériser au lieu de n'en utiliser que deux. Cette configuration permet de séparer le chemin de puissance (courant) et celui de la mesure.

Dans notre cas, cette séparation permet de s'affranchir de l'effet des résistances parasites que peuvent induire le câblage (R_{CA}), le contact par pression entre le VT et le connecteur (R_{CO}) et les brasures présentes entre les câbles et le connecteur (R_{BC}) ainsi que celle des pistes du VT (R_P). En effet, dans le cas où ces deux chemins ne sont pas séparés, le passage d'un fort courant peut mener à une chute de tension à travers les résistances citées précédemment. Dans ce cas, la tension mesurée ou appliquée par l'appareil de mesure ne serait pas la même que celle aux bornes du VT. Le fait d'avoir deux chemins séparés, permet d'effectuer la mesure à travers le chemin où le courant ne circule pas. Cela est réalisé afin de pouvoir mesurer la valeur exacte de la tension existante entre les deux terminaux. Il est à noter que la seule résistance pas prise en compte par notre méthode est celle de la brasure du VT (R_{BVT}).

6.1. Mise en place de la plateforme de caractérisation

La plateforme de caractérisation doit comporter les éléments suivants :

- Le traceur de courbe Keysight B1505A.
- Un connecteur permettant d'accueillir le VT et de lui garantir des contacts électriques avec l'extérieur.
- Un moyen de liaison entre le connecteur et le traceur.

Comme le connecteur Sullins FMA31DRTH-S1446 utilisé pour le vieillissement correspond parfaitement au VT, il sera aussi utilisé dans cette plateforme.

Le seul élément qui reste à déterminer pour la plateforme de caractérisation est le moyen de liaison entre le connecteur et le traceur. Deux choix ont été étudiés :

- Utiliser le module N1259A-011 fourni avec le traceur pour mettre le VT au plus proche du traceur.
- Déporter le VT loin du traceur en utilisant des câbles de liaison.



Fig. 57. Module N1259A-011 permettant d'adapter le contact aux VTs

La première possibilité permet de garantir une caractérisation en utilisant le moins de fils de câblage afin d'atténuer au mieux leur effet parasite. Ce module a été donc adapté aux VTs utilisés en introduisant un connecteur Sullins FMA31DRTH-S1446 au milieu du module et en reliant les différents contacts électriques avec les terminaux prévus à cette effet sur le module N1259A-011 comme le montre la Fig. 58. On peut donc constater sur la Fig. 59 (b) que des câbles de section importante ont été utilisés pour les contacts afin de supporter les courants fournis par le traceur qui peuvent être assez conséquentes. Cette option est très fiable et permet de produire des

caractérisations en mode quatre pointes de qualité. Cependant, elle ne garantit pas la possibilité de contrôler la température des composants durant la caractérisation. En effet, le module N1259A-011 est directement branché sur l'appareil d'essai N1259A. Cette configuration exclut donc la possibilité d'introduire le VT dans une étuve.

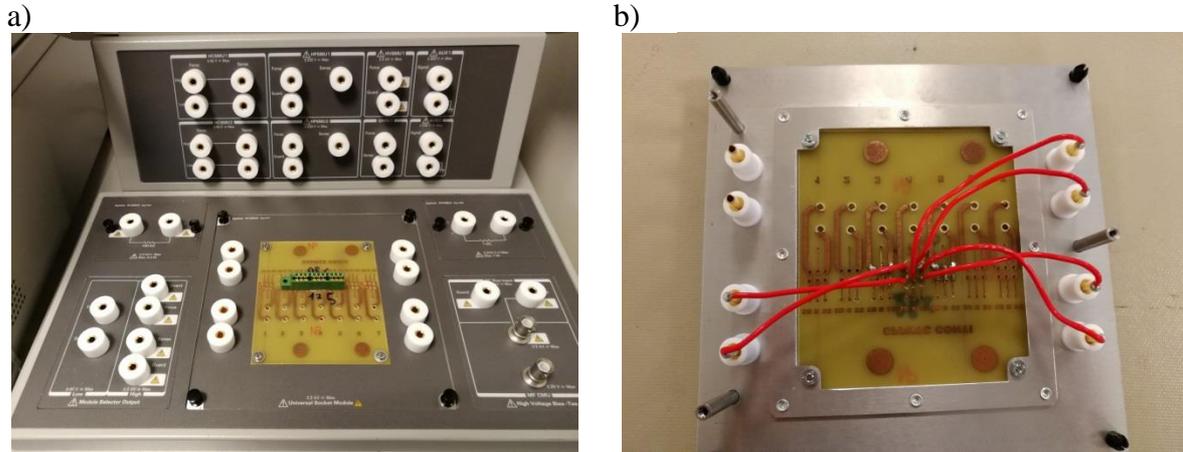


Fig. 58. Module N1259A-011 adapté au VT et intégré dans l'appareil d'essai N1259A (a) câblage des liaisons électriques entre les pattes du connecteur Sullins FMA31DRTH-S1446 et les terminaux de module N1259A-011 (b)

La deuxième option consistant à déporter la mesure loin du traceur en utilisant des fils de câblage permet, quant à elle, d'introduire le VT dans une étuve afin de contrôler sa température durant la caractérisation comme présenté sur la Fig. 59 (a). Cependant, cette configuration fait intervenir un câblage de longueur non négligeable qui peut être néfaste à la qualité des mesures, ou même introduire des surtensions à cause des inductances parasites rajoutées par les câbles, pouvant endommager les composants. En effet, les mesures étant faites en mode impulsif, les inductances parasites des câbles ont de fortes chances d'introduire des effets nuisibles aux composants. Afin d'éviter ces effets indésirables, des câbles blindés ont été mis en place pour lier le connecteur au traceur. En effet, les câbles de fort courant (drain et source) et les câbles de faible courant (grille, mesure de drain et mesure de source) ont été séparés et recouverts d'un conducteur qui sera connecté à la masse durant les mesures, servant ainsi de blindage comme le montre la Fig. 59 (b). Grâce à cette méthode, les effets parasites des longs câbles peuvent être amoindris.

Afin de pouvoir utiliser la deuxième méthode qui permettra par la suite de caractériser les composants à différentes températures, une étude comparative des caractéristiques effectuées grâce aux deux méthodes a été menée. Le résultat comparatif des caractéristiques de transfert menées sur un même composant est présenté sur la Fig. 60.

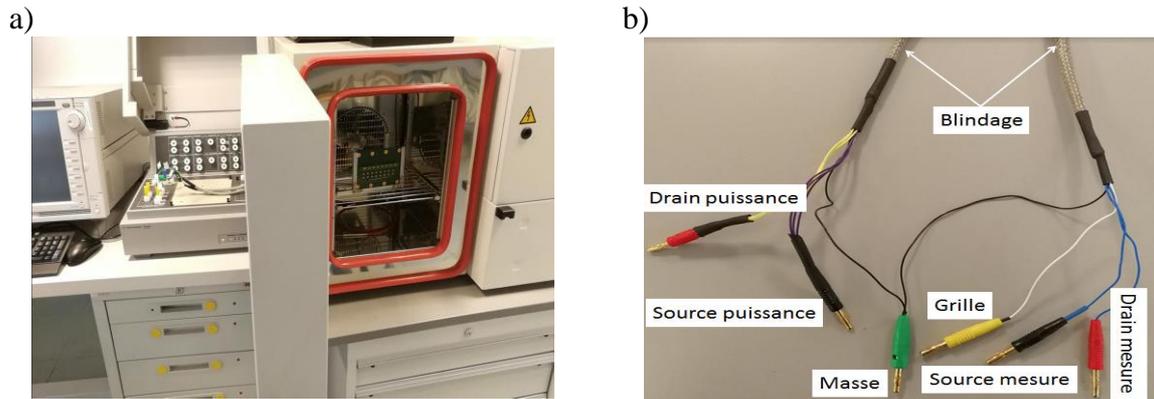


Fig. 59. Méthode de caractérisation déportée dans une étuve (a) câbles de liaison entre l'appareil d'essai et le VT (b)

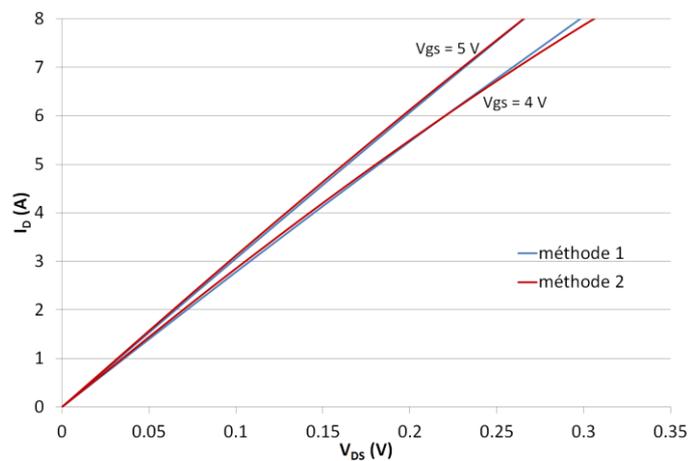


Fig. 60. Caractéristique de transfert d'un même composant en utilisant les deux différentes méthodes

Les résultats similaires des deux méthodes de caractérisation sur le même composant peuvent donc garantir que la deuxième méthode permet aussi de récupérer des mesures fiables. En plus de cela, une caractérisation complète de tous les composants a été menée grâce à la deuxième méthode sans endommager aucun composant ; ceci assure que cette méthode ne présente aucun effet indésirable sur les composants étudiés. Pour la suite de notre étude, le choix s'est porté sur une caractérisation déportée des composants en suivant la deuxième méthode présentée. Ce choix a été fait de façon à avoir la possibilité de contrôler la température des composants en cours de caractérisation et d'utiliser la même plateforme de caractérisation durant toute l'étude.

6.2. Protocole de caractérisation à température ambiante

La caractérisation des composants joue un rôle primordial dans notre étude. En effet, les caractérisations électriques représentent le seul moyen de suivi de l'état des composants. Le protocole de caractérisation doit donc être défini de façon très précise. Ce protocole doit donc garantir les deux conditions suivantes :

- Des mesures fiables et reproductibles.
- Un risque minimal pour les composants.

Afin de répondre à ces critères, un intérêt primordial a été porté sur l'étude de la reproductibilité des caractérisations. En effet, pouvoir compter sur des résultats de caractérisation fiables est indispensable pour notre étude. Si cet objectif n'est pas atteint, l'étude de fiabilité des composants sera en grande partie compromise car chaque dérive dans les caractéristiques électriques durant le vieillissement ne signifierait pas automatiquement la dégradation du composant, mais peut-être juste une imprécision de la caractéristique.

L'étude de reproductibilité des caractérisations a suivi dans un premier temps le schéma suivant :

1. Caractérisation de sortie.
2. Caractérisation de transfert.
3. Caractérisation du courant de fuite de grille.
4. Caractérisation du courant de fuite de drain.
5. Refaire le même enchaînement de caractéristique de 1 à 4 sans attente.

Grâce à cette étude préalable, il est apparu que les résultats des deux vagues de caractérisation sont très différents, surtout en ce qui concerne les caractéristiques directes (1 et 2). Cette différence entre les caractérisations se visualisait par une résistance à l'état passant plus grande et une transconductance plus faible pour la deuxième vague de caractérisation. Cette étude remet en cause grandement la fiabilité des caractéristiques. Le protocole de caractérisation devait donc être amélioré et adapté aux composants étudiés.

Afin de réussir à améliorer le protocole de caractérisation, une meilleure compréhension des phénomènes responsables de la non reproductibilité des caractérisations est primordiale. Une étude secondaire a donc été menée sur un composant. Cette étude consistait à faire des vagues de caractérisations similaires à celles de la première étude à différents intervalles de temps.

Cette étude secondaire a permis de tirer la conclusion suivante : plus l'intervalle entre deux vagues de caractérisation est long, moins il y a de différence entre la caractéristique initiale et celle de la vague correspondante. Ce comportement laisse à croire qu'un phénomène de piégeage serait la cause des modifications des caractéristiques des composants. En effet, plus l'intervalle de temps entre deux vagues de caractérisation est long, plus les charges ont le temps d'être dépiégées et plus les caractéristiques sont proches des mesures initiales.

Afin de valider cette hypothèse, une étude supplémentaire a été menée. Cette étude suivait le schéma suivant :

1. Caractérisation de sortie.
2. Caractérisation de transfert.
3. Caractérisation du courant de fuite de grille.
4. Caractérisation du courant de fuite de drain.
5. Refaire les caractéristiques directes (étape 1 et étape 2) à différents intervalles pour suivre l'évolution des caractéristiques électriques.

Cette étude a été menée à différentes températures pour évaluer l'influence de la température sur l'évolution des caractéristiques directes. Pour effectuer cette étude les VTs ont été placés à l'intérieur d'une étuve qui servira à réguler la température pour pouvoir mener cette étude sur des composants maintenus à différentes températures. Le résultat de cette étude est présenté sur la Fig. 61.

Sur cette figure, l'évolution de la résistance à l'état passant est tracée en fonction du temps de repos. Les valeurs de la résistance à l'état passant sont normalisées par rapport à sa valeur initiale mesurée avant l'application de la haute tension au drain durant la caractérisation du courant de fuite de drain. Il apparaît clairement que l'hypothèse du piégeage de charges après une polarisation à haute tension des composants est validée. En effet, une augmentation notable de la résistance à l'état passant est observée après l'application d'une forte tension au niveau du drain pendant la caractérisation du courant de fuite de drain. Cette valeur de résistance a tendance à diminuer au cours du temps pour se rapprocher de sa valeur initiale. Ce comportement est assimilé au dépiégeage des charges accumulées durant la caractéristique du courant de fuite de drain. La température, quant à elle, semble avoir un effet prépondérant sur l'évolution de la résistance à l'état passant. En effet, plus la température du composant est haute, plus le phénomène de dépiégeage est accéléré et la résistance à l'état passant du composant a tendance à se stabiliser sur la valeur initiale plus rapidement. La température apparaît comme étant un élément accélérant le dépiégeage des charges. Il est à noter que ce test a aussi été mené à des températures supérieures ou égales à 100 °C ; pour cette gamme de température, le temps de recouvrement de la résistance à l'état passant était indétectable avec nos instruments de mesure. Ceci laisse à croire qu'à partir d'une certaine température le dépiégeage est instantané.

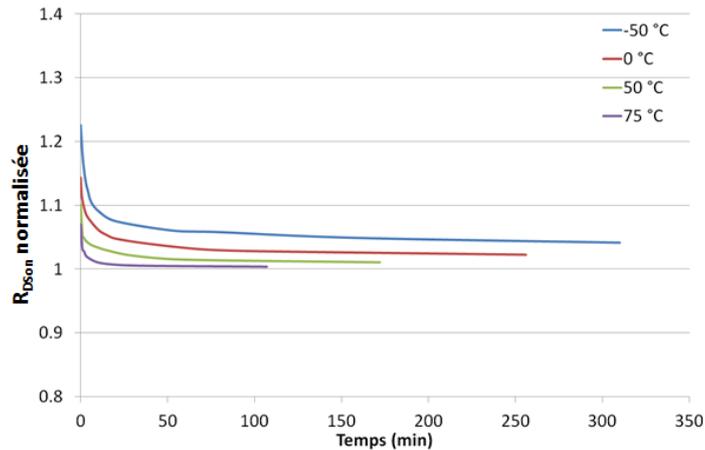


Fig. 61. Évolution de la résistance à l'état passant après une polarisation du drain à haute tension

Après cette étude, il apparaît clairement que le seul moyen pouvant garantir des caractéristiques fiables et reproductibles réside dans la connaissance de l'état de charge des pièges dans le composant. La connaissance exacte de l'état de charge d'un composant donné est quasi impossible, d'autant plus que l'état de charge change constamment selon différents paramètres (température, temps, polarisation ...). Une méthode permettant de garantir un état de charge similaire pour tous les composants à caractériser devait donc être mise en place. Ceci a été réalisé dans le but de pouvoir baser une étude cohérente en utilisant les caractéristiques électriques comme indicateur de dégradation durant le vieillissement.

Le seul état de charge qui peut être commun à tous les composants durant une caractérisation est l'état complètement déchargé. En effet, un état de charge nul ne peut pas évoluer en fonction du temps. Cela permettra donc de garantir des caractéristiques fiables et cohérentes. Afin d'arriver à cet objectif, le protocole final de caractérisation à température ambiante est le suivant :

1. Décharge complète des composants : maintien des composants dans une étuve à une température de 150 °C sans aucune polarisation pendant 30 minutes.
2. Refroidissement des composants : sortie des composants de l'étuve et maintien à l'air libre pendant 30 minutes.
3. Caractérisation de sortie.
4. Caractérisation de transfert.
5. Caractérisation du courant de fuite de grille.
6. Caractérisation du courant de fuite de drain.

Ce protocole a été réfléchi de façon à toujours effectuer les caractéristiques directes des composants à un état de charge nul. En effet, la première étape consistant à mettre tous les

composants dans une étuve à une température de 150 °C permet une décharge complète des composants. Ensuite, l'enchaînement des caractéristiques est primordial. Le fait de commencer le protocole par les caractéristiques directes et le finir par les caractéristiques en mode bloqué permet d'éviter l'effet que peut avoir la caractérisation du courant de fuite de drain sur l'état de charge des composants. En effet, si l'enchaînement des caractéristiques débutait par la caractérisation du courant de fuite de drain, la polarisation à haute tension du drain durant cette caractérisation est susceptible d'introduire des charges piégées dans le composant, biaisant ainsi les caractéristiques suivantes.

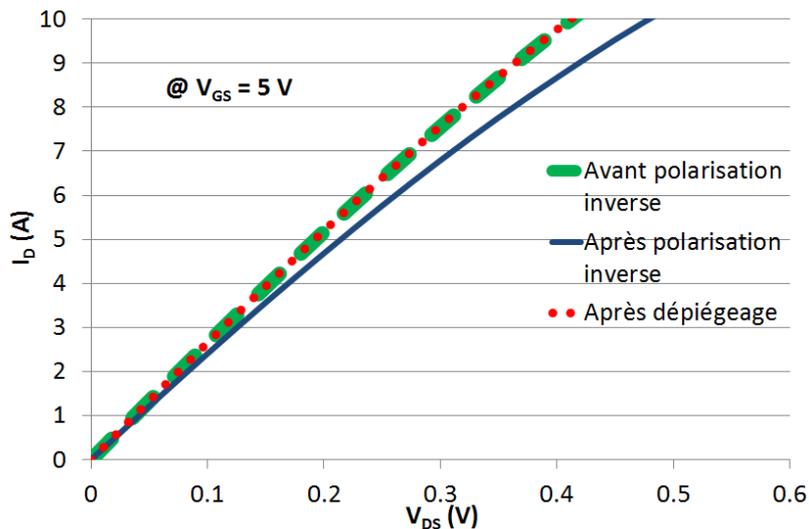


Fig. 62. Effet de la procédure de dépiégeage sur la caractéristique de transfert d'un composant étudié

Ce protocole a été validé en caractérisant plusieurs fois une dizaine de VTs. La Fig. 62 montre que la procédure de dépiégeage permet de retrouver les caractéristiques initiales du composant après une polarisation inverse. En effet, la polarisation inverse du composant modifie l'état des pièges dans ce dernier. Ces charges influent grandement les caractéristiques électriques. La procédure de dépiégeage permet une évacuation plus rapide des charges permettant ainsi de retrouver les caractéristiques initiales du composant. Cette procédure a donc été validée pour des composants non vieillis. Son efficacité sera jugée par la suite dans le cas des composants vieillis.

7. Conclusion

Durant ce chapitre, les bases de notre étude ont été fondées. En effet, cette partie était prépondérante durant le déroulement de la thèse. Cette phase a monopolisé la moitié de la durée de la thèse.

Grâce à cette phase préparatoire, tous les moyens étaient mis à disposition pour faciliter le vieillissement à venir et garantir une étude pertinente.

Le VT a été pensé de façon à être adapté aux vieillissements et aux caractérisations grâce à un système d'insertion par pression dans un connecteur. Ce système permet aussi une utilisation très simple pour les vieillissements et les sorties.

Une importance primordiale a aussi été consacrée au protocole de caractérisation. En sachant que le seul moyen de suivi de l'état des composants durant le vieillissement réside dans les caractérisations électriques de ces derniers, pouvoir compter sur des caractéristiques électriques fiables et reproductibles est essentiel pour la suite de notre étude. Une méthode permettant d'atteindre cet objectif a été mise en place et présentée dans ce chapitre. Cette méthode s'est grandement inspirée des normes de caractérisation propres au silicium. Cependant, elle a été adaptée aux composants étudiés. Il est à noter que cette méthode comporte quelques défauts. En effet, le fait d'effectuer un dépiégeage complet des composants avant la caractérisation fait perdre l'information sur la quantité des pièges qui ont pu être créés durant le vieillissement. Cependant, la préférence a été donnée à la cohérence et la reproductibilité des résultats.

III. CHAPITRE 3. Synthèse des vieillissements et analyse
des modes de défaillance

1. Introduction

L'objectif de notre étude est d'identifier différents modes de défaillance présents sur les composants analysés ainsi que l'effet de la température et de la tension sur l'état des composants. Afin d'arriver à cela, une campagne de vieillissements accélérés a été envisagée. Dans un premier temps, la mise en place des plateformes de caractérisation et de vieillissement a été faite. Celle-ci a été présentée au précédent chapitre. L'étape suivante consiste en l'identification des conditions de vieillissement qui seront utilisées durant la campagne finale. Cette étape permettra d'assurer la récupération de résultats exploitables avec des temps de vieillissements raisonnables.

Il faut rappeler que les types de vieillissement qui ont été retenus sont :

- Vieillissement HTRB : ce vieillissement consiste à appliquer une forte tension sur le drain du transistor polarisé en mode bloqué ainsi qu'une température haute de vieillissement.
- Vieillissement HTGB : ce vieillissement consiste à appliquer une forte tension sur la grille du transistor polarisé en inverse ainsi qu'une température haute de vieillissement.

Le choix des conditions de vieillissement est un paramètre à ne pas négliger. Ces conditions doivent être assez agressives afin de réduire les temps de vieillissement sans pour autant trop s'éloigner des conditions d'utilisation normale des composants afin d'éviter d'activer des modes de défaillance qui ne seraient pas visibles pour une utilisation normale.

Afin d'identifier les conditions extrêmes de vieillissement, il a fallu étudier les limites propres des composants. Une première indication des limites thermiques et électriques du composant peut se trouver dans la documentation technique du fabricant. Ces limites sont donc à prendre en considération en sachant qu'elles correspondront généralement aux limites d'utilisation du composant. Cependant, l'utilisation de ces limites pour les vieillissements n'est pas optimale. En effet, les fabricants ont tendance à sous-dimensionner leurs limites sur la documentation technique. Il serait donc plus judicieux de tester les réelles limites des composants afin d'adapter au mieux les conditions de vieillissement. L'utilisation de conditions de vieillissement ne se basant que sur les limites présentées par le fabricant peut mener à des temps de vieillissement très importants.

Dans cette partie, on présentera la méthode utilisée pour identifier les limites réelles du composant afin d'adapter au mieux les conditions du vieillissement. Ensuite, les vieillissements effectués ainsi que les résultats obtenus seront présentés.

Les caractéristiques électriques qui seront présentées dans ce chapitre peuvent présenter des points singuliers. En effet, quelques points de mesures semblent irréguliers. Cependant, des tendances pourront être proposées, analysées et commentées.

2. Identification des limites intrinsèques des composants

Afin d'optimiser les conditions de vieillissement, les limites intrinsèques des composants devaient être étudiées. Il a donc fallu, dans un premier temps, déterminer la tension de claquage réelle des composants. Ensuite, des vieillissements par paliers devaient être effectués dans le but d'identifier les températures et les tensions à ne pas dépasser pendant le vieillissement ainsi que les signatures électriques de défaillance.

2.1. Identification de la tension de claquage du composant

Une mesure de la caractéristique inverse a été effectuée sur quelques composants, une caractéristique typique est présentée sur la Fig. 63.

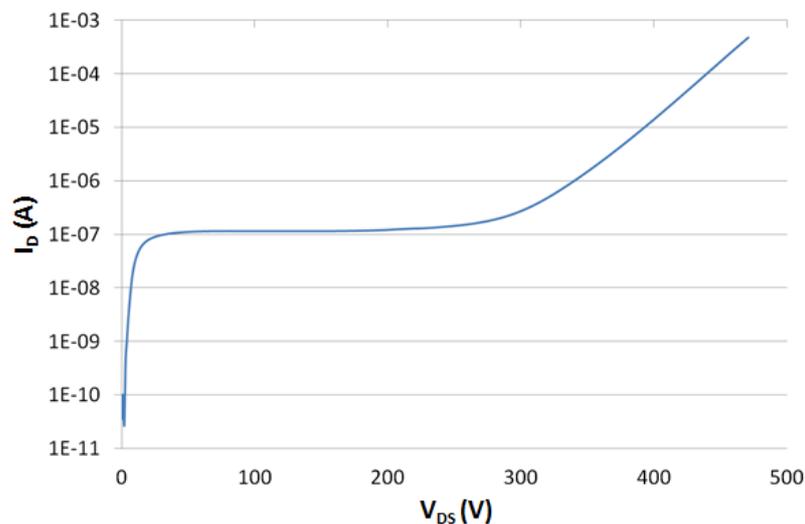


Fig. 63. Caractérisation de la tension de claquage d'un composant EPC2019

Sur cette figure, il apparaît que le courant de fuite de drain est de l'ordre de la centaine de nano-ampères. Cette valeur est très inférieure à celle présentée sur la documentation technique [36], qui est de l'ordre de la dizaine de micro-ampères, soit un rapport 100. Ceci dit, le phénomène de claquage, qui peut être représenté par une augmentation exponentielle du courant de fuite de drain en fonction de la tension de drain, ne commence qu'à partir d'une tension de drain d'environ 300 V. En plus de cela, si on reprend la définition de la tension de claquage adoptée par la documentation, la valeur de la tension de claquage serait d'environ 450 V. En effet, d'après la documentation technique, la tension de claquage correspond à la tension de drain pour laquelle le

courant de fuite de drain est égal à 125 μ A. Cette valeur est très supérieure à la valeur nominale évoquée sur la documentation technique qui est de 200 V. Cette étude permet de confirmer l'hypothèse concernant le fait que le fabricant a tendance à sous-dimensionner la tension de claquage sur la documentation technique en prévision du phénomène de TDB.

Cette étude a été menée sur cinq composants. Les résultats ont démontré que la tension de claquage est supérieure à 300 V pour tous les composants étudiés.

Par la suite, nous ferons l'hypothèse que tous les composants dont nous disposons présentent une tension de claquage supérieure à 300 V à 25 °C.

2.2. Identification des limites de vieillissement des composants et des signatures électriques de défaillance

Avant de mettre en place les vieillissements calendaires, nous avons réalisé des vieillissements par paliers permettant d'identifier les limites de vieillissement des composants étudiés en termes de tension et de température. Cette approche permet aussi d'identifier les signatures électriques de défaillance relatives à chaque type de vieillissement.

Des variations de tension ou de température ont été effectuées afin de mieux comprendre l'effet de chaque cofacteur de vieillissement. Cette étude a été basée sur l'application de vieillissements par paliers de type HTRB et HTGB en faisant varier soit la tension soit la température. Les conditions de ces vieillissements sont présentées sur les Fig. 64 et Fig. 65. Il est à noter que "T" signifie les paliers en température et "V" signifie les paliers en tension.

Durant le vieillissement par paliers HTRB, la grille et la source étaient mises à la masse, la tension de drain variait de 150 V à 240 V pour le HTRB-V ou maintenue à 180 V pour le HTRB-T.

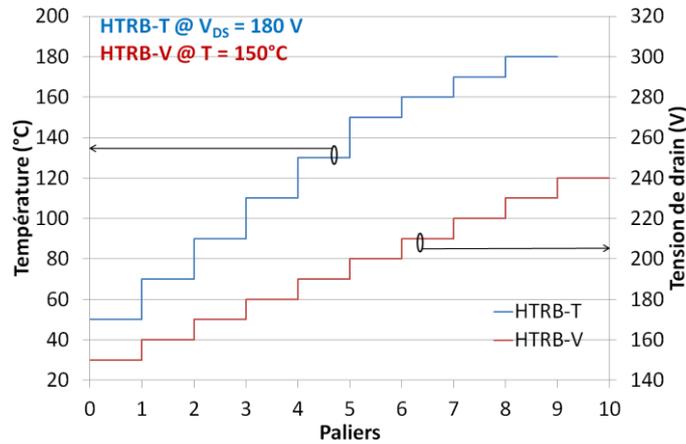


Fig. 64. Conditions des vieillissements par paliers HTRB

Pour le vieillissement HTGB, le drain et la source étaient mis à la masse, la tension de grille variait de 1 V à 7,5 V pour le HTGB-V ou maintenue à 6 V pour le vieillissement HTGB-T.

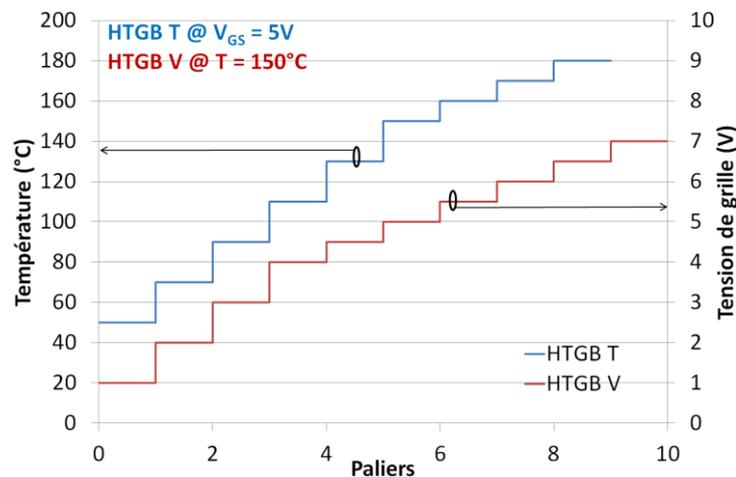


Fig. 65. Conditions des vieillissements par paliers HTGB

Chaque palier a duré 18 heures. Cette durée a été choisie pour permettre de lancer les paliers de vieillissements toujours à la même heure en se gardant un temps suffisant pour la caractérisation des composants entre deux paliers de vieillissement. Ceci nous a permis d'optimiser les temps de vieillissements en évitant les temps de stockage des composants.

À la fin de chaque palier, la polarisation de drain est coupée, ensuite la température est abaissée. Après cela, la procédure de dépiégeage est effectuée en prévision d'une caractérisation complète de tous les composants.

Pendant cette étape préliminaire, chaque vieillissement par paliers de type HTRB a été conduit sur quatre composants tandis que chaque vieillissement par paliers de type HTGB a été conduit sur deux composants, pour des problématiques de disponibilité de composants. Ce nombre de composants restreint a été utilisé pour se garder un nombre conséquent de composants pour les

vieillissements calendaires. En effet, le nombre de composants reportés sur polyimide n'était pas suffisant pour être utilisés lors de ce vieillissement par paliers. Ce nombre de composants restreint utilisé n'est pas optimal pour une étude statistique. Cependant, des résultats cohérents ont pu être tirés en utilisant ce nombre de composants.

2.2.1. Vieillissement par paliers : HTRB

Le vieillissement de type HTRB est basé sur une forte polarisation appliquée sur le drain des composants ainsi qu'une haute température de vieillissement. Ce type de vieillissement s'est divisé en deux parties : une partie faisant varier la tension de drain et l'autre faisant varier la température de vieillissement. Dans cette partie, une présentation des résultats des deux types de vieillissements HTRB est faite.

HTRB-V

Ce type de vieillissement a consisté à appliquer une température de vieillissement constante de 150 °C. La tension de drain, quant à elle, varie entre 150 V et 240 V par pas de 10 V, comme le présente Fig. 66.

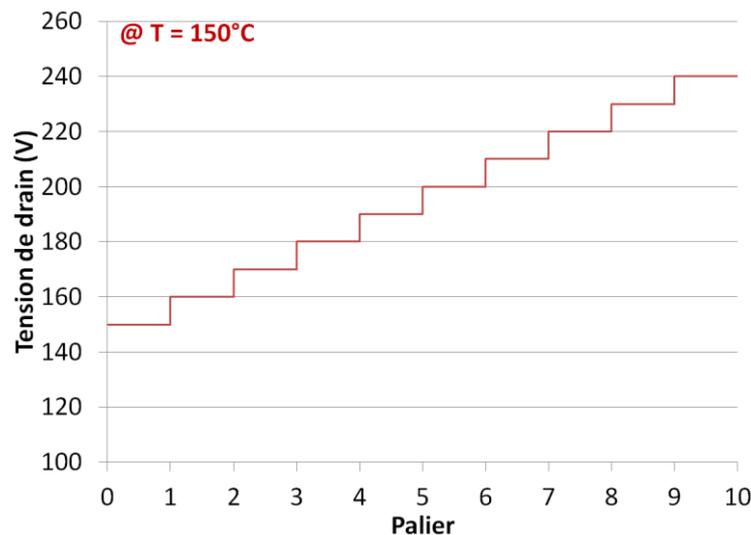


Fig. 66. Conditions de vieillissement par paliers HTRB-V

Quatre différents composants ont été soumis à ce type de vieillissement. Durant ce vieillissement, le suivi en temps réel des courants de fuite de la grille et de la source n'a pas révélé de signature de défaillance. En effet, les courants de fuite restent stables pendant toute la durée de chacun des paliers de vieillissement pour la totalité des composants étudiés. Un exemple d'un relevé du suivi en temps réel d'un composant pendant le neuvième palier est présenté sur la Fig. 67. Cette figure montre que les courants de fuite restent très stables durant toute la durée du palier.

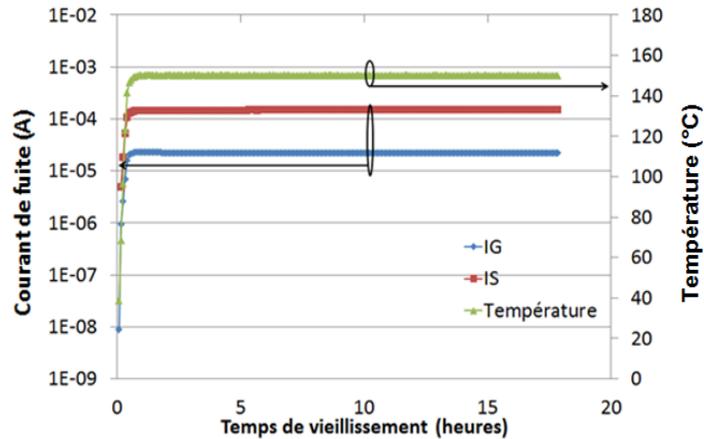


Fig. 67. Suivi en temps réel des courants de fuite et de la température pendant le 9^{ème} palier du vieillissement par paliers HTRB-V

Un grand intérêt a donc été porté sur les caractéristiques électriques mesurées à chaque sortie de vieillissement. Le suivi de l'évolution de la résistance à l'état passant et de la tension de seuil, qui sont les deux caractéristiques les plus pertinentes à suivre pendant ce type de vieillissement, mesurées à chaque sortie de vieillissement sur les quatre différents composants soumis au vieillissement par paliers de type HTRB-V est présenté sur la Fig. 68.

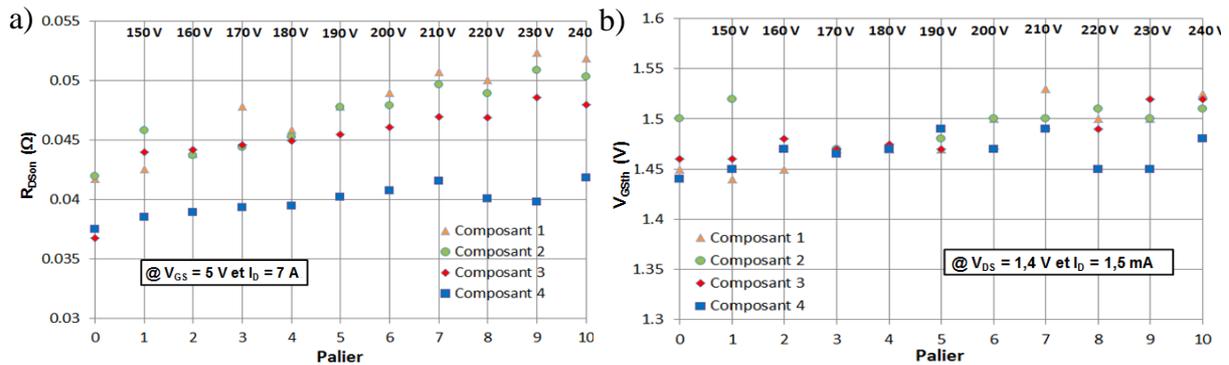


Fig. 68. Évolution de la résistance à l'état passant (a) et de la tension de seuil (b) pendant le vieillissement par paliers de type HTRB-V

D'un autre côté, La Fig. 69 montre l'évolution des courants de fuite de grille et de drain lors de ce vieillissement par paliers. Cette figure ne montre aucune dérive notable.

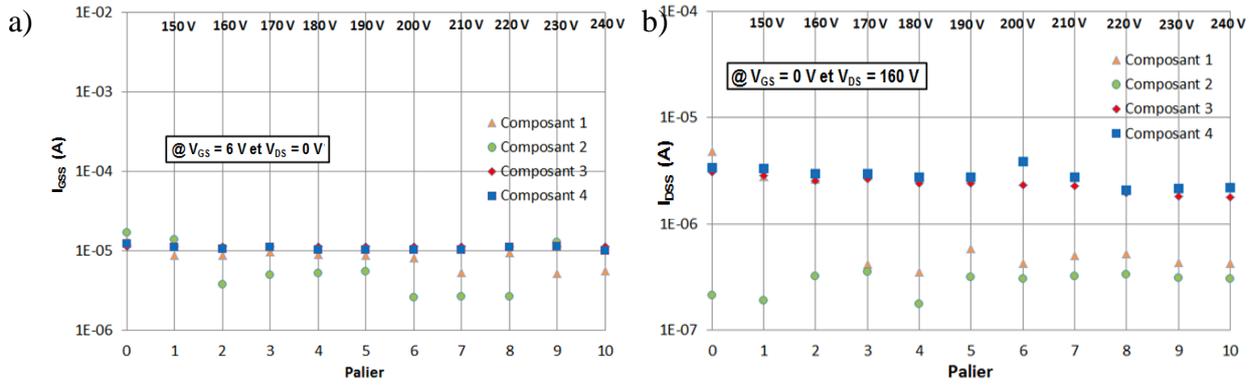


Fig. 69. Évolutions du courant de fuite de grille (a) et du courant de fuite de drain (b) pendant le vieillissement par paliers de type HTRB-V

La Fig. 68 (a) présente l'évolution de la résistance à l'état passant durant ce vieillissement par paliers. Il est à noter que cette caractéristique a été mesurée à température ambiante pour le point de polarisation $V_{GS} = 7 \text{ V}$ et $I_D = 7 \text{ A}$. En analysant ces résultats, il apparaît clairement que le vieillissement de type HTRB-V a une influence sur la résistance à l'état passant. En effet, si nous prenons exemple sur le composant 1, sa résistance à l'état passant est passée de $43 \text{ m}\Omega$ à $53 \text{ m}\Omega$ ce qui représente une augmentation de 23 %. En plus de cela, la valeur finale de la résistance à l'état passant de ce composant a dépassé la valeur maximale annoncée sur la documentation technique, ($50 \text{ m}\Omega$). Ce dépassement est observé sur deux différents composants durant ce vieillissement (composants 1 et 2). Ces deux composants peuvent être déclarés défaillants à cause du dépassement des limites fournies par le fabricant. La résistance à l'état passant des deux autres composants n'a pas dépassé la limite du fabricant mais ont augmenté significativement. En effet, le composant 3 présente la plus importante augmentation de résistance. Initialement, la valeur de la résistance à l'état passant de ce composant était de $36,7 \text{ m}\Omega$. Cette valeur a augmenté durant ce vieillissement pour atteindre une valeur de $48 \text{ m}\Omega$ au dernier palier. Cette évolution représente 30 % de la valeur initiale de la résistance de ce composant.

La Fig. 68 (b) présente l'évolution de la tension de seuil durant ce vieillissement par paliers. Il est à noter que cette caractéristique a été mesurée à température ambiante pour le point de polarisation ($V_{DS} = 1,4 \text{ V}$ et $I_D = 1,5 \text{ mA}$). Contrairement aux évolutions relatives à la résistance à l'état passant observées précédemment, la tension de seuil semble ne pas être affectée par ce type de vieillissement. En effet, l'augmentation la plus notable est observée sur le composant 1 qui voit sa tension de seuil passer de $1,45 \text{ V}$ à $1,56 \text{ V}$. Ceci représente une évolution de 7 % par rapport à la valeur initiale. Cette évolution est donc négligeable en comparaison des évolutions observées sur la caractéristique précédente. Afin de mieux comprendre la stabilité de cette caractéristique, l'évolution de la caractéristique de transfert a été étudiée. Une évolution typique de cette

caractéristique est présentée sur la Fig. 70. Ces caractéristiques ont été mesurées à température ambiante à la sortie de chaque palier de vieillissement pour une tension de drain de 1,4 V. Par souci de lisibilité, seulement un palier sur deux a été présenté dans cette figure. En sachant que la tension de seuil est définie comme étant la tension de grille pour laquelle le courant de drain est égal à 1,5 mA (trait bleu sur la figure), il apparaît clairement que cette valeur reste stable durant la totalité du vieillissement. Cependant, on peut noter que la transconductance, quant à elle, évolue de son côté. Ce composant passe du mode bloqué au mode passant au même point de polarisation durant toute la durée du vieillissement. Cependant, au-delà de la tension de seuil, pour une tension de grille donnée, le courant diminue avec le vieillissement, en corrélation avec l'augmentation de la résistance à l'état passant.

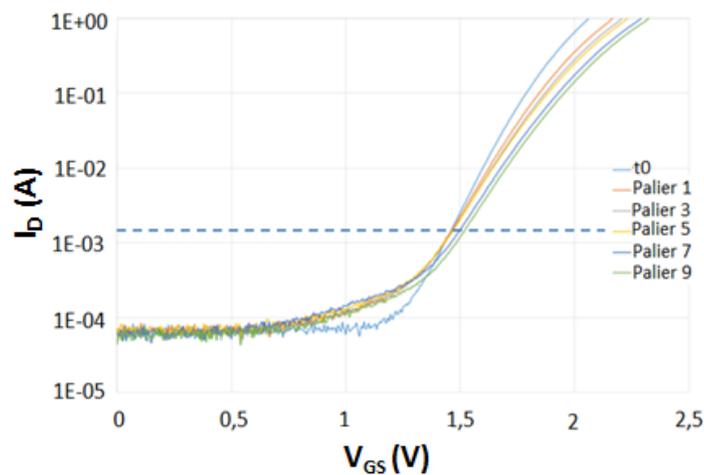


Fig. 70. Évolution typique d'une caractéristique de transfert lors d'un vieillissement par paliers de type HTRB-V

En combinant ces deux observations, il apparaît que le mécanisme de défaillance pour ce type de vieillissement est la création de pièges menant à la réduction de la densité d'électrons dans le canal [101]. Ce mécanisme est en adéquation avec les évolutions observées. En effet, la création de pièges dans la zone drain grille, à proximité de la fin de la plaque de champ, appauvrit le canal en électrons menant ainsi à une diminution du courant en régime linéaire. Cette diminution se traduit par l'augmentation de la résistance à l'état passant et la diminution de la transconductance.

HTRB-T

Ce type de vieillissement consiste à appliquer une tension de drain constante de 180 V. La température de vieillissement, quant à elle, varie entre 50 °C et 180 °C par pas de 20 °C jusqu'à atteindre 150 °C puis par pas de 10 °C au-delà, comme le présente la Fig. 71.

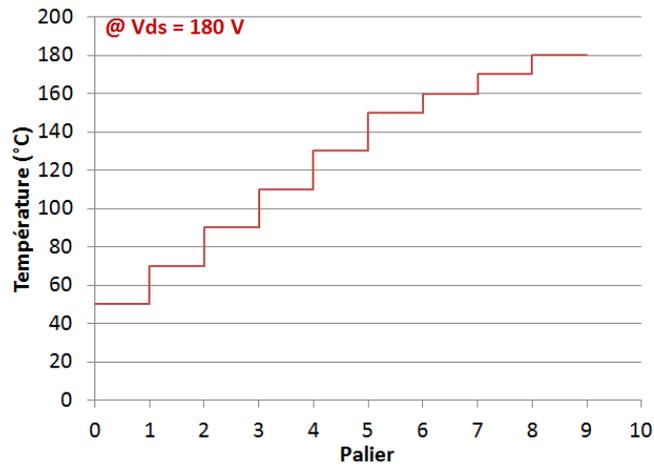


Fig. 71. Conditions des vieillissements par paliers HTRB-T

Comme pour le vieillissement par paliers HTRB-V, quatre différents composants ont été soumis à ce type de vieillissement.

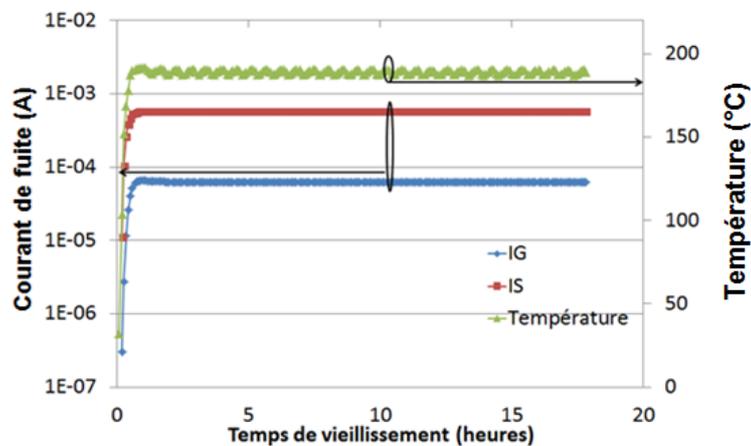


Fig. 72. Suivi en temps réel des courants de fuite et de la température pendant le 9^{ème} palier du vieillissement par paliers HTRB-T

Durant ce vieillissement, le suivi en temps réel des courants de fuite de la grille et de la source n'a également révélé aucune signature de défaillance. Un grand intérêt est donc porté à la caractérisation électrique effectuée à chaque fin de palier. La Fig. 73 présente l'évolution de la résistance à l'état passant et de la tension de seuil. Ces caractéristiques restent encore une fois les plus pertinentes à suivre durant ce vieillissement. En effet, comme pour le vieillissement par paliers précédent, les caractéristiques mesurées des courants de fuite n'ont présenté aucune évolution notable durant toute la durée du vieillissement.

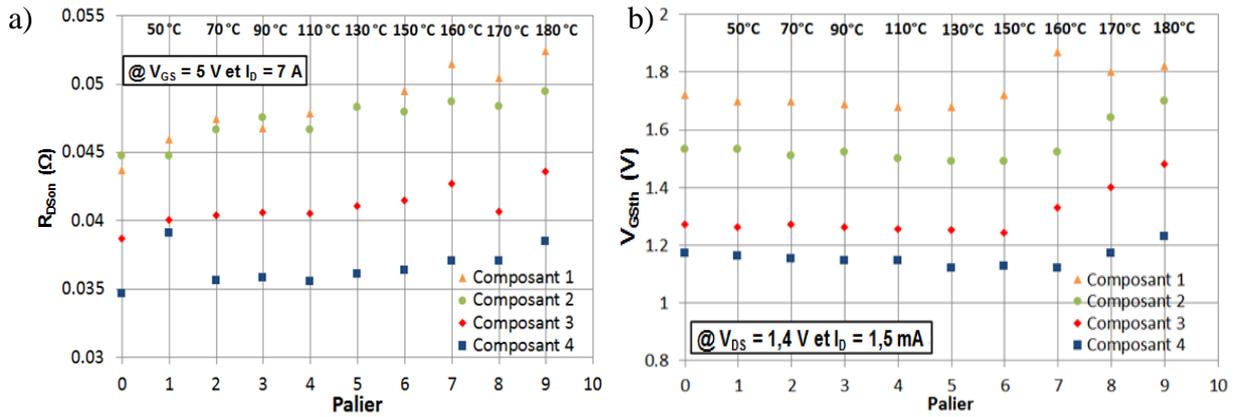


Fig. 73. Évolutions de la résistance à l'état passant (a) et de la tension de seuil (b) pendant le vieillissement par paliers de type HTRB-T

La Fig. 73 (a) présente l'évolution de la résistance à l'état passant durant ce vieillissement par paliers. Cette caractéristique a été mesurée à température ambiante à la sortie de chaque palier au point de polarisation ($V_{GS} = 5 \text{ V}$ et $I_D = 7 \text{ A}$). Cette résistance a tendance à croître pour les quatre différents composants soumis au HTRB-T. En prenant exemple sur le composant 1, sa résistance à l'état passant a évolué de $43 \text{ m}\Omega$ à $53 \text{ m}\Omega$, soit une augmentation de 23 % par rapport à la valeur initiale. En plus de cela, la valeur finale de résistance à l'état passant du composant 1 est supérieure à $50 \text{ m}\Omega$, valeur maximale annoncée par le fabricant sur la documentation technique. La résistance des autres composants n'excède pas $50 \text{ m}\Omega$. Cependant, une augmentation notable est observée sur la résistance à l'état passant de la totalité des composants. La plus faible augmentation est attribuée au composant 4 qui ne représente qu'une augmentation de 10 % par rapport à la valeur initiale de sa résistance à l'état passant.

La Fig. 73 (b) présente de son côté l'évolution de la tension de seuil des composants soumis au vieillissement par paliers HTRB-T. Cette caractéristique a été mesurée à température ambiante à la sortie de chaque palier au point de polarisation ($V_{DS} = 1,4 \text{ V}$ et $I_D = 1,5 \text{ mA}$). En analysant cette figure, il apparaît que la tension de seuil reste constante durant les six premiers paliers pour ensuite commencer à croître à partir du septième palier. Cette augmentation est notable pour la totalité des composants. En prenant exemple sur le composant 3, qui présente l'augmentation la plus importante, sa tension de seuil passe de $1,25 \text{ V}$ à $1,45 \text{ V}$, ce qui correspond à une augmentation de 16 %. Cette augmentation de la tension de seuil n'a pas été observée sur le vieillissement par paliers précédent. En effet, durant la totalité du vieillissement HTRB-V la tension de seuil est restée stable. Afin de mieux comprendre cette évolution, l'évolution de la caractéristique de transfert du composant 3 est illustrée sur la Fig. 74. Par souci de lisibilité, seulement un palier sur deux est présenté.

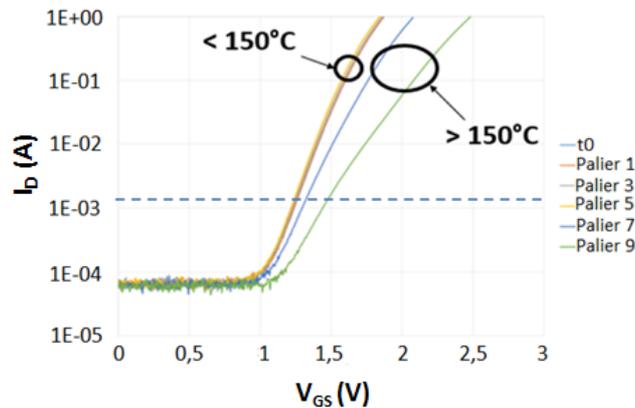


Fig. 74. Évolution typique d'une caractéristique de transfert lors d'un vieillissement par paliers de type HTRB-T

En analysant cette figure, la tension de seuil commence à croître à partir du septième palier qui correspond à 160 °C. Contrairement au vieillissement HTRB-V, ce type de vieillissement semble avoir aussi un impact sur la tension de seuil quand la température de vieillissement excède 150 °C. En se référant donc à la Fig. 73 (b) et à la Fig. 74, un seuil de température de 150 °C est clairement visible. Ce seuil marque le début de l'augmentation de la tension de seuil.

Les dégradations observées sur ce type de vieillissement pour des températures supérieures à 150 °C peuvent être justifiées par l'effet de la grille virtuelle. En effet, si des défauts sont créés à la surface, des charges négatives peuvent être présentes. Ceci a donc pour effet d'appauvrir le canal en électrons. Dans ce cas, les charges négatives agissent comme un métal de grille polarisé négativement expliquant ainsi l'augmentation de la tension de seuil [102].

D'après nos résultats, ce mode de défaillance est activé à partir de 150 °C. En dessous de cette température, le mode de défaillance activé est similaire à celui observé sur le vieillissement par paliers de type HTRB-V.

2.2.1.1. Conclusions sur le vieillissement par paliers HTRB

Dans notre étude, huit différents composants ont été soumis à des vieillissements par paliers de type HTRB. La moitié de ces composants a été soumise à un vieillissement HTRB-V, qui consistait à maintenir une température de vieillissement constante en augmentant la tension de polarisation de drain à chaque palier. L'autre moitié a subi un vieillissement HTRB-T ; ce vieillissement par paliers, contrairement au HTRB-V, consistait à maintenir une polarisation de drain constante durant la totalité du vieillissement en augmentant la température de vieillissement à chaque palier. L'objectif d'effectuer ces deux types de vieillissement HTRB était de distinguer l'effet de chaque facteur de stress (tension et température) sur les composants étudiés.

Les résultats obtenus mettent en évidence l'impact des vieillissements HTRB sur la résistance à l'état passant des composants étudiés. En effet, les deux types de vieillissement HTRB mis en place ont eu pour effet une augmentation notable de la résistance à l'état passant sur la totalité des composants. Cet effet a été expliqué par la création de pièges additionnels réduisant la densité de courant qui circule dans chaque composant.

La seule différence entre les deux types de vieillissement mis en place résidait dans l'augmentation de la tension de seuil, qui n'a été observée que sur le vieillissement HTRB-T. Cette augmentation n'est visible que lorsque la température de vieillissement dépasse un seuil qui est de l'ordre de 150 °C. Il apparaît donc clairement qu'une température d'utilisation supérieure à celle-ci active un mode de défaillance non prédominant à plus faible température. Ce mode de défaillance est associé à l'effet de la grille virtuelle qui peut expliquer les dérives observées sur les composants soumis au vieillissement HTRB-T.

Grâce à la différenciation de deux types de vieillissement par paliers, il a été possible d'identifier l'existence de deux différents modes de défaillance et ainsi différencier l'effet de chaque facteur de stress sur ce type de vieillissement.

2.2.1. Vieillissement par paliers : HTGB

Le vieillissement de type HTGB est basé sur une forte polarisation appliquée sur la grille des composants ainsi qu'une haute température de fonctionnement. Ce type de vieillissement s'est divisé en deux parties : une partie faisant varier la tension de grille et l'autre faisant varier la température de fonctionnement. Dans cette partie, une présentation des résultats des deux types de vieillissements HTGB est faite.

HTGB-T

Ce type de vieillissement consistait à appliquer une tension de grille fixée à 5 V durant la totalité de la campagne en faisant varier la température de vieillissement de 50 °C à 180 °C, par pas de 20 °C par palier jusqu'à atteindre 150 °C puis par pas de 10 °C par palier au-delà. Les conditions de ce vieillissement par paliers sont résumées sur la Fig. 75.

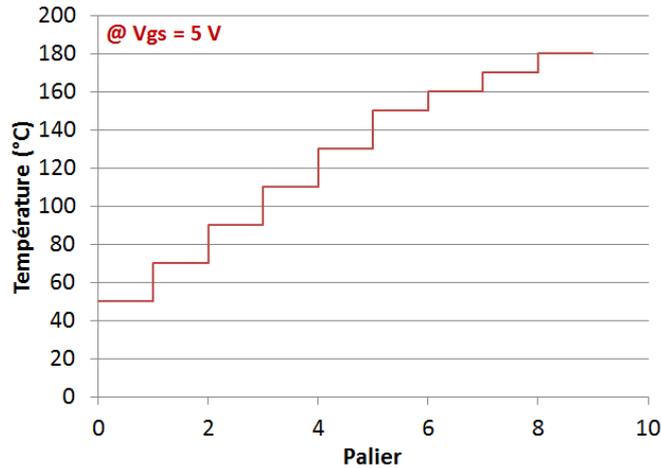


Fig. 75. Conditions des vieillissements par paliers HTGB-T

Pour ce vieillissement par paliers, comme pour le vieillissement par paliers HTGB-V, deux différents composants ont été utilisés. Durant ce vieillissement, le suivi en temps réel du courant de fuite de la grille n'a révélé aucune signature de défaillance car aucune défaillance franche de composant n'est survenue.

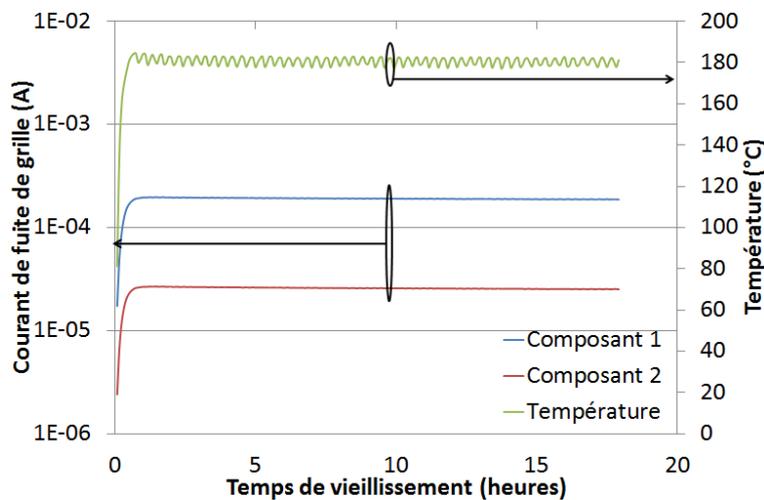


Fig. 76. Suivi en temps réel du courant de fuite de deux différents durant le neuvième palier du vieillissement HTGB-T

Un grand intérêt est porté à la caractérisation électrique effectuée à chaque fin de palier car elle présente le seul moyen de suivi de l'état de chaque composant. La Fig. 77 présente l'évolution de la tension de seuil et du courant de fuite de drain à chaque sortie de vieillissement.

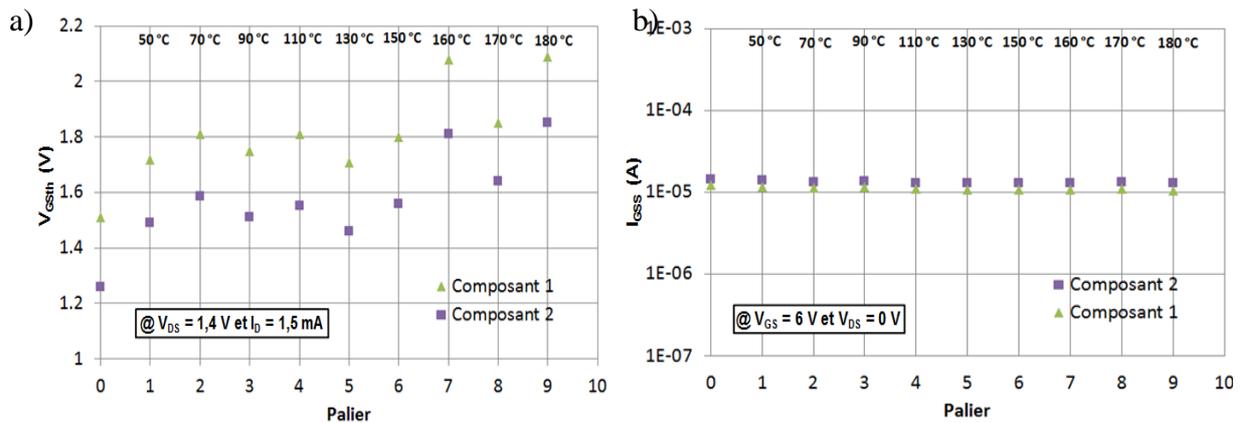


Fig. 77. Évolutions de la tension de seuil (a) et du courant de fuite de grille (b) pendant le vieillissement par paliers de type HTGB-T

La Fig. 77 (a) présente l'évolution de la tension de seuil ; cette caractéristique est mesurée à température ambiante à la sortie de chaque palier de vieillissement au point de polarisation $I_D = 1,5 \text{ mA}$ et $V_{DS} = 1,4 \text{ V}$. Une grande augmentation de cette caractéristique électrique est observée (de $1,22 \text{ V}$ à $1,82 \text{ V}$ pour le composant 2, ce qui représente une évolution de 50 %). En analysant cette figure, il apparaît que l'augmentation de la tension de seuil est visible entre la valeur initiale et le premier palier, ensuite cette tension de seuil reste assez constante jusqu'au septième palier de vieillissement, où une forte augmentation est observée encore une fois. Ce septième palier correspond à une température de vieillissement de 160 °C .

La Fig. 77 (b) présente, de son côté, l'évolution du courant de fuite de grille ; ce courant de fuite est mesuré à température ambiante à la sortie de chaque palier de vieillissement au point de polarisation $V_{GS} = 6 \text{ V}$ et $V_{DS} = 0 \text{ V}$. Cette caractéristique ne subit aucune évolution durant la totalité de ce vieillissement par paliers.

Les autres caractéristiques électriques ont été aussi suivies avec intérêt mais n'ont subi aucune évolution notable avant la défaillance totale d'un composant donné. En effet, la Fig. 78 montre l'évolution du courant de fuite de drain et de la résistance à l'état passant durant ce vieillissement par paliers. Aucune évolution n'est visible sur ces caractéristiques.

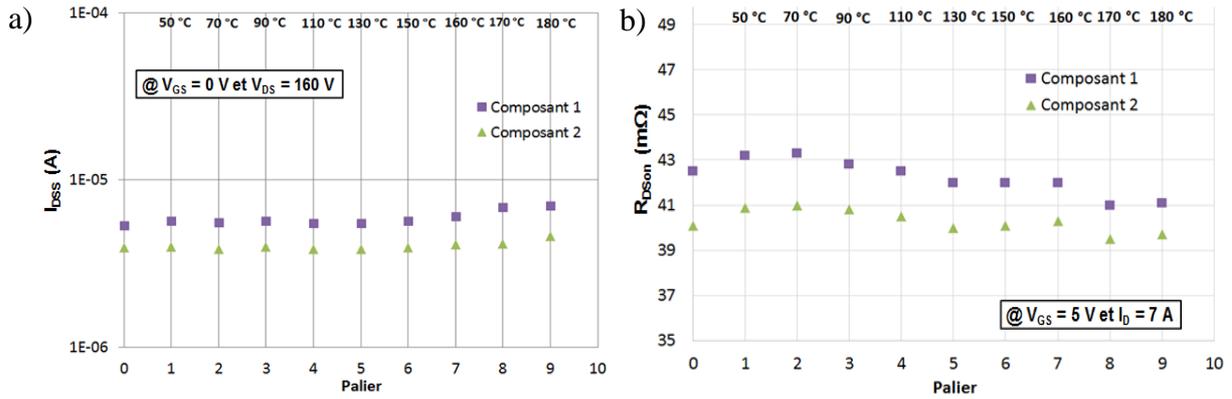


Fig. 78. Évolutions du courant de fuite de drain (a) et de la résistance à l'état passant (b) pendant le vieillissement par paliers de type HTGB-T

HTGB-V

Ce type de vieillissement consistait à appliquer une température de vieillissement fixée à 150 °C durant la totalité de la campagne en faisant varier la tension de grille de 1 V à 7,5 V, par pas de 1 V par palier jusqu'à atteindre 4 V puis par pas de 0,5 V par palier au-delà. Les conditions de ce vieillissement par paliers sont résumées sur la Fig. 79.

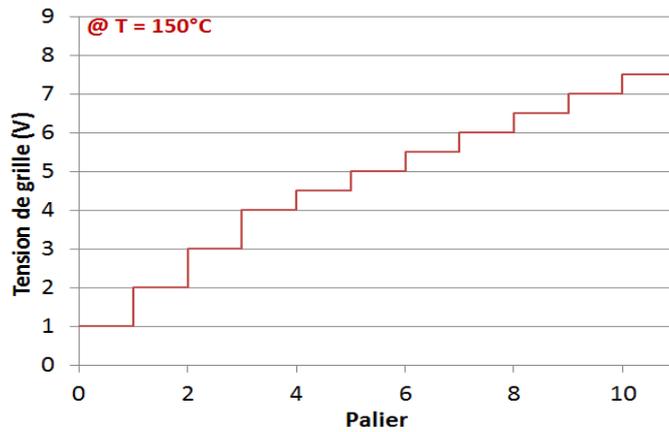


Fig. 79. Conditions des vieillissements par paliers HTGB-V

Pour ce vieillissement par paliers, contrairement aux vieillissements par paliers de type HTRB présentés précédemment, deux différents composants ont été utilisés. Durant ce vieillissement, le suivi en temps réel du courant de fuite de la grille n'a révélé que les défaillances franches des composants. Comme le montre la Fig. 80, cette défaillance franche est caractérisée par une augmentation brutale du courant de fuite de la grille.

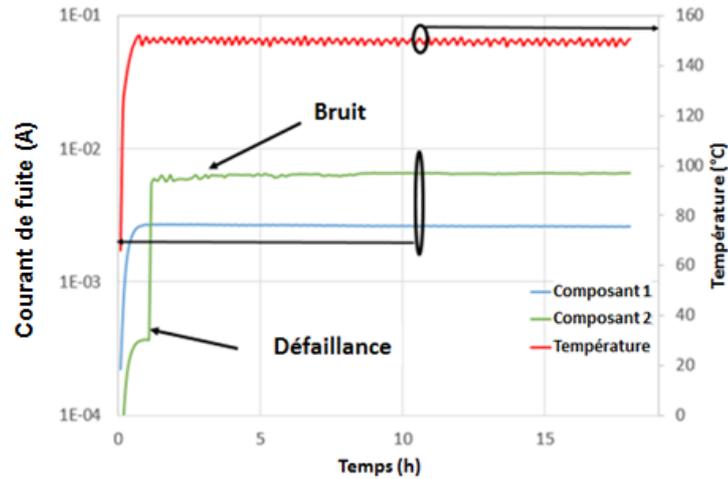


Fig. 80. Suivi en temps réel du courant de fuite de grille de deux différents composants durant le dixième palier du vieillissement HTGB-V

On peut observer sur la Fig. 80, le suivi en temps réel du courant de fuite des deux composants soumis au vieillissement par paliers de type HTGB-V durant le dixième palier. Les données étaient collectées toutes les cinq minutes. Il apparaît clairement que le courant de fuite de grille du composant 1 reste stable pendant toute la durée du palier. Cependant, une signature de défaillance apparaît clairement sur les relevés du composant 2 (augmentation du courant de fuite de plus d'une décade). Il est aussi observé que le relevé du courant de fuite de grille du composant 2 devient bruité après la défaillance. Ceci peut s'expliquer par la création de défauts supplémentaires. Cette particularité peut suggérer que le mécanisme responsable de la défaillance est en relation avec le fort champ électrique présent sur la couche p-GaN sous la grille. Ce fort champ électrique favoriserait donc la propagation des défauts [59].

D'autres caractéristiques électriques peuvent évoluer avant la défaillance totale du composant. Afin de suivre les éventuelles évolutions d'autres caractéristiques électriques, un grand intérêt est porté à la caractérisation électrique effectuée à chaque fin de palier. La Fig. 81 présente l'évolution de la tension de seuil et du courant de fuite de drain à chaque sortie de vieillissement. Les autres caractéristiques électriques ont été aussi suivies avec intérêt. Cependant, comme lors du vieillissement par paliers précédent, ces caractéristiques n'ont subi aucune évolution notable avant la défaillance totale d'un composant donné.

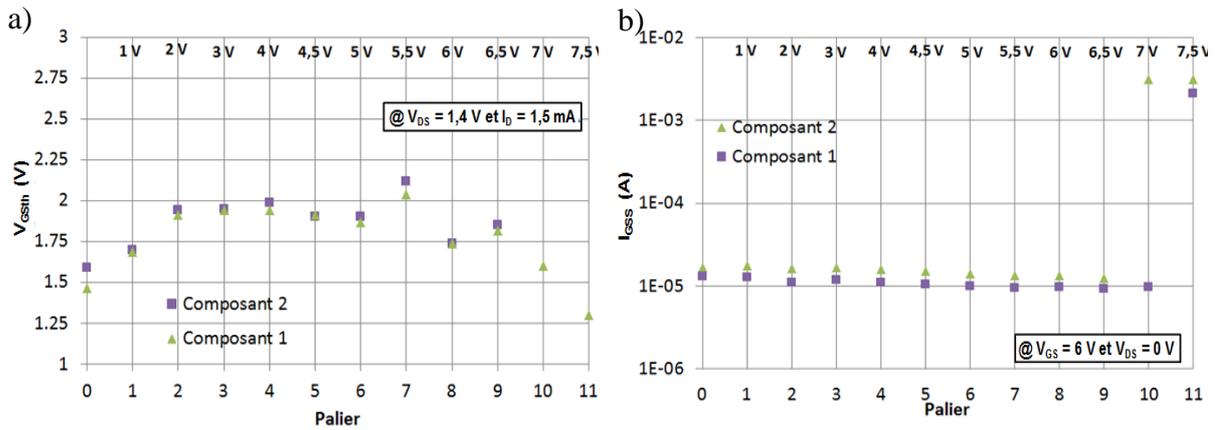


Fig. 81. Évolutions de la tension de seuil (a) et du courant de fuite de grille (b) pendant le vieillissement par paliers de type HTGB-V

La Fig. 81 (a) présente l'évolution de la tension de seuil ; cette caractéristique est mesurée à température ambiante à la sortie de chaque palier de vieillissement au point de polarisation $I_D = 1,5$ mA et $V_{DS} = 1,4$ V. Il apparaît que cette tension peut fluctuer mais reste assez stable (10 % d'évolution entre la valeur initiale et la valeur finale).

La Fig. 81 (b) présente, de son côté, l'évolution du courant de fuite de grille ; ce courant de fuite est mesuré à température ambiante à la sortie de chaque palier de vieillissement au point de polarisation $V_{GS} = 6$ V et $V_{DS} = 0$ V. On peut constater que le courant de fuite de grille reste stable jusqu'au dixième palier de vieillissement. Après ce palier, il augmente brutalement quand la tension de grille atteint une valeur critique (7 V pour le composant 2 et 7,5 V pour le composant 1). Sur la documentation technique, le fabricant fait référence à une tension de grille maximale de 6 V qui est très proche de la valeur critique démontrée lors de l'étude. Cela implique que la commande de grille doit donc être appliquée de façon très prudente, d'où l'intérêt du développement de circuits de contrôle de la grille intégrés à la puce pour atténuer l'effet des éléments parasites que pourrait générer le circuit imprimé [103].

Le vieillissement HTGB-V a donc un grand impact sur le courant de fuite de grille. Ce dernier augmente brutalement quand la tension de grille atteint une valeur critique. Cependant, ce type de vieillissement n'a qu'un effet minime sur la tension de seuil.

2.2.1.1. Conclusion sur le vieillissement par paliers HTGB

Dans notre étude, quatre différents composants ont été soumis à des vieillissements par paliers de type HTGB. La moitié de ces composants a été soumise à un vieillissement HTGB-V, qui consistait à maintenir une température de vieillissement constante en augmentant la tension de polarisation de la grille à chaque palier. L'autre moitié a subi un vieillissement HTGB-T ; ce vieillissement par paliers, contrairement au HTRB-V, consistait à maintenir une polarisation de

grille constante durant la totalité du vieillissement en augmentant la température de vieillissement à chaque palier. L'objectif d'effectuer ces deux types de vieillissement HTGB était de distinguer l'effet de chaque facteur de stress (tension et température) sur les composants étudiés.

Les résultats obtenus mettent en évidence l'existence d'une tension de grille critique au-delà de laquelle une forte augmentation du courant de fuite de grille peut apparaître, signant ainsi la défaillance du composant. Cette tension critique a été évaluée à 7 V à 150 °C durant notre étude. Il est à noter que cette tension critique est très proche de la valeur maximale d'utilisation annoncée par le fabricant qui est de 6 V. Elle est aussi très proche de la tension de grille d'utilisation optimale de ces composants qui est de 5 V. Ceci implique qu'une grande prudence doit être de mise lors de la commande de grille.

La méthode de vieillissement utilisée, consistant à effectuer des sorties de vieillissement à la fin de chaque palier afin de permettre une caractérisation complète des composants, nous a permis d'identifier une autre dérive d'une des caractéristiques électriques des composants. En effet, il apparaît clairement, surtout sur le vieillissement HTGB-T, que la tension de seuil a tendance à augmenter durant le vieillissement. Cette augmentation devient encore plus claire lorsque la température dépasse 150 °C. Une augmentation de 50 % a même été observée durant le vieillissement HTGB-T. Cette augmentation importante peut clairement être considérée comme une signature de défaillance du composant. Cette signature n'aurait pas été visible si des caractérisations complètes n'avaient pas été effectuées à la fin de chaque palier. En effet, le suivi du courant de fuite de grille, qui constitue la seule caractéristique électrique disponible en temps réel au cours du vieillissement, n'a révélé aucune évolution.

Dans les vieillissements HTGB conventionnels pour ce type de composants, le seul mode de défaillance observé est l'augmentation brutale du courant de fuite de grille. Notre méthode nous a permis donc de démontrer que le vieillissement HTGB peut créer des dégradations dans le composant qui mènent à une évolution des caractéristiques statiques, autres que le courant de fuite de grille. Le vieillissement HTGB peut donc créer des défauts de surface sur la grille, surtout à haute température, menant ainsi à une augmentation non négligeable de la tension de seuil.

3. Campagne de vieillissements calendaires

3.1. Identification des conditions de vieillissement

Les vieillissements par paliers présentés précédemment ont permis de tirer des enseignements sur les réelles limites des composants ainsi que les différents modes de défaillance pouvant être activés. Ces enseignements ont permis, d'un côté, de choisir avec plus de pertinence les conditions

des vieillissements calendaires, et d'un autre côté, de connaître les caractéristiques électriques à suivre selon le type de vieillissement effectué.

Il est important de rappeler que les vieillissements par paliers ont présagé l'activation de différents modes de défaillance selon la température de vieillissement appliquée, surtout pour le vieillissement HTRB. En effet il apparaît, sur les résultats observés précédemment, que la température de 150 °C constitue un seuil à partir duquel un nouveau mode de défaillance est observable.

Les conditions des vieillissements calendaires ont dû être adaptées à ces observations. De ce fait, dans le cas des vieillissements de type HTRB, une différenciation sera faite entre les conditions mettant en œuvre des températures de vieillissement supérieures à 150 °C et les vieillissements effectués à des températures inférieures à 150 °C, le but de cette différenciation étant de valider les hypothèses émises durant les vieillissements par paliers. Dans ce cas, les conditions de vieillissement qui ont été retenues pour cette campagne sont présentées sur le Tableau 5.

Il apparaît sur ce tableau que douze différentes conditions de vieillissement ont été utilisées :

a) HTRB HT		Température (°C)		b) HTRB MT		Temperature (°C)		c) HTGB			Température (°C)		
		175	190			135	150				135	150	165
Tension (V)	200		X	Tension (V)	220		X	Tension (V)	6		X	X	
	220	X	X		240	X	X		6,5	X	X	X	
							7			X			

Tableau 5. Conditions des vieillissements calendaires pour les vieillissements HTRB HT (a), HTRB MT (b) et HTGB (c)

six conditions d'un côté pour le vieillissement HTRB et six conditions d'un autre côté pour le vieillissement HTGB. Il apparaît aussi que les conditions du vieillissement HTRB se divisent en deux parties. Ces deux parties se nomment HTRB HT et HTRB MT et se distinguent par les températures de vieillissement mises en jeu. En effet, le vieillissement HTRB HT fait intervenir des températures de vieillissement supérieures à 150 °C tandis que les températures utilisées pour le vieillissement HTRB MT ne dépassent pas 150 °C. Finalement, le vieillissement HTGB présente six différentes conditions faisant intervenir des températures de vieillissement allant de 135 °C à 165 °C.

Ces conditions ont été définies en grande partie grâce aux résultats observés durant les vieillissements par paliers.

Pour le vieillissement HTGB, la tension de grille critique identifiée lors des vieillissements par paliers était aux alentours de 7 V. Le choix des tensions de vieillissement s'est donc porté sur

des tensions allant de 6 V à 7 V. En ce qui concerne les températures de vieillissement, les vieillissements par paliers n'ont pas démontré de température critique. De ce fait, une large gamme de température, allant de 135 °C à 160 °C, a été utilisée.

Pour le vieillissement HTRB, les enseignements tirés de l'étude précédente ont mis en évidence l'influence de la gamme de température de vieillissement. De ce fait, quatre températures de vieillissement ont été utilisées, deux températures supérieures à 150 °C, dans le cas du vieillissement HTRB HT, et deux autres inférieures ou égales à 150 °C, dans le cas du vieillissement HTRB MT. Cependant, les vieillissements par paliers n'ont pas permis d'identifier une tension critique de vieillissement. Dans ce cas, des tensions légèrement supérieures à la tension critique préconisée par le fabricant ont été utilisées afin de diminuer les temps de vieillissement.

Pour la suite, nous allons noter les différentes conditions de vieillissement comme suit :

- HTRB HT1 : 175 °C / 220 V
- HTRB HT2 : 190 °C / 200 V
- HTRB HT3 : 190 °C / 220 V
- HTRB MT1 : 135 °C / 240 V
- HTRB MT2 : 150 °C / 220 V
- HTRB MT3 : 150 °C / 240 V
- HTGB1 : 6 V / 165 °C
- HTGB2 : 7 V / 150 °C
- HTGB3 : 6 V / 150 °C
- HTGB4 : 6,5 V / 150 °C
- HTGB5 : 6,5V / 165 °C
- HTGB6 : 6,5 V / 130°C

Pour ce vieillissement calendaire, le même banc de vieillissement utilisé pour les vieillissements par paliers a été reconduit. Le protocole de vieillissement a été le suivant :

- Caractérisation initiale à température ambiante complète de tous les composants à vieillir.
- Vieillissement des composants à la condition souhaitée pendant un temps déterminé.
- Arrêt du vieillissement et sortie des composants des étuves.
- Dépiégeage des composants en prévision de la caractérisation.
- Caractérisation complète à température ambiante des composants vieillis.
- Reprise du vieillissement à la condition souhaitée pour un temps déterminé.

Le choix s'est porté sur un vieillissement discontinu avec des sorties permettant la caractérisation complète des composants. En effet, les vieillissements par paliers ont montré des dérives de caractéristiques électriques avant la défaillance complète du composant (TDB). Les sorties de caractérisations sont donc primordiales afin de suivre toutes les caractéristiques électriques qui ne peuvent pas être suivies durant le vieillissement. Cette technique peut avoir une influence sur les résultats obtenus. En effet, une étude [104] a démontré qu'un vieillissement discontinu n'a parfois pas le même effet sur le composant qu'un vieillissement continu. Cette différence peut s'expliquer par un relâchement des contraintes durant les temps d'arrêt qui caractérisent les vieillissements discontinus. Cependant, l'importance d'une caractérisation complète des composants en cours de vieillissement est tellement primordiale qu'il n'était pas envisageable de s'en priver et d'attendre la rupture finale du composant (TDB).

3.2. Vieillissement calendaire : HTRB

3.2.1. HTRB MT

Le vieillissement calendaire HTRB MT regroupe trois différentes conditions caractérisées par des températures de vieillissement inférieures à 150 °C. Les trois conditions utilisées durant ce vieillissement ainsi que la numérotation qui leur a été allouée sont rappelées dans le Tableau 6.

HTRB MT		Temperature (°C)	
		135	150
Tension (V)	220		2
	240	1	3

Tableau 6. Conditions de vieillissements HTRB MT

Durant ces vieillissements, cinq composants ont été utilisés pour chaque condition de vieillissement. Les vieillissements calendaires MT2 et MT3 ont chacun eu un temps de vieillissement cumulé d'environ mille heures. Cependant, par contrainte de temps, le vieillissement MT1 n'a duré que 420 heures.

La Fig. 82 montre l'évolution moyenne de la résistance à l'état passant des cinq composants soumis à chaque condition de vieillissement.

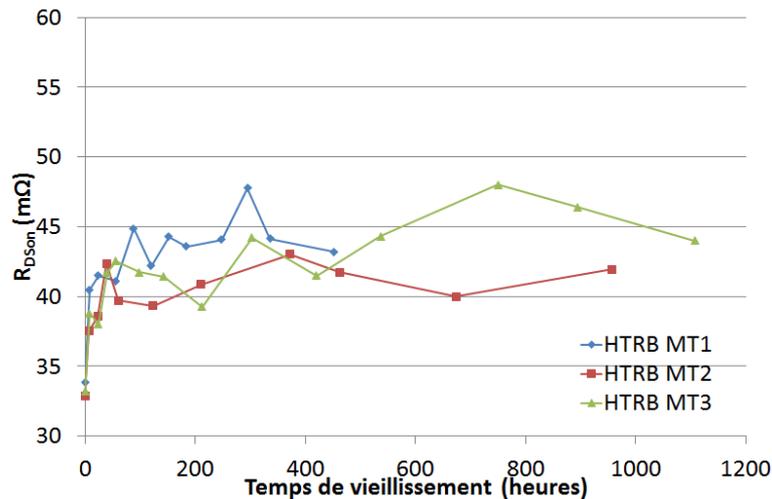


Fig. 82. Évolution moyenne de la résistance à l'état passant durant les vieillissements calendaires HTRB MT

On peut noter une augmentation des moyennes de la résistance à l'état passant pour les trois différentes conditions de vieillissement. En effet, la résistance à l'état passant augmente rapidement en début de vieillissement pour ensuite avoir une évolution beaucoup plus lente au bout d'une centaine d'heures de vieillissement cumulées.

La moyenne des résistances à l'état passant débute initialement aux alentours de 33 mΩ pour les différentes conditions de vieillissement. Cette moyenne augmente rapidement pour dépasser 40 mΩ pour chacune des conditions de vieillissement au bout de quelques heures de vieillissement. Finalement, la valeur moyenne se stabilise aux alentours de 43 mΩ pour les différentes conditions utilisées. Ces évolutions sont assez importantes. En effet, une augmentation moyenne de 30 % est observée sur les composants vieillis. Cependant, les valeurs de résistances atteintes ne dépassent pas la valeur maximale annoncée dans la documentation technique, qui est de 50 mΩ.

L'analyse de la Fig. 82 ne permet pas d'identifier l'effet de la tension ou de la température de vieillissement sur l'évolution de la résistance à l'état passant. En effet, les trois différentes conditions de vieillissement présentent des évolutions assez similaires.

La Fig. 83 présente l'évolution moyenne de la tension de seuil des cinq différents composants mis en vieillissement pour chacune des conditions citées précédemment.

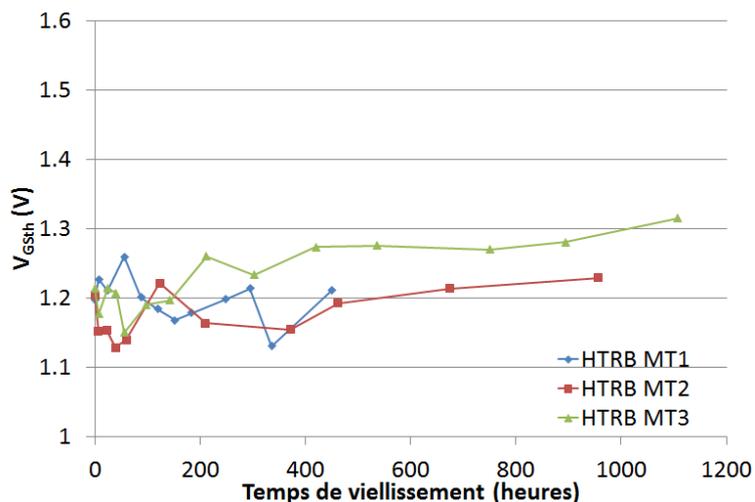


Fig. 83. Évolution moyenne de la tension de seuil durant les vieillissements calendaires HTRB MT

La figure ci-dessus montre une évolution inférieure à 10 % de la tension de seuil. En effet, une grande stabilité de la tension de seuil est observée durant ce vieillissement à moyenne température.

La tension de seuil moyenne est initialement aux alentours de 1,2 V pour les trois différentes conditions de vieillissement. Pendant toute la durée du vieillissement, cette valeur moyenne varie très légèrement autour de la valeur initiale, surtout en ce qui concerne les conditions MT1 et MT2 pour lesquelles la valeur finale ne dépasse pas 1,25 V. Le vieillissement MT3 présente une évolution un peu plus importante que les deux autres conditions. En effet, à partir de deux cents heures de vieillissement à la condition MT3, une légère augmentation de la valeur moyenne de la tension de seuil est observée. Cette augmentation reste assez faible et ne dépasse pas 10 % par rapport à la valeur initiale.

Ces observations confirment celles faites auparavant durant la campagne de vieillissement par paliers. En effet, pour des températures de vieillissement moyennes (inférieures à 150 °C), la tension de seuil reste stable même après des temps de vieillissement supérieurs à 1000 heures.

3.2.2. HTRB HT

Le vieillissement HTRB HT regroupe, de son côté, trois différentes conditions de vieillissement se caractérisant par des températures supérieures à 150 °C. Ces trois différentes conditions ainsi que la numérotation qui leur a été allouée sont rappelées dans le Tableau 7.

HTRB HT		Température (°C)	
		175	190
Tension (V)	200		2
	220	1	3

Tableau 7. Conditions de vieillissement HTRB HT

Durant ces vieillissements, quatre composants ont été utilisés pour chaque condition. Les vieillissements calendaires HT2 et HT3 ont chacun cumulé un temps de vieillissement d'environ 1000 heures. Cependant, par contrainte de temps, le vieillissement HT1 n'a duré que 420 heures.

La Fig. 84 montre l'évolution de la moyenne des résistances à l'état passant des quatre composants vieillis pour chaque condition de vieillissement en fonction du temps de vieillissement cumulé.

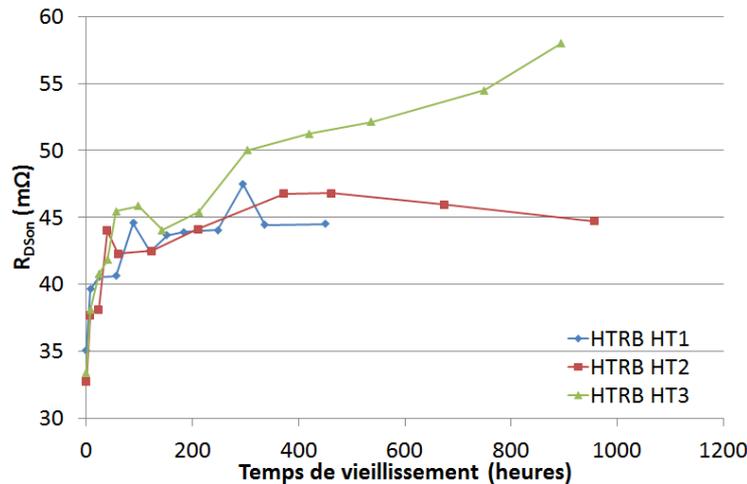


Fig. 84. Évolution moyenne de la résistance à l'état passant durant les vieillissements calendaires HTRB HT

On remarque une augmentation de la résistance à l'état passant pour la totalité des conditions de vieillissement à haute température. En effet, une évolution brusque est observée durant les premières heures de vieillissement. La moyenne se voit augmentée d'une valeur moyenne, de 33 mΩ pour les conditions HT2 et HT3 et de 35 mΩ pour la condition HT1, à une valeur moyenne d'environ 45 mΩ en moins de cent heures de vieillissement. Cette augmentation brusque représente une évolution d'environ 35 %. Après cette évolution rapide, une période de stabilisation est observée pour les différentes conditions de vieillissement. Cette période se prolonge jusqu'à la fin des vieillissements HT1 et HT2. Cependant, elle ne dure qu'environ une centaine d'heures pour la condition HT3, où l'augmentation rapide reprend après cette période et continue jusqu'à la fin du vieillissement.

Les évolutions observées durant ces vieillissements semblent être bien plus importantes que celles précédemment présentées dans le cas des conditions MT. En effet, la condition HT1 est celle qui présente l'augmentation la moins importante. Cette augmentation est quand même évaluée à environ 28 %. Cette valeur d'augmentation est comparable à celles observées lors des conditions MT. Ensuite, la condition HT2 vient en deuxième position avec une évolution de 40 %. Finalement, la condition HT3 semble être la plus contraignante avec une évolution d'environ 75 % à la fin du vieillissement. En plus de cela, la totalité des composants soumis à la condition de vieillissement HT3 ont vu leur résistance à l'état passant dépasser la valeur maximale présentée sur la documentation technique, qui est de 50 mΩ.

Les évolutions observées pour les conditions HT laissent penser que l'augmentation de la température a un effet plus prononcé sur la résistance à l'état passant que l'augmentation de la tension de vieillissement. En effet, les tensions appliquées lors du vieillissement sont parfois plus importantes que celles mises en œuvre lors des vieillissements HT. Malgré cela, les évolutions enregistrées lors des vieillissements HT sont plus importants.

La Fig. 85, quant à elle, montre l'évolution de la moyenne de la tension de seuil des quatre composants vieillis pour chaque condition de vieillissement en fonction du temps de vieillissement cumulé.

Cette figure démontre que, contrairement aux conditions MT, les conditions HT ont un effet significatif sur la tension de seuil. En effet, l'évolution la plus importante de la tension de seuil pendant les conditions MT était observée pour la condition MT3 et ne dépassait pas 10 %. En plus, l'évolution de la tension de seuil à cette condition ne débutait qu'après 200 heures de vieillissement.

Dans le cas des conditions HT, l'augmentation de la tension de seuil commence dès le début des vieillissements pour les trois conditions étudiées. En effet, la valeur initiale moyenne des tensions de seuil pour les différentes conditions est aux alentours de 1,2 V. Au bout de deux cents heures de vieillissement, cette moyenne se voit augmentée au-delà de 1,3 V pour les trois différentes conditions de vieillissement.

Les conditions HT1 et HT2 semblent avoir des effets assez similaires sur la tension de seuil. En effet, après 420 heures de vieillissement, les valeurs moyennes des tensions de seuils de ces deux conditions sont égales. Après cela, la tension de seuil moyenne pour la condition HT2 continue à augmenter pour atteindre une valeur finale de 1,42 V après environ 1000 heures de vieillissement. Cette évolution représente 17 % d'évolution par rapport à la valeur initiale. D'un autre côté, la condition HT3 a eu le plus grand effet sur la tension de seuil. En effet, pour cette condition, la valeur moyenne initiale était de 1,23 V. Cette valeur s'est vue augmentée pour atteindre finalement 1,51

V après plus de 1000 heures de vieillissement. Cette évolution ne représente pas moins de 22 % par rapport à la valeur initiale.

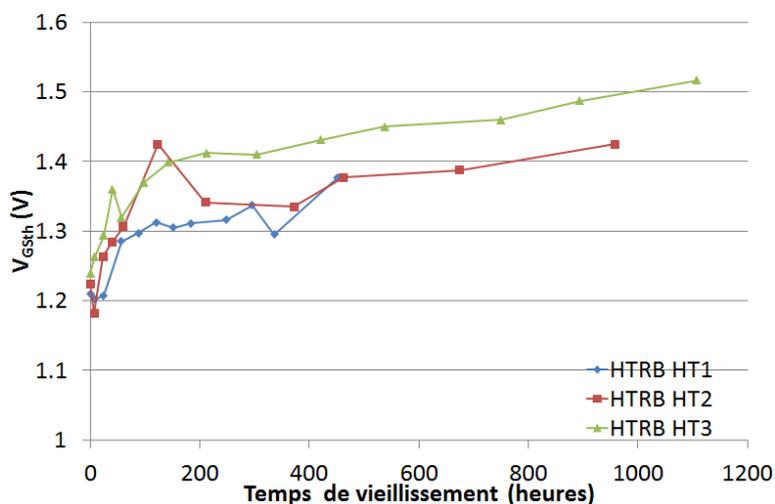


Fig. 85. Évolution moyenne de la tension de seuil durant les vieillissements calendaires HTRB HT

Ces observations confirment celles faites auparavant durant la campagne de vieillissement par paliers. En effet, pour des températures de vieillissement hautes (supérieures à 150 °C), l'évolution de la tension de seuil est significative contrairement aux vieillissements à températures moyennes.

3.2.3. Discussion autour des vieillissements HTRB

Avant de pouvoir tirer des conclusions sur les différentes évolutions observées, une étude de l'état de la brasure avant vieillissement et après vieillissement à 190 °C a été effectuée. Cette étude est présentée sur la Fig. 86 et permettra de savoir si la brasure a pu avoir un effet sur les évolutions des caractéristiques électriques précédemment identifiées.

L'image de la brasure du composant vieilli montre des grains de grande taille dans le joint. Les différentes orientations des grains peuvent être observées par la différence de contraste. Cependant, l'image ne montre ni délaminage, ni fissure dans la brasure. L'image présente également une faible augmentation d'intermétalliques aux interfaces substrat/brasure et brasure/composant. De ce fait, la légère création éventuelle d'intermétalliques aux interfaces ne peut pas expliquer des dérives de caractéristiques électriques aussi importantes que celles observées durant les vieillissements. En effet, la résistance électrique des intermétalliques est aussi bonne que celle de la brasure [105]. Dans ce cas, les évolutions observées précédemment ne peuvent être dues qu'à l'état du composant.

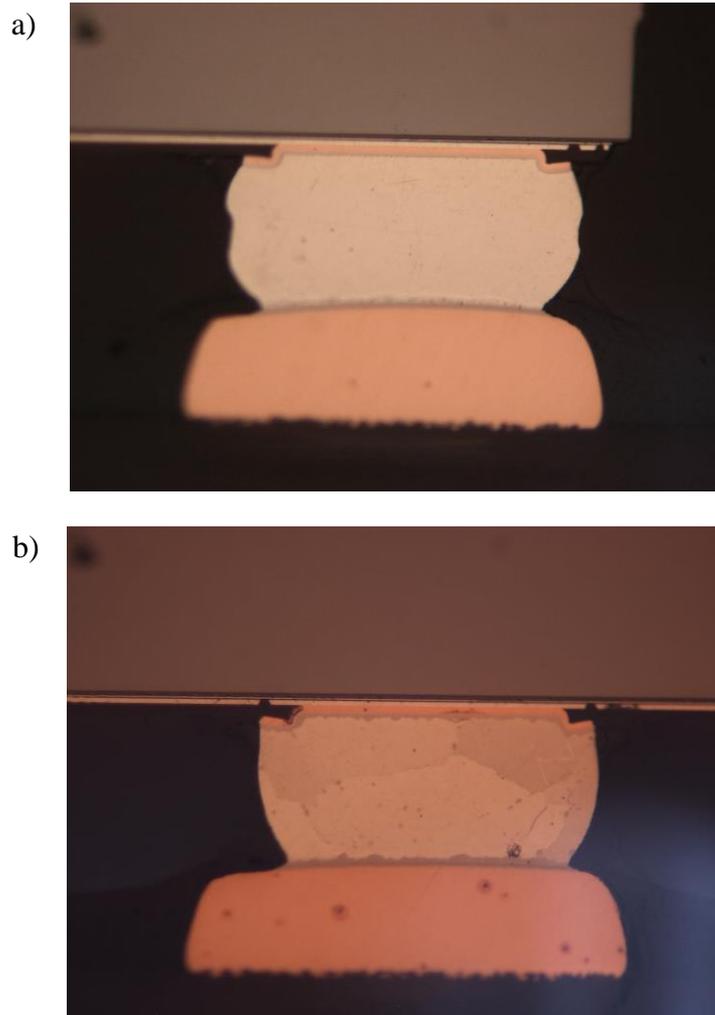


Fig. 86. Observation au microscope d'un joint de brasure avant vieillissement (a) et après 1000 heures de vieillissement à 190 °C (b)

Les enseignements tirés de cette campagne de vieillissements calendaires de type HTRB sont multiples. En effet, il apparaît clairement que l'hypothèse émise pendant les vieillissements par paliers, quant au seuil de température de vieillissement fixé à 150 °C, est validée. Les vieillissements HTRB MT n'ont eu qu'un effet minime sur la tension de seuil contrairement aux vieillissements HT. En plus, il apparaît que des températures hautes de vieillissement ont plus d'effet sur l'état du composant qu'une forte tension de polarisation de drain.

3.3. Vieillissement calendaire : HTGB

Le vieillissement calendaire HTGB regroupe six différentes conditions. Les trois conditions utilisées durant ce vieillissement ainsi que la numérotation qui leur a été allouée sont rappelées sur le Tableau 8.

HTGB		Température (°C)		
		135	150	165
Tension (V)	6		3	1
	6,5	6	4	5
	7		2	

Tableau 8. Conditions de vieillissements HTGB

Durant ces vieillissements, cinq composants ont été utilisés pour chaque condition de vieillissement. Les vieillissements calendaires HTGB3, HTGB4, HTGB5 et HTGB6 ont chacun eu un temps de vieillissement cumulé d'environ 1000 heures. Cependant, par souci de temps, les vieillissements HTGB1 et HTGB2 n'ont duré que 420 heures.

La Fig. 87 montre l'évolution moyenne des courants de fuite de grille des cinq composants soumis à chaque condition de vieillissement.

Sur cette figure, chaque évolution brutale de la moyenne des courants de fuite pour un type de vieillissement représente la défaillance d'un des composants soumis au vieillissement. Cette défaillance est de type TDB et le composant, ayant subi cette défaillance, est retiré des vieillissements. En effet, après la défaillance, le contrôle de la grille est perdu et le contrôle du composant est impossible.

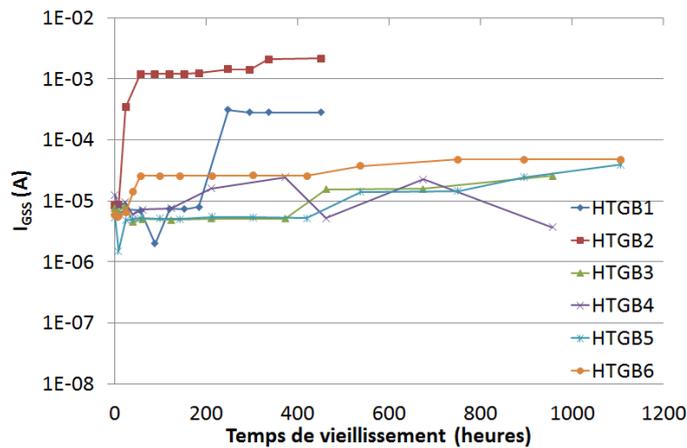


Fig. 87. Évolution moyenne du courant de fuite de grille durant les vieillissements calendaires HTGB

Il apparait que quelques conditions de vieillissement ont un effet néfaste très rapide sur les composants qui y sont soumis. En effet, en prenant pour exemple les conditions HTGB2 ou HTGB6, la première défaillance arrive dès les premières heures de vieillissement.

Il est pertinent de s'intéresser aux conditions de vieillissement HTGB4, HTGB5 et HTGB6. En effet, ces différentes conditions de vieillissement partagent la même tension de vieillissement

de grille et ne se différencie donc que par la température de vieillissement. Il apparaît sur la Fig. 87 que la condition HTGB6 est celle qui a la plus grande influence sur l'état des composants vieillis. En effet, les premières défaillances arrivent dès les premières heures de vieillissement à cette condition. D'un autre côté, le vieillissement HTGB5 semble être le moins contraignant pour les composants vieillis. D'après cette observation, les températures basses de vieillissements semblent avoir un plus grand effet sur l'état des composants que les hautes températures. En effet, cette défaillance de type TDB semble être plus rapidement activée à basse température.

D'un autre côté, l'évolution de la tension de seuil moyenne des cinq composants vieillis pour chaque condition de vieillissement en fonction du temps de vieillissement cumulé est présentée sur la Fig. 88.

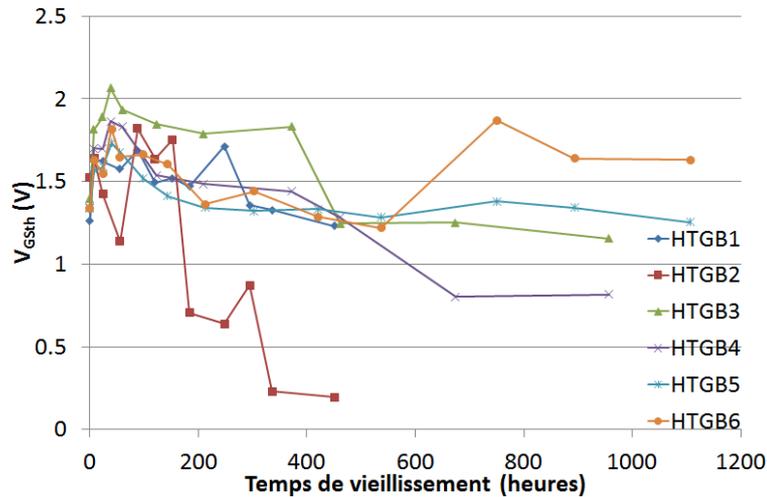


Fig. 88. Évolution moyenne de la tension de seuil durant les vieillissements calendaires HTGB

Cette figure met en évidence une évolution atypique de la tension de seuil durant les différentes conditions de vieillissement HTGB. En effet, une augmentation est observée durant le début de la campagne de vieillissement. Cette augmentation dure environ une centaine d'heures pour toutes les conditions de vieillissement. Après cette augmentation, une tendance à la diminution est clairement observée au-delà des 50 premières heures de vieillissement. Cette diminution prend le pas sur l'augmentation initialement observée.

Cette évolution permet d'identifier deux phénomènes concurrents ayant des constantes de temps différentes. Le premier phénomène est le PBTI qui représente une dérive positive de la tension de seuil activée thermiquement. Ce phénomène influe rapidement sur la tension de seuil des composants vieillis et la fait augmenter grandement durant les premières heures de vieillissement. Cette augmentation peut atteindre des pourcentages assez importants. En effet, des augmentations de plus de 60 % en moyenne sont observées sur le vieillissement HTGB3 par exemple. Le deuxième

phénomène mis en jeu lors de ce vieillissement est le NBTI qui représente une dérive négative de la tension de seuil activée thermiquement. Ce dernier influe moins rapidement sur les composants mais finit par prendre le pas sur le premier phénomène. En effet, une fois les 50 premières heures de vieillissement dépassées, la tendance est clairement à la baisse pour la moyenne des tensions de seuil. Cette diminution est moins rapide que l'augmentation observée au préalable. Par contre, son effet peut être beaucoup plus néfaste. En prenant exemple sur le vieillissement HTGB2, la tension de seuil s'est vue diminuée de 1,8 V à 0,2 V en moyenne en l'espace d'environ 300 heures de vieillissement. Ceci représente une évolution d'environ 90 %. Ces observations n'ont pas pu être plus approfondies en l'absence d'analyse de défaillance sur les composants étudiés.

3.4. Analyse du comportement individuel de quelques composants

3.4.1. HTGB

Durant les vieillissements HTGB effectués, la caractéristique électrique la plus pertinente à suivre est la tension de seuil. De ce fait, l'évolution de cette caractéristique a été étudiée plus finement au cours de ce type de vieillissement. La Fig. 89 présente l'évolution de la tension de seuil des composants soumis aux différentes conditions HTGB3, HTGB4, et HTGB5 en fonction du temps de vieillissement. Chacune de ces figures présente l'évolution des cinq différents composants soumis à la condition de vieillissement correspondante.

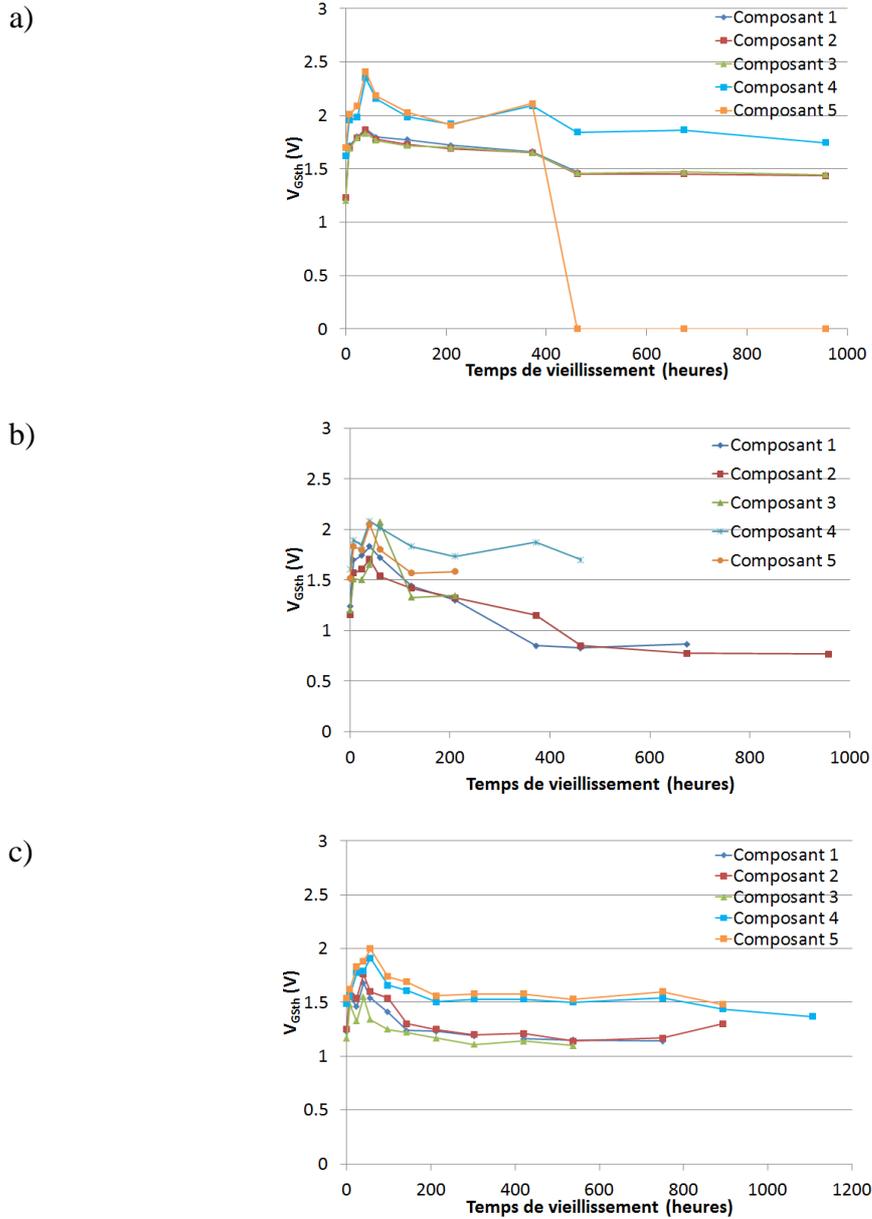


Fig. 89. Évolution de la résistance à l'état passant en fonction du temps de vieillissement cumulé pour la condition HTGB3 (a), HTGB4 (b) et HTGB5 (c)

L'évolution de la tension de seuil des différents composants soumis aux trois conditions de vieillissements HTGB présente une tendance similaire. En effet, la tension de seuil de la totalité des composants a une tendance initiale à l'augmentation. Durant les premières dizaines d'heures de vieillissement, une grande augmentation de la tension de seuil est observée sur la totalité des composants étudiés. Après cela, la tension de seuil diminue de façon moins rapide mais tout aussi importante. Il est à noter que le composant 5, soumis au vieillissement HTGB3, est devenu passant à une tension de grille nulle.

Ces observations affirment l'hypothèse de l'existence de deux modes de défaillance concurrents de type NBTI et PBTI. Ces deux modes de défaillance sont observés sur la totalité des composants étudiés. Cependant, cette évolution en deux temps n'a malheureusement pas pu être mathématiquement modélisée.

3.4.2. HTRB

Durant les vieillissements calendaires de type HTRB effectués, deux modes de défaillance ont été observés. L'un influait sur la résistance à l'état passant, activé pour toutes les conditions de vieillissement, l'autre influait sur la tension de seuil, plus visible pour les conditions de vieillissement faisant intervenir des températures supérieures à 150 °C. Cette observation permet d'émettre deux hypothèses :

- Les deux modes de défaillance sont reliés au même mécanisme de défaillance. Dans ce cas, ces deux modes seraient caractérisés par la même énergie d'activation.
- Les deux modes de défaillance sont reliés à deux différents mécanismes de défaillance. Dans ce cas, ces deux modes seraient caractérisés par deux énergies d'activation différentes.

Dans cette partie, nous allons nous focaliser sur le calcul des énergies d'activation relatives à chacun des modes de défaillance observés.

Afin de calculer les énergies d'activation, différentes lois peuvent être utilisées. Dans le cas d'un stress thermique, la loi la plus utilisée est la loi d'Arrhénius présentée ci-dessous :

$$TTF = A e^{\frac{E_a}{kT}}$$

Avec TTF étant le temps à défaillance, A une constante de temps, E_a l'énergie d'activation, k la constante de Boltzman et T la température.

Dans le cas de notre étude, cette loi ne peut pas être utilisée. En effet, les vieillissements de type HTRB font intervenir des stress multiples. La contrainte thermique est couplée à la contrainte électrique due à l'application d'une polarisation non nulle.

Dans le cas d'un stress multiple, chaque contrainte supplémentaire peut faire office de catalyseur comme le montre la Fig. 90. De ce fait, la loi d'Arrhénius prend la forme suivante :

$$\begin{aligned} TTF &= A e^{\frac{E_a - \gamma S}{kT}} \\ TTF &= A e^{\frac{E_{a\text{eff}}}{kT}} \end{aligned} \quad (10)$$

Ce modèle est connu sous le nom du modèle Boltzmann-Arrhénius-Zhurkov. Dans ce modèle, γS représente l'énergie apportée par une contrainte extérieure qui est dans notre cas relatif à la tension.

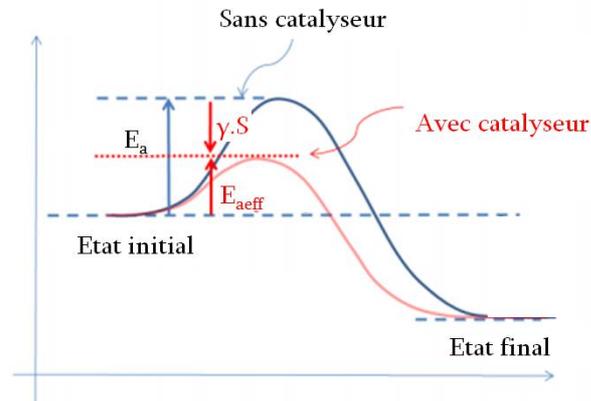


Fig. 90. Effet de l'application d'un catalyseur sur la transition d'état

3.4.2.1. Calcul d'énergie d'activation

Dans le cas de notre étude, il est nécessaire de fixer l'effet de la tension afin de pouvoir juger l'évolution de l'énergie d'activation. De ce fait, l'analyse sera effectuée sur des conditions de vieillissement partageant la même tension de vieillissement. Les conditions retenues pour cette analyse sont les conditions MT2, HT1 et HT3 qui partagent la même tension de vieillissement de 220 V. Ces conditions se différencient par les températures de vieillissement qui sont de 150 °C pour la condition MT2, 175 °C pour la HT1 et 190 °C pour la HT3.

La première étape de l'analyse consiste à modéliser l'évolution de la tension de seuil et de la résistance à l'état passant pour les trois conditions de vieillissement citées précédemment. Pour ce faire, une modélisation des évolutions en fonction de la racine carrée du temps a été effectuée. Cette modélisation est présentée sur les figures suivantes.

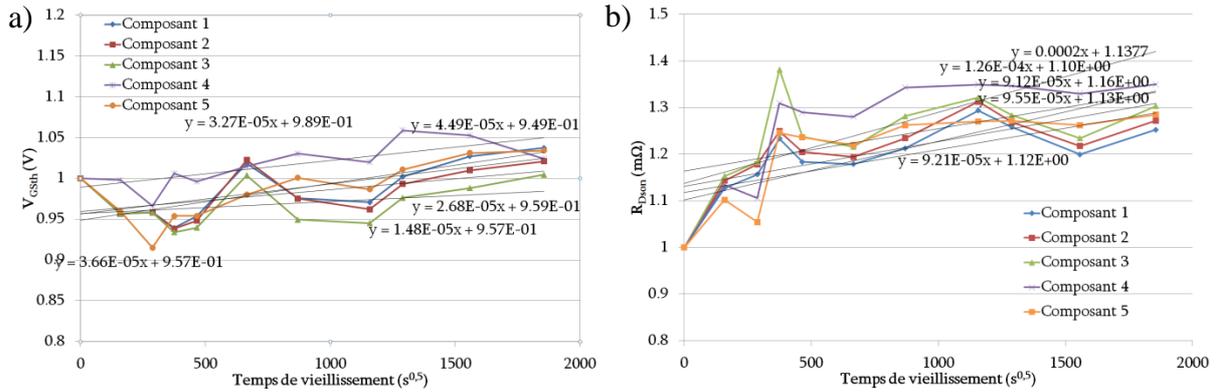


Fig. 91. Evolutions de la tension de seuil (a) et de la résistance à l'état passant (b) lors des vieillissements HTRB MT2

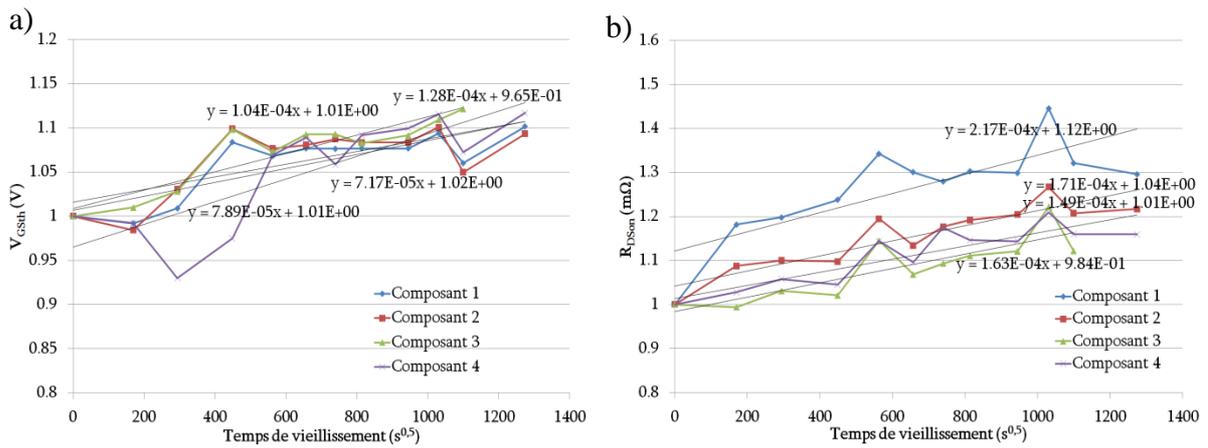


Fig. 92. Evolutions de la tension de seuil (a) et de la résistance à l'état passant (b) lors des vieillissements HTRB HT1

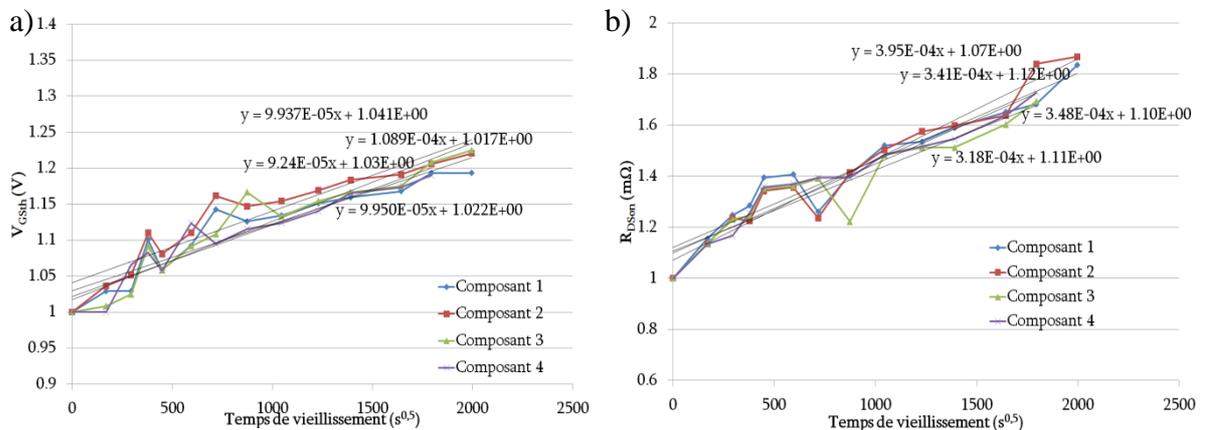


Fig. 93. Evolutions de la tension de seuil (a) et de la résistance à l'état passant (b) lors des vieillissements HTRB HT3

La deuxième étape de cette analyse consiste à calculer les temps à défaillances relatifs à chacun des modes de défaillance pour les différentes conditions de vieillissement. Un critère de

défaillance à 50 % d'évolution a été fixé pour chacune des caractéristiques électriques. Ce critère a été choisi arbitrairement car il n'a pas d'influence sur l'estimation des énergies d'activation.

Après le calcul des temps à défaillance de chaque composant soumis aux conditions de vieillissement étudiés, le tracé du logarithme népérien de ces valeurs en fonction de l'inverse de kT a été effectué. Car selon l'équation 10 il apparaît que :

$$\ln(\text{TTF}) = \ln(A) + E_{\text{aef}} \times \frac{1}{kT} \quad (11)$$

De ce fait, l'énergie d'activation effective correspond à la pente de la droite reliant les temps à défaillance des différentes conditions de vieillissement. Les tracés relatifs à cette étude sont présentés sur la Fig. 94.

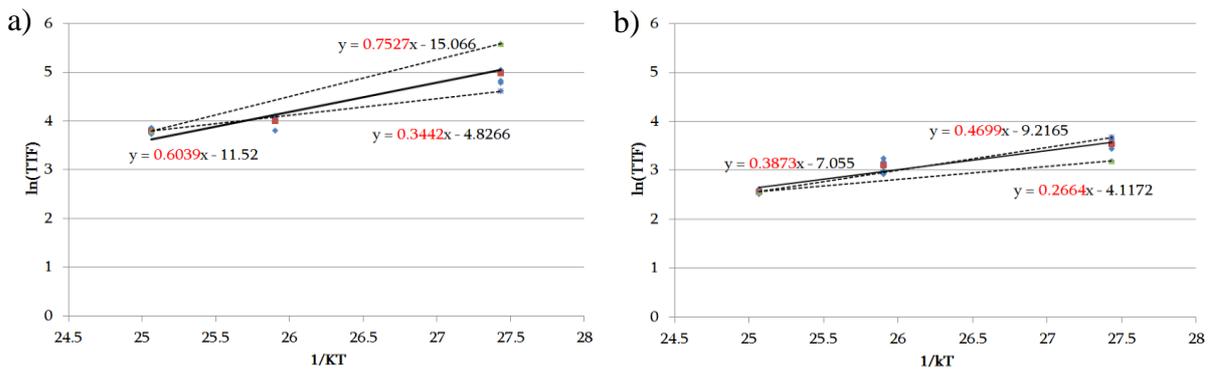


Fig. 94. Extraction de l'énergie d'activation effective relative à la tension de seuil (a) et à la résistance à l'état passant (b)

Sur cette figure, il apparaît que l'énergie d'activation effective relative à la tension de seuil présente une valeur moyenne de 0.6 eV, tandis que l'énergie d'activation effective relative à la résistance à l'état passant présente une valeur de 0.38 eV.

Il est à noter que le faible nombre de composants étudiés augmente l'incertitude sur le calcul des énergies d'activation. Cependant, il apparaît bien que l'énergie d'activation, relative à la tension de seuil, est supérieure à celle relative à la résistance à l'état passant.

3.4.2.2. Analyse et extrapolation

L'extraction des énergies d'activation effectives relatives aux deux différents modes a révélé deux valeurs d'énergies d'activation différentes. Ce résultat pourrait conforter l'hypothèse de l'existence de deux différents mécanismes de défaillance. Afin de pouvoir juger la prédominance de ces deux mécanismes en fonction des gammes de températures, une extrapolation des droites de la Fig. 94 est présentée sur la Fig. 95.

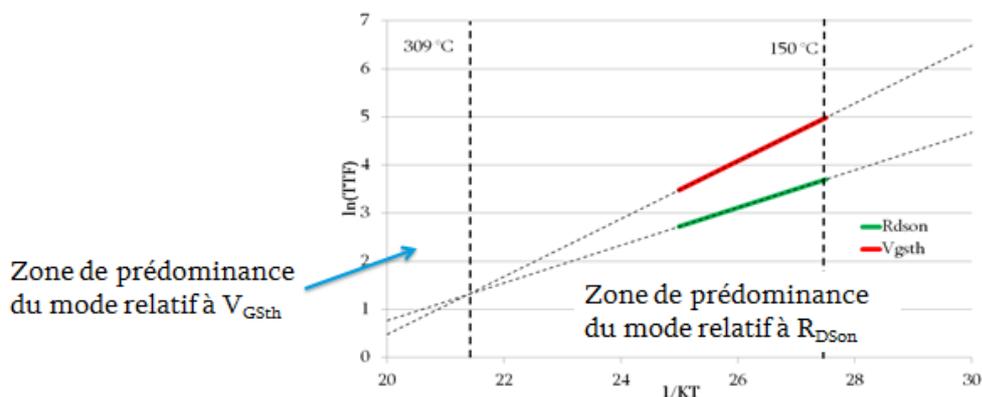


Fig. 95. Prédominance des mécanismes de défaillance relatifs à la tension de seuil et à la résistance à l'état passant

Cette extrapolation permet d'identifier les gammes de température sur lesquelles chacun des modes de défaillance est affecté avec sa signature « énergie d'activation propre ». D'après la figure, les deux droites se rejoignent aux alentours d'une température de 300 °C . De ce fait, le mode relatif à la résistance à l'état passant est prédominant pour les gammes de température inférieures à 300 °C , tandis que le mode de défaillance relatif à la tension de seuil est prédominant pour les températures supérieures à 300 °C . En l'état actuel des résultats obtenus, il n'est pas possible de discriminer si nous sommes face à un ou deux phénomènes de défaillance car même si les dérives relatives des deux modes avaient été identiques on ne pourrait pas justifier de l'existence d'un seul mécanisme. En effet le mécanisme physique peut affecter différemment chaque mode électrique. Pour démontrer l'existence d'un mécanisme unique de défaillance, il faudrait mener un plan d'expérience en focalisant l'étude sur un seul mode de défaillance (R_{DSon} par exemple) et démontrer dans ces conditions l'existence de plusieurs valeurs d'énergie d'activation déterminées dans la gamme de température allant de 125 °C à 200 °C avec des temps de vieillissement plus longs. Nous avons obtenu une énergie d'activation dans la gamme $150\text{ °C} - 190\text{ °C}$ (HT1 : 175 °C , 220 V ; HT3 : $190\text{ °C} / 220\text{ V}$; MT2 : 150 °C , 220 V). Il faudrait de plus déterminer l'énergie d'activation dans la gamme $125\text{ °C} - 150\text{ °C}$ et montrer que sa valeur est différente de celle obtenue dans notre étude et ceci grâce à des durées de vieillissement plus longues tout en gardant la même valeur de tension de stress de drain de 220 V .

4. Conclusion

Les vieillissements mis en place dans ce chapitre n'ont pu être réalisés qu'en se basant sur le savoir-faire présenté dans les chapitres précédents.

Dans un premier temps, la méconnaissance des réelles limites des composants étudiés a nécessité une étape préliminaire de vieillissement par paliers. En effet, les fabricants ont souvent

tendance à sous-dimensionner les caractéristiques des composants dans les documents techniques, par rapport aux limites intrinsèques des composants. Ce surdimensionnement peut être encore plus important dans le cas des composants en GaN à cause de la non maturité des procédés de fabrication ainsi que par le caractère de TDB que peut montrer le matériau GaN. Cette période de vieillissement par paliers a été d'un intérêt primordial pour l'étude réalisée. En effet, cette étape a permis d'identifier quelques limites d'utilisation des composants en termes de tension et de température. En plus de cela, cette campagne a permis de distinguer les caractéristiques électriques susceptibles d'évoluer en fonction du type de vieillissement appliqué. Finalement, le vieillissement par paliers a permis d'émettre des hypothèses quant aux modes de défaillances activés selon le type de vieillissement ainsi que les conditions appliquées.

Dans un second temps, une campagne de vieillissement calendaire a été lancée. Les conditions appliquées aux composants durant cette période ont été inspirées par les résultats des vieillissements par paliers, surtout en ce qui concerne les vieillissements de type HTRB. En effet, les résultats des vieillissements par paliers ont permis d'émettre l'hypothèse de l'existence de deux différents modes de défaillance activés selon la gamme de température de vieillissement appliquée. Des températures de vieillissement inférieures à 150 °C n'avaient aucune influence sur la tension de seuil des composants contrairement aux vieillissements faisant intervenir des températures de vieillissement supérieures à 150 °C. De ce fait, les conditions des vieillissements calendaires de types HTRB ont été divisées en deux parties. D'un côté, une partie haute température se caractérisant par l'application de températures supérieures à 150 °C, et de l'autre, une partie moyenne température faisant intervenir des températures de vieillissements inférieurs à 150 °C.

Les vieillissements calendaires ont, en grande partie, validé les hypothèses émises lors de la campagne de vieillissement par paliers. En effet, toutes les conditions du vieillissement HTRB ont eu un effet significatif sur la résistance à l'état passant tandis que seules les conditions HTRB HT ont eu un effet sur la tension de seuil. Ceci impliquerait l'existence de deux modes de défaillance, l'un influant la résistance à l'état passant et l'autre ayant une influence sur la tension de seuil. Le second mode est activé thermiquement et n'est pas détectable pour des températures de vieillissement inférieures à 150 °C. L'extraction des énergies d'activation relatives à chacun de ces modes a révélé deux énergies d'activations différentes. Cette observation a permis de conforter l'hypothèse de l'existence de deux mécanismes de défaillance différents.

Pour le vieillissement calendaire de type HTGB, les résultats obtenus ont validé la valeur critique de tension de grille identifiée lors des vieillissements par paliers. En effet, un vieillissement calendaire à une tension de 7 V, qui a été jugée comme étant la valeur critique lors des vieillissements par paliers, a été effectué. Ce vieillissement calendaire a présenté un taux de

défaillance très rapide permettant d'affirmer qu'il faut éviter une utilisation de ces composants à une tension se rapprochant de cette limite. D'un autre côté, le vieillissement calendaire HTGB a mis en évidence la coexistence de deux modes de défaillance influant sur la tension de seuil. En effet, les premières heures de vieillissement font apparaître un mode de défaillance de type PBTI qui laisse le pas à un mode de défaillance de type NBTI au bout de quelques dizaines d'heures de vieillissement.

Les résultats présentés lors de ce chapitre souffrent parfois de quelques irrégularités. En effet, quelques points de mesures sont incohérents avec les tendances d'évolution induites par les vieillissements. Ces points de mesures remettent en question la méthode de caractérisation mise en place avec des composants non vieillis au chapitre précédent. Cette méthode n'est donc pas adaptée aux composants vieillis. Ceci pourrait être expliqué par la création de pièges plus profonds énergétiquement durant les vieillissements. Ces derniers peuvent subsister après la procédure de dépiégeage effectuée, influant ainsi les résultats des caractéristiques électriques. Cependant, des tendances claires ont pu être proposées nous permettant ainsi une analyse consistante.

Les composants HEMTs en GaN étant faits pour des fonctionnements théoriques haute température, l'étude effectuée a permis d'identifier des modes de défaillance thermiquement activés qui peuvent être indétectables dans des conditions d'utilisation similaires à celles du silicium. De ce fait, il apparaît clairement que si le potentiel des composants GaN à fonctionner à haute température doit être exploité, les modes de défaillance à haute température doivent être mieux étudiés. Pour l'instant, les fabricants se contentent d'appliquer les normes de qualification propres au silicium pour les composants GaN. Ceci se traduit par une limitation en température à 150 °C par la plupart des fabricants. Comme il serait insensé de ne pas utiliser au maximum le potentiel des composants grand gap, les normes de qualification devraient évoluer pour couvrir des gammes de températures plus larges et mieux adaptées au fonctionnement de ces composants.

Conclusion générale

Dans le cadre des applications aéronautiques, le besoin de l'augmentation de la densité de puissance se fait grandissant. Cependant, les composants qui dominent le marché actuellement ne semblent plus capables de suivre la tendance. En effet, les composants de puissance à base de silicium règnent toujours sur le marché actuel, grâce à leur faible coût. Ce matériau commence par contre à atteindre ses limites théoriques en termes de performances. Dans ce contexte, différentes structures à base de semi-conducteurs à large bande interdite sont en train d'émerger afin de succéder au silicium. En effet, l'utilisation de ces matériaux permettrait de repousser les limites intrinsèques du silicium.

Les premiers composants faisant intervenir des semi-conducteurs à large bande interdite commencent à faire leur place dans le marché. Ces composants présentent des caractéristiques très encourageantes dans l'optique d'un remplacement des composants usuels. Cependant, pour des applications aussi critiques que l'aéronautique, où la fiabilité est au centre des attentions, ces composants doivent encore faire leurs preuves dans ce domaine. Différentes recherches ont été conduites jusque-là afin d'apprécier les différents modes et mécanismes de défaillance relatifs aux composants GaN.

Dans le cadre de notre étude, le chapitre 1 nous a permis de comparer le comportement des différents matériaux grand gap. Les composants en GaN sont principalement des structures HEMT normally-on. Différentes techniques permettant de les rendre normally-off ont été présentées. Ce chapitre s'est ensuite consacré à l'étude de fiabilité de ces composants à travers une large liste des modes de défaillance pouvant apparaître sur des composants HEMTs. Cette étude a permis par la suite d'identifier les mécanismes de défaillance présents lors de nos essais. Finalement, un questionnement quant à l'adaptation des normes de caractérisation et de qualification propres au silicium aux composants GaN a été présenté et a été remise en question dans les chapitres suivants.

Les moyens de vieillissement et de caractérisation développés ont permis de suivre l'état des composants sur la totalité des vieillissements. Dans un premier temps, il s'est avéré que les normes de caractérisation propres au silicium n'étaient pas adaptées aux composants étudiés. En effet, les caractéristiques électriques de ces derniers dépendent de leur état de charge. De ce fait, une procédure de dépiégeage ainsi qu'un enchaînement des mesures ont été développés et inclus dans la campagne de caractérisation. Cette méthode a été validée sur des composants non vieillis. Cependant, elle n'a pas été suffisante pour obtenir des variations de caractéristiques monotones en cours de vieillissement.

Le dernier chapitre s'est focalisé sur la présentation des vieillissements effectués ainsi que sur les résultats obtenus. Durant cette campagne de vieillissement, le choix s'est porté sur l'utilisation de vieillissements discontinus. En effet, les composants étaient sortis du vieillissement à différents intervalles de temps afin de permettre une caractérisation électrique complète. Cependant, il est à noter que ce type d'approche peut influencer sur les résultats. En effet, les temps de sortie peuvent mener à un relâchement des contraintes sur les composants. Par contre, il n'était pas envisageable de se priver de la caractérisation électrique complète des composants qui représentait le seul mode de suivi de vieillissement.

La campagne de vieillissement qui a été entreprise avait pour but d'étudier le comportement des composants HEMT dans des conditions extrêmes. Cette campagne s'est divisée en deux parties. Une première partie consistait à effectuer des vieillissements par paliers afin d'identifier les limites intrinsèques des composants ainsi que les différents modes de défaillance susceptibles d'être activés selon les conditions de vieillissement. La deuxième étape a consisté à réaliser des vieillissements calendaires à température et à tension constantes.

Les résultats présentés au chapitre 3 ont certes souffert de quelques incohérences mais ils ont permis de corréler les tendances de nos résultats avec les signatures électriques des modes de défaillance, présentés au chapitre 1, sur les composants étudiés. Notre étude s'est démarquée des études précédentes par l'utilisation de différentes tensions et températures de vieillissement. Cette particularité a eu un grand intérêt. En effet, dans un premier temps, cette particularité a permis d'isoler l'effet de chacun des facteurs de contrainte sur l'état des composants. Dans un deuxième temps, elle a permis d'identifier les modes de défaillance prédominants en fonction de la température de vieillissement.

Ce travail a contribué à la remise en question des normes de qualifications actuellement appliqués aux composants GaN. En effet, un des résultats importants de notre étude est l'observation de différents modes de défaillances activés, selon la gamme de température de vieillissement. En effet, il apparaît que l'utilisation de températures de vieillissement supérieures à 150 °C mène à l'activation d'un mode de défaillance non prédominant à des températures inférieures. Cette observation est d'autant plus pertinente qu'elle montre que les normes de qualification propres au silicium ne sont pas adaptées aux composants à base de Nitrure de Gallium. En effet, comme ces derniers sont éventuellement prévus pour des applications à haute température, l'identification des modes de défaillance pouvant survenir au-delà des températures de fonctionnement des composants silicium est nécessaire. De ce fait, les températures utilisées pour la qualification des composants silicium doivent être revues à la hausse pour couvrir des gammes de températures se rapprochant plus de celles du fonctionnement des composants GaN.

Les tendances assez chaotiques des évolutions des caractéristiques électriques en cours de vieillissement n'ont malheureusement pas permis de modéliser le vieillissement des composants étudiés. Cependant, l'extraction des énergies d'activation relatives à chacun des modes de défaillance observés lors des vieillissements HTRB a été réalisée. Ceci a permis d'identifier deux énergies d'activation différentes confortant ainsi l'hypothèse de l'existence de deux mécanismes de défaillance.

Les travaux présentés dans ce manuscrit ouvrent sur un nombre relativement important de perspectives :

- L'étude des mécanismes de défaillance a été entamée mais elle reste insuffisante. En effet, la seule étude de défaillance entreprise consistait en l'observation de l'état de la brasure après vieillissement. Cette étude a, certes, permis d'affirmer que les dérives des caractéristiques des composants ne provenaient que de l'état du composant. Cependant, une étude complémentaire se basant sur des analyses TEM, d'électroluminescence, ou thermiques permettraient de confirmer les mécanismes de défaillance proposés.
- Il serait intéressant de poursuivre cette étude en proposant des modèles de vieillissement prédictifs. Pour ce faire, un plus grand nombre de composants et de conditions de vieillissements sont nécessaires.
- Mener un plan d'expérience en focalisant l'étude sur un seul mode de défaillance ($R_{D_{son}}$ par exemple). Il faudrait déterminer l'énergie d'activation dans la gamme 125°C/150°C et comparer sa valeur à celle obtenue dans notre étude et ceci grâce à des durées de vieillissement plus longues tout en gardant la même valeur de tension de stress de drain de 220V.
- Une remise en question de la méthode de caractérisation adoptée doit être réalisée. En effet, la procédure de caractérisation utilisée a été validée sur des composants non vieillis. Cependant, elle ne s'est pas révélée adaptée aux composants vieillis. En effet, des singularités ont été observées sur les résultats des caractéristiques électriques après vieillissement. Dans ce cas, il est nécessaire d'identifier les éléments menant à ces irrégularités. Ensuite, une meilleure connaissance des phénomènes pourra mener à une réadaptation de la procédure de caractérisation utilisée.
- Une méthode de caractérisation in-situ, sans sortir le composant de l'étuve de vieillissement, doit être envisagée. En effet, cette méthode permettrait d'éviter, en grande partie, les relâchements des contraintes qui peuvent intervenir lors des sorties de vieillissement, afin que le modèle prédictif prenne en compte que les dégradations irréversibles dans un premier temps.

- La méthode de vieillissement utilisée durant notre étude doit être appliquée sur d'autres composants adoptant la même structure HEMT normally-off. En effet, cela permettrait d'affirmer si les différents modes de défaillances observés lors de cette étude sont propres au composant étudié ou bien généraux à tous les composants adoptant cette structure.
- L'utilisation d'une brasure et d'un connecteur prévus pour de plus hautes températures permettrait d'effectuer des vieillissements à des températures plus élevées que celles utilisées durant cette étude. En effet, la température la plus haute utilisée lors des vieillissements était de 190 °C. Cette limitation est en grande partie due à la brasure et au connecteur. L'utilisation de températures de vieillissement plus importantes permettrait peut-être d'identifier des modes de défaillance non prédominants sur la gamme de température actuellement utilisée et ouvrirait la voie à l'utilisation des HEMT GaN à plus haute température.

Références

- [1] S. Bloom, G. Harbeke, E. Meier, et I. B. Ortenburger, « Band Structure and Reflectivity of GaN », *Phys. Status Solidi B*, vol. 66, n° 1, p. 161-168, févr. 2006.
- [2] M. Shur, *Physics of semiconductor devices*. Englewood Cliffs, N.J.: Prentice-Hall, 1990.
- [3] L. M Tolbert, B. Ozpineci, S. Kamrul Islam, et M. S Chinthavali, « Wide bandgap semiconductors for utility applications », *Proc. IASTED Multi-Conf.- Power Energy Syst.*, vol. 7, janv. 2003.
- [4] A. Lidow, J. Strydom, M. de Rooij, et D. Reusch, *GaN Transistors for Efficient Power Conversion*. John Wiley & Sons, 2014.
- [5] H. Okumura, « Present Status and Future Prospect of Widegap Semiconductor High-Power Devices », *Jpn. J. Appl. Phys.*, vol. 45, n° 10R, p. 7565, oct. 2006.
- [6] A. Lidow, J. Strydom, M. de Rooij, et Y. Ma, « Gallium nitride (GaN) technology overview », *Effic. Power Convers. Coporation*, p. 1-6, 2012.
- [7] B. J. Baliga, *Modern power devices*. Wiley, 1987.
- [8] E. O. Johnson, « Physical limitations on frequency and power parameters of transistors », in *RCA Rev*, 1965, vol. 26, p. 27-34.
- [9] R. W. Keyes, « Figure of merit for semiconductors for high-speed switches », *Proc. IEEE*, vol. 60, n° 2, p. 225-225, févr. 1972.
- [10] R. Kumaresan, H. Umezawa, et S. Shikata, « Vertical structure Schottky barrier diode fabrication using insulating diamond substrate », *Diam. Relat. Mater.*, vol. 19, n° 10, p. 1324-1329, oct. 2010.
- [11] S. Y. Ren et J. D. Dow, « Lattice-matching SiC substrates with GaN », *Appl. Phys. Lett.*, vol. 69, n° 2, p. 251-253, juill. 1996.
- [12] A. Watanabe, T. Takeuchi, K. Hirose, H. Amano, K. Hiramatsu, et I. Akasaki, « The growth of single crystalline GaN on a Si substrate using AlN as an intermediate layer », *J. Cryst. Growth*, vol. 128, n° 1, p. 391-396, mars 1993.
- [13] J. Li, M. A Mastro, et A. Dadgar, *III-V Compound semiconductors: integration with silicon-based microelectronics*. 2011.
- [14] M. Tim, P. Eric, B. Andrea, et G. Felix, « GaN in a Silicon world : competition or coexistence? », in *APEC 2016*, Long Beach.
- [15] W. Chikhaoui, « Etude des mécanismes physiques responsables des dysfonctionnements des transistors HEMTs à base d'hétérostructures AlGaIn/GaN et AlInN/GaN », phdthesis, INSA de Lyon, 2011.
- [16] F. Shi, « GaN Nanowires Fabricated by Magnetron Sputtering Deposition », 2011.
- [17] A. Bykhovski, B. Gelmont, et M. Shur, « The influence of the strain-induced electric field on the charge distribution in GaN-AlN-GaN structure », *J. Appl. Phys.*, vol. 74, n° 11, p. 6734-6739, déc. 1993.

- [18] E. T. Yu, G. J. Sullivan, P. M. Asbeck, C. D. Wang, D. Qiao, et S. S. Lau, « Measurement of piezoelectrically induced charge in GaN/AlGa_N heterostructure field-effect transistors », *Appl. Phys. Lett.*, vol. 71, n° 19, p. 2794-2796, nov. 1997.
- [19] P. M. Asbeck, E. T. Yu, S. S. Lau, G. J. Sullivan, J. V. Hove, et J. Redwing, « Piezoelectric charge densities in AlGa_N/Ga_N HFETs », *Electron. Lett.*, vol. 33, n° 14, p. 1230-1231, juill. 1997.
- [20] R. Gaska, M. S. Shur, A. D. Bykhovski, A. O. Orlov, et G. L. Snider, « Electron mobility in modulation-doped AlGa_N-Ga_N heterostructures », *Appl. Phys. Lett.*, vol. 74, n° 2, p. 287-289, janv. 1999.
- [21] A. Martin, « Etude d'une nouvelle filière de composants sur technologie nitrure de gallium. Conception et réalisation d'amplificateurs distribués de puissance large bande à cellules cascodes en montage flip-chip et technologie MMIC. », phdthesis, Université de Limoges, 2007.
- [22] U. K. Mishra, P. Parikh, et Y.-F. Wu, « AlGa_N/Ga_N HEMTs-an overview of device operation and applications », *Proc. IEEE*, vol. 90, n° 6, p. 1022-1031, juin 2002.
- [23] T. Mimura, S. Hiyamizu, T. Fujii, et K. Nanbu, « A New Field-Effect Transistor with Selectively Doped GaAs/n-Al_xGa_{1-x}As Heterojunctions », *Jpn. J. Appl. Phys.*, vol. 19, p. L225-L227, mai 1980.
- [24] W. B. Lanford, T. Tanaka, Y. Otoki, et I. Adesida, « Recessed-gate enhancement-mode Ga_N HEMT with high threshold voltage », *Electron. Lett.*, vol. 41, n° 7, p. 449-450, mars 2005.
- [25] Y. Cai, Y. Zhou, K. M. Lau, et K. J. Chen, « Control of Threshold Voltage of AlGa_N/Ga_N HEMTs by Fluoride-Based Plasma Treatment: From Depletion Mode to Enhancement Mode », *IEEE Trans. Electron Devices*, vol. 53, n° 9, p. 2207-2215, sept. 2006.
- [26] C. Yi, R. Wang, W. Huang, W. C. W. Tang, K. M. Lau, et K. J. Chen, « Reliability of Enhancement-mode AlGa_N/Ga_N HEMTs Fabricated by Fluorine Plasma Treatment », in *2007 IEEE International Electron Devices Meeting*, 2007, p. 389-392.
- [27] S. Davis, « Enhancement mode Ga_N mosfet delivers impressive performance », *ResearchGate*, mars 2010.
- [28] X. Hu, G. Simin, J. Yang, M. A. Khan, R. Gaska, et M. S. Shur, « Enhancement mode AlGa_N/Ga_N HFET with selectively grown pn junction gate », *Electron. Lett.*, vol. 36, n° 8, p. 753-754, avr. 2000.
- [29] M. Ishida, T. Ueda, T. Tanaka, et D. Ueda, « Ga_N on Si Technologies for Power Switching Devices », *IEEE Trans. Electron Devices*, vol. 60, n° 10, p. 3053-3059, oct. 2013.
- [30] O. Hilt, E. Bahat-Treidel, A. Knauer, F. Brunner, R. Zhytnytska, et J. Würfl, « High-voltage normally-off Ga_N power transistors on SiC and Si substrates », *MRS Bull.*, vol. 40, n° 5, p. 418-424, mai 2015.

- [31] D. Marcon *et al.*, *Direct comparison of GaN-based e-mode architectures (recessed MISHEMT and p-GaN HEMTs) processed on 200mm GaN-on-Si with Au-free technology*, vol. 9363. 2015.
- [32] M. Murphy, « Cascode circuit employing a depletion-mode, GaN-based FET », US7501670 B2, 10-mars-2009.
- [33] W. Zhang, Z. Xu, Z. Zhang, F. Wang, L. M. Tolbert, et B. J. Blalock, « Evaluation of 600 V cascode GaN HEMT in device characterization and all-GaN-based LLC resonant converter », in *Energy Conversion Congress and Exposition (ECCE), 2013 IEEE*, 2013, p. 3571–3578.
- [34] « GaN Systems ». [En ligne]. Disponible sur: <https://gansystems.com/>.
- [35] « EPC ». [En ligne]. Disponible sur: <http://epc-co.com/epc/>.
- [36] « EPC2019 datasheet ». [En ligne]. Disponible sur: https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2019_datasheet.pdf.
- [37] K. Zang, L. Wang, S.-J. Chua, et C. V. Thompson, « Structural analysis of metalorganic chemical vapor deposited AlN nucleation layers on Si (111) », janv. 2004.
- [38] U. K. Mishra, P. Parikh, et Y.-F. Wu, « AlGaIn/GaN HEMTs-an overview of device operation and applications », *Proc. IEEE*, vol. 90, n° 6, p. 1022-1031, juin 2002.
- [39] J. Joh et J. A. del Alamo, « Mechanisms for Electrical Degradation of GaN High-Electron Mobility Transistors », in *2006 International Electron Devices Meeting*, 2006, p. 1-4.
- [40] G. Meneghesso *et al.*, « Reliability of GaN High-Electron-Mobility Transistors: State of the Art and Perspectives », *IEEE Trans. Device Mater. Reliab.*, vol. 8, n° 2, p. 332-343, juin 2008.
- [41] M. Faqir, G. Verzellesi, G. Meneghesso, E. Zanoni, et F. Fantini, « Investigation of High-Electric-Field Degradation Effects in AlGaIn/GaN HEMTs », *IEEE Trans. Electron Devices*, vol. 55, n° 7, p. 1592-1602, juill. 2008.
- [42] G. Meneghesso *et al.*, « Reliability issues of Gallium Nitride High Electron Mobility Transistors », *Int. J. Microw. Wirel. Technol.*, vol. 2, n° 1, p. 39-50, févr. 2010.
- [43] J. A. del Alamo et J. Joh, « GaN HEMT reliability », *Microelectron. Reliab.*, vol. 49, n° 9, p. 1200-1206, sept. 2009.
- [44] I. L. Guy, S. Muensit, et E. M. Goldys, « Extensional piezoelectric coefficients of gallium nitride and aluminum nitride », *Appl. Phys. Lett.*, vol. 75, n° 26, p. 4133-4135, déc. 1999.
- [45] S. R. Lee *et al.*, « In situ measurements of the critical thickness for strain relaxation in AlGaIn/GaN heterostructures », *Appl. Phys. Lett.*, vol. 85, n° 25, p. 6164, 2004.
- [46] D. W. Gotthold, S. P. Guo, R. Birkhahn, B. Albert, D. Florescu, et B. Peres, « Time-dependent degradation of AlGaIn/GaN heterostructures grown on silicon carbide », *J. Electron. Mater.*, vol. 33, n° 5, p. 408-411.
- [47] P. Makaram, J. Joh, J. A. del Alamo, T. Palacios, et C. V. Thompson, « Evolution of structural defects associated with electrical degradation in AlGaIn/GaN high electron mobility transistors », *Appl. Phys. Lett.*, vol. 96, n° 23, p. 233509, 2010.

- [48] J. Joh et J. A. del Alamo, « Critical Voltage for Electrical Degradation of GaN High-Electron Mobility Transistors », *IEEE Electron Device Lett.*, vol. 29, n° 4, p. 287-289, avr. 2008.
- [49] M. Meneghini, E. Zanoni, et G. Meneghesso, « Gallium nitride based HEMTs for power applications: High field trapping issues », in *Solid-State and Integrated Circuit Technology (ICSICT), 2014 12th IEEE International Conference on*, 2014, p. 1–4.
- [50] J. Joh et J. A. del Alamo, « A Current-Transient Methodology for Trap Analysis for GaN High Electron Mobility Transistors », *IEEE Trans. Electron Devices*, vol. 58, n° 1, p. 132-140, janv. 2011.
- [51] C.-Y. Hu et T. Hashizume, « Non-localized trapping effects in AlGaIn/GaN heterojunction field-effect transistors subjected to on-state bias stress », *J. Appl. Phys.*, vol. 111, n° 8, p. 084504, avr. 2012.
- [52] C. Ostermaier *et al.*, « Reliability investigation of the degradation of the surface passivation of InAlN/GaN HEMTs using a dual gate structure », *Microelectron. Reliab.*, vol. 52, n° 9, p. 1812-1815, sept. 2012.
- [53] M. Silvestri, M. J. Uren, et M. Kuball, « Iron-induced deep-level acceptor center in GaN/AlGaIn high electron mobility transistors: Energy level and cross section », *Appl. Phys. Lett.*, vol. 102, n° 7, p. 073501, févr. 2013.
- [54] D. W. Cardwell *et al.*, « Spatially-resolved spectroscopic measurements of $E_c - 0.57$ eV traps in AlGaIn/GaN high electron mobility transistors », *Appl. Phys. Lett.*, vol. 102, n° 19, p. 193509, mai 2013.
- [55] M. Meneghini, G. Meneghesso, et E. Zanoni, « Analysis of the Reliability of AlGaIn/GaN HEMTs Submitted to On-State Stress Based on Electroluminescence Investigation », *IEEE Trans. Device Mater. Reliab.*, vol. 13, n° 2, p. 357-361, juin 2013.
- [56] R. Vetry, N. Q. Zhang, S. Keller, et U. K. Mishra, « The impact of surface states on the DC and RF characteristics of AlGaIn/GaN HFETs », *IEEE Trans. Electron Devices*, vol. 48, n° 3, p. 560-566, mars 2001.
- [57] M. Meneghini, O. Hilt, J. Wuerfl, et G. Meneghesso, « Technology and Reliability of normally-off GaN HEMTs with p-Type Gate », *Energies*, vol. 10, p. 153, janv. 2017.
- [58] E. Zanoni *et al.*, « Localized Damage in AlGaIn/GaN HEMTs Induced by Reverse-Bias Testing », *IEEE Electron Device Lett.*, vol. 30, n° 5, p. 427-429, mai 2009.
- [59] M. Meneghini *et al.*, « Gate Stability of GaN-Based HEMTs with P-Type Gate », *Electronics*, vol. 5, n° 2, p. 14, mars 2016.
- [60] T. L. Wu *et al.*, « Forward Bias Gate Breakdown Mechanism in Enhancement-Mode p-GaN Gate AlGaIn/GaN High-Electron Mobility Transistors », *IEEE Electron Device Lett.*, vol. 36, n° 10, p. 1001-1003, oct. 2015.
- [61] M. Ľapajna, O. Hilt, E. Bahat-Treidel, J. Würfl, et J. Kuzmík, « Gate Reliability Investigation in normally-off p-Type-GaN Cap/AlGaIn/GaN HEMTs Under Forward Bias Stress », *IEEE Electron Device Lett.*, vol. 37, n° 4, p. 385-388, avr. 2016.

- [62] M. Meneghini *et al.*, « Electrical and Electroluminescence Characteristics of AlGaIn/GaN High Electron Mobility Transistors Operated in Sustainable Breakdown Conditions », *Jpn. J. Appl. Phys.*, vol. 52, n° 8S, p. 08JN17, mai 2013.
- [63] N. Herbecq *et al.*, « 1900 V, 1.6 mΩ cm² AlN/GaN-on-Si power devices realized by local substrate removal », *Appl. Phys. Express*, vol. 7, n° 3, p. 034103, févr. 2014.
- [64] M. Meneghini *et al.*, « Reliability and failure analysis in power GaN-HEMTs: An overview », in *2017 IEEE International Reliability Physics Symposium (IRPS)*, 2017, p. 3B-2.1-3B-2.8.
- [65] G. Meneghesso *et al.*, « Reliability and parasitic issues in GaN-based power HEMTs: a review », *Semicond. Sci. Technol.*, vol. 31, n° 9, p. 093004, 2016.
- [66] P. Moens *et al.*, « Impact of buffer leakage on intrinsic reliability of 650V AlGaIn/GaN HEMTs », in *2015 IEEE International Electron Devices Meeting (IEDM)*, 2015, p. 35.2.1-35.2.4.
- [67] D. Bisi *et al.*, « Kinetics of Buffer-Related RON-Increase in GaN-on-Silicon MIS-HEMTs », *IEEE Electron Device Lett.*, vol. 35, n° 10, p. 1004-1006, oct. 2014.
- [68] G. Meneghesso *et al.*, « Trapping phenomena in AlGaIn/GaN HEMTs: a study based on pulsed and transient measurements », *Semicond. Sci. Technol.*, vol. 28, n° 7, p. 074021, 2013.
- [69] M. Meneghini *et al.*, « Negative Bias-Induced Threshold Voltage Instability in GaN-on-Si Power HEMTs », *IEEE Electron Device Lett.*, vol. 37, n° 4, p. 474-477, avr. 2016.
- [70] S. R. Bahl, M. V. Hove, X. Kang, D. Marcon, M. Zahid, et S. Decoutere, « New source-side breakdown mechanism in AlGaIn/GaN insulated-gate HEMTs », in *2013 25th International Symposium on Power Semiconductor Devices IC's (ISPSD)*, 2013, p. 419-422.
- [71] M. Meneghini *et al.*, « OFF-State Degradation of AlGaIn/GaN Power HEMTs: Experimental Demonstration of Time-Dependent Drain-Source Breakdown », *IEEE Trans. Electron Devices*, vol. 61, n° 6, p. 1987-1992, juin 2014.
- [72] I. Rossetto *et al.*, « Field-Related Failure of GaN-on-Si HEMTs: Dependence on Device Geometry and Passivation », *IEEE Trans. Electron Devices*, vol. 64, n° 1, p. 73-77, janv. 2017.
- [73] M. Meneghini *et al.*, « Extensive Investigation of Time-Dependent Breakdown of GaN-HEMTs Submitted to OFF-State Stress », *IEEE Trans. Electron Devices*, vol. 62, n° 8, p. 2549-2554, août 2015.
- [74] C. Fleury *et al.*, « Statistics and localisation of vertical breakdown in AlGaIn/GaN HEMTs on SiC and Si substrates for power applications », *Microelectron. Reliab.*, vol. 53, n° 9, p. 1444-1449, sept. 2013.
- [75] A. Guo et J. A. del Alamo, « Negative-bias temperature instability of GaN MOSFETs », in *2016 IEEE International Reliability Physics Symposium (IRPS)*, 2016, p. 4A-1-1-4A-1-6.

- [76] X. Li, G. Xie, C. Tang, et K. Sheng, « Charge trapping related channel modulation instability in P-GaN gate HEMTs », *Microelectron. Reliab.*, vol. 65, n° Supplement C, p. 35-40, oct. 2016.
- [77] T. L. Wu *et al.*, « The impact of the gate dielectric quality in developing Au-free D-mode and E-mode recessed gate AlGaIn/GaN transistors on a 200mm Si substrate », in *2015 IEEE 27th International Symposium on Power Semiconductor Devices IC's (ISPSD)*, 2015, p. 225-228.
- [78] S. Warnock et J. A. del Alamo, « Progressive breakdown in high-voltage GaN MIS-HEMTs », in *2016 IEEE International Reliability Physics Symposium (IRPS)*, 2016, p. 4A-6-1-4A-6-6.
- [79] I. Rossetto *et al.*, « Experimental demonstration of weibull distributed failure in p-type GaN high electron mobility transistors under high forward bias stress », in *2016 28th International Symposium on Power Semiconductor Devices and ICs (ISPSD)*, 2016, p. 35-38.
- [80] I. Rossetto *et al.*, « Time-Dependent Failure of GaN-on-Si Power HEMTs With p-GaN Gate », *IEEE Trans. Electron Devices*, vol. 63, n° 6, p. 2334-2339, juin 2016.
- [81] G. Meneghesso, F. Zanon, M. J. Uren, et E. Zanoni, « Anomalous Kink Effect in GaN High Electron Mobility Transistors », *IEEE Electron Device Lett.*, vol. 30, n° 2, p. 100-102, févr. 2009.
- [82] B. Paine, C. R. Ignacio, et S. R. Polmanter, « DC Characterization of GaN HEMTs with Slow Traps », 2015.
- [83] « JESD-22: Solid State Environment Testing ». JEDEC Standards Document.
- [84] « JESD-47: Stress-Test-Driven Qualification of Integrated Circuits ». JEDEC Standards Document.
- [85] « JESD85: Methods for Calculating Failure Rates in Units of Fits ». JEDEC Standards Document.
- [86] « JEP-122: Failure Mechanism and Models for Semiconductor Devices ». JEDEC Standards Publications.
- [87] « JESD-89: Soft Errors ». .
- [88] « JESD-78: Latchup Testing ». JEDEC Standards Document.
- [89] « JESD-47: A114F ESD Testing ». JEDEC Standards Document.
- [90] « JC-14: Quality and Reliability of Sold-State Products ». JEDEC Standards Committee.
- [91] D. Marcon *et al.*, « A comprehensive reliability investigation of the voltage-, temperature- and device geometry-dependence of the gate degradation on state-of-the-art GaN-on-Si HEMTs », in *2010 International Electron Devices Meeting*, 2010, p. 20.3.1-20.3.4.
- [92] E. A. Douglas *et al.*, « Investigation of the effect of temperature during off-state degradation of AlGaIn/GaN High Electron Mobility Transistors », *Microelectron. Reliab.*, vol. 52, n° 1, p. 23-28, janv. 2012.

- [93] S. Lenci *et al.*, *Au-free, high-breakdown AlGaIn/GaN MISHEMTs with low leakage, high yield and robust TDDB characteristics*. 2012.
- [94] J. W. McPherson, « Time dependent dielectric breakdown physics – Models revisited », *Microelectron. Reliab.*, vol. 52, n° 9, p. 1753-1760, sept. 2012.
- [95] E. Zanoni, M. Meneghini, A. Chini, D. Marcon, et G. Meneghesso, « AlGaIn/GaN-Based HEMTs Failure Physics and Reliability: Mechanisms Affecting Gate Edge and Schottky Junction », *IEEE Trans. Electron Devices*, vol. 60, n° 10, p. 3119-3131, oct. 2013.
- [96] K.-A. Son *et al.*, « GaN-based high-temperature and radiation-hard electronics for harsh environments », 2010, p. 76790U.
- [97] J. W. McPherson, « Brief history of JEDEC qualification standards for silicon technology and their applicability(?) to WBG semiconductors », in *2018 IEEE International Reliability Physics Symposium (IRPS)*, 2018, p. 3B.1-1-3B.1-8.
- [98] A. Guédon-Gracia, *Contribution à la conception thermo-mécanique optimisée d'assemblages sans plomb*. Bordeaux 1, 2005.
- [99] J.-Y. Delétage, *Etude de la durée de vie d'assemblages microélectroniques par l'utilisation de simulations, de modèles de dégradation et de circuits intégrés spécifiques de test*. Bordeaux 1, 2003.
- [100] M. Meneghini, E. Zanoni, et G. Meneghesso, « Gallium nitride based HEMTs for power applications: High field trapping issues », in *2014 12th IEEE International Conference on Solid-State and Integrated Circuit Technology (ICSICT)*, 2014, p. 1-4.
- [101] J. Joh et J. A. del Alamo, « Mechanisms for Electrical Degradation of GaN High-Electron Mobility Transistors », in *2006 International Electron Devices Meeting*, 2006, p. 1-4.
- [102] R. Vetury, N. Q. Zhang, S. Keller, et U. K. Mishra, « The impact of surface states on the DC and RF characteristics of AlGaIn/GaN HFETs », *IEEE Trans. Electron Devices*, vol. 48, n° 3, p. 560-566, mars 2001.
- [103] Y. Xie et P. Brohlin, « Optimizing GaN performance with an integrated driver ». Texas instruments.
- [104] D. J. Lichtenwalner *et al.*, « Reliability studies of SiC vertical power MOSFETs », in *2018 IEEE International Reliability Physics Symposium (IRPS)*, 2018, p. 2B.2-1-2B.2-6.
- [105] W. J. Reichenecker, « Electrical conductivity of the copper-tin intermetallic compound Cu₃Sn in the temperature range-195 degrees C+ 150 degrees C », *Welding Journal*, 1980.

Étude de la fiabilité de composants GaN en conversion d'énergie

Résumé

L'industrie des transports aéronautique et terrestre voit une augmentation constante de l'électrification de ses fonctions. Les actionneurs mécaniques ou hydrauliques sont au fil des évolutions technologiques remplacés par des actionneurs électriques.

Les composants qui dominent le marché actuellement ne semblent plus capables de suivre la tendance. En effet, les composants de puissance à base de silicium règnent toujours sur le marché actuel, grâce à leur faible coût. Ce matériau commence par contre à atteindre ses limites théoriques en termes de performances. Dans ce contexte, différentes structures en semi-conducteurs à large bande interdite sont en train d'émerger afin de succéder au silicium.

Cette étude a pour objectif d'évaluer la fiabilité des transistors de puissance à base de Nitrure de Gallium. Ces composants semblent être très prometteurs pour des applications moyennes puissances. Cependant, les mécanismes de défaillance dont peuvent souffrir ces composants ne sont pas encore suffisamment étudiés. L'étude consiste en l'application de vieillissements alliant contraintes thermiques et électriques. Ces vieillissements sont effectués à différentes conditions de tension et de température. L'objectif de cette méthode est, dans un premier temps, d'isoler l'effet de chaque facteur de stress sur l'état des composants, et dans un second temps, d'identifier les mécanismes de défaillances activés en fonction des conditions de vieillissement.

Ce travail a permis d'identifier l'existence de différents mécanismes de défaillance pouvant être activés selon les conditions de vieillissement. En effet, il est apparu que la gamme de température de vieillissement utilisée influe grandement sur la prédominance des mécanismes de défaillance activés. Les résultats obtenus remettent en question les normes de qualification actuellement appliquées aux composants en Nitrure de Gallium. Ces normes devraient revoir à la hausse les températures de vieillissement utilisées afin de couvrir des gammes plus proches des températures d'utilisation pour ce type de composants.

Mots clés : GaN HEMT de puissance, Caractérisation électrique, Robustesse, Modes de défaillance, Vieillissements accélérés

Evaluation of the reliability of GaN technologies in power conversion

Abstract

The aeronautical and terrestrial transport industries know a steady increase in the electrification of their functions. In fact, the mechanical or hydraulic actuators are gradually replaced by electric ones.

The components dominating the market today seem unable to follow the trend anymore. In fact, silicon-based power components still prevail in the current market, thanks to their low cost. However, this material begins to reach its theoretical limits in terms of performance. In this context, different wide bandgap semiconductor structures are emerging to take on from silicon.

The aim of this study is to assess the reliability of power transistors based on Gallium Nitride. These components are very promising for medium power applications. However, the failure mechanisms of these components are not yet sufficiently studied. The study consists in the application of aging tests combining thermal and electrical stresses. These agings are carried out under different conditions of tension and temperature. The objective of this method is, firstly, to isolate the effect of each stressor on the state of the components, and secondly, to identify the failure mechanisms activated according to the aging conditions.

This work made it possible to identify the existence of different failure mechanisms that can be activated according to the aging conditions. Indeed, it has emerged that the aging temperature range used influences the predominance of activated failure mechanisms. The results challenge the adequacy of current qualification standards for Gallium Nitride components. These standards should revise upwards the aging temperatures used to cover ranges closer to the operating temperatures of this kind of components.

Keywords: Power GaN HEMT, Robustness, Electrical characterization, Failure modes, Accelerated aging