



HAL
open science

Etude du bruit électrique basse fréquence dans des technologies CMOS avancées

Beya Nafaa

► **To cite this version:**

Beya Nafaa. Etude du bruit électrique basse fréquence dans des technologies CMOS avancées. Automatique / Robotique. Normandie Université; Université de Carthage (Tunisie), 2018. Français. NNT : 2018NORMC273 . tel-02299236

HAL Id: tel-02299236

<https://theses.hal.science/tel-02299236v1>

Submitted on 27 Sep 2019

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



Normandie Université

THÈSE

Pour obtenir le diplôme de doctorat

**Spécialité ELECTRONIQUE, MICROELECTRONIQUE, OPTIQUE ET LASERS,
OPTOELECTRONIQUE MICROONDES**

Préparée au sein de l'Université de Caen Normandie

En cotutelle internationale avec Université de Carthage , TUNISIE

**Etude du bruit électrique basse fréquence dans des technologies
CMOS avancées**

**Présentée et soutenue par
Beya NAFAA**

**Thèse soutenue publiquement le 18/12/2018
devant le jury composé de**

Mme NATHALIE MALBERT	Professeur des universités, Université de Bordeaux	Rapporteur du jury
M. LAURENT PICHON	Professeur des universités, Université Rennes 1	Rapporteur du jury
M. ADANE ABDELGHANI	Professeur, Institut Natio. Sciences appliquées	Membre du jury
M. FRANCIS BALESTRA	Directeur de recherche, INP - ENSE3 à Grenoble	Membre du jury
M. REGIS CARIN	Professeur émérite, Université Caen Normandie	Président du jury
M. EDDY SIMOEN	Directeur de recherche, Université de Gand	Membre du jury
M. WALID TOUAYAR	Professeur, Institut Natio. Sciences appliquées	Membre du jury
M. BOGDAN MIHAIL CRETU	Maître de conférences HDR, Université Caen Normandie	Directeur de thèse

**Thèse dirigée par BOGDAN MIHAIL CRETU, Groupe de recherche en informatique,
image, automatique et instrumentation**



UNIVERSITÉ
CAEN
NORMANDIE



THESE

Pour obtenir le diplôme de doctorat

Spécialité Electronique, microélectronique, optique et lasers, optoélectronique
micro-ondes

Préparée au sein de l'université de Caen,

En partenariat international avec « l'université de Carthage » « Tunisie »

**Etude du bruit électrique basse fréquence dans des
technologies CMOS avancées**

**Présentée et soutenue par
Beya Nafaa**

Thèse soutenue publiquement le 18 décembre 2018
devant le jury composé de

Mme Nathalie Malbert	Professeur – Université de Bordeaux	Rapporteur
M. Laurent Pichon	Professeur – Université de Rennes 1	Rapporteur
M. Francis Balestra	Directeur de recherche, INP Grenoble	Examineur
M. Eddy Simoen	Directeur de recherche, IMEC Leuven (Belgique)	Examineur
M. Adnane Abdelghani	Professeur – INSAT, Université de Carthage (Tunisie)	Examineur
M. Walid Touayar	Professeur – INSAT, Université de Carthage (Tunisie)	Directeur de thèse
M. Régis Carin	Professeur émérite – Université de Caen	Examineur
M. Bogdan Cretu	Maître de conférences HDR – Université de Caen	Directeur de thèse

Thèse dirigée par Bogdan CRETU (GREYC) et Walid TOUAYAR (MMA)



Remerciements

Je tiens tout d'abord à remercier Mr Jean Marc Routoure, Professeur à l'UNICAEN et Mr Naoufel Ismail, maître assistant à l'université de Carthage, qui m'ont donné l'opportunité de faire cette thèse.

Je remercie mon directeur de thèse Mr Walid Touayar, Professeur à l'université de Carthage, pour avoir accepté de diriger ma thèse et pour son soutien durant mon parcours.

J'exprime toute ma reconnaissance au Mr Régis Carin, Professeur émérite à l'UNICAEN pour son accueil, sa gentillesse et son aide tout au long de ma thèse.

Mes vifs remerciements à mon directeur de thèse, Mr Bogdan Cretu, HDR à l'ENSICAEN, pour m'avoir accueilli au GREYC et pour avoir mis à ma disposition tous les moyens matériels sans lesquels je n'aurais pas abouti à achever mes travaux de recherche. Je le remercie aussi pour sa disponibilité, sa gentillesse, sa patience, ses critiques scientifiques, et pour tout ce que j'ai appris de lui à propos de la caractérisation, le bruit dans les dispositifs électroniques et l'instrumentation.

Je tiens aussi à remercier tous les membres de l'équipe électronique du laboratoire GREYC qui m'ont accueillie chaleureusement parmi eux,

Je remercie également ma famille, mes amies et mes proches qui m'avaient toujours entouré, encouragé et soutenue durant mes moments les plus difficiles.

Enfin, je tiens à remercier les membres de jury pour m'avoir fait l'honneur d'évaluer ce travail.

Table des matières

Liste des figures	8
Liste des Tableaux	11
Introduction générale	6
Chapitre I : Rappel sur le fonctionnement du MOSFET et son développement	10
Introduction	11
I.1. Structure de base du MOSFET	11
I.2. Principe de l'effet de champ	12
I.3. Régimes de fonctionnement du MOSFET	12
I.4. Mobilité des porteurs.....	15
I.4.1. Mécanismes de collisions	15
I.4.2. Mobilité à faible champ et mobilité effective	16
I.5. Autres paramètres caractéristiques du MOSFET	17
I.5.1. Tension de seuil	17
I.5.2. Résistances d'accès.....	17
I.5.3. Pente sous le seuil.....	17
I.5.4. Les courants I_{ON} et I_{OFF}	18
I.5.5. Vitesse de saturation des porteurs, V_{drift}	18
I.6. La miniaturisation des MOS entre avantages et inconvénients.....	18
I.6.1. Effet de confinement des porteurs	18
I.6.2. Courant tunnel	19
I.6.3. Transport balistique	19
I.6.4. Impact sur la mobilité	19
I.6.5. Effets de canaux courts	19
I.6.6. Effets de porteurs chauds.....	20
I.7. Solutions pour remédier aux inconvénients de la miniaturisation des MOS.....	20
I.7.1. Oxyde de grille	20
I.7.2. Grille métallique	21
I.7.3. Techniques de contraintes mécaniques	21
I.8. Evolution vers des nouvelles architectures	23
I.8.1. MOSFET à multi-grilles	23
I.8.2. Technologie FDSOI UTBOX	24
Conclusion	24
Chapitre II. Performances en statique et en saturation a différentes T ...	26
Introduction.....	27

II.1. Architecture étudiée	27
II.2. Banc de mesure	28
II.3. Extraction des paramètres électriques en régime linéaire	28
II.3.1. Méthodologie de la fonction Y	29
II.3.2. Méthodologie de la fonction Y à faible température (< 40 K)	34
II.4. Extraction des paramètres en régime de saturation	36
II.4.1. Extraction de V_{Dsat} et I_{Dsat}	36
II.4.3. Extraction du DIBL	37
II.5. Résultats et discussion	38
II.5.1. Résultats obtenus en régime linéaire	38
II.5.2. Résultats obtenus en régime de saturation	45
Conclusion	48
Chapitre III : Bruit basse fréquence comme outil de diagnostic non destructif	50
Introduction	51
III.1. Généralités	51
III.1.1. Bruit blanc	52
III.1.2. Bruit de génération-recombinaison	52
III.1.3. Bruit en 1/f ou bruit excédentaire	54
III.3. Modélisation du bruit basse fréquence dans les MOSFETs	56
III.4. Spectroscopie de bruit	58
III.4.1. Analyse du bruit de génération-recombinaison	58
III.4.2. Méthodologie de la spectroscopie de bruit de génération-recombinaison.....	59
III.4.3. Rappel sur les types de pièges	61
III.5. Densité de pièges dans le film de Silicium	63
III.6. Résultats et discussion	64
III.6.1. Bruit en 1/f	64
III.6.2. Qualité du processus d'oxydation	69
III.6.3. Qualité du film de Si	70
Conclusion	74
Chapitre IV : Mise en évidence de phénomène inhabituel et des effets quantiques à faible température	76
Introduction	77
IV.1. Mise en évidence à faible température d'un comportement inhabituel dans les caractéristiques de la transconductance	77
IV.1.1. Phénomène observé	78
IV.1.2. Hypothèse 1 : Effet Kink Linéaire	78
IV.1.3. Hypothèse 2 : Effet tunnel à travers des dopants diffusés des extensions de source et de drain	80
IV.1.4. Impact de la polarisation de la grille arrière.....	82
IV.1.5. Analyse sur l'origine du comportement inhabituel de g_m par le bruit basse fréquence.....	83

IV.2. Mise en évidence d'effets quantiques à température cryogénique	85
IV.2.1. Résultats en courant continu à 4.2K.....	86
IV.2.2. Bruit basse fréquence à 4.2K et liaison avec les effets quantiques	88
Conclusion	97
Chapitre V : Synthèse	100
Conclusion générale.....	107
Annexe	110
Bibliographie.....	118

LISTE DES FIGURES

<i>Figure I. 1 : Structure d'un MOSFET conventionnel à canal n.....</i>	<i>12</i>
<i>Figure I. 2 : Diagrammes de bandes d'énergie d'un MOSFET durant ses différents régimes de fonctionnement [Sze '81].....</i>	<i>13</i>
<i>Figure I. 3 : Dépendance en température et en champ électrique des trois mécanismes de collisions impactant la mobilité effective [Takagi '94].</i>	<i>16</i>
<i>Figure I. 4 : Modélisation des résistances d'accès de source et de drain dans un MOSFET. S' et D' délimite les extrémités réelle de canal de conduction.....</i>	<i>17</i>
<i>Figure I. 5. Contrainte de traction suite au depot du Si sur SiGe [Esseni '2011].....</i>	<i>22</i>
<i>Figure I. 6. La technique du smart cut.....</i>	<i>22</i>
<i>Figure I. 7. Dépôt de couche CESL [Raymond'2009].....</i>	<i>23</i>
<i>Figure I. 8. Croissance épitaxiale sélective du SiGe dans les régions de source et drain [Esseni'2011].....</i>	<i>23</i>
<i>Figure II. 1: Représentation schématique du transistor UTBOX sur SOI.....</i>	<i>27</i>
<i>Figure II. 2 : Extraction de la tension de seuil par la méthode d'extrapolation.</i>	<i>29</i>
<i>Figure II. 3 : Extraction de $R_{accès}$ et ΔL avec la méthode de la résistance totale.</i>	<i>29</i>
<i>Figure II. 4: Evolution avec V_G de la fonction Y et de sa linéarisation en inversion modérée Y_{lin} pour différentes longueurs de grille.....</i>	<i>30</i>
<i>Figure II. 5: Evolution linéaire de la fonction θ_{eff} avec V_G pour deux différentes longueurs de grille.....</i>	<i>31</i>
<i>Figure II. 6: Evolution de $1/G_m$ avec V_G.....</i>	<i>32</i>
<i>Figure II. 7: Evolution de θ_1 avec G_m.....</i>	<i>32</i>
<i>Figure II. 8: Démarche suivie pour la construction de la fonction Y_{new} [Lee'2011].....</i>	<i>33</i>
<i>Figure II. 9: Convergence de la fonction Y_{new} vers la linéarité après une seule itération.</i>	<i>34</i>
<i>Figure II. 10: Construction de la fonction Y à très basse température.</i>	<i>35</i>
<i>Figure II. 11 : Evolution de Θ_{it}/G_m avec L_G.....</i>	<i>35</i>
<i>Figure II. 12: Caractéristiques de transferts G_D et I_D en fonction de la tension de drain V_D..</i>	<i>36</i>
<i>Figure II. 13: La fonction $G(V_D)$ pour une longueur donnée à température ambiante.....</i>	<i>37</i>
<i>Figure II. 14: Caractéristique de sortie $I_D(V_G)$ pour un lot de transistors UTBOX à différentes longueurs de grille et même largeur de la puce D05.....</i>	<i>38</i>
<i>Figure II. 15: Caractéristique de sortie $g_m(V_G)$ pour un lot de transistors UTBOX à différentes longueurs de grille et même largeur de la puce D05.....</i>	<i>39</i>
<i>Figure II. 16: Caractéristiques de sortie $I_D(V_G)$ et $g_m(V_G)$ de trois longueurs différentes des puces D05 et D07.....</i>	<i>40</i>
<i>Figure II. 17: Evolution de la tension de seuil en fonction de la longueur de grille à température ambiante pour les dispositifs des puces D05 et D07.....</i>	<i>40</i>
<i>Figure II. 18: Caractéristiques de sortie $I_D(V_G)$ et $g_m(V_G)$ comparant des dispositifs standards et pivotés de même géométrie.....</i>	<i>41</i>
<i>Figure II. 19: Caractéristiques de sortie $I_D(V_G)$ et $g_m(V_G)$ à trois différentes températures pour un UTBOX donné.....</i>	<i>42</i>
<i>Figure II. 21: Evolution de la tension de seuil en fonction de la température.....</i>	<i>43</i>
<i>Figure II. 22 : Caractéristiques de sortie $I_D(V_D)$ $G_D(V_D)$ pour différentes longueurs de grille de la puce D07 à une température de 10 K.....</i>	<i>45</i>
<i>Figure II. 23 : Evolution de la vitesse de saturation des porteurs en fonction de l'inverse de la longueur de grille.....</i>	<i>46</i>

<i>Figure II. 24: Evolution du paramètre DIBL en fonction de l'inverse de la longueur de grille.</i>	47
<i>Figure II. 25: Evolution de V_{EA} en fonction de la longueur de grille.</i>	48
<i>Figure II. 26: Evolution du gain intrinsèque A_v en fonction de la longueur de grille.</i>	48
<i>Figure III. 1: Exemple de densité spectrale de bruit observée pour les transistors étudiés.</i>	52
<i>Figure III. 2: Exemple de variations temporelles de courant de drain mettant en évidence le bruit RTS [Jang'2011].</i>	53
<i>Figure III. 3 : Exemple de modélisation d'un spectre de bruit normalisé par la fréquence et mesuré à température ambiante pour un transistor UTBOX à canal pivoté.</i>	57
<i>Figure III. 4 : Exemple de fréquences caractéristiques indépendantes de la tension de grille et correspondants ainsi à des pièges dans le film.</i>	59
<i>Figure III. 5 : Exemple de fréquences caractéristiques variant avec la température et correspondants ainsi à des pièges dans le film.</i>	59
<i>Figure III. 6 : Diagramme d'Arrhenius obtenu pour un UTBOX standard dans une plage de température variant de 200 K à 330 K.</i>	61
<i>Figure III. 7: Diffusion lacunaire [Mathiot'02].</i>	62
<i>Figure III. 8: Diffusion par auto-interstitiel [Mathiot'02].</i>	62
<i>Figure III. 9: Diffusion interstitielle simple [Mathiot'02].</i>	63
<i>Figure III. 10: Diffusion par mécanismes dissociatifs : (a) mécanisme de "Frank-Turnbull", (b) mécanisme "kick-out".</i>	63
<i>Figure III. 11 : évolution linéaire de A_i en fonction de τ_i associés au piège V_2H identifiés dans une structure UTBOX standard.</i>	64
<i>Figure III. 12 : Evolution du niveau de bruit en 1/f en fonction de la tension V_{GT} à température ambiante et en régime linéaire pour deux géométries de la puce D05 : (a) $W_G = 10 \mu m$, (b) $W_G = 0.15 \mu m$.</i>	65
<i>Figure III. 13: Evolution de la densité spectrale de courant de drain normalisée S_{id}/I_D^2 et de $(g_m/I_D)^2 \cdot S_{VFB}$ en fonction du courant de drain à température ambiante et en régime linéaire pour deux géométries de la puce D05 : (a) $W_G = 10 \mu m$, (b) $W_G = 0.15 \mu m$.</i>	66
<i>Figure III. 14 : Evolution du niveau de bruit 1/f normalisé par la fréquence en fonction de V_{GT} à température de l'azote liquide (a) et à température ambiante (b).</i>	67
<i>Figure III. 15 : Impact du pic de transconductance apparu à basse température sur l'évolution du niveau de bruit 1/f pour un UTBOX (a) à canal pivoté (b) standard.</i>	68
<i>Figure III. 16 : Evolution du niveau de bruit 1/f normalisé par la surface de grille pour deux composant à différents diélectriques de grille.</i>	69
<i>Figure III. 17 : Densité effective de pièges pour trois longueurs de grille de composants de la puce D07 (a) standards (b) pivoté.</i>	73
<i>Figure III. 18 : Densité effective de pièges pour deux largeurs de grille de composants standards de la puce D05.</i>	73
<i>Figure III. 19 : Densité effective de pièges pour des composants standard et pivoté de la puce D07.</i>	74
<i>Figure VI. 1 : Caractéristiques de la transconductance $g_m(V_G)$ mesurée (a) en direct et en inverse à 10 K pour différentes longueurs de grille et (b) à différentes températures pour une longueur de grille de 170 nm.</i>	78
<i>Figure VI. 2: Schéma représentant l'effet kink linéaire dans un UTBOX à canal n [Guo'2006].</i>	79
<i>Figure VI. 3 : Mise en évidence du second pic de transconductance causé par l'effet kink linéaire dans un PD SOI nMOSFET [Guo'2006].</i>	79

Figure VI. 4 : Evolution de l'effet du LKE avec la température pour des PD SOI nMOSFET [Guo '2006].....	80
Figure VI. 5 : Schéma représentatif d'une structure UTBOX avec les extensions de source et de drain.	81
Figure VI. 6: Dépendance du pic inhabituel avec la tension de drain appliquée.....	82
Figure VI. 7: Evolution de $g_m(V_G)$ en mode direct et inverse à une température de 77K avec la grille arrière à la masse (1) puis polarisée en accumulation (2).....	82
Figure VI. 8 : Evolution de la constante de temps de lorentzienne avec la tension V_{GT} à une température de (a) 10 K et (b) 77 K.	84
Figure VI. 9 : Diagramme d'Arrhenius obtenu pour un UTBOX à canal (a) long ($L_G = 1\mu m$) et (b) court ($L_G = 200nm$).....	85
Figure VI. 10 : Caractéristiques typiques de conductance $G_{DS}(V_{GS})$ en régime linéaire à 4.2K pour différentes tensions de drain. Inset : un zoom du $G_{DS}(V_{GS})$ pour les faibles valeurs de tension de grille V_{GS} montrant clairement l'allure en escalier pour des $V_{DS} < 500\mu V$	87
Figure VI. 11 : Evolution de la transconductance normalisée par la tension de drain à 4.2K illustrant les oscillations à faible V_{DS} . Les minimas locaux sont numérotés et l'écart en voltage ΔV_{GS} est calculé permettant de déduire ΔE	88
Figure VI. 12. Le comportement en escalier de la conductance permet d'indiquer le nombre de sous-bandes d'énergie peuplées correspondant aux minima locaux de transconductance numérotés sur la Fig. VI.11.....	88
Figure VI. 13. Comparaison entre les mesures de bruit et les modèles utilisant l'équation. III.14 et l'équation. VI.3. Un bon accord est observé entre l'expérimental et le modèle de l'équation. VI.3, dans lequel le niveau de bruit $1/f$ et une contribution lorentzienne sont pris en compte. Les spectres de bruit peuvent donner des informations une décade au-dessus de f_c , jusqu'à environ 10 kHz.	92
Figure VI. 14. Densité spectrale de puissance du courant de drain normalisée par la fréquence, a) à $V_{DS} = 300\mu V$; b) $V_{DS} = 100mV$. Le bruit du système (W_{ns}) mesuré en référence par rapport à l'entrée de l'amplificateur de transimpédance est toujours quelques décades plus bas que le bruit mesuré des transistors.	93
Figure VI. 15. Évolution du niveau de bruit en $1/f$ (K_f) du courant de drain en fonction du courant de drain pour des tensions de drain fixes de a) 300 μV et b) 100 mV.....	94
Figure VI. 16: Densité spectrale de puissance du courant de drain en fonction de la fréquence pour différentes tensions de drain appliquées et à $V_{GS} = 0,4 V$	96
Figure VI. 17. Niveaux de bruit $1/f$ du courant de drain obtenu à différentes tensions de drain par rapport au courant de drain pour une polarisation de grille fixe de 0,4 V.....	96
Figure VI. 18. Non cohérence du modèle de fluctuations de nombre de porteurs avec de la mobilité corrélées. En utilisant la même valeur de c_{dn} pour adapter le comportement de bruit $1/f$ en fonction de V_{DS} , un désaccord important peut être observé à partir des niveaux de bruit $1/f$ en fonction de la tension de grille appliquée.....	97

LISTE DES TABLEAUX

<i>Tableau II. 1: Principales caractéristiques des transistors UTBOX étudiés.</i>	<i>28</i>
<i>Tableau II. 2: Paramètres statiques extraits à température ambiante pour les dispositifs des puces D05 et D07.</i>	<i>40</i>
<i>Tableau II. 3: Principaux paramètres statiques extraits à température ambiante pour des dispositifs standards et pivotés de la puce D07.</i>	<i>41</i>
<i>Tableau II. 4: Principaux paramètres statiques extraits à différentes températures.</i>	<i>44</i>
<i>Tableau II. 5: Courants I_{ON} et I_{OFF} extraits à différentes températures.</i>	<i>46</i>
<i>Tableau III. 1: Evolution de $SidID2$ et $SVG, 1/f$ en fonction de la tension de grille en régime de fonctionnement linéaire du MOSFET facilitant l'identification de l'origine du bruit en $1/f$.</i>	<i>56</i>
<i>Tableau III. 2 : Valeurs estimées de la densité de pièges dans l'oxyde dans les différentes technologies étudiées.</i>	<i>69</i>
<i>Tableau III. 3: Pièges identifiés dans les transistors de la puces D07 et leurs paramètres. ...</i>	<i>70</i>
<i>Tableau III. 4: Pièges identifiés dans les transistors de la puces D05 et leurs paramètres. ...</i>	<i>71</i>

Symboles

A_i	Niveau du plateau d'une lorentzienne
B	Niveau du bruit blanc
C_{dep}	Capacité de la zone de déplétion
C_i	Capacité par unité de surface de la zone d'inversion
C_{ss} / C_{it}	Capacité associée aux états d'interfaces
C_{ox}	Capacité de l'oxyde
c_{dn}	Paramètre lié au mécanisme fluctuation de nombre de porteurs
$c_{d\mu}$	Paramètre lié au mécanisme de fluctuations de la mobilité
dn	Fluctuations de nombre de porteurs
$d\mu$	Fluctuations de mobilité
E_c	Energie du bas de la bande de conduction
E_i	Energie intrinsèque
E_g	Largeur de la bande interdite
E_T	Energie d'énergie de Fermi
E_V	Energie du haut de la bande de valence
E_y	Champ électrique longitudinal
E_{sat}	Champ électrique de saturation
f	Fréquence
f_{0i}	Fréquence caractéristique du bruit lorentzien
f_c	Fréquence de coupure
g_m	Transconductance d'un transistor MOSFET
G_m	Mobilité à faible champs
G_{DS}	Conductance
h	Constante de Planck
I_B	Courant de substrat
I_D	Courant de drain
I_G	Courant de grille
I_S	Courant de source
I_{DS}	Courant du drain-source
I_{DSat}	Courant de drain de saturation
I_{ON}	Courant de drain à l'état ON
I_{OFF}	Courant de drain à l'état OFF
k/k_B	Constante de Boltzmann
K_f	Niveau du bruit excédentaire
K_r	Niveau du bruit dû aux résistances d'accès
L	Longueur de Masque
L_G / L_{eff}	Longueur effective de la grille
m_e	Masse effective des électrons
m_h	Masse effective des trous
M_c	Nombre des minima d'énergie dans la bande de conduction

n	Concentration d'électrons
N_{eff}	Densité surfacique du piège
N_t	Densité de pièges par unité de volume et d'énergie
p	Concentration des trous
q	Charge électrique élémentaire absolue
Q_c	Charge critique
Q_d	Hauteur de barrière source-canal
Q_{inv}/Q_i	Charge d'inversion
Q_{it}	Charge des états d'interface
Q_m	Charge d'inversion correspondante à la mobilité effective maximale
Q_{ox}	Charge de l'oxyde
Q_{sc}	Charge du semi-conducteur
r_{access}	résistances d'accès
r_T	Résistance dynamique totale
R	Résistance d'un matériau
$R_{\text{accès}}$	Résistance d'accès
R_D	Résistance du drain
R_{SD}	Résistance d'accès statique
S_I	Densité spectrale du bruit de Schottky
S_{ID}	Densité spectrale du bruit RTS
S_{lor}	Densité spectrale du bruit Lorentzien
S_{sortie}	Densité spectrale de sortie
$S_{V_{\text{FB}}}$	Densité spectrale du bruit du courant du drain
S_{V_G}	Densité spectrale du bruit en tension de grille
S_{V_R}	Densité spectrale du bruit thermique par rapport à la tension
T	Température
T_{BOX}	Epaisseur de l'oxyde enterré
T_{hk}	Epaisseur de l'oxyde high-k
T_{ox}	Epaisseur de l'oxyde grille
T_{Si}	Epaisseur du film du silicium
T_{SiO_2}	Epaisseur de la couche interfaciale
V_{drift}	Vitesse de saturation des porteurs
V_B	Tension du substrat
V_D	Tension de drain
V_G	Tension de grille
V_S	Tension de source
V_{DD}	Tension d'alimentation
V_{DS}	Tension drain-source
$V_{D\text{sat}}$	Tension de drain de saturation
V_{EA}	Tension Early
V_{FB}	Tension de bandes plates
V_{GS}	Tension grille-source
V_{GT}	Tension effective de grille
V_{th}	Tension de seuil
$V_{\text{Th, ext}}$	Tension de seuil extrapolée
W	Largeur de masque
W_G/W_E	Largeur effective de grille
W_{ns}	Bruit du système
x_j	Profondeur de jonction

α_c	Coefficient des interactions coulombiennes
α_H	Constante de Hooge
β	Paramètre égale à $\mu_0 C_{ox} W_E / L_E$
γ	Exposant de l'uniformité de la densité de pièges
ΔE	Différence entre l'énergie du piège et la bande de conduction
ΔI	Amplitude moyenne du courant de drain
ΔL	Réduction de la longueur du canal
ΔN	Modèle de McWhorter
$\Delta \mu$	Modèle de Hooge
ΔW	Réduction de la largeur du canal
ϵ_0	Permittivité du vide
ϵ_{ox}	Permittivité de l'oxyde
ϵ_{hk}^r	Permittivité relative du diélectrique high-k
$\epsilon_{SiO_2}^r$	Permittivité relative du SiO ₂
θ_0	Facteur d'atténuation intrinsèque de la mobilité
θ_1	Premier facteur d'atténuation de la mobilité
θ_2	Deuxième facteur d'atténuation de la mobilité
θ_{eff}	Facteur d'atténuation effectif de la mobilité
λ	Paramètre DIBL
λ	Paramètre tunnel
μ	Mobilité
μ_0	Mobilité à faible champ électrique
μ_c	Mobilité due aux interactions des centres coulombiens
μ_{eff}	Mobilité effective
μ_m	Maximum de la mobilité
μ_{SR}	Mobilité due aux interactions avec la rugosité de la surface
μ_{ph}	Mobilité due aux interactions des centres avec les phonons acoustiques
σ_n	Section de capture des électrons
σ_v	Section de capture des trous
τ	Constante de temps de piège
τ_c	Constante de temps de capture
τ_i	Constante de temps de la lorentzienne
τ_e	Constante de temps d'émission
Ψ_s	Potentiel de surface du semi-conducteur
Ψ_f	Potentiel de Fermi

Acronymes

CESL	Contact Each Stop Layer
DIBL	Drain Induced Barrier Lowering
D-RAM	Dynamic Random Access Memory
DSP	Densité Spectrale de Puissance
EOT	Equivalent Oxide Thickness
FDSOI	Fully Depleted Silicon On Insulator
FinFETs	Finger Field Effect Transistor
GIFBE	Gate-Induced Floating Body Effects
GIDL	Gate Induced Drain Leakage
HDD	High Doped Drain
IRDS	International Roadmap for Devices and Systems
LKE	Linear Kink Effect
LDD	Low Doped Drain
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
PDMOSFET	Partially Depleted Metal Oxide Semiconductor Field Effect Transistor
RTS	Random Telegraph Signal
SEG	Selective Epitaxial Growth
SOI	Silicon On Insulator
SCE	Short Channel Effect
sSOI	Strained Silicon On Insulator
RSC	Reverse Short Channel
UTBOX	Ultra Thin Buried OXide

INTRODUCTION GENERALE

Le transistor MOSFET (métal oxyde semi-conducteur à effet de champ) est considéré comme l'un des composants électroniques qui ont révolutionné le monde de l'électronique moderne. En 1959, grâce à J.S. Kilby [Kilby'59], le premier circuit intégré exploitant ce transistor a été breveté. Depuis, le MOSFET est devenu à la base de plusieurs applications dans la télécommunication, l'automobile, l'automatisme, l'aérospatiale...

Ces dernières décennies, le développement des transistors MOS repose principalement sur la réduction des dimensions de ces composants. Ceci a induit l'augmentation du nombre de transistors sur une puce suivant la loi de Moore qui prévoyait que cette croissance double tous les 18 mois [Moore'65]. Ainsi, la miniaturisation des composants a permis l'augmentation de la densité d'intégration, l'amélioration de la vitesse de commutation, en plus de la réduction des coûts de fabrication et de consommation.

Toutefois, à partir d'un certain stade la miniaturisation ne pouvait se faire en respectant les règles de réduction d'échelle parce que des effets parasites ayant tendance à modifier les performances de ces transistors étaient induites. A titre d'exemple, on peut mentionner les courants de fuite vers la grille, la source et le substrat ; l'augmentation des capacités de jonctions et des résistances d'accès et la réduction de la mobilité des porteurs. Pour remédier à ces effets parasites tout en évoluant vers des géométries plus réduites, de nouvelles solutions ont été proposées, notamment : l'utilisation de nouveaux matériaux à haute permittivité diélectrique « high-k » pour l'oxyde de grille, le remplacement de la grille en polysilicium par une grille métallique, l'utilisation de nouvelles étapes technologiques durant le processus de fabrication comme les techniques de contrainte et le substrat sur isolant (SOI) et aussi le développement de nouvelles architectures remplaçant le MOSFET classique par des structures multigrilles (double grille « DGFETs », triple grille « FinFETs », gate all around « GAAFETs », etc. ..). Ces dernières permettent un meilleur contrôle électrostatique du canal de conduction autorisant une amélioration des effets de canaux courts. Ces structures sont aussi généralement caractérisées par un canal non intentionnellement dopé, ce qui aide à minimiser la variabilité. Particulièrement, les transistors complètement déplétés à film mince et sur diélectrique enterré très fin (FD UTBOX), qui sont des structures en double grilles permettant de se servir de la grille arrière pour moduler précisément la tension de seuil. Ces derniers ont vu un intérêt important pour la fabrication des mémoires volatiles à un transistor (1T-DRAM) puisqu'ils autorisent grâce à la grille arrière d'avoir un condensateur servant de stockage d'information dans une même structure que le transistor. De cette façon la densité

d'intégration sur les circuits intégrés était augmentée et il n'y avait plus besoin d'une capacité externe.

Pour arriver à optimiser les performances de ces transistors MOSFETs, la compréhension du comportement physique au sein de ces structures s'avère essentielle. Pour ce faire, il y a eu recours à des techniques de caractérisation électriques permettant de déterminer les différents paramètres caractéristiques du transistor comme la tension de seuil, la mobilité.... L'étude du bruit basse fréquence est très souvent utilisée comme outil de diagnostic non destructif pour évaluer la qualité du film, de l'oxyde de grille et de l'interface film/oxyde vu que cette analyse permet d'identifier les pièges dans différentes zones du transistor et d'estimer leurs densités. Ainsi, le bruit basse fréquence peut être utilisé comme un outil de caractérisation complémentaire aidant à identifier les étapes de fabrication des transistors nécessitant une optimisation puisqu'un rapport peut être élaboré entre les pièges observés et ces étapes technologiques. En outre, l'étude du bruit basse fréquence permet d'identifier les sources de fluctuations pour avoir une meilleure vision d'analyser des mécanismes de transport des porteurs. Par ailleurs, il peut être utilisé comme facteur de mérite afin de comparer de différentes technologies.

La réduction de la température de fonctionnement des transistors était démontrée comme une alternative simple pour améliorer les performances de ceux-ci. La raison pour laquelle le refroidissement a été exploité dans certaines applications comme les amplificateurs faible bruit, les détecteurs infrarouges, le spatial... En outre, les études à basse température peuvent révéler des phénomènes inattendus dont l'analyse aide à mieux comprendre le comportement physique au sein du transistor.

C'est dans ce contexte que se situe le mémoire de cette thèse traitant des performances en statique et en bruit basse fréquence de transistors FD SOI UTBOX de la technologie 16 nm en fonction de la température. Ce travail est issu d'une thèse en cotutelle entre l'INSAT de l'université de Carthage, Tunis et le GREYC de l'université de Caen, France. Il s'inscrit dans le cadre d'un projet PHC tournesol démarré en 2012 en collaboration avec imec (Leuven, Belgique).

Ce manuscrit de thèse est structuré en cinq chapitres. Le premier chapitre rappelle la structure d'un MOSFET, ses paramètres caractéristiques, ses régimes de fonctionnement et les étapes

de son développement technologiques durant les dernières décennies. Le second chapitre commence par décrire l'architecture étudiée avec les différentes géométries traitées pour passer ensuite à analyser les performances de ces transistors en régime linéaire et saturé tout en mettant en évidence l'influence de la réduction de température sur les performances électriques de ces composants.

Le troisième chapitre présente le bruit en basse fréquence en tant qu'outil de caractérisation non destructif des transistors MOSFET. Tout d'abord, les différents types de bruit communément trouvés dans les transistors MOSFET sont brièvement rappelés. Ensuite, une approche d'analyse du bruit est décrite mettant l'accent sur la spectroscopie de bruit comme outils d'identification de pièges dans les différentes zones du transistor. Finalement, les résultats issus de notre travail sont présentés : l'analyse du bruit en $1/f$ permet d'identifier l'origine de ce type de bruit d'une part et la densité de pièges dans l'oxyde de grille d'autre part. Cette étude donne des indications sur la qualité du processus d'oxydation. Ensuite, la spectroscopie du bruit permet d'identifier différents pièges dans le film de Si. Puis, une comparaison entre différentes géométries en termes de nombre et densité de pièges dans la zone de déplétion est effectuée. Une discussion est enfin établie sur l'origine de ces pièges et leur rapport avec les étapes technologiques de fabrication.

Le quatrième chapitre met en évidence un comportement inhabituel des caractéristiques de la transconductance observé à basse température. L'origine de ce comportement est discutée en exploitant les résultats d'étude du bruit en basse fréquence, en particulier la spectroscopie du bruit. Ensuite, l'analyse est focalisée sur des effets quantiques observés à température cryogénique de l'hélium liquide en discutant l'origine de ces effets et leur influence sur le bruit en basse fréquence. Dans cette partie, une nouvelle approche a été développée concernant les modèles de fluctuations mobilité et de fluctuations du nombre de porteurs corrélés aux fluctuations de mobilité. Elle mène à une formulation théorique valide en inversion modérée à très faibles températures (<40 K) de la densité spectrale de puissance du courant de drain.

Le dernier chapitre est une synthèse des résultats issus de ce travail de thèse.

**CHAPITRE I : RAPPEL SUR LE
FONCTIONNEMENT DU MOSFET ET SON
DEVELOPPEMENT**

Chapitre I. Rappel sur le fonctionnement du MOSFET et son développement

Introduction

Le fonctionnement du transistor MOS est basé sur l'effet de modulation de la densité de charges par un champ électrique perpendiculaire à leur direction. Cet effet est appelé « effet de champ » et a été mis en évidence depuis 1926 [Lilienfeld'30, Heil'35]. Mais, ce n'est qu'en 1960 que Kahng et Attalla [Kahng'60, Attala'60] ont parvenu à concevoir le premier MOSFET.

Ce premier chapitre rappelle la structure d'un MOSFET conventionnel, ses principaux paramètres électriques, les régimes de fonctionnement et les étapes de son développement technologiques durant les dernières décennies.

I.1. Structure de base du MOSFET

L'architecture de base d'un transistor MOSFET est composée d'un substrat en silicium dopé n ou p sur lequel sont implantées les zones de source et de drain qui sont fortement dopées. Le dopage de ces deux zones est opposé à celui du substrat (si le substrat est de type n, la source et le drain sont de type p). Entre les zones de source et de drain se trouve une couche interfaciale de SiO_2 , constituant le diélectrique de grille. Cette couche est couverte d'un matériau de haute conductivité (le poly-silicium ou bien un métal). Cet empilement est appelé la grille. En dessous de la grille se trouve la zone active du transistor, appelée canal.

Un MOSFET conventionnel est caractérisé par ses dimensions géométriques illustrées dans la Figure I. 1 (cas d'un transistor de type n) : la longueur et la largeur de la grille sont notées, respectivement, L et W . Il s'agit de longueur et largeur de masque. La longueur et la largeur effective sont notées L_E et W_E , respectivement. Vu la réduction d'échelle des transistors, la différence entre les dimensions de masque et les dimensions effectives n'est plus négligeable et doit être prise en compte. Ainsi, des nouveaux paramètres sont introduits, à savoir, $\Delta L = L - L_E$ et $\Delta W = W - W_E$. La profondeur de diffusion des jonctions de source et drain est notée x_j , l'épaisseur de l'oxyde de grille est notée T_{ox} .

Chapitre I. Rappel sur le fonctionnement du MOSFET et son développement

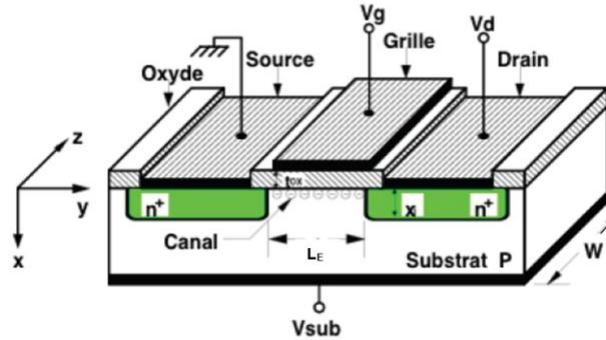


Figure I. 1 : Structure d'un MOSFET conventionnel à canal n.

I.2. Principe de l'effet de champ

La polarisation du MOSFET par l'application de champ électrique vertical (V_{GS}) à travers la grille (G) permet de contrôler la densité de charges mobiles dans le canal de conduction entre la zone de source et celle de drain. Le mouvement de ces charges est entraîné par l'application d'un champ électrique horizontal entre la source et le drain (V_{DS}). Cette modulation de la conductance du canal par un champ perpendiculaire à la direction de mouvement des charges est appelée « effet de champ » [Sze'81]. Les tensions de polarisations de grille V_{GS} et de drain V_{DS} sont référencées par rapport à la source/ substrat qui sont, généralement, reliés à la masse. La modulation de la conductance de canal est effective à partir d'une tension de grille appelée tension de seuil V_{th} . Il s'agit de la tension de grille nécessaire pour qu'un canal d'inversion soit créé.

I.3. Régimes de fonctionnement du MOSFET

En absence de polarisation appliquée aux électrodes du MOSFET, il y a toujours une courbure de bandes à l'interface semi-conducteur-oxyde. Cette courbure est due aux charges fixes présentes dans l'oxyde et à l'interface SiO_2/Si qui n'est pas parfaite. La valeur de tension de grille qu'il faut appliquer pour compenser cette courbure de bandes est appelée tension de bandes plates, notée V_{FB} . L'équation exprimant la relation entre cette tension et les autres paramètres du MOSFET est donnée par [Sze'81] :

$$V_{GS} = V_{FB} + \Psi_S - \frac{Q_{sc}}{C_{ox}} \quad (\text{I.1})$$

avec Ψ_s le potentiel de surface, Q_{sc} la charge du semi-conducteur, C_{ox} la capacité de l'oxyde qui est donnée par [Sze'81] :

$$C_{ox} = \frac{\epsilon_0 \epsilon_{ox}}{T_{ox}} \quad (\text{I.2})$$

ϵ_0 , ϵ_{ox} sont les permittivités du vide et de l'oxyde, respectivement. T_{ox} est l'épaisseur de l'oxyde.

Chapitre I. Rappel sur le fonctionnement du MOSFET et son développement

La charge du semi-conducteur est la somme de la charge d'inversion, la charge de déplétion et la charge des états d'interface : $Q_{sc} = Q_{inv} + Q_{dep} + Q_{it}$.

La relation entre la tension de bandes plates et la tension de seuil est donnée par [Sze'81] :

$$V_{th} = 2\psi_s - \frac{Q_d}{C_{ox}} + V_{FB} \quad (I.3)$$

Q_d/C_{ox} étant l'hauteur de la barrière de potentiel entre la source et le canal.

En polarisant la grille du transistor, la courbure des bandes d'énergie commence à changer. Selon la valeur de la tension de grille V_{GS} , on distingue les différents régimes de fonctionnements du MOSFET (Figure I. 2) :

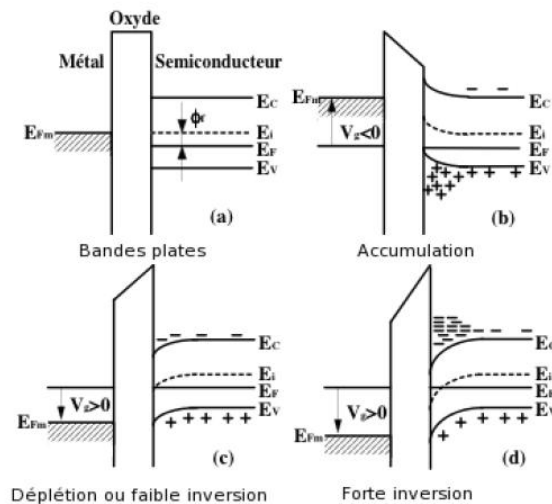


Figure I. 2 : Diagrammes de bandes d'énergie d'un MOSFET durant ses différents régimes de fonctionnement [Sze'81].

- **Régime d'accumulation** ($V_{GS} < V_{FB}$) : le champ électrique vertical créé par la tension de grille attire les porteurs majoritaires vers l'interface oxyde/semi-conducteur. Il y a donc une accumulation des porteurs majoritaires à l'interface oxyde/substrat.
- **Régime de déplétion ou de faible inversion** ($V_{FB} < V_{GS} < V_{th}$) : les porteurs majoritaires sont repoussés de l'interface donnant lieu à une zone appauvrie en porteurs majoritaires. La concentration des porteurs minoritaires attirés vers l'interface est supérieure à celle des porteurs majoritaires au même endroit - conduisant à la création d'un canal de faible inversion en surface. Il est possible donc de faire circuler un courant entre les zones de source et de drain. Le courant de drain est dominé par un courant de diffusion qui évolue exponentiellement avec la tension de grille [Sze'81]:

Chapitre I. Rappel sur le fonctionnement du MOSFET et son développement

$$I_d \propto e^{\frac{q(V_{GS}-V_{th})}{mkt}} \quad (I.4)$$

Où m est un facteur du substrat égal à $1 + \frac{C_d+C_{it}}{C_{ox}}$ (C_d est la capacité de déplétion et C_{it} est la capacité des états d'interface).

- Régime de forte inversion ($V_{GS} > V_{th}$) : la concentration des porteurs minoritaires en surface devient supérieure à la concentration des trous dans le volume. Via la couche d'inversion créée entre le drain et la source, un canal de conduction est bien formé entre ces deux zones. En augmentant la polarisation de grille, à partir d'une valeur limite de celle-ci, le potentiel de surface n'est plus influencé par la tension de grille mais plutôt par la tension de drain V_{DS} . Dans ce cas-là, selon la valeur de cette dernière, on distingue deux modes de fonctionnement : le régime linéaire et le régime de saturation.

- *Régime linéaire ou ohmique* : il a lieu lorsque $V_{DS} \ll V_{GS}$. La distribution de porteurs est presque uniforme le long du canal. Pour une tension de drain donnée, le courant du canal I_D varie linéairement avec la tension de grille suivant l'équation :

$$I_D = \frac{W_{eff}}{L_{eff}} \mu_{eff} C_{ox} (V_{GS} - V_{th} - \frac{V_{DS}}{2}) V_{DS} \quad (I.5)$$

La variation de I_D en fonction de V_{GS} représente une caractéristique de transfert du transistor. Dans cette zone ohmique, la pente de la courbe linéaire présentant la variation du courant de drain par rapport à la tension de grille permet de déduire la transconductance g_m :

$$g_m = \frac{dI_D}{dV_{GS}} \quad (I.6)$$

- *Régime de saturation* : il a lieu lorsque $V_{DS} > (V_{GS} - V_{th})$. Avec l'augmentation de la tension de drain, la charge d'inversion diminue en se rapprochant du drain jusqu'à une valeur limite (V_{DSat}) pour laquelle le canal est pincé du côté du drain. Dans cette région, le courant de saturation du drain est exprimé par [Mathieu'96] :

$$I_{Dsat} = \frac{1}{2} \frac{W_{eff}}{L_{eff}} \mu_{eff} C_{ox} V_{dsat}^2 \quad (I.7)$$

avec μ_{eff} la mobilité effective des porteurs dans le canal.

I.4. Mobilité des porteurs

La mobilité des porteurs caractérise l'aptitude de ceux-ci à se déplacer dans le canal. Ce paramètre est influencé par plusieurs effets : le champ longitudinal, l'orientation du réseau du canal, la température opérationnelle...

I.4.1. Mécanismes de collisions [Sah'72]

Au sein d'une même structure MOS, la mobilité des porteurs est fortement impactée par les mécanismes de collision, principalement, la collision sur les phonons, sur la rugosité de surface et sur les centres coulombiens:

- Collisions sur les phonons (μ_{ph}) : elles sont dues aux vibrations du réseau qui ont lieu lorsque la température opérationnelle est supérieure au zéro absolu. Lorsque cette température est inférieure à 100 K, il s'agit de phonons acoustiques qui donnent lieu à des collisions élastiques. Pour des températures plus élevées (mais inférieures à 340 K), on parle de phonons optiques. Ce type de collisions est dominant en faible inversion.
- Collisions sur les centres coulombiens (μ_c) : Elles se manifestent en faible inversion et à faible température lorsque les collisions sur les phonons ne sont pas dominantes. Ce type de collisions résulte des emplacements aléatoires des sites chargés près du canal. Ces sites sont, généralement, localisés à proximité de l'interface Si/SiO₂. Leurs emplacements aléatoires impactent le déplacement des porteurs dans le canal et modifient leurs mobilité.
- Collisions sur la rugosité de surface (μ_{SR}) : Les impuretés de surface, localisées à l'interface Si/SiO₂, présentent une source importante de collision qui dépend de la structure de chaque composant. Ces collisions ne dépendent pas de la température et sont dominantes à fort champ électrique. Ainsi, elles sont fortement liées à la densité de charge de la zone d'inversion et de déplétion.

L'effet de ces mécanismes de collision est relié à la température et à la densité de porteurs dans le canal. Cette dépendance est décrite dans la Figure I. 3 : à basse température et en faible inversion, ce sont les collisions sur les phonons et sur les centres coulombiens qui influencent la mobilité effective. En forte inversion et indépendamment de la température, ce sont les collisions sur la rugosité de surface qui prédominent [Takagi'94].

Chapitre I. Rappel sur le fonctionnement du MOSFET et son développement

La mobilité effective totale résultante de ces trois principaux mécanismes de collision est exprimée alors par l'équation empirique de Matthiessen qui considère que ces mécanismes de collisions sont non-corrélés :

$$\frac{1}{\mu_{eff}} = \frac{1}{\mu_{ph}} + \frac{1}{\mu_{SR}} + \frac{1}{\mu_C} \quad (I.8)$$

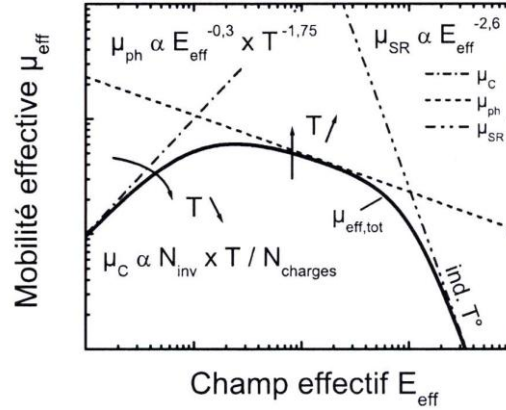


Figure I. 3 : Dépendance en température et en champ électrique des trois mécanismes de collisions impactant la mobilité effective [Takagi'94].

I.4.2. Mobilité à faible champ et mobilité effective

Lorsque le champ électrique transversal est assez faible, on parle de mobilité à faible champ électrique, notée, μ_0 . En augmentant le champ électrique vertical appliqué sur la grille, la densité de porteurs dans le canal augmente ce qui entraîne une réduction de la mobilité. On parle alors d'une mobilité effective, μ_{eff} . L'une de ses expressions simplifiées, en régime linéaire, est donnée par [Szelag'99]:

$$\mu_{eff} = \frac{\mu_0}{1 + \theta_1(V_{GS} - V_{th}) + \theta_2(V_{GS} - V_{th})^2} \quad (I.9)$$

$$\theta_1 = \theta_0 + \frac{W_G}{L_G} \mu_0 C_{ox} R_{SD} \quad (I.10)$$

θ_1 , θ_2 sont, respectivement, le premier et le second facteur de réduction de la mobilité : θ_1 est lié aux collisions sur les phonons et aux résistances d'accès de source et de drain, θ_2 est due aux collisions sur la rugosité de surface.

$\theta_0 = C_{ox}/Q_c$ est le facteur intrinsèque de réduction de la mobilité (où $Q_c (\approx 10^{13} \text{q/cm}^2)$ est la charge critique caractérisant la réduction de la mobilité à forte polarisation de grille).

Il est à noter que lorsque le champ longitudinal (E_y) créé par la tension de drain est suffisamment élevé, la mobilité effective est alors influencée par celui-ci et son expression est donnée par [Shin'91]:

$$\mu_{eff} = \frac{\mu_0}{\sqrt{1 + \left(\frac{E_y}{E_{sat}}\right)^2}} \quad (I.11)$$

I.5. Autres paramètres caractéristiques du MOSFET

I.5.1. Tension de seuil

Il s'agit de la tension de grille nécessaire pour qu'un canal d'inversion soit créé. Autrement, C'est la tension de grille nécessaire pour que le potentiel de surface Ψ_s soit égal à deux fois le potentiel de Fermi Ψ_f .

I.5.2. Résistances d'accès

Les résistances d'accès de source et de drain présentent un paramètre important impactant le courant de drain particulièrement pour les composants submicroniques. En effet, avec la miniaturisation continue des composants MOSFETs, les résistances d'accès deviennent non négligeables devant la résistance du canal. Ces résistances entraînent une chute des tensions appliquées au transistor (V_{GS} et V_{DS}) et par la suite une chute du courant. Généralement, on considère que le transistor est symétrique par rapport à la médiane verticale de la grille. Ainsi, les résistances de source et de drain sont considérées identiques (Figure I. 4). Ces résistances d'accès sont influencées par plusieurs composantes comme la résistance du contact métal – semi-conducteur, le dopage des zones source et drain et des zones LDD...

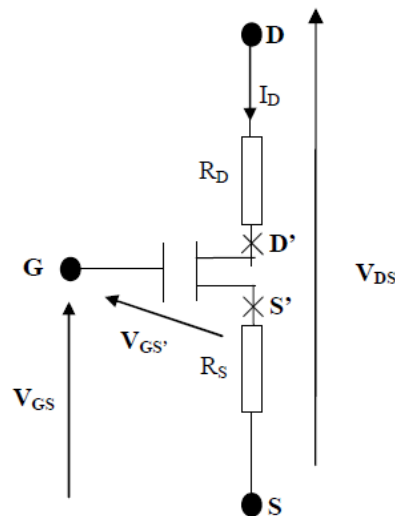


Figure I. 4 : Modélisation des résistances d'accès de source et de drain dans un MOSFET. S' et D' délimite les extrémités réelle de canal de conduction.

I.5.3. Pente sous le seuil

C'est l'un des paramètres importants caractérisant le MOSFET vu qu'il renseigne sur la vitesse de passage du composant de l'état OFF à l'état ON (vitesse de commutation). Pratiquement, ce paramètre est extrait à partir de la pente du courbe $\log(I_D) = f(V_{GS})$ dans la région de sous seuil. Ce paramètre révèle la qualité de l'interface oxyde/semi-conducteur de

Chapitre I. Rappel sur le fonctionnement du MOSFET et son développement

fait sa dépendance des diverses capacités d'interface (C_{it}), d'oxyde (C_{ox}) et de la zone de déplétion (C_{dep}) [Sze'81]:

$$S = \frac{kT}{q} \ln 10 \left[1 + \frac{C_{dep}}{C_{ox}} + \frac{C_{it}}{C_{ox}} \right] \quad (I.12)$$

La valeur idéale de ce paramètre est obtenue en négligeant les différentes capacités (puisque $C_{dep} \ll C_{ox}$ et $C_{it} \ll C_{ox}$). Elle est d'une valeur de 60 mV/décade à température ambiante.

I.5.4. Les courants I_{ON} et I_{OFF}

Le courant I_{OFF} représente le courant de drain du transistor à l'état bloqué. Autrement dit, lorsqu'aucune polarisation n'est appliquée à l'électrode de drain. Idéalement, ce courant devrait être nul. En réalité il ne peut pas l'être compte tenu des courants de fuites circulant dans le canal. Le courant I_{OFF} est responsable de la dissipation de la puissance [Andrieu'2005] qui limite la miniaturisation des composants MOSFETs.

Le courant I_{ON} est la valeur maximale que peut atteindre le courant de drain à tensions nominales ($V_{DS} = V_{GS} = V_{DD}$). Il impacte directement le délai intrinsèque du transistor.

Les courants I_{OFF} et I_{ON} renseignent sur la performance du MOSFET.

I.5.5. Vitesse de saturation des porteurs, V_{drift}

C'est la vitesse maximale des porteurs dans le canal, notée V_{drift} . En régime de saturation, ces porteurs de charges sont appelés des porteurs chauds vu leur énergie potentielle très élevée. Ceci entraîne des phénomènes d'ionisation et dégrade la structure du transistor ce qui modifie ses performances électriques [Ghibaud '97].

I.6. La miniaturisation des MOS entre avantages et inconvénients

La réduction des dimensions géométriques des composants à l'échelle nanométrique a permis d'améliorer leur qualité et d'augmenter la densité d'intégration à très grande échelle. Cette approche est connue sous le nom de « loi de Moore » [Moore'65]. Une loi qui prévoit que le nombre de transistors sur une même puce doublera presque tous les deux ans. Cependant, la miniaturisation des MOSFETs s'accompagne des effets parasites affectant la performance de ces composants [Khann'2004, Skotnicki'2000, Szlag'99].

I.6.1. Effet de confinement des porteurs

La réduction prononcée de l'épaisseur de la couche d'oxyde et des dimensions du transistor entraîne un champ électrique très élevé à l'interface Si/SiO₂. Ceci induit le confinement des porteurs dans un puits de potentiel très étroit. Ceci fait apparaître des niveaux d'énergie discrets dans ce puits. Cet effet de confinement de charge influence significativement les propriétés du transistor. Particulièrement, il augmente la dispersion de la tension de seuil [Fiori'01, Fiori'02, Fiori'03].

Chapitre I. Rappel sur le fonctionnement du MOSFET et son développement

I.6.2. Courant tunnel

En diminuant l'épaisseur de l'oxyde de grille, des courants de fuite peuvent apparaître [Yang'2004, Gehring'2004, Claeys'2002]. Pour des épaisseurs inférieures à 3 nm, la barrière de potentiel oxyde/semi-conducteur (SiO_2/Si) devient tellement mince que les porteurs passent directement par effet tunnel de la grille au canal.

Aussi, avec la réduction de la longueur de grille, la distance entre la source et le drain devient de plus en plus réduite. Ceci affaiblit la barrière de potentiel source/canal/drain. Ainsi, les porteurs peuvent passer facilement par effet tunnel de la source au drain [Chang'2000, Wang'2002, Munteanu'2003, Wakabayashi'2004]. Cet effet présente une des limitations majeures de la miniaturisation des dispositifs MOS vu qu'il impacte directement le courant I_{OFF} [Yang'2004].

I.6.3. Transport balistique

Pour des polarisations élevées, la vitesse des porteurs atteint une limite de saturation. Cette vitesse est limitée par des mécanismes de collision et de dispersion dans le canal. Pour les nouveaux transistors nanométriques, vu la longueur réduite de la grille, ces mécanismes n'impactent plus le transport des porteurs. Ces derniers traversent alors le canal directement. Ce qu'on appelle le transport balistique. Dans ce cas- là, la vitesse des porteurs est beaucoup plus importante que la vitesse de saturation.

I.6.4. Impact sur la mobilité

La mobilité des porteurs est contrôlée significativement par les champs vertical et longitudinal. Avec l'augmentation du champ électrique vertical, la densité des porteurs est plus importante, induisant une réduction de leur mobilité à travers des collisions. Pour un champ longitudinal supérieur à 10^5V/m , la température des porteurs de charge accélérés vers le drain est susceptible de dépasser celle du réseau cristallin, créant ainsi des porteurs chauds.

I.6.5. Effets de canaux courts

En diminuant la longueur de grille, la partie de la charge contrôlée par les jonctions de source et de drain devient non négligeable devant celle effectivement contrôlée par la grille, ce qui induit une réduction de la tension de seuil. Ce phénomène est connu sous le nom d'effet de partage de charges (charge sharing). A polarisation de drain élevée, un autre phénomène devient important: c'est l'effet DIBL (pour Drain Induced Barrier Lowering). Il se traduit par une réduction de la hauteur de barrière source/substrat à fort V_{DS} induisant également une diminution de la tension de seuil. Il en résulte une augmentation du courant de drain avec la tension de drain en régime de saturation. Un autre effet parasite apparaît suite à la réduction de l'épaisseur de l'oxyde de grille, c'est le courant de fuite GIDL (« *Gate Induced Drain*

Chapitre I. Rappel sur le fonctionnement du MOSFET et son développement

Leakage »). D'autres effets parasites sont créés entraînant la dégradation du fonctionnement du transistor comme le courant de perçage, le courant inverse de fuite des jonctions source/canal, canal/drain (RSC « *Reverse Short Channel* »)...

I.6.6. Effets de porteurs chauds

En régime de saturation, les porteurs de charges peuvent acquérir des énergies supérieures à la température thermique du réseau – il s'agit alors des porteurs chauds. L'injection de ces porteurs cause une génération de défauts localisés au voisinage du drain, charges piégées dans l'oxyde et/ou création d'états d'interface, ce qui entraîne une dérive des caractéristiques de ces dispositifs et par la suite une dégradation des performances électriques.

I.7. Solutions pour remédier aux inconvénients de la miniaturisation des MOS

Pour guider les fabricants dans leur approche de miniaturisation des transistors, des lois de réduction d'échelle ont été proposées par Dennard [Dennard'74], Baccani [Baccani'84] ... Ces lois proposent des facteurs d'échelle à prendre en compte dans la réductions des dimensions du transistor. Pour des dimensions fortement submicroniques, afin de continuer la miniaturisation des transistors tout en évitant au mieux les effets néfastes, d'autres approches ont apparu, connues sous le nom de « More Moore » et « More than Moore ». De nouveaux procédés, architectures et matériaux ont vu le jour afin de poursuivre la quête du doublement de la puissance de calcul tous les deux ans utilisant des technologies silicium. Il s'agit de l'approche « More Moore ». La stratégie « More Than Moore » a pour objectifs d'améliorer les performances des MOSFET en utilisant d'autres matériaux et de créer des systèmes compacts de type Microelectromechanical system (système micro-électro-mécanique, MEMS) et System on Chip (système sur puce, SoC).

Dans ce qui suit, on présente les principales méthodes et technologies adoptées pour minimiser les effets parasites de la miniaturisation et améliorer les propriétés des transistors (More Moore).

I.7.1. Oxyde de grille

Avec la réduction d'échelle des transistors, l'oxyde de grille est devenu de plus en plus mince. Ceci augmente significativement les courants de fuites. Ainsi, en passant d'une épaisseur d'oxyde de 30 Å (ou 3 nm) à 10 Å (ou 1 nm), ces courants sont multipliés par 8 [Buss'2005]. Pour palier à cet effet indésirable, le SiO₂ a cédé sa place à de nouveaux diélectriques caractérisés par une haute permittivité « high-k » comme le SiN₄, le SiON, le TiO₂... Ces

Chapitre I. Rappel sur le fonctionnement du MOSFET et son développement

isolants permettent de garder les performances électriques de l'oxyde (capacité) avec une épaisseur plus importante. On évalue ces diélectriques en terme d'épaisseur équivalente d'oxyde EOT (« *Equivalent Oxide Thickness* »). Ceci signifie l'épaisseur réelle du SiO₂ qu'il faudrait pour obtenir la même valeur de capacité d'oxyde. Elle est donnée par :

$$EOT = T_{hk} \frac{\epsilon_{SiO_2}^r}{\epsilon_{hk}^r} \quad (I.13)$$

ϵ_{hk}^r et $\epsilon_{SiO_2}^r$ sont respectivement la permittivité relative du diélectrique high-k et du SiO₂. T_{hk} est l'épaisseur du matériau high-k.

Cependant, ces nouveaux matériaux ont plusieurs limites. A titre d'exemple, ils engendrent une réduction de la mobilité due aux interactions coulombiennes et avec les phonons optiques. Et une dérive de la tension de seuil à cause des pièges à l'interface et charges dans l'oxyde. Aussi, le dépôt d'un diélectrique high-k sur le silicium crée une couche de silice de mauvaise qualité qui dégrade le bon fonctionnement du transistor, d'où la nécessité d'introduire une couche interfaciale d'oxyde de silicium. Parmi les diélectriques high-k utilisés en empilement avec une couche interfaciale et une grille métallique, on trouve l'oxyde d'hafnium (HfO₂) et le silicate de hafnium nitruré (HfSiON).

I.7.2. Grille métallique

L'utilisation de grille en polysilicium a posé plusieurs problèmes. Particulièrement, la réduction du couplage grille/canal à cause de la déplétion de la grille, et le contre dopage du canal à cause de la pénétration du bore de la grille polysilicium fortement dopée vers le canal à travers l'oxyde fin. Alors pour s'affranchir de ces problèmes, la grille en polysilicium a été remplacée par une grille métallique. Cette dernière présente une faible résistance, une meilleure intégrité électrostatique et une meilleure compatibilité avec les oxydes high-k.

Les métaux les plus promoteurs sont le nitrure du titane (TiN) et le nitrure de tantale (TaN). Ils sont caractérisés par un niveau de Fermi proche du milieu de gap du silicium en régime de bandes plates, ce qu'on appelle matériau de type « midgap » [Allegret'2006].

I.7.3. Techniques de contraintes mécaniques

C'est l'une des techniques les plus utilisées ces décennies afin d'améliorer le transport des porteurs dans le canal. L'application des contraintes mécaniques entraîne des déformations au niveau du cristal. Ceci change les propriétés électroniques du transistor. Particulièrement la mobilité des porteurs qui est améliorée suite à la réduction des mécanismes de collisions. Ainsi, le courant dans le canal augmente. Le type de contrainte diffère selon le type de MOSFET. Pour les pMOS, on adopte des contraintes de compression, alors que pour les nMOS, on opte pour des contraintes de traction.

Chapitre I. Rappel sur le fonctionnement du MOSFET et son développement

Silicium contraint sur isolant « sSOI »

Il s'agit d'une contrainte globale appliquée sur le substrat. C'est-à-dire que toute la surface du substrat est contrainte. Elle consiste à faire le dépôt par épitaxie d'une couche fine de Si sur un substrat en SiGe. Ce substrat est caractérisé par une maille plus grande que celle du silicium. Ainsi, ce dernier est soumis à une contrainte en traction en deux axes (figure I.5) [Claeys'2008]. Cependant, la diffusion et l'accumulation des atomes de Germanium à l'interface Si/SiO₂ augmente la densité des pièges dans l'oxyde et à l'interface. Ceci accroît le courant de fuite de grille et réduit la mobilité. Pour faire face à ces limites, un substrat en silicium est lié à l'empilement précédemment décrit de manière à ce que le SiO₂ soit entre le nouveau substrat et la couche de Si contrainte (figure I.6). Ensuite, le substrat de Ge Figure I.5 est retiré pour obtenir finalement une structure multicouche avec du silicium contraint directement sur la couche isolante (sSOI). Cette technique est appelée le « Smart Cut ».

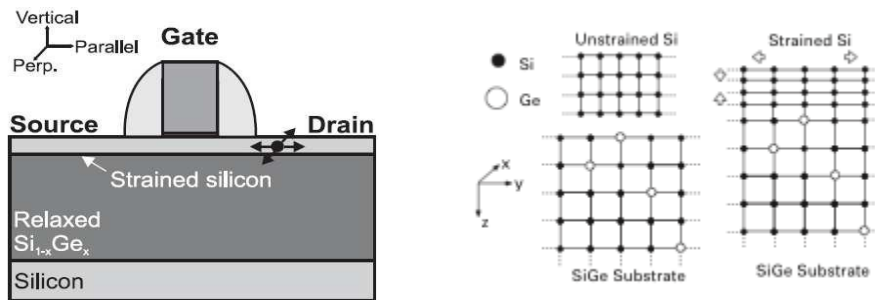


Figure I. 5. Contrainte de traction suite au dépôt du Si sur SiGe [Esseni'2011].

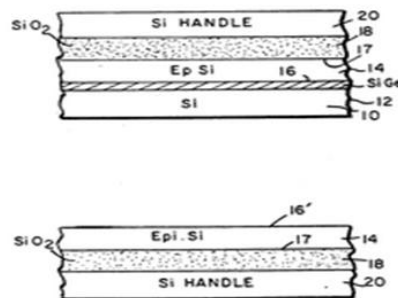


Figure I. 6. La technique du smart cut.

Couche d'arrêt de gravure « CESL »

C'est l'abréviation de « Contact Each Stop Layer ». Elle consiste à recouvrir la grille par une couche de diélectrique, généralement en nitrure de silicium [Raymond'2009] (figure I.7). Cette couche provoque une contrainte dans la direction du canal ce qui améliore la mobilité des porteurs. Ainsi, le courant de drain est amélioré. Cette couche joue principalement le rôle

Chapitre I. Rappel sur le fonctionnement du MOSFET et son développement

de barrière lors de la gravure de contacts permettant d'éviter la création d'éventuels courts-circuits pendant l'étape de photolithographie.

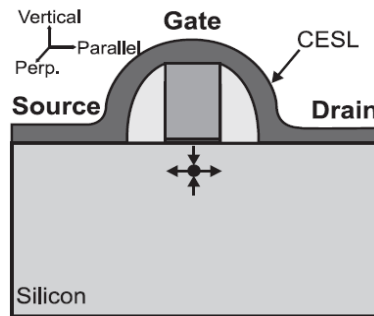


Figure I. 7. Dépôt de couche CESL [Raymond'2009].

Croissance épitaxiale sélective (SEG)

Elle consiste à faire croître du SiGe au lieu du Silicium dans les régions de source et de drain par épitaxie sélective (figure I.8). Ceci induit une contrainte en compression dans le canal [Esseni'2011]. Ceci améliore la mobilité des porteurs et par la suite le courant du drain et réduit les résistances d'accès et le courant de fuite de la grille [Collaert'2008, Collaert'2008, Shim'2004]. En plus, il a été démontré que cette technique n'a pas d'influence significative sur le bruit basse fréquence [Put'20, Boudier'2018].

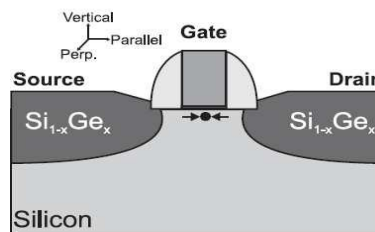


Figure I. 8. Croissance épitaxiale sélective du SiGe dans les régions de source et drain [Esseni'2011].

I.8. Evolution vers des nouvelles architectures

I.8.1. MOSFET à multi-grilles

Le transistor bulk atteignant ses limites vis-à-vis du contrôle des effets de canaux courts pour les longueurs de grille inférieures à 30 nm. D'autres architectures technologiques ont donc vu le jour. Les structures multi grilles apparaissent comme étant une approche permettant l'amélioration des performances des dispositifs MOS. Ces structures sont reconnues comme un candidat prometteur pour satisfaire les exigences de l'IRDS. Grâce à la multiplication du nombre de grilles un bon contrôle du canal par la grille est assuré [Colinge'2007, Collaert'2008]. Plusieurs structures multi-grilles (MuGFET) ont été proposées, parmi elles, le PiGate, le TriGate, le FinFET, le transistor à grille enrobante GAA, l'OmegaFET,... Ces

Chapitre I. Rappel sur le fonctionnement du MOSFET et son développement

dispositifs sont considérés parmi les architectures les plus prometteuses pour les générations technologiques, plus innovantes et plus intégrées.

La double-grille, rend le transistor MOS plus robuste qu'avec une simple grille vu le contrôle simultané du potentiel de surface aux deux interfaces du film de silicium. Les effets de canaux courts sont donc réduits. Aussi, le caractère symétrique de la distribution du potentiel électrostatique induit un champ nul au milieu du film ce qui permet d'augmenter la mobilité, réduire les phénomènes parasites liés aux fluctuations de dopants et, simultanément, augmenter la probabilité de transport balistique dans le cas des canaux courts.

I.8.2. Technologie FDSOI UTBOX

Comme nous l'avons vu précédemment, la technologie SOI est devenue l'une des filières les plus prometteuses pour la fabrication de circuits intégrés. Cette technologie est considérée comme un fort moyen pour développer les frontières de la microélectronique par la miniaturisation avancée des transistors MOS et par les architectures innovantes qu'elle peut offrir. Généralement, Le substrat SOI est constitué d'un film de silicium monocristallin non intentionnellement dopé (dopage de l'ordre de 10^{15} - 10^{16} at.cm⁻³), isolé du substrat de silicium par un oxyde enterré appelé BOX (pour Buried OXide). La zone active du transistor sera définie dans la couche de silicium supérieure.

Comparé à des transistors sur silicium massif, la SOI présente deux nouveaux paramètres physiques entrants en considération: l'épaisseur du film de silicium actif, notée T_{Si} , et l'épaisseur de l'oxyde enterré, notée T_{BOX} . Deux catégories de transistors MOSFET peuvent être réalisées grâce aux substrats SOI. Quand T_{Si} est important (supérieur à 50nm), la zone de déplétion n'atteint pas le BOX. On observe ainsi une zone neutre. Dans ce cas on parle de transistors « partiellement déplétés » ou PDSOI (Partially Depleted SOI). Si non, quand l'épaisseur du film de silicium est suffisamment mince pour que la zone de déplétion atteigne le BOX, on parle de transistors « complètement déplétés » ou FDSOI (Fully Depleted SOI). Dans ce manuscrit, cette architecture sera étudiée en détails.

Conclusion

Dans ce chapitre, les principales notions permettant la compréhension du fonctionnement des MOSFETs conventionnels et nanométriques ont été présentées. Les limitations et les avantages de ces derniers ont été évoqués. Finalement, l'accent a été mis sur la technologie FDSOI UTBOX qui fait l'objet de ce travail de thèse.

Chapitre I. Rappel sur le fonctionnement du MOSFET et son développement

**CHAPITRE II. PERFORMANCES EN
STATIQUE ET EN SATURATION A
DIFFERENTES T**

Introduction

La miniaturisation continue des transistors MOSFET nécessite une analyse adéquate de leurs caractéristiques électriques pour arriver à mieux comprendre les phénomènes physiques qui règnent le fonctionnement de ces composants. Par conséquent, une caractérisation pointue est nécessaire pour évaluer les performances et estimer les principaux paramètres électriques de ces transistors.

Dans ce second chapitre, la technologie de transistors étudiés est présentée avec plus de détails. Ensuite, les méthodes employées pour l'extraction des paramètres caractérisant ces composants en régimes linéaire et saturé, notamment, la tension de seuil, la mobilité à faible champs, les résistances d'accès, le courant et la tension de saturation seront présentés. L'impact de la réduction de température sur les performances de ces transistors est investigué.

II.1. Architecture étudiée

Les transistors étudiés sont des transistors MOSFET en double grille, de type n, avec un film de silicium mince complètement dépleté (« Fully Depleted ») sur un substrat sur isolant (« Substrate On Insulator »), l'isolant est un diélectrique enterré très fin (« Ultra Thin Buried OXide ») d'où l'acronyme des composants FD SOI UTBOX. L'empilement de la grille avant consiste en une grille métallique en Titanium Nitride (TiN) au-dessus d'un oxyde de grille à haute permittivité diélectrique. Figure II. 1 est une représentation schématique de cette technologie. $T_{\text{high-k}}$, T_{ox} , T_{Si} , et T_{BOX} sont les épaisseurs respectives du diélectrique de la grille avant, de la couche interfaciale de SiO_2 , du film de silicium et de l'oxyde enterré.

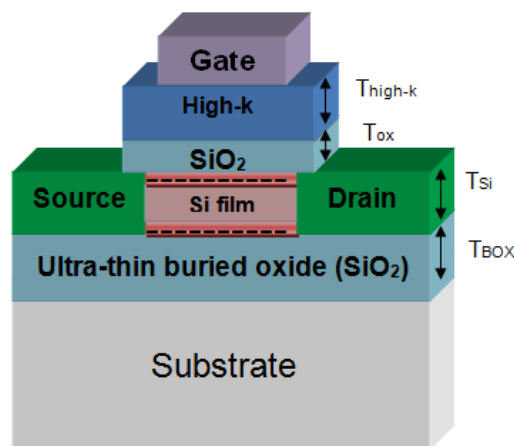


Figure II. 1: Représentation schématique du transistor UTBOX sur SOI

Ces transistors sont fabriqués à imec en technologie 16 nm sur des puces (wafer) de 300 mm. Ils présentent différentes longueurs de masque L_G variant de 120 nm à 1 μm et des largeurs de

Chapitre II. Performances en statique et en saturation a différentes T

masque W_G de 150 nm, 1 μm et 10 μm . Le tableau II.1 récapitule les principales caractéristiques des transistors étudiés.

Puce	Diélectrique de grille	T_{Si} (nm)	T_{BOX} (nm)	EOT (nm)	Epaisseur du SEG (nm)
D05	1,5 nm HfSiO + 1,5 nm SiO ₂	20	10	1,9	35
D07	2,5 nm SiON + 1 nm SiO ₂	20	10	2,6	35

Tableau II. 1: Principales caractéristiques des transistors UTBOX étudiés.

Il est à noter que parmi les transistors étudiés, on trouve des composants standards et d'autres pivotés (« rotated ») : les standards sont ceux dont la maille du réseau cristallin du film de Si est orientée vers la direction $\langle 110 \rangle$, alors que pour les pivotés elle est orientée vers $\langle 100 \rangle$.

II.2. Banc de mesure

Afin d'évaluer les performances des transistors étudiés en régimes linéaire et saturé, il est nécessaire de mesurer les différents courants de drain I_D , de source I_S , de grille I_G et de substrat I_B après la polarisation du composant. Les différents équipements utilisés sont présentés dans l'annexe.

II.3. Extraction des paramètres électriques en régime linéaire

Les caractéristiques de transfert (mesures du courant en fonction de la tension (tension de drain ou de grille)) sont utiles pour déterminer les paramètres électriques caractéristiques des transistors et ainsi évaluer la performance de ces derniers. Dans la littérature, différentes méthodes étaient proposées pour l'extraction des paramètres statiques [McLarty'95, Koomen'82, Sodini'82, Lime'2003, Hamer'86, Romanjek'2004]. Parmi ces méthodes, on peut mentionner la méthode de la tension de seuil extrapolée $V_{\text{Th,ext}}$ [Ghibaudo'89a]. Cette méthode permet l'extraction de la tension de seuil à partir de l'extrapolation linéaire avec l'axe Ox de l'évolution du courant de drain en fonction de la tension de grille au point du maximum de la transconductance (Figure II. 2). Une autre méthode dite de la résistance totale [Ghibaudo'97] permet l'extraction de la résistance d'accès $R_{\text{accès}}$ et de la réduction de la longueur du canal ΔL (Figure II. 3).

Chapitre II. Performances en statique et en saturation a différentes T

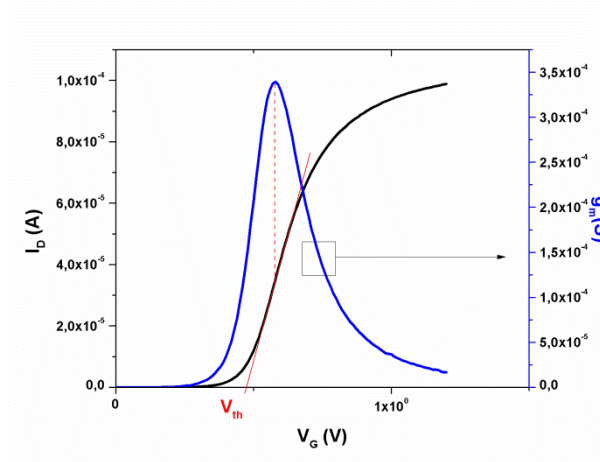


Figure II. 2 : Extraction de la tension de seuil par la méthode d'extrapolation.

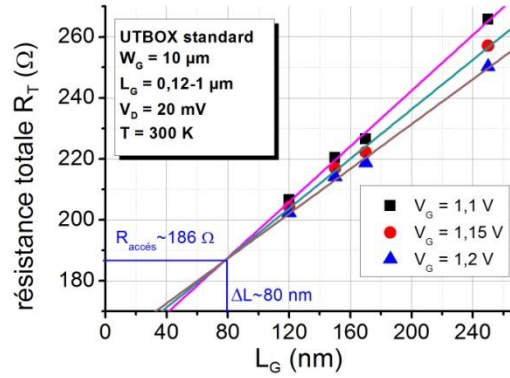


Figure II. 3 : Extraction de $R_{accès}$ et ΔL avec la méthode de la résistance totale.

De façon générale, en régime linéaire, nous avons eu recours à la méthode Y [Ghibaudo'97, Hardillier'97] dont nous décrivons la méthodologie dans ce qui suit. La plupart des paramètres ont été estimés par diverses méthodes d'extraction afin de valider le protocole d'extraction et de confirmer les valeurs obtenues.

II.3.1. Méthodologie de la fonction Y

Cette méthode était introduite en 1997 par G.Ghibaudo. Elle exploite les caractéristiques de transferts du courant de drain $I_D(V_G)$ et de la transconductance $g_m(V_G)$ pour l'extraction de la tension de seuil V_{th} et du facteur de la mobilité à faible champs G_m . Elle est définie comme [Ghibaudo'97, Hardillier'97] :

$$Y(V_G) = \frac{I_D}{\sqrt{g_m}} \quad (II.1)$$

où

$$I_D = G_m \frac{(V_G - V_{th})V_D}{1 + \theta_1(V_G - V_{th}) + \theta_2(V_G - V_{th})^2} \quad (II.2)$$

Chapitre II. Performances en statique et en saturation a différentes T

$$g_m = \frac{dI_D}{dV_G} = G_m \frac{(1 - \theta_2(V_G - V_{th})^2)V_D}{(1 + \theta_1(V_G - V_{th}) + \theta_2(V_G - V_{th})^2)^2} \quad (\text{II.3})$$

avec

$$G_m = \frac{W_G \mu_0 C_{ox}}{L_G} \quad (\text{II.4})$$

$$\text{Ce qui donne } Y(V_G) = \sqrt{\frac{G_m V_D}{1 - \theta_2(V_G - V_{th} - V_D/2)}} \cdot (V_G - V_{th} - V_D/2) \quad (\text{II.5})$$

Le principal avantage de la fonction Y, c'est qu'elle permet de supprimer l'impact du facteur d'atténuation de la mobilité θ_1 . En plus, elle est indépendante des résistances d'accès. Avec des itérations, on arrive à supprimer l'impact de θ_2 [Mourrain'2000].

Extraction de la tension de seuil V_{th} et du facteur G_m

Selon l'équation (II.5), on déduit qu'en inversion modérée, $Y(V_G)$ présente une évolution linéaire. A partir de cette évolution, les valeurs de V_{th} et G_m peuvent être extraites, respectivement, de l'intersection avec l'axe Ox et de la pente (Figure II. 4).

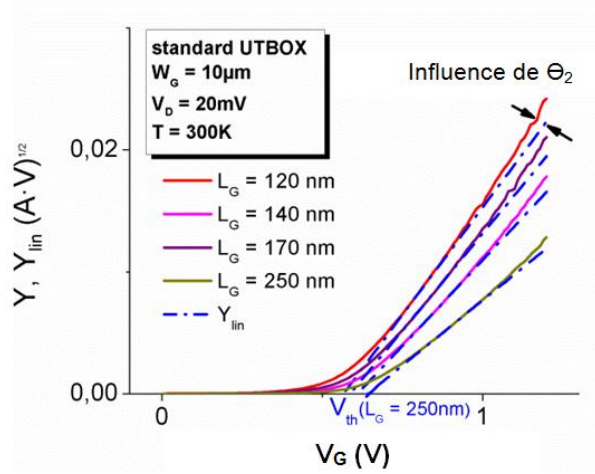


Figure II. 4: Evolution avec V_G de la fonction Y et de sa linéarisation en inversion modérée Y_{lin} pour différentes longueurs de grille.

Extraction des facteurs d'atténuation de la mobilité θ_1 et θ_2

Ayant extrait V_{th} et G_m , la fonction d'atténuation de la mobilité $\theta_{eff}(V_G)$ peut être alors calculée [Hardillier'97] :

$$\theta_{eff}(V_G) = (G_m V_D / I_D) - [V_G - V_{th} - (V_D / 2)]^{-1} \quad (\text{II.6})$$

Selon [Mourrain'2000], en forte inversion, cette fonction peut être exprimée comme :

$$\theta_{eff}(V_G) = \theta_1 + \theta_2 \cdot (V_G - V_{th} - (V_D / 2)) \quad (\text{II.7})$$

Chapitre II. Performances en statique et en saturation a différentes T

Par conséquent, dans cette région, l'évolution de la fonction θ_{eff} avec V_G doit être linéaire (Figure II. 5). A partir de cette évolution, on peut extraire θ_1 de l'intersection avec l'axe Oy et θ_2 de la pente.

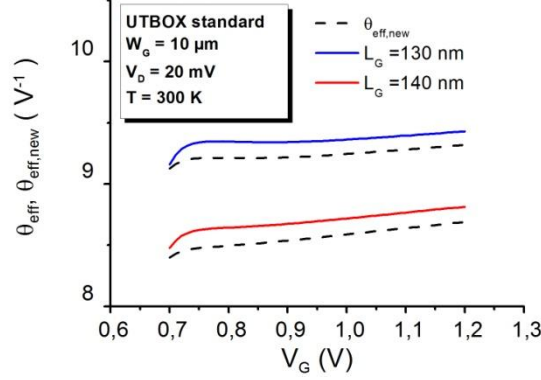


Figure II. 5: Evolution linéaire de la fonction θ_{eff} avec V_G pour deux différentes longueurs de grille.

Après une série de mesures permettant l'extraction de G_m et de θ_1 pour un lot de transistors à une même largeur de grille et différentes longueurs, on peut déterminer la résistance d'accès $R_{\text{accès}}$, le facteur intrinsèque d'atténuation de la mobilité θ_0 , la réduction de la longueur du canal ΔL et la mobilité à faible champs μ_0 .

Extraction de la réduction de la longueur du canal ΔL et de la mobilité à faible champs μ_0

La mobilité renseigne sur le transport des porteurs au sein du transistor. Et ΔL est la réduction de la longueur du canal/longueur du masque qui résulte de la diffusion latérale et/ou la gravure excessive durant le processus de croissance de la grille. Ceci résulte en une longueur effective $L_{\text{eff}} = L_G - \Delta L$.

G_m étant inversement proportionnelle à la longueur effective du canal:

$$G_m^{-1} = \frac{L_{\text{eff}}}{\mu_0 C_{\text{ox}} W_G} = \frac{L_G - \Delta L}{\mu_0 C_{\text{ox}} W_G} \quad (\text{II.8})$$

L'évolution de $1/G_m$ avec L_G (Figure II. 6) permet d'extraire ΔL à partir de l'intersection de la courbe avec l'axe Ox et μ_0 à partir de la pente.

Chapitre II. Performances en statique et en saturation a différentes T

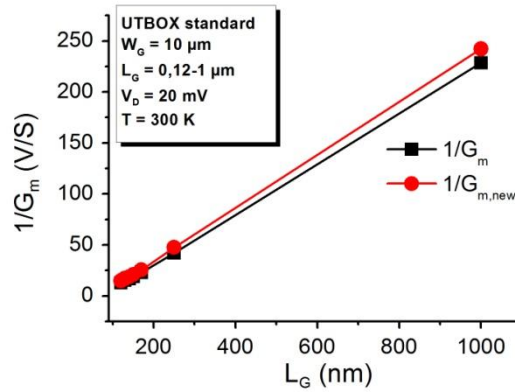


Figure II. 6: Evolution de $1/G_m$ avec L_G .

Extraction de la résistance d'accès $R_{accès}$ et du facteur intrinsèque d'atténuation de la mobilité θ_0

Les résistances d'accès de source et de drain influencent significativement le courant de drain de manière à le baisser lorsqu'elles augmentent. Par conséquent leur extraction s'avère importante.

L'évolution de θ_1 avec G_m est définie par l'équation [Ghibaudo'95]:

$$\theta_1 = \theta_0 + G_m \cdot R_{accès} \quad (II.9)$$

Selon cette équation, exploitant la courbe de l'évolution de θ_1 en fonction de G_m (Figure II. 7), on peut extraire $R_{accès}$ à partir de l'intersection avec l'axe Ox et θ_0 à partir de la pente.

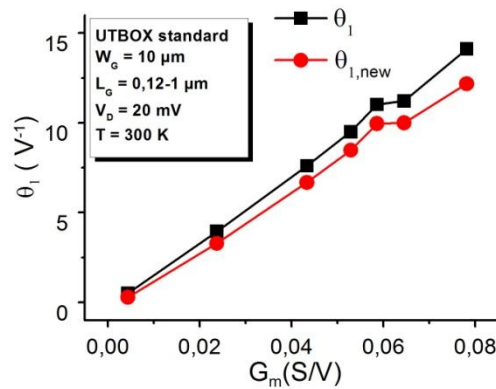


Figure II. 7: Evolution de θ_1 avec G_m .

Chapitre II. Performances en statique et en saturation a différentes T

Nouvelle fonction Y

En [Mourrain'2000], une nouvelle fonction Y_{new} était proposée. Cette nouvelle fonction est basée sur l'ancienne fonction Y et a pour avantage de corriger l'impact de θ_2 . Elle est définie comme :

$$Y_{new}(V_G) = Y_{old}(V_G) \cdot \sqrt{1 - \theta_2(V_G - V_{th} - (V_D/2))^2} \quad (\text{II.10})$$

Donc, une fois V_{th} , G_m , θ_1 et θ_2 sont extraits en utilisant la démarche précédemment décrite, la nouvelle fonction Y_{new} peut être construite et de nouvelles valeurs de ces paramètres seront extraites jusqu'à la convergence de Y_{new} vers la linéarité (Y_{lin}). La démarche suivie est décrite par l'organigramme de la Figure II. 8.

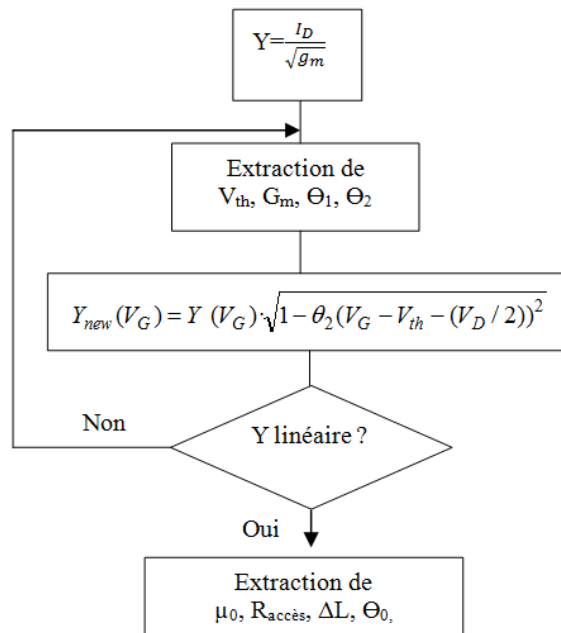


Figure II. 8: Démarche suivie pour la construction de la fonction Y_{new} [Lee'2011].

Dans notre cas, une seule itération était suffisante pour la convergence de Y_{new} vers l'évolution linéaire de Y (Figure II. 9).

Chapitre II. Performances en statique et en saturation a différentes T

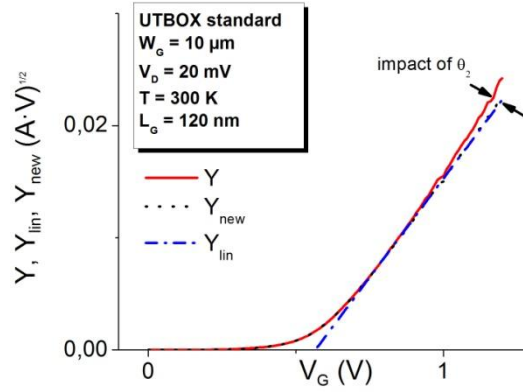


Figure II. 9: Convergence de la fonction Y_{new} vers la linéarité après une seule itération.

II.3.2. Méthodologie de la fonction Y à faible température (< 40 K) [Balestra'89, Ghibaudo'89]

Dans le but d'améliorer leurs performances, les composants électroniques généralement et les transistors MOSFET particulièrement, peuvent être opérés à très basses températures (<40K). Plusieurs travaux [Ohguro'09] ont montré qu'à ces températures là, la mobilité des porteurs ne suit plus la même tendance que celle à température ambiante. En 1989, G.Ghibaudo et F.Balestra ont proposé un modèle empirique décrivant la mobilité effective par la relation :

$$\mu_{eff} = \frac{2\mu_m\theta_{it}(V_G - V_{th})}{1 + \theta_{it}^2(V_G - V_{th})^2} \quad (\text{II.11})$$

Et puisqu'en régime linéaire, la charge d'inversion est approximée à $Q_i \cong C_{ox}(V_G - V_{th})$

Alors le courant de drain et la transconductance s'écrit, respectivement :

$$I_D = \frac{W_G}{L_G} Q_i \mu_{eff} V_D = 2 \frac{W_G}{L_G} C_{ox} \mu_m \theta_{it} V_D \frac{(V_G - V_{th})^2}{1 + \theta_{it}^2(V_G - V_{th})^2} \quad (\text{II.12})$$

$$g_m = 4 \frac{W_G}{L_G} C_{ox} \mu_m \theta_{it} V_D \frac{(V_G - V_{th})}{(1 + \theta_{it}^2(V_G - V_{th})^2)^2} \quad (\text{II.13})$$

Pour faciliter l'extraction des paramètres statiques, une extension de la fonction Y a été proposée [Ghibaudo'89]. Le but de cette méthode, tout comme la fonction Y classique, était de combiner le courant I_D et g_m d'une manière à éliminer la dépendance de la mobilité avec V_G et d'avoir une évolution linéaire de la fonction Y avec V_G . Ceci peut être atteint à l'aide de la fonction décrite par :

$$Y_{TBT} = \frac{I_D^{2/3}}{g_m^{1/3}} = \left(\frac{W_G}{L_G} C_{ox} \mu_m \theta_{it} V_D \right)^{1/3} (V_G - V_{th}) \quad (\text{II.14})$$

Chapitre II. Performances en statique et en saturation a différentes T

Comme c'est illustré dans la Figure II. 10, un tracé de cette fonction pour un composant UTBOX de type n présente une évolution linéaire en inversion modérée. A partir de cette évolution linéaire, on peut extraire la tension de seuil V_{th} de l'intersection avec l'axe Ox et le paramètre de la transconductance $G_m (= \frac{W_G}{L_G} C_{ox} \mu_m \theta_{it} V_D)$ à partir de la pente.

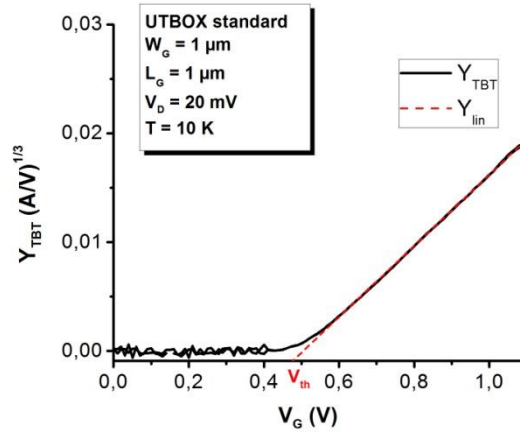


Figure II. 10: Construction de la fonction Y à très basse température.

Par la suite, on trace l'évolution de la quantité θ_{it}/G_m en fonction de la longueur effective de grille, qui est décrite par :

$$\frac{\theta_{it}}{G_m} = \frac{1}{W_G C_{ox} \mu_m \theta_{it} V_D} (L_{eff} - \Delta L) \quad (II.15)$$

Cette expression permet l'extraction de la mobilité maximale μ_m à partir de la pente de ce tracé, et la réduction de la longueur de grille ΔL à partir de l'intersection avec l'axe Ox (Figure II. 11).

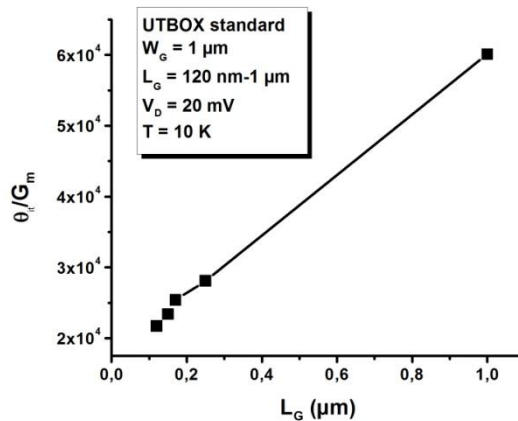


Figure II. 11 : Evolution de θ_{it}/G_m avec L_G .

II.4. Extraction des paramètres en régime de saturation

L'étude des caractéristiques $I_D(V_D)$ et $g_d(V_D)$ à une tension de grille $V_G \geq 1V$, permet l'extraction des principaux paramètres de saturation des transistors étudiés, à savoir, la tension de saturation V_{Dsat} , le courant de saturation I_{Dsat} , le courant à l'état off I_{OFF} , le courant à l'état on I_{ON} , le paramètre DIBL, la vitesse de saturation des porteurs V_{drift} , le paramètre de voltage V_{EA} et le gain intrinsèque du transistor A_v .

La Figure II. 12, représente un exemple de caractéristiques de transfert de $I_D(V_D)$ et $g_d(V_D)$ obtenue pour un transistor étudié.

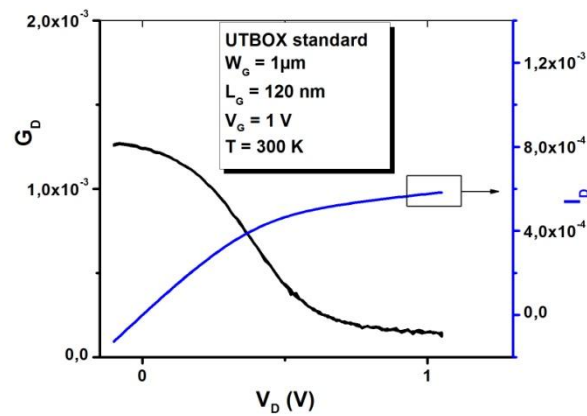


Figure II. 12: Caractéristiques de transferts G_D et I_D en fonction de la tension de drain V_D .

II.4.1. Extraction de V_{Dsat} et I_{Dsat}

D'après [Ghibaudo'97, Cretu'2003], on construit la fonction $G(V_D)$:

$$G(V_D) = g_d \frac{d}{dV_D} \left(\frac{1}{g_d} \right) \quad (\text{II.16})$$

La Figure II. 13 représente un exemple obtenu de cette fonction. Il s'agit d'une courbe en cloche. Le sommet de cette courbe correspond à la tension V_{Dsat} . Le courant I_{Dsat} correspondant à cette valeur de V_{Dsat} , est obtenu à partir de la caractéristique de $I_D(V_D)$.

Chapitre II. Performances en statique et en saturation a différentes T

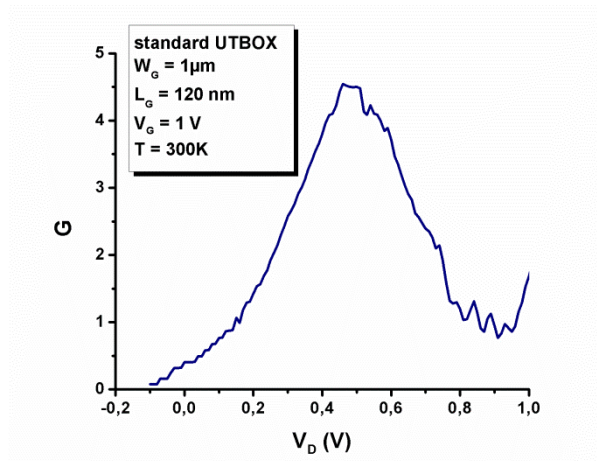


Figure II. 13: La fonction $G(V_D)$ pour une longueur donnée à température ambiante.

II.4.2. Extraction des courants I_{ON} et I_{OFF}

Le courant I_{ON} est le courant de drain obtenu lorsque les tensions de grille et de drain sont égales à 1 V ($V_D = V_G = 1$ V).

Le courant I_{OFF} est le courant de drain obtenu lorsque la tension de grille $V_G = 0$ V et celle du drain $V_D = 1$ V.

II.4.3. Extraction du DIBL

Dans la région sous le seuil, l'effet DIBL fait augmenter l'injection des porteurs depuis la source vers le drain, ce qui entraîne l'augmentation des courants de fuite. Généralement, l'étude de cet effet se fait à l'aide de l'étude de la fonction de la tension de seuil en augmentant la tension de drain en s'appuyant sur l'équation [Jomaah'95]:

$$V_{th}(V_D) = V_{th} - \lambda V_D \text{ avec } \lambda \text{ le paramètre DIBL.}$$

Autrement, vu que l'effet DIBL résulte de l'abaissement de la barrière de potentiel source/substrat en appliquant des tensions de drain élevées, ce paramètre peut être estimé par la pente de l'évolution du $\log(I_D) = f(V_D)$ à V_G constante.

II.4.4. Extraction de la vitesse de saturation des porteurs V_{drift}

La vitesse de saturation des porteurs chauds, noté V_{drift} , est estimée à l'aide de l'expression [Ghibaudo'97]:

$$v_{drift} = \frac{g_m}{W_G C_{ox} (1 - g_m R_{accès} / 2)} \quad (\text{II.17})$$

L'avantage de cette expression est que l'influence des résistances d'accès est éliminée.

Chapitre II. Performances en statique et en saturation a différentes T

II.4.5. Extraction de la tension Early V_{EA} et du gain A_v [Pavanello'2009]

La tension Early V_{EA} est défini par : $V_{EA} \cong I_D/g_d$ avec g_d la conductance en saturation ($V_D = V_G = 1V$).

Le gain intrinsèque du transistor A_v est défini par : $A_v \cong V_{EA} \cdot g_m/I_D$.

II.5. Résultats et discussion

II.5.1. Résultats obtenus en régime linéaire

La Figure II. 14 représente l'évolution du courant de drain I_D en fonction de la tension de grille pour différentes longueurs du masque d'un lot de transistors UTBOX de même largeur du masque de la puce D05.

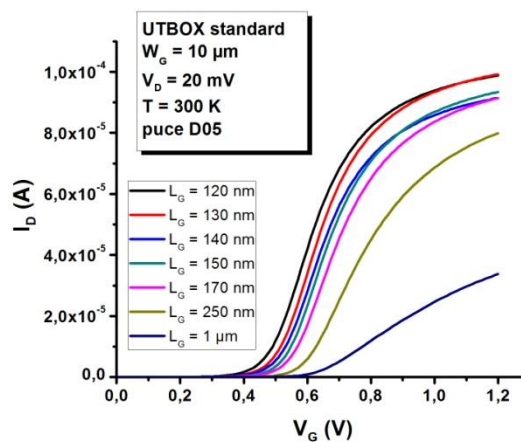


Figure II. 14: Caractéristique de sortie $I_D(V_G)$ pour un lot de transistors UTBOX à différentes longueurs de grille et même largeur de la puce D05.

Les allures obtenues peuvent être expliquées par le fait que plus la longueur de grille (donc la longueur du canal) est réduite, plus les zones de source et de drain sont proches, ce qui entraîne une pénétration importante du champ électrique du drain vers la source. Ceci induit une injection d'électrons dans la source entraînant une augmentation du courant de drain plus importante pour les longueurs de grille les plus faibles.

La Figure II. 15 représente l'évolution de la transconductance g_m en fonction de la tension de grille pour différentes longueurs du masque d'un lot de transistors UTBOX de même largeur du masque de la puce D05. Cette fonction permet d'évaluer expérimentalement la pente sous le seuil à travers le ratio g_m/I_D ($= \frac{d \ln(I_D)}{dV_G}$). Ceci donne une idée sur l'aptitude du MOSFET de passer de l'état OFF à l'état ON.

Chapitre II. Performances en statique et en saturation a différentes T

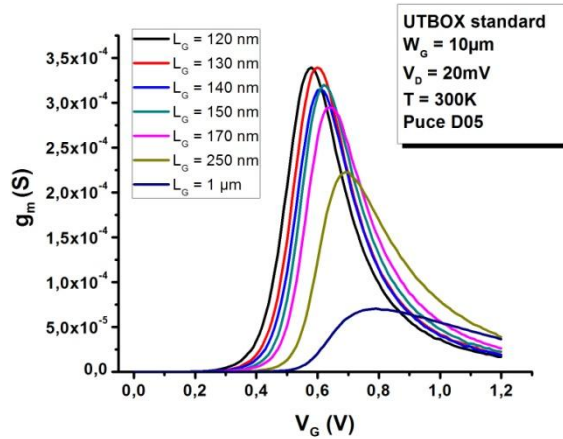


Figure II. 15: Caractéristique de sortie $g_m(V_G)$ pour un lot de transistors UTBOX à différentes longueurs de grille et même largeur de la puce D05.

L'évolution de la transconductance peut être expliquée par ce qui suit : En faible inversion la transconductance est proportionnelle au courant de drain ($g_m = \frac{q}{kT} AI_D$), ce qu'on retrouve dans l'allure de Figure II. 15. Et en forte inversion, g_m est inversement proportionnelle au carré de V_G ($g_m = \frac{W}{L} \frac{\mu_0}{(1+\theta(V_G-V_{th}))^2} C_{ox} V_D$), ce qui explique la décroissance de l'allure de g_m dans cette région. Cependant, pour des transistors de faible longueur de grille, il faut tenir compte du second facteur de réduction de la mobilité θ_2 qui traduit la courbure à fortes V_G pour les faibles longueurs de grille.

Impact du choix du diélectrique de grille à température ambiante

La Figure II. 16 compare les caractéristiques de sortie $I_D(V_G)$ et $g_m(V_G)$ de trois longueurs différentes de la puce D05 à ceux des mêmes géométries de la puce D07. On remarque que les composants de même géométrie, excepté la plus petite longueur $L_G = 120$ nm, atteignent quasiment le même niveau de courant mais plus rapidement pour les composants de la puce D07. Ceci indique que le choix du matériau de diélectrique de grille impacte fortement l'effet du partage de charge au niveau du transistor. Cet impact est mis en évidence en examinant les valeurs des tensions de seuil V_{th} des composants en question récapitulées dans la figure II.17. Toutefois les valeurs de la mobilité, la résistance d'accès et ΔL semblent être comparables pour les deux puces (tableau II.2).

Chapitre II. Performances en statique et en saturation a différentes T

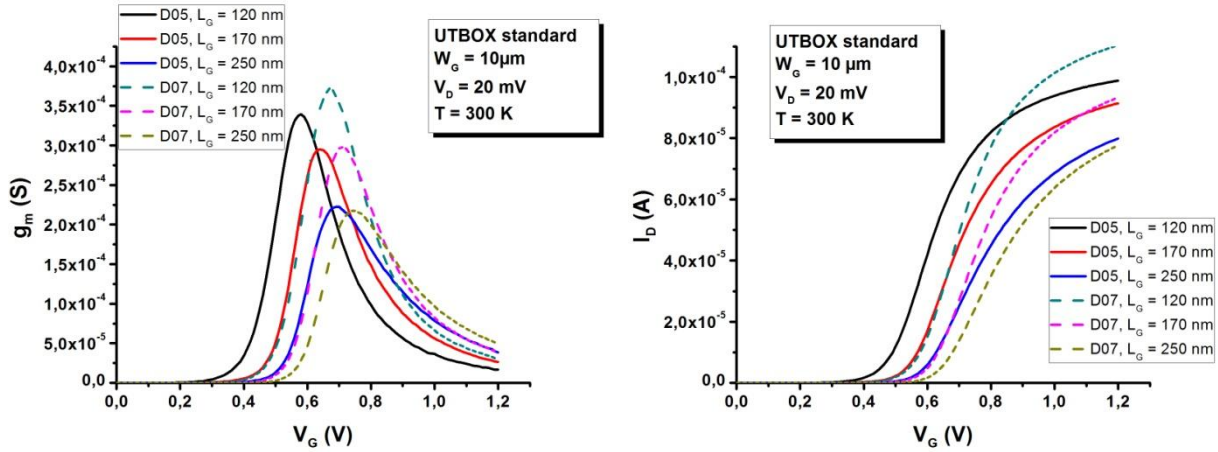


Figure II. 16: Caractéristiques de sortie $I_D(V_G)$ et $g_m(V_G)$ de trois longueurs différentes des puces D05 et D07.

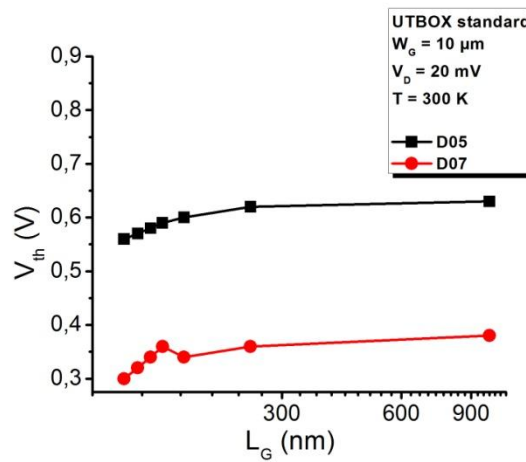


Figure II. 17: Evolution de la tension de seuil en fonction de la longueur de grille à température ambiante pour les dispositifs des puces D05 et D07.

Puce	$R_{\text{accès}} (\Omega)$	$\mu_0 (\text{cm}^2/\text{V}\cdot\text{s})$	$\Delta L (\text{nm})$	$\Theta_0 (\text{V}^{-1})$
D05	185	215	80	0.05
D07	400	198	40	0.27

Tableau II. 2: Paramètres statiques extraits à température ambiante pour les dispositifs des puces D05 et D07.

Par rapport à la dépendance entre la tension de seuil et la longueur de grille, on observe que la réduction d'échelle des composants entraîne une réduction de la tension de seuil expliquée par l'effet de partage de charge. Ce phénomène s'explique par le fait qu'en diminuant la longueur de grille, la zone de charge contrôlée par la source et le drain devient non négligeable devant celle contrôlée par la grille, ce qui entraîne une diminution de la tension de seuil.

Chapitre II. Performances en statique et en saturation a différentes T

Impact de l'orientation du canal à température ambiante

La Figure II. 18 compare les caractéristiques de sortie $I_D(V_G)$ et $g_m(V_G)$ de composants standards par rapport à ceux de composants pivotés. On voit bien l'amélioration du courant de drain et du maximum de la transconductance des composants pivotés par rapport aux standards. L'avantage du canal pivoté est mis en évidence par l'augmentation de la mobilité à faible champ pour quasiment les mêmes valeurs de résistances d'accès et de ΔL (tableau II.3). Comme c'est attendu, l'orientation du canal influence significativement la mobilité des porteurs [Lee'91]. Alors qu'elle n'impacte pas de façon significative les résistances d'accès et la réduction de la longueur du canal.

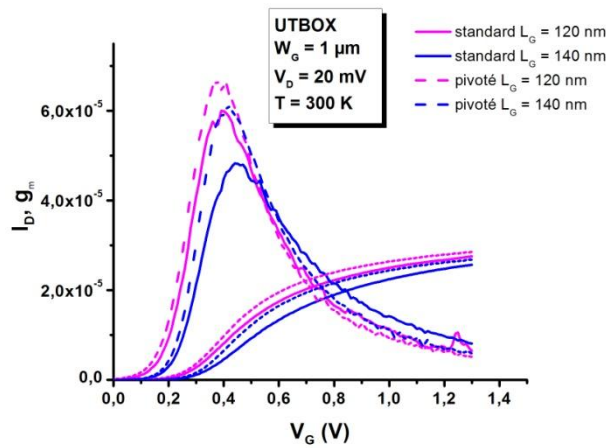


Figure II. 18: Caractéristiques de sortie $I_D(V_G)$ et $g_m(V_G)$ comparant des dispositifs standards et pivotés de même géométrie.

	μ_0 $\text{cm}^2/(\text{Vs})$	V_{th} (mV) ($L_G = 1\mu\text{m}$)	ΔL (nm)	R_{access} (Ω)
standard	198	381	40	400
pivoté	285	370	41	440

Tableau II. 3: Principaux paramètres statiques extraits à température ambiante pour des dispositifs standards et pivotés de la puce D07.

Impact de la réduction de température

La Figure II. 19 représente les caractéristiques de sortie $I_D(V_G)$ et $g_m(V_G)$ à trois différentes températures (température ambiante 300 K, température de l'azote liquide 77 K et température de l'hélium liquide 10 K). On voit bien l'amélioration de la pente sous le seuil et du maximum de la transconductance en passant vers les plus basses températures. En plus de l'apparition d'un pic inhabituel en forte inversion et dont l'amplitude est bien prononcée à

Chapitre II. Performances en statique et en saturation a différentes T

10 K. L'origine de ce pic sera discutée en détail dans un chapitre suivant. Aussi, à 10 K, une vallée est observée près du seuil. Pour identifier l'origine de cette vallée, des mesures à plus basse température, de l'ordre de 4.2 K, étaient réalisées et les résultats seront discutés dans le chapitre IV.

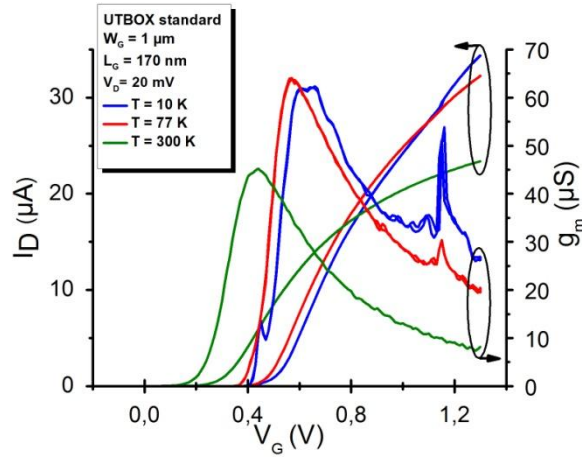


Figure II. 19: Caractéristiques de sortie $I_D(V_G)$ et $g_m(V_G)$ à trois différentes températures pour un UTBOX donné.

Mobilité

La Figure II. présente l'évolution de la mobilité en fonction de la température pour des transistors UTBOX de la puce D07. La mobilité extraite à température ambiante et à 77 K est la mobilité à faible champ alors que celle extraite à 10 K est le maximum de la mobilité effective tous les deux extraits en utilisant la méthode Y adaptée à la gamme de température de fonctionnement. On voit bien que la mobilité croît d'un facteur supérieur à 2 en passant de la température ambiante à 77 K. Cependant, elle décroît en diminuant encore la température vers les 10 K avec une valeur proche mais toujours supérieure à celle obtenue à température ambiante. Cette évolution de la mobilité avec la température était déjà observé ailleurs [Foty'87, Achour'2013]. L'augmentation de la mobilité avec la diminution de la température vers 77 K peut être expliquée par la réduction des collisions sur les phonons. Alors que la dégradation de la mobilité à 10 K peut être expliquée par un impact important des collisions liées à la rugosité de surface qui sont plus importantes à très basse température.

Chapitre II. Performances en statique et en saturation a différentes T

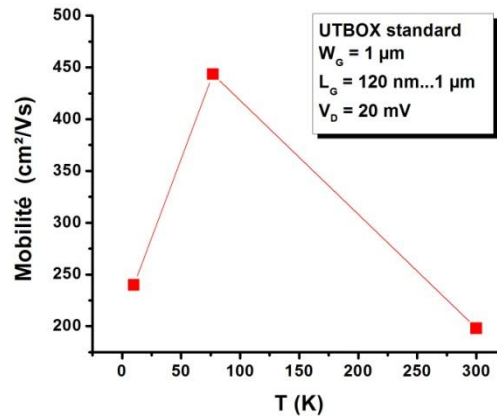


Figure II. 20: Evolution de la mobilité en fonction de la température.

Tension de seuil

La Figure II. 20 représente l'évolution de la tension de seuil avec la température, extraite pour deux différentes longueurs de grille. On remarque que les valeurs des tensions de seuil croient avec un taux de 0.54mV/K en diminuant la température vers les 77 K. Ce taux diffère légèrement d'une longueur à l'autre. Ce phénomène a été déjà observé dans d'autres travaux étudiant des composants MOSFETs entre 80 K et 300 K avec un taux d'évolution de l'ordre de 0.57mV/K [Talmat'2010, Achour'2014]. Ce phénomène a comme origine la réduction du niveau de Fermi avec la diminution de la température [Akarvardar'07]. Vers 10 K, les valeurs de tension de seuil diminuent par rapport à celles trouvées à 77 K, mais restent toujours supérieures aux valeurs estimées à température ambiante. L'amélioration de la tension de seuil à 10 K peut être reliée au comportement du niveau de Fermi et du potentiel de surface à très basse température qui sont causés principalement par la dépendance de la concentration intrinsèques des porteurs avec la température [Sze'2002].

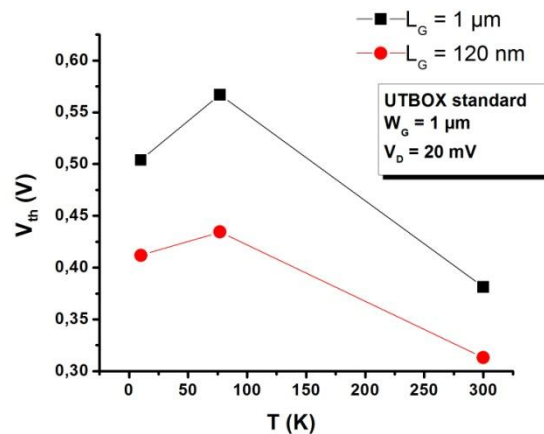


Figure II. 20: Evolution de la tension de seuil en fonction de la température.

Chapitre II. Performances en statique et en saturation a différentes T

Résistance d'accès et réduction de la longueur effective

Le tableau II.4 récapitule les résistances d'accès et la réduction de la longueur du canal ($\Delta L = L_G - L_{eff}$) extraites à différentes températures pour les dispositifs étudiés.

	Puce D07				
	Standard			Pivoté	
	10 K	77 K	300 K	77 K	300 K
μ (cm ² /V·s)	240	444	198	740	285
$R_{accès}$ (Ω)	170	225	400	340	440
ΔL (nm)	27	30	40	35	41
V_{th} (V) $L_G = 120$ nm	0.41	0.43	0.31	0.41	0.31
$L_G = 1$ μ m	0.5	0.56	0.38	0.47	0.35

Tableau II. 4: Principaux paramètres statiques extraits à différentes températures.

La réduction de la température améliore la mobilité qui augmente d'un facteur supérieur à 2 en passant de 300 K vers 77 K. Cette amélioration est plus importante pour les dispositifs à canal pivoté.

On constate que la réduction de température de 300 K vers 77 K améliore les résistances d'accès de manière à les abaisser de 44% pour les composants standards et de 23% pour les composants pivotés. Ainsi, l'impact de la réduction de température est presque deux fois plus important pour les dispositifs standards. Cette amélioration est encore plus importante en passant vers une température cryogénique de 10 K. En effet, les résistances d'accès diminuent de 25% en passant de 77 K à 10 K pour les composants standards.

Concernant la réduction de la longueur du canal ΔL , on remarque que ce paramètre est réduit de 25% pour les composants standards et de 15% pour les composants pivotés en diminuant la température de 300 K vers 77 K. Ceci indique un meilleur contrôle du canal de conduction avec la réduction de température. Cette amélioration est moins significative en passant de 77 K à 10 K (réduction de 10% pour les composants standards).

Impact de l'orientation du canal à faible température (77 K)

D'après le tableau II.4, on remarque qu'à 77 K, la mobilité à faible champ est supérieure pour les composants à canal pivoté (740 cm²/Vs) comparée à celle des composants standards (444 cm²/Vs). En contrepartie, les composants standards sont caractérisés par des résistances

Chapitre II. Performances en statique et en saturation a différentes T

d'accès 1,5 fois plus faible que celles des composants pivotés. Ainsi, pour choisir entre composant standard et composant pivoté, il faut faire un compromis entre l'amélioration de la mobilité d'une part et la réduction des résistances d'accès d'autre part. L'impact de l'orientation du canal sur la mobilité et les résistances d'accès devient plus significatif en réduisant la température.

L'impact de l'orientation du canal sur la réduction de la longueur effective ΔL semble être négligeable.

L'impact de l'orientation du canal sur la tension de seuil V_{th} devient plus prononcé à basse température (77 K) dans les composants longs. En effet, elle passe de 0.56 V pour le composant standard à 0.47 V pour le composant à canal pivoté. Cet impact devient pratiquement nul pour la petite longueur quelle que soit la température.

II.5.2. Résultats obtenus en régime de saturation

Les mesures en régime de saturation ont été réalisées pour différentes longueurs de grille de la puce D07. Dans la Figure II. 21 sont représentées les caractéristiques de sortie typiques $I_D(V_D)$ $G_D(V_D)$ obtenues pour différentes longueurs de grille à une température de fonctionnement de 10 K.

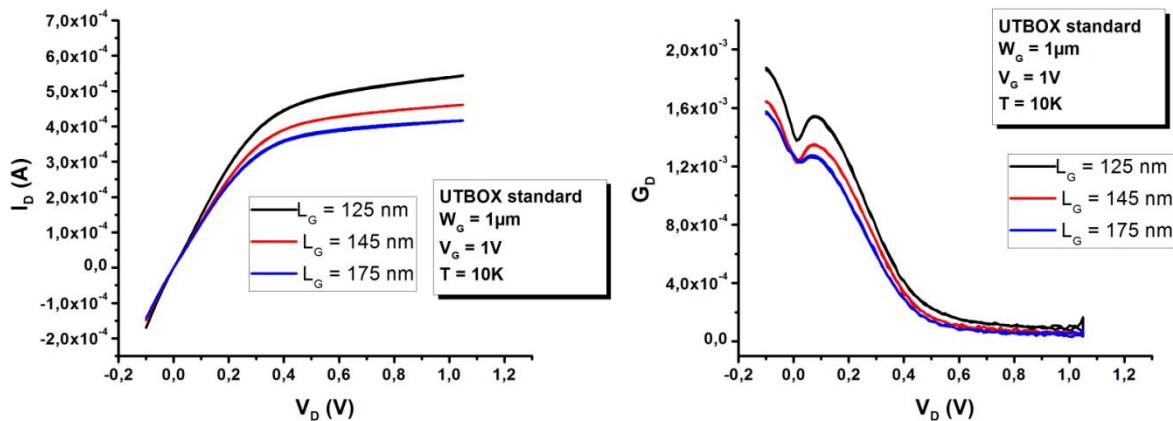


Figure II. 21 : Caractéristiques de sortie $I_D(V_D)$ $G_D(V_D)$ pour différentes longueurs de grille de la puce D07 à une température de 10 K.

Courant I_{ON}/I_{OFF}

Les valeurs des courants I_{ON} et I_{OFF} extraites à différentes températures pour les dispositifs étudiés sont rapportées dans le tableau II.5. On remarque l'amélioration de ces courants avec la réduction de la température. Cette influence est moins prononcée pour le courant I_{ON} qui augmente d'environ 40% en passant de 300 K à 10 K pour le composant à canal long. Par contre, pour le transistor à canal court, la réduction de température ne semble pas avoir un impact sur le courant I_{ON} .

Chapitre II. Performances en statique et en saturation a différentes T

Quant au courant I_{OFF} , l'amélioration due à la baisse de température est nettement remarquable pour les composants et est d'environ 83-93% en passant de 300 K à 10 K. Ces améliorations au niveau des courants I_{ON} et I_{OFF} sont plus importantes dans le dispositif long. Le fonctionnement des transistors à basse température améliore le rapport des I_{ON}/I_{OFF} . Il est plus prononcé pour les dispositifs à canal court.

		10 K	77 K	300 K
I_{ON} (A)	$L_G = 120$ nm	$5 \cdot 10^{-4}$	$5 \cdot 10^{-4}$	$5 \cdot 10^{-4}$
	$L_G = 1$ μ m	$1 \cdot 10^{-4}$	$9 \cdot 10^{-5}$	$7 \cdot 10^{-5}$
I_{OFF} (A)	$L_G = 120$ nm	$1.3 \cdot 10^{-8}$	$1 \cdot 10^{-8}$	$8 \cdot 10^{-8}$
	$L_G = 1$ μ m	$2.6 \cdot 10^{-8}$	$3 \cdot 10^{-8}$	$4 \cdot 10^{-7}$

Tableau II. 5: Courants I_{ON} et I_{OFF} extraits à différentes températures.

Vitesse de saturation des porteurs

La Figure II. 22 montre l'évolution de la vitesse de saturation des porteurs en fonction de l'inverse de la longueur de grille pour les différents dispositifs étudiés. Cette vitesse évolue d'une manière inversement proportionnelle à la longueur de grille.

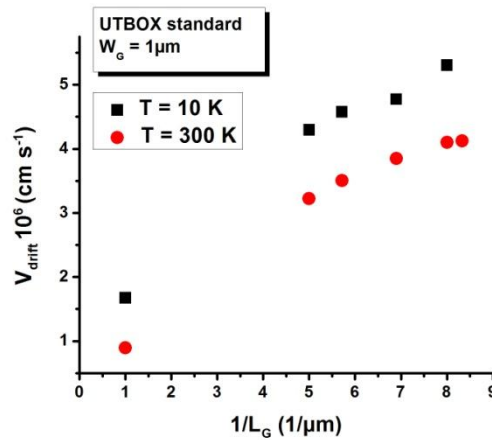


Figure II. 22 : Evolution de la vitesse de saturation des porteurs en fonction de l'inverse de la longueur de grille.

On constate que cette vitesse croit en diminuant la température de fonctionnement pour toutes les longueurs étudiées. Ceci peut être expliqué par les collisions sur les phonons qui sont réduites à basse température. L'impact de la réduction de température sur la vitesse de saturation des porteurs paraît plus important dans les transistors à canal court. En fait, en passant de 300 K à 10 K, cette vitesse est multipliée par un facteur de 1.3 pour le transistor le plus court.

Chapitre II. Performances en statique et en saturation a différentes T

DIBL

La Figure II. 23 montre l'évolution du paramètre DIBL en fonction de l'inverse de la longueur de grille à différentes températures. On observe l'amélioration de ce paramètre pour les petites longueurs. Ceci est mis en évidence par la déviation de son évolution par rapport à la tendance attendue. Cette constatation était aussi observée dans d'autres technologies [Cretu'2002]. On remarque aussi une légère réduction du paramètre DIBL en diminuant la température. L'amélioration du paramètre DIBL à très basse température était déjà observée dans d'autres travaux [Yan'90, Woo'2012].

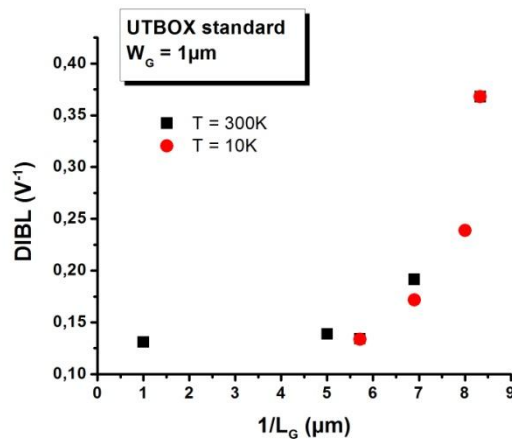


Figure II. 23: Evolution du paramètre DIBL en fonction de l'inverse de la longueur de grille.

Tension Early V_{EA}

La Figure II. 24 montre l'évolution de la tension Early V_{EA} en fonction de la longueur de grille à différentes températures. On observe une dépendance linéaire de ce paramètre avec la longueur de grille quelle que soit la température avec un taux d'évolution de 75 V/ μm à 10 K et de 111 V/ μm à 300 K. Ceci dépasse le taux habituellement trouvé dans le MOSFET conventionnel [Lederer'2005]. A température cryogénique, on remarque que l'évolution du paramètre V_{EA} a tendance à baisser par rapport à la température ambiante en passant vers les transistors les plus longs.

Chapitre II. Performances en statique et en saturation a différentes T

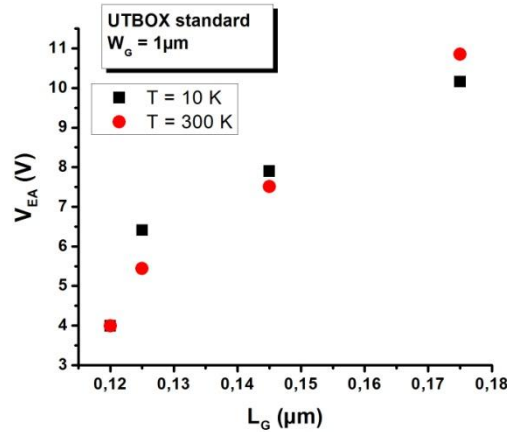


Figure II. 24: Evolution de V_{EA} en fonction de la longueur de grille.

Gain intrinsèque A_v

La Figure II. 25 représente l'évolution du gain intrinsèque du transistor en fonction de la longueur de grille à différentes températures. Par rapport à d'autres travaux réalisés sur des technologies FinFETs [Pavanello'2007], les valeurs trouvées semblent être de même ordre de grandeur. A température cryogénique, excepté la plus petite longueur ($L_G = 120\text{ nm}$), ce gain est plus élevé par rapport à la température ambiante et atteint un facteur maximum de 1.5 pour la longueur 125 nm.

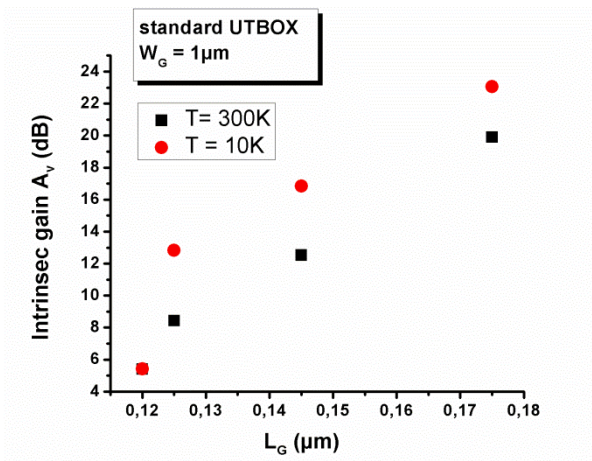


Figure II. 25: Evolution du gain intrinsèque A_v en fonction de la longueur de grille.

Conclusion

- i) En régime de fonctionnement linéaire, à température ambiante :
 - L'effet de partage de charge impacte les composants étudiés, cependant les tensions de seuil sont toujours supérieures pour les composants D05.

Chapitre II. Performances en statique et en saturation a différentes T

- La mobilité à faible champ est plus élevée pour les composants à canal pivoté par rapport aux composants standards avec quasiment les mêmes valeurs des résistances d'accès et de ΔL .
 - La vitesse de commutation de l'état OFF à l'état ON est plus élevée pour les composants avec un diélectrique de grille en SiON comparé à celle des composants avec un diélectrique de grille en HfSiO
- i) En régime de saturation, à température ambiante :
- La réduction de la longueur de grille des composants améliore significativement le rapport des courant I_{ON}/I_{OFF} .
 - La vitesse de saturation des porteurs V_{drift} et le paramètre DIBL augmentent avec la réduction de la longueur de grille.
 - La tension Early V_{EA} et le gain intrinsèque A_v du transistor augmentent avec l'augmentation de la longueur de grille. Le taux d'évolution de la tension V_{EA} avec L_G est de l'ordre de 111 V/ μm .
- ii) L'impact de la température :
- Faire fonctionner les dispositifs à basse température améliore, généralement, leurs caractéristiques électroniques. Particulièrement la mobilité, le gain intrinsèque, les résistances d'accès, la vitesse de saturation des porteurs, le rapport I_{ON}/I_{OFF} .
 - L'impact de l'orientation du canal sur les caractéristiques électriques des transistors devient plus important en réduisant la température.
 - A faible température (77 K), la mobilité est beaucoup plus importante pour les composants à canal pivoté, mais, les résistances d'accès sont plus élevées que celles des composants standards. Ainsi, pour choisir entre composant standard et composant pivoté, il faut faire un compromis entre l'amélioration de la mobilité d'une part et la réduction des résistances d'accès d'autre part.
 - Une légère amélioration de DIBL peut être observée à basse température, en particulier pour les composants à canal court.
 - Une augmentation de la vitesse de saturation des porteurs peut être observée à températures cryogéniques, comme c'était attendu. Elle est plus significative pour les composants à canal court.

**CHAPITRE III : BRUIT BASSE FREQUENCE
COMME OUTIL DE DIAGNOSTIC NON
DESTRUCTIF**

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

Introduction

Le bruit électronique dans les composants se manifeste par des fluctuations électriques indésirables (du courant ou de la tension), qui conduisent à une réduction de l'information par parasitage du signal utile. Le bruit électronique est dû à des sources extérieures (connexions et système de conditionnement électronique du composant) et aux sources intrinsèques dans le composant. L'étude du bruit intrinsèque dans les transistors MOS s'avère d'une importance fondamentale car les fluctuations du courant (tension) traversant le canal sont induites par des pièges situés à l'interface canal / diélectrique de grille, dans la profondeur de l'oxyde de grille ou dans la zone de déplétion du transistor. Ces pièges peuvent apparaître pendant les différentes étapes technologiques de fabrication des transistors ou être liés à la qualité des matériaux utilisés. Les études du bruit permettent ainsi d'évaluer la qualité et la fiabilité des composants et également de comprendre certains phénomènes physiques liés au transport des porteurs qui peuvent être observés dans le fonctionnement du transistor MOS. De plus, le bruit basse fréquence peut constituer une figure de mérite permettant de comparer différentes technologies.

Dans ce troisième chapitre, on rappelle les différentes origines de bruit basse fréquence généralement observé pour les MOSFETs. Ensuite, on décrit la méthodologie adoptée pour la modélisation des spectres de bruit. L'origine du bruit en $1/f$ est investiguée. L'exploitation du bruit lorentzien en fonction de la température pour la réalisation de la spectroscopie de bruit est également présentée.

III.1. Généralités

Dans les composants semi-conducteurs en général, et pour les MOSFETs en particulier, trois types de bruit basse fréquence expliquent les variations en fréquence de la densité spectrale de bruit:

- le bruit blanc
- le bruit lorentzien ou bruit de génération-recombinaison
- le bruit en $1/f$ ou bruit excédentaire

On peut distinguer ces trois types de bruit dans l'exemple de la densité spectrale de bruit représentée à la Figure III. 1. En effet, le bruit blanc est indépendant de la fréquence ce qui fait qu'il apparaît comme un plateau. Le bruit de génération recombinaison donne naissance à des bosses qu'on appelle lorentziennes. Et le bruit en $1/f$ est représenté par un signal qui décroît avec la fréquence en suivant une pente en $1/f^{\alpha}$.

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

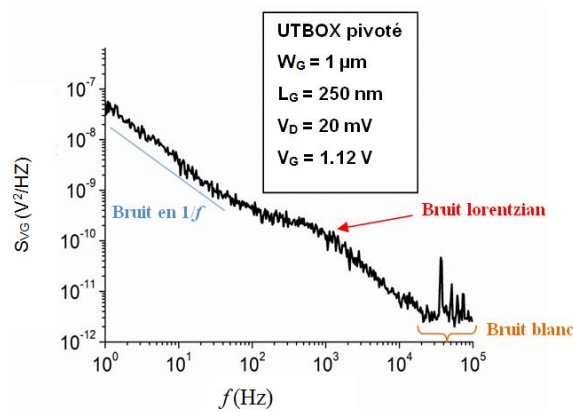


Figure III. 1: Exemple de densité spectrale de bruit observée pour les transistors étudiés.

III.1.1. Bruit blanc

Le bruit blanc est un bruit indépendant de la fréquences. Il a comme source soit le bruit thermique ou le bruit de Schottky [Chovet'77, Vandamme'80].

Le bruit thermique, comme son nom l'indique, est entraîné par l'agitation thermique des porteurs. Cette agitation est induite par la modification de la trajectoire des porteurs suite à leurs chocs avec les phonons du réseau cristallin. Ce type de bruit est fondamental puisqu'il existe même sans l'application de champ électrique. Sa densité spectrale par rapport à la tension est donnée par :

$$S_{V_R} = 4k_B T R \quad (\text{III.1})$$

avec k_B la constante de Boltzmann, R la résistance électrique du composant et T la température absolue du réseau cristallin.

Concernant le bruit de Schottky, appelé aussi bruit de grenaille, il est généré lors de la traversée d'une barrière de potentiel par les porteurs de charges. Dans le cas des transistors MOS, ces barrières de potentiel sont formées par les jonctions source/substrat et drain/substrat. La densité spectrale du bruit de Schottky est définie par :

$$S_I = 2qI \quad (\text{III.2})$$

avec q la charge électrique élémentaire et I le courant circulant dans le composant.

III.1.2. Bruit de génération-recombinaison

Ce type de bruit est causé généralement par le mécanisme de piégeage-dépiégeage des porteurs par des défauts localisés soit dans la zone de déplétion, soit dans l'interface diélectrique de grille/film, soit dans le diélectrique. Ainsi, ce phénomène entraîne la variation

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

aléatoire de nombre de porteurs dans le film ce qui donne naissance au bruit de type Lorentzien. La densité spectrale de ce type de bruit est donnée par [Lukyanchikova'2002]:

$$S_{lor} = \frac{A_i}{1+(\frac{f}{f_{oi}})^2} \quad (III.3)$$

Donc, la densité spectrale du bruit lorentzien possède une allure d'une valeur constante, appelée plateau A_i , jusqu'à une fréquence caractéristique f_{oi} puis décroît suivant une pente $1/f^2$.

Une catégorie particulière du bruit Lorentzien, est le bruit RTS (Random-Telegraph- Signal). Ce bruit apparait plus souvent dans les structures avec une surface de grille inférieure à $1\mu\text{m}^2$. Il est dû au phénomène de piégeage-dépiégeage de porteurs par un piège unique. C'est le seul type de bruit qui peut être distingué sur le domaine temporel vu qu'il génère un signal en créneaux aléatoires (Figure III. 2).

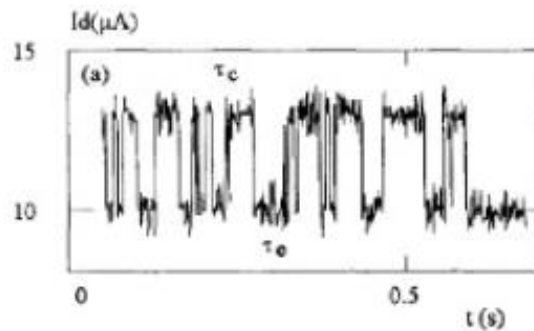


Figure III. 2: Exemple de variations temporelles de courant de drain mettant en évidence le bruit RTS [Jang'2011].

La densité spectrale correspondant à chaque piège est définie par [Jang'2011] :

$$S_{id} = \frac{4\Delta I^2 \tau_c \tau_e}{(1+(\frac{f}{f_c})^2)(\tau_c + \tau_e)^2} \quad (III.4)$$

où f_c est la fréquence de coupure, ΔI est l'amplitude moyenne du courant de drain, τ_c est la constante de temps de capture des porteurs par le piège et τ_e est la constante de temps d'émission.

Il est à noter que dans certains cas, le bruit lorentzien observé dans les spectres de bruit peut être une conséquence d'un bruit blanc filtré par un réseau RC équivalent formé par les capacités et les résistances des différentes régions du composant (grille/film, source/film, drain/film, oxide...) [Mercha'2003, Lukyanchikova'2003, Simoen'2003].

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

III.1.3. Bruit en 1/f ou bruit excédentaire

Ce type de bruit apparait dans le domaine fréquentiel sous forme décroissante avec une pente en $1/f^\gamma$ (γ est un exposant fréquentiel dépendant de l'uniformité de la densité de pièges dans le volume ; il est égal à 1 lorsque la densité est uniforme et dévie de 1 lorsqu'elle ne l'est pas). Ce bruit est induit par la fluctuation de la conductivité des porteurs de charges qui est causée par la fluctuation de nombre et/ou de la mobilité de porteurs. Afin d'identifier l'origine de ce type de bruit, plusieurs travaux ont été menés : McWhorter [McWhorter'57] expliquait ce bruit excédentaire par la fluctuation de nombre de porteurs causée par la capture et l'émission de ces porteurs via des pièges ; pour Hooge [Hooge'69], l'origine de ce type de bruit est plutôt la fluctuation de la mobilité des porteurs suite à leur interaction avec les phonons et finalement Hung et Guibauda [Hung'90, Ghibauda'91] ont relié ce bruit à la fluctuation corrélée des deux origines précédents.

Fluctuation de nombre de porteurs (ΔN)

Selon McWhorter [McWhorter'57], le bruit excédentaire a comme origine les fluctuations du nombre de porteurs libres dans le canal. Cette explication repose sur l'hypothèse que les fluctuations sont engendrées par le phénomène de piégeage/dépiégeage des porteurs par effet tunnel à travers des pièges situés dans l'interface film de Si/diélectrique de grille ou dans l'oxyde de grille avec la supposition que ces pièges sont uniformément répartis. Le phénomène de piégeage-dépiégeage entraîne la fluctuation de la charge d'inversion ce qui implique en contrepartie une fluctuation de la charge d'oxyde ∂Q_{ox} selon la loi de conservation de charge. Cette dernière peut être traduite par des variations de la tension de bandes plates, ce qui est exprimé par la relation : $\partial V_{FB} = -\partial Q_{ox}/(W_G L_G C_{ox})$.

Dans ce cas-là, la densité spectrale de bruit du courant de drain est donnée par [Ghibauda'91] :

$$\frac{S_{id}(f)}{I_D^2} = \left(\frac{g_m}{I_D}\right)^2 \cdot S_{V_{FB}}(f) \quad (III.5)$$

Et celle du bruit en tension de grille est exprimée par :

$$S_{vg}(f) = S_{V_{FB}}(f) = \frac{q^2 N_t k_B T \lambda}{f W_G L_G C_{ox}^2} \quad (III.6)$$

où λ est la longueur d'atténuation tunnel, N_t est la densité de pièges dans l'oxyde.

Densité de piège dans l'oxyde

BaséE sur les valeurs déterminées de la densité spectrale de tension dans le régime de bandes plates $S_{V_{FB}}$, la densité de piège dans l'oxyde N_t peut être déterminée selon (III.6). Cette

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

dernière peut être considérée comme un facteur de mérite pour évaluer la qualité du processus d'oxydation et du diélectrique de grille et permettre ainsi de comparer des dispositifs de différentes technologies.

Fluctuation de la mobilité des porteurs ($\Delta\mu$)

Après des travaux expérimentaux, Hooge [Hooge'69] a proposé un modèle empirique qui suppose que l'origine du bruit excédentaire est la fluctuation de la mobilité des porteurs libres. Il explique ceci par les interactions des électrons avec les phonons du réseau influençant ainsi la mobilité des porteurs et générant le bruit en $1/f$ [Hooge'78, Jindal'78]. Selon ce modèle, la densité spectrale du bruit du courant de drain est donnée par :

$$\frac{S_{i_d}(f)}{I_D^2} = \frac{q\alpha_H}{fW_G L_G Q_i} \quad (\text{III.7})$$

Avec Q_i la charge d'inversion et α_H la constante de Hooge qui dépend de la qualité cristalline du composant.

Quant à la densité spectrale du bruit en tension de grille, elle est exprimée par [Ghibaudo'97] :

$$S_{V_G}(f) = \frac{q\alpha_H}{fW_G L_G C_{ox}} (V_G - V_{th}) [1 + \Theta (V_G - V_{th})]^2 \quad (\text{III.8})$$

Fluctuation de mobilité corrélée à une fluctuation du nombre de porteurs ($\Delta N + \Delta\mu$)

Le modèle de McWhorter a été revu par Hung [Hung'90] puis Ghibaudo [Ghibaudo'91] pour introduire un nouveau modèle qui repose sur la fluctuation du nombre de porteurs corrélée à une fluctuation de la mobilité. Selon cette théorie la charge piégée dans l'oxyde à proximité de l'interface présente une source de diffusion coulombienne pour les porteurs libres du canal d'inversion. Par conséquent, la fluctuation de la charge piégée influence le taux de diffusion coulombienne ce qui impacte la mobilité des porteurs dans le canal.

Dans ce cas-là, la densité spectrale du bruit en tension de grille est exprimée par [Ghibaudo'91] :

$$S_{V_G}(f) = S_{V_{FB}} \left[1 \pm \alpha_c \mu_{eff} C_{ox} \frac{I_D}{g_m} \right]^2 \quad (\text{III.9})$$

avec α_c le coefficient des interactions coulombiennes.

Quant à la densité spectrale de bruit du courant de drain, elle est donnée par :

$$\frac{S_{i_d}}{I_D^2} = \left(1 \pm \alpha_c \mu_{eff} C_{ox} \frac{I_D}{g_m} \right)^2 \frac{I_D^2}{g_m^2} S_{V_{FB}}(f) \quad (\text{III.10})$$

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

Contribution des résistances d'accès

Avec la diminution des longueurs de grille accompagnant la miniaturisation des technologies MOS, l'impact des résistances d'accès n'est plus négligeable. En effet, du bruit $1/f$ relié à celles-ci contribue au bruit total de type $1/f$. Cette contribution est particulièrement prononcée dans les composants à canal court et elle est dominante en forte inversion lorsque la résistance du canal décroît.

La densité spectrale du bruit $1/f$ généré par ces résistances d'accès est exprimée par [Hooge'94]:

$$(S_{I_D})_{\text{résistances d'accès}} = \frac{K_r}{f} I_D^2 \quad (\text{III.11})$$

Modélisation du bruit en $1/f$

Tenant en compte toutes les origines du bruit en $1/f$ précédemment citées, la densité spectrale totale de ce type de bruit sera exprimée par :

$$S_{V_{G,1/f}} = \frac{(r_T - r_{\text{access}})^2}{r_T^2} S_{V_{FB}} [1 + \alpha_c \mu_0 C_{ox} (V_{GS} - V_{Th})]^2 + \frac{K_r r_{\text{access}}^2}{f 2r_T^2} \frac{I_D^2}{g_m^2} \quad (\text{III.12})$$

Afin d'identifier la source prédominante au bruit en $1/f$, il suffit d'observer l'évolution de $\frac{S_{id}}{I_D^2}$ ou $S_{V_{G,1/f}}$ en fonction de la tension de grille en régime de fonctionnement linéaire du MOSFET. Le tableau III.1 récapitule cette dépendance facilitant davantage la distinction entre les différentes origines du bruit en $1/f$.

	Modèle de McWhorter (ΔN)	Modèle corrélé ($\Delta N + \Delta \mu$)	Modèle de Hooge ($\Delta \mu$)	Résistance d'accès
S_{id}/I_D^2	$1/V_{GT}^2$	Constante	$1/V_{GT}$	V_{GT}^2
$S_{V_{G,1/f}}$	Constante	V_{GT}^2	V_{GT}	V_{GT}^4

Tableau III. 1: Evolution de $\frac{S_{id}}{I_D^2}$ et $S_{V_{G,1/f}}$ en fonction de la tension de grille en régime de fonctionnement linéaire du MOSFET facilitant l'identification de l'origine du bruit en $1/f$.

III.3. Modélisation du bruit basse fréquence dans les MOSFETs

L'analyseur de spectre HP3562A permet de calculer et visualiser la densité spectrale $S_{\text{sortie}}(f)$ du bruit de sortie de la chaîne de mesure. Cette densité spectrale mesurée en sortie est

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

ramenée à l'entrée (grille du transistor) afin d'éliminer le bruit de la chaîne de mesure et de ne garder que le bruit intrinsèque du transistor:

$$S_{VG}(f) = \frac{S_{sortie}(f)}{(Gain_{grille})^2(A_g)^2} \quad (III.13)$$

Une fois ramené à l'entrée du transistor, la densité spectrale de tension de grille $S_{VG}(f)$ pourra être modélisée à l'aide de l'équation (III.14) qui décrit la dépendance en fréquence des différents types de bruits contribuant au bruit total du transistor:

$$S_{VG}(f) = B + \frac{K_f}{f^\gamma} + \sum_{i=1}^n \frac{A_i}{(\frac{f}{f_{oi}})^2} \quad (III.14)$$

avec B , le niveau du bruit blanc ; K_f , le niveau du bruit excédentaire ; γ , un exposant fréquentiel dont la valeur dépend de l'uniformité de la distribution des pièges dans l'oxyde ; A_i , le plateau d'une lorentzienne et f_{oi} , sa fréquence caractéristique.

Afin de mieux distinguer et identifier les différents types de bruits, la densité spectrale de bruit de tension de grille $S_{VG}(f)$ est normalisée par la fréquence. Par conséquent, le bruit blanc sera présenté par une droite évoluant proportionnellement avec la fréquence, le bruit en $1/f$ par un plateau et le bruit lorentzien par des bosses centrées sur leurs fréquences caractéristiques. La Figure III. 3 représente un exemple typique observé de spectre de bruit normalisé par la fréquence et modélisé par l'équation (III.14) normalisée également par la fréquence.

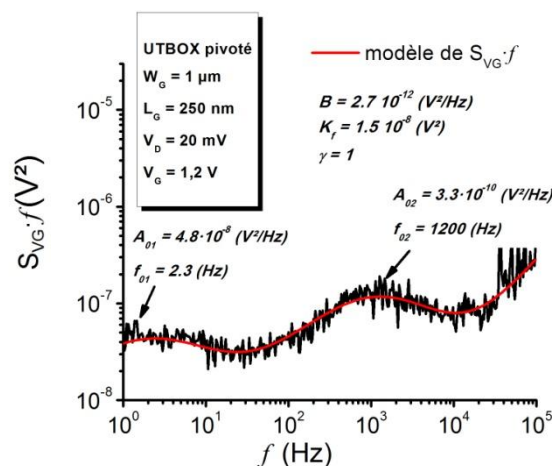


Figure III. 3 : Exemple de modélisation d'un spectre de bruit normalisé par la fréquence et mesuré à température ambiante pour un transistor UTBOX à canal pivoté.

III.4. Spectroscopie de bruit

Dans le but d'identifier les pièges situés dans le film de Silicium et prédire ainsi la qualité de celui-ci, on se focalise sur le bruit de génération-recombinaison.

III.4.1. Analyse du bruit de génération-recombinaison

Il a été démontré dans [Murray'91, Lukyanchikova'2003] que les propriétés des pièges de la zone de déplétion diffèrent de celles des pièges localisés à l'interface film/oxyde; ce qui facilite la distinction entre ces deux types de pièges. Il a été supposé que dans la région de déplétion, l'approximation de la déplétion complète peut être utilisée ($n \ll n_1$ et $p \ll p_1$). Il s'en suit que la constante de temps (temps d'émission du porteur depuis le piège) du piège dans cette zone est donnée par :

$$\tau = \frac{1}{C_n n_1 + C_p p_1} = \frac{1}{n_i (C_n \exp(\frac{E_T - E_C}{kT}) + C_p \exp(\frac{E_V - E_T}{kT}))} \quad (\text{III.15})$$

avec $n_1 \approx p_1 \approx n_i = (N_C N_V)^{1/2} \exp[-E_g/(2kT)]$.

Selon l'équation (III.15), la constante de temps τ du piège localisé dans la couche de déplétion ne dépend pas de la tension de grille appliquée. Ainsi est le cas de la fréquence caractéristique puisque $f_{0i} = 1/(2\pi\tau)$. Ceci pourrait être expliqué comme suit : contrairement aux pièges à l'interface qui sont caractérisés par un continuum d'énergie [Sze'81], les pièges localisés dans la zone de déplétion sont des pièges profonds possédant chacun un niveau d'énergie discret et unique [Murray'91]. Il s'en suit que lorsque le niveau de Fermi se déplace suite à la variation de la polarisation de grille, il croise toujours le niveau d'énergie du même piège mais à des profondeurs différentes. Ceci fait que la fréquence caractéristique de lorentzienne associée à un piège dans la couche de déplétion ne dépend pas de la polarisation de grille. Ainsi, on peut identifier les fréquences des lorentziennes reliées aux pièges dans la zone de déplétion du transistor en analysant la densité spectrale de bruit à différentes valeurs du V_G pour une température donnée. L'exemple de la Figure III. 4 illustre ce principe : on voit bien qu'à une température fixe de 250 K, les fréquences $f_{01} = 17$ Hz et $f_{02} = 440$ Hz ne varient pas avec la variation de la tension de grille appliquée, ce qui suggère qu'ils sont associés à des pièges situés dans le film.

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

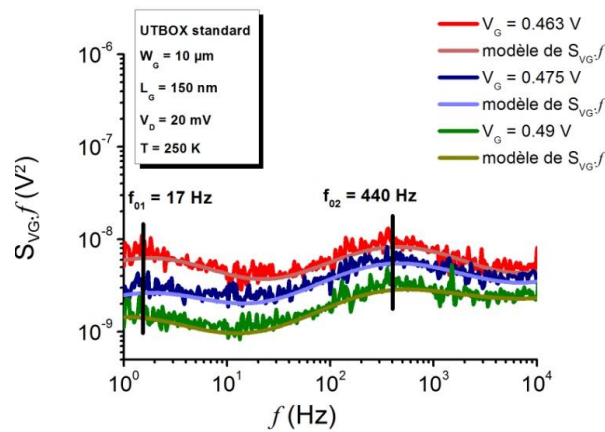


Figure III. 4 : Exemple de fréquences caractéristiques indépendantes de la tension de grille et correspondants ainsi à des pièges dans le film.

Aussi, selon l'équation (III.15), on remarque que la constante de temps du piège dépend de la température. Pour ce, dans le but d'observer les lorentziennes associées aux pièges dans le film, des mesures de bruit en fonction de la température sont nécessaires. La Figure III. 5 illustre la dépendance en température des fréquences caractéristiques reliées aux pièges dans le film.

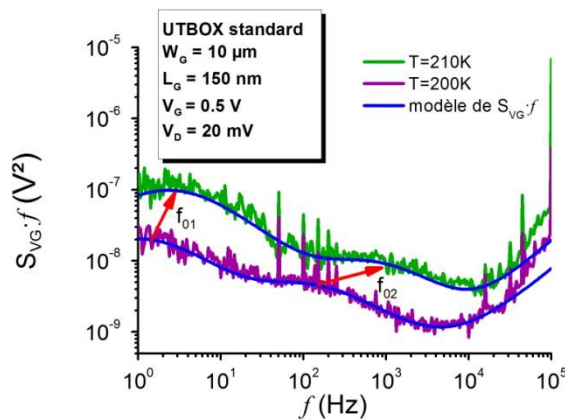


Figure III. 5 : Exemple de fréquences caractéristiques variant avec la température et correspondants ainsi à des pièges dans le film.

À partir de la discussion ci-dessus, on observe qu'il existe deux propriétés principales des lorentziennes reliées aux pièges dans film de Si : la première est l'indépendance des fréquences caractéristiques des lorentziennes avec la tension de grille appliquée. Et la deuxième est la variation de ces fréquences avec la température.

III.4.2. Méthodologie de la spectroscopie de bruit de génération-recombinaison

Dans le but de l'identification des pièges situés dans la zone de déplétion, ne sont prises en compte que les lorentziennes dont les fréquences caractéristiques remplissent les deux

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

conditions discutées dans le paragraphe précédent. Une fois ces fréquences extraites, l'identification des pièges est réalisée à l'aide de la spectroscopie de bruit en procédant comme suit :

- Réaliser des mesures de bruit basse fréquence en évoluant la température et à polarisation fixe (I_D fixe).
- Identifier et extraire les lorentziennes dont les fréquences caractéristiques varient avec la température et ne changent pas avec la tension de grille appliquées.
- Tracer, à partir des fréquences extraites, le diagramme d'Arrhenius c.à.d. l'évolution de la constante de temps en fonction de la température, ou encore l'évolution de $\ln(\tau T^2)$ en fonction de $1/(kT)$ [Grassi'2001, Camin'2002]:

$$\begin{aligned} \text{si } E_T - E_i > 0 &\rightarrow \ln(\tau T^2) = \frac{E_c - E_T}{kT} + \ln \left[\frac{h^3}{4k^2 \sigma_n (6\pi^3 M_c m_e^{*3/2} m_h^{*3/2})^{1/2}} \right] \\ \text{si } E_T - E_i < 0 &\rightarrow \ln(\tau T^2) = \frac{E_T - E_V}{kT} + \ln \left[\frac{h^3}{4k^2 \sigma_p (6\pi^3 M_c m_e^{*3/2} m_h^{*1/2})^{1/2}} \right] \end{aligned} \quad (\text{III.16})$$

avec E_i le niveau de Fermi intrinsèque,

- Extraire, à partir du diagramme d'Arrhenius, l'énergie du piège (i.e., $\Delta E = E_c - E_T$) et sa section de capture σ_n à partir de la pente et de l'ordonnée à l'origine, respectivement. La comparaison des deux propriétés du piège trouvé (ΔE et σ_n) avec des données de la littérature permet d'identifier la nature physique de chaque piège identifié [Mathiot'89, Heiser '99].

La Figure III. 6 représente un exemple de diagramme d'Arrhenius obtenu pour un UTBOX standard dans une plage de température variant de 200 K à 330 K tout en gardant le même point de polarisation ($I_D = 1 \mu A$). Les points figurant sur une même droite et qui présentent une évolution linéaire du plateau A_i en fonction de τ_i correspondent au même type de piège [Cretu'2015]. Dans le dernier paragraphe de ce chapitre, on présentera plus en détail les résultats de la spectroscopie de bruit obtenus pour toutes les structures étudiées ainsi qu'une interprétation des pièges identifiés.

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

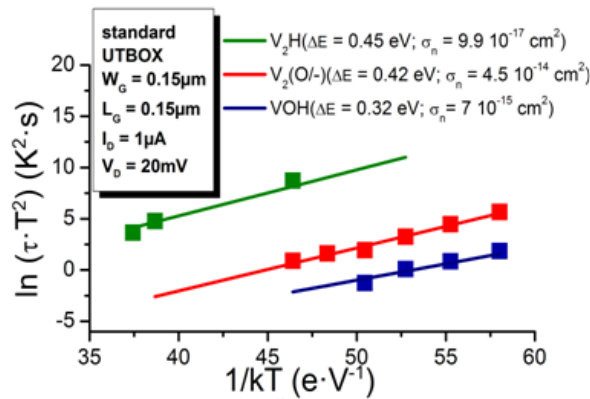


Figure III. 6 : Diagramme d'Arrhenius obtenu pour un UTBOX standard dans une plage de température variant de 200 K à 330 K.

III.4.3. Rappel sur les types de pièges

Le dopage des semi-conducteurs est le processus d'introduction d'impureté apportant des porteurs libres dans le réseau cristallin du matériau [Mathiot'89, Heiser '99]. Ce processus est une étape clé permettant d'influencer intimement les propriétés électriques du composant. La diffusion de l'impureté dans le matériau diffère d'une impureté à l'autre suivant la structure atomique du matériau et la position de l'impureté dans cette structure. La position d'équilibre de l'impureté dans le réseau cristallin du matériau est appelée 'site stable'. Suivant cette position, on distingue deux types d'impureté : les impuretés substitutionnelles, et les impuretés interstitielles.

Impuretés substitutionnelles

C'est une impureté avec un site stable faisant partie des sites du réseau cristallin. La diffusion de cette impureté dans le réseau nécessite la présence soit de lacunes (sites vacants dans la structure atomique), soit d'auto-interstitiels (sites supplémentaires dans le réseau cristallin). Dans le 1^{er} cas, la diffusion de l'impureté se fait par échange de site avec la lacune lorsque celle-ci vient juste à côté (Figure III. 7). Ensuite, il faut qu'une autre lacune se rapproche afin que l'impureté se déplace à nouveau de la même manière. En cas où la liaison énergétique entre l'impureté et la lacune est très élevée, le complexe lacune-impureté peut se déplacer par paire.

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

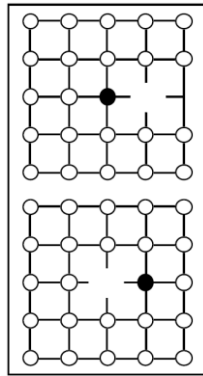


Figure III. 7: Diffusion lacunaire [Mathiot'02].

Dans le cas de présence d'auto-interstitiel, qui présente un site unique partagé par deux atomes du réseau cristallin, la diffusion de l'impureté substitutionnelle se fait lorsque l'auto-interstitiel se rapproche de l'impureté. Dans ce cas-là, un atome du réseau interagit avec l'impureté substitutionnelle qui devient à son tour une impureté interstitielle, appelée « interstitiel mixte dissocié » et la diffusion de l'impureté continue de la même manière (Figure III. 8).

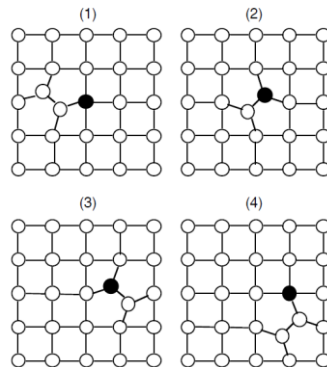


Figure III. 8: Diffusion par auto-interstitiel [Mathiot'02].

Impuretés interstitielles

C'est une impureté avec un site stable se situant entre les sites du réseau cristallin, appelé 'interstice'. La diffusion de cette impureté dans le réseau se fait en sautant d'un interstice à l'autre comme c'est illustré dans la Figure III. 9. Le plus souvent, la vitesse de diffusion de l'impureté est ralentie par son interaction avec d'autres impuretés présentes dans la structure atomique. Dans l'exemple du silicium, les éléments légers tels que l'hydrogène (H) et l'hélium (He) et les métaux de transitions tels que le titane (Ti) et le chrome (Cr) présentent une telle diffusion.

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

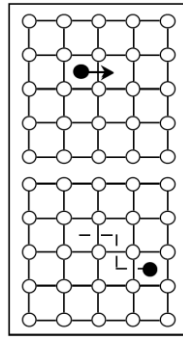


Figure III. 9: Diffusion interstitielle simple [Mathiot'02].

Diffusion par mécanismes dissociatifs

Ces mécanismes ont lieu dans le cas des impuretés substitutionnelles ayant une probabilité élevée d'exister dans un site interstitiel. Dans ce cas- là, la diffusion de l'impureté peut se faire de deux manières :

- Par le mécanisme de "Frank-Turnbull" [Frank'56, Ural'99] : où le passage d'une impureté substitutionnelle à une impureté interstitielle se fait par le billet de lacunes (Figure III. 10 (a)).
- Par le mécanisme "kick-out" [Gösele'80, Miyake'85] : où un site interstitiel éjecte une impureté substitutionnelle de son site pour que celle-ci devienne une impureté interstitielle (Figure III. 10 (b)).

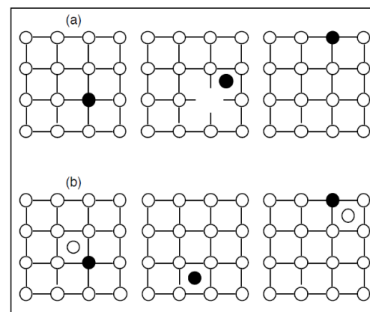


Figure III. 10: Diffusion par mécanismes dissociatifs : (a) mécanisme de "Frank-Turnbull", (b) mécanisme "kick-out".

III.5. Densité de pièges dans le film de Silicium

Selon [Cretu'2015], il y a une dépendance linéaire entre le plateau A_i et la constante de temps τ_i des lorentziennes correspondantes au même piège. Cette dépendance est observée dans l'exemple de la Figure III. 11 pour les pièges V_2H , $V_2(0/-)$ identifiés dans une structure UTBOX standard. A partir de la pente de cette évolution, on peut déduire la densité surfacique du piège N_{eff} en utilisant l'équation [Lukyanchikova'2002]:

$$A_i = \frac{q^2 \cdot N_{eff}}{W_G \cdot L_G \cdot C_{ox}^2} \tau_i \quad (III.17)$$

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

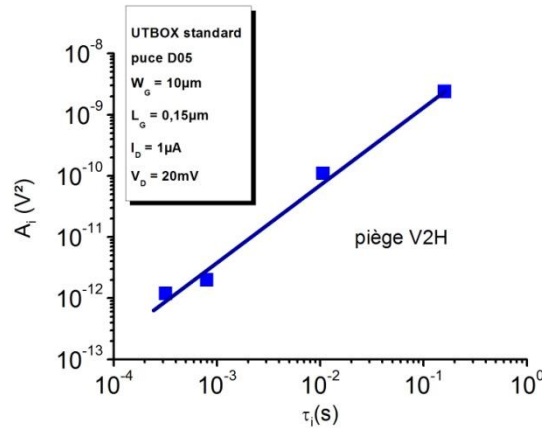


Figure III. 11 : évolution linéaire de A_i en fonction de τ_i associés au piège V_{2H} identifiés dans une structure UTBOX standard.

Dans la littérature [Yau'69], la densité surfacique du piège N_{eff} permettait de déterminer la densité volumique N_T en s'appuyant sur la relation :

$$N_T = \frac{N_{eff}}{B \cdot T_{Si}}, \quad B = 1/3 \quad (III.18)$$

Avec B un coefficient théorique estimé égal à 1/3. Ce coefficient était déterminé pour des composants planaires conventionnels à grille unique. Récemment, des études [Cretu'2015] ont démontré que ce facteur n'est plus valide pour les nouvelles structures nanométriques. Il a été trouvé expérimentalement pour des composants FD SOI UTBOX que ce facteur varie dans une plage de 0.03 à 0.19 [Cretu'2015]. Alors, pour ne pas avoir à faire des suppositions sur la valeur du coefficient B, on s'intéresse juste à la densité de piège surfacique N_{eff} .

L'extraction de la densité de pièges, même s'il s'agit d'une densité surfacique, pourrait permettre d'évaluer la qualité de certaines étapes de fabrication du transistor et servir de facteur de mérite pour comparer ainsi entre différentes technologies.

III.6. Résultats et discussion

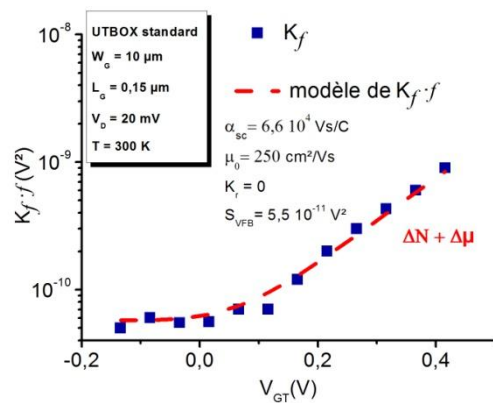
III.6.1. Bruit en 1/f

III.6.1.1. Bruit en 1/f dans les UTBOX avec HfSiO comme diélectrique de grille (D05)

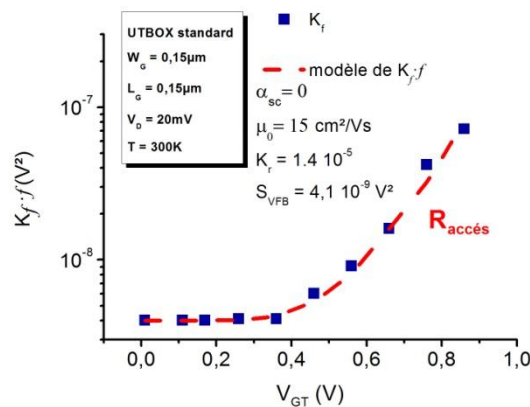
La figure III.12 représente l'évolution du niveau de bruit en 1/f (K_f) en fonction de la tension de grille V_{GT} pour deux transistors à différentes largeurs de grille de la puce D05. Comme observé dans la Figure III. 12, le modèle de l'équation III.12 suit parfaitement l'évolution du niveau de bruit K_f sur le domaine de tension V_{GT} . On peut aussi remarquer que pour les deux géométries étudiées, le niveau de bruit K_f mesuré est indépendant de la tension V_{GT} de la

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

faible inversion jusqu'à l'inversion modérée. Ceci suggère que la fluctuation de nombre de porteurs domine le bruit excédentaire dans cette région. En forte inversion, K_f croît proportionnellement avec V_{GT}^2 pour la géométrie à $W_G = 10 \mu\text{m}$, ce qui indique que le bruit en $1/f$ est dû aux fluctuations corrélées du nombre de porteurs et de leur mobilité. Pour la géométrie à $W_G = 0.15 \mu\text{m}$, K_f croît proportionnellement avec V_{GT}^4 en forte inversion, Ceci prouve que pour cette géométrie, le bruit en $1/f$ est dû à l'impact des résistances d'accès. Ces résultats peuvent être expliqués par l'augmentation de la contribution des résistances d'accès au bruit $1/f$ total pour les composants à canal court.



(a)



(b)

Figure III. 12 : Evolution du niveau de bruit en $1/f$ en fonction de la tension V_{GT} à température ambiante et en régime linéaire pour deux géométries de la puce D05 : (a) $W_G = 10 \mu\text{m}$, (b) $W_G = 0.15 \mu\text{m}$.

Les résultats ci-dessus peuvent être confirmés par l'étude de l'évolution de S_{id}/I_D^2 en fonction de I_D (figure III.13). On remarque que l'évolution de $(g_m/I_D)^2 \cdot S_{VFB}$ suit celle de S_{id}/I_D^2 avec un plateau en faible inversion suivi d'une décroissance à partir de la tension de seuil ($V_{th} = 0.57 \text{ V}$ pour $W_G = 10 \mu\text{m}$ et $V_{th} = 0.34 \text{ V}$ pour $W_G = 0.15 \mu\text{m}$). Cette concordance affirme que les fluctuations de nombre de porteurs dominent le bruit excédentaire en faible inversion [Ghibaudo'91, Boutchacha'97]. En forte inversion, on remarque que la courbe de $(g_m/I_D)^2 \cdot S_{VFB}$ commence à dévier par rapport à la courbe S_{id}/I_D^2 . Ceci peut être expliqué par

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

la dominance de la fluctuation corrélée ($\Delta N + \Delta \mu$) pour le composant à dimensions larges, et par la dominance de l'impact des résistances d'accès pour le composant à canal court.

Aussi, en comparant les deux géométries, avec deux largeurs de grille différentes, on remarque que le bruit en courant de drain normalisé est plus élevé dans le composant avec la plus petite largeur de grille comme c'était attendu.

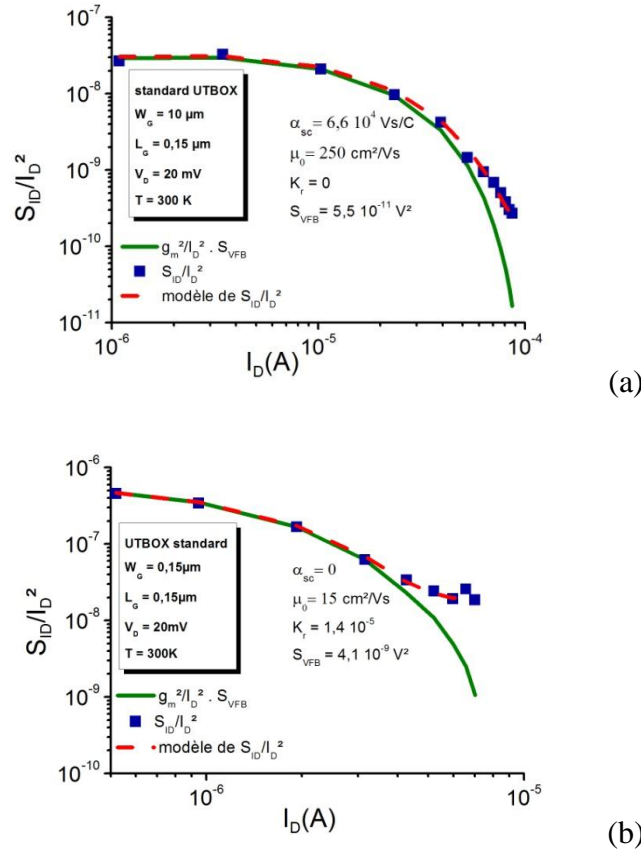


Figure III. 13: Evolution de la densité spectrale de courant de drain normalisée S_{id}/I_D^2 et de $(g_m/I_D)^2 \cdot S_{VFB}$ en fonction du courant de drain à température ambiante et en régime linéaire pour deux géométries de la puce D05 : (a) $W_G = 10 \mu m$, (b) $W_G = 0.15 \mu m$.

III.6.1.2. Bruit en $1/f$ dans les UTBOX avec SiON comme diélectrique de grille (D07)

L'étude était réalisée sur des composants standards et pivotés avec différentes longueurs de grille à température de l'azote liquide (77 K) et à température ambiante.

La Figure III. 14 illustre l'évolution du niveau de bruit en $1/f$ normalisé par la fréquence (K_f/f) en fonction de la tension V_{GT} . Comme c'est observé, quelle que soit l'orientation du canal et la température opérationnelle, le niveau de bruit est indépendant de la tension de grille appliquée en inversion modérée. Ceci indique que les fluctuations de nombre de porteurs dominant ce type de bruit. En forte inversion, (K_f/f) évolue en suivant une tendance $(V_{GT})^4$. Par conséquent, il est parfaitement modélisé par les contributions des résistances d'accès.

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

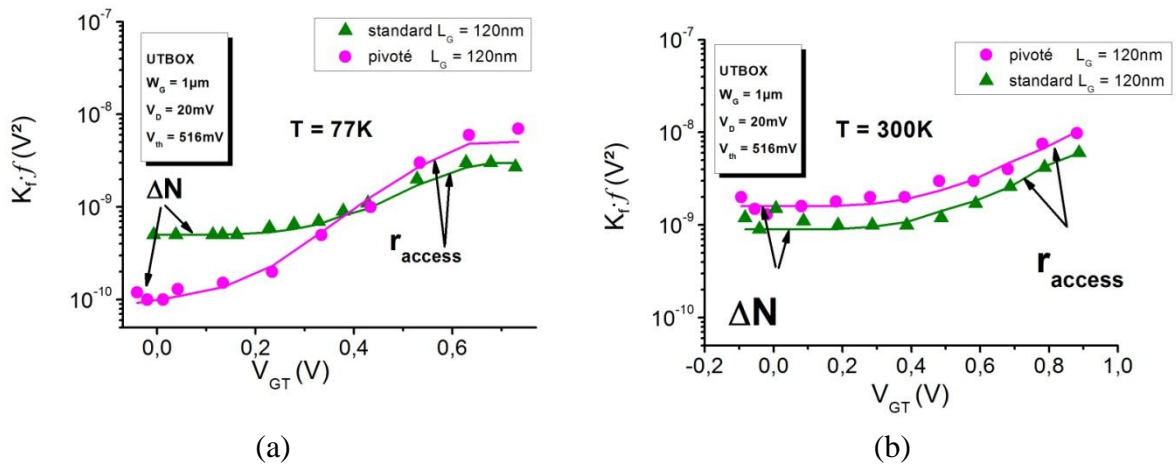


Figure III. 14 : Evolution du niveau de bruit $1/f$ normalisé par la fréquence en fonction de V_{GT} à température de l'azote liquide (a) et à température ambiante (b).

Impact de l'orientation du canal sur le bruit K_f

A partir de la figure III.14, on remarque qu'à température ambiante, le niveau du bruit $1/f$ est plus élevé dans le transistor à canal pivoté comparé au transistor standard. Des observations similaires étaient reportées en [Cretu'2015] pour d'autres composants UTBOX. Ceci peut être expliqué par une meilleure qualité d'interface qui peut être reliée au bon accord de maille entre la couche d'interface SiO_2 et le film de silicium dans les composants standards.

Cependant, à 77 K, en inversion modérée, le niveau du bruit $1/f$ est moins élevé dans les composants pivotés. En forte inversion, la contribution des résistances d'accès est moins prononcée dans les composants standards. Ceci peut être relié à l'amélioration de la mobilité des porteurs avec la réduction de la température qui est plus importante dans les composants pivotés.

Impact de la température sur le bruit K_f

Dans divers travaux [Christensson'68, Lartigau'07, Ohguro'09], il a été reporté que la réduction de la température entraîne une réduction du niveau de bruit $1/f$ des composants nMOSFET. Ceci est fortement relié à l'amélioration de la mobilité des porteurs en diminuant la température. Dans notre cas, en allant d'une température de 300K à une température de 77 K, on peut observer que le niveau du bruit $1/f$ est réduit d'environ un facteur 2 pour le composant pivoté et de presque un facteur de 1,5 pour le composant standard.

Impact du phénomène inhabituel de transconductance sur le bruit K_f

A partir de la figure III. (a) et (b), on remarque que l'apparition de phénomène inhabituel à basse température (second pic de transconductance), créé à priori par l'activation de dopants diffusés dans le canal, a tendance à engendrer une élévation du niveau de bruit excédentaire.

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

En particulier, une variation inhabituelle de ce niveau de bruit peut être remarquée autour de la tension de grille là où apparaît le pic de transconductance. Ce comportement n'est pas observé pour toutes les longueurs ce qui est, fort probablement, relié à une répartition non-uniforme de la densité des dopants diffusés dans la puce.

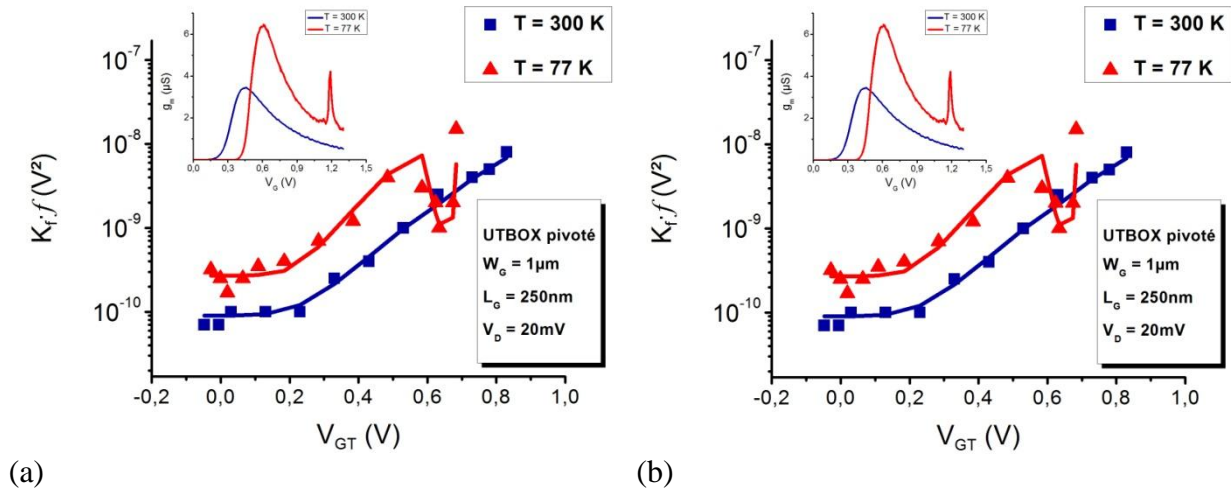


Figure III. 15 : Impact du pic de transconductance apparu à basse température sur l'évolution du niveau de bruit $1/f$ pour un UTBOX (a) à canal pivoté (b) standard.

III.6.1.3. Impact du choix de diélectrique de grille sur le bruit en $1/f$

Dans le but de comparer des transistors à différents diélectrique de grille, et vu qu'on n'a pas testé des composants de mêmes longueurs et largeurs de grille, on a normalisé le bruit $1/f$ par le produit de la longueur et la largeur comme visualisé dans la Figure III. 16. On peut remarquer qu'en inversion faible, le transistor avec un diélectrique de grille en SiON présente un niveau de bruit $1/f$ légèrement plus élevé que le composant avec un diélectrique en HfSiO. Ceci peut être dû aux densités de pièges différentes entre les composants à différents diélectrique de grille. Ensuite, en inversion forte, c'est le niveau du bruit du transistor avec un diélectrique en HfSiO qui l'emporte indiquant que la contribution des résistances d'accès est plus importante dans les transistors avec ce type de diélectrique de grille.

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

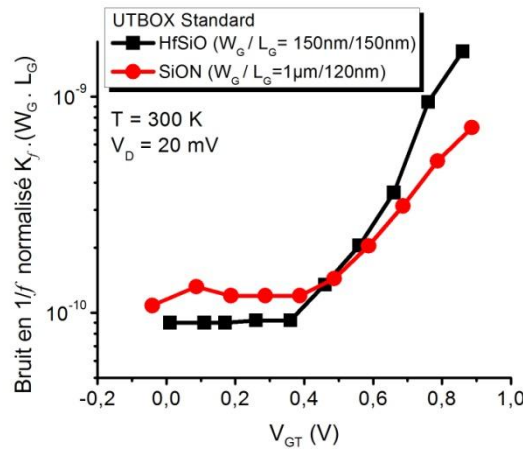


Figure III. 16 : Evolution du niveau de bruit 1/f normalisé par la surface de grille pour deux composants à différents diélectriques de grille.

III.6.2. Qualité du processus d'oxydation

L'un des facteurs permettant l'évaluation de la qualité du processus d'oxydation est la densité de pièges dans l'oxyde (N_t). En inversion faible, la valeur estimée de la densité spectrale de tension de grille $S_{V_{G,1/f}}$ correspond à la valeur de la densité spectrale de tension de bandes plates $S_{V_{FB}}$. Ainsi, en déterminant la valeur de $S_{V_{G,1/f}}$, noté encore K_f , on peut déduire la valeur estimée de densité de pièges dans l'oxyde N_t .

Les valeurs extraites de cette densité pour toutes les technologies étudiées dans ce travail sont rassemblées dans le tableau III.2.

Puce	W_G/L_G (μm)	Orientation canal	T (K)	$S_{V_{FB}}$ (V^2)	N_t ($\text{cm}^{-3} \cdot eV^{-1}$)
D05(HfSiO)	0.15/0.15	Standard	300	$5.5 \cdot 10^{-11}$	$4.2 \cdot 10^{+16}$
	10/0.15	Standard	300	$4 \cdot 10^{-9}$	$4 \cdot 10^{+16}$
D07 (SiON)	1/0.12	Standard	300 / 77	$9 \cdot 10^{-10} / 5 \cdot 10^{-10}$	$8 \cdot 10^{+17} / 1.7 \cdot 10^{+18}$
	1/0.12	Pivoté	300 / 77	$1.5 \cdot 10^{-9} / 10^{-10}$	$13 \cdot 10^{+17} / 3.5 \cdot 10^{+17}$
	1/0.25	Pivoté	300 / 77	$10^{-10} / 2.5 \cdot 10^{-10}$	$7.5 \cdot 10^{+17} / 7.3 \cdot 10^{+18}$
	1/0.2	Standard	300 / 77 / 10	$5.6 \cdot 10^{-10} / 3 \cdot 10^{-10} / 1.9 \cdot 10^{-10}$	$8.4 \cdot 10^{+17} / 1.7 \cdot 10^{+18} / 8.5 \cdot 10^{+19}$
	1/1	Standard	300 / 77 / 10	$1.1 \cdot 10^{-10} / 1.6 \cdot 10^{-10} / 3 \cdot 10^{-10}$	$8.2 \cdot 10^{+17} / 4.6 \cdot 10^{+18} / 6.7 \cdot 10^{+19}$

Tableau III. 2 : Valeurs estimées de la densité de pièges dans l'oxyde dans les différentes technologies étudiées.

A partir du tableau III.2, on remarque qu'à une température fixe, les transistors d'une même puce présentent une densité de pièges d'oxyde du même ordre de grandeur. En comparant les deux puces, on remarque que les composants avec un diélectrique de grille en HfSiO présentent une densité de pièges avec un ordre de grandeur moins élevé que les composants

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

avec un diélectrique de grille en SiON. Ceci indique une meilleure qualité du HfSiO par rapport au SiON.

En outre, on note que l'orientation du canal et la longueur/largeur de grille semble ne pas avoir d'influence sur la densité de pièges dans l'oxyde.

On remarque aussi que la densité de pièges dans l'oxyde est fonction de la température ; elle croît avec la réduction de cette dernière. Ceci était aussi remarqué dans des travaux précédents réalisés sur des FinFETs [Talmat'2012, Achour'2013]. Cette tendance peut être expliquée par des modèles qui prennent en compte la structure de l'empilement du diélectrique high-k en considérant deux barrières tunnel, correspondant respectivement à la couche interfaciale et au diélectrique high-k [Hung'90].

D'une manière générale, les valeurs trouvées de N_t se rapprochent étroitement des valeurs estimées dans des travaux précédents réalisés sur d'autres UTBOX [Dos Santos'2014].

III.6.3. Qualité du film de Si

III.6.3.1. Pièges identifiés

Ayant exploité les mesures de bruit basse fréquence à différentes températures pour les diverses technologies étudiées, les pièges localisés dans le film de silicium étaient identifiés à l'aide de la spectroscopie de bruit. Les tableaux III.3 et III.4 représentent un récapitulatif de ces pièges. Les diagrammes d'Arrhenius tracés pour toutes les technologies sont rassemblés dans l'annexe.

Pièges	ΔE (eV)	σ_n (cm ²)	T (K)	
			<i>rotated</i>	<i>Standard</i>
V-O	0.17	$2 - 55 \cdot 10^{-14}$		77 - 110
D ₁	0.05	$1.5 \cdot 10^{-18}$		77 - 110
B _i (0/+)	0.13	$0.0015 - 8.5 \cdot 10^{-14}$	80 - 100	77 - 85
C _i (0/-)	0.09	$0.03 - 0.9 \cdot 10^{-17}$	80 - 105	80 - 110
V ₂ H	0.45	$0.35 - 3.1 \cdot 10^{-17}$	280 - 290	280 - 310
V ₂ (0/-)	0.42	$2.8 - 25 \cdot 10^{-16}$	285 - 295	280 - 300
V-P	0.44	$1 - 2.2 \cdot 10^{-15}$	300 - 310	280 - 295
VOH	0.32	$2 \cdot 10^{-16}$		280 - 310

Tableau III. 3: Pièges identifiés dans les transistors de la puces D07 et leurs paramètres.

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

Pièges	ΔE (eV)	σ_n (cm ²)	T (K)
V ₂ H	0.45	$2.3 - 9.9 \cdot 10^{-17}$	220 - 330
V-P	0.44	$3.8 \cdot 10^{-15}$	200 - 220
C _i O _i (+/0)	0.34	$1 \cdot 10^{-16}$	210 - 250
VOH	0.32	$0.47 - 7 \cdot 10^{-15}$	200 - 230
B _i C _s	0.29	$5 \cdot 10^{-16}$	230 - 240
V ₂ (0/-)	0.42	$4.5 \cdot 10^{-14}$	220 - 250

Tableau III. 4: Pièges identifiés dans les transistors de la puce D05 et leurs paramètres.

A partir du tableau III.3, on remarque qu'autour de 77K, des pièges reliés au carbone C_i(0/-) et au bore B_i(0/+) ont été identifiés pour les deux géométries standards et pivotés de la puce D07. Le complexe lacune-oxygène V-O et le piège inconnu D₁ ont été identifiés uniquement dans les composants standards.

Autour de la température ambiante, des pièges reliés à l'hydrogène V₂H et VOH, phosphore V-P et dilacune V₂(0/-) ont été identifiés pour les deux géométries standards et pivotés de la puce D07.

Comme attendu, l'orientation du canal n'a pas d'impact notable sur la section de capture des pièges. Cependant, on remarque que la température d'activation du même piège peut différer légèrement du composant standard au composant pivoté. A partir du tableau III.4, on remarque que six pièges étaient identifiés dans les composants de la puce D05 : le complexe carbone interstitiel oxygène interstitiel C_iO_i, le complexe bore interstitiel carbone substitutionnel B_iC_s, deux pièges reliés au carbone V₂H et VOH, un piège relié à la paire lacune-phosphore V-P et la bilacune V₂(0/-).

En comparant les deux puces, correspondant chacune à un diélectrique de grille différent, on remarque que quasiment les mêmes types de pièges étaient identifiés dans les deux puces. Ceci indique que le choix de diélectrique de grille ne semble pas avoir d'influence sur les pièges identifiés dans le film de Silicium.

On a aussi remarqué que les pièges identifiés dans nos composants sont presque les mêmes pièges identifiés dans des UTBOX étudiés dans des travaux précédents [Dos Santos'2014, Cretu'2015].

III.6.3.2. Discussion des origines des pièges observés

Les pièges identifiés dans les composants étudiés proviennent des différentes étapes du processus de fabrication des transistors. On peut faire la liaison entre ces pièges et les étapes de réalisation des composants en vue d'optimiser les procédés de fabrication. Ainsi, les pièges reliés à l'hydrogène peuvent paraître durant la croissance épitaxiale sélective (SEG) des zones

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

de source et drain, plus précisément, à partir du dépôt chimique en phase vapeur (Chemical Vapor Deposition) utilisant le SiH_4 . L'étape SEG peut être aussi responsable de la contamination en carbone. La présence de pièges reliés au phosphore et au bore peut émaner de l'implantation des zones HDD (high doped drain). Les divacancies peuvent dériver de l'évolution de pièges d'un stade instable à un stade stable comme la paire Frenkel. Ceci peut avoir lieu lors de l'implantation des jonctions.

On remarque que l'utilisation de la technique de contrainte SEG afin d'améliorer les performances des composants, semble accroître le nombre de pièges identifiés dans le film et elle est responsable de la majorité de ces pièges.

Il a été observé que la longueur et largeur de grille peuvent influencer la nature de pièges identifiés dans le film de Silicium. Ainsi, dans les composants à canal court, les pièges observés résultent généralement des étapes de réalisation de source et de drain. Alors que pour les composants à dimensions plus grandes, les pièges peuvent être dus aux étapes d'optimisation du canal [Talmat'2011].

III.6.3.3. Densité effective des pièges identifiés

Les valeurs estimées des densités de pièges identifiés dans tous les transistors étudiés ont permis de tracer les histogrammes ci-dessous.

Impact de la longueur de grille

Pour les composants standards de la puce D07, on a observé que les valeurs obtenues de la densité effective de pièges, pour les transistors à grande longueur de grille ($L_G = 1 \mu\text{m}$), sont presque deux fois plus petite que celle des transistors à longueur de grille faible ($L_G = 120 \text{ nm}$). Cette observation est inversée pour les composants pivotés.

Pour les composants à canal court, les valeurs de N_{eff} identifiées sont deux fois plus faibles que celles estimées dans d'autres technologies MOSFETs avec des dimensions similaires [Talmat'2012].

L'absence du bore (pour le composant standard avec une longueur de grille de 120nm) ou bien sa densité relativement basse (pour le composant pivoté avec une longueur de grille de 120nm) paraît en relation avec l'absence du second pic inhabituel de transconductance pour ces composants.

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

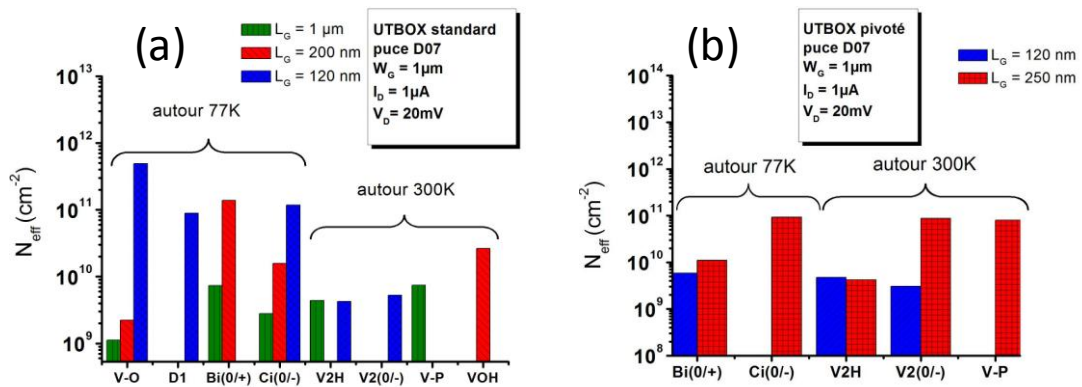


Figure III. 17 : Densité effective de pièges pour trois longueurs de grille de composants de la puce D07 (a) standards (b) pivoté.

Impact de la largeur de grille

Pour les composants de la puce D05, on a observé que les valeurs obtenues de la densité effective de pièges, pour les transistors à faible largeur de grille ($W_G = 150 \text{ nm}$), sont presque deux fois plus petites que celles des transistors à grande largeur de grille ($W_G = 10 \mu\text{m}$). Ces valeurs sont presque deux fois plus faibles comparées à des valeurs estimées dans des travaux précédents sur des FinFETs avec des dimensions similaires et à canal non intentionnellement dopé [Talmat'2012].

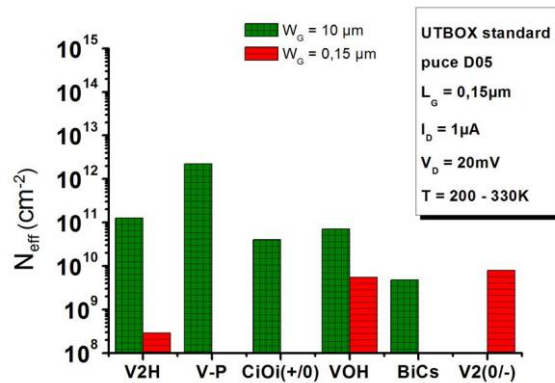


Figure III. 18 : Densité effective de pièges pour deux largeurs de grille de composants standards de la puce D05.

Impact de l'orientation de canal

On remarque que le changement de l'orientation du canal du $\langle 100 \rangle$ à $\langle 110 \rangle$ semble induire moins de pièges avec des valeurs plus faibles de la densité de piège efficace autour de la température de l'azote liquide.

Autour de la température ambiante, l'orientation du canal ne semble pas affecter la densité de pièges identifiés.

Chapitre III. Bruit basse fréquence comme outil de diagnostic non destructif

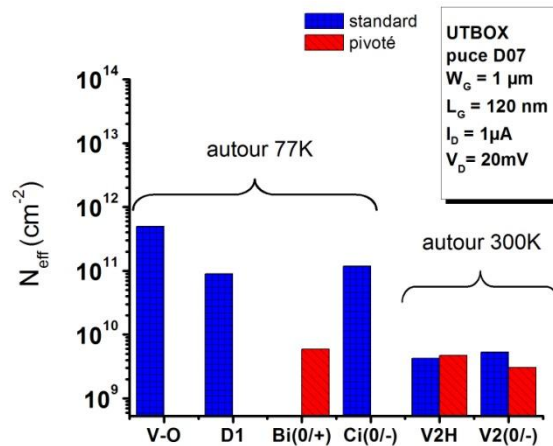


Figure III. 19 : Densité effective de pièges pour des composants standard et pivoté de la puce D07.

Impact de la température

On remarque que dans les transistors standards étudiés, les pièges identifiés à température ambiante semblent avoir une densité effective moins importante que celle des pièges identifiés autour de la température de l'azote liquide. Ceci n'était pas le cas dans les transistors à canal pivoté.

Autour de la température ambiante, les valeurs estimées des densités de pièges sont en accord avec des résultats précédents réalisés sur des composants UTBOX [Cretu'2015].

On remarque que les pièges communément identifiés dans les transistors étudiés sont activés autour de la même plage de température.

Conclusion

Dans ce chapitre, on a rappelé les différents types de bruit basse fréquence présents dans les structures MOSFETs. Les mécanismes physiques mis en jeu pour chaque type de bruit et les caractéristiques spécifiques à chaque type de bruit permettant sa distinction. Ensuite, on s'est intéressé à décrire l'exploitation du bruit basse fréquence comme outil de diagnostic non destructif pour évaluer la qualité du processus d'oxydation et du film de Silicium. Ainsi, à l'aide de cet outil, les mécanismes physiques responsables du bruit $1/f$ peuvent être déduits. En utilisant la spectroscopie de bruit, on a également identifié les différents pièges dans le film de Silicium des dispositifs étudiés. Ces résultats ont permis de comparer des dispositifs à différents diélectriques de grille, différentes longueur/largeur de grille et différentes orientation du canal.

**CHAPITRE IV : MISE EN EVIDENCE DE
PHENOMENE INHABITUEL ET DES EFFETS
QUANTIQUES A FAIBLE TEMPERATURE**

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

Introduction

Il est bien connu que pour une technologie donnée, plusieurs effets parasites qui accompagnant la réduction d'échelle des appareils peuvent être contrôlés uniquement par la réduction de la température de fonctionnement. Cependant, avec l'amélioration des performances électriques, le fonctionnement à très basse température peut entraîner des inconvénients et des changements dans le fondamental de transport électronique.

Dans ce chapitre, on met en évidence un comportement inhabituel des caractéristiques de la transconductance observée à basse température. Les mesures de bruit basse fréquence sont également utilisées pour donner des informations supplémentaires sur l'origine de ce phénomène. Ensuite, l'impact de la grille arrière polarisée en mode d'accumulation sur le comportement de transconductance est étudié à 77 K. Enfin, l'intérêt est focalisé sur des effets quantiques observés à température cryogénique de l'hélium liquide et leur possible influence sur le bruit basse fréquence.

IV.1. Mise en évidence à faible température d'un comportement inhabituel dans les caractéristiques de la transconductance

Il a été remarqué que faire fonctionner les MOSFETs à basse température améliore leurs performances [Ohguro'09] et révèle de nouvelles informations permettant une meilleure compréhension des mécanismes de transport de charges. Toutefois, cette amélioration pourrait être accompagnée par des effets parasites [Ghibaudo'92, Balestra'94]. Jusqu'à ce jour-ci, sont rares les travaux qui se sont intéressés à l'étude des performances en statique et en bruit basse fréquence des composants UTBOX à très basse température ; de l'ordre de 10K [Deshpande'11]. Dans ce travail de thèse, on a mené ces études sur des nMOSFETs de technologie UTBOX et plus précisément sur les composants de la puce D07.

Les transistors ont été étudiés à la température de l'hélium liquide, 10 K, de l'azote liquide, 77 K en plus de la température ambiante. Pour les mesures statiques, à 10 K, les composants étaient polarisés avec une tension de drain V_D de 5, 10, 15 et 20 mV et à 77 K, avec une seule polarisation de drain de 20mV. Ces mesures étaient réalisées en variant la polarisation de la grille avant de -0.3V à 1.3V tout en gardant la grille arrière à la masse.

En second temps, l'impact de la grille arrière était mis en évidence à 77K en régime linéaire ($V_D = 20\text{mV}$).

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

Les mesures de bruit basse fréquence étaient réalisées en fonction de la tension de grille (avec $V_D = 20 \text{ mV}$, $V_B = 0 \text{ V}$) à des températures de 10 K et 77 K.

IV.1.1. Phénomène observé

La Figure VI. 1 (a) illustre les caractéristiques de transconductance $g_m(V_G)$ mesurées dans des UTBOX à différentes longueurs de grille pour une température de 10 K. Pour les longueurs de grille les plus faibles (120 nm et 170 nm), on observe une vallée qui apparaît près du seuil. Une discussion susceptible d'expliquer l'origine de ce phénomène sera menée plus tard dans ce chapitre. En plus de cette vallée, on observe un pic inhabituel qui apparaît en forte inversion pour toutes les longueurs de grille investies. Ce pic est bien prononcé à 10K, s'atténue à 77 K et disparaît complètement à température ambiante (Figure VI. 1 (b)). On peut remarquer que l'importance du pic est comparable en taille pour les différentes longueurs du canal. On remarque, aussi, qu'il apparaît autour de la même tension de grille V_G (1.1 V - 1.2 V) pour les différentes longueurs du canal. Ceci laisse penser qu'il s'agit d'un effet Kink linéaire [Mercha'2003].

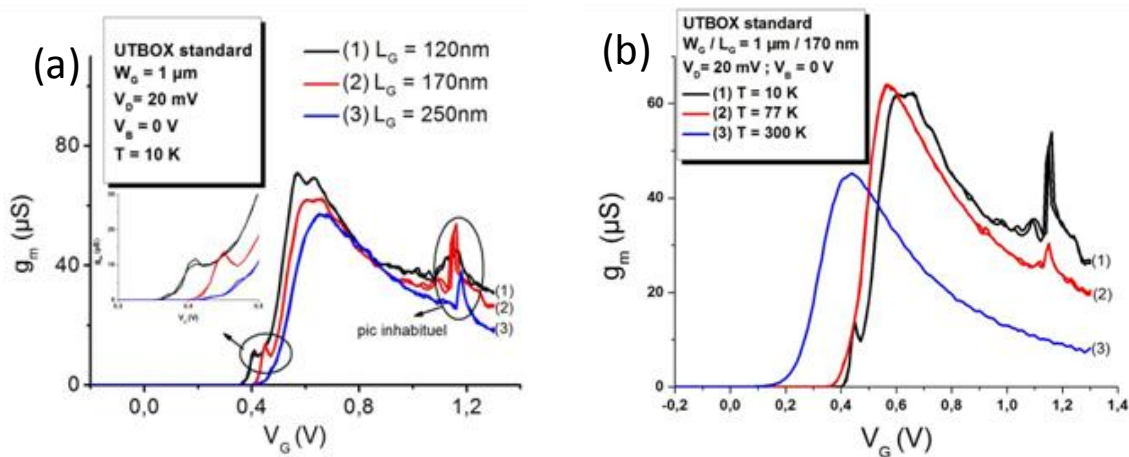


Figure VI. 1 : Caractéristiques de la transconductance $g_m(V_G)$ mesurée (a) en direct et en inverse à 10 K pour différentes longueurs de grille et (b) à différentes températures pour une longueur de grille de 170 nm.

IV.1.2. Hypothèse 1 : Effet Kink Linéaire

En suivant la miniaturisation des structures MOSFETs et pour des épaisseurs réduites de l'oxyde de grille (<5 nm), un courant de fuite a tendance à apparaître, traversant la couche d'oxyde vers la grille par effet tunnel. Ce courant de fuite est la cause de l'injection des électrons (respectivement des trous pour les pMOSFET) de la bande de valence (respectivement, bande de conductance) pour des polarisations de grille suffisamment élevées. Cet effet est appelé alors « effet tunnel direct des électrons de la bande de valence » (EVB). Dans les SOI MOSFETs partiellement déplétés [Guo'2006], cette injection de porteurs

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

majoritaires crée une accumulation des porteurs minoritaires du côté de la grille arrière puisque le film est isolé par l'oxyde enterré (Figure VI. 2). Ainsi, le potentiel du film devient assez élevée du côté de la grille arrière ce qui entraîne le déblocage de la jonction source/film qui sera traversée par les porteurs. Par conséquent, le courant de drain sera fortement impacté par ce courant de fuite qui a eu lieu, ce qui crée un second pic de transconductance (Figure VI. 3). Ce phénomène est appelé effet kink linéaire (LKE) [Mercha'2003, Mercha'03, Simoen'2007] ou encore gate-induced floating body effects (GIFBE) [Cristoloveanu'2004, Dieudonne'2002, Casse'2004].

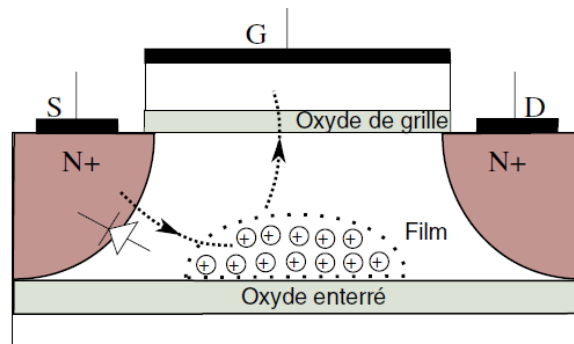


Figure VI. 2: Schéma représentant l'effet kink linéaire dans un UTBOX à canal n [Guo'2006].

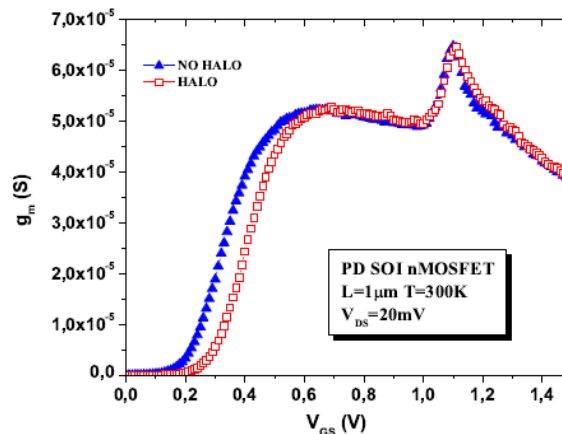


Figure VI. 3 : Mise en évidence du second pic de transconductance causé par l'effet kink linéaire dans un PD SOI nMOSFET [Guo'2006].

Cet effet était souvent observé dans les transistors partiellement déplétés [Mercha'2003, Mercha'03, Lukyanchikova'2004]. Des études travaillant sur des PD SOI nMOSFETs ont, aussi, mis en évidence la liaison entre l'effet kink linéaire et la température [Guo'2006]. En effet, il a été observé que l'apparition du second pic de transconductance relié au LKE est retardée en diminuant la température (Figure VI. 4). Ceci était expliqué par le fait que la

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

tension de déclenchement de la jonction source/film augmente en diminuant la température [Cristoloveanu'2004].

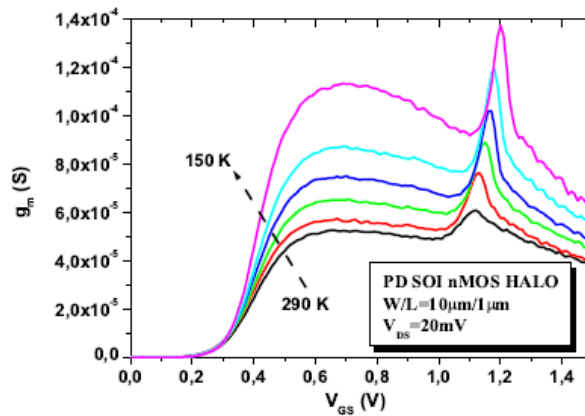


Figure VI. 4 : Evolution de l'effet du LKE avec la température pour des PD SOI nMOSFET [Guo'2006].

Récemment, le LKE était aussi observé dans des composants complètement déplétés en polarisant la grille arrière en accumulation [Kudina'15]. Ainsi, dans notre cas, l'hypothèse de LKE pourrait être incohérente vu que les composants testés sont des FD avec un film de Silicium très fin (20nm) et leur grille arrière était à la masse. En outre, contrairement au comportement relié au LKE, on n'observe pas du décalage du pic de transconductance avec la réduction de la température (Figure VI. 1 (b)). Dans le même raisonnement, on n'observe pas d'hystérésis entre les mesures en direct et en inverse pour le pic inhabituel de transconductance (Figure VI. 1 (a) et (b)).

Par la suite, une autre hypothèse peut être suggérée. Cette 2^{ème} hypothèse explique le pic inhabituel de transconductance par un effet tunnel à travers des dopants diffusés depuis les extensions de source et de drain dans le canal [Deshpande'11].

IV.1.3. Hypothèse 2 : Effet tunnel à travers des dopants diffusés des extensions de source et de drain

Les fluctuations aléatoires de dopants (RFD) dans les MOSFETs à canal réduit sont considérées comme l'une des sources majeures de variabilité [Asenov'98, Shin'2009] particulièrement dans le MOSFET conventionnel. Cette variabilité était considérablement réduite avec la technologie FDSOI grâce au canal non-dopé [Weber '08]. Cependant, pour les composants présentant des longueurs de canal $< 15\text{nm}$, le souci provenait des dopants diffusés des extensions de source et drain [Weber '08, Fenouillet-Beranger'09].

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

Les extensions de source et de drain appelées, plus souvent, les zones HDD (highly doped drain) sont des régions à forte concentration en dopants (dans notre cas le bore). La figure.VI.5 représente schématiquement ces extensions au sein d'une structure UTBOX. Certains dopants des zones HDD peuvent diffuser dans le film. Sous l'effet du champ électrique vertical créé par l'application de tension de grille, ces dopants diffusés peuvent être activés et génèrent ainsi des porteurs libres par effet tunnel dans le canal de Silicium.

Lorsque des dopants diffusés dans le film sont activés, leur trace aura tendance à être remarquée dans les mesures (des oscillations dans l'allure du courant de drain, des pics secondaires de transconductances...[Deshpande'11]).

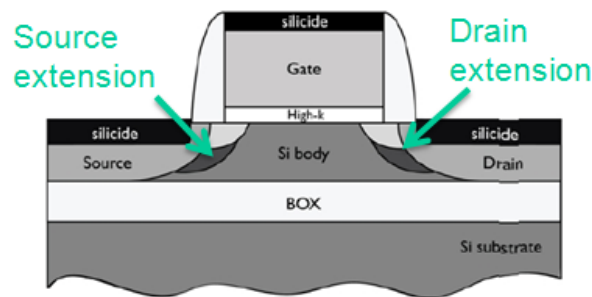


Figure VI. 5 : Schéma représentatif d'une structure UTBOX avec les extensions de source et de drain.

Dans notre étude, la Figure VI. 6 représente l'évolution de la transconductance normalisée par la polarisation de drain pour différentes tensions de drain. Comme observé, l'amplitude du pic inhabituel semble décroître avec l'élévation de la tension de drain appliquée V_D . Ce comportement peut s'accorder avec l'hypothèse qui considère que l'effet tunnel à travers des dopants diffusés dans le canal est le phénomène responsable du pic inhabituel de transconductance. En effet, en augmentant la tension de drain V_D , le nombre de porteurs libres accélérés depuis la source vers le drain dans le canal d'inversion devient plus important comparé au nombre de porteurs libres générés par effet tunnel à travers les dopants diffusés (activés par le champ électrique verticale).

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

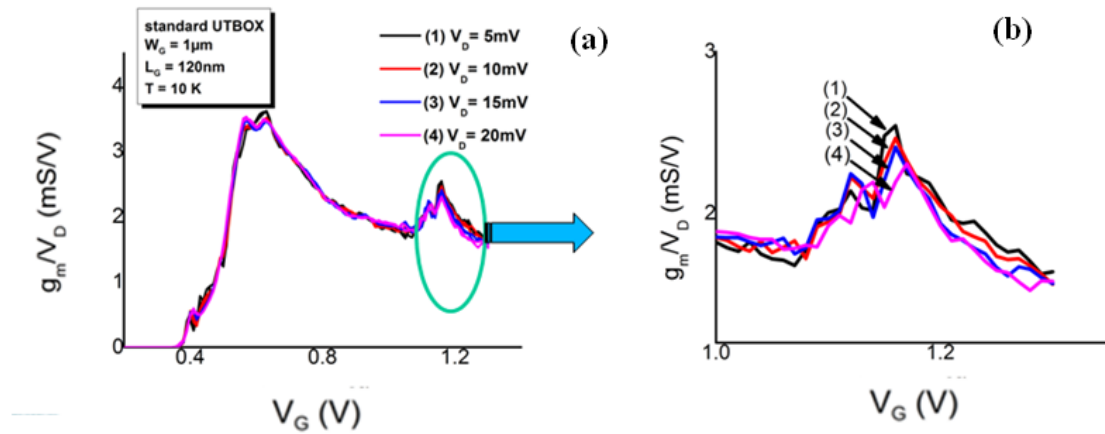


Figure VI. 6: Dépendance du pic inhabituel avec la tension de drain appliquée.

IV.1.4. Impact de la polarisation de la grille arrière

Plusieurs travaux s'intéressant à des composants en doubles grilles [Cretu'2013], ont démontré l'influence de la grille arrière sur les mécanismes de transport des porteurs.

Récemment, il a été observé [Kudina'15] que polariser la grille arrière en accumulation pour des composants FD UTBOX peut entraîner l'apparition d'un effet kink linéaire qui s'accompagne de bruit lorentzien.

Dans notre étude, afin d'identifier l'origine du pic inhabituel de transconductance, on s'est intéressé à l'impact de la polarisation de la grille arrière à une température de 77 K. Cet impact peut être observé à partir de la Figure VI. 7.

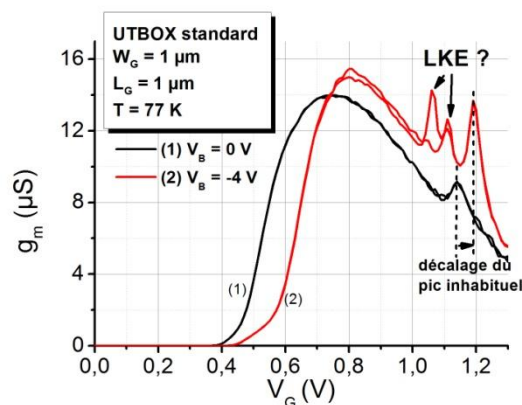


Figure VI. 7: Evolution de $g_m(V_G)$ en mode direct et inverse à une température de 77K avec la grille arrière à la masse (1) puis polarisée en accumulation (2).

On remarque qu'en polarisant la grille arrière en accumulation, l'amplitude du pic inhabituel de transconductance s'est élevée et il s'est déplacé à droite en suivant le déplacement de la

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

tension de seuil avec la polarisation appliquée par la grille arrière V_B . Ce comportement peut être expliqué comme suit : en polarisant la grille arrière en accumulation, le champ électrique vertical croît. Par conséquent, plus de dopants diffusés pourront être activés en profondeur du canal provoquant une augmentation de l'effet tunnel.

En outre, on remarque qu'en inversion forte autour d'une tension de grille de 1,1V, un autre pic apparaît. On observe clairement pour ce pic, un effet hystérésis entre les mesures en direct et en inverse. Par conséquent, il pourrait être relié à un effet kink linéaire. En plus, l'augmentation du champ électrique vertical par la polarisation de la grille arrière favorise l'accumulation de charges positives dans le film, ce qui a tendance à créer un LKE.

Ces constatations suggèrent que le pic inhabituel de transconductance n'est pas relié à l'effet kink linéaire.

IV.1.5. Analyse sur l'origine du comportement inhabituel de g_m par le bruit basse fréquence

Des mesures de bruit basse fréquence ont été exploitées pour donner des informations supplémentaires sur l'origine du pic inhabituel de transconductance.

Les mesures de bruit étaient réalisées à une polarisation de drain de 20mV avec la grille arrière à la masse et dans une plage de température de 77 K à 105 K à pas de 5 K.

IV.1.5.1. Liaison avec le bruit de génération recombinaison

Plusieurs travaux de recherche mettant en évidence l'effet kink linéaire dans des PD MOSFETs [Mercha'2003, Mercha'03, Lukyanchikova'2004] ont démontré que ce phénomène peut induire un bruit lorentzien provenant du filtrage du bruit de Schottky par un réseau RC équivalent du transistor. Récemment, il a été constaté [Kudina'15] que l'effet kink linéaire peut avoir lieu même dans les structures complètement déplétées présentant une épaisseur du film de Silicium de 20nm, et ce lorsque la grille arrière est polarisée en régime d'accumulation. Egalement, il a été observé que ce phénomène est accompagné par l'apparition de bruit lorentzien. En outre, la constante de temps τ des lorentziennes associées au LKE évolue exponentiellement avec la tension de grille V_{GT} ($\tau \propto \exp(-\beta \cdot V_{GT})$) avec un coefficient exponentiel de l'ordre de $4,5 \text{ V}^{-1}$.

Examinant les Figure VI. 8 (a) et (b), on peut bien remarquer qu'autour de la tension de grille V_G là où apparaît le pic inhabituel de transconductance ($V_G = 1,1 \text{ V}$ correspondant à $V_{GT} = 0,58 \text{ V}$), on observe des lorentziennes indépendantes de V_{GT} et donc reliées à des

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

pièges dans le film (T3 à 10 K et T4 à 77 K). On observe, également, des lorentziennes dépendantes exponentiellement de V_{GT} , avec $\beta \approx 6 \text{ V}^{-1}$ à 77 K et passant vers un $\beta \approx 8,9 \text{ V}^{-1}$ à 10 K. Ainsi, ces derniers semblent varier à la hausse en diminuant la température ce qui ne caractérise pas les lorentziennes accompagnants le LKE. En effet, pour les lorentziennes accompagnant le LKE, on n'observe pas de variation remarquable observée du β avec la température [Guo'2007].

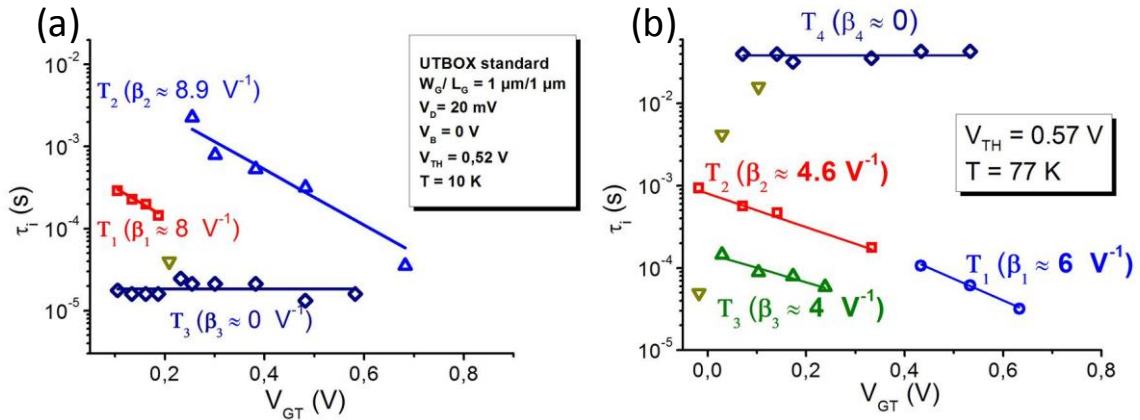


Figure VI. 8 : Evolution de la constante de temps de lorentzienne avec la tension V_{GT} à une température de (a) 10 K et (b) 77 K.

On remarque aussi que les valeurs trouvées de β , sont différentes de 4.5 V^{-1} qui est la valeur identifiée pour les lorentziennes reliées au LKE dans des technologies FD UTBOX avec la grille arrière polarisée en accumulation.

Par ailleurs, les lorentziennes observées (avec β autour de $4-6 \text{ V}^{-1}$ à 77 K et autour de $8-9 \text{ V}^{-1}$ à 10 K) peuvent être attribuées à des pièges localisés dans le film et dont la constante de temps peut varier avec la polarisation de grille vu la minceur du film de Silicium [Simoen'2015].

En conclusion, on peut bien confirmer que le pic inhabituel de g_m n'est pas une conséquence de l'effet kink linéaire.

IV.1.5.2. Spectroscopie de bruit

Dans le but d'identifier les pièges situés dans le film de silicium, une spectroscopie de bruit basse fréquence était réalisée pour les structures où apparaît le pic inhabituel de transconductance. Les Figure VI. 9 (a) et (b) représentent les diagrammes d'Arrhenius obtenus pour un UTBOX à canal long et à canal court, respectivement.

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

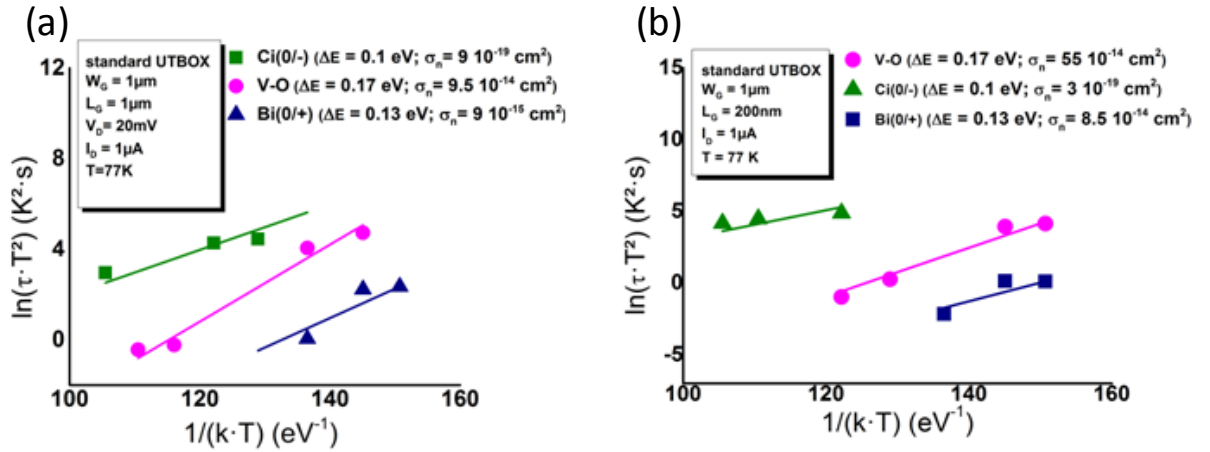


Figure VI. 9 : Diagramme d'Arrhenius obtenu pour un UTBOX à canal (a) long ($L_G = 1 \mu m$) et (b) court ($L_G = 200 \text{ nm}$).

On remarque que pour les deux longueurs de grille, trois différents types de pièges ont été identifiés. Un piège relié au carbone, le $\text{Ci}(0/-)$, un piège associé au bore, le $\text{Bi}(0/-)$, et un piège dû à l'oxygène, le V-O [Claeys'2002]. La présence du carbone interstitiel peut être expliquée par une contamination durant le dépôt du revêtement SiC . Le piège oxygène lacune peut être relié au processus de gravure à sec. La présence du bore interstitiel peut être due à l'implantation de particules halo de bore que toutes les structures ont reçue dans le but de réduire les effets de canaux courts.

Il est à mentionner que dans notre étude, les composants testés sont caractérisés par un film de Silicium non-intentionnellement dopé. Ainsi, l'identification de piège relié au bore dans le film de Silicium peut soutenir l'hypothèse expliquant l'origine du pic inhabituel de g_m par un effet tunnel à travers des dopants diffusés des extensions de source et drain dans le film.

IV.2. Mise en évidence d'effets quantiques à température cryogénique

Dans cette partie, on discutera à propos des résultats obtenus à température cryogénique (4.2 K) pour des UTBOX SOI nMOSFETs. Les caractéristiques statiques ont été analysées et ont permis de mettre en évidence des effets quantiques. Par la suite, l'exploitation des mesures de bruit basse fréquence réalisées dans les mêmes conditions que les mesures en DC a permis de conclure quant à l'origine du bruit excédentaire et d'évaluer si le mécanisme des effets quantiques peut induire un changement dans l'origine du bruit excédentaire au sein des composants étudiés.

Ces études étaient réalisées sur des composants de la puce D07 dont les caractéristiques sont décrites au paragraphe 1 du second chapitre.

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

IV.2.1. Résultats en courant continu à 4.2K

La Figure VI. 10 montre les caractéristiques de conductance $G_{DS}(V_{GS}) = I_D / V_{DS}$ à 4,2 K dans le régime de fonctionnement linéaire pour différentes tensions de drain appliquées. Pour $V_{DS} > 100$ mV et en forte inversion, la conductance du transistor est indépendante de la tension de drain appliquée, comme prévu pour une température de fonctionnement si basse et en conduction classique par diffusion conventionnelle. Cependant, pour les tensions V_{DS} appliquées de valeur plus basse, les caractéristiques de G_{DS} ne se superposent pas et une évolution en escalier de la conductance est clairement observée pour une tension de drain appliquée inférieure à 500 μ V.

Ce comportement peut être expliqué en considérant que la bande de conduction est divisée en sous bandes d'énergie vu la température fonctionnelle très basse. Un comportement similaire a déjà été observé pour les FET GAA NW [Boudier'2018a], [Boudier'2018] et expliqué en considérant les mêmes hypothèses [Colinge'2007, Morimoto'96]. Effectivement, en augmentant la tension de grille appliquée, la charge d'inversion s'élèvera et les sous bandes d'énergie seront remplies successivement par les porteurs minoritaires. Ceci se manifeste par l'allure escalier du courant de drain [Boudier'18]. Selon [Ma'2015], [Morimoto'96], ce mécanisme de transport quantique peut être observé uniquement si l'énergie de la tension de drain $q \cdot V_{DS}$ et l'énergie thermique $k_B T$ ne sont pas très supérieures à l'énergie séparant des sous bandes successives. Considérant cette hypothèse, l'allure escalier des courbes de conductance a tendance à disparaître en augmentant la tension de drain appliquée. Pour cette raison, à partir de la Figure VI. 10, on observe que pour des valeurs suffisamment élevées de la tension de drain ($V_{DS} > 100$ mV), la courbe de conductance devient plus lisse ce qui confirme le retour à la dominance du mécanisme de transport classique par diffusion conventionnelle.

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

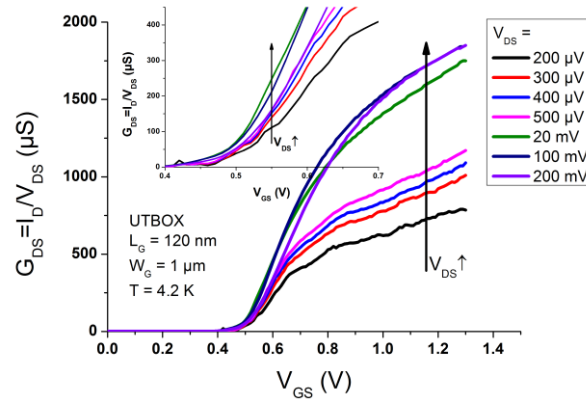


Figure VI. 10 : Caractéristiques typiques de conductance $G_{DS}(V_{GS})$ en régime linéaire à 4.2K pour différentes tensions de drain. Inset : un zoom du $G_{DS}(V_{GS})$ pour les faibles valeurs de tension de grille V_{GS} montrant clairement l'allure en escalier pour des $V_{DS} < 500\mu V$.

Comme prévu, puisque la transconductance est une image du courant de drain, sa caractéristique normalisée par la tension de drain à $V_{DS} = 300 \mu V$ présente plusieurs oscillations correspondantes à l'évolution en escalier du courant de drain à des conditions de polarisation faibles du drain (Figure VI. 11). En effet, le passage d'une vallée à l'autre c.à.d. d'un minima local à l'autre en augmentant V_{GS} , peut être associé à des remplissages successifs de sous-bandes d'énergie dans la densité d'états à 2D lorsque la tension de grille V_{GS} augmente. A partir de ces minima locaux, on peut estimer l'énergie séparant les sous bandes (ΔE) en utilisant l'équation [Ma'2015], [Morimoto'96] :

$$\Delta E = \frac{\Delta V_{GS}(\pi\hbar^2 C_{ox})}{2m^*q} \quad (IV.1)$$

avec ΔV_{GS} , l'écart en voltage entre les minima locaux.

Les valeurs trouvées de ΔE sont comprises entre 2,6 meV et 6.9 meV. Ces valeurs sont supérieures, à la fois, à l'énergie thermique, qui est de l'ordre de 362 μeV à 4.2 K, et à l'énergie induite par la tension de drain (pour V_{DS} inférieure à 500 μV sur la Figure IV.10). La diffusion inter-bande et la conduction classique ont lieu simultanément. Mais à $V_{DS} = 100$ mV, comme l'énergie de la tension de drain $q \cdot V_{DS}$ est devenue beaucoup plus supérieure à ΔE , on observe des caractéristiques de transconductance plus lisses. Ceci signifie que la conduction par conduction classique est dominante.

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

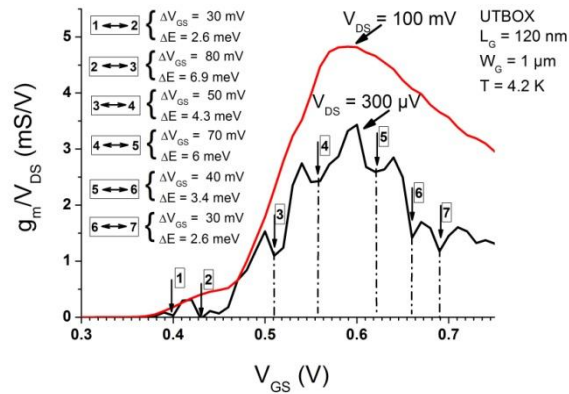


Figure VI. 11 : Evolution de la transconductance normalisée par la tension de drain à 4.2K illustrant les oscillations à faible V_{DS} . Les minima locaux sont numérotés et l'écart en voltage ΔV_{GS} est calculé permettant de déduire ΔE .

Sur la figure IV.12, on a tracé la conductance G_{DS} à $V_{DS} = 300$ μ V. On peut considérer que le premier pas dans le comportement de conductance correspond au remplissage d'une seule sous-bande. L'espacement entre le premier et le second correspond à deux fois la hauteur du premier. L'espacement correspondant à l'étape suivante semble être un multiple du premier, ce qui suggère qu'avec l'augmentation de la tension V_{GS} appliquée, plusieurs sous-bandes sont remplies en même temps, comme prévu [Colinge'96].

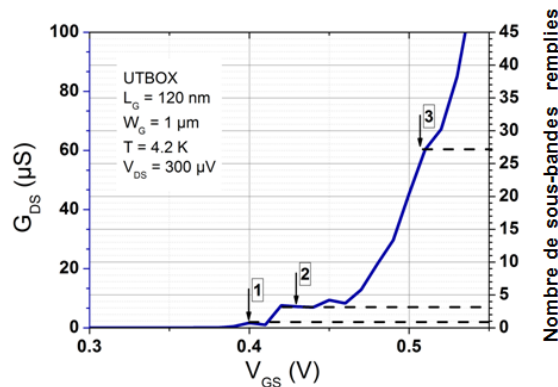


Figure VI. 12. Le comportement en escalier de la conductance permet d'indiquer le nombre de sous-bandes d'énergie peuplées correspondant aux minima locaux de transconductance numérotés sur la Fig. VI.11.

IV.2.2. Bruit basse fréquence à 4.2K et liaison avec les effets quantiques

A. Considérations de premier ordre sur les modèles de bruit basse fréquence en inversion modérée

a. Charge d'inversion en inversion modérée

À des températures inférieures à 40 K, compte tenu de la rugosité de surface et des mécanismes de collisions avec les phonons, il a été montré à la fois expérimentalement et théoriquement que la mobilité efficace est fonction de la charge d'inversion [Ghibaudo'86, Hafez'90] :

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

$$\mu_{eff} = \frac{2\mu_m}{\frac{Q_i}{Q_m} + \frac{Q_m}{Q_i}} \quad (IV.4)$$

où μ_m est le maximum de la mobilité, Q_m est la valeur de la charge d'inversion correspondant à la mobilité effective maximale et Q_i est la charge d'inversion.

Il est bien connu que la conductance de canal d'un MOSFET en régime d'inversion peut être écrite comme [Ghibaudo'86, Ghibaudo'89] :

$$G_{DS} = \frac{W}{L} Q_i \mu_{eff} \quad (IV.5)$$

En utilisant l'approche donnée dans [Ghibaudo'86, Ghibaudo'89], il est simple de démontrer que la transconductance liée à la conductance en régime inversion est donnée par la relation [Ghibaudo'86, Ghibaudo'89] :

$$g_{mG} = \frac{W}{L} \frac{C_{ox} C_i}{C_{ox} + C_D + C_{ss} + C_i} \frac{\mu_{eff}^2}{\mu_m} \frac{Q_m}{Q_i} \quad (IV.6)$$

où C_{ox} , C_D , C_{ss} et C_i sont respectivement les capacités par unité de surface de l'oxyde de grille, de la zone de déplétion, des états d'interface et de zone d'inversion.

En inversion modérée $C_i \gg C_{ox}$, C_d , C_{ss} et en supposant $Q_m > Q_i$, à partir des équations (IV.4) et (IV.6), la relation entre la transconductance g_{mG} et la charge d'inversion est la suivante:

$$g_{mG} = \left(4 \frac{W}{L} C_{ox} \mu_m \frac{1}{Q_m} \right) \cdot Q_i \quad (IV.7)$$

Dans ces conditions de fonctionnement, à partir des équations (IV.4) et (IV.5), on peut écrire:

$$G_{DS} = \left(2 \frac{W}{L} \mu_m \frac{1}{Q_m} \right) \cdot Q_i^2 \quad (IV.8)$$

Enfin, à partir des équations (IV.7) et (IV.8), en inversion modérée, la charge d'inversion peut être avantageusement exprimée en fonction du courant de drain et de la transconductance:

$$Q_i = 2C_{ox} \frac{G_{DS}}{g_{mG}} = 2C_{ox} \frac{I_{DS}}{g_m} \quad (IV.9)$$

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

b. Fluctuations de mobilité ($d\mu$)

Dans la région linéaire, le mécanisme de fluctuation de la mobilité des porteurs donné par Hooge suit une loi empirique telle que [Hafez'90, Vandamme'80]:

$$\frac{S_{id}}{I_D^2} = \frac{\alpha_H}{fN} = \frac{\alpha_H q}{fWLC_i} \quad (\text{IV.10})$$

où α_H est le paramètre Hooge, N est le nombre total des porteurs libres et q la charge de l'électron.

En inversion modérée, en utilisant (IV.9) et (IV.10), on peut trouver:

$$S_{id} = \frac{c - d\mu}{f} I_{DS} g_m \quad (\text{IV.11})$$

où $c - d\mu = \alpha_H q / (2WLC_{ox})$ est un paramètre lié au mécanisme de fluctuation de la mobilité et devrait être une constante. Dans [Hafez'90] on donne une expression analytique des fluctuations du bruit du courant de drain S_{id} en forte inversion en considérant le mécanisme de fluctuation de la mobilité. On peut observer que dans [Hafez'90], S_{id} dépend notamment du maximum de la mobilité et du facteur d'atténuation de la mobilité θ_{it} . L'avantage de la formulation présentée dans l'équation (IV.11), même s'il n'est valable que dans une inversion modérée, est que la S_{id} est exprimée en fonction du courant de drain mesuré et de la transconductance, sans aucune hypothèse sur les variations de charge d'inversion avec les polarisations appliquées. De plus, comme aucune expression analytique n'est nécessaire, cela conduit à estimer le paramètre de Hooge sans aucune extraction de paramètres supplémentaires (par exemple, μ_m et θ_{it}). Bien entendu, en utilisant avantageusement les équations (IV.4) et (IV.6), cette méthodologie peut être étendue également aux régions d'inversion faibles et fortes.

c. Fluctuations de nombre de porteurs (dn)

Dans le cas des fluctuations du nombre de porteurs, la densité spectrale de puissance de bruit de la tension de grille à l'entrée est égale aux fluctuations de tension à bande plate (S_{VFB}) [Ghibaudo'91]. Compte tenu du fait que la tension de grille et la tension de bande plate jouent un rôle symétrique dans l'équation de conservation de la charge de grille [Ghibaudo'91], la densité spectrale du courant de drain peut être exprimée comme suit:

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

$$S_{i_d} = g_m^2 S_{V_{FB}} \quad (IV.12)$$

d. Fluctuations de nombre de porteurs avec fluctuations de mobilité corrélée ($dn+d\mu$)

De l'inversion faible à l'inversion modérée, ce modèle exprime la densité spectrale du courant de drain comme suit [Colinge'2007]] :

$$S_{i_d} = g_m^2 S_{V_{FB}} \left(1 + \alpha_c C_{ox} \mu_{eff} \frac{I_D}{g_m} \right)^2 \quad (IV.13)$$

En inversion modérée et en tenant compte des équations (IV.4) et (IV.9), on peut écrire:

$$S_{i_d} = g_m^2 S_{V_{FB}} \left[1 + c_{-dn} \left(\frac{I_D}{g_m} \right)^2 \right]^2 \quad (IV.14)$$

où $c_{-dn} = 4\alpha_c C_{ox}^2 \mu_m / Q_m$ est un paramètre constant. En utilisant la valeur de μ_m extraite et en considérant Q_m d'environ 10^{12} q/cm² [Hafez'89]], le coefficient de diffusion de Coulomb peut être estimé.

B. Méthodologie expérimentale et résultats

Les mesures de bruit basse fréquence étaient réalisées d'une part en fonction de la tension de grille pour deux polarisations de drain de l'ordre de 300 μ V et 100 mV, et d'autre part en fonction de la tension de drain pour une polarisation de grille de l'ordre de 0,4V.

Le bruit du courant de drain est déterminé en divisant le bruit de sortie par le carré du gain de l'amplificateur de bruit de tension et par le carré de la résistance de rétroaction de l'amplificateur de transimpédance.

$$S_{id}(f) = \frac{S_{sortie}(f)}{(Gain_{ampli\ tension})^2 (R_D)^2} \quad (IV.2)$$

La Figure VI. 14 représente un exemple typique obtenu pour la densité spectrale de puissance du bruit de drain. Etant donné que les mesures sont effectuées avec des polarisations faibles conduisant à des courants de drain très faibles et nécessitant une amplification importante, le système de mesure présente une fréquence de coupure de 1 kHz. Afin de prendre en compte la bande passante du système, l'équation III.14 a été adaptée en tenant compte de la dépendance en fréquence d'un filtre de premier ordre à $f_c=1$ kHz :

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

$$S_{id}(f) = \left(W_n + \frac{K_f}{f} + \sum_{i \neq 1} \frac{A_{0i}}{1 + \left(\frac{f}{f_{0i}}\right)^2} \right) \frac{1}{1 + \left(\frac{f}{f_c}\right)^2} + W_{ns} \quad (\text{IV.3})$$

où W_{ns} est le bruit de système mesuré en référence par rapport à l'entrée de l'amplificateur de transimpédance.

Ainsi, l'exploitation de l'équation IV.3 permet d'identifier chaque paramètre de bruit, y compris le niveau du bruit en $1/f$.

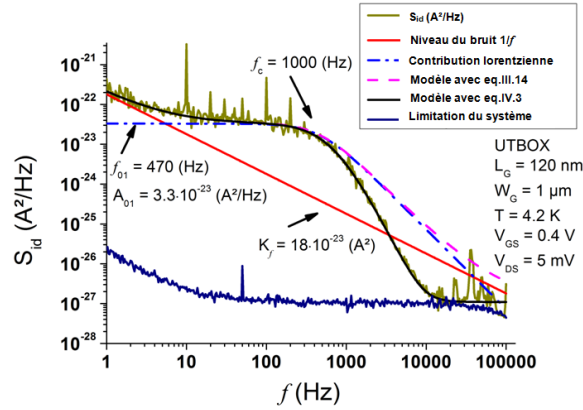


Figure VI. 13. Comparaison entre les mesures de bruit et les modèles utilisant l'équation. III.14 et l'équation.VI.3. Un bon accord est observé entre l'expérimental et le modèle de l'équation. VI.3, dans lequel le niveau de bruit $1/f$ et une contribution lorentzienne sont pris en compte. Les spectres de bruit peuvent donner des informations une décade au-dessus de f_c , jusqu'à environ 10 kHz.

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

La Figure VI. 14 représente la densité spectrale de bruit du courant de drain $S_{id}(f)$ obtenue pour des conditions de polarisation où le transport par conduction classique ($V_{DS} = 100$ mV) ou bien par effets quantiques ($V_{DS} = 300 \mu\text{V}$) prédomine.

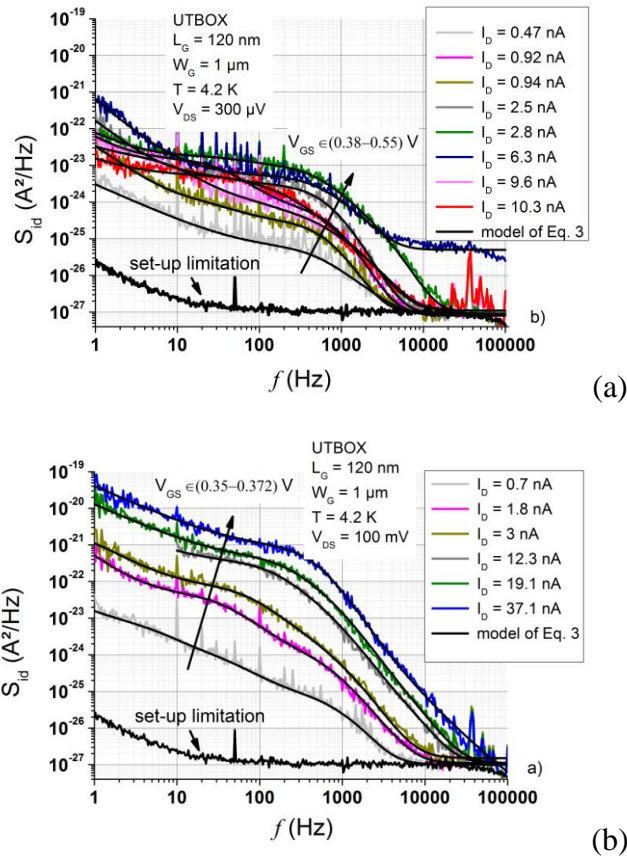


Figure VI. 14. Densité spectrale de puissance du courant de drain normalisée par la fréquence, a) à $V_{DS} = 300 \mu\text{V}$; b) $V_{DS} = 100 \text{mV}$. Le bruit du système (W_{ns}) mesuré en référence par rapport à l'entrée de l'amplificateur de transimpédance est toujours quelques décades plus bas que le bruit mesuré des transistors.

On peut observer que les spectres de bruit basse fréquence sont bien supérieurs à la limitation du système et on peut supposer que l'impédance du dispositif testé et que l'amplificateur de transimpédance n'intervient pas et ne dégradera pas les spectres. Les conditions de polarisation se situent dans une plage de tension pour laquelle la conduction peut être considérée comme étant en inversion modérée.

La Figure VI. 16 représente le niveau du bruit en $1/f$ (K_f) du courant de drain. Pour des conditions de polarisation correspondant au transport par conduction classique ($V_{DS} = 100$ mV, Figure IV.15b), on peut observer que l'évolution de K_f avec l'augmentation du courant de drain semble être en accord avec les variations de g_m^2 , comme décrit par

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

l'équation (IV.12). Ceci suggère que l'origine qui domine le bruit en $1/f$ pour ces conditions de polarisation est la fluctuation du nombre de porteurs dû au piégeage/dépiégeage dans l'oxyde [Deshpande'11]. Conséquemment, le niveau du bruit de la bande plate (S_{VFB}) peut être estimé à une valeur au alentour de $1 \cdot 10^{-9} \text{ V}^2$. À $V_{DS} = 300 \mu\text{V}$ (Figure IV.15a), en condition de polarisation pour laquelle la conduction peut être liée au transport quantique dû à la diffusion de sous-bandes d'énergie, l'évolution avec I_D du niveau de bruit en $1/f$ (K_f) du courant de drain présente une allure Gaussienne. A température ambiante, cette tendance peut suggérer que les fluctuations de nombre de porteurs avec les fluctuations de mobilité corrélées sont responsables du comportement du niveau de bruit $1/f$. On peut utiliser la valeur S_{VFB} estimée à partir des mesures effectuées à $V_{DS} = 100 \text{ mV}$ et les valeurs de transconductance mesurées avec le modèle décrit par (VI. 14), le paramètre c_{dn} peut être estimé. Avec l'augmentation de la polarisation appliquée, nous pouvons observer que la tendance n'est pas respectée pour les trois derniers points.

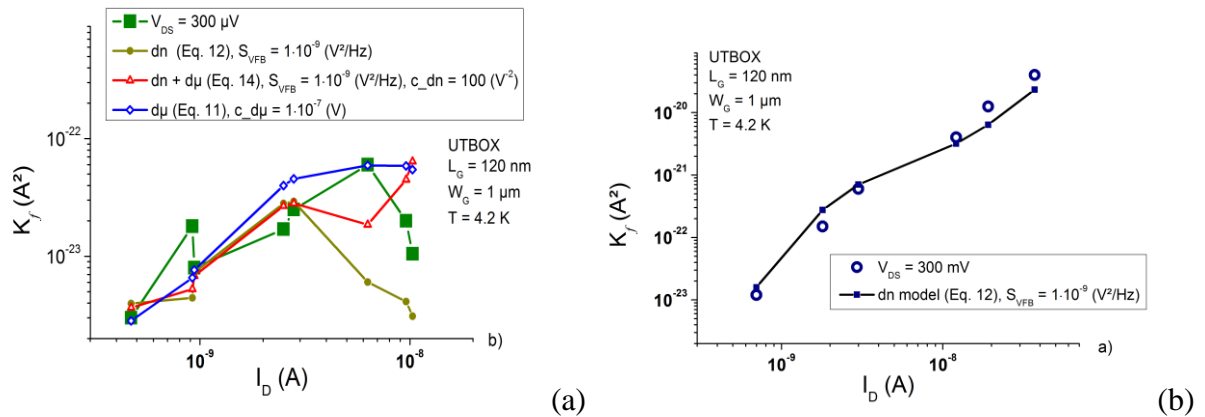


Figure VI. 15. Évolution du niveau de bruit en $1/f$ (K_f) du courant de drain en fonction du courant de drain pour des tensions de drain fixes de a) $300 \mu\text{V}$ et b) 100 mV .

Lorsque des effets en escalier sont présents, aucune extraction de paramètre comme dans [Ghibaudo'89a], [Ghibaudo'89] ne peut être effectuée. Cependant, en utilisant une valeur proche du maximum de la mobilité de $240 \text{ cm}^2/(\text{Vs})$ obtenue pour un fonctionnement à 10 K et la valeur estimée du paramètre c_{dn} , on peut obtenir une valeur du coefficient de collisions de Coulomb de $0,5 \cdot 10^4 \text{ Vs/C}$. Bien entendu, cela représente très probablement une surestimation du coefficient α_C : en raison de l'impact du mécanisme de rugosité de surface, la mobilité à une température de $4,2 \text{ K}$ devrait être inférieure à celle du fonctionnement à 10 K . Il convient de noter qu'à basse température, la couche d'inversion est davantage confinée à l'interface et peut donc entraîner une diffusion plus efficace par les centres de l'oxyde. Par conséquent, à la température de l'hélium liquide, on peut s'attendre à une légère augmentation

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

du coefficient de diffusion de Coulomb par rapport à la température ambiante, généralement de l'ordre de 10^4 Vs/C [von Hamtman'2007]. Ce qui n'est pas le cas. Même si le coefficient α_c obtenu est du même ordre de grandeur que celui à 300 K, cela peut être considéré comme un résultat contradictoire, puisque c'est une valeur surestimée mais quand même inférieure à 10^4 Vs / C. Ceci indique que le modèle $dn+d\mu$ n'est pas dominant dans ces conditions.

Un bon accord peut être observé entre le niveau de bruit expérimental $1/f$ et le modèle de l'équation (VI.11). Cela peut suggérer que les fluctuations de mobilité sont responsables du bruit en $1/f$. La valeur estimée du paramètre de Hooge est d'environ 5×10^{-3} . Cette valeur, encore plus élevée, est en accord avec les valeurs de α_H généralement rapportées [von Hamtman'2007]. La diminution des niveaux de bruit en $1/f$ du courant de drain observée pour les deux derniers points de mesure ne peut être satisfaite par la fluctuation de mobilité modélisée à l'aide de l'équation (VI.11). Cela peut être lié au fait que dans la loi de mobilité considérée, seuls les mécanismes de la rugosité de surface et des collisions avec les phonons sont pris en compte. Une modélisation théorique approfondie comprenant des mécanismes de diffusion inter et / ou intra-sous-bandes de la mobilité est nécessaire et sera développée dans une étude ultérieure.

Il est inhabituel que les modèles de fluctuations de nombre de porteurs et de fluctuations de mobilité puissent présenter un si bon accord avec les données expérimentales et expliquer à la fois le comportement de bruit $1/f$ (concernant les cinq premiers points de mesure à $V_{DS} = 300\mu V$). Les mesures du bruit et les incertitudes de la procédure d'estimation du bruit $1/f$ peuvent jouer un rôle. En effet, comme le montre la figure VI.14a, il convient de noter que l'estimation des niveaux de bruit $1/f$ peut être perturbée par la présence d'une certaine contribution de lorentziennes dans la gamme des basses fréquences. Cependant, la coexistence de la mobilité et des fluctuations du nombre de porteurs comme contributions indépendantes sur le bruit total du courant de drain a déjà été évoquée dans [Ghibaudo'89].

Afin d'avoir une meilleure vue et d'analyser quelle est l'origine du bruit $1/f$ dans des conditions où le transport peut être lié à la diffusion de sous-bandes d'énergie, des mesures de bruit sont effectuées pour différentes V_{DS} appliquées à une tension de grille fixe ($V_{GS} = 0.4$ V). Comme observé dans la figure IV.10, un comportement en escalier clair peut être observé dans la conductance à cette tension de grille appliquée à un V_{DS} suffisamment faible.

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

Sur la figure VI.16, sont représentées les densités spectrales de puissance du courant de drain pour différentes polarisations de drain appliquées. L'évolution des niveaux de bruit $1/f$ du courant de drain avec la tension de drain appliquée est représentée sur la Figure IV.17.

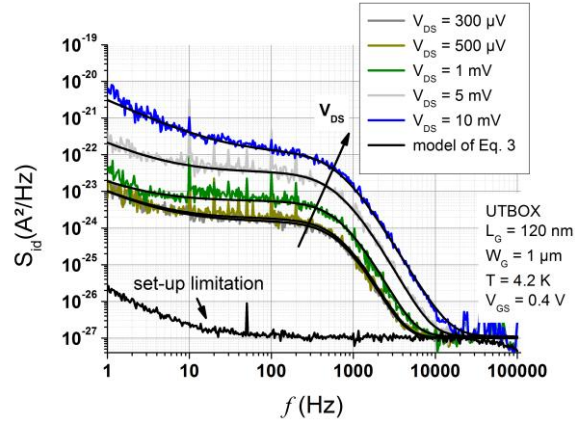


Figure VI. 16: Densité spectrale de puissance du courant de drain en fonction de la fréquence pour différentes tensions de drain appliquées et à $V_{GS} = 0,4$ V.

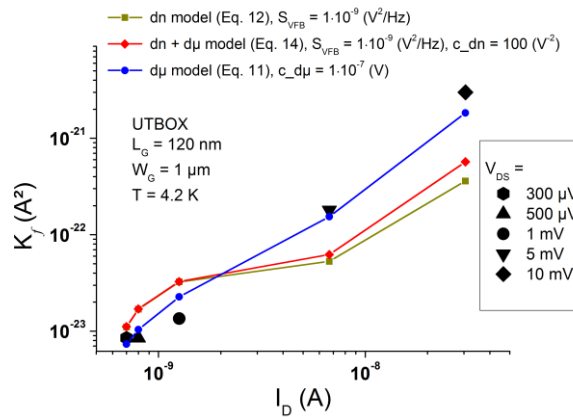


Figure VI. 17. Niveaux de bruit $1/f$ du courant de drain obtenu à différentes tensions de drain par rapport au courant de drain pour une polarisation de grille fixe de 0,4 V.

L'origine de ce type de bruit est vérifiée en utilisant les modèles des équations (IV.11), (IV.12) et (IV.14), respectivement. Les mêmes paramètres S_{VFB} , c_{dn} et $c_{d\mu}$, obtenus à partir des mesures de bruit, sont utilisés pour modéliser l'évolution du bruit en $1/f$.

Le bon accord entre les niveaux de bruit $1/f$ estimés et le modèle de l'équation (IV.11) indique que le bruit $1/f$ peut être lié au mécanisme de fluctuation de la mobilité. De plus, nous pouvons observer que le modèle de fluctuations du nombre de porteurs et celui des fluctuations du nombre de porteurs avec la mobilité corrélées ne correspondent pas aux données expérimentales. Cependant, comme on peut voir dans la figure IV.18, en supposant un c_{dn} huit fois supérieur à celui de la figure IV.17, le modèle de fluctuation du nombre de porteurs suit très bien le niveau de bruit $1/f$ pour $V_{DS} \geq 5$ mV. Cette valeur conduit à un

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

coefficient de diffusion de Coulomb parfaitement en accord avec les valeurs rapportées dans la littérature. Cependant, l'utilisation d'une telle valeur de c_{dn} pour modéliser le niveau de bruit $1/f$ en fonction de la tension de grille appliquée pour une V_{DS} de $300 \mu V$ conduira à un désaccord marqué entre le modèle et les données expérimentales (inset dans Figure IV.18). Cette non-cohérence indique évidemment que le modèle de $dn+dm$ ne peut pas expliquer l'évolution du bruit $1/f$ à cette polarisation V_{DS} inférieure.

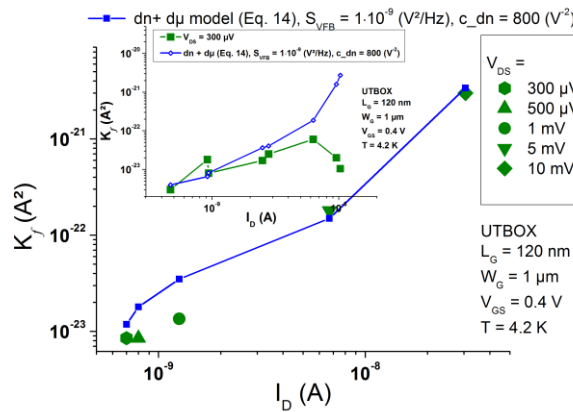


Figure VI. 18. Non cohérence du modèle de fluctuations de nombre de porteurs avec de la mobilité corrélées. En utilisant la même valeur de c_{dn} pour adapter le comportement de bruit $1/f$ en fonction de V_{DS} , un désaccord important peut être observé à partir des niveaux de bruit $1/f$ en fonction de la tension de grille appliquée.

Il peut être clairement établi que dans des conditions de polarisation où la conduction peut être liée au transport quantique associé à la diffusion de sous-bande d'énergie, le bruit $1/f$ provient du mécanisme de fluctuation de la mobilité. Avec l'augmentation de la tension de drain, comme le transport lié à l'énergie de sous-bande d'énergie sera moins pertinent dans la conduction totale, le mécanisme des fluctuations de la mobilité sera remplacé par le mécanisme des fluctuations du nombre de porteurs.

Conclusion

Dans ce chapitre, on a mis l'accent sur des phénomènes inhabituels observés à basse température. Une discussion approfondie de l'origine de ces phénomènes était menée :

- A faibles températures (10 K, 77 K), un pic de transconductance inhabituel a été mis en évidence en forte inversion. Différentes hypothèses sur l'origine de ce phénomène ont été considérées. Les mesures DC en plus de l'analyse du bruit basse fréquence ont permis de déduire que ce comportement est probablement attribué à un effet tunnel par des dopants diffusés par les régions source / drain du canal. En outre, l'effet LKE a été mis en évidence à 77 K lorsque la grille arrière est polarisée en mode d'accumulation.

Chapitre IV. Mise en évidence de phénomène inhabituel et des effets quantiques à faible température

- A la température de l'hélium liquide (4,2K), pour des faibles polarisations de drain, il a été montré que le mécanisme de transport quantique dû à la diffusion de sous-bandes d'énergie prédomine. Une approche théorique de la DSP valide en inversion modérée est construite pour les fluctuations de mobilité et les fluctuations du nombre de porteurs avec la mobilité corrélés à cette température. S'appuyant sur cette approche, l'analyse des mesures de bruit basse fréquence a permis de démontrer que le changement du mécanisme de transport des porteurs (du transport quantique au transport par conduction classique) est accompagné par un changement du mécanisme à l'origine du bruit en $1/f$ (de fluctuations de la mobilité aux fluctuations de nombre de porteurs).

CHAPITRE V : SYNTHESE

Chapitre V. Synthèse

I. Performances en statique et en saturation à différentes T

- les caractéristiques électroniques des dispositifs testés sont améliorées à températures cryogéniques. En particulier, la mobilité, le gain intrinsèque, les résistances d'accès, la vitesse de saturation des porteur, le rapport I_{on}/I_{off} . Cependant son impact sur la tension de seuil parait très faible. Une faible amélioration du paramètre DIBL peut être observée à 10 K pour les faibles longueurs de canal.
- La vitesse de commutation de l'état OFF à l'état ON est plus élevée pour les composants avec un diélectrique de grille en SiON. Toutefois les valeurs des autres paramètres semblent être comparables avec celles des composants où le diélectrique de grille est en HfSiO.
- La mobilité à faible champ augmente significativement pour les composants pivotés par rapport aux composants standards en gardant quasiment les mêmes valeurs des résistances d'accès de ΔL .
- La mobilité croit d'un facteur supérieur à 2 en passant de la température ambiante à 77K. La dégradation de la mobilité à 10K peut être expliquée par un impact important des collisions liées à la rugosité de surface qui sont plus importantes à très basse température.
- Les valeurs des tensions de seuil croient avec un taux de 0.54mV/K en diminuant la température vers les 77 K. Ce taux diffère légèrement d'une longueur à l'autre. Cependant, vers les 10 K la tension de seuil à valeurs proches à celles obtenues à température ambiante. Cette amélioration peut être reliée au comportement du niveau de Fermi et du potentiel de surface à très basse température qui sont causés principalement par la dépendance de la concentration intrinsèques des porteurs avec la température
- l'effet de partage de charge est amélioré à températures cryogéniques.

II. Bruit basse fréquence comme outil de diagnostic non destructif

Pièges identifiés et qualité du film de Silicium

- Autour de la température de l'azote liquide, on a identifié principalement des impuretés interstitielles et substitutionnelles simples et complexes de bore et de carbone. Autour de la température ambiante, les pièges identifiés sont plutôt reliés à

Chapitre V. Synthèse

l'hydrogène, au phosphore et à l'oxygène, en plus des lacunes. pour les composants standards de la puce D07, un piège inconnu a été observé.

- Comme c'était attendu, l'orientation du canal n'a pas d'impact sur la section de capture des pièges. Cependant, la température d'activation du même piège peut différer légèrement du composant standard au composant pivoté.
- On remarque que quasiment les mêmes types de pièges sont identifiés dans les composants ayant différents diélectriques de grille (HfSiO et SiON). Ceci indique que même si le processus d'oxydation est responsable de certains pièges identifiés, le choix de diélectrique de grille n'a pas beaucoup d'influence.
- Le type des pièges identifiés sont généralement de même nature que celles identifiés dans des UTBOX étudiés dans des travaux précédents [Cretu'2015].
- La croissance épitaxiale sélective (SEG) est responsable des pièges reliés à l'hydrogène et au carbone. Les pièges reliés au phosphore et au bore peuvent émaner de l'implantation des zones HDD. Les lacunes peuvent apparaître lors de l'évolution de pièges d'un stade instable à un stade stable comme la paire Frenkel durant l'implantation des jonctions.
- La longueur/largeur de grille peut influencer la nature de pièges identifiés dans le film de Silicium. Ainsi, dans les transistors à canal court, les pièges observés résultent généralement des étapes de réalisation de source et de drain. Alors que pour les transistors à canal long, les pièges peuvent être dus aux étapes d'optimisation du canal.

Bruit en $1/f$ dans les dispositifs avec un diélectrique de grille en HfSiO

- En inversion modérée, la fluctuation de nombre de porteurs domine le bruit excédentaire. En forte inversion, pour le composant à canal long, le bruit en $1/f$ est dû aux fluctuations corrélées du nombre de porteurs et de leur mobilité, tant dis que pour le composant court, il est dominé par l'impact des résistances d'accès. Ces résultats peuvent être expliqués par l'augmentation de la contribution des résistances d'accès au bruit $1/f$ total pour les composants à canal court.
- Ces résultats ont été aussi confirmés par l'étude de la concordance entre l'évolution de S_{id}/I_D^2 et de $(g_m/I_D)^2 \cdot S_{VFB}$ en fonction de I_D .
- Le bruit des transistors à canal court est plus élevé que celui des composants à canal long. Ceci souligne l'une des limites de la miniaturisation des technologies MOSFETs.

Chapitre V. Synthèse

Bruit en $1/f$ dans les dispositifs avec un diélectrique de grille en SiON

- Pour toutes les géométries et les températures, en inversion modérée, les fluctuations de nombre de porteurs dominant le bruit $1/f$. En forte inversion, ce type de bruit est parfaitement modélisé par les contributions des résistances d'accès.

Impact de l'orientation du canal sur le bruit K_f

- A température ambiante, le niveau du bruit $1/f$ est plus élevé dans le transistor à canal pivoté comparé au transistor standard. Ceci peut être expliqué par une meilleure qualité d'interface pour les composants standards, qui peut être reliée au bon accord de maille entre la couche d'interface SiO_2 et le film de silicium.
- A 77K, en inversion modérée, le niveau du bruit $1/f$ est moins élevé pour les composants pivotés. En forte inversion, la contribution des résistances d'accès est moins prononcée pour les composants standards. Ceci peut être relié à l'amélioration de la mobilité des porteurs avec la réduction de la température qui est plus importante pour les composants pivotés.

Impact de la température sur le bruit K_f

- La réduction de la température entraîne une réduction du niveau de bruit $1/f$ des composants, en particulier pour ceux à canal pivoté. En effet, de 300K vers 77K, on peut observer que le niveau du bruit $1/f$ est réduit d'un facteur d'environ 2 pour le composant pivoté et d'un facteur d'environ 1,5 pour le composant standard.

Impact du phénomène inhabituel de transconductance sur le bruit K_f

- L'apparition d'un deuxième pic de transconductance a été mise en évidence à basse température. Ce phénomène inhabituel, lié le plus probablement à l'activation de dopants diffusés dans le canal, a tendance à engendrer une élévation du niveau de bruit excédentaire, particulièrement, autour de la tension de grille là où il apparaît. Ceci peut être expliqué par l'élévation du courant de fuite par effet tunnel qui peut engendrer une augmentation du bruit $1/f$. Ce comportement n'est pas observé pour toutes les longueurs ce qui est fort probablement relié à une répartition non-uniforme de la densité des dopants diffusés dans la puce.

Chapitre V. Synthèse

Impact du choix de diélectrique sur le bruit excédentaire

- En inversion faible, le transistor avec un diélectrique de grille en SiON présente un niveau de bruit $1/f$ légèrement plus élevé que le composant avec un diélectrique en HfSiO. En inversion forte, c'est le niveau du bruit du transistor avec un diélectrique en HfSiO qui emporte indiquant que la contribution des résistances d'accès est plus importante pour les transistors avec ce type de diélectrique de grille.

Qualité du processus d'oxydation

- Les composants avec un diélectrique de grille en HfSiO présentent une densité de pièges avec un ordre de grandeur moins élevé que les composants avec un diélectrique de grille en SiON. Ceci démontre une bonne qualité du HfSiO par rapport au SiON,
- L'orientation du canal et la longueur/largeur de grille semble ne pas avoir d'influence sur la densité de piège dans l'oxyde.
- La densité de pièges dans l'oxyde est fonction de la température ; elle croît avec la réduction de cette dernière ce qui peut être expliqué par des modèles qui prennent en compte la structure de l'empilement du diélectrique high-k en considérant deux barrières tunnel, correspondant respectivement à la couche interfaciale et au diélectrique high-k.
- D'une manière générale, comme attendu, les valeurs trouvées de N_t se rapprochent étroitement des valeurs estimées dans des travaux précédents réalisés sur d'autres UTBOX [Dos Santos'2014].

Densité de pièges

- Les pièges identifiés communément dans tous les dispositifs testés sont activés autour de la même plage de température.
- Pour les composants standards, la densité effective des pièges identifiés à température ambiante est moins importante que celle des pièges identifiés autour de la température de l'azote liquide.
- On remarque que le changement de l'orientation du canal du $\langle 100 \rangle$ à $\langle 110 \rangle$ semble induire moins de pièges avec des valeurs plus faibles de la densité de piège efficace autour de la température de l'azote liquide.
- Autour de la température ambiante, l'orientation du canal ne semble pas affecter la densité de pièges identifiés.

Chapitre V. Synthèse

- Pour les transistors à faible largeur de grille, les valeurs obtenues de la densité effective de pièges, sont presque deux fois plus petite que celle des transistors à grande largeur de grille.
- Pour les dispositifs avec un diélectrique de grille en HfSiO, les valeurs de densité de pièges obtenues sont presque deux fois plus faibles que des valeurs trouvées dans des technologies FinFETs [Talmat'2012].
- Contrairement aux composants à canal pivoté, pour les composants standards à canal long, les valeurs obtenues de la densité effective de pièges sont presque deux fois plus petite que celle des transistors à canal court.
- Dans la puce D07, dans les transistors à canal court, l'absence du bore ou bien sa densité relativement basse parait en relation avec l'absence du pic inhabituel de transconductance dans ces composants.

III. Mise en évidence de phénomène inhabituel à basse température

- A faible température (10 K, 77 K), la présence d'un phénomène inhabituel a été remarquée, se manifestant par l'apparition d'un pic de transconductance en forte inversion. Les différentes analyses en courant continu et en bruit basse fréquence réalisées à différentes suggèrent que ce phénomène est différent du LKE. De plus l'identification par la spectroscopie de bruit des pièges reliés au bore dans le film peut confirmer l'hypothèse supposant que le pic inhabituel de transconductance est dû à un effet tunnel à travers des dopants diffusés des extensions de source et drain dans le film.

IV. Mise en évidence des effets quantiques à température cryogénique

- A température de l'hélium liquide, il a été montré que le transport quantique lié à la diffusion de sous-bandes d'énergie prédomine pour des faibles courants de drain. L'influence de ce transport quantique sur le bruit basse fréquence et particulièrement sur le bruit $1/f$ a été analysée. une formulation théorique a été élaborée en inversion modérée pour les modèles de fluctuations de la mobilité ($d\mu$) et de fluctuations de nombre de porteurs corrélés aux fluctuations de mobilité ($dn+d\mu$). Les études suggèrent qu'on peut clairement observer que le changement du mécanisme dominant le transport des porteurs de charge (diffusion de la sous-bande d'énergie versus

Chapitre V. Synthèse

diffusion conventionnelle) s'accompagne d'une modification du mécanisme de fluctuations responsables du bruit $1/f$ (fluctuations de la mobilité versus fluctuations de nombre de porteurs).

CONCLUSION GENERALE

Dans ce travail de thèse, on a testé des composants UTBOX de type n, à différents oxyde de grille, différentes longueurs/largeurs de grille et à différentes orientations du canal.

Les paramètres électriques caractérisant ces composants ont été extraits en régime linéaire et en saturation. On a remarqué une amélioration de la majorité de ces paramètres en réduisant la température de fonctionnement, tel que la mobilité, les résistances d'accès, le rapport des courants I_{ON}/I_{OFF} . Les transistors à canal pivotés présentent une meilleure mobilité.

Par la suite, le bruit basse fréquence a été exploité pour identifier les pièges dans le film de silicium et évaluer ainsi sa qualité. Ceci a permis de faire la liaison avec les étapes du processus de fabrication responsable de l'apparition de ces pièges. Le but est d'améliorer ces étapes afin de minimiser les pièges identifiés. Le bruit basse fréquence a servi aussi à déduire les mécanismes de fluctuations à l'origine du bruit $1/f$ et d'évaluer le processus d'oxydation en estimant la densité de piège surfacique dans l'oxyde.

Une augmentation inhabituelle de niveau de bruit en $1/f$ à basse températures a été mise en évidence. Ce phénomène inhabituel peut être relié à un effet tunnel par des dopants diffusés dans le canal (dopants actifs à ces basses températures).

Aussi, un pic inhabituel dans les caractéristiques de transconductance $g_m(V_{GS})$ des dispositifs UTBOX à canal n a été mis en évidence pour un fonctionnement à 10 K et 77 K avec une polarisation de la grille avant autour de 1,1 V lorsque la grille arrière est à la masse. L'origine de ce comportement a également été analysée à l'aide de mesures complémentaires du bruit à basse fréquence (LFN). Les résultats suggèrent que le pic inhabituel peut être lié à un effet de tunnel à travers des dopants diffusés à partir des extensions de source et drain dans le canal. La spectroscopie de bruit à basse fréquence autour de 77 K confirme la présence de bore dans le film de Si. On a mis en évidence une augmentation inhabituelle de niveau de bruit en $1/f$ à basse températures, qui peut être relié à cet effet tunnel par des dopants diffusés dans le canal. D'autre part, la polarisation de la grille arrière en mode d'accumulation à une température de 77 K a permis de mettre en évidence un pic supplémentaire de transconductance qui peut être attribué à l'effet kink linéaire, résultat surprenant compte tenu de l'épaisseur de film de Si (composants « fully depleted »).

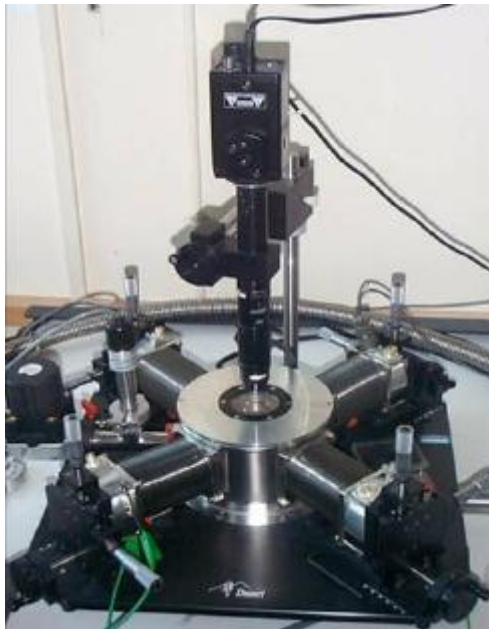
D'autre part, les nMOSFET UTBOX SOI ont été étudiés à la température de l'hélium liquide. Les caractéristiques de transfert à très basse température et faibles polarisations ont mis en évidence une évolution en escalier pouvant être associée à la diffusion de sous-bande d'énergie. Les mesures de bruit à basse fréquence étaient effectuées à la même température dans des conditions de polarisation correspondant à la diffusion conventionnelle et au transport quantique lié à la diffusion de sous-bandes d'énergie, respectivement. Une approche théorique valide en inversion modérée est construite pour les fluctuations de mobilité et les fluctuations du nombre de porteurs corrélés aux fluctuations de mobilité à cette température. Il a été observé que le bruit $1/f$ provient de fluctuations du nombre de porteurs lorsque le transport est par diffusion conventionnelle. Dans le transport quantique lié aux conditions de la diffusion de sous-bandes d'énergie, les résultats suggèrent que le mécanisme de fluctuations de la mobilité est plus approprié pour expliquer le comportement du bruit $1/f$.

ANNEXE

A. Banc des mesures DC et instrumentation de mesure du bruit basse fréquence



Traceur de caractéristiques HP4156B



Porte échantillon TTP4



Régulateur de température PID



Pompe à vide

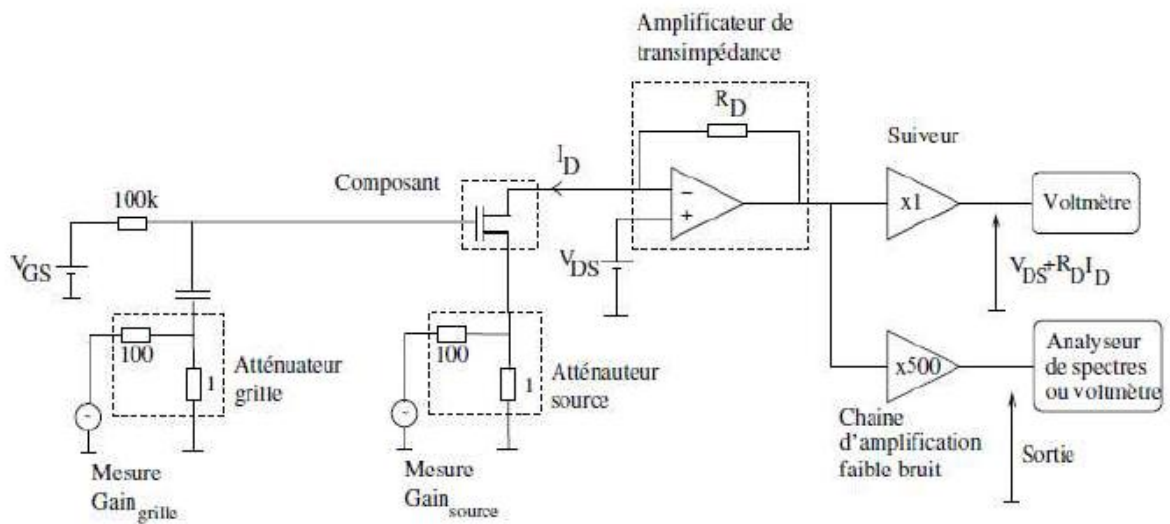


Schéma de principe de l'instrumentation de mesure du bruit basse fréquence.

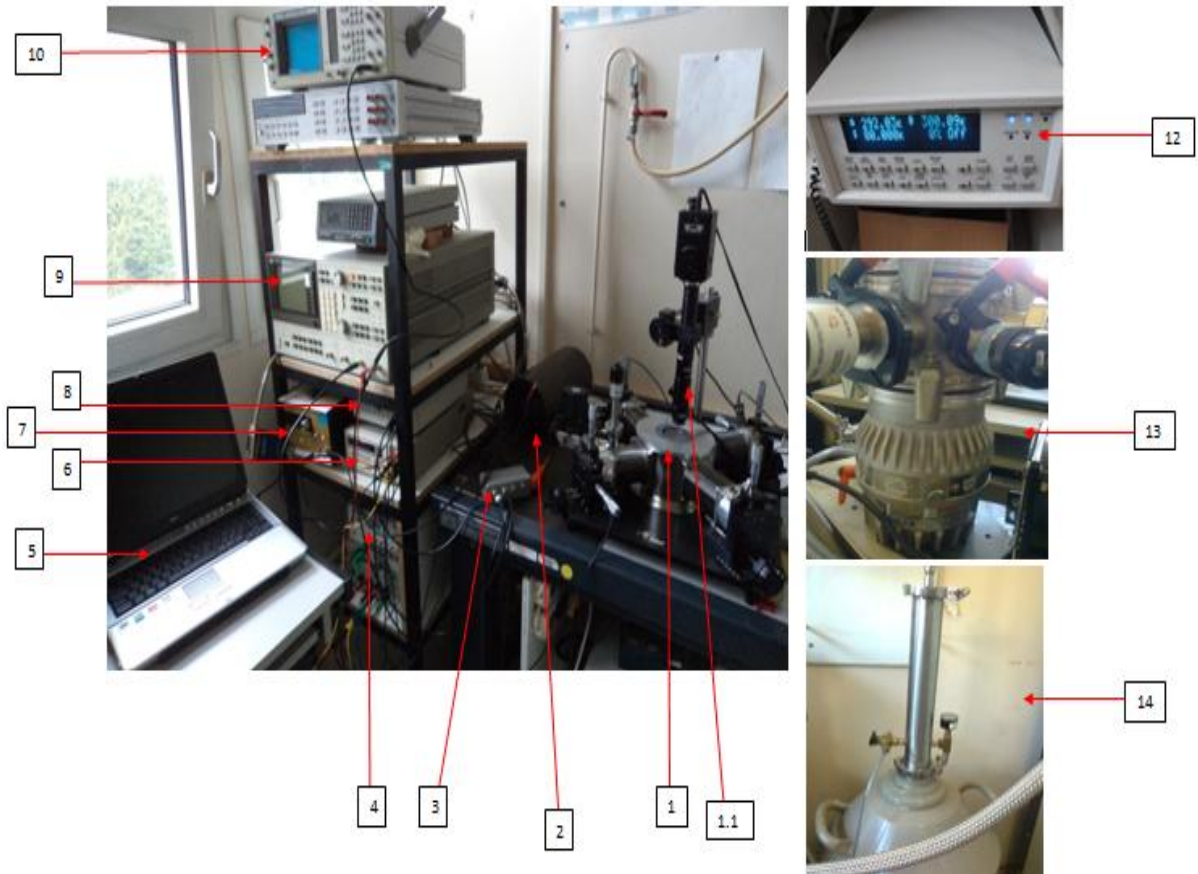


Photo réelle de l'ensemble des équipements associés au banc de mesure de bruit basse fréquence.

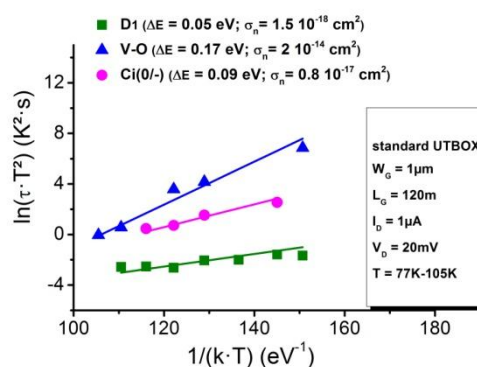
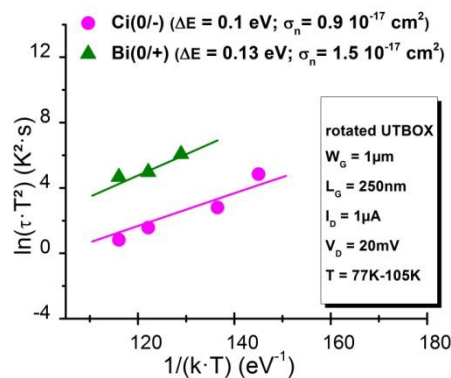
Numéro	Appareil	Rôle
1	Porte échantillon TTP4	Conçu spécialement pour le maintien de composants nanométriques dans une chambre sous vide
1.1	Caméra	Zoomer sur le composant et voir le mouvement des pointes du porte échantillon à travers un écran
2	Boîtier comportant un amplificateur de transimpédance (a), un suiveur (b) et une chaîne d'amplification faible bruit(c)	(a) : convertir le courant de drain I_D en tension pour pouvoir la traiter. (b) : bon contrôle du courant I_D .

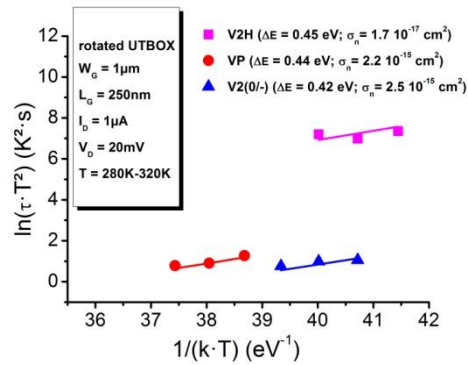
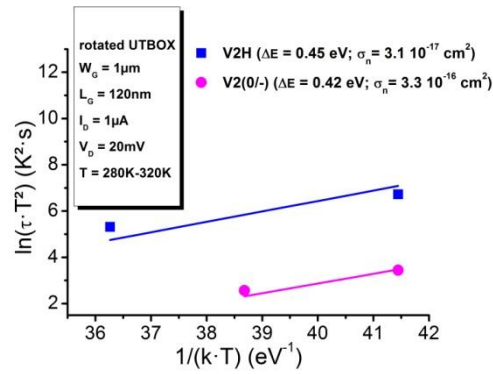
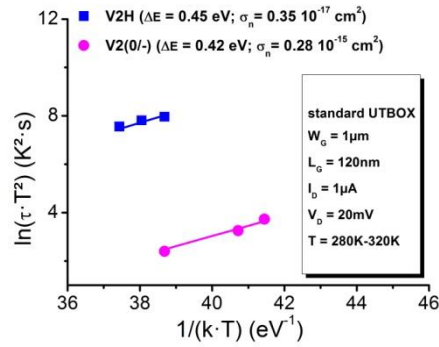
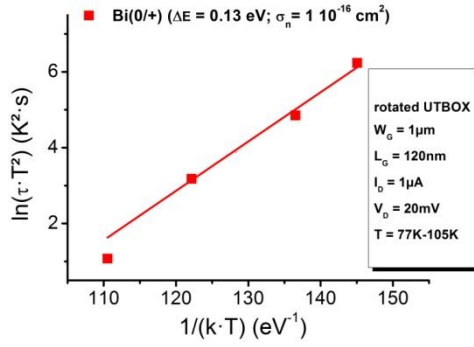
		(c) : amplifier le signal de sortie avec un gain = 1000.
3	Boitier comprenant les atténuateurs placés sur la source et sur la grille	Atténuer le bruit injecté en petits signaux. Les inverses des atténuations côté source et grille sont notées A_s et $A_g=2$.
4	Générateur de tension continue	Polariser la grille
5	PC	muni d'une application LabVIEW pour l'acquisition de données en sortie.
6	Générateur de tension continue	Polariser le drain
7	Générateur de bruit blanc	Polarisation en petits signaux de la grille/source.
8	Voltmètre	Afficher la valeur de la tension en sortie de l'amplificateur de transimpédance
9	Analyseur de spectre HP3562A	Calculer et visualiser la densité spectrale $S_{sortie}(f)$ du bruit de sortie et le gain de la chaîne de mesure.
10	Oscilloscope	Visualiser le bruit de sortie à l'échelle temporelle pour détecter le bruit RTS, d'éventuels parasites impulsionnels, ou autres perturbations pouvant conduire à une estimation erronée de $S_{sortie}(f)$;

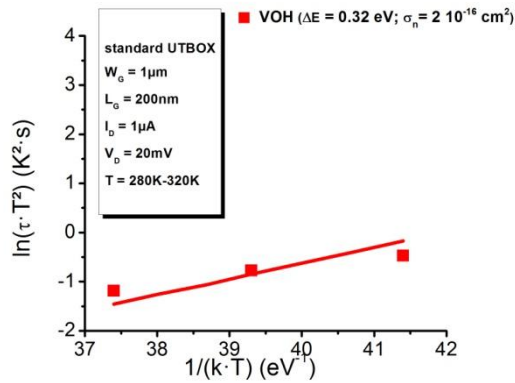
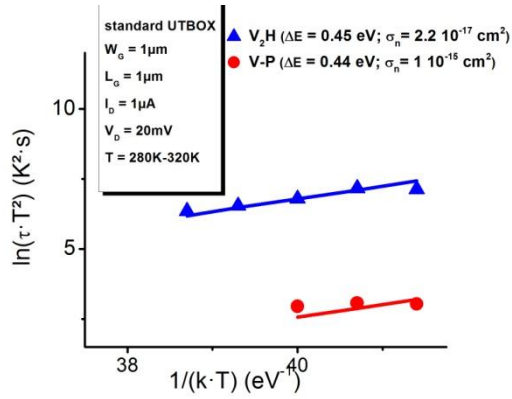
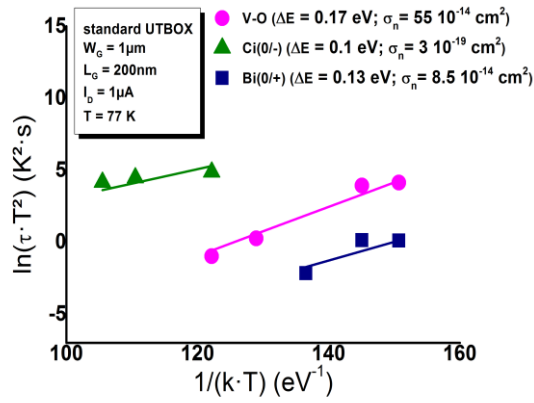
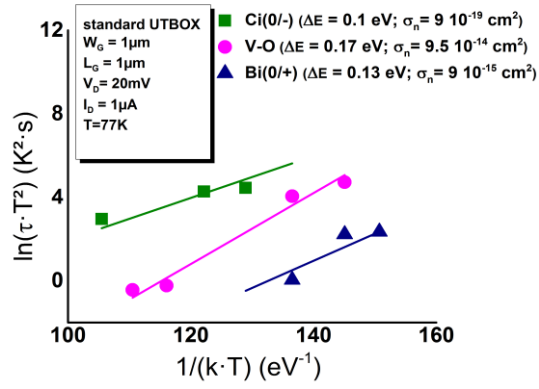
12	Régulateur de température PID	Réguler la température afin de garder le composant sous la température désirée.
13	Pompe à vide	Créer du vide dans la chambre de l'échantillon pour éviter l'apparition de la glace dedans lors des mesures à froid.
14	Réservoir d'azote	L'injection d'azote permet de refroidir l'échantillon.

Intérêt des équipements constituant du banc de mesure de bruit.

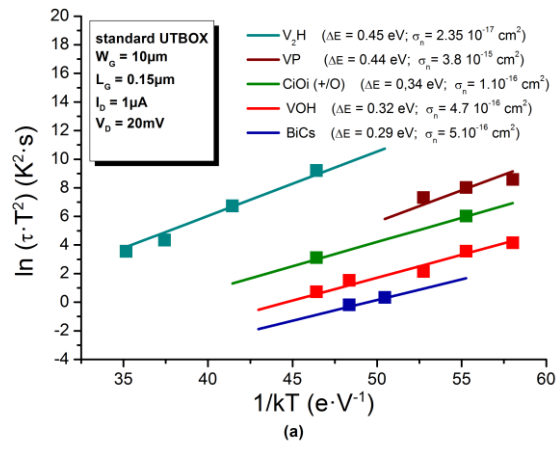
B. Diagrammes d'Arrhenius des composants de la puce D07







C. Diagrammes d'Arrhenius des composants de la puce D05



BIBLIOGRAPHIE

- [Achour'2014] H. Achour, B. Cretub, J.-M. Routoure, R. Carin, R. Talmat, A. Benfdil, E. Simoen, C. Claeys, In depth static and low-frequency noise characterization of n-channelFinFETs on SOI substrates at cryogenic temperature, *Solid-State Electronics*, 98 (2014), 12-19.
- [Achour'2013] H. Achour, Etude en courant continu et en bruit basse fréquence en fonction de la température (10 K – 300 K), de transistors FinFETs, Ph.D. thesis, Algérie (2013).
- [Akarvardar'07] K. Akarvardar, A. Mercha, E. Simoen, V. Subramanian, C. Claeys, P. Gentil, S. Cristoloveanu, High temperature performance of state-of-the art triple-gate transistors, *Microelectronics Reliability* 47 (2007) 2065–2069.
- [Allegret'2006] S. Allegret, Etude d'électrodes métalliques à base de tungstène, préparées par MOCVD, pour empilement de grille CMOS de technologie sub-65nm, Ph.D. thesis, Ecole Centrale de Lyon, France (2006).
- [Andrieu'2005] F. ANDRIEU, Transistors CMOS decananométriques à canaux contraints sur Si massif ou sur SOI - Fabrication, caractérisation et étude du transport., Ph.D. thesis, INPG, France (2005).
- [Asenov'98] A. Asenov, Random dopant induced threshold voltage lowering and fluctuations in sub-0.1 μm MOSFET's: A 3-D "atomistic" simulation study, *IEEE Transactions on Electron Devices*, 45, 12, 2505-2513 (1998).
- [Attala'60] M. Attala, Semiconductor devices having dielectric coatings, U.S. Patent 3,206,670.
- [Baccani'84] G. Baccani, M. Wordeman, R. Dennard, Generalized scaling theory and its application to a 1/4 micrometer MOSFET design, *IEEE Transaction on Electron Devices* 31 (4) (1984) 452–462.
- [Balestra'94] F. Balestra, G. Ghibaudo, Brief review of the MOS device physics for low temperature electronics, *Solid State Electron*, vol. 17, pp.1967–75, 1994.
- [Boudier'2017] D. Boudier, B. Cretu, E. Simoen, R. Carin, A. Veloso, N. Collaert, A. Thean, "Low frequency noise assessment in n- and p-channel sub-10 nm triple-gate FinFETs: Part I: Theory and methodology", *Solid-State Electron*, vol. 128, pp. 102-108, Feb. 2017,
- [Boudier'2018] D. Boudier, B. Cretu, E. Simoen, A. Veloso and N. Collaert, "Detailed characterisation of Si Gate-All-Around Nanowire MOSFETs at cryogenic temperatures" *Solid-State Electron*; vol. 143, pp. 27-32, May 2018, DOI: 10.1016/j.sse.2018.02.015.
- [Boudier'2018a] D. Boudier, B. Cretu, E. Simoen, A. Veloso and N. Collaert, "Discussion on the 1/f noise behavior in Si gate-all-around nanowire MOSFETs at liquid helium temperatures" Presented at Ultimate Integration on Silicon (EUROSOI-ULIS), 2018 Joint International EUROSOI Workshop and International Conference on Ultimate Integration on Silicon, p. 135-136, March 2018.
- [Boutchacha'97] T. Boutchacha, G. Ghibaudo, G. Guegan, M. Haond, "Low frequency noise characterization of 0.25 μm Si CMOS transistors," in *J. Non-Cryst. Solids*, 1997, vol. 216, pp. 192–197.
- [Buss'2005] D. D. Buss, Physics of deep submicron CMOS VLSI, in : 27^{er} International conference on the physics of semiconductors, ICPS-27. AIP Conference Proceedings, 2005, pp. 1591–1591.
- [Camin'2002] Camin DV, Colombo CF, Grassi V. Low frequency noise versus temperature spectroscopy of Ge JFETs SiJFET's and Si MOSFETY's. *Journal de Physique IV* 2002 : 37-44.
- [Casse'2004] Casse M, Pretet J, Cristoloveanu S, Poiroux T, Fenouillet-Beranger C, Fruleux F, et al. Gate-induced floating-body effect in fullydepleted SOI MOSFETs with tunneling oxide and back-gate biasing. *Solid-State Electron* 2004;48(7):1243–7.
- [Chang'2000] L. Chang, S. Tang, T.-J. King, J. Bokor, C. Hu, Gate Length Scaling and Threshold Voltage Control of Double-Gate MOSFETs., in : *Electron Devices Meeting, 2000. IEDM '00. Technical Digest. International*, 2000, pp. 719–722.
- [Chovet'77] Chovet A et Viktorovitch P. Le bruit électrique (1^{re} partie) : aspect physiques. *L'onde électrique*, 1977 ; 57 : 669-707.
- [Christensson'68] S. Christensson, I. Lundstrom, Low-frequency noise in MOS transistors – II experiments, *Solid State Electron*, vol. 11, pp. 813–20, 1968.

- [Claeys'2002] Claeys C, Simoen E, Radiation effects in Advanced Semiconductor Material and Devices, Springer Verlag, 2002.
- [Claeys'2008] C. Claeys, E. Simoen, S. Put, G. Giusi, F. Crupi, Impact strain engineering on gate stack quality and reliability, *Solid-State Electronics* 52 (2008) 1115–1126.
- [Clerc'2001] R. Clerc, “Etude des effets quantiques dans les composants CMOS à oxydes de grille ultra minces modélisation et caractérisation », thèse de doctorat, Institut National Polytechnique de Grenoble (2001).
- [Collaert'2006] N. Collaert, R. Rooyackers, F. Clemente, P. Zimmerman, I. Cayrefourcq, B. Ghyselen, K. T. San, B. Eyckens, M. Jurczak, S. Biesemans, “Performance enhancement of MUGFET devices using super critical strained- SOI”, *Symposium on VLSI Technology Digest of Technical Papers* (2006).
- [Collaert'2008] N. Collaert, A. Dekeersgieter, A. Dixit, I. Ferain, L. Lai, D. Lenoble, A. Mercha, A. Nackaerts, B. Pawlak, R. Rooyackers, Multi-gate devices for the 32nm technology node and beyond, *Solid-State Electronics* 52 (9) (2008) 1291–1296.
- [Collaert'2008] N. Collaert, R. Rooyackers, A. Hikavyy, A. Dixit, F. Leys, P. Verheyen, R. Loo, M. Jurczak, S. Biesemans, Multi-gate devices for the 32 nm technology node and beyond : Challenges for Selective Epitaxial Growth, *Thin Solid Films* 517 (2008) 101–104.
- [Colinge'2007] J-P. Colinge, "Quantum-wire effects in trigate SOI MOSFETs", *Solid- State Electron*, vol. 51, no. 9, pp. 1153-1160, Sept. 2007 DOI: 10.1016/j.sse.2007.07.019.
- [Colinge'2007] J. Colinge, Multi-gate SOI MOSFETs, *Microelectronic Engineering* 84 (9-10) (2007) 2071–2076.
- [Colinge'96] J. P. Colinge, X. Baiel, V. Bayot and E. Grivei, “A silicon-on-insulator quantum wire”, *Solid-State Electron*, 39, pp.49-51, 1996, DOI: 10.1016/0038-1101(95)00094-A
- [Cretu'2002] Cretu B, Fadlallah M, Ghibaudo G, Jomaah J, Balestra F, Guégan G. Thorough characterization of deep-submicron surface and buried channel p-MOSFETs, , *Solid-State Electron*. 2002; 42 : 971-975.
- [Cretu'2003] B.M. CRETU, Performances et fiabilité des transistors MOS sub 0.1µm, Ph.D. thesis, Institut national Polytechnique de Grenoble, France (2003).
- [Cretu'2013] Cretu B, Simoen E, Routoure J.-M, Carin R, Aoulaiche M and Claeys C. Low frequency noise characterization in n-channel UTBOX devices with 6 nm Si film, In *Proceedings of ICNF'2013 (IEEE International Conference on Noise and Fluctuations'2013, Montpellier, France, 2013.*
- [Cretu'2015] B. Cretu, E. Simoen, J.-M. Routoure, R. Carin, M. Aoulaiche, C. Claeys, Low frequency noise spectroscopy in rotated UTBOX nMOSFETs, In *2015 International Conference on Noise and Fluctuations (ICNF), China (2015).*
- [Cretu'2015] B. Cretu, E. Simoen, J.-M. Routoure, R. Carin, M. Aoulaiche, C. Claeys, Static and low frequency noise characterization in standard and rotated UTBOX nMOSFETs, in *Proc. EUROSOI-ULIS, Bologna, Italy, 2015, pp. 237-240.*
- [Cristoloveanu'2004] Cristoloveanu S. New physics mechanisms enabled by advanced SOI CMOS engineering. *Mater Sci Eng B* 2004 ; 114–115: 9–14.
- [Dennard'74] R. H. Dennard, F. Gansslen, H.-N. YU, Design of Ion Implanted MOSFET's with very small physical dimensions, *IEEE Journal of Solid-State Circuits* SC-9 (1974) 256.
- [Deshpande'11] V. Deshpande et al., Novel analysis of impact of single dopants on sub-15nm channel length FDSOI NMOSFETs utilizing cryogenic measurements, *IEEE International SOI Conference*, pp. 1-2, 2011.
- [Dieudonne'2002] Dieudonne F, Jomaah J, Balestra F. Gate-induced floating body effect excess noise in partially depleted SOI MOSFETs. *IEEE Electron Dev Lett* 2002;23(12):737–9.
- [Dos Santos'2014] S. D. Dos Santos, B. Cretu, V. Strobel, J.-M. Routoure, R. Carin, J. A. Martino, M. Aoulaiche, M. Jurczak, E. Simoen, and C. Claeys, “Lowfrequency noise assessment in advanced UTBOX SOI nMOSFETs with different gate dielectrics,” *Solid State Electron.*, vol. 97, pp. 14–22, 2014.
- [Esseni'2011] D. Esseni, P. Palestri, L. Selmi, *Nanoscale MOS Transistors*, CAMBRIDGE UNIVERSITY PRESS, 2011.
- [Fenouillet-Beranger'09] C. Fenouillet-Beranger et al., *IEDM '09 Tech Digest*, pp. 667-670.

- [Fiori'01] G. Fiori, G. Iannaccone, Effects of quantum confinement and discrete dopants in nanoscale bulk-Si nMOSFET, *IEEE-NANO* (2001) 248–252.
- [Fiori'02] G. Fiori, G. Iannaccone, Modeling of ballistic nanoscale metal-oxide- semiconductor field-effect transistors, *Applied Physic Letter* 81 (19) (2002) 3672–3674.
- [Fiori'03] G. Fiori, G. Iannaccone, Atomistic, Quantum and Ballistic Effects in Nanoscale MOSFETs, *Journal of Computational Electronics* 2 (2003) 123–126.
- [Frank'56] FC Frank, D Turnbull, Mechanism of diffusion of copper in germanium, *Physical Review*, 104, 617 (1956).
- [Foty'87] D. P. Foty, S. L. Titcomb, Thermal effects in n-Channel enhancement MOSFET's operation at cryogenic temperatures, *IEEE Transactions on Electron Devices* ED-34 (1) (1987) 107–113.
- [Gehring'2004] A. Gehring, S. Selberherr, « Modeling of tunneling current and gate dielectric reliable for nonvolatile memory devices », *IEEE Transactions on Device and Materials Reliability*, 4, (2004).
- [Ghibaudo'86] G. Ghibaudo, “An analytical model of conductance and transconductance for enhanced-mode MOSFETs, *Phys. Stat. Sol. (a)* 96, 323-335, 1986, DOI: 10.1002/pssa.2210950141
- [Ghibaudo'89a] G. Ghibaudo, “Analytical modelling of the MOS transistor”, *Phys. Stat. Sol. (a)* 113, pp. 223-240, 1989, DOI: 10.1002/pssa.2211130127
- [Ghibaudo'91] G. Ghibaudo, O. Roux, Ch. Nguyen-Duc, F. Balestra and J. Brini, “Improved Analysis of Low Frequency Noise in Field-Effect MOS Transistors”, *Phys. Stat. Sol. (a)*, 124, 571, 1991, DOI: 10.1002/pssa.2211240225
- [Ghibaudo'97] G. Ghibaudo, Critical MOSFETs operation for low voltage/low power IC's : Ideal characteristics, parameter extraction, electrical noise and RTS fluctuations, *Microelectronic Engineering* 39 (1997) 31–57.
- [Ghibaudo'92] G. Ghibaudo, F. Balestra, A. Emrani, A survey of MOS devices physics for low temperature electronics, *Microelectron Eng*, vol. 19, pp. 833–47, 1992
- [Ghibaudo'91] Ghibaudo G, Roux O, Nguyen-Duc Ch, Balestra F, Brini J. Improved Analysis of Low Frequency Noise in Field-Effect MOS Transistors. *Physica Status Solidi (a)* 1991, 124: 571.
- [Ghibaudo'95] G. Ghibaudo, F. Balestra, Low temperature characterization of silicon CMOS devices, In *Proceedings of International Conference on Microelectronics*, Nis, Serbia (Sept. 1995).
- [Ghibaudo'89] Ghibaudo G, Balestra F. A method for MOSFET parameter extraction at very low temperature, *Solid State Electron* 1989, 32 (3) : 221 - 223.
- [Grassi'2001] Grassi V, Colombo CF, Camin DV. Low frequency noise versus temperature spectroscopy of recently designed Ge JFETs. *IEEE Trans. Electron Devices* 2001, vol.48; pp. 2899-2905.
- [Gösele'80] U. Gösele, W Frank, A Seeger, Mechanism and kinetics of the diffusion of gold in silicon, *Applied Physics*, 23, 361 (1980).
- [Guo'2007] Guo W, Nicholas G, Kaczer B, Todi R.M, De Jaeger B, Claeys C, Mercha A, Simoen E, Cretu B, Routoure J.-M, Carin R. Low-frequency noise assessment of silicon passivated Ge pMOSFETs with TiN/TaN/HfO₂ gate stack, *IEEE Electron. Device Lett.* 2007; 28: 288 - 291.
- [Guo'2006] Guo W, Cretu B, Routoure JM, Carin R, Simoen E, Claeys C. Temperature impact on the Lorentzian noise induced by electron valence band tunneling in partially depleted SOI n-MOSFETs. In: Tang TA, Ru GP, Jiang YL, editors. *Proceedings of the ICSICT' 2006*, Shanghai: 2006 : 58 – 60.
- [Hafez'90] I.M. Hafez, G. Ghibaudo and F. Balestra, “Flicker noise in MOS transistors operated at room and liquid helium temperatures”, *Superlattices and Microstructures*, 8, 1, pp. 101-104, 1990, DOI: 10.1016/0749-6036(90)90284-E
- [Hafez'89] I.M.Hafez, G.Ghibaudo, F.Balestra, “Numerical and analytical modelling of non ohmic MOSFET operation at liquid helium temperature”, *Solid-State Electron*, 32, 10, pp. 861-865,1989, DOI: 10.1016/0038-1101(89)90063-4
- [Hamer'86] M. F. Hamer, First-order parameter extraction on enhancement silicon MOS transistors, in : *Solid-State and Electron Devices*, IEE Proceedings I, Vol. 133, 1986, pp. 49–54.

- [Hardillier'97] S. Hardillier, C. Mourrain, M.J. Bouzid, G. Ghibaudo, New method for the parameter extraction in Si MOSFETs after hot carrier injection, In 1997 IEEE International Conference on Microelectronic Test Structures Proceedings, USA (March 1997).
- [Heil'35] O. Heil, Improvements in or relating to electrical amplifiers and other control arrangements and devices (1935).
- [Heiser '99] T. Heiser, AA. Istratov, C. Flink, ER. Weber, Electrical characterization of copper related defect reactions in silicon, Mater. Sci. Engin. B 58, 149 (1999).
- [Hooge'69] F.N. Hooge, 1/f noise is no surface effect, Physiscs Letters 1969; 29 : 139 – 140.
- [Hooge'78] F.N. Hooge and L Vandamme, Lattice scattering causes 1/f noise, Physiscs Letters A 1978; 6 (4) : p. 315 – 316.
- [Hooge'94] F.N. Hooge, 1/f noise sources, IEEE Transaction on Electron Devices 1994, 41,1926 - 1935.
- [Hung'90] K. Hung, K. Ping, H. Chenming, YC. Cheng, A unified model for the flicker noise in metal-oxidesemiconductor field-effect transistors. IEEE Trans. Electron Devices 1990; 37 : 654 – 665.
- [Hung'1990] K. K. Hung, A physics-Based MOSFET noise model for circuit simulator Vol 37, 5, pp. 1323, 1990, IEEE transaction on Electron Devices 37 (5) (1990) 1323.
- [Jang'2011] D. Y. Jang, Propriétés de transport et de bruit à basse fréquence dans les structures à faible dimensionnalité, Ph.D. thesis, Université de Grenoble, France (2011).
- [Jindal'78] Jindal R and van der Ziel A, Phonon fluctuation model for flicker noise in elemental semiconductors. Journal of Applied Physiscs 1978 ; 52 : 2884.
- [Jomaah '95] J. Jomaah, Propriétés électriques et modèles physiques des composants MOS/SOI (SIMOX) à température ambiante et cryogénique, thèse de doctorat INPG, Grenoble, France, 1995
- [Kahng'60] D. Kahng, M. Attala, Silicon-Silicon Dioxide Field Induced Surface Devices, in : IRE-SolidState Device Research Conference. Carnegie Inst. IEEE Tech., Pittsburgh, Penn., 1960.
- [Khann'2004] V.K. Khann, « Physics of carrier-transport mechanisms and ultra-small scale phenomena for theoretical modelling of nanometer MOS transistors from diffusive to ballistic regimes of operation”, Physics Reports, 398, 67-131 (2004).
- [Kilby'59] J.S. Kilby, US Patent 3138763, filed Feb. 1959, granted 1964].
- [Koomen'82] J. Koomen, Investigation of the MOST channel conductance in weak inversion, Solid-State Electronics 16 (1973) 801–810.
- [Kudina'15] V. Kudina et al., Impact of processing and back-gate biasing conditions on the low-frequency noise of ultra-thin buried oxide silicon-on-insulator nMOSFETs, Solid State Electron, vol. 105, pp. 37–44, 2015.
- [Lartigau'07] Lartigau I, Routoure JM, Guo W, Cretu B, Carin R, Mercha A, et al. Low temperature noise spectroscopy of 0.1 lm partially depleted silicon on insulator metal–oxide-semiconductor field effect transistors. J Appl Phys 2007;101:104511–5.
- [Lee'91] K. Lee *et al.*, Physical Understanding of Low-Field Carrier Mobility in Silicon MOSFET Inversion Layer, IEEE Transactions on Electron Devices, vol. 38 (8), AUGUST 1991.
- [Lee'2011] J. W. Lee, Caractérisation électrique et modélisation des transistors à effet de champ de faible dimensionnalité, Ph.D. thesis, Université de Grenoble, France (2011).
- [Lederer '2005] D. Lederer, V. Kilchytka, T. Rudenko, N. Collaert, D. Flandre, A. Dixit, et al. Fin FET analogue characterization from DC to 110 GHz. Solid State Electron 2005;49:1488–96.
- [Lilienfeld'30] J.E. Lilienfeld, Method and apparatus for controlling electric currents, U.S Patent 1, 745, 175.
- [Lime'2003] F. Lime, C. Guiducci, R. Clerc, G. Ghibaudo, C. Leroux, T. Ernst, Characterization of effective mobility by split C(V) technique in N-MOSFETs with ultra-thin gate oxides, Solid-State Electronics 47 (2003) 1147–1153.
- [Lukyanchikova'2003] N. Lukyanchikova, M. Petrichuk, N. Garbar, A. Mercha, E. Simoen, and C. Claeys, Electron valence band tunneling-induced lorentzien noise in deep submicron silicon-on-insulator metal-oxidesemiconductor eld-eect transistors, Applied Phycics Letters, (94) 446, 4469, 2003.
- [Lukyanchikova'2002] N. Lukyanchikova, Sources of the Lorentzien components in the lowfrequency noise spectra of submicron metal-oxide-semiconductor fieldefect transistors, in Noise and

- Fluctuations Control in Electronic Devices (A. Balandin, ed.), American Scientific, Riverside, CA, 2002, pp. 201-223.
- [Ma'2015] L. Ma, W. Han, H. Wang, X. Yang and F. Yang, "Observation of degenerate one-dimensional subbands in single n-channel junctionless nanowire transistors" IEEE Electron Device Letters, vol. 36, no. 9, pp. 941-943, Sept. 2015, DOI: 10.1109/LED.2015.2451646.
- [Mathiot'02] D. Mathiot, « Dopage et diffusion dans le silicium », Cours DEA, InESS Strasbourg, disponible sur : www-iness.c-strasbourg.fr/~mathiot/ressourceDopageDiff.pdf, 2002.
- [Mathiot'89] D. Mathiot, Modeling of hydrogen diffusion in n- and p-type silicon, Phys. Rev. B 40, 5867 (1989)
- [Mathieu'96] Physique des semi-conducteurs et des composants électroniques, Masson 3^{ème} éd, 1996.
- [McLarty'95] P. K. McLarty, A simple parameter extraction method for ultra-thin oxide MOSFETs, Solid State Electronics 38 (6) (1995) 1175–1177.
- [McWhorter'57] Mc. Whorter A.L Semiconductor Surface Physics. University of Pennsylvania, Philadelphia 1957, 207- 228.
- [Mercha'2003] A. Mercha, J. Ra, E. Simoen, E. Augendre, and C. Claeys, linear kink effect induced by electron valence band tunneling in ultrathin gate oxide bulk and SOI MOSFETs, IEEE Transactions on Electron Devices, (50), 167, 1682, 2003.
- [Mercha'03] Mercha A, Rafi JM, Simoen E, Claeys C, Lukyanchikova N, Petrichuk M, et al. Evidence for a linear kink effect in ultra-thin gate oxide SOI MOSFETs, Electrochem Soc Ser 2003, 05, 319–24.
- [Miyake'85] M. Miyake, Oxidation-enhanced diffusion of ion-implanted boron in heavily phosphorus-doped silicon, Journal of Applied Physics, 58, 711 (1985).
- [Moore'65] G.E. Moore, Cramming more components onto integrated circuits, Electronics, 1965; 38: 8.
- [Morimoto'96] K. Morimoto, “Fabrication and transport properties of silicon quantum wire gate-all-around transistor”, Jpn. J. Appl. Phys., 35, pp. 853, 1996, DOI: 10.1143/JJAP.35.853
- [Mourrain'2000] Mourrain C, Cretu B, Ghibaudo G, Cottin P, New method for parameter extraction in deep submicrometer MOSFETs, In Proceedings of IEEE/ICMTS (International Conference on Microelectronic Test Structures, Monterey, USA (March 2000).
- [Munteanu'2003] D. Munteanu, J. Aufran, Two-dimensional modeling of quantum ballistic transport in ultimate double-gate SOI devices, Solid-State Electronics 47 (2003) 1219–1225.
- [Murray'91] DC. Murray, A. Evans, JC. Carter, Shallow defects responsible for GR noise in MOSFETs. IEEE Trans. Electron Devices 1991 ; 38 :407.
- [Nafaa'17] B. Nafaa, B. Cretu, N. Ismail, O. Touayar, E. Simoen, Impact of cryogenic temperature operation on static and low frequency noise behaviors of FD UTBOX nMOSFETs, Published in: Noise and Fluctuations (ICNF), 2017 International Conference on, July 2017.
- [Ohguro'09] Ohguro T, Okano K, Izumida T, Inaba S, Momo N, Kokubun K et al. Analysis of Fin width and temperature dependence of flicker noise for bulk-FinFET. In: Proceedings of the 4th European microwave integrated circuits conference European microwave integrated circuits conference, September Rome Italy; 2009. p. 61–4.
- [Ohtou'2008] T. Ohtou, T. Saraya, and T. Hiramoto, Variable-body-factor SOI MOSFET with ultrathin buried oxide for adaptive threshold voltage and leakage control, IEEE Electron Dev. Lett., vol. 55, pp. 40-7, 2008.
- [Pavanello'2007] Pavanello MA, Martino JA, Simoen E, Rooyackers R, Collaert N, Claeys C. Evaluation of triple-gate FinFETs with SiO₂-HfO₂-TiN gate stack under analog operation. Solid State Electron 2007;51:285–91.
- [Pavanello'2009] Pavanello M.A, Martino J.A, Simoen E, Claeys C. Cryogenic operation of FinFETs aiming at analog application, Cryogenics 2009; 49: 590 -594.
- [Put'2010] S. Put, H. Mehta, N. Collaert, M. V. Uffelen, P. Leroux, C. Claeys, N. Lukyanchikova, E. Simoen, Effect of rotation, gate-dielectric and SEG on the noise behavior of advanced SOI MuGFETs, Solid State Electronics 54 (2010) 178–184.
- [Raymond'2009] G. Raymond, Etude mécanique des films de nitrure de silicium fortement contraints utilisés pour augmenter les performances des transistors CMOS., Ph.D. thesis, Institut Polytechnique de Grenoble, France (2009).
- [Romanjek'2004] K. Romanjek, Caractérisation et modélisation des transistors CMOS des technologies 50 nm et en deçà, Ph.D. thesis, Institut national polytechnique de Grenoble, France (2004).

- [Sah'72] C.T. Sah, T. H. Ning and L. L. Tschopp, The scattering of electrons by surface oxides charges and by lattice vibrations at the silicon-silicon dioxide interface, *Surface Science*, 32, 561-575 (1972).
- [Shim'2004] J. Shim, H. Oh, H. Choi, T. Sakaguchi, H. Kurino, M. Koyanagi, SiGe elevated source/drain structure and nickel silicide contact layer for sub 0.1 μm MOSFET fabrication, *Applied Surface Science* (2004) 260–264.
- [Shin'2009] C. Shin, X. Sun, T.J. King Liu, Study of Random-Dopant-Fluctuation (RDF) Effects for the Trigate Bulk MOSFET, *IEEE Transactions on Electron Devices*, 56, 7, 1538–1542 (2009).
- [Shin'2002] Physically-based models for effective mobility and local-field mobility of electrons in MOS inversion layers, *Solid-State Electronics*, vol. 34(6), pp. 545-552, 1991.
- [Simoen'2015] E. Simoen et al., Towards single-trap spectroscopy: generation-recombination noise in UTBOX SOI nMOSFETs, *Phys. Status Solidi C*, pp. 1-7, 2015.
- [Simoen'2007] Simoen E, Mercha A, Claeys C, Lukyanchikova N. Low-frequency noise in silicon-on-insulator devices and technologies, *Solid-State Electron* 2007;51:148–69.
- [Simoen'2003] E. Simoen, A. Mercha, J. Ra, C. Claeys, N. Lukyanchikova, and N. Garbar, Explaining the parameters of the electron valence band tunneling related Lorentzian noise in fully depleted SOI MOSFETs, *IEEE Electron Device Letters*, (24), 751, 754, 2003.
- [Sodini'82] C.G. Sodini, T. Ekstedt, J.L. Moll, Charge accumulation and mobility in thin dielectric MOS transistors, *Solid-State Electronics* 25 (1982) 833–841.
- [Skotnicki'2000] T. Skotnicki, Transistor MOS et sa technologie de fabrication, *Techniques de l'Ingénieur*, traité d'électronique E 2 430.
- [Szlag'99] B. Szlag, Etude des propriétés physiques et électriques de transistors MOS fortement submicroniques, Ph.D. thesis (1999).
- [Sze'2002] S.M. Sze, *Semiconductor devices – physics and technology*, 2nd ed. John Wiley & Sons Inc., 2002.
- [Sze '81] S.M. Sze, *Physics of semiconductor devices*, Ed. John Wiley & Sons, 1981
- [Takagi'94] S. Takagi, A. Toriumi, M. Iwase et H. Tango, On the universality of inversion layer mobility in Si MOSFETs: Part-I-effects of substrate impurity concentration, *IEEE Transactions on Electron Devices*, 41, 2357-2362 (1994).
- [Talmat'2012] Talmat R, Achour H, Cretu B, Routoure J.-M, Benfdila A, Carin R, Collaert N, Mercha A, Simoen E and Claeys C, Low Frequency Noise Characterization in n channel FinFETs. *Solid State Electron* 2012, 70 : 20 - 26.
- [Talmat'20] R.Talmat, S. Put, N. Collaert, A. Mercha, C. Claeys, W. Guo et al , High-temperature characterization of advanced strained nMUGFETs. In: *Proceedings of EUROSIOI 10 conference*. Grenoble France; 25–27 January 2010. p. 75–6.
- [Trivedi'2005] V.P. Trivedi, and J.G. Fossum, Quantum–mechanical effects on the threshold voltage of undoped double-gate MOSFETs, *IEEE Electron Dev. Lett.*, vol. 26, pp. 26-28, 2005.
- [Ural'99] A. Ural, P. Griffin, J.D. Plummer, Fractional contributions of microscopic diffusion mechanisms for common dopants and self-diffusion in silicon, *Journal of Applied Physics*, 85, 6440 (1999).
- [von Haartman'2007] M. von Haartman and M. Ostling, “Low-frequency noise in advanced MOS devices”, *Chapitre 3*, pages 53–96. Springer, 2007
- [Vandamme'80] L.K.J. Vandamme, “Model for $1/f$ noise in MOS transistors biased in the linear region”, *Solid-State Electron*, 23, 4, pp. 317-323, 1980, DOI: 10.1016/0038-1101(80)90198-7
- [Wakabayashi'2004] H. Wakabayashi, T. Ezaki, M. Hane, T. Ikezawa, I. Sakamoto, H. Kawaura, S. Yamagami, N. Ikarashi, K. Takeuchi, T. Yamamoto, T. Mogami, Transport Properties of Sub-10-nm Planar-Bulk-CMOS Devices, in : *Electron Devices Meeting, 2004. IEDM Technical Digest. IEEE International*, 2004, pp. 429–432.
- [Wang'2002] J.Wang, M. Lundstrom, Does source-to-drain tunneling limit the ultimate scaling of MOSFETs, in : *Electron Devices Meeting, IEDM'02*, 2002, pp. 707–710.
- [Weber '08] O. Weber, O. Faynot, F. Andrieu et al., “High Immunity to Threshold Voltage Variability in Undoped Ultra-Thin FDSOI MOSFETs and its Physical Understanding”, *IEEE International Electron Device Meeting (IEDM) Technical Digest*, 2008, p. 641-644.
- [Woo'2012] J.C.S.Woo, J.D. Plummer, Short-channel effects in MOSFET's at liquid nitrogen temperature. *IEEE Trans Electron Dev*, 1986, 33:1012–9.

- [Yang'2004] BL.Yang, P.T. Lai, H.Wong, "Conduction mechanisms in MOS gate dielectric films", Department of electrical and electronic Engineering, The university of Hong Kong, Pokfulam Road, Internal publication (2004).
- [Yan'90] ZX. Yan, MJ. Dee, Substrate bias effects on drain-induced barrier lowering in short channel PMOS devices at 77 K. *Cryogenics* 1990, 30:1160–5.
- [Yau'69] LD. Yau and C-T. Sah, "Theory and experiments of low-frequency generation-recombination noise in MOS transistors", *IEEE Trans, Electron Dev.*, 1969,16, pp. 170-177.

Liste des publications et conférences

I. B. Nafaa, B. Cretu, N. Ismail, O. Touayar, R. Carin, E. Simoen, A. Veloso, “ Low-frequency noise measurements at liquid helium temperature operation in ultra-thin buried oxide transistors – physical interpretation of transport phenomena”, Solid State Electron., Vol 150, pp. 1-7, December 2018, in press, doi.org/10.1016/j.sse.2018.08.010.

B. Nafaa, B. Cretu, N. Ismail, O. Touayar, E. Simoen, “Impact of channel orientation on low frequency noise performances of UTBOX nMOSFETs operated at liquid nitrogen temperature”, published in: International Conference of Noise and Fluctuations (ICNF), July 2017. DOI: [10.1109/ICNF.2017.7985964](https://doi.org/10.1109/ICNF.2017.7985964).

B. Nafaa, B. Cretu, N. Ismail, O. Touayar, and E. Simoen, “Impact of cryogenic temperature operation on static and low frequency noise performances of FD UTBOX nMOSFETs,” in Proc. EUROSOI-ULIS, Athens, Greece, April 2017. DOI: [10.1109/ULIS.2017.7962610](https://doi.org/10.1109/ULIS.2017.7962610).

B. Nafaa ; N. Ismail ; O. Touayar ; B. Cretu ; E. Simoen, “Static and low frequency noise characterization of n-channel 16 nm UTBOX devices”, in Proc. SETIT, pp. 14-18, December 2016. DOI: [10.1109/SETIT.2016.7939833](https://doi.org/10.1109/SETIT.2016.7939833).

Résumé

Etude du bruit électrique basse fréquence dans des technologies CMOS avancées

Les travaux réalisés pendant cette thèse se focalisent sur l'étude de transistors double grille UTBOX complètement délépétés fabriqués pour le nœud technologique 16 nm. Les performances de ces composants en courant continu et en fonction de la température ont été évaluées. Les pièges localisés dans le film de silicium ont été identifiés à l'aide de la spectroscopie de bruit basse fréquence, donnant ainsi la possibilité d'évaluer les étapes de fabrications afin de les optimiser. Un pic inhabituel de transconductance a été observé dans les caractéristiques de transfert obtenues à faibles températures (77 K et 10 K). Ce phénomène est plus probablement lié à un effet tunnel à travers des dopants diffusés à partir des extensions de source et drain dans le canal. Le mécanisme de transport quantique relié à la dégénérescence de niveaux d'énergie dans la bande de conduction a été mis en évidence à température cryogéniques et à très faibles polarisations. Une nouvelle approche théorique valide en inversion modérée a été développée pour les modèles de fluctuations de mobilité et de fluctuations de mobilité corrélés aux fluctuations du nombre de porteurs. Les résultats indiquent que le changement du mécanisme de transport des porteurs est accompagné par un changement du mécanisme du bruit en $1/f$.

Study of electrical low frequency noise in advanced CMOS technologies

The work done during this thesis focuses on the study of fully depleted double gate UTBOX transistors manufactured for the 16 nm technology node. The performances of these components in DC and as a function of temperature were evaluated. The traps located in the silicon film have been identified using low frequency noise spectroscopy, giving the possibility of evaluating the manufacturing steps in order to optimize them. An unusual peak of transconductance was observed in the transfer characteristics obtained at low temperatures (77 K and 10 K). This phenomenon is most likely related to a tunneling effect through dopants scattered from the source and drain extensions in the channel. The quantum transport mechanism related to the degeneracy of energy levels in the conduction band has been demonstrated at cryogenic temperatures and at very low polarizations. A new theoretical approach valid in moderate inversion has been developed for models of mobility fluctuations and mobility fluctuations correlated with the number of carriers fluctuations. The results indicate that the change in carrier transport mechanism is accompanied by a change in the $1/f$ noise mechanism.

Discipline: Electronique, microélectronique, optique et lasers, optoélectroniques micro-ondes

Mots clés: Transistors; MOSFET; UTBOX ; bruit électrique, pièges, spectroscopie de bruit, transport quantique.

Laboratoires: GREYC (Le Groupe de recherche en informatique, image, automatique et instrumentation de Caen), MMA (Laboratoire Matériaux, Mesures et Applications)