



HAL
open science

Effet de recuits thermiques sur des diélectriques à faible permittivité pour des applications Back-End-of-Line intermédiaire en vue d'une intégration 3D séquentielle

Sylvain Beaurepaire

► To cite this version:

Sylvain Beaurepaire. Effet de recuits thermiques sur des diélectriques à faible permittivité pour des applications Back-End-of-Line intermédiaire en vue d'une intégration 3D séquentielle. Micro et nanotechnologies/Microélectronique. Université Grenoble Alpes, 2019. Français. NNT : 2019GREAT085 . tel-02634361

HAL Id: tel-02634361

<https://theses.hal.science/tel-02634361>

Submitted on 27 May 2020

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE

Pour obtenir le grade de

DOCTEUR DE LA COMMUNAUTE UNIVERSITE GRENOBLE ALPES

Spécialité : **Nanoélectronique et nanotechnologies**

Arrêté ministériel : 25 mai 2016

Présentée par

Sylvain BEAUREPAIRE

Thèse dirigée par **Ahmad BSIESY** et
codirigée par **Chloé GUERIN** et **Vincent JOUSSEAUME**

préparée au sein du **Laboratoire des Technologies de la
Microélectronique (LTM)** et au **Commissariat à l'énergie
atomique (CEA)** dans l'**École Doctorale Electronique,
Electrotechnique, Automatique, Traitement du Signal (EEATS)**

Effet de recuits thermiques sur des diélectriques à faible permittivité pour des applications Back-End-of-Line intermédiaire en vue d'une intégration 3D séquentielle

Thèse soutenue publiquement le **11 octobre 2019**,
devant le jury composé de :

M. Alain SYLVESTRE

Professeur d'université, Laboratoire G2ELab, Grenoble. Président.

M. Antoine GOULLET

Directeur de recherche, Institut des matériaux Jean Rouxel, Nantes,
Rapporteur.

M. Alain BRAVAIX

Professeur, Laboratoire IM2NP, Toulon, Rapporteur.

M. Xavier FEDERSPIEL

Ingénieur chercheur, STMicroelectronics, Crolles, Invité.

Mme Claire FENOUILLET-BERANGER

Ingénieur chercheur, CEA-Léti, Grenoble, Invitée.

M. Ahmad BSIESY

Professeur d'université, Laboratoire LTM, Grenoble, Directeur de thèse.

Mme. Chloé GUERIN

Ingénieur chercheur, CEA-Léti, Grenoble, Membre.

M. Vincent JOUSSEAUME

Ingénieur chercheur, CEA-Léti, Grenoble, Membre.





Remerciements

Cher Sylvain de 2016,

Aujourd'hui, je suis en passe de terminer mon manuscrit. Une dernière partie reste à écrire, elle est très importante. Tu vas bientôt commencer une thèse au sein du CEA Léti et du LTM de Grenoble. Un grand nombre de personnes vont donc t'accompagner au cours de ces 3 années et tu seras heureux de les remercier pour tout ce travail effectué.

Tu remercieras dans un premier temps ton jury. Alain Sylvestre, professeur d'université à Grenoble pour l'avoir présidé. Alain Bravaix, professeur d'université à Toulon, ainsi qu'Antoine Goulet, directeur de recherche à Nantes, d'avoir été les rapporteurs de ce mémoire. Tu auras aussi un mot pour Ahmad Bsiesy, ton directeur de thèse, Claire Fenouillet-Béranger et Xavier Federspiel pour avoir participé à ce jury. Merci à eux.

Au cours de ces 3 ans, tu verras, tu seras encadré et guidé par plusieurs personnes. En premier lieu : Chloé Guérin. Sûrement la plus grande découverte de ta thèse. Une personne attentionnée, enrichissante et qui ne néglige jamais le côté technique. Tu lui seras reconnaissant pour sa grande disponibilité et pour t'avoir fait grandir autant scientifiquement qu'humainement. Tu seras aussi reconnaissant à Vincent Jousseau pour sa rigueur scientifique et le temps passé avec lui tout au long de ses trois années. Il sera toujours disponible dans le bureau dans ton dos pour des discussions aussi pointilleuses les unes que les autres mais aussi pour te conseiller. Tu remercieras ensuite Ahmad Bsiesy pour ces discussions enrichissantes et pour son expertise.

Tu ne le sais pas encore mais une bonne partie de ta thèse se passera à STMicroelectronics. Et oui, surprise ! Cette collaboration sera possible grâce à Claire Fenouillet-Béranger et Fabien Deprat côté CEA. Ces derniers vont passer du temps avec toi pour t'expliquer le projet CoolCube et la fiab qui va avec, plutôt sympa de leur part. Tu les remercieras donc chaleureusement. Arrivé à ST, tu vas faire la connaissance de Xavier Federspiel, David Ney et Damien Nouguier. Comment les décrire ? Des tornades qui auront toujours du temps, de la patience et un mot gentil pour toi alors que tu es débutant sur le sujet et malgré le fait qu'ils aient de nombreuses choses à faire ? Oui voilà, c'est un peu ça.

Outre cette collaboration, tu en partageras d'autres lors de cette thèse. Ces participations diverses ont grandement participé à la réussite de ce travail. Merci à eux. Vincent Maurel en RPE, un bonheur de travailler avec lui. Christophe Licitra et Névine Rochat pour les techniques optiques, ils seront toujours disponibles et attentifs. Mireille Maret en GISAXS, pas simple cette analyse mais sa détermination te sautera aux yeux. Pierre-Louis Charvet en TDS, un monsieur passionnant. Marc Veillerot en ToF-SIMS pour te challenger. Pablo Acosta-Alba pour les expériences avec le laser. Et toutes les autres participations du quotidien.

Et puis, pas des moindres, il y aura les doctorants, post-doc, stagiaires et autres qui ne sont aujourd'hui personne pour toi mais qui deviendront de très bons amis et envers qui tu seras énormément reconnaissant (des perles). En effet, la thèse c'est surtout de bon fous rires et de nombreuses discussions, des dessins, des débats, des chants, des rires et des soirées. Je ne t'en dis pas plus.

Par ordre d'apparition : Manon, Nicolas, Philippe, Bruno, Sana, Mathias, Dory, Gauthier, Ahmad, Giulia, Mélanie, Julien, Chloé, Virginie, Rodrigue, Ronan, Marion, Valentin, Vincent, Jérôme, Félix, Maiglid, Stéphane, Rebecca, Olivia, Julie, Nicolas, Ugo, Tanguy et tous les autres que j'ai pu oublier. Encore une fois, MERCI du fond du cœur, vous étiez/êtes les meilleurs.

Et enfin, eux tu les connais depuis longtemps mais ils te seront encore très précieux. Tes parents, Agnès et Frédéric, et ta sœur, Aurélie, qui vont faire ce(ux) que tu es ! Tu découvriras aussi une nouvelle, ta nièce, Louise. Un GRAND merci à eux car ils sont exceptionnels, gentils et attentionnés. Je te l'assure, tu as une énorme chance de les avoir. Tu leur dédieras ce travail car ils le méritent.

Sylvain de 2019



« La vie est un spectacle. Autant faire sa propre mise en scène. »

William Shakespeare

Table des matières

Introduction générale	9
1 Les diélectriques : des interconnexions à l'empilement 3D	15
1.1 La microélectronique	16
1.1.1 Les interconnexions dans la microélectronique	16
1.1.2 Problématiques des interconnexions	17
1.2 L'intégration 3D	20
1.2.1 Intégration parallèle	20
1.2.2 Intégration séquentielle	21
1.2.3 Le BEOL intermédiaire (iBEOL)	27
1.3 Les matériaux diélectriques	28
1.3.1 Origines physiques de la constante diélectrique	28
1.3.2 Historique des diélectriques « <i>low-κ</i> » pour les interconnexions	30
1.3.3 État de l'art des diélectriques « <i>low-κ</i> » à hautes températures	32
1.4 Objectifs de la thèse	37
2 Techniques de dépôt et de caractérisation	49
2.1 Réalisation des diélectriques « <i>low-κ</i> »	50
2.1.1 Principe des dépôts chimiques en phase vapeur assistés par plasma	50
2.1.2 Couches minces SiOCH	52
2.1.3 Réalisation des lignes d'interconnexions	56
2.1.4 Présentation des empilements utilisés	58
2.1.5 Structures de tests et méthodes de tests	60
2.2 Techniques de caractérisations	63
2.2.1 Ellipsométrie spectroscopique et porosimétrie	63
2.2.2 Diffusion centrale des rayons X aux petits angles en incidence rasante	65
2.2.3 Spectroscopie infrarouge à transformée de Fourier	67
2.2.4 Spectroscopie infrarouge en mode réflexions internes multiples	70
2.2.5 Caractérisations électriques	70
2.2.6 Traitements thermiques	72
2.3 Conclusions sur les techniques de dépôt et de caractérisations	73
3 Fiabilité de diélectriques <i>low-κ</i> recuits à hautes températures	79
3.1 Notions de base de fiabilité	81
3.1.1 Introduction à la fiabilité	81
3.1.2 Modèle de durée de vie	84
3.2 Suivi des phénomènes physiques	86
3.2.1 Extraction des paramètres nécessaires à l'analyse de la fiabilité du diélectrique	86

3.2.2	Modes et mécanismes de conduction	88
3.2.3	Extraction de la durée de vie	92
3.3	Impacts des budgets thermiques	93
3.3.1	Étude électrique du diélectrique 2.5	94
3.3.2	Influence de la barrière de diffusion	97
3.3.3	Intégration du couple Cu/ULK dans les lignes d'interconnexions . .	108
3.4	Conclusions sur la fiabilité du diélectrique <i>low-κ</i>	122
4	Évaluation des propriétés physico-chimiques des diélectriques <i>low-κ</i> recuits à hautes températures	131
4.1	Influence du taux de porosité	132
4.1.1	Méthode employée pour modifier la porosité	132
4.1.2	Analyse et choix du taux de porosité	134
4.2	Évolution de la structure chimique du matériau	136
4.3	Influence de la cinétique de recuit	138
4.4	Influence de la température de recuit	139
4.4.1	Épaisseur et densité de la couche mince	139
4.4.2	Modification de la porosité	141
4.4.3	Observation du dégazage d'espèces chimiques	145
4.5	Présence de défauts dans le volume	149
4.5.1	Calcul de la bande interdite E_g	149
4.5.2	Mise en évidence de défauts dans le matériau	151
4.5.3	Analyse des défauts paramagnétiques	152
4.5.4	Liens avec la fiabilité	155
4.6	Conclusion sur l'évolution des propriétés physico-chimiques	156
	Conclusion	165
	Annexes	169
	Liste des symboles	178
	Glossaire	180
	Liste des figures	182
	Liste des tableaux	187

Introduction générale

Notre vie est aujourd'hui largement influencée par des technologies mixant développement de la microélectronique et de l'informatique. Ordinateurs, smartphones, GPS, montres ou tout autre objet plus ou moins connecté à internet font maintenant partie de notre quotidien. Des avancées scientifiques majeures dans le domaine des circuits intégrés et de la technologie du silicium ont apporté de profonds changements dans le mode de vie des hommes durant ces 70 dernières années. Les investissements engagés dans la recherche et le développement de la microélectronique permettent une évolution technologique importante et rapide. En effet, le secteur de la microélectronique se place à la pointe des connaissances scientifiques du moment et permet d'être le berceau de nombreuses autres découvertes.

Depuis 1947, année de la découverte de l'effet transistor via les propriétés des semi-conducteurs par Bardeen, Shockley et Brattain, la densité de transistor n'a cessé d'augmenter sur une même surface [1]. L'objectif d'obtenir des capacités de calcul toujours plus impressionnantes est principalement orienté vers la course à la miniaturisation selon la célèbre *loi de Moore* : « Le nombre de transistors par circuit de même taille devait doubler tous les dix-huit mois » [2]. Pour comparaison, le premier processeur d'Intel (4004) possédait 2300 transistors pour une finesse de gravure de 10 000 nm avec une fréquence d'horloge de 108 kHz (1971). Les circuits intégrés (CI) actuels tels que l'Intel Core Skylake (2015) en sont à 1750 000 000 transistors pour une gravure de 14 nm et une fréquence d'horloge de 4 GHz [3].

Pour en arriver à ce résultat, les dimensions caractéristiques des transistors ont donc été drastiquement réduites au fil des années. La réduction de la longueur et du pas de répétition des grilles via les améliorations technologiques de la photolithographie a conduit à des transistors pouvant atteindre une taille critique de seulement quelques nanomètres. Cependant, les derniers développements font face à de nouveaux challenges. L'apparition de phénomènes parasites prépondérants comme l'augmentation du bruit en $1/f$ entraîne des coûts de R&D prohibitifs. L'importance de ces nouveaux problèmes liés à la miniaturisation provoque le report des objectifs de la loi de Moore et seuls quelques « poids-lourds » de l'industrie résistent dans ce marché.

Ces difficultés ont fait naître un intérêt grandissant pour des projets innovants contournant la course à la miniaturisation de façon intelligente. Depuis les débuts des circuits intégrés, l'histoire des semi-conducteurs était « à un seul étage » mais les fabricants de puces envisagent maintenant des moyens de construire des couches supplémentaires de transistors par empilement. Une intégration dite 3D pourrait augmenter la densité, l'efficacité et la performance des puces logiques sans forcément réduire la taille des transistors. Elle pourrait être une aubaine pour une industrie qui envisage sérieusement la fin de la mi-

niaturisation. Ces architectures présentent des avantages non négligeables en comparaison avec l'intégration planaire, notamment :

- La possibilité de continuer à augmenter la densité de transistors par unité de surface sans faire appel à la miniaturisation.
- Amélioration des performances des circuits intégrés à un gain de délai de propagation via la réduction de la longueur des lignes d'interconnexion.
- Réduction de l'énergie consommée par les circuits intégrés.

Cependant, la technologie d'intégration 3D séquentielle n'est pas simple. Des températures supérieures à 1000°C sont typiquement utilisées pour l'activation des dopants dans le silicium [4]. Le recours à des températures aussi élevées pour créer une deuxième couche de transistors pourrait détruire des composants cruciaux dans le premier étage, y compris le siliciure, un alliage métal-silicium utilisé pour aider à transporter des signaux dans et hors des dispositifs.

Pour bénéficier pleinement des opportunités de l'intégration en trois dimensions et éviter tout encombrement dans les routages, un *Back-End-Of-Line* intermédiaire (iBEOL) doit être implémenté [5]. Ainsi, de nouvelles spécifications techniques doivent être prises en compte en raison des problèmes de budget thermique. Pour satisfaire l'intégration séquentielle CMOS sur CMOS, l'iBEOL, dont un des composants est un diélectrique à faible permittivité, doit être capable de supporter le budget thermique du transistor supérieur [6].

De plus, l'utilisation de diélectriques à faible permittivité (*low- κ*) devient maintenant nécessaire pour les intégrations de type 3D séquentielle. Le cahier des charges pour le diélectrique d'isolation se complique car il faut des matériaux low-k susceptibles de tenir des budgets thermiques élevés (jusqu'à 550°C) nécessaires pour la réalisation des transistors supérieurs [7].

Ainsi, les travaux de cette thèse se sont focalisés sur l'étude en température de matériaux à faible permittivité de type SiOCH poreux dans un *Back-End-Of-Line* intermédiaire en vue d'une intégration 3D séquentielle. Deux objectifs sont visés lors de cette étude :

- D'une part analyser et comprendre les caractéristiques électriques des matériaux diélectriques ayant été recuits à des températures élevées.
- D'autres part analyser les modifications physico-chimiques du matériau produites lors de ce recuit thermique.

Le premier objectif consiste à étudier la fiabilité du diélectrique en utilisant des structures Métal-Isolant (diélectrique)-Métal (MIM), intégrées ou non. L'étude électrique du film mince est essentielle pour la fiabilité des interconnexions, la rupture diélectrique *Time-Dependant-Dielectric-Breakdown* (TDDDB) étant un des principaux modes de défaillance du circuit intégré [8]. Le second objectif consiste à identifier les défauts créés, leur origine, et leur impact sur les propriétés diélectriques. L'objectif principal est de comprendre l'impact de traitements de stabilisation (recuits thermiques, sous différents environnements, sous UV) sur les propriétés physico-chimiques et électriques des diélectriques *low- κ* .

Le chapitre 1 est dédié à la présentation de l'évolution de l'état de l'art qui a amené au développement d'une intégration 3D séquentielle en rupture avec la démarche historique

adoptée jusque-là. Nous définirons également les grands axes à améliorer dans le développement d'une intégration 3D séquentielle en vue d'un transfert au milieu industriel. Nous nous focaliserons par la suite sur les objectifs de la thèse, à savoir, les problèmes de budgets thermiques au niveau de l'iBEOL.

Le chapitre 2 présentera les moyens expérimentaux utilisés au cours de ces travaux. Nous détaillerons dans un premier temps, les méthodes de dépôt des diélectriques *low- κ* et de fabrication des interconnexions. Puis, dans un second temps, nous parlerons des techniques de caractérisations utilisées pour comprendre l'effet des recuits thermiques sur les couches minces déposées.

Le chapitre 3 sera dédié aux études menées sur la fiabilité des diélectriques couplés avec des lignes métalliques. Les mesures effectuées en fonction de plusieurs budgets thermiques vont permettre de simuler la fabrication des transistors supérieurs. Après une introduction du domaine de la fiabilité des diélectriques dans le *Back-End-Of-Line* (BEOL), les résultats et méthodes utilisés pour la compréhension des mécanismes de dégradation du matériau seront détaillés.

Les études de l'influence de différents paramètres de procédés tels que la température et le temps de recuit ou le taux de porosité des couches minces seront présentées dans le chapitre 4. Nous présenterons les résultats et analyses obtenus via une grande variété de techniques de caractérisations.

Nous clôturerons ce manuscrit par une conclusion générale rappelant les principaux résultats obtenus lors de cette étude, et les perspectives qui en découlent.

Bibliographie

- [1] J. BARDEEN et W. BRATTAIN. “The transistor, a semiconductor triode”. In : *Physical Review Letters* 74 (1948), p. 230.
- [2] E. M. GORDON. “Cramming More Components Onto Integrated Circuits”. In : *Electronics* 38.8 (1965), p. 114-117.
- [3] WIKIPEDIA. *Transistor*. URL : <https://fr.wikipedia.org/wiki/Transistor>.
- [4] P. BATUDE. “Intégration à trois dimensions séquentielle : étude, fabrication et caractérisation”. Thèse de doctorat. Université Grenoble Alpes - EEATS, 2009.
- [5] A. AYRES et al. “Guidelines on 3DVLSI design regarding the intermediate BEOL process influence”. In : *IEEE SOI-3D-Subthreshold Microelectronics Technology Unified Conference (S3S)*. 2015, p. 1-2.
- [6] F. DEPRAT. “Dielectrics stability for intermediate BEOL in 3D sequential integration”. In : *Microelectronic Engineering* 167 (2017). Materials for Advanced Metallization 2016 (MAM 2016), p. 90-94. ISSN : 0167-9317.
- [7] C. FENOUILLET-BERANGER et al. “Guidelines for intermediate back end of line (BEOL) for 3D sequential integration”. In : *European Solid-State Device Research Conference*. 2017, p. 252-255.
- [8] M. R. BAKLANOV et al. “Impact of VUV photons on SiO₂ and organosilicate low-k dielectrics : General behavior, practical applications, and atomic models”. In : *Appl. Phys. Rev.* 6, 011301 (2019).

« Le secret du bonheur consiste à s'accommoder de toutes les catastrophes. »

Albert Camus

Chapitre 1

Les diélectriques : des interconnexions à l'empilement 3D

Sommaire

1.1	La microélectronique	16
1.1.1	Les interconnexions dans la microélectronique	16
1.1.2	Problématiques des interconnexions	17
1.1.2.1	Délai de propagation du signal dans les interconnexions	17
1.1.2.2	Solutions technologiques envisagées jusque-là	18
1.1.2.3	Solutions technologiques 3D	19
1.2	L'intégration 3D	20
1.2.1	Intégration parallèle	20
1.2.2	Intégration séquentielle	21
1.2.2.1	Applications et démonstrateurs	21
1.2.2.2	Procédé d'intégration 3D	24
1.2.2.3	Détermination du budget thermique maximum autorisé	25
1.2.2.4	Intégration 3D séquentielle : défis et améliorations	26
1.2.3	Le BEOL intermédiaire (iBEOL)	27
1.3	Les matériaux diélectriques	28
1.3.1	Origines physiques de la constante diélectrique	28
1.3.2	Historique des diélectriques « <i>low-κ</i> » pour les interconnexions	30
1.3.3	État de l'art des diélectriques « <i>low-κ</i> » à hautes températures	32
1.3.3.1	Diélectriques <i>low-κ</i> non poreux	32
1.3.3.2	Diélectriques <i>low-κ</i> poreux	34
1.3.3.3	Du matériau à la fiabilité électrique dans les interconnexions iBEOL	36
1.4	Objectifs de la thèse	37

En 1965, Gordon Moore, l'un des co-fondateurs d'*Intel*, a énoncé une loi empirique qui prédit un doublement du nombre de transistors par puce tous les ans. Bien que révisée à un doublement tous les 18 mois en 1975, cette loi est restée la feuille de route des entreprises du domaine de la microélectronique jusqu'au début des années 2010 [1]. Aujourd'hui, on observe un ralentissement de l'accroissement de la densité d'intégration. On assiste à la montée en puissance d'autres schémas d'intégration dont une approche 3D. Comme il sera vu par la suite, une intégration 3D est conditionnée entre autres par l'utilisation d'un isolant de faible permittivité diélectrique à insérer entre les couches actives. Ce chapitre a pour but de retracer l'histoire de l'utilisation des diélectriques dans le domaine de la microélectronique, depuis le développement initial jusqu'aux applications 3D séquentielle. Les problématiques rencontrées lors du développement de tels matériaux y sont développées.

1.1 La microélectronique

La brique technologique la plus connue de la microélectronique est le transistor à effet de champ [2]. Il est réalisé à l'aide d'une succession d'étapes de fabrication définissant le cœur des circuits intégrés. Dans le but de diminuer le coût d'un circuit intégré et d'augmenter sa performance, le nombre de transistors par puce a augmenté de façon exponentielle au cours des années. Afin d'atteindre cet objectif, les fabricants ont réduit les dimensions des transistors jusqu'à 5 nm, souhaitant continuer au-delà. Néanmoins, la réduction des dimensions amène d'autres problèmes et notamment l'amplification des effets parasites (diaphonie, fuites). Ainsi, plusieurs technologies en rupture ont été proposées pour contourner ces difficultés comme l'intégration 3D séquentielle [3]. Très prometteuse, cette approche permettrait un gain de place, une augmentation de la puissance et des performances.

1.1.1 Les interconnexions dans la microélectronique

En microélectronique, il est de coutume de diviser la phase de fabrication du transistor en deux : *Front-End-Of-Line* (FEOL) et *Back-End-Of-Line* (BEOL). Ainsi, il est possible de séparer la partie active des circuits intégrés de la partie passive. Ces étapes technologiques permettent de faire passer les informations d'un transistor à l'autre. Ces deux parties sont représentées sur la Figure 1.1 de façon schématique ainsi que par une coupe MEB (Microscopie Électronique à Balayage) d'un circuit intégré :

- Le FEOL, première partie active des circuits intégrés : elle regroupe la conception des transistors *Metal Oxyde Semiconductor* (MOS), des condensateurs ou résistances sur substrat de Silicium. On parle de nœud technologique, faisant référence à la longueur de la grille des transistors puis au demi-pas de répétition des lignes métalliques jusqu'aux années 2000. Aujourd'hui, cette valeur ne fait référence à aucune dimension caractéristique. Cette partie comprend aussi la fabrication des plots de tungstène servant de connexions entre les drains, sources et grilles (cas du MOS) au premier niveau de métallisation.
- Le BEOL, seconde partie passive des circuits intégrés : elle regroupe l'ensemble des niveaux métalliques jusqu'au dernier niveau en aluminium. Elle se compose

de lignes métalliques connectant les transistors entre eux, isolées par des couches de matériaux diélectriques de différentes natures. Elle est construite sur plusieurs niveaux de routage.

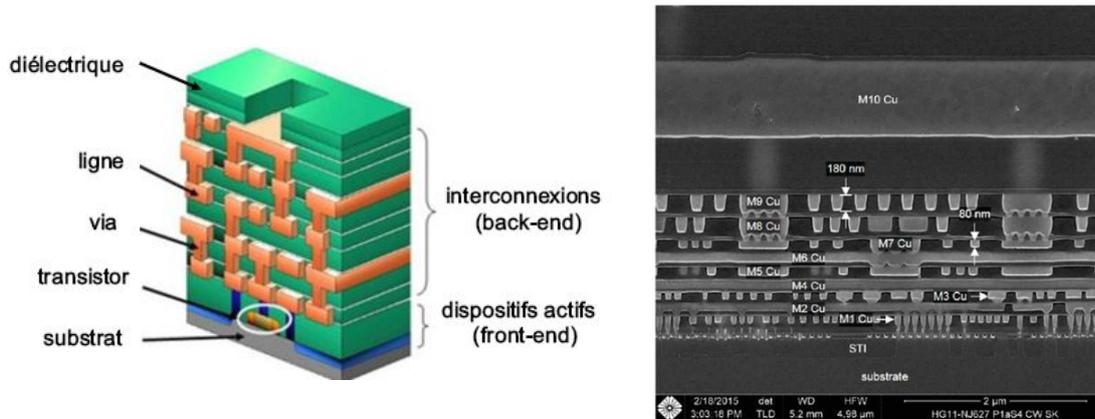


FIGURE 1.1 – Coupe transversale d'un circuit intégré selon une représentation schématique [4] ainsi qu'en coupe MEB [5].

1.1.2 Problématiques des interconnexions

Les structures étant de plus en plus complexes avec un enchevêtrement élevé, le temps de propagation du signal électrique au sein d'un circuit intégré est une problématique importante [6, 7]. Il provient de deux contributions : le temps de commutation des transistors et le temps de propagation à travers les lignes d'interconnexions. Au fil des années, le temps de commutation a diminué avec l'évolution des nœuds technologiques (réduction de la taille de grille). Pour les technologies les plus avancées, entre 11 et 13 niveaux d'interconnexions sont nécessaires pour relier plusieurs milliards de transistors entre eux. Malgré l'utilisation de règles de dessin précises au regard des fonctionnalités souhaitées, le temps de propagation à travers les lignes a augmenté drastiquement. Il est devenu largement prédominant pour les technologies récentes [7].

1.1.2.1 Délai de propagation du signal dans les interconnexions

Le délai de commutation est proportionnel au carré de la longueur du canal L , distance entre la source et le drain. Il correspond au temps de transit d'un électron entre ces deux entités. Ainsi, la miniaturisation des dispositifs limite ce temps de transit τ . Actuellement, le facteur limitant du temps de propagation du signal électrique est devenu principalement contrôlé par le délai de propagation dans les interconnexions [8].

Le délai de propagation dans une ligne métallique d'interconnexion peut être simplement schématisé par un modèle RLCG. ce dernier prend en compte la résistance des lignes (R), les effets inductifs (L), la capacité inter-lignes (C) et les pertes diélectriques (G) dans les isolants. Cependant, les courants de fuite des matériaux utilisés sont faibles aux tensions de travail et l'effet résistif est prépondérant en comparaison à l'effet inductif pour des fréquences inférieures au GHz [9]. Ainsi, on obtient respectivement $G \ll R$ et $L\omega \ll C$. Le délai induit sur le signal peut donc être approximé par le produit $\tau = R * C$ exposé sur la Figure 1.2 :

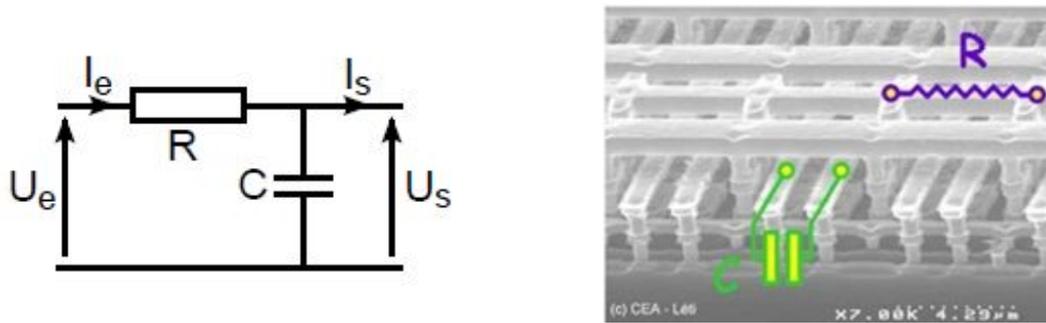


FIGURE 1.2 – Représentation schématique d'un circuit RC et image MEB d'interconnexions [4].

Ce produit $\tau = R \cdot C$ doit ainsi être minimisé pour améliorer les performances des circuits intégrés pour les technologies avancées. Les développements permettant d'inverser l'évolution du temps de propagation du signal dans un circuit intégré sont étudiés ci-dessous.

1.1.2.2 Solutions technologiques envisagées jusque-là

Durant les années 1990, une technologie de rupture fut nécessaire pour le remplacement des interconnexions multiniveaux Al/SiO₂. En effet, ces structures permettent l'intégration de fonctions complexes sur une puce mais montrent une dégradation de la constante de temps τ avec la réduction des dimensions des transistors.

Les recherches se tournent alors vers le choix d'un métal moins résistif et plus résistant à l'électromigration associé à un isolant à plus faible constante diélectrique.

L'Aluminium (Al) est remplacé par le cuivre (Cu). La résistivité du Cu étant sensiblement plus faible ($\rho_{Al} = 2,65 \mu\Omega.cm > \rho_{Cu} = 1,67 \mu\Omega.cm$) au niveau massif. Le délai de propagation du signal est alors plus faible et le courant plus important dans les lignes [10, 11]. Cependant, son utilisation entraîne des problèmes lors de l'étape de gravure dûs au fait que le Cu se grave difficilement [12]. Une nouvelle architecture, dite double-damascène, voit le jour. Elle est basée sur un dépôt électrochimique de Cu dans les vias suivi par une planarisation par Polissage Mécano-Chimique (CMP). De nombreux articles décrivent cette technologie [13, 14]. L'introduction du Cu a ainsi permis de réduire la composante R du produit $\tau = R \cdot C$.

Afin de minimiser le délai de propagation, l'autre levier consiste à réduire la capacité C entre les lignes métalliques. Jusqu'aux années 2000, l'oxyde de silicium SiO₂ présentait de nombreuses caractéristiques physiques intéressantes en tant qu'isolant inter-lignes. Chimiquement inerte, thermiquement stable, il possède un champ de claquage élevé (> à 6 MV/cm) et une densité de courant de fuite faible (de l'ordre de $10^{-11} A.cm^{-2}$ à 1 MV/cm). Cependant, la capacité dépend de la géométrie de la structure et de la permittivité diélectrique du matériau ϵ . Les lettres κ , κ ou ϵ_r sont communément utilisées en physique pour désigner la permittivité relative des matériaux :

$$\kappa = \epsilon_r = \frac{\epsilon}{\epsilon_0} \text{ avec } \epsilon_0 = 8,854187 \times 10^{-12} \text{ F/m}$$

ϵ_0 : Permittivité du vide

La constante diélectrique du SiO₂ est comprise entre 3,9 et 4,2. Elle se révèle trop élevée pour satisfaire les niveaux de performance attendus pour les nœuds technologiques <130 nm [15]. L'utilisation de matériaux dits *low-κ* ou *Ultra Low-κ* (ULK), matériaux à faible constante diélectrique a alors vu le jour.

La minimisation de la capacité inter-lignes s'avère être d'un grand intérêt car elle permet la diminution de deux autres phénomènes parasites que l'on ne peut pas négliger :

- La diaphonie, qui est un bruit parasite entre deux lignes métalliques. Pour ne pas dégrader la qualité du signal, ce bruit dû à la variation de courant dans la ligne doit être le plus petit possible.
- La puissance P_u consommée par les interconnexions. Cette grandeur est directement liée à la capacité inter-lignes : $P_u = \frac{1}{2}CfU^2$ avec f la fréquence du signal électrique et U l'amplitude du signal électrique.

Ces matériaux *low-κ* ont donc permis de continuer une approche dite *More Moore*. L'objectif est de réduire au maximum la valeur de la permittivité afin de minimiser le temps de propagation dans les interconnexions.

Néanmoins, les progrès accomplis à la fois sur la résistance des lignes (R) et sur la capacité inter-ligne (C) ne permettent pas une amélioration significative des performances depuis l'intégration du couple Cu/ULK [16].

Afin de continuer une approche *More Moore*, de nouveaux matériaux ne nécessitant pas de barrière de diffusion du cuivre (Ru et Co) sont aujourd'hui testés. Ces matériaux pourront être intégrés dans les nœuds technologiques très avancés (≤ 10 nm).

Au sujet des diélectriques à faible permittivité, ils sont communément utilisés avec des squelettes Si-O-Si. Des diélectriques poreux incorporant des liaisons Si-CH₂-Si sont développées dans le but d'améliorer leur résistance aux traitements par plasmas réactifs et leurs propriétés mécaniques [17]. Leur intégration et fiabilité sont testées pour les futurs nœuds technologiques. Pourtant, à ce jour, aucune intégration de *low-κ* avec $\kappa \leq 2$ n'a été démontrée industriellement [18].

Une seconde approche envisageable est alors de faire du *More than Moore*, c'est-à-dire trouver des moyens de contourner la miniaturisation pour obtenir aussi de meilleures performances y compris dans la partie BEOL.

1.1.2.3 Solutions technologiques 3D

D'autres voies technologiques, en rupture avec la loi de Moore, se développent en vue de dépasser les limitations des circuits intégrés actuels. Augmenter le nombre de transistors par puce devient de plus en plus complexe. Une approche alternative devient donc un besoin (voire une nécessité). Une des solutions envisagée est l'intégration 3D de transistors. Le principe est d'augmenter la densité de transistors par puce en utilisant la troisième dimension lors du procédé de fabrication. Dans le cas d'une intégration 3D séquentielle, la longueur des lignes de routage entre deux transistors se trouve réduite. Une réduction de leur résistance est obtenue. Une diminution de la consommation énergétique est possible avec un gain de performance et de puissance [19].

Il existe deux grandes familles d'intégration 3D :

- L'intégration de type parallèle : deux plaques sont fabriquées séparément puis collées et contactées via des *Through-Silicon Via* (TSV). Les TSV sont des contacts à travers le substrat de silicium permettant de réaliser l'empilement tridimensionnel.
- L'intégration séquentielle ou monolithique : les niveaux de transistors sont fabriqués les uns après les autres séquentiellement [20].

Ces notions seront développées plus en détails par la suite.

1.2 L'intégration 3D

Augmentation des fuites de grille, augmentation des consommations dynamiques et statiques, effets canaux courts et variabilité sont autant de problématiques qui limitent les performances des transistors (en plus des délais de communication dans les interconnexions). De multiples bénéfices sont donc possibles en empilant des transistors sur deux étages. Avec la réduction extrême des dimensions, l'intégration 3D n'est plus vue comme une voie de garage mais comme une solution viable pour l'industrie. Deux grandes voies technologiques existent pour réaliser un empilement en 3 dimensions : l'intégration de type parallèle et l'intégration de type séquentielle.

1.2.1 Intégration parallèle

Ce type d'intégration 3D fait souvent référence aux TSV. Le principe est de fabriquer des circuits intégrés séparément puis de les assembler et contacter ensemble comme présenté sur la Figure 1.3. Un circuit intégré en trois dimension est alors réalisé (3D-IC). Cette technique est la plus étudiée et s'avère être la plus mature des intégrations 3D. Cette intégration présente notamment des avantages non négligeables pour la co-intégration hétérogène. En effet, chaque plaque étant fabriquée sans contrainte vis-à-vis de l'autre, des procédés de fabrication différents peuvent être utilisés sur chacune d'elle. Ces systèmes sont ensuite connectés.

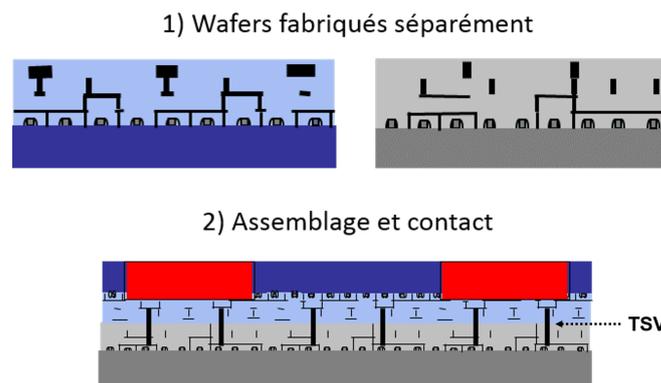


FIGURE 1.3 – Principe de l'intégration 3D parallèle.

L'alignement des deux plaques se fait lors de l'étape de collage avec $3\sigma = 200$ nm [21, 22] (sigma étant l'écart type de l'alignement). Les problématiques de cette intégration s'articulent principalement autour des étapes de collage, d'alignement, d'amincissement de la plaque supérieure et de réalisation des vias entre plaques. Le pas de répétition des grilles (*pitch*) se situe entre 3 et 8 μm et la densité de contact aux alentours de $10^4/\text{mm}^2$

[23]. Pour plus de détails sur cette technologie, notamment les applications industrielles, une référence très complète peut être consultée [24].

Des produits utilisant cette technologie sont déjà commercialisés. Le domaine actuellement privilégié est celui des mémoires. La technologie TSV permet de connecter des niveaux de mémoires DRAM aux circuits logiques se situant en dessous.

Par exemple, l'entreprise *Samsung* a notamment développé la DDR4-TSV dans le but de réduire la consommation énergétique des serveurs. La technologie *Widcon* relie des processeurs à des mémoires à l'aide de TSV. L'*High Bandwidth Memory* d'*SK Hynix* relie elle les mémoires aux GPU d'*AMD*. Il s'agit de puces d'un niveau complexe utilisant la technologie 3D parallèle.

Néanmoins, le problème majeur de l'intégration parallèle est une densité de via trop faible pour des applications haute densité. L'intégration 3D séquentielle permettrait quant à elle de dépasser les problèmes de grande densité.

1.2.2 Intégration séquentielle

Contrairement au premier type d'intégration 3D, l'intégration séquentielle vise l'empilement de deux niveaux de transistors sur une même plaque. De nombreux travaux de recherche se sont orientés vers ce type de structure depuis les années 1980 [25, 26]. La zone active supérieure qui contient le second niveau de transistors est la principale difficulté rencontrée. En effet, comme évoqué précédemment, les deux niveaux de transistors sont fabriqués l'un au-dessus de l'autre. Cet empilement engendre des contraintes de temps et de températures de recuit (budget thermique - t, T). Le procédé le plus critique pour la fabrication de la zone active supérieure est l'activation des dopants par recuit à haute température (1050 °C) pendant quelques secondes.

Cependant, la précision d'alignement maximale atteignable est actuellement d'environ 10 nm pour l'intégration séquentielle [27]. En comparaison avec la 3D TSV, le procédé séquentiel offre donc la possibilité d'empiler des dispositifs avec une précision d'alignement lithographique (quelques nm). Cet alignement permet d'obtenir une densité de contact remarquable de 10^8 contacts par mm^2 avec un pas de répétition de grille $< 100\text{nm}$.

La réalisation de ce type d'intégration peut se décomposer schématiquement en trois grandes étapes comme présenté sur la Figure 1.4 :

- 1) La fabrication de la zone active inférieure composée du transistor CMOS du bas puis des niveaux d'interconnexions BEOL intermédiaire (iBEOL).
- 2) La fabrication de la zone active supérieure avec un collage hybride à basse température suivi de la réalisation des transistors du niveau supérieur.
- 3) La formation des contacts 3D (ou via 3D) dont les dimensions sont égales aux sources et drains des transistors.

1.2.2.1 Applications et démonstrateurs

Le fait de pouvoir empiler séparément deux niveaux de transistors avec une précision nanométrique permet un grand nombre d'applications quasiment inédites jusque-là. Il peut exister deux types d'intégrations séquentielles en fonction de la nature du transistor.

Le premier type est l'intégration de transistors dopés n sur des transistors dopés p ou inversement (appelé n/p ou p/n) (3D-VLSI MOS Level). Les transistors nMOS et pMOS

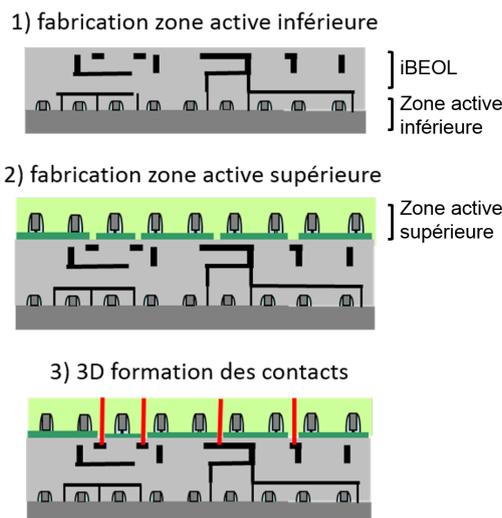


FIGURE 1.4 – Principe de l'intégration 3D séquentielle.

sont alors réalisés sur des niveaux différents comme montré sur la Figure 1.5(b). L'avantage de cette intégration réside dans le fait d'optimiser séparément les transistors nMOS et pMOS. Cela permet de réduire les coûts de production via la minimisation du nombre de masques lithographiques manipulés. Cette intégration laisse envisager une future intégration de transistors III-V sur des transistors Ge, synonyme d'une grande performance. Pour ce type d'intégration, l'alimentation et la connexion du niveau supérieur au niveau inférieur doivent se faire grâce à une forte densité de vias. Cela rend l'intégration plus difficile.

Le second type d'intégration est une intégration CMOS sur CMOS (3D-VLSI Gate Level) où les transistors nMOS et pMOS sont présents sur chacun des deux niveaux comme présenté sur la Figure 1.5(a). Celle-ci est actuellement choisie pour le développement de l'intégration 3D séquentielle. Les règles de dessin du 28 nm en technologie FDSOI (*Fully Depleted Silicon On Insulator*) sont utilisées [28].

En comparaison aux intégrations planaires, cette technologie offre aussi de nouvelles possibilités pour de la co-intégration. Comme exposé sur la Figure 1.5(c)(d), la grande densité de contacts obtenue via la 3D séquentielle est bénéfique pour des co-intégrations NEMS/CMOS ou la fabrication d'un imageur fortement miniaturisé. Cette dernière permet, par exemple, une augmentation de la surface de la photo-diode de 44 % par rapport à une intégration planaire classique [29].

Les premières études sur l'intégration 3D séquentielle ont vu le jour dès le début des années 1980 [30]. A cette époque, la définition des motifs par lithographie semblait être une limite pour le passage à l'ère des transistors submicroniques. Ainsi de nombreux articles sont parus, notamment sur l'étude des techniques utilisées pour la réalisation de la zone active supérieure [25, 31, 32]. Ce sujet s'est essouffé jusqu'aux années 2000, vraisemblablement à cause des difficultés rencontrées pour obtenir une zone active de qualité cristalline suffisante pour le niveau supérieur. Ce type d'architecture apparaît maintenant comme une solution à l'ensemble des problématiques de l'industrie de la microélectronique sans nécessairement modifier le parc d'équipement des salles blanches. Cet intérêt se traduit par la publication et la présentation de nombreux travaux récents référencés dans la Table 1.1.

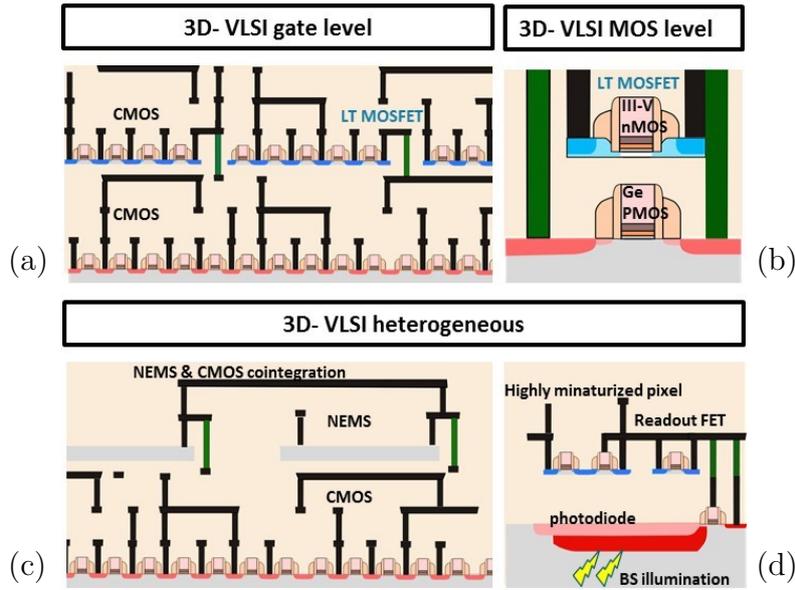


FIGURE 1.5 – Opportunités d'intégrations amenées par l'intégration 3D séquentielle.

Année publication	Institution	Application visée	Référence
2007	Samsung	SRAM	[33]
2008	STMicroelectronics	Imageurs	[34]
	Samsung	SRAM	[35]
2010	Toshiba	SRAM/CMOS, étude FPGA	[36]
	CEA-Léti	SRAM	[37]
2012	CEA-Léti	NEMS/CMOS	[29]
2014	AIST	transistors inverseur (InGaAs/SGOI)	[38]
	Stanford	transistors (CNTFET/CMOS), RRAM	[39]
2015	IBM	transistors (nMOS/pMOS)	[40]
	NDL	SRAM, RRAM, détecteur gaz	[41]
2016	NDL	transistors (FinFET)	[42]
	CEA-Léti	transistors, inverseurs	[43]
2017	NDL	IOT basse consommation/RRAM	[44]
	IMEC	transistors, inverseurs	[45]

TABLE 1.1 – Principales références des démonstrateurs utilisant de l'intégration 3D séquentielle. Une augmentation des travaux menés sur le sujet apparaît ces dernières années. NDL : *National Nano Devices Laboratories*, CEA : *Commissariat à l'Energie Atomique*, AIST : *National Institute of Advanced Industrial Science and Technology*, IBM : *International Business Machines Corporation*, IMEC : *Institut de MicroElectronique et Composants*.

Au fil des années, l'intérêt pour cette architecture s'est accentué. Les entreprises et instituts majeurs de R&D en microélectronique s'y intéressent. Les démonstrations possédant un empilement séquentiel de composants actifs sont actuellement majoritaires dans

les développements comme rapporté dans la littérature.

La plupart des démonstrateurs ne nécessitent à priori pas de BEOL intermédiaire pour éviter toute congestion de routage. L'empilement de plusieurs niveaux amenant déjà une meilleure performance. Lorsque cela est nécessaire, l'utilisation de matériaux stables thermiquement type SiO_x en tant que diélectriques inter-métallique est suffisante [39]. Cependant, les démonstrateurs nécessitant des performances proches de l'état de l'art d'une intégration à deux dimensions s'orientent vers l'utilisation d'un BEOL intermédiaire (avec $\kappa \leq 3$). Le but est de résoudre les problèmes de routage [45, 46].

1.2.2.2 Procédé d'intégration 3D

Deux principaux défis technologiques peuvent être mis en lumière pour l'intégration 3D séquentielle. Le premier est la fabrication d'une zone active supérieure permettant l'élaboration de dispositifs actifs. Le second est la préservation de l'intégrité du niveau inférieur lors de l'intégration du niveau supérieur. Les groupes travaillant sur ce type d'intégration ne possèdent pas la même technologie pour la réalisation de la zone active supérieure. Elle peut être effectuée par croissance épitaxiale (laser), par une technique μ -Czochralski ou encore par un collage de plaque SOI (*Silicon On Insulator*) [37, 47, 48]. D'autres exemples existent mais semblent moins adaptés à un empilement de CMOS [49]. Le procédé d'intégration 3D dans lequel s'insère ce travail de thèse est le suivant, comme présenté sur la Figure 1.6 :

- **Procédé de fabrication du niveau inférieur de transistor CMOS**

L'intégration 3D séquentielle commence par la fabrication des transistors du niveau inférieur. Celle-ci suit une route relativement standard de l'industrie de la microélectronique avec le noeud 28 nm FDSOI. Les dispositifs doivent cependant être capables de tenir des budgets thermiques supérieurs à ceux usuellement employés. En effet, un composant tel que le silicium doit être amélioré pour tenir des températures supérieures à 500 °C par exemple [50].

- **Fabrication du niveau de routage : iBEOL**

La seconde étape est la réalisation d'un BEOL intermédiaire (dit iBEOL) entre les deux niveaux de transistors. Afin d'éviter tout encombrement dans les routages, il est nécessaire d'implémenter un routage local du niveau inférieur. Ainsi, des couches de métal inter-niveaux doivent être incorporées dans la technologie. L'iBEOL doit alors être capable de tenir des budgets thermiques supérieurs au standard de l'industrie [51]. Dans les architectures planaires, la combinaison d'un élément conducteur (Cu) et d'un isolant (matériau poreux SiOCH) est exploitée. La température standard est fixée à 400 °C. C'est le comportement de cette partie après application de budgets thermiques différents qui va être étudié durant ces travaux de thèse et particulièrement celui de l'isolant.

- **Réalisation de la zone active supérieure**

A la suite d'une étape de planarisation CMP, l'objectif est d'obtenir une zone active supérieure possédant une qualité cristalline identique au niveau du bas. Pour cela, un collage de plaques SOI est réalisé [43]. Un film de quelques nanomètres d'oxyde est déposé sur la plaque patternée et un oxyde thermique est créé sur une plaque SOI annexe à partir de silicium. Une étape de collage direct oxyde/oxyde est alors réalisée suivie d'une étape de recuit à 300 °C pour renforcer l'interface de collage.

Le substrat et l'oxyde enterré (BOX pour *Burried Oxyde*) sont retirés de la plaque annexe par des étapes de meulage et de gravure à basse température. Le but est de parvenir au film mince de silicium avec une rugosité de surface maximum de 0,5 nm RMS (*Root Mean Square*).

- **Procédé du niveau supérieur de transistor CMOS**

Suite à l'étape de collage, l'implémentation des transistors du niveau supérieur est donc possible. En effet, l'obtention d'un film mince permet d'aligner les transistors du niveau supérieur avec le niveau inférieur. La partie supérieure sera appelée MOS froid (LTMOS ou *low temperature MOSFET*) dans la suite du document. Des procédés permettant la fabrication de transistors à basse température afin de faciliter son intégration sur les procédés effectués en amont ont été développés [52-54]. Les deux étages sont alors connectés entre eux par des contacts 3D. Ces contacts possèdent des dimensions égales aux contacts des sources et drains des transistors. Ils se situent dans la zone active supérieure. Finalement, les niveaux d'interconnexions supérieurs sont fabriqués comme lors d'une intégration standard.

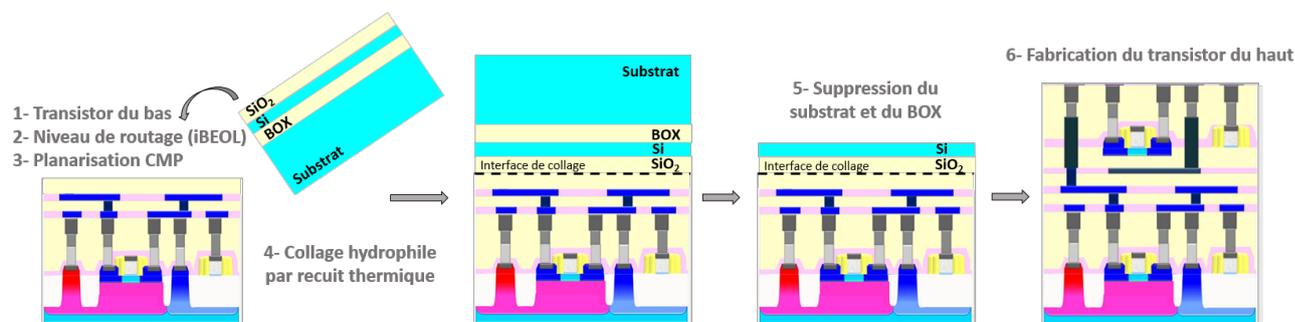


FIGURE 1.6 – Étapes du procédé utilisé pour l'intégration 3D séquentielle.

1.2.2.3 Détermination du budget thermique maximum autorisé

La mise au point d'une intégration 3D séquentielle fait face à plusieurs défis. Dans le but d'établir les spécifications, la stabilité thermique des transistors FDSOI doit être quantifiée. Le budget thermique du transistor du niveau supérieur doit être limité afin de préserver les performances du transistor du niveau inférieur. En effet, les étapes de fabrication post-collage du niveau supérieur ont un impact non négligeable sur le premier niveau. Afin de limiter les dégradations pouvant se produire, deux stratégies doivent être envisagées :

- développer des procédés menant à un transistor réalisé à « basse température »
- améliorer la stabilité thermique du niveau inférieur pour diminuer les limitations du budget thermique du niveau supérieur

Des études ont été menées sur la stabilité des différentes parties du procédé d'intégration hors BEOL [55]. Le but était d'identifier les zones et étapes critiques afin de développer des procédés adaptés. Pour cela, l'évaluation s'est faite sur des nœuds technologiques avancés 28 nm FDSOI. Des recuits de diverses natures ont été réalisés sur les transistors après encapsulation par une couche d'oxyde, comme présenté sur la Figure 1.7 :

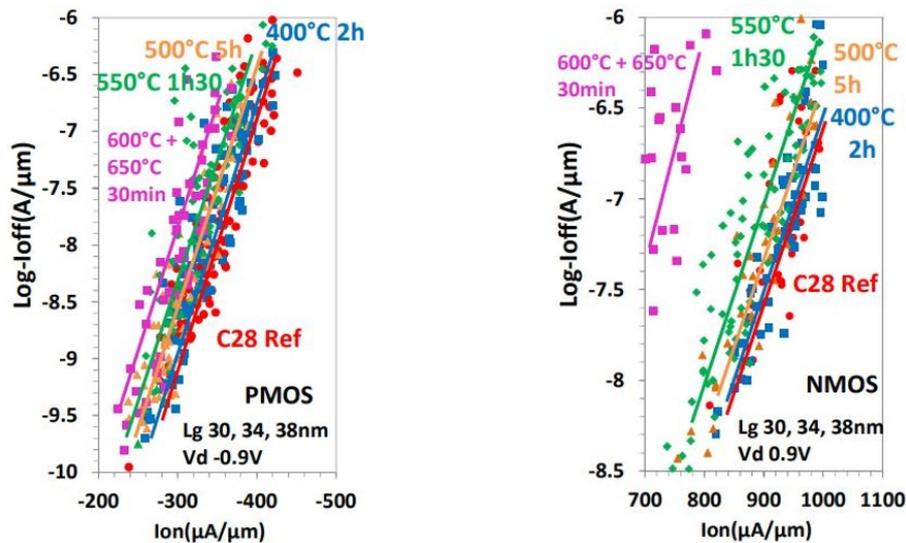


FIGURE 1.7 – Dégradation des courants Ion-Ioff pour des transistors 28 nm FDSOI en fonction de différents budgets thermiques [55].

L'étude des courants Ion-Ioff, facteurs de mérite des transistors, permet d'avoir une évaluation des performances d'un transistor lorsqu'une tension d'utilisation (V_d) donnée est mise en oeuvre. Le courant Ion se rapporte au courant débité lorsque le transistor est actif ($V_{grille} = V_{drain} = V_d = 0,9$ V) et le courant Ioff correspond au courant de drain lorsque le transistor est passif ($V_{grille} = 0$ V et $V_{drain} = V_d$). Cela permet d'obtenir une représentation de la consommation du transistor. La Figure 1.7 montre que pour des budgets thermiques de 600 °C + 650 °C 30 min, les performances sont fortement dégradées pour un transistor pMOS comme pour un transistor nMOS. Pour un budget thermique n'excédant pas 500 °C, les performances ne sont pas dégradées, quel que soit le type de transistor. L'analyse de ces résultats montre une dégradation de la résistance d'accès due à une détérioration du silicure (alliage Nickel-Platine) affecté par les budgets thermiques imposés. Lors d'un recuit de 550 °C durant 1h30, le silicure n'est plus uniformément réparti sur l'ensemble des sources et diffuse dans le silicium [55]. Le matériau utilisé pour le silicure est alors limitant pour la stabilité thermique du niveau inférieur lors de l'application de budgets thermiques avec $T \geq 550$ °C, 1h30. Pour le noeud 28 nm, le budget thermique maximum pour le niveau supérieur est alors fixé à 500 °C, 2 h suite au travail effectué sur la stabilité thermique du niveau inférieur [55, 56].

L'objectif est donc de diminuer les budgets thermiques des étapes de fabrication de la brique technologique du niveau supérieur et d'augmenter la stabilité thermique du niveau inférieur afin de ne pas dégrader ses performances et bénéficier pleinement de l'intégration 3D séquentielle.

1.2.2.4 Intégration 3D séquentielle : défis et améliorations

Le budget thermique étant fixé à 500 °C, 2 h, certaines étapes standard de la fabrication d'un transistor ne respectent pas le cahier des charges. Des procédés comme l'activation des dopants, l'épitaxie des sources et drains ou celui de la grille possèdent des budgets thermiques largement supérieurs à ceux souhaités. La Table 1.2 référence les différences de budgets thermiques entre les briques standards d'un transistor FDSOI et les procédés basses températures développés. Plus les budgets thermiques seront élevés et

plus il sera nécessaire pour la zone active inférieure de s'adapter à des hautes températures (notamment iBEOL).

Module	Budget thermique MOS chaud	Budget thermique MOS froid
Grille	800 °C	600 °C [57]
Espaceur 0	630 °C, 2 h	480 °C [52]
Épitaxie $Si_{0.70}Ge_{0.30} : B$	750 °C, 15 min	500 °C [54]
Activation des dopants	1050 °C, 2 s	450 °C [58]

TABLE 1.2 – Comparaison des procédés chaud et froid d'un transistor FDSOI pour une application 3D séquentielle.

Ces procédés ne seront pas étudiés dans ce manuscrit mais ont été largement développés dans la littérature [59]. Les budgets thermiques présentés pour le transistor supérieur ou MOS « froid » sont pour certains proches ou supérieurs à celui fixé. Pour cette raison, une gamme de températures allant jusqu'à 600 °C sera proposée dans cette étude.

Ces travaux de thèse proposent de s'intéresser à améliorer et comprendre la stabilité thermique des isolants pSiOCH de la partie iBEOL afin de pouvoir relaxer les contraintes de budget thermique du MOS froid.

1.2.3 Le BEOL intermédiaire (iBEOL)

Pourquoi est-il nécessaire de fabriquer un BEOL intermédiaire ? Lors de la miniaturisation des composants, les lignes métalliques deviennent de plus en plus longues et étroites. Une densification du réseau d'interconnexions est nécessaire. Les délais de propagation de l'information dans les niveaux de routage sont alors plus longs avec la réduction des dimensions du transistor. Pour une intégration 3D séquentielle, le problème lié à la longueur des lignes est solutionné par un remplacement de ces dernières par des contacts 3D. Le BEOL et les transistors MOS de la zone active inférieure sont alors connectés. Cependant, des limites existent pour certaines applications. La surface d'un circuit étant réduite de 50 % lors du passage d'un schéma de fabrication planaire à 3D, la densité de transistors augmente. Cela a pour conséquence la densification des interconnexions dans le BEOL. La saturation des premiers niveaux du BEOL étant déjà atteinte, il est impossible d'augmenter la densité. Une congestion de routage est donc inévitable. Des simulations d'un circuit VGA en 3 dimensions ont mis en évidence ce phénomène de congestion de routage [60].

Des études ont été menées sur la faisabilité et l'impact de l'intégration du couple W/SiO₂ avec $\kappa_{SiO_2} = 3,9$. Intégration en remplacement du couple standard Cu/ULK avec $\kappa \leq 2,5$. En effet, l'utilisation du couple standard Cu/ULK semblait être compromise pour des raisons de contaminations au Cu dans les machines utilisées pour la partie FEOL [61]. Malgré l'augmentation de la résistivité et de la capacité, l'impact s'avère limité sur les performances du circuit (en comparaison au couple Cu/ULK) [62, 63]. Néanmoins, des travaux récents mettent en cause cette évaluation. Ils cherchent à identifier les faiblesses

de l'utilisation du couple W/SiO₂ dans l'iBEOL [64]. Par l'utilisation d'une simulation sur deux niveaux de métal, les facteurs limitant mis en causes sont la capacité (SiO₂) et la résistance de contact des vias. La résistance de la ligne est discutée comme ayant peu d'impact sur les performances du circuit tant que les lignes sont considérées comme petites ($< 2 \mu\text{m}$).

Ainsi, lors du passage en architecture 3D, des congestions de routage apparaissent. Un réseau de lignes métalliques doit être alors inséré entre le niveau MOS du bas et le niveau MOS du haut. Le but est de limiter les congestions et d'obtenir les performances espérées. Le couple Cu/ULK est vu comme la solution idéale pour l'iBEOL en raison des faibles valeurs de capacité et de résistivité mais son comportement à hautes températures n'est pas encore connu. Le couple W/ULK peut être vu comme un candidat potentiel de remplacement.

1.3 Les matériaux diélectriques

Les matériaux diélectriques à faible permittivité semblent être nécessaires à la fabrication d'un niveau de routage intermédiaire. Leurs performances à hautes températures sont peu connues. Afin d'étudier les performances d'un matériau, il est important de comprendre l'origine de ses propriétés et de son comportement. Un matériau diélectrique se dit d'une substance ne possédant pas d'électrons libres capables de transporter un courant électrique de façon macroscopique mais qui peut être polarisée par un champ électrique. Ce type de matériau est caractérisé par sa constante diélectrique κ . L'objectif sera ici de décrire l'historique des isolants diélectriques à faible constante diélectrique (*low- κ* appelés aussi ULK si $\kappa \leq 2,5$ ou pSiOCH dans le cas des interconnexions). L'influence de certains paramètres pour la modification de leurs propriétés intrinsèques est étudiée.

1.3.1 Origines physiques de la constante diélectrique

Sous l'effet d'un champ électrique, une grandeur décrit la modification de l'orientation et du déplacement des charges électriques (molécules, ions ou atomes) : la constante diélectrique. Elle traduit la polarisation du matériau isolant lorsque les barycentres des charges (+ et -) ne sont plus confondus et donc l'apparition de dipôles électriques. Les porteurs de charge sont majoritairement des charges liées qui ne participent pas à la conduction car peu mobiles. Dans le cas d'un milieu dilué comme un gaz diatomique tel O₂ ou N₂, l'interaction entre les espèces polarisables est négligeable et $\vec{E}_{local} = \vec{E}_0$ avec \vec{E}_0 le champ électrique extérieur. La constante diélectrique est alors directement proportionnelle à la densité N et la polarisabilité μ du matériau selon la relation de Debye 3.12 :

$$\varepsilon_r = 1 + \frac{N\mu}{\varepsilon_0} \quad (1.1)$$

N : Densité des espèces polarisables

μ : Polarizabilité des espèces polarisables

Il en résulte que dans le cas de faibles densités d'espèces polarisables, la constante diélectrique peut se décomposer en trois contributions (électronique, ionique et dipolaire)

du fait que la polarisabilité μ du matériau se décompose elle-même en trois contributions [65]. Elle s'exprime alors par les relations :

$$\varepsilon_r = \varepsilon' - j\varepsilon'' = 1 + \underbrace{\frac{\chi_{elec}}{\left(1 - \frac{\omega^2}{\omega_{elec}^2}\right) + j\frac{\omega}{\omega_{el}}}}_{\text{électronique}} + \underbrace{\frac{\chi_{ion}}{\left(1 - \frac{\omega^2}{\omega_{ion}^2}\right) + j\frac{\omega}{\omega_{il}}}}_{\text{ionique}} + \underbrace{\frac{\chi_{dip}}{1 + j\tau\omega}}_{\text{dipolaire}} \quad (1.2)$$

$$\kappa = \varepsilon_r = 1 + \varepsilon_{elec} + \varepsilon_{ion} + \varepsilon_{dip} \quad (1.3)$$

- τ : Amortissement de la réponse dipolaire
- ω : Fréquence du champ électrique
- χ_{elec} : Susceptibilité électronique
- χ_{ion} : Susceptibilité ionique
- χ_{dip} : Susceptibilité dipolaire
- ω_{elec} : Fréquence de résonance de la polarisation électrique
- ω_{ion} : Fréquence de résonance de la polarisation ionique

Une fréquence de résonance différente, propre à chaque contribution, apparaît. Chaque type d'espèce contribue à la constante diélectrique dans un domaine fréquentiel défini. Les gammes de fréquence des contributions sont présentées schématiquement dans la Figure 1.8.

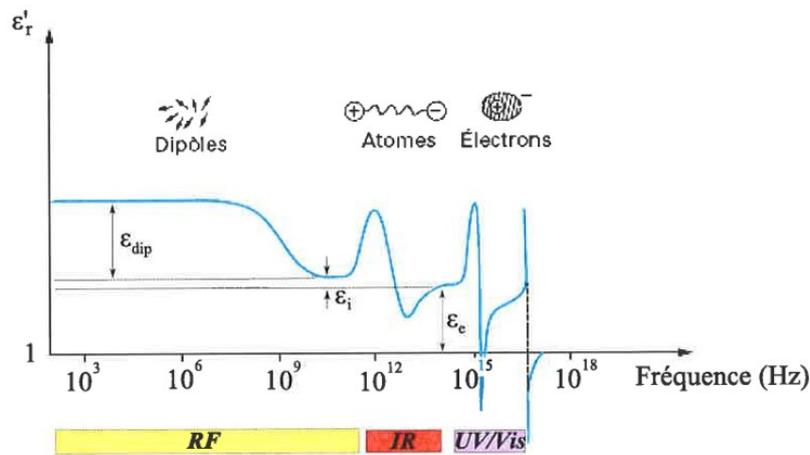


FIGURE 1.8 – Composantes de la constante diélectrique en fonction de la fréquence du champ électrique.

Le domaine de fréquence de la contribution dipolaire s'atténue si $f \geq 10^9$ Hz (micro-ondes) ensuite la contribution ionique diminue vers $f = 10^{12} - 10^{13}$ Hz (infrarouges). Pour des fréquences $f \geq 10^{15}$ les électrons se sont pas capables de suivre l'oscillation du champ électrique. La mesure de la constante diélectrique sera prise à basse fréquence ($1 \text{ kHz} \leq f \leq 1 \text{ MHz}$) afin de prendre en compte toutes les contributions et pouvoir ainsi comparer les matériaux entre eux.

Ainsi, nous avons vu que l'un des principaux paramètres décrivant les diélectriques est la constante diélectrique κ . Diminuer cette constante a été un objectif majeur dans la partie BEOL. L'évolution des méthodes pour parvenir à la valeur actuelle est décrite ci-après.

1.3.2 Historique des diélectriques « *low- κ* » pour les interconnexions

Le premier isolant utilisé dans le BEOL fut l'oxyde de silicium SiO_2 . Possédant plusieurs propriétés intrinsèques intéressantes (thermique, mécanique ou chimique), il ne correspondait plus au cahier des charges des isolants d'interconnexions à partir du nœud technologique 130 nm. La constante diélectrique $\kappa = 4,2$ d'un SiO_2 déposé par PECVD (*Plasma Enhanced Chemical Vapour Deposition*) était alors trop élevée. De nouveaux matériaux possédant une constante diélectrique plus faible sont alors recherchés : les *low- κ* . Plusieurs familles de matériaux ont été développées via deux principales méthodes de dépôt des couches minces :

- La voie humide : *spin-coating*
- La voie sèche : *Chemical Vapour Deposition* (CVD)

Le dépôt en phase vapeur assisté par plasma (PECVD) est la technique industrielle privilégiée pour les diélectriques d'interconnexions. La connaissance de la chimie de l'oxyde de silicium et le savoir-faire acquis durant les premières décennies de la microélectronique font que ce matériau a servi de point de départ.

On rappelle d'après l'équation 1.1, la constante diélectrique est directement proportionnelle à N la densité des espèces polarisables et à μ la polarisabilité de ces mêmes espèces. Les possibilités de réduction de la constante diélectrique se divisent donc en deux voies :

- **Polarisabilité du matériau :**

La première consiste à réduire la polarisabilité du matériau μ . La démarche de remplacement du SiO_2 fut amorcée via l'oxyde de silicium fluoré amorphe SiO_xF_y ou FSG pour *FluoroSilicaGlass* [66, 67]. Le fluor est un atome très électronégatif (Table 1.3) ; il a la particularité d'attirer facilement les électrons environnants. Plus l'affinité électronique sur l'échelle de Pauling est grande et moins la polarisabilité électronique sera forte. La mobilité des charges et la capacité du nuage électronique à se déformer sous l'influence d'un champ électrique est ainsi réduite. La constante diélectrique des FSG est alors inférieure à celle du SiO_2 avec $\kappa = 3,5$ (taux fluor $< 5\%$). La liaison Si-F reste instable thermiquement pour de fortes concentrations de fluor et provoque des problèmes lors de l'intégration du FSG dans un circuit intégré [68].

Les difficultés rencontrées avec le FSG lors de son intégration ont conduit à d'autres recherches sur un oxyde de silicium modifié. La seconde technologie (nœud 90 nm), a vu le développement du $\text{SiO}_xC_y\text{H}_w$ ou OSG pour *OrganoSilicaGlass* [69]. La structure de ces matériaux se compose principalement d'un squelette de liaisons Si-O-Si dans lequel une partie des atomes d'oxygène est remplacée par des groupements méthyles $-\text{CH}_3$. L'ajout de groupements $-\text{CH}_3$ entraîne la réduction de la constante diélectrique via une polarisabilité plus faible que celle du groupement Si-O ainsi qu'au « volume libre » généré par l'encombrement stérique de groupements $-\text{CH}_3$.

Atome	Affinité électronique (eV)	Liaisons chimique	Moment Dipolaire (Debye D)
F	4	Si-F	4,14
O	3,5	Si-O	3,1
C	2,5	C-O	0,74
H	2,1	C=O	2,3
Si	4,05	Si-H	0,12

TABLE 1.3 – Affinité électronique et moment dipolaire de liaisons chimiques [70, 71].

- **Densité du matériau :**

L'autre voie permettant la diminution de la permittivité consiste à réduire N , la densité des espèces polarisables. Pour cela, on introduit simplement de la porosité à l'intérieur du matériau. Deux principales démarches existent dans le but de générer de la porosité. La première consiste en l'auto-génération de porosité par la formation d'un squelette Si-O-Si créant des espaces vides après réticulation. Il est possible de synthétiser des aérogels ou des xérogels par une méthode sol-gel en voie humide. Toutefois, ces matériaux possèdent des propriétés physiques médiocres qui ne permettent pas de les intégrer dans les circuits intégrés au niveau des interconnexions.

Il est aussi possible de créer de la porosité à l'intérieur du matériau en ajoutant un second précurseur. Cette approche dite « porogène » a été proposée pour baisser la permittivité du matériau via la création de cavités d'air dans la matrice ($\kappa_{air} = 1$) [72, 73]. La première étape de cette approche consiste en un dépôt en phase vapeur PECVD des deux précurseurs. Ces derniers se mélangeant dans le plasma, ce matériau est donc dit « hybride ». Le ratio du précurseur principal (organosilicé) sur celui du porogène (organique) détermine la quantité de porosité que l'on va créer et donc la valeur de la permittivité. La seconde étape consiste à enlever la phase organique porogène sensible à un recuit thermique ; il s'agit d'un post-traitement sous UV à une température $T = 400$ °C [74]. Dans la suite du manuscrit, les SiOCH poreux *Ultra-low- κ* sont désignés par le terme p-SiOCH. Ils correspondent usuellement à des matériaux possédant une permittivité $\leq 2,5$. Dans le cas contraire, le terme *low- κ* sera utilisé pour parler des matériaux à faible permittivité de façon générale. La Table 1.4 résume l'évolution de la constante diélectrique ou permittivité ainsi que les matériaux associés du début des années 2000 à aujourd'hui.

Année	2001	2004	2007	2010	2018	2021
Noeud technologique (nm)	120	90	65	45	22	?
Matériaux	SiOF	SiOCH	SiOCH	p-SiOCH	p-SiOCH	p-SiOCH
Permittivité	3,5	2,9	2,9	2,5	2,5	2,3-1,9

TABLE 1.4 – Evolution des diélectriques inter-lignes dérivés du SiO₂ dans l'industrie de la microélectronique [75].

La diminution de la valeur de la permittivité des matériaux poreux SiOCH dérivés du SiO₂ s'avère être un défi loin d'être solutionné. C'est un objectif majeur pour l'industrie de la microélectronique. Pourtant, depuis le noeud 45 nm en 2010, les avancées technologiques dans ce domaine ont fortement ralenti comme le montre la Table 1.4.

L'état de l'art se tourne donc actuellement vers la recherche d'un précurseur unique (matrice + porogène) ou vers le mélange de précurseurs poreux et de précurseurs possédant des liaisons Si-CH₂-Si [18, 76, 77]. Le but est d'améliorer les propriétés mécaniques des matériaux qui sont soumis à de nombreuses étapes post-dépôt. D'autres matériaux innovants comme les MOF (*Metal Organic Framework*) possédant une porosité organisée sont maintenant étudiés [78]. Nos études ne vont pas avoir pour but d'étudier de nouveaux matériaux avec une permittivité fortement réduite mais d'utiliser des matériaux dont les procédés sont connus. Il s'agira ensuite de les adapter à des procédés à plus forts budgets thermiques que ceux dit standards.

Avec les nouvelles architectures comme la 3D, peu d'articles discutent de la résistance, la fiabilité ou la modification des propriétés des *low- κ* à haute température. Ainsi, la question est la suivante : le cahier des charges d'une telle architecture peut-il être rempli par des matériaux déjà industrialisés ?

1.3.3 État de l'art des diélectriques « *low- κ* » à hautes températures

Au cours du procédé de fabrication des circuits intégrés, les procédés de recuit sont indispensables [79, 80]. Lors de l'empilement des multi-niveaux d'interconnexions, un grand nombre de ces procédés sont utilisés. Ainsi, une compréhension de l'effet des recuits thermiques sur les propriétés des diélectriques *low- κ* doit être adressée. Dans le cas du BEOL, le terme « recuit » est principalement associé au recuit UV [74]. Ce recuit est motivé par le besoin de retirer la partie organique lors de l'approche porogène. Une température limite $T = 400$ °C correspondant au recuit UV semble être une limite pour les procédés du BEOL. Certaines questions demeurent donc sans réponses pour l'intégration 3D séquentielle et notamment sur l'effet des recuits thermiques. Elles sont présentées par la suite.

1.3.3.1 Diélectriques *low- κ* non poreux

Les premières études qui s'intéressent à la tenue en température d'un matériau *low- κ* par recuit thermique utilisent des matériaux non poreux. Elles ont pour principal objectif de trouver des matériaux thermiquement stables durant le procédé de fabrication des circuits intégrés [80, 81].

Geraud et al. montrent que des couches minces de MSQ (Methylsilsesquioxane) déposées par *spin-coating* ($\kappa = 2,3$) et chauffées à 450 °C pendant 1-2 heures possèdent une bonne stabilité thermique [82]. Leurs propriétés électriques et mécaniques restent maintenues à cette température. Hong et al. ont ensuite identifié un MSQ ($\kappa = 2,0$) qui montre de légères modifications pour un budget thermique de 600 °C, 30 min [80]. En effet, la permittivité des matériaux étudiés semble stable jusqu'à $T = 600$ °C. A partir de cette

température, un dégazage d'hydrocarbures $-\text{CH}_x$ est remarqué et la stabilité thermique est alors associée à l'augmentation du ratio des liaisons Si-C/Si-O. La forte dégradation au-delà de 600 °C, 30 min mène à la perte du caractère hydrophobe du matériau et à la reprise d'humidité, comme présenté sur la Figure 1.9 :

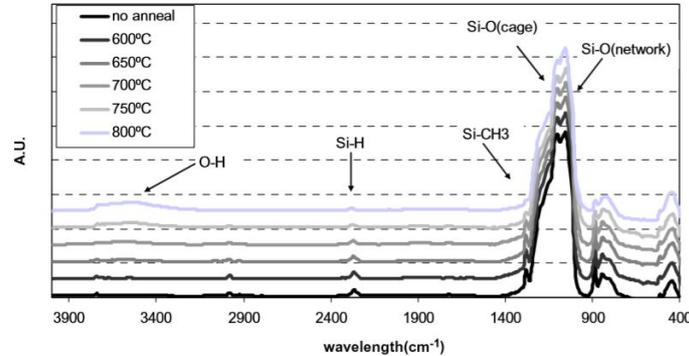


FIGURE 1.9 – Spectres FTIR d'une couche mince MSQ recuit à différentes températures. Extrait de [80]. La reprise d'humidité est représentée par l'augmentation de l'amplitude du groupement -OH ($3330\text{-}3600\text{ cm}^{-1}$) à partir de 650 °C.

Des conclusions similaires sont données avec des MSQ (LK2000 et AccuglassTM) recuits jusqu'à 700 °C [83], le retrait des groupements $-\text{CH}_x$ provoquant une augmentation de la constante diélectrique et des courants de fuite au delà de 600 °C.

Malgré une bonne stabilité thermique des matériaux MSQ déposés par *spin-coating*, l'étude des couches minces déposées par PECVD a, par la suite, pris le pas. Cette recherche est motivée par le fait que les diélectriques PECVD possèdent des propriétés mécaniques plus élevées et un procédé de dépôt adapté aux contraintes industrielles [18].

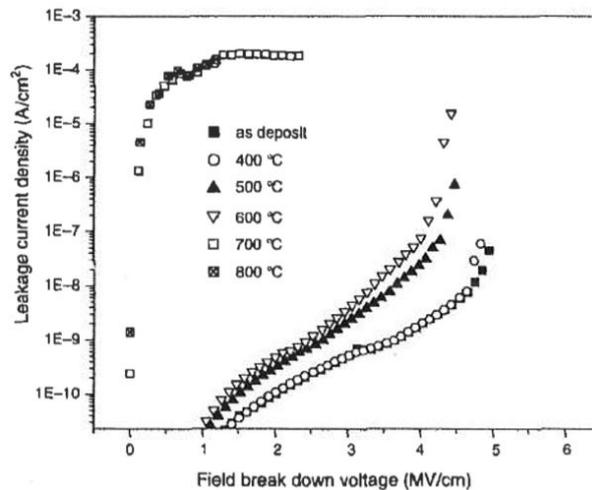


FIGURE 1.10 – Évolution du champ au claquage d'un diélectrique PECVD en fonction de la température de recuit. Extrait de [84]. Les propriétés isolantes du diélectrique sont dégradées à partir de $T = 500\text{ °C}$.

Les couches minces examinées utilisent alors des précurseurs organosilicés tels que le trimethylsilane (TMS) ou le tetramethylcyclotetrasiloxane (TMCTS) avec $\kappa = 2,6\text{-}2,9$. Au même titre que les matériaux déposés par *spin-coating*, une augmentation des courants de fuite (Figure 1.10) et le dégazage de groupements chimiques sont identifiés lors de

recuits sous atmosphère N_2 . Il est fait mention de la possible formation de méthane, de monoxyde de carbone et d'autres hydrocarbures [84]. La diminution du taux de liaisons Si-CH₃ semble en être la principale cause. Ainsi, il est montré que les oxydes déposés par PECVD dégagent de l'hydrogène et que les liaisons méthyles se réorganisent autour de $T = 500$ °C [85]. La conséquence de la perte de ces groupements est alors une reprise d'humidité et la dégradation des propriétés isolantes du matériau comme vu précédemment. Cela engendre un affaissement du matériau ainsi qu'une augmentation de la permittivité pour des températures supérieures à 500 °C [86] comme présenté sur la Figure 1.11 :

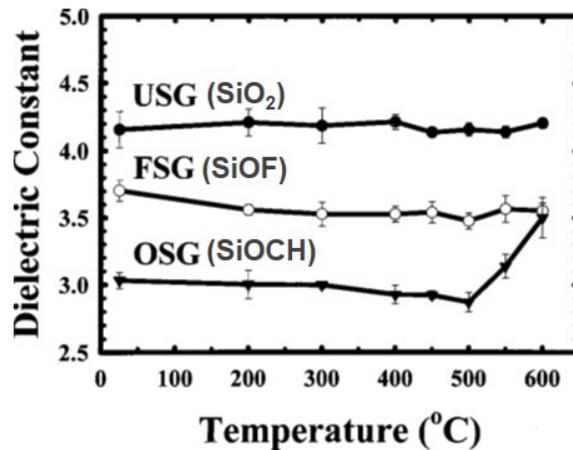


FIGURE 1.11 – Évolution de la constante diélectrique de matériaux isolants en fonction de la température de recuit. Adapté de [86].

Ainsi, la stabilité thermique des diélectriques *low- κ* non poreux déposés par PECVD est démontrée à partir de différentes molécules pour des températures $T \leq 500$ °C. Les diélectriques déposés par *spin-coating* présentent eux une bonne stabilité thermique mais ne semblent pas optimaux lors du procédé de fabrication des circuits intégrés. Des modifications structurales à partir de $T = 500$ °C sont notées pour les diélectriques PECVD et semblent avoir une importance sur les capacités du matériau à être performant dans un BEOL intermédiaire. De plus, une constante diélectrique κ la plus basse possible est nécessaire pour la performance des interconnexions iBEOL. Cela passe par l'utilisation de matériaux poreux.

1.3.3.2 Diélectriques *low- κ* poreux

De manière générale, la littérature sur la compréhension de la tenue en température de matériaux poreux possédant une constante diélectrique $\kappa \leq 2,7$ n'est pas encore développée. Le recuit UV est considéré comme techniquement et économiquement supérieur aux recuits thermiques. Ainsi, peu d'études de matériaux poreux ont été effectuées sur les recuits thermiques pour $T \geq 400$ °C. Or, pour des applications iBEOL, il est nécessaire d'obtenir des matériaux stables chimiquement à $T = 500$ °C afin d'éviter des problèmes de fiabilité par la suite.

Le recuit thermique est considéré comme lent et semble mener à des propriétés mécaniques moins bonnes en comparaison au recuit UV [87]. Il permet malgré tout, comme le recuit UV, d'enlever les espèces organiques du porogène dégradant les propriétés électriques du matériau une fois intégré [88, 89].

Chang et al. [90] montrent qu'un matériau non poreux (Δ) possède une meilleure stabilité thermique qu'un matériau poreux (avec \square ou sans recuit UV \circ), comme présenté sur la Figure 1.12 :

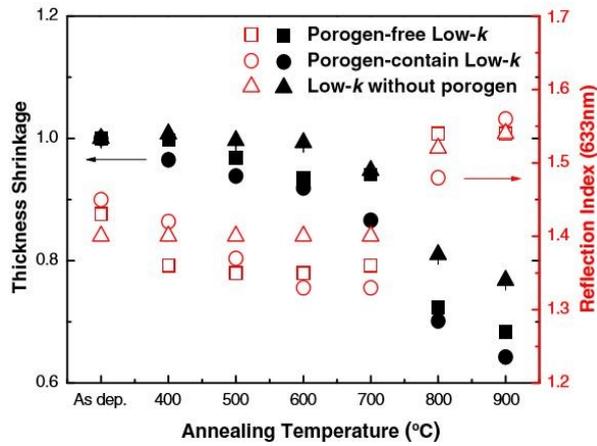


FIGURE 1.12 – Évolution de l'épaisseur et de l'indice de réfraction de différents diélectriques en fonction de la température de recuit. Extrait de [90].

La Figure 1.12 montre que l'affaissement du matériau poreux (\square et \circ) apparaît dès la température de $T = 400$ °C, ce qui n'est pas le cas pour le matériau non poreux (Δ). Le matériau non poreux possède aussi un indice de réfraction qui varie très faiblement avec l'augmentation de la température de recuit ($T < 700$ °C). De plus, le même article montre une tension au claquage plus grande pour un matériau non poreux. La création de porosité semble donc mener à une dégradation de la fiabilité. Ainsi, la stabilité thermique des diélectriques pSiOCH semble compromise pour $T = 500$ °C.

Ces résultats sont confirmés par Deprat et al [91] lorsqu'ils établissent par ellipsométrie que l'augmentation de la température entraîne un affaissement et une augmentation de densité de la couche mince SiOCH comme présenté sur la Figure 1.13 :

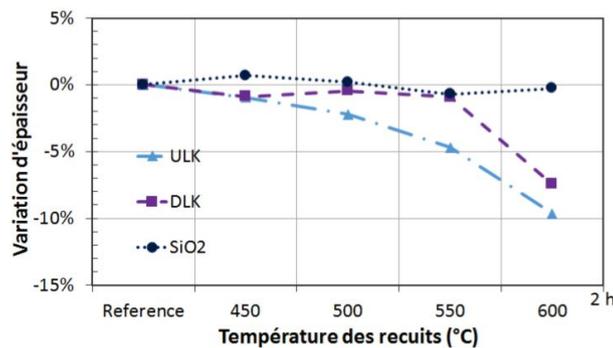


FIGURE 1.13 – Variation d'épaisseur des oxydes (100 nm) en fonction de la température de recuit. Extrait de [92]. ULK = *Ultra-Low- κ* ($\kappa = 2.5$) ; DLK = *Dense-Low- κ* ($\kappa = 3.0$) ; SiO₂ ($\kappa = 4.1$).

De même, ils expliquent que l'indice de réfraction varie de manière grandissante en fonction de la température de recuit thermique. Cela est associé à un phénomène complexe entre l'augmentation de porosité, la densification du matériau et la réorganisation des liaisons Si-O. Par des analyses de composition chimique, ils décrivent un dégazage

de méthyles et d'hydrogènes. Cependant, ils estiment qu'une utilisation de diélectriques *low- κ* avec $\kappa = 2,5$ est possible pour un budget thermique de 500 °C, 2 h (en opposition aux études précédentes). Ainsi, selon eux, les variations observées dès 450 °C n'ont pas ou peu d'influence sur les propriétés du matériau.

Dans cette étude, nous tâcherons de répondre à ces interrogations : influence de la porosité, impact du recuit thermique, évaluation des propriétés électriques et influence de la cinétique. Le but est de comprendre le comportement de ces matériaux poreux pour $T \geq 500$ °C dans le but d'optimiser leurs propriétés. L'obtention d'un matériau stable thermiquement est indispensable car celui-ci va être confronté à de nombreux procédés agressifs lors de la fabrication des circuits intégrés. L'étude des propriétés du diélectrique à la suite des procédés de fabrication est donc nécessaire pour une intégration 3D séquentielle. Ainsi, une analyse de la fiabilité du diélectrique ou *Time-Dependent-Dielectric-Breakdown* (TDDB) est effectuée au cours de ces travaux.

1.3.3.3 Du matériau à la fiabilité électrique dans les interconnexions iBEOL

Plusieurs travaux ont été publiés sur la fiabilité des diélectriques (TDDB) pour comprendre les mécanismes de dégradation des diélectriques *low- κ* selon des modèles dépendants du champ électrique. L'objectif principal est d'obtenir une projection du temps de vie de ces composants [93-95]. Pour chaque modèle, des mécanismes de claquage et des explications physiques sont proposés afin de prédire le temps au claquage en fonction des expériences effectuées [96-99].

Le TDDB permet de corréliser les paramètres électriques à la structure des matériaux et aux défauts créés durant le procédé de fabrication. Une meilleure connaissance des défauts présents dans ces diélectriques doit permettre d'optimiser les diélectriques utilisés pour les intégrations de type iBEOL. De plus, on peut s'attendre à ce que les défauts soient encore plus nombreux pour les matériaux destinés à l'intégration haute température. Ces derniers étant déjà dépendants de nombreux paramètres.

Premièrement, les propriétés électriques des isolants *low- κ* dépendent des conditions de dépôt et de recuit UV :

- La variation du squelette ($T_{\text{dépôt}}$, $P_{\text{dépôt}}$, temps recuit UV) peut mener à des propriétés électriques dégradées avec ou sans utilisation de porogène [100].
- Le courant de fuite et le claquage à bas champ peuvent être attribués à la présence de résidus provenant du porogène après recuit UV [101, 102].
- La porosité et la forme des pores sont reportées comme influençant le courant de fuite dans le diélectrique [103].

Deuxièmement, les procédés d'intégration ont des effets importants sur les densités de défauts au sein de ces films et sur le transport électronique [104]. Les principaux exemples de procédés utilisés qui mènent à une défaillance précoce lors de l'application de contraintes électriques sont les suivantes :

- Le polissage mécano-chimique : il peut entraîner la création d'une contamination de métaux, l'introduction de liaisons pendantes ou la reprise d'humidité lors de l'utilisation de mélanges de polissage ou de nettoyages post-CMP mal adaptés. Ces facteurs diminuent significativement les temps au claquage du matériau isolant [105, 106].

- L'exposition aux plasmas : elle montre une extraction des groupements méthyles entraînant une augmentation de la valeur de la permittivité et une reprise d'humidité qui dégrade les performances de fiabilité [107].
- Le système barrière/métal : sa non dégradation est nécessaire pour assurer la fiabilité des structures et cela même pour des températures $T > 400$ °C. Il sera donc important dans cette étude de comprendre l'influence de la nature de la barrière et du métal sur la fiabilité du diélectrique *low- κ* [108, 109]. De plus, l'influence de l'élévation de la température sur la diffusion du système barrière/métal a déjà été mise en cause [110].

Chang et al. ont étudié la dégradation de la fiabilité lors de l'augmentation de la température pour différents diélectriques *low- κ* (sans projection du temps de vie), comme présenté sur la figure 1.14 :

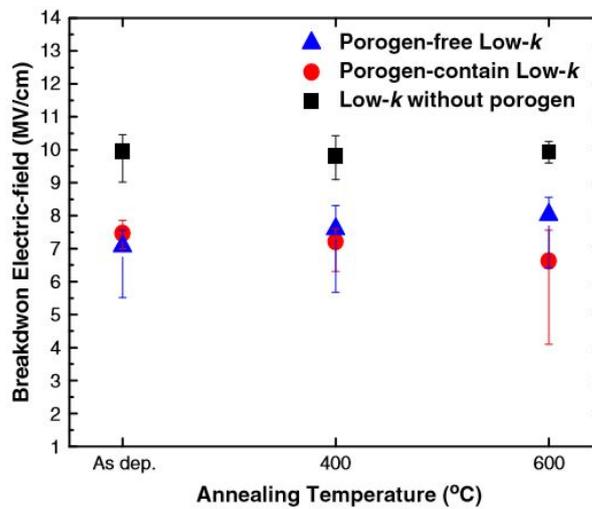


FIGURE 1.14 – Champ électrique de claquage de diélectriques en fonction de la température de recuit. Extrait de [90]. Les différents *low- κ* montrent une légère variation du champ au claquage à 400 °C et 600 °C

De leur étude, ils concluent que l'augmentation de température dégrade peu la fiabilité des matériaux poreux. Cette conclusion semble pessimiste sachant que le champ au claquage augmente avec la température pour le matériau poreux avec recuit UV (triangles bleus). Au contraire, Lu et al. montrent eux une dégradation de la fiabilité du diélectrique à hautes températures [52].

Ainsi, dans la présente étude, il sera important d'étendre la compréhension de cette dégradation à hautes températures afin de statuer sur ces analyses. Une étude de la fiabilité du diélectrique après application de budgets thermiques doit être mise en place. Une intégration avec un couple TaN-Ta/Cu pourra alors être envisagée après obtention d'une meilleure connaissance des défauts présents dans ces diélectriques et de leur(s) rôle(s) dans le transport électronique.

1.4 Objectifs de la thèse

Dans ce chapitre, nous avons exposé le fait que des solutions alternatives à la miniaturisation du transistor étaient possibles. Nous avons défini les problématiques actuelles

d'une intégration planaire vis à vis d'une intégration en trois dimensions. Les délais dans les interconnexions sont maintenant difficiles à contenir pour les nœuds technologiques les plus avancés. En effet, les avancées technologiques du BEOL n'arrivent plus à suivre les avancées de la partie FEOL. Les composantes R et C du produit $\tau = R \cdot C$ liées aux interconnexions apparaissent comme des limites au bon fonctionnement et à l'amélioration des nœuds technologiques les plus avancés.

La nature des matériaux utilisés lors de cette étude a été précisée : diélectriques poreux à faible permittivité pSiOCH. Ces matériaux ont pour but ici d'être intégrés dans une intégration 3D séquentielle dont les enjeux ont été exposés. L'étude menée lors de ce travail se focalise donc sur le comportement de la partie iBEOL après application de budgets thermiques. Des travaux précédents ont montré la stabilité thermique de *low- κ* poreux jusqu'à 500 °C, 2 h [91]. Néanmoins, la compréhension des phénomènes mis en jeu lors du procédé de recuit nécessite des études plus approfondies dans le but d'éviter des problèmes de fiabilité pour l'iBEOL.

L'objectif de ce manuscrit est alors de comprendre les mécanismes mis en jeux lors d'un recuit thermique sur des diélectriques à faible permittivité pSiOCH (28 nm FDSOI). L'évaluation de l'impact des procédés post-dépôt (température, temps, traitement de stabilisation) sera réalisée dans le but d'appréhender les modifications intrinsèques au matériau que cela peut entraîner dans une intégration 3D.

Dans un premier temps, une description des méthodes de dépôt et de caractérisation choisies pour l'étude de notre matériau après recuit thermique sera effectuée lors du chapitre 2. Il s'agit d'un élément essentiel pour une compréhension des phénomènes pouvant être établis par la suite. Puis, dans le chapitre 3, l'évaluation de la fiabilité du diélectrique par une étude du matériau puis via une intégration sera détaillée. Des études de fiabilité du diélectrique couplé à des lignes en cuivre ou en tungstène seront réalisées en simulant les budgets thermiques de la fabrication d'un niveau supérieur de transistor. La stabilité des couples Cu/ULK et W/ULK avec des modifications de la nature de la barrière de diffusion du métal dans les isolants sera étudiée. Dans le chapitre 4, l'analyse des conséquences d'un traitement thermique à haute température sur un matériau SiOCH sera effectuée. Une corrélation entre les caractéristiques électriques et le comportement physico-chimique du matériau sera détaillée.

Bibliographie

- [1] E. M. GORDON. “Cramming More Components Onto Integrated Circuits”. In : *Electronics* 38.8 (1965), p. 114-117.
- [2] W. BRATTAIN. “Bell Labs Logbook”. In : 24.12 (1947), p. 7-8.
- [3] P. GARGINI. *2015 ITRS/RC Summer Meeting. ITRS Past, Present and Future*. 2015. URL : <http://www.itrs2.net/itrs-reports.html>.
- [4] R. HURAND. *Journée des Doctorants*. Rapp. tech. LTM, 2011.
- [5] A. WEI. “Process Challenges in 10 nm and 7 nm technologies”. In : *SEMATECH Surface Preparation and Cleaning Conference*. 2015, p. 52-66.
- [6] M.T. BOHR. “Interconnect scaling - The real limiter to high performance ULSI”. In : *Solid State Technology* 39.9 (1996), p. 105-111.
- [7] G. YEAP. “Smart mobile SoCs driving the semiconductor industry : Technology trend, challenges and opportunities”. In : *International Electron Devices Meeting, IEDM*. 2013, p. 1.3.1-1.3.8.
- [8] N. YAMADA et T. TAKAHASHI. “Methylsiloxane spin-on-glass films for low dielectric constant interlayer dielectrics”. In : *Journal of the Electrochemical Society* 147.4 (2000), p. 1477-1480.
- [9] H. KAMPE MOJIEYIE. “Contribution au développement de règles de conception pour l’estimation de couplages inductifs dans les circuits intégrés radiofréquences”. Thèse de doctorat. Caen, 2009.
- [10] D.C. EDELSTEIN, G.A. SAI-HALASZ et Y.-J. MII. “VLSI on-chip interconnection performance simulations and measurements”. In : *IBM Journal of Research and Development* 39.4 (1995), p. 383-401.
- [11] D. EDELSTEIN et al. “Full copper wiring in a sub-0.25 micrometer CMOS ULSI technology”. In : *International Electron Devices Meeting, IEDM*. 1997, p. 773-776.
- [12] S.-K. LEE et al. “Reactive ion etching mechanism of copper film in chlorine-based electron cyclotron resonance plasma”. In : *Japanese Journal of Applied Physics, Part 1 : Regular Papers and Short Notes and Review Papers* 36.1 A (1997), p. 50-55.
- [13] R. F. YANDA, M. HEYNES et A. K. MILLER. “Multilevel Metal Interconnects and Dual Damascene”. In : *Demystifying Chipmaking*. Burlington : Newnes, 2005. Chap. 7, p. 189-206. ISBN : 978-0-7506-7760-8.
- [14] P. GAYET, M. HAOND et J. TORRES. “Procédé de réalisation d’interconnexions métalliques isolées dans des circuits intégrés”. French. EP1111669A1. 2001.

- [15] A. AYRES et al. "Guidelines on 3DVLSI design regarding the intermediate BEOL process influence". In : *IEEE SOI-3D-Subthreshold Microelectronics Technology Unified Conference (S3S)*. 2015, p. 1-2.
- [16] D.C. EDELSTEIN. "20 Years of Cu BEOL in manufacturing, and its future prospects". In : *International Electron Devices Meeting, IEDM*. 2018, p. 14.1.1-14.1.4.
- [17] S.M. GATES et al. "Adjusting the skeleton and pore structure of porous SiCOH dielectrics". In : *J. Electrochem. Soc.* 156.10 (2009), G156-G162.
- [18] A. GRILL. "PECVD low and ultralow dielectric constant materials : From invention and research to products". In : *Journal of Vacuum Science and Technology B : Nanotechnology and Microelectronics* 34.2, 020801 (2016).
- [19] Hossam SARHAN et al. "Intermediate BEOL process influence on Power and Performance For 3DVLSI". In : *IEEE 2015 International 3D Systems Integration Conference*. IEEE, 2015, TS1.3.1-TS1.3.5.
- [20] P. BATUDE et al. "3DVLSI with CoolCube process : An alternative path to scaling". In : *Symposium on VLSI Technology*. T. 2015-August. 2015, T48-T49.
- [21] T. UHRMANN et al. "Monolithic IC integration key alignment aspects for high process yield". In : *SOI-3D-Subthreshold Microelectronics Technology Unified Conference, S3S*. 2014, p. 1-2.
- [22] I. SUGAYA et al. "New precision alignment methodology for CMOS wafer bonding". In : *SOI-3D-Subthreshold Microelectronics Technology Unified Conference, S3S*. 2014, p. 1-3.
- [23] M. VINET et al. "Monolithic 3D integration : A powerful alternative to classical 2D scaling". In : *SOI-3D-Subthreshold Microelectronics Technology Unified Conference, S3S*. 2014, p. 1-3.
- [24] P. GARROU. *Handbook of 3D Integration, Volume 1 : Technology and Applications of 3D integrated Circuits*. Sous la dir. de P. Ramm P. GARROU C. Bower. Wiley-VCH, 2008.
- [25] J.P. COLINGE. "A High Density CMOS Inverter with Stacked Transistors". In : *IEEE Electron Device Letters* 2.10 (1981), p. 250-251.
- [26] J.-P. COLINGE et E. DEMOULIN. "Stacked Transistors CMOS (ST-MOS), an NMOS Technology Modified to CMOS". In : *IEEE Journal of Solid-State Circuits* 17.2 (1982), p. 215-219.
- [27] P. BATUDE et al. "Enabling 3D monolithic integration". In : *ECS Transactions*. T. 16. 8. 2008, p. 47-54.
- [28] N. PLANES. "28nm FDSOI technology platform for high-speed low-voltage digital applications". In : *Symposium on VLSI Technology*. 2012, p. 133-134.
- [29] P. BATUDE et al. "3-D sequential integration : A key enabling technology for heterogeneous Co-integration of new function with CMOS". In : *IEEE Journal on Emerging and Selected Topics in Circuits and Systems* 2.4 (2012), p. 714-722.
- [30] P. BATUDE. "Intégration à trois dimensions séquentielle : étude, fabrication et caractérisation". Thèse de doctorat. Université Grenoble Alpes - EEATS, 2009.
- [31] J. F. GIBBONS et K. F. LEE. "A folding principle for generating three-dimensional MOSFET device structures in beam-recrystallized polysilicon films". In : *1982 International Electron Devices Meeting*. 1982, p. 111-114.

-
- [32] S. KAWAMURA et al. “Three-Dimensional CMOS IC’s Fabricated by Using Beam Recrystallization”. In : *IEEE Electron Device Letters* 4.10 (1983), p. 366-368.
- [33] S.-M. JUNG et al. “High speed and highly cost effective 72M bit density S3 SRAM technology with doubly stacked Si layers, peripheral only CoSix layers and Tungsten shunt W/L scheme for standalone and embedded memory”. In : *Symposium on VLSI Technology*. 2007, p. 82-83.
- [34] P. COUDRAIN et al. “Setting up 3D sequential integration for back-illuminated CMOS image sensors with highly miniaturized pixels with Low temperature fully depleted SOI transistors”. In : *International Electron Devices Meeting, IEDM*. 2008, p. 1-4.
- [35] S.-M. JUNG et al. “A 500-MHz DDR high-performance 72-Mb 3-D SRAM fabricated with laser-induced epitaxial c-Si growth technology for a stand-alone and embedded memory application”. In : *IEEE Transactions on Electron Devices* 57.2 (2010), p. 474-481.
- [36] T. NAITO et al. “World’s first monolithic 3D-FPGA with TFT SRAM over 90nm 9 layer Cu CMOS”. In : *Symposium on VLSI Technology*. 2010, p. 219-220.
- [37] P. BATUDE et al. “Demonstration of low temperature 3D sequential FDSOI integration down to 50 nm gate length”. In : *Symposium on VLSI Technology*. 2011, p. 158-159.
- [38] T. IRISAWA et al. “Demonstration of ultimate CMOS based on 3D stacked InGaAs-OI/SGOI wire channel MOSFETs with independent back gate”. In : *Symposium on VLSI Technology*. 2014, p. 1-2.
- [39] M.M. SHULAKER et al. “Monolithic 3D integration of logic and memory : Carbon nanotube FETs, resistive RAM, and silicon FETs”. In : *International Electron Devices Meeting, IEDM*. T. 2015-February. February. 2015, p. 27.4.1-27.4.4.
- [40] V. DESHPANDE et al. “Advanced 3D Monolithic hybrid CMOS with Sub-50 nm gate inverters featuring replacement metal gate (RMG)-InGaAs nFETs on SiGe-OI Fin pFETs”. In : *International Electron Devices Meeting, IEDM*. T. 2016-February. 2015, p. 8.8.1-8.8.4.
- [41] T.-T. WU et al. “Low-cost and TSV-free monolithic 3D-IC with heterogeneous integration of logic, memory and sensor analogy circuitry for Internet of Things”. In : *International Electron Devices Meeting, IEDM*. T. 2016-February. 2015, p. 25.4.1-25.4.4.
- [42] C.-C. YANG et al. “Enabling monolithic 3D image sensor using large-Area monolayer transition metal dichalcogenide and logic/memory hybrid 3D+IC”. In : *Symposium on VLSI Technology*. T. September. 2016, p. 1-2.
- [43] L. BRUNET et al. “First demonstration of a CMOS over CMOS 3D VLSI CoolCubeTM integration on 300mm wafers”. In : *Symposium on VLSI Technology*. T. 2016-September. 2016, p. 1-2.
- [44] F.-K. HSUEH et al. “First fully functionalized monolithic 3D+ IoT chip with 0.5 v light-electricity power management, 6.8 GHz wireless-communication VCO, and 4-layer vertical ReRAM”. In : *International Electron Devices Meeting, IEDM*. 2017, p. 2.3.1-2.3.4.

- [45] A. VANDOOREN et al. “Double-gate Si junction-less n-type transistor for high performance Cu-BEOL compatible applications using 3D sequential integration”. In : *IEEE SOI-3D-Subthreshold Microelectronics Unified Conference, S3S*. T. 2018-March. 2018, p. 1-2.
- [46] F. ANDRIEU et al. “A review on opportunities brought by 3D-monolithic integration for CMOS device and digital circuit”. In : *International Conference on IC Design and Technology Proceedings ICICDT*. 2018, p. 141-144.
- [47] R. ISHIHARA et al. “Single-grain Si thin-film transistors for monolithic 3D-ICs and flexible electronics”. In : *IEICE Transactions on Electronics* E97-C.4 (2014), p. 227-237.
- [48] Y.-H. SON et al. “Laser-induced epitaxial growth technology for monolithic three dimensional integrated circuits”. In : *ECS Journal of Solid State Science and Technology* 2.5 (2013), P230-P234.
- [49] C.-C. YANG et al. “Record-high 121/62 $\mu\text{a}/\mu\text{m}$ on-currents 3D stacked epi-like Si FETs with and without metal back gate”. In : *International Electron Devices Meeting, IEDM*. 2013, p. 29.6.1-29.6.4.
- [50] F. DEPRAT et al. “Technological enhancers effect on Ni_{0.9}Co_{0.1} silicide stability for 3D sequential integration”. In : *Physica Status Solidi (C) Current Topics in Solid State Physics* 13.10-12 (2016), p. 760-765.
- [51] C. FENOUILLET-BERANGER et al. “Recent advances in low temperature process in view of 3D VLSI integration”. In : *SOI-3D-Subthreshold Microelectronics Technology Unified Conference, S3S*. 2017, p. 1-3.
- [52] C.-M.V. LU et al. “Key process steps for high performance and reliable 3D Sequential Integration”. In : *Symposium on VLSI Technology*. 2017, T226-T227.
- [53] L. PASINI et al. “High performance low temperature activated devices and optimization guidelines for 3D VLSI integration of FD, TriGate, FinFET on insulator”. In : *Symposium on VLSI Technology*. T. 2015-August. 2015, T50-T51.
- [54] J.M. HARTMANN et al. “Very low temperature (cyclic) deposition / etch of in-situ boron-doped SiGe raised sources and drains”. In : *ECS Transactions*. T. 64. 6. 2014, p. 941-957.
- [55] C. FENOUILLET-BERANGER et al. “FDSOI bottom MOSFETs stability versus top transistor thermal budget featuring 3D monolithic integration”. In : *European Solid-State Device Research Conference*. 2014, p. 110-113.
- [56] C. FENOUILLET-BERANGER et al. “New insights on bottom layer thermal stability and laser annealing promises for high performance 3D VLSI”. In : *International Electron Devices Meeting, IEDM*. 2015, p. 27.5.1-27.5.4.
- [57] A. TSIARA et al. “Reliability analysis on low temperature gate stack process steps for 3D sequential integration”. In : *IEEE SOI-3D-Subthreshold Microelectronics Unified Conference, S3S*. T. 2018-March. 2018, p. 1-3.
- [58] B. MATHIEU et al. “Thermal simulation of nanosecond laser annealing of 3D sequential VLSI”. In : *International Conference on Simulation of Semiconductor Processes and Devices, SISPAD*. T. 2015-October. 2015, p. 104-107.
- [59] C-M. LU. “Fabrication de CMOS à basse température pour l’intégration 3D séquentielle”. Thèse de doctorat. Grenoble EEATS, 2017.

-
- [60] Y.-J. LEE, P. MORROW et S.K. LIM. “Ultra high density logic designs using transistor-level monolithic 3D integration”. In : *IEEE/ACM International Conference on Computer-Aided Design, ICCAD*. 2012, p. 539-546.
- [61] M. BROCARD et al. “Impact of intermediate BEOL technology on standard cell performances of 3D VLSI”. In : *European Solid-State Device Research Conference*. T. 2016-October. 2016, p. 218-221.
- [62] H. SARHAN et al. “Intermediate BEOL process influence on power and performance for 3DVLSI”. In : *International 3D Systems Integration Conference, 3DIC*. 2015, TS1.3.1-TS1.3.5.
- [63] S. PANTH et al. “Power-Performance study of block-level monolithic 3d-ics considering inter-tier performance variations”. In : *Design Automation Conference Proceedings*. 2014, p. 1-6.
- [64] A. AYRES et al. “Guidelines on 3DVLSI design regarding the intermediate BEOL process influence”. In : *IEEE SOI-3D-Subthreshold Microelectronics Technology Unified Conference*. 2015.
- [65] P. GONON et al. “Permittivity and conductivity of low-dielectric-constant SiOC :H films deposited by plasma-enhanced chemical vapor deposition”. In : *J Electrochem Soc* 150.3 (2003), F47-F52.
- [66] S. CROWDER et al. “0.18 micrometer high-performance logic technology”. In : *Symposium on VLSI Technology*. 1999, p. 105-106.
- [67] E. LEOBANDUNG et al. “High performance 0.18 micrometer SOI CMOS technology”. In : *International Electron Devices Meeting, IEDM*. 1999, p. 679-682.
- [68] V. JOUSSEAUME et al. *Chemistry in Interconnects*. Sous la dir. d’Y. Le TIEC et R. BAPTIST. Wiley, 2013, p. 81-186.
- [69] A. GRILL et al. “Low dielectric constant SiCOH films as potential candidates for interconnect dielectrics”. In : *Materials Research Society Symposium Proceedings*. T. 565. 1999, p. 107-116.
- [70] C. KITTEL. *Physique de l’état solide*. Dunod, 1983.
- [71] V. ROUESSAC et al. “Precursor chemistry for ULK CVD”. In : *Microelectronic Engineering* 82.3-4 SPEC. ISS. (2005), p. 333-340.
- [72] L. FAVENNEC et al. “Ultralow k using a plasma enhanced chemical vapor deposition porogen approach : Matrix structure and porogen loading influences”. In : *Journal of Applied Physics* 102.6, 064107 (2007).
- [73] A. GRILL et V. PATEL. “Ultralow-k dielectrics prepared by plasma-enhanced chemical vapor deposition”. In : *Applied Physics Letters* 79.6 (2001), p. 803-805.
- [74] V. JOUSSEAUME, A. ZENASNI et L. FAVENNEC. “Comparison Between E-beam and Ultraviolet Curing to Perform Porous a-SiOC :H”. In : *J. Electrochem. Soc.* 150.5 (2007), G103-G109.
- [75] ITRS 2013. <http://www.itrs.net/Links/2013ITRS/2013Chapters/2013Interconnect.pdf>.
- [76] F. DONIAT et al. “Development of low-k precursors for next generation IC manufacturing”. In : *Microelectron. Eng.* 92 (2012), p. 34-37.

- [77] K. S. YIM et A. T. DEMOS. "Novel silicon precursors to make ultra low-k films with high mechanical properties by plasma enhanced chemical vapor deposition". WO2009009267A8. 2010.
- [78] I. STASSEN et al. "An updated roadmap for the integration of metal-organic frameworks with electronic devices and chemical sensors". In : *Chemical Society Reviews* 46.11 (2017), p. 3185-3241.
- [79] M.R. BAKLANOV, P.S. HO et E. ZSCHECH. *Advanced Interconnects for ULSI Technology*. Wiley, 2012.
- [80] E. HONG et al. "An investigation of ultra low-k dielectrics with high thermal stability for integration in memory devices". In : *Microelectronic Engineering* 84.11 (2007), p. 2582-2586.
- [81] S. SUGAHARA et al. "Preparation and Characterization of Low-k Silica Film Incorporated with Methylene Groups". In : *Journal of the Electrochemical Society* 148.6 (2001), F120-F126.
- [82] D. GERAUD et al. "New spin-on oxycarbosilane low-k dielectric materials with exceptional mechanical properties". In : *IEEE International Interconnect Technology Conference, IITC*. 2005, p. 226-228.
- [83] N. AHNER et al. "Thermal stability and gap-fill properties of spin-on MSQ low-k dielectrics". In : *Microelectron. Eng.* 84.11 (2007), p. 2606-2609.
- [84] J.L. XIE et al. "Effect of thermal treatment on carbon-doped silicon oxide low dielectric constant materials". In : *J. Nanosci. Nanotechnol.* 5.4 (2005), p. 550-557.
- [85] G. DAS, G. MARIOTTO et A. QUARANTA. "Microstructural evolution of thermally treated low-dielectric constant SiOC :H films prepared by PECVD". In : *J. Electrochem. Soc.* 153.3 (2006), F46-F51.
- [86] Z.-C. WU et al. "Physical and Electrical Characteristics of F- and C-Doped Low Dielectric Constant Chemical Vapor Deposited Oxides". In : *J. Electrochem. Soc.* 148.6 (2001), F115-F119.
- [87] O. GOURHANT et al. "Extendibility of the PECVD porogen approach for ULK materials". In : *Materials Research Society*. T. 990. 2007, p. 45-50.
- [88] A. ZENASNI et al. "The role of ultraviolet radiation during ultralow k films curing : Strengthening mechanisms and sacrificial porogen removal". In : *J. Appl. Phys.* 102.9, 094107 (2007).
- [89] A. GRILL et D.A. NEUMAYER. "Structure of low dielectric constant to extreme low dielectric constant SiCOH films : Fourier transform infrared spectroscopy characterization". In : *J. Appl. Phys.* 94.10 (2003), p. 6697-6707.
- [90] Yu-Min CHANG et al. "Effect of thermal treatment on physical, electrical properties and reliability of porogen-containing and porogen-free ultralow-k dielectrics". In : *Thin Solid Films* 528 (2013), p. 67-71. ISSN : 0040-6090.
- [91] F. DEPRAT. "Dielectrics stability for intermediate BEOL in 3D sequential integration". In : *Microelectronic Engineering* 167 (2017). Materials for Advanced Metalization 2016 (MAM 2016), p. 90-94. ISSN : 0167-9317.

-
- [92] F. DEPRAT. “Étude et optimisation de la stabilité thermique du silicure et du BEOL Intermédiaire pour l’intégration 3D séquentielle”. Thèse de doctorat. Grenoble EEATS, 2017.
- [93] J.W. MCPHERSON. “Time dependent dielectric breakdown physics - Models revisited”. In : *Microelectronics Reliability* 52.9-10 (2012), p. 1753-1760.
- [94] V. C. NGWAN et Chunxiang ZHU. “Dependence of leakage mechanisms on dielectric barrier in Cu–SiOC damascene interconnects”. In : *Appl. Phys. Lett* 84.13 (2004), p. 2316-2318.
- [95] T.K.S. WONG. “Time dependent dielectric breakdown in copper low-k interconnects : Mechanisms and reliability models”. In : *Materials* 5.9 (2012), p. 1602-1625.
- [96] K. CROES et al. “Current understanding of BEOL TDDB lifetime models”. In : *ECS Journal of Solid State Science and Technology* 4.1 (2015), N3094-N3097.
- [97] K. CROES et al. “Impact of process variability on BEOL TDDB lifetime model assessment”. In : *IEEE International Reliability Physics Symposium Proceedings*. T. 2015-May. 2015, BD51-BD55.
- [98] F. CHEN et al. “The effect of metal area and line spacing on TDDB characteristics of 45nm low-k SiCOH dielectrics”. In : *International Reliability Physics Symposium, IRPS*. 2007, p. 382-389.
- [99] F. CHEN et al. “Line edge roughness and spacing effect on low-k TDDB characteristics”. In : *IEEE International Reliability Physics Symposium Proceedings*. 2008, p. 132-137.
- [100] T.A. POMORSKI et al. “Defect structure and electronic properties of SiOC :H films used for back end of line dielectrics”. In : *J. Appl. Phys.* 115.23, 234508 (2014).
- [101] E. VAN BESIEN et al. “Influence of porosity on electrical properties of low-k dielectrics”. In : *Microelectronic Engineering* 92 (2012), p. 59-61.
- [102] M.J. MUTCH, P.M. LENAHAN et S.W. KING. “Defect chemistry and electronic transport in low- $\hat{\Gamma}^0$ dielectrics studied with electrically detected magnetic resonance”. In : *J. Appl. Phys.* 119.9, 094102 (2016).
- [103] E.T. OGAWA et al. “Leakage, breakdown, and TDDB characteristics of porous low-k silica-based interconnect dielectrics”. In : *IEEE International Reliability Physics Symposium Proceedings*. T. 2003-January. 2003, p. 166-172.
- [104] C. WU et al. “Electrical reliability challenges of advanced low-k dielectrics”. In : *Journal of Solid State Science and Technology* 4.1 (2015), N3065-N3070.
- [105] J. NOGUCHI, N. KONISHI et Y. YAMADA. “Influence of post-CMP cleaning on Cu interconnects and TDDB reliability”. In : *IEEE Transactions on Electron Devices* 52.5 (2005), p. 934-941.
- [106] Y. YAMADA et al. “Analysis of Post-Chemical-Mechanical-Polishing Cleaning Mechanisms for Improving Time-Dependent Dielectric Breakdown Reliability”. In : *Journal of The Electrochemical Society* 155.5 (2008), H301-H306.
- [107] M. BAKLANOV, M. GREEN et K. MAEX. *Dielectric films for advanced microelectronics*. Sous la dir. de M. BAKLANOV. Wiley, 2007, p. 1-486.
- [108] N. SUZUMURA et al. “A new TDDB degradation model based on Cu ION drift in Cu interconnect dielectrics”. In : *IEEE International Reliability Physics Symposium Proceedings*. 2006, p. 484-489.

- [109] C. WU et al. “New breakdown mechanism investigation : Barrier metal penetration induced soft breakdown in low-k dielectrics”. In : *IEEE International Reliability Physics Symposium Proceedings*. T. September. 2016, 3A21-3A26.
- [110] Y. LI et al. “Moisture Related Low-K Dielectric Reliability Before and After Thermal Annealing”. In : *2007 IEEE International Reliability Physics Symposium Proceedings. 45th Annual* (2007), p. 405-409.

« On mesure l'intelligence humaine à la quantité d'incertitudes que les personnes peuvent supporter. »

Emmanuel Kant

Chapitre 2

Techniques de dépôt et de caractérisation

Sommaire

2.1	Réalisation des diélectriques « <i>low-κ</i> »	50
2.1.1	Principe des dépôts chimiques en phase vapeur assistés par plasma	50
2.1.1.1	Milieu plasma en PECVD	50
2.1.1.2	Conditions de dépôt	51
2.1.2	Couches minces SiOCH	52
2.1.2.1	Équipement utilisé durant l'étude	52
2.1.2.2	Approche porogène	54
2.1.2.3	Matériaux poreux utilisés	55
2.1.3	Réalisation des lignes d'interconnexions	56
2.1.4	Présentation des empilements utilisés	58
2.1.5	Structures de tests et méthodes de tests	60
2.1.5.1	Structures peigne/peigne	60
2.1.5.2	Méthodes de caractérisation électrique	61
2.2	Techniques de caractérisations	63
2.2.1	Ellipsométrie spectroscopique et porosimétrie	63
2.2.1.1	Ellipsométrie-spectroscopique	63
2.2.1.2	Ellipsométrie-Porosimétrie : porosité ouverte	64
2.2.2	Diffusion centrale des rayons X aux petits angles en incidence rasante	65
2.2.3	Spectroscopie infrarouge à transformée de Fourier	67
2.2.3.1	Principe de fonctionnement	67
2.2.3.2	Analyse des spectres infra-rouge	69
2.2.4	Spectroscopie infrarouge en mode réflexions internes multiples	70
2.2.5	Caractérisations électriques	70
2.2.5.1	Structure de tests Métal-Isolant-Métal	70
2.2.5.2	Équipements de caractérisation électrique	71
2.2.6	Traitements thermiques	72
2.3	Conclusions sur les techniques de dépôt et de caractérisations	73

Ce second chapitre a pour but de présenter les techniques de dépôt, les structures étudiées et les caractérisations mises en place dans cette étude. Le chapitre est divisé en deux parties. La première partie expose la technique de dépôt utilisée pour la fabrication de films minces de SiOCH ainsi que les procédés de réalisation des interconnexions iBEOL choisis. La deuxième partie traite des techniques de caractérisations permettant une analyse des matériaux, tant en surface qu'en volume.

2.1 Réalisation des diélectriques « *low- κ* »

2.1.1 Principe des dépôts chimiques en phase vapeur assistés par plasma

2.1.1.1 Milieu plasma en PECVD

Historiquement, deux principales méthodes ont été utilisées pour synthétiser des couches minces de SiOCH : par centrifugation (*spin coating*) ou par dépôt chimique en phase vapeur assisté par plasma (PECVD). Ces deux techniques sont bien référencées dans la littérature. Cependant, la technique de *spin coating* n'a pas été choisie par l'industrie du fait des faibles propriétés mécaniques des matériaux déposés [1]. En microélectronique, la technique de référence est donc la PECVD. Variante du dépôt chimique en phase vapeur (CVD), elle s'est fortement développée durant les années 1990.

Le dépôt CVD est obtenu par l'injection, dans un réacteur, d'un gaz porteur (généralement He) et de plusieurs gaz réactifs à partir de précurseurs gazeux ou vaporisés. Ces derniers vont réagir entre eux au contact d'une surface chaude pour former un matériau en couche mince. L'éventail de températures de dépôt peut aller de 100 °C (nickel déposé à partir de Ni(CO)₂) pour les plus basses températures à 1350 °C pour un dépôt de silicium à partir du silane SiH₄ [2].

L'aspect important de la PECVD en comparaison à la CVD classique est donc l'ajout d'un plasma dit « froid ». L'intérêt principal est d'abaisser les températures de dépôt. La création du plasma est réalisée grâce à la présence d'un champ électromagnétique en parallèle de l'ajout des gaz. L'accélération des électrons présents dans le gaz et leur déplacement vont permettre une collision avec les autres molécules et atomes présents. A partir de l'énergie cinétique des électrons, une réaction d'ionisation en cascade va donc se mettre en place. Dans des conditions favorables, qui seront discutées plus loin, le régime de plasma est établi. Un mélange complexe composé, entre autres d'électrons, d'ions, de radicaux d'atomes ou de molécules est établi.

La compréhension totale du phénomène reste complexe et la diversité des réactions pouvant entrer en jeu est importante [3]. Ainsi, les réactions mises en jeu lors d'un dépôt PECVD ne sont pas connues dans leur totalité. Cependant, la maîtrise de ce procédé est suffisante pour être sûr de dépasser les énergies d'activations nécessaires à des réactions chimiques. Une fois cette énergie obtenue, la diffusion/réaction des espèces réactives est favorisée comme présenté sur la Figure 2.1.

Par la suite, les espèces vont diffuser vers la surface avant d'être adsorbées. Une fois la migration des molécules effectuée sur le substrat, la croissance du film peut avoir lieu et les espèces volatiles sont désorbées. Les couches minces ainsi déposées peuvent avoir une épaisseur de quelques nanomètres à quelques micromètres avec une très bonne uniformité. Lorsque les paramètres de dépôt permettent une faible fragmentation des réactifs, les

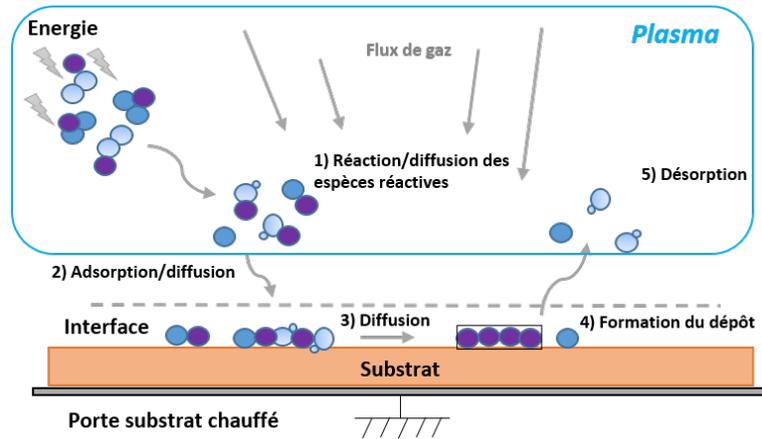


FIGURE 2.1 – Schéma réactionnel simplifié d'un dépôt PECVD.

conditions sont dites douces et ce type de réaction est appelé « polymérisation plasma ». La modification des paramètres externes va avoir un impact direct sur les propriétés du matériau.

2.1.1.2 Conditions de dépôt

Le plasma est créé par une technique plasma facile à mettre en œuvre et peu coûteuse industriellement : le couplage capacitif radio fréquence. C'est ce type de réacteur qui a été utilisé dans cette étude.

Le réacteur est composé de deux électrodes : une électrode supérieure et une électrode inférieure. La première possède également la fonction de douche de distribution des gaz (précurseurs, nettoyage, gaz porteur). Elle est reliée à un générateur radiofréquence 13,56 MHz. La seconde électrode sert de porte-substrat et est reliée à la masse. Un pompage primaire assure le vide dans la chambre de dépôt. Plusieurs types de plasma (basses fréquences, radiofréquences, hyperfréquences) ainsi que plusieurs types d'équipements (inductif, capacitif) peuvent donc exister dans le cas des dépôts PECVD. Le schéma sur la Figure 2.2 représente simplement le type de réacteur utilisé dans notre cas pour le dépôt de diélectriques « *low- κ* ».

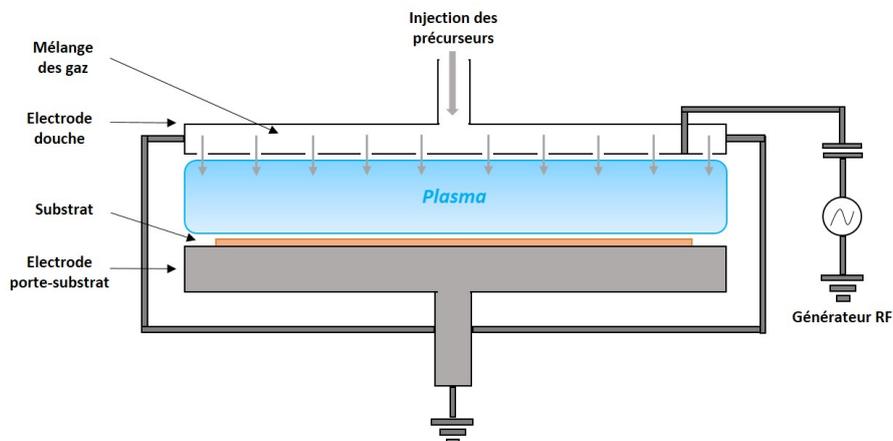


FIGURE 2.2 – Schéma d'un réacteur de dépôt PECVD par couplage capacitif.

Hors équilibre thermodynamique, le plasma est un milieu complexe où une grande di-

versité des réactions peut se produire. Ainsi, il est nécessaire de contrôler les paramètres externes du plasma afin d'obtenir le matériau souhaité. Ces paramètres sont principalement les suivants :

- Pression totale
- Puissance plasma
- Espacement inter-électrodes
- Température du substrat
- Flux et ratios de précurseurs

Il existe aussi des grandeurs directement liées au plasma que sont les paramètres internes. L'énergie électronique, le potentiel électrique, la densité du plasma sont autant de grandeurs importantes mais difficilement accessibles dans le cas d'un réacteur industriel. L'équipement et les paramètres de dépôt spécifiquement utilisés dans cette étude sont détaillés par la suite.

2.1.2 Couches minces SiOCH

2.1.2.1 Équipement utilisé durant l'étude

L'équipement industriel de dépôt utilisé lors de cette étude est présenté sur les schémas de la Figure 2.3. Il s'agit d'un Producer SE de la marque *Applied Materials* installé dans un environnement propre. Cet équipement PECVD commercialisé au début des années 2000 permet de réaliser des dépôts sur des substrat Si 300 mm, standard de la microélectronique.

Sa structure se décompose en 3 sous parties. La première est le sas de chargement sur lequel le FOUP (*Front Opening Unified Pod*), dans lequel se présentent les plaques silicium, va être posé. Cette partie permet d'amener les substrats dans un sas central (*Buffer*) en amont et de refroidir les plaques en aval du procédé de dépôt. La deuxième, le sas central, est équipée de bras motorisés distribuant les plaques dans les chambres de procédés. La troisième est composée des chambres. Deux types de procédés sont accessibles avec cet équipement : une chambre de PECVD comme décrite précédemment et une chambre de traitement Ultra-Violet. Chaque chambre est dite jumelle car elle peut accueillir deux plaques 300 mm en simultané.

La chambre PECVD utilise une source de plasma à couplage capacitif. L'électrode supérieure est reliée à une tension alternative (radio-fréquence à 13,56 MHz) et l'électrode inférieure est reliée à la masse. L'espace entre les deux électrodes est réglable en hauteur entre 0 et 2,54 cm. La puissance délivrée au plasma peut être réglée entre 0 et 3000 W. La température des murs de la chambre est régulée à 70 °C et celle du porte-substrat varie entre 100 °C et 450 °C selon le dépôt souhaité. Enfin, la pression peut être réglée à des valeurs comprises entre quelques mTorr et 10 Torr. L'arrivée des gaz réactifs se fait par l'électrode supérieure, qui joue aussi le rôle de douche pour une distribution homogène des gaz, perpendiculairement à la surface du substrat.

La chambre Ultra-Violet (UV) est utilisée pour effectuer le post-traitement dans l'approche porogène. Elle est équipée d'une source de lumière ultraviolette à large spectre au dessus du porte substrat, de deux sources magnétron et d'un porte substrat chauffant comme décrit sur la Figure 2.3. Le bulbe UV est entouré d'un système complexe de miroirs

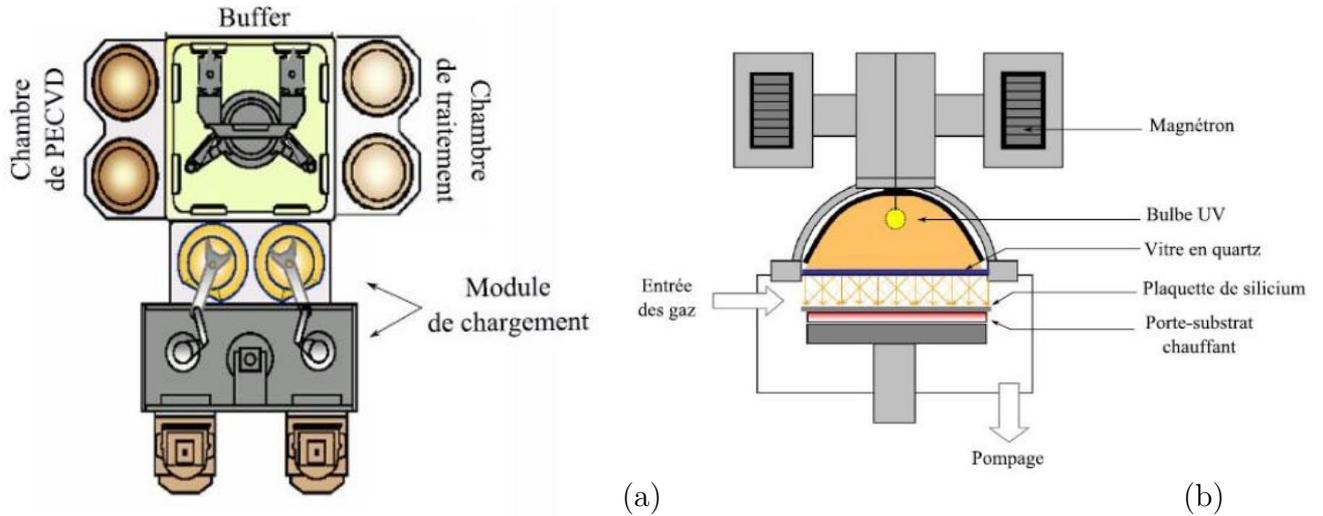


FIGURE 2.3 – Schémas représentatifs des équipements utilisés pour le dépôt des $low-\kappa$ poreux lors de cette étude. (a) Chambre PECVD et (b) Chambre Ultra-Violet.

permettant de créer des faisceaux lumineux dans toutes les directions. Le but est d'éviter les phénomènes d'interférences au niveau du matériau introduit dans la chambre. Cela permet d'obtenir un traitement homogène sans création d'une modulation de l'intensité lumineuse due à la modification de leur cohérence fréquentielle. Le traitement se fait dans une chambre maintenue à 75 °C et un porte-substrat chauffé entre 100 °C et 450 °C. Les pressions peuvent être comprises entre quelques mTorr et 10 Torr sous atmosphère d'hélium ou de diazote N_2 . La configuration de la chambre permet d'éteindre la source UV et de procéder à un post-traitement purement thermique ou assisté UV. L'espace inter-électrodes peut varier entre 0 cm et 2,54 cm comme celui de la chambre PECVD.

La Table 2.1 présente les conditions de dépôt PECVD et de recuits sous UV lors de cette étude. La durée de recuit sous UV peut varier entre 6 et 18 minutes. Lors de cette étude, elle a été adaptée à l'épaisseur de la couche mince et au taux de porosité souhaité [4].

Paramètre	Chambre PECVD	Chambre UV
Température porte-substrat	300 °C	400 °C
Pression chambre	7 Torr	8 Torr
Puissance plasma	650 W	/
Espace inter-électrodes	300 mils	800 mils
Flux O_2	175 sccm	/
Flux d'hélium	700 sccm	9000 sccm
Flux DEMS	1520 sccm	/
Flux NBD	600-1450 sccm	/

TABLE 2.1 – Paramètres de dépôt par PECVD et de post-traitement recuit sous UV lors de cette étude.

2.1.2.2 Approche porogène

La polymérisation plasma est un procédé de préparation de matériaux sous forme de films minces. Il ne s'agit pas à proprement parlé d'une polymérisation. En effet, les matériaux obtenus par polymérisation plasma sont très différents des polymères conventionnels. Il s'agit d'une nouvelle gamme de matériaux. Lors de cette étude, la méthode de synthèse des matériaux utilisée est qualifiée d'approche porogène. Cette technique a été brevetée par une équipe d'IBM en 2001 pour la réalisation de diélectriques poreux basse permittivité par PECVD [5].

Elle est composée de deux principales étapes. La première est le dépôt d'un premier matériau composé de deux phases. Il s'agit d'un matériau hybride, mélange d'organosiliciés et d'hydrocarbures de type C_nH_m appelés porogènes. La seconde étape consiste à effectuer un post-traitement (recuit UV ou recuit thermique) qui permet l'élimination du porogène afin de générer de la porosité. Le choix de l'utilisation d'un recuit thermique assisté par UV a été effectué après plusieurs développements [6]. La durée de retrait de la phase porogène est drastiquement réduite en comparaison avec un recuit thermique classique. Les coûts de production sont réduits et le recuit UV est maintenant le procédé industriel de référence en tant que post-traitement. Le schéma de principe de cette approche est décrit sur la Figure 2.4.

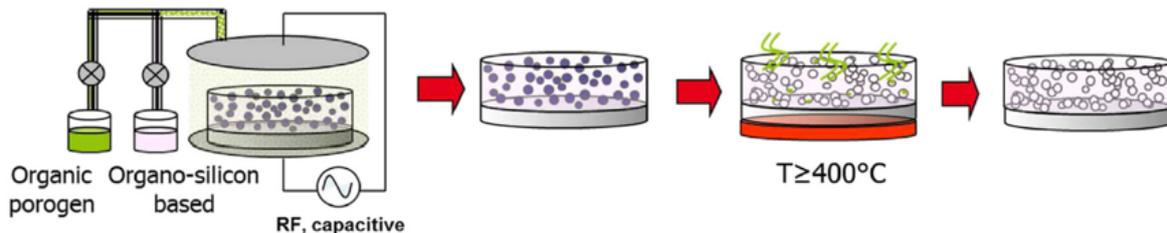


FIGURE 2.4 – Schéma de principe de l'approche porogène.

Le choix des précurseurs employés lors de cette approche n'a rien de simple. En plus d'une grande diversité des molécules pouvant être adoptées comme précurseurs, le cahier des charges est exigeant car le choix des précurseurs a un impact direct sur les propriétés structurales, mécaniques et électriques du matériau poreux.

Le premier précurseur doit posséder une composition proche de celle du squelette du matériau final désiré. Les molécules présentant des liaisons Si-O dans leur composition vont alors être préférées. Ce choix va permettre de ne pas dégrader le porogène en ajoutant un fort taux d'oxygène lors de la phase de dépôt comme pour les silanes (3MS ou 4MS) [7]. Cela permet d'éviter une oxydation du porogène pour l'obtention de liaisons Si-O. Les organosiliciés cycliques avec un squelette Si-O-Si ont longtemps été étudiés. Le but est de créer de la porosité naturelle grâce au fort encombrement stérique qu'ils imposent de part leur géométrie (OMCTS) [8]. Des difficultés rencontrées pour l'introduction des espèces du porogène ont finalement mené à l'utilisation de molécules non cycliques [9]. De plus, la structure du précurseur joue un rôle sur la nature des groupements obtenus lors du dépôt. Un fort taux de groupements $Si(CH_3)_2$ ne permet pas d'obtenir une porosité stable thermiquement et mécaniquement puisqu'un effondrement du squelette apparaît lors du retrait de la phase porogène [10].

Ainsi, il a été montré que l'utilisation du précurseur diéthoxymethylsilane (DEMS) associé à l'ajout d'un faible flux d'oxygène favorise le groupement $Si(CH_3)_1$ et limite la

formation de groupements $\text{Si}(\text{CH}_3)_2$ [11]. Ces deux précurseurs sont présentés dans la Table 2.2. Diverses molécules permettent d'obtenir des diélectriques poreux SiOCH à faible permittivité. Le DEMS ($\text{SiO}_2\text{C}_5\text{H}_{14}$), qui est le plus utilisé dans les milieux industriels, sera celui utilisé lors de ce travail.

Le principal critère lors du choix du précurseur porogène est la température de décomposition. La phase porogène doit en effet se dégrader lors de l'étape de post-traitement avec $T \leq 450$ °C. Inversement, cette phase, ne doit pas se dégrader lors de la phase de dépôt à $T = 300$ °C. Les molécules organiques hydrocarbures de type C_nH_m permettent de respecter ce critère mais la taille des pores obtenus après retrait de la phase porogène ne doit pas être trop élevée. En effet, des problèmes d'intégration peuvent intervenir pour la suite du procédé (rugosité des lignes et des vias). Le précurseur porogène retenu lors de cette étude est alors le NBD (Norbornadiène) C_7H_8 dont les propriétés sont présentées dans la Table 2.2.

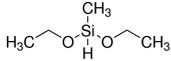
Nom du précurseur	Diethoxymethylsilane (DEMS)	Norbornadiene (NBD)
Formule chimique	$\text{C}_5\text{O}_2\text{H}_{14}\text{Si}$	C_7H_8
Numéro CAS	2031-62-1	121-46-0
Masse molaire ($\text{g}\cdot\text{mol}^{-1}$)	134,25	92,14
Température d'ébullition(°C)	95	90,25
Structure		

TABLE 2.2 – Principales caractéristiques des précurseurs utilisés lors de cette étude.

2.1.2.3 Matériaux poreux utilisés

Lors de cette étude, deux principaux matériaux ont été soumis à plusieurs budgets thermiques afin d'analyser leurs comportements. Le premier dépôt, que l'on appellera « SiOCH 2.7 », est un empilement composé de trois couches de porosités variables [12]. Celles-ci sont obtenues en faisant varier les débits de précurseurs lors de l'étape de dépôt. A partir d'un substrat silicium 300 mm, une première couche d'accroche est déposée à partir du précurseur DEMS. Par la suite, le précurseur porogène NBD est incorporé progressivement jusqu'au taux établi pour la couche la plus isolante (pSiOCH). L'ordre de grandeur de l'épaisseur de la couche la plus isolante est de 60 nm. Le rapport des précurseurs porogène/matrice est alors diminué pour produire une couche d'encapsulation. Une seule étape de dépôt permet d'obtenir cet empilement complexe présenté sur la Figure 2.5 (a). Ce matériau est utilisé lors d'une intégration industrielle.

Le second a été fabriqué selon les conditions de la couche possédant le κ le plus faible (pSiOCH) de l'empilement « SiOCH 2.7 ». Ce matériau est nommé par la suite « SiOCH 2.5 » avec $\kappa = 2,5$. La structure schématique de la couche mince pSiOCH est représentée sur la Figure 2.5 (b). Elle se décompose en un squelette de liaisons Si-O-Si et des groupements $-\text{CH}_3$. D'importantes modifications peuvent être rencontrées lorsqu'un matériau

poreux est recuit à haute température. La dégradation thermique d'un matériau aussi fragile peut modifier ses propriétés intrinsèques. Dans le but de faire une étude matériau, il est plus simple d'étudier une seule couche. Le dépôt unique de la couche SiOCH 2.5, représentative de la partie centrale du matériau intégré, a été choisi.

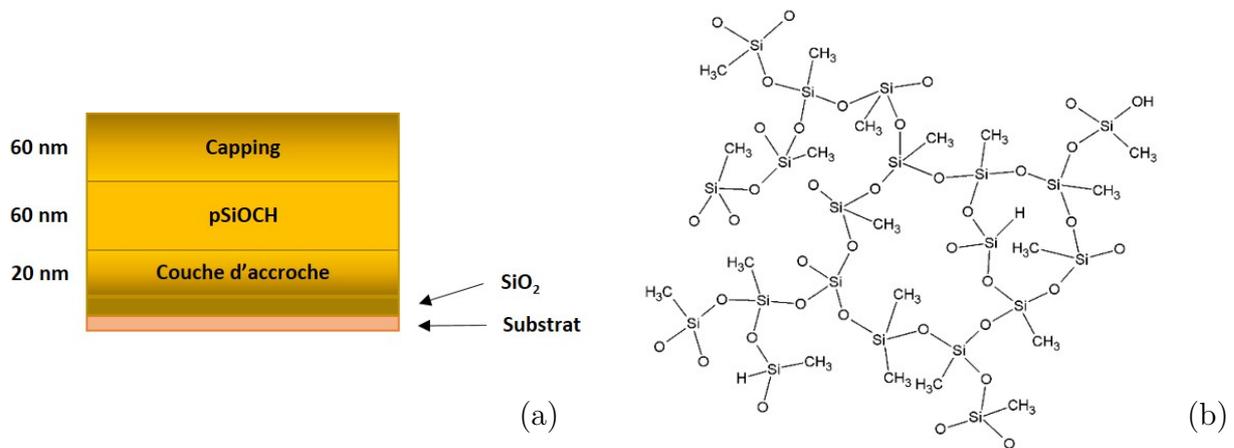


FIGURE 2.5 – Schémas représentatifs de l'empilement lors du dépôt du matériau SiOCH 2.7 (a) et de composante pSiOCH (b).

Les matériaux poreux sont généralement associés à des couches plus denses dans un empilement plus complexe. En effet, les nombreux problèmes d'intégration liés à leurs propriétés élastiques médiocres et à la présence de porosité obligent ces matériaux à être eux-même intégrés dans un empilement avant intégration dans les circuits intégrés [13, 14].

2.1.3 Réalisation des lignes d'interconnexions

Le remplacement de l'aluminium par le cuivre comme métal dans les interconnexions a nécessité de nouveaux procédés de fabrication des lignes d'interconnexions. Cela est dû au fait que le cuivre soit un matériau difficilement gravable. Pour les nœuds technologiques < 130 nm, les lignes d'interconnexions sont réalisées par un procédé « double damascène ». Ce dernier permet de métalliser, en une seule étape, les lignes d'un même niveau et les vias les reliant au niveau inférieur. Le procédé est présenté succinctement sur la base de schémas sur la Figure 2.6 dans le cas d'interconnexions TaN-Ta/Cu.

Premièrement, une couche barrière de TiN sert de masque dur (HM) dans le but de protéger le diélectrique d'une contamination par une résine déposée par dessus. Les motifs à graver sont transférés sur le masque dur (étape (b)-(c)) puis dans le diélectrique (étape (d)). Ensuite, une partie du via est réalisée. Une gravure simultanée de la ligne et du via va permettre d'enlever la résine supérieure. A l'étape suivante, le dépôt d'une barrière TaN/Ta (étape (f)) permet d'éviter la diffusion du cuivre dans le diélectrique. Le dépôt d'une couche d'accroche en cuivre est effectué avant la croissance électrolytique du métal. Finalement, un polissage mécano-chimique (CMP) est réalisé pour enlever l'excédent de métal.

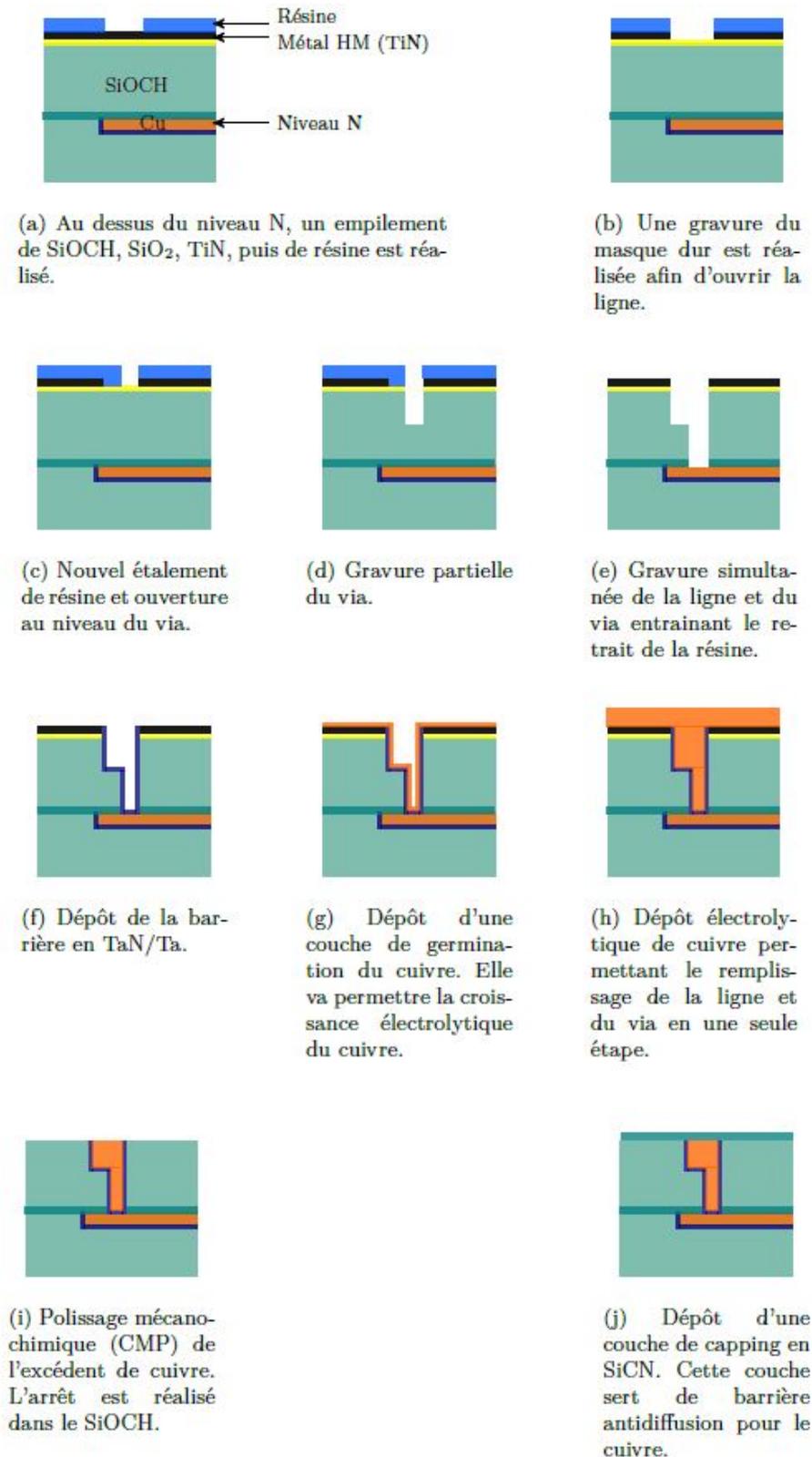


FIGURE 2.6 – Représentation des différentes étapes de fabrication d'un niveau d'interconnexion. Extrait de [15].

Ces progrès ne se font pas sans apporter d'autres défis. L'enchaînement de plusieurs procédés de fabrication, de chimie ou de plasma ne permet à priori pas de conserver la

structure du matériau diélectrique intacte [16]. Malgré des étapes de protection du $low-\kappa$ (modification de la chimie de gravure, stratégie de masquage), les propriétés de ce matériau fragile sont dégradées. L'apparition de reprise d'eau, de liaisons pendantes, de résidus de cuivre ou de diffusion des précurseurs de la barrière due aux nombreuses étapes de fabrication fragilise la fiabilité du diélectrique [17]. C'est une des raisons pour lesquelles un empilement tri-couches est utilisé lors d'une intégration industrielle.

L'intégration présentée avec un couple métal/barrière de type TaN-Ta/Cu est celle choisie par l'entreprise STMicroelectronics [18]. D'autres couples peuvent être utilisés pour faire des études de fiabilité du diélectrique TDDB. Ainsi, il est important de détailler les structures mises en place lors de ces travaux pour corrélérer la fiabilité du matériau poreux avec le comportement physico-chimique de ce dernier.

2.1.4 Présentation des empilements utilisés

Pour l'étude de la fiabilité du diélectrique SiOCH 2.7, trois types de structures ont été mis en place à partir d'une base commune. Sur des plaques de silicium 300mm, une double couche de nitrure/SiO₂ (TEOS) est déposée dans le but d'isoler le substrat du premier niveau métallique. La Figure 2.7 présente le procédé utilisé à la suite de cette étape. Une fois la double couche déposée, le premier niveau métallique est fabriqué. Il commence par le dépôt d'une couche d'arrêt de la gravure SiCN. Il s'agit d'un matériau possédant une basse permittivité $\kappa = 5.6$ grâce à l'incorporation de carbone. Par la suite, une couche de 100 nm de diélectrique poreux SiOCH 2.7 est déposée comme décrit au paragraphe 2.1.2.3 par PECVD.

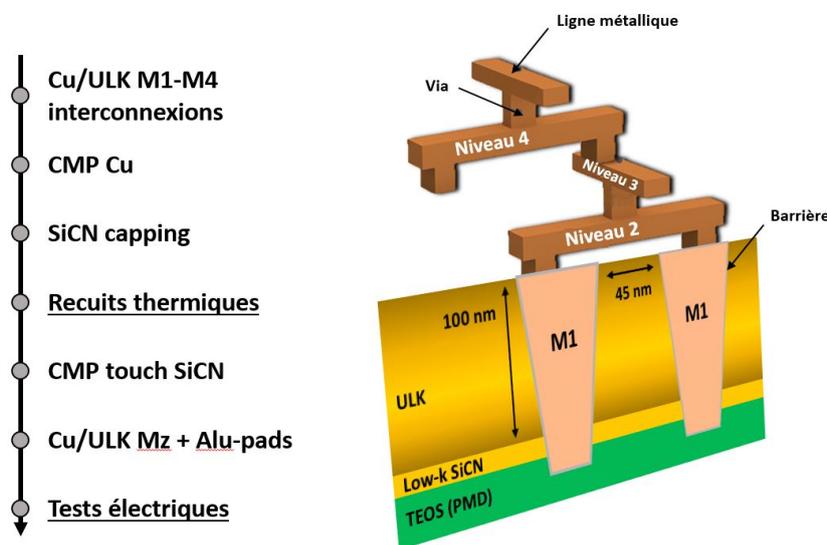


FIGURE 2.7 – Procédé utilisé pour la réalisation de structures de test de la fiabilité en ligne à ligne et via à ligne (FDSOI 28 nm Cu/ULK BEOL).

Le procédé continue par une photolithographie UV qui permet de définir les tranchées à graver dans la couche du diélectrique. Les tranchées sont alors remplies par la barrière et aplanies par CMP. La nature des barrières est différente selon l'empilement étudié. Trois empilements ont été testés. Il s'agit des empilements Ti-TiN/W, MOCVD W/W et TaN-Ta/Cu. Ils possèdent tous les trois le même $low-\kappa$ poreux (ULK). La combinaison Barrière/Métal est étudiée au niveau Métal 1 (M1) pour les lots tungstène W et aux

niveaux M1-M2 pour le lot cuivre Cu. Les lots tungstène W possèdent une architecture avec du Cu pour les niveaux M2-M4 mais ces niveaux ne seront pas testés.

Le couple W/ULK a été étudié pour des raisons de contamination. Cela est dû au fait que les machines FEOL ne possèdent pas les mêmes exigences de contamination métallique que les machines BEOL. En effet, le transfert de matériaux contaminant, dû à l'empilement de deux transistors, est un problème critique en salle pour l'intégration 3D séquentielle.

Les barrières de diffusion sont propres à chaque matériau de remplissage. C'est pour cette raison que la barrière Ti-TiN n'a pas été utilisée pour l'empilement Cu M1-M4. Elle a été remplacée par une barrière TaN-Ta. La barrière dite « MOCVD W » a été déposée par MOCVD (*MetalOrganic Chemical Vapor Deposition*). Elle est intéressante car elle ne possède pas de fluor. Elle permet alors d'obtenir une diminution de résistance des interconnexions de 22 % en comparaison avec la barrière Ti-TiN [19]. Cette modification permet aussi d'étudier l'influence de la nature de la barrière de diffusion sur la fiabilité du diélectrique.

Suite aux remplissages des tranchées, une couche protectrice SiCN est alors déposée. Le but est de prévenir d'une oxydation en surface au niveau M1 pour les lots W et niveau M4 pour le Cu. En effet, après ce dépôt, les plaques sont recuites à différents budgets thermiques (entre 450 °C et 600 °C pendant 2 h ou 5 h) afin de simuler l'effet de la fabrication du transistor supérieur. Ensuite, la couche de SiCN est retirée par une étape de gravure sèche suivie d'une étape de CMP. Dans le cas des lots W, les niveaux métalliques Cu/ULK M2-M4 sont intégrés au dessus du niveau M1. Pour la réalisation des tests électriques, la structure est encapsulée et des plots en aluminium sont réalisés.

La Table 2.3 résume les métaux et barrières utilisés pour chaque lot :

Lot n°	1	2	3
Métal M1	Tungstène W	Tungstène W	Cuivre Cu
Métal M2-M4	Cuivre Cu	Cuivre Cu	Cuivre Cu
Barrière	Ti-TiN	MOCVD W	TaN-Ta
Niveau métal testé	M1	M1	M1 et M2
Gamme de températures	450-600 °C	500-600 °C	450-550 °C
Temps de recuit	5 h	2 h et 5 h	2 h

TABLE 2.3 – Métaux et barrières de diffusion utilisés pour l'étude de fiabilité du diélectrique.

Dans le but d'analyser la fiabilité du diélectrique inter-ligne, des structures de tests ainsi que des méthodes de caractérisation adaptées sont indispensables. Ces tests sont effectués à la suite de la réalisation des plots en aluminium. Afin de mieux comprendre l'étude de la fiabilité de l'iBEOL et du matériau diélectrique, les tests et structures utilisés au cours de ces travaux de thèse sont détaillés ci-dessous.

2.1.5 Structures de tests et méthodes de tests

L'étude de la fiabilité ne peut pas être réalisée directement sur des structures intégrées. Des structures particulières doivent alors être utilisées et intégrées sur les plaques aux côtés des structures actives. L'objectif est de rendre compte au mieux des phénomènes physiques qui apparaissent sous contrainte électrique.

2.1.5.1 Structures peigne/peigne

Les matériaux diélectriques sont ici étudiés dans une configuration MIM (Métal-Isolant-Métal) dédiée. Le matériau diélectrique dit « SiOCH 2.7 » est intégré entre deux conducteurs métalliques (W ou Cu). Une description de cette structure de test est donnée ci-dessous ainsi que la justification de ce choix.

Les structures peigne/peigne s'adressent à la caractérisation du diélectrique intégré entre deux lignes métalliques. Ces structures capacitives sont constituées de deux peignes imbriqués sur le même plan, comme présenté sur la Figure 2.8. L'intérêt de ces structures réside dans le fait d'obtenir des capacités et des courants de fuite élevés tout en limitant l'encombrement. La surface peut varier selon la longueur et le nombre de peignes. Sa géométrie est fonction de l'espacement (S) entre les électrodes, la largeur (L_a) des doigts et la longueur de métal en vis-à-vis. Cette dernière correspond à la longueur de diélectrique testée. Ces structures spécifiques sont intégrées directement sur les plaques sur un même niveau de métal.

La Table 2.4 fait état des dimensions utilisées dans le cas du nœud technologique 28 nm FDSOI pour l'iBEOL. La Figure 2.8 donne une représentation schématique de la structure peigne/peigne.

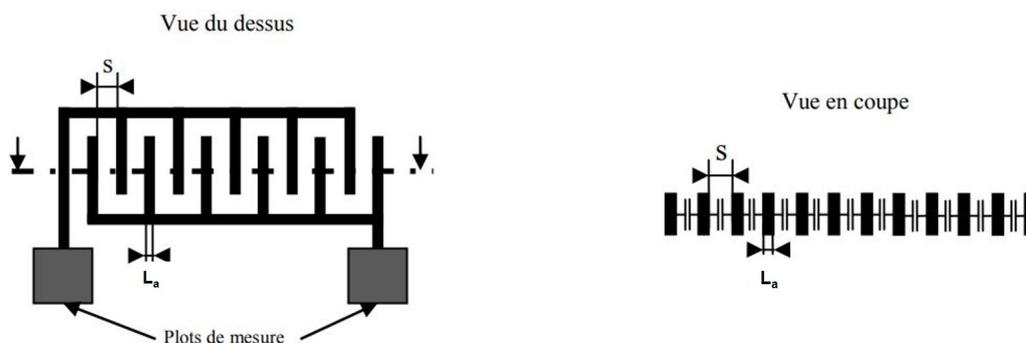


FIGURE 2.8 – Schéma de la structure peigne/peigne.

	Espacement S	Largeur L_a	Longueur de métal L	Hauteur H ULK
Nœud 28 nm	45 nm	45 nm	$1,52 \times 10^7$ nm	100 nm

TABLE 2.4 – Dimensions de l'iBEOL FDSOI 28 nm testé.

Des plots de contact se trouvent aux extrémités de la structure. Ils permettent d'appliquer une tension V entre les deux peignes et de mesurer le courant $I(V,t)$ correspondant à la réponse du diélectrique. Lors d'une utilisation dans des conditions normales, la durée de vie du diélectrique doit être d'une dizaine d'années. Les tests de fiabilité des diélectriques ne pouvant pas s'étaler sur une telle période, une méthodologie de tests accélérés s'impose. Ainsi, des tests sous fortes tensions, forts courants ou hautes températures sont autant de moyens permettant d'effectuer des tests accélérés. Ces structures peigne/peigne autorisent l'application de ces contraintes pour caractériser le diélectrique.

2.1.5.2 Méthodes de caractérisation électrique

L'optimisation des structures de test est indispensable pour l'étude de la fiabilité des diélectriques inter-lignes. Ces structures ont été développées pour subir des tests spécifiques, à de fortes tensions ou de très bas courants. Ainsi, deux méthodes de test existent :

- **Tests sous contrainte constante**

La première méthode consiste à soumettre les structures à une contrainte constante et de suivre l'évolution des propriétés du matériau diélectrique au cours du temps. Ainsi, le temps de claquage est mesuré en fonction de l'amplitude du stress appliqué. Ces tests sont relativement longs mais donnent des informations précises sur le temps à la défaillance.

Les deux principales contraintes utilisées sont le stress à courant constant (CCS pour *constant current stress*) et à tension constante (CVS pour *constant voltage stress*). Pour le premier, un courant est appliqué et le temps jusqu'au claquage de la structure est mesuré. Il permet de connaître la quantité de charges injectées dans le diélectrique jusqu'au claquage. Pour le second, une tension constante est appliquée, il est aussi appelé *Time Dependent Dielectric Breakdown (TDDB)*. Il permet de connaître le temps à la défaillance ou *Time to Failure (TTF)*. Ce dernier représente le temps nécessaire pour qu'un pourcentage donné d'éléments soient claqués. L'interprétation des tests CCS étant difficile, le champ variant au cours de l'expérience, seuls les tests CVS seront utilisés dans ce manuscrit.

- **Stress sous rampe linéaire**

La seconde méthode consiste à appliquer une rampe linéaire en tension (LRVS pour *Linear ramped voltage stress*) jusqu'à obtenir le claquage. Ces tests se révèlent rapides et permettent de comparer différents diélectriques ou procédés. Les mécanismes de conduction mis en jeu et la tension au claquage du diélectrique V_{bd} (Voltage to Breakdown) peuvent être extraits. Cette tension V_{bd} permet de connaître la robustesse des diélectriques mais est difficilement corrélée à la durée de vie du matériau.

Un critère de défaillance est nécessaire afin de définir le moment où l'isolant passe d'un état de « marche » à un état de défaillance. Il a été constaté que le claquage électrique et les pertes des propriétés isolantes du matériau marquent la défaillance du diélectrique. Ils se manifestent physiquement par la création d'un chemin de percolation entre deux électrodes entourant le diélectrique. Le temps au claquage marque alors l'instant où une diminution

ou une augmentation brutale du courant de fuite lors d'un test CVS est observée comme présenté sur la Figure 2.9.

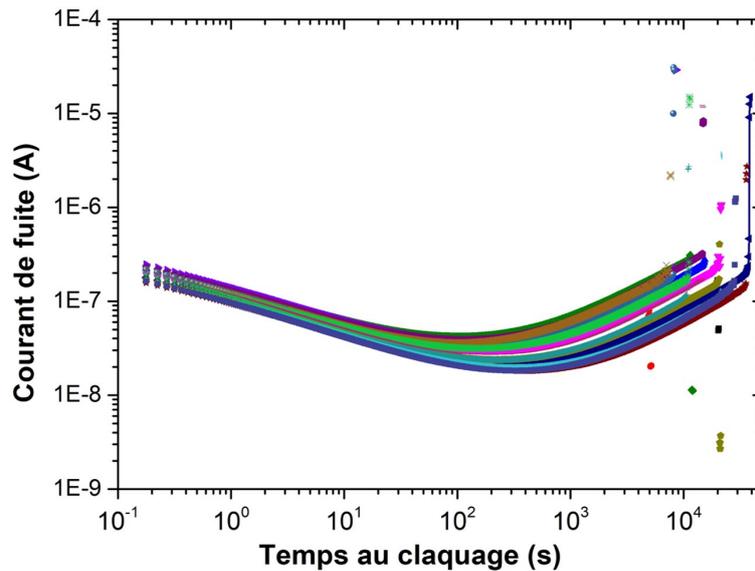


FIGURE 2.9 – Mesures de temps au claquage (TTF) pour une structure identique sur plusieurs puces d'une même plaque à une même tension de stress. Augmentation ou diminution brutale du courant de fuite à des temps différents selon la puce testée.

Il s'agit de la traduction du critère de défaillance. L'obtention d'une seule augmentation brutale implique le claquage de la plus petite résistance dans le diélectrique. La diminution du courant de fuite peut être reliée à la fonte des connexions métalliques lors d'une amenée de courant brutale (élévation excessive du courant localement). Ce phénomène correspond à un claquage qu'il est possible de déterminer par des mesures en courant avec un oscilloscope. Le critère de défaillance fixé lors, de ces travaux, est une augmentation brutale de l'amplitude du courant de $0,9 \times 10^{-7} \text{ A}$ entre deux mesures successives.

Ainsi, l'ensemble de ces lots électriques a été testé pour l'étude de la fiabilité du diélectrique inter-lignes dans le cadre d'interconnexions iBEOL. Ces travaux permettent de relier les propriétés électriques du matériau à la fin du processus de fabrication aux propriétés physico-chimiques du matériau. En vue de corrélérer ces deux études, différentes techniques de caractérisations ont été utilisées afin de comprendre et d'interpréter le comportement des matériaux non intégrés soumis à des recuits hautes températures ($\geq 400 \text{ }^\circ\text{C}$).

2.2 Techniques de caractérisations

Les principaux moyens expérimentaux mis en œuvre dans cette étude sont présentés. Ces techniques permettent d'établir une compréhension du comportement des couches minces lors de l'application d'un budget thermique et font l'objet d'un intérêt particulier lors du chapitre 4.

2.2.1 Ellipsométrie spectroscopique et porosimétrie

2.2.1.1 Ellipsométrie-spectroscopique

L'ellipsométrie-spectroscopique est une technique optique simple à mettre en place et non destructive. Elle permet d'étudier les propriétés physiques et morphologiques d'échantillons plans en mettant en œuvre une analyse à longueurs d'ondes variables.

Une lumière incidente polarisée rectiligne est utilisée. Considérée comme une onde électromagnétique plane, elle peut se décomposer en deux vecteurs de polarisation \vec{E}_s et \vec{E}_p .

Les deux composantes p et s incidentes (E_{si} - E_{pi}) sont déphasées après réflexion (E_{sr} - E_{pr}). L'état de polarisation de la lumière initialement rectiligne se retrouve en état elliptique. Les angles Ψ et Δ représentent respectivement le rapport des amplitudes et le déphasage entre p et s. Ces deux paramètres sont fonction de la longueur d'onde λ et de l'angle d'incidence Φ_0 de la lumière. Ce sont les grandeurs obtenues lors de la mesure ellipsométrique comme présenté sur la Figure 2.10. Après traitement, des paramètres tels que l'épaisseur de la couche mince et l'indice optique sont alors accessibles.

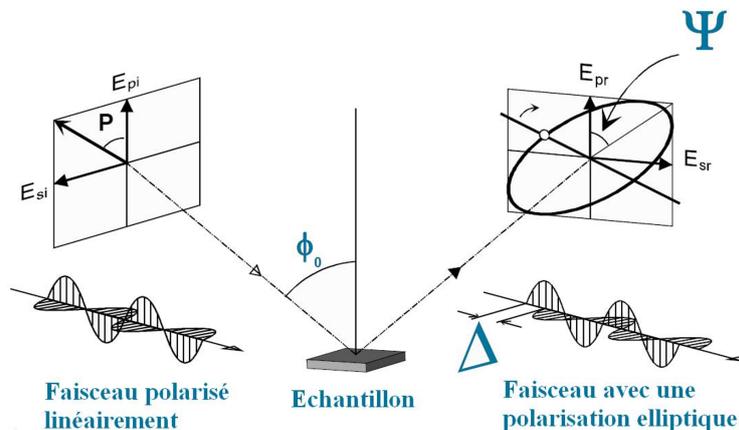


FIGURE 2.10 – Schéma de principe de la mesure ellipsométrique

L'appareil utilisé dans cette étude est un MC2000 de la marque *Woollam*. Sur une gamme de longueur d'onde allant de 300 à 1700 nm, trois acquisitions de spectres à trois angles d'incidences différents (55, 65 et 75°) sont effectuées. L'objectif final de cette technique est d'avoir accès à l'épaisseur et l'indice de réfraction du matériau étudié. Les grandeurs mesurées Ψ et Δ doivent être comparées à des modèles pré-établis. Dans ces travaux de thèse, un modèle de Cauchy est utilisé pour modéliser les résultats expérimentaux. De plus, l'équation d'Urbach [20] à deux paramètres (α et β) permet de prendre en compte l'absorption de la lumière. Le coefficient d'extinction et l'indice optique s'expriment, d'après les modèles utilisés, de la manière suivante :

$$n(\lambda) = A + \frac{B}{\lambda^2} + \frac{C}{\lambda^4} \quad (2.1)$$

$$k(\lambda) = \alpha \exp\left[\beta\left(\frac{1}{\lambda} - \frac{1}{\gamma}\right)\right] \quad (2.2)$$

- A, B, C : coefficients de Cauchy
- α : facteur d'extinction de la fonction d'Urbach
- β : facteur de décroissance exponentielle de la fonction d'Urbach
- γ : largeur de bande

La présence de carbone dans les films minces amène le matériau à posséder une valeur d'énergie de gap $E_g > 7$ eV. Le matériau est alors absorbant dans la gamme de longueur d'onde étudiée et justifie l'utilisation du modèle d'Urbach. Un oscillateur de Lorentz (non détaillé ici) peut-être ajouté dans certains cas. Le paramètre γ est fixé à 400 nm. Le logiciel WVASE₃₂ est utilisé pour effectuer les régressions. Les variations des paramètres Φ et Δ en fonction de la longueur d'onde sont ainsi suivis et l'erreur quadratique moyenne (MSE : *Mean Square Error*) est minimisée en tant qu'indice de confiance de l'ajustement.

Un second ellipsomètre à modulation de phase UVISEL (*HORIBA Jobin Yvon*) a également été utilisé. La particularité du second ellipsomètre est d'être équipé d'une lampe deutérium (en plus d'une lampe à arc Xénon), lui conférant une gamme spectrale plus importante dans le domaine UV débutant à 147 nm.

2.2.1.2 Ellipsométrie-Porosimétrie : porosité ouverte

Outre l'ellipsométrie spectroscopique, l'utilisation de l'ellipsométrie permet aussi d'estimer la porosité ouverte des films minces. Avec l'émergence des couches minces poreuses dans le milieu de la microélectronique, plusieurs techniques non destructives ont vu le jour. L'ellipsométrie-porosimétrie (EP) est sûrement la technique de cette famille la plus utilisée. Il existe d'autres techniques telles que la spectroscopie par annihilation de positrons ou encore la diffusion des rayons X aux petits angles en incidence rasante (GISAXS) que nous détaillerons plus tard.

Le principe de l'EP est basé sur la mesure de la partie réelle de l'indice de réfraction $n(P)$ de la couche en fonction de la pression P de la chambre lors de l'adsorption/désorption d'un solvant. Plusieurs solvants peuvent être utilisés comme de la vapeur d'eau, du méthanol ou du toluène. L'épaisseur de la couche poreuse, l'indice de réfraction, le taux de porosité ouverte et le rayon des pores peuvent ainsi être extraits [21]. En effet, la réalisation d'un cycle d'adsorption/désorption permet d'atteindre l'isotherme d'adsorption/désorption du matériau vis à vis du gaz. Ainsi, l'épaisseur du matériau et l'indice optique des deux contributions (matériau étudié et gaz) vont être modifiés. Il est, de plus, possible de remonter à la porosité accessible par le gaz. La fraction de solvant adsorbé dans les pores (V) pour chaque pression relative est calculée via l'équation de Lorentz :

$$(1 - V) \frac{n_m^2 - 1}{n_m^2 + 2} + V \frac{n_{solvant}^2 - 1}{n_{solvant}^2 + 2} = \frac{n^2 - 1}{n^2 + 2} \quad (2.3)$$

- V : volume de gaz adsorbé
- n_m : indice théorique du squelette
- $n_{solvant}$: indice théorique du solvant
- n : indice mesuré expérimentalement

Le solvant choisi dans notre étude est le toluène. Sa pression relative est $P_s = 25$ Torr à 20 °C. Il montre des caractéristiques intéressantes pour cette technique avec les matériaux p-SiOCH :

- Taille de la molécule $<$ taille des pores mesurés
- Inerte vis à vis du matériau étudié
- Indice optique $n_{solvant} \neq n_{SiOCH}$

L'équipement de mesure utilisé est l'EP₁₂ de l'équipementier *SOPRA*. Le schéma de fonctionnement et une photo de l'équipement sont présentés sur la Figure 2.11. L'appareil permet de travailler à des pressions entre 0.133 Pa et P_s du solvant considéré. Cela permet de vider les pores du matériau SiOCH en début et en fin de cycle. Les courbes d'adsorption/désorption sont effectuées avec des temps d'équilibre de 20 secondes entre chaque point ($\simeq 40$ points) sur une gamme de longueur d'onde comprise entre 300 nm et 800 nm.

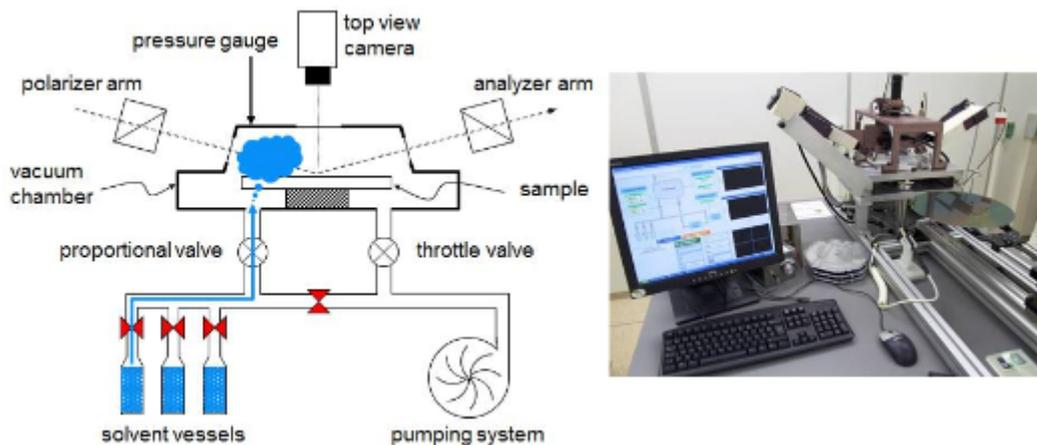


FIGURE 2.11 – Schéma de principe et photo de l'équipement EP₁₂.

Les données extraites dans le cas d'un matériau SiOCH d'une épaisseur de 190 nm sont présentées sur la Figure 2.12. L'analyse des courbes expérimentales renseigne sur le taux de porosité ouverte dans le matériau, sur le type de porosité [22] ou encore sur le rayon des pores donné par le modèle de Kelvin [23]. Les modèles sur le rayon moyen des pores permettent de relier le volume adsorbé à la taille des pores remplis.

2.2.2 Diffusion centrale des rayons X aux petits angles en incidence rasante

Les hétérogénéités de densité électronique d'un matériau amorphe permettent de diffuser un faisceau de rayons X. Nous avons donc essayé de sonder notre matériau sur substrat silicium via l'utilisation de la technique de diffusion centrale des rayons X en incidence rasante (*Grazing-Incidence Small-Angle X-ray Scattering* - GISAXS). Le GISAXS consiste à mesurer l'intensité diffusée par l'échantillon, au voisinage de l'origine du réseau réciproque. Cette technique est adaptée à l'étude d'objets ayant une taille comprise

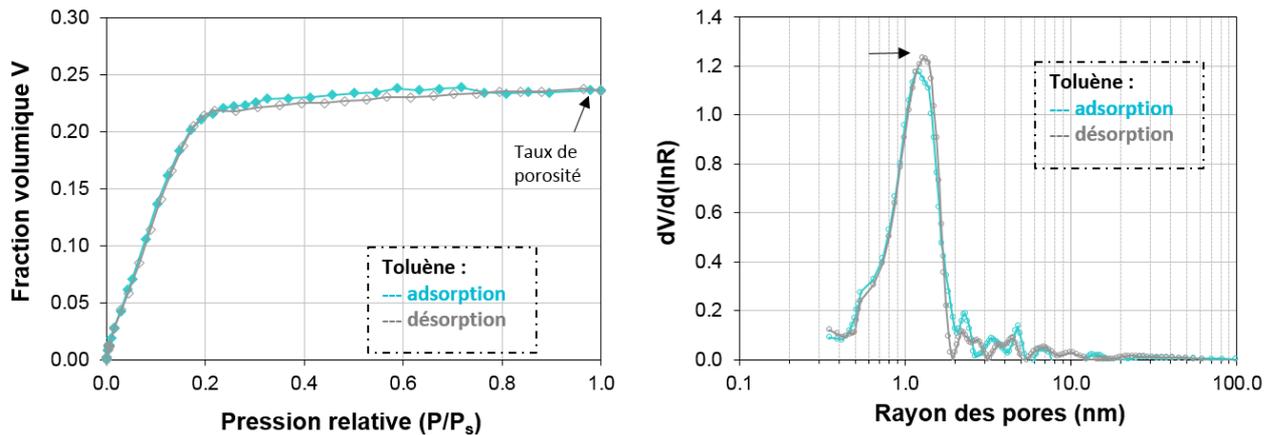


FIGURE 2.12 – Résultats expérimentaux obtenus par EP sur une couche mince de pSiOCH de 190 nm

entre quelques dixièmes de nanomètres et quelques centaines de nanomètres. L'utilisation de rayons X dans notre cas est justifiée pour l'analyse de la porosité du matériau. En effet, les photons vont être déviés sans perte d'énergie. Les pores des matériaux SiOCH sont des hétérogénéités de tailles nanométriques et sont donc observables avec une technique de diffusion centrale par rayons X en incidence rasante. Le GISAXS permet ainsi d'obtenir des informations sur les corrélations latérales (suivant q_y et q_z), sur la taille et la forme d'objets nanométriques déposés sur une surface.

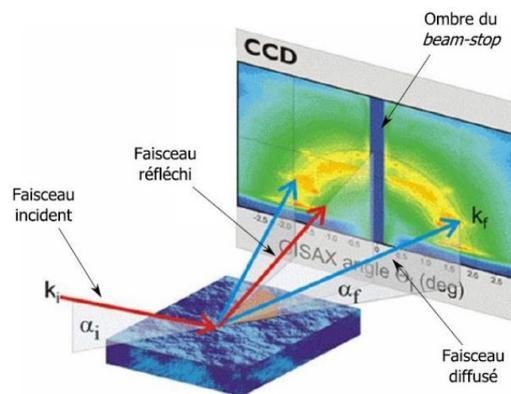


FIGURE 2.13 – Représentation schématique de la méthode de diffusion des rayons X aux incidences rasantes

Le calcul de l'intensité diffusée est très difficile dans le cas général car les configurations doivent tenir compte des couplages entre la taille, la forme, l'orientation et la position des particules voisines [24]. Des simplifications doivent être faites pour calculer la diffusion. Cette approximation fait l'hypothèse que la distance entre les particules est indépendante de leurs morphologies (forme, taille, orientation). Dans les systèmes dilués cette approximation est correcte [25]. D'où l'utilisation d'un modèle qui considère les pores comme sphériques. La loi de Guinier [26] permet ainsi d'obtenir une estimation de la taille des pores et de la quantité de pores. Par la suite, la valeur du taux de porosité du matériau via l'utilisation du logiciel Igor/FitGisaxs [27] est accessible. Contrairement à l'ellipsométrie-

porosimétrie, cette technique nous donne accès non seulement à la porosité ouverte mais aussi à la porosité fermée. Comme présenté sur la Figure 2.13, la diffusion élastique se fait en incidence rasante dans le but de profiter du phénomène de réflexion. Le faisceau diffusé est capté par un détecteur bidimensionnel (capteur CCD) lorsque l'angle d'incidence est inférieur à l'angle critique (permet de sonder uniquement la couche mince). Pour bloquer les faisceaux direct ($\alpha_f = 2\theta_f = 0$) et réfléchi ($\alpha_f = \alpha_i$), très intenses, qui endommageront le détecteur, un cache (beamstop) en plomb est placé devant le détecteur. Un pic de Yoneda est observé lorsque l'intensité réfléchie présente une décroissance rapide alors que l'intensité transmise atteint un maximum [28]. Le pic de Yoneda est caractéristique du matériau. Deux pics de Yoneda sont visibles dans cette étude, celui du silicium et celui de la couche mince SiOCH poreuse. Ces expériences ont été réalisées sur la ligne D2AM de l'*European Synchrotron Radiation Facility* (ESRF).

2.2.3 Spectroscopie infrarouge à transformée de Fourier

2.2.3.1 Principe de fonctionnement

Le principe de la spectroscopie infra-rouge à transformée de Fourier (*Fourier Transform InfraRed* : FTIR) est basé sur l'interaction entre une onde incidente et les modes de vibrations des liaisons chimiques du matériau. Ainsi, l'analyse de spectres d'absorption d'un rayonnement infra rouge à longueur d'onde variable par une couche mince permet de révéler la nature des liaisons entre atomes dans le matériau [29].

Dans le cas des matériaux SiOCH, les travaux précédents ont permis de faire un état de l'art complet des fréquences de vibration en présence (cf. Table 2.5).

Nombre d'onde (cm^{-1})	Liaison	Mode de vibration	Environnement	Référence
3650	O-H	Élongation	Si-OH libre	[30]
3330	O-H	Élongation	Si-OH lié à H_2O	[31]
3060-3020	C-H	Élongation	-CH=CH ₂	[32]
2960	C-H	Élongation a	CH ₃	[33]
2925	C-H	Élongation s	CH ₃	[33]
2900	C-H	Élongation a	CH ₂	[33]
2855	C-H	Élongation s	CH ₂	[33]
2240	Si-H	Élongation s	H-SiO ₃	[34]
2178	Si-H	Élongation s	H-SiO ₂ R, SiH ₂	[35]
1740-1714	C-O	Élongation	C=O	[33]
1610-1590	C=C	Élongation	-CH=CH ₂	[32]
1460	C-H	Cisaillement	CH ₂ non lié à Si	[32]
1410	C-H	Cisaillement a	Si-CH ₃	[32]
1375	C-H		O-CH ₂ -CH ₃	[32]
1450-1350	C-H	Cisaillement	Si-CH ₂ -CH ₂ -Si	[32]
1360	C-H	Cisaillement	Si-CH ₂ -Si	[32]
1270	C-H	Cisaillement s	Si-(CH ₃) ₁	[32]
1260	C-H	Cisaillement s	Si-(CH ₃) ₂	[32]
1250	C-H	Cisaillement s	Si-(CH ₃) ₃	[32]
1180-1120	C-H	Balancement	Si-CH ₂ -CH ₂ -Si	[32]
1130-1000	Si-O	Élongation a	Si-O-Si	[32]
1165-1090	C-O		Si-O-C	[36]
1060	C-H	Balancement	Si-CH ₂ -Si	[32]
980-920	Si-O	Élongation a	Si-OH	[32]
895	Si-H	Cisaillement	O-Si-H	[34]
845	C-H	Balancement a	Si-(CH ₃) ₃	[32]
840	Si-C	Élongation	Si-(CH ₃) ₃	[32]
810	Si-O	Cisaillement	Si-O-Si	[37]
805	C-H	Balancement a	Si-(CH ₃) ₂	[32]
800	Si-C	Élongation	Si-(CH ₃) ₂	[32]
775	Si-C	Élongation	Si-(CH ₃) ₁	[32]
	C-H	Balancement		
450	Si-O	Balancement	Si-O-Si	[32]

TABLE 2.5 – Assignation des différentes liaisons des matériaux SiOCH présentes dans les spectres FTIR. "s" et "a" signifie respectivement symétrique et anti-symétrique.

Un rayonnement électromagnétique dans la gamme de longueurs d'ondes de l'infrarouge est dirigé sur le matériau. Le champ électrique induit peut réagir avec le moment

dipolaire d'une molécule et la faire vibrer si la fréquence d'oscillation du champ coïncide avec la fréquence de vibration du mode propre de la molécule. La fréquence d'absorption du rayonnement dépend de la nature de la liaison, de la masse des atomes de la molécule et de l'environnement proche du groupement. Ainsi, certaines liaisons peu polaires ou symétriques sont difficilement détectables avec ce type de technique.

2.2.3.2 Analyse des spectres infra-rouge

Dans cette étude, l'appareil utilisé est un spectromètre QS-3300 de la marque *Accent*. Les données expérimentales ont été obtenues en utilisant une résolution de 2 cm^{-1} avec un spectre moyenné sur 32 mesures consécutives à l'air ambiant ($25\text{ }^{\circ}\text{C}$). Le mode de mesure employé est le mode en Transmission sous atmosphère d'azote avec un faisceau en incidence normale à la couche mince analysée. Au niveau des axes des spectres, on porte généralement l'absorbance A en fonction du nombre d'onde (cm^{-1}), inversement proportionnelle à la longueur d'onde. Le mode de mesure en transmission permettra de quantifier les espèces chimiques via le calcul de l'aire de chaque pic des échantillons étudiés. Ainsi, il est possible d'analyser l'effet des traitements thermiques sur les couches SiOCH et l'évolution de la quantité des espèces.

Une méthodologie de mesure doit être adaptée afin de pouvoir comparer les échantillons entre eux. Le faisceau infra-rouge va traverser tant la couche mince de SiOCH que le substrat silicium. De ce fait, des mesures de la chambre à vide et du substrat de silicium sont réalisées par avance en l'absence de couche SiOCH. Ces spectres sont soustraits du spectre FTIR réalisé en présence de la couche SiOCH.

Un exemple de spectre obtenu sur un film SiOCH de 190 nm est représenté dans la Figure 2.14.

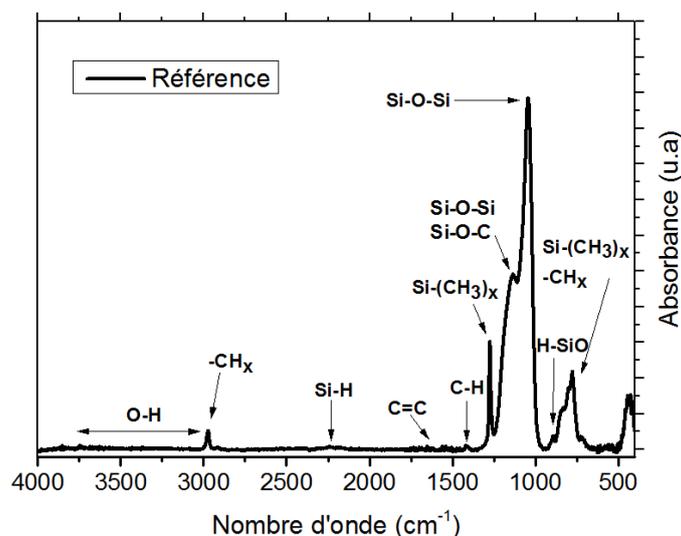


FIGURE 2.14 – Spectre FTIR d'un matériau SiOCH déposé par PECVD sur une zone spectrale de 400 à 4000 cm^{-1} .

Afin de comparer des échantillons ayant subi différents procédés, une correction de la ligne de base forçant à zéro certains points des spectres est effectuée.

2.2.4 Spectroscopie infrarouge en mode réflexions internes multiples

Les espèces chimiques présentes en grande quantité dans un matériau peuvent être facilement détectées par la technique FTIR en mode transmission comme décrit précédemment. Cependant, celle-ci semble inadaptée à la détection de contamination organique qui peut être présente à l'état de trace. L'emploi de la spectroscopie infrarouge en mode réflexion interne multiple ou *Multiple Internal Reflexion* (MIR) est alors nécessaire.

Le principal intérêt de cette technique réside dans le fait que la lumière incidente polarisée effectue plusieurs parcours dans l'échantillon via de multiples réflexions internes avant d'en émerger (couplage par prismes [38]) par réflexion totale sur les faces externes de l'échantillon. Les pertes de signal lumineux sont alors limitées par un état de surface dit « miroir poli » produit par l'utilisation de substrats polis doubles faces. Ainsi, contrairement au FTIR par transmission, le nombre de réflexions en MIR-FTIR peut être de l'ordre de la centaine.

2.2.5 Caractérisations électriques

L'étude des propriétés électriques du matériau SiOCH a été effectuée avec des structures MIM (*Metal-Insulator-Metal*). Les caractérisations électriques ont consisté en des mesures courant-tension (I-V), des mesures de courant en fonction du temps (I-t) ainsi que des mesures de capacités électriques en fonction de la fréquence C(f) et de la tension C(V). Il sera ici décrit les structures de tests et les équipements utilisés pour réaliser les mesures en temps, en tension ou en fréquence.

2.2.5.1 Structure de tests Métal-Isolant-Métal

Le matériau SiOCH 2.5 a été intégré dans des structures MIM comme présenté sur la Figure 2.15. Les électrodes de la MIM, pour le matériau « SiOCH 2.5 », sont composées de TiN pour électrode inférieure et d'Au pour l'électrode supérieure.

Le TiN a été choisi comme électrode inférieure car l'épaisseur obtenue par PVD était grande et ses propriétés bien connues. Sa faible résistivité électrique ($18 \mu\Omega \cdot \text{cm}$ à 293 K [39]), sa faible conductivité thermique et une contamination de catégorie adéquate (nécessaire pour nos procédés en salle propre) sont autant d'atouts qui ont orienté ce choix. L'épaisseur de la couche mince de TiN déposée est de 60 nm.

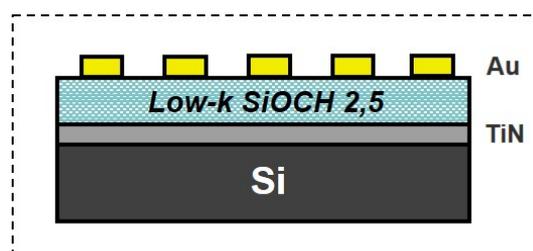


FIGURE 2.15 – Schéma de la structure MIM pour le matériau non intégré.

Le choix de l'électrode supérieure a été effectué à la suite de caractérisations électriques en fréquence (Figure 2.16). Tous les matériaux étudiés ont été déposés par une technique d'évaporation. Plusieurs études ont montré que le choix de l'électrode supérieure avait des conséquences sur les résultats obtenus [40, 41]. La Figure 2.16 montre que la réponse en fréquence du métal Au est meilleure que celle de l'aluminium ou d'un alliage Ti-Au. Les sauts de mesure à $f = 10^4$ Hz sont des artefacts de mesure dûs à l'environnement extérieur. L'avantage de l'Au sur l'aluminium est qu'il est difficile d'avoir des phénomènes d'oxydation. L'alliage Ti-Au avait été mis au point afin de regarder si une couche d'accroche entre le matériau diélectrique et la cathode était nécessaire. Le choix s'est donc orienté sur une cathode d'Au déposée par évaporation grâce à un plasma d'argon. L'épaisseur des plots circulaires d'Au utilisés est de 40 nm pour un diamètre $d = 1,5$ mm.

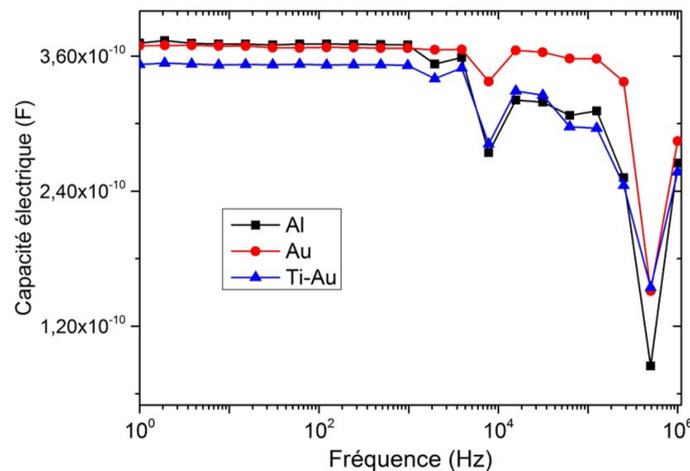


FIGURE 2.16 – Comparaison des capacités électriques de différents métaux en fonction de la fréquence.

2.2.5.2 Équipements de caractérisation électrique

- **Prober SIAM**

Un prober semi-automatique SIAM a été utilisé pour les mesures $I(V)$ et $I(t)$. Un PC externe muni d'un logiciel spécifique permet de contrôler le prober et de caractériser les résultats obtenus. Les gammes de mesures se situent entre 1 fA et 100 mA pour le courant et de $100\mu V$ à 100V pour la tension. Des pointes en tungstène servent de contacts avec les électrodes. Les vis micrométriques permettent, pour l'électrode supérieure, de ne pas transpercer la couche mince déposée par évaporation. De plus, une loupe permet de suivre au mieux la mise en contact et le claquage physique des plots de l'électrode supérieure d'Au.

- **Station sous pointe**

Une station sous pointe montée sur une table en marbre et entourée d'une cage de Faraday a permis d'effectuer des mesures $C(f)$ de couches minces SiOCH. Un porte substrat constitué d'une platine chauffante réglable sert de support à l'échantillon. Deux types de pointes sont utilisées sur cet équipement, un fil d'Au recourbé afin de garantir un contact doux sur l'électrode supérieure et une pointe en tungstène sur l'électrode inférieure. Une isolation électrique coaxiale est présente sur les deux types d'électrodes dans le but de limiter le bruit et de pouvoir accéder à des tensions

de faibles amplitudes. Un spectromètre *Novocontrol Alpha A* est utilisé pour l'étude de la capacitance et de la conductance en fonction de la fréquence. Il est couplé au porte échantillon et relié aux deux pointes et permet d'appliquer des tensions d'excitation de fréquences allant jusqu'à 10^{-2} Hz.

- **Sonde de mercure Hg**

L'équipement développé par la société *Four Dimensions Inc* utilise une structure Métal-Oxyde-Silicium (MOS) soumise à une tension alternative de fréquence 100 Khz et d'amplitude 2V. La structure MOS est réalisée en appliquant une goutte de mercure Hg (électrode supérieure) sur la couche mince du diélectrique qui est elle même placée sur substrat silicium. Un contact entre le substrat silicium et un support métallique (électrode inférieure) est effectué pour finir la structure. En se plaçant dans un régime d'accumulation, il est possible de mesurer la capacité correspondante à la seule couche mince du diélectrique (C). Via la connaissance de l'épaisseur de la couche (e) ainsi que de la surface de la goutte de mercure (S_f), la constante diélectrique du matériau diélectrique est déduite (dans le cas d'une géométrie plane) par l'équation 2.4 :

$$\kappa = \epsilon_r = \frac{C.e}{S_f} \quad (2.4)$$

2.2.6 Traitements thermiques

Au cours de cette étude, il a été entrepris d'estimer l'impact de plusieurs températures de recuit sur l'évolution d'une couche mince de SiOCH. Les équipements utilisés ainsi que les paramètres de recuits dans ce plan expérimental (à pression atmosphérique) ont été les suivants :

- **Four tubulaire**

Un four tubulaire horizontal de la marque *Tempress* a été utilisé dans le cas des échantillons ne possédant pas de Cu (lots W/ matériau non intégré).

- Atmosphère : sous flux N_2 et à pression atmosphérique dans les fours thermiques *Tempress 2* et *Tempress 6*. Cette atmosphère est utilisée lors des étapes de fabrication des interconnexions. Le balayage N_2 permet d'être quasiment sous atmosphère 100% N_2 mais aucune mesure des traces d' O_2 n'a été effectuée.
- Chargement : ce type de four a été choisi car il peut contenir à la fois des pleines plaques comme des échantillons de surface $S_f = 5*5 \text{ cm}^2$ (via l'utilisation d'une nacelle spécifique). Seule une contamination organique est tolérée dans ce type de four.
- Température : un palier isotherme d'une durée de deux heures a été majoritairement choisi. Les spécifications demandées sont celles de la fabrication du transistor supérieur. Pour certains cas d'étude, des paliers de durées variables ont été réalisés. Les rampes thermiques sont de $10 \text{ }^\circ\text{C}/\text{min}$ à partir de $200 \text{ }^\circ\text{C}$ en montée et $1 \text{ }^\circ\text{C}/\text{min}$ en descente. La gamme de température atteignable se situe entre $200 \text{ }^\circ\text{C}$ et $1000 \text{ }^\circ\text{C}$ avec une dispersion de température de $10 \text{ }^\circ\text{C}$ à l'intérieur du four. Dans le cadre de ces travaux, des recuits à $500 \text{ }^\circ\text{C}$, $525 \text{ }^\circ\text{C}$,

550 °C et 600 °C sont principalement étudiés avec une introduction de l'échantillon à 200 °C.

- **Étuve**

Une étuve a été utilisée pour le recuit des lots contenant du cuivre. Il s'agit d'une étuve de la marque *Barloworld*.

- Atmosphère : sous flux N_2 , le taux d'oxygène à l'intérieur de l'étuve est contrôlé précisément afin d'éviter toute oxydation possible du Cu en CuO. Le recuit s'effectue à pression atmosphérique.
- Chargement : possibilité de charger plusieurs plaques 300 mm simultanément.
- Température : variations de température dues à l'inhomogénéité à l'intérieur de l'étuve, pouvant atteindre 7 °C pour une consigne de 300 °C. Les temps de recuits et rampes en températures sont similaires au four tubulaire.

2.3 Conclusions sur les techniques de dépôt et de caractérisations

Ce chapitre a été l'occasion de s'intéresser aux techniques de dépôts des diélectriques *low- κ* et à leur intégration dans des structures BEOL. Ces matériaux sont déposés en couches minces par une technique PECVD. Deux précurseurs (DEMS et NBD) sont utilisés au cours d'une approche porogène puis un recuit sous UV à 400 °C permet de retirer le porogène pour la création de pores. Deux types de couches minces isolantes sont détaillées dans ce manuscrit : un SiOCH 2.5 mono-couche et un tri-couche appelé SiOCH 2.7.

Un des aspects critiques lors de l'intégration des matériaux *low- κ* est leur tendance à être endommagé durant le procédé de fabrication. Il en résulte des problèmes de fiabilité du diélectrique (TDDB). En plus des étapes de fabrication classique, des budgets thermiques sont appliqués lors d'une intégration 3D séquentielle, dans le but de simuler la fabrication d'un transistor supérieur. Les matériaux *low- κ* classiques ne remplissent à priori pas les spécifications.

Dans le but de tester cette fiabilité, des capacités MIM avec le matériau SiOCH 2.5 et des structures intégrées avec les couple W/SiOCH 2.7 et Cu/SiOCH 2.7 sont réalisées. Le budget thermique maximum est de 600 °C, 2 h. Le Cu est le métal classiquement utilisé dans le BEOL mais une alternative W est aussi analysée. Deux barrières au tungstène sont décrites : la première est le Ti-TiN et la seconde est le MOCVD W. Des tests CVS utilisant des structures MIM peigne/peigne sont effectués. Une tension constante est appliquée sur un peigne et le courant est visualisé sur l'autre peigne. L'extraction du temps au claquage permet de tracer des distributions de Weibull et d'analyser la fiabilité du diélectrique (TDDB).

Outre l'étude de la fiabilité, l'objectif est aussi de corrélérer le comportement électrique au comportement physico-chimique du matériau. Pour cela, nous avons vu que plusieurs techniques de caractérisations telles que l'ellipsométrie ou la spectroscopie infrarouge, entre autres, permettent de comprendre de nombreux phénomènes physiques intervenant

lors de recuits thermiques. La Table 2.6 résume les paramètres mesurés auxquels nous avons accès pour les principales techniques de caractérisations :

Technique d'analyse	Paramètres mesurés
Ellipsométrie-spectroscopique	Indice optique, épaisseur
Ellipsométrie-porosimétrie	Porosité (ouverte), distribution de tailles de pores
GISAXS	Porosité (fermée + ouverte), distribution de tailles de pores
Spectroscopie infrarouge	Composition chimique
Caractérisation électrique	Permittivité, temps au claquage, V_{bd}

TABLE 2.6 – Techniques de caractérisations des diélectriques utilisées et principaux paramètres mesurés.

Afin d'obtenir une compréhension du comportement des matériaux diélectriques à hautes températures, nous proposons d'étudier dans un premier temps l'impact des recuits thermiques sur les propriétés électriques des différents *low- κ* au cours du chapitre 3.

Bibliographie

- [1] K. VANSTREELS, H. LI et J.J. VLASSAK. *Mechanical Reliability of Low-k Dielectrics*. 2012, p. 339-367.
- [2] H. FREY et H.R. KHAN. *Handbook of Thin Film Technology*. Springer Berlin Heidelberg, 2015.
- [3] A. CASTEX. “Vers les matériaux à très faible constante diélectrique : étude des mécanismes réactionnels des dépôts plasma d’organosilices, influence des molécules précurseurs du dépôt et optimisation du nettoyage du réacteur”. Thèse de doctorat. Grenoble Materiaux et Genies des Procédés, 2005.
- [4] O. GOURHANT et al. “Extendibility of the PECVD porogen approach for ULK materials”. In : *Materials Research Society*. T. 990. 2007, p. 45-50.
- [5] A. GRILL, V. PATEL et S. GATES. “Multiphase low dielectric constant material”. English. US6312793B1. 2001.
- [6] V. JOUSSEAUME, A. ZENASNI et L. FAVENNEC. “Comparison Between E-beam and Ultraviolet Curing to Perform Porous a-SiOC :H”. In : *J. Electrochem. Soc.* 150.5 (2007), G103-G109.
- [7] F. CIARAMELLA et al. “Crosslinking impact of mesoporous MSQ films used in microelectronic interconnections on mechanical properties”. In : *Thin Solid Films* 495.1-2 (2006), p. 124-129.
- [8] A. GRILL et al. “Progress in the development and understanding of advanced low k and ultralow k dielectrics for very large-scale integrated interconnects - State of the art”. In : *Applied Physics Reviews* 1.1, 011306 (2014).
- [9] A. GRILL et V. PATEL. “Ultralow dielectric constant pSiCOH films prepared with tetramethylcyclotetrasiloxane as skeleton precursor”. In : *Journal of Applied Physics* 104.2, 024113 (2008).
- [10] Y.L. CHENG et al. “The effect of deposition temperature on the structure and electrical properties of low-k film using Diethoxymethylsilane (DEMS) prepared by plasma enhanced chemical vapor deposition”. In : *Thin Solid Films* 516.2-4 (2007), p. 438-443.
- [11] L. FAVENNEC et al. “Ultralow k using a plasma enhanced chemical vapor deposition porogen approach : Matrix structure and porogen loading influences”. In : *Journal of Applied Physics* 102.6, 064107 (2007).
- [12] A. GRILL et V. PATEL. “Ultralow-k dielectrics prepared by plasma-enhanced chemical vapor deposition”. In : *Applied Physics Letters* 79.6 (2001), p. 803-805.
- [13] S. GALL et al. “Investigation of ULK (k=2.5) damage by direct CMP process for 45 run technology node”. In : *Advanced Metallization Conference, AMC*. 2008, p. 115-121.

- [14] A. GRILL et al. "Interface engineering for high interfacial strength between SiCOH and porous SiCOH interconnect dielectrics and diffusion caps". In : *Journal of Applied Physics* 103.5, 054104 (2008).
- [15] E. CHERY. "Fiabilité des diélectriques low-k SiOCH poreux dans les interconnexions CMOS avancées". Thèse de doctorat. Grenoble IMP2, 2014.
- [16] M.R. BAKLANOV et al. "Plasma processing of low-k dielectrics". In : *J. Appl. Phys.* 113.4, 041101 (2013).
- [17] Yi-Lung CHENG et al. "Electrical and reliability characteristics of dielectric stack with low dielectric constant SiCOH and capping SiCNH films". In : *Surface and Coatings Technology* 350 (2018), p. 57-63. ISSN : 0257-8972.
- [18] M. VILMAY. "Fiabilité des diélectriques intermétalliques à faible permittivité pour les technologies avancées de la microélectronique". Thèse de doctorat. Grenoble INP, 2010.
- [19] P. RODRIGUEZ et al. "Advanced characterizations of fluorine-free tungsten film and its application as low resistance liner for PCRAM". In : *Mater. Sci. Semicond. Process.* 71 (2017), p. 433-440.
- [20] J. W. GRATE et E. T. ZELLERS. "The Fractional Free Volume of the Sorbed Vapor in Modeling the Viscoelastic Contribution to Polymer-Coated Surface Acoustic Wave Vapor Sensor Responses". In : *Analytical Chemistry* 72.13 (2000), p. 2861-2868.
- [21] K. MAEX et al. "Low dielectric constant materials for microelectronics". In : *J. Appl. Phys.* 93.11 (2003), p. 8793-8841.
- [22] K. S. W. SING et al. "Reporting Physisorption Data for Gas/Solid Systems". In : *Handbook of Heterogeneous Catalysis*. American Cancer Society, 2008. Chap. 3.3.1, p. 1217-1230.
- [23] V. ROUESSAC et al. "Three characterization techniques coupled with adsorption for studying the nanoporosity of supported films and membranes". In : *Microporous and Mesoporous Materials* 111.1-3 (2008), p. 417-428.
- [24] A. GUINIER et G. FOURNET. *Small Angle Scattering of X-Rays*. John Wiley (New-York), 1955.
- [25] B. CABANE. *Small-Angle Scattering methods in Surfactant Solutions : New methods and investigations*. R. Zana, M. Dekker (New York), 1987.
- [26] A. GUINIER. *Theorie et technique de la radiocristallographie*. Dunod, 1964.
- [27] D. BABONNEAU. "FitGISAXS : Software package for modelling and analysis of GISAXS data using IGOR Pro". In : *Journal of Applied Crystallography* 43.4 (2010), p. 929-936.
- [28] Y. YONEDA. "Anomalous Surface Reflection of X Rays". In : *Phys. Rev.* 131.5 (sept. 1963), p. 2010-2013.
- [29] G. M. BARROW. *Introduction to molecular spectroscopy*. McGraw-Hill, 1962.
- [30] W.A. PLISKIN. "Semiconductor silicon". In : *Electrochemical Society* (1973), p. 506-529.
- [31] J. N. COX, J. REN et K. W. VAN HORN J. kwork. "Extended Abstracts". In : *Electrochemical Society* 149 (1992).

-
- [32] D. R. ANDERSON. *Infrared, Raman and ultraviolet spectroscopy*. Sous la dir. de New-York : A.L. Smith WILEY-INTERSCIENCE. p. 247. Analysis of Silicones, 1974.
- [33] C. RAU et W. KULISCH. "Mechanisms of plasma polymerization of various silico-organic monomers". In : *Thin Solid Films* 249.1 (1994), p. 28-37.
- [34] A. GRILL et D.A. NEUMAYER. "Structure of low dielectric constant to extreme low dielectric constant SiCOH films : Fourier transform infrared spectroscopy characterization". In : *J. Appl. Phys.* 94.10 (2003), p. 6697-6707.
- [35] G. LUCOVSKY. "Preparation of device-quality SiO₂ thin films by remote plasma-enhanced chemical vapour deposition (PECVD) : Applications in metal-oxide-semiconductor (MOS) devices". In : *Advanced Materials for Optics and Electronics* 6.2 (1996), p. 55-72.
- [36] S.P. MUKHERJEE et P.E. EVANS. "The deposition of thin films by the decomposition of tetra-ethoxy silane in a radio frequency glow discharge". In : *Thin Solid Films* 14.1 (1972), p. 105-118.
- [37] P. J. LAUNER. *Silicon Compounds : Register and Review*. Bristol, PA : Petrarch Systems, Inc, 1987.
- [38] N. ROCHAT et al. "Multiple internal reflection infrared spectroscopy using two-prism coupling geometry : A convenient way for quantitative study of organic contamination on silicon wafers". In : *Applied Physics Letters* 77.14 (2000), p. 2249-2251.
- [39] S.R. KURTZ et R.G. GORDON. "Chemical vapor deposition of titanium nitride at low temperatures". In : *Thin Solid Films* 140.2 (1986), p. 277-290.
- [40] S.K. KIM et al. "Impact of bimetal electrodes on dielectric properties of TiO₂ and Al-doped TiO₂ films". In : *ACS Applied Materials and Interfaces* 4.9 (2012), p. 4726-4730.
- [41] N. ZHONG, H. SHIMA et H. AKINAGA. "Rectifying characteristic of Pt/TiO_x/metal/Pt controlled by electronegativity". In : *Appl. Phys. Lett.* 96.4, 042107 (2010).

« La connaissance est un engagement et une évasion, car lorsque vous n'avez plus rien, seule la raison humaine peut vous empêcher de sombrer. »

Germaine Tillion

Chapitre 3

Fiabilité de diélectriques *low- κ* recuits à hautes températures

Sommaire

3.1	Notions de base de fiabilité	81
3.1.1	Introduction à la fiabilité	81
3.1.1.1	Défaillance d'un système	81
3.1.1.2	Loi de Weibull	82
3.1.2	Modèle de durée de vie	84
3.2	Suivi des phénomènes physiques	86
3.2.1	Extraction des paramètres nécessaires à l'analyse de la fiabilité du diélectrique	86
3.2.2	Modes et mécanismes de conduction	88
3.2.2.1	Interface métal-diélectrique	88
3.2.2.2	Transport limité par l'interface	89
3.2.2.3	Transport limité par le volume	90
3.2.2.4	Mise en évidence du mécanisme de transport	91
3.2.3	Extraction de la durée de vie	92
3.3	Impacts des budgets thermiques	93
3.3.1	Étude électrique du diélectrique 2.5	94
3.3.1.1	Analyse fréquentielle de la permittivité du diélectrique	94
3.3.1.2	Fiabilité du matériau SiOCH 2.5 après recuit thermique	95
3.3.2	Influence de la barrière de diffusion	97
3.3.2.1	Le tungstène W comme métal intégré dans les lignes d'interconnexions	97
3.3.2.2	Remplissage des vias avec une barrière Ti-TiN	99
3.3.2.3	Optimisation de la résistivité du tungstène	104
3.3.3	Intégration du couple Cu/ULK dans les lignes d'interconnexions	108
3.3.3.1	Rôle du cuivre sur la fiabilité des diélectriques SiOCH poreux	108
3.3.3.2	Premiers tests électriques du couple Cu/ULK	109
3.3.3.3	Étude de la fiabilité des lignes d'interconnexions en fonction de la température	112
3.3.3.4	Analyse des phénomènes de rupture	117

3.3.3.5 Morphologie des interconnexions 121

3.4 Conclusions sur la fiabilité du diélectrique *low-κ* 122

La réalisation d'un transistor au-dessus d'un étage de dispositifs déjà intégré dans le cadre d'une intégration 3D séquentielle peut exacerber les problèmes de fiabilité des interconnexions. La probabilité que la structure soit utilisée sans défaillance pendant un temps déterminé et dans des conditions spécifiques doit donc être étudiée.

Ce troisième chapitre se focalisera sur l'étude de la fiabilité des diélectriques de l'iBEOL. La première partie introduit les notions de base de fiabilité. Une description des modèles et loi de fiabilité sera effectuée. Dans un second temps, les phénomènes physiques qui amènent au claquage du diélectrique seront exposés.

Dans un troisième temps, la mise en évidence de la dégradation du diélectrique non intégré dans des structures d'interconnexions sera traitée à travers des caractérisations électriques. Puis, une approche probabiliste et statistique est utilisée pour l'étude de la fiabilité de l'iBEOL en fonction des budgets thermiques appliqués. Le mode de conduction, l'influence de la barrière de diffusion du métal d'interconnexions ainsi que du métal seront détaillés.

3.1 Notions de base de fiabilité

Les solutions technologiques développées par l'homme possèdent une durée de vie limitée avant que le produit soit hors d'usage. La notion de fiabilité prend alors tout son sens. Elle est définie comme la probabilité qu'un dispositif remplisse sa mission pendant une période de temps donnée, dans des conditions données. L'objectif de l'étude de la fiabilité est de s'assurer que la durée de vie des dispositifs est supérieure à la durée ciblée et que le taux de défaillance lors de l'utilisation est inférieur à celui souhaité. C'est dans ce cadre que nous allons examiner la fiabilité des niveaux de routage (iBEOL).

3.1.1 Introduction à la fiabilité

3.1.1.1 Défaillance d'un système

La totalité des composants d'une production ne peut être testée afin de connaître la durée de vie de chacun d'eux. Un échantillonnage de la population des composants doit être choisi afin de rendre compte d'une durée de vie moyenne. Des notions de statistique et de probabilité sont alors employées pour prédire la probabilité de défaillance d'un système. Les plans d'expériences sont basés sur des conditions accélérées pour obtenir des résultats dans un temps court puis extrapolés aux conditions réelles.

Le nombre de composants défaillants par unité de temps peut être représenté par le taux de défaillance. Suivre ce paramètre permet aux industriels de résoudre les problèmes de fabrication d'un produit ou d'améliorer la qualité des composants vendus. Le cycle de vie d'un dispositif prend alors la forme de la courbe présentée sur la Figure 3.1. Il se divise en 3 parties :

- Premièrement, la mortalité infantile. Il s'agit de défauts extrinsèques et souvent liés aux procédés de fabrication qui peuvent être peu matures. Les défauts se caractérisent par une décroissance rapide jusqu'à un taux de défaillance relativement faible. Il est possible d'éliminer les produits défectueux en les testant pendant ce temps de « mortalité infantile » sans détériorer leurs performances.
- La seconde partie est assimilée à la vie utile du produit. Elle se caractérise par un taux de défaillance faible et relativement constant au cours du temps. Les produits sont dits en état de marche dans cette zone.

- Dans la dernière partie, le taux de défaillance croît rapidement. L'usure du produit est alors visible et le vieillissement des structures entraîne la fin du cycle de vie. L'objectif pour les industriels est de repousser cette phase au plus loin dans le temps.

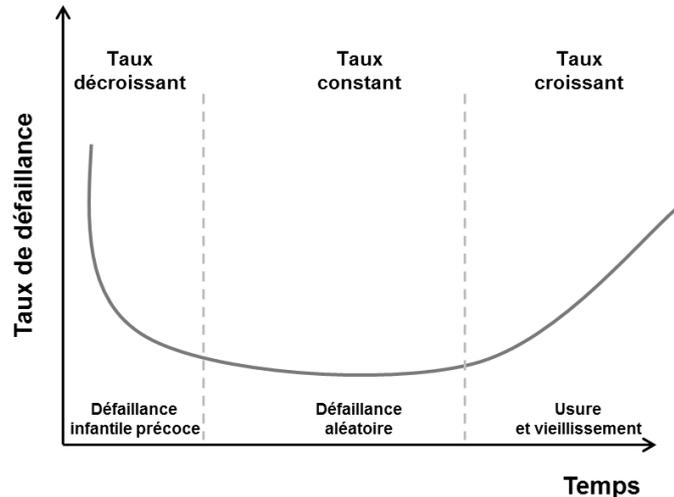


FIGURE 3.1 – Évolution du taux de défaillance au cours du temps.

3.1.1.2 Loi de Weibull

Pour des composants identiques, le temps pour atteindre la défaillance est dispersé. En effet, malgré le fait que ces produits soient fabriqués en même temps et par le même procédé, ils se différencient par leur temps à la défaillance. Par exemple, comme montré sur la Figure 3.2, les tensions au claquage V_{bd} sont différentes d'une puce à l'autre. La tension au claquage d'une couche d'oxyde SiOCH 2.7 varient de $\pm 1V$ pour une même plaque. Les plaques étudiées ayant vu plusieurs procédés de natures différentes (CMP, plasmas, chimie), une variation de la fiabilité peut exister.

Une probabilité de défaillance pour un temps donné semble alors une notion indispensable à mettre en place. La variation de la probabilité de défaillance en fonction du temps s'exprime donc par la fonction de densité de probabilité de défaillance $f(t)$. Cette fonction représente la probabilité qu'un système soit défaillant entre un temps t et un temps $t + dt$. Une seconde fonction de distribution cumulée de défaillance existe, elle est notée $F(t)$. Elle représente pour sa part la probabilité cumulée d'obtenir une défaillance au bout d'un temps t . La relation entre ces deux fonctions est donnée par l'équation 3.1 :

$$F(t) = \int_0^t f(t) dt \quad (3.1)$$

Une loi est nécessaire pour faire l'analyse des phénomènes de défaillance. De nombreux systèmes sont décrits par la *loi de Weibull* [1]. Le claquage des diélectriques dans les interconnexions en fait partie [2]. Cette distribution est adaptée aux systèmes dont la probabilité de défaillance est la même pour chaque élément et où la défaillance de l'élément le plus fragile gouverne la défaillance de la structure. Ainsi, il est possible d'extraire le temps au claquage $t \geq 0$ (*Time to failure TTF*) donné par la distribution de Weibull exprimée comme suit :

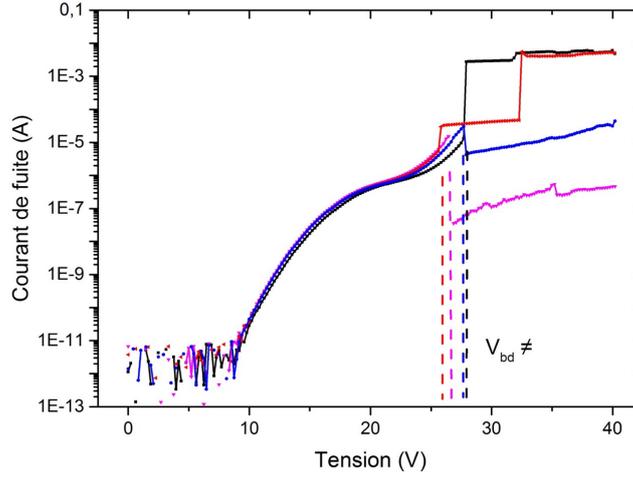


FIGURE 3.2 – Mesure du claquage en tension pour 4 puces d'une même plaque possédant une structure identique. Les tensions de claquages V_{bd} obtenues sont différentes. L'augmentation du courant de fuite est assimilée à la création d'un chemin de percolation entre deux électrodes. Une diminution du courant de fuite correspond à la fonte des connexions métalliques (élévation excessive du courant localement). Le phénomène est instantané et non progressif.

$$F(t) = 1 - \exp^{-\left(\frac{t}{\eta}\right)^\beta} \quad (3.2)$$

η : Paramètre d'échelle
 β : Pente de Weibull

Les paramètres η et β sont extraits en effectuant deux fois la fonction logarithmique en fonction du temps. Le terme obtenu $\ln(-\ln(1 - F(t)))$ est appelé Weibit ou Wbit. En traçant $\ln(-\ln(1 - F(t)))$, la fonction de Weibull devient : $W(F) = \beta \cdot \ln(t) - \beta \cdot \ln(\eta)$. Le coefficient directeur de la courbe correspond alors à β et l'ordonnée à l'origine permet d'extraire η . Ce dernier correspond au temps au bout duquel 63.2% des éléments sont défectueux, comme présenté sur l'équation 3.3 :

$$\text{Avec } t = \eta, F(\eta) = 1 - \exp^{-\left(\frac{\eta}{\eta}\right)^\beta} = 1 - \exp^{-1} = 0.632 \quad (3.3)$$

Une bonne estimation de ces paramètres est essentielle pour une étude de fiabilité. Dans un cas idéal, la valeur de β doit être la plus grande possible et celle de η aux temps les plus longs. Physiquement, β est directement lié aux propriétés du matériau et est constant pour une épaisseur donnée. Seules des variations de procédés peuvent influencer le claquage et donc la pente de Weibull β (mauvais espacement, variation des dimensions critiques de lithographie *CDlithographique* etc).

Un exemple de distribution de Weibull de SiOCH 2.7 soumis à une tension de stress $V = 17,5 \text{ V}$ est représenté sur la Figure 3.3. Le champ associé à la tension de travail est $E = 3,9 \text{ MV/cm}$, une pente de Weibull $\beta = 1,4$ est obtenue. Chaque point représente le temps au claquage d'une puce sur une plaque donnée et la droite associée au modèle de Weibull théorique est tracée (en fonction des Weibit ou Wbit). Les caractéristiques β et η d'une distribution de Weibull sont obtenues via l'utilisation d'un solveur. Une minimisation de l'écart entre les valeurs expérimentales et la fonction théorique de Weibull est effectuée.

L'objectif est d'ajuster des valeurs de β et η optimales. L'utilisation d'une régression linéaire est aussi possible dans ce cas simple (nous verrons par la suite que d'autres modèles plus complexes existent).

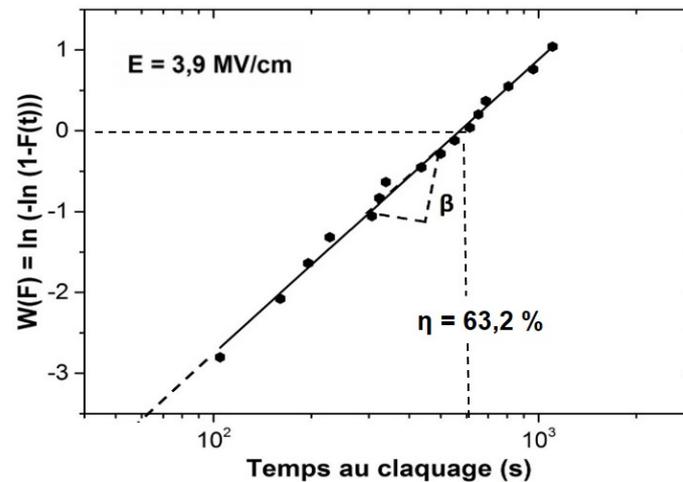


FIGURE 3.3 – Exemple d'une représentation de Weibull correspondant à la défaillance d'un matériau diélectrique SiOCH 2.7. L'ordonnée à l'origine est donnée par η et le coefficient directeur (pente) par β .

La communauté de recherche sur le BEOL s'accorde sur l'utilisation de la *loi de Weibull* dans le cadre de l'étude de claquage d'oxydes. Cette loi permet d'extraire certains paramètres des données obtenues avec des fortes tensions. Cependant, cela n'est pas suffisant pour décrire totalement les notions de défaillance et d'extrapolation avec les résultats des tests accélérés.

3.1.2 Modèle de durée de vie

Dans le but d'obtenir les durées de vie dans les conditions spécifiques d'utilisation d'un produit, des modèles ont été proposés. Ces modèles d'extrapolation sont déterminés en fonction du champ électrique E pour la fiabilité des oxydes. Au fur et à mesure de l'évolution de la microélectronique, des modèles ont été utilisés et adaptés pour rendre compte des résultats expérimentaux. La réduction de l'épaisseur des diélectriques lors de la réduction des dimensions caractéristiques du transistor (à tension constante) entraîne une réduction de la durée de vie des diélectriques [3]. De nouveaux modèles ont donc dû être proposés au fil des nœuds technologiques afin d'extrapoler les données expérimentales à des champs d'utilisation.

Dans ces travaux de thèse, le champ électrique E sera considéré comme constant dans le matériau en supposant qu'aucune charge n'est piégée dans le diélectrique. Ainsi $E = \frac{V}{S}$ d'après l'équation de Maxwell-Faraday avec S l'espacement (\equiv épaisseur) du diélectrique (mètre) et V la tension appliquée (Volt). Les modèles de durée de vie permettent d'expliquer la dégradation du diélectrique par des mécanismes physiques. Comme montré sur la Figure 3.4, le choix du modèle utilisé lors de l'extrapolation aux conditions d'utilisation a un impact important. L'extrapolation à la tension d'utilisation peut grandement varier selon le modèle choisi. Une description des modèles les plus cités dans la littérature est proposée ci-dessous :

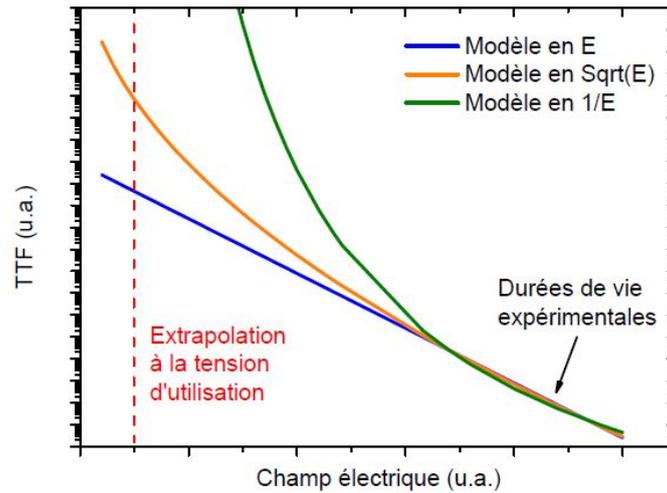


FIGURE 3.4 – Impact du modèle sur la durée de vie extrapolée. Extrait de [4].

- **Le modèle en E**

Ce modèle considère la rupture de liaisons inter-atomiques comme mécanisme à l'origine du claquage du diélectrique [5]. Sous l'action d'un champ électrique un chemin de percolation entre deux électrodes va se former et mener au claquage. En effet, le diélectrique se polarise sous l'action du champ appliqué impliquant un moment dipolaire et un champ induit. L'énergie d'activation nécessaire à la rupture de liaisons est alors diminuée, la liaison se brise et des défauts intrinsèques apparaissent. Les électrons libres, en utilisant ces défauts (liaisons pendantes) créent un chemin de conduction entre les deux électrodes. Son utilisation n'est pas à négliger dans le cas de forts budgets thermiques appliqués.

- **Le modèle en \sqrt{E}**

Le modèle \sqrt{E} considère la prépondérance d'un phénomène de diffusion et d'une limitation du courant de fuite dans l'apparition de la dégradation du diélectrique [4, 6]. Il est basé sur la mise en évidence de phénomènes de conduction (effet Poole-Frenkel et émission de Schottky) qui possèdent une dépendance en \sqrt{E} . La limitation du courant de fuite vient du fait que les pièges présents dans le matériau sont ionisés et entraînent une augmentation du champ électrique local qui mène au claquage. La diffusion dans le diélectrique est quant à elle due à l'apparition d'espèces ionisées qui vont migrer dans le sens inverse des électrons. Un chemin de conduction privilégié va ainsi se former entre les deux électrodes. Même si ce modèle est considéré comme pessimiste [7, 8], il est physiquement acceptable et semble correspondre aux tests effectués à faibles champs.

- **Le modèle en $\frac{1}{E}$**

Le modèle \sqrt{E} ayant été démontré comme trop pessimiste, le modèle $\frac{1}{E}$ a été proposé [8]. Ce modèle est basé sur l'hypothèse que le claquage est provoqué par le piégeage de charges positives au niveau du diélectrique côté cathode [9]. L'injection de charges va ioniser le diélectrique et générer des trous (charges positives). Ces charges augmentent le champ électrique au voisinage de la cathode et donc la densité de courant locale. Cependant, à bas champs, ce modèle est considéré comme trop optimiste [10].

- **Le modèle *Lucky Electron***

Ce modèle associe une composante $\frac{1}{E}$ et une autre en \sqrt{E} [11]. Cela permet d'associer l'hypothèse que le courant de conduction possède une dépendance en \sqrt{E} et que la distribution du libre parcours moyen est de type exponentielle. Ce modèle semble satisfaisant pour le calcul de la durée de vie des diélectriques et notamment pour les procédés avancés ($\leq 28\text{nm}$) [4].

Le critère de défaillance du diélectrique est donc défini par le claquage de ce dernier. Cela correspond à la perte des propriétés isolantes du matériau. La création de défauts en surface ou en volume au cours du stress entraîne un échauffement par effet Joule et un processus non réversible. Cela correspond physiquement à la formation d'un chemin de percolation entre les deux électrodes. L'extrapolation de la durée de vie du diélectrique à la tension d'utilisation est dépendante du modèle. Ainsi, il est important de s'assurer que les phénomènes intervenant à hauts champs soient les mêmes qu'à champ d'utilisation afin que l'extrapolation qui en est tirée soit pertinente.

3.2 Suivi des phénomènes physiques

Dans un cas idéal, le diélectrique n'est traversé par aucun courant. Cependant, lors de l'application d'une tension aux bornes du matériau, un courant de fuite apparaît. Ensuite, le courant finit par augmenter brutalement suite à un emballement thermique et mène au claquage. Les caractéristiques physiques du matériau sont alors modifiées et le diélectrique n'est plus isolant. Afin de mieux comprendre cette dégradation au cours d'un stress électrique, l'analyse des phénomènes physiques est important. Comme décrit au paragraphe 2.1.5.2, l'utilisation de tests à contrainte constante et d'autres en rampe linéaire sont nécessaires. Dans cette section, l'extraction et l'analyse de paramètres physiques (I_0 , V_{bd} , TTF, E_a) vont être effectuées dans le but d'étudier la durée de vie du matériau.

3.2.1 Extraction des paramètres nécessaires à l'analyse de la fiabilité du diélectrique

Le but de cette section est de qualifier les phénomènes physiques entrant en jeu lors du recuit du matériau diélectrique inter-lignes. Pour cela, il est nécessaire de détailler les paramètres physiques recherchés ainsi que les conditions de tests utilisées. Il est essentiel de suivre un protocole expérimental afin d'extraire les paramètres utiles à l'analyse de la fiabilité du diélectrique. Ainsi, une description des paramètres expérimentaux (tension, température) et du protocole utilisé (ordre des tests) lors de cette étude sera effectuée. Les tests nécessaires à l'extraction de la durée de vie du diélectrique et les valeurs utilisées sont résumés dans la Table 3.1.

Intégrité : le premier test est une sélection des puces de la plaque testée. Dans le cadre de nos études, le nombre de puces sur une plaque, comme montré sur la Figure 3.5, peut varier entre 80 et 100 puces selon le masque employé. Certaines puces peuvent connaître des défauts lors du procédé de fabrication. Le premier objectif est donc de discriminer les puces défectueuses de celles représentatives du procédé de fabrication. Une tension ponctuelle de 12 V (en *Line to Line*) est appliquée sur les structures peigne/peigne et le

courant de fuite y est mesuré. Ces structures sont nommées *Line to Line* car l'injection et la mesure se font sur le même niveau métallique. Ces mesures ponctuelles sont des mesures d'intégrité des puces. Elles sont faites à des tensions suffisamment basses pour ne pas dégrader les performances du diélectrique. Néanmoins, elles doivent être faites à une tension suffisante pour être mesurée par l'appareil de mesure. Si le courant de fuite mesuré est trop éloigné du courant de fuite référence alors la puce est considérée comme non viable pour les tests suivants. Ces mesures sont effectuées à une tension $V = 12\text{ V}$ sur l'ensemble des puces de la plaque. Le courant de fuite est noté I_0 .

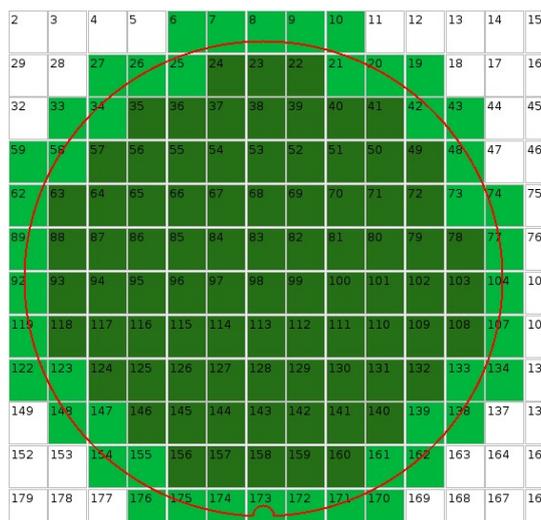


FIGURE 3.5 – Cartographie d'une plaque composée de 83 puces sur une plaque 300 mm.

Tension au claquage V_{bd} : le second test permet d'extraire la tension de claquage V_{bd} et d'estimer les tensions à appliquer lors des mesures CVS. Le nombre de points associés à la mesure LRVS est grand (73 points). Le but est d'obtenir une valeur V_{bd} la plus précise possible. Dans le cas où cette tension est mal estimée, la tension imposée lors des tests CVS peut être trop importante ou trop faible. Dans le cas d'une tension appliquée trop faible, le temps de claquage sera trop grand et les tests extrêmement longs. Dans le cas contraire, le claquage sera prématuré. La connaissance de cette tension V_{bd} est donc importante sachant que différents budgets thermiques ont été appliqués lors de cette étude. En effet, les temps au claquage sont à priori fonction du budget thermique. La tension appliquée doit être commune à toutes les plaques afin de pouvoir les comparer. Ces tests sont réalisés sur un nombre restreint de puces (entre 5 et 8) prises sur l'ensemble de la plaque.

Temps au claquage (TTF) : le troisième test peut être vu comme une combinaison de 3 tests. Il s'agit de deux rampes en tension (LRVS) sur une gamme de tension de 0 à 14 V avant et après un test CVS. L'objectif est de s'assurer que la puce fonctionne en amont et de vérifier que le claquage a été détecté de manière certaine en aval du test CVS. Le claquage du diélectrique est certifié par la comparaison des valeurs obtenues en aval et en amont du test CVS. Lorsque le claquage est considéré comme doux (\neq entre 2 points $< 0.9 \times 10^1\text{ A}$), le test LRVS effectué en aval du test CVS est vérifié pour s'assurer que le diélectrique est défaillant malgré la faible montée de courant. Le test CVS permet lui de mesurer le temps de claquage (TTF). Ce test est effectué à deux tensions différentes définies suite au test 2. Les données obtenues lors du test CVS serviront pour tracer les

courbes de Weibull.

Énergie d'activation E_a : dans le but d'obtenir une extraction précise de la durée de vie, un test CVS à une tension donnée mais à différentes températures est effectué. Cela permet de calculer l'énergie d'activation E_a . Ce paramètre permet aussi d'analyser le mode de conduction mis en jeu lors de l'application de budgets thermiques.

Mode de conduction : enfin des tests LRVS à différentes températures entre 0 et 18 V sont menés. Le but est d'étudier le mode de transport des électrons dans le diélectrique. Une analyse détaillée de ces tests sera menée dans la section suivante.

Line	Tension	Température	Objectif
Test 1	12 V	25 °C	Intégrité I_0
Test 2	0 \Rightarrow 40 V	25 °C	V_{bd}
Test 3	17,5 V/20 V ou 20 V/23 V	25 °C	TTF
Test 4	18 V/21,5 V	25, 75, 125 et 175 °C	E_a
Test 5	0 \Rightarrow 18 V	25, 75, 125 et 175 °C	Mode de conduction

TABLE 3.1 – Tests nécessaires à l'extraction de la durée de vie du diélectrique.

3.2.2 Modes et mécanismes de conduction

Les mécanismes responsables du vieillissement de l'isolant inter-métallique peuvent provenir de plusieurs causes. La compréhension des phénomènes physiques à l'origine du transport des électrons dans le diélectrique est indispensable. La comparaison des modes de conduction permet d'appréhender les phénomènes présents à l'interface métal/diélectrique ainsi que ceux présents dans le volume du diélectrique. L'objectif est d'accéder à l'origine de la conduction des électrons menant au claquage de l'isolant.

3.2.2.1 Interface métal-diélectrique

L'étude de ces mécanismes apporte une multitude d'informations sur la qualité du diélectrique. Que ce soit en volume ou à l'interface métal-diélectrique, une injection de charges dans la bande de conduction du matériau conduit à un phénomène de conduction. Comme présenté sur la Figure 3.6, le profil des niveaux d'énergie à l'interface métal-diélectrique présente deux états. Dans le premier cas, en l'absence de champ électrique, la hauteur de barrière entre le diélectrique et le métal Φ_b peut être reliée à Φ_M (travail de sortie de l'électron du métal) et à χ (affinité électronique) selon l'équation 3.4 :

$$\Phi_b = \Phi_M - \chi \quad (3.4)$$

Dans l'autre cas, en présence d'un champ électrique, la hauteur de barrière est modifiée par une courbure de la bande de conduction. La conduction à l'intérieur du diélectrique peut alors être limitée par des phénomènes d'interface ou de volume. Les mécanismes de conduction liés à l'application d'un champ électrique seront énumérés par la suite.

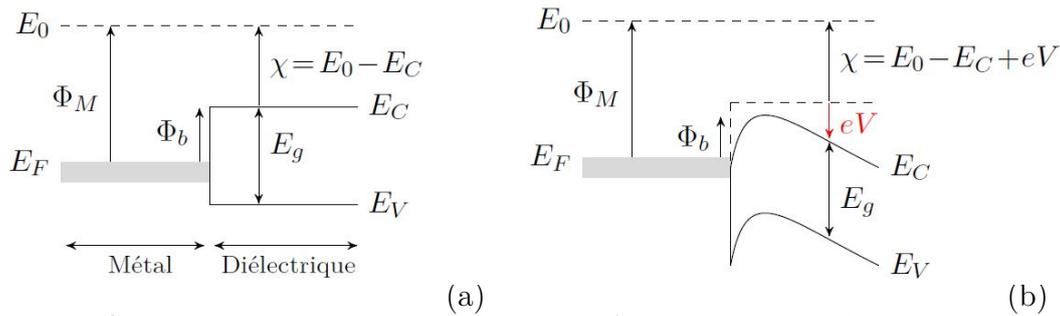


FIGURE 3.6 – Schémas des niveaux d'énergie à l'interface métal-diélectrique en absence (a) ou en présence (b) d'un champ électrique.

- Φ_b : Hauteur de barrière entre le diélectrique et le métal
- Φ_M : Travail de sortie de l'électron du métal
- χ : Affinité électronique
- E_0 : Énergie du vide
- E_F : Énergie de Fermi
- E_C : Bande de conduction du diélectrique
- E_V : Bande de valence du diélectrique
- E_g : Énergie de gap

3.2.2.2 Transport limité par l'interface

- **Le courant tunnel**

Les porteurs de charges peuvent traverser le diélectrique lorsque l'épaisseur de celui-ci est suffisamment faible. Il s'agit de l'effet tunnel décrit en mécanique quantique. La forme de la barrière est alors modifiée par l'application d'une tension. Elle peut prendre deux formes, comme montré sur la Figure 3.7, trapézoïdale ($eV < \Phi_b$) et triangulaire ($eV > \Phi_b$) où V est la chute de tension dans le diélectrique.

Pour $eV < \Phi_b$, la conduction est dite Tunnel Direct (TD) car le porteur traverse la barrière sans perte d'énergie dans le diélectrique et n'interagit donc pas avec ce dernier. Pour $eV > \Phi_b$, la conduction est dite Fowler-Nordheim (FN), le porteur de charge transite par la bande de conduction après avoir traversé par effet tunnel la barrière. Un piégeage du porteur et des créations de défauts peuvent apparaître car une perte d'énergie intervient si l'électron interagit avec le diélectrique. Il est à noter que le courant tunnel varie en $\exp(-\frac{1}{E})$ et est indépendant de la température.

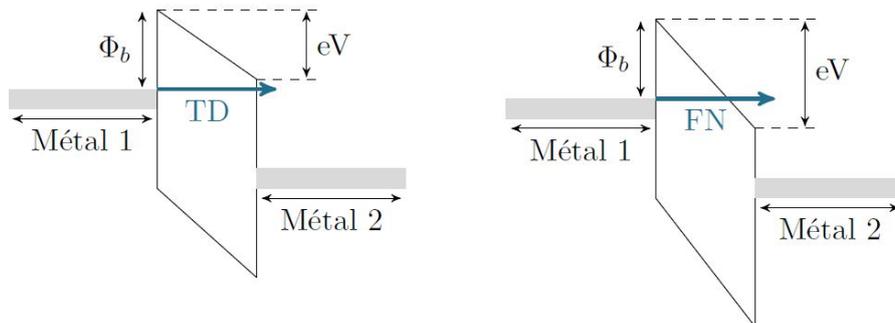


FIGURE 3.7 – Diagramme de bandes pour une conduction Tunnel Direct et Fowler-Nordheim.

- **Mécanisme de Schottky**

Sous l'effet d'un champ électrique, la hauteur de barrière d'énergie à l'interface métal/diélectrique est abaissée. Cela augmente le flux des électrons franchissant cette barrière par émission thermoïonique (Figure 3.8). L'éjection d'électrons du métal dans le diélectrique provoque un courant qui peut dégrader le matériau.

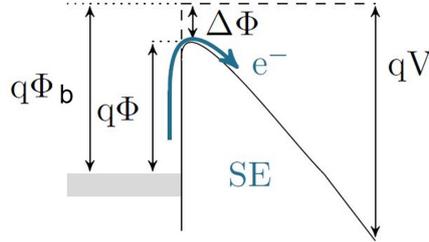


FIGURE 3.8 – Diagramme de bandes de l'interface métal/diélectrique et émission Schottky.

La nouvelle hauteur de barrière nommée Φ s'exprime alors comme :

$$\Phi = \Phi_b - \beta_{SE} \cdot \sqrt{E} \quad (3.5)$$

avec β_{SE} la constante de Schottky dépendante du diélectrique étudié :

$$\beta_{SE} = \sqrt{\frac{q}{4\pi\epsilon_0\epsilon_r}} \quad (3.6)$$

et J la densité de courant d'émission thermoïonique en présence du champ électrique :

$$J = A^* T^2 \exp\left(\frac{q(-\Phi_b + \beta_{SE} \cdot \sqrt{E})}{k_b \cdot T}\right) \quad (3.7)$$

où A^* est la constante de Richardson ($A^* = 120 \text{ A.cm}^{-2} \cdot \text{K}^{-2}$ pour les e^- libres), m^* et q représentent la masse et la charge de l'électron, h est la constante de Planck et k_b est la constante de Boltzmann

$$A^* = \frac{4\pi \cdot m^* k_b^2}{h^3} \quad (3.8)$$

Il est possible d'en déduire l'énergie d'activation par l'équation suivante :

$$E_a(E) = \Phi_b - \beta_{SE} \cdot \sqrt{E} \quad (3.9)$$

Le courant dépend exponentiellement de \sqrt{E} . Un accès à la hauteur de barrière Φ_b et au coefficient β_{SE} est alors possible en traçant, respectivement, $J(E=0)$ fonction de la température T et $\ln\left(\frac{J}{T^2}\right)$ en fonction de \sqrt{E} .

3.2.2.3 Transport limité par le volume

- **Le comportement ohmique**

Pour des valeurs de champs faibles (qq kV/cm), les diélectriques à faible permittivité obéissent à loi d'Ohm. La densité de courant est alors le produit de la conductivité électrique du matériau et du champ électrique : $J = \sigma \cdot E$.

- **Conduction de Poole-Frenkel**

La conduction se fait ici par émission d'électrons des pièges donneurs vers la bande de conduction du diélectrique comme décrit schématiquement sur la Figure 3.9. Il s'agit d'un mécanisme de conduction limité par le volume du diélectrique car il apparaît si les pièges donneurs sont présents en densité suffisante. Une des conditions d'émission d'électrons vers la bande de conduction est que la profondeur du piège mesurée par la barrière d'énergie Φ_{PF} soit inférieure à 1 eV. Ces pièges proviennent principalement

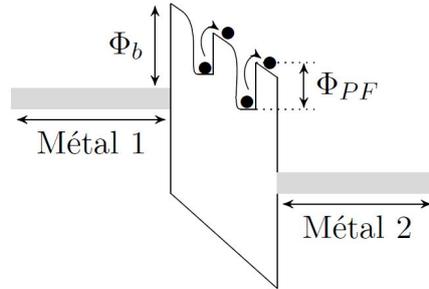


FIGURE 3.9 – Schéma du principe du mécanisme de conduction Poole-Frenkel.

des lacunes, de liaisons rompues ou d'autres défauts intrinsèques présents au sein du diélectrique [12]. Tout comme le mécanisme de conduction de Schottky, le transport par Poole-Frenkel est activé par le champ électrique qui abaisse la barrière d'énergie d'émission d'électrons vers la bande de conduction. Pour caractériser ce mécanisme, la constante de Poole-Frenkel β_{PF} est définie de la manière suivante :

$$\beta_{PF} = \sqrt{\frac{q}{\pi\epsilon_0\epsilon_r}} = 2.\beta_{SE} \quad (3.10)$$

Dans le cas de ce mode de conduction, le courant de fuite possède une dépendance en \sqrt{E} à température fixée. Les deux mécanismes (Schottky et Poole-Frenkel) montrent une dépendance en champ électrique similaire. Afin de les différencier, on se base sur la mesure de la hauteur de barrière. Cette dernière intervient dans l'énergie d'activation comme le montre l'expression suivante :

$$E_a(E) = \Phi_{PF} - \beta_{PF}.\sqrt{E} \quad (3.11)$$

- **Conduction par saut**

Dans ce mode de conduction, les électrons progressent de piège en piège au sein du diélectrique par effet tunnel. Ce mécanisme est dominant lorsque l'énergie des électrons est inférieure à la hauteur de barrière de potentiel entre deux pièges et que la concentration en piège est importante. Dans ce cas, le courant de fuite est proportionnel au champ électrique E .

3.2.2.4 Mise en évidence du mécanisme de transport

Les travaux de recherche publiés dans la littérature ne permettent pas d'identifier avec certitude l'origine physique du courant de fuite dans les diélectriques SiOCH [13]. Cependant, une dépendance du courant de fuite en $\exp(\sqrt{E})$ est majoritairement retenue dans ces travaux [7]. Il s'agit du mécanisme de Schottky ou celui de Poole-Frenkel.

Nous avons vu que ces deux modes de conduction sont difficilement différenciables. Des travaux antérieurs ont montré, par le calcul des permittivités relatives, que le mécanisme de conduction majoritaire dans les diélectriques denses était celui de Poole-Frenkel [6]. Pour les diélectriques poreux, le mécanisme de Poole-Frenkel a également été proposé avec une modification du modèle pour tenir compte de l'effet des pores [6]. La méthode de détermination du mécanisme de transport est toujours celle du calcul des permittivités relatives ϵ_r . Rappelons enfin que la valeur de l'énergie d'activation est propre à chacun des deux mécanismes.

Afin de calculer l'énergie d'activation E_a , des mesures $I(V)$ à plusieurs températures (Figure 3.10) ont été réalisées. Pour un champ $\sqrt{E} = 1.5 \text{ (MV/cm)}^{\frac{1}{2}}$, le courant mesuré en faisant varier la température peut être modifié d'une décade. Autrement dit, le courant est activé thermiquement. Les modes de conduction Schottky ou Poole-Frenkel ont été mis en évidence.

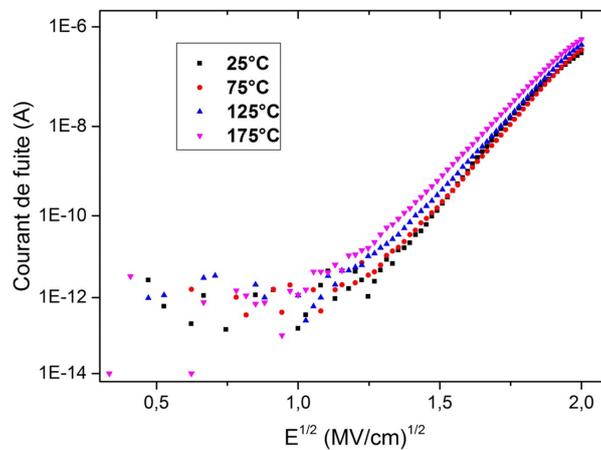


FIGURE 3.10 – Évolution du courant de fuite en fonction de la racine carrée du champ E à différentes températures de mesure (référence du lot SiOCH 2.7/MOCVD W/W).

Ainsi, l'extraction de la valeur de l'énergie d'activation E_a se fait à une valeur du champ électrique donnée en traçant le logarithme népérien du courant en fonction de $\frac{1}{k_b T}$. Cette procédure est répétée pour plusieurs valeurs du champ E , ce qui permet de tracer l'évolution de E_a en fonction de \sqrt{E} comme le montre la Figure 3.11. Une loi linéaire est mise en évidence. Cette dernière est la signature d'un mécanisme Schottky ou Poole-Frenkel.

Les valeurs de l'ordonnée à l'origine donnent accès à la hauteur de barrière métal/diélectrique Φ . Les valeurs du coefficient directeur donnent la permittivité de l'empilement ϵ_r . Cela est vrai pour chaque modèle (équations 3.6 et 3.10). L'analyse de ces valeurs permet de faire une différence entre les deux mécanismes de transport.

3.2.3 Extraction de la durée de vie

L'ensemble des tests présentés précédemment ont pour but, dans l'industrie, d'extraire par extrapolation la durée de vie d'un système. Les critères d'extrapolation ainsi que le protocole d'expérience sont propres à chaque application. Les critères d'utilisation fixés lors de cette étude sont les suivants :

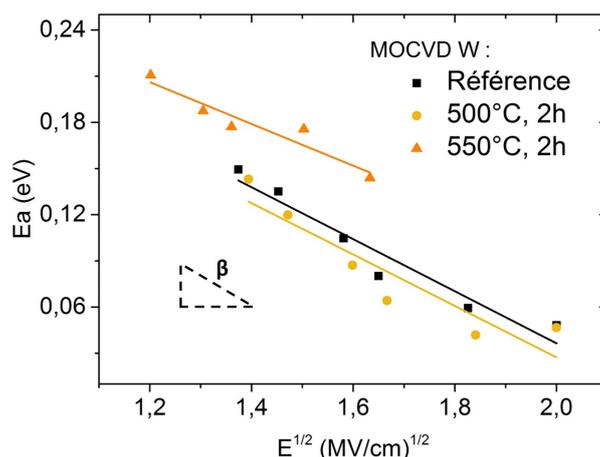


FIGURE 3.11 – Évolution de l'énergie d'activation E_a en fonction du champ \sqrt{E} pour plusieurs budgets thermiques avec la barrière MOCVD W. Un rapport linéaire entre E_a et \sqrt{E} est mis en évidence.

- La température à 125 °C.
- La longueur des interconnexions à 100 m.
- La tension nominale ou tension d'utilisation à 1,115 V.
- Le taux de défaillance maximum à 0,1%.

Dans le cadre de nos travaux, l'objectif principal n'est cependant pas d'extraire une durée de vie du matériau recuit à différentes températures mais d'obtenir une compréhension des mécanismes de dégradation du diélectrique intégré dans des interconnexions.

Les durées de vie des diélectriques étudiés ont néanmoins été mesurées pour les lots 1 & 2. Les résultats sont détaillés dans la référence [14]. La méthode d'extrapolation utilisée est décrite en référence [15].

3.3 Impacts des budgets thermiques

Les notions de base de fiabilité ainsi que l'importance de la compréhension des phénomènes physiques (lors de l'application d'une contrainte électrique) ont été discutées dans les sections précédentes. Leur connaissance est indispensable pour étudier la fiabilité du diélectrique.

Cette section a pour but d'analyser la partie expérimentale de nos travaux sur le mécanisme de dégradation. Premièrement, l'étude d'une capacité MIM (TiN/SiOCH/Au) avec le matériau SiOCH 2.5 est effectuée. L'objectif est d'isoler le diélectrique des structures intégrées pour connaître son comportement électrique après application de budgets thermiques. Dans un second temps, l'étude de plusieurs lots électriques via l'utilisation de plusieurs barrières de diffusion et de métaux est réalisée.

Il a été ainsi possible d'étudier les phénomènes entrant en jeu dans la dégradation de l'isolant lorsque celui-ci est recuit à haute température ($T > 400$ °C).

3.3.1 Étude électrique du diélectrique 2.5

3.3.1.1 Analyse fréquentielle de la permittivité du diélectrique

L'objectif d'une analyse fréquentielle de la permittivité du diélectrique est d'obtenir une évaluation quantitative de la permittivité. La modification de la valeur de la permittivité est corrélée avec l'évolution des propriétés physiques du matériaux. Son analyse sous différentes contraintes thermiques permet de corrélérer la hausse du budget thermique avec la structure physico-chimique du matériau.

La constante diélectrique κ est mesurée, en général, à une fréquence de 100 KHz ou 1 MHz. Dans le but de connaître l'impact des budgets thermiques sur les propriétés électriques du film mince SiOCH, des mesures C(V) à 100 KHz avec la sonde de mercure ont été effectuées. L'objectif est d'extraire la valeur de κ (Table 3.2).

Pour aller plus loin, des mesures C(V) en fonction de la température ont été réalisées afin de déterminer les différentes composantes de la constante diélectrique de façon quantitative. Les structures MIM détaillées au paragraphe 2.2.5.1 sont utilisées.

La dépendance en température de la composante dipolaire fait que la permittivité en fonction de la température est un paramètre variable. C'est grâce à cette dépendance qu'il est possible de quantifier les autres composantes de la constante diélectrique [16]. Nous avons utilisé le modèle de Debye, décrit ensuite, pour calculer chaque composante.

La Figure 3.12 montre l'évolution de la permittivité en fonction de l'inverse de la température dans le cas d'un diélectrique *low-κ* de permittivité $\kappa = 2,44$ à $T = 25$ °C. La constante diélectrique des structures MIM a été mesurée à 78 KHz avec une rampe en température de 2 °C/min entre 25 °C et 250 °C.

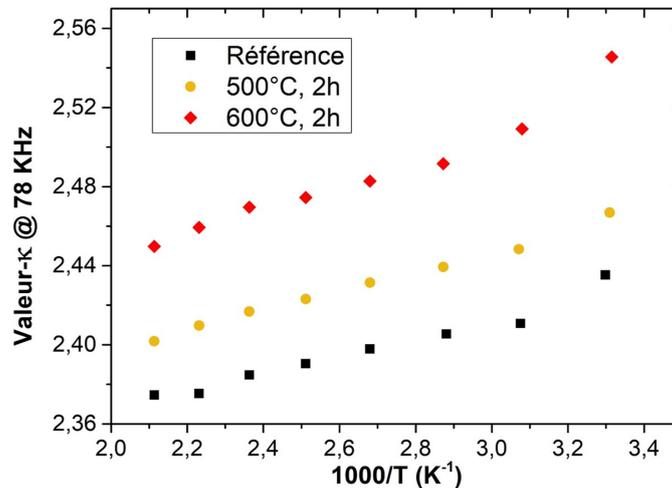


FIGURE 3.12 – Évolution de la constante diélectrique mesurée à 78 KHz en fonction de l'inverse de la température.

Le modèle de Debye appliqué aux milieux dilués (gaz) peut être utilisé pour décrire le comportement $\kappa(T)$ en supposant que la densité de dipôle est assez faible pour négliger le champ de Lorentz [17]. Il est décrit par les équations :

$$\kappa = 1 + \kappa_{elec} + \kappa_{ion} + \kappa_{dip}(T) \quad \text{où} \quad \kappa_{dip}(T) = \frac{N_{dip}p_0^2}{3\epsilon_0k_b} \cdot \frac{1}{T} \quad (3.12)$$

- N_{dip} : Densité de dipôles
 p_0 : Moment des dipôles
 T : Température (K)
 ε_0 : permittivité du vide ($8,85 \cdot 10^{-12}$ F/m)
 k_b : Constante de Boltzmann ($1,3806 \cdot 10^{-23}$ J/K)

L'ordonnée à l'origine de la droite donne l'évolution de κ égale à $1 + \kappa_{elec} + \kappa_{ion}$. Elle est nommée κ_{syl} . Les trois composantes se présentent alors selon les équations suivantes :

$$\kappa_{elec} = n^2 - 1 \quad \kappa_{ion} = \kappa_{syl} - n^2 \quad \kappa_{dip} = \kappa - \kappa_{syl} \quad (3.13)$$

où n et κ représentent respectivement l'indice de réfraction mesuré à 632,8 nm et la constante diélectrique du matériau à 78 KHz. Avec le calcul de l'indice de réfraction par ellipsométrie et les tests avec la goutte de mercure Hg, le calcul des trois composantes est possible. La Table 3.2 donne la valeur des contributions de la permittivité mesurée :

	Température de recuit		
	Référence	500 °C, 2 h	600 °C, 2 h
$\kappa (\pm 0,05)$	2,44	2,47	2,55
$\kappa_{elec} (\pm 0,01)$	0,76	0,78	0,78
$\kappa_{ion} (\pm 0,03)$	0,51	0,51	0,52
$\kappa_{dip} (\pm 0,05)$	0,17	0,18	0,25

TABLE 3.2 – Évaluation quantitative des composantes de la constante diélectrique en fonction de la température de recuit thermique.

On constate que la composante électrique κ_{elec} ne varie pas significativement sur la gamme de mesure en température. La variation de la composante ionique κ_{ion} liée à la liaison Si-O [16] est faible et son évolution est difficile à associer à des modifications du matériau. La principale modification observée est l'augmentation de la composante dipolaire κ_{dip} pour un budget thermique de 600 °C, 2 h. Ce changement peut être attribué à la disparition de liaisons Si-CH₃ remplacées par des groupements plus polarisables (C=C par exemple). En effet, la présence d'une double liaison augmente le moment dipolaire de molécules aliphatiques [18].

Ainsi, la variation de la constante diélectrique est globalement faible après application de budgets thermiques étudiés mais une modification de sa composante dipolaire est observée à 600 °C. Dans le but de discriminer l'influence des budgets thermiques, des mesures préliminaires de fiabilité appliquées au matériau SiOCH 2.5 ont été effectuées sur les capacités MIM.

3.3.1.2 Fiabilité du matériau SiOCH 2.5 après recuit thermique

Les tests de fiabilité du diélectrique SiOCH 2.5 commencent par des mesures I(V) avec la technique de la goutte de mercure Hg.

La Figure 3.13 montre des mesures à tensions variables $I(V)$ pour plusieurs budgets thermiques (référence, 500 °C, 2 h et 600 °C, 2 h). Le courant de fuite est mesuré en sortie (statistique de 5 points). Les échantillons possèdent tous la même épaisseur de dépôt ($e = 195$ nm).

Les trois échantillons possèdent une densité de courant à 1 MV/cm de $5 \cdot 10^{-8}$ A/cm². Ils présentent donc des propriétés électriques adaptées à une intégration. Le champ de claquage de la référence est de $5,5 \pm 0,2$ MV/cm. Les échantillons recuits à 500 °C et 600 °C possèdent un champ de claquage moins élevé. L'échantillon recuit à 500 °C claque autour de $5,2 \pm 0,2$ MV/cm alors que l'échantillon 600 °C possède un champ de claquage de $4,9 \pm 0,3$ MV/cm.

Ainsi, plus la température de recuit est importante et plus le champ au claquage est faible. Les champs au claquage de tous les échantillons restent néanmoins compatibles avec les spécifications électriques demandées pour une intégration.

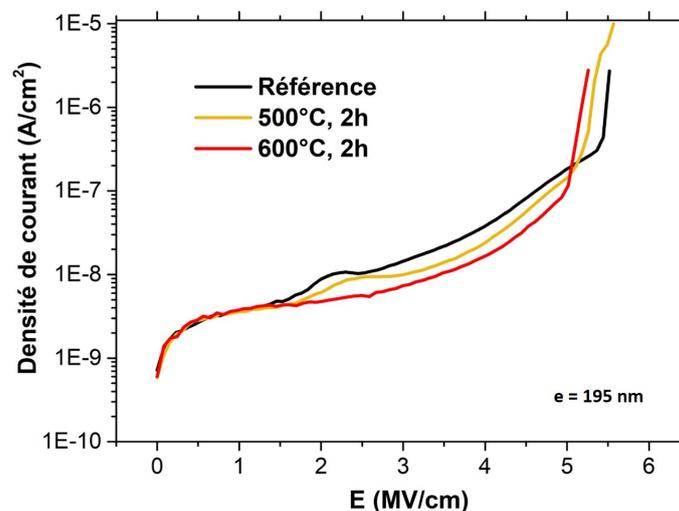


FIGURE 3.13 – Évolution de la densité de courant du matériau SiOCH 2.5 recuit à différentes températures pour une tension variable $I(V)$.

Par la suite, des mesures CVS ($i(t)$) ont été effectuées sur le matériau SiOCH 2.5. Une référence et deux températures de recuit ont été analysées à un champ $E = 3$ MV/cm. Les budgets thermiques appliqués ont tous le même temps de recuit : 2 h. Le paramètre modifié est la température de recuit entre une référence (sans recuit) et une température maximale de 600 °C. Les échantillons sont testés dans une période inférieure à deux semaines après dépôt de la cathode d'Au. Les distributions de Weibull expérimentales et théoriques ont été utilisées pour mieux se rendre compte de l'impact des budgets thermiques. Les données expérimentales sont représentées sur la Figure 3.14.

La Figure 3.14 établit une dégradation du temps au claquage lors de l'augmentation de la température avec $\eta_{600} < \eta_{500} < \eta_{réf.}$. Une dégradation intrinsèque à haute température entraîne sûrement la perte des capacités isolantes du matériau. De plus, une courbure des distributions est présente lors de l'application de recuits avec une température de 600 °C. Comme nous le verrons plus précisément dans le paragraphe 3.3.3.4, la courbure peut être due à des variabilités d'épaisseurs du film mince sur l'ensemble de la plaque 300 mm ou à l'injection de Ti dans le diélectrique. Par conséquent, un champ local plus important peut entraîner une diminution des temps au claquage ou la création d'un chemin de percolation

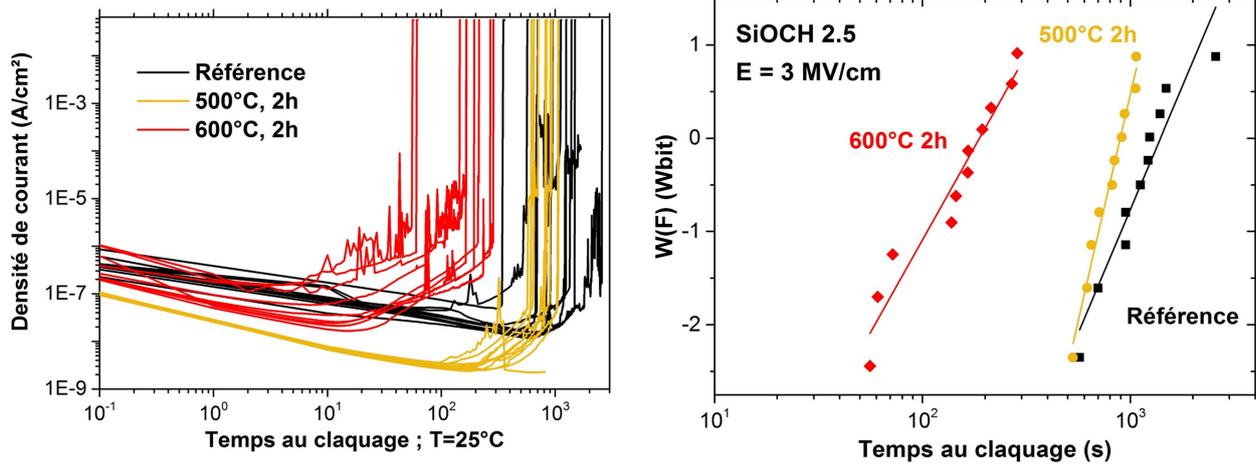


FIGURE 3.14 – $I(t)$ des durées de vie du diélectrique SiOCH 2.5 mesurées à 3 MV/cm et distributions de Weibull correspondantes.

plus facilement.

Finalement, dans le cas des tests en fréquence, aucune modification des propriétés physico-chimique ne semble apparaître jusqu'à 600 °C. Il est à noter une faible augmentation de la composante dipolaire pour $T = 600$ °C. Au contraire, l'étude de MIM avec le matériau 2.5 montre donc une dégradation des propriétés électriques intrinsèques du matériau dès 500 °C. En parallèle, l'hypothèse d'une diffusion de Ti dans le diélectrique n'est pas à exclure. Ce phénomène semble entraîner une dégradation plus rapide du diélectrique à hautes températures. Cependant, la statistique de fiabilité est effectuée sur un nombre limité de plots. Les incertitudes sur les valeurs de η et β peuvent donc être importantes.

L'importance d'une statistique plus grande et l'influence des barrières sur le diélectrique sont donc des notions à développer. Pour cela, la fiabilité de lots intégrés est nécessaire.

3.3.2 Influence de la barrière de diffusion

L'étude de fiabilité après application de budgets thermiques sur un diélectrique *low- κ* poreux (ULK) est premièrement basée sur la comparaison des lots 1 & 2 (cf Table 2.3). Ils présentent chacun une barrière de diffusion différente. Un schéma du procédé de fabrication utilisé pour ces deux lots est présenté sur la Figure 3.15.

3.3.2.1 Le tungstène W comme métal intégré dans les lignes d'interconnexions

L'intégration du Cu au niveau de l'iBEOL pose des difficultés malgré sa faible résistivité. En effet, ce matériau très contaminant rend difficile la ré-introduction des plaques dans des machines dédiées à la partie FEOL (en vue de la fabrication du MOS supérieur). Plusieurs matériaux alternatifs au Cu permettent une intégration dans la partie iBEOL sans problème de compatibilité, il peut s'agir du W et du Co [19]. Le tungstène W a été choisi, dans un premier temps, comme matériau utilisé pour les lots intégrés iBEOL. Ce

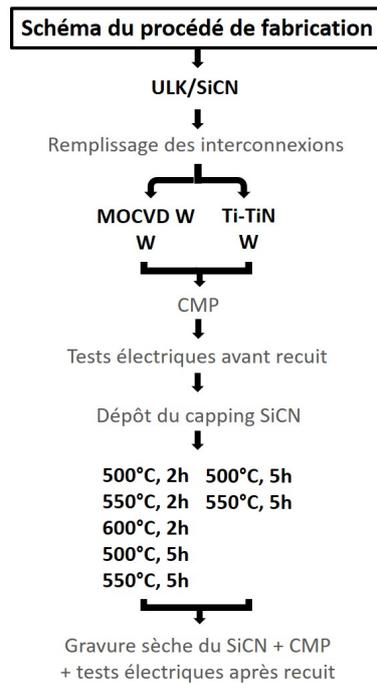


FIGURE 3.15 – Schémas d’intégration du métal W et de la barrière Ti-TiN ou MOCVD W pour des lignes du noeud technologique 28 nm.

choix a été motivé par la disponibilité des équipements en salle blanche même si cette option n’est pas optimale car le tungstène présente une forte résistivité en comparaison avec le Cu. Dans le cas d’un dimensionnement correspondant aux lignes du noeud 28 nm, la différence de résistivité entre le Cu et le W est d’un facteur 5 comme présenté sur la Figure 3.16 :

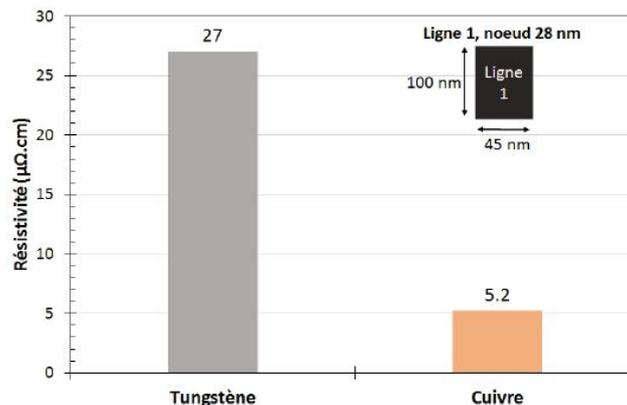


FIGURE 3.16 – Résistivité d’une ligne de tungstène ou de cuivre mesurée pour des lignes d’interconnexions dimensionnées pour le noeud technologique 28 nm.

Le W possède néanmoins un certain nombre d’avantages par rapport au cuivre. Le premier avantage est sa température de fusion élevée. Le tungstène possède une température de fusion $T_f = 3422$ °C alors que celle du cuivre est de $T_f = 1085$ °C. Il semble donc être un matériau plus résistant aux budgets thermiques qui doivent être utilisés pour l’intégration 3D séquentielle. De plus, plus la température de fusion d’un matériau est grande et moins ce matériau est sujet à l’électro-migration, ce qui confère un double avantage au W. C’est pourquoi, pour l’intégration dans des noeuds plus avancés (7 nm et

moins), l'utilisation d'autres métaux que le Cu est envisagée.

En effet, le libre parcours moyen l associé au métal est à prendre en compte lors d'une intégration agressive car il possède un impact sur la résistivité du métal. Le libre parcours moyen l représente la distance moyenne parcourue par un électron dans un matériau conducteur entre deux collisions successives avec le réseau cristallin. Cette notion est directement liée à la valeur de la mobilité et donc de la résistivité : plus l est grand et moins le matériau est résistif [20]. En revanche, si le matériau est confiné dans des dimensions caractéristiques inférieures à l , sa résistivité va alors augmenter exponentiellement. Sachant que $l_{Cu} = 39$ nm et $l_W = 19,1$ nm [20, 21], le tungstène serait plus adapté à partir du nœud 14 nm où la largeur de ligne d'interconnexion est $l = 32$ nm ($l_W < l < l_{Cu}$).

3.3.2.2 Remplissage des vias avec une barrière Ti-TiN

- **Méthode de dépôt de la barrière de diffusion**

Pour l'étude du lot électrique ULK/Ti-TiN/W, un seul niveau de routage composé de lignes métalliques a été testé. A la suite des gravures de l'oxyde (SiO_2 ou $SiOCH$) présentée sur la Figure 2.6, le matériau conducteur est déposé. Une première couche de Ti (1 nm) est déposée par PVD dans les tranchées. Cette couche sert de couche d'accroche au W. Par la suite, une couche de TiN (3 nm) est déposée, elle constitue une barrière de diffusion au fluor utilisé pour le dépôt par CVD du W (37 nm) via une chimie de type WF_6 . Le TiN permet, par ailleurs, d'obtenir une couche uniforme de W lors de l'étape de nucléation. Cette dernière consiste au dépôt d'une couche mince de W sur le TiN pour uniformiser le futur remplissage du W. Elle permet d'éviter la présence de trous qui augmentent la résistance de la ligne [22]. Enfin le W est déposé par CVD à 395 °C. Les tests de fiabilité peuvent donc être effectués sur les motifs décrits au paragraphe 2.1.5.1 L'intégration obtenue est schématisée sur la Figure 3.17.

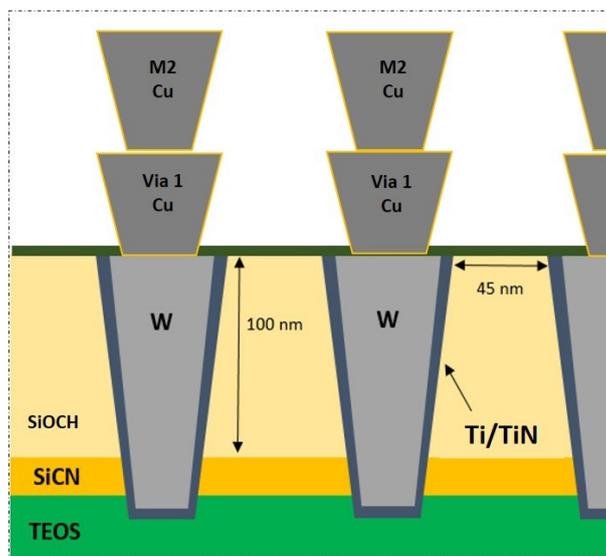


FIGURE 3.17 – Schémas d'intégration du métal W et de la barrière Ti-TiN ou MOCVD W pour des lignes du nœud technologique 28 nm.

- **Tests de stabilité thermique**

Plusieurs budgets thermiques ont été appliqués afin de simuler l'effet de l'intégration d'un second transistor au-dessus de la partie iBEOL. Pour le lot n°1, des budgets thermiques de 500 °C, 5 h et 550 °C, 5 h ont été appliqués. Les temps au claquage du diélectrique sont mesurés sur un maximum de puces via des tests CVS (Constant Voltage Stress). La fonction de répartition est calculée et la distribution de Weibull tracée en répétant le même protocole pour des plaques ayant subi différents budgets thermiques. Ces résultats sont présentés sur la Figure 3.18.

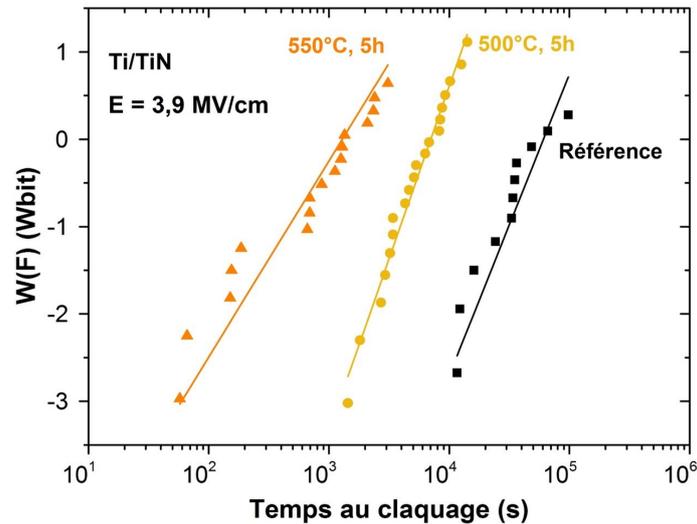


FIGURE 3.18 – Distributions de Weibull des durées de vie du diélectrique inter-lignes avec une barrière Ti-TiN mesurées à 17,5 V ($E = 3,9$ MV/cm) en fonction du budget thermique. Les tests sont effectués à $T = 25$ °C.

La Figure 3.18 montre que le temps à la défaillance diminue lorsque le budget thermique augmente. Il est important de remarquer que le temps à la défaillance η passe de 6×10^4 s à 1×10^3 s entre la plaque référence et la plaque traitée à 550 °C, 5 h mais que la pente de Weibull β varie faiblement. Le même comportement est observé pour une tension appliquée de 20 V (équivalent à un champ $E = 4,4$ MV/cm).

La faible variation de la pente de Weibull β montre que les procédés de fabrication sont les mêmes pour chaque budget thermique [4]. En revanche, la diminution du temps à la défaillance η , montre que la création du chemin de percolation entre deux électrodes est facilitée avec l'augmentation du budget thermique.

- **Analyse des résultats**

Afin de comprendre la dégradation de la fiabilité du diélectrique en fonction du budget thermique appliqué, le mode de conduction a été analysé. Pour cela nous avons effectué des tests LRVS entre 0 et 18 V à différentes températures.

L'étude de l'énergie d'activation E_a en fonction de \sqrt{E} montre une augmentation du courant de fuite mesuré à \sqrt{E} fixe. Ce comportement est présenté sur la Figure 3.19.

Pour \sqrt{E} fixe, le courant de fuite est donc thermiquement activé dans un lot ULK/Ti-TiN/W. Ainsi, les mécanismes de transport sont de type Poole-Frenkel ou Schottky. Selon la méthodologie présentée au paragraphe 3.2.2.4, un rapport li-

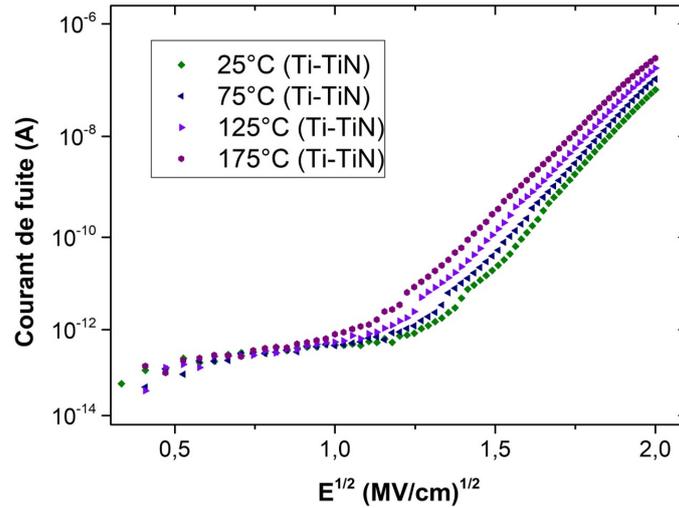


FIGURE 3.19 – Évolution du courant de fuite sur la plaque de référence Ti-TiN en fonction de la racine carrée du champ à différentes températures (25 °C à 175 °C). Le courant de fuite est d’autant plus important que la température de test est grande.

néaire entre l’énergie d’activation E_a et \sqrt{E} est extrait. Ce dernier est présenté sur la Figure 3.20.

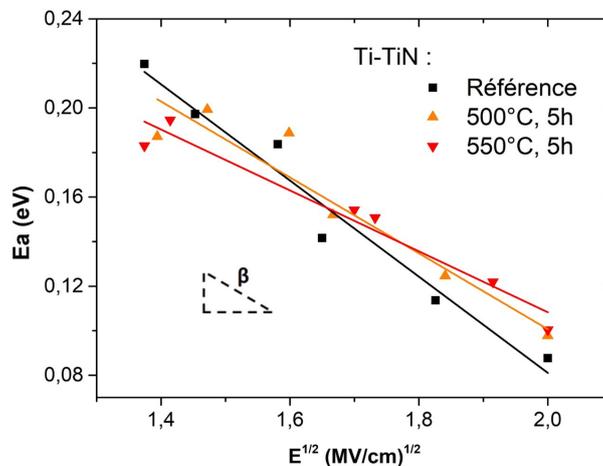


FIGURE 3.20 – Évolution de l’énergie d’activation E_a en fonction du champ \sqrt{E} pour plusieurs budgets thermiques avec la barrière Ti-TiN. Un rapport linéaire entre E_a et \sqrt{E} est mis en évidence.

L’étude de la pente β (β_{SE} ou β_{PF}) et l’extraction à champ nul permettent de faire un choix en termes de mécanismes de transport. Ces modèles physiques donnent accès à la permittivité du matériau via la pente β . Par ailleurs, l’extrapolation à champ nul donne accès à la hauteur de barrière d’énergie vue par les électrons. Ces deux valeurs ont été calculées pour différents budgets thermiques et sont résumées dans les Tables 3.3 et 3.4 :

	Constante diélectrique κ		
	Référence	500 °C, 5 h	550 °C, 5 h
Poole-Frenkel	12,4	20	31
Schottky	3,1	5	7,9

TABLE 3.3 – Valeurs de permittivité calculées via les pentes extraites des tests I(V) en température.

Budget thermique	Référence	500 °C, 5 h	550 °C, 5 h
Hauteur de barrière Φ_b (eV)	0,51	0,44	0,38

TABLE 3.4 – Hauteurs de barrière extraites à champ nul via des tests I(V) en température.

Ainsi, le mode de conduction Schottky semble être le mode de conduction majeur du courant de fuite dans le cas du lot ULK/Ti-TiN/W. En effet, les constantes diélectriques extraites en considérant le modèle Schottky sont les plus proches de la valeur théorique du matériau intégré ($\kappa = 2,7$).

La différence de valeur de permittivité entre le modèle de Schottky et la valeur théorique au niveau de la référence peut provenir d'une différence de distance inter-diélectrique. La distance inter-métallique mesurée en cliché TEM (37 ± 2 nm) est plus petite que la distance théorique (45 nm) pour la plaque référence. La figure 3.21 montre les dimensions de motifs mesurés expérimentalement pour la plaque référence Ti-TiN/W.

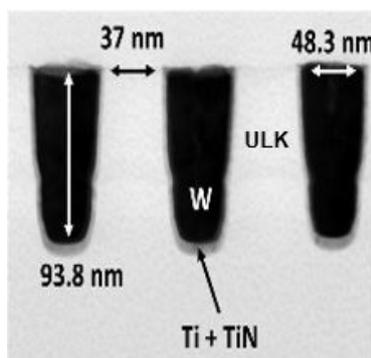


FIGURE 3.21 – Cliché TEM d'une ligne Ti-TiN/W observée en coupe pour la plaque référence. Les mesures expérimentales indiquent une différence par rapport aux mesures théoriques des motifs. Une diminution des dimensions des motifs entraîne une augmentation de la valeur de permittivité relative calculée.

Par conséquent, il est normal d'obtenir une valeur de permittivité relative ($\kappa = 3,1$) plus grande que la valeur théorique ($\kappa = 2,7$) [4]. Il est donc raisonnable de penser que le courant de fuite est limité par l'interface métal/oxyde.

Une limitation de la méthode employée précédemment est que seul le mécanisme de conduction basé Schottky est considéré. Dans ce modèle, le transport d'électrons est dû à une émission thermoïonique ou à une amplification du champ avec une baisse de la hauteur de barrière. Cependant, de nombreux travaux font état du transport d'électrons à travers le diélectrique assisté par la présence d'états de piège ou de défauts avec des niveaux d'énergie résidant dans la bande interdite du diélectrique. Les mécanismes de Poole-Frenkel ou Fowler-Nordheim peuvent être utilisés pour décrire les caractéristiques I(V) [23-25].

Ainsi, pour des budgets thermiques plus élevés, le mécanisme de conduction semble s'accompagner d'autres effets car la constante diélectrique augmente rapidement. Bien que l'utilisation du mécanisme de Schottky mène au plus faible écart de valeur entre la permittivité calculée et celle théorique, ce même écart est trop important pour pouvoir seulement considérer ce mode de conduction. De plus, les temps au claquage en fonction du budget thermique sont de plus en plus dégradés. Des phénomènes de ruptures de liaisons faciliteraient la création de défauts. L'orientation vers un modèle de durée de vie plus proche de celui proportionnel à E n'est pas à exclure. Des tests en boîtier à faible champ et l'utilisation d'une valeur de champ variable localement (non plus $E = \frac{V}{S}$) peuvent permettre de discriminer le modèle de vie optimale à tension d'utilisation.

Parallèlement, une chute de la hauteur de barrière Φ_b est observée. Cette chute peut expliquer la diminution de la durée de vie du diélectrique inter-métallique. Par l'utilisation des diagrammes de bandes, une explication de la chute de Φ_b peut être avancée. Le diagramme de bande de l'empilement ULK/Ti-TiN/W est présenté en Figure 3.22.

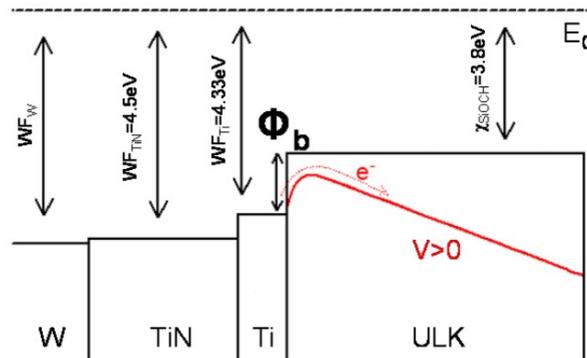


FIGURE 3.22 – Diagramme de bande de l'empilement ULK/Ti-TiN/W [26].

Les travaux de sortie des barrières Ti (1 nm) et du TiN (3 nm) ainsi que l'affinité électronique du diélectrique (χ) sont disponibles dans la littérature. Le travail de sortie du TiN (WF_{TiN}) est de 4,5 eV [27], celui du Ti (WF_{Ti}) est de 4,33 eV [28] et l'affinité électronique du SiOCH (χ) 3,8 eV [29]. La dégradation de la hauteur de barrière peut s'expliquer par une oxydation de la couche mince de Ti en TiO_2 [30]. Cette oxydation est possible au cours d'un recuit thermique, ce qui a pour conséquence de modifier le travail de sortie WF_{Ti} . L'interface métal/oxyde pourrait donc être assimilée à une interface TiN/ TiO_2 . Les valeurs du travail de sortie du TiN

et de l'affinité électronique du TiO_2 sont respectivement égales à 4,5 eV et 4,2 eV [31], ce qui donne une hauteur de barrière de 0,3 eV de TiN/TiO_2 . Cette valeur est proche de celle obtenue lors d'un recuit à 550 °C pour une durée de 5 h.

Martinez et al. proposent une autre explication [29]. Selon eux, les budgets thermiques vont venir modifier l'affinité électronique du diélectrique en modifiant la densité de certaines liaisons chimiques. En effet, les liaisons chimiques déterminent la valeur de la bande interdite et donc celle de l'affinité électronique χ . La perte de ces liaisons (liaisons Si-H, Si-C,...) expliquerait alors une partie de la diminution de la hauteur de barrière Φ_b .

Afin de conclure sur la variation de hauteur de barrière, des études spécifiques doivent être menées. L'oxydation du Ti et la variation de l'affinité électronique en fonction des budgets thermiques sont des notions qui doivent être éclaircies dans une intégration de type BEOL.

Outre les possibles problèmes d'oxydation de la barrière Ti-TiN, la résistance des lignes de tungstène reste globalement trop grande pour une intégration à grande échelle. Il paraît donc important de diminuer la résistance du W. Ce dernier paramètre est dépendant de la résistivité du matériau conducteur, de la longueur de la ligne ainsi que de la section de la ligne. La résistivité du W ainsi que la taille de la section peuvent être optimisées mais pas la longueur des lignes fixée pour chaque nœud technologique.

3.3.2.3 Optimisation de la résistivité du tungstène

- **Implémentation de la barrière MOCVD W**

La résistivité du tungstène peut être modifiée premièrement en limitant le nombre d'impuretés (O,C) dans le matériau, ce qui permet l'obtention d'une phase α -W (plutôt qu'une phase β -W). La phase α -W est connue pour être moins résistive que la phase β -W [32].

De plus, il est possible de modifier la taille des grains du W pour obtenir une résistivité plus faible. Plus la taille des grains est grande et plus la résistivité de la ligne est faible [33]. Dans le cas des procédés de dépôts étudiés, la phase ainsi que la taille des grains sont des paramètres déjà optimisés pour obtenir la résistivité la plus basse possible. Ainsi, l'augmentation de la section des lignes du W par agrandissement de leur surface est le dernier élément qui peut être modifié pour diminuer la résistance.

Pour se faire, les épaisseurs des couches de nucléation (6 nm) et de barrière Ti-TiN (1 + 3 nm) doivent être diminuées afin de garder constante la surface des lignes (voir Figure 3.23). La solution proposée est de remplacer la couche de nucléation ainsi que la barrière Ti-TiN par une barrière basse résistance à base de W. Cette barrière, appelée MOCVD W, ne possède pas de fluor et son épaisseur est seulement de 4 nm comme présenté sur la Figure 3.23. Le procédé de dépôt et les chimies employées sont décrits dans la référence [34]. De cette manière, la surface conductrice est augmentée de 27 % et la ligne possède alors une résistance 22 % plus faible qu'avec la barrière Ti-TiN [34, 35].

Les premières études du lot n°2 montrent que la résistivité des lignes avec la bar-

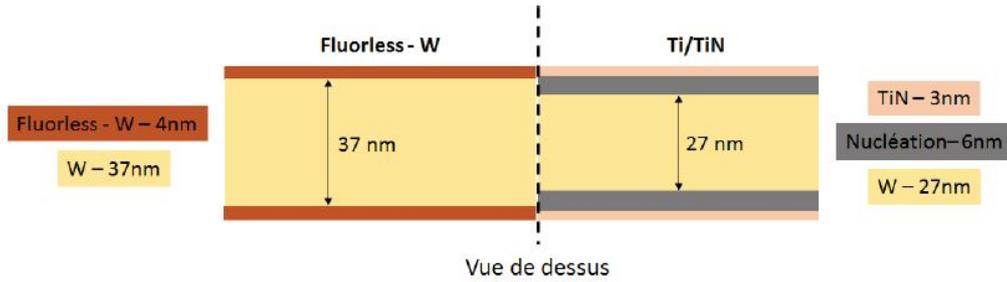


FIGURE 3.23 – Vue de dessus des schémas de lignes d’interconnexions des barrières MOCVD W (fluorless W) et Ti-TiN.

rière de diffusion MOCVD W varie peu en fonction du budget thermique appliqué [15], l’objectif étant de diminuer la résistance tout en gardant une certaine stabilité thermique. Pour leurs parts, les mesures de courant de fuite et de capacités varient en fonction des budgets thermiques appliqués et peuvent être attribuées à une variation de procédé lors de l’intégration de la barrière MOCVD W. Les résultats sont résumés dans la Table 3.5 :

	Référence	500 °C, 2 h	550 °C, 2 h
Résistivité ($\Omega \cdot \mu\text{m}$) ± 4	57	52	56
Capacités parasites (pF) ± 20	265	300	310
Courant de fuite (A)	$9 \cdot 10^{-7}$	$6 \cdot 10^{-7}$	$3 \cdot 10^{-7}$

TABLE 3.5 – Caractéristiques électriques moyennes des lignes en tungstène avec une barrière MOCVD W intégrée dans le SiOCH mesurées avant (référence) et après recuit pour les règles de dessin 28 nm [15].

- **Tests de stabilité des propriétés des lignes d’interconnexions en fonction du budget thermique**

Des budgets thermiques allant de 500 °C, 2 h à 600 °C, 2 h ont été appliqués au lot n°2 après le dépôt d’une couche d’encapsulation (*capping*) sur les lignes d’interconnexions (Figure 3.17).

La Figure 3.24 montre les distributions de Weibull en fonction du temps au claquage pour la structure référence (sans recuit) et pour des échantillons ayant subi différents budgets thermiques. La distribution obtenue pour la référence dans le cas des interconnexions ULK/Ti-TiN/W est aussi tracée afin de comparer les deux empilements. Sur cette figure (3.24), les temps au claquage pour l’empilement ULK/MOCVD W/W sont légèrement plus petits que ceux de l’empilement W/Ti-TiN/ULK référence. Ce comportement est vrai quel que soit le budget thermique appliqué.

Dans le cas de lignes comprenant une barrière MOCVD W, une forte dégradation du temps au claquage est observée lors de l’augmentation de la température des budgets thermiques. Par exemple, un recuit à 500 °C amène à une diminution du

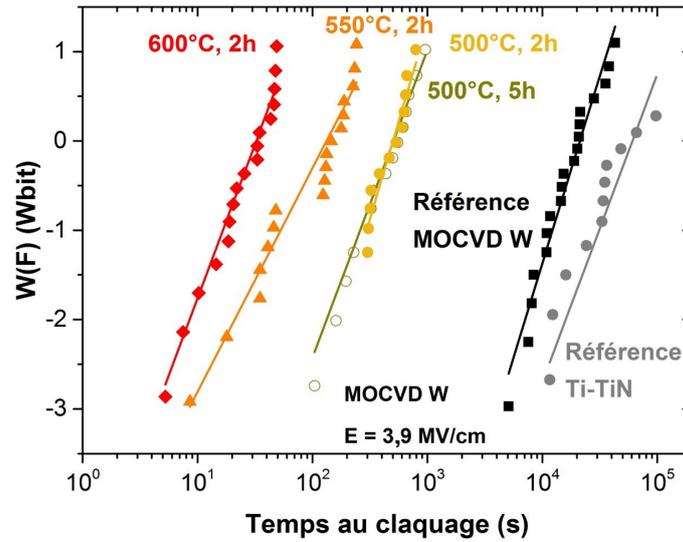


FIGURE 3.24 – Distributions de Weibull des durées de vie du diélectrique inter-lignes avec une barrière MOCVD W mesurées à 17,5 V en fonction des budgets thermiques. La référence avec une barrière Ti-TiN a été rajoutée pour comparaison (même si celle-ci ne possède pas exactement les mêmes facteurs géométriques).

temps au claquage de plus d’une décade par rapport à la référence. Un traitement à plus hautes températures entraîne une forte diminution du temps au claquage. Ainsi, pour un budget thermique de 600 °C, 2 h, le temps η est de seulement 30 secondes.

Précédemment, ce type de comportement a pu être attribué à une diminution de la hauteur de barrière Φ_b à l’interface diélectrique/métal via l’oxydation de la barrière Ti en TiO_2 [30].

Il est aussi intéressant de noter que la durée du recuit n’a pas d’effet sur la dégradation du temps au claquage (cf le cas des échantillons recuits à 500 °C 2 h ou 5 h). Ainsi, la cinétique de recuit n’a pas d’influence sur le mécanisme de dégradation pour des temps longs (entre 2h et 5h), quelle que soit la température.

- **Étude du courant de fuite en fonction de la température**

Outre des valeurs de β et η sensiblement similaires entre la barrière de diffusion Ti-TiN et le MOCVD W, les valeurs du courant de fuite en fonction de la température (25 °C à 175 °C) montrent un comportement voisin entre les barrières Ti-TiN et MOCVD W comme présenté sur la Figure 3.25. Une hausse du courant de fuite apparaît lors de l’augmentation de la température (jusqu’à 175 °C). La forte dispersion du courant à faibles champs ($E < 1$ MV/cm), dans le cas de la barrière MOCVD W, est dépendante de la précision de l’instrument de mesure utilisé.

Bien que la méthode employée ait certaines limites (valeurs de permittivités éloignées de la théorie), une valeur de la hauteur de barrière d’énergie Φ_b est extraite à partir du modèle de Schottky pour la barrière MOCVD W. Les valeurs sont données dans la Table 3.6. Il apparaît, que pour des budgets thermiques appliqués jusqu’à 550 °C, 2 h, la hauteur de barrière n’est pas modifiée ($\Phi_b = 0,37 \pm 0,01$ eV). Un changement est cependant observé à partir d’un traitement thermique à 600 °C, 2 h où la valeur de Φ_b descend à 0,32 eV. Il est donc possible que l’influence du métal à l’interface

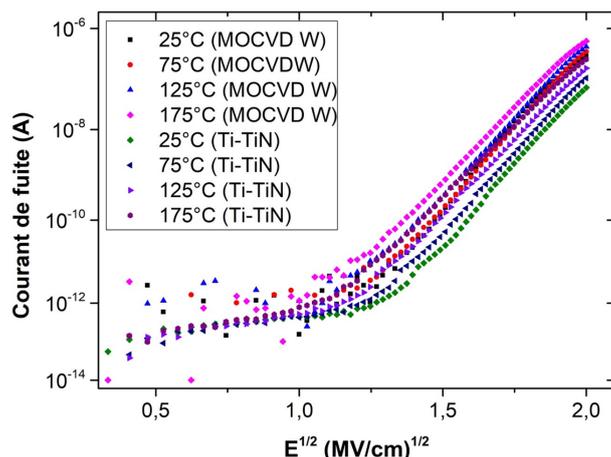


FIGURE 3.25 – Courant de fuite en fonction de la température (25 °C à 175 °C) pour deux barrières de diffusion différentes (Ti-TiN et MOCVD W). Les tests correspondent aux plaques références de chaque barrière.

diélectrique/métal soit faible dans le cas de la barrière MOCVD W.

Barrière MOCVD W	Référence	500 °C, 2 h	550 °C, 2 h	600 °C, 2 h
Constante diélectrique κ	5,1	5,2	3,8	8,1
Hauteur de barrière Φ_b (eV)	0,38	0,36	0,37	0,32

TABLE 3.6 – Valeurs de permittivité (Schottky) et hauteurs de barrière d'énergie ULK/MOCVD W/W extraites des tests I(V) en température.

L'hypothèse d'une faible influence de la nature du métal dans la dégradation des propriétés électriques est confirmée par observation par TEM (*Transmission Electron Microscopy*) des lignes d'interconnexions vues en coupe. Comme présenté sur la Figure 3.26, aucune différence significative n'est visible entre un échantillon référence et une plaque traitée à 600 °C, 2 h. La morphologie des interconnexions ne semble pas être affectée par de forts budgets thermiques. De plus, des analyses de composition chimique effectuées par EDX ne montrent aucune oxydation de la barrière ou diffusion de W dans le diélectrique [14].

Une autre hypothèse pour expliquer la dégradation du TDDB en fonction du budget thermique est un changement du mécanisme de transport électronique dans le volume du diélectrique (en opposition à un changement à l'interface diélectrique/métal). Certaines publications ont attribué la dégradation du TDDB à la création de défauts au sein du volume du matériau [36-38]. En effet, la présence d'impuretés résiduelles après recuit (UV ou thermique) avait déjà été reportée il y a longtemps mais leurs effets ont été étudiés seulement récemment [39]. Cependant, autant il est possible de discuter des hauteurs de barrières, autant les valeurs de κ issues du modèle de Schottky semblent trop « fausses » pour permettre d'invoquer une dégradation du diélectrique.

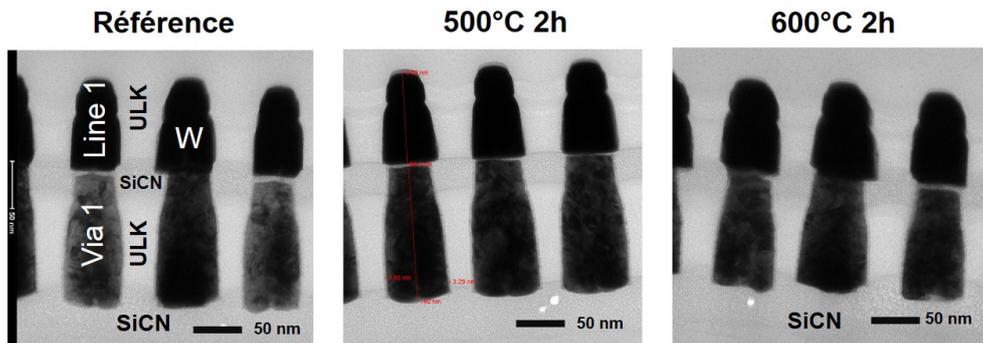


FIGURE 3.26 – Clichés TEM d’une ligne et d’un via MOCVD W/W observés en coupe avant et après recuit thermique (500 °C, 2 h et 600 °C, 2 h).

En résumé, une influence non négligeable des traitements thermiques sur le TDDB du diélectrique poreux a été montrée au travers de deux empilements différents. Lors de cette étude, le métal utilisé était du tungstène W. Les résultats sur le lot n°1 laissent penser qu’une oxydation de la barrière Ti en TiO_2 et une dégradation intrinsèque du diélectrique (sous l’effet des recuits thermiques) sont les causes de la dégradation de la fiabilité du diélectrique. Ce type de comportement avait déjà été mis en cause sur les MIM étudiées au paragraphe 3.3.1.2. En vue de diminuer la résistance des lignes d’interconnexions, la barrière de diffusion Ti-TiN a été remplacée par la barrière « MOCVD W » sans fluor. Les résultats sur le lot n°2 montrent que la barrière se semble pas avoir d’influence sur la dégradation du TDDB contrairement au lot n°1. Les causes de la dégradation restent donc ouvertes à plusieurs hypothèses dont la création de défauts dans le diélectrique (dégradation intrinsèque). Ces notions seront détaillées dans le chapitre 4.

Bien que la résistance soit diminuée de 22 % en comparaison à la barrière Ti-TiN et que la durée de vie des diélectriques soit suffisante pour une intégration industrielle [14]. Ce gain reste insuffisant par rapport à celui obtenu avec du Cu comme métal d’interconnexions. L’intégration du métal Cu avec une barrière de diffusion TaN-Ta relève d’un véritable défi technologique étant donné que des traitements thermiques peuvent être appliqués lors d’une intégration 3D séquentielle. Cependant, il paraît nécessaire d’utiliser le couple Cu/ULK, seul moyen de diminuer la résistance de façon suffisante.

3.3.3 Intégration du couple Cu/ULK dans les lignes d’interconnexions

L’un des principaux problèmes rencontrés lors du développement de la technologie Cu/ULK est celui de la fiabilité du diélectrique (TDDB), notamment pour les nœuds technologiques avancés. En effet, les mécanismes de dégradation et le rôle du cuivre sur la fiabilité du diélectrique ne sont pas encore totalement connus d’autant plus que le niveau de fiabilité dépend du procédé de fabrication utilisé.

3.3.3.1 Rôle du cuivre sur la fiabilité des diélectriques SiOCH poreux

Avant même le remplacement de l’Al par le Cu, la capacité de ce dernier à créer des niveaux accepteurs et donateurs d’électrons dans la bande interdite du silicium était connue. Cette capacité est jugée comme critique pour le bon fonctionnement du transistor

car ces niveaux peuvent amener un fort courant de fuite par des effets de recombinaison-génération des porteurs de charge. Afin de limiter la diffusion du Cu vers la partie FEOL du circuit intégré et dans le diélectrique, une barrière de diffusion composée de nitrure de tantale et de tantale (TaN-Ta) est déposée. Malgré l'utilisation d'une barrière de diffusion, l'impact du Cu dans la dégradation de la fiabilité est toujours envisagé.

Ainsi, plusieurs études montrent le rôle prépondérant du Cu sur le claquage du diélectrique [40, 41]. Selon certains travaux, la migration du Cu dans le diélectrique pourrait amener des défauts au sein du matériau poreux lors de l'application d'une contrainte électrique ou lors de l'étape de CMP. Ces défauts ou tout simplement les ions cuivre vont alors créer un chemin de percolation dans le matériau et provoquer le claquage du diélectrique. En particulier, Suzumura et al. [42] confirment le phénomène de migration d'ions cuivre dans le diélectrique et démontrent que l'application d'un budget thermique favorise cette migration. Cette conclusion semble problématique pour l'intégration du cuivre dans l'iBEOL.

D'autre part, des travaux plus récents montrent une absence de diffusion du Cu dans le diélectrique via des analyses TEM [43]. Ce résultat est appuyé par des travaux qui utilisent un champ alternatif pour faciliter la migration des ions Cu dans le diélectrique. L'augmentation du temps au claquage lors de stress unipolaires n'est pas compatible avec la mise en cause de la migration du Cu ionique pour expliquer le claquage du diélectrique [44]. Ainsi, lorsque la barrière est intacte, la diffusion du cuivre semble bloquée et seuls des éléments de cuivre déjà présents dans le diélectrique pourraient causer un claquage précoce.

La dégradation de la fiabilité est également liée à la dégradation de la barrière TaN-Ta [8]. Des études récentes mettent en évidence la diffusion de la barrière dans le diélectrique. Elles montrent que le Ta peut diffuser à l'intérieur du diélectrique qui amène à un chemin de conduction puis au claquage du matériau diélectrique [45]. Ce rôle joué par la barrière de diffusion dans la dégradation de la fiabilité avait déjà été envisagé par d'autres études [46, 47].

Ainsi, la dégradation du TDDB est un phénomène complexe du matériau diélectrique et aucun mécanisme de dégradation ne fait consensus dans le cas du couple Cu/ULK (avec une barrière TaN-Ta). La migration du Cu, la diffusion de Ta sont autant de phénomènes complexes qui peuvent entraîner une dégradation du TDDB du diélectrique [48]. Malgré tout cela, l'empilement ULK/TaN-Ta/Cu reste une référence actuelle pour la fabrication de transistors du fait de sa faible résistivité et son étude pour l'iBEOL semble donc indispensable.

3.3.3.2 Premiers tests électriques du couple Cu/ULK

Des analyses électriques ont été effectuées en amont des tests de fiabilité. L'objectif de ces analyses est de se rendre compte des dégradations possibles de l'iBEOL sans avoir à dégrader les puces. Des mesures du produit R^*C ainsi que des mesures d'intégrité ont été réalisées. Certaines plaques possèdent des répliques (500 °C, 2 h). Les résultats des premières mesures de R^*C sont présentés au niveau métal 1 (M1) et au niveau métal 2 (M2) avec différents budgets thermiques appliqués sur la Figure 3.27 :

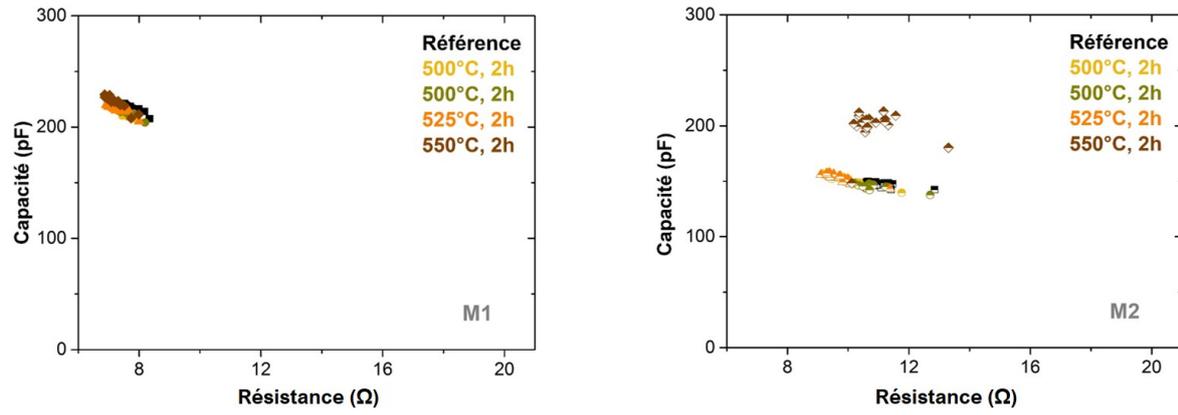


FIGURE 3.27 – $C = f(R)$ obtenus sur une ligne d'interconnexions de type ULK/TaN-Ta/Cu selon le niveau de métal (M1 & M2) et le budget thermique.

Dans le produit R^*C , R correspond à la résistance des lignes et C aux capacités inter-lignes. La résistance est dépendante des propriétés intrinsèques du matériau et de ses dimensions. Les capacités parasites sont liées aux propriétés isolantes du matériau et aux dimensions des surfaces conductrices. Les dimensions sont celles définies au paragraphe 2.1.5.1. Les grandeurs R et C sont définies par les équations 3.14 et 3.15 :

$$R = \frac{\rho \cdot L}{W \cdot H} \quad (3.14)$$

$$C = \frac{\varepsilon_0 \cdot \varepsilon_r \cdot L \cdot H}{S} \quad (3.15)$$

- ρ : Résistivité du matériau ($\Omega \cdot m$)
- L : Longueur des lignes métalliques (m)
- W : Largeur du métal (m)
- H : Hauteur du diélectrique (m)
- S : Distance entre deux lignes métalliques (m)
- ε_0 : Permittivité du vide ($8,85 \cdot 10^{-12} \text{ F} \cdot m^{-1}$)
- ε_r : Permittivité relative du diélectrique

Ainsi, il est remarquable de voir que le produit R^*C du niveau M1 ne varie quasiment pas. Cette très faible variation implique que les paramètres ρ , S ou W sont stables lors du recuit thermique. Les facteurs géométriques ne sont donc pas à mettre en cause au niveau M1. Une plus grande variabilité du produit R^*C se dégage au niveau M2 mais ces valeurs restent proches pour la plaque référence et les plaques 500 °C, 2 h. Toujours au niveau M2, la plaque 550 °C, 2 h possède des valeurs de capacités supérieures au reste des plaques, une modification des facteurs géométriques peut être ici mise en cause (néanmoins, un changement de valeur de κ du diélectrique est aussi possible).

La faible variabilité du produit R^*C est confirmée par des travaux récents [49]. En effet, pour un empilement *low-κ*/TaN-Ta/Cu dense intégré en technologie 28 nm, une dégradation à partir d'un budget thermique 525 °C, 20 min a été observée.

Par la suite, des mesures d'intégrité ont été réalisées sur l'ensemble de la plaque comme décrit dans le paragraphe 3.2.1. Une tension de 12 V a été appliquée ponctuellement sur

des structures *Line to Line* (L2L) sur le métal du niveau 1 (M1) ainsi que sur le métal du niveau 2 (M2). Les résultats statistiques sont représentés sous forme de diagramme en boîte afin d'avoir accès à la moyenne, à l'écart type, à la valeur maximum et à la valeur minimum comme présenté sur la Figure 3.28.

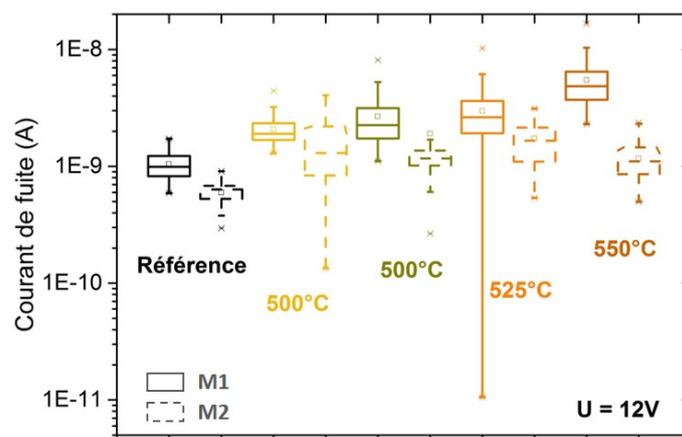


FIGURE 3.28 – Représentation des courants de fuite mesurés à 12 V sur un diagramme en boîte pour plusieurs températures de recuit et une durée constante de 2 h. Au niveau M1, les courants de fuite augmentent avec l'accroissement de la température de recuit. Au niveau M2 : le courant de fuite entre plaques recuites est légèrement modifié et l'écart semble peu significatif. Cependant les courants de fuite de ces dernières sont plus élevés que ceux de la plaque référence.

Ces résultats statistiques montrent que l'écart type est stable quelle que soit la température. La différence entre plaques semble plus importante que la variabilité intra-plaque. Cependant, des valeurs du courant de fuite peuvent être éloignées de la moyenne comme par exemple la valeur minimale de la plaque 525 °C que l'on peut qualifier « *d'outsiders* ». La puce associée à cette mesure sera alors discriminée et aucun test de fiabilité ne sera effectué dessus.

Une tendance se dégage pour les mesures réalisées au niveau du métal M1. Plus la température de recuit augmente et plus le courant de fuite mesuré ponctuellement est grand. Cependant, les mesures du produit $R \cdot C$ de la Figure 3.27 montrent une faible modification des valeurs de résistance et de capacité au niveau M1. Ainsi, la variation des facteurs géométriques sur un même niveau (CDLitho) ne peut être mise en cause pour expliquer l'augmentation du courant I_0 .

Dans le cas du M2, une augmentation du courant de fuite est observée entre l'échantillon référence et ceux recuits. Néanmoins, la variation de courant de fuite est peu significative avec l'augmentation de la température de recuit. Ainsi, le M2 semble moins affecté que le M1 lors de ces mesures d'intégrité. Aucune explication n'a, pour le moment, été proposée pour expliquer ce comportement. Globalement, des variations apparaissent lorsque la température de recuit augmente. Cependant, ces variations ne sont pas assez importantes pour conclure sur l'impact des recuits sur la fiabilité du diélectrique.

3.3.3.3 Étude de la fiabilité des lignes d'interconnexions en fonction de la température

Des travaux précédents montrent une corrélation entre le courant de fuite initial I_0 et le temps à la défaillance [6]. Pour un même champ, le courant de fuite apparaît comme un facteur prépondérant dans le claquage de l'isolant. Or, l'étude de l'impact des recuits thermiques sur le produit $R \cdot C$ ne permet pas d'obtenir une corrélation évidente entre le courant de fuite et le temps au claquage. Des études de la fiabilité du diélectrique doivent ainsi être menées pour analyser l'influence de l'application d'un traitement thermique.

- **Tension au claquage V_{bd} :**

Le protocole de mesure de la fiabilité du diélectrique commence par la détermination de la tension au claquage V_{bd} . Pour rappel, cette tension pourra être comparée aux plaques de référence (FDSOI 28 nm) et permettra de définir les tensions de travail pour les tests CVS. Les résultats obtenus sont représentés sur la Figure 3.29.

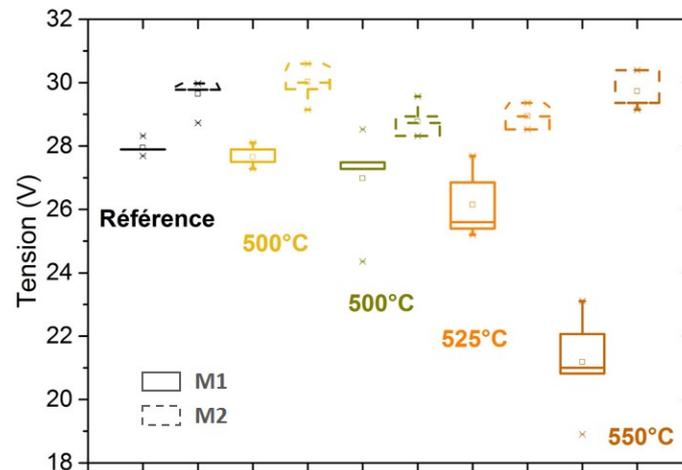


FIGURE 3.29 – Représentation en diagramme en boîtes de la tension de claquage mesurée avec une rampe $0 \Rightarrow 40$ V pour plusieurs températures de recuit sur l'empilement ULK/TaN-Ta/Cu.

La comparaison des tensions au claquage entre le M1 et M2 montre que la tension au claquage de M2 est supérieure à celle de M1. Cette modification peut être attribuée à la largeur de CDLitho utilisée. En effet, le procédé de fabrication n'est pas le même entre ces deux niveaux (damascène ou double damascène). La largeur de CDLitho au niveau M1 est de 49 nm alors que celle du niveau M2 est de 47,5 nm. Pour un espacement $S = 50$ nm entre les lignes métalliques, la différence du CD implique donc des tensions au claquage plus faibles dans le cas du métal M1. Les valeurs moyennes obtenues pour la référence Cu/ULK se situent au même niveau que des références provenant de lots industriels autant au niveau M1 (26 V) qu'au niveau M2 (29 V).

En s'intéressant uniquement à la tension au claquage du M1 en fonction de la température, une tendance apparaît. Plus la température de recuit est élevée et plus la tension au claquage va être basse. Une tension de 21,5 V de moyenne est obtenue pour la plaque recuit à 550 °C. Ainsi, on observe une influence non négligeable des budgets thermiques sur le M1 du lot Cu/ULK. Au contraire, pour le niveau M2, les tensions au claquage semblent stables malgré des températures atteignant 550 °C.

Une variabilité de ± 1 V se dégage mais ces valeurs restent dans la marge d'incertitudes de mesures liée aux procédés de fabrication.

- **Distribution de Weibull :**

Des mesures de courant à tension constante ont été effectuées pour mesurer le temps au claquage (TTF) sur le lot ULK/TaN-Ta/Cu. La Figure 3.30 représente l'évolution de la distribution de Weibull au niveau M1 en fonction des budgets thermiques appliqués pour un champ $E = 4.4$ MV/cm. Ces mesures ont été réalisées à une température de 25 °C sous atmosphère contrôlée. Le nombre de puces testées est compris entre 20 et 30 selon la disponibilité des puces de chaque plaque. La plaque recuite à 550 °C, 2 h n'a pas été analysée, la dispersion du temps de claquage étant trop importante.

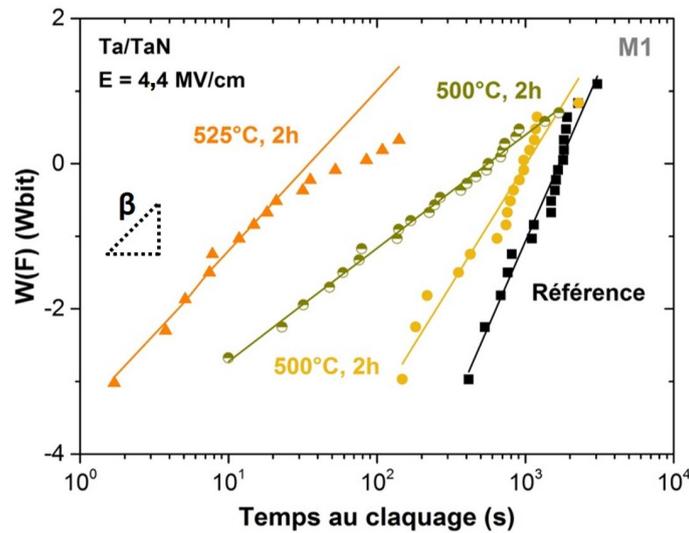


FIGURE 3.30 – Distributions de Weibull du temps au claquage du diélectrique inter-lignes M1 mesurées à 20 V ($E = 4,4$ MV/cm) pour différents budgets thermiques.

Au niveau M1, la distribution obtenue montre une dégradation du paramètre η de la distribution de Weibull lorsque la température de recuit augmente. Ce comportement est similaire à celui observé dans les lots électriques n°1 & 2 avec du W comme métal dans les lignes d'interconnexions. La différence du temps au claquage entre la plaque référence et une de celles traitées à 500 °C (jaune clair) est faible. Cependant, les plaques recuites à 500 °C, 2 h présentent deux comportements différents. Deux plaques jumelles (ayant subi le même procédé de fabrication et le même recuit : 500 °C, 2 h) peuvent donc avoir une variation de pente importante. Dans ce cas, outre la dégradation du matériau, des variations de procédés liés à la fabrication peuvent être mis en cause. Ces notions sont développées dans la paragraphe suivant.

Contrairement aux résultats des premiers lots, une variation de la pente de Weibull β est observée. L'ajustement des points expérimentaux par la fonction de Weibull montre une variation de le pente de $\beta = 1,4$ pour la référence et $\beta = 0,95$ pour la plaque 525 °C, 2 h, ce qui correspond à une dégradation des propriétés du matériau diélectrique. De plus, la distribution de la plaque recuite à 525 °C montre un double comportement, une première pente $\beta = 0,95$ dans les bas percentiles et une seconde

$\beta \simeq 0,5$ pour les hauts percentiles.

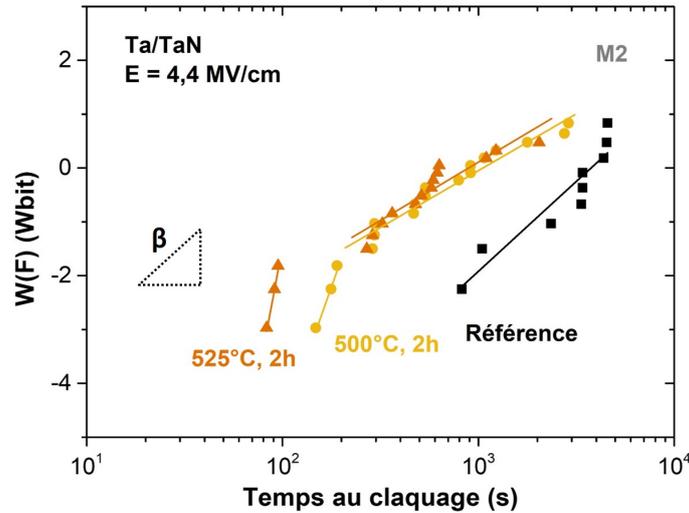


FIGURE 3.31 – Distributions de Weibull du temps au claquage du diélectrique inter-lignes M2 mesurées à 20 V ($E = 4,4$ MV/cm) pour différents budgets thermiques.

Dans des conditions similaires au métal M1, les distributions de Weibull obtenues pour le M2 sont présentées sur la Figure 3.31. Un décalage du paramètre η entre la plaque de référence et les plaques traitées à des budgets thermiques de 500 °C, 2 h et 525 °C, 2 h est observé. De manière surprenante, le décalage du paramètre η de la plaque 525 °C est proche de celui du 500 °C contrairement au niveau M1. Pour rappel, les niveaux M1 et M2 ne possèdent pas les mêmes procédés de fabrication, respectivement simple damascène et double damascène. Ces différences peuvent sûrement avoir un impact sur la fiabilité entre le niveau M1 et le niveau M2.

Précédemment, les tensions au claquage présentées étaient peu sensibles à la variation du budget thermique. Néanmoins, les courants I_0 (Figure 3.28) montraient un décalage entre la plaque référence et celles recuites. Ainsi, la dégradation du paramètre η et de la pente de Weibull β peuvent être attribuées, dans un premier temps, à la dégradation du diélectrique. En effet, les bas percentiles montrent des paramètres de Weibull différents et dégradés avec l'augmentation de la température. Dans un second temps, des paramètres extrinsèques au diélectrique comme la diffusion de Cu, de Ta ou des problèmes lors des étapes de fabrication peuvent provoquer une déviation au modèle de Weibull (pentes courbées). Le modèle de Weibull ne permet pas de modéliser, de manière satisfaisante, toute la population étudiée comme présenté sur la Figure 3.31. Il est important de développer et d'analyser ces résultats.

- **Étude du courant de fuite en fonction de la température :**

Les caractéristiques de courant de fuite en fonction du champ électrique E (\sqrt{E}) à différentes températures (25 °C à 175 °C) sont présentées sur la Figure 3.32 pour la référence aux niveaux M1 et M2. Les deux niveaux révèlent une dépendance en température. Cette activation thermique permet d'affecter, comme précédemment, le mécanisme de conduction aux modèles de Schottky ou Poole-Frenkel. Contrairement aux lots précédents, un phénomène de double-pentes marqué peut être extrait

de ces caractéristiques $I(V)$. Ce dernier est, par exemple, très visible pour la caractéristique $I(V)$ 175 °C de la référence au niveau M1. Cette dernière peut se décomposer en 3 domaines selon le champ E : pour $E < 1$ MV/cm, l'instrumentation ne permet pas une mesure précise, entre $1 \text{ MV/cm} < E < 1,4 \text{ MV/cm}$ une première pente est discernable puis une autre pour $E > 1,4 \text{ MV/cm}$. Ce phénomène est caractéristique des émissions de Schottky ou Poole-Frenkel en fonction du champ électrique [50]. Même si les deux modèles semblent intervenir dans la conduction des électrons, nous allons nous focaliser sur la mise en évidence du mécanisme de conduction dominant pour $E > 1,4 \text{ MV/cm}$. En effet, les incertitudes de mesures pour $E < 1,4 \text{ MV/cm}$ se situent dans le bruit de l'instrumentation pour une grande partie des $I(V)$ et ne permettent donc pas de modéliser des données avec certitudes.

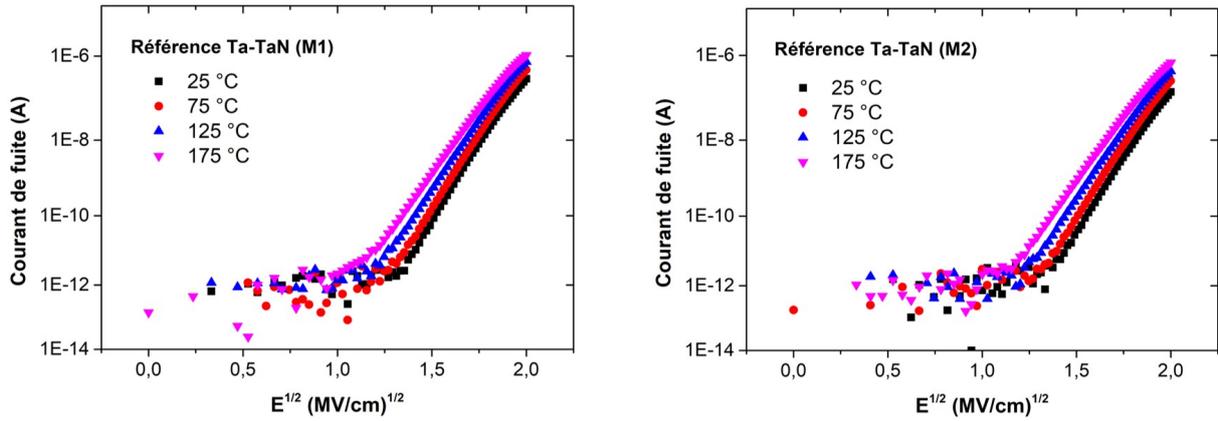


FIGURE 3.32 – Courant de fuite en fonction de la température (25 °C à 175 °C) pour le lot n°3 (ULK/TaN-Ta/Cu). Les tests correspondent aux plaques référence aux niveaux M1 et M2.

Les différentes caractéristiques $I(V)$ permettent d'extraire l'énergie d'activation de la fuite en fonction du champ électrique telle que présentée sur la Figure 3.33. Un comportement linéaire caractéristique des émissions Schottky et Poole-Frenkel est extrait. Le coefficient directeur donne accès à la valeur de permittivité et l'extrapolation à champ nul de cette droite amène à la hauteur de barrière. Ces mesures sont résumées dans la Table 3.7. Pour rappel, bien que cette méthode soit discutée depuis longtemps dans la littérature [6, 12], les résultats obtenus paraissent parfois éloignés des valeurs théoriques de permittivité des diélectriques poreux utilisés. Néanmoins, cette méthode est la seule qui nous permet de distinguer le mécanisme de conduction entre les émissions de Schottky ou Poole-Frenkel.

Barrière TaN-Ta	Référence		500 °C, 2 h		525 °C, 2 h	
	M1	M2	M1	M2	M1	M2
κ Schottky	2,0	2,4	1,7	/	10,8	1,9
κ Poole-Frenkel	7,9	9,7	6,7	/	43,0	7,5
Hauteur de barrière Φ_b (eV)	0,63	0,61	0,67	/	0,36	0,65

TABLE 3.7 – Valeurs de permittivité (Schottky et Poole-Frenkel) et hauteurs de barrière d'énergie ULK/TaN-Ta/Cu extraites des tests $I(V)$ en température.

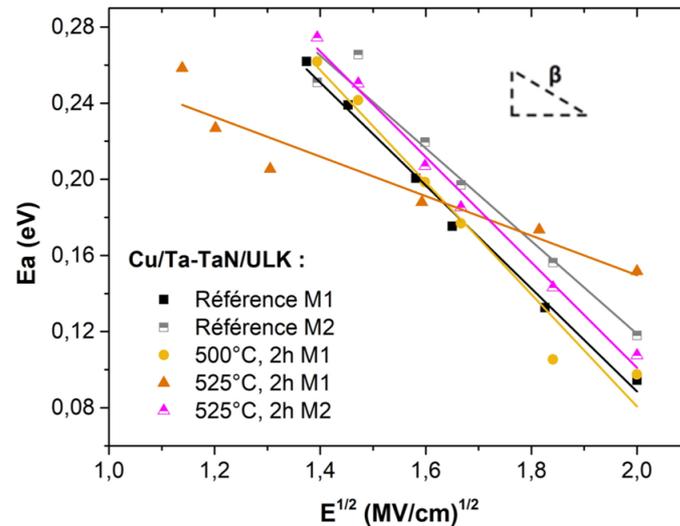


FIGURE 3.33 – Évolution de l'énergie d'activation E_a en fonction du champ \sqrt{E} pour plusieurs budgets thermiques avec la barrière TaN-Ta. Un rapport linéaire entre E_a et \sqrt{E} est mis en évidence.

Par le passé, Vilmay et al. avaient montré que le mécanisme de conduction était de type Poole-Frenkel avec compensation par des pièges accepteurs pour les diélectriques denses [6]. La conduction Poole-Frenkel avait été également reportée pour les diélectriques poreux [6]. D'autres études sur les diélectriques poreux avec $\kappa = 2,5-2,9$ ont proposé un mode de conduction selon l'émission de Schottky où la hauteur de barrière serait de l'ordre de $\Phi_b = 0,6-1$ eV [23, 50, 51].

Dans notre cas, même si la présence d'un mode de conduction selon le mécanisme de Poole-Frenkel n'est pas à exclure, l'émission de Schottky semble prédominante. En effet, les valeurs de permittivité sont les plus proches des valeurs théoriques et les valeurs de hauteur de barrière correspondent à celles obtenues dans la littérature.

Néanmoins, les caractéristiques $I(V)$ de la plaque 525 °C, 2 h M1 semblent mener à des valeurs de permittivités excessivement grandes. La forte dégradation des propriétés électriques à cette température et à ce niveau de métal avaient été exposé par le tracé de distributions de Weibull. Les puces sollicitées sont trop dégradées dès le premier test $I(V)$ à 25 °C et ne permettent donc pas d'obtenir une étude des caractéristiques $I(V)$ en température.

Ainsi, un mécanisme de Schottky est donc à privilégier pour comprendre le mode de conduction dans le diélectrique pour le lot ULK/TaN-Ta/Cu. Les recuits thermiques ne semblent pas affecter la hauteur de barrière entre la barrière à la diffusion et le diélectrique. L'influence de la barrière à la diffusion paraît donc faible dans le mode de conduction dans le diélectrique à l'exception de la plaque 525 °C, 2 h au niveau M1.

Les tests de fiabilité ont été présentés dans cette section. L'objectif est maintenant de comprendre et d'analyser les phénomènes de rupture pouvant causer la dégradation de la fiabilité du diélectrique inter-ligne lors de l'application de budgets thermiques. L'impact des défauts intrinsèques et extrinsèques seront étudiés et corrélés aux observations obtenues précédemment.

3.3.3.4 Analyse des phénomènes de rupture

L'analyse de la dégradation du TDDB du diélectrique montre que cette dernière peut être la conséquence de plusieurs effets intrinsèques ou extrinsèques au matériau. En effet, nous avons constaté au chapitre 1 que les conditions de dépôt influencent la durée de vie du matériau tout comme les procédés de fabrication. Par conséquent, il convient de conduire une analyse plus détaillée afin de comprendre l'origine de la dégradation du TDDB dans le cas de plaques avec la structure ULK/TaN-Ta/Cu.

- **Défauts intrinsèques au matériau diélectrique :**

La première source de dégradation du TDDB du diélectrique est supposée être une dégradation du matériau lui-même. L'application de budgets thermiques modifie sûrement les propriétés physiques et électriques de l'isolant comme il a pu être remarqué pour les études de MIM simples 3.3.1.2 et les lots électriques précédents (3.3.2.3). Une première hypothèse de modification de propriétés serait la dégradation de certaines liaisons qui peuvent être à l'origine de soucis de fiabilité [52-54]. L'effet de cette modification sur la fiabilité du BEOL reste une question ouverte [55]. Cette notion sera discutée plus en détail dans le chapitre 4 de ce manuscrit.

La seconde source de dégradation peut être associée à l'influence de la porosité du matériau. Des simulations par la méthode Monte-Carlo ont montré une diminution de la tension du claquage et de la pente de Weibull lorsque la porosité du matériau augmente [56]. La présence de pores faciliterait la création d'un chemin de percolation à travers le diélectrique. Ainsi, une dégradation de la fiabilité de la structure ULK/TaN-Ta/Cu pourrait résulter de la modification des propriétés du matériau diélectrique (effets intrinsèques) et en particulier la porosité. La variation de la pente de Weibull β aux faibles percentiles, dans le cas d'une Weibull simple, pourrait être la signature de la modification intrinsèque du matériau [4].

Toutefois, des effets extrinsèques peuvent être concomitants aux effets intrinsèques suite, par exemple, à un traitement thermique. C'est pourquoi, des travaux ont tenté de distinguer l'aspect matériau de l'aspect procédé de fabrication dans la dégradation du TDDB du diélectrique [5]. Par exemple, des expériences avec des vitesses de rampes en tension différentes ont visé à étudier l'influence de la variation d'espacement intra-puces sur la dégradation du matériau. L'utilisation de ces méthodes d'analyse est une bonne approche pour comprendre également l'impact des procédés de fabrication sur le TDDB.

- **Impact de la variabilité de l'espacement entre lignes d'interconnexions :**

La littérature indique que la dégradation des lignes d'interconnexions du BEOL est largement causée par l'injection de charges qui facilitent la rupture de liaisons chimiques et la diffusion d'espèces ionisées [11, 57, 58]. Les interconnexions Cu/ULK sont soumises à un stress cumulé lors des étapes du procédé de fabrication. Le dépôt de la barrière de diffusion, la CMP et la gravure sont, entre autres, des étapes qui peuvent endommager le diélectrique *low- κ* . Ces techniques de pointes possèdent des tailles caractéristiques fortement réduites. Leur mauvaise mise en oeuvre a un fort impact sur la fiabilité de l'isolant [59].

Nous avons vu précédemment (Figure 3.27) que le produit R^*C était sensiblement constant pour un niveau métallique donné (M1 et M2), c'est à dire que la variabilité de l'espacement selon les dimensions W et S (cf Table 2.4) est faible jusqu'à 525 °C, 2 h. Une variabilité de l'espacement inter-métallique peut cependant résulter d'une irrégularité du procédé de polissage mécano-chimique (CMP) et peut affecter la pente de la fonction de Weibull β [6]. Ainsi, la variabilité de la CMP peut engendrer des variabilités d'espacements importantes comme la diminution de l'épaisseur du diélectrique. Comme schématisé sur la Figure 3.34, une différence d'espacement interlignes peut résulter d'une non-uniformité de profondeur du procédé de CMP surtout sur une plaque de 300 mm de diamètre.

De plus, des effets de rugosité de la ligne peuvent aussi avoir un impact sur le temps au claquage mais n'en ont pas sur la valeur de β [60]. Les étapes de gravure de l'ULK entraînent donc aussi une forte rugosité le long des lignes métalliques ce qui modifie la dimension minimale du diélectrique [3]. Des travaux montrent l'importance de cette variation à forts champs suivant différentes tensions d'utilisation [61, 62]. Pour une rugosité moyenne de 4 nm à l'interface ULK/ligne, la durée de vie du diélectrique peut diminuer de plusieurs décades [4].

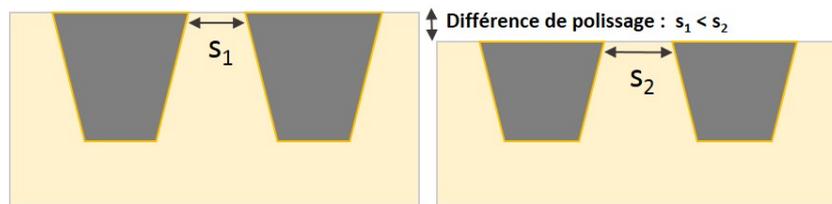


FIGURE 3.34 – Variation de l'espacement inter-lignes résultant d'un sur-polissage lors de l'étape de CMP.

La représentation statistique de l'espacement inter-lignes à l'échelle de la plaque peut être décrite par une loi normale. Celle-ci est indépendante de la variation de rugosité. Chery et al., [4] montrent l'impact de l'espacement moyen sur le temps au claquage et sur la pente de Weibull. Ils établissent que la pente de Weibull est liée au nombre moyen de défauts au claquage et qu'une étape de CMP non uniforme sur l'ensemble de la plaque semble amener à l'apparition de défauts dans le diélectrique par une différence locale des motifs géométriques.

La Figure 3.35 montre les impacts cumulés de plusieurs caractéristiques physiques. L'effet de la forme de la ligne (1) semble mener une faible modification de la durée de vie du diélectrique. L'effet de la rugosité de la ligne (2) modifie significativement la durée de vie du matériau mais pas la pente de Weibull. L'effet de la dispersion des espacements moyens (3) paraît dégrader à la fois la durée de vie du matériau et la pente de Weibull.

La courbure de l'impact de la dispersion des espacements moyens (3) de la Figure 3.35 est similaire à celle observée lors des études électriques en température. Ainsi, plus le budget thermique est important, plus la migration des espèces ionisées dans le diélectrique est facilitée lors de l'étape de CMP.

- **Nécessité d'un modèle plus pertinent :**

L'apparition d'une double pente de Weibull est d'autant plus importante que le

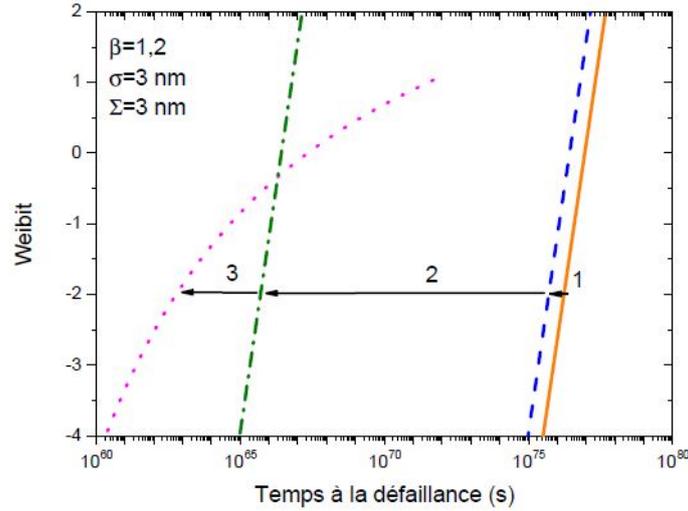


FIGURE 3.35 – Impact cumulé des différentes variabilités de l'espaceur du diélectrique sur la durée de vie du diélectrique à la tension d'opération pour une structure de 100 mètres. 1- Effet de la forme de la ligne, 2- Effet de la rugosité de la ligne, 3- Effet de la dispersion des espacements moyens. Une réduction de la durée de vie et une modification de la courbure sont observables. Avec β la pente de Weibull, σ l'écart type de la rugosité moyenne de la ligne et Σ l'écart type des espacements diélectriques moyens. Extrait de [4].

champ appliqué est grand. La distribution de Weibull est une approche qui convient pour obtenir des valeurs de η et β aux faibles percentiles (lorsque seul le diélectrique est dégradé) mais il est nécessaire de changer de modèle lorsque la distribution n'est pas homogène afin d'affiner la valeur de β . Ainsi, le modèle de clustering TDC (*Time Dependent Clustering*) permet de mieux rendre compte de nos résultats comme présenté sur la Figure 3.36. Ce modèle a déjà été publié dans plusieurs travaux obtenus sur des matériaux diélectriques *low- κ* du BEOL [63, 64]. La différence réside dans le fait que le modèle TDC considère la densité de défauts en tant que variable spatiale alors qu'elle est considérée comme constante dans le modèle de Weibull. La distribution cumulée des temps au claquage TDC comprend pour cela un paramètre α supplémentaire :

$$\underbrace{F_{\beta,\eta}(t) = 1 - \exp\left[-\left(\frac{t_{bd}}{\eta}\right)^\beta\right]}_{\text{Distribution de Weibull}} \Rightarrow \underbrace{F_{\alpha,\beta,\eta}(t) = 1 - \left(1 + \frac{1}{\alpha} \left(\frac{t_{bd}}{\eta}\right)^\beta\right)^{-\alpha}}_{\text{Distribution par clustering}} \quad (3.16)$$

Avec $0 < t < +\infty$, $0 < \alpha, \beta, \eta < +\infty$

- α : Facteur de cluster
- β : Pente de Weibull en l'absence d'effet de cluster
- η : Temps au claquage à 63%
- t_{bd} : Temps au claquage

Un troisième paramètre α est introduit dans l'équation 3.16. Il s'agit du facteur de cluster. Plus sa valeur est proche de zéro et plus l'effet de clustering est important. Inversement, lorsque $\alpha \rightarrow +\infty$, une approche analogue à la distribution de Weibull

est trouvée.

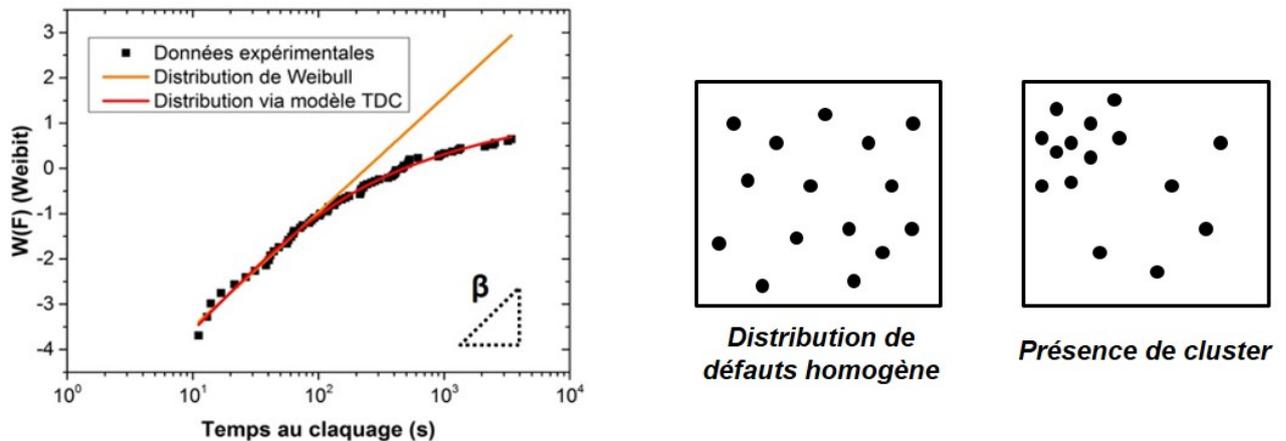


FIGURE 3.36 – Représentation de défauts répartis de façon homogène ou en cluster. Modélisation des données expérimentales (plaque 500 °C, 2 h jaune claire - niveau Via 1) à l'aide d'une fonction de Weibull et d'une fonction TDC pour une structure de type ULK/TaN-Ta/Cu.

Il a ainsi été observé que le TDDB est bien modélisé par le modèle de clustering TDC. Une première hypothèse est que la variabilité des courbes est sûrement due à un écart d'espacement inter-puces ou à une variation locale du champ électrique [65]. Une seconde hypothèse est qu'il existe un défaut de fabrication qui focalise la présence de défauts sur une surface donnée. La présence de défauts extrinsèques peut être une cause de cet effet de clustering (à l'échelle de la puce).

- **Présence de deux populations :**

D'un point de vue statistique, la déviation par rapport au modèle de Weibull peut être aussi corrélée à la présence de deux populations distinctes (à l'échelle de la plaque). Ce comportement a été observé sur les plaques jumelles 500 °C, 2 h du niveau M1. Un modèle bi-modal peut donc être utilisé.

La présence de défauts extrinsèques peut être à l'origine de la coexistence de deux modes de défaillance ou, autrement dit, de deux modes de Weibull. Ainsi, deux types de distributions peuvent être modélisées, chacune composée de deux distributions de Weibull comme présenté sur la Figure 3.37. Chacun des modèles considère des mécanismes de défaillance différents [66]. La combinaison de populations de différents mélanges pour deux plaques ayant subi le même recuit thermique amène à une valeur de β globale plus faible.

Par l'utilisation d'une modélisation Monte-Carlo via l'application d'une fonction *Random*, deux populations possédant des temps au claquage différents sont présentées sur la Figure 3.37. Une population 1 avec des temps au claquage faibles et une population 2 avec des temps au claquage dix fois plus grands. Lors du mélange des populations, une troisième courbe est obtenue. Cette dernière possède une valeur de β plus faible que les deux autres. Le mélange de population modélise fidèlement la courbe 500 °C, 2 h jaune sombre (cercles à moitié remplis) comme présenté sur la Figure 3.37.

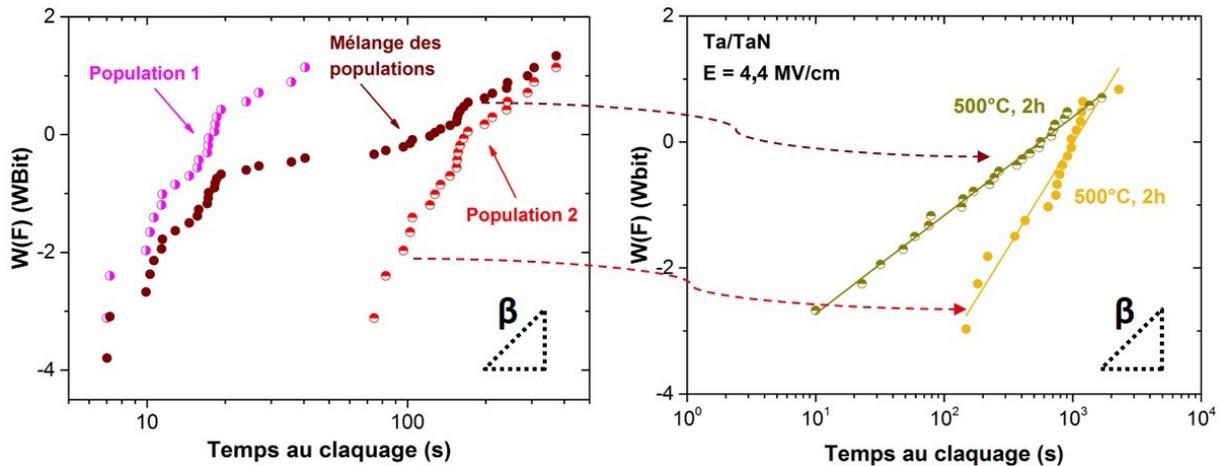


FIGURE 3.37 – Simulation de la présence de deux populations à l'aide d'une fonction *Random* et association avec les données expérimentales. La distribution de Weibull 500 °C, 2 h jaune est équivalente à la distribution de la population 2. La distribution de Weibull jaune foncé est équivalente à une distribution mélange entre une population 1 et une population 2.

Ainsi, cette analyse va dans le même sens que l'hypothèse amenée via l'utilisation d'un modèle TDC, c'est-à-dire que des défauts extrinsèques dus aux procédés de fabrication dégradent le TDDB du diélectrique. La diffusion du Cu, la diffusion de Ta sont des phénomènes qui sont mis en cause en plus de la dégradation intrinsèque du diélectrique. Afin de s'assurer de la présence de phénomènes de diffusion, des observations morphologiques ont été effectuées dans le cas du lot ULK/TaN-Ta/Cu.

3.3.3.5 Morphologie des interconnexions

Des observations par TEM des lignes d'interconnexions ont été effectuées. Des vues en coupes sont réalisées du niveau M1 au niveau M4, comme présenté sur la Figure 3.38 :

Pour la plaque référence, l'analyse TEM corrélée à des analyses de composition chimique par EDX ne montre aucune diffusion de Cu ou de Ta aux niveaux M1 \Rightarrow M4.

Pour la plaque 500 °C, 2h, les analyses TEM-EDX ne permettent pas de mettre clairement en évidence la présence de défauts provenant de la barrière. La barrière à la diffusion n'est que faiblement endommagée lors de l'application du budget 500 °C, 2 h. Ce résultat n'est pas étonnant car nous avons vu que les distributions de Weibull à 500 °C étaient très proches de celles des références. Il serait intéressant de faire une statistique sur l'ensemble des puces testées pour comparer les plaques 500 °C, 2 h. Cependant, ce type d'étude est difficilement réalisable sur des coupes TEM.

Pour la plaque 525 °C, 2 h, l'application d'un recuit thermique provoque une dégradation de la barrière de diffusion, ce qui entraîne une diffusion de Ta et de Cu dans le diélectrique de manière importante. L'explication par un modèle TDC (dégradation à l'échelle de la puce) et/ou par un modèle de double population (dégradation à l'échelle de la plaque) semble donc correspondre aux analyses morphologiques. Ce résultat est mis en évidence sur les coupe TEM sur la Figure 3.38. Cette diffusion est plus importante au niveau M1 qu'au niveau M2, ce qui pourrait expliquer les différentes dégradations observées pour les distributions de Weibull entre les deux niveaux. Tan et al. avaient mis en évidence une migration de Ta et de Cu lors de tests TDDB [46]. Ils attribuent ces résultats à la présence d'oxygènes libres dans le diélectrique à faible κ qui conduisent à

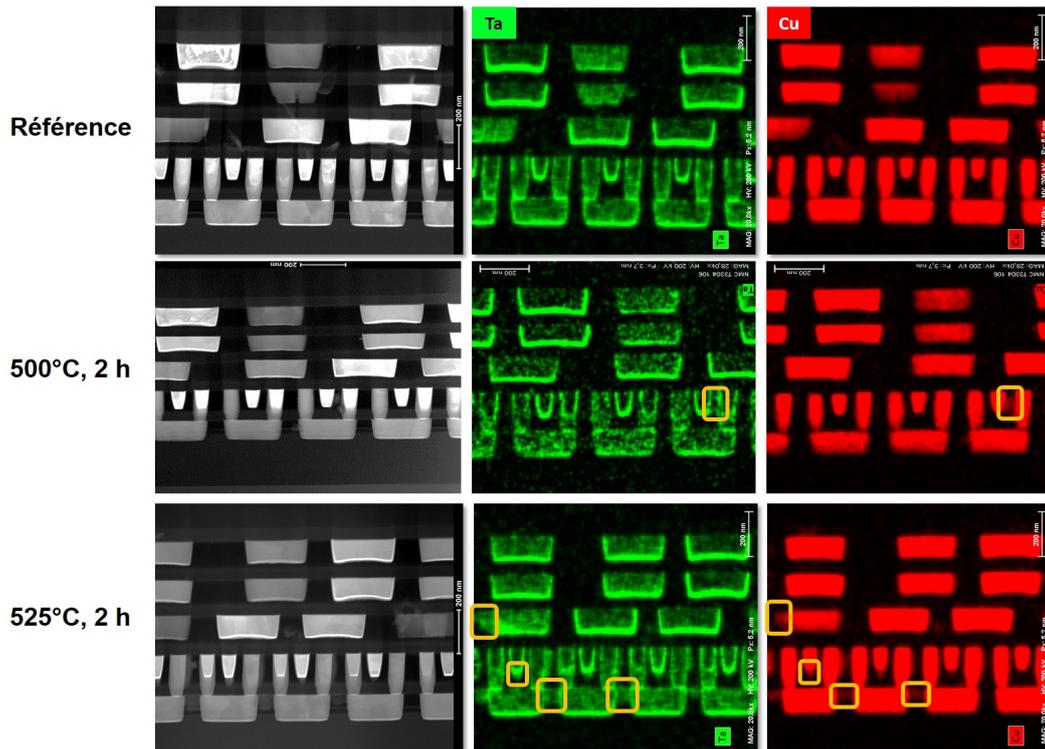


FIGURE 3.38 – Clichés TEM de 4 niveaux de métal ULK/TaN-Ta/Cu observés en coupe avant et après recuit thermique (500 °C et 525 °C, 2 h). La diffusion dans le diélectrique des espèces Ta et Cu est difficile à observer à 500 °C, 2 h mais importante dès 525 °C, 2 h.

l'oxydation de Ta et donc à la détérioration de l'intégrité de la paroi latérale de la barrière de Ta. La pénétration de la barrière de diffusion dans le diélectrique crée alors une couche mixte rugueuse qui contribue à la dégradation de la fiabilité du diélectrique [45]. De plus, sa dégradation facilite la diffusion du Cu, impliquée au même titre que le Ta, dans la dégradation de la fiabilité du diélectrique [38]. D'après les analyses EDX, ces deux contributions sont largement présentes à hautes températures.

3.4 Conclusions sur la fiabilité du diélectrique *low- κ*

Ce chapitre a été l'occasion d'introduire les notions de fiabilité des diélectriques. Nous avons vu que la validation de la tenue en température du diélectrique *low- κ* poreux nécessite une étude de la fiabilité. Ainsi, la fiabilité du diélectrique inter-métallique (TDDB) après application de budgets thermiques est traitée dans ces travaux. À l'aide de modèles champ dépendants et de l'utilisation de différents modes de conduction, l'analyse du comportement du diélectrique est déduite. Une extrapolation de la durée de vie du matériau est alors possible.

L'étude de l'impact du budget thermique sur la dégradation du diélectrique *low- κ* poreux a été effectuée via l'analyse de capacité MIM avec le matériau SiOCH 2.5 et de trois lots avec des lignes d'interconnexions possédant des structures différentes mais le même diélectrique inter-lignes (SiOCH 2.7). Les deux premiers lots sont constitués d'un métal en W et de barrières en Ti-TiN pour le lot n°1 et MOCVD W pour le lot n°2.

Ce chapitre a pu mettre en lumière que l'ensemble des caractérisations électriques ne

permettent pas d'affecter spécifiquement la dégradation du TDDB à la dégradation du diélectrique lui-même. La structure et les procédés de fabrication sont aussi responsables de la dégradation.

Il a été montré que l'influence de la barrière de diffusion était importante. Dans le cas de la barrière Ti-TiN, une oxydation du titane en TiO_2 est une cause probable de l'injection d'électrons dans le diélectrique et donc de sa dégradation (diminution de Φ_b). Dans le cas de la barrière MOCVD W, ce phénomène est peu observé et l'hypothèse d'une dégradation intrinsèque au matériau diélectrique est proposée.

Pour le lot n°3, constitué de Cu et d'une barrière de diffusion TaN-Ta, l'influence des propriétés intrinsèques au matériau et des procédés de fabrication sur la dégradation de la fiabilité ont été mis en évidence. Des analyses préliminaires semblent montrer une certaine stabilité thermique jusqu'à 525 °C, 2 h. Cependant, des défauts intrinsèques au matériau, une variabilité de la CMP et la diffusion d'espèces ioniques semblent provoquer une modification des paramètres η et β dans les distributions de Weibull. En effet, la pente de Weibull est parfois difficile à expliquer par une simple loi de Weibull. Cette différence peut être due au clustering des défauts sur la plaque ou à la présence de défauts de différentes natures (bi-modalité). Ces hypothèses sont confirmées par des analyses de morphologie (TEM et EDX) qui montrent la dégradation de la barrière TaN-Ta et la diffusion de Cu et Ta dans le diélectrique à 525 °C. L'analyse sera à poursuivre pour une meilleure compréhension.

Bibliographie

- [1] W. WEIBULL. “A Statistical Distribution Function of Wide Applicability”. In : *Journal of Applied Mechanics* 18 (1951), p. 293-297.
- [2] G.C. STONE et J.F. LAWLESS. “The application of weibull statistics to insulation aging tests”. In : *IEEE Transactions on Electrical Insulation* 14.5 (1979), p. 233-239.
- [3] F. CHEN et al. “Line edge roughness and spacing effect on low-k TDDB characteristics”. In : *IEEE International Reliability Physics Symposium Proceedings*. 2008, p. 132-137.
- [4] E. CHERY. “Fiabilité des diélectriques low-k SiOCH poreux dans les interconnexions CMOS avancées”. Thèse de doctorat. Grenoble IMP2, 2014.
- [5] G.S. HAASE, E.T. OGAWA et J.W. MCPHERSON. “Reliability analysis method for low- k interconnect dielectrics breakdown in integrated circuits”. In : *Journal of Applied Physics* 98.3, 034503 (2005).
- [6] M. VILMAY. “Fiabilité des diélectriques intermétalliques à faible permittivité pour les technologies avancées de la microélectronique”. Thèse de doctorat. Grenoble INP, 2010.
- [7] K. CROES et Z.S. TOKEI. “E- and \sqrt{E} -model too conservative to describe low field time dependent dielectric breakdown”. In : *IEEE International Reliability Physics Symposium Proceedings*. 2010, p. 543-548.
- [8] L. ZHAO et al. “Direct observation of the 1/E dependence of time dependent dielectric breakdown in the presence of copper”. In : *Applied Physics Letters* 98.3, 032107 (2011).
- [9] I.-C. CHEN, S.E. HOLLAND et C. HU. “Electrical Breakdown in Thin Gate and Tunneling Oxides”. In : *IEEE Journal of Solid-State Circuits* 20.1 (1985), p. 333-342.
- [10] Gaddi S. HAASE. “A model for electric degradation of interconnect low-k dielectrics in microelectronic integrated circuits”. In : *Journal of Applied Physics* 105.4, 044908 (2009).
- [11] J.R. LLOYD, E. LINIGER et T.M. SHAW. “Simple model for time-dependent dielectric breakdown in inter- and intralevel low- k dielectrics”. In : *Journal of Applied Physics* 98.8, 084109 (2005).
- [12] P. MARK et T. E. HARTMAN. “On Distinguishing between the Schottky and Poole-Frenkel Effects in Insulators”. In : *Journal of Applied Physics* 39.4 (1968), p. 2163-2164.

- [13] T.K.S. WONG. “Time dependent dielectric breakdown in copper low-k interconnects : Mechanisms and reliability models”. In : *Materials* 5.9 (2012), p. 1602-1625.
- [14] C. FENOUILLET-BERANGER et al. “Guidelines for intermediate back end of line (BEOL) for 3D sequential integration”. In : *European Solid-State Device Research Conference*. 2017, p. 252-255.
- [15] F. DEPRAT. “Étude et optimisation de la stabilité thermique du silicure et du BEOL Intermédiaire pour l’intégration 3D séquentielle”. Thèse de doctorat. Grenoble EEATS, 2017.
- [16] J.Y. KIM et al. “Origin of low dielectric constant of carbon-incorporated silicon oxide film deposited by plasma enhanced chemical vapor deposition”. In : *Journal of Applied Physics* 90.5 (2001), p. 2469-2473.
- [17] P. GONON et al. “Permittivity and conductivity of low-dielectric-constant SiOC :H films deposited by plasma-enhanced chemical vapor deposition”. In : *J Electrochem Soc* 150.3 (2003), F47-F52.
- [18] C.P. SMYTH. “Dielectric Behavior and Structure”. In : *J. Electrochem. Soc* 103 (10 1956), p. 232C.
- [19] J. KELLY et al. “Experimental study of nanoscale Co damascene BEOL interconnect structures”. In : *IEEE International Interconnect Technology Conference / Advanced Metallization Conference, IITC/AMC*. 2016, p. 40-42.
- [20] D. GALL. “Electron mean free path in elemental metals”. In : *Journal of Applied Physics* 119.8, 085101 (2016).
- [21] D. CHOI et al. “Electron mean free path of tungsten and the electrical resistivity of epitaxial (110) tungsten films”. In : *Physical Review B - Condensed Matter and Materials Physics* 86.4, 045432 (2012).
- [22] Queen’s University BELFAST. URL : [http%20://www.qub.ac.uk/researchcentres/QAMEC/ResearchActivities/Metallisation/CVDTungsten](http://www.qub.ac.uk/researchcentres/QAMEC/ResearchActivities/Metallisation/CVDTungsten).
- [23] V. C. NGWAN et Chunxiang ZHU. “Dependence of leakage mechanisms on dielectric barrier in Cu–SiOC damascene interconnects”. In : *Appl. Phys. Lett* 84.13 (2004), p. 2316-2318.
- [24] M. VILMAY et al. “Characterization of low-k SiOCH dielectric for 45nm technology and link between the dominant leakage path and the breakdown localization”. In : *Microelectronic Engineering* 85.10 (2008). Materials for Advanced Metallization 2008, p. 2075-2078. ISSN : 0167-9317.
- [25] C WU et al. “Correlation between field dependent electrical conduction and dielectric breakdown in a SiCOH based low-k ($k = 2.0$) dielectric”. In : *Applied Physics Letters* 103.3, 032904 (juil. 2013).
- [26] C-M. LU. “Fabrication de CMOS à basse température pour l’intégration 3D séquentielle”. Thèse de doctorat. Grenoble EEATS, 2017.
- [27] L.P.B. LIMA et al. “Titanium nitride as electrode for MOS technology and Schottky diode : Alternative extraction method of titanium nitride work function”. In : *Microelectronic Engineering* 92 (2012), p. 86-90.
- [28] Herbert B. MICHAELSON. “The work function of the elements and its periodicity”. In : *Journal of Applied Physics* 48.11 (1977), p. 4729-4733.

-
- [29] E. MARTINEZ et al. "Electronic and chemical properties of the TaN/a-SiOC :H stack studied by photoelectron spectroscopy for advanced interconnects". In : *Journal of Applied Physics* 104.7, 073708 (2008).
- [30] C.-M.V. LU et al. "Key process steps for high performance and reliable 3D Sequential Integration". In : *Symposium on VLSI Technology*. 2017, T226-T227.
- [31] S.M. GUPTA et M. TRIPATHI. "A review of TiO₂ nanoparticles". In : *Chinese Science Bulletin* 56.16 (2011), p. 1639-1657.
- [32] K.K. LAI et H.H. LAMB. "Tungsten chemical vapor deposition using tungsten hexacarbonyl : microstructure of as-deposited and annealed films". In : *Thin Solid Films* 370.1 (2000), p. 114-121.
- [33] F. PAPADATOS et al. "Low resistivity tungsten for 32 nm node MOL contacts and beyond". In : *Microelectronic Engineering* 92 (2012), p. 123-125.
- [34] J. BAKKE et al. "Fluorine-free tungsten films as low resistance liners for tungsten fill applications". In : *IEEE International Interconnect Technology Conference / Advanced Metallization Conference, IITC/AMC*. 2016, p. 108-110.
- [35] P. RODRIGUEZ et al. "Advanced characterizations of fluorine-free tungsten film and its application as low resistance liner for PCRAM". In : *Mater. Sci. Semicond. Process.* 71 (2017), p. 433-440.
- [36] T.A. POMORSKI et al. "Defect structure and electronic properties of SiOC :H films used for back end of line dielectrics". In : *J. Appl. Phys.* 115.23, 234508 (2014).
- [37] V.V. AFANAS'EV et al. "Defects in low- κ insulators : ESR analysis and charge injection". In : *Materials Research Society Symposium Proceedings*. T. 1335. 2012, p. 53-60.
- [38] C. WU et al. "Electrical reliability challenges of advanced low-k dielectrics". In : *Journal of Solid State Science and Technology* 4.1 (2015), N3065-N3070.
- [39] Mikhail BAKLANOV et al. "Low Dielectric Constant Materials for Nanoelectronics : Electronic and Photonic Applications". In : août 2016, p. 163-271. ISBN : 978-981-4740-47-0.
- [40] F. CHEN et M. SHINOSKY. "Addressing Cu/low- κ Dielectric TDDB-reliability challenges for advanced CMOS technologies". In : *IEEE Transactions on Electron Devices* 56.1 (2009), p. 2-12.
- [41] F. CHEN et al. "Temperature and field interrelation study of low-k TDDB for Cu interconnects with and without liner - New insights to the roles of Cu for a competing breakdown process". In : *IEEE International Reliability Physics Symposium Proceedings*. 2013, 2F.2.1-2F.2.7.
- [42] N. SUZUMURA et al. "A new TDDB degradation model based on Cu ION drift in Cu interconnect dielectrics". In : *IEEE International Reliability Physics Symposium Proceedings*. 2006, p. 484-489.
- [43] K.B. YEAP et al. "An experimental methodology for the in-situ observation of the time-dependent dielectric breakdown mechanism in Copper/low-k on-chip interconnect structures". In : *IEEE International Reliability Physics Symposium Proceedings*. 2013, 2F.1.1-2F.1.5.

- [44] E. CHERY et al. "Back-end dielectrics reliability under unipolar and bipolar AC-stress". In : *IEEE International Reliability Physics Symposium Proceedings*. 2012, 3A.5.1-3A.5.6.
- [45] C. WU et al. "New breakdown mechanism investigation : Barrier metal penetration induced soft breakdown in low-k dielectrics". In : *IEEE International Reliability Physics Symposium Proceedings*. T. September. 2016, 3A21-3A26.
- [46] T.L. TAN et al. "Effect of Ta migration from sidewall barrier on leakage current in Cu/SiOCH low- k dielectrics". In : *Journal of Applied Physics* 106.4, 043517 (2009).
- [47] D.D. WANG et al. "Failure mechanism analysis and process improvement on time-dependent dielectric breakdown of Cu/ultra-low-k dielectric based on complementary Raman and FTIR spectroscopy study". In : *AIP Advances* 4.7, 077124 (2014).
- [48] M.J. MUTCH et al. "Band diagram for low-k/Cu interconnects : The starting point for understanding back-end-of-line (BEOL) electrical reliability". In : *Microelectronics Reliability* 63 (2016), p. 201-213.
- [49] A. VANDOOREN et al. "Double-gate Si junction-less n-type transistor for high performance Cu-BEOL compatible applications using 3D sequential integration". In : *IEEE SOI-3D-Subthreshold Microelectronics Unified Conference, S3S*. T. 2018-March. 2018, p. 1-2.
- [50] Robin C.J. WANG et al. "Electrical conduction and TDDB reliability characterization for low-k SiCO dielectric in Cu interconnects". In : *Thin Solid Films* 517.3 (2008), p. 1230-1233.
- [51] K. Y. YIANG et al. "Investigation of electrical conduction in carbon-doped silicon oxide using a voltage ramp method". In : *Applied Physics Letters* 83.3 (2003), p. 524-526.
- [52] K. CROES et al. "Current understanding of BEOL TDDB lifetime models". In : *ECS Journal of Solid State Science and Technology* 4.1 (2015), N3094-N3097.
- [53] D.J. DIMARIA et E. CARTIER. "Mechanism for stress-induced leakage currents in thin silicon dioxide films". In : *Journal of Applied Physics* 78.6 (1995), p. 3883-3894.
- [54] G. DAS, G. MARIOTTO et A. QUARANTA. "Microstructural evolution of thermally treated low-dielectric constant SiOC :H films prepared by PECVD". In : *J. Electrochem. Soc.* 153.3 (2006), F46-F51.
- [55] J. CHEN et al. "Thermodynamic Stability of Low-k Amorphous SiOCH Dielectric Films". In : *J. Am. Ceram. Soc.* 99.8 (2016), p. 2752-2759.
- [56] E.T. OGAWA et al. "Leakage, breakdown, and TDDB characteristics of porous low-k silica-based interconnect dielectrics". In : *IEEE International Reliability Physics Symposium Proceedings*. T. 2003-January. 2003, p. 166-172.
- [57] C. WU et al. "Towards understanding intrinsic degradation and breakdown mechanisms in SiOCH low-k dielectrics". In : *J. Appl. Phys.* 117.6, 064101 (2015).
- [58] F. CHEN et M.A. SHINOSKY. "Electron fluence driven, Cu catalyzed, interface breakdown mechanism for BEOL low-k time dependent dielectric breakdown". In : *Microelectronics Reliability* 54.3 (2014), p. 529-540.

-
- [59] K. CROES et al. “Impact of process variability on BEOL TDDB lifetime model assessment”. In : *IEEE International Reliability Physics Symposium Proceedings*. T. 2015-May. 2015, BD51-BD55.
- [60] J. SUNE. “New physics-based analytic approach to the thin-oxide breakdown statistics”. In : *IEEE Electron Device Letters* 22.6 (2001), p. 296-298.
- [61] F. CHEN et al. “The effect of metal area and line spacing on TDDB characteristics of 45nm low-k SiCOH dielectrics”. In : *International Reliability Physics Symposium, IRPS*. 2007, p. 382-389.
- [62] F. CHEN et al. “Cu/low-k dielectric TDDB reliability issues for advanced CMOS technologies”. In : *Microelectronics Reliability* 48.8-9 (2008), p. 1375-1383.
- [63] S. YOKOGAWA et H. TSUCHIYA. “Statistical analysis of lifetime distribution of time-dependent dielectric breakdown in Cu/low-k interconnects by incorporation of overlay error model”. In : *Japanese Journal of Applied Physics* 49.5 PART 3 (2010), 05FE011-05FE014.
- [64] E.Y. WU, B. LI et J.H. STATHIS. “Modeling of time-dependent non-uniform dielectric breakdown using a clustering statistical approach”. In : *Applied Physics Letters* 103.15, 152907 (2013).
- [65] X. FEDERSPIEL et al. “Conductivity and reliability of 28nm FDSOI middle of the line dielectrics”. In : *IEEE International Reliability Physics Symposium Proceedings*. 2017, DG9.1-DG9.4.
- [66] A. H. FISCHER et al. “Experimental data and statistical models for bimodal EM failures”. In : *IEEE International Reliability Physics Symposium Proceedings*. 2000, p. 359-363.

« Dans la vie, rien est à craindre, tout est à comprendre. »

Marie Curie

Chapitre 4

Évaluation des propriétés physico-chimiques des diélectriques *low- κ* recuits à hautes températures

Sommaire

4.1	Influence du taux de porosité	132
4.1.1	Méthode employée pour modifier la porosité	132
4.1.2	Analyse et choix du taux de porosité	134
4.2	Évolution de la structure chimique du matériau	136
4.3	Influence de la cinétique de recuit	138
4.4	Influence de la température de recuit	139
4.4.1	Épaisseur et densité de la couche mince	139
4.4.2	Modification de la porosité	141
4.4.2.1	Confirmation des études par ellipsométrie-porosimétrie	141
4.4.2.2	Étude de la porosité fermée par Gisaxs	142
4.4.3	Observation du dégazage d'espèces chimiques	145
4.4.3.1	Analyse de spectres MIR	145
4.4.3.2	Analyse de données par calcul d'aire	146
4.4.3.3	Analyse de données par constantes d'écoulement . . .	148
4.5	Présence de défauts dans le volume	149
4.5.1	Calcul de la bande interdite E_g	149
4.5.2	Mise en évidence de défauts dans le matériau	151
4.5.3	Analyse des défauts paramagnétiques	152
4.5.4	Liens avec la fiabilité	155
4.6	Conclusion sur l'évolution des propriétés physico-chimiques .	156

Ce chapitre est dédié à la caractérisation physico-chimique de diélectriques poreux SiOCH. Il a été montré lors du chapitre précédent que les propriétés électriques du matériau se dégradent après application de budgets thermiques. Ces travaux indiquent que les paramètres procédés (conditions de dépôt, impact de recuits thermiques ou nature de l'empilement) ont des effets extrêmement importants au sein de ces films et sur le transport électronique. L'objectif est d'identifier les défauts créés, leur origine, et leur impact sur les propriétés isolantes du diélectrique. Une corrélation des paramètres électriques à la structure des matériaux et aux défauts créés durant le procédé de fabrication est effectuée. L'influence de plusieurs paramètres est étudiée. Une meilleure connaissance des défauts présents dans ces diélectriques et de leur(s) rôle(s) dans le transport électronique permettra d'optimiser la fiabilité des diélectriques utilisés pour les intégrations de type 3D séquentielle. Bien que les couches minces *low- κ* soient grandement utilisées dans le domaine de la microélectronique, leurs propriétés sont rarement caractérisées à des températures supérieures à 400 °C [1]. Plusieurs températures de recuit visant la simulation de la fabrication des transistors du niveau supérieur ont été étudiées (1.4).

4.1 Influence du taux de porosité

Le cahier des charges pour des applications iBEOL est l'intégration d'un diélectrique inter-métallique possédant une permittivité $\kappa < 3$ [2]. L'isolant SiO_2 avait été décrit précédemment comme chimiquement et mécaniquement inerte à des recuits thermiques. Cependant, il possède une constante diélectrique trop élevée pour être utilisé dans des interconnexions avancées. Un diélectrique multi-couches a été intégré dans des lots électriques avec une permittivité globale $\kappa = 2,7$ (cœur d'empilement : $\kappa = 2,5$). Ainsi, l'objectif ici est de connaître l'influence du taux de porosité lors des recuits thermiques et de savoir si un matériau de permittivité $\kappa = 2,5$ est, par exemple, compatible avec l'intégration séquentielle.

4.1.1 Méthode employée pour modifier la porosité

Pour déterminer l'influence du taux de porosité sur la tenue en température des matériaux pSiOCH, un accroissement de la quantité de porogène dans le matériau hybride a été utilisé. Pour cela, le taux de porogène injecté dans le plasma par modification du flux de porogène (NBD) a été fait à flux de matrice (DEMS) constant (étape de dépôt cf 2.1.2.2). Ce taux est défini par l'équation 4.1 :

$$\text{Taux de porogène injecté dans le plasma} = 100 \cdot \frac{\text{Flux}_{\text{porogène}}}{\text{Flux}_{\text{porogène}} + \text{Flux}_{\text{matrice}}} \quad (4.1)$$

La stratégie, qui consiste à modifier le flux de NBD, se limitera à un taux maximum de porogène injecté dans le plasma de 49 % lors de cette étude. Cette valeur permet d'obtenir une valeur de permittivité κ suffisamment faible pour la qualification de nos matériaux. Lors de ces travaux, des matériaux possédant une valeur de permittivité comprise entre $\kappa = 3,2$ et $\kappa = 2,35$ sont testés. Chaque matériau est qualifié par une valeur de permittivité calculée à l'aide d'expériences menées pas sonde à goutte de mercure Hg. Le matériau $\kappa = 3,2$ fait référence à un taux de porogène injecté nul. Le taux de porogène injecté dans le plasma est de 49 % pour $\kappa = 2,35$. Le taux est respectivement de 28 % et 43 % pour $\kappa = 2,8$ et $\kappa = 2,5$. Les matériaux déposés possèdent le même temps de post-traitement UV (8 min) et présentent une épaisseur de 195 ± 3 nm après traitement UV (on précise

que l'épaisseur avant UV est différente pour chaque permittivité mais que l'affaissement est relatif au taux de porogène ajouté).

Des caractérisations par spectroscopie *Fourier Transformed Infra-Red (FTIR cf 2.2.3)* ont été effectuées dans le but d'évaluer la quantité de porogène introduite dans le matériau comme présenté sur la Figure 4.1.

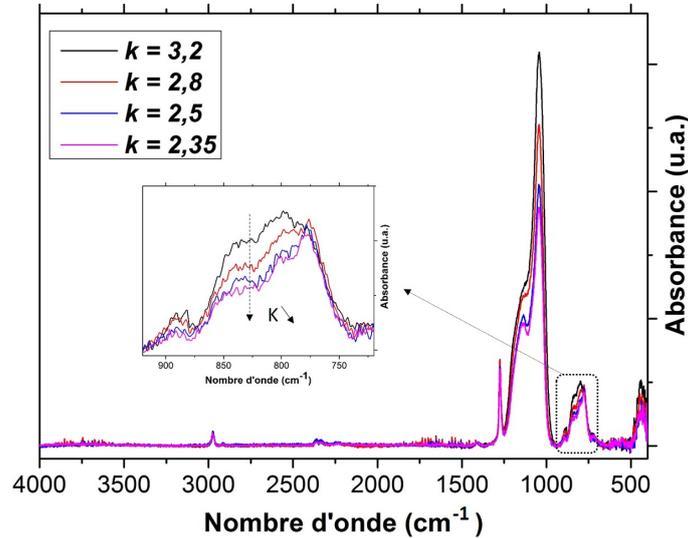


FIGURE 4.1 – Spectres FTIR de matériaux hybrides pour différents taux de porogène injectés dans le plasma.

La loi de Beer-Lambert est proportionnelle à la quantité de liaisons sondées [3]. Il est donc possible de comparer les intensités des pics des matériaux avec différents taux de porogène injectés et de suivre l'évolution de la structure chimique du matériau. L'attribution des principaux pics présents dans les matériaux SiOCH a été donnée dans le Chapitre 2.

Comme présenté sur la Figure 4.1, les pics de Si-CH₃ (1250-1270 cm⁻¹) et CH_x (2855-2960 cm⁻¹) montrent une amplitude d'absorbance sensiblement constante. Au contraire, plus le taux de porogène augmente et plus les pics de Si-O-Si (1000-1130 cm⁻¹), Si-O-C (1090-1165 cm⁻¹) et Si-O/Si-C (775-845 cm⁻¹) comptent des amplitudes d'absorbances beaucoup moins importantes. Ainsi, nous avons fait varier le chargement en porogène. Cependant, nous avons pu voir qu'il est difficile de modifier le flux de porogène sans modifier la composition de la matrice.

Des indicateurs sont introduits afin de caractériser quantitativement la modification du matériau. Premièrement, le rapport nommé TSiC défini par l'équation 4.2 :

$$TSiC = \frac{Aire_{1250-1300cm^{-1}}}{Aire_{980-1350cm^{-1}}} = \frac{Aire_{Si-CH_3}}{Aire_{Si-CH_3} + Aire_{Si-O-Si}} \quad (4.2)$$

Ce rapport donne une indication sur le taux de carbone dans le matériau. Les atomes de silicium sont principalement présents dans le réseau de liaisons Si-O-Si. D'autres sont reliés à des groupements méthyles. Les atomes de carbone provenant du DEMS, se présentent principalement sous forme de groupements Si-CH₃.

Un autre rapport (P) permet également d'analyser les carbones CH_x provenant majori-

tairement des groupements Si-CH₃ [4]. L'équation est définie par 4.3 :

$$P = \frac{Aire_{2800-3200cm^{-1}}}{Aire_{980-1350cm^{-1}}} = \frac{Aire_{CH_x}}{Aire_{Si-CH_3} + Aire_{Si-O-Si}} \quad (4.3)$$

Il a été montré que le rapport P augmentait et le rapport TSiC diminuait lorsque l'injection de flux de porogène était de plus en plus importante pour des matériaux non recuits [5]. Dans nos études, le rapport P devrait diminuer car les carbones provenant du porogène sont retirés. Ainsi, après recuit UV, ce pic CH_x est représentatif du squelette du matériau et ne comporte désormais, que de manière très minoritaire, la présence de porogène. L'objectif est donc de savoir si, à des taux de porogène injectés différents, le comportement des matériaux diffère après application de recuits thermiques. Ces rapports seront notamment utilisés pour l'évaluation de la stabilité thermique des SiOCH dans le reste du manuscrit.

4.1.2 Analyse et choix du taux de porosité

Les matériaux poreux précédemment déposés (κ entre 2,35 et 3,2) ont été soumis à des températures variables entre 450 °C et 700 °C. Le temps de recuit est fixé à 2 heures. La température T = 400 °C se rapporte à la référence après post-traitement UV mais sans recuit thermique supplémentaire. Le post-traitement UV est de 400 °C/8 min pour chaque échantillon.

La Figure 4.2 montre l'évolution du rapport TSiC pour différents taux de porogène injectés (a) et en fonction de la température de recuit (400-600 °C) pour deux échantillons du matériaux $\kappa = 2,5$ (b).

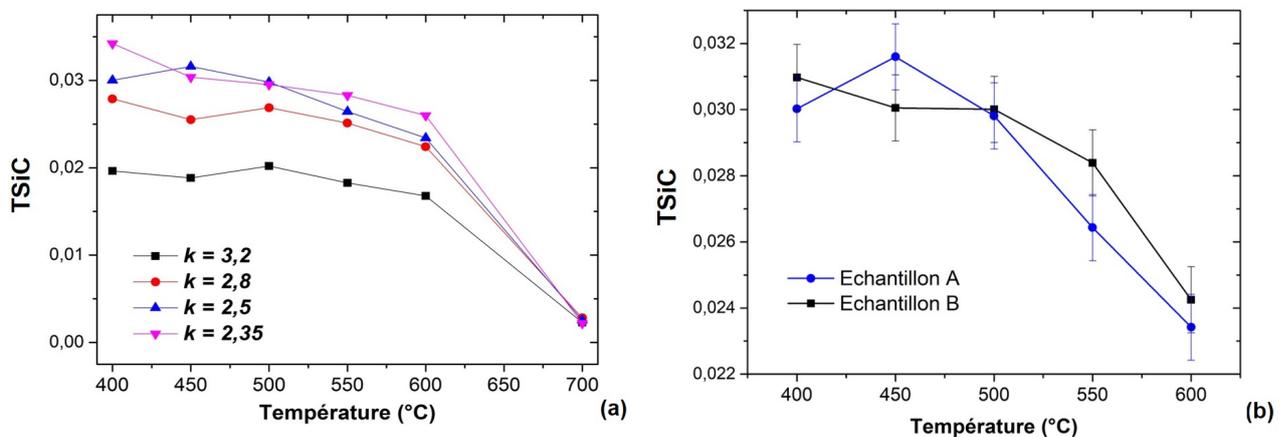


FIGURE 4.2 – Évolution du rapport TSiC du matériaux SiOCH pour différents taux de porogène injectés (a) et pour deux échantillons SiOCH 2,5 (b) en fonction de la température de recuit.

Le rapport TSiC initial varie avec la quantité de carbones ajoutés lors de l'incorporation de NBD (précurseur carboné) sur la Figure 4.2 (a). Plus le taux de porogène injecté est important et plus le TSiC initial est grand. Premièrement, ce rapport semble constant entre 400 °C et 500 °C. Lors de l'augmentation en température, le rapport TSiC diminue légèrement entre les températures 500 °C et 600 °C. Ceci est vrai quel que soit la permittivité du matériau. Enfin, le facteur TSiC est proche de TSiC = 0 à 700 °C quel que soit l'échantillon. Ce résultat montre une perte de quantité de carbone importante à T = 700 °C. La structure chimique à T = 700 °C est donc fortement modifiée.

Ainsi, le comportement global des matériaux paraît similaire quel que soit le taux de porogène injecté pour les $\kappa > 2,35$ avec l'augmentation en température lors de l'étude du rapport TSiC. Le rapport TSiC du matériau $\kappa = 2,35$ est, quant à lui, légèrement plus dégradé que ceux des autres matériaux étudiés lors de l'augmentation de la température. Son comportement reste cependant sensiblement le même que ceux des matériaux avec $\kappa > 2,35$.

La Figure 4.2 (b) montre l'évolution du rapport TSiC de deux échantillon $\kappa = 2,5$ en fonction de la température de recuit sans le point à $T = 700$ °C. L'échantillon A correspond à celui de la Figure 4.2 (a). Pour rappel, le rapport TSiC apporte des informations sur le rapport C/Si. On remarque que la dispersion des résultats n'est pas négligeable, la technique FTIR ne permet donc pas de montrer de façon indiscutable la perte de groupements avant 550 °C.

Les légères modifications peuvent sûrement être attribuées aux incertitudes de mesures. Néanmoins, en dessous de 550 °C, le matériau semble montrer une bonne stabilité thermique pour les groupements carbonés Si-CH₃ (1250-1270 cm⁻¹). Pour, $T > 550$ °C, la perte du contenu -C est non négligeable. La perte de groupements Si-CH_x, provenant du DEMS, contribue largement à la diminution du rapport TSiC. Ceci peut s'expliquer par la faible valeur de l'énergie de dissociation des liaisons CH_x (347 kJ/mol [6]).

Parallèlement, nous avons effectué d'autres caractérisations afin de poursuivre l'analyse de l'influence du taux de porosité sur l'évolution de nos matériaux à hautes températures.

La Figure 4.3 présente la variation de l'indice de réfraction à 632 nm (mesuré par ellipsométrie-spectroscopique cf 2.2.1.1) en fonction de la température de recuit pour des matériaux de permittivités différentes.

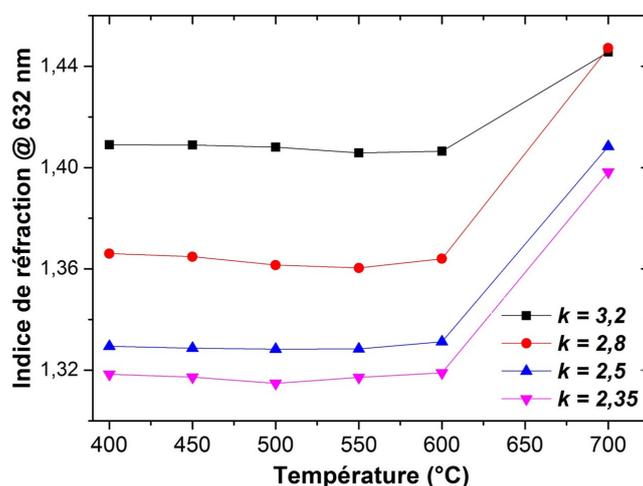


FIGURE 4.3 – Évolution de l'indice de réfraction (à 632 nm) du matériaux SiOCH en fonction de la température pour différents taux de porogène injectés.

L'indice de réfraction augmente lors de la diminution du taux de porogène injecté. Ce paramètre est, pour rappel, relié à la densité du matériau. La Figure 4.3 confirme le comportement précédemment observé. Nous observons peu de modifications entre 400 °C et 600 °C, à taux de porogène injecté constant. Un changement marqué est visible à partir de 700 °C comme montré précédemment sur le rapport TSiC.

Ainsi, la modification du flux de porogène change la quantité d'espèces porogène incorporées mais influe peu sur la tenue en température dans la gamme $400\text{ °C} \Rightarrow 550\text{ °C}$ quel que soit le taux de porogène injecté dans le plasma. Ce résultat reste vrai, si l'on compare les permittivités, pour une gamme de température $550\text{ °C} \Rightarrow 600\text{ °C}$ (comportement globalement similaire) même si une modification de la structure du matériau semble s'opérer d'après le calcul du rapport TSiC.

Dans la suite de ces travaux, le matériau étudié est celui avec une constante diélectrique $\kappa = 2,5$ (taux de porogène de 43% dans le plasma). Cette valeur correspond à la valeur de la permittivité du cœur d'empilement du tri-couche SiOCH 2.7 (cf 2.1.2.3).

4.2 Évolution de la structure chimique du matériau

Bien que les diélectriques *low- κ* montrent une bonne stabilité chimique après dépôt et traitement UV, ils possèdent malgré tout une grande propension à perdre des groupements et à se convertir en SiO_2 après l'application d'un recuit thermique à haute température. En effet, Das et al. ont montré la bonne stabilité thermique des couches minces SiOCH non poreuses jusqu'à $T = 600\text{ °C}$ par spectroscopie FTIR [7]. Deprat et al, confirment ces résultats jusqu'à $T = 500\text{ °C}$ pour des structures poreuses [8]. Ensuite, ces études montrent que ces températures critiques amènent à la décomposition des films SiOCH en commençant par la rupture des liaisons terminales -H suivie par une modification microstructurale et la ségrégation du carbone. Dans le cadre de cette étude, nous allons nous aussi nous intéresser à l'évolution de structure chimique par spectroscopie FTIR.

Il est important de connaître la structure chimique des matériaux utilisés pour essayer de comprendre la dégradation observée lors de l'étude en fiabilité. La Figure 4.4 montre les spectres FTIR des échantillons SiOCH 2.5 recuits à des températures comprises entre 500 et 700 °C.

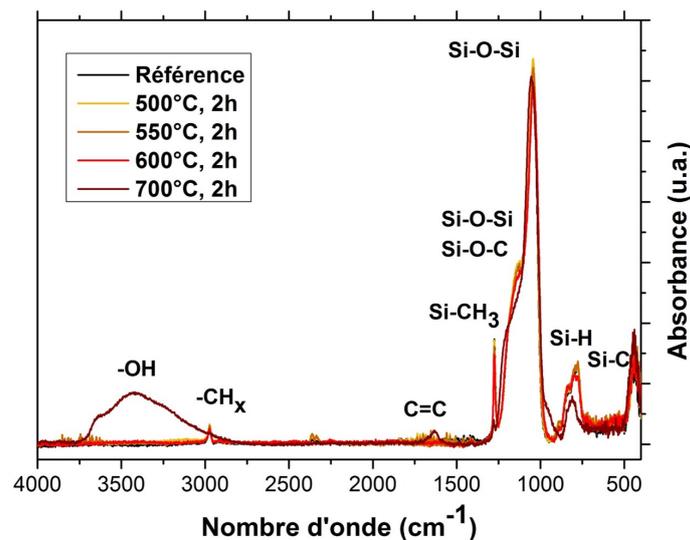


FIGURE 4.4 – Spectres FTIR de matériaux poreux SiOCH 2.5 pour différentes températures de recuit. Le spectre 700 °C, 2 h montre une modification de la structure du matériau lorsque $T > 600\text{ °C}$.

La Figure 4.4 ne montre, à première vue, pas de modifications structurelles signifi-

tives jusqu'à $T = 600$ °C. Cependant, les liaisons représentatives du matériau ainsi que les groupements les plus fragiles présentent des évolutions. En effet, le calcul des rapports TSiC et P montre qu'une modification de la structure en fonction du recuit existe (Figures 4.2 et 4.5).

Pour confirmer ce résultat, la Figure 4.5 montre l'évolution du rapport P de l'échantillon dit A (eq 4.3) en fonction de la température de recuit appliquée sur les spectres FTIR. Comme présenté précédemment pour le rapport TSiC, deux tendances se distinguent, la première pour les températures $T < 550$ °C et la seconde pour des températures $T > 550$ °C. Pour rappel, le rapport TSiC apporte des informations sur le rapport C/Si, le rapport P sur la quantité de carbones CH_x .

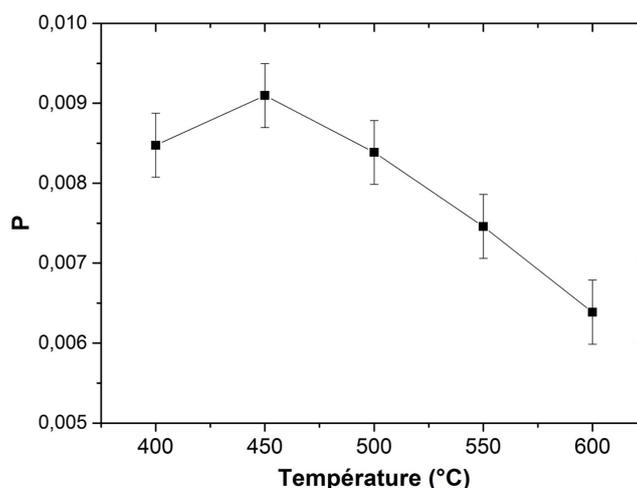


FIGURE 4.5 – Évolution du rapport P de l'échantillon A du matériau SiOCH en fonction de la température de recuit.

- **Rapport TSiC** : comme présenté précédemment sur la Figure 4.2, le rapport paraît sensiblement constant pour $T < 550$ °C malgré une légère variation des mesures (comprise dans l'incertitude de mesure) pour les groupements carbonés $1250\text{-}1270$ cm^{-1} . Pour, $T > 550$ °C, la perte du contenu -C semble apparaître.
- **Rapport P** : le comportement est similaire au précédent rapport TSiC du même échantillon A (Figure 4.2 (b)). Il est possible de considérer la perte de carbone CH_x : $2855\text{-}2960$ cm^{-1} comme la dégradation du squelette du matériau tout comme le rapport TSiC. Il est cependant à noter que les quantités dégazées sont faibles en comparaison de celles de $\text{Si}(\text{CH}_3)_x$ calculées avec le rapport TSiC. Les mesures FTIR sur le groupement $\text{Si}(\text{CH}_3)_x$ semblent donc mener à la conclusion que les composés carbonés dégazent principalement sous forme de groupement $-\text{CH}_3$ provenant du groupements $\text{Si}(\text{CH}_3)_x$.

Outre les modifications pour $T \leq 600$ °C, la température $T = 700$ °C apparaît comme une rupture comme présenté sur la Figure 4.4.

Pour $T = 700$ °C, l'augmentation significative en comparaison à la référence du signal de la liaison -OH ($3000\text{-}3700$ cm^{-1}) représente majoritairement la quantité d'humidité adsorbée (3330 cm^{-1}). Cette liaison -OH peut être aussi attribuée, de manière moins

importante, à la présence de groupements Si-OH (3650 cm^{-1}). Ainsi, la structure du matériau est modifiée et les propriétés isolantes ne respectent plus les standards de la microélectronique.

Braginsky et al. montrent l'influence de l'oxygène sur la dégradation de matériaux poreux SiOCH via des simulations Monte-Carlo [9]. La réaction des atomes -O avec les groupements -CH₃ permet une recombinaison en surface et une diffusion des atomes d'oxygène dans le matériau. Cette modification détériore la structure par oxydation ce qui mène à la perte des propriétés isolantes. L'arrivée d'oxygène peut provenir d'une atmosphère de recuit thermique où le taux d'oxygène n'est pas parfaitement contrôlé par exemple. D'autres travaux ont, en effet, montré que des recuits sous atmosphère N₂ étaient à privilégier [10, 11]. L'ajout d'une atmosphère O₂ provoque l'oxydation du diélectrique, facilite la perte de groupements -CH_x et dégrade alors les propriétés électriques du matériau. Ainsi, il y a une perte des propriétés isolantes du matériaux SiOCH à 700 °C.

En parallèle, l'aire sous les pics de Si-(CH₃)_x et CH_x est quasi nulle (Figure 4.4). Ainsi, la quantité de ces groupements, cités précédemment, à T = 700 °C est faible. Le dégazage d'éléments chimiques semble donc important à hautes températures. De plus, comme supposé au paragraphe 3.3.1.1, la présence de liaisons plus polarisables C=C ($1610\text{-}1590\text{ cm}^{-1}$) apparaît lors de recuits très importants.

La liaison Si-O-Si n'est pas montrée dans ce manuscrit mais seule une légère modification sans perte et quelques réarrangements sont obtenus par analyse FTIR. La structure du squelette de silice semble être donc conservée jusqu'à T = 600 °C. De même, nous souhaitons introduire un nouvel indicateur pour permettre d'estimer la quantité de liaisons O-Si-H présente dans le matériau (895 cm^{-1}). Cependant, il faut noter que séparer qualitativement la contribution H-SiO dans le spectre FTIR, en raison du chevauchement d'autres contributions, est difficile. Nous nous sommes donc restreints à l'utilisation de la technique MIR-FTIR pour sonder ce type de liaison.

Le matériau possédant une constante diélectrique $\kappa = 2,5$ et nommé SiOCH 2.5 va subir un budget thermique, en temps et en température (t,T). Ce traitement vise à simuler la fabrication du transistor supérieur. Nous proposons d'étudier l'influence de la cinétique sur les propriétés du matériau avant de continuer sur l'influence de la température.

4.3 Influence de la cinétique de recuit

Dans le chapitre 3, il a été énoncé que la cinétique de recuit influençait peu la fiabilité du diélectrique inter-lignes. Il s'agit maintenant de confirmer que la cinétique n'entraîne que de faibles modifications au niveau du matériau.

La Figure 4.6 (a) montre des spectres FTIR du matériau SiOCH 2.5 recuit à 500 °C sur une gamme de temps allant de la référence (sans recuit thermique) à un recuit d'une durée de 5 h (300 min). Le pic -CH_x localisé dans la région $2700\text{-}3000\text{ cm}^{-1}$, ne présente aucune modification clairement visible. De même, le pic Si-O-Si + Si-O-C localisé dans la région $1000\text{-}1170\text{ cm}^{-1}$, représentatif aussi du squelette du matériau, ne présente pas non plus de modifications flagrantes. La structure chimique du matériau est stable quel que soit le temps de recuit.

La Figure 4.6 (b) présente l'évolution des rapports TSiC calculés pour la cinétique à 500 °C et 550 °C. On remarque que les modifications obtenues se situent dans l'incertitude

de mesure. Cela confirme les analyses faites précédemment comme quoi l'influence de la cinétique de recuit est faible.

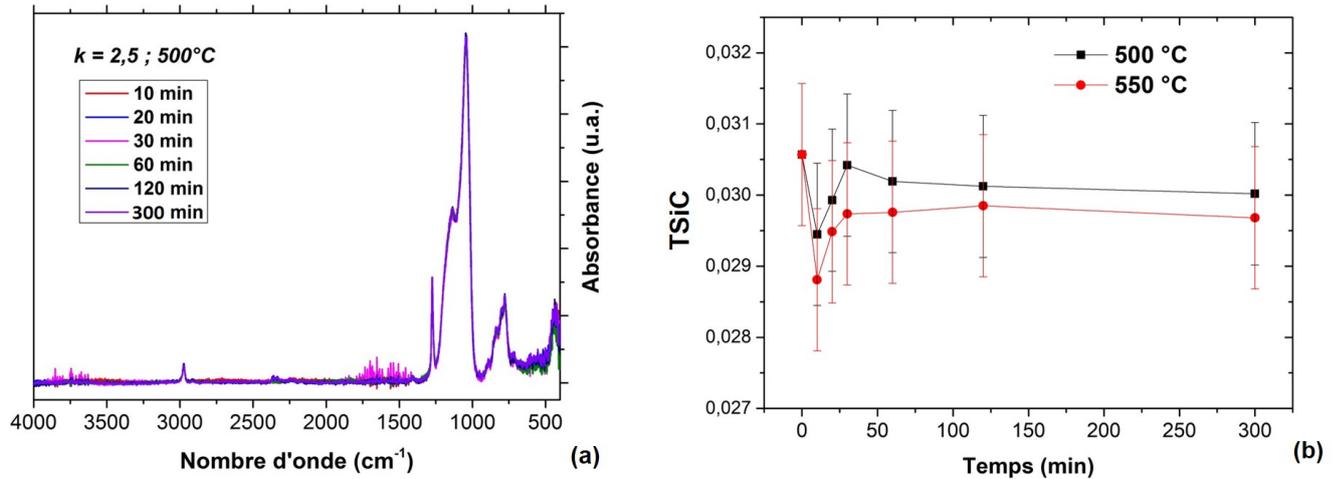


FIGURE 4.6 – Spectres FTIR du matériaux SiOCH 2.5 pour différents temps de recuit à 500 °C (a) et évolution du rapport TSIC du matériau SiOCH en fonction du temps de recuit pour $T = 500\text{ }^{\circ}\text{C}$ et $T = 550\text{ }^{\circ}\text{C}$ (b).

D'autres mesures, notamment de l'ellipsométrie-spectroscopique, ne permettent pas de constater de modifications d'épaisseur et d'indice de réfraction significatives selon le temps de recuit. Ces résultats restent valables lors d'une étude de la cinétique à une température de recuit de $T = 550\text{ }^{\circ}\text{C}$.

Ainsi, l'influence de la cinétique est confirmée comme négligeable. Nous allons alors nous intéresser seulement à l'influence de la température de recuit thermique par la suite.

La notion de budget thermique (temps, température) sera toutefois conservée. Cette notion peut être importante pour d'autres types de traitements thermiques comme un traitement laser (en opposition aux recuits thermiques dits « lents » comme ceux du four tubulaire ou de l'étuve). Il est donc proposé d'étudier exclusivement l'influence de la température par la suite. Le temps de recuit est fixé à 2 heures.

4.4 Influence de la température de recuit

Lors de ce travail, l'impact des traitements thermiques (entre 400 °C et 700 °C) sur des matériaux poreux SiOCH déposés par PECVD a été exploré. Les modifications des propriétés du matériaux ont été suivies principalement par des analyses d'ellipsométrie-spectroscopique, d'ellipsométrie-porosimétrie (EP cf 2.2.1.2), de FTIR et par la quantification du dégazage d'espèces chimiques. Nous allons voir ici que la mise en évidence de modifications pour des températures $T > 500\text{ }^{\circ}\text{C}$ peut se faire avec des techniques de caractérisations standards de la microélectronique mais que les incertitudes pour $T \leq 500\text{ }^{\circ}\text{C}$ demandent des techniques de caractérisations plus pointues.

4.4.1 Épaisseur et densité de la couche mince

L'épaisseur, la densité volumique (XRR - cf Annexe D) et l'indice de réfraction du matériau sont des paramètres permettant de suivre rapidement et de manière non destructive

les propriétés des matériaux. Leur suivi apporte une première analyse de l'impact de la température sur les matériaux SiOCH. Leurs évolutions en fonction de la température sont présentées sur la Figure 4.7.

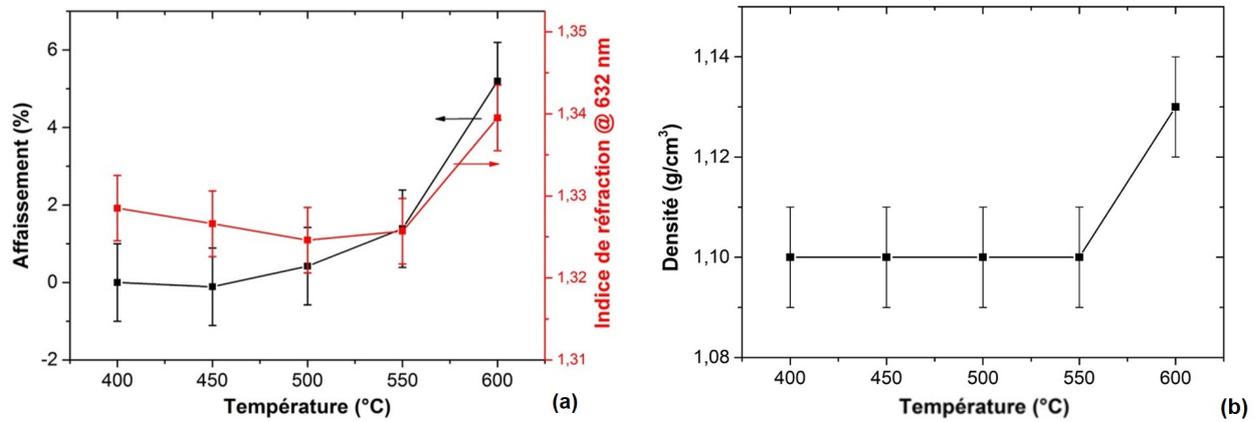


FIGURE 4.7 – Évolution de l'affaissement des films poreux et de l'indice de réfraction à 632 nm (a) ainsi que de la densité (b) en fonction de la température de recuit thermique

La variation d'épaisseur (affaissement) est le premier critère choisi pour étudier la stabilité thermique (Figure 4.7 (a)). Les échantillons étudiés proviennent tous de la même plaque 300 mm avec une épaisseur $e_{SiOCH} \simeq 195$ nm. Les mesures ont été faites sur le point central des échantillons à des angles d'incidence allant de 55° à 75° .

Avec l'augmentation de la température de recuit, trois tendances apparaissent, une pour $T < 500$ °C, une au-delà de 500 °C et une dernière pour $T > 600$ °C :

- **pour $T < 500$ °C**, une variation mineure du phénomène d'effondrement apparaît avec un taux d'affaissement inférieur au pour cent. L'indice de réfraction semble légèrement diminuer jusqu'à $T = 500$ °C puis augmenter par la suite pour les températures supérieures. Les valeurs de l'indice forment une bassine avec un minimum obtenu pour $T = 500$ °C. L'indice de réfraction est sensible à la modification de la densité du matériau et à une modification chimique. Des mesures de densité du matériau par réflectométrie des rayons X (g/cm^3) montrent une stabilité de ce paramètre jusqu'à $T = 550$ °C puis une augmentation à partir de 600 °C (Figure 4.7 (b)). Ainsi, nous pouvons dire que les incertitudes de mesures ne permettent pas de conclure et de considérer cette analyse comme définitive.
- **pour $T > 500$ °C**, l'indice de réfraction et l'affaissement de la couche mince augmentent. Dans le premier cas, l'augmentation peut être due à une baisse du taux de porosité dans le matériau. Dans le second cas, la hausse de l'affaissement peut être directement attribuée à un phénomène d'effondrement de la couche mince avec notamment une augmentation de la densité $d = 1,13$ g/cm^3 à $T = 600$ °C (Figure 4.7 (b)).
- **pour $T > 600$ °C**, les propriétés du matériau sont gravement impactées par un recuit thermique. Cela est dû à la perte de carbone comme montré précédemment et à l'apparition d'humidité à l'intérieur du matériau comme nous le verrons ensuite.

Ce comportement comprenant deux tendances (sans compter l'importante dégradation au delà de 600 °C) avait déjà été extrait lors de l'étude de matériaux à faibles constantes

diélectriques non poreux [7] et confirmé avec des matériaux poreux plus récemment [12].

Afin de confirmer et approfondir ces hypothèses, il est important d'étudier l'impact des recuits thermiques sur la porosité du matériau. En effet, les mesures réalisées en EP (cf 2.2.1.2) permettent d'obtenir l'indice optique du matériau (pour confirmer les résultats précédents) mais aussi le taux de porosité ouverte et la taille moyenne des pores.

4.4.2 Modification de la porosité

4.4.2.1 Confirmation des études par ellipsométrie-porosimétrie

L'indice optique ainsi que la porosité des matériaux ont été mesurés en utilisant l'ellipsométrie-porosimétrie. Ces résultats sont présentés sur la Figure 4.8.

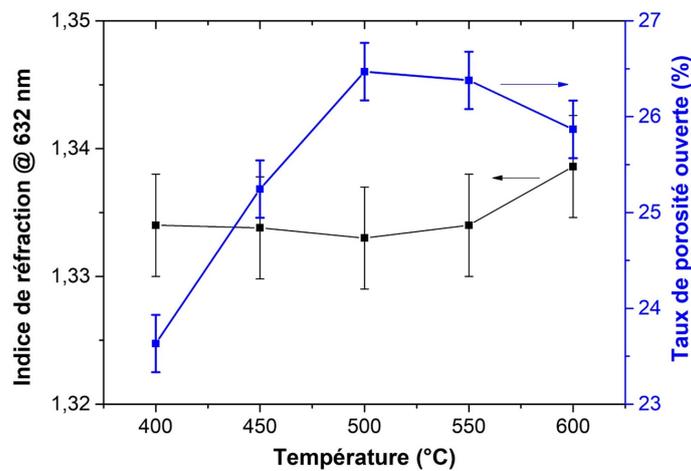


FIGURE 4.8 – Indice de réfraction et taux de porosité ouverte mesurés pour le SiOCH 2.5 post dépôt ainsi que pour différents recuits thermiques par ellipsométrie-porosimétrie.

Comme dans le cas de l'ellipsométrie-spectroscopique, l'indice optique et la variation d'épaisseur suivent une évolution avec deux régimes. Outre ces paramètres, l'évolution du taux de porosité ouverte en fonction de la température de recuit est extraite. Deux régimes sont aussi visibles pour ce paramètre.

- **T < 500 °C** : dans un premier temps, la porosité est augmentée par l'application d'un budget thermique. Le taux de porosité ouverte augmente de quelques %, ce qui est non négligeable. L'analyse de l'indice de réfraction montre une valeur stable jusqu'à $T = 500$ °C (même si nous retrouvons une forme de bassine avec un minimum à 500 °C). Ce résultat est en accord avec celui de l'ellipsométrie-spectroscopique. Ainsi, le matériau ne devient pas plus poreux car sa densité reste quasiment similaire à la référence.

Le diamètre des pores mesuré par le modèle de Kelvin [13] (le modèle des micropores peut aussi être utilisé dans certains cas [14]) ne montre pas de diminution de longueur, lors de l'augmentation de la température du recuit, comme présenté sur la Figure 4.9. Il n'y a donc pas de hausse de la taille moyenne des pores qui pourrait expliquer l'augmentation du taux de porosité ouverte.

Une interprétation serait alors la création d'un lien entre la porosité ouverte et la porosité fermée durant le recuit thermique. Dans ce cas, le taux de porosité ouverte

global augmenterait sans avoir d'influence significative sur l'indice optique ou la densité du matériau.

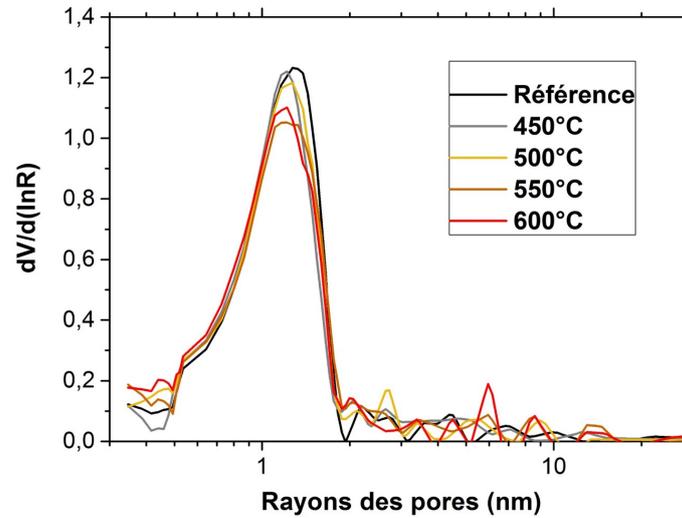


FIGURE 4.9 – Évolution de la taille des pores par mesure d'EP pour différents recuits thermiques lors de la désorption du solvant.

- $T > 500\text{ °C}$: lors du second régime, l'affaissement devient important et une perte de porosité apparaît par effondrement de la couche mince. Hong et al. [6] avaient observé un comportement similaire avec des diélectriques poreux possédant un taux de porosité ouverte d'environ 50 %. Ils associent cette réduction à la perte de composés possédant des liaisons -H et -C ainsi qu'à l'apparition de traces d'humidité. En effet, la perte de volumes libres provoquerait un affaissement global de la couche mince.

Ogawa et al. ont montré que l'augmentation de la porosité était un facteur de dégradation du TDDB du diélectrique [15]. En effet, une modification de la porosité semble influencer le courant de fuite (ce qui suggère un mécanisme de conduction dans le volume) et mène à la dégradation de la fiabilité électrique du matériau [16-18]. Par ces mesures d'EP, une hausse du taux de porosité ouverte semble se manifester pour des températures $< 500\text{ °C}$. Pour $T > 500\text{ °C}$, un phénomène complexe et opposé entre création de porosité et affaissement de la couche mince apparaît. Des expériences supplémentaires peuvent être proposées dans le but d'étudier la porosité fermée du matériau et confirmer le lien entre l'évolution de la porosité du matériau et la dégradation des propriétés électriques.

4.4.2.2 Étude de la porosité fermée par Gisaxs

Dans le but de clarifier l'évolution de la porosité en fonction de la température de recuit, des mesures de GISAXS (cf 2.2.2) ont été effectuées. Cette technique est principalement sensible à la morphologie de matériaux hétérogènes pour l'évaluation de caractéristiques comme la taille, la forme ou l'organisation spatiale de nano-objets [19]. Elle permet de différencier la densité électronique entre les pores et le squelette dans le cas des matériaux poreux. Contrairement aux expériences d'EP avec le modèle de Kelvin, la structure est supposée sans interconnexions et la forme des pores est variable (non plus simplement sphérique). Par cette technique, il est possible de sonder la porosité ouverte

ainsi que la porosité fermée du matériau.

La Figure 4.10 montre la figure de diffusion d'un matériau avant et après avoir subi un recuit à $T = 600\text{ °C}$. L'intensité diffusée par le matériau recuit semble plus importante que celle du matériau référence. La différence de densité semble augmenter légèrement et montre que des modifications locales existent. Cela peut être relié à la création ou à la modification des pores du matériau. La dispersion en taille est plus importante selon l'axe q_z que sur l'axe q_y , ce qui témoigne d'une anisotropie de la porosité (taille des pores, distance entre les pores). Lors de l'étude, le pic de Yoneda (en rouge sur les figures) subit une dilatation pour les recuits à 450 °C et 500 °C . Cette modification confirme les variations d'indice de réfraction observées précédemment (légère diminution puis densification du matériau).

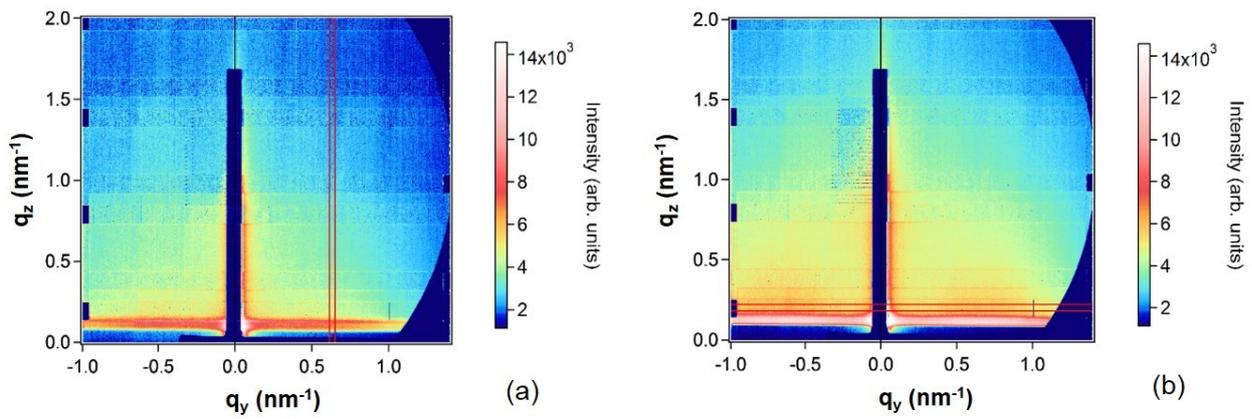


FIGURE 4.10 – Figures de diffusion de GISAXS pour un matériau SiOCH 2.5 référence (a) et le même matériau ayant subi un recuit de 600 °C , 2 h (b)

La Figure 4.11 présente les résultats des analyses GISAXS obtenus pour des températures de recuit allant de 450 °C à 600 °C . Une dissociation de la taille des pores selon deux axes est utilisée pour suivre la forme des pores en fonction du recuit thermique.

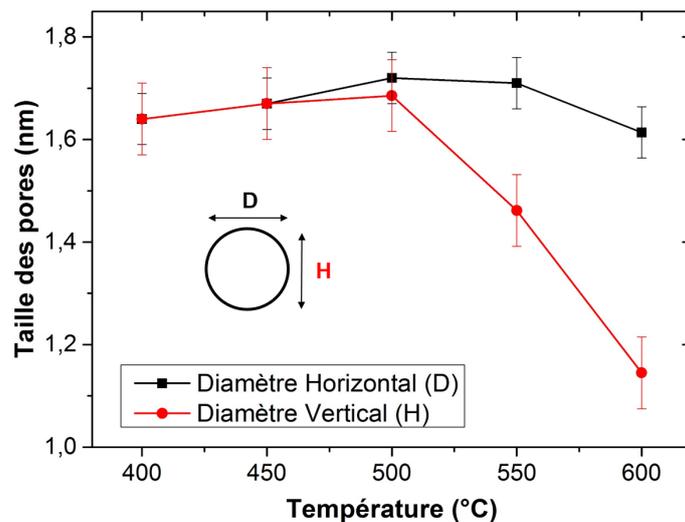


FIGURE 4.11 – Évolution de la forme des pores en fonction de la température de recuit thermique lors des analyses GISAXS.

L'extraction des paramètres se fait à partir de coupes selon q_y et q_z . Afin d'extraire précisément le rapport D/H, les coupes 1D des échantillons ont été simulées en utilisant le logiciel FitGISAXS. Premièrement, on fixe le pic de Yoneda α_f tel que $\alpha_f = \alpha_{Si} = 0,12$. Ensuite, une coupe horizontale (par exemple) est effectuée à $0,3 \text{ nm}^{-1}$.

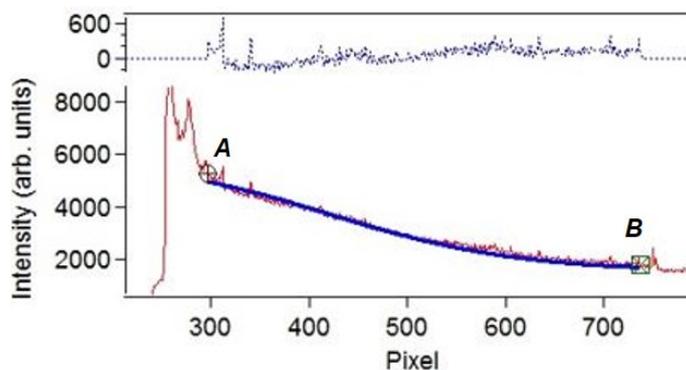


FIGURE 4.12 – Coupe 1D selon q_y simulé avec le logiciel FitGISAXS.

Deux points *A* et *B* sont placés en dehors de la première partie de la courbe (pour s'affranchir des effets de surface) comme présenté sur la Figure 4.12. Plusieurs paramètres (Background, scale factor, facteur de forme [19]) sont déterminés grâce au placement des points *A* et *B* pour qu'ils soient constants entre chaque échantillon. Puis, le diamètre des pores est calculé pour l'échantillon référence avec une première approximation selon la loi de Guinier. Enfin, pour mener à la décorrélation, on s'affranchit de la loi de Guinier et un dernier fit du rapport D/H est effectué pour chaque échantillon.

En conservant un modèle avec des pores sphériques et sans interconnexions (loi de Guinier), le comportement se révèle être le même qu'en éllipsométrie-porosimétrie. La dé-corrélation de la taille des pores permet de montrer que le diamètre des pores décroît selon l'axe vertical. Ainsi, la forme des pores change et passe d'une forme sphérique à une ellipsoïde. Ce résultat (diminution de H) pourrait aussi être relié à l'affaissement de la couche mince pour $T > 500 \text{ }^\circ\text{C}$.

D'autres études montrent que la modification de la forme des pores ou de la distance inter-pores affecte les propriétés électriques du matériau poreux. La fiabilité est particulièrement affectée avec l'augmentation du transport des charges et la rupture de liaisons [15, 20, 21]. Une possible explication de la dégradation de la fiabilité du diélectrique *low- κ* peut donc être une modification de forme des pores. Ce changement entraîne une augmentation de la porosité qui facilite le transport des charges. Il est donc important de définir si une perte de groupements apparaît lors de recuits thermiques à hautes températures. Un suivi de la structure chimique du matériau en fonction de l'augmentation de la température est effectué.

Ainsi, un dégazage d'espèces carbonées et hydrogénées semble s'effectuer au cours des recuits thermiques. Les caractérisations mettent en évidence une modification entre $550 \text{ }^\circ\text{C}$ et $600 \text{ }^\circ\text{C}$ mais une incertitude subsiste pour des températures $\leq 500 \text{ }^\circ\text{C}$. Il est maintenant utile de comparer ces résultats à d'autres techniques d'analyses afin de s'assurer de la nature exacte du dégazage.

4.4.3 Observation du dégazage d'espèces chimiques

L'hypothèse d'un dégazage d'espèces chimiques lors de la perte d'intensité sur les spectres FTIR est une hypothèse probable mais n'a jamais été montrée lors de recuits thermiques. Cependant, il est important de prendre en compte de possibles dégazages qui peuvent dégrader les performances de fiabilité de l'iBEOL. La perte de groupements peut entraîner une modification de la porosité et une création de défauts (ou inversement). Or, ces effets pourraient avoir une influence sur les propriétés électriques du matériau. Du fait des limites de précision des techniques de caractérisations employées précédemment, nous avons fait le choix de nous orienter vers l'utilisation de techniques de caractérisations plus précises. L'objectif est de mettre en évidence des modifications pouvant apparaître entre 400 °C et 500 °C et éviter les incertitudes d'interprétation.

4.4.3.1 Analyse de spectres MIR

La Figure 4.13 présente des spectres MIR-FTIR (cf 2.2.4) d'échantillons SiOCH 2.5 recuits à différentes températures. On observe une diminution de l'amplitude de l'environnement H-SiO₂C (2180 cm⁻¹) lors de l'augmentation en température et une variation d'amplitude de l'environnement H-SiO₃ (2240 cm⁻¹). En effet, l'amplitude du groupement H-SiO₃ augmente jusqu'à T = 500 °C puis diminue au delà.

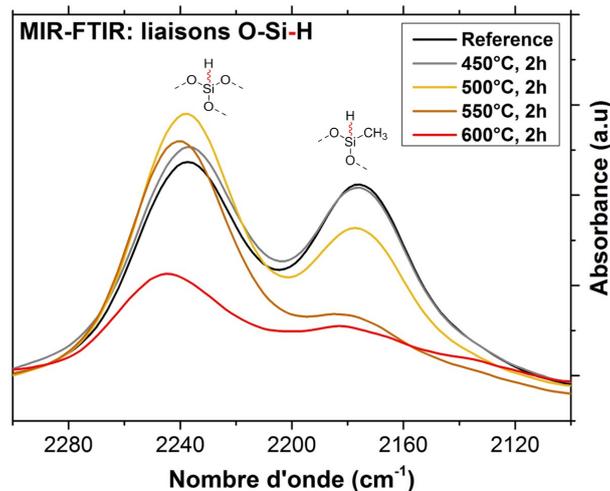


FIGURE 4.13 – Spectres MIR-FTIR de matériaux poreux SiOCH 2.5 pour différentes températures de recuit.

Ainsi, avec la Figure 4.13, la stabilité de la quantité de groupements H-Si-O est due à une recombinaison des contenus -H pendant le recuit entre les environnements H-SiO₃ (2240 cm⁻¹) et H-SiO₂C (2180 cm⁻¹). Les mesures MIR-FTIR mettent en lumière ce phénomène de compensation entre les deux environnements, c'est à dire un réarrangement intra-matériau, jusqu'à une température T = 500 °C. Par la suite, leur diminution commune est observée pour T > 500 °C.

Dans ce sens, Zenasni et al. supposent qu'à la suite de la rupture de liaisons Si-CH₃, le site peut se transformer en groupements Si-H menant à un léger affaissement de la couche mince [22].

De même, la perte de groupements carbonés est confirmée par l'analyse de spectres MIR-FTIR présentés sur la Figure 4.14.

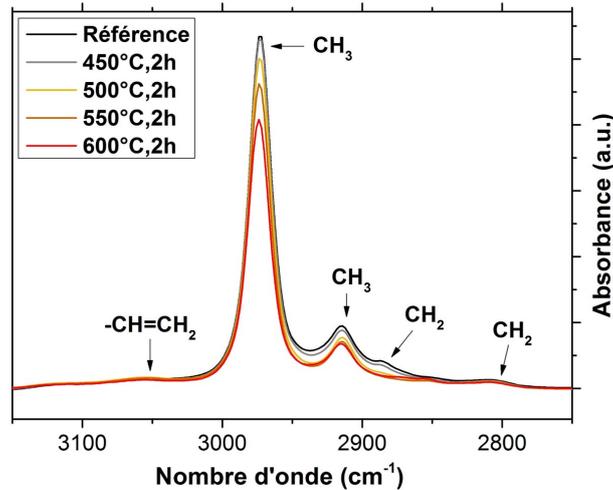


FIGURE 4.14 – Spectres MIR-FTIR des composés carbonés pour différentes températures de recuit thermique.

Les spectres MIR-FTIR sont tracés pour différentes températures de recuit thermique. Les taux de carbones CH_3 (2975 et 2925 cm^{-1}) et CH_2 (2800 et 2875 cm^{-1}) diminuent avec l'augmentation de la température de recuit. On observe une différence d'amplitude très faible entre la référence et l'échantillon recuit à $450 \text{ }^\circ\text{C}$. Par la suite, cette perte devient légèrement plus importante. On remarque aussi une légère présence de liaisons $-\text{CH}=\text{CH}_2$ (3060 - 3020 cm^{-1}) quelque soit la température de recuit. Ce résultat est confirmé par la présence de liaisons $\text{C}=\text{C}$ à $700 \text{ }^\circ\text{C}$ sur les spectres FTIR. Ces liaisons possèdent un moment dipolaire important qui dégrade les propriétés électriques du matériau.

Ainsi, il semble que la perte de carbone et d'hydrogène apparaisse dès la température seuil de $500 \text{ }^\circ\text{C}$. Il est donc nécessaire de poursuivre l'analyse du dégazage de groupements chimiques par une comparaison avec une autre technique de caractérisation fine.

4.4.3.2 Analyse de données par calcul d'aire

Dans le but de confirmer un possible dégazage lors de l'application de budgets thermiques, des mesures de ToF-SIMS ont été en premier effectuées. Cette technique est décrite en annexe A. Elle permet de détecter, via la comparaison des profils en profondeur des éléments chimiques caractéristiques, une possible perte de groupements. Nous proposons de qualifier cette perte de groupements via le calcul d'aire sous les courbes des groupements analysés.

La Figure 4.15 montre les profils d'intensité en profondeur des éléments ^{30}Si , ^{18}O , ^{12}C et ^1H d'échantillons $\text{SiOCH}_2.5$ correspondants aux masses atomique $M = 12$, $M = 1$, $M = 18$ et $M = 30$ obtenus par une caractérisation au ToF-SIMS. L'épaisseur de l'échantillon référence est $e = 187 \text{ nm}$, pour l'échantillon $500 \text{ }^\circ\text{C}$, 2 h : $e = 188 \text{ nm}$ et pour l'échantillon $600 \text{ }^\circ\text{C}$, 2 h : $e = 180 \text{ nm}$ (épaisseurs calculées par ellipsométrie-spectroscopique). Tous les profils ont été normalisés par rapport au signal du Si provenant du substrat. Cette normalisation s'explique par le fait que le substrat silicium utilisé est identique pour chaque échantillon. Le signal du Si substrat possède alors la même intensité pour tous les échan-

tillons.

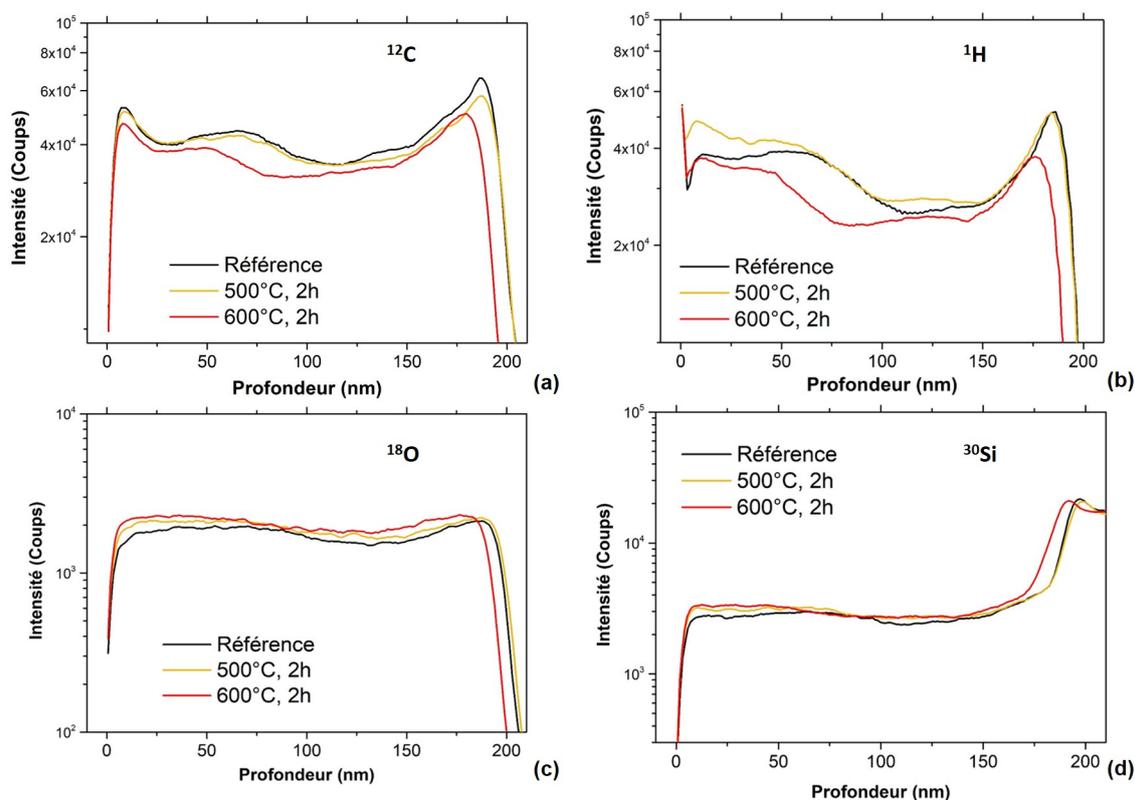


FIGURE 4.15 – Profils en profondeur du matériau SiOCH 2.5 pour différents budgets thermiques appliqués. (a) Carbone $M = 12$ (b) Hydrogène $M = 1$ (c) Oxygène $M = 18$ (d) Silicium $M = 30$.

Les profils du carbone (a) et de l'hydrogène (b) ne présentent pas une intensité constante en profondeur, ils ne sont pas homogènes en profondeur. Le profil de l'oxygène (c) montre des variations en intensité peu importantes lors de la hausse de la température du recuit thermique. De même que l'oxygène ^{18}O , le profil en profondeur correspondant au silicium ionique ^{30}Si montre un comportement homogène en profondeur jusqu'à l'interface entre le matériau SiOCH et le substrat silicium. Ainsi, une augmentation en intensité apparaît sur le profil de l'ion silicium (d) après 180 nm.

Ces profils en profondeur vont nous permettre de qualifier la perte d'éléments en fonction de la température de recuit thermique et être mis en corrélation avec les résultats obtenus par les techniques spectroscopiques. Étant donné que la différence la plus importante sur les profils en profondeur présentés ait été observée sur les espèces ioniques -H et -C, une analyse plus approfondie a été faite :

- **Carbone** : les mesures ToF-SIMS montrent une faible perte de carbone (C_{12}) à $T = 500^\circ\text{C}$ et une plus importante à $T = 600^\circ\text{C}$. En effet, l'intensité mesurée par la technique ToF-SIMS est moins importante à hautes températures, ces espèces sont donc moins présentes dans le matériau lorsque la température de recuit augmente. La perte semble avoir lieu majoritairement en profondeur. Cette perte est progressive et semble s'accroître à partir de 500°C . Cependant, la méthode de calcul d'aire

ne permet pas d'évaluer précisément et de quantifier les pertes (une sous-estimation des pertes est possible).

- **Hydrogène** : la qualification du dégazage de cet élément est difficile [23] (notamment par les techniques spectroscopiques infrarouge). C'est pour cette raison que seuls les pics O-Si-H en MIR-FTIR sont traités. Malgré cela, les mesures ToF-SIMS permettent de confirmer les mesures MIR avec une légère augmentation de la quantité des espèces hydrogénées jusqu'à $T = 500\text{ °C}$ puis des pertes pour $T > 500\text{ °C}$. En effet, l'ensemble des espèces hydrogénées se recombine, ce qui se traduit par un taux de perte de groupements -H qui diminue jusqu'à $T = 500\text{ °C}$. Des études précédentes attribuent l'augmentation de liaisons Si-H au remplacement des liaisons Si-CH₃)_x lors d'un recuit [22]. Au delà de $T = 500\text{ °C}$ la perte d'hydrogènes (H) est non négligeable.

Les mesures ToF-SIMS confirment donc les précédents résultats qui montraient une double tendance avec une température seuil à $T = 500\text{ °C}$.

Dans le but de poursuivre l'analyse sur les espèces légères telles que l'hydrogène H, des mesures de spectroscopie de désorption thermique sont par la suite effectuées à 500 °C .

4.4.3.3 Analyse de données par constantes d'écoulement

Les analyses TDS ont été effectuées par un mode *live data* et par accumulation, un spectomètre de masses mesurant les rapports $\frac{m}{q}$ au cours du temps de manipulation. Cette technique est décrite en annexe B.

La Figure 4.16 montre le dégazage des masses atomiques 2 et 16 associées respectivement à H₂ et CH₄. Le dégazage est mesuré en picoAmpère (pA). La durée de manipulation est de 170 min. Le budget thermique appliqué est de 500 °C , 2 h avec un palier de 20 min à 200 °C (afin de reproduire les expériences menées avec un four thermique). De même que dans le four tubulaire, la montée en température est de 10 °C/min et la descente en température de 1 °C/min . Les matériaux SiO₂ ($e_{\text{SiO}_2} = e_{\text{SiOCH}} = 195\text{ nm}$) et Si ($e = 0,75\text{ }\mu\text{m}$) sont aussi testés afin de faire une comparaison avec des matériaux ne possédant pas de groupements -H ou -C.

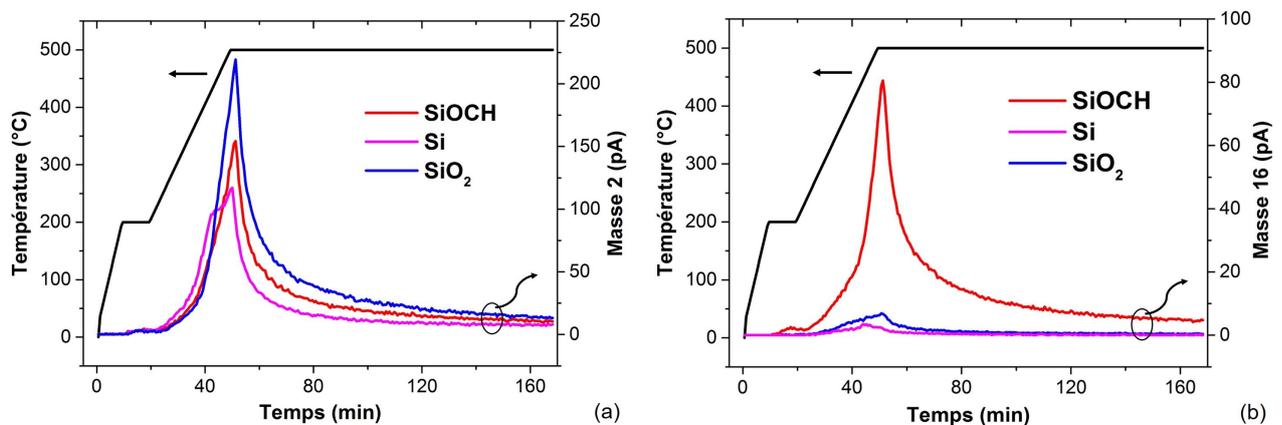


FIGURE 4.16 – Spectres en accumulation de la désorption thermique des masses molaires 2 (a) et 16 (b) pour différents matériaux (SiOCH 2.5, Si et SiO₂) pour un recuit à 500 °C , 2 h avec un palier de 20 min à 200 °C .

- **M = 2** : pour la masse atomique deux, le dégazage d' H_2 est quasi-nul. La différence entre l'isolant SiO_2 référence et le diélectrique *low- κ* permet de confirmer ce résultat. Les éléments détectés peuvent être attribués aux impuretés captées par le matériau. En effet, les impuretés sont nombreuses car l'épaisseur de l'échantillon est beaucoup plus importante (l'amplitude étant proportionnelle à l'épaisseur e). Ainsi, dans le cas de la TDS, aucun dégazage de H_2 à $T = 500$ °C n'est donc visible.
- **M = 16** : dans le cas de la masse atomique seize, une différence existe entre l'échantillon $SiOCH$ possédant des composés carbonés dans son squelette et les autres. La montée en température entre 200 °C et 500 °C montre une amplitude maximum à $T = 500$ °C. Ce résultat confirme le fait que la cinétique joue peu sur les propriétés du matériau car on remarque que l'intensité de mesure diminue rapidement ensuite. Pour le composé SiO_2 , la présence de traces est associée à la détection, par le spectromètre de masse, de composés externes. Ces mesures confirment donc un léger dégazage (quelques picoAmpères) de composés carbonés dès 500 °C.

Par le passé, un article a fait mention d'expériences de spectroscopie de désorption thermique (TDS) sur la masse 16 associée à la molécule CH_4 [6] et a montré une désorption à partir de 500 °C. Il s'agissait d'un MSQ ($\kappa = 2,0$) soumis à un budget thermique maximum de 600 °C, 30 min.

La faible perte de composés dès 500 °C a été mise en évidence via l'utilisation de différentes techniques. Cependant, il est nécessaire de relier cette légère perte de groupements à la création de défauts ou d'impuretés à l'intérieur du matériau. En effet, l'apparition de ces derniers (même en faible quantité) est peut être à l'origine de la dégradation des propriétés électriques du matériau. L'objectif est donc de mettre en évidence et de qualifier ces défauts.

4.5 Présence de défauts dans le volume

La littérature met en avant le fait que les dégradations électriques du BEOL sont dominées par l'injection de charges. Ces charges facilitent à la fois la rupture de liaisons intrinsèquement et la diffusion d'ions métalliques extrinsèquement. Ces phénomènes semblent s'amplifier à hautes températures comme cela a été montré lors du chapitre 3. Dans le but d'expliquer l'injection de charges et l'apparition de défauts intrinsèques, les notions de bande interdite ainsi que de liaisons pendantes seront développées dans cette section.

4.5.1 Calcul de la bande interdite E_g

La bande interdite est définie comme la différence d'énergie entre la plus basse bande de conduction et la plus haute bande de valence dans un solide cristallin [24]. Plusieurs résultats empiriques sont expliqués par l'extension de la notion de bande interdite aux diélectriques *low- κ* . Cheynet et al. déterminent une bande interdite proche de celle du SiO_2 autour de 8,5 eV ($8,0 \text{ eV} < SiO_2 < 8,8 \text{ eV}$) [25]. D'autres études supposent que la bande interdite de matériaux diélectriques poreux $SiOCH$ ($\kappa = 2,0-3,3$) possède une valeur comprise entre 7,5 et 10 eV [26-28]. Ce calcul permet d'estimer si l'injection d'espèces

chargées est facilitée à hautes températures.

Nichols et al. [28] mesurent la bande interdite en examinant l'apparition d'une perte d'énergie inélastique dans le noyau atomique par spectroscopie photoelectronique X (XPS - cf Annexe E). L'analyse des collisions inélastiques qui se produisent lors de la photoexcitation et de la photoémission d'électrons provenant de l'échantillon inclut une transition électronique de bande à bande. Cette technique est discutée dans la littérature, le lecteur peut se référer à la référence [29]. La reproduction de cette méthode d'extraction a été utilisée lors de ces travaux de thèse.

La Figure 4.17 montre le profil XPS du diélectrique par calcul de l'énergie de liaison (eV) avec plusieurs températures de recuit (a) ainsi que la méthode d'extrapolation de la valeur de la bande interdite (b). Cette dernière est calculée en mesurant la perte d'énergie élastique dans le noyau atomique O1s (pic le plus intense). Des régressions linéaires sont tracées afin de connaître l'intersection exacte E_{loss} entre deux courbes de la mesure et extraire E_g :

$$E_g = E_{loss} - E_{O1s} \quad (4.4)$$

La marge d'erreur de ce type de mesure est grande, environ de $\pm 0,7$ eV. Néanmoins, une connaissance qualitative des modifications pouvant avoir lieu lors du traitement thermique peut être obtenue dans notre cas.

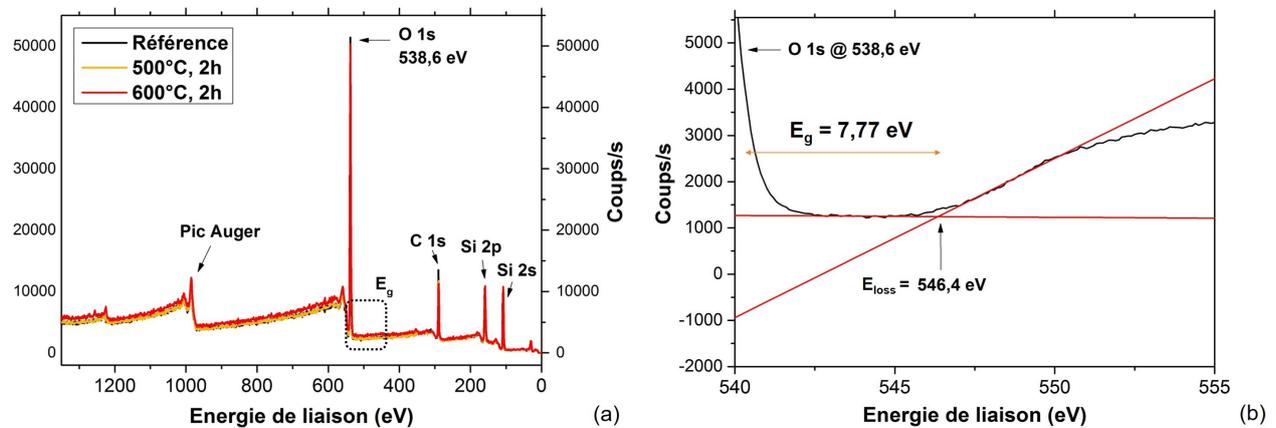


FIGURE 4.17 – Spectres XPS du diélectrique poreux SiOCH 2.5 pour différents budgets thermiques (a) et extrapolation de la bande interdite dans le cas de l'échantillon référence (b).

Les calculs de largeur de bande interdite, résumés dans la Table 4.1, ne montrent de modification des valeurs de E_g lors des recuits. Ces valeurs de bande interdite ont été calculées comme étant inférieures à celle d'un isolant SiO₂ ($E_g = 8,8$ eV (100 nm) pour le SiO₂ [28]) dans le cas des SiOCH 2.5. La valeur de E_g calculée étant constante quel que soit le budget thermique, l'ensemble du matériau ne paraît donc pas faciliter l'injection d'électrons dans le diélectrique quel que soit le budget thermique appliqué. Les dégradations doivent être d'ordre local. La création de défauts localement (facilitant le transport des charges) dans le matériau pourrait alors être à l'origine d'une partie des dégradations électriques remarquées au chapitre 3.

eV	Référence	500 °C, 2 h	600 °C, 2 h
Bande interdite	7,8	7,8	7,8
Pic O1s	538,6	538,6	538,4
Intersection	546,4	546,4	546,2

TABLE 4.1 – Calcul des valeurs des bandes interdites pour le SiOCH 2.5 recuit sous différents budgets thermiques.

4.5.2 Mise en évidence de défauts dans le matériau

L'exposition à des hautes températures (source de lumière UV, recuit thermique) amène l'introduction de défauts et d'impuretés tels que des lacunes, des groupes organiques ou une reprise d'humidité [30, 31].

Ces défauts peuvent être entre autres des liaisons pendantes ou des espèces chargées positivement. Dans le but d'analyser ces défauts susceptibles de détériorer les propriétés électriques des diélectriques SiOCH, plusieurs travaux ont été effectués afin de les discriminer vis à vis du reste du matériau. La réponse optique par ellipsométrie-spectroscopique permet d'analyser le spectre d'absorption UV dans la gamme 0,5-6,5 eV.

La Figure 4.18 montre l'évolution du coefficient d'extinction lors de l'augmentation du budget thermique appliqué au diélectrique *low- κ* . La réponse optique de la matrice (injection de DEMS mais taux d'injection de NBD nul) est tracée en tant que référence sans porogène.

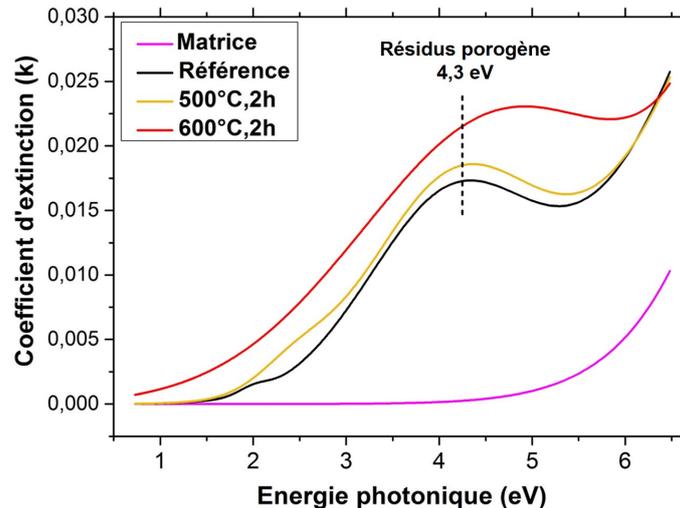


FIGURE 4.18 – Coefficients d'extinctions de diélectriques SiOCH recuits à différentes températures ainsi qu'une référence et un dépôt matriciel (sans injection de porogène).

Sans la présence du porogène carboné, le coefficient d'extinction est constant dans la gamme $E = 0,4-4,5$ eV. Le coefficient k du SiOCH référence augmente fortement pour $E > 1,5$ eV. Pour $E = 4,3$ eV, la présence de composés type résidus porogène est d'autant plus importante que le recuit est à haute température. La réponse optique montre que

la partie carbonée du matériau se décompose après application du budget thermique. Ce résultat est d'autant plus vrai que la température de recuit est importante. En effet, on observe une différence d'amplitude du coefficient d'extinction pour les matériaux avec le porogène. Le nombre de défauts dégradant les propriétés électriques du matériau semble donc augmenter avec la température de recuit. A noter que la différence d'amplitude entre la référence et l'échantillon recuit à 500 °C est assez faible. Le claquage du diélectrique (TDDB) étant proportionnel au nombre de défauts dans le matériau [32], ce résultat pourrait expliquer une partie des observations faites sur la fiabilité au chapitre 3 et notamment à 600 °C. De plus, pour $T = 600$ °C, on remarque un décalage du pic vers $E = 4,9$ eV, ce qui montre l'apparition d'autres défauts de nature différente à hautes températures.

Marsik et al. mesurent la réponse du film mince sur une gamme de 2 à 9 eV. Ils montrent la présence de défauts dus au retrait du porogène avec l'exposition sous une source de lumière UV [33]. Urbanowicz et al. ont étudié la nature de ces défauts et attribuent une absorption à 4-5 eV à des résidus carbonés du porogène de forme sp^2 et une absorption à 6-7 eV à des restes de porogène dans le matériau [34]. Ils confirment ainsi les travaux précédents.

La nature des résidus porogène est associée à la transition électronique $\pi-\pi^*$ entre les orbitales atomiques du carbone sp^2 . Plus précisément, la présence de liaisons C=C avait été mise en évidence par résonance magnétique nucléaire (RMN) après exposition aux UV [35]. La formation de ces mêmes liaisons avait aussi été mise en lumière via des recuits thermiques [36]. Les liaisons types C=C et C=CH observées sur des spectres RMN sont attribuées à des structures graphitiques. Ces structures semblent donc provenir de la dégradation du porogène qui n'est pas entièrement retiré lors du recuit UV [37] ou à la rupture de liaisons chimiques au sein du diélectrique [38]. Baklanov et al. ont ainsi démontré une corrélation claire entre ces résidus porogène et un courant de fuite plus important [39].

Pour des matériaux SiOCH, la mise en évidence de la présence de défauts type résidus porogènes a donc été effectuée par mesures d'ellipsométrie-spectroscopique. Afin de mieux caractériser les défauts, des analyses RPE permettent d'identifier plusieurs défauts paramagnétiques. Ces derniers semblent être corrélés aux performances électriques des diélectriques pSiOCH [31] et à la fiabilité des interconnexions [40]. Ainsi, la création de liaisons pendantes dues à des ruptures de liaisons et la fragilisation du squelette à l'intérieur du volume du diélectrique pourraient avoir une incidence sur la fiabilité des structures étudiées. Ces espèces possèdent un moment dipolaire permanent et des électrons de valence non localisés [35-37]. Les précédentes analyses détaillent principalement l'impact du recuit UV ou des procédés plasma [21, 41-44]. L'objectif est donc, pour notre part, d'observer ces défauts lors de recuits thermiques à hautes températures.

4.5.3 Analyse des défauts paramagnétiques

La technique de résonance paramagnétique électronique (RPE) permet d'associer un facteur g à un type de défaut paramagnétique. Le facteur g dépend de la relation entre le champ magnétique appliqué et l'orientation du défaut observé [45]. Cette technique est décrite en annexe C.

Dans cette étude, les couches minces utilisées ont été déposées sur une épaisseur de 500 nm de chaque côté d'une plaque 300 mm Si d'épaisseur $e = 750$ μm . Ainsi, du fait du faible volume de matériau, des mesures longues (121 scans de 45 secondes) à une tempé-

rature $T = 10\text{ K}$ ont été effectuées dans le but d'augmenter le ratio mesure/bruit.

Lors de notre étude, les échantillons ont été testés à une fréquence $f \simeq 9,65\text{ GHz}$. Afin de calculer le facteur g , une mesure d'étalon DPPH a été utilisée. Les Figures 4.19 et 4.20 montrent les spectres RPE obtenus lors de notre étude sur des couches minces pSiOCH. Pour chaque échantillon, l'amplitude RPE est tracée en fonction du champ magnétique et les facteurs g sont calculés :

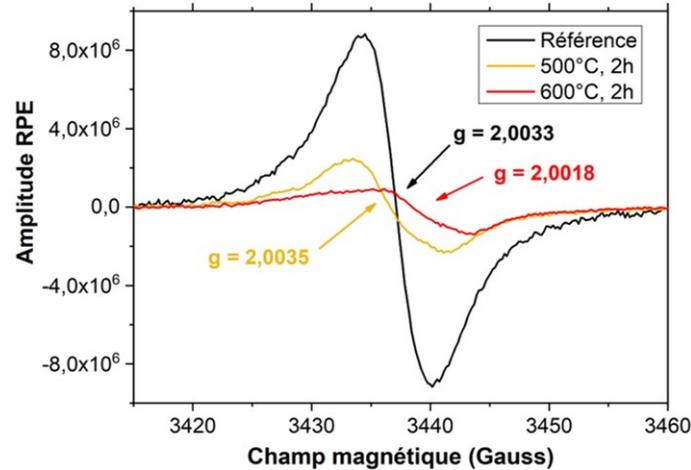


FIGURE 4.19 – Spectres RPE effectués sur des couches minces pSiOCH. Les valeurs des facteurs g (intersection avec l'amplitude RPE égale à 0) sont calculés pour chaque échantillon.

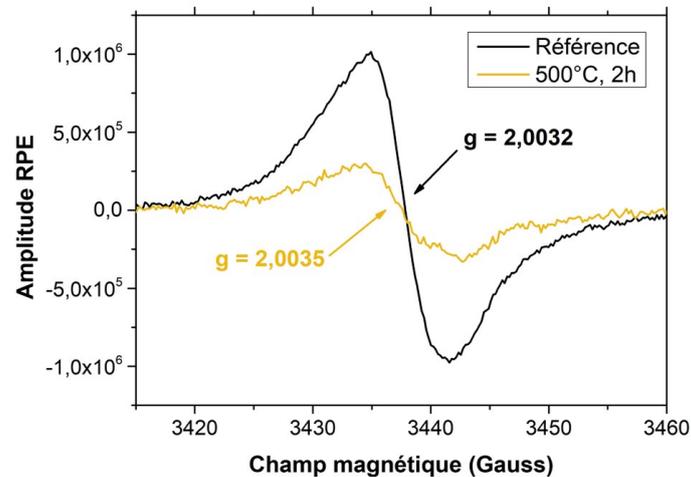


FIGURE 4.20 – Spectres RPE effectués sur un même échantillon de couche mince pSiOCH analysé avant et après recuit. Les valeurs des facteurs g (intersection avec l'amplitude RPE égale à 0) sont calculés pour chaque échantillon.

La Figure 4.19 présente trois échantillons ayant subi des températures de recuit différentes. Les amplitudes RPE diminuent avec l'augmentation de la température de recuit. Les valeurs des facteurs g ne possèdent pas de tendance en fonction de la température de recuit.

La Figure 4.20, correspond elle, aux spectres RPE d'un même échantillon pSiOCH. Celui-ci a été recuit à 500 °C , 2 h puis ré-analysé. Ces spectres sont donc ceux d'un échantillon possédant la même masse et la même forme d'échantillon initiales. De même que la

Figure 4.19, on remarque une diminution de l'amplitude RPE lors de l'application d'un budget thermique. La valeur du facteur g est, comme dans le cas précédent, légèrement plus grande pour l'échantillon recuit à 500 °C, 2 h que pour la référence.

Les précédentes investigations de mesures RPE vont être décrites brièvement pour étayer les futures discussions. Lors de ces études, la présence de plusieurs défauts paramagnétiques est démontrée en se focalisant principalement sur l'impact du recuit UV ou des procédés plasma. Les défauts paramagnétiques observés sont principalement associés à des liaisons pendantes ou des électrons non appariés $\text{Si}\bullet$ et $\text{C}\bullet$:

— **Défauts paramagnétiques $\text{C}\bullet$**

Pour des diélectriques *low- κ* poreux avec $\kappa = 2,0-2,5$, Afanas'ev et al. observent des défauts $\text{O}_x\text{C}_{3-x}\text{C}\bullet$ à $g = 2,0032 \pm 0,0001$ et $g = 2,0026 \pm 0,0001$ pour $\text{Si}_x\text{C}_{3-x}\text{C}\bullet$ (le point noir symbolise un électron non apparié/une liaison pendante). Basés sur des études RPE de films minces a-CH et sur la valeur du facteur g calculée, ils associent ces défauts à des liaisons pendantes de carbone qui proviennent des résidus porogènes [21, 41]. Pour des SiOCH poreux ($\kappa = 2,55-2,6$), Pomorski et al. attribuent les défauts $g = 2,0031$ à des liaisons pendantes de carbone élargies par la présence d'hydrogène proches ($\Delta B = 7$ Gauss) et $g = 2,0026$ à des liaisons pendantes de carbone [31]. Plus tôt, pour des carbones amorphes, Ishi et al. avaient estimé le facteur g des liaisons pendantes de carbone à $g = 2,0029$ [46]. Ces défauts paramagnétiques se caractérisent généralement par une largeur de raie (ΔB) inférieure à celle d'une liaison pendante de silicium en raison de la grande quantité de silicium présente [47].

— **Défauts paramagnétiques $\text{Si}\bullet$**

Contrairement aux études discutées précédemment, Ren et al. observent un défaut paramagnétique avec $g = 2,0033$ qu'ils attribuent à des liaisons pendantes de silicium [48, 49]. Shamulia et al. associent eux un défaut paramagnétique similaire à une valeur de $g = 2,0025$ légèrement moins grande pour des SiOCH endommagés par les procédés plasma [42]. Nakao et al. argumentent que les liaisons pendantes silicium possèdent des valeurs de g plus petites. Ils adjoignent, respectivement, les défauts $\text{C}_2\text{OSi}\bullet$ et $\text{CO}_2\text{Si}\bullet$ à $g = 2,0024$ et $g = 2,0014$ [43]. Tanbara et al. montrent que ces défauts (appelés centre T_b) augmentent avec l'application d'un recuit thermique [44]. Pour leur part, ils assimilent ces défauts à une valeur de $g = 2,0020$.

La Figure 4.19 montre une intersection avec une amplitude RPE égale à zéro pour $g = 2,0033$ (référence). Bien que non définitive, une tentative serait d'identifier ce défaut à des résidus de carbone. La largeur de ligne semble étroite et la valeur de g proche des études qui attribuaient ce défaut à des liaisons pendantes de carbone. Les défauts paraissent être de même nature pour l'échantillon recuit à 500 °C, 2 h ($g = 2,0035$). Les analyses physico-chimiques effectuées précédemment montraient une faible perte de composés carbonés à cette température. Ainsi, les études sur le dégazage sont appuyées par ces résultats. Le changement de structure chimique après recuit semble conduire à un dégazage de composés carbonés pour $T > 500$ °C. Lorsque le budget thermique est porté à 600 °C, 2 h, la nature des défauts paramagnétiques détectés est différente. Le facteur g est maintenant égal à $g = 2,0018$. La largeur de ligne importante et la valeur de g semble mener à l'identification de défauts $\text{Si}\bullet$. Tanbara et al. ont montré que ces défauts proviennent sûrement de la rupture de la liaison Si-CH_3 [44].

Si l'on ose une tentative de quantification des espèces paramagnétiques, la Figure 4.20 montre que pour le même échantillon la quantité de défauts C • diminue avec l'augmentation de la température de recuit. Ainsi, la quantité de résidus types porogène est décroissante avec l'augmentation du budget thermique. Ce résultat n'est pas contradictoire avec celui obtenu lors des études d'ellipsométrie-spectroscopique (4.5.2) car seules les espèces paramagnétiques sont sondées.

Pour rappel, Baklanov et al. ont corrélé la présence de résidus porogène avec l'augmentation du courant de fuite dans des diélectriques SiOCH [39]. Il est donc raisonnable de penser que certains défauts détectés sont responsables du courant de fuite dans ces matériaux. Ces défauts ne semblent pas contribuer de manière égale à la dégradation des performances électriques des pSiOCH. Mutch et al. suggèrent que les défauts C • contribuent largement au transport électrique avant recuit UV alors que les défauts Si • sont majoritairement responsables de ce transport après recuit UV [47]. Pomorski et al. évoquent un lien fort entre les liaisons pendantes de carbone et la mise en œuvre d'une émission de Schottky à forts champ électrique [31].

Lors de cette étude, il est cependant difficile de conclure sur l'impact des défauts paramagnétiques sur la dégradation des performances électriques à hautes températures du matériau SiOCH 2.5. Nos spectres présentent bien des évolutions en fonction de la température de recuit mais ne permettent pas de corrélérer, de manière précise, la présence de défauts de différentes nature à la dégradation des performances électriques.

4.5.4 Liens avec la fiabilité

Nous avons vu dans le chapitre 3 qu'une partie de la dégradation de la fiabilité du diélectrique pourrait provenir des propriétés intrinsèques du matériau. Nous nous sommes rendu compte que l'application de hautes température pouvait être corrélée à l'introduction de certains défauts comme des lacunes ou des défauts paramagnétiques.

Une tentative d'interprétation a été faite en utilisant plusieurs techniques de caractérisations. Les caractérisations de FTIR, d'ellipsométrie spectroscopique et d'XRR ne montrent pas de différence majeure jusqu'à 550 °C à cause des limites de précision des mesures. Des caractérisations fines permettent cependant de mettre en évidence des modifications. Des analyses de MIR-FTIR montrent des changements dès 500 °C avec une légère perte de CH₃ ainsi que de CH₂. La perte de di-hydrogène semble quasi nulle jusqu'à 500 °C. Ce résultat est en accord avec la TDS qui montre une désorption d'H₂ moins importante dans le matériau SiOCH que dans l'oxyde SiO₂. A partir de 550 °C et au delà, on montre une perte d'hydrogène non négligeable. Les résultats ToF-SIMS révèlent, quant à eux, des modifications faibles à 500 °C puis des pertes de -C et -H à 600 °C.

Ainsi, l'apparition de défauts pourrait être attribuée à la rupture de liaisons du matériau. En effet, le claquage du diélectrique est relié au nombre de défauts dans le matériau [32] et nous avons vu que la quantité de groupements organiques dégazés augmente avec la hausse de la température de recuit.

La formation de structures type résidus porogène comme les C=C a été mis en évidence pour T = 600 °C. Ces groupements organiques sont présentés comme ayant un effet négatif sur les propriétés électriques du matériau du fait de leur moment dipolaire permanent et leur propriété conductrice plus importante que le squelette du SiOCH [39].

En parallèle, ces ruptures de liaisons peuvent mener à la formation de défauts paramagnétiques C• et Si•. A priori, les défauts paramagnétiques sont guéris par le recuit à 500 °C et une nouvelle population apparait à 600 °C. La formation de ces défauts pourrait entraîner la production d'état d'énergie dans la bande interdite du SiOCH qui facilitent le courant de fuite [50] et éventuellement mener au claquage du diélectrique [51]. Néanmoins, une interprétation définitive semble difficile à mener dans le cadre de notre étude sur les défauts paramagnétiques.

D'autres part, certains traitements plasmas H/He permettent de diminuer la quantité de défauts carbonés [26, 47]. Ainsi, l'utilisation d'un traitement de stabilisation de la structure chimique du matériau peut être proposée afin d'ôter les doutes sur l'impact des défauts. Le but est de garder les performances électriques des *low- κ* poreux après recuit thermique. Pour cela, nous avons mené une étude de stabilisation par recuit laser. Ce dernier semble prometteur pour sa capacité à réduire la quantité de résidus porogène dans le matériau [52]. Cette étude est proposée en annexe F de ce manuscrit.

4.6 Conclusion sur l'évolution des propriétés physico-chimiques

Ce chapitre a été l'occasion de traiter l'évolution des propriétés physico-chimiques des diélectriques pSiOCH après application de budgets thermiques. Afin de proposer une interprétation du lien entre les caractérisations électriques et les propriétés intrinsèques du matériau, plusieurs paramètres ont été étudiés. Les paramètres tels que le taux de porogène injecté dans le plasma, la cinétique de recuit ou la température de recuit ont été analysés via différentes techniques de caractérisations. Ces dernières ont permis de mettre en évidence le comportement du diélectrique à hautes températures.

Premièrement, la modification du taux de porogène injecté dans le plasma à taux de matrice constante a été initié pour modifier la permittivité du matériau. Des comportements sensiblement similaires en température quelle que soit la valeur de la constante diélectrique sont observés. L'utilisation d'un matériau poreux SiOCH $\kappa = 2,5$ pour étudier l'évolution des propriétés physico-chimiques a été choisie lors de l'application d'un budget thermique. Il correspond à la permittivité du cœur d'empilement du matériau SiOCH 2.7 intégré dans les lots électriques étudiés au chapitre 3.

Une fois la couche mince à étudier choisie, l'influence de la cinétique de recuit entre 10 min et 5 heures à température constante a été menée. Une confirmation des résultats en lot électriques est obtenue, la cinétique ayant peu d'influence sur les propriétés physico-chimiques du matériau diélectrique. Au contraire, la température de recuit est déterminante au niveau du comportement et de la structure du matériau. Il a été mis en évidence que la température $T = 500$ °C est un seuil comportemental. Une faible variation de l'indice de réfraction et du taux d'affaissement de la couche mince est obtenue pour $T < 500$ °C. Par la suite, un phénomène d'affaissement est observé pour 500 °C $< T < 600$ °C. Une modification de la structure chimique et la perte des propriétés isolantes sont détectées pour $T > 600$ °C.

Une proposition d'interprétation passe par une bonne connaissance de la structure

poreuse du matériau. L'étude de la porosité et des groupements présents a été menée. L'augmentation du taux de porosité ouverte pour $T < 500$ °C est attribuée à la connexion avec la porosité anciennement fermée. La diminution de la porosité et la modification de la forme des pores à partir de $T = 600$ °C pourraient provoquer une dégradation des propriétés électriques. Une mise en évidence du dégazage de groupements carbonés puis de groupements hydrogénés lors de l'application d'un recuit thermique a été effectuée par combinaison de techniques de caractérisations. La température $T = 500$ °C peut être considérée comme un seuil avec une perte de groupements faible mais présente à $T \leq 500$ °C puis une perte de groupements significative pour $T > 500$ °C.

Afin de corréliser ces premières études (structure des matériaux) aux paramètres électriques et aux défauts créés durant le procédé de fabrication, une étude plus spécifique des défauts a été conduite.

Le calcul des énergies de bandes interdites E_g ne montre pas de modification majeure sur l'ensemble du matériau. Les dégradations doivent être d'ordre local et se présentent sous la forme de création de défauts ou de nouvelles liaisons types C=C qui facilitent le transport des charges. La modification de la forme des pores ainsi que la rupture des liaisons initialement présentes dans le matériau semblent en être à l'origine. Des mesures optiques montrent l'augmentation de la quantité de liaisons plus polarisables avec un budget thermique appliqué où $T \leq 600$ °C. Nous avons d'ailleurs remarqué l'augmentation de la composante dipolaire κ_{dip} de la permittivité augmenter précédemment. D'autres défauts, paramagnétiques, ont été sondés dans les matériaux étudiés et montrent la présence de défauts Si • et C •.

Ainsi, nos investigations semblent indiquer que les liaisons carbonées rompues jouent un rôle important dans le transport électronique. Ces défauts existent pour le matériau référence et celui recuit à 500 °C, 2 h. Nos résultats indiquent aussi l'apparition sensible de liaisons plus polarisables qui détériorent les performances électriques du matériau. Pour $T > 500$ °C, les résultats montrent l'apparition de défauts qui peuvent être attribué à la présence de Si •. Ces derniers dominent le transport lorsque le budget thermique devient important. L'ensemble de ces défauts pourraient limiter les performances électriques et la fiabilité (phénomène de TDDB) du pSiOCH car ils ont une incidence négative sur la tension au claquage et les courants de fuite et cela sans forcément avoir une modification structurale visible du matériau SiOCH.

Bibliographie

- [1] A. GRILL et al. "Optimization of SiCOH dielectrics for integration in a 90nm CMOS technology". In : *Proceedings of the IEEE 2004 International Interconnect Technology Conference (IEEE Cat. No.04TH8729)* (2004), p. 54-56.
- [2] A. AYRES et al. "Guidelines on 3DVLSI design regarding the intermediate BEOL process influence". In : *IEEE SOI-3D-Subthreshold Microelectronics Technology Unified Conference (S3S)*. 2015, p. 1-2.
- [3] A. BEER. *Einleitung in die höhere Optik*. Vieweg, 1882.
- [4] V. JOUSSEAUME et al. "Porous ultra low k deposited by PECVD : From deposition to material properties". In : *Surface and Coatings Technology* 201.22 - 23 (2007). Euro {CVD} 1616th European Conference on Chemical Vapor Deposition, p. 9248-9251. ISSN : 0257-8972.
- [5] O. GOURHANT. "Élaboration et caractérisation de matériaux à faible constante diélectrique de type a-SiOCH élaborés par PECVD : application aux interconnexions des circuits intégrés". Thèse de doctorat. Université Joseph Fourier - Grenoble EEATS, 2008.
- [6] E. HONG et al. "An investigation of ultra low-k dielectrics with high thermal stability for integration in memory devices". In : *Microelectronic Engineering* 84.11 (2007), p. 2582-2586.
- [7] G. DAS, G. MARIOTTO et A. QUARANTA. "Microstructural evolution of thermally treated low-dielectric constant SiOC :H films prepared by PECVD". In : *J. Electrochem. Soc.* 153.3 (2006), F46-F51.
- [8] F. DEPRAT. "Dielectrics stability for intermediate BEOL in 3D sequential integration". In : *Microelectronic Engineering* 167 (2017). Materials for Advanced Metalization 2016 (MAM 2016), p. 90-94. ISSN : 0167-9317.
- [9] O.V. BRAGINSKY et al. "The mechanism of low-k SiOCH film modification by oxygen atoms". In : *Journal of Applied Physics* 108.7, 073303 (2010).
- [10] J HEO et H.J. KIM. "Effects of Annealing Condition on Low-k a-SiOC :H Thin Films". In : *Electrochemical and Solid-State Letters* 10.4 (2007), G11-G14.
- [11] S.H. PARK et al. "The effects of postannealing treatment in forming gas on low-k SiOC(H) film". In : *J. Electrochem. Soc.* 157.8 (2010), G183-G186.
- [12] F. DEPRAT. "Étude et optimisation de la stabilité thermique du silicure et du BEOL Intermédiaire pour l'intégration 3D séquentielle". Thèse de doctorat. Grenoble EEATS, 2017.
- [13] W. THOMSON. "On the equilibrium of vapour at a curved surface of liquid". In : *The London, Edinburgh, and Dublin Philosophical Magazine and Journal of Science* 42.282 (1871), p. 448-452.

- [14] V. ROUESSAC et al. “Three characterization techniques coupled with adsorption for studying the nanoporosity of supported films and membranes”. In : *Microporous and Mesoporous Materials* 111.1-3 (2008), p. 417-428.
- [15] E.T. OGAWA et al. “Leakage, breakdown, and TDDDB characteristics of porous low-k silica-based interconnect dielectrics”. In : *IEEE International Reliability Physics Symposium Proceedings*. T. 2003-January. 2003, p. 166-172.
- [16] K. VANSTREELS et al. “Influence of porosity on dielectric breakdown of ultralow-k dielectrics”. In : *Journal of Vacuum Science and Technology B : Microelectronics and Nanometer Structures* 31.5, 050604 (2013).
- [17] E. VAN BESIEN et al. “Influence of porosity on electrical properties of low-k dielectrics”. In : *Microelectronic Engineering* 92 (2012), p. 59-61.
- [18] F.A. CHOUDHURY et al. “Influence of porosity on electrical properties of low-k dielectrics irradiated with vacuum-ultraviolet radiation”. In : *Applied Physics Letters* 109.12, 122902 (2016).
- [19] D. BABONNEAU. “FitGISAXS : Software package for modelling and analysis of GISAXS data using IGOR Pro”. In : *Journal of Applied Crystallography* 43.4 (2010), p. 929-936.
- [20] Changsoo HONG et L. MILOR. “Effect of Porosity on Charge Transport in Porous Ultra-Low-k Dielectrics”. In : *2006 International Interconnect Technology Conference* (2006), p. 140-142.
- [21] V.V. AFANAS’EV et al. “Electron spin resonance study of defects in low- κ oxide insulators ($\kappa = 2.5-2.0$)”. In : *Microelectronic Engineering* 88.7 (2011), p. 1503-1506.
- [22] A. ZENASNI et al. “The role of ultraviolet radiation during ultralow k films curing : Strengthening mechanisms and sacrificial porogen removal”. In : *J. Appl. Phys.* 102.9, 094107 (2007).
- [23] J. CHEN et al. “Thermodynamic Stability of Low-k Amorphous SiOCH Dielectric Films”. In : *J. Am. Ceram. Soc.* 99.8 (2016), p. 2752-2759.
- [24] S.M. SZE. *Physics of Semiconductor Devices, 2nd Ed.* Wiley (New York), 1981.
- [25] C. WU et al. “Electrical reliability challenges of advanced low-k dielectrics”. In : *Journal of Solid State Science and Technology* 4.1 (2015), N3065-N3070.
- [26] S.W. KING, B. FRENCH et E. MAYS. “Detection of defect states in low-k dielectrics using reflection electron energy loss spectroscopy”. In : *Journal of Applied Physics* 113.4, 044109 (2013).
- [27] H. ZHENG et al. “Bandgap measurements of low-k porous organosilicate dielectrics using vacuum ultraviolet irradiation”. In : *Applied Physics Letters* 104.6, 062904 (2014).
- [28] M.T. NICHOLS et al. “Measurement of bandgap energies in low-k organosilicates”. In : *Journal of Applied Physics* 115.9, 094105 (2014).
- [29] D.R. PENN. “Theory of the electron energy-loss spectrum in core-level x-ray photoemission from solids”. In : *Physical Review Letters* 38.24 (1977), p. 1429-1432.
- [30] H. SINHA et al. “The effects of vacuum ultraviolet radiation on low-k dielectric films”. In : *Journal of Applied Physics* 112.11, 111101 (2012).

-
- [31] T.A. POMORSKI et al. “Defect structure and electronic properties of SiOC :H films used for back end of line dielectrics”. In : *J. Appl. Phys.* 115.23, 234508 (2014).
- [32] E. CHERY. “Fiabilité des diélectriques low-k SiOCH poreux dans les interconnexions CMOS avancées”. Thèse de doctorat. Grenoble IMP2, 2014.
- [33] Premysl MARSIK et al. “Porogen residues detection in optical properties of low-k dielectrics cured by ultraviolet radiation”. In : *Thin Solid Films* 518.15 (2010), p. 4266-4272. ISSN : 0040-6090.
- [34] A.M. URBANOWICZ et al. “Improving mechanical robustness of ultralow-k SiOCH plasma enhanced chemical vapor deposition glasses by controlled porogen decomposition prior to UV-hardening”. In : *J. Appl. Phys.* 107.10, 104122 (2010).
- [35] V. JOUSSEAUME, A. ZENASNI et L. FAVENNEC. “Comparison Between E-beam and Ultraviolet Curing to Perform Porous a-SiOC :H”. In : *J. Electrochem. Soc.* 150.5 (2007), G103-G109.
- [36] S.M. GATES et al. “Adjusting the skeleton and pore structure of porous SiCOH dielectrics”. In : *J. Electrochem. Soc.* 156.10 (2009), G156-G162.
- [37] O. GOURHANT et al. “Crosslinking of porous SiOCH films involving Si-O-C bonds : Impact of deposition and curing”. In : *Journal of Applied Physics* 108.12, 124105 (2010).
- [38] T.K.S. WONG. “Time dependent dielectric breakdown in copper low-k interconnects : Mechanisms and reliability models”. In : *Materials* 5.9 (2012), p. 1602-1625.
- [39] M.R. BAKLANOV et al. “Effect of porogen residue on electrical characteristics of ultra low-k materials”. In : *Microelectronic Engineering* 88.6 (2011), p. 990-993.
- [40] Y. BARBARIN et al. “Time dependent dielectric breakdown study of organo silicate glass materials over a wide range of k-values”. In : *IEEE International Interconnect Technology Conference, IITC*. 2012, p. 1-3.
- [41] V.V. AFANAS’EV et al. “High-resolution electron spin resonance analysis of ion bombardement induced defects in advanced low- κ insulators ($\kappa = 2.0-2.5$)”. In : *Appl. Phys. Lett.* 102.17, 172908 (2013).
- [42] S. SHAMUILIA et al. “Internal photoemission of electrons at interfaces of metals with low- κ insulators”. In : *Applied Physics Letters* 89.20, 202909 (2006).
- [43] S. NAKAO et al. “Paramagnetic Defect Spin Centers in Porous SiOCH Film Investigated Using Electron Spin Resonance”. In : *Japanese Journal of Applied Physics* 46.6A (2007), p. 3351-3353.
- [44] K. TANBARA et Y. KAMIGAKI. “Paramagnetic defect generation and microstructure change in porous low- κ SiOCH films with vacuum baking”. In : *Journal of the Electrochemical Society* 157.4 (2010), G95-G99.
- [45] J.A. WEIL, J.R. BOLTON et Wertz J.E. *Electron paramagnetic resonance : Elementary theory and applications*. John Wiley et Sons (New York), 1994.
- [46] N. ISHI, M. KUMEDA et T. SHIMIZU. “The g-Values of Defects in Amorphous C, Si and Ge”. In : *Jpn. J. Appl. Phys.* 20.9 (1981), p. L673-L676.
- [47] M.J. MUTCH, P.M. LENAHAN et S.W. KING. “Defect chemistry and electronic transport in low- \hat{I}° dielectrics studied with electrically detected magnetic resonance”. In : *J. Appl. Phys.* 119.9, 094102 (2016).

- [48] H. REN et al. “The nature of the defects generated from plasma exposure in pristine and ultraviolet-cured low- κ organosilicate glass”. In : *Applied Physics Letters* 98.25, 252902 (2011).
- [49] H. REN et al. “Defects in low- κ organosilicate glass and their response to processing as measured with electron-spin resonance”. In : *Applied Physics Letters* 98.10, 102903 (2011).
- [50] J. M. ATKIN et al. “Photocurrent spectroscopy of low-k dielectric materials : Barrier heights and trap densities”. In : *Journal of Applied Physics* 103.9, 094104 (2008).
- [51] J.R. LLOYD, E. LINIGER et T.M. SHAW. “Simple model for time-dependent dielectric breakdown in inter- and intralevel low- k dielectrics”. In : *Journal of Applied Physics* 98.8, 084109 (2005).
- [52] M. REDZHEB et al. “Laser anneal of oxycarbosilane low-k film”. In : *IEEE International Interconnect Technology Conference / Advanced Metallization Conference, IITC/AMC*. 2016, p. 156-158.

« Être jeune, c'est avoir un esprit qui calcule et un coeur qui ne calcule pas. »

René Bazin

Conclusion

Tout au long de ce travail de recherche, nous nous sommes intéressés aux diélectriques poreux à faible permittivité recuits à hautes températures utilisés dans les interconnexions des circuits intégrés et il convient à présent de tirer les principales conclusions sur ce sujet.

Une intégration 3D séquentielle est une architecture prometteuse pour la microélectronique de demain. Cette intégration vise à empiler deux transistors séquentiellement. Son procédé d'intégration nécessite l'implémentation d'un BEOL intermédiaire qui va subir le budget thermique du transistor du haut. Cet iBEOL est composé de diélectriques poreux à faible permittivité SiOCH qui ne remplissent, à priori, pas les spécifications demandées.

Des matériaux en couches minces pSiOCH, avec différentes permittivités κ , déposés par une technique PECVD ont été choisis lors de cette étude. Une approche porogène par recuit sous UV à 400°C est utilisée pour réaliser ces diélectriques *low- κ* . Le procédé de fabrication visant à intégrer ces matériaux *low- κ* entraîne des dommages sur ces derniers. Il en résulte des problèmes de fiabilité du diélectrique (TDDB). En vue de représenter une intégration 3D séquentielle, en plus des étapes de fabrication classique, des budgets thermiques sont appliqués dans le but de simuler la fabrication d'un transistor supérieur. Or, les paramètres procédés (conditions de dépôt, impact de recuits thermiques ou assistés UV) ont des effets extrêmement importants sur les densités de défauts au sein de ces films et sur le transport électronique.

La littérature avait jusqu'alors montré brièvement le comportement physico-chimique de matériaux poreux à hautes températures sans faire le lien avec les performances électriques lors d'une intégration. Les principaux objectifs de cette thèse ont ainsi été de comprendre les caractéristiques électriques des matériaux diélectriques à hautes températures ainsi que d'évaluer les modifications physico-chimiques produites lors du recuit thermique. L'enjeu est de corréliser les performances électriques aux modifications intrinsèques du matériau.

Dans cette étude, nous avons, dans un premier temps, étudié la fiabilité de couches minces dans des structures MIM simples (SiOCH $\kappa = 2,5$) ainsi que dans des intégrations industrielles (SiOCH $\kappa = 2,7$). Les notions de fiabilité des diélectriques inter-lignes, de modèle de durée de vie et de mécanisme de conduction ont été introduites. L'utilisation de ces notions a permis d'aborder les problèmes de performances électriques à hautes températures et d'en proposer des éléments d'interprétation. En s'appuyant sur des modèles théoriques, une première interprétation des problèmes de fiabilité observés montre la dégradation intrinsèque du matériau lors de l'application de budgets thermiques importants. En effet, les temps au claquage des diélectriques sont de moins en moins importants lors de l'application de forts budgets thermiques.

D'autre part, des lots d'échantillons intégrés, dits lots électriques, ont permis de mettre en évidence l'influence de la barrière à la diffusion sur les performances. Dans le cas d'une barrière Ti-TiN, une oxydation du titane en TiO_2 est une cause probable de l'injection d'électrons dans le diélectrique. Pour une barrière MOCVD W, ce phénomène n'est pas déterminant et la principale cause de défaillance dans ce cas est liée à la dégradation intrinsèque du diélectrique. Ainsi, la nature de la barrière de diffusion influe fortement les mécanismes de conduction dans le diélectrique.

Par la suite, l'intégration d'un couple Cu/ULK sur 4 niveaux de métal a entraîné la dégradation de la résistance des lignes de manière significative. En effet, des phénomènes de clustering et de bi-modalité des distributions de Weibull montrent la présence de défauts dans le diélectrique *low- κ* majoritairement dus à la diffusion d'espèces Ta et Cu dans un lot ULK/TaN-Ta/Cu. En parallèle, la dégradation du diélectrique reste toutefois une cause de défaillance non négligeable.

Ainsi, nous avons pu mettre en évidence que l'ensemble des caractérisations électriques ne permet pas d'attribuer avec certitude la dégradation du TDDB à la dégradation intrinsèque du diélectrique *low- κ* recuit à hautes températures. La structure et les procédés de fabrication peuvent également jouer un rôle dans cette dégradation à hautes températures.

Dans un second temps, nous nous sommes intéressés à corrélérer la modification des propriétés électriques attribuées à une dégradation intrinsèque du diélectrique, aux propriétés physico-chimiques de ce dernier. Différents aspects ont été abordés, comme l'influence de la cinétique de recuit, l'impact de la température de recuit, la quantification du dégazage d'espèces chimiques ou la mise en évidence de défauts lors des recuits thermiques.

Grâce à l'utilisation de différentes techniques de caractérisations, des hypothèses ont été proposées pour expliquer la dégradation des performances électriques. Ainsi, cette étude a permis de mettre en évidence que l'application de budgets thermiques menait à une modification intrinsèque du matériau quel que soit le taux de porosité utilisé. Notre étude a aussi montré le faible impact de la cinétique de recuit sur les propriétés du matériau recuit à hautes températures.

La température de recuit a alors fait l'objet d'une attention particulière. Il s'agit, en effet, du paramètre qui entraîne la majorité des modifications observées dans cette étude. L'augmentation de la température a été identifiée comme menant à un changement profond de la structure chimique du matériau. Deux tendances peuvent être extraites de nos études :

- La première pour $T < 500^\circ\text{C}$: on observe de légères modifications des propriétés physico-chimiques du matériau. Un effet complexe et opposé entre stabilité de l'épaisseur de la couche mince, de la densité et de l'indice de réfraction et augmentation de la porosité ouverte apparaît dans le matériau. De plus, la quantification du dégazage pour $T < 500^\circ\text{C}$ montre des légères modifications chimiques du matériau via la perte de composés carbonés (majoritairement sous forme CH_3) et la réorganisation des environnements des liaisons O-Si-H.
- Pour $T > 500^\circ\text{C}$: la densité et l'indice de réfraction des diélectriques *low- κ* augmentent et l'affaissement devient important. Ainsi, sous l'effet de la contrainte thermique, le matériau se densifie et des modifications importantes en découlent.

La température $T = 500^\circ\text{C}$ peut être considérée comme un seuil avec deux comportements distincts avant et après cette température de recuit.

L'étude de l'impact du traitement thermique sur les propriétés structurales du SiOCH poreux a ainsi permis de mieux éclairer l'analyse de ses propriétés électriques. En effet, nous pensons qu'à partir d'un changement de la forme des pores, de la porosité et d'un affaissement de la couche mince, une perte importante de groupements carbonés CH₃ et hydrogénés O-Si-H se produit. Cette perte est conjuguée à l'augmentation importante des liaisons plus polarisables comme les doubles liaisons C=C à partir de 600 °C. Autrement dit, l'augmentation de la permittivité totale observée expérimentalement peut être attribuée à une hausse de la contribution des liaisons dipolaires. Nous avons ainsi déterminé que ces liaisons limitent, avec les défauts paramagnétiques Si • et C •, les performances électriques et la fiabilité du diélectrique *low-κ*. L'augmentation des défauts présents dans les diélectriques, compte tenu de leur(s) rôle(s) dans le transport électronique, dégradent la fiabilité des diélectriques utilisés dans la technologie 3D séquentielle. Ainsi, la modification locale de la structure et de la chimie du matériau nuisent aux propriétés électriques à hautes températures.

Finalement, malgré une forte dégradation de sa fiabilité, la modification des propriétés du diélectrique *low-κ* intégré reste dans les limites des spécifications demandées pour une intégration 3D séquentielle. Il reste difficile de statuer sur un lien fort entre la dégradation des propriétés électriques et les propriétés intrinsèques du matériau pour des températures < 500°C. Néanmoins, nous avons proposé plusieurs pistes de compréhension lors de cette étude au travers de l'utilisation de différentes techniques de caractérisations.

Les améliorations futures de ces matériaux, et notamment à hautes températures, passent sûrement par l'optimisation d'un traitement de stabilisation afin de limiter la génération de défauts dans le diélectrique *low-κ*. Nous avons, pour notre part, essayé un traitement de stabilisation laser. Le développement par PECVD de nouveaux matériaux *low-κ* possédant une meilleure stabilité en température, par l'incorporation de groupements Si-CH₂-Si par exemple, pourra être aussi envisagé.

De même, différentes pistes s'ouvrent sur l'étude de la fiabilité des diélectriques avec l'incorporation de nouvelles barrières moins résistives. Il serait envisageable de s'intéresser maintenant à la fiabilité des structures *Via to Line* avec l'application de modèles de durée de vie plus complets et prenant en compte le piégeage de défauts dans le diélectrique. Il serait aussi intéressant de mener une étude détaillée sur les mécanismes de transport pouvant être présents lors de l'application de forts budgets thermiques. Les mécanismes de transport ne sont pas encore totalement compris par la communauté, nos observations soulèvent de nombreuses questions à ce sujet.

Annexes

Annexe A : Spectrométrie de masse d'ions secondaires à temps de vol

La spectrométrie de masse d'ions secondaires à temps de vol ou *Time of Flight Secondary Ion Mass Spectrometry* (ToF-SIMS) permet de caractériser des matériaux via le calcul du rapport $\frac{m}{z}$ (avec m la masse de l'ion et z le numéro atomique associé) des ions pulvérisés à partir des échantillons à analyser. Ce rapport provient de la mesure du temps de vol à l'intérieur d'une chambre à vide de longueur fixe pour chaque ion secondaire éjecté. Un faisceau d'ions primaires appelé canon à ions issus d'une source à métal liquide bombarde la surface de l'échantillon, ce qui entraîne l'émission à la surface d'ions secondaires. Ces ions secondaires sont alors extraits de la surface de l'échantillon et accélérés à une tension fixe (V) dans une chambre à ultra vide où leur temps de vol est analysé (figure 4.21). L'énergie cinétique E_0 provenant du transfert de la tension V au facteur q (charge ionique) près est appliquée à chaque ion et s'exprime aussi en fonction de la masse m et la vitesse v des ions. L'énergie cinétique étant la même pour tous les ions, le temps de vol de chaque ion est inversement proportionnel à sa masse :

$$\begin{cases} E_0 = qV \\ E_0 = \frac{mv^2}{2} \end{cases} \quad (4.5)$$

Le rapport $\frac{m}{z}$ sera calculé à partir du temps de vol entre l'échantillon et le détecteur selon l'équation 4.6. Chaque espèce sera séparée en fonction de son rapport masse/charge afin que les éléments possédant la même masse arrivent dans le même temps s'ils ont un état de charge équivalent. L'effet de la gravité est négligé, des forces de frottement et l'effet de collisions entre ions sont absentes dans la chambre. Le t_{TOF} est alors obtenu :

$$t_{TOF} = L \sqrt{\frac{\frac{m}{z}}{2q^-(E_0 + V)}} \quad (4.6)$$

- L : longueur de la chambre
- m : masse des espèces
- z : numéro atomique
- q : charge élémentaire
- V : tension d'extraction
- E_0 : énergie cinétique après ionisation

Comme présenté sur la Figure 4.21, un spectre d'intensité d'ions secondaires (coups/s) pour chaque temps de vol est enregistré. Deux modes d'analyse sont possibles avec le ToF-

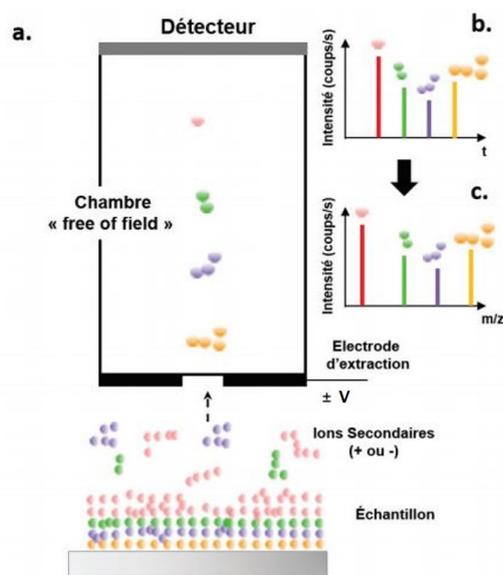


FIGURE 4.21 – (a) Représentation schématique d'une analyse ToF-SIMS après bombardement par une impulsion d'ions primaires; (b)(c) Spectres de masse générés par l'impulsion d'ions primaires. Extrait de [1].

SIMS, mode statique qui analyse la surface de l'échantillon et mode dynamique qui permet une analyse dans l'épaisseur de la couche. En effet, un second faisceau d'ions primaires peut être utilisé pour abraser progressivement la surface du matériau. Un profil de concentration en fonction de la profondeur est alors déterminé avec une résolution d'environ un nanomètre. Ce dernier mode sera utilisé lors de l'analyse de matériaux diélectriques à faible permittivité. Une source d'ion Bismuth Bi^{3+} a été utilisée pour l'analyse de surface. L'aire de balayage avait une dimension de $60 \times 60 \mu\text{m}^2$ (128×128 pixels) et le courant moyen était de $0,48 \text{ pA}$. L'analyse du profil en profondeur a nécessité une source basse énergie au Césium Cs^+ à 500 eV . L'aire de balayage était de $500 \times 500 \mu\text{m}^2$ et le courant de $16,7 \text{ nA}$.

- Le ToF-SIMS permet de connaître les molécules présentes en surface comme en profondeur via le calcul du rapport $\frac{m}{z}$.

Annexe B : Spectroscopie de thermo-désorption

La spectroscopie de désorption thermique (TDS) est une technique qui permet d'analyser et de définir les espèces dégazées lors d'une augmentation de la température (qualitativement et quantitativement). Cette technique a premièrement été développée pour l'étude des interactions adsorbant-surface. Elle a ensuite été utilisée pour détecter le dégazage d'hydrogène au début des années 1980 par différents groupes de recherche [2, 3].

Les analyses TDS ont été effectuées par accumulation sur un banc fabriqué en interne. Cette technique consiste à isoler un doigt de quartz (41 cc) durant l'application du budget thermique et à libérer les espèces contenues dans le doigt de quartz instantanément (avec $T \simeq T_{amb}$). Chaque rapport masse/charge $\frac{m}{q}$ qui décroît selon une fonction de type $A \cdot \exp(-t/\tau)$ est extrait. Un spectromètre de masses, lors de l'acquisition du signal, balaye les rapports $\frac{m}{q}$ au cours du temps. Il est nécessaire, à partir des constantes de temps

d'écoulement τ , de déterminer les diverses amplitudes du signal à l'origine de la libération des espèces. Une fois connues, les diverses amplitudes des rapports $\frac{m}{q}$, un logiciel permet par injection virtuelle d'espèces gazeuses d'équilibrer ce spectre à $t = 0$. La signature de l'échantillon en terme d'espèces gazeuses et de pressions pour un volume donné est obtenue. Par la suite, la signature spectrométrique d'un gaz est associée à la conjugaison d'amplitudes (cracking patterns) sur divers rapports $\frac{m}{q}$.

Des mesures sur des coupons de 7 mm par 2 mm ont été effectuées avec différents budgets thermiques appliqués. Ces expériences font suite à une référence à $t = 0$ des espèces présentes dans le doigt en quartz. Le dégazage d'un échantillon référence de Si(cr) précédemment analysé sous atmosphère neutre N_2 est soustrait aux spectres expérimentaux.

- La spectroscopie de thermo-désorption cherche les espèces dégazées lors d'un recuit thermique à haute température.

Annexe C : Résonance paramagnétique électronique

Le phénomène physique de résonance paramagnétique électronique (RPE) aussi appelé spectroscopie de résonance de spin électronique (*electron spin resonance* : ESR) est observable sur les matériaux possédant des électrons non appariés. Le principe est d'utiliser l'électron en tant que sonde pour entreprendre des observations sur des espèces paramagnétiques comme les radicaux libres ou les défauts. L'électron possède un mouvement de rotation sur lui-même caractérisé par le nombre quantique de spin \hat{S} dont les valeurs propres sont $\pm\frac{1}{2}$. Elles correspondent aux deux orientations que peut prendre le spin dans un champ magnétique extérieur. Ainsi, des transitions peuvent découler de ce phénomène entre deux niveaux énergétiques et des informations structurales des espèces peuvent être extraites. Pour des matériaux *low- κ* amorphes, le couplage spin orbite et les interactions hyperfines électron-atome sont les réponses dominantes et sont décrites par l'Hamiltonien H :

$$H = \mu_B \vec{B} \cdot \vec{g} \cdot \vec{S} + \sum_i \vec{I}_i \cdot \vec{A}_i \cdot \vec{S} \quad (4.7)$$

- μ_B : Magnéton de Bohr
- \vec{B} : Vecteur du champ magnétique appliqué
- \vec{S} : Spin électronique
- \vec{A}_i et \vec{g} : Tenseurs décrivant les défauts environnants
- \vec{I}_i : Spin atomique

La réponse en résonance est détectée dans une cavité micro-ondes par les changements induits par le champ magnétique extérieur appliqué. La détermination du tenseur g via le couplage spin-orbite va nous permettre d'analyser les échantillons qualitativement et quantitativement.

La technique nécessite très peu de matière. Les échantillons sont étudiés sous forme de petits coupons rectangulaires à une température de 10 Kelvin. Les spectres ont été enregistrés sur un spectromètre Bruker EMX à une fréquence $f \simeq 9,65$ GHz équipé d'une cavité bimode ER-4116 et d'un cryostat à écoulement ESR-900. Des mesures sur du DPPH (2,2-diphényl-1-picrylhydrazyl) à température ambiante et $T = 10$ K ont été réalisées et servent de références pour déterminer des valeurs g de notre matériau.

- La résonance paramagnétique électronique sonde les espèces paramagnétiques comme les radicaux libres ou les défauts.

Annexe D : Réflectivité des rayons X (XRR)

La réflectivité des rayons X (XRR, *X-ray-reflectivity*) est une technique de caractérisation de surface non-destructive. Elle permet d'avoir accès aux mesures d'épaisseur, de densité et de rugosité de matériaux couches minces déposés sur un substrat. Cette technique est basée sur la réflexion spéculaire (angle incident des rayons X est égal à l'angle de réflexion sur le matériau) d'un faisceau de rayons X mesuré à incidence rasante sur un échantillon plan. Pour un faisceau X monochromatique, de longueur d'onde λ , envoyé à la surface de l'échantillon avec un angle θ rasant, l'intensité réfléchie est détectée à l'angle 2θ comme présenté sur la Figure 4.22.

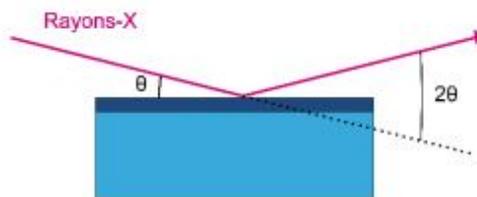


FIGURE 4.22 – Principe d'une mesure XRR.

Lorsque que l'onde électromagnétique X change de milieu, elle subit des phénomènes de réflexion et de réfraction. Ces modifications sont dues aux différences d'indice optique entre les différents milieux décrits dans les équations de Fresnel. En considérant que tous les matériaux ont un indice légèrement inférieur à 1 dans le domaine des rayons X et que le milieu d'entrée du faisceau est l'air $n = 1$, il existe un angle critique θ_c au-dessous duquel la réflexion est totale d'après la loi de Snell-Descartes. Cet angle critique θ_c est directement lié à la densité électronique et donc à la masse volumique du matériau [4].

Pour $\theta > \theta_c$, l'onde électromagnétique X est à la fois réfléchie et réfractée. Elle peut être de nouveau réfléchie et réfractée plusieurs fois avec le substrat et/ou l'air. Ce phénomène mène à des interférences qui se présentent sous forme d'oscillations sur les courbes XRR. Ces dernières sont nommées franges de Kiessig et permettent d'avoir accès à l'épaisseur de la couche mince.

Dans cette étude, les échantillons ont été analysés sur un instrument XPERT Empyrean ($\text{Cu}(K_\alpha)$, $\lambda = 1,542 \text{ \AA}$).

Annexe E : Spectroscopie des photoélectrons X (XPS)

La technique de spectroscopie des photoélectrons X (XPS) permet d'analyser la surface de matériaux de manière non destructive. Elle est utilisée pour l'identification des éléments chimiques d'un matériau et de leurs environnements de liaisons. Le principe repose sur l'interaction d'un rayonnement X avec l'échantillon. L'émission de photoélectrons issus des niveaux électroniques de cœur est alors détectée. Un photoélectron émis possède une

énergie cinétique qui est mesurée. On peut alors remonter à l'énergie de liaison du niveau électronique par l'utilisation de la formule suivante :

$$h\nu = E_L + E_C + \Phi_{Spectre} \quad (4.8)$$

$h\nu$: Énergie des photons X incidents

E_L : Énergie de liaison d'un niveau de cœur

E_C : Énergie cinétique du photoélectron

$\Phi_{Spectre}$: Travail de sortie entre la surface de l'échantillon et l'analyseur

Chaque énergie de liaison est spécifique à un élément et est sensible à l'environnement chimique qui l'entoure. Si l'environnement d'un élément chimique est modifié, un déplacement des pics de photoémission sur les spectres XPS est alors détecté. Ce déplacement énergétique (quelques eV) peut être prédit par la différence d'électronégativité entre les éléments. Le libre parcours moyen λ des photoélectrons dans la couche analysée est essentiel pour calculer la profondeur d'analyse XPS. En effet, pour une distance 3λ , les photoélectrons sont pratiquement tous écrantés. Ainsi, la profondeur de l'analyse XPS est typiquement de quelques nanomètres (< 10 nm).

L'équipement utilisé au cours de cette étude est un spectromètre Theta300 de la marque *Thermo Scientific*. La source de rayons X est une anode en aluminium émettant un faisceau monochromatique d'énergie 1486,6 eV (Al, K_α).

Annexe F : Influence d'un traitement de stabilisation

Lors d'une intégration 3D séquentielle, un recuit laser pulsé peut être utilisé pour l'activation électrique des dopants (P) dans les structures SOI [5]. Des pulses de 160 ns à une longueur d'onde $\lambda = 308$ nm sont utilisés sur une aire de $1,5 \times 1,5$ cm² sous vide. L'utilisation d'un laser est motivé par des temps de recuit faibles et une application locale du pulse (en opposition au four tubulaire). Outre la démonstration de l'activation des dopants implantés dans des structures SOI, une étude de la stabilité des interconnexions Cu/ULK sous des recuits laser de l'ordre de la nanoseconde a été effectuée [6].

Étude de fiabilité du recuit laser

Un lot électrique Cu/ULK a donc été étudié avec un procédé d'intégration similaire à celui précédemment détaillé au chapitre 3 jusqu'au métal 1 (M1). Un diélectrique d'une permittivité finale $\kappa = 2,7$ est déposé par PECVD sur une épaisseur de 120 nm à la suite du dépôt d'une couche mince de SiCN (20 nm). Une couche mince amorphe a-Si de 7 nm est déposée ensuite à basse température pour simuler la zone source/drain du transistor supérieur. Enfin, le recuit laser est effectué sur une gamme d'énergies de 0,4 à 0,6 J/cm² (160 ns). Finalement, les différentes couches supérieures (Si, SiO₂, SiCN) sont gravées et aplanies par CMP. Les premiers essais électriques en fin de procédé de fabrication montrent une bonne stabilité thermique. La totalité du procédé de fabrication est décrit par Kerdiles et al., pour une couche amorphe a-Si de 20 nm [7].

Des analyses de fiabilité du diélectriques ont été menées afin de connaître la possible dégradation du TDDB du matériau. La Figure 4.23 montre les distributions de Weibull pour les recuits laser d'énergies variables. Les distributions semblent homogènes en temps au claquage et possèdent une pente de Weibull β similaire entre les différents recuits. La

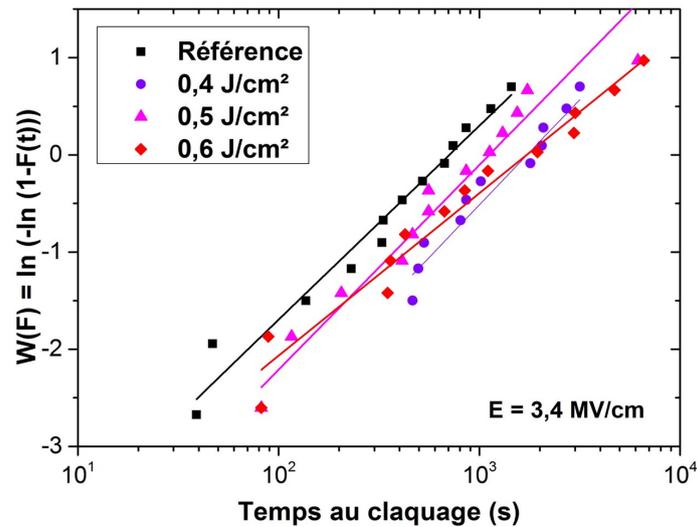


FIGURE 4.23 – Distributions de Weibull des durées de vie du diélectrique inter-lignes mesurées à 15,5 V ($E = 3,4$ MV/cm) en fonction des énergies de pulse laser.

stabilité thermique des diélectriques inter-lignes sous l'application de pulses laser reste en adéquation avec les résultats obtenus pour la référence Cu/ULK industrielle. Ainsi, le recuit laser a donc été testé en tant que traitement de stabilisation de la couche mince SiOCH avant l'application de budgets thermiques dans un four tubulaire. En effet, des travaux ont démontré la capacité du recuit laser à enlever les résidus porogène dans le matériau et à augmenter ces propriétés mécaniques [8].

Étude physico-chimique du SiOCH 2.5

L'étude d'un traitement de stabilisation a été effectuée avec l'équipement de recuit laser nanoseconde utilisé lors du lot électrique précédent. Afin de traiter le matériau diélectrique, il a été décidé de faire les recuits laser directement sur la couche mince (sans a-Si ou SiO₂) comme présenté sur la Figure 4.24. Une procédure de sélection a été mise en place afin de choisir les énergies de pulse utilisées en tant que traitement de stabilisation.

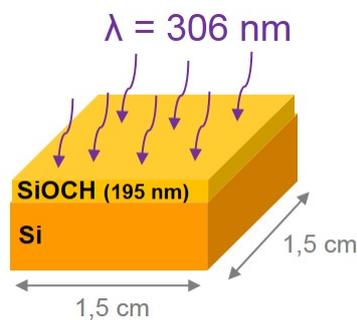


FIGURE 4.24 – Représentation schématique de la zone pulsée lors du recuit laser nanoseconde sur le SiOCH 2.5.

Comme montré sur la Figure 4.25, la variation d'épaisseur (affaissement relatif) pour plusieurs énergies de pulse varie faiblement. Les zones impactées sont passées en lumière rasante. Cette étape permet de discriminer les énergies trop importantes dans le but de ne

pas dégrader les propriétés du matériau. Pour $E > 0,95 \text{ J/cm}^2$, les propriétés optiques du matériau sont détériorées et l'utilisation de ces énergies comme traitement de stabilisation n'est pas faite. En effet, sur la Figure 4.25, l'augmentation de l'indice de réfraction à 632 nm est importante pour $E > 0,95 \text{ J/cm}^2$ avec $n = 1,335$.

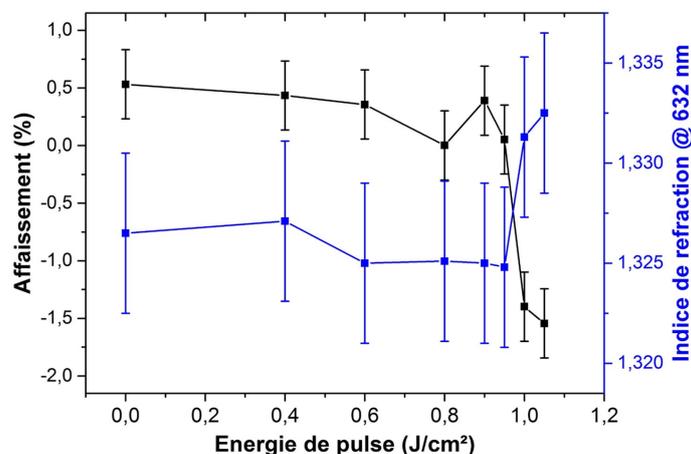


FIGURE 4.25 – Évolution de l'affaissement des films poreux et de l'indice de réfraction à 632 nm en fonction de l'énergie de pulse E (J/cm^2).

Les échantillons sont ensuite recuits dans un four tubulaire pour des températures de 500 °C et 600 °C. La Figure 4.26 montre l'évolution de l'affaissement des films poreux préalablement recuits avec le laser nanoseconde ($\lambda = 306 \text{ nm}$) puis soumis à des recuits en four tubulaire. En comparaison à la référence étudiée précédemment, les échantillons recuits avec le laser semblent plus touchés à partir de 600 °C. La température $T = 500 \text{ °C}$ agit, aussi ici, comme un seuil avec de faibles modifications avant puis des changements remarquables au delà.

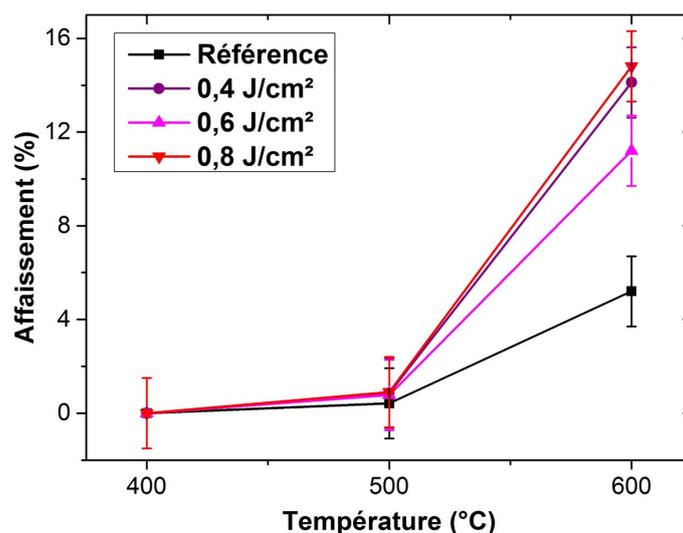


FIGURE 4.26 – Évolution de l'affaissement des films poreux préalablement recuits avec un pulse laser puis recuits en four tubulaire.

Des analyses XPS pour une énergie de pulse de $0,6 \text{ J/cm}^2$ ont démontré une amorphisation du matériau après le recuit laser nanoseconde. En effet, un shift vers les hautes

énergies apparait lors de ces études. Une accumulation de charges en surface fait diminuer l'énergie cinétique des photo-électrons provenant du matériau servant à le caractériser. Ces photo-électrons sont donc ralentis, leur énergie cinétique baisse, ce qui équivaut à une énergie de liaisons qui augmente. Ainsi, la perte du caractère ordonné localement est confirmé comme une des origines de la dégradation des diélectriques *low- κ* à hautes températures (4.4.2).

L'utilisation d'un traitement de stabilisation laser ne semble pas être bénéfique avant application de budgets thermiques en four tubulaire. Cependant, cette étude est nécessaire pour la compréhension des résultats lors de l'étape de diffusion des dopants, celle-ci pouvant avoir un impact sur les couches mince déposées précédemment.

Conclusion

L'analyse de l'impact d'un traitement de stabilisation a été proposé. L'utilisation d'un lot électrique montre un faible impact d'un recuit laser sur la fiabilité des diélectriques inter-lignes. Ainsi, un traitement de guérison directement sur le matériau a été produit dans le but de caractériser l'influence de ce traitement. L'analyse d'un recuit laser directement sur la matériau SiOCH montre une faible influence de ce dernier sur l'affaissement relatif et l'indice de réfraction du matériau. Cependant, l'impact du recuit laser est non négligeable lors de post-recuit thermique. L'amorphisation et la perte d'une structure ordonnée localement semble mener à l'obtention de couches minces moins performantes.

Bibliographie

- [1] T. TERLIER. “Analyse par ToF-SIMS de matériaux organiques pour les applications en électronique organique”. Thèse de doctorat. Ecole Doctorale de Chimie de Lyon, 2015.
- [2] K.L. WILSON et M.I. BASKES. “Deuterium trapping in irradiated 316 stainless steel”. In : *Journal of Nuclear Materials* 76-77.C (1978), p. 291-297.
- [3] M.H. MENDELSON et D.M. GRUEN. “Temperature-programmed desorption (TPD) studies of ZrV1.6Fe0.4Hy and ZrV1.2Cr0.8Hy”. In : *Materials Research Bulletin* 16.8 (1981), p. 1027-1034.
- [4] L. G. PARRATT. “Surface Studies of Solids by Total Reflection of X-Rays”. In : *Phys. Rev.* 95 (1954), p. 359-369.
- [5] P. ACOSTA ALBA et al. “Nanosecond Laser Annealing for Phosphorous Activation in Ultra-Thin Implanted Silicon-On-Insulator Substrates”. In : *International Conference on Ion Implantation Technology*. 2017, p. 1-4.
- [6] C. FENOUILLET-BERANGER et al. “Ns laser annealing for junction activation preserving inter-tier interconnections stability within a 3D sequential integration”. In : *SOI-3D-Subthreshold Microelectronics Technology Unified Conference, S3S*. 2017, p. 1-2.
- [7] S. KERDILES et al. “Sequential 3D process integration : Opportunities for low temperature processing”. In : *ECS Transactions*. T. 80. 4. 2017, p. 215-225.
- [8] M. REDZHEB et al. “Laser anneal of oxycarbosilane low-k film”. In : *IEEE International Interconnect Technology Conference / Advanced Metallization Conference, IITC/AMC*. 2016, p. 156-158.

Liste des symboles

α	Facteur de cluster
β	Pente de Weibull
β_{PF}	Constante de Poole-Frenkel
β_{SE}	Constante de Schottky
χ	Affinité électronique [Électronvolt eV]
η	Temps au claquage à 63 % [seconde s]
κ	Permittivité
λ	Longueur d'onde [mètre m]
μ	Polarisabilité [$s^4 \cdot A^2 \cdot kg^{-1}$]
Φ_b	Hauteur de barrière [Électronvolt eV]
Φ_M	Travail de sortie [Électronvolt eV]
ρ	Résistivité [$\Omega \cdot m$]
σ	Conductivité [Siemens par mètre $S \cdot m^{-1}$]
τ	Temps [seconde s]
ε	Permittivité
ε_0	Permittivité du vide [$8,854187 \times 10^{-12}$ F/m]
ε_r	Permittivité relative
A	Courant [Ampère A]
$a-$	Amorphe
B	Champ magnétique [Tesla T] ou [Gauss G]
C	Capacité [Farad F]
D	Moment dipolaire [Debye D]
d	Densité [kg/m^3]
E	Champ électrique [V/m]
e	Épaisseur [mètre m]
E_a	Énergie d'activation [Électronvolt eV]
E_g	Énergie de gap [Électronvolt eV]

f	Fréquence [Hertz Hz]
g	Tenseur
H	Hauteur [mètre m]
I_0	Courant d'intégrité [Ampère A]
J	Densité de courant [A/m ²]
k	Coefficient d'extinction
k_b	Constante de Boltzmann [1,38064852.10 ⁻²³ J/K]
L	Longueur [mètre m]
L_a	Largeur [mètre m]
M	Masse atomique [kilogramme kg]
$M1$	Métal au niveau 1
$M2$	Métal au niveau 2
n	Indice de réfraction
P	Pression [Pascal Pa]
P_u	Puissance [Watt W]
R	Résistance [Ohm Ω]
S	Espacement [mètre m]
S_f	Surface [m ²]
T	Température [Kelvin K] ou [degré Celsius °C]
t	Temps [seconde s]
t_{bd}	Temps au claquage [seconde s]
V	Tension [Volt V]
V_{bd}	Tension au claquage [Volt V]
WF	Travail de sortie [Électronvolt eV]

Glossaire

- BEOL** *Back-End-Of-Line*. 14
- CCS** *Constant Current Stress*. 59
- CI** *Circuit Intégré*. 7
- CMOS** *Complementary Metal Oxide Semiconductor*. 8
- CMP** *Polissage Mécano-Chimique*. 16
- CVD** *Chemical Vapour Deposition*. 28
- CVS** *Constant Voltage Stress*. 59
- DEMS** *Diethoxymethylsilane*. 33
- DRAM** *Dynamic random Access Memory*. 19
- EDX** *Energy Dispersive X-ray spectrometry*. 105
- EP** *Ellipsométrie-Porosimétrie*. 62
- FDSOI** *Fully Depleted Silicon On Insulator*. 20
- FEOL** *Front-End-Of-Line*. 14
- FSG** *FluoroSilicaGlass*. 28
- FTIR** *Fourier Transform InfraRed*. 65
- GISAXS** *Grazing-Incidence Small-Angle X-ray Scattering*. 62
- iBEOL** *Back-End-Of-Line intermédiaire*. 8
- LRVS** *Linear Ramped Voltage Stress*. 59
- MEB** *Microscopie Électronique à Balayage*. 14
- MIM** *Métal-Isolant-Métal*. 8
- MIR** *Multiple Internal Reflexion*. 68
- MOCVD** *MetalOrganic Chemical Vapor Deposition*. 57
- MOF** *Metal Organic Framework*. 30
- MOS** *Metal Oxyde Semiconductor*. 14
- MSE** *Mean Square Error*. 62
- MSQ** *Methylsilsesquioxane*. 30
- NBD** *Norbornadiène*. 53

- OSG** *OrganoSilicaGlass*. 28
- PECVD** *Plasma Enhanced Chemical Vapour Deposition*. 28
- pSiOCH** SiOCH poreux. 25
- PVD** *Physical Vapor Deposition*. 97
- RMN** Résonance Magnétique Nucléaire. 149
- RPE** Résonance Paramagnétique Électronique. 167
- SOI** *Silicon On Insulator*. 22
- TDC** *Time Dependent Clustering*. 116
- TDDDB** *Time Dependant Dielectric Breakdown*. 8
- TDS** Spectroscopie de Désorption Thermique. 145
- TEM** *Transmission Electron Microscopy*. 105
- TEOS** Tetraethylorthosilicate. 56
- ToF-SIMS** *Time-of-Flight Secondary Ion Mass Spectrometry*. 144
- TSV** *Through-Silicon Via*. 18
- TTF** *Time to Failure*. 59
- ULK** *Ultra Low- κ* . 17
- UV** Ultra-Violet. 51
- VLSI** *Very Large Scale Integration*. 19
- XPS** *X-ray Photoelectron Spectrometry*. 147

Liste des figures

1.1	Coupe transversale d'un circuit intégré selon une représentation schématique [4] ainsi qu'en coupe MEB [5].	17
1.2	Représentation schématique d'un circuit RC et image MEB d'interconnexions [4].	18
1.3	Principe de l'intégration 3D parallèle.	20
1.4	Principe de l'intégration 3D séquentielle.	22
1.5	Opportunités d'intégrations amenées par l'intégration 3D séquentielle.	23
1.6	Etapes du procédé utilisé pour l'intégration 3D séquentielle.	25
1.7	Dégradation des courants Ion-Ioff pour des transistors 28 nm FDSOI en fonction de différents budgets thermiques [55].	26
1.8	Composantes de la constante diélectrique en fonction de la fréquence du champ électrique.	29
1.9	Spectres FTIR d'une couche mince MSQ recuit à différentes températures. Extrait de [80]. La reprise d'humidité est représentée par l'augmentation de l'amplitude du groupement -OH ($3330-3600\text{ cm}^{-1}$) à partir de 650 °C	33
1.10	Évolution du champ au claquage d'un diélectrique PECVD en fonction de la température de recuit. Extrait de [84]. Les propriétés isolantes du diélectrique sont dégradées à partir de $T = 500\text{ °C}$	33
1.11	Évolution de la constante diélectrique de matériaux isolants en fonction de la température de recuit. Adapté de [86].	34
1.12	Évolution de l'épaisseur et de l'indice de réfraction de différents diélectriques en fonction de la température de recuit. Extrait de [90].	35
1.13	Variation d'épaisseur des oxydes (100 nm) en fonction de la température de recuit. Extrait de [92]. ULK = <i>Ultra-Low-κ</i> ($\kappa = 2.5$); DLK = <i>Dense-Low-κ</i> ($\kappa = 3.0$); SiO ₂ ($\kappa = 4.1$).	35
1.14	Champ électrique de claquage de diélectriques en fonction de la température de recuit. Extrait de [90]. Les différents <i>low-κ</i> montrent une légère variation du champ au claquage à 400 °C et 600 °C	37
2.1	Schéma réactionnel simplifié d'un dépôt PECVD.	51
2.2	Schéma d'un réacteur de dépôt PECVD par couplage capacitif.	51
2.3	Schémas représentatifs des équipements utilisés pour le dépôt des <i>low-κ</i> poreux lors de cette étude. (a) Chambre PECVD et (b) Chambre Ultra-Violet.	53
2.4	Schéma de principe de l'approche porogène.	54
2.5	Schémas représentatifs de l'empilement lors du dépôt du matériau SiOCH 2.7 (a) et de composante pSiOCH (b).	56

2.6	Représentation des différentes étapes de fabrication d'un niveau d'interconnexion. Extrait de [15].	57
2.7	Procédé utilisé pour la réalisation de structures de test de la fiabilité en ligne à ligne et via à ligne (FDSOI 28 nm Cu/ULK BEOL).	58
2.8	Schéma de la structure peigne/peigne.	60
2.9	Mesures de temps au claquage (TTF) pour une structure identique sur plusieurs puces d'une même plaque à une même tension de stress. Augmentation ou diminution brutale du courant de fuite à des temps différents selon la puce testée.	62
2.10	Schéma de principe de la mesure ellipsométrique	63
2.11	Schéma de principe et photo de l'équipement EP ₁₂	65
2.12	Résultats expérimentaux obtenus par EP sur une couche mince de pSiOCH de 190 nm	66
2.13	Représentation schématique de la méthode de diffusion des rayons X aux incidences rasantes	66
2.14	Spectre FTIR d'un matériau SiOCH déposé par PECVD sur une zone spectrale de 400 à 4000 cm ⁻¹	69
2.15	Schéma de la structure MIM pour le matériau non intégré.	70
2.16	Comparaison des capacités électriques de différents métaux en fonction de la fréquence.	71
3.1	Évolution du taux de défaillance au cours du temps.	82
3.2	Mesure du claquage en tension pour 4 puces d'une même plaque possédant une structure identique. Les tensions de claquages V_{bd} obtenues sont différentes. L'augmentation du courant de fuite est assimilé à la création d'un chemin de percolation entre deux électrodes. Une diminution du courant de fuite correspond à la fonte des connexions métalliques (élévation excessive du courant localement). Le phénomène est instantané et non progressif. . .	83
3.3	Exemple d'une représentation de Weibull correspondant à la défaillance d'un matériau diélectrique SiOCH 2.7. L'ordonnée à l'origine est donnée par η et le coefficient directeur (pente) par β	84
3.4	Impact du modèle sur la durée de vie extrapolée. Extrait de [4].	85
3.5	Cartographie d'une plaque composée de 83 puces sur une plaque 300 mm. .	87
3.6	Schémas des niveaux d'énergie à l'interface métal-diélectrique en absence (a) ou en présence (b) d'un champ électrique.	89
3.7	Diagramme de bandes pour une conduction Tunnel Direct et Fowler-Nordheim.	89
3.8	Diagramme de bandes de l'interface métal/diélectrique et émission Schottky.	90
3.9	Schéma du principe du mécanisme de conduction Poole-Frenkel.	91
3.10	Évolution du courant de fuite en fonction de la racine carrée du champ E à différentes températures de mesure (référence du lot SiOCH 2.7/MOCVD W/W).	92
3.11	Évolution de l'énergie d'activation E_a en fonction du champ \sqrt{E} pour plusieurs budgets thermiques avec la barrière MOCVD W. Un rapport linéaire entre E_a et \sqrt{E} est mis en évidence.	93
3.12	Évolution de la constante diélectrique mesurée à 78 KHz en fonction de l'inverse de la température.	94
3.13	Évolution de la densité de courant du matériau SiOCH 2.5 recuit à différentes températures pour une tension variable I(V).	96

3.14	I(t) des durées de vie du diélectrique SiOCH 2.5 mesurées à 3 MV/cm et distributions de Weibull correspondantes.	97
3.15	Schémas d'intégration du métal W et de la barrière Ti-TiN ou MOCVD W pour des lignes du noeud technologique 28 nm.	98
3.16	Résistivité d'une ligne de tungstène ou de cuivre mesurée pour des lignes d'interconnexions dimensionnées pour le noeud technologique 28 nm.	98
3.17	Schémas d'intégration du métal W et de la barrière Ti-TiN ou MOCVD W pour des lignes du noeud technologique 28 nm.	99
3.18	Distributions de Weibull des durées de vie du diélectrique inter-lignes avec une barrière Ti-TiN mesurées à 17,5 V ($E = 3,9$ MV/cm) en fonction du budget thermique. Les tests sont effectués à $T = 25$ °C.	100
3.19	Évolution du courant de fuite sur la plaque de référence Ti-TiN en fonction de la racine carrée du champ à différentes températures (25 °C à 175 °C). Le courant de fuite est d'autant plus important que la température de test est grande.	101
3.20	Évolution de l'énergie d'activation E_a en fonction du champ \sqrt{E} pour plusieurs budgets thermiques avec la barrière Ti-TiN. Un rapport linéaire entre E_a et \sqrt{E} est mis en évidence.	101
3.21	Cliché TEM d'une ligne Ti-TiN/W observée en coupe pour la plaque référence. Les mesures expérimentales indiquent une différence par rapport aux mesures théoriques des motifs. Une diminution des dimensions des motifs entraîne une augmentation de la valeur de permittivité relative calculée.	102
3.22	Diagramme de bande de l'empilement ULK/Ti-TiN/W [26].	103
3.23	Vue de dessus des schémas de lignes d'interconnexions des barrières MOCVD W (fluorless W) et Ti-TiN.	105
3.24	Distributions de Weibull des durées de vie du diélectrique inter-lignes avec une barrière MOCVD W mesurées à 17,5 V en fonction des budgets thermiques. La référence avec une barrière Ti-TiN a été rajoutée pour comparaison (même si celle-ci ne possède pas exactement les mêmes facteurs géométriques).	106
3.25	Courant de fuite en fonction de la température (25 °C à 175 °C) pour deux barrières de diffusion différentes (Ti-TiN et MOCVD W). Les tests correspondent aux plaques références de chaque barrière.	107
3.26	Clichés TEM d'une ligne et d'un via MOCVD W/W observés en coupe avant et après recuit thermique (500 °C, 2 h et 600 °C, 2 h).	108
3.27	$C = f(R)$ obtenus sur une ligne d'interconnexions de type ULK/TaN-Ta/Cu selon le niveau de métal (M1 & M2) et le budget thermique.	110
3.28	Représentation des courants de fuite mesurés à 12 V sur un diagramme en boîte pour plusieurs températures de recuit et une durée constante de 2 h. Au niveau M1, les courants de fuite augmentent avec l'accroissement de la température de recuit. Au niveau M2 : le courant de fuite entre plaques recuites est légèrement modifié et l'écart semble peu significatif. Cependant les courants de fuite de ces dernières sont plus élevés que ceux de la plaque référence.	111
3.29	Représentation en diagramme en boîtes de la tension de claquage mesurée avec une rampe $0 \Rightarrow 40$ V pour plusieurs températures de recuit sur l'empilement ULK/TaN-Ta/Cu.	112

3.30	Distributions de Weibull du temps au claquage du diélectrique inter-lignes M1 mesurées à 20 V ($E = 4,4$ MV/cm) pour différents budgets thermiques.	113
3.31	Distributions de Weibull du temps au claquage du diélectrique inter-lignes M2 mesurées à 20 V ($E = 4,4$ MV/cm) pour différents budgets thermiques.	114
3.32	Courant de fuite en fonction de la température (25 °C à 175 °C) pour le lot n°3 (ULK/TaN-Ta/Cu). Les tests correspondent aux plaques référence aux niveaux M1 et M2.	115
3.33	Évolution de l'énergie d'activation E_a en fonction du champ \sqrt{E} pour plusieurs budgets thermiques avec la barrière TaN-Ta. Un rapport linéaire entre E_a et \sqrt{E} est mis en évidence.	116
3.34	Variation de l'espacement inter-lignes résultant d'un sur-polissage lors de l'étape de CMP.	118
3.35	Impact cumulé des différentes variabilités de l'espacement du diélectrique sur la durée de vie du diélectrique à la tension d'opération pour une structure de 100 mètres. 1- Effet de la forme de la ligne, 2- Effet de la rugosité de la ligne, 3- Effet de la dispersion des espacements moyens. Une réduction de la durée de vie et une modification de la courbure sont observables. Avec β la pente de Weibull, σ l'écart type de la rugosité moyenne de la ligne et Σ l'écart type des espacements diélectriques moyens. Extrait de [4].	119
3.36	Représentation de défauts répartis de façon homogène ou en cluster. Modélisation des données expérimentales (plaque 500 °C, 2 h jaune claire - niveau Via 1) à l'aide d'une fonction de Weibull et d'une fonction TDC pour une structure de type ULK/TaN-Ta/Cu.	120
3.37	Simulation de la présence de deux populations à l'aide d'une fonction <i>Random</i> et association avec les données expérimentales. La distribution de Weibull 500 °C, 2 h jaune est équivalente à la distribution de la population 2. La distribution de Weibull jaune foncé est équivalente à une distribution mélange entre une population 1 et une population 2.	121
3.38	Clichés TEM de 4 niveaux de métal ULK/TaN-Ta/Cu observés en coupe avant et après recuit thermique (500 °C et 525 °C, 2 h). La diffusion dans le diélectrique des espèces Ta et Cu est difficile à observer à 500 °C, 2 h mais importante dès 525 °C, 2 h.	122
4.1	Spectres FTIR de matériaux hybrides pour différents taux de porogène injectés dans le plasma.	133
4.2	Évolution du rapport TSiC du matériaux SiOCH pour différents taux de porogène injectés (a) et pour deux échantillons SiOCH 2,5 (b) en fonction de la température de recuit.	134
4.3	Évolution de l'indice de réfraction (à 632 nm) du matériaux SiOCH en fonction de la température pour différents taux de porogène injectés.	135
4.4	Spectres FTIR de matériaux poreux SiOCH 2.5 pour différentes températures de recuit. Le spectre 700 °C, 2 h montre une modification de la structure du matériau lorsque $T > 600$ °C.	136
4.5	Évolution du rapport P de l'échantillon A du matériau SiOCH en fonction de la température de recuit.	137
4.6	Spectres FTIR du matériaux SiOCH 2.5 pour différents temps de recuit à 500 °C (a) et évolution du rapport TSiC du matériau SiOCH en fonction du temps de recuit pour $T = 500$ °C et $T = 550$ °C (b).	139

4.7	Évolution de l'affaissement des films poreux et de l'indice de réfraction à 632 nm (a) ainsi que de la densité (b) en fonction de la température de recuit thermique	140
4.8	Indice de réfraction et taux de porosité ouverte mesurés pour le SiOCH 2.5 post dépôt ainsi que pour différents recuits thermiques par ellipsométrie-porosimétrie.	141
4.9	Évolution de la taille des pores par mesure d'EP pour différents recuits thermiques lors de la désorption du solvant.	142
4.10	Figures de diffusion de GISAXS pour un matériau SiOCH 2.5 référence (a) et le même matériau ayant subi un recuit de 600 °C, 2 h (b)	143
4.11	Évolution de la forme des pores en fonction de la température de recuit thermique lors des analyses GISAXS.	143
4.12	Coupe 1D selon q_y simulé avec le logiciel FitGISAXS.	144
4.13	Spectres MIR-FTIR de matériaux poreux SiOCH 2.5 pour différentes températures de recuit.	145
4.14	Spectres MIR-FTIR des composés carbonés pour différentes températures de recuit thermique.	146
4.15	Profils en profondeur du matériau SiOCH 2.5 pour différents budgets thermiques appliqués. (a) Carbone M = 12 (b) Hydrogène M = 1 (c) Oxygène M = 18 (d) Silicium M = 30.	147
4.16	Spectres en accumulation de la désorption thermique des masses molaires 2 (a) et 16 (b) pour différents matériaux (SiOCH 2.5, Si et SiO ₂) pour un recuit à 500 °C, 2 h avec un palier de 20 min à 200 °C.	148
4.17	Spectres XPS du diélectrique poreux SiOCH 2.5 pour différents budgets thermiques (a) et extrapolation de la bande interdite dans le cas de l'échantillon référence (b).	150
4.18	Coefficients d'extinctions de diélectriques SiOCH recuits à différentes températures ainsi qu'une référence et un dépôt matriciel (sans injection de porogène).	151
4.19	Spectres RPE effectués sur des couches minces pSiOCH. Les valeurs des facteurs g (intersection avec l'amplitude RPE égale à 0) sont calculés pour chaque échantillon.	153
4.20	Spectres RPE effectués sur un même échantillon de couche mince pSiOCH analysé avant et après recuit. Les valeurs des facteurs g (intersection avec l'amplitude RPE égale à 0) sont calculés pour chaque échantillon.	153
4.21	(a) Représentation schématique d'une analyse ToF-SIMS après bombardement par une impulsion d'ions primaires; (b)(c) Spectres de masse générés par l'impulsion d'ions primaires. Extrait de [1].	170
4.22	Principe d'une mesure XRR.	172
4.23	Distributions de Weibull des durées de vie du diélectrique inter-lignes mesurées à 15,5 V (E = 3,4 MV/cm) en fonction des énergies de pulse laser.	174
4.24	Représentation schématique de la zone pulsée lors du recuit laser nanoseconde sur le SiOCH 2.5.	174
4.25	Évolution de l'affaissement des films poreux et de l'indice de réfraction à 632 nm en fonction de l'énergie de pulse E (J/cm ²).	175
4.26	Évolution de l'affaissement des films poreux préalablement recuits avec un pulse laser puis recuits en four tubulaire.	175

Liste des tableaux

1.1	Principales références des démonstrateurs utilisant de l'intégration 3D séquentielle. Une augmentation des travaux menés sur le sujet apparait ces dernières années. NDL : <i>National Nano Devices Laboratories</i> , CEA : <i>Commissariat à l'Energie Atomique</i> , AIST : <i>National Institute of Advanced Industrial Science and Technology</i> , IBM : <i>International Business Machines Corporation</i> , IMEC : <i>Institut de MicroElectronique et Composants</i>	23
1.2	Comparaison des procédés chaud et froid d'un transistor FDSOI pour une application 3D séquentielle.	27
1.3	Affinité électronique et moment dipolaire de liaisons chimiques [70, 71]. . .	31
1.4	Evolution des diélectriques inter-lignes dérivés du SiO ₂ dans l'industrie de la microélectronique [75].	31
2.1	Paramètres de dépôt par PECVD et de post-traitement recuit sous UV lors de cette étude.	53
2.2	Principales caractéristiques des précurseurs utilisés lors de cette étude. . .	55
2.4	Dimensions de l'iBEOL FDSOI 28 nm testé.	60
2.5	Liaisons FTIR	68
2.6	Techniques de caractérisations des diélectriques utilisées et principaux paramètres mesurés.	74
4.1	Calcul des valeurs des bandes interdites pour le SiOCH 2.5 recuit sous différents budgets thermiques.	151

