HAL
open science

Architecture robuste avec ajustement de fréquence centrale et détection de phase et de tension pour des amplificateurs autonomes de puissance à base de coupleur hybride aux fréquences millimétriques.

Jeremie Forest

▶ **To cite this version:**

Jeremie Forest. Architecture robuste avec ajustement de fréquence centrale et détection de phase et de tension pour des amplificateurs autonomes de puissance à base de coupleur hybride aux fréquences millimétriques.. Electronique. Université de Bordeaux, 2020. Français. NNT : 2020BORD0027 . tel-02945142

HAL Id: tel-02945142

https://theses.hal.science/tel-02945142v1

Submitted on 22 Sep 2020

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE PRÉSENTÉE

POUR OBTENIR LE GRADE DE

DOCTEUR DE

L'UNIVERSITÉ DE BORDEAUX

ÉCOLE DOCTORALE DES SCIENCES PHYSIQUES ET DE L'INGÉNIEUR

SPÉCIALITÉ ÉLECTRONIQUE

Par Jérémie FOREST

Architecture robuste avec ajustement de fréquence centrale et détection de phase et de tension pour des amplificateurs autonomes de puissance à base de coupleur hybride aux fréquences millimétriques.

Sous la direction de : Eric KERHERVE et Vincent KNOPIK

Soutenue le 10 Mars 2020

Membres du jury :

M.	Denis BARATAUD	Professeur	Laboratoire XLIM	Rapporteur
M.	Piet WAMBACQ	Professeur	Vrije Universiteit Brussel (VBU)	Rapporteur
M.	Baudouin MARTINEAU	Ingénieur	CEA leti	Examinateur
M.	Yann DEVAL	Professeur	Laboratoire IMS	Président du jury
M.	Eric KERHERVE	Professeur	Bordeaux INP	Directeur de thèse
M.	Vincent KNOPIK	Ingénieur	STMicroelectronics	Co-encadrant
M.	Jean Christophe HOUDBERT	Ingénieur	STMicroelectronics	Invité
M.	Nicolas BERTHOU	Ingénieur	Thales	Invité

Titre : Architecture robuste avec ajustement de fréquence centrale et détection de phase et de tension pour des amplificateurs autonomes de puissance à base de coupleur hybride aux fréquences millimétriques.

Résumé :

Les communications basées sur le principe du beamforming imposent de concevoir des systèmes complexes utilisant un grand nombre de frontaux radiofréquences (RF). Pour le bon fonctionnement du système, chaque élément doit pouvoir être dans sa zone optimale de travail, ce qui doit être aussi le cas pour l'amplificateur de puissance (PA) dont la linéarité et la puissance dépendent de l'adaptation de sortie. L'impédance de charge de l'amplificateur, qui correspond à un des éléments rayonnants du réseau d'antennes, peut subir des variations en fonction de son environnement (TOS = Taux d'onde stationnaire) et détériorer les performances globales du système. Au final, le signal distribué sur chaque antenne pour former le faisceau global doit être contrôlé et maîtrisé en phase et en amplitude pour garantir une bonne communication.

Les travaux de thèse se situent dans ce contexte et portent sur la recherche de nouvelles topologies, ainsi que l'élaboration de blocs élémentaires, pour créer une nouvelle architecture d'amplificateur de puissance robuste à son environnement. L'un des principaux défis est le contrôle de la phase du PA et le maintien de ses performances RF en fonction des variations du processus de fabrication (PVT=Process Voltage Temperature). Un autre défi consiste à réaliser un PA à haute efficacité, tout en maintenant une très bonne linéarité, ce qui constitue une rupture vis-à-vis du traditionnel compromis à trouver entre le haut rendement et la grande linéarité. Dans de telles conditions, le contrôle de phase du PA constitue un avantage majeur.
Une première étape de ses travaux a consisté à proposer une approche globale de la conception du PA dans son environnement et ainsi quantifier l'impact des variations de l'impédance de charge du PA sur ses performances RF (gain, déphasage) en présence d'un réseau d'antennes. Une fois les points sensibles identifiés, plusieurs architectures de PA ont été envisagées pour adresser le ou les problèmes.

Une première solution avec un PA autonome a permis d'améliorer la protection vis-à-vis des variations de TOS d'antenne. Plusieurs topologies de PA dérivées de cette solution ont ensuite permis d'adresser les nouvelles problématiques de contrôle de la phase et de l'ajustement de la fréquence de fonctionnement. Ces architectures de PA intégrant les nouveaux concepts développés au cours de la thèse ont été implémentées dans les technologies 130nm SiGe et 65nm CMOS-SOI de STMicroelectronics. Les résultats de mesure ont permis de valider l'architecture du PA autonome avec l'ajustement de la fréquence de fonctionnement et la détection de phase et de tension.

Cette approche de conception ne se limite pas aux communications 5G et peut être facilement étendue à d'autres fréquences et pour d'autres applications telles que les télécommunications par satellites (SATCOM). Elle n'est pas dépendante du choix de la technologie silicium et peut être utilisée pour d'autres circuits RF tels que les amplificateurs faible bruit.

Mots clés :

Amplificateurs de puissance CMOS, autonome, 5G, beamforming, coupleur hybride, détecteurs de phase, réseau d'antennes.

Title : Robust architecture with central frequency adjustement and phase and voltage detection for self-contained power amplifiers with hybrid couplers at millimeter frequencies.

Abstract :

Communications based on beamforming concept require the design of complex systems using a large number of radio frequency (RF) front-end modules. For the efficient performance of the system, each element must be able to be in its optimal working zone, which must also be the case for the power amplifier (PA) whose linearity and power depend on the output matching. The amplifier's load impedance, which corresponds to one of the radiating elements of the antenna array, can vary according to its environment (VSWR=Voltage Stand Wave Ratio) and deteriorate the overall performance of the system. In the end, the signal distributed on each antenna to form the global beam must be controlled in phase and amplitude to guarantee the quality of the communication.

In this context, the thesis works are related to the new topologies' research, as the development of elementary blocks, to create a new power amplifier architecture which will be robust to its environment variations. One of the main challenges is controlling the phase of the PA and maintaining its RF performances according to the manufacturing process (PVT) variations. Another challenge is to achieve high efficiency PA, while maintaining very good linearity, which is a break with the traditional high efficiency/good linearity trade. In such conditions, the phase control of the PA is a major advantage.

A first step in his work consists in proposing a global approach to the PA design in its environment and thus quantifying the impact of the phased-array antenna impedance variations on the power amplifier RF performances (gain, phase shift). Once the sensitive points have been identified, several PA architectures have been considered to address the problem (s).

A first solution with a stand-alone PA improves the robustness against the VSWR antenna variations. Several PA topologies derived from this solution then do it possible to address the new problems of phase control and fine-tuning of the operating frequency. These PA architectures integrating the new concepts developed during this thesis were implemented in 130nm SiGe and 65nm CMOS-SOI technologies from STMicroelectronics. The measurement results validate the architecture of the self-contained PA with the operating frequency fine-tuning and the phase/voltage detection.

This design approach is not limited to 5G communications and can be easily extended to other frequencies and for other applications such as satellite communications (SATCOM). It is not dependent on the silicon technology choice and can be used for other RF circuits such as low noise amplifiers.

Keywords : CMOS power amplifiers, self-contained, 5G, beamforming, hybrid coupler, phase detector, phase array.

Unité de recherche

Université de Bordeaux, Laboratoire IMS, CNRS UMR 5218, IPB, 351 crs de Libération, 33405 Talence

«*Si vous doublez le nombre d'expérimentations*
que vous faites chaque année vous aller doubler votre créativité.»
Jeff Bezos

Avant-propos

Ce sujet de recherche fait partie de la thématique « Self Contained PA for 5G Beamforming », ou « PA autonome pour des applications 5G en réseau d'antennes ». Une première thèse soutenue (octobre 2017) par Boris Moret s'est intéressée au concept d'autonomie et à la promotion des amplificateurs équilibrés pour répondre à la problématique des fortes variations de charges.

Cette deuxième thèse soutenue (mars 2020) par Jérémie Forest repousse le concept des amplificateurs équilibrés et de leurs coupleurs hybrides pour garantir le fonctionnement nominal du PA, avec de faibles variations de charge. Ce qui représente au minimum 80% de la situation réelle. De plus, ce sujet s'intéresse également à la variation de phase et aux possibles solutions de détection et de correction. Ces deux thèses élaborées, promues et réalisées au sein de STMicroelectronics avec la collaboration du laboratoire IMS de Bordeaux ont permis d'aboutir à une meilleure connaissance des contraintes du beamforming pour les modules RF. Plusieurs technologies de STMicroelectronics ont été utilisées pour définir et tester les concepts en questions, en se basant sur l'expertise des équipes de technologie, de process, de modélisation, de test et de conception. En parallèle, la collaboration avec le laboratoire IMS a également permis d'élargir le champ d'investigation sur cette thématique.

Plus important, les auteurs de ces thèses ont su développer et apporter leurs capacités en recherche et innovation pour réaliser et tester tous les points abordés dans ce sujet du PA self contained.

Vincent Knopik,
SMTS PA Expert
Encadrant STMicroelectronics

Remerciements

En voyant tout le travail et les recherches effectuées sur ce sujet, je prends conscience du nombre important de personnes qui m'ont apporté leur soutien durant cette aventure. C'est pourquoi je profite de ces quelques lignes pour leur adresser toute ma reconnaissance.

Je remercie tout d'abord Monsieur Yann Deval pour avoir accepté de présider le jury de cette thèse, ainsi que Monsieur Denis Barataud et Monsieur Piet Wambacq pour en avoir été les rapporteurs. Je remercie aussi Messieurs Baudoin Martineau, Nicolas Berthou et Jean Christophe Houdbert pour leur participation en tant qu'examinateur et membre invité. Merci à tous pour l'intérêt que vous avez témoigné à mon travail.

Je remercie également mes deux encadrants de thèse pour tout ce qu'ils m'ont transmis pendant plus de 3 ans, tant sur le plan technique qu'humain. Merci à Vincent Knopik pour son expertise, ses conseils toujours avisés et son sens pragmatique de la conception RF. C'était un réel plaisir de mettre les mains dans le cambouis avec toi et j'espère que cela continuera au sein de ST. Merci également au professeur Eric Kerhervé pour avoir accepté d'être le directeur de cette thèse et pour m'avoir accueilli au sein du laboratoire IMS.

Je remercie le laboratoire IMS et l'ensemble de ses thésards pour leur chaleureux accueil pendant plus de 1 an. Je remercie spécialement Boris Moret pour m'avoir montré les subtilités de la vie du laboratoire qui n'étaient pas mon monde à l'origine. J'ai également une pensée toute particulière pour Magali De Matos dont la bonne humeur et les compétences ont rendu possible un grand nombre des résultats de mesure présentés dans ce manuscrit.

Pour finir, je remercie bien évidemment l'entreprise STMicroelectronics pour m'avoir permis, par sa confiance et sa recherche de pointe, de réaliser cette thèse qui a bouleversé ma vie. Les moyen techniques (Silicium, outils de conception, banc de mesures) et humain (diversité des équipes et proximité de l'usine de fabrication) de STMicroelectronics sont des ressources rares et nécessaires pour le bon fonctionnement de la recherche. C'est pourquoi je mesure l'immense chance d'avoir réalisé mes travaux de thèse dans un tel environnement. A cet effet, je remercie toute l'équipe de Bruno Pellat pour m'avoir accueilli en tant que thésard et maintenant en tant que jeune docteur. Merci également pour la bonne ambiance et les bons moments passé avec vous et ceux à venir.

Pour finir, je remercie du fond du cœur mes parents, ma sœur et ma chérie qui ont contribué à la réalisation de ces travaux ainsi que pour leur soutien, leur amour et leurs valeurs exemplaires.

Table des matières

Table des illustrations 11

Introduction générale 17

Chapitre I : L'amplificateur de puissance équilibré une solution prometteuse pour la cinquième génération de communication 21

I.1. La cinquième génération de communication à la conquête du globe 22
1.1 Introduction à la 5G 22
1.2 Reconnaitre les cas d'utilisation de la 5G 24
1.3 Les différences entre la 5 G et la 4G. 27
I.2. De l'émetteurs-récepteurs jusqu'au beamforming pour la 5G 29
1.1 Les émetteurs-récepteurs 29
1.2 Le beamforming 32
1.3 Impact d'un réseau d'antennes à 28 GHz sur un PA 35
I.3. Les amplificateurs de puissance 48
1.4 Rôle de l'amplificateur de puissance dans un émetteur-récepteur 48
1.5 Les paramètres caractéristiques d'un amplificateur de puissance 50
1.6 Les classes de fonctionnement d'un amplificateur de puissance 53
1.7 Les contraintes en linéarité d'un amplificateur de puissance pour la 5G. 55
1.8 Fiabilité des amplificateurs de puissance CMOS 58
I.4. Etat de l'art des PA aux fréquences millimétriques. 64
1.9 Amplificateur de puissance à haut rendement à 28 GHz. 64
1.10 Amplificateur de puissance « stacked » à 28 GHz. 65
1.11 Amplificateur de puissance en technologie BICMOS à 28 GHz. 66
1.12 Amplificateur de puissance « self contained » à 28 GHz. 67
I.5. L'amplificateur équilibré une solution prometteuse pour la 5G. 69
1.13 Comparaison des structures conventionnelle et équilibrée 69
1.14 Mesure des structures conventionnelle et équilibrée à 1,9 GHz 74
1.15 Conclusion 85
I.6. Conclusion 87
I.7. Références 88
I.8. Table des illustrations 89
I.9. Table des tableau 91

Chapitre II : Du coupleur hybride à l'amplificateur équilibré autonome 92

II.1. Généralité sur les coupleurs hybrides 93
1.1. Description générale 93
1.2. Modélisation et conception d'un coupleur hybride 95
1.3. Simulation d'un coupleur hybride 100
1.4. Prérequis sur la somme de deux ondes 103
1.5. Les modes de fonctionnement d'un coupleur hybride 105
1.6. Exemple de coupleur hybride intégré sur silicium 107
II.2. Coupleur auto-calibré « self-calibrated coupler » 115
2.1. Contexte du coupleur auto-calibré 115
2.2. Principe de fonctionnement 117
2.3. Conception d'un coupleur hybride auto calibré 118
2.4. Simulation et mesure d'un coupleur auto calibré 126
II.3. Détecteur de phase à l'aide de coupleurs hybrides 131
3.1. Contexte du détecteur de phase 131
3.2. Principe de fonctionnement 133
3.3. Réalisation sur silicium des détecteurs de phase. 136
II.4. Amplificateur de puissance équilibré et autonome 143
4.1. PA équilibré avec détection de phase en sortie. 143
4.2. PA équilibré avec détection de phase en entrée et en sortie. 145
II.5. Conclusion du chapitre 147
II.6. Références 148
II.7. Table des illustrations 149
II.8. Table des tableaux 151

Chapitre III : Conception d'amplificateur de puissance équilibré et autonome (self contained) à 28GHz 152

III.1 Méthodologie de conception d'un amplificateur de puissance 154
1.1. Les possibilités d'une technologie pour concevoir un PA 154
1.2. Les différentes architectures de PA 156
1.3. Le choix de la cellule de puissance 158
1.1.1. Choix de la topologie de la cellule de puissance 158
1.1.1. Dimensionnement du transistor 160
1.4. Impact des interconnexions 161
1.5. Stabilité de la cellule de puissance 163
1.5.1 Théorie et cercle de stabilité 163
1.5.2 Les techniques de stabilisation 164
1.6. Adaptation d'impédance 170
1.6.1 Généralité sur l'adaptation d'impédance 170
1.6.2 L'adaptation d'impédance à travers l'abaque de Smith 170
1.6.3 Exemple d'adaptation d'impédance 172
1.7. Disposition des éléments RF (floorplan du PA) 174
III.2 Conception d'un amplificateur de puissance équilibré en BICMOS9MW à 28GHz 177
2.1. Topologie du circuit 177
2.2. Principe de fonctionnement 185
2.3. Résultats de mesure 189
2.3.1 Performances en petit signal 189
2.3.2 Performances en large signal 190
2.3.3 Performance en load pull 192
2.4. Comparaison avec l'état de l'art 195
2.5. Conclusion 196
III.3 Conception d'un amplificateur self contained en C65SOIFEM 197
3.1. Topologie 197
3.2. Principe de fonctionnement 204
3.3. Résultats de mesure 210
3.3.1 Performances en petit signal 210

3.3.2 Performances en large signal 213
3.3.3 Calibration de la structure 214
III.4 Conception d'un amplificateur équilibré en C65SOIFEM 217
III.5 Conclusion du chapitre 221
III.6 Références 222
III.7 Table des illustrations 223
III.8 Table des tableaux 225

Conclusion générale 226

Liste des travaux publiés 233

Table des illustrations

Figure I-1 : Frise chronologique retraçant l'évolution des radiocommunications 22
Figure I-2 : Les applications de la 5G 24
Figure I-3: Tendance mondiale des fréquences de la 5G 28
Figure I-4: Spectre de fréquences représentatif de la 5G 28
Figure I-5: Comparaison des performances et des caractéristiques de la 4G et de la 5G..... 29
Figure I-6: Synoptique d'une architecture superhétérodyne 30
Figure I-7: Émetteur-récepteur superhétérodyne avec beamforming [4] 31
Figure I-8 : Synoptique d'une architecture homodyne 31
Figure I-9: Émetteur-récepteur homodyne avec beamforming [5] 32
Figure I-10: Représentation 2D et 3D d'une propagation d'onde d'une application beamforming 33
Figure I-11: Exemples d'application du beamforming 33
Figure I-12: Schéma d'un émetteur beamforming 34
Figure I-13: Définition du substrat 4350B du fabricant Rogers 35
Figure I-14: Représentation d'un élément imprimée en 3D 37
Figure I-15: Distribution des courants et de la tension d'un élément imprimé. 38
Figure I-16: Représentation 3D d'une antenne patch fonctionnant à 28GHz sur substrat 4350 Rogers 38
Figure I-17: Résultats de simulation paramètres S de l'antenne patch 39
Figure I-18: Champ lointain, directivité et gain de l'antenne patch à 28 GHz 39
Figure I-19: Représentation d'une matrice 4x4 d'antennes patch. 40
Figure I-20: Exemple d'utilisation de l'algorithme de pointage 42
Figure I-21: Résultats pour un réseau d'antennes 4x4 espacées de λ/2 44
Figure I-22: Résultats pour un réseau d'antennes de 4x4 espacées de λ/4 45
Figure I-23: Résultats pour un réseau d'antennes de 4x4 espacées de λ/6 45
Figure I-24: Résultats pour un réseau d'antennes de 8x8 espacées de λ/2 et de λ/6 46
Figure I-25 : Estimation de la consommation des dispositifs RF pour la superficie de la France 49
Figure I-26 : Bilan des puissances d'un PA 50
Figure I-27 : Réponse du PA avec un signal CW 52
Figure I-28: Zone de conduction du transistor en fonction de sa classe 54
Figure I-29 : Représentation des classes de fonctionnement sinusoïdales sur un réseau I(V) 54
Figure I-30 : Représentation spectrale d'un signal amplifié (ACLR) 56
Figure I-31 : Définition de l'EVM dans le plan complexe 57
Figure I-33: Représentation du claquage de l'oxyde de grille 59

Figure I-34: Mécanisme d'avalanche dans une jonction base/collecteur....60
Figure I-35: Définition de la tension de claquage ***BVCEO*** 60
Figure I-36: Réflexion d'une onde sur la charge d'un amplificateur de puissance 61
Figure I-37: Recombinaison des ondes incidence et réfléchie en sortie du PA....62
Figure I-38: Représentation graphique du TOS en fonction du ROS 63
Figure I-39: PA à haut rendement à 28 GHz [13] 64
Figure I-40 : Performances du PA haut rendement [13]....65
Figure I-41 : PA à topologie stacked fonctionnent à 28 GHz [14]....65
Figure I-42 : Performances du PA stacked [14]....66
Figure I-43 : PA SiGE à 28 GHz [15]....66
Figure I-44 : Performances du PA [15] 67
Figure I-45 : PA self contained 28nm FDSOI à 28 GHz [16] 68
Figure I-46 : Performances du PA self contained 28nm FDSOI [16] 68
Figure I-47 : Montage stacké avec interstack 69
Figure I-48 : Résultats de simulation des cellules amplificatrices 70
Figure I-49 : Simulation en linéarité du PA conventionnel 71
Figure I-50 : Simulation en linéarité du PA équilibré....71
Figure I-51 : Impédance dans l'abaque de smith en présence de VSWR (Z_L =50Ω) 72
Figure I-52 : Simulation du PA conventionnel pour un VSWR 2 :1 73
Figure I-53 : Simulation du PA équilibré pour un VSWR 2 :1....73
Figure I-54 : Matériel pour réaliser les mesures....74
Figure I-55 : Configuration 1 de la mesure du coupleur hybride 75
Figure I-56 : Résultats de mesure configuration 1. 75
Figure I-57 : Configuration 2 de la mesure du coupleur hybride 76
Figure I-58 : Résultats de mesure configuration 2. 76
Figure I-59 : Résultats de mesure de la phase de S21 des deux configurations 76
Figure I-60 : Schéma du PA individuel 77
Figure I-61 : Résultats de mesure du PA individuel....78
Figure I-62 : Comparaison de mesure des six PA individuels 78
Figure I-63 : Mesures PA équilibré. 79
Figure I-64 : Résultats de mesure d'IMD3 pour un PA individuel 80
Figure I-65 : Comparaison de la mesure d'IMD3....81
Figure I-66 : Résultats de mesure des PAs individuel et équilibré avec mêmes performances. 82
Figure I-67 : Comparaison de mesure d'IMD3 à Pout égale....82
Figure I-68 : Pertes d'insertion en fonction du VSWR. 83
Figure I-69 : Mesure du PA conventionnel en présence de VSWR. 83
Figure I-70 : Banc de mesure du PA équilibré en présence de VSWR....84
Figure I-71 : Mesure du PA équilibré en présence de VSWR....84

Figure I-72 : Arbre de décision....86
Figure II-1 : Représentation symbolique d'un coupleur 93
Figure II-2 : Schéma d'un coupleur à deux trous 93
Figure II-3 : Schéma d'un coupleur par proximité....94
Figure II-4 : Schéma d'un coupleur en échelle 94
Figure II-5 : Représentation des différents modes d'un coupleur hybride....94
Figure II-6 : Modèle équivalent d'un coupleur hybride....95
Figure II-7 : Abaque pour déterminer les valeurs des éléments discrets d'un coupleur hybride....97
Figure II-8 : Modèle idéal d'un coupleur hybride à 28 GHz 97
Figure II-9 : Conception d'un coupleur hybride. 98
Figure II-10 : Interface graphique du widget. 99
Figure II-11 : Caractérisation d'un coupleur hybride.... 100
Figure II-12 : Schémas électriques pour une simulation temporelle sous ADS. 101
Figure II-13 : Formes d'onde pour les signaux d'un coupleur hybride à 28GHz. 101
Figure II-14 : Pertes et déphasage d'un coupleur hybride. 102
Figure II-15 : Représentation de Fresnel des signaux $\boldsymbol{S1t}$, $\boldsymbol{S2t}$ ***et Stott*** 103
Figure II-16 : Représentation d'un coupleur hybride en mode « splitter ». 105
Figure II-17 : Représentation d'un coupleur hybride en mode « combiner »....106
Figure II-18 : BEOL de la technologie B9MW_M5 sans Ap. 107
Figure II-19 : Différentes vues du coupleur hybride B9MW_M5. 108
Figure II-20 : Comparaison mesure/simulation du coupleur B9MW_M5.... 109
Figure II-21 : BEOL de la technologie C65SOI FEM.... 110
Figure II-22 : Différentes vues du coupleur hybride chevrons (C65SOI FEM).... 111
Figure II-23 : Comparaison mesure/simulation du coupleur chevrons (C65SOI FEM).... 112
Figure II-24 : Différentes vues du coupleur hybride classique (C65SOI FEM).... 113
Figure II-25 : Comparaison mesure/simulation du coupleur classique (C65SOI FEM).... 113
Figure II-26 : Fréquence centrale du coupleur en fonction des corners.... 115
Figure II-27 : Représentation des signaux temporels en fonction des corners.... 116
Figure II-28 : Schéma du coupleur auto calibré avec les capacités.... 117
Figure II-29 : Schéma du coupleur auto calibré sans les capacités.... 118
Figure II-30 : Module capacitif Transistor + Capacité.... 119
Figure II-31 : Module capacitif Transistor + Transistor monté en capacité.... 119
Figure II-32 : Module capacitif Transistor.... 120
Figure II-33 : Résultats de mesure d'un coupleur reconfigurable (H9SOIFEM).... 120
Figure II-34 : Variation de la fréquence du coupleur en fonction de Vg. 121
Figure II-35 : Résultats de mesure d'un coupleur reconfigurable avec des transistors comme module capacitif.... 121
Figure II-36 : Schéma électrique du détecteur de crête. 122

Figure II-37 : Caractéristique Vpeak(Vin) en fonction de Vbias. 123
Figure II-38 : Caractéristique Vpeak(Vin) en fonction de *Cin*. 124
Figure II-39 : Influence de *Rbias* sur le détecteur et le coupleur. 124
Figure II-40 : Impact d'un layout éloigné entre la partie DC et RF du détecteur. 125
Figure II-41 : Différentes vue du coupleur hybride auto calibré B9MW_M5. 126
Figure II-42 : Représentation temporelle des signaux Vpeak en fonction de la fréquence du signal d'entré. 127
Figure II-43 : Courbes en V du coupleur hybride obtenues par deux simulations. 127
Figure II-44 : Résultats de mesure du coupleur auto calibré (B9MW). 128
Figure II-45 : Comparaison simulation/mesure de la différence des *Vpeak* en fonction de la fréquence (B9MWM5). 128
Figure II-46 : Différentes vues du coupleur hybride auto calibré C65SOIFEM. 129
Figure II-47 : Comparaison simulation/mesure de la différence des *Vpeak* en fonction de la fréquence (C65SOIFEM). 129
Figure II-48 : Résultat de mesure de la différence des puissances de sortie en fonction de la fréquence pour un coupleur réalisé sur PCB. 130
Figure II-49 : Représentation globale d'un système beamforming à 4 antennes. 131
Figure II-50 : Schéma du détecteur de phase par la méthode du calcul. 133
Figure II-51 : Schémas du détecteur de phase par la méthode de comparaison. 135
Figure II-52 : Résultat de simulation du détecteur de phase par le calcul. 137
Figure II-53 : Banc de mesure du détecteur de phase par le calcul. 139
Figure II-54 : Résultats de simulation du détecteur de phase par comparaison. 140
Figure II-55 : Banc de mesure du détecteur de phase par comparaison. 141
Figure II-58 : Résultats de mesures du détecteur de phase par comparaison à 28GHz. 142
Figure II-57 : Représentation d'un PA équilibré autonome avec détection de phase de sortie. 143
Figure II-58 : Représentation d'un PA équilibré autonome avec détection de phase entrée-sortie. 145
Figure III-1 : Exemple de calcul pour un PA avec une puissance de sortie de 16 dBm sous 2V 155
Figure III-2 : Exemple de droite de charge avec Rl=50,24Ω sous 2V 155
Figure III-3 : Classes de fonctionnement en fonction de *Idc* 156
Figure III-4 : Structure mode commun 157
Figure III-5 : Structure différentielle 157
Figure III-6 : Structure équilibrée 158
Figure III-7 : Différentes topologies de la cellule de puissance 158
Figure III-8 : Exemple de caractéristiques DC d'un MOS (a) et d'un bipolaire (b) 160
Figure III-9 : Schémas petit signal d'un MOS [7] 161
Figure III-10 : Impact des parasites d'un MOS. 162

Figure III-11 : Représentation des cercles de stabilité sur l'abaque de Smith. 164
Figure III-12 : Représentation de la stabilité d'un transistor. 165
Figure III-13 : Techniques de stabilisation d'un transistor. 165
Figure III-14 : Calcul des paramètres *Y* d'une structure dégénérée. 167
Figure III-15 : Résultat de calcul d'une structure dégénérée. 167
Figure III-16 : Calcul des paramètres Y d'une structure neutrodynée. 169
Figure III-17 : Résultat de calcul d'une structure neutrodyné. 169
Figure III-18 : Comportement des éléments localisés (L et C) dans l'abaque de Smith. 171
Figure III-19 : Résultats de simulation de la structure stacked + interstack avec DC block et DC feed. 172
Figure III-20 : Résultats de simulation de la structure stacked + interstack en ayant ramené les impédances sur l'axe des réels de l'abaque de Smith. 173
Figure III-21 : Représentation d'une piste de métal blindée ou non. 174
Figure III-22 : Représentation des capacités de découplage. 175
Figure III-23 : Simulation thermique de la structure stacked en C65SOIFEM. 176
Figure III-24 : Floorplan de la structure stacked + interstack. 176
Figure III-25 : Schéma du PA neutrodyné équilibré. 177
Figure III-26 : Photographie du PA neutrodyné équilibré. 177
Figure III-27 : Layout de la cellule de puissance neutrodynée. 178
Figure III-28 : Vue 3D des baluns d'entrée et de sortie. 179
Figure III-29 : Différentes topologies de balun. 179
Figure III-30 : Vérification différentielle du balun. 180
Figure III-31 : Vérification du déséquilibre en amplitude et en phase du balun. 181
Figure III-32 : Coupleurs hybrides d'entrée et de sortie. 181
Figure III-33 : Résultat de simulation des coupleurs hybrides d'entrée et de sortie. 182
Figure III-34 : Vue 3D de la résistance de ballast. 182
Figure III-35 : Miroir de courant. 183
Figure III-36 : Floorplan du PA équilibré en B9MW_M5. 184
Figure III-37 : Synoptique d'un PA équilibré. 185
Figure III-38 : Impédances vues par les PA à travers un coupleur hybride. 186
Figure III-39 : Phénomène de VSWR sur un PA. 187
Figure III-40 : Impact du VSWR sur un PA équilibré. 188
Figure III-41 : Paramètres S mesurés et simulés du PA équilibré en BICMOS9MW. 190
Figure III-42 : Performance en gain et en rendement à 28GHz du PA équilibré en BICMOS9 MW. 190
Figure III-43 : Performance en gain et PAE à 28GHz du PA équilibré pour différents Vcc. 191
Figure III-44 : Banc de mesure load pull. 192
Figure III-45 : Résultat de mesure du PA équilibré en présence de VSWR égal à 2 :1. 192

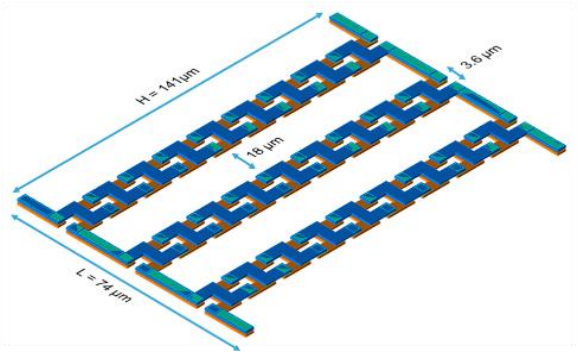
Figure III-46 : Mesure du Gain(Pout) et de PAE(Pout) du PA équilibré en présence de VSWR égal à 2 :1. 193
Figure III-47 : Résultat de mesure du PA équilibré alimenté sous 1,8V en présence de VSWR égale à 2 :1. 193
Figure III-48 : Résultat de mesure du PA équilibré alimenté sous 1,7V en présence de VSWR égal à 3 :1. 194
Figure III-49 : Schéma du PA self contained. 197
Figure III-50 : Photographie et layout du PA self contained. 197
Figure III-51 : Structure stacked + interstack. 198
Figure III-52 : Layout des cellules de puissances du PA self contained. 199
Figure III-53 : Vue 3D des inductances du PA self contained. 200
Figure III-54 : Vue 3D du coupleur hybride avec les détecteurs de crête. 201
Figure III-55 : Résultats de simulation des coupleurs hybrides avec les détecteurs de crête. 202
Figure III-56 : Floorplan du PA self contained. 203
Figure III-57 : PA self-healing [14]. 205
Figure III-58 : Performances du PA self-healing [14]. 206
Figure III-59 : Points d'observation du PA self-contained. 209
Figure III-60 : Paramètres S mesurés et simulés du PA équilibré en C65SOIFEM. 210
Figure III-61 : Mesures spectrales du PA équilibré en C65SOIFEM. 211
Figure III-62 : Schéma du PA équilibré avec les boucles d'oscillation. 212
Figure III-63 : Résultats de mesure large signal du PA self contained. 213
Figure III-64 : Résultats de mesure de la différence des *Vpeak* du coupleur hybride en fonction de la fréquence du signal RF sur le PA self contained. 214
Figure III-65 : Banc de mesure pour détecter la phase du PA self contained. 215
Figure III-66 : Résultats de mesures du détecteur de phase du PA self contained à 28GHz. 216
Figure III-67 : Photographie du PA équilibré en C65SOIFEM. 217
Figure III-68 : Paramètres S mesurés et simulés du PA équilibré en C65SOIFEM. 218
Figure III-69 : Paramètres S mesurés en mode ON/OFF du PA équilibré en C65SOIFEM... 218
Figure III-70 : Performances large signal mesurées du PA équilibré en C65SOIFEM à 27GHz. 219
Figure IV-1 : Représentation d'un coupleur hybride utilisé comme déphaseur 229
Figure IV-2 : Résultats de simulation d'un coupleur hybride utilisé comme déphaseur à 28 GHz 230
Figure IV-3 : Architectures de Front-End Module 231
Figure IV-4 : FEM à architecture complètement équilibrée. 232

Introduction générale

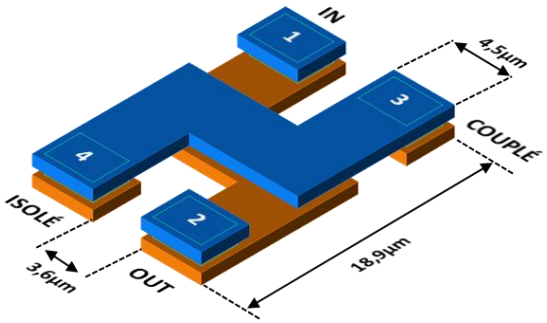
Le secteur de la microélectronique est au cœur d'un réel engouement et s'impose dans de nombreuses applications de l'internet des objets (IOT en Anglais). Notre société évolue avec tous ces processus et nous développons aujourd'hui des voitures sans conducteur, des maisons intelligentes aux dispositifs nano technologies, ainsi que des villes connectées. Toutes ces inventions poussent les industriels et les laboratoires de recherche à orienter leurs travaux afin de répondre à ces nouvelles demandes. Ces dernières années sont marquées par l'arrivée d'une nouvelle génération de communications mobiles : la 5G. Cette dernière s'avère un atout majeur pour répondre aux enjeux techniques posés par ces nouvelles applications. L'enthousiasme autour de ces innovations et l'omniprésence d'une connectivité à haut débit laisse entrevoir un bouleversement de l'industrie qui révolutionnera le monde de demain. La 5G offrira un accès internet résilient, haut débit et quelle que soit notre localisation sur terre.

Dans une dynamique constante de développer la connectivité, mes travaux de thèse ont eu pour finalité de concevoir un amplificateur de puissance dit autonome (self contained). La qualité première de cet amplificateur est qu'il est robuste à son environnement, la connexion résiliente étant l'une des caractéristiques recherchées pour la 5G. Mon projet de recherche porté par STMicroelectronics et le laboratoire IMS s'inscrit dans un continuum de deux thèses. En effet, une première thèse, réalisée par Boris Moret [1], portait sur la sortie de l'amplificateur de puissance avec des travaux qui ont permis de trouver une solution de conception (architecture) rendant l'amplificateur robuste aux éventuelles variations de la charge de sortie. Ainsi, plusieurs concepts et idées ont été développés et validés durant ces trois années de recherche, certains correspondant à des pré-requis à mon travail :

- *L'intégration d'une structure dit équilibrée sur silicium.* Pour rappel, une structure équilibrée PA ou LNA est l'assemblage d'un coupleur d'entrée et de sortie avec les éléments Radio Fréquences (RF). La difficulté était d'intégrer le coupleur hybride dans les technologies silicium (figure I-1). En effet, la structure équilibrée est connue de l'homme du métier surtout pour des applications PCB. De cette problématique est née une solution technique qui a abouti au dépôt d'un brevet [PCT/FR2016/051794].



a) *N* éléments distribués sur la longueur



b) Vue 3D d'un élément croisé élémentaire

Figure I-1 : Rapports de forme du coupleur hybride [1]

- *La mise en équation de l'amplificateur de puissance équilibré*. La quadrature du coupleur hybride offre la possibilité (Figure I-2) de venir combiner les puissances de sortie de deux amplificateurs en parallèle avec une amélioration de la linéarité. De plus, l'architecture équilibrée permet d'annuler les termes d'ordre trois et réduire l'IMD3 du PA.

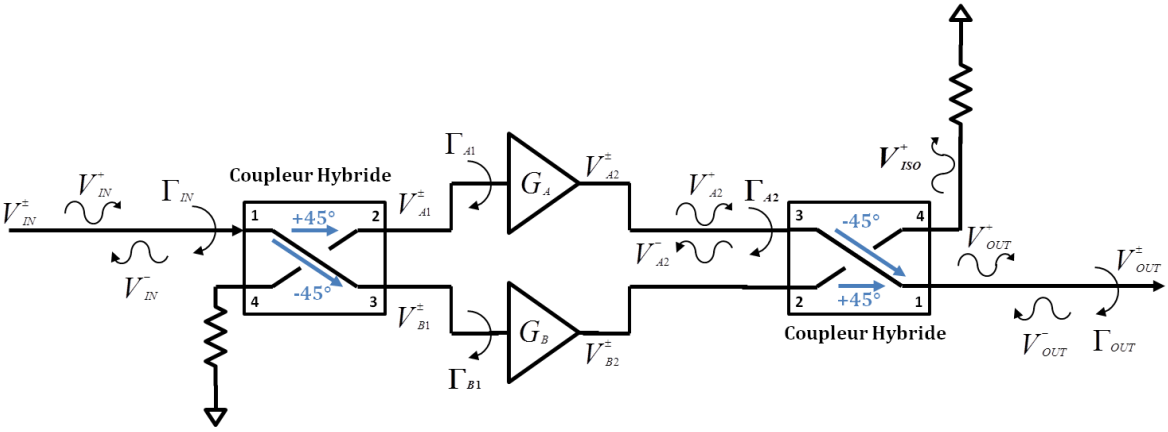
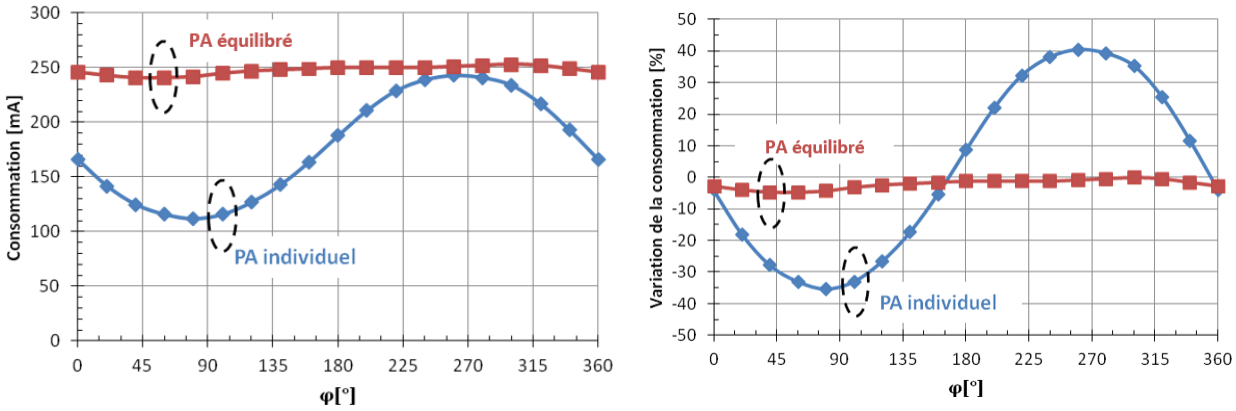


Figure I-2 : Amplificateur équilibré utilisant des coupleurs hybrides à 90° [1]

- *Les mesures d'un PA équilibré conçu en technologie 28FDSOI*. La configuration de la mesure sur une charge variable (tuner load-pull) permet de simuler un changement de TOS d'antenne lié à un changement de l'environnement du PA. La consommation du PA est l'information relevée durant la mesure. Afin d'avoir une comparaison, la même opération a été réalisée sur un amplificateur non équilibré afin de mettre en exergue les bénéfices de cette topologie. Une très faible variation est observée sur une structure équilibrée comme l'illustre la Figure I-3.



a) Consommation en courant des deux PA

b) Variation de la consommation des deux PA en % par rapport à la mesure 50 Ω

Figure I-3 : Variation de la consommation du PA en fonction du coefficient de réflexion en sortie [1]

Dans la continuité des travaux de Boris Moret, il convient d'étudier l'amplificateur de puissance dans son ensemble et dans son environnement. Plus précisément, il nous faut répondre aux questions sur la gestion des déphasages d'entrée et de sortie d'un amplificateur de puissance équilibré, sur la quantification des variations sur les performances en présence d'un réseau d'antennes et sur l'approche globale d'un amplificateur de puissance dans son environnement.

Dans le premier chapitre, mes travaux ont pour but de montrer l'intérêt d'une structure équilibrée pour des applications en présence d'ondes stationnaires (VSWR=Voltage Stand Wave Ratio en anglais). Tout d'abord, nous exposons la conception d'amplificateur de puissance ainsi que les subtilités de la 5G. En effet, les spécifications de cette nouvelle génération de communications mobiles ont un impact direct sur la conception des blocs RF. Par exemple, l'architecture « beamforming » avec son réseau de *N* antennes va imposer un VSWR aux blocs RF. Ce VSWR va impacter les performances RF, en particulier le gain, l'efficacité et la linéarité de l'amplificateur de puissance. Ce chapitre a pour but de revenir sur le concept de la 5G et ses spécificités sur un système à réseau d'antennes, ainsi que son impact sur les blocs RF. Différentes expériences nous permettrons de quantifier l'impact d'un VSWR sur les performances d'un PA classique et d'un PA équilibré.

Le réseau d'antennes semble la tendance actuelle pour satisfaire les besoins de la 5G en termes de performances et de fiabilité. Le contrôle de l'amplitude et de la phase du signal sont indispensables pour former un faisceau ou des faisceaux d'onde. Ce deuxième chapitre présente de nouveaux concepts pour maîtriser la phase d'un signal. La première innovation consiste à calibrer un coupleur hybride en fréquence. Ce procédé permet de pallier aux éventuelles variations de procédés de fabrication qui décaleraient la fréquence de

fonctionnement du coupleur hybride. Nous reviendrons sur deux techniques qui permettent de déterminer le déphasage entre deux signaux. L'une utilise un calcul tandis que l'autre détecte un maximum ou minimum pour obtenir l'information de la phase. De plus, une étude sera détaillée sur la mise en place des différents concepts en présence d'un amplificateur de puissance équilibré. Cette dernière étude est une approche dit « système » qui présente la mise en place des différents algorithmes de calibrage et non leur conception sur silicium.

Le dernier chapitre détaille la conception d'un amplificateur équilibré à 28GHz en technologie silicium. Le premier circuit en technologie SiGe 130nm (B9MW_M5) illustre le concept d'un amplificateur de puissance dit autonome dans le cadre des applications beamforming de la 5G. La réalisation d'un tel dispositif est expliquée étape par étape, bloc par bloc (coupleur hybride, amplificateur individuel et résistance adaptée) afin de mesurer les potentialités de cette architecture. Cette partie est complétée par des mesures nécessaires à la validation du concept. Le second circuit en technologie CMOS SOI 65nm (C65SOI_FEM) met en symbiose le PA équilibré et tous les concepts énoncés dans le chapitre 2.

Pour clore ces trois années de thèse, une conclusion générale retrace les idées directrices de ce manuscrit et plusieurs questions ouvertes sont posées afin d'ouvrir des perspectives sur le sujet.

Références

[1]B. Moret. "Amplificateur de puissance autonome pour applications OFDM et beamforming de la 5G aux fréquences millimétriques en technologie CMOS avancée. ", manuscrit de thèse, Université de Bordeaux, 2017.

Chapitre I : L'amplificateur de puissance équilibré une solution prometteuse pour la cinquième génération de communication.

Contents

Chapitre I : L'amplificateur de puissance équilibré une solution prometteuse pour la cinquième génération de communication. 21
I.1. La cinquième génération de communication à la conquête du globe 22
1.1 Introduction à la 5G 22
1.2 Reconnaitre les cas d'utilisation de la 5G 24
1.3 Les différences entre la 5 G et la 4G. 27
I.2. De l'émetteurs-récepteurs jusqu'au beamforming pour la 5G 29
1.1 Les émetteurs-récepteurs 29
1.2 Le beamforming 32
1.3 Impact d'un réseau d'antennes à 28 GHz sur un PA 35
I.3. Les amplificateurs de puissance 48
1.4 Rôle de l'amplificateur de puissance dans un émetteur-récepteur 48
1.5 Les paramètres caractéristiques d'un amplificateur de puissance 50
1.6 Les classes de fonctionnement d'un amplificateur de puissance 53
1.7 Les contraintes en linéarité d'un amplificateur de puissance pour la 5G. 55
1.8 Fiabilité des amplificateurs de puissance CMOS 58
I.4. Etat de l'art des PA aux fréquences millimétriques 64
1.9 Amplificateur de puissance à haut rendement à 28 GHz. 64
1.10 Amplificateur de puissance « stacked » à 28 GHz. 65
1.11 Amplificateur de puissance en technologie BICMOS à 28 GHz. 66
1.12 Amplificateur de puissance « self contained » à 28 GHz. 67
I.5. L'amplificateur équilibré une solution prometteuse pour la 5G. 69
1.13 Comparaison des structures conventionnelle et équilibrée 69
1.14 Mesure des structures conventionnelle et équilibrée à 1,9 GHz 74
1.15 Conclusion 85
I.6. Conclusion 87
I.7. Références 88
I.8. Table des illustrations 89
I.9. Table des tableaux 91

I.1. La cinquième génération de communication à la conquête du globe.

1.1 Introduction à la 5G

C'est dans le courant des années 1990 que les communications sans fils ont véritablement pris leur envol. En effet les systèmes de radiotéléphonie cellulaire de deuxième génération, plus connus sous le nom de la 2G, conçus sur des techniques numériques, ont remplacé des systèmes plutôt analogiques dit de première génération (1G). En effet, les principales raisons du déclin de la 1G peuvent s'expliquer par des coûts élevés, un terminal encombrant et une incompatibilité entre les différents pays. En 1992, le lancement du système GSM (Global System for Mobile Communications) a permis de donner un nouvel essor au marché de la téléphonie. En effet, l'amélioration des technologies permettant de réduire l'encombrement et les coûts de fabrication, ont boosté les ventes. De plus, la 2G offre de nouvelles fonctions comme la communication par message texte, plus communément appeler SMS (Short Message Send). C'est le début de la course aux données mobiles afin d'échanger toujours plus de données. Il faudra attendre l'introduction de la 3G en 2001 (en passant par la 2.5G GPRS et EDGE) pour avoir accès à internet depuis son téléphone mobile. A partir de cette génération de communication, les téléphones ont radicalement changé de format avec l'apparition des smartphones. Ainsi les téléphones qui étaient initialement conçus pour effectuer une communication vocale vont rapidement évoluer en offrant d'autres services et une pluralité d'applications, tel que l'appareil photo, le GPS, Internet et les jeux vidéo. La figure I-1 représente l'évolution des radiocommunications au cours des trois dernières décennies.

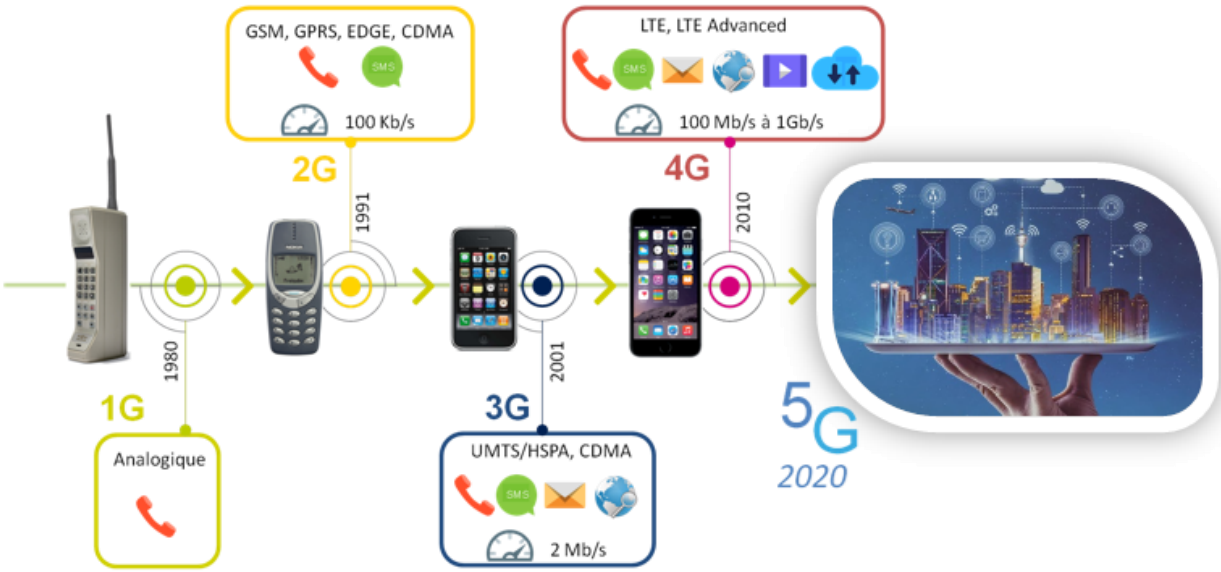


Figure I-1 : Frise chronologique retraçant l'évolution des radiocommunications

La généralisation de l'accès internet et les diverses applications encouragent les fabricants à développer de nouvelles techniques pour atteindre un débit de plus en plus important dans le but de transférer plus de données. La définition de la 4G permet d'atteindre des débits de l'ordre du Gb/s et offre ainsi à son utilisateur la possibilité de passer des appels vidéo et de transférer des fichiers volumineux. La communication mobile est maintenant devenue un élément essentiel de notre vie quotidienne. Par conséquent, on s'attend à ce que l'utilisation moyenne des smartphones augmente le trafic mensuel de 9 Go en 2021[2]. Aujourd'hui, les entreprises sont confrontées à un défi : savoir comment répondre à cette nouvelle demande, tout en maintenant le coût. Pour ce faire, le réseau doit rapidement se densifier et créer de nouveaux services. Pour mener à bien ce nouveau défi, un autre paramètre est à prendre en compte : la transformation du réseau en plateforme centrale pour permettre une connexion pour tous. L'internet des objets et les connexions machines à machines laissent présager des transferts de donnée de l'ordre de 50 EB d'ici 2021. A titre informatif, 1EB équivaut à environ 1 000 000 000 Go, pour avoir une échelle de comparaison, un film haute définition nécessite environ 3 Go de données. Couplé avec des vitesses élevées et une faible latence, le réseau 4G actuel ne peut pas répondre à cette nouvelle demande. C'est pourquoi l'industrie du téléphone mobile axe ses recherches sur la nouvelle génération de communication (5G) pour fournir une solution technique aux problèmes que rencontre la 4G d'aujourd'hui.

Toutes les applications mobiles n'exigent pas des vitesses élevées et une faible latence. En réalité, cela met en évidence l'un des principaux défis pour transformer le réseau actuel en une plateforme centrale. Le réseau 5G doit être évolutif et efficace en fonction des besoins de l'utilisateur. Le réseau 5G devra fournir une connectivité à toute épreuve, y compris dans des environnements difficiles tels que les zones urbaines, les zones éloignées (sur terre, sur mer et dans l'espace) mais également au sein des moyens de locomotion à grande vitesse (train, avion et fusée).

1.2 Reconnaitre les cas d'utilisation de la 5G.

La vision de la 5G englobe les réseaux de la 4G pour soutenir un monde plus connecté avec d'autres applications que la 4 G ne peut supporter. Les diverses applications de la cinquième génération de communication peuvent être classées en trois grandes parties :

- la téléphonie haut débit,
- les missions de service critique,
- l'internet des objets.

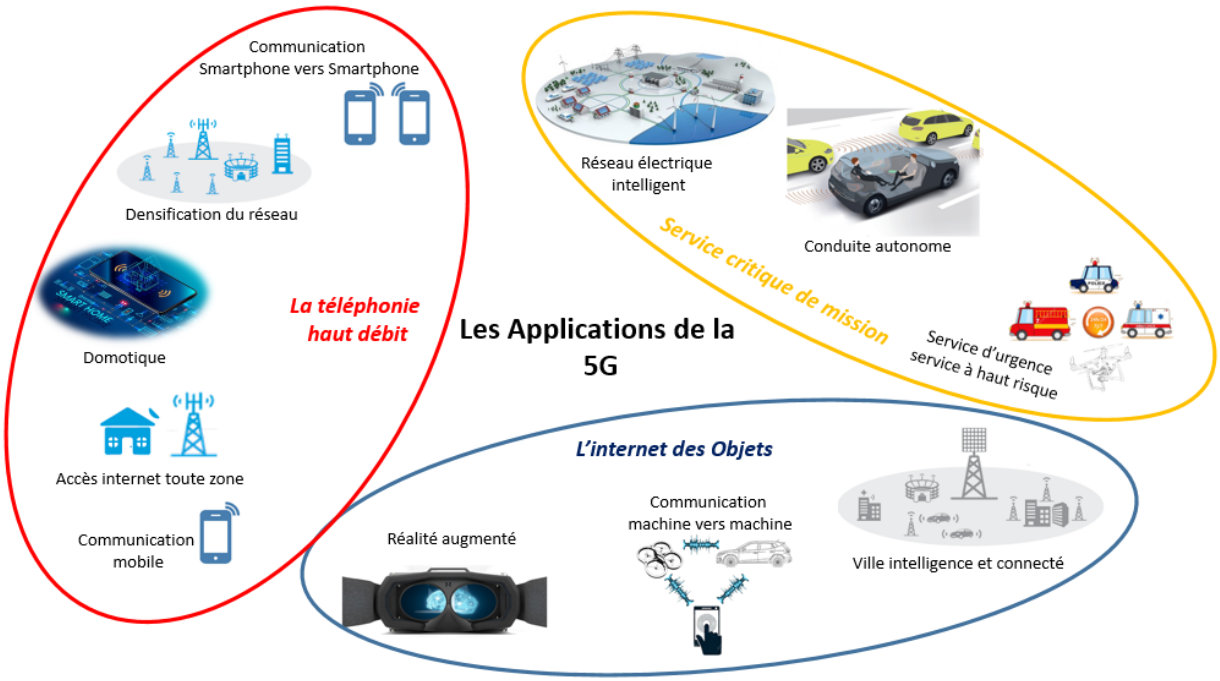


Figure I-2 : Les applications de la 5G

La téléphonie haut débit

La téléphonie à haut débit permettra un service plus rapide avec une meilleure couverture pour toutes les applications internet, quel que soit l'appareil connecté et la localisation de l'utilisateur. Le débit fourni devra être extrêmement élevé pour les zones urbaines, rurales et à fortes mobilités afin de permettre un transfert de données de plusieurs giga-octets telles que des vidéos 3D, de la réalité augmentée… Pour prendre en charge des milliards d'appareils connectés, la 5G devra répondre à certains critères technologiques répertoriés dans le tableau ci-dessous (Tableau I-1).

Critère technologique	Apports
Utilisation des fréquences millimétriques	Haut débit Faible surface pour les dispositifs RF (Antennes, Modules…)
Bande de fréquences étendues	Haut débit Largeur de canal plus grande
Utilisation de structures « Beamforming »	Répartition des contraintes RF (Puissance, Linéarité …) Adresse plusieurs utilisateurs
Petite cellule RF efficace	Densification du réseau Système à faible consommation

Tableau I-1 : Critères technologiques liés à la téléphonie haut débit

Internet des objets

Le cas d'utilisation massive des dispositifs internet des objets est envisagé principalement pour des communications machine à machine. Ce procédé décrit la possibilité de connecter n'importe quel appareil, n'importe où et nécessite peu ou pas d'interaction humaine. On estime à quinze milliards le nombre d'appareils électroniques connectés. Une grande partie de ces appareils permet d'améliorer notre quotidien tel que l'automatisation de l'industrie, des services de gestion, la réalité augmentée pour des applications médicales. Des dispositifs aux multiples capteurs offrant une bonne connexion pour transmettre des données avec un faible bilan énergétique sont les maîtres mots de l'IoT. L'un des défis majeurs pour la 5G est la capacité à fournir une connexion à travers un vaste écosystème d'appareils, tels que les systèmes de maison intelligente et les divers capteurs qui nous entourent. Le tableau I-2 reprend les critères technologiques associés aux dispositifs Internet des objets.

Critère technologique	Apports
Dispositif RF avec de bonnes performances	Large couverture avec capacité d'envoyer d'énormes quantités de petites données avec un débit de 1 à 100 kbps. Limiter les contraintes RF (Puissance, Linéarité, NF …)
Faible coût et efficacité énergétique	Réseau dense et évolutif Multiple capteurs Environnement contraignant
Multi-fréquences	Large couverture avec capacité d'envoyer d'énormes quantités de petites données avec un débit de 1a 100 kbps

Tableau I-2 : Critères technologiques liés à l'IoT

Les composants radiofréquences à faible coût et faible consommation doivent être extrêmement compacts et nécessitent l'utilisation des technologies silicium ou III-V (semi-conducteurs composés d'éléments de la colonne III et colonne V du tableau périodique de Mendeleïv). Fabriquer ces éléments imposent des contraintes aux concepteurs RF puisque de l'amplificateur de puissance au traitement numérique, tous les blocs doivent être intégrés dans un petit module.

Les missions de service critique

L'usage de la 5G pour des missions de service principal reste de loin l'application la plus futuriste. Cette nouvelle fonctionnalité permettrait l'utilisation de véhicules autonomes, l'automatisation de l'industrie, la surveillance et le contrôle du réseau intelligent…

Actuellement, plusieurs initiatives de service critique sont déjà en cours de développement. Construire un réseau avec des attentes et des exigences aussi élevées nécessite de nombreux appareils mobiles et fixes. A titre d'exemple, avant d'utiliser une voiture autonome, ou avant qu'un chirurgien opère un patient à distance avec l'aide de la robotique, le consommateur doit être convaincu de la sécurité et de la fiabilité du réseau. Afin d'assurer un tel service, de nouvelles technologies d'interface radio seront nécessaires pour faire face à divers problèmes. Le tableau I-3 condense les critères technologiques associés aux missions de service critique.

Critère technologique	Apports
Haut débit avec une faible latence	Contrôler en temps réel et à des vitesses élevées les dispositifs
Dispositif à ultra fiabilité	Assurer une continuité du service Performance et connectivité à toutes épreuves
Communications de données extrêmement sécurisées	Assurer le contrôle, la confidentialité et la sécurité des utilisateurs

Tableau I-3 : Critères technologiques liés aux missions critiques de service

1.3 Les différences entre la 5 G et la 4G.

La 5G n'est pas simplement une amélioration progressive par rapport au réseau actuel, c'est la prochaine évolution majeure de la technologie de communication mobile comportant une amélioration de la performance de plusieurs ordres de grandeur. La 5G n'a pas vocation à remplacer la 4G, cette dernière continuera son évolution en parallèle de la 5G. La 5G permet simplement une grande diversité des tâches que la 4G ne peut effectuer. La nouvelle génération de communication permettra d'imaginer de nouveaux services, dans un monde ou la connectivité est prédominante.

Densité du réseau et débit

Chaque évolution apporte sa pierre à l'édifice, en radiocommunication on se focalise donc sur l'augmentation des données de transfert. Les inventions des années précédentes ont porté une attention particulière au débit maximum que pouvait transmettre un dispositif. Dans le cas de la 5G, la distinction entre les différents débits est présente. Effectivement, un utilisateur peut être soumis à des conditions réelles d'utilisation et différents scénarios qui vont faire varier son débit.

Pour cela, la 5G vise un débit de 10 Gb/s pour les utilisateurs fixes et de 1 Gb/s pour les utilisateurs en mouvement. Le débit minimal envisagé en zone dense est de 100 Mb/s. En définitive, la 5G devra garantir au moins 10 Mb/s sur toute la surface du globe. En d'autres termes, l'idée principale de la 5G est un réseau qui pourra satisfaire n'importe quelle demande de transfert de données (aussi volumineuse soit-elle), peu importe l'endroit où se trouve l'utilisateur.

Latence du réseau

L'apparition de nouvelles applications telles que la sécurité, le contrôle du trafic routier ou encore l'E-santé, nécessitent une latence beaucoup plus faible que les systèmes de communication actuels. C'est ce qu'on appelle la prise de décision en temps réel. Pour subvenir à ces applications, la 5G devra permettre une connexion avec une latence maximale de 1 ms. La 4G fournit actuellement une connexion avec une latence de 10 ms.

Spectre de fréquences

Afin de satisfaire les exigences de débit et de couverture, la 5G devra étendre sa bande de fréquences au-delà des bandes utilisées habituellement dans les communications mobiles. Cela inclut aussi bien les bandes de fréquences inférieures à 6 GHz que les fréquences millimétriques. A ce jour, l'industrie du téléphone mobile reste vague sur un choix particulier, et l'ensemble des bandes de fréquences entre 1 GHz et 100 GHz sont

encore en cours d'examen. Une tendance mondiale des fréquences de la 5 G est représentée sur la figure I-3 [3].

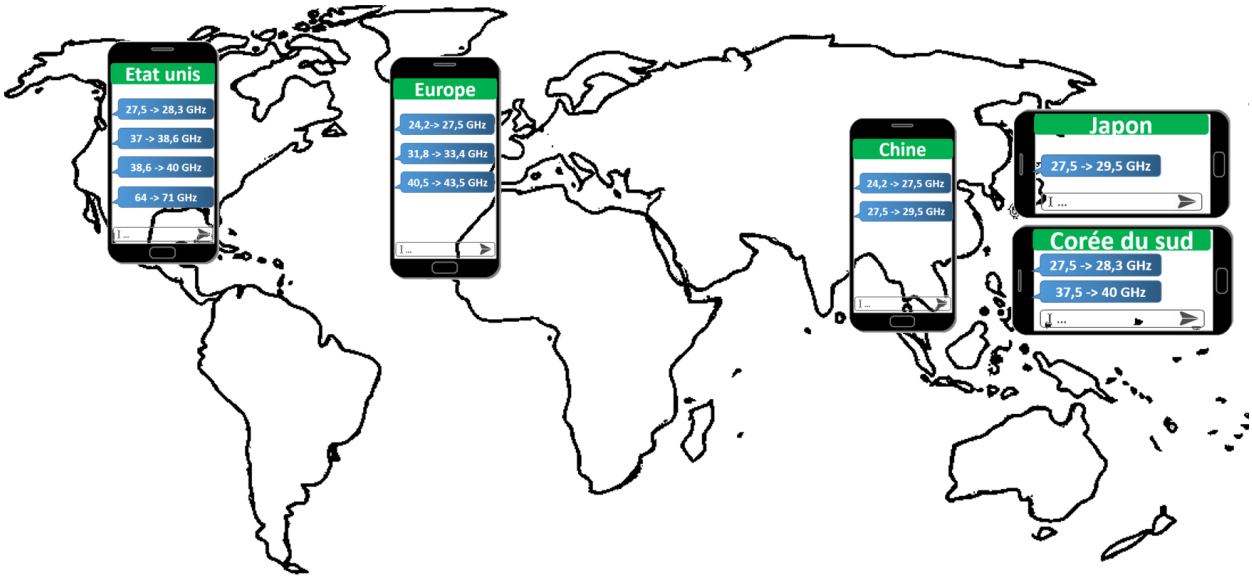


Figure I-3: Tendance mondiale des fréquences de la 5G

La représentation du spectre de la 5G montre que la partie inférieure de cette gamme de fréquences, en dessous de 30 GHz, est préférée du point de vue des propriétés de propagation des ondes électromagnétiques. En effet, notre atmosphère est composée de 80% d'eau, molécule qui a un fort taux d'absorption pour des fréquences élevées. Les fréquences millimétriques, quant à elles, peuvent être utilisées pour les applications en intérieur ou extérieur, afin de fournir des connexions très haut débit et à faible distance, de l'ordre de 100m à 300m. De plus, l'utilisation du beamforming sera également une solution importante pour les fréquences millimétriques dans l'optique d'étendre la couverture réseau et de faciliter son déploiement.

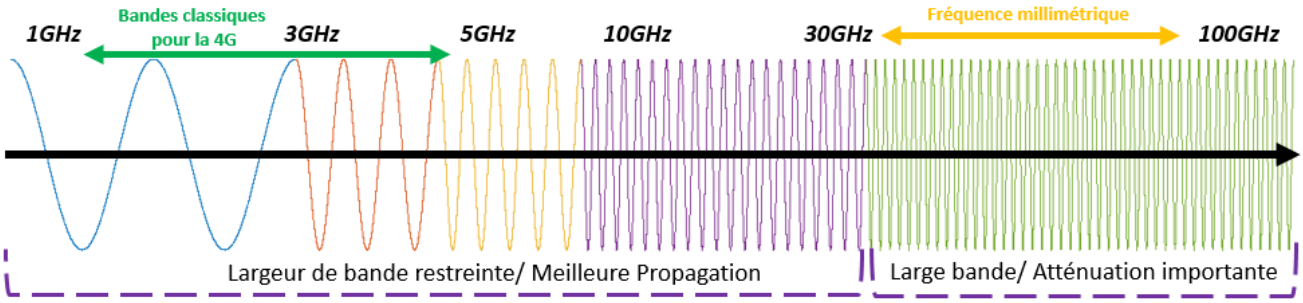


Figure I-4: Spectre de fréquences représentatif de la 5G

Pour conclure ce paragraphe, un diagramme mettant en évidence les différences majeures entre les deux générations de communication, est présenté en figure I-5.

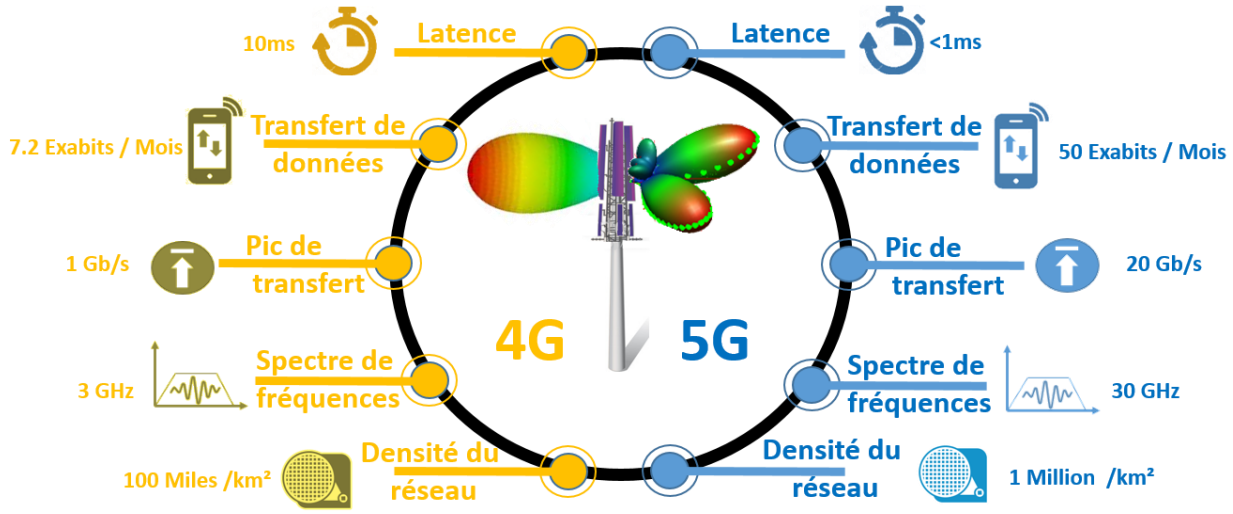


Figure I-5: Comparaison des performances et des caractéristiques de la 4G et de la 5G

I.2. De l'émetteur-récepteur jusqu'au beamforming pour la 5G

1.1 Les émetteurs-récepteurs

Les circuits d'émission et/ou de réception sont conçus en fonction des spécificités requises par les normes des différents standards. Leurs performances et leurs coûts de fabrication dépendent fortement de la technologie utilisée et de l'application visée. La fabrication d'un tel dispositif nécessite la prise en compte simultanée de plusieurs facteurs tels que la linéarité du PA, le rapport signal sur bruit ou encore le bruit de phase des oscillateurs locaux.

Plusieurs architectures d'émetteurs récepteurs aux fréquences millimétriques sont présentées dans la littérature. Elles reposent principalement sur des structures homodynes et super hétérodynes. En fonction des standards, ces topologies peuvent être associées à des techniques de « beamforming » pour orienter le faisceau d'onde. Ces dispositifs sont constitués de quatre blocs principaux:

- Le bloc analogique pour le traitement du signal en bande de base.
  Ce dispositif permet principalement la conversion des données numériques en signal analogique continus. C'est plus précisément les dispositifs appelés DACs qui réalisent cette fonction.
- Un oscillateur local avec une boucle à verrouillage de phase (Phased Locked Loop - PLL) pour la génération de la fréquence.

- Des mélangeurs RF pour la conversion du signal basse fréquence aux fréquences RF.
- Un amplificateur de puissance (PA) à l'émission ou au contraire un amplificateur faible bruit (LNA) en réception. Dans les deux cas, le circuit RF se trouve à proximité de l'antenne. Lors de l'émission, le PA va amplifier le signal modulé avant de le transmettre à l'antenne. En réception, le LNA va recevoir un signal faible qui provient de l'antenne et va l'amplifier afin de récupérer l'information transmise.

Émetteurs-récepteurs superhétérodynes

L'architecture d'émetteur-récepteur la plus courante est la topologie superhétérodyne présentée sur la Figure I-6. Le signal en bande de base est amené progressivement à la fréquence RF (la porteuse). Le signal va d'abord être amené à une fréquence intermédiaire (IF). Elle est généralement fixée à la moitié de la fréquence f_0 de l'oscillateur local (LO). Ensuite, la fréquence IF est transposée à la fréquence RF par une multiplication. La fréquence f_0 doit être plus basse que la fréquence RF, afin de faciliter la conception du circuit pour la synthèse de fréquence. En contrepartie, cela nécessite des filtres supplémentaires pour rejeter les fréquences images non désirées.

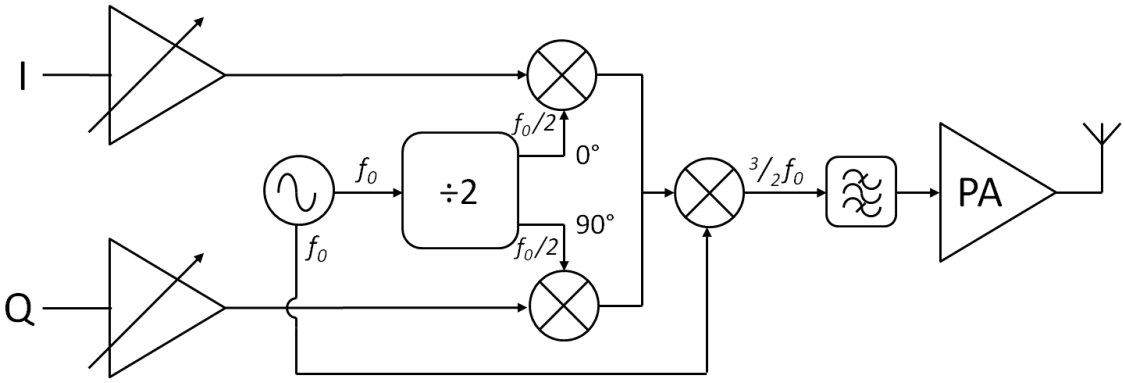
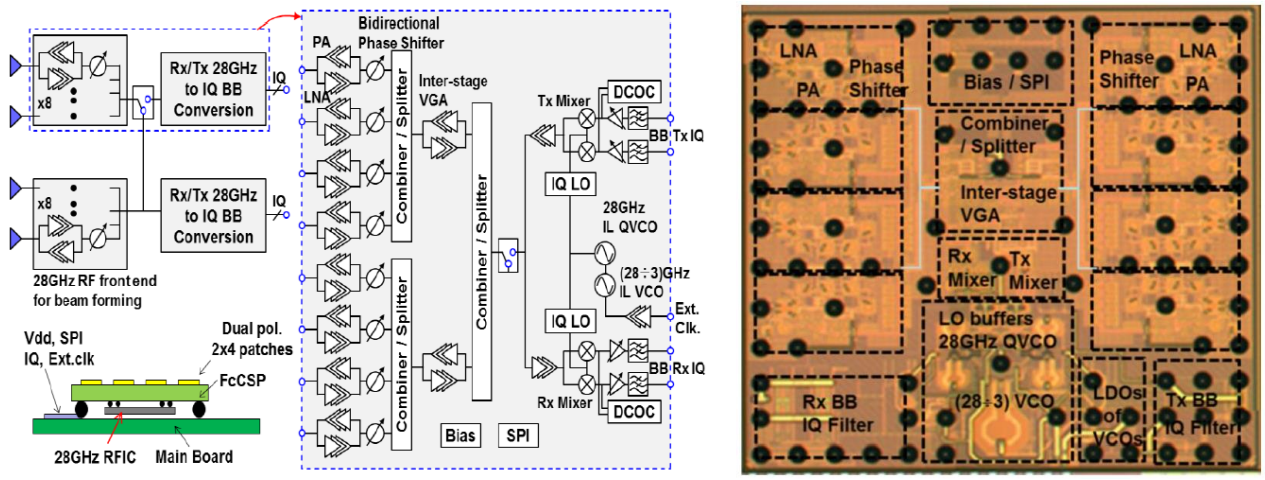


Figure I-6: Synoptique d'une architecture superhétérodyne

Un exemple de ce type d'émetteur-récepteur superhétérodyne intégrant du beamforming fabriqué en technologie CMOS 28 nm de TSMC est présenté dans la figure I-7. Dans le but de répondre aux contraintes de la 5G, il couvre la bande de fréquences de 25,8 GHz à 28,0 GHz. Cet émetteur-récepteur est constitué de 2x4 antennes avec 8 cellules d'amplification en émission et de 8 cellules en réception.



a) Schéma électrique b) Photographie

Figure I-7: Émetteur-récepteur superhétérodyne avec beamforming [4]

Dans cet exemple, chaque PA du réseau permet de fournir à chacune des antennes une puissance de sortie de saturation de 10,5 dBm avec un gain de 30 dB. Cinq étages « cascodé » sont nécessaires pour obtenir le gain désiré. Les PAs ont été conçus pour proposer un compromis entre le gain, la linéarité et le rendement. La consommation du TX atteint 680mW pour un EIRP (Effective Isotropic Radiation Power) de 24 dBm. En ce qui concerne le LNA, il est composé de quatre étages pour avoir un fort gain et un faible NF (Noise Figure). La consommation du Rx est de 400mW avec un NF de 6,7dB.

Émetteurs-récepteurs homodynes

Le signal en bande de base étant directement modulé à la fréquence RF, l'architecture homodyne (figure I-8) élimine le problème lié aux fréquences images. En outre, cette topologie ne nécessite pas de blocs de filtrage. En revanche, la quadrature de phase doit être précise afin de rejeter les fréquences non désirées.

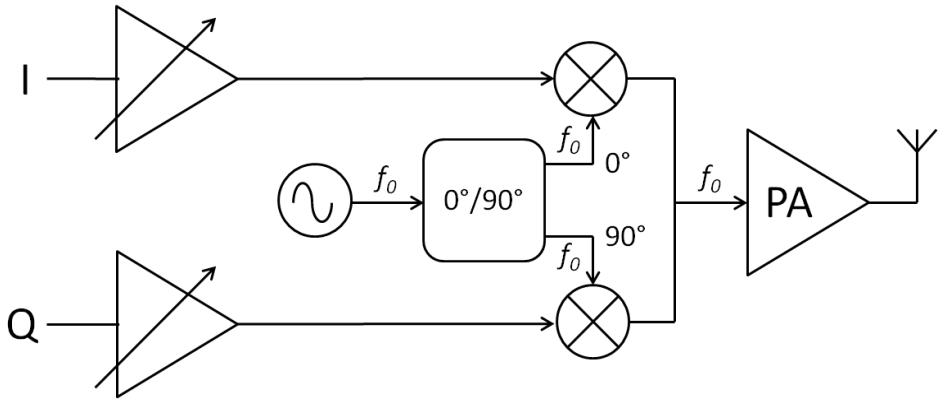
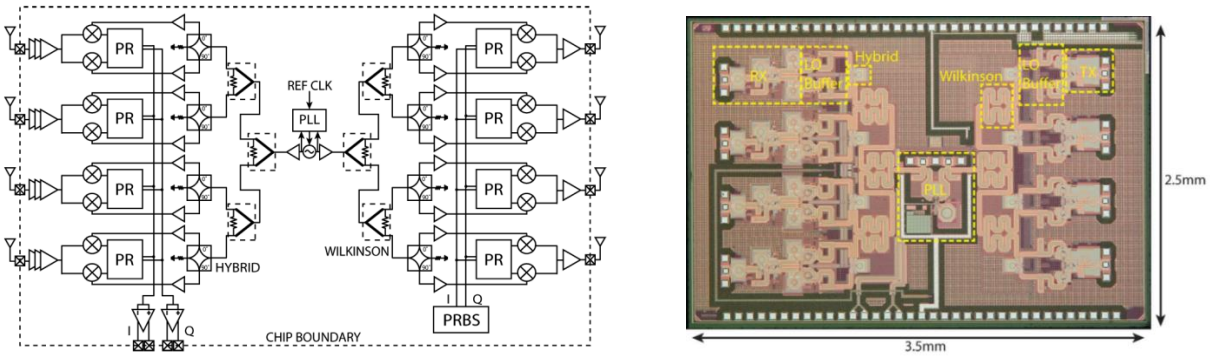


Figure I-8 : Synoptique d'une architecture homodyne

L'inconvénient de cette structure connue de ces utilisateurs est le couplage direct avec le VCO (Voltage Control Oscillator) ou « pulling du VCO ». Pour rappel, le VCO et la sortie du PA fonctionnent à des fréquences similaires avec des niveaux de puissance différents. La puissance de sortie du PA est largement supérieure à celle du VCO. En conséquence, on observe un couplage via le substrat du silicium qui engendre un décalage en fréquence du VCO. Par précaution, les deux blocs doivent se situer à des distances raisonnables bien qu'il soit impossible de masquer ce couplage. L'objectif du concepteur est de trouver un compromis entre les deux afin d'obtenir les meilleures performances du système global.

La Figure I-9, est un exemple de ce type d'émetteur-récepteur homodyne intégrant du beamforming fabriqué en technologie CMOS 65 nm. Cet émetteur-récepteur est composé de 4 cellules, en réception comme en émission. Il a une taille de 2,5 x 3,3 mm^2, une fréquence de fonctionnement de 60GHz avec une consommation total de 137 mW, quel que soit le mode (Rx ou Tx).



a) Schéma électrique b) Photographie

Figure I-9: Émetteur-récepteur homodyne avec beamforming [5]

En émission, chaque amplificateur de puissance fournit une puissance de saturation de -1,5 dBm avec un gain de 24 dB sur une bande de fréquences de 8 GHz. Chaque cellule d'amplification consomme 27 mW. En réception, le facteur de bruit du LNA est de 6.8 dB.

1.2 Le beamforming

Le beamforming aussi appelé « formation de faisceaux » est une technique de traitement du signal utilisée dans les réseaux d'antennes pour une émission et une réception directionnelle. Elle est réalisée en combinant N éléments d'un réseau d'antennes commandées en phase de telle façon que, dans certaines directions, les signaux interfèrent de façon constructive tandis que dans d'autres les signaux interfèrent de façon destructive. Un tel procédé est illustré sur la figure I-10 avec une simulation Matlab.

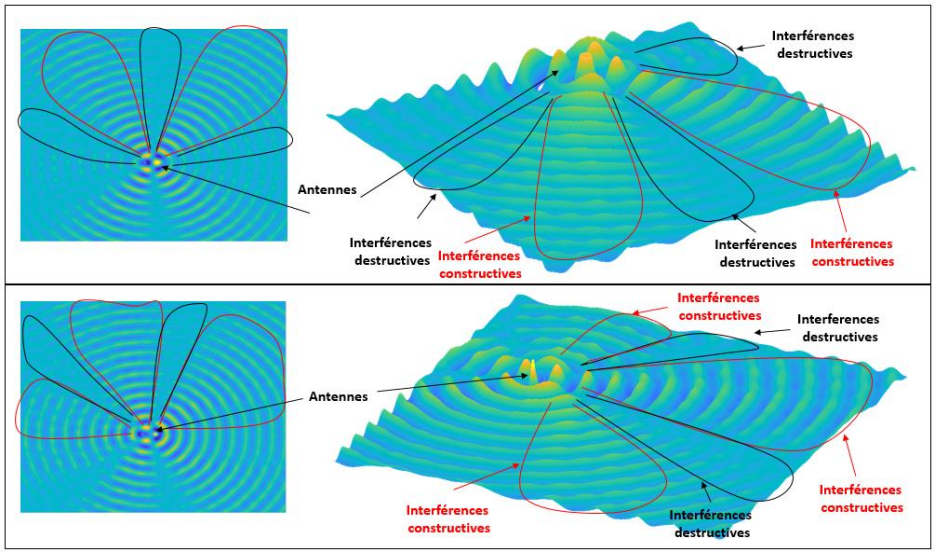
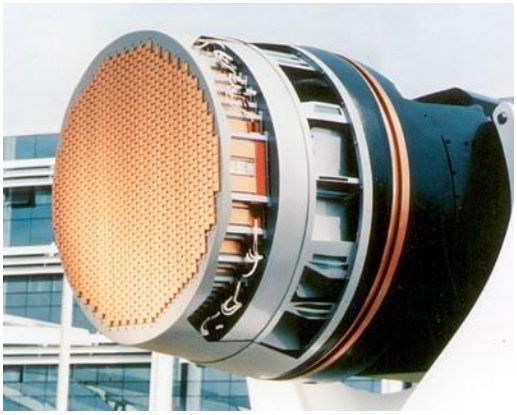


Figure I-10: Représentation 2D et 3D d'une propagation d'onde d'une application beamforming

La propagation du faisceau obtenu dans les réseaux beamforming est électriquement orientable, ce qui signifie que les antennes du réseau sont fixes. Aucun système mécanique n'est présent pour diriger le faisceau. Cette technique permet de s'affranchir des problèmes liés au mouvement mécanique, tel qu'un contre poids pour maintenir la stabilité du dispositif.

a) Radar d'un Rafale



b) Réseau d'antennes du radar RBE 2

Figure I-11: Exemples d'application du beamforming

Le principe du beamforming consiste à synthétiser un champ électrique contrôlé en phase et en amplitude grâce à un réseau d'antennes. Au niveau électronique, cela se traduit par la mise en parallèle de N cellules d'amplification pour N antennes. La figure ci-dessous (figure I-12) donne une représentation schématique d'un émetteur beamforming.

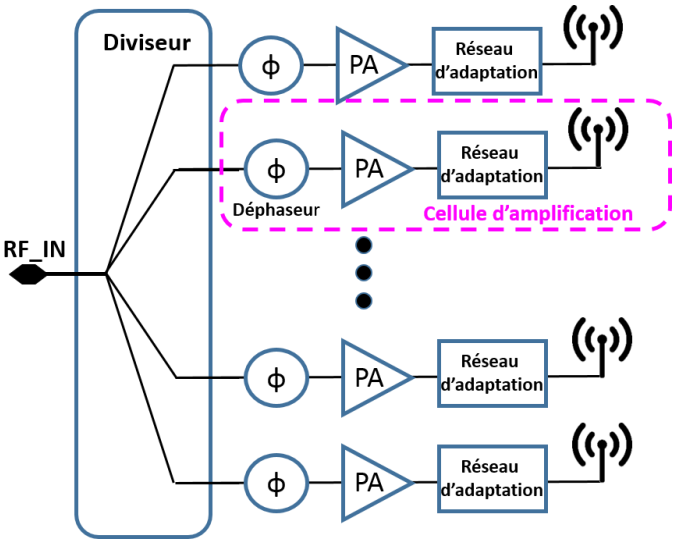


Figure I-12: Schéma d'un émetteur beamforming

Le signal à émettre est réparti sur plusieurs cellules d'amplification à l'aide d'un diviseur de puissance. Chaque cellule d'amplification est constituée d'un déphaseur, d'un amplificateur de puissance, d'un éventuel réseau d'adaptation et d'une antenne. Finalement, le signal émis va être déphasé par le déphaseur puis amplifié par la cellule de puissance pour être transmis par l'antenne. Chaque signal de chaque antenne est recombiné dans l'espace pour donner un faisceau orientable et ciblé la zone de réception.

Le beamforming offre deux principaux avantages. Le premier est l'orientation des faisceaux électriquement à l'aide des déphaseurs offrant ainsi une réponse instantanée du système, contrairement à une solution mécanique qui serait plus lente. Le deuxième avantage est la réduction des contraintes de conception sur l'amplificateur de puissance. En effet, pour un gain donné, la structure Beamforming va répartir ce gain sur les N cellules. Cette répartition va réduire les contraintes de puissance, alors qu'une structure classique aurait une seule cellule d'amplification avec la totalité du gain à fournir, ce qui engendrerait des contraintes de puissance au niveau du PA.

Par construction, un réseau beamforming présente une redondance qui le rend plus fiable au niveau du fonctionnement. En effet, comme les cellules d'amplifications sont en parallèle, le disfonctionnement de l'une d'entre elle n'impacte pas le fonctionnement des autre cellules. L'amplification globale ne sera que légèrement impactée, il suffit de détecter la cellule défaillante pour venir corriger les différents déphasages afin de prendre en considération la perte de cette cellule pour orienter le faisceau.

Actuellement peu d'application sont sur le marché de la grande distribution, à l'exception des routeurs WiFi les plus récents. En effet, les systèmes beamforming peuvent

être très coûteux, en raison du grand nombre de cellules élémentaires nécessaires au bon fonctionnement du système. D'autre part, aux fréquences millimétriques, contrôler les différents déphasages entre chaque cellule d'amplification reste difficile. Les industriels et les laboratoires axent leurs travaux sur de tels dispositifs. De plus, pour garantir une amplification totale, les cellules doivent fonctionner en symbiose. Effectivement, un couplage peut exister entre les différentes cellules pouvant dégrader les performances RF. Ce couplage se traduit au niveau du réseau d'antennes par une désadaptation d'impédance qui peut ainsi créer une onde stationnaire en sortie de l'amplificateur de puissance.

1.3 Impact d'un réseau d'antennes à 28 GHz sur un PA

Les structures beamforming offrent de nombreux avantages mais possèdent un inconvénient pour les éléments RF tels que l'amplificateur de puissance. Le couplage entre antenne omniprésente dégrade les performances générales de l'application. C'est pourquoi une étude de l'impact d'un réseau d'antennes a été menée afin de quantifier les éventuelles pertes de performance pour mieux les corriger.

Dans cette étude, plusieurs réseaux d'antennes de différentes dimensions ont été réalisés sous le logiciel ADS. Des simulations électromagnétiques ont permis de démontrer les résultats énoncés ci-dessous.

Conception d'une antenne patch à 28 GHz

Pour commencer cette étude, un substrat PCB a dû être défini dans le simulateur pour dessiner les différentes antennes et réaliser les simulations électromagnétiques. Pour ce faire, nous avons décidé d'utiliser un substrat 4350B du fabricant Rogers. Le rapport coût performances RF de ce fabricant est un bon compromis pour faire une étude concrète. La définition du substrat avec les paramètres nécessaires au dimensionnement de l'antenne est illustrée sur la figure I-13.

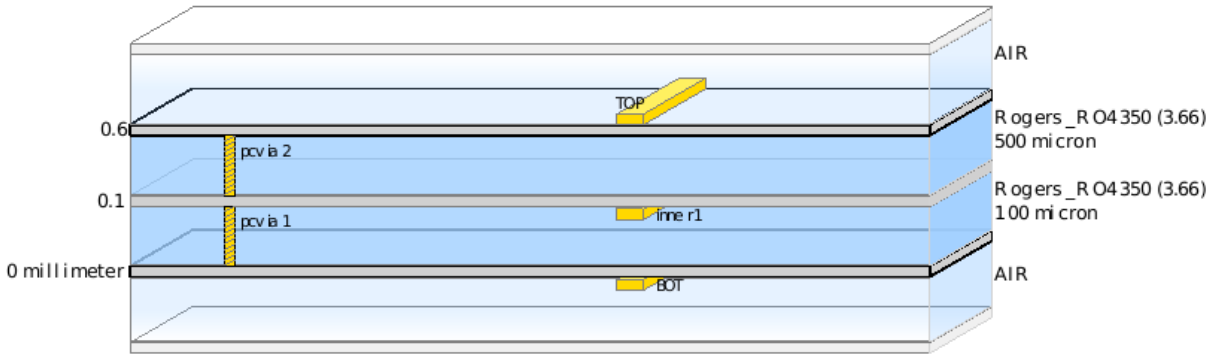


Figure I-13: Définition du substrat 4350B du fabricant Rogers

Les applications aux fréquences millimétriques offrent la possibilité d'utiliser des antennes à éléments imprimés. Leur facteur de forme et leur facilité de fabrication sont leurs principaux atouts. Une antenne à éléments rayonnants imprimés (antenne patch) est constituée d'un plan de masse (Layer Inner1) et d'un substrat diélectrique. Les éléments métalliques sont dessinés avec le layer « Top ». Pour finir, le layer « Bottom » permettra de dessiner les pistes d'accès entre le module RF et l'antenne. Les connecxions entre les différents layer se feront à l'aide des « Vias ».

La démarche adoptée pour déterminer les paramètres géométriques de l'antenne s'articulent autour de plusieurs étapes. Dans un premier temps, on détermine la largeur de l'élément imprimé noté W à l'aide de l'équation I-1.

$$W = \frac{c}{2 * f_0 \sqrt{\frac{(\varepsilon_r + 1)}{2}}} \tag{I-1}$$

avec :

W : largeur de l'antenne en m
c : célérité d'une onde dans le vide égale à 3x 10^8 ms
ε_r : permittivité diélectrique du matériau
f_0 : fréquence de fonctionnement en Hz

L'étape suivante est de calculer le coefficient diélectrique effectif. Celui-ci est basé sur la hauteur et la largeur du diélectrique et est décrit par l'équation I-2.

$$\varepsilon_{eff} = \frac{\varepsilon_r + 1}{2} + \frac{\varepsilon_r - 1}{2}\left[1 + 12 * \frac{h}{W}\right]^{-0.5} \tag{I-2}$$

avec :

W : largeur de l'antenne en m
h : hauteur du diélectrique en m
ε_r : permittivité diélectrique du matériau

La valeur de la permittivité du diélectrique effective va nous permettre de calculer la longueur effective de l'antenne (équation I-3) et l'extension de longueur notée Δ_L illustré sur la figure I-14 (équation I-4).

$$L_{eff} = \frac{C}{2 * f_0 \sqrt{\varepsilon_{eff}}} \tag{I-3}$$

$$\Delta_L = 0{,}412 * \mathrm{h}\frac{(\varepsilon_{eff} + 0{,}3) * \left(\frac{W}{h} + 0{,}264\right)}{(\varepsilon_{eff} - 0{,}258) * \left(\frac{W}{h} + 0{,}8\right)} \quad \text{(I-4)}$$

Pour finir, un dernier calcul est effectué pour obtenir la longueur de l'antenne. (Équation I-5)

$$L = L_{eff} - 2 * \Delta_L \quad \text{(I-5)}$$

D'après les équations I-1 et I-5, on obtient les dimensions de l'antenne patch illustrées sur la figure I-14.

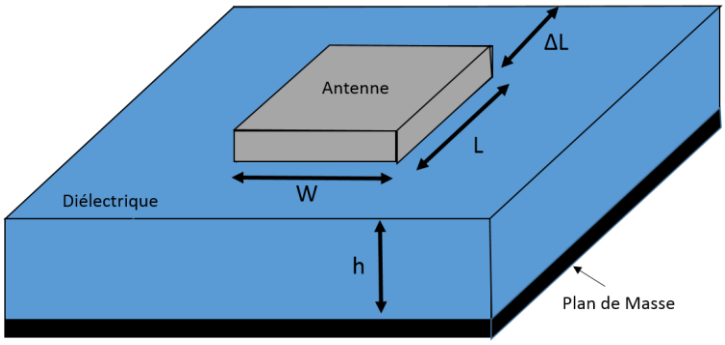


Figure I-14: Représentation d'un élément imprimée en 3D

Pour finaliser la modélisation de l'antenne, il suffit de déterminer le point d'alimentation. Il existe trois procédés pour venir alimenter une antenne, ils sont répertoriées et expliqué dans le tableau I-4.

Type d'alimention	Avantage/ inconvénient
Connexion directe à ligne microruban	Meilleure adaptation / Encombrement pour un réseau d'antennes
Connexion directe à ligne coaxiale	Découpler la ligne d'alimentation / pertes un peu plus élevées
Connexion par couplage	Découpler la ligne d'alimentation /rayonnement parasite dans ligne d'alimentation

Tableau I-4 : Différents types d'alimentation d'une antenne

Pour notre étude, nous choisirons un accès direct à ligne coaxiale. De façon à bien séparer l'élément rayonnant du module RF, le dispositif est placé respectivement de part et d'autre du plan réflecteur « Inner1 ». Le point exact d'alimentation d'une antenne correspondant à une impédance spécifique peut se calculer en utilisant la conductance des deux fentes de l'antenne et les fonctions de Bessel [6]. Une approche plus pragmatique pour

comprendre les équations est de tracer la distribution des courants et de la tension d'une antenne patch. L'impédance de l'antenne sera donc le ratio de la tension sur le courant comme illustré sur la figure I-15.

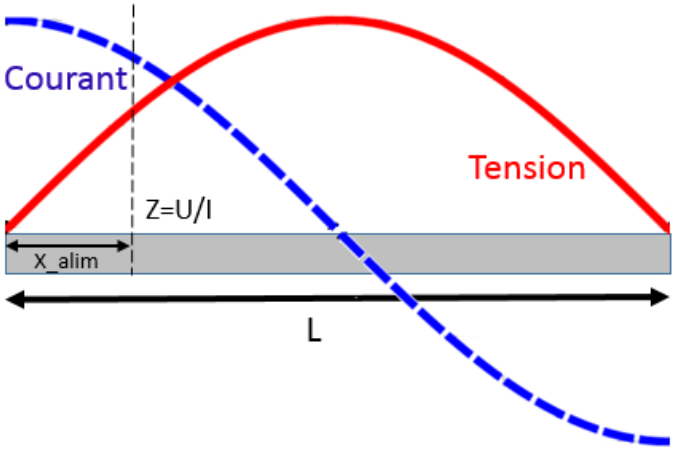


Figure I-15: Distribution des courants et de la tension d'un élément imprimé.

Pour notre application à 28 GHz et en utilisant les équations I-1 et I-5, on obtient les dimensions de notre antenne patch modélisée sous ADS. La figure I-16 est la représentation 3D de l'antenne avec ses dimensions.

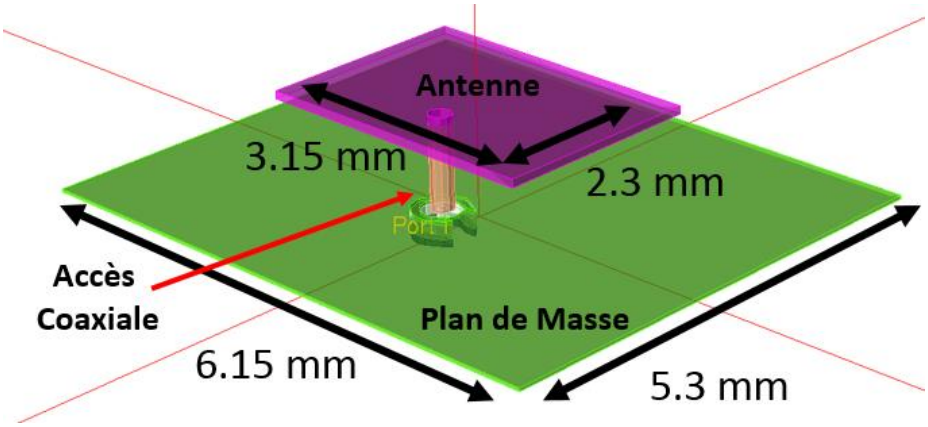
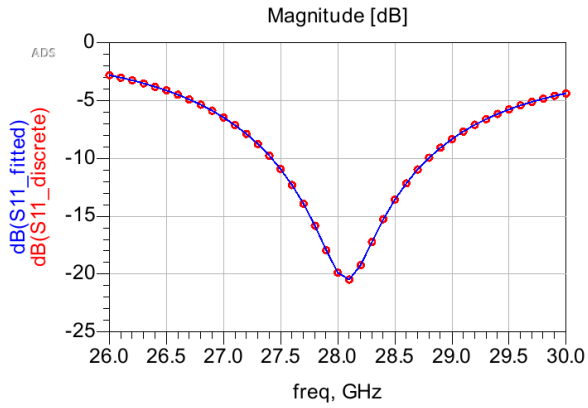
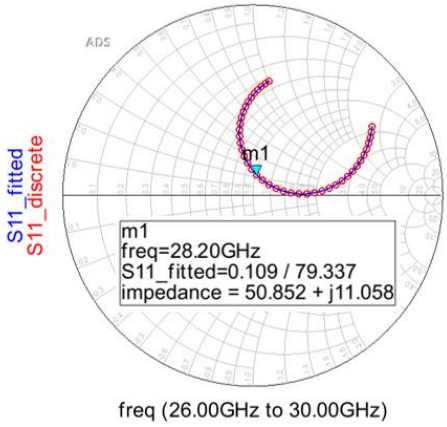


Figure I-16: Représentation 3D d'une antenne patch fonctionnant à 28GHz sur substrat 4350 Rogers

Les résultats de la simulation paramètres S permettent de vérifier la fréquence centrale et l'impédance que présente l'antenne. L'antenne est bien centrée autour de 28 GHz et présente une impédance de 50 ohms (figure I-17).



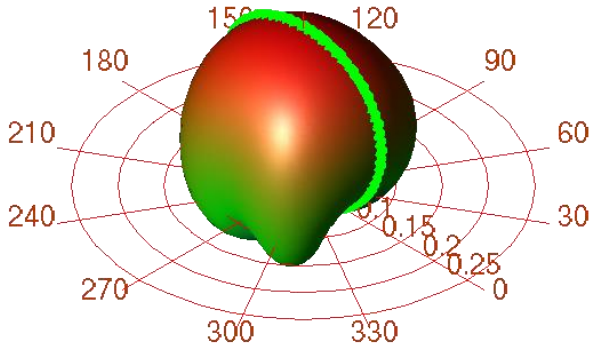
a) S11 en dB en fonction de la fréquence



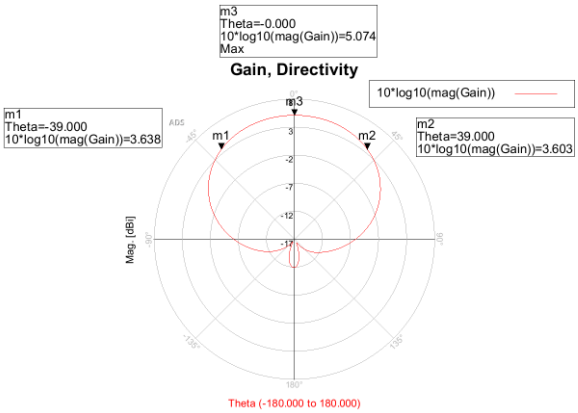
b) Abaque de smith du parametre S11 en fonction de la fréquence

Figure I-17: Résultats de simulation paramètres S de l'antenne patch

Il est également intéressant de regarder le diagramme de rayonnement en champ lointain ainsi que le gain et la directivité de l'antenne.



a) Champ lointain de l'antenne patch

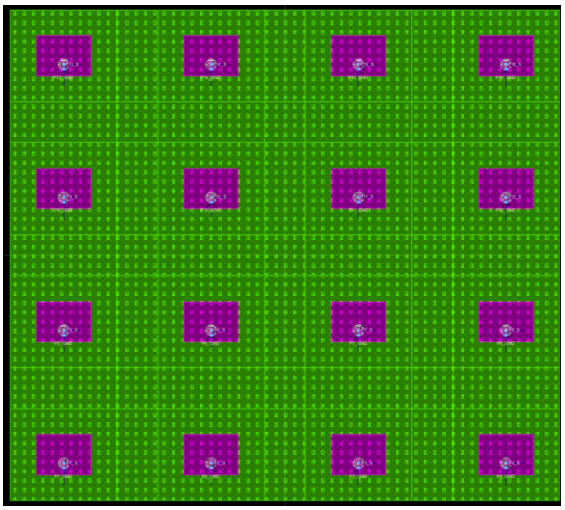


b) Directivité et gain de l'antenne patch

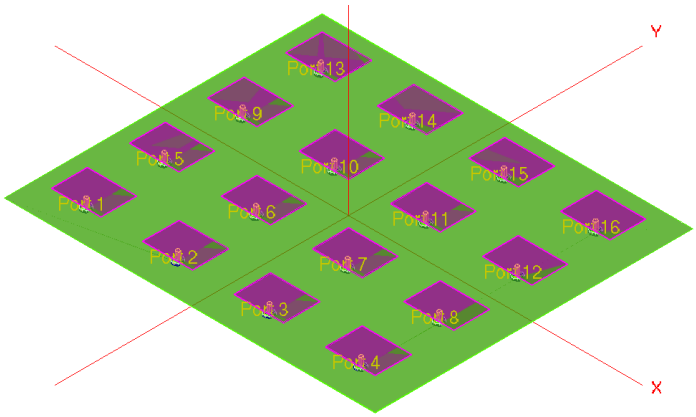
Figure I-18: Champ lointain, directivité et gain de l'antenne patch à 28 GHz

La représentation du champ lointain illustré en figure I-18 met en évidence un rayonnement isotrope de l'antenne. C'est-à-dire qu'une unique antenne dans son environnement va fournir un signal uniforme quelle que soit la direction. Le gain et la directivité de l'antenne sont directement liés à la forme géométrique de l'antenne. Dans notre cas, le gain est de 5 dBi avec une directivité de 80 degrés. Bien entendu, ces résultats de simulation sont le fruit de plusieurs aller-retour entre les différentes étapes pour arriver au meilleur compromis.

Pour créer un réseau d'antennes, l'assemblage de plusieurs antennes élémentaires avec une certaine distance est nécessaire. En effet, un réseau d'antennes prend généralement la forme d'une matrice de N éléments élémentaires comme illustré sur la figure I-19.



a) Matrice de 4X4 antennes vue 2D



b) Matrice de 4X4 antennes vue 3D

Figure I-19: Représentation d'une matrice 4x4 d'antennes patch.

Algorithme de pointage de faisceau d'ondes

Maintenant que nous sommes en mesure de créer une matrice de N antennes patchs, Il est nécessaire de déterminer un algorithme pour calculer chaque déphasage de chaque antenne pour une orientation du faisceau connu. La démarche adoptée pour calculer le déphasage des différentes antennes s'articule autour de 4 étapes. Un support visuel pour aider à la compréhension est illustré sur la figure I-20.

Étape 1 : Trouver le vecteur $\overrightarrow{OM}$

A partir des coordonnées sphériques du point M et du système d'équations I-6, on détermine les coordonnées cartésiennes du vecteur $\overrightarrow{OM}$.

$$M = \begin{cases} x = r\sin\theta\cos\varphi \\ y = r\sin\theta\sin\varphi \\ z = r\cos\theta \end{cases} \leftrightarrow \overrightarrow{OM} \begin{cases} x = r\sin\theta\cos\varphi = X_{OM} \\ y = r\sin\theta\sin\varphi = Y_{OM} \\ z = r\cos\theta = Z_{OM} \end{cases} \quad \text{(I-6)}$$

avec :

r : rayon en m

θ : l'inclinaison en degrés

φ : l'azimut en degrés

Étape 2 : Trouver l'équation du Plan P dont le vecteur normal est $\overrightarrow{OM}$

Dans un repère orthonormé, tout plan P admet une équation cartésienne de la forme $ax + by + cz + d = 0$ avec a, b, c non nulles les coordonnées du vecteur normal à P. Dans notre cas, $\overrightarrow{OM}$ est le vecteur normal au plan P. Pour déterminer la valeur de d, on remplace x, y et z par les coordonnées du point M qui appartient au plan P. On arrive donc à l'équation I-7.

$$(r\sin\theta\cos\varphi) * x + (r\sin\theta\sin\varphi) * y + (r\cos\theta) * z - (r\sin\theta\cos\varphi)^2 - (r\sin\theta\sin\varphi)^2 - (r\cos\theta)^2 = 0 \quad \text{(I-7)}$$

Étape 3 : Calculer les distances entre le plan P et les antennes

La distance entre le point A (xa, ya, za) et le plan P d'équation cartésienne $ax + by + cz + d = 0$ est donné par la formule I-8.

$$distance(A;P) = \frac{|a * x_a + b * y_a + c * z_a + d|}{\sqrt{a^2 + b^2 + c^2}} \quad \text{(I-8)}$$

Avec l'aide de l'équation I-8, on peut déterminer les distances entre le plan P et les antennes. On peut ainsi obtenir la différence de distance Δd en prenant une antenne comme référence.

Étape 4 : Convertir les deltas de distances en déphasage

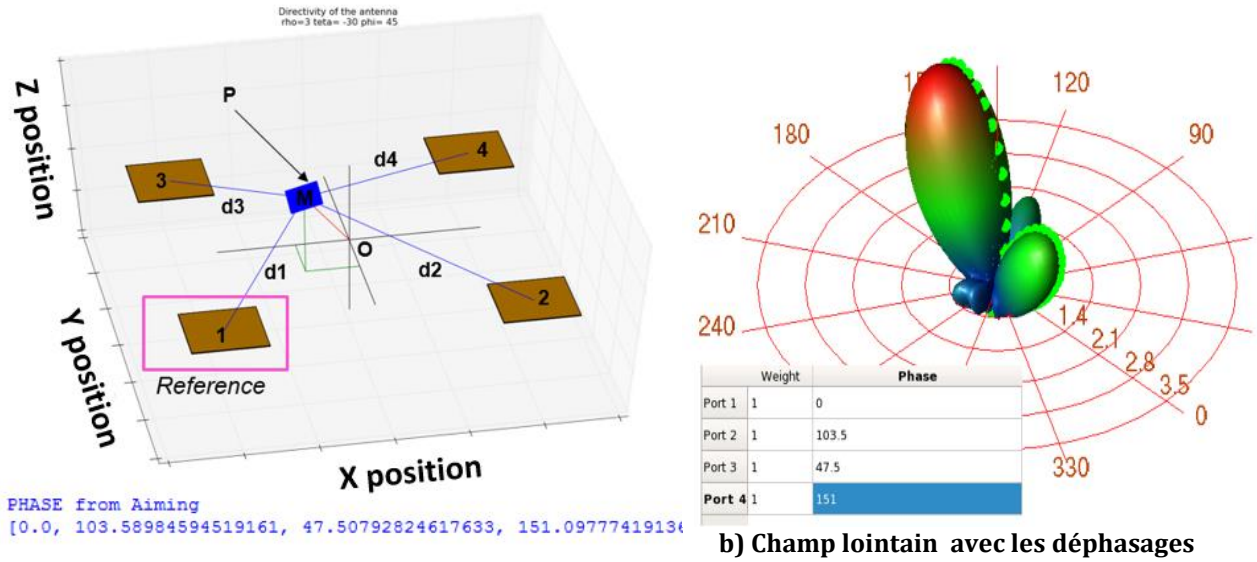
Le déphasage entre deux ondes peut s'exprimer de différentes manières :

- Comme un angle en degré en considérant un tour comme une période
- Comme un temps (de la même unité que la période du signal)
- Comme une distance (de la même unité que la longueur d'onde)

Dans notre étude, on exprimera le déphasage comme un temps avec l'équation I-9.

$$\varphi = 360 * f * \frac{\Delta d}{c} \; avec \; c = 3\text{x}\,10^8 ms \quad \text{(I-9)}$$

Les différentes étapes pour déterminer le déphasage entre les antennes ont été retranscrites dans un programme écrit en Python. Pour calculer les déphasages le programme a besoin de connaitre la géométrie du réseau étudié c'est-à-dire le nombre d'antennes ainsi que leurs coordonnées respectives. Pour pouvoir évaluer le déphasage, les coordonnées sphériques du point d'observation (le point M) et de l'antenne de référence sont également nécessaires. Une fois l'exécution terminée, le programme liste le déphasage de chaque antenne.



a) Résultat de l'algorithme de pointage

b) Champ lointain avec les déphasages calculés par l'algorithme

Figure I-20: Exemple d'utilisation de l'algorithme de pointage

Algorithme de VSWR d'un réseau d'antennes

Dans le but d'estimer le VSWR aux bornes d'une antenne en fonctionnement, les résultats d'une simulation paramètres S sont nécessaires. Plus particulièrement, nous nous intéressons à la transmission entre antennes (en dB) ainsi qu'au déphasage, respectivement notés $dB(S(n,i))$ et $Phase_{EM}(n,i)$. De plus, avec l'aide du programme Python, on connait le déphasage de chaque antenne pour une certaine orientation du faisceau d'onde. On notera cette entité $Phase_{pointage}(i)$. L'idée principale de l'algorithme de VSWR est de calculer la somme de tous les signaux aux bornes de l'antenne, c'est-à-dire de déterminer le signal quelle émet, ainsi que tous les signaux émis par les autres antennes avec leurs pertes et déphasages respectifs. Mathématiquement ce principe se construit en 3 étapes :

Étape 1 : Déterminer les conditions initiales de l'antenne

En supposant que chaque antenne de la matrice transmet la même puissance, les conditions initiales de l'antenne n sont décrites par le système d'équations I-10. Ce sont les coordonnées vectorielles du signal.

$$\begin{cases} X\,(n,n) = 1 * cos\left(Phase_{Pointage}(n)\right) \\ Y\,(n,n) = 1 * sin\left(Phase_{Pointage}(n)\right) \end{cases} \qquad \text{(I-10)}$$

Étape 2 : Déterminer la somme des signaux transmis par les autres antennes

Les coordonnées vectorielles du signal transmis par une antenne *i* par rapport à une antenne *n* sont détaillées par l'équation I-11. Les pertes et la phase obtenues avec la simulation électromagnétique interviennent dans cette équation.

$$\begin{cases} X\,(n,i) = 10^{\frac{dB(S(n,i))}{20}} * cos\left(Phase_{EM}(n,i) + Phase_{Pointage}(i)\right) \\ Y\,(n,i) = 10^{\frac{dB(S(n,i))}{20}} * sin\left(Phase_{EM}(n,i) + Phase_{Pointage}(i)\right) \end{cases} \quad \text{(I-11)}$$

La somme des contributions de chaque antenne, sur une antenne *n* se traduit mathématiquement par l'équation I-12.

$$\begin{cases} X_{Tot}(n) = X\,(n,n) + \sum_{\substack{i=0 \\ i\neq n}}^{Nb_{antenna}-1} X\,(n,i) \\ Y_{Tot}(n) = Y(n,n) + \sum_{\substack{i=0 \\ i\neq n}}^{Nb_{antenna}-1} Y\,(n,i) \end{cases} \quad \text{(I-12)}$$

Étape 3 : Calcul du VSWR

Toutes les coordonnées utilisées sont vectorielles. Ainsi, pour connaitre l'amplitude du signal, il faut calculer la norme du vecteur. En conséquence, le système d'équations I-13 décrit l'amplitude du signal initial ainsi que celle des contributions des autres antennes.

$$\begin{cases} Ampl_{Initial} = \sqrt{X\,(n,n)^2 + Y\,(n,n)^2} \\ Ampl_{Contribution} = \sqrt{X_{Tot}(n)^2 + Y_{Tot}(n)^2} \end{cases} \quad \text{(I-13)}$$

A partir des valeurs calculées avec l'équation I-13, deux possibilités peuvent être étudiées. Elles sont décrites par le système d'équation I-14.

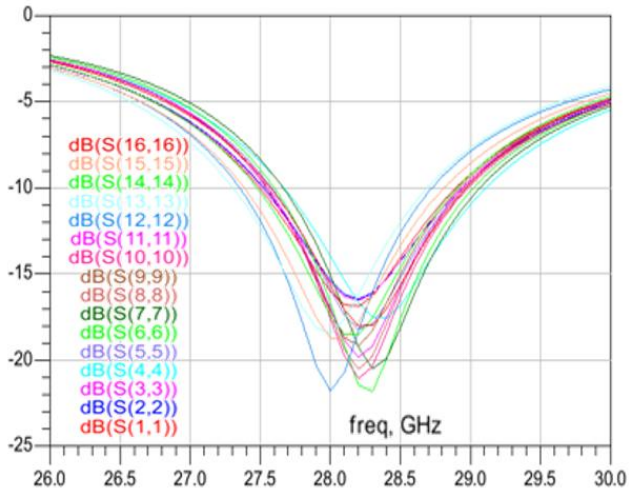
$$\begin{cases} VSWR_n = \dfrac{Ampl_{Contribution}}{Ampl_{Initial}} & Ampl_{Contribution} > Ampl_{Initial} \\ VSWR_n = \dfrac{Ampl_{Initial}}{Ampl_{Contribution}} & Ampl_{Contribution} < Ampl_{Initial} \end{cases} \quad \text{(I-14)}$$

Pour obtenir une cartographie du VSWR du réseau d'antennes, il faut répéter les trois étapes décrites précédemment pour chaque antenne que comporte le réseau. Pour faciliter son utilisation et assurer une certaine flexibilité, les différentes étapes permettant de déterminer le VSWR de chaque antenne ont été retranscrites en langage Python. Une interface graphique a également été développée pour une meilleure interprétation des résultats.

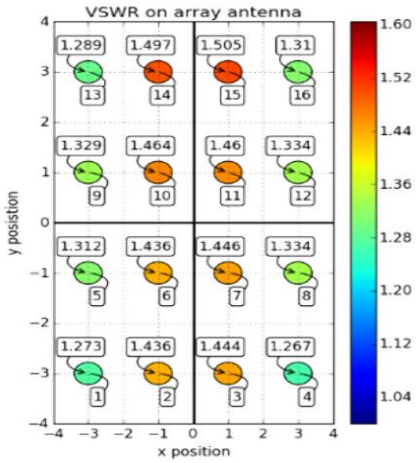
Différents réseaux d'antennes étudiés

Deux cas distincts ont été étudiés pour évaluer l'impact d'un réseau d'antenne. La première investigation a été menée sur un réseau d'antenne 4x4, soit 16 antennes élémentaires, avec trois écartements distincts λ/2, λ/4 et λ/6. La deuxième étude se concentre sur un réseau d'antenne de 8x8, soit 64 antennes élémentaires avec deux espacements distinct λ/2 et λ/6. Dans chacun des cas, l'antenne élémentaire est la même que celle décrite dans la partie « Conception d'une antenne patch à 28 GHz ». Plusieurs orientations de faisceaux ont été réalisées. Nous retiendrons uniquement le cas où l'on obtient un VSWR max.

Les figures I-21, 22, 23 illustrent les résultats obtenus pour différents espacements. Les premiers résultats montrent un VSWR qui varie de 1,5 à 2 en fonction de l'écartement entre les antennes. De plus, on constate que les antennes au milieu de la matrice sont plus impactées que celles qui sont en périphérie.

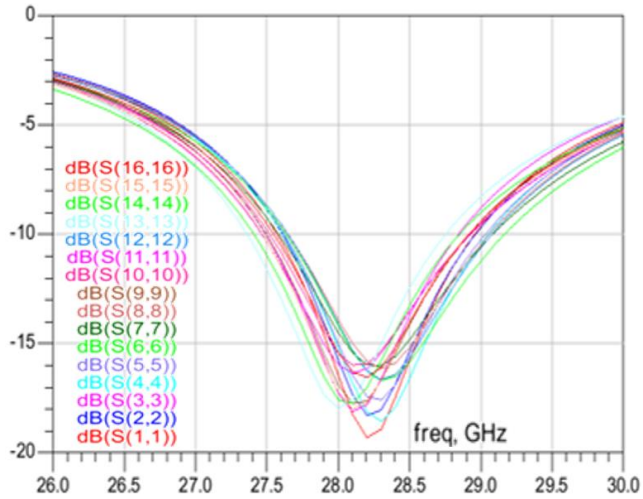


a) S(1,1) de chaque antenne espacé de λ/2

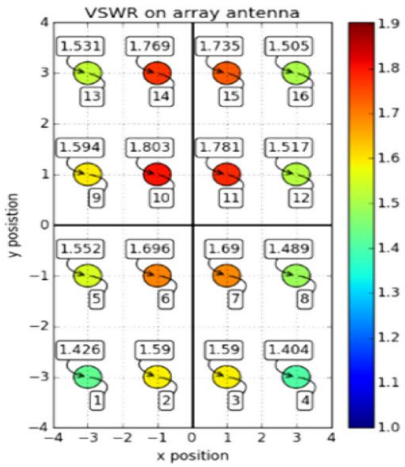


b) Carthographie du VSWR pour un réseau de 16 antennes espacées de λ/2

Figure I-21: Résultats pour un réseau d'antennes 4x4 espacées de λ/2

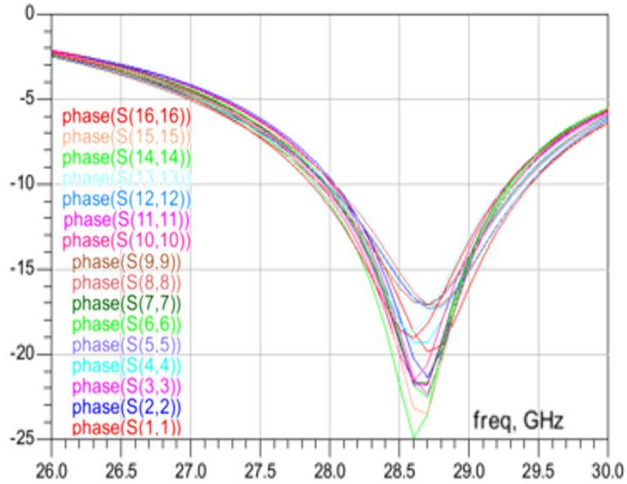


a) S(1,1) de chaque antenne espacée de λ/4

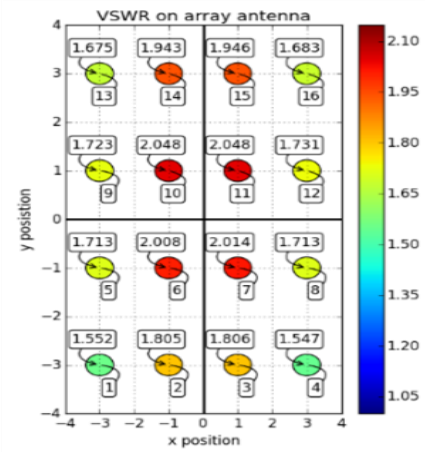


b) Carthographie du VSWR pour un réseau de 16 antennes espacées de λ/4

Figure I-22: Résultats pour un réseau d'antennes de 4x4 espacées de λ/4



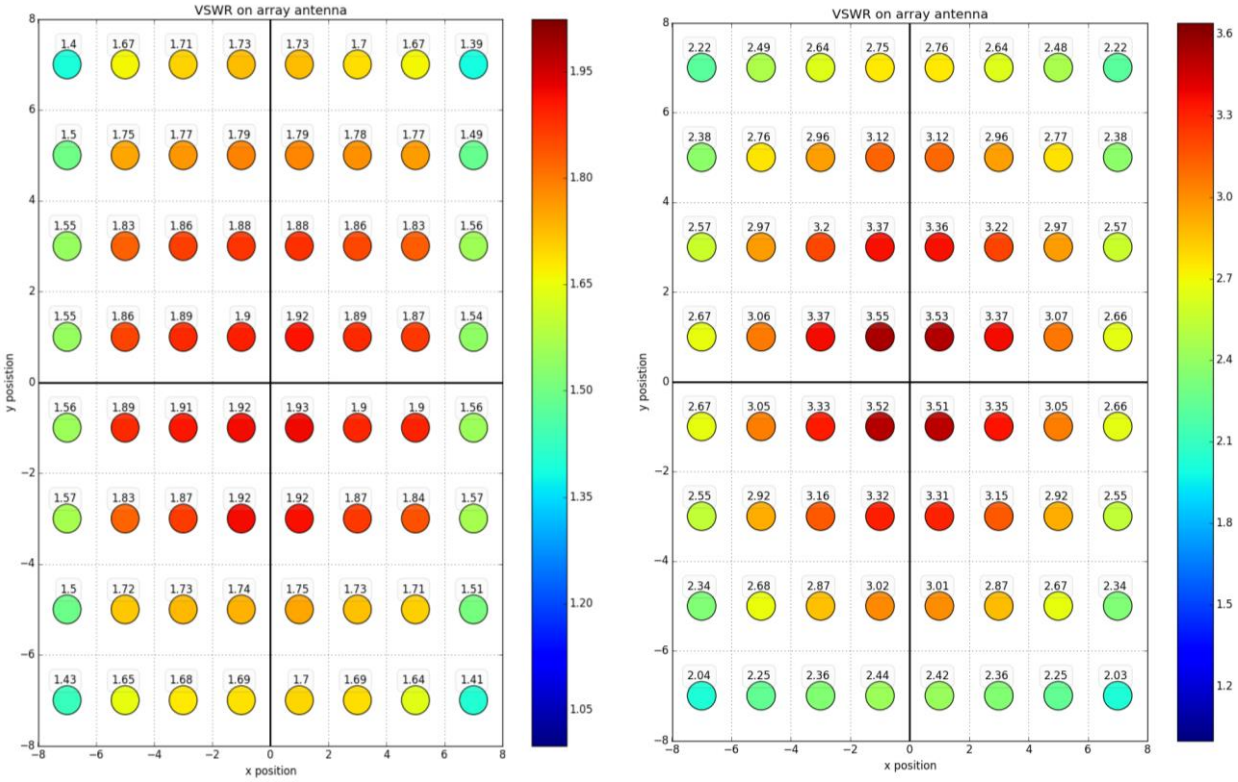
a) S(1,1) de chaque antenne espacée de λ/6



b) Carthographie du VSWR pour un réseau de 16 antennes espacées de λ/6

Figure I-23: Résultats pour un réseau d'antennes de 4x4 espacées de λ/6

La figure I-24, illustrent les résultats obtenus pour le réseau d'antenne 8x8 avec différents espacements. Les résultats de la deuxième étude montrent un VSWR qui varie de 1,9 à 2,8 en fonction de l'écartement entre les antennes. Comme précédemment, on remarque que les antennes au milieu de la matrice sont plus impactées que celles qui sont en périphérie.



a) λ/2 b) λ/6

Figure I-24: Résultats pour un réseau d'antennes de 8x8 espacées de λ/2 et de λ/6

Conclusion

A la suite de cette étude, nous avons démontré que lorsqu'on est en présence d'un réseau d'antennes, il existe nécessairement un cas d'utilisation où les éléments RF verront un VSWR supérieur à 1. Ce VSWR est dépendant de la géométrie du réseau et du nombre d'antennes qui le compose. Cependant, l'impact lié au nombre d'antennes est moindre par rapport à celui de l'espacement entre deux antennes. Le tableau I-5 synthétise les résultats obtenus.

	λ/2	λ/4	λ/6
16 antennes	VSWR=1,5 Taille = 31,67 x 28,27 mm²	VSWR=1,8 Taille = 23,6 x 20,2 mm²	VSWR=2 Taille = 21 x 17,6 mm²
64 antennes	VSWR=1,9 Taille = 65 x 55 mm²	VSWR=2,8 Taille = 47 x 40 mm²	VSWR=3,5 Taille = 40 x 34 mm²

Tableau I-5 : Synthèse du VSWR pour différents réseaux d'antennes.

Au vu des résultats reportés dans le tableau I-5, il est inéluctable que le concepteur devra faire face à la variation du VSWR lorsque l'application utilise un réseau d'antennes de taille moyenne. Plus la distance entre deux antennes est grande, plus le VSWR est petit. En contrepartie, la taille et le coût du PCB augmente rapidement. Le concepteur devra donc faire un compromis entre le VSWR acceptable pour les blocs RF et la géométrie du réseau d'antennes tout en respectant les contraintes de surface et le coût de fabrication.

Discussion :

Pour approfondir les résultats de cette étude, il serait intéressant de réaliser la même démarche pour un réseau d'antenne avec différents types d'alimentation (ligne micro ruban et connexion par couplage) afin de déterminer si un type d'alimentation est préférable en fonction des attentes de l'application.

Une autre piste qui apparait également intéressante consisterait à modifier l'algorithme de pointage en ajoutant la variable d'amplitude sur chaque antenne. En effet, il existe des techniques de beamforming ou l'amplitude et la phase sont différentes pour chaque antenne afin de supprimer des lobes secondaires.

Pour finir, une étude sur le placement des différentes antennes pourrait être réalisée de façon à contrôler et diminuer les effets du VSWR.

I.3. Les amplificateurs de puissance

1.4 Rôle de l'amplificateur de puissance dans un émetteur-récepteur

Le PA est le dernier bloc RF avant l'antenne, il a pour objectif de fournir suffisamment de puissance au signal afin que celui-ci soit transmis dans l'espace (l'air) par l'intermédiaire de l'antenne. Cette puissance sera tirée de l'alimentation. Le PA est un contributeur important dans la consommation d'énergie d'une chaine de transmission RF. En effet, sa consommation peut être supérieure à 60 % de la consommation totale du module RF [4]. Dans le but d'optimiser le débit de données, les modulations utilisées par les standards imposent des contraintes en linéarité toujours plus importantes, ce qui a pour conséquence directe une augmentation de la consommation des PAs.

A titre indicatif, on trouve sur le marché actuel des émetteurs récepteurs tels que le circuit fabriqué par Qorvo avec les caractéristiques décrites dans le tableau I-6, avec une consommation de 3,48 W [7].

Caractéristiques	Valeur
Fréquence	37 - 40 GHz
RX NF	4,2 dB
RX Gain	18 dB
RX Psat	17 dBm
RX consommation	15 mA * 20 V =300 mW
TX Gain	23 dB
TX Psat	33 dBm
TX ACPR	32 dBc @ 24 dBm
TX consommation	159 mA * 20 V =3.18 W
Taille	4,5 mm x 4 mm x 1,8 mm

Tableau I-6 : Caractéristiques du module RF QPF4006 de chez qorvo [7]

L'équation I-14 décrit la tendance au niveau consommation des stations de base de la 5G en fonction du nombre d'antennes et du temps de fonctionnement du mode TX. Cette équation suppose que la portée des éléments RF soit égale à la valeur énoncée dans le paragraphe I.

$$P_{Cons} = Nb_{antenne} * (T_{tx} * Conso_{tx} + (1 - T_{tx}) * Conso_{rx}) * \frac{Aire_{France}}{Portée^2} \qquad \text{(I-14)}$$

T_{tx} % du temps de fonctionnement entre RX et TX
$Aire_{France} = 643801\ km^2$ et $Portée = 0{,}2\ km$

Si on s'appuie sur les chiffres du tableau I-6 avec une moyenne de 64 antennes par station de base et d'après l'équation I-14, on estime la consommation totale des dispositifs RF en France a 1,79 GW (figure I-25). En comparaison, un réacteur nucléaire fournir 900 MW [8], il faut donc environ 2 réacteurs pour satisfaire à ce besoin.

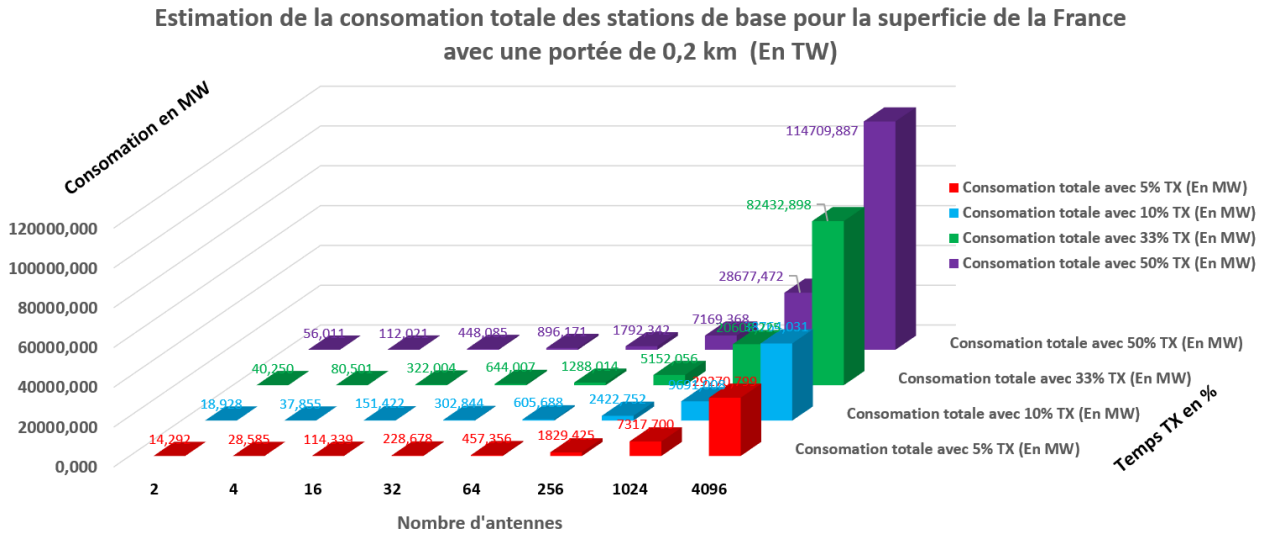


Figure I-25 : Estimation de la consommation des dispositifs RF pour la superficie de la France.

La consommation devient problématique, dans les réseaux beamforming (Figure I-25). La contribution du PA sera d'autant plus importante que le nombre d'antennes est important. Cependant, on remarque un autre facteur jouant un rôle significatif dans la consommation d'un dispositif RF, à savoir la répartition du temps de fonctionnement entre le mode émission (Tx) et réception (Rx). En effet, pour un même nombre d'antennes avec une variation du temps de fonctionnement de 50% à 5%, on observe une variation de 1,79 GW à 457,3 MW respectivement.

Par conséquent, la consommation du PA impacte directement la durée d'utilisation de la batterie des différents dispositifs (terminaux mobiles et IoT). Attention à ne pas négliger l'impact lié à l'application qui engendre une variation de la consommation du système RF. Par exemple, un récepteur satellite ou un récepteur Bluetooth vont fonctionner la plus part du temps en mode RX et très peu de temps en mode TX (seulement pour envoyer quelques commandes). Toutefois, à l'heure actuelle, la consommation constitue un enjeu majeur de la 5G.

1.5 Les paramètres caractéristiques d'un amplificateur de puissance

Comme son nom l'indique, un amplificateur de puissance consiste à augmenter la puissance du signal d'entrée sans altérer son contenu. La puissance de sortie est définie sur une charge réelle à la fréquence de fonctionnement. Le signal de sortie est alors dissipé sous la forme d'une onde électromagnétique par le biais de l'antenne. La conception d'un transmetteur RF nécessite la définition de certains paramètres au niveau de l'amplificateur de puissance pour satisfaire la demande. Le gain en puissance, la puissance de sortie saturée, le rendement, la linéarité et la bande passante sont les paramètres clés pour sa conception. Ces critères sont un bon moyen pour les comparer entre eux et les classer vis-à-vis de l'état de l'art.

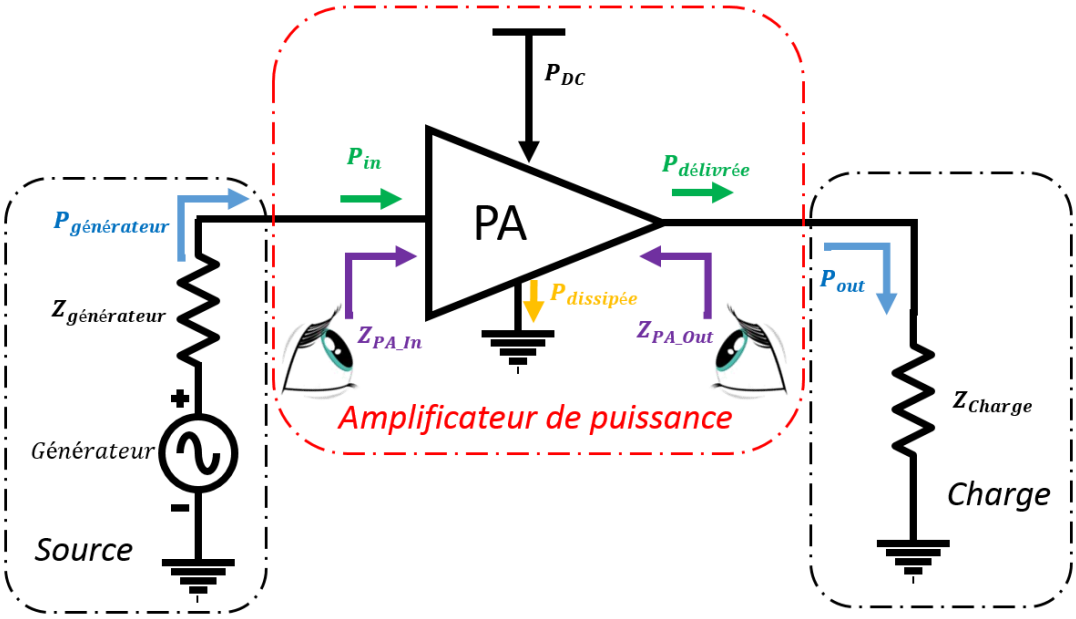


Figure I-26 : Bilan des puissances d'un PA

avec :

$P_{générateur}$: puissance délivrée par le générateur ou par le bloc situé avant le PA,
P_{in} : puissance fournie au PA,
$P_{délivrée}$: puissance de sortie délivrée par le PA,
$P_{dissipée}$: puissance dissipée par les transistors du PA dégagé en chaleur,
P_{out} : puissance de sortie fournie à la charge généralement une antenne,
Z_{PA_In} et Z_{PA_Out} : impédances d'entrée et de sortie du PA,
$Z_{générateur}$: impédance du générateur ou du bloc situé avant le PA,
Z_{charge} : impédance de la charge en sortie du PA, généralement une antenne.

Les différents gains en puissance

Le gain en puissance traduit la capacité du circuit à augmenter la puissance ou l'amplitude d'un signal. Le gain se calcule en effectuant le ratio entre la puissance du signal de sortie sur celle du signal d'entrée. On peut distinguer trois gains en fonction des différentes puissances choisies. En effet, les pertes causées par les réseaux d'adaptations (entrée et /ou sortie) peuvent être prises en compte. Toutes les puissances sont exprimées en Watt.

- Le gain opérant G_{op} défini par l'équation (I-15) :

$$G_{op} = \frac{P_{out}}{P_{in}} \leftrightarrow G_{op}[\text{dB}] = 10 * \log_{10}\left(\frac{P_{out}}{P_{in}}\right) \quad \text{(I-15)}$$

- Le gain disponible G_{disp}, qui prend en compte l'adaptation en entrée du PA, défini par l'équation (I-16) :

$$G_{disp} = \frac{P_{délivré}}{P_{générateur}} \leftrightarrow G_{disp}[\text{dB}] = 10 * \log_{10}\left(\frac{P_{délivrée}}{P_{générateur}}\right) \quad \text{(I-16)}$$

- le gain transducique G_{trans}, qui permet de prendre en compte à la fois les pertes d'adaptation en entrée et en sortie, défini par l'équation (I-17) :

$$G_{trans} = \frac{P_{out}}{P_{générateur}} \leftrightarrow G_{trans}[\text{dB}] = 10 * \log_{10}\left(\frac{P_{out}}{P_{générateur}}\right) \quad \text{(I-17)}$$

Les deux premiers gains sont plutôt utilisés pour évaluer la stabilité et les pertes des réseaux d'adaptation lors de l'analyse en petits signaux.

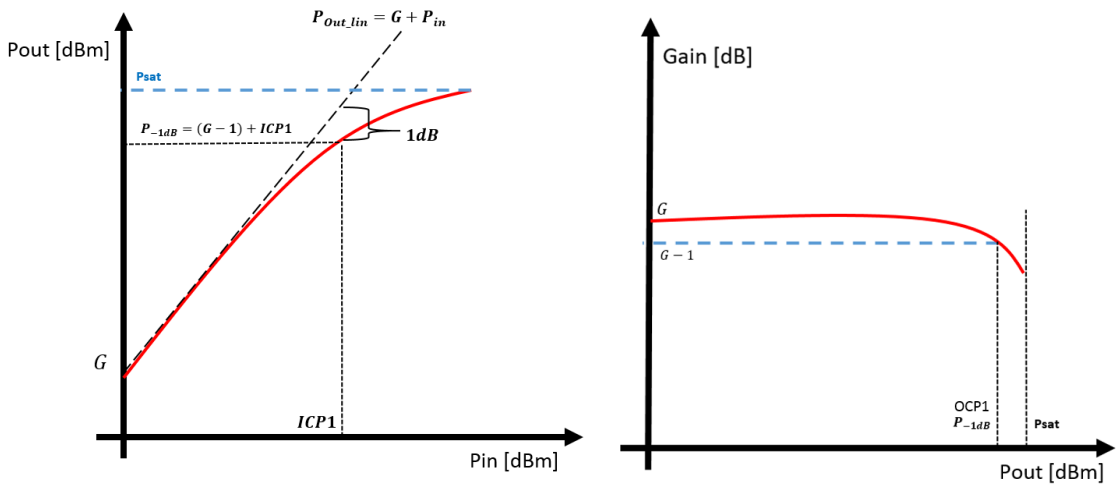
Le rendement

Le rendement exprime le rapport entre la puissance consommée et la puissance que fournit le circuit. L'autonomie limitée des batteries des smartphones ou des capteurs pour l'IoT requiert des amplificateurs de puissance ayant le maximum d'efficacité (faible consommation). Pour toutes les applications sans batterie, comme les stations de base, le rendement est également un critère primordial. Celui-ci permet de dimensionner l'alimentation du dispositif et plus particulièrement la section de câble et l'alimentation à découpage. Dans les deux cas, le rendement est essentiel dès lors que l'on conçoit un PA pour les applications 5G. L'équation (I-18) définit le rendement d'un PA aussi appelé PAE (Power Added Efficiency) :

$$PAE = 100 * \frac{P_{out} - P_{générateur}}{P_{dc}} \quad \text{(I-18)}$$

La linéarité

La linéarité transcrit la capacité d'un PA à amplifier un signal d'entrée avec le minimum de distorsions. Les phénomènes de non linéarité sont observés à fortes puissances. Une méthode simple et rapide pour examiner la linéarité du PA est d'effectuer une simulation CW (Continuous Wave) avec un balayage en puissance de $P_{générateur}$ et de tracer la puissance $P_{out.}$ (Figure I-27).



a) P_{out} en fonction de P_{in} **b) Gain en fonction de P_{out}**

Figure I-27 : Réponse du PA avec un signal CW

On définit le fonctionnement du PA linéaire lorsque la puissance de sortie est proportionnelle à celle d'entrée d'un facteur G. L'expression de Pout est décrite par l'équation (I-19) :

$$P_{out} = G * P_{in} \quad \leftrightarrow P_{out}[dBm] = G[dB] + P_{in}[dB] \qquad \text{(I-19)}$$

L'amplificateur devient non-linéaire quand le gain G commence à décroitre. On spécifie le point de fonctionnement où le gain chute de 1 dB par rapport au gain linéaire comme le point de compression à 1 dB.

Ces non-linéarités sur l'amplitude du signal de sortie peuvent aussi être observées par le terme de conversion AM/AM. De plus, en traçant la phase du signal de sortie en fonction de la puissance du signal d'entrée, un second type de non-linéarité AM/PM est mis en évidence (conversion Amplitude/Phase). Ces deux types de non-linéarités engendrent une déformation du signal de sortie en amplitude et en phase qui se répercute sur l'EVM (Error Vector Magnitude) et l'ACLR (Adjacent Channel Leakage Ratio), paramètres qui seront détaillés ci-après.

1.6 Les classes de fonctionnement d'un amplificateur de puissance

Les PAs sont distingués par des classes de fonctionnement qui dépendent du comportement des transistors. Ces classes sont séparées en deux catégories :

- Les classes sinusoïdales A, B, AB et C sont préférées pour des applications requérant une forte linéarité. Le transistor de puissance se comporte comme une source de courant continu. La puissance de sortie est proportionnelle à la puissance d'entrée.
- Les classes commutées D, E et F classifient les transistors qui se comportent comme un interrupteur pour atteindre de haut rendement. La puissance de sortie n'est alors plus une fonction linéaire de la puissance d'entrée. Ces classes de fonctionnement ne seront pas analysées dans ce paragraphe.

Classe A

En classe A, les transistors conduisent durant toute la période du signal sinusoïdal d'entrée. Le point de repos de cet amplificateur est choisi au milieu de la droite de charge. Il dissipe une puissance constante quelle que soit l'amplitude du signal d'entrée. Ainsi, cet amplificateur atteint son rendement maximum lorsque l'amplitude du signal de sortie est aux limites de ce que peut fournir l'amplificateur sans distorsion. En théorie, comme le montre l'équation (I-20) le rendement d'un transistor polarisé en classe A ne dépasse pas 50 %:

$$\eta_{classe\ A} = \frac{P_{out\ classe\ A}}{P_{dc}} = \frac{\frac{1}{4}(V_{dd} - V_{coude}) * I_{max}}{\frac{1}{2}V_{dd} * I_{max}} \approx 50\ \% \qquad \text{(I-20)}$$

avec :

V_{dd} : tension d'alimentation,
V_{coude} : tension de coude,
I_{max} : courant max de drain.

Classe B

Les transistors en classe B ne conduisent que la moitié de la période du signal d'entrée. Pour cela, les transistors sont polarisés à la tension de seuil noté V_{th}. Cette classe est difficilement réalisable en pratique car il n'y a pas de tension de seuil précise pour un transistor mais elle représente la frontière entre la classe AB et la classe C. En théorie, le rendement maximum est de 78,5 % d'après l'équation (I-21).

$$\eta_{classe\ B} = \frac{P_{out\ classe\ B}}{P_{dc}} = \frac{\frac{1}{4}(V_{dd} - V_{coude}) * I_{max}}{\frac{\pi}{V_{dd} * I_{max}}} \approx 78{,}5\ \% \qquad \text{(I-21)}$$

Classe AB

Comme son nom l'indique, la classe AB se situe entre la classe A et la classe B. Ce type d'amplificateur est très utilisé car il constitue un compromis intéressant en termes de linéarité et de rendement. Il est donc possible d'obtenir avec ce type de polarisation un rendement théorique compris entre 50 % et 78,5 % comme le montre l'équation (I-22).

$$\eta_{classe\ AB} = \frac{P_{out\ classe\ AB}}{P_{dc}} = \frac{1}{2} * \frac{V_{dd} - V_{coude}}{V_{dd}} * \frac{\theta - \sin(\theta)}{2.\sin\left(\frac{\theta}{2}\right) - \theta.\cos\left(\frac{\theta}{2}\right)} \leq 78{,}5\ \% \qquad \text{(I-22)}$$

Avec θ : l'angle de conduction est la proportion du signal d'entrée qui est utilisée pour créer le signal amplifié. Il est compris entre π (classe B) et 2π (classe A).

La classe AB offre un bon compromis entre linéarité et efficacité, c'est pour cela qu'elle est largement utilisée aux fréquences millimétriques.

Classe C

En classe C, la tension de polarisation des transistors est inférieure à la tension de seuil. Les transistors conduisent moins de la moitié de la période du signal. Le rendement théorique peut alors dépasser 78,5 %.

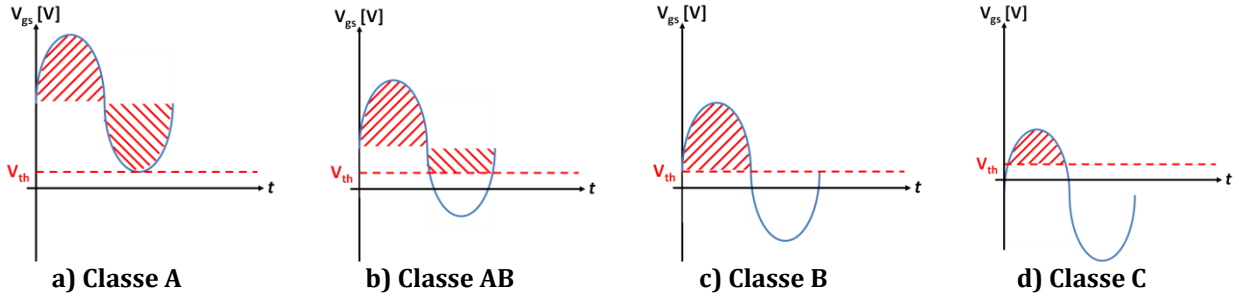


Figure I-28: Zone de conduction du transistor en fonction de sa classe

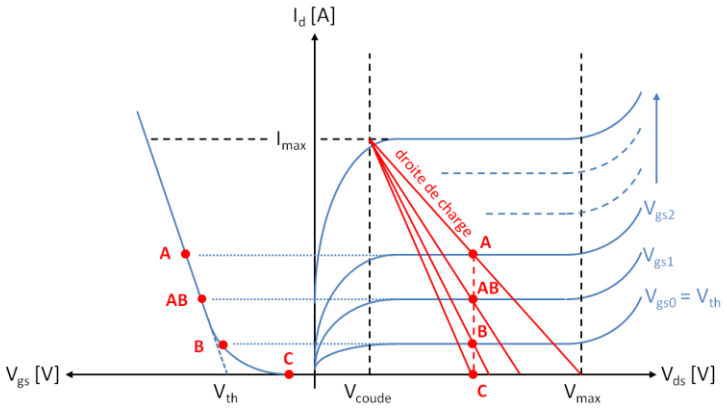


Figure I-29 : Représentation des classes de fonctionnement sinusoïdales sur un réseau I(V)

1.7 Les contraintes en linéarité d'un amplificateur de puissance pour la 5G.

Les modulations utilisées par la nouvelle génération de communications mobiles reposent sur une approche multi porteuse de type OFDM. Les modulations OFDM sont basées sur la transposition des données dans le domaine fréquentiel sur plusieurs fréquences sous-porteuses. Dans le domaine temporel, cela revient à superposer plusieurs signaux sinusoïdaux à des fréquences différentes. Ce type de modulation permet d'améliorer les débits de transmission et implique une dynamique en amplitude importante pour le signal à transmettre. Cette large dynamique du signal d'entrée implique de fortes contraintes sur la linéarité du PA. Elle est définie par les paramètres suivants : PAPR (Peak to Average Power Ratio), OBO (Output Back-Off), EVM (Error Vector Magnitude) et ACLR (Adjacent Channel Leakage Ratio) ou ACPR (Adjacent Channel Power Ratio).

Le PAPR

Le signal temporel d'une modulation OFDM est à enveloppe non constante. La superposition de plusieurs sous-porteuses sinusoïdales engendre une variation importante du signal résultant. Le PAPR permet de quantifier les variations d'amplitude de l'enveloppe de ce signal. Cette notion est définie par l'équation (I-23) comme le rapport entre la puissance maximale P_{max} et la puissance moyenne P_{moyen} du signal pendant un intervalle de temps.

$$PAPR = \frac{P_{max}}{P_{moyen}} = \frac{\max\limits_{[0,T]}|s(t)|^2}{\frac{1}{T}\int_0^T |s(t)|^2\, dt} \qquad \text{(I-23)}$$

Avec :

s(t) : le signal OFDM résultant de la somme de plusieurs porteuses

L'augmentation de la bande passante et de la complexité de la modulation s'accompagne d'une augmentation du PAPR. Cela impose une contrainte supplémentaire sur le PA, qui doit être linéaire jusqu'à la puissance maximale *Pmax* pour éviter une distorsion du signal.

l'OBO

L'OBO est le recul de puissance de sortie, il est défini par l'équation (I-24) comme le rapport entre la puissance maximale du PA (P_{sat}) et la puissance moyenne du signal de sortie modulé (P_{moyen}).

$$OBO(dB) = 10.\log\left(\frac{P_{sat}}{P_{moyen}}\right) \qquad \text{(I-24)}$$

Il est plus courant de parler de PBO (Peak Back-Off) qui est défini comme la différence entre la puissance de sortie maximale P_{sat} et la puissance maximale instantanée, ce qui finalement correspond à la marge à prendre par rapport à P_{sat}.

Le PAPR et l'OBO sont directement liés à la linéarité. En effet, pour assurer une bonne linéarité avec un PAPR élevé, ce qui est souvent le cas dans les modulations OFDM, il est nécessaire d'avoir un large OBO. De plus, la puissance que peut délivrer linéairement un PA sera d'autant plus faible que le PAPR sera élevé. Cela entraine un surdimensionnement des transistors du PA et donc une augmentation de la consommation.

L'ACLR ou ACPR

L'ACLR (Adjacent Channel Leakage Ratio) permet de mesurer la quantité de signal générée dans les bandes de fréquences adjacentes par rapport à la bande utile. Les non-linéarités des PAs affectent le spectre du signal amplifié et entrainent l'apparition de raies parasites. L'ACLR est défini par l'équation (I-25) et correspond à la différence (en dB) entre le niveau de puissance du signal sur la bande utile notée B_0 et la puissance dans les bandes adjacentes B_1 et B_2. (Figure 30)

$$ACLR(dB) = 10.log\left(\frac{2.\int_{B_0}|P(f)|df}{\int_{B_1}|P(f)|df + \int_{B_2}|P(f)|df}\right) \quad \text{(I-25)}$$

Avec :

$P(f)$: densité spectrale de puissance à la sortie de l'amplificateur.

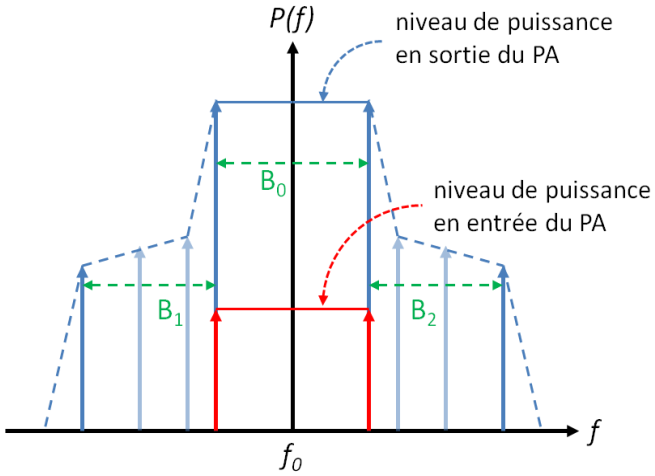


Figure I-30 : Représentation spectrale d'un signal amplifié (ACLR)

L'EVM

L'EVM est utilisé pour caractériser la performance d'une chaîne de transmission lorsqu'une modulation numérique est utilisée. Idéalement, les symboles émis sont tous placés aux points idéaux de la constellation définie par la modulation. Les non-linéarités des différents blocs RF causent une déviation du signal réel émis par rapport à sa position idéale comme illustré sur la Figure I-31. La mesure d'EVM permet de déterminer la distorsion entre le symbole réel émis et le symbole idéal. Cette mesure est effectuée sur le signal en bande de base dans le plan complexe (I, Q) d'après l'équation (I-26), et peut être exprimée en pourcentage (%) ou en dB.

$$EVM = 10.\log\left[\sqrt{\frac{\frac{1}{N}\sum_{k=1}^{N}\left[\left(I_{réel,k} - I_{idéal,k}\right)^2 + \left(Q_{réel,k} - Q_{idéal,k}\right)\right]^2}{N.P_{moy}}}\right] [dB] \qquad \text{(I-26)}$$

avec :

N : nombre de symboles reçus,
k : indice du symbole reçu,
P_{moy} : puissance moyenne.

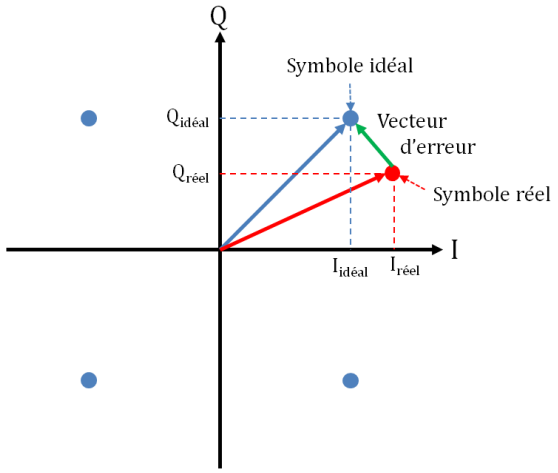


Figure I-31 : Définition de l'EVM dans le plan complexe

La modulation impacte donc directement les performances du PA. En effet, le PAPR augmente la puissance de sortie à fournir, tandis que les critères d'ACLR et d'EVM définis par le standard de l'application imposent de fortes contraintes en linéarité. Pour réduire les distorsions du signal, il en résulte généralement un sur dimensionnement et une augmentation de la consommation. En effet, le PA doit être suffisamment linéaire tout en étant efficace, avec une consommation réduite notamment au repos. Pour atteindre de telles performances, il est nécessaire de connaitre les limites des transistors de puissance.

1.8 Fiabilité des amplificateurs de puissance CMOS

La durée de vie d'un PA dépend des applications visées, pouvant aller de quelques années pour les amplificateurs de puissance des téléphones mobiles à plusieurs dizaines d'années pour les stations de base ou les futurs réseaux de capteurs constituant l'IoT. De plus, certaines applications demandent un fonctionnement ultra-fiable comme l'E-santé ne laissant place à aucun dysfonctionnement. C'est pour cela qu'il est primordial de connaître les principaux mécanismes de dégradation des transistors CMOS.

Parmi ces phénomènes de dégradation, on trouve l'injection de porteurs chauds notée HCI (Hot Carrier Injection), l'électro migration et le rapport d'onde stationnaire pouvant entrainer la destruction de l'amplificateur de puissance.

Injection de porteurs chauds HCI

La capacité de l'amplificateur de puissance à délivrer de la puissance va progressivement se dégrader dans le temps en raison des effets de l'HCI dans les transistors CMOS [9].

Lorsqu'un transistor CMOS est soumis à une forte excursion en tension drain-source, son courant de drain diminue au cours du temps ce qui entraine une diminution de sa puissance de sortie. En effet, un fort champ électrique dans la zone de déplétion généré par cette tension VDS, a pour effet de pincer le canal à cause de la désertion des électrons dans cette région. Les électrons se déplacent alors plus rapidement afin que le courant soit maintenu. Ils créent dans la région du drain des paires électrons-trous par ionisation par impact. Ces nouveaux électrons et trous sont accélérés par le champ électrique et se dirigent respectivement vers le drain et le substrat, créant ainsi un courant de fuite.

Néanmoins dans les technologies SOI et plus particulièrement celles totalement désertées, le champ électrique est bien plus faible. Il en résulte que les effets liés aux porteurs chauds sont bien moins critiques que pour les technologies Bulk.

L'électro migration

L'électro migration est un mécanisme connu en électronique de puissance. Il correspond au déplacement d'atomes provoqué par un flux d'électrons dans une piste conductrice [10]. Le déplacement de matière peut, à la longue, provoquer une cassure de la piste, ainsi que la rupture de la couche de passivation, laissant le champ libre à la corrosion. Des règles de conception sont définies dans les DRM (Design Rule Manual) de toutes les technologies silicium afin d'assurer le fonctionnement du circuit pendant 10 ans pour différentes températures.

Claquage de l'oxyde de grille

Lorsque des tensions importantes sont appliquées entre le drain et la grille d'un transistor, un chemin conducteur peut se former à travers l'oxyde de grille. Ce phénomène est appelé le claquage de l'oxyde de grille.

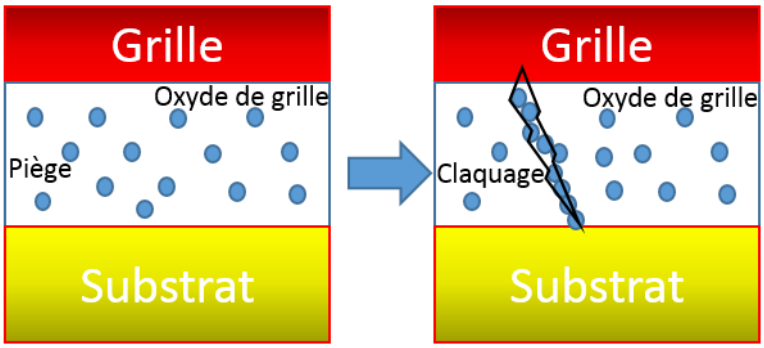


Figure I-32: Représentation du claquage de l'oxyde de grille

Le modèle de percolation [11] détaillé sur la Figure I-32 permet d'expliquer simplement la formation du chemin conducteur. Quand une forte tension est appliquée sur la grille, des pièges sont créés dans l'oxyde de grille. Lorsque suffisamment de pièges sont apparus, un chemin conducteur se forme entre le drain et la grille. Il existe plusieurs types de claquage :

- Un claquage dit dur, la grille ne contrôle plus le canal et le transistor est détruit.
- Un claquage progressif et mou, le composant fonctionne encore mais ses caractéristiques sont fortement dégradées.

Ce mécanisme de dégradation entre en jeu surtout pour des amplificateurs non linéaires où des pics de tension apparaissent aux bornes du transistor.

Phénomène d'avalanche d'un transistor bipolaire.

L'avalanche est un phénomène de multiplication des porteurs soumis à un fort champ électrique. Lorsque la polarisation en inverse de la jonction devient très forte, un nombre important de paires électrons-trous sont créées par un phénomène d'ionisation par choc. Ces porteurs libérés dérivent grâce au fort champ électrique et peuvent, par un phénomène d'ionisation par impact générer au passage d'autres paires électrons-trous, phénomène comparable à celui d'une avalanche neigeuse (figure I-34). L'avalanche est caractérisée par le facteur de multiplication M qui mesure l'augmentation du courant dans la zone de charge d'espace pour un type de porteur. Par exemple, pour un courant d'électrons I_n qui rentre dans la jonction, le courant de l'autre côté de la jonction sera $M * I_n$.

En pratique, on utilise plutôt le terme M−1, plus représentatif du mécanisme d'augmentation du courant dans la jonction. Comme on le voit sur la figure I-33, pour un électron injecté coté base, M électrons seront récupérés côté collecteur. Les courants de base et collecteurs varient d'une même quantité, égale à$(M-1)*I_{nc}$.

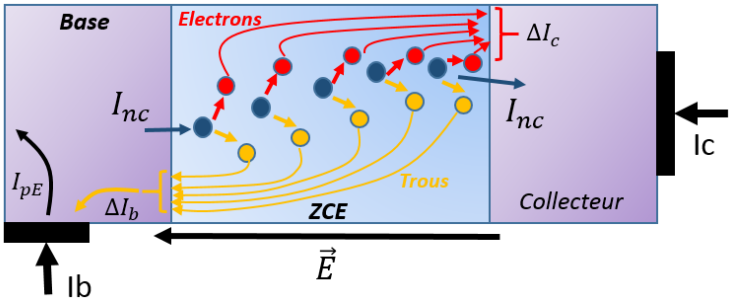


Figure I-33: Mécanisme d'avalanche dans une jonction base/collecteur

La tension BV_{CEO} est un paramètre important de l'optimisation du transistor bipolaire. Elle donne une mesure de l'avalanche dans la jonction base/collecteur d'un transistor bipolaire en fonctionnement, contrairement à la tension BV_{CBO} qui est une caractéristique d'une jonction PN uniquement. A cause de l'effet transistor, l'avalanche apparait beaucoup plus tôt dans la jonction B-C lorsque le transistor est en fonctionnement. Pour les transistors bipolaires (HS de la technologie BICMOS9 MW), cette tension est de l'ordre de 1.5 V, et elle dépend généralement du point de fonctionnement. Cette faible valeur de BV_{CEO} est un des principaux points demandant une grande vigilance lors de l'optimisation du circuit. En effet, la tension maximale applicable à un transistor connecté en montage émetteur commun doit être inférieure à la tension de claquage collecteur-émetteur, ce qui limite fortement les tensions d'alimentation.

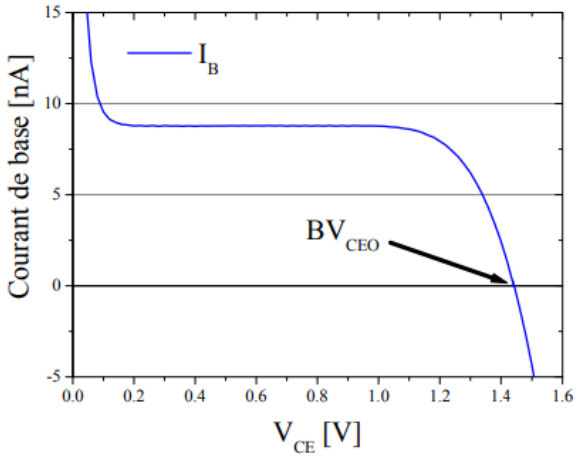


Figure I-34: Définition de la tension de claquage BV_{CEO}

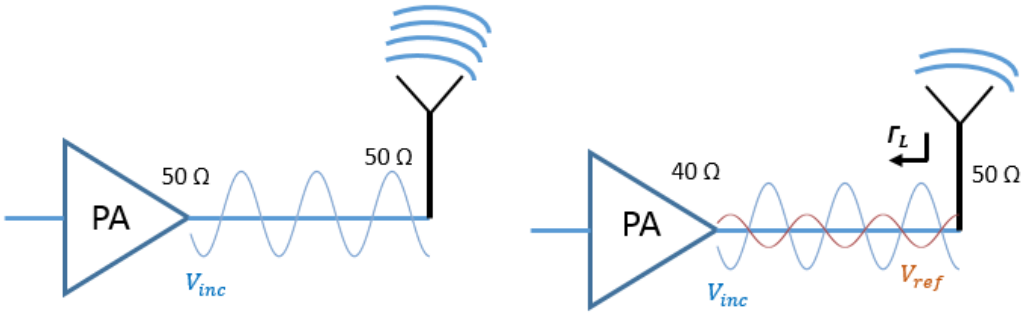
On observe sur la figure I-34 que le courant d'avalanche a tendance à diminuer le courant de base (I_b) . La tension BV_{CEO} est par définition la tension statique pour laquelle le courant de base s'annule et change de signe, à cause de l'augmentation du courant d'avalanche.

La tension de claquage BV_{CEO} diminue lorsque le gain du transistor augmente. Il y a donc un compromis à trouver entre un fort gain et une forte tension d'avalanche. Cependant, si la tension BV_{CEO} est un facteur de mérite simple du transistor bipolaire, la tension collecteur-emmetteur (V_{ce}) maximale disponible peut lui être bien supérieure. Selon M Rickelt [12], lorsque V_{ce} est supérieur à BV_{CEO}, le courant I_b est negatif, ce qui est source d'instabilités dans le composant à cause de l'ionisation par impact dans la jonction B/C. Il est néanmoins possible, en modifiant les conditions de polarisation du composant de retarder l'apparition de ces instabilités, et donc de disposer d'une plus grande plage de variation de V_{ce}.

Taux d'ondes stationnaires.

Une onde stationnaire est le phénomène observé lors de la propagation simultanée dans des sens opposés de plusieurs ondes de même fréquence dans un même milieu physique. Les ondes stationnaires peuvent affecter tous les phénomènes vibratoires : mécanique, sonore, optique et électromagnétique. En micro-électronique on retrouve cet phénomène sur des lignes de transmission qui permettent de faire le lien entre différents blocs. Au lieu d'obtenir une onde unique qui se propage dans un sens, on observe une multitude d'ondes qui en se recombinant créent une onde stationnaire. On identifie deux principales sources d'ondes stationnaires dans les circuits RF :

- *La désadaptation d'impédance entre deux blocs*. Si la charge présentée à un autre bloc n'est pas adaptée, une partie de l'onde incidente émise par ce bloc sera réfléchie vers ce dernier comme présenté sur la Figure I-35, avec Γ_L le coefficient de réflexion de la charge.



a) Absence d'onde sationnaire **b) Presence onde stationnaire**

Figure I-35: Réflexion d'une onde sur la charge d'un amplificateur de puissance

- *Le couplage d'antennes dans un réseau beamforming.* Comme expliqué dans l'étude de cas (I-2-3), lorsqu'on est en présence d'un réseau d'antenne, il existe forcément un cas d'utilisation ou les éléments RF verront une onde stationnaire.

Sous certaines conditions de phase entre l'onde incidente et l'onde réfléchie, des interférences constructives et destructives peuvent dégrader les performances du système RF voire engendrer une destruction du dispositif. Pour illustrer ce phénomène, notons $V_{incidente}$, l'amplitude de l'onde incidente. On peut alors déterminer $V_{réfléchie}$ l'amplitude de l'onde réfléchie par la charge avec l'équation (I-27) :

$$V_{réflechie} = V_{incidente} * \Gamma_L \tag{I-27}$$

avec :

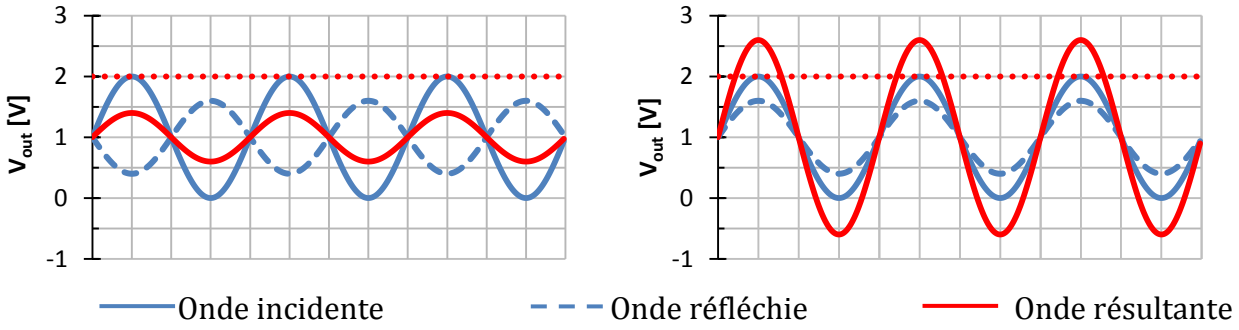
$\Gamma_L = \rho * e^{j\varphi}$: coefficient de réflexion complexe

ρ : module du coefficient de réflexion

φ : phase du coefficient de réflexion

L'onde résultante en sortie du PA sur la charge a pour amplitude :

$$V_{out} = V_{incidente} + V_{réfléchie} = (1 + \Gamma_L).V_{incidente} \tag{I-28}$$



a) Recombinaison destructive **b) Recombinaison constructive**

Figure I-36: Recombinaison des ondes incidence et réfléchie en sortie du PA

Pour certaines phases de l'onde réfléchie imposée par le coefficient de réflexion, des interférences constructives sont créées. La tension résultante V_{out} peut alors devenir largement supérieure à la tension $V_{incidente}$ (Figure I-36). Sous des conditions sévères de désadaptation d'impédance en sortie du PA, ces interférences peuvent conduire à la détérioration ou à la destruction de l'amplificateur, si des marges de sécurité n'ont pas été prises ou si ce dernier n'est pas protégé face aux désadaptations d'impédance.

Le rapport d'ondes stationnaires (ROS) aussi appelé VSWR (Voltage Standing Wave Ratio) permet d'exprimer la qualité de l'adaptation de l'antenne. Il est défini par l'équation (I-29). Un ROS égal à 1 signifie que l'antenne est parfaitement adaptée au PA.

$$ROS = VSWR = \frac{1 + |\Gamma_L|}{1 - |\Gamma_L|} \quad \text{avec :} \quad \Gamma = \frac{Z_L - Z_{PA}}{Z_L + Z_{PA}} \tag{I-29}$$

avec :

Γ_L : coefficient de réflexion en sortie du PA
Z_L : impédance de la charge présentée au PA
Z_{PA} : impédance de sortie du PA

Le Taux d'Ondes Stationnaires (TOS) peut aussi être utilisé. Il est défini par l'équation (I-30) et indique la quantité de l'onde incidente qui est réfléchie. Il est exprimé en pourcentage.

$$TOS = 100 * \frac{ROS - 1}{ROS + 1} = 100 * \rho \tag{I-30}$$

La Figure I-37 donne le pourcentage d'onde qui sera réfléchi par la charge en fonction de la qualité de l'adaptation exprimée avec le ROS. Par exemple pour un ROS de 4, 60% de l'onde émise par le PA sera réfléchie par la charge.

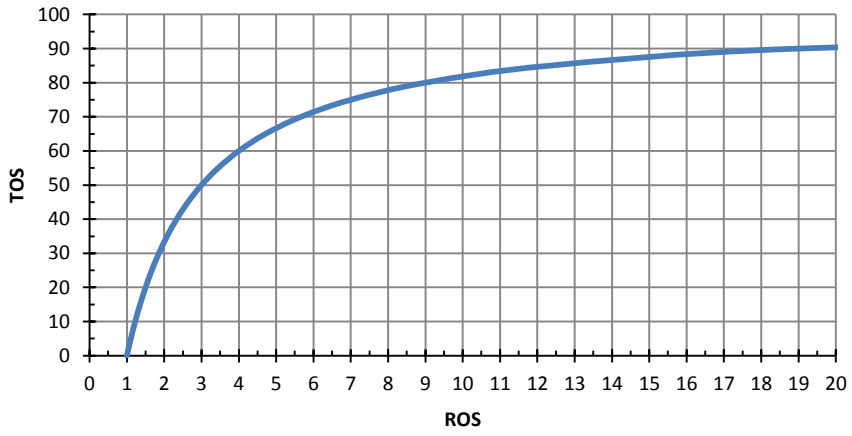


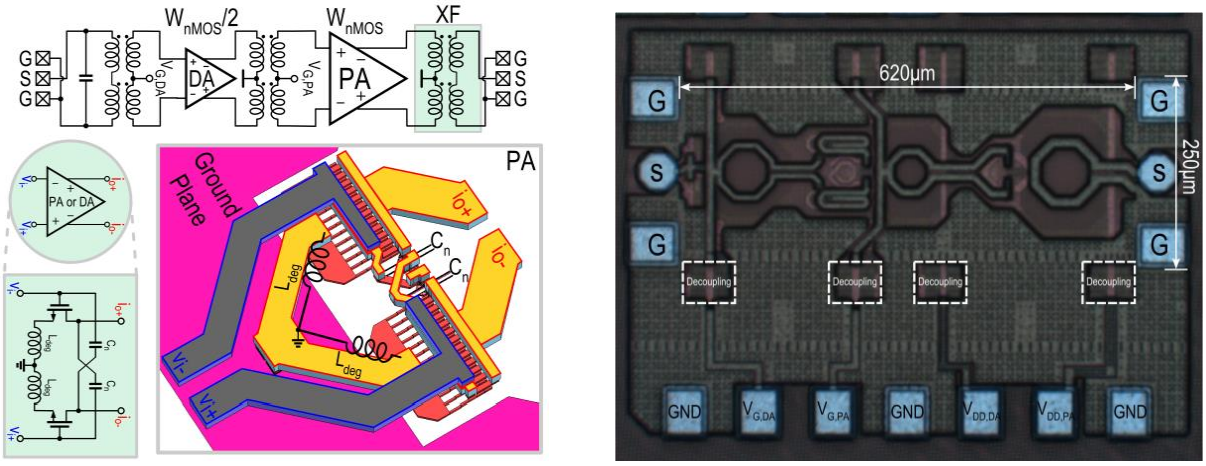
Figure I-37: Représentation graphique du TOS en fonction du ROS

I.4. Etat de l'art des PA aux fréquences millimétriques.

L'état de l'art des PAs conçus spécifiquement pour la 5G commence à être assez conséquent. En effet, on trouve de nombreux papiers qui présentent des PAs avec différentes problématiques. Nous allons donc nous intéresser aux amplificateurs de puissance millimétriques à 28 GHz qui répondent aux critères de la 5G donc avec une faible consommation et une bonne linéarité. En revanche, il est regrettable que seuls trois papiers exposent la problématique de la variation de charge pour un PA. Sachant que cette problématique est bien réelle lorsqu'on envisage d'utiliser un réseau d'antennes.

1.9 Amplificateur de puissance à haut rendement à 28 GHz.

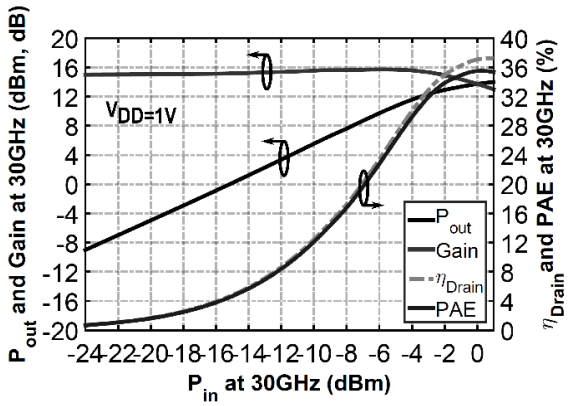
Le PA décrit dans l'article [13] est composé de deux étages différentiels montés en source commune pour une surface de 0,155mm^2(figure I-38). Les cellules amplificatrices sont polarisées en classe AB. Les cellules de puissance présentent une capacité MOM pour augmenter l'isolation de la structure. Ce circuit est implémenté en technologie CMOS 28 bulk de chez TSMC. Deux baluns réalisent la conversion du mode commun vers le mode différentiel, il joue aussi le rôle d'adaptation d'impédance.



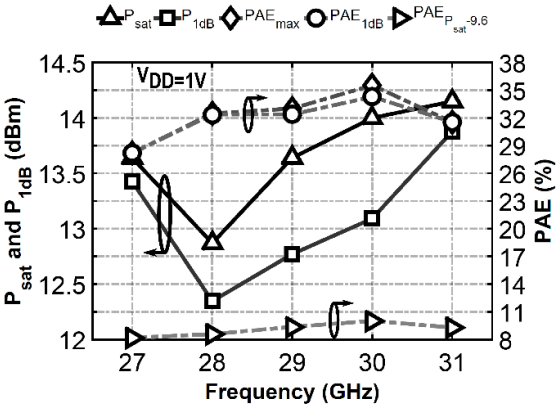
a) Schéma électrique **b) Photomicrographie**

Figure I-38: PA à haut rendement à 28 GHz [13]

Au niveau des performances RF, la P_{sat}, la P_{-1dB} et la PAE_{max} sont respectivement de 14 dBm, 13,2 dBm et 35,5 % avec un gain de 15,7 dB à 30 GHz (Figure I-39). La puissance de sortie est un peu faible, car il n'y a qu'une seule voie d'amplification. En revanche, cela simplifie la réalisation du réseau de sortie, ce qui permet de maximiser l'efficacité du PA au détriment de la puissance de sortie.



a) Pout, Gain et PAE en fonction de P_{in}

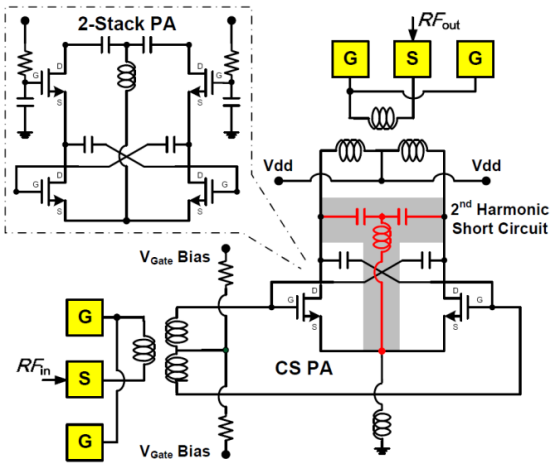


b) Psat, P1dB et PAE en fonction de la fréquence

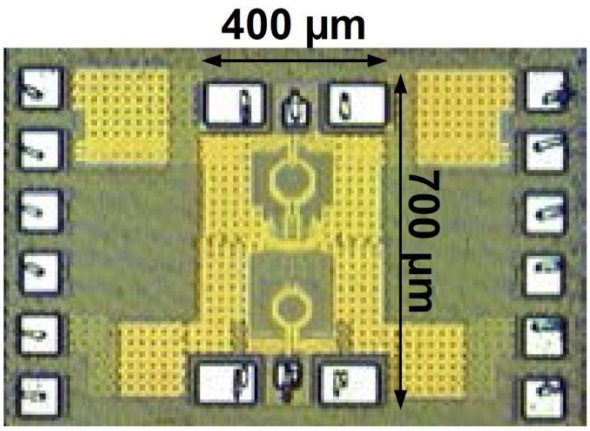
Figure I-39 : Performances du PA haut rendement [13]

1.10 Amplificateur de puissance « stacked » à 28 GHz.

Le PA présenté dans l'article [14] est illustré sur la Figure I-40, il utilise une structure différentielle. La cellule amplificatrice est polarisée en classe AB afin de maximiser la linéarité. Pour améliorer le gain et la puissance de sortie, l'auteur a ajouté un transistor et a ainsi préféré utiliser une structure empilée (stacked). Cette structure permet de répartir la tension d'alimentation sur deux transistors et ainsi d'augmenter la tension d'alimentation pour obtenir des puissances de sortie plus élevées. Ce circuit est implémenté en technologie CMOS de chez Samsung System LSI. Il occupe une surface de 0,28 mm^2.



a) Schéma électrique

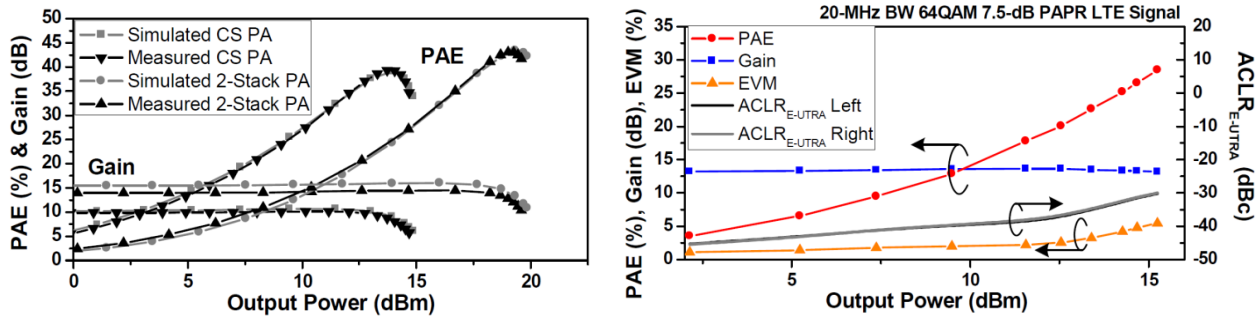


b) Photomicrographie

Figure I-40 : PA à topologie stacked fonctionnent à 28 GHz [14]

Le PA stacked différentiel délivre à 28 GHz une puissance de saturation et de compression de 19,8 dBm et 18,6 dBm respectivement. Un maximum de PAE de 43,3 % et

un gain en puissance de 13,6 dB est observé sur la figure I-42. Son EVM est de -27,5 dB pour une modulation 64-QAM à 3 Gb/s avec 7,5 dB de PAPR.

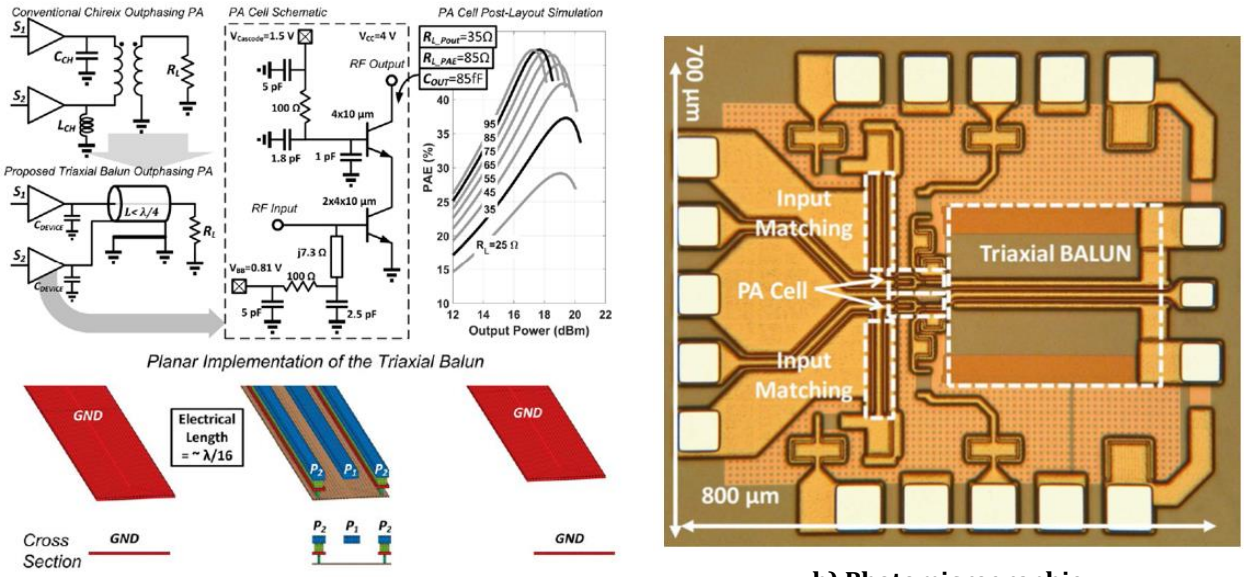


a) Gain et PAE en fonction de P_{out} **b) Gain, PAE, EVM et ACLR en fonction de P_{out}**

Figure I-41 : Performances du PA stacked [14]

1.11 Amplificateur de puissance en technologie BICMOS à 28 GHz.

Le PA SiGe présenté dans [15] utilise une structure mode commun dont la surface est de 0,56mm². La cellule de puissance, illustrée sur la figure I-42 est basée sur une topologie cascode utilisant des transistors bipolaires. La cellule est alimentée par le biais d'une faible impédance pour évacuer les porteurs générés par l'ionisation par impact et ainsi améliorer le breakdown de la cellule. L'architecture globale du PA est basée sur un balun triaxial pour recombiner la puissance de deux cellules. L'intégration sur silicium du balun triaxial se traduit par un conducteur central P1 et un blindage P2 connecté à la masse.

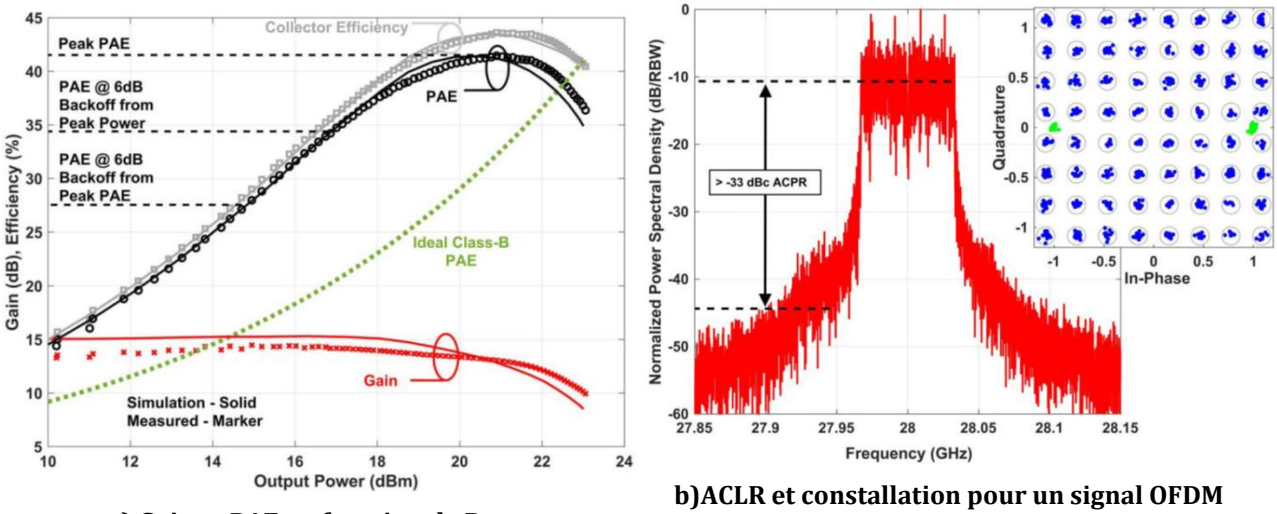


a) Schéma électrique **b) Photomicrographie**

Figure I-42 : PA SiGE à 28 GHz [15]

Le gain petit signal mesuré est de 14dB. La puissance de sortie est de 23 dBm avec une PAE correspondant de 35,5%. La PAE max de 41% est atteint pour une puissance de sortie de 21 dBm. La PAE mesurée à 6dB de recul par rapport à la puissance maximale de 23 dBm est de 34,7%.

L'amplificateur de puissance a également été testé avec un signal OFDM de 80MHz avec une modulation de 64 QAM et un PAPR de 8,1dB. La puissance de sortie moyenne avec modulation est de 14,3 dBm avec un EVM RMS de 3% obtenu par l'utilisation d'un algorithme DPD sans mémoire. La PAE moyenne observée est de 25,3 %. La puissance dans les canaux adjacents (ACLR) est illustrée sur la figure I-44 et indique une atténuation relative de -33 dBc par rapport à 14.8 dBm (Pout) pour une fréquence décalée de 60 MHz par rapport à *Fc*.



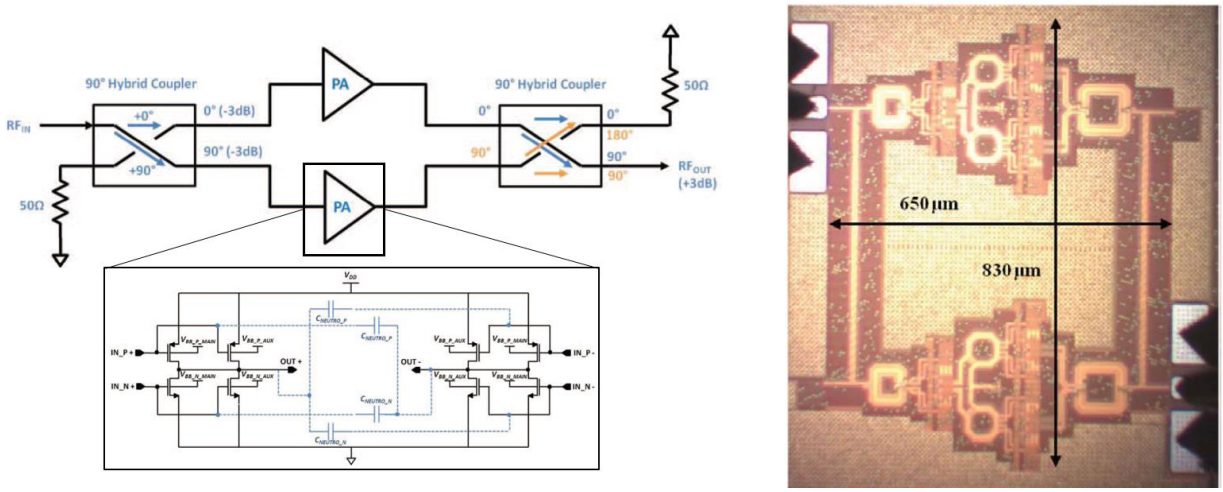
a) Gain et PAE en fonction de P_{out}

b)ACLR et constallation pour un signal OFDM 60MHz 64 QAM à Pout=14,83dBm

Figure I-43 : Performances du PA [15]

1.12 Amplificateur de puissance « self contained » à 28 GHz.

Le PA expliqué dans l'article [16] cible les applications multi-éléments à formation de faisceaux (beamforming). Cette amplificateur de puissance est implémenté en technologie 28nm FDSOI de STMicroelectronics et occupe une surface de 0,53 mm^2. Ce circuit présente une topologie équilibrée qui associe deux cellules de puissance à des coupleurs hybrides (figure I-44). Chaque chemin d'amplification est composé de deux étages différentiels. La cellule de puissance utilise l'architecture ''push pull'' pour obtenir une bonne AM/AM et une bonne AM/PM. La polarisation segmentée par l'utilisation de la « back gate » assure une meilleure linéarité et une puissance de sortie plus élevée. De plus, une neutralisation capacitive est effectuée pour augmenter le gain, l'isolation et la stabilité du PA.

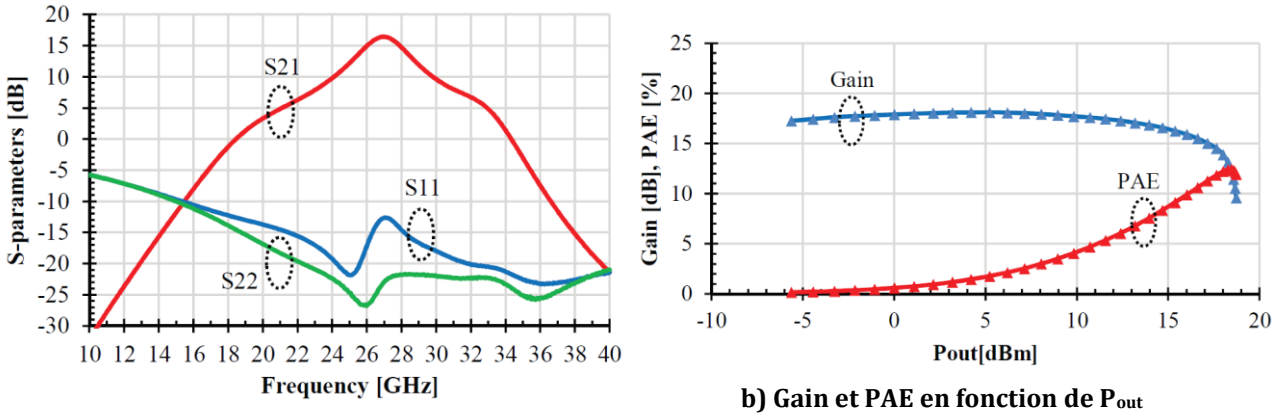


a) Schéma électrique

b) Photomicrographie

Figure I-44 : PA self contained 28nm FDSOI à 28 GHz [16]

Au niveau des performances RF, le gain petit signal mesuré est de 16,5dB à 27 GHz. Les paramètres S11 et S22 sont en dessous de -10dB sur une large bande de fréquences [15GHz-40 GHz]. La topologie équilibrée fournit une P_{sat}, et un P_{-1dB} de 18,7dBm et 15,4 dBm respectivement avec une PAE max de 12,4%. A part la PAE qui est faible, les autres résultats sont probants sachant que cet amplificateur a l'avantage de la robustesse aux variations de charge que les autres PAs ne possèdent pas.



a) Parametre S

b) Gain et PAE en fonction de P_{out}

Figure I-45 : Performances du PA self contained 28nm FDSOI [16]

I.5. L'amplificateur équilibré une solution prometteuse pour la 5G.

Comme présenté dans les paragraphes précédents, la 5G s'oriente vers une topologie beamforming à réseau d'antennes. Cette architecture offre de nombreux avantages mais implique des contraintes de conception comme le couplage entre antennes. Le VSWR omniprésent dans un réseau d'antennes, dégrade les performances générales de l'application. C'est pourquoi des architectures novatrices comme le self-healing et/ou le self-contained [1] sont pertinentes dans ces types d'émetteurs. La structure amplificateur de puissance équilibré est l'une des solutions pour le rendre robuste aux variations de charge de sortie.

Dans l'objectif de faire un choix d'architecture pour les applications beamforming, une comparaison entre un amplificateur de puissance classique et une structure équilibrée a été menée. Cette comparaison se divise en deux grandes parties :

- Une étude de cas ou deux PAs ont été conçus en technologie CMOS65 SOI FEM de chez STMicroelectronics. Les deux structures sont conçues pour avoir le même Gain et la même PAE afin de pouvoir les comparer selon les critères : linéarité (IMD3 et ACPR), gain, PAE et ACPR en présence de VSWR.
- Mesure d'amplificateurs de puissances classiques et équilibrés fonctionnant à 1,9 GHz.

1.13 Comparaison des structures conventionnelle et équilibrée

Caractéristique des deux structures amplificatrices.

La cellule de puissance utilisée pour réaliser cette comparaison est un montage stacké avec une adaptation entre les deux transistors (Figure 46). Le montage stacké est privilégié pour atteindre de fortes puissances de sortie. La cellule de puissance comporte un seul étage.

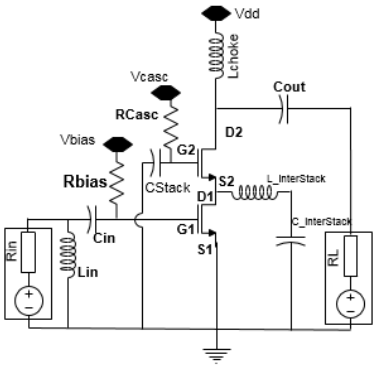


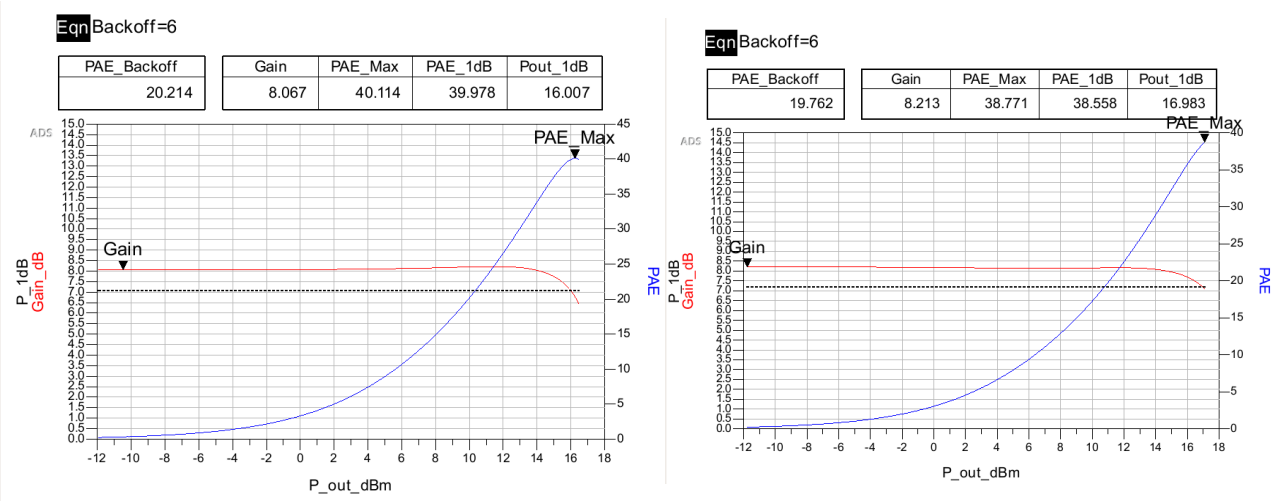
Figure I-46 : Montage stacké avec interstack

Les caractéristiques des cellules de puissance pour chaque structure amplificatrice sont résumées dans le tableau I.7.

Caractéristiques	PA conventionnel	PA équilibré
W transistor	450 um	200 um
L transistor	65 nm	65 nm
L_in	150 pH	140 pH
L_Choke	190 pH	345 pH
L _InterStack	190 pH	345 pH
C_InterStack	350 fF	350 fF
C_Stack	1 pF	1 pF
Idc	11,64 mA	6,2 mA

Tableau I-7 : Caractéristiques des cellules amplificatrices

Les résultats des simulations des deux PA sont illustrés sur la figure I-47 et résumés dans le tableau I-8. Les deux structures restent proches en performance.



a) PA Conventionnel **b) PA équilibré**

Figure I-47 : Résultats de simulation des cellules amplificatrices

Caractéristiques	PA conventionnel	PA équilibré
Gain @ 28GHz	8 dB	8,2 dB
Pout_1dB	16 dBm	16,9 dBm
PAE_1dB	39,9 %	38,5 %
PAE _Max	40,1 %	38,7 %
PAE_Backoff (6dB)	20,2 %	19,7 %
Idc	11,64 mA	12,4 mA

Tableau I-8 : Résultats large signal des cellules amplificatrices

Résultat de linéarité des deux structures.

La linéarité est le deuxième paramètre à prendre compte pour comparer les deux structures. Pour cela, il est nécessaire de définir un nouveau paramètre, la puissance linéaire d'un PA notée $\boldsymbol{P_{lin_{@IMD3=-37dBc}}}$. Cette notion traduit la puissance de sortie qu'un amplificateur de puissance peut fournir en respectant le critère d'IMD3 défini par la norme. Pour notre comparaison nous prendrons -37 dBc (valeur similaire à la concurrence TGA4030-SM de Qorvo) comme critère de linéarité.

Les figures 48 et 49 illustrent les résultats de simulation des deux PA. Les deux structures ont les mêmes performances en linéarité. Le tableau I-9 regroupe les résultats obtenus.

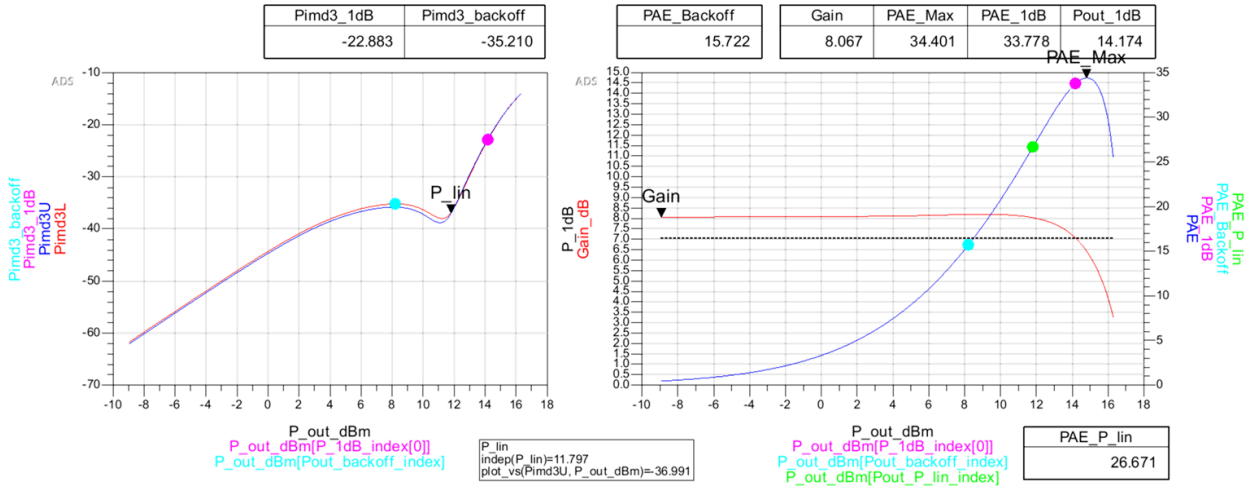


Figure I-48 : Simulation en linéarité du PA conventionnel

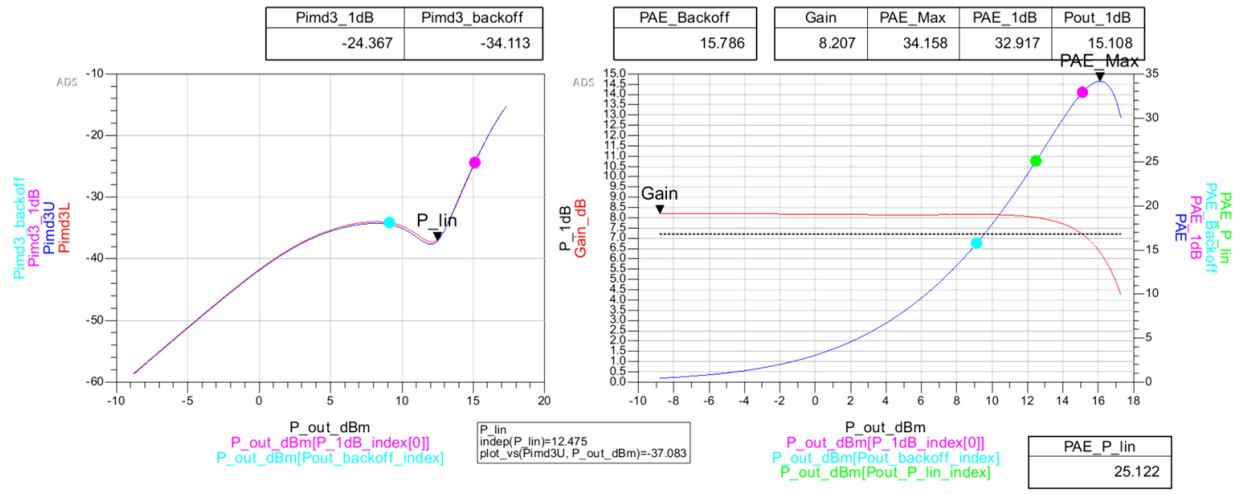


Figure I-49 : Simulation en linéarité du PA équilibré

Caractéristiques	PA conventionnel	PA équilibré
Gain @ 28GHz	8 dB	8,2 dB
Pout_1dB	14,1 dBm	15,1 dBm
PAE_1dB	34,4 %	32,9 %
PAE _Max	34,7 %	34,1 %
PAE_Backoff (6dB)	15,72 %	15,78 %
Idc	11,64 mA	12,4 mA
$P_{lin_{@IMD3=-37dBc}}$	11,79 dBm	12,47 dBm
PAE @P_lin	26,6 %	25,12 %

Tableau I-9 : Résultat d'IMD3 des 2 cellules amplificatrices

Résultat des deux structures en présence de VSWR.

Pour finaliser cette étude de cas, une simulation en modélisant l'effet de la variation du VSWR a été réalisée. Pour cela, il est nécessaire de faire varier la charge d'un amplificateur de puissance défini par le système d'équation I-31 et illustré sur la figure I-50.

$$\begin{cases} R_{Ant} = real(Z_{complex}) \\ X_{Ant} = imag(Z_{complex}) \end{cases} \quad \text{(I-31)}$$

avec :

$$Z_{complex} = Z_L * \frac{\rho + 1}{\rho - 1}$$

$$\rho = complex(\cos(Phi) * \frac{(Coef_{Vswr} - 1)}{(Coef_{Vswr} + 1)} \ , \ \sin(Phi) * \frac{Coef_{Vswr} - 1)}{(Coef_{Vswr} + 1)})$$

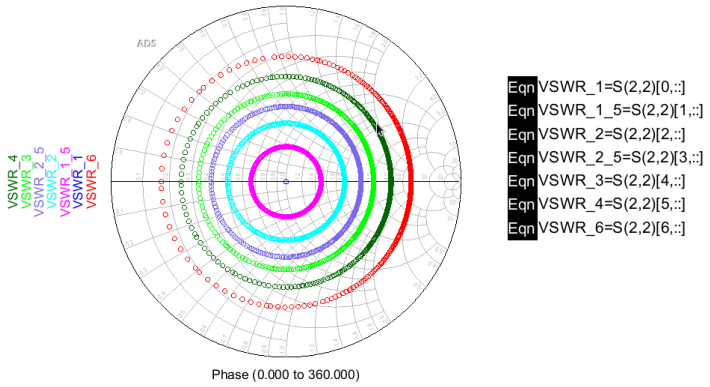


Figure I-50 : Impédance dans l'abaque de smith en présence de VSWR (Z_L =50Ω)

Pour modéliser les différents VSWRs, on fixe la valeur de $Coef_{Vswr}$ et on fait varier la phase de 0 ° à 360°. Pour notre étude, nous prendrons un $Coef_{Vswr}$ égale à 2, valeur déterminée dans le paragraphe I-2-3 lors de l'étude d'un réseau d'antennes.

Les deux structures adoptent des comportements différents lors de la variation du VSWR. Dans le cas d'un amplificateur conventionnel, on observe d'importantes variations de la linéarité, du gain et de la PAE. En revanche, pour une structure équilibrée les variations restent minimes. Les figures 51 et 52 illustrent les résultats des deux PA, qui sont résumés dans le tableau I-10.

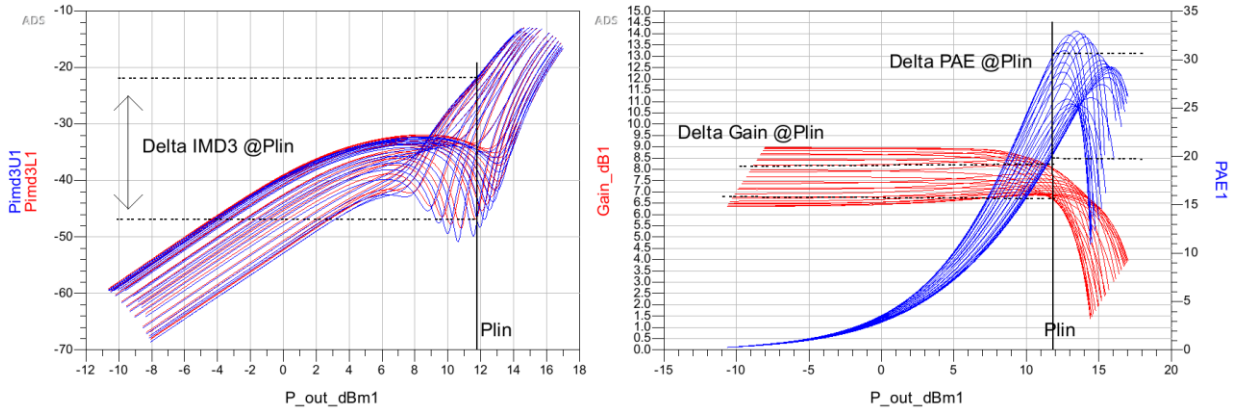


Figure I-51 : Simulation du PA conventionnel pour un VSWR 2 :1

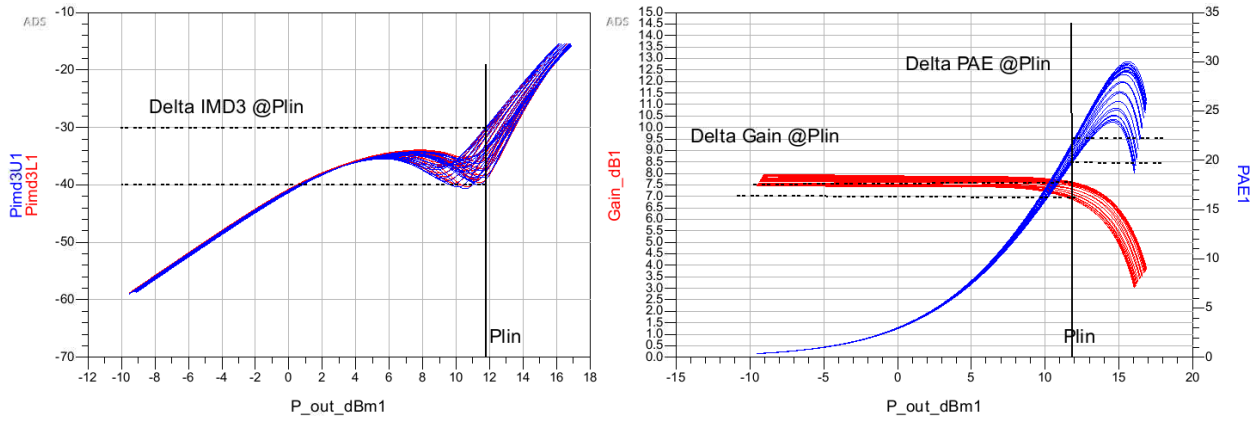


Figure I-52 : Simulation du PA équilibré pour un VSWR 2 :1

Caractéristiques	PA conventionnel @ VSWR 2 :1 @Plin=11.79 dBm	PA équilibré @ VSWR 2 :1 @Plin=12.1 dBm
ΔGain @ petit signal	2,6 dB	**0,5 dB**
ΔGain @ **P_lin**	1,5 dB	**1,1 dB**
ΔPAE @ **P_lin**	10.44 %	**3,8 %**
ΔIMD3 @ **P_lin**	25 dB	**11,7 dB**

Tableau I-10 : Résultat d'IMD3 des cellules amplificatrices

1.14 Mesure des structures conventionnelle et équilibrée à 1,9 GHz

Description générale des mesures

Cette partie présente les mesures effectuées sur des amplificateurs de puissance (PA) fonctionnant à 1.9GHz, ainsi que les mesures réalisées sur une structure dite équilibrée. Les PA ont été conçus par Vincent Knopik. La technologie utilisée est « H9SOIFEM de STMicroelectronics ». Ces mesures vont permettre de comparer le fonctionnement d'une structure équilibrée à celui d'un PA convenitonnel. L'objectif est de montrer l'importance d'une structure équilibrée et de confirmer l'idée de l'utiliser pour les amplificateurs de puissance autonomes (PA self contained).

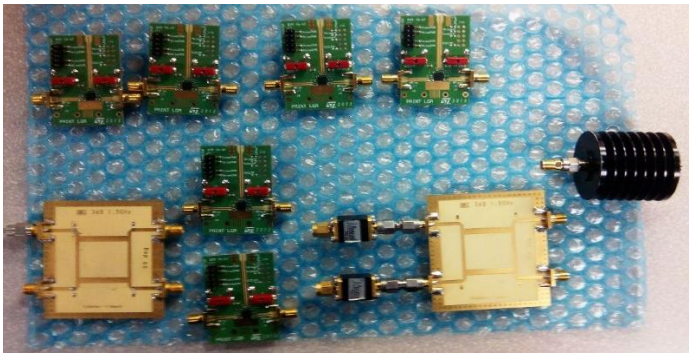


Figure I-53 : Matériel pour réaliser les mesures

Les mesures réalisées sont répertoriées ci-dessous :

- Caractérisation d'un Coupleur Hybride (fréquence central et perte d'insertion)
- Caractérisation de chaque PA individuel (gain et PAE)
- Caractérisation d'une structure équilibrée (gain et PAE)
- Mesure de l'IMD3 pour un PA individuel
- Mesure de l'IMD3 pour une structure équilibrée
- Mesure de VSWR sur un PA individuel
- Mesure de VSWR sur un PA équilibré.

Mesures du coupleur Hybride.

Les mesures du coupleur hybride ont été réalisées à l'aide d'un analyseur de réseaux à deux ports. Le procédé de mesure met en jeu deux configurations distinctes.

Configuration 1(figure I-54) **:** Sur les ports 2 et 4 du coupleur hybride on vient présenter une charge 50Ω. Les deux autres ports du coupleur sont reliés à l'analyseur de réseau.

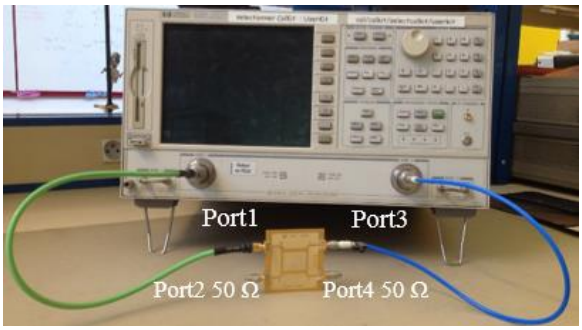
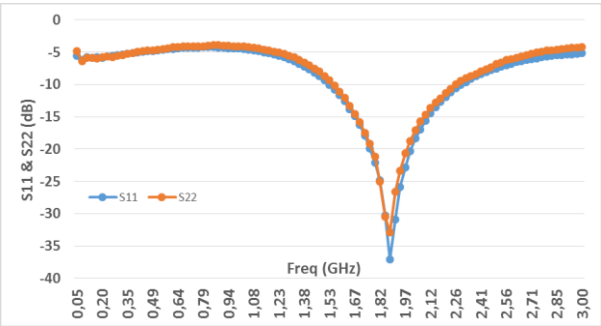
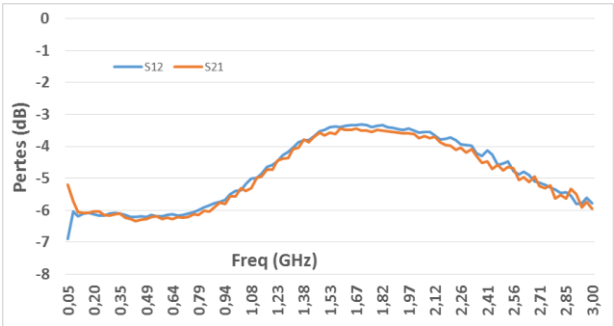


Figure I-54 : Configuration 1 de la mesure du coupleur hybride

Les mesures paramètres S de l'analyseur de réseaux vont permettre de caractériser le coupleur hybride. La fréquence centrale du coupleur est déterminée en analysant S11 et S22 en dB. Les pertes liées au chemin 1->3 sont analysées avec les paramètres S12 et S21 en dB.



a) S11 et S22



b) S12 et S21

Figure I-55 : Résultats de mesure configuration 1.

Configuration 2 (figure I-56) : Sur les ports 2 et 3 du coupleur hybride on vient présenter une charge de 50 Ohms. Les deux autres ports du coupleur sont reliés à l'analyseur de réseaux.

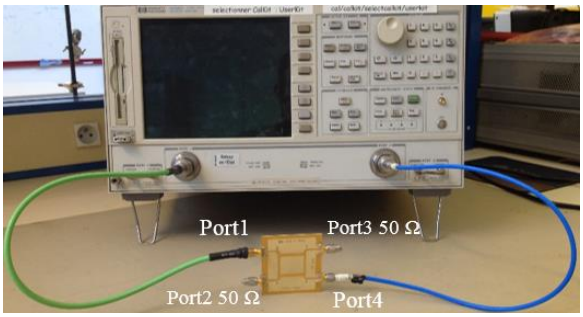
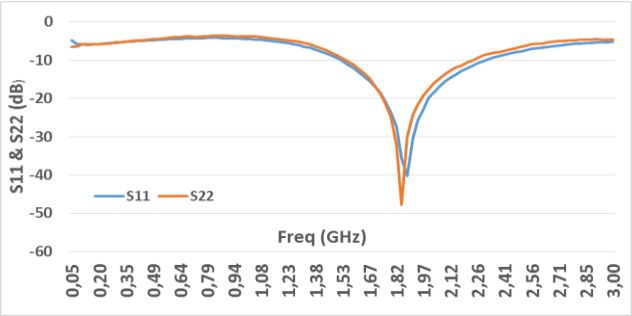
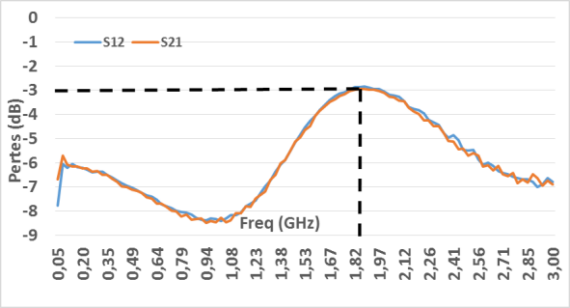


Figure I-56 : Configuration 2 de la mesure du coupleur hybride

Les pertes liée au chemin 1->4 sont analysées avec les paramètres S12 et S21 en dB. Les différents résultats de mesure sont illustrés ci-dessous :



a) S11 et S22



b) S12 et S21

Figure I-57 : Résultats de mesure configuration 2.

Pour compléter la caractérisation du coupleur hybride, il convient de déterminer le déphasage entre les deux bornes de sortie. Pour cela, on va regarder la phase des paramètres S21 des configurations 1 et 2.

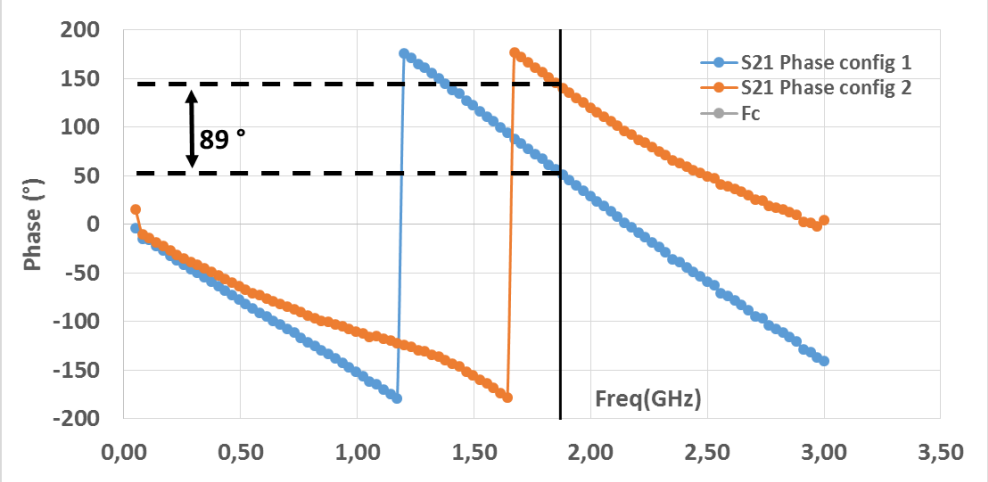


Figure I-58 : Résultats de mesure de la phase de S21 des deux configurations

À partir des résultats obtenus selon les deux configurations précédemment exposées, on peut déterminer les caractéristiques principales du coupleur hybride :

- Fréquence centrale = 1,87 GHz,
- -3,5 dB de pertes lorsque le coupleur fonctionne en mode diviseur de puissance.
- Pertes d'insertion = 0,5 dB.
- Déphasage entre ISO et OUT en sortie = 89°.

Mesure d'un amplificateur de puissance individuel.

Dans ce paragraphe une caractérisation d'amplificateur de puissance est réalisée. Plus précisément, on trace la courbe de gain en fonction de la puissance de sortie (Pout) ainsi que la courbe de PAE en fonction de Pout. Les PA fabriqués sont composés de deux étages : Un étage de gain (DRV) et une cellule de puissance (PWR) représentée sur la figure I-59.

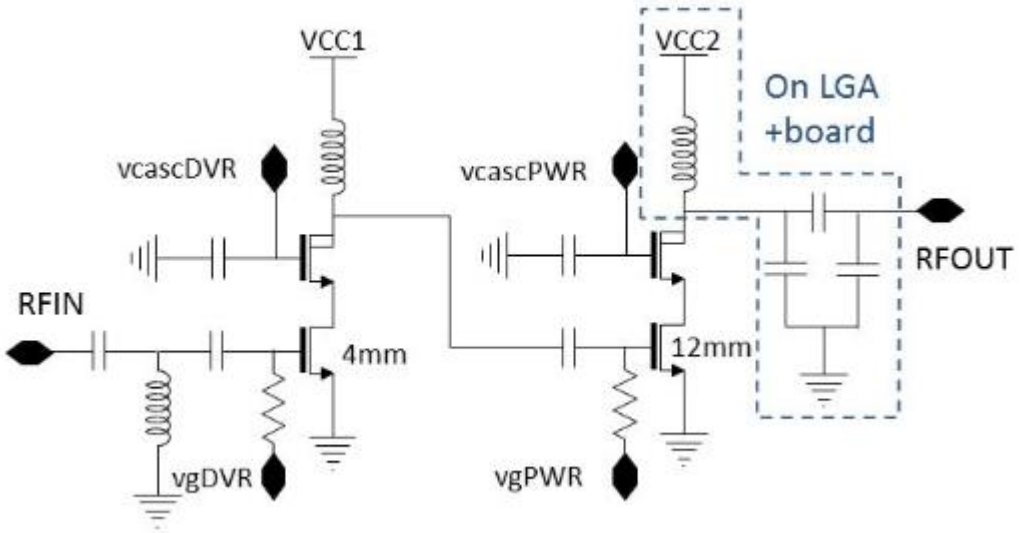


Figure I-59 : Schéma du PA individuel

Les deux étages ont la particularité de se régler en regardant les courants issus des alimentations (*VCC1* et *VCC2*) pour un point de polarisation donnée. En appliquant VCC1=VCC2 =3.4V et Vcascdrv=Vcaspwr=1.7V on doit régler la valeur de *Vbiasdrv* et *Vbiaspwr* de façon à obtenir un courant de 20mA dans la branche alimentée par *VCC1* et 120mA dans la branche alimenté par *VCC2*. Dans ces conditions, le PA présente un gain de 28 dB à 1.87 GHz avec une PAE max de 45%. La puissance à 1dB de compression et la puissance de saturation sont respectivement de 29 dBm et 31 dBm.

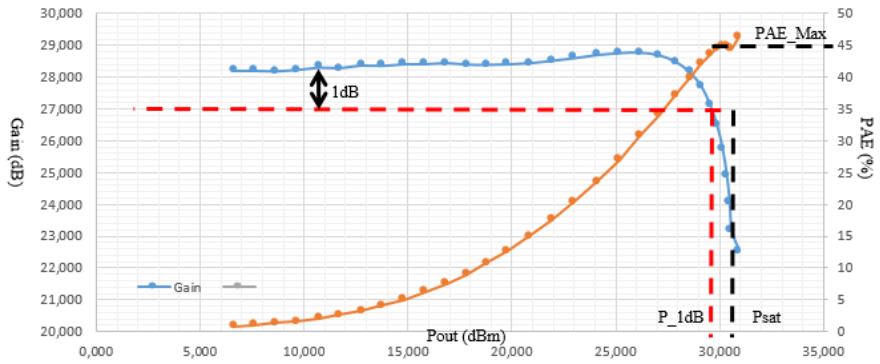


Figure I-60 : Résultats de mesure du PA individuel

Six PA ont été mesurés de la même manière de façon à réaliser une comparaison (figure I-61) et sélectionner le meilleur binôme de PA pour réaliser l'amplificateur de puissance équilibré.

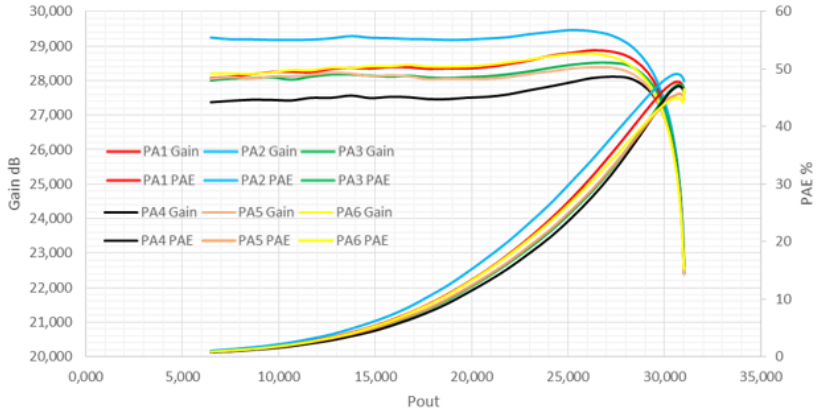


Figure I-61 : Comparaison de mesure des six PA individuels

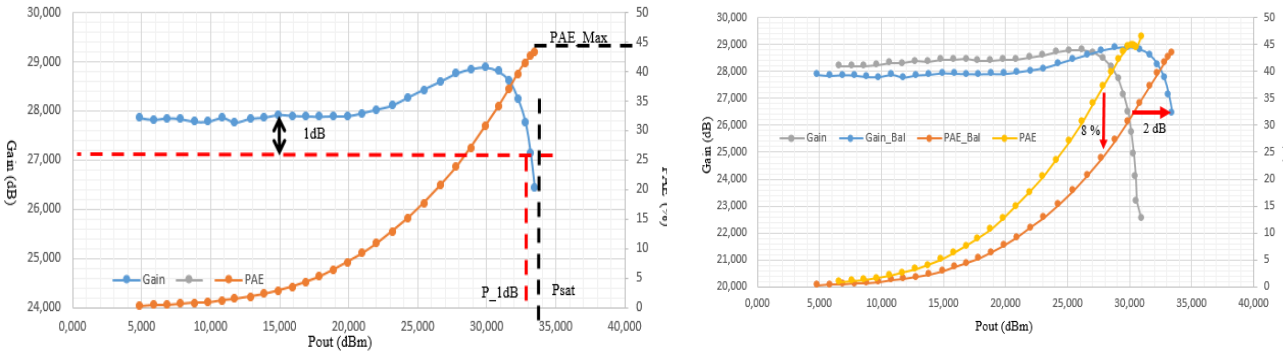
Le tableau I-11 reprend les différentes performances mesurées de chaque PA à la fréquence de 1,87GHz .Les binômes PA1 /PA6 et PA3/PA5 sont les plus appropriés pour réaliser la structure équilibrée. Pour la suite des tests, on prendra le binôme PA1/PA6 pour réaliser les mesures du PA équilibré car leur caractéristique sont les plus proches.

	Fréq (GHz)	Gain (dB)	PAE_Max (%)	P_Sat (dBm)	P_1dB (dBm)
PA1	1,87	28	45	31	30
PA2	1,87	29	48	31,4	30
PA3	1,87	28	47	31	30
PA4	1,87	27,5	46	30,5	29,5
PA5	1,87	28	45	30,7	29,7
PA6	1,87	28	45	31	30

Tableau I-11 : Performances des six PAs individuels

Mesure de l'amplificateur de puissance équilibré.

L'idée est de caractériser un amplificateur de puissance équilibré et de le comparer à une structure individuelle. De la même façon que pour les mesures des PA individuels, on trace la courbe de gain ainsi que la courbe de PAE en fonction de la puissance de sortie Pout.



a) Résultats de mesure PA équilibré

b) Comparaison entre mesure PA équilibré et PA individuel

Figure I-62 : Mesures PA équilibré.

La figure I-62 a. illustre les mesures réalisées sur un amplificateur de puissance équilibré. Le PA équilibré présente un gain de 28 dB à 1.87 GHz avec une PAE max de 45%. La puissance à 1dB de compression et la puissance de saturation sont respectivement de 31 dBm et 33 dBm.

La figure I-62 b. illustre la comparaison entre une structure équilibrée et individuelle. Pour la structure équilibrée, on constate une augmentation des puissances Psat et P1dB de 2 dB qui s'explique par l'ajout du coupleur. La consommation est double pour la structure équilibrée et impacte directement la PAE.

Le tableau I-12 récapitule les différentes performances mesurées de chaque structure de PA.

	Fréq (GHz)	Gain (dB)	PAE_Max (%)	P_Sat (dBm)	P_1dB (dBm)
PA équilibré	1,87	27,5	43	33	32
PA Individuel	1,87	28	45	31	30

Tableau I-12 : Comparaison PA équilibré versus PA individuel

Mesure IMD3 de l'amplificateur individuel.

La mesure IMD3 est l'interaction entre deux fréquences dans un signal qui aboutit à la génération d'une nouvelle fréquence non présente dans le signal d'origine. Le test de distorsion d'intermodulation permet de qualifier un amplificateur de puissance et d'évaluer sa linéarité. Un signal à deux tons va être injecté dans le PA et observé par l'analyseur de spectre afin de déterminer les niveaux de puissance aux fréquences F1, F2, 2F1-F2 et 2F2-F1. En calculant la différence entre la puissance relevée à F1 et la puissance à 2F1-F2, on obtient la valeur d'IMD3. La figure I-63 illustre les résultats de mesure sur une structure individuelle.

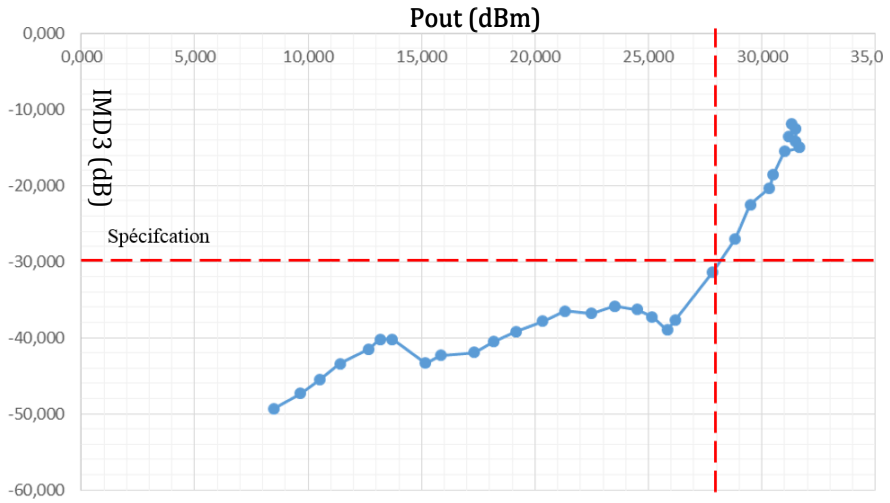


Figure I-63 : Résultats de mesure d'IMD3 pour un PA individuel

L'IMD3 peut être assimilé à l'ACLR (adjacent channel leakage ratio) qui donne une information sur la quantité d'énergie dans les bandes de fréquences adjacentes par rapport à la bande de fréquence utile. La pollution des canaux adjacents est liée aux non linéarités de l'amplificateur de puissance. Afin de ne pas perturber les communications adjacentes l'amplificateur de puissance ne doit pas dépasser un certain niveau. Dans notre application la norme 3G impose un seuil de -30dB. D'après la figure I-63, l'amplificateur de puissance individuel respecte cette norme sur une large gamme de puissance de sortie [8 dBm 28 dBm].

Afin de mettre en évidence l'amélioration de la linéarité par une structure équilibrée, le même procédé de mesure a été opéré sur un amplificateur équilibré. La démarche mise en place est exposée dans le paragraphe suivant

Mesure IMD3 amplificateur équilibré.

On trace la valeur d'IMD3 en fonction de Pout (figure I-64). On ne peut cependant pas tirer de conclusion sur l'amélioration de la linéarité pour une structure équilibrée par rapport à la structure individuelle. En effet, les deux structures ont des puissances de sortie différentes et il n'est donc pas logique de les comparer. En revanche, on remarque que la courbe de la structure équilibrée (courbe bleue) peut se rapprocher de celle de la structure individuelle (courbe grise) avec un décalage de 6 dB de la puissance de sortie.

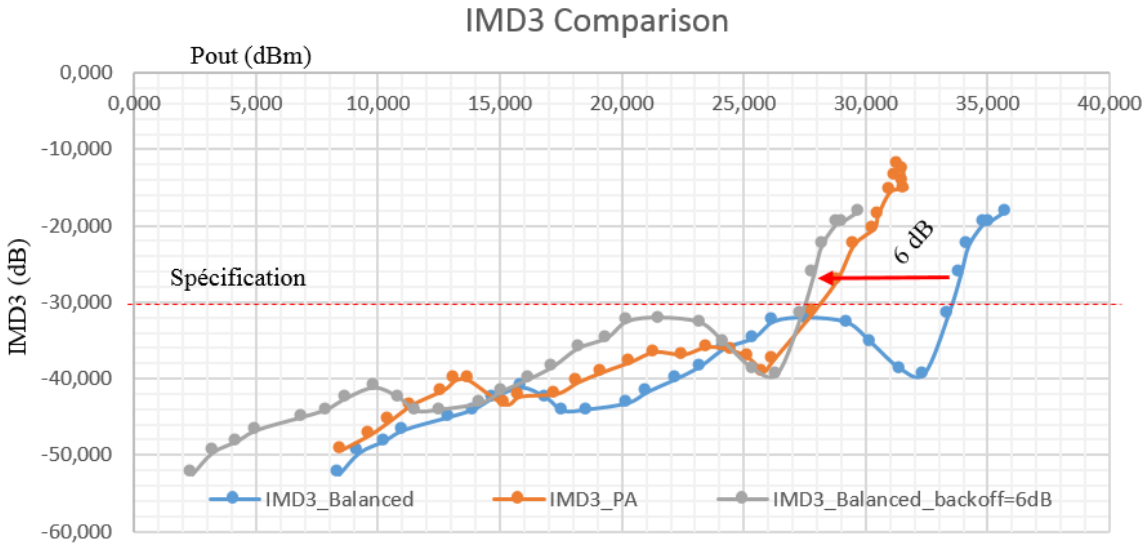


Figure I-64 : Comparaison de la mesure d'IMD3

Dans le but de comparer les deux structures il est nécessaire de trouver une configuration avec les polarisations de la structure équilibrée pour se rapprocher d'une structure individuelle. Pour cela on va volontairement jouer sur *VCC1*, *VCC2*, *Idvcc1* et *Idvcc2*.

En diminuant la tension d'alimentation du deuxième étage on vient diminuer l'excursion de la tension de sortie du PA. C'est-à-dire qu'on bride en quelque sorte la puissance de sortie de la structure équilibrée afin d'obtenir la même puissance de sortie qu'une structure individuelle. En contrepartie la diminution de *VCC2* implique une chute de gain de 1 dB et une diminution de la PAE de 12%. En modifiant le courant de polarisation du deuxième étage (*Idvcc2*), on va agir sur la droite de charge. Cette action va influencer la caractéristique de la PAE. En effet, en appliquant *VCC2*=2.5V et *Idvcc2*=80mA, les caractéristiques Pout et PAE se rapproche d'une structure individuelle. Néanmoins, il reste une différence au niveau du gain qui sera corrigée par la modification de la droite de charge du premier étage (Idvcc1).

En appliquant une certaine polarisation, (*VCC2*=2.5V, *Idvcc2*=80 mA et *Idvcc1*=25 mA) sur la structure équilibrée, on parvient à obtenir les mêmes caractéristiques qu'une structure individuelle (même gain à 0.8 dB près, même PAE à 4% et même Pout à 0.5 dB).

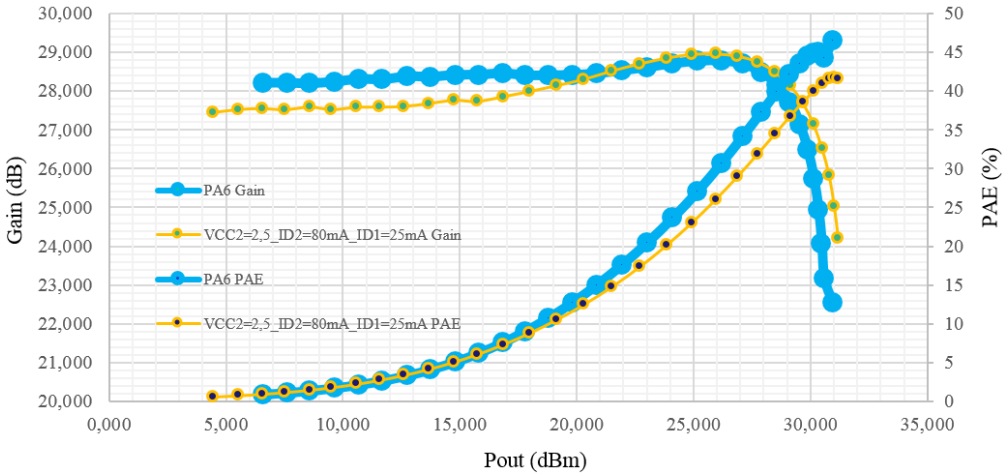


Figure I-65 : Résultats de mesure des PAs individuel et équilibré avec mêmes performances.

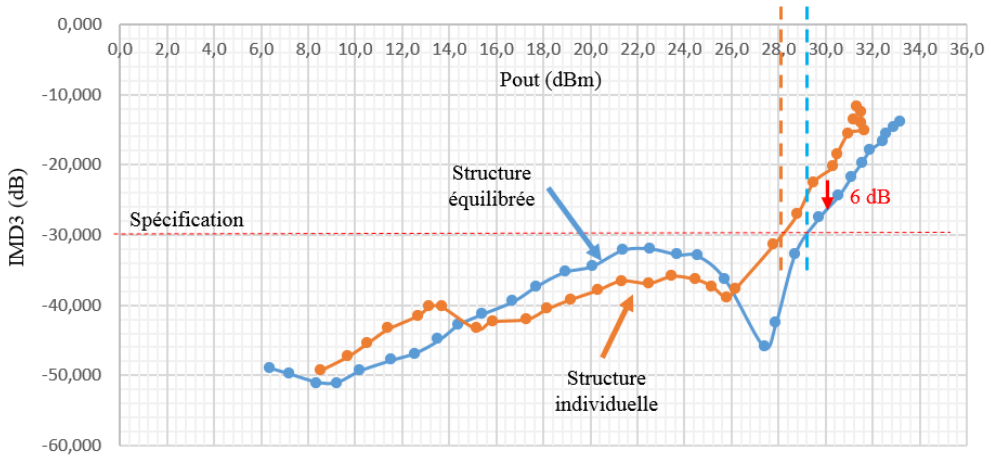
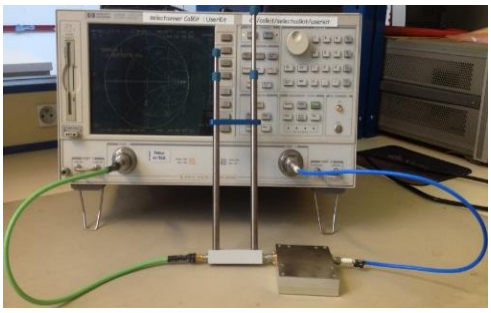


Figure I-66 : Comparaison de mesure d'IMD3 à Pout égale.

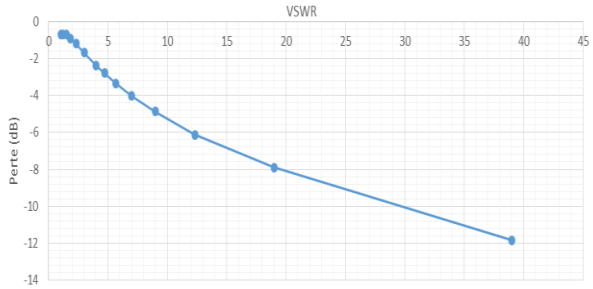
La figure I-66 met en exergue l'avantage d'une structure équilibrée au niveau de la linéarité. En effet, en s'intéressant aux puissances de sortie en dessous de la spécification de -30 dB, on observe une augmentation de 1 dBm pour la structure équilibrée. De plus, à proximité de Psat, le niveau de l'IMD3 est atténué de 6 dB pour un amplificateur de puissance équilibré par rapport à un amplificateur individuel. À ce stade des mesures, on peut confirmer l'hypothèse qu'une structure équilibrée améliore la linéarité d'un amplificateur de puissance par rapport à une structure individuelle pour une puissance de sortie identique.

Mesure VSWR.

Nous verifions la robustesse de la structure équilibrée face aux variations de l'impédance de sortie. Pour cela, on réalise des mesures VSWR avec l'aide d'un tuner load pull manuel qui permet de présenter une charge variable à la sortie du PA. La figure I-67 montre le banc de mesure utilisé.



a) Banc de mesure



b) Résultats de mesure du tuner load pull manuel

Figure I-67 : Pertes d'insertion en fonction du VSWR.

Lorsqu'on présente un fort VSWR, on note des pertes importantes, pour éviter celles-ci, on prendra pour nos mesures un VSWR max de 2 :1 à 1.87 GHz. Dans cette configuration, la perte associée à ce VSWR est de -1.2 dB. On note qu'il est également possible de modifier la phase du VSWR sans pour autant impacter les pertes. C'est cette propriété qui va être utilisée pour procéder aux mesures de VSWR.

Plusieurs points de mesure sont effectués en présentant, à la sortie du PA individuel, un VSWR constant en module (mais variable en phase). La figure I-68 met en évidence l'impact d'un VSWR égal à 2 :1 sur une structure individuelle.

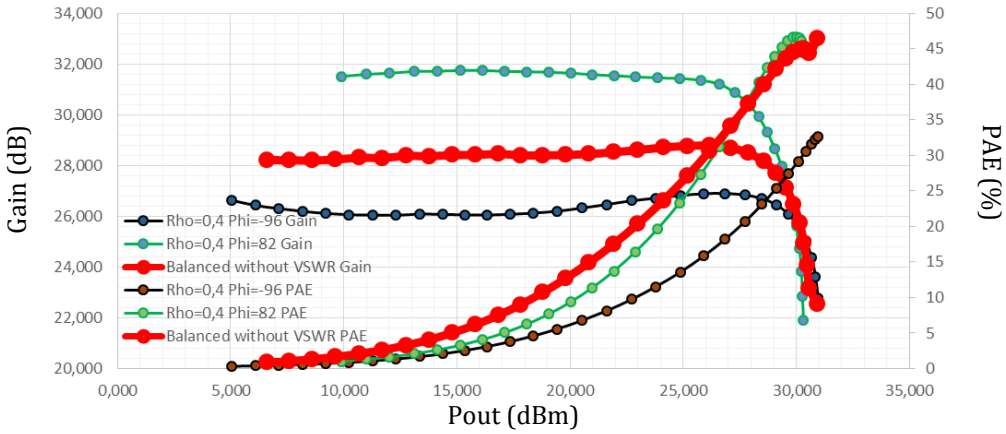


Figure I-68 : Mesure du PA conventionnel en présence de VSWR.

L'impact d'un VSWR sur une structure individuelle est non négligeable. En effet, on constate une variation de 6 dB autour de la valeur nominale pour le Gain et une variation de 20 % au niveau de la PAE dans le pire cas.

On applique le même procédé de mesure sur une structure équilibrée. La figure I-69 illustre le banc de mesure VSWR pour un amplificateur équilibré.

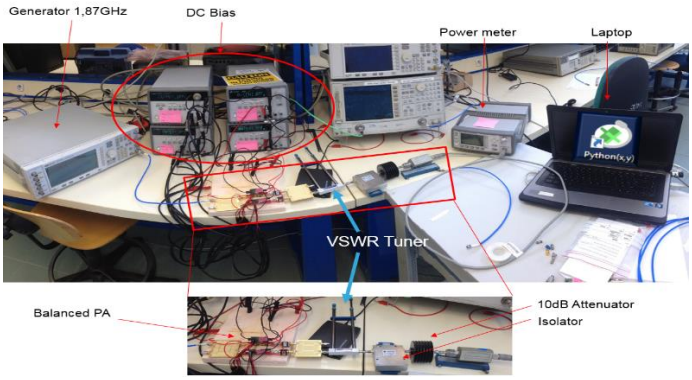


Figure I-69 : Banc de mesure du PA équilibré en présence de VSWR.

On réalise plusieurs points de mesure en présentant à la sortie du PA équilibré, un VSWR constant en module mais variable en phase. La figure 70 illustre la robustesse de la structure face à un VSWR égal à 2 :1.

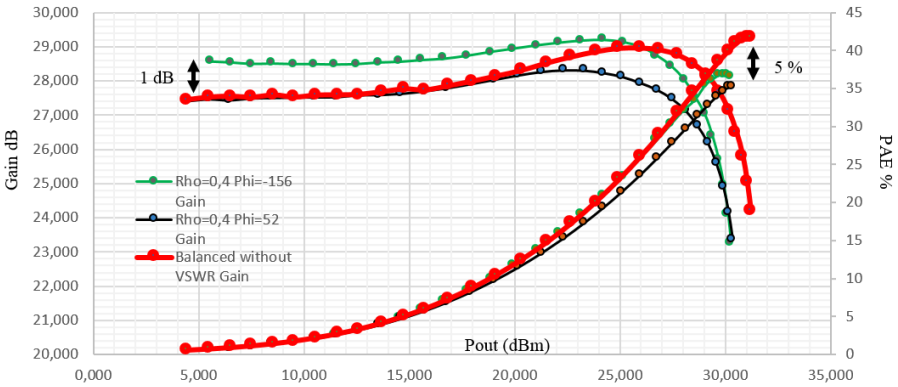


Figure I-70 : Mesure du PA équilibré en présence de VSWR.

À la lecture des résultats, on constate une variation de 1 dB autour de la valeur nominale pour le Gain et une variation de 5 % au niveau de la PAE dans le pire cas. Ce test démontre une certaine résistance au niveau de la désadaptation d'impédance de sortie d'un amplificateur de puissance équilibrée.

1.15 Conclusion

Nous avons présenté une méthodologie de mesure et de conception pour les amplificateurs de puissance individuel et équilibré. Les mesures sur les PAs en technologie H9SOIFEM de STMicroelectronics et les simulations en C65SOI FEM ont permis d'approfondir les connaissances liées aux PAs et ont démontré les avantages d'un amplificateur de puissance équilibré.

La figure I-62 montre une nette différence entre les caractéristiques d'une structure équilibrée et d'une structure individuelle. L'avantage principal d'un amplificateur de puissance équilibré est l'augmentation de la puissance de sortie de 2 dB par rapport à un PA individuel. Cette amélioration n'est pas sans conséquence car elle altère les performances en Gain et en PAE.

Nos résultats pour une structure équilibrée vont à l'encontre de ces deux points négatifs avec la figure I-65 qui montre les mêmes caractéristiques (Gain, Pout et PAE) pour un PA équilibré par rapport à un PA individuel.

Les mesures d'IMD3 ont révélé un aspect intéressant de la structure équilibrée au sujet de la linéarité. En accord avec la figure I-66, on observe une augmentation de 1 dB pour la structure équilibrée pour un IMD3 inférieur à -30 dB. De plus, aux alentours de Psat, le niveau de l'IMD3 est atténué de 6 dB pour un PA équilibré par rapport à un PA individuel. Il s'agit donc d'un avantage supplémentaire de la structure équilibrée. Elle permet d'adoucir les contraintes au niveau de la linéarité du système.

Pour compléter cette analyse, comme le montrent les figures I-51, I-52, I-68 et I-70, la structure équilibrée présente une meilleure adaptation d'impédance de sortie face aux variations de charge liées à l'antenne.

Nous sommes parvenus à mettre en évidence les avantages d'une structure équilibrée (linéarité, adaptation d'impédance de sortie) par rapport à une structure individuelle. L'intérêt de cette étude est la démonstration qu'une telle structure est un avantage majeur pour la conception d'amplificateurs de puissance autonomes (Self contained) pour les applications beamforming. Elle garantit une bonne linéarité du système et une robustesse face aux variations de TOS d'antenne.

Suite de cette étude, nous sommes à présent capables de faire un arbre de décision (figure I-71) pour savoir s'il est intéressant de concevoir un amplificateur de puissance en fonction de l'application visée

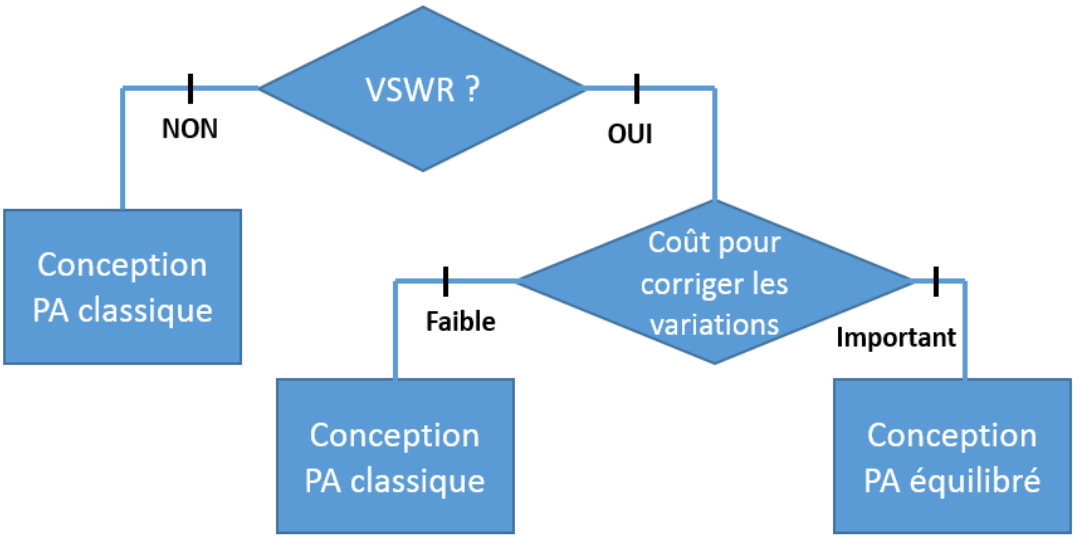


Figure I-71 : Arbre de décision.

Première configuration : L'application ne présente pas de variation de VSWR.
L'amplificateur de puissance classique est une bonne solution du fait de sa surface est réduite. Cette configuration a le mérite de présenter un faible cout de fabrication par rapport à une structure équilibrée.

Deuxième configuration : l'application présente une variation de VSWR.
Il faut estimer le coût pour corriger les variations de performance dues aux variations de VSWR.

- Si la correction est trop onéreuse, l'amplificateur de puissance équilibrée est la meilleure solution à envisager.
- Si le coût des corrections reste mineur, il est préférable d'utiliser un PA classique.

I.6. Conclusion

Ce premier chapitre introduit la nouvelle génération des communications mobiles. Il permet de situer la 5G dans le monde des communications sans fil, en définissant ses besoins et ses caractéristiques. Le réseau 4G continuera de fournir l'accès pour le spectre de 1 GHz à 6 GHz. Ce dernier sera complété par le déploiement du réseau 5G pour allouer un nouveau spectre au-delà de 6 GHz jusqu'à 100 GHz. Les principaux critères de la 5 G sont l'augmentation du débit et une densification du réseau. À noter qu'un intérêt particulier est porté sur les bandes de fréquences millimétriques pour les transferts de données à très haut débit notamment autour de 28 GHz.

L'utilisation du beamforming pour les applications 5G apparait comme une solution prometteuse. Elle offre de nombreux avantages mais possède un handicap pour les éléments RF. Le couplage omniprésent entre antennes dégrade les performances générales de l'application. Il existe forcément un cas d'utilisation où les éléments RF verront un VSWR supérieur à 1.

L'étude de différents émetteurs-récepteurs embarquant du beamforming a permis d'identifier le rôle de l'amplificateur de puissance dans une chaine de transmission RF. L'amplificateur de puissance est le bloc actif le plus énergivore du fait de la haute linéarité demandée par les réseaux actuels et futurs utilisant des modulations complexes. L'analyse des différents paramètres caractéristiques d'un PA a permis de dresser un état de l'art.

Pour conclure ce chapitre, une comparaison entre des structures classique et équilibrée a été présentée. Ces travaux mettent en évidence les avantages (faible variation du Gain, de la PAE et de la linéarité) d'un amplificateur de puissance équilibré en présence d'une variation de VSWR. Cette étude renforce notre souhait de l'utiliser pour les amplificateurs de puissance autonomes dans un réseau d'antennes.

Finalement pour répondre à toutes les attentes de la 5G et notamment aux contraintes du beamforming, il est intéressant de se focaliser sur la phase des signaux dans un réseau d'antennes. De nouvelles idées sur la base d'un amplificateur de puissance équilibré permettent d'utiliser au maximum les avantages d'une telle structure tout en proposant un contrôle de la phase des différents signaux. Ces innovations seront décrites dans le chapitre II.

Suite à cela, plusieurs amplificateurs de puissance équilibré seront conçus à 28 GHz en technologie B9MW et C65SOI FEM. Le premier PA a pour objectif de vérifier l'avantage d'une structure équilibrée à 28GHz. Le second PA reprend les innovations du chapitre II intégrées dans une structure équilibrée.

I.7. Références

[1]B. Moret. "Amplificateur de puissance autonome pour applications OFDM et beamforming de la 5G aux fréquences millimétriques en technologie CMOS avancée. ", manuscrit de thèse, Université de Bordeaux, 2017.

[2]L. Miller, "5G RF for dummies", publish by john Wiley & Sons, 53p, 2017.

[3] ERICSSON, "5G radio access – capabilities and technologies", Disponible sur : < https://www.ericsson.com/res/docs/whitepapers/wp-5g.pdf >, 2016.

[4]K. Hong-Teuk, P. Byoung-Sun, O. Seung-Min, S. Seaong-Sik, K. Jong-Moon, K. So-Heyong, M. Tak-Su, K. Seugn-Yeon, C. Ji-Young, K. Sung-Woong, K. Woo-Seaong, J. Seung-Yoon, T. Geum-Young, D. Jin-Kyoung, S. Yu-Suhk, H. Yo-Chuol, "A 28GHz CMOS direct conversion transceiver with Packaged antenna array for 5G cellular system", IEEE Radio Frequency Intergrated Circuits Symposium (RFIC), 10p, 2017.

[5] M. Tabesh, J. Chen, C. Marcu , L. Kong , S. Kang , E. Alon , A. Niknejad, "A 65nm CMOS 4-element Sub-34mW/element 60GHz phased-array transceiver ", *2011 IEEE International Solid-State Circuits Conference*, p. 166-168, 2011.

[6] Constanine A. Balanis, "Antenna theory analysis and design third edition",New Jersey, publish by John & Son, 1050p, 2005.

[7] Module QPF4006 de Qorvo , '' https://www.qorvo.com/product/d/da006272 ''.

[8] Puissance d'un réacteur nucléaire, site internet : '' https://www.edf.fr/groupe-edf/espaces-dedies/l-energie-de-a-a-z/tout-sur-l-energie/produire-de-l-electricite/le-nucleaire-en-chiffres ''.

[9] A. Tuffery, ''*Conception d'amplificateurs de puissance reconfigurables en technologie CMOS avancée pour une application 4G LTE* '', manuscrit de thèse, Université de Bordeaux, 2012.

[10] J. R. Black, "Electromigration: A brief survey and some recent results", *IEEE Transactions on Electron Devices,* Vol. 16, n°4, p. 338-347, avril 1969.

[11] J. Stathis, "Percolation models for gate oxide breakdown," J. Appl. Phys., vol. 86, pp. 5757–5766, 1999.

[12] M. Rickelt, H. M. Rein , E. Rose, "Influence of Impact-Ionization-Induced Instabilities on the Maximum Usable Output Voltage of Si-Bipolar Transistors", *IEEE Transactions on Electron Devices,* Vol. 48 n°4, 2001.

[13] S. Shakib, H. C Park, J. Dunworth , V. Aparin, K. Entesari , " A 28GHz efficient linear power amplifier for 5G phased arrays in 28nm bulk CMOS ", *2016 IEEE International Solid-State Circuits Conference (ISSCC)*,p. 352-353, 2016.

[14] B. Park, D. Jeong, J. Kim, Y. Cho, K. Moon, B. Kim, " Highly linear CMOS power amplifier for mm-wave applications ". *2016 IEEE MTT-S International Microwave Symposium (IMS)*, p. 1-3, 2016.

[15] B. Rabet, J. Buckwalter , "A high-efficiency 28GHz outphasing PA with 23dBm output power ", *2018 IEEE Internationnal Solid State Circuit Conference (ISSCC)*, p. 1-3, 2018.

[16] B. Moret, V. Knopik, E. Kerherve, "A 28GHz self-contained power amplifier for 5G applications in 28nm FD-SOI CMOS," 2017 IEEE 8th Latin American Symposium on Circuits & Systems (LASCAS), Bariloche, pp. 1-4, 2017.

I.8. Table des illustrations

Figure I-1 : Frise chronologique retraçant l'évolution des radiocommunications 22
Figure I-2 : Les applications de la 5G 24
Figure I-3: Tendance mondiale des fréquences de la 5G 28
Figure I-4: Spectre de fréquences représentatif de la 5G 28
Figure I-5: Comparaison des performances et des caractéristiques de la 4G et de la 5G 29
Figure I-6: Synoptique d'une architecture superhétérodyne 30
Figure I-7: Émetteur-récepteur superhétérodyne avec beamforming [4] 31
Figure I-8 : Synoptique d'une architecture homodyne 31
Figure I-9: Émetteur-récepteur homodyne avec beamforming [5] 32
Figure I-10: Représentation 2D et 3D d'une propagation d'onde d'une application beamforming 33
Figure I-11: Exemples d'application du beamforming 33
Figure I-12: Schéma d'un émetteur beamforming 34
Figure I-13: Définition du substrat 4350B du fabricant Rogers 35
Figure I-14: Représentation d'un élément imprimée en 3D 37
Figure I-15: Distribution des courants et de la tension d'un élément imprimé. 38
Figure I-16: Représentation 3D d'une antenne patch fonctionnant à 28GHz sur substrat 4350 Rogers 38
Figure I-17: Résultats de simulation paramètres S de l'antenne patch 39
Figure I-18: Champ lointain, directivité et gain de l'antenne patch à 28 GHz 39
Figure I-19: Représentation d'une matrice 4x4 d'antennes patch. 40
Figure I-20: Exemple d'utilisation de l'algorithme de pointage 42
Figure I-21: Résultats pour un réseau d'antennes 4x4 espacées de λ/2 44
Figure I-22: Résultats pour un réseau d'antennes de 4x4 espacées de λ/4 45

Figure I-23: Résultats pour un réseau d'antennes de 4x4 espacées de λ/6 45
Figure I-24: Résultats pour un réseau d'antennes de 8x8 espacées de λ/2 et de λ/6 46
Figure I-25 : Estimation de la consommation des dispositifs RF pour la superficie de la France. 49
Figure I-26 : Bilan des puissances d'un PA 50
Figure I-27 : Réponse du PA avec un signal CW 52
Figure I-28: Zone de conduction du transistor en fonction de sa classe 54
Figure I-29 : Représentation des classes de fonctionnement sinusoïdales sur un réseau I(V) 54
Figure I-30 : Représentation spectrale d'un signal amplifié (ACLR) 56
Figure I-31 : Définition de l'EVM dans le plan complexe 57
Figure I-32: Représentation du claquage de l'oxyde de grille 59
Figure I-33: Mécanisme d'avalanche dans une jonction base/collecteur 60
Figure I-34: Définition de la tension de claquage ***BVCEO*** 60
Figure I-35: Réflexion d'une onde sur la charge d'un amplificateur de puissance 61
Figure I-36: Recombinaison des ondes incidence et réfléchie en sortie du PA 62
Figure I-37: Représentation graphique du TOS en fonction du ROS 63
Figure I-38: PA à haut rendement à 28 GHz [13] 64
Figure I-39 : Performances du PA haut rendement [13] 65
Figure I-40 : PA à topologie stacked fonctionnent à 28 GHz [14] 65
Figure I-41 : Performances du PA stacked [14] 66
Figure I-42 : PA SiGE à 28 GHz [15] 66
Figure I-43 : Performances du PA [15] 67
Figure I-44 : PA self contained 28nm FDSOI à 28 GHz [16] 68
Figure I-45 : Performances du PA self contained 28nm FDSOI [16] 68
Figure I-46 : Montage stacké avec interstack 69
Figure I-47 : Résultats de simulation des cellules amplificatrices 70
Figure I-48 : Simulation en linéarité du PA conventionnel 71
Figure I-49 : Simulation en linéarité du PA équilibré 71
Figure I-50 : Impédance dans l'abaque de smith en présence de VSWR (Z_L =50Ω) 72
Figure I-51 : Simulation du PA conventionnel pour un VSWR 2 :1 73
Figure I-52 : Simulation du PA équilibré pour un VSWR 2 :1 73
Figure I-53 : Matériel pour réaliser les mesures 74
Figure I-54 : Configuration 1 de la mesure du coupleur hybride 75
Figure I-55 : Résultats de mesure configuration 1. 75
Figure I-56 : Configuration 2 de la mesure du coupleur hybride 76
Figure I-57 : Résultats de mesure configuration 2. 76
Figure I-58 : Résultats de mesure de la phase de S21 des deux configurations 76
Figure I-59 : Schéma du PA individuel 77

Figure I-60 : Résultats de mesure du PA individuel....78
Figure I-61 : Comparaison de mesure des six PA individuels....78
Figure I-62 : Mesures PA équilibré....79
Figure I-63 : Résultats de mesure d'IMD3 pour un PA individuel....80
Figure I-64 : Comparaison de la mesure d'IMD3....81
Figure I-65 : Résultats de mesure des PAs individuel et équilibré avec mêmes performances. 82
Figure I-66 : Comparaison de mesure d'IMD3 à Pout égale....82
Figure I-67 : Pertes d'insertion en fonction du VSWR....83
Figure I-68 : Mesure du PA conventionnel en présence de VSWR....83
Figure I-69 : Banc de mesure du PA équilibré en présence de VSWR....84
Figure I-70 : Mesure du PA équilibré en présence de VSWR....84
Figure I-71 : Arbre de décision....86

I.9. Table des tableaux

Tableau I-1 : Critère technologique liée à la téléphonie haut débit....25
Tableau I-2 : Critère technologique liée à l'IoT....25
Tableau I-3 : Critères technologiques liés aux missions critique de service....26
Tableau I-4 : diffèrent type d'alimentation d'une antenne....37
Tableau I-5 : Récapitulatif des résultats obtenus....46
Tableau I-6 : Caractéristique du module RF QPF4006 de chez Corvo [7]....48
Tableau I-7 : Caractéristique des cellules amplificatrices....70
Tableau I-8 : Résultat Large signal des cellules amplificatrices....70
Tableau I-9 : Résultat IMD3 des cellules amplificatrices....72
Tableau I-10 : Résultat IMD3 des cellules amplificatrices....74
Tableau I-11 : Performance des six PA individuels....78
Tableau I-12 : Comparaison PA équilibré versus PA individuel....79

Chapitre II : Du coupleur hybride à l'amplificateur équilibré autonome

Sommaire

Chapitre II : Du coupleur hybride à l'amplificateur équilibré autonome 92

II.1. Généralité sur les coupleurs hybrides 93

1.1. Description générale 93

1.2. Modélisation et conception d'un coupleur hybride 95

1.3. Simulation d'un coupleur hybride 100

1.4. Prérequis sur la somme de deux ondes 103

1.5. Les modes de fonctionnement d'un coupleur hybride 105

1.6. Exemple de coupleur hybride intégré sur silicium 107

II.2. Coupleur auto-calibré « self-calibrated coupler » 115

2.1. Contexte du coupleur auto-calibré 115

2.2. Principe de fonctionnement 117

2.3. Conception d'un coupleur hybride auto calibré 118

2.4. Simulation et mesure d'un coupleur auto calibré 126

II.3. Détecteur de phase à l'aide de coupleurs hybrides 131

3.1. Contexte du détecteur de phase 131

3.2. Principe de fonctionnement 133

3.3. Réalisation sur silicium des détecteurs de phase. 136

II.4. Amplificateur de puissance équilibré et autonome 143

4.1. PA équilibré avec détection de phase en sortie. 143

4.2. PA équilibré avec détection de phase en entrée et en sortie. 145

II.5. Conclusion du chapitre 147

II.6. Références 148

II.7. Table des illustrations 149

II.8. Table des tableaux 151

II.1. Généralité sur les coupleurs hybrides

1.1. Description générale

La citation de J. Lange (1969) "Les coupleur hybrides sont fréquemment utilisés comme composants dans des systèmes hyperfréquences ... tels que des mélangeurs équilibrés, des amplificateurs équilibrés, des déphaseurs, des atténuateurs, des modulateurs, des discriminateurs ..." [1] met en exergue l'importance des coupleurs dans le monde des radiofréquences. Avec le déploiement de la 5G à l'horizon 2020, les coupleurs seront de plus en plus présents dans la conception d'éléments RF et millimétriques. Ce sont des dispositifs à quatre ports et sont généralement illustrés par la figure II-1.

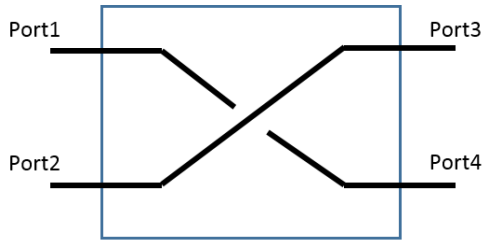


Figure II-1 : Représentation symbolique d'un coupleur

Dans la famille des coupleurs directifs, il existe plusieurs types qui sont énumérés ci-dessous :

- ***Le coupleur à trous***. Dans cette configuration, le couplage est obtenu à l'aide d'un, deux ou plusieurs trous situés entre les deux voies juxtaposées. Comme le montre la figure II-2.

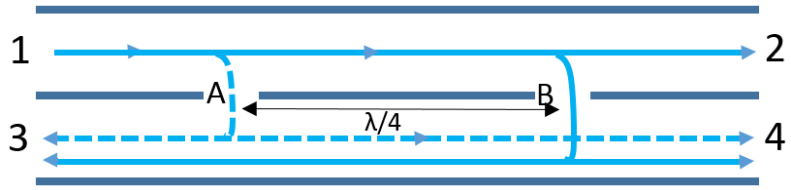


Figure II-2 : Schéma d'un coupleur à deux trous

L'onde incidente en 1 excite chacun des trous qui rayonnent dans les voies 3 et 4 des ondes d'égale amplitude. Ces ondes sont en phase dans la voie 4 puisque le chemin parcouru est identique. En revanche, elles sont en opposition de phase dans la voie 3. Ainsi, la plus grande partie de l'onde incidente en 1 se retrouve en 2 et une fraction en 4 tandis qu'il n'y a pas de signal sur la voie 3. Ce type de coupleur se retrouve principalement sur PCB. Un moyen simple de le fabriquer est d'accoler deux guides d'ondes rectangulaires et de percer deux trous identiques espacés de $\lambda/4$. Du fait des trous, il est difficile de l'intégrer sur silicium.

- ***Le coupleur par proximité***. Le couplage est obtenu par le rapprochement sur une certaine distance de deux lignes conductrices, notamment des lignes microbandes ou triplaques. La figure II-3 illustre un coupleur par proximité.

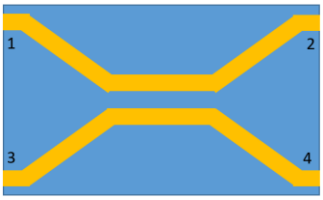


Figure II-3 : Schéma d'un coupleur par proximité

Au premier ordre, le couplage entre les différentes voies dépend de la distance entre les bandes métalliques parallèles et la structure du coupleur.

- ***Le coupleur à jonctions.*** Dans ces coupleurs, le couplage est obtenu en établissant une jonction entre deux lignes. Le cas le plus connu est le coupleur en échelle (figure II-4).

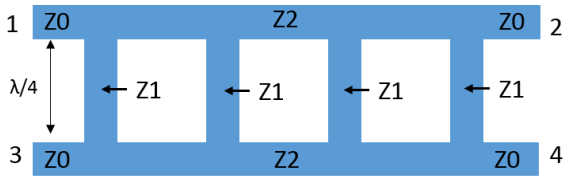


Figure II-4 : Schéma d'un coupleur en échelle

Il est constitué de deux lignes parallèles d'impédance caractéristique *Z2*, distantes de *λ/4*, reliées par des tronçons de ligne d'impédance *Z1*. Les lignes aboutissant aux accès 1, 2, 3 et 4 ont une impédance caractéristique *Z0*.

Les coupleurs hybrides présentés précédemment offrent les mêmes fonctionnalités. Il est possible d'utiliser le coupleur hybride en tant que « splitter », c'est-à-dire que le signal d'entrée est réparti sur les deux voies de sortie avec un déphasage de 90°. La deuxième fonctionnalité est le mode « combiner », cela signifie que le signal de sortie est la recombinaison de deux signaux d'entrée déphasés de 90°. Les deux modes de fonctionnement sont représentés sur la figure II-5.

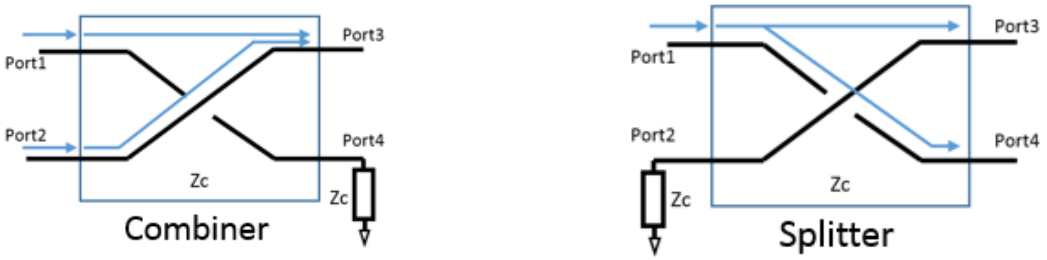


Figure II-5 : Représentation des différents modes d'un coupleur hybride

1.2. Modélisation et conception d'un coupleur hybride

Le coupleur hybride étudié dans ce chapitre est un mixte d'un coupleur en échelle et d'un coupleur par proximité. Ce coupleur est facilement intégrable sur silicium car seulement deux niveaux de métallisation sont nécessaires à sa fabrication. De ce fait, il peut être considéré comme un assemblage d'éléments passifs (inductance et capacité).

En effet, le coupleur peut être décrit en éléments distribués (L et C) [2]. Lorsque celui-ci est intégré sur silicium, les éléments distribués prennent la forme de lignes couplées et d'éléments torsadés. La fréquence centrale du coupleur hybride est donnée en fonction des valeurs de L et C qui dépendent de la taille des éléments intégrés. Idéalement, un coupleur hybride en quadrature peut être décrit en utilisant uniquement des éléments localisés comme illustré avec la Figure II-6.

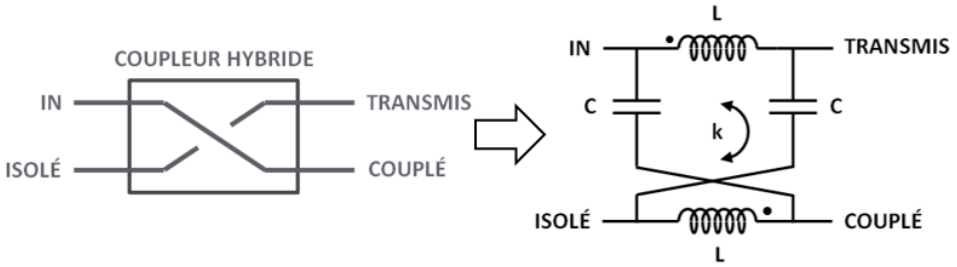


Figure II-6 : Modèle équivalent d'un coupleur hybride

Pour une impédance caractéristique du coupleur notée Z_0, les valeurs de l'inductance et de la capacité du modèle peuvent être déterminées à l'aide des équations (II-1) et (II-2) :

$$L_0 = \frac{Z_0}{w_0} \tag{II-1}$$

$$C_0 = \frac{1}{2 * Z_0 * w_0} \tag{II-2}$$

Avec :

Z_0 : Impédance caractéristique du coupleur,

$w_0 =$ pulsation du coupleur $2.\pi.fo$,

f_0 : fréquence centrale du coupleur,

k : coefficient de couplage. Dans le cas idéal, il est égal à 1 pour un couplage parfait.

On remarque que l'impédance Z_0 du coupleur a un impact sur les valeurs de L_0 et C_0. Plus l'impédance sera faible plus les valeurs des éléments distribués seront petites, ce qui implique un coupleur plus compact.

D'après les équations précédentes, la fréquence centrale f_0 du coupleur hybride peut s'exprimer en fonction de L_0 et C_0 avec l'équation (II-3). De la même manière on obtient l'impédance caractéristique Z_0 du coupleur avec l'équation (II-4).

$$f_0 = \frac{1}{2\pi\sqrt{2 * L_0 * C_0}} \tag{II-3}$$

$$Z_0 = \frac{1}{\sqrt{2}} * \sqrt{\frac{L_0}{C_0}} \tag{II-4}$$

En réalité, le couplage entre les deux inductances n'est pas idéal. Il s'avère que celui-ci est plus faible. Cela signifie que les valeurs de l'inductance et de la capacité devront être augmentées pour compenser le coefficient de couplage k inférieur à 1. Une bonne approximation des valeurs de L et C est donnée par les équations (II-5) et (II-6). Ces équations sont valides pour des valeurs de k comprises entre 0,8 et 1.

$$L = (2 - k) * L_0 \;\Rightarrow\; \frac{(2 - k) * Z_0}{w_0} \tag{II-5}$$

$$C = (2 - k) * C_0 \;\Rightarrow\; \frac{(2 - k)}{2 * Z_0 * w_0} \tag{II-6}$$

Les équations (II-7) et (II-8) prennent en compte le coefficient de couplage pour décrire la fréquence centrale du coupleur f_0 et son impédance caractéristique Z_0.

$$f_0 = \frac{(2 - k)}{2\pi\sqrt{2 * LC}} \tag{II-7}$$

$$Z_0 = \frac{1}{\sqrt{2}} * \sqrt{\frac{L}{C}} \tag{II-8}$$

Ainsi, un abaque peut être dressé pour déterminer graphiquement les valeurs du couple (L,C) en fonction de k et de l'impédance caractéristique du coupleur. La Figure II-7 illustre un exemple pour un coupleur dont l'impédance est de 50 Ω avec un coefficient de couplage de 0,8.

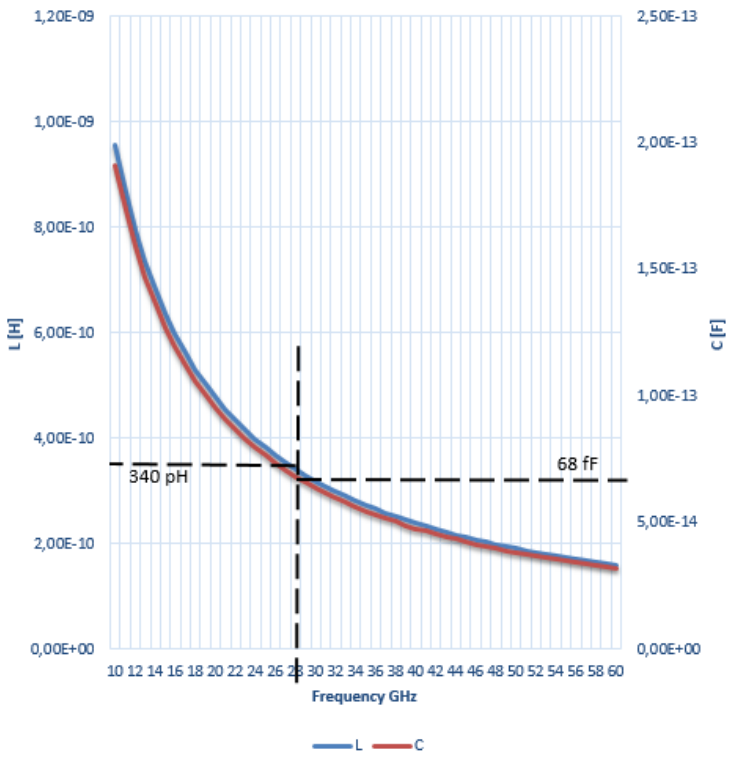
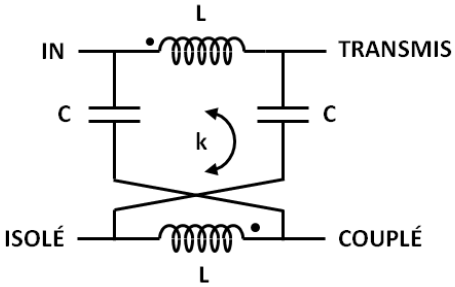


Figure II-7 : Abaque pour déterminer les valeurs des éléments discrets d'un coupleur hybride

Par lecture graphique sur l'abaque, on détermine les valeurs de L et C égales à 340 pH et 68 fF respectivement. Ces valeurs correspondent à un coupleur hybride fonctionnant à 28 GHz et présentant une impédance de 50 Ω avec un coefficient de couplage de 0,8. On remarque également l'influence du coefficient de couplage k sur les valeurs de L et C. Un couplage important provoque une augmentation des valeurs de L et C et une augmentation de la surface occupée. C'est pourquoi il est nécessaire de bien prendre en compte, dès le début de la conception du coupleur, le coefficient de couplage k pour anticiper le comportement réel lors de sa conception. La Figure II-8 décrit le modèle électrique d'un coupleur hybride fonctionnant à 28 GHz. Il peut être utilisé pour réaliser des simulations et ainsi observer son comportement dans le système global.



	Valeur
L	340 pH
C	68 fF
k	0,8

Figure II-8 : Modèle idéal d'un coupleur hybride à 28 GHz

La conception d'un coupleur hybride est régie par la technologie utilisée (DRM). Elle induit certaines règles de dessin et contraint donc le dessin du coupleur. Une fois les valeurs des éléments distribués déterminées, il faut dessiner une vue « layout » du coupleur hybride et retranscrire les valeurs en éléments physiques. L'article [2] décrit la façon pragmatique de concevoir un coupleur hybride. Les valeurs des inductances et capacités sont réalisées à l'aide de lignes de transmission couplées. Un élément torsadé est ajouté pour régler finement les valeurs des éléments distribués, mais surtout il permet de maintenir les entrées ou sorties du coupleur du même côté. Cet avantage favorise la connexion de deux blocs RF tels qu'un PA ou LNA. De plus il garantit une distance physique et une symétrie entre les deux éléments RF en parallèle. La figure II-9, reprend les points clefs de la conception d'un coupleur hybride.

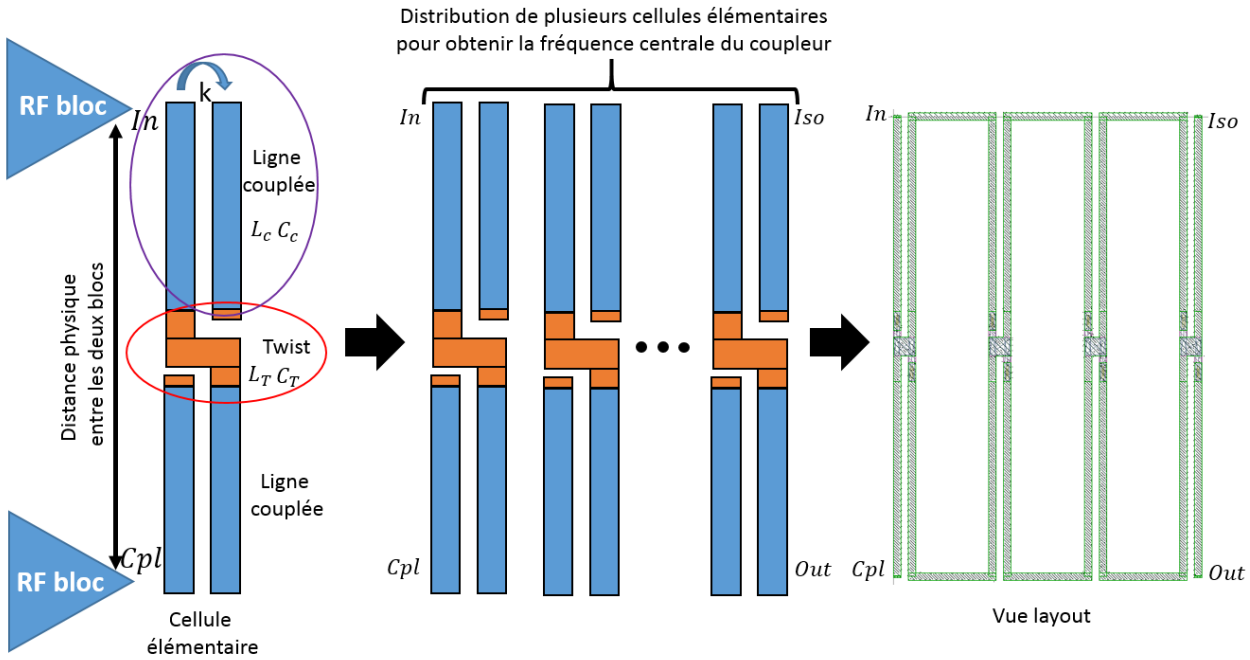


Figure II-9 : Conception d'un coupleur hybride.

Afin de faciliter l'implémentation du coupleur hybride, et dans le but d'aider le concepteur RF, les étapes décrites ci-dessus ont été automatisées. Deux programmes écrits en *Python* et *Skill* ont été développés pour créer ce *widget*. Il permet de dessiner automatiquement, en respectant le DRM, la vue « momentum » et « layout » du coupleur hybride. Les deux cellules sont sauvegardées dans la bibliothèque *Cadence* de l'utilisateur. L'interface graphique de cet outil est représentée sur la figure II-10.

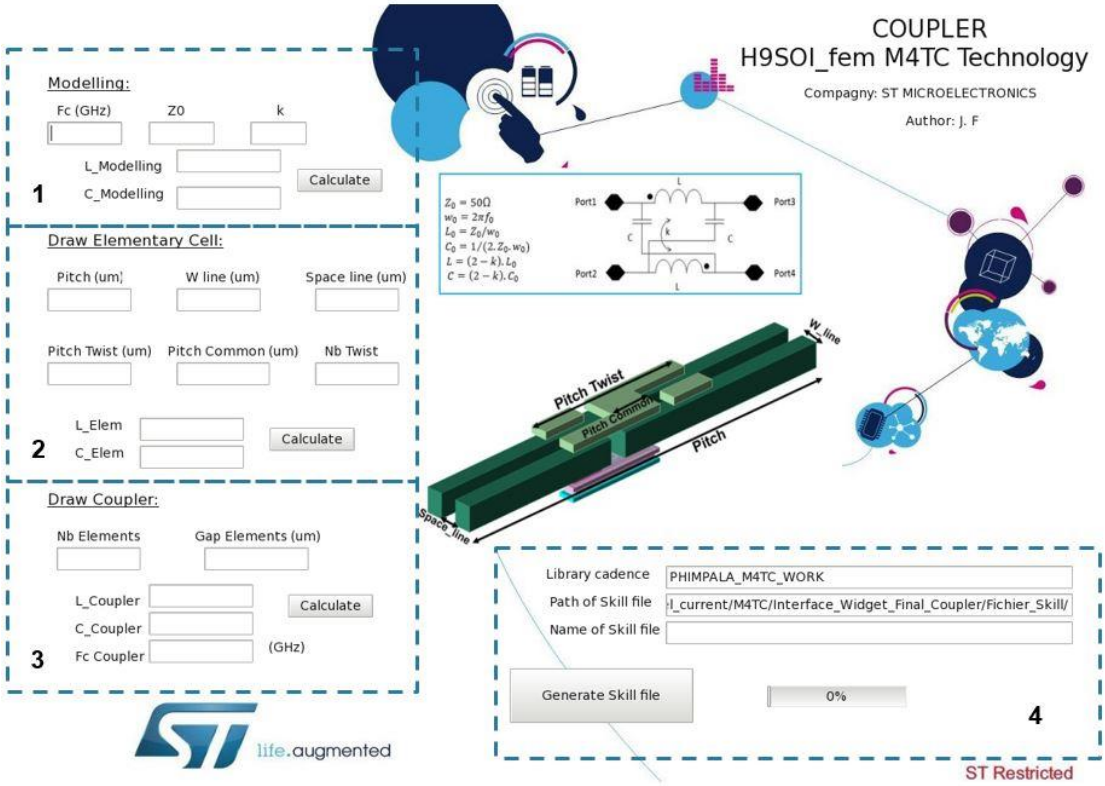


Figure II-10 : Interface graphique du widget.

En fonction de la géométrie souhaitée et des différents paramètres que l'utilisateur renseigne dans l'interface graphique, le programme va dessiner les formes géométriques (lignes couplées et éléments torsadés) avec les bons niveaux de métallisation. De plus, le programme donne une estimation de la fréquence centrale. En aucun cas, cette estimation ne remplace l'extraction électromagnétique et la simulation de l'élément. En revanche, elle permet de faire une première estimation de la surface pour une fréquence donnée.

Finalement, cet outil est utilisé comme une aide au dessin du coupleur hybride et non comme un générateur automatique. En effet, il serait difficile de développer un tel outil, car le coupleur hybride est sensible à son environnement (plan de masse, ligne …). De ce fait, les interventions du concepteur sont nécessaires pour compenser les éventuels décalages de performance dus à son environnement.

Pour résumer, quelle que soit la méthode utilisée (*Widget* ou traditionnelle), le concepteur RF doit garder en tête qu'un coupleur hybride est l'assemblage de plusieurs cellules élémentaires pour obtenir la fréquence souhaitée. La cellule élémentaire est constituée de lignes couplées avec un élément torsadé, le tout à une longueur bien définie : la distance entre les deux lignes d'amplification RF dans le cas d'un PA avec des cellules de puissance en parallèle.

1.3. Simulation d'un coupleur hybride

Il existe plusieurs moyens de simuler un coupleur hybride. Dans ce paragraphe, nous allons voir deux approches différentes. La première utilisera une simulation « petit signal » (SP) tandis que la deuxième méthode sera basée sur une simulation fort signal. Dans les deux cas, l'objectif est de vérifier que la répartition des signaux de sortie est égale avec un déphasage de 90° entre les voies.

Méthode Paramètres S :

Une simulation *S-Parameter (SP)* est réalisée afin de calculer les paramètres décrits à l'aide des équations (II-9) et (II-10).

$$Diff_Amplitude = abs(dB(S21_{dB}) - dB(S31_{dB}))\ [dB] \quad \text{(II-9)}$$

$$Diff_Phase = phase(S21) - phase(S31)\ [°] \quad \text{(II-10)}$$

La Figure II-11 montre les caractéristiques du coupleur idéal défini avec le modèle précédent. La fréquence centrale du coupleur est donnée par la différence d'amplitude entre les deux voies de transmission. Quand celle-ci est nulle, les deux voies sont équilibrées (figure II-11 a). Les pertes d'insertion (*IL*) sont données à l'intersection des deux voies de transmission (*S13* et *S14*) + 3 dB (figure II-11 b). L'impédance caractéristique du coupleur est donnée par l'abaque de Smith référencé à chaque port de l'élément (figure II-11 d).

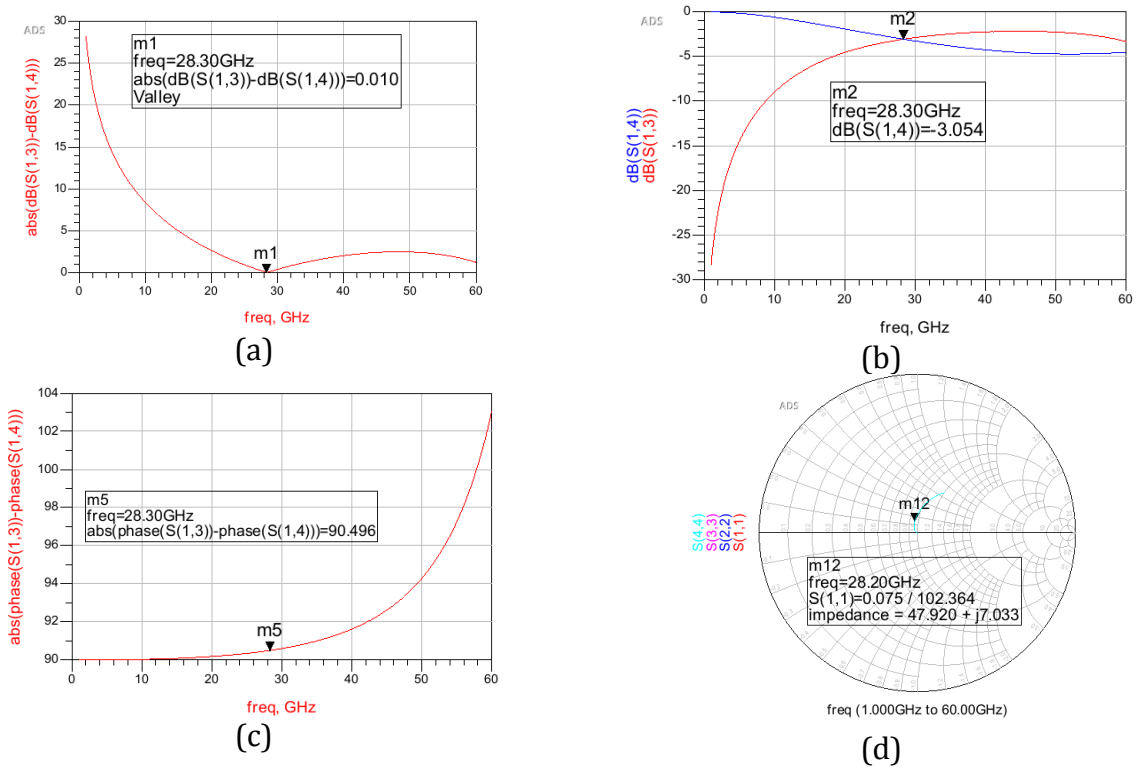


Figure II-11 : Caractérisation d'un coupleur hybride.

Méthode fort signal :

On réalise une simulation *Harmonic Balance (HB)* à 28 GHz en utilisant le schéma électrique illustré en figure II-12.

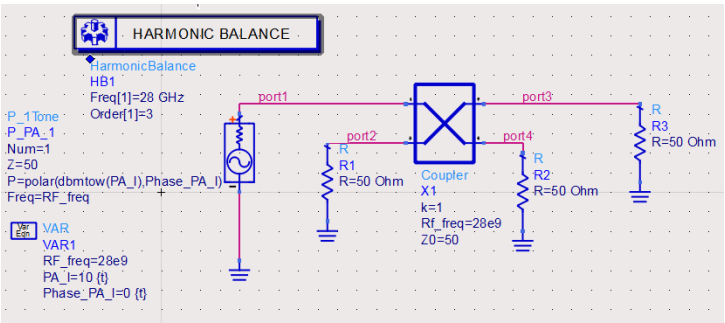


Figure II-12 : Schémas électriques pour une simulation temporelle sous ADS.

Dans ce cas, on s'intéresse aux formes d'onde qui sont en entrée et en sortie du coupleur hybride. La figure II-13 représente les signaux temporels qu'on retrouve à chaque port du coupleur hybride.

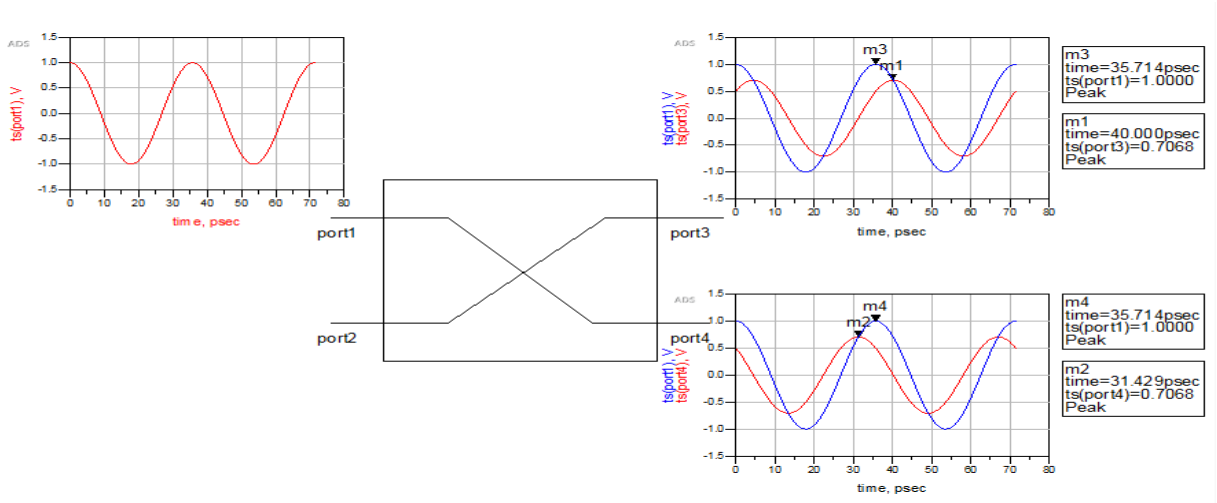


Figure II-13 : Formes d'onde pour les signaux d'un coupleur hybride à 28GHz.

La différence de phase entre le signal d'entrée et les signaux de sortie est de $\pm$ 45 °. On utilise deux marqueurs afin d'obtenir le temps qui sépare deux pics pour calculer le déphasage. Les formules (II-11) et (II-12) permettent d'obtenir le déphasage entre le signal d'entrée et celui de sortie.

$$DeltaPhi_{port1to3} = \frac{(time_{m3} - time_{m1}) * 360}{\frac{1}{Freq}} = -45° \qquad \text{(II-11)}$$

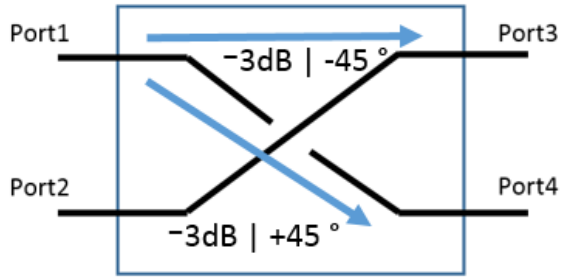
$$DeltaPhi_{port1to4} = \frac{(time_{m4} - time_{m2}) * 360}{\frac{1}{Freq}} = +45 \qquad \text{(II-12)}$$

La différence d'amplitude entre le signal d'entrée et les signaux de sortie sur les ports 3 et 4, caractérise les pertes d'insertion (*IL*) de celui-ci. On utilise deux marqueurs afin d'obtenir la valeur *Vpp* de chaque signal. Les pertes liées à la traversée du coupleur sont exprimées par les équations (II-13) et (II-14).

$$dBPertes_{port1to3} = 20 * \log_{10} \frac{Valeur_{m3}}{Valeur_{m1}} = -3dB \qquad \text{(II-13)}$$

$$dBPertes_{port1to4} = 20 * \log_{10} \frac{Valeur_{m4}}{Valeur_{m1}} = -3dB \qquad \text{(II-14)}$$

À partir des différentes simulations, on peut faire certaines déductions concernant un coupleur hybride idéal. Un signal qui traverse le coupleur du port 1 vers le port 3 est atténué de 3 dB et également déphasé de 45°. De la même manière, un signal qui traverse le coupleur du port1 vers le port 4 est atténué de 3 dB et déphasé de -45°. Finalement, la représentation symbolique (Figure II-1) peut être améliorée en indiquant les pertes et les déphasages de chaque voie. Le tableau II-1 reprend les pertes et les déphasages de chaque trajet.



a) Symbole du coupleur hybride avec ses pertes et ses déphasages

P(n) ->P(m)	Pertes (dB)	Phase (deg)
Port1->Port3	-3	- 45 °
Port1->Port4	-3	+ 45 °
Port2->Port3	-3	+ 45 °
Port2->Port4	-3	- 45 °
Port3->Port1	-3	- 45 °
Port4->Port1	-3	+ 45 °
Port3->Port2	-3	+45°
Port4->Port2	-3	-45°

b) Tableau des pertes et déphasages du coupleur

Figure II-14 : Pertes et déphasage d'un coupleur hybride.

1.4. Prérequis sur la somme de deux ondes

Afin d'assurer la clarté des propos qui vont suivre, il est nécessaire de détailler comment on additionne deux signaux distincts à la même fréquence. L'une des méthodes utilisées est la représentation vectorielle appelée aussi représentation de Fresnel.

La superposition en une position donnée de deux signaux (sinusoïdaux ou co sinusoïdaux) de même pulsation w donne un nouveau signal de même pulsation dont l'amplitude et la phase dépendent de celles des deux signaux d'origine. Mathématiquement, la phrase ci-dessus se traduit par le système d'équations II-15.

$$\begin{cases} S_1(t) = A_1 * \cos(w * t + \phi_1) \\ S_2(t) = A_2 * \cos(w * t + \phi_2) \end{cases} \Rightarrow S_{tot}(t) = A_{tot} * \cos(w * t + \phi_{tot}) \qquad \text{(II-15)}$$

Les signaux $S1(t)$ et $S2(t)$ s'identifient aux projections sur l'axe horizontal des vecteurs respectivement indicés 1 et 2. Ces deux vecteurs tournent à la même vitesse angulaire w. La somme des deux signaux s'identifie alors à la projection sur ce même axe, de la somme des deux vecteurs de départ. La figure II-15 est la représentation vectorielle des signaux $S1(t), S2(t)$ et $Stot(t)$.

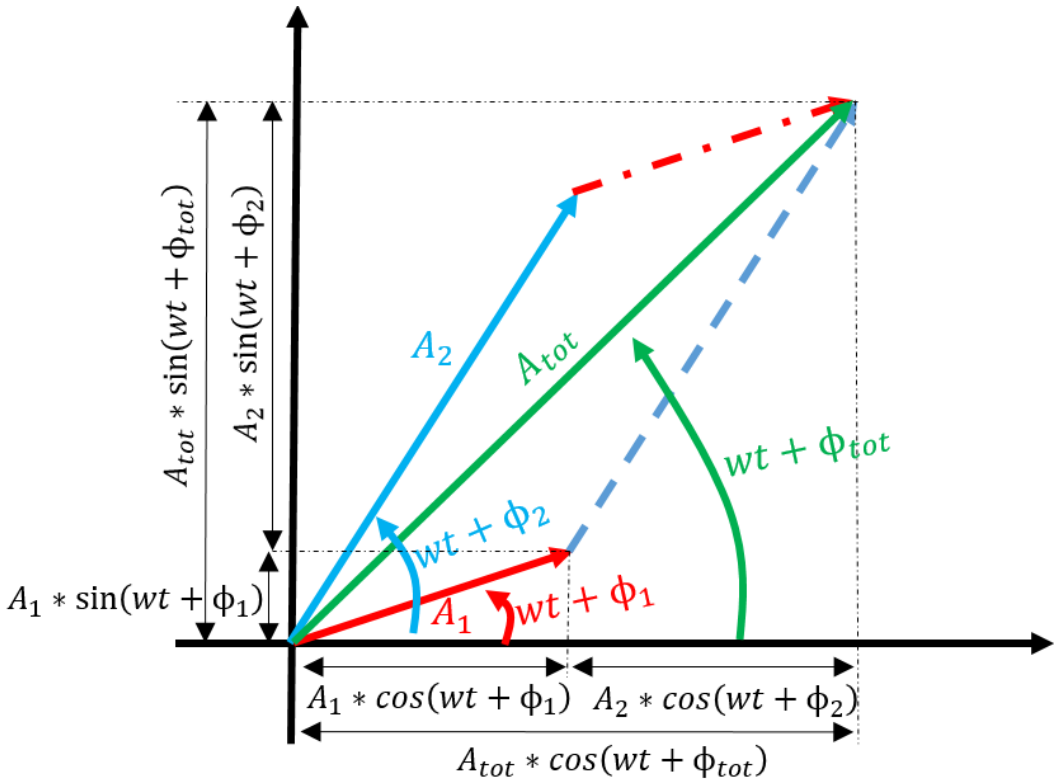


Figure II-15 : Représentation de Fresnel des signaux $S1(t), S2(t)$ et $Stot(t)$.

On exprime la norme de A_{tot} et le déphasage ϕ_{tot} de ce nouveau vecteur en utilisant le théorème de Pythagore et la tangente de l'angle.

Calcul de A_{tot} :

En utilisant les sommes des projections horizontales et verticales, on peut exprimer A_{tot} (équation II-16).

$$A_{tot} = \sqrt{(A_1 * \cos(\phi_1) + A_2 * \cos(\phi_2))^2 + (A_1 * \sin(\phi_1) + A_2 * \sin(\phi_2))^2} \quad \text{(II-16)}$$

Avec le développement des composantes au carré décrit par les équations (II-17) et (II-18), on obtient l'expression (II-19).

$$(A_1 * \sin(\phi_1) + A_2 * \sin(\phi_2))^2 = A_1^2 * \sin^2(\phi_1) + 2 * A_1 * A_2 * \sin(\phi_1) * \sin(\phi_2) + A_2^2 * \sin^2(\phi_2) \quad \text{(II-17)}$$

$$(A_1 * \cos(\phi_1) + A_2 * \cos(\phi_2))^2 = A_1^2 * \cos^2(\phi_1) + 2 * A_1 * A_2 * \cos(\phi_1) * \cos(\phi_2) + A_2^2 * \cos^2(\phi_2) \quad \text{(II-18)}$$

$$A_{tot} = \sqrt{A_1^2 * [\cos^2(\phi_1) + \sin^2(\phi_1)] + 2 * A_1 * A_2 * [\cos(\phi_1) * \cos(\phi_2) + \sin(\phi_1) * \sin(\phi_2)] + A_2^2 * [\cos^2(\phi_2) + \sin^2(\phi_2)]} \quad \text{(II-19)}$$

Sachant que $\cos^2(X)+\sin^2(X)=1$ et $\cos(X)*\cos(Y)+\sin(X)*\sin(Y)=\cos(X-Y)$ et d'après l'expression (II-19) on parvient à l'équation (II-20).

$$A_{tot} = \sqrt{A_1^2 + A_2^2 + 2 * A_1 * A_2 * cos(\phi_1 - \phi_2)} \quad \text{(II-20)}$$

On constate que l'expression de A_{tot} est maximale si $\phi_1 - \phi_2 = 2k\pi$ (signaux en phase) et est minimale si $\phi_1 - \phi_2 = (2k+1)\pi$ (signaux en opposition de phase).

Calcul de ϕ_{tot} :

Le rapport de la somme des composantes verticales à celle des composantes horizontales donne l'expression de la tangente de ϕ_{tot}(II-21) et (II-22).

$$\tan \emptyset_{tot} = \frac{A_1 * \sin(\phi_1) + A_2 * \sin(\phi_2)}{A_1 * \cos(\phi_1) + A_2 * \cos(\phi_2)} \quad \text{(II-21)}$$

$$\emptyset_{tot} = \tan^{-1}\left(\frac{A_1 * \sin(\phi_1) + A_2 * \sin(\phi_2)}{A_1 * \cos(\phi_1) + A_2 * \cos(\phi_2)}\right) \quad \text{(II-22)}$$

Finalement, la somme de deux signaux se résume au système d'équations (II-23).

$$S_{tot}(t) = A_{tot} * \cos(w * t + \phi_{tot})$$
$$\text{avec} \begin{cases} A_{tot} = \sqrt{A_1^2 + A_2^2 + 2 * A_1 * A_2 * cos(\phi_1 - \phi_2)} \\ \emptyset_{tot} = \tan^{-1}\left(\frac{A_1 * \sin(\phi_1) + A_2 * \sin(\phi_2)}{A_1 * \cos(\phi_1) + A_2 * \cos(\phi_2)}\right) \end{cases} \quad \text{(II-23)}$$

1.5. Les modes de fonctionnement d'un coupleur hybride.

Le coupleur hybride peut être utilisé de différentes manières pour réaliser des fonctionnalités particulières. Le mode « splitter », ou « combiner » reposent sur le même principe.

Mode diviseur de puissance (Splitter) :

Pour utiliser le coupleur en mode « splitter », il suffit d'utiliser une seule entrée (Port1). Sur l'autre port (Port 2), on met une résistance pour absorber d'éventuels retours de signal qui seraient dus à une désadaptation. Cette configuration est illustrée en figure II-16.

En injectant un signal uniquement sur le port1 on obtient sur les ports 3 et 4 un signal avec une amplitude de -3dB et un déphasage de -45° et +45° sur chaque voie respectivement.

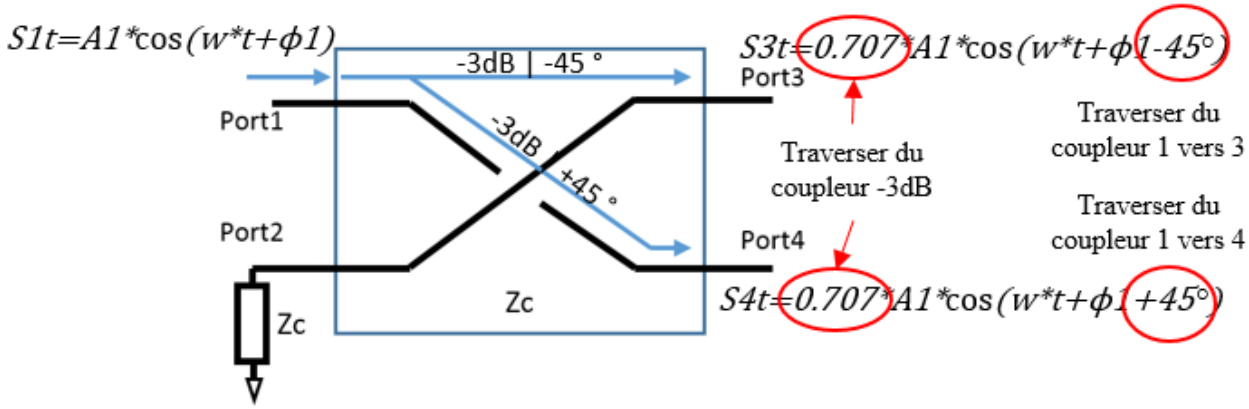


Figure II-16 : Représentation d'un coupleur hybride en mode « splitter ».

En effet, si on s'intéresse uniquement au port 3 on réalise la somme de deux signaux. Celui qui vient du port1 vers le port 3 et celui qui vient du port2 vers le port 3. Dans cette configuration, il n'y a pas de signal qui transite du port 2 vers le port 3. Donc, cela revient à faire la somme du signal d'entrée avec un signal nul. D'après le prérequis, lorsqu'on additionne deux signaux, on obtient un signal avec une amplitude et une phase définies par le système d'équation (II-23). De la même manière, on détermine le signal du port 4. Dans le cas du splitter, on obtient le système d'équations (II-24) pour les signaux de sortie.

$$S_{port3}(t) = A_{tot} * \cos(w * t + \phi_{tot}) \text{ Avec} \begin{cases} A_{tot} = 0.707 * A_1 \\ \phi_{tot} = \phi_1 - 45° \end{cases}$$
$$S_{port4}(t) = A_{tot} * \cos(w * t + \phi_{tot}) \text{ Avec} \begin{cases} A_{tot} = 0.707 * A_1 \\ \phi_{tot} = \phi_1 + 45° \end{cases} \quad \text{(II-24)}$$

Mode combineur de puissance (Combiner) :

En mode combineur de puissance, on injecte du signal sur les ports 1 et 2. Ainsi on obtient sur le port 3 un signal qui sera la somme des signaux injectés sur les ports 1 et 2. De la même manière, on obtient la somme des signaux d'entrée sur le port4. Cette configuration est illustrée en figure II-17.

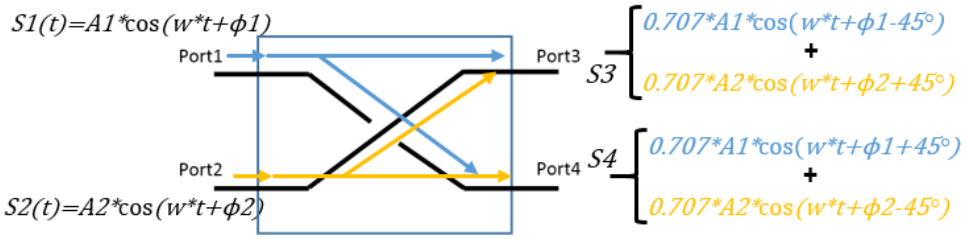


Figure II-17 : Représentation d'un coupleur hybride en mode « combiner ».

D'après le prérequis, lorsqu'on somme deux signaux ensemble, on obtient un signal avec une amplitude et une phase définies par le système d'équation (II-23). Dans le cas du combiner, on obtient le système d'équation (II-25) pour le port3 et (II-26) pour le port 4.

$$S_{port3}(t) = A_3 * \cos(w * t + \phi_3)$$

$$Avec$$

$$\begin{cases} A_3 = \sqrt{0.707^2 * A_1^2 + 0.707^2 * A_2^2 + 2 * 0.707 * A_1 * 0.707 * A_2 * cos(\phi_1 - 45° - \phi_2 - 45°)} \\ \phi_3 = \tan^{-1}\left(\dfrac{0.707 * A_1 * \sin(\phi_1 - 45°) + 0.707 * A_2 * \sin(\phi_2 + 45°)}{0.707 * A_1 * \cos(\phi_1 - 45°) + 0.707 * A_2 * \cos(\phi_2 + 45°)}\right) \end{cases} \quad \text{(II-25)}$$

Un maximum sur le port3 est observé si $\phi_1 - \phi_2 = 90°$. En revanche si $\phi_1 - \phi_2 = -90°$, on sera en présence d'un minimum.

$$S_{port4}(t) = A_4 * \cos(w * t + \phi_4)$$

$$Avec$$

$$\begin{cases} A_3 = \sqrt{0.707^2 * A_1^2 + 0.707^2 * A_2^2 + 2 * 0.707 * A_1 * 0.707 * A_2 * cos(\phi_1 + 45° - \phi_2 + 45°)} \\ \phi_4 = \tan^{-1}\left(\dfrac{0.707 * A_1 * \sin(\phi_1 + 45°) + 0.707 * A_2 * \sin(\phi_2 - 45°)}{0.707 * A_1 * \cos(\phi_1 + 45°) + 0.707 * A_2 * \cos(\phi_2 - 45°)}\right) \end{cases} \quad \text{(II-26)}$$

Un maximum sur le port4 est observé si $\phi_1 - \phi_2 = -90°$. En revanche si $\phi_1 - \phi_2 = 90°$, on sera en présence d'un minimum. Avec cette topologie, on peut sélectionner le port où on veut recombiner les signaux. C'est cette propriété du coupleur qui est utilisée dans la structure équilibrée (PA ou LNA). On vient combiner deux signaux sur l'antenne.

1.6. Exemple de coupleur hybride intégré sur silicium.

Durant les trois ans de thèse, j'ai eu l'opportunité de concevoir plusieurs coupleurs hybrides dans des technologies différentes. Tous les coupleurs ont été réalisés en suivant la même procédure. On commence par déterminer les valeurs de L et C pour le modèle électrique. Puis en fonction de la place disponible, on réalise la vue layout du coupleur hybride en assemblant les lignes couplées et les twists. Après plusieurs aller-retour entre la vue layout et l'extraction électromagnétique, on règle finement le fonctionnement du coupleur.

Coupleur intégré en technologie B9MW_M5.

Le Back End of Line (BEOL) de la technologie B9MW_M5 de chez STMicroelectronics est illustré sur la Figure II-18. Il se compose de 6 couches de métallisation en comptant l'Alucap :

- 4 couches de métaux fins (M1 jusqu'à M4)
- 1 couche de métal épais (M5T)

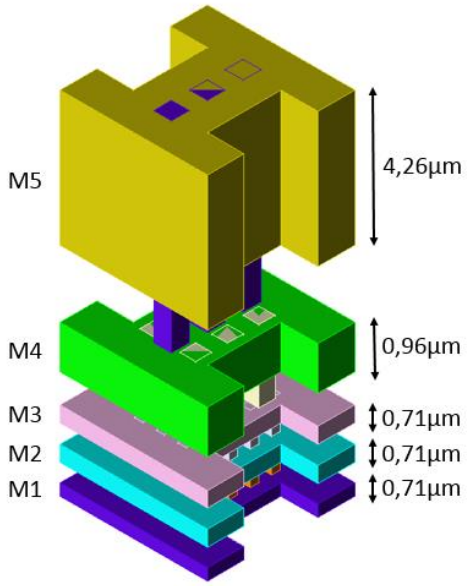
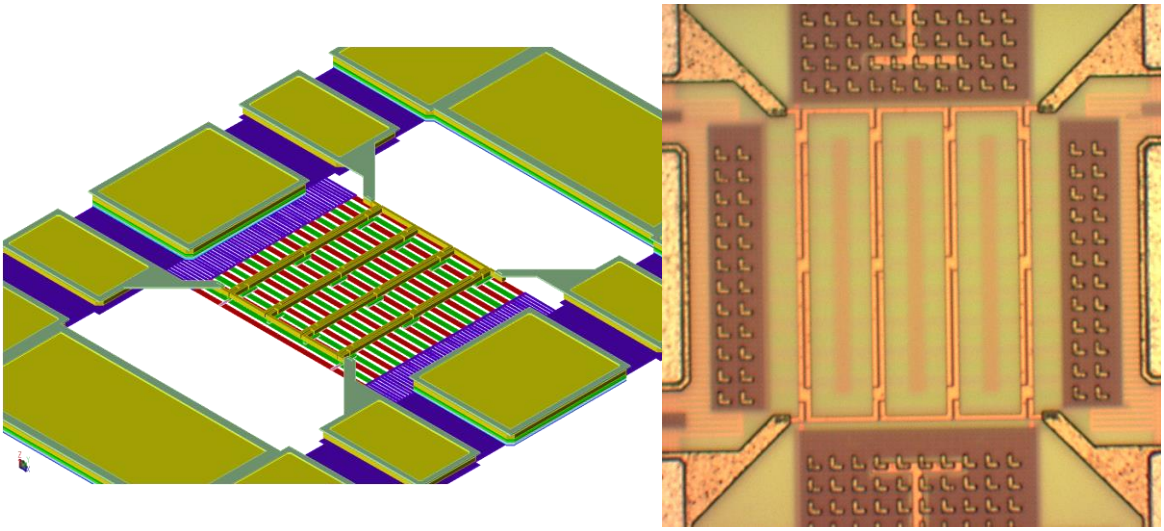


Figure II-18 : BEOL de la technologie B9MW_M5 sans Ap.

Afin d'optimiser les performances des éléments millimétriques (PA et LNA), les éléments passifs sont réalisés dans les deux couches de métal les plus hautes et les plus épaisses. Cela permet de réduire les pertes résistives et la capacité parasite avec le substrat. Les autres couches métalliques, trop résistives, servent principalement pour connecter les transistors vers les réseaux passifs.

Le coupleur hybride est réalisé avec deux niveaux de métal (M5T et M4). Des bandes de « Poly » et « active » forment un plan pour couper les lignes de champs et ainsi réduire le couplage avec le substrat. Les valeurs déterminées par le modèle prennent la forme de lignes couplées et d'éléments torsadés. La cellule élémentaire est composée de trois twists, d'une longueur de 21µm, assemblée à deux lignes couplées d'une longueur de 32,5µm. La longueur totale est de 125µm avec une largeur de piste de 2µm. Pour obtenir la fréquence centrale de 28 GHz, il faut assembler quatre cellules élémentaires en série. La figure II-19 illustre les différentes vues du coupleur hybride.



a) vue 3D simplifiée

b) photo coupleur hybride ($0{,}013 mm^2$)

Figure II-19 : Différentes vues du coupleur hybride B9MW_M5.

Le Tableau II-1 et la figure II-20 reprennent la comparaison entre la simulation et la mesure des performances du coupleur hybride conçu en B9MW_M5. On obtient un delta de +3.5% au niveau de la fréquence centrale du coupleur mesuré (33.15 GHz pour la mesure et 32GHz pour la simulation). Concernant les pertes d'insertion, l'écart entre la mesure et la simulation est plus important, 9,29% en plus pour la mesure (4.59 dB pour la mesure et 4.2 dB pour la simulation). Pour finir, un écart de 5° en phase est observé.

	Fréquence centrale (GHz)	Pertes d'insertion (dB)	Phase (°)
Mesuré	33,15	4,59	100
Simulé	32,00	4,2	95
Écart %	3,5	9,29	5

Tableau II-1 : Comparaison mesure/simulation du coupleur B9MW_M5.

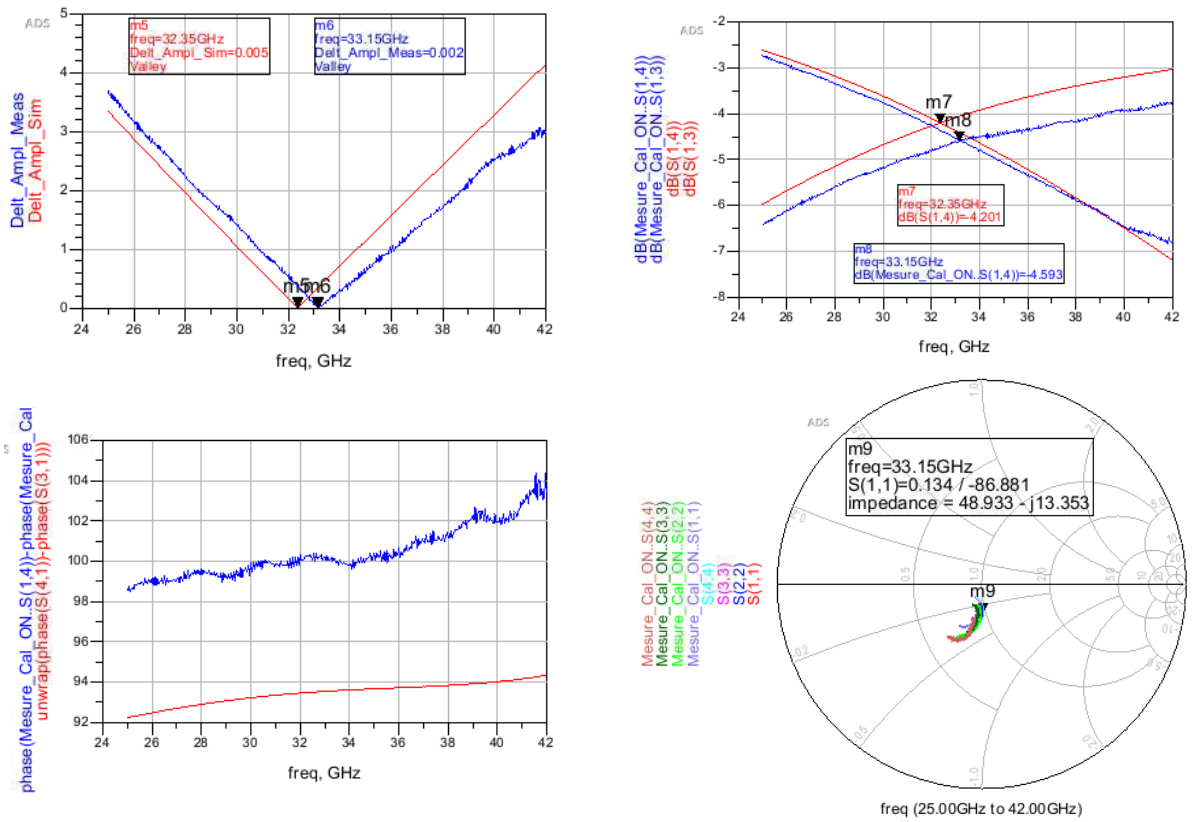


Figure II-20 : Comparaison mesure/simulation du coupleur B9MW_M5.

La simulation pour la comparaison est réalisée avec une extraction momentum complète, prenant en compte les pads et les plans de masse autour du coupleur. Cela permet de superposer les courbes mesurées directement avec le résultat de simulation et d'éviter la manipulation de de-embedded 4 ports (lourde et complexe). Ensuite, on détermine la fréquence réelle du coupleur en resimulant uniquement le corps du coupleur (Sans les accès et pads) et en appliquant le delta obtenu entre la mesure et la simulation. On obtient le tableau II-2.

	Fréquence centrale (GHz)	Pertes d'insertion (dB)	Phase (°)
Corps simulé	30	3,7	90,9°
Corps mesuré	31	4,05	95,44°
Écart %	3,5 %	9,29 %	5 %

Tableau II-2 : Résultats mesurés du corps du coupleur.

Coupleur intégré en technologie C65SOI FEM.

Le BEOL de la technologie C65SOI FEM de chez STMicroelectronics est illustré sur la Figure II-21. Il se compose de 6 couches de métallisation en comptant l'Alucap :

- 4 couches de métaux fins (M1 jusqu'à M4)
- 1 couche de métal épais (M5U)

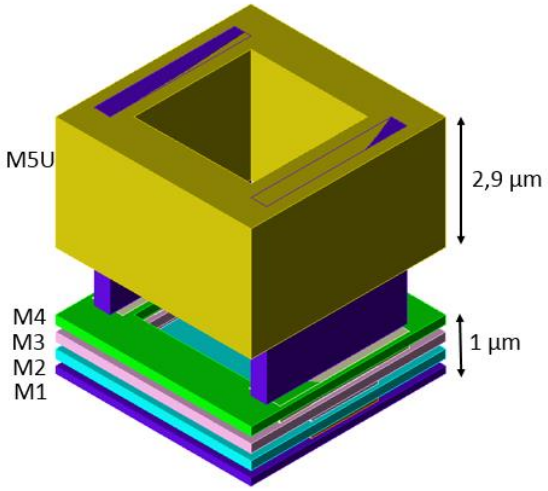
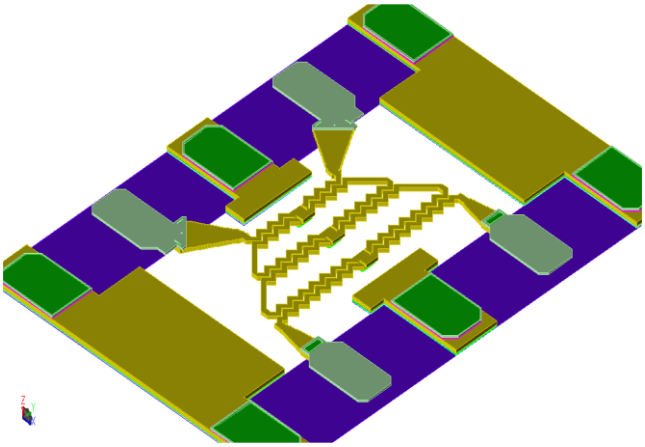


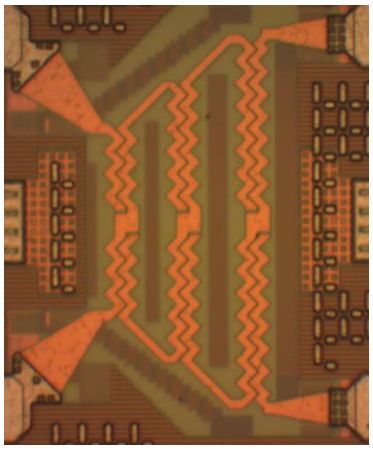
Figure II-21 : BEOL de la technologie C65SOI FEM.

Afin d'optimiser les performances des éléments millimétriques (PA et LNA), les éléments passifs sont réalisés dans les deux couches de métal les plus hautes et les plus épaisses. Cela permet de réduire les pertes résistives et la capacité parasite avec le substrat. Les autres couches de métaux, trop résistives, servent principalement pour connecter les transistors vers les réseaux passifs.

Le coupleur hybride est réalisé avec deux niveaux de métal (M5U et M4). Le substrat de cette technologie est isolé donc il n'est pas nécessaire de faire un plan (Poly/Active) pour couper les lignes de champs. Les valeurs déterminées par le modèle prennent en compte la forme de la ligne couplée et l'élément torsadé. Il n'y a pas vraiment de cellule élémentaire comme pour le coupleur en B9MW, toutefois, on reconnaît l'association de deux lignes couplées et d'un twist. Pour des raisons d'écartement minimum, on réalise les lignes couplées en « dents de scie » pour pouvoir les rapprocher au maximum. Le twist à une longueur de 18µm avec une largeur de piste de 4µm. Pour obtenir la fréquence centrale de 28 GHz, il faut assembler trois cellules élémentaires en série de différentes hauteurs. La forme du coupleur est trapézoïdale, soit 106µm pour la première branche et 200µm pour la dernière. La figure II-22 illustre les différentes vues du coupleur hybride chevrons.



a) vue 3D simplifiée



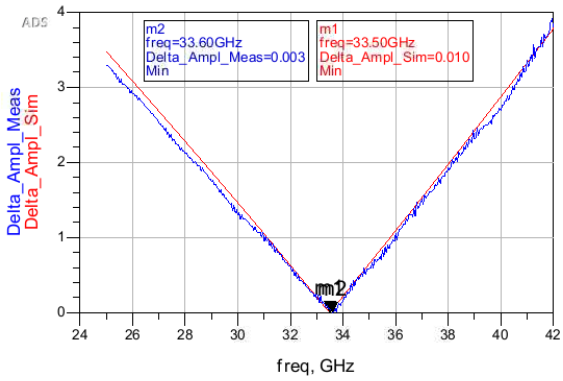
b) photo du coupleur hybride chevrons (0,016mm^2)

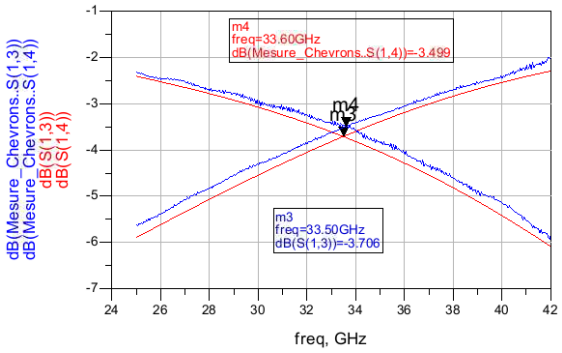
Figure II-22 : Différentes vues du coupleur hybride chevrons (C65SOI FEM).

Les résultats de mesure sont excellents et alignés avec la simulation. Le décalage en fréquence est très faible, la fréquence centrale du coupleur mesuré étant quasiment égale à celle simulée. Le Tableau II-3 et la figure II-23 reprennent la comparaison entre la simulation et la mesure des performances du coupleur hybride conçu en C65SOI FEM.

	Fréquence centrale (GHz)	Pertes d'insertion (dB)	Phase (°)
Mesuré	33,6	3,5	84
simulé	33,5	3,7	88
Écart %	0,3 %	-5 %	4,5 %

Tableau II-3 : Comparaison mesure/simulation du coupleur C65SOI FEM.





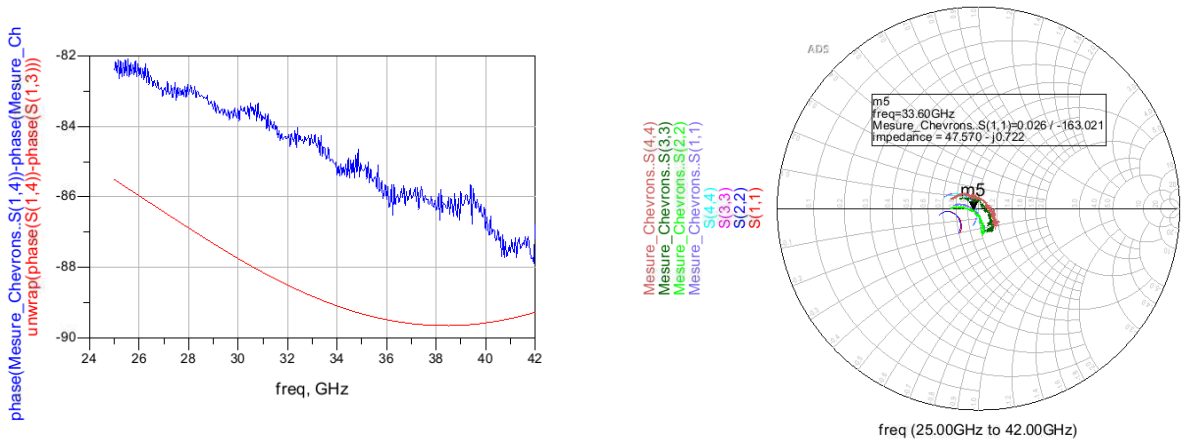


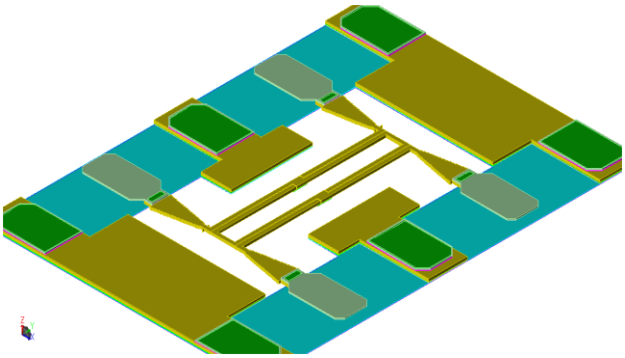
Figure II-23 : Comparaison mesure/simulation du coupleur chevrons (C65SOI FEM).

De la même manière qu'en B9MW, on évite la manipulation de « de-embedded 4 ports » des mesures. C'est-à-dire qu'on prend en compte les pads et les plans de masse autour du coupleur lors de la simulation. Cela permet de superposer les courbes mesurées directement avec le résultat de simulation. Dans le cas du coupleur C65SOI FEM, il y a très peu de différences entre la mesure et la simulation. Ainsi, on détermine les performances mesurées du corps du coupleur illustrées par le tableau II-4.

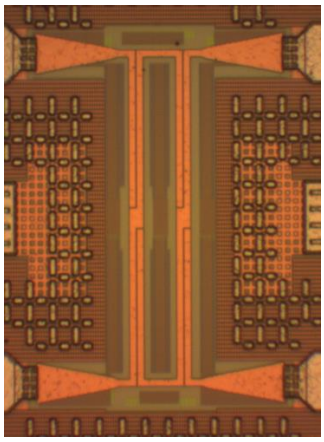
	Fréquence centrale (GHz)	Pertes d'insertion (dB)	Phase (°)
Corps simulé	28,5	3,65	89,37°
Corps mesuré	28,6	3,47	92°
Écart %	0,3 %	-5 %	4,5 %

Tableau II-4 : Résultats mesurés du corps du coupleur chevrons.

Un autre coupleur a été réalisé en C65SOI FEM. La forme de celui-ci est plus classique et comprend deux cellules élémentaires, chacune composée d'un twist, d'une longueur de 20µm, assemblé à deux lignes couplées d'une longueur de 90µm. La longueur totale est de 200µm avec une largeur de piste de 4µm. La figure II-24 illustre les différentes vues du coupleur hybride classique.



a) vue 3D simplifié



b) photo du coupleur hybride classique (0,0098mm^2)

Figure II-24 : Différentes vues du coupleur hybride classique (C65SOI FEM).

Comme pour le coupleur précédent, les résultats de mesure sont excellents et alignés avec la simulation. La figure II-25 reprend la comparaison entre la simulation et la mesure des performances du coupleur hybride conçu en C65SOI FEM.

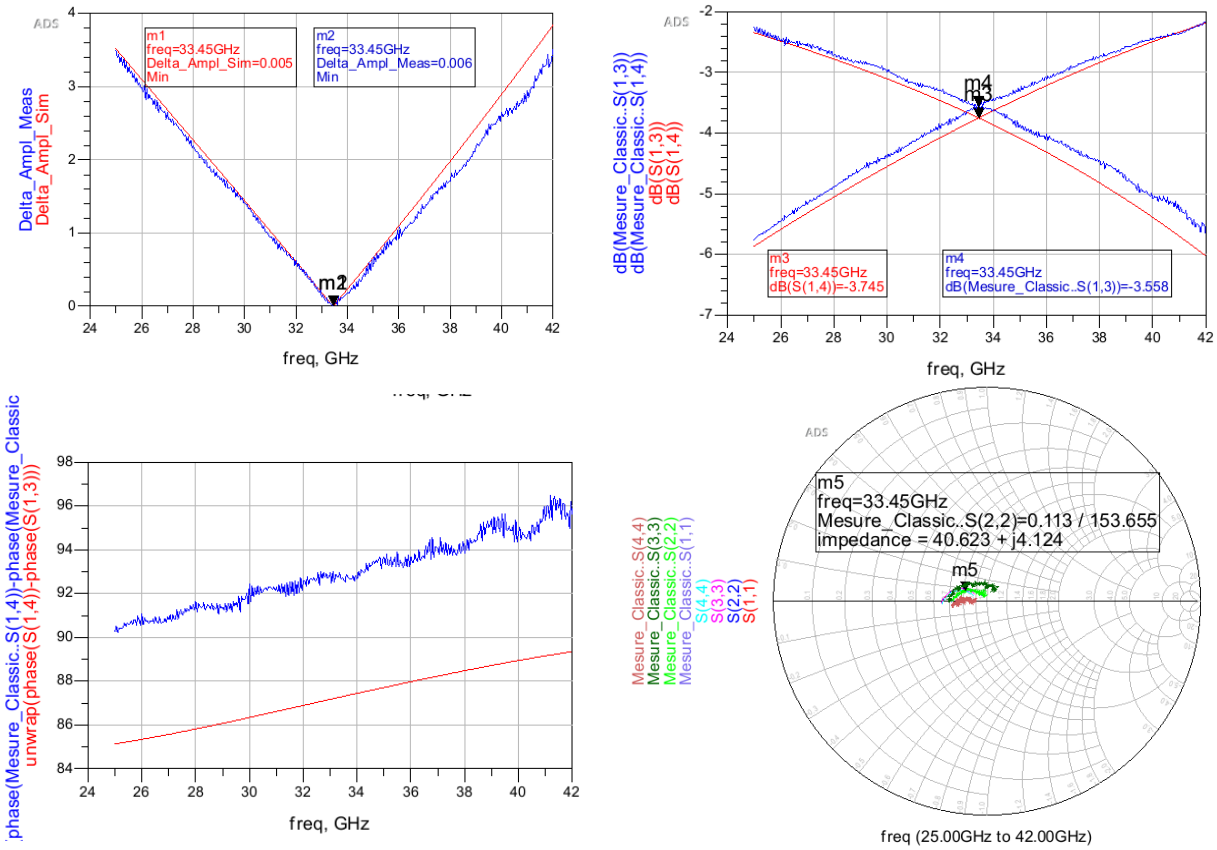


Figure II-25 : Comparaison mesure/simulation du coupleur classique (C65SOI FEM).

Il n'y a quasiment pas de différence entre la mesure et la simulation. Ainsi on détermine les performances mesurées du corps du coupleur illustrées par le tableau II-5.

	Fréquence centrale (GHz)	Pertes d'insertion (dB)	Phase (°)
Écart %	0 %	-5,1 %	4,5 %
Corps simulé	28,1 GHz	3,54 dB	86,9°
Corps mesuré	28,1 GHz	3,37 dB	91,5°

Tableau II-5 : Résultats mesurés du corps du coupleur classique.

Pour conclure le paragraphe, une comparaison avec l'état de l'art des coupleurs aux fréquences millimétriques est réalisée(tableau II-6). Le coupleur conçu en C65SOI offre une meilleure insertion, phase et surface que celui du B9MW_M5.

	Coupler B9MW	Coupler Chevrons C65SOI	Coupler Classique C65SOI	[2]	[3]	[4]	[5]	[6]
Technologie	B9MW_M5	C65SOI	C65SOI	H9SOI	Above IC	MMIC	130 CMOS	B9MW_M6
Fréq. (GHz)	31	28	28	14	20	23	24	18,7
Pertes d'insertion (dB)	1	**0,47**	**0,37**	0,56	0,9	0,75	0,55	0,5
Phase (deg)	4 °	2°	1,5 °	2,5 °	4°	4 °	5°	2°
Surface (mm^2)	0,013	0,016	0,0098	0,042	1	0,9	0,036	0,014

Tableau II-6 : Comparaison avec l'état de l'art des coupleurs.

II.2. Coupleur auto-calibré « self-calibrated coupler »

2.1. Contexte du coupleur auto-calibré

Avec le déploiement de la 5G à l'horizon 2020, les coupleurs seront de plus en plus présents dans la conception d'éléments RF et millimétriques. En effet, dans le cas des réseaux antennes et du « beamforming », on retrouve la structure coupleur hybride + Amplificateur de puissance (PA) en parallèle pour chaque antenne du réseau. Cette topologie offre une très bonne adaptation de l'impédance de l'antenne et limite l'effet du VSWR. Les coupleurs hybrides sont utilisés dans une topologie PA équilibrée [7].

Cette structure peut présenter une faiblesse au niveau des variations des procédés de fabrication, et plus précisément au niveau du coupleur hybride. En effet, comme le montre l'article [2] et le paragraphe précèdent, le coupleur peut être décrit avec des éléments distribués (L et C). Lorsque celui-ci est intégré sur silicium, les éléments prennent la forme de lignes couplées et d'éléments torsadés. La fréquence centrale du coupleur hybride est donnée en fonction des valeurs de L et C qui dépendent de la taille des éléments intégrés. Lors de la fabrication de semi-conducteurs, une variation des paramètres (dimension, épaisseur) est non négligeable pour l'application du coupleur. La figure II-26, montre la variation de la fréquence centrale du coupleur en fonction de la variation des procédés de fabrication (+-20% sur L et C).

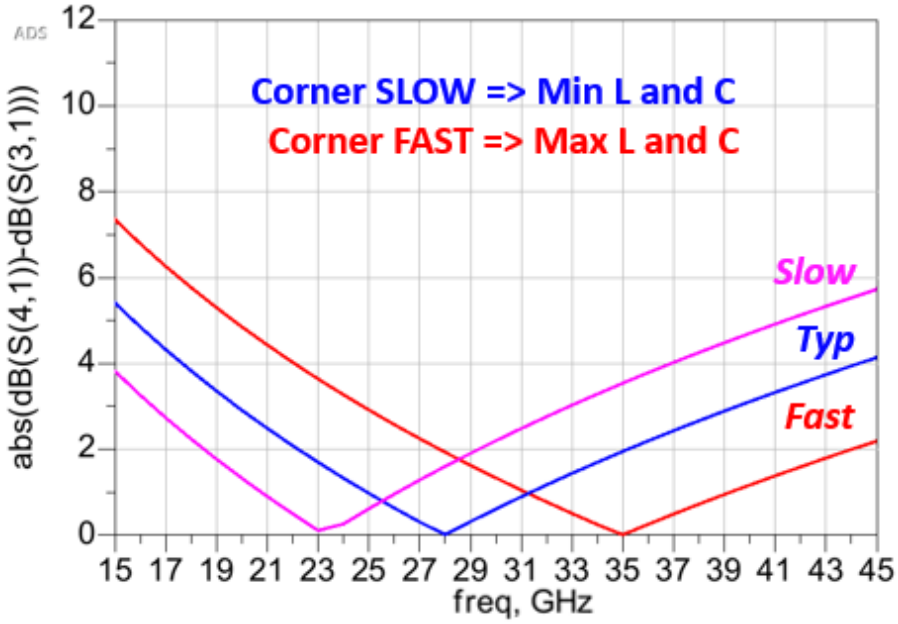


Figure II-26 : Fréquence centrale du coupleur en fonction des corners.

Au niveau temporel, l'impact des corners (représente les valeurs extrêmes des variations des paramètres de fabrication dans lesquelles le circuit doit fonctionner correctement) se traduit par une différence de potentiel sur les deux ports de sortie, illustré sur la figure II-27.

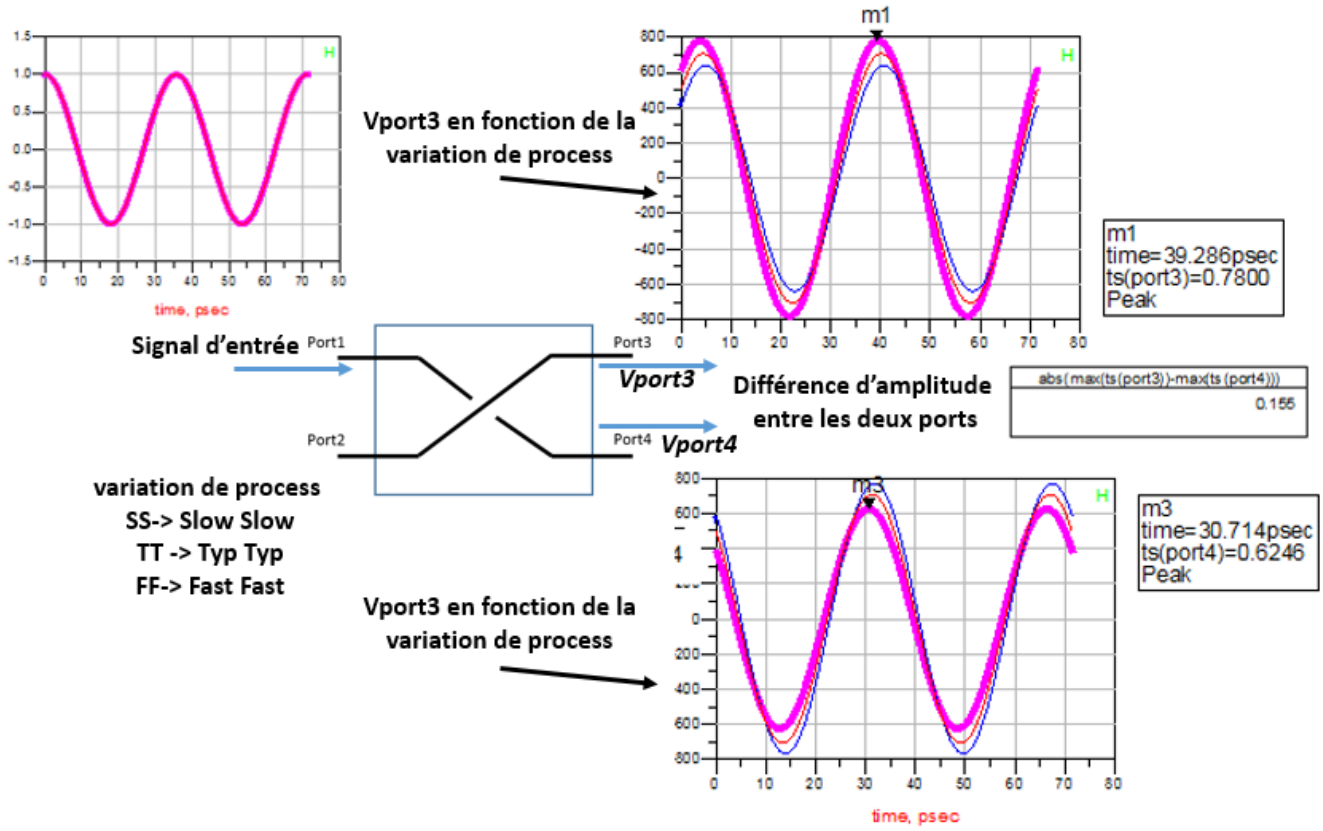


Figure II-27 : Représentation des signaux temporels en fonction des corners.

Cette différence en amplitude influence négativement la performance du coupleur hybride. Si plusieurs coupleurs hybrides sont incorporés dans un système RF, la performance globale de celui-ci peut alors considérablement être impactée. Par conséquent, nous proposons une solution technique à faible complexité et à faible consommation. Celle-ci permet de régler de façon simple la fréquence centrale d'un coupleur hybride. Il s'agit d'un procédé d'étalonnage de la fréquence centrale d'un coupleur afin que celui-ci soit robuste aux variations des procédés de fabrication.

2.2. Principe de fonctionnement

La mise en place, du coupleur auto calibré peut s'effectuer de deux manières. Dans le premier cas, on considère que le coupleur est capable de changer de fréquence grâce à l'ajout de capacités contrôlables. Dans le second cas, on imagine que l'émetteur a la capacité à changer de fréquence. Dans les deux cas, le principe de fonctionnement reste très similaire.

Coupleur auto calibré avec capacités.

Le coupleur hybride auto calibré comprend deux entrées et sorties classiques. Deux modules capacitifs à valeur réglable permettent d'ajuster la fréquence centrale. Ces modules sont respectivement connectés aux entrées et sorties du coupleur. Un détecteur de crête est ajouté sur chaque port. Ce dispositif est présenté en figure II-28.

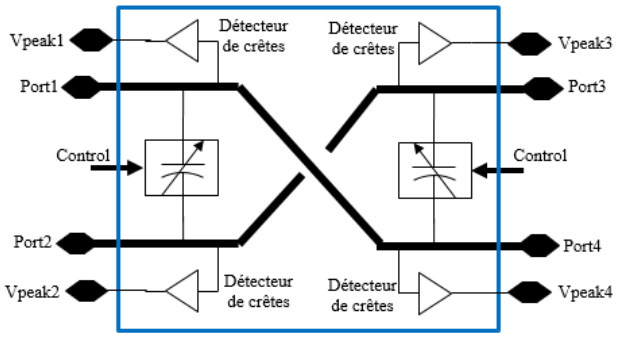


Figure II-28 : Schéma du coupleur auto calibré avec les capacités.

La méthode de calibration du coupleur hybride comprend trois étapes :

- La délivrance d'un signal de référence ayant une fréquence adéquate à l'utilisation souhaitée sur l'une des entrées du coupleur hybride.

- La mesure de la valeur crête du signal d'entrée ayant traversé le coupleur est effectuée à l'aide des détecteurs de tension.

- Une comparaison des valeurs crêtes de sortie et un réglage de la valeur capacitive sont effectués jusqu'à obtenir une égalité des valeurs à une tolérance près.

Coupleur auto calibré sans les capacités.

Le coupleur hybride auto calibré comprend deux entrées et sorties classiques. Un détecteur de crête est ajouté sur chaque port. Ce dispositif est présenté en figure II-29.

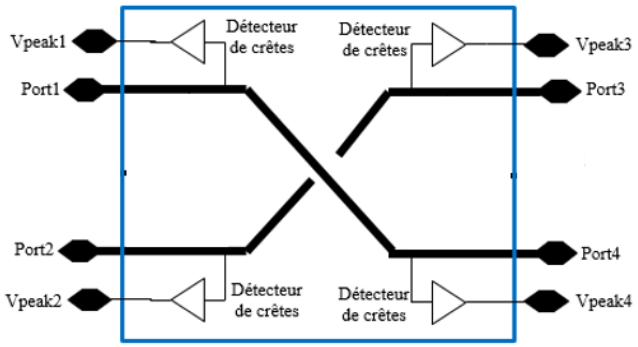


Figure II-29 : Schéma du coupleur auto calibré sans les capacités.

La méthode de calibration du coupleur hybride reste identique à celle précédente. La seule différence est le réglage de la fréquence de l'émetteur au lieu de la valeur de la capacité.

L'avantage de de cette méthode est d'étalonner la fréquence centrale d'un coupleur hybride sans calculer la fréquence centrale réelle ni la différence entre celle du signal de référence et celle du coupleur. Cette méthode permet une automatisation simple de calibration d'un coupleur hybride. Plus précisément, la fréquence centrale du coupleur peut être réglée automatiquement à une fréquence choisie et donc celle du signal de référence. Cette méthode de calibration possède l'avantage de s'appliquer indépendamment du mode de fonctionnement du coupleur.

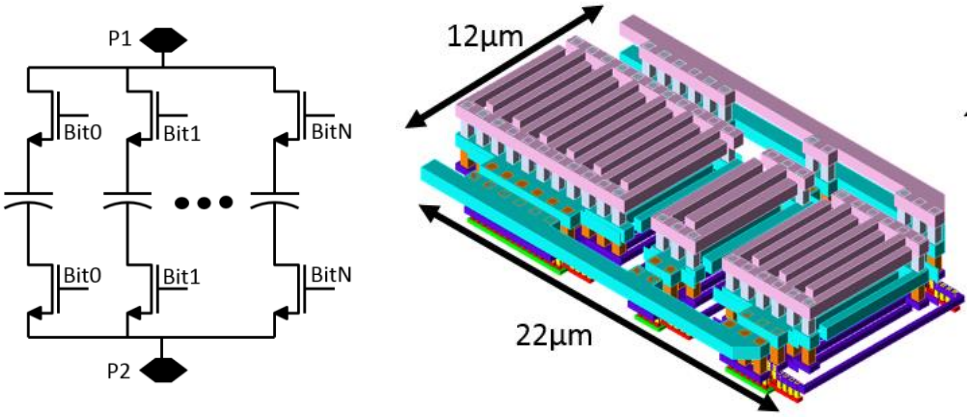
2.3. Conception d'un coupleur hybride auto calibré

La réalisation d'un coupleur hybride auto calibré est divisée en deux grandes parties. La conception d'un coupleur hybride avec ou sans module capacitif et la conception d'un détecteur de crête. La conception d'un coupleur a déjà été traitée dans le paragraphe 1.6. Nous nous focaliserons donc sur la conception du module capacitif et du détecteur de crête.

Module capacitif.

D'après l'équation (II-7), la fréquence centrale du coupleur dépend principalement des valeurs de *L* et *C*. Nous pouvons ajuster la fréquence centrale du coupleur en modifiant la valeur de la capacité. Cependant, l'impédance caractéristique du coupleur dépend elle aussi de la valeur de la capacité. Mais, étant donné que l'impédance du coupleur dépend du rapport *L/C (équation II-8)* et que l'inductance est beaucoup plus grande que la capacité (d'un rapport mille), la variation de la capacité aura un très faible impact sur l'impédance caractéristique du coupleur. Trois approches différentes de concevoir le module capacitif ont été réalisées en technologie H9SOIFEM à 28 GHz:

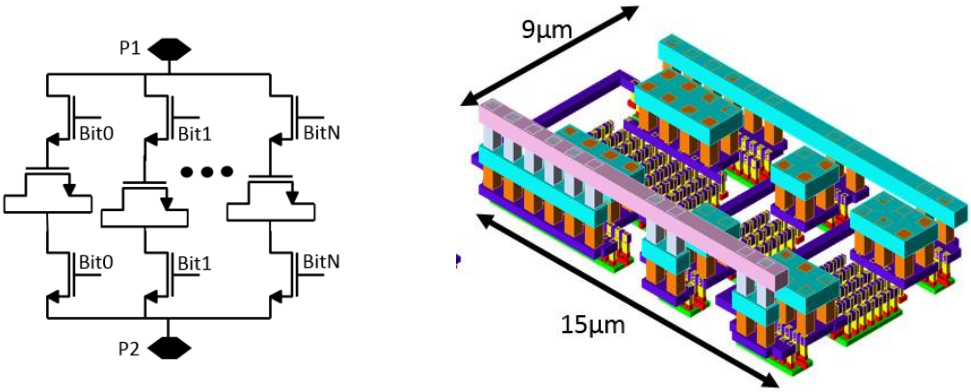
- *Un Module capacitif Transistor + capacité CMOM*. Généralement utilisé pour faire des capacités variables, on associe une capacité MOM à deux switches (Transistor). La difficulté de ce module est d'associer la bonne taille du transistor à la valeur de la capacité de façon à ce que le transistor ne soit pas prédominant. Un tel dispositif est illustré sur la figure II-30.



a) Schématique b) Layout

Figure II-30 : Module capacitif Transistor + Capacité.

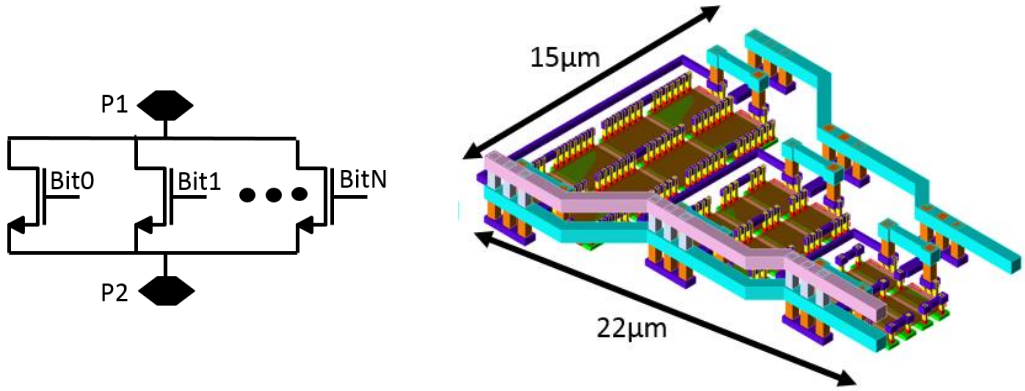
- *Un module capacitif Transistor + Transistor monté en capacité*. Dans cette topologie la capacité est remplacée par un transistor monté en capacité. C'est-à-dire que le drain et la source sont connectés ensemble. De la même manière que précédemment la difficulté est d'associer la taille du transistor switch pour éviter que celui-ci soit prédominant. La figure II-31 illustre cette structure.



a) Schématique b) Layout

Figure II-31 : Module capacitif Transistor + Transistor monté en capacité.

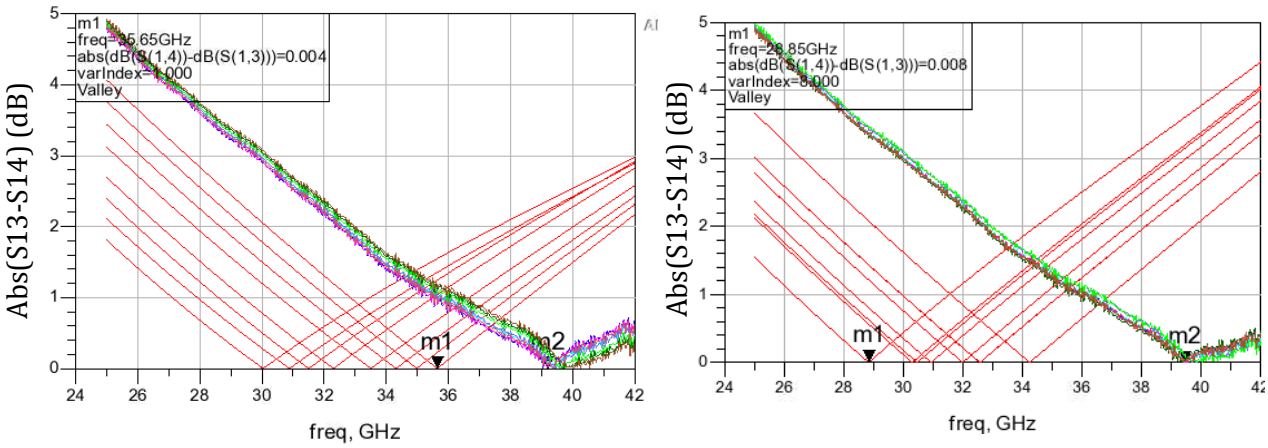
- *Un module capacitif uniquement avec un Transistor.* Dans cette architecture, seul un transistor est nécessaire. Pour faire varier la valeur de la capacité, on va venir appliquer des tensions différentes sur la grille du transistor. Ces tensions vont plus ou moins ouvrir le canal du transistor et ainsi faire varier sa capacité parasite.



a) Schématique b) Layout

Figure II-32 : Module capacitif Transistor.

Les résultats de mesures ne sont pas concluants pour les différentes structures. En effet, d'après la figure II-33, les structures avec un switch n'ont aucun décalage en fréquence et ne reflètent pas les simulations électromagnétiques.



a) Structure Switch + Capacité b) Structure Switch + Transistor monté en capacité

Figure II-33 : Résultats de mesure d'un coupleur reconfigurable (H9SOIFEM).

Les mesures révèlent en fait un problème du module capacitif. Après étude et rétro simulation, il s'avère que le transistor utilisé en switch est prédominant. En effet, en augmentant ou diminuant la tension sur la grille du transistor switch, on vient décaler la fréquence du coupleur hybride. Ce phénomène est illustré sur la figure II-34. Pour le code binaire 111, plus la tension de grille est faible, plus la capacité du canal est petite et donc plus la fréquence du coupleur est basse (courbe en violet *Vg*=0,7V & courbe en bleu ciel *Vg*=1,3V).

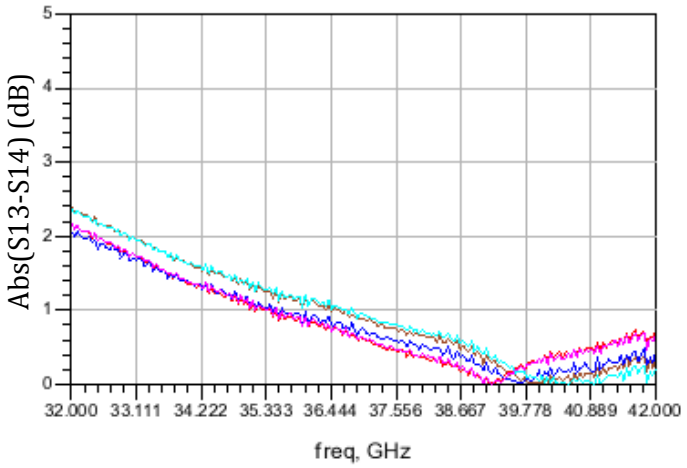
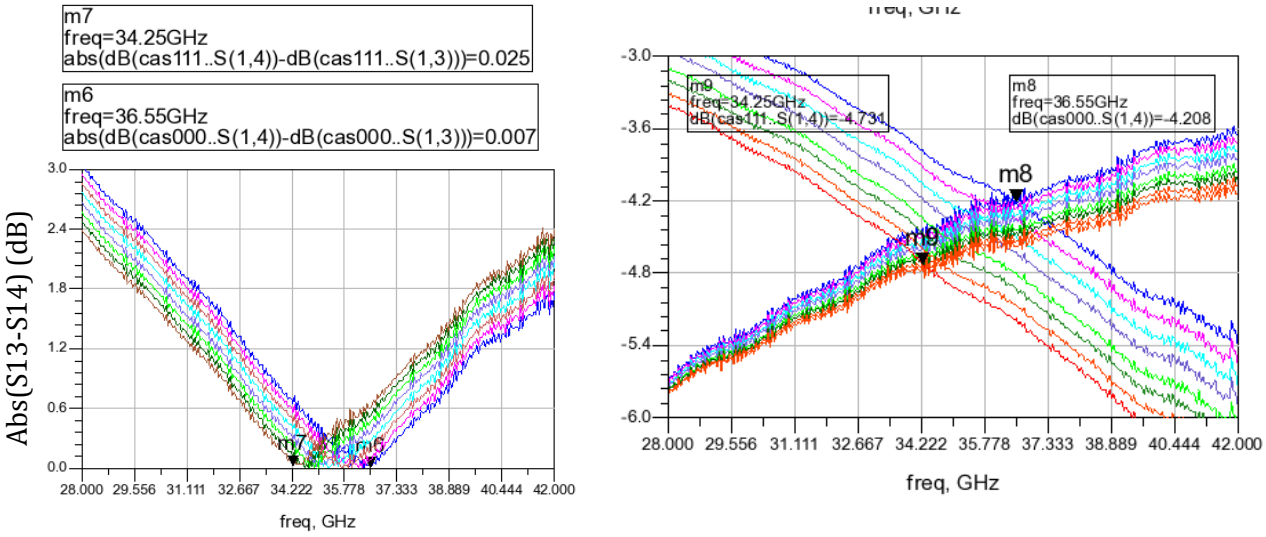


Figure II-34 : Variation de la fréquence du coupleur en fonction de Vg.

En ce qui concerne la structure avec seulement des MOS, elle offre une reconfiguration de la fréquence de 2,3 GHz. La gamme de fréquences est assez faible à cause de la forte valeur de la capacité de canal du transistor. Le delta de pertes entre les fréquences extrêmes est de 0,5 dB. Les résultats de mesure sont présentés en figure II-35.



a) Fréquence centrale du coupleur b) Pertes du coupleur

Figure II-35 : Résultats de mesure d'un coupleur reconfigurable avec des transistors comme module capacitif.

D'après cette étude, on retiendra qu'il est possible de rendre reconfigurable un coupleur hybride en ajoutant des modules capacitifs. Il existe plusieurs moyens de concevoir le module capacitif, le plus classique étant l'association capacité MOM + switch. Mais une attention doit être portée afin que le switch ne soit pas prédominant et annule alors l'effet souhaité.

Deuxième possibilité, l'association d'un switch et d'un transistor monté en capacité en faisant attention également à ce que le switch ne soit pas prédominant. De plus, cette structure n'est pas adaptée pour des éléments à fort signal (PA), car on utilise la capacité *Cin* du transistor (*Cgs* et *Cgd*) qui varie en fonction de la puissance. Pour conclure, il reste la structure avec un seul transistor qui semble prometteuse. Elle offre un facteur de forme réduit et une simplicité de conception par rapport aux autres topologies. En revanche, il est nécessaire de bien modéliser la capacité du canal pour comprendre et améliorer les performances du coupleur reconfigurable. L'objectif est d'augmenter la gamme de fréquences et de réduire les pertes du coupleur.

Détecteur de crête.

Le niveau d'un signal électrique peut être détecté, soit en générant une sortie proportionnelle à la valeur moyenne de l'amplitude instantanée du signal, ou en générant une sortie proportionnelle à la valeur crête du signal. Le choix de la méthode peut être déterminé en fonction de l'application et plus précisément de la forme d'onde du signal. Dans notre application, nous nous intéressons aux détecteurs de niveau de crête réalisables à l'aide d'un simple transistor MOS ou bipolaire. La configuration reprend l'architecture expliquée dans l'article [8] et est illustrée en figure II 36.

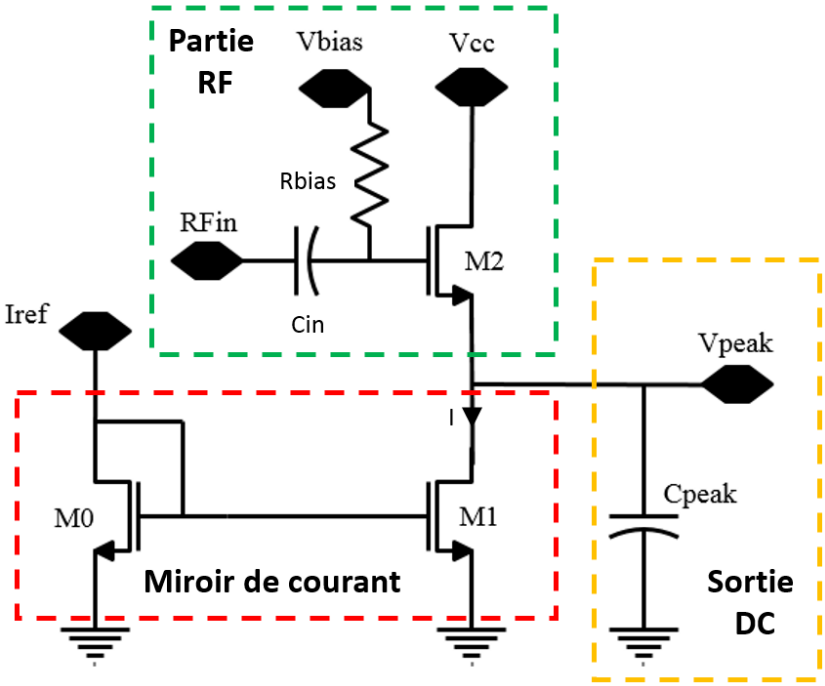


Figure II-36 : Schéma électrique du détecteur de crête.

Le transistor *M2* (Bipolaire ou MOS) agit en tant qu'élément de redressement non linéaire sur la tension du signal *Vin*. Le condensateur *Cpeak* permet le maintien de la valeur *Vpeak*, et sa valeur est définie par la chute de tension notée *ΔVpeak* sur *Vpeak* via les équations (II-27) et (II-28).

$$\frac{dV_{peak}}{dt} = \frac{-I}{C_{\text{peak}}} \qquad \text{(II -27)}$$

$$\Delta V_{peak} = \frac{-I}{C_{\text{peak}}} \Delta \text{t} \qquad \text{(II-28)}$$

La dimension de *Cpeak* va influencer la précision de détection ainsi que le temps de réponse du système. La constante de temps RC dépend de l'impédance du miroir de courant et de la capacité *Cpeak*. La tension *Vbias* va agir sur la gamme de détection, plus *Vbias* sera petit, plus la gamme de détection sera grande. Toutefois, il faut être vigilant à ne pas comprimer le transistor(*M1*) qui fournit le courant. La figure II-37 est la représentation de la gamme de détection en fonction de *Vbias*.

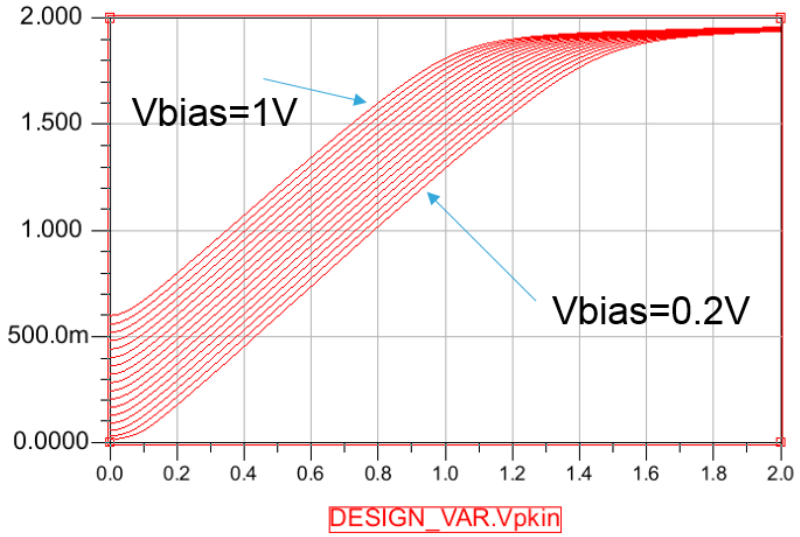


Figure II-37 : Caractéristique Vpeak(Vin) en fonction de Vbias.

La capacité *Cin* joue également un rôle dans la gamme de détection et dans la précision du détecteur de crête. En accord avec la figure II-38, plus la valeur de la capacité est faible plus la gamme de détection est grande avec une moins bonne précision. Au contraire, plus la capacité est large plus la gamme de détection est réduite avec une meilleure précision.

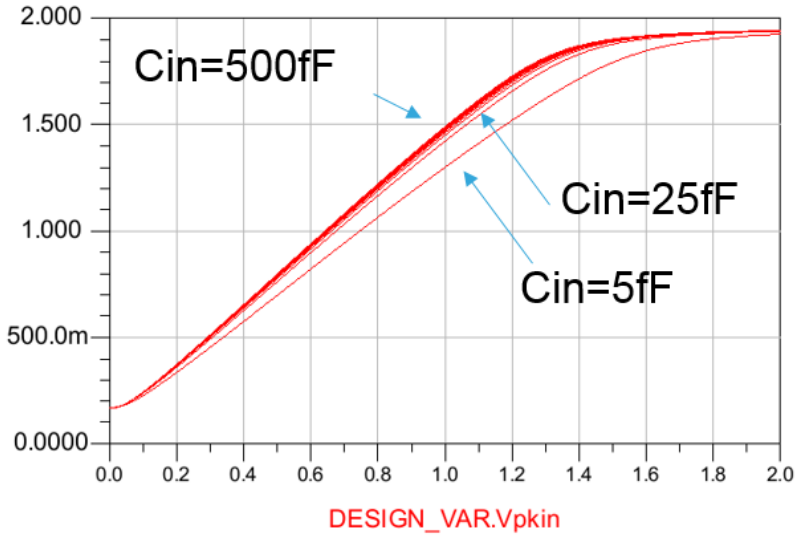
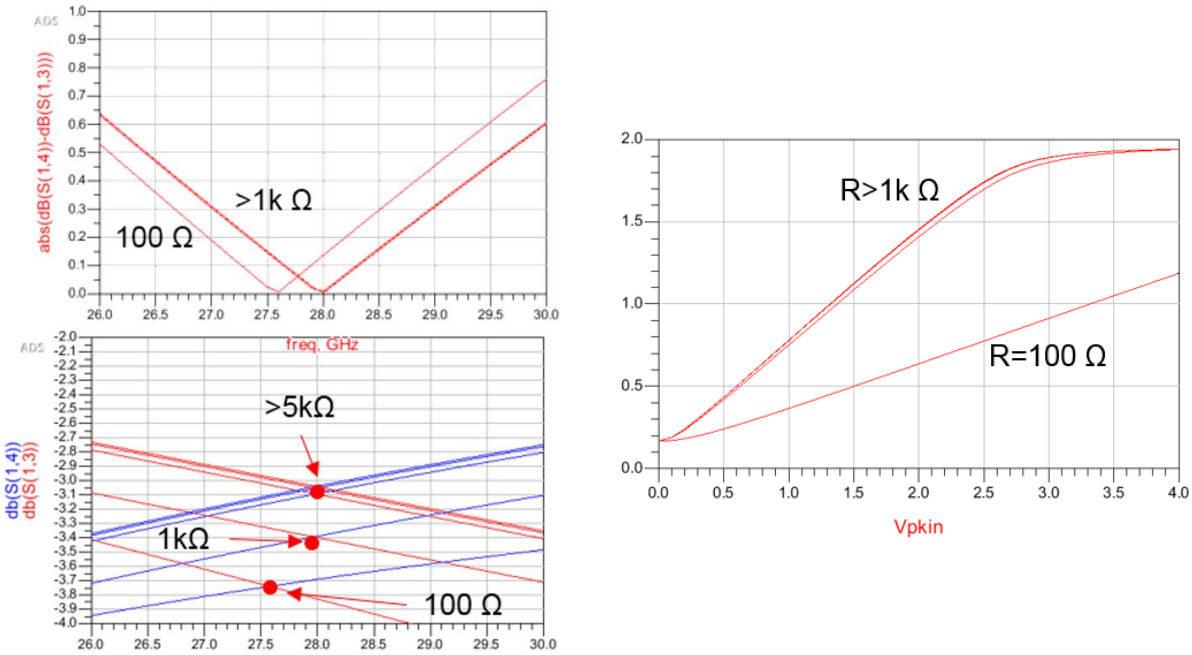


Figure II-38 : Caractéristique Vpeak(Vin) en fonction de *Cin*.

Le détecteur de crête doit être non-invasif pour l'élément RF afin de ne pas dégrader ses performances. Pour cela, le paramètre *Rbias* doit être déterminé avec précaution. C'est lui au premier ordre qui définit l'impédance du détecteur de crête. Plus sa valeur est faible, plus le détecteur est visible par l'élément RF (figure II-39). De plus, la valeur de *Rbias* a une influence sur la gamme de détection.

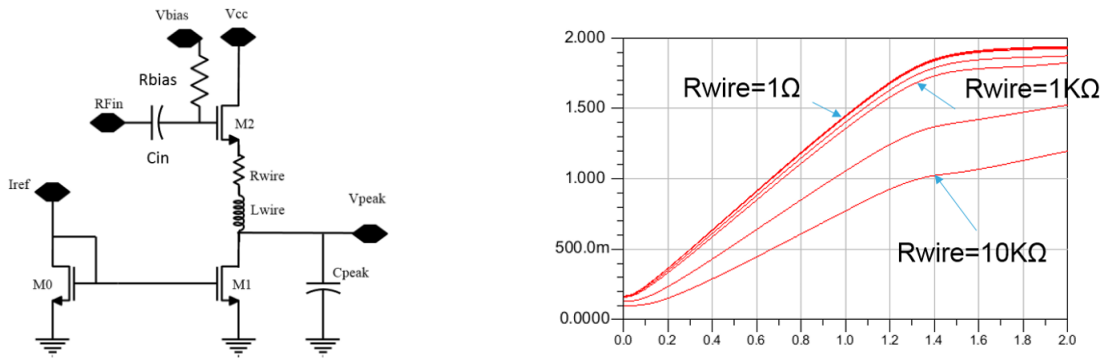


a) *Fc* et pertes d'insertion du coupleur en fonction de *Rbias*

b) Gamme de détection en fonction de *Rbias*

Figure II-39 : Influence de *Rbias* sur le détecteur et le coupleur.

La Figure II-36 met en évidence deux domaines distincts du détecteur de crête. Une partie DC et une partie RF. Dans un souci de limiter les impacts dus au layout, il est intéressant de séparer les deux entités. La partie RF est au plus près du coupleur hybride et on éloigne la partie DC pour éviter de ramener des éléments parasites sur les parties RF. Pour cela il faut vérifier que les performances de la structure ne sont pas altérées à cause d'un layout trop éloigné. Pour modéliser l'impact d'un long fil, on ajoute une inductance et une résistance sur le chemin *Vpeak* illustré en figure II-40.



a) Modélisation du détecteur avec un layout écarté

b) Gamme de détection en fonction de *Rwire*

Figure II-40 : Impact d'un layout éloigné entre la partie DC et RF du détecteur.

La figure II-40 met en exergue la robustesse du détecteur de crête face à l'impact d'un layout distinct entre la partie RF et DC. En effet, un impact est notable lorsque la valeur de la résistance est supérieure à 1 kΩ. À titre informatif, si on réalise la connexion *Vpeak* en métal 1 (148 mΩ/sq) avec une largeur de piste de 1µm on devrait faire une piste de 6,8 mm de long.

Ce détecteur de crête a l'avantage de sa simplicité et fonctionne pour de hautes fréquences avec une faible consommation. Le détecteur est non invasif pour l'élément RF. Les points critiques de cet élément sont repris dans le tableau II-7.

Vbias	➔ Gamme de détection impactée ➔ Comprime le transistor du miroir de courant
Rbias	➔ Détecteur invasif ou non en fonction de sa valeur ➔ Gamme de détection impactée
Cin	➔ Gamme de détection impactée ➔ Précision de détection
Cpeak	➔ Temps de réponse du détecteur de crête ➔ Précision de détection et maintien de la valeur de Vpeak
RF et DC layout distinct	➔ Aucun impact lié à un layout distinct des parties RF et DC

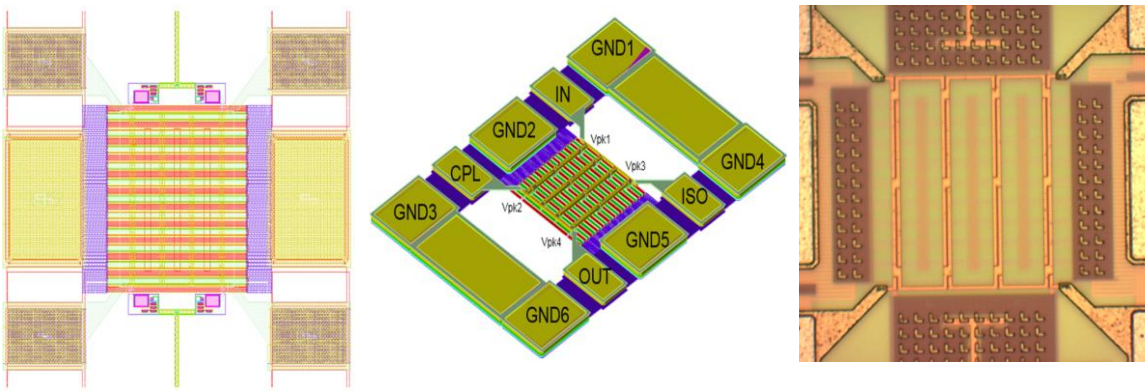
Tableau II-7 : Points critiques du détecteur de crête.

2.4. Simulation et mesure d'un coupleur auto calibré

Afin de vérifier le principe de fonctionnement, deux coupleurs hybrides auto calibrés ont été réalisés en technologie B9MW M5 et C65SOIFEM de STMicroelectronics. Dans ce paragraphe, chaque circuit est décrit avec leurs résultats de simulation et de mesure. Les BEOL de chaque technologie ont déjà été détaillés dans le paragraphe 1.6.

Coupleur intégré auto calibré en technologie B9MW_M5.

Le circuit combine un coupleur hybride, quatre détecteurs de crête et un circuit d'alimentation. Les différentes représentations sont illustrées en figure II-41.



a) Vue layout b) Vue 3D simplifiée b) Photo coupleur hybride auto calibré (0,013mm^2)

Figure II-41 : Différentes vue du coupleur hybride auto calibré B9MW_M5.

La fréquence centrale du coupleur a été définie lors de la conception de celui-ci. Pour vérifier le concept, le coupleur n'est pas forcément évolutif en fréquence. Une simulation HB (Harmonic Balance) avec une variation de la fréquence du signal d'entrée a été réalisée. En fonction de la fréquence du signal d'entrée, on va observer grâce au détecteur de crête une différence de potentiel entre les deux sorties du coupleur. La représentation temporelle des tensions des détecteurs de crête est montrée sur la figure II-42. Ainsi en observant la différence entre les deux sorties DC, on peut reconstruire la courbe en « V » caractéristique d'un coupleur hybride pour déterminer sa fréquence de fonctionnement (figure II-43).

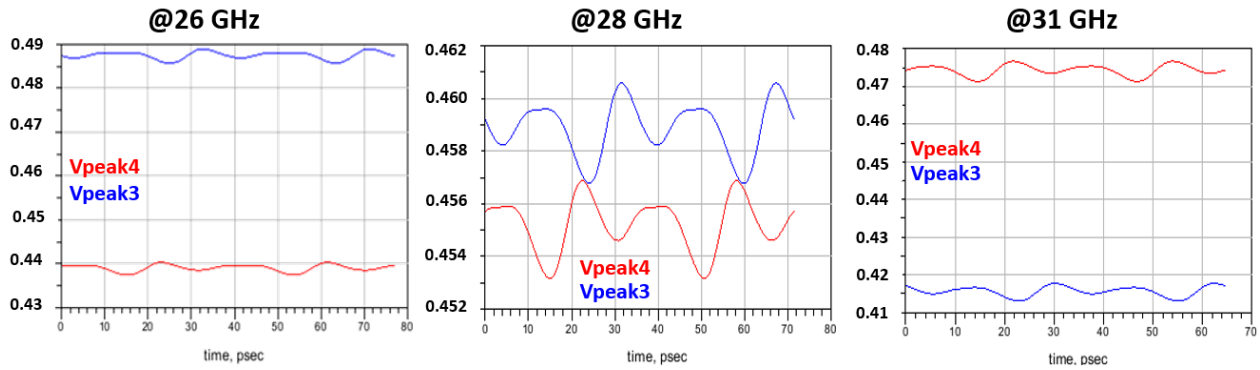
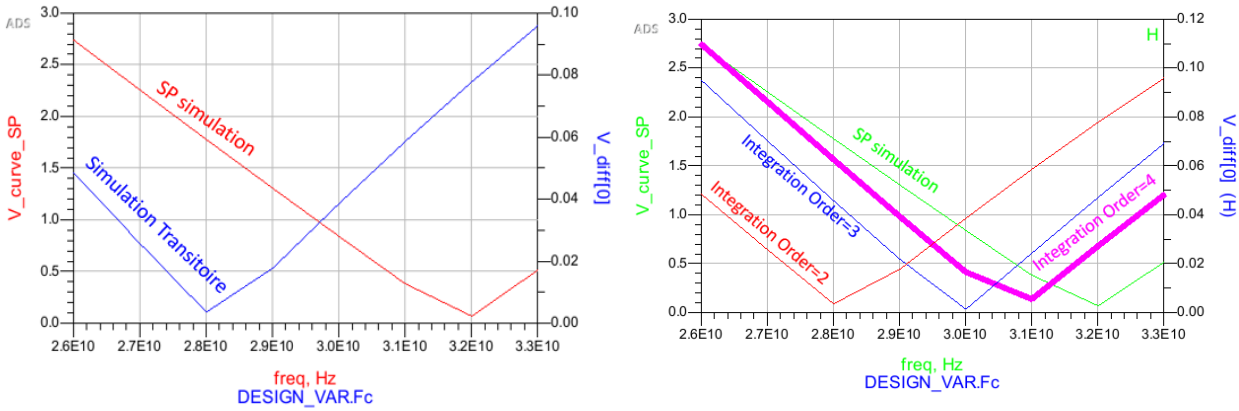


Figure II-42 : Représentation temporelle des signaux Vpeak en fonction de la fréquence du signal d'entrée.



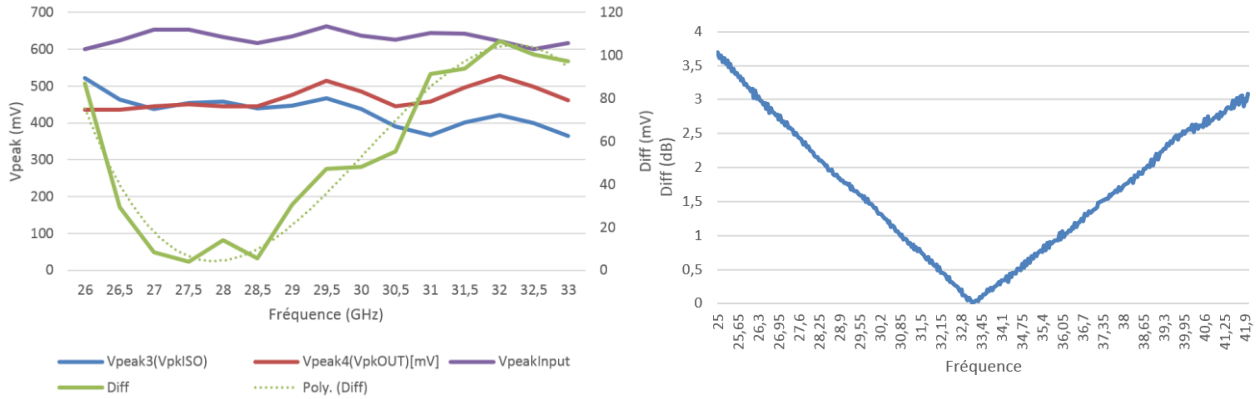
a) Comparaison simulations SP et transitoire

b) Simulation fort signal en fonction des options du simulateur.

Figure II-43 : Courbes en V du coupleur hybride obtenues par deux simulations.

Un décalage en fréquence est observé entre les deux simulations. Les résultats sont différents si on change les paramètres du simulateur, notamment en augmentant « integration order ». Dans l'aide du simulateur, on trouve une explication entre les différentes options : « integration order », indiqué dans les paramètres du simulateur, n'est pas un phénomène physique que l'on voit dans un système électronique, mais plutôt un problème numérique rencontré lors de la simulation d'un système continu sur un ordinateur. Généralement, ce paramètre peut être décrit comme des constantes de temps dans un modèle qui varie de plusieurs ordres de grandeur. Différents algorithmes sont utilisés pour les simulateurs et ils ont chacun leurs propres régions de stabilité. Le paramètre « integration order » va jouer sur le temps d'intégration du signal, par défaut sa valeur est fixée à 2.

Comme en simulation, deux types de mesure ont été réalisées sur ce circuit. Dans un premier temps, une mesure Paramètres S puis une mesure large signal avec une variation de la fréquence du signal d'entrée ont permis de tracer les courbes de la figure II-44.



a) Mesure transitoire du coupleur auto calibré

b) Mesure Paramètres S du coupleur auto calibré.

Figure II-44 : Résultats de mesure du coupleur auto calibré (B9MW).

On retrouve exactement le décalage en fréquence que nous avons observé lors de la simulation. De plus, on constate que le concept du coupleur auto calibré est validé avec le résultat de mesure en transitoire. En effet, il est possible de déterminer la fréquence de fonctionnement du coupleur hybride avec la figure II-44 a. La différence des *Vpeak* possède un minimum entre 27,5GHz et 28,5GHz. Il est même possible de calculer les pertes d'insertion du coupleur à partir des informations des détecteurs de crête. Dans notre cas, nous avons 20*log(0,65/0,43)=3,58 dB. Pour finir, la comparaison entre la simulation et la mesure est illustrée en figure II-45. Les deux manipulations sont alignées et présentent les mêmes résultats.

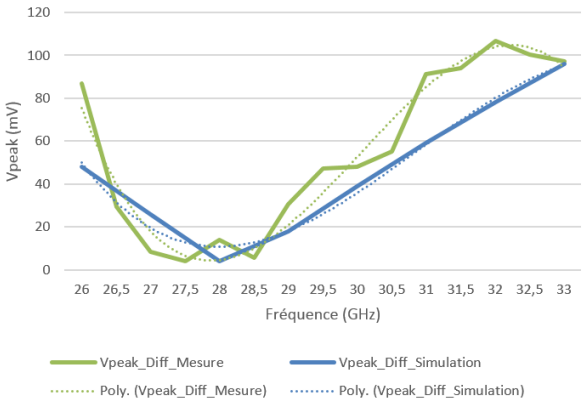
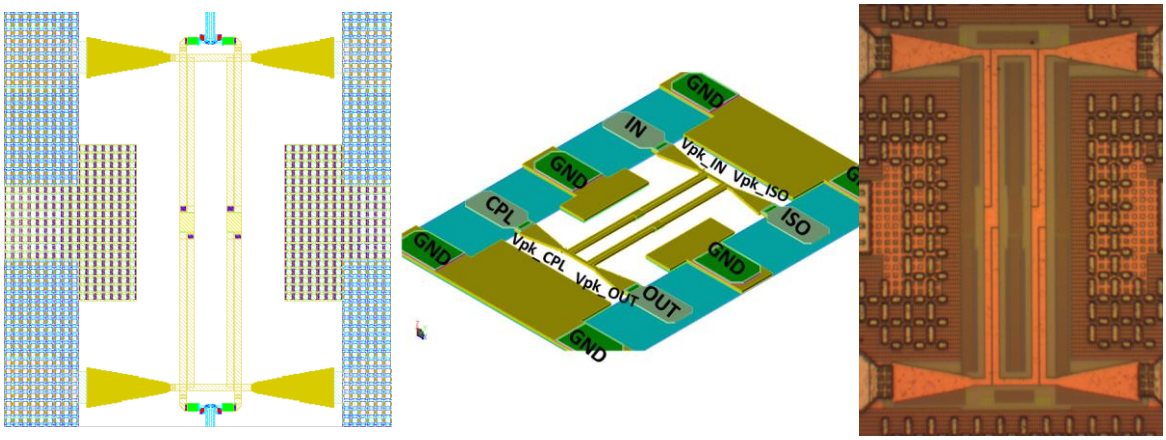


Figure II-45 : Comparaison simulation/mesure de la différence des *Vpeak* en fonction de la fréquence (B9MWM5).

Coupleur intégré auto calibré en technologie C65SOIFEM.

Le circuit combine un coupleur hybride, quatre détecteurs de crêtes et un circuit d'alimentation. Les différentes représentations sont illustrées en figure II-46.



a) Vue layout

b) Vue 3D simplifiée

b) Photo du coupleur hybride auto calibré (0,0098mm^2)

Figure II-46 : Différentes vues du coupleur hybride auto calibré C65SOIFEM.

De la même manière que pour le coupleur en B9MW, la fréquence centrale du coupleur a été définie lors de la conception de celui-ci. Une simulation HB avec une variation de la fréquence du signal d'entrée a été réalisée. Ainsi en observant la différence entre les deux sorties DC, on peut reconstruire la courbe en « V » caractéristique d'un coupleur hybride. La figure II-47, illustre les courbes en V du coupleur hybride obtenues en simulation et en mesure.

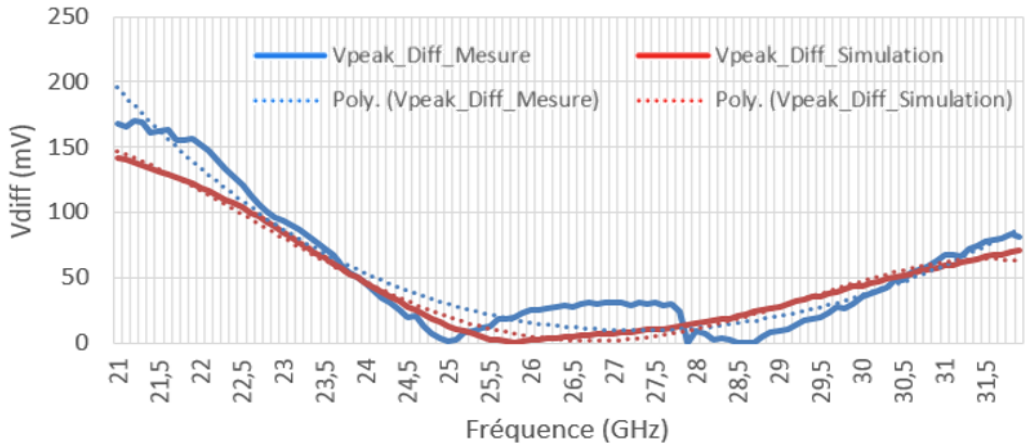
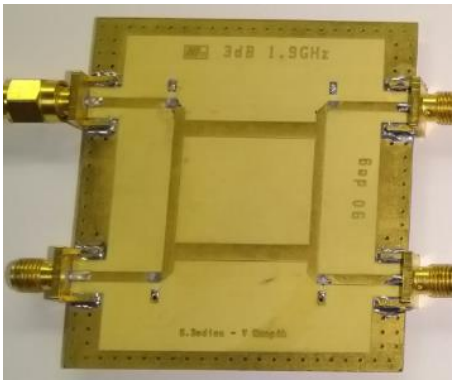


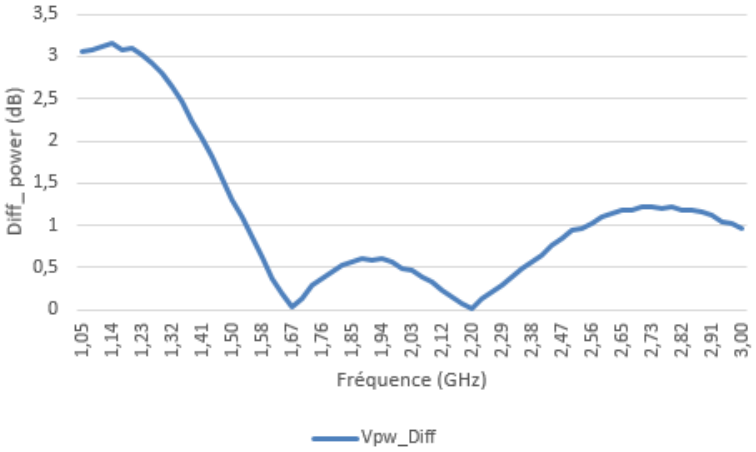
Figure II-47 : Comparaison simulation/mesure de la différence des *Vpeak* en fonction de la fréquence (C65SOIFEM).

Coupleur intégré auto calibré en technologie PCB.

La preuve de concept du coupleur hybride auto calibré a également été effectuée sur un coupleur conçu en technologie PCB. La fréquence centrale du coupleur hybride est de 1,9GHz (résultats paragraphe I-5.2). Comme on ne peut ajouter des détecteurs de crête, nous allons prendre l'information des signaux de sortie par l'intermédiaire d'un détecteur de puissance. Le même procédé décrit précédemment est effectué pour obtenir la caractéristique du coupleur (figure II-48). On reconstruit la courbe en « V » caractéristique d'un coupleur hybride et on détermine sa fréquence centrale égale à 1,9GHz.



a) Image du coupleur sur PCB



b) Résultats de mesure en large signal

Figure II-48 : Résultat de mesure de la différence des puissances de sortie en fonction de la fréquence pour un coupleur réalisé sur PCB.

Ces différentes études et réalisations sur silicium ont permis de mettre en exergue un nouveau concept de coupleur auto calibré. Il est possible en ajoutant des détecteurs de crête sur chaque port d'un coupleur classique de déterminer sa fréquence de fonctionnement. De plus ce concept est indépendant de la fréquence et de la technologie utilisée. Pour aller jusqu'au bout de l'exercice, il faudrait réaliser la boucle numérique de contrôle pour automatiser le système complet. À ce moment-là, il faudrait prendre en compte le temps de réponse du système global et ainsi faire quelques modifications mineures sur le design actuel.

Cette étude a également soulevé quelques points sensibles aux niveaux des simulations transitoires et des options des simulateurs. Certains phénomènes transitoires sont extrêmement difficiles à modéliser, mais dans l'ensemble les comparaisons entre la mesure et la simulation sont cohérentes.

II.3. Détecteur de phase à l'aide de coupleurs hybrides

3.1. Contexte du détecteur de phase

Comme nous l'avons évoqué dans le premier chapitre, la tendance pour la 5 G s'oriente vers des structures « beamforming ». Cela signifie que les éléments RF sont répartis en parallèle en fonction du nombre d'antennes pour recombiner spatialement les ondes émises. Pour ce faire, les deux critères importants sont le contrôle de l'amplitude et le contrôle de la phase du signal sur chaque antenne afin de diriger correctement le faisceau d'ondes.

Les topologies « beamforming » possèdent de nombreux avantages, mais il en résulte également un inconvénient majeur en parallélisant les éléments RF. En effet, il est très difficile ou onéreux de connaître les pertes en amplitude et le déphasage de chaque chemin qui relie l'élément RF à l'émetteur. Deux représentations globales d'un système « beamforming » à quatre antennes sont illustrées sur la figure II-49.

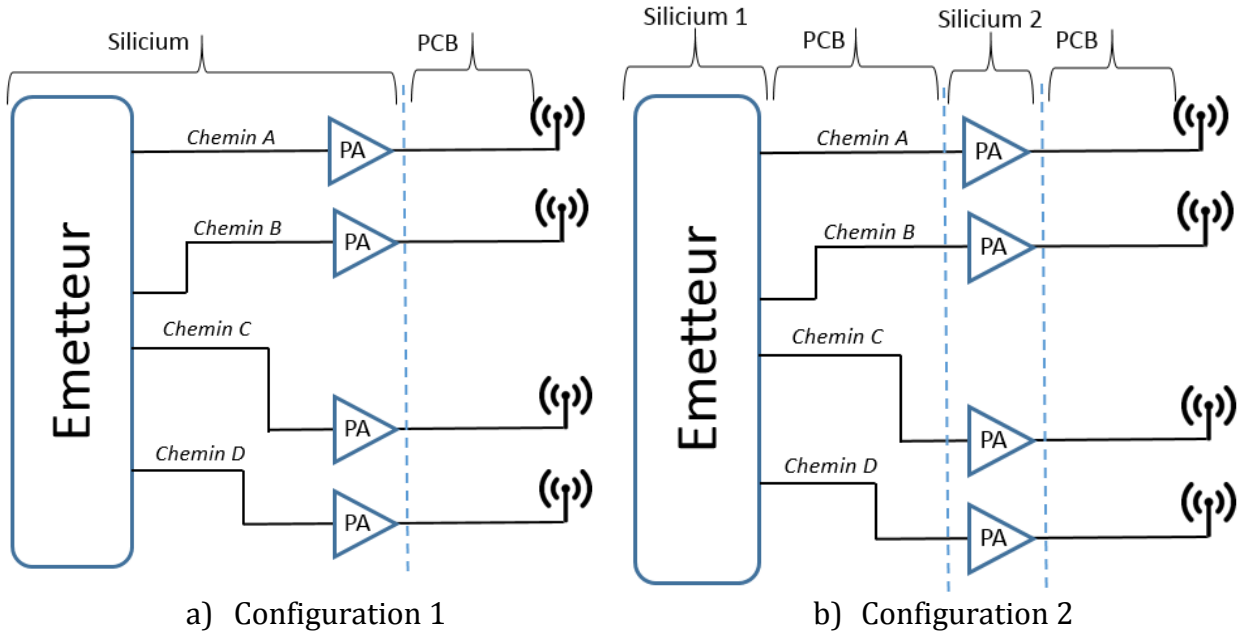


Figure II-49 : Représentation globale d'un système beamforming à 4 antennes.

Dans ces situations, l'émetteur impose un signal sur chaque antenne avec une certaine amplitude et phase. Les pertes sont généralement fixées par les chemins entre les émetteurs vers le bloc RF et du bloc RF vers l'antenne. Le chemin entre l'antenne et le bloc RF est généralement caractérisé lors de la fabrication du PCB. Cette caractérisation permet de connaître le déphasage et les pertes des différents chemins. Par contre, les chemins entre l'émetteur et le bloc RF ne sont pas caractérisés.

Dans les deux configurations, il est primordial de connaître les pertes liées au chemin A, B, C et D. Plus précisément dans notre application, il est difficile de connaître le déphasage de chaque chemin. En effet, dans la configuration 2 où les chemins entre les éléments RF sont réalisés sur le PCB, il est possible de caractériser chaque chemin. En contrepartie, cette méthode est très onéreuse en temps et en coût. Concernant la configuration 1 dans laquelle les chemins sont intégrés sur le silicium, il n'existe pas vraiment de solution pour caractériser les différents chemins. Actuellement, les pertes d'amplitude liées aux différents chemins sont généralement estimées et observées par un détecteur de puissance afin d'ajuster la puissance délivrée à l'antenne. En ce qui concerne la phase, deux détecteurs de phase différents existent. Un détecteur de phase numérique qui est composé de portes logiques et qui traite les signaux carrés [9]. Cela ne convient pas pour des signaux analogiques. Un détecteur de phase à base de mélangeurs, par exemple la cellule de Gilbert à double équilibrage basée sur une diode Schottky [10]. Ce détecteur fonctionne avec des signaux RF, cependant de tels dispositifs électroniques ne sont pas adaptés à des applications beamforming. En effet, ses détecteurs sont gourmands en place et en consommation et doivent être pris en compte dans la conception de l'application.

Il y a donc un besoin de proposer une solution technique à faible complexité permettant de détecter la phase d'un signal analogique dans des applications électromagnétiques à très haute fréquence sans apporter de modifications importantes sur les circuits électroniques utilisés. Par conséquent, nous proposons deux solutions techniques à faible complexité et à faible consommation. La première solution permet de déterminer par le calcul le déphasage entre deux signaux. Cette solution peut être utilisée à l'entrée et à la sortie du bloc RF. La deuxième solution a l'avantage d'obtenir le déphasage entre deux signaux sans calcul. Elle peut être utilisée uniquement à la sortie du bloc RF. Dans les deux cas, il s'agit d'un procédé pour déterminer le déphasage de deux signaux afin de pouvoir corriger les pertes liées aux différents chemins en limitant l'impact sur le système global (surface, coût et consommation).

3.2. Principe de fonctionnement

La mise en place, du détecteur de phase peut s'effectuer de deux manières. Dans le premier cas, le dispositif peut se placer à l'entrée ou à la sortie du bloc RF. Il permet de calculer le déphasage entre deux signaux. Dans le second cas, on peut imaginer cette structure à la sortie du bloc RF. On détermine alors le déphasage d'un signal sans aucun calcul, seulement avec des comparaisons. Dans les deux cas, la base du détecteur de phase est identique. Il comprend un coupleur hybride avec deux entrées et sorties classiques auxquelles on a ajouté un détecteur de crête. Ce dispositif est présenté en figure II-28 et est identique au coupleur auto-calibré. C'est seulement son utilisation qui diffère entre la version où on calcule le déphasage et celle où on le détermine par comparaison.

Détecteur de phase par la méthode du calcul.

Le procédé de détection de la phase d'un signal analogique par le calcul utilise un coupleur hybride fonctionnant selon un mode combineur de puissance. Sur chaque port du coupleur hybride, on a ajouté des détecteurs de crête. Au final, on obtient la même disposition qu'un coupleur auto-calibré. Pour résumer le fonctionnement : le coupleur hybride va générer respectivement sur ces deux sorties un signal proportionnel au déphasage d'entrée.

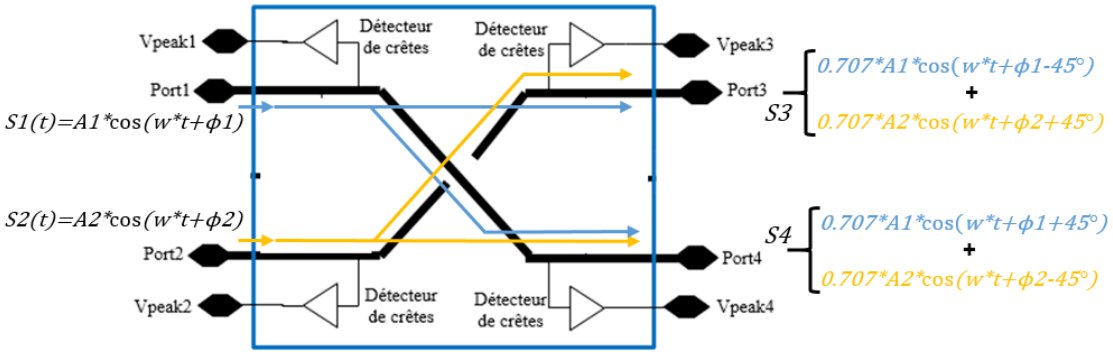


Figure II-50 : Schéma du détecteur de phase par la méthode du calcul.

Dans la configuration de la figure II-50, on injecte un signal sur les ports 1 et 2. Ainsi on obtient sur le port 3 un signal qui sera la somme du signal injecté sur le port 1 ayant traversé le coupleur du port 1 vers le port 3 et le signal injecté sur le port 2 ayant traversé le coupleur du port 2 vers le port 3. De la même façon sur le port 4 on obtient la somme du signal injecté sur le port 1 ayant traversé le coupleur du port 1 vers le port 4 et le signal injecté sur le port 2 ayant traversé le coupleur du port 2 vers le port 4.

D'après le prérequis du paragraphe 1.4, lorsqu'on somme deux signaux, on obtient un signal avec une amplitude définie et une phase définie par le système d'équation (II-23). Pour notre application, on s'intéresse uniquement à l'expression de l'amplitude. Par exemple, on s'intéresse uniquement au port 3. On remarque que l'amplitude du signal au port 3 est dépendante du déphasage du signal d'entrée. En simplifiant cette expression et en isolant le terme $\phi_1 - \phi_2$ on obtient l'expression II-29 du déphasage en fonction des amplitudes du signal aux ports 1 ,2 et 3. De la même manière, on trouve l'expression II-30 pour le port 4.

$$A_3 = \sqrt{A_1^2 + A_2^2 + 2 * A_1 * A_2 * cos(\phi_1 - \phi_2)} => \phi_1 - \phi_2 = -\cos^{-1}\left(\frac{A_3^2 - \frac{A_1^2 + A_2^2}{2}}{A_1 * A_2}\right) + 90 \qquad \text{(II-29)}$$

$$A_4 = \sqrt{A_1^2 + A_2^2 + 2 * A_1 * A_2 * cos(\phi_1 - \phi_2)} => \phi_1 - \phi_2 = \cos^{-1}\left(\frac{A_4^2 - \frac{A_1^2 + A_2^2}{2}}{A_1 * A_2}\right) - 90 \qquad \text{(II-30)}$$

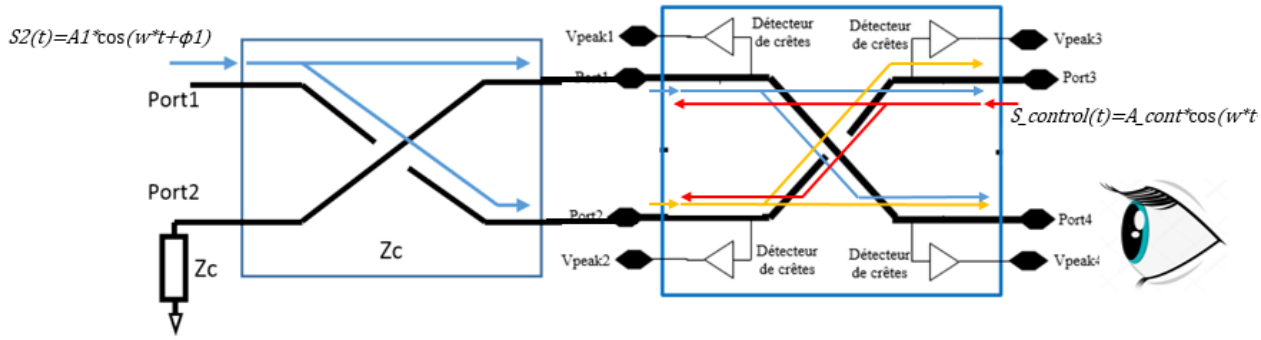
D'après les équations, on peut déterminer un procédé pour déterminer la phase avec les informations des détecteurs de crête. La méthode pour déterminer le déphasage comprend trois étapes :

- Une délivrance de signal sur deux entrées du coupleur hybride ; signaux dont on veut déterminer le déphasage.
- Une mesure de la valeur crête des signaux d'entrée et d'une sortie.
- Pour finir en fonction des valeurs mesurées, on utilise les équations II-29 ou II-30 pour calculer le déphasage.

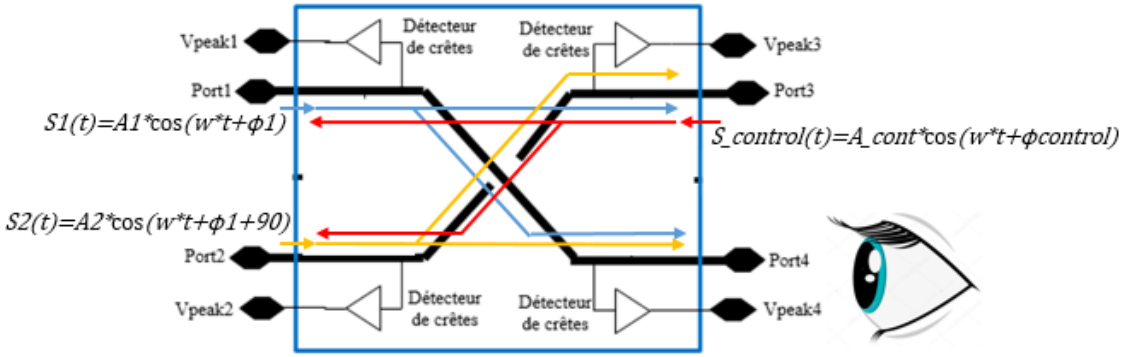
Les équations et l'algorithme décrit ci-dessus peuvent être automatisés et réalisés en numérique. De plus, si on connaît au moins l'une des phases des signaux d'entrée on peut déterminer facilement la valeur de l'autre phase. Ce cas s'applique si l'un des signaux est une référence. Pour finir, il n'est pas nécessaire que les signaux d'entrée aient la même amplitude. Les équations II-29 et II-30 sont indépendantes de ce paramètre. Cependant certaines subtilités sont à prendre en compte lors de la conception du détecteur de phase, notamment au niveau de la gamme de détection de phase. En effet, le principe de base repose sur la quadrature des signaux créés par le coupleur hybride. Si lors de la fabrication, le coupleur ne présente pas un déphasage de 90°, une incertitude sur la détection de phase est ajoutée. Cette erreur réduit la gamme de détection. Dans le cas idéal, la gamme est de -90° à +90°, mais en réalité, on arrive à faire une détection de -85° à +85°.

Détecteur de phase par la méthode de comparaison.

La méthode de détection de la phase d'un signal analogique par comparaison utilise un coupleur hybride fonctionnant selon un mode combineur de puissance. Sur chaque port du coupleur hybride, on a ajouté des détecteurs de crête. Au final, on obtient la même disposition qu'un coupleur auto calibré. La subtilité de ce dispositif réside dans le fait d'injecter un signal sur un des ports de sortie. Ce signal doit avoir la même fréquence que le signal d'entrée et on maîtrise l'amplitude et la phase de celui-ci. Deux configurations sont représentées sur la figure II-51. La première configuration suppose que le signal d'entrée est quelconque et qu'on est obligé de créer la quadrature par l'intermédiaire d'un coupleur ou d'un autre dispositif. En revanche dans la deuxième situation, on considère que les deux signaux d'entrée sont en quadrature.



a) Détecteur de phase pour un signal lambda. (création de la quadrature par le coupleur hybride)



b) Détecteur de phase en supposant les signaux d'entrée en quadrature

Figure II-51 : Schémas du détecteur de phase par la méthode de comparaison.

Les deux configurations fonctionnent sur le même principe et ce sont les hypothèses de départ qui diffèrent. L'objectif est de déterminer la phase du signal d'entrée ϕ_1. Le déphasage de +90 ° des signaux aux ports 1 et 2 implique une recombinaison totale sur le port 4. Pour finir, on maîtrise en phase et en amplitude le signal de contrôle injecté sur le port

3. Le détecteur de crête au niveau du port 4 donne une information sur le niveau de puissance. En jouant sur la phase du signal de contrôle, on observe une variation de puissance sur le port 4. En effet, on crée des recombinaisons destructives et constructives en fonction de cette phase au niveau des ports 1 et 2. Ces recombinaisons vont finalement altérer la puissance sur le port 4. À l'aide du détecteur de crête, il nous suffit de trouver soit un maximum ou un minimum correspondant à une certaine phase du signal de contrôle. Deux choix s'offrent à nous :

- On obtient un maximum si la recombinaison est constructive. Ce qui signifie que la phase du signal de contrôle est égale à la phase du signal d'entrée soit $\phi_1 = \phi_{\text{control}}$

- On obtient un minimum si la recombinaison est destructive. Ce qui implique que la phase du signal de contrôle est égale à la phase du signal d'entrée déphasée de 180° soit $\phi_1 = \phi_{\text{control}} - 180°$.

L'algorithme décrit ci-dessus peut être réalisé en numérique. Il nécessite uniquement une comparaison et une mémorisation de la valeur DC du détecteur de crête. De plus, cette méthodologie ne nécessite aucun calcul, ce qui est un avantage au niveau du temps de calibration des éléments RF.

De tels procédés basés sur l'utilisation d'un coupleur hybride permettent une adaptation intrinsèque pour des applications électromagnétiques à très hautes fréquences. En outre, pour des chemins de transmission comportant des coupleurs hybrides, ces dispositifs permettent avantageusement une solution non invasive à faible complexité. De plus, ils peuvent être facilement intégrés pour une structure dite amplificatrice équilibrée. Le détecteur de phase peut facilement s'intégrer à l'entrée ou à la sortie du bloc RF. Nous verrons en détails cette intégration dans le prochain paragraphe.

3.3. Réalisation sur silicium des détecteurs de phase.

La réalisation des détecteurs de phase sur silicium ne sera pas détaillée. En effet, comme illustré précédemment, les deux méthodes de détection de phase comprennent un coupleur hybride associé à des détecteurs de tension, dispositif déjà détaillé dans le paragraphe 2 avec le coupleur auto-calibré. Ce sont les mêmes démarches qui ont été suivies pour concevoir sur silicium des détecteurs de phase. C'est pourquoi seuls les résultats de simulation et de mesure seront présentés dans ce paragraphe.

Détecteur de phase par la méthode du calcul.

La figure II-52 est le résultat d'une simulation pour illustrer le principe du détecteur de phase par le calcul. Elle consiste à appliquer deux signaux déphasés en entrée et de calculer à l'aide des amplitudes et des équations II-29, II-30 la valeur du déphasage.

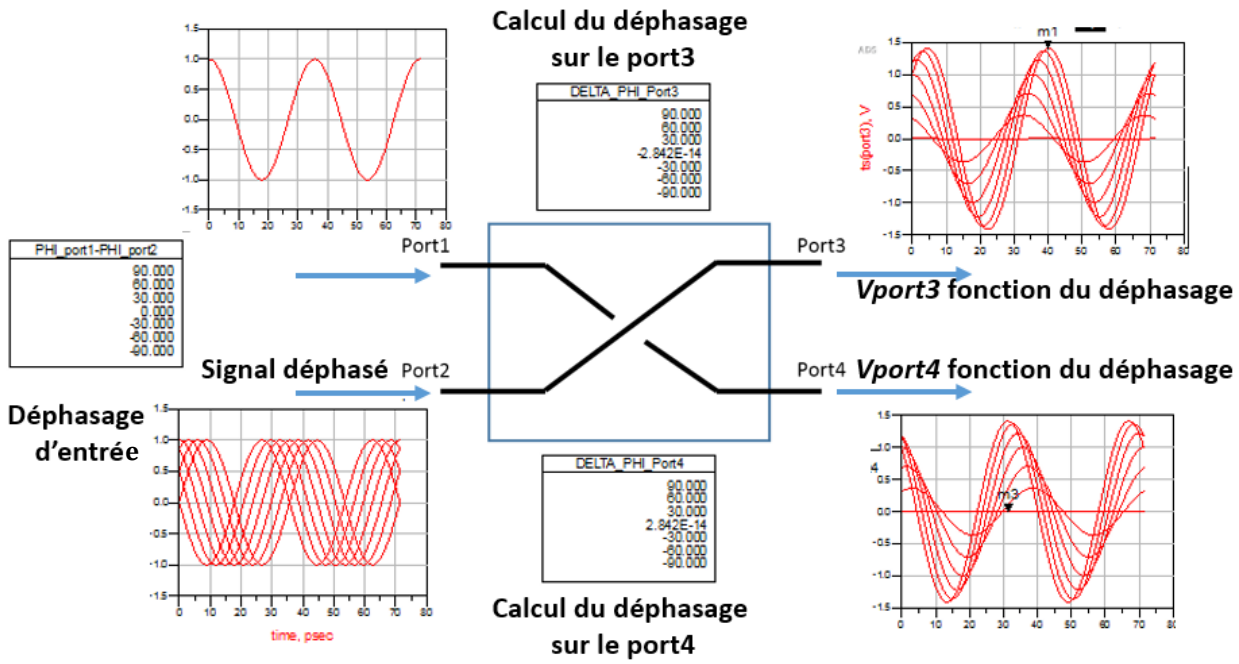


Figure II-52 : Résultat de simulation du détecteur de phase par le calcul.

En fonction du déphasage d'entrée, on remarque que le niveau du signal est différent sur les deux sorties du coupleur hybride. Plus précisément, les niveaux de tension sont opposés, c'est-à-dire que si le port 3 est maximum, le port 4 est minimum, et réciproquement.

Le coupleur hybride dans la configuration de la figure II-52 est idéal, c'est pourquoi on arrive à détecter la phase sur une large gamme (-90° jusqu'à +90°). Or, cette gamme de détection est impactée par la réalisation du coupleur hybride. En effet, la précision de celui-ci au niveau des pertes et de la quadrature modifie les signaux de sortie du coupleur et introduit des erreurs dans le calcul de la phase. La même simulation a été réalisée avec un coupleur hybride plus réaliste (avec une variation du facteur de couplage *k*). Les résultats de simulation sont illustrés en tableau II-8. La gamme de détection pour un coupleur hybride réaliste est de 160° (-80° à +80°).

	k=0,8		k=0,85		k=0,9		k=0,95		k=1	
ϕ1-ϕ2	Calcule à partir des ports 1,2 &4	Phi calc	Calcule à partir des ports 1,2 &4	Phi calc	Calcule à partir des ports 1,2 &4	Phi calc	Calcule à partir des ports 1,2 &4	Phi calc	Calcule à partir des ports 1,2 &4	Phi calc
90,00	-1,01	#NUM!	-1,00	#NUM!	-1,00	#NUM!	-1,00	90,00	-1,00	90,00
85,00	-1,01	#NUM!	-1,00	90,00	-1,00	86,38	-1,00	84,87	-1,00	84,87
80,00	-0,99	83,72	-0,99	81,49	-0,99	80,40	-0,99	80,06	-0,99	80,06
75,00	-0,98	77,16	-0,97	75,93	-0,97	75,24	-0,97	75,02	-0,97	75,02
70,00	-0,95	71,81	-0,94	70,73	-0,94	70,22	-0,94	70,05	-0,94	70,05
65,00	-0,92	66,49	-0,91	65,64	-0,91	65,09	-0,91	64,96	-0,91	64,96
60,00	-0,88	61,52	-0,87	60,58	-0,87	60,11	-0,87	60,00	-0,87	60,00
55,00	-0,83	56,51	-0,83	55,59	-0,82	55,19	-0,82	54,98	-0,82	54,98
50,00	-0,78	51,63	-0,77	50,62	-0,77	50,17	-0,77	50,00	-0,77	50,00
45,00	-0,73	46,72	-0,72	45,73	-0,71	45,23	-0,71	44,99	-0,71	44,99
40,00	-0,67	41,91	-0,65	40,84	-0,65	40,24	-0,64	40,02	-0,64	40,02
35,00	-0,60	37,16	-0,59	35,94	-0,58	35,31	-0,57	35,03	-0,57	35,03
30,00	-0,54	32,41	-0,52	31,06	-0,51	30,33	-0,50	30,07	-0,50	30,00
25,00	-0,46	27,65	-0,44	26,23	-0,43	25,40	-0,42	25,09	-0,42	25,02
20,00	-0,39	22,95	-0,37	21,41	-0,35	20,49	-0,34	20,06	-0,34	20,00
15,00	-0,31	18,24	-0,29	16,56	-0,27	15,55	-0,26	15,13	-0,26	15,01
10,00	-0,23	13,53	-0,20	11,71	-0,19	10,66	-0,18	10,14	-0,17	10,02
5,00	-0,15	8,86	-0,12	6,89	-0,10	5,74	-0,09	5,16	-0,09	4,99
0,00	-0,07	4,19	-0,04	2,01	-0,01	0,80	0,00	0,17	0,00	0,00
-5,00	0,01	-0,52	0,05	-2,81	0,07	-4,19	0,08	-4,82	0,09	-4,99
-10,00	0,09	-5,22	0,13	-7,70	0,16	-9,15	0,17	-9,85	0,17	-10,02
-15,00	0,17	-9,90	0,22	-12,53	0,24	-14,06	0,26	-14,83	0,26	-15,01
-20,00	0,25	-14,66	0,30	-17,46	0,33	-19,09	0,34	-19,82	0,34	-20,00
-25,00	0,33	-19,45	0,38	-22,40	0,41	-24,08	0,42	-24,83	0,42	-25,02
-30,00	0,41	-24,20	0,46	-27,32	0,49	-29,14	0,50	-29,93	0,50	-30,00
-35,00	0,49	-29,08	0,54	-32,34	0,56	-34,19	0,57	-34,96	0,57	-35,03
-40,00	0,56	-33,99	0,61	-37,45	0,63	-39,35	0,64	-40,09	0,64	-40,02
-45,00	0,63	-38,90	0,68	-42,53	0,70	-44,51	0,71	-45,15	0,71	-44,99
-50,00	0,69	-43,95	0,74	-47,73	0,76	-49,73	0,77	-50,35	0,77	-50,00
-55,00	0,76	-49,11	0,80	-53,13	0,82	-55,08	0,83	-55,59	0,82	-54,98
-60,00	0,81	-54,39	0,85	-58,65	0,87	-60,69	0,87	-60,93	0,87	-60,00
-65,00	0,87	-59,88	0,90	-64,42	0,92	-66,49	0,92	-66,35	0,91	-64,96
-70,00	0,91	-65,64	0,94	-70,73	0,96	-72,75	0,95	-72,18	0,94	-70,05
-75,00	0,95	-71,99	0,98	-78,52	0,99	-80,75	0,98	-78,81	0,97	-75,02
-80,00	0,98	-79,74	1,01	#NUM!	1,01	#NUM!	1,00	#NUM!	0,99	-80,06
-85,00	1,01	#NUM!	1,03	#NUM!	1,03	#NUM!	1,02	#NUM!	1,00	-84,87
-90,00	1,03	#NUM!	1,04	#NUM!	1,04	#NUM!	1,02	#NUM!	1,00	-90,00

Tableaux II-8 : Résultat de simulation du détecteur de phase par le calcul pour différents facteurs de couplage *k*.

Les mesures de déphasage aux fréquences millimétriques sont complexes à mettre en place, notamment avec la synchronisation entre les deux générateurs et la possibilité de contrôler la phase d'un des signaux injecté dans le DUT. Pour finir, il est assez rare de trouver un oscilloscope pour observer les formes d'ondes à ces fréquences. Pour des raisons matérielles et de simplicité, nous avons réalisé les mesures du détecteur de phase sur un coupleur fonctionnant à 1,9GHz, fréquence à laquelle il y a plus de possibilités au niveau matériel. La mise en place du banc de mesure est illustrée en figure II-53.

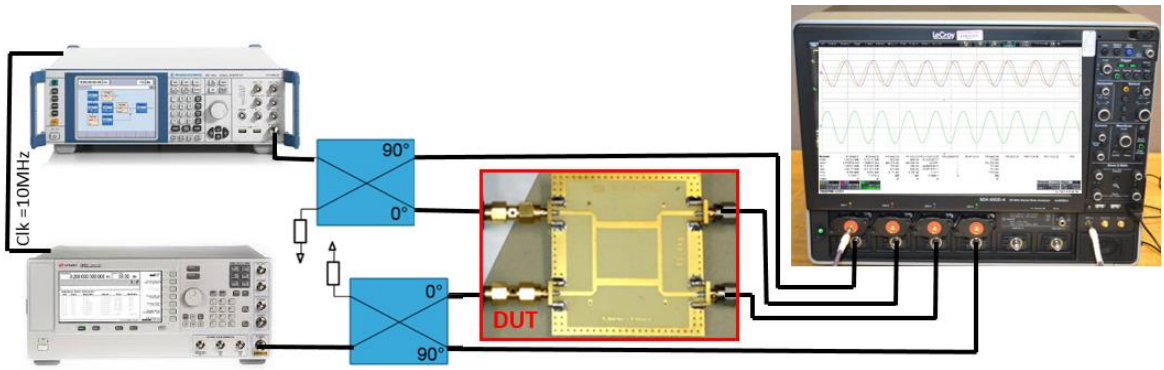


Figure II-53 : Banc de mesure du détecteur de phase par le calcul.

Les deux générateurs de signaux vont fournir un signal à la même fréquence (à ± 10 MHz) avec une phase différente. Les deux coupleurs avant le circuit sous test sont utilisés pour observer le signal et l'injecter dans le circuit. On observe à l'oscilloscope les deux sorties du circuit sous test. Avec les informations de tension sur les voies 1, 2 et 3 ou 4 de l'oscilloscope, on peut calculer le déphasage entre les deux signaux d'entrée avec la formule II-29 et II-30. Pour connaître le déphasage des signaux d'entrée, l'oscilloscope a une fonctionnalité pour déterminer le déphasage entre eux. Ce sera notre référence pour comparer avec la phase calculée.

La table II-9 reprend les résultats obtenus lors de la manipulation. À l'aide des informations des tensions crête de chaque port, on arrive à calculer le déphasage du signal d'entrée sur une gamme de -85° à +85° avec une erreur de 4° au maximum.

Oscilloscope				Calculation of the phase thanks to Vpeak		Calcuation steps		
Measured Phase with oscilloscope	Vpeak CH1 (V)	Vpeak CH2 (V)	Vpeak CH4 (V)	**Phase Calculated (°)**	**Error (°)**	Atot² CH4	A1addA2	A1timeA2
-90,20	0,39	0,39	0,56	**-85,06**	**5,14**	0,31	0,16	0,16
-79,40	0,39	0,39	0,55	**-80,81**	**1,41**	0,31	0,15	0,15
-71,20	0,39	0,39	0,55	**-71,56**	**0,36**	0,30	0,16	0,16
-60,00	0,40	0,40	0,54	**-56,52**	**3,48**	0,29	0,16	0,16
-50,60	0,40	0,40	0,53	**-50,21**	**0,39**	0,28	0,16	0,16
-40,00	0,41	0,41	0,51	**-37,19**	**2,81**	0,26	0,16	0,16
-31,20	0,40	0,40	0,49	**-30,26**	**0,94**	0,24	0,16	0,16
-20,40	0,40	0,40	0,46	**-19,41**	**0,99**	0,22	0,16	0,16
-10,40	0,40	0,40	0,44	**-12,41**	**2,01**	0,19	0,16	0,16
-0,50	0,40	0,40	0,41	**-2,61**	**2,11**	0,17	0,16	0,16
10,80	0,41	0,41	0,36	**11,55**	**0,75**	0,13	0,17	0,17
20,40	0,41	0,41	0,32	**21,73**	**1,33**	0,10	0,17	0,17
30,40	0,41	0,41	0,28	**31,80**	**1,40**	0,08	0,17	0,17
40,00	0,41	0,41	0,24	**41,44**	**1,44**	0,06	0,17	0,17
50,70	0,41	0,41	0,19	**52,65**	**1,95**	0,03	0,17	0,17
60,50	0,41	0,41	0,14	**62,03**	**1,53**	0,02	0,17	0,17
70,10	0,41	0,41	0,09	**71,52**	**1,42**	0,01	0,17	0,17
80,00	0,41	0,41	0,05	**80,20**	**0,20**	0,00	0,17	0,17
90,10	0,41	0,41	0,02	**85,19**	**4,91**	0,00	0,17	0,17

Tableaux II-9 : Résultats de mesures du détecteur de phase par le calcul à 1,9GHz.

Détecteur de phase par la méthode de comparaison.

La figure II-54 est le résultat d'une simulation HB pour illustrer le principe du détecteur de phase par comparaison. Elle consiste à appliquer un signal en entrée dont on cherche à connaître la phase, et un second signal en sortie de la structure dont la phase est programmable. On réalise alors un balayage de cette phase tout en observant les différents ports du coupleur hybride.

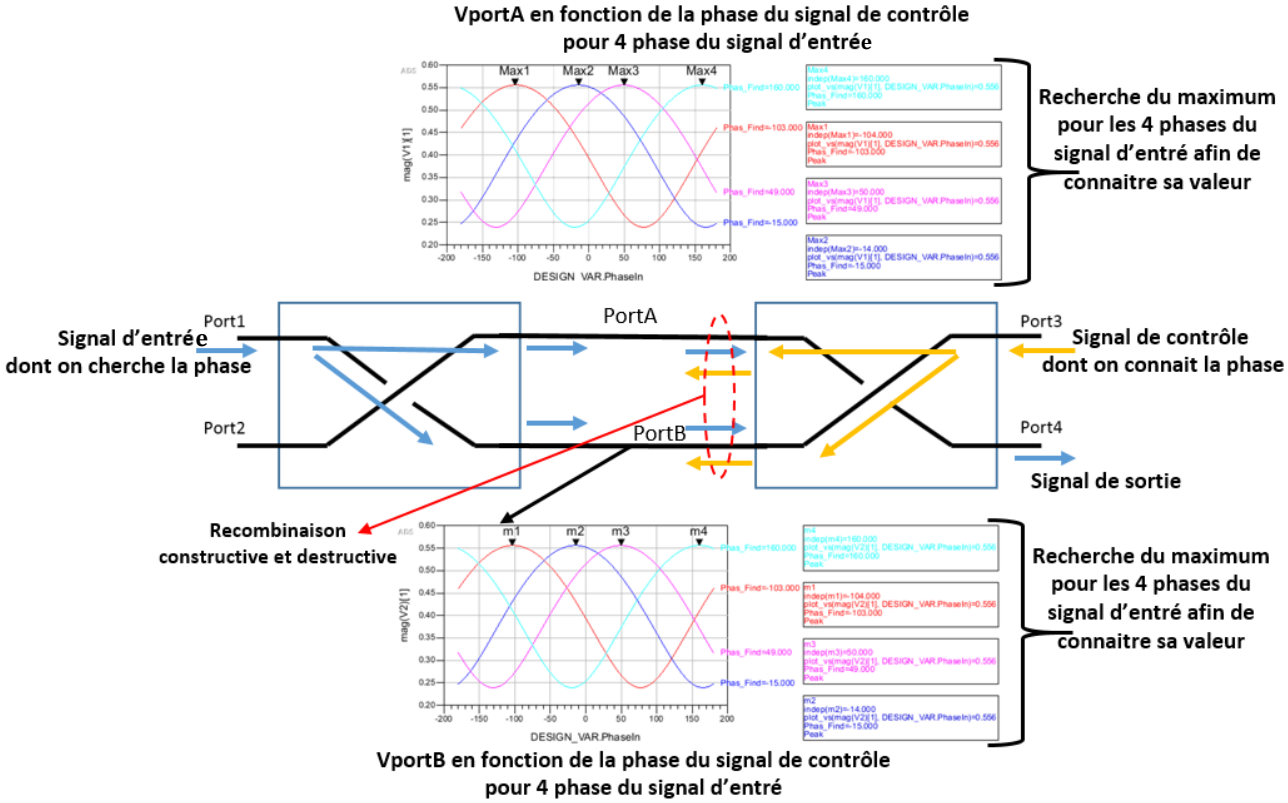


Figure II-54 : Résultats de simulation du détecteur de phase par comparaison.

En fonction de la phase du signal de contrôle, on remarque que le niveau du signal aux bornes du coupleur hybride de sortie est différent. Plus précisément, des recombinaisons ont lieu et donnent un maximum lorsque les deux signaux sont en phase et un minimum lorsqu'ils sont en opposition de phase. Sachant que la phase de contrôle est connue nous en déduisons la phase du signal d'entrée.

Cette détection est très efficace, mais présente quelques subtilités qu'il faut prendre en compte lors de la conception. La gamme de détection est impactée par la réalisation du coupleur hybride. En effet, la précision de celui-ci au niveau de la quadrature modifie les signaux de sortie du coupleur et introduit des erreurs dans la détection. De plus, la tolérance

du détecteur de crête entre en jeu pour la détection du maximum ou du minimum. La précision de la phase du signal de contrôle est également un point sensible pour le bon fonctionnement du détecteur phase par comparaison.

Comme pour le détecteur de phase par calcul, les mesures de déphasage aux fréquences millimétriques sont complexes à mettre en œuvre, notamment avec la synchronisation entre les deux générateurs et la possibilité de contrôler cette phase. Pour des raisons matérielles, nous ne pouvons pas faire la manipulation souhaitée qui consistait à injecter deux signaux à 28GHz programmable en phase dans le système sous test. En revanche il est possible de montrer le principe de fonctionnement avec un seul signal programmé en phase. La mise en place du banc de mesure est illustrée en figure II-55. Dans cette configuration nous allons retrouver la phase du générateur d'entrée avec l'aide du signal émis par le générateur de sortie.

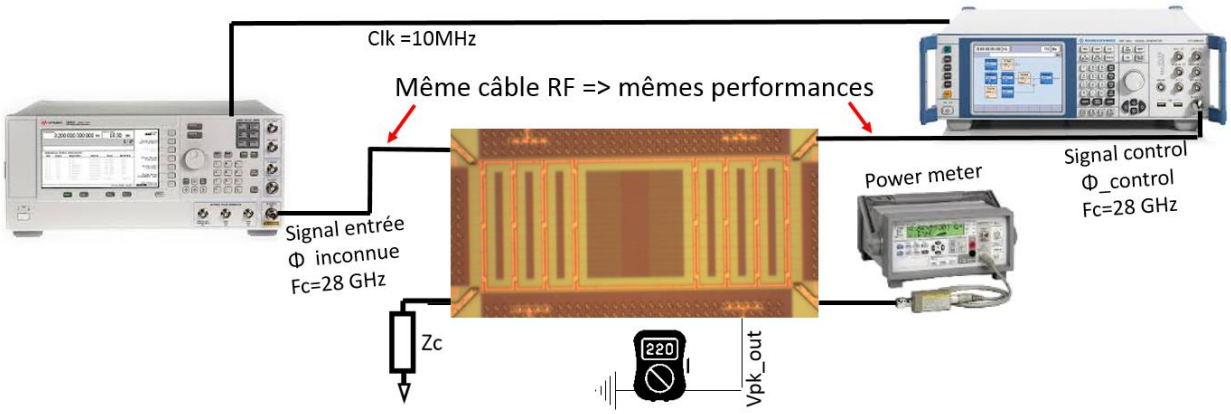


Figure II-55 : Banc de mesure du détecteur de phase par comparaison.

Les deux générateurs de signaux font fournir un signal à 28 GHz (à ± 10 MHz) avec une phase différente. Seul le générateur de sortie a la possibilité de sélectionner la phase du signal, c'est donc avec ce générateur que nous allons générer un signal programmable en phase. Les deux signaux vont entrer dans leur coupleur respectif. En fonction de la phase du signal de contrôle, on va observer la sortie DC du détecteur afin de tracer la variation du signal de sortie en fonction de cette phase.

Un maximum et un minimum sont remarquables sur ce tracé et permettent de déduire la phase initiale du signal d'entrée. Le maximum est obtenu lorsque la phase du signal d'entrée et celle du signal de contrôle sont égales. En revanche, le minimum est observé lorsque la phase du signal d'entrée et celle du signal de contrôle sont déphasées de 180°.

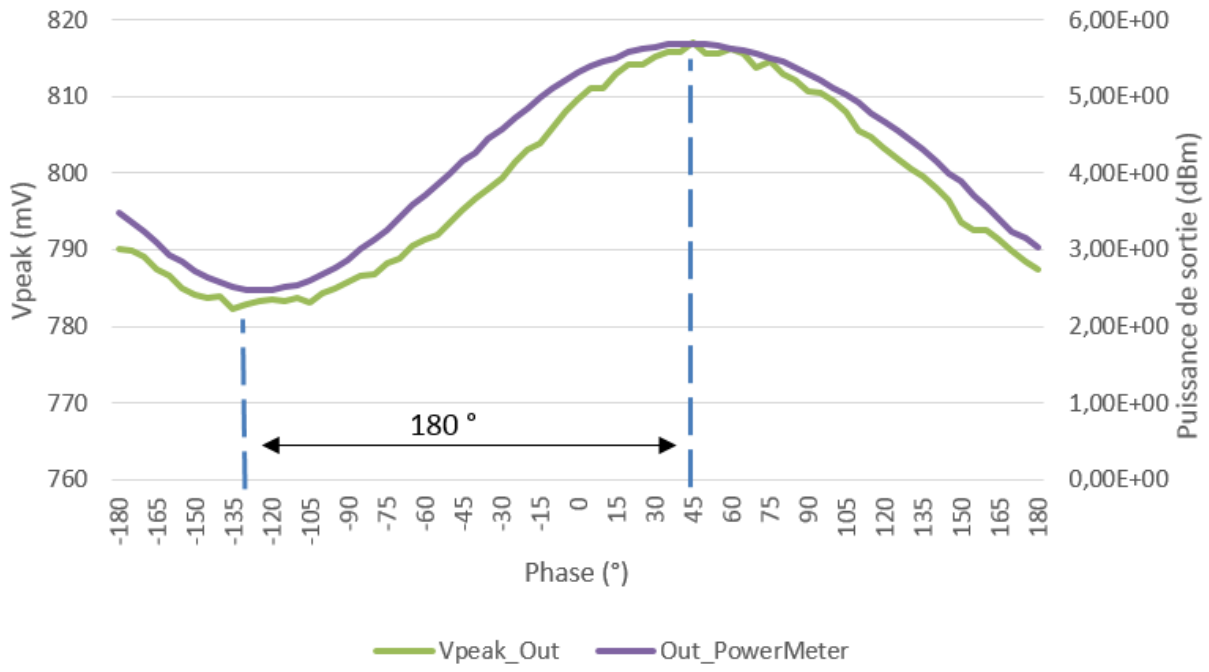


Figure II-56 : Résultats de mesures du détecteur de phase par comparaison à 28GHz.

Les résultats de mesure sont illustrés en figure II-56. En analysant la sortie du coupleur avec la sonde de puissance ou la sortie DC du coupleur hybride, on obtient le même résultat. Les deux courbes sont très similaires et donnent la valeur de la phase du signal d'entrée égale à 45°. On peut donc déduire que le signal émis par le générateur d'entrée a une phase de 45°. En revanche, on ne peut pas vérifier la précision de la détection puisque la valeur de la phase initiale n'était pas connue. Pour compléter cette étude, il faudrait refaire cette manipulation avec un générateur en entrée dont on peut contrôler la phase.

Les résultats de mesure et de simulation sont encourageants pour les deux dispositifs de détection de phase. Ils ont permis de mettre en évidence et de valider leur principe de fonctionnement. Il reste toutefois à valider le concept pour les fréquences millimétriques.

II.4. Amplificateur de puissance équilibré et autonome

Comme exposé précédemment, les différents concepts peuvent s'appliquer indépendamment de la fonctionnalité du coupleur hybride. En retenant cette hypothèse, deux co-intégrations des différents concepts sur un amplificateur de puissance équilibré sont proposées. La première configuration est un amplificateur de puissance équilibré dont les coupleurs hybrides sont auto-calibrés avec la possibilité de déterminer la phase en sortie du bloc. La deuxième configuration est un amplificateur de puissance équilibré dont les coupleurs hybrides sont auto-calibrés avec la possibilité de déterminer la phase en sortie et en entrée du bloc. D'autres configurations sont surement possibles.

4.1. PA équilibré avec détection de phase en sortie.

La structure équilibrée auto-calibrée avec détection de la phase de sortie est illustrée en figure II-57 et comprend :

- Un coupleur hybride d'entrée avec ses modules capacitifs réglables et ses détecteurs de tension à ses bornes. Le coupleur fonctionne en mode diviseur de puissance avec une des deux entrées connectée à une résistance de même impédance que celle du coupleur. L'impédance du coupleur est définie en fonction de l'application.
- Une cellule amplificatrice répartie sur plusieurs étages si cela est nécessaire.
- Un coupleur hybride de sortie avec ses modules capacitifs réglables et ses détecteurs de tension sur ses bornes. Le coupleur fonctionne en mode combineur de puissance avec sur l'une des sorties la possibilité d'injecter un signal.

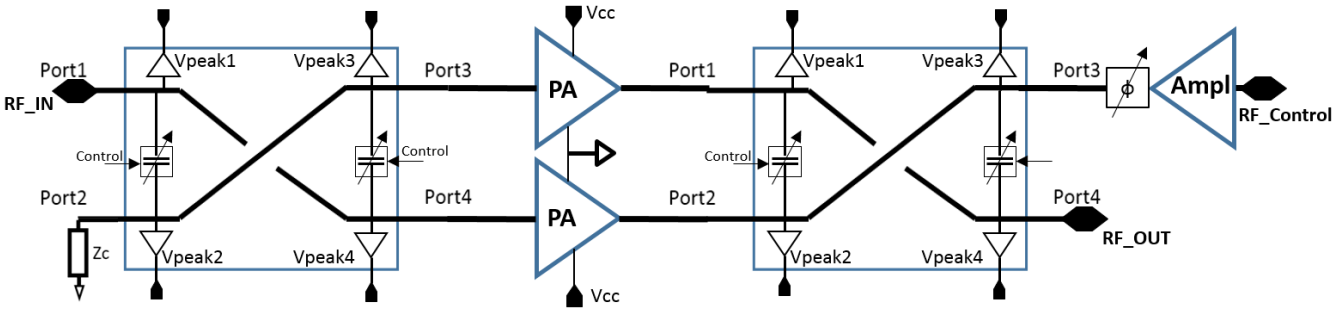


Figure II-57 : Représentation d'un PA équilibré autonome avec détection de phase de sortie.

Le fonctionnement d'un tel dispositif comprend deux possibilités. Soit l'application requiert un contrôle de la phase pendant le fonctionnement ou à l'inverse on cartographie les déphasages associés à différentes puissances d'entrée. Dans les deux cas, le déroulement se compose de deux étapes distinctes : la calibration des coupleurs hybrides et la détection de la phase de sortie.

Pour calibrer les coupleurs hybrides, on commence par éteindre les blocs amplificateurs de puissance (PA), puis sur les modules capacitifs du coupleur d'entrée on applique le premier code binaire afin de sélectionner une première valeur capacitive. L'émetteur va fournir un signal avec une certaine amplitude (dans la gamme de détection des détecteurs de crête) et une fréquence égale à la fréquence de travail du système. Par la suite, les détecteurs de crête situés en sortie du coupleur d'entrée vont mesurer l'amplitude du signal sur chaque port de sortie. Pour finir, une comparaison des valeurs crêtes de sortie est réalisée afin d'effectuer un réglage de la valeur capacitive jusqu'à obtenir une égalité des valeurs à une tolérance près. Lorsque le système a déterminé le code binaire pour calibrer le coupleur hybride à la fréquence souhaitée, la prochaine étape est d'appliquer le code binaire trouvé sur les modules capacitifs des coupleurs d'entrée et de sortie et de rallumer les différents blocs éteints.

Il est important de noter que cette méthode de calibration fonctionne sur une structure équilibrée dont les deux coupleurs hybrides ont une conception identique. Par ailleurs, on fait également la supposition que la distance entre les deux coupleurs hybrides n'a aucune influence sur la fréquence centrale de chacun d'eux. Dans le cas contraire, il faudrait appliquer la méthode de calibration sur les deux coupleurs hybrides, l'un à la suite de l'autre. De plus, il est envisageable de réaliser cette même technique de calibration en utilisant le coupleur hybride de sortie.

À ce stade, les coupleurs hybrides sont centrés pour fonctionner à la fréquence du signal RF. De plus, on peut déterminer les pertes du chemin entre l'émetteur et l'entrée du bloc avec l'information DC *Vpeak1*. Il reste donc à déterminer le déphasage entre l'émetteur et le signal de sortie de la structure pour pouvoir le corriger.

Dans le cas où on réalise une cartographie de la phase en fonction de la puissance émise, on active tous les blocs de la structure. On applique une première valeur de phase au niveau de la sortie. L'émetteur va fournir un signal à la fréquence de travail avec une certaine puissance et une certaine phase. Par la suite, on effectue un réglage de la valeur de la phase de sortie jusqu'à obtenir un maximum de la valeur *Vpeak4* du coupleur de sortie à une tolérance près. Lorsque le système a déterminé la valeur de la phase pour le maximum, on détermine le déphasage associé à la puissance du signal émis. La prochaine étape est de renouveler cette opération avec différentes puissances d'entrée afin de mémoriser un tableau des déphasages en fonction de l'amplitude du signal et ainsi pouvoir appliquer les corrections associées à une puissance d'entrée.

Dans le cas où on réalise la détection de phase pendant le fonctionnement du système, tous les blocs de la structure sont actifs. La procédure est exactement la même, en revanche il faut prévoir dans la transmission de données un temps où on réalise la détection de la phase

et les éventuelles corrections. Ce temps peut se traduire par un préambule dans le signal à émettre. De plus, dans un souci de temps de réponse du système, il n'est pas nécessaire de faire le balayage de toutes les phases. On peut cibler la gamme des phases à appliquer avec une consigne provenant de l'émetteur qui indique au préalable la phase désirée.

Dans les deux configurations, le principal avantage de ces systèmes est la détection de la phase en sortie de la structure équilibrée. C'est-à-dire que le déphasage prend en compte la totalité du chemin, de l'émetteur jusqu'au coupleur hybride de sortie. Les différentes corrections de phase peuvent se faire de différentes manières :

- L'émetteur a la capacité de générer un signal programmable en phase.
- On insère dans la structure, un déphaseur programmable.
- On change la polarisation de la cellule de puissance pour modifier le déphase du signal. En outre, on joue sur les caractéristiques AM-AM et AM-PM du PA.

4.2. PA équilibré avec détection de phase en entrée et en sortie.

La structure équilibrée auto-calibrée avec détection de la phase en entrée et en sortie est illustrée en figure II-58. Les différents blocs qui la composent sont détaillés ci-dessous :

- Un coupleur hybride auto-calibré et ses détecteurs de tension à ses bornes. Le coupleur fonctionne en mode diviseur de puissance, avec la particularité d'injecter un signal sur la deuxième entrée du coupleur.
- Une cellule amplificatrice répartie sur plusieurs étages si cela est nécessaire.
- Un coupleur hybride auto-calibré de sortie avec ses détecteurs de tension. Le coupleur fonctionne en mode combineur de puissance, avec sur l'une des sorties la possibilité d'injecter un signal.

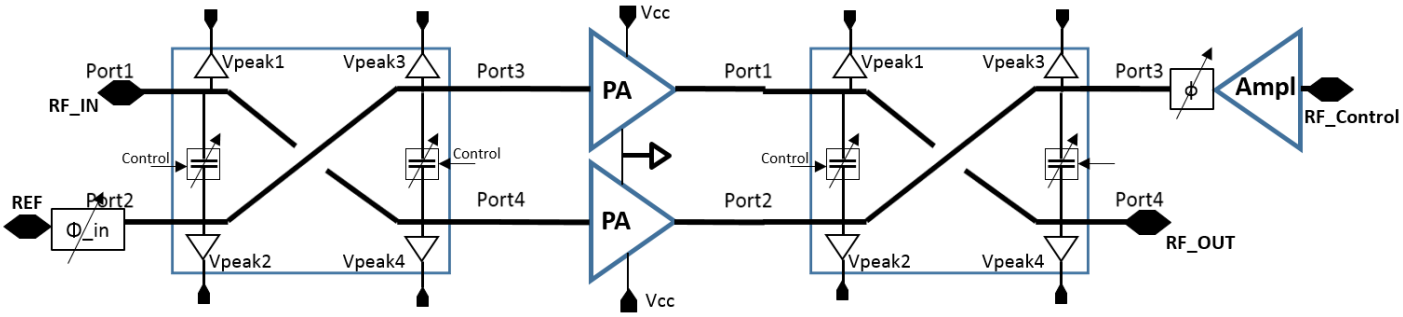


Figure II-58 : Représentation d'un PA équilibré autonome avec détection de phase entrée-sortie.

De la même manière que précédemment, le fonctionnement d'un tel dispositif comprend deux possibilités. Soit l'application requiert un contrôle de la phase pendant le fonctionnement, ou à l'inverse on cartographie les déphasages associés à différentes puissances d'entrée. Dans les deux cas, le déroulement se compose de trois étapes distinctes : la calibration des coupleurs hybrides, la détection de la phase d'entrée et la détection de la phase de sortie.

La calibration des coupleurs hybrides reprend exactement la même procédure. On cherche le code binaire à appliquer au module capacitif pour obtenir la fréquence de travail. Par la suite, on détermine le déphasage d'entrée avec la méthode de détection de phase par le calcul. Les cellules amplificatrices sont éteintes. Un signal de référence dont on connaît la phase et le signal de l'émetteur sont injectés dans le coupleur d'entrée. À l'aide des informations des détecteurs de crête et des équations définies préalablement, on calcule les déphasages entre les deux signaux. Puis par identification, on déduit le déphasage du signal entre l'émetteur et l'entrée de la structure équilibrée. En ce qui concerne la détection de la phase de sortie, on effectue les mêmes procédures que dans le cas précédemment expliqué.

Finalement, le principal avantage de cette topologie est la détection de la phase en sortie de la structure équilibrée. C'est-à-dire que le déphase prend en compte la totalité du chemin de l'émetteur jusqu'au coupleur hybride de sortie. De plus, elle offre la possibilité de connaître uniquement le déphasage d'entrée et ainsi de déduire le déphasage des cellules amplificatrices. Cet atout permet de cibler les éventuelles corrections, notamment dans certaines configurations où on préférera utiliser le déphaseur plutôt que de modifier le point de polarisation de la cellule amplificatrice. Les différentes corrections de phase sont identiques à celles présentées précédemment.

II.5. Conclusion du chapitre

Ce deuxième chapitre retrace l'ensemble du travail effectué sur les coupleurs hybrides durant ces trois années de thèse. Dans un premier temps, la compréhension générale sur les coupleurs est nécessaire avant de concevoir des amplificateurs de puissance équilibrés. L'objectif était de se familiariser avec ce dispositif RF et de comprendre les différentes subtilités. Les conceptions de ce dispositif sur différentes technologies silicium ont montré une maîtrise de la réalisation des coupleurs. De plus, les résultats de mesures apportent la justification d'un tel savoir-faire.

La maîtrise et la compréhension du coupleur hybride ont permis de mettre en exergue trois nouveaux concepts :

- La mise en place d'un coupleur auto-calibré grâce à l'ajout d'un module capacitif et de détecteurs de crête.
- La détection de la phase en utilisant un calcul et les informations des détecteurs de crête.
- La détection de la phase en utilisant des comparaisons.

Ces trois concepts ont l'avantage d'avoir le même dispositif avec un coupleur hybride classique auquel on ajoute des détecteurs de tension à ses bornes. Ces trois concepts ont été réalisés sur silicium et leurs mesures probantes on mit en évidence leur fonctionnement. Ces trois idées ont également été brevetées en collaboration avec STMicroelectronics et le laboratoire IMS (ST Ref : B17-4896QT QSU/FZ, ST Ref : B18-5330QT FZ/QSU et ST Ref : B18-5329QT FZ/QSU).

Pour finir, deux exemples non limitatifs d'utilisation des différents concepts dans une structure PA équilibrée ont été présentés. Il existe sûrement d'autres méthodes d'utilisation de ces concepts. Le principal avantage de ces architectures est la détection de la phase au niveau de la sortie de la structure. C'est-à-dire que les éventuelles corrections de phase prennent en compte la totalité du chemin de l'émetteur jusqu'au coupleur hybride de sortie. C'est un atout majeur pour les applications « beamforming » où la phase est importante pour cibler les utilisateurs.

Le dernier chapitre de mon manuscrit se focalisera sur la conception d'un amplificateur équilibré à 28GHz avec différentes variantes technologiques et structurelles. Un premier amplificateur de puissance équilibré sera conçu en technologie B9MW_M5 afin de mettre en évidence l'avantage d'une structure équilibrée face aux variations d'impédance. Par la suite un second amplificateur de puissance équilibré sera conçu en technologie C65SOI FEM dans le but d'intégrer les différents concepts du chapitre deux.

II.6. Références

[1]J. Lange, "Interdigitated Strip-line Quadrature Hybrid", *G-MTT International Microwave Symposium*, Dallas, Texas, pp 10-13,1969

[2] Knopik V., Moret B., Kerherve E, Forest J. « Integrated Scalable and Tunable RF CMOS SOI Quadrature Hybrid Coupler ». *2017 12th European Microwave Integrated Circuits Conference (EuMIC)*. 2017.

[3] M. N. Do, D. Dubuc, K. Grenier and R. Plana, "Low insertion losses broadside coupler in a multilayer above IC technology for K-band applications," in *2007 IEEE/MTT-S Inter. Microwave Symp.*, 2007, pp. 181–184

[4] T. Tokumitsu, B. Piernas, A. Oya, K. Sakai and Y. Hasegawa, "K-band 3-D MMIC low noise amplifier and mixer using TFMS lines with ground slit," *IEEE Microw. Wirel. Compon. Lett.*, vol. 15, no. 5, pp. 318–320, May 2005.

[5] S. He and C. Saavedra, "A 19-26 GHz balanced amplifier in 130 nm CMOS technology," in *34th IEEE Sarnoff Symp.*, 3-4 May 2011.

[6] Potereau M. Deltimple N, Ghiotto A, "Ultra-Compact Low-Loss Integrated Transformer-Based Ku-Band Quadrature Hybrid Coupler, *2018 13 th European Microwave Integrated Circuits Conference (EuMIC)*".2018.

[7] B. Moret, V. Knopik, E. Kerhervé "A 28GHz Self-Contained Power Amplifier for 5G applications in 28nm FD-SOI CMOS", *8th IEEE Latin American Symposium on Circuits and Systems,* Bariloche, Argentina, February 2017.

[8] Robert G. Meyer, "Low Power Monolithic RF peak Detector Analysis," *1995 IEEE Journal of solid state circuits*, Vol 30, Sep 2011, pp. 65–67.

[9] O.Jakub, G.Marek, O.Ondracek "Differential Phase detector for precise phase alignement", 2016 New Trends in Signal Processing (NTSP)

[10] John P. Carr, Brian M. Frank "A 27 GHz Pjase lock loop phase detector", 2006 Canadian conference on electrical and computer engineering

II.7. Table des illustrations

Figure II-1 : Représentation symbolique d'un coupleur 93
Figure II-2 : Schéma d'un coupleur à deux trous 93
Figure II-3 : Schéma d'un coupleur par proximité 94
Figure II-4 : Schéma d'un coupleur en échelle 94
Figure II-5 : Représentation des différents modes d'un coupleur hybride 94
Figure II-6 : Modèle équivalent d'un coupleur hybride 95
Figure II-7 : Abaque pour déterminer les valeurs des éléments discrets d'un coupleur hybride 97
Figure II-8 : Modèle idéal d'un coupleur hybride à 28 GHz 97
Figure II-9 : Conception d'un coupleur hybride. 98
Figure II-10 : Interface graphique du widget. 99
Figure II-11 : Caractérisation d'un coupleur hybride. 100
Figure II-12 : Schémas électriques pour une simulation temporelle sous ADS. 101
Figure II-13 : Formes d'onde pour les signaux d'un coupleur hybride à 28GHz. 101
Figure II-14 : Pertes et déphasage d'un coupleur hybride. 102
Figure II-15 : Représentation de Fresnel des signaux $\boldsymbol{S1t}$, $\boldsymbol{S2t}$ ***et Stott*** 103
Figure II-16 : Représentation d'un coupleur hybride en mode « splitter ». 105
Figure II-17 : Représentation d'un coupleur hybride en mode « combiner ». 106
Figure II-18 : BEOL de la technologie B9MW_M5 sans Ap. 107
Figure II-19 : Différentes vues du coupleur hybride B9MW_M5. 108
Figure II-20 : Comparaison mesure/simulation du coupleur B9MW_M5. 109
Figure II-21 : BEOL de la technologie C65SOI FEM. 110
Figure II-22 : Différentes vues du coupleur hybride chevrons (C65SOI FEM). 111
Figure II-23 : Comparaison mesure/simulation du coupleur chevrons (C65SOI FEM) 112
Figure II-24 : Différentes vues du coupleur hybride classique (C65SOI FEM). 113
Figure II-25 : Comparaison mesure/simulation du coupleur classique (C65SOI FEM) 113
Figure II-26 : Fréquence centrale du coupleur en fonction des corners. 115
Figure II-27 : Représentation des signaux temporels en fonction des corners 116
Figure II-28 : Schéma du coupleur auto calibré avec les capacités. 117
Figure II-29 : Schéma du coupleur auto calibré sans les capacités. 118
Figure II-30 : Module capacitif Transistor + Capacité. 119
Figure II-31 : Module capacitif Transistor + Transistor monté en capacité. 119
Figure II-32 : Module capacitif Transistor. 120
Figure II-33 : Résultats de mesure d'un coupleur reconfigurable (H9SOIFEM). 120
Figure II-34 : Variation de la fréquence du coupleur en fonction de Vg. 121
Figure II-35 : Résultats de mesure d'un coupleur reconfigurable avec des transistors comme module capacitif. 121

Figure II-36 : Schéma électrique du détecteur de crête. 122
Figure II-37 : Caractéristique Vpeak(Vin) en fonction de Vbias. 123
Figure II-38 : Caractéristique Vpeak(Vin) en fonction de *Cin*. 124
Figure II-39 : Influence de *Rbias* sur le détecteur et le coupleur. 124
Figure II-40 : Impact d'un layout éloigné entre la partie DC et RF du détecteur. 125
Figure II-41 : Différentes vue du coupleur hybride auto calibré B9MW_M5. 126
Figure II-42 : Représentation temporelle des signaux Vpeak en fonction de la fréquence du signal d'entré. 127
Figure II-43 : Courbes en V du coupleur hybride obtenues par deux simulations. 127
Figure II-44 : Résultats de mesure du coupleur auto calibré (B9MW). 128
Figure II-45 : Comparaison simulation/mesure de la différence des *Vpeak* en fonction de la fréquence (B9MWM5). 128
Figure II-46 : Différentes vues du coupleur hybride auto calibré C65SOIFEM. 129
Figure II-47 : Comparaison simulation/mesure de la différence des *Vpeak* en fonction de la fréquence (C65SOIFEM). 129
Figure II-48 : Résultat de mesure de la différence des puissances de sortie en fonction de la fréquence pour un coupleur réalisé sur PCB. 130
Figure II-49 : Représentation globale d'un système beamforming à 4 antennes. 131
Figure II-50 : Schéma du détecteur de phase par la méthode du calcul. 133
Figure II-51 : Schémas du détecteur de phase par la méthode de comparaison. 135
Figure II-52 : Résultat de simulation du détecteur de phase par le calcul. 137
Figure II-53 : Banc de mesure du détecteur de phase par le calcul. 139
Figure II-54 : Résultats de simulation du détecteur de phase par comparaison. 140
Figure II-55 : Banc de mesure du détecteur de phase par comparaison. 141
Figure II-58 : Résultats de mesures du détecteur de phase par comparaison à 28GHz. 142
Figure II-57 : Représentation d'un PA équilibré autonome avec détection de phase de sortie. 143
Figure II-58 : Représentation d'un PA équilibré autonome avec détection de phase entrée-sortie. 145

II.8. Table des tableaux

Tableau II-1 : Comparaison mesure/simulation du coupleur B9MW_M5. 108
Tableau II-2 : Résultats mesurés du corps du coupleur 109
Tableau II-3 : Comparaison mesure/simulation du coupleur C65SOI FEM 111
Tableau II-4 : Résultats mesurés du corps du coupleur chevrons 112
Tableau II-5 : Résultats mesurés du corps du coupleur classique 114
Tableau II-6 : Comparaison avec l'état de l'art des coupleurs 114
Tableau II-7 : Points critiques du détecteurs de crête 125
Tableau II-8 : Résultat de simulation du détecteur de phase par le calcul pour différents facteurs de couplage *k*. 138
Tableau II-9 : Résultats de mesures du détecteur de phase par le calcul à 1,9GHz 139

Chapitre III : Conception d'amplificateur de puissance équilibré et autonome (self contained) à 28GHz

Sommaire

Chapitre III : Conception d'amplificateur de puissance équilibré et autonome (self contained) à 28GHz 152

III.1 Méthodologie de conception d'un amplificateur de puissance 154

1.1. Les possibilités d'une technologie pour concevoir un PA 154

1.2. Les différentes architectures de PA 156

1.3. Le choix de la cellule de puissance 158

1.1.1. Choix de la topologie de la cellule de puissance 158

1.1.1. Dimensionnement du transistor 160

1.4. Impact des interconnexions 161

1.5. Stabilité de la cellule de puissance 163

1.5.1 Théorie et cercle de stabilité 163

1.5.2 Les techniques de stabilisation 164

1.6. Adaptation d'impédance 170

1.6.1 Généralité sur l'adaptation d'impédance 170

1.6.2 L'adaptation d'impédance à travers l'abaque de Smith 170

1.6.3 Exemple d'adaptation d'impédance 172

1.7. Disposition des éléments RF (floorplan du PA) 174

III.2 Conception d'un amplificateur de puissance équilibré en BICMOS9MW à 28GHz 177

2.1. Topologie du circuit 177

2.2. Principe de fonctionnement 185

2.3. Résultats de mesure 189

2.3.1 Performances en petit signal 189

2.3.2 Performances en large signal 190

2.3.3 Performance en load pull 192

2.4. Comparaison avec l'état de l'art 195

2.5. Conclusion 196

III.3 Conception d'un amplificateur self contained en C65SOIFEM 197

3.1. Topologie 197

3.2. Principe de fonctionnement 204

3.3. Résultats de mesure 210

3.3.1 Performances en petit signal 210

3.3.2 Performances en large signal 213

3.3.3 Calibration de la structure 214

III.4 Conception d'un amplificateur équilibré en C65SOIFEM 217

III.5 Conclusion du chapitre 221

III.6 Références 222

III.7 Table des illustrations 223

III.8 Table des tableaux 225

III.1 Méthodologie de conception d'un amplificateur de puissance

1.1. Les possibilités d'une technologie pour concevoir un PA

En fonction de l'application visée, l'amplificateur de puissance doit respecter plusieurs spécifications qui sont décrites dans le tableau III-1 (exemple non exhaustif).

Spécification	Conséquence pour le design	Commentaires
Fréquence	➔ Choix de la technologie ➔ Choix de la topologie	Le domaine de fréquence est généralement défini avec des valeurs typiques, min et max.
Vcc	➔ Choix de la technologie	Dans certaines applications, on peut définir seulement une valeur min, généralement les extrema sont spécifiés.
Gain	➔ Choix de la topologie ➔ Nombre d'étages	Un nombre important d'étages entraîne une complexité du système. L'analyse s'effectue de la sortie vers l'entrée.
Psat et P1dB	➔ Choix de la technologie ➔ Choix de la topologie	Spécifications de départ qui permettent de dimensionner la cellule de puissance.
PAE et Iq	➔ Choix de la topologie ➔ Classe de fonctionnement	*Iq* peut être précisé dans certaines applications pour des raisons de consommation globale du système. Le PA n'est pas forcément éteint.
ACLR	➔ Choix de la topologie	Spécification généralement définie dans une norme. Le dispositif doit respecter un gabarit pour être certifié.
EVM	➔ Choix de la topologie	Spécification généralement définie dans une norme. Le dispositif doit respecter un gabarit pour être certifié.
Robustesse	➔ Choix de la topologie	Critère qui permet de s'assurer que le dispositif n'est pas défaillant et fonctionne toujours dans des conditions extrêmes. Par exemple, on peut préciser des températures ou un VSWR.
Fiabilité	➔ Choix de la topologie	Critère qui garantit le fonctionnement du dispositif. Par exemple, on peut préciser des durées de vie.

Tableau III-1 : Liste des spécifications d'un amplificateur de puissance

À partir de ces informations et plus précisément du *P1dB*, *Psat* et *Vcc*, le concepteur va pouvoir dimensionner la cellule de puissance. Le premier objectif est de déterminer la charge de sortie *RL* (équation III-1) à présenter pour obtenir la puissance de sortie demandée.

$$R_L = \frac{Vcc^2}{2 * P_{(w)}} \qquad \text{(III-1)}$$

La figure III-1 est le synoptique du PA en prenant en compte les éventuelles pertes. En choisissant la puissance de sortie et la tension d'alimentation, on détermine la valeur de *Rl.* Dans notre cas pour 16 dBm de puissance de sortie sous 2V on obtient *Rl*=50,24 Ω.

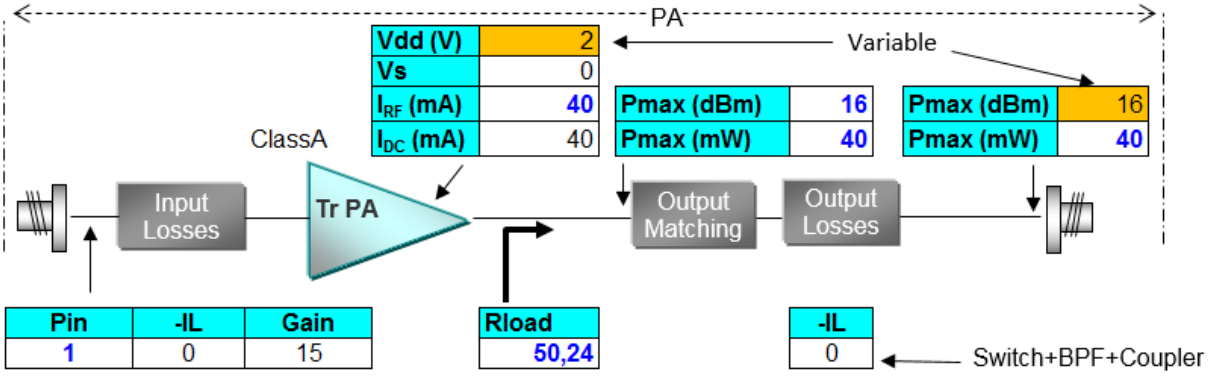


Figure III-1 : Exemple de calcul pour un PA avec une puissance de sortie de 16 dBm sous 2V

Une fois la valeur de *Rl* connu, il faut calculer le courant *Imax* que la cellule va pouvoir fournir. Finalement, cela revient à tracer la droite de charge purement résistive de la cellule. Mathématiquement, cela se traduit par une droite affine dont le coefficient directeur est $\frac{-1}{R_l}$ et *Imax* l'ordonnée à l'origine (équation III-2).

$$I_{max} = \frac{1}{R_l} * 2 * Vcc \qquad \text{(III-2)}$$

La figure III-2 est la représentation de la droite de charge du bloc. Avec *Rl*=50,24Ωet *Vcc*=2V on obtient un courant *Imax*=80mA.

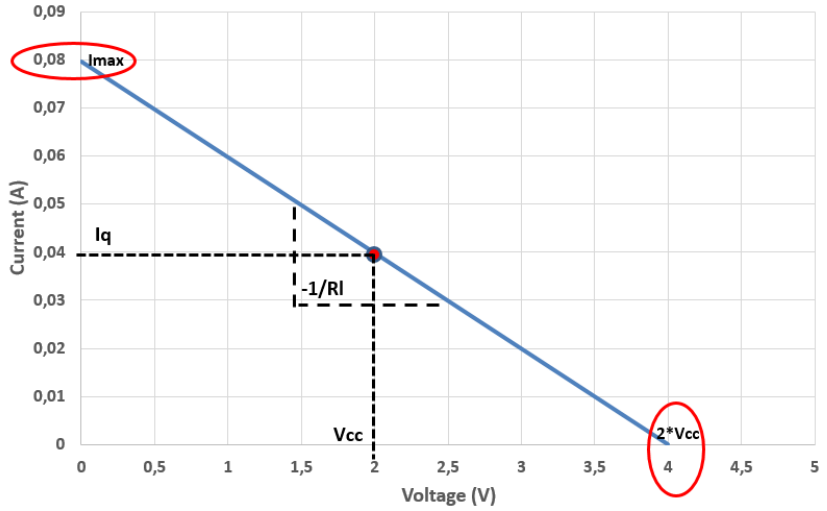


Figure III-2 : Exemple de droite de charge avec Rl=50,24Ω sous 2V

En fonction du rendement souhaité, le point de polarisation de la cellule va évoluer ainsi que la charge *Rl*. Les trois classes de fonctionnement se distinguent par le courant de repos *Iq* (quiescent current) en dc qui est un ratio du courant *Imax*. La figure III-3 illustre les différentes classes de fonctionnement avec les efficacités théoriques associées à chaque classe.

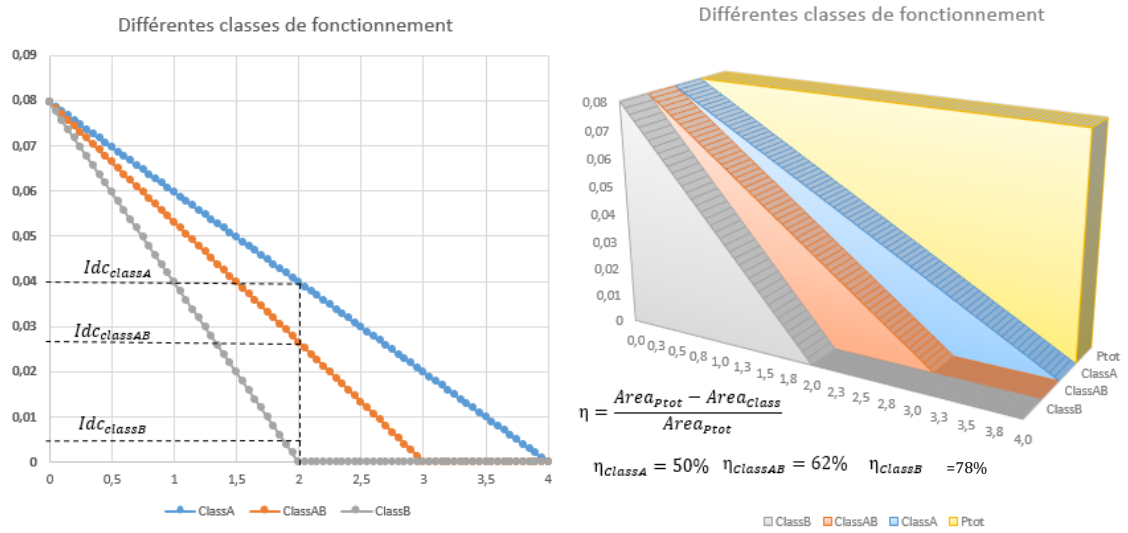


Figure III-3 : Classes de fonctionnement en fonction de *Idc*

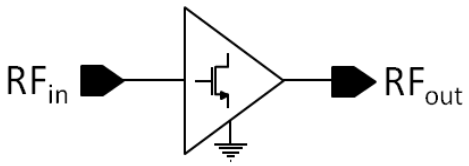
À cette étape de la conception, le concepteur a déterminé la charge *Rl* et le courant *Imax* en fonction de la puissance de sortie, de la tension d'alimentation et de l'efficacité de la cellule.

1.2. Les différentes architectures de PA

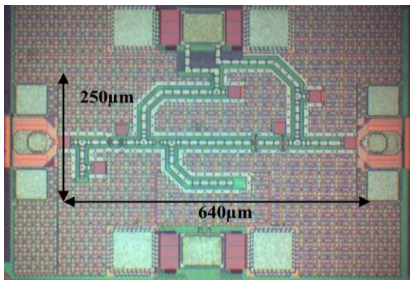
Une des étapes de la conception d'un PA consiste à choisir parmi les architectures existantes celle qui correspond le plus à l'application. Trois topologies principales ont été identifiées avec leurs avantages et inconvénients respectifs. Ces dernières sont abordées dans la section suivante.

Structure mode commun :

D'apparence simple, le montage en mode commun [1] est complexe de par la difficulté à contrôler les retours de masse en RF et microondes. En contrepartie, cette structure est souvent utilisée pour atteindre des rendements élevés. En mode empilé (stacked), la puissance de sortie est fonction du nombre de transistors empilables et de leur capacité à délivrer celle-ci, sous une tension d'alimentation donnée.



a) Schéma simplifié

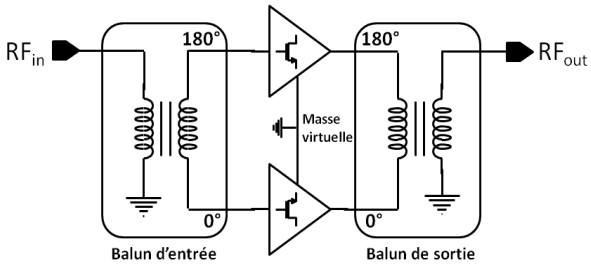


b) Exemple de circuit [1]

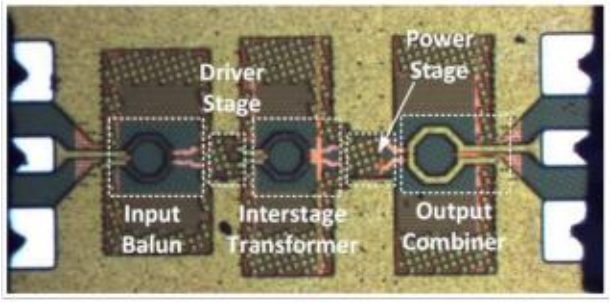
Figure III-4 : Structure mode commun

Structure différentielle :

La structure différentielle offre de nombreux avantages malgré une complexité d'intégration plus importante que celle d'une structure en mode commun. En effet, l'ajout des baluns en entrée et en sortie permet une connexion de masse virtuelle locale. Elle réduit ainsi l'effet inductif parasite de la masse et améliore l'isolation différentielle du PA au détriment du rendement (perte d'insertion du balun).Si elle semble garantir une meilleure stabilité différentielle vue de part et d'autres des baluns, elle ne garantit aucunement la stabilité aux bornes des transistors, et en particulier la stabilité en mode commun.



a) Schéma simplifié

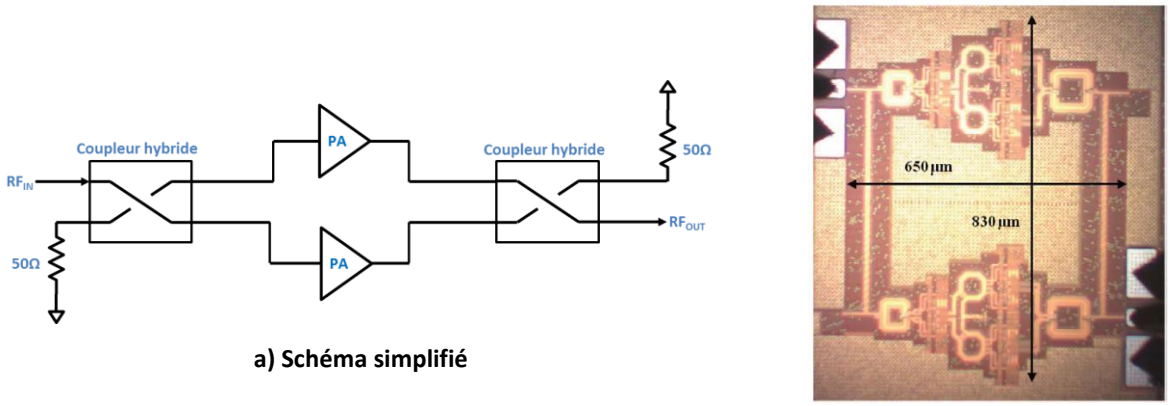


b) Exemple de circuit [2]

Figure III-5 : Structure différentielle

Structure équilibrée:

La topologie équilibrée a été introduite pour la première fois en 1965 [3]. Elle repose sur l'utilisation de coupleurs (coupleur hybride à 90°, coupleur de Lange…) pour diviser en deux chemins identiques le signal RF. À l'heure actuelle, cette structure est peu utilisée pour la conception de PAs aux fréquences millimétriques en technologie CMOS en revanche elle est fortement utilisée en AsGA. Elle offre deux avantages principaux qui sont, de par son architecture, sa robustesse aux variations d'impédance et l'amélioration de la linéarité. On détaillera le fonctionnement de cette topologie dans le paragraphe suivant.



a) Schéma simplifié

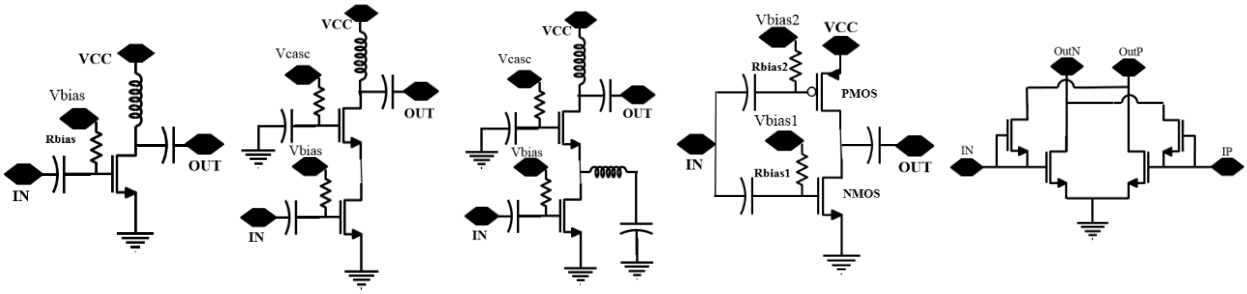
b) Exemple de circuit [4]

Figure III-6 : Structure équilibrée

1.3. Le choix de la cellule de puissance.

1.1.1. Choix de la topologie de la cellule de puissance

Une fois la structure du PA identifiée, il faut s'intéresser à la cellule de puissance et aux transistors qui la compose. Pour cela, plusieurs topologies existent comme illustré sur la Figure III-7.



a) Source commune | b) Stacked (empilé) | c) Stacked + interstack [5] | d) Push-pull | e) Neutrodyné

Figure III-7 : Différentes topologies de la cellule de puissance

Montage source commune :

Le montage en source commune est le plus simple à concevoir. Il présente un faible gain en puissance, des risques d'instabilité et une faible impédance de sortie. En effet, la capacité *Cds* directement liée à la taille du transistor réduit de manière importante l'impédance de sortie du transistor. Cela implique un rapport de transformation plus grand et donc des pertes supplémentaires dans le réseau d'adaptation de sortie.

De plus, la capacité *Cgd* impacte elle aussi les performances du montage source commune car elle peut créer à haute fréquence une boucle de retour qui dégrade le gain et l'isolation du transistor. C'est pourquoi il faut apporter un soin particulier au layout afin de minimiser ces deux capacités parasites.

Montage empilé ou « stacked »:

Le montage stacked présente un meilleur gain, une meilleure stabilité et une bande passante plus large que la structure source commune. En effet, le transistor du haut réduit la capacité d'entrée-sortie (effet Miller) et améliore donc l'isolation. Cependant, cette topologie est bien plus sensible aux parasites, notamment ceux liés à la connexion entre les deux transistors. C'est pourquoi une attention particulière doit être apportée sur le layout de la cellule. Cette structure présente également une impédance de sortie plus élevée, ce qui facilite la conception du réseau d'adaptation de sortie.

La structure stacked permet surtout une répartition de la tension d'alimentation entre les bornes des deux transistors, ce qui permet de l'augmenter et donc d'obtenir des puissances de sortie plus élevées. Dérivé de la topologie « cascode » où le transistor du haut est alimenté très haut (ouvert), le challenge de cette structure est d'accorder les excursions de tension des deux transistors pour éviter de stresser davantage un transistor par rapport à l'autre. Pour cela, une variante de cette structure existe pour garantir une bonne répartition des tensions. En ajoutant une inductance et une capacité entre les deux transistors, on vient rééquilibrer les tensions subies par les deux transistors [5].

Montage push pull :

De la même manière que le montage stacked, la topologie push-pull permet de répartir la tension d'alimentation sur deux transistors et donc d'augmenter la puissance de sortie. Cette structure permet également de compenser les distorsions générées par les capacités grille-source des transistors et ainsi d'améliorer la conversion AM-PM [6]. De plus, cette topologie n'utilise pas d'inductance de « choke » pour alimenter les transistors et est donc plus compacte.

Toutefois, il faut s'assurer que les deux transistors NMOS et PMOS soient bien équilibrés pour éviter de stresser davantage un transistor par rapport à l'autre et pour éviter toute distorsion qui dégraderait la linéarité.

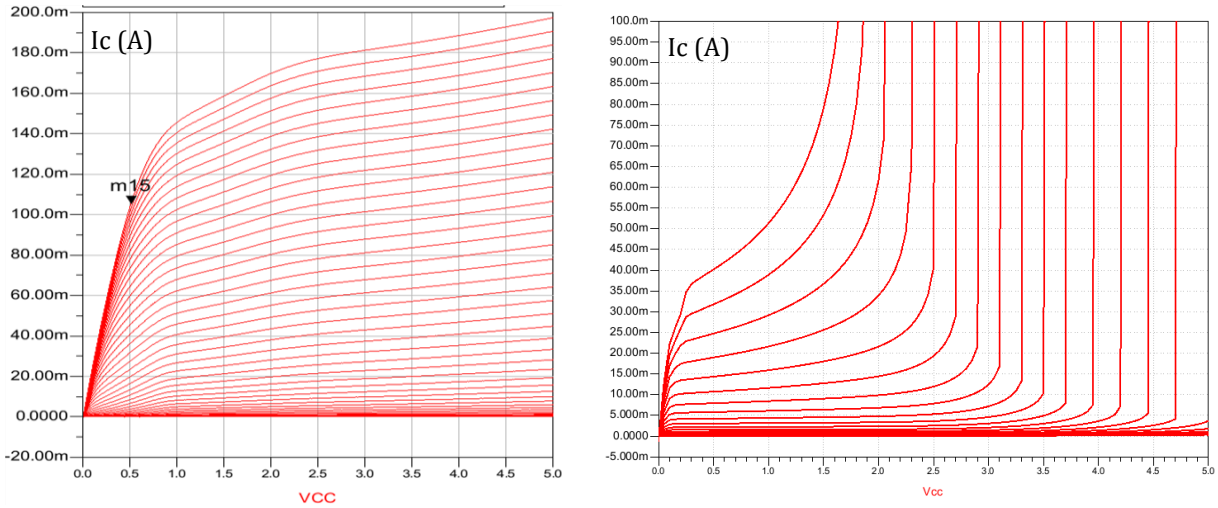
Montage neutrodyné :

La cellule de puissance neutrodynée est dite différentielle avec une neutralisation de la capacité base-collecteur pour un bipolaire ou drain-grille pour un MOS. Cette structure a

l'avantage d'être inconditionnellement stable avec un fort gain pour un étage seulement. En revanche, le challenge dans cette topologie est la réalisation de la capacité de neutralisation. Plusieurs solutions sont possibles, mais pour éviter les problèmes de décalage dus au processus de fabrication, il est préférable d'utiliser un transistor.

1.1.1. Dimensionnement du transistor

Plusieurs transistors sont disponibles dans les Design Kit des fabricants. Le choix du composant se fera selon deux critères. Sa capacité à fournir le courant *Imax* et ses performances RF (*ft* et *fmax*). Dans un premier temps, il faut déterminer la taille du transistor (*Wtot*) pour que celui-ci délivre le courant *Imax* calculé dans le paragraphe précédent. Une simulation DC permet de tracer les caractéristiques de courant en fonction des tensions *Vg* et *Vd* (Figure III-8).



a) MOS *Wtot*=400µm b) Bipolaire *Ltot* =40µm

Figure III-8 : Exemple de caractéristiques DC d'un MOS (a) et d'un bipolaire (b)

Une fois *Wtot* fixé, il faut définir la largeur de doigt de grille (*Wfinger*) et ainsi trouver le rapport de forme le plus efficace qui limite les impacts en RF. Un transistor de largeur *Wtot* est composé d'un nombre *Nfinger* de transistors élémentaires tel que *Wtot*=*Nfinger***Wfinger*.

Wfinger est critique aux fréquences millimétriques. Il est directement lié à la résistance de grille qui dégrade les performances *ft* et *fmax* du transistor. De plus, le nombre de doigts *Nfinger* du transistor augmente les capacités parasites et la complexité de la modélisation. En contrepartie, un nombre élevé de doigts réduit l'impact de la résistance de grille.

Il faut s'assurer aussi que le transistor respecte bien les règles d'électro migration. C'est-à-dire qu'il faut calculer le courant qui passe dans chaque doigt du transistor et vérifier

que la largeur du métal et le nombre de contacts soient suffisants pour garantir le bon fonctionnement du transistor. Un exemple sera détaillé dans le prochain paragraphe.

À ce stade de la conception, nous avons déterminé le courant *Imax* de la cellule qui va nous imposer une taille minimum de transistor. Nous avons également déterminé le nombre de doigts et la largeur de doigt pour respecter l'électro migration et limiter les impacts au niveau RF. La dernière étape est de réaliser un layout compact en limitant les effets d'interconnexion.

1.4. Impact des interconnexions

Le modèle petit signal d'un transistor MOS (Figure III-9) montre les parasites intrinsèques et ceux introduits par les interconnexions dues au layout. Les équations des fréquences *ft* et *fmax* (III-3) sont déduites du schéma équivalent petit signal. On constate que les performances du transistor dépendent fortement du layout. En effet, la fréquence *ft* dépend des capacités *Cgd* et *Cgs* tandis que la fréquence *fmax* dépend des résistances de grille *Rg* et de source *Rs*, ainsi que des capacités *Cgs* et *Cgd*.

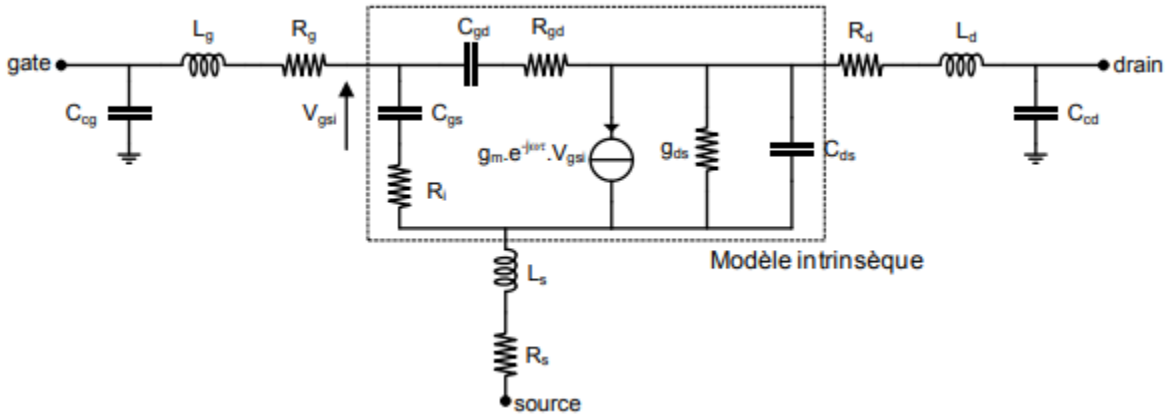


Figure III-9 : Schémas petit signal d'un MOS [7]

$$f_{max} \approx \frac{g_m}{2\pi * C_{gs} * 2\sqrt{(R_g + R_s + R_i) * \left(g_{ds} + g_m * \frac{C_{ds}}{C_{gs}}\right)}} \qquad f_t \approx \frac{g_m}{C_{gs} * \sqrt{1 + 2 * \frac{C_{ds}}{C_{gs}}}} \qquad \text{(III-3)}$$

Finalement, ces parasites vont avoir un impact sur les paramètres gain, isolation, stabilité et puissance de sortie. La figure III-10 reprend les différents impacts en fonction des parasites ajoutés à un transistor.

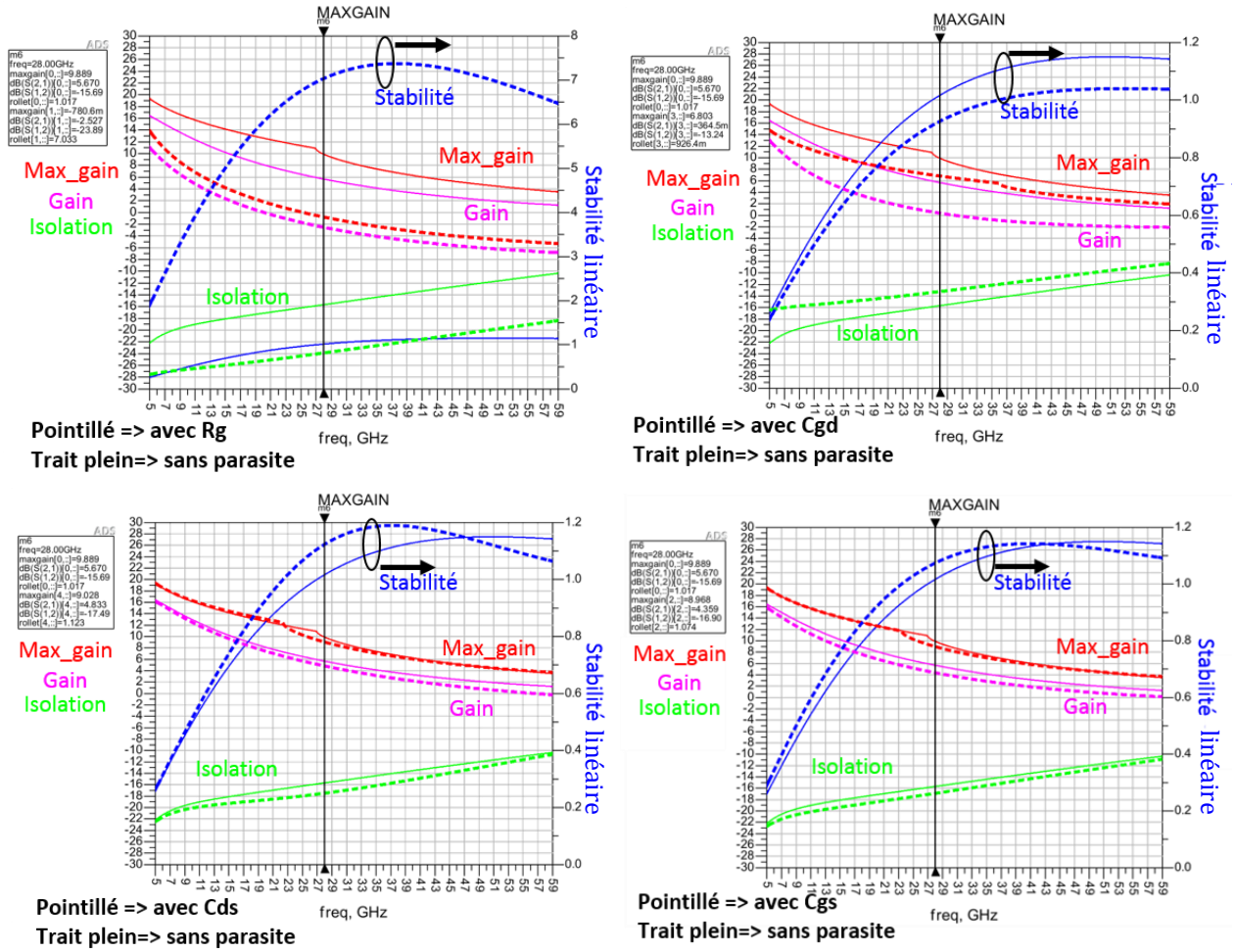


Figure III-10 : Impact des parasites d'un MOS.

À partir des différentes simulations, on peut déduire les impacts liés aux parasites. Le tableau III-2, reprend dans l'ordre, les parasites à soigner avec leur impact sur les performances de la cellule.

Priorité	Parasite	Impact
1	*Cgd*	➔ Dégrade la stabilité de la cellule ➔ Dégrade le gain de la cellule
2	*Cds*	➔ Dégrade la puissance de sortie
3	*Cgs*	➔ Dégrade le gain de la cellule ➔ N'influence pas la stabilité
4	*Rg*	➔ Dégrade le gain de la cellule ➔ Augmente la stabilité de la cellule

Tableau III-2 : Impact des interconnexions d'un MOS

1.5. Stabilité de la cellule de puissance

1.5.1 Théorie et cercle de stabilité linéaire

La première analyse RF que le concepteur doit réaliser est une analyse de la stabilité linéaire de la cellule de puissance. Si l'architecture présente plusieurs étages, il est nécessaire de vérifier la stabilité de chaque étage de façon indépendante. Cette analyse permet de prévenir le circuit contre d'éventuelles oscillations pouvant entraîner le dysfonctionnement voire la destruction du dispositif. Elle est réalisée en partie à l'aide d'une simulation petit signal. À partir des paramètres S obtenus on calcule le facteur de Rollet (équation III-4).

$$k_{Rollet} = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2 * |S_{12} * S_{21}|} \qquad \Delta = S_{11} * S_{22} + S_{12} * S_{21} \qquad \text{(III-4)}$$

Le tableau III-3 résume les différents états de stabilité en fonction des valeurs de k_{Rollet} et Δ.

$\lvert k_{Rollet}\rvert$=1	$k_{Rollet} = \pm 1$		Instable
$\lvert k_{Rollet}\rvert$>1	k_{Rollet}>1	$\lvert\Delta\rvert$>1	Inconditionnellement stable
		$\lvert\Delta\rvert$<1	Conditionnellement stable
	k_{Rollet}<-1		Instable
$\lvert k_{Rollet}\rvert$<1			Conditionnellement stable

Tableau III-3 : Condition de stabilité suivant les valeurs de k_{Rollet} et Δ .

Des réflexions à l'entrée peuvent être amplifiées et réfléchies à nouveau vers l'entrée, ce qui produirait un S11 > 1 et une oscillation du circuit. Pour certaines combinaisons de charge, S11 et S22Type equation here., l'amplificateur peut se mettre à osciller. Un circuit instable veut dire que l'impédance d'entrée ou de charge a une partie réelle négative : |Γin| > 1 ou |Γout| > 1. La stabilité d'un amplificateur dépend en général de la fréquence, puisque les impédances sont synthétisées à la fréquence de fonctionnement. Il est donc possible qu'un PA soit stable à la fréquence de conception, mais instable à d'autres fréquences. Un moyen graphique de vérifier la stabilité d'une cellule est de tracer les cercles de stabilité d'entrée et de sortie. D'après les critères de stabilité, on obtient les équations III-4.

$$|\Gamma in| = \left|S_{11} + \frac{S_{21} * S_{12} * \Gamma_L}{1 - S_{22} * \Gamma_L}\right| < 1 \qquad |\Gamma out| = \left|S_{22} + \frac{S_{21} * S_{12} * \Gamma_S}{1 - S_{11} * \Gamma_S}\right| < 1 \qquad \text{(III-4)}$$

Ces équations décrivent des cercles sur l'abaque de Smith. Ce sont des cercles de stabilité pour l'entrée et la sortie définis par le système d'équation III-5 et III-6.

$$C_{Load} = \frac{(S_{22} - \Delta\, S_{11}^*)^*}{|S_{22}|^2 - |\Delta|^2} \qquad r_{Load} = \left|\frac{S_{12} * S_{21}}{|S_{22}|^2 - |\Delta|^2}\right| \qquad \Delta = S_{11} * S_{22} + S_{12} * S_{21} \qquad \text{(III-5)}$$

$$C_{source} = \frac{(S_{11} - \Delta\, S_{22}^{*})^{*}}{|S_{11}|^2 - |\Delta|^2} \qquad r_{source} = \left|\frac{S_{12} * S_{21}}{|S_{11}|^2 - |\Delta|^2}\right| \qquad \Delta = S_{11} * S_{22} + S_{12} * S_{21} \qquad \text{(III-6)}$$

Les cercles de stabilité de charge ou de source représentent la limite de la stabilité. Les régions de stabilité sont déterminées par les S11 et S22. En effet, si |S11| ou |S22| sont inférieurs à 1, la région stable se situe à l'intérieur du cercle. En revanche si S11 et S22 sont supérieurs à 1, la région stable se situe à l'extérieur du cercle. La figure III-11 illustre cette représentation.

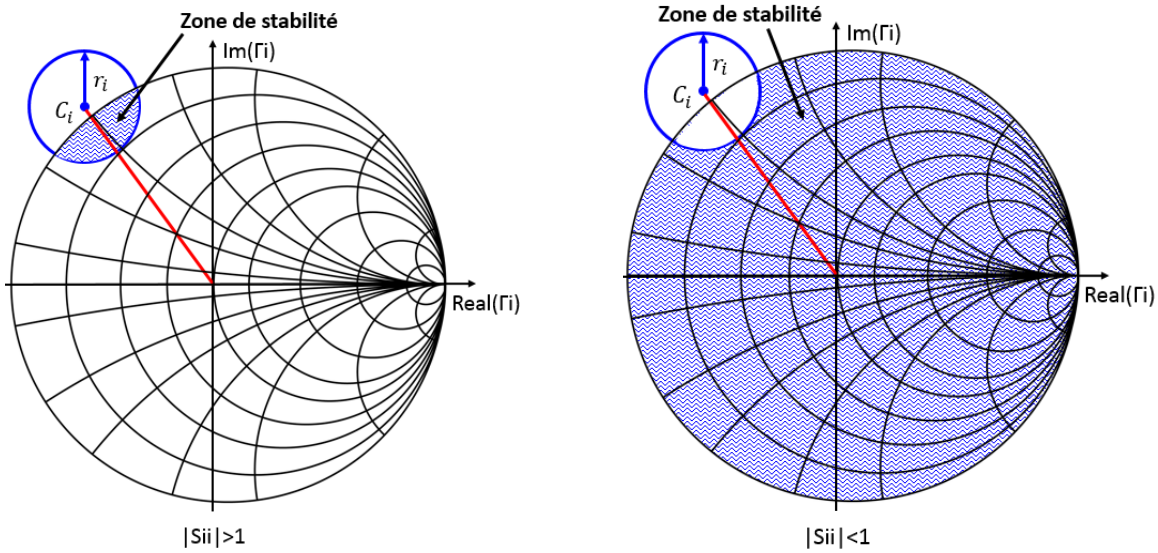


Figure III-11 : Représentation des cercles de stabilité sur l'abaque de Smith.

1.5.2 Les techniques de stabilisation

Si un transistor n'est pas stable à une fréquence d'opération, il faut le stabiliser avant de faire l'adaptation d'impédance et vérifier qu'il ne va pas osciller à une autre fréquence. Plusieurs techniques permettent d'améliorer la stabilité. De façon générale, il faut réduire le gain de l'amplificateur pour améliorer la stabilité. Il y a donc un compromis à faire en termes de conception. La courbe typique de stabilité suivant le facteur de Rollet d'un transistor hyperfréquence est illustré par la figure III-12.

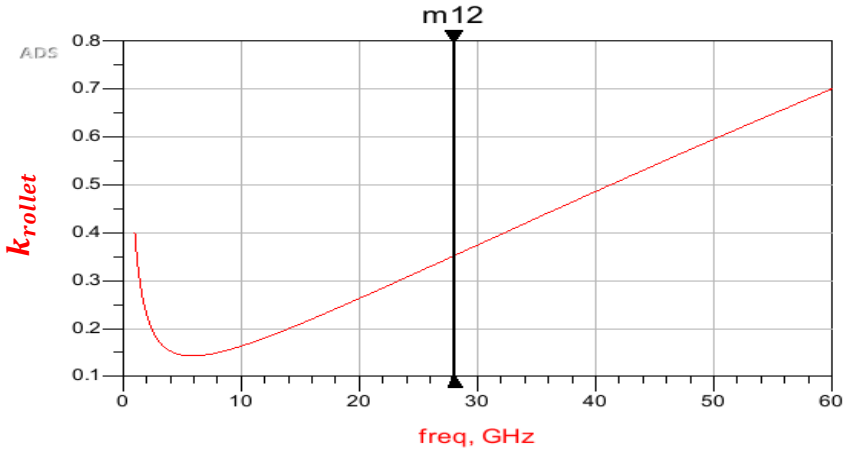
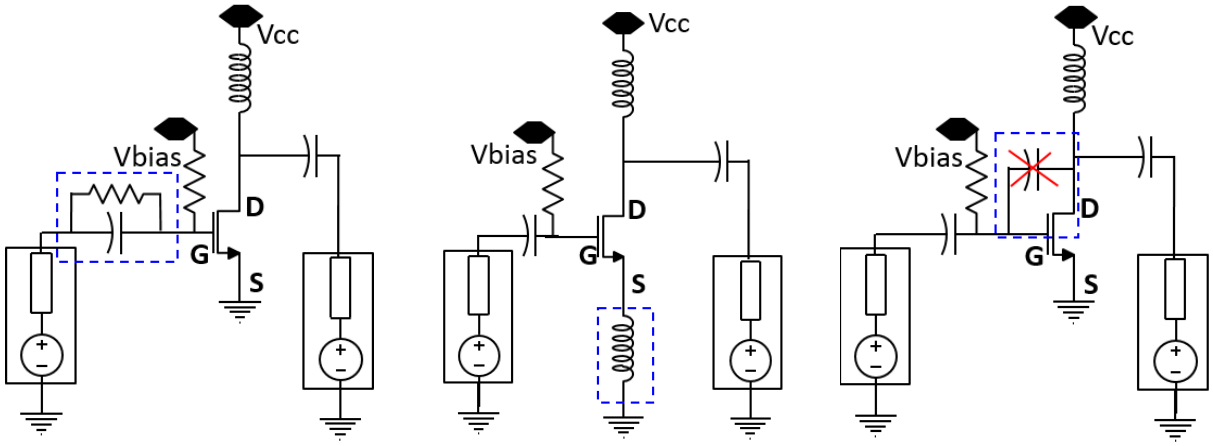


Figure III-12 : Représentation de la stabilité d'un transistor.

Les différentes techniques de stabilisation sont illustrées sur la figure III-13.



a) Réseau RC

b) Dégénérescence inductive

c) Neutralisation de la capacité *Cgd*

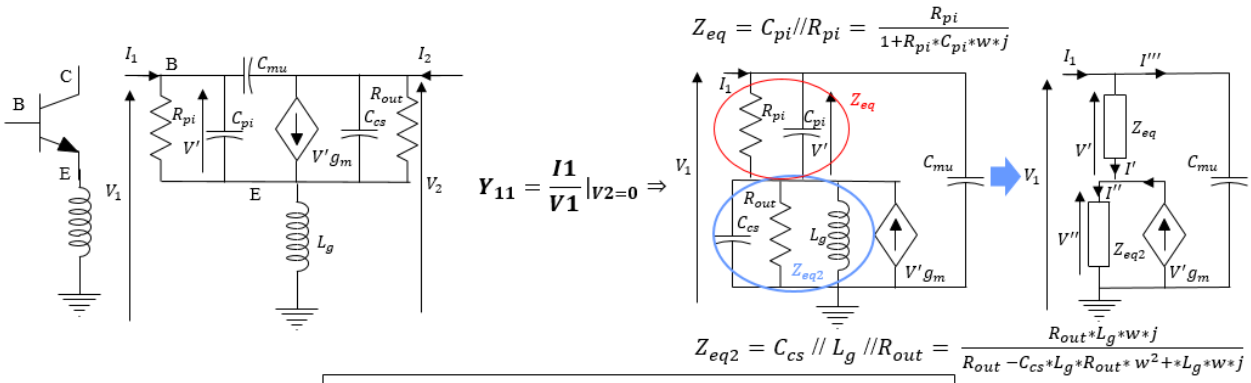
Figure III-13 : Techniques de stabilisation d'un transistor.

Réseau RC sur la grille :

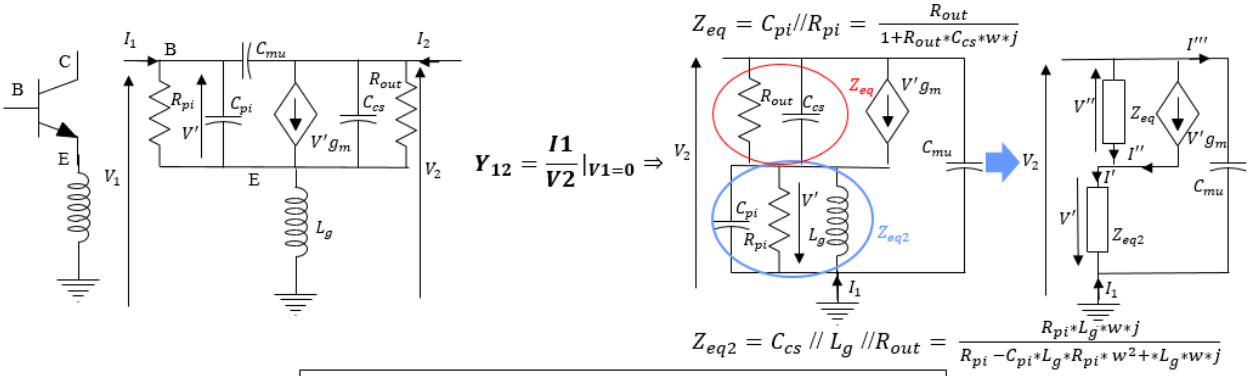
L'ajout d'un réseau RC sur la grille d'un transistor fait office de filtre passe-haut. C'est-à-dire qu'il atténue les basses fréquences pour diminuer le risque d'oscillation et laisse passer les hautes fréquences en limitant les pertes. Les valeurs de *R* et *C* doivent être choisies de façon judicieuse pour placer la fréquence de coupure du filtre au bon endroit en fonction de la fréquence de fonctionnement.

Dégénérescence inductive :

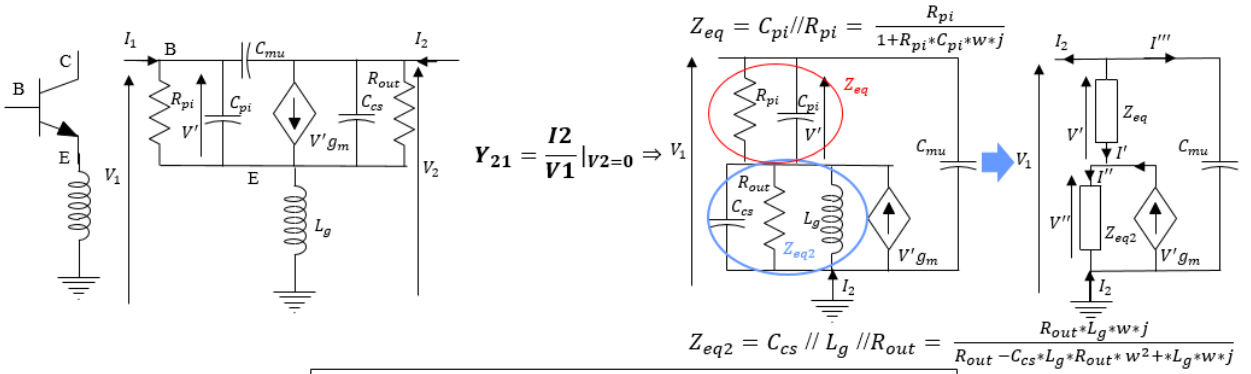
Pour comprendre l'impact en ajoutant une inductance de dégénération sur la source du transistor, il faut calculer les paramètres *Y* du schéma équivalent de cette cellule. Ces calculs ont été réalisés avec un transistor bipolaire, les résultats sont identiques pour un MOS.



$$Y_{11} = \frac{I1}{V1}|_{V2=0} = \frac{Z_{cmu} + g_m * Z_{eq2} * Z_{eq} + Z_{eq} + Z_{eq2}}{Z_{cmu}\left[g_m * Z_{eq2} * Z_{eq} + Z_{eq} + Z_{eq2}\right]}$$



$$Y_{12} = \frac{I1}{V2}|_{V1=0} = \frac{-Z_{cmu} + g_m * Z_{eq} * Z_{eq2} + Z_{eq2} - Z_{eq}}{Z_{cmu}\left[Z_{eq2} * (g_m * Z_{eq} + 1) - Z_{eq}\right]}$$



$$Y_{21} = \frac{I2}{V1}|_{V2=0} = \frac{-Z_{cmu} - g_m * Z_{eq2} * Z_{eq} - Z_{eq} - Z_{eq2}}{Z_{cmu}\left[g_m * Z_{eq2} * Z_{eq} + Z_{eq} + Z_{eq2}\right]}$$

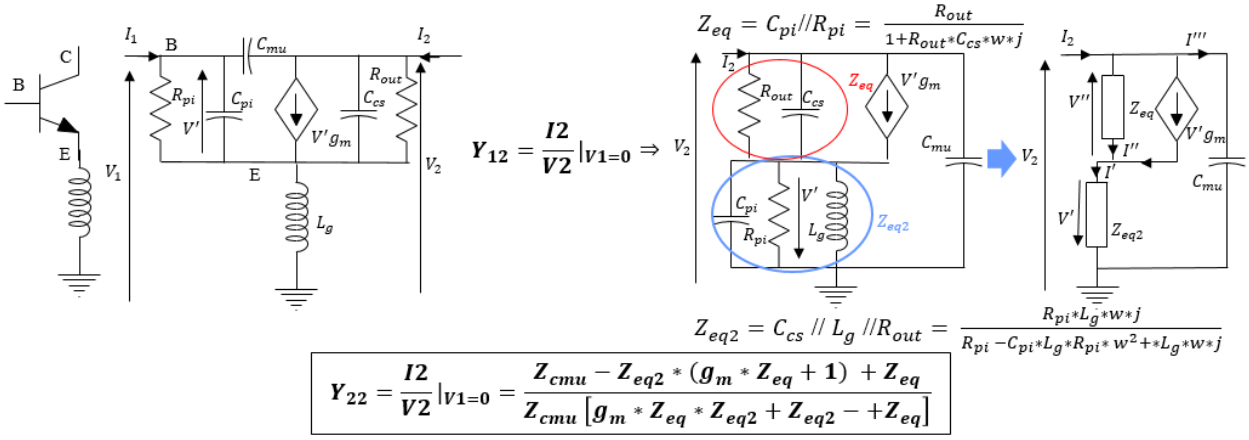


Figure III-14 : Calcul des paramètres *Y* d'une structure dégénérée.

À partir des paramètres *Y* du transistor, il est possible de calculer le facteur de Rollet, le maximum de gain disponible *(MAG)* et le maximum de gain stable *(MSG)* [8].

$$\mathrm{MAG} = \left|\frac{Y_{21}}{Y_{12}}\right| * \left(K - \sqrt{K^2 - 1}\right) \qquad \mathrm{K} = \frac{2Re(Y_{11})Re(Y_{22}) - Re(Y_{12} * Y_{21})}{Y_{12} * Y_{21}}$$

$$\mathrm{MSG} = \left|\frac{V2 * I2}{V1 * I1}\right| = \left|\frac{Y_{21}}{Y_{12}}\right| \qquad \mathrm{IL} = \left|\frac{V1 * I1}{V2 * I2}\right| = \left|\frac{Y_{12}}{Y_{21}}\right|$$

Y21 1/Y12 Y12 1/Y21

La figure III-15 présente les résultats des calculs de stabilité, gain et isolation en fonction de la valeur de l'inductance de dégénération.

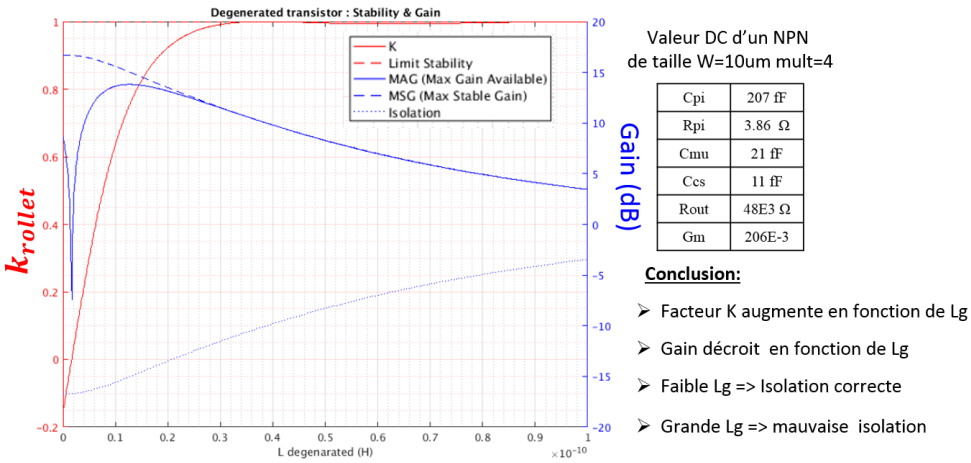


Figure III-15 : Résultat de calcul d'une structure dégénérée.

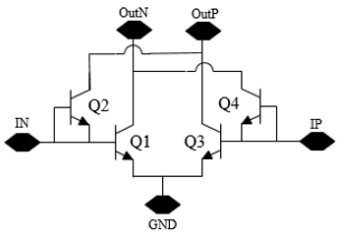
La dégénérescence inductive améliore la stabilité du transistor dans la bande de fonctionnement. En contrepartie, elle diminue le gain de la structure. Il faut faire attention à ne pas avoir une trop grande valeur qui pourrait dégrader fortement l'isolation et le gain.

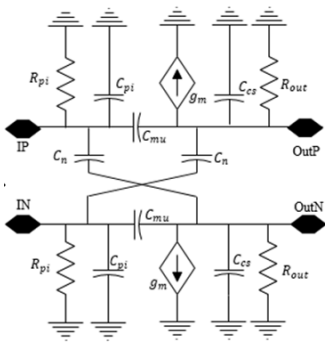
Réduction de la capacité Cgd :

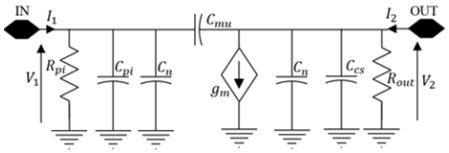
Une trop grande capacité grille-drain *Cgd* d'un transistor a pour conséquence de diminuer l'isolation entre l'entrée et la sortie, pouvant ainsi conduire à une instabilité. Plusieurs solutions existent pour compenser cette capacité, telles que le montage stacked et la neutralisation capacitive.

Les montages « stacked » ou cascode améliorent considérablement l'isolation. L'effet Miller est réduit à la fois sur les transistors en grille commune et en source commune, ce dernier étant chargé par une impédance proche de *1/gm*.

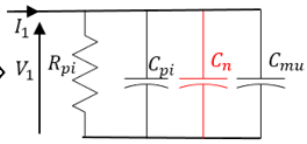
La technique de neutralisation avec des capacités n'est possible qu'avec un circuit différentiel. L'objectif est ici de minimiser la capacité *Cgd* en lui présentant une capacité en parallèle déphasée de 180°. On améliore l'isolation, mais aussi le gain de l'amplificateur. Toutefois, il faudra prendre garde à ne pas générer une réaction positive.





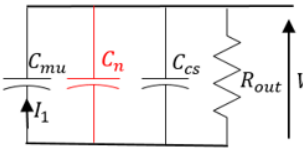


$$Y_{11} = \frac{I1}{V1}\Big|_{V2=0} \Rightarrow$$



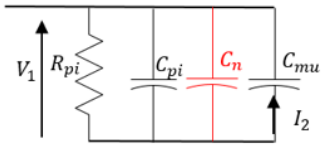
$$Y_{11} = \frac{1}{R_{pi}} + C_{pi}jw + (C_n + C_{mu})jw$$

$$Y_{12} = \frac{I1}{V2}\Big|_{V1=0} \Rightarrow$$



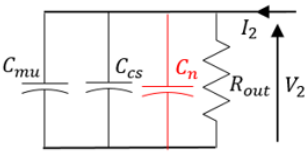
$$Y_{12} = -\frac{1}{R_{out}} - C_{cs}jw - (C_n - C_{mu})jw$$

$$Y_{21} = \frac{I2}{V1}\Big|_{V2=0} \Rightarrow$$



$$Y_{21} = g_m - C_{pi}jw - (C_n - C_{mu})jw$$

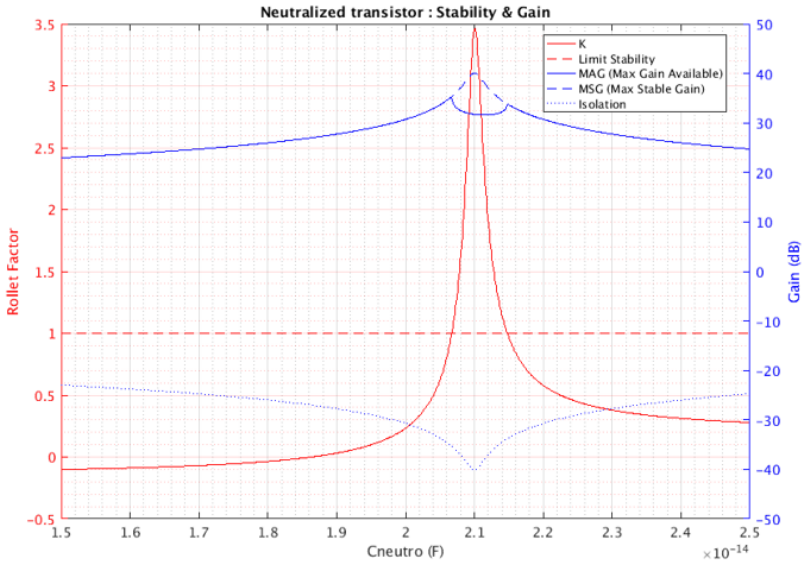
$$Y_{22} = \frac{I2}{V2}\Big|_{V1=0} \Rightarrow$$



$$Y_{22} = \frac{1}{R_{out}} + C_{cs}jw + (C_n + C_{mu})jw$$

Figure III-16 : Calcul des paramètres Y d'une structure neutrodynée.

La figure III-17 présente les résultats des calculs de stabilité, gain et isolation de la cellule neutrodynée en fonction de la valeur de *Cneutro(Cn).*



Valeur DC d'un NPN
de taille W=10um mult=4

Cpi	207 fF
Rpi	3.86 Ω
Cmu	21 fF
Ccs	11 fF
Rout	48E3 Ω
Gm	206E-3

Conclusion:

- Cn=Cmu => inconditionnellement stable
- Bonne isolation
- Gain élevé
- Pic de stabilité

Figure III-17 : Résultat de calcul d'une structure neutrodyné.

Le pic de stabilité de la figure III-17 démontre qu'un décalage de la valeur *Cn* peut engendrer une instabilité. Le challenge de cette topologie est la réalisation de la capacité de neutralisation. Plusieurs solutions sont possibles soit avec une capacité MOM, soit avec un transistor monté en capacité. Pour éviter les problèmes de décalage dus au processus de fabrication, il est préférable d'utiliser un transistor. En effet, s'il y a un décalage dû à la fabrication, il sera appliqué sur les deux transistors de la même manière. Par conséquent, c'est toute la structure qui se décalera. Dans le cas contraire, si on utilise une capacité, on a un risque que le décalage de la capacité et du transistor ne soient pas dans le même sens et qu'on sorte de la zone de stabilité.

1.6. Adaptation d'impédance

1.6.1 Généralité sur l'adaptation d'impédance

L'adaptation d'impédance permet d'optimiser le transfert d'énergie entre une source et une charge. Elle permet de transformer une impédance d'entrée en une autre impédance. Généralement, on utilise des éléments localisés (inductance, capacité ou balun) pour concevoir un réseau d'adaptation.

Tous les circuits électroniques n'ont pas forcément besoin d'être adaptés. Seules certaines cellules critiques comme les antennes et les amplificateurs ont besoin d'avoir une adaptation d'impédance. Certains facteurs vont influencer le choix du réseau d'adaptation :

- ➔ ***La complexité :*** Un design simple a pour avantage d'avoir un faible coût, une certaine fiabilité et de limiter les pertes résistives.
- ➔ ***La largeur de bande :*** Tous les réseaux peuvent théoriquement donner une adaptation parfaite à une seule fréquence. Cependant, il faut souvent une largeur de bande d'adaptation qui limite certains réseaux et dégrade les performances de celui-ci.
- ➔ ***L'implémentation*** : Selon le type de ligne de transmission, certains circuits sont plus faciles à concevoir. Pour exemple, des stubs s'intègrent facilement sur un PCB alors que des faibles valeurs inductances sont plus facilement réalisées sur silicium.

1.6.2 L'adaptation d'impédance à travers l'abaque de Smith

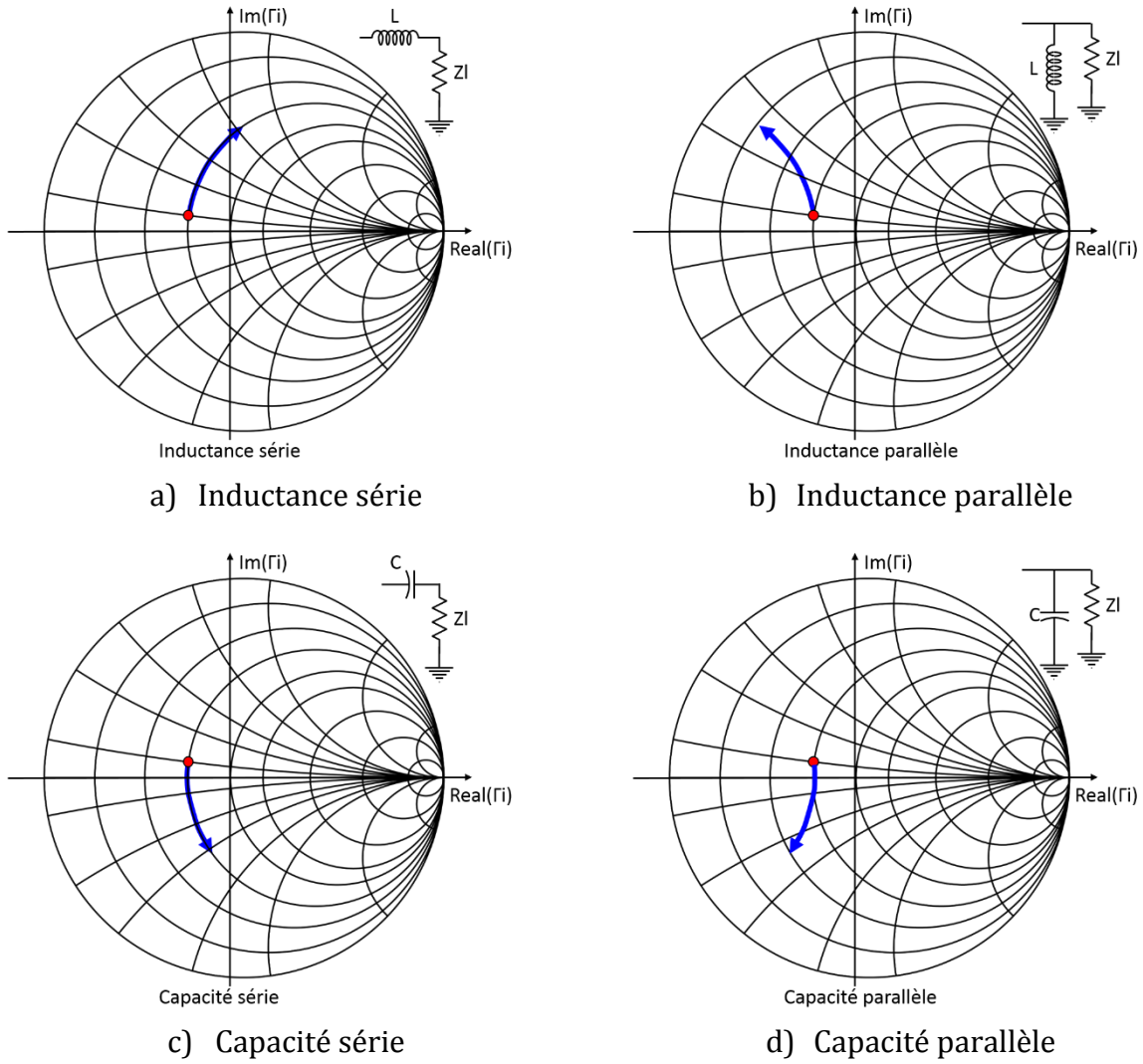
Pour bien comprendre l'adaptation d'impédance à l'aide de l'abaque de Smith, il faut comprendre le comportement des inductances et des capacités sur l'abaque. Finalement, cela revient à connaître dans quelle direction se déplace le point d'impédance lorsqu'on ajoute des éléments en série et/ou parallèle. On distingue 4 cas précis :

Inductance série : Soit une charge quelconque à laquelle on ajoute une inductance série. Le point d'impédance se déplace dans le sens horaire sur un cercle de résistance constante. Augmenter la valeur de l'inductance augmente la longueur de l'arc de cercle (figure III-18 a).

Inductance parallèle : Soit une charge quelconque à laquelle on ajoute une inductance parallèle. Le point d'impédance se déplace dans le sens anti-horaire sur un cercle de conductance constante. Augmenter la valeur de l'inductance va réduire le parcours sur l'arc de cercle. (Figure III-18 b).

Capacité série : Soit une charge quelconque à laquelle on ajoute une capacité série. Le point d'impédance se déplace dans le sens anti-horaire sur un cercle de résistance constante. Augmenter la valeur de la capacité, va diminuer l'arc de cercle (figure III-18 c).

Capacité parallèle : Soit une charge quelconque à laquelle on ajoute une capacité parallèle. Le point d'impédance se déplace dans le sens horaire sur un cercle de conductance constante. Augmenter sa valeur va augmenter le parcours sur l'arc de cercle. (Figure III-18 d).



a) Inductance série

b) Inductance parallèle

c) Capacité série

d) Capacité parallèle

Figure III-18 : Comportement des éléments localisés (L et C) dans l'abaque de Smith.

1.6.3 Exemple d'adaptation d'impédance

À titre d'exemple, on va détailler les étapes de l'adaptation d'une cellule de puissance stacked avec interstack. La topologie choisie correspond à la cellule de puissance utilisée pour faire la comparaison entre une structure conventionnelle et une structure équilibrée du premier chapitre. Le schéma électrique est représenté sur la figure I-46.

Dans un premier temps, les éléments RF (inductance et capacité) ont une grande valeur pour jouer le rôle de « *DC block* » et « *DC feed* ». L'ordre de grandeur à 28GHz est de 10nH pour une inductance (*DC feed*) et 10pF pour une capacité (*DC block*). À partir de ce schéma, une simulation SP permet d'observer les impédances d'entrée et de sortie, le gain et la stabilité de la cellule pour une impédance de port *Rin* et *Rl* donnés.

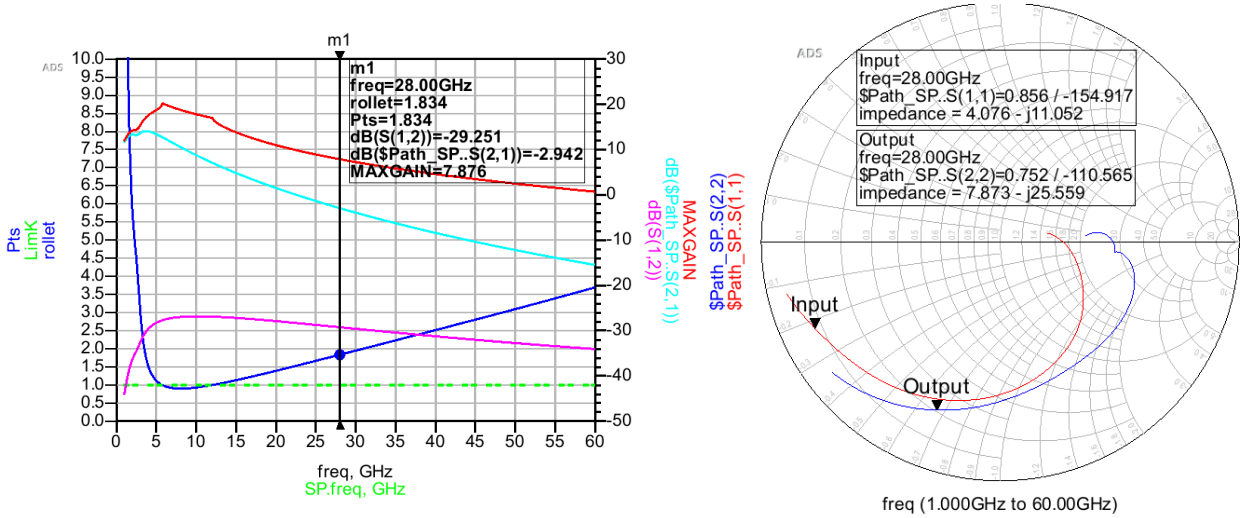


Figure III-19 : Résultats de simulation de la structure stacked + interstack avec DC block et DC feed.

La cellule de puissance est stable à 28 GHz avec un gain de -2,9 dB. On remarque que la cellule a une mauvaise adaptation. En effet, le *max_gain* nous indique une valeur de 7,8dB qu'on pourrait atteindre en adaptant les impédances d'entrée et de sortie. L'objectif est donc de ramener les impédances sur l'axe réel de l'abaque de Smith. Pour cela nous allons jouer avec les valeurs des inductances et des capacités pour obtenir les meilleures performances de la cellule. Les valeurs des inductances et des capacités sont trouvées après plusieurs simulations. Il faudra faire également attention aux valeurs des éléments et vérifier qu'ils sont intégrables sur silicium à la fréquence de fonctionnement. À titre d'exemple, pour une inductance à 28GHz on se limitera à 60 pH jusqu'à 450 pH et pour une capacité de liaison de 150fF jusqu'à 3pF.

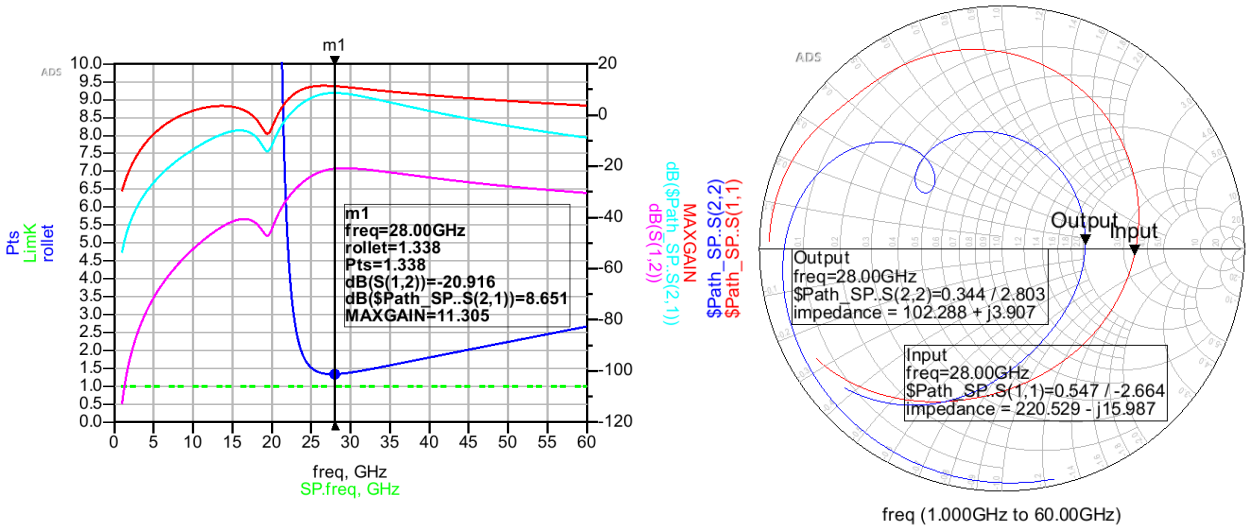


Figure III-20 : Résultats de simulation de la structure stacked + interstack en ayant ramené les impédances sur l'axe des réels de l'abaque de Smith.

La cellule de puissance est stable sur toute la bande avec un gain de 8,6 dB à 28GHz. L'adaptation est bien meilleure que précédemment. En effet, les courbes max_gain et gain se sont rapprochées. C'est normal qu'on observe encore un décalage entre les deux courbes, car nous avons ajouté des éléments qui ne sont pas idéaux. Un facteur de qualité trop élevé ne représente pas la réalité lorsque les inductances et capacités seront intégrées sur le silicium. De plus, le facteur de qualité va dépendre de la surface disponible pour réaliser l'élément.

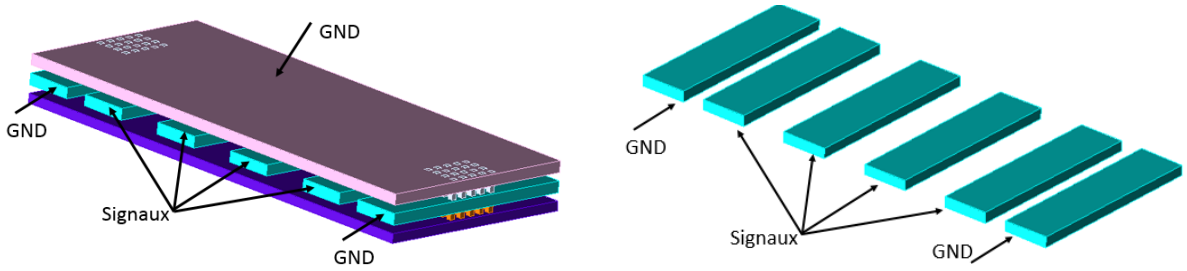
Si le PA possède plusieurs étages il est nécessaire de faire cette étape pour chaque sous-cellule individuelle en faisant attention de bien reporter les *Rin* et *Rl* correspondants. Une fois les valeurs des inductances et des capacités de chaque sous-cellule obtenues, il faut assembler les différents blocs. Lors de l'assemblage, il est possible de regrouper des éléments en parallèle ou en série.

1.7. Disposition des éléments RF (floorplan du PA)

Une fois, que la cellule de puissance a ses capacités et inductances dimensionnées afin d'obtenir les performances souhaitées, le concepteur doit faire l'exercice de la mise en place de tous les éléments. Pour un circuit RF, quatre points doivent faire l'objet d'une vigilance toute particulière.

Les Bumps et Pads : La disposition des bumps et des pads détermine en partie la surface globale du circuit. Ces éléments permettent de faire la jonction entre le silicium et le monde extérieur. Les pads sont utilisés pour des circuits qu'on mesurera sous pointes, ou en boitier « wirebond », alors que les bumps sont utilisés lorsque le circuit sera mis en boîtier pour être soudé sur un PCB. Il existe des règles de distance et de positionnement pour les bumps et les pads. En effet, cette distance est reliée directement à la capacité à pouvoir mesurer le circuit. Généralement, cette distance est dictée par la dimension des pointes (le pitch) ou les dimensions du boîtier.

Stratégie d'alimentation : Toutes les pistes d'alimentation, DC ou digitale doivent être préférentiellement blindées en conception RF. Une piste blindée signifie qu'elle est entourée de masse (figure III-21) comme un câble coaxial. Cette règle permet de prévenir des couplages RF sur des signaux DC.



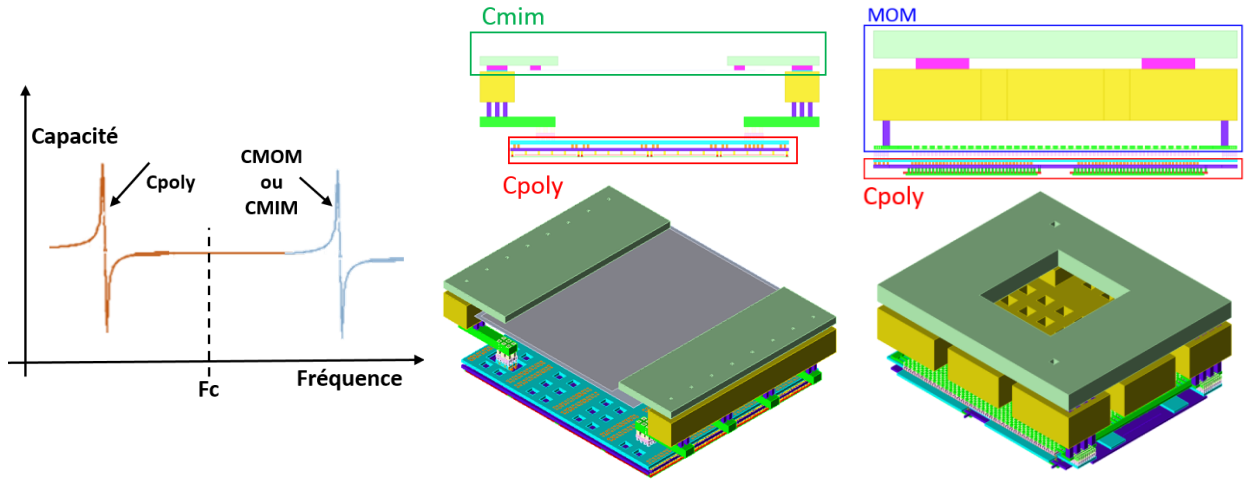
a) Piste blindée b) Piste non blindée

Figure III-21 : Représentation d'une piste de métal blindée ou non.

Une subtilité vient s'ajouter pour réaliser la piste d'alimentation du PA. En effet, le PA est un circuit qui consomme un fort courant, il y a donc un risque de chute de tension entre le bump ou le pad et le transistor. Pour minimiser cet effet, la piste d'alimentation doit préférentiellement être faite au *MTop* de la technologie. Ce métal présente une faible résistivité. Il devra donc être blindé avec de *AP* et *MTop-1*.

Stratégie de découplage : L'objectif du découplage est de « nettoyer » la tension à découpler, très souvent une tension d'alimentation ou de référence. Il permet d'éviter la remontée des parasites d'un étage vers les alimentations, mais aussi il protège la cellule des parasites éventuellement présents dans l'alimentation. Le principe consiste à relier en

parallèle à la masse des capacités de diverses valeurs. On choisit les valeurs des capacités en fonction de la fréquence du parasite à filtrer. Dans le cas général, on choisira de filtrer les basses fréquences avec une capacité poly et les hautes fréquences avec une capacité MIM ou MOM comme illustré sur la figure III-22.



a) Résonance des capacités par rapport à *Fc*

b) Capacité empilée MIM +POLY

c) Capacité empilée MOM + POLY

Figure III-22 : Représentation des capacités de découplage.

Plan de masse : Le plan de masse peut être assimilé à « une semelle », c'est lui qui garantit les bonnes performances RF et thermiques du circuit RF. C'est par le plan de masse que le courant va s'échapper. Le premier objectif est de ramener une masse dite parfaite au plus près des éléments RF. Pour cela, le plan de masse doit avoir une très faible résistivité, c'est pourquoi il est généralement réalisé sur tous les niveaux de métal qui composent la technologie (figure III-23). De plus, l'empilement des couches de métal offre une bonne dissipation thermique. C'est-à-dire que le plan de masse a une bonne capacité à évacuer des calories et ainsi garantir que les éléments autour de la source de chaleur ont une élévation de la température raisonnable.

Dans les simulations électromagnétiques avec l'outil Momentum, il est préférable de fonctionner avec des plans de référence ou on considère que la masse ramenée à ce plan est parfaite. Cette méthodologie a l'avantage de réduire les temps de simulation puisqu'on n'est pas obligé de modéliser l'ensemble de la cellule. Elle évite également des calculs de résonnance qui ne sont pas réalistes.

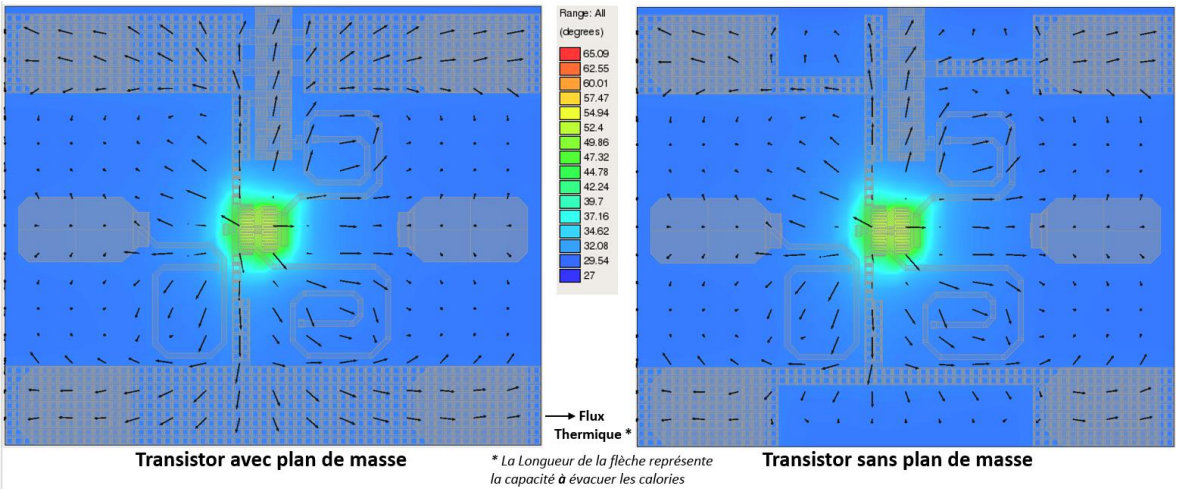


Figure III-23 : Simulation thermique de la structure stacked en C65SOIFEM.

Après avoir disposé tous les éléments décrits ci-dessous, on obtient une première version de la vue layout qui va définir la place disponible pour réaliser les éléments passifs. Un compromis devra être fait en fonction de la surface disponible et des performances obtenues. La figure III-24 représente la vue layout de la structure stacked + interstack dimensionné pour la comparaison entre une topologie conventionnelle et équilibrée. On observe trois zones distinctes où les inductances ont été dessinées.

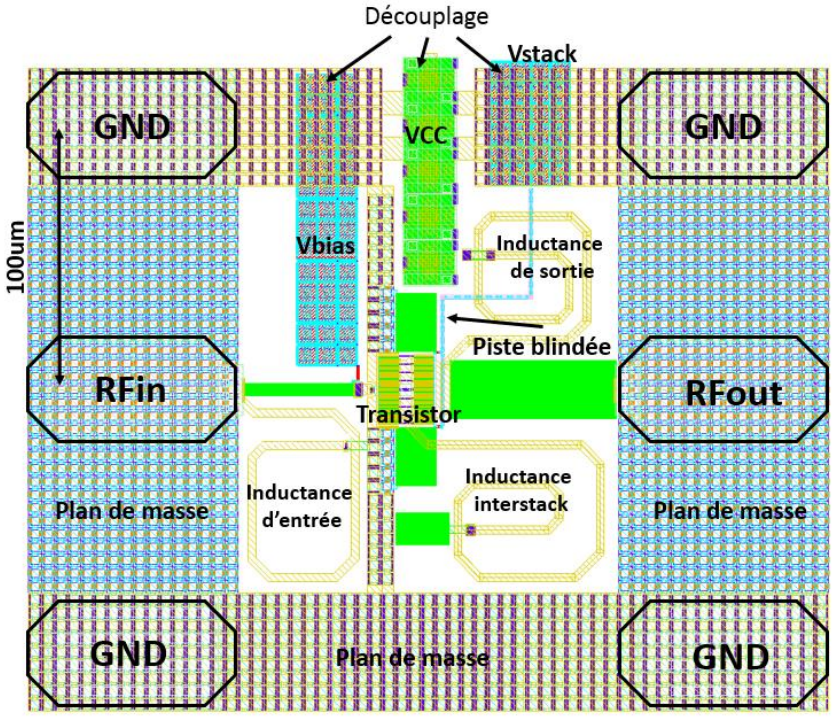


Figure III-24 : Floorplan de la structure stacked + interstack.

III.2 Conception d'un amplificateur de puissance équilibré en BICMOS9MW à 28GHz

2.1. Topologie du circuit

L'amplificateur de puissance équilibré est implémenté dans la technologie BICMOS9MW de STMicroelectronics. Le Back-End-of-Line de la technologie est décrit dans le chapitre 2. La structure et la photographie présentées respectivement sur la figure III-25 et la figure III-26, sont composées de deux coupleurs hybrides et de deux cellules de puissance neutrodynées réalisées avec des transistors bipolaires.

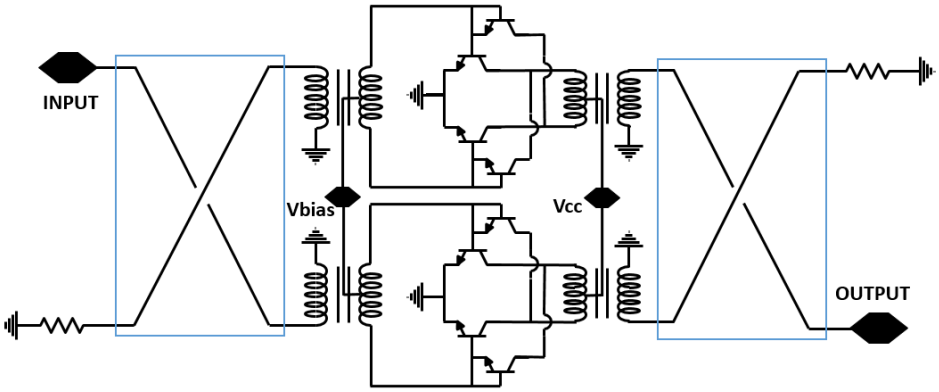
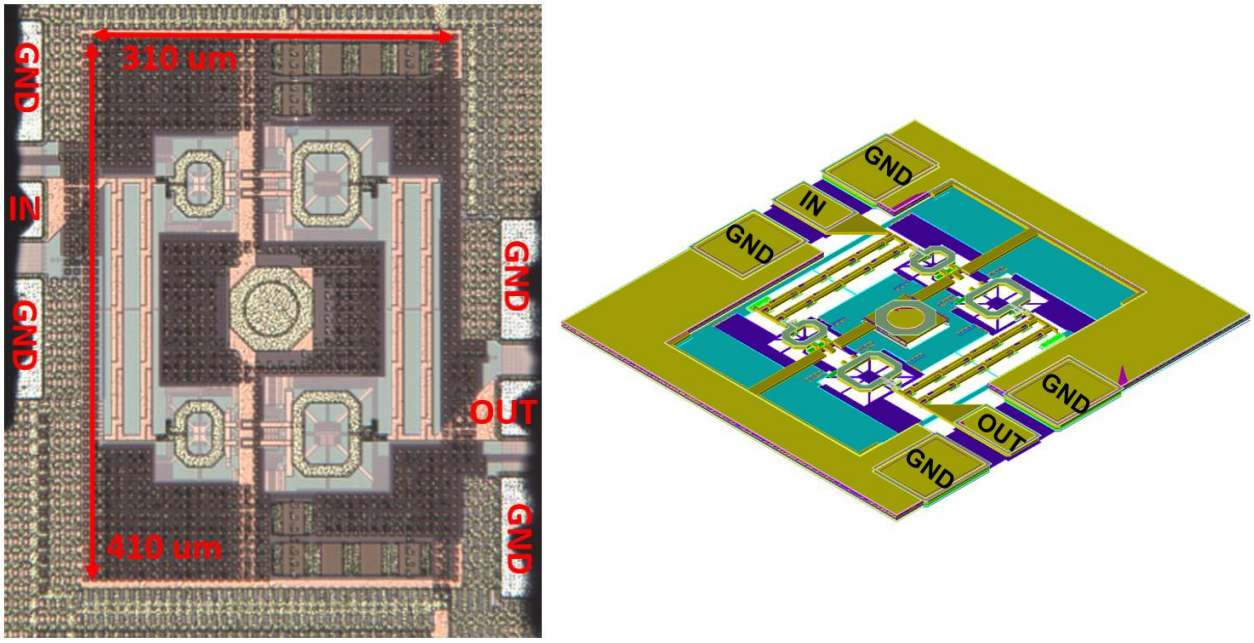


Figure III-25 : Schéma du PA neutrodyné équilibré.



a) Photographie du PA équilibré b) Vue 3D du PA équilibré

Figure III-26 : Photographie du PA neutrodyné équilibré.

Cellule de puissance :

La topologie neutrodynée a été choisie afin d'assurer un fort gain et une bonne isolation avec un seul étage amplificateur. De plus, elle présente une excellente stabilité (inconditionnellement stable) et un rapport de forme très compact. Le layout de la cellule a été réalisé en minimisant les effets des parasites et en respectant les règles d'électro-migration (figure III-27).

Pour cela, on détermine le courant maximum dans chaque transistor. Dans notre cas, on a *Imax*=80mA, soit par transistor 40mA. Le transistor possède 4 émetteurs et 5 collecteurs, c'est-à-dire que chaque émetteur doit pouvoir supporter 40mA/4= 10mA et chaque collecteur doit pouvoir supporter 40mA/5=8mA. On s'intéresse généralement au cas le plus critique avec le courant le plus élevé. À l'aide du DRM, on cherche la valeur du courant que peu supporter un Via pour une température donnée. En BICMOS9MW, un Via peut supporter 0,34mA à 125 °C, ce qui nous permet de calculer le nombre de vias nécessaire pour la cellule soit 10mA/0,34mA= 29 vias pour l'émetteur. Dans l'état actuel, il est impossible de respecter les règles d'électro-migration à 125°C et d'avoir un layout compact. Le nombre de vias est trop important et obligerait à grossir le layout.

En revanche si on considère que le transistor n'atteint pas la température de 125 °C grâce à son plan de masse qui évacue les calories alors, on peut refaire le calcul en appliquant un coefficient lié à la température. Pour une température de 110°C le coefficient est de 2,7 c'est-à-dire qu'un via supporte 0,34 *2,7 =0,92 mA. Avec cette nouvelle valeur, on passe de 29,5 vias à 11 vias ce qui est facilement réalisable.

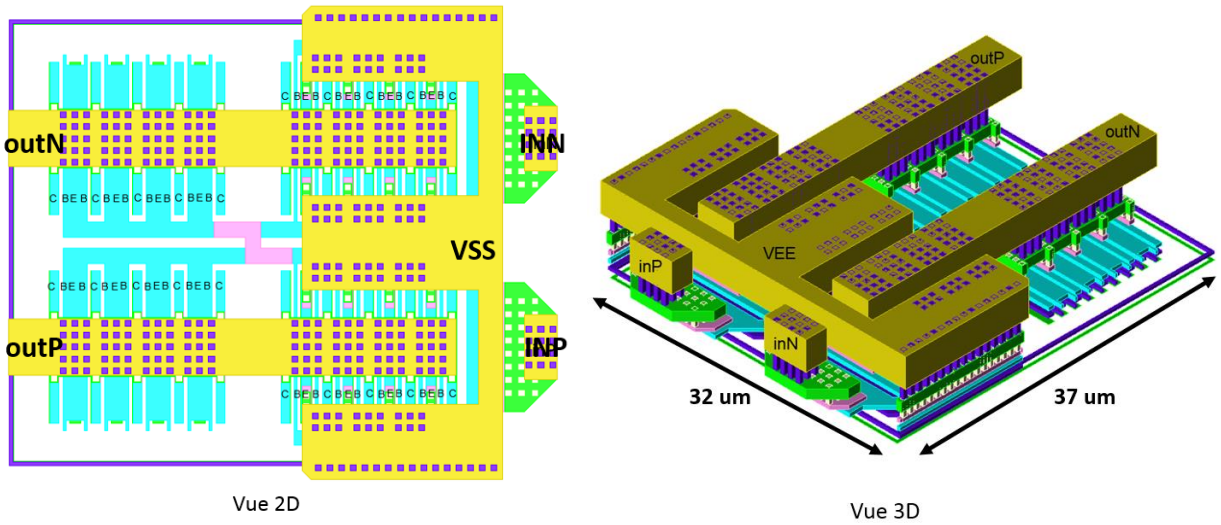
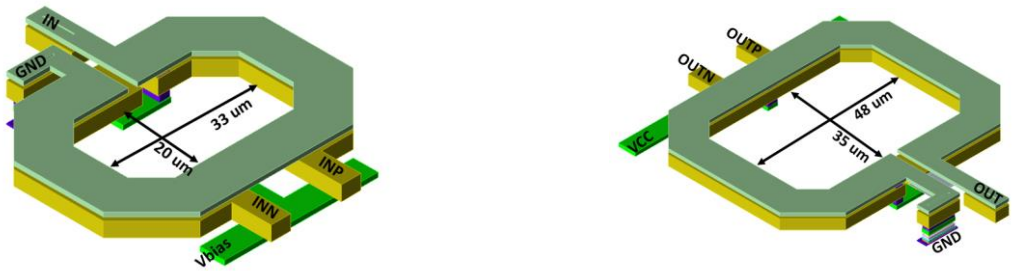


Figure III-27 : Layout de la cellule de puissance neutrodynée.

Réseaux d'adaptation :

Les réseaux d'adaptation d'entrée et de sortie sont réalisés à l'aide de baluns comme illustré sur la figure III-28. Ils sont réalisés sur les couches de métal épais M5 et AP afin de minimiser les pertes résistives et les pertes liées aux couplages avec le substrat.

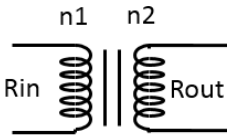


a) Balun d'entrée b) Balun de sortie

Figure III-28 : Vue 3D des baluns d'entrée et de sortie.

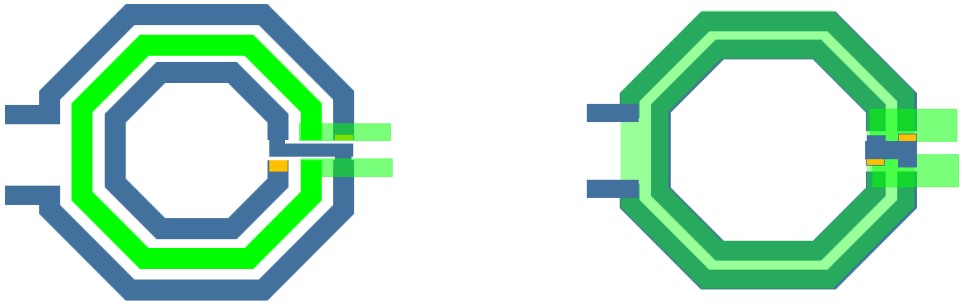
La conception de ces dispositifs RF s'articule autour de 4 étapes majeures :

➔ Déterminer le rapport de transformation d'impédance entre l'entrée et la sortie ainsi que les valeurs des inductances pour obtenir des impédances réelles. Pour cela, on utilise le composant « Xfrm » de la librairie « analoglib » associé à des inductances. Cet élément permet de modéliser un transformateur d'impédance idéal en suivant l'équation III-7.



$$\frac{R_{in}}{R_{out}} = \left(\frac{n_1}{n_2}\right)^2 \; avec\ n\ le\ nombre\ de\ tours \qquad \text{(III-7)}$$

➔ Une fois le nombre de tours et la valeur des inductances obtenus, il faut les réaliser sur une vue layout. Deux possibilités s'offrent au concepteur, un balun interdigité (figure III-29 a) ou un balun stacked (figure III-29 b).



a) Balun interdigité de ratio 2 :1 b) Balun stacked de ratio 2 :1

Figure III-29 : Différentes topologies de balun.

➔ Pour vérifier le bon fonctionnement du balun, on commence par regarder en différentiel si la transformation d'impédance est correcte. On pourra régler finement le balun en augmentant ou diminuant les enroulements et en ajoutant des capacités d'accord en entrée et en sortie. Ces capacités sont réalisées soit avec les parasites des blocs RF ou en ajoutant directement au balun une capacité MOM ou MIM. La figure III-30 est un exemple de vérification différentielle du balun de sortie.

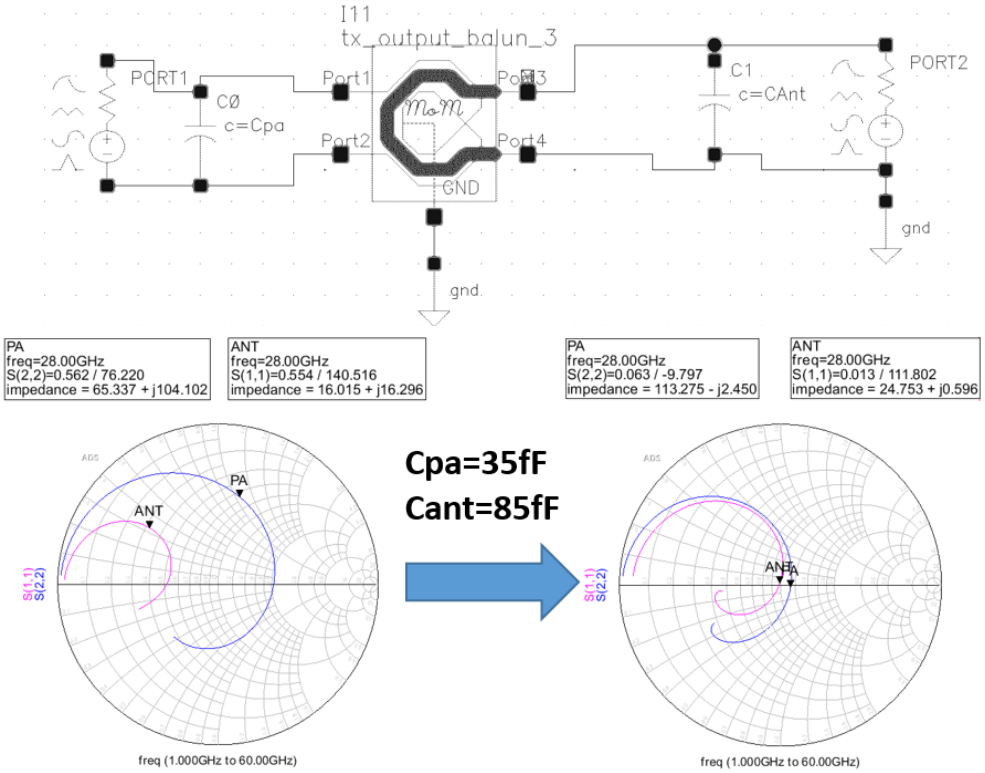
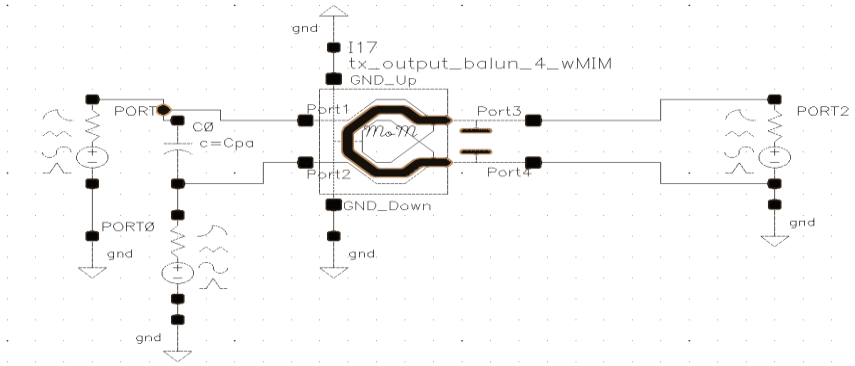


Figure III-30 : Vérification différentielle du balun.

➔ Il reste la vérification non différentielle (single ended) qui permet de regarder la symétrie en amplitude et en phase de la structure. La difficulté est de concevoir un balun parfaitement symétrique. La figure III-31 est un exemple de vérification du déséquilibre d'amplitude et de phase.



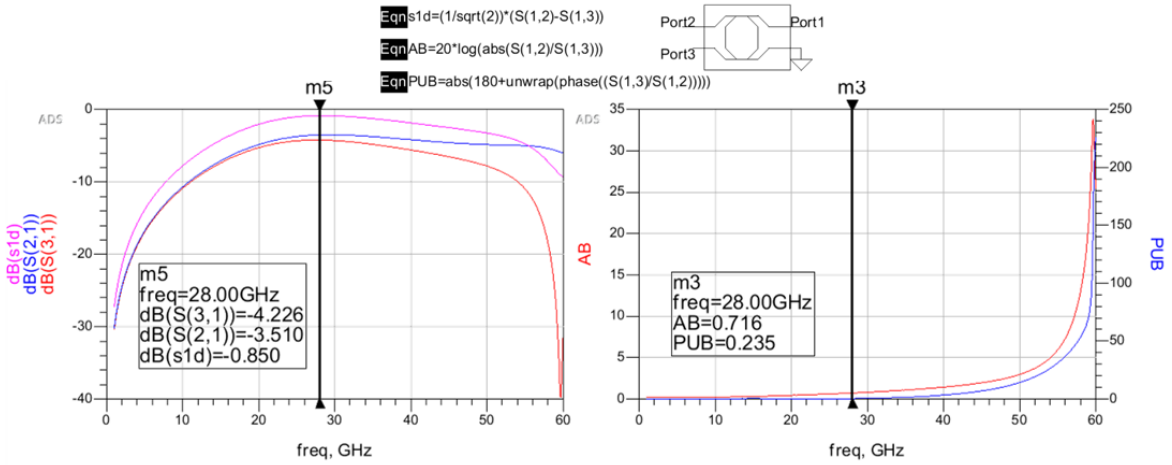


Figure III-31 : Vérification du déséquilibre en amplitude et en phase du balun.

Coupleurs hybrides :

Les coupleurs hybrides d'entrée et de sortie sont réalisés avec deux niveaux de métal (M5T et M4) en suivant la même méthodologie que celle décrite dans le chapitre 2. Les valeurs déterminées par le modèle électrique prennent la forme de lignes couplées et d'éléments torsadés. La cellule élémentaire est composée de cinq twists, d'une longueur de 25µm, assemblée à quatre lignes couplées d'une longueur de 18,75µm. La longueur totale est de 200µm avec une largeur de piste de 4µm. Pour obtenir la fréquence centrale de 28 GHz il faut assembler deux cellules élémentaires en série (figure III-32).

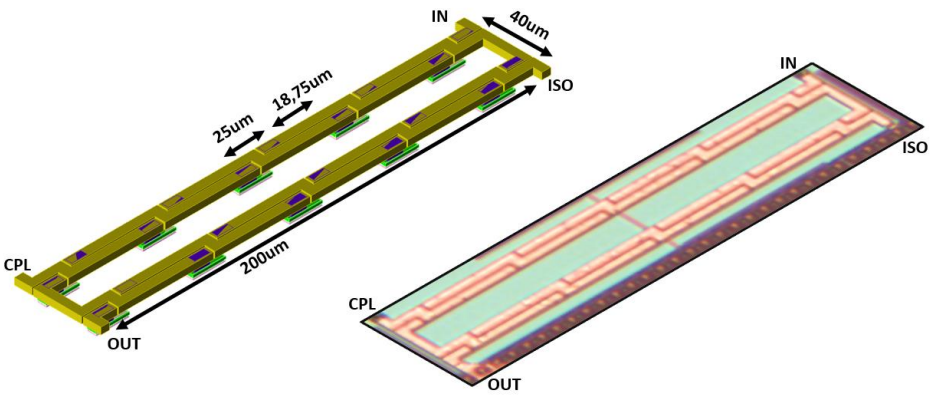


Figure III-32 : Coupleurs hybrides d'entrée et de sortie.

Les coupleurs hybrides d'entrée et de sortie présentent une impédance de 25Ω avec une fréquence centrale de 28GHz. Les pertes sont de 0,6 dB avec un déphasage de 92 °.

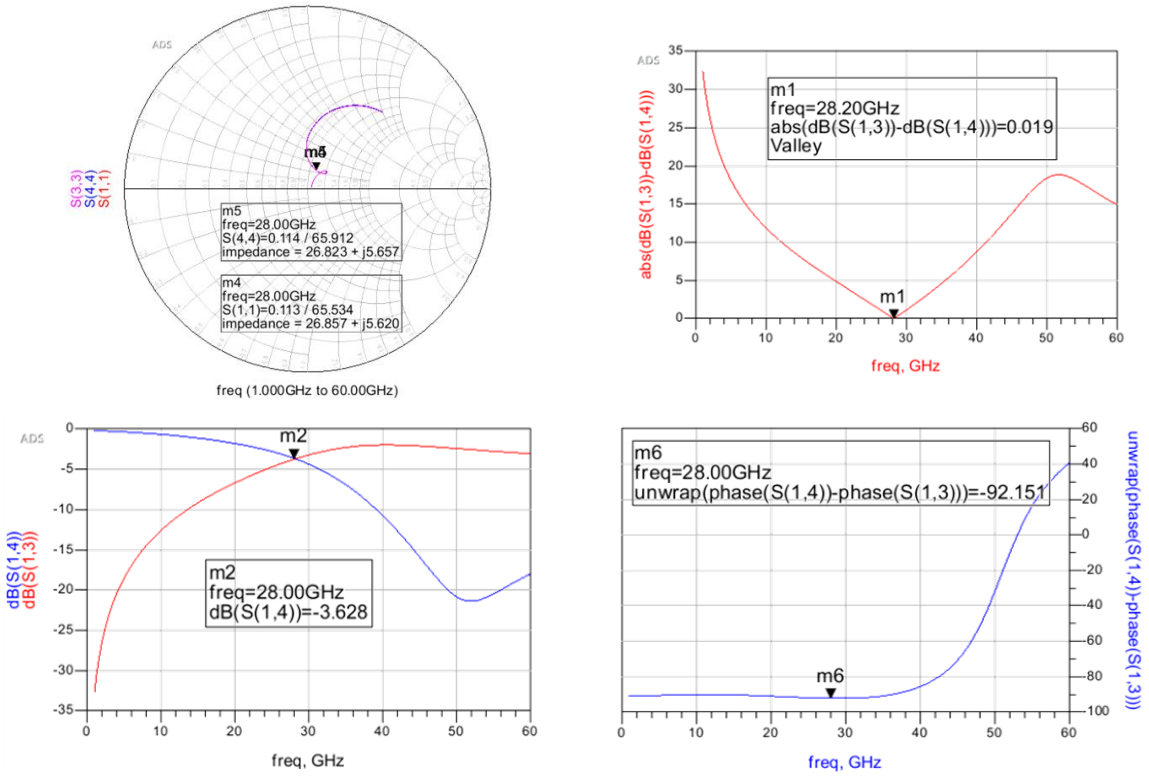


Figure III-33 : Résultat de simulation des coupleurs hybrides d'entrée et de sortie.

Le coupleur hybride intègre également une résistance de ballast. En effet, cette résistance de ballast doit pouvoir dissiper de la chaleur en fonction du niveau de puissance. C'est pourquoi, une résistance métallique a été préférée pour supporter la puissance réfléchie. Pour cela, une ligne de transmission est ajoutée sur les couches de métal intermédiaires M2 et M3. Dans le but de minimiser l'inductance, la ligne de transmission est dessinée de façon à ce que les courants soient toujours en opposition (figure III-34).

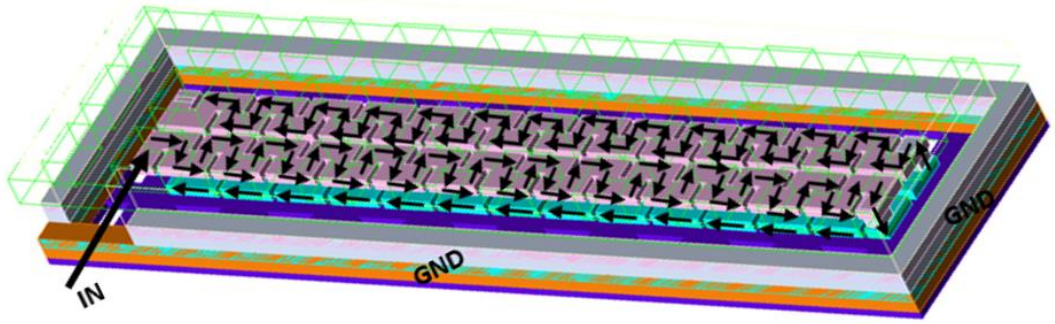
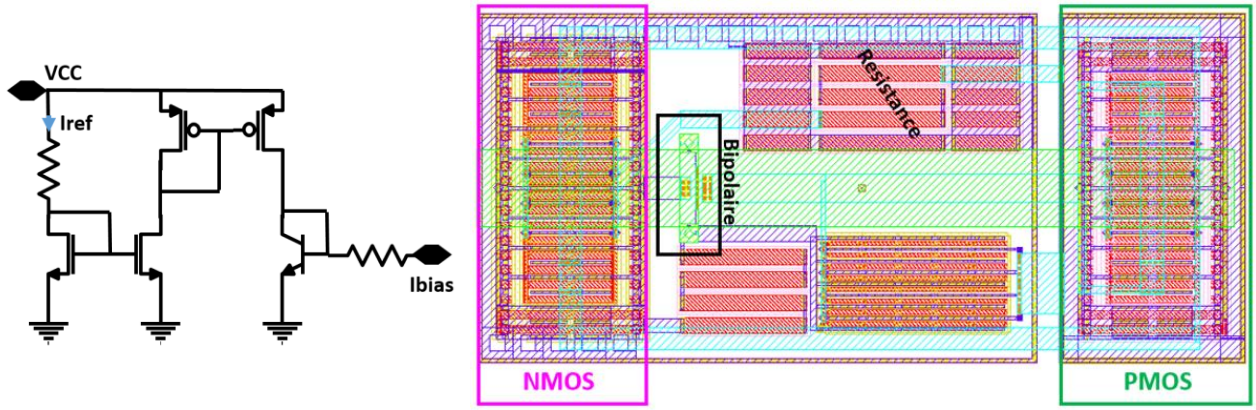


Figure III-34 : Vue 3D de la résistance de ballast.

Miroir de courant :

Les cellules de puissance sont alimentées à travers les baluns d'entrée par l'intermédiaire d'un miroir de courant classique. Le schéma électrique et la vue layout sont représentés sur la figure III-35.



a) Schéma électrique b) Layout

Figure III-35 : Miroir de courant.

Les transistors Pmos et Nmos ont été placés de façon optimale pour les éventuelles variations de processus de fabrication. En effet, les transistors de recopie ont été placés de part et d'autre du transistor de référence. Chaque transistor voit le même environnement, c'est pourquoi un anneau de transistors dummy a été ajouté. Le courant *Iref* est créé à travers la résistance. Il est préférable de sortir directement une pin *Iref* pour pouvoir changer plus simplement la polarisation de la cellule de puissance, car dans cette configuration on peut seulement diminuer ou augmenter *Vcc* pour changer la valeur de *Iref*.

Floorplan :

La disposition des différents éléments s'est articulée autour des deux cellules de puissance qui sont espacées de 200µm. Au centre, le miroir de courant et les capacités de découplage remplissent la zone en prenant en compte les éléments RF (coupleur et balun). L'orientation des baluns a été choisie pour minimiser l'interférence entre les deux voies et ainsi limiter l'effet de couplage.

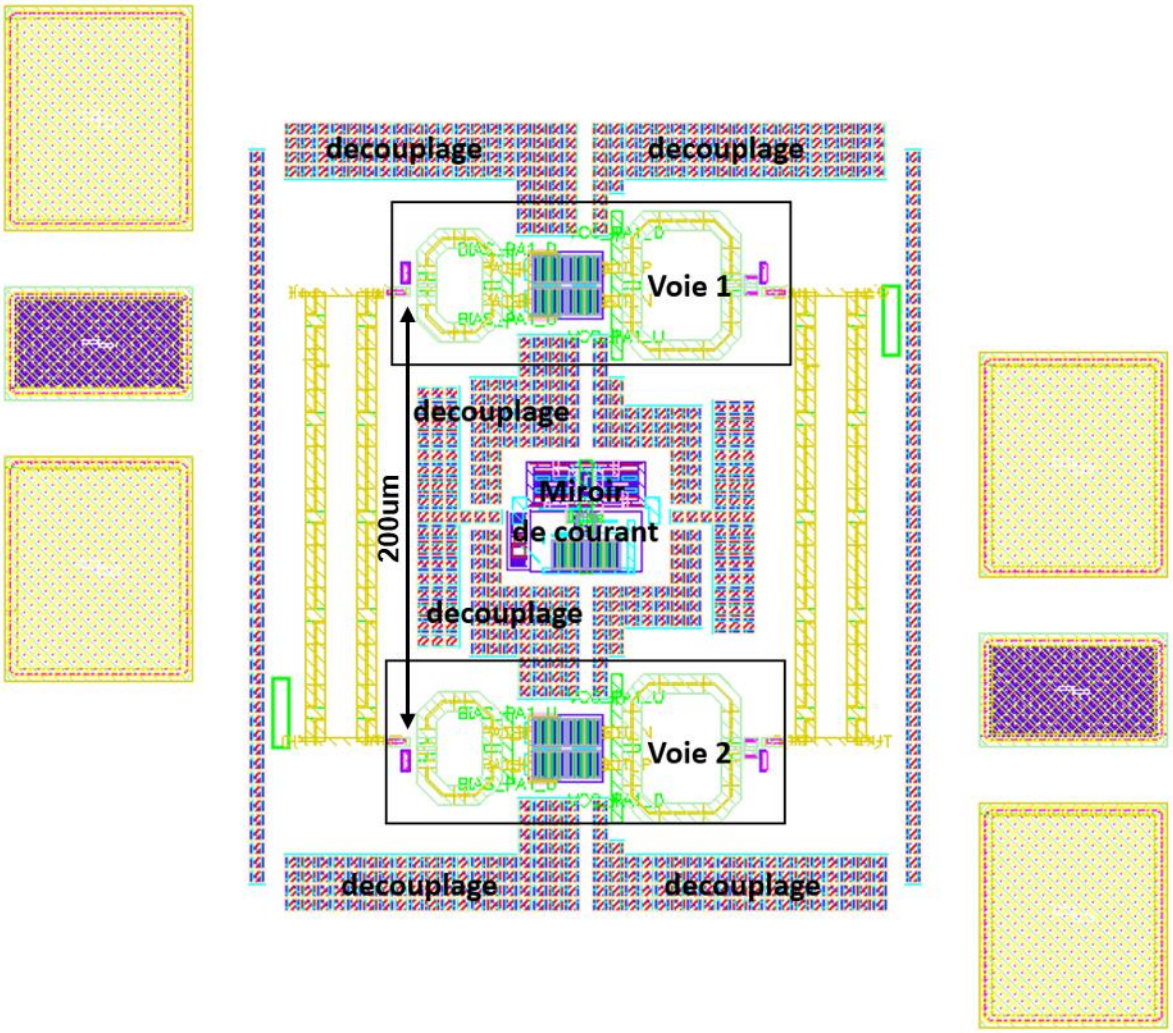


Figure III-36 : Floorplan du PA équilibré en B9MW_M5.

2.2. Principe de fonctionnement

La topologie de l'amplificateur équilibré a été introduite pour la première fois en 1965 [3]. Elle se compose de deux amplificateurs mis en parallèle et déphasés de 90° à l'aide de coupleurs hybrides en quadrature en entrée et en sortie comme illustré sur la Figure III-37. La structure équilibrée s'articule en trois phases distinctes :

- ➔ Le premier coupleur hybride divise le signal d'entrée en deux parties égales déphasées de 90°.
- ➔ Ces deux signaux en quadrature sont ensuite amplifiés par les deux cellules amplificatrices en parallèle.
- ➔ En sortie, un second coupleur hybride vient recombiner ces deux signaux amplifiés sur l'antenne.

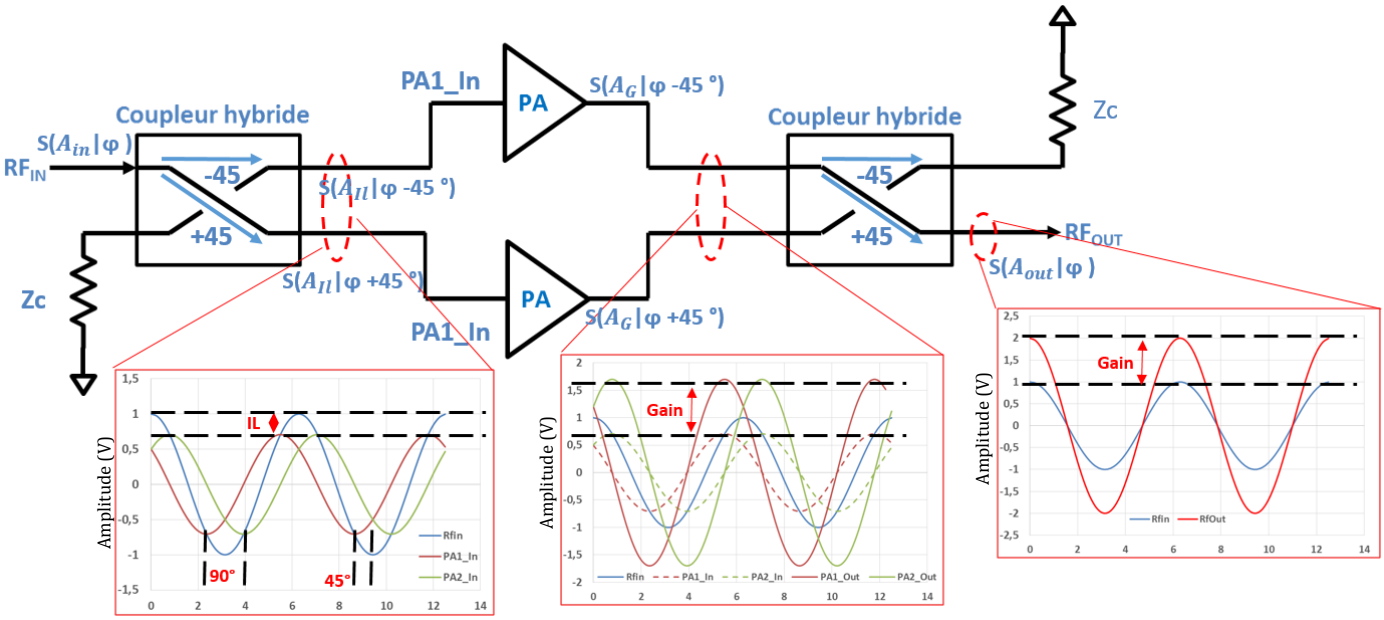


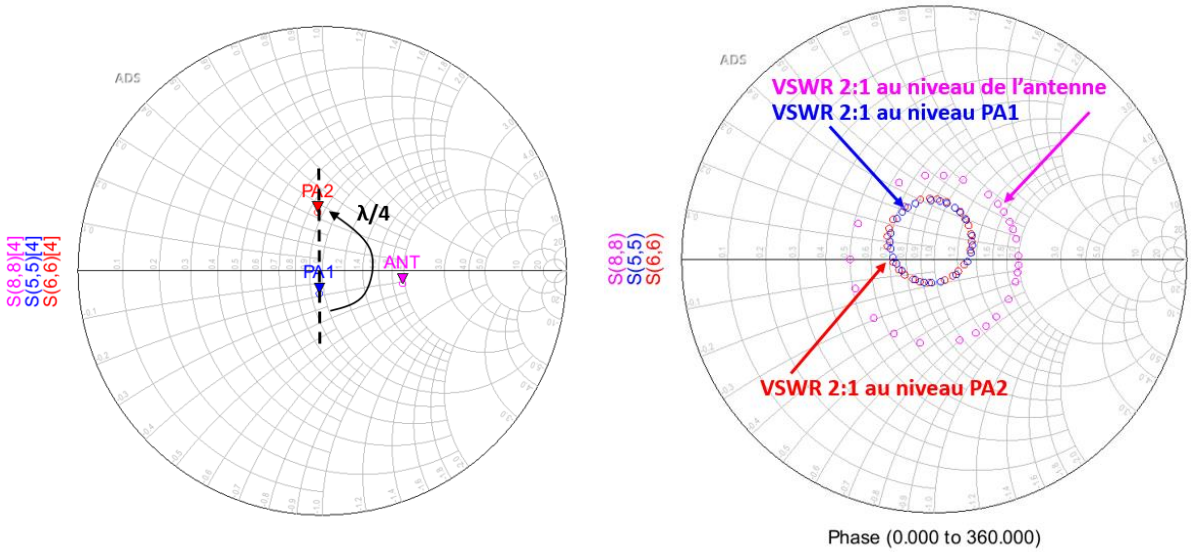
Figure III-37 : Synoptique d'un PA équilibré.

Finalement, la structure équilibrée fonctionne par des recombinaisons de signaux constructives ou destructives. Ces recombinaisons sont possibles grâce aux coupleurs hybrides en entrée et en sortie. Cette topologie présente plusieurs avantages [9], [10]:

- ➔ combinaison de puissance en sortie de la structure,
- ➔ robustesse aux variations de charge,
- ➔ adaptations d'impédance améliorées en entrée et en sortie,
- ➔ isolation et stabilité améliorées,
- ➔ meilleure linéarité due à la recombinaison en quadrature.

Parmi ces avantages, la robustesse face aux variations de charge est essentielle pour les futures applications mobiles de la 5G, et plus particulièrement pour les applications beamforming. Par exemple, les systèmes mobiles actuels exigent que les performances RF soient maintenues et stables sous des conditions de VSWR de 2,5:1 et que ces appareils mobiles résistent à des conditions sévères de VSWR de 10: 1 [10]. À noter qu'un PA avec un VSWR de 10: 1 sur sa charge, voit 82 % de sa puissance de sortie être réfléchie, ce qui peut entraîner de fortes excursions en tension en sortie de celui-ci et l'endommager.

Dans la configuration équilibrée, les deux PAs sont déphasés de 90°. Par conséquent, l'impédance de charge de chaque PA est située dans la position opposée dans l'abaque de Smith (figure III-38).



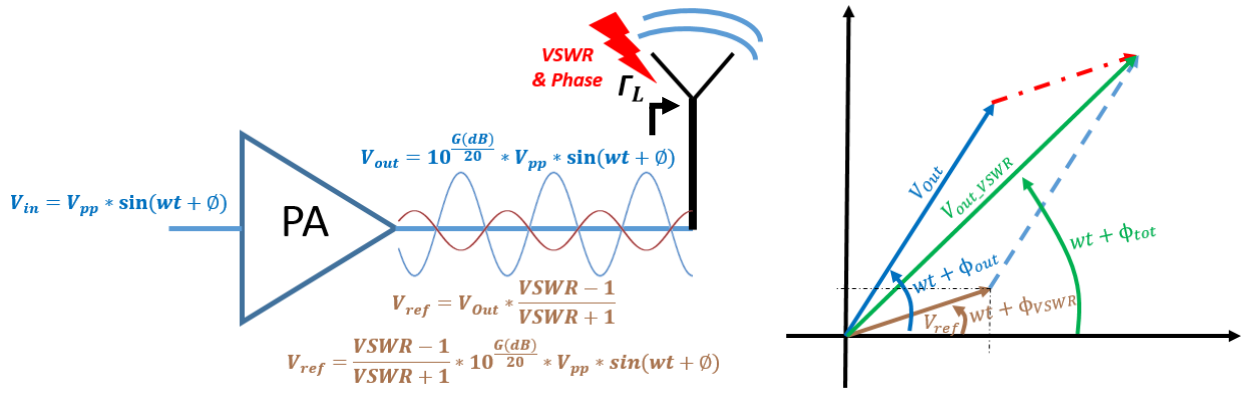
a) Exemple d'impédance du coupleur hybride

b) Représentation des impédances du coupleur pour un VSWR 2 :1

Figure III-38 : Impédances vues par les PA à travers un coupleur hybride.

Lorsque le courant d'un PA augmente en raison d'une variation de l'impédance de charge vers les faibles impédances, le courant de l'autre PA diminue, car son impédance de charge se déplace à l'inverse vers les hautes impédances. Finalement, les variations de charge sur les deux PAs se compensent.

Pour comprendre en détail ce qui se passe lorsque la structure équilibrée est en présence de VSWR, il faut étudier dans un premier temps un PA conventionnel. L'objectif est d'écrire une formule mathématique qui lie le gain de la cellule au VSWR. Finalement cela revient à faire le rapport entre le signal d'entrée sur le signal de sortie en tenant compte du VSWR (la figure III-39).



a) Illustration du phénomène de VSWR

b) Représentation de Fresnel de *Vout_VSWR*

Figure III-39 : Phénomène de VSWR sur un PA.

À partir de la représentation de Fresnel et du théorème de Pythagore, on détermine l'expression du gain en fonction du VSWR (Equation III-8).

$$Gain_{VSWR} = 20 * \log\left(\sqrt{\left(10^{\frac{G(dB)}{20}}\right)^2 + \left(10^{\frac{G(dB)}{20}} * \frac{VSWR-1}{VSWR+1}\right)^2 + 2 * \left(10^{\frac{G(dB)}{20}}\right)^2 * \frac{VSWR-1}{VSWR+1} * \cos(\emptyset - \varphi)}\right) \quad \text{(III-8)}$$

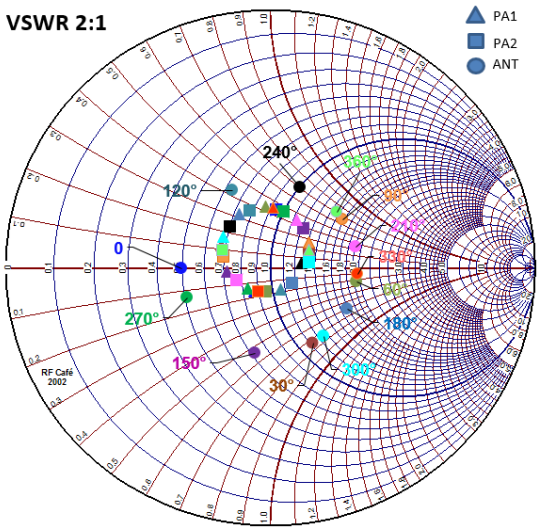
Avec $\emptyset$ la phase du signal initial et φ la phase du signal créée par le VSWR.

	VSWR									
Phase	**1**	**1,1**	**1,2**	**1,4**	**1,5**	**2**	**3**	**4**	**5**	**6**
0	28	28,4	28,76	29,34	29,58	30,499	31,522	32,082	32,44	32,682
15	28	28,39	28,73	29,3	29,54	30,443	31,456	32,012	32,37	32,609
30	28	28,35	28,67	29,19	29,42	30,275	31,255	31,801	32,15	32,389
45	28	28,29	28,56	29,02	29,22	29,993	30,916	31,441	31,78	32,015
60	28	28,21	28,41	28,77	28,93	29,597	30,43	30,923	31,25	31,472
75	28	28,12	28,23	28,47	28,58	29,084	29,786	30,229	30,53	30,741
90	28	28,01	28,04	28,12	28,17	28,458	28,969	29,335	29,6	29,79
105	28	27,9	27,83	27,74	27,71	27,725	27,962	28,209	28,41	28,571
120	28	27,8	27,63	27,35	27,24	26,909	26,751	26,808	26,91	27,009
135	28	27,71	27,44	26,99	26,79	26,06	25,347	25,088	25	24,99
150	28	27,64	27,3	26,69	26,41	25,273	23,843	23,062	22,62	22,362
165	28	27,59	27,2	26,49	26,15	24,695	22,534	21,03	19,95	19,15
180	28	27,58	27,17	26,42	26,06	24,478	21,979	20,041	18,46	17,119
Min	28	27,58	27,17	26,42	26,06	24,478	21,979	20,041	18,46	17,119
MAX	28	28,4	28,76	29,34	29,58	30,499	31,522	32,082	32,44	32,682
Detal	**0**	**0,828**	**1,584**	**2,923**	**3,522**	**6,0206**	**9,5424**	**12,041**	**13,98**	**15,563**

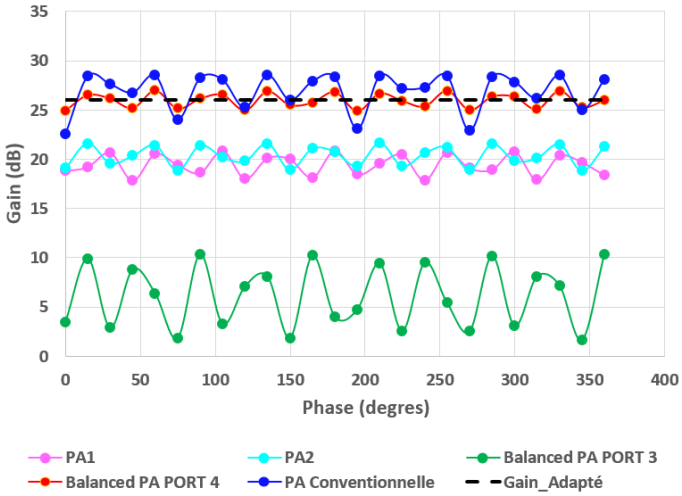
Tableau III-4 : Calcul du VSWR pour un PA conventionnel.

Pour un VSWR de 2 :1 on trouve la valeur de 6 dB de variation de gain qui est exactement celle que nous avions mesurée sur un PA conventionnel (figure I-59).

Pour approfondir, considérons maintenant une structure équilibrée. Pour estimer la variation de gain en présence de VSWR, on utilisera les mêmes formules que pour le PA conventionnel. Tout d'abord, à l'aide de la simulation SP, on détermine les impédances présentées sur chaque cellule amplificatrice lorsque la charge varie (figure III-40 a). À partir de ces informations, on peut calculer l'onde réfléchie présente sur chaque cellule amplificatrice et ainsi déterminer le signal de sortie en tenant compte du VSWR. Par la suite, les signaux de sortie vont être combinés dans le coupleur hybride pour créer le signal de sortie de la structure. Ainsi, pour observer la variation de gain, il suffit de recalculer le gain avec le nouveau signal de sortie qui prend en compte le VSWR. Pour avoir tous les cas possibles, on réalise cette opération pour différentes phases et on obtient le graphe de la figure III-40 b.



a) Abaque de Smith d'un coupleur hybride pour un VSWR 2 :1



b) Résultat de calcul sur le gain des PAs équilibré et conventionnel (VSWR2 :1)

Figure III-40 : Impact du VSWR sur un PA équilibré.

L'analyse des graphes de la figure III-40 permet d'observer deux phénomènes de la structure équilibrée :

➔ La compensation des charges présentées aux transistors. En effet, le coupleur hybride permet de réduire le cercle de VSWR, mais également de présenter des charges opposées. Ce phénomène se répercute directement sur le gain des cellules amplificatrices, quand l'une a un fort gain, l'autre a un faible gain et vice versa.

➔ La recombinaison des ondes émises et réfléchies vers l'antenne ou la charge. On remarque que les ondes réfléchies sont orientées vers la résistance de ballast. En effet, d'après la figure III-40, le gain sur le port 3 varie considérablement, contrairement au port où est branchée l'antenne (port 4).

Finalement, les performances de cette structure restent stables en présence de VSWR, car les coupleurs hybrides jouent le rôle de régulateur. Ils amortissent le VSWR et grâce au déphasage orientent l'onde réfléchie dans la résistance de ballast.

Au niveau fiabilité, la structure équilibrée présente un autre avantage par rapport au PA conventionnel. Comme pour le VSWR, le coupleur hybride va réguler les stress que peuvent subir les cellules amplificatrices, mais en aucun cas ne les protège. La répartition des stress n'est pas dictée par une loi et est donc inégale sur les deux cellules amplificatrices. En revanche, la structure équilibrée apporte une redondance par la mise en quadrature des deux PAs, ce qui permet d'assurer le fonctionnement de l'amplificateur si l'un des deux PAs cesse de fonctionner. L'amplificateur équilibré dans ce mode "dégradé" verra son gain chuter de 6 dB et sa puissance de sortie de 3 dB, mais continuera de fonctionner.

Nous avons mis en évidence que la structure d'amplificateur équilibré présente de nombreux avantages : combinaison de puissance, amélioration des adaptations d'entrée et de sortie, robustesse aux variations d'impédance d'antenne.

Parmi ces avantages, la robustesse aux variations d'antenne est un point clé pour les applications beamforming. De ce point de vue, la structure équilibrée permet ainsi de rendre chaque cellule d'amplification autonome par rapport aux autres, qualifiant ainsi l'amplificateur équilibré de self-contained. De plus, pour les applications millimétriques de la future 5G, la montée en fréquence permet désormais d'intégrer les coupleurs hybrides avec les amplificateurs sur silicium, offrant ainsi de meilleures performances qu'une solution sur circuit imprimé (PCB). Ceci permet de rendre la structure équilibrée tout à fait compétitive en termes de performance et de taille.

2.3. Résultats de mesure

2.3.1 Performances en petit signal

Les mesures sont effectuées directement sur wafer (200 mm) avec un analyseur de réseaux vectoriel Agilent E8361A (Vector Network Analyser - VNA). Les pointes RF sont de type GSG avec des impédances d'entrée et de sortie de 50Ω. La tension d'alimentation du circuit est fixée à 1,7V pour une consommation DC totale de 39,1mW. Le gain petit signal atteint un maximum de 14,5 dB à 27GHz. Les paramètres S11 et S22 mesurés restent inférieurs à 10 dB sur une large bande de fréquences [20 -42 GHz] grâce aux coupleurs

hybrides. L'amplificateur est inconditionnellement stable comme en témoignent les courbes de la figure III-41.

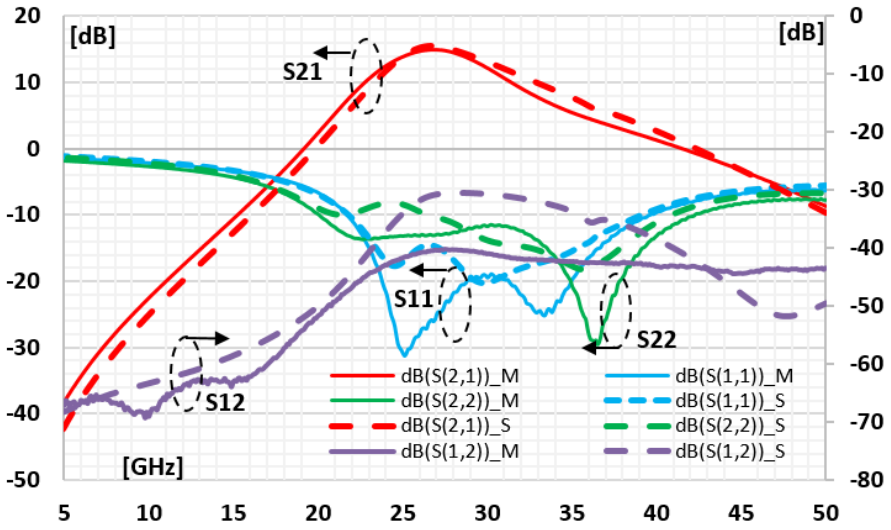


Figure III-41 : Paramètres S mesurés et simulés du PA équilibré en BICMOS9MW.

Un bon accord entre les mesures et les simulations est observé. Cela signifie que l'ensemble du flow de conception est bien maîtrisé et donne de bons résultats.

2.3.2 Performances en large signal

Les mesures en puissance à 28 GHz sont présentées sur la figure III-42. Le point de compression à 1dB et la puissance de saturation sont respectivement 12,5dBm et 15 dBm. Le PA atteint un gain de 14 dB avec une PAE max de 17,9 %.

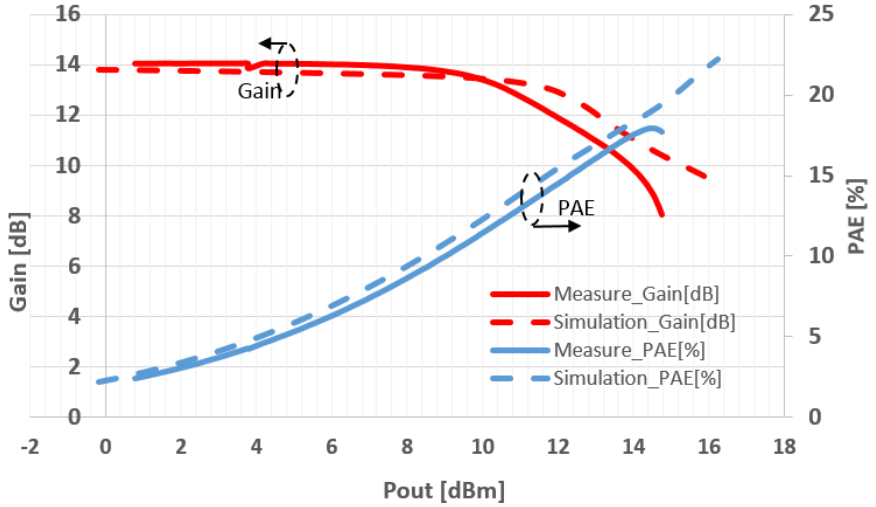
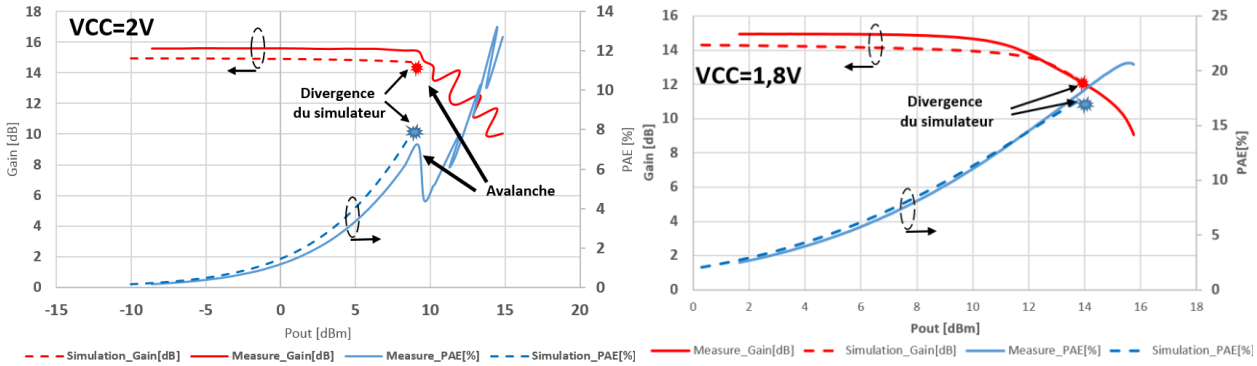


Figure III-42 : Performance en gain et en rendement à 28GHz du PA équilibré en BICMOS9 MW.

Dans le but d'augmenter les performances du PA, il est possible de changer la valeur de Vcc. Cependant, il faut faire attention à ne pas dépasser la zone de fonctionnement du transistor au risque de voir apparaître des phénomènes non souhaités. Deux configurations de mesure ont été réalisées, Vcc=2V et Vcc=1,8V. Les deux mesures nous donnent des résultats très intéressants. Ils sont illustrés sur la figure III-43.



a) Mesure large signal Vcc=2V b) Mesure large signal Vcc=1,8V

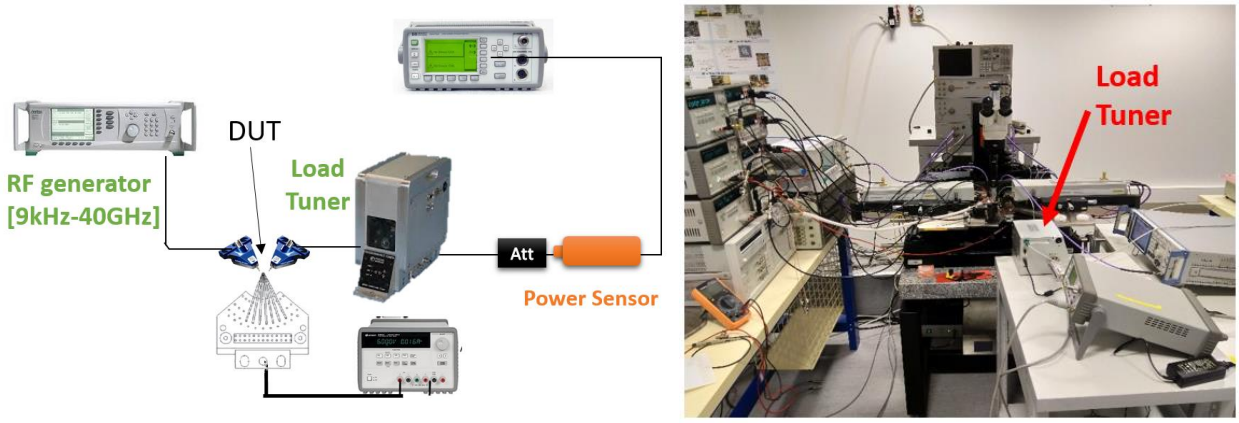
Figure III-43 : Performance en gain et PAE à 28GHz du PA équilibré pour différents Vcc.

En augmentant la tension d'alimentation, on observe une augmentation du gain et de la PAEmax. En revanche, on s'approche dangereusement de la zone d'avalanche du transistor. En effet, pour Vcc=1,8V on observe seulement au niveau de la simulation avec 5 harmoniques une divergence du simulateur (goldengate) qui nous indique souvent un problème d'avalanche ou d'instabilité. Par contre, au niveau de la mesure, on observe des courbes nettes avec un gain de 14,5dB et une PAE max de 20,7%.

Dans le cas de Vcc=2V, sans aucun doute on est dans le cas de l'avalanche de la structure. La simulation et la mesure illustrent une cassure dans les courbes de gain et de PAE pour une puissance d'entrée spécifique. Le point de cassure est identique avec la simulation et la mesure ce qui nous conforte dans la modélisation du transistor bipolaire. De plus, ce phénomène ne casse pas le transistor, car si on diminue la puissance d'entrée on retrouve la valeur mesurée et le PA fonctionne correctement. Pour résumer, l'avalanche est un phénomène RF qui crée un surplus de courant DC dans le transistor et change sa polarisation. Le phénomène est observable sur la courbe de PAE qui dépend directement du courant consommé. En effet la puissance DC augmente considérablement avec le courant d'avalanche, ce qui crée une diminution de la PAE comme sur la figure III-43 a.

2.3.3 Performance en load pull

Dans le but de reproduire une désadaptation d'antenne, un tuner load pull à éléments passifs a été développé par l'entreprise Focus comme illustré sur la Figure III-44. Ce tuner load pull très compact permet d'atteindre à 28 GHz des VSWR de 28:1. Mais en raison de la limitation des instruments (pointes, câbles), le gamma maximum que les tuners peuvent atteindre à 28 GHZ est de 2 :1.

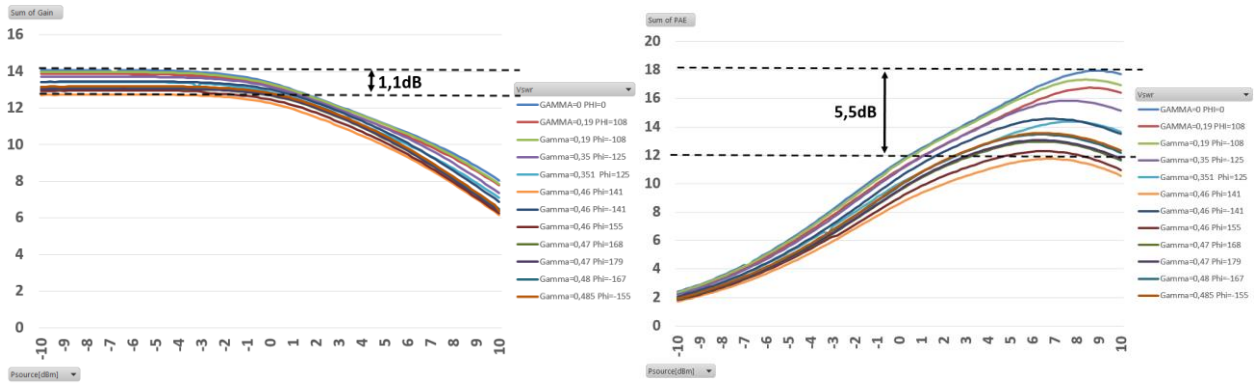


a) Synoptique d'un banc de mesure load pull

b) Photos du banc de mesure load pull

Figure III-44 : Banc de mesure load pull.

Plusieurs points de mesure vont être réalisés en présentant à la sortie du PA équilibré, un VSWR constant en module (mais variable en phase) autour de 25Ω. La figure III-45 met en évidence l'impact d'un VSWR égal à 2 :1 sur une structure équilibrée. Seulement 1,1 dB et 5,5% de variation sont observés pour un VSWR 2 :1.



a) Gain vs. Psource pour VSWR 2 :1

b) PAE vs. Psource pour VSWR 2 :1

Figure III-45 : Résultat de mesure du PA équilibré en présence de VSWR égal à 2 :1.

Il est plus courant de regarder le gain et la PAE en fonction de Pout, mais pour cela, une manipulation est nécessaire puisque la puissance de sortie varie en fonction du cas

observé. Pour une lecture plus facile des résultats, on affichera seulement les cas extrêmes de gain et de PAE (figure III-46).

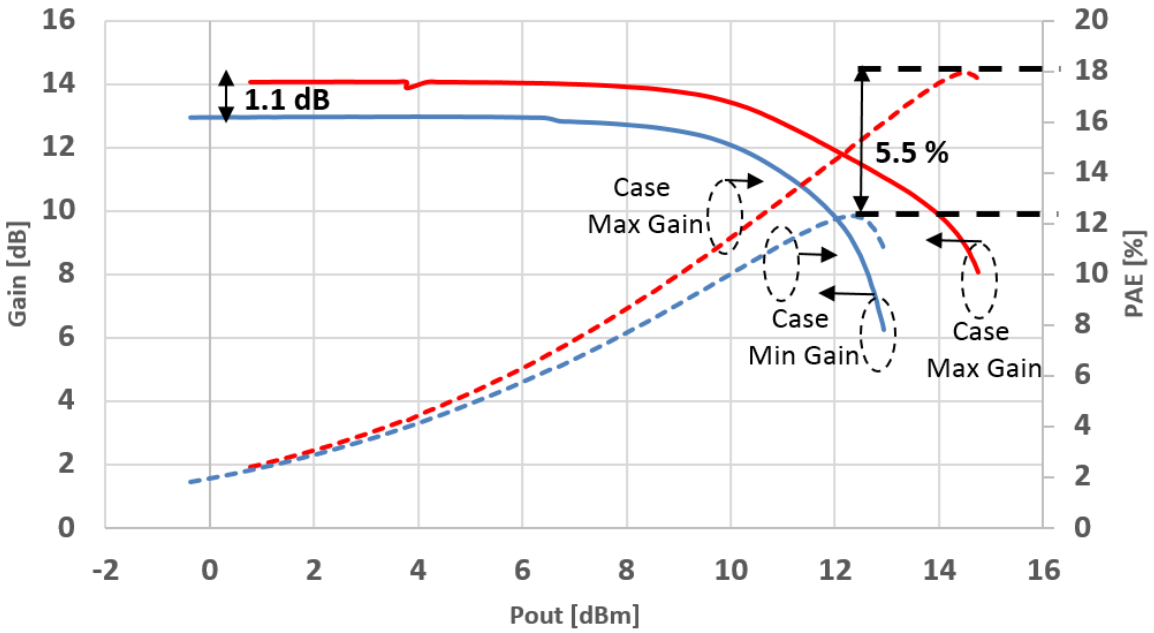
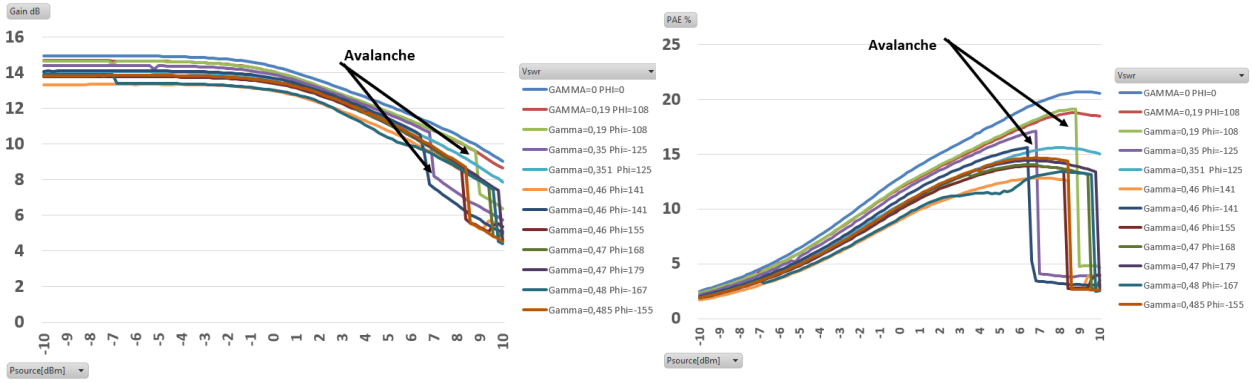


Figure III-46 : Mesure du Gain(Pout) et de PAE(Pout) du PA équilibré en présence de VSWR égal à 2 :1.

Les résultats présentés sont obtenus avec une tension d'alimentation de 1,7V. Dans le but d'augmenter les performances du PA, on augmente le Vcc à 1,8V. Les mêmes mesures sont effectuées et illustrées sur la figure III 47.

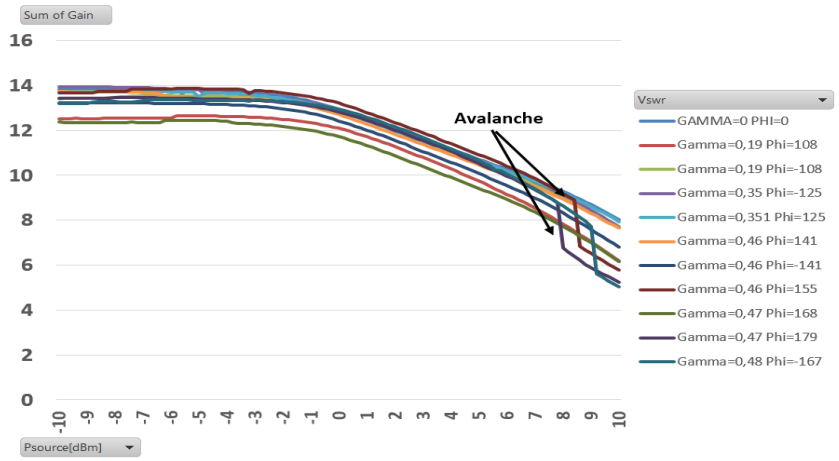


a) Gain vs. Psource pour VSWR 2 :1 et Vcc=1,8V

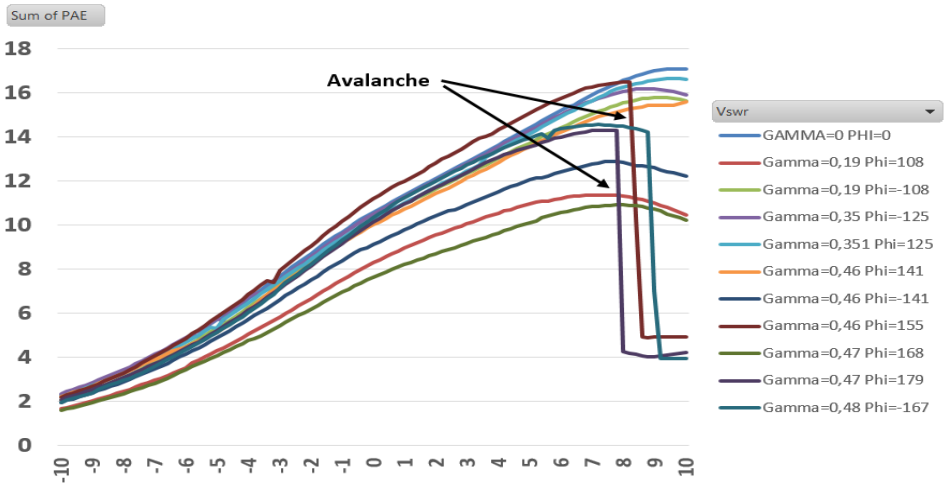
b) PAE vs. Psource pour VSWR 2 :1 et Vcc=1,8V

Figure III-47 : Résultat de mesure du PA équilibré alimenté sous 1,8V en présence de VSWR égale à 2 :1.

À la lecture des résultats, on constate une faible variation du gain autour de la valeur nominale. En revanche, on observe l'apparition de cassures au niveau du gain et de la PAE qui nous indiquent le phénomène d'avalanche énoncé précédemment. En effet, avec la tension d'alimentation à 1,8V et une faible onde réfléchie, on dépasse le seuil qui déclenche le phénomène d'avalanche. Pour vérifier cette hypothèse, une dernière mesure a été réalisée. On se remet dans la configuration d'alimentation a 1,7V et on effectue plusieurs points de mesure avec un VSWR 3 :1 constant en module (mais variable en phase). Normalement pour certaines configurations de phase on devrait dépasser le seuil d'avalanche et ainsi observer une cassure dans les courbes de gain et de PAE (figure III-48).



a) Gain vs. Psource pour VSWR 3 :1 et Vcc=1,7V



b) PAE vs. Psource pour VSWR 3 :1 et Vcc=1,7V

Figure III-48 : Résultat de mesure du PA équilibré alimenté sous 1,7V en présence de VSWR égal à 3 :1.

2.4. Comparaison avec l'état de l'art

Le Tableau III-5 présente la comparaison à l'état de l'art des PAs millimétriques adaptés aux applications 5G. Cependant, cette comparaison n'est pas représentative car la plupart des amplificateurs de puissance ne parlent pas de robustesse face à la variation de charge. En revanche, cela permet de situer l'amplificateur de puissance par rapport à la concurrence.

Réf.	[11]	[12]	[13]	[4]	[14]	**Ce travail PA équilibré**
Tech. [nm]	90 CMOS	28 Bulk CMOS	120 SiGe	28 FD-SOI CMOS	28 FD-SOI CMOS	**BICMOS9MW**
Fréq. [GHz]	60	30	28	27	31	**28**
Gain [dB]	13,2	15,7	15,3	16,4	21,9	**14,5**
P_{SAT} [dBm]	10,7	14	18,6	18,7	17,3	**14,75**
P_{-1dB} [dBm]	9	13,2	15,5	15,3	15,3	**12,5**
PAE_{MAX} [%]	9	35,5	35,3	12,4	21	**17,9**
Vdd [V]	1,2	1	3,5	2	2	**1,7**
Pdc [mW]	109	17,5	61,2	154	76	**39,1**
Taille [mm^2]	0,68	0,16	NC	0,54	0,5	**0,122**

Tableau III-5 : Comparaison du PA BICMOS9MW avec l'état de l'art

Dans [12]et[13], des PAs adaptés aux applications 5G sont présentés. Tous ces PAs sont basés sur des structures conventionnelles qui n'offrent pas de robustesse aux variations d'impédance de charge. Notre amplificateur équilibré atteint une PAE inférieure par rapport aux autres dispositifs. Cela est dû en partie à cause des pertes d'insertion du coupleur hybride de sortie qui ont un impact direct sur l'efficacité. En revanche, au niveau des autres paramètres (gain et surface), notre PA reste compétitif surtout au niveau de la surface occupée qui est l'une des meilleures.

Dans [11], un des rares PAs équilibré intégré sur silicium aux fréquences millimétriques (à 60 GHz) est réalisé en technologie 90 nm CMOS. Les coupleurs hybrides sont intégrés avec le circuit. Il est difficile, voire même impossible de comparer les performances RF par rapport à notre circuit, car il est conçu pour des fréquences plus élevées que notre application. En revanche [4] et [14], nous montrent que notre PA peut s'améliorer au niveau de la PAE et P1dB tout en gardant une petite surface qui reste son point fort malgré la présence des coupleurs hybrides.

Discussion :

Pour de futurs travaux, il serait intéressant de prendre en compte dès le début de la conception l'avantage de la robustesse. En effet, comme la structure équilibrée offre une robustesse aux variations d'impédance de charge, les contraintes de fiabilité imposées dès le début de la conception des amplificateurs peuvent être relâchées. Cela nous permet de repousser les marges tout en garantissant un fonctionnement fiable et ainsi d'envisager une nouvelle version de PA équilibré atteignant des performances plus élevées.

2.5. Conclusion

Un amplificateur équilibré en technologie BICMOS9MW a été réalisé pour illustrer le principe du self-contained. Ce PA a été fabriqué pour répondre aux besoins des applications beamforming de la future 5G. Le premier challenge relevé est l'intégration du coupleur hybride sur silicium. Les mesures load pull ont mis en évidence la robustesse de la topologie équilibrée face aux variations d'impédance. Cependant, la structure équilibrée ne permet pas de protéger les cellules amplificatrices. En Effet, le phénomène d'avalanche a pu être observé pour certains cas de VSWR.

L'architecture neutrodynée de la cellule de puissance est une bonne solution pour atteindre un fort gain et une bonne isolation avec un seul étage amplificateur. La cohérence entre les résultats de simulation et de mesure montre que le flow de conception est maîtrisé et bien défini.

Pour finir, la comparaison avec l'état de l'art révèle une non-prise en compte du VSWR pour les PA 5G. En effet, il est rare de trouver un article qui évoque le challenge des variations d'impédance pour un amplificateur de puissance. Toutefois, cela permet de situer les performances RF de la structure équilibrée. Notre circuit présente un gain, une puissance DC et une surface compétitive par rapport aux autres PA. En revanche, il peut s'améliorer au niveau de la PAE et du P1dB tout en gardant une petite surface qui reste son point fort malgré la présence des coupleurs hybrides.

III.3 Conception d'un amplificateur self contained en C65SOIFEM

3.1. Topologie

L'amplificateur de puissance self contained est conçu dans la technologie C65SOI FEM de chez STMicroelectronics. Le Back-End-of-Line de la technologie est décrit dans le chapitre 2. Pour que l'amplificateur de puissance soit self contained, la structure choisie est un PA équilibré illustré sur les figures III-49 et III-50. Les coupleurs hybrides ont la particularité d'avoir des détecteurs de crête sur chaque port. Chaque chemin d'amplification contient deux cellules de puissance stacked avec interstack comme illustré sur la figure III-49.

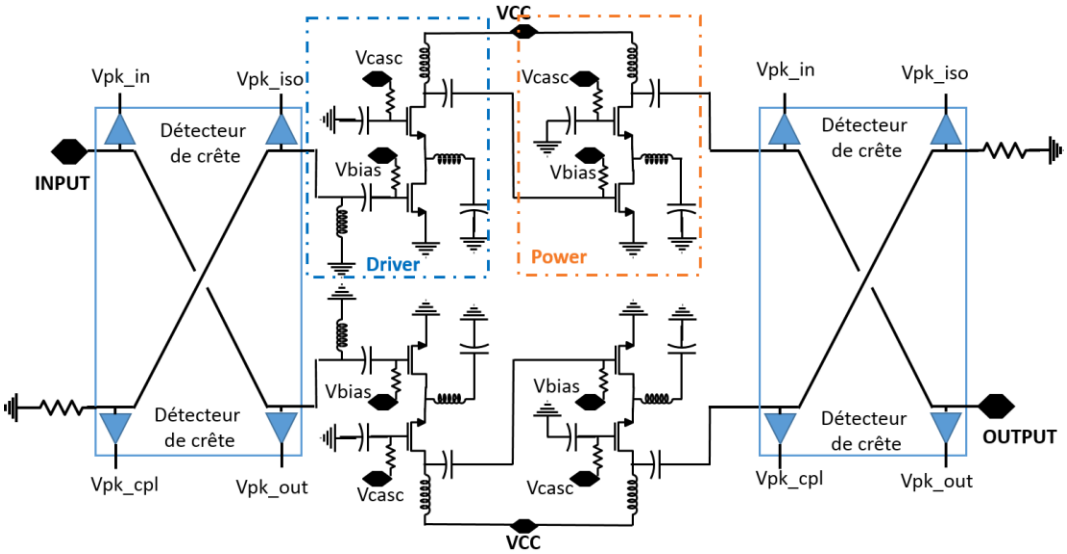
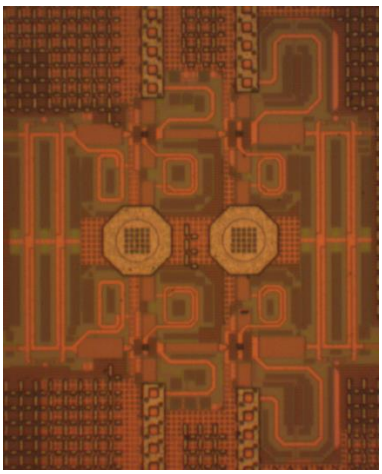
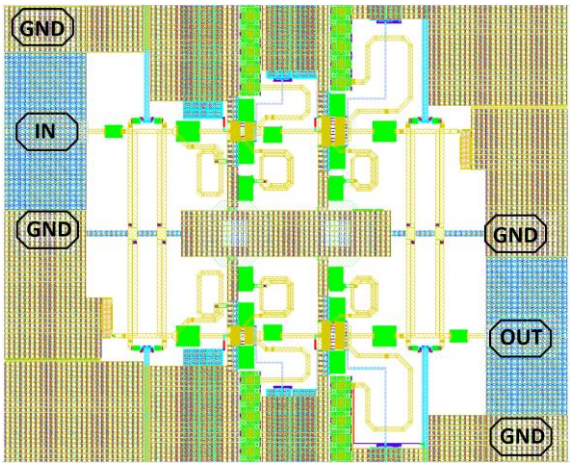


Figure III-49 : Schéma du PA self contained.



a) Photographie du PA self contained

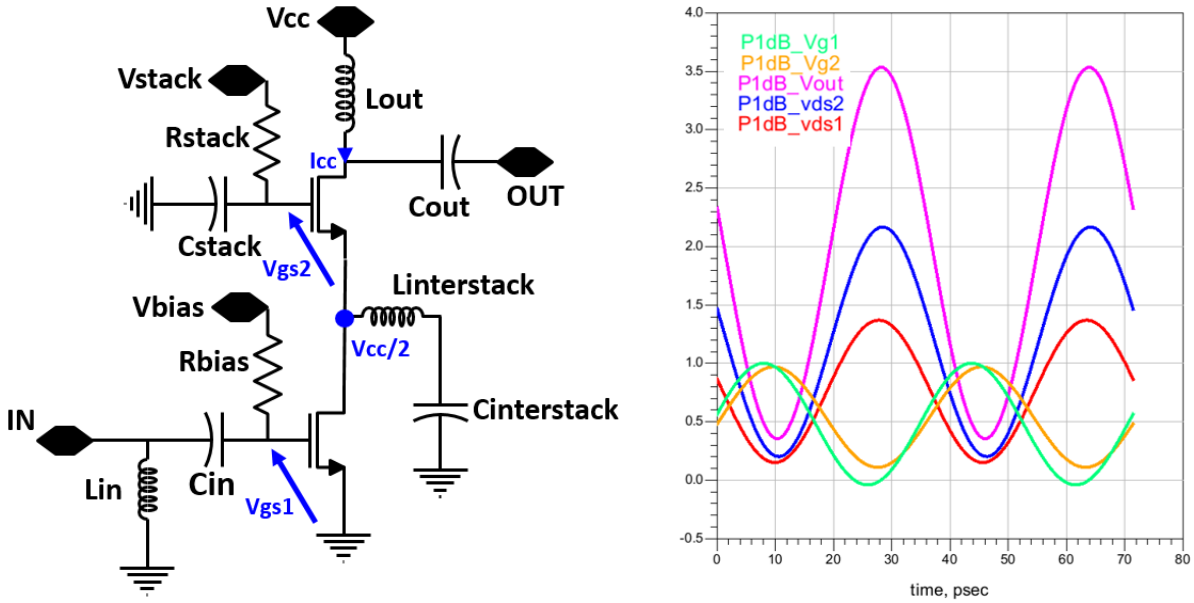


b) Vue layout du PA self contained

Figure III-50 : Photographie et layout du PA self contained.

Cellule de puissance :

La topologie stacked avec interstack a été choisie afin d'assurer une forte puissance de sortie et une bonne isolation. En ajoutant une inductance et une capacité entre les deux transistors on vient rééquilibrer les tensions vues par les deux transistors et ainsi améliorer la fiabilité de la structure. Le challenge de cette structure est d'accorder les excursions de tension des deux transistors pour éviter de stresser davantage un transistor par rapport à l'autre. Pour cela, on va détailler chaque élément de la structure et leurs impacts (figure III-51).



a) Schéma de la structure stacked + interstack

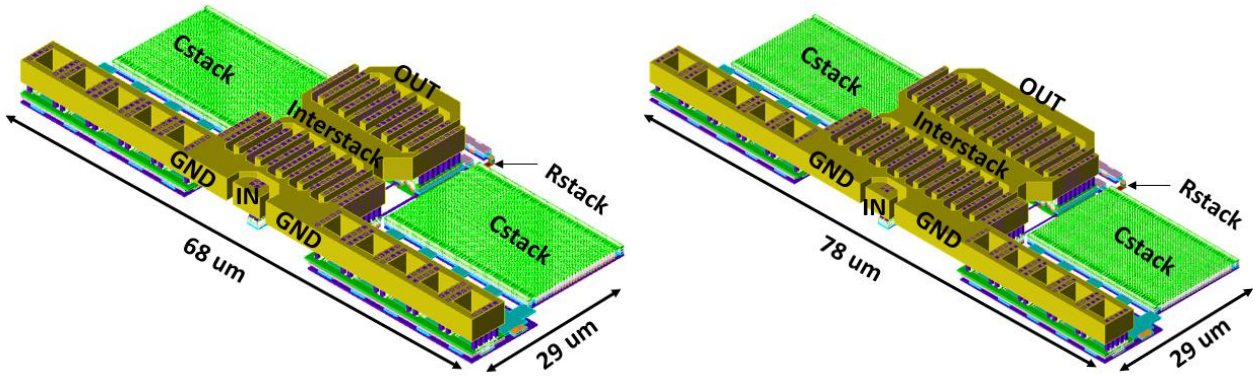
b) Répartition des excursions de tension

Figure III-51 : Structure stacked + interstack.

- ***Vcc:*** Tension alimentation. Règle la puissance de sortie et détermine le domaine de fiabilité de la structure.
- ***Lout :*** Inductance de sortie qui adapte la sortie de la structure.
- ***Cout :*** Capacité de liaison de sortie. Elle permet de faire l'adaptation de sortie et de faire la connexion avec l'élément suivant.
- ***Vstack :*** Tension DC du transistor du haut. Elle permet d'équilibrer l'excursion de tension des deux transistors. Comme les deux transistors ont le même courant *Icc* et que la répartition des tensions est égale, on peut définir la valeur de *Vstack* comme *Vbias+Vcc/2*. Une simulation DC permet d'affiner cette valeur et de trouver l'optimum. Il est également possible de mettre *Vstack=Vcc* et dans cette configuration on obtient une structure dite cascode.

- ➔ ***Rstack :*** Résistance sur la grille du transistor du haut qui fait office de filtre RC avec la capacité *Cstack* pour empêcher le signal RF sur la tension *Vstack*.
- ➔ ***Cstack :*** Capacité sur la grille du transistor du haut qui fait office de filtre *RC* avec la résistance *Rstack* pour empêcher le signal RF sur la tension *Vstack*.
- ➔ ***Linterstack :*** Inductance qui permet de régler les excursions de tension. Sa valeur va également créer une réjection qu'il faudra bien régler pour éviter qu'elle se situe dans la bande de fonctionnement.
- ➔ ***Cintersack :*** Capacité qui permet de faire résonner l'inductance interstack et ainsi de régler finement sa valeur et la réjection du signal.
- ➔ ***Vbias :*** Tension DC du transistor du bas. Elle permet de polariser la structure pour que celle-ci puisse fournir un courant pré-défini.
- ➔ ***Rbias :*** Résistance de polarisation du transistor du bas. Elle permet également de stabiliser la structure. Plus *Rbias* est grand et plus la structure est instable.
- ➔ ***Cin :*** Capacité de liaison d'entrée. Elle permet de faire l'adaptation d'entrée et de faire la connexion avec l'élément précédent.
- ➔ ***Lin :*** Inductance d'entrée mise en parallèle qui adapte l'entrée de la structure.

Cette topologie est bien plus sensible aux parasites, notamment ceux liés à la connexion entre les deux transistors. C'est pourquoi une attention particulière doit être apportée sur le layout de la cellule (figure III-52). L'objectif est de faire une cellule la plus compacte possible en faisant attention aux parasites.



a) Layout de la cellule de puissance du 1er étage

b) Layout de la cellule de puissance du 2ème étage

Figure III-52 : Layout des cellules de puissances du PA self contained.

Réseaux d'adaptation :

Les réseaux d'adaptation d'entrée et de sortie des cellules sont réalisés à l'aide d'inductances. Les valeurs des différentes inductances sont déterminées pour ramener les impédances sur l'axe des réels de l'abaque de Smith. Elles sont réalisées sur les couches de métal épais M5 afin de minimiser les pertes résistives et les pertes liées aux couplages avec le substrat. Pour effectuer des croisements, on privilégiera les métaux AP et M4 qui restent performants en RF. Pour obtenir des résultats réalistes, il est nécessaire de mettre l'environnement de chaque inductance pour prendre en compte les éventuels parasites lors de la simulation électromagnétique. Finalement, cela revient à définir des zones ou les inductances seront dessinées et d'obtenir les meilleures performances en fonction de cette surface disponible (figure III-54).

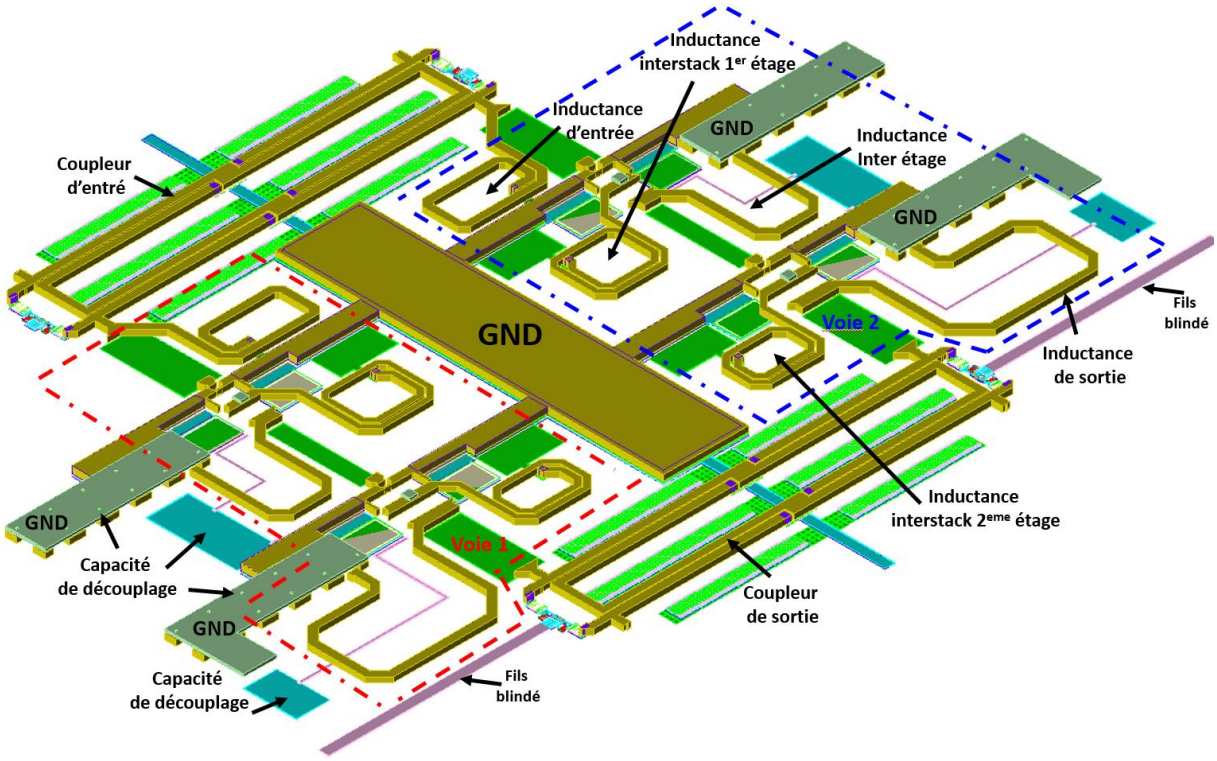


Figure III-53 : Vue 3D des inductances du PA self contained.

Coupleurs hybrides :

Les coupleurs hybrides d'entrée et de sortie sont réalisés avec deux niveaux de métal (M5U et M4) en suivant la même méthodologie que celle décrite dans le chapitre 2. Les valeurs déterminées par le modèle électrique prennent la forme de lignes couplées et d'éléments torsadés. La cellule élémentaire est composée d'un twist de 16µm de longueur, assemblé à 2 lignes couplées. Pour obtenir la fréquence centrale de 28 GHz, il faut assembler deux cellules élémentaires en série d'une longueur de 200µm. La particularité de ce coupleur hybride par rapport au B9MW, c'est l'ajout de détecteurs de crête sur chaque port afin d'obtenir une sortie DC proportionnelle au signal RF (figure III-54).

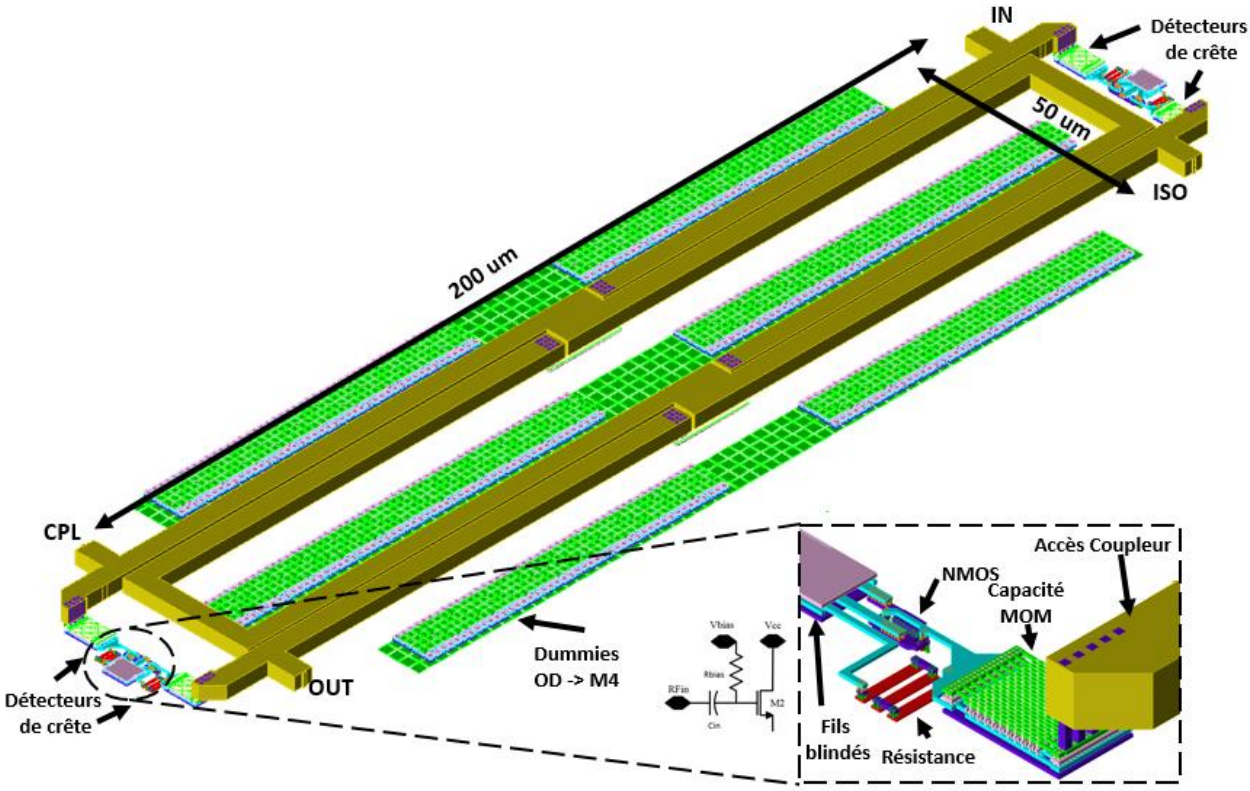


Figure III-54 : Vue 3D du coupleur hybride avec les détecteurs de crête.

L'ajout des détecteurs de crête n'a aucune influence sur les performances RF du coupleur hybride. Les coupleurs hybrides d'entrée et de sortie présentent une impédance de 40Ω avec une fréquence centrale de 28GHz. Les pertes sont de 0,46dB avec un déphasage de 91,5° (Cf. figure (III-55)).

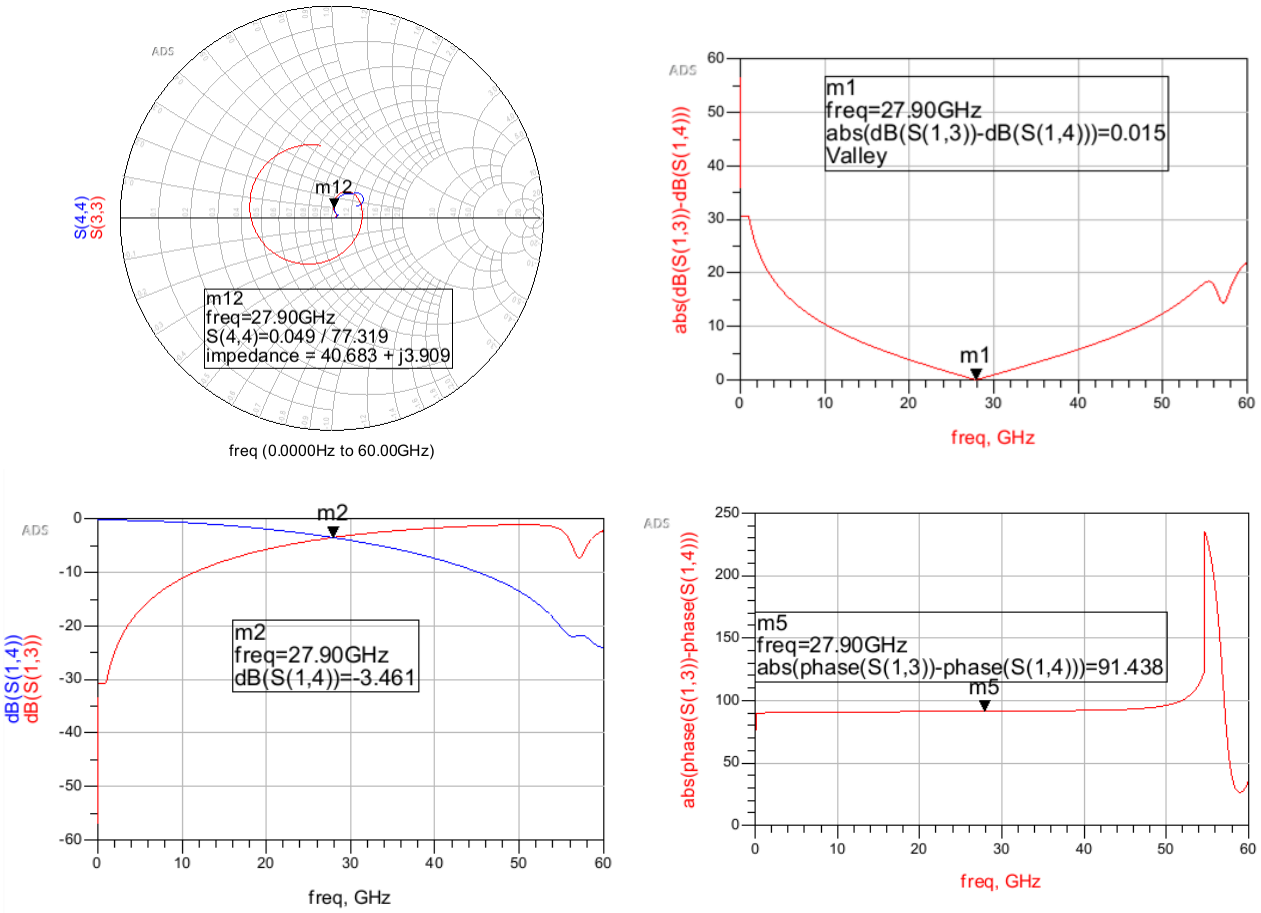


Figure III-55 : Résultats de simulation des coupleurs hybrides avec les détecteurs de crête.

Sur l'un des ports du coupleur hybride, on vient connecter une résistance de ballast pour les éventuels retours d'onde. Cette résistance est réalisée de la même manière que celle faite en B9MW. Elle est réalisée avec une ligne de transmission sur les couches de métal intermédiaires M2 et M3 blindée M1, M4 et M5U. La ligne de transmission est dessinée de façon à ce que les courants soient en opposition dans le but de minimiser l'inductance.

Miroir de courant :

Pour cet amplificateur self contained, nous avons fait le choix de ne pas intégrer de miroir de courant pour alimenter les cellules de puissance. Ce choix nous permet d'avoir une large flexibilité pour modifier les cellules amplificatrices et ainsi pouvoir explorer plusieurs points de polarisation. En revanche, cette option augmente considérablement le nombre de pads pour venir alimenter les cellules.

Floorplan :

La disposition des éléments s'est articulée autour des deux voies amplificatrices qui sont éloignées de 200µm. Au centre, nous avons laissé la place du miroir de courant avec ses capacités de découplage même s'il n'est pas implémenté. Cela permet d'anticiper les éventuels problèmes de place si on devait l'ajouter. L'orientation des passifs a été choisie de façon à ce que les deux voies n'interfèrent pas. Pour cela, des accès GND délimitent les zones des inductances et forcent le champ des ondes à se replier sur la masse et non sur l'élément voisin. Tous les accès (*Vcc*, *Vbias*, bits de contrôle, etc.) sont blindés de masse pour éviter tout échange entre le DC et la RF.

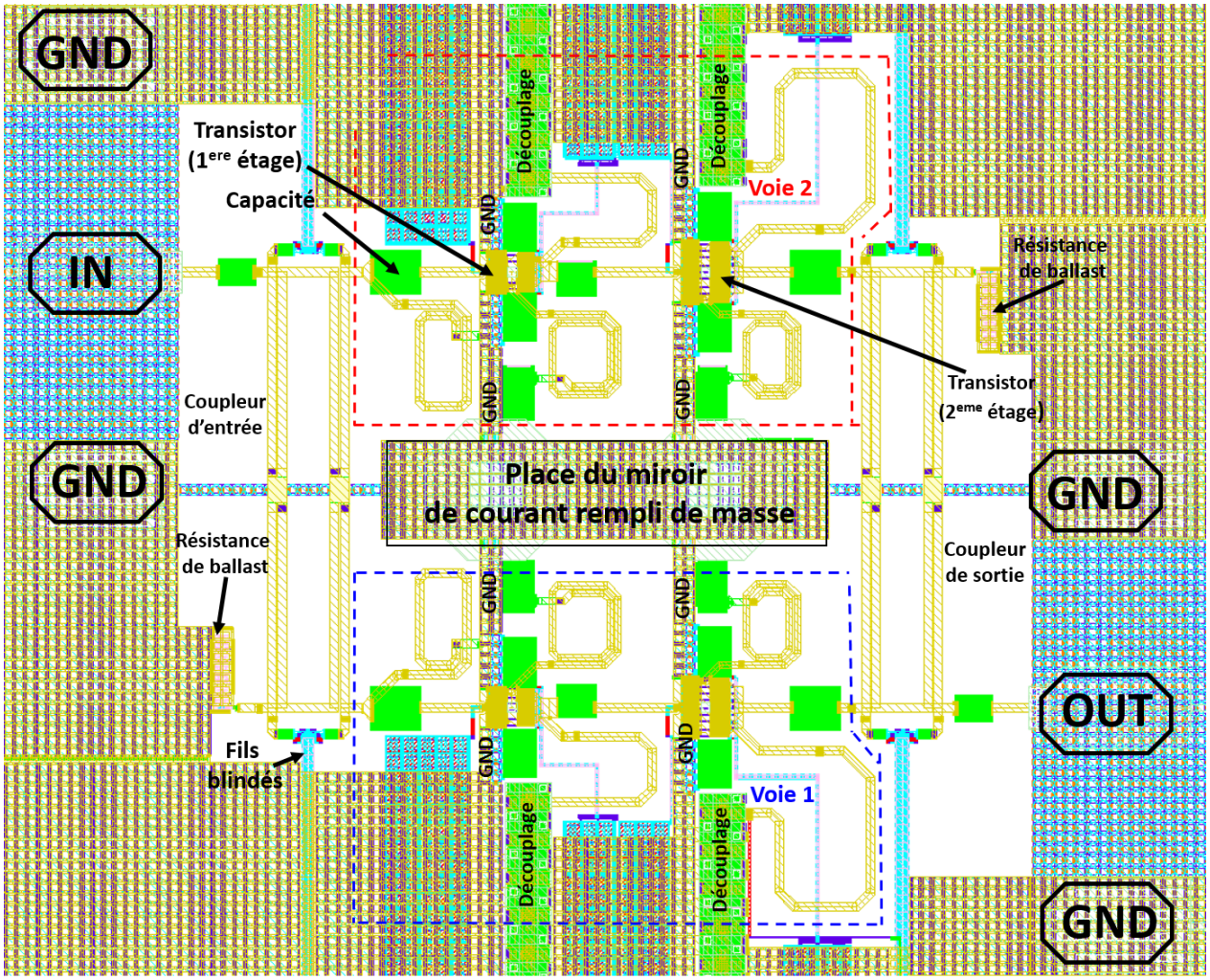


Figure III-56 : Floorplan du PA self contained.

3.2. Principe de fonctionnement

Pour commencer cette section, nous allons définir la notion de self-contained et de self healing pour un amplificateur de puissance, qui sont des notions assez proches mais avec leur propre spécificité.

Self Healing :

Le self healing est une méthode qui permet de réduire les impacts des perturbations engendrées par les variations de processus de fabrication, et par les variations d'environnement. Ceci a l'avantage d'améliorer les performances post-fabrication de manière efficiente, grâce à l'incorporation d'une boucle d'optimisation numérique ou analogique. Le principe du self healing repose sur trois grandes étapes :

- ➔ *La détection de l'information :* Les capteurs sont des éléments importants du self healing, ce sont les points d'observation du circuit. Ils ont pour rôle d'extraire les informations afin de repérer un problème de fonctionnement.

- ➔ *La prise de décision :* L'information provenant du capteur peut être traitée de deux manières. Soit directement par un système analogique soit par une boucle numérique avec des portes logiques. Quelle que soit la manière choisie, le concepteur devra faire attention au temps de réponse de la boucle qui dictera la réactivité du circuit. Bien évidemment d'autres paramètres comme la surface et la consommation vont rentrer en jeu lors de la conception.

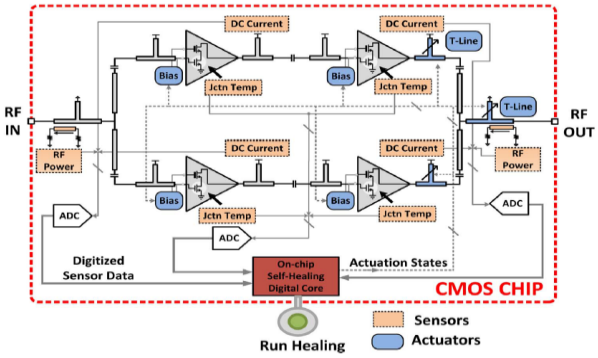
- ➔ *L'actionneur :* Les actionneurs vont permettre de reconfigurer le fonctionnement du circuit en modifiant l'un des paramètres du PA tels que la polarisation et/ou la charge de sortie de la cellule.

Finalement, un PA self-healing possède divers capteurs afin d'extraire l'information de dégradation des performances de celui-ci. De plus, afin d'ajuster les performances du circuit en fonction de son environnement, des actionneurs doivent être mis en place autour de l'amplificateur pour permettre de modifier son fonctionnement. Pour finir, un algorithme doit être développé dans le but de prendre des décisions en fonction des informations des capteurs. L'algorithme doit également commander les actionneurs afin de converger vers l'état optimal de fonctionnement du PA dans son environnement.

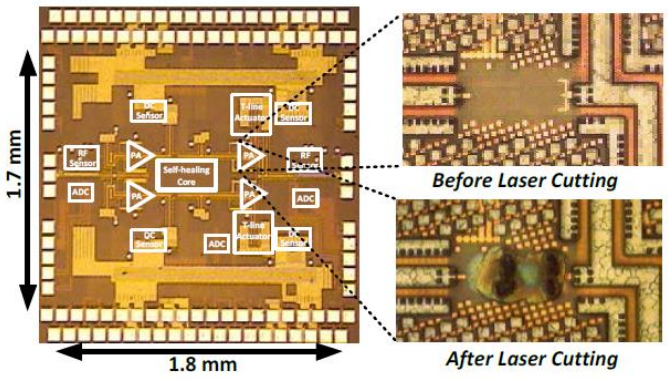
Un aspect important du self-healing est d'intégrer le système complet, y compris les convertisseurs de données et le traitement numérique sur une seule puce. Il est essentiel que les éléments ajoutés soient les moins intrusifs possibles. Les principaux critères d'une

structure self-healing est de dégrader le moins possible les performances du PA, d'occuper le moins de surface et d'avoir une très faible consommation par rapport au PA.

Un exemple de PA self-healing est exposé dans l'article [14]. Ce circuit self-healing est implémenté autour d'un amplificateur de puissance à 28 GHz en technologie CMOS 65nm. Tous les blocs (PA, capteurs, actionneur, convertisseurs de données et algorithme) ont été intégrés sur la même puce comme présentée sur la Figure III-53. Le PA est composé de deux fois deux étages d'amplification en classe AB avec une combinaison de puissance en sortie. Le diviseur de puissance en entrée permet de séparer le signal de manière égale pour alimenter les deux voies en parallèle. Un réseau d'adaptation est présent entre les deux étages afin de maximiser le transfert de puissance. Sur chaque cellule d'amplification sont implémentés deux capteurs : un capteur de courant continu (noté « DC Sensor ») pour mesurer le courant tiré par chaque cellule, et un capteur de température (noté « Thermal Sensor ») pour mesurer la puissance dissipée par chaque transistor. À cela s'ajoute, deux capteurs de puissance, un en entrée et un en sortie, pour mesurer la puissance RF fournie et délivrée par le PA.



a) Schéma électrique

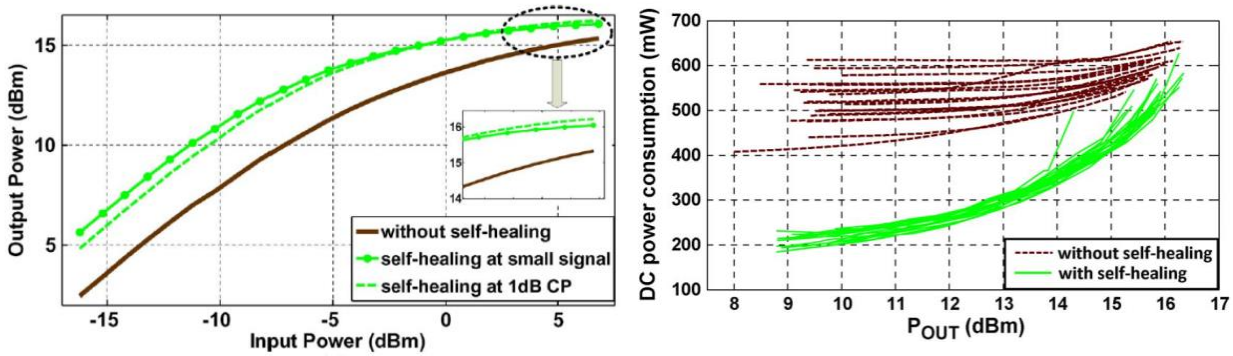


b) Photomicrographie

Figure III-57 : PA self-healing [14].

Les mesures en grand signal sur 50 Ω sont présentées sur la Figure III-58. Le self-healing permet d'optimiser les performances post-fabrication. Une fois le self-healing activé, le PA délivre une puissance de saturation de 16 dBm avec un gain de 21,5 dB, et une puissance de 12,5 dBm au point de compression à 1 dB pour une consommation de 270 mW à 28 GHz.

Pour évaluer l'intérêt du self-healing face aux variations de processus de fabrication, 20 puces sont mesurées. D'importantes économies d'énergie sont observées. À proximité du point de compression à 1 dB pour une puissance de sortie de 12,5 dBm, on observe une réduction de 47 % de la consommation et une diminution de 78 % de l'écart-type entre les puces.



a) Puissance de sortie en fonction de la puissance d'entrée sans self-healing et avec self-healing

b) Consommation en fonction de P_{OUT} avant et après self-healing sur 20 puces

Figure III-58 : Performances du PA self-healing [14].

Le self-healing dans la référence [18] a démontré toute son efficacité pour reconfigurer le circuit en fonction de son environnement (variation d'impédance et de procédé de fabrication), mais également sa capacité à maintenir un fonctionnement optimal même quand l'une des cellules d'amplification interne subit une défaillance.

Cependant, le self-healing a besoin de nombreux blocs supplémentaires : des capteurs pour extraire l'information et des actionneurs pour modifier le circuit. L'ajout de ces blocs a un impact sur les performances du circuit, car bien qu'ils soient conçus pour ne pas le perturber, ils ajoutent forcément des pertes et une surconsommation qui réduisent finalement l'efficacité du système.

C'est pourquoi, dans le cadre des applications beamforming et afin de proposer une solution face à la problématique des variations d'impédances, de nouvelles approches doivent être explorées.

Self contained :

À l'inverse du self-healing dont le principe est de corriger le circuit face aux variations de l'environnement, le self-contained met en avant la notion de rendre le circuit indépendant et robuste face aux variations de son environnement, le rendant ainsi autonome. Dans un tel système, contrairement au self-healing, contrôler l'état de fonctionnement du circuit n'est plus nécessairement une priorité. Par conséquent, les informations sur le courant, la température ou encore la puissance de sortie n'ont plus besoin d'être extraites.

En outre, dans un système beamforming, le self-contained signifie que chaque cellule d'amplification est autonome et n'est donc pas impactée par le fonctionnement des autres cellules. Cela implique nécessairement que les PAs soient robustes aux variations d'impédance d'antenne. Le self-contained se conçoit également avec des capteurs et des actionneurs, mais la différence avec le self-healing est qu'un circuit self-contained s'auto-protège ou s'auto-adapte en mesurant la plupart du temps une variation et non pas une valeur absolue (comme c'est le cas avec le self-healing). Cette solution apparait donc plus agile que le self-healing, et plus facilement intégrable. Elle semble donc très prometteuse pour un marché tel que celui de la 5G.

La structure équilibrée est une bonne solution pour rendre l'amplificateur de puissance robuste aux variations d'impédance comme nous avons pu le constater dans le précédent paragraphe. En revanche, elle présente une faiblesse au niveau des variations de procédés de fabrication, et plus précisément au niveau du coupleur hybride. Lorsque celui-ci est intégré sur silicium, les éléments distribués prennent la forme de lignes couplées et d'éléments torsadés. La fréquence centrale du coupleur hybride est donnée en fonction des valeurs de L et C qui dépendent de la taille des éléments intégrés. Lors de sa fabrication, une variation des paramètres (dimension, épaisseur) est non négligeable pour l'application du coupleur. Dans un système beamforming où plusieurs coupleurs hybrides sont incorporés, la performance globale de celui-ci peut alors être très fortement impactée.

C'est dans ce contexte que nous avons conçu deux amplificateurs de puissance self-contained. Ce sont les mêmes amplificateurs de puissance qui ont été réalisés. La seule différence entre les deux PA se situe au niveau des pads. Le premier a un accès GSG et permet de vérifier le principe d'auto calibration des coupleurs. Le second a un accès GSGSG pour pouvoir calibrer la structure et également détecter les phases d'entrée et de sortie du signal RF. Dans les deux configurations, les coupleurs hybrides n'intègrent pas les modules capacitifs réglables pour changer de fréquence, car cela demande un nombre important de pads qui ne permettrait pas de faire les mesures sous pointes et nécessiterait alors de concevoir une carte de test supplémentaire.

Le fonctionnement des deux amplificateurs reste strictement identique à celui du PA équilibré conçu en BICMOS9MW. Comme les amplificateurs intègrent des coupleurs hybrides, les propriétés associées à cette topologie restent valables. Les deux PAs présentent une bonne adaptation en entrée et en sortie, mais également une robustesse aux variations d'impédance en sortie (VSWR).

Pour parfaire cette structure, deux processus de calibration ont été ajoutés pour renforcer le concept de self contained. Une calibration des coupleurs d'entrée et de sortie et une calibration de la phase du signal RF. Ces calibrations sont expliquées en détail dans le chapitre II, on rappelle ici seulement les idées principales. Finalement, le PA self contained fonctionne selon les trois étapes suivantes :

- ➔ ***La calibration des coupleurs hybrides:*** Dans un premier temps, les coupleurs hybrides vont être calibrés à la fréquence du signal RF. Pour cela, on équilibre les deux voies amplificatrices en observant les détecteurs de crête situés aux bornes du coupleur hybride. Comme les coupleurs hybrides ne sont pas reconfigurables en fréquence, on modifiera la fréquence du signal d'entrée pour trouver le point optimum. On considère que les coupleurs d'entrée et de sortie sont identiques. Cette calibration est implémentée sur les deux PA conçus en C65SOIFEM.

- ➔ ***La calibration de la phase du signal :*** Une fois les coupleurs hybrides calibrés à la fréquence de fonctionnement, on procède au calibrage de la phase. Deux options sont possibles :
  - Soit, on utilise un signal de référence en entrée et on vient déterminer le déphasage entre les deux signaux grâce au détecteur de crête. Cette option permet de déterminer la phase du signal à l'entrée de la structure.
  - Soit, on utilise le coupleur de sortie avec ses détecteurs pour trouver la phase du signal de sortie. Pour une phase donnée, on obtiendra un maximum ou un minimum sur les détecteurs de crête du coupleur de sortie. Cette information permettra de déduire la phase du signal de sortie de la structure. Cette calibration est intégrée seulement sur le PA avec les accès GSGSG qui offrent la possibilité d'injecter un signal de référence en entrée et en sortie. Une fois la phase du signal connue, on peut appliquer un déphasage pour corriger les éventuels écarts entre la consigne et la phase réelle de sortie.

- ➔ ***Fonctionnement classique du PA :*** une fois les coupleurs calibrés, et la phase du signal connu, l'amplificateur de puissance peut transmettre ses données dans des conditions optimales. Une vérification pendant le fonctionnement du PA peut être effectuée pour s'assurer de son bon fonctionnement.

L'ajout des détecteurs de crête sur les ports du coupleur hybride présente un autre avantage. Les détecteurs permettent d'avoir 8 points d'observation sur la structure sans modifier son comportement. Ainsi on obtient une cartographie de la structure qui nous offre la possibilité de déduire certaines informations concernant le circuit (figure III-59).

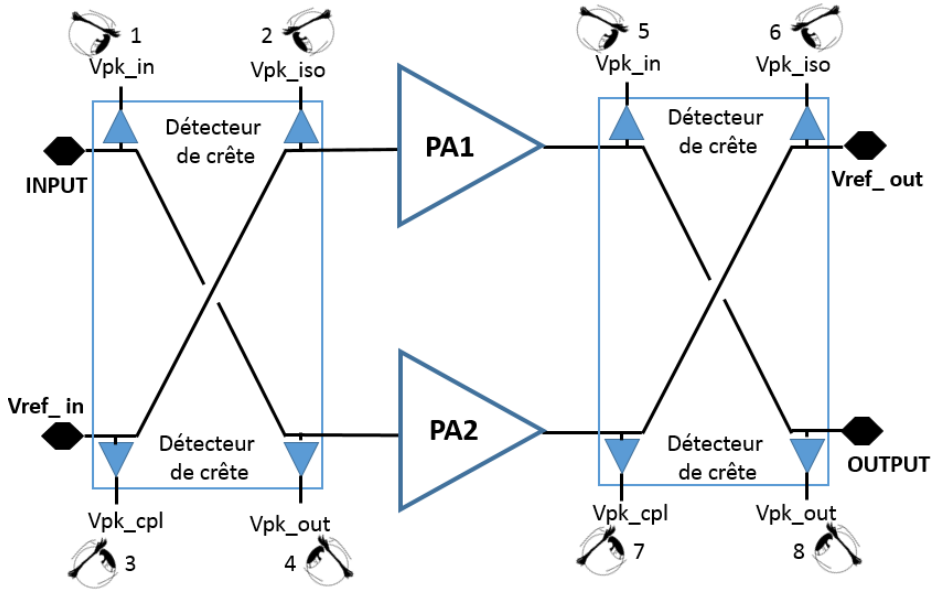


Figure III-59 : Points d'observation du PA self-contained.

Les différents points d'observation et leur fonctionnalité sont décrits ci-dessous :

- ➔ (1) permet de connaître la perte liée au chemin d'entrée entre l'émetteur et l'entrée de la structure.
- ➔ (2) et (4) sont utilisés pour calibrer le coupleur hybride en équilibrant les deux tensions DC (*vpk_iso* et *vpk_out*).
- ➔ (1), (3) et (2) ou (1), (3) et (4) permettent de déterminer le déphasage entre le signal d'entrée et un signal de référence.
- ➔ (2) et (5) ou (4) et (7) permettent de vérifier le gain de la cellule amplificatrice.
- ➔ (8) donne une information sur la puissance de sortie et offre la possibilité de déterminer la phase du signal de sortie associé à un signal de référence de sortie.
- ➔ (5), (7) et (6) donnent une information sur la présence de VSWR sur la structure. En effet, l'onde réfléchie va créer des combinaisons constructives ou destructives qui donneront lieu à un maximum ou un minimum sur les détecteurs de crête.

Les capteurs n'ont été réalisés sur silicium que pour ce design. Il manque la boucle de décision et les modifications à apporter au circuit. L'idée principale était de démontrer le principe de fonctionnement de ce concept. Certaines modifications pourront être ajoutées pour respecter des contraintes liées à la prise de décision et aux actionneurs.

3.3. Résultats de mesure

Les résultats de mesures présentés ci-dessous ont été réalisés sur la structure avec 4 ports (GSGSG) de façon à pouvoir faire les calibrations énoncées précédemment. Les résultats sont identiques avec la structure GSG.

3.3.1 Performances en petit signal

Les mesures sont effectuées directement sur wafer (300 mm) avec un analyseur de réseaux vectoriel Agilent E8361A. Les pointes RF sont de type GSGSG avec des impédances d'entrée et de sortie de 50 Ω. La tension d'alimentation du circuit est fixée à 2V pour une consommation DC total de 60 mW. Les résultats de mesure sont présentés sur la figure III-60. Ils sont obtenus sous certaines conditions et ne sont pas alignés avec les simulations.

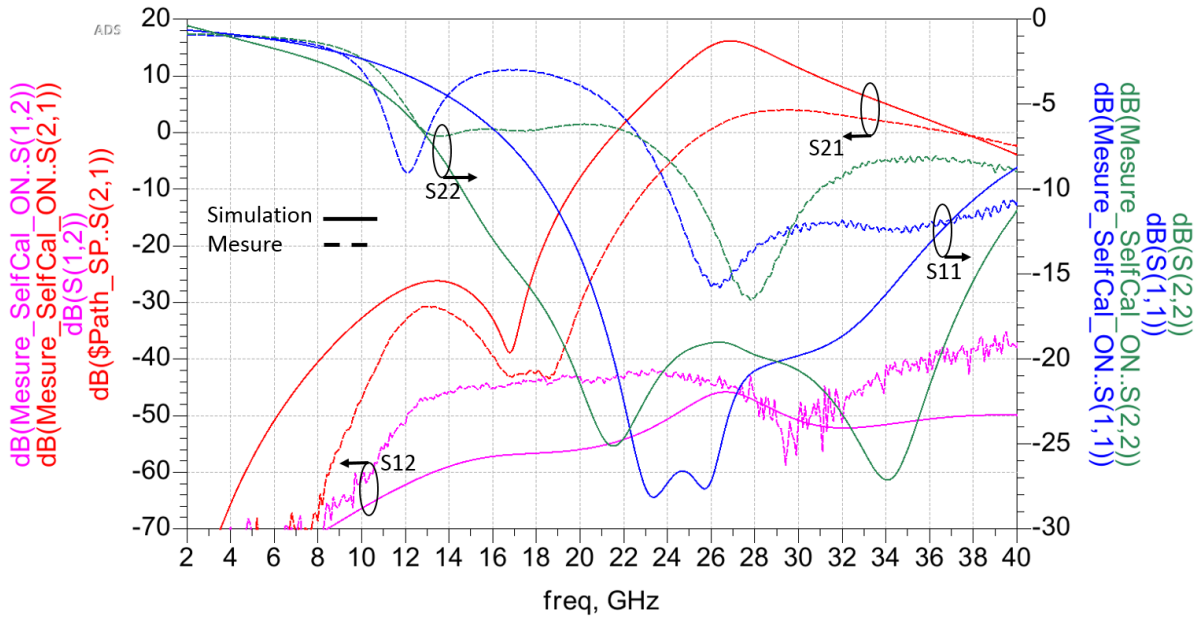


Figure III-60 : Paramètres S mesurés et simulés du PA équilibré en C65SOIFEM.

En effet, le gain petit signal atteint un maximum de 6 dB à 31GHz contre 14.5dB attendu à 28 GHz. Les paramètres S11 et S22 mesurés restent inférieurs à 10 dB sur une large bande de fréquence [24 -32 GHz] avec un décalage par rapport à la simulation. Les courbes mesurées nous révèlent un dysfonctionnement dans l'amplificateur équilibré. Afin de trouver les différentes causes liées à nos pertes de performances RF, plusieurs hypothèses ont été explorées.

➔ ***Décalage du process des actifs sur silicium***. Les structures élémentaires de puissance ont été fabriquées sur le même wafer. Les mesures effectuées par ST ont

montré qu'il y avait une bonne corrélation entre les résultats de mesure et les modèles du DK. De ce fait, on peut conclure que notre problème n'est pas lié à cette hypothèse.

➔ ***Une mauvaise extraction des éléments passifs***. De la même manière que pour les transistors de puissance, des structures passives (coupleurs hybrides, inductances) ont été fabriquées sur le même wafer. Les mesures effectuées par ST et les mesures du coupleur hybride du chapitre 2 ont montré qu'il y avait une très bonne corrélation entre la mesure et le modèle extrait. En conséquence, cette hypothèse ne peut pas être retenue pour expliquer notre décalage de performances RF.

➔ ***Une oscillation du circuit.*** Elle peut être observée de deux manières différentes. Le premier indicateur est la mesure des paramètres S. En effet, si on observe l'un des paramètres S11 ou S22 avec une valeur positive cela indique une oscillation. Dans notre cas, l'oscillation n'est pas visible car les coupleurs hybrides masquent la lecture des paramètres S11 et S22. Le deuxième indicateur est la mesure large signal avec un analyseur de spectre ou l'objectif est d'analyser le spectre du signal sur une large bande de fréquences (du continu jusqu'à la fréquence de fonctionnement *Fc*). La figure III-61 montre les résultats de mesure réalisés avec l'analyseur de spectre. Une oscillation base fréquence est présente et elle est automatiquement transposée à la fréquence de fonctionnement. Pour confirmer la présence de cette oscillation basse fréquence nous pouvons essayer de la faire disparaitre dans certaines conditions. En augmentant la puissance du signal injecté dans le circuit nous arrivons à enlever l'oscillation car nous venons polariser la structure à travers le signal RF et non avec les tensions DC. La deuxième façon est de diminuer le gain du transistor et de trouver une configuration des tensions d'alimentation (*Vcas*, *Vbias* et *Vcc*) pour que la cellule n'oscille pas. Cette manipulation nous révèle le problème de notre circuit, une oscillation est présente dans notre circuit et il faut à présent en trouver l'origine.

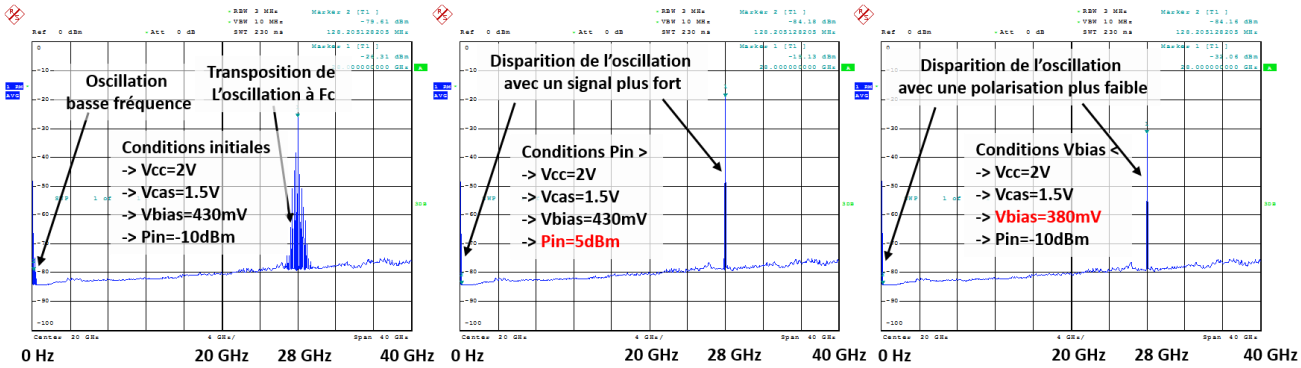


Figure III-61 : Mesures spectrales du PA équilibré en C65SOIFEM.

Une analyse complète des schémas et du layout de l'amplificateur de puissance a permis de trouver l'erreur qui a engendré l'oscillation du circuit. En effet, pour réduire le

nombre de pads, nous avons regroupé les tensions *Vbias* et *Vcas*. Cette connexion crée une boucle entre la sortie du premier étage et son entrée, illustrée sur la figure III-62.

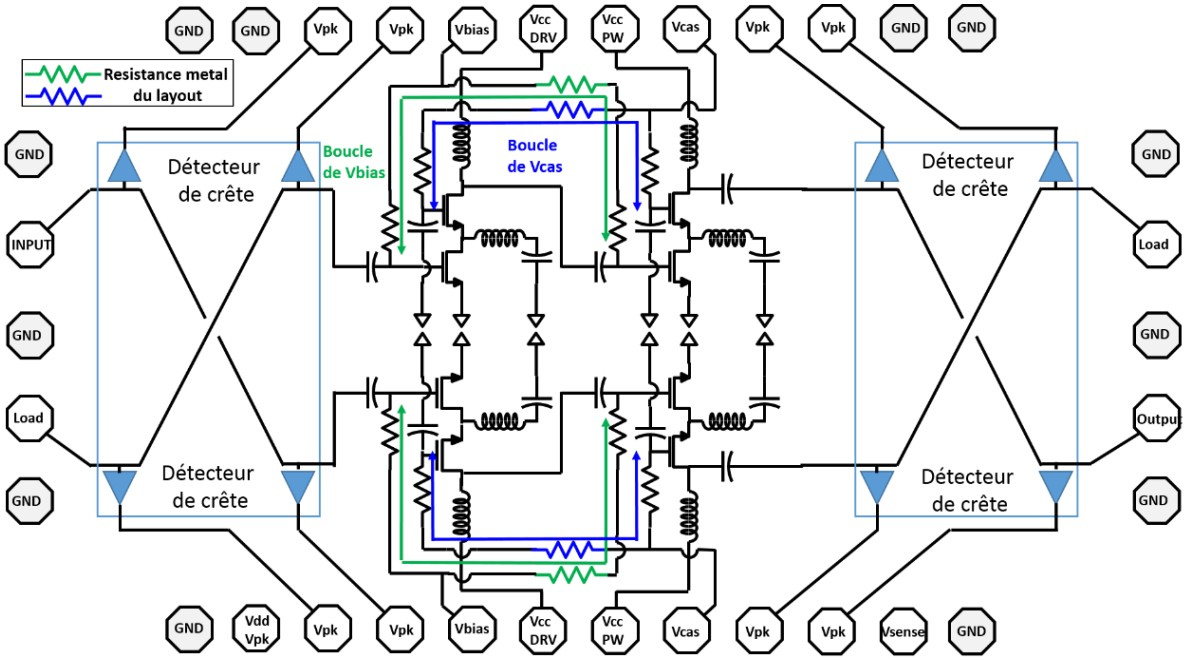


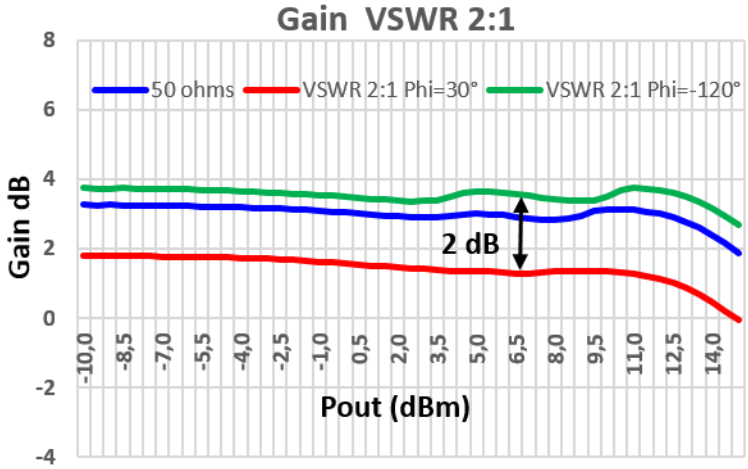
Figure III-62 : Schéma du PA équilibré avec les boucles d'oscillation.

Malgré la résistance métal du layout, la boucle n'est pas assez amortie et dans nos conditions initiales, on observe une oscillation. De plus, nous pouvons éteindre les étages indépendamment et ainsi observer le comportement DC de chaque étage amplificateur. Lorsque nous éteignons le premier étage, on observe un comportement sein sur l'étage de sortie. En effet, on mesure le bon courant de repos dans nos conditions initiales. En revanche, lorsqu'on commence à allumer le premier étage, on active la boucle *Vbias* et on observe une surconsommation de cet étage. Plusieurs solutions peuvent être envisagées pour corriger cette erreur et ainsi obtenir les performances RF désirées. La première solution est de rajouter une forte résistance (10kΩ) sur les boucles *Vbias* et *Vcasc* pour bien amortir ces boucles et ainsi éviter un retour du signal RF. La deuxième solution est de rendre indépendant les accès *Vbias* des premier et deuxième étages en ajoutant des pads. La dernière solution, plus réaliste serait d'alimenter les différentes structures à travers un miroir de courant.

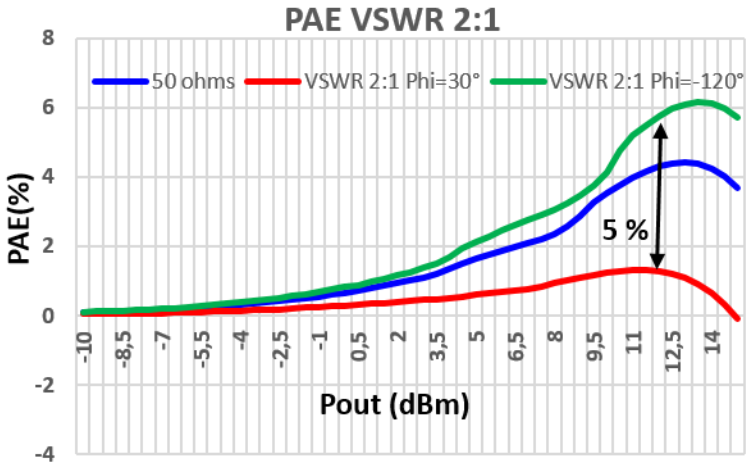
Finalement, on arrive à la conclusion que notre circuit oscille à cause d'une connexion entre la sortie du premier étage et son entrée. Il sera donc difficile de le mesurer dans de bonnes conditions. Toutefois, en jouant sur la polarisation des deux étages, on arrive à obtenir des résultats exploitables pour valider nos différents concepts.

3.3.2 Performances en large signal

Malgré l'oscillation et les mauvais résultats de mesure en petit signal, nous avons quand même réalisé des mesures large signal et load pull à 28 GHz. Les résultats de mesure sont illustrés sur la figure III-63. Ces mesures permettent seulement de confirmer l'intérêt d'une structure équilibrée face à la variation d'impédance, car on observe une faible variation de Gain et de PAE pour un VSWR 2 :1.



Gain mesuré à 28 GHz avec un VSWR 2 :1



PAE mesurée à 28 GHz avec un VSWR 2 :1

Figure III-63 : Résultats de mesure large signal du PA self contained.

3.3.3 Calibration de la structure

Dans ce paragraphe deux manipulations ont été réalisées pour calibrer la structure. La première calibration consiste à déterminer le point optimum des coupleurs hybrides. Pour cela, on commence par éteindre les diffèrents étages de l'amplificateur. Comme les coupleurs hybrides ne sont pas reconfigurables en fréquence, on injecte un signal RF en modifiant sa fréquence pour trouver le point de fonctionnement des coupleurs. Le critère pour considèrer la structure calibrée est l'équilibre des deux voies amplificatrices en observant les détecteurs de crête situés aux bornes du coupleur hybride. Une fois cet équilibre trouvé pour une certaine fréquence on considère que les coupleurs d'entrée et de sortie sont calibrés pour fonctionner à cette fréquence. La figure III-64, illustre les courbes en V du coupleur hybride de l'amplificateur de puissance self-contained.

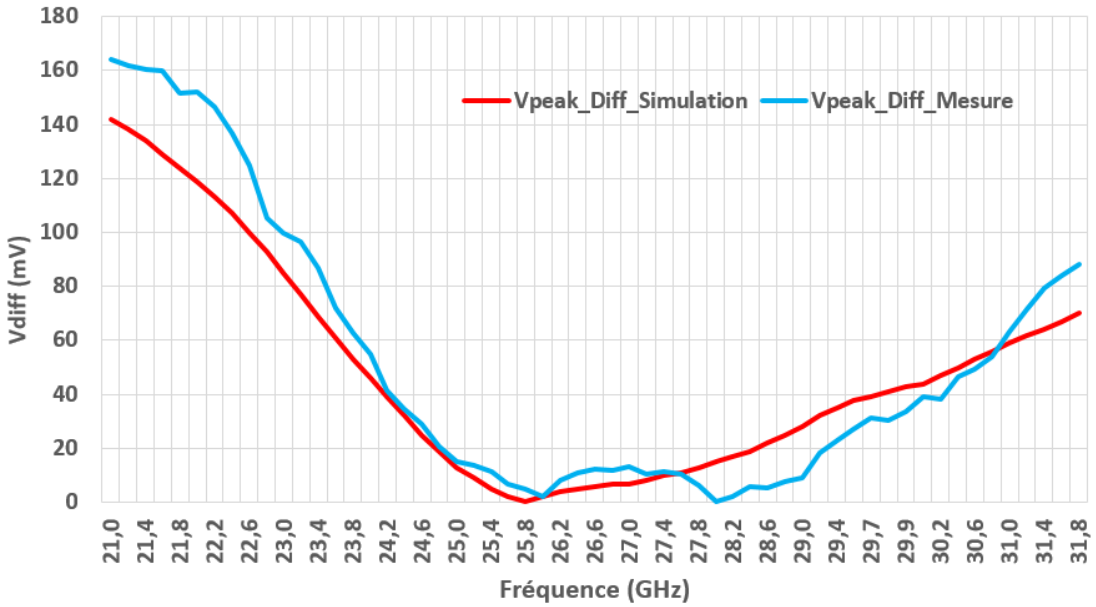


Figure III-64 : Résultats de mesure de la différence des *Vpeak* du coupleur hybride en fonction de la fréquence du signal RF sur le PA self contained.

Nous obtenons à une tolérance près les mêmes résultats que dans le chapitre 2 et cela est rassurant car ce sont les mêmes coupleurs qui ont été fabriqués sur le même silicium. En prenant une tolérance de 10 mV, le coupleur hybride a une plage de fonctionnement de 26 GHz jusqu'à 28 GHz.

La deuxième calibration consiste à déterminer la phase du signal de sortie. Comme pour le détecteur de phase du chapitre 2, les mesures de détection de phase aux fréquences millimétriques sont complexes à mettre en place, notamment avec la synchronisation entre les deux générateurs et la possibilité de contrôler cette phase. Pour des raisons matérielles, nous ne pouvons pas faire la manipulation souhaitée qui consistait à injecter deux signaux à 28GHz programmables en phase dans le PA self-contained. En revanche, il est possible de montrer le principe de fonctionnement avec un seul signal programmé en phase. La mise en place du banc de mesure est illustrée en figure III-65.

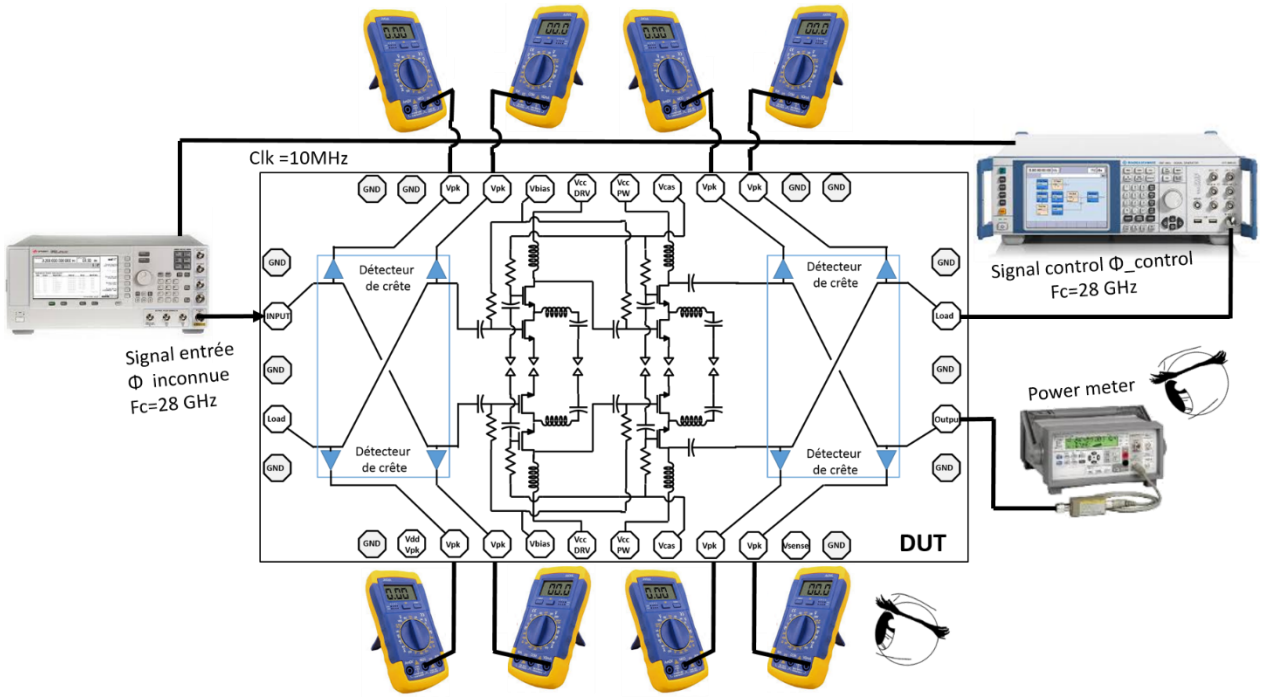


Figure III-65 : Banc de mesure pour détecter la phase du PA self contained.

L'objectif est de déterminer la phase du signal de sortie. Pour cela, on commence par allumer les diffèrent étages amplificateur. Les deux générateurs de signaux font fournir un signal à 28 GHz (à ± 10 MHz) avec une phase différente. Seul le générateur de sortie à la possibilité de sélectionner la phase du signal, c'est donc avec ce générateur que nous allons générer un signal programmable en phase. Les deux signaux vont entrer dans leur coupleur respectif. En fonction de la phase du signal de contrôle, on va observer la sortie DC du détecteur afin de tracer la variation du signal de sortie en fonction de cette phase.

Les résultats de mesure sont illustrés en figure III-66. Un maximum et un minimum sont remarquables sur ce tracé et permettent de déduire la phase du signal de sortie. Le maximum est obtenu lorsque la phase du signal de sortie et celui du signal de contrôle sont égales. En revanche, le minimum est observé lorsque la phase du signal de sortie et celle du signal de contrôle sont déphasées de 180°.

En analysant la sortie du coupleur avec le « power meter » ou la sortie DC du coupleur hybride, on obtient le même résultat. Les deux courbes sont très similaires et donnent la valeur de la phase du signal de sortie égale à 70°. On peut donc déduire que le signal émis par le générateur d'entrée à travers l'amplificateur de puissance à une phase de 70°.

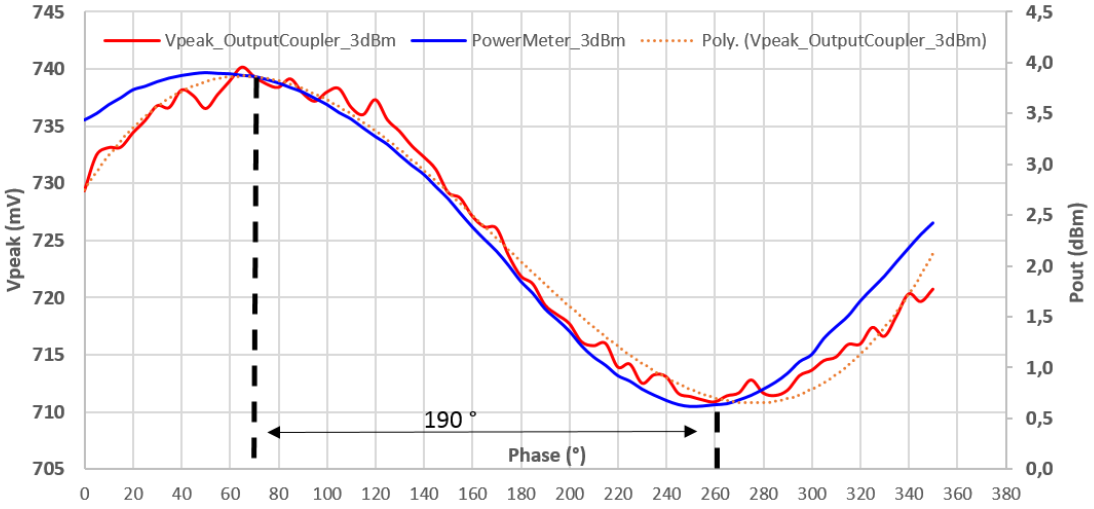


Figure III-66 : Résultats de mesures du détecteur de phase du PA self contained à 28GHz.

Ces mesures ont mis en avant la possibilité de calibrer un amplificateur de puissance équilibré au niveau des coupleurs hybrides et de la phase du signal. L'ajout de détecteurs de crête sur les entrées/sorties des coupleurs hybrides offre un degré de liberté supplémentaire à cette structure et la rend attractive pour les applications beamforming.

Le point regrettable de ces mesures est la découverte de l'oscillation du circuit dans certaines conditions qui masque les performances RF du PA self contained. Pour valider le concept à 100%, il faudrait corriger l'erreur layout et refaire la campagne de mesure pour obtenir les performances RF. La planification d'un nouveau « tape out » ne correspondant pas avec la date de soutenance de thèse, il ne nous est pas possible de présenter les résultats du circuit corrigé. En revanche, dans le cadre d'un projet interne à ST et sur ce même wafer, nous avons conçu un autre amplificateur de puissance équilibré dont les résultats de mesure peuvent nous donner une indication des performances du PA self-contained sans oscillation. Les mesures sont détaillées dans le paragraphe suivant.

III.4 Conception d'un amplificateur équilibré en C65SOIFEM

Dans le cadre d'un projet interne à ST, nous avons développé et fabriqué un amplificateur de puissance équilibré à 28 GHz. La méthodologie utilisée est la même que pour la conception des précédents PA. Les différences majeures avec le PA self-contained sont la polarisation des cellules de puissance qui se fait par le biais d'un miroir de courant et les coupleurs hybrides n'ont pas de détecteurs de crête (figure III-67). Ce circuit a été fabriqué sur le même wafer que le PA self-contained.

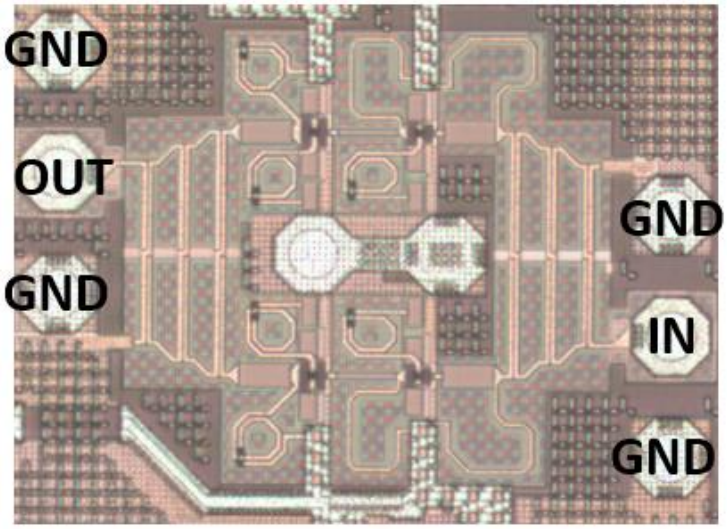


Figure III-67 : Photographie du PA équilibré en C65SOIFEM.

Les mesures petit signal sont effectuées directement sur le wafer 300 mm avec un analyseur de réseaux. Les pointes RF sont de type GSG avec des impédances d'entrée et de sortie de 50 Ω. La tension d'alimentation du circuit est fixée à 2V pour une consommation DC totale de 60 mW. Le gain petit signal atteint un maximum de 15,2 dB à 27GHz et 14,2 dB à 28 GHz. Les paramètres S11 et S22 mesurés restent inférieurs à -10 dB sur une large bande de fréquences [20->40 GHz] grâce au coupleur hybride. L'amplificateur est inconditionnellement stable comme en témoignent les courbes de la figure III-68 alignées avec les simulations.

La figure III-69 illustre les adaptations du PA équilibré en fonction des modes de fonctionnement ON ou OFF. Quel que soit le mode de fonctionnement les paramètres S11 et S22 restent inférieurs à -10dB avec une petite différence lorsqu'on passe du mode ON au mode OFF. Ces mesures confirment la robustesse d'un PA équilibrée face aux variations d'impédance.

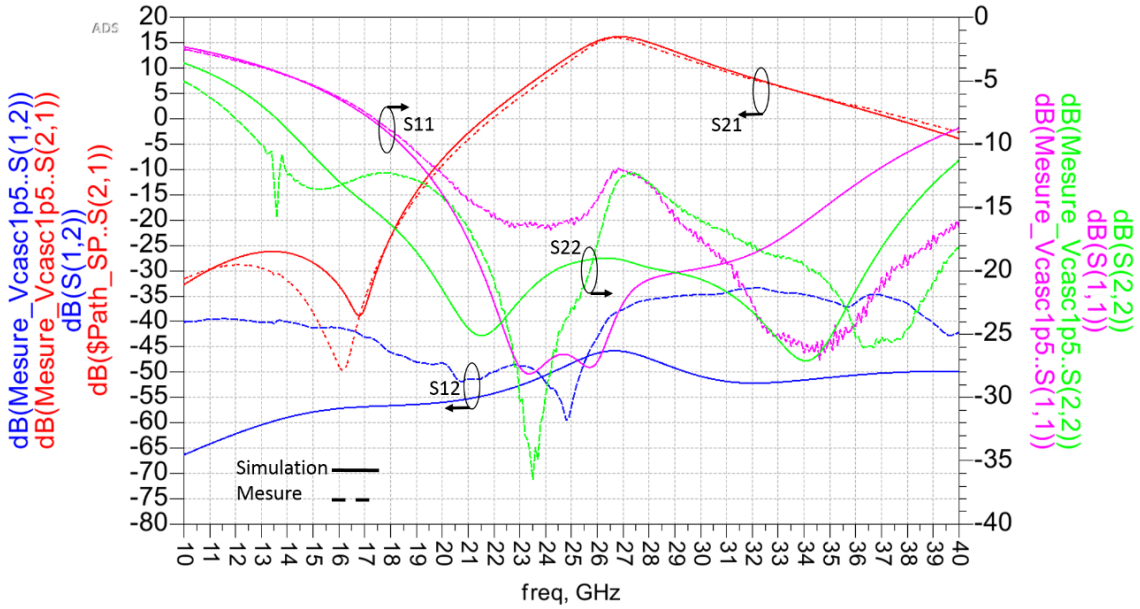


Figure III-68 : Paramètres S mesurés et simulés du PA équilibré en C65SOIFEM.

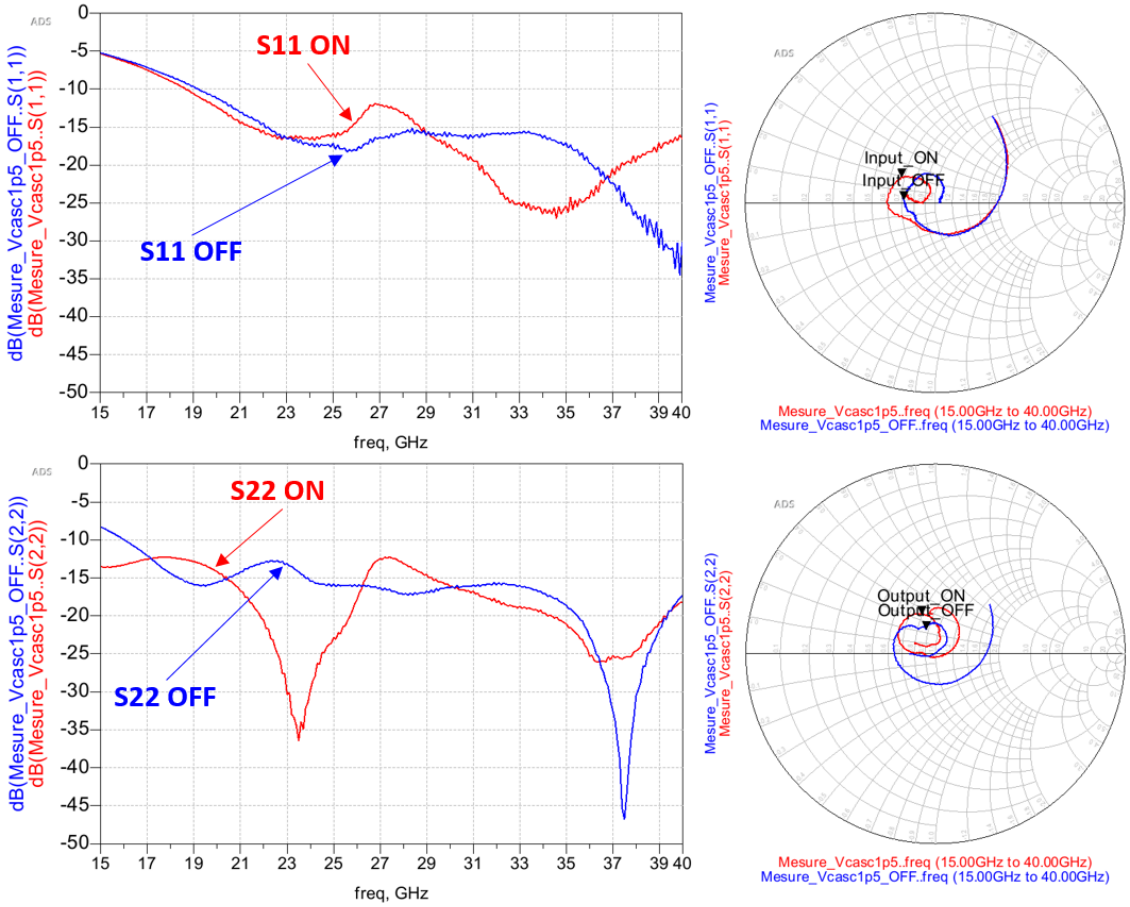


Figure III-69 : Paramètres S mesurés en mode ON/OFF du PA équilibré en C65SOIFEM.

Les mesures large signal sont réalisées à 27 GHz car c'est à cette fréquence que nous obtenons les meilleures performances du circuit. Le point de compression à 1dB et la puissance de saturation sont respectivement de 15dBm et 17 dBm. Le PA atteint un gain de 14,3 dB avec une PAE max de 23,5 %.

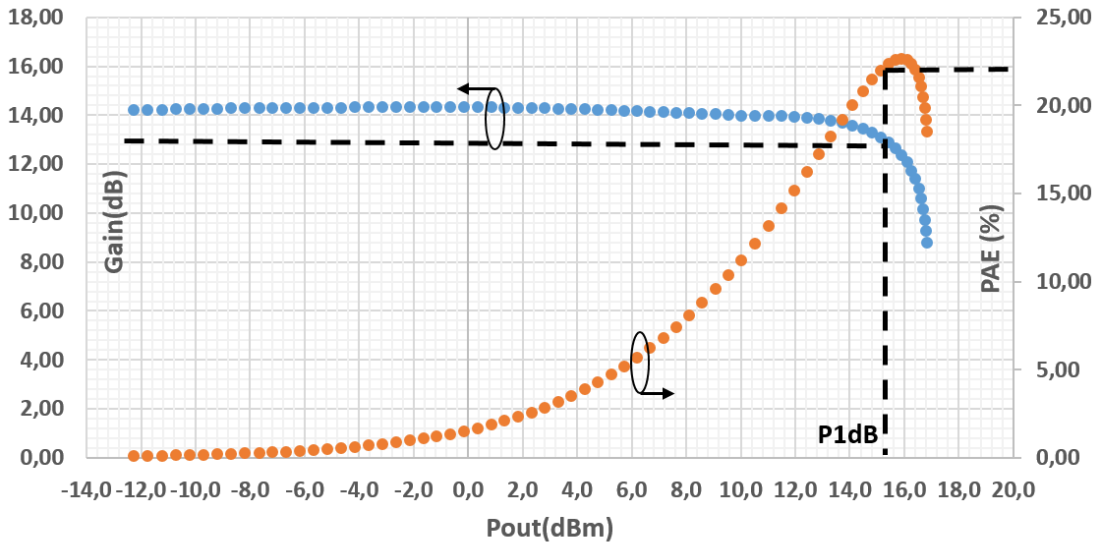


Figure III-70 : Performances large signal mesurées du PA équilibré en C65SOIFEM à 27GHz.

Le tableau III-6 permet de situer le PA équilibré mesuré par rapport l'état de l'art. Cette analyse de l'état de l'art met en évidence l'aspect compétitif de la structure équilibrée. En effet, ce PA présente des performances RF similaires à celles de la concurrence avec l'avantage de la robustesse aux variations d'impédance. On retiendra également que malgré la présence des coupleurs hybrides, la surface du PA (0,15mm^2) est l'une des meilleures par rapport aux autres PAs équilibrés [4][13].

Pour conclure, ces mesures nous donnent une bonne approximation des résultats potentiels du PA self-contained après correction du problème d'oscillation. Il resterait encore à mesurer le PA self-contained avec toutes les détections réalisables grâce aux détecteurs de crête.

Réf.	[10]	[11]	[12]	[4]	[13]	PA équilibré	**Ce travail PA équilibré**
Tech. [nm]	90 CMOS	28 Bulk CMOS	120 SiGe	28 FD-SOI CMOS	28 FD-SOI CMOS	BICMOS9 MW	**C65SOIFEM**
Fréq. [GHz]	60	30	28	27	31	28	**27**
Gain [dB]	13,2	15,7	15,3	16,4	21,9	14,5	**14,3**
P_{SAT} [dBm]	10,7	14	18,6	18,7	17,3	14,75	**17**
P_{-1dB} [dBm]	9	13,2	15,5	15,3	15,3	12,5	**15**
PAE_{MAX} [%]	9	35,5	35,3	12,4	21	17,9 %	**23,5 %**
S11 ON/OFF [dB]	-12/-	-17/-	-20/-	-15/-	-20/-	-22/-	**-12/-16.3**
S22 ON/OFF [dB]	-13/-	-6/-	-4/-	-22/-	-15/-	-15/-	**-12.4/-16.4**
Vdd [V]	1,2	1	3,5	2	2	1,7	**2.1**
Pdc [mW]	109	17,5	61,2	154	76	39,1	**60**
Taille [mm^2]	0,68	0,16	NC	0,54	0,5	0,122	**0,15**

Tableau III-6 : Comparaison du PA équilibré C65SOI avec l'état de l'art

III.5 Conclusion du chapitre

Ce troisième chapitre retrace l'ensemble du travail effectué sur les amplificateurs de puissance équilibrés (dit self-contained). Dans un premier temps, un amplificateur équilibré en technologie BICMOS9MW a été réalisé pour illustrer le principe d'une structure équilibrée. Ce PA a été fabriqué pour répondre aux besoins des applications beamforming de la future 5G et plus précisément à la problématique du couplage d'antennes.

Les mesures loadpull nous ont ensuite permis de mettre en avant la robustesse de l'amplificateur équilibré face aux variations d'impédance de sortie. Une variation mesurée de 1,1 dB et 5,5% de PAE en présence d'un VSWR 2 :1 a été observée. Finalement, le PA équilibré présenté illustre parfaitement le potentiel de cette structure pour les applications beamforming de la 5G en démontrant une robustesse aux variations d'impédance de charge.

Toutefois, une faiblesse a été identifiée dans cette structure au niveau des coupleurs hybrides. C'est pourquoi pour pallier ce point faible, un autre amplificateur de puissance équilibré a été conçu en technologie C65SOIFEM en intégrant de nouveaux concepts. L'ajout de détecteurs de crête sur les ports du coupleur hybride ont permis d'allier la notion de self-healing et de self-contained dans une même structure. En effet, les coupleurs hybrides garantissent une robustesse aux variations de charge tandis que les détecteurs apportent le coté self-healing où on vient observer le comportement de la structure sans modifier le fonctionnement global du circuit. Malgré la découverte de l'oscillation du circuit, les mesures effectuées sur le PA self-contained ont permis de confirmer son fonctionnement avec une calibration des coupleurs hybrides et une détection de la phase du signal de sortie.

Les mesures d'un PA équilibré en C65SOI donnent un aperçu des résultats de mesure qu'on pourrait atteindre avec le PA self-contained sans l'oscillation.

Pour conclure, les mesures effectuées ont permis de prouver que les PAs self-contained et équilibré sont compétitifs devant les autres amplificateurs de puissance avec l'atout majeur de la robustesse au niveau de la désadaptation d'impédance.

III.6 Références

[1]A. Larie, E. Kerhervé,B. Martineau, D. Belot ,"A compact 60GHz power amplifier using slow-wave transmission lines in 65nm CMOS ", *2013 European Microwave Integrated Circuit Conference*, p. 61‑64, 2013.

[2] J. Xia, A. Chung and S. Boumaiza, "A wideband millimeter-wave differential stacked-FET power amplifier with 17.3 dBm output power and 25% PAE in 45nm SOI CMOS," 2017 IEEE MTT-S International Microwave Symposium (IMS), Honololu, HI, 2017, pp. 1691-1694.

[3]K. Eisele, R. Engelbrecht, K. Kurokawa, "Balanced transistor amplifiers for precise wideband microwave applications", Solid-State Circuits Conference. Digest of Technical Papers, 1965 IEEE International, p. 18-19, 1965.

[4] B. Moret, V. Knopik and E. Kerherve, "A 28GHz self-contained power amplifier for 5G applications in 28nm FD-SOI CMOS," 2017 IEEE 8th Latin American Symposium on Circuits & Systems (LASCAS), Bariloche, pp. 1-4, 2017..

[5] A. Agah, J. A. Jayamon, P. M. Asbeck, L. E. Larson, J. F Bulckwalter, "Multi-Drive Stacked-FET Power Amplifiers at 90 GHz in 45 nm SOI CMOS ", IEEE IEEE Journal of Solid-State Circuits , Vol 49, Issue 5, 2014.

[6]S. Kulkarni, P. Reynaert " A Push-Pull mm-Wave power amplifier with <0.8° AM-PM distortion in 40nm CMOS ", *2014 IEEE International Solid-State Circuits Conference Digest of Technical Papers (ISSCC)*, p. 252‑253, 2014..

[7] A. Larie. "Conception d'amplificateurs de puissance hautement linéaires à 60 GHz en technologies CMOS nanométriques. ", PhD dissertation, University of Bordeaux, 2014.

[8] H. Asada, K. Matsushita, K. Bunsen, K. Okada and A. Matsuzawa, "A 60 GHz CMOS Power Amplifier Using Capacitive Cross-Coupling Neutralization with 16% PAE," IEEE EuMIC, pp.554-557, October 2011.

[9]G. Zhang, S. Chang, Z. Alon, " A high performance Balanced Power Amplifier and Its Integration into a Front-end Module at PCS Band ", *2007 IEEE Radio Frequency Integrated Circuits (RFIC) Symposium*, p. 251-254, 2007.

[10] H. Jeon, Y. Park, Y. Y. Huang, J. Kim, K. S. Lee, C. H. Lee, J. S. Kenney, " A Triple-Mode Balanced Linear CMOS Power Amplifier Using a Switched-Quadrature Coupler ", *IEEE J. Solid-State Circuits*, Vol. 47, n°9, p. 2019-2032, Septembre 2012.

[11] C. C. Lin, C. H. Yu, H. C. Kuo, H. R. Chuang ," Design of 60-GHz 90-nm CMOS balanced power amplifier with miniaturized quadrature hybrids ", *2014 IEEE Topical Conference on Power Amplifiers for Wireless and Radio Applications (PAWR)*, p. 52-54, 2014.

[12] S. Shakib, H. C. Park, J. Dunworth, V. Aparin, K. Entesari, " A 28GHz efficient linear power amplifier for 5G phased arrays in 28nm bulk CMOS ",*2016 IEEE International Solid-State Circuits Conference (ISSCC)*. p. 352-353, 2016.

[13] A. Sarkar, B. Floyd," A 28-GHz class-J Power Amplifier with 18-dBm output power and 35% peak PAE in 120-nm SiGe BiCMOS ", *2014 IEEE 14th Topical Meeting on Silicon Monolithic Integrated Circuits in Rf Systems (SiRF)*, p. 71-73, 2014.

[14] F. Torres, M. De Matos, A. Cathelin , E. Kerherve, " A 31 GHz 2 stage reconfigurable Balanced Power Amplifier with 32.6 dB Power Gain, 25,5% PAEmax and 17.9 dBm Psat in 28 nm FD SOI CMOS ", *2018 IEEE Radio Frequency Integrated Circuits Symposium (RFIC),* 2018.

[15] S. M. Bowers, K. Sengupta, K. Dasgupta, B. D. Parker, A. Hajimiri, " Integrated Self-Healing for mm-Wave Power Amplifiers ", *IEEE Trans. Microw. Theory Tech,*. Vol. 61, n°3, p. 1301-1315, mars 2013.

III.7 Table des illustrations

Figure III-1 : Exemple de calcul pour un PA avec une puissance de sortie de 16 dBm sous 2V 155
Figure III-2 : Exemple de droite de charge avec Rl=50,24Ω sous 2V 155
Figure III-3 : Classes de fonctionnement en fonction de *Idc* 156
Figure III-4 : Structure mode commun 157
Figure III-5 : Structure différentielle 157
Figure III-6 : Structure équilibrée 158
Figure III-7 : Différentes topologies de la cellule de puissance 158
Figure III-8 : Exemple de caractéristiques DC d'un MOS (a) et d'un bipolaire (b) 160
Figure III-9 : Schémas petit signal d'un MOS [7] 161
Figure III-10 : Impact des parasites d'un MOS. 162
Figure III-11 : Représentation des cercles de stabilité sur l'abaque de Smith. 164
Figure III-12 : Représentation de la stabilité d'un transistor. 165
Figure III-13 : Techniques de stabilisation d'un transistor. 165
Figure III-14 : Calcul des paramètres *Y* d'une structure dégénérée. 167
Figure III-15 : Résultat de calcul d'une structure dégénérée. 167
Figure III-16 : Calcul des paramètres Y d'une structure neutrodynée. 169
Figure III-17 : Résultat de calcul d'une structure neutrodyné. 169
Figure III-18 : Comportement des éléments localisés (L et C) dans l'abaque de Smith. 171
Figure III-19 : Résultats de simulation de la structure stacked + interstack avec DC block et DC feed. 172

Figure III-20 : Résultats de simulation de la structure stacked + interstack en ayant ramené les impédances sur l'axe des réels de l'abaque de Smith. 173
Figure III-21 : Représentation d'une piste de métal blindée ou non. 174
Figure III-22 : Représentation des capacités de découplage. 175
Figure III-23 : Simulation thermique de la structure stacked en C65SOIFEM. 176
Figure III-24 : Floorplan de la structure stacked + interstack. 176
Figure III-25 : Schéma du PA neutrodyné équilibré. 177
Figure III-26 : Photographie du PA neutrodyné équilibré. 177
Figure III-27 : Layout de la cellule de puissance neutrodynée. 178
Figure III-28 : Vue 3D des baluns d'entrée et de sortie. 179
Figure III-29 : Différentes topologies de balun. 179
Figure III-30 : Vérification différentielle du balun. 180
Figure III-31 : Vérification du déséquilibre en amplitude et en phase du balun. 181
Figure III-32 : Coupleurs hybrides d'entrée et de sortie. 181
Figure III-33 : Résultat de simulation des coupleurs hybrides d'entrée et de sortie. 182
Figure III-34 : Vue 3D de la résistance de ballast. 182
Figure III-35 : Miroir de courant. 183
Figure III-36 : Floorplan du PA équilibré en B9MW_M5. 184
Figure III-37 : Synoptique d'un PA équilibré. 185
Figure III-38 : Impédances vues par les PA à travers un coupleur hybride. 186
Figure III-39 : Phénomène de VSWR sur un PA. 187
Figure III-40 : Impact du VSWR sur un PA équilibré. 188
Figure III-41 : Paramètres S mesurés et simulés du PA équilibré en BICMOS9MW. 190
Figure III-42 : Performance en gain et en rendement à 28GHz du PA équilibré en BICMOS9 MW. 190
Figure III-43 : Performance en gain et PAE à 28GHz du PA équilibré pour différents Vcc. 191
Figure III-44 : Banc de mesure load pull. 192
Figure III-45 : Résultat de mesure du PA équilibré en présence de VSWR égal à 2 :1. 192
Figure III-46 : Mesure du Gain(Pout) et de PAE(Pout) du PA équilibré en présence de VSWR égal à 2 :1. 193
Figure III-47 : Résultat de mesure du PA équilibré alimenté sous 1,8V en présence de VSWR égale à 2 :1. 193
Figure III-48 : Résultat de mesure du PA équilibré alimenté sous 1,7V en présence de VSWR égal à 3 :1. 194
Figure III-49 : Schéma du PA self contained. 197
Figure III-50 : Photographie et layout du PA self contained. 197
Figure III-51 : Structure stacked + interstack. 198
Figure III-52 : Layout des cellules de puissances du PA self contained. 199

Figure III-53 : Vue 3D des inductances du PA self contained. 200
Figure III-54 : Vue 3D du coupleur hybride avec les détecteurs de crête. 201
Figure III-55 : Résultats de simulation des coupleurs hybrides avec les détecteurs de crête. 202
Figure III-56 : Floorplan du PA self contained. 203
Figure III-57 : PA self-healing [14]. 205
Figure III-58 : Performances du PA self-healing [14]. 206
Figure III-59 : Points d'observation du PA self-contained. 209
Figure III-60 : Paramètres S mesurés et simulés du PA équilibré en C65SOIFEM. 210
Figure III-61 : Mesures spectrales du PA équilibré en C65SOIFEM. 211
Figure III-62 : Schéma du PA équilibré avec les boucles d'oscillation. 212
Figure III-63 : Résultats de mesure large signal du PA self contained. 213
Figure III-64 : Résultats de mesure de la différence des *Vpeak* du coupleur hybride en fonction de la fréquence du signal RF sur le PA self contained. 214
Figure III-65 : Banc de mesure pour détecter la phase du PA self contained. 215
Figure III-66 : Résultats de mesures du détecteur de phase du PA self contained à 28GHz. 216
Figure III-67 : Photographie du PA équilibré en C65SOIFEM. 217
Figure III-68 : Paramètres S mesurés et simulés du PA équilibré en C65SOIFEM. 218
Figure III-69 : Paramètres S mesurés en mode ON/OFF du PA équilibré en C65SOIFEM… 218
Figure III-70 : Performances large signal mesurées du PA équilibré en C65SOIFEM à 27GHz. 219

III.8 Table des tableaux

Tableau III-1 : Liste des spécifications d'un amplificateur de puissance 154
Tableau III-2 : Impact des interconnexions d'un MOS 162
Tableau III-3 : Condition de stabilité suivant les valeurs de k_{Rollet} et Δ 163
Tableau III-4 : Calcul du VSWR pour un PA conventionnel 187
Tableau III-5 : Comparaison du PA BICMOS9MW avec l'état de l'art 195
Tableau III-6 : : Comparaison du PA équilibré C65SOI avec l'état de l'art 220

Conclusion générale

Les défis des amplificateurs de puissance engendrés par la prochaine génération des télécommunications ont été identifiés et des solutions sont proposées dans ce manuscrit. Ces travaux de thèse portent sur la conception de solutions robustes avec ajustement de la fréquence centrale et détection de phase pour des amplificateurs de puissance à base de coupleurs hybrides pour la 5G.

Le premier chapitre présente la nouvelle génération des télécommunications et pose le contexte de ces travaux de thèse. Il permet de situer la 5G dans le monde des communications sans fil, en définissant les besoins et les caractéristiques. Le réseau 4G continuera de fournir l'accès pour le spectre de 1 GHz à 6 GHz. Ce dernier sera complété avec le déploiement du réseau 5G pour allouer un nouveau spectre au-delà de 6 GHz jusqu'à 100 GHz avec un intérêt particulier pour les bandes de fréquences millimétriques notamment autour de 28GHz. La technologie CMOS apparait prometteuse pour le marché de masse que vise la 5G, d'autant qu'aujourd'hui l'intégration des fonctions CMOS sur silicium permet un fonctionnement compétitif aux fréquences millimétriques. L'utilisation du beamforming pour les applications 5G apparait comme une solution prometteuse. Elle offre de nombreux avantages mais possède un handicap pour les éléments RF. Le couplage entre antennes est mis en exergue dans ce premier chapitre. Il existe forcément un cas d'utilisation où les éléments RF verront nécessairement un VSWR supérieur à 1 qui dégrade les performances générales de l'application. De plus, une comparaison entre les structures classique et équilibrée a mis en avant l'avantage majeur d'un PA équilibré avec une faible variation de ses paramètres RF face aux variations de VSWR. Ces résultats renforcent notre idée de l'utiliser pour les amplificateurs de puissances autonomes dans un réseau d'antennes.

Finalement, pour répondre à toutes les attentes de la 5G et aux contraintes du beamforming, il est intéressant de se focaliser sur la phase des signaux dans un réseau d'antennes. De nouvelles pistes de recherche axées autour d'un amplificateur de puissance équilibré ont été explorées. Elles permettent d'utiliser au maximum les avantages d'une telle structure tout en proposant une détection de la phase des différents signaux (chapitre II). Ces dernières innovations présentent l'avantage d'avoir le même dispositif composé d'un coupleur hybride classique auquel on ajoute des détecteurs de tension à ses bornes. Ces trois éléments (coupleur auto calibré et les deux détecteurs phase) ont été réalisés sur silicium et des mesures probantes ont validé leur fonctionnement. Ces idées ont été brevetées dans le cadre d'une collaboration entre STMicroelectronics et le laboratoire IMS. Deux exemples non limitatifs d'utilisation de ces concepts dans une structure de PA équilibré ont été présentés dans ce deuxième chapitre.

Le troisième chapitre détaille la conception d'amplificateurs équilibrés à 28 GHz en technologie BICMOS9MW et C65SOIFEM de chez STMicroelectronics. Pour ce faire, un premier amplificateur équilibré a été conçu, pour mettre en avant l'avantage d'une telle structure face aux variations de VSWR que peut présenter un réseau d'antennes. Cet amplificateur équilibré atteint en mesure, une puissance maximale de 12,5 dBm avec un gain de 14,5 dB et une consommation de 39 mW sous 1.7 V d'alimentation. Pour compléter l'analyse, les mesures loadpull ont validé la robustesse de l'amplificateur équilibré face aux variations d'impédance de sortie. Une variation mesurée de 1,1 dB et 5,5% de PAE en présence d'un VSWR 2 :1 a été observée.

Toutefois, une faiblesse a été identifiée dans cette structure au niveau des coupleurs hybrides. C'est pourquoi pour pallier ce point, un autre amplificateur de puissance équilibré a été conçu en technologie C65SOIFEM en intégrant les nouveaux concepts du chapitre deux. L'ajout de détecteurs de crête sur les ports du coupleur hybride ont permis d'allier les notions de self-healing et de self-contained dans une même structure et ainsi d'obtenir de meilleures performances que pour un PA conventionnel.

Une oscillation sur ce circuit a été détectée et les performances RF de ce PA équilibré avec les détecteurs de crête sur les coupleurs hybrides ne sont pas au rendez-vous. En revanche, les mesures réalisé sur le PA équilibré en C65SOIFEM nous donnent un aperçu des résultats qu'on pourrait obtenir sans l'oscillation. A 27 GHz, le PA équilibré est capable de délivrer une puissance maximale de 15 dBm avec 14,3 dB de gain et une consommation statique de 60 mW sous 2 V d'alimentation.

Perspectives

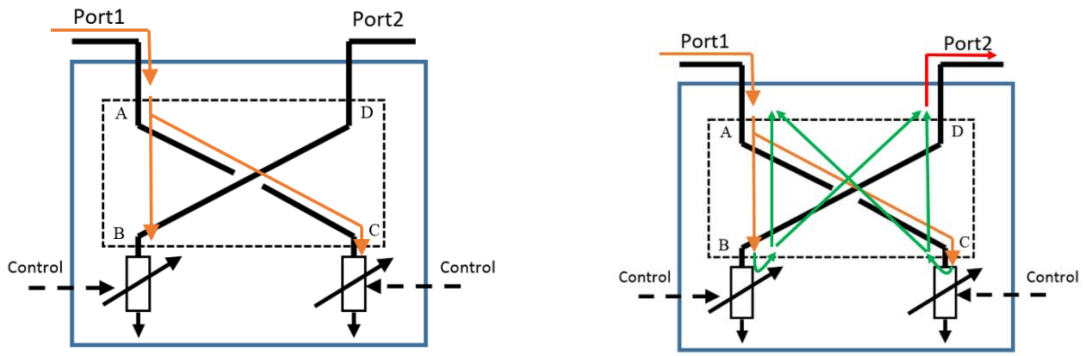
A travers ces réalisations, il apparait qu'un amplificateur de puissance conventionnel peut être modifié afin de le rendre robuste à son environnement. Toutefois, un amplificateur de puissance est rarement seul dans un produit et doit donc prendre en compte les autres modules pour former un Front End Module (FEM). C'est pourquoi des travaux de recherche sont encore nécessaires pour rendre un FEM performant en fonction de son environnement. Trois perspectives en rapport avec les différents chapitres de ce manuscrit sont répertoriées ci-après et ont pour objectif d'améliorer le fonctionnement d'un FEM.

Perspective n°1 : Répartition d'antennes éléments pour créer un réseau d'antennes réduisant l'effet de couplage

Suite aux travaux menés dans le chapitre 1 sur l'effet de couplage d'antennes, une étude sur la disposition du réseau d'antennes serait intéressante pour optimiser le VSWR. En effet, pour rappel, le calcul de VSWR est basé sur la somme des contributions que chaque antenne voit dans son environnement. Au premier degré, on peut approximer le couplage d'antennes par la distance entre chaque élément. De ce fait, un placement autre qu'une matrice rectangulaire ou carrée devrait modifier le VSWR du réseau d'antennes. Par exemple, sur un réseau d'antennes de 64 éléments une disposition circulaire ou carrée avec un gradient d'écartements entre les éléments serait un bon candidat pour réduire le couplage d'antennes. En effet, les antennes situées au centre ont un écartement plus important que celles situées à l'extérieur du cercle. Cette disposition devrait avoir comme effet de diminuer les contributions des antennes centrales puisqu'elles ont une plus grande distance entre elles. En revanche, sur les extérieurs, les antennes verront moins de contributeurs donc elles peuvent être disposées avec un plus petit écartement. Finalement, cette architecture devrait homogénéiser le couplage entre les antennes tout en le diminuant pour une même surface occupée. Attention toutefois à ne pas faire des réseaux d'antennes trop complexes qui impliqueraient une complexité du PCB pour faire le routage des différents accès aux antennes élémentaires. Il faut garder en tête que le coût de fabrication reste important

Perspective n°2 : L'utilisation d'un coupleur hybride pour réaliser la fonction de déphaseur

Dans le chapitre 2, nous avons exposé deux concepts pour détecter le déphasage entre deux signaux. Pour compléter cette fonctionnalité, il serait intéressant d'ajouter un déphaseur pour corriger les éventuels déphasages observés. Actuellement, dans la littérature on trouve des déphaseurs « polyphase » [1] qui consistent à associer des résistances et des capacités pour faire un filtre RC et ainsi créer un déphasage entre l'entrée et la sortie. Généralement, ce dispositif est associé à un amplificateur variable pour compenser les pertes importantes du filtre RC. Les déphaseurs à base d'éléments passifs sont rares et présentent un avantage majeur au niveau des pertes. C'est pourquoi il serait avantageux d'utiliser le coupleur hybride en tant que déphaseur. Pour cela, on utilise un coupleur classique auquel on connecte deux impédances complexes variables comme illustré sur la figure IV-1.



a) Déphaseur étape 1 b) Déphaseur étape 2

Figure IV-1 : Représentation d'un coupleur hybride utilisé comme déphaseur

On injecte un signal sur le port1, le coupleur étant utilisé comme un « Splitter ». avec le signal d'entrée qui va se diviser en deux parts égales. Une partie du signal va effectuer le trajet A->B (avec les pertes et déphasage associés à ce chemin) et l'autre partie va effectuer le trajet A->C (avec les pertes et déphasage associés). A ce stade, les deux impédances complexes sont différentes de l'impédance de référence du coupleur, ce qui implique un coefficient de réflexion complexe (un module et un angle). De ce fait, le signal aux points B et C va être réfléchi avec une certaine amplitude et une certaine phase qui dépendent de l'impédance sélectionnée. Les signaux réfléchis vont retraverser le coupleur et vont se recombiner sur les ports 2 et 1. La recombinaison sur le port 1 est dite destructive car les signaux sont en opposition de phase, en revanche sur le port 2 la recombinaison est constructive car les signaux sont en phase. On obtient donc sur le port2 un signal avec une atténuation égale au module du coefficient de réflexion et un déphasage lié à l'angle du coefficient de réflexion.

Pour réaliser ce bloc, deux éléments doivent être intégrés, un coupleur hybride et une impédance complexe variable. Nous avons pu voir que le coupleur hybride est facilement intégrable. En revanche l'impédance complexe variable est plus difficile à intégrer sur silicium. A partir de l'équation du coefficient de réflexion, on arrive à exprimer le déphasage en fonction de l'impédance complexe présentée aux bornes du coupleur hybride.

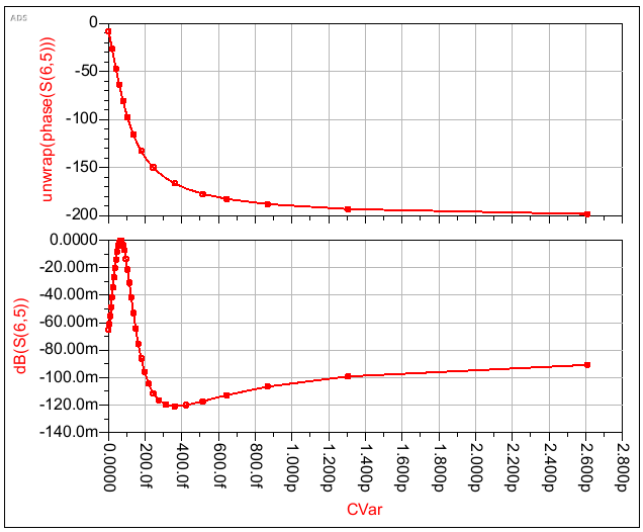
$$Z_L = Z_C \frac{1 + |\Gamma| * \cos(\text{Angle}) + |\Gamma| * \sin(\text{Angle}) * j}{1 - |\Gamma| * \cos(\text{Angle}) - |\Gamma| * \sin(\text{Angle}) * j} \quad \text{(IV-1)}$$

Le module du coefficient de réflexion noté : $|\Gamma|$
L'angle du coefficient de réflexion noté : Angle.

A partir de cette expression, on utilise Matlab ou Excel pour effectuer ce calcul et déterminer les impédances complexes en fonction du déphasage. Pour finir, on s'intéresse uniquement à la partie imaginaire et on calcule la valeur de la capacité pour réaliser cette partie imaginaire en utilisant l'équation (IV-2).

$$C = \frac{1}{2 * \pi * Fc * Im(Zl)} \qquad \text{(IV-2)}$$

Les résultats de simulation sont présentés en figure IV-2. Pour différentes valeurs de capacité, on arrive à déphaser le signal de 0° à 180° avec 0.15dB de pertes.



a) Résultat de simulation d'un déphaseur idéal

CVar	unwrap(phase(S(6,5)))
1.000 f	-8.018
4.950 f	-11.83
9.900 f	-16.65
14.91 f	-21.57
20.04 f	-26.61
25.16 f	-31.65
30.46 f	-36.84
35.79 f	-42.01
41.31 f	-47.30
47.07 f	-52.72
53.00 f	-58.18
59.16 f	-63.69
65.63 f	-69.28
72.36 f	-74.87
79.43 f	-80.48
86.91 f	-86.11
94.94 f	-91.80
103.9 f	-97.75
113.7 f	-103.7
124.3 f	-109.7
136.1 f	-115.6
148.7 f	-121.4
162.7 f	-127.1
178.6 f	-132.8
196.9 f	-138.4
218.4 f	-144.2
243.8 f	-149.8
274.5 f	-155.4
312.8 f	-161.0
361.0 f	-166.5
424.3 f	-171.9
513.6 f	-177.4
644.8 f	-182.7
866.3 f	-188.0
1.304 p	-193.3
2.608 p	-198.4

b) Table de correspondance entre *Cvar* et le déphasage

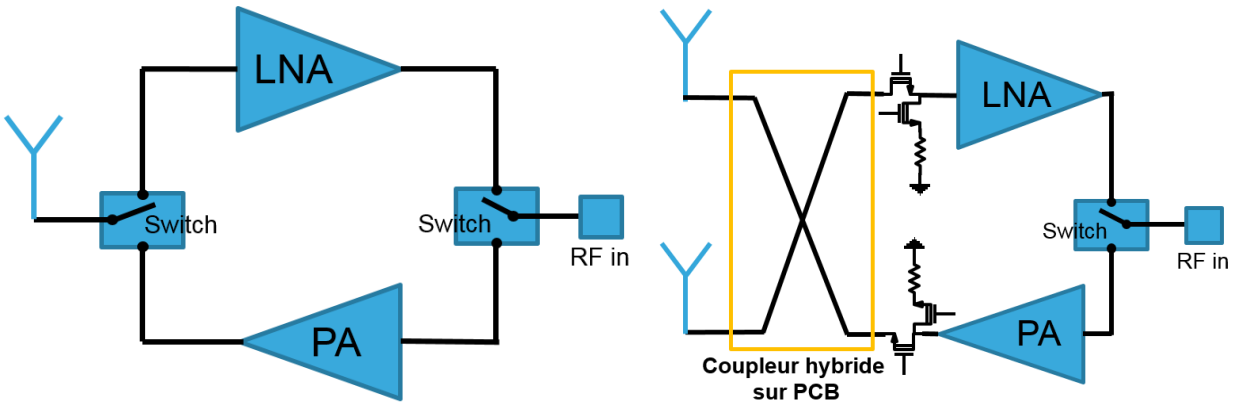
Figure IV-2 : Résultats de simulation d'un coupleur hybride utilisé comme déphaseur à 28 GHz

Ces résultats doivent être cependant nuancés car l'impédance complexe modélisée et celle du coupleur hybride sont idéales sans prise en compte des parasites. Le défi est d'intégrer les éléments sur silicium en minimisant les effets parasites pour garantir les performances RF.

Perspective n°3 : Co-intégration d'un amplificateur équilibré avec les autres blocs d'un front end module

L'amplificateur de puissance n'est pas seul dans un émetteur récepteur. Il doit s'intégrer avec les autres blocs tels que le LNA, et le switch. L'un des principaux défis est de faire cohabiter le PA et le LNA sans que l'un dégrade les performances de l'autre. Dans la plupart des cas, on retrouve l'architecture switch + PA +LNA comme illustré sur la figure IV-3-a. Une autre option est d'utiliser un coupleur hybride pour relier les deux éléments PA et LNA (figure IV-3-b). En émission le coupleur hybride est utilisé pour créer la quadrature des signaux et ainsi réaliser une polarisation circulaire de l'antenne. C'est-à-dire, que le champ créé par l'antenne va circuler dans le sens des aiguilles d'une montre ou à l'inverse. Cela dépend du déphasage ±90° entre les deux voies. En réception, l'antenne reçoit un champ

circulaire qui va créer deux signaux déphasés de 90°. Par l'intermédiaire du coupleur hybride la majorité du signal est redirigé vers le LNA.



a) FEM avec PA, LNA et Switch

b) FEM sans switch

Figure IV-3 : Architectures de Front-End Module

Les points sensibles de ces structures sont le changement de mode et les transferts d'impédance pour ne pas perturber le voisin. En effet, pour le bon fonctionnement du système global, il faut que les impédances de sortie soient constamment équilibrées. En général, lorsqu'on change de mode, cela s'accompagne d'une compensation d'impédance de l'autre bloc pour éviter un déséquilibre. Cette compensation va avoir des effets négatifs sur les paramètres gain, linéarité et Pout pour le PA, ainsi que NF et linéarité pour le LNA.

Une alternative à ces problèmes de commutation de mode, serait d'assembler un PA équilibré et un LNA équilibré (figure IV-4). En effet, comme nous avons pu le voir, quel que soit le mode de fonction du bloc RF (ON ou OFF), la structure équilibrée présente toujours la même impédance. C'est cette propriété qui est intéressante car il n'est pas nécessaire de changer d'impédance en fonction du mode d'utilisation. On présente toujours la même impédance au coupleur hybride de sortie et ainsi on ne le déséquilibre pas.

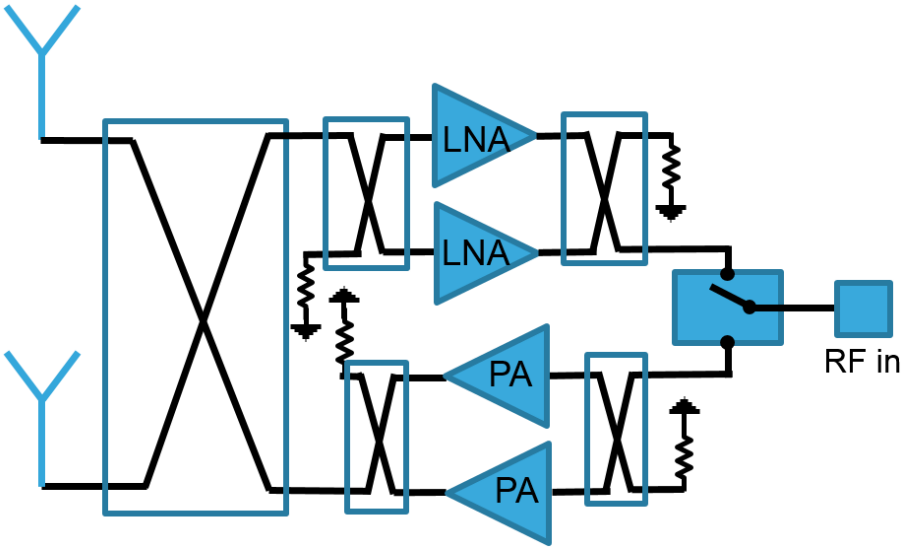


Figure IV-4 : FEM à architecture complètement équilibrée.

Dans le chapitre 3, nous avons exposé les résultats d'un amplificateur de puissance équilibré qui pourrait être intégré dans ce type d'architecture. Le défi actuel est donc de réaliser un amplificateur faible bruit équilibré et de regarder comment se comporte les deux structures ensemble. Pour finir, une attention particulière doit être portée sur le coupleur de sortie qui doit être intégré sur silicium en minimisant sa surface et ses pertes.

Tables des illustrations

Figure IV-1 : Représentation d'un coupleur hybride utilisé comme déphaseur 229
Figure IV-2 : Résultats de simulation d'un coupleur hybride utilisé comme déphaseur à 28 GHz 230
Figure IV-3 : Architectures de Front-End Module 231
Figure IV-4 : FEM à architecture complètement équilibrée 232

Liste des travaux publiés

Brevets

- V. Knopik, J. Forest, E. Kerherve," Phase detector using hybrid coupler and Min-Max comparison", ST REF: 18-GR1CO-0053WO01, 2018.
- V. Knopik, J. Forest, E. Kerherve," Phase detector using hybrid coupler and calculation", ST REF: 18-GR1CO-0054WO01, 2018.
- V. Knopik, J. Forest, E. Kerherve," Self-calibrated hybrid coupler", ST REF: 17-GR1CO-0436WO01, 2017.

Conférences internationales

- J. Forest, V. Knopik, E. Kerherve, '' RF integrated hybrid coupler for beamforming application", 2020 IEEE MTT-S international Microwave Symposium, 2020. (*en cours de validation*)
- J. Forest, V. Knopik, E. Kerherve, '' Balanced PA for beamforming application", 2019 Asia Pacific Microwave Conference (APMC), 2019.

Workshop

- V. Knopik, J. Forest, E. Kerherve, S. Voisin," PA design in silicon (SiGe & CMOS) among other III-V processes for advanced beamformed applications", *2019 IEE IMS WDM workshop*, Boston, 2019.
- V. Knopik, E. Kerherve, B. Moret, J. Forest, " Self-Contained Power Amplifier : How to Think Multiple PA Networks for Beam Forming 5G Applications ? ", *2017 IEEE MTT-S International Microwave Symposium (IMS),* 2017.
- E. Kerherve, V. Knopik, B. Moret, J. Forest, " Self-Contained Power Amplifier for 5G Mobile Communications Applications ". *2017 12th European Microwave Integrated Circuits Conference (EuMIC)*, 2017.

Conférences nationales

- J. Forest, V. Knopik, E. Kerherve, '' PA Equilibré pour les applications beamforming", GDR Ondes, 2019.
- J. Forest, V. Knopik, E. Kerherve, "5G Self Contained Balanced Power Amplifier", 2018 Workshop Labo commun IMS et ST, Crolles, 2019.
- J. Forest, V. Knopik, E. Kerherve, "5G Self Contained Balanced Power Amplifier", 2018 Workshop Labo commun IMS et ST, Crolles, 2018.