



HAL
open science

Réalisation et optimisation de transistors HEMT GaN forte puissance et haute fréquence par technologie de transfert de couches sur substrat hôte

Mahmoud Abou Daher

► **To cite this version:**

Mahmoud Abou Daher. Réalisation et optimisation de transistors HEMT GaN forte puissance et haute fréquence par technologie de transfert de couches sur substrat hôte. Electronique. Université Paul Sabatier - Toulouse III, 2020. Français. NNT : 2020TOU30046 . tel-03001284

HAL Id: tel-03001284

<https://theses.hal.science/tel-03001284>

Submitted on 12 Nov 2020

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



THÈSE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par
Université Toulouse 3 Paul Sabatier (UT3 Paul Sabatier)

Présentée et soutenue par

Mahmoud ABOU DAHER

Le 23/06/2020

Titre :

Réalisation et optimisation de Transistors HEMT GaN forte puissance et haute fréquence par technologie de transfert de couches sur substrat hôte.

École doctorale et discipline ou spécialité

ED GEET : Électromagnétisme et Systèmes Haute Fréquence

Unité de recherche

LAAS : Laboratoire d'analyse et d'architecture des systèmes

IEMN : Institut d'électronique de microélectronique et de nanotechnologie

Directeur de Thèse

Mr. Jean Guy TARTARIN

Jury

Mr. Jean-Claude DE JAEGER, Co-Directeur de thèse

Mme. Marie LESECQ, Encadrante de thèse

Mr. Jean-Pierre VILCOT, Président du jury

Mme. Nathalie LABAT, Rapporteuse de thèse

Mr. Yannick GUHEL, Rapporteur de thèse

Mr. Sylvain DELAGE, Examineur de thèse

Mr. Benjamin DAMILANO, Examineur de thèse

Remerciements

Ce travail de thèse a été effectué dans le cadre d'une codirection entre l'Institut d'Électronique de Microélectronique et de Nanotechnologie (IEMN) et le Laboratoire d'Analyse et d'Architecture des Systèmes (LAAS).

Je tiens à exprimer mes remerciements à Monsieur Thierry MELIN directeur du laboratoire IEMN et Monsieur Liviu NICU directeur du laboratoire LAAS pour m'y avoir accueilli.

Je remercie tout d'abord Monsieur Jean-Pierre VILCOT (IEMN) pour avoir accepté d'être le président du jury de cette thèse.

J'adresse mes sincères remerciements à Madame Nathalie LABAT professeur à l'université de Bordeaux et à Monsieur Yannick GUHEL maître de conférences - HDR à l'université de Caen Normandie, pour avoir fait l'honneur de rapporter ce travail.

Je remercie également Monsieur Benjamin DAMILANO (CHREA-CNRS) et Monsieur Sylvain DELAGE (III-V Lab) pour avoir accepté d'examiner ce travail.

Mes remerciements vont également à Mon directeur Monsieur Jean-Guy TARTARIN (LAAS) et mon co-directeur Monsieur Jean-Claude DE JAEGER (IEMN). Je vous remercie pour la confiance que vous m'avez accordée en m'accueillant dans vos équipes, vos disponibilités, vos conseils, pour les nombreuses discussions scientifiques et pour la précision et la rigueur dans la rédaction de la thèse.

Je tiens à exprimer ma profonde gratitude à Madame Marie LESECQ (IEMN), pour m'avoir encadré durant ce travail. Je vous exprime tous mes remerciements pour votre disponibilité, votre patience et votre encouragement. Votre expérience en techno a permis de donner à cette thèse l'homogénéité nécessaire, merci pour votre gentillesse. Merci pour la précision et la rigueur dans la rédaction des textes scientifiques. Je n'oublierai jamais qu'il faut toujours rester positif et de toujours rendre les choses dans les meilleurs délais.

Je tiens à remercier par ailleurs Monsieur Nicolas DEFRANCE (IEMN) pour les conseils. Nos discussions scientifiques en caractérisation ont toujours été agréable.

Je tiens à remercier Madame Virgine DEGARDIN (IEMN) pour avoir accepté de m'accueillir en ATER pendant l'année 2019-2020.

Je tiens de remercier tous les membres de l'équipe Puissance à l'IEMN, Monsieur Christophe GAQUIERE, Monsieur Michel ROUSSEAU, Monsieur Maxime GARCIA-BARROS, Monsieur Issa ALAJI, Madame Caroline MAYE, Monsieur Quentin FORNASIERO, Monsieur Martin DOUBLET d'avoir apporté la bonne humeur dans notre environnement de travail.

Merci également à tous mes collègues doctorants de l'IEMN et du LAAS, en particulier Monsieur Ahmad HAMIEH, Monsieur Haitham GHANEM, Monsieur Baker CHALAK avec qui j'ai passé des bons moments durant les années de thèse. Je remercie à cette occasion l'ensemble du personnel de la centrale de technologie et de caractérisation de l'IEMN et de LAAS.

Mes remerciements vont également à mon oncle Rahif et ma tante Lara pour vos encouragements, mes cousins Ahmad, Hala, Fayad et Tina pour les bons moments et tous les sortis.

Je remercie ma grande famille de m'avoir soutenu. Je remercie mon père Tarek, ma mère Nawal, mon frère Abed et mes deux sœurs Rayane et Mariame. Je vous remercie de m'avoir fait confiance, de m'encourager, de m'aider pendant toute cette période, de toujours prier pour moi. Merci pour tout, j'espère vous rendre fiers.

J'adresse un remerciement particulier à ma fiancée Reeda. Merci pour tout ce que tu as fait, le bonheur que tu m'offres ainsi que pour ton soutien lors de cette période délicate et stressante. Tu as toujours su me donner le sourire.

Merci à Tous

Sommaire

INTRODUCTION GENERALE 14

Chapitre 1 : GENERALITES SUR LES HEMTS ET LEUR PRINCIPAL EFFET LIMITATIF : L'EFFET THERMIQUE - POSITIONNEMENT DU SUJET

1. Propriétés des semi-conducteurs à base de nitrure de gallium	27
1.1 Propriétés cristallographiques	27
1.2 Propriétés électriques	28
1.2. a) Structure de bandes	28
1.2. b) Mobilité électronique	30
1.2. c) Le champs de claquage	32
1.3 Propriété thermique	33
1.3. a) Conductivité thermique	33
1.3. b) Coefficient de dilatation thermique	33
1.3. c) Mobilité électronique et température	34
1.4 Les matériaux ternaires $Al_xGa_{1-x}N$	34
2. Principales caractéristiques des HEMTs AlGa _N /Ga _N	36
2.1 Introduction	36
2.2 Qu'est-ce qu'un HEMT ?	37
2.3 Origine du gaz bidimensionnel 2DEG	42
2.4 Principe de fonctionnement	43
2.5 Etat de l'art des composants Ga _N	45
2.6 Propriétés thermiques des HEMTs AlGa _N /Ga _N	46
2.6. a) Transfert thermique par conduction	46
2.6. b) Résistance thermique en volume	47
2.6. c) Résistance thermique à l'interface Ga _N /substrat	47
2.6. d) Dissipation thermique dans les composants de puissance	49
3. Méthodes visant à l'amélioration de la dissipation thermique des HEMTs	52
4. Présentation des objectifs de la thèse : développement d'une méthode de transfert	55
5. Bibliographie générale de chapitre 1	57

CHAPITRE 2 : TECHNOLOGIE DES DISPOSITIFS HEMTS SUR DIAMANT

PARTIE 1 : TECHNOLOGIE DES COMPOSANTS HEMTS AL-GAN/GAN SUR SUBSTRAT SI

1. Hétérostructures utilisées	71
-------------------------------	----

2. Description du masque	73
3. Etapes de fabrication technologique des composants HEMTs Al-GaN/GaN sur substrat Si	74
3.1 Les Marques d'alignement	75
3.2 Les Contacts ohmiques	76
3.3 Isolation	77
3.4 Caractérisation des contacts ohmiques	78
3.5 Technologie de grille	81
3.6 La passivation	83
3.7 Les plots d'épaississement	84

PARTIE 2 : TECHNOLOGIE DU TRANSFERT VERS LE SUBSTRAT DIAMANT

1. Propriétés du substrat de diamant	87
2. Choix de l'AlN comme couche de collage	88
3. Détails des différentes étapes du procédé de transfert vers le diamant	89
3.1 Etape 1 : Collage temporaire de la face avant sur saphir	90
3.2 Etape 2 : Elimination du substrat de croissance silicium	90
3.2.1 Amincissement du silicium par rodage mécanique	91
3.2.2 Gravure du silicium en phase vapeur XeF ₂	92
3.3 Etape 3 : Transfert sur le substrat diamant	96
3.4 Etape 4 : Libération du saphir	98
3.5 Obtention des HEMTs AlGa _x N/GaN sur diamant	99
4. Principe et optimisation du dépôt d'AlN	100
4.1 Principe du dépôt d'AlN par pulvérisation	100
4.2 Optimisation des paramètres de dépôt d'AlN	106
4.2.1 Influence du temps de pulvérisation	106
4.2.1. a) Caractérisation au MEB	107
4.2.1. b) Caractérisations par AFM	109
4.2.1. c) Caractérisations par MEB-EDS	111
4.2.1. d) Caractérisations par XRD	112
4.2.2 Influence de la température de dépôt	113
4.2.2. a) Caractérisation par AFM	113
4.2.2. b) Caractérisation au MEB	114
4.2.3 Conclusion : tests de dépôt sur diamant et sur la face arrière de l'hétérostructure	116
4.2.3. a) Dépôt d'AlN sur le diamant	116
4.2.3. b) Dépôt d'AlN sur la face arrière de l'hétérostructure	118
5. Principe et optimisation du collage par thermocompression	118

5.1 Principe de la thermocompression	118
5.2 Etat de l'art sur le collage AlN-AlN par thermocompression	119
5.3 Optimisation de l'étape de collage par thermocompression	120
5.3.1 Essai à 300°C	120
5.3.2 Diminution de la température de l'étape de collage par thermocompression	124
6. Conclusion et mise en évidences des limites technologiques et risques du procédé de transfert	125
7. Bibliographie générale de chapitre 2	128
CHAPITRE 3 : CARACTERISATION DES COMPOSANTS HEMTS ALGAN/GAN TRANSFERES SUR SUBSTRAT DE DIAMANT	
1. Généralité sur les caractéristiques électriques de transistors HEMTs	137
1.1 Caractérisation en régime statique	137
1.2 Caractérisation en régime impulsionnel	138
1.3 Caractérisations hyperfréquences	140
2. Caractérisation électrique et thermique des HEMTs	141
2.1 Caractérisation des HEMTs sur substrat Si	142
2.1.1 Caractérisation en régime statique	142
2.1.2 Caractérisation en régime impulsionnel	143
2.1.3 Caractérisation hyperfréquence	144
2.2 Caractérisation des HEMTs transférés sur diamant	145
2.2.1 Caractérisation en régime statique	145
2.2.2 Caractérisation en régime impulsionnel	147
2.2.3 Caractérisation hyperfréquence	147
2.3 Comparaisons des caractéristiques électriques et thermiques avant et après transfert	148
2.3.1 Comparaison du régime statique	149
2.3.2 Comparaison du régime impulsionnel	156
2.3.3 Comparaison du régime hyperfréquence	157
2.3.4 Mesures thermiques	159
3. Conclusion	162
4. Bibliographie générale de chapitre 3	164
CONCLUSION GENERALE ET PERESPECTIVES	167
Liste des publications	174
Résumé	176
Abstract	178

INTRODUCTION GENERALE

Avec le développement des systèmes de télécommunications modernes, aussi bien civils que militaires, les domaines de l'électronique de puissance hyperfréquence subissent une évolution constante liée à de nouvelles exigences de performances et de fiabilité. Afin de répondre à ce défi, la technologie nitrure de gallium (GaN) suscite beaucoup d'attention depuis plusieurs années. En effet, les transistors HEMTs (High Electron Mobility Transistors) sur GaN sont des candidats de choix pour les applications de puissance hyperfréquence.

En effet, grâce aux propriétés physiques exceptionnelles du GaN présentées sur la figure 1, à savoir un grand gap $E_g = 3.42$ eV à 300 K, une vitesse de saturation d'électrons élevée de l'ordre de 2.2×10^7 cm/s associée à une bonne conductivité thermique $K = 130$ W/m.K et un champs de claquage élevé, les transistors de la technologie GaN apparaissent comme un choix technologique incontournable pour répondre aux enjeux de la montée en fréquence/puissance.

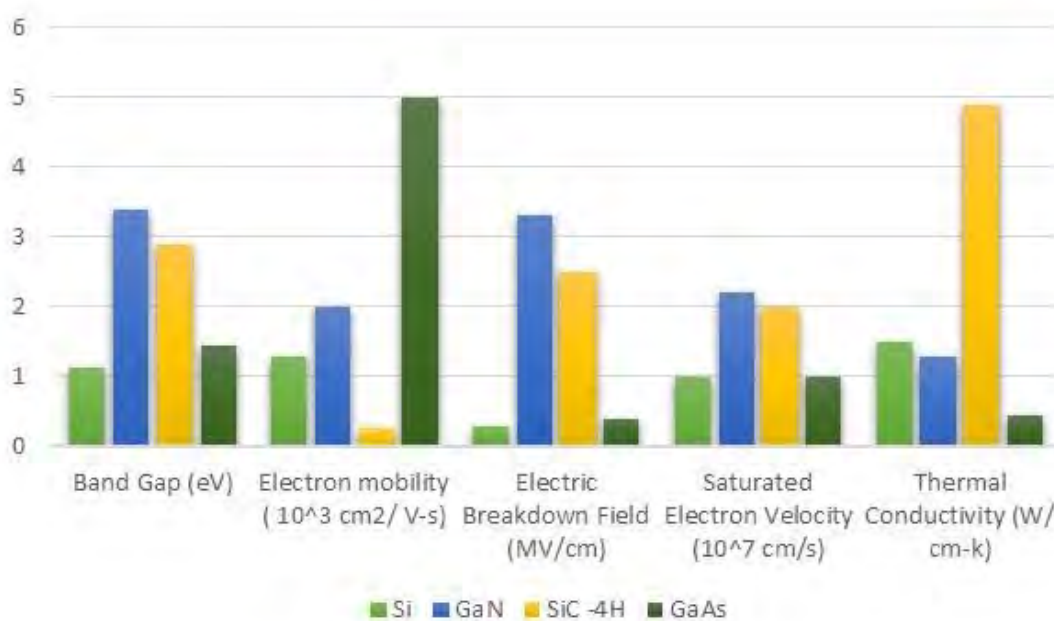


Figure 1 : Comparaisons des propriétés entre le Silicium (Si), le nitrure de gallium (GaN), le carbure de silicium (SiC) et l'Arséniure de gallium (GaAs) pour les applications de puissance.

Ainsi, les transistors HEMTs de la filière GaN atteignent des densités de puissance très élevées et peuvent être utilisés dans le développement de systèmes radars, satellites ou de télécommunications fiables et robustes. Aujourd'hui c'est le marché

qui impose ses contraintes sur la technologie, particulièrement en termes d'augmentation de puissance et de montée en fréquence. Néanmoins, la montée en fréquence des composants, liée à leur miniaturisation, s'accompagne inévitablement d'une augmentation de la puissance dissipée engendrant un phénomène d'auto-échauffement. Cet effet thermique, issu de la puissance dissipée, influe en retour sur le courant maximal de drain $I_{D,max}$ ainsi que sur les fréquences de coupures en courant f_t et en puissance f_{max} . La gestion thermique des composants représente donc un enjeu majeur pour obtenir des systèmes performants et fiables.

Les effets parasites de fonctionnement des HEMTs de la filière GaN sont nombreux. Les plus fréquemment rencontrés sont ceux d'effet de coude, d'effet de « collapse », des mécanismes physiques associés au retard de commande (type gate-lag ou drain-lag) et des phénomènes d'auto-échauffement. Dans ce travail de thèse, notre objectif est de proposer une solution technologique pour répondre au défi de l'amélioration de la dissipation thermique des HEMTs de la filière GaN. Plusieurs solutions existent déjà dans la littérature telles que :

- L'utilisation de substrats de croissance de bonne conductivité thermique tels que le Carbure de Silicium (SiC) [1][2] ou le diamant monocristallin [3].

Le SiC présente une conductivité thermique élevée de l'ordre de 340 W/m.K à température ambiante. Utilisé pour la croissance d'hétérostructures à base de GaN, ce substrat est largement exploité actuellement et permet d'atteindre des records de performances en puissance hyperfréquence. Par ailleurs, le diamant présente une conductivité thermique exceptionnelle de l'ordre de 2000 W/m.K. Il constitue donc un substrat de choix pour la fabrication de composants de la filière GaN. Cependant le prix très élevé du diamant et la taille des substrats sont des facteurs qui limitent grandement son utilisation.

- L'intégration de micro-canaux dans les circuits.

La circulation d'eau dans les micro-canaux assure le refroidissement des circuits électroniques [4]. Le refroidissement est assuré par un mécanisme de convection forcée. Ce mécanisme est le résultat d'un mouvement extérieur imposé par une pompe ou un ventilateur.

- La passivation secondaire de la face avant des transistors avec une couche de Diamant Nano-Cristallin (NCD)

La température de croissance du diamant NCD varie entre 750 °C et 800 °C. Cette méthode de passivation a été utilisée sur des transistors HEMTs InAlN/GaN [5]. Malgré la température élevée de dépôt, les caractéristiques DC des composants sont préservées. Cette technique constitue une méthode prometteuse pour la dissipation de chaleur.

- La technologie de transfert des couches

Les techniques de transfert sont peu détaillées dans la littérature. Ces techniques reposent sur l'utilisation de différentes couches d'adhésion telles que le BCB « BenzoCycloButène » [6] ou la HSQ « HydrogenSielsesQuioxane » [7]. *T. GERRER et al* [8] ont montré un transfert des composants AlGaN/GaN sur un substrat de diamant par les liaisons de Van der Waals à une température de 300 °C.

Dans le cadre de ce travail de thèse, nous tentons d'explorer de nouvelles solutions afin de réduire l'effet d'auto-échauffement des dispositifs en fonctionnement. L'objectif est le développement de composants HEMTs AlGaN/GaN sur substrat diamant obtenus par un procédé spécifique de transfert de couches. Bien entendu, le coût technologique de cette solution est élevé, mais l'amélioration attendue des performances permettra de répondre à des applications spécifiques ultimes (Radar, communications par satellite, 5G...). De récents progrès sur les HEMTs GaN-sur-diamant ont été obtenus à l'aide d'un procédé de transfert à basse température en 2015 [9]. Les dispositifs sont d'abord fabriqués sur une épitaxie de GaN-sur-SiC et sont ensuite séparés du SiC et transférés sur un substrat de diamant. Peu de détails sont donnés sur le procédé de transfert utilisé. Les mesures montrent que les dispositifs GaN sur diamant présentent des températures de canal légèrement plus basses que les dispositifs GaN sur SiC tout en délivrant une puissance RF 3,6 fois plus élevée dans la même surface du wafer. Ces résultats prouvent que le procédé de transfert des dispositifs GaN permet de préserver les performances électriques

intrinsèques des transistors tout en profitant des excellentes propriétés thermiques des substrats de diamant.

Dans le cadre de ce travail de thèse, les dispositifs sont d'abord fabriqués à partir d'une hétérostructure AlGa_N/Ga_N sur substrat de Silicium pour limiter les coûts technologiques. Par conséquent, le procédé de transfert de couche développé a pour objectif d'atteindre des performances élevées avec un coût maîtrisé à moyen voire long terme. Outre l'intérêt de la réduction des coûts grâce à l'utilisation du Silicium comme substrat de croissance, un autre avantage est de pouvoir profiter du savoir-faire existant tant sur la croissance du matériau que sur les procédés technologiques de fabrication des composants. Néanmoins, la technologie de transfert de couche développée dans le cadre de cette thèse présente deux difficultés principales : la première est le développement d'une méthode d'élimination du substrat Silicium et la seconde est le développement d'une méthode de collage sur substrat diamant.

Ce manuscrit de thèse s'articule autour de trois chapitres décrivant les principaux résultats obtenus. Ce travail est réalisé au sein du groupe Composants et Dispositifs Microondes de puissance de l'IEMN en partenariat avec l'équipe Microondes et Opto-microondes pour Systèmes de Télécommunications du laboratoire LAAS de Toulouse et le CRHEA à Valbonne.

L'objet du premier chapitre est la présentation des propriétés du Nitrure de Gallium et l'exposé du principe de fonctionnement des HEMT's AlGa_N/Ga_N avec une attention particulière portée à leurs propriétés thermiques. Un état de l'art des méthodes visant à l'amélioration de la dissipation de la chaleur des HEMT's en fonctionnement est exposé. Ce chapitre se termine par la présentation de la méthode retenue et des objectifs visés.

Le deuxième chapitre est consacré aux procédés technologiques de fabrication des HEMT's sur diamant réalisés dans le cadre de ce travail. Les verrous technologiques

sont identifiés, auxquels nous proposerons notre solution. Ainsi, une gravure sélective associant un polissage mécanique et une gravure chimique permet d'éliminer le substrat de silicium sans détériorer les structures HEMTs. De plus, nous avons mis au point un collage AlN-AlN à relativement faible température, et donc compatible avec la technologie des composants. Celui-ci repose sur une pulvérisation de couches d'AlN sur la face arrière des composants et sur le substrat diamant, suivie par une étape de thermocompression pour assembler les deux surfaces. Les nombreux essais nécessaires pour optimiser les étapes de dépôt d'AlN par pulvérisation et d'assemblage par thermocompression sont synthétisés dans ce chapitre.

Le troisième et dernier chapitre est consacré à la caractérisation DC et hyperfréquences des dispositifs sur diamant réalisés. Une comparaison des performances avant et après transfert est présentée. Ces caractérisations sont complétées par des mesures de température de fonctionnement par caméra infra-rouge.

Ce manuscrit s'achève par une conclusion générale et la présentation des perspectives de ce travail.

BIBLIOGRAPHIE GÉNÉRALE DE L'INTRODUCTION

- [1] Y. F. Wu, M. Moore, A. Saxeler, T. Wisleder and P. Parikh, «40-W/mm Double Field Plate GaN HEMTs» Device Research Conference, 2006 64th, p. 151–152, 2006.
- [2] T. Palacios, A. Chakraborty, S. Rajan, C. Poblenz, S. Keller, S. P. DenBaars, J. S. Speck, and U. K. Mishra, «High-power AlGa_N/Ga_N HEMTs for Ka-band applications» IEEE Electron Device Letters, vol. 26(11), p. 781–783, Nov 2005.
- [3] M. Alomari, A. Dussaigne, D. Martin, C. Gaquière and E. Khon "AlGa_N/Ga_N HEMT on (111) single crystalline diamond", Electronics Letters, vol. 46, no. 4, 18 Feb 2010.
- [4] C. S. Sharma, M. K. Tiwari, B. Michel, D. Poulikakos, «Thermofluidics and energetics of a manifold microchannel heat sink for electronics with recovered hot water as working fluid» International Journal of heat Mass Transfert, vol. 58, pp. 135-151, 2013.
- [5] M. Alomari, M. Dipalo, S. Delage, L. Toth, B. Pecz and E. Kohn, "Diamond overgrown InAlN/GaN HEMT", Diamond & Related Mat. 20, 4, 604 (Apr-11).
- [6] B. Lu and T. Palacios, 'High breakdown (> 1500 V) AlGa_N/Ga_N HEMTs by substrate transfer technology', IEEE Electron Device Letters, Vol. 31, no. 9, p. 951-953, Sep. 2010.
- [7] Jinwook W. Chung, Edwin L. Piner, and Tomás Palacios, "N-Face Ga_N/Al-GaN HEMTs Fabricated Through Layer Transfer Technology", IEEE Electron Device Letters, vol. 30, no. 2, p. 113-116, Feb. 2009.
- [8] Gerrer, T., Cimalla, V., Waltereit, P., Müller, S., Benkhelifa, F., Maier, T., Quay, R. (2018). Transfer of AlGa_N/Ga_N RF-devices onto diamond substrates via van der Waals bonding. International Journal of Microwave and Wireless Technologies, 10(5-6), 666-673.
- [9] Pane-Chane Chao et al, "Low-Temperature Bonded Ga_N-on-Diamond HEMTs With 11 W/mm Output Power at 10 GHz", IEEE Transactions On Electron Devices, vol. 62, no. 11, p. 3658-3664, November 2015.

CHAPITRE 1 :

GENERALITES SUR LES HEMTS
ET LEUR PRINCIPAL EFFET
LIMITATIF : L'EFFET THERMIQUE

POSITIONNEMENT DU SUJET

INTRODUCTION

Les composants HEMTs de la filière GaN sont sujets à divers effets limitatifs inhérents à l'hétérostructure ainsi qu'aux substrats utilisés qui sont susceptibles de dégrader leurs performances électriques en régimes statique et dynamique. Un des effets limitatifs majeurs est l'élévation de la température des composants en fonctionnement. L'objectif de cette thèse est de proposer une technologie de transfert visant à favoriser la dissipation de la chaleur en remplaçant le substrat de croissance en silicium, de faible conductivité thermique, par un substrat de diamant présentant une conductivité thermique remarquable de l'ordre de 2000 W/m.K.

Dans la première partie de ce chapitre, nous exposons brièvement les propriétés du semi-conducteur d'intérêt pour cette thèse, le nitrure de Gallium et de son composé AlGaN en traitant particulièrement de leurs propriétés cristallographiques, électriques et thermiques.

Dans la seconde partie, quelques généralités sur le fonctionnement des HEMTs AlGaN/GaN sont données avec, là encore, une attention particulière portée à leurs propriétés thermiques. Il apparaîtra alors important d'explicitier les différents substrats utilisés pour la croissance des hétérostructures AlGaN/GaN afin de mettre en évidence les avantages et inconvénients de chacun et de pouvoir positionner l'objectif de ce travail de thèse.

Dans la troisième partie de ce chapitre, nous présentons différentes méthodes, existantes dans la littérature, visant à améliorer la dissipation de la chaleur des dispositifs en fonctionnement.

Enfin, ce chapitre se termine par la présentation de la méthode choisie dans cette thèse pour répondre au problème de la dissipation thermique.

1. PROPRIETES DES SEMI-CONDUCTEURS A BASE DE NITRURE DE GALLIUM

Les semi-conducteurs à base de nitrure (III-N) regroupent le nitrure de gallium (GaN), d'aluminium (AlN) et d'indium (InN) ainsi que les composés ternaires (AlGaN, InGaN et InAlN) et quaternaires (GaInAlN). Cette partie présente les propriétés importantes des semi-conducteurs à base de nitrure d'intérêt pour cette thèse, le nitrure de gallium et son composé ternaire AlGaN.

1.1. Propriétés cristallographiques

Le nitrure de gallium peut se présenter selon trois arrangements cristallographiques différents (figure I. 1) :

- Zinc Blende
- Sel gemme
- Wurtzite

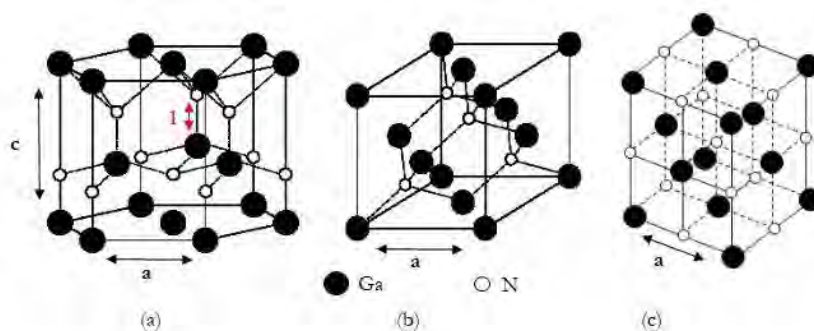


Figure I. 1: Les différentes structures cristallographiques du GaN, (a) Wurtzite, (b) Zinc blende, (c) Sel gemme.

La structure Zinc Blende est obtenue sur des substrats de structure cubique selon l'axe [001], tels que le Silicium "Si", le Carbure de Silicium "SiC" ou encore le GaAs. La structure sel gemme est composée de deux sous-réseaux cubiques à faces centrées d'atome d'azote et de gallium, décalés de $a/2$ (où a est le paramètre de maille). L'obtention de ce type de structure nécessite une forte pression, supérieure à 50 GPa. La structure Wurtzite (ou hexagonale) est la structure la plus stable tant sur le plan thermique que mécanique. Cette structure est caractérisée par les paramètres de maille a et c , mais aussi par le paramètre $u = l/c$, où " l " la longueur de liaison

Ga-N suivant l'axe c [1]. A Température ambiante $a = 0.318$ nm et $c = 0.55518$ nm. Le rapport c/a est proche de la valeur théorique attendue dans une structure Wurtzite. L'épitaxie d'un film mince de GaN est constituée d'un empilement des deux sous réseaux : le gallium et l'azote par alternance. En fonction du type de film déposé en dernier lieu, on peut distinguer : le GaN à face gallium (avec atomes de gallium en dernier réseau) et le GaN à face azote (ayant l'azote en réseau final déposé) (Figure I. 2).

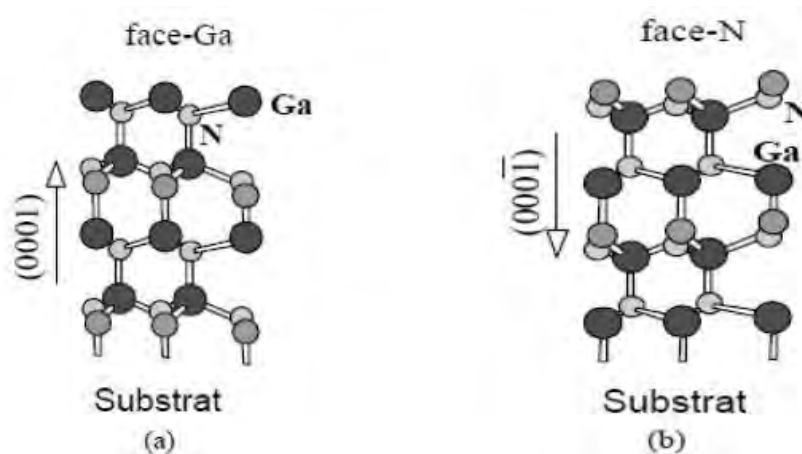


Figure I. 2 : Polarité des couches de GaN hexagonales (a) polarité gallium, (b) polarité azote [2].

Dans les deux cas, l'association des deux éléments gallium et azote d'électronégativité différente engendre un transfert de charge de l'élément présentant une forte électronégativité vers l'élément ayant une plus faible électronégativité. Ce phénomène est à l'origine de la polarisation spontanée.

1.2 Propriétés électriques

a) Structure de bandes

Les bandes d'énergie donnent les états d'énergie possibles pour les électrons et les trous en fonction de leur vecteur d'onde. On les représente dans l'espace réciproque suivant des directions de plus hautes symétries. La densité d'états est représentée au voisinage de la première zone de Brillouin Γ . L'allure des bandes est la même pour tous les composés III-N considérés [3-4] (Figure I. 3 et Figure I. 4).

La structure de bande est directe, c'est-à-dire que le maximum de la bande de valence et le minimum de la bande de conduction sont situés au centre de la zone de Brillouin ($K=0$). Dans la littérature, plusieurs moyens de calcul permettent de décrire avec précision l'allure de la structure de bande tels que la méthode pseudo-empirique du pseudo-potential ou bien les calculs de paramètres hybrides [5]. Les valeurs de la bande interdite appelée plus communément « gap » notée E_g sont respectivement de 3.4 eV et 6.2 eV pour le GaN et l'AlN à température ambiante.

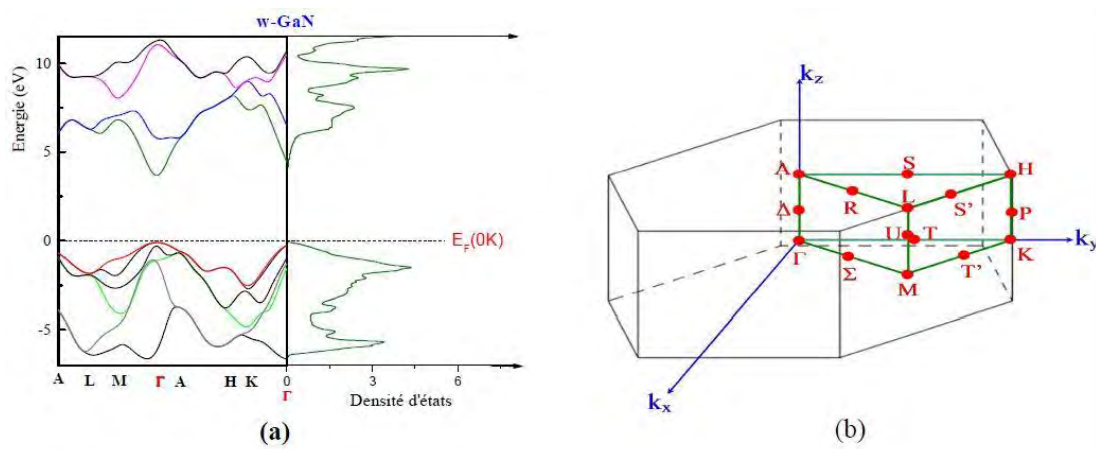


Figure I. 3 : Structure de bandes et densité d'états du w-GaN (a) et schématisation de la première zone de Brillouin dans un cristal de w-GaN (b).

La valeur du gap augmente avec la diminution de la température selon l'équation I.1 décrite par la relation semi-empirique de Varshini [6]

$$E_g(T) = E_g(0) - \frac{\alpha T^2}{T + \beta} \quad (I.1)$$

Avec :

T : la température en K

$E_g(0)$: la valeur de la largeur de bande interdite à $T = 0K$

α et β sont les paramètres spécifiques aux matériaux et ils sont exprimés respectivement en $meV.K^{-1}$ et K.

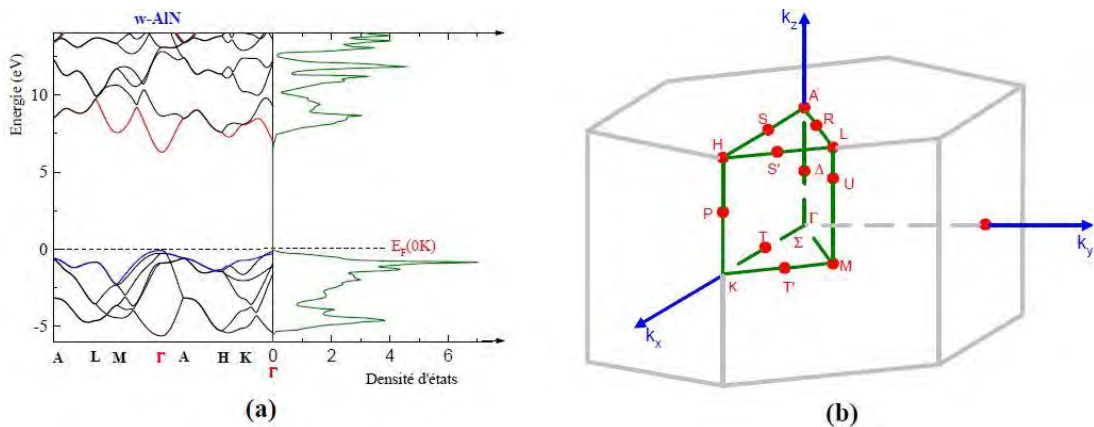


Figure I. 4 : Structure de bandes et densité d'états du *w-AlN* (a) et schématisation de la première zone de Brillouin dans un cristal de *w-AlN* (b).

Pour les composants III-N, ces paramètres sont donnés dans le tableau I. 1

	$E_g(0)$ (eV)	α (meV.K ⁻¹)	β (K)
GaN	3.47	0.94	791
AlN	6.38	2.63	2082

Tableau I. 1 : Paramètres pour les composés III-N binaires obtenus à partir du modèle de Varshini [7].

b) Mobilité électronique

La mobilité électronique est l'habilité de déplacement des électrons ou des trous sous l'effet d'un champ électrique. Elle est fortement liée à la qualité cristallographique du matériau, à la température et au dopage. En effet l'élévation de la température crée des perturbations dans le cristal et affecte la mobilité.

La figure I. 5 montre la variation de la mobilité en fonction de la température et du dopage du GaN Wurtzite. La mobilité volumique des électrons est de $1000 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ à 300 K.

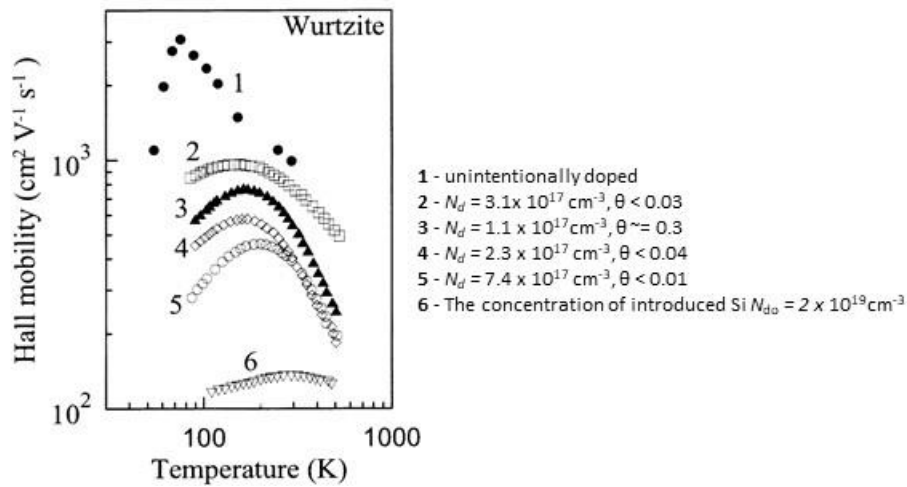


Figure I. 5 : Variation de la mobilité en fonction de la température et du dopage du GaN (Wurtzite) et différents degrés de compensation $\theta = N_a/N_d$ [7-8].

Sous l'action d'un faible champ électrique, les électrons et les trous vont se déplacer avec une vitesse v appelée vitesse de dérive qui dépend directement du champ électrique appliqué selon l'équation (I. 2)

$$v_d(E) = \mu(E)E \quad \text{avec} \quad \mu(E) = \frac{q \cdot \tau}{m^*} \quad (\text{I. 2})$$

Avec :

q : la charge de l'électron

μ : la mobilité électronique

τ : le temps de relaxation

m^* : la masse effective des porteurs

Dans la littérature, plusieurs études portent sur des mesures expérimentales de la vitesse de dérive des électrons. En effet au-delà d'un champ électrique donné, la vitesse des électrons décrite par l'équation I. 2 n'est plus valable, ce champ est appelé champ critique. L'augmentation de ce champ électrique entraîne une augmentation de la masse effective, donc une diminution de la mobilité et donc de la vitesse de dérive [9].

La figure I. 6 représente la variation de la vitesse de dérive en fonction du champ électrique appliqué pour les matériaux GaN, AlN et InN [10]. A partir de la valeur des champs critiques de chaque matériau, un pic de survitesse apparaît

pour finalement décroître vers une valeur constante, nommée vitesse de saturation des électrons.

Nous présentons dans le tableau I. 2 les différentes propriétés de transport volumique pour les matériaux binaires.

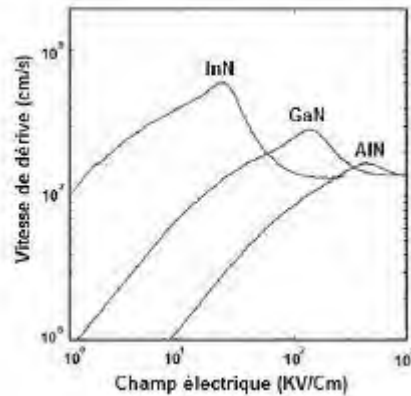


Figure I. 6 : Vitesse de dérive des électrons en fonction du champ électrique à 300 K pour les matériaux GaN, AlN et InN.

Pour le nitrure de gallium, le pic de survitesse se produit pour un champ électrique d'environ 140 kV/cm [11].

	GaN	AlN	InN
Vitesse de saturation V_{sat} (10^7 cm/s)	1.75	1.5	1.4
Vitesse maximale V_{max} (10^7 cm/s)	2.9	1.7	6
Champ électrique critique E_{crit} (kV/cm)	140	450	22.5

Tableau I. 2 : Propriétés de transport volumique à 300 K des matériaux binaires nitrurés.

c) Le champ de claquage

Le champ de claquage est défini comme étant le champ électrique maximal que le matériau peut supporter avant une détérioration irréversible. Il est proportionnel à la largeur de la bande interdite. On peut supposer que la forte valeur de la bande interdite engendre un champ maximum relativement élevé comme le montre l'équation I. 3.

$$E_c \sim E_g^{\frac{3}{2}} \quad (I. 3)$$

Comme le GaN a une large bande interdite, la valeur du champ de claquage est estimée à 2MV/cm, les mesures le situent à des valeurs localisées entre 1 et 3 MV/cm [11-12]. Notons que ces valeurs sont comparables à celles qui sont obtenues dans le SiC [12].

1. 3 Propriétés thermiques

a) Conductivité thermique

La conductivité thermique K représente la quantité de chaleur transférée par unité de temps au travers d'une surface d'un matériau et s'exprime en $W.K^{-1}.m^{-1}$. Cette valeur doit être la plus élevée possible pour les applications d'électronique de puissance. En effet, un auto-échauffement important apparaît dans les composants en fonctionnement et a pour conséquence une diminution de la mobilité et donc des performances électriques des composants. La fiabilité des dispositifs de puissance est également fortement affectée par la température, et les durées de vies fonctionnelles sont généralement déterminées pour une température de jonction donnée. La conductivité thermique des matériaux GaN et AlN est donnée dans le tableau ci-dessous.

	Conductivité thermique $K_{300K} (W.K^{-1}.m^{-1})$
GaN	130
AlN	285

Tableau I. 3 : Conductivité thermiques des matériaux III-N [13].

b) Coefficient de dilatation thermique

Le coefficient de dilatation thermique donne une information sur la façon selon laquelle le matériau se dilate ou se contracte sous l'effet de la température. C'est un paramètre très important lors du choix du substrat pour la croissance de l'hétérostructure HEMT. Le GaN possède un coefficient de dilatation thermique qui varie entre 5.59×10^{-6} à 300 K et $5.6 \times 10^{-6} K^{-1}$ à 1000 K dans la direction a, et de 3.2×10^{-6} à $4.6 \times 10^{-6} K^{-1}$ dans la direction c [14].

c) Mobilité électronique et température

L'augmentation de la température entraîne une augmentation des vibrations dans le réseau cristallin, un accroissement substantiel de la fréquence des collisions entre les électrons et phonons, et induit une réduction de la mobilité des électrons. En effet d'après le modèle de Drude, la mobilité des porteurs est directement proportionnelle à leur temps de libre parcours moyen d'après la relation suivante :

$$\mu_e = \frac{q\tau}{m^*} \quad (\text{I. 4})$$

La figure I. 7 représente l'évolution de la mobilité dans le GaN massif en fonction du champ électrique externe et de la température. A faible champ, la vitesse des porteurs du GaN massif diminue avec l'augmentation de la température (entre 100 et 700K) ce qui a pour conséquence de diminuer de manière notable les performances hyperfréquence des composants.

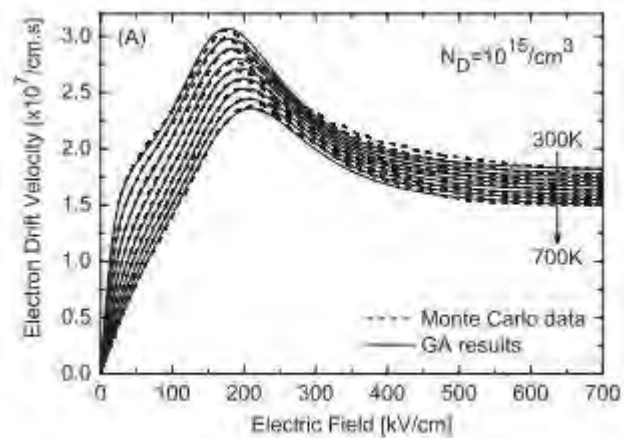


Figure I. 7 : Mobilités électroniques en fonction du champ électrique et de la température pour le GaN massif [15].

1.4 Les matériaux ternaires Al_xGa_{1-x}N

La structure d'un transistor à haute mobilité électronique HEMT Al-GaN/GaN repose sur l'élaboration d'une hétérostructure à partir de deux matériaux de gap différent. Un alliage ternaire Al_xGa_{1-x}N avec une large bande interdite,

appelé couche barrière, est épitaxié sur une couche tampon de GaN non-intentionnellement dopée avec une largeur de bande interdite plus petite. L'hétérojonction ainsi créée à l'interface des deux matériaux induit la formation d'un gaz bidimensionnel (2DEG) sous l'action bénéfique des différents tenseurs de polarisation spontanée et piézoélectrique [16-17].

Les paramètres de maille de la couche $Al_xGa_{1-x}N$ peuvent se déduire des paramètres du GaN et de l'AlN par interpolation linéaire de la loi de Végard [18] selon l'équation I. 5.

$$a(Al_xGa_{1-x}N) = x.a(AlN) + (1-x).a(GaN) \quad (I.5)$$

L'intérêt des alliages $Al_xGa_{1-x}N$ est la possibilité d'obtenir une grande variété de largeurs de bandes interdites par rapport aux autres semiconducteurs en faisant varier le taux d'aluminium "x".

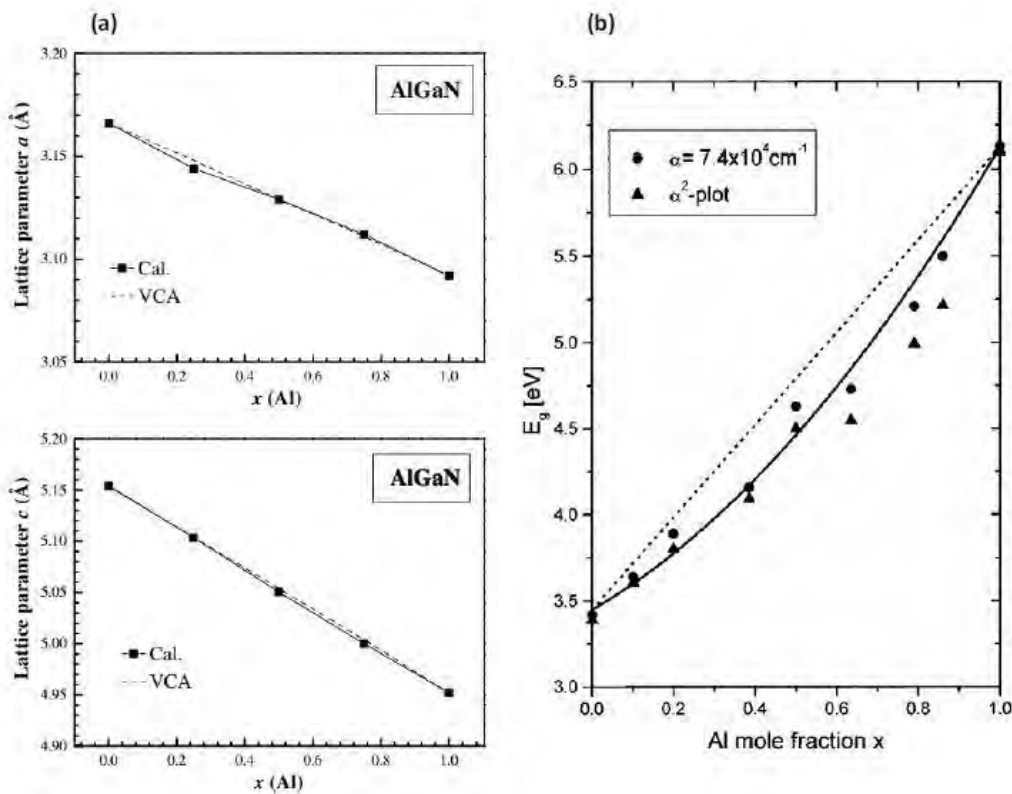


Figure I. 8 : (a) variation des paramètres de maille "a" et "c"; (b) Variation de la largeur de la bande interdite en fonction de taux d'aluminium "x" [42].

La figure I. 8 (a) montre la variation des paramètres de maille « a » et « c », ainsi que la largeur de la bande interdite (b) en fonction du taux d'Al [19-20]. On remarque que plus le taux d'Al augmente, plus le paramètre de maille diminue, et la largeur de la bande interdite augmente. Par contre, la variation de l'énergie de bande interdite de l' $Al_xGa_{1-x}N$ en fonction du taux d'Al n'est pas linéaire mais quadratique. Un coefficient de correction représentant la déviation par rapport à la loi linéaire de Vegard et noté "b" (selon l'équation I. 6), vaut environ 1 eV pour les alliages $Al_xGa_{1-x}N$ de type hexagonal [21].

$$E_g(Al_xGa_{1-x}N) = x.E_g(AlN) + (1 - x)[E_g(GaN) - x.b] \quad (I. 6)$$

2. PRINCIPALES CARACTERISTIQUES DES HEMTs ALGAN/GAN

2.1 Introduction

Les HEMT (High Electron mobility Transistors) sont des transistors à effet de champ horizontaux mettant à profit les propriétés de haute mobilité électronique d'un gaz 2DEG créé à l'hétérojonction entre deux semiconducteurs de gaps différents.

Les premiers transistors HEMTs sont apparus en 1980 (Fujitsu, Thomson) [22 - 23]. Le nitrure de Gallium a su démontrer sa supériorité pour la réalisation de HEMTs à forte densité de puissance dans des gammes de fréquences de coupures allant jusqu'à 440 GHz grâce à ses propriétés exceptionnelles présentées dans la partie précédente.

Le but de cette partie est d'une part de définir les principes fondamentaux de fonctionnement des HEMTs, et d'autre part de présenter la solution retenue pour nos travaux exploitant le substrat diamant : un état de l'art des performances obtenues sur différents substrats (Silicium et diamant) sera ainsi exposé avec une mise en évidence des effets limitatifs de ces différentes technologies.

2.2 Qu'est-ce qu'un HEMT ?

Le HEMT basé sur l'hétérojonction AlGaN/GaN, est apparu en 1994 grâce aux travaux de Khan et son équipe [24].

La figure I. 9 présente une vue schématique d'un composant HEMT. Il se compose de deux électrodes de contacts ohmiques, la source et le drain, et d'une électrode de contact Schottky, "la grille". Les principaux paramètres géométriques de ces transistors sont l'espacement grille-source L_{GS} , l'espacement grille-drain L_{GD} , la longueur de grille L_G , et largeur de grille W . Le principe de fonctionnement repose sur le contrôle du courant circulant dans le canal entre la source et le drain. Cette commande se fait par l'électrode de grille. La polarisation de la grille induit un champ électrique vertical qui crée une zone de désertion, modifiant ainsi la section conductrice du canal. La modulation de la tension de grille entraîne ainsi la modulation du courant entre la source et le drain I_{DS} .

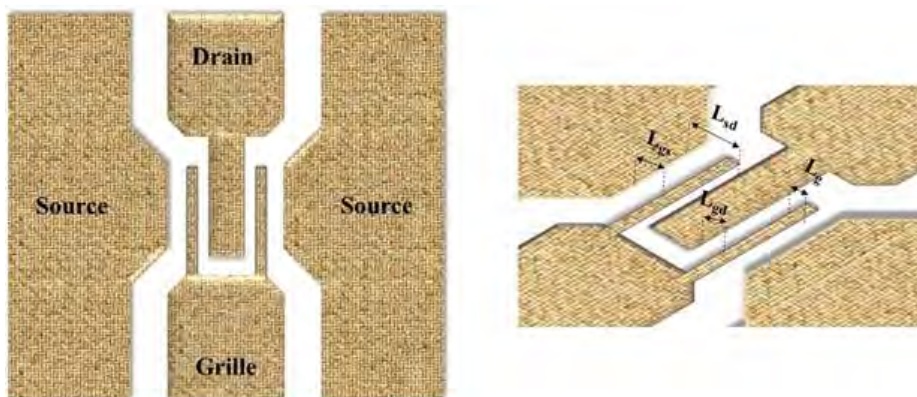


Figure I. 9 : Représentation schématique d'un transistor en configurant source commune coplanaire.

La structure HEMT est obtenue par croissance MBE ou MOCVD sur un substrat comme présenté sur figure I.10.

Pour garantir un fonctionnement optimal du transistor pour des applications de puissance hyperfréquences, il est nécessaire que le substrat, la couche de nucléation et la couche tampon soient de bons isolants électriques, mais également de bons conducteurs thermiques. La qualité cristalline des différentes couches aura un impact important sur les performances et la fiabilité des composants. L'hétérostructure est constituée d'une couche de nucléation, d'une couche tampon et des couches actives. La fonction de ces couches sera détaillée dans le chapitre 2.

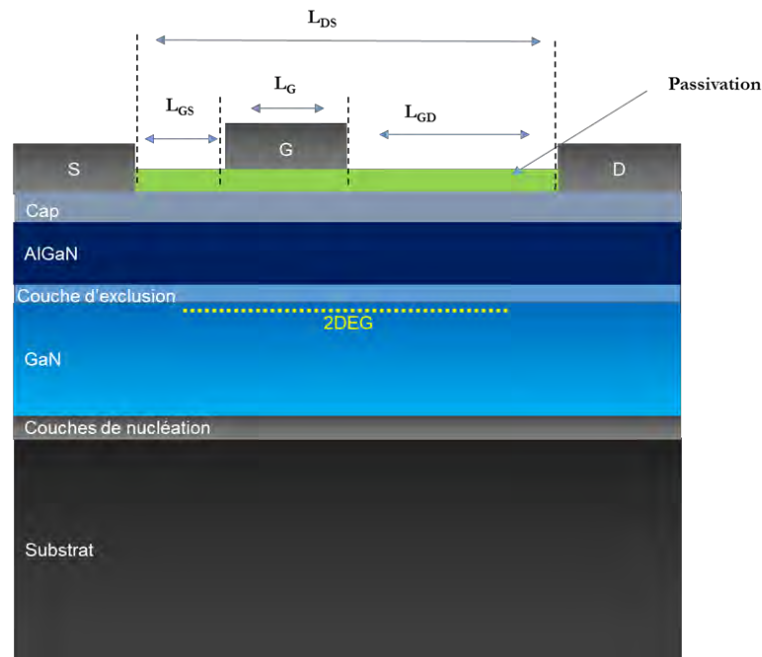


Figure I. 10 : Représentation schématique d'un HEMT AlGaN/GaN.

- **Le substrat**

Les substrats pouvant être utilisés pour la croissance d'hétéro-structure AlGaN/GaN sont : le saphir, le silicium (Si), le carbure de silicium (SiC), le GaN massif et le diamant. Les principales propriétés de ces différents substrats sont données dans le tableau I. 4.

	<i>Désaccord de maille avec le GaN %</i>	<i>Permittivité ϵ_s (statique)</i>	<i>Conductivité thermique (W/m.K)</i>	<i>Coefficient d'expansion thermique $\frac{\Delta a}{a}$ ($10^{-6} K^{-1}$)</i>
<i>Al₂O₃</i>	14	8.9	40	7.5
<i>Si</i>	17	11.8	130	2.6
<i>SiC</i>	<4	9.7	320 - 490	4.2
<i>GaN massif</i>	0	9	130	5.6
<i>Diamant</i>	15	5.5	2400	0.8

Tableau I. 4 : Propriétés des différents substrats utilisés pour l'épitaxie du GaN [25].

Le saphir (Al₂O₃) est un matériau semi-isolant très stable thermiquement, et disponible en substrat de 6 pouces de diamètre présentant une bonne uniformité et de faible coût. Néanmoins, le saphir présente quelques inconvénients parmi les-

quels un désaccord de maille avec le GaN de 14% entraînant une densité de dislocations élevée dans l'hétérostructure. Celle-ci peut être diminuée avec une couche de nucléation en AlN de quelques nanomètres [26]. Par ailleurs, sa faible conductivité thermique en fait un matériau peu adapté pour des applications de puissance hyperfréquences.

Le Si est un des substrats les plus utilisés pour la croissance du GaN en raison de son prix très compétitif et de sa disponibilité. Il présente une conductivité thermique meilleure que celle de saphir. Néanmoins, le Si présente un désaccord de maille élevé avec le GaN et une différence importante de coefficient de dilatation thermique. De fait, la croissance des couches AlGaN/GaN sur Si présente généralement de nombreux défauts, ainsi que des craquelures en surface dont l'importance dépend des conditions de croissance [27]. Pour réduire ces défauts cristallins, une couche de nucléation en AlN peut être utilisée [28] ainsi qu'un empilement de couches AlN/GaN entre le substrat et le GaN volumique.

Le carbure de silicium (SiC) est le substrat le mieux adapté pour la croissance du GaN avec un désaccord de maille inférieure à 4% [29] et une conductivité thermique sept fois supérieure à celle de saphir. Les couches de GaN épitaxiées sur ce type de substrat ont une excellente qualité cristallographique avec un taux de dislocation d'environ $10^7 - 10^8 \text{ cm}^{-2}$ obtenu notamment grâce à la présence de la couche de nucléation d'AlN [30]. Néanmoins, le coût du SiC reste élevé.

Le substrat GaN est naturellement le plus adapté pour la croissance de structures HEMTs AlGaN/GaN. Avec un désaccord de maille nul, il permet d'obtenir des couches épitaxiées avec un très faible taux de dislocation. La société Saint Gobain LUMILOG en France fabrique des substrats de GaN auto-supportés [31] de deux pouces présentant un faible taux de dislocations de l'ordre de 10^7 cm^{-2} . Néanmoins, les substrats GaN sont peu disponibles sur le marché et ont un coût entre 30 et 100 fois supérieur à celui du Si.

Pour répondre aux enjeux de l'amélioration de la dissipation de la chaleur des composants HEMTs AlGaN/GaN, le substrat de diamant représente le candidat idéal grâce à son excellente conductivité thermique de l'ordre de 2400

W/m.K à 300 K (au moins 7 fois meilleur que le SiC). Le désaccord de maille du diamant avec le GaN (15%) nécessite toutefois une couche de nucléation d'AlN à l'interface GaN / diamant. La première démonstration de la croissance directe de HEMTs AlGaN/GaN par épitaxie par jet moléculaire (MBE) sur diamant monocristallin a été faite par M. Alomari and E. Kohn [32] avec un courant de 0.73 A.mm^{-1} pour une longueur de grille de 200 nm. De plus, J. Cho et K. E. Goodson ont montré qu'une fine épaisseur des couches de nucléation d'AlN entraîne une réduction de la résistance thermique de l'interface GaN/diamant [33]. Malheureusement, cette filière présente un inconvénient majeur lié au coût important du diamant et aux dimensions des substrats qui restent faibles pour un matériau de bonne qualité cristallographique.

- ***L'hétérostructure AlGaN/GaN***

La couche de nucléation permet de limiter les contraintes dues au désaccord de maille et à la différence de coefficient de dilatation thermique entre le GaN et le substrat utilisé. L'intérêt de l'utilisation d'une couche de nucléation en AlN pour la croissance de GaN sur Si a été démontré pour la première fois par Watanabe et al [34]. La qualité cristalline de la couche tampon (ou buffer) est très importante puisque la qualité du canal en dépend. Cette couche doit présenter une faible densité de dislocations et doit être isolante pour éviter les fuites dans le buffer, néfastes pour les performances des composants [35]. Le canal de GaN, l'espaceur AlN, la barrière AlGaN et le cap constituent les couches actives de l'hétérostructure HEMT. La couche espaceur en AlN permet d'assurer le confinement des électrons dans le puits 2D, et de minimiser la dispersion du gaz d'électrons dans la couche barrière. Elle permet d'augmenter la mobilité des électrons et de diminuer la rugosité à l'interface barrière/canal [36]. L'épaisseur optimale de cette couche est de l'ordre du nanomètre [37]. La couche barrière utilisée dans le cadre de ce travail de thèse est une barrière en $\text{Al}_x\text{Ga}_{1-x}\text{N}$. La juxtaposition de l'AlGaN et du GaN (buffer) implique une discontinuité des bandes qui se traduit par la création d'un puits 2D dans le canal. (Figure I. 11). La couche de cap, de quelques nanomètres, sert de

protection contre l'oxydation de la couche barrière et permet de limiter les courants de fuite.

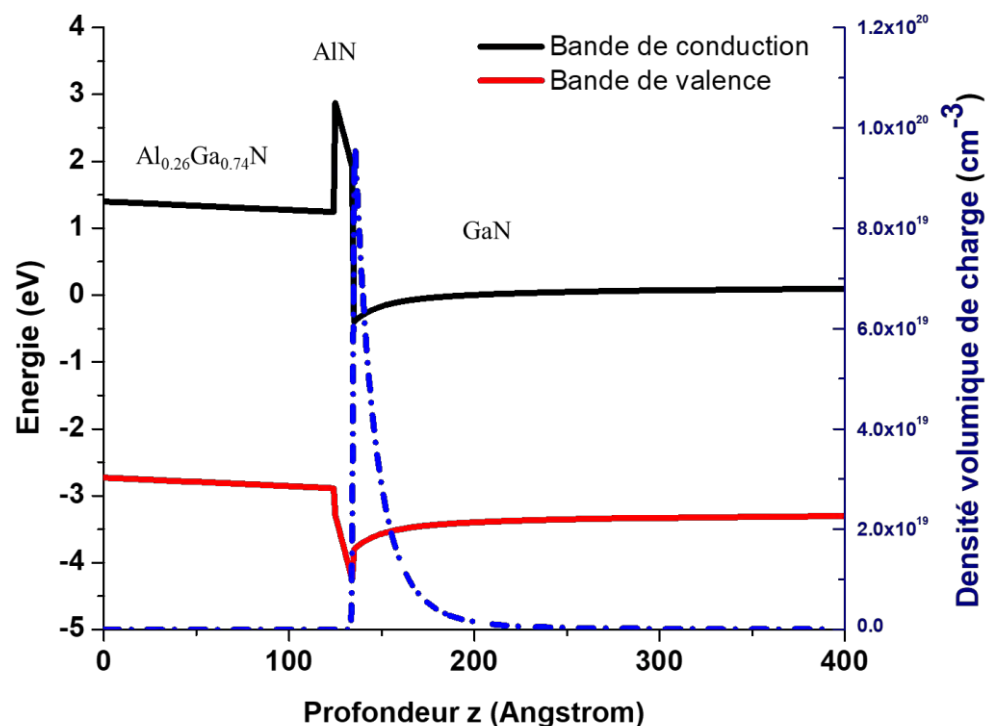


Figure I.11 : Structure de bande d'une hétérostructure $Al_{0.26}Ga_{0.74}N/GaN$ avec une épaisseur de barrière de 12.5 nm et un buffer épais non contraint [38].

L'hétérojonction est caractérisée par la discontinuité de la bande de conduction ΔE_c entre les deux matériaux. L'étroitesse du puits de potentiel (Figure I. 11) implique l'apparition d'effets quantiques lorsque l'épaisseur du canal est inférieure à la longueur d'onde de De Broglie $\lambda = \frac{h}{\sqrt{2kTm^*}}$ où h est le constante de Planck, k la constante de Boltzman, m^* la masse effective de la particule et T la température. Ces effets quantiques se manifestent par la quantification des niveaux d'énergie et par la restriction du mouvement des porteurs dans le plan parallèle à l'hétérojonction. Les électrons peuvent atteindre des mobilités importantes grâce à la séparation spatiale des atomes donneurs ionisés et des électrons libres.

2.3 Origine du gaz bidimensionnel 2DEG

Dans les structures HEMTs, le flux d'électrons dans le canal est réalisé par un gaz bidimensionnel d'électrons. Ces charges sont confinées dans un puits de potentiel créé par l'hétérojonction entre la couche barrière d'AlGaN et la couche de GaN. Le confinement des électrons dans le canal est le résultat de l'effet de la polarisation spontanée et de la polarisation piézoélectrique.

En considérant un niveau des états de surface E_D en dessous de la bande de conduction de la barrière et en traçant le diagramme de bandes de la structure, nous nous rendons compte de l'existence d'une épaisseur critique t_{cr} à partir de laquelle le niveau de Fermi à la surface est suffisamment profond pour ioniser les états de surface, et donner la présence du 2DEG [39].

L'épaisseur critique t_{cr} de la barrière se peut se mettre sous l'équation I. 7 [39]

$$t_{cr} = (E_D - \Delta E_C) \varepsilon_{r,b} / q\sigma \quad (\text{I. 7})$$

Avec

- ΔE_C : représente la discontinuité de la bande de conduction à l'interface barrière/canal
- $\varepsilon_{r,b}$: la constante diélectrique de la barrière
- σ : la densité de charges de polarisation

Ceci est illustré sur la figure I. 12. Notons que pour une croissance de barrière au-delà de t_{cr} , les états restent en surface et le niveau de Fermi est ancré.

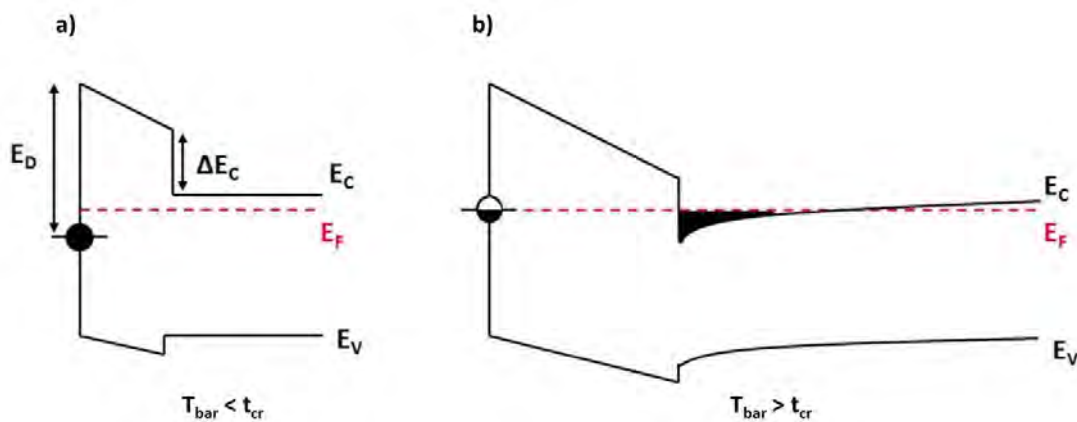


Figure I.12 : diagramme de bandes de deux structures de type barrière/GaN avec une barrière (a) plus fine et (b) plus épaisse que l'épaisseur critique t_{cr} [39].

2.4 Principe de fonctionnement

Le fonctionnement des transistors HEMTs repose essentiellement sur la présence du gaz bidimensionnel 2DEG à l'interface de l'hétérostructure AlGaN/GaN. L'effet de modulation d'un courant de sortie est obtenu par une variation d'une tension de commande d'entrée. L'électrode de commande d'un transistor est sa grille, elle permet de contrôler la densité de porteurs de charges n_s présente dans le 2DEG, et ainsi de contrôler le courant de drain I_{DS} . L'expression qui relie la densité d'électrons et la tension appliquée est donnée par l'équation I. 8

$$n_s = \frac{\epsilon_{AlGaN}}{q(d_{AlGaN} + \Delta d)} (V_{GS} - V_{TH}) \quad (I. 8)$$

Avec

n_s : la densité surfacique d'électrons

d_{AlGaN} : l'épaisseur de la barrière AlGaN

V_{GS} : la tension appliquée à la grille

V_{TH} : la tension de seuil

Δd : l'épaisseur du gaz 2DEG

Lorsque la tension appliquée sur la grille V_{GS} est égale à la tension de seuil V_{TH} , le terme $V_{GS} - V_{TH}$ de l'équation I. 8 est nul, et la densité surfacique est nulle. Dans ce cas, le canal est fermé et aucun courant I_{DS} ne circule entre la source et le drain. L'application d'une tension entre la source et le drain V_{DS} (à potentiel de grille flottant) se traduit par la présence d'un courant I_D non nul. Pour des faibles tensions (régime ohmique, région linéaire de la Figure I.13 a), ce courant s'exprime selon l'équation I. 9

$$I_D = V_{DS} \frac{q \cdot \mu \cdot n_s \cdot W}{L_g + q \cdot \mu \cdot n_s \cdot W (R_D + R_S)} \quad (I. 9)$$

Avec

W : le développement du transistor

L_g : la longueur de grille

R_D : la résistance du contact ohmique de drain

R_S : la résistance de contact ohmique de la source

Pour des tensions permettant la saturation de la vitesse de dérive d'électron (régime saturé de la Figure I.13 a), le courant s'exprime selon l'équation I. 10

$$I_D = q \cdot v_{sat} \cdot n_s \cdot W \quad (I. 10)$$

Avec

v_{sat} : vitesse de saturation de dérive d'électron

Dans le cadre de cette thèse, nous développons des transistors en déplétion dit « Normally – On » tel que le canal est ouvert pour $V_{GS} = 0V$.

La figure I. 13 représente les courbes $I_{DS}-V_{DS}$ à V_{GS} constante et la caractéristique $I_{DS}-V_{GS}$ pour V_{DS} fixée et la transconductance g_m d'un HEMT Normally - On idéal.

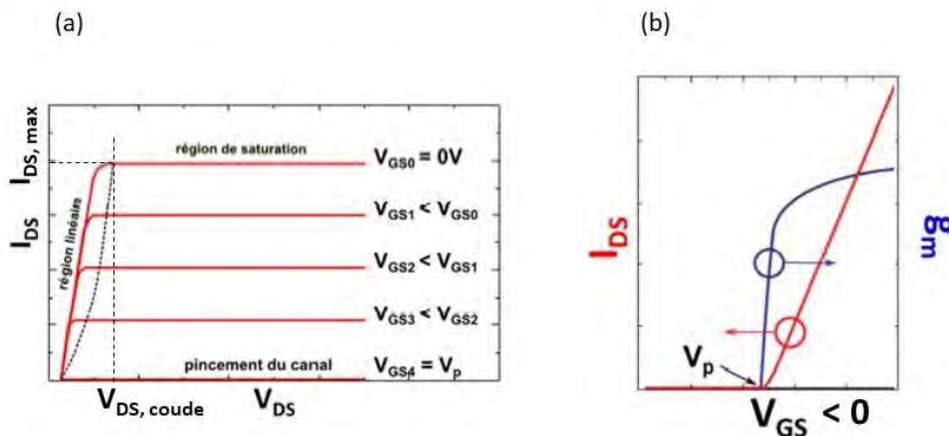


Figure I. 13 : (a) caractéristique $I_{DS}-V_{DS}$ et (b) caractéristique $I_{DS}-V_{GS}$ et transconductance g_m d'un composant HEMT idéal [40].

En regardant les caractéristiques $I_{DS}-V_{DS}$ (figure I. 13 a), il apparaît deux régions de fonctionnement : la zone linéaire et la zone saturation où le courant I_{DS} s'exprime respectivement suivant les équations I. 9 et I. 10. À partir d'une certaine valeur de V_{DS} dite tension de coude $V_{DS, coude}$ on atteint une valeur maximale $I_{DS, max}$ (saturation de I_{DS}).

L'application d'une tension négative sur la grille, conduit à la déplétion du canal sous la grille qui entraîne la diminution du courant I_{DS} (Figure I. 13 a). La tension de pincement V_p est la tension pour laquelle le canal est totalement pincé

(Figure I. 13 b), et généralement calculée pour une valeur de courant I_{DS} de $1\text{mA}\cdot\text{mm}^{-1}$ pour des filières industrielles, alors que plusieurs méthodes électriques sont exploitables pour l'extraction précise de cette caractéristique.

2.5 Etat de l'art des composants GaN

Dans cette partie nous présentons un état de l'art des performances des HEMTs GaN. Dans le cadre de ce travail de thèse, des composants sont élaborés sur substrat sur Si, puis sont transférés sur diamant. Afin de positionner nos travaux dans le contexte international, nous choisissons de ne présenter ici que les résultats à l'état de l'art obtenus sur Si et sur diamant.

Le Si est le substrat le plus utilisé pour la croissance des hétérostructures HEMT à cause de son faible coût, de sa bonne reproductibilité et de sa bonne qualité cristalline. PD Christy, *et al.* [41] obtiennent un courant $I_{DS,max}$ de $0.6\text{ A}\cdot\text{mm}^{-1}$ et une transconductance de $157\text{ mS}\cdot\text{mm}^{-1}$ avec une fréquence de coupure f_t de 90GHz et une fréquence maximale d'oscillation f_{max} de 150GHz pour des transistors de longueur de grille de 100 nm . P. Altuntas *et al* [42] obtiennent un courant $I_{DS,max}$ de $1.1\text{ A}\cdot\text{mm}^{-1}$ et une transconductance de $374\text{ mS}\cdot\text{mm}^{-1}$ avec une fréquence de coupure f_t de 116 GHz et une fréquence maximale d'oscillation f_{max} de 150 GHz pour des transistors de longueur de grille de 75 nm et un développement de $2\times 50\text{ }\mu\text{m}$. S. Dai *et al.* [43] obtiennent un courant $I_{DS,max}$ de $1.25\text{ A}\cdot\text{mm}^{-1}$ et une transconductance de $420\text{ mS}\cdot\text{mm}^{-1}$ avec une fréquence de coupure f_t de 145GHz et une fréquence maximale d'oscillation f_{max} de 220GHz pour des transistors de longueur de grille de 55 nm .

Le diamant est le matériau le plus intéressant pour l'électronique de puissance en raison de son excellente conductivité thermique. Cependant la disponibilité et le coût élevé de ces substrats limitent son exploitation. Après la fabrication des transistors HEMTs sur substrat de Si, J Marko *et al.* [44] gravent le substrat de Si et déposent ensuite du diamant par CVD sur la face arrière des HEMT. Ainsi, ils obtiennent une amélioration de phénomène d'auto-échauffement pour une puissance DC dissipé de 56 W/mm . Thomas Gerrer *et al.* [45] améliorent la puissance de sortie de 15% grâce à un transfert de HEMTs fabriqués sur substrat de Si vers

des substrats de diamant sans donner de détails sur la nature de couche de collage entre la face GaN et le substrat de diamant. Après la fabrication de HEMTs sur substrat de Si, K Ranjan *et al.* [46] réalisent un transfert des HEMTs vers le substrat de diamant sans donner de détail sur la technique, et réussissent à diminuer l'effet d'auto-échauffement ce qui permet une diminution du courant I_{DS} qui passe de 33% pour les HEMTs sur Si à 10 % pour les HEMTs sur diamant pour une polarisation $V_{GS} = +1$ V et $V_{DS} = 20$ V.

2.6 Propriétés thermiques des HEMTs AlGaN/GaN

L'amélioration des performances des composants HEMTs GaN en terme de puissance hyperfréquence s'accompagne inévitablement d'un auto-échauffement important. Dans cette partie, nous présentons les différentes propriétés thermiques des composants HEMTs AlGaN/GaN.

a) Transfert thermique par conduction

La chaleur générée dans la zone active des HEMTs en fonctionnement se propage vers l'extérieur selon trois mécanismes (conduction, convection et la radiation). L'énergie thermique est essentiellement dissipée par conduction thermique. Ce transfert peut se faire également aux interfaces du composant avec l'extérieur par convection et radiation (cotés supérieur et latéral du composant).

La conduction thermique est un phénomène de diffusion qui permet à la chaleur de se propager à l'intérieur d'un corps solide, sans déplacement de matière. Elle est causée par un échange d'énergie de vibration entre les atomes du réseau cristallin, proportionnelle au gradient de la température et à la conductivité thermique du matériau.

Le flux de chaleur est défini par unité de surface et il est directement proportionnel au gradient de température local selon l'équation I. 11 [47-48].

$$Q_{CD} = -k(T)\nabla T \quad (\text{I. 11})$$

Avec

$k(T)$: Conductivité thermique de matériau en fonction de la température

b) Résistance thermique en volume

Dans les transistors HEMTs, la zone de dissipation de puissance (point chaud) est la zone au-dessous de la grille ; elle présente le plus souvent une très petite surface par rapport à celle du composant. Dans nos composants, le flux de chaleur produit atteindra le substrat de croissance par des chemins divergents (transfer par conduction et transfer par radiation).

Par conséquent, on peut définir la résistance thermique du composant R_{th} comme le rapport entre une variation de température et une variation de puissance dissipée [49] selon l'équation I. 12. Cette résistance permet de mesurer l'efficacité thermique du système, et elle est dépendante du point de polarisation des composants, car la distribution du champ électrique est liée aux tensions appliquées sur les composants.

$$R_{th} = \frac{\Delta T}{\Delta P} \quad (I. 12)$$

La procédure de mesure de cette résistance repose sur l'extraction de la température maximale du point chaud observée par une caméra thermique pour différentes puissances dissipées.

c) Résistance thermique à l'interface GaN/substrat

Le transfert d'énergie thermique à travers l'interface entre le buffer de GaN et le substrat constitue un point important de la conduction thermique dans les HEMTs. La résistance thermique d'interface $R_{th, interface}$ décrit le transport thermique à travers cette interface et elle est définie suivant la relation I. 13.

$$R_{th,interface} = \left[\frac{Q}{A\Delta T} \right]^{-1} \quad (I. 13)$$

Avec

Q : le flux de chaleur à travers l'interface

A : la surface d'interface

ΔT : la différence de la température entre les deux côtés de l'interface

En effet, la couche de nucléation présente entre le substrat et le buffer possède une concentration élevée des défauts et des impuretés [50]. Cette imperfection de la couche de nucléation cause une augmentation de la résistance thermique au niveau de l'interface.

Des études expérimentales ont montré que la résistance thermique globale des transistors HEMT's AlGaN/GaN est plus grande que celles évaluées par des modèles simples de la théorie acoustique de disparité [51]. L'explication de cette différence de résistance est probablement due à la résistance thermique à l'interface GaN/substrat relativement grande et au comportement non linéaire de la résistance d'interface des matériaux (figure I. 14).

La figure I. 14 nous montre la variation de la résistance thermique d'interface GaN/substrat en fonction de la température. Pour le substrat de saphir à 4.2 K [52] la résistance thermique d'interface est élevée ($0.31 \times 10^{-4} \text{ m}^2 \cdot \text{K}/\text{W}$) ce qui va limiter l'évacuation de la chaleur dissipée vers le substrat.

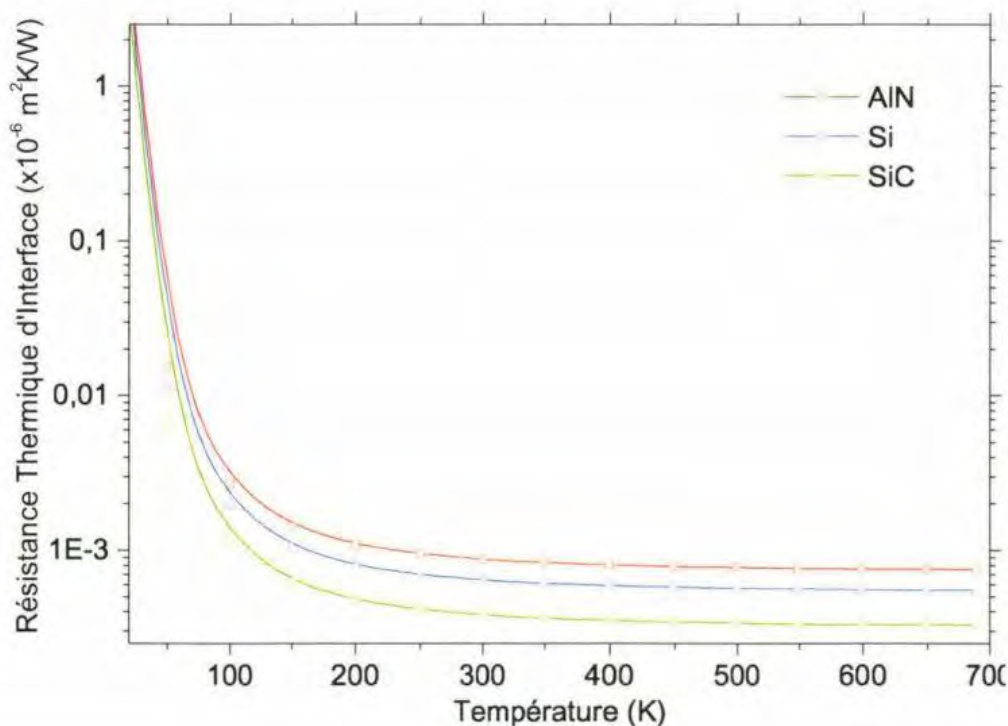


Figure I.14 : résistance d'interface GaN/substrat [52].

d) Dissipation thermique dans les composants de puissance

La température de fonctionnement des composants est liée à la puissance dissipée, elle est donnée par la relation suivante :

$$T = R_{th}(V_{GS}, V_{DS})P_{diss} + T_A \quad (I. 14)$$

Où R_{th} , P_{diss} et T_A correspondent respectivement à la résistance thermique du composant, à la puissance dissipée et à la température ambiante.

La montée en fréquence des composants (liée à leur miniaturisation) s'accompagne inévitablement d'une augmentation de la puissance dissipée provoquant un auto-échauffement important. Ce phénomène d'auto-échauffement diminue par conséquence la mobilité des porteurs et augmente la résistance carrée donnée par l'équation I. 15 :

$$R_{\square} = \frac{1}{q \cdot \mu \cdot n_s} \quad (I. 15)$$

En effet une augmentation des résistances d'accès de la source et du drain (équations I. 16 et I. 17) résulte de l'augmentation de la résistance carrée de l'hétérostructure :

$$R_s = \frac{R_c}{W} + \frac{L_{gs}}{W} R_{\square} \quad (I. 16)$$

$$R_d = \frac{R_c}{W} + \frac{L_{gd}}{W} R_{\square} \quad (I. 17)$$

Où W , L_{gs} , L_{gd} et R_c correspondent respectivement à la largeur du transistor, à la distance grille-source, à la distance grille-drain, et à la résistance de contact. Le courant de drain I_D (selon l'équation I. 10) est également sensible à la température de fonctionnement des HEMTs. La figure I. 15 représente un exemple de caractéristique statique d'un transistor avec et sans auto-échauffement [53]. Une diminution du courant de drain est observée lorsque la tension drain-source V_{DS} augmente

pour une valeur de tension V_{GS} constante, ce qui met clairement en évidence la signature thermique des composants. Cette diminution de courant est due à la diminution de la vitesse des porteurs liée au courant de drain. Ceci entraîne une diminution de la puissance hyperfréquence délivrée à la sortie des HEMT's.

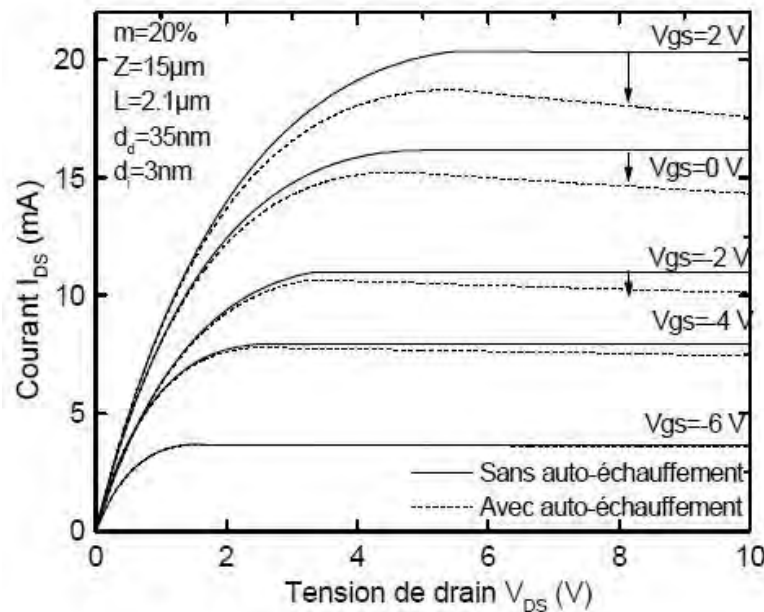


Figure I. 15 : Caractéristique statique théorique d'un transistor avec et sans auto-échauffement [53].

Ainsi la température de fonctionnement influence sur les performances hyperfréquences. Les fréquences de coupure en courant f_t et en puissance f_{max} d'un HEMT sont respectivement données selon :

$$f_t = \frac{g_m}{2\pi \cdot [(C_{GS} + C_{GD})(1 + g_{ds} \cdot (R_s + R_D)) + g_m \cdot C_{GD} \cdot (R_s + R_D)]} \quad (I. 18)$$

$$f_{max} = \frac{f_t}{2\sqrt{g_{ds} \cdot (R_s + R_{GS} + R_G) + 2\pi f_t C_{GD} R_G}} \quad (I. 19)$$

où C_{GS} , C_{GD} , g_m et g_{ds} correspondent respectivement à la capacité grille-source, à la capacité grille-drain, à la transconductance et à la conductance de sortie du transistor. Ainsi, l'augmentation des résistances d'accès de drain et source causée par l'auto-échauffement s'accompagne d'une diminution de f_t et f_{max} .

La transconductance g_m des composant définie par l'équation I.20 diminue grâce à l'augmentation de la température résultant de la diminution du courant de drain, cette diminution accentue encore la diminution des fréquences f_t et f_{max} .

$$g_m = \left. \frac{\partial I_{ds}}{\partial V_{gs}} \right|_{V_{ds}=cste} \quad (I.20)$$

Cette diminution des performances fréquentielles s'accompagne d'une diminution de la puissance hyperfréquence. La puissance hyperfréquence maximale " P_{max} " que peut fournir un HEMT polarisé en classe A est donnée comme suit :

$$P_{max} = \frac{\Delta V_{DS} \Delta I_{DS}}{8} = \frac{I_{max}(V_{max} - V_{knee})}{8} \quad (I.21)$$

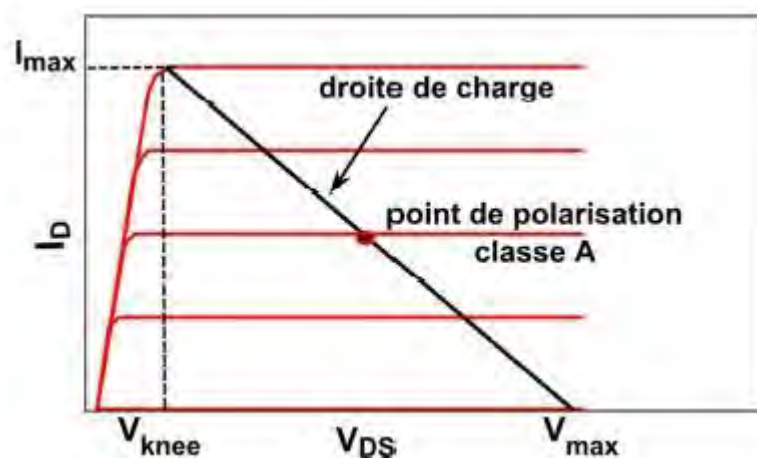


Figure I. 16 : Exemple de la polarisation en classe A d'un transistor HEMT.

Avec V_{max} et $(I_{max} ; V_{knee})$ correspondant respectivement à l'intersection de la droite de charge avec l'axe des abscisses et aux coordonnées du point d'intersection entre la droite de charge et le réseau (Figure I. 16). Ainsi, une diminution du courant de drain I_D provoquée par l'auto-échauffement a pour conséquence de diminuer la puissance fournie par les transistors HEMTs.

Ainsi, l'un des effets limitatifs du fonctionnement des transistors HEMT's pour les applications de puissance hyperfréquence est l'auto-échauffement qui dégrade les propriétés physiques des semi-conducteurs induisant une chute dans les performances statiques et celles hyperfréquences.

3. METHODES VISANT A L'AMELIORATION DE LA DISSIPATION THERMIQUE DES HEMTS

L'effet limitatif majeur des performances des HEMT's de la filière GaN est lié aux effets thermiques, qu'ils soient conjugués ou pas aux phénomènes de piégeage auxquels sont également soumis les dispositifs GaN. De nombreuses études dans la littérature visent à favoriser la dissipation thermique.

- Utilisation de substrats de haute conductivité thermique

Comme brièvement mentionné dans la partie 2.5 l'énergie thermique se propage majoritairement par conduction vers le substrat. Le substrat utilisé a donc un impact très important quant à l'amélioration du management thermique des dispositifs. Ainsi, les substrats SiC et diamant sont les meilleurs candidats pour répondre à l'enjeu de l'amélioration de la dissipation de la chaleur.

- D'une part, les meilleures performances des transistors HEMT's AlGaIn/GaN sont obtenues sur substrat SiC en termes de fréquence de coupure en courant ($f_t = 454\text{GHz}$) et en puissance ($f_{max} = 444\text{GHz}$) avec un courant $I_{DS,max}$ de $3\text{ A}\cdot\text{mm}^{-1}$ pour des longueurs de grille de 20 nm [54].
- D'autre part, la croissance directe de l'hétérostructure AlGaIn/GaN sur diamant monocristallin, de haute conductivité thermique, permet également l'amélioration de la dissipation de la chaleur. M. Alomari et E. Kohn obtiennent des fréquences de coupure en courant ($f_t = 21\text{GHz}$) et en puissance ($f_{max} = 42\text{GHz}$) avec un courant de $0.73\text{ A}\cdot\text{mm}^{-1}$ pour une longueur de grille de 200 nm [32], pour des transistors HEMT's AlGaIn/GaN sur diamant monocristallin (111). K. Hirama et Y. Taniyasu obtiennent un courant $I_{DS,max}$ de 770 mA/mm et un champ de claquage de 165 V avec une fréquence de coupure en courant ($f_t = 25\text{ GHz}$) et en puissance ($f_{max} =$

18 GHz) pour une longueur de grille de 400 nm avec une densité de puissance de sortie de 2.13 W/mm à 1GHz [55].

- Utilisation de substrats composites

L'utilisation de substrats composites SopSiC (Silicon On Polycristallin Silicon Carbide) et SiCopSiC (Silicon Carbide On Polycristallin Silicon Carbide) constitue une autre approche pour pallier le coût élevé du SiC et conserver en partie ses bonnes propriétés thermiques tout comme un faible désaccord en paramètre de maille avec le GaN. Les substrats composites sont développés par la société SOI-TEC. Ils sont formés d'une fine couche de 5 μm de Si monocristallin (pour les SopSiC) ou d'une fine couche de 5 μm de SiC monocristallin (pour les SiCopSiC) assemblés avec un substrat de SiC polycristallin de 500 μm grâce à une couche fine (0.8 μm) d'oxyde (SiO_2). (Figure I. 17).

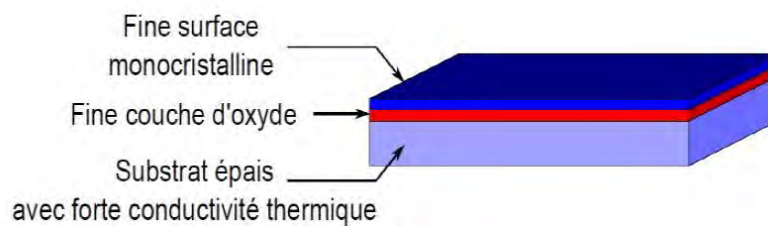


Figure I. 17 : Structure des substrats reportés.

Les HEMT's GaN réalisés sur ces substrats présentant de bonnes performances en puissance [56]. Néanmoins, la présence de la couche de SiO_2 reste l'inconvénient essentiel de ces substrats puisqu'elle constitue une barrière thermique qui empêche la dissipation thermique du canal vers le substrat de SiC [57].

- Passivation des composants

Une passivation de la face avant des transistors HEMT's InAlN/GaN à travers une couche de diamant permet de réduire la température de fonctionnement des composants [58]. Grâce à cette technologie, un courant $I_{\text{DS, max}}$ supérieur à 1,4 A/mm et une fréquence de coupure en courant f_t supérieure à 35.4GHz pour une grille de 500 nm sont obtenus. La passivation se comporte dans ce cas comme un évacuateur thermique (heat spreader).

- Technologies de transfert de couches

Enfin, des méthodes de transfert des couches actives vers un substrat de bonne conductivité thermique ont été étudiées.

B. Lu and T. Palacios [59] présentent un transfert de HEMTs AlGa_N/Ga_N du substrat Si vers un substrat de verre à travers une couche adhésive de BenzoCyclo-Butène (BCB) à 250°C. Cependant, cette couche de BCB possède une faible conductivité thermique de 0.3 W/m.K qui empêche la dissipation de la chaleur dans les HEMTs.

D'autres méthodes de transfert reposent sur l'utilisation d'une couche d'HydrogenSielsesQuioxane (HSQ) [60] durcie à 400°C. Cependant la réalisation de cette procédure à cette température peut endommager les transistors HEMTs lors du transfert.

L'utilisation du diamant comme substrat de substitution semble être la solution idéale pour favoriser la dissipation thermique des HEMTs Ga_N [61]. Différents procédés existent dans la littérature.

- Une technologie de transfert reposant sur l'élimination du Si et des couches de nucléation d'AlN suivie par le dépôt à haute température de diamant polycristallin sur la couche de Ga_N est présentée dans [62]. L'inconvénient de ce procédé est la température élevée pour le dépôt de diamant. Cette température est incompatible avec la technologie des transistors HEMTs si ceux-ci sont fabriqués sur le Si avant transfert.
- P. Chao et J. D. Belvins [63] réalisent le report d'AlGa_N/Ga_N/SiC vers le diamant polycristallin avec un procédé à faible budget thermique (< 150°C) à travers une couche fine adhésive à base de Si. Leur technique de transfert leur permet d'améliorer les performances électriques et thermiques (tableau de la conclusion générale) par rapport au substrat de base (SiC).
- T. Liu et T. Chen [64] et Q. Wu et R. Xu [65] présentent d'autres méthodes de report des HEMTs fabriqués sur SiC vers le diamant à travers des couches fines dont la nature n'est pas précisée. Une amélioration des per-

performances électriques et thermiques est démontrée avec ce procédé. L'inconvénient majeur de cette technologie est l'utilisation de SiC monocristallin pour la fabrication des composants et l'utilisation du diamant pour le report. En effet le SiC monocristallin est deux fois plus cher que le diamant utilisé pour le transfert (CVD diamond) !

4. PRESENTATION DES OBJECTIFS DE LA THESE : DEVELOPPEMENT D'UNE METHODE DE TRANSFERT

Parmi tous les effets limitatifs qui influent sur les performances des transistors HEMTs, nous nous intéressons dans ce travail de thèse à l'amélioration de la dissipation thermique. Pour cela, nous proposons de développer une nouvelle méthode de transfert de composants HEMTs AlGaN/GaN initialement fabriqués sur un substrat de Si vers un substrat de diamant polycristallin de haute conductivité thermique.

La méthode repose sur une nouvelle stratégie de transfert des composants, après élimination du substrat de croissance Si, sur le substrat diamant par l'intermédiaire d'une couche d'AlN de conductivité thermique supérieure à celles classiquement utilisées dans la littérature.

La mise en place de cette nouvelle « technologie de transfert » impose l'exploitation d'un nouveau matériau (AlN) au sein de notre laboratoire (IEMN), conjointement à de nouvelles techniques d'intégration. Dans le cadre de ce travail de thèse, les transistors HEMTs sont fabriqués sur substrat Si. Une caractérisation exhaustive de ceux-ci est alors faite (DC, RF et thermiques). Suite à cela, le procédé de transfert vers le diamant peut être réalisé. Une caractérisation des composants après transfert permet de mettre en évidence l'apport du diamant pour les performances des composants mais aussi les limites et les risques de cette technologie. Les détails du procédé de transfert explicités dans le chapitre 2 de ce manuscrit.

5. BIBLIOGRAPHIE GÉNÉRALE DE CHAPITRE 1

- [1] R. Keyes, « Figure of merit for semiconductors for high-speed switches » Proceeding of the IEEE, vol. 60, no. 2, p. 225, feb.1972.
- [2] O. Ambacher et al. “two dimensional electron gases induced by spontaneous and piezoelectric polarization charges in N- and G- Face AlGa_N/Ga_N heterostructures” J. appl. Phys. (1999) 85, pp. 3222-3232.
- [3] M. Rousseau, communication interne (IEMN)
- [4] M. B. Kanoun, communication interne (IEMN)
- [5] M. Goano, E. Bellotti and K. F. Brennan, “Band structure nonlocal pseudopotential calculation of the III-nitride wurtzite phase materials system. Part I. Binary compounds Ga_N, Al_N and In_N”, J. app. Phys. Vol. 88, no. 11, pp. 6467-6475, Dec 2000.
- [6] Y. P. Varshini, ”Temperature dependence of the energy gap in semiconductors” Physica, vol. 34, no. 1, pp. 149-154, 1967.
- [7] “[http://www.ioffe.rssi.ru/SVA/NSM/Semicond/.](http://www.ioffe.rssi.ru/SVA/NSM/Semicond/)”
- [8] Nakamura, S., T. Mukai, M. Senoh, Jpn. J. Appl. Phys. 31 (1992), 2883-2888.
- [9] S. Chen and G. Wang, “High-field properties of carrier transport in bulk wurtzite Ga_N: A Monte Carlo prespective”, J. Appl. Phys., vol. 103, no. 2, p. 023703, Jan. 2008.
- [10] B. E. Foutz, S. K. O’Leary and L. F. Eastman, ”Transient electron transport in wurtzite Ga_N, In_N and Al_N”, J. Appl. Phys., Vol. 85, no. 11, pp. 7727-7734, Jun.1999.
- [11] O’Leary, Stephen et al. “The Sensitivity of the Electron Transport Within Bulk Wurtzite Indium Nitride to Variations in the Crystal Temperature, the Doping Concentration, and the Non-Parabolicity Coefficient: An Updated Monte Carlo Analysis.” Journal of Materials Science : Materials in Electronics 21.3 (2010): 218–230
- [12] Nicolas DEFRANCE, “Caractérisation et modélisation de dispositifs de la filière nitrure pour la conception de circuits intégrés de puissance hyperfréquences”

Thèse de doctorat de l'Université des Sciences et Technologies de Lille, le 14 décembre 2007, p.21,23.

[13] Q. Rudiger, "Gallium Nitride Electronics " vol. Springer series in Materials Science 96. 2008

[14] BOUGROV et Al, "Properties of advanced semiconductor materials", 2001

[15] B Benbakhti. "Electron Transport Properties of Gallium Nitride for Microscopic Power Device Modelling." Journal of Physics: Conference Series 193.1 (2009)

[16] O. Ambacher et al. "Two dimensional electron gases induced by spontaneous and piezoelectric polarization charges in N- and G- face AlGa_N/Ga_N heterostructures" J. Appl. Phys. Pp. 3222-3232, (1999)85

[17] J. P. Ibbetson, P. T. Fini and U. K. Mishra, "Polarization effects, surface states, and the source of electrons in AlGa_N/Ga_N heterostructure field effect transistors", Appl. Phys. Lett. 77(2000) 250-252.

[18] F. Enjalbert, 'III-nitrides et application au laser UV pompé par cathode à micropointes', 2005.

[19] Z. Dridi, B. Bouhafas, and P. Ruterana, 'First-principles investigation of lattice constants and bowing parameters in wurtzite Al_xGa_{1-x}N, In_xGa_{1-x}N and In_xAl_{1-x}N alloys', Semicond. Sci. Technol., vol. 18, no. 9, p. 850, 2003.

[20] H. Angerer, D. Brunner, F. Freudenberg, O. Ambacher, M. Stutzmann, R. Höppler, T. Metzger, E. Born, G. Dollinger, a. Bergmaier, S. Karsch, and H. J. Körner, 'Determination of the Al mole fraction and the band gap bowing of epitaxial Al_xGa_{1-x}N films', Appl. Phys. Lett., vol. 71, no. 11, pp. 1504–1506, 1997.

[21] I. Vurgaftman and J. R. Meyer, 'Band parameters for nitrogen-containing semiconductors', J. Appl. Phys., vol. 94, no. 6, pp. 3675–3696, 2003

[22] D. Delagebeaudauf, P. Delescluse, P. Etienne, M. Laviro, J. Chaplart, N. T.Linh "Two dimensionnal electron gas MESFET structure" Electronics Letters, Vol. 16, No 17, pp.667-668, Août 1980.

[23] T. Mimura, S. Hiyamizu, T. Fujii, K. Nanbu "A new field-effect transistor with

Selectively doped GaAs/n-Al_xGa_{1-x}As heterojunctions" Japanese Journal of Applied Physics, Vol.19, N0 5, pp. L225-L227, Mai 1980.

[24] A. Khan et al., "Microwave performance of a 0.25 μm gate AlGa_N/Ga_N heterostructure field effect transistor", Applied Physics letters, Vol. 65, N°9, pp. 1121-1123, August 1994.

[25] P. Gamarra, "étude de composés semiconducteurs III-N à forte teneur en indium : application à l'optimisation des hétérostructures pour transistors à effet de champ piezo-électriques HEMT", These, Lyon 1, 2013.

[26] H. Amano, N. Sawaki, I. Akasaki, and Y. Toyoda, 'Metalorganic vapor phase epitaxial growth of a high quality GaN film using an AlN buffer layer', Appl. Phys. Lett., vol. 48, no. 5, pp. 353–355, 1986.

[27] Y. Fu, D. a. Gulino, and R. Higgins, 'Residual stress in GaN epilayers grown on silicon substrates', J. Vac. Sci. Technol. A Vacuum, Surfaces, Film, vol. 18, no. 2000, p. 965, 2000.

[28] A. Dadgar, J. Bläsing, A. Diez, A. Alam, M. Heuken, and A. Krost, 'Metalorganic Chemical Vapor Phase Epitaxy of Crack-Free GaN on Si (111) Exceeding 1 μm in Thickness', Jpn. J. Appl. Phys., vol. 39, no. Part 2, No. 11B, pp. L1183–L1185, 2000.

[29] J. Y. Duboz, "Matériaux semi-conducteur à grand gap III-V à base de GaN", technique de l'ingénieur, 1995.

[30] E. Cho, a. Mogilatenko, F. Brunner, E. Richter, and M. Weyers, 'Impact of AlN nucleation layer on strain in GaN grown on 4H-SiC substrates', J. Cryst. Growth, vol. 371, pp. 45–49, 2013.

[31] H. Amano, "Progress and Prospect of the growth of wide-band-gap Group III nitrides: development of the growth method for single-crystal Bulk GaN", Jpn Journal of Appl. Phys, vol 52, n. 15.

[32] M. Alomari, A. Dussaigne, D. Martin, C. Gaquière and E. Kohn "Al-GaN/GaN HEMT on (111) single crystalline diamond", Electronics Letters, vol. 46, no. 4, 18 Feb 2010.

- [33] J. Cho, Z. Li, D. Francis, M. Ashegli and K. E. Goodson, "Improved thermal interfaces of GaN-Diamond composite substrate for HEMT applications", IEEE, vol. 3 no. 1 Jan 2013.
- [34] A. Watanabe, T. Takeuchi, H. Amano and I. Akasaki, "The growth of single crystalline GaN on Si substrate using AlN as an intermediate layer", J. Cryst. Growth, vol. 128, no. 1-4, pp. 391-396, Mar. 1993.
- [35] M. R. Ramdani, M. Chmielowska, Y. Cordier and F. Semond, "Effect of carbon doping on crystal quality, electrical isolation and electron trapping in GaN based structures grown silicon substrates", Solid-State Electron, vol. 75, pp. 86-92, Sep. 2012.
- [36] J. Antoszewski, M. Gracey, J. M. Dell and U. K. Mishra, "Scattering mechanisms limiting two-dimensional electron mobility in Al_{0.25}Ga_{0.75}N/GaN modulation doped field effect transistors", J. Appl. Phys., vol. 87, no. 8, pp. 3900-3904, Apr. 2000.
- [37] A Teke, S Gökden, R Tülek, J H Leach, Q Fan, J Xie, Ü Özgür, H Morkoç, S B Lisesivdin and E Özbay, "The effect of AlN interlayer thicknesses on scattering processes in lattice-matched AlInN/GaN two-dimensional electron gas heterostructures" New J. Phys., vol. 11, no. 6, pp. 063031, Jun. 2009.
- [38] M. ABOU DAHER, communication interne (IEMN)
- [39] J. P. Ibbetson, P. T. Fini, K. D. Ness, S. P. DenBaars, J. S. Speck, and U. K. Mishra, "Polarization effects, surface states, and the source of electrons in AlGaIn/GaN heterostructure field effect transistors" Applied Physics Letters, vol. 77, no. 2, pp. 250-252, Jul. 2000.
- [40] F. Cozette, "Mesure de la température de transistors de type HEMT AlGaIn/GaN en régime de fonctionnement hyperfréquence", thèse, Université de Lille, octobre 2018.
- [41] Christy, PD et al. "High $f(T)$ and $f(MAX)$ for 100 Nm Unpassivated Rectangular Gate AlGaIn/GaN HEMT on High Resistive Silicon (111) Substrate." Electronics Letters 51.17 (2015): 1366–1367.

-
- [42] Philippe Altuntas et al. "Power Performance at 40 GHz of AlGa_N/Ga_N High-Electron Mobility Transistors Grown by Molecular Beam Epitaxy on Si (111) Substrate." *IEEE Electron Device Letters* 36.4 (2015): 303–305.
- [43] Dai, S et al. "High $f(T)$ AlGa(In)_N/Ga_N HEMTs Grown on Si With a Low Gate Leakage and a High ON/OFF Current Ratio." *IEEE Electron Device Letters* 39.4 (2018): 576–579.
- [44] J Marko et al. "Ga_N-On-Diamond HEMT Technology With TAVG = 176°C at PDC_{max} = 56 W/mm Measured by Transient Thermoreflectance Imaging." *IEEE Electron Device Letters* 40.6 (2019): 881–884.
- [45] Thomas Gerrer et al. "3 GHz RF Measurements of AlGa_N/Ga_N Transistors Transferred from Silicon Substrates onto Single Crystalline Diamond." *AIP Advances* 9.12 (2019): 125106–125106–6.
- [46] Ranjan, K et al. "Enhanced DC and RF Performance of AlGa_N/Ga_N HEMTs on CVD-Diamond in High Power CW Operation." 2019 *Electron Devices Technology and Manufacturing Conference (EDTM)*. IEEE, 2019. 97–99.
- [47] J-P. Holman, "Heat Transfer", Mc Graw Hill, Metric Editions, mechanical Engineering Series.
- [48] V-L. Hein, "Convection and conduction cooling of substrates containing multiple heat sources", *The Bell System Technical Journal*, vol. XLVI, no. 8, 1967, pp. 1659-1678.
- [49] D-H. Smith, A. Fraser, J-0. Neil, "Measurement and Prediction of Operating Temperature of GaAs ICs", *Semi-Therm 86 Symposium*, Scottsdale, Arisona, 9-11 December 1986, pp. 20.
- [50] Sarua, A et al. "Thermal Boundary Resistance Between Ga_N and Substrate in AlGa_N/Ga_N Electronic Devices." *IEEE Transactions on Electron Devices* 54.12 (2007): 3152–3158.
- [51] T-A. Eckhause, b. Süzer, Ç. Kurdak, F. Yun, H. Morkoç, *Applied Physic Letter*, vol. 82, 2003, pp. 3035-3037.

- [52] B. Benbakhti “Analyse physique et thermique des transistors à effet de champ de la filière GaN optimisation de structures pour l’amplification de puissance hyperfréquence”, thèse Université de Lille, Dec. 2006.
- [53] J. C. Gerbedoen “Conception et réalisation technologique de transistors de la filière HEMTs AlGaN/GaN” thèse Université de Lille, 2009.
- [54] Y. Tang, K. Shinohara, D. Regan, A. Corrion, D. Brown, J. Wong, A. Schmitz, H. Fung, S. Kim, and M. Micovic, «Ultrahigh-Speed GaN High-Electron-Mobility Transistors With f_t / f_{max} of 454/444 GHz » IEEE Electron Device Letters, vol. 36(6), pp. 549-551, Jun 2015.
- [55] K. Hirama, M. Kasu and Y. Taniyasu, “RF High-power operation of AlGaN/GaN HEMTs epitaxially grown on diamond”, IEEE, Vol. 33, no. 4, April 2012, p. 513-515.
- [56] M. Bruel, B. Aspar and J. Auberton-Hervé, “Smartcut: A new silicon on insulator material technology based on hydrogen implantation and wafer bonding”, Japanese Journal of applied Physics, Vol. 36, pp. 1636-1641, 1997.
- [57] X. Tang, M. Rousseau, N. Defrance, V. Hoel, A. Soltani, R. Langer and J. DeJaeger, “Thermal behavior analysis of GaN Based epi-Material on different substrates by means of a physical-thermal model”, Physica Status Solidi, Applications and Materials Science, Vol. 207, pp. 1820-1826, 2010.
- [58] M. Alomari, M. Dipalo, S. Delage, L. Toth, B. Pecz and E. Kohn, “Diamond overgrown InAlN/GaN HEMT”, Diamond & Related Mat. 20, 4, 604 (Apr-11).
- [59] B. Lu and T. Palacios, ‘High breakdown (> 1500 V) AlGaN/GaN HEMTs by substrate transfer technology’, IEEE Electron Device Letters, Vol. 31, no. 9, p. 951-953, Sep. 2010.
- [60] Jinwook W. Chung, Edwin L. Piner, and Tomás Palacios, “N-Face GaN/AlGaN HEMTs Fabricated Through Layer Transfer Technology”, IEEE Electron Device Letters Vol. 30, no. 2, p. 113-116, Feb. 2009.
- [61] Tilak, V., Green, B., Kaper, V., Kim, H., Prunty, T., Smart, J., Shealy, J., and Eastman, L.: ‘Influence of barrier thickness on the high-power performance of AlGaN/GaN HEMTs’, IEEE Electron Device Lett., 2001, 22, (11), pp. 504–506.

-
- [62] G. H. Jessen et al., "AlGa_N/Ga_N HEMT on Diamond Technology Demonstration," 2006 IEEE Compound Semiconductor Integrated Circuit Symposium, San Antonio, TX, 2006, pp. 271-274, doi: 10.1109/CSICS.2006.319952.
- [63] Pane-Chane Chao, Fellow, IEEE, Kenneth Chu, Carlton Creamer, Jose Diaz, Tom Yurovchak, Michael Shur, Life Fellow, IEEE, Ray Kallaher, Craig McGray, Member, IEEE, Glen David Via, and John D. Blevins, "Low-Temperature Bonded Ga_N-on-Diamond HEMTs With 11 W/mm Output Power at 10 GHz", IEEE Transactions on Electron Devices, vol. 62, no. 11, pp. 3658-3664, November 2015.
- [64] Tingting Liu, Yuechan Kong, Lishu Wu, Huaixin Guo, Jianjun Zhou, Cen Kong, and Tangsheng Chen, "3-inch Ga_N-on-Diamond HEMTs With Device-First Transfer Technology", IEEE Electron Device Letters, vol. 38, no. 10, p. 1417-1420, October 2017.
- [65] Qingzhi Wu, Yuehang Xu, Jianjun Zhou, Yuechan Kong, Tangsheng Chen, Yan Wang, Fujiang Lin, Yu Fu, Yonghao Jia, Xiaodong Zhao, Bo Yan, and Ruimin Xu, "Performance Comparison of Ga_N HEMTs on Diamond and SiC Substrates Based on Surface Potential Model", ECS Journal of Solid State Science and Technology, 6 (12) Q171-Q178 (2017).

CHAPITRE 2
TECHNOLOGIE DES DISPOSITIFS HEMTS SUR DIAMANT

INTRODUCTION

Ce chapitre porte sur la présentation des procédés technologiques développés dans le cadre de ce travail de thèse pour fabriquer des transistors HEMTs AlGaN/GaN reportés sur diamant. L'obtention de ces derniers se fait en deux temps : dans un premier temps, les composants sont fabriqués sur une hétérostructure AlGaN/GaN sur substrat silicium. Dans un second temps, les composants sont transférés sur un substrat diamant grâce à un procédé spécifique de transfert de couches basé sur un collage en AlN, et développé au sein du laboratoire IEMN.

Le procédé technologique de fabrication des composants HEMTs AlGaN/GaN sur silicium est celui développé au sein du groupe Puissance de l'IEMN depuis plusieurs années [3]. Afin d'obtenir des composants performants aux hautes fréquences, nous avons recours à un procédé de fabrication basé sur la lithographie électronique permettant l'écriture de motifs avec une résolution allant jusqu'à la dizaine de nanomètres. Des transistors à faible longueur de grille sont ainsi fabriqués. Ceux-ci sont des transistors à deux doigts de grille et de type « Normally-On ». Après avoir présenté les hétérostructures utilisées, le procédé de fabrication des composants sur silicium est rapidement décrit dans la première partie de ce chapitre.

La mise au point du procédé de transfert vers le diamant qui est le cœur de ce travail de thèse, est détaillée dans la deuxième partie de ce chapitre. Pour commencer, une vue d'ensemble du procédé de transfert est commentée. Avant d'en donner tous les détails, les propriétés des substrats diamants sont présentées. A la suite, les étapes critiques telles que le dépôt d'AlN et l'étape de collage sur le diamant font l'objet d'une attention particulière. Pour conclure, une analyse des limites technologiques et des risques de la technologie de transfert de couche est présentée.

PARTIE 1

TECHNOLOGIE DES COMPOSANTS HEMT's ALGAN/GAN SUR SUBSTRAT SI

Dans cette partie, nous décrivons dans un premier temps les hétérostructures AlGaN/GaN utilisées dans le cadre de ce travail de thèse. Dans un second temps, nous présentons le masque utilisé avec la description des différents éléments comprenant les motifs de test et les transistors. Enfin, nous présentons les différentes étapes de fabrication des transistors HEMT's AlGaN/GaN sur substrat Si. Ce procédé technologique est maîtrisé au laboratoire. Il permet de fabriquer des composants performants et a donc été utilisé directement pour ce travail. Il faut noter qu'il est indispensable de disposer de composants ayant de bonnes caractéristiques électriques avant transfert.

1. Hétérostructures utilisées

Les hétérostructures AlGaN/GaN utilisées dans le cadre de cette thèse ont été obtenues par croissance MOCVD au laboratoire CRHEA sur substrat silicium. Le choix du substrat est déterminant pour la qualité de l'épitaxie et a fortiori pour l'obtention de hautes performances en puissance hyperfréquence. Le substrat choisi doit présenter une bonne conductivité thermique et un faible désaccord de maille avec le GaN afin de limiter les dislocations dans l'hétérostructure AlGaN/GaN. Le silicium hautement-résistif est un des substrats les plus utilisés actuellement pour les applications de puissance hyperfréquence. Disponible en wafer de grande taille, sa maturité technologique et son faible coût en font un substrat très attrayant. Nous avons basé nos études sur ce choix de substrat pour lequel les méthodes de croissance sont éprouvées au niveau du laboratoire. De plus, spécifiquement pour ce travail, le procédé de transfert sur diamant nécessite l'élimination du substrat de croissance et la gravure du silicium est relativement aisée. Le type de substrat silicium initialement utilisé pour réaliser les dispositifs HEMT pourra être discuté à l'issue des premiers démonstrateurs.

L'hétérostructure HEMT AlGa_{0,26}N/GaN standard est présentée sur la figure

II. 1.

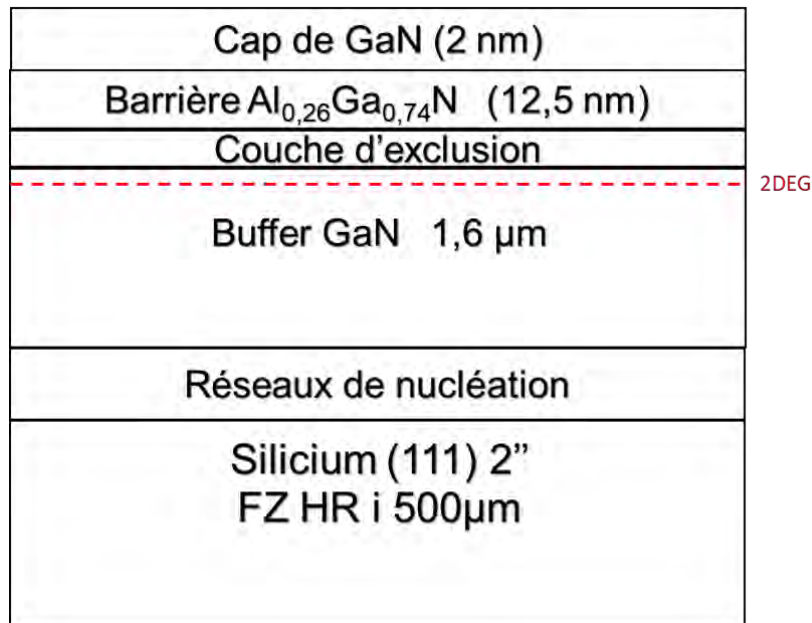


Figure II. 1 : Description schématique d'une hétérostructure HEMT Al₂₆Ga₇₄N/GaN sur Si.

La structure HEMT est constituée des différentes couches décrites ci-dessous :

- Une couche de nucléation d'AlN de 200 nm permet de réaliser la transition progressive entre le substrat de croissance Si (111) et la couche tampon de GaN. Cette couche de nucléation permet donc de limiter les contraintes dans l'hétérostructure.
- Le buffer de GaN de 1.6 µm permet la création du canal de conduction 2DEG engendré par les phénomènes de polarisations spontanée et piezoélectrique au niveau de l'interface avec la couche de barrière.
- Une couche barrière de 12.5 nm en AlGa_{0,26}N avec un taux d'Aluminium de 26%.
- Une couche de cap en GaN de 2 nm qui permet de stabiliser les états de surface responsables de la dégradation des propriétés électriques des transistors en fonctionnement et par ailleurs prévient l'oxydation de l'aluminium présent dans la couche barrière.

2. Description du masque

Les transistors HEMTs étudiés ici ont une topologie à deux doigts de grille avec deux contacts de source et un contact de drain. Dans le cadre de ces travaux, la lithographie électronique (e-beam) est utilisée pour définir des motifs de taille inférieure à 100 nm permettant l'obtention de composants dédiés à des applications hyperfréquences.

Le masque utilisé pour la fabrication des HEMTs est appelé « Buzz ». Ce masque a été conçu lors de travaux antérieurs avec différentes topologies de composants comme le montre la figure II. 2. Il contient :

- Des motifs d'échelle TLM (Transmission Line Method) qui sont utilisés pour déterminer la résistance de contact R_c ainsi que la résistance carrée des couches semi-conductrices sous test. Ces motifs sont constitués de contacts ohmiques espacés de distances croissantes de 2 μm , 5 μm , 10 μm et 20 μm .
- Des trèfles de hall qui sont utilisés pour déterminer la concentration des porteurs et la mobilité des électrons dans la couche active de nos composants.
- Des transistors à deux doigts de grille de développement $W = 25 \mu\text{m}$ et d'autres de développement $W = 50 \mu\text{m}$, avec des longueurs de grilles allant de 75 nm à 250 nm pour des distances source drain L_{DS} allant de 1.5 μm à 5.5 μm .
- Des lignes de transmissions pour mesurer les pertes.

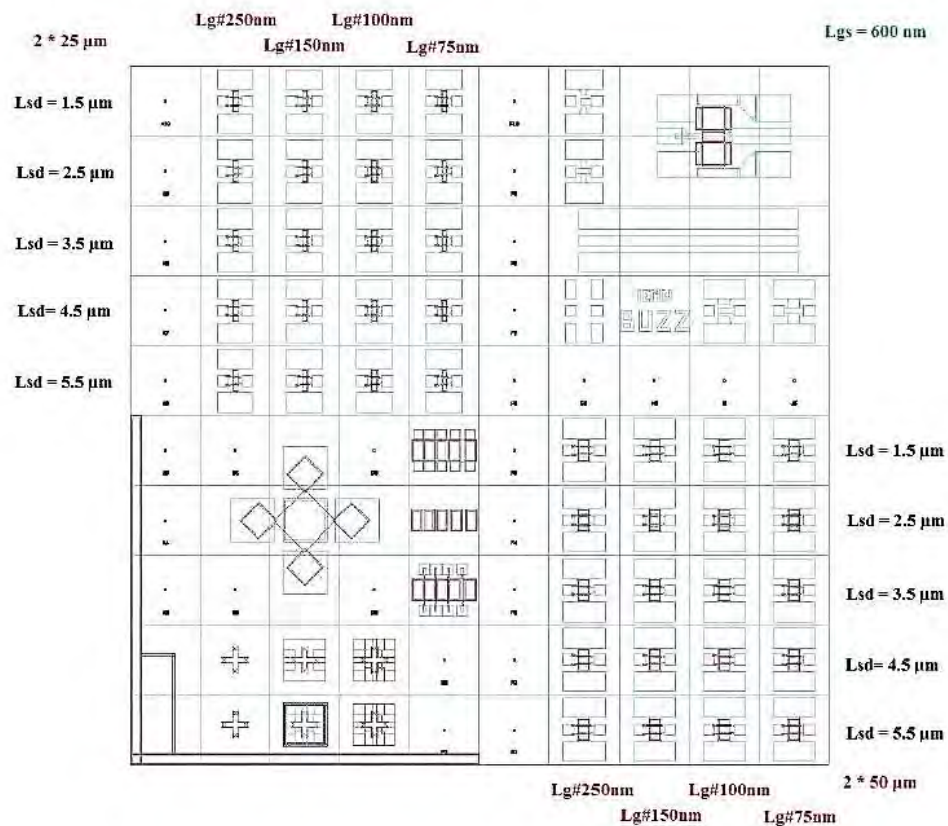


Figure II. 2 : Représentation du masque Buzz.

3. Etapes de fabrication technologique des composants HEMTs AlGaN/GaN sur substrat Si

Les principales étapes de fabrication des HEMTs AlGaN/GaN sur substrat

Si sont chronologiquement :

- Les marques d'alignement
- Les contacts ohmiques
- L'isolation des composants
- Les contacts de grille
- La passivation
- Les plots d'épaissement

Des caractérisations intermédiaires peuvent être réalisées afin de valider les différentes étapes du procédé. Ainsi, la caractérisation des contacts ohmiques se fait après l'étape d'isolation, et la caractérisation du contact Schottky après le dépôt des contacts de grille.

3.1 Les Marques d'alignement

Les marques d'alignement correspondent à des points de repère permettant le réalignement de chaque niveau avec le précédent. Ces marques sont définies par lithographie électronique en utilisant une bicouche de résines électrosensibles permettant d'obtenir un profil casquette après développement facilitant le lift-off. Les motifs correspondent à des marques positives et sont définis par des carrés de 8 μm de cotés déposés par évaporation sous vide avec un empilement de Molybdène/Nickel/Molybdène (20/40/70 nm). Ce séquentiel métallique est choisi car il est compatible avec toutes les étapes du procédé de fabrication des HEMTs, notamment avec le recuit à très haute température (850°C) des contacts ohmiques. La figure II. 3 représente une image MEB d'une marque d'alignement après métallisation et recuit à haute température des contacts ohmiques.

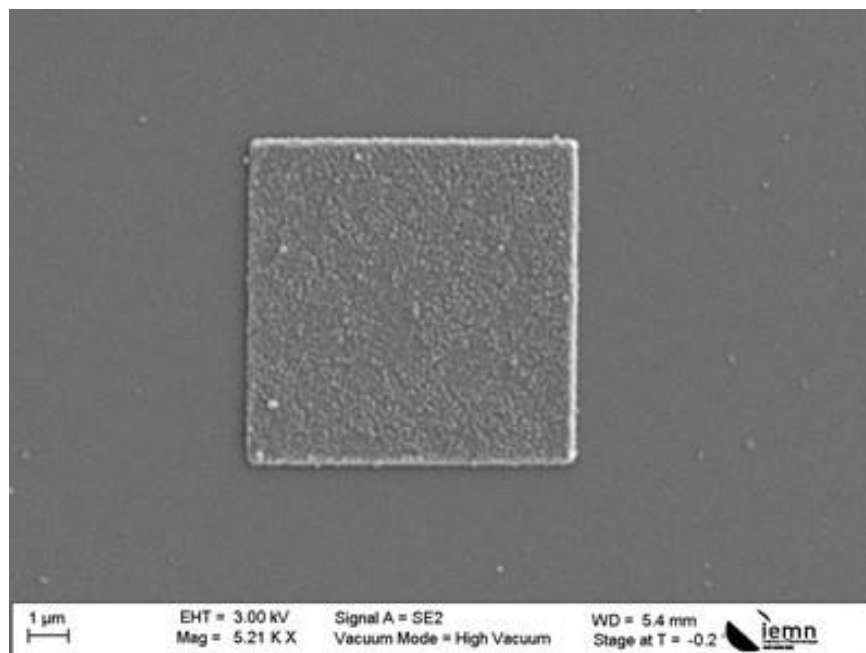


Figure II. 3 : Image MEB d'une marque d'alignement après métallisation et recuit à haute température des contacts ohmiques.

3.2 Les Contacts ohmiques

Un contact ohmique est défini comme un contact métal/semi-conducteur présentant une caractéristique courant tension $I(V)$ linéaire et symétrique. Ce contact est dit ohmique lorsque le travail de sortie de métal est supérieur à celui du semi-conducteur. Il est nécessaire d'obtenir de bons contacts ohmiques pour minimiser la valeur des résistances d'accès qui pénalisent les performances des composants en puissance hyperfréquence conformément aux équations I.18 et I.19. La réalisation des contacts ohmiques a été largement étudiée dans la littérature [1] et a fait l'objet de différentes études d'optimisation [2-3].

Pour notre procédé technologique, afin de définir les contacts ohmiques de source et de drain, une bicouche de résines électro-sensibles constitué de l'empilement COPO EL 13% et PMMA 3% est déposé permettant ainsi l'obtention d'un profil casquette après développement. Après l'écriture des motifs et le développement des résines et juste avant d'introduire l'échantillon dans le bâti de métallisation, la surface est désoxydée en utilisant une solution d'acide chlorhydrique (HCL) diluée dans l'eau déminéralisée (EDI) pour éliminer toute sorte d'oxydes natifs. L'échantillon est alors introduit dans le bâti de métallisation sous vide par canon à électrons dans lequel est intégré un réacteur permettant de réaliser une gravure IBE (Ion Beam Etching) in situ à base d'argon. Cette gravure permet de rapprocher le séquentiel métallique du canal de conduction afin de minimiser la résistance de contact. J-C. Gerbedoen [2] a montré qu'une résistance de contact optimale est obtenue en gravant 75% de l'épaisseur de barrière. Une fois la gravure du cap de GaN et la gravure de 75% de la barrière réalisées in situ pendant 10 min à 300 eV, le séquentiel métallique Ti/Al/Ni/Au (12/200/40/100 nm) est déposé.

Le choix du séquentiel est fait pour garantir le comportement ohmique des contacts. Le Titane joue le rôle de couche d'accroche, et est à l'origine de la formation de l'alliage TiN à l'interface métal/semi-conducteur après le recuit à haute température. Cet alliage possède un travail de sortie inférieur à celui de l'AlGaN favorisant le passage des électrons par effet thermoïonique. La formation de cet

alliage engendre des lacunes d'azote dans la barrière (AlGaN), ces lacunes se comportent comme des donneurs. Le dépôt de la couche d'aluminium va entraîner la formation d'un alliage Ti-Al permettant de diminuer la réactivité entre le titane et le GaN. Ceci limite la formation des volumes creux à l'interface causée par la migration du gallium et qui augmentent la résistance de contact. Afin d'éviter la formation des composés entre la couche d'or et l'aluminium qui peuvent rendre le contact friable et engendrer des courts-circuits, une couche de nickel est déposée. Afin de répartir le courant de façon homogène sur toute la surface du contact, une couche d'or qui a une excellente conduction électrique est enfin déposée.

Le recuit à haute température (RTA : Rapid Thermal Annealing) est effectué juste après le lift-off. Ce recuit favorise la diffusion des métaux dans la barrière et permet la formation des alliages responsables du comportement ohmique. J. C. Gerbedoen [2] a optimisé les paramètres de recuit tels que la rampe de montée en température ou la température de recuit. Pour notre procédé, les contacts sont recuits à 850 °C pendant 30 s sous atmosphère d'azote. Le recuit entraîne une augmentation considérable de la rugosité des contacts métalliques et une définition incertaine des flancs de contacts. Dans le cas où la distance entre les contacts est faible, un court-circuit peut être engendré.

3.3 Isolation

L'isolation des composants est une étape nécessaire pour garantir un bon comportement électrique et pour éliminer les courants de fuites circulant de la source vers le drain. L'idée est donc de délimiter la circulation du courant entre les contacts ohmiques des composants.

Pour cela, une bicouche de résines photosensibles LOR10A/S1828 est déposée sur les motifs. Une exposition sous UV suivi d'un développement permet de définir les zones à implanter. L'empilement des résines est choisi pour obtenir un profil casquette après le développement (Figure II. 4). L'isolation est ensuite faite par implantation ionique avec des ions azotes N^+ . La technique consiste à

faire interagir ces ions accélérés par des tensions de quelques kV à quelques centaines de kV avec l'échantillon afin de briser la continuité du gaz électronique bidimensionnel.

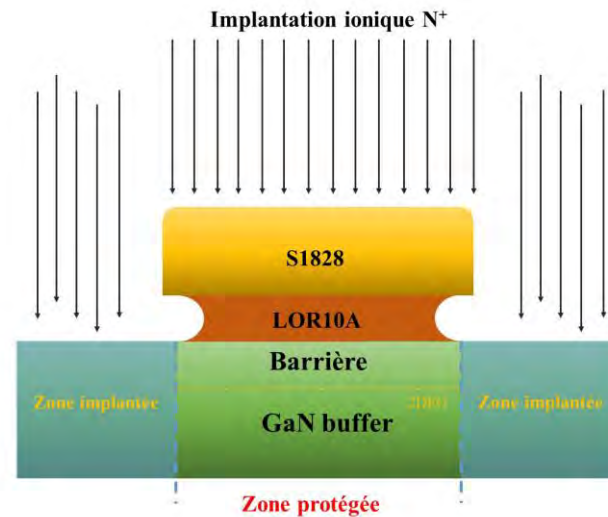


Figure II. 4 : schéma du bicouche de résines utilisé pour l'implantation ionique.

Quatre implantations ioniques successives avec différentes énergies et doses (Tableau II. 1) sont nécessaires. L'utilisation de faible énergie permet d'isoler l'hétérostructure en surface. L'accroissement de l'énergie permet d'isoler progressivement l'hétérostructure en volume. L'implantation a pour conséquence de polymériser une partie de la résine supérieure (S1828). La résine inférieure (LOR10A) n'est pas bombardée par les ions azotes, facilitant ainsi l'enlèvement des deux résines par lift-off. Enfin, la bicouche de résines est retirée en plongeant l'échantillon dans un bain d'AR300-76 à 65°C.

	Energie (k.eV)	Dose (at/cm ²)
1^{ere} implantation	20	0.25 x 10 ¹⁴
2^{eme} implantation	50	1 x 10 ¹⁴
3^{eme} implantation	100	1.5 x 10 ¹⁴
4^{eme} implantation	150	2.5 x 10 ¹⁴

Tableau II. 1 : Energies et doses utilisées pour l'implantation ionique.

3.4 Caractérisation des contacts ohmiques

Après l'étape d'isolation, différentes mesures peuvent être réalisées pour vérifier la qualité des contacts ohmiques. Deux méthodes de caractérisations sont classiquement utilisées. La première est la méthode TLM (Transmission Line Method) et

permet notamment de déterminer la résistance de contact R_c . La deuxième est la méthode de Van Der Pauw et permet de déterminer les propriétés de transport des hétérostructures.

La méthode TLM classiquement utilisée pour déterminer expérimentalement la résistance de contact R_c est la méthode des 4 pointes. Cette méthode est appliquée sur les motifs TLM qui sont séparés les uns des autres par des distances croissantes (Figure II. 5). Un courant est injecté entre deux pointes posées sur deux contacts voisins et une différence de potentiel est déterminée grâce aux deux autres pointes.

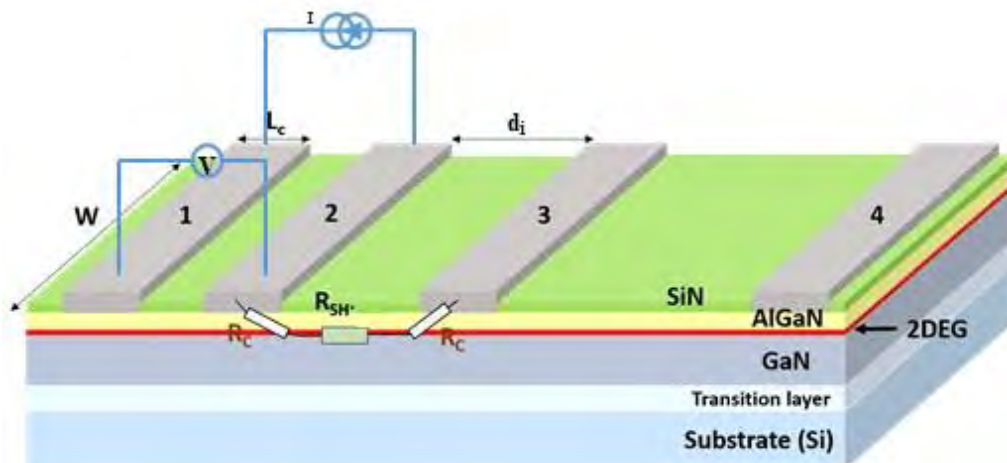


Figure II. 5 : Motifs TLM et mesure de la résistance des contacts par la méthode des 4 pointes pour trois espacements croissants.

La résistance totale entre deux contacts ohmiques est donnée par l'équation II. 1 :

$$R_{totale} = \frac{2R_c}{W} + \frac{R_{\square}}{W} d \quad (\text{II. 1})$$

Où R_c , R_{\square} , d et W correspondent respectivement à la résistance de contact, la résistance carrée de l'hétérostructure, la distance entre deux contacts et la largeur des contacts. L'extraction des résistances totales pour différentes distances permet d'obtenir une droite si les contacts sont ohmiques et homogènes.

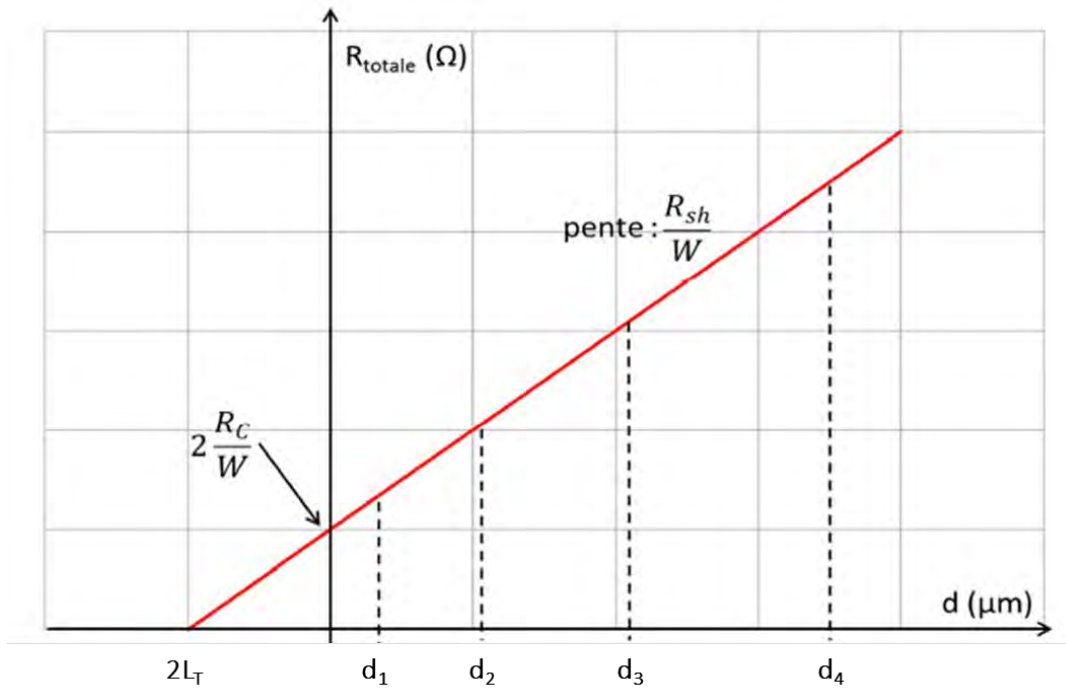


Figure II. 6 : Courbe caractéristique $R(d_i)$ d'un motif TLM linéaire avec quatre espacements croissants.

L'ordonnée à l'origine vaut deux fois la valeur de R_c divisée par W et la pente vaut R_{\square}/W (Figure II. 6).

La méthode de Van Der Pauw permet de déterminer les propriétés de transport des hétérostructures telles que la mobilité μ , la résistance du canal R_{\square} et la densité de porteurs de charge N_s . Pour cela, des mesures à quatre points sont faites sur des trèfles de Hall. L'application d'un champ magnétique B perpendiculaire à la surface de l'échantillon permet l'extraction de la mobilité et de la densité de porteurs.

Les caractérisations TLM et de Hall sont effectuées après l'étape d'isolation et sont réitérées à la fin du procédé de fabrication puisque ces valeurs sont impactées par la passivation. De plus, des mesures deux points sont aussi effectuées sur les échelles TLM pour évaluer la caractéristique ohmique des contacts par une mesure $I(V)$ et déterminer le courant d'isolation entre deux plots isolés.

3.5 Technologie de grille

L'étape de fabrication de la grille est une étape délicate du procédé de fabrication des transistors à cause des dimensions nanométriques de ces contacts, la diminution de la longueur de grille produisant une diminution du temps de transit, et de fait une augmentation des fréquences de coupures du gain en courant F_t et du gain en puissance F_{max} . Le contact de grille est de caractère « Schottky », il est assuré par l'utilisation de métaux à fort travail d'extraction tels que le nickel. Des grilles en « Té » sont fabriquées durant ce travail. Cette topologie permet de diminuer la longueur de grille tout en augmentant la surface de contact afin de minimiser la résistance de grille. Les optimisations de ce type de grille ont été faites durant la thèse de Philippe Altuntas [3].

La fabrication des grilles en « Té » nécessite l'utilisation d'un tricouche de résines électrosensibles. Il est constitué d'une couche de PMMA 3% 495 K qui définit la casquette de la grille, suivie d'une couche de PMMA (MMA 33%) pour définir le Té de la grille et enfin d'une couche de PMMA 4% 950K qui permet la définition du pied de grille (Figure II. 7).

Les figures II. 7 (a), (b), (c) et (d) montrent que la fabrication des grilles nécessite deux étapes d'écriture au masqueur électronique. La première écriture définit le Té de grille. Cette étape est suivie par deux développements successifs des résines (Figure II. 7 b) en utilisant du Toluène et un mélange Méthanol/IPA. Une deuxième écriture est nécessaire pour définir le pied de grille (Figure II. 7 c). Cette étape est suivie d'un développement avec un mélange de MIBK/IPA (1 :2) permettant l'ouverture du pied de grille (Figure II. 7 d).

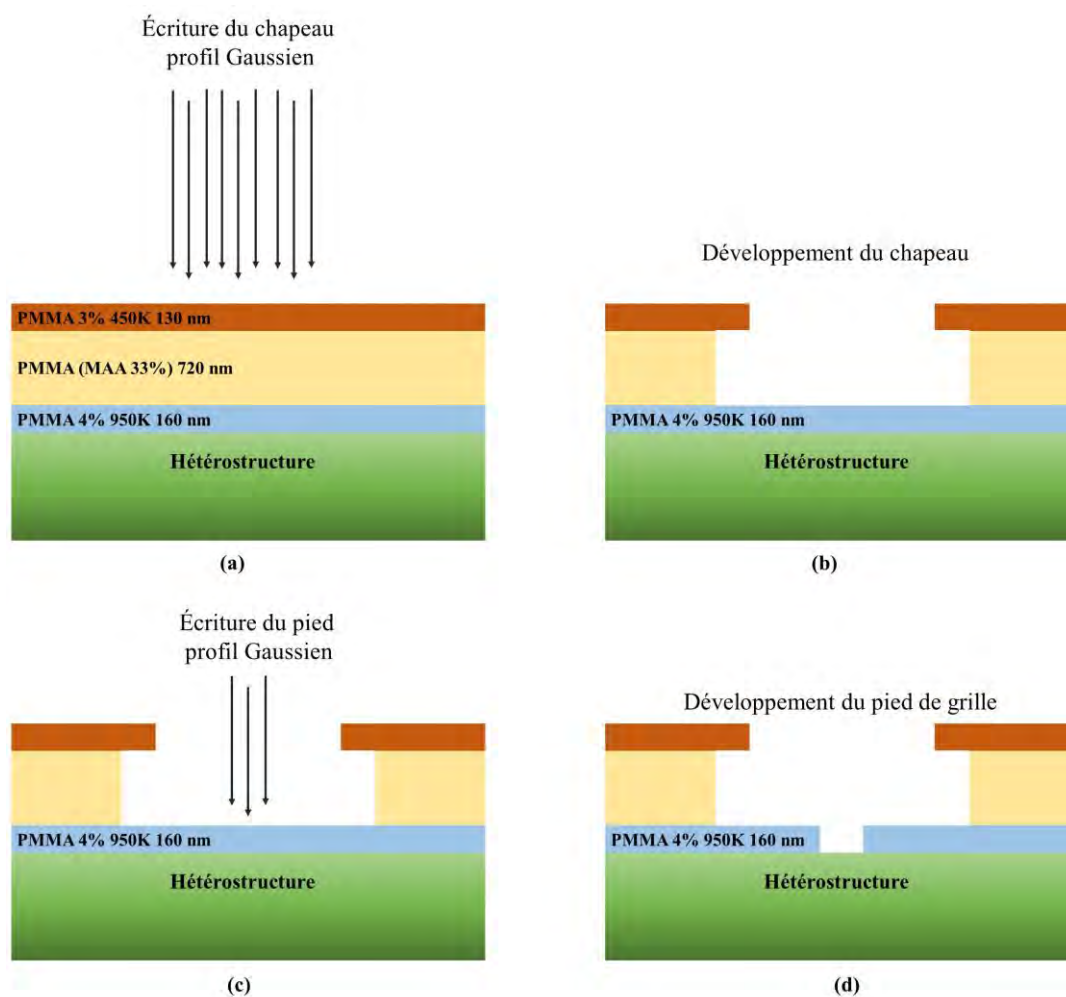


Figure II. 7 : Schéma descriptif de la réalisation de grille en Té, (a) définition du chapeau, (b) développement du chapeau, (c) écriture du pied, (d) développement du pied.

Une observation MEB du pied de grille est indispensable pour garantir la définition nanométrique des grilles. Une désoxydation de la surface avec une solution d'HCL diluée avec l'EDI est faite avant d'introduire l'échantillon dans le bâti de métallisation. Le Cap de GaN est ensuite gravé par IBE pendant 2 min à 300 eV. L'empilement utilisé pour la métallisation des grilles est composé du Ni/Au (40/300 nm) pour assurer le caractère Schottky. Une fois les grilles métallisées, une étape de lift-off est effectuée en utilisant un bain d'ARP 300-76 à 65°C (Figure II. 8).

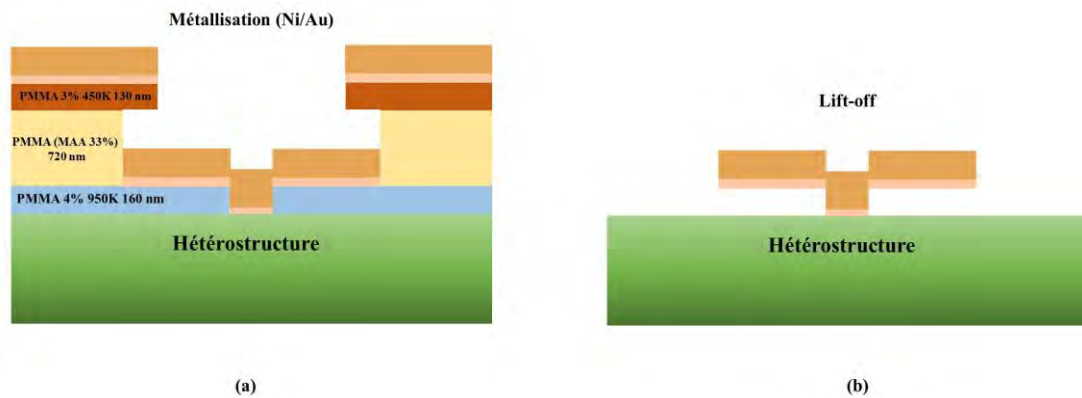


Figure II. 8 : (a) Procédé de métallisation de grille, (b) Lift-off des résines.

Une étape de recuit à 400°C au four JIPELEC pendant 20 min est ensuite réalisée pour diminuer la résistance à l'état passant « R_{on} ». La figure II. 9 (a) montre une vue d'ensemble du transistor après la métallisation de grille et le lift-off des résines. La figure II. 9 (b) est une image MEB qui montre la bonne définition du pied et du chapeau de grille.

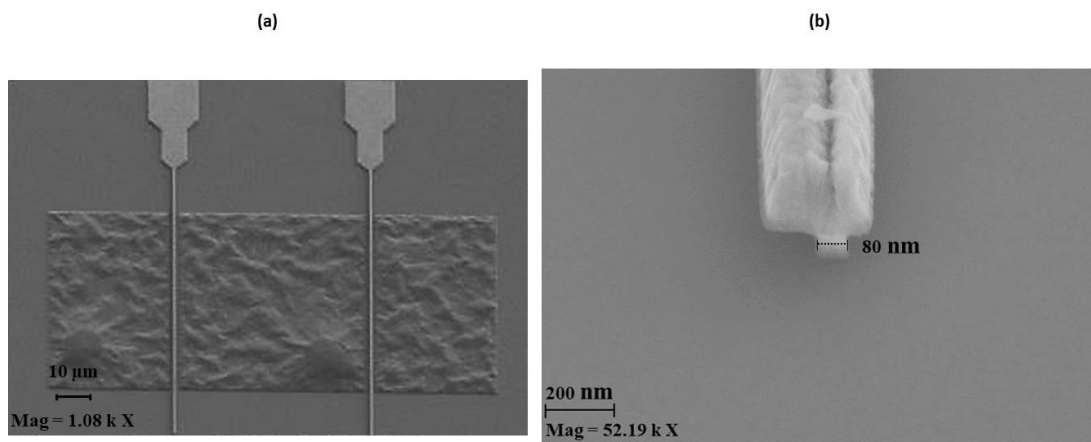


Figure II. 9 : (a) Image MEB d'une vue d'ensemble de la grille de transistor après lift-off, (b) Image MEB de la grille en T avec une longueur de grille de 80 nm.

3.6 La passivation

Pour limiter l'impact des pièges de surface sur la variation du courant de drain [4], une étape de passivation est indispensable. En l'absence de passivation de bonne qualité, une chute importante du courant de drain est observée lors de fonctionnement des HEMTs. L'étape de passivation consiste à déposer une couche de diélectrique pour protéger la surface des agressions physiques, électriques et thermiques.

Cette couche doit présenter un champ de claquage et une résistivité élevés et une faible densité d'état d'interface afin de ne pas limiter les performances hyperfréquence et les fuites de courant en surface. Dans la littérature, il existe différentes couches utilisées pour la passivation telles que : l'oxyde d'aluminium (Al_2O_3) [4], l'oxyde de titane (TiO_2) [5], l'oxyde d'hafnium (HfO_2) [6], l'oxyde de tantale (Ta_2O_5) [7] et l'oxyde de zirconium (ZrO_2) [6]. Durant ce travail, une couche de passivation de nitrure de silicium (Si_3N_4) de 100nm est déposée par PECVD (Plasma Enhanced Chemical Vapor deposition) à 340°C. Une étape de prétraitement de surface est nécessaire juste avant le dépôt de la couche de passivation. Cette étape de prétraitement permet d'améliorer les performances en neutralisant certains pièges [8]. Le prétraitement utilisé dans ce travail a été développé dans la thèse de François Lecourt [9] et est basé sur le protoxyde d'azote (N_2O). Le plasma azote réagit avec les atomes de carbone et les halogènes [10] et le plasma oxygène réagit avec les atomes de carbone [11]. Cette étape est suivie d'un recuit de 20 min à 400°C au four JIPELEC pour stabiliser cette passivation.

3.7 Les plots d'épaissement

La dernière étape de la fabrication des HEMT's est la fabrication des plots d'épaissement. Ces plots connectés avec les contacts de « Drain », « Source » et « Grille » permettent de caractériser les composants sous aiguilles ou sous pointes coplanaires. Afin de minimiser les capacités parasites en régime hyperfréquence, la topologie de ces plots a été optimisée pour présenter une impédance optimale de 50 Ω .

La fabrication des plots d'épaissement se fait en deux étapes consécutives. La première étape est réalisée en lithographie optique. Après insolation et développement des résines, une gravure RIE (Reactive Ion Etching) est réalisée par un plasma de CHF_3/CF_4 et permet d'ouvrir la passivation au-dessus des contacts. La deuxième étape consiste à définir un profil casquette au niveau des emplacements dédiés par lithographie optique. Après l'insolation et développement de la résine

utilisée, le séquentiel métallique Ti/Au (100/400 nm) est déposé par évaporation sous vide.

La figure II. 10 représente une vue d'ensemble d'un HEMT en fin de procédé.

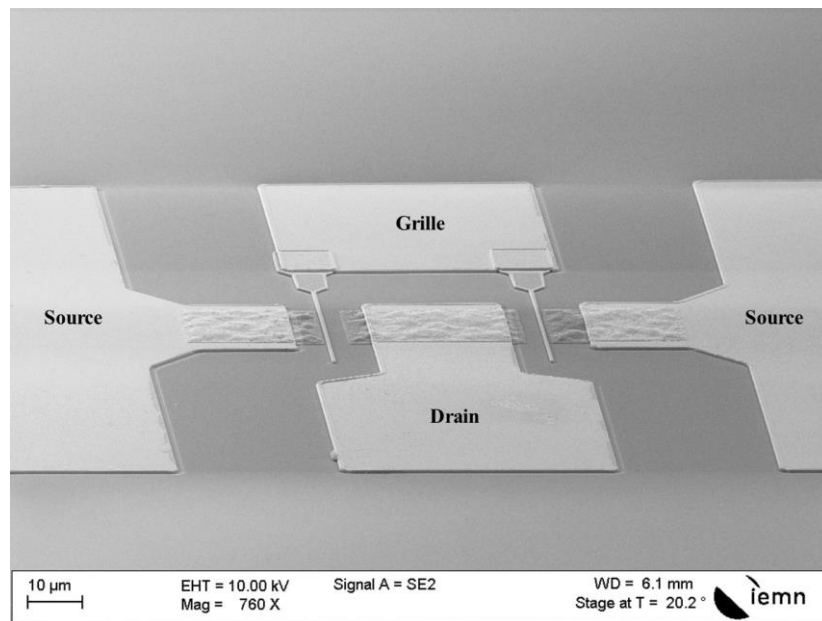


Figure II. 10 : Image MEB avec une vue inclinée du composant HEMT en fin de procédé.

Les composants sont donc maintenant disponibles sur les hétérostructures Al-GaN/GaN sur substrat Si. Ceux-ci sont ensuite caractérisés en régime DC, régime pulsé, régime petit signal (RF) et par caméra infrarouge avant transfert sur substrat diamant. Les résultats seront détaillés dans le chapitre 3.

PARTIE 2

TECHNOLOGIE DU TRANSFERT VERS LE SUBSTRAT DIAMANT

Dans le cadre de ce travail, les efforts technologiques ont porté sur la définition du procédé de transfert de la couche active des HEMTs (très fragile) vers le substrat diamant. Le procédé de transfert des composants du substrat silicium vers le diamant repose sur l'élimination du substrat de croissance en silicium suivi du collage sur le diamant. Une vue d'ensemble du procédé de transfert est présentée sur la figure II. 11. Pour l'étape de transfert sur diamant, un collage à base d'AlN déposé par pulvérisation est utilisé.

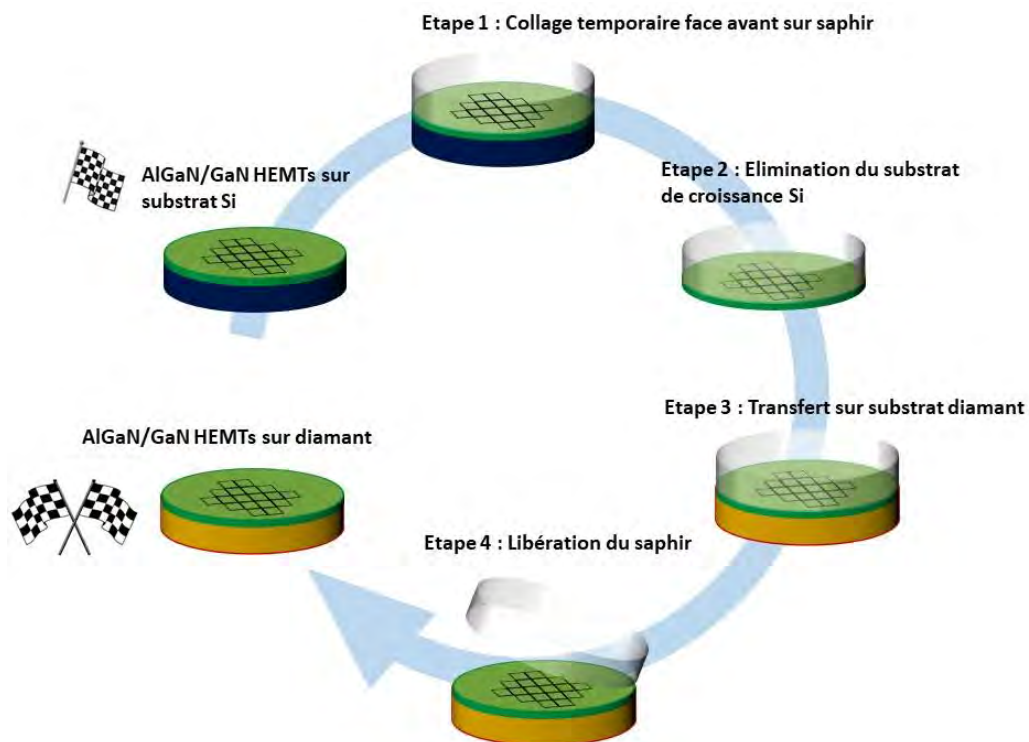


Figure II. 11 : Vue d'ensemble du procédé de transfert sur substrat diamant.

Dans cette partie, nous commençons par décrire les propriétés du substrat de diamant. Nous expliquons ensuite les motivations du collage à base d'AlN utilisé dans le cadre de ce travail. Suite à cela, nous présentons les différentes étapes du procédé de transfert. Les étapes critiques de dépôt d'AlN et du collage AlN-AlN par thermocompression ayant demandé un travail d'optimisation important

sont ensuite particulièrement détaillées. Enfin, nous concluons par une mise en évidence des limites et des risques technologiques de ce procédé.

1. Propriétés du substrat de diamant

Le substrat diamant est utilisé comme dissipateur thermique pour les applications de puissance hyperfréquence depuis de nombreuses années. Les substrats de diamant utilisés dans ce travail sont des substrats de diamant polycristallin de la société « Element Six ». Ces substrats possèdent les propriétés présentées dans le tableau II. 1. L'excellente conductivité thermique de ce type de diamant ($K \geq 2000$ W/m.K) associée à une bonne résistivité électrique ($\rho = 1 \times 10^{12}$ Ohm.cm) en fait un candidat de choix pour l'application visée.

Substrat de diamant	
Surface (en mm)	10 x 10
Épaisseur (en mm)	0.3
Rugosité de surface (en nm)	≤ 50
Conductivité thermique (K) à 293 K (en W/m.K)	≥ 2000
Diffusivité thermique (en $\text{cm}^2.\text{s}^{-1}$)	≥ 11.1
Résistivité électrique ρ (en Ohm.cm)	1×10^{12}
Coefficient de dilatation thermique à 293 K (en ppm.K^{-1})	1.0 ± 0.1
Coefficient de dilatation thermique à 1000 K (en ppm.K^{-1})	4.4 ± 0.1

Tableau II. 2 : Propriétés Physiques de substrat de diamant utilisé pour le transfert.

Outre les caractéristiques intrinsèques du diamant, un autre critère d'importance est la rugosité de surface. En effet, compte tenu de la technique de collage utilisée, les surfaces doivent impérativement présenter une faible rugosité.

La figure II. 12 représente la topologie de surface mesurée par AFM (Atomic Force Microscope) du substrat diamant. Cette mesure, réalisée sur une surface de $5 \mu\text{m} \times 5 \mu\text{m}$, a mis en évidence une rugosité de surface de l'ordre 50 nm.

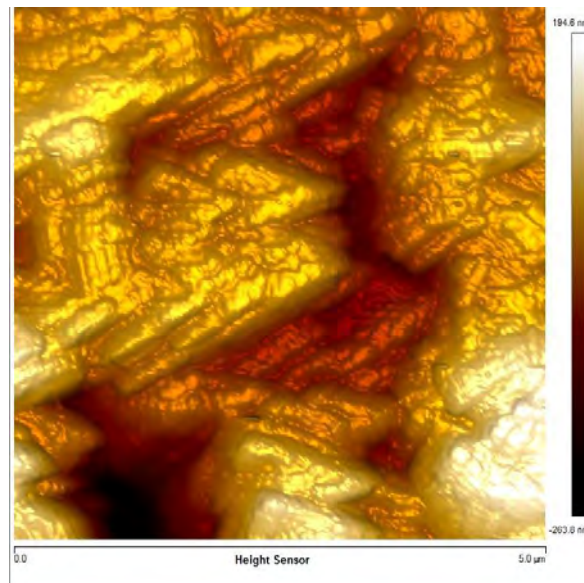


Figure II.12 Mesure AFM sur face sur substrat de diamant.

2. Choix de l'AlN comme couche de collage

Le procédé de transfert repose sur l'assemblage de la face arrière de l'hétérostructure (après élimination du substrat de croissance silicium) et du substrat de diamant. Ainsi, la couche de collage utilisée pour assembler les deux surfaces ne doit pas altérer les performances électriques (DC et RF) et thermiques des transistors. La couche de collage doit donc être un bon isolant électrique et un bon conducteur thermique et d'une épaisseur la plus faible possible.

Dans la littérature, comme déjà mentionné dans le premier chapitre, le transfert des couches actives a été réalisé avec des couches de BCB, de HSQ ou de SiO_2 . Ces matériaux présentent de faibles conductivités thermiques respectivement de 0.3 W/m.K , 0.7 W/m.K et 1.3 W/m.K . La présence de ce type de couches à l'interface entre le diamant et l'hétérostructure constitue donc une barrière thermique qui bloque la dissipation de la chaleur dans les HEMTs en fonctionnement polarisé.

Dans le cadre de ce travail de thèse, le choix s'est porté sur le nitrure d'aluminium pour la couche de collage. Ce choix est motivé par différents arguments :

- Le nitrure d'aluminium est un bon isolant électrique possédant une grande conductivité thermique. Il répond donc déjà aux critères principaux évoqués plus haut.
- Après le retrait du substrat de croissance de l'hétérostructure AlGa_N/Ga_N, la couche visible est la couche de nucléation en AlN. Le dépôt d'AlN sur cette surface pourra donc se faire sans l'utilisation de couche d'accroche et sans problème d'interface a priori.
- La couche d'AlN est déposée par pulvérisation. Cette méthode permet un dépôt conforme sur les surfaces rugueuses et permettra donc de planariser la surface du substrat de diamant. La technique de dépôt par pulvérisation de l'AlN est détaillée dans la suite du manuscrit.

3. Détails des différentes étapes du procédé de transfert vers le diamant

Après la fabrication des transistors HEMTs AlGa_N/Ga_N sur substrat Si détaillée dans la première partie du chapitre, les transistors sont caractérisés en régime DC, pulsé, petit signal et par caméra infrarouge juste avant d'appliquer le procédé de transfert. Ces résultats sont présentés dans le chapitre 3.

L'objectif de cette partie est de présenter en détail les différentes étapes du procédé technologique de transfert des transistors HEMTs AlGa_N/Ga_N du substrat de croissance Si vers le substrat de diamant (Figure II. 11). Tout d'abord, une étape de collage temporaire de la face avant des HEMTs sur un substrat intermédiaire est réalisée. Après cela, le substrat de croissance de Si est éliminé par deux étapes technologiques successives. Ensuite, un dépôt d'AlN est effectué sur la face arrière des HEMTs AlGa_N/Ga_N et sur le diamant. Le transfert des HEMTs est ensuite effectué vers le diamant par un collage AlN-AlN. Les composants transférés sont enfin caractérisés en régime DC, pulsé, petit signal et par caméra infrarouge. Les résultats de mesure seront présentés dans le chapitre 3.

3.1 Etape 1 : collage temporaire de la face avant sur saphir

La face avant des composants est collée temporairement sur un substrat de saphir avec une couche de résine. Cette étape est nécessaire en vue de l'élimination du substrat de croissance. En effet, après l'élimination du Si, les composants et la couche active de l'hétérostructure constituent une membrane de quelques micromètres qu'il serait impossible de manipuler sans la présence du support temporaire de saphir. Le saphir a été choisi en raison de sa compatibilité avec les étapes du procédé de transfert, il présente notamment une sélectivité de gravure avec le substrat Si.

Le choix de la résine pour ce collage temporaire a également son importance. En effet, celle-ci doit résister aux différentes étapes du procédé de transfert et doit pouvoir être facilement éliminée en fin de procédé. Les premiers essais ont été faits avec la résine SPR220 [33]. Malheureusement, cette résine ne peut pas supporter des températures au-delà de 115 °C pendant 90s, donc elle est incompatible avec les températures utilisées et le temps nécessaire à l'étape de collage sur diamant. Plusieurs résines qui supportent des températures plus élevées ont été testées, mais celles-ci ont été abandonnées à cause de leur incompatibilité avec le temps de collage. Après plusieurs tentatives, nous avons utilisé pour le transfert dans ce travail une couche de résine AR-P617-14 qui peut tenir des températures supérieures à 200°C pendant plusieurs heures.

Une épaisseur de 2 μm de la résine AR-P617-14 est déposée sur la face avant des composants et sur le substrat de saphir. Après un recuit de 5 min à 80°C, les deux faces résinées sont mises en contact et un autre recuit de 10 min à 180°C permet leur assemblage.

3.2 Etape 2 : Elimination du substrat de croissance silicium

L'objectif de cette étape est d'éliminer le substrat de croissance de Si pour laisser apparaître la face arrière de l'hétérostructure. La couche d'arrêt est donc la couche de nucléation en AlN de l'hétérostructure HEMT. Afin de ne pas endommager la couche tampon de GaN de l'hétérostructure, le choix du type de gravure est une

étape critique. En nous basant sur les études faites par Sarra Mhedhbi [33], nous décidons d'éliminer le silicium en deux étapes technologiques successives.

La première étape consiste à amincir le silicium jusqu'à une épaisseur de 100 μm par rodage mécanique. Pour éliminer le reste de silicium, une étape de gravure en phase vapeur XeF_2 est réalisée.

3.2.1 Amincissement du silicium par rodage mécanique

L'échantillon est tout d'abord collé sur un support de verre avec une cire à 75°C pendant 1 heure. Suite à cela, le Si est aminci par rodage mécanique jusqu'à 100 μm en utilisant une machine LOGITECH PM5 (Figure II.13).



Figure II. 13 : Image montrant la polisseuse de précision LOGITECH PM5.

L'amincissement du silicium résulte de la combinaison de deux mouvements (Figure II. 14) :

- La rotation du plateau d'amincissement
- La rotation du support qui tient l'échantillon

La machine est composée d'une tête qui maintient le support de verre grâce à un vide effectué par une pompe. Un plateau en fonte est utilisé avec une solution de

poudre d'alumine pour l'amincissement du silicium. La vitesse de rotation du plateau est fixée à 30 tours.min⁻¹ et la masse appliquée sur le substrat est fixée à 800 grammes.

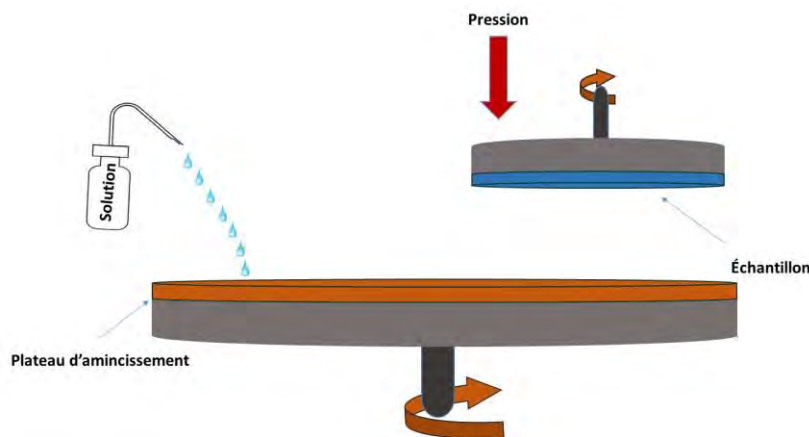


Figure II. 14 : Image montrant le principe d'amincissement et de polissage.

Le choix de la vitesse de rotation et de la masse appliquée est défini après plusieurs tests d'amincissement afin d'avoir une vitesse d'amincissement moyenne d'environ 22 $\mu\text{m}\cdot\text{min}^{-1}$. Une mesure d'épaisseur de l'échantillon est réalisée après chaque cycle d'amincissement de 5 min afin de contrôler la vitesse de gravure du Si.

Suite à l'amincissement de l'échantillon jusqu'à 100 μm , une étape de polissage mécano-chimique « CMP » (Chemical Mechanical Polishing) est réalisée. L'étape de polissage limite le relâchement des contraintes dans l'hétérostructure amincie. Afin de réaliser cette étape, le plateau de fonte est remplacé par un plateau de polyuréthane. Durant la rotation de l'échantillon une solution de suspension (Slurry en anglais) est utilisée, contenant des particules abrasives et des agents chimiques. La masse appliquée sur le substrat est la même que durant l'amincissement, tandis que la vitesse de rotation est de 70 tours.min⁻¹. Le polissage est fait pendant 10 min.

L'épaisseur de l'échantillon après ces deux étapes technologiques successives est de 100 μm . L'échantillon est décollé du support de verre pour la suite du procédé à l'aide d'un bain de remover PG à 65 °C.

3.2.2 Gravure du silicium en phase vapeur XeF_2

L'objectif de cette étape est d'effectuer la gravure des 100 μm de Si restant après amincissement et polissage (figure II. 15). La technique utilisée est la gravure

en phase vapeur par XeF_2 [33]. Cette gravure, lente et sélective, permet l'arrêt sur la couche d'AlN et préserve la fragilité de la structure.

Avant la gravure, une étape de déshydratation à $180^\circ C$ pendant 5 à 10 min est nécessaire. Cette étape de déshydratation évite la réaction du fluor avec les solvants (EDI, solvant présente dans la résine...) présents sur la surface de Si.

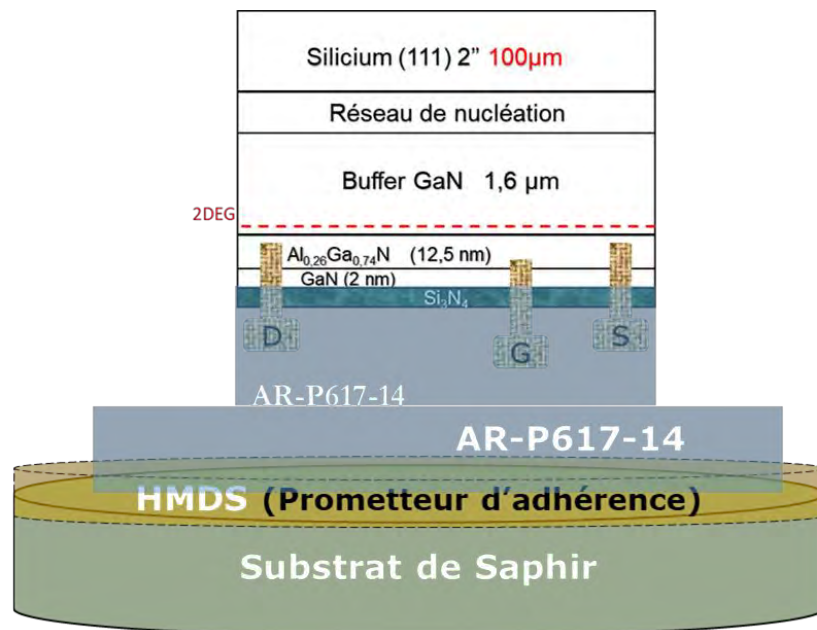
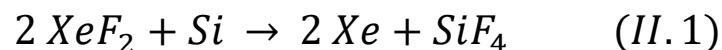


Figure II. 15 : Schéma représentant l'échantillon avant gravure (face avant collée sur le saphir).

Le XeF_2 se décompose en xénon et fluor lors de passage de pression atmosphérique à une pression inférieure à 4 Torr. Le fluor attaque le silicium en produisant du tétrafluorure de silicium « SiF_4 » (équation II. 1) [34].



La gravure du Si se fait en quatre étapes :

- La pression de pompage de vide dans la chambre de gravure est fixée à 20 mTorr.
- Le XeF_2 est introduit suite à la fermeture des vannes dans la chambre et la temporisation pour une durée de cycle de 30 secondes commence.
- La pression de la chambre est ensuite changée et fixée à 800 mTorr.
- Les vannes d'entrée du XeF_2 sont ensuite fermées et la réaction décrite dans l'équation II.1 commence (Figure II. 16).

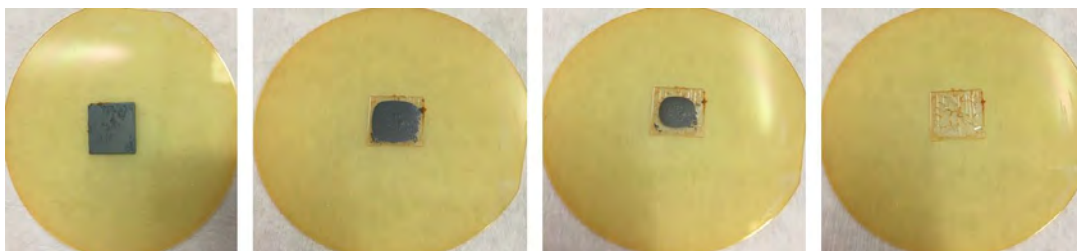


Figure II. 16 : Images de l'échantillon montrant l'isotropie de la gravure XeF_2 .

La vitesse de cette gravure isotrope peut être contrôlée en changeant la pression et le temps de chaque cycle de gravure. Une vitesse de gravure rapide entraîne des fissures dans la couche de GaN en raison de l'évolution des contraintes (relaxation) lors de l'élimination du Si (Figure II. 17).

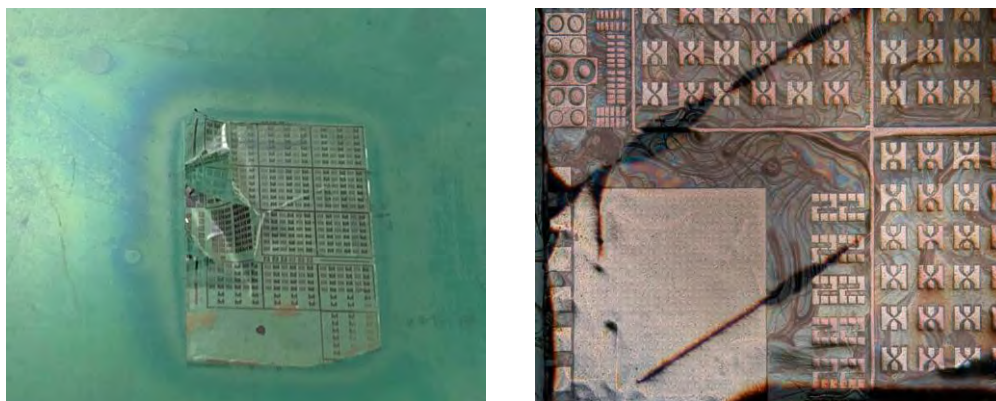


Figure II. 17 : Images des fissures en face arrière de l'échantillon après élimination du Si.

Une optimisation de la vitesse de gravure a été effectuée. La pression de la chambre est fixée à 1 Torr après l'introduction du XeF_2 , avec une durée de cycle de 15 secondes. La vitesse de gravure obtenue est estimée à $4 \mu\text{m}\cdot\text{min}^{-1}$ (contrôle visuelle). Des images prises au microscope optique de la face arrière des composants après élimination totale du Si sont présentées sur la figure II. 18 (b) montrant l'état de surface plus propre de l'échantillon.

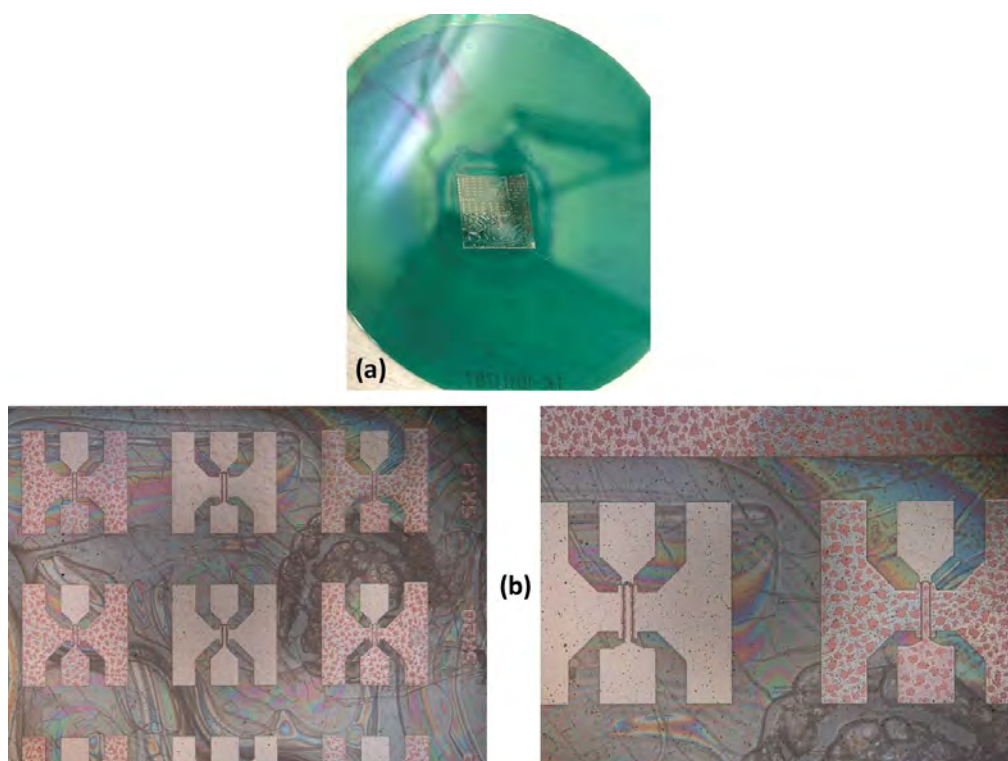


Figure II. 18 : Image de la face arrière de l'échantillon après gravure du Si (a), images optiques de la face arrière des composants après gravure du Si au XeF2 (b).

Une mesure AFM est faite sur la face arrière de la couche après élimination du Si. Une rugosité RMS de l'ordre de 1 nm (figure II. 19) est obtenue.

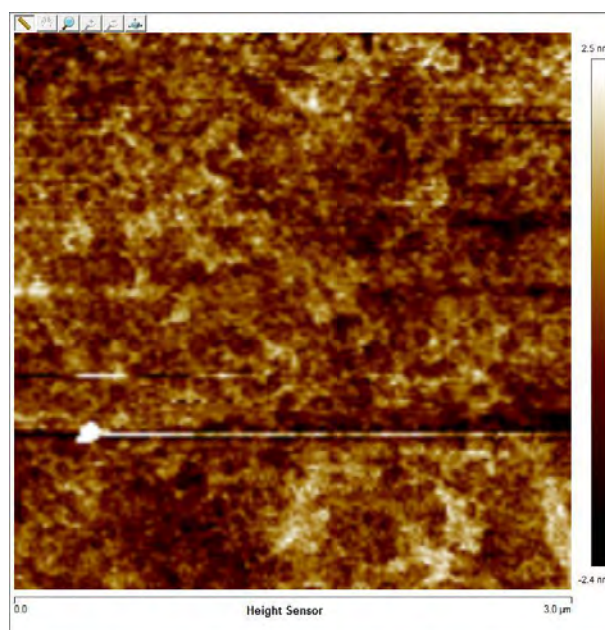


Figure II. 19 : Mesure AFM montrant la rugosité de surface de la face arrière de l'échantillon après gravure du substrat de Si.

Une analyse MEB-EDS est faite à une tension accélératrice de 15 kV sur la surface après élimination du silicium (Figure II. 20). Cette analyse nous permet de conclure que la gravure s'est bien arrêtée sur la couche d'AlN. L'absence de pic caractéristique du silicium montre la qualité de la gravure.

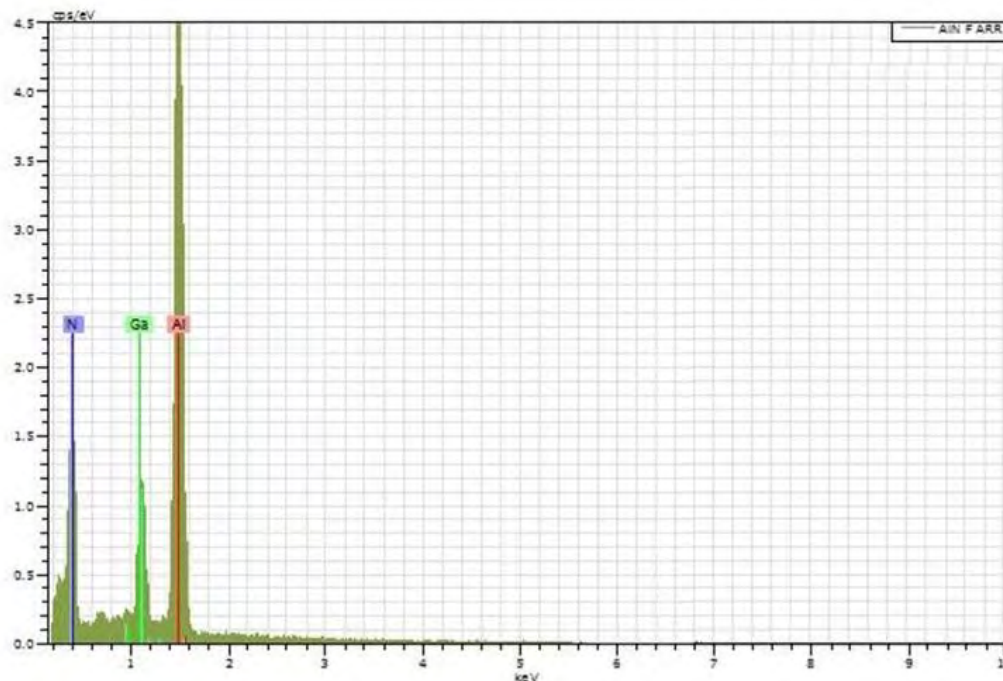


Figure II.20 : Spectres EDS sur la face arrière de l'échantillon après élimination du Si.

3.3 Etape 3 : transfert sur le substrat diamant

Le transfert sur le substrat diamant comprend deux étapes :

- Le dépôt d'AlN par pulvérisation sur la face arrière de l'échantillon et sur le substrat diamant
- L'assemblage de l'échantillon et du diamant par thermocompression.

Ces étapes ont fait l'objet d'une attention particulière lors de ce travail de thèse et ont nécessité de nombreux essais. Nous présentons ici les paramètres optimisés pour le dépôt d'AlN et pour l'étape de collage sur le diamant par thermocompression. L'optimisation de ces étapes est détaillée dans la suite du chapitre.

Dépôt d'AlN sur le diamant et sur la face arrière de l'hétérostructure

Les paramètres de dépôt sont définis de manière à obtenir une couche d'AlN la plus fine possible avec une faible rugosité. Pour le dépôt d'AlN sur le diamant et sur la face arrière de l'hétérostructure, les paramètres optimisés sont les suivants :

- Température de dépôt : température ambiante
- Temps de dépôt : 35 minutes
- Epaisseur visée : 450nm
- Rugosité : 2nm

Une image du substrat de diamant après pulvérisation de 450nm d'AlN est présentée sur la figure II. 21.

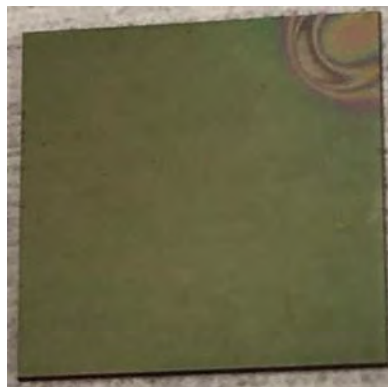


Figure II. 21 : Image de substrat de diamant après pulvérisation de 450 nm d'AlN.

Des images de la face arrière des échantillons après pulvérisation de 450nm d'AlN sont présentées sur la figure II. 22.



Figure II. 22 : Images optiques de la face arrière de l'échantillon après dépôt de 450 nm d'AlN.

Assemblage de l'échantillon et du diamant par thermocompression

Les paramètres optimisés de la procédure de collage (Figure II. 23) sont les suivants :

- Activation d'hydrophobicité de l'AlN par plasma d'argon pendant 15 s
- Rinçage des échantillons à l'EDI puis séchage sous flux d'azote.
- Mise en contact (adhésion) de l'échantillon et du substrat diamant.
- L'ensemble est ensuite placé dans la machine de thermocompression. Le collage AlN-AlN est fait à 160°C avec une pression uniaxiale de 650 mbar pendant 3 heures.
- Refroidissement pendant 5 heures sous une pression de 950 mbar.

3.4 Etape 4 : libération du saphir

La libération du saphir s'effectue en enlevant la résine qui le maintient avec les composants sur diamant. Là encore, différents tests sont réalisés, la résine s'éliminant

difficilement. En effet, les propriétés de la résine sont modifiées car elle a subi tout le procédé de collage à des températures relativement élevées. Différentes solutions ont été testées : Remover PG (Stripper) à 70°C, SVC 14 (Stripper) à 70°C et ARP-300-76 à 70°C. Aucune de ces solutions n'a permis de séparer l'échantillon du saphir.

Nous avons donc créé une solution spécifique permettant la libération l'échantillon. Cette solution est composée de :

- 40% de NMP (N-Methyl-2-pyrrolidone (NMP))
- 40% de DMSO (Dimethyl sulfoxide)
- 20% de CH_2Cl_2 (Dichloromethane)

Le NMP et le DMSO sont miscibles dans une large gamme de solvants, le CH_2Cl_2 est choisi afin de gonfler le polymère (résine). Une immersion de l'échantillon dans cette solution à 70°C pendant 10min a permis de libérer le saphir. (Figure II. 23).

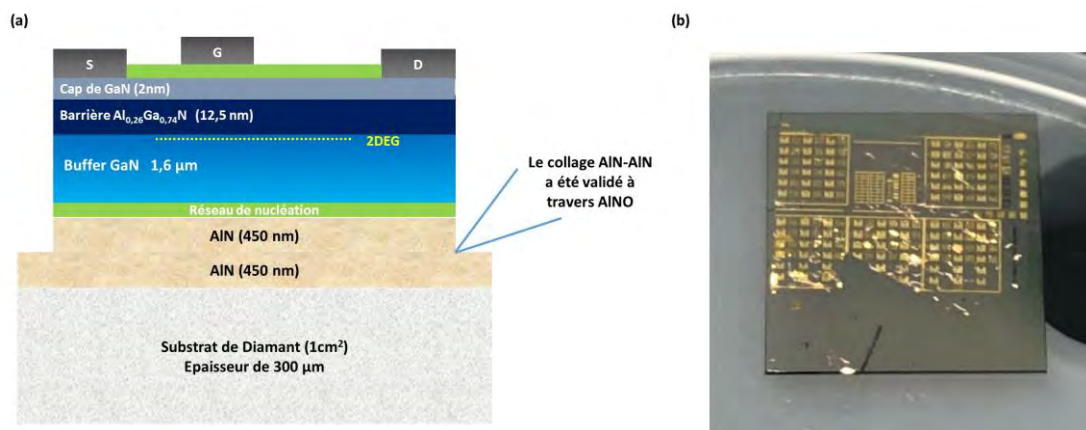


Figure II. 23 : (a) schéma des HEMTs après Lift-off, (b) Images des transistors HEMTS transférés sur substrat de diamant de 1 cm².

3.5 Obtention des HEMTs AlGaN/GaN sur diamant

Le procédé de transfert optimisé a permis d'obtenir des composants HEMTs Al-GaN/GaN sur substrat diamant. Des images MEB de différents dispositifs sont

présentées sur la figure II.24. Nous avons pu obtenir des dispositifs à faible longueur de grille. Sur les images, des HEMTs de développement 2×75 , 2×50 , 2×35 et $2 \times 25 \mu\text{m}$ avec une longueur de grille de 80nm ont été fabriqués.

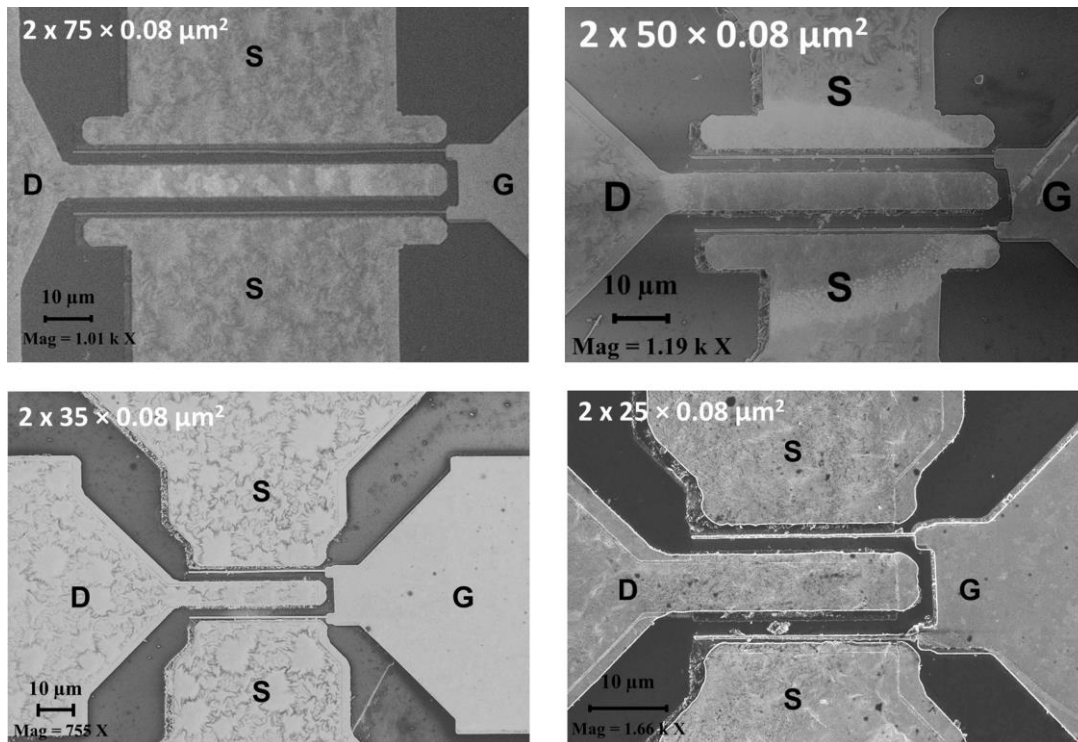


Figure II. 24 : Images MEB des transistors HEMTs sur substrat diamant après transfert.

4. Principe et optimisation du dépôt d'AlN

4.1 Principe du dépôt d'AlN par pulvérisation

Les techniques de synthèses des matériaux utilisées dans le domaine de la microélectronique sont décomposées en deux grands types : le dépôt physique en phase vapeur (PVD) et le dépôt chimique en phase vapeur (CVD). La technologie de dépôt par pulvérisation cathodique est présente à l'EMN. Celle-ci a donc été utilisée pour déposer les couches d'AlN. Ce type d'AlN possède une conductivité thermique qui varie entre 0.8 et 135 W/m.K selon les défauts cristallins ou le pourcentage atomique d'oxygène [12-13]. L'AlN est un bon isolant électrique, la résistivité électrique est de 10^{15} Ohm.cm [14].

Le phénomène de pulvérisation cathodique est décrit pour la première fois par Grove en 1853. Ce phénomène est un procédé basé sur l'éjection des particules

à partir de la surface d'une cible lorsque celle-ci est bombardée par des ions énergétiques. Ensuite, les atomes pulvérisés se condensent sur le substrat pour former des couches d'épaisseur variant de quelques angströms à quelques micromètres.

Le bâti de pulvérisation cathodique utilisé pendant ce travail de thèse est constitué d'une cible (cathode) et du substrat sur lequel le film mince doit être déposé (Anode) comme le montre la figure II. 25. L'application d'une différence de potentiel entre deux électrodes dans une enceinte contenant un gaz neutre permet la création d'un plasma froid, composé en général des ions Ar^+ . Les espèces positives du plasma sont donc attirées vers la cible polarisée négativement et bombardent la cible afin d'arracher les atomes électriquement neutres composant cette cible. Ces atomes sont ensuite déposés sur le substrat et constituent le film d'AlN.

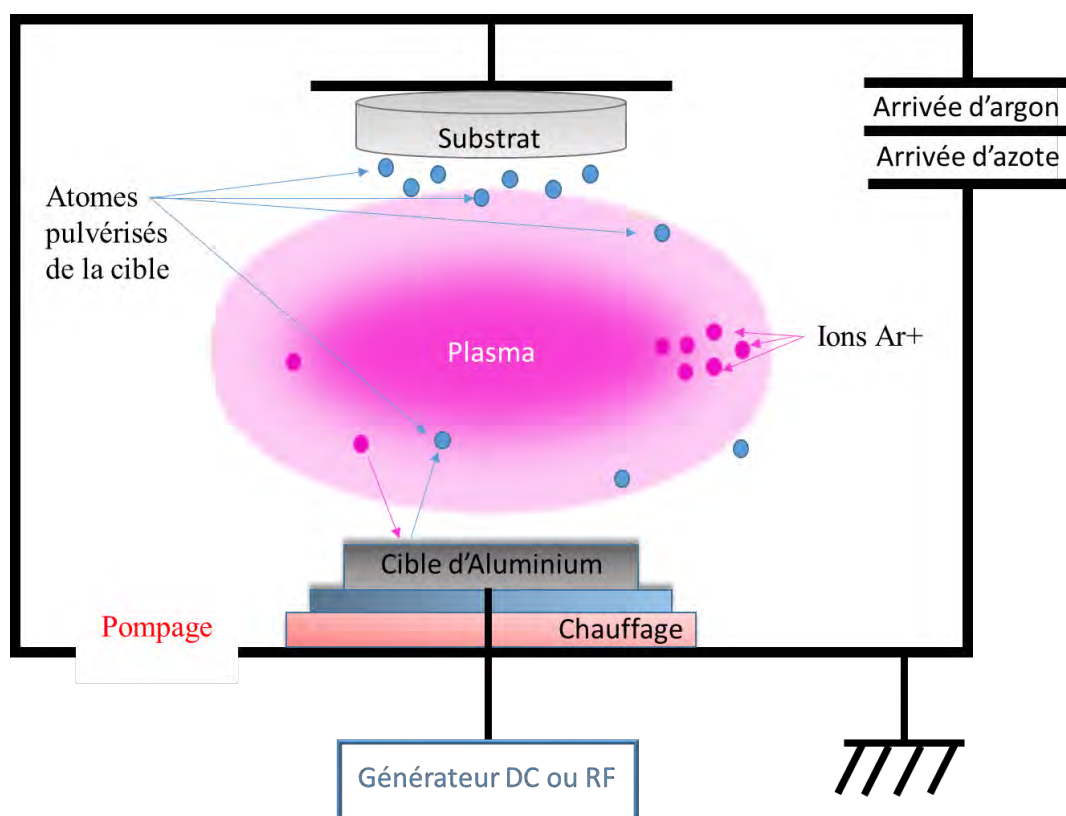


Figure II. 25 : Schéma du principe de pulvérisations d'une cible entraînant le dépôt d'un film mince sur substrat.

Un dispositif magnétron est constitué de deux aimants concentriques de polarité inverse placés autour d'une cible amagnétique. Cela génère des lignes de

champs magnétiques au-dessus de la cible permettant de piéger les électrons secondaires arrachés de la cible, et générant ensuite un plasma plus dense à proximité de la cible (Figure II. 26).

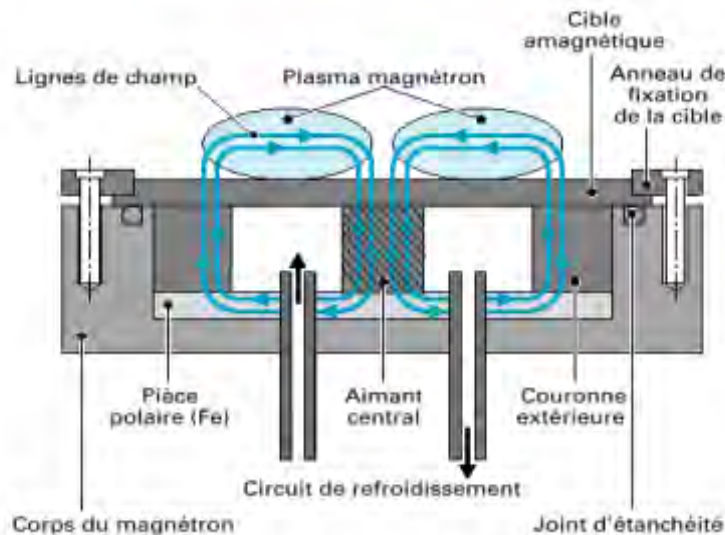


Figure II.26 : Schéma de principe de la pulvérisation magnétron [15].

En outre, la technique de pulvérisation magnétron utilisée permet d'augmenter significativement la vitesse de dépôt et d'avoir des films plus denses avec moins de contamination. La morphologie de plusieurs dépôts tels que le cuivre, l'aluminium, le molybdène, le titane, le chrome et le fer a été étudiée par Thornton en 1974 [16]. Le diagramme de Thornton représenté dans la Figure II. 27 utilisé de nos jours résume ces résultats. Ce diagramme demeure une représentation qualitative et schématique du lien existant entre les conditions de dépôt tels que la pression et la température de dépôt avec les morphologies obtenues. Le diagramme comporte deux axes, le premier axe est l'axe de pression de dépôt, le deuxième axe est l'axe de température normalisée $\frac{T}{T_m}$ avec T la température de dépôt et T_m la température de fusion de matériau.

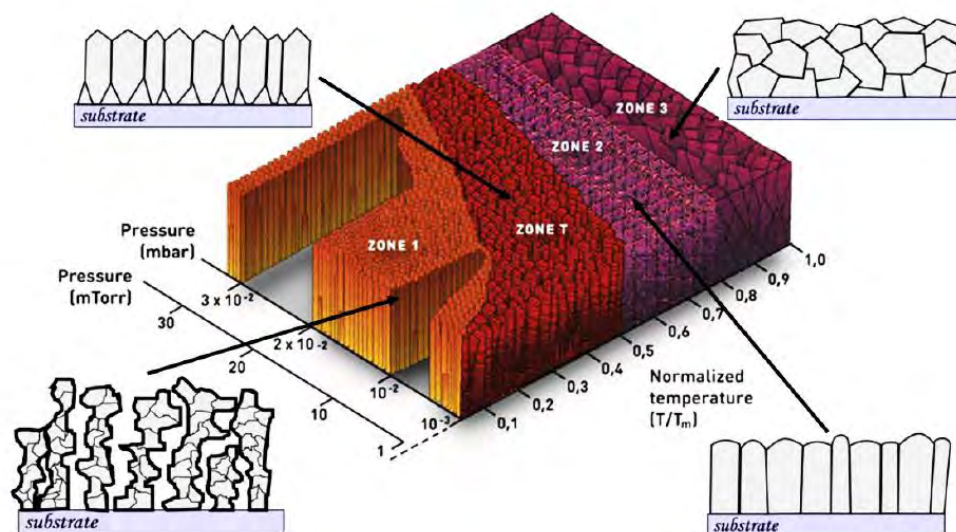


Figure II. 27 : Diagramme de Thornton représentant l'évolution de la morphologie des films déposés par pulvérisation cathodique en fonction de la température et de la pression de dépôt [16-18].

Ce diagramme est décomposé en 4 zones. La structure de la **zone 1** possède la porosité la plus élevée. Dans cette zone, les atomes possèdent une faible probabilité de diffuser, le film n'est donc plus complètement amorphe mais de petites cristallites peuvent être nucléées. Les colonnes fibreuses sont séparées dans ce cas par des régions amorphes. **En zone T** les atomes possèdent assez d'énergie pour diffuser et former des grains. Ces grains sont orientés aléatoirement. En raison d'une anisotropie du taux de croissance, qui dépend de l'orientation cristallographique, certains grains recouvrent d'autres grains. Finalement, une orientation préférentielle sera obtenue. Il est important de noter que cette orientation préférentielle résultante correspond à la direction de croissance géométrique la plus rapide. Des formes pyramidales se forment alors à la surface du dépôt. **En zone 2**, les dépôts à des températures élevées permettent d'avoir une recombinaison des grains pulvérisés. Par conséquent, l'orientation préférentielle résultante est l'orientation cristallographique perpendiculaire au plan de la plus basse énergie de surface. Il n'y aura plus d'apparition des pyramides à la surface du film déposé. Pour les zones 1, T et 2, l'aspect du dépôt est colonnaire, tandis qu'en **zone 3** on perd cette aspect. Les atomes ne peuvent plus diffuser à la surface, ils peuvent diffuser au sein du matériau et ainsi combler le vide [18].

Durant ce travail de thèse, les dépôts d'AlN sont effectués en utilisant un équipement DP 650 provenant d'Alliance concept (Figure II. 28). Les dépôts sont réalisés sous atmosphère réactive à partir d'une cible d'Aluminium métallique (99.99 % de pureté, diamètre = 10.16 cm, épaisseur = 4 mm) provenant de chez Neyco.



Figure II. 28 : Bâti de pulvérisation cathodique Alliance DP 650.

Afin de pulvériser l'AlN, l'argon est le gaz de pulvérisation utilisé en raison de son inertie chimique. Du diazote (N_2) est injecté dans l'enceinte du réacteur. Ceci produit le plasma et permet de déposer de l'AlN sur le substrat utilisé pour le dépôt. D'après le diagramme de Thornton, la morphologie des couches minces varie en fonction des paramètres de croissance tels que la température de dépôt et la pression. Il existe dans la littérature de nombreux travaux relatifs à la pulvérisation cathodique de l'AlN et l'effet des paramètres sur la morphologie des films déposés [19-21]. Les paramètres qui jouent sur le type de dépôt sont nombreux, tels que le temps de dépôt, la distance cible/substrat, la température, la pression, les gaz et leurs flux lors du dépôt, le type de générateur et la puissance. En nous adaptant au bâti de pulvérisation de l'IEMN qui possède une distance substrat/cible fixe et deux types de générateur, un DC et l'autre RF, nous avons décidé de fixer quelques paramètres et de faire varier les autres pour notre étude.

- La cible est placée à une distance fixe de 6cm du substrat. Un générateur DC est utilisé pour alimenter la cathode métallique d'aluminium afin d'attirer les ions Ar^+ (Cible conductrice ne nécessitant pas l'utilisation de générateur RF).
- La vitesse de dépôt augmente avec l'augmentation de l'énergie des ions incidents qui sont affectés par la puissance de générateur. Cependant l'augmentation de la puissance du générateur est limitée par un effet appelé « repulvérisation ». Au regard des études effectuées sur ce bâti lors de travaux antérieurs et pour répondre à nos objectifs, une puissance de 150 Watt est fixée pour le dépôt de l'AlN.
- En se basant sur le diagramme de Thornton, la pression de pulvérisation est fixée à 5×10^{-3} mbar pour avoir des couches d'AlN qui ne sont pas amorphes et pour favoriser la formation des films orientés selon l'axe c comme déjà montré dans [22].
- Le Flux et le ratio des gaz Ar et N_2 influent sur la morphologie et la qualité mécanique et électrique des couches d'AlN. Pour déposer les couches d'AlN avec une vitesse assez élevée, nous nous basons sur les études faites par [23] qui montrent que la diminution de flux d'argon et l'augmentation du flux de diazote diminuent la vitesse de pulvérisation. Les résultats obtenus par [24] montrent que l'augmentation de la conductivité thermique du film mince d'AlN avec une grande épaisseur de film est principalement due à l'augmentation de la taille du grain d'AlN. En général, la taille d'un grain est proportionnelle à l'épaisseur d'un film mince si les autres conditions de traitement sont inchangées. En se basant sur nos objectifs, afin d'obtenir des couches thermiquement conductrices, et en se basant sur les études faites par [25] qui montrent qu'une taille de grain d'AlN assez grande est observée à faibles concentrations d'azote [24], le flux du gaz d'argon est fixé à 50 sccm et à 10 sccm pour le diazote (N_2).

4.2 Optimisation des paramètres de dépôt d'AlN

Le temps et la température de dépôt ont une influence sur l'épaisseur et la qualité de la couche déposée. Les essais présentés dans cette partie portent sur la variation de ces deux paramètres. Pour la phase d'optimisation et afin de limiter les coûts technologiques, les nombreux essais n'ont pas pu être menés sur diamant ou sur la face arrière de l'hétérostructure. Les différents essais sont donc réalisés sur des substrats de Si. De plus, la qualité de la couche d'AlN étant dépendante de l'état de surface du substrat, ceux-ci sont nettoyés par la méthode RCA avant le dépôt. Ils sont ensuite séchés au N₂ puis placés pendant 10 min sur une plaque chauffante à 180 °C pour éliminer toutes traces de solvants de leur surface.

4.2.1 Influence du temps de pulvérisation

Pour cette étude, le temps de dépôt varie de 10 min à 160 min. Les conditions de pulvérisation sont les suivantes :

- Le vide de base du système est stabilisé à environ 1.12×10^{-7} mbar.
- Une fois la pression de base atteinte, un mélange gazeux de N₂ (10 sccm) et d'Ar (50 sccm) est introduit dans la chambre.
- La cible d'aluminium est ensuite pré-pulvérisée pendant 45 secondes pour nettoyer et équilibrer la surface de la cible.
- La pulvérisation cathodique est traitée avec une puissance de décharge de **150 W**.
- La température du substrat est fixée à **18 ° C**.
- La pression dans la chambre est d'environ **5×10^{-3} mbar**.

Les couches d'AlN obtenues révèlent des couleurs différentes (Figure II. 29). Cette différence de couleurs peut être reliée à plusieurs facteurs tel que l'épaisseur de la couche d'AlN, la taille des structures cristallines, les impuretés, la rugosité de la surface et de la différence d'absorption et de réflexion de la lumière incidente en fonction de l'épaisseur, etc. Nous ne pouvons pas établir à ce stade une corrélation entre la couleur des images selon l'épaisseur, et la qualité ou la rugosité de surface

de couche. Cette analyse sera proposée ultérieurement après différentes analyses (MEB, AFM...).

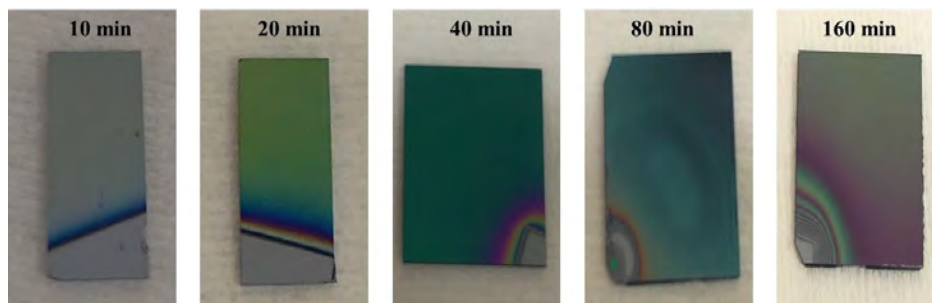


Figure II. 29 : Images représentant la variation de couleur des couches d'AlN en fonction de temps de dépôt.

Afin d'étudier la morphologie des couches d'AlN, les dépôts sont observés au MEB et caractérisés par AFM. Par la suite certaines couches sont caractérisées par une analyse MEB-EDS (Microscopie Electronique à Balayage couplée à la Spectrométrie d'Emission X Dispersive en Energie) et par XRD (X-ray diffraction).

a) **Caractérisation au MEB**

Les images MEB (Figure II. 30) mettent en évidence la structure colonnaire des couches d'AlN et permettent d'évaluer leur épaisseur. Pour 10, 20, 40, 80 et 160 minutes de dépôt, on obtient respectivement une épaisseur d'AlN d'environ 145 nm, 275 nm, 540 nm, 1.11 μm et 2.14 μm . En nous basant sur le diagramme de Thornton (Figure II. 27) nous pouvons conclure que :

- Les couches d'AlN d'épaisseur de l'ordre de 145 nm déposées à température ambiante se situent dans la zone I du diagramme de Thornton et sont majoritairement amorphes. Les dépôts sont composés de colonnes séparées par du vide, correspondant à de la porosité inter-colonnaire. L'augmentation de l'épaisseur des couches d'AlN influe énormément sur la qualité cristalline et sur la largeur des colonnes d'AlN.
- Les couches possédant une épaisseur supérieure à 275 nm se situent dans la zone T du diagramme de Thornton. Les couches d'épaisseur de 2,14 μm

sont plus compactes que celles de 275 nm. Cette variation de la qualité cristalline et de la largeur de colonnes qui influe sur la dimension des grains va influencer sur la conductivité thermique de l'AlN [24].

- L'augmentation d'épaisseur des couches d'AlN génère la formation des colonnes dont le sommet est plus accentué. Celui influe également sur l'augmentation de la rugosité de surface des couches déposées.

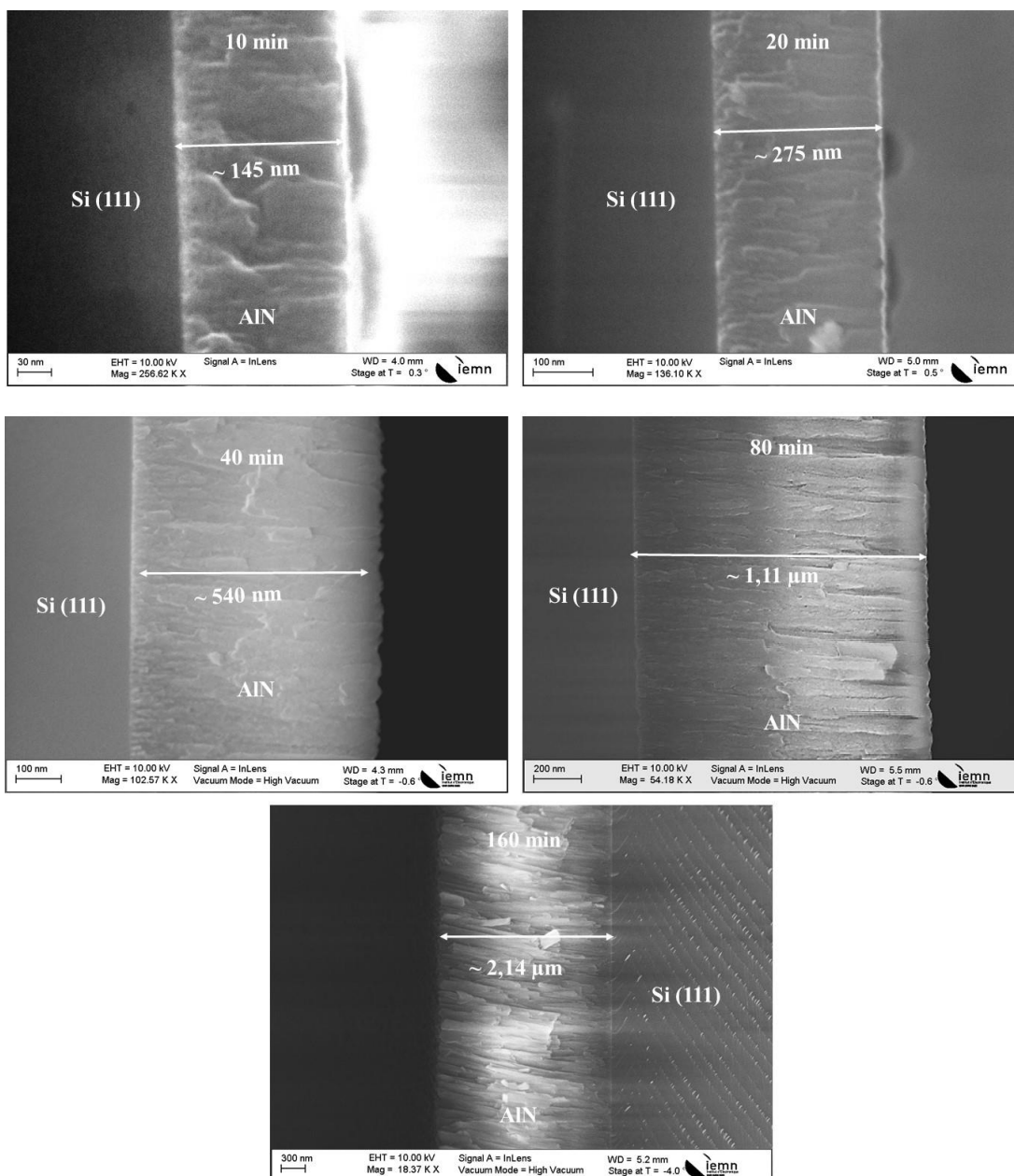


Figure II. 30 : Images MEB des couches d'AlN déposées pendant 10 min (zone 1), puis 20, 40, 80 et 160 min (zones T) à température ambiante sur substrats de Si (111).

- A partir des images MEB, nous pouvons extraire la vitesse de dépôt des couches d'AlN à température ambiante. La vitesse semble linéaire et est égale à 13.4 nm/min (Figure II. 20).

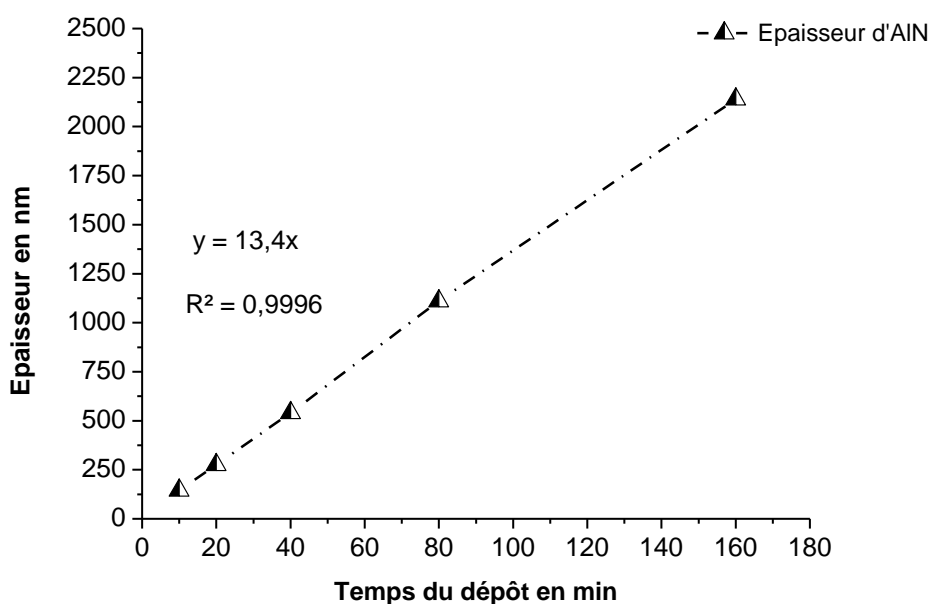


Figure II. 31 : Graphe représentant l'épaisseur du dépôt d'AlN en fonction du temps de dépôt.

b) Caractérisations par AFM

Les analyses AFM sont présentées sur la Figure II. 32. La rugosité de surface moyenne (RMS) de ces échantillons varie entre de 1.2 nm et 12.7 nm en fonction de l'épaisseur déposée variant de 145 nm à 2.14 μm . Cette variation est due à l'augmentation de tailles des grains d'AlN de 10.4 nm à 73.1 nm. D'après ces résultats, la rugosité des dépôts réalisés à température ambiante est assez faible (≤ 2.2 nm) pour des épaisseurs inférieures à 550 nm et elle augmente légèrement pour des couches épaisses.

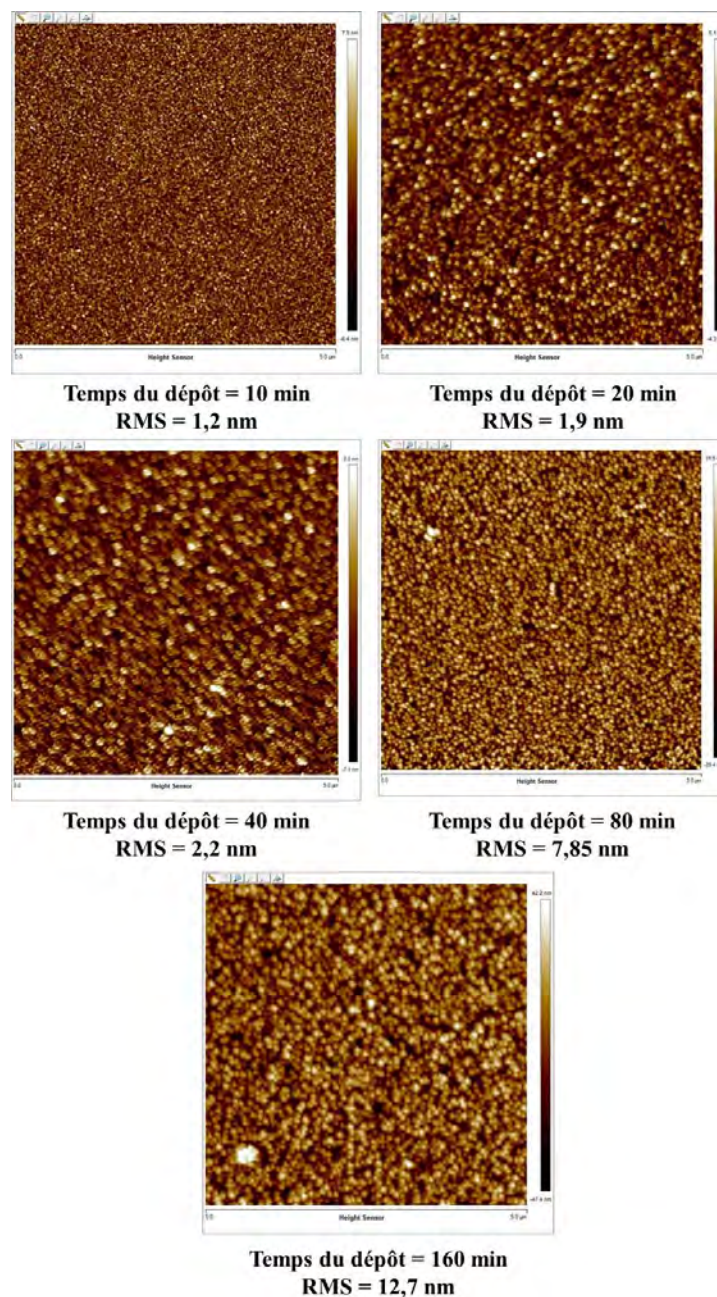


Figure II.32 : Mesures de la rugosité par AFM sur des couches d'AlN déposées pendant 10, 20, 40, 80 et 160 min à température ambiante sur substrats de Si (111).

La couche d'AlN va servir comme couche de collage pour assembler la face arrière de l'hétérostructure et le diamant. Il faut donc minimiser son épaisseur, obtenir une rugosité la plus faible possible et une bonne structure cristalline. Nous décidons de poursuivre notre étude en considérant des couches d'AlN présentant une épaisseur inférieure à 550 nm.

c) Caractérisations par MEB-EDS

L'analyse MEB-EDS est réalisée à une tension accélératrice de 15 kV. Cette analyse permet d'identifier la nature des particules présentes sur la surface des couches (Figure II.33).

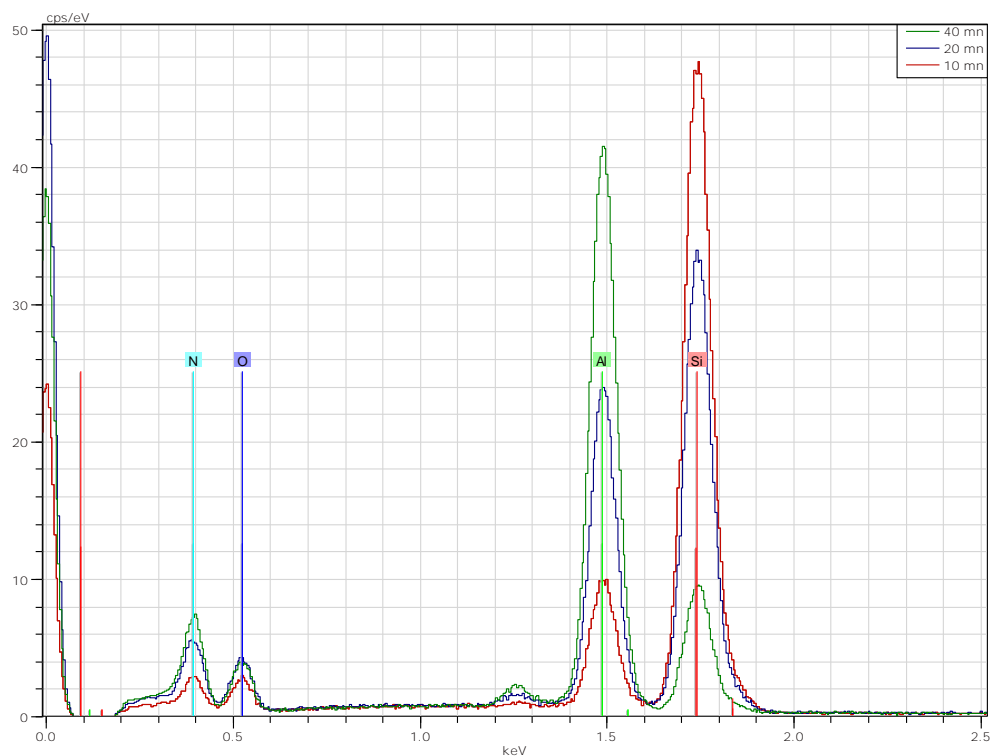


Figure II. 33 : Spectres EDS pour des couches d'AlN déposées pendant 10 min, 20 min et 40 min à température ambiante.

La figure II. 33 représente les spectres EDS pour des couches d'AlN déposées pendant 10 min, 20 min et 40 min et possédant respectivement des épaisseurs de 145 nm, 275 nm et 540 nm. Cette analyse montre la présence des pics d'Al et de N. L'amplitude des pics d'Al et de N augmente avec l'épaisseur de couche d'AlN, tandis que l'amplitude du pic de silicium diminue. L'augmentation de l'épaisseur de l'AlN entraîne en plus une diminution du pourcentage atomique d'oxygène de 20,8% à 11,6%, ce qui entraîne une amélioration de la conductivité thermique d'après [12-13].

d) Caractérisations par XRD

L'étude structurale est faite par XRD pour des angles 2θ compris entre 30° et 80° , permettant ainsi de détecter plusieurs plans cristallins de l'AlN (figure II. 34).

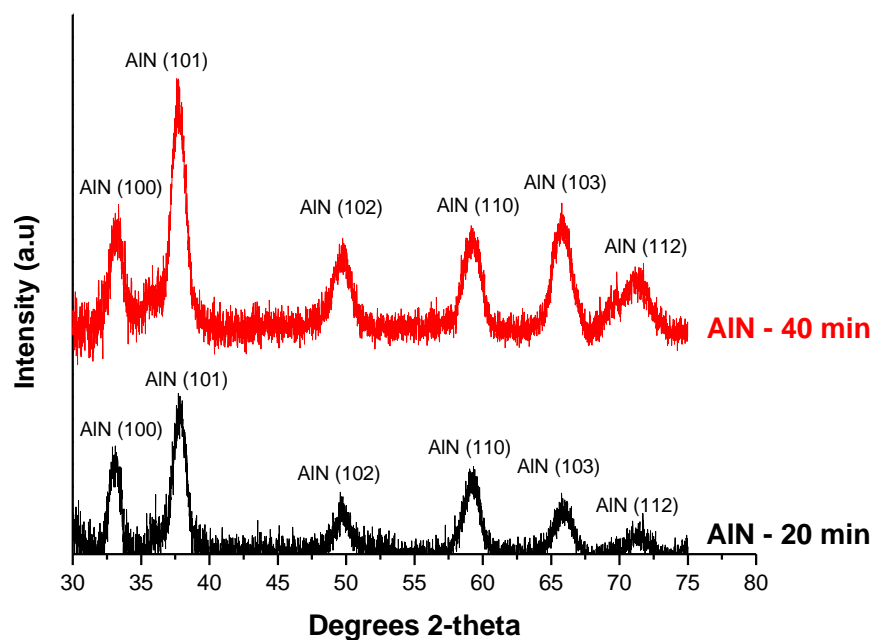


Figure II.34 : *Diffractogrammes des dépôts d'AlN pour deux épaisseurs de 275nm (courbe noire inférieure) et 540nm (courbe rouge supérieure).*

Les diffractogrammes obtenus sur des films d'AlN de 275 nm et 540 nm sont reportés sur la figure II.34. Les diffractogrammes des deux dépôts réalisés à 18°C sont quasiment identiques et montrent la présence de plusieurs plans de croissance d'AlN, tels que AlN (100), AlN (101), AlN (102), AlN (110) et AlN (103) et AlN (112). Ceci montre que le film d'AlN pulvérisé par cathode est polycristallin. Ces résultats confirment que ces dépôts se situent dans la zone T du diagramme de Thornton. Dans cette zone, les grains sont orientés de manière aléatoire et des formes pyramidales se développent à la surface du dépôt.

4.2.2 Influence de la température de dépôt

L'effet de la température du dépôt et de la pression sur la morphologie et la cristallisation des films déposés par pulvérisation a été étudié par Thornton [16-18]. La température de dépôt d'AlN par pulvérisation cathodique a fait l'objet de plusieurs études dans la littérature [26-27]. L'inclinaison de l'axe c et le plan préférentiel de croissance varient avec un changement de la température de dépôt. Dans le cadre de ce travail, les températures du dépôt d'AlN sont définies de manière à respecter la température limite de fonctionnement des transistors pour ne pas dégrader leurs performances [28].

Pour cette étude, la température de dépôt varie entre 18 °C et 270 °C. Les autres paramètres de dépôt, quelle que soit la température, sont les mêmes que ceux du dépôt à 18 °C présenté précédemment. Afin de comparer la morphologie et la structure des couches, nous décidons de déposer de l'AlN avec les mêmes temps de dépôt (de 10 min à 160 min).

Afin d'étudier la morphologie des couches d'AlN, les dépôts sont caractérisés par AFM. Par la suite, les dépôts effectués à 270°C sont observés au MEB.

a) Caractérisation par AFM

Les dépôts sont caractérisés dans un premier temps par AFM. A partir de ces mesures, nous pouvons extraire la variation de la rugosité de surface en fonction du temps de dépôt et pour chaque température (18°C, 75°C et 270°C) (Figure II. 35). La température influe sur la rugosité de surface. Pour des températures de dépôt de 75°C, la rugosité varie de 12 nm pour un film de 145 nm d'épaisseur (temps du dépôt de 10 min) jusqu'à 123 nm pour un film de 2.3 µm d'épaisseur (temps du dépôt de 160 min). De même, la rugosité des films d'AlN déposés à 270°C varie entre 43 nm et 298 nm pour des épaisseurs variant entre 160 nm et 2.5 µm. La vitesse de dépôt varie de 13.4 nm.min⁻¹ (Température de dépôt = 18°C) jusqu'à 16.1 nm.min⁻¹ (Température de dépôt = 270°C).

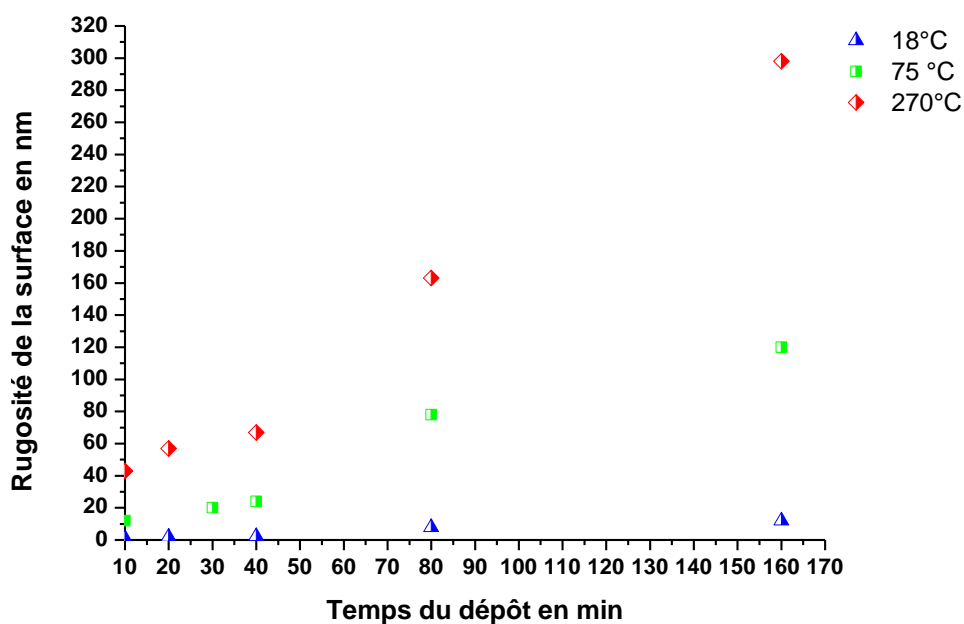


Figure II. 35 : Variation de la rugosité des couches d'AlN en fonction du temps de dépôt pour différentes températures (18°C, 75°C et 270°C).

b) Caractérisation au MEB

Les couches d'AlN déposées à 270°C sont observées au MEB (Figure II. 36). Les images MEB mettent en évidence la structure colonnaire des couches d'AlN. En comparant les films déposés pendant 10 min à 18°C et ceux déposés pendant 10 min à 270°C, on peut voir que le film déposé à 270°C possède une structure plus dense, qui possède une structure pyramidale et que la couche n'est plus amorphe. L'augmentation de la température de dépôt engendre en plus une densification des films (figure II. 36) par réduction de la porosité inter-colonnaire. En effet, en se basant sur le diagramme de Thornton (Figure II. 27) et sur les images MEB, nous pouvons conclure que les couches d'AlN déposées à 270 °C se situent dans la zone T du diagramme de Thornton, là où les grains sont orientés de manière aléatoire.

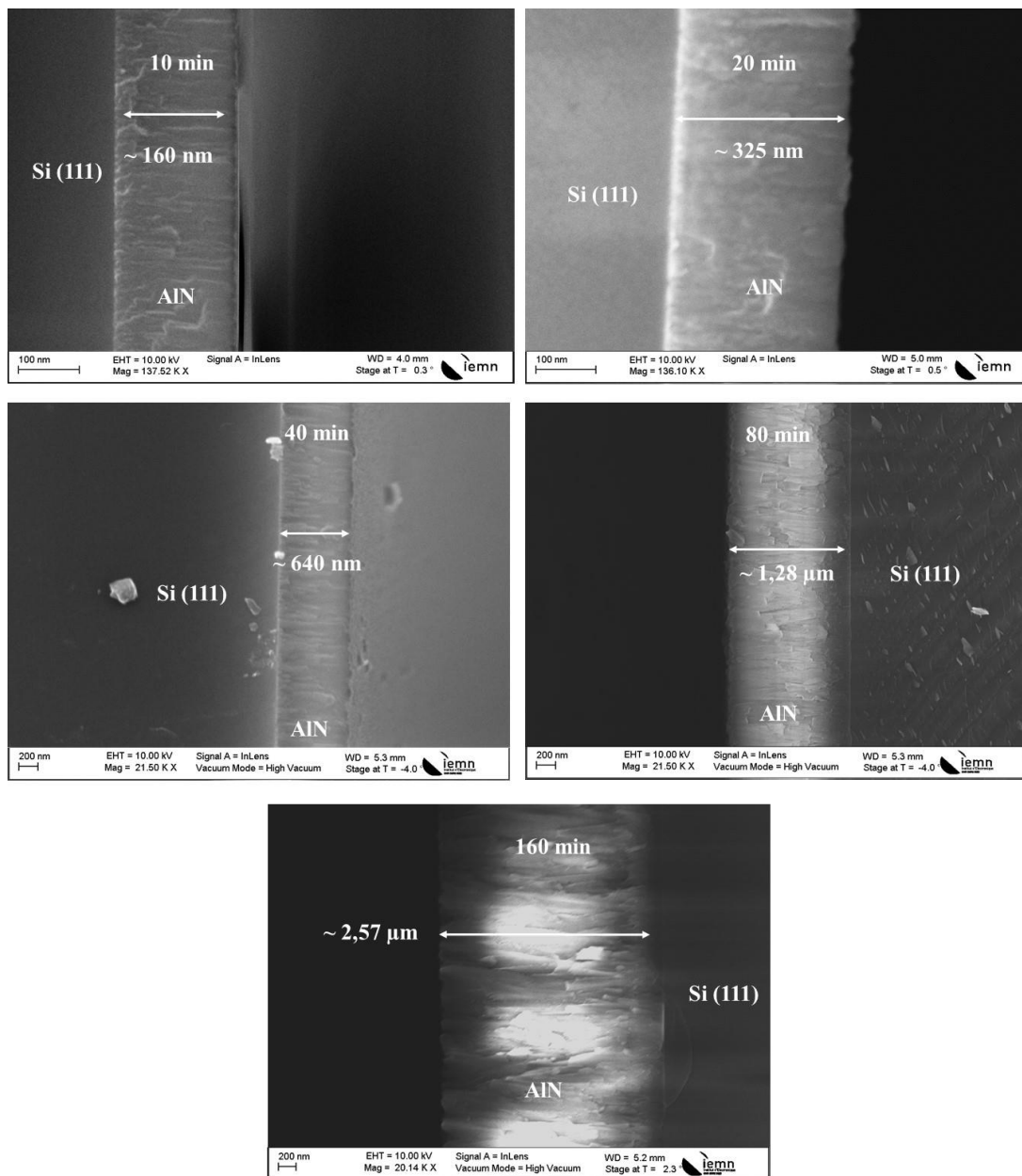


Figure II. 36 : Images MEB des couches d'AlN déposées pendant 10, 20, 40, 80 et 160 min à 270°C sur substrats de Si (111).

4.2.3 Conclusion : tests de dépôt sur diamant et sur la face arrière de l'hétérostructure

Comme justifié précédemment, les tests préliminaires sont réalisés sur Si pour limiter les coûts technologiques. La qualité du dépôt étant dépendante de la surface du substrat, nous présentons ici le résultat des tests finaux de dépôt sur le diamant et sur la face arrière de l'hétérostructure.

Les couches d'AlN pulvérisés présentent de multiples orientations cristallographiques préférentielles (figure II. 34). En outre, la cristallinité évolue fortement avec l'augmentation de l'épaisseur des couches pulvérisées qui augmente par ailleurs la conductivité thermique du film d'AlN [24].

Les premiers résultats montrent que l'augmentation de température influence largement la rugosité de surface de l'AlN qui doivent être la plus faible possible afin de valider le transfert. Compte tenu de cette conclusion, les tests finaux sont donc faits à 18°C.

a) Dépôt d'AlN sur le diamant

Pour ces tests, la température de dépôt est fixée à 18°C. Les conditions de dépôt sont celles détaillées précédemment, le temps de dépôt variant de 10 min à 40 min. Les épaisseurs obtenues sont respectivement de 145 nm, 275 nm et 540 nm. Les caractérisations AFM de ces couches sont présentées sur la figure II. 37.

Initialement, le diamant présente une rugosité de 50 nm. Pour une température de dépôt de 18°C, le temps de dépôt influence peu la rugosité de l'AlN déposé sur le diamant. Celle-ci varie de 3 à 8 nm pour un temps variant de 20 à 40 min.

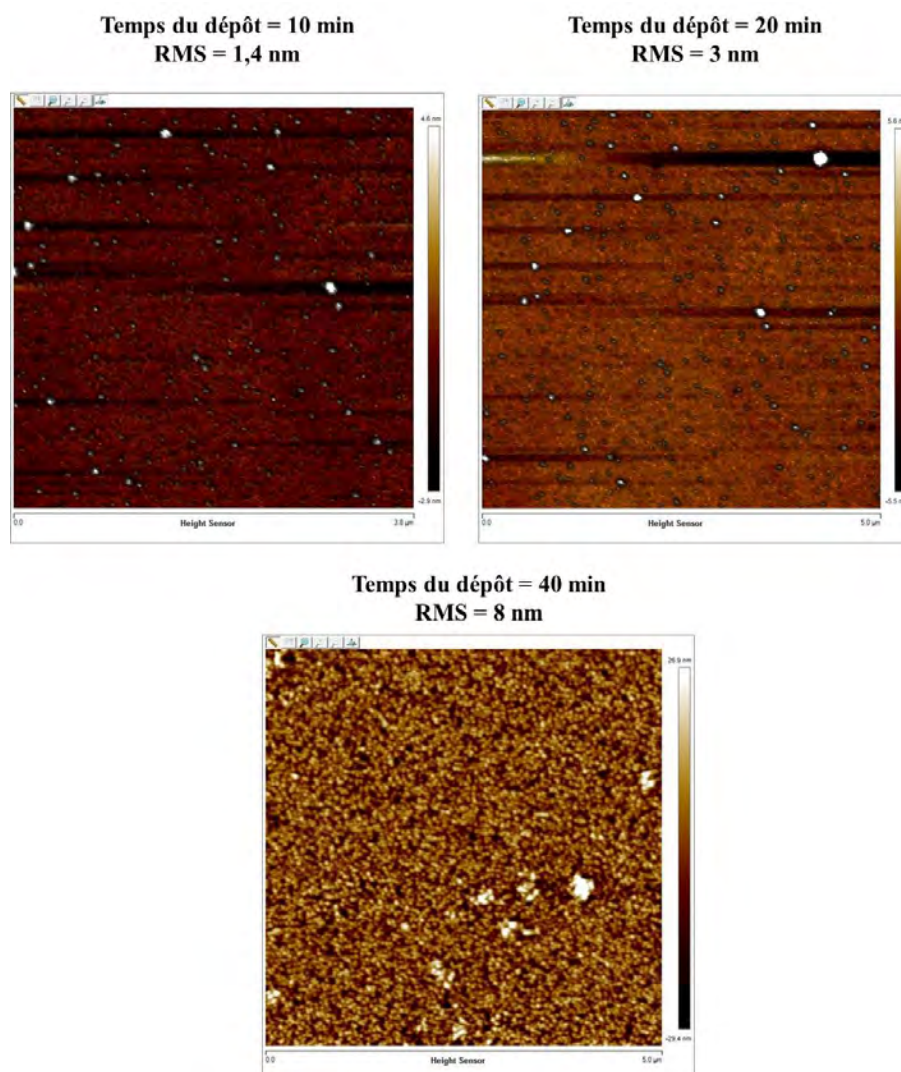


Figure II. 37 : Mesures de la rugosité faites par AFM sur face de diamant pulvérisé pendant 10, 20 et 40 min à température ambiante.

De plus, nous avons démontré précédemment que les couches d'AlN déposées à 18°C et d'épaisseur de l'ordre de 145 nm sont majoritairement amorphes. Dans le cadre de ce travail, la couche d'AlN doit être un bon conducteur thermique et un bon isolant électrique. Nous choisissons donc de ne pas travailler avec un temps de dépôt de 10 min même si celui-ci permettrait d'obtenir une couche plus fine d'AlN. Pour conclure, compte tenu de l'ensemble des résultats et pour la suite de la mise au point du procédé, le temps de dépôt est fixé à 35 min, le compromis est fait au détriment de la rugosité. Ainsi un film d'AlN de 450 nm est déposé à 18°C sur le diamant.

b) Dépôt d'AlN sur la face arrière de l'hétérostructure

A cette étape du processus, le film constitué de l'hétérostructure et des composants est toujours maintenu sur le saphir. Le choix est fait d'utiliser les mêmes paramètres de dépôt que ceux utilisés pour le diamant. Ainsi 450 nm d'AlN sont déposés à 18°C pendant 35 min sur la face arrière de l'hétérostructure. Les caractérisations AFM mettent en évidence une faible rugosité de l'ordre de 2.4 nm.

5. Principe et optimisation du collage par thermocompression

5.1 Principe de la thermocompression

La thermocompression permet d'assembler deux matériaux sous l'effet de la température, de la pression atmosphérique et de la pression uniaxiale ajoutée. La thermocompression provoque des phénomènes de diffusion des atomes au niveau de l'interface des deux matériaux. La température permet la diffusion des atomes et l'ajout d'une force de compression augmente la surface de contact des deux matériaux. Dans le cadre de ces travaux de thèse nous utilisons une machine de thermocompression SB6. La figure II. 38 représente le principe détaillé de la thermocompression utilisé pour valider le collage AlN-AlN.

Plusieurs précautions doivent être prises pour le choix des paramètres de collage par thermocompression. Ainsi, la température doit être inférieure à la température limite de fonctionnement des transistors HEMT's. La durée du palier d'échauffement peut générer des dégradations de fonctionnement sur les transistors HEMT's [29]. Il faut éviter d'utiliser des pressions uniaxiales importantes pour ne pas risquer de casser les grilles des HEMT's. Le choix de ces paramètres sera détaillé dans les parties suivantes. Les premiers tests préliminaires de ce type de collage ont été effectués en pulvérisant l'AlN sur des substrats de Si pour limiter les coûts technologiques.

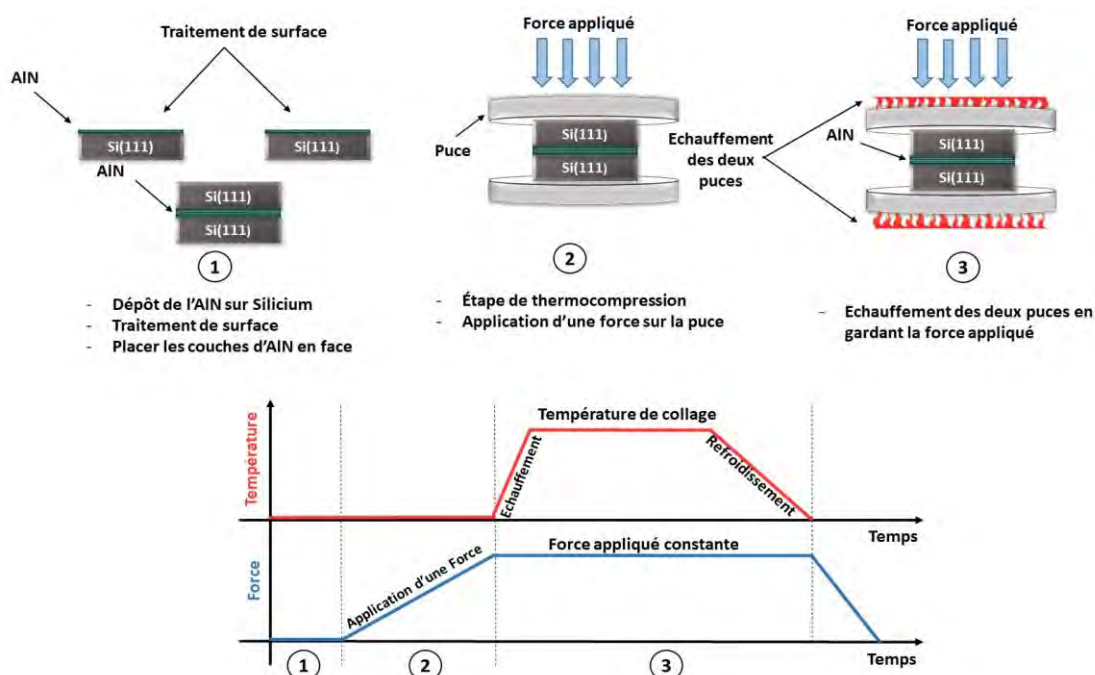


Figure II. 38 : Principe de collage AlN-AlN par Thermocompression.

5.2 Etat de l'art sur le collage AlN-AlN par thermocompression

Le collage AlN-AlN fait l'objet de plusieurs études [30] [31]. Ce type de collage est validé par Bao *et al* [30] à 300 °C avec deux étapes préliminaires :

- Une étape de pré-recuit à 450°C sous N₂ entraîne une densification de la couche d'AlN, permettant le dégazage des gaz incorporés.
- Une étape d'activation de la surface permet de rendre les couches d'AlN hydrophiles. Cette étape se fait par plasma Ar. Les couches d'AlN sont ensuite rincées avec l'eau et séchées sous flux de N₂.

Dans cet article, les résultats de caractérisation par XPS (spectroscopie photoélectronique à rayons X) montrent qu'après activation par plasma d'Ar la surface des couches d'AlN est oxydée. Cette étape d'activation met en évidence la présence de liaisons Al – O et Al – OH. La présence de la liaison Al – O peut être attribuée à deux raisons :

- L'exposition de la surface lors de l'activation de surface à H₂O et/ou O₂ suivie d'une étape de recuit qui accélère l'oxydation.

- Des défauts de liaison induits par l'activation de la couche par plasma d'argon (Ar), qui facilitent l'incorporation d'oxygène à l'aluminium.

Le collage des deux couches d'AlN est validé par la formation d'AlNO à l'interface.

Dans le cadre de notre étude, le collage ne peut pas être fait à 300°C. En effet cette température importante engendrerait une dégradation des performances des composants HEMTs à transférer. L'optimisation de cette étape porte donc principalement sur la réduction de la température. Nous commençons par reproduire le procédé développé par Bao *et al*, et nous l'optimisons ensuite pour de plus faibles températures.

5.3 Optimisation de l'étape de collage par thermocompression

5.3.1 Essai à 300°C

Les premiers tests de collage sont réalisés avec des dépôts d'AlN sur Si pour limiter les coûts technologiques. Les couches d'AlN sont préalablement déposées à 18°C pendant 40min et présentent donc une épaisseur de l'ordre de 450nm. Le collage par thermocompression se fait en différentes étapes décrites ci-dessous.

(i) Pré-recuit des surfaces AlN

Une étape de près-recuit pendant une heure à 450 °C dans un milieu azoté est faite dans un four tubulaire JETFIRST afin de densifier les couches d'AlN.

(ii) Activation des surfaces d'AlN

L'activation des surfaces d'AlN est faite dans un bâti de gravure ionique réactive (RIE) d'OXFORD. Plusieurs recettes d'activation par plasma sont testées en faisant varier la pression de la chambre et le flux de gaz d'argon avec une puissance de polarisation faible. Nous définissons la recette d'activation avec les paramètres optimaux suivants afin d'obtenir des surfaces hydrophiles :

- Puissance de polarisation RF faible = 80W
- Température de chambre = 18 °C

- Pression de chambre = 50 mTorr
- Flux de gaz d'argon = 50 sccm
- Temps = 15 s

Les échantillons sont ensuite rincés à l'EDI et séchés sous flux de N₂.

(iii) Mise en contact des couches d'AlN

Les deux couches d'AlN sont mises en contact, une adhésion se crée naturellement entre ces deux surfaces. L'ensemble est alors placé dans la machine de thermocompression.

(iv) Etape de thermocompression (Figure II. 39)

Une machine de thermocompressions de type « SB6e » commercialisée par la société SUSS MicroTec est utilisée. Un support de pyrex est placé au-dessus de l'ensemble « Si-AlN-AlN-Si ». La pression de la chambre est fixée à 950 mbar. Plusieurs tests sont effectués en faisant varier la pression ajoutée de 200 mbar à 1000 mbar. La pression minimale ajoutée pour valider le collage AlN-AlN est de 700 mbar. Une fois que la pression ajoutée est stabilisée, une température de 300°C est appliquée afin de coller les deux surfaces d'AlN. La durée de collage est définie à trois heures en se basant sur [30].

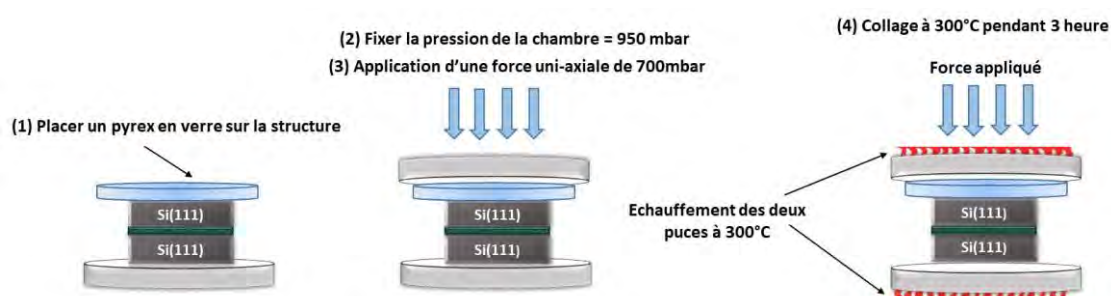


Figure II. 39 : Schéma montrant toutes les étapes de collage des couches d'AlN.

(v) Etape de refroidissement

Une étape de refroidissement lente jusqu'à température ambiante est effectuée avec une rampe de 1°C.min⁻¹.

Le procédé de thermocompression à 300°C a permis l'assemblage des couches d'AlN. L'interface de collage est observée au MEB après clivage des échantillons. (Figure II. 40).

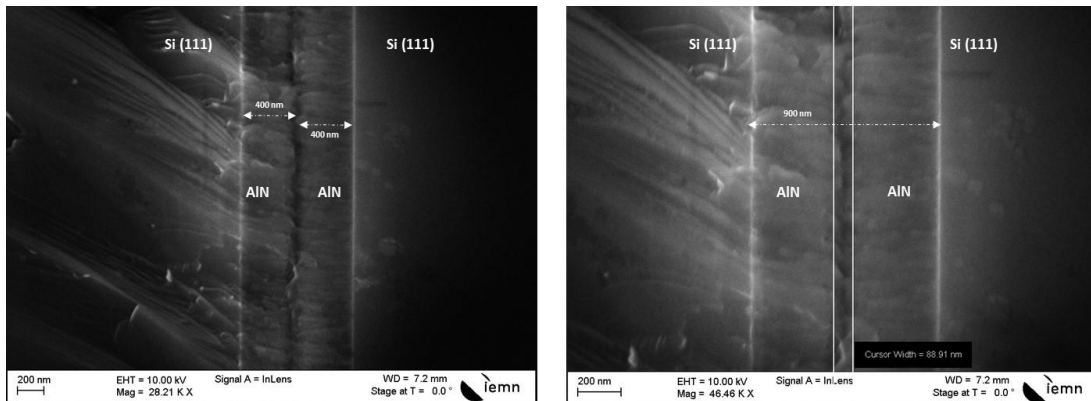


Figure II. 40 : Images MEB d'une structure Si-AlN-AlN-Si après clivage.

Les images MEB permettent de conclure que le collage des deux couches d'AlN se fait à travers une couche d'interface d'épaisseur de l'ordre de 100 nm. Afin de qualifier la nature de cette couche d'interface, une analyse MEB-EDS est faite à une tension accélératrice de 15 kV (Figure II. 41). Cette analyse montre la présence d'aluminium, d'oxygène et d'azote corrélé (corrélation des couleurs) à l'interface de collage. A l'interface, le pourcentage atomique d'oxygène augmente pour des pourcentages atomiques constants d'aluminium et d'azote. D'après cette analyse et les résultats publiés dans [30], nous concluons que la couche formée à l'interface est en AlNO.

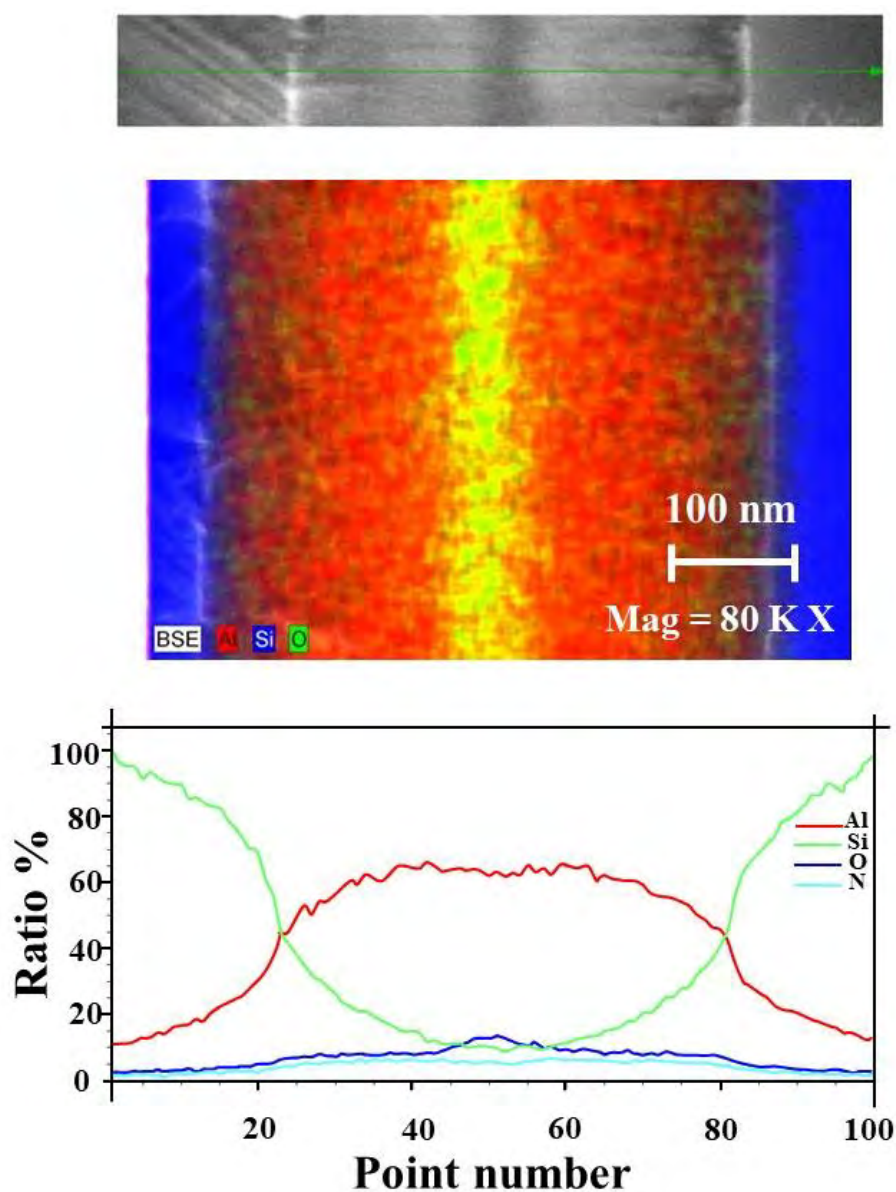


Figure II. 41 : Images représentant l'analyse EDS faite sur la structure Si/AlN/AlN/Si collé.

Ensuite, nous avons essayé de diminuer la pression uniaxiale utilisée de 700 mbar à 600 mbar avec un pas de 50 mbar. L'assemblage AlN/AlN est validé jusqu'à une pression de 650 mbar. Nous avons donc fixé la pression uniaxiale à 650 mbar pour la suite.

Plusieurs tests de collage AlN-AlN ont été réalisés en augmentant les épaisseurs de couches d'AlN de 145 nm jusqu'à 1.14 μm . Le collage AlN-AlN a été

validé pour toutes les épaisseurs, en gardant toujours une couche d'interface de collage de l'ordre de 100 nm.

5.3.2 Diminution de la température de l'étape de collage par thermocompression.

Dans un premier, la température de collage par thermocompression varie de 300°C à 200°C par pas de 50°C. L'assemblage AlN-AlN est validé jusqu'à une température de 200°C. Néanmoins, cette température reste trop élevée et pourrait engendrer une dégradation des performances des HEMTs [32].

Une deuxième série de tests est faite en diminuant la température de 200°C à 100°C par pas de 10°C. L'assemblage AlN-AlN est validé jusqu'à une température de 160°C avec une pression uniaxiale de 650 mbar. Il faut noter que l'étape de pré-recuit à 450°C est éliminée de la procédure de collage.

L'assemblage AlN-AlN effectué par thermocompression à 160°C est caractérisé grâce à une observation par microscope électronique en transmission en mode balayage (STEM) (Figure II. 42). L'épaisseur à l'interface AlN-AlN est constante (de l'ordre de 100 nm). De plus, ces images montrent la structure colonnaire des couches d'AlN pulvérisées. Une mesure MEB-EDS est également réalisée sur cette structure. Les résultats montrent la présence des mêmes espèces à l'interface que pour le collage réalisé à 300°C.

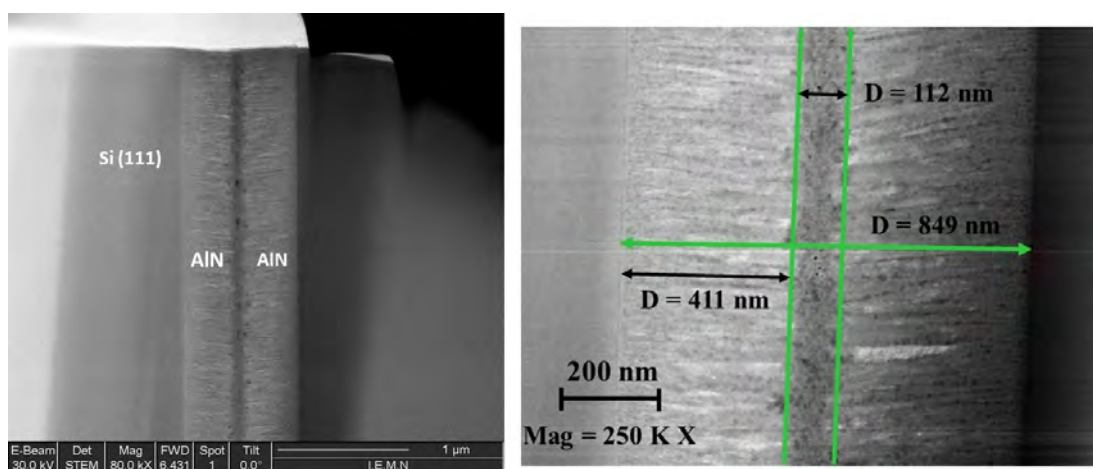


Figure II. 42 : Images STEM d'une structure Si/AlN/AlN/Si collée à 160°C par thermocompression.

Nous avons donc optimisé le collage d'AlN-AlN par thermocompression à faible budget thermique par rapport à ce qui est présenté dans [30]. La température de collage est diminuée jusqu'à 160°C : cette température est compatible avec les composants HEMTs à transférer.

6. Conclusion et mise en évidences des limites technologiques et risques du procédé de transfert

L'obtention de HEMTs AlGaN/GaN sur diamant par le procédé de transfert de couches comporte plusieurs limites et risques détaillés ci-dessous.

(i) Le procédé de transfert nécessite le collage temporaire des composants sur un substrat saphir avec une couche de résine. Le choix de cette couche de résine doit être compatible avec le procédé de transfert, en particulier avec la température de collage AlN-AlN à 160 ° C et la gravure XeF₂. Cette résine doit pouvoir être éliminée facilement à la fin du procédé. La résine AR-P617-14 a été utilisée dans ce travail avec succès. L'élimination de cette résine est faite grâce à une solution spécifique.

(ii) La technologie de transfert nécessite une gravure du substrat de Si. La gravure du substrat de croissance peut relâcher les contraintes dans les couches épitaxiales. L'effet de relaxation des contraintes dans le film AlGaN / GaN peut endommager ce film. La gravure lente au XeF₂ permet de limiter les fissures dans le film d'AlGaN/GaN de quelques micromètres.

(iii) Le choix de l'AlN comme couche de collage répond aux contraintes de l'application visée, à savoir l'utilisation d'une couche de bonne conductivité thermique et de bonne résistivité électrique. Différents tests sur la température et le temps de dépôt permettent de définir les paramètres optimaux pour obtenir une couche d'AlN de faible rugosité. Les analyses morphologiques par SEM, EDS et AFM montrent que la qualité cristalline ne varie pas beaucoup avec la variation de température de pulvérisation dans la gamme de température étudiée, mais que la rugosité de surface est affectée par cette variation.

(iv) La couche d'AlN permet de planariser la surface de diamant qui présente une rugosité initiale de l'ordre de 50nm. L'épaisseur nécessaire pour valider cette étape avec une rugosité de surface minimale avec de l'AlN non amorphe (Zone 1 de diagramme de Thornton) est d'environ 275 nm.

(v) Le transfert est fait avec deux couches d'AlN d'épaisseur 450nm. L'épaisseur résultante risque de créer une barrière thermique qui bloque la dissipation thermique rapide des HEMTs vers le substrat de diamant.

(vi) Lors de l'étape de thermocompression à 160°C, une pression uniaxiale de 650 mbar est ajoutée. Cette pression peut contraindre les structures HEMTs et risque d'endommager leur fonctionnement.

(vii) La couche de nucléation AlN, siège de nombreux défauts cristallins, n'est pas éliminée dans notre procédure. Ceci peut également limiter la dissipation thermique vers le substrat de diamant.

7. BIBLIOGRAPHIE GÉNÉRALE DE CHAPITRE 2

- [1] G. Greco, F. Iucolano, et F. Roccaforte, «Ohmic contacts to Gallium Nitride materials», *Applied Surface Science*, vol. 383, p. 324 - 345, oct. 2016.
- [2] J. C. Gerbedoen “Conception et réalisation technologique de transistors de la filière HEMTs AlGa_N/Ga_N” thèse Université de Lille, 2009.
- [3] P. Altuntas, “ Fabrication et caractérisation de dispositifs de type HEMT de la filière Ga_N pour des applications de puissance hyperfréquence”, thesis, university of Lille1, p. 39, Dec. 2015.
- [4] B. M. Green, K. K. Chu, E. M. Chumbes and L. F Eastman, “The effect of surface passivation on the microwave characteristics of undoped AlGa_N/Ga_N HEMTs”, *IEEE Electron Device Lett.*, Vol. 21, no. 6, pp. 268-270, Jun. 2000.
- [5] S. Yagi, M. Shimizu, M. Inada, Y. Yamamoto, G. Piao and Y. Yano, “High Breakdown Voltage AlGa_N/Ga_N MIS-HEMT with Si₃N₄ and TiO₂”, *Solid-State Electron*, Vol. 50, no. 6, pp. 1057-1061, 2006.
- [6] J. Kuzmik, G. Pozzovivo, S. Abermann, M. Gonschorek, E. Feltin, N. Grandjean, E. Bertagnoli, G. Strasser and D. Pogany, “ Technology and performance of InAlN/AlN/GaN HEMTs with gate insulation and current collapse Suppression using ZrO₂ or HfO₂”, Vol. 55, no. 3, pp. 937-941, 2008.
- [7] D. A. Deen, D. F. Storm, R. Bass, D. J. Meyer, D. S. Katzer, S. C. Binari, J. W. Lacis, and T. Gougousi, “Atomic layer deposited Ta₂O₅ gate insulation for enhancing breakdown voltage of AlN/GaN high electron mobility transistors *Applied Physics Letters* 98, 023506 2011.
- [8] A. P. Edwards, J. A. Mittereder, S. C. Binari, D. S. Katzer, D. F. Storm, and J. A. Roussos, “Improved reliability of AlGa_N-Ga_N HEMTs using an NH₃ plasma treatment prior to Si₃N₄ passivation”, *IEEE Electron Device Lett.*, Vol. 26, no. 4, pp. 225-227, Apr. 2005.
- [9] F. Lecourt, “Hétérostructures AlGa_N/Ga_N et InAlN/GaN pour la réalisation des HEMTs de puissance hyperfréquences en bande Ka”, Université de Lille, 2012.

- [10] S. W. King, J. P. Barnak, M. D. Bremser, K. M. Tracy, C. Ronning, R. F. Davis, and, «Cleaning of AlN and GaN surfaces, » J. Appl. Phys, vol. 84(9), p. 5248–5260, Nov 1998.
- [11] Y. Guhel, B. Boudart, N. Vellas, C. Gaquière, E. Delos, D. Ducatteau, Z. Bougrioua,, «Impact of plasma pre-treatment before SiN_x passivation on,» Solid-State Electron, vol. 49(10), p. 1589–1594, Oct 2005.
- [12] Soyez, G. et al. “Grain-Size-Dependent Thermal Conductivity of Nanocrystalline Ytria-Stabilized Zirconia Films Grown by Metal-Organic Chemical Vapor Deposition.” Applied Physics Letters 77.8 (2000): 1155–1157.
- [13] Slack, Glen A et al. “Some Effects of Oxygen Impurities on AlN and GaN.” Journal of Crystal Growth 246.3 (2002): 287–298.
- [14] M. E. Levinshtein, S. L Rumyantsev, M. S Shur “Properties of Advanced Semiconductor Materials: GaN, AlN, InN, BN, SiC, SiGe”, a Wiley Inter-Sciences Publications, Book, 2001.
- [15] Alain Billard, Frédéric Perry. Pulvérisation cathodique magnétron, Techniques de l'ingénieur. Matériaux métalliques ISSN 1762-8733, 2005, vol. MD3, noM1654.
- [16] Thornton, John A. “Influence of Apparatus Geometry and Deposition Conditions on the Structure and Topography of Thick Sputtered Coatings.” Journal of Vacuum Science and Technology 11.4 (1974): 666–670
- [17] Thornton, John A. “The Microstructure of Sputter-deposited Coatings.” Journal of Vacuum Science & Technology A: Vacuum, Surfaces, and Films 4.6 (1986): 3059–3065.
- [18] Mahieu, S et al. “Biaxial Alignment in Sputter Deposited Thin Films.” Thin Solid Films 515.4 (2006): 1229–1249.
- [19] Neelam Kumari, Ashwini K. Singh and P.K. Barhai,” Study of Properties of AlN Thin Films Deposited by Reactive Magnetron Sputtering”, Int. J. Thin Fil. Sci. Tec. 3, No. 2, 43-49 (2014).
- [20] A. Ababneh, M. Alsumady, H. Seidel, T. Manzaneque, J. Hernando-García, J.L. Sánchez-Rojas, A. Bittner and U. Schmid,” c-axis orientation and piezoelectric

coefficients of AlN thin films sputter-deposited on titanium bottom electrodes”, *Applied Surface Science* 259 (2012) 59–65.

[21] Q. Wei, X. Zhang, D. Liu, J. Li, K. Zhou, D. Zhang, Z. Yu, “Effects of sputtering pressure on nanostructure and nanomechanical properties of AlN films prepared by RF reactive sputtering”, *Trans. Nonferrous Met. Soc. China* 24(2014) 2845–2855.

[22] Fardeheb-Mammeri Amina-Zahia, “Depot Par Pulverisation Magnetron De Couches Minces De Nitrure D’aluminium A Axe C Incline En Vue De La Realisation Des Dispositifs A Ondes Acoustiques Vibrant En Mode De Cisaillement”, Thèse Université Abou Beker Belkaid, Université Henri Poincare Nancy, 2009.

[23] Mohd H.S Alrashdan, Azrul Azlan Hamzah, Burhanuddin Yeop Majlis, Mohd Faizal Aziz, “Aluminum Nitride Thin Film Deposition Using DC Sputtering”, *IEEE-ICSE2014 Proc. 2014*, Kuala Lumpur, Malaysia.

[24] Sun Rock Choi, Dongsik Kim, Sung-Hoon Choa, Sung-Hoon Lee and Jong-Kuk Kim, “Thermal Conductivity of AlN and SiC Thin Films” *International Journal of Thermophysics*, Vol. 27, No. 3, May 2006.

[25] J.P. Kar, G. Bose, S. Tuli, “Influence of nitrogen concentration on grain growth, structural and electrical properties of sputtered aluminum nitride films”, *Scripta Materialia* 54 (2006) 1755–1759.

[26] F. Medjani, R. Sanjine’s, G. Allidi, A. Karimi, “Effect of substrate temperature and bias voltage on the crystallite orientation in RF magnetron sputtered AlN thin films”, *Thin Solid Films* 515 (2006) 260 – 265.

[27] Xiong, Juan et al. “Synthesis of c -Axis Inclined AlN Films in an Off-Center System for Shear Wave Devices.” *Journal of Electronic Materials* 40.7 (2011): 1578–1583.

[28] Chou, Y.C et al. “Degradation of AlGaN/GaN HEMTs Under Elevated Temperature Lifetesting.” *Microelectronics Reliability* 44.7 (2004): 1033–1038.

[29] Malbert, N et al. “Characterisation and Modelling of Parasitic Effects and Failure Mechanisms in AlGaN/GaN HEMTs.” *Microelectronics Reliability* 49.9 (2009): 1216–1221.

- [30] Bao, S. et al. “AlN-AlN Layer Bonding and Its Thermal Characteristics.” *ECS Journal of Solid State Science and Technology* 4.7 (2015): P200–P205.
- [31] Hayashi, Yusuke et al. “Polarity Inversion of Aluminum Nitride by Direct Wafer Bonding.” *Applied Physics Express* 11.3 (2018) : 4
- [32] Yannick Douvry, “Étude de HEMTs AlGaN/GaN à grand développement pour la puissance hyperfréquence : conception et fabrication, caractérisation et fiabilité” thèse université de Lille 1, 2012.
- [33] Sarra Mhedhbi, “Développement de composants flexibles en technologie hétérogène (GaN et graphène) pour des applications hautes fréquences”, thèse d’université de Lille 1, 2017.
- [34] Chu, P.B et al., “Controlled Pulse-Etching with Xenon Difluoride.” *Proceedings of International Solid State Sensors and Actuators Conference (Transducers ’97)*. Vol. 1. IEEE, 1997. 665–668 vol.1.

**CHAPITRE 3.
CARACTERISATION DES COMPO-
SANTS HEMTS ALGAN/GAN
AVANT ET APRES TRANSFERT
SUR SUBSTRAT DE DIAMANT**

INTRODUCTION

L'objet de ce chapitre est la caractérisation électrique des dispositifs HEMTs à faible longueur de grille fabriqués dans le cadre de ce travail de thèse. Les caractérisations sont menées sur des dispositifs fabriqués sur Si et sur des dispositifs transférés sur diamant. Ainsi, l'impact du procédé de transfert sur la modification des performances peut être étudié.

Dans la première partie de ce chapitre, nous décrivons les paramètres relatifs à la compréhension du fonctionnement des transistors HEMTs. Les principes de caractérisation en régime DC, hyperfréquence et pulsé sont expliqués.

Dans une seconde partie, les résultats obtenus sur les dispositifs avant et après transfert sur diamant sont présentés. Ces caractérisations permettent la validation du procédé technologique développé et l'observation de l'impact du procédé de transfert sur les performances. Suite à cela, afin de comprendre et quantifier le phénomène d'auto-échauffement, des mesures faites à la caméra infra-rouge sont présentées.

Il est à noter que dans le cadre de ce travail, un nombre important de dispositifs a été développé, mais nous ne présentons ici que les caractérisations des dispositifs représentatifs des résultats obtenus.

1. GENERALITE SUR LES CARACTERISTIQUES ELECTRIQUES DES TRANSISTORS HEMTs

Le principe de fonctionnement des transistors HEMTs a été présenté dans le chapitre 1. Dans le cadre de ce travail, les composants sont de type « normally-on ». Cela signifie qu'en l'absence de tension de grille V_{GS} , l'application d'une tension V_{DS} entre la source et le drain entraîne la circulation d'un courant I_{DS} . L'application d'une tension V_{GS} négative entraîne la désertion du canal. La tension de grille pour laquelle le canal est fermé est appelée tension de pincement V_P . Dans le cadre de cette thèse, les mesures statiques et hyperfréquences et pulsées sont réalisées dans la centrale de caractérisation de l'ITEMN.

1.1 Caractérisation en régime statique

La caractérisation en régime statique permet de donner un premier aperçu des performances des transistors. La caractéristique de sortie idéale $I_{DS}=f(V_{DS})$ d'un transistor HEMT normally-on, représentée sur la figure III. 1a permet d'évaluer le courant de drain maximum pouvant être obtenu à canal ouvert. La caractéristique $I_{DS}=f(V_{GS})$, appelée caractéristique de transfert (figure III. 1b) est également exploitée. Dans le cas d'un transistor idéal, théoriquement la caractéristique de transfert est indépendante de la tension V_{DS} en régime de saturation. Cette caractéristique permet d'extraire la transconductance statique g_m , élément fondamental du phénomène d'amplification.

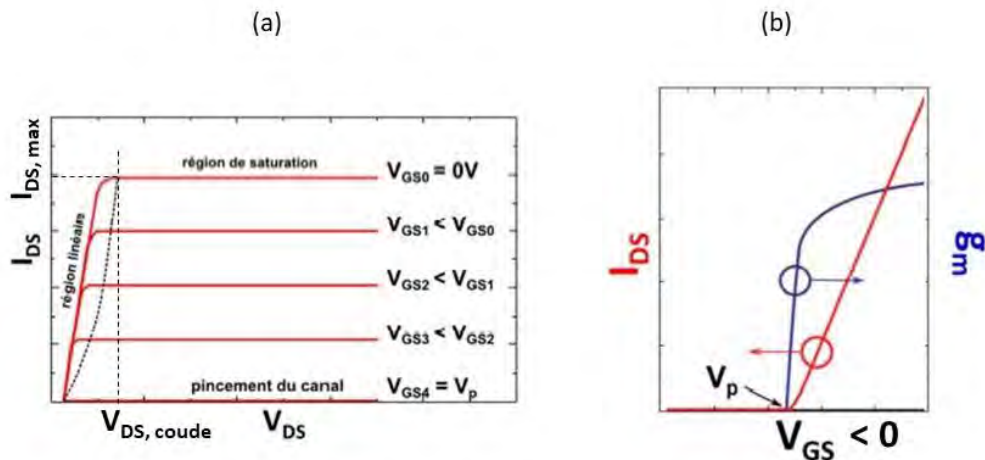


Figure III. 1 : Caractéristique de sortie d'un composant HEMT idéal (a), Caractéristique de transfert et transconductance d'un composant HEMT idéal (b).

Pour effectuer ces caractérisations, une alimentation programmable de Agilent E8361A est connectée à un ordinateur piloté par le logiciel IC-CAP facilitant l'acquisition, l'analyse des données et la représentation des graphiques.

1.2 Caractérisation en régime impulsionnel

Afin de minimiser les effets thermiques et d'identifier les phénomènes de dégradation des performances des transistors, des caractérisations électriques sont faites en régime impulsionnel. Ces caractérisations consistent à superposer des impulsions de tensions sur les polarisations DC des électrodes de grille (V_{GS0}) et de drain (V_{DS0}). La durée d'impulsion pendant laquelle le composant va être soumis à la polarisation doit être suffisamment courte pour réduire les effets thermiques mais présenter un palier pour effectuer la mesure.

Pour identifier et quantifier les phénomènes de dégradation des performances électriques de transistors, trois points de polarisation sont utilisés :

- Une mesure au point de polarisation ($V_{GS0} = 0V$; $V_{DS0} = 0V$) appelé point de repos permet de s'affranchir des effets thermiques et des effets d'activation des pièges par effet de champ. Cette mesure sert de référence pour la comparaison avec les points de polarisation suivants.
- Une mesure au point de polarisation ($V_{GS} < V_P$; $V_{DS0} = 0V$) permet de déterminer la dégradation correspond aux effets des pièges de surface proches de la grille et de ceux situés à l'interface sous la grille. Ce phénomène est appelé « gate-lag ».
- Une mesure au point de polarisation ($V_{GS} < V_P$; $V_{DS} > 0$) permet de déterminer la dégradation correspondant aux effets des pièges sous le canal et/ou en surface entre le drain et la grille. Ce phénomène est appelé « drain-lag ».

La réduction du courant engendrée par les phénomènes de drain-lag et gate-lag est ensuite représentée en pourcentage par rapport à la référence (Point de repos) dans la région du coude de la caractéristique $I_{DS}(V_{DS})$ où la chute du courant est la plus marquée.

Dans le cadre de ce travail de thèse, les paramètres utilisés pour la caractérisation en régime pulsé sont les suivants :

- La largeur des impulsions est fixée à 500 ns avec des temps de montée et de descente de 100 ns. Ces périodes de montée et de descente sont choisies pour minimiser les pics de courants provoqués par des effets capacitifs parasites et éviter la dégradation ou le claquage des dispositifs. De plus, la largeur de l'impulsion doit être suffisamment courte pour ne pas modifier le comportement thermique du transistor au point de repos.
- Le rapport cyclique est fixé à 0.3% correspondant à une période de 167 μs . Ce faible rapport cyclique permet au transistor de retourner à son état d'origine et permet de minimiser les effets thermiques. Le rapport cyclique utilisé permet par ailleurs de mettre en évidence d'éventuels effets des pièges par comparaison de conditions de polarisation au repos spécifiques. Les

phénomènes de pièges peuvent causer des pertes de performances ou des instabilités temporelles des caractéristiques électriques.

1.3 Caractérisations hyperfréquences

Une fois le comportement du transistor évalué en régime statique, les caractérisations hyperfréquences sont effectuées. La détermination des performances du composant en fonction de la fréquence s'effectue autour d'un point de fonctionnement (V_{GS} , V_{DS}) optimal correspondant au maximum de la transconductance g_m déterminé en régime statique.

Les performances hyperfréquences des transistors HEMTs sont essentiellement définies à partir de la mesure de gain en courant $|H_{21}|$ et du gain unilatéral U . Ces gains sont déduits des mesures de paramètres S_{ij} , le dispositif pouvant être modélisé par un quadripôle linéaire. Les valeurs de f_t (fréquence de coupure en courant) et f_{max} (fréquence de coupure en puissance) données par les formules I. 18 et I. 19 du chapitre 1, doivent être les plus grandes possibles.

- Le gain en courant $|H_{21}|$ est défini comme le rapport entre le courant de sortie (I_2) et le courant d'entrée (I_1) quand la sortie est en court-circuit (équation III. 1) [1].

$$|H_{21}| = \left. \frac{I_2}{I_1} \right|_{V_2=0} = \left| \frac{-2S_{21}}{(1-S_{11})(1-S_{22})+S_{12}S_{21}} \right| \quad (\text{III. 1})$$

Le module du gain $|H_{21}|$ suit une évolution de -20dB/décade. La fréquence f_t correspond à la fréquence maximale pour laquelle la commande est amplifiée en courant. Ainsi, la fréquence de coupure f_t est obtenue pour $|H_{21}|=0$ dB.

- Le gain unilatéral de Mason "U", représente le gain en puissance obtenu en adaptant l'entrée et la sortie par une contre réaction sans perte. Il est donné par

l'équation III. 2 [2]. Le coefficient de transmission de la sortie vers l'entrée S_{12} est nul ou négligeable.

$$U = \frac{1}{2} \frac{\left| \frac{S_{21}}{S_{12}} - 1 \right|^2}{K \left| \frac{S_{21}}{S_{12}} \right| - \operatorname{Re} \left(\frac{S_{21}}{S_{12}} \right)} \quad (\text{III. 2})$$

Avec K le facteur de stabilité de Rollet [3].

Le gain U suit une évolution de -20dB/décade. La fréquence f_{\max} correspond à la fréquence maximale pour laquelle la commande est amplifiée en puissance. Ainsi la fréquence f_{\max} est la fréquence pour laquelle le gain unilatéral U est égal à 1 (soit 0 dB).

Dans le cadre de ce travail de thèse, la procédure utilisée pour la caractérisation hyperfréquence des dispositifs est la suivante :

- Un analyseur de réseau vectoriel Keysight est utilisé pour analyser les paramètres S_{ij} sur une gamme de fréquences allant de 0.25 à 67 GHz.
- Un calibrage du système est fait afin de déterminer les erreurs systématiques à partir d'une série de mesures sur des structures d'étalonnage. Une calibration LRRM (Line-Reflect-Reflect-Match) est réalisée. Après calibrage, le plan de référence est ramené au niveau des plots de mesure sur lesquels les pointes sont posées.

2. CARACTERISATION ELECTRIQUE ET THERMIQUE DES HEMTs

Dans cette partie, nous présentons les résultats de caractérisations en régime statique, petit-signal et pulsé obtenus d'une part sur les dispositifs sur substrat Si et d'autre part sur les dispositifs transférés sur diamant. Suite à cela, une comparaison des performances avant et après transfert est effectuée.

Nous présentons ici les résultats de caractérisation effectuées sur plusieurs composants qui présentent tous les deux topologies suivantes :

- HEMT de topologie $2 \times 75 \times 0,08 \mu\text{m}^2$ avec les espacements $L_{GS} = 600$ nm et $L_{GD} = 1.6 \mu\text{m}$
- HEMT de topologie $2 \times 35 \times 0,08 \mu\text{m}^2$ avec les espacements $L_{GS} = 600$ nm et $L_{GD} = 1.6 \mu\text{m}$

2.1 Caractérisation des HEMTs sur substrat Si

2.1.1 Caractérisation en régime statique

La caractéristique $I_{DS}(V_{DS})$, la caractéristique de transfert $I_{DS}(V_{GS})$ et la transconductance d'un HEMT de topologie $2 \times 75 \times 0,08 \mu\text{m}^2$ sont présentées sur la figure III. 2. Ces caractéristiques sont obtenues pour des tensions de grille V_{GS} allant de 0 à -3 V par pas de 1V. Une densité de courant maximale $I_{DS,max}$ à $V_{GS} = 0$ V de l'ordre de $610 \text{ mA} \cdot \text{mm}^{-1}$ est obtenue. La résistance d'accès R_{ON} est de l'ordre de $2.5 \Omega \cdot \text{mm}$. Une transconductance extrinsèque maximale ($G_{m,max}$) de 375 mS/mm à $V_{GS} = -1,3$ V est obtenue. La tension de pincement est d'environ -2 V.

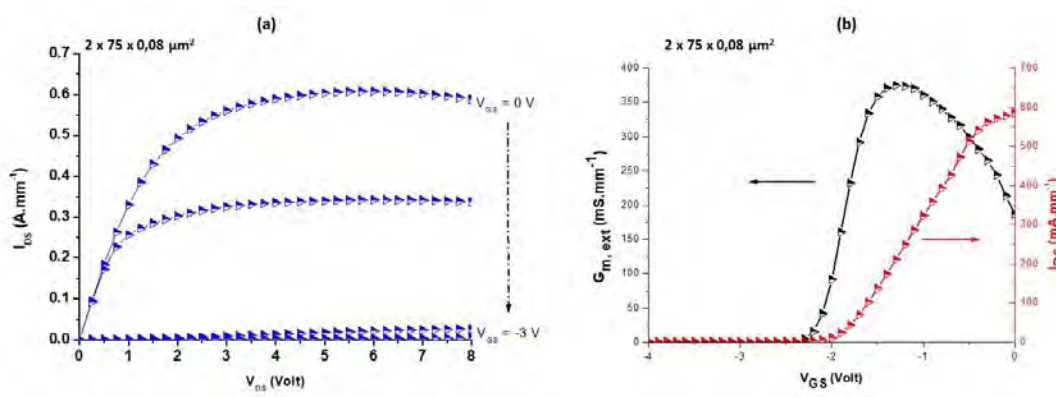


Figure III. 2 : Caractéristiques (a) $I_{DS}(V_{DS})$ et (b) $I_{DS}(V_{GS})$ et transconductance pour un HEMT sur Si de topologie $2 \times 75 \times 0,08 \mu\text{m}^2$.

La caractéristique $I_{DS}(V_{DS})$, la caractéristique de transfert $I_{DS}(V_{GS})$ et la transconductance d'un HEMT de topologie $2 \times 35 \times 0,08 \mu\text{m}^2$ sont présentées sur la figure III. 3. Une densité de courant maximale $I_{DS,max}$ à $V_{GS} = 0 \text{ V}$ identique à celle obtenue sur un transistor de développement $2 \times 75 \times 0,08 \mu\text{m}^2$ est observée. La résistance d'accès R_{ON} est de l'ordre de $2.3 \Omega.\text{mm}$. Une transconductance extrinsèque maximale ($G_{m,max}$) de $375 \text{ mS}/\text{mm}$ à $V_{GS} = -1,3 \text{ V}$ est également obtenue. La tension de pincement est d'environ -2 V .

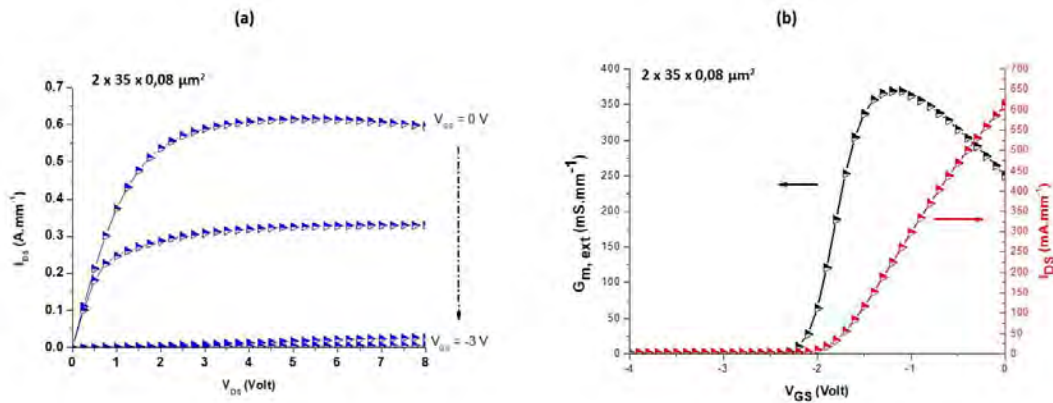


Figure III. 3 : Caractéristiques (a) $I_{DS}(V_{DS})$ et (b) $I_{DS}(V_{GS})$ et transconductance pour un HEMT sur Si de topologie $2 \times 35 \times 0,08 \mu\text{m}^2$.

2.1.2 Caractérisation en régime impulsionnel

Afin d'observer les phénomènes de pièges dans les structures HEMT's, la caractérisation en régime impulsionnel est effectuée. Les points de polarisations utilisés sont :

- Le point de repos pour $V_{GS0} = 0 \text{ V}$ et $V_{DS0} = 0 \text{ V}$,
- Le point en condition de Gate-Lag pour $V_{GS0} = -4 \text{ V}$ et $V_{DS0} = 0 \text{ V}$
- Le point en condition Drain-Lag pour $V_{GS0} = -4 \text{ V}$ et $V_{DS0} = 15 \text{ V}$.

La figure III. 4 représente les caractéristiques $I_{DS}(V_{DS})$ en régime impulsionnel pour le transistor de topologie $2 \times 75 \times 0,08 \mu\text{m}^2$.

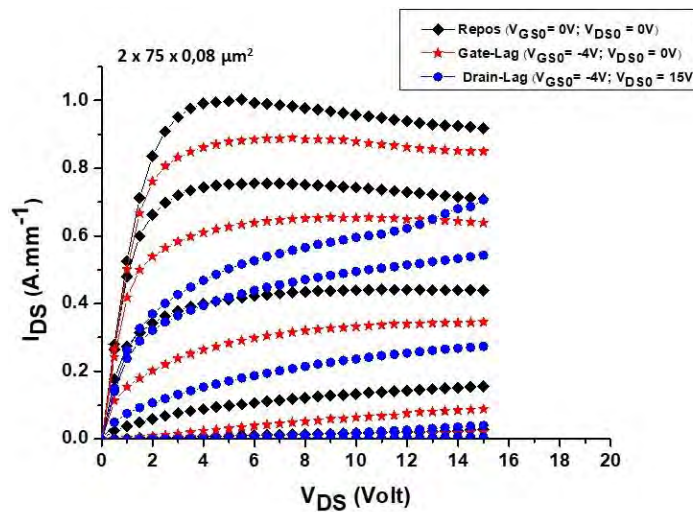


Figure III. 4 : Caractéristique I_{DS} (V_{DS}) pulsée pour le transistor sur substrat Si de topologie $2 \times 75 \times 0,08 \mu m^2$.

Pour une polarisation au point de repos ($V_{GS0} = 0 \text{ V}$; $V_{DS0} = 0 \text{ V}$), la densité de courant maximale est de $1 \text{ A} \cdot \text{mm}^{-1}$. En condition gate lag, la caractéristique I_{DS} - V_{DS} affiche une chute de courant de l'ordre de 15 % par rapport à la densité de courant au point de polarisation ($V_{GS0} = 0 \text{ V}$; $V_{DS0} = 0 \text{ V}$). En condition de Drain-Lag ($V_{GS0} = -4 \text{ V}$; $V_{DS0} = 15 \text{ V}$), nous observons une chute de courant de 55%. Ces chutes de courant témoignent la présence des pièges sous la grille, et/ou dans l'hétérostructure et en surface.

2.1.3 Caractérisation hyperfréquence

Les mesures de paramètres S_{ij} sont effectuées sur les composants à faible longueur de grille ($L_G=80 \text{ nm}$) dans une large bande de fréquence allant de 0.25 GHz à 67 GHz en régime petit signal.

Les mesures sont effectuées pour une tension de drain $V_{DS}=4 \text{ V}$ et pour une tension de grille $V_{GS}= -1,3 \text{ V}$ correspondant au pic de transconductance extrinsèque. Les figures III. 5 (a) et (b) représentent l'évolution fréquentielle du gain en courant $|H_{21}|$ et du gain unilatéral U pour les transistors de développements respectif $2 \times 75 \times 0,08 \mu m^2$ et $2 \times 35 \times 0,08 \mu m^2$.

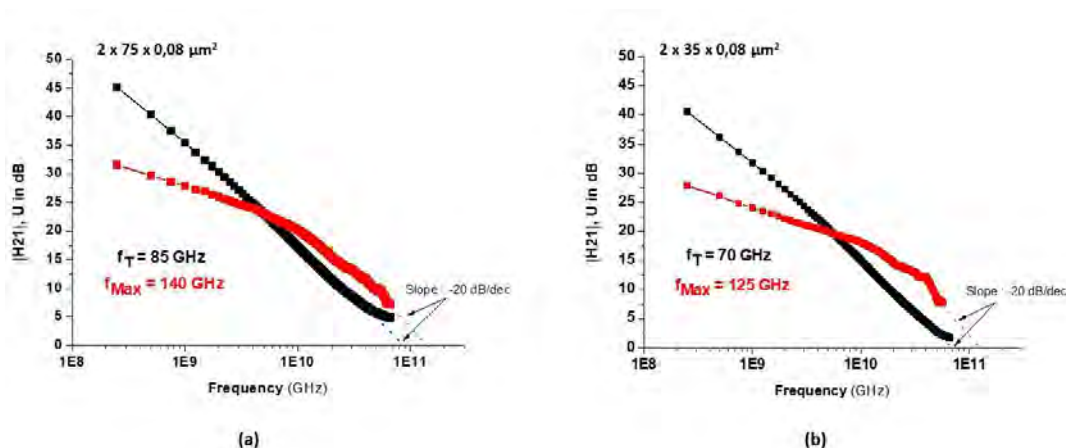


Figure III. 5 : Gain en courant $|H_{21}|$, gain unilatéral de Mason U en fonction de la fréquence pour les transistors sur substrat Si de développement : (a) $2 \times 75 \times 0,08 \mu\text{m}^2$, (b) $2 \times 35 \times 0,08 \mu\text{m}^2$.

Après l'extrapolation par une pente de -20 dB/décade sur le gain en courant $|H_{21}|$ et sur le gain unilatéral U , nous déterminons les fréquences de coupure du gain en courant f_t et du gain en puissance f_{max} pour chaque transistor. Pour le composant de développement $2 \times 75 \times 0,08 \mu\text{m}^2$, les fréquences obtenues sont $f_t = 85 \text{ GHz}$ et $f_{max} = 140 \text{ GHz}$. Pour le composant de développement $2 \times 35 \times 0,08 \mu\text{m}^2$, les fréquences obtenues sont $f_t = 70 \text{ GHz}$ et $f_{max} = 125 \text{ GHz}$.

2.2 Caractérisation des HEMTs transférés sur diamant

Les HEMTs sur Si, dont les caractérisations sont présentées dans la partie précédente, ont été transférés avec succès sur diamant. Les caractérisations en régimes statique, pulsé et hyperfréquence sont alors effectuées sur ces composants sur diamant.

2.2.1 Caractérisation en régime statique

La caractéristique $I_{DS}(V_{DS})$, la caractéristique de transfert $I_{DS}(V_{GS})$ et la transconductance d'un HEMT de topologie $2 \times 75 \times 0,08 \mu\text{m}^2$ transféré sur diamant sont représentées sur la figure III. 6. Ces caractéristiques sont obtenues pour des tensions de grille V_{GS} allant de 0 à -3 V par pas de 1 V . Une densité de courant maximale $I_{DS,max}$ à $V_{GS} = 0 \text{ V}$ de l'ordre de 690 mA.mm^{-1} est obtenue. La résistance

d'accès R_{ON} est de l'ordre de $2,1 \Omega \cdot \text{mm}$. Une transconductance extrinsèque maximale ($G_{m,\text{max}}$) de 325 mS/mm à $V_{GS} = -1,7 \text{ V}$ est obtenue. La tension de pincement est de -3 V .

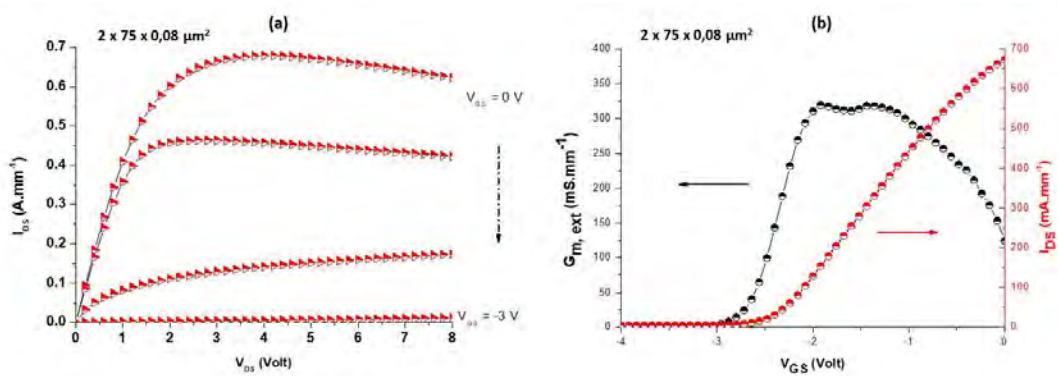


Figure III. 6 : Caractéristiques (a) $I_{DS}(V_{DS})$ et (b) $I_{DS}(V_{GS})$ et transconductance pour un HEMT sur diamant de topologie $2 \times 75 \times 0,08 \mu\text{m}^2$ transféré sur diamant.

La caractéristique $I_D(V_{DS})$, la caractéristique de transfert $I_{DS}(V_{GS})$ et la transconductance d'un HEMT de topologie $2 \times 35 \times 0,08 \mu\text{m}^2$ transféré sur diamant sont présentées sur la figure III. 7. Ces caractéristiques sont obtenues pour des tensions de grille V_{GS} allant de 0 à -3 V par pas de 1 V . Une densité de courant maximale $I_{DS,\text{max}}$ à $V_{GS} = 0 \text{ V}$ de l'ordre de $710 \text{ mA} \cdot \text{mm}^{-1}$ est obtenue. La résistance d'accès R_{ON} est de l'ordre de $2,2 \Omega \cdot \text{mm}$. Une transconductance extrinsèque maximale ($G_{m,\text{max}}$) de 325 mS/mm à $V_{GS} = -1,7 \text{ V}$ est obtenue. La tension de pincement est de -3 V .

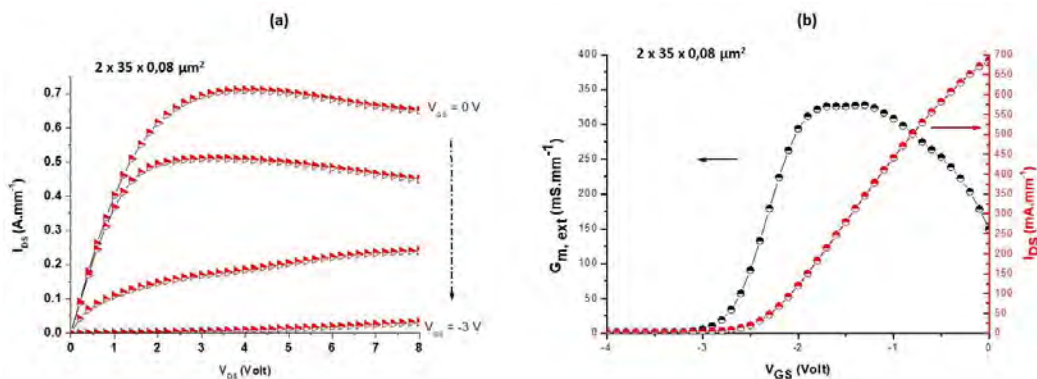


Figure III. 7 : Caractéristiques (a) $I_{DS}(V_{DS})$ et (b) $I_{DS}(V_{GS})$ et transconductance pour un HEMT sur diamant de topologie $2 \times 35 \times 0,08 \mu\text{m}^2$ transféré sur diamant.

2.2.2 Caractérisation en régime impulsionnel

La figure III. 8 représente les caractéristiques $I_D (V_{DS})$ en régime impulsionnel pour le transistor transféré sur diamant de topologie $2 \times 75 \times 0,08 \mu\text{m}^2$. Pour une polarisation au point de repos ($V_{GS0} = 0 \text{ V}$; $V_{DS0} = 0 \text{ V}$), la densité de courant maximale est de $900 \text{ mA}\cdot\text{mm}^{-1}$. La chute de courant des caractéristique $I_{DS} (V_{DS})$ en condition de Gate-Lag ($V_{GS0} = -4 \text{ V}$; $V_{DS0} = 0 \text{ V}$) par rapport à la densité de courant au point de repos est de 12%. En condition de Drain-Lag ($V_{GS0} = -4 \text{ V}$; $V_{DS0} = 15 \text{ V}$), nous observons une chute de courant de 40%.

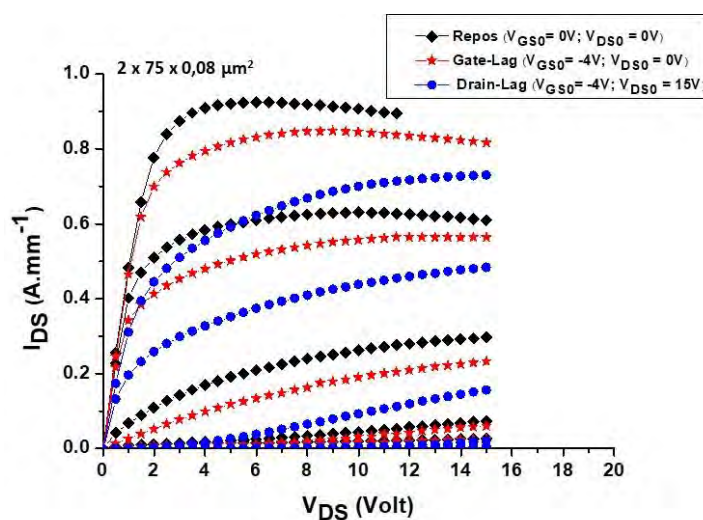


Figure III. 8 : Caractéristique $I_{DS}-V_{DS}$ pulsées pour un transistor transféré sur substrat diamant de développement $2 \times 75 \times 0,08 \mu\text{m}^2$.

2.2.3 Caractérisation hyperfréquence

Les figures III. 9 (a) et (b) représentent la variation du gain en courant $|H_{21}|$ et du gain unilatéral U au point de polarisation correspondant au maximum de transconductance pour les transistors transférés sur diamant qui possèdent des développements respectifs de $2 \times 75 \times 0,08 \mu\text{m}^2$ et $2 \times 35 \times 0,08 \mu\text{m}^2$.

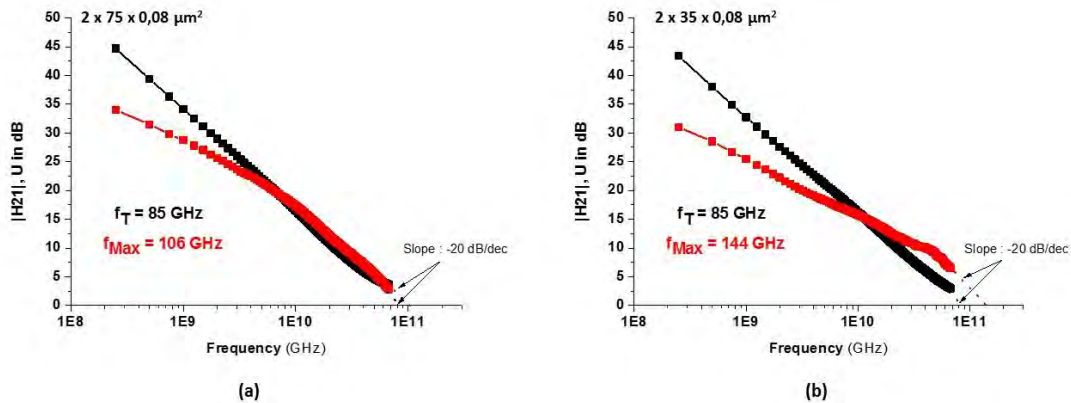


Figure III. 9 : Gain en courant $|H_{21}|$, gain unilatéral de Mason U en fonction de la fréquence pour les transistors transférés sur diamant de développement : (a) $2 \times 75 \times 0,08 \mu\text{m}^2$, (b) $2 \times 35 \times 0,08 \mu\text{m}^2$.

Pour le composant de développement $2 \times 75 \times 0,08 \mu\text{m}^2$, les fréquences obtenues sont $f_t = 85 \text{ GHz}$ et $f_{max} = 106 \text{ GHz}$. Pour le composant de développement $2 \times 35 \times 0,08 \mu\text{m}^2$, les fréquences obtenues sont $f_t = 85 \text{ GHz}$ et $f_{max} = 144 \text{ GHz}$.

2.3 Comparaisons des caractéristiques électriques et thermiques avant et après transfert

Les composants HEMTs transférés sur diamant ont un comportement sain de transistor. Nous observons un bon contrôle de la grille associé à un bon comportement du pincement, ce qui confirme l'efficacité du procédé de transfert. Le tableau III.1 présente un comparatif des mesures effectuées sur des HEMTs de développement $2 \times 75 \times 0,08 \mu\text{m}^2$ et $2 \times 35 \times 0,08 \mu\text{m}^2$ avant et après transfert sur diamant.

<i>Topologie</i>	$I_{DS, MAX}$ (mA/mm)	G_m (mS/mm)	R_{ON} (Ω)	V_{TH} (V)	<i>Gate Lag</i>	<i>Drain Lag</i>	f_T (GHz)	f_{max} (GHz)
<i>2x75x0,08 μm^2 sur Si</i>	610	375	2,5	-2	15%	55%	85	140
<i>2x75x0,08 μm^2 sur Diamant</i>	690	325	2,1	-3	12%	40%	85	106
<i>2x35x0,08 μm^2 sur Si</i>	610	375	2,3	-2	-	-	70	125
<i>2x35x0,08 μm^2 sur Diamant</i>	710	325	2,2	-3	-	-	85	144

Tableau III. 1: tableau comparatif des performances des HEMTs avant et après transfert.

Plusieurs constats et hypothèses peuvent être faits sur l'impact du procédé de transfert sur les performances des composants.

2.3.1 Comparaison du régime statique

- En régime statique, nous remarquons qu'après le processus du transfert sur le substrat de diamant, on constate une diminution de la V_{TH} (Threshold voltage) de -2 V à -3 V, indépendamment du développement des HEMTs. En considérant l'équation (III. 3) qui relie la densité d'électrons à la tension appliquée, cette diminution de V_{TH} explique la densité de courant plus élevée $I_{DS, max}$ mesurée après le processus de transfert.

$$n_s = \frac{\epsilon_{AlGaN}}{q(d_{AlGaN} + \Delta d)} (V_{GS} - V_{TH}) \quad (III. 3)$$

Avec n_s , ϵ_{AlGaN} , q , d_{AlGaN} , Δd , et V_{GS} sont respectivement la densité de surface des électrons, la permittivité de la couche d'AlGaN, la charge des électrons, l'épaisseur de la barrière d'AlGaN, l'épaisseur du gaz 2DEG et la tension appliquée à la grille. Il en résulte après transfert sur diamant une amélioration moyenne de 15% du

courant $I_{DS,max}$ mesuré sur diamant par rapport à l' $I_{DS,max}$ des transistors fabriqués sur Si. Un $I_{DS,max}$ de $0,69 \text{ A.mm}^{-1}$ (tableau III. 1) est obtenu à $V_{GS}=0\text{V}$ et $V_{DS}=4\text{V}$ pour les transistors transférés de topologie de $2 \times 75 \times 0,08 \text{ }\mu\text{m}^2$. Un maximum de courant $I_{DS,max}$ de $0,71 \text{ A.mm}^{-1}$ (tableau III. 1) à $V_{GS}=0\text{V}$ et $V_{DS}=4\text{V}$ est obtenu pour les transistors transférés de topologie de $2 \times 35 \times 0,08 \text{ }\mu\text{m}^2$. Le R_{ON} associé pour ses deux topologies est respectivement de $2,1 \text{ }\Omega.\text{mm}$ et $2,2 \text{ }\Omega.\text{mm}$ (tableau III. 1). De plus, pour les HEMTs transférés sur diamant, on observe une légère diminution de la densité de courant drain-source pour une tension drain-source supérieure à 4V . Ce phénomène n'est pas présent pour les composants sur Si (Figure III. 10). Malgré la forte conductivité thermique du substrat diamant, ce phénomène peut être attribué aux effets thermiques liées à plusieurs paramètres tels que :

- Le choix de la couche de liaison AlN entre le GaN et le diamant qui est détaillé dans le chapitre II. Plusieurs essais de dépôt d'AlN ont été réalisés en faisant varier la température de pulvérisation de 18°C à 270°C , afin d'étudier l'influence de cette variation sur la qualité cristalline et la rugosité de surface. En se basant sur les résultats et sur les limites technologiques de transfert (surtout la température de collage AlN-AlN) présentées dans le chapitre II, nous avons fait le choix de réaliser la pulvérisation d'AlN pour le transfert à 18°C . En outre, la conductivité thermique de l'AlN pulvérisé dépend de la température et de la technique de dépôt, de la qualité cristalline, de l'épaisseur, de la densité des défauts et de la teneur en oxygène de la couche. Ainsi, on constate que la conductivité thermique de la couche pulvérisée d'AlN est faible, et de fait que cette couche de collage se comporte comme une barrière thermique.

- Dans notre processus de transfert, la couche de nucléation d'AlN entre le substrat de croissance de Si et le buffer de GaN est conservée. Cette couche de nucléation est le siège de nombreux défauts cristallins. De plus, la pulvérisation d'AlN sur cette couche a ajouté une résistance d'interface (à cause de la différence de paramètre de maille et des défauts d'interfaces) ce qui limite probablement encore plus la dissipation thermique vers le substrat de diamant.

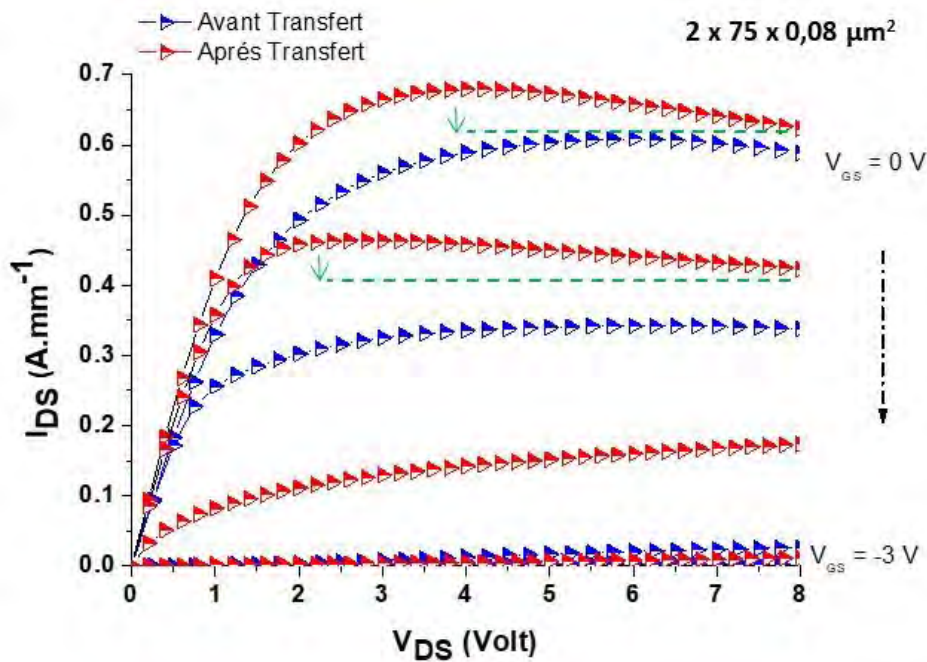


Figure III. 10 : Comparaison des caractérisations I_{DS} (V_{DS}) pour le même transistor HEMTs de développement $2 \times 75 \times 0,08 \mu m^2$ fabriqué sur substrat de Si et transférés sur substrat diamant.

- Des mesures de Micro-Raman en configuration de rétrodiffusion avec un laser rouge de 632,8 nm de longueur d'onde ont été réalisées sur les composants fabriqués sur Si et sur les composants transférés sur diamant afin de quantifier le comportement de la couche de collage AlN-AlN. Pour une tension de polarisation élevée des composants fabriqués sur Si, on observe à la fois un échauffement des composants et de substrat de Si. Au contraire sur les composants transférés sur diamant, on observe que le composant s'échauffe beaucoup plus mais que le substrat de diamant ne s'échauffe pas. Ces résultats nous montrent que la couche de liaison AlN-AlN se comporte comme une barrière thermique bloquant ainsi la dissipation vers le substrat de diamant.

- Quelle que soit la topologie du transistor, nous constatons une diminution de la transconductance extrinsèque maximale de 375mS/mm avant transfert à 325 mS/mm après transfert. La transconductance extrinsèque est exprimée par l'équation III. 4 [4] :

$$g_{m,ext\ max} = \frac{g_{m,int\ max}}{1 + g_{m,int\ max} \cdot R_S + g_{DS}(R_S + R_D)} \quad (\text{III. 4})$$

Où g_{DS} représente la conductance de la sortie, R_S la résistance de la source et R_D la résistance de drain. Ainsi, la diminution de la transconductance dépend de plusieurs paramètres. Comme le R_{ON} ($R_{ON} = R_S + R_D + R_{Canal}$) est presque constant après le transfert (et même légèrement amélioré), on peut supposer que le gain intrinsèque de transconductance et/ou la conductance de la sortie sont modifiés par le processus de transfert

En outre, l'électrode de grille permet la modulation de la densité d'électrons dans le canal. La qualité du contact Schottky de la grille doit donc être vérifiée pour garantir le fonctionnement optimal du transistor. A partir de la caractéristique du courant de grille, il est possible d'extraire la hauteur de barrière ϕ_B du contact de grille et d'évaluer le courant de fuite du composant. Les figures III. 11 présentent l'évolution du courant de grille I_{GS} en fonction de la tension de grille V_{GS} en échelle logarithmique pour les transistors de développement $2 \times 35 \times 0.08 \mu\text{m}^2$ avant et après transfert. Une extrapolation linéaire du courant de grille en direct dans la zone linéaire a été faite afin d'extraire l'ordonnée à l'origine β , pour déduire la hauteur de barrière ϕ_B de chaque composant avant et après transfert.

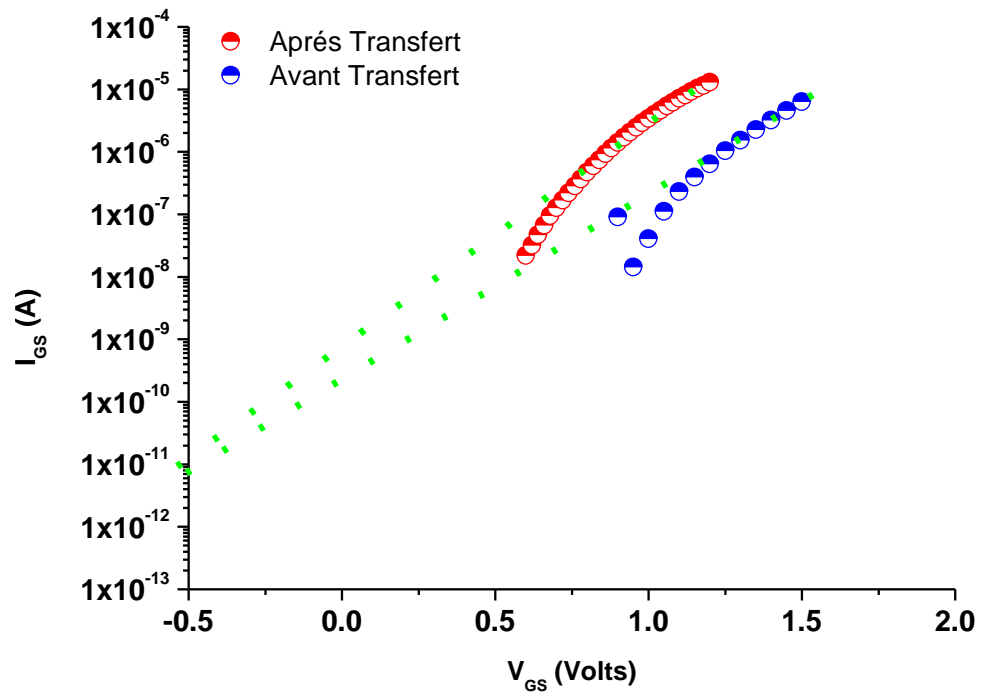


Figure III. 11: Comparaison de caractéristiques $I_{GS} - V_{GS}$ en coordonnées logarithmique pour les HEMTs sur Si et transférés sur diamant de développement : $2 \times 35 \times 0.08 \mu m^2$.

La hauteur de barrière Schottky ϕ_B est donnée par l'équation III. 5 :

$$\phi_B = \frac{kT}{q} \ln \left(\frac{A^* T^2 S}{\beta} \right) \quad (III. 5)$$

Avec :

k : constante de Boltzmann

T : température en kelvin

q : la charge élémentaire de l'électron

A^* : constante de Richardson, pour le GaN $A^* = 2.64 \cdot 10^5 \text{ A} \cdot \text{m}^{-2} \cdot \text{K}^{-2}$

La hauteur de barrière Schottky est alors calculée en utilisant l'équation III.5 pour les composants de développement $2 \times 75 \times 0.08 \mu m^2$ et $2 \times 35 \times 0.08 \mu m^2$ avant et après transfert. Les résultats sont présentés dans le tableau III. 2.

	$2 \times 75 \times 0,08 \mu\text{m}^2$	$2 \times 35 \times 0,08 \mu\text{m}^2$
Φ_B Avant transfert (eV)	~ 0.53	~ 0.53
Φ_B Après transfert (eV)	~ 0.53	~ 0.53

Tableau III. 2 : comparaison de Φ_B des transistors avant et après transfert.

Nous remarquons que la hauteur de barrière Schottky est identique avant et après transfert sur diamant, quel que soit le développement du transistor. Ceci tend à ne pas mettre en cause la hauteur de barrière Φ_B dans la diminution de la tension de seuil V_{TH} donnée par l'équation III. 6 [5] (sachant que notre hétérostructure n'est pas dopé en Si) de -2 V (HEMT's sur Si) à -3 V (HEMT's transférés sur diamant) quel que soit le développement des HEMT's. Seul la modification de charges de polarisation d'interfaces σ (spontanées et piézoélectriques) voire des charges de buffer ou pièges de surfaces qui interviennent dans l'expression de V_{TH} (équation III. 6). Ces hypothèses seraient cohérentes avec le fait que la barrière Schottky n'est a priori pas affectée par le principe du report, contrairement aux couches actives potentiellement relaxées ou contraintes lors de l'élimination du substrat Si et du collage sur Diamant.

$$V_{TH} = \frac{\Phi_B}{e} - \frac{d\sigma}{e} - \frac{\Delta E_C}{e} + \frac{E_{f0}}{e} - \frac{edN_{St}}{\varepsilon} - \frac{eN_b}{C_b} \quad (\text{III. 6})$$

Avec :

Φ_B : la hauteur de la barrière Schottky entre la couche barrière AlGaN et le métal de grille.

d : l'épaisseur de la barrière AlGaN

ε : constante diélectrique de l'AlGaN

N_{St} : pièges de surface à charge nette par unité de surface

N_b : charges de buffer à charge nette par unité de surface

C_b : capacité de buffer-canal par unité de surface

ΔE_c : la discontinuité de la bande de conduction à l'hétérojonction AlGaN/GaN.

E_{f0} : La différence entre le niveau intrinsèque de Fermi et le bord de la bande de conduction du canal GaN

σ : charge de polarisation nette globale (à la fois spontanée et piézoélectrique) à l'interface barrière AlGaN/GaN qui est donnée par l'équation III. 7 [6]

$$\sigma_{AlGaN} = \sigma_{AlGaN}^{pz} + \sigma_{AlGaN}^{sp} \quad (\text{III. 7})$$

Avec :

σ_{AlGaN}^{pz} : La polarisation piézoélectrique

σ_{AlGaN}^{sp} : La polarisation spontanée

Les deux derniers termes de l'équation III. 6 décrit respectivement les effets des pièges de surface et les charges de buffer.

De plus, le procédé sur substrat de Si a été optimisé (utilisation de différentes températures pour les contacts ohmiques ou schottky, croissance de plusieurs couches de transition, etc...). Dans notre processus de transfert, l'élimination du substrat de Si peut altérer l'équilibre des charges électriques dans les couches (en considérant également un changement des polarisations spontanées ou piézoélectriques).

De plus, en se basant sur les caractéristiques $I_{GS}(V_{GS})$ des transistors fabriqués sur Si et celles transférés sur diamant (figure III. 12 (a) et (b)), on constate que la tension de seuil de la diode Schottky est décalée, ce décalage n'est pas homogène sur tous les topologies des HEMT's caractérisés. Cette variation peut être attribuée à des changements dans la relaxation des contraintes piézoélectriques, aux changements de densité de pièges sous la grille, mais surtout à l'interface AlGaN/GaN dans le buffer fortement affecté par le processus de transfert, comme l'attestent en partie les mesures pulsées (Tableau III. 1).

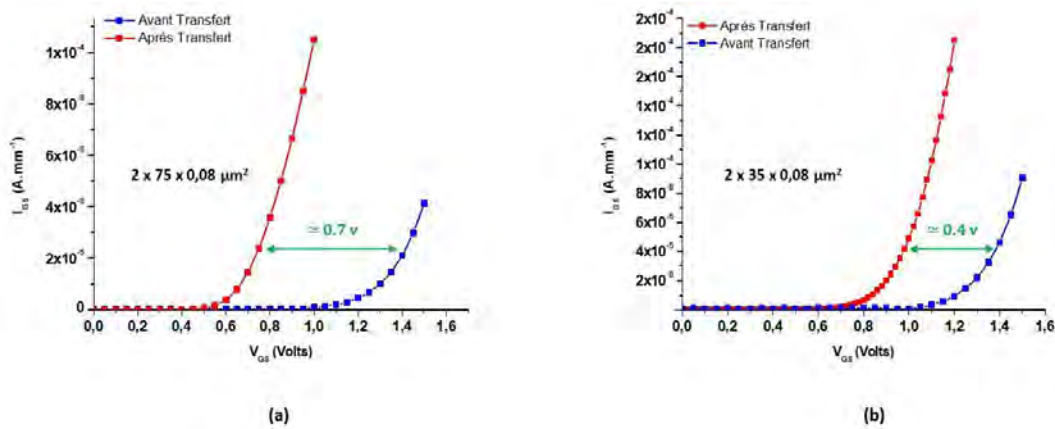


Figure III. 12 : Comparaison de caractéristiques $I_{DS} - V_{GS}$ en coordonnées linéaire pour les HEMTs sur Si et transférés sur diamant de développements : (a) $2 \times 75 \times 0.08 \mu m^2$, (b) $2 \times 35 \times 0.08 \mu m^2$.

2.3.2 Comparaison du régime impulsionnel

Les mesures pulsées sont faites avant et après transfert sur un HEMT de développement $2 \times 75 \times 0.08 \mu m^2$. On peut tout d'abord noter que la densité de courant de drain est plus faible pour le dispositif transféré sur le substrat de diamant à ($V_{GS0}=0$ V, $V_{DS0}=0$ V) par rapport au dispositif initial sur silicium ; cela pourrait révéler la dégradation des sites de piégeage lors du transfert des composants du Si vers le diamant, ou encore au processus non optimisé sur substrat de diamant (alors que le processus sur silicium bénéficie des optimisations significatives)

Ensuite, une chute de courant de 15% et 12% est observée respectivement sur le Si et sur le substrat de diamant dans des conditions de gate lag ($V_{GS0} = -4$ V ; $V_{DS0} = 0$ V). Une chute de courant de 55% et 40% est observée respectivement sur le Si et sur le substrat de diamant dans des conditions de drain lag ($V_{GS0} = -4$ V ; $V_{DS0} = 15$ V). Les différences de drain-lag (et potentiellement de gate-lag) avant et après le transfert sont indicatives de changements dans la distribution des pièges accepteurs ou donneurs sous la grille, et/ou dans dans le buffer de notre hétérostructure ou à la surface de passivation.

Ces modifications peuvent être attribuées aux étapes technologiques du processus de transfert (pulvérisation d'AlN sur les faces de GaN et de diamant, liaison par

thermocompression, les résines de protections et de collages et leur influence sur la surface de couche de passivation des HEMT, changements de température au cours des étapes technologiques ...).

Ensuite, la modification des effets piézoélectriques qui est déduite de toutes les mesures électriques confirme que l'interface entre GaN/AlN (couche de nucléation) et/ou AlGaN/GaN ont probablement changé en raison de relaxations mécaniques pendant le transfert (après le retrait du substrat de Si). En outre, la pulvérisation d'AlN sur la couche de nucléation de l'hétérostructure et sur le substrat en diamant a modifié l'interface AlGaN/GaN/substrat, qui est probablement l'emplacement de divers défauts.

2.3.3 Comparaison du régime hyperfréquence

Pour les HEMT de topologie $2 \times 75 \times 0.08 \mu\text{m}^2$ transférés au diamant, le f_T de 85 GHz reste constant avant et après le transfert au diamant, malgré une réduction du gain de transconductance g_m . Mais on note une diminution significative du f_{max} de ce transistor, cette diminution de 140 GHz à 106 GHz peut être attribuée à l'influence des autres paramètres comme les capacités C_{GS} et C_{GD} dans la région de charge spatiale sous la zone de grille. De plus, il faut noter que dans ces mesures nous polarisons avec une tension V_{GS} qui correspond au maximum de g_m , et comme le maximum de g_m des transistors fabriqués sur Si et celle transférés sur diamant ne sont pas pour le même V_{GS} , donc C_{GS} et C_{GD} ne sont pas les mêmes, ce qui peut expliquer les différences sur f_T et f_{max} .

Inversement, pour les dispositifs de topologie $2 \times 35 \times 0.08 \mu\text{m}^2$, et malgré la diminution et le décalage du g_m après transfert, on obtient une augmentation de f_T (de 70 GHz à 85 GHz) et de f_{max} (de 125 GHz à 144 GHz) après transfert sur substrat de diamant. Cette augmentation de près de 20 % de f_T et de f_{max} peut être attribuée à l'influence des paramètres des petits signaux électriques. Une modification des capacités C_{GS} , C_{GD} , et de la conductance de sortie g_{ds} peut être responsable de cette augmentation de f_T et f_{max} alors que les résistances R_S et R_D devraient avoir un impact sur f_{max} dans une moindre proportion. Cependant, l'amélioration du R_{ON}

pourrait être attribuée à une amélioration de la mobilité des électrons, qui se traduirait également par une amélioration de f_T (et f_{max}) malgré une légère diminution de g_m .

Une étape de « de-embedding » a été également réalisée afin de ramener le plan de référence au composant intrinsèque à caractériser avant et après transfert des transistors. Cette étape consiste en l'estimation des contributions résistives et réactives liées à la nature des plots et aux lignes d'interconnexion. Pour cela, des structures de test spécifiques de type Open-Short sont utilisées. La capacité du plot d'accès est mesurée sur une structure de test « Open » et est utilisée pour corriger la mesure du dispositif caractérisé. Quant à la structure « Short », elle a pour but de corriger les contributions séries dues aux connexions métalliques entre les plots et le dispositif caractérisé. En se basant sur nos mesures, nous avons remarqué une variation de 2 à 3 GHz après le de-embedding. Cette variation relativement faible nous confirme que les valeurs extrinsèques de f_T et f_{max} sont bien exploitables pour la comparaison. Ces variations restent bien inférieures à la dispersion relevée sur les transistors, et l'analyse des variations avant et après report ne pourra être imputable qu'à des modifications intrinsèques du transistor (les plots pouvant légitimement être considérés comme invariants dans leur modélisation).

En outre, on constate également une inhomogénéité de la variation de la fréquence de transition du courant et de la fréquence d'oscillation maximale, qui peut être attribuée à une inhomogénéité liée à l'étape de transfert (inhomogénéité et défauts de liaison AlN-AlN, inhomogénéité de distribution de densité de pièges sous la grille...) et à la variation de tous les paramètres intrinsèques sur lesquels reposent f_T et f_{max} . Cette inhomogénéité du processus de transfert est bien visualisée en plus sur les variations de $I_{DS,max}$ R_{ON} et le décalage du seuil de tension des diodes Schottky.

2.3.4 Mesures thermiques

L'objectif de la thèse est d'améliorer la dissipation de la chaleur des composants en fonctionnement en substituant le substrat de croissance Si par un substrat de diamant d'excellente conductivité thermique. Malheureusement, au vue des caractérisations électriques des transistors, la couche d'interface assurant l'assemblage des composants et du substrat diamant se comporte comme une barrière thermique. Si le courant de saturation I_{DSS} se trouve amélioré après le transfert sur substrat diamant en raison du décalage de la tension de seuil vers des valeurs plus faibles, il est normal que ces mêmes composants dissipent plus d'énergie. Même si les points de repos ne sont pas les mêmes avant et après report, nous avons cependant constaté une dégradation des effets thermiques que nous souhaitons mieux mettre en évidence dans cette section.

Nous réalisons ici des mesures thermiques par caméra infra-rouge pour quantifier les effets d'auto-échauffement et voir leur dégradation après transfert. Ces mesures permettent de déterminer la résistance thermique en volume R_{th} (Chapitre 1) des transistors caractérisés. La caméra-infra-rouge nous donne un profil de température, ce profil est basé sur la variation des capacités de surface à émettre et absorber l'énergie radiative avec la température. La caméra infra-rouge (QFI MWIR-512) possède une résolution spatiale de $2\mu\text{m} \times 2\mu\text{m}$, et l'erreur de mesure est estimée à moins de 10% (Figure III. 13).

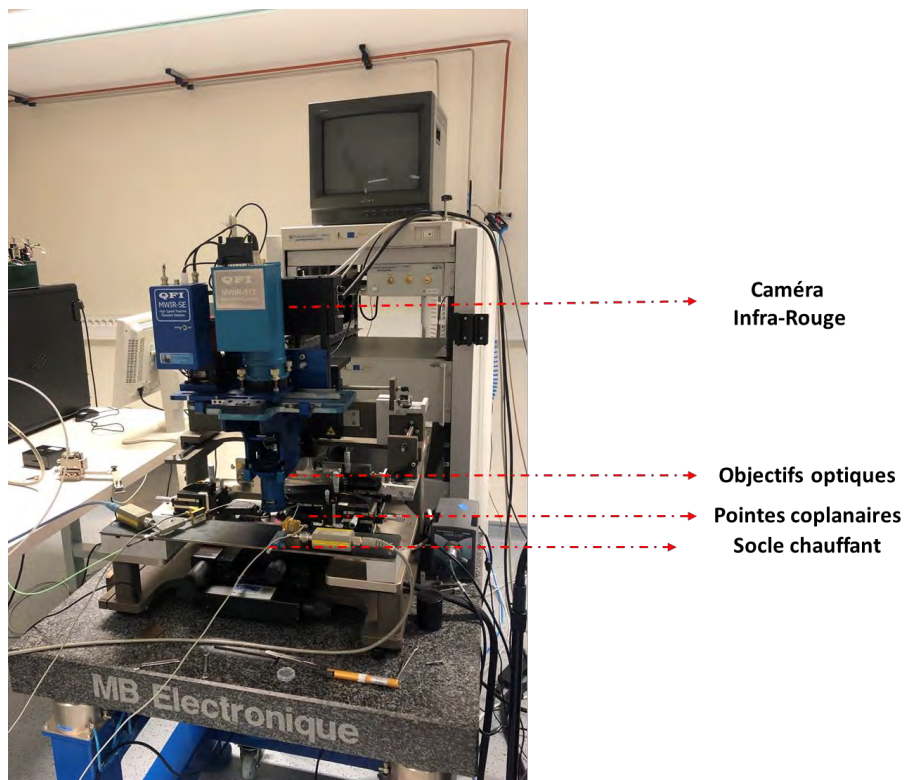


Figure III. 13 : Image montrant le banc de mesure de caméra infra-rouge utilisé

La mesure consiste à extraire la température maximale observée sous les doigts de grilles des HEMT's pour différentes puissances [7]. La résistance thermique en volume est définie par l'équation I. 12 de chapitre I : $R_{th} = \frac{\Delta T}{\Delta P}$

Lors des mesures, la température de socle est fixée à 70°C afin d'être dans la limite de détectabilité de la caméra infra-rouge. Les figures III.14 (a) et (b) représentent des cartographies thermiques des composants de développement 2 x 75 x 0.08 μm^2 avant et après transfert sur diamant.

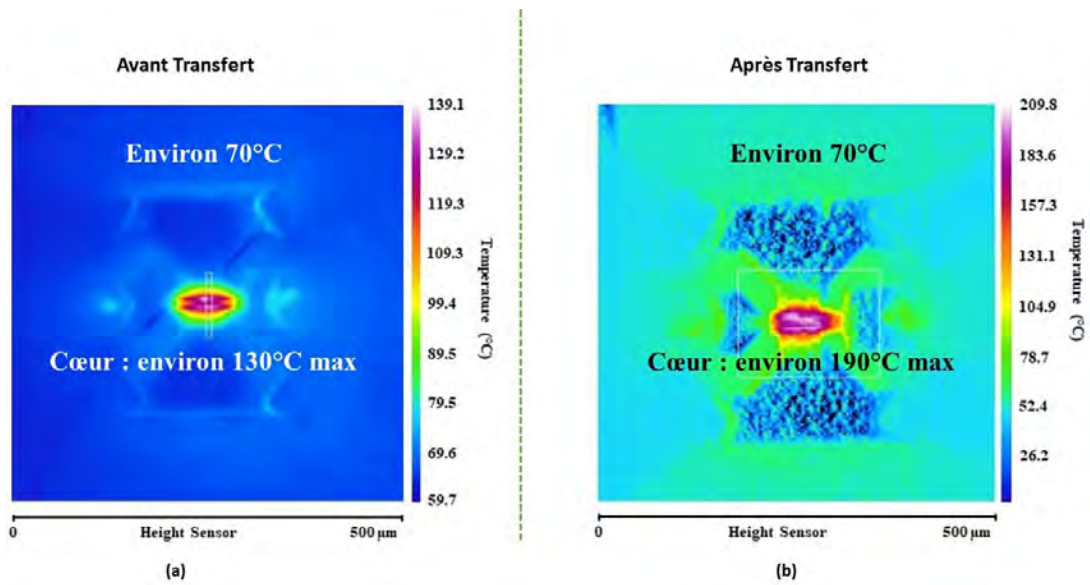


Figure III. 14 : Images infra-rouge des composants de développement $2 \times 75 \times 0.08 \mu\text{m}^2$ (a) sur substrat de Si pour un point de polarisation ($V_{GS} = 0\text{V}$; $V_{DS} = 10\text{V}$) avec une puissance dissipée de 0.92W et (b) transféré sur diamant pour un point de polarisation ($V_{GS} = 0\text{V}$; $V_{DS} = 6\text{V}$) avec une puissance dissipée de 0.6W .

Nous observons que la température est maximale sous la grille (dans le canal 2DEG) et que la température maximale sur substrat diamant est malheureusement plus élevée que celle sur substrat Si. Pour le composant fabriqué sur Si et pour un point de polarisation ($V_{GS} = 0\text{V}$; $V_{DS} = 10\text{V}$), la température maximale de la zone active est de 110°C en moyenne (130°C maximum) en gardant la température de socle. Pour le composant transféré sur diamant et pour un point de polarisation ($V_{GS} = 0\text{V}$; $V_{DS} = 6\text{V}$), la température maximale de la zone active est de 165°C en moyenne (190°C maximum) en gardant la température de socle.

La figure III. 15 présente la variation de température maximale prise par le curseur lors de chaque mesure en fonction de la puissance dissipée pour un composant de développement de $2 \times 75 \times 0.08 \mu\text{m}^2$ avant et après transfert. Une série de mesures est faite sur plusieurs composants de même topologie avant et après transfert en fixant la tension V_{GS} et en faisant varier la tension V_{DS} . En se basant sur la figure III. 15, la résistance thermique du composant sur Si est de 96K/W pour une puissance dissipée de 0.92W . Et la résistance thermique pour le transistor transféré sur diamant est de 290K/W pour une puissance dissipée de 0.6W .

Cette mesure nous confirme que le transfert basé sur la liaison AlN-AlN doit être optimisé afin de dissiper plus efficacement la chaleur vers le substrat de diamant.

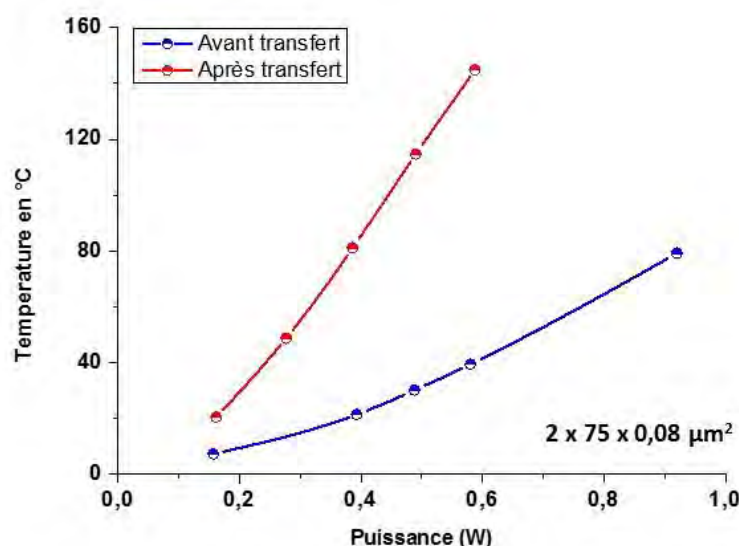


Figure III.15 : Variation de température mesurée en fonction de la puissance dissipée pour un composant de développement de $2 \times 75 \times 0,08 \mu\text{m}^2$ avant et après transfert.

3. CONCLUSION

Le procédé de transfert a permis d'obtenir des transistors sur diamant fonctionnels. Néanmoins, la présence de la couche d'interface en AlN créée lors de l'étape de collage semble être une barrière thermique et influence le comportement électrique des transistors. De plus, l'élimination du substrat de croissance en Si cause certainement la relaxation de contraintes dans le film AlGa_N/Ga_N pouvant modifier les performances des composants comme l'attestent les variations des paramètres statiques et fréquentiels étudiés.

Les performances des transistors seront sûrement améliorées en utilisant une couche d'AlN plus fine pour assembler les composants et le diamant. Ceci constituera une solution pour améliorer la dissipation thermique des composants en fonctionnement et ainsi bénéficier réellement de l'excellente conductivité thermique du diamant.

En dépit de toutes ces limitations et des risques qui peuvent nuire à la fonctionnalité des HEMTs, le transfert des transistors du Si au substrat en diamant avec cette nouvelle technologie de transfert détaillée a été un succès. De nouvelles optimisations sont cependant nécessaires pour pousser le concept plus loin en termes de performances, et pour valider la meilleure fiabilité attendue comme conséquence d'une meilleure gestion thermique. En outre, pour atteindre des performances plus élevées, les études futures devront combiner l'amélioration de la dissipation thermique et l'amélioration de la qualité des cristaux en utilisant un substrat conducteur en Si pour la croissance AlGaN/GaN [8]. Puisque le substrat de silicium conducteur sera retiré pour le transfert, sa conductivité électrique ne posera plus de problème.

4. BIBLIOGRAPHIE GÉNÉRALE DE CHAPITRE 3

[1] T. Parenty, « Etude et perspective des transistors à hétérostructure AlInAs/GaInAs de longueur de grille inférieure à 100 nm et conception des circuits intégrés en bande G », 2003.

[2] S. J. Mason, « Power Gain in Feedback Amplifier », trans. IRE Prof. Gr. Circuit Theory, Vol. 36, no. 2, pp. 20-25, 1954.

[3] J. rollet, « Stability and Power-Gain invariants of Linear Twoports », IRE trans. Circuit Theory, vol. 9, no. 1, pp. 1-4, 1962.

[4] Greenberg, David R. and Jesús A. del Alamo. “Velocity saturation in the extrinsic device: a fundamental limit in HFET's” IEEE Trans. Electron Devices, vol. 41, n. 8, p. 1334-1339, 1994.

[5] Cai, Y et al. “Control of Threshold Voltage of AlGa_N/Ga_N HEMTs by Fluoride-Based Plasma Treatment: From Depletion Mode to Enhancement Mode.” IEEE Transactions on Electron Devices 53.9 (2006): 2207–2215.

[6] Muhea, Wondwosen Eshetu et al. “Analytical Model for Schottky Barrier Height and Threshold Voltage of AlGa_N/Ga_N HEMTs With Piezoelectric Effect.” IEEE Transactions on Electron Devices 65.3 (2018): 901–907.

[7] Tripathy, S. et al. “AlGa_N/Ga_N Two-Dimensional-Electron Gas Heterostructures on 200 Mm Diameter Si(111).” Applied Physics Letters 101.8 (2012).

[8] M. Alshahed, L. Heuken, M. Alomari, I. Cora, L. Toth, B. Pecz, C. Wachter, T. Bergunde, and J. N Burghartz, IEEE. T. Electron. Dev. 65, 2939 (2018).

Conclusion Générale et Perspective

Ce manuscrit de thèse expose les principaux résultats obtenus dans le cadre du développement de transistors HEMTs AlGaN/GaN reportés sur diamant en vue d'améliorer la dissipation de la chaleur dans les dispositifs amplificateurs. A l'heure actuelle, il est clairement établi que l'amélioration des performances et de la fiabilité des HEMTs AlGaN/GaN est étroitement liée à la limitation des effets d'auto-échauffement.

Dans le premier chapitre de manuscrit, les propriétés physiques, électriques et thermiques du GaN sont présentées justifiant son intérêt pour les applications de puissance à haute fréquence. De plus, les principales caractéristiques de fonctionnement des HEMTs sont présentées. L'état de l'art des composants GaN sur substrat de silicium et sur substrat de diamant est ensuite détaillé. Les propriétés thermiques des composants HEMTs AlGaN/GaN et les méthodes visant à l'amélioration de la dissipation thermique des HEMTs dans la littérature sont présentées. Ce chapitre permet de justifier la méthode retenue dans ce travail de thèse afin de répondre au problème d'auto-échauffement.

Le deuxième chapitre présente les différentes étapes des procédés technologiques utilisés pour cette thèse. Les composants transférés sur diamant sont initialement fabriqués sur une hétérostructure AlGaN/GaN sur silicium. La première partie de ce chapitre est donc consacrée à la description des différentes étapes technologiques de fabrication de transistors de type HEMT pour des applications de puissance hyperfréquence sur substrat de silicium. Dans la deuxième partie du chapitre, le procédé de transfert sur diamant est détaillé. Le développement de ce procédé constitue le cœur de ce travail de thèse. Avant d'en donner tous les détails, les propriétés des substrats diamants sont présentées. A la suite, les étapes critiques telles que la définition des paramètres de dépôt des couches d'AlN et la définition de l'étape d'assemblage avec le diamant font l'objet d'une étude particulière. Pour conclure, une analyse des limites et des risques technologiques est proposée comme base des travaux prospectifs de notre travail.

Le dernier chapitre du manuscrit présente les caractérisations en régimes statique, pulsé et hyperfréquence ainsi que les caractérisations thermiques menées sur les composants avant et après transfert sur substrat de diamant. Ces caractérisations permettent la validation du procédé technologique développé, et l'observation de l'impact du procédé de transfert sur les performances. Suite à cela, pour comprendre et quantifier le phénomène d'auto-échauffement, des mesures faites à la caméra infra-rouge sont présentées. Sur les premiers démonstrateurs, en régime DC, une densité maximale de courant de 710 mA.mm^{-1} est obtenue pour une tension drain source de 4 V et une tension grille-source de 0V associée à une transconductance maximale de 325 mS/mm. Une fréquence de coupure f_t de 85 GHz et une fréquence d'oscillation f_{max} de 144 GHz sont mesurées. Enfin, les mesures pulsées sur les composants fabriqués sur substrat de silicium et sur celles transférés sur diamant ont montré une dégradation des composants, liée à l'augmentation des sites de piégeages essentiellement au niveau de la commande, et dans une moindre mesure dans l'espace grille-drain.

La solution proposée dans le cadre de ce travail de thèse répond à ce défi de la maîtrise de la thermique générée au sein de ces technologies très forte puissance fonctionnant à hautes fréquences ; mais des optimisations sont encore nécessaires après avoir validé le concept de transfert, et l'intégrité électrique de premier niveau des composants. Le coût technologique de cette solution reste aussi un frein à son exploitation industrielle. Néanmoins, en cas d'amélioration drastique des performances, nul doute que cette solution pourrait répondre à des applications de niches à très hautes performances.

En dépit des limitations et des risques technologiques présentés dans ce travail de thèse, les composants HEMT's AlGaN/GaN ont été transférés sur diamant avec succès. Néanmoins, de futurs travaux sont à envisager, notamment pour optimiser le procédé technologique de transfert. Dans un premier temps, la qualité cristalline et la conductivité thermique des couches d'AlN utilisées pour l'assemblage doivent être améliorées, de même que leur épaisseur doit être réduite de manière significative. Ceci pourra être investigué en testant différentes techniques de

dépôt. Une autre possibilité est d'identifier d'autres résines pour le collage intermédiaire qui supporteraient de plus hautes températures. Ainsi la température de dépôt de la couche d'AlN pourrait être aussi sensiblement augmentée, ce qui favoriserait la qualité cristalline et améliorerait la conductivité thermique de l'AlN. Le procédé devra être modifié en conséquences afin d'enlever la couche de nucléation d'AlN qui est le siège de nombreux défauts cristallins et qui crée une barrière thermique. Il faudrait également utiliser des substrats de diamant possédant une plus faible rugosité de surface, afin de minimiser l'épaisseur de la couche d'AlN sur cette surface.

Même si l'amélioration de la dissipation thermique reste un point clé pour améliorer les performances et la fiabilité des dispositifs, d'autres considérations doivent être maîtrisées parallèlement. Nous pouvons citer notamment la réduction des défauts dans l'hétérostructure AlGaN/GaN. Dans le cas d'un procédé de transfert, le substrat Silicium est amené à être éliminé, il est donc possible d'envisager l'utilisation de substrat Si conducteur. Ce type de substrat permettra une diminution des défauts lors de la croissance AlGaN/GaN. Enfin, une analyse des événements thermiques lors des différentes étapes de croissance et de transfert des composants devra être particulièrement analysée ; les couches réalisées sous des conditions thermiques spécifiques peuvent réagir lors de l'élimination du substrat de croissance et modifier de manière significative l'état électrique du composant final après transfert.

Finalement, l'ensemble de ces travaux contribue au développement de transistors HEMTs GaN sur diamant obtenus par une technologie de transfert. Les perspectives à moyen terme, une fois le procédé amélioré voire optimisé, seront de démontrer la fiabilité des dispositifs sous stress électrique afin d'estimer le potentiel de ce procédé de transfert relativement aux autres solutions technologiques Nitrures.

	Collage BCB -BCB	Collage HSQ -HSQ	Collage : couches adhésive à base de Si	Collage : Sans donner des détails	Ce travail
Substrat initial	Si	Si(111)	SiC	SiC	Si
Substrat hôte	Verre	Si(100)	Diamant	Diamant	Diamant
Température de collage	250 °C	400 °C	< 150 °C	180 °C	160 °C
Conductivité thermique de la couche de collage	0.3 W/m.K	0.7 W/m.K	x	x	0.8 – 135 W/m.K
Risques technologiques	Température de collage élevée. Cette température peut détériorer les composants après l'élimination de Substrat de Si	Température de collage élevée. Cette température peut détériorer les composants après l'élimination de Substrat de Si	x	x	Tous les détails sont bien présentés dans le manuscrit
Détails de transfert	Transfert des composants avec détails	Transfert de la couche, puis fabrication des composants	Transfert des composants avec détails	Transfert sans détails	Transfert bien détaillé
Caractéristiques en DC après transfert	Signature thermique (baisse de courant)	Amélioration de $I_{DS, max}$	Même caractéristique de celle sur SiC	Légère amélioration de $I_{DS, max}$	Amélioration importante de $I_{DS, max}$

Tableau : Comparaison des critères de transfert et des performances selon la méthode utilisée.

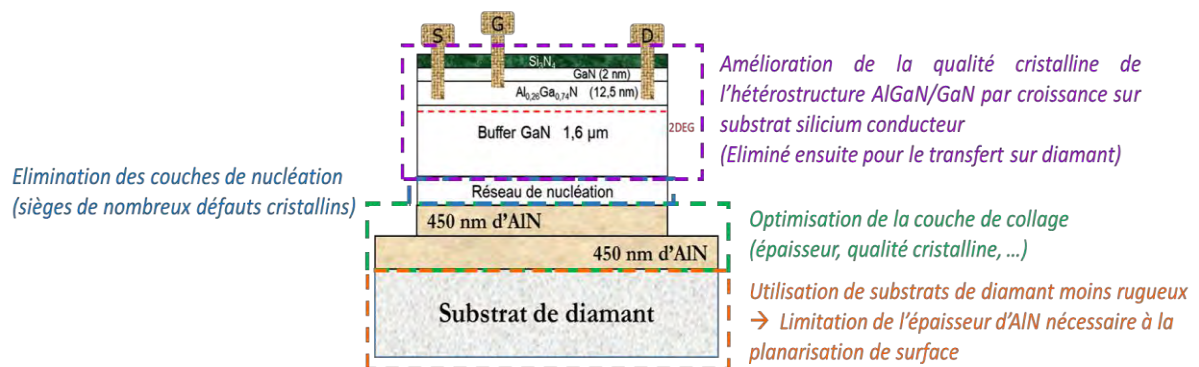


Schéma résumant les améliorations technologiques décrites ci-dessus pour les perspectives.

Liste des publications

Publications:

[1] **M. Abou Daher** et al “AlGaN/GaN high electron mobility transistors on diamond substrate obtained through aluminum nitride bonding technology”, Journal of Vacuum Science & Technology B, vol. 38, issue 3, p. 033201. DOI: 10.1116/1.5143418

[2] **M. Abou Daher** et al “Electrical and thermal analysis of AlGaN/GaN HEMT's transferred onto diamond substrate through an Aluminum Nitride layer”, Semiconductor Science and Technology paper submitted, waiting reviewers return.

Communication :

[3] M. Leseq, F. Cozette, **M. Abou Daher**, et al “Nouvelles voies technologiques pour la mesure de la température et l'amélioration de la dissipation thermique des HEMT's GaN” RF & Microwave 2018, 7^{ème} Salon Radiofréquences, Hyperfréquences, Wireless, CEM et Fibre Optique, Paris, France.

Résumé

Le marché des télécommunications tire profit des nouvelles technologies Nitrures qui sont en véritable rupture de performances par rapport aux technologies traditionnellement utilisées. Les recherches actuelles ouvrent de nombreuses pistes et solutions alternatives afin de couvrir des contraintes parfois antagonistes de coût, de performances et/ou de fiabilité. La plupart des HEMTs AlGaN / GaN est fabriquée sur un substrat de silicium hautement résistif à faible coût ou sur substrat SiC beaucoup plus onéreux et sensible du point de vue approvisionnement. Les contraintes de performances électriques requises lors de l'intégration de ces technologies dans les systèmes radars, les satellites et en télécommunication rendent les HEMTs très dépendants au paramètre de température de fonctionnement, essentiellement liée à la forte puissance dissipée lors du transfert d'énergie statique/dynamique. En effet, ces composants sont capables de générer des densités de puissance élevées dans le domaine des hyperfréquences. Aussi, l'augmentation de la fréquence de fonctionnement s'accompagne d'une augmentation de la puissance dissipée engendrant le phénomène d'auto-échauffement qui influe sur les performances des composants ($I_{D,max}$, f_t , f_{max} ...).

Dans ce contexte, plusieurs solutions ont déjà été proposées dans la littérature (utilisations des substrats composites, passivation des composants, etc...). De plus, la technologie de transfert des HEMTs d'un substrat de croissance initial vers un substrat hôte de bonne conductivité thermique (tel que le substrat de diamant) est une solution prometteuse, encore peu détaillée à ce jour.

L'objectif de ce travail de thèse est d'améliorer la dissipation thermique et donc les performances et la fiabilité des transistors HEMT hautes fréquences en utilisant la technologie de transfert de couche. Les hétérostructures AlGaN/GaN sont développées sur substrat de silicium par MOCVD au CHREA. Après la fabrication des HEMTs sur substrat de silicium au sein du laboratoire IEMN, les composants (pour lesquels le substrat silicium a été retiré) sont transférés sur un substrat de diamant. Ce

transfert est obtenu grâce à un collage par thermocompression de couche d'AlN pulvérisées sur chaque surface à assembler (face arrière des transistors et substrat diamant). Le procédé de transfert développé n'a pas endommagé la fonctionnalité des transistors HEMTs AlGaN/GaN à faible longueur de grille ($L_g = 80$ nm). Les transistors de développement 2×35 μm transférés sur diamant présentent un courant $I_{D,max} = 710$ mA.mm⁻¹, une fréquence de coupure f_t de 85GHz et une fréquence d'oscillation f_{max} de 144GHz. Toutefois, la technique de transfert mérite des phases d'optimisations (notamment pour diminuer l'épaisseur et améliorer la qualité cristalline et la conductivité thermique des couches d'AlN) afin de mieux satisfaire aux contraintes de réduction de résistance thermique de cette couche d'assemblage et ainsi limiter le phénomène d'auto-échauffement relevé à l'issue de ces travaux de thèse.

Abstract

Wireless telecommunication market largely benefits from new nitride technologies, which reach outstanding performance compared with traditional technologies. Current research is opening up many new strategies and alternative solutions to address simultaneously antagonist considerations such as cost, performances and/or reliability. Most AlGaN / GaN HEMTs are fabricated on a low cost, highly resistive silicon substrate or on a much more expensive and supply sensitive SiC substrate. However, the electrical performance constraints required when these technologies are integrating into radar systems, satellites and in telecommunications systems make them dependent to the operating temperature parameter, mainly linked to the high power dissipation during static/dynamic energy transfer. Indeed, these components are capable of generating high power densities in the microwave range. However, the operating frequency increase leads an increase of the power dissipation, generating the self-heating phenomenon which influences the devices performance ($I_{D,max}$, f_t , f_{max} ...).

In this context, several solutions were already proposed in the literature (use of composite substrates, passivation of devices, etc.). furthermore, the layer transfer technology to report HEMTs from growth substrate onto a host substrate with a good thermal conductivity (such as diamond substrate) is a promising solution, still poorly detailed to date.

The objective of this thesis work is to improve the heat dissipation and thus the performance and reliability of high-frequency HEMT transistors by using a layer transfer technology. AlGaN / GaN heterostructures are grown on a silicon substrate by MOCVD at CHREA. After the fabrication of HEMTs on a silicon substrate, AlGaN / GaN devices (for which the silicon substrate has been removed) are transferred onto a CVD diamond substrate. This transfer is obtained by thermocompression bonding of sputtered AlN layers on each surface to be assembled (backside of the transistors and diamond substrate). This transfer process has not damaged the functionality of the transistors with short gate length ($L_g = 80$ nm). The AlGaN/GaN HEMTs with a 2×35 μm development transferred onto diamond of feature a current $I_{D,max} = 710$ mA

.mm⁻¹, a cutoff frequency f_t of 85GHz and an oscillation frequency f_{max} of 144GHz. However, this transfer technique requires optimization phases (especially to reduce thickness and improve the crystalline quality and thermal conductivity of AlN layers) in order to reduce the thermal resistance of this adhesion layer and to limit the self-heating phenomenon noted at the end of this thesis work.

