



HAL
open science

Elaboration et intégration de nanofils GeSn pour la réalisation de dispositifs nanoélectroniques basse consommation

Thibault Haffner

► To cite this version:

Thibault Haffner. Elaboration et intégration de nanofils GeSn pour la réalisation de dispositifs nanoélectroniques basse consommation. Micro et nanotechnologies/Microélectronique. Université Grenoble Alpes [2020-..], 2020. Français. NNT : 2020GRALT028 . tel-03066536

HAL Id: tel-03066536

<https://theses.hal.science/tel-03066536>

Submitted on 15 Dec 2020

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ GRENOBLE ALPES

Spécialité : NANO ELECTRONIQUE ET NANO TECHNOLOGIES

Arrêté ministériel : 25 mai 2016

Présentée par

Thibault HAFFNER

Thèse dirigée par **Bassem SALEM**,

Codirigée par **Gérard GHIBAUDO**

Et encadrée par **Franck BASSANI**

Préparée au sein du **Laboratoire des Technologies de la Microélectronique** et de l'**institut de Microélectronique Electromagnétisme et Photonique – Laboratoire Hyperfréquence et Caractérisation** dans l'**École Doctorale Electronique, Electrotechnique, Automatique, Traitement du Signal (EEATS)**

Élaboration et intégration de nanofils GeSn pour la réalisation de dispositifs nanoélectroniques basse consommation.

Elaboration and integration of GeSn nanowires for the realisation of low power nanoelectronic devices.

Thèse soutenue publiquement le 17/09/2020
devant le jury composé de :

Pr. Laurent Pichon

Professeur, IUT de Rennes, Rapporteur

Dr. Ludovic Desplanque

Maître de conférence, Université de Lille, Rapporteur

Dr. Catherine Bru-Chevallier

Directrice de recherche, CNRS, Examinatrice,
Présidente de jury

Dr. Bassem Salem

Chargé de recherche, CNRS, Directeur de thèse

Dr. Gérard Ghibaudo

Directeur de recherche, Université Grenoble-Alpes, Co-directeur de thèse

Dr. Franck Bassani

Chargé de recherche, CNRS, Encadrant de thèse



"Birds born in a cage think flying is an illness"
-Alejandro Jodorowsky-

"If the universe has no principles, the only relevant principles are the one we decide"
-Kurzgesagt- Optimistic Nihilism

Remerciements :

Par où commencer... Après 3 années passées à travailler sur le développement de nanofils GeSn et la réalisation de transistors à effet tunnel, il y a tant de personnes à remercier. Étant quelqu'un de particulièrement organisé, je pense que je vais procéder par désordre chronologique en remerciant les personnes qui ont soldé ce travail en acceptant d'être mes rapporteurs et examinatrice de thèse. À ce titre, merci à Laurent Pichon et à Ludovic Desplanque d'avoir accepté d'être mes rapporteurs de thèse, pour votre relecture assidue et vos remarques pertinentes qui ont contribué à améliorer encore ce manuscrit. Merci également à Catherine Bru-Chevallier d'avoir accepté d'être examinatrice de ce travail et d'avoir présidé mon jury de thèse. J'aimerais maintenant adresser un mot aux personnes qui m'ont accompagnées durant toute la durée de cette thèse. Étant donné qu'elles m'ont soutenu de A à Z, mon système de classement chronologique, si pertinent soit-il, ne me sera plus utile à partir de maintenant.

Tout d'abord, à mes directeurs. À Gérard, le puits de science de l'IMEP-LAHC et à Bassem et Franck, le duo inséparable du LTM. Comment dire.. la thèse, les publications, les conférences, les conseils, les corrections, le soutien.. Il y a tellement de choses pour lesquels je dois vous remercier que je ne saurais faire une liste exhaustive. Simplement, merci pour tout. Je souhaite également adresser mes remerciements à Thierry Baron et Maxime Besacier, les directeurs et co-directeur du LTM, qui se démènent pour garder le laboratoire sur pied. Parce que oui, on y pense pas forcément et on s'amuse bien à faire pousser des nanofils top moutoute, mais il faut bien quelqu'un qui paye la facture à la fin du mois. Un grand merci à Jumana, qui m'a tellement aidé avec les démarches administratives de l'ED. Et enfin, le trio infernal, sans qui le LTM serait à feu et à sang en moins de temps qu'il n'en faut pour dire "hé tu m'fait un bon de commande pour une pompe à vide s'teuplé?". À Malou, Sylvaine et Gaëlle, pour votre réactivité et votre bonne humeur.

Ensuite, j'aimerais remercier toutes les personnes qui m'ont été d'un grand soutien tout au long de la thèse. À Aymen, qui m'a appris tellement de choses sur l'XPS, qui m'a poussé à m'améliorer dans ma rédaction d'article, qui m'a tellement aidé avec toutes ces capacités et surtout, SURTOUT, qui m'a donné l'occasion de porter une soutane tunisienne pour ton mariage. À Étienne Eustache, pour toutes les heures passées devant les paillasses de chimie de la PTA (et pour les heures de MEB que tu m'a piqué) et à Youssouf Guerfi, pour ton aide avec les gravures ICP. À Thierry Luciani, pour la bonne centaine de croissances que je t'ai faite faire. À Sylvain David et nos séances de négociation pour des images TEM "-Franchement j'ai pas mal de demandes en ce moment. - Je crois que j'ai envie de faire un peu de pâtisserie ce soir, j'hésite à faire des tartelettes au citron, tu sais celles que t'aimes bien? - Attends je check mon emploi du temps, ha t'en c'est marrant, j'ai un créneau de libre demain après-midi!". Un grand merci à Pascal Gentile pour ton expertise avec la CVD. Merci également à toute l'équipe de la PTA, Marlène Terrier, Frédéric Gustavo, Thomas Charvolin, Christophe Lemonias Jean-Luc Thomassin, Corinne Perret, Martine Gri, Xavier Mescot et j'en passe, pour tout le soutien dont vous avez fait preuve lorsqu'on a besoin de quelque chose.

Enfin, j'aimerais tirer ma révérence à toutes ces personnes qui m'ont accompagné tout au long de ce voyage. À commencer par les doctorants du LTM, que se soit autour d'un café à parler de tout et de rien ou au petit Labo à parler de rien et de tout. À vous, PV, Tiphaine, Marie, Ouma, Jérôme, Vincent, Vincent, Samia, Taric, Pauline, Antony, Tiphaine, Sana, Mika, Jeremy, Seb et tant d'autres. Un clin d'œil à Alice, ma co-locatrice des locaux où était entreposée la CVD que j'allais sans cesse embêter le temps d'un déchargement d'échantillon. Et bien évidemment, big

UP au clan des Islando-Népalais dopés aux MoMos : Nico, PV et Flo El Poquito dont l'épopée aura commencé autour d'une bière par un "- T'façon j'men fou, en octobre je pose 2 semaines et je me casse en Islande. - Cool, bah je viens avec. Au fait je m'appelle Thibault. - Nice, tu prends quoi pour la suite? ", ça ne pouvait que bien finir. Enfin, je salue mes anciens collègues de master, Vinh et François. On aura finalement fini par l'avoir notre doctorat ;)

Mouai, ouai ouai ça me paraît pas trop mal là.

Étienne qui me tire mes créneaux MEB, *Check*. Placer l'expression "Top moumoutte", *Check*. Rappeler que je fais les meilleurs desserts au monde, *Check*.

Bon bah je crois que j'ai rien oublié.

Mais noooooon bien sûr que je ne vous ai pas oublié! Un grand merci à mes parents et à ma sœur qui m'ont soutenu pendant toutes ces années d'études.

Résumé

Depuis les années 60, le développement technologique est principalement porté par la miniaturisation des composants et suit la fameuse conjecture de Moore. En effet, la miniaturisation apportait, au début, de nombreux avantages. Temps de commutation plus faible, systèmes plus compacts, tension d'alimentation plus faible, et donc, transistors consommant moins, etc. Seulement, cette approche a commencé à s'essouffler ces dernières années. En effet, les limites de la miniaturisation ont commencé à apparaître et la puissance consommée globale des circuits n'a cessé d'augmenter ce qui limite la réalisation des systèmes. Il devient alors nécessaire de développer des composants basse consommation, tels que les transistors à effet tunnel. Ces transistors ont, à ce jour, un défaut majeur qui est leurs courants à l'état passant, bien plus faibles que les MOSFET. Ce courant dépend majoritairement de l'architecture du transistor ainsi que de la largeur de la bande interdite du matériau de l'électrode "source".

Nous proposons dans cette thèse d'élaborer et d'étudier des nanofils et des hétérostructures à base de l'alliage germanium-étain. Le $Ge_{1-x}Sn_x$ est un alliage de la colonne IV qui possède un gap très faible, inférieur à 0,66 eV avec la particularité de passer d'un gap indirect à un gap direct à partir d'une concentration de 10% d'étain, ce qui est favorable aux transistors à effet tunnel. Les nanofils ont été élaborés par dépôt chimique en phase vapeur en utilisant le mécanisme vapeur-liquide-solide et des analyses physico-chimiques telles la spectroscopie à rayon X et la spectroscopie par nano-Auger ont été mises en œuvre pour les caractériser. Des hypothèses ont été émises afin de comprendre les mécanismes impliqués dans la croissance de nanofils GeSn et d'en maîtriser au mieux l'élaboration. Des hétérostructures axiales qui serviront comme matériaux de base pour la réalisation de transistors à effet tunnel sont présentées et détaillées. De plus, nous présentons l'étude de l'interface GeSn/diélectrique dans le but d'améliorer les performances des capacités MOS sur GeSn, et donc d'améliorer les dispositifs nanoélectroniques. Des traitements chimiques ont été appliqués sur la surface du GeSn, et des analyses XPS et pAR-XPS ont été menées afin de déterminer l'efficacité des traitements. Afin d'améliorer les performances des capacités MOS, nous avons déposé un empilement formé d'une couche interfaciale suivie d'un diélectrique à forte permittivité, tel que le HfO_2 , dans le but d'obtenir une densité d'états d'interface la plus faible possible. Enfin, l'intégration et l'étude de transistors à effet tunnel à base d'hétérostructures sont présentées. Nous présentons dans un premiers temps les étapes de développement technologiques développées afin de réaliser les dispositifs nanoélectroniques. Les niveaux de dopage des hétérostructures ont été évalués par le biais de mesures de résistivités. Les performances des transistors à effet tunnel ont été évaluées à l'aide de mesures électriques et ont été confrontées à l'état de l'art actuel.

Abstract

Since the 1960's, technological development has been mainly driven by the miniaturization of components and follows the famous Moore's law. Indeed, miniaturization brought many advantages at the start. Lower switching time, more compact systems, lower supply voltage, and therefore, transistors consuming less, etc. However, this approach has started to falter in recent years. Indeed, the limits of miniaturization began to appear and the overall power consumption of the circuits began to increase which limits the realization of the systems. It then becomes necessary to develop low-consumption components, such as tunnel effect transistors. These transistors have, to date, a major defect which is their currents in the on state, much weaker than the MOSFETs. This current depends mainly on the architecture of the transistor as well as on the gap width of the source material.

In this thesis, we propose to develop and study nanowires and heterostructures based on the germanium-tin alloy. The $Ge_{1-x}Sn_x$ is an alloy of column IV which has a very small gap, less than 0.66 eV with the particularity of passing from an indirect gap to a direct gap from a concentration 10% of tin, which is favorable to tunnel effect transistors. Nanowires were developed by chemical vapor deposition using the vapor-liquid-solid mechanism and physicochemical analyzes such as X-ray spectroscopy and nano-Auger spectroscopy were used to characterize them. Hypotheses have been put forward in order to understand the mechanisms involved in the growth of GeSn nanowires and to better control their development. Axial heterostructures which will serve as basic materials for the realization of tunnel effect transistors are presented and detailed. We then present the study of the GeSn/dielectric interface in order to improve the performance of MOS capacities on GeSn, and therefore, to improve nanoelectronic devices. Chemical treatments were applied to the GeSn surface, and XPS and pAR-XPS analyzes were conducted to determine the effectiveness of the treatments. In order to improve the performance of the MOS capacities, we deposited a stack formed of an interfacial layer followed by a dielectric with high permittivity, such as HfO_2 , in order to obtain a low interface trap density. Finally, the integration and study of tunnel effect transistors based on heterostructures are presented. We first present the technological development stages developed in order to produce nanoelectronic devices. The doping levels of the heterostructures were evaluated by means of resistivity measurements. The performances of tunnel effect transistors were evaluated using electrical measurements and were compared with the current state of the art.

Table des matières

Table des matières		ix
1	Introduction	3
1.1	Le besoin grandissant d'un transistor faible consommation.	4
1.2	Le pilier de l'électronique : le MOSFET	4
1.2.1	L'apparition et l'évolution du MOSFET	4
1.2.2	La consommation énergétique du MOSFET	5
1.2.3	Les limites de la miniaturisation	6
1.2.3.1	L'abaissement de potentiel par le drain, ou DIBL pour "drain induced Barrier lowering"	7
1.2.3.2	La distribution de surface, ou "Surface Scattering"	7
1.3	L'approche "more than Moore"	7
1.3.1	Utilisation de matériaux alternatifs	7
1.3.2	Les dispositifs à faible inverse de pente sous le seuil	8
1.3.2.1	Le transistor à ionisation par impact (IFET)	8
1.3.2.2	Les transistors à capacités négatives (NC-FET)	9
1.3.2.3	La combinaison du TFET et du NC-FET, le NC-TFET	9
1.4	Le tunnel FET	10
1.4.1	Structure et principe de fonctionnement	10
1.4.2	Influence du matériau sur l'effet tunnel	12
1.4.2.1	L'utilisation d'hétérostructures pour l'optimisation du TFET	12
1.4.3	Influence de l'architecture sur le fonctionnement des TFET	13
1.5	L'alliage semi-conducteur GeSn	15
1.5.1	Introduction et propriétés électroniques du GeSn	15
1.5.2	Épitaxie et stabilité du GeSn	15
1.6	Conclusion du chapitre d'introduction : Objectifs et organisation de cette thèse	17
2	Élaboration et caractérisation de nanofils $Ge_{1-x}Sn_x$	19
2.1	Méthodes de fabrication des nanofils	20
2.1.1	Les méthodes d'épitaxie	20
2.1.2	Les mécanismes de croissance "bottom-up"	22
2.1.2.1	La croissance sans catalyseur	22
2.1.2.2	La croissance catalysée	22
2.1.3	Conclusion sur les méthodes de croissance	25
2.2	Croissance de nanofils $Ge_{1-x}Sn_x$	25
2.2.1	État de l'art	25
2.2.1.1	La croissance en une phase	25
2.2.1.2	Structures cœur-coquille	27
2.2.2	Résultats expérimentaux	27
2.2.2.1	Le réacteur CVD	27
2.2.2.2	Étude préliminaire à la thèse et choix de la pression	28

2.2.2.3	Étude de l'influence de la température	28
2.2.2.4	Étude de l'influence du ratio $SnCl_4/GeH_4$	31
2.2.2.5	Mécanisme de croissance et effet du $SnCl_4$	32
2.2.2.6	Rôle de l'étain dans la croissance des nanofils	34
2.2.3	Techniques de caractérisation physico-chimique des nanofils GeSn	35
2.2.3.1	Analyses MEB-EDX sur nos nanofils	35
2.2.3.2	L'analyse par nano-Auger	35
2.2.3.3	Analyse STEM-EDX des nanofils GeSn	37
2.2.3.4	Comparaison à la littérature et mécanisme possible de l'incorporation de l'étain	38
2.2.3.5	Hypothèse concernant la formation cœur-coquille.	40
2.2.4	Utilisation de couches d'étain comme catalyseur	41
2.2.5	Conclusion sur la croissance de nanofils GeSn	44
2.3	Réalisation d'hétérostructures pour les transistors à effet tunnel	45
2.3.1	État de l'art	45
2.3.2	Croissance d'hétérostructures axiales $Si_p/Si/Ge_n$	46
2.3.2.1	Choix du sens de croissance	46
2.3.2.2	Impact d'un changement de température durant la croissance.	46
2.3.2.3	Élaboration d'une homostructure $p - Si/Si$ à 450°C	47
2.3.2.4	Élaboration de nanofils Ge dopé au phosphore à 450°C	48
2.3.3	Croissance d'hétérostructures axiales $Si_p/Ge/Ge_n$	51
2.3.4	Croissance d'hétérostructures axiales $p - Ge/GeSn/n - GeSn$	51
2.4	Conclusion sur la croissance de nanofils	52
3	Étude de l'interface GeSn/diélectrique de grille et développement d'un empilement performant.	55
3.1	Introduction aux capacités MOS	57
3.1.1	Structure et mécanismes physiques mis en œuvre dans les capacités MOS	57
3.1.1.1	La capacité MOS idéale	57
3.1.1.2	Charges d'interface et charges dans l'oxyde	58
3.1.1.3	Méthodes de mesures de la densité d'états d'interface	60
3.2	La modélisation des capacités MOS sur GeSn	60
3.3	L'état de l'art des capacités MOS sur GeSn	61
3.3.1	La passivation de surface	62
3.3.2	L'utilisation d'inter-layers	63
3.4	Fabrication de capacités à hautes performances	63
3.4.1	Méthode de réalisation et de mesure des capacités MOS sur GeSn	63
3.4.2	Capacité de référence (sans traitement)	65
3.4.3	Étude des traitements chimiques pour la passivation de surface.	66
3.4.3.1	Choix des traitements sur $Ge_{0,9}Sn_{0,1}$	66
3.4.3.2	La rugosité de surface : analyse AFM	67
3.4.3.3	Analyse de l'interface $Al_2O_3/Ge_{0,9}Sn_{0,1}$ par XPS et pAR-XPS	67
3.4.3.4	Résultats des analyses XPS et pAR-XPS	69
3.4.3.5	Mesures C-V et modélisation des capacités	71
3.4.3.6	Conclusion sur l'utilisation de traitements chimiques	72
3.4.4	Utilisation "d'InterLayer" pour la passivation de surface	72
3.4.4.1	Les différentes Structures et les analyses physico-chimiques	72
3.4.4.2	Observation des structures finales	74
3.4.4.3	Mesures C-V et modélisation des capacités	74
3.4.4.4	Observation de l'interface SC/diélectrique par XPS et pAR-XPS	78
3.4.4.5	Conclusion sur l'utilisation d'Inter-layer	80

3.4.5	Influence du taux d'étain sur les caractéristiques des capacités MOS sur GeSn	82
3.4.5.1	État de l'art	82
3.4.5.2	Mesures C-V et modélisation des structures	82
3.4.5.3	Conclusion sur les capacités avec plusieurs taux d'étain.	85
3.5	Conclusion du chapitre	86
4	Vers des dispositifs tunnel FET à base des hétérostructures à nanofils Si/Si/Ge et Ge/GeSn/GeSn	87
4.1	Introduction	87
4.1.1	État de l'art des transistors à effet tunnel	88
4.2	Évaluation du dopage des hétérostructures	90
4.2.1	Méthode d'évaluation du dopage.	90
4.2.2	L'hétérostructure $p - Si/Si/n - Ge$	92
4.2.2.1	Dopage des nanofils silicium dopé au Bore crûs à 450 °C	92
4.2.2.2	Dopage des nanofils germanium dopé au phosphore crûs à 450 °C	93
4.2.3	L'hétérostructure p-Ge/GeSn/n-GeSn	96
4.2.3.1	Dopage des nanofils germanium dopé au Bore crûs à 350 °C	96
4.2.3.2	Dopage des nanofils GeSn dopés au phosphore crûs à 350 °C	96
4.3	Procédé technologique pour la réalisation d'un transistor à canal nanofil.	98
4.3.1	L'intégration planaire à grille "Ω"	98
4.3.1.1	Les difficultés rencontrées pendant l'intégration	99
4.3.2	L'intégration planaire à grille enrobante	101
4.4	Les transistors à base de nanofils p-Si/Si/n-Ge	103
4.4.1	Caractéristique électrique de la diode p-i-n	103
4.4.2	Caractéristiques de transfert $I_d - V_g$ des transistors p-Si/Si/n-Ge	104
4.4.3	Caractéristiques de transfert $I_d - V_g$ des structures protégées par l'alumine.	105
4.5	Les transistors à base de nanofils p-Ge/GeSn/n-GeSn	106
4.6	Conclusion du chapitre	107
5	Conclusion générale de la thèse et perspectives	109
5.1	Conclusion générale de la thèse	109
5.2	Perspectives	111
A	Nano-Auger, détails sur la technique :	113
A.0.1	Principe de la technique	113
B	Analyses XPS, détails sur la technique	115
B.0.1	Principe de l'analyse XPS	115
C	Tableaux détaillés du chapitre 3	117
C.1	Traitement de surface par chimie	118
C.2	Utilisation d'interlayers	119
	Table des figures	125
	Liste des tableaux	129
	Bibliographie	131

Introduction

Le développement de nouvelles technologies, et plus particulièrement, de dispositifs nanoélectroniques basse consommation représente des enjeux écologique et économique majeurs. Essayons, avant d'aborder plus concrètement ce travail, d'en mesurer la portée et les enjeux par le biais d'une légère digression.

Revenons un petit siècle en arrière, lorsque le transistor n'était encore qu'une théorie. Parmi les scientifiques qui ont travaillé pour le développement technologique, un en particulier, Alan Turing a largement fait avancer les choses. Avec ses travaux sur l'intelligence artificielle et sur les machines universelles de Turing, il a radicalement changé notre façon de vivre. Il construisit pour la première fois en 1940 "The bombe", une machine universelle ayant permis de décrypter les codes produits par Enigma. En juin 1948, le "Royal Society Computing Machine Laboratory" de Manchester crée le tout premier ordinateur fonctionnel avec un programme intégré. À partir de ce moment, les choses n'ont cessé d'évoluer de plus en plus rapidement. En 1965, Gordon E. Moore, un des fondateurs d'Intel exprime la fameuse "loi de Moore". Puis, en 1971, Intel commercialise son tout premier processeur "grand public", le "Intel 4004". En quelques décennies de développement et de miniaturisation, nous sommes passés d'un monstre électromécanique de plus de 2 tonnes aux ordinateurs de poche que nous connaissons tous. Aujourd'hui, l'électronique est totalement indissociable de notre société et on estime, en 2020, le nombre d'objets connectés dans le monde à près de 50 milliards. Tous ces objets nous apportent un confort de vie sans précédent. Ils nous permettent de communiquer à plusieurs milliers de kilomètres de distance, ils nous aident à nous repérer sur la route et permettent même parfois de sauver des vies. Pourrions-nous alors seulement imaginer un monde sans ordinateurs, sans smartphones, sans satellites, bref, sans électronique ? Bien sûr que non. Mais comme bien souvent, il y a un prix à payer, qui ne se compte ici ni en euros, ni en dollars, mais en TéraWatt. En effet, le nombre d'appareils nomade ne cessant d'augmenter, la consommation énergétique leur étant liée en fait de même. D'après l'agence internationale de l'énergie (IEA), le simple maintien de la connexion réseau des appareils nomade aurait, à elle seule, l'équivalent de la production de près de 70 réacteurs nucléaires en 2013. D'après l'IEA, la co-intégration de composants très basse consommation avec les systèmes actuels pourrait réduire cette consommation d'énergie de près de 65%. Le développement de tels composants apparait alors comme une réelle nécessité si l'on souhaite maintenir le développement technologique, véritable pilier sur lequel s'est bâtis notre société.

C'est dans ce contexte que s'inscrit ce travail de thèse et plus précisément sur l'élaboration et l'étude des nanofils GeSn et leur utilisation pour développer des dispositifs nanoélectroniques basse consommation. Les mécanismes de croissance seront étudiés et les nanofils GeSn ainsi réalisés seront caractérisés. L'interface GeSn/diélectrique de grille sera étudiée afin de permettre la réalisation de transistors performants.

Ce manuscrit sera organisé en 4 chapitres

Le premier chapitre de ce manuscrit servira d'introduction générale. Nous exposerons les limites de la miniaturisation des MOSFETs et l'augmentation de la consommation énergétique qui en découle. Nous détaillerons les différentes solutions envisagées par la communauté scientifique pour répondre à ce problème, et en particulier celle que nous avons choisie de développer, le transistor à effet tunnel (ou TFET). Nous décrirons alors son fonctionnement et montrerons pourquoi une architecture à grille enrobante ainsi que l'utilisation d'un matériau à faible gap pour l'électrode "source" lui sont bénéfiques. Enfin, nous finirons par présenter plus en détail l'alliage GeSn, puis nous expliquerons en quoi ce matériau est bénéfique aux transistors à effet

tunnel.

Le second chapitre sera dédié à la croissance et à l'étude de nanofils d'alliage $Ge_{1-x}Sn_x$ ainsi qu'à la croissance d'hétérostructures axiales pour la réalisation de TFET. Nous commencerons par décrire différentes méthodes de réalisation des nanofils, et plus particulièrement, celle que nous utiliserons, la croissance par dépôt chimique en phase vapeur via le mécanisme vapeur-liquide-solide (ou CVD-VLS). La croissance des nanofils GeSn sera étudiée en fonction de plusieurs paramètres de croissance tels que la température ou la pression partielle des précurseurs gazeux. Afin d'étudier la composition des nanofils GeSn, des analyses physico-chimiques seront menées telles que la spectroscopie par nano-Auger et la spectroscopie de rayon X.

Le troisième chapitre sera consacré à l'étude et à l'amélioration de l'interface GeSn/diélectrique. En effet, la réalisation de capacités MOS sur GeSn avec une faible densité d'états d'interface est cruciale pour le développement de transistors performants. Ainsi, plusieurs traitements chimiques seront appliqués afin de déterminer leurs potentialités à passiver efficacement la surface du GeSn et à améliorer l'interface GeSn/diélectrique. Afin d'améliorer encore les performances des transistors, nous développerons un empilement diélectrique optimal qui permet l'utilisation d'un oxyde à forte permittivité (ou "high- k ") tout en conservant une interface de qualité.

Enfin, le quatrième chapitre sera consacré à la réalisation de transistors à effet tunnel à base d'hétérostructures axiales développées précédemment. Dans un premier temps, les niveaux de dopage des hétérostructures seront étudiés. Une procédure d'intégration en grille semi-enrobante " Ω gate" sera définie puis des transistors TFET seront réalisés. Les résultats obtenus seront confrontés à la littérature.

Chapitre 1

Introduction

Ce premier chapitre présentera les motivations et les objectifs de ces travaux. Nous expliquerons pourquoi le développement de dispositifs basse consommation devient un enjeu majeur de la microélectronique. Nous présenterons le fonctionnement des MOSFETs actuellement utilisés dans l'industrie et expliquerons pourquoi la miniaturisation amène à des soucis de consommation énergétique.

Nous montrerons comment le développement de dispositifs basse consommation pourraient répondre à cette problématique. Nous présenterons quelques uns de ces dispositifs et, en particulier, celui sur lequel se concentre cette thèse, le transistor à effet tunnel. Après avoir expliqué son fonctionnement, nous présenterons les difficultés auquel il fait face. Les différentes solutions pour surmonter les verrous technologiques seront présentées. Nous présenterons alors l'approche que nous avons choisie d'adopter pour surmonter ces difficultés.

Nous finirons par présenter le matériau semiconducteur sur lequel nous avons choisi de travailler, l'alliage germanium-étain. Nous présenterons ses caractéristiques, ainsi que ses atouts et ses inconvénients.

1.1 Le besoin grandissant d'un transistor faible consommation.

Depuis ses débuts, le monde de l'électronique et ses applications ne cessent d'évoluer. Si les premiers appareils étaient majoritairement fixes, ces derniers n'ont pas tardé à passer au second plan, derrière les systèmes nomades. En effet, le nombre d'objets nomade ne cesse d'augmenter et connaît, depuis le début des années 2000, une croissance exponentielle. On regroupe souvent tous ces objets sous le terme IoT, ou "Internet of things". On retrouve parmi ces derniers les objets à usage personnel, comme les téléphones portables, les casques audio, les montres connectées. Mais l'électronique embarquée est également présente dans de nombreux domaines professionnels, scientifiques, ou même communautaires (industrie 4.0, aéronautique, robotique, smart house, smart city, etc.). On estime que le marché de l'IoT compte près de 50 milliards d'appareils nomades en 2020 [1].

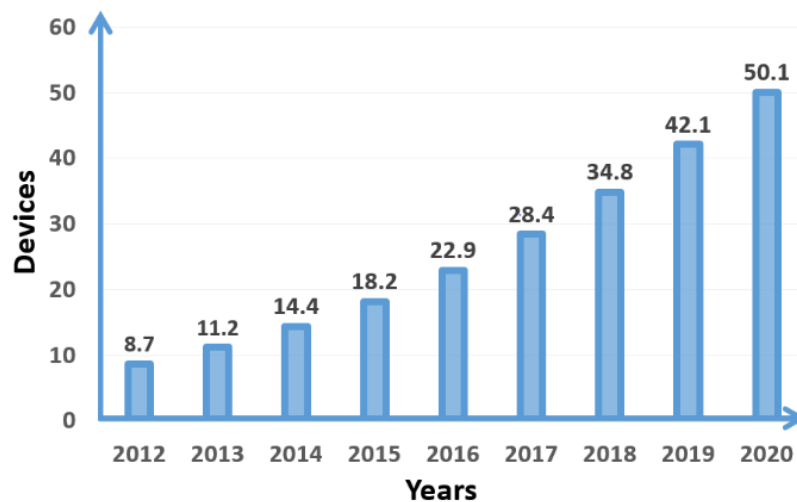


FIGURE 1.1 : Nombre d'appareils connectés dans le monde de 2012 à 2020, tiré de [1].

Ce nombre grandissant d'appareils connectés a un impact considérable sur l'environnement en termes de consommation énergétique. En 2014, un rapport de l'agence internationale de l'énergie annonce que le seul maintien de la connexion réseau de ces objets connectés a consommé plus de 600 TWh en 2013 [2], ce qui correspond à la production annuelle d'environ 70 réacteurs nucléaires. Elle estime que l'implémentation de technologies faible consommation pourrait faire baisser cette demande énergétique de 65%. Il apparaît clairement que le développement de tels dispositifs devient un enjeu énergétique majeur. C'est dans cette optique que de nombreuses recherches ont pour but de développer des composants basse consommation.

1.2 Le pilier de l'électronique : le MOSFET

1.2.1 L'apparition et l'évolution du MOSFET

Le tout premier transistor à effet de champs fût imaginé en 1926 par Julius Edgar Lilienfeld, mais ce n'est que 20 ans plus tard qu'il vit le jour, en 1947, grâce aux chercheurs américains John Bardeen, Walter Brattain et William Schokley [3] puis, de manière indépendante, grâce aux chercheurs allemands Herbert Mataré et Heinrich Welker en 1948. À partir de cette découverte, le transistor ne cessa de s'améliorer. En 1971, Intel commercialisa son premier circuit intégré, le "Intel 4004", comportant 2300 transistors avec une lithographie de $10 \mu m$.

Depuis, l'évolution des circuits intégrés a suivi la fameuse conjecture de Moore, qui stipule que les transistors dans les circuits doubleraient en nombre et diminueraient en taille chaque 18

Moore’s Law – The number of transistors on integrated circuit chips (1971-2016) OurWorld in Data
 Moore’s law describes the empirical regularity that the number of transistors on integrated circuits doubles approximately every two years. This advancement is important as other aspects of technological progress – such as processing speed or the price of electronic products – are strongly linked to Moore’s law.

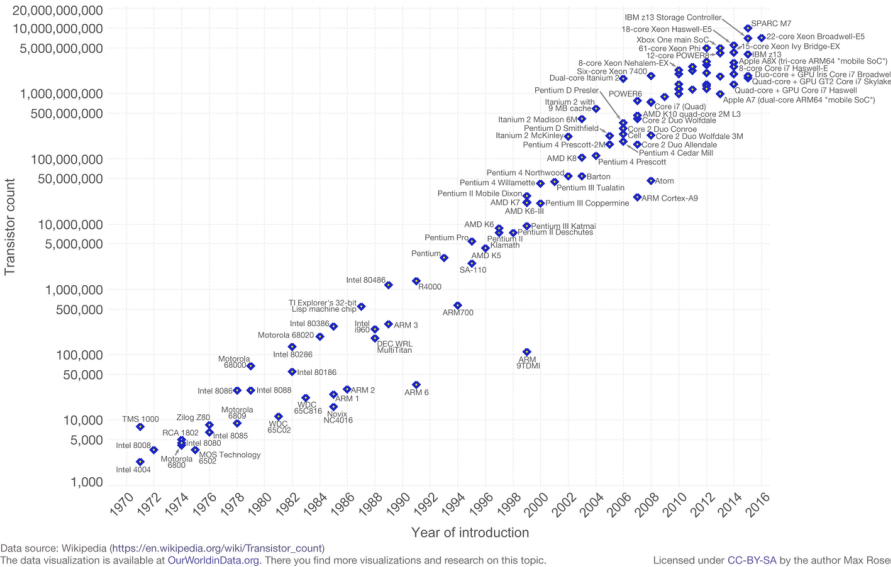


FIGURE 1.2 : évolution du nombre de transistors dans les circuits intégrés depuis l’année 1971

mois. De nos jours, le nombre de transistors dans un processeur se compte en milliard, avec des dimensions de grille de l’ordre de la dizaine de nanomètres. Cette augmentation de la densité de transistors pose un souci de taille, la consommation énergétique.

TABLE 1.1 : Exemple de composants informatiques avec différentes caractéristiques (Mds = milliard)

Industrie	Intel	AMD	Nivida	IBM	Qualcomm
Circuit	Xeon Phi	AMD Epyc	GV100 Volta	IBM z14	Snapdragon 855+
Architecture	Fin-FET	Fin-FET	Fin-FET	Fin-FET	Fin-FET
nombre de transistors	8 Mds	19,2 Mds	21,1 Mds	9,7 Mds	6,7 Mds
Nœud	14 nm	14 nm	12 nm	14 nm	7 nm
Vdd	0.7V	0.8V	0.8V	0.8V	?

1.2.2 La consommation énergétique du MOSFET

Une étude de 2011 de H.Riel [4] à mis en avant l’augmentation de la consommation énergétique ramenée au mm^2 pour chaque nœud technologique franchi.

On constate que la puissance dissipée a plus que quintuplé entre le nœud des 65nm et celui des 16nm et croît exponentiellement. Cette intense consommation amène à un échauffement des circuits par effet joule. Cet échauffement a pour effet de réduire leurs performances, voire à les détruire, on parle alors de la crise énergétique de la microélectronique. Pour comprendre comment réduire cette consommation, il faut prendre en compte l’expression de la puissance dissipée dans un transistor, somme de deux composantes, la puissance dynamique et la puissance statique.

$$P = P_{dynamique} + P_{statique} \tag{1.1}$$

Avec :

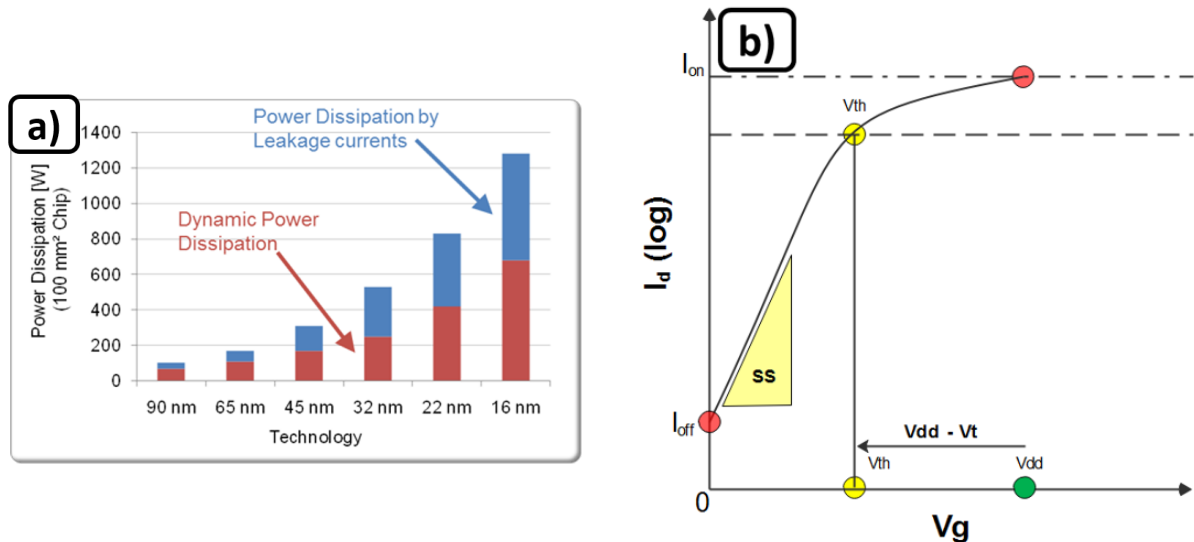


FIGURE 1.3 : Influence de la taille du transistor sur la consommation énergétique globale des processeurs avec a) l'augmentation de la consommation énergétique des circuits intégrés en fonctions du nœud technologique d'après [4] et b) le changement de la polarisation du MOSFET lorsque l'on réduit V_{dd}

$$P_{dynamique} = f * C_{ox} * V_{dd}^2 \tag{1.2}$$

$$P_{statique} = I_{off} * V_{dd} \tag{1.3}$$

Avec, f la fréquence de fonctionnement, C_{ox} la capacité de l'oxyde de grille, V_{dd} la tension d'alimentation et I_{off} le courant de fuite du transistor. La tension d'alimentation a constamment été réduite afin de limiter ces deux composantes. Cependant, passé un certain seuil, si on continue de réduire V_{dd} on change la polarisation du transistor, comme présenté sur la figure 1.3 b), ce qui augmente I_{off} et donc la puissance statique. On arrive alors à un équilibre entre V_{dd} et I_{off} et il devient impossible d'augmenter les performances sans augmenter la puissance consommée.

1.2.3 Les limites de la miniaturisation

La réduction des tailles des transistors pose de nombreux soucis physiques qui rendent le développement par l'approche "More Moore" de plus en plus complexe et couteuse. Parmi ces limites, il y a entre autres les effets à canaux courts, ou "short channel effect" (SCE). On considère un canal comme court lorsque la longueur de ce dernier avoisine la somme des longueurs de charges d'espace de la source et du drain $L_c \approx W_D + W_S$. Avec :

$$W_D = W_S = \sqrt{\frac{2 * \epsilon_{Si} * \Psi_{bi}}{q * N_A}} \tag{1.4}$$

Avec ϵ_{Si} la permittivité du silicium et N_A la concentration d'atomes accepteurs. Pour de mêmes niveaux de dopages de source et drain, avec Ψ_{bi} le potentiel entre la région p et la région n défini par :

$$\Psi_{bi} \approx \frac{kT}{q} \ln\left(\frac{N_D N_A}{n_i^2}\right) \tag{1.5}$$

Lorsque la longueur du canal est inférieure à ces régions, des effets comme l'abaissement de potentiel par le drain ou les interactions de surface commencent à apparaître.

1.2.3.1 L'abaissement de potentiel par le drain, ou DIBL pour "drain induced Barrier lowering"

Lorsque les dimensions du canal deviennent de l'ordre des zones de charge d'espace des source et drain, celle-ci vont provoquer un abaissement de la barrière de potentiel du canal. Un électron (pour un n-MOSFET) pourra alors franchir la barrière de potentiel par simple émission thermoïonique.

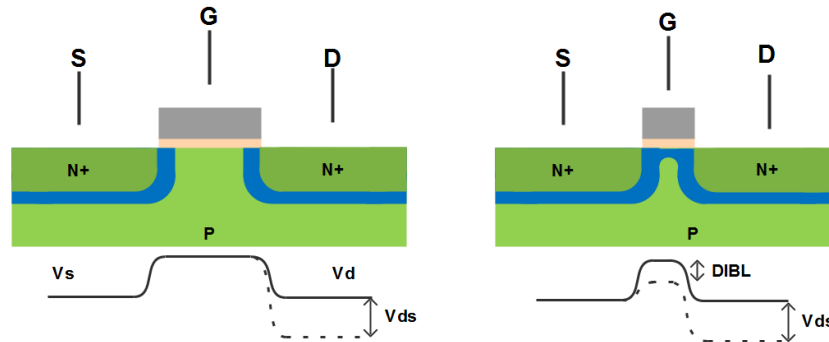


FIGURE 1.4 : Schéma représentant le phénomène d'abaissement de la barrière de potentiel par le drain

Le schéma de la figure 1.4 montre la variation de la bande de conduction lorsque l'on réduit la longueur du canal. L'abaissement de la barrière du canal entraîne alors une augmentation du courant I_{off} . Cet effet s'accroît davantage lorsque les zones de déplétion du drain et de la source se rejoignent. La barrière de potentiel du côté de la source est alors éliminée et les porteurs sont alors injectés dans le canal et collectés par le drain. Une manière de limiter ce phénomène est d'augmenter le niveau de dopage du canal afin de réduire les zones de charges d'espace des source et drain dans ce dernier. Bien que cette solution soit particulièrement efficace, elle a pour effet d'augmenter la valeur de la pente sous le seuil, augmentant la tension V_{th} et donc, V_{DD} .

1.2.3.2 La distribution de surface, ou "Surface Scattering"

Lorsque l'on réduit les dimensions des MOSFET, les source et drain se rapprochent et le champ électrique V_{DS} devient plus intense. Pour compenser cela et continuer à moduler les bandes d'énergies du canal, il est nécessaire d'appliquer un champ électrique vertical plus intense, en réduisant par exemple l'épaisseur de l'oxyde. Ce champ plus intense va d'autant plus influencer sur les porteurs qui traversent le canal. Ces derniers vont alors être attirés vers l'oxyde et vont rebondir contre ce dernier, ce qui baisse leurs vitesses de dérive entre la source et le drain. Cela peut donc se traduire par une baisse globale de la mobilité dans le canal, ce qui limite le courant I_{on} .

1.3 L'approche "more than Moore"

Lorsque l'on parle de more than Moore, on désigne le fait d'utiliser des méthodes alternatives à la miniaturisation pour améliorer les performances des transistors, telles que l'utilisation de matériaux à forte mobilité, le changement d'architecture, etc.

1.3.1 Utilisation de matériaux alternatifs

Afin d'augmenter le courant I_{on} pour une même tension de grille, une solution consiste à remplacer le silicium par d'autres matériaux à plus forte mobilité. Parmi ces matériaux on trouve le

germanium, le SiGe, le GeSn, des matériaux 2D comme le graphène ainsi que bon nombre d'alliages III-V comme l'InAs, le GaSb, etc. Le tableau ci-dessous donne quelques ordres de grandeur des mobilités théoriques de ces matériaux. Par exemple, le germanium a des mobilités d'électrons et de trous 3 et 4 fois plus importantes que le silicium, respectivement.

TABLE 1.2 : Quelques exemples de matériaux avec leurs propriétés électroniques (DLC = Diamond Like Carbon).

	DLC	Si	Ge	GeSn (8%)	InAs	GaSb
Groupe	IV	IV	IV	IV	III-V	III-V
Gap (eV)	5,5	1,12	0,66	0,55	0,35	0,72
Nature du gap	Indirect	Indirect	Indirect	Direct	Direct	Direct
Mobilité des électrons ($\frac{cm^2}{V.s}$)	≤ 2200	≤ 1400	≤ 3800	≤ 3800	≤ 40000	≤ 3000
Mobilité des trous ($\frac{cm^2}{V.s}$)	≤ 1800	≤ 450	≤ 1900	≤ 4500	≤ 500	≤ 1000

À ce titre nous pourrions nous demander pourquoi les matériaux avec les mobilités les plus importantes ne sont pas utilisés par défaut. Il y a trois raisons majeures à cette question. Premièrement, le coût de revient d'un wafer de silicium est beaucoup moins important. En effet le silicium se trouve à l'état brut dans la nature et est très facile à extraire, contrairement aux autres matériaux. Ajoutons à cela sa facilité (et donc son faible coût) de croissance par le procédé Czochralski et le silicium devient le matériau adapté à la microélectronique le plus rentable de tous. Deuxièmement, rappelons que les valeurs montrées dans le tableau 1.2 sont théoriques. Leurs difficultés d'épitaxie sur silicium (majoritairement dû à une importante différence de paramètre de maille) induisent des défauts (dislocations, paroi d'antiphase etc.) qui réduisent très fortement leurs mobilités. À titre de comparaison, la plus haute mobilité d'électrons obtenue pour une couche d'InAs est de $27800cm^2/Vs$ sur substrat de silicium [5]. Enfin, le silicium s'est imposé en tant que semi-conducteur de base grâce à son oxyde extrêmement simple à croître et d'excellente qualité. En effet les oxydes d'autres matériaux (comme l'oxyde de germanium) sont en général de mauvaise qualité. L'oxyde de grille étant crucial pour avoir d'un bon contrôle des transistors, tous les matériaux autres que le silicium demandent beaucoup de développement des techniques de dépôt de diélectriques. C'est majoritairement pour ces trois raisons que le silicium s'est imposé dans le monde de la microélectronique. Cependant, d'importants progrès en termes d'épitaxie et de dépôt de high- k ont permis le développement de dispositifs performants à base de ces matériaux, notamment le SiGe, déjà adopté par l'industrie.

1.3.2 Les dispositifs à faible inverse de pente sous le seuil

Nous l'avons vu plus haut, réduire la tension d'alimentation semble être l'approche la plus optimale pour réduire la puissance dissipée globale d'un transistor. Cependant, cette approche induit une augmentation du courant de fuite, I_{off} , qui augmente la puissance statique dissipée. Cela est directement lié à l'inverse de la pente sous le seuil (noté SS pour subthreshold swing), c'est à dire, la tension nécessaire à appliquer sur la grille pour gagner une décade de courant. Dans les MOSFET la limite basse de cette pente est de 60 mV/dec et provient de la limite de transport des porteurs dans le canal pour former la couche d'inversion. En revanche, si l'on change le mécanisme de transition d'état du transistor, il est possible de s'affranchir de cette limite. Ainsi, de nouveaux types de dispositifs, tels que les transistors à effet tunnel, ont été imaginés pour passer sous la barre des 60 mV/dec. Nous allons en présenter quelques-uns avec leurs avantages et inconvénients, puis nous présenterons le transistor tunnel plus en détail.

1.3.2.1 Le transistor à ionisation par impact (IFET)

Le transistor à ionisation par impact, ou IMOS, utilise l'effet avalanche pour générer une grande densité de courant très rapidement. Le dispositif est composé d'une diode p-i-n polarisée en

inverse à la limite de la tension de claquage. La partie intrinsèque n'est que partiellement recouverte d'une grille du côté du drain. Lorsque la grille est polarisée, la courbure de bande du canal proche de la source est assez importante pour mener à une ionisation par impact et ainsi générer une paire électron-trou. L'électron ainsi généré va également pouvoir générer une autre paire par le même mécanisme et ainsi de suite. Cela mène à une réaction en chaîne qui augmente exponentiellement le nombre de porteurs et donc fournit un fort courant dès la première ionisation. Cela permet de réaliser des transistors avec des pentes sous le seuil extrêmement faibles, comme présenté en figure 1.5, ou une équipe a obtenu une pente sous le seuil de 0,25 mV/dec.

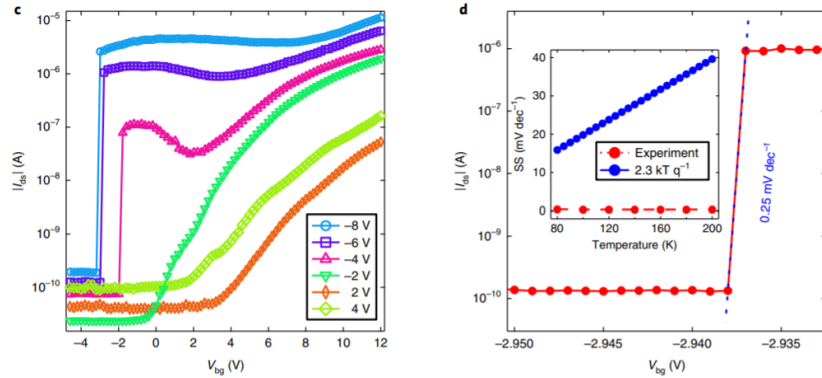


FIGURE 1.5 : Exemple de caractéristiques obtenues sur un transistor à ionisation, tiré de [6]

La contrepartie majeure de ce dispositif réside dans la tension importante à appliquer sur la jonction pour amener la diode à la limite du claquage. En effet, sur l'exemple présenté, l'effet avalanche commence à se produire à partir de -4V et fournit beaucoup de courant à partir de -6V. On se trouve donc bien au-delà des spécifications de la microélectronique. Ces dispositifs restent néanmoins très utilisés pour réaliser des détecteurs.

1.3.2.2 Les transistors à capacités négatives (NC-FET)

Un transistor à capacité négative marche exactement de la même manière qu'un transistor FET. La différence majeure provient du fait qu'une couche d'un matériau ferro électrique (par exemple du HZO, pour $(Hf_{0,5}Zr_{0,5})O_2$) est insérée dans l'oxyde de grille. Ce dernier va se comporter comme une capacité négative. Cela aura pour conséquence d'augmenter le potentiel de surface au-delà de la tension de grille. Ce phénomène permet des polarisations très efficaces des transistors et permet de passer sous la barre des 60 mV/dec. Des transistors NCFET avec des pentes sous le seuil sous 60mV/dec ont déjà été démontrés expérimentalement [7, 8]. Cependant le développement technologique est complexe et il reste beaucoup de recherche à fournir si l'on souhaite un jour adapter cette technologie à la production industrielle.

1.3.2.3 La combinaison du TFET et du NC-FET, le NC-TFET

La pente sous le seuil est définie comme étant la dérivée du courant par rapport à la tension de grille tel que :

$$SS = \frac{\partial \log_{10} I_{ds}}{\partial V_g} \quad (1.6)$$

Cependant, dans le cadre d'un transistor à capacité négative, le potentiel de surface Φ_s n'évolue pas linéairement avec V_g , il faut donc décomposer cette expression en deux termes :

$$SS = \left(\frac{\partial \log_{10}(I_{ds})}{\partial \Phi_s} \right) \left(\frac{\partial \Phi_s}{\partial V_g} \right) \quad (1.7)$$

Ici, le premier terme est un terme de transport qui représente la quantité de courant pouvant être injecté en fonction du potentiel de surface du canal. Le second terme représente l'efficacité qu'a la tension V_g à moduler le potentiel de surface. Dans un MOSFET classique, le premier terme est limité par la conduction des porteurs dans le canal et le second terme est limité par la chute de tension dans les différentes capacités présentes. Pour surpasser cette limite, les transistors tunnel améliorent le premier terme en utilisant le mécanisme d'injection par effet tunnel, tandis que les transistors à capacité négative améliorent le second terme en amplifiant le potentiel de surface à l'aide de matériaux ferro électriques. Ainsi, il est tout à fait possible de combiner ces deux principes pour améliorer davantage les performances des transistors. C'est sur ce principe que certaines équipes [9, 10, 11] ont pu atteindre de bonnes performances de transistors tunnel. Cependant, le développement technologique des tunnels FET et des NC-FET est extrêmement complexe et combiner les deux technologies revient à s'exposer aux difficultés de réalisation de chacune de ces approches.

1.4 Le tunnel FET

Cette partie est dédiée au transistor à effet tunnel. Ici nous décrirons son fonctionnement, la problématique à laquelle il fait face et les différentes options pour y répondre.

1.4.1 Structure et principe de fonctionnement

L'effet tunnel a été observé expérimentalement et décrit pour la première fois par Leo Esaki en 1958 lors de sa thèse dans des jonctions p-n fortement dopées en germanium. Ce dernier observait un courant direct anormalement élevé sous la tension de seuil. En s'approchant de la tension de seuil, le courant diminuait, puis ré augmentait avec le courant de diffusion. La plage où le courant diminue avec une tension qui augmente correspond alors à une résistance dynamique négative (la dérivée dI/dV apparaît négative sur une certaine plage de V_d). Il expliqua ce phénomène par la génération de paires électrons-trous par effet tunnel à travers la bande interdite du semi-conducteur, ce qui augmentait le niveau de courant pour de faibles valeurs de V_d . En augmentant V_d , les bandes de conduction et de valence ne se chevauchaient plus et le courant chutait, puis ré augmentait à l'aide du courant de diffusion (fonctionnement classique d'une diode). Ce dernier et L.L Chang [12] ont ensuite adapté ce phénomène en ajoutant une partie intrinsèque entre la jonction p-n pour former un transistor. Les parties p et n correspondent alors aux drain et source et la partie intrinsèque fait office de canal. Le canal est, comme pour un MOSFET, recouvert d'un diélectrique et d'un métal pour former une grille et ainsi moduler les bandes d'énergie du canal (voir schéma 1.6, exemple d'un p-TFET). Le transistor tunnel est donc une diode p-i-n que l'on polarisera en inverse, et dont le courant I_d sera modulé par la tension de grille V_g . Lorsque la grille n'est pas polarisée, la bande de valence du canal et la bande de conduction ne se chevauchent pas et l'effet tunnel est impossible (en supposant qu'il n'y ait pas de niveaux profonds dans le semi-conducteur). En polarisant la grille (négativement dans ce cas), ces bandes se chevauchent et l'effet tunnel bande à bande (noté BTBT pour "band to band tunneling") devient possible et le transistor est considéré passant.

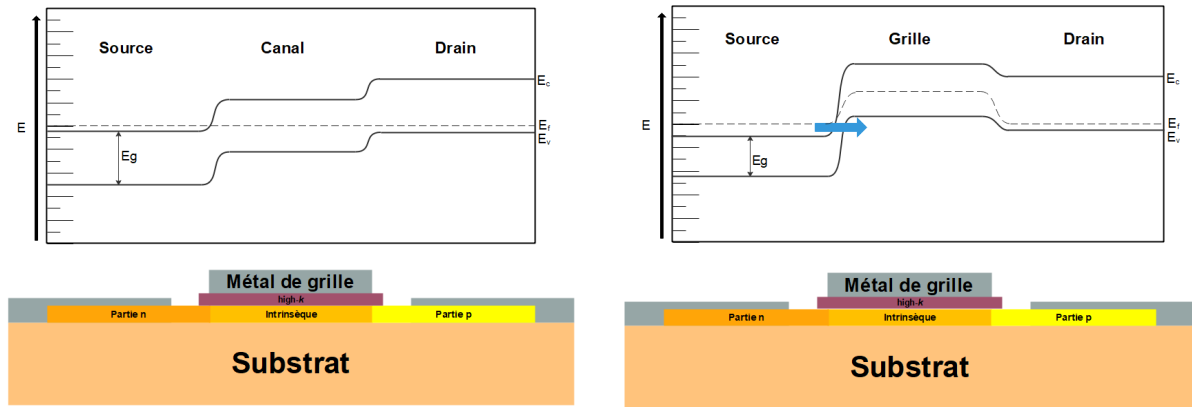


FIGURE 1.6 : Représentation schématique d'un transistor tunnel non polarisé et polarisé.

Grâce à ce mode d'injection des porteurs, les transistors à effet tunnel ne sont pas limités par le mécanisme de transport des porteurs dans le canal et ces dispositifs peuvent atteindre des valeurs de pentes sous le seuil inférieures à 60mV/dec. Ce phénomène a été démontré expérimentalement pour la première fois par J. Appenzeller et al. [13] en 2004, où ils ont atteint une pente sous le seuil de 40 mV/dec. En 2011, A.M Ionescu et H. Riel [14] ont démontré que la co-intégration de TFET avec la technologie CMOS pourrait réduire de manière significative la consommation énergétique des circuits basse consommation. C'est à ce titre que le rapport de l'IRDS de 2018 a défini le transistor tunnel comme l'un des candidats émergeant le plus prometteur pour de futures applications logiques.

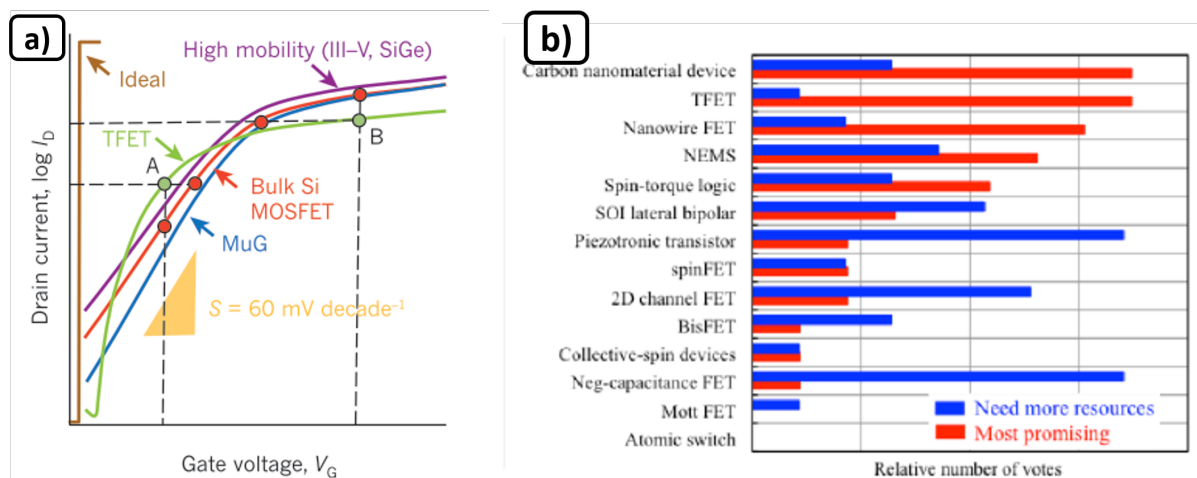


FIGURE 1.7 : Exemple de caractéristiques I_D - V_G de différents transistors, tiré de [14] et b) Estimation des meilleurs candidats pour de futures applications logiques basse consommation d'après l'IRDS 2018.

En somme, le transistor à effet tunnel à l'air tout désigné pour remplacer le MOSFET. Si ce n'est pas déjà le cas, c'est parce qu'il souffre d'un très faible courant passant, I_{on} , comparé à ce dernier. Le tableau 1.3 regroupe les caractéristiques nécessaires aux futurs dispositifs pour de futures applications CMOS.

D'après le rapport de l'IRDS 2018, un minimum de 1 à 10 $\mu\text{A}/\mu\text{m}$ est requis pour des applications basses consommations. Le meilleur résultat à ce jour est proposé par E.Memisevic [15] avec un courant de 67 nA/ μm avec une pente sous le seuil de 48 mV/dec dans un nanofil hétérostructuré InAs/GaAsSb/GaSb à grille enrobant. Ils ont également obtenu un dispositif présentant un courant de 10 $\mu\text{A}/\mu\text{m}$, mais avec une pente sous le seuil dégradée.

TABLE 1.3 : Tableau regroupant les majeures caractéristiques attendues pour les futurs dispositifs CMOS d'après l'IRDS 2018 "More Moore".

	Vdd (V)	SS (mV/dec)	I_{on} ($\mu\text{A}/\mu\text{m}$) ($I_{off} = 10 \text{ nA}/\mu\text{m}$)	I_{on} ($\mu\text{A}/\mu\text{m}$) ($I_{off} = 100 \text{ pA}/\mu\text{m}$)
2020	0,7	78	853	483
2022	0,7	82	911	495
2025	0,65	80	820	390

La difficulté majeure à surmonter pour rendre le transistor tunnel viable est donc l'association d'un fort courant I_{on} et d'une faible pente sous le seuil (idéalement sous les 60 mV/dec).

1.4.2 Influence du matériau sur l'effet tunnel

L'expression du courant dans un transistor à effet tunnel peut être approximée à la probabilité d'un effet tunnel bande à bande et est défini par l'expression, définie d'après le modèle de Hurkx et Klaassen [16] :

$$I_{on} \simeq \exp \left[-\frac{4\lambda\sqrt{2m^*}.E_g^{3/2}}{3qh(\Delta\Phi + E_g)} \right] \quad (1.8)$$

Avec λ qui correspond à la longueur d'écrantage (nous la décrirons plus en détail en partie 1.4.3), m^* la masse effective des porteurs, E_g le gap du matériau, q la charge élémentaire et h la constante de Planck. On remarque que le gap du matériau joue un rôle important sur l'effet tunnel. En effet plus ce dernier est petit, plus la probabilité d'un effet tunnel sera importante. Ce phénomène a largement été démontré [17, 18, 19]. C'est majoritairement pour cette raison que les meilleurs résultats pour des dispositifs TFET sont obtenus avec des matériaux à faible gap comme les alliages III-V. C'est également pour cette raison que nous avons choisi d'étudier l'alliage germanium-étain. En effet, comme précisé dans le tableau 1.2, il possède un très faible gap (entre 0,66 eV et 0,35 eV en fonction du pourcentage d'étain).

1.4.2.1 L'utilisation d'hétérostructures pour l'optimisation du TFET

Il serait donc préférable d'utiliser un matériau à faible gap pour augmenter le courant des transistors à effet tunnel. Cependant, l'intérêt majeur de ces dispositifs réside dans leur potentielle utilisation pour des systèmes basse consommation. Or, nous avons vu que la consommation dépend à la fois de la tension d'alimentation, Vdd, et du courant de fuite, I_{off} . L'utilisation de GeSn pour toute la structure reviendrait effectivement à augmenter I_{on} , mais augmenterait également les courants de fuite. En effet, les courants de fuite sont dus au mécanisme de génération-recombinaison SRH, lui-même dépendant des porteurs intrinsèques, n_i définis par la relation :

$$n_i = \sqrt{N_c N_v} \exp \left[\frac{-E_g}{2kT} \right] \quad (1.9)$$

Avec N_c et N_v les concentrations d'états dans les bandes de conduction et de valence, respectivement. On remarque que plus le gap est faible, plus la concentration de porteurs intrinsèque est élevée, et donc, que les courants de fuites sont plus importants. En plus de cela, le TFET est par nature ambipolaire, contrairement au MOSFET. En effet, l'effet tunnel peut tout à fait se produire entre le canal et le drain lors d'une polarisation inverse sur la grille (voir figure 1.6). Une solution pour réduire ces phénomènes au maximum est d'utiliser des matériaux de gap différents. Un matériau de faible gap pour la source, afin d'augmenter la probabilité d'effet tunnel à la jonction source/canal et un avec un gap plus élevé pour le canal et le drain pour limiter

les courants de fuite et l'effet ambipolaire. C'est d'ailleurs le genre de structure utilisée par de nombreuses équipes qui tentent d'atteindre de bonnes performances. Ainsi, la structure idéale pour un TFET de type p dans notre cas serait une hétérostructure $p - Si/Si/n - GeSn$ pour les drain/canal/source, respectivement.

1.4.3 Influence de l'architecture sur le fonctionnement des TFET

Nous avons vu dans la partie précédente pourquoi l'utilisation d'un matériau à faible gap est bénéfique pour les TFET. Maintenant, si on regarde l'expression régissant le courant d'un transistor tunnel (cf équation 1.8), on remarque que ce dernier dépend également d'un terme λ qui correspond à la longueur de Debye, également nommé la longueur d'écrantage. Ce terme définit l'efficacité de la polarisation du dispositif. Plus ce terme est petit, plus la polarisation sera efficace et plus le courant I_{on} sera élevé. La polarisation en elle-même dépend de la permittivité du semi-conducteur (ϵ_{sc}), de l'oxyde (ϵ_{ox}), de l'épaisseur du semi-conducteur (t_{sc}) et de celle de l'oxyde (t_{ox}). Cependant l'expression de λ change en fonction de l'architecture du dispositif et est décrite par J.P Colinge [20].

TABLE 1.4 : Expressions de lambda en fonction de l'architecture du transistor.

Architecture	Expression de lambda
Grille simple	$\lambda = \sqrt{\frac{\epsilon_{sc}}{\epsilon_{ox}} t_{sc} \cdot t_{ox}}$
Double grille	$\lambda = \sqrt{\frac{\epsilon_{sc}}{2 \cdot \epsilon_{ox}} t_{sc} \cdot t_{ox}}$
Quadruple grille	$\lambda = \sqrt{\frac{\epsilon_{sc}}{4 \cdot \epsilon_{ox}} t_{sc} \cdot t_{ox}}$
Grille enrobante	$\lambda = \sqrt{\frac{2 \cdot \epsilon_{sc} t_{ox}^2 \cdot \ln\left(1 + \frac{2 \cdot t_{ox}}{t_{sc}}\right) + \epsilon_{ox} \cdot t_{sc}^2}{16 \cdot \epsilon_{ox}}}$

On remarque que ce facteur diminue entre un dispositif à grille simple et un dispositif à deux ou quatre grilles. De la même manière, λ est d'autant plus réduit si l'on utilise un dispositif à grille enrobante (noté GAA pour "gate all around"). C'est principalement pour cette raison que nous avons choisi d'utiliser des dispositifs à base de nanofils.

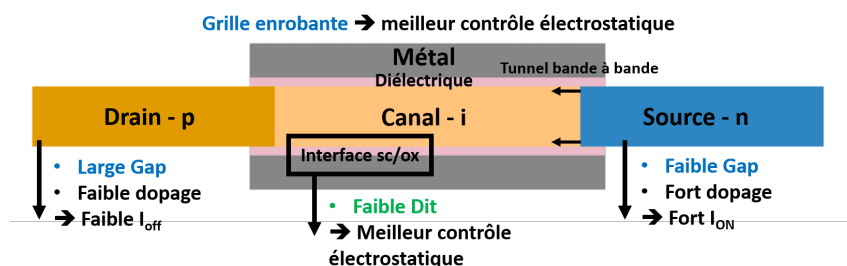


FIGURE 1.8 : Schéma représentant un transistor à effet tunnel avec les différents paramètres qui influent sur le courant à l'état passant.

La figure 1.8 présente le schéma d'un transistor à effet tunnel avec les différents paramètres qui influent sur le courant des transistors. L'architecture à grille enrobante améliore la polarisation du dispositif par rapport à une architecture planaire. Le faible gap de la source augmente la probabilité d'effet tunnel et donc le courant I_{ON} et le large gap du drain réduit le courant tunnel du côté drain en cas de polarisation inverse. Enfin, la faible densité d'états d'interface permet une

meilleure modulation des bandes d'énergie du canal, et donc, améliore le contrôle électrostatique du dispositif, mais également de limiter la génération de paire électron-trou assistée par les pièges (dite TAT pour "Trap assisted tunneling").

1.5 L'alliage semi-conducteur GeSn

1.5.1 Introduction et propriétés électroniques du GeSn

Le GeSn est un alliage semi-conducteur de la même colonne que le silicium. G.He et H.Atwater [21] furent les premiers à estimer ses propriétés électroniques et prédirent une diminution du gap avec l'introduction de l'étain ainsi qu'une transition d'un gap indirect à un gap direct pour une composition entre 11% et 15% d'étain.

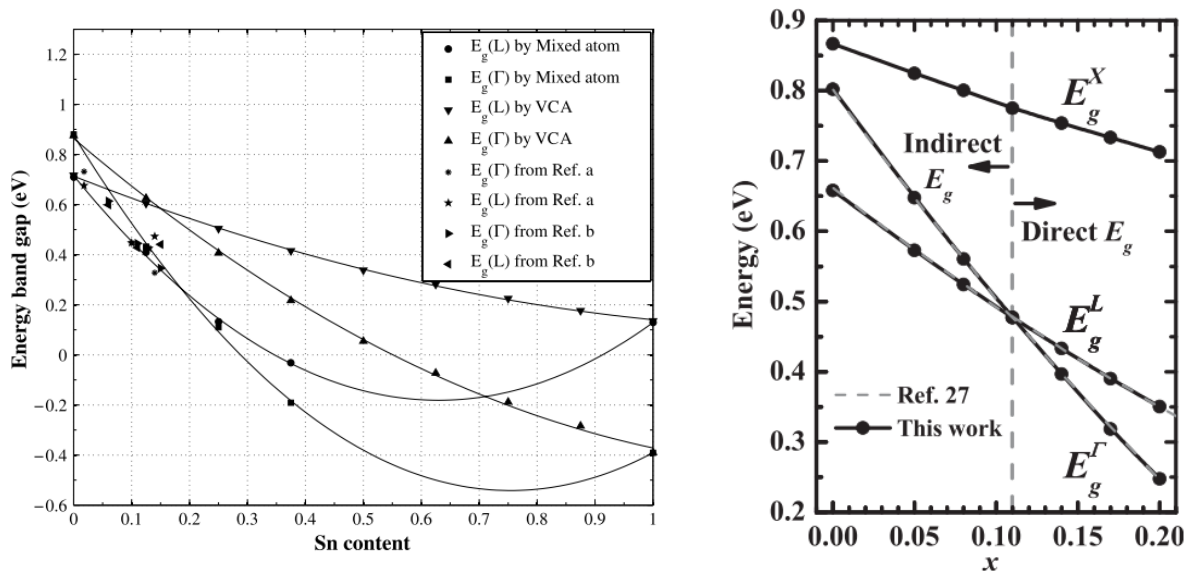


FIGURE 1.9 : Niveaux d'énergies des vallées Γ et L prédisant une transition d'un gap indirect à un gap direct, tiré de [22, 23]

En 2007, P.Moontragoon estima la transition indirect-direct pour une composition d'étain d'environ 15% [22]. Puis en 2012 K. Lu Low prédit un passage pour un taux d'étain aux alentours de 11% [23]. Enfin, en 2014 A. Attiaoui prédit cette transition aux alentours de 8% d'étain en prenant en compte la contrainte induite sur l'alliage par l'ajout de l'étain [24]. Ce changement de nature du gap rendit l'alliage très intéressant pour des applications opto-électroniques et de nombreuses recherches furent alors menées.

En plus de cette transition indirect-direct, le GeSn possède une mobilité des porteurs très élevée (cf tableau 1.2). En effet, J. Sau et M. Cohen [25] ont calculé la mobilité théorique des trous et des électrons dans un alliage contenant 8% d'étain. Ils ont trouvé une mobilité des trous de $4500 \text{ cm}^2/\text{V.s}$, ce qui en fait, théoriquement, le matériau possédant la plus haute mobilité pour les trous. Toutes ces caractéristiques rendent cet alliage très intéressant pour des applications électroniques et opto-électroniques. De ce fait, de nombreuses équipes ont étudié sa synthèse.

1.5.2 Épitaxie et stabilité du GeSn

Si le GeSn présente de nombreux avantages pour les futures applications, c'est un réel challenge de le synthétiser et de l'utiliser. En effet, l'étain est un métal post-transition qui possède deux arrangements atomiques en fonction de la température. En dessous de 13°C il adopte une structure diamant, comme le silicium et le germanium, et se comporte comme un semi-conducteur. On l'appelle alors étain α , ou encore étain gris. Au-delà de 13°C , il prend un arrangement tétragonal et on le nomme étain β , ou étain blanc. Ce comportement pose de nombreux soucis lorsque l'on souhaite former et utiliser du GeSn.

Premièrement, l'étain a une très faible solubilité dans le germanium à haute température comme le montre le diagramme de phase en figure 1.10. En effet, au-delà du point de fusion de l'étain, environ 231°C, ce dernier devient instable au-delà de 1,5% d'étain. On a à ce moment deux phases, le germanium solide et l'étain liquide, qui auront tendance à se séparer.

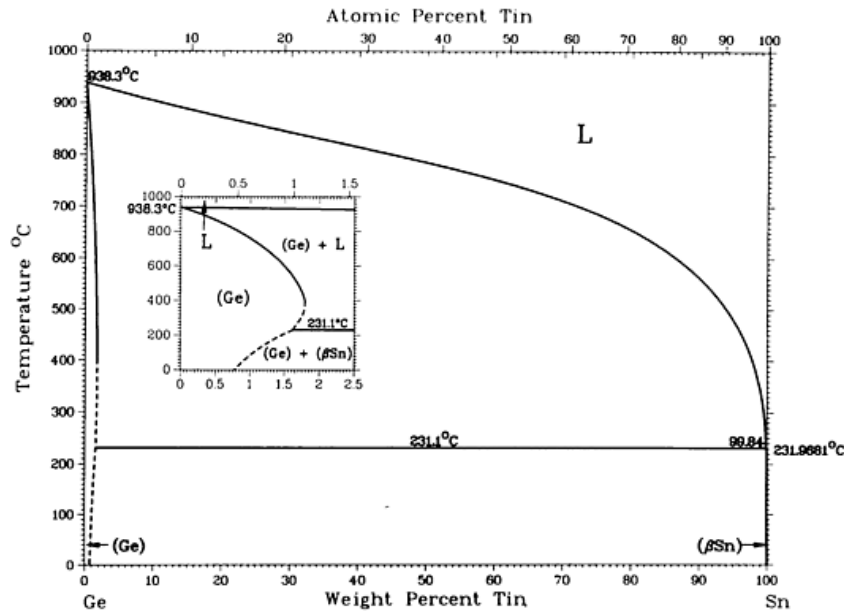


FIGURE 1.10 : Diagramme de phase du système germanium-étain d'après [26]

Cela signifie que si l'on souhaite former du GeSn, il sera très difficile de le faire avec une technique d'épitaxie qui requiert des températures élevées. Cette faible solubilité amène également de nombreux soucis lors de l'utilisation de couches GeSn. En effet, cette instabilité impose un certain budget thermique lorsque l'on souhaite réaliser des dispositifs (lors des recuits d'activation par exemple). C'est notamment ce phénomène qui limite fortement la réalisation de transistors à base de GeSn avec un fort pourcentage d'étain. En effet, la réalisation d'un transistor (de manière classique) requiert un recuit d'activation des dopants. Cette température de recuit est généralement bien au-delà du budget thermique imposé par l'alliage et donc, détruit ce dernier. Deuxièmement, l'étain et le germanium ont une grande différence de paramètre de maille, de près de 15%, avec un paramètre de maille de 5,65 Å pour le germanium et 6,49 Å pour l'étain. Cela a deux conséquences majeures. Ça rend, encore une fois, l'alliage plus instable et donc compliqué à réaliser. Puis, le paramètre de maille de l'alliage augmente avec l'augmentation du taux d'étain dans ce dernier. Cela signifie que plus il y a d'étain dans les couches, plus il y aura de dislocations lors d'une épitaxie directement réalisée sur silicium.

Pour plus de clarté, nous allons lister les avantages et inconvénients dans le tableau ci-dessous

TABLE 1.5 : Avantages et inconvénients du GeSn.

Avantages	Inconvénients
-Mobilité électronique très élevée -Gap direct -Faible gap ($\leq 0,66eV$)	-Difficulté d'épitaxie -Impose un budget thermique empêchant les recuits d'activation

1.6 Conclusion du chapitre d'introduction : Objectifs et organisation de cette thèse

Cette thèse aura pour objectif de réaliser des transistors à effet tunnel à base de nanofils GeSn pour de futures applications basse consommation. La thèse sera composée de trois parties distinctes qui formeront les trois prochains chapitres.

Le premier chapitre sera consacré à la croissance et à l'étude des nanofils GeSn homostructurés ainsi qu'à la réalisation d'hétérostructures qui serviront à la réalisation des transistors. Dans ce chapitre nous commencerons par présenter la méthode de croissance que nous avons choisie, la croissance de nanofils par le mécanisme vapeur-liquide-solide lors d'un dépôt chimique en phase vapeur (noté "CVD-VLS" pour chemical vapor deposition vapor-liquid-solid). Nous présenterons les avantages et inconvénients de cette méthode de croissance comparée aux autres méthodes de réalisation des nanofils. Nous présenterons ensuite la croissance des nanofils GeSn puis leurs caractérisations physico-chimiques. Nous tenterons d'expliquer les phénomènes mis en œuvre lors de la croissance afin d'améliorer la qualité des nanofils. Nous finirons ce chapitre en réalisant et caractérisant des hétérostructures $p - Ge/GeSn/n - GeSn$ et $p - Si/Si/n - Ge$.

Le deuxième chapitre sera, quant à lui, consacré à l'étude de l'interface métal-oxyde-semiconducteur (MOS) sur GeSn. En effet, pour obtenir de bonnes performances lorsque l'on réalise un transistor à effet de champ, il faut que l'interface oxyde-semiconducteur soit de bonne qualité. Afin de contrôler la qualité des structures MOS, nous réaliserons des mesures C-V que nous évaluerons à l'aide d'un modèle. Nous présenterons donc ce modèle et pourquoi nous avons adopté cette approche de caractérisation. Afin d'améliorer les capacités MOS sur GeSn, nous commencerons par étudier l'effet de différents traitements chimiques dans le but de passiver la surface du GeSn. Nous verrons pourquoi l'utilisation de tels traitements est bénéfique à la réalisation de ces structures et nous définirons une procédure de passivation optimale. Après avoir choisi un traitement chimique adapté, nous étudierons l'impact qu'a le diélectrique que l'on dépose sur nos couches GeSn. En effet, pour former la grille il est courant, dans l'industrie, d'utiliser un empilement de diélectriques plutôt qu'une seule couche. Nous étudierons donc comment se comporte le GeSn lorsque l'on dépose du HfO_2 et nous tenterons d'identifier le meilleur empilement possible. Enfin, nous finirons par observer l'effet qu'à la variation du taux d'étain dans les couches sur les performances des capacités MOS.

Le troisième chapitre sera, quant à lui, dédié à la fabrication et à la caractérisation de dispositifs TFET. Pour cela nous utiliserons les hétérostructures développées dans la première partie de cette thèse. Dans un premier temps, afin de s'assurer que les nanofils développés sont bien aptes à servir de base pour des TFET, les niveaux de dopages de chaque partie seront étudiés. Pour cela des mesures 4 pointes seront effectuées sur ces derniers afin de mesurer leurs résistances et donc d'en déduire leurs dopages. Nous présenterons ensuite la méthode d'intégration des nanofils et des problèmes qui sont survenus. Les structures seront ensuite caractérisées et comparées à la littérature.

Enfin, nous clôturerons cette thèse par un chapitre de conclusion et de perspectives. Il aura pour but de présenter les principaux résultats obtenus, tous chapitres confondus, puis d'offrir des perspectives quand à la suite de cette thèse.

Chapitre 2

Élaboration et caractérisation de nanofils $Ge_{1-x}Sn_x$

Nous présenterons, dans ce deuxième chapitre, les méthodes de réalisation des nanofils, et tout particulièrement, la croissance dite "bottom-up" par le mécanisme vapeur-liquide-solide lors d'un dépôt chimique en phase vapeur (CVD) qui a été utilisé durant cette thèse. Nous présenterons la croissance et l'analyse physico-chimique des nanofils d'alliage $Ge_{1-x}Sn_x$. Les nanofils sont crus avec des précurseurs compatibles avec l'industrie de la micro électronique tels que le germane (GeH_4) et le tétrachlorure d'étain ($SnCl_4$) au vu de leurs faibles coûts comparés à d'autres précurseurs métallo-organiques. Pour cela, un bulleur contenant le ($SnCl_4$) a spécifiquement été installé sur la machine de croissance CVD. Des hypothèses concernant les mécanismes de croissance des nanofils $Ge_{1-x}Sn_x$ et notamment de l'incorporation de l'étain dans les nanofils seront proposées et vérifiées par des expériences complémentaires. Enfin, nous présenterons la croissance d'hétérostructures $p-Si/Si/n-Ge$ et $p-Ge/GeSn/n-GeSn$ qui serviront par la suite à la réalisation des transistors à effet tunnel.

2.1 Méthodes de fabrication des nanofils

On distingue, en matière de fabrication de nanofils, deux approches majeures. Il y a l'approche dite "top-down" qui consiste à graver un substrat couplé à des étapes de photolithographie pour former des nanofils. Il est alors possible de réaliser deux types de structure, les nanofils verticaux et les nanofils suspendus. La seconde méthode, dite "bottom-up" consiste à utiliser divers mécanismes de croissance permettant d'épitaxier directement des nanofils sur un substrat. Parmi ceux-ci nous utiliserons le mécanisme vapeur-liquide-solide (VLS) pour fabriquer nos nanofils, mais il en existe d'autres comme le mécanisme vapeur-solide-solide (VSS), etc. Nous présenterons principalement les méthodes "bottom-up" et tout particulièrement celle que nous avons utilisée, la croissance CVD-VLS.

2.1.1 Les méthodes d'épitaxie

Avant de présenter les différentes techniques pour créer des nanofils, il semble important de présenter les principales méthodes d'épitaxie. En effet, l'approche bottom-up se base majoritairement sur la différence de cristallisation de la matière de manière localisée. Ainsi, un même mécanisme de croissance, par exemple la VLS, donnera des résultats totalement différents en utilisant une méthode de croissance CVD ou une méthode d'épitaxie par jets moléculaires.

La croissance par jets moléculaires : Dite "MBE" pour "Molecular Beam Epitaxy", consiste à évaporer, le plus souvent par effet joule, des sources solides de matériaux ultras purs de manière séparées. Ces matériaux évaporés vont alors cristalliser sur le substrat et former l'alliage souhaité. Cette approche permet des épitaxies à de très basses températures comparées aux autres méthodes de croissance (environ 150°C pour le GeSn contre 300°C minimum par CVD). La méthode présente de nombreux avantages, notamment la faible température de croissance.

La croissance par CVD : pour "Chemical Vapor Deposition" avec quelques déclinaisons telles APCVD, LPCVD ou UHVCVD pour "atmosphérique" CVD, "Low pressure" CVD et "UltraHigh Vacuum" CVD. La croissance par CVD comporte beaucoup de variantes dont la MOCVD que nous évoquerons plus bas. C'est cette méthode que nous utiliserons dans cette thèse pour la croissance des nanofils, nous allons donc la décrire plus en détail. La technique consiste à introduire dans une chambre de croissance des précurseurs chimiques inorganiques qui se décomposeront sur les surfaces. Dans notre cas, ces précurseurs sont le silane (SiH_4), le germane (GeH_4) et le tétrachlorure d'étain ($SnCl_4$) qui apportent le silicium, le germanium et l'étain. Nous utilisons également de la phosphine (PH_3) et du diborane (B_2H_6) qui permettent de doper les matériaux durant la croissance. Enfin, nous utilisons de l'acide chlorhydrique (HCl) pour réduire la croissance 2D et favoriser la formation de nanofils, puis du diazote comme gaz porteur. La plupart des précurseurs ont une enthalpie libre de formation positive, signifiant qu'ils sont préférentiellement instables. Prenons le cas du germane, son énergie de Gibbs de formation est de $113.4 \text{ kJ.mol}^{-1}$ à température et pression ambiantes et il se décompose selon la relation :



Le dihydrogène et le germanium gazeux ont une énergie de Gibbs de 0 et $335.9 \text{ kJ.mol}^{-1}$, la décomposition spontanée dans le vide est donc fortement défavorisée d'un point de vue énergétique. Cependant, le germanium cristallin ayant une énergie de Gibbs de formation nulle, la réaction est alors favorable à la formation de cristaux. Ce processus est similaire pour la plupart des précurseurs et permet la croissance de couches minces homogènes ou d'alliages.

La croissance par organométallique CVD, ou MOCVD : Ici, le principe est le même que pour la croissance CVD, la différence réside dans les précurseurs utilisés. Dénommés orga-

nométalliques, ils sont généralement composés d'un ou plusieurs atomes de la couche à épitaxier liés à des chaînes organiques carbonées.



Formule structurale du germane GeH_4

Formule structurale du TMGe $Ge(CH_3)_4$.

FIGURE 2.1 : Différence entre une molécule inorganique et organique.

La croissance d'un matériau s'effectue à l'aide de deux précurseurs de nature différente, à savoir un organique et un inorganique. Partons d'un substrat totalement hydrogéné. Lorsque l'on introduit du TMGa, deux des composés méthylés (CH_3) vont se lier à un atome d'hydrogène pour former du méthane (CH_4) et ainsi libérer des liaisons vacantes sur la surface. L'atome de gallium pourra alors se lier au substrat. Une molécule inorganique (par exemple du PH_3 si l'on souhaite former du GaP) pourra céder un de ces atomes d'hydrogène pour libérer la liaison occupée par le dernier composé éthyle et ainsi former la couche mince. Étant donné que les composés inorganiques peuvent réagir entre eux, ces derniers sont généralement en sous-régime par rapport aux composants organiques afin d'éviter la formation d'amas et conserver une stoechiométrie constante. L'avantage majeur de cette technique de croissance est qu'elle permet d'atteindre d'excellentes rugosités de surface au vu de la méthode de croissance. Cependant elle requiert deux composés différents, ce qui explique qu'elle est quasi exclusivement employée pour la croissance de composés III-V. Il est cependant possible de faire croître des couches comportant un seul élément [27], au prix d'une vitesse de croissance réduite.

2.1.2 Les mécanismes de croissance "bottom-up"

2.1.2.1 La croissance sans catalyseur

La croissance de nanofils sans catalyseur est possible grâce aux précurseurs métallo-organiques. La méthode consiste à déterminer une direction cristallographique préférentielle à la décomposition des précurseurs et à se placer aux conditions limites de croissance. Ces conditions (température, pression, flux de précurseurs ..) ne sont pas uniques et dépendent très fortement des matériaux que l'on souhaite faire croître ainsi que de leurs précurseurs [28].

L'image ci-contre montre un exemple de croissance par SA-MOCVD (Selective Area MOCVD) d'un nanofil InP. Le substrat, initialement recouvert de SiO_2 est sélectivement gravé à certains endroits pour retirer l'oxyde et faire apparaître le substrat cristallin. La croissance par MOCVD est alors amorcée et n'est effective que sur le substrat cristallin. Si les conditions sont optimisées, la croissance se fera majoritairement selon l'axe préférentiel à la nucléation, souvent l'axe $\langle 111 \rangle$.

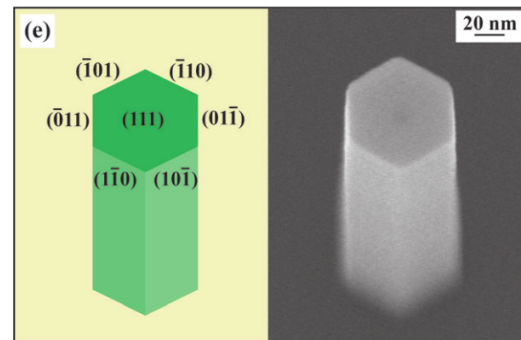


FIGURE 2.2 : Exemple de croissance sans catalyseur tiré de [29]

C'est une approche peu répandue comparée à la croissance catalysée car elle est difficile à mettre en œuvre. Elle présente néanmoins quelques avantages non négligeables. En effet l'absence de catalyseur métallique (souvent en or) la rend plus attractive pour une application industrielle.

2.1.2.2 La croissance catalysée

La méthode la plus largement répandue pour la croissance de nanofils se fait par le mécanisme VLS, pour "Vapeur Liquide Solide". Mis en évidence par Wagner et Ellis [30], le principe est d'utiliser un catalyseur qui favorisera la décomposition des précurseurs. Le catalyseur, dans la majorité des cas de l'or, est généralement déposé soit sous forme colloïdale sur un substrat, soit évaporé en fine couche puis démouillé juste avant la croissance.

La croissance de nanofils : Prenons l'exemple de nanofils de germanium que nous souhaitons faire croître sur un substrat de germanium dans un réacteur CVD. Nous l'avons vu plus haut, les précurseurs peuvent se décomposer plus ou moins aisément en fonction de l'enthalpie libre de réaction, notée $\Delta_r G$ (aussi appelé énergie de Gibbs de réaction). L'enthalpie libre de réaction correspond à la somme des enthalpies libres de formation des produits d'une réaction, à laquelle nous soustrayons la somme des enthalpies libres de formation des réactants :

$$\Delta_r G = \sum \Delta_f G_{\text{produits}} - \sum \Delta_f G_{\text{réactants}} \quad (2.2)$$

Si $\Delta_r G$ est négatif, cela signifie que l'énergie globale des réactants est plus élevée que l'énergie des produits et donc que la réaction se fera bien dans ce sens. L'énergie de Gibbs de formation se calcule à partir de l'enthalpie, de l'entropie des composés et de la température du système :

$$\Delta_f G = \Delta_f H - T * \Delta_f S \quad (2.3)$$

Ces valeurs sont généralement fournies à une température et une pression données, par exemple 25°C, 1 ATM pour [31]. Il est cependant possible d'adapter ces valeurs à notre système selon la formule :

$$\begin{aligned} \Delta_f G(T, P) = & \Delta_f H + (C_P * 10^{-3} * (T - T1)) \\ & - \left(T * \left(S + C_P * 10^{-3} * \ln\left(\frac{T}{T1}\right) \right) \right) \\ & + \left(n * R * T * \ln\left(\frac{P}{P1}\right) \right) \end{aligned} \quad (2.4)$$

Avec $\Delta_f H$ l'enthalpie, C_P la capacité calorifique, S l'entropie, T la température (en Kelvin), $T1$ la température de référence, P la pression, $P1$ la pression de référence, n le nombre de moles dans notre système et R la constante des gaz parfaits. Par exemple, la réaction $GeH_4 \rightarrow Ge + 2H_2$ passe de $-116.38 \text{ kJ.mole}^{-1}$ à $-181.53 \text{ kJ.mole}^{-1}$ lorsque la température passe de 25°C à 600°C, à 18 Torr. Augmenter la température favorise donc la réaction. Mais les réactions ne dépendent pas uniquement des énergies globales de début et de fin d'un système.

En effet, la transition d'un état à un autre demande une énergie d'activation, le plus souvent décrit par l'équation d'Arrhenius :

$$k = A * e^{-\frac{Ea}{R*T}}$$

Où A est une constante et Ea représente l'énergie d'activation.

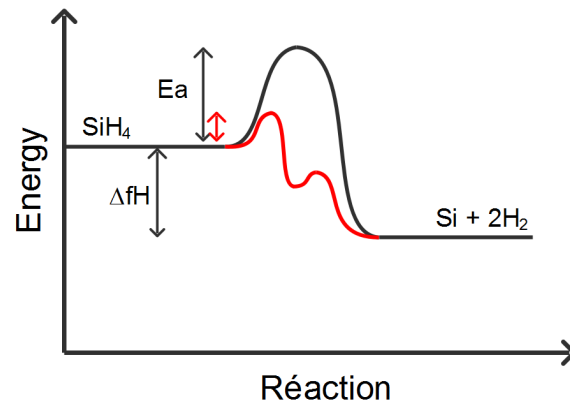


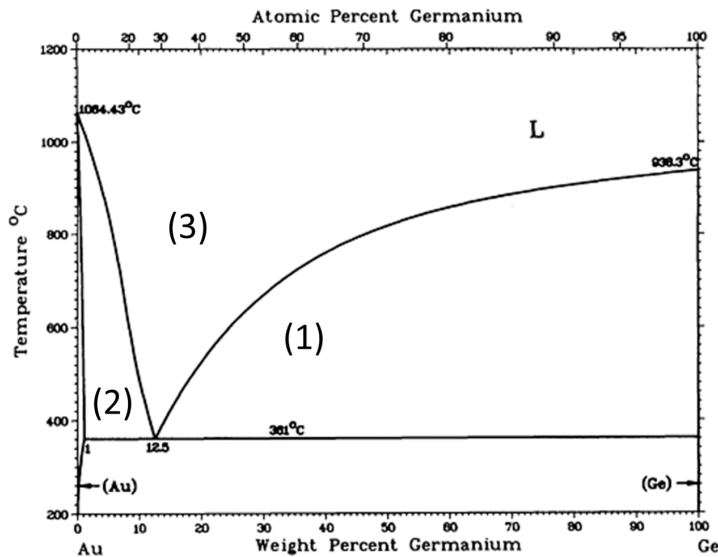
FIGURE 2.3 : Schéma représentatif de l'énergie d'activation nécessaire à une réaction chimique avec catalyseur (en rouge) et sans catalyseur (en noir).

On notera une équation analogue décrite par Henry Eyring faisant intervenir l'énergie de Gibbs. [32]

$$k = \frac{\kappa * k_B * T}{h} * e^{-\frac{\Delta_f G}{R*T}} \quad (2.5)$$

Où k représente le coefficient de vitesse, κ le coefficient de transmission, k_B la constante de Boltzmann et h la constante de Planck. La vitesse de décomposition étant favorisée avec la présence d'un catalyseur, une quantité de matière plus importante sera absorbée par ce dernier que par le substrat. Le catalyseur (souvent de l'or déposé par évaporation ou sous forme colloïdale) va alors se "remplir" de germanium. Nous obtenons alors un liquide formé de deux éléments qui peut être décrit par un diagramme de phase (montré sur la figure 2.4).

Comme nous l'avons évoqué plus haut, pour que l'effet catalyseur ait lieu, l'or doit être liquide, ce qui n'est pas le cas à 363°C. Cependant, lorsque l'on chauffe un substrat de germanium recouvert de colloïdes d'or, ceux-ci vont subtiliser du germanium au substrat pour atteindre un point d'équilibre aux alentours de $Au_{0.72}Ge_{0.28}$. La nature du substrat et du catalyseur est donc primordiale pour la croissance VLS. À ce moment, si l'on introduit du germane dans la chambre de croissance, le catalyseur va sursaturer en germanium et ce dernier va cristalliser à l'interface liquide-solide. La figure 2.5 nous montre les différentes étapes de la croissance.



On remarque sur cette figure 4 zones bien distinctes. Sous la barre horizontale des 363°C, l'alliage est solide, dans la zone (1) c'est un mélange liquide or-germanium avec des nucléis de germanium solide, dans la zone (2) c'est un mélange liquide or-germanium avec des nucléis d'or solide, et dans la zone (3) c'est un mélange entièrement liquide.

FIGURE 2.4 : Diagramme binaire du système or-germanium tiré de [33].

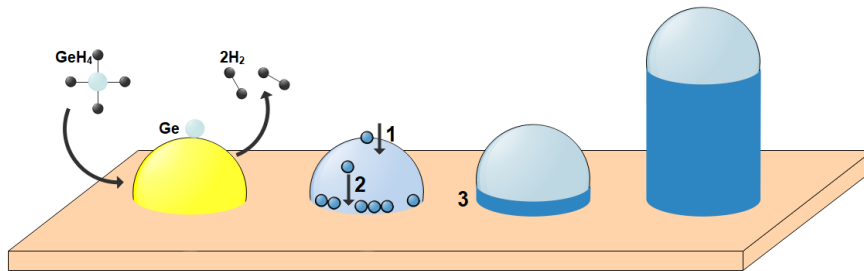


FIGURE 2.5 : Schéma représentatif de la croissance de nanofils de germanium par CVD-VLS.

Il est généralement admis que la vitesse de croissance dépend des trois phénomènes marqués sur le schéma, à savoir (1) l'incorporation des précurseurs (2) la diffusion à travers le catalyseur et (3) la nucléation à l'interface, avec en plus, le taux d'acheminement des précurseurs. Ces trois phénomènes dépendent de la différence de potentiel chimique, qui est l'énergie libre de Gibbs molaire partiel entre chaque phase [34] :

$$\mu = \left(\frac{\partial G}{\partial n} \right)_{T,P} \quad (2.6)$$

Où G représente l'énergie libre de Gibbs et n le nombre de mol. Plus cette différence d'énergie entre les différentes phases est importante, plus la croissance sera rapide.

Le cas du GeSn : La croissance d'un alliage germanium-étain est particulière pour la simple raison que l'étain ne fait pas partie de la même famille que le germanium. En effet, le germanium et le silicium sont des métalloïdes, ce qui rend la croissance CVD-VLS de l'alliage SiGe "aisé", tant leurs diagrammes de phase avec l'or sont très similaires. Cependant, l'étain fait partie de la famille des métaux post-transition, et a un diagramme de phase avec l'or très différent de celui du germanium (cf figure 2.6).

Là où le germanium et le silicium partagent un eutectique avec l'or aux alentours de 360°C, l'étain a un eutectique à 217°C pour une composition de $Au_{0.06}Sn_{0.94}$ et un à 278°C pour une composition de $Au_{0.7}Sn_{0.3}$. Trois concentrations d'étain permettent un passage du solidus à 360°C, à 26%, 40% et 60% d'étain (en pourcentage atomique), dont seule la valeur à 40% tend

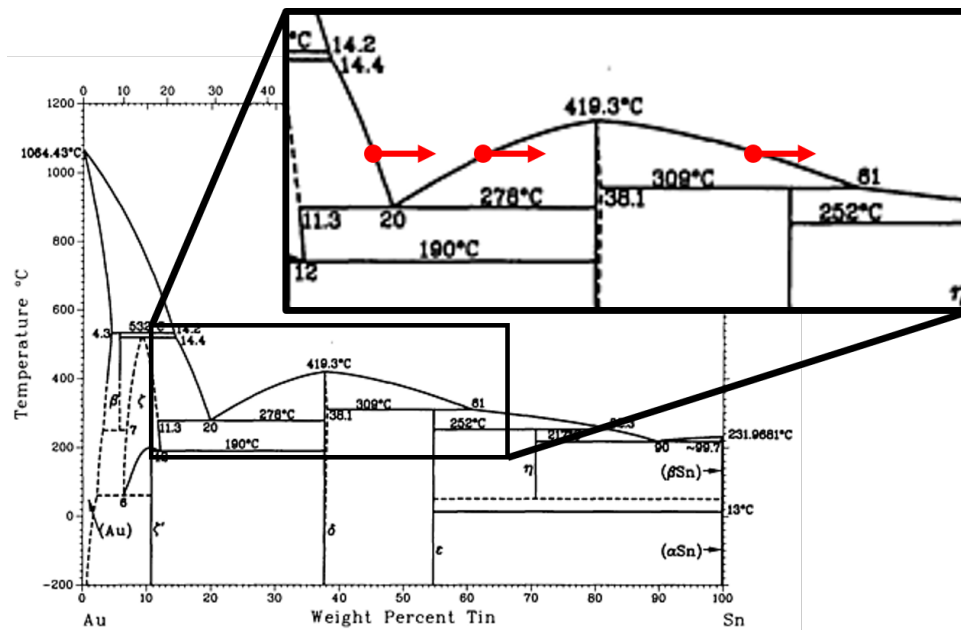


FIGURE 2.6 : Diagramme de phase binaire entre l'or et l'étain. Les flèches rouges indiquent les points de passage du liquidus à une température de 360°C.

vers une solidification de l'étain. En plus d'une concentration d'équilibre de l'étain plus haute, le gradient du solidus est beaucoup moins important dans le cas de l'étain que dans le cas du germanium. Cela signifie que la cristallisation de l'étain sera beaucoup plus lente que celle du germanium, et donc, que son incorporation sera peu favorisée comparée à celle du germanium.

2.1.3 Conclusion sur les méthodes de croissance

Toutes ces méthodes de réalisation des nanofils présentent chacune des avantages et des inconvénients. Il est difficile de les comparer, car elles sont toutes très différentes en termes de température, cinétique de croissance, etc. Certaines de ces méthodes, comme la croissance sans catalyseur par SA-MOCVD, n'ont pas encore été explorées pour la réalisation de nanofils GeSn. D'autres, au contraire, présentent déjà des résultats intéressants en termes de taux d'étain incorporé [35].

2.2 Croissance de nanofils $Ge_{1-x}Sn_x$

2.2.1 État de l'art

2.2.1.1 La croissance en une phase

À ce jour, l'alliage GeSn est un matériau émergent qui a pris énormément d'ampleur dans la dernière décennie. La base bibliographique concernant la croissance de ce matériau reste mince comparée aux alliages III-V, et tout particulièrement lorsque l'on réduit le champ de recherche à la croissance CVD-VLS. Il n'y a, à ce jour, que deux publications faisant état d'une croissance de nanofils GeSn directe avec un fort taux d'étain [35, 36]. S.Biswas présente des nanofils crus par le mécanisme superliquide-liquide-solide (SLS), contenant près de 10% d'étain. Les précurseurs utilisés sont du Diphénilgermane ($C_{12}H_{12}Ge$) et de l'allyltributylstannane ($C_{15}H_{32}Sn$). Les auteurs affirment que l'incorporation de l'étain sera favorisée pour de très fortes vitesses de croissance des nanofils. Ainsi ils ont utilisé des catalyseurs d'or et d'alliage or-argent. Comme expliqué dans une de leurs précédentes publications [37], cet alliage permettrait de réduire la concentration d'équi-

libre des composés à croître dans le catalyseur et ainsi d'augmenter la différence de potentiel chimique entre le catalyseur et le cristal selon la formule :

$$\Delta\mu = k_b T * \ln\left(\frac{C}{C_e}\right) \quad (2.7)$$

Où C est la concentration des différents composés dans le catalyseur et C_e leurs concentrations d'équilibre. D'après eux, introduire de l'argent dans le catalyseur permet de réduire cette concentration d'équilibre, augmentant de fait la vitesse de croissance et favorisant l'incorporation de l'étain. Cependant, comme montrée dans la figure 2.7, la concentration d'équilibre du germanium ne change que très peu avec un alliage Au-Ag, et ce, peu importe la composition, de ce dernier.

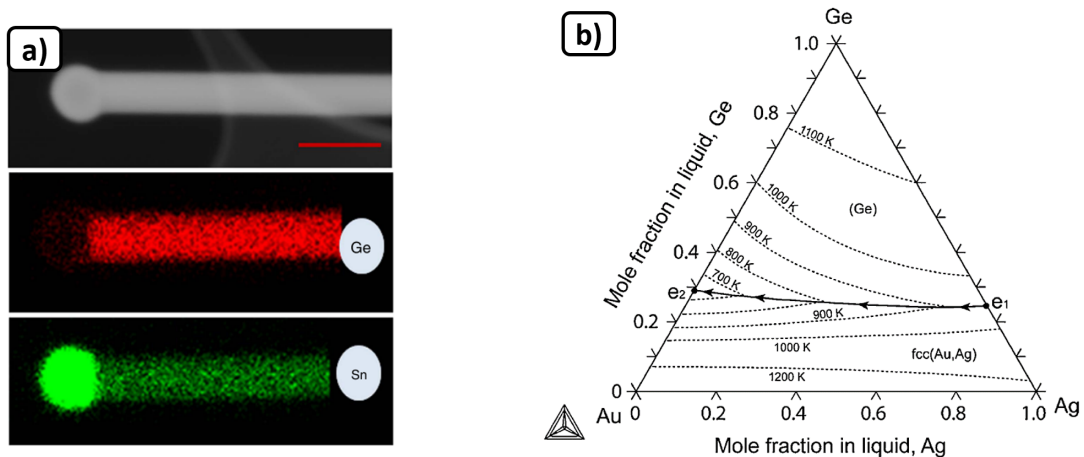


FIGURE 2.7 : a) Analyses STEM et STEM-EDX d'un nanofil GeSn obtenus par S. Biswas et al. [35] et b) Diagramme ternaire Or-Argent-Germanium, tiré de [38].

Le diagramme ternaire or-argent-germanium est bien plus complexe que celui de la figure 2.4, il présente cependant plusieurs eutectiques en fonction des compositions, tous très proches des 80-90% d'étain. À priori, la concentration d'équilibre ne devrait pas radicalement influencer la vitesse de croissance dans le cadre de nanofils germanium et même ralentir l'incorporation de l'étain pour des nanofils GeSn. Nous reviendrons plus en détail à cette discussion après avoir présenté nos résultats.

Plus récemment, M.S Seifner et al. [36] présentent une croissance CVD-VLS. De l'étain est dans un premier temps déposé par CVD avec un précurseur $Sn(N(CH_3)_2)_2$ sur un substrat de germanium (111) à 548-573 °K ($\approx 275-300C$). Cet étain servira par la suite à la fois de catalyseur et de source d'étain pour l'alliage. Le précurseur de germanium utilisé est du tert-butylgermane (GeC_4H_{12}).

Les nanofils ainsi créés contiennent un taux d'étain d'environ 15-20 %. ils présentent cependant une forme conique, due à la dissolution de l'étain dans le nanofil, réduisant la taille de ce dernier progressivement. De plus, ils présentent une variation de leurs tailles, provenant de la différence de taille du catalyseur avant la croissance. Pour finir, il semble que les nanofils de trop grand diamètre ne forment pas des nanofils verticaux, mais des structures attachées au substrat comme montré sur la figure 2.8. L'approche reste cependant intéressante et à approfondir. En effet, avec un apport d'étain durant la croissance pour stabiliser le diamètre des nanofils et des catalyseurs de taille constante, il serait possible de réaliser des nanofils GeSn droits avec un taux d'étain aux alentours de 10%.

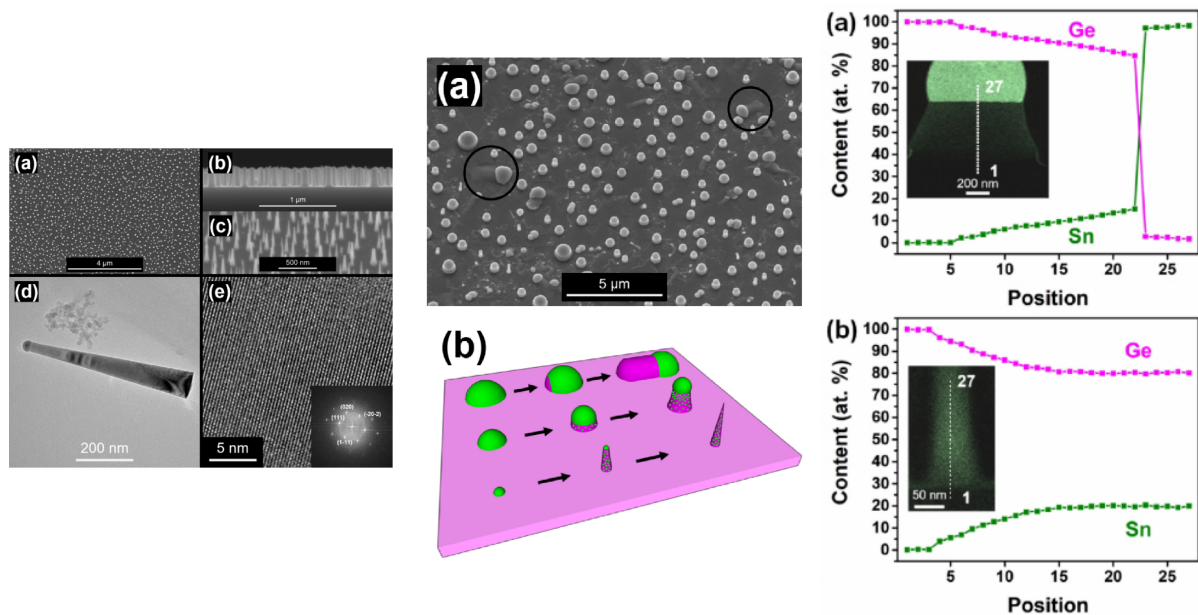


FIGURE 2.8 : Croissance de nanofils GeSn par CVD-VLS, tiré de [36]. Les images MEB présentent des nanofils de diamètre non uniforme ainsi que certains nanofils crûs sur le plan du substrat. Les analyses STEM-EDX révèlent la présence d'étain dans les nanofils qui augmente graduellement selon l'axe $\langle 111 \rangle$ (sens de la croissance).

2.2.1.2 Structures cœur-coquille

Une structure cœur-coquille consiste comme son nom l'indique à faire croître un nanofil d'un matériau (du germanium dans ce cas) et d'épitaxier le matériau souhaité autour de ce dernier. Quelques équipes ont déjà réalisé de telles structures [39, 40] par CVD-VLS pour le cœur puis par CVD pour la coquille. Meng et al. sont les premiers à avoir réalisé des structures cœur-coquille avec environ 4% d'étain cristallin dans la coquille plus quelques noyaux d'étain sur les parois des nanofils. Assali et al. [40] ont réalisé le même genre de structures avec un gradient d'étain allant de 8 à 13% d'étain depuis l'intérieur de la coquille jusqu'à la surface. Grâce à cette approche, il est possible de s'affranchir des effets limitant du catalyseur qui entrave l'incorporation de l'étain. Cependant, il n'est pas possible de réaliser des jonctions axiales, mais uniquement radiales. Cela n'empêche pas la fabrication de transistors, mais les étapes technologiques sont beaucoup plus complexes que pour des nanofils à jonctions axiales.

2.2.2 Résultats expérimentaux

2.2.2.1 Le réacteur CVD

La machine utilisée pour la croissance des nanofils est une CVD faible pression de la firme FirstNano® de la marque EasyTube™3000. Le chauffage du substrat se fait par les parois du tube de croissance et est contrôlé par trois thermocouples au centre et à chaque extrémité du porte-substrat. Cette méthode de chauffage est simple à mettre en œuvre, mais présente quelques inconvénients comparées aux machines de croissance à parois froides. En effet, lors d'une croissance, les matériaux épitaxiés peuvent se déposer sur les parois, affectant alors la pression partielle des précurseurs et "contaminant" le tube pour les prochaines croissances. Ainsi, avant de lancer une croissance de nanofils, il faut s'assurer que le tube n'est pas contaminé. Le cas échéant, il faudrait en toute rigueur conditionner le tube pour notre croissance. Des colloïdes d'or de diamètre 20, 50 et 100 nm ont été utilisés comme catalyseurs. L'avantage des colloïdes par rapport à une couche d'or déposée par évaporation réside dans le diamètre calibré et constant de ces

derniers, offrant une meilleure répétabilité de nos procédés de croissance. La plupart des précurseurs pour les croissances (SiH_4 , GeH_4 , B_2H_6 , PH_3 et HCl) sont contenus sous forme gazeuse dans des bouteilles et sont directement acheminés par des lignes de gaz. La machine bénéficie également de deux gaz porteurs, du dihydrogène contenu dans une bouteille et du diazote. Le précurseur de l'étain, le tétrachlorure d'étain, est contenu sous forme liquide dans un bulleur ajouté spécifiquement pour la croissance de nanofils GeSn. Le bulleur possède un système de contrôle de température et de pression permettant de choisir ces derniers sur une large plage, en fonction de la quantité de $SnCl_4$ que nous souhaitons injecter durant la croissance. En plus de cela, un manomètre permet de contrôler le flux d'azote passant à travers le bulleur, ce qui ajoute une possibilité de plus pour faire varier le flux molaire de $SnCl_4$. Par la suite, nous utiliserons le terme "ratio" pour désigner le ratio des flux de $SnCl_4$ et de GeH_4 défini par :

$$R = \frac{F_{SnCl_4}}{F_{GeH_4}} \quad (2.8)$$

Pour varier le ratio nous avons fixé la pression à 500 torr et nous avons fait varier la température du bulleur entre $-20^\circ C$ et $20^\circ C$ et le flux d'azote entre 0 et 64 sccm.

2.2.2.2 Étude préliminaire à la thèse et choix de la pression

Avant cette thèse, un stage de fin d'études a été réalisé par Mohammed Zeghouane sur la croissance de nanofils GeSn pour déterminer les conditions de croissance optimales. Il a notamment étudié l'influence de la pression sur la cinétique de croissance des nanofils et sur l'incorporation de l'étain. La température a été fixée à $320^\circ C$ et le ratio à 0,1% (avec un flux de germane de 100 sccm). Trois croissances ont été effectuées à 4,5 Torr, 9,6 Torr et 18 Torr avec ces conditions dont les vitesses de croissances sont 40, 70 et 125 nm/min, respectivement. L'augmentation de la vitesse de croissance avec la pression n'est pas étonnante. En effet, l'augmentation de la pression globale a pour effet d'augmenter également les pressions partielles des précurseurs, et donc, d'augmenter la probabilité de décomposition des précurseurs au contact du catalyseur et donc la quantité d'atomes incorporés dans ce dernier en un temps donné. Une incorporation plus rapide des atomes dans le catalyseur signifie une super-saturation plus rapide, et donc une vitesse de croissance plus rapide. Des analyses dispersives en énergie des rayons X lors d'une observation au microscope électronique à balayage (MEB-EDX) ne révèlent pas la présence d'étain dans les nanofils. Cependant, nous observons que la quantité d'étain présente dans le catalyseur augmente avec la pression, ce qui confirme que les précurseurs se décomposent mieux à plus haute pression. Des analyses nano-Auger ont été réalisées sur ces nanofils pour tenter de déceler plus finement des traces d'étain à la surface des nanofils.

	4,5 Torr		9,6 Torr		18 Torr	
	% Sn	V (nm/min)	% Sn/Ge	V (nm/min)	% Sn/Ge	V (nm/min)
Catalyseur	5,8	40	22	70	14,7	125
Nanofils	0,6		0,6		1,9	

D'après [35], l'incorporation de l'étain dans les nanofils GeSn est favorisée par une vitesse de croissance plus élevée, ce qui semble cohérent avec les résultats obtenus ici. Pour la suite des travaux, nous avons donc fixé la pression à 18 Torr.

2.2.2.3 Étude de l'influence de la température

Nous avons ensuite fait varier la température de $260^\circ C$ à $440^\circ C$. Notons que 10 sccm d'HCl sont introduits dans la chambre pour éviter le dépôt 2D à trop haute température. Nous avons suivi l'évolution de deux facteurs à savoir la vitesse de croissance en nm/min et le tapering en nm/ μ m. Le tapering désigne le dépôt de matière 2D incontrôlé autour du nanofil lors de la croissance, ce qui donne une forme conique et peut poser des problèmes dans le cadre de jonctions (en

recouvrant une partie dopée au Bore par un matériau dopé à la phosphine par exemple). Pour mesurer le tapering, nous mesurons le diamètre au pied du nanofil (D1), près du catalyseur (D2) en nm, et la longueur du fil (L) en μm puis nous appliquons la formule :

$$Tapering = \frac{D1 - D2}{2 * L} \quad (2.9)$$

La figure 2.9 présente des images MEB pour chaque température de croissance.

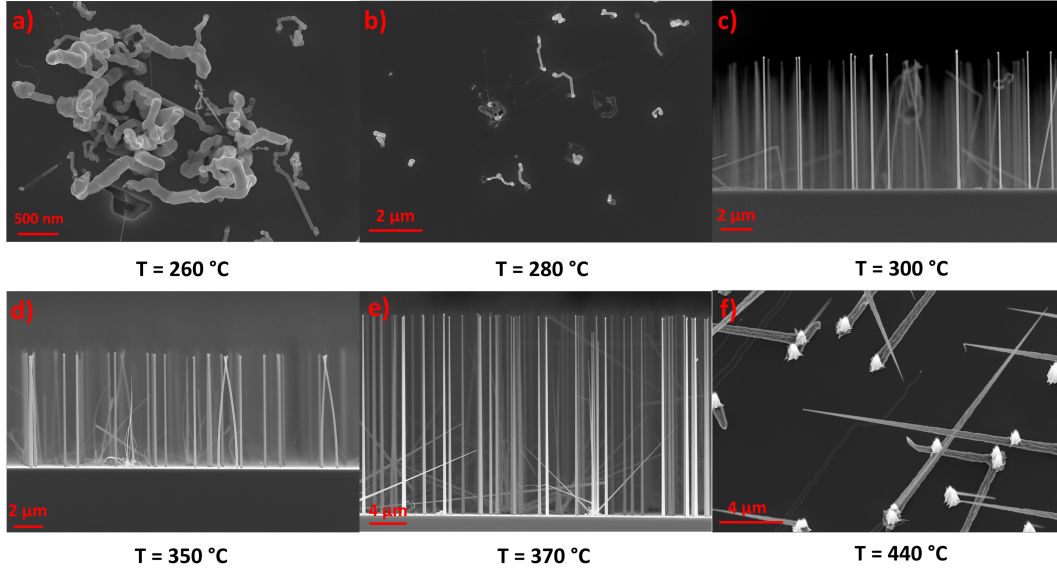


FIGURE 2.9 : a)-f) Images MEB de nanofils GeSn crûs à 260°C, 280°C, 300°C, 350°C, 370°C, et 440°C, respectivement, avec P = 18 Torr et R = 0,4%.

La figure 2.10 a) présente les vitesses de croissance et le tapering en fonction de la température de croissance. En dessous de 300°C, nous obtenons des structures en serpent, indiquant une faible incorporation des atomes dans le catalyseur. À partir de 300°C, la vitesse de croissance évolue de manière linéaire jusqu'à 666 nm/min à 350°C et n'évolue plus par la suite. Le tapering quant à lui commence à apparaître à partir de 370°C. Il est possible de calculer, avec les points où la vitesse évolue, l'énergie d'activation selon la loi d'Arrhenius :

$$V = C * \exp\left(\frac{-Ea}{R * T}\right) \quad (2.10)$$

Avec C une constante pré exponentielle, Ea l'énergie d'activation, R la constante des gaz parfaits et T la température en Kelvin. Cette formule peut être présentée sous une forme différente, mettant plus en évidence la méthode de calcul de l'énergie d'activation.

$$\ln(V) = \frac{-Ea}{R} * \frac{1}{T} + \ln(C) \quad (2.11)$$

Il suffit alors de tracer $\ln(V)$ en fonction de $1/T$ et d'exprimer la pente en $Ax+B$. Nous multiplions alors ce facteur A par la constante des gaz parfaits, R, pour obtenir la valeur de l'énergie d'activation en $J.mol^{-1}$.

La figure 2.10 b) présente $\ln(V)$ en fonction de $1000/T$ (en Kelvin). On obtient une valeur de $72,5 kJ.mol^{-1}$. Cette valeur est bien supérieure à celle trouvée par Alexis Potié [41], de $29,3 kJ.mol^{-1}$ pour des nanofils de germanium. Nous noterons cependant que les nanofils ne sont pas crûs dans les mêmes conditions, en effet il n'utilise pas de HCl et il se trouve à plus basse pression (6,5 Torr). J.M. Redwing et al [42] ont trouvé une énergie d'activation de $11,4 kcal.mol^{-1}$

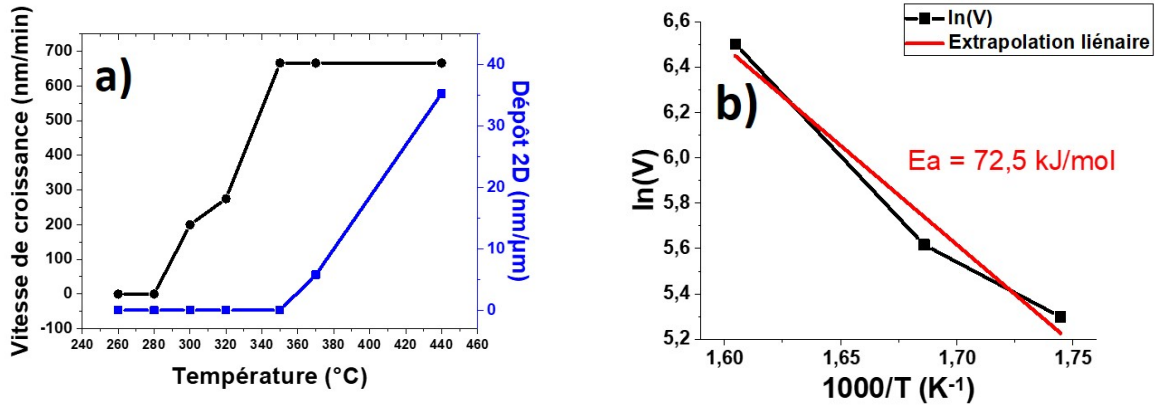


FIGURE 2.10 : a) Évolution de la vitesse de croissance et du dépôt 2D en fonction de la température et b) Tracé de $\ln(V)$ en fonction de $\frac{1000}{T}$.

($45,6 \text{ kJ.mol}^{-1}$) sur une plage de 275°C à 325°C . Cette valeur est encore une fois inférieure à la nôtre, ce qui pourrait, encore une fois, être lié à l'absence de HCl lors de leurs croissances.

Plusieurs questions se posent à ce point. Premièrement, pourquoi la vitesse de croissance sature à partir de 350°C à 650 nm.min^{-1} ? Un tel comportement suggère qu'un des mécanismes de la VLS (Incorporation des précurseurs dans la goutte, diffusion à l'interface et/ou cristallisation) serait un facteur limitant. D'après [34], le taux de cristallisation (J_{cry}) dépend du taux d'incorporation (J_{inc}), et des potentiels chimiques du liquide et du solide (μ^l et μ^s) sous la forme :

$$J_{cry} \propto J_{inc} \exp\left(-\frac{1}{kT(\mu^l - \mu^s)^2}\right) \quad (2.12)$$

Si l'un des facteurs compris dans le terme exponentiel (Température ou potentiel chimique) en était la cause, le changement ne serait pas aussi abrupt. cela proviendrait donc de l'incorporation, définie selon :

$$J_{inc} \propto J_{ads} \exp\left(-\frac{E_{inc}}{kT}\right) \quad (2.13)$$

Avec J_{ads} le flux de molécules de précurseurs absorbé à la surface du catalyseur et E_{inc} l'énergie d'activation pour qu'un atome soit incorporé. Encore une fois, si E_{inc} ou la température était le facteur limitant la transition ne serait pas aussi abrupte. À partir de 370°C , le dépôt 2D commence à apparaître, ce qui pourrait expliquer la limitation de la vitesse de croissance, ou les précurseurs seraient consommés préférentiellement de cette manière. Cependant, la vitesse de croissance n'évolue plus du tout à partir de 350°C , tandis que le dépôt 2D augmente fortement avec la température. Si le dépôt 2D était la cause de la variation de la vitesse de croissance, ces derniers devraient varier ensemble, ce qui n'est pas le cas. L'explication la plus logique serait donc que la quasi-totalité du germane entrant en contact avec le catalyseur soit consommée. 350°C serait donc la température optimale qui permet de décomposer au maximum les précurseurs au niveau du catalyseur (mécanisme d'incorporation VLS) tout en limitant la décomposition sur les flancs des nanofils (mécanisme vapeur-solide).

Ensuite, nous pourrions nous demander pourquoi nous observons des croissances en dessous de l'eutectique Or-Germanium. En effet en dessous de 361°C , l'or devrait rester solide et la croissance ne devrait pas avoir lieu. Certaines équipes ont cependant réussi à faire croître des nanofils de germanium à très basse température, grâce à l'effet Gibbs-Thomson [43, 44]. L'effet Gibbs-Thomson décrit un changement du potentiel chimique en fonction du diamètre du nanofil.

La figure 2.11 présente le changement de l'eutectique or-germanium en fonction de l'effet Gibbs-Thomson.

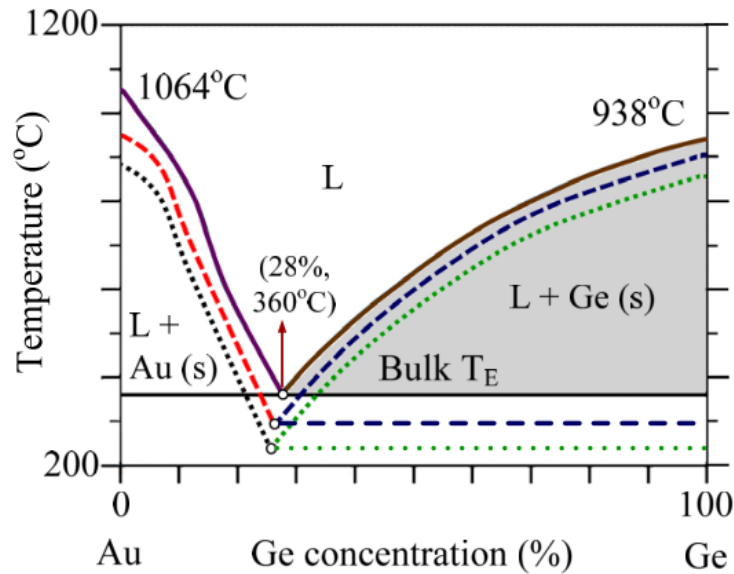


FIGURE 2.11 : Exemple de diagramme de phase Au-Ge et de l'effet Gibbs-Thomson. Les différentes lignes représentent différents diamètres de nanofils Ge, tiré de [44].

Cependant, cette hypothèse n'est valide que pour des nanofils de très petites dimensions, et est encore négligeable pour nos nanofils (100 nm de diamètre). Une seconde hypothèse serait que l'ajout de l'étain dans le catalyseur modifie la cinétique de croissance. En effet, comme présenté plus haut, l'étain est un métal post-transition et se comporte très différemment du germanium ou du silicium en fonction de la température. Pour mieux comprendre le rôle de ce dernier, nous avons effectué des croissances avec différents flux de $SnCl_4$ dans le but d'incorporer différents pourcentages d'étain dans le catalyseur.

2.2.2.4 Étude de l'influence du ratio $SnCl_4/GeH_4$

Nous avons fixé la pression et le flux de germane et nous avons fait varier le taux de $SnCl_4$ lors de la croissance. La figure 2.12 regroupe les vitesses de croissances mesurées de nos nanofils en fonction du ratio P_{SnCl_4}/P_{GeH_4} pour plusieurs températures ainsi que le tracé du logarithme de la vitesse de croissance en $1000/T$.

Les énergies d'activations calculées sont $99,7 \text{ kJ.mol}^{-1}$, $85,5 \text{ kJ.mol}^{-1}$, $75,5 \text{ kJ.mol}^{-1}$, $60,3 \text{ kJ.mol}^{-1}$ et $40,9 \text{ kJ.mol}^{-1}$ pour des ratios de 0%, 0.1%, 0.4%, 1% et 2%, respectivement. Nous remarquons que l'énergie d'activation diminue avec l'ajout de $SnCl_4$. Pourtant, d'après la figure 2.12 a) la vitesse de croissance baisse à partir d'un certain taux de $SnCl_4$, ce qui semble a priori contradictoire. En observant les échantillons au MEB, nous remarquons d'importantes gravures du substrat de manière localisée.

Le $SnCl_4$ aurait donc deux effets sur la croissance des nanofils. À faible dose il augmenterait la vitesse de croissance, et permet même des croissances en dessous de l'eutectique or-germanium. Et à plus forte dose il réduit progressivement la vitesse de croissance des nanofils, et va même jusqu'à graver le substrat, et ce, indifféremment du fait que l'énergie d'activation décroît avec l'augmentation de $SnCl_4$. Deux comportements si différents semblent indiquer que ces derniers ne sont pas liés au même mécanisme, mais bien à deux phénomènes physiques différents. Nous allons donc les traiter comme tels en commençant par étudier la décomposition du $SnCl_4$ et l'incorporation de l'étain dans le catalyseur.

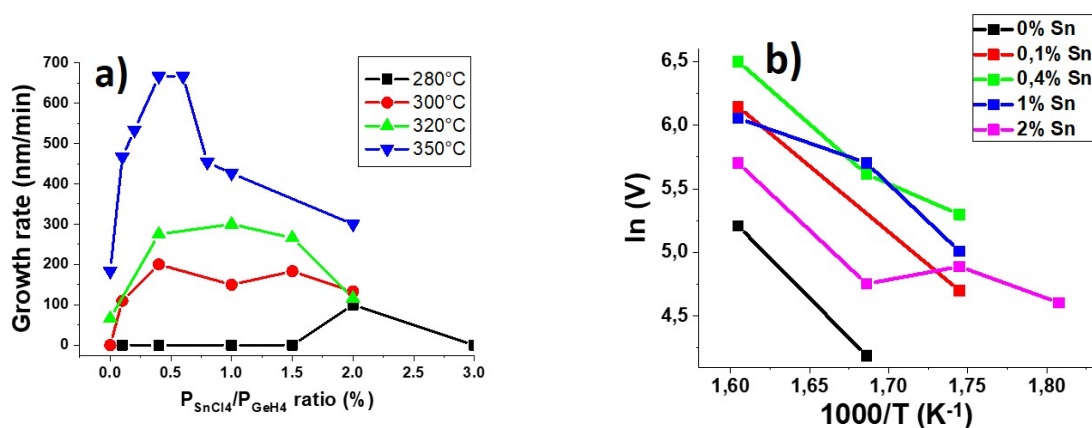


FIGURE 2.12 : a) Vitesse de croissance des nanofils GeSn pour différents ratios $SnCl_4/GeH_4$ et différentes températures et b) tracés du logarithme des vitesses de croissance en fonction de $1000/T$.

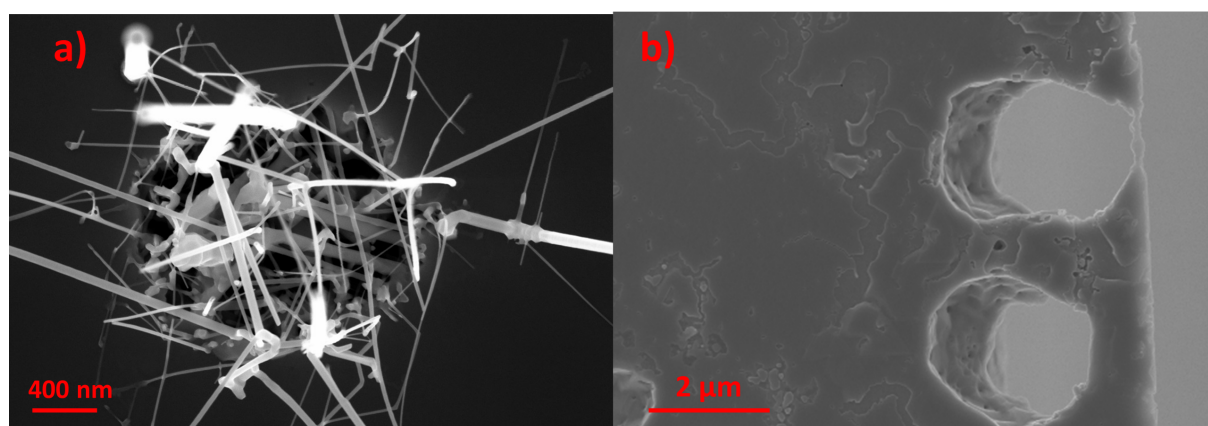


FIGURE 2.13 : Exemple de gravures localisées avec a) 1% de $SnCl_4$ et b) 5% de $SnCl_4$.

2.2.2.5 Mécanisme de croissance et effet du $SnCl_4$

D'après [31], le $SnCl_4$ a une enthalpie de $-471,5 kJ.mol^{-1}$ à 1 atm, $25^\circ C$. Si l'on calcule son énergie de Gibbs pour nos valeurs de croissance, à savoir 18 Torr et $350^\circ C$, à l'aide de la formule 2.4, nous obtenons une valeur de $-724,5 kJ.mol^{-1}$. La réaction $SnCl_4 \rightarrow Sn + 2Cl_2$ a quant à elle une énergie de $627.1 kJ.mol^{-1}$, ce qui semble indiquer que cette molécule ne se décompose pas spontanément, mais a besoin d'une étape intermédiaire ou d'un autre composé. Suivant le même raisonnement et prenant en compte les autres composants présents dans la chambre, trois réactions peuvent se produire.

La réaction 2.14 a en réalité peu de chance de se produire dans notre cas. En effet, le gaz porteur est du diazote, le dihydrogène présent dans la chambre étant un produit de la décomposition du germane, ce qui représente une faible proportion parmi tous les composés présents. Les réactions suivantes ont cependant plus de chance d'avoir lieu. En effet, le germane étant une molécule assez instable, il ne serait pas étonnant que les deux composés réagissent ensemble au contact du catalyseur. Cela impliquerait néanmoins qu'une molécule de $SnCl_4$ et une molécule de GeH_4 arrivent en même temps, au même endroit sur le même catalyseur. La réaction 2.16 est cependant la plus probable. L'enthalpie libre de réaction est constamment négative, peu importe la température, ce qui semble indiquer que les produits ($Sn + GeCl_4$) sont plus stables que les

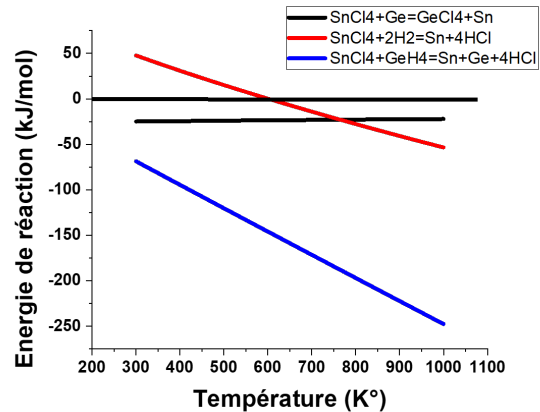
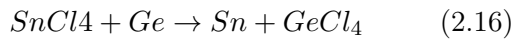
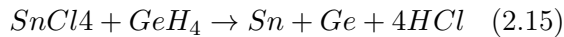
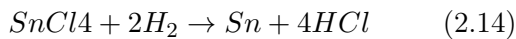
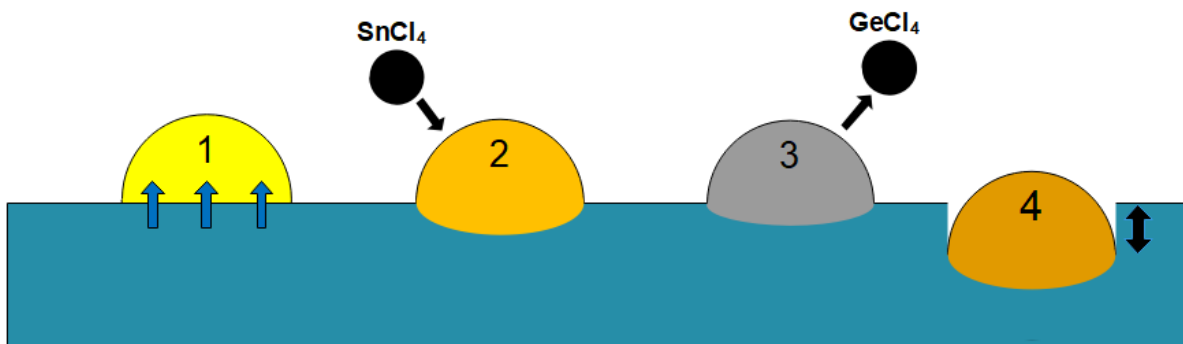


FIGURE 2.14 : Réactions possibles du SnCl_4 et leurs énergies de Gibbs (en $\text{kJ}\cdot\text{mol}^{-1}$) correspondantes en fonction de la température en Kelvin.

réactifs ($\text{Ge} + \text{SnCl}_4$). Cela expliquerait les gravures localisées que l'on observe lorsque le ratio $\text{SnCl}_4/\text{GeH}_4$ devient trop élevé. Peu après avoir décrit pour la première fois le mécanisme VLS, Wagner présente un mécanisme connexe de gravure assisté par catalyseur, la SLV [45]. Il décrit dans sa publication l'exemple de substrat de germanium [100] sur lequel des gouttelettes d'or sont déposées. Il grave ensuite le germanium à l'aide d' HCl à 750°C pour former du GeCl_4 .



1. Colloïde d'or sur Germanium, lorsque l'on augmente la température, du germanium du substrat est subtilisé pour atteindre l'eutectique ($\approx 28\%\text{Ge}$).
2. Une molécule de tétrachlorure d'étain arrive sur le catalyseur saturé en germanium.
3. La molécule "échange" l'étain par le germanium selon la formule 2.16. La concentration d'équilibre du germanium est alors en sous-saturation.
4. Du germanium du substrat est à nouveau subtilisé. Ainsi de suite se produit la gravure solide-liquide-vapeur.

FIGURE 2.15 : Représentation schématique du mécanisme SLV.

Ce système ferait alors place à une compétition entre la croissance VLS et la gravure SLV en fonction des flux de SnCl_4 et de GeH_4 . Les gravures semblent commencer à partir de 0.4% de SnCl_4 , puis deviennent de plus en plus importantes jusqu'à entièrement empêcher les croissances à partir d'environ 5% de SnCl_4 . Considérant que l'incorporation de l'étain ne peut se faire qu'à des vitesses de croissances élevées [35], la température et le ratio les plus optimisés semblent être

350°C et 0.4% de $SnCl_4$ (figure 2.12).

2.2.2.6 Rôle de l'étain dans la croissance des nanofils

Maintenant que la baisse de la vitesse de croissance et les gravures ont été expliquées, il reste à éclaircir l'augmentation de la vitesse de croissance lorsque l'on commence à introduire du $SnCl_4$ à faible dose. Lorsque l'on analyse un catalyseur par MEB-EDX nous constatons qu'il contient en moyenne 40% d'or, 40% d'étain et 20% de germanium. Nous avons décrit, en partie 2.1.2.3, la croissance VLS et présenté l'importance des diagrammes binaires Au-Ge et Au-Sn (figure 2.24). Nous avons cependant ici un système ternaire entre l'or, le germanium et l'étain.

À 350°C, ce système trouve, en théorie, un point d'équilibre pour des concentrations de 50% d'étain, 45% d'or et 5% de germanium, autour du point *e* ci-contre.

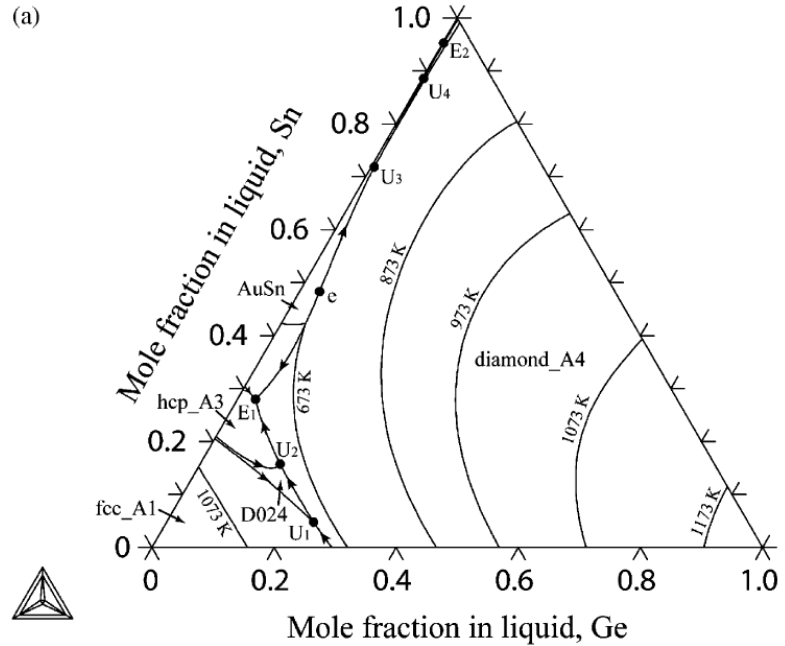


FIGURE 2.16 : Diagramme ternaire du système or germanium étain d'après [46]

Nous avons vu que la vitesse de croissance dépend de la différence de potentiel chimique entre les différentes phases (gazeuse, liquide et solide) de notre système. Nous pouvons aisément nous douter qu'un changement de composition de notre catalyseur modifiera énormément nos cinétiques de croissance. Une publication de S.Biswas [47] fait état d'une augmentation de la vitesse de croissance de nanofils de germanium lorsque de l'argent est ajouté dans un catalyseur en or. Les auteurs démontrent que le potentiel chimique entre le(s) précurseurs et le nanofil ($\Delta\mu$) est intrinsèquement lié à la composition d'équilibre du matériau cru selon la formule :

$$\Delta\mu = kT * \ln\left(\frac{C}{C_e}\right) \quad (2.17)$$

Où C et C_e sont les concentrations et concentrations d'équilibre du matériau cru, respectivement. La vitesse de croissance (v) étant proportionnel à $[(\Delta\mu)/(kT)]^2$ [48], diminuer C_e revient directement à augmenter v . Or, si l'on considère l'étain non pas comme un métalloïde au même titre que le germanium ou le silicium, mais comme un métal post-transition, nous pouvons estimer qu'il devient une part intégrante du catalyseur. D'après [46], le système Au-Ge-Sn trouve un point d'équilibre autour de 50% d'étain, 45% d'or et 5% de germanium. Cette concentration d'équilibre de 5% est très inférieure à celle d'un simple système binaire avec 28% de germanium à l'eutectique. Lorsque l'on fait croître des nanofils avec du germane et du tétrachlorure d'étain, plusieurs phénomènes entrent en jeu et une compétition s'installe. De 0 à 0,4% de $SnCl_4$, l'incorporation d'étain est bénéfique au mécanisme VLS et permet d'obtenir de plus hautes vitesses

de croissance au-dessus de 0,6% de $SnCl_4$, le mécanisme SLV commence à prendre le dessus et la vitesse de croissance diminue, jusqu'à ce qu'il ne reste plus que des gravures du substrat. Les conditions qui nous ont permis d'obtenir la plus forte vitesse de croissance sont un ratio $SnCl_4/GeH_4$ entre 0,4% et 0,6% à 350°C, 18 Torr.

2.2.3 Techniques de caractérisation physico-chimique des nanofils GeSn

Afin de confirmer la présence d'étain dans nos nanofils, il va falloir effectuer des analyses physico-chimiques sur ces derniers. Il existe beaucoup de techniques permettant de détecter et de quantifier les éléments présents dans nos échantillons. Cependant, la taille des nanofils empêche l'utilisation de certaines techniques dont la résolution latérale est trop faible comme les analyses XPS, XRD ou RBS qui ont des résolutions d'un micron carré au minimum. Parmi les techniques offrant la résolution nécessaire nous retrouvons les analyses de raie X (SEM-EDX et TEM-EDX), ainsi que l'analyse nano-Auger. Il est également possible d'avoir des analyses très précises par sonde atomique tomographique (APT pour "atomic prob tomography"). Cependant l'analyse est très complexe à mettre en œuvre et très longue à effectuer. Nous nous concentrerons donc sur les techniques plus accessibles dans un premier temps.

2.2.3.1 Analyses MEB-EDX sur nos nanofils

La première technique d'analyse que nous avons utilisée pour quantifier le taux d'étain dans les nanofils est l'analyse de raie X par microscope électronique à balayage. Malheureusement, cette méthode n'a donné aucun résultat concluant lorsqu'on analysait le fil. En revanche, nous avons détecté une forte concentration d'étain dans le catalyseur, à hauteur de 50%. Cela nous a donc confirmé que le tétrachlorure d'étain se décomposait bien à 350 °C (ce qui n'est pas le cas du silane).

2.2.3.2 L'analyse par nano-Auger

Nous avons largement utilisé l'analyse par nano-Auger lors de cette thèse. Le principe de fonctionnement est présenté en détail en annexe A. Un des avantages de l'analyse AES réside dans la faible énergie des électrons émis (située entre 0 et 3000 eV) qui limite le parcours libre moyen des électrons Auger dans la matière. En effet, nous estimons qu'après 5nm d'épaisseur plus aucun électron n'atteint la surface, et que 95% du signal provient des 3 premiers nanomètres. Cette particularité permet de réaliser des profils en profondeur si la technique est couplée à une méthode d'abrasion contrôlée. C'est dans ce cadre que l'outil que nous utilisons possède un faisceau d'argon. La quantification des éléments après une analyse est une tâche très complexe au vu du nombre d'interactions que les électrons peuvent subir avant d'être "éjectés" de l'échantillon et aucun modèle, à ce jour, ne permet une quantification absolue. De plus, la quantification ne dépend pas uniquement des paramètres physiques tels que l'énergie du faisceau, la densité du matériau, etc.. mais également du facteur de transmission de l'analyseur, de l'efficacité du détecteur, etc. En somme, la quantification d'une mesure nano-Auger dépend de l'état de l'appareil lors de la mesure. Pour pallier à cela, le logiciel de traitement des courbes, Multipak, nous permet de configurer un "facteur de sensibilité" pour chaque élément qui sert à rééquilibrer la quantification en fonction de l'état de l'appareil.

Définition du facteur de sensibilité. Trois couches minces de GeSn de référence ont été analysées et nous ont permis de recalculer le facteur de sensibilité de l'étain. Ces couches ont été réalisées au LETI, dans le cadre de la thèse de Joris Aubin [49]. Ces couches ont été épitaxiées sur un substrat de silicium [100] avec un buffer de germanium de 2,5 μm . La composition de ces trois couches a été analysée au préalable par XPS et XRD pour obtenir une mesure précise du taux d'étain dans ces dernières. Elles contiennent en moyenne 6,6%, 9,9% et 14,7% d'étain et mesurent

31 nm, 26 nm et 74.5 nm d'épaisseur, respectivement. Nous avons choisi d'utiliser l'énergie de faisceau d'électrons la plus grande possible, à savoir 20 keV, afin d'avoir la meilleure résolution possible lors de l'analyse des nanofils. L'analyse est moyennée sur une surface de $1\mu\text{m}^2$ pour éviter tout échauffement et donc destruction du matériau lors de cette dernière. Pour graver la surface et effectuer des profils en profondeur, nous utilisons un faisceau d'argon. Lors de l'abrasion, le substrat va subir un échauffement et les éléments de ce dernier peuvent diffuser, et donc fausser la mesure. Pour éviter ce phénomène au maximum, nous avons choisi d'utiliser la configuration du faisceau la plus faible possible, à savoir 500V et 500 nA. Pour constituer un profil axial des couches, nous avons alterné des cycles d'analyse de une minute puis d'abrasion de 20 secondes. La figure 2.17 présente les profils en profondeur des trois couches GeSn en fonction du temps d'abrasion.

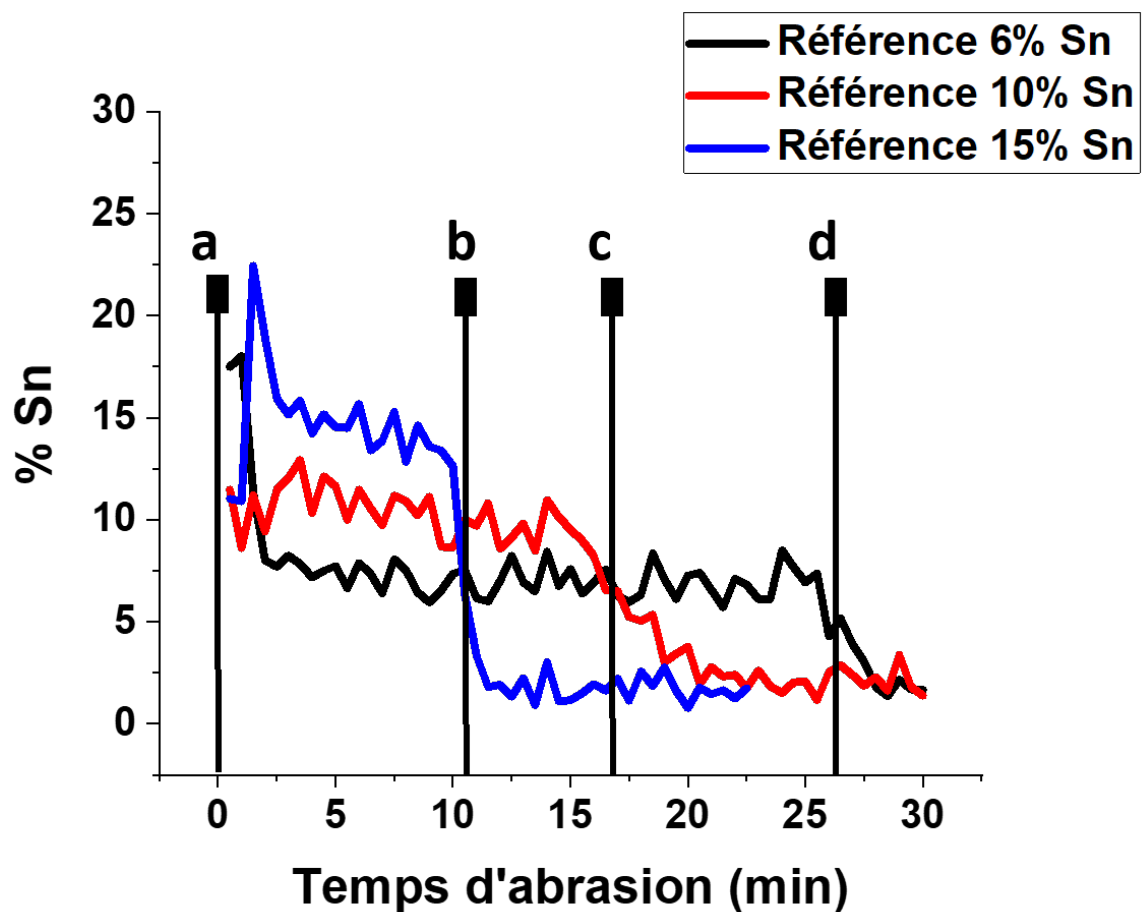


FIGURE 2.17 : Profils en profondeur de l'étain présent dans les couches GeSn contenant 6, 10 et 15% d'étain. Les positions : a) correspond à la surface des échantillons, b) la fin de la couche contenant 15% d'étain à 31 nm, c) la fin de la couche contenant 10% à 26 nm et d) la fin de la couche contenant 6% d'étain à 74,5 nm.

Il est possible de recalculer le facteur de sensibilité selon la formule :

$$F_{Sn} = C * F_{Ge} * \frac{I_{Sn}}{I_{Ge}} \quad (2.18)$$

Avec F_{Sn} et F_{Ge} les facteurs de sensibilité de l'étain et du germanium, respectivement, I_{Sn} et I_{Ge} l'amplitude moyenne pic à pic des mesures effectuées, respectivement, et $C = \frac{\%Sn}{\%Ge}$ la fraction des pourcentages de référence. En appliquant cette formule pour les trois mesures de

référence nous obtenons des facteurs de sensibilités de 0,191, 0,186 et 0,172. Nous appliquerons donc pour les futures quantifications un facteur moyen de 0,183. Ces mesures nous ont également permis de déterminer la vitesse d'abrasion de notre faisceau d'argon qui n'est pas connu pour le GeSn. Ces trois couches font 74.5nm, 26nm et 31nm d'épaisseur, respectivement, ce qui représente des vitesses de $2,86\text{nm}\cdot\text{min}^{-1}$, $1,73\text{nm}\cdot\text{min}^{-1}$ et $2,81\text{nm}\cdot\text{min}^{-1}$. Ces deux informations nous permettront d'analyser la composition chimique de nos nanofils, mais aussi de réaliser un profil en profondeur pour vérifier l'uniformité de l'alliage.

Analyse Auger des nanofils GeSn : Observons dans un premier temps la composition d'un nanofil cru à 350°C , avec un ratio de 0,4%. En appliquant les paramètres calculés précédemment, le nanofil présente une composition d'environ 10% d'étain en surface, mais est très fortement oxydé, ce qui fausse probablement la mesure. Nous avons donc réalisé une abrasion de 5 min pour retirer l'oxyde natif. Après les 5 minutes d'abrasion (environ 10 nm), l'oxygène a totalement disparu, mais le nanofil ne présente plus que des traces d'étain. La forte oxydation de surface aurait pu justifier une surévaluation du taux d'étain de quelques pourcentages. Cependant, si cette différence ne tenait que d'une erreur de quantification, les spectres Auger de l'étain seraient identiques avant et après abrasion (de même intensité). Or, après l'abrasion, le spectre de l'étain est présent, mais bien moins intense (cf. courbe 2.18). Cela semble indiquer que l'étain n'est pas réparti de manière uniforme dans le nanofil et est d'autant plus présent à la surface que dans le cœur de ce dernier. Afin de confirmer cette hypothèse, un profil radial a été réalisé sur ces mêmes nanofils. Chaque analyse est alternée avec une abrasion de 10 secondes, ce qui correspond à environ 0,17 nm.

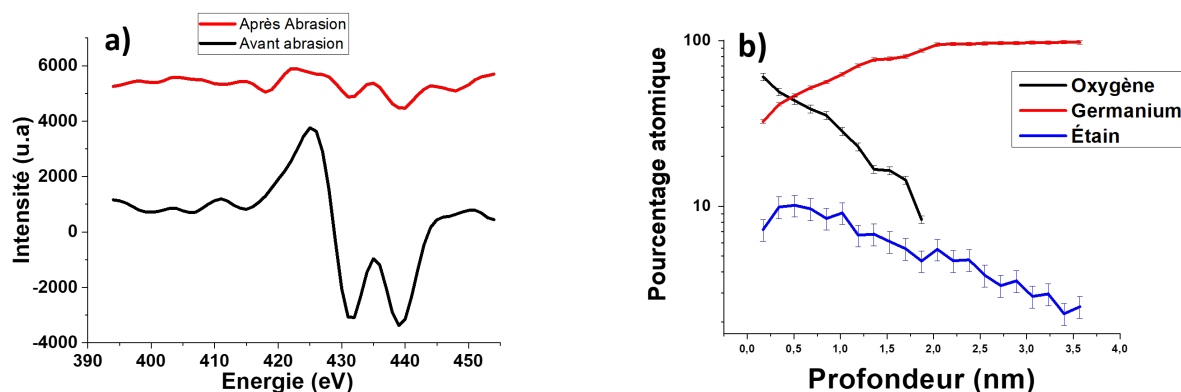


FIGURE 2.18 : a) Spectres Auger d'un nanofil GeSn obtenus avant et après 5 minutes ($\approx 10\text{nm}$) d'abrasion et b) profil radial d'un nanofil GeSn, le point "0 nm" correspondant à la surface du nanofil.

Les nanofils présentent un enrichissement en étain à la surface qui décroît rapidement (sur environ 3 nanomètres) pour finalement se stabiliser à quelques pour cent. Après deux nanomètres, l'oxygène n'est quasiment plus détecté et est considéré comme du bruit de fond. Nous remarquons cependant que la quantification de l'étain ne subit pas de discontinuité importante lorsque l'oxygène disparaît, et que seul le germanium est sous-évalué.

2.2.3.3 Analyse STEM-EDX des nanofils GeSn

Nous avons souhaité confirmer ces résultats avec une autre technique pour nous assurer de la présence de cette structure cœur-coquille. Nous avons donc décidé d'effectuer des analyses EDX dans un microscope électronique en transmission (MET, ou TEM en anglais). En effet, l'analyse MEB-EDX ne permettait pas d'avoir la résolution nécessaire à la détection d'une couche de quelques nanomètres. En revanche, un TEM permet d'atteindre la résolution nécessaire à l'ob-

servation de telles couches. Afin d'observer directement la coquille, nous avons souhaité analyser une section d'un nanofil selon son axe de croissance. Ainsi, nous avons dispersé des nanofils sur un substrat de silicium, puis nous avons prélevé une partie de nanofil par faisceau d'ions focalisé. La figure 2.19 présente une cartographie élémentaire de la répartition de l'étain dans un fil, ainsi qu'une analyse en ligne le long de ce dernier.

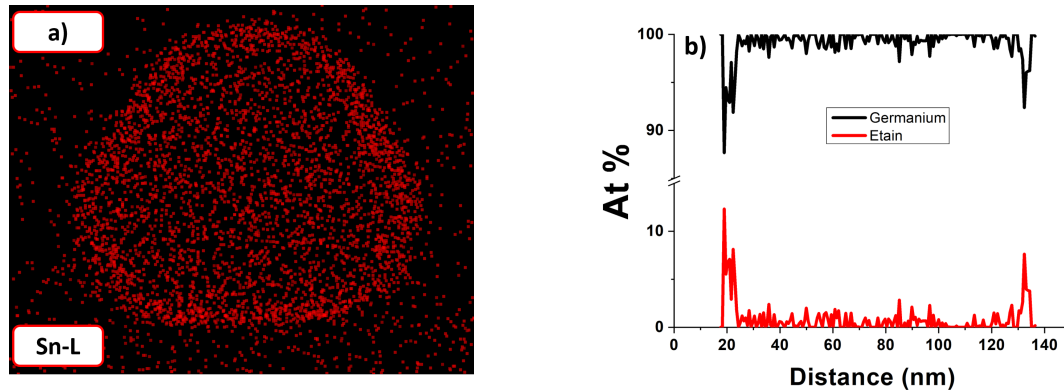


FIGURE 2.19 : a) Cartographie élémentaire de l'étain d'une coupe d'un nanofil GeSn par STEM EDX et b) profil radial correspondant avec quantification.

On retrouve bel et bien cette structure cœur-coquille avec un excès d'étain à la surface des nanofils par rapport à leur cœur. Cette formation spontanée de structures cœur-coquille semble être systématique lors des croissances de nanofils GeSn. Le taux d'étain que l'on retrouve à la surface varie en fonction de la température de croissance et du ratio $SnCl_4/GeH_4$. La cartographie élémentaire de l'étain (raie L) nous a permis de révéler la coquille, mais n'a pas la définition nécessaire pour quantifier précisément l'étain à la surface et dans le cœur du nanofil. Afin de nous assurer que l'étain observé dans le cœur du nanofil est bien présent et qu'il ne s'agit pas d'électrons rétro diffusés, nous avons effectué le même genre d'analyse sur un appareil spécifique aux analyses EDX. Ainsi, avec l'aide de Éric Robin, nous avons effectué d'autres analyses STEM-EDX à l'INAC sur un microscope Titan Themis S/TEM de FEI munis de 4 spectromètres X. Les profils de concentration du Ge, Sn et O ont été déterminé à l'aide des intensités des lignes K, L et K, respectivement, en s'appuyant sur la méthode des facteurs Zeta [50]. Les facteurs Zeta ont été calibrés dans le même équipement, sous les mêmes conditions d'analyses en utilisant des échantillons de références dont les compositions et les épaisseurs sont connues. La procédure de reconstruction 3D est basée sur un modèle de reconstruction utilisant des hexagones imbriqués. Les épaisseurs et les compositions de ces hexagones sont alors variées pour minimiser au mieux les différences entre la simulation et la mesure [51].

La figure 2.20 présente le profil radial d'un nanofil GeSn ainsi qu'une reconstitution de sa composition. Nous retrouvons bien une couche très riche en étain à la surface du nanofil. Nous remarquons également que le cœur du nanofil ne contient pas, ou trop peu d'étain pour être détecté. Néanmoins, la grande majorité du nanofil contient un certain pourcentage d'étain. La présence d'étain plus en profondeur confirme l'hypothèse que l'étain est bien incorporé par le catalyseur et n'est pas un dépôt 2D.

2.2.3.4 Comparaison à la littérature et mécanisme possible de l'incorporation de l'étain

La formation spontanée de structures cœur-coquille lors d'une croissance VLS a déjà été observée, majoritairement lors de la croissance d'alliages III-V [52, 53, 54, 55]. Les structures décrites dans ces publications se forment toutes par dépôt 2D lors de la croissance des nanofils. En effet, pour la majorité de ces publications, la formation du cœur-coquille provient de la cinétique de

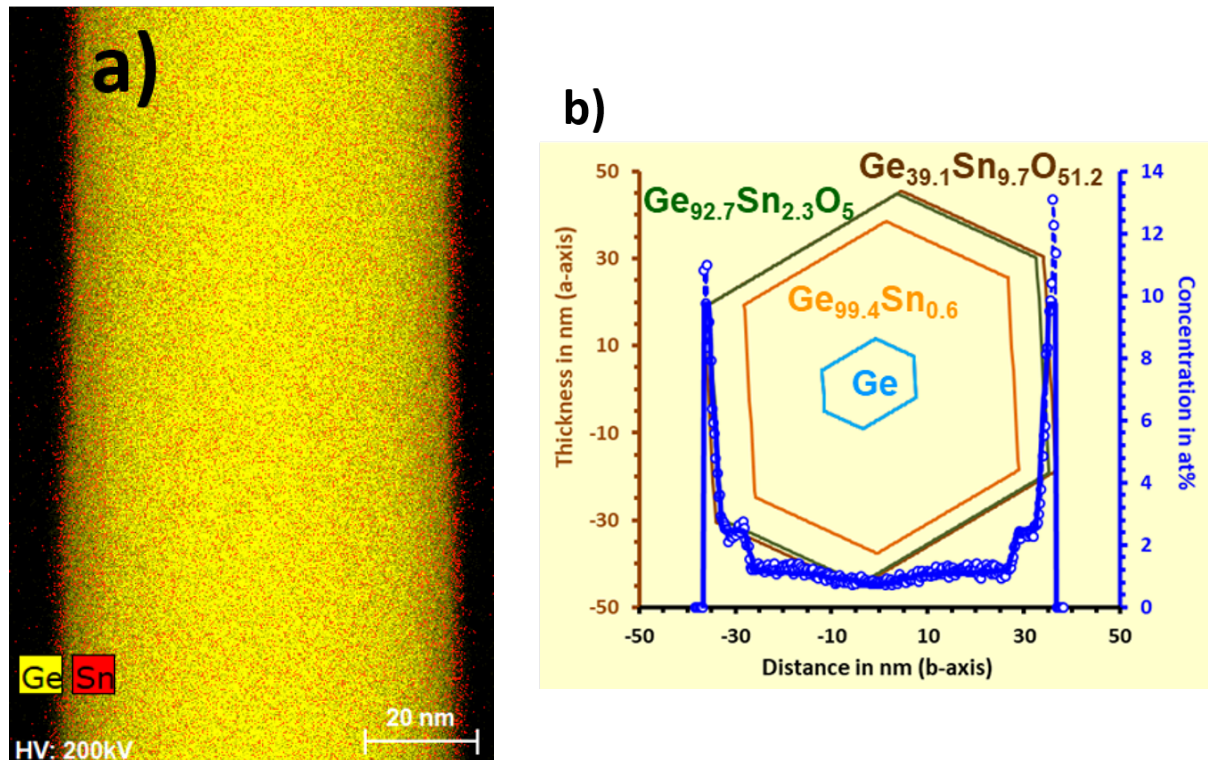


FIGURE 2.20 : a) Cartographie élémentaire d'un nanofil GeSn et b) Profil radial issu d'un moyennage de la cartographie présentée et reconstruction 3D d'un nanofil GeSn.

décomposition des différents précurseurs, favorisant la croissance VLS ou le dépôt 2D. Dans notre cas, les analyses STEM-EDX nous montrent que l'étain est bien incorporé à travers le catalyseur, et n'est pas dû à un dépôt 2D. De plus, nous avons vu que le taux d'étain dans la coquille dépend fortement du taux d'étain que nous avons incorporé dans le catalyseur. Un rapport de Moutanabbir et al. [56] présente la formation spontanée d'une coquille $Si_{0.5}Al_{0.5}$ lors de la croissance VLS de nanofils de silicium à l'aide d'un catalyseur d'aluminium. Les conditions de formation et les résultats obtenus sont très similaires à nos croissances. L'auteur explique que l'incorporation de l'aluminium se fait principalement par "solute trapping", un procédé qui consiste à piéger les atomes d'aluminium dans la maille cristalline du silicium à l'aide de grandes vitesses de solidification. Pour la suite de cette section, nous appellerons "soluté" l'élément qui est incorporé (l'étain pour nous et l'aluminium pour [56]). Si les vitesses sont assez élevées, alors un certain pourcentage du soluté, va être piégé dans le solide, formant un alliage métastable. Ce pourcentage est défini à l'aide d'un "coefficient de partition", noté k , qui correspond au ratio du soluté entre la phase liquide et solide. D'après [57], il est défini par :

$$k(V, X_L^*) = \frac{(1 - V^2/V_D^2)k_e + V/V_{DI}}{(1 - V^2/V_D^2)[1 - (1 - k_e)X_L^*] + V/V_{DI}} \quad (2.19)$$

Avec V la vitesse du front de solidification, X_L^* la concentration du soluté à l'interface liquide/solide, V_D la vitesse de diffusion du soluté dans le liquide, V_{DI} la vitesse de diffusion à l'interface et k_e le coefficient d'équilibre de distribution atomique entre les phases, défini par :

$$k_e = \exp\left(-\frac{\Delta\mu'}{R * T}\right) \quad (2.20)$$

Avec R la constante des gaz parfaits et $\Delta\mu'$ la différence de potentiel chimique entre les deux phases :

Ce modèle [57, 58, 59] prédit un piégeage des atomes hors équilibre pour des vitesses très élevées, de l'ordre de plusieurs mètres par seconde. Sachant que la croissance de nanofils par VLS a des vitesses de l'ordre de la dizaine de nanomètres par seconde, nous pourrions penser que ce phénomène ne devrait pas permettre l'incorporation hors équilibre du soluté au-delà de la concentration d'équilibre. Il est cependant important de noter que ce modèle décrit la solidification d'un alliage avec une stoechiométrie donnée et un front de solidification infini (autrement dit, dans le bulk). Or, la croissance de nanofils à l'aide du mécanisme VLS ne répond pas à ces conditions. O. Moutanabbir et al. [56] explique que l'incorporation de l'aluminium dans les nanofils de silicium provient d'une forme de solute trapping assisté par deux différences majeures. Premièrement, que la géométrie des nanofils impose des conditions limites à l'interface solide-liquide-gazeux (appelé TPB pour "triple phase boundary", ou TPL pour "triple phase line") qui ne sont pas prises en compte par ces modèles. Puis, que la solidification dans le cadre d'une croissance VLS ne se déroule pas qu'en une seule phase, comme pour la solidification d'un alliage, mais en deux phases [60]. Dans un premier temps, un temps d'incubation est nécessaire pour que le catalyseur entre en sursaturation, puis une monocouche peut se former à l'interface. En se basant sur leurs résultats expérimentaux et en adaptant les équations ci-dessus, les auteurs trouvent un temps d'incubation de 0.75 seconde et un temps de formation d'une monocouche de 7 nanosecondes. Pour un diamètre moyen de 100 nanomètres, cela signifie que le front de solidification avancerait à une vitesse de plus de 10 mètres par seconde. Cela peut expliquer l'incorporation uniforme de l'aluminium dans leurs nanofils (qui est d'environ 4%) mais pas la coquille qui contient 50% d'Al. L'auteur émet l'hypothèse que le piégeage des atomes à la TPB est plus favorable, car il y a moins de sites voisins, et donc, une meilleure liberté stérique, favorisant la solidification du soluté.

2.2.3.5 Hypothèse concernant la formation cœur-coquille.

En admettant que l'incorporation de l'étain se fasse bien par un phénomène de solute trapping, trois facteurs peuvent agir sur le taux d'atomes piégés. La vitesse de solidification du germanium, la différence de potentiel chimique et la concentration d'étain à l'interface liquide-solide. La formation d'une structure cœur-coquille implique qu'au moins l'un de ces trois facteurs ne soit pas constant le long de l'interface. Nous avons vu plus haut que le catalyseur a une proportion égale d'or et d'étain. Or, à 350°C le système or-étain est à l'équilibre avec environ 37% d'étain comme le montre le diagramme de phase 2.24. Nous pouvons alors aisément imaginer que le catalyseur ne soit pas homogène pendant la croissance et que plusieurs phases se forment. La structure cœur-coquille suggère que la zone du catalyseur proche de la TPB est un endroit très riche en étain. Cela signifierait que toute la surface du catalyseur sera enrichie en étain et que le centre de ce dernier serait de l'ordre de 37% d'étain comme représenté sur la figure 2.21.

Cette hypothèse paraît cohérente car l'étain possède une tension de surface inférieure à celle de l'or ($0.6j/m^2$ pour l'étain contre $1,27j/m^2$ pour l'or [61]). Cette configuration réduirait l'énergie totale du catalyseur comparée à un catalyseur totalement homogène. Une analyse STEM EDX du catalyseur révèle la répartition de l'étain dans ce dernier. Nous remarquons que la surface du catalyseur est bien plus riche en étain que le cœur. Cela ne prouve pas que le catalyseur adopte cette configuration sous forme liquide durant la croissance. Nous pouvons cependant penser que la phase pauvre en étain (le cœur du catalyseur) se solidifie avant la coquille d'étain pendant la descente en température en fin de croissance, et donc, que cette structure est une image de la distribution des éléments durant la croissance. Le facteur majeur de l'incorporation de l'étain serait donc le pourcentage d'étain présent à l'interface liquide-solide. Cette hypothèse semble cohérente avec la littérature présentée plus haut [35, 36]. En effet, leurs catalyseurs contiennent un fort pourcentage d'étain. Nous avons donc décidé de nous acquitter de l'or et de faire croître des nanofils avec des catalyseurs d'étain.

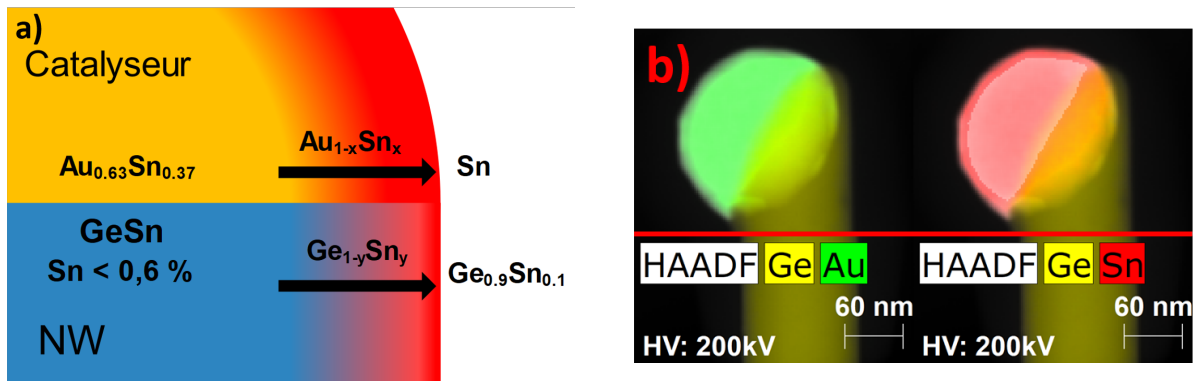


FIGURE 2.21 : a) Schéma de l'hétérogénéité du catalyseur durant la croissance, avec la formation cœur-coquille qui en résulte. b) Analyse HAADF-STEM EDX révélant la coquille riche en étain du catalyseur après croissance.

2.2.4 Utilisation de couches d'étain comme catalyseur

Comme l'utilisation de $SnCl_4$ entraîne la désorption du germanium par le mécanisme SLV, nous ne pouvons pas en introduire en grande quantité dans la chambre et donc dans le catalyseur. Nous avons donc tenté de remplacer les colloïdes d'or par des couches d'étain démouillées qui feront office à la fois de catalyseur et de source d'étain pour les nanofils. Nous avons commencé par déposer une couche d'étain d'une épaisseur de 7 nm sur un substrat de silicium [111]. Cependant, après les premières croissances, la surface de nos échantillons apparaît sans traces d'étain avec de rares nanofils (2.22, image de gauche). Comme l'étain a une tension de surface bien plus faible que l'or, nous avons pensé que ce dernier perlait et se déplaçait sur le substrat lors de l'étape de recuit. Il suffirait alors que l'échantillon soit très légèrement penché pour que tout l'étain se déplace sur le porte substrat. Nous avons donc ajouté un flux d'HCl de 10 sccm durant la montée en température et le recuit afin de créer des liaisons chlorées à la surface du substrat de silicium, piégeant l'étain sur sa position initiale (2.22, b)).

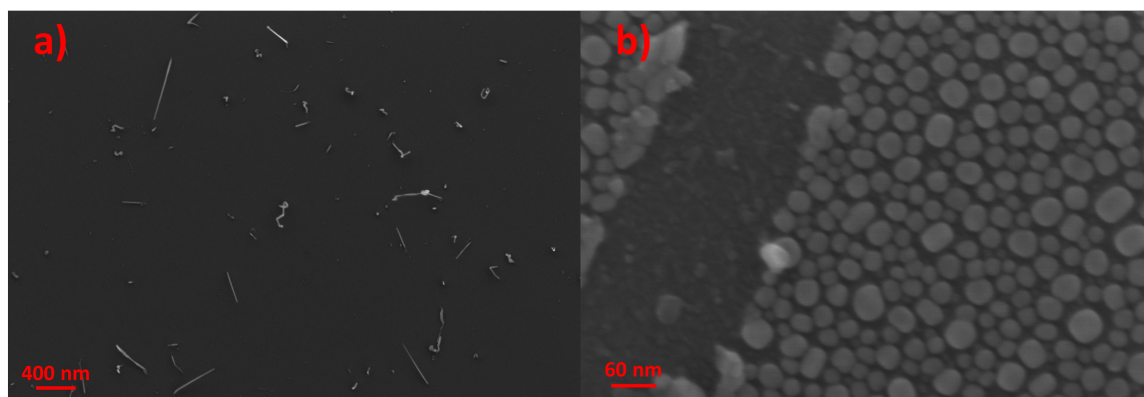


FIGURE 2.22 : Démouillage des couches d'étain de 7nm déposées sur substrat de silicium [111] a) sans addition de HCl et b) avec addition de HCl.

Après l'optimisation des conditions de démouillage, nous avons effectué une croissance dans les conditions des meilleures croissances obtenues, donc à 350°C, une pression de 18 torr et un ratio de 0,4% d'étain. Nous remarquons sur l'image MEB 2.23 des croissances de petits nanofils de longueurs variables. L'analyse Auger de ces derniers révèle une nette différence d'incorporation de l'étain dans le cœur des nanofils. En effet, là où les nanofils crus avec des colloïdes d'or avaient seulement une coquille riche en étain de quelques nanomètres (≈ 3 nm), les nanofils crus avec une couche d'étain présentent encore de l'étain après 10 nanomètres. De la même manière que pour les croissances à partir de colloïdes, nous remarquons une coquille plus riche en étain en surface. Nous remarquons également que les nanofils ont un léger tapering. Cela signifie que la décomposition du $SnCl_4$ dans le catalyseur est trop faible (voir inexistante) pour compenser l'étain qui est incorporé dans les nanofils. Cela expliquerait que les nanofils aient tous une taille différente. En effet, lorsque l'étain du catalyseur est entièrement consommé la croissance VLS s'arrête. La taille des nanofils dépendrait donc du volume initial du catalyseur.

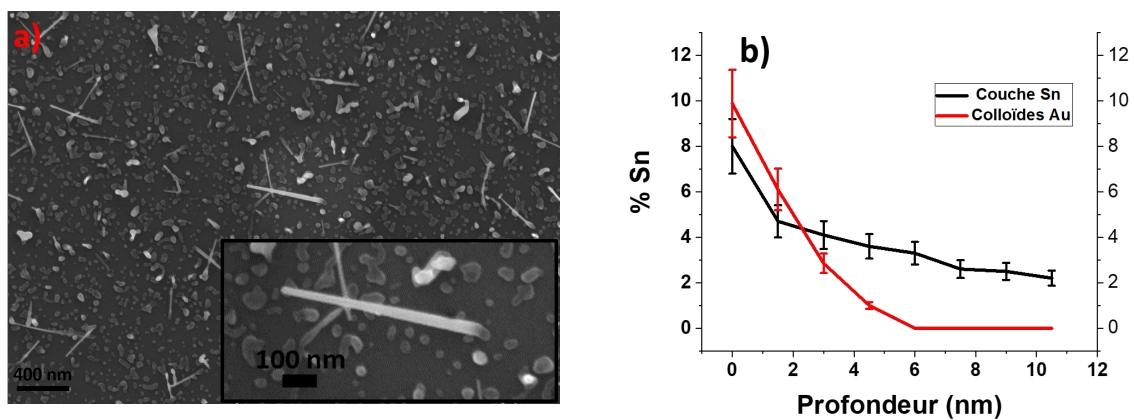
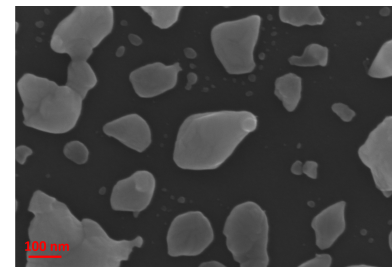


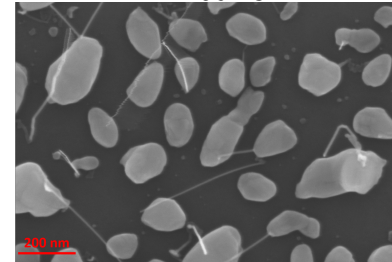
FIGURE 2.23 : a) Croissance de nanofils GeSn et b) profil radial Auger correspondant avec une couche d'étain démouillé à 350°C et un ratio $SnCl_4/GeH_4$ de 0,4%.

Afin d'observer l'effet de la température sur la vitesse de croissance des nanofils dans ces conditions, nous avons déposé par évaporation une couche d'étain de 30 nanomètres pour éviter que le catalyseur ne s'épuise. Nous avons également réalisé une croissance sans $SnCl_4$ pour éviter de ralentir la croissance à cause du mécanisme SLV, puis nous avons fait varier la température de 250°C à 450°C.

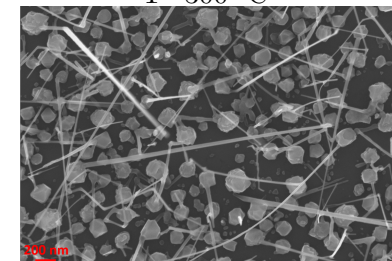
On remarque dans un premier temps que la croissance de nanofils n'est pas systématique. En effet, à 250°C nous obtenons des îlots de 30 à 200 nanomètres de diamètre. À 300°C, nous observons les mêmes structures avec quelques croissances de nanofils de très faible diamètre (de l'ordre de 10 nanomètres). À 350°C nous observons le même phénomène avec des nanofils plus larges, avec un diamètre variant de 20 à 50 nanomètres. Enfin, à 400°C nous observons beaucoup de croissance de nanofils avec un fort dépôt 2D de germanium, dépôt encore plus présent à 450°C, empêchant toute croissance de nanofils. La croissance sous l'eutectique pour de faibles diamètres de nanofils a déjà été observée [44, 62, 63] et a été associée à l'effet Gibbs-Thomson. Nous remarquons un changement de diamètre des nanofils en fonction de la température de croissance. Cependant, nous nous trouvons au-dessus de l'eutectique Ge-Sn (232 °C). De plus, l'effet Gibbs-Thomson n'explique pas la formation de tels agrégats à basse température, cela implique donc qu'un autre phénomène entre en jeu. Ces différences morphologiques peuvent s'expliquer grâce au diagramme de phase Germanium-étain (Figure 2.24). L'alliage a un eutectique à 99.84% d'étain à 232°C, signifiant que le germanium a une concentration d'équilibre extrêmement basse dans l'étain liquide ($\ll 1\%$) à basse température. Lorsque la température augmente, la concentration d'équilibre augmente également pour atteindre environ 3% à 350 °C. Si nous considérons $\Delta\mu_{LS} = kT * \ln(C/C_e)$, lorsque C_e tend vers 0, $\Delta\mu_{LS}$ tend vers l'infini. Cela signifie que si la température de croissance est basse (<350 °C), la différence de potentiel chimique entre la phase liquide et solide sera tellement grande que le germanium va cristalliser quasi instantanément. Cette cristallisation ultrarapide va alors former des îlots de taille nanométrique, ou autrement dit, des boîtes quantiques. La formation de boîte quantique à partir de couche liquide a déjà été observée dans le cas de croissance de GaN [64], mais jamais dans le cas de GeSn. Au contraire, lorsque la température augmente, la différence de potentiel chimique baisse et la croissance VLS classique devient possible. Nous avons effectué des analyses EDX sur les îlots à 250 et 300 °C et sur les nanofils à plus hautes températures. Nous trouvons en moyenne 12 à 15% d'étain à 250 °C, 8 à 10% à 300 °C, 3 à 5% sur les nanofils crûs à 350 °C, valeur en accord avec l'analyse Auger, figure 2.23. Aucune trace d'étain n'est détectée à 400 et 450 °C.



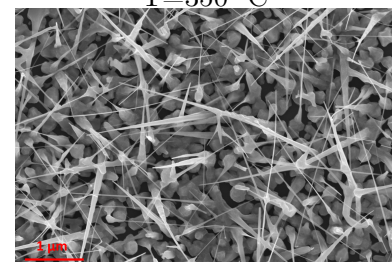
T=250 °C



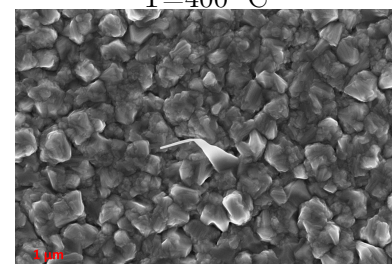
T=300 °C



T=350 °C



T=400 °C



T=450 °C

Schmidt et al. [65] ont étudié la croissance et la thermodynamique de nanofils de silicium pour plusieurs types de catalyseur, dont l'étain. Ils classent les différents métaux en classes A, B et C. La classe A étant définie comme "Au-like catalyst" comme l'aluminium ou l'argent. La classe B pour les catalyseurs à faible solubilité, comme l'étain, le gallium, le zinc, etc. et la classe C qui forme des silicide comme le titane, le palladium, etc. D'après eux, l'étain aurait une tension de surface trop faible pour que le mécanisme VLS puisse avoir lieu de manière stable. La condition sur la tension de surface du catalyseur est définie par :

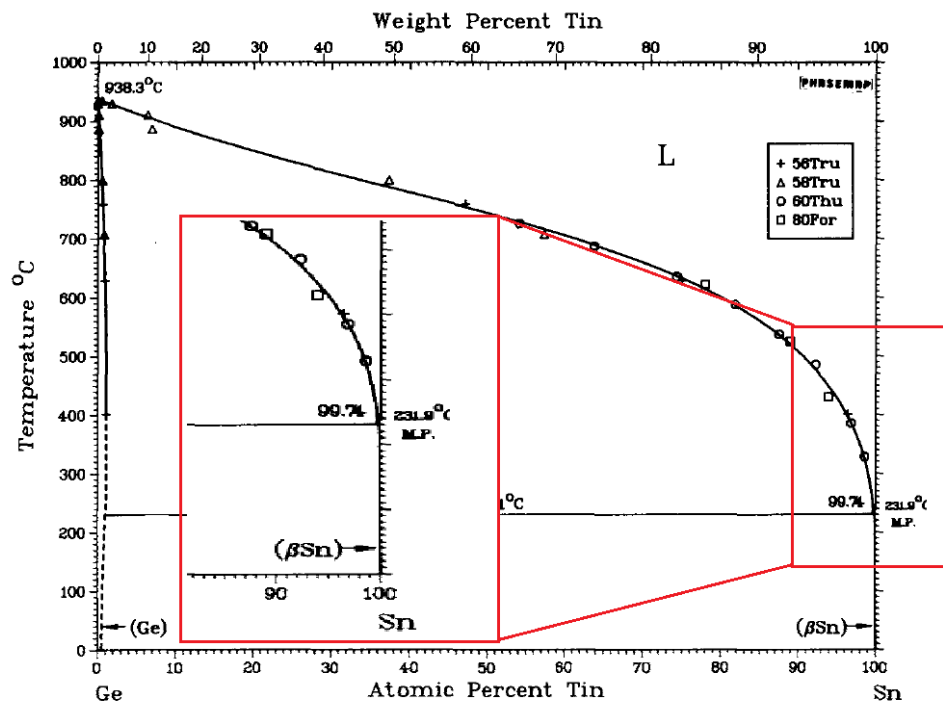


FIGURE 2.24 : Diagramme de phase Ge-Sn d'après [26]. L'insert représente un zoom de la phase riche en étain.

$$\alpha_l < \frac{\alpha_s}{\sqrt{2}} \quad (2.21)$$

Richard T. et al [66] ont calculé la tension de surface du germanium pour plusieurs orientations. Elle est de $1,11 J/m^2$ pour une orientation [111]. D'après l'équation 2.21 cela signifierait que la tension de surface du catalyseur doit être supérieure à $0,785 J/m^2$. Pour rappel, l'or et l'étain ont une tension de surface de $1,27$ et $0,654 J/m^2$ [61], respectivement. L'étain serait donc trop instable pour servir de catalyseur s'il est utilisé seul. Une solution possible serait d'utiliser un métal supplémentaire qui permettrait d'avoir beaucoup d'étain dans le catalyseur ($\geq 90\% Sn$) tout en étant stable.

2.2.5 Conclusion sur la croissance de nanofils GeSn

La croissance de nanofils GeSn par CVD-VLS à l'aide de gaz disponibles industriellement tels que le GeH_4 et le $SnCl_4$ a été étudiée et démontrée pour la première fois [67]. L'avantage majeur de l'utilisation de ce genre de précurseurs comparé aux composés métallo-organiques utilisés dans la littérature [35, 36] réside dans le coût bien plus faible et donc bien plus intéressant pour un transfert vers l'industrie. Nous avons également identifié plusieurs phénomènes physiques qui influent fortement sur les cinétiques de croissance des nanofils et sur l'incorporation de l'étain. Notamment, l'utilisation de gaz chlorés comme le $SnCl_4$ ou l'HCl [67, 68] en trop grande quantité conduit à une désorption du germanium présent dans le catalyseur. Cela conduit alors à un phénomène connexe à la croissance VLS, la gravure SLV, qui réduit la vitesse de croissance voir même grave le substrat. L'utilisation de $SnCl_4$ apporte cependant beaucoup d'avantages à la croissance de nanofils. Il permet, en incorporant de l'étain dans le catalyseur, de baisser la concentration d'équilibre du germanium, ce qui augmente la vitesse de croissance et diminue l'effet réservoir (qui sera discuté dans la partie hétérostructure), favorable à la réalisation de jonctions abruptes. L'incorporation d'étain dans le catalyseur conduit également à la formation

d'une structure cœur-coquille Ge/GeSn spontanée, que nous avons associée à un phénomène de piégeage des atomes dans la maille cristalline du nanofil par le mécanisme de solute trapping. L'effet de solute trapping dépend de la différence de potentiel chimique liquide-solide, de la proportion d'atomes à piéger à l'interface liquide-solide et de la vitesse de cristallisation. Nous avons émis l'hypothèse que la concentration d'étain dans le catalyseur n'était pas homogène et qu'elle était plus importante à la surface de ce dernier. Cette in-homogénéité mène, par piégeage des atomes d'étain lors de la cristallisation, à une structure cœur-coquille avec une forte concentration d'étain en surface. Ces résultats nous ont poussé à vérifier cette hypothèse en réalisant des croissances avec des catalyseurs uniquement en étain. La croissance de nanofils apparaît à partir de 350°C, avec un tapering qui est dû non pas au dépôt 2D du germanium, mais à la consommation de l'étain dans les nanofils. Ces croissances ont été réalisées sans $SnCl_4$ pour éviter la gravure par SLV, ce qui conduit à des tailles de nanofils en fonction de la taille de leur catalyseur initial, ce qui empêche de calculer leurs vitesses de croissance. Une prochaine étape serait d'ajouter un précurseur d'étain (comme le $SnCl_4$, ou un autre moins corrosif) afin de stabiliser la taille du catalyseur, et donc, de mieux maîtriser la croissance.

2.3 Réalisation d'hétérostructures pour les transistors à effet tunnel

Nous allons, dans cette partie, discuter de l'élaboration d'hétérostructures qui serviront de matériaux de base pour la réalisation de transistors à effet tunnel. Nous aborderons tout d'abord la croissance des hétérostructures ainsi que leurs caractérisations morphologiques. Nous notons que la structure optimale pour un TFET à base de nanofils IV-IV serait composée d'un drain en silicium faiblement dopé p ($\approx 10^{17} \text{at.cm}^{-3}$) et d'une source en GeSn fortement dopé n ($\approx 10^{19} - 10^{20} \text{at.cm}^{-3}$), cela dans le but d'avoir un transistor ambipolaire, avec un fort courant I_{on} et un faible courant I_{off} . Cependant, nous avons vu précédemment que le GeSn voyait ses conditions de croissance optimum aux alentours de 350°C, alors que le silicium a une température de croissance bien plus élevée, aux alentours de 600°C. Cette incompatibilité entre les températures de croissance de ces deux matériaux rend la réalisation de ce type de structure très difficile. Dans la suite de ce chapitre nous avons décidé d'adopter deux structures, une structure $p - Si/Si/n - Ge$ et une structure $p - Ge/GeSn/n - GeSn$. L'évaluation des différents niveaux de dopages sera présentée dans le chapitre 4.

2.3.1 État de l'art

Concernant la réalisation de jonctions Si/Ge par approche bottom-up, la majorité des publications font état de structures core-shell/multishell [69, 70, 71, 72, 73]. Il existe cependant quelques équipes qui ont réussi à élaborer des jonctions silicium/germanium axiales. C.Wen & al. [74] sont les premiers à faire état d'une croissance directe d'une jonction Si/Ge par le mécanisme VSS, à l'aide d'un catalyseur $AuAl_2$. L'utilisation de la VSS plutôt que la VLS leur a permis d'obtenir des interfaces abruptes et d'utiliser la même température de croissance pour le germanium et le silicium. La vitesse de croissance par VSS est cependant très lente, de l'ordre de quelques dizaines de nanomètres par minute. Par la suite, S.A. Dayeh [75, 76] réalise une jonction Ge/Si par CVD-VLS avec du germane et du silane. Pour cela, il réalise une croissance en deux temps, avec une rampe de température de 270°C à 440°C lors de la transition Ge à Si pour permettre à ce dernier de croître. Le majeur problème de cette approche est qu'un changement de température ou de pression lors de la croissance provoque un coude du nanofil. L'auteur explique que pour éviter ce phénomène ils gardent constamment le catalyseur sursaturé, et effectue une transition du germanium au silicium petit à petit. La conséquence majeure de cette approche est l'obtention d'une jonction très diffuse entre le germanium et le silicium. De plus, comme du germane est introduit alors que la température atteint 440°C, la partie Ge de la structure est

fortement conique, due au dépôt 2D. Enfin, H. Geaney [77], et plus récemment X. Lu [78], ont élaboré des jonctions plus abruptes par CVD-VLS et SLS, respectivement à l'aide de catalyseur d'étain. Le germanium et le silicium ont une concentration d'équilibre très basse dans l'étain, ce qui limite très fortement l'effet réservoir. Cependant, comme nous l'avons vu plus haut, l'étain est un catalyseur instable et les nanofils résultants sont souvent difformes et ne peuvent servir pour réaliser des transistors.

2.3.2 Croissance d'hétérostructures axiales $Si_p/Si/Ge_n$

Nous commencerons par présenter la croissance de structures $Si_p/Si/Ge_n$, structures qui sont la suite logique des travaux effectués sur cette thématique au LTM (structures $Si_p/Si/SiGe_n$ lors de la thèse de P.Periwal et de V.Brouzet [79, 80]).

2.3.2.1 Choix du sens de croissance

Avant de commencer la croissance de telles jonctions, il est nécessaire de choisir le sens de la croissance. Deux arguments majeurs viennent appuyer un départ avec du silicium dopé au Bore plutôt qu'un départ en germanium dopé au phosphore :

1. Le précurseur que nous utilisons pour doper le silicium est le diborane. Ce dopant est connu pour causer de forts dépôts 2D. Si nous finissons la croissance par du silicium dopé avec du diborane, un dépôt 2D de silicium dopé p sur la partie germanium dopée n sera fortement probable.
2. Le passage du silicium au germanium devrait permettre une jonction plus abrupte. En effet, P. Periwal a démontré lors de sa thèse [79, 81] que les jonctions Si/SiGe étaient plus abrupte lorsque l'on passait du silicium au SiGe plutôt que l'inverse. Cela est lié à l'effet réservoir. En effet, lors d'un changement de matériau, par exemple pour créer une jonction Si/Ge, le catalyseur contient encore un pourcentage de silicium. Le catalyseur agit alors comme un réservoir et la jonction n'est pas abrupte. Le silicium et le germanium ont une concentration d'équilibre de 20 % et 35% dans l'or, respectivement. L'effet sera alors moins accentué si l'on passe du silicium au germanium.

2.3.2.2 Impact d'un changement de température durant la croissance.

Ce genre de croissance est très complexe à réaliser, car les températures de croissance du silicium et du germanium sont très différentes, 600°C et 350°C, respectivement. Nous avons deux options, soit modifier la température durant la croissance, soit choisir une température intermédiaire. Nous avons, dans un premier temps, tenté de changer la température de croissance de 600°C à 400°C lors du passage du silicium au germanium. La figure 2.25 présente des images MEB d'une croissance réalisée par cette approche. La bille blanche présente à la jonction entre le germanium et le silicium est une partie du catalyseur en or qui s'est décroché lors du changement des précurseurs. Ce phénomène est systématique et rend les nanofils inutilisables pour la réalisation de transistors.

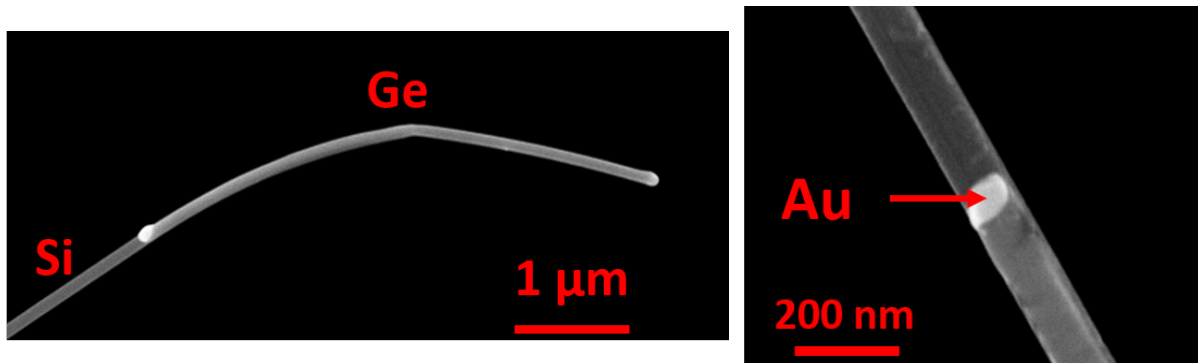


FIGURE 2.25 : Images MEB d'une croissance $p-Si/Si/n-Ge$ avec un changement de température de $600^{\circ}C$ à $400^{\circ}C$ entre la croissance du silicium et du germanium.

Nous avons décidé de garder la même température durant toute la croissance pour éviter ce genre de phénomène. Ainsi, nous avons effectué des croissances à une température intermédiaire, à savoir $450^{\circ}C$.

2.3.2.3 Élaboration d'une homostructure $p-Si/Si$ à $450^{\circ}C$

Cette partie comporte deux difficultés majeures :

- Le départ de croissance à une telle température (qui est très basse pour du silicium)
- La gestion du dépôt 2D généré par le diborane (B_2H_6)

Nous avons, dans un premier temps, tenté une croissance sans diborane, avec 100 sccm de silane et 10 sccm d'HCl sur un substrat silicium [111]. Nous utilisons, comme gaz porteur, 200 sccm de diazote qui est envoyé dans la ligne d'injection, plus 800 sccm envoyé à l'arrière du tube afin d'avoir un mélange homogène dans la chambre. Après 10 minutes, nous n'avons observé aucune croissance. Nous avons donc tenté de démarrer par une partie SiGe pour amorcer la croissance, mais encore une fois nous n'observerons que du dépôt 2D. Puis nous avons remarqué que lorsqu'il n'y a pas du tout de dépôt 2D, les colloïdes sont totalement homogènes et ne formaient pas deux phases séparées avec le silicium.

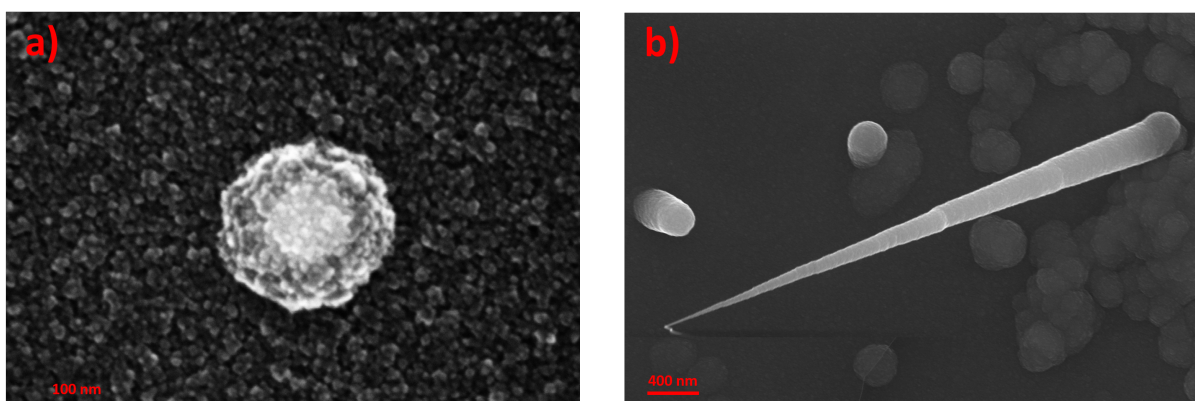
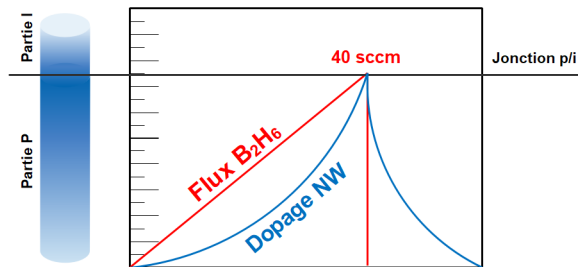


FIGURE 2.26 : Effet du diborane sur la croissance de nanofils de silicium avec a) un colloïde encapsulé et b) un nanofil avec un fort dépôt 2D et deux dépôts SiGe encapsulés.

Nous en avons déduit qu'ils n'ont pas subtilisé de silicium au substrat et sont restés solides durant la croissance. Nous avons donc ajouté une étape de recuit à $700^{\circ}C$ de 15 minutes avant la croissance afin que les colloïdes puissent atteindre leur eutectique avec le silicium plus aisément.

Le recuit a effectivement permis la croissance des nanofils. Après le départ SiGe, nous avons retiré le germanium et ajouté du diborane pour croître la partie $p-Si$. La plupart des croissances étaient soit encapsulées dans une coquille, soit étaient sujettes à un dépôt 2D extrême (comme montré en figure 2.26). Dans ce cas, le dépôt 2D n'empêche pas de réaliser des dispositifs, cependant, l'encapsulation des colloïdes en grand nombre va poser des soucis. En effet, si la densité de nanofils sur le substrat est trop faible, il sera très compliqué, de les disperser sur un substrat isolant avec une densité convenable pour les étapes technologiques qui suivent. Afin de pallier ce problème, nous avons décidé de commencer la croissance sans diborane, puis de l'ajouter progressivement au cours de la croissance (voir figure 2.27).



Suivant cette approche, les colloïdes ne se feront pas encapsuler avant le départ de la croissance et le nanofil devrait avoir un dopage acceptable à la jonction. Nous avons représenté le dopage du silicium de la sorte pour illustrer l'effet réservoir du catalyseur.

FIGURE 2.27 : Schéma représentatif de la stratégie de dopage du silicium pour éviter l'encapsulation des colloïdes.

Après ajustement des précurseurs, nous obtenons une structure optimum pour des flux de 100 sccm de silane, 70 sccm d'HCl et une rampe de 0 à 40 sccm de diborane. Pour la partie intrinsèque, nous avons simplement arrêté le flux de diborane et réduit le flux d'HCl de 70 à 30 sccm. Nous avons, à ce stade, une structure $p-Si/Si$.

2.3.2.4 Élaboration de nanofils Ge dopé au phosphore à 450°C

La croissance d'un nanofil en germanium à cette température sans dépôt 2D est un gros défi. En effet, K. Guillo et al.[82] ont étudié la croissance de nanofils de germanium jusqu'à 450°C. Si on utilise 100 sccm de GeH_4 , 100 sccm d'HCl ne suffisent pas à empêcher le dépôt 2D de germanium. De plus, si le ratio HCl/GeH_4 est trop élevé, nous risquons d'empêcher la croissance à cause du mécanisme SLV. Heureusement, le précurseur que nous utilisons pour incorporer du phosphore, la phosphine (PH_3) permet également de passer la surface des nanofils [81]. Nous avons donc fixé les flux de germane et de phosphine à 50 sccm et à 80 sccm, respectivement, puis nous avons ajouté 10, 40, 70 et 100 sccm de HCl. La figure 2.28 présente des images MEB de ces quatre croissances.

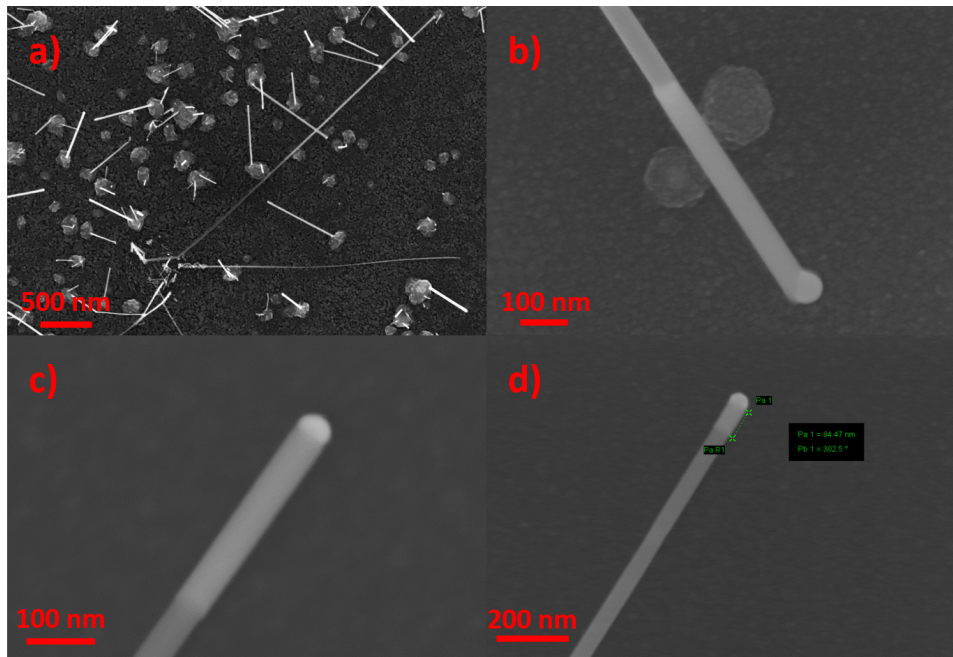


FIGURE 2.28 : Croissance de nanofils $p-Si/Si/n-Ge$ sur un substrat de silicium [111] à $450^{\circ}C$, 4,5 torr avec 50 sccm de germane, 80 sccm de phosphine et a) 10 sccm, b) 40 sccm, c) 70 sccm et d) 100 sccm de HCl. La partie claire proche du catalyseur correspond au germanium.

Nous remarquons dans ces conditions que 10 sccm de HCl ne suffisent pas à limiter le dépôt 2D de germanium. Nous obtenons des vitesses de croissance de 25 nm/min, 15 nm/min et 4,2 nm/min pour des flux de 40, 70 et 100 sccm de HCl, respectivement. La même étude a été effectuée avec 60 sccm de phosphine. Dans ces conditions, il faut au minimum 70 sccm de HCl pour empêcher le dépôt 2D de germanium. Après ajustement des temps de croissance de chaque partie, nous obtenons les longueurs souhaitées pour l'intégration à savoir $3\mu/1\mu/3\mu$ (figure 2.29, image de droite).

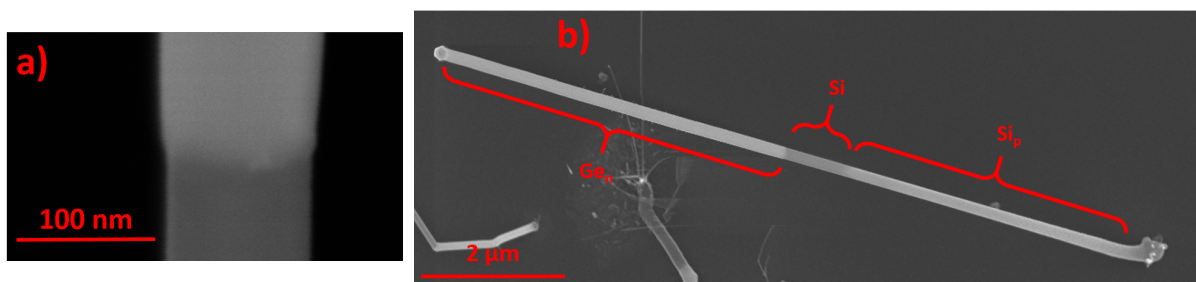


FIGURE 2.29 : Croissance de structure $Si_p/Si/Ge_n$ avec a) une vue rapprochée de la jonction Si/Ge_n et b) la structure complète.

Premièrement, les nanofils sont droits, sans rugosité apparente au MEB ce qui nous distingue des structures similaires observées dans la littérature [77, 78]. La jonction Si/Ge_n apparaît abrupte et aucune trace d'or n'a été détectée à l'EDX. La jonction silicium-germanium ne forme jamais de coudes et n'est jamais contaminée avec de l'or provenant du catalyseur. Cependant la partie en germanium ne pousse pas de manière systématique et n'est présente que pour environ 50% des nanofils.

On remarque que la transition du silicium au germanium induit un léger changement de diamètre du nanofil. nous passons de 102 nm à 118 nm, ce qui correspond à une augmentation d'environ

15%. Ce phénomène est également observable sur les résultats des autres équipes cités plus haut [75, 76, 77, 78] et ce, peut importe le sens de croissance. Nous pourrions associer cette augmentation de diamètre du nanofil à l'augmentation de diamètre du catalyseur dû au changement d'éléments et de leurs concentrations d'équilibre dans l'or (20% pour le silicium et 35% pour le germanium à 450°C). Si l'on estime que le catalyseur est une sphère parfaite, son volume est défini par :

$$V = \left(\frac{4 * \pi}{3}\right) * \left(\frac{d}{2}\right)^3 \quad (2.22)$$

Avec d le diamètre du catalyseur. Nous pouvons alors calculer le nombre de moles d'or selon :

$$n = \frac{\rho_{Au} * V}{M_{Au}} \quad (2.23)$$

Avec ρ_{Au} la masse volumique de l'or et M_{Au} la masse atomique de l'or. Si nous ajoutons à cette quantité 20% pour l'alliage AuSi et 35% pour l'alliage Au-Ge, en prenant en compte les masses atomiques et volumiques du silicium et du germanium, nous pouvons recalculer le diamètre du catalyseur après ajout de ces éléments. Nous obtenons 106,4 nm et 112,1 nm pour le silicium et le germanium, respectivement, ce qui correspond à une augmentation de 5% en passant entièrement du silicium au germanium. Le changement de taille du catalyseur ne suffit donc pas à justifier une telle différence. Une explication complémentaire serait que le changement de composition chimique du catalyseur induit un changement de la tension de surface de ce dernier, modifiant (le réduisant dans notre cas) son angle de mouillage. En effet, plusieurs équipes ont étudié ce phénomène dans le cas de jonctions axiales de divers matériaux III-V [83, 84, 85]. Le passage du silicium au germanium provoquerait alors un léger changement dans l'angle de démouillage du catalyseur.

Les conditions optimales de croissance des hétérostructures $p - Si/Si/n - Ge$ sont résumées dans le tableau 2.1, le tout à 450°C et 4,5 Torr.

TABLE 2.1 : Tableau récapitulatif des conditions de croissance des hétérostructures $p - Si/Si/n - Ge$ avec 80 sccm de phosphine.

Partie	SiH_4 (sccm)	GeH_4 (sccm)	HCl (sccm)	PH_3 (sccm)	B_2H_6 (sccm)
$SiGe$	90	45	40	0	0
$p - Si$	90	0	70	0	0 ↗ 40
Si	90	0	30	0	0
$n - Ge$	0	50	40	80	0

2.3.3 Croissance d'hétérostructures axiales $Si_p/Ge/Ge_n$

Nous avons tenté, pour s'affranchir de l'effet réservoir et avoir une jonction abrupte entre le canal et la source, de remplacer la partie en silicium intrinsèque par du germanium intrinsèque. Ainsi, l'effet réservoir n'entrerait pas en compte et la transition ne se ferait qu'avec l'introduction de phosphine. Nous sommes donc partis des mêmes conditions que pour la partie dopée au phosphore, et nous avons retiré le flux de PH_3 . Malheureusement, même avec très peu de germane (10 sccm) et beaucoup d'HCl (100sccm), nous n'avons pas réussi à limiter le dépôt 2D. La figure 2.30 montre la tête en germanium d'une hétérostructure crue dans ces conditions.

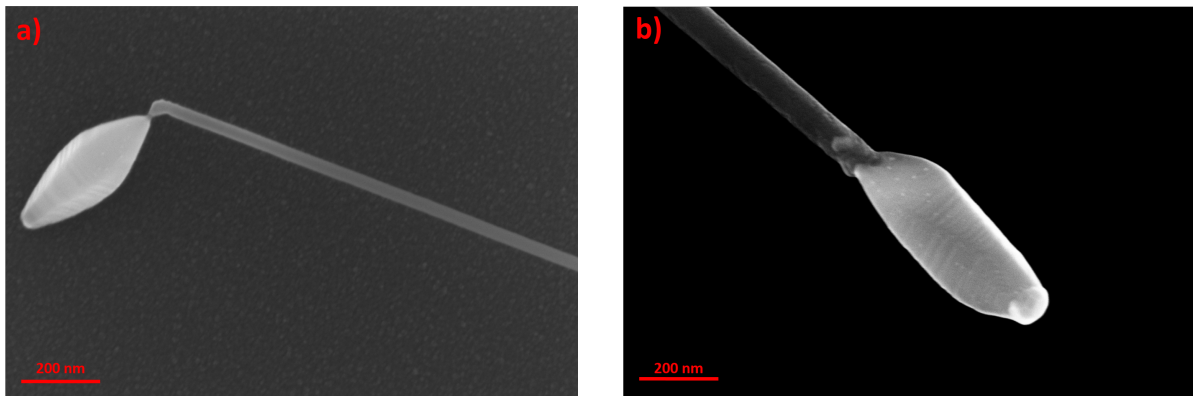


FIGURE 2.30 : Croissance d'hétérostructures $p - Si/Ge$ à 450°C avec 10 sccm de germane et 100 sccm de HCl.

La croissance de germanium intrinsèque à cette température semble donc peu probable.

2.3.4 Croissance d'hétérostructures axiales $p - Ge/GeSn/n - GeSn$

La prochaine étape est de remplacer le matériau de la source par le GeSn. Comme les croissances GeSn sont optimales à 350°C , nous sommes contraints de réaliser un drain en germanium. Les conditions de croissance de la première structure sont résumées dans le tableau 2.2. Nous avons commencé à introduire du $SnCl_4$ pendant la croissance de la partie intrinsèque pour commencer à charger le catalyseur en étain.

TABLE 2.2 : Conditions de croissance de la structure $Ge_p/GeSn/GeSn_n$

Partie	T ($^\circ\text{C}$)	temps	GeH_4	$SnCl_4$	HCl	Dopage
$p - Ge$	350	5 min	100 sccm	0	40 sccm	40 sccm B_2H_6
$GeSn$	350	2 min	100 sccm	0,4 %	20 sccm	/
$n - GeSn$	350	5 min	100 sccm	0,4 %	20 sccm	60 sccm PH_3

Les nanofils ainsi crûs apparaissent droits, avec une faible portion de ces derniers qui forment des coudes lors du passage GeSn intrinsèque au GeSn dopé au phosphore. Les parties intrinsèques et dopées n ne présentent aucun tapering, contrairement à la partie dopée avec du diborane, qui présente un léger dépôt 2D de $5,3\text{nm}/\mu\text{m}$. Nous remarquons sur le substrat de légers dépôts avec quelques croissances de nanofils très similaires aux nanofils crus avec des catalyseurs d'étain. Il est tout à fait possible que l'étain se soit déposé durant la troisième partie de la croissance et que ce dernier est fait office de catalyseur.

La structure semble convenir pour servir de base pour la fabrication d'un transistor à effet tunnel. Les niveaux de dopages des parties GeSn dopés p, n et intrinsèques seront étudiés et présentés dans le chapitre 4.

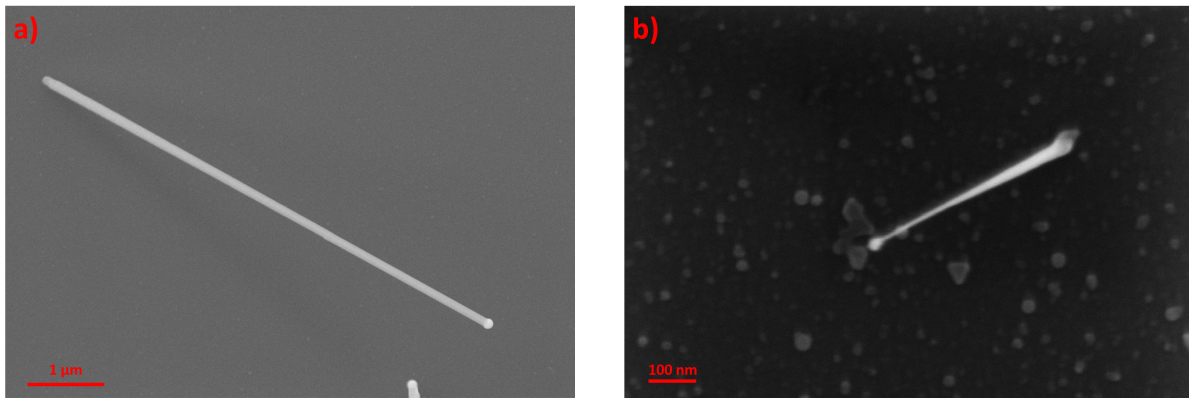


FIGURE 2.31 : a) Image MEB d'un nanofil $Ge_p/GeSn/GeSn_n$ et b) du dépôt d'étain sur le substrat durant la croissance.

2.4 Conclusion sur la croissance de nanofils

Nous avons commencé par étudier la croissance de nanofils GeSn à partir de colloïdes d'or dispersés sur un substrat de germanium orienté [111]. Les paramètres de croissance tels que la température, la pression et le ratio des pressions partielles $SnCl_4/GeH_4$ ont été systématiquement étudiés pour améliorer l'incorporation de l'étain dans les nanofils. Les nanofils GeSn présentent une structure cœur-coquille avec un cœur en GeSn contenant environ 1% d'étain et environ 10% d'étain dans la coquille. Ces résultats sont à l'état de l'art et ont été publiés [67]. Cette tendance est fortement corrélée à la distribution de l'étain dans le catalyseur après croissance. Nous avons donc émis l'hypothèse que l'incorporation de l'étain dans le nanofil dépend fortement de son taux dans le catalyseur. Ainsi des catalyseurs d'étain ont été utilisés pour les croissances de nanofils GeSn. Des analyses MEB-EDX sur les structures ainsi fabriquées présentent de 0 à 10 % d'étain en fonction de la température de croissance. La détection de l'étain par MEB-EDX prouve que l'étain est présent dans les nanofils et non pas à la surface de ces derniers. Cela tend à confirmer l'hypothèse que le taux d'étain présent dans les nanofils dépend très fortement du taux d'étain présent dans le catalyseur et de la température de croissance. Cependant, la croissance avec des catalyseurs d'étain pur est complexe et mène souvent à des nanofils irréguliers, et donc difficiles à exploiter, à cause de la faible tension de surface de l'étain. L'utilisation d'un catalyseur stable comme l'or est donc nécessaire. Ainsi il suffirait d'introduire beaucoup plus de précurseur d'étain lors de la croissance. Malheureusement, nous avons découvert que le $SnCl_4$, s'il est utilisé en trop forte proportion menait à une désorption du germanium présent dans le catalyseur par le mécanisme SLV et empêchait la croissance. La solution serait d'utiliser un précurseur qui ne mènerait pas au mécanisme SLV. Une alternative au $SnCl_4$ serait le tétrabromure d'étain ($SnBr_4$). En effet, la réaction $SnCl_4 + Ge \rightarrow Sn + GeCl_4$ a une enthalpie libre de réactions d'environ -25 kJ/mol, quasi indépendamment de la température, alors que la réaction $SnBr_4 + Ge \rightarrow Sn + GeBr_4$ a une enthalpie libre de réactions d'environ 15 kJ/mol. Cela signifie que le composé $GeBr_4$ a beaucoup moins de chance de se former que le composé $GeCl_4$, et donc, que nous ne serions pas limités en termes de précurseur d'étain. Comme pour le Chlore, le Brome serait alors évacué sous forme gazeuse sous la forme Br_2 ($\Delta G_f \approx 3kJ/mol$) ou sous la forme HBr ($\Delta G_f \approx -53kJ/mol$).

Enfin, nous sommes parvenus à fabriquer pour la première fois des hétérostructures axial $p-Si/Si/n-Ge$ rectiligne et de diamètre quasi constant par croissance CVD via le mécanisme VLS. En effet, l'utilisation de phosphine, qui permet de doper et de limiter le dépôt 2D, rend possible la croissance de germanium à 450°C sans dépôt 2D le long du silicium. Les structures ainsi obtenues ne présentent pas de coudes et montrent une transition Si/Ge_n abrupte sur les images MEB. des analyses complémentaires au microscope électronique en transmission pour-

raient nous apporter des précisions supplémentaires sur cette structure (présence de dislocations, images haute résolution de la jonction Si/Ge_n , analyses STEM-EDX le long du nanofil, etc.). De la même manière, une hétérostructure $p - Ge/GeSn/n - GeSn$ a été réalisée. Cependant, même si le catalyseur de ces derniers révèle la présence d'étain, des analyses supplémentaires sont nécessaires pour confirmer la présence de ce dernier dans les nanofils. Ces deux structures seront utilisées par la suite pour fabriquer des transistors à effet tunnel. Les niveaux de dopage de chacune des parties seront étudiés dans le chapitre 4.

Chapitre 3

Étude de l'interface GeSn/diélectrique de grille et développement d'un empilement performant.

Nous avons vu, dans le chapitre d'introduction, que l'utilisation de matériaux alternatifs au silicium présente de nombreux avantages. Par exemple, le GeSn offre une mobilité des porteurs largement plus importante que le silicium, ce qui le rend très attractif pour la fabrication de transistors à haute mobilité. Cependant, un facteur crucial qui garantit le bon fonctionnement des dispositifs à effet de champ est la capacité à moduler les bandes d'énergie du canal, ce qui implique d'avoir un bon contrôle électrostatique de grille. Pendant longtemps, le silicium s'est imposé tant son oxyde thermique est de bonne qualité, et donc, permet d'avoir d'excellentes interfaces. La plupart des autres matériaux, III-V, germanium, GeSn, possèdent généralement des oxydes de mauvaises qualités, ce qui implique le dépôt d'un diélectrique. De nombreuses techniques de dépôt existent et permettent de déposer des diélectriques d'excellente qualité. Malheureusement, cette approche mène souvent à des défauts (impuretés, liaisons pendantes, etc..) qui se glissent à l'interface diélectrique/semi-conducteur, ce qui va fortement impacter les performances des futurs dispositifs à effet de champ. Aujourd'hui, l'amélioration de cette interface est un enjeu majeur si l'on souhaite dans un futur proche développer des transistors performants sur GeSn.

Ainsi, dans le cadre de futures intégrations, nous avons étudié l'interface diélectrique/GeSn et tenté d'en améliorer les performances. Nous avons choisi de travailler sur des couches de GeSn contenant 10% d'étain, et ce pour plusieurs raisons :

1. La transition d'un gap indirect à direct se produit aux alentours de 5 à 10% d'étain, et varie avec les contraintes. En effet, C.Eckhardt et al. estiment à environ 10% d'étain la transition indirecte directe pour des couches compressées [86], et moins de 5% pour des couches relaxées. L'utilisation de couches contenant 10% d'étain garantit donc un gap direct.
2. L'augmentation du taux d'étain rend la formation d'une interface propre plus compliquée. Ainsi, si l'on définit un protocole pour améliorer l'interface avec 10% d'étain, il sera tout aussi efficace avec un pourcentage moindre.
3. Il n'y a, actuellement, aucune étude dans la littérature qui présente de bonnes caractéristiques de capacités MOS avec un tel taux d'étain.

Nous avons décomposé cette étude en trois parties distinctes :

1. L'analyse de la surface et le choix d'un traitement chimique.

2. Le choix de l'empilement diélectrique
3. L'influence du taux d'étain présent dans le GeSn.

1 : Lorsqu'un matériau est exposé à l'air ambiant sans traitement préalable, il est rapidement contaminé en surface. En effet, une couche d'oxyde native, souvent de pauvre qualité, se forme en quelques minutes et des impuretés se déposent à la surface, etc. Ainsi, des traitements sont nécessaires afin de nettoyer et de protéger la surface avant toute autre opération. Ce champ d'études, appelé traitement de surface ou passivation de surface, consiste donc à obtenir la surface avec le moins de défauts possible avant le dépôt du diélectrique.

2 : Même si la surface est parfaitement traitée, les diélectriques déposés peuvent réagir avec la surface, former des liaisons pendantes, etc.. Altérant encore une fois les performances des futurs transistors. Il est donc important de sélectionner l'empilement de diélectriques qui offrira les meilleures performances, tant en termes d'épaisseur d'oxyde équivalent, mais également en termes d'interface. Cet empilement est généralement composé d'une très fine couche à l'interface très stable, mais à faible constante diélectrique puis d'une ou plusieurs couches moins stables, mais avec une meilleure permittivité. Cette couche de faible épaisseur est communément dénommée "IL" pour "Inter-Layer".

3 : La littérature comporte déjà quelques études pour améliorer les capacités MOS sur des substrats GeSn. Cependant, la majorité de ces études utilise des couches contenant peu d'étain, aux alentours de 6%, contrairement à nos deux études précédentes où nous utilisons des couches contenant 10% d'étain. Cette différence rend la comparaison avec la littérature complexe, car l'étain influe énormément sur la qualité des structures MOS. Ainsi, nous avons réalisé des structures MOS avec une large gamme de taux d'étain pour étudier précisément l'influence de ce dernier sur les performances des capacités.

Ce chapitre, consacré aux capacités MOS sur GeSn, sera donc divisé en sous-chapitres présentant les travaux effectués selon ces trois études.

3.1 Introduction aux capacités MOS

3.1.1 Structure et mécanismes physiques mis en œuvre dans les capacités MOS

3.1.1.1 La capacité MOS idéale

Avant de parler de densité d'états d'interface, nous allons brièvement présenter le fonctionnement d'une structure MOS parfaite. Comme les couches de GeSn qui nous serviront à étudier cette structure sont dopées p, nous prendrons l'exemple des capacités p-MOS. La figure 3.1 a) présente les diagrammes de bande d'une capacité p-MOS à l'équilibre, le niveau de Fermi du métal est aligné avec le niveau de Fermi du semi-conducteur. Nous noterons sur ce schéma que les niveaux de Fermi sont alignés, car les travaux de sortie du métal et du semi-conducteur sont identiques $+\phi_m = \phi_{sc}$. Nous notons $\phi_{ms} = \phi_m - \phi_{sc} = \phi_m - (\chi + Eg/2q + \Psi_{bp})$ la différence de travail de sortie entre le métal et le semi-conducteur.

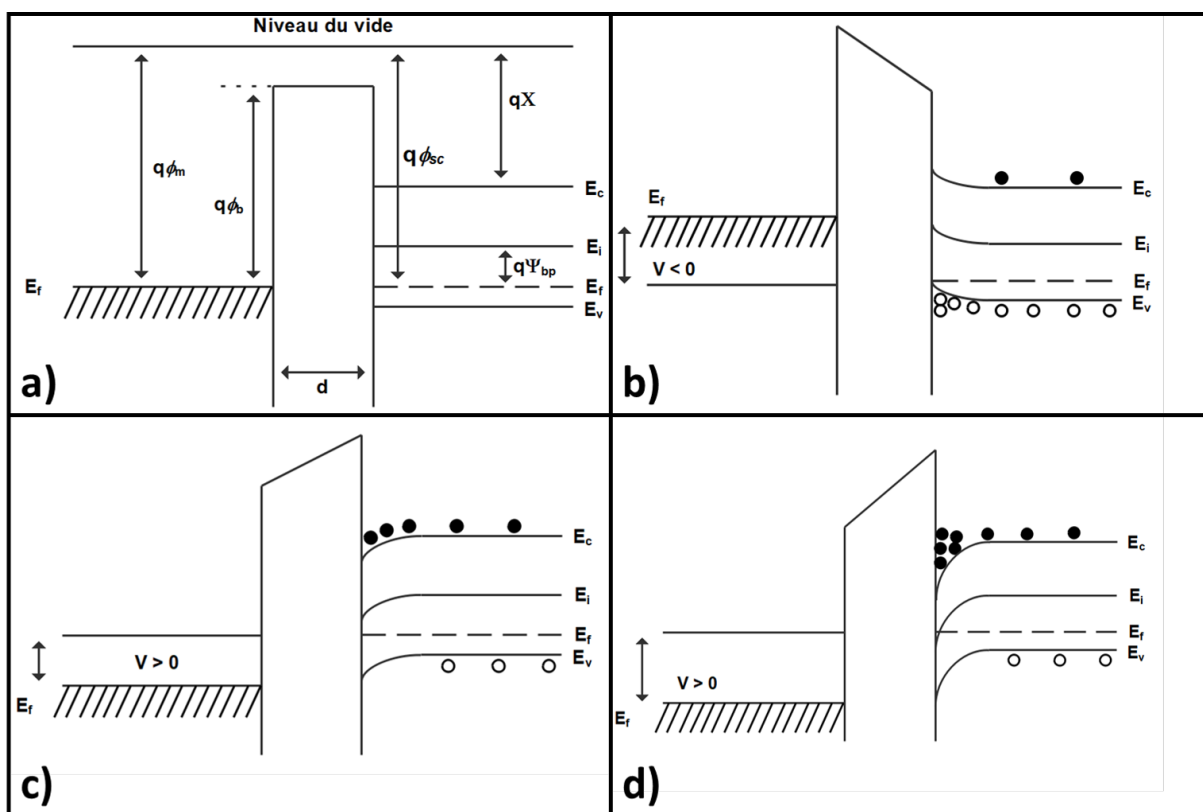


FIGURE 3.1 : Capacité p-MOS idéale a) à l'équilibre, b) en accumulation, c) en déplétion et d) en inversion.

Si nous appliquons une tension négative sur le métal, le niveau de Fermi du semi-conducteur va se décaler d'une valeur $\Psi_s = V - V_i$, avec V_i la chute de potentiel à travers l'isolant. La bande de valence du semi-conducteur va alors se courber en direction du niveau de Fermi comme illustré en 3.1 b) et les trous vont s'accumuler à l'interface semi-conducteur/isolant. Au contraire, si l'on applique une tension positive, le phénomène contraire se produit. La bande de valence est courbée vers le bas (à l'opposé du niveau de Fermi) et les trous sont repoussés. Ainsi, si on a $\Psi_s < \Psi_{bp}$ alors le semi-conducteur est toujours dopé p à l'interface mais la densité de trous diminue, nous parlons ici de déplétion. Cependant, lorsque $\Psi_s > \Psi_{bp}$, alors le niveau de Fermi du semi-conducteur passe au-dessus de son niveau intrinsèque comme illustré en figure 3.1 d). Le semi-conducteur à l'interface est toujours dopé p et un canal d'inversion se forme car se sont

les électrons et non les trous qui sont majoritaires à cet endroit. Nous parlons alors de faible inversion lorsque $\Psi_s < \Psi_{bp}$ et de forte inversion lorsque $\Psi_s > 2\Psi_{bp}$.

Pour résumer les régimes de fonctionnement d'une capacité p-MOS :

- $\Psi_s < 0$: Régime d'accumulation
- $\Psi_s = 0$: Condition de bande plate
- $\Psi_{bp} > \Psi_s > 0$: Régime de déplétion des trous.
- $\Psi_{bp} = \Psi_s$: Niveau de Fermi aligné sur le niveau intrinsèque.
- $\Psi_{bp} < \Psi_s < 2\Psi_{bp}$: Régime de faible inversion.
- $\Psi_s > 2\Psi_{bp}$: Régime de forte inversion.

Mais comme expliqué plus haut, les capacités ne sont jamais parfaites et des défauts dans l'oxyde et à l'interface viennent perturber les performances de ces dernières.

3.1.1.2 Charges d'interface et charges dans l'oxyde

On compte quatre types de charges différentes en fonctions de leurs natures (ion mobile, liaisons pendantes...) et de leurs emplacements (à l'interface, dans l'oxyde, proche de l'interface ou non.) :

- Q_m : Les charges ioniques mobiles présentes dans l'oxyde. Ce sont des charges qui se déplacent lentement dans l'oxyde et sont généralement responsables du phénomène d'hystérésis.
- Q_{ot} : Les charges piégées dans l'oxyde, sont généralement associées à des défauts dans l'isolant. Ces charges sont généralement neutres lors de leur "création" et sont chargées par l'injection de porteurs. C'est ce phénomène qui est mis en œuvre dans les mémoires flash, ou les porteurs sont injectés par effet tunnel à travers l'oxyde.
- Q_f : Les charges fixes proches de l'interface sont généralement produites lors du dépôt de l'isolant. Elles contribuent à la tension de bande plate, mais ne sont pas des pièges pour les porteurs du semi-conducteur.
- Q_{it} : Les charges présentes à l'interface isolant/semi-conducteur, sont de loin les plus influentes et indésirables dans une capacité MOS. Ce sont des défauts présents à l'interface qui piègent les porteurs et diminuent fortement le contrôle électrostatique de la capacité.

Les charges présentes dans l'oxyde, Q_f , Q_m et Q_{ot} n'altèrent pas radicalement les performances des transistors. Cependant, elles contribuent à la polarisation de la capacité MOS en créant un champ électrique à travers l'isolant. Ce champ va modifier la tension de bande plate V_{fb} selon la relation :

$$V_{fb} = \phi_{ms} - \frac{Q_f + Q_m + Q_{ot}}{C_{ox}} \quad (3.1)$$

Avec C_{ox} la capacité de l'oxyde.

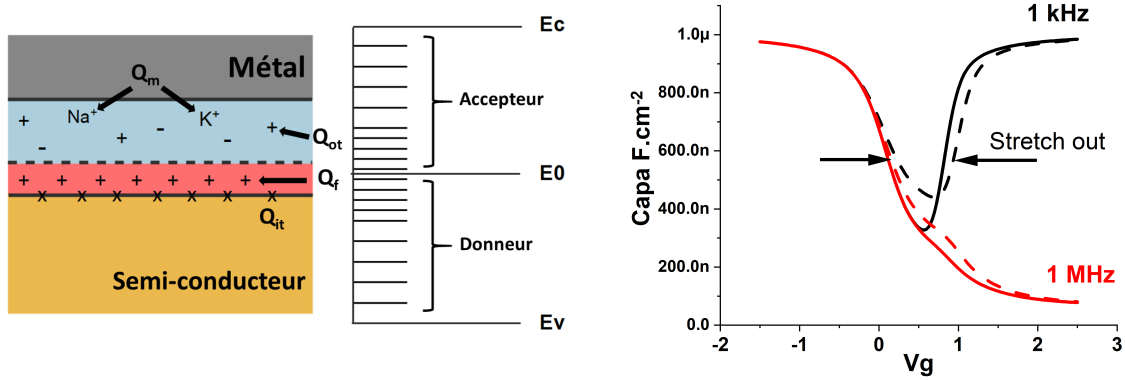


FIGURE 3.2 : Schéma représentatif des différents types de charges présents dans un isolant. Modélisation d'une capacité avec en ligne pleine, $D_{it} = 10^{10} eV^{-1}.cm^{-2}$ et en ligne pointillée $D_{it} = 10^{12} eV^{-1}.cm^{-2}$.

Les défauts d'interface : Conventionnellement, nous parlons de densité d'états d'interface. Ce sont des défauts présents à l'interface comme des liaisons pendantes ou des impuretés qui ont pour conséquence d'ancrer le niveau de Fermi du semi-conducteur. Ces défauts induisent des niveaux d'énergies situés majoritairement dans la bande interdite du semi-conducteur autour d'un niveau neutre $E_0 = Eg/2$. Si le niveau de ces défauts est situé au-dessus de E_0 (proche de E_c), nous considérons les états comme accepteurs, dans le cas contraire comme donneurs. Ces états vont alors induire une capacité associée, notée C_{it} et définie de la sorte :

$$C_{it} = q^2 \cdot D_{it} \quad (3.2)$$

D_{it} représente alors la densité d'état par unité de surface et s'exprime en $eV^{-1}.cm^{-2}$. Son expression est :

$$D_{it} = \frac{1}{q} \cdot \frac{dQ_{it}}{dE} \quad (3.3)$$

Ce concept permet de déterminer expérimentalement la densité d'état d'interface en mesurant le changement de Q_{it} en fonction de Ψ_s . Notons que cette valeur est une mesure globale et ne permet pas de déterminer la nature des états (accepteurs ou donneurs). La figure 3.2 nous présente à droite la modélisation d'une capacité avec peu (lignes pleines) et beaucoup (lignes pointillées) de défauts d'états d'interface. Nous remarquons le phénomène d'étirement, ou "Stretch out", causé par une modulation restreinte du potentiel Ψ_s par la tension de grille V_g . Ce phénomène a pour effet d'augmenter la pente sous le seuil des transistors à effet de champs. Nous remarquons également que la position de C_{min} (en déplétion) est plus élevée avec un fort D_{it} . La cause est, encore une fois, les porteurs piégés à l'interface qui augmentent le potentiel Ψ_s , indépendamment de V_g . Ces porteurs sont caractérisés par un temps de réponse des pièges, noté τ et défini par [87] :

$$\tau_p = \frac{1}{\bar{v} \sigma_p n_i} \exp \left[-\frac{q(\Psi_{Bp} - \bar{\Psi}_s)}{kT} \right] \quad (3.4)$$

$$\tau_n = \frac{1}{\bar{v} \sigma_n n_i} \exp \left[-\frac{q(\Psi_{Bn} + \bar{\Psi}_s)}{kT} \right] \quad (3.5)$$

Avec τ_p et τ_n les temps de réponses associés aux trous et aux électrons, respectivement. k est la constante de Boltzmann, T la température en Kelvin, σ_p et σ_n les sections efficaces de capture des

trous et des électrons, respectivement, et \bar{v} la vitesse thermique moyenne. La vitesse thermique moyenne dépend de la masse effective des porteurs telle :

$$\bar{v} = \sqrt{\frac{3 \cdot kT}{m^*}} \quad (3.6)$$

Le temps de réponse en fréquence des pièges dépend donc de leurs niveaux d'énergie dans la bande interdite, de la masse effective des porteurs, du nombre d'états dans le semi-conducteur et de la température. Dans la majorité des cas, ces pièges se manifestent entre 100 Hz et 100 kHz.

3.1.1.3 Méthodes de mesures de la densité d'états d'interface

La méthode de mesure "High-Low-Frequency" a été développée par Castagne et Vapaille [88]. Elle a l'avantage de donner une mesure de la densité d'états d'interface rapide en exploitant les mesures de la capacité en haute C_{HF} et basse C_{LF} fréquence. La densité se mesure d'après :

$$D_{it} = \left(\frac{1}{q}\right) \left(\frac{C_{ox} \cdot C_{LF}}{C_{ox} - C_{LF}} - \frac{C_{ox} \cdot C_{HF}}{C_{ox} - C_{HF}} \right) \quad (3.7)$$

Avec C_{ox} la capacité de l'oxyde, cette relation nous donne une mesure des D_{it} en chaque point de Vg. Cette méthode est très pratique, car elle est rapide, cependant, la différence entre C_{HF} et C_{LF} est parfois très faible et varie en fonction de la méthode de mesure, ce qui rend cette approche peu précise.

La méthode de mesure par la conductance est de loin la méthode la plus utilisée pour déterminer la densité d'états d'interface. Elle fut développée par Nicollian et Goetzberger [89]. Plutôt que de se baser sur la valeur de la capacité mesurée, nous nous basons sur la mesure de la conductance en fonction de la pulsation ω . L'expression permettant de passer de l'admittance mesurée à la conductance des pièges d'interface est décrite selon :

$$\frac{G_p}{\omega} = \frac{C_{it} \cdot \omega \cdot \tau_{it}}{1 + \omega^2 \cdot \tau_{it}^2} \quad (3.8)$$

Si nous traçons G_p/ω en fonction de ω , nous remarquons que son maximum se produit lorsque $\omega \cdot \tau_{it} = 1$, ce qui nous donne directement la mesure de τ_{it} . La valeur de G_p/ω correspond donc à $C_{it}/2$. Une fois que l'on connaît la valeur de C_{it} , nous calculons la valeur des D_{it} avec $D_{it} = C_{it}/q^2$. L'intérêt majeur de cette technique par rapport à la méthode high-low-frequency réside dans la variation bien plus importante de la conductance en fonction de la fréquence par rapport à la variation de la capacitance. Cette différence de variation offre une erreur de mesure bien plus faible et permet de déterminer la densité d'états d'interface bien plus précisément pour de faibles valeurs de D_{it} . Cependant, cette méthode trouve ses limites avec des matériaux à faible gap, car les minoritaires influent sur la conductance et fausse la mesure des D_{it} [90]. C'est pourquoi nous utiliserons un modèle (décrit plus bas) pour recalculer les courbes C-V mesurées.

3.2 La modélisation des capacités MOS sur GeSn

Comme le GeSn a un gap très faible ($E_g < 0,66$ eV en fonction du taux d'étain), les méthodes décrites ci-dessus peuvent s'avérer peu précises. Nous avons donc décidé de développer un modèle, puis de faire concorder les courbes ainsi obtenues avec les mesures C-V expérimentales. Les grandeurs que l'on souhaite déterminer (densité d'états d'interface, tension de bande plate, etc..) sont ainsi ajustées au fur et à mesure pour correspondre au mieux aux valeurs réelles. Ce modèle admet que la capacité mesurée C_{tot} est la somme de différentes contributions et est définie de la sorte :

$$C_{tot}(\Psi_s, Dit, \Phi t) = \left(\frac{1}{C_{ox}} + \frac{1}{C_p(\Psi_s) + C_n(\Psi_s) + C_{ss}(\Psi_s, Dit, \Phi t)} \right)^{-1} \quad (3.9)$$

Avec Ψ_s le potentiel de surface, $C_{ox} = \epsilon_{ox}/t_{ox}$ la capacité de l'oxyde et C_p et C_n étant les capacités associées aux trous et aux électrons, respectivement. C_{ss} représente la capacité associée aux défauts d'interface et est défini par :

$$C_{ss}(\Psi_s, Dit, \Phi t) = q \cdot Dit \cdot \beta \cdot F_t(\Psi_s, \Phi t) \cdot (1 - F_t(\Psi_s, \Phi t)) \quad (3.10)$$

Ici, la valeur D_{it} représente notre densité d'états d'interface. Avec q la charge élémentaire, $\beta = 1/kT$ et $F_t(\Psi_s, \Phi t)$ la statistique de Fermi-Dirac :

$$F_t(\Psi_s, \Phi t) = \frac{1}{1 + \exp(\beta \cdot (\Phi t - \Psi_s))} \quad (3.11)$$

Où Φt représente la position des défauts dans la bande interdite. Ces niveaux ne se situent généralement pas en un seul point, mais sur un intervalle, nous les considérons comme un continuum entre $\left[-\frac{d\phi t}{2}; \frac{d\Phi t}{2} \right]$ tels que :

$$C_{sscont}(\Psi_s, D_{it}, \Phi t, d\Phi t) = \frac{1}{d\Phi t} \int_{\Phi t - \frac{d\Phi t}{2}}^{\Phi t + \frac{d\Phi t}{2}} C_{ss}(\Psi_s, D_{it}, \Phi t) d\Phi t \quad (3.12)$$

Les capacités associées aux trous et aux électrons sont, quant à elles, obtenues en dérivant les charges associées à ces dernières par rapport au potentiel de surface :

$$C_n = \frac{dQ_n}{d\Psi_s} \quad C_p = \frac{dQ_p}{d\Psi_s} \quad (3.13)$$

Il ne reste plus qu'à prendre en compte le temps de génération des porteurs minoritaires et des défauts en fonction de la fréquence.

$$C_{totcontfreq}(\Psi_s, D_{it}, \Phi t, d\Phi t, f) = \left(\frac{1}{C_{ox}} + \frac{1}{C_p(\Psi_s) + \frac{C_n(\Psi_s)}{1 + (\omega \cdot \tau_n)^2} + \frac{C_{sscont}(\Psi_s, D_{it}, \Phi t, d\Phi t)}{1 + (\omega \cdot \tau_{ss})^2}} \right)^{-1} \quad (3.14)$$

Avec $\omega = 2\pi \cdot f$, τ_n et τ_{ss} les temps de générations des minoritaires et des défauts, respectivement. À ce stade, nous avons une expression permettant de définir notre capacité en fonction du potentiel de surface, de la densité d'état d'interface, de la fréquence et des temps de vie des porteurs minoritaire et des défauts. Il ne reste plus qu'à trouver la valeur du potentiel de surface, Ψ_s , pour chaque valeur de V_g . Pour cela, nous résolvons numériquement l'équation :

$$V_g = V_{fb} + \Psi_s - \frac{Q_{sc}(\Psi_s)}{C_{ox}} - \frac{Q_{sscont}(\Psi_s, D_{it}, \Phi t, d\Phi t)}{C_{ox}} \quad (3.15)$$

Ce modèle devrait donc nous permettre de déduire des courbes C-V différentes valeurs qui attesteront de l'efficacité des traitements et de la qualité de notre interface, et donc, de nos structures MOS.

3.3 L'état de l'art des capacités MOS sur GeSn

Cette partie est dédiée à l'état de l'art concernant les travaux effectués sur les capacités MOS sur GeSn. Nous séparerons cet état de l'art en deux parties. La première se concentrera sur les traitements chimiques utilisés pour passiver la surface du GeSn. La seconde regroupera les études visant à introduire des couches intermédiaires (ou "inter-layers").

3.3.1 La passivation de surface

L'alliage GeSn n'attise l'intérêt des chercheurs que depuis une vingtaine d'années environ, par conséquent la base de référence bibliographique est bien plus limitée que pour les alliages III-V ou le germanium. L'un des premiers à étudier les traitements chimiques pour les capacités MOS sur GeSn a été Suyog Gupta [91] lors de sa thèse. Les capacités sont composées d'un empilement $Ge_{0.97}Sn_{0.03}$ dopé n, de 12 nanomètres d'alumine puis d'aluminium comme métal de contact. Le traitement en question est un mélange HF :HCl 1 :1 avec pour référence un échantillon non traité et un échantillon rincé à l'eau dé ionisée (EDI). Les échantillons sont alors immédiatement placés sous vide dans la machine d'ALD pour éviter une ré oxydation de la surface. Des analyses XPS montrent une nette diminution de l'oxyde natif, ce qui améliore nettement les performances des capacités MOS. Ils estiment la densité d'états d'interface à $2.10^{12} eV^{-1}.cm^{-2}$ par la méthode du "Fermi-level efficiency", méthode similaire à la méthode de la conductance. Pandey et al [92] ont utilisé le même traitement sur des couches contenant 6,5% et 12,5% d'étain pour la fabrication de tunnel FETs. Ils ont cependant ajouté une étape d'oxydation par plasma pour créer une couche de $GeSnO_x$. La mesure de la densité d'états d'interface (D_{it}) ne sera donc pas comparable si nous souhaitons observer uniquement l'effet des traitements chimiques. Chen-Yi Su et al. [93] ont également étudiés les capacités MOS sur GeSn avec un oxyde de magnésium en utilisant plusieurs traitements chimiques. Cependant l'étude n'est pas systématique et la densité d'états d'interface n'y est pas renseignée. Deux autres groupes ont réalisé des dispositifs MOSFET sur GeSn [94, 95] avec un traitement au sulfure d'ammonium ($(NH_4)_2S$). Les couches de GeSn contiennent 4,2% d'étain pour L.Wang, et 17% d'étain pour D.Lei, ce qui correspond à un écart important. L.Wang [94] démontre qu'un traitement au HF dilué (DHF) à 2% suivi d'un traitement au $(NH_4)_2S$ permet d'augmenter le contrôle de grille et la mobilité des porteurs comparés à un simple traitement HF/HCl tiré de [92]. Ils n'ont cependant pas pu déterminer les D_{it} et n'ont pas d'échantillon de référence sans traitement.

Le tableau 3.1 suivant regroupe la majorité des études de passivation de surface faites sur GeSn avec des traitements chimiques. Il est également possible de s'appuyer sur des travaux similaires effectués sur germanium. En effet nous pouvons considérer que les deux matériaux sont relativement proches et que les travaux menés sur germanium peuvent apporter des pistes. Le tableau 3.2 présente des études connexes sur germanium.

TABLE 3.1 : Regroupement des traitements chimiques pour améliorer les performances des capacités sur GeSn.

Référence	% Sn	Chimie	Isolant	D_{it} ($eV^{-1}.cm^{-2}$)
S. Gupta [91]	3	HF :HCl 1 :1	Al_2O_3	2.10^{12}
L. Wang [94]	4,2	HF + $(NH_4)_2S$	Al_2O_3	?
D. Lei [95]	17	HF + $(NH_4)_2S$	HfO_2	$\approx 10^{13}$

TABLE 3.2 : Regroupement des traitements chimiques pour améliorer les performances des capacités sur Ge.

Référence	Chimie	Isolant	D_{it} ($eV^{-1}.cm^{-2}$)
X.Zou [96]	plasma NO , N_2O et NH_3	$HfTiO/GeO_xN_y$	$2, 1.10^{11}$
R.Xie [97]	HF :EDI + $(NH_4)_2S$	HfON	$4, 8.10^{11}$
Y.Mu [98]	HF :EDI + $(NH_4)_2S$	$Hf_xZr_{1-x}O_y$	$2, 15.10^{13}$
M. M. Frank [99]	HF :EDI + $(NH_4)_2S$	HfO_2	$2, 4.10^{12}$

3.3.2 L'utilisation d'inter-layers

De la même manière que pour les traitements chimiques, l'étude des interlayers pour améliorer les performances des structures MOS sur GeSn n'en est qu'à ses débuts. Il n'y a donc encore que très peu de références bibliographiques sur lesquelles se baser pour cette étude. Certains groupes proposent l'ajout d'une couche semi-conductrice entre le GeSn et l'isolant comme du germanium [100] ou du silicium [101] qui seront par la suite oxydés. Cela a pour effet de former une interface d'excellente qualité, au détriment de la nature du semi-conducteur à l'interface. En effet, lorsque l'on polarise la grille d'un transistor à effet de champs, la couche d'inversion se forme sur quelques nanomètres seulement. Si ces nanomètres ne sont plus en GeSn mais en silicium alors nous ne pouvons pas considérer ce transistor comme étant "à base de GeSn". Nous nous concentrerons donc uniquement sur les publications dont nous sommes sûrs que le semi-conducteur à l'interface soit bien du GeSn. Le premier à avoir étudié l'ajout d'interlayers sur GeSn est Eddy Simoen [102] par DLTS dans une étude descriptive peu approfondie. Cette étude a été plus tard poursuivie et approfondie par S. Gupta [103]. L'équipe démontre que, sans traitement préalable, une capacité MOS avec une interlayer en $GeSnO_x$ peut présenter une densité d'états d'interface de plus de $10^{13} eV^{-1}.cm^{-2}$ situés près de la bande de valence. Ils démontrent également que l'ajout d'une interlayer en GeO_x permet de réduire cette valeur de près d'une décade. Ils déduisent également que ces défauts sont des donneurs chargés positivement situés à l'interface GeSn/isolant. Encore une fois, le plus simple est de décrire succinctement toutes les études qui ont été faites sur GeSn et sur Ge sur lesquelles nous pouvons nous appuyer. Ainsi, le tableau 3.3 présente les différentes études concernant l'utilisation de couches intermédiaires sur GeSn. Le tableau 3.4 présente quant à lui ces études sur germanium.

TABLE 3.3 : Regroupement des travaux effectués dans la littérature sur l'application de couches interfaciale pour améliorer les capacités MOS sur GeSn.

Référence	% Sn	IL	$D_{it}(eV^{-1}.cm^{-2})$
S. Gupta [103]	8	GeO_x	$2,65.10^{12}$
S. Wirths [104]	6	$GeSnO_x$	$2,9 - 4.10^{12}$
T.H. Liu [105]	4,5	$GeSnO_x$	$\approx 10^{12}$
Y.C. Fang [106]	4,5	$GeSnO_x$	$1,62.10^{11}$
S. Gupta [107]	6 / 8,5	$GeSnO_x$	$\approx 3.10^{11} / \approx 6.10^{11}$

On notera qu'il n'y a au total que 8 publications qui présentent des travaux effectués sur GeSn. Par ailleurs, la plupart de ces publications utilisent des couches contenant moins de 10% d'étain.

3.4 Fabrication de capacités à hautes performances

3.4.1 Méthode de réalisation et de mesure des capacités MOS sur GeSn

En soi, une capacité MOS n'est qu'un empilement de trois matériaux différents, un semi-conducteur, un oxyde et un métal. La difficulté majeure provient de la rigueur à appliquer lors des différentes étapes de fabrication.

La première étape consiste à déposer un isolant comme de l'alumine (Al_2O_3) ou de l'oxyde de hafnium (HfO_2) sur la surface. Cet isolant est le plus souvent déposé par technique de dépôt de couches atomiques (ALD pour "atomic layer deposition"). Nous allons ensuite réaliser des ouvertures de tailles définies avec des étapes de photolithographie afin de déposer le métal de contact. Le contrôle de la surface nous permettra de calculer la capacité surfacique de nos structures, et ainsi, de mieux nous comparer à la littérature. Les plus petits motifs ont un rayon de $53.5\mu m$ (vérifié au MEB) ce qui correspond à une surface d'environ $9000\mu m^2$. Nous effectuerons les mesures systématiquement sur les plus petits motifs pour réduire au maximum les courants

TABLE 3.4 : Regroupement des travaux effectués dans la littérature sur l'application de couches interfaciales pour améliorer les capacités MOS sur Ge.

Référence	IL	$D_{it}(eV^{-1}.cm^{-2})$
M. Zhao [108]	$GeSnO_x$	$5, 3.10^{11}$
M. Kobayashi [109]	GeO_x	$1, 4.10^{11}$
R. Prasher [110]	GeO_2 et $GeON$	$2, 5.10^{13} / 6, 3.10^{11}$
R. Zhang [111]	GeO_2	2.10^{11}
P. Bhatt [112]	$GeON$	$6, 6.10^{11}$
F. Ji [113]	$TaON/GeON$	$5, 4.10^{11}$
J.P. Xu [114]	TaO_xN_y	$5 - 10.10^{11}$
X.F. Zhang [115]	TaO_xN_y	$\approx 4.10^{11}$
Z.X. Cheng [116]	$TaON/LaON$	$5, 32.10^{11}$
Feng Ji [117]	$LaTaON$	$7, 8.10^{11}$
H.X. Xu [118]	LaO_2O_3 et $LaON$	$8, 9$ et $4, 2.10^{11}$
C.X. Li [119]	Y_2O_3	$7, 1.10^{11}$
J.P. Xu [120]	$AlON$	$7, 4.10^{11}$
A. Dimoulas [121]	CeO_2	$5 - 20.10^{11}$

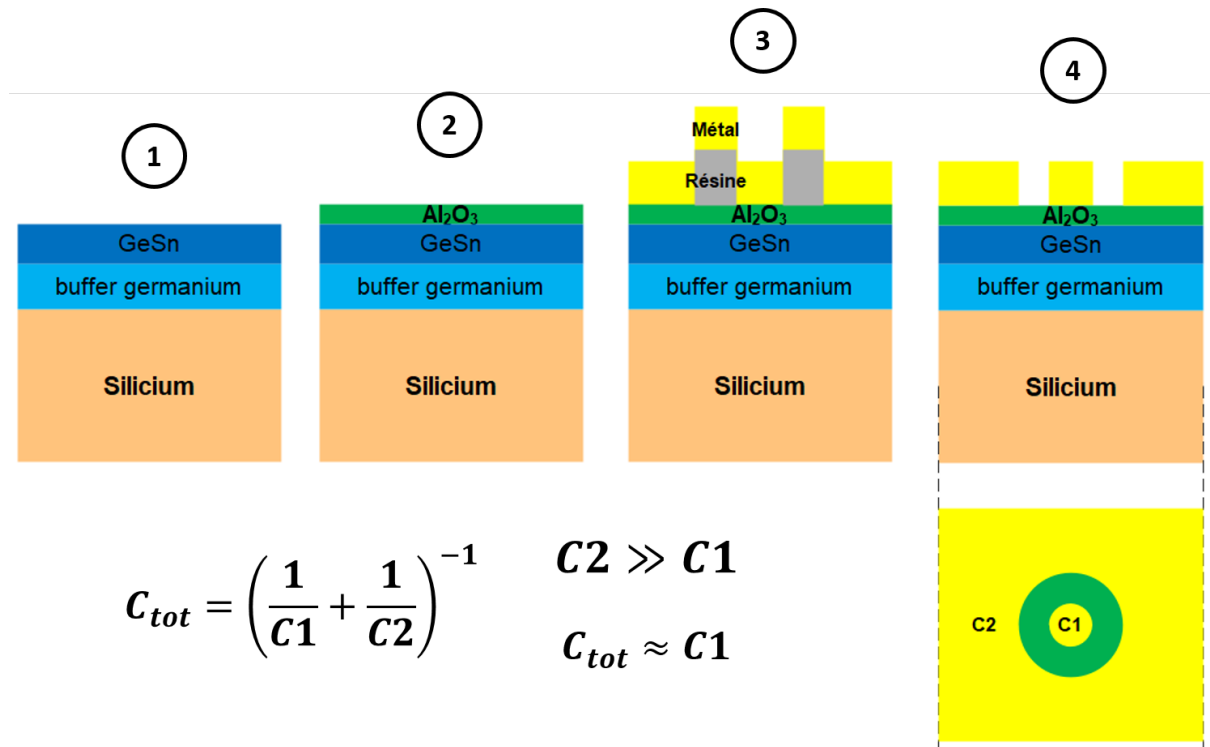


FIGURE 3.3 : Schéma représentatif de la réalisation d'une capacité, 1) substrat de GeSn 2) dépôt d'alumine par ALD 3) et 4) utilisations de photolithographie classique pour créer des motifs de tailles contrôlés.

de fuite par la grille. Afin d'éviter que l'empilement semi-conducteur ne joue trop sur les mesures des courbes C-V, nous avons décidé de les mesurer en "back to back". Cela consiste à poser une pointe de l'appareil de mesure sur la capacité à mesurer et une seconde pointe sur une capacité voisine beaucoup plus grande (plutôt que de prendre le contact en face arrière). Nous mesurons donc deux capacités en série C1 et C2, mais avec $C2 \gg C1$. C2 sera donc négligeable devant C1.

3.4.2 Capacité de référence (sans traitement)

Avant d'appliquer le moindre traitement, il est indispensable d'avoir une référence afin de s'assurer que les traitements sont efficaces. Ainsi, nous avons réalisé, comme décrit ci-dessus, une capacité MOS sur GeSn sans aucun traitement puis mesuré ses caractéristiques C-V. Les mesures C-V sont présentés en figure 3.4.

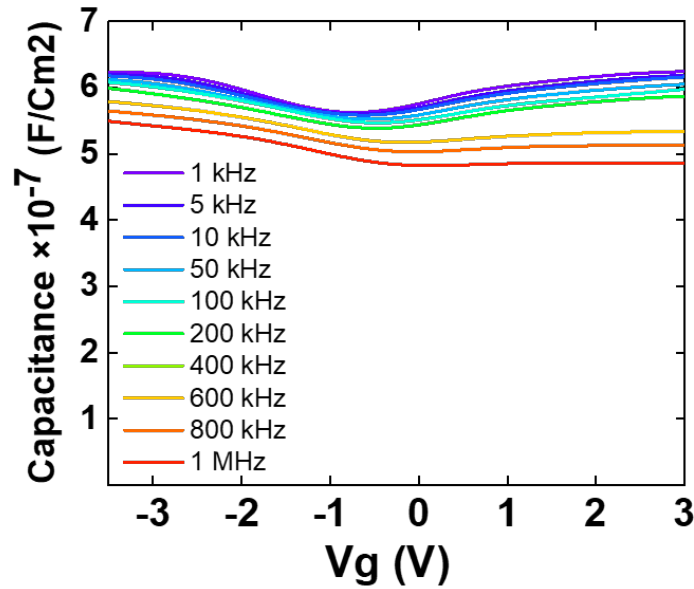


FIGURE 3.4 : Mesures C-V de 1kHz à 1Mhz d'une capacité MOS sur GeSn sans traitement.

La capacité ne présente quasiment aucune modulation, ce qui atteste d'une forte densité d'état d'interface. La modélisation de cette dernière nous indique une valeur proche de $10^{13} eV^{-1}.cm^{-2}$. Cela nous montre bien qu'un traitement est indispensable si l'on souhaite par la suite réaliser des transistors.

3.4.3 Étude des traitements chimiques pour la passivation de surface.

3.4.3.1 Choix des traitements sur $Ge_{0,9}Sn_{0,1}$

Nous avons remarqué que certaines chimies sont récurrentes dans la littérature, telles que l'acide fluorhydrique (HF), l'acide chlorhydrique (HCl) le sulfure d'ammonium ($(NH_4)_2S$) ou l'ammoniaque (NH_4OH) pour le traitement de surface. Comme expliqué plus haut, le HF et le HCl sont majoritairement utilisés pour retirer l'oxyde natif, alors que les autres traitements ont pour effet d'empêcher la réoxydation de surface de manière plus efficace. Le traitement optimal serait donc un traitement successif et/ou une combinaison de ces chimies. Nous avons donc appliqué différentes séries de traitements résumés en table 3.5.

TABLE 3.5 : Liste des traitements chimiques appliqués avant le dépôt d'alumine.

Nom du traitement	Description
T1	1. Acétone 2 minutes 2. isopropanol 2 minutes 3. séchage à l'azote décrit comme dégraissage
T2	1. Dégraissage 2. HCl pendant 1 min
T3	1. Dégraissage 2. HF pendant 1 min
T4	1. Dégraissage 2. HF/HCl 1 :1 pendant 1 min
T5	1. Dégraissage 2. $H_2O_2 : H_2SO_4$ (Piranha) pendant 1 min Rinçage à l'EDI
T6	1. Dégraissage 2. NH_4OH pendant 1 min
T7	1. Dégraissage 2. $(NH_4)_2S$ pendant 30 min
T8	1. Dégraissage 2. HCl pendant 1 min 3. $(NH_4)_2S$ pendant 30 min
T9	1. Dégraissage 2. HF pendant 1 min 3. $(NH_4)_2S$ pendant 30 min
T10	1. Dégraissage 2. HF :HCl 1 :1 pendant 1 min 3. $(NH_4)_2S$ pendant 30 min

Le traitement T1 correspond au dégraissage de l'échantillon, c'est une procédure standard en développement technologique dans les procédés micro-électroniques qui permet de nettoyer grossièrement (retirer les poussières par exemple.) les échantillons avant d'autres étapes. Cette étape correspondra à notre référence et sera systématique avant l'application d'une autre chimie. Les traitements T2, T3, T4 et T5 nous permettent de déterminer quelle chimie permet de retirer l'oxyde natif ($Ge_{0,9}Sn_{0,1}O_x$) le plus efficacement possible. Les traitements T6 et T7 nous indiquent lequel, de l'ammoniaque ou du sulfure d'ammonium, est le plus efficace pour désoxyder/passiver la surface. Les traitements T8, T9 et T10 nous ont servi à identifier la meilleure combinaison possible.

3.4.3.2 La rugosité de surface : analyse AFM

Avant de procéder à des analyses physico-chimiques complexes, nous avons voulu nous assurer que les chimies ne dégradent, voire ne détruisaient pas les couches. Nous avons donc procédé à des analyses de microscopie par force atomique (AFM) avant et après les traitements. Les couches nous ont été fournies par le LETI et contiennent 10% d'étain avec une épaisseur de 26 nm. Elles sont épitaxiées sur un substrat de silicium dopé p d'orientation [100] et comporte un buffer de germanium de 2,5 μm . La figure 3.5 présente les images AFM pour les différents traitements chimiques.

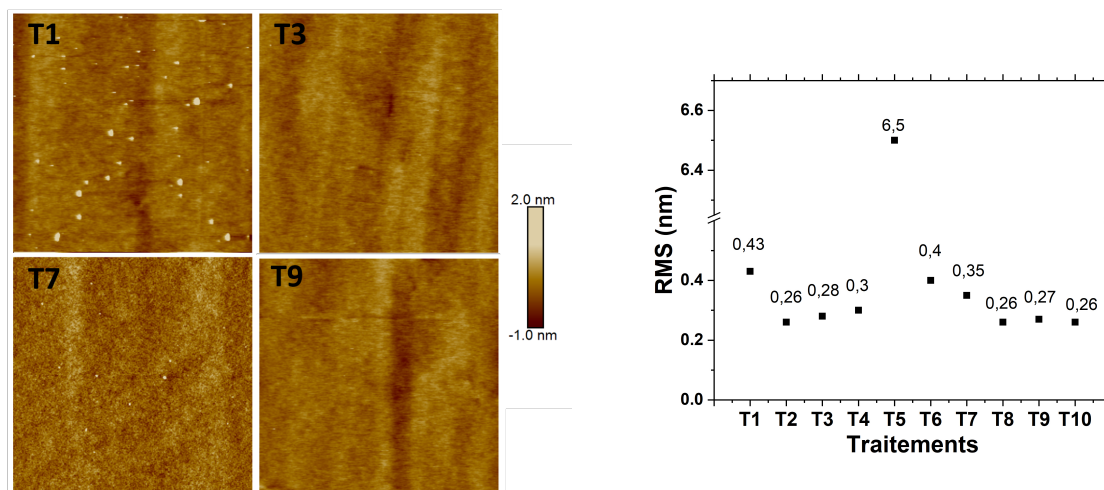


FIGURE 3.5 : Images AFM des substrats GeSn et valeur moyenne quadratique de la rugosité de surface en fonction des traitements.

On remarque que la plupart des traitements améliorent ou, au pire, ne dégradent pas les couches à l'exception du Piranha. Les couches avant traitement présentent des grains que nous avons associés à des amas d'étain métallique présents à la surface du substrat. Le HF et le HCl permettent de retirer efficacement ces amas, contrairement à l'ammoniaque ou au sulfure d'ammonium, pour lesquels il reste quelques amas.

3.4.3.3 Analyse de l'interface $Al_2O_3/Ge_{0,9}Sn_{0,1}$ par XPS et pAR-XPS

La meilleure méthode d'analyse pour étudier l'interface isolant/semi-conducteur d'un point de vue physico-chimique est la spectroscopie photo-électronique par rayon X (XPS). En effet, en plus de fournir une mesure précise et absolue des éléments présents, elle nous informe sur les liaisons atomiques de ces derniers. Ainsi, en plus de mesurer la contamination au carbone, nous serons en mesure de dire si le germanium et/ou l'étain présents à l'interface sont oxydés ou non. De plus, comme pour l'Auger, le parcours libre moyen des électrons est très court (≤ 5 nm) et dépend de l'angle incident des raies X. Cette particularité permet, en faisant varier l'angle incident, d'analyser les couches plus ou moins en profondeur, et donc, de réaliser un profil axial physico-chimique de nos couches. Cette méthode d'analyse s'appelle le pAR-XPS pour "parallel angle resolved XPS".

La méthode d'analyse XPS : Cette méthode d'analyse est très similaire à l'analyse nano-Auger présentée dans le chapitre précédent. Elle consiste à exciter les atomes présents dans notre couche par des rayons X (contrairement à l'Auger qui utilise un faisceau d'électrons), puis à analyser les électrons émis par notre matériau. Les électrons émis ont une gamme d'énergie de 0 eV à 1400 eV, cela signifie que la plage étudiée peut comporter des électrons Auger qu'il va falloir prendre en compte. La source utilisée pour nos analyses est une anode en aluminium

produisant un rayonnement monochromatique d'une énergie de 1486,6 eV. Chaque élément va relâcher des électrons avec des énergies qui varient en fonction des couches atomiques desquelles ils sont éjectés. Un spectre XPS sera alors composé d'un bruit de fond, parsemé de pics situés à différentes énergies, comme présenté sur la figure 3.6 à gauche.

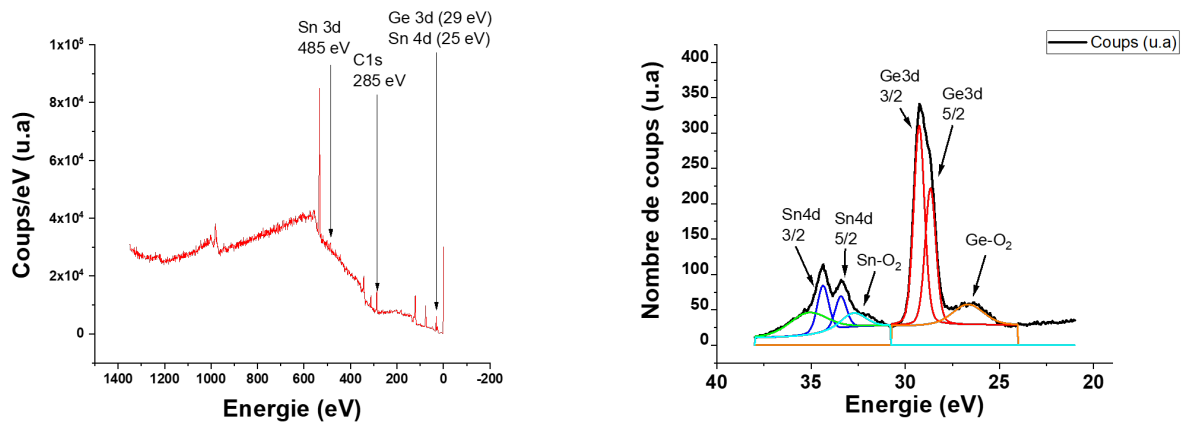


FIGURE 3.6 : Exemple de réponse large spectre (gauche) et des raies Ge3d et Sn4d (droite) d'une analyse XPS d'une couche GeSn.

Chacun de ces pics est en réalité la somme de plusieurs pics qu'il faut déconvoluer pour pouvoir mesurer la quantité de chaque élément. Là où l'XPS devient particulièrement intéressant, c'est grâce à l'apparition de raies supplémentaires induites par l'électronégativité de Pauling. Nous avons noté deux pics primaires du germanium sur cette figure, $Ge3d_{3/2}$ et $Ge3d_{5/2}$, mais aussi un pic $Ge - O_2$. Le germanium (2,01 eV) et l'oxygène (3,45 eV) ayant une différence d'électronégativité de 1,44 eV, l'électron éjecté d'un atome de germanium lié à deux atomes d'oxygène (du germanium oxydé) devra fournir 2,88 eV de moins pour quitter son orbitale. Ce phénomène va nous permettre de mesurer l'efficacité des traitements à désoxyder et passiver la surface du GeSn. Les électrons éjectés par l'effet photoélectrique ayant une faible énergie, ils ont un parcours libre moyen assez court (approximativement 5 nm). Nous avons donc réalisé deux séries d'échantillons traités, une avec une faible épaisseur d'isolant (2 nm) pour les analyses XPS, et une avec une épaisseur plus importante pour les mesures C-V (10 nm).

La méthode d'analyse pAR-XPS L'analyse pAR-XPS repose sur le fait que le parcours libre moyen des électrons émis est très faible, d'environ 5 nm. Si l'échantillon à analyser est composé de plusieurs couches qui font en tout moins de 5 nm, nous n'obtiendrons pas les mêmes intensités en fonction de l'angle du détecteur. En effet, comme montré sur le schéma de la figure 3.7, un électron se trouvant à 5 nm sous la surface de l'échantillon ne pourra atteindre la surface qu'avec un angle de 90° . Cela signifie que plus l'angle est rasant sur l'échantillon, plus le signal perçu par l'analyseur sera issu de la surface de l'échantillon. La courbe à droite représente un exemple sur un empilement SiO_2 sur silicium à la perpendiculaire et avec un angle de 75° . Nous constatons que le signal correspondant à l'état Si^{4+} est bien plus présent avec un angle de 75° qu'à la perpendiculaire.

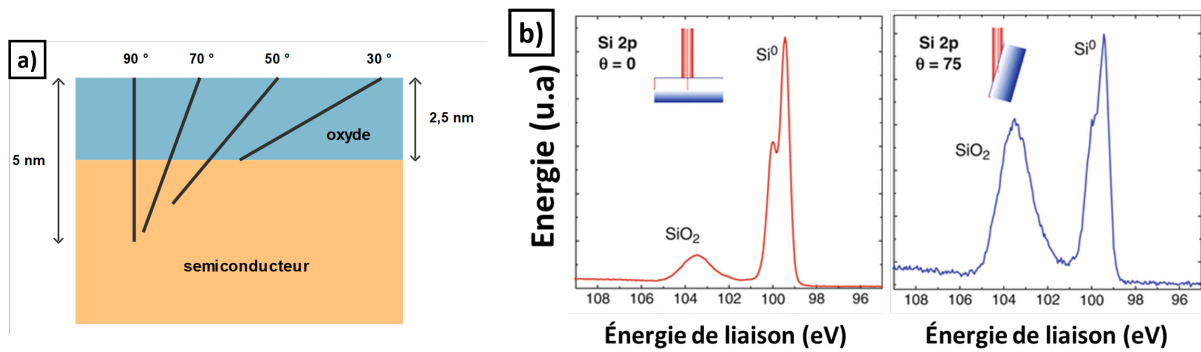


FIGURE 3.7 : Principe de l'analyse pAR-XPS avec a) un schéma représentant le libre parcours moyen des électrons émis en fonction de l'angle et b) spectres obtenus sur un même échantillon pour deux angles différents.

Ce principe permet donc, avec plusieurs angles d'analyses, de reconstituer un profil axial grâce au changement d'intensité des différents pics.

3.4.3.4 Résultats des analyses XPS et pAR-XPS

Les résultats normalisés des différents traitements avec les pourcentages d'oxyde de germanium et d'étain sont présentés sur la figure 3.8. Nous notons dans un premier temps que la référence, T1, est fortement oxydée (Ge et Sn) et présente une forte contamination au carbone à l'interface (voir figure 3.10 b)). Les échantillons traités au HF et au HCl montrent une amélioration de l'interface, tant en termes d'oxyde que de contamination carbone. Nous remarquons qu'entre le HF et le HCl, c'est le HF qui semble être le plus efficace en réduisant de moitié le taux de carbone et d'un sixième le taux de germanium oxydé. Le mélange HF/HCl 1 :1 présente des résultats très similaires au HF, nous en avons déduit que c'est majoritairement le HF qui agit dans ce mélange. Le traitement T5 (Piranha) ne présente pas de signal d'étain, contrairement aux autres échantillons, ce qui semble indiquer une gravure totale de ce dernier, ce qui paraît cohérent avec les résultats AFM. Les traitements au NH_4OH et au $(NH_4)_2S$, T6 et T7, présentent eux aussi une nette amélioration de l'interface par rapport à la référence. Parmi ces deux traitements, c'est le $(NH_4)_2S$ qui présente les meilleurs résultats, résultats cependant moins concluants qu'avec le HF.

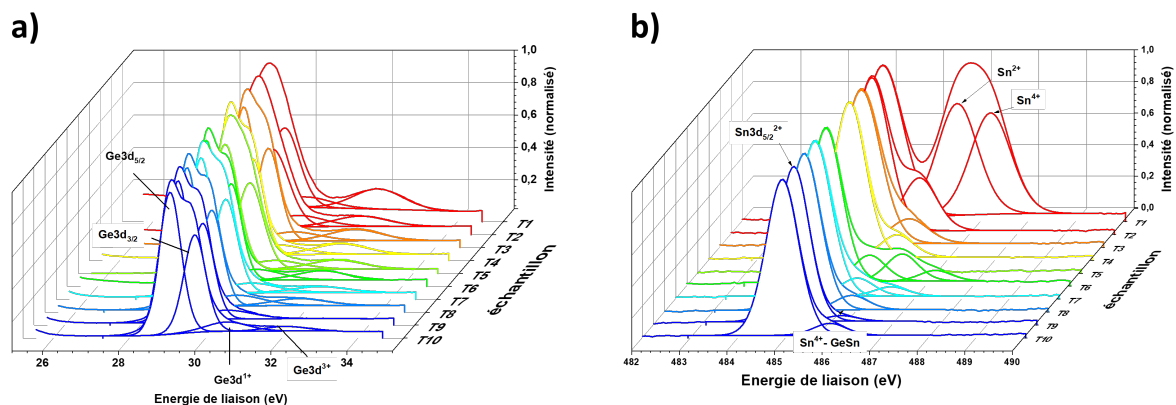


FIGURE 3.8 : Résultats des analyses XPS sur les échantillons T1 à T10 pour les pics a) Ge3d et b) Sn3d.

Enfin, c'est lorsque l'on combine ces deux types de traitements (désoxydants et soufré) que l'on obtient les meilleurs résultats. Parmi ces combinaisons, c'est une application successive de HF

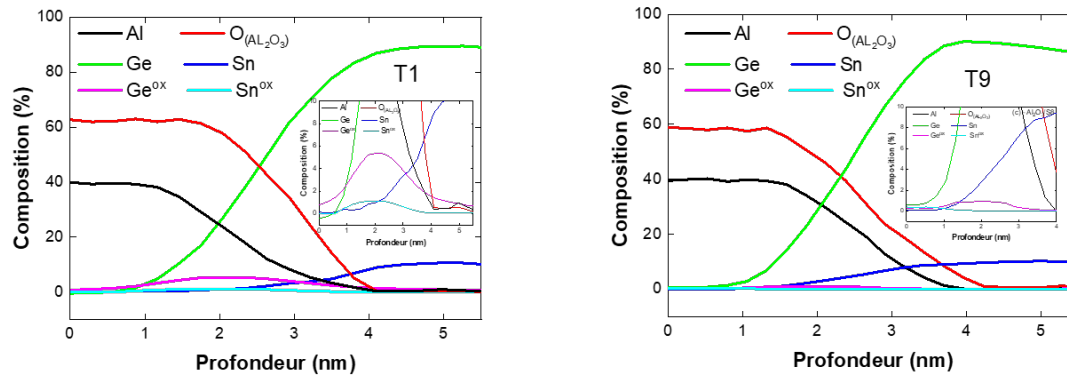


FIGURE 3.9 : Profils en profondeur obtenus par analyse pAR-XPS de la référence, T1 et du meilleur traitement, T9.

pendant une minute et de $(NH_4)_2S$ pendant 30 minutes qui ne présente quasiment plus d'oxyde de germanium ni d'étain à l'interface et le plus faible taux de carbone. Cela peut s'expliquer grâce aux liaisons soufrées qui sont formées à la surface du matériau et qui empêchent une réoxydation lors de la mise à l'air de l'échantillon. Nous remarquons sur les profils en profondeur réalisés à partir des analyses pAR-XPS (présenté en figure 3.9) que l'échantillon T9 ne présente plus de germanium oxydé et très peu d'étain oxydé, comparé à la référence T1. Cependant, il est important de s'assurer que ces liaisons, comblées par les atomes de soufre sont bel et bien libérées avant le dépôt de diélectrique, sans quoi cela induirait des défauts à l'interface. Nous avons donc effectué un traitement HF - $(NH_4)_2S$ sur deux échantillons, puis nous avons recuit sous vide un des deux échantillons à $250^\circ C$, température de dépôt de la plupart des couches dans l'ALD que nous utilisons.

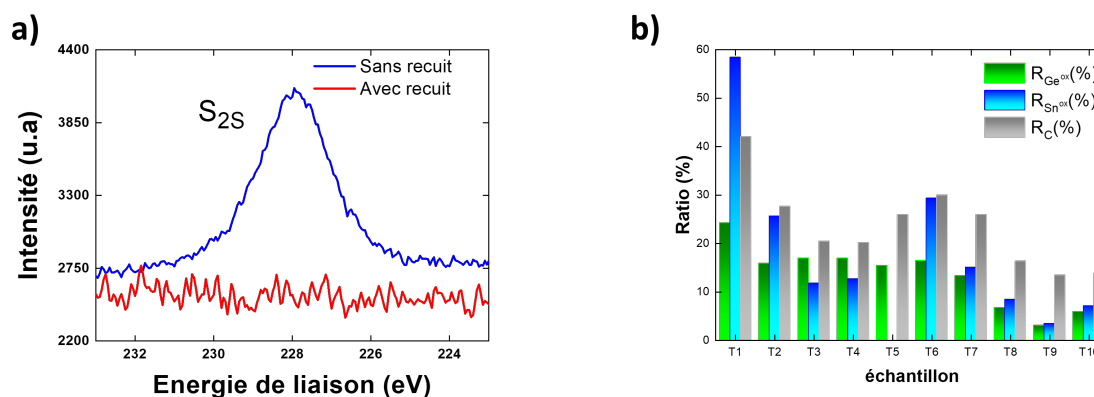


FIGURE 3.10 : a) Raie XPS du soufre après une chimie au $(NH_4)_2S$ avec et sans recuit et b) pourcentage d'oxydation de chaque échantillon calculé à partir des analyses XPS.

La figure 3.10 présente les raies du soufre avant et après recuit. La présence de soufre est bien confirmée avant recuit. Par ailleurs, les couches ne présentent pas de soufre après un recuit à $250^\circ C$, indiquant que ce dernier désorbe bien de la surface du GeSn à cette température. Le graphique de droite sur la figure 3.10 présente le pourcentage de germanium et d'étain oxydé ainsi que le pourcentage de carbone comparé à ces deux éléments pour chaque échantillon. Par exemple, l'échantillon T1 présente environ 20% de germanium oxydé, près de 60% d'étain oxydé et environ 40% de carbone au total. Nous remarquons premièrement la tendance de l'étain à

s'oxyder plus aisément que le germanium, comme indiqué dans le chapitre 2. Nous remarquons également que la surface est fortement contaminée au carbone, et ce, malgré le dégraissage. Les trois traitements suivants, T2, T3 et T4 correspondent aux acides chlorhydriques et fluorhydriques. Après ces traitements, les taux d'oxyde de germanium et d'étain sont très fortement réduits, avec une tendance légèrement accrue lorsque du HF est utilisé (T3 et T4). L'échantillon T5 correspond au traitement au piranha, ici l'étain a totalement disparu des couches, ce qui explique l'absence de SnO_x . Les traitements T6 et T7 sont les traitements au $(NH_4)OH$ et au $(NH_4)_2S$ sans traitement au HF préalable. Nous remarquons qu'ils permettent également de réduire la proportion d'oxyde et de carbone par rapport à la référence, T1, mais qu'ils ne sont pas aussi efficaces que le HF. Les trois derniers échantillons sont similaires aux échantillons T2 à T4 suivi de 30 min dans un bain de $(NH_4)_2S$. Ils présentent, et en particulier T9, les surfaces les moins oxydées et les moins contaminées. Cela signifie que le traitement le plus efficace pour désoxyder et passiver la surface du GeSn serait la succession d'un traitement au HF et d'un traitement au $(NH_4)_2S$.

3.4.3.5 Mesures C-V et modélisation des capacités

Afin d'observer et de corrélérer le comportement électrique et les études physico-chimiques, nous avons réalisé des capacités MOS avec la même procédure que pour les analyses XPS. Ainsi, les substrats GeSn ont été traités avec chacun de ces traitements avant le dépôt de 10 nm d'alumine. Les capacités ainsi fabriquées sont dénommées D1 à D10, et correspondent aux traitements T1 à T10, respectivement (en excluant le traitement au piranha, T5). Puis nous avons effectué des mesures C-V sur ces dernières pour des fréquences de 1kHz à 1MHz.

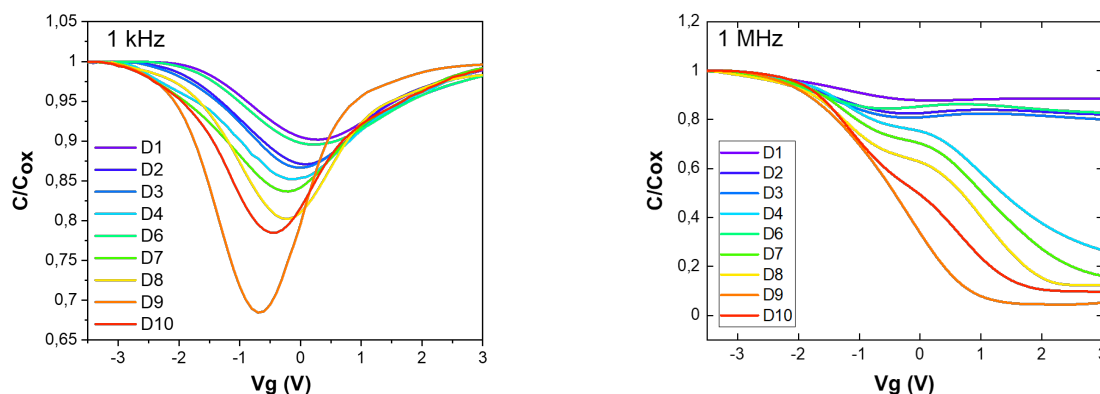


FIGURE 3.11 : Courbes C-V de chaque échantillon (excepté celui traité au piranha) à 1kHz et 1MHz.

La figure 3.11 montre les résultats des mesures C-V normalisés à 1kHz et 1MHz de chaque échantillon. Nous remarquons dans un premier temps que l'échantillon sans traitement chimique (hormis le dégraissage), D1, présente une courbe à l'allure bien plus aplatie que les autres, ce qui atteste d'une densité d'états d'interface plus importante. La courbe qui présente le meilleur rapport C_{max}/C_{min} attestant d'une bonne qualité d'interface est l'échantillon D9. Les autres échantillons présentent tous des caractéristiques intermédiaires. De manière similaire, les échantillons D1 et D9 sont ceux qui présentent les moins bonnes et les meilleures caractéristiques à 1 MHz, respectivement.

Ces courbes ont été modélisées comme décrit en partie 3.1.2 et des valeurs de densité d'états d'interface en ont été déduites. La figure 3.12 montre la mesure C-V à 1kHz en pointillé et sa modélisation en ligne pleine. Les densités d'états d'interface de chaque échantillon sont représentées sur le graphique de droite. Parmi ces derniers, ce sont les échantillons D8 et D9 qui présente les

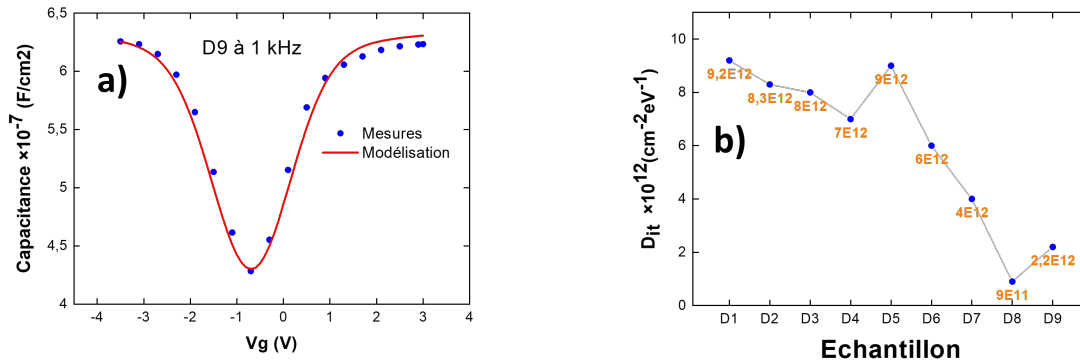


FIGURE 3.12 : a) Courbes superposées de la mesure C-V et de la modélisation de l'échantillon D9 et b) valeur de densité d'états extraites pour chaque échantillon.

valeurs les plus basses, et en particulier D9 avec $9.10^{11} \text{ eV}^{-1} \cdot \text{cm}^{-2}$. Ces résultats sont cohérents avec les analyses physico-chimiques. En effet, ce sont ces mêmes échantillons qui présentaient le moins d'oxyde et de carbone à l'interface.

3.4.3.6 Conclusion sur l'utilisation de traitements chimiques

Ces résultats montrent qu'un bain successif de HF pendant 1 minute et de $(\text{NH}_4)_2\text{S}$ pendant 30 minutes permet de retirer la majorité des impuretés à la surface du GeSn et de protéger cette dernière avec des liaisons soufrées le temps du chargement dans la machine de dépôt. Ce traitement chimique nous a permis de réaliser des capacités MOS sur $\text{Ge}_{0,9}\text{Sn}_{0,1}$ avec une densité d'état d'interface de $9.10^{11} \text{ eV}^{-1} \cdot \text{cm}^{-2}$. C'est à ce jour, le traitement chimique qui montre les meilleurs résultats obtenus sur $\text{Ge}_{0,9}\text{Sn}_{0,1}$ [122]. Pour la suite de l'étude, nous utiliserons systématiquement ce traitement pour nous assurer d'avoir une surface propre avant toute autre opération.

3.4.4 Utilisation "d'InterLayer" pour la passivation de surface

La seconde méthode pour améliorer les performances des structures MOS que nous avons étudiées est l'utilisation "d'interlayers". Cela consiste à utiliser plusieurs diélectriques différents en fonction de leurs avantages. Par exemple le HfO_2 possède une permittivité diélectrique très élevée, ce qui permet d'avoir un EOT (Equivalent Oxide Thickness) très bas. Cependant, en contact direct avec du germanium ces derniers peuvent se mélanger et altérer leurs propriétés [123, 124, 125, 126]. Nous ajoutons en général une très fine couche d'alumine entre le germanium et le HfO_2 . L'alumine possède une permittivité diélectrique plus faible, mais est beaucoup plus stable, cette couche agit donc comme une barrière de diffusion. Nous tenterons donc dans cette partie d'identifier le meilleur empilement possible à utiliser sur $\text{Ge}_{0,9}\text{Sn}_{0,1}$, notamment en termes de D_{it} . Notre référence sera donc une capacité avec du HfO_2 déposé directement sur le GeSn. Puis nous étudierons différentes couches intermédiaires pour vérifier s'ils agissent bien comme barrière de diffusion.

3.4.4.1 Les différentes Structures et les analyses physico-chimiques

La machine de dépôt ALD que nous utilisons est une Fiji 200 de Ultratech. La machine possède des recettes préprogrammées permettant de déposer différents matériaux comme le HfO_2 , le Al_2O_3 , le TiN etc. Une référence avec environ 10 nanomètres de HfO_2 sera réalisée pour comparaison. Une couche avec un empilement $\text{HfO}_2/\text{Al}_2\text{O}_3/\text{GeSn}$ sera également réalisée pour

comparaison avec une capacité ayant uniquement de l'alumine pour isolant. Beaucoup de matériaux différents sont utilisés pour l'ingénierie de barrière dans la littérature. Cependant, la méthode la plus courante reste l'oxydation contrôlée de la surface par un plasma avant le dépôt de diélectrique. Cette approche améliore souvent très fortement les D_{it} et est "facile" à mettre en œuvre dans notre cas. En effet, la Fiji possède un réacteur plasma CCP avec une arrivée d'oxygène et d'azote pour réaliser des couches par plasma (indispensable pour le TiN par exemple). Il nous est donc possible d'oxyder légèrement la surface avant notre dépôt. Nous déposerons donc des empilements $HfO_2/GeSnO_x/GeSn$ et $HfO_2/Al_2O_3/GeSnO_x/GeSn$.

Les différentes étapes de création des capacités MOS sont listées ci-contre. L'étape la plus critique est encore une fois le passage du bain chimique à la machine ALD. Nous n'effectuons aucun rinçage pour conserver au mieux les liaisons soufrées et nous avons limité le temps à l'air libre à 30 minutes maximum après le bain. Les masques de lithographie et la technique de mesure sont exactement les mêmes que dans la partie précédente. Notons que le titane ne sert que de couche d'accroche pour l'or et n'est pas introduit pour modifier la tension de bande plate.

1. Traitement chimique.
2. Dépôt des empilements diélectriques.
3. Lithographie optique.
4. dépôt de métal (5 nm Ti + 145 nm Au).
5. Lift-off

Nous réaliserons en tout 4 structures différentes décrites dans le tableau 3.6. La dernière structure, Capa4, sera notre référence.

TABLE 3.6 : Récapitulatif des différents empilements étudiés.

Nom de la structure	Empilement
Capa1	$\frac{\text{Métal}}{HfO_2}$ $\frac{Al_2O_3}{(Ge_{0,9}Sn_{0,1})O_x}$ $Ge_{0,9}Sn_{0,1}$
Capa2	$\frac{\text{Métal}}{HfO_2}$ $\frac{Al_2O_3}{Ge_{0,9}Sn_{0,1}}$
Capa3	$\frac{\text{Métal}}{HfO_2}$ $\frac{(Ge_{0,9}Sn_{0,1})O_x}{Ge_{0,9}Sn_{0,1}}$
Capa4	$\frac{\text{Métal}}{HfO_2}$ $Ge_{0,9}Sn_{0,1}$

3.4.4.2 Observation des structures finales

Pour s'assurer que les couches diélectriques possèdent bien les empilements souhaités, des lamelles ont été prélevées par faisceau d'ions focalisé (FIB pour "focused ion beam") et ont été observées par microscopie électronique en transmission.

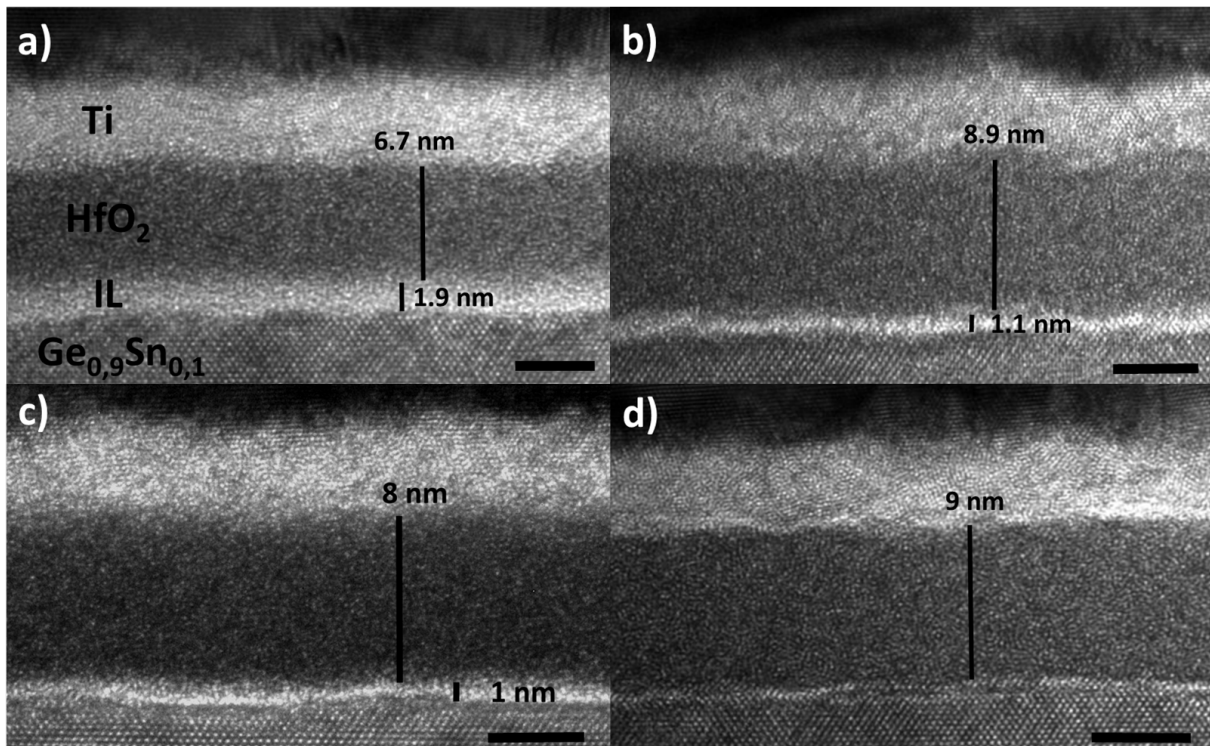


FIGURE 3.13 : Images TEM des empilements diélectriques décrits dans le tableau 3.6. De a) à d) les images montrent les structures Capa1 à Capa4, respectivement.

On remarque dans un premier temps que le GeSn apparaît cristallin, sans agrégat apparent d'étain dans la maille ou à l'interface. Cela signifie que la température de déposition (250°C) est assez basse pour ne pas endommager l'alliage. Ensuite, nous noterons que le HfO_2 et les interlayers sont complètement amorphes, ce qui dénote une bonne qualité de diélectrique. Les épaisseurs varient légèrement par rapport aux valeurs nominales, mais restent assez épaisses pour éviter toute fuite par effet tunnel à travers la grille. Nous remarquons sur l'image a) qu'il n'est pas possible de différencier l'oxyde de GeSn et l'alumine, les deux étant composés principalement d'oxygène le contraste était trop faible pour faire apparaître les deux couches. Nous remarquons sur l'échantillon contrôle, sur l'image d), une très fine couche claire entre le HfO_2 et le GeSn. Cela pourrait être dû à un oxyde formé de manière non intentionnelle, où le GeSn aurait subtilisé de l'oxygène au HfO_2 .

3.4.4.3 Mesures C-V et modélisation des capacités

Des mesures C-V ont été effectuées avec un appareil Agilent 4980A. De la même manière que précédemment, nous avons modélisé des courbes C-V que nous avons fait concorder avec les courbes mesurées. Les courbes C-V présentées en figure 3.14 ont été corrigées selon la formule proposée par Nicollian et Brew [127] pour retirer l'influence de la résistance série.

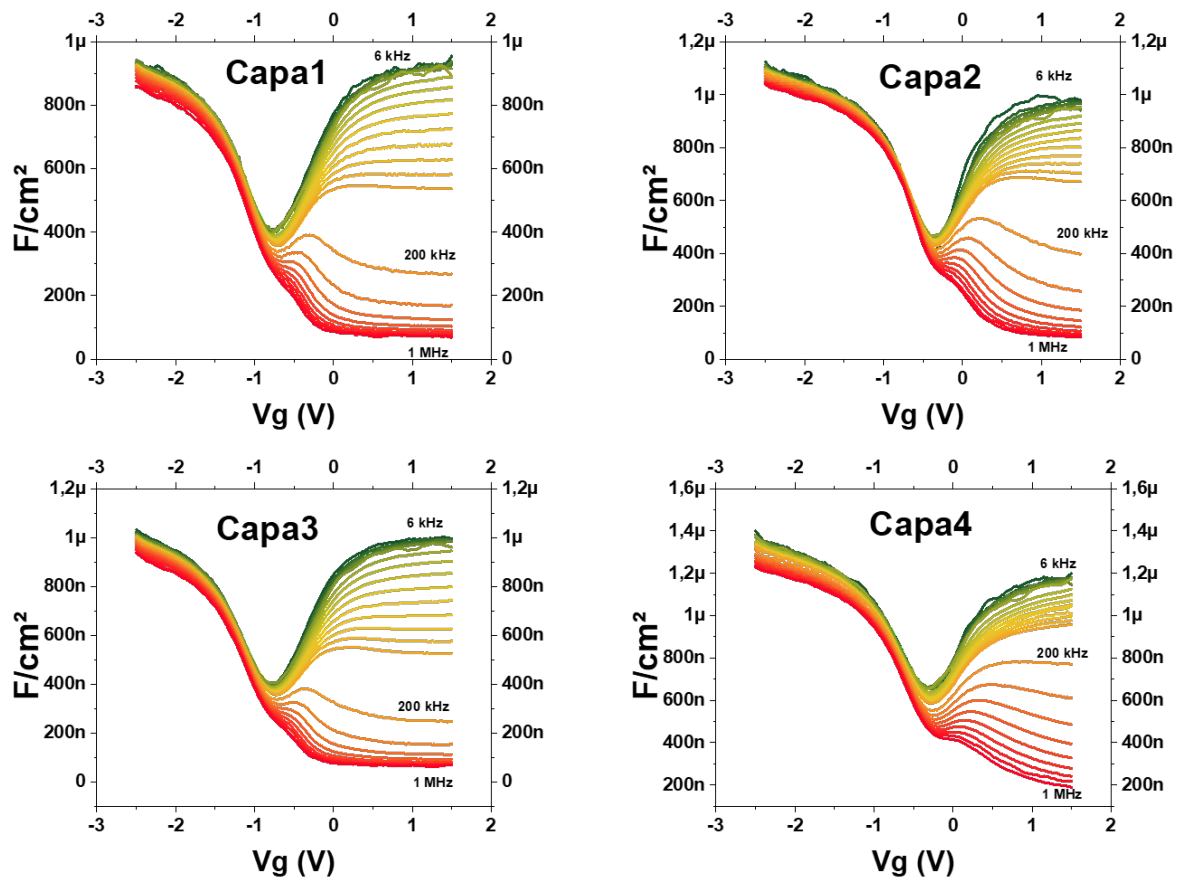


FIGURE 3.14 : Courbes C-V corrigées des échantillons Capa1 à Capa4

Les quatre capacités présentent à priori de bonnes caractéristiques électriques. La figure 3.15 présente les courbes C-V de chaque échantillon à 6 kHz et 1 MHz superposé avec les courbes modélisées.

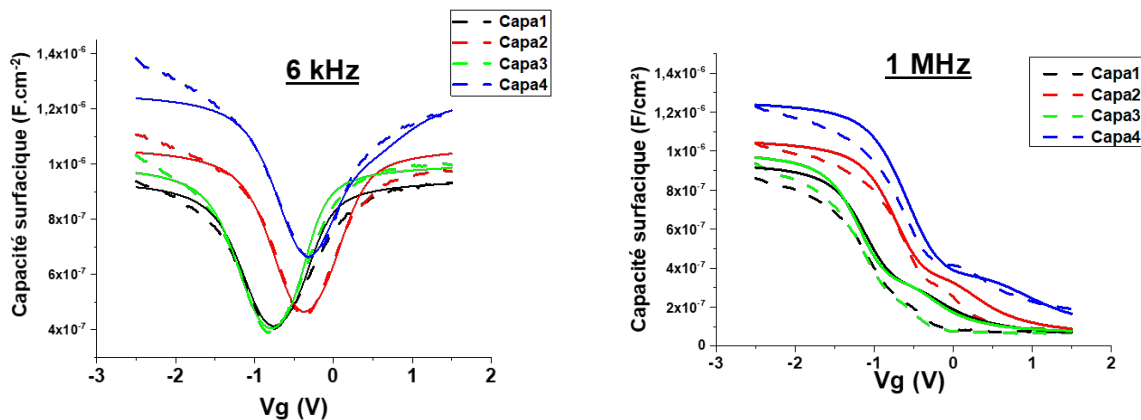


FIGURE 3.15 : Courbes C-V mesurées (en pointillés) et modélisées (en lignes pleines) des échantillons Capa1 à Capa4.

Les courbes mesurées sont en pointillés et les courbes modélisées sont en lignes pleines. Ces dernières sont très bien corrélées avec les mesures, les paramètres utilisés pour la modélisation nous donnent donc une bonne estimation des grandeurs physiques. Les différentes grandeurs estimées à partir de la modélisation sont présentées dans le tableau 3.7.

TABLE 3.7 : Tableau récapitulant les paramètres de la modélisation.

	Capa1	Capa2	Capa3	Capa4
EOT (nm)	3,6	3,2	3,4	2,7
τ_{min} (μs)	8,5	7	9	4
τ_{trap} (μs)	0,5	0,3	0,5	0,8
V_{fb} (V)	-1,2	-0,78	-1,26	-0,6
D_{it} ($eV^{-1}.cm^{-2}$)	$7 * 10^{11}$	$9 * 10^{11}$	$5 * 10^{11}$	$6 * 10^{12}$

L'EOT représente l'épaisseur d'oxyde de silicium équivalent (Equivalent Oxide Thickness), τ_{min} le temps de vie des minoritaires, τ_{trap} les temps de vie des défauts et V_{fb} la tension de bande plate. Nous commençons par calculer l'EOT. Il est déduit en fixant la constante diélectrique de l'empilement entier sur celle du silicium ($\epsilon_{Si} = 3,9$) puis nous faisons varier l'épaisseur de l'oxyde pour que la capacité en accumulation (donc C_{max}) modélisée corresponde à C_{max} mesurée. L'épaisseur ainsi trouvée correspond à l'épaisseur que devrait avoir une grille en SiO_2 pour de telles valeurs, donc à l'EOT. Nous cherchons ensuite à déterminer le temps de vie des minoritaires. Nous faisons alors varier τ_{min} jusqu'à ce que la valeur de la capacité modélisée en forte inversion ($V_d = 2V$) corresponde à sa valeur mesurée en fonction de la fréquence. Enfin, il faut dé-corréler la densité d'états d'interface et leurs temps de vie. Pour cela nous faisons varier les D_{it} jusqu'à ce que les courbes correspondent en basse fréquence. Puis nous faisons varier τ_{trap} pour ajuster les courbes en haute fréquence. Nous remarquons ici que c'est l'échantillon de référence qui a l'EOT le plus faible, ce qui paraît cohérent, car le HfO_2 possède une constante diélectrique bien plus élevée que l'alumine et probablement l'oxyde de GeSn ($\epsilon_{GeO_2} = 4,6$ [128] pour comparaison). Grâce aux EOT retrouvés avec la modélisation et aux épaisseurs des différentes couches observées en TEM, nous pouvons calculer les constantes diélectriques de nos matériaux. Nous trouvons ainsi, $\epsilon_{HfO_2} \approx 13$, $\epsilon_{Al_2O_3} \approx 7,8$ et $\epsilon_{GeSnO_x} \approx 3,9$. Les valeurs pour le HfO_2 et l'alumine sont plus faibles que leurs valeurs théoriques (20 et 9, respectivement). L'échantillon de référence présente une densité d'états assez élevée, d'environ $6.10^{12} eV^{-1}.cm^{-2}$, et ce malgré le traitement chimique. Nous trouvons pour l'échantillon Capa2, celui avec l'alumine à l'interface, une densité d'états d'interface similaire à l'étude précédente. Cela montre qu'un nanomètre suffit pour avoir les mêmes propriétés qu'avec l'alumine. Ensuite, les deux échantillons avec une oxydation de la surface avant dépôt présentent les meilleurs résultats avec $7.10^{11} eV^{-1}.cm^{-2}$ et $5.10^{11} eV^{-1}.cm^{-2}$ pour Capa1 et Capa3, respectivement. Des trois approches, ce serait donc l'oxydation la plus apte à réduire la densité d'états d'interface. Nous remarquons également que la tension de bande plate est fortement modifiée entre les échantillons sans oxydation (aux alentours de -0,7 V) et avec oxydation (-1,2 V). Cela semble indiquer que l'oxydation supprime des charges fixes de nature négative, ou qu'elle induit des charges positives. Nous pouvons d'ores et déjà assumer que l'oxydation induit des charges positives plutôt que l'inverse. En effet, il est fort probable que l'amélioration de la densité d'états d'interface tiende au déplacement de l'interface lors de l'oxydation comme illustrée sur la figure 3.16.

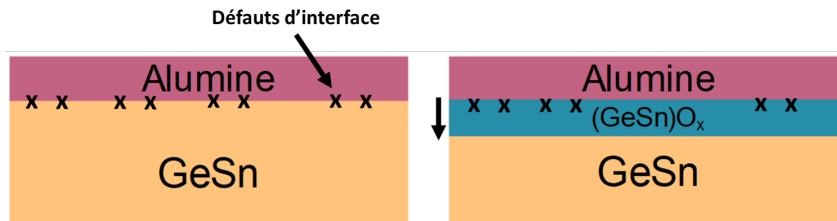


FIGURE 3.16 : Schéma illustrant le déplacement de l'interface et le changement de nature des défauts.

La surface du $Ge_{0,9}Sn_{0,1}$ est alors changée en $(Ge_{0,9}Sn_{0,1})O_x$, ce qui a pour effet de déplacer

l'interface isolant/SC de quelques nanomètres vers le substrat, piégeant au passage les impuretés à quelques nanomètres de l'interface. Si cette hypothèse est exacte, les impuretés déplacées à quelques nanomètres de l'interface devraient induire un effet d'hystérésis.

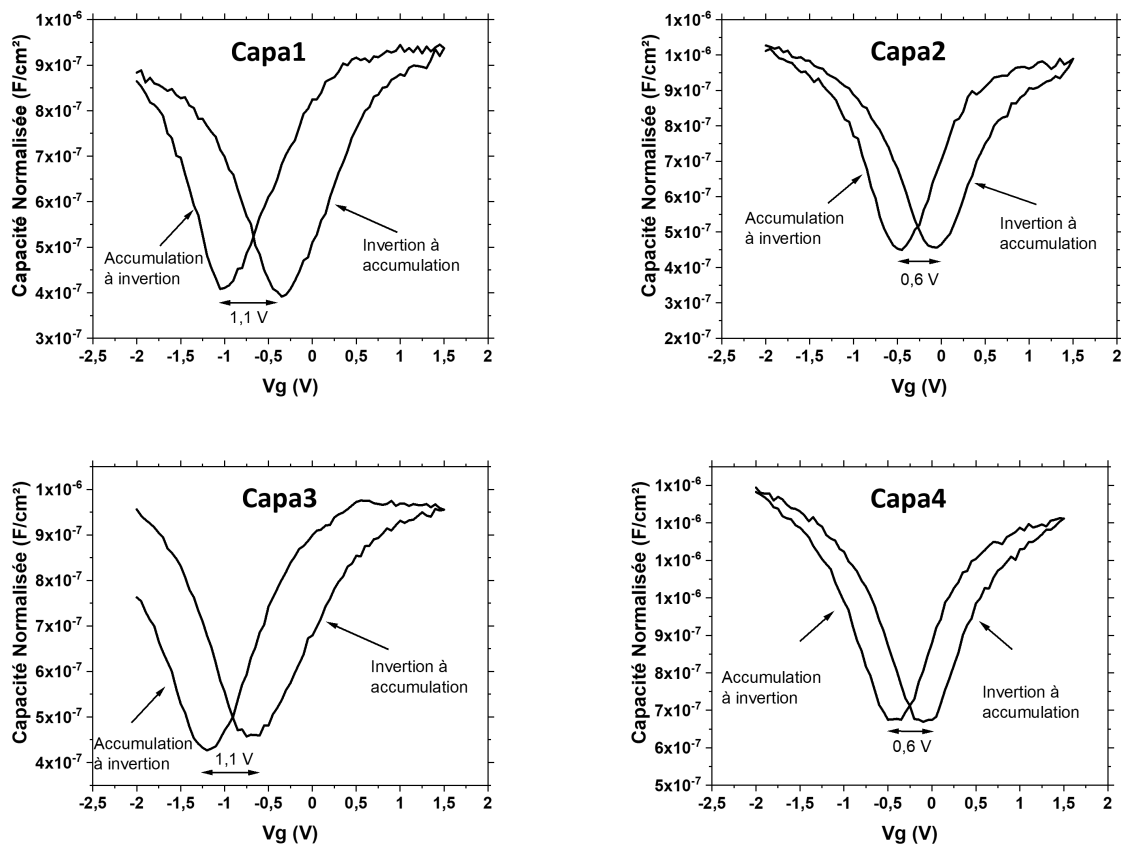
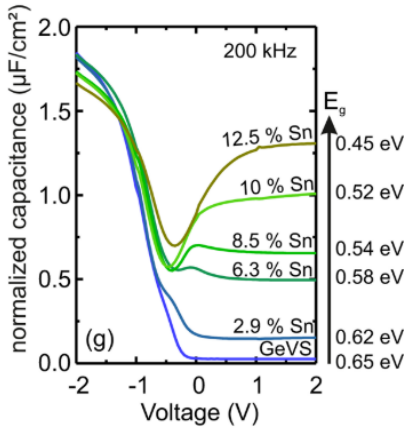


FIGURE 3.17 : Courbes C-V aller-retour des quatre échantillons montrant une différence d'hystérésis.

La figure 3.17 présente les courbes C-V des quatre échantillons à 1 kHz, mettant en avant la différence d'hystérésis entre les échantillons oxydés et non oxydés. Cela semble donc confirmer notre hypothèse. Enfin nous remarquons que les échantillons ayant été oxydés présentent des temps de vie des minoritaires (environ $9\mu s$) plus longs que l'échantillon avec de l'alumine ($7\mu s$) et que l'échantillon référence ($4\mu s$). Cette différence pourrait provenir de la différence de densité d'états d'interface entre ces échantillons. Il pourrait cependant y avoir une autre explication, ou potentiellement une explication complémentaire à ce phénomène.



C. Schulte-Braucks [129] a démontré que le temps de vie des minoritaires pour des capacités MOS sur GeSn varie en fonction du taux d'étain présent dans la couche. Comme nous pouvons le voir ci-contre, plus le taux d'étain est élevé, plus le temps de génération des minoritaires sera faible. Ils traduisent cela par une augmentation de la fréquence de transition, la fréquence à laquelle la capacité en inversion et égale à $C_{max}/2$. En se basant sur ces résultats, cela signifierait que le taux d'étain dans nos couches varie en fonction des couches que l'on dépose.

FIGURE 3.18 : Courbes C-V à 200 kHz de capacités MOS sur GeSn avec différents taux d'étain, tiré de [129].

Si le taux d'étain varie effectivement en fonction de la couche déposée, des analyses XPS et pAR-XPS pourraient nous permettre de comprendre les mécanismes qui entrent en jeu lors de la réalisation des couches.

3.4.4.4 Observation de l'interface SC/diélectrique par XPS et pAR-XPS

De la même manière que dans la partie précédente, nous avons dû créer des échantillons spécifiques pour l'analyse XPS, avec de plus fines épaisseurs que pour les capacités. Il y aura donc trois structures différentes avec les trois diélectriques utilisés, Al_2O_3 , $(Ge_{0,9}Sn_{0,1})O_x$, et HfO_2 , de deux nanomètres chacune, dénommées X1, X2 et X3, respectivement. Nous avons dans un premier temps effectué une mesure avec un angle de $23,5^\circ$. Cela va nous permettre d'observer les diélectriques en profondeur, jusqu'au GeSn.

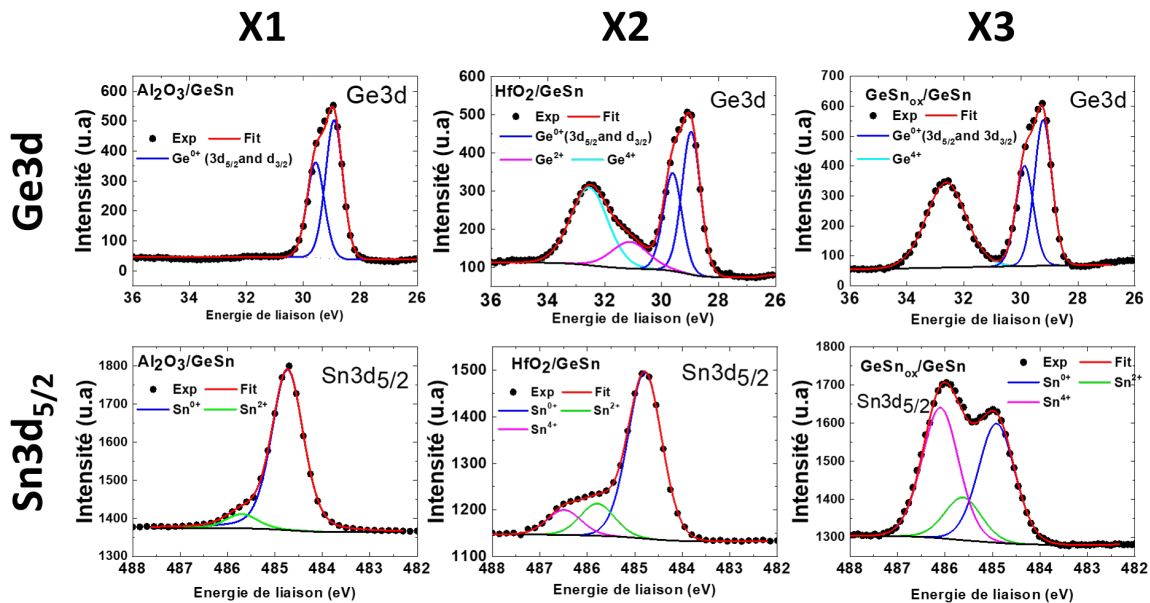


FIGURE 3.19 : Analyses XPS des raies Ge3d et $Sn3d_{5/2}$ des couches X1, X2 et X3.

La figure 3.19 présente les pics Ge3d et Sn3d des échantillons X1, X2 et X3 (alumine, oxyde et HfO_2). Observons dans un premier temps X1. Le pic Ge3d présente deux sous-pics, $Ge3d_{3/2}$

et $Ge3d_{5/2}$ situés à 28,7 eV et 29,7 eV, mais aucun pic supplémentaire associé au germanium oxydé (Ge^{2+} ou Ge^{4+}). Cette observation prouve une fois encore l'efficacité du traitement chimique déterminé précédemment. De la même manière, l'étain présente un pic principal, $Sn3d_{5/2}$, situé à 484,8 eV, et un léger pic associé à l'état Sn^{2+} , décalé de 0,8 eV vers les hautes énergies, correspondant à la liaison Sn-O. Cela signifie que l'étain subit une légère oxydation malgré le traitement chimique, indiquant une plus forte tendance à l'oxydation que le germanium. L'échantillon X2 présente, pour le germanium, un pic correspondant à l'état Ge^{4+} , donc au germanium oxydé sous la forme $Ge - O_2$, mais aucune liaison $Ge - O$. Le spectre de l'étain présente lui les deux formes d'oxydation, $Sn - O_2$ et $Sn - O$. Les spectres de l'échantillon X3 présentent quant à eux toutes les formes d'oxydation du germanium et de l'étain, et ce malgré le traitement chimique. L'échantillon X1 prouve l'efficacité du traitement chimique pour protéger la surface avant le dépôt du diélectrique, le problème viendrait donc du HfO_2 . Plusieurs publications font état de diffusion du germanium dans le HfO_2 sur des couches de germanium [123, 125, 130] ou des alliages SiGe [126]. Il est donc fortement probable que le germanium se comporte de la même manière dans notre cas. Pour vérifier cela, un profil en profondeur a été reconstruit à partir d'analyse pAR-XPS et est présenté en figure 3.20.

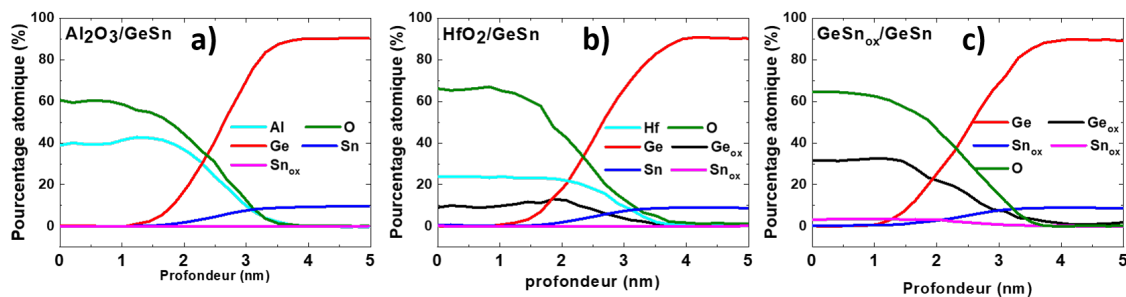


FIGURE 3.20 : Profils en profondeur obtenus par analyse pAR-XPS des échantillons a) X1, b) X2 et c) X3.

Premièrement, nous remarquons que les stœchiométries de l'alumine, du GeSn et du $(GeSn)_O_x$ correspondent parfaitement aux stœchiométries attendues (Al_2O_3 , $Ge_{0,9}Sn_{0,1}$ et $(Ge_{0,9}Sn_{0,1})O_2$). Ensuite, nous constatons que du germanium oxydé se trouve effectivement dans la couche de HfO_2 . Nous pouvons aisément imaginer que cela a pour effet de dégrader les propriétés du HfO_2 , ce qui expliquerait sa faible constante diélectrique mesurée (13 contre 20 en théorie). Cela dégraderait également la qualité de l'interface avec des liaisons $Ge - O$, un oxyde de pauvre qualité. De plus, si du germanium du substrat GeSn diffuse dans la couche diélectrique, alors la stœchiométrie du GeSn peut changer. Cette hypothèse paraît d'autant plus cohérente tant elle explique la différence de temps de génération des minoritaires dans les capacités MOS, du moins pour la référence. Lu et al. [130] ont déjà observé ce phénomène sur des structures MOS sur germanium. Ils ont proposé deux mécanismes de diffusion différents qui pourraient expliquer un tel comportement. Le premier provient d'une réaction entre le germanium et le GeO_2 décrite par :



Où le composé GeO , très volatil, pourrait diffuser à travers le HfO_2 . Selon la seconde hypothèse, cela pourrait provenir de la désorption de $HfGeO$ qui se formerait à l'interface GeO_2/HfO_2 . Il n'est pas possible, avec les données de l'XPS d'appuyer une hypothèse plutôt qu'une autre.

Nous avons donc réalisé un échantillon supplémentaire en oxydant la surface, comme pour X3, puis nous avons déposé 2 nm de HfO_2 pour voir si du germanium a diffusé dans ce dernier.

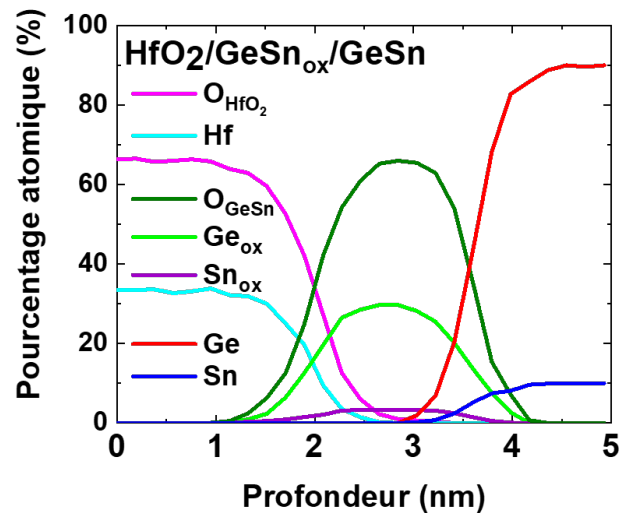


FIGURE 3.21 : Profils en profondeur de l'échantillon avec un empilement $HfO_2/(GeSn)_2O_2/GeSn$

La figure 3.21 présente le profil en profondeur de l'échantillon $HfO_2/(GeSn)_2O_2/GeSn$ obtenu par pAR-XPS. D'après ces résultats, aucune trace de germanium n'est détectée dans le HfO_2 lorsqu'une couche de $(GeSn)_2O_2$ est formé avant le dépôt. Cela signifie que la réaction qui entre en œuvre ne peut être que celle décrite en équation 3.16. En effet, cette réaction ne peut pas avoir lieu dans l'empilement, $HfO_2/GeSnO_2/GeSn$ car le GeSn n'est pas en contact direct avec le HfO_2 . Ainsi le GeO ne peut pas se former et diffuser dans le HfO_2 . Cela prouve qu'une oxydation au plasma oxygène permet de créer une barrière de diffusion du germanium et de protéger le GeSn et le HfO_2 .

Si les minoritaires sont plus lents pour les deux échantillons dont la surface a été oxydée, cela impliquerait une diminution du taux d'étain dans la couche de GeSn. en effet, nous avons vu dans l'équation 3.5 que les temps de vie des porteurs dépendent entre autre de la vitesse thermique moyenne \bar{v} , qui dépend elle même de la masse selon effective des porteurs, comme présenté dans l'équation 3.6. Ainsi, lorsque la masse effective des porteurs diminue, la vitesse thermique augmente et le temps de vie des porteurs diminue. De la même manière, on remarque que le temps de vie des porteurs dépend également de n_i , qui dépend lui même du gap du matériau, plus le gap et faible, plus les temps de vie des porteurs sera court.

Les différences de taux de génération des minoritaires pourraient alors provenir de la modification, sur quelques couches atomiques du moins, de la couche de GeSn. L'oxydation de la surface par plasma d'oxygène réduirait le taux d'étain dans le GeSn à l'interface $GeSnO_x/GeSn$, augmentant le temps de vie des minoritaires. Au contraire, la diffusion du germanium dans la couche de HfO_2 , pour l'échantillon Capa4, aurait pour effet d'augmenter le taux d'étain à l'interface.

Nous pourrons, dans la prochaine partie, comparer ces temps de vie aux temps de vie que nous mesurerons en fonction du pourcentage d'étain.

3.4.4.5 Conclusion sur l'utilisation d'Inter-layer

Cette étude nous fournit beaucoup d'informations sur la façon dont les différents diélectriques réagissent avec le GeSn. Premièrement, déposer du HfO_2 directement sur le GeSn n'est pas une bonne approche, d'autant plus si ce dernier n'est pas nettoyé correctement au préalable. Cela n'a pas été précisé plus haut, mais une grande partie des dispositifs MOS avec uniquement du HfO_2 avaient de très forts courants de fuite à travers la grille et ne fonctionnaient pas. L'utilisation d'une couche intermédiaire est par conséquent indispensable pour le bon fonctionnement d'un

Wei Wang et al. [131] ont étudiés les cinétiques d'oxydation du GeSn par plasma. Ils ont découvert que l'étain ayant une plus forte tendance à s'oxyder pouvait échanger de place avec des atomes de germanium à l'interface. Le graphique ci-contre montre les observations par pAR-XPS de l'étain dans une couche de $GeSnO_x$. Là où la couche a une composition d'environ 9% d'étain à l'origine, la couche oxydée contient près de 12 % d'étain. La conséquence directe est que la couche semi-conductrice a un déficit en étain après oxydation.

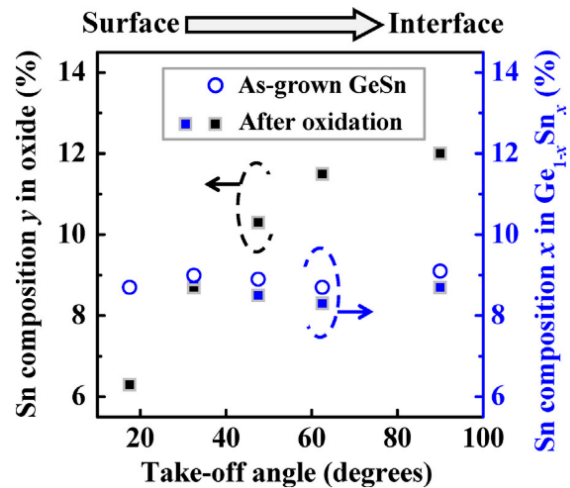


FIGURE 3.22 : Taux d'étain dans une couche de GeSn oxydée déterminé par pAR-XPS, tiré de [131].

transistor, non pas uniquement à cause de la densité d'états d'interface élevée, mais aussi pour éviter que la qualité du HfO_2 ne soit dégradée. Des trois autres empilements testés, nous pensons que l'alumine était indispensable dans le rôle de barrière de diffusion. Il s'avère que l'oxyde de GeSn empêche parfaitement toute diffusion de germanium dans le HfO_2 , et réduit fortement la densité d'états d'interface des structures p-MOS sur GeSn. L'empilement qui empêche la diffusion du germanium dans le HfO_2 et qui présente la plus basse densité d'états d'interface est l'empilement *Capa3*, $metal/HfO_2/(GeSn)O_2/GeSn$. Nous avons prouvé pour la première fois qu'il était possible d'atteindre des valeurs de D_{it} à l'état de l'art sur germanium (cf tableau 3.3), et ce, sur un substrat GeSn contenant 10% d'étain [132].

3.4.5 Influence du taux d'étain sur les caractéristiques des capacités MOS sur GeSn

À ce stade nous avons vu comment améliorer les capacités MOS sur GeSn sur des couches contenant 10% d'étain. Le taux d'étain peut cependant varier en fonction de l'utilisation souhaitée. Nous avons donc réalisé une étude avec plusieurs taux d'étains, à savoir 6%, 8%, 10%, 12% et 15%, avec une couche germanium comme référence. La surface des couches seront passivées grâce au traitement chimique défini au préalable, puis 10 nanomètres d'alumine seront déposés par ALD. Tous les échantillons seront réalisés en une seule fois pour minimiser les variations dues aux changements d'état des machines.

3.4.5.1 État de l'art

Il n'y a, à ce jour, qu'une seule publication faisant état de capacités MOS qui compare différents substrats avec différents pourcentages d'étain [129]. Les auteurs ont réalisé des structures $Ge_{1-x}Sn_x/HfO_2/TiN/Al$ avec $x = 0 / 2,9 / 6,3 / 8,5 / 10$ et 12,5%.

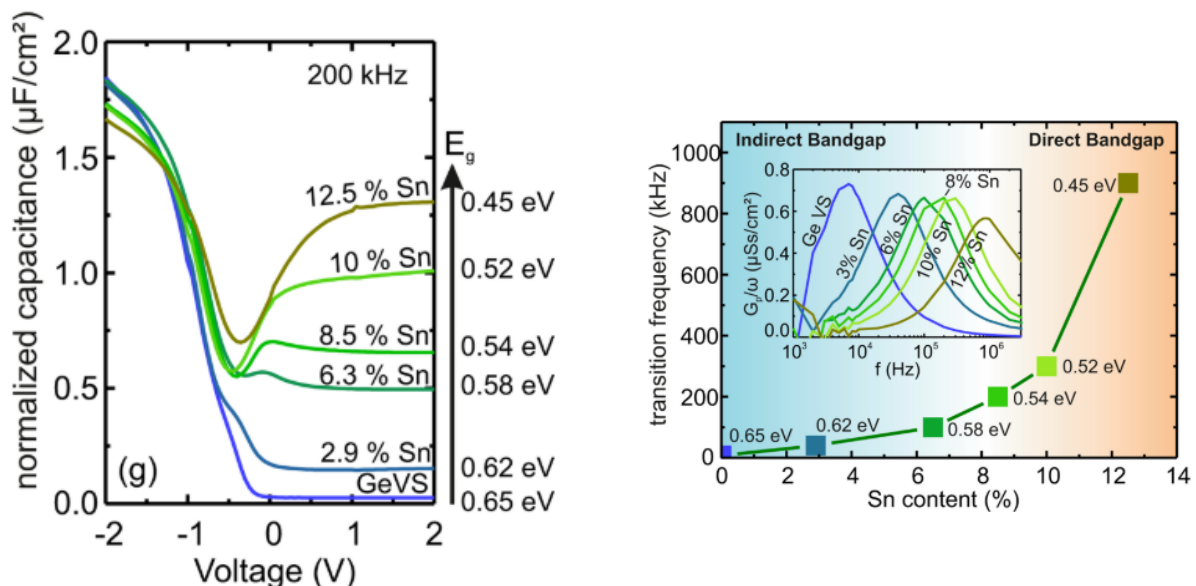


FIGURE 3.23 : Caractéristiques C-V des capacités MOS en fonction du taux d'étain, tiré de [129].

Les auteurs ont montré que le taux d'étain incorporé dans les couches modifiait la fréquence de transition, définie comme $C_t = 0,5(C_{HF} + C_{LF})$ en régime d'inversion. Cette différence proviendrait d'une génération des porteurs minoritaires plus rapide avec l'introduction de l'étain.

3.4.5.2 Mesures C-V et modélisation des structures

De la même manière que présentée précédemment, des structures MOS ont été réalisées, mesurées et modélisées. Les courbes C-V à 1kHz, 100kHz et 1MHz mesurées et modélisées sont présentées en figure 3.24. Nous remarquons dans un premier temps la valeur constante en accumulation (-3 V) à basse fréquence entre tous les échantillons, ce qui atteste de la bonne uniformité de l'alumine entre ces derniers. Les largeurs de bandes interdites utilisées pour la modélisation sont tirées de [23].

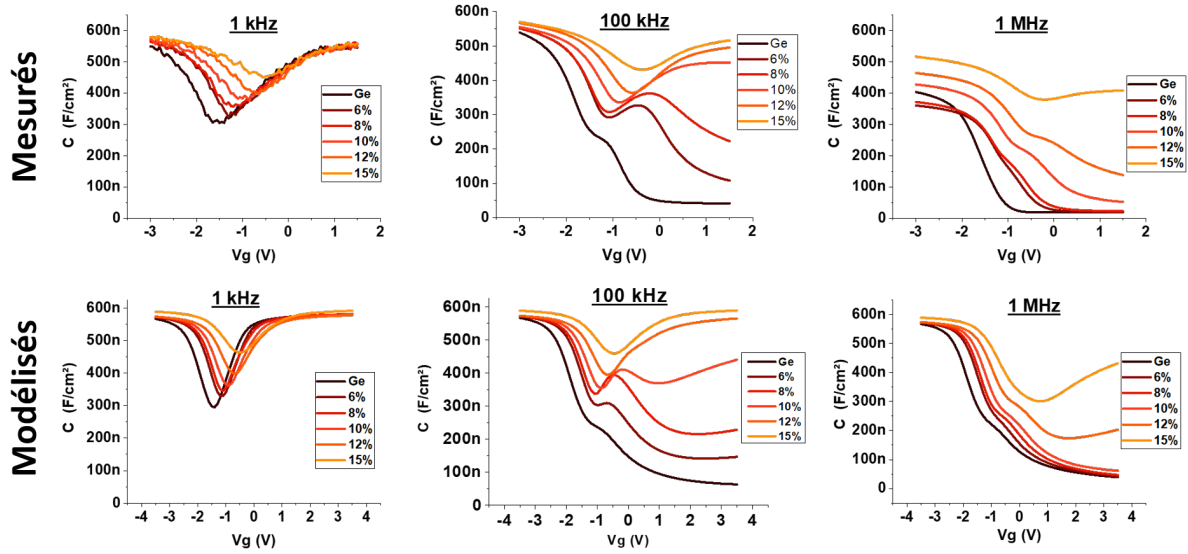


FIGURE 3.24 : Mesures C-V et modélisations correspondantes pour différentes fréquences (de 1 kHz à 1 MHz) des capacités MOS avec plusieurs taux d'étain.

Les échantillons présentent tous une tension de bande plate, V_{fb} , qui change de manière quasi linéaire avec l'incorporation de l'étain. Les paramètres extraits de la modélisation sont présentés dans le tableau 3.8.

TABLE 3.8 : Résumé des paramètres extraits de la modélisation des différents échantillons.

	E_g (eV) [23]	D_{it} ($eV^{-1}.cm^{-2}$)	V_{fb} (V)	Φ_{ms} (eV)	τ_{min} (s)	τ_{trap} (s)
Ge	0,66	7.10^{11}	-1,85	-0,505	6.10^{-6}	7.10^{-5}
6% Sn	0,55	9.10^{11}	-1,5	-0,48	2.10^{-6}	3.10^{-5}
8% Sn	0,52	9.10^{11}	-1,4	-0,472	1.10^{-6}	2.10^{-5}
10% Sn	0,48	9.10^{11}	-1,3	-0,464	8.10^{-7}	8.10^{-6}
12% Sn	0,45	$1,5.10^{12}$	-0,95	-0,455	5.10^{-7}	2.10^{-6}
15% Sn	0,35	$2,8.10^{12}$	-0,9	-0,443	2.10^{-7}	8.10^{-7}

Les densités d'états d'interfaces sont similaires à celles trouvées précédemment et ne changent que légèrement avec l'augmentation du taux d'étain. La procédure de passivation chimique de la surface définie plus haut permet donc de protéger efficacement la surface du GeSn et d'améliorer l'interface, et ce, peu importe le taux d'étain. La tension de bande plate évolue quant à elle de manière quasi linéaire, passant de -1,85V pour la référence germanium à -0,9V pour le GeSn 15%. La tension de bande plate provient de la différence de travail de sortie du métal et du semi-conducteur, sommée à une tension ΔV qui provient des différentes charges présentes dans la capacité :

$$\Delta V = -\frac{Q_f + Q_m + Q_{ot}}{C_i} \quad (3.17)$$

Avec Q_f , les charges fixes présentes dans l'oxyde, Q_m les charges ionisées présentes dans l'oxyde, généralement mobiles et responsable du phénomène d'hystérésis et Q_{ot} les charges d'oxyde piégée. Il est possible d'approximer la différence de travail de sortie entre le métal (du titane dans notre cas) et le semi-conducteur en admettant que le travail de sortie du GeSn varie linéairement avec le pourcentage d'étain. Les valeurs des travaux de sorties des différents éléments sont tirées de [133]. Les valeurs obtenues sont présentées dans le tableau 3.8 (Φ_{ms}).

Ces valeurs ne changent pas beaucoup en fonction du taux d'étain, cela signifie que la modification du V_{fb} est majoritairement provoquée par des charges induites avec l'augmentation du taux d'étain. Afin d'identifier la nature de ces charges nous avons effectué des mesures C-V aller retour sur chacun des échantillons. Les capacités présentent toute un hystérésis d'environ 0,4 V vers les valeurs négatives lorsque l'on va de l'accumulation vers les minoritaires. Cela signifie que le taux d'étain n'influe pas sur les pièges lents présentes dans l'alumine, mais bien sur les pièges rapides, probablement proches de l'interface $Al_2O_3/GeSn$. Nous avons vu dans une partie précédente que le traitement chimique utilisé permet d'éviter l'oxydation du germanium avant dépôt d'alumine. En effet, les analyses XPS (montrées en figure 3.8 a. et b.) montrent une légère oxydation de l'étain sous la forme Sn^{2+} (qui correspond à une liaison Sn-O), contrairement au germanium qui n'est pas du tout oxydé. Il paraît alors évident que plus il y a d'étain dans nos couches, plus de monoxyde d'étain se forme près de l'interface, augmentant par conséquent la densité d'états d'interface et la tension de bande plate. En effet, il a largement été montré, pour le silicium et le germanium, qu'une oxydation non intentionnelle formant un oxyde non stœchiométrique (GeO_x et SiO_x) crée des liaisons pendantes qui agissent comme des pièges pour les porteurs [134, 135, 136, 137, 138]. Dans notre cas, le traitement chimique empêche l'oxydation du germanium, mais pas entièrement celle de l'étain. Le changement de tension de bande plate et l'augmentation de la densité d'interface pourraient alors provenir de l'introduction progressive de liaisons pendantes provoquée par l'oxydation partielle des atomes d'étain situés proche de l'interface.

Concernant les temps de générations des minoritaires, nous observons le même phénomène que Schulte-Brauck et al [129]. Des mesures en températures leur ont permis d'affirmer que ce changement de temps de générations est intimement lié au changement de la valeur du gap avec le taux d'étain, plutôt qu'à de possibles défauts dans les couches. Cette hypothèse paraît plausible tant nous n'avons pas observé de changement majeur de la densité d'états d'interface.

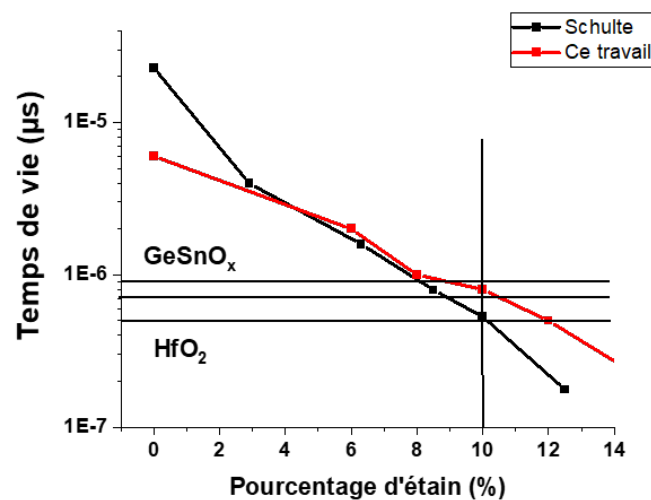


FIGURE 3.25 : Temps de vie des porteurs minoritaires en fonction du pourcentage d'étain extraits de cette étude et par C.Schulte [129].

La figure 3.25 présente un tracé logarithmique du temps de vie des minoritaires en fonction du pourcentage d'étain dans les couches GeSn. Les trois lignes horizontales indiquent les temps de vie trouvés pour les trois diélectriques présents à l'interface de l'étude précédente. D'après ces résultats, la couche ayant vu une oxydation par plasma aurait un pourcentage compris entre 8% et 9%, ce qui semble cohérent avec les résultats de W. Wang [131]. La couche $HfO_2/GeSn$ aurait quant à elle un pourcentage d'étain aux alentours de 12%. Cependant, ces capacités présentaient

une densité d'états d'interface plus élevée que les capacités réalisées dans cette partie, ce qui peut également influencer sur les temps de vie des minoritaires. Les analyses pAR-XPS ne révèlent aucune variation de pourcentage de l'étain aux interfaces $HfO_2/GeSn$ ou $(GeSn)O_x/GeSn$. Il est cependant possible que la variation de pourcentage soit trop faible pour être détectée par une analyse XPS. Ainsi, des analyses physico-chimiques plus précises comme des analyses par sonde atomique pourraient nous renseigner si le dépôt de HfO_2 ou l'oxydation de la surface modifie effectivement la stoechiométrie de cette dernière.

3.4.5.3 Conclusion sur les capacités avec plusieurs taux d'étain.

Cette étude nous a permis de confirmer l'efficacité du traitement chimique à passiver la surface et à améliorer l'interface $GeSn/Al_2O_3$, et ce, pour une large gamme de taux d'étain dans les couches. Néanmoins, l'introduction de l'étain influe sur le comportement global des capacités MOS. En effet, ce dernier aurait tendance à s'oxyder et à former des liaisons pendantes, modifiant la tension de bande plate et augmentant légèrement la densité d'états d'interface. Une équipe a effectué des analyses DLTS (deep level transient spectroscopy) sur des couches GeSn et Ge et en a déduit que les défauts sont majoritairement des donneurs chargés positivement, donc situés près de la bande de valence. Ainsi, des études plus poussées telles qu'une analyse DLTS pour plusieurs taux d'étain pourraient préciser la position de ces défauts dans le gap et possiblement permettre d'identifier l'origine de ces derniers.

3.5 Conclusion du chapitre

Nous avons dans un premier temps tenu à déterminer un traitement chimique efficace qui permettrait de nettoyer la surface avant le dépôt de diélectrique et de la garder intacte le temps de transfert dans la machine de dépôt. Il a été montré, à l'aide de mesures physico-chimiques de la surface par XPS et par caractérisation des courbes C-V des capacités, qu'un bain HF de 1 minute suivie d'un bain $(NH_4)_2S$ de 30 minutes permettait de passiver efficacement le GeSn. Ce traitement chimique avant le dépôt d'alumine par ALD permet de réduire la densité d'états d'interface à $9.10^{11} eV^{-1}.cm^{-2}$. La seconde étude a consisté à déterminer un procédé industrialisable donnant de bons résultats en termes d'états d'interface, de stabilité de l'oxyde et d'hystérésis en utilisant du HfO_2 comme diélectrique. Pour cela, des empilements de diélectriques formant de meilleures interfaces, comme le $HfO_2/GeSnO_2/GeSn$ ont été utilisés. L'étude nous a permis de montrer que le HfO_2 était instable si déposé directement sur du GeSn à $250^\circ C$, et que le germanium diffusait dans ce dernier. L'oxydation contrôlée de la surface ou l'insertion d'une fine couche d'alumine agissent toutes les deux comme une barrière de diffusion du germanium et permettent d'éviter ce phénomène tout en améliorant la qualité des structures. La structure *métal*/ $HfO_2/(Ge_{0,9}Sn_{0,1})O_2/Ge_{0,9}Sn_{0,1}$ a montré les meilleurs résultats avec une densité d'états d'interface de $5.10^{11} eV^{-1}.cm^{-2}$. Ce résultat est, aujourd'hui, le meilleur obtenu pour un taux d'étain aussi élevé comme montré dans le tableau ci-dessous.

TABLE 3.9 : Récapitulatif des résultats obtenus et trouvés dans la littérature en fonction du taux d'étain.

Référence	% Sn	$D_{it}(eV^{-1}.cm^{-2})$
D. Lei [95]	17	$\approx 10^{13}$
Ce travail	10	5.10^{11}
S. Gupta [103]	8	$2,65.10^{12}$
S. Gupta [107]	6 / 8,5	$\approx 3.10^{11} / \approx 6.10^{11}$
S. Wirths [104]	6	$2,9 - 4.10^{12}$
T.H. Liu [105]	4,5	$\approx 10^{12}$
Y.C. Fang [106]	4,5	$1,62.10^{11}$
S. Gupta [91]	3	2.10^{12}

Chapitre 4

Vers des dispositifs tunnel FET à base des hétérostructures à nanofils Si/Si/Ge et Ge/GeSn/GeSn

4.1 Introduction

Nous présentons dans ce chapitre la réalisation et la caractérisation électrique de transistors à effet tunnel intégrant les hétérostructures à nanofil décrites dans le chapitre 2. Nous commencerons par présenter un bref état de l'art qui permettra de mieux situer nos travaux dans leur contexte. Des mesures de résistivité préalables permettront d'estimer les niveaux de dopage de chacune des parties des hétérostructures. Ensuite, les procédés technologiques mis en œuvre pour la réalisation des dispositifs seront décrits. Enfin, les mesures électriques seront réalisées et permettront d'obtenir les caractéristiques de transfert de ces transistors à effet tunnel afin d'évaluer leurs performances.

4.1.1 État de l'art des transistors à effet tunnel

Nous présentons dans le tableau ci-dessous la majorité des travaux faits sur les transistors à effet tunnel. Pour une meilleure lisibilité, le graphique ci-dessous regroupe les principales caractéristiques telles que l'inverse de la pente sous le seuil (SS), le courant ON maximum atteint. Le tableau 4.1 qui suit liste les résultats phares de chaque publication (le meilleur transistor réalisé). Certaines de ces publications sont des études systématiques étudiant un paramètre en particulier (niveau de dopage ou pourcentage d'étain, par exemple).

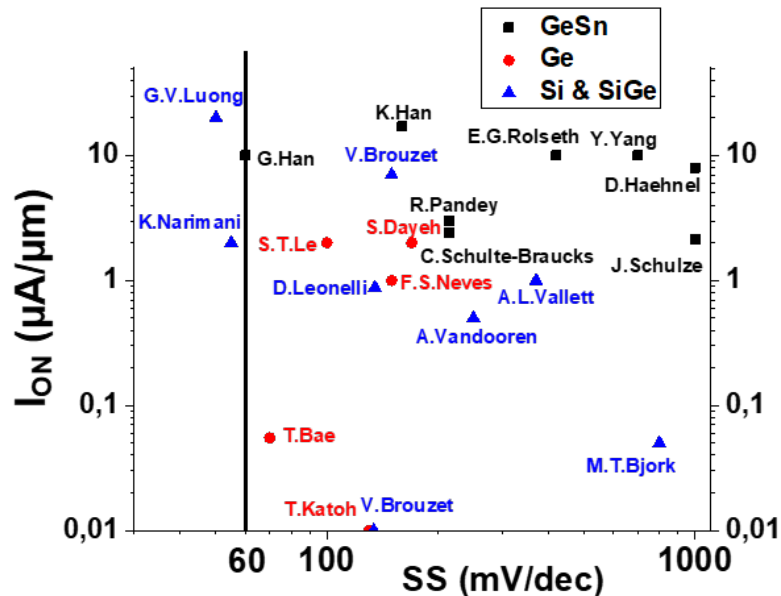


FIGURE 4.1 : Graphique des courants I_{ON} maximum en fonction de leur pente sous le seuil de plusieurs transistors tunnel présents dans la littérature.

Nous remarquons dans un premier temps que seulement deux équipes présentent une pente sous le seuil inférieure à 60 mV/dec, à savoir G.V Luong et al. [139] et K. Narimani et al. [140]. G.Han et al. [141] présentent quant à eux un transistor à base de GeSn avec une pente sous le seuil d'environ 60 mV/dec avec un courant I_{ON} d'environ $10 \mu A/\mu m$. Parmi les trois matériaux représentés, c'est le GeSn qui offre en moyenne les courants I_{ON} maximum.

TABLE 4.1 : Regroupement des travaux et avancées récents ou importants concernant les transistors tunnel.

Référence	Matériaux D/C/S	Architecture	EOT (nm)	SS min (mV/dec)	Ion max ($\mu\text{A}/\mu\text{m}$)	Ion/Ioff
R.Pandey [92]	$\text{Ge}/\text{Ge}_{0,93}\text{Sn}_{0,07}/\text{Ge}$	GAA	0,84	215	3	10^4
C.Schulte-Braucks [142]	$\text{Ge}/\text{Ge}_{0,93}\text{Sn}_{0,07}/\text{Ge}$	GAA	0,84	215	2,4	10^4
D.Haehnel [143]	$\text{Ge}/\text{Ge}_{0,92}\text{Sn}_{0,08}/\text{Ge}$	DG	4,3	1000?	8	$\approx 10^2$
J.Schulze [144]	$\text{Ge}/\text{Ge}_{0,92}\text{Sn}_{0,08}/\text{Ge}$	GAA	0,84	1000?	2,15	10^2
G.Han [141]	$\text{Ge}/\text{Ge}_{0,96}\text{Sn}_{0,04}/\text{Ge}$	Planaire	≈ 2	≈ 60	10	10^7
Y.Yang [145]	$\text{Ge}_{0,958}\text{Sn}_{0,042}$	Planaire	$\approx 2?$	$\approx 700?$	10	$\approx 5.10^2$
E.G.Rolseth [146]	$\text{Ge}/\text{Ge}_{0,96}\text{Sn}_{0,04}/\text{Ge}_{0,96}\text{Sn}_{0,04}$	GAA	4,5	420	≈ 10	$\approx 5.10^2$
K.Han [147]	$\text{Ge}_{0,95}\text{Sn}_{0,05}$ OI	Fin	0,78	160	17	$\approx 2.10^2$
M.T.Bjork [148]	Si NW	Ω gate	20	800	$\approx 50.10^{-9}$ A	$\approx 10^3$
A.L.Vallett [149]	Si NW	Ω gate	3 à 5	370	$\approx 10^{-7}$ A	$\approx 10^6$
D.Leonelli [150]	Si Fin	Tri-gate	1,2	$\approx 150?$	≈ 7	$\approx 10^6$
V.Brouzet [151]	Si NW	Ω gate	2,9	134	0,01	$\approx 10^4$
V.Brouzet [152]	Si/Si/SiGe NW	Ω gate	3,7	135	0,88	$\approx 10^4$
G.V.Luong [139]	Si NW	GAA	0,58	50	≈ 20	$\approx 10^5$
K.Narimani [140]	SOI	GAA	1,3	55	≈ 2	$\approx 10^7$
A.Vandooren [153]	Si/Si/SiGe	GAA	0,58	≈ 250	$\approx 0,5$	$\approx 10^7$
S.T.Le [154]	Si/Si/Ge	Ω gate	1,9	≈ 100	≈ 2	$\approx 10^4$
F.S.Neves [155]	Si/Si/Ge	GAA	1,2	≈ 150	≈ 1	$\approx 10^7$
T.Katoh [156]	Ge	Planaire	1,5	130	$\approx 0,01$	10^6
T.Bae [157]	Si/Si/Ge	\approx Planaire	2,5	70	0,055	$1,4.10^7$
S.Dayeh [158]	Si/Si/Ge NW	Ω gate	10	170	2	10^6

- D/C/S : Drain/Canal/Source
- GAA : Gate-all-around (grille enrobante)
- DG : Dual-gate (double grille)
- OI : On insulator (sur isolant)

4.2 Évaluation du dopage des hétérostructures

4.2.1 Méthode d'évaluation du dopage.

Avant de réaliser des dispositifs TFET, nous avons commencé par l'estimation des niveaux de dopage de nos nanofils. Généralement, les mesures de dopage et de mobilités se font par le biais de mesures à effet Hall. Cependant, dans le cas des nanofils, les lignes de courants sont confinées à de très petites dimensions et cette technique devient très compliquée à mettre en place. Nous avons donc estimé la résistivité moyenne de chaque nanofil à l'aide de mesures TLM (transmission line measurement). La méthode consiste à mesurer des portions plus ou moins longues du semi-conducteur et de reporter les résistances prélevées sur un graphique. Une analyse de régression linéaire nous donne alors une pente en $Ax + B$, où A représente la résistance intrinsèque au semi-conducteur et B représente la résistance série liée aux contacts métal/semiconducteur. Ainsi, des nanofils de $20 \mu\text{m}$ environ ont été crûs dans les mêmes conditions que chacune des parties des structures p-i-n présentées dans le chapitre 2. Ces structures ont été dispersées sur des substrats de silicium, recouverts de Si_3N_4 et des étapes de lithographies optiques ont permis de déposer des contacts pour réaliser des mesures 4 pointes.

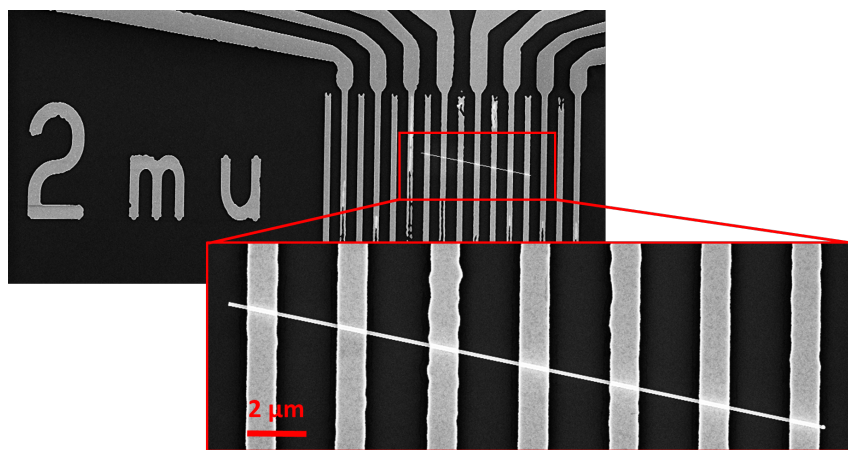


FIGURE 4.2 : Nanofil dispersé sur substrat isolant avec des contacts servant aux mesures 4 pointes.

La figure 4.2 montre une image MEB d'un nanofil sur lequel des étapes de photolithographie ont permis de déposer des contacts métalliques pour des mesures TLM. Après avoir mesuré la résistance du nanofil (en ayant exclus les résistances de contacts etc.), il est possible de trouver la résistivité ρ avec la formule :

$$\rho = \frac{R * S}{L} \quad (4.1)$$

Avec R la résistance mesurée précédemment, L la longueur associée à R , et S la section moyenne du nanofil déterminée par :

$$S = \frac{\pi}{4} * \left(\frac{D1 + D2}{2} \right)^2 \quad (4.2)$$

Dont $D1$ et $D2$ les diamètres mesurés au pied et à la tête du nanofil. Le dopage peut alors être calculé avec la relation :

$$n = \frac{1}{q * \rho * \mu_n} \quad (4.3)$$

Cette approche permet d'estimer le niveau de dopage de nos nanofils. Il est, cependant, important de noter que cette approche demande de connaître la mobilité de nos nanofils. Cette dernière varie fortement en fonction de nombreux paramètres tels que la concentration de dopants,

la contrainte, le diamètre des nanofils, l'orientation cristalline ou la présence de dislocations. Certaines équipes ont tenté de déterminer la mobilité des électrons de nanofils de germanium [159, 160, 161] et l'estiment, en moyenne, aux alentours de $300 \text{ cm}^2/\text{V.s}$, contre $3900 \text{ cm}^2/\text{V.s}$ pour la valeur théorique. Il n'y a pas d'étude systématique qui présente des abaques de mobilité et de dopage en fonction de la résistivité pour les nanofils de germanium. Nous nous baserons donc sur des abaques tirées d'études effectuées sur substrat [162, 163, 164, 165]. Il est important de noter que la mobilité des trous et des électrons est probablement plus importante sur substrat que dans les nanofils, et donc, que le dopage sera légèrement sous-estimé. Le schéma 4.3 présente les deux hétérostructures que nous avons développées et étudiées en partie 2.3 avec leurs différentes parties.

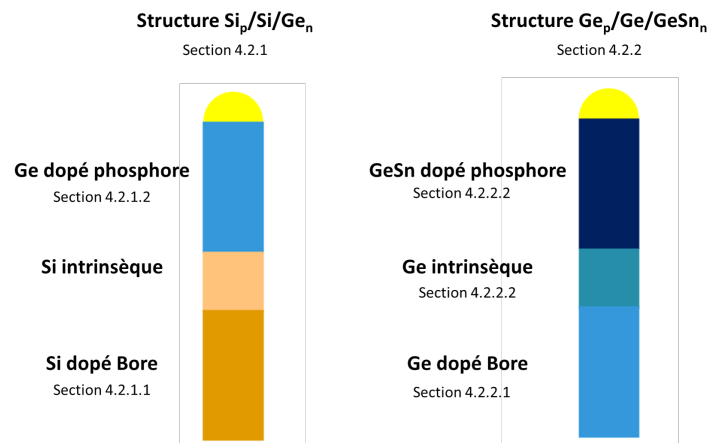


FIGURE 4.3 : Schéma représentant les deux hétérostructures dont nous avons estimé le dopage à l'aide de mesures TLM.

4.2.2 L'hétérostructure $p-Si/Si/n-Ge$

La première structure que nous présenterons est l'hétérostructure $p-Si/Si/n-Ge$. Nous rappelons les conditions de croissances dans le tableau 4.2. La température et la pression lors de la croissance sont de 450°C et 4,5 Torr.

TABLE 4.2 : Tableau récapitulant les conditions de croissance des hétérostructures $p-Si/Si/n-Ge$

Partie	SiH_4 (sccm)	GeH_4 (sccm)	HCl (sccm)	PH_3 (sccm)	B_2H_6 (sccm)
$p-Si$	90	0	40 ↗ 80	0	0 ↗ 40
Si	90	0	30	0	0
$n-Ge$	0	50	70	60	0

4.2.2.1 Dopage des nanofils silicium dopé au Bore crûs à 450°C

La première partie, le silicium dopé p et le silicium intrinsèque, a des conditions de croissance quasi similaires aux nanofils développés par Virginie Brouzet lors de sa thèse [80]. Elle n'a cependant effectué des mesures que pour les nanofils homostructurés, donc avec une température de croissance de 600°C . Ainsi, des croissances de nanofils de silicium à 450°C avec plusieurs flux de diborane ont été réalisées afin d'estimer leurs niveaux de dopage.

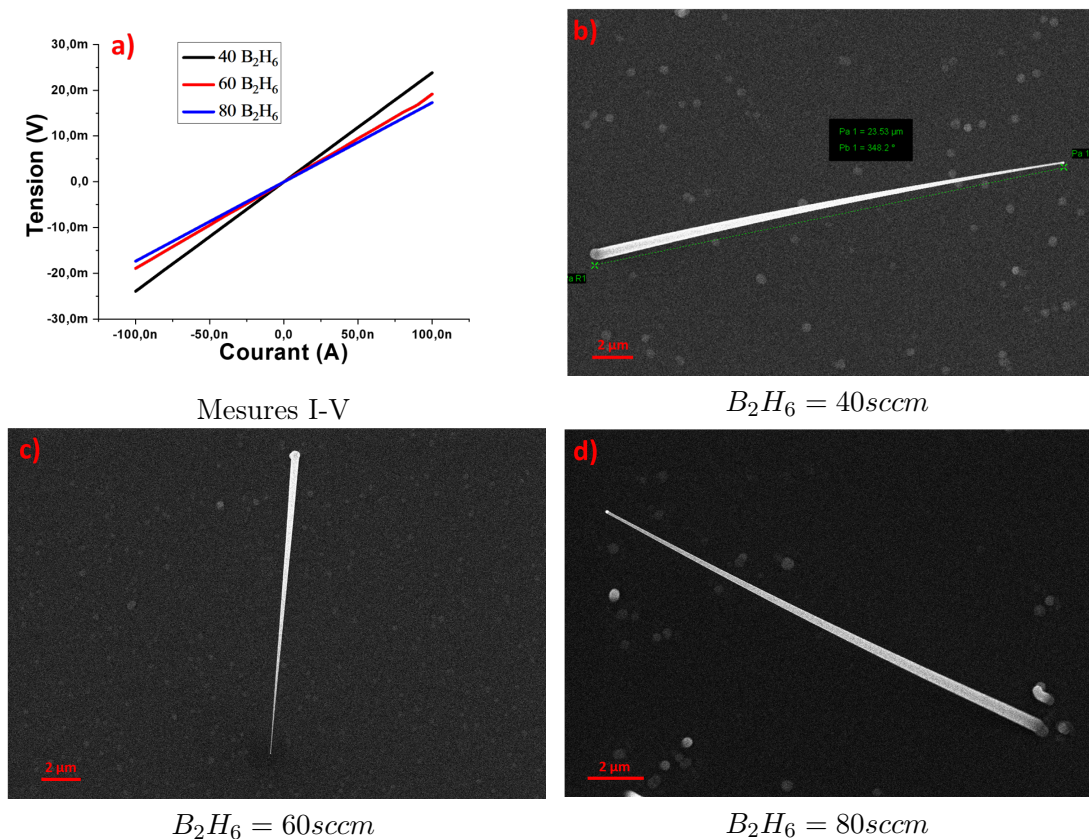


FIGURE 4.4 : a) Courbes I-V et b-d) images MEB des nanofils crûs à 450°C , 4,5 torr avec 40, 60 et 80 sccm de diborane, respectivement.

La figure 4.4 nous montre des images MEB des nanofils crûs à 450°C , 4,5 Torr, avec 90 sccm de silane et différents flux de diborane ainsi que les mesures I-V effectuées sur ces derniers. Nous remarquons un très fort dépôt 2D dû au diborane. Étant donné que la plupart des colloïdes

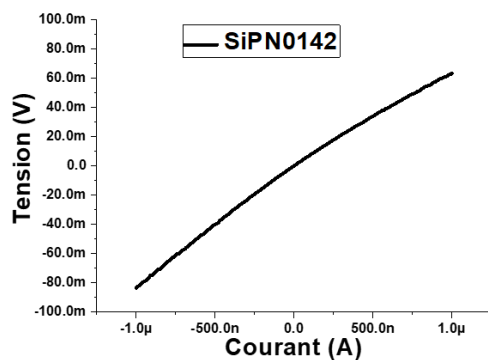
100 nm étaient encapsulés avant la croissance à cause du dépôt 2D trop important, des nanofils d'un diamètre initial de 50nm ont été utilisés. Les résistivités obtenues sont $787 \text{ m}\Omega.\text{cm}^{-1}$, $572 \text{ m}\Omega.\text{cm}^{-1}$ et $465 \text{ m}\Omega.\text{cm}^{-1}$ pour les nanofils crus avec 40, 60 et 80 sccm de diborane, respectivement. En se basant sur l'abaque fournie par S. Li [165], les valeurs de dopage associées sont $2.10^{16} \text{ at.cm}^{-3}$, $4.10^{16} \text{ at.cm}^{-3}$ et $5.10^{16} \text{ at.cm}^{-3}$, respectivement. Ces faibles niveaux de dopage semblent indiquer que les dopants, soit ne s'incorporent pas du tout, soit ne sont pas activés à cette température. Ces résultats sont cohérents avec ceux obtenus par Priyanka Periwal lors de sa thèse [79]. Ces niveaux de dopage, si faible soient-ils, devraient tout de même permettre de réduire les courants de fuite par émission thermoïonique. De plus, un drain faiblement dopé devrait réduire davantage l'effet ambipolaire du transistor. Le tableau 4.3 résume les valeurs de dopage obtenues en fonction des conditions de croissance.

TABLE 4.3 : Tableau récapitulatif des paramètres de croissance et des niveaux de dopages associés des nanofils p-Si à 450°C .

Température	Pression	HCl	Flux B_2H_6	ratio B_2H_6	ρ ($m\Omega$)	N_A d'après [165]
450°C	4,5 Torr	70 sccm	40 sccm	3.10^{-2}	787	$2.10^{16} \text{ at.cm}^3$
450°C	4,5 Torr	70 sccm	60 sccm	5.10^{-2}	572	$4.10^{16} \text{ at.cm}^3$
450°C	4,5 Torr	70 sccm	80 sccm	7.10^{-2}	465	$5.10^{16} \text{ at.cm}^3$

4.2.2.2 Dopage des nanofils germanium dopé au phosphore crûs à 450°C

Pour cette croissance nous sommes partis d'un substrat de germanium pour un départ de croissance plus aisé. Les nanofils ont été crûs dans les mêmes conditions que pour l'hétérostructure, à savoir 450°C , 50 sccm de germane, 80 sccm de phosphine et 40 sccm d'HCl. Tout d'abord, nous notons que la vitesse de croissance est très faible, autour de 25 nm/min, comparé aux vitesses de croissance standard, aux alentours de 200 nm/min, pour les croissances VLS.



Une fois les mesures effectuées et la résistance de contact éliminée, nous obtenons ces valeurs :

- Résistivité = $139 \pm 60 \text{ m}\Omega/\text{cm}$
- Dopage $\approx 4.10^{16} \text{ at/cm}^3$

FIGURE 4.5 : Mesures I-V d'un nanofil n-Ge crû à 450°C avec 100 sccm de phosphine.

D'après les mesures TLM, nous trouvons une résistivité d'environ $140 \text{ m}\Omega/\text{cm}$, ce qui correspond à un dopage de l'ordre de $10^{16} \text{ at.cm}^{-3}$, ce qui risque de poser problème. En effet, contrairement au drain, un bon dopage (de l'ordre de 10^{19} à $10^{20} \text{ at/cm}^{-3}$) pour la source est nécessaire pour que l'effet tunnel soit efficace [166]. La croissance de nanofils de germanium dopé avec de la phosphine a déjà été étudiée par Kevin Guilloy lors de sa thèse [167], et ce, sur la même machine de croissance que nous. Il a obtenu des dopages de l'ordre de $10^{19} \text{ at/cm}^{-3}$ avec des vitesses de croissance bien plus élevées [82]. La différence majeure réside dans la température de croissance, nécessairement de 450°C qui nous impose un flux de HCl de 40 sccm, alors que K. Guilloy a effectué ses croissances à 410°C avec un flux de HCl de 10 sccm.

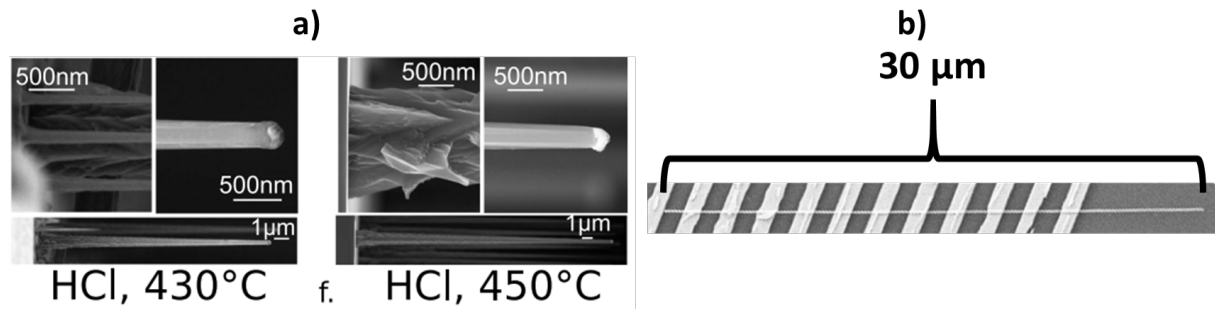
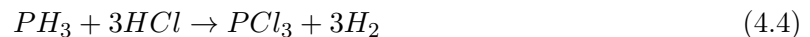


FIGURE 4.6 : Croissance de nanofils de germanium dopés au phosphore a) tiré de [82] et b) durant notre étude

La différence de dopage peut alors s'expliquer par l'utilisation plus importante de HCl pour empêcher au maximum le dépôt 2D lors de la croissance. En effet, deux phénomènes peuvent se produire. Il est possible que le catalyseur soit entièrement passivé par des liaisons chlorées qui empêchent la décomposition de la phosphine, et donc, l'incorporation de phosphore dans le catalyseur. En effet, le germane a une enthalpie libre de réaction de $113,4 \text{ kJ.mol}^{-1}$, alors que celle de la phosphine n'est que de $13,4 \text{ kJ.mol}^{-1}$. Cela rendrait l'incorporation du phosphore beaucoup moins favorable en présence importante d'HCl. Il est également possible que le même phénomène que pour la croissance de nanofils GeSn, le mécanisme SLV, entre en jeu à ce moment. En effet, le trichlorure de phosphore, PCl_3 a une énergie de Gibbs de $-267,8 \text{ kJ.mol}^{-1}$. Ainsi, il est possible que le phosphore présent dans le catalyseur désorbe, voire même, qu'il soit consommé avant même d'arriver au substrat par la réaction :



Le trichlorure de phosphore, bien plus stable que la phosphine ne serait alors pas, ou très peu, incorporé au catalyseur. Afin d'améliorer le niveau de dopage, il faudrait réduire le flux de HCl dans la chambre pour éviter au maximum cette réaction. Enlever de l'HCl sans changer les autres paramètres reviendrait cependant à avoir un dépôt 2D conséquent lors de la croissance. Si nous réduisons le flux de HCl, il sera alors nécessaire de réduire également la température de croissance, ce qui empêcherait la croissance de la partie en silicium. Une solution à ce problème serait de changer de précurseur pour que nos deux matériaux se forment à une température plus proche qu'actuellement. Par exemple, l'utilisation de disilane à la place du silane devrait permettre des croissances sous les 450°C , et ainsi, éviter l'utilisation importante de HCl.

Pour résumer, la figure 4.7 présente une image de la structure complète avec les niveaux de dopage associés à la source et au drain.

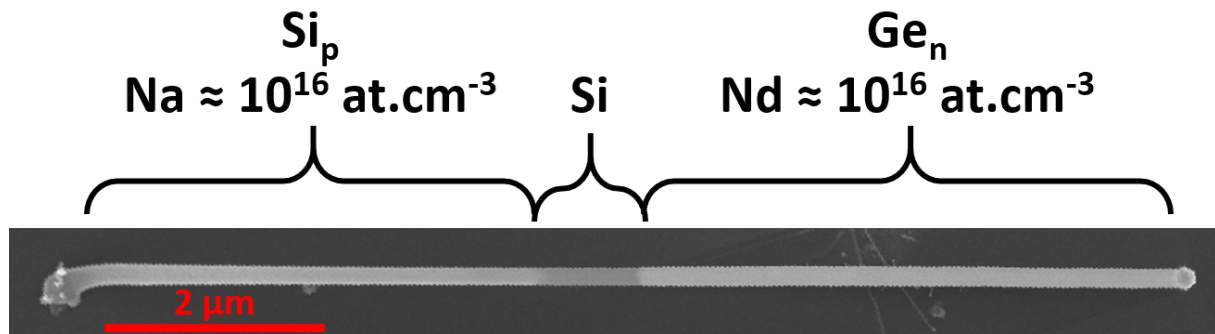


FIGURE 4.7 : Niveaux de dopage estimés sur la structure complète p-Si/Si/n-Ge.

Nous remarquons que la structure n'a formé aucun coude lors de la croissance. Les longueurs des parties p-Si, Si et n-Ge sont d'environ 3 μm , 1 μm et 3 μm respectivement. Le changement entre le silicium et le germanium ne provoque jamais de coude et la jonction est toujours droite. Cependant, la croissance de la partie en germanium n'est pas constamment amorcée et environ 50% des nanofils ne possèdent pas cette dernière. La figure 4.8 montre des images MEB de jonction silicium-germanium reportées dans la littérature comparées à notre structure. Nous sommes actuellement les seuls à avoir obtenu une hétérostructure p-Si/Si/n-Ge axial rectiligne de diamètre quasi constant.

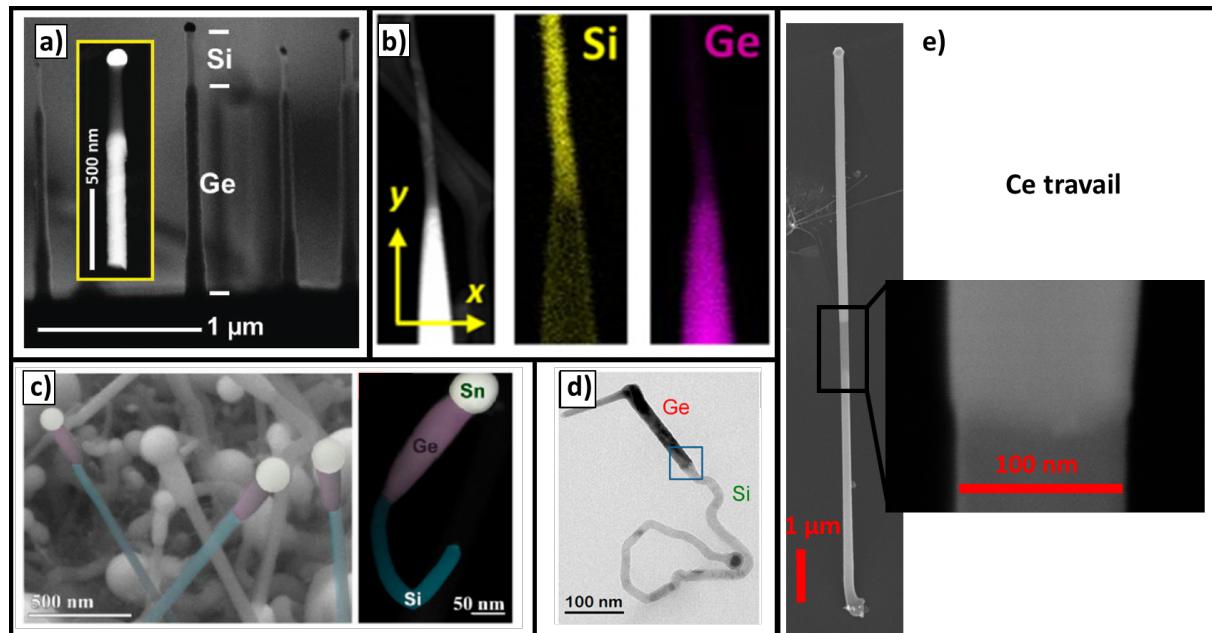


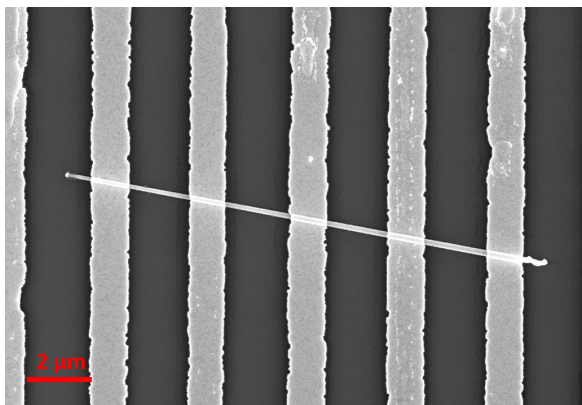
FIGURE 4.8 : Images MEB des hétérostructures silicium-germanium présentes dans la littérature avec a) tiré de [75], b) tiré de [76], c) tiré de [77], d) tiré de [78] et e) l'hétérostructure obtenue dans ce travail.

4.2.3 L'hétérostructure p-Ge/GeSn/n-GeSn

Cette hétérostructure comporte trois parties à étudier, le germanium dopé au Bore, le GeSn intrinsèque et le GeSn dopé au phosphore. L'étude du GeSn intrinsèque nous servira de référence pour le GeSn dopé au phosphore.

4.2.3.1 Dopage des nanofils germanium dopé au Bore crûs à 350 °C

Ainsi de la même manière que précédemment, des nanofils dopés p d'environ $20\mu m$ ont été réalisés et dispersés sur un substrat isolant. Les nanofils ont été crûs à une pression de 4,5 Torr et avec un flux de diborane de 40 sccm. Les nanofils présentent un très léger dépôt 2D, de l'ordre de $0,75 nm/\mu m$ qui limite l'utilisation excessive de diborane.



- Résistivité : $\approx 2 \pm 0,6 m\Omega.cm^{-1}$
- Dopage : $\approx 2,2.10^{18} at.cm^{-3}$

FIGURE 4.9 : Image MEB d'un nanofil germanium dopé au Bore crûs à 350°C.

Encore une fois les niveaux de dopages ont été tirés des abaques [168], les valeurs de dopage sont donc probablement sous-estimées. Les nanofils apparaissent beaucoup plus dopés que ceux étudiés précédemment, et cela malgré la température de croissance plus basse. Cela semble confirmer que le problème ne vient pas de la température de croissance mais bel et bien de l'utilisation excessive de HCl.

4.2.3.2 Dopage des nanofils GeSn dopés au phosphore crûs à 350 °C

La source de l'hétérostructure p-Ge/GeSn/n-GeSn a été crue à 350°C avec 20 sccm de HCl et 60 sccm de PH_3 . Étant donné que ce genre de nanofils n'a jamais été réalisé auparavant il va falloir faire une mesure d'un nanofil GeSn intrinsèque pour s'assurer que ces derniers soient bien résistifs. Ainsi, des nanofils crûs dans les conditions déterminées en chapitre 2 ont été dispersés sur nitrure. Puis, des nanofils similaires auquel nous avons ajouté de 40 à 100 sccm de phosphine pour le dopage ont été crûs. La figure 4.10 montre les courbes I-V mesurées des nanofils GeSn intrinsèque et dopés au phosphore. Nous avons commencé par estimer le niveau de dopage des nanofils intrinsèque. Nous avons trouvé une résistivité moyenne d'environ $10\Omega.cm^{-1}$, ce qui correspondrait à un dopage de $4.10^{14} at.cm^{-3}$ en utilisant la mobilité théorique du germanium. Encore une fois, ce n'est qu'une approximation tant la mobilité des porteurs n'est pas connue dans nos nanofils, et ce encore moins pour le GeSn. Cependant, malgré la forte incertitude liée à la mobilité, l'importante résistivité nous indique que le dopage non intentionnel est très faible.

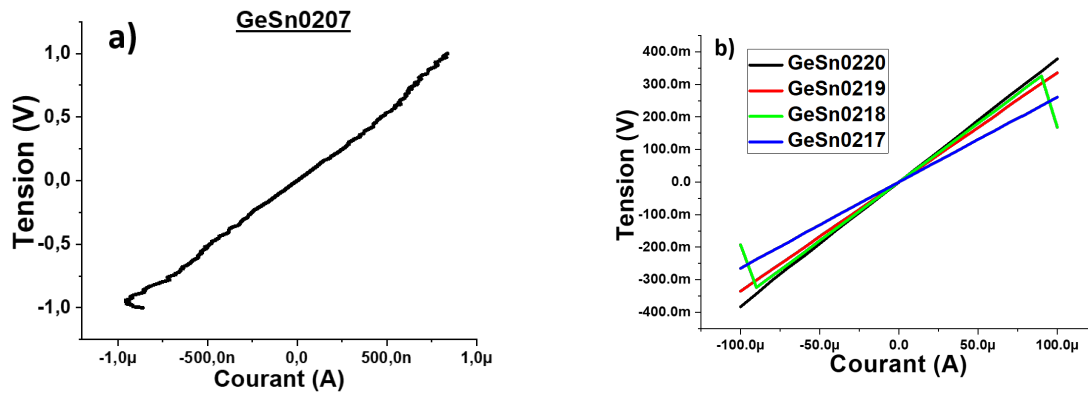


FIGURE 4.10 : Courbes I-V des nanofils GeSn a) intrinsèque et b) dopés au phosphore.

TABLE 4.4 : Valeurs de dopage trouvées pour différents flux de phosphine.

	GeSn207	GeSn0217	GeSn0218	GeSn0219	GeSn0220
PH_3 (sccm)	0	40	60	80	100
ratio P_{PH_3}/P_{total}	0	$3, 3 \cdot 10^{-2}$	$5 \cdot 10^{-2}$	$6, 5 \cdot 10^{-2}$	$8 \cdot 10^{-2}$
ρ ($m\Omega \cdot cm^{-1}$)	9400	1,87	2,15	1,5	1,6
dopage ($at \cdot cm^{-3}$)	$4, 7 \cdot 10^{14}$	$7, 8 \cdot 10^{17}$	$7, 5 \cdot 10^{17}$	$1, 6 \cdot 10^{18}$	$1, 1 \cdot 10^{18}$

Le tableau 4.4 résume les valeurs obtenues pour les nanofils GeSn intrinsèques et avec des flux de phosphine de 40 à 100 sccm. Nous remarquons que les niveaux de dopage sont bien plus élevés que les nanofils GeSn sans phosphine, de l'ordre de $10^{18} at \cdot cm^{-3}$. Cela prouve que le phosphore est bien incorporé dans les nanofils à $350^\circ C$. Nous remarquons, en revanche, que les niveaux de dopage ne varient pas avec le flux de phosphine, ce qui semble indiquer une limite à l'incorporation du phosphore soit dans le catalyseur soit dans le nanofil lors de la nucléation.

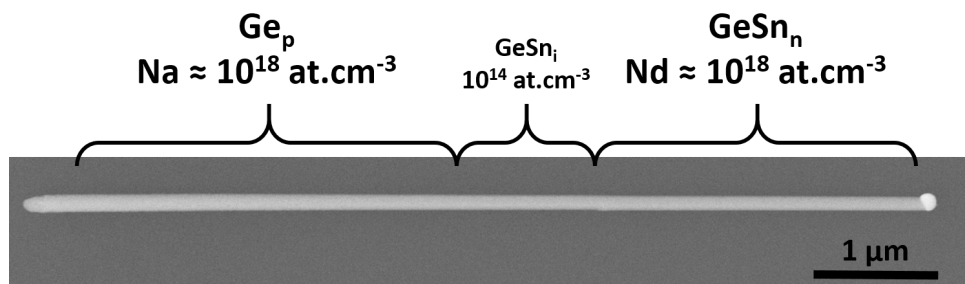


FIGURE 4.11 : Image MEB d'une structure p-Ge/GeSn/n-GeSn avec les niveaux de dopage estimés.

Les niveaux de dopage obtenus pour les structures p-Ge/GeSn/n-GeSn devraient parfaitement convenir pour la réalisation de transistors à effet tunnel.

4.3 Procédé technologique pour la réalisation d'un transistor à canal nanofil.

La réalisation des transistors à base des nanofils passe par des étapes de développement technologiques. Nous décrivons ici les approches qui permettent la réalisation d'une grille en " Ω " et d'une grille enrobante sur des nanofils dispersés sur substrat isolant.

4.3.1 L'intégration planaire à grille " Ω "

La première approche consiste à déposer directement les nanofils sur le substrat, comme pour les mesures de résistivité. Les étapes sont représentées schématiquement sur la figure 4.13 et sont les suivantes :

- a) Les nanofils sont dispersés sur un substrat silicium recouvert par un isolant.
- b) De la résine photosensible est étalée sur l'ensemble du substrat et un nanofil est repéré avec une machine de lithographie MJB4. Des ouvertures sont ainsi effectuées sur les source et drain.
- c) 5 nm de titane et 145 nm d'or sont déposés par évaporation et d) la résine est retiré à l'aide d'un bain d'acétone pour former les contacts des source et drain.
- e) Le diélectrique de la grille est déposé par ALD. Il peut être précédé par diverses étapes comme :
 - Un retrait de l'oxyde natif à l'aide d'un bain au BOE ou d'un HF vapeur
 - Un plasma oxygène dans le but de retirer les résidus de résine qui seraient restés après le bain acétone. Ce dernier aura également pour effet de créer une légère oxydation de la surface.
- f)-h) Comme pour les source et drain, des étapes de lithographie permettent de déposer le métal de grille.

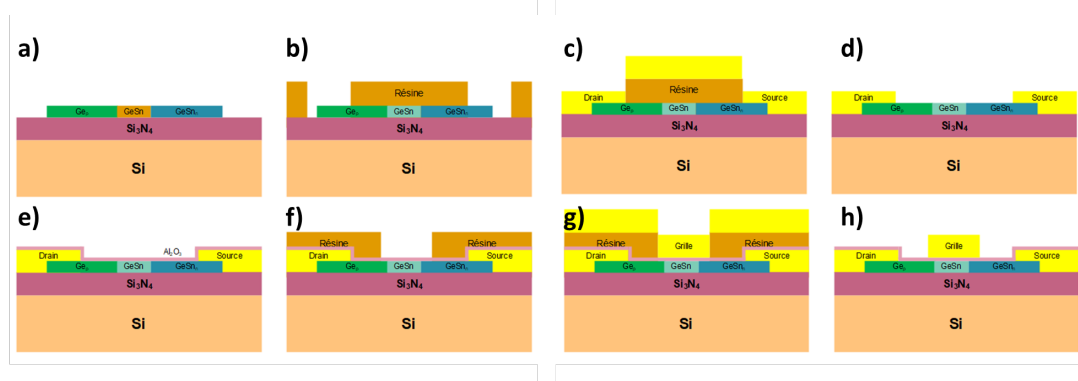


FIGURE 4.12 : Étapes technologiques de réalisation d'un transistor à partir d'un nanofil dispersé sur substrat isolant.

Notons que les étapes de passivation de la surface (étape e)) à l'aide de $(NH_4)_2S$ est utilisé uniquement avec les échantillons uniquement composés de germanium. En effet, un recuit à $250^\circ C$ sous vide (dans la machine ALD) ne permet pas de faire désorber le soufre de la surface du silicium et dégrade les performances des transistors. L'avantage principal de cette approche est qu'elle permet de réaliser un transistor avec un nombre réduit d'étapes technologiques. De

plus, l'alumine déposée par ALD empêche la création de contact entre le métal de grille et des source/drain. Cela permet l'utilisation d'un contact de grille plus large que la partie intrinsèque, sans risquer de créer un faux contact entre ses derniers.

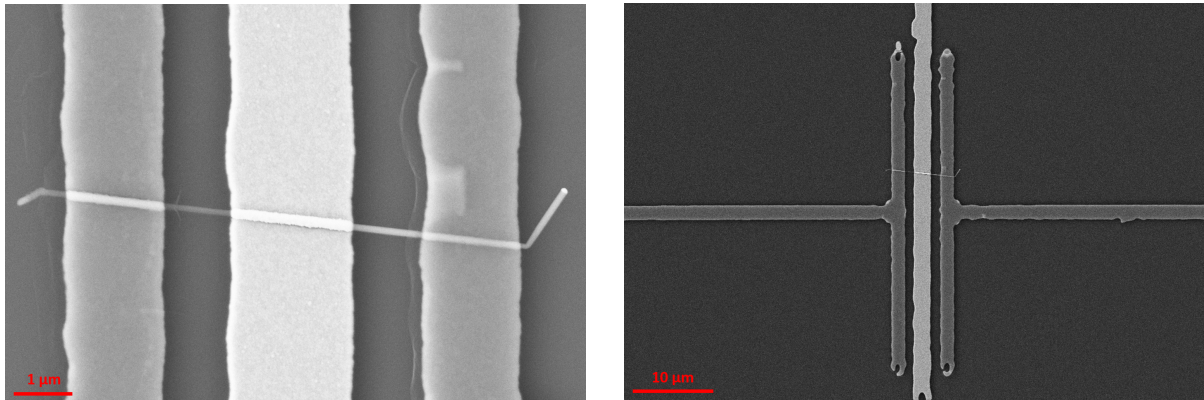


FIGURE 4.13 : Images MEB d'un nanofil p-Si/Si/n-Ge connecté selon les étapes décrites ci-dessus.

Les images MEB de la figure 4.13 montrent un exemple de nanofil intégré après toutes ces étapes de développement.

4.3.1.1 Les difficultés rencontrées pendant l'intégration

Lors de l'intégration, nous avons remarqué que la partie germanium des nanofils était partiellement, voire entièrement, détruite après certaines étapes de développement. Ce phénomène se produit après les étapes de photolithographie ou les bains au HF et n'atteint pas la partie silicium. La figure 4.14 présente deux images MEB dont les parties en germanium ont été partiellement gravées.

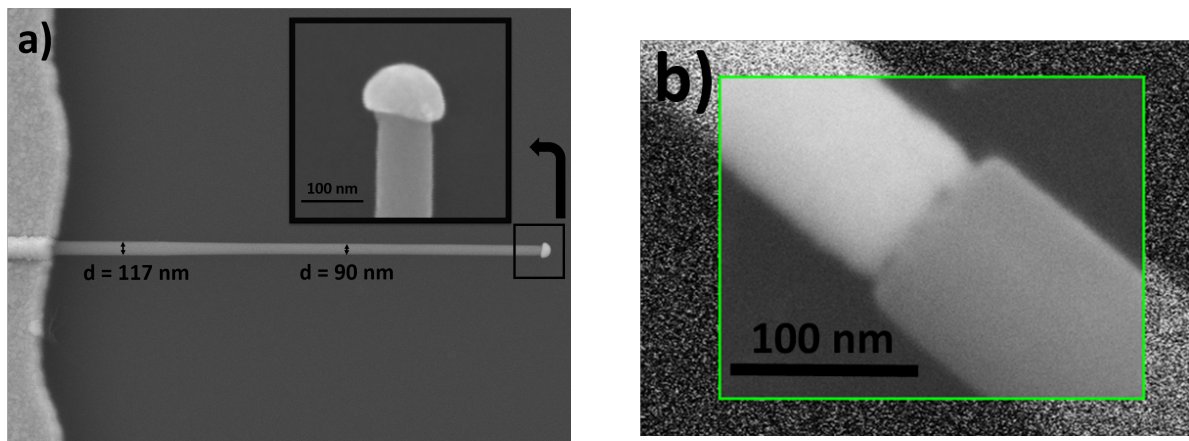


FIGURE 4.14 : a) Exemple d'un nanofil Si/Si/Ge dont la partie germanium a été gravée après des étapes de photolithographie. b) Image MEB de la jonction silicium-germanium dégradée par la gravure.

L'image de droite montre la jonction silicium-germanium dont la partie germanium a été légèrement gravée. Sachant que les performances des transistors tunnel dépendent énormément de la qualité de cette jonction, ce phénomène pose de gros soucis si l'on souhaite développer des transistors performants. La seule étape commune entre un traitement HF et un développement de photolithographie est le rinçage à l'eau dé-ionisée. Or, la forme native du germanium, le Ge-O, est connue pour être instable et se dissoudre dans l'eau. Un rapport de T.J Law [169] montre que

le germanium a également tendance à s'oxyder dans l'eau. Ainsi ces deux phénomènes peuvent parfaitement graver, ne serait-ce que partiellement la partie germanium et dégrader les performances des futurs transistors. Ainsi, pour protéger au mieux la jonction silicium-germanium, nous avons décidé de déposer 10 nanomètres d'alumine avant la dispersion des nanofils selon le protocole suivant :

1. nettoyage de l'oxyde natif au HF vapeur.
2. chargement en moins de 3 min dans la machine ALD.
3. dépôt de 10 nanomètres d'alumine.

Le nettoyage des nanofils au HF vapeur permet de s'affranchir du rinçage à l'EDI, et donc d'éviter la gravure du germanium. Les nanofils sont par la suite dispersés sur un substrat isolant et la grille est déposée en premier pour éviter au maximum les gravures au niveau de la jonction. Cette approche permet au mieux de protéger cette dernière, mais rend le développement plus complexe. En effet, toute erreur lors du dépôt des source/drain risque de créer un court-circuit entre ces derniers et la grille.

4.3.2 L'intégration planaire à grille enrobante

Afin de protéger le nanofil d'une éventuelle gravure lors des étapes d'intégration tout en adoptant l'architecture à grille enrobante, nous avons tenté une approche différente de celle présentée ci dessus. Avant de disperser les nanofils sur un substrat isolant, nous avons déposé sur ces derniers 10 nanomètres d'alumine puis 20 nanomètres de TiN. La figure 4.15 représente les étapes de dépôt de l'alumine et du TiN sur les nanofils se trouvant encore sur le substrat de croissance.

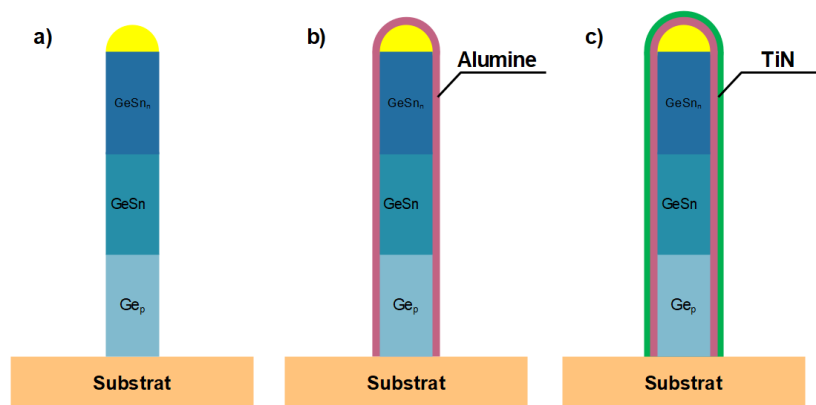


FIGURE 4.15 : Schéma représentant les étapes successives d'encapsulation des nanofils verticaux avec b) de l'alumine et c) du TiN.

1. Nettoyage de l'oxyde natif au HF vapeur pour éviter un rinçage à l'EDI.
2. Passivation de la surface au $(NH_4)_2S$ pendant 30 min, sans rinçage.
3. Dépôt de 10 nanomètres d'alumine.
4. Dépôt de 20 nanomètres de TiN.

Lorsque l'alumine et le TiN sont déposés sur les nanofils, ces derniers sont dispersés sur substrat isolant pour l'intégration. Afin de s'assurer que ces derniers sont bien présents, nous avons effectués des observations MEB ainsi que des analyses EDX. Ces résultats sont présentés en figure 4.16. Nous remarquons sur l'image MEB que le nanofil est bel et bien enrobé de deux couches montrant un contraste différent. La présence de titane et d'aluminium sont confirmés à l'aide d'analyse EDX.

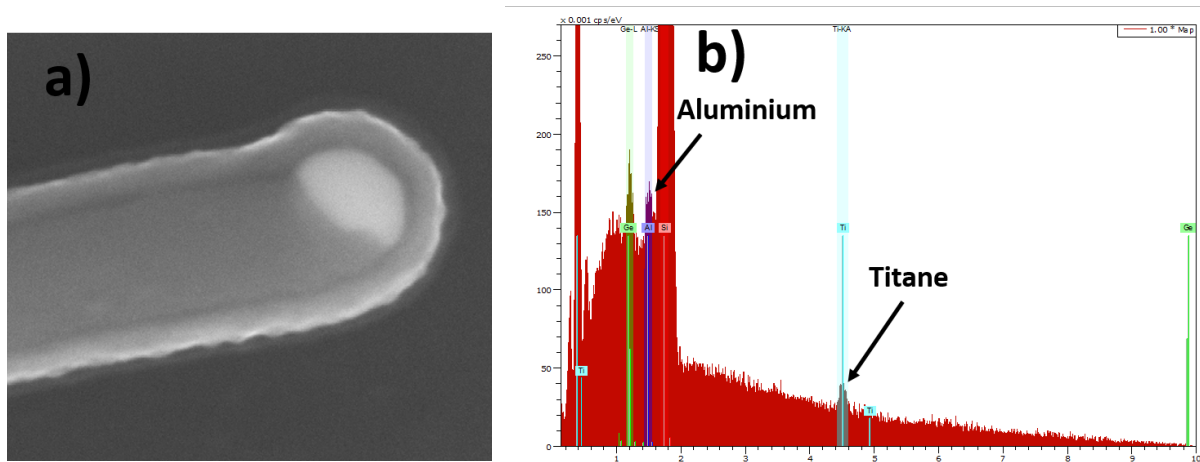


FIGURE 4.16 : a) Image MEB d'une tête de nanofil recouverte d' Al_2O_3 et de TiN et b) spectre EDX confirmant la présence de ces derniers.

Les étapes d'intégration des nanofils prévues sont les suivantes :

1. Étape de lithographie (comme décrite plus haut) pour déposer le contact métallique sur la grille.
2. Gravure du TiN à l'aide d'une chimie isotropique en utilisant le métal de grille comme masque.
3. Étape de lithographie pour exposer les source/drain.
4. Bain au BOE pour retirer l'alumine des source/drain.
5. Dépôt des contacts source/drain.

L'étape de lithographie est similaire à celle effectuée précédemment et ne pose pas de souci particulier. En revanche, la gravure du TiN est délicate et il est difficile de retirer entièrement le TiN. En effet, pour retirer le TiN présent sous le nanofil, il faut effectuer une gravure isotropique pouvant atteindre cette partie. Nous avons donc effectué des gravures plasma avec un mélange $Cl_2 : Ar : N_2$ sans bias pour ne pas accélérer les ions. Plusieurs temps de gravures ont été testés (45 secondes, 90 secondes et 180 secondes). Malheureusement, comme le montre le spectre EDX présenté en figure 4.17, même après 180 secondes, du titane est encore présent sur les nanofils.

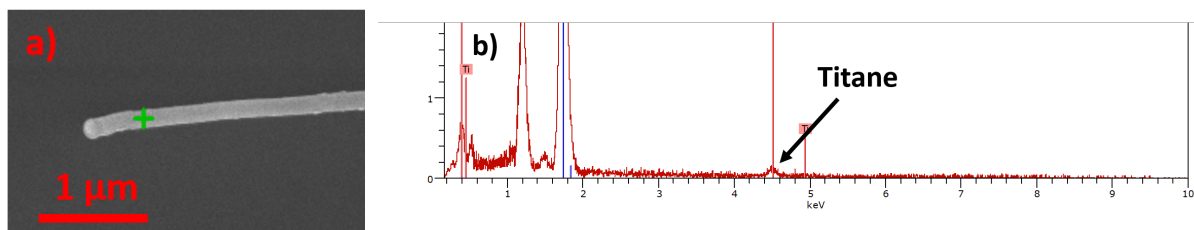


FIGURE 4.17 : a) Image MEB de la tête d'un nanofils Si/Si/Ge après 180 secondes de gravure $Cl_2 : Ar : N_2$ et b) spectre EDX révélant la présence de titane.

La présence de titane peut s'expliquer par le fait que la chimie n'a pas le temps d'attaquer le TiN se trouvant entre le nanofil et le substrat. En effet, c'est le seul endroit qui ne soit pas directement exposé à la chimie. Les images MEB de la figure 4.18 confirme cette hypothèse.

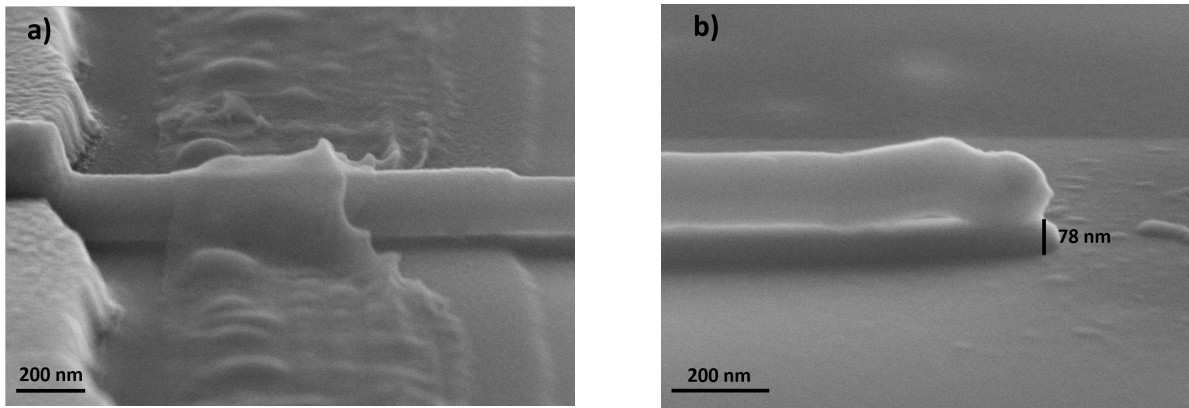


FIGURE 4.18 : Images MEB d'une tentative de gravure du TiN sur un nanofil.

Une solution pour remédier à ce problème serait de graver le substrat SiN à l'aide d'une gravure sélective anisotropique avant la gravure du TiN par une gravure isotropique. Cela aurait pour effet d'exposer la partie sous le nanofil à la gravure et devrait permettre cette dernière. Ces résultats préliminaires sont néanmoins encourageants pour le développement de transistors à base de nanofils à grille enrobante.

4.4 Les transistors à base de nanofils p-Si/Si/n-Ge

4.4.1 Caractéristique électrique de la diode p-i-n

Avant de caractériser nos dispositifs en tant que transistors, il faut s'assurer que la structure p-i-n se comporte bien comme une diode, et cela pour plusieurs raisons. Premièrement, si nous avons recouvert la structure entière de germanium dopé n lors de la croissance, la caractérisation I_d-V_g sera faussée et ne sera pas révélatrice d'un effet tunnel bande à bande (ou BTBT pour band to band tunneling). La caractérisation de la diode nous permet d'affirmer que la structure n'est pas conductrice. Ensuite, la caractéristique I-V de la diode peut nous renseigner sur la qualité de la jonction et des contacts. En effet, nous pouvons extraire de cette dernière un facteur d'idéalité (η) selon l'équation suivante :

$$J \simeq \exp\left(\frac{qV}{\eta * kT}\right) \quad (4.5)$$

Ce facteur η est compris entre 1 et 2 pour des jonctions p-n. La diode est considérée comme idéale lorsque $\eta = 1$ et le courant est un courant de saturation, limité par la résistivité du matériau. Au contraire, lorsque le taux de recombinaison des porteurs chauds est à son maximum, donc que $n_n = p_n = n_i * \exp\left(\frac{qV}{2 * kT}\right)$, nous obtenons $\eta = 2$. Cela est vrai pour tout type de jonction, cependant, nous avons une jonction p-i-n avec une partie intrinsèque de $1 \mu m$, ce qui augmente considérablement les chances de recombinaisons. De plus, la résistance série vient également réduire le courant de la diode, pouvant faire passer ce facteur au-dessus de 2. Ainsi les structures présentées dans le chapitre 2 (Figure 2.29) ont été intégrées comme indiqué précédemment.

La figure 4.19 présente les caractéristiques de sortie I_d-V_d de 5 diodes p-i-n des premières tentatives d'intégration. Les dispositifs ont subi un traitement au plasma oxygène avant la mesure pour retirer toute trace de résine résiduelle. Nous remarquons que le facteur d'idéalité est supérieur ou égal à 2 pour tous les dispositifs. Cela nous indique qu'en plus d'avoir un taux de recombinaison élevé, la résistance série limite le courant. Cela est probablement dû à la partie en

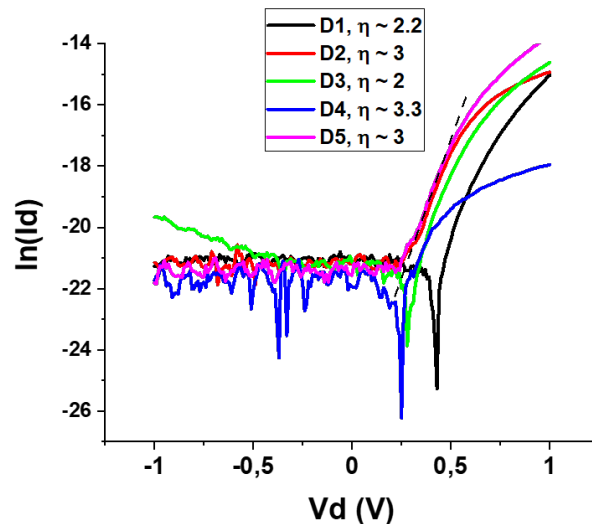


FIGURE 4.19 : Caractéristiques électriques I_d - V_d de 5 nanofils p-Si/Si/n-Ge.

germanium dégradé durant les étapes de fabrication. Une solution pour remédier à ce problème est l'ajout d'une étape de recuit pour créer des siliciures. Malheureusement, la température de formation des siliciures, environ 500°C [170, 171, 172] est bien supérieure à la température de formation des germaniures. En effet, la phase NiGe se forme à environ 350 - 400°C , et à partir de 450°C nous risquons de rompre le nanofil [173]. Nous avons donc décidé d'ajouter une étape de recuit à 350°C afin de former une phase NiGe, ce qui devrait considérablement réduire la résistance série du côté du germanium et donc augmenter le courant I_{ON} .

4.4.2 Caractéristiques de transfert I_d - V_g des transistors p-Si/Si/n-Ge

Après avoir observé les caractéristiques de sortie I_d - V_d nous avons fini l'intégration des nanofils. Quatre des cinq échantillons ont présenté un contrôle par la grille. Les courbes I_d - V_g pour des tensions de drain de 0 à 1 Volt sont présentées en figure 4.20. Elles présentent toutes des pentes sous le seuil très élevées (mesurées à $V_d = 0,5$ V). Les échantillons présentent un courant de grille très faible, de l'ordre du picoampère.

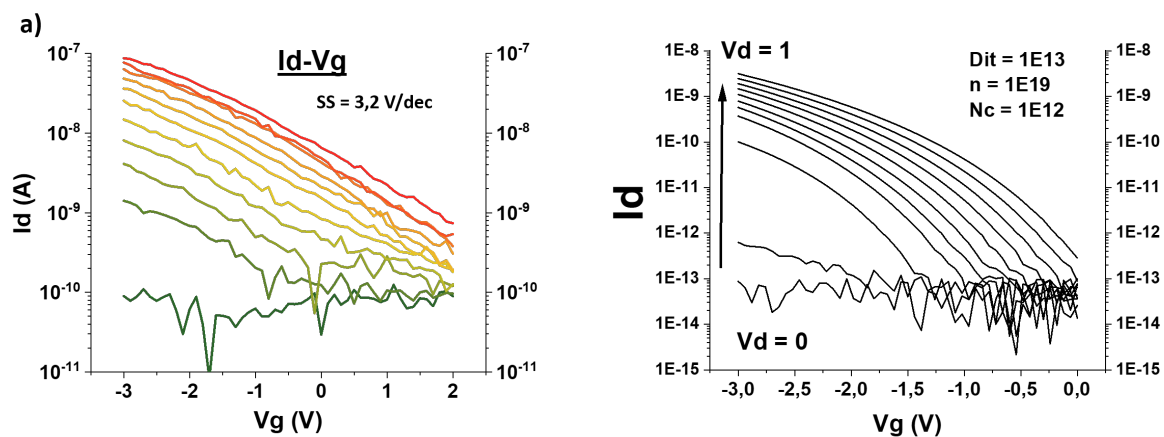


FIGURE 4.20 : a) Caractéristiques de transfert I_d - V_g d'un dispositif Si/Si/Ge et b) modélisation d'un transistor TFET avec une densité d'états d'interface de $10^{13} \text{eV}^{-1} \cdot \text{cm}^{-2}$.

Le mauvais contrôle par la grille atteste d'une densité d'états importante. Cela n'est pas

étonnant au vu de l'état de la jonction silicium-germanium, cf. figure 4.14. Afin d'estimer cette densité d'états d'interface, nous avons modélisé ces caractéristiques de transfert. Les résultats de la modélisation sont cohérents avec les courbes mesurées pour une densité d'états d'interface de $10^{13} eV^{-1}.cm^{-2}$ environ.

4.4.3 Caractéristiques de transfert Id-Vg des structures protégées par l'alumine.

Nous avons donc réalisé d'autres structures en ajoutant 10 nanomètres d'alumine avant les premières étapes d'intégration, comme décrites en section 4.3.1.1. Après le dépôt des contacts source-drain, la jonction silicium-germanium apparaît totalement intacte. La figure 4.21 montre deux images MEB attestant de la capacité de l'alumine à protéger le germanium.

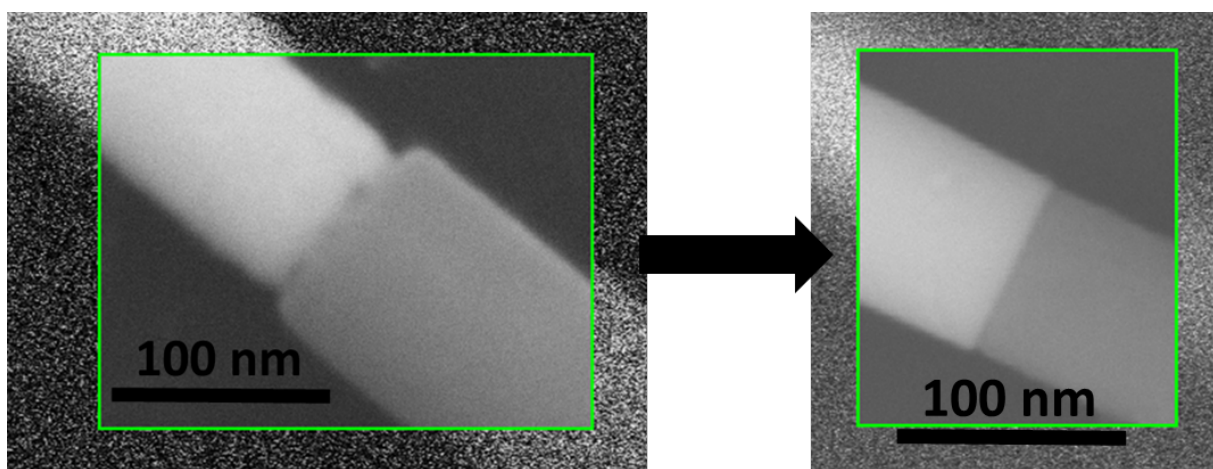


FIGURE 4.21 : Images MEB montrant l'amélioration de la jonction silicium-germanium en la protégeant avec un dépôt d'alumine.

De la même manière que précédemment, nous avons effectué des mesures Id-Vd pour vérifier les caractéristiques électriques de la diode p-i-n. Nous avons ensuite fini l'intégration des transistors et effectué des mesures Id-Vg. Cette fois-ci, seuls deux échantillons ont fonctionné. La figure 4.22 présente ces courbes pour les deux échantillons.

Les caractéristiques Id-Vd sont similaires aux diodes précédentes, avec des facteurs d'idéalité de 2,13 et 2,17 pour les échantillons 1 et 2, respectivement. Les caractéristiques de transfert Id-Vg sont, quant à elles, bien meilleures, notamment pour la pente sous le seuil. En effet, Nous trouvons des valeurs de 275 mV/dec pour l'échantillon 1 et de 400 mV/dec pour le second. Cela montre que l'amélioration de la jonction silicium-germanium permet bien d'améliorer le contrôle électrostatique des transistors. Les deux échantillons présentent un courant I_{on} maximum de $0,01 \mu A/\mu m$. Cette valeur est faible comparée à certaines valeurs obtenues dans la littérature (jusqu'à $20 \mu A/\mu m$ [139]) ou encore aux valeurs obtenues par Virgine Brouzet (environ $1 \mu A/\mu m$) [152]. Il est cependant important de noter que ces résultats sont préliminaires et offrent d'excellentes perspectives. En effet, il sera possible d'améliorer le courant I_{ON} en affinant les étapes de développement technologique, par exemple en améliorant l'étape de recuit ou en réduisant au maximum l'EOT. Il est également nécessaire de noter que le dopage de la source est relativement faible, à cause des contraintes de croissance des nanofils, comparé aux valeurs observées dans la littérature. En ajustant les paramètres de croissance ainsi que les précurseurs utilisés il sera alors possible d'augmenter le dopage de la source et donc le courant I_{ON} .

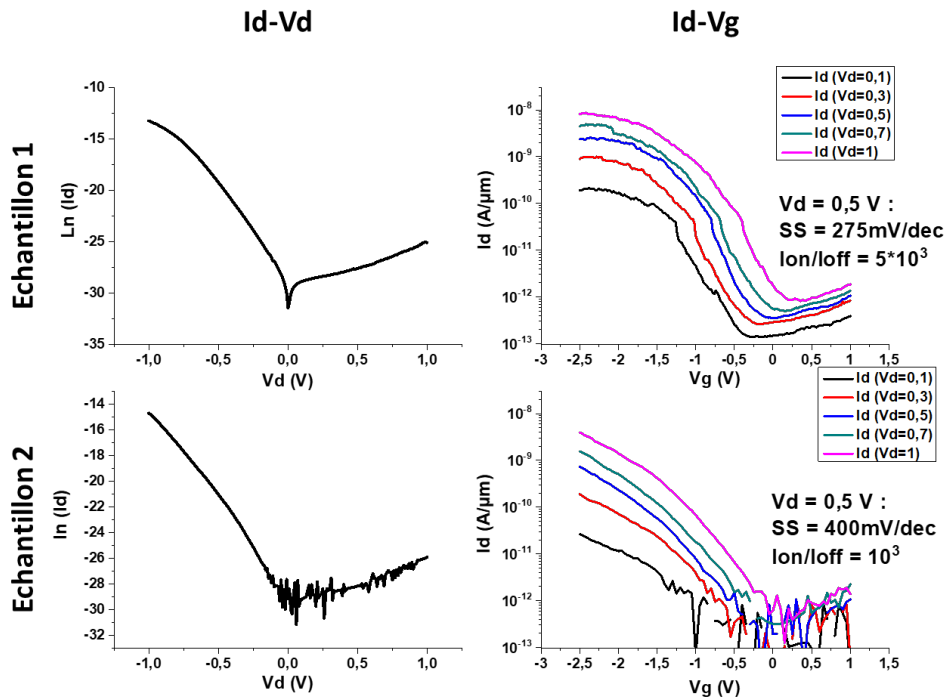


FIGURE 4.22 : Caractéristiques de transfert de deux dispositifs à base de nanofils $p\text{-Si/Si/n-Ge}$.

4.5 Les transistors à base de nanofils $p\text{-Ge/GeSn/n-GeSn}$

La seconde structure que nous avons intégrée pour former des transistors tunnel est l'hétérostructure $p\text{-Ge/GeSn/n-GeSn}$. Pour rappel, les valeurs de dopage trouvées dans ces derniers sont précisées dans le tableau 4.5.

TABLE 4.5 : Valeurs de dopage de la structure $p\text{-Ge/GeSn/n-GeSn}$.

Structure	Dopage p	Partie intrinsèque	Dopage n
$p\text{-Ge/GeSn/n-GeSn}$	$Na \approx 10^{18} \text{at.cm}^{-3}$	$\approx 10^{14} \text{at.cm}^{-3}$	$Nd \approx 10^{18} \text{at.cm}^{-3}$

Les niveaux de dopage obtenus étant plus élevés que ceux des structures $Si_p/Ge/Ge_n$, nous pouvons nous attendre à une probabilité d'effet tunnel plus importante et donc, à un courant I_{on} plus fort.

Nous remarquons sur la figure 4.23 que la diode présente de forts courants inverse. La structure présente néanmoins des caractéristiques de diode, avec un courant direct de $3,4 \cdot 10^{-4} \text{A}$ pour une valeur de V_d de 2 V, et un courant inverse de $3,8 \cdot 10^{-5} \text{A}$ pour une valeur de V_d de -2 V. Il est possible que la structure présente bel et bien des caractéristiques de diode mais qu'une erreur lors de l'intégration ait introduit un canal de conduction qui augmente le courant inverse. La caractéristique $I_d\text{-}V_g$ présente, quant à elle, d'importants courants de fuite à travers l'oxyde de grille. Il est donc possible que ce dernier soit défectueux et contribue au courant inverse.

Bien que ces résultats ne soient pas satisfaisants, ils restent préliminaires et d'autant plus encourageants. En effet, si il est possible de percevoir un comportement de diode à de tels niveaux de courants, il est tout à fait possible qu'une diode dont les courants inverses soit fortement réduit conserve ces niveaux élevés. Pour rappel, les diodes $p\text{-Si/Si/n-Ge}$ présentaient des courant I_d maximums d'environ $1 \mu\text{A}$, contre près de $300 \mu\text{A}$ pour ces structures.

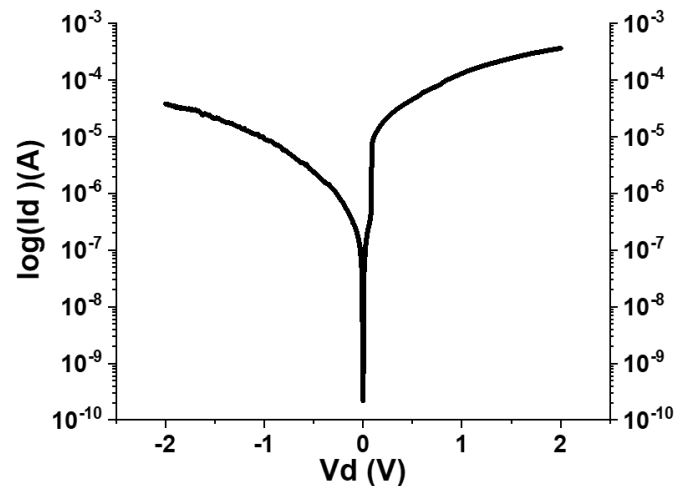


FIGURE 4.23 : Caractéristique I_d - V_d mesurée sur une structure p-Ge/GeSn/n-GeSn après intégration.

4.6 Conclusion du chapitre

Nous avons commencé par étudier les niveaux de dopages des différentes parties de nos structures p-Si/Si/n-Ge et p-Ge/GeSn/n-GeSn à l'aide de mesures TLM. Les valeurs obtenues sont résumées dans le tableau 4.6. Ces valeurs sont obtenues à partir des valeurs de références des mobilités du silicium et du germanium et sont, par conséquent, probablement sous estimées.

TABLE 4.6 : Valeurs de dopage des structures p-Si/Si/n-Ge et p-Ge/GeSn/n-GeSn.

Structure	Dopage p	Partie intrinsèque	Dopage n
p-Si/Si/n-Ge	$N_a \geq 10^{16} \text{at.cm}^{-3}$	$N_d \approx 10^{15} \text{at.cm}^{-3}$ [174]	$\geq 10^{16} \text{at.cm}^{-3}$
p-Ge/GeSn/n-GeSn	$N_a \geq 10^{18} \text{at.cm}^{-3}$	$\approx 10^{14} \text{at.cm}^{-3}$	$N_d \geq 10^{18} \text{at.cm}^{-3}$

Nous avons ensuite défini une méthode d'intégration des nanofils pour réaliser des transistors tunnel. Lors des premières tentatives d'intégrations des structures p-Si/Si/n-Ge, nous avons réalisé que les parties en germanium des dispositifs étaient chimiquement attaquées après les étapes de lithographies. Nous avons associé ce phénomène à l'oxydation du germanium puis à sa dissolution. Nous avons modifié le procédé d'intégration en recouvrant les nanofils d'alumine avant les premières étapes de lithographie afin de protéger ces derniers. Nous avons vu que la protection de la jonction silicium - germanium permettait de réduire de manière significative la densité d'états d'interface. Cela nous a permis de largement améliorer le contrôle électrostatique de la grille, et donc, d'améliorer la pente sous le seuil, en passant de 1,5 V/dec à 275 mV/dec. Les résultats obtenus sont comparés à la littérature dans le tableau 4.7. Notons que Dayeh et al. [158] est la seule équipe qui a adopté la même approche que nous (intégration de nanofils hétérostructurés crûs par CVD-VLS). Nous avons également tenté d'intégrer les nanofils pour réaliser des transistors à grille enrobante. Cependant, nous n'avons pas réussi à retirer entièrement le TiN lors de l'étape de gravure sèche. Ainsi, des travaux complémentaires sont nécessaires si nous souhaitons adopter l'architecture à grille enrobante. Cette approche permettrait d'exploiter au maximum le potentiel des nanofils. Enfin, nous avons tenté d'intégrer les structures p-Ge/GeSn/n-GeSn. Nous n'avons malheureusement pas réussi à obtenir des caractéristiques de transistors. Cependant, les structures présentent des caractéristiques de diode avec un fort courant direct.

TABLE 4.7 : Résultat obtenu pour un transistor à effet tunnel à base de nanofils p-Si/Si/n-Ge comparé à la littérature.

Équipe	Courant I_{ON}	ratio I_{ON}/I_{OFF}	SS (mV/dec)
Cette étude	$0,01 \mu A/\mu m$	$5 \cdot 10^3$	275
[158]	$0,01 \mu A$	10^5	170
[151]	$0,01 \mu A \mu m$	10^4	134
[154]	$2 \mu A \mu m$	10^4	100
[153]	$0,5 \mu A \mu m$	10^7	250
[155]	$1 \mu A \mu m$	10^7	150

Chapitre 5

Conclusion générale de la thèse et perspectives

5.1 Conclusion générale de la thèse

Cette thèse a pour objectif d'élaborer et d'étudier des nanofils à base d'alliage germanium-étain dans le but de les intégrer pour réaliser des dispositifs nanoélectroniques, dont les transistors à effet tunnel. Ces derniers sont considérés comme étant une solution prometteuse quant au besoin de dispositifs basse consommation. En effet, le marché grandissant des appareils nomades et des systèmes embarqués pose de nombreux soucis de consommation énergétique. Ainsi, de nombreux systèmes pourraient largement être améliorés si de tels dispositifs voyaient le jour. Cependant, ces transistors souffrent principalement d'un très faible courant à l'état passant. Une des solutions pour surmonter ce problème est l'utilisation d'un matériau à faible gap comme matériau pour l'électrode "source". C'est dans ce contexte que nous avons étudié la croissance de nanofils d'alliage GeSn. Les recherches effectuées sur cet alliage sont bien plus récentes comparées à celle sur silicium ou les semiconducteurs III-V, et la croissance de nanofils GeSn utilisant le GeH_4 et le $SnCl_4$ en tant que précurseurs n'avait jamais été étudiée auparavant.

Dans le premier chapitre, nous avons présenté les problématiques liées à la consommation énergétique des MOSFETs actuels et à l'approche "More Moore". Les différentes solutions potentielles pouvant répondre à ce besoin sont détaillées. Parmi ces solutions, le transistor à effet tunnel permet parfaitement une co-intégration avec les systèmes CMOS actuels et permettrait de réaliser des systèmes très basse consommation. Nous avons présenté son fonctionnement ainsi que les différentes approches envisagées pour améliorer ses performances. Une de ces solutions est l'utilisation du matériau GeSn, alliage de la colonne IV, que nous avons détaillée. Nous avons présenté les propriétés électroniques de ce matériau ainsi que les difficultés liées à son épitaxie et à son utilisation.

Le deuxième chapitre est dédié à l'élaboration et la caractérisation physico-chimique des nanofils GeSn. En premier lieu, nous avons présenté les différentes techniques de croissance des nanofils et en particulier celle que nous avons utilisé, la croissance par CVD-VLS. Nous avons commencé par l'étude de l'impact de la température de croissance et du ratio des précurseurs $SnCl_4/GeH_4$ sur la croissance des nanofils. Nous avons observé que ces deux paramètres influent énormément sur la vitesse de croissance ainsi que sur l'incorporation de l'étain dans les nanofils. Les mécanismes de croissance et d'incorporation de l'étain dans les nanofils ont été décrits et discutés. Une température de croissance de 350°C avec un ratio $SnCl_4/GeH_4$ de 0,4% nous a permis de réaliser des nanofils contenant environ 10% d'étain sous forme cœur-coquille. Ces résultats constituent la première observation d'une croissance de nanofils GeSn par CVD-VLS à base de précurseurs compatible CMOS et ont été publiés dans le journal *Physica Status*

Solidi [67]. En nous basant sur la littérature et sur nos observations, nous avons émis l'hypothèse que l'étain s'incorporait via le phénomène de "solute trapping", qui dépend majoritairement de la vitesse de croissance ainsi que du taux d'étain dans le catalyseur. En utilisant un catalyseur en étain, nous avons réussi à réaliser des nanofils contenant 10% d'étain réparti de manière uniforme. Enfin, nous avons étudié la croissance d'hétérostructures pour la réalisation de transistors TFET. Une première hétérostructure axiale $p-Si/Si/n-Ge$ a été réalisée avec des conditions de croissance optimales, à savoir une température de 450°C et une pression totale de 4,5 Torr. La structure est rectiligne, sans dépôt 2D et sans changement de diamètre important à la jonction silicium/germanium. Enfin, les conditions de croissances ont été optimisées pour réaliser une hétérostructure $p-Ge/GeSn/n-GeSn$. Cette hétérostructure a été réalisée à une température de 350°C et à une pression de 4,5 Torr.

Cependant, les performances d'un transistor tunnel ne dépendent pas uniquement du matériau source mais également de la capacité de la grille à moduler les bandes d'énergies du canal. Les étapes de dépôt de la grille, et notamment l'interface entre le GeSn et le diélectrique sont déterminants pour les performances des transistors. Ainsi, le chapitre 3 est consacré à l'étude de l'interface GeSn/diélectrique de grille et au développement d'un empilement performant.

Nous avons commencé par observer l'effet de différents traitements chimiques sur l'état de surface du GeSn. Ainsi, 10 traitements différents ont été appliqués sur des couches de GeSn contenant 10% d'étain. Des analyses XPS et pAR-XPS nous ont permis d'observer la qualité de l'interface GeSn/diélectrique. Parmi les traitements testés, la succession d'un bain de HF et d'un bain de $(NH_4)_2S$ permet de retirer efficacement l'oxyde natif et de protéger la surface le temps du transfert dans la machine ALD. Afin d'évaluer les performances électriques des capacités, nous avons réalisé des capacités avec 10 nm de Al_2O_3 comme diélectrique puis nous avons développé parallèlement un modèle analytique afin de simuler le comportement des capacités et extraire la densité d'état d'interface. Les capacités ayant été réalisées avec un traitement de surface HF/ $(NH_4)_2S$ présentent une densité d'état d'interface de $9.10^{11} eV^{-1}.cm^{-2}$ contre $10^{13} eV^{-1}.cm^{-2}$ pour la référence. Ces résultats nous placent au niveau de la littérature actuelle et ont été publiés dans le journal ACS Applied Electronic Materials [122]. Pour aller plus loin et améliorer les capacités sur GeSn, nous avons décidé d'intégrer un oxyde à forte constante diélectrique, comme le HfO_2 . En conservant l'étape de passivation de surface définie au préalable, nous avons étudié l'insertion de couches diélectriques intermédiaires, ou "interlayers", dans le but d'améliorer les performances des capacités. Ainsi, nous avons réalisé 4 structures MOS. Une première structure de référence $GeSn/HfO_2/Ti/Au$ est fabriquée, puis 3 couches intermédiaires ont été insérées : Une oxydation de la surface par plasma O_2 , une couche de Al_2O_3 et une oxydation suivie d'un dépôt de Al_2O_3 . Les analyses pAR-XPS nous ont révélé que sans couche intermédiaire, du germanium des couches de GeSn diffusait dans le HfO_2 et détériorait fortement les performances des capacités. L'empilement $GeSn/(GeSn)O_2/HfO_2/Ti/Au$ présente une densité d'états d'interface de $5.10^{11} eV^{-1}.cm^{-2}$. Ces dernières sont comparables aux meilleures capacités MOS réalisées sur germanium. Ces résultats sont à l'état de l'art et ont été publiés dans le journal Applied Physics Letters [132].

Enfin, dans le chapitre 4, nous avons réalisé et caractérisé des transistors à effet tunnel à base d'hétérostructures $Si_p/Si/Ge_n$ et $Ge_p/GeSn/GeSn_n$. Dans un premier temps, les niveaux de dopage des hétérostructures sont étudiés. L'hétérostructure $Si_p/Si/Ge_n$ présente des niveaux de dopage relativement bas, de l'ordre de $10^{16} at.cm^{-3}$ pour le drain et la source. Nous avons associé ces faibles niveaux de dopage à la faible température de croissance pour la partie Si_p et à l'utilisation importante de HCl pour la partie Ge_n . L'hétérostructure $Ge_p/GeSn/GeSn_n$ présente des niveaux de dopage de $10^{18} at.cm^{-3}$, $10^{15} at.cm^{-3}$ et $10^{18} at.cm^{-3}$, respectivement. Après avoir déterminé les niveaux de dopage, nous avons tenté d'intégrer les nanofils pour réaliser des transistors. Nous nous sommes rapidement rendu compte que le germanium était instable et était dissout dans l'eau dé-ionisée. Nous avons développé un procédé technologique d'intégration particulier permettant de protéger le nanofil durant les étapes de fabrication. Cette procédure

nous a permis d'améliorer l'état de la jonction silicium-germanium et d'obtenir des caractéristiques de transfert convenables sur des TFETs à base de nanofils $Si_p/Si/Ge_n$. Les transistors ainsi obtenus présentent un courant I_{ON} de $0,01\mu A/\mu m$ avec une pente sous le seuil d'environ 275 mV/dec sur plus de 3 décades de courant. De plus, nous avons réalisé des premières intégrations de transistors à base d'hétérostructures $p - Ge/GeSn/n - GeSn$. Les caractéristiques électriques des nanofils présentent bien des comportement de diode, avec cependant, d'importants courants inverse. Néanmoins, les mesures Id-Vg des transistors présentent quant à elles d'importants courants de fuite par la grille.

5.2 Perspectives

Plusieurs perspectives peuvent être envisagées suite à ce travail de thèse.

Premièrement, il serait possible d'améliorer la croissance des nanofils GeSn en rendant la répartition de l'étain plus uniforme. Deux solutions sont envisageables. L'utilisation d'un métal différent comme catalyseur permettant une concentration d'étain plus importante et une croissance à basse température ($\leq 350^\circ C$). Parmi les candidats disponibles, le zinc pourrait répondre à ces besoins. En effet le système Zn-Sn a un eutectique à environ $200^\circ C$ avec 91,2 % d'étain ([175, 176], les diagrammes de phases sont fournis en annexe). La seconde solution consisterait à changer de précurseur pour l'étain, en faveur du tétrabromure d'étain. En effet, avec ce précurseur plutôt que le tétrachlorure d'étain la réaction qui provoque la désorption du germanium passe de -25 kJ/mol à 15 kJ/mol ce qui devrait éviter la gravure SLV. Ensuite, il est possible d'améliorer les hétérostructures $Si_p/Si/Ge_n$. En effet, nous avons vu que les faibles niveaux de dopage de cette structure sont principalement liés à la température de croissance de $450^\circ C$. Une solution serait de rapprocher les températures de décomposition de précurseurs du silicium et du germanium. L'utilisation de disilane (Si_2H_6) pourrait permettre cela. En effet, ce dernier a une enthalpie de formation libre de 127,3 kJ/mol contre 56 kJ/mol pour le silane, là où le germane a une enthalpie de formation de 113,4 kJ/mol. Cela pourrait permettre la croissance de nanofils de silicium à $350^\circ C$.

Ensuite, les travaux effectués sur les capacités MOS sur GeSn ont pour but d'améliorer les performances des transistors à effet de champ à base de GeSn, mais également de comprendre les mécanismes qui entrent en jeu. Il serait possible d'en apprendre plus sur la nature des défauts à l'interface et leur évolution en fonction du taux d'étain dans les couches. Ainsi, des mesures DLTS pourraient nous renseigner sur la nature des états induits avec l'augmentation du taux d'étain dans les couches. De la même manière, des analyses XPS pourraient nous permettre de quantifier les liaisons Sn-O qui se forment à l'interface.

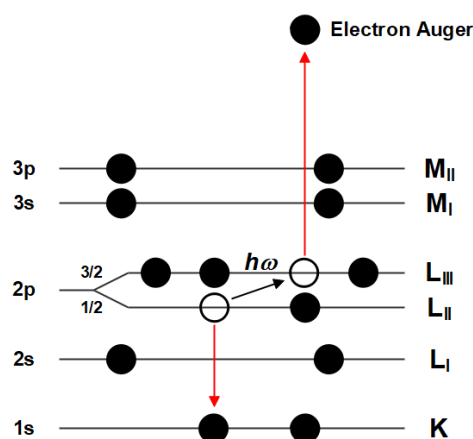
Enfin, des travaux d'intégration seront nécessaires afin de réaliser des transistors à effet tunnel performants à base d'hétérostructures $Ge_p/GeSn/GeSn_n$.

Annexe A

Nano-Auger, détails sur la technique :

A.0.1 Principe de la technique

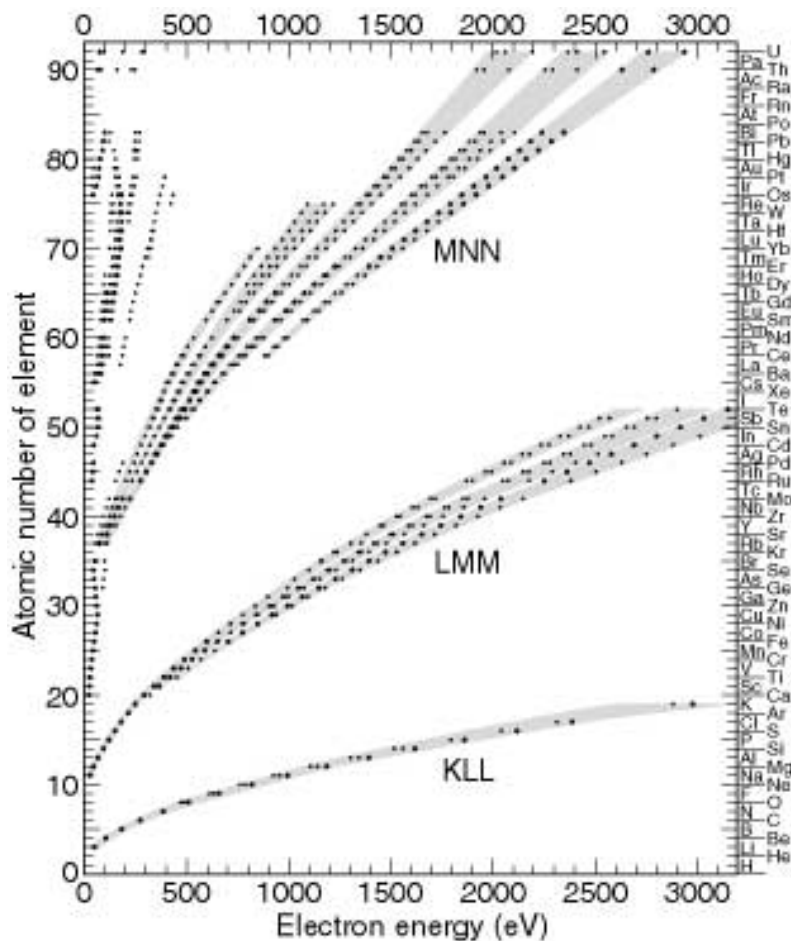
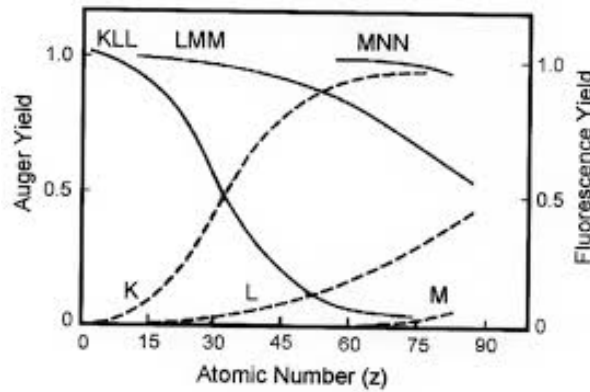
Lorsqu'un matériau est excité sous un faisceau d'électrons, des chocs élastiques peuvent se produire entre les électrons du faisceau incident et les électrons des atomes analysés. Un certain pourcentage des électrons "percutés" auront alors assez d'énergie pour être éjectés de leurs orbitales. Si c'est un électron d'une couche de valence (ou inférieure), alors une place sera vacante et un électron de la couche supérieure (à un niveau d'énergie plus élevé) prendra sa place. L'énergie en surplus peut alors se relaxer soit en émettant un photon, soit en émettant un phonon. Si un phonon est émis, il est possible qu'un électron de la même couche initiale que l'électron qui s'est recombinaé soit alors excité à son tour et éjecté de l'atome. Ce mécanisme a été décrit en premier par Pierre Auger en 1923, les électrons éjectés ont donc été nommés des électrons Auger. Ces électrons ont une énergie bien définie en fonction du matériau analysé et des couches à partir desquelles ils ont été émis.



Ci-contre est présenté le processus d'émission d'un électron Auger dans le cadre d'un atome de silicium. Après l'éjection d'un électron d'une couche inférieure (K ici), un électron d'une couche supérieure (L ici) prend sa place et émet un phonon qui va à son tour éjecter un électron de la même couche. Les électrons Auger ont une énergie qui dépend des raies à partir desquelles il provient et du matériau en question. Les différents modes d'émission sont notés KLL, LMM, MNN, etc. en référence aux raies desquelles proviennent les électrons (par exemple ici c'est une recombinaison $L_{II} \rightarrow K$ avec une émission L_{III} , on notera donc cette émission KLL).

Deux mécanismes de relaxation sont possibles, la fluorescence X et l'émission d'un phonon (qui mène à l'effet Auger). Ces deux phénomènes sont en concurrence et ont une probabilité plus ou moins élevée d'arriver en fonction du numéro atomique de l'élément analysé et des raies d'émission.

Les figures ci-dessous présentent les probabilités de relaxation des électrons en fonction du numéro atomique des éléments pour différentes raies. On remarque par exemple que la raie KLL à bien plus de probabilité d'être détectée pour les éléments légers ($Z < 30$) que lourds. Cela signifie qu'il faut choisir correctement les raies à observer en fonction de l'échantillon que l'on analyse. Par exemple, pour le germanium ($Z = 32$) nous choisirons d'observer la raie LMM, située à 1150 eV. Le second graphique résume les raies préférentielles en fonction des éléments avec leurs énergies.



Annexe B

Analyses XPS, détails sur la technique

B.0.1 Principe de l'analyse XPS

Le principe de base est similaire à l'analyse par nano-Auger. On excite les atomes de la matière en leur apportant de l'énergie. Il vont alors émettre des électrons qui auront des énergies définies en fonction de l'élément observé par effet photoélectrique. La principale différence avec l'analyse Auger réside dans la méthode employée pour exciter les atomes. Là où l'analyse Auger utilise un faisceau d'électrons, l'XPS excite la matière à l'aide d'un rayonnement X monochromatique. La photoémission des électrons obéit à la loi de conservation de l'énergie :

$$h\nu = E_L + E_C \quad (\text{B.1})$$

Avec $h\nu$ l'énergie des photons, E_L l'énergie de liaison des électrons et E_C l'énergie cinétique des électrons. Lorsque les électrons arrivent sur l'analyseur, l'énergie cinétique de ces derniers est mesurée. Comme on connaît l'énergie des photons émis (dans notre cas, la source était une anode en aluminium qui émet à 1486,6 eV) on peut déduire l'énergie de liaison des électrons.

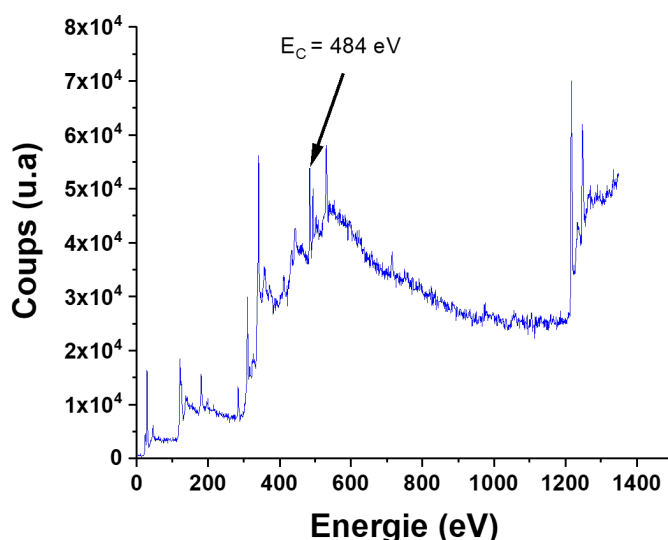


FIGURE B.1 : Exemple de Spectre XPS large spectre obtenu sur un échantillon.

Cette énergie de liaison est propre à chaque élément et aux couches desquelles les électrons ont été émis. Par exemple, les électrons de la couche 3d de l'étain ont une énergie de liaison d'environ 485 eV. Si de l'étain se trouve alors dans une couche analysée, des électrons avec une énergie de 1001,6 eV seront détectés. L'image B.1 montre un exemple de spectre XPS large

spectre obtenu sur un échantillon. On remarque la présence de plusieurs pics prononcés, dont un à 484 eV, qui correspond à l'étain. Chacun de ces pics peut être la somme de plusieurs pics, provenant de différentes orbitales. Par exemple le pic de la couche 3d du germanium est en réalité composé de deux pics, appelés $Ge3d_{3/2}$ et $Ge3d_{5/2}$. Cependant, la technique est très intéressante grâce à un phénomène que l'on nomme l'électronégativité de Pauling. Ce phénomène stipule que les atomes de chaque éléments attirent les électrons avec une intensité variable. La formation de molécule avec des atomes différents modifiera donc l'énergie de liaison des électrons à leurs atomes. Cela provoque un décalage des pics sur les spectres XPS en fonction des liaisons atomiques. Par exemple, l'étain a une électronégativité de 1,96 eV, tandis que l'oxygène a une électronégativité de 3,44 eV. Dans une molécule de SnO_2 , les électrons de l'atome d'étain seront attiré par les atomes d'oxygène à cause de cette différence d'électronégativité. Il faudra alors fournir un peu plus d'énergie à l'électron pour le libérer. Là ou de l'étain pur présentera un pic à 484,8 eV, l'étain sous la forme SnO_2 présentera un pic à 486,5 eV. La figure B.2 présente un spectre XPS qui présente un pic d'étain non oxydé ainsi que deux pics supplémentaires pour l'étain oxydé sous la forme SnO et SnO_2 .

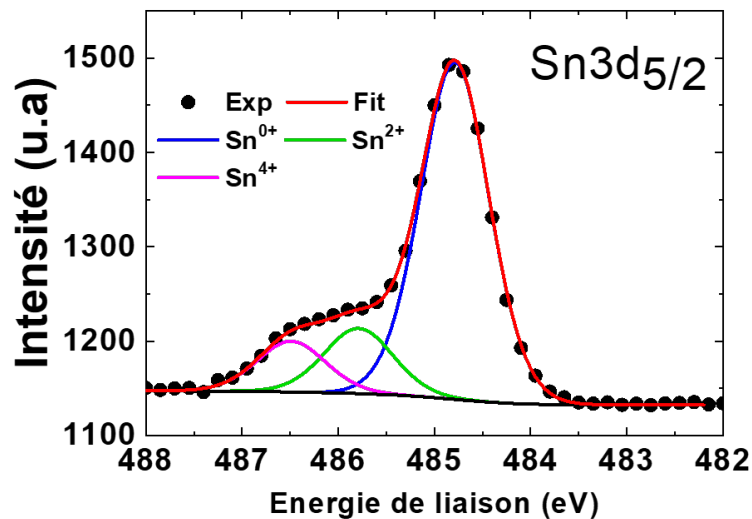


FIGURE B.2 : Spectre XPS présentant un pic d'étain oxydé

Ce phénomène apporte une information sur les liaisons chimiques présentes dans les couches que l'on analyse, ce qui rend la technique très intéressante pour l'analyse d'interface. En effet, l'état des liaisons chimiques nous renseigne sur la qualité de l'interface (en général la présence de monoxyde, ici le SnO , est néfaste pour l'interface).

Annexe C

Tableaux détaillés du chapitre 3

C.1 Traitement de surface par chimie

TABLE C.1 : Regroupement des traitements chimiques pour améliorer les performances des capacités sur germanium.

Référence	Dopage Ge	Isolant	Chimie	Structure	Technique	$D_{it}(eV^{-1}.cm^{-2})$
B. Xue [177]	Ge-n ($\rho \approx 0, 1\Omega.cm^{-1}$)	Al_2O_3	$HCl + (NH_4)_2S$	n-MOSCAP	Aucune	?
H.Seo [178]	Ge-n(100) et Ge-p(111)	GeO_2	HF ou NH_4OH	high- k /Ge	aucune	?
C.Mahata [179]	Ge-p(100) Bore	Y_2O_3 (15 nm)	NO et H_2S	p-MOSCAP	?	?
X.Zou [96]	Ge-n (100) (Sb)	$HfTiO/GeO_xN_y$	plasma NO, N_2O et NH_3	n-MOSCAP	HiF	$2, 1x10^{11}(NO)$
R.Xie [97]	Ge-n (Sb)	HfON	HF :EDI + $(NH_4)_2S$ 30min	n-MOSCAP	Gp	$4, 8x10^{11}$
Y.Mu [98]	Ge-n $\approx 10^{15}cm^{-3}$ (100)	$Hf_xZr_{1-x}O_y$	HF :EDI 2% + $(NH_4)_2S$ 15min	n-MOSCAP	?	$2.15x10^{13}$
A. Delabie [180]	Ge (100)	HfO_2	HF :EDI 2% ou HBr 48%	aucune	?	?
M. M. Frank [99]	Ge-n (100)	HfO_2	HF :EDI 10% + $(NH_4)_2S$ 10%	MOSCAP	Gp	$2, 4x10^{12}$
M. Althobaiti [181]	Ge-n (100)	HfO_2 et Al_2O_3	HF + $(NH_4)_2S$ 20%	n-MOSCAP	aucune	?
N.Wu [182]	Ge-n (100)	HfO_2	$NH_4OH + NH_3$	n-MOSCAP	aucune	?

HiF : Méthode de détermination des D_{it} par les hautes fréquences, développé par Terman [183].

Gp : Méthode de détermination des D_{it} par la mesure de la conductance, développé par Nicollan et Goetzberger [89].

Les composés NO, N_2O, NH_3 et H_2S sont sous forme de plasma.

HF/EDI : HF dilué dans de l'eau dé-ionisé .

C.2 Utilisation d'interlayers

TABLE C.2 : Regroupement des traitements chimiques pour améliorer les performances des capacités sur germanium.

Référence	% Sn	Chimie	IL	Dépôt	Structure	Technique	$D_{it}(eV^{-1}.cm^{-2})$
S. Gupta [103]	8	Aucune	GeO_x	Ge (MBE) + PL O_2	p-MOS	DLTS + SPV	$2,65x10^{12}$
S. Wirths [104]	6	"HF/HCl last"	$GeSnO_x$	O_3 PL	p-MOS	Gp	$2,9 - 4x10^{12}$
T.H. Liu [105]	4,5	HCL + HF	$GeSnO_x$	RTO 400°C	n-MOSFET	Gp	$\approx 10^{12}$
G. Han [184]	2,4	NP	$GeSnO_x$	RTO 400°C	n-MOSFET	?	?
Y.C. Fang [106]	4,5	"wet cleaning"	$GeSnO_x$	PL O_2	n-MOSFET	Gp	$1,62x10^{11}$
L. Liu [108]	≈ 8	HCl dilué	$GeSnON$	Th $O_2 + NH_3$	p-MOSFET	?	?
S. Gupta [107]	6 / 8,5	HCl dilué	$GeSnO_x$	PL O_3	n-MOSFET	Gp	$\approx 3x10^{11} / \approx 6x10^{11}$
M. Zhao [108]	0	HF :EDI 1 :50	$GeSnO_x$	Th O_2	p-MOS	Gp	$5,3x10^{11}$
M. Kobayashi [109]	0	HF :EDI 1 :50	GeO_x	ROS O_2	p-MOS	Gp	$1,4x10^{11}$
R. Prasher [110]	0	HF :EDI 1 :5	GeO_2 et $GeON$	RTA O_2 / NH_3	p-MOS	Gp	$2,5x10^{13} / 6,3x10^{11}$
R. Zhang [111]	0	HF	GeO_2	O_2 PL	p-MOS	Gp	$2x10^{11}$
P. Bhatt [112]	0	HF :EDI	$GeON$	O_2 / NH_3 PL	p-MOS	Gp	$6,6x10^{11}$
F. Ji [113]	0	HF/EDI	$TaON/GeON$	Th NO	n-MOS	HiF	$5,4x10^{11}$
J.P. Xu [114]	0	HF/EDI	TaO_xN_y	$taN_x + RTA$	n-MOS	Gp	$5 - 10x10^{11}$
X.F. Zhang [115]	0	HF	TaO_xN_y	$taN_x + RTA$	n-MOS	HiF	$\approx 4x10^{11}$
Z.X. Cheng [116]	0	HF/EDI	$TaON/LaON$	Sputtering	n-MOS	HiF	$5,32x10^{11}$
Feng Ji [117]	0	HF/EDI	$LaTaON$	Sputtering	n-MOS	HiF	$7,8x10^{11}$
H.X. Xu [118]	0	HF/EDI	$LaO_2O_3etLaON$	Sputtering	n-MOS	HiF	$8.9et4.2x10^{11}$
C.X. Li [119]	0	HF/EDI	Y_2O_3	Sputtering	n-MOS	HiF	$7,1x10^{11}$
J.P. Xu [120]	0	HF/EDI	$AlON$	Sputtering	n-MOS	HiF	$7,4x10^{11}$
A. Dimoulas [121]	0	HF/EDI	CeO_2	MBD	p-MOS	Gp + ?	$520x10^{11}$

La case chimie décrit les chimies humides qui ont été appliqué avant le dépôt ou la croissance de l'interlayer.

- ROS : Radical Oxidation System
- NP : Non précisé

Nomenclature

Cette liste décrit les constantes, symboles et abréviations qui sont utilisés dans ce manuscrit.

Constantes physiques

\hbar	Constante de Planck réduite	$\hbar = \frac{h}{2.\pi}$
μ_0	Perméabilité du vide	$a.\pi.10^{-7} \approx 12,56.10^{-7} H.m^{-1}$
c	Vitesse de la lumière dans le vide	$\approx 2,99.10^8 m.s^{-1}$
eV	Électron-volte	$1eV \approx 1,6.10^{-19} J$
h	Constante de Planck	$\approx 6,62.10^{-34} J.s$
k	Constante de Boltzmann	$\approx 8,61.10^{-5} eV.K^{-1}$
kT/q	Voltage thermique à 300 K°	$\approx 0,0259V$
m_0	Masse de l'électron au repos	$\approx 9,1.10^{-31} kg$
N_{AV}	Constante d'Avogadro	$\approx 6,02.10^{23} mol^{-1}$
q	Charge élémentaire	$\approx 1,6.10^{-19} C$
ATM	Unité de pression atmosphérique normal	$\approx 1,01315bar$
R	Constante des gaz parfait	$\approx 8,31 J.mol^{-1}.K^{-1}$

Symboles

ΔG	Enthalpie libre	$kJ.mol^{-1}$
ΔH	Enthalpie	$kJ.mol^{-1}$
ΔS	Entropie	$J.mol^{-1}.K^{-1}$
λ	Longueur d'écrantage	m
Ψ_{bi}	Potentiel d'une jonction p-n à l'équilibre (build-in)	V
ε_{ox}	Permittivité de l'oxyde	F/cm
ε_{sc}	Permittivité du semiconducteur	F/cm
ε_{Si}	Permittivité du silicium	F/cm
C_p	Capacité calorifique	$J.mol^{-1}.K^{-1}$
C_{ox}	Capacité de l'oxyde	F

d	Fréquence	Hz
D_{it}	Densité d'état d'interface	$eV^{-1}.cm^{-2}$
E_g	Gap du semiconducteur	eV
f	Fréquence	Hz
I_{off}	Courant du transistor à l'état bloqué	A
I_{ON}	Courant du transistor à l'état passant	A
L_c	Longueur du canal	m
m^*	Masse effective des porteurs	kg
n	Concentration d'électrons libres	cm^{-3}
N_A	Concentration d'atomes accepteurs	cm^{-3}
N_D	Concentration d'atomes donneurs	cm^{-3}
n_i	Concentration de porteurs intrinsèques	cm^{-3}
N_c	Concentration d'états dans la bande de conduction	cm^{-3}
N_v	Concentration d'états dans la bande de Valence	cm^{-3}
p	Concentration de trous libres	cm^{-3}
t_{ox}	Épaisseur de l'oxyde	m
t_{sc}	Épaisseur du semiconducteur	m
V_{dd}	Tension de grille	V
W_D	Taille de charge d'espace du drain	m
W_S	Taille de charge d'espace de la source	m
Å	Angström	m

Abréviations

$P_{dynamique}$ Puissance dynamique dissipée

$P_{statique}$ Puissance statique dissipée

ALD Atomic Layer Deposition

APCVD Atmospheric pressure Chemical Vapor Deposition

CVD Chemical Vapor Deposition

DLC "Diamond like carbon"

DLTS Deep Level Transiant Spectroscopy

EDI Eau Dé ionisée

EDX Energy dispersive X-Ray spectroscopy

EOT Equivalent Oxide Thickness
GAA Gate All Around
IoT Internet of Things
LPCVD Low pressure Chemical Vapor Deposition
MBE Molecular Beam Epitaxy
MEB Microscope électronique à balayage
MOCVD Metal-Organic Chemical Vapor Deposition
MOS Métal Oxyde Semiconducteur
MOSFET Metal Oxyde Semiconductor Field Effect Transistor
NC-FET Negative Capacitance Field Effect Transistor
P Puissance dissipée total
pAR-XPS "Parallel Angle Resolved XPS
RPCVD Reduced pressure Chemical Vapor Deposition
SA-MOCVD Selective Area MOCVD
SLS Super-liquide Liquide Solide
SLV Solide Liquide Vapeur
SOI Silicon On Insulator
SS Subthreshold Swing
TEM Transmission electron microscopy
TFET Tunneling Field Effect Transistor
TPB / TPL Triple Phase Boundary / Line
VLS Vapeur Liquide Solide
XPS X-ray Photoelectron Spectrometry
XRD X-Ray Diffraction

Table des figures

1.1	Nombre d'appareils connectés dans le monde de 2012 à 2020, tiré de [1].	4
1.2	évolution du nombre de transistors dans les circuits intégrés depuis l'année 1971 . . .	5
1.3	Influence de la taille du transistor sur la consommation énergétique globale des processeurs avec a) l'augmentation de la consommation énergétique des circuits intégrés en fonctions du nœud technologique d'après [4] et b) le changement de la polarisation du MOSFET lorsque l'on réduit V_{dd}	6
1.4	Schéma représentant le phénomène d'abaissement de la barrière de potentiel par le drain	7
1.5	Exemple de caractéristiques obtenues sur un transistor à ionisation, tiré de [6]	9
1.6	Représentation schématique d'un transistor tunnel non polarisé et polarisé.	11
1.7	Exemple de caractéristiques I_d - V_g de différents transistors, tiré de [14] et b) Estimation des meilleurs candidats pour de futures applications logiques basse consommation d'après l'IRDS 2018.	11
1.8	Schéma représentant un transistor à effet tunnel avec les différents paramètres qui influent sur le courant à l'état passant.	13
1.9	Niveaux d'énergies des vallées Γ et L prédisant une transition d'un gap indirect à un gap direct, tiré de [22, 23]	15
1.10	Diagramme de phase du système germanium-étain d'après [26]	16
2.1	Différence entre une molécule inorganique et organique.	21
2.2	Exemple de croissance sans catalyseur tiré de [29]	22
2.3	Schéma représentatif de l'énergie d'activation nécessaire à une réaction chimique avec catalyseur (en rouge) et sans catalyseur (en noir).	23
2.4	Diagramme binaire du système or-germanium tiré de [33].	24
2.5	Schéma représentatif de la croissance de nanofils de germanium par CVD-VLS. . . .	24
2.6	Diagramme de phase binaire entre l'or et l'étain. Les flèches rouges indiquent les points de passage du liquidus à une température de 360°C.	25
2.7	a) Analyses STEM et STEM-EDX d'un nanofil GeSn obtenus par S. Biswas et al. [35] et b) Diagramme ternaire Or-Argent-Germanium, tiré de [38].	26
2.8	Croissance de nanofils GeSn par CVD-VLS, tiré de [36]. Les images MEB présentent des nanofils de diamètre non uniforme ainsi que certains nanofils crûs sur le plan du substrat. Les analyses STEM-EDX révèlent la présence d'étain dans les nanofils qui augmente graduellement selon l'axe $\langle 111 \rangle$ (sens de la croissance).	27
2.9	a)-f) Images MEB de nanofils GeSn crûs à 260°C, 280°C, 300°C, 350°C, 370°C, et 440°C, respectivement, avec $P = 18$ Torr et $R = 0,4\%$	29
2.10	a) Évolution de la vitesse de croissance et du dépôt 2D en fonction de la température et b) Tracé de $\ln(V)$ en fonction de $\frac{1000}{T}$	30
2.11	Exemple de diagramme de phase Au-Ge et de l'effet Gibbs-Thomson. Les différentes lignes représentent différents diamètres de nanofils Ge, tiré de [44].	31

2.12 a) Vitesse de croissance des nanofils GeSn pour différents ratios $SnCl_4/GeH_4$ et différentes températures et b) tracés du logarithme des vitesses de croissance en fonction de $1000/T$	32
2.13 Exemple de gravures localisées avec a) 1% de $SnCl_4$ et b) 5% de $SnCl_4$	32
2.14 Réactions possibles du $SnCl_4$ et leurs énergies de Gibbs (en $kJ.mol^{-1}$) correspondantes en fonction de la température en Kelvin.	33
2.15 Représentation schématique du mécanisme SLV.	33
2.16 Diagramme ternaire du système or germanium étain d'après [46]	34
2.17 Profils en profondeur de l'étain présent dans les couches GeSn contenant 6, 10 et 15% d'étain. Les positions : a) correspond à la surface des échantillons, b) la fin de la couche contenant 15% d'étain à 31 nm, c) la fin de la couche contenant 10% à 26 nm et d) la fin de la couche contenant 6% d'étain à 74,5 nm.	36
2.18 a) Spectres Auger d'un nanofil GeSn obtenus avant et après 5 minutes ($\approx 10nm$) d'abrasion et b) profil radial d'un nanofil GeSn, le point "0 nm" correspondant à la surface du nanofil.	37
2.19 a) Cartographie élémentaire de l'étain d'une coupe d'un nanofil GeSn par STEM EDX et b) profil radial correspondant avec quantification.	38
2.20 a) Cartographie élémentaire d'un nanofil GeSn et b) Profil radial issu d'un moyennage de la cartographie présentée et reconstruction 3D d'un nanofil GeSn.	39
2.21 a) Schéma de l'hétérogénéité du catalyseur durant la croissance, avec la formation cœur-coquille qui en résulte. b) Analyse HAADF-STEM EDX révélant la coquille riche en étain du catalyseur après croissance.	41
2.22 Démouillage des couches d'étain de 7nm déposées sur substrat de silicium [111] a) sans addition de HCl et b) avec addition de HCl.	41
2.23 a) Croissance de nanofils GeSn et b) profil radial Auger correspondant avec une couche d'étain démouillé à 350°C et un ratio $SnCl_4/GeH_4$ de 0,4%.	42
2.24 Diagramme de phase Ge-Sn d'après [26]. L'insert représente un zoom de la phase riche en étain.	44
2.25 Images MEB d'une croissance $p - Si/Si/n - Ge$ avec un changement de température de 600°C à 400°C entre la croissance du silicium et du germanium.	47
2.26 Effet du diborane sur la croissance de nanofils de silicium avec a) un colloïde encapsulé et b) un nanofil avec un fort dépôt 2D et deux dépôts SiGe encapsulés.	47
2.27 Schéma représentatif de la stratégie de dopage du silicium pour éviter l'encapsulation des colloïdes.	48
2.28 Croissance de nanofils $p - Si/Si/n - Ge$ sur un substrat de silicium [111] à 450°C, 4,5 torr avec 50 sccm de germane, 80 sccm de phosphine et a) 10 sccm, b) 40 sccm, c) 70 sccm et d) 100 sccm de HCl. La partie claire proche du catalyseur correspond au germanium.	49
2.29 Croissance de structure $Si_p/Si/Ge_n$ avec a) une vue rapprochée de la jonction Si/Ge_n et b) la structure complète.	49
2.30 Croissance d'hétérostructures $p - Si/Ge$ à 450°C avec 10 sccm de germane et 100 sccm de HCl.	51
2.31 a) Image MEB d'un nanofil $Ge_p/GeSn/GeSn_n$ et b) du dépôt d'étain sur le substrat durant la croissance.	52
3.1 Capacité p-MOS idéale a) à l'équilibre, b) en accumulation, c) en déplétion et d) en inversion.	57
3.2 Schéma représentatif des différents types de charges présents dans un isolant. Modélisation d'une capacité avec en ligne pleine, $D_{it} = 10^{10} eV^{-1}.cm^{-2}$ et en ligne pointillée $D_{it} = 10^{12} eV^{-1}.cm^{-2}$	59

3.3	Schéma représentatif de la réalisation d'une capacité, 1) substrat de GeSn 2) dépôt d'alumine par ALD 3) et 4) utilisations de photolithographie classique pour créer des motifs de tailles contrôlés.	64
3.4	Mesures C-V de 1kHz à 1Mhz d'une capacité MOS sur GeSn sans traitement.	65
3.5	Images AFM des substrats GeSn et valeur moyenne quadratique de la rugosité de surface en fonction des traitements.	67
3.6	Exemple de réponse large spectre (gauche) et des raies Ge3d et Sn4d (droite) d'une analyse XPS d'une couche GeSn.	68
3.7	Principe de l'analyses pAR-XPS avec a) une schéma représentant le libre parcours moyen des électrons émis en fonction de l'angle et b) spectres obtenus sur un même échantillon pour deux angles différents.	69
3.8	Résultats des analyses XPS sur les échantillons T1 à T10 pour les pics a) Ge3d et b) Sn3d.	69
3.9	Profils en profondeur obtenus par analyse pAR-XPS de la référence, T1 et du meilleur traitement, T9.	70
3.10	a) Raie XPS du soufre après une chimie au $(NH_4)_2S$ avec et sans recuit et b) pourcentage d'oxydation de chaque échantillon calculé à partir des analyses XPS.	70
3.11	Courbes C-V de chaque échantillon (excepté celui traité au piranha) à 1kHz et 1MHz.	71
3.12	a) Courbes superposées de la mesure C-V et de la modélisation de l'échantillon D9 et b) valeur de densité d'états extraites pour chaque échantillon.	72
3.13	Images TEM des empilements diélectriques décrits dans le tableau 3.6. De a) à d) les images montrent les structures Capa1 à Capa4, respectivement.	74
3.14	Courbes C-V corrigées des échantillons Capa1 à Capa4	75
3.15	Courbes C-V mesurées (en pointillés) et modélisées (en lignes pleines) des échantillons Capa1 à Capa4.	75
3.16	Schéma illustrant le déplacement de l'interface et le changement de nature des défauts.	76
3.17	Courbes C-V aller-retour des quatre échantillons montrant une différence d'hystérésis.	77
3.18	Courbes C-V à 200 kHz de capacités MOS sur GeSn avec différents taux d'étain, tiré de [129].	78
3.19	Analyses XPS des raies Ge3d et $Sn3d_{5/2}$ des couches X1, X2 et X3.	78
3.20	Profils en profondeur obtenus par analyse pAR-XPS des échantillons a) X1, b) X2 et c) X3.	79
3.21	Profils en profondeur de l'échantillon avec un empilement $HfO_2/(GeSn)O_2/GeSn$	80
3.22	Taux d'étain dans une couche de GeSn oxydée déterminé par pAR-XPS, tiré de [131].	81
3.23	Caractéristiques C-V des capacités MOS en fonction du taux d'étain, tiré de [129].	82
3.24	Mesures C-V et modélisations correspondantes pour différentes fréquences (de 1 kHz à 1 MHz) des capacités MOS avec plusieurs taux d'étain.	83
3.25	Temps de vie des porteurs minoritaires en fonction du pourcentage d'étain extraits de cette étude et par C.Schulte [129].	84
4.1	Graphique des courants I_{ON} maximum en fonction de leur pente sous le seuil de plusieurs transistors tunnel présents dans la littérature.	88
4.2	Nanofil dispersé sur substrat isolant avec des contacts servant aux mesures 4 pointes.	90
4.3	Schéma représentant les deux hétérostructures dont nous avons estimé le dopage à l'aide de mesures TLM.	91
4.4	a) Courbes I-V et b-d) images MEB des nanofils crûs à 450°C, 4,5 torr avec 40, 60 et 80 sccm de diborane, respectivement.	92
4.5	Mesures I-V d'un nanofil n-Ge crû à 450°C avec 100 sccm de phosphine.	93
4.6	Croissance de nanofils de germanium dopés au phosphore a) tiré de [82] et b) durant notre étude	94
4.7	Niveaux de dopage estimés sur la structure complète p-Si/Si/n-Ge.	95

4.8	Images MEB des hétérostructures silicium-germanium présentes dans la littérature avec a) tiré de [75], b) tiré de [76], c) tiré de [77], d) tiré de [78] et e) l'hétérostructure obtenue dans ce travail.	95
4.9	Image MEB d'un nanofil germanium dopé au Bore crus à 350°C.	96
4.10	Courbes I-V des nanofils GeSn a) intrinsèque et b) dopés au phosphore.	97
4.11	Image MEB d'une structure p-Ge/GeSn/n-GeSn avec les niveaux de dopage estimés.	97
4.12	Étapes technologiques de réalisation d'un transistor à partir d'un nanofil dispersé sur substrat isolant.	98
4.13	Images MEB d'un nanofil p-Si/Si/n-Ge connecté selon les étapes décrites ci-dessus.	99
4.14	a) Exemple d'un nanofil Si/Si/Ge dont la partie germanium a été gravée après des étapes de photolithographie. b) Image MEB de la jonction silicium-germanium dégradée par la gravure.	99
4.15	Schéma représentant les étapes successives d'encapsulation des nanofils verticaux avec b) de l'alumine et c) du TiN.	101
4.16	a) Image MEB d'une tête de nanofil recouverte d' Al_2O_3 et de TiN et b) spectre EDX confirmant la présence de ces derniers.	102
4.17	a) Image MEB de la tête d'un nanofils Si/Si/Ge après 180 secondes de gravure Cl_2 : $Ar : N_2$ et b) spectre EDX révélant la présence de titane.	102
4.18	Images MEB d'une tentative de gravure du TiN sur un nanofil.	103
4.19	Caractéristiques électriques Id-Vd de 5 nanofils p-Si/Si/n-Ge.	104
4.20	a) Caractéristiques de transfert Id-Vg d'un dispositif Si/Si/Ge et b) modélisation d'un transistor TFET avec une densité d'états d'interface de $10^{13}eV^{-1}.cm^{-2}$	104
4.21	Images MEB montrant l'amélioration de la jonction silicium-germanium en la protégeant avec un dépôt d'alumine.	105
4.22	Caractéristiques de transfert de deux dispositifs à base de nanofils $p - Si/Si/n - Ge$	106
4.23	Caractéristique Id-Vd mesurée sur une structure p-Ge/GeSn/n-GeSn après intégration.	107
B.1	Exemple de Spectre XPS large spectre obtenu sur un échantillon.	115
B.2	Spectre XPS présentant un pic d'étain oxydé	116

Liste des tableaux

1.1	Exemple de composants informatiques avec différentes caractéristiques (Mds = milliard)	5
1.2	Quelques exemples de matériaux avec leurs propriétés électroniques (DLC = Diamond Like Carbon).	8
1.3	Tableau regroupant les majeures caractéristiques attendues pour les futurs dispositifs CMOS d'après l'IRDS 2018 "More Moore".	12
1.4	Expressions de lambda en fonction de l'architecture du transistor.	13
1.5	Avantages et inconvénients du GeSn.	16
2.1	Tableau récapitulatif des conditions de croissance des hétérostructures $p-Si/Si/n-Ge$ avec 80 sccm de phosphine.	50
2.2	Conditions de croissance de la structure $Ge_p/GeSn/GeSn_n$	51
3.1	Regroupement des traitements chimiques pour améliorer les performances des capacités sur GeSn.	62
3.2	Regroupement des traitements chimiques pour améliorer les performances des capacités sur Ge.	62
3.3	Regroupement des travaux effectués dans la littérature sur l'application de couches interfaciale pour améliorer les capacités MOS sur GeSn.	63
3.4	Regroupement des travaux effectués dans la littérature sur l'application de couches interfaciales pour améliorer les capacités MOS sur Ge.	64
3.5	Liste des traitements chimiques appliqués avant le dépôt d'alumine.	66
3.6	Récapitulatif des différents empilements étudiés.	73
3.7	Tableau récapitulatif des paramètres de la modélisation.	76
3.8	Résumé des paramètres extraits de la modélisation des différents échantillons.	83
3.9	Récapitulatif des résultats obtenus et trouvés dans la littérature en fonction du taux d'étain.	86
4.1	Regroupement des travaux et avancées récents ou importants concernant les transistors tunnel.	89
4.2	Tableau récapitulatif des conditions de croissance des hétérostructures $p-Si/Si/n-Ge$	92
4.3	Tableau récapitulatif des paramètres de croissance et des niveaux de dopages associés des nanofils p-Si à 450°C.	93
4.4	Valeurs de dopage trouvées pour différents flux de phosphine.	97
4.5	Valeurs de dopage de la structure p-Ge/GeSn/n-GeSn.	106
4.6	Valeurs de dopage des structures p-Si/Si/n-Ge et p-Ge/GeSn/n-GeSn.	107
4.7	Résultat obtenu pour un transistor à effet tunnel à base de nanofils p-Si/Si/n-Ge comparé à la littérature.	108
C.1	Regroupement des traitements chimiques pour améliorer les performances des capacités sur germanium.	118
C.2	Regroupement des traitements chimiques pour améliorer les performances des capacités sur germanium.	119

Bibliographie

- [1] Muhammad Burhan, Rana Rehman, Bilal Khan, and Byung-Seo Kim. IoT Elements, Layered Architectures and Security Issues : A Comprehensive Survey. *Sensors*, 18(9) :2796, aug 2018.
- [2] IEA. More Data, Less Energy.
- [3] J. Bardeen and W. H. Brattain. The Transistor, A Semi-Conductor Triode. *Physical Review*, 74(2) :230–231, jul 1948.
- [4] H.Riel. Berkeley Symposium Energy efficient electronic system. 2011.
- [5] L Desplanque, S El Kazzi, C Coinon, S Ziegler, B Kunert, A Beyer, K Volz, W Stolz, Y Wang, P Ruterana, and X Wallart. Monolithic integration of high electron mobility InAs-based heterostructure on exact (001) Silicon using a GaSb / GaP accommodation layer Monolithic integration of high electron mobility InAs-based heterostructure on exact (001) Silicon using a GaSb /. 142111(001) :12–16, 2012.
- [6] Anyuan Gao, Jiawei Lai, Yaojia Wang, Zhen Zhu, Junwen Zeng, Geliang Yu, Naizhou Wang, Wenchao Chen, Tianjun Cao, Weida Hu, Dong Sun, Xianhui Chen, Feng Miao, Yi Shi, and Xiaomu Wang. Observation of ballistic avalanche phenomena in nanoscale vertical InSe/BP heterostructures. *Nature Nanotechnology*, 14(3) :217–222, mar 2019.
- [7] Mengwei Si, Chun Jung Su, Chunsheng Jiang, Nathan J. Conrad, Hong Zhou, Kerry D. Maize, Gang Qiu, Chien Ting Wu, Ali Shakouri, Muhammad A. Alam, and Peide D. Ye. Steep-slope hysteresis-free negative capacitance MoS2 transistors. *Nature Nanotechnology*, 13(1) :24–28, 2018.
- [8] Jiuren Zhou, Genquan Han, Yue Peng, Yan Liu, Jincheng Zhang, Qing-Qing Sun, David Wei Zhang, and Yue Hao. Ferroelectric Negative Capacitance GeSn PFETs With Sub-20 mV/decade Subthreshold Swing. *IEEE Electron Device Letters*, 38(8) :1157–1160, aug 2017.
- [9] M H Lee, J Lin, Y Wei, C Chen, W Tu, H Zhuang, and M Tang. Ferroelectric Negative Capacitance Hetero-Tunnel Field-Effect-Transistors with Internal Voltage Amplification. pages 104–107, 2013.
- [10] Ali Saedi, Farzan Jazaeri, Francesco Bellando, Igor Stolichnov, Gia V Luong, Qing-tai Zhao, Siegfried Mantl, Christian C Enz, and Adrian M Ionescu. Negative Capacitance as Performance Booster for Tunnel FETs and MOSFETs : an experimental study. 3106(c) :1–4, 2017.
- [11] Masaharu Kobayashi, Kyungmin Jang, Nozomu Ueyama, and Toshiro Hiramoto. Negative Capacitance for Boosting Tunnel FET performance. *IEEE Transactions on Nanotechnology*, 16(2) :253–258, mar 2017.

- [12] L. L. Chang and L. Esaki. Tunnel triode - A tunneling base transistor. *Applied Physics Letters*, 31(10) :687–689, 1977.
- [13] J. Appenzeller, Y. M. Lin, J. Knoch, and Ph Avouris. Band-to-band tunneling in carbon nanotube field-effect transistors. *Physical Review Letters*, 93(19) :1–4, 2004.
- [14] Adrian M. Ionescu and Heike Riel. Tunnel field-effect transistors as energy-efficient electronic switches. *Nature*, 479(7373) :329–337, 2011.
- [15] E. Memisevic, J. Svensson, M. Hellenbrand, E. Lind, and L.-E. Wernersson. Vertical In-As/GaAsSb/GaSb tunneling field-effect transistor on Si with $S = 48$ mV/decade and $I_{on} = 10 \mu\text{A}/\mu\text{m}$ for $I_{off} = 1 \text{ nA}/\mu\text{m}$ at $V_{ds} = 0.3$ V. In *2016 IEEE International Electron Devices Meeting (IEDM)*, pages 19.1.1–19.1.4. IEEE, dec 2016.
- [16] G. A.M. Hurkx, D. B.M. Klaassen, and M. P.G. Knuvers. A New Recombination Model for Device Simulation Including Tunneling. *IEEE Transactions on Electron Devices*, 39(2) :331–338, 1992.
- [17] Bahniman Ghosh and Rahul Mishra. Device improvement and circuit performance evaluation of complete SiGe double gate tunnel FETs. *16th International Workshop on Physics of Semiconductor Devices*, 8549(208016) :85490D, 2012.
- [18] F. Mayer, C. Le Royer, J. F. Damlencourt, K. Romanjek, F. Andrieu, C. Tabone, B. Previtali, and S. Deleonibus. Impact of SOI, Si_{1-x}Ge_xOI and GeOI substrates on CMOS compatible tunnel FET performance. *Technical Digest - International Electron Devices Meeting, IEDM*, 4 :9–13, 2008.
- [19] Anne S. Verhulst, William G. Vandenberghe, Karen Maex, and Guido Groeseneken. Boosting the on-current of a n-channel nanowire tunnel field-effect transistor by source material optimization. *Journal of Applied Physics*, 104(6), 2008.
- [20] Jean Pierre Colinge. Multiple-gate SOI MOSFETs. *Solid-State Electronics*, 48(6) :897–905, 2004.
- [21] Gang He and Harry A. Atwater. Interband Transitions in Sn_xGe_{1-x} Alloys. *Physical Review Letters*, 79(10) :1937–1940, sep 1997.
- [22] Pairot Moontragoon, Zoran Ikonić, and Paul Harrison. Band structure calculations of Si–Ge–Sn alloys : achieving direct band gap materials. *Semiconductor Science and Technology*, 22(7) :742–748, 2007.
- [23] Kain Lu Low, Yue Yang, Genquan Han, Weijun Fan, and Yee-Chia Yeo. Electronic band structure and effective mass parameters of Ge_{1-x}Sn_x alloys. *Journal of Applied Physics*, 112(10) :103715, nov 2012.
- [24] Anis Attiaoui and Oussama Moutanabbir. Indirect-to-direct band gap transition in relaxed and strained Ge_{1-x-y}Si_{6x}Sn_y ternary alloys. *Journal of Applied Physics*, 116(6), 2014.
- [25] Jay Deep Sau and Marvin L. Cohen. Possibility of increased mobility in Ge-Sn alloy system. *Physical Review B*, 75(4) :045208, jan 2007.
- [26] R. W. Olesinski and G. J. Abbaschian. The Ge-Sn (Germanium-Tin) system. *Bulletin of Alloy Phase Diagrams*, 5(3) :265–271, jun 1984.
- [27] M. Bosi, G. Attolini, C. Ferrari, C. Frigeri, J.C. Rimada Herrera, E. Gombia, C. Pelosi, and R.W. Peng. MOVPE growth of homoepitaxial germanium. *Journal of Crystal Growth*, 310(14) :3282–3286, jul 2008.

- [28] Jinichiro Noborisaka, Junichi Motohisa, and Takashi Fukui. Catalyst-free growth of GaAs nanowires by selective-area metalorganic vapor-phase epitaxy. *Applied Physics Letters*, 86(21) :1–3, 2005.
- [29] Premila Mohan, Junichi Motohisa, and Takashi Fukui. Controlled growth of highly uniform, axial/radial direction-defined, individually addressable InP nanowire arrays. *Nanotechnology*, 16(12) :2903–2907, 2005.
- [30] R S Wagner and W C Ellis. Vaporliquid-solid mechanism of single crystal growth. 89 :4–6, 1964.
- [31] D. Wagman, W. Evans, and V. Parker. The NBS tables of chemical thermodynamic properties. Selected values for inorganic and C1 and C2 organic substances in SI units. 11, 1982.
- [32] Henry Eyring. The Activated Complex in Chemical Reactions. *The Journal of Chemical Physics*, 3(2) :107–115, feb 1935.
- [33] Jr Edward H. Kottcamp, John G. Simon, and William P. Koster. Alloy Phase Diagrams. 3, 1992.
- [34] Makoto Koto. Thermodynamics and kinetics of the growth mechanism of vapor-liquid-solid grown nanowires. *Journal of Crystal Growth*, 424 :49–54, 2015.
- [35] Subhajit Biswas, Jessica Doherty, Dzianis Saladukha, Quentin Ramasse, Dipanwita Majumdar, Moneesh Upmanyu, Achintya Singha, Tomasz Ochalski, Michael A. Morris, and Justin D. Holmes. Non-equilibrium induction of tin in germanium : towards direct bandgap Ge_{1-x}Sn_x nanowires. *Nature Communications*, 7(7) :11405, apr 2016.
- [36] Michael S. Seifner, Alain Dijkstra, Johannes Bernardi, Andreas Steiger-Thirsfeld, Masiar Sistani, Alois Lugstein, Jos E.M. Haverkort, and Sven Barth. Epitaxial Ge_{0.81}Sn_{0.19} Nanowires for Nanoscale Mid-Infrared Emitters. *ACS Nano*, page acsnano.9b02843, 2019.
- [37] Subhajit Biswas, Colm O’Regan, Michael A. Morris, and Justin D. Holmes. Nanosize effect in Germanium Nanowire Growth with Binary Metal Alloys. *MRS Proceedings*, 1751(Dc) :mrsf14–1751–1l07–05, feb 2015.
- [38] J. Wang, Y. J. Liu, C. Y. Tang, L. B. Liu, H. Y. Zhou, and Z. P. Jin. Thermodynamic description of the Au-Ag-Ge ternary system. *Thermochimica Acta*, 512(1-2) :240–246, 2011.
- [39] Andrew C. Meng, Colleen S. Fenrich, Michael R. Braun, James P. McVittie, Ann F. Marshall, James S. Harris, and Paul C. McIntyre. Core-Shell Germanium/Germanium–Tin Nanowires Exhibiting Room-Temperature Direct- and Indirect-Gap Photoluminescence. *Nano Letters*, 16(12) :7521–7529, dec 2016.
- [40] S. Assali, A. Dijkstra, A. Li, S. Koelling, M. A. Verheijen, L. Gagliano, N. von den Driesch, D. Buca, P. M. Koenraad, J. E. M. Haverkort, and E. P. A. M. Bakkers. Growth and Optical Properties of Direct Band Gap Ge/Ge_{0.87}Sn_{0.13} Core/Shell Nanowire Arrays. *Nano Letters*, 17(3) :1538–1544, mar 2017.
- [41] A Potié. Etude de la croissance de nanofils de Si Ge et caractérisation par microscopie à force atomique. *Université Grenoble Alpes*, 2012.
- [42] Joan M. Redwing, Sarah M. Dilts, Kok-Keong Lew, Alexana E. Cranmer, and Suzanne E. Mohny. High density group IV semiconductor nanowire arrays fabricated in nanoporous alumina templates. *Nanostructure Integration Techniques for Manufacturable Devices, Circuits, and Systems : Interfaces, Interconnects, and Nanosystems*, 6003 :60030S, 2005.

- [43] Edwin J. Schwalbach and Peter W. Voorhees. Phase equilibrium and nucleation in VLS-grown nanowires. *Nano Letters*, 8(11) :3739–3745, 2008.
- [44] M. Simanullang, A. Seyhan, K. Usami, T. Kodera, Y. Kawano, and S. Oda. (Invited) Low-Temperature Growth of Ge Nanowires by Vapor-Liquid-Solid Chemical Vapor Deposition. *ECS Transactions*, 45(3) :17–29, apr 2012.
- [45] R.S. S Wagner. A solid-liquid-vapor etching process. *Journal of Crystal Growth*, 3 :159–161, 1968.
- [46] J. Wang, C. Leinenbach, and M. Roth. Thermodynamic modeling of the Au–Ge–Sn ternary system. *Journal of Alloys and Compounds*, 481(1-2) :830–836, jul 2009.
- [47] Subhajit Biswas, Colm O’Regan, Nikolay Petkov, Michael A. Morris, and Justin D. Holmes. Manipulating the Growth Kinetics of Vapor–Liquid–Solid Propagated Ge Nanowires. *Nano Letters*, 13(9) :4044–4052, sep 2013.
- [48] E.I. Givargizov. Fundamental aspects of VLS growth. *Journal of Crystal Growth*, 31(C) :20–30, dec 1975.
- [49] J Aubin. Low temperature epitaxy of Si, Ge, and Sn based alloys. *Université Grenoble Alpes*, 2017.
- [50] M. WATANABE and D. B. WILLIAMS. The quantitative analysis of thin specimens : a review of progress from the Cliff-Lorimer to the new zeta-factor methods. *Journal of Microscopy*, 221(2) :89–109, feb 2006.
- [51] P. Rueda-Fonseca, E. Robin, E. Bellet-Amalric, M. Lopez-Haro, M. Den Hertog, Y. Genuist, R. André, A. Artioli, S. Tatarenko, D. Ferrand, and J. Cibert. Quantitative Reconstructions of 3D Chemical Nanostructures in Nanowires. *Nano Letters*, 16(3) :1637–1642, 2016.
- [52] M. Gómez-Gómez, N. Garro, J. Segura-Ruiz, G. Martinez-Criado, A. Cantarero, H. T. Mengistu, A. García-Cristóbal, S. Murcia-Mascarós, C. Denker, J. Malindretos, and A. Rizzi. Spontaneous core–shell elemental distribution in In-rich In x Ga 1-x N nanowires grown by molecular beam epitaxy. *Nanotechnology*, 25(7) :075705, feb 2014.
- [53] V. G. Dubrovskii, I. V. Shtrom, R. R. Reznik, Yu B. Samsonenko, A. I. Khrebtov, I. P. Soshnikov, S. Rouvimov, N. Akopian, T. Kasama, and G. E. Cirlin. Origin of Spontaneous Core–Shell AlGaAs Nanowires Grown by Molecular Beam Epitaxy. *Crystal Growth & Design*, 16(12) :7251–7255, dec 2016.
- [54] Wen Sun, Yang Huang, Yanan Guo, Zhi Ming Liao, Qiang Gao, Hark Hoe Tan, Chennupati Jagadish, Xiao Zhou Liao, and Jin Zou. Spontaneous formation of core–shell GaAsP nanowires and their enhanced electrical conductivity. *Journal of Materials Chemistry C*, 3(8) :1745–1750, 2015.
- [55] Agnès Trassoudaine, Elissa Roche, Catherine Bougerol, Yamina André, Geoffrey Avit, Guillaume Monier, Mohammed Réda Ramdani, Evelyne Gil, Dominique Castelluci, and Vladimir G. Dubrovskii. Spontaneous formation of GaN/AlN core–shell nanowires on sapphire by hydride vapor phase epitaxy. *Journal of Crystal Growth*, 454 :1–5, nov 2016.
- [56] Oussama Moutanabbir, Dieter Isheim, Horst Blumtritt, Stephan Senz, Eckhard Pippel, and David N. Seidman. Colossal injection of catalyst atoms into silicon nanowires. *Nature*, 496(7443) :78–82, 2013.
- [57] Peter Galenko. Solute trapping and diffusionless solidification in a binary system. *Physical Review E - Statistical, Nonlinear, and Soft Matter Physics*, 76(3) :1–9, 2007.

- [58] M. J. Aziz, J. Y. Tsao, M. O. Thompson, P. S. Peercy, and C. W. White. Solute Trapping : Comparison of Theory with Experiment. *Physical Review Letters*, 56(23) :2489–2492, 1986.
- [59] S. L. Sobolev. Effects of local non-equilibrium solute diffusion on rapid solidification of alloys. *Physica Status Solidi (A) Applied Research*, 156(2) :293–303, 1996.
- [60] C. Y. Wen, J. Tersoff, M. C. Reuter, E. A. Stach, and F. M. Ross. Step-flow kinetics in nanowire growth. *Physical Review Letters*, 105(19) :1–4, 2010.
- [61] S. M. Kaufman and T. J. Whalen. The surface tension of liquid gold, liquid tin, and liquid gold-tin binary solutions. *Acta Metallurgica*, 13(7) :797–805, 1965.
- [62] Hemant Adhikari, Ann F. Marshall, Irene A. Goldthorpe, Christopher E D Chidsey, and Paul C. McIntyre. Metastability of au-ge liquid nanocatalysts : Ge vapor-liquid-solid nanowire growth far below the bulk eutectic temperature. *ACS Nano*, 1(5) :415–422, 2007.
- [63] F. Dhalluin, T. Baron, P. Ferret, B. Salem, P. Gentile, and J.-C. Harmand. Silicon nanowires : Diameter dependence of growth rate and delay in growth. *Applied Physics Letters*, 96(13) :133109, mar 2010.
- [64] C.-W. Hu, A. Bell, F. A. Ponce, D. J. Smith, and I. S T Tsong. Growth of self-assembled GaN quantum dots via the vapor–liquid–solid mechanism. *Applied Physics Letters*, 81(17) :3236–3238, oct 2002.
- [65] V. Schmidt, J. V. Wittemann, and U. Go-sele. Growth, Thermodynamics, and Electrical Properties of Silicon Nanowires. *Chemical Reviews*, 110(1) :361–388, jan 2010.
- [66] Richard Tran, Zihan Xu, Balachandran Radhakrishnan, Donald Winston, Wenhao Sun, Kristin A. Persson, and Shyue Ping Ong. Surface energies of elemental crystals. *Scientific Data*, 3(1) :160080, dec 2016.
- [67] Thibault Haffner, Mohammed Zeghouane, Franck Bassani, Pascal Gentile, Alban Gassenq, Fares Chouchane, Nicolas Pauc, Eugenie Martinez, Eric Robin, Sylvain David, Thierry Baron, and Bassem Salem. Growth of Ge 1- x Sn x Nanowires by Chemical Vapor Deposition via Vapor-Liquid-Solid Mechanism Using GeH 4 and SnCl 4. *physica status solidi (a)*, 215(1) :1700743, jan 2018.
- [68] F Oehler, P Gentile, T Baron, and P Ferret. The effects of HCl on silicon nanowire growth : surface chlorination and existence of a 'diffusion-limited minimum diameter'. *Nanotechnology IOP PUBLISHING NANOTECHNOLOGY Nanotechnology*, 20(20) :475307–6, 2009.
- [69] S. A. Dayeh, A. V. Gin, and S. T. Picraux. Advanced core/multishell germanium/silicon nanowire heterostructures : Morphology and transport. *Applied Physics Letters*, 98(16) :163112, apr 2011.
- [70] Lincoln J Lauhon, Mark S Gudixsen, Deli Wang, and Charles M Lieber. Epitaxial core–shell and core–multishell nanowire heterostructures. *Nature*, 420(6911) :57–61, nov 2002.
- [71] Wei Lu, Jie Xiang, Brian P Timko, Yue Wu, and Charles M Lieber. One-dimensional hole gas in germanium/silicon nanowire heterostructures. *Proceedings of the National Academy of Sciences*, 102(29) :10046–10051, jul 2005.
- [72] Jie Xiang, Wei Lu, Yongjie Hu, Yue Wu, Hao Yan, and Charles M. Lieber. Ge/Si nanowire heterostructures as high-performance field-effect transistors. *Nature*, 441(7092) :489–493, may 2006.

- [73] Shadi A. Dayeh, Nathan H. Mack, Jian Yu Huang, and S. T. Picraux. Advanced core/multishell germanium/silicon nanowire heterostructures : The Au-diffusion bottleneck. *Applied Physics Letters*, 99(2) :023102, jul 2011.
- [74] C.-Y. Wen, M. C. Reuter, J. Bruley, J. Tersoff, S. Kodambaka, E. A. Stach, and F. M. Ross. Formation of Compositionally Abrupt Axial Heterojunctions in Silicon-Germanium Nanowires. *Science*, 326(5957) :1247–1250, nov 2009.
- [75] Shadi A Dayeh, Jian Wang, Nan Li, Jian Yu Huang, Aaron V Gin, and S Thomas Picraux. Growth, Defect Formation, and Morphology Control of Germanium–Silicon Semiconductor Nanowire Heterostructures. *Nano Letters*, 11(10) :4200–4206, oct 2011.
- [76] Shadi A. Dayeh, Robert M. Dickerson, and S. Thomas Picraux. Axial bandgap engineering in germanium-silicon heterostructured nanowires. *Applied Physics Letters*, 99(11) :113105, sep 2011.
- [77] Hugh Geaney, Emma Mullane, Quentin M. Ramasse, and Kevin M. Ryan. Atomically Abrupt Silicon–Germanium Axial Heterostructure Nanowires Synthesized in a Solvent Vapor Growth System. *Nano Letters*, 13(4) :1675–1680, apr 2013.
- [78] Xiaotang Lu, María De La Mata, Jordi Arbiol, and Brian A. Korgel. Colloidal Silicon-Germanium Nanorod Heterostructures. *Chemistry of Materials*, 29(22) :9786–9792, 2017.
- [79] P Periwal. VLS growth and characterization of axial Si-SiGe heterostructured nanowire for tunnel field effect transistors. *Université Grenoble Alpes*, 2014.
- [80] V Brouzet. Réalisation et étude des propriétés électriques d’un transistor à effet tunnel T-FET à nanofil Si/SiGe . *Université Grenoble Alpes*, 2015.
- [81] P. Periwal, T. Baron, P. Gentile, B. Salem, and F. Bassani. Growth strategies to control tapering in Ge nanowires. *APL Materials*, 2(4) :046105, apr 2014.
- [82] K Guilloy, N Pauc, P Gentile, E Robin, and V Calvo. Uniform phosphorus doping of untapered germanium nanowires. *Nanotechnology*, 27(48) :485701, dec 2016.
- [83] Mohanchand Paladugu, Jin Zou, Ya-Nan Guo, Graeme J. Auchterlonie, Hannah J. Joyce, Qiang Gao, H. Hoe Tan, Chennupati Jagadish, and Yong Kim. Novel Growth Phenomena Observed in Axial InAs/GaAs Nanowire Heterostructures. *Small*, 3(11) :1873–1877, nov 2007.
- [84] Kimberly A. Dick, Suneel Kodambaka, Mark C. Reuter, Knut Deppert, Lars Samuelson, Werner Seifert, L. Reine Wallenberg, and Frances M. Ross. The Morphology of Axial and Branched Nanowire Heterostructures. *Nano Letters*, 7(6) :1817–1822, jun 2007.
- [85] Xiao-Long Lü, Xia Zhang, Xiao-Long Liu, Xin Yan, Jian-Gong Cui, Jun-Shuai Li, Yong-Qing Huang, and Xiao-Min Ren. Growth and characterization of GaAs/In_xGa_{1-x}As/-GaAs axial nanowire heterostructures with symmetrical heterointerfaces. *Chinese Physics B*, 22(6) :066101, jun 2013.
- [86] C. Eckhardt, K. Hummer, and G. Kresse. Indirect-to-direct gap transition in strained and unstrained Sn_xGe_{1-x} alloys. *Physical Review B*, 89(16) :165201, apr 2014.
- [87] S.M.Sze and Kwok K.NG. *Physics of semiconductor devices*, volume 3. Wiley, 2007.
- [88] R. Castagné and A. Vapaille. Description of the SiO₂-Si interface properties by means of very low frequency MOS capacitance measurements. *Surface Science*, 28(1) :157–193, nov 1971.

- [89] E. H. Nicollian and A. Goetzberger. The Si-SiO₂ Interface - Electrical Properties as Determined by the Metal-Insulator-Silicon Conductance Technique. *Bell System Technical Journal*, 46(6) :1055–1133, jul 1967.
- [90] Roman Engel-Herbert, Yoontae Hwang, and Susanne Stemmer. Comparison of methods to quantify interface trap densities at dielectric/III-V semiconductor interfaces. *Journal of Applied Physics*, 108(12) :124101, dec 2010.
- [91] Suyog Gupta, Robert Chen, James S. Harris, and Krishna C. Saraswat. Atomic layer deposition of Al₂O₃ on germanium-tin (GeSn) and impact of wet chemical surface pretreatment. *Applied Physics Letters*, 103(24) :241601, dec 2013.
- [92] Randey Pandey, Christian Schulte-Braucks, R. N. Sajjad, Mike Barth, Ram Krishna Ghosh, Ben Grisafe, P. Sharma, Nils von den Driesch, Anurag Vohra, B. Rayner, Roger Loo, Siegfried Mantl, Dan Buca, C-C. Yeh, C-H. Wu, Wilman Tsai, D. Antoniadis, and Suman Datta. Performance benchmarking of p-type In_{0.65}Ga_{0.35}As/GaAs_{0.4}Sb_{0.6} and Ge/Ge_{0.93}Sn_{0.07} hetero-junction tunnel FETs. In *2016 IEEE International Electron Devices Meeting (IEDM)*, pages 19.6.1–19.6.4. IEEE, dec 2016.
- [93] Chen-Yi Su, Ruben Lieten, Petar Bakalov, Wei-Jhih Tseng, Leander Dillemans, Mariela Menghini, Tomas Smets, Jin Won Seo, and Jean-Pierre Locquet. Electrical properties of magnesium oxide layers with different surface pretreatment on high mobility Ge_{1-x}Sn_x and Ge MOS capacitors. *Applied Surface Science*, 291 :31–34, 2014.
- [94] Lanxiang Wang, Shaojian Su, Wei Wang, Xiao Gong, Yue Yang, Pengfei Guo, Guangze Zhang, Chunlai Xue, Buwen Cheng, Genquan Han, and Yee Chia Yeo. Strained germanium-tin (GeSn) p-channel metal-oxide-semiconductor field-effect-transistors (p-MOSFETs) with ammonium sulfide passivation. *Solid-State Electronics*, 83 :66–70, 2013.
- [95] Dian Lei, Wei Wang, Zheng Zhang, Jisheng Pan, Xiao Gong, Gengchiao Liang, Eng Soon Tok, and Yee Chia Yeo. Ge_{0.83}Sn_{0.17} p-channel metal-oxide-semiconductor field-effect transistors : Impact of sulfur passivation on gate stack quality. *Journal of Applied Physics*, 119(2) :0–9, 2016.
- [96] Zou Xiao and Xu Jing-Ping. Impacts of electrical properties and reliability on Ge MOS capacitors with surface pretreatment. In *2009 16th IEEE International Symposium on the Physical and Failure Analysis of Integrated Circuits*, pages 248–251. IEEE, jul 2009.
- [97] Ruilong Xie and Chunxiang Zhu. Effects of Sulfur Passivation on Ge MOS Capacitors with High-k Gate Dielectric. 28(11) :976–979, 2015.
- [98] Yifei Mu, Yuxiao Fang, Ce Zhou Zhao, Chun Zhao, Qifeng Lu, Yanfei Qi, Ruowei Yi, Li Yang, Ivona Z. Mitrovic, Stephen Taylor, and Paul R. Chalker. Total dose effects and bias instabilities of (NH₄)₂S passivated Ge MOS capacitors with Hf_xZr_{1-x}O_y thin films. *IEEE Transactions on Nuclear Science*, 64(12) :2913–2921, 2017.
- [99] Martin M. Frank, Steven J. Koester, Matthew Copel, John A. Ott, Vamsi K. Paruchuri, Huling Shang, and Rainer Loesing. Hafnium oxide gate dielectrics on sulfur-passivated germanium. *Applied Physics Letters*, 89(11) :2–5, 2006.
- [100] C. Merckling, X. Sun, Y. Shimura, A. Franquet, B. Vincent, S. Takeuchi, W. Vandervorst, O. Nakatsuka, S. Zaima, R. Loo, and M. Caymax. Molecular beam deposition of Al₂O₃ on p-Ge(001)/Ge_{0.95}Sn_{0.05} heterostructure and impact of a Ge-cap interfacial layer. *Applied Physics Letters*, 98(19) :192110, may 2011.

- [101] Xiao Gong, Genquan Han, Bin Liu, Lanxiang Wang, Wei Wang, Yue Yang, Eugene Yu-Jin Kong, Shaojian Su, Chunlai Xue, Buwen Cheng, and Yee-Chia Yeo. Sub-400 °C Si₂H₆ Passivation, HfO₂ Gate Dielectric, and Single TaN Metal Gate : A Common Gate Stack Technology for In_{0.7}Ga_{0.3}As and Ge_{1-x}Sn_x CMOS. *IEEE Transactions on Electron Devices*, 60(5) :1640–1648, may 2013.
- [102] E Simoen, B Vincent, and C Merckling. Deep-Level Transient Spectroscopy of MOS Capacitors on GeSn Epitaxial Layers. *ECS Transactions*, 50(5) :279–287, 2012.
- [103] Somya Gupta, Eddy Simoen, Roger Loo, Oreste Madia, Dennis Lin, Clement Merckling, Yosuke Shimura, Thierry Conard, Johan Lauwaert, Henk Vrielinck, and Marc Heyns. Density and Capture Cross-Section of Interface Traps in GeSnO₂ and GeO₂ Grown on Heteroepitaxial GeSn. *ACS Applied Materials and Interfaces*, 8(21) :13181–13186, 2016.
- [104] Stephan Wirths, Daniela Stange, Maria Angela Pampillón, Andreas T. Tiedemann, Gregor Mussler, Alfred Fox, Uwe Breuer, Bruno Baert, Enrique San Andrés, Ngoc D. Nguyen, Jean Michel Hartmann, Zoran Ikonc, Siegfried Mantl, and Dan Buca. High-*k* gate stacks on low bandgap tensile strained ge and gesn alloys for field-effect transistors. *ACS Applied Materials and Interfaces*, 7(1) :62–67, 2015.
- [105] Tzu Hung Liu, Po Yuan Chiu, Yen Chuang, Chia You Liu, Chang Hong Shen, Guang Li Luo, and Jiun Yun Li. High-Mobility GeSn n-Channel MOSFETs by Low-Temperature Chemical Vapor Deposition and Microwave Annealing. *IEEE Electron Device Letters*, 39(4) :468–471, 2018.
- [106] Yung-Chin Fang, Kuen-Yi Chen, Ching-Heng Hsieh, Chang-Chia Su, and Yung-Hsien Wu. N-MOSFETs Formed on Solid Phase Epitaxially Grown GeSn Film with Passivation by Oxygen Plasma Featuring High Mobility. *ACS Applied Materials & Interfaces*, 7(48) :26374–26380, dec 2015.
- [107] S. Gupta, B. Vincent, B. Yang, D. Lin, F. Gencarelli, J. Y.J. Lin, R. Chen, O. Richard, H. Bender, B. Magyari-Kope, M. Caymax, J. Dekoster, Y. Nishi, and K. C. Saraswat. Towards high mobility GeSn channel nMOSFETs : Improved surface passivation using novel ozone oxidation method. *Technical Digest - International Electron Devices Meeting, IEDM*, pages 375–378, 2012.
- [108] L. Liu, R. Liang, J. Wang, and J. Xu. Hole Mobility Enhancement of GeSn/Ge pMOSFETs with an Interlayer Formed by Sn-Assisted Oxynitridation. *ECS Solid State Letters*, 3(11) :Q76–Q78, 2014.
- [109] Masaharu Kobayashi, Gaurav Thareja, Masato Ishibashi, Yun Sun, Peter Griffin, Jim McVittie, Piero Pianetta, Krishna Saraswat, and Yoshio Nishi. Radical oxidation of germanium for interface gate dielectric GeO₂ formation in metal-insulator-semiconductor gate stack. *Journal of Applied Physics*, 106(10) :1–8, 2009.
- [110] R. Prasher, D. Dass, and R. Vaid. Improved Structural and Electric Characteristics of Al/ALD-HfO₂/Ge MOS Capacitor by Germanium Dioxide and Germanium Oxynitride as Interfacial Layer. *ECS Transactions*, 66(4) :315–321, 2015.
- [111] R Zhang, W Chern, X Yu, M Takenaka, J L Hoyt, and S Takagi. High mobility strained-Ge pMOSFETs with 0.7-nm ultrathin EOT using plasma post oxidation HfO₂/Al₂O₃/GeO_x gate stacks and strain modulation. In *2013 IEEE International Electron Devices Meeting*, pages 26.1.1–26.1.4. IEEE, dec 2013.

- [112] Piyush Bhatt, Krishnakali Chaudhuri, Shraddha Kothari, Aneesh Nainani, and Saurabh Lodha. Germanium oxynitride gate interlayer dielectric formed on Ge(100) using decoupled plasma nitridation. *Applied Physics Letters*, 103(17), 2013.
- [113] F. Ji, J. P. Xu, P. T. Lai, C. X. Li, and J. G. Liu. Improved interfacial properties of Ge MOS capacitor with high-k dielectric by using TaON/GeON dual interlayer. *IEEE Electron Device Letters*, 32(2) :122–124, 2011.
- [114] J.P. Xu, X.F. Zhang, C.X. Li, P.T. Lai, and C.L. Chan. Improved Electrical Properties of Ge p-MOSFET With HfO₂ Gate Dielectric by Using TaO_xN_y Interlayer. *IEEE Electron Device Letters*, 29(10) :1155–1158, oct 2008.
- [115] X. F. Zhang, J. P. Xu, C. X. Li, P. T. Lai, C. L. Chan, and J. G. Guan. Improved electrical properties of Ge metal-oxide-semiconductor capacitor with HfTa-based gate dielectric by using TaO_xN_y interlayer. *Applied Physics Letters*, 92(26) :2006–2009, 2008.
- [116] Z. X. Cheng, J. P. Xu, L. Liu, Y. Huang, P. T. Lai, and W. M. Tang. Improved interfacial and electrical properties of Ge MOS capacitor by using TaON/LaON dual passivation interlayer. *Applied Physics Letters*, 109(2) :2–7, 2016.
- [117] Feng Ji, Yong Huang, Lu Liu, P. T. Lai, and Jing-Ping Xu. Improved Interfacial and Electrical Properties of Ge-Based Metal-Oxide-Semiconductor Capacitor With LaTaON Passivation Layer. *IEEE Transactions on Electron Devices*, 61(11) :3608–3612, 2014.
- [118] H. X. Xu, J. P. Xu, C. X. Li, and P. T. Lai. Improved electrical properties of Ge metal-oxide-semiconductor capacitors with high- k HfO₂ gate dielectric by using La₂ O₃ interlayer sputtered with/without N₂ ambient. *Applied Physics Letters*, 97(2), 2010.
- [119] C. X. Li and P. T. Lai. Wide-bandgap high- k Y₂ O₃ as passivating interlayer for enhancing the electrical properties and high-field reliability of n-Ge metal-oxide-semiconductor capacitors with high- k HfTiO gate dielectric. *Applied Physics Letters*, 95(2) :3–6, 2009.
- [120] J. P. Xu, X. F. Zhang, C. X. Li, C. L. Chan, and P. T. Lai. Comparative study of HfTa-based gate-dielectric Ge metal-oxide- semiconductor capacitors with and without AlON interlayer. *Applied Physics A : Materials Science and Processing*, 99(1) :177–180, 2010.
- [121] A. Dimoulas, Y. Panayiotatos, A. Sotiropoulos, P. Tsipas, D. P. Brunco, G. Nicholas, J. Van Steenberg, F. Bellenger, M. Houssa, M. Caymax, and M. Meuris. Germanium FETs and capacitors with rare earth CeO₂/HfO₂ gates. *Solid-State Electronics*, 51(11-12) :1508–1514, 2007.
- [122] Mohamed Aymen Mahjoub, Thibault Haffner, Sébastien Labau, Etienne Eustache, Joris Aubin, Jean-Michel Hartmann, Gérard Ghibaudo, Bernard Pelissier, Franck Bassani, and Bassem Salem. Impact of Wet Treatments on the Electrical Performance of Ge 0.9 Sn 0.1 -Based p-MOS Capacitors. *ACS Applied Electronic Materials*, 1(2) :260–268, feb 2019.
- [123] W.P. Bai, N. Lu, J. Liu, A. Ramirez, D.L. Kwong, D. Wristers, A. Ritenour, L. Lee, and D. Antoniadis. Ge MOS characteristics with CVD HfO₂/sub 2/ gate dielectrics and TaN gate electrode. In *2003 Symposium on VLSI Technology. Digest of Technical Papers (IEEE Cat. No.03CH37407)*, number February, pages 121–122. Japan Soc. Applied Phys, 2015.
- [124] M. Caymax, S. Van Elshocht, M. Houssa, A. Delabie, T. Conard, M. Meuris, M.M. Heyns, A. Dimoulas, S. Spiga, M. Fanciulli, J.W. Seo, and L.V. Goncharova. HfO₂ as gate dielectric on Ge : Interfaces and deposition techniques. *Materials Science and Engineering : B*, 135(3) :256–260, dec 2006.

- [125] Yoshiki Kamata, Yuuichi Kamimuta, Tsunehiro Ino, and Akira Nishiyama. Direct Comparison of ZrO₂ and HfO₂ on Ge Substrate in Terms of the Realization of Ultrathin High- κ Gate Stacks. *Japanese Journal of Applied Physics*, 44(4B) :2323–2329, apr 2005.
- [126] Eugenie Martinez, Emmanuel Nolot, Jean-Paul Barnes, Yann Mazel, Nicolas Bernier, Raja Muthinti, Hemanth Jagannathan, Choonghyun Lee, and Narciso Gambacorti. Germanium out diffusion in SiGe-based HfO₂ gate stacks. *Journal of Vacuum Science & Technology B*, 36(4) :042902, jul 2018.
- [127] J.R. E. H. Nicollian and Brews. *MOS (metal oxide semiconductor) physics and technology*. 1982.
- [128] A. Kahan, J. W. Goodrum, R. S. Singh, and S. S. Mitra. Polarized reflectivity spectra of tetragonal GeO₂. *Journal of Applied Physics*, 42(11) :4444–4446, 1971.
- [129] C. Schulte-Braucks, K. Narimani, S. Glass, N. von den Driesch, J. M. Hartmann, Z. Ikonic, V. V. Afanas'ev, Q. T. Zhao, S. Mantl, and D. Buca. Correlation of Bandgap Reduction with Inversion Response in (Si)GeSn/High-k/Metal Stacks. *ACS Applied Materials & Interfaces*, 9(10) :9102–9109, mar 2017.
- [130] N. Lu, W. Bai, A. Ramirez, C. Mouli, A. Ritenour, M. L. Lee, D. Antoniadis, and D. L. Kwong. Ge diffusion in Ge metal oxide semiconductor with chemical vapor deposition HfO₂ dielectric. *Applied Physics Letters*, 87(5) :051922, aug 2005.
- [131] Wei Wang, Dian Lei, Yuan Dong, Zheng Zhang, Jisheng Pan, Xiao Gong, Eng-Soon Tok, and Yee-Chia Yeo. Kinetics of plasma oxidation of germanium-tin (GeSn). *Applied Surface Science*, 425 :95–99, dec 2017.
- [132] T. Haffner, M. A. Mahjoub, S. Labau, J. Aubin, J. M. Hartmann, G. Ghibaudo, S. David, B. Pelissier, F. Bassani, and B. Salem. Improvement of the electrical performance of Au/Ti/HfO₂/Ge_{0.9}Sn_{0.1} p-MOS capacitors by using interfacial layers. *Applied Physics Letters*, 115(17) :1–6, 2019.
- [133] Herbert B. Michaelson. The work function of the elements and its periodicity. *Journal of Applied Physics*, 48(11) :4729–4733, 1977.
- [134] L Tsetseris and S T Pantelides. Morphology and defect properties of the Ge–GeO₂ interface. *Applied Physics Letters*, 95(26) :262107, dec 2009.
- [135] M Houssa, G Pourtois, M Caymax, M Meuris, M M Heyns, V. V. Afanas'ev, and A. Stesmans. Ge dangling bonds at the (100)Ge/GeO₂ interface and the viscoelastic properties of GeO₂. *Applied Physics Letters*, 93(16) :161909, oct 2008.
- [136] Silvia Baldovino, Alessandro Molle, and Marco Fanciulli. Evidence of dangling bond electrical activity at the Ge/oxide interface. *Applied Physics Letters*, 93(24) :242105, dec 2008.
- [137] W.L Warren, M.R. Shaneyfelt, D.M. Fleetwood, J.R. Schwank, P.S. Winokur, and R.A.B. Devine. Microscopic nature of border traps in MOS oxides. *IEEE Transactions on Nuclear Science*, 41(6) :1817–1827, dec 1994.
- [138] W Füssel, M Schmidt, H Angermann, G Mende, and H. Flietner. Defects at the Si/SiO₂ interface : Their nature and behaviour in technological processes and stress. *Nuclear Instruments and Methods in Physics Research Section A : Accelerators, Spectrometers, Detectors and Associated Equipment*, 377(2-3) :177–183, aug 1996.

- [139] G. V. Luong, S. Trellenkamp, Q. T. Zhao, S. Mantl, and K. K. Bourdelle. Strained Si nanowire GAA n-TFETs for low supply voltages. *EUROSOI-ULIS 2015 - 2015 Joint International EUROSOI Workshop and International Conference on Ultimate Integration on Silicon*, (c) :65–68, 2015.
- [140] K. Narimani, S. Glass, P. Bernardy, N. von den Driesch, Q.T. Zhao, and S. Mantl. Silicon tunnel FET with average subthreshold slope of 55 mV/dec at low drain currents. *Solid-State Electronics*, 143 :62–68, may 2018.
- [141] Genquan Han, Yibo Wang, Yan Liu, Chunfu Zhang, Qian Feng, Mingshan Liu, Shenglei Zhao, Buwen Cheng, Jincheng Zhang, and Yue Hao. GeSn Quantum Well P-Channel Tunneling FETs Fabricated on Si(001) and (111) with Improved Subthreshold Swing. *IEEE Electron Device Letters*, 37(6) :1–1, 2016.
- [142] Christian Schulte-Braucks, Rahul Pandey, Redwan Noor Sajjad, Mike Barth, Ram Krishna Ghosh, Ben Grisafe, Pankaj Sharma, Nils von den Driesch, Anurag Vohra, Gilbert Bruce Rayner, Roger Loo, Siegfried Mantl, Dan Buca, Chih-chieh Yeh, Cheng-hsien Wu, Wilman Tsai, Dimitri A Antoniadis, and Suman Datta. Fabrication, Characterization, and Analysis of Ge/GeSn Heterojunction p-Type Tunnel Transistors. *IEEE Transactions on Electron Devices*, 64(10) :4354–4362, oct 2017.
- [143] Daniel Haehnel, Inga Anita Fischer, Anja Hornung, Ann Christin Koellner, and Joerg Schulze. Tuning the Ge(Sn) tunneling FET : Influence of drain doping, short channel, and Sn content. *IEEE Transactions on Electron Devices*, 62(1) :36–43, 2015.
- [144] Jörg Schulze, Andreas Blech, Arnab Datta, Inga A. Fischer, Daniel Hähnel, Sandra Naasz, Erlend Rolseth, and Eva-Maria Tropper. Vertical Ge and GeSn heterojunction gate-all-around tunneling field effect transistors. *Solid-State Electronics*, 110 :59–64, aug 2015.
- [145] Yue Yang, Shaojian Su, Pengfei Guo, Wei Wang, Xiao Gong, Lanxiang Wang, Kain Lu Low, Guangze Zhang, Chunlai Xue, Buwen Cheng, Genquan Han, and Yee-Chia Yeo. Towards direct band-to-band tunneling in P-channel tunneling field effect transistor (TFET) : Technology enablement by Germanium-tin (GeSn). In *2012 International Electron Devices Meeting*, pages 16.3.1–16.3.4. IEEE, dec 2012.
- [146] Erlend G Rolseth, Andreas Blech, Inga A Fischer, Youssef Hashad, Roman Koerner, Konrad Kosteki, Aleksei Kruglov, V S Senthil Srinivasan, Mathias Weiser, Torsten Wendav, Kurt Busch, and Joerg Schulze. Device performance tuning of Ge gate-all-around tunneling field effect transistors by means of GeSn : Potential and challenges. pages 57–65, 2017.
- [147] Kaizhen Han, Ying Wu, Yi Chiau Huang, Shengqiang Xu, Annie Kumar, Eugene Kong, Yuye Kang, Jishen Zhang, Chengkuan Wang, Haiwen Xu, Chen Sun, and Xiao Gong. First Demonstration of Complementary FinFETs and Tunneling FinFETs Co-Integrated on a 200 mm GeSnOI Substrate : A Pathway towards Future Hybrid Nano-electronics Systems. In *2019 Symposium on VLSI Technology*, pages T182–T183. IEEE, jun 2019.
- [148] M. T. Björk, J. Knoch, H. Schmid, H. Riel, and W. Riess. Silicon nanowire tunneling field-effect transistors. *Applied Physics Letters*, 92(19), 2008.
- [149] Aaron L. Vallett, Sharis Minassian, Phil Kaszuba, Suman Datta, Joan M. Redwing, and Theresa S. Mayer. Fabrication and Characterization of Axially Doped Silicon Nanowire Tunnel Field-Effect Transistors. *Nano Letters*, 10(12) :4813–4818, dec 2010.
- [150] Daniele Leonelli, Anne Vandooren, Rita Rooyackers, Anne S. Verhulst, Stefan De Gendt, Marc M. Heyns, and Guido Groeseneken. Silicide Engineering to Boost Si tunnel transistor drive current. *Japanese Journal of Applied Physics*, 50(4 PART 2), 2011.

- [151] V. Brouzet, B. Salem, P. Periwal, G. Rosaz, T. Baron, F. Bassani, P. Gentile, and G. Ghibaudo. Fabrication and characterization of silicon nanowire p-i-n MOS gated diode for use as p-type tunnel FET. *Applied Physics A*, 121(3) :1285–1290, nov 2015.
- [152] V. Brouzet, B. Salem, P. Periwal, R. Alcotte, F. Chouchane, F. Bassani, T. Baron, and G. Ghibaudo. Fabrication and electrical characterization of homo- and hetero-structure Si/SiGe nanowire Tunnel Field Effect Transistor grown by vapor–liquid–solid mechanism. *Solid-State Electronics*, 118 :26–29, apr 2016.
- [153] A. Vandooren, D. Leonelli, R. Rooyackers, A. Hikavy, K. Devriendt, M. Demand, R. Loo, G. Groeseneken, and C. Huyghebaert. Analysis of trap-assisted tunneling in vertical Si homo-junction and SiGe hetero-junction Tunnel-FETs. *Solid-State Electronics*, 83 :50–55, 2013.
- [154] Son T. Le, P. Jannaty, Xu Luo, A. Zaslavsky, Daniel E. Perea, Shadi A. Dayeh, and S. T. Picraux. Axial SiGe Heteronanowire Tunneling Field-Effect Transistors. *Nano Letters*, 12(11) :5850–5855, nov 2012.
- [155] Felipe S. Neves, Paula G.D. Agopian, Joao Antonio Martino, Bogdan Cretu, Rita Rooyackers, Anne Vandooren, Eddy Simoen, Aaron Voon Yew Thean, and Cor Claeys. Low-Frequency Noise Analysis and Modeling in Vertical Tunnel FETs with Ge Source. *IEEE Transactions on Electron Devices*, 63(4) :1658–1665, 2016.
- [156] Ryo Matsumura, Takumi Katoh, Shinichi Takagi, Ryotaro Takaguchi, and Mitsuru Takenaka. Performance enhancement of Ge-on-Insulator tunneling FETs with source junctions formed by low-energy BF₂ ion implantation. *Japanese Journal of Applied Physics*, 57(4S) :04FD15, 2018.
- [157] Tae-eon Bae, Yuki Wakabayashi, Ryosho Nakane, Mitsuru Takenaka, and Shinichi Takagi. Effects of annealing gas and drain doping concentration on electrical properties of Ge-source/Si-channel heterojunction tunneling FETs. *Japanese Journal of Applied Physics*, 57(4S) :04FD11, apr 2018.
- [158] Shadi A. Dayeh, Jianyu Huang, Aaron V. Gin, and S. T. Picraux. Synthesis, fabrication, and characterization of Ge/Si axial nanowire heterostructure tunnel FETs. *2010 10th IEEE Conference on Nanotechnology, NANO 2010*, (111) :238–241, 2010.
- [159] Hung-yu Ye, Huang-Siang Lan, and Chee Wee Liu. Electron Mobility in Junctionless Ge Nanowire NFETs. *IEEE Transactions on Electron Devices*, 63(11) :4191–4195, nov 2016.
- [160] Hung-Yu Ye, Chia-Che Chung, and C. W. Liu. Mobility Calculation of Ge Nanowire Junctionless and Inversion-Mode Nanowire NFETs With Size and Shape Dependence. *IEEE Transactions on Electron Devices*, 65(12) :5295–5300, dec 2018.
- [161] Yann-Michel Niquet and Christophe Delerue. Carrier mobility in strained Ge nanowires. *Journal of Applied Physics*, 112(8) :084301, oct 2012.
- [162] F. A. Trumbore and A. A. Tartaglia. Resistivities and Hole Mobilities in Very Heavily Doped Germanium. *Journal of Applied Physics*, 29(10) :1511–1511, oct 1958.
- [163] W. G. Spitzer, F. A. Trumbore, and R. A. Logan. Properties of Heavily Doped n-Type Germanium. *Journal of Applied Physics*, 32(10) :1822–1830, oct 1961.
- [164] Sheng S Li and W Robert Thurber. The dopant density and temperature dependence of electron mobility and resistivity in n-type silicon. *Solid-State Electronics*, 20(7) :609–616, jul 1977.

- [165] Sheng S. Li. The dopant density and temperature dependence of hole mobility and resistivity in boron doped silicon. *Solid-State Electronics*, 21(9) :1109–1117, sep 1978.
- [166] Luca De Michielis, Livio Lattanzio, and Adrian M. Ionescu. Understanding the superlinear onset of tunnel-FET output characteristic. *IEEE Electron Device Letters*, 33(11) :1523–1525, 2012.
- [167] K Guilloy. Germanium déformé pour l'émission de lumière. *Université Grenoble Alpes*, 2016.
- [168] S. M. Sze and J. C. Irvin. Resistivity, mobility and impurity levels in GaAs, Ge, and Si at 300°K. *Solid State Electronics*, 11(6) :599–602, 1968.
- [169] H. D. ORCHISTON. Adsorption of Water Vapor. *Soil Science*, 79(3) :221–224, 1955.
- [170] Y Wu, J Xiang, C Yang, W Lu, and C M Lieber. Single-crystal metallic nanowires and metal/semiconductor nanowire heterostructures. *Nature*, 430(1992) :61–65, 2004.
- [171] Walter M. Weber, Lutz Geelhaar, Andrew P. Graham, Eugen Unger, Georg S. Duesberg, Maik Liebau, Werner Pamler, Caroline Chèze, Henning Riechert, Paolo Lugli, and Franz Kreupl. Silicon-Nanowire Transistors with Intruded Nickel-Silicide Contacts. *Nano Letters*, 6(12) :2660–2666, dec 2006.
- [172] Yung Chen Lin, Yu Chen, Di Xu, and Yu Huang. Growth of nickel silicides in Si and Si/SiOx core/shell nanowires. *Nano Letters*, 10(11) :4721–4726, 2010.
- [173] N. S. Dellas, S. Minassian, J. M. Redwing, and S. E. Mohny. Formation of nickel germanide contacts to Ge nanowires. *Applied Physics Letters*, 97(26) :26–29, 2010.
- [174] F. Thissandier, P. Gentile, N. Pauc, T. Brousse, G. Bidan, and S. Sadki. Tuning silicon nanowires doping level and morphology for highly efficient micro-supercapacitors. *Nano Energy*, 5 :20–27, 2014.
- [175] ASM International. Alloy Phase Diagrams Provisional. *Bulletin of Alloy Phase Diagrams*, 3(3) :376–402, dec 1982.
- [176] Nemanja Tošković, Duško Minić, Milena Premović, Dragan Manasijević, Aleksandar Djordjević, and Aleksandar Marković. Experimental Investigation of the Ternary Ge-Sn-In and Ge-Sn-Zn Systems. *Journal of Phase Equilibria and Diffusion*, 39(6) :933–943, dec 2018.
- [177] Bai Qing Xue, Hu Dong Chang, Bing Sun, Sheng Kai Wang, and Hong Gang Liu. The impact of HCl precleaning and sulfur passivation on the Al₂O₃/Ge interface in Ge metal-oxide-semiconductor capacitors. *Chinese Physics Letters*, 29(4) :2–5, 2012.
- [178] H. Seo, K. B. Chung, J. P. Long, and G. Lucovsky. Preparation of Native Oxide and Carbon-Minimized Ge Surface by NH₄OH-Based Cleaning for High-k-Ge MOS Gate Stacks. *Journal of The Electrochemical Society*, 156(11) :H813, 2009.
- [179] C. Mahata, M. K. Bera, T. Das, S. Mallik, M. K. Hota, B. Majhi, S. Verma, P. K. Bose, and C. K. Maiti. Charge trapping and reliability characteristics of sputtered Y₂O₃ high-k dielectrics on N- and S-passivated germanium. *Semiconductor Science and Technology*, 24(8) :085006, aug 2009.
- [180] Annelies Delabie, David P. Brunco, Thierry Conard, Paola Favia, Hugo Bender, Alexis Franquet, Sonja Sioncke, Wilfried Vandervorst, Sven Van Elshocht, Marc Heyns, Marc Meuris, Eunji Kim, Paul C. McIntyre, Krishna C. Saraswat, James M. LeBeau, Joe-l Cagnon, Susanne Stemmer, and Wilman Tsai. Atomic Layer Deposition of Hafnium Oxide

- on Ge and GaAs Substrates : Precursors and Surface Preparation. *Journal of The Electrochemical Society*, 155(12) :H937, 2008.
- [181] M. Althobaiti, S. Mather, N. Sedghi, V. R. Dhanak, I. Z. Mitrovic, S. Hall, and P. R. Chalker. Hafnia and alumina on sulphur passivated germanium. *Vacuum*, 122 :306–309, 2015.
- [182] Nan Wu, Qingchun Zhang, Chunxiang Zhu, Chia Chin Yeo, S. J. Whang, D. S H Chan, M. F. Li, Byung Jin Cho, Albert Chin, Dim Lee Kwong, A. Y. Du, C. H. Tung, and N. Balasubramanian. Effect of surface NH₃ anneal on the physical and electrical properties of HfO₂ films on Ge substrate. *Applied Physics Letters*, 84(19) :3741–3743, 2004.
- [183] L.M. Terman. An investigation of surface states at a silicon/silicon oxide interface employing metal-oxide-silicon diodes. *Solid-State Electronics*, 5(5) :285–299, sep 1962.
- [184] Genquan Han, Shaojian Su, Lanxiang Wang, Wei Wang, Xiao Gong, Yue Yang, Ivana, Pengfei Guo, Cheng Guo, Guangze Zhang, Jisheng Pan, Zheng Zhang, Chunlai Xue, Buwen Cheng, and Yee-Chia Yeo. Strained germanium-tin (GeSn) N-channel MOSFETs featuring low temperature N⁺/P junction formation and GeSnO₂ interfacial layer. *2012 Symposium on VLSI Technology (VLSIT)*, pages 97–98, 2012.

Listes des publications scientifiques et des conférences.

Publications scientifiques :

[1] **T. Haffner**, M. Zeghouane, F. Bassani, P. Gentile, A. Gassenq, F. Chouchane, N. Pauc, E. Martinez, E. Robin, S. David, T. Baron, and B. Salem, "Growth of Ge_xSn_x Nanowires by Chemical Vapor Deposition via Vapor-Liquid-Solid Mechanism Using GeH_4 and $SnCl_4$ ". Phys. Status Solidi 215, 1700743 (2018).

[2] **T. Haffner**, M.A. Mahjoub, S. Labau, J. Aubin, J.M. Hartmann, G. Ghibaudo, S. David, B. Pelissier, F. Bassani, and B. Salem "Improvement of the electrical performance of $Au/Ti/HfO_2/Ge_{0.9}Sn_{0.1}$ p-MOS capacitors by using interfacial layers" Appl. Phys. Lett. 115, 1 (2019).

[3] M.A. Mahjoub, **T. Haffner**, S. Labau, E. Eustache, J. Aubin, J.-M. Hartmann, G. Ghibaudo, B. Pelissier, F. Bassani, and B. Salem "Impact of Wet Treatments on the Electrical Performance of $Ge_{0.9}Sn_{0.1}$ -Based p-MOS Capacitors" ACS Appl. Electron. Mater. 1, 260 (2019).

Conférences nationales et internationales :

T. Haffner, F. Bassani, P. Gentile, A. Gassenq, N. Pauc, et al.. Elaboration et caractérisation de nanofils $Ge_{1-x}Sn_x$ par CVD via le mécanisme VLS. Journées Nationales des Nanofils Semiconducteurs, J2N 2017, 2017, Grenoble, France, **poster**.

T. Haffner, F. Bassani, M. Zeghouane, S. David, P. Gentile, et al.. Sn incorporation in vapor-liquid-solid Ge NWs grown by chemical vapor deposition. 2017 EMRS Fall Meeting, 2017, Warsaw, Poland, **poster**.

T. Haffner, F. Bassani, P. Gentile, A. Gassenq, N. Pauc, et al.. "Elaboration and caractérisation of GeSn nanowires by chemical vapor deposition via the vapor liquid solid mechanism". Journées de la Matière Condensée, JMC 2018, 2018, Grenoble, France, **poster**.

T. Haffner, F. Bassani, P. Gentile, A. Gassenq, N. Pauc, et al.. Growth of Germanium-Tin nanowires by Chemical Vapor Deposition via the VLS mechanism. EMRS Fall meeting 2018, 2018, Varsovie, Poland, **oral**.

T. Haffner, F. Bassani, P. Gentile, N. Pauc, E. Martinez, et al.. Growth and electrical properties of in-situ doped GeSn nanowires for low power tunnel Field Effect Transistor. 2019 International Conference on Solid State Devices and Materials (SSDM2019), 2019, Nagoya, Japan, **oral**.