HAL
open science

Exploration, conception et mise en œuvre de circuit de pilotage pour micro-écrans à LED GaN

Yoann Seauve

To cite this version:

Yoann Seauve. Exploration, conception et mise en œuvre de circuit de pilotage pour micro-écrans à LED GaN. Micro et nanotechnologies/Microélectronique. Université Grenoble Alpes [2020-..], 2020. Français. NNT : 2020GRALT069 . tel-03206480

HAL Id: tel-03206480

https://theses.hal.science/tel-03206480v1

Submitted on 23 Apr 2021

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Communauté UNIVERSITÉ Grenoble Alpes

THÈSE

Pour obtenir le grade de

DOCTEUR DE LA COMMUNAUTE UNIVERSITE GRENOBLE ALPES

Spécialité : **NANO ELECTRONIQUE ET NANO TECHNOLOGIES**

Arrêté ministériel : 25 mai 2016

Présentée par

Yoann SEAUVE

Thèse dirigée par **Gilles Sicard,** Ingénieur de recherche, HDR, CEA-LETI, encadrée par **Margaux Vigier,** Ingénieure de recherche, CEA-LETI, et **Thomas Pilloix,** Ingénieur de recherche, CEA-LETI.

préparée au sein du **Laboratoire d'Electronique et des Technologies de l'Information, CEA-LETI** dans **l'école doctorale EEATS**

Exploration, conception et mise en œuvre de nouveaux circuits de pilotage pour micro-écrans à LED GaN.

Thèse soutenue publiquement le **8 décembre 2020**,
devant le jury composé de :

Pr. Raphaël CLERC
Laboratoire Hubert Curien – Université Jean Monnet de Saint-Etienne, Président du jury
Pr. Dominique GINHAC
Laboratoire ImViA – Université de Bourgogne, Rapporteur
Pr Wilfried UHRING
Laboratoire ICube - UMR 7357 – Université de Strasbourg, Rapporteur
Dr. François Templier
Ingénieur de recherche HDR, CEA-LETI, Grenoble, France, Examinateur
Dr. Gilles Sicard
Ingénieur de recherche HDR, CEA-LETI, Grenoble, France, Directeur de thèse
Mme. Margaux Vigier
Ingénieure de recherche, CEA-LETI, Grenoble, France, Invitée encadrante
M. Thomas Pilloix
Ingénieur de recherche, CEA-LETI, Grenoble, France, Invité encadrant
Dr. Rose-marie SAUVAGE
Responsable Innovation, Agence de l'Innovation de Défense, Invitée

Remerciements

Je remercie sincèrement Gilles Sicard, Margaux Vigier, et Thomas Pilloix pour l'encadrement de ces travaux de thèse. Leurs conseils éclairés et remarques toujours constructives m'ont été précieux pour mener à bien cette thèse.

Merci à Raphael Clerc, Dominique Ginhac, et Wilfried Uhring de m'avoir fait l'honneur de constituer mon jury de thèse, respectivement en tant que président de jury et rapporteurs. Merci également à François Templier d'avoir pris part à ce jury en tant qu'examinateur.

Je remercie Fabrice Guellec de m'avoir accueilli au sein du laboratoire L3I durant ces trois années. Merci également à tous les membres du laboratoire permanents et non permanents, pour leur accueil chaleureux, leur bonne humeur, et l'aide qu'ils ont pu m'apporter à tous niveaux.

Enfin merci à tous les autres qu'il me serait difficile de nommer sans oublis, mais qui ont participé de près ou de loin, et qui m'ont permis d'arriver à ce résultat.

Table des matières

Table des figures **viii**

Introduction générale **ix**

I Introduction **1**

1 Fonctionnement d'un micro-écran **2**
1.1 Structure générale 2
1.2 Différentes technologies de micro-écrans 3
1.2.1 LCD 4
1.2.2 DMD 5
1.2.3 LBS 6
1.2.4 LED 7
1.3 Mécanisme de contrôle d'un micro-écran à LEDs 7
1.3.1 Matrices passives 7
1.3.2 Matrices actives 9

2 Cas d'emplois typiques des différents micro-écrans **11**
2.1 Projection 11
2.2 Réalité virtuelle 12
2.3 Réalité augmentée 14

3 Diodes électro luminescentes (LEDs) **16**
3.1 Physique de la LED 16
3.1.1 Phénomène d'électroluminescence 16
3.1.2 Jonctions 17
3.1.3 Puits quantiques 18
3.2 Fabrication des LEDs GaN 19
3.2.1 Structure de la LED GaN 19
3.2.2 Méthode de production 19
3.3 Comparaison des technologies LED 21
3.3.1 LEDs organiques 21

3.3.2 LEDs GaN 22
3.3.3 Adéquations entre technologie LED et application des micro-écrans . . 24

II Micro-écrans à LEDs GaN pour réalité augmentée 26

4 Acheminement des données 28
4.1 Débit de données nécessaire 28
4.2 Définition de régions d'intérêt 29
4.3 Méthode de sous résolution 31
4.3.1 Fonctionnement proposé pour les contrôleurs de lignes et de colonnes . 31
4.3.2 Sélecteur simple 33
4.3.3 Sélecteur de colonnes avec mémorisation 35
4.3.4 Conclusion 37

5 Architectures de circuits pixels 39
5.1 Pilotage en tension 39
5.2 Pilotage courant 42
5.2.1 Programmation en tension 43
5.2.2 Programmation en courant 44
5.3 Pilotage PWM 47

6 Développement d'un circuit pixel faible pas 49
6.1 Objectif et ressources technologiques 49
6.1.1 Circuit de pilotage compact 49
6.1.2 Technologie CoolLed 50
6.1.3 Modèles de composants utilisés 53
6.2 Architecture du circuit pixel 53
6.2.1 Pilotage PWM avec source de courant 53
6.2.2 Interrupteur 5V 55
6.2.3 Source de courant 57
6.3 Signal PWM 62
6.3.1 Signal analogique 63
6.3.2 Signal numérique 66
6.3.3 Mémoire dans le pixel 69
6.3.4 Solution retenue 73
6.4 Implémentation 75
6.4.1 Pixel 3D 76
6.4.2 Implémentation en matrice 83

7 Conclusion 91

III Application de transmission de données **93**

8 Introduction **94**

9 Communication en lumière visible (VLC) **96**
9.1 Principe de fonctionnement 96
9.2 Modulation OFDM 97
9.3 Émetteurs mono LED 102
9.4 Émetteur matricé 103

10 Conception d'un circuit pixel binaire **105**
10.1 LEDs utilisées 106
10.2 Dynamique de tension LED 110
10.2.1 Extinction totale 110
10.2.2 Extinction partielle 112
10.3 Constitution du circuit pixel 114
10.3.1 Source de courant 114
10.3.2 Mécanisme d'extinction 117
10.4 Accélération de l'allumage 119
10.4.1 Principe de fonctionnement 119
10.4.2 Dimensionnement 123
10.4.3 Limitations 125
10.4.4 Gestion du temps de rechargement 126

11 Fonctionnement matriciel **129**
11.1 Sélection des pixels à allumer 130
11.1.1 Groupes de puissance de 2 130
11.1.2 Pixels indépendants 132

12 Dimensionnement du circuit pixel **134**
12.1 Méthode de dimensionnement 136
12.2 Alimentation 137
12.3 Estimation de la linéarité 139
12.3.1 Méthode employée 139
12.3.2 Résultats 140
12.4 Pixel retenu 145

13 Interférences entre pixels **147**
13.1 Utilisation de sous-pixels – principe du control en ping-pong 149

14 Conclusion **151**

Conclusion et perspectives **153**

Publications **157**

Bibliographie **167**

Table des figures

1.1 Décomposition d'une image en pixels 2
1.2 Micro-écran comparé à une pièce de monnaie 3
1.3 Constitution générale d'un micro-écran LCD de type transmissif 4
1.4 Schéma de principe d'une cellule à cristaux liquides 5
1.5 Structure d'un micro-écran DMD 6
1.6 Structure d'un micro-écran LBS 6
1.7 Structure d'un micro-écran à LEDs 7
1.8 Structure d'un écran LED à matrice passive 8
1.9 Balayage de type "rolling shutter" d'un écran passif 9
1.10 Structure d'un écran LED à matrice active 9
1.11 Balayage de type "rolling shutter" d'un écran actif 10

2.1 Exemple de projecteur en fonctionnement (a), et structure du système (b) . . 11
2.2 Exemple de casques de réalité virtuelle (a), et structure d'un tel système (b) . . 12
2.3 Exemple de lunettes de réalité augmentée 14
2.4 Structure d'un système de réalité augmentée utilisant une lame semi réfléchissante (a), ou un guide d'onde (b) 15

3.1 Description d'une homo jonction 18
3.2 Diagramme de bande simplifié d'une double hétérojonction, avec formation d'un puit quantique 19
3.3 Illustration simplifiée du procédé de production des LEDs GaN en technologie planaire 20
3.4 Exemple de micro-écrans OLED présentés par [37] et [11] 22
3.5 Efficacité quantique extérieure et luminance pour des LEDs de différents dimensions [42] 23
3.6 Exemple de micro-écrans à LEDs GaN présentés par [4] et [45] 24
3.7 Evolution des luminances rapportées dans la littérature 27

4.1 Affichages classique (a), et avec une définition réduite (b) pour la vision périphérique, par rapport au positionnement de la zone de vision fovéale 30
4.2 Schéma de principe du mécanisme de distribution des données 31

4.3 Compression et décompression d'une image par sous résolution des régions d'intérêt moindre . . . 32
4.4 Répartition de 4 données sous résolues sur 7 pixels . . . 32
4.5 Sélecteur de colonnes permettant la définition de macro colonnes . . . 33
4.6 Fonctionnement d'un contrôleur de colonnes permettant la définition de macro colonnes . . . 34
4.7 Affichage d'une image multi résolution avec une configuration par image . . . 34
4.8 Affichage d'une image multi résolution avec une nouvelle configuration par ligne 35
4.9 Découpage en macro pixels impossible avec des copies de lignes entières . . . 35
4.10 Affichage d'une image compressée avec mémorisation inter lignes . . . 36
4.11 Sélecteur de colonnes avec fonction de mémorisation . . . 36
4.12 Image sous résolue nécessitant un sélecteur avec mémorisation pour l'affichage de la seconde ligne . . . 37
4.13 Fonctionnement d'un contrôleur de colonnes avec fonction de mémorisation de données . . . 37
4.14 Exemple de définition de sous résolution . . . 38

5.1 Structure d'un circuit pixel avec pilotage en tension . . . 40
5.2 Caractéristiques électro-optiques d'une LED GaN . . . 41
5.3 Contrôle en tension avec alimentations résistives . . . 41
5.4 Structure d'un circuit pixel avec pilotage en courant et programmation en tension 43
5.5 Structure d'un circuit pixel avec pilotage en courant et programmation en courant 45
5.6 Pixel à programmation en courant durant les phases de programmation (a), et fonctionnement (b) . . . 45
5.7 Séquence d'affichage PWM d'une trame . . . 47
5.8 Exemple de structure d'un circuit de pilotage PWM avec source de courant . . 48

6.1 Evolution de l'encombrement des pixels rapportés dans la littérature . . . 50
6.2 Vue en coupe simplifiée des principales étapes d'association LED/circuit dans un procédé CoolLed . . . 51
6.3 Transistors GO1, GO2, et GO2 en dimensions minimum . . . 53
6.4 Caractéristiques de LEDs GaN planaires [17] . . . 54
6.5 Dispersion des caractéristiques électro-optiques pour un ensemble de LEDs GaN [17] . . . 54
6.6 Structure de circuit de pilotage pwm utilisée pour le circuit pixel 3D . . . 55
6.7 Domaines d'alimentations raccordés par la masse . . . 56
6.8 Domaines d'alimentations raccordés par V_{DD} . . . 56
6.9 Evolution du courant généré par t1 en fonction de sa tension grille source . . 59
6.10 Fuites de grilles en fonction de la tension V_{gs} pour des transistors GO1 et GO2 60
6.11 Fuites d'interrupteurs fermés en fonction de la tension Vds pour des transistors GO1 et GO2 . . . 60
6.12 Programmation en courant avec différentes valeurs de capacité de stockage . 62
6.13 Représentation schématique de la séquence de control des pixels d'une matrice 63

6.14 Pixel à PWM analogique, architecture générale (a),chronogramme de génération PWM (b) 64
6.15 Implémentation d'un générateur PWM sans amplificateur différentiel 64
6.16 Courant de fuite pour un transistor GO2 échantillonnant un signal avec une dynamique de 1 V 66
6.17 Pixel PWM avec mémorisation sur 1 bit 67
6.18 Séquence de contrôle pixel PWM avec un rafraichissement par LSB 67
6.19 Exemple de découpage en période de types BCM pour un signal codé sur 4 bits 68
6.20 Estimation d'encombrement d'un point mémoire 6t en GO2 69
6.21 Estimation d'encombrement d'un point mémoire 6t en GO1 70
6.22 Courant pixel en fonction du potentiel du signal PWM 71
6.23 Circuit pixel acceptant le signal d'un point mémoire GO1 (a), estimation d'encombrement (b) 71
6.24 Fonctionnement du pixel avec point mémoire GO1 lors d'une extinction . . . 72
6.25 Principe de répartition des données dans une mémoire partagée par deux pixels 73
6.26 Séquence d'écritures pour affichage BCM à flux constant 74
6.27 Chronogramme des signaux de contrôle durant un temps LSB, pour un signal BCM à flux constant 75
6.28 Circuit pixel retenu et points de fonctionnement retenus pour l'implémentation 76
6.29 Répartition du pixel sur 3 niveaux, découpage du circuit (a), constitution du circuit 3D (b) 77
6.30 Couche circuit 2 avec un transistor G03 en dimensions minimales 77
6.31 Comparaison de la structure des transistors Bulk et SOI 78
6.32 Comparaison des courants de drain d'un transistor GO2 avec une back-gate connectée à la grille ou à la masse 78
6.33 Seconde couche circuit avec différentes dimensions du transistor G03 79
6.34 Densité de courant permise par la couche 2 pour différents pas pixel 80
6.35 Encombrement couche 3 avec une capacité de stockage mixte MOS / MOM, pour un circuit en dimensions minimum 81
6.36 Troisième couche circuit dimensionnée pour différents courants 82
6.37 Densité de courant permise par chaque couche circuit en fonction du pas pixel 82
6.38 Estimation d'encombrement de routage des signaux au travers de la matrice . 83
6.39 Etude d'établissement de I_{pix} durant la calibration d'un pixel : circuit simulé (a), résultats de simulation (b) 85
6.40 Structure classique d'une cellule mémoire 6t 85
6.41 Etablissement du signal "Data" distribué sur une colonne de 1080 pixels, avec une source de tension idéale 86
6.42 Représentation d'un barreau métallique 87
6.43 Chute de tension maximum sur $V_{cathode}$ pour un pas pixel de 2 μm 88
6.44 Association du micro-écran à une carte PCB 89
6.45 Construction schématique du circuit en trois couches sans TSV (a), et avec (b) 89

6.46 Evolution de la tension d'alimentation au travers de la matrice sans reprise d'alimentation (a), et avec (b) 90

7.1 Performances classiquement rapportées pour des micro-écrans GaN et OLED, comparées aux performances simulées pour le pixel proposé 92

8.1 Composition du spectre électro-magnétique [82] 95

9.1 Schéma de principe d'un émetteur/récepteur utilisant une modulation IQ . . 97
9.2 Schéma de principe d'un ensemble émetteur/récepteur de type VLC 97
9.3 Illustration d'une transmission au travers d'un canal présentant une réflexion (a), réponse impulsionnelle du canal (b) 98
9.4 Sommation du signal transmis et d'un écho 98
9.5 Influence de la durée des symboles sur l'imprtance des interférences 99
9.6 Influence de la réponse du canal de transmission en fonction de la vitesse de cette dernière 99
9.7 Formes temporelle et spectrale d'un symbole sinusoidat de durée $T_{symbole}$ . . 100
9.8 Superposition des spectres de différents sous-canaux d'une transmission OFDM100
9.9 Structure d'un ensemble émetteur et récepteur utilisant l'OFDM 101

10.1 Structure générale du pixel VLC 106
10.2 Caractéristique électrique des LEDs de différentes dimensions [17] 107
10.3 Modèle électrique de jonction d'une LED GaN de 8 μm 108
10.4 Comparaison du courant prédit par le model de LED de 8 μm avec celui mesuré108
10.5 Deux cas extrêmes pour lesquels le courant de la capacité parasite ne traverse pas la résistance série (A), ou la traverse dans son intégralité (B) 109
10.6 Comportement simulé des deux configurations de modèles de LED 109
10.7 Caractéristiques d'émission des LEDs de différentes dimensions [17] 110
10.8 Pixel à extinction totale 111
10.9 Fonctionnement d'un pixel à extinction totale idéal 111
10.10 Tensions appliquées aux bornes de la LED pour une extinction complète (a), et un extinction partielle (b) 112
10.11 Pilotage des LEDs en extinction partielle avec une tension de cathode distincte de la masse du circuit 113
10.12 Circuit d'évaluation de programmation d'une source de courant 115
10.13 Établissement du courant au travers de la source lors de sa programmation . . 115
10.14 Pixels avec distribution permanente de la consigne de courant 116
10.15 Comportement des LEDs pilotées par un courant intermittent 118
10.16 Mécanisme d'extinction partielle du pixel 119
10.17 Implémentation d'une capacité négative 120
10.18 Schéma de principe du pixel avec le mécanisme de compensation proposé . . 121
10.19 Fonctionnement du pixel proposé sur un cycle allumage extinction 123

10.20 Courant I_{LED} lors d'une phase d'allumage pour des valeurs C_{comp} allant de 800 fF à 1pf . . . 125
10.21 Extinction du pixel, et rechargement du condensateur de compensation . . . 126
10.22 Circuit de rechargement . . . 126
10.23 Evolution du potentiel du nœud A durant le rechargement du condensateur de compensation, avec un circuit idéal . . . 127
10.24 Impact de la transconductance du circuit de rechargement sur l'évolution du potentiel V_A . . . 128

11.1 Fonctionnements schématiques des rafraichissements "rolling shutter" (a) et "global shutter" (b) . . . 129
11.2 Exemple de répartition des pixels par groupes en puissance de 2, pour une entrée sur 6 bits . . . 131
11.3 Exemple de répartition thermométrique des pixels allumés pour une entrée sur 6 bits . . . 132

12.1 Schéma électrique du circuit pixel . . . 135
12.2 Estimation d'encombrement des éléments de taille fixe du pixel . . . 135
12.3 Positionnement des plots d'alimentation par rapport à la matrice de LEDs . . . 137
12.4 Évolution de la tension d'alimentation au travers de la matrice de pixels . . . 138
12.5 Différence de tension d'alimentation entre les pixels et leur référence de courant 139
12.6 Circuit d'évaluation de gm_{Ts1} et σI . . . 140
12.7 Tensions appliquées aux différents transistors dimensionnés . . . 141
12.8 Encombrement du circuit pixel avec V_A = 2,7 V . . . 141
12.9 Évaluation de la linéarité de conversion avec V_A = 2,8 V . . . 142
12.10 Évaluation de la linéarité de conversion avec V_A = 2,9 V . . . 143
12.11 Évaluation de la linéarité de conversion avec V_A = 3 V . . . 144
12.12 Évaluation de la linéarité de conversion avec V_A = 3.1 V . . . 145
12.13 Fonctionnement du circuit pixel avec le dimensionnement retenu . . . 145
12.14 Layout préliminaire du circuit pixel VLC retenu . . . 146

13.1 Sommation de deux symboles "1" indépendants . . . 147
13.2 Émission de deux symboles "1" successifs par un même pixel . . . 148
13.3 Différentes fenêtres d'analyse associées à un symbole par le récepteur . . . 148
13.4 Déformation du signal émis par rapport à un symbole isolé, avec un début de fenêtre d'analyse à 3 ns (a) et 3,35 ns (b) . . . 149
13.5 Structure et contrôle d'un pixel comprenant deux sous-pixels . . . 149

Introduction générale

Les diodes électroluminescentes (LEDs) sont utilisées dans divers domaines d'applications depuis déjà plusieurs décennies. Tout d'abord essentiellement cantonnées à la constitution de témoins lumineux, ces diodes sont aujourd'hui utilisées dans des domaines variés, tels que l'éclairage, les télécommunications, ou encore l'affichage. Les avancées récentes dans le domaine de la fabrication de LEDs Inorganiques permettent la production de LEDs GaN à l'échelle micrométrique. Ces composants optiques, jusqu'ici produits uniquement dans des dimensions importantes, peuvent être associés à un circuit de pilotage CMOS afin de produire des micro-écrans. Les micro-LEDs produites à partir de GaN atteignent de très hautes luminances, avec un meilleur rendement que leurs équivalents organiques, et une vitesse de commutation bien supérieure aux autres technologies LEDs généralement utilisées à l'échelle micrométrique. De tels dispositifs constituent un élément essentiel pour la production d'équipements de réalité augmentée par exemple, qui nécessitent des solutions d'affichages à la fois compactes et de forte luminance.

Cependant, les LEDs GaN présentent des caractéristiques électriques spécifiques différentes de celles des autres technologies LED, et doivent être placées dans des régimes de fonctionnement particuliers pour atteindre leurs performances maximales. Ainsi, les méthodes de pilotage couramment utilisées avec d'autres technologies LED telles que OLED s'avèrent peu adaptées pour exploiter le potentiel de ces nouveaux composants optiques. Ce travail a pour objectif le développement de circuits de pilotage pixel adaptés aux micro-LEDs GaN, autant par le type de pilotage mis en place que par un encombrement compatible avec la surface des LEDs employées.

Cette thèse se découpe en trois volets distincts. Une première partie est dédiée à la présentation des LEDs et au fonctionnement général des différentes familles de micro-écrans. Une seconde partie porte sur l'étude d'une solution permettant la production de micro-écrans à base de LEDs GaN avec un pas pixel réduit. Enfin une troisième partie est dédiée à l'utilisation du micro-écran comme émetteur pour de la communication en lumière visible, et à l'étude d'un micro-écran dédié à ce type d'usage.

Introduction Partie I

Chapitre 1

Fonctionnement d'un micro-écran

1.1 Structure générale

Un micro-écran constitue un dispositif d'affichage. Son rôle est de reproduire de la manière la plus fidèle possible, une image ou succession d'images qui lui est fournie. Afin de décrire le fonctionnement d'un micro-écran, il est nécessaire de s'intéresser dans un premier temps à l'image que ce dernier doit afficher.

Afin de décrire une image et pouvoir la transmettre à un écran, on considère cette dernière comme étant constituée d'un ensemble fini de points. Comme illustré en Figure 1.1, à chacun de ces points, aussi nommés pixels, correspond une valeur de luminance. Une valeur chrominance (définition de la couleur) leur est aussi associée dans le cas d'une image couleur. On parle alors de la "définition" de l'image comme le nombre de pixels utilisés pour la décrire dans les axes vertical et horizontal, et de la "résolution" pour définir le nombre de pixels par unité de longueur. Cependant, on constate une confusion entre ces deux paramètres dans le langage courant, le terme résolution étant régulièrement employé pour désigner la définition.

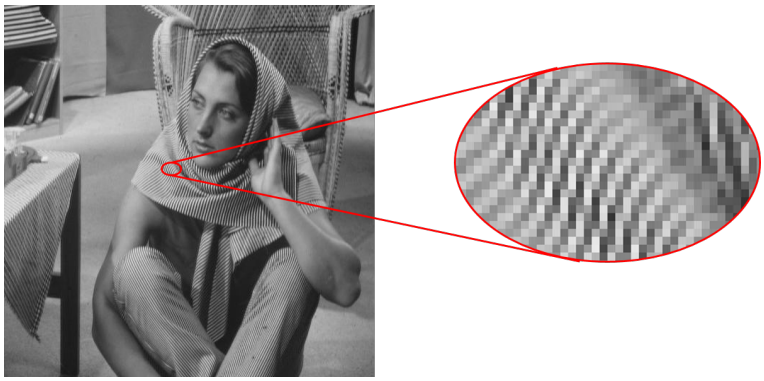


FIGURE 1.1 – Décomposition d'une image en pixels

D'une manière analogue à l'échantillonnage spatial permettant d'obtenir un ensemble de

pixels à partir d'une image continue, une scène mouvante est décrite par une succession d'images fixes appelées "trames". Le taux de rafraichissement désigne alors le nombre d'images utilisées par unité de temps, pour constituer un signal vidéo. Une résolution et un taux de rafraichissement suffisants pour dépasser les limites de distinction de la vision humaine, permettent de donner à l'observateur une illusion de continuité de l'image aussi bien dans l'espace que dans le temps.

Afin de générer une image ainsi décrite, un écran présente une surface émettant de la lumière, elle-même décomposée en une multitude de pixels. Ces pixels constituent un ensemble de sources lumineuses dont l'émission est contrôlée pour correspondre aux points de l'image qui leurs sont associés. L'état des pixels est mis à jour de manière régulière afin de permettre l'affichage de vidéos. Cette construction générale est commune aux écrans et micro-écrans. Ces derniers, tels qu'illustré en Figure 1.2, présentent des dimensions très réduites. Le micro-écran se distingue de l'écran classique par son faible encombrement, mais surtout par le fait qu'il est associé à un système optique plutôt qu'observé directement par l'utilisateur. Bien qu'un micro-écran comporte une surface capable d'afficher une image, son association à un système optique permet à l'image telle qu'observée par l'utilisateur de se former à un endroit de l'espace distinct de la surface de l'écran. En raison du grossissement dû à ce mode d'affichage, les micro-écrans présentent généralement une résolution beaucoup plus importante que les écrans classiques.

FIGURE 1.2 – Micro-écran comparé à une pièce de monnaie

1.2 Différentes technologies de micro-écrans

Il existe une multitude de technologies différentes permettant l'obtention d'une matrice de sources lumineuses indépendantes, chacune mettant en œuvre des mécanismes qui lui sont propres. Nous allons ici nous intéresser aux principales technologies utilisées dans le cas des micro-écrans.

1.2.1 LCD

Un écran à cristaux liquides, plus connu sous le nom LCD (Liquid Crystal Display), fait partie des technologies d'écrans dits "à modulation de lumière". Dans ce type d'écran, la source de lumière et le moyen de moduler la luminance des différents pixels constituent deux éléments séparés. La Figure 1.3 illustre de manière schématique le fonctionnement d'un écran LCD transmissif. Une source lumineuse diffuse est partagée par tous les pixels de l'écran, et est associée à une matrice de cellules permettant pour chaque pixel de bloquer une part contrôlable de la lumière émise.

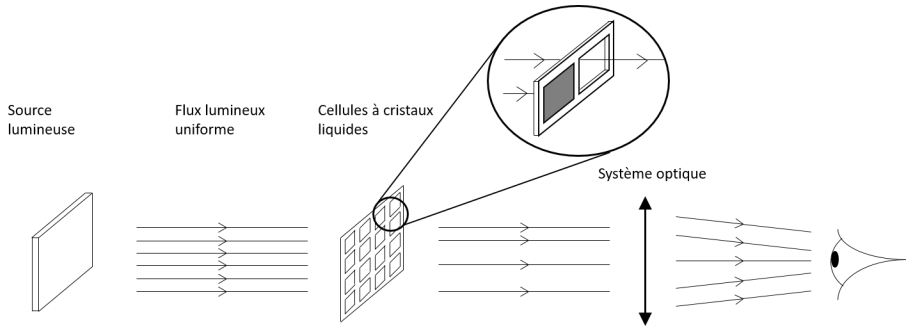


FIGURE 1.3 – Constitution générale d'un micro-écran LCD de type transmissif

Les cellules à cristaux liquides, utilisées pour absorber une part contrôlable de la lumière les atteignant, exploitent la propriété de biréfringence du matériau utilisé. De tels cristaux peuvent modifier l'orientation de polarisation rectiligne d'un rayon lumineux les traversant, et l'importance de la déviation peut être modifiée en appliquant un champ électrique aux cristaux.

La Figure 1.4 illustre le mécanisme permettant le contrôle de l'opacité d'une cellule à cristaux liquides. L'élément modulant est constitué de deux filtres polarisants entre lesquels est inséré un cristal liquide entouré de deux électrodes transparentes. Une polarisation rectiligne de direction connue est imposée à la lumière par le premier filtre polarisant qu'elle traverse. Lorsque les rayons lumineux traversent le cristal, la direction de cette polarisation est modifiée dans des proportions dépendant de la tension appliquée entre les électrodes. Enfin, le second filtre polarisant absorbe une part de la lumière dépendant de l'orientation de la polarisation de cette dernière. Dans le cas présenté en Figure 1.4 (a), la lumière est polarisée verticalement après avoir traversé le premier filtre polarisant. En raison de l'état du cristal liquide, induit par la tension aplliquée à ses bornes, le rayon lumineux le traverssant ne subit aucune modification de sa polarisation. Lorsqu'elle rencontre le second filtre polarisateur, la lumière toujours polarisée verticalement est absorbée. Le pixel est donc éteint. La Figure 1.4 (b) présente une situation pour laquelle l'absence de tension appliquée au cristal liquide place ce dernier dans une position différente. La lumière le traversant voit sa polarisation varier de 90°. Le rayon lumineux rencontre alors le second filtre avec une polarisation horizontale et n'est pas absorbé. Le pixel est ici allumé.

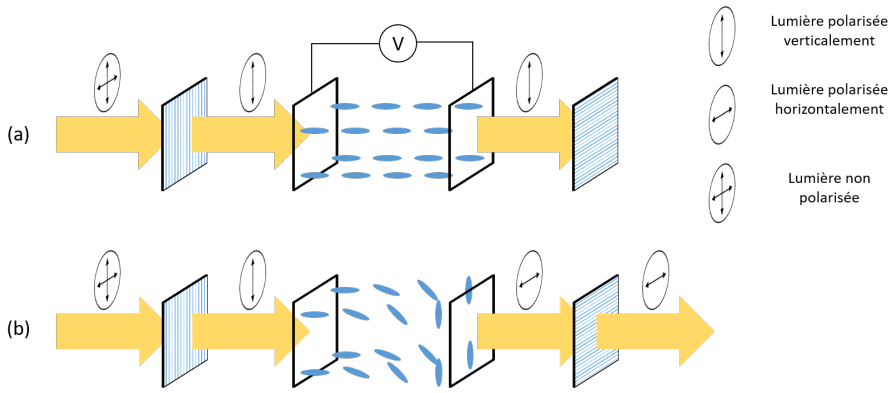


FIGURE 1.4 – Schéma de principe d'une cellule à cristaux liquides

Les écrans LCD sont répartis entre deux familles principales, les écrans "transmissifs" traversés par la lumière telle qu'illustré en Figure 1.4, et les écrans "réflectifs" réfléchissant la lumière lorsqu'elle n'est pas absorbée. La structure du micro-écran de type "transmissif" découle directement de la miniaturisation des écrans LCD de grandes dimensions, et impose la construction de la matrice de cellules à cristaux liquides sur un support transparent. Dans le cas des micro-écrans "réflectifs", la source lumineuse et le système optique sont placés du même côté de la matrice d'éléments modulants. L'emploi d'une surface réfléchissante à la place d'un des filtres polarisants permet à la lumière qui n'est pas arrêtée par la cellule d'être réfléchie en direction du système optique. Cette seconde structure impose l'emploi d'un système optique plus complexe, mais permet la construction des cellules à cristaux liquides sur un substrat opaque.

1.2.2 DMD

Un micro-écran DMD (Digital Micromirror Device), comme son nom l'indique, fait usage de micro miroirs pour réaliser un affichage. Il s'agit d'un type de micro-écrans qui fait lui aussi partie des écrans à modulation de lumière, et dont le principe de fonctionnement s'avère proche de celui d'un écran LCD réflectif. Comme l'illustre la Figure 1.5, une source lumineuse éclaire une matrice d'éléments modulants constitués de micro miroirs dont l'inclinaison est contrôlable. La modulation du niveau de luminance de chaque pixel est obtenue grâce à l'orientation des micro miroirs correspondants, de manière à réfléchir la lumière vers le système optique pour un pixel allumé, ou bien vers une surface absorbante pour un pixel éteint. Afin d'obtenir un niveau de luminance intermédiaire, le miroir oscille entre les deux positions.

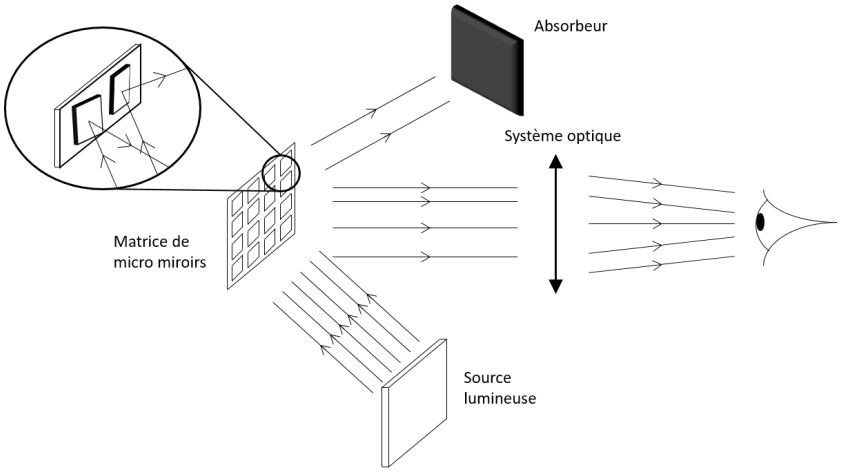


FIGURE 1.5 – Structure d'un micro-écran DMD

1.2.3 LBS

Un système d'affichage LBS (Laser Beam Scanner) emploi aussi des micro miroirs afin de former une image. Il ne présente cependant pas une structure matricée, et un même ensemble de micro miroirs est utilisé pour afficher successivement les différents pixels d'une image. Comme l'illustre la Figure 1.6 La source lumineuse est formée d'émetteurs LASER dont la puissance est modulable. Le rayon lumineux issu de cette source est dirigé vers un ensemble de micro miroirs orientables. Les deux micro miroirs représentés dans l'exemple permettent de scanner l'écran selon les axes vertical et horizontal afin d'adresser successivement les différents pixels de l'image. La puissance des sources laser est continuellement adaptée en fonction des luminance et couleur souhaitées au point de l'image adressé par les micro miroirs.

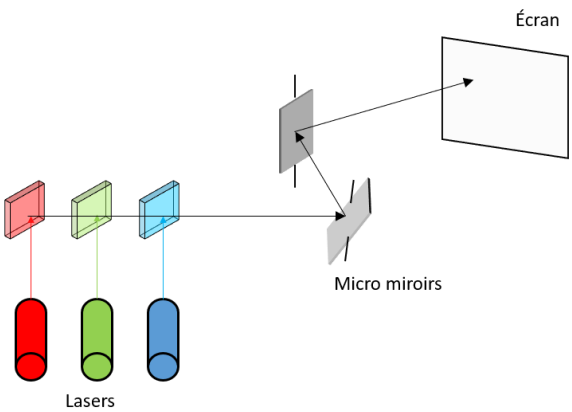


FIGURE 1.6 – Structure d'un micro-écran LBS

1.2.4 LED

Les écrans à LEDs fonctionnent sur un principe différent, il s'agit d'écrans dits auto émissifs. La lumière est émise directement au niveau de chaque pixel, et non par une source extérieure. Comme l'illustre la Figure 1.7, le micro-écran à LEDs est composé d'une matrice de LEDs, correspondant chacune à un pixel de l'image à afficher. A chaque trame, l'alimentation fournie aux différentes LEDs est adaptée, pour que la lumière émise corresponde à l'image à afficher.

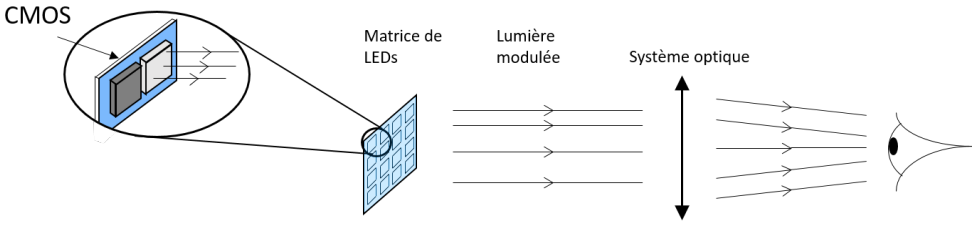


FIGURE 1.7 – Structure d'un micro-écran à LEDs

Il existe plusieurs technologies de LEDs utilisées pour réaliser des micro-écrans. Les principales sont les LEDs organiques (OLED) et les LEDs à base de nitrure de galium (GaN). Ces technologies LED seront présentées plus en détails et comparées par la suite, dans le chapitre 3.3.

1.3 Mécanisme de contrôle d'un micro-écran à LEDs

Afin d'assurer la fonction d'affichage d'images d'un micro-écran, il est nécessaire de contrôler indépendamment la luminance de chacun de ses pixels. Selon la technologie utilisée, un circuit permettant de contrôler le comportement d'un pixel peut être placé sous chacun d'entre eux. Cependant il reste nécessaire de distribuer les données à afficher depuis le point d'entrée du signal vidéo vers chacun des pixels. Des mécanismes de distribution similaires peuvent être employés pour les différents types d'écrans, cependant nous nous intéressons ici en particulier aux mécanismes mis en œuvre dans des micro-écrans à LEDs.

Un micro-écran, selon sa définition, peut contenir plusieurs millions de pixels. Controller le micro-écran depuis sa périphérie grâce à un signal dédié à chaque pixel est alors impossible, et la mise en place d'une forme de multiplexage des signaux de commande est indispensable. Dans une large majorité des cas, les données à afficher sont distribuées dans la matrice une ligne après l'autre, il s'agit d'un pilotage dit "rolling shutter".

1.3.1 Matrices passives

Dans un écran à matrice passive, la zone d'émission est constituée uniquement des LEDs, aucun circuit de pilotage individuel ne leur est associé. Des lignes métalliques sont utilisées pour relier les anodes et cathodes par lignes et par colonnes, comme illustré en Figure 1.8. Ces

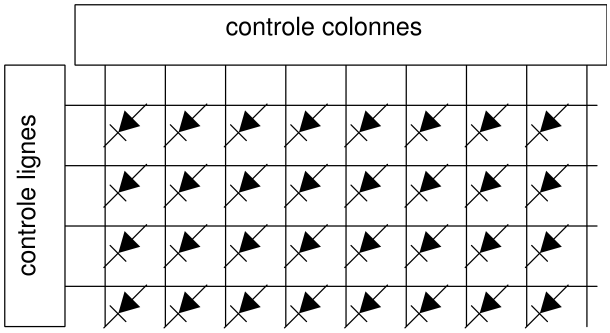


FIGURE 1.8 – Structure d'un écran LED à matrice passive

lignes métalliques constituent à la fois le moyen de contrôler et d'alimenter les LEDs. L'allumage d'une LED est en effet déclenché en alimentant simultanément la ligne et la colonne lui correspondant [1]. Sur ce type d'écran, comme l'illustre la Figure 1.9, seule une ligne de l'image est affichée à chaque instant. Les lignes de la matrice sont alimentées successivement, tandis que l'alimentation des différentes colonnes dépend du contenu à afficher sur la ligne sélectionnée. Ce mode de fonctionnement permet un contrôle relativement simple des pixels depuis le bord de la matrice. Cependant, plusieurs lignes de pixels ne peuvent pas fonctionner simultanément, et le temps maximum d'allumage d'un pixel durant une trame correspond à T_{ligne}, défini par l'équation 1.1. L'utilisation d'une matrice passive limite donc grandement

$$T_{ligne} = \frac{T_{trame}}{Nb_{lignes}} \tag{1.1}$$

T_{ligne} : Durée de sélection d'une ligne de pixels
T_{trame} : Durée de la trame
Nb_{lignes} : Nombre de lignes de pixels que comporte l'écran

le temps d'allumage des pixels, or la luminance moyenne d'un pixel, définie par l'équation 1.2, dépend directement de cette durée. Une matrice passive présente donc une luminance

$$L_{moy} = L_{inst}\frac{T_{ligne}}{T_{trame}} \tag{1.2}$$

L_{moy} : Luminance moyenne
L_{inst} : Luminance instantannée lorsque le pixel est allumé
T_{ligne} : Durée de sélection d'une ligne de pixels
T_{trame} : Durée de la trame

moyenne nettement inférieure à la luminance maximum des LEDs la composant. Ainsi les matrices passives sont généralement réservées aux écrans présentant une faible définition [1], telles que les micro-écrans de définition 16 × 16 présenté par [2], ou de définition 128 × 96 présenté par [3].

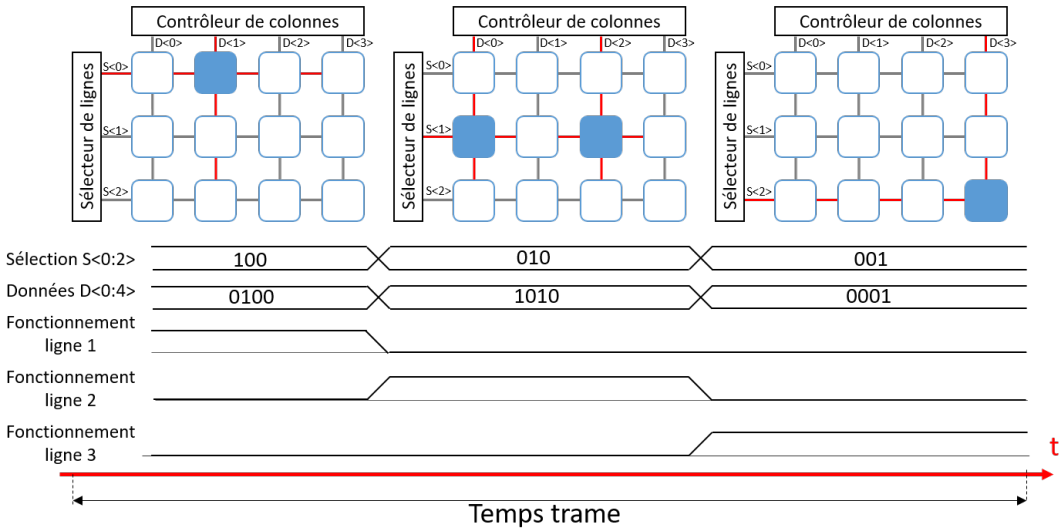


FIGURE 1.9 – Balayage de type "rolling shutter" d'un écran passif

1.3.2 Matrices actives

Dans le cas d'une matrice active telle que représentée en Figure 1.10, chaque LED est associée à un circuit de pilotage local. Des lignes métalliques reliant les pixels par lignes et colonnes sont utilisées pour contrôler le comportement des pixels depuis le bord de la matrice. Cependant ces lignes ne sont pas directement connectées aux LEDs. Les signaux véhiculés par les lignes et colonnes permettent en effet de configurer le circuit de pilotage présent dans chaque pixel [4]. La distribution des données s'effectue ligne par ligne. A chaque instant, une seule ligne de la matrice est sélectionnée et reçoit les données transmises sur les bus colonnes.

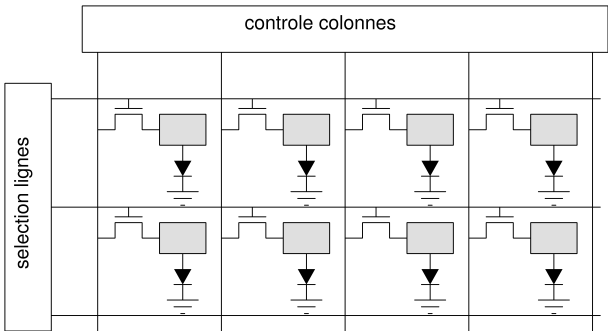


FIGURE 1.10 – Structure d'un écran LED à matrice active

La Figure 1.11 illustre le mécanisme de distribution des données pour une matrice active, ce dernier est très proche de celui d'une matrice passive. La différence réside dans l'existence d'un circuit de pilotage associé à chaque pixel. Ce dernier réalise une fonction de mémorisation et il maintient le fonctionnement de la LED lorsque la ligne correspondante est désélectionnée.

Ce type de matrice, bien que plus complexe qu'une matrice passive, ne souffre pas des mêmes

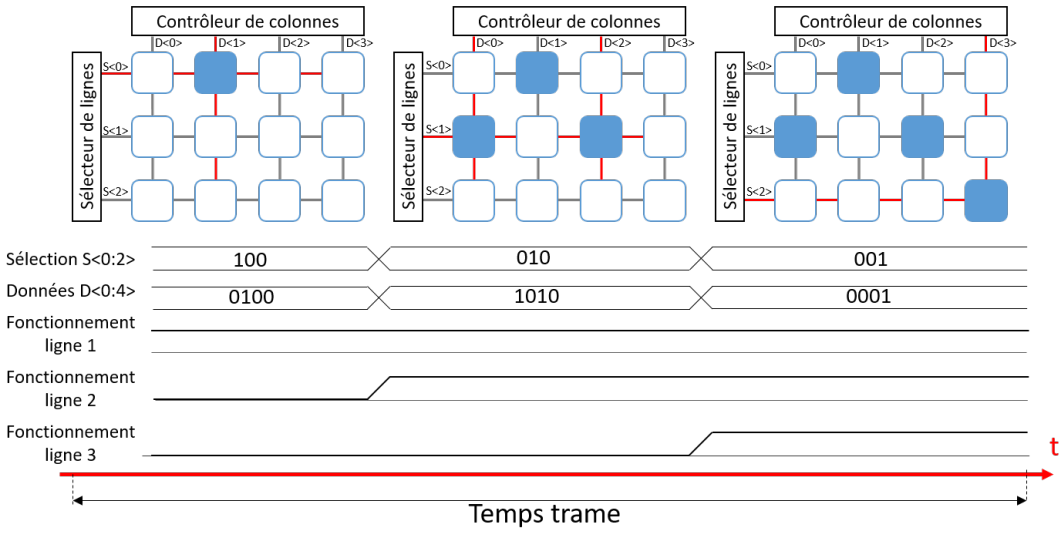


FIGURE 1.11 – Balayage de type "rolling shutter" d'un écran actif

limitations en ce qui concerne le temps d'illumination des pixels. Ce système permet donc de produire des matrices avec une grande résolution, puisque tous les pixels de l'écran peuvent être illuminés simultanément. Cela permet aussi d'atteindre une même luminance de l'écran avec des courants instantanés au travers des LEDs beaucoup plus faibles. Compte tenu des avantages qu'elles offrent, les matrices actives sont actuellement employées dans une large majorité des écrans et micro-écrans à LEDs.

Chapitre 2

Cas d'emplois typiques des différents micro-écrans

Des micro-écrans sont employés dans diverses applications nécessitant la production d'une image. Chaque type d'application présente des besoins d'affichage et des contraintes qui lui sont spécifiques. Ainsi, les caractéristiques permettant de juger de la qualité d'un micro-écran dépendent de l'application à laquelle il est destiné.

2.1 Projection

Comme illustré en Figure 2.1 (a), les systèmes de projection vidéo visent à générer une image sur une surface distincte du projecteur lui-même, appartenant à l'environnement de l'utilisateur.

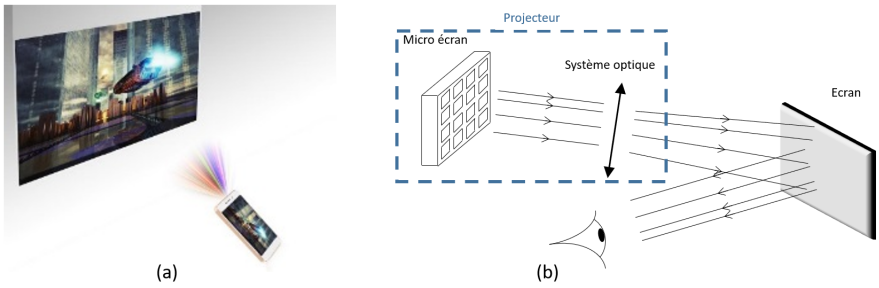


FIGURE 2.1 – Exemple de projecteur en fonctionnement (a), et structure du système (b)

La Figure 2.1 (b) présente les éléments essentiels d'un système de projection. Un micro-écran génère une image, qui est projetée à l'extérieur en direction de l'écran observé par l'utilisateur. Ce type de système est classiquement employé pour réaliser un affichage sur une surface largement supérieure à celle du micro-écran. De plus l'affichage est classiquement

réalisé sur un objet non prévu à cet effet, qui ne présente donc pas des propriétés optiques optimales pour cet usage. Enfin l'affichage peut s'effectuer en présence d'une forte luminosité ambiante. Pour obtenir un affichage efficace dans de tels conditions, le micro-écran employé doit présenter une luminance très importante. Actuellement, dans le cas où le système emploie un micro-écran, ce dernier est généralement de type modulation de lumière, LCD ou DMD. Ces solutions permettent l'emploi d'une source lumineuse de forte puissance. En raison de la forte luminance nécessaire, et des problématiques de focalisation de l'image sur une surface dont la distance à l'émetteur n'est pas maitrisée, certains systèmes emploient un balayage de la surface de projection par une source laser plutôt qu'un micro-écran.

2.2 Réalité virtuelle

Le principe général de réalité virtuelle consiste à plonger l'utilisateur dans un environnement fictif, et lui apporter une perception plausible de ce dernier. Les équipements offrant ce type d'expériences sont généralement construits autour d'un système d'affichage d'une image 3D, et couvrent une majorité sinon la totalité du champ de vision de l'utilisateur. Un capteur de positionnement est classiquement inclus afin de permettre une prise en compte des mouvements de l'utilisateur dans la génération des images. Cela permet à l'utilisateur de se déplacer de manière intuitive dans l'environnement virtuel.

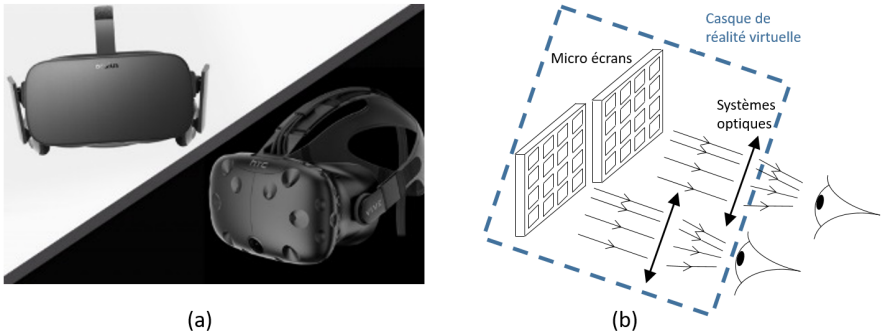


FIGURE 2.2 – Exemple de casques de réalité virtuelle (a), et structure d'un tel système (b)

Comme illustré par la Figure 2.2, les systèmes de réalité virtuelle prennent classiquement la forme de casques portés par l'utilisateur. Ces casques comportent pour chaque œil un écran associé à son optique, permettant une visualisation confortable malgré la proximité avec le visage de l'utilisateur. Afin de créer un rendu de profondeur sur l'image générée, les casques actuels utilisent la parallaxe, en générant deux image différentes, rendant compte de la différence de perspectives due à l'écart entre les deux yeux. Cette méthode de rendu de la profondeur, bien que fonctionnelle, n'est pas exempte de défaut et génère notamment une discordance entre vergence et accommodation. Fatigue visuelle et inconfort peuvent en effet découler de la différence entre la distance à laquelle l'image 3D est formée, et la distance d'accommodation de l'œil nécessaire pour obtenir une image nette [5]. Des solutions proposées dans la littérature pour remédier à cette limitation [6], s'appuient sur des modifications du

système optique et du signal vidéo utilisé, mais conservent l'emploi de micro-écrans dans une structure similaire à celle présentée par la Figure 2.2 (b).

Le casque de réalité virtuelle couvrant la totalité du champ de vision entraine une isolation de l'utilisateur par rapport à son environnement réel, en particulier de la luminosité ambiante de ce dernier. Dans le cas général d'utilisation d'un écran, l'existence d'une certaine luminosité ambiante rend acceptable l'émission d'une faible quantité de lumière par un pixel supposé noir. Cependant, en l'absence d'une telle luminosité l'œil humain est sensible à toute source de lumière, même de faible intensité. Un pixel présentant une luminance même réduite apparaitra alors gris plutôt que noir à l'utilisateur. Afin d'éviter ce problème, un casque de réalité virtuelle a besoin d'écrans offrant une grande qualité de noir, avec une émission de lumière extrêmement faible de la part des pixels affichant du noir [7].

Afin de rendre l'environnement virtuel cohérent, les mouvements de l'utilisateur sont compensés au niveau de l'image pour pouvoir présenter une scène en apparence immobile. Cette compensation des mouvements de l'utilisateur peut entrainer un flou gênant, en particulier pour des mouvements rapides tels que ceux de la tête. Un taux de rafraichissement très important du flux vidéo permet l'insertion de noirs entre les images afin de diminuer l'importance de ce phénomène [7]. Avec une conception adaptée, l'insertion de noir peut être réalisée directement au niveau de l'écran, augmentant alors virtuellement le taux de rafraichissement, sans que le débit de données à fournir au système n'augmente. La compensation des déplacements, si réalisée avec un délai trop important, peut entrainer l'apparition d'un inconfort de l'utilisateur [8] [9] [10] semblable au mal des transports. La réalisation de cette compensation avec un délai suffisamment faible implique nécessairement un intervalle réduit entre les images fournies à l'utilisateur. Afin de fournir un service de réalité virtuelle efficace et agréable, il est nécessaire d'employer des micro-écrans capables de fonctionner à une vitesse supérieure aux 30 Hz – 60 Hz typiquement rencontrés dans l'affichage de données vidéo.

Pour rendre l'affichage d'une scène convainquant, l'emploi d'images avec une définition importante apparait essentiel. Une résolution approchant les 100 pixels/degré, considérée comme la limite de l'œil humain, est couramment rencontrée avec d'autres types d'affichage, et est considérée comme l'objectif à atteindre [11]. Il est difficile de déterminer la résolution linéaire nécessaire au niveau du micro-écran pour atteindre une telle résolution angulaire, car le système optique utilisé dans le casque influence le lien entre ces deux grandeurs. Il est cependant admis que pour répondre à ce besoin de résolution, des micro-écrans présentant des pas pixels de 5μ m et moins sont nécessaires [12]. Les systèmes actuellement disponibles englobent une grande partie du champ de vision de l'utilisateur, un affichage sur un angle de 100° à 110° s'avèrant en effet nécessaire [11]. Cependant la combinaison d'une résolution importante et d'un large champ de vision implique l'emploi d'écrans présentant une très grande définition. L'emploi d'écrans 8k, comportant environ 8 000 pixels par ligne, est en effet présenté dans la littérature comme l'objectif à atteindre à terme pour satisfaire aux besoins des systèmes de réalité virtuelle [11].

Les casques actuellement disponibles utilisent des écrans construits en technologie LED ou LCD. L'adéquation entre la technologie LCD et les besoins de la réalité virtuelle est cependant remise en cause dans la littérature [7], en raison d'une trop grande latence et d'un trop faible contraste. Avec une contrainte d'encombrement relâchée comparativement à des applications de réalité augmentée, la majorité des systèmes de réalité virtuelle conçus à ce jour répondent au besoin de forte définition et large champ de vision par l'emploi d'écrans de dimensions importantes dont l'appartenance à la famille des micro écrans est contestable. Bien que des systèmes de réalité virtuelle puissent être construits à partir de micro-écrans, ce choix de conception ne concerne actuellement pas la majorité des cas.

2.3 Réalité augmentée

Un système de réalité augmentée a lui aussi pour objectif de fournir à l'utilisateur l'expérience d'éléments virtuels. Cependant, contrairement à la réalité virtuelle, la réalité augmentée vise à maintenir la perception du réel tout en y intégrant des éléments virtuels. Comme illustré en Figure 2.3, ces systèmes se présentent généralement sous forme de lunettes au travers desquelles l'utilisateur peut voir son environnement.

FIGURE 2.3 – Exemple de lunettes de réalité augmentée

Afin de superposer une image virtuelle à la vision de l'environnement réel, un combineur est placé dans le champ de vision de l'utilisateur. Ce combineur permet à l'utilisateur qui regarde au travers de visualiser, à la fois son environnement réel, et l'image virtuelle générée par les lunettes. Deux structures sont alors couramment envisagées. Une première solution, illustrée en Figure 2.4 (a), utilise une lame semi réfléchissante comme combineur. L'image virtuelle est projetée sur cette lame, et réfléchie vers l'utilisateur. Cette solution est déjà employée dans des domaines tels que l'aviation [13] ou l'automobile [14] par exemple.

Une seconde option, illustrée en Figure 2.4 (b), consiste en l'emploi d'un guide d'onde comme combineur. Le guide d'onde est un objet optique beaucoup plus complexe, qui permet aux rayons lumineux d'entrer sur le bord du guide, et d'en ressortir dans l'axe de vision de l'utilisateur grâce à une série de réflexions internes [15]. Ce type de système, bien que plus complexe permet d'envisager l'implémentation de casques de réalité augmentée plus compacts [13].

Pour permettre une intégration satisfaisante de l'image virtuelle dans le milieu réel, il apparait

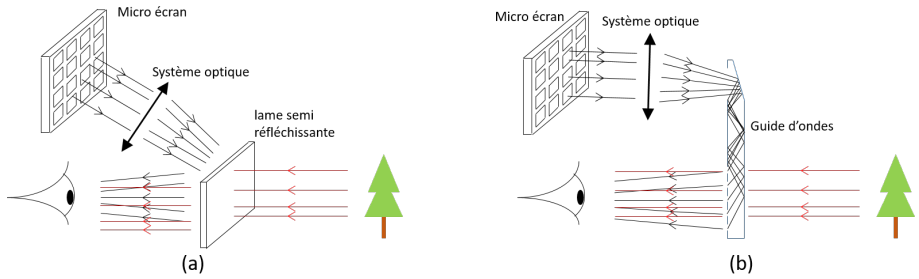


FIGURE 2.4 – Structure d'un système de réalité augmentée utilisant une lame semi réfléchissante (a), ou un guide d'onde (b)

nécessaire que les deux images présentent des luminances cohérentes entre elles. Lors d'une utilisation dans un environnement peu lumineux, l'émission de lumière parasite, même de faible intensité, n'est pas négligeable devant la luminosité de la scène réelle. On observe alors l'apparition d'un halo dans la zone d'affichage. Ce phénomène est observable dès lors que le micro-écran utilisé pour générer l'image virtuelle présente une qualité de noirs insuffisante [14] [11]. Pour cette raison, l'emploi de micro-écrans présentant un très faible niveau de fuites de lumière au niveau des pixels éteints est important dans les applications de réalité augmentée.

En cas d'utilisation dans un environnement très lumineux, la problématique inverse se pose. Afin que l'image projetée soit visible malgré sa superposition avec une scène très lumineuse, cette image doit elle aussi présenter une luminance importante. Pour permettre un affichage dans un environnement ensoleillé par exemple, une luminance de plusieurs milliers de cd/m2 est nécessaire [16]. De plus, selon le type de combineur utilisé, une perte importante peut être constatée dans le système optique, résultant en l'affichage d'une image 10 à 20 fois moins lumineuse que le micro-écran la produisant [11]. On peut alors distinguer les solutions destinées exclusivement à un usage en intérieur (ou milieu peu lumineux), et celles susceptibles d'être utilisées en extérieur (ou milieu très lumineuse). Tandis que les premiers peuvent être construits avec un micro-écran relativement peu lumineux, le second nécessite l'emploi d'un micro-écran très lumineux.

L'affichage d'éléments totalement intégrés à l'environnement, dans un but de divertissement par exemple, peut imposer des contraintes fortes quant à la définition d'affichage et à son taux de rafraichissement. L'affichage d'informations contextuelles essentiellement composées de texte fixe, tel qu'envisagé pour des applications professionnelles par exemple, s'avère beaucoup moins contraignant sur ces aspects [13]. Il est alors difficile de définir clairement la gamme de définition et de taux de rafraichissement nécessaires pour un micro-écran destiné à un système de réalité augmentée. Ces deux paramètres sont en effet très dépendants de l'application visée. Les systèmes de réalité augmentée actuellement disponibles utilisent principalement des micro-écrans de type LED, ou LCD, bien que les limitations de ces derniers en terme de luminance et qualité de noir soient mises en avant dans la littérature [14] [11].

Chapitre 3

Diodes électro luminescentes (LEDs)

3.1 Physique de la LED

Afin de décrire le fonctionnement des diodes électroluminescentes, il est nécessaire de revenir sur certains éléments de la physique du semi-conducteur. Cependant cette thèse portant sur le pilotage des LEDs, et non sur leur développement, nous nous contenterons ici d'explications qualitatives ne rendant pas compte de toute la complexité de certains phénomènes physiques mis en jeux.

3.1.1 Phénomène d'électroluminescence

Dans un cristal de semi-conducteur, une partie des électrons périphériques des atomes peuvent être excités par l'absorption d'énergie. Ces électrons quittent alors l'état de repos dans lequel ils participent à la cohésion du cristal, pour se déplacer plus librement.

Dans le diagramme d'énergie du matériau, qui permet de représenter les différents états des électrons dans le cristal, l'excitation des électrons correspond à leur passage de la bande de valence à la bande de conduction. L'absorption d'énergie par le matériau se traduit dans ce diagramme par l'apparition d'électrons libres dans la bande de conduction, ainsi que de trous dans la bande de valence. Ces derniers correspondent aux espaces libres laissés par les électrons lors de leur départ de cette bande. Ces trous et électrons libres sont responsables de la conduction électrique du matériau, et d'une manière plus générale, expliquent par leur comportement tous les phénomènes électriques observables dans un matériau semi-conducteur.

Les transferts d'énergie entre le milieu extérieur et les électrons du matériau se font par absorption ou libération de particules, notamment des phonons ou photons. Ces échanges énergétiques étant réversibles, il est possible pour un électron excité et un trou de se recombiner en émettant, sous forme d'une particule, l'énergie perdue par l'électron qui quitte son état

excité. Sous certaines conditions sur la structure du matériau dans lequel cette désexcitation a lieu, l'énergie émise peut être transmise au milieu extérieur sous forme d'un photon dont la longueur d'onde dépend directement du gap du matériau. Cette émission de photons lors de la recombinaison de trous et électrons libres constitue le phénomène d'électroluminescence sur lequel repose le fonctionnement des LEDs.

3.1.2 Jonctions

Une jonction est obtenue dès lors que deux matériaux semi-conducteurs différents sont mis en contact. Un cas classique consiste en la mise en contact de deux zones d'un même matériau dopées différemment, la jonction est alors appelée homo jonction.

La mise en contact d'un semi-conducteur de type P avec un semi-conducteur de type N entraine, au voisinage de la jonction, l'apparition d'une ZCE (zone de charge d'espace). Dans cette zone, les porteurs majoritaires (électrons ou trous) de chaque matériau, migrent vers la zone de type opposé pour s'y recombiner. Les électrons quittant le matériau N laissent dans ce dernier les ions positifs formés par les atomes dopants privés d'un électron, le cristal jusqu'ici électriquement neutre est alors chargé positivement. Le même phénomène au niveau du matériau P, entraine l'apparition d'une charge électrique négative, associée à une migration des trous vers la zone N. Le champ électrique induit par l'apparition de charges électriques empêche alors la migration de nouveaux électrons libres de la zone N vers la zone P, ainsi que celle des trous dans le sens opposé. La ZCE est alors dépourvue de porteurs libres. la Figure 3.1 illustre la structure de bande d'une telle jonction.

Une homo jonction constitue une diode, la déformation du diagramme de bande empêche la circulation des porteurs au niveau de la jonction. Cette circulation ne redevient possible que lorsqu'une tension suffisante est appliquée à l'ensemble pour annuler la barrière de potentiel créée par le champ électrique naturellement présent dans la ZCE.

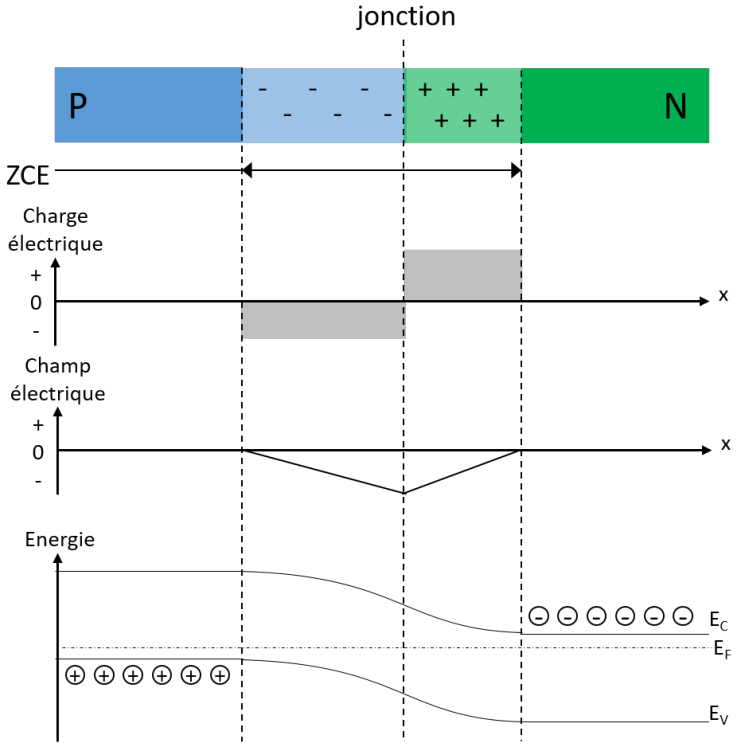


FIGURE 3.1 – Description d'une homo jonction

3.1.3 Puits quantiques

Les homo jonctions sont largement employées dans l'industrie du semi-conducteur, cependant ces dernières ne sont pas nécessairement les plus appropriées pour la production de composants optiques. La mise en contact de deux matériaux semi-conducteurs de natures différentes permet d'obtenir une structure appelée hétéro jonction. Les matériaux employés à cet effet présentent généralement des gaps assez différents. La mise en contact de ces matériaux entraine alors des déformations différentes dans les bandes de valence et de conduction, ce qui permet d'obtenir des structures de bande plus complexes. Parmi les structures possibles, on remarquera notamment la possibilité d'obtenir un puit quantique. Une telle jonction est présentée en Figure 3.2. Un matériau à faible gap est inséré à la jonction entre deux matériaux de gap plus important. Il apparait alors deux hétérojonctions. En raison du faible gap du matériau intermédiaire, le diagramme de bande de l'ensemble présente un point bas dans la bande de conduction et un point haut dans la bande de valence. Cette zone constitue alors un puit quantique qui a tendance à piéger à la fois trous et électrons libres [17]. Comme nous le verrons par la suite, le puit quantique est utilisé pour former des LEDs.

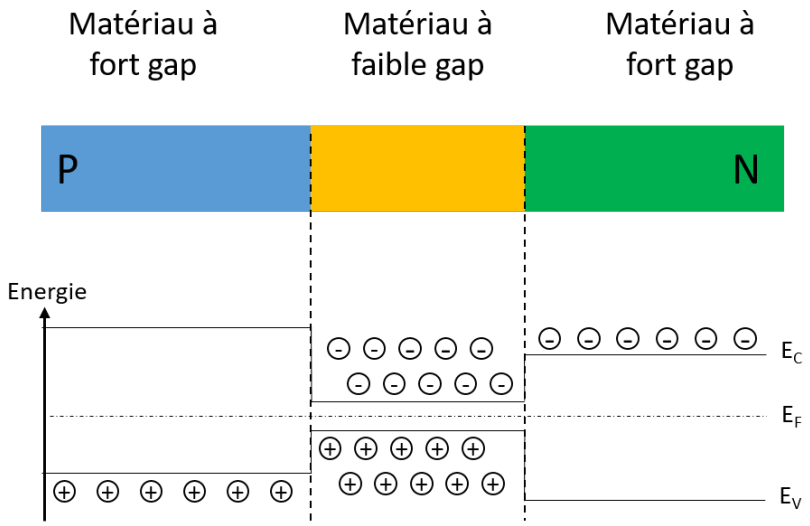


FIGURE 3.2 – Diagramme de bande simplifié d'une double hétérojonction, avec formation d'un puit quantique

3.2 Fabrication des LEDs GaN

3.2.1 Structure de la LED GaN

Les LEDs GaN émettent de la lumière grâce à l'accumulation de charges dans une hétérojonction. Tandis qu'une diode à homo jonction s'avère peu adaptée à l'émission de lumière car aucune zone du dispositif ne réunit trous et électrons libres en grandes quantités, les LEDs GaN sont constituées de couches d'alliage InGaN intercalées dans un matériau GaN. Le gap réduit de l'alliage InGaN entraine l'apparition d'une succession de puits quantiques. Ces puits, en concentrant trous et électrons libre dans une même zone augmente la probabilité de recombinaisons radiatives [17].

La proportion d'indium dans l'alliage InGaN influence le gap du matériau, et détermine la couleur de la lumière émise. Une modification de la teneur en indium permet en effet, avec la modification de la profondeur des puits quantiques, d'ajuster l'énergie et donc la longueur d'onde des photons émis par la LED [18]. Une concentration très importante en indium, telle que celle requise pour l'émission de lumière rouge entraine cependant des complications technologiques. Les LEDs rouges fonctionnent selon le même principe, il est cependant courant que ces dernières soient obtenues en utilisant des alliages à base de galium différents [19].

3.2.2 Méthode de production

En raison de la structure des LEDs GaN, qui impose l'emploi de matériaux semi-conducteur de natures différentes, ces composants ne peuvent être produits sur une filière CMOS silicium

classique et nécessite l'emploi d'un procédé particulier. Les LEDs considérées dans ce document sont produites en technologie planaire, permettant la réalisation d'une unique LED couvrant la totalité du wafer. Ce mode de réalisation couvrant la totalité du wafer sera nommé "pleine plaque" par la suite.

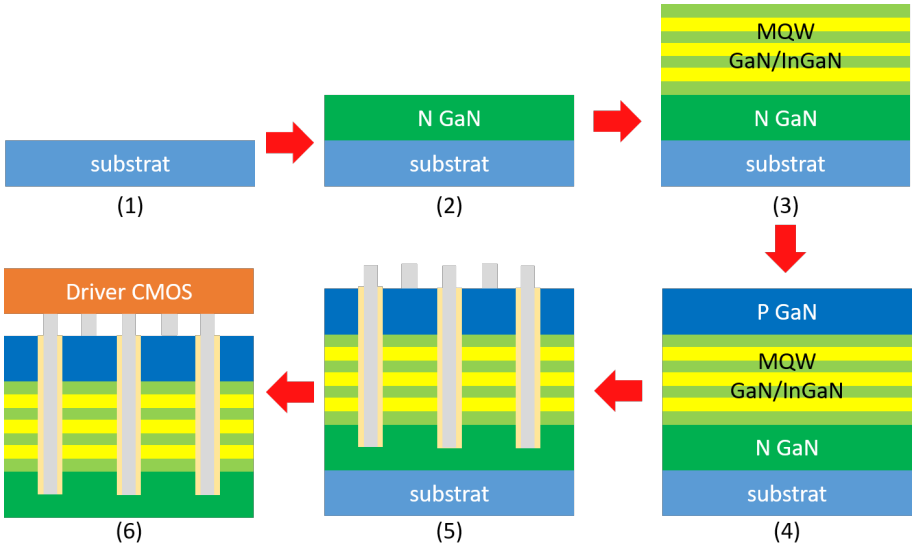


FIGURE 3.3 – Illustration simplifiée du procédé de production des LEDs GaN en technologie planaire

La Figure 3.3 illustre les principales étapes de fabrication des LEDS, il s'agit d'une vue simplifiée omettant certaines étapes, notamment le dépôt de couches tampons permettant d'associer des matériaux dont les paramètres de maille ne sont pas directement compatibles.

1. Un substrat classiquement en saphir est employé comme support pour la croissance du matériau GaN [20] [21]. Plus récemment, le procédé a été adapté pour l'utilisation d'un substrat silicium [22], permettant l'emploi de wafers de dimensions supérieures correspondant aux dimensions de ceux employés pour la production du circuit de contrôle associé.
2. Une étape de croissance de GaN dopé N est réalisée, cette couche constituera la cathode des LEDs.
3. Une succession de plusieurs couches de GaN et InGaN sont déposées pour constituer les MQWs (Multi Quantum Well). Cet ensemble comporte une succession de puits quantiques, lieux privilégiés d'émission de lumière par les LEDs.
4. Une couche de GaN dopé P est ensuite déposée pour former l'anode des LEDs.
5. Une étape de gravure permet, à partir des dépôts tous effectués en pleine plaque, de produire des LEDs unitaires. Dans le cas de la production d'une matrice de LEDs devant être reportées sur un circuit, ces gravures s'arrêtent dans la cathode qui reste commune à toutes les LEDs. Les tranchées ainsi effectuées sont ensuite isolées et remplies de métal permettant la connexion de la cathode au circuit. Un contact au niveau des anodes singularisées est aussi aménagé.

6. L'ensemble est reporté sur le circuit de pilotage. Enfin, le substrat utilisé pour faire croitre les différentes couches composant les LEDs peut être retiré [22].

La technologie planaire n'est pas la seule solution envisageable pour la production de LEDs GaN, il existe notamment la possibilité de construire les LEDs sous forme d'un ensemble de nano fils [23] [24]. Chacun de ces fils conserve la structure d'une LED, la succession des couches employées est identique à celle des LEDs planaires, mais est organisée depuis le centre des fils jusqu'à leur périphérie plutôt que depuis le substrat vers le haut. Chaque composant LEDs est alors généralement constitué d'une multitude de nano fils regroupés sur une même surface.

3.3 Comparaison des technologies LED

La LED GaN constitue une part majeure des LEDs produites dans des matériaux non organiques. Il existe également des LEDs produites à l'aide de composés organiques : les OLED (Organic LED). Les deux types de LEDs, GaN et OLED, sont utilisées pour la production de micro-écrans. Ces deux technologies LED présentant des caractéristiques différentes, le choix de la technologie employée dépend des performances recherchées pour le micro-écran.

3.3.1 LEDs organiques

La technologie OLED est employée depuis plusieurs années à l'échelle industrielle dans des solutions d'affichage, telles que celles présentées en Figure 3.4. Il s'agit d'une technologie relativement mature dont les procédés de fabrication sont maitrisés. Différents procédés de fabrication mis en œuvre ne comportent pas d'étapes particulièrement agressives pour les matériaux composant la LED, tel que des gravures comme c'est le cas pour les LEDs inorganiques [25] [26]. Les méthodes de déposition sélective utilisées permettent d'obtenir des ensembles de LEDs présentant une grande uniformité. Ces différentes méthodes de production permettent par ailleurs la cointégration de LEDs organiques de plusieurs couleurs sur une même matrice, comme en atteste la grande variété de micro-écrans OLED couleur rapportés dans la littérature [27] [28] [29] [30].

La technologie OLED est par ailleurs connue pour permettre la production de LEDs dont la couleur d'émission se situe en périphérie de l'espace de chrominance (u', v') [31], espace permettant de représenter le spectre de couleurs reproductibles avec un ensemble de LEDs donné. La position périphérique des LEDs dans cet espace, associé à la facilité de cointégration de LEDs de différentes couleurs, confère aux écrans OLED une grande qualité de rendu des couleurs.

Cette technologie est capable d'offrir une luminance importante, tout en présentant une efficacité électrique appréciable. Plusieurs publications rapportent en effet une efficacité de l'ordre de grandeur de 25 cd/A pour des points de fonctionnements offrant quelques milliers de cd/m2 [32] [27] [33]. Les technologies organiques, malgré leurs avantages, souffrent de

la faible stabilité des matériaux qu'elles emploient. La grande efficacité électrique des LEDs obtenue sur des dispositifs neufs, se dégrade durant leur utilisation [34]. La capacité des OLED à atteindre une luminance importante est par ailleurs difficilement exploitable, car la dégradation des dispositifs est d'autant plus grande qu'ils sont utilisés sous un fort courant [33]. En parallèle des travaux portants sur l'amélioration de la robustesse des OLEDs, des méthodes de pilotages limitant la dégradation ont été proposées [35], mais imposent l'emploi de circuits de pilotage complexes. D'autres méthodes visant à compenser la dégradation plutôt qu'à l'empêcher ont été proposées [36] mais présentent, elles aussi, des inconvénients tels qu'une compensation d'efficacité réduite en cas de vieillissement inhomogène des pixels. Ce type de compensation entraine par ailleurs l'utilisation de courants plus importants pour le pilotage de LEDs vieillies, ce qui accentue la vitesse de dégradation de ces dernières.

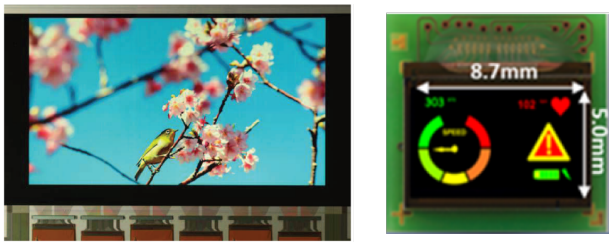


FIGURE 3.4 – Exemple de micro-écrans OLED présentés par [37] et [11]

3.3.2 LEDs GaN

La technologie GaN est utilisée à l'échelle industrielle pour la production de LEDs de 0,1 mm à 1 mm destinées à des applications d'éclairage [38] [39]. Elle présente cependant une faible maturité technologique dans le cas de la production de micro-LEDs destinées à la production de micro-écrans.

Les LEDs GaN sont sujettes à une forte dispersion de leurs caractéristiques électro optiques. Les caractéristiques I(V) de pixels présentées dans [40] illustrent l'importance de ce phénomène. Sur une même matrice, le courant varie presque du simple au double selon les LEDs, pour une tension directe donnée. La dispersion de caractéristiques est particulièrement marquée pour les LEDs de faibles dimensions. Une telle dépendance de la dispersion vis-à-vis de la dimension des composants est classique en électronique, et généralement expliquée par un effet d'observation de performances moyennée sur la surface des composants [41]. Cependant, comme expliqué dans le chapitre 3.2.2 , la production des LEDs GaN en technologie planaire implique une étape de singularisation des composants par gravure. Cette gravure est soupçonnée d'être responsable d'une part importante de la dispersion à cause d'une dégradation du cristal GaN sur la périphérie des LEDs.

La méthode actuelle de fabrication des LEDs grâce au découpage d'une structure réalisée en pleine couche, associée aux difficultés d'obtention de LEDs rouges, rendent particulièrement difficile la production d'écrans GaN couleur.

Bien que l'EQE (efficacité quantique extérieure) théorique des LEDs GaN soit supérieure à celle de la technologie OLED pour des densités de courants élevées, les EQE constatées restent faible par rapport à celles des LEDs organiques. Actuellement, l'EQE des LEDs GaN, rendant compte du rapport entre nombre d'électrons injectés et nombre de photons émis, est limitée à un maximum d'environ 12 % [42]. Cette efficacité varie dans des proportions importantes avec la dimension des LEDs et la densité de courant les traversant. Ainsi comme l'illustre la Figure 3.5, l'EQE est quasi nulle pour des courants très faibles, et s'avère aussi fortement réduite pour des courants très importants. Les LEDs de grandes dimensions présentent une EQE plus importante pour des densités de courants réduites, et atteignent sur leur point de fonctionnement optimal une efficacité plus importante. Les LEDs de dimensions réduites quant à elles atteignent leur EQE maximal pour des densités de courant plus importantes, et présentent une efficacité supérieure lorsqu'employées avec une densité de courant très importante.

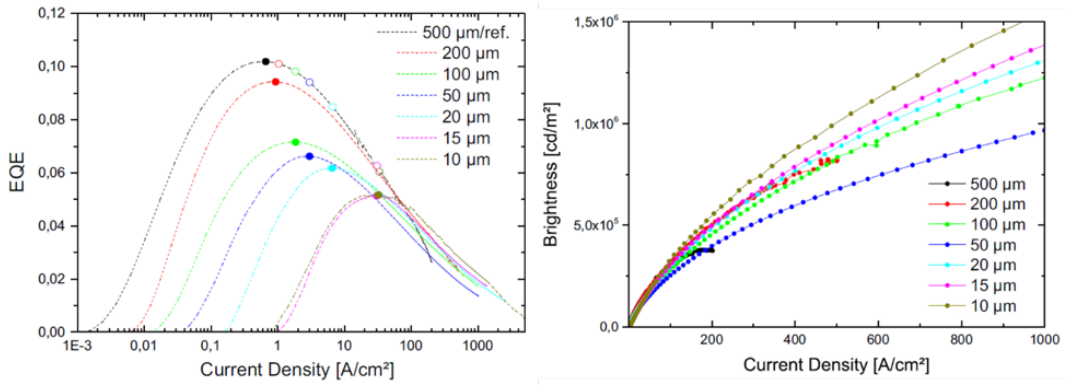


FIGURE 3.5 – Efficacité quantique extérieure et luminance pour des LEDs de différents dimensions [42]

La dégradation de l'efficacité quantique des LEDs pour une faible densité de courant est liée à une dégradation du matériau lors des étapes de gravure [43]. Les défauts liés à cette dégradation du matériau entrainent dans la zone concernée, l'apparition de recombinaisons non radiatives. La dégradation d'EQE particulièrement marquée pour les LEDs de faibles dimensions s'explique alors par un constat géométrique simple : le rapport entre la surface dégradée et la surface totale de la LED augmente avec la réduction des dimensions. Le mécanisme de dégradation de l'efficacité pour une densité de courant importante fait l'objet de plusieurs théories, cependant il a été montré que l'amélioration de la répartition du courant sur la surface de la LED aide à limiter ce phénomène [43].

Malgré les inconvénients associés aux LEDs GaN et à l'état de maturité technologique de leurs méthodes de production, ces LEDs présentent un intérêt certain par leurs caractéristiques de fonctionnement à fort courant. La nature inorganique des LEDs GaN laisse présager qu'aucune problématique de dégradation rapide n'est à craindre, même sous un courant élevé. L'absence à ce jour de publications rapportant de telles problèmes, tend à confirmer la résistance de ces LEDs à un fonctionnement prolongé sous fort courant et forte température. Bien que

présentant à ce jour une efficacité électrique réduite, les LEDs GaN peuvent fonctionner sous un courant électrique très élevé, ce qui leur permet d'atteindre des valeurs de luminance très importantes. Des luminances atteignant ou dépassant le million de candélas par mètres carré, ont ainsi été rapportées à plusieurs reprises dans la littérature [44] [45] [46].

Enfin l'emploi d'une densité de courant très élevée a un impact sur la durée de vie moyenne avant recombinaison des porteurs dans la LED GaN, et entraine une réduction du temps de réponse de cette dernière [47]. Les LEDs GaN de très faibles dimensions, permettant d'atteindre les plus fortes densités de courant pour une tension directe donnée [42] [48], et offrent un temps de réponse particulièrement faible de l'ordre de la nanoseconde [49].

La Figure 3.6 présente des micro-écrans expérimentaux utilisant ce type de LEDs.

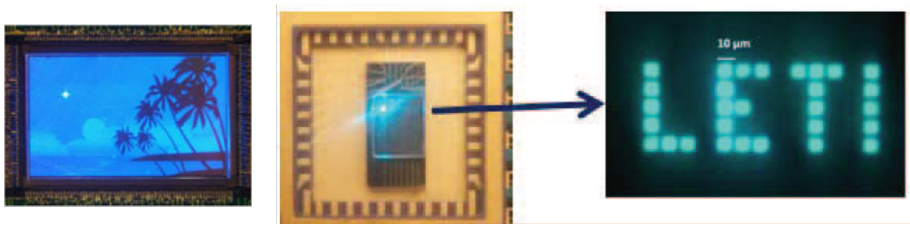


FIGURE 3.6 – Exemple de micro-écrans à LEDs GaN présentés par [4] et [45]

3.3.3 Adéquations entre technologie LED et application des micro-écrans

Les deux technologies de LEDs employées pour la production de micro-écrans, apportent à ces derniers des caractéristiques différentes. Aussi chaque type de LEDs apparait le plus adapté pour certaines applications spécifiques. Le Tableau 3.1 présente un récapitulatif des performances typiques des micro-écrans OLED et GaN. Les performances typiquement rapportées pour le LCD sont présentées à titre de point de référence, ce type d'écran étant actuellement employé dans un grand nombre d'applications.

Le tableau 3.2 présente une synthèse de l'intérêt que présente chaque technologie de micro-écran pour les différentes applications envisagées.

	LCD	OLED	GaN
Maturité	++	+	-
Rendu de couleur	+	++	-
Luminance	Dépendant de la source	2,3x10^2 cd/m^2	10^7 cd/m^2
Pas pixel	≥ 3 μm	≥ 3 μm	≥ 8 μm
Temps de réponse	≈ms	≈μs	≈ns
Contraste	1 000 :1	≥100 000 :1	
Durée de vie	Inorganique	10 000 - 50 000 h	Inorganique

TABLE 3.1 – Récapitulatif des performances pour les principales technologies de micro-écrans

	LCD	OLED	GaN
Projection	++	-	+
Réalité virtuelle	-	++	-
Réalité augmentée	-	+	++
Communication	-	+	++

TABLE 3.2 – Adéquation entre applications et technologies de micro-écrans

Les applications de type pico projecteurs ne semblent pas s'orienter vers des solutions de micro-écrans à LEDs. Une telle orientation technologique s'explique par l'ensemble de contraintes spécifiques à ce type de systèmes. Les pico projecteurs ont besoin d'une très forte luminance, que la technologie OLED ne peut satisfaire. De plus, les principaux avantages des micro-écrans à LEDs sont la qualité d'affichage du noir, ainsi que la forte compacité rendue possible par l'absence de source lumineuse extérieure. Or ces éléments ne correspondent pas à des besoins particulièrement marqués pour des systèmes de projection vidéo. Une amélioration par rapport au rendu de couleur dont il est actuellement capable, pourrait cependant faire du micro-écran à LEDs GaN une option viable pour ce type d'application, grâce à sa très forte luminance.

Les micro-écrans à LED présentent un intérêt pour les systèmes de réalité virtuelle, pour lesquels la qualité d'affichage des noirs et la compacité sont des paramètres importants. La recherche d'une qualité d'image importante, autant vis à vis de la couleur que de la résolution, oriente vers l'utilisation de technologies OLED. Alors que la forte luminance de la technologie GaN ne présente pas un grand intérêt pour ce type d'application.

Les systèmes de réalité augmentée, quant à eux, requièrent une qualité de rendu de couleur moindre pour une bonne part de leurs applications. En revanche, ils requièrent une très forte luminance pour réaliser un affichage visible dans un environnement lumineux. Une grande compacité de la solution est aussi nécessaire en raison du port de l'équipement par l'utilisateur. Les micro-écrans à base de LEDs GaN constituent alors une solution particulièrement adaptée à ce type d'application.

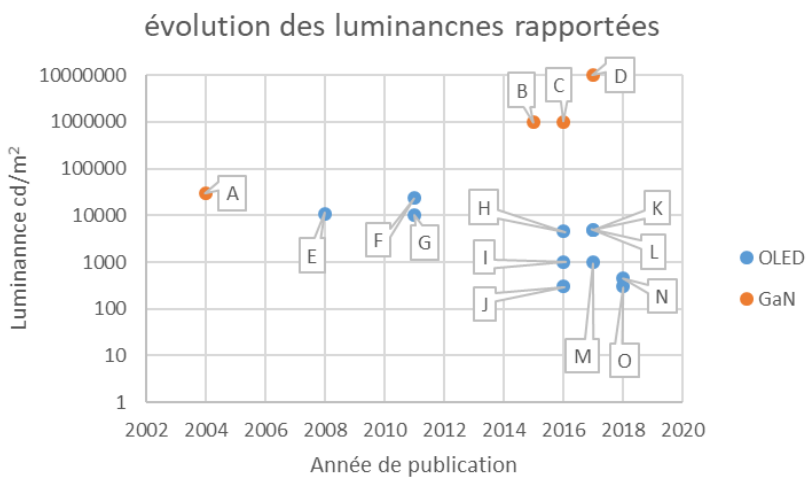
Enfin, lorsque placées dans des conditions de fonctionnement adéquates, les LEDs GaN présentent un temps de réponse très réduit et peuvent fonctionner à une fréquence dépassant de loin les besoins rencontrés pour l'affichage d'images. Cette caractéristique de vitesse permet d'envisager l'emploi de LEDs GaN pour construire des émetteurs de type VLC (Visible Light Communication). Un tel système utilise une modulation rapide de l'intensité lumineuse produite pour réaliser une transmission de données en champ libre.

Micro-écrans à LEDs GaN pour réalité augmentée

Partie II

La technologie LED GaN permet la production de micro-écrans présentant les avantages inhérents aux écrans auto émetteurs, classiquement incarnés par les solutions OLED. Ce type de LEDs apporte des possibilités de fonctionnement à forte puissance, et une grande résistance face au vieillissement grâce à la nature inorganique du GaN. Un micro-écran à LEDs ne se limite cependant pas à la matrice de sources lumineuses employées, et sa mise au point implique la conception d'un circuit de pilotage dédié au contrôle de cette matrice.

Les LEDs GaN offrent certaines caractéristiques de fonctionnement inédites par rapport aux autres technologies LED. La Figure 3.7 illustrant l'évolution de la luminance des micro-écrans rapportés dans la littérature, met en avant ce phénomène. La Luminance obtenue grâce à des LEDs GaN s'est développée d'année en année. Ce type de LEDs constitue ainsi la réponse évidente à une recherche de forte luminance, au point que les efforts portés au développement d'autres technologies tels que OLED semblent s'être détournés de cet objectif.



Label	Référence
A	[3]
B	[50]
C	[45]
D	[51]
E	[52]
F	[53]
G	[32]
H	[27]
I	[29]
J	[54]
K	[28]
L	[33]
M	[55]
N	[56]
O	[16]

FIGURE 3.7 – Evolution des luminances rapportées dans la littérature

Comme abordé dans le chapitre 1.3, exploiter le potentiel des LEDs GaN requiert un pilotage qui diffère de celui utilisé pour d'autres types de LEDs. Les contraintes propres à l'emploi de micro-LEDs GaN nous amènent ainsi à repenser les choix de conceptions classiquement admis pour d'autres technologies LED.

On s'intéresse alors aux choix de conception d'un micro-écran à LEDs GaN permettant d'exploiter le potentiel de ces dernières. Cette réflexion est donc orientée en particulier vers des écrans présentant une forte luminance, tout en conservant une définition d'image importante, et un encombrement réduit, répondant ainsi au besoin d'applications de réalité augmentée.

Chapitre 4

Acheminement des données

L'affichage d'une image par un écran implique nécessairement l'acheminement des données correspondant à cette dernière, de l'extérieur du circuit vers la matrice de pixels.

4.1 Débit de données nécessaire

La qualité d'affichage d'une image est conditionnée entre autre par la précision avec laquelle elle est décrite par le signal fourni à l'afficheur. L'amélioration du rendu vidéo implique donc l'emploi de hautes résolutions avec des taux de rafraîchissement élevés, ainsi qu'une profondeur de couleur accrue, nécessitant l'emploi d'un plus grand nombre de bits par pixel.

Comme l'illustre le tableau 4.1, un flux vidéo de grande qualité implique un débit de données très important. Différentes méthodes de compression permettent aux flux vidéo de constituer une quantité de données beaucoup plus faible, et de faciliter leur stockage ou transmission sur de longues distances. Cependant le signal doit être fourni sous forme décompressé au micro-écran pour permettre son affichage.

La réception du signal vidéo par un système d'affichage nécessite l'emploi d'interfaces d'entrée

	8 bits/couleur @ 50 Hz	10 bits/couleur @ 90 Hz	11 bits/couleur @ 120 Hz
VGA (640x480)	368,4 Mb/s	829,4 Mb/s	1,2 Gb/s
XGA (1024x768)	943,7 Mb/s	2,1 Gb/s	3,1 Gb/s
Full HD 1080 (1920x1080)	2,5 Gb/s	5,6 Gb/s	8,2 Gb/s
4k UHD (3840x2160)	10,0 Gb/s	22,4 Gb/s	32,8 Gb/s

TABLE 4.1 – Débit de données d'un flux vidéo pour différentes résolutions, taux de rafraichissement, et profondeur de couleurs

adaptées. Des entrées de type LVDS (Low Voltage DIfferential Signaling) constituent une famille d'interfaces envisageable, et couramment employée dans le domaine de l'affichage [57]. Ces interfaces permettent généralement un débit de données maximum de 1 à 2 Gb/s, et entrainent une consommation électrique de plusieurs dizaines de mW [57] [58] [59].

Au niveau d'un système complet, la transmission d'un flux vidéo non compressé de grande qualité, peut rapidement entrainer une consommation électrique conséquente. L'augmentation du flux de données implique une augmentation de la consommation électrique non seulement au niveau des interfaces entre circuits, en imposant l'emploi d'un plus grand nombre de liens de données, mais aussi au niveau du circuit de traitement et de génération de ces données. Comme l'illustre l'équation 4.1, décrivant la consommation d'un circuit numérique [60], l'augmentation du volume de données traitées entraine une augmentation de la consommation du circuit. Cette augmentation de consommation est due soit à l'augmentation du nombre de portes logiques utilisées, soit à l'augmentation de leur fréquence de fonctionnement.

$$\begin{aligned} P_{total} &= P_{dynamique} + P_{statique} \\ P_{dynamique} &= p_t \times (C_{out} \times V_{DD}^2 \times F_{CLK} + T_{sc} \times I_{sc} \times V_{DD}) \\ P_{statique} &= I_{DDQ} \times V_{DD} \end{aligned} \tag{4.1}$$

P_{total} : Puissance totale consommée
$P_{dynamique}$: Puissance consommée dynamique
$P_{statique}$: Puissance cosommée statique
p_t : Probabilité de commutation des portes
C_{out} : Charge capacitive des portes
T_{sc} : Durée de crossconduction lors du changement d'état d'une porte
I_{sc} : Courant de crossconduction lors du changement d'état d'une porte
I_{DDQ} : Curant de fuite du circuit

Le débit de données utilisé pour décrire le flux vidéo à afficher peut avoir un impact non négligeable sur la consommation du système. Il constitue alors un élément de conception important dans des applications mobiles, pour lesquels la consommation, par son impact sur l'autonomie de fonctionnement, revêt un caractère essentiel.

4.2 Définition de régions d'intérêt

La représentation numérique générale d'une image, telle que décrite dans le chapitre 1.1, présente une résolution spatiale identique en tout point de l'image. Les matrices de pixels constituant les dispositifs d'affichage construits selon le même modèle, présentent donc une densité de pixels uniforme sur la totalité de leur surface.

Cependant les capacités du système de vision humain ne sont pas uniformes sur la totalité du champ de vision. L'œil présente en effet une concentration très importante de cônes au

centre de la rétine que l'on appelle fovéa, tandis que cette concentration décroit rapidement en se déplaçant vers la zone périphérique (para fovéa). Les cônes étant responsables de la vision diurne, le niveau d'acuité visuelle humain se présente à sa valeur nominale au centre du champ de vision, et pour un angle de quelques degrés seulement.

Ainsi l'affichage classique d'une image, avec une résolution spatiale identique en tout point, est pertinente lorsque la totalité de l'image est susceptible de coïncider avec la vision fovéale d'un utilisateur. Par exemple lorsque la surface d'affichage est petite par rapport au champ de vision de l'utilisateur, ou que la zone de l'affichage sur laquelle l'utilisateur porte son attention n'est pas connue. Ou bien lorsqu'un ensemble d'utilisateurs observent le même affichage avec la possibilité qu'ils portent leur attention sur des zones différentes de l'image. Cependant, dans le cas de lunettes de réalité augmentée, ou de casques de réalité virtuelle, la situation est différente. Chaque micro-écran est en effet observé par un seul œil, et l'image générée est projetée sur une grande partie du champ de vision de l'utilisateur. Utiliser une définition dépendant de la zone de l'image considérée apparait intéressant. Il devient ainsi possible de diminuer grandement la définition, et donc la quantité d'informations à transmettre pour la vision périphérique de l'utilisateur, sans pour autant dégrader la qualité d'image perçue. Un tel affichage est illustré en Figure 4.1. En considérant le cas où la vision fovéale de l'utilisateur correspond à une zone de l'image occupant un tiers de la hauteur de l'afficheur et un trier de sa largeur, et en supposant une réduction par un facteur 2 de la résolution de l'image hors de cette zone (cas illustré en Figure 4.1 (b)), $\frac{1}{9}$ de l'image est affiché avec une résolution élevée. Les $\frac{8}{9}$ de l'image correspondant à un affichage avec résolution réduite sont alors décrits grâce à une quantité de données 4 fois moindre que dans le cas d'un affichage classique. L'affichage d'une image tel qu'illustré en Figure 4.1 (b) nécessite donc $\frac{1}{9} + \frac{1}{4} \times \frac{8}{9} = \frac{1}{3}$ de la quantité de données nécessaire dans le cas présenté en Figure 4.1 (a). De telles images ont déjà fait l'objet de recherches dans le but notamment de diminuer les ressources informatiques nécessaires au rendu d'une scène virtuelle [61].

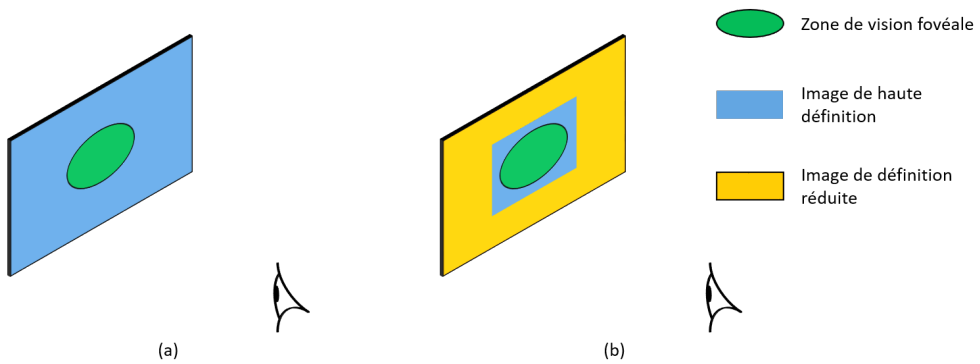


FIGURE 4.1 – Affichages classique (a), et avec une définition réduite (b) pour la vision périphérique, par rapport au positionnement de la zone de vision fovéale

La construction d'un micro-écran présentant une résolution plus importante au centre que sur les bords, bien que permettant de générer une image de résolution variable, ne semble

pas constituer une solution satisfaisante. Un tel écran ne permettrait pas la gestion correcte de l'affichage en cas de mouvements oculaires de l'utilisateur par exemple. De plus une telle construction impliquerait l'emploi de pixels de dimensions différentes, peu favorable à l'obtention d'un comportement uniforme, grandement facilité par l'emploi de structures régulières. Enfin la distribution des données au sein de l'ensemble de pixels s'en trouverait grandement complexifiée.

On préfère alors employer une matrice de pixels avec un agencement classique, associée à un système de distribution des données permettant la définition de diverses zones d'intérêt configurables. Tandis que l'affichage est effectué de manière traditionnelle dans les zones de fort intérêt, un tel système doit permettre de transmettre à plusieurs pixels une même donnée, fournie une seule fois à l'écran. Grâce à l'emploi de zones configurables, le nombre et la nature des différentes zones de l'images peuvent être adaptés à chaque situation. De plus un tel comportement permet d'employer le même mécanisme pour réduire la charge de données nécessaire pour l'affichages de zones de couleur uniforme.

Le choix de positionnement des zones d'intérêt est supposé réalisable à partir d'un système de suivi de pupille de l'utilisateur comme cela a déjà été proposé [10], ou bien d'une analyse de l'information portée par l'image permettant de définir les zones avec une plus grande probabilité d'attirer le regard de l'utilisateur. Cependant la méthode de choix de la position de ces zones n'est pas l'objet de ce travail.

4.3 Méthode de sous résolution

4.3.1 Fonctionnement proposé pour les contrôleurs de lignes et de colonnes

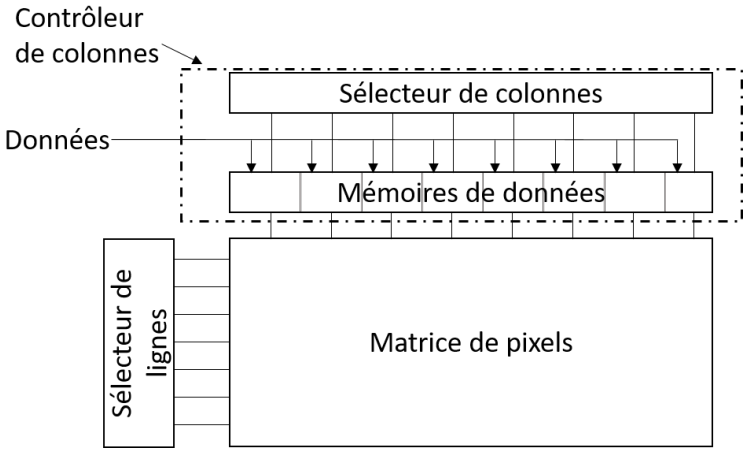


FIGURE 4.2 – Schéma de principe du mécanisme de distribution des données

Le signal vidéo est classiquement fourni de manière séquentielle au micro-écran. Un contrôleur de colonnes, dont le schéma de principe est représenté en Figure 4.2, permet de regrouper les données correspondant à une même ligne de l'image, puis de les transmettre de manière

simultanée au travers de la matrice de pixels, sur les bus colonnes. Les données sont alors utilisées par la ligne de pixels sélectionnée par le sélecteur de lignes. Les sélecteurs de lignes et de colonnes présentent un fonctionnement analogue à un registre à décalage, en propageant un jeton de sélection de colonne en colonne ou de ligne en ligne. Le sélecteur de colonnes active successivement les différentes cellules remplissant la fonction de mémoire de données, permettant aux données présentées à l'entrée du contrôleur d'être associées aux colonnes leurs correspondant. Le sélecteur de lignes présente un fonctionnement similaire, permettant la sélection successive des différentes lignes de la matrice.

La Figure 4.3 illustre la structure du signal transmis au micro-écran, et l'image reconstruite par ce dernier lors de l'emploi du mécanisme de sous résolution proposé. Une région d'intérêt (en vert), et une région d'intérêt moindre (en rouge) sont définis sur la Figure 4.3 (a). L'image transmise à l'écran est présentée en Figure 4.3 (b). Elle comporte la région d'intérêt inchangée, et la région d'intérêt moindre avec une définition réduite, ici par un facteur 10. L'écran reconstruit l'image en associant chaque donnée pixel de la zone d'intérêt moindre à plusieurs de ses pixels, comme l'illustre la Figure 4.3 (c).

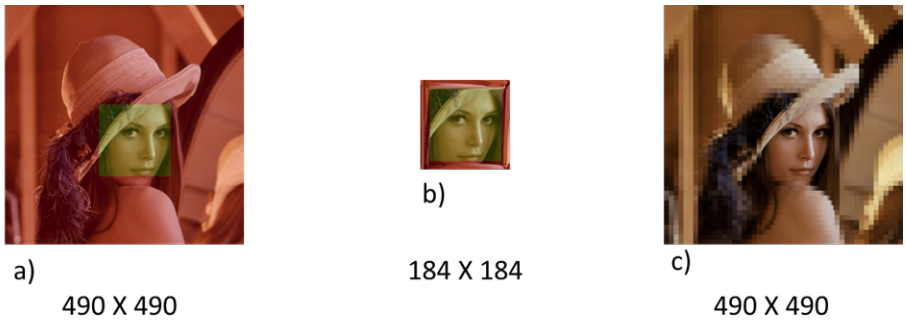


FIGURE 4.3 – Compression et décompression d'une image par sous résolution des régions d'intérêt moindre

Afin d'afficher une image à résolution variable, le contrôleur de colonnes doit permettre la définition de macro pixels, correspondant à un ensemble de pixels associés à une zone d'intérêt moindre, et recevant la même donnée sous échantillonnée. Le contrôleur de colonnes a la charge de la duplication de ces données qui lui sont transmises une seule fois, afin d'aboutir à un résultat tel qu'illustré par la Figure 4.4.

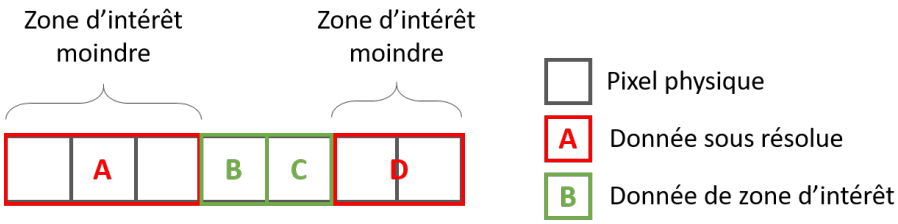


FIGURE 4.4 – Répartition de 4 données sous résolues sur 7 pixels

Des circuits permettant la duplication d'une même donnée sur différentes lignes et colonnes d'un micro-écran ont déjà été proposées. On remarquera notamment un brevet [62], qui expose la réalisation d'une fonction similaire grâce à des sélecteurs de lignes et de colonnes composés de sous-ensembles de quatre sorties. Ces sous-ensembles, selon leur configuration, peuvent sélectionner leurs quatre sorties successivement, ou bien les faire fonctionner simultanément par groupes de 2 ou 4. Cependant, une telle implémentation s'avère limitante quant aux positions et dimensions des macros pixels qu'il est possible de définir. Il est alors proposé d'utiliser une implémentation différente.

4.3.2 Sélecteur simple

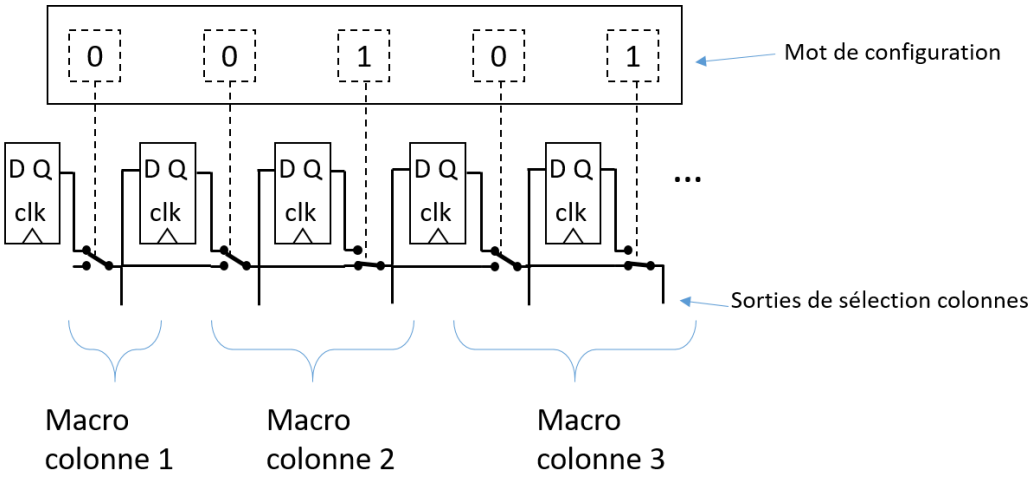


FIGURE 4.5 – Sélecteur de colonnes permettant la définition de macro colonnes

La solution proposée pour réaliser l'affichage d'une image partiellement sous-résolue utilise un sélecteur de colonnes tel qu'illustré en Figure 4.5. Une série de bascules forme un registre à décalage permettant la propagation du jeton de sélection de sortie en sortie. Un ensemble de sélecteurs placés entre les bascules, permet de retirer une bascule du chemin du jeton. La sortie associée à une bascule retirée est connectée à la sortie précédente. Le mot de configuration, qui contient un bit par colonne de la matrice, est utilisé pour configurer la position des sélecteurs. Il permet de faire fonctionner un ensemble de sorties successives du registre comme une unique sortie, formant ainsi des macro pixels qui recevront une même donnée. Dans l'exemple présenté en Figure 4.5, la présence d'un "1" dans le mot de configuration entraine le retrait de la bascule associée. Les positions et dimensions des macro pixels sont définies par le mot de configuration grâce à une séquence formée d'un "0" éventuellement suivi d'un certain nombre de "1". Une succession de "0" seuls définit des pixels de zone d'intérêt, tandis qu'un "0" suivi de n "1" correspond à un macro pixel de largeur n+1.

La Figure 4.6 illustre le fonctionnement d'un contrôleur de colonnes complet, comprenant le sélecteur décrit en Figure 4.5, et avec le même mot de configuration. Le sélecteur active suc-

cessivement les cellules mémoire des colonnes associées aux différentes macro colonnes. Les données 1, 2, et 3, sont destinées aux trois macro colonnes définies par le mot de configuration.

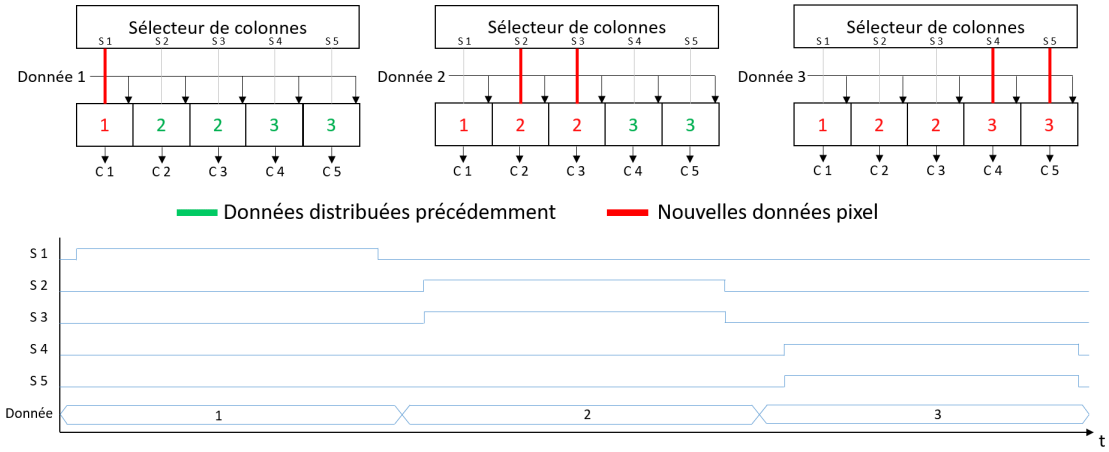


FIGURE 4.6 – Fonctionnement d'un contrôleur de colonnes permettant la définition de macro colonnes

De manière analogue, l'utilisation d'un sélecteur similaire en tant que sélecteur de ligne permet de former des macro pixels occupant plusieurs lignes. Il est alors possible de réaliser l'affichage de données sous résolues tel que dans l'exemple présenté en Figure 4.7. La modification du mot de configuration du circuit de pilotage colonnes entre l'affichage de lignes successives permet de définir librement des limites entre macro pixels selon l'axe vertical de l'image, tel qu'illustré en Figure 4.8. Les pixels devant recevoir une donnée identique à leur voisin de gauche sont en effet redéfinis à chaque nouvelle ligne affichée, grâce à la modification du mot de configuration.

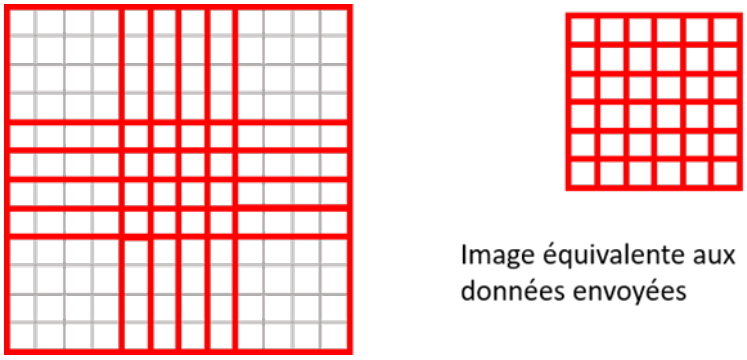


FIGURE 4.7 – Affichage d'une image multi résolution avec une configuration par image

Le sélecteur de lignes permet de définir des macropixels, en fournissant à certaines lignes une copie des données destinées à la ligne précédente. Cette copie n'est cependant possible que pour des lignes complètes. Les limites horizontales entre macro pixels sont nécessairement définies de manière identique sur la totalité de la largeur de l'image, une ligne étant soit une copie de la ligne précédente soit pilotée par le contrôleur de colonnes. Il est donc impossible

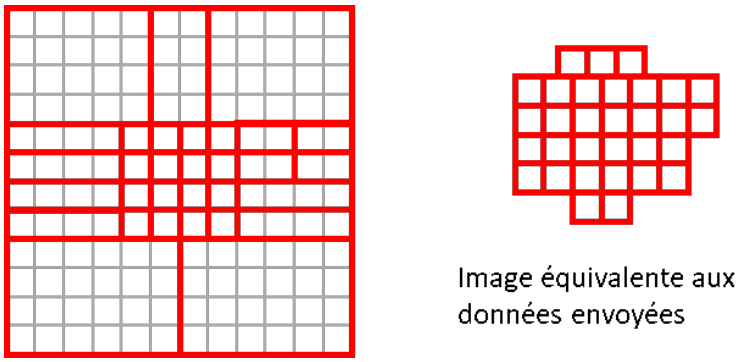


FIGURE 4.8 – Affichage d'une image multi résolution avec une nouvelle configuration par ligne

de définir des macro pixels occupant plusieurs lignes sur les côtés d'une zone nécessitant un affichage plus résolu, tel que le macro-pixel bleu présenté en Figure 4.9.

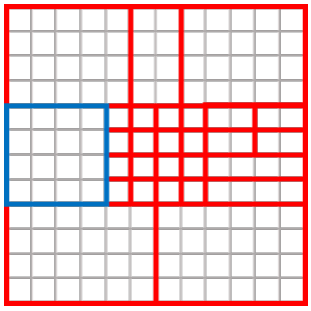


FIGURE 4.9 – Découpage en macro pixels impossible avec des copies de lignes entières

4.3.3 Sélecteur de colonnes avec mémorisation

Afin de permettre la définition de macro pixels avec des frontières horizontales ne s'étendant pas sur la totalité de la matrice tel qu'illustré dans l'exemple de la Figure 4.10, il est nécessaire de mettre en place un mécanisme de pilotage particulier. Ce mécanisme doit permettre à certains pixels d'une ligne de recevoir une copie de la ligne précédente, tandis que d'autres reçoivent de nouvelles données.

La solution proposée est d'employer une évolution du contrôleur de colonnes simple présenté précédemment. Ce nouveau contrôleur, dont l'architecture est présentée en Figure 4.11, utilise un second mot de configuration pour identifier les pixels devant recevoir de nouvelles données.

Dans ce cas, le second mot de configuration qui comporte lui aussi un bit par colonne de la matrice, permet comme le premier mot de configuration de retirer des bascules du chemin du jeton. En revanche les sorties associées aux bascules retirées par ce second mot de configuration ne sont pas connectées aux sorties les précédant. Les colonnes ainsi désignées grâce au second mot de configuration ne sont jamais sélectionnées, et la donnée stockée pour la

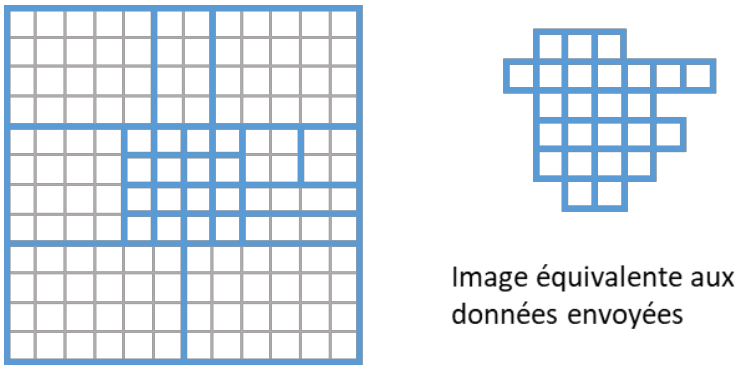


FIGURE 4.10 – Affichage d'une image compressée avec mémorisation inter lignes

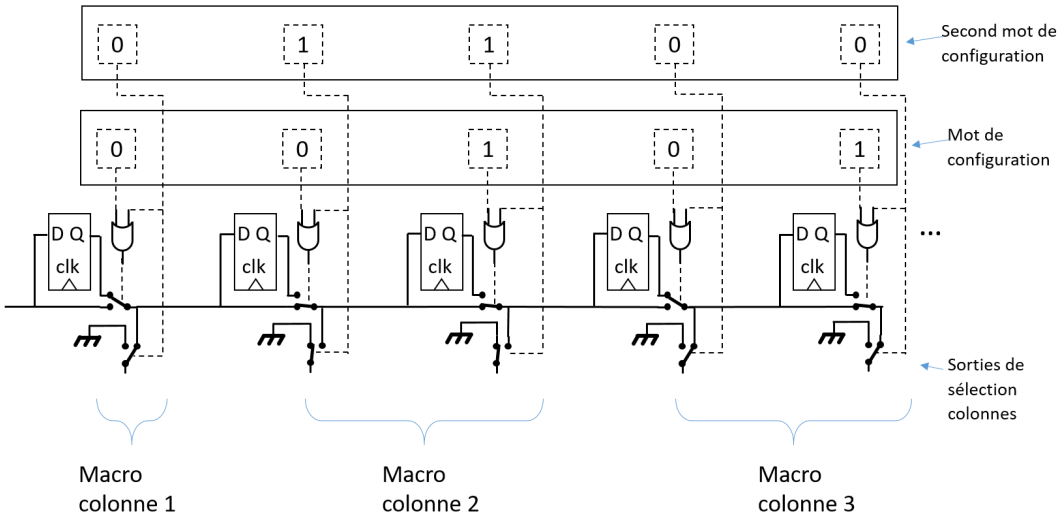


FIGURE 4.11 – Sélecteur de colonnes avec fonction de mémorisation

ligne précédente dans la mémoire correspondante est conservée. Les données obtenues pour une ligne entière sont ainsi constituées d'un mélange de nouvelles données, et de données mémorisées de la ligne précédente. Dans l'exemple donné, les pixels ne constituant pas la première ligne de leur macro pixel et devant recevoir la donnée mémorisée précédemment sont identifiés dans le second mot de configuration par le bit "1". Les deux mots de configurations utilisés en Figure 4.11 permettent l'affichage de la seconde ligne de l'image sous résolue présentée en Figure 4.12.

La Figure 4.13 illustre le fonctionnement du contrôleur de colonnes construit autour du sélecteur présenté en Figure 4.11. Pour réaliser l'affichage de la seconde ligne de l'image présentée en Figure 4.12, seules les première et dernière macro colonnes reçoivent une nouvelle donnée. Les cellules mémoire correspondant à la seconde macro colonne ne sont pas sélectionnée, et conservent donc la donnée qu'elles contenaient durant l'affichage de la ligne précédente.

Ce mécanisme d'affichage d'images à résolution variable a fait l'objet d'un dépôt de brevet

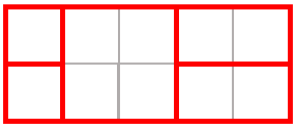


FIGURE 4.12 – Image sous résolue nécessitant un sélecteur avec mémorisation pour l'affichage de la seconde ligne

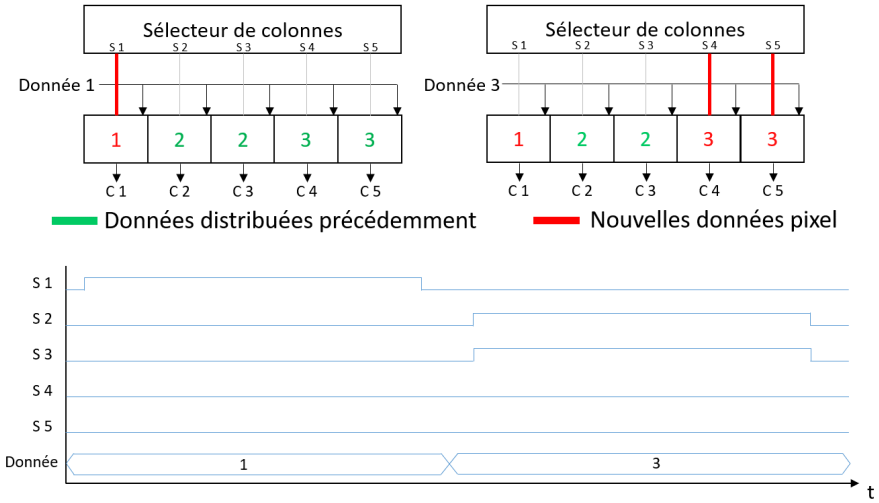


FIGURE 4.13 – Fonctionnement d'un contrôleur de colonnes avec fonction de mémorisation de données

[63]. Ce brevet définit également des modes de réalisation alternatifs, notamment avec un contrôleur de colonnes manipulant directement les données d'entrée numériques, sans emploi de mémoires en tête de colonnes.

4.3.4 Conclusion

La Figure 4.14 présente un exemple de scène découpée en trois régions, destinées à être affichées avec des résolutions différentes. On suppose l'image originale d'une résolution de 1920 × 1080 pixels projetée sur un champ de vision horizontal de 100°. Les rectangles vert et rouge matérialisent les limites des zones de différentes résolutions, et présentent le même facteur de forme que l'image originale. Le rectangle vert associé à la zone d'intérêt de l'image correspond à un champ de vision horizontal de 20°. Ce champ de vision correspond à la zone pour laquelle l'acuité visuelle de l'œil humain reste supérieure à un tiers de sa valeur maximum [10]. L'image est alors sous résolue par un facteur 3 (pixels groupés par groupes de 3 × 3) en dehors de cette zone sans que cela n'affecte la qualité de l'image perçue. Le rectangle rouge quant à lui représente un champ de vision de 50°. En accord avec l'acuité visuelle rapportée pour cet angle de vision, l'image est sous résolue par un facteur 5 (pixels groupés par groupes de 5 × 5) en dehors de cette zone.

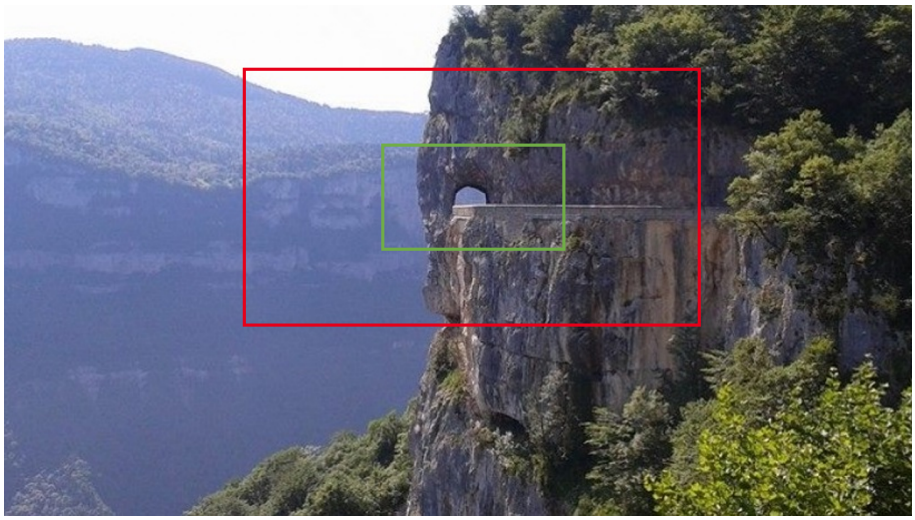


FIGURE 4.14 – Exemple de définition de sous résolution

En supposant que chaque pixel comporte 3 sous pixels de couleurs différentes, présentant une intensité lumineuse décrite par un mot de 10 bits, l'image originale est décrite par $nb_{original}$ = 1920 × 1080 × 3 × 10 = 62 208 000 bits. En supposant que le système optique utilisé permette à l'utilisateur de percevoir un nombre de pixels par degré de champ de vision identique en tout point de l'image, le carré vert présente une définition de 384 × 216 pixels, et le carré rouge une définition de 960 × 540 pixels. Avec la mise en place des sous résolutions de facteurs 3 et 5, l'image contenue dans le carré vert est décrit par nb_1 = 384 × 216 = 82 944 pixels. L'image entourée du carré rouge est alors décrite grâce à l'ajout de $nb_2 = \frac{960\times540-384\times216}{3\times3}$ = 48 384 sous-pixels. Enfin l'image complète est décrite avec l'ajout de $nb_3 = \frac{1920\times1080-960\times540}{5\times5}$ = 62 208 sous pixels. Soit une image décrite par un total de $nb_{pix} = (nb_1 + nb_2 + nb_3) \times 3 \times 10$ = 5 806 080 bits. A cela s'ajoute 1 659 960 bits de mots de configurations nécessaires au fonctionnement des sélecteurs de lignes et de colonnes, tels que décrit dans le chapitre 4.3.3 .

L'affichage de l'image sous résolue est obtenue avec l'emploi de 7 466 040 bits, contre 62 208 000 dans le cas de l'image classique sans sous résolution, soit une réduction du volume de données nécessaires par un facteur d'environ 8,3.

L'implémentation du mécanisme proposé implique nécessairement une complexification de l'électronique de contrôle du micro-écran. Il devient aussi nécessaire de générer et transmettre un ensemble de mots de configurations afin d'assurer le bon fonctionnement du processus de décompression des parties sous résolues de l'image. Cependant, l'emploi de la méthode de sous résolution permet une diminution significative du volume de données pixels à transmettre à chaque trame. Dans un système de réalité virtuelle ou augmentée, l'image affichée couvre une part importante du champ de vision de l'utilisateur. La méthode de sous résolution est alors systématiquement employable pour une part conséquente de l'image, et la diminution du nombre de données pixels compense largement le volume de donnée correspondant à la transmission des mots de configuration.

Chapitre 5

Architectures de circuits pixels

Afin de produire un micro-écran offrant une forte luminance, nous nous intéressons aux matrices actives. Ces dernières, comme expliqué dans le chapitre 1.3, permettent aux LEDs de fonctionner durant toute la durée d'affichage d'une trame, et donc de maximiser la luminance du micro-écran.

Dans un tel système, chaque LED de la matrice est associée à un circuit de pilotage pour former un pixel. Il existe alors pour ces circuits plusieurs manières de réaliser le pilotage de la LED dont ils ont la charge. De même plusieurs solutions de programmation peuvent être employées pour communiquer à chaque circuit la luminance à générer.

5.1 Pilotage en tension

La Figure 5.1 illustre la structure d'un tel pixel dans le cas d'une matrice de LEDs à cathode commune. Un transistor monté en suiveur entre l'alimentation et l'anode de la LED impose à cette dernière une tension définie par V_{prog}. En effet, ce transistor fonctionnant en régime saturé, le courant généré est principalement régi par sa tension grille source. En petit signal, une perturbation de la tension LED entraine une évolution de la tension grille source, et donc du courant généré, qui tend à s'opposer à cette perturbation. La tension apparaissant aux bornes de la LED est donc stable, et égale au premier ordre au potentiel de grille de T_{source}, moins la tension de seuil de ce dernier. La programmation d'un tel pixel depuis le bord de la matrice est réalisée au moyen de V_{prog}. Ce potentiel distribué en colonnes dans la matrice, est échantillonné lorsque la ligne à laquelle le pixel appartient est sélectionnée grâce au signal "Row select". Un condensateur permet la mémorisation de cette consigne durant l'intervalle entre deux sélections. La seconde armature de ce condensateur de mémorisation peut théoriquement être connectée à n'importe quel potentiel fixe du circuit, sans affecter le comportement du pixel. Si possible, on préfèrera cependant la connecter à la cathode de la LED. En effet, hors phase de programmation, une variation du potentiel de cathode, par exemple due à une évolution de la consommation d'autres pixels de la matrice, entraine une

évolution similaire du potentiel de grille de T_{source}. L'évolution du potentiel d'anode de la LED en découlant permet de conserver une tension quasiment inchangée aux bornes de cette dernière. Cependant, la connexion à la cathode peut s'avérer difficile lorsque cette dernière est uniquement connectée au circuit CMOS en périphérie de matrice, ou bien qu'une telle connexion impose au condensateur une tenue en tension importante. On préfère alors à la cathode un nœud dont le potentiel évolue d'une manière la moins différente possible. On préfère par exemple la masse du circuit à l'alimentation positive, l'effet de la chute de tension au niveau de l'alimentation y étant généralement inverse à celle observée au niveau de la cathode.

Ce type de circuit de pilotage présente une faible complexité avec une implémentation requérant seulement deux transistors et un condensateur. Cette simplicité fait d'un tel circuit de pilotage une solution particulièrement adaptée à un micro-écran à très faible pas pixel.

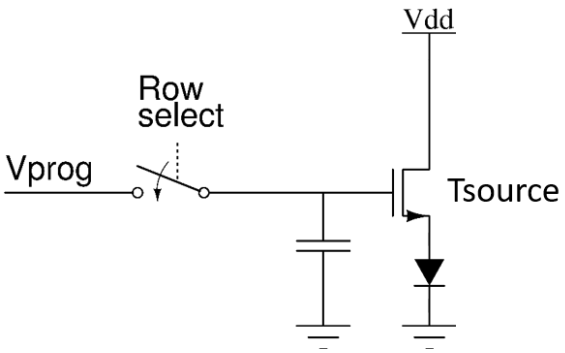


FIGURE 5.1 – Structure d'un circuit pixel avec pilotage en tension

La viabilité de l'emploi d'un pilotage en tension dépend des caractéristiques électro-optiques des LEDs utilisées. Une dispersion de la relation tension luminance, due par exemple à un problème de maitrise de résistance d'accès, diminue fortement la précision du contrôle de luminance. De même, pour une précision donnée du niveau de luminance atteint, la tension de pilotage doit être définie d'autant plus précisément que la pente de la caractéristique luminance tension des LEDs est importante. On considère par exemple les caractéristiques d'une LED GaN tirées de la litérature [42], et présentées en Figure 5.2. Pour la gamme de luminance représentée on approxime la caractéristique courant luminance à une relation linéaire. En supposant que l'on cherche à contrôler la luminance entre 0 et 1 500 000 cd/m^2 avec une résolution de 8 bits, chaque LSB correspond à une densité de courant d'environ 0,7 A/cm^2. Dans le cas d'un contrôle en tension, la non linéarité de la caractéristique tension luminance implique que pour atteindre une telle précision sur toute la gamme de fonctionnement, une précision d'environ 4mv est nécessaire. La quantification de la gamme de tension 2,25 V – 5,25 V (nécessaire au contrôle de la LED entre une émission négligeable et 1 500 000 cd/m^2), implique alors l'emploi d'un signal encodé sur 10 bits.

Le mécanisme de programmation en lui-même présente des limitation lorsqu'employé dans une matrice. La Figure 5.3 illustre la configuration d'alimentation classiquement rencontrée

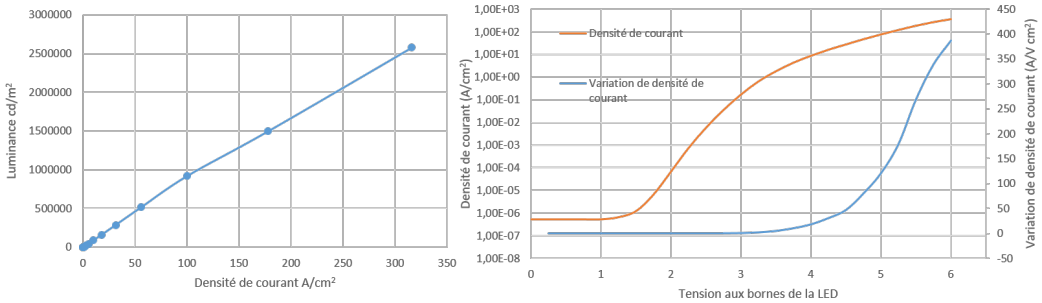


FIGURE 5.2 – Caractéristiques électro-optiques d'une LED GaN

dans une matrice de pixels alimentée depuis le bord. Une chute te tension est observée le long des lignes distribuant les tensions d'alimentations.

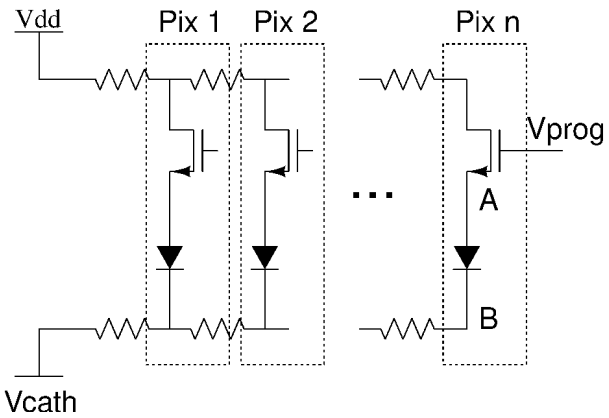


FIGURE 5.3 – Contrôle en tension avec alimentations résistives

La luminance du pixel de rang n dépend directement de la tension appliquée à sa LED, soit $V_A - V_B$. V_A est déterminé par le signal de contrôle V_{prog}, et est indépendant de la chute de tension observée sur V_{DD} (du moins tant que cette dernière n'est pas suffisante pour empêcher la saturation du transistor). V_B n'est pas égal à sa valeur théorique V_{cath}, et dévie de ce potentiel d'une valeur difficile à anticiper. V_B dépend en effet de la consommation des autres pixels de la matrice, et appartient à l'intervalle défini par l'équation 5.1, dont les bornes correspondent respectivement aux cas ou seul le pixel n est actif, et où tous les pixels le sont. En supposant

$$V_{cath} + R \times I_{pix} \leq V_B \leq V_{cath} + \frac{n \times (n+1)}{2} \times R \times I_pix \tag{5.1}$$

n : Nombre de pixels désservis par une même ligne d'allientation
R : Résistance de la ligne d'alimentation sur la longueur d'un pixel
I_{pix} : Courant nominal des pixels allumés

l'absence de toute dispersion entre pixels, et pour une même tension V_{prog}, selon le pixel considéré et l'état des autres pixels, la tension réellement appliquée à la LED d'un pixel peut varier d'une valeur définie par l'équation 5.2.

$$\Delta V_{LED} = (\frac{(n*(n+1)}{2} - 1) \times R \times I_{pix} \tag{5.2}$$

ΔV_{LED} : Variation possible de la tension appliquée à la LED
n : Nombre de pixels désservis par une même ligne d'allientation
R : Résistance de la ligne d'alimentation sur la longueur d'un pixel
I_{pix} : Courant nominal des pixels allumés

Les circuits de pilotage en tension sont principalement employés par des écrans OLED [64] [65] [66]. La faible dispersion de ces LEDs, ainsi que la pente de leurs caractéristiques courant tension, permet en effet de profiter de la simplicité d'un pilotage tension.

On trouve dans la littérature un ensemble de circuits pixels réalisant un pilotage en tension, qui embarquent des mécanismes de compensation de dispersion. Toutefois, ces circuits sont généralement implémentés avec une technologie de transistors en couche mince (TFT : thin-film transistors), sujettes à de fortes dispersions. Les mécanismes de compensation mis en place visent alors à corriger la dispersion des transistors, notamment grâce à une mesure de leur tension de seuil. Ces mécanismes ne permettent pas une correction de la dispersion des LEDs, qui nécessiterait une mesure de la lumière émise par chaque pixel.

Le pilotage en tension, largement utilisé dans les micro-écrans, ne constitue pas une solution particulièrement adaptée à l'emploi de LEDs GaN. La dispersion des caractéristiques de ces dernières, et le fort courant sous lequel elles sont utilisées, font en effet ressortir les limitations inhérentes à ce type de pilotage.

5.2 Pilotage courant

Un circuit de pilotage en courant contrôle la luminance de la LED en imposant un courant maitrisé au travers de celle-ci. La tension apparaissant aux bornes de la LED est alors principalement déterminée par les caractéristiques de cette dernière.

Comme l'illustre la Figure 5.4, un transistor PMOS T_{source} est connecté entre l'alimentation du circuit et l'anode de la LED. T_{source} fonctionne en régime saturé et agit comme une source de courant. Le courant traversant T_{source} est défini de manière approchée par l'équation 5.3 décrivant le fonctionnement du transistor en régime saturé.

$$I_D = \frac{K}{2} \times \frac{W}{L} \times (V_{gs} - V_t)^2 \tag{5.3}$$

I_D : Courant de drain du transistor
k : Facteur technologique
W : Largeur de la grille du transistor
L : Longueur de la grille du transistor
V_{gs} : Tension appliquée entre la grille et la source du transistor
V_t : Tension de seuil du transistor

Le courant dépend de la tension présente entre la grille et la source de T_{source}. Le potentiel de source étant fixe, le courant est contrôlé par le potentiel appliqué à la grille. Lors de la phase de programmation, le signal V_{prog} correspondant à la luminance souhaitée est mémorisé dans un condensateur connecté entre la grille et la source du transistor. En dehors de la phase de programmation, une variation de la tension d'alimentation, due par exemple à une fluctuation de consommation d'autres parties du circuit, entraine alors une fluctuation similaire au niveau de la grille du transistor et a une influence réduite sur le courant généré. La tension présente aux bornes de la LED est indépendante de la tension grille-source du transistor, elle n'a donc que peu d'influence sur le courant généré par ce dernier.

5.2.1 Programmation en tension

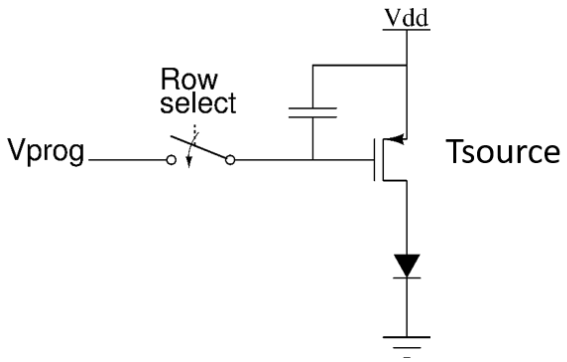


FIGURE 5.4 – Structure d'un circuit pixel avec pilotage en courant et programmation en tension

Afin de définir à chaque trame le courant devant être généré par le circuit pixel, une programmation en tension peut être utilisée. La Figure 5.4 illustre la structure d'un circuit pixel utilisant ce mode de programmation. Le signal "Row select" distribué en ligne dans la matrice, actionne un interrupteur permettant d'échantillonner V_{prog} au niveau du condensateur de mémorisation.

Le potentiel V_{prog} est généré en bord de matrice, pour correspondre au courant désiré. La correspondance entre potentiel de programmation et courant découle directement de l'équation régissant le fonctionnement d'un transistor en saturation, et est défini au premier ordre par l'équation 5.4. Un circuit pixel avec pilotage en courant et programmation en tension présente

$$V_{prog} = V_{DD} - V_t - \sqrt{\frac{2 \times I_{LED}}{K} \times \frac{L}{W}} \tag{5.4}$$

V_{prog} : Potentiel appliqué à la grille du transistor
I_{LED} : Courant programmé dans la source
k : Facteur technologique
W : Largeur de la grille du transistor
L : Longueur de la grille du transistor
V_t : Tension de seuil du transistor

une complexité et un encombrement réduits, similaires à ceux d'une solution de pilotage en tension. Il permet donc la fabrication de matrices à pas pixel réduit. De plus, l'emploi d'un pilotage en courant limite les problèmes liés à une dispersion de caractéristique courant tension entre les différentes LEDs employées dans la matrice. En effet, la tension apparaissant aux bornes de la LED n'influence pas le courant imposé par le transistor T_{source}. Ce mode de pilotage permet donc l'emploi de LEDs dont la résistance d'accès est mal maitrisée par exemple. Cependant, comme dans le cas d'un pilotage en tension, la distribution d'une tension unipolaire aux circuits pixel implique certaines limitations. La tension échantillonnée dans le condensateur de mémorisation, et contrôlant la source de courant, est définie par la différence entre V_{prog} et V_{DD}. Ainsi, d'une manière analogue au cas présenté dans le chapitre 5.1, la chute de tension présente sur la ligne distribuant l'alimentation V_{DD} a une influence sur le courant généré. La précision du contrôle de la luminance pixel est donc conditionnée par l'amplitude de la chute de tension maximum attendue. Le courant généré par la source dépend directement des paramètres technologiques du transistor utilisé. Une grande uniformité des caractéristiques des transistors employés au travers de la matrice est alors nécessaire pour employer une programmation en tension, en particulier en ce qui concerne la valeur de la tension de seuil V_t. L'obtention d'une telle uniformité implique généralement l'emploi de transistors de dimensions importantes. Enfin le courant généré évolue en carré de la tension de contrôle utilisée, ainsi cette tension de contrôle doit être générée avec une grande précision pour permettre une maitrise raisonnable de la luminance des pixels.

Le pilotage en courant avec programmation en tension est utilisé pour des micro-écrans OLED [55] [54] ou GaN [67] [4] pilotés par un circuit CMOS. Son emploi a aussi été rapporté avec des technologies transistor différentes [37], généralement destinées à produire des afficheurs de plus grandes dimensions. Plusieurs publications relèvent toutefois une problématique de variation de la tension de seuil des transistors utilisés comme source d'imprécision du controle de luminance lorsque des transistors de dimensions réduites sont employés [55] [54]. Les auteurs proposent alors l'implémentation de mécanismes visant à compenser ces variations, mais au prix d'une complexification des circuits pixels.

5.2.2 Programmation en courant

La consigne de fonctionnement distribuée aux différents pixels d'une matrice peut prendre la forme d'un courant électrique plutôt que d'une tension. La mémorisation d'une grandeur analogique sous forme de courant étant impossible, le circuit pixel mémorise toujours la consigne qui lui est fournie sous forme de tension. Une conversion courant vers tension est alors opérée par le circuit pixel lors des phases de programmation.

La Figure 5.5 illustre la structure générale d'un tel circuit pixel. Durant la phase de programmation illustrée par la Figure 5.6 (a), les interrupteurs commandés par le signal "Row select" montent le transistor T_{source} en diode, et le connectent à la ligne fournissant le courant de programmation. La sélection du pixel a aussi pour effet la déconnexion de la LED, ainsi le cou-

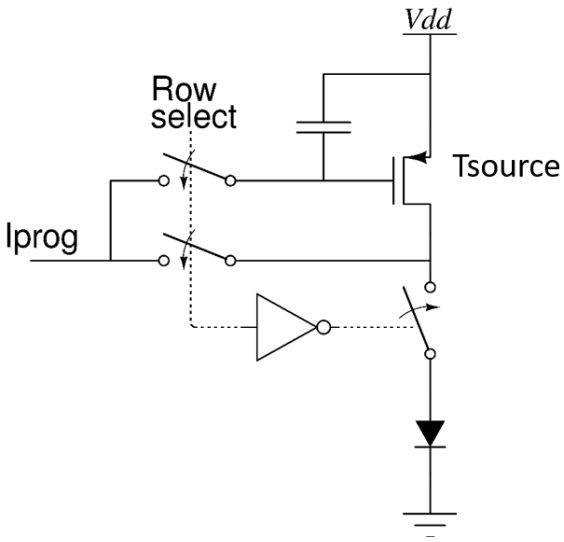


FIGURE 5.5 – Structure d'un circuit pixel avec pilotage en courant et programmation en courant

rant traversant le transistor monté en diode est égal au courant de programmation. Lorsque le système a atteint l'équilibre, le courant de source de T_{source} est égal au courant I_{prog}. Le potentiel appliqué à la grille de T_{source} étant la seule grandeur pouvant évoluer durant la phase de programmation, il a nécessairement pris une valeur égale à V_{prog} tel que défini par l'équation 5.4. En fin de programmation, les interrupteurs déconnectent la ligne de programmation du circuit pixel et la tension présente entre la grille et la source de T_{source} est échantillonnée dans le condensateur. La LED est ensuite reconnectée au circuit pour arriver à la configuration illustrée en Figure 5.6 (b). T_{souce} génère alors un courant égal à I_{prog} au travers de la LED, car sa tension grille source n'a pas évoluée depuis la phase de programmation.

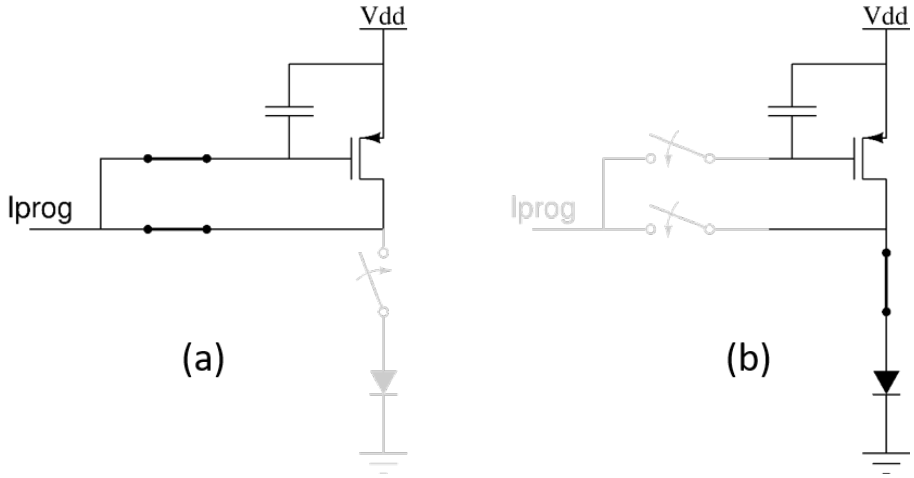


FIGURE 5.6 – Pixel à programmation en courant durant les phases de programmation (a), et fonctionnement (b)

L'emploi d'une programmation en courant permet de s'affranchir des limitations générale-

ment rencontrées avec une programmation en tension. L'information étant transportée sous forme d'un courant, elle n'est pas définie par rapport à un point de référence tel qu'un potentiel électrique. La consigne de programmation est alors conservée dans le cas où une chute de tension non négligeable est présente sur l'alimentation des pixels. De plus la génération de la tension mémorisée par le transistor même qui doit l'utiliser s'avère particulièrement intéressante pour la gestion des disparités technologiques. En effet, la tension générée dans le pixel l'est nécessairement en tenant compte des valeurs de mobilité et de tension de seuil du transistor agissant comme source de courant. Les déviations de ces grandeurs par rapport à leurs valeurs nominales sont donc automatiquement compensées, et n'affectent pas la valeur du courant généré. Cependant un circuit pixel utilisant une programmation en courant s'avère plus complexe et encombrant que les circuits traités jusqu'ici, puisqu'il nécessite au moins deux interrupteurs supplémentaires. Bien que contrôlés par un unique signal dans le schéma de la Figure 5.5, les différents interrupteurs mis en œuvre doivent en réalité être actionnés dans un ordre particulier afin d'assurer la mémorisation correcte de la consigne. Pour cette raison, la programmation en courant nécessite aussi l'emploi d'un plus grand nombre de signaux de contrôle, et implique donc une plus grande complexité dans le contrôle de la matrice.

Une fois la programmation terminée, le transistor génère un courant défini par l'équation 5.3. Lors de la phase de programmation, l'évolution de la tension grille source du transistor T_{source} est définie par l'équation 5.5. Cette équation constitue une équation différentielle

$$\begin{aligned} \frac{dV_{gs}}{dt} &= \frac{I_{prog} - I_{source}}{C} \\ \frac{dV_{gs}}{dt} &= \frac{I_{prog} - (\frac{K}{2}\frac{W}{L}(V_{gs}^2 - 2V_{gs}V_t + V_t^2))}{C} \end{aligned} \tag{5.5}$$

I_{source} : Courant généré par la source
k : Facteur technologique
W : Largeur de la grille du transistor
L : Longueur de la grille du transistor
V_t : Tension de seuil du transistor
V_{gs} : Tension appliquée entre la grille et la source de T_{source}

non linéaire du premier ordre. En fixant les conditions initiales à $V_{gs} = V_t$ correspondant à un courant $I_{source} = 0$, tout en restant dans le domaine de fonctionnement saturé du transistor, on obtient la solution décrite par l'équation 5.6.

Le temps d'établissement du courant dans la source de courant durant la phase de programmation est principalement limité par le rapport entre les valeurs du courant de programmation et de la capacité à charger. Ces deux valeurs étant contraintes par ailleurs, il est difficile d'agir sur la durée minimale de la phase de programmation. L'emploi de ce mode de programmation peut donc s'avérer problématique lors de l'emploi de faibles courants, ou lorsqu'une vitesse de fonctionnement importante est requise.

Ce type de circuit pixel est utilisé dans des micro-écrans employant des LEDs organiques ou

$$V_{gs}(t) = V_t + \sqrt{\frac{2 \times I_{prog} \times L}{KtimesW}} \times tanh(\frac{\sqrt{\frac{K}{2}\frac{W}{L} \times I_{prog}} \times t}{C})$$
$$I_{source}(t) = I_{prog} \times tanh^2(\frac{\sqrt{\frac{K}{2}\frac{W}{L} \times I_{prog}} \times t}{C}) \quad (5.6)$$

I_{source} : Courant généré par la source
k : Facteur technologique
W : Largeur de la grille du transistor
L : Longueur de la grille du transistor
V_{gs} : Tension appliquée entre la grille et la source de T_{source}

non [30] [53] [68]. Une variante de ce circuit utilisant deux transistors montés en miroir pour réaliser les fonctions de programmation et de génération du courant LED est aussi parfois rencontrée [40].

5.3 Pilotage PWM

Les solutions de pilotage évoquées jusqu'à présent modifient le point de fonctionnement des LEDs afin de faire varier la luminance des pixels contrôlés. Le pilotage de type PWM repose sur une approche différente dans laquelle le point de fonctionnement des LEDs est fixe, et la luminance est définie par la durée d'activation des pixels durant l'affichage d'une trame. La Figure 5.7 présente un exemple d'obtention de différentes luminances avec ce type de pilotage. La luminance instantanée maximum est la même pour tous les affichages, mais la durée de fonctionnement (continue ou non) de la LED sur la période d'affichage d'une trame détermine l'illumination moyenne obtenue.

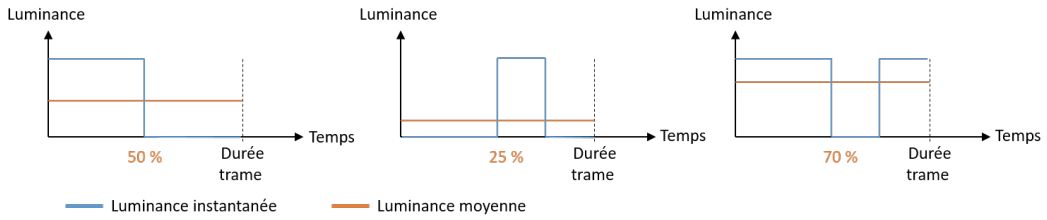


FIGURE 5.7 – Séquence d'affichage PWM d'une trame

Comme l'illustre la Figure 5.8, le circuit comporte une source définissant le point de polarisation de la LED lorsqu'elle est allumée, ainsi qu'un interrupteur permettant de contrôler la durée de fonctionnement de la LED. Le code binaire définissant le niveau de luminance recherché est couramment employé directement comme signal de contrôle du pixel. Chaque bit détermine l'état du pixel par sa valeur, et pendant une durée proportionnelle à son poids dans le code binaire. On parle alors d'un contrôle BCM (Binary Code Modulation). La luminance obtenue est définie par l'équation 5.7.

$$L = L_0 \frac{\Sigma_{i=1}^{N} 2^i \times b_i}{2^N - 1} \tag{5.7}$$

L : Luminance moyenne obtenue
L_0 : Luminance instatannée du pixel allumé
N : Nombre de bits utilisés pour encoder le signal émis

L'exemple illustre l'emploi d'une source de courant, cependant une source de tension peut aussi être employée, le type de source n'ayant pas d'influence sur le principe de fonctionnement du circuit.

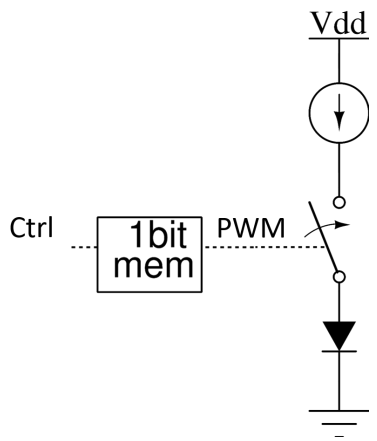


FIGURE 5.8 – Exemple de structure d'un circuit de pilotage PWM avec source de courant

Ce type de système de pilotage permet de faire fonctionner toutes les LEDs de la matrice sur un même point de fonctionnement. Il est aussi parfois employé pour réaliser des fonctions annexes à l'affichage, telle que la transmission de données au travers d'une modulation rapide de la luminance imperceptible pour l'utilisateur [4]. Cependant un tel circuit présente une complexité et un encombrement supérieur aux autres types de circuits de pilotage présentés. La distribution à la fois d'une consigne de point de fonctionnement et d'une donnée numérique rend le pilotage et le routage des signaux d'autant plus complexes. Ce circuit n'étant pas naturellement propice à l'obtention de pixels compacts, son emploi est relativement rarement rapporté dans la littérature. Le pilotage PWM est généralement restreint à des cas spécifiques, par exemple lorsque la dissociation entre point de fonctionnement de la LED et luminance produite est recherchée [69].

Chapitre 6

Développement d'un circuit pixel faible pas

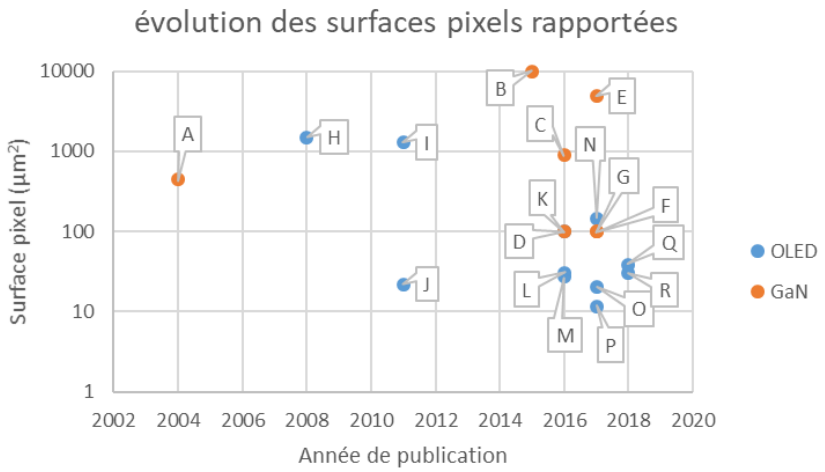
Lors de l'emploi de systèmes optiques permettant l'affichage d'une image sur une grande surface apparente à partir d'un micro-écran, on constate une luminance de l'image obtenue plus faible que celle de l'écran employé. La très forte luminance atteignable avec des LEDs GaN apparait alors particulièrement intéressante pour la production de micro-écrans utlisés dans de tels systèmes. La production de LEDs en technologie planaire à de très faibles pas a été démontré dans la littérature [22]. Cependant aucun des circuits de pilotages préexistants ne semble permettre une gestion efficace de ces LEDs dont la caractéristique est dispersée et non linéaire, tout en permettant une implémentation à un très faible pas pixel, compatible avec les applications visées.

6.1 Objectif et ressources technologiques

6.1.1 Circuit de pilotage compact

Comme l'illustre la Figure 6.1, les pixels employant une LED GaN rapportés dans la littérature présentent toujours un encombrement conséquent par rapport à ceux obtenus avec des LEDs organiques. Tandis que l'on remarque une miniaturisation des pixels OLED au cours des dernières années, cette tendance parait beaucoup moins évidente pour les pixels employant une LED GaN. Afin de produire des micro-écrans fonctionnels, la réduction de la dimension des LEDs et du pas pixel ne peut se faire que si l'association de la matrice de LEDs à son circuit de pilotage reste possible. Ainsi, les blocages technologiques liés à la précision d'assemblage ont été levés ces dernières années, d'abord par l'amélioration des procédés d'hybridation entre LEDs et circuit [45], puis par le développement de méthodes de singularisation des LEDs après association avec le circuit de contrôle [22]. La possibilité de fabriquer et d'associer à un circuit CMOS des matrices de LEDs avec un pas pixel de quelques μm pose la question

de la production de circuits capables de piloter de tels matrices. Les transistors analogiques capables de supporter les tensions et courants utilisés pour alimenter les LEDs présentent en effet des dimensions du même ordre de grandeur que les LEDs. L'implémentation de circuits pixels sur une surface compatible avec les très faibles pas pixels constitue donc un chalenge important.



Label	Référence
A	[3]
B	[50]
C	[4]
D	[45]
E	[67]
F	[51]
G	[2]
H	[52]
I	[53]
J	[32]
K	[29]
L	[27]
M	[54]
N	[33]
O	[55]
P	[28]
Q	[56]
R	[16]

FIGURE 6.1 – Evolution de l'encombrement des pixels rapportés dans la littérature

6.1.2 Technologie CoolLed

La miniaturisation des circuits de pilotages grâce à l'emploi de nœuds technologiques plus fins, ne parait plus offrir à elle seule une solution satisfaisante. La réduction du nœud technologique employé a en effet un impact très faible sur l'encombrement des parties du circuit devant supporter une tension de plusieurs volts. Une nouvelle approche de construction des circuits de pilotage est donc envisagée avec l'utilisation de technologies 3D, permettant un découpage du circuit sur plusieurs niveaux.

L'emploi de TSV (Through Silicon Vias) permet l'assemblage de deux circuits fabriqués séparément, pour former un ensemble 3D sur plusieurs niveaux. Les TSV étant des contacts traversant la totalité du substrat d'un circuit, leur diamètre reste relativement important afin qu'ils conservent un facteur de forme (profondeur / diamètre) compatible avec les contraintes de fabrication. Ainsi les TSV les plus avancés présentent des dimensions de l'ordre du μm ou supérieur [70]. Il n'est donc pas envisageable d'utiliser ce type de contact au niveau de chaque pixel d'une matrice présentant un pas pixel de quelques μm.

Les assemblages dits "face-to-face" constituent une seconde approche de la construction 3D offrant une densité de contacts plus importante. Ici des zones de contact sont construites sur les derniers niveaux métalliques de deux circuits. Ces deux circuits sont alors assemblés métal contre métal, permettant un pas de contact de l'ordre du μm et légèrement inférieure [71] [72]. La réalisation de plusieurs contacts par pixels devient envisageable avec une telle technologie, cependant elle demande une grande précision d'alignement entre les deux wafers, et le nombre de contacts réalisables par pixel de manière fiable reste limité. De plus un assemblage Face-to-Face implique que le contact entre circuit et LED doit être réalisé au travers du substrat de l'une des couches circuit, les niveaux métalliques n'étant plus exposés. Enfin la technologie CoolCube développée par le CEA-Leti permet de contourner ces problématiques, avec la construction successive de deux niveaux circuits sur un même wafer [73].

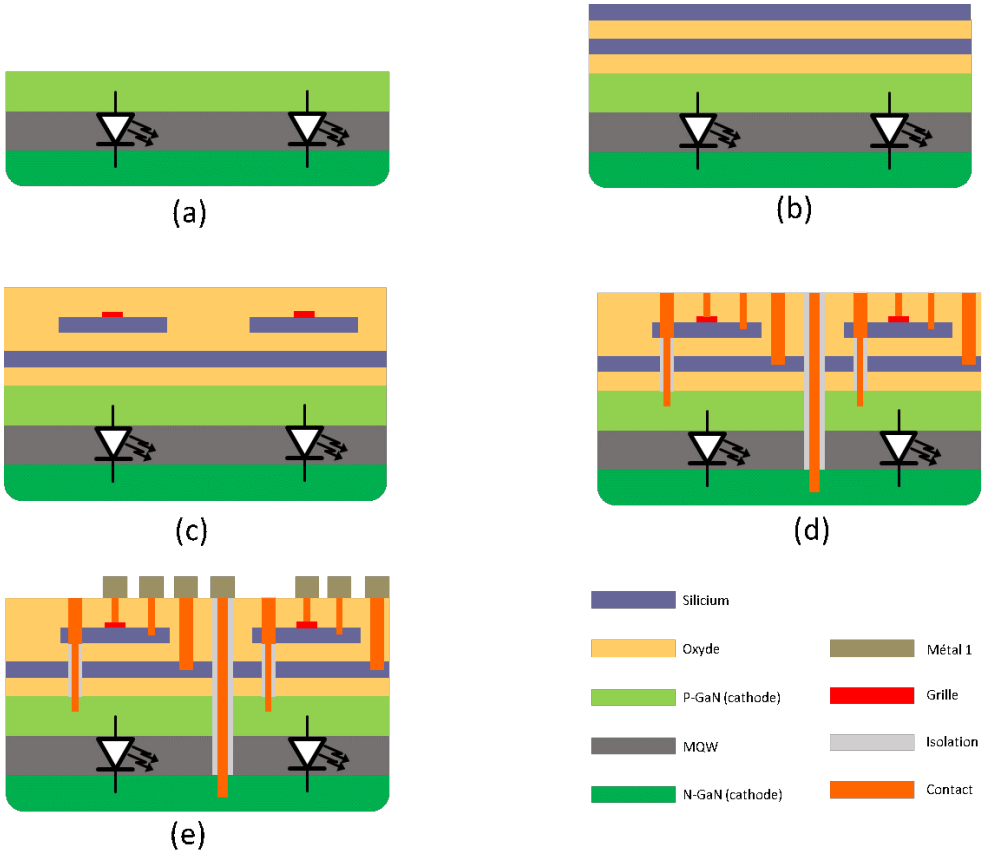


FIGURE 6.2 – Vue en coupe simplifiée des principales étapes d'association LED/circuit dans un procédé CoolLed

Un ensemble de briques technologiques spécifiques pour micro-écran ont été développées sur la base de la technologie CoolCube et de la technique de singularisation des LEDs sur circuit [22]. La technologie CoolLED regroupe les différents flots technologiques pouvant être obtenus à partir de ces briques technologiques. La Figure 6.2 illustre une variante du flow CoolLED permettant l'association de LEDs GaN à un premier niveau du circuit de pilotage.

a : La construction est réalisée à partir d'un wafer comprenant en pleine couche les différentes couches constituant une LED GaN.

b : Sur ce wafer, on fait croitre une couche de silicium associée à différents dépôts, nécessaires notamment à l'adaptation du paramètre de maille et à l'isolation électrique entre LED et zone active.

c : Les transistors d'un premier niveau circuit sont réalisés sur la surface de silicium alors comparable à celle d'un substrat SOI (Silicon On Insulator).

d : Une succession de gravures, dépôts d'isolant, et dépôts métalliques, permettent de réaliser les contacts atteignant les anodes et cathodes de la LED de chaque pixel, ainsi que les bornes des transistors réalisés précédemment. La gravure permettant d'atteindre la cathode de la LED est réalisée sur la totalité du pourtour de chaque pixel. En plus de relier la cathode des LEDs au circuit, cette gravure traverse les dépôts formant l'anode de ces dernières, et isole les anodes des différentes LEDs ainsi découpées dans l'unique LED initiale.

e : Un procédé de métallisation standard complète ce premier niveau circuit et prépare l'association à un second niveau circuit.

Les interconnexions métalliques du premier niveau circuit étant exposées, un second niveau circuit peut y être associé. Ce second niveau peut être fabriqué en parallèle puis reporté sur l'assemblage, grâce à une technique "hybrid bonding" par exemple, ou bien construit directement sur l'ensemble en technologie CoolCube selon les besoins du circuit. Plusieurs combinaisons de méthodes d'assemblages peuvent être envisagées entre les différentes couches CMOS et LED composant le micro-écran. La description détaillée, ainsi que la discutions des implications de ces différentes combinaisons, est cependant hors du propos de cette thèse, focalisée sur la conception électrique du circuit. La construction en 3D du circuit de pilotage permet non seulement de disposer d'une surface active plus importante pour un pas pixel donné, mais aussi d'associer deux couches circuit avec des technologies MOS différentes. On s'intéresse donc aux possibilités offertes par ce mode de construction, avec la conception d'un circuit de pilotage pour pixel GaN aussi compacte que possible en technologie CoolLed. Le procédé CoolCube étant développé à partir du nœud technologique 28nm FD-SOI, la conception circuit se base sur le design-kit de cette technologie.

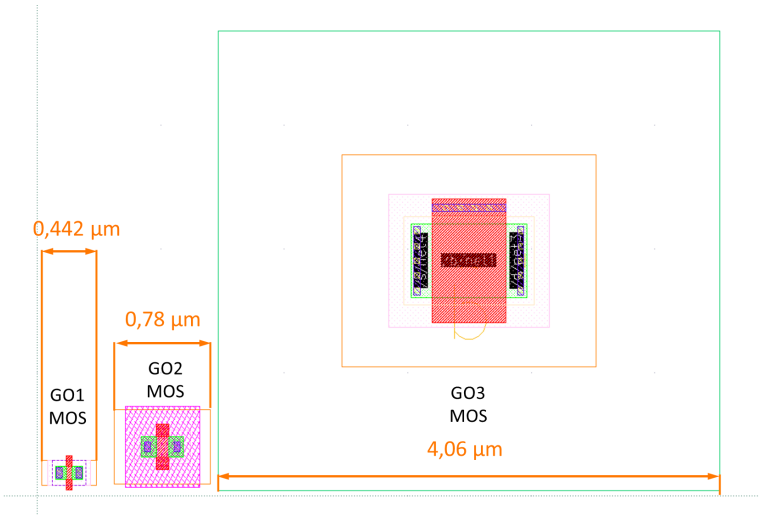


FIGURE 6.3 – Transistors GO1, GO2, et GO2 en dimensions minimum

6.1.3 Modèles de composants utilisés

La technologie FD-SOI P28 sur laquelle s'appuie l'étude, propose des transistor GO1 avec une tension d'alimentation de 0,9V, GO2 avec une tension d'alimentation de 1,5V, et enfin des transistors bulk GO3 avec une tension d'alimentation de 5V. Le modèle des transistors bulk propres à cette variante de la technologie offrent une modélisation satisfaisante du comportement des transistors analogiques produits en technologie CoolLed. La Figure 6.3 illustre la différence de compacité entre les trois types de transistors.

6.2 Architecture du circuit pixel

La tension de seuil des LEDs se situe autour de 2 V, et une polarisation avec une tension d'environ 4 V est nécessaire pour obtenir une luminance suffisante. En dédiant 1 V d'excursion pour le fonctionnement de l'électronique de pilotage, une alimentation analogique de 5 V est nécessaire. Afin d'optimiser la durée de vie du circuit, il est préférable d'utiliser à minima un transistor supportant la plage complète d'alimentation de 5 V. C'est justement le cas des transistors GO3 comme expliqué précédemment. Cependant l'encombrement des transistors GO3 invite à limiter leur nombre, et une seconde tension d'alimentation plus faible sera utilisée pour alimenter les transistors GO1 ou GO2 qui constitueront la majorité du circuit, et notamment la partie de contrôle et distribution des signaux.

6.2.1 Pilotage PWM avec source de courant

Les caractéristiques exactes des LEDs dépendront de leurs dimensions, elles-mêmes définies d'après le pas pixel. Les performances observées sur des LEDs de même technologie pour différentes dimensions permettent néanmoins de se faire une idée assez précise des perfor-

mances à attendre. La Figure 6.4 illustre les caractéristiques de LEDs planaires produites au CEA Leti [17], ces dernières seront utilisées comme référence pour le dimensionnement du circuit de pilotage pixel.

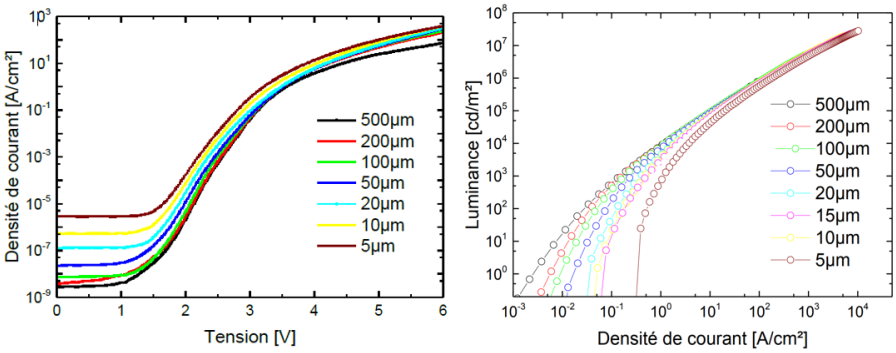


FIGURE 6.4 – Caractéristiques de LEDs GaN planaires [17]

La Figure 6.5 illustre les résultats de caractérisation d'un ensemble des LEDs GaN identiques, produites avec une technologie identique à celle considérée pour cette étude. Les LEDs présentent une caractéristique courant tension très dispersée. Leur caractéristique luminance courant quant à elle présente une dispersion notable pour de faibles densités de courant, mais qui s'estompe pour des courants plus importants.

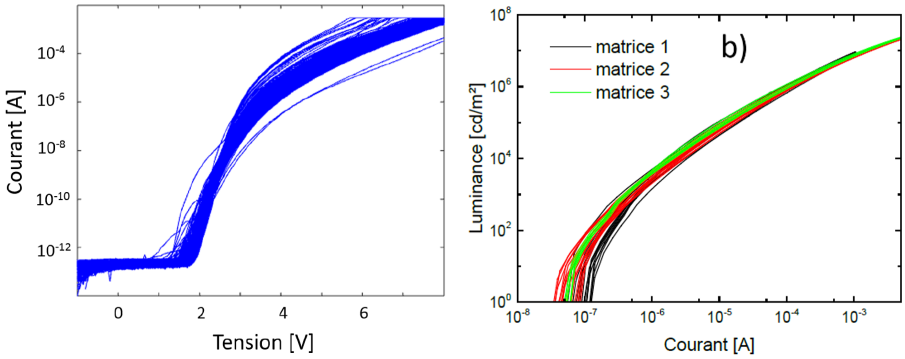


FIGURE 6.5 – Dispersion des caractéristiques électro-optiques pour un ensemble de LEDs GaN [17]

La quantité de lumière émise par une LED est physiquement liée au courant injecté dans sa jonction. La tension présente aux bornes de la LED permet de remonter à cette luminance, à condition de maitriser la caractéristique courant tension du composant. Etant donné la faible maitrise de cette dernière pour les LEDs GaN considérées, définir précisément le niveau de luminance d'une LED au moyen de la tension à ses bornes n'est pas possible. Il est donc préférable pour le circuit de pilotage d'opérer un contrôle en courant. En raison de la dispersion de la caractéristique luminance courant pour de faibles valeurs de courant, un pilotage courant analogique tel que décrit dans la chapitre 5.2.2 s'avèrerait aussi inefficace pour contrôler le pixel avec de faible valeurs de luminances.

Ainsi un pilotage de type PWM est le plus approprié aux LEDs utilisées. Ce dernier permet en effet de contrôler la luminance des pixels, en conservant les LEDs sur un point de fonctionnement pour lequel la luminance obtenue est maitrisée. De plus, ce mode de pilotage assure la linéarité de la luminance obtenue en fonction du signal de commande utilisé, alors que la relation luminance courant des LEDs n'est pas linéaire sur toute la gamme de courant utilisable. Avec une tension de 4V à leurs bornes, les LEDs actuellement disponibles peuvent absorber un courant maximum d'environ 14 A/cm^2. En anticipation de l'évolution des performances de ces LEDs dont la technologie de production est en phase de développement, le pixel est conçu avec l'objectif de fournir une densité de courant dans la gamme de 10 A/cm^2 à 100 A/cm^2. La valeur du courant correspondant dépend évidemment du pas pixel atteint.

Le circuit de pilotage présentera donc une structure de type PWM avec pilotage en courant, telle qu'illustrée en Figure 6.6.

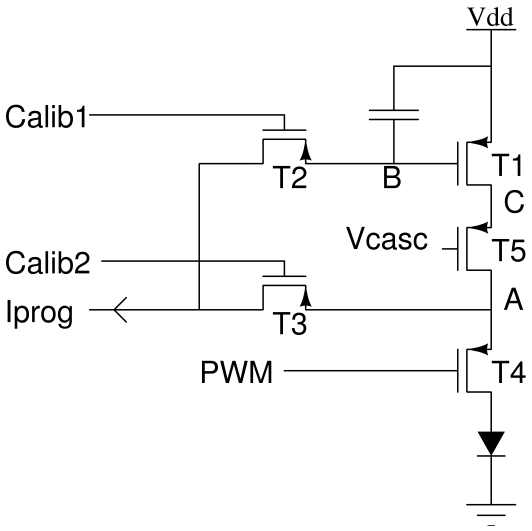


FIGURE 6.6 – Structure de circuit de pilotage pwm utilisée pour le circuit pixel 3D

6.2.2 Interrupteur 5V

Dans l'architecture étudiée, le transistor T_4 a pour rôle d'effectuer le hachage du courant fourni à la LED en fonction de l'état du signal PWM. Lorsque la LED est alimentée, T_4 peut présenter une tension relativement faible entre son drain et sa source, puisqu'il agit comme un interrupteur fermé. Cependant, une fois T_4 bloqué, le courant généré par la source n'a nulle part où aller, et le potentiel présent sur le nœud A croit rapidement jusqu'à atteindre une valeur proche de V_{DD}. Dans le même temps, la LED n'étant plus alimentée, la tension présente à ses bornes décroit rapidement jusqu'à atteindre sa tension de seuil. Compte tenu de la faible maturité technologique des LEDs GaN produites à très faible pas, il existe une forte probabilité que la matrice comporte des LEDs défectueuses en court-circuit. Afin d'éviter que de tels défauts des LEDs n'entraînent une destruction du circuit de pilotage, on considère lors de la conception que la tension aux bornes des LEDs peut atteindre 0 V. T_4 est donc implémenté

avec un transistor GO3 capable de supporter la tension d'alimentation de 5 V. Ce transistor a aussi pour rôle de faire l'interface entre les deux domaines d'alimentations du circuit, que constituent l'alimentation 5 V de la LED, et l'alimentation basse tension partagée par la source de courant et la circuiterie en périphérie de la matrice contrôlant le fonctionnement des pixels.

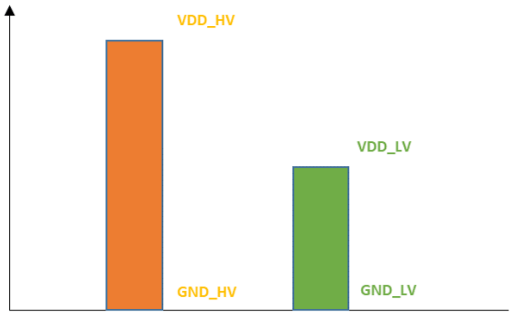


FIGURE 6.7 – Domaines d'alimentations raccordés par la masse

Lorsqu'une multitude de domaines d'alimentation sont utilisés dans un circuit, il est classique de considérer que la masse leur est commune, et qu'il existe une différence de potentiel entre les bornes d'alimentations positives des différents domaines d'alimentation, comme représenté en Figure 6.7. Cependant sur la Figure 6.6, on observe que le pixel est constitué de transistors PMOS, et donc que le fonctionnement analogique du circuit est référencé à V_{DD} et non à la masse. Pour cette raison, on choisit de raccorder les deux domaines d'alimentation par leurs bornes positives, et non par la masse, comme représenté en Figure 6.8. En effet, les potentiels des nœuds A, B ou C peuvent atteindre V_{DD}, notamment lorsque la LED n'est pas alimentée. Les signaux de commande "Calib1" et "Calib2" appartenant au domaine d'alimentation basse tension doivent alors pouvoir présenter un potentiel égal à V_{DD_HV} pour permettre le blocage des transistors T_2 et T_3.

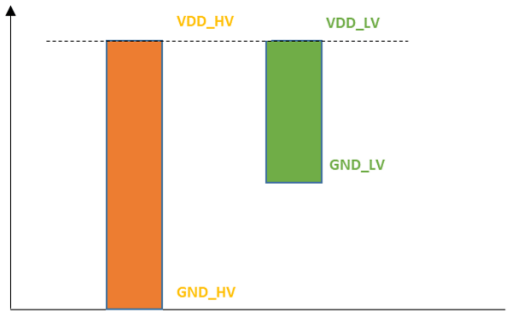


FIGURE 6.8 – Domaines d'alimentations raccordés par V_{DD}

Afin de limiter l'encombrement du circuit, T_4 est le seul transistor implémenté en GO3. Les transistors T_1, T_2, T_3 et T_5 appartiennent donc à la zone basse tension du circuit. Les signaux "Calib1", "Calib2", et PWM appartiennent eux aussi au domaine basse tension. De même la tension présente sur la ligne véhiculant le courant I_{prog} reste contenue entre GND_{LV} et V_{DD}.

L'utilisation de deux domaines d'alimentations différents sur un même chemin de courant impose de prendre des précautions particulières à l'interface entre les zones de forte tension et de faible tension. Il faut en effet permettre l'interaction entre les deux parties du circuit, tout en empêchant la haute tension d'endommager la circuiterie basse tension. Le transistor T_4 joue donc aussi un rôle de protection des autres transistors du circuit. Lorsque la LED n'est pas alimentée, le potentiel des nœuds A et C atteint V_{DD}, les transistors basse tension ne risquent donc pas d'être endommagés. Lorsque la LED est alimentée, l'appartenance du signal PWM au domaine basse tension avec un potentiel évoluant entre GND_{LV} et V_{DD} permet une protection du circuit contre l'alimentation haute tension. Avec un potentiel égal à GND_{LV} appliqué à sa grille et un courant le traversant, T_4 entre dans un fonctionnement de type cascode si la tension aux bornes de la LED est suffisamment faible, il empêche alors le potentiel du nœud A de quitter le domaine d'alimentation faible tension.

6.2.3 Source de courant

La source de courant utilisée implémente un mécanisme de programmation en courant. le fonctionnement d'un tel mécanisme est décrit au chapitre 5.2.2. Bien que l'on recherche à concevoir un pixel compact, un transistor permettant de déconnecter la LED de la source est présent sous la forme du transistor T_4 pour appliquer le signal PWM. L'avantage de compacité d'une programmation en tension par rapport à une programmation en courant apparait alors peu significatif, avec seulement un transistor de moins. En revanche pour obtenir une génération de courant précise avec une programmation en tension, le transistor T_1 devrait être implémenté avec des dimensions conséquentes afin de limiter les disparités de tension de seuil et mobilité entre pixels. La programmation en courant permettant une compensation automatique de ces disparités, elle apparait dans ce cas plus avantageuse qu'une programmation en tension, y compris en ce qui concerne l'encombrement.

Afin de maintenir un courant le plus stable possible entre deux phases de programmation, plusieurs paramètres sont à considérer. Il est tout d'abord souhaitable d'éviter autant que possible l'évolution spontanée de la tension stockée par le condensateur, cette dernière contrôlant le courant généré par T_1. La dérive de la tension stockée est directement liée à la capacité du condensateur de stockage utilisé, et à l'importance des fuites présentes au niveau des transistors connectés à ce condensateur. Malgré les efforts visant à limiter la dérive de la tension stockée, une certaine variation de cette dernière est susceptible de se produire. Il importe alors de dimensionner T_1 de manière à ce qu'une variation donnée de cette tension engendre une variation aussi faible que possible du courant généré. T_1 fonctionne en régime saturé, son courant de drain est donc décrit d'une manière simplifiée par l'équation 5.3. La transconductance du transistor est alors décrite par l'équation 6.1.

Aussi pour I_D donné, on a tout intérêt à choisir un transistor avec un facteur $\frac{W}{L}$ relativement faible, de manière à ce que après programmation, V_{gs} - V_t soit important et limite la valeur de g_m. En effet plus faible sera g_m, moins la variation de courant généré sera importante pour

$$\begin{aligned} g_m &= \frac{d_{I_D}}{d_{V_{gs}}} \\ &= K\frac{W}{L}(V_{gs} - V_t) \\ &= \frac{2I_D}{V_{gs} - v_t} \end{aligned} \tag{6.1}$$

I_D : Courant de drain
k : Facteur technologique
W : Largeur de la grille du transistor
L : Longueur de la grille du transistor
V_{gs} : Tension appliquée entre la grille et la source

une variation donnée de la tension stockée dans le condensateur. Il convient cependant de vérifier que V_{gs} - V_t reste inférieur à la tension V_{ds} afin de garantir que le transistor reste en régime saturé. L'utilisation du transistor T_5 pour réaliser une fonction cascode permet de décorréler les tension V_{ds} et V_{gs} de T_1 lors de la phase de programmation. Bien que la tension drain source n'apparaisse pas dans l'équation simplifiée 5.3, le courant de drain du transistor est décrit d'une manière plus précise par l'équation 6.2.

$$I_D = \frac{K}{2}\frac{W}{L}(V_{gs} - V_t)^2(1 + \lambda(V_{ds} - V_{dsat})) \tag{6.2}$$

I_D : Courant de drain
k : Facteur technologique
W : Largeur de la grille du transistor
L : Longueur de la grille du transistor
V_{gs} : Tension appliquée entre la grille et la source
V_t : Tension de seuil du transistor
V_{dsat} : Tension drain source minimum permettant le fonctionnement du transistor en régime saturé
λ : Paramètre relatif la la modulation de longueur du canal, dépendant de L

La tension V_{gs} générée lors de la phase de programmation ne correspond donc au courant de programmation que pour une valeur V_{ds} donnée. Ainsi l'absence de variation de tension V_{ds} entre programmation et fonctionnement permet une meilleure copie du courant à générer.

Pour évaluer l'impact des fuites sur la dérive du courant généré, on se place dans le cas typique d'un écran avec un taux de rafraichissement de 60Hz, et on cherche à limiter à 5% la variation de courant durant le temps d'affichage d'une trame, soit $\frac{1}{60}$ = 16.7 ms.

Lorsque le signal PWM présente un potentiel de 0 V, le nœud A présente un potentiel de l'ordre de 0,6 V pour permettre au courant pixel de traverser T_4. En dédiant 100 mV à la tension drain source du cascode T_5, la dynamique de 300 mV restant pour atteindre V_{DD} = 1 V est appliquée à la source T_1. Une tension grille source de l'ordre de 700 mV peut alors être appliquée à T_1 sans que ce dernier ne quitte le régime saturé. On considère alors qu'une tension grille source de 700 mV est appliquée à T_1 pour l'étude de la rétention de la programmation en courant

durant un temps trame.

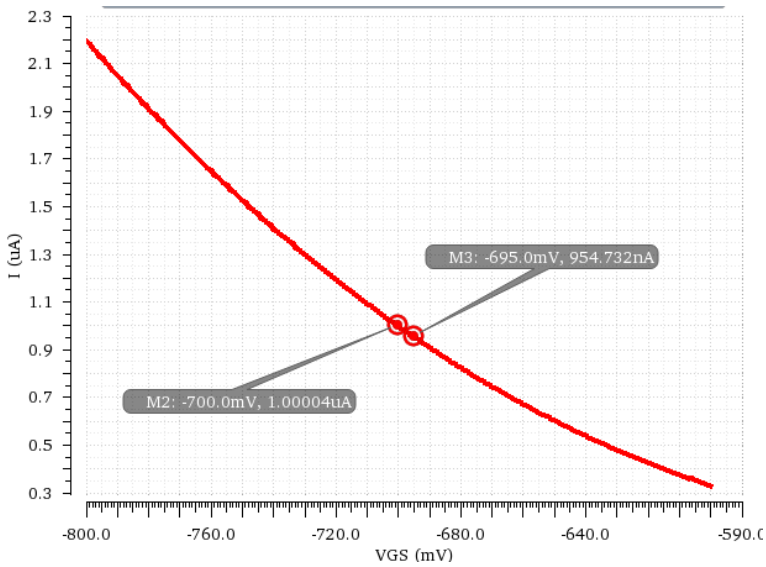


FIGURE 6.9 – Evolution du courant généré par t1 en fonction de sa tension grille source

La Figure 6.9 présente l'évolution du courant généré par la source en fonction de l'évolution de sa tension grille source. Cette source est dimensionnée pour produire un courant nominal de 1 μA avec une tension grille source de 700 mV. Limiter la variation du courant à 5% de sa valeur nominale implique donc de limiter l'évolution de la tension grille durant le temps trame à 5 mV.

Utilisation de transistors GO1

On s'intéresse ici à la possibilité d'utiliser des transistors MOS GO1 pour réaliser les transistors T_1, T_2 et T_3 du circuit de contrôle pixel. Entre les phases de programmations, le nœud B verra les fuites de courant existants au niveau de la grille de T_1, et du drain de T_2. La Figure 6.10 rapporte les valeurs des fuites de grilles simulées au niveau du transistor T_1. Une fuite d'environ 174 fA est attendue au niveau de la source de courant si cette dernière est réalisée avec un transistor GO1.

En ce qui concerne le transistor T_2, le potentiel de la ligne véhiculant le courant I_{prog} évolue peu durant un temps trame car à chaque instant une des lignes de pixels de la matrice est en cours de programmation. Les pixels étant tous identiques, et programmés avec le même courant, seul une dispersion de caractéristiques des transistors, ou bien la chute de tension dans les lignes d'alimentation peut engendrer une évolution de ce potentiel. Ainsi on suppose une tension drain source limitée à plus ou moins 200mV pour ce transistor durant un temps trame. La Figure 6.11 présente les fuites simulées pour ce transistor. Une fuite maximum d'environ 54 fA est attendue au niveau de l'interrupteur T_2 s'il est réalisé avec un transistor GO1.

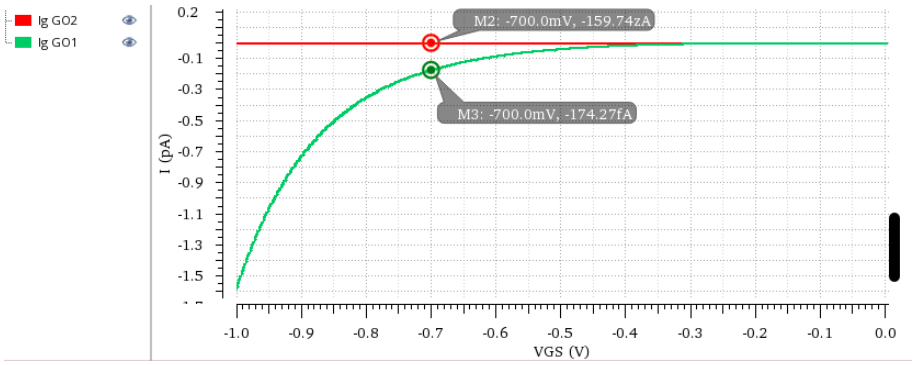


FIGURE 6.10 – Fuites de grilles en fonction de la tension V_{gs} pour des transistors GO1 et GO2

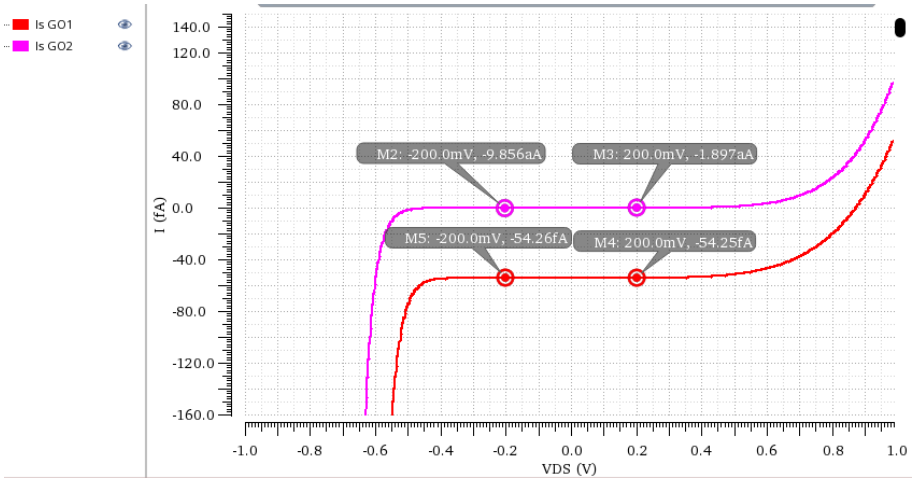


FIGURE 6.11 – Fuites d'interrupteurs fermés en fonction de la tension Vds pour des transistors GO1 et GO2

Afin de limiter à 5% l'évolution du courant généré durant un temps trame avec un courant de fuite total maximum de 225 fA, la valeur de la capacité de mémorisation nécessaire est définie par l'équation 6.3.

Sachant que les condensateurs MOS disponibles dans le nœud technologique utilisé ont une densité, dans les meilleures conditions de polarisation, d'environ 8 fF/μm^2, implanter un condensateur d'une telle capacité dans chaque pixel est incompatible avec l'obtention d'un pas pixel réduit.

De plus, l'implémentation de T_2 et T_3 avec des transistors GO1 implique que les signaux "Calib1" et "Calib2" présentent un potentiel appartenant à l'intervalle [V_{DD} – 0,9 V; V_{DD}]. Avec les nœuds A et B présentant un potentiel d'environ V_{DD} – 700 mV lors des phases de programmation, l'ouverture des interrupteurs T_2 et T_3 s'avère problématique, en raison d'une trop faible tension grille source.

$$\begin{aligned} C &= I \times \frac{d_t}{d_u} \\ &= 2,28 \times 10^{-13} \times \frac{1,67 \times 10^{-2}}{5 \times 10^{-3}} \\ &= 762 fF \end{aligned} \tag{6.3}$$

C : Valeur de la capacité
I : Courant déchargent la cacité
d_u : Amplitude de décharge de la capacité en tension
d_t : Durée de la décharge

Utilisation de transistors GO2

Comme l'illustre la Figure 6.10, les fuites de grilles attendues au niveau du transistor T_1 sont beaucoup plus faibles si un transistor GO2 est utilisé à la place d'un transistor GO1. Avec une valeur simulée largement inférieure à 1 aA, ce courant de fuite est négligé devant celui du transistor T_2. Comme le montre la Figure 6.11, le courant de fuite déchargeant la capacité de stockage est limité à un peu moins de 10 aA lorsque des transistors GO2 sont employés. La valeur de la capacité de stockage permettant de limiter la variation du courant pixel durant un temps trame à 5% est alors définie par l'équation 6.4.

$$\begin{aligned} C &= I \times \frac{d_t}{d_u} \\ &= 1 \times 10^{-17} \times \frac{1,67 \times 10^{-2}}{5 \times 10^{-3}} \\ &= 0,04 fF \end{aligned} \tag{6.4}$$

C : Valeur de la capacité
I : Courant déchargent la cacité
d_u : Amplitude de décharge de la capacité en tension
d_t : Durée de la décharge

La capacité de grille du transistor T_1 est suffisante pour atteindre cette valeur sans l'ajout d'un condensateur. Cependant la capacité grille source de transistor utilisé comme interrupteur est du même ordre de grandeur. En l'absence d'une capacité de stockage suffisante, la tension mémorisée est dominée par l'injection de charges due à la fermeture de l'interrupteur, et non par le courant utilisé pour réaliser la programmation.

La Figure 6.12 présente l'évolution du courant au travers de T_1 durant une phase de programmation pour différentes valeurs de capacité de stockage. La programmation d'un courant de 300 nA est ici simulée. Le courant est égal à cette valeur lorsque T_2 et T_3 sont passants, et diminue avec le blocage des interrupteurs en raison de l'injection de charges modifiant le potentiel stocké au noeud B. La diminution du courant est d'autant plus importante que la capacité de stockage est faible. Une capacité de stockage de 7 fF permet de limiter l'erreur de

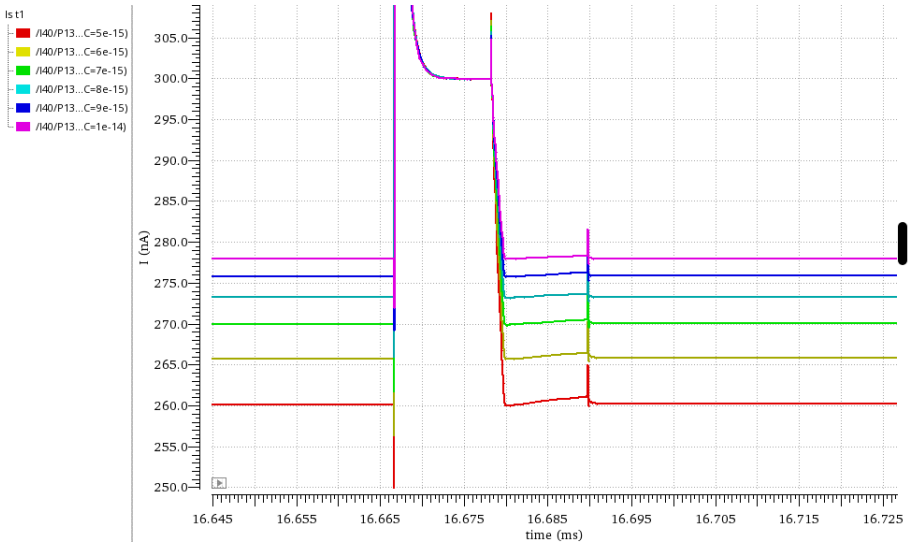


FIGURE 6.12 – Programmation en courant avec différentes valeurs de capacité de stockage

programmation à 10%, tandis qu'une capacité de 10 fF limite l'erreur à 7,4%.

Cette erreur de programmation est systématique et identique pour tous les pixels de la matrice. Avec une amplitude connue, l'erreur peut être prise en compte dans la détermination du courant de programmation à utiliser. Une erreur de l'ordre de 5 % à 10 % apparait alors acceptable, car en s'appliquant à la totalité de la matrice elle n'induit pas de dispersion entre pixels.

Ainsi, bien que les fuites de courant n'imposent pas une telle valeur de capacité, un condensateur de stockage d'environ 10 fF est employé lorsque la source de courant et son mécanisme de programmation sont réalisés avec des transistors GO2.

L'emploi de transistors GO2 permet aussi l'emploi de potentiels compris dans l'intervalle [V_{DD} – 1,5 V; V_{DD}] pour les différents signaux de contrôle "Calib1", "Calib2", et PWM. Une telle dynamique est suffisante pour assurer l'ouverture des interrupteurs T_2 et T_3 durant les phases de programmation. La diminution du potentiel présenté par le signal PWM pour ouvrir l'interrupteur T_4 permet aussi une diminution de la chute de tension aux bornes de ce dernier lors du fonctionnement du pixel. Il est alors possible d'envisager une tension plus élevée aux bornes de la LED, ou bien des transistors T_1 et T_5.

6.3 Signal PWM

Les signaux "Calib1" et "Calib2" présentent un fonctionnement identique, et parfaitement connu à chaque nouvelle trame. La consigne de courant quant à elle est stockée sous forme analogique, et son échantillonnage est effectué à un instant clairement défini du temps trame. Le signal PWM en revanche est porteur d'une information codée de manière temporelle.

Ainsi, comme l'illustre la Figure 6.13, les signaux de contrôle de calibration de courant fournis à une ligne de pixels ("Calib1" et "Calib2" sont ici confondus pour simplifier la lecture du chronogramme) correspondent à une version retardée de ceux fournis à la ligne précédente. La distribution de ces signaux est alors réalisée grâce à un balayage ligne par ligne de la matrice de pixels. Ce type de balayage n'offrant aucune liberté quant à l'instant de rafraichissement du signal distribué, il apparait inadapté à la distribution du signal PWM. Plusieurs solutions de distribution sont alors envisagées pour le signal PWM.

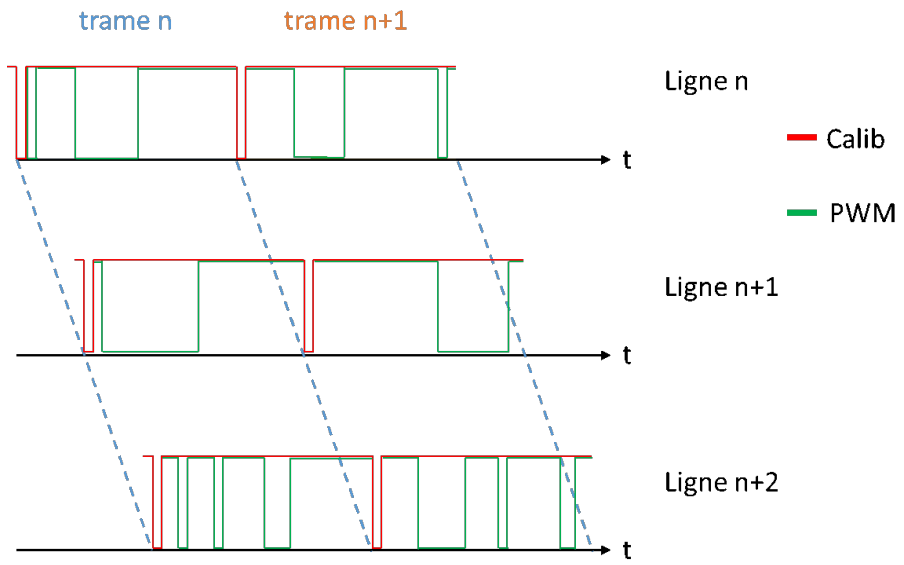


FIGURE 6.13 – Représentation schématique de la séquence de control des pixels d'une matrice

6.3.1 Signal analogique

Un signal PWM, permettant l'activation du pixel pour une durée donnée, suivi d'une extinction du pixel jusqu'à la fin de la trame, peut être construit à partir de signaux analogiques. Comme illustré en figure 6.14 (b), réaliser la comparaison d'un signal en forme de rampe à une tension de référence permet la génération d'un signal de type PWM dont le rapport cyclique dépend linéairement de la tension de référence utilisée. Ce principe de génération est couramment utilisé dans des solutions d'alimentations à découpage par exemple [74]. L'emploi d'un tel circuit permet de contrôler l'illumination de chaque pixel grâce à la distribution d'une tension de référence V_{lum} en début de trame, et une rampe de tension commune à un ensemble de pixels permettant la génération du signal PWM. La figure 6.14 (a) décrit la structure générale d'un circuit pixel utilisant ce mode de génération du signal PWM.

L'encombrement d'un comparateur analogique basé sur un amplificateur différentiel rend cependant difficilement envisageable son implémentation au niveau de chaque pixel de la matrice. Bien que des solutions en apparence plus compactes telles que celle présentée en figure 6.15 soient envisageables, l'obtention d'un circuit pixel d'une surface plus faible n'est

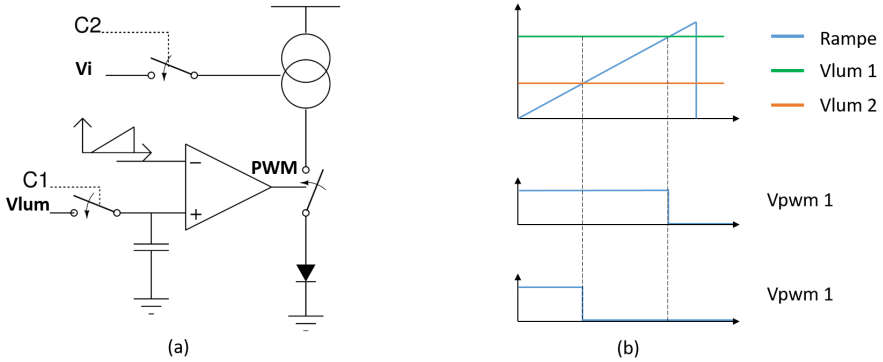


FIGURE 6.14 – Pixel à PWM analogique, architecture générale (a),chronogramme de génération PWM (b)

pas garantie. Dans une telle solution un inverseur est utilisé comme comparateur. Durant la phase de programmation, l'entrée et la sortie de l'inverseur sont reliées pour faire apparaitre sa tension V_{seuil}, à partir de laquelle la sortie change d'état. Un condensateur placé entre la tension de référence V_{lum} et le comparateur mémorise une tension V_{seuil} - V_{lum}. La rampe de tension est ensuite appliquée sur une armature de ce condensateur, tandis que l'autre est reliée à l'entrée de l'inverseur qui n'est plus court-circuité. Le potentiel présent à l'entrée de l'inverseur est alors égal à V_{rampe} + (V_{seuil} - V_{lum}), avec V_{rampe} le potentiel de la rampe à l'instant considéré. L'état du signal PWM, généré par l'inverseur, évolue alors quand V_{rampe} + (V_{seuil} - V_{lum}) = V_{seuil} soit V_{rampe} = V_{lum}. Un mécanisme non représenté sur la figure 6.15 est nécessaire pour forcer le signal PWM à un état haut durant la mémorisation de la tension de référence, afin de forcer l'extinction de la LED. De plus le courant électrique important consommé par l'inverseur durant la phase de programmation doit être convenablement géré, pour éviter une chute de la tension d'alimentation importante au voisinage des pixels en cours de programmation.

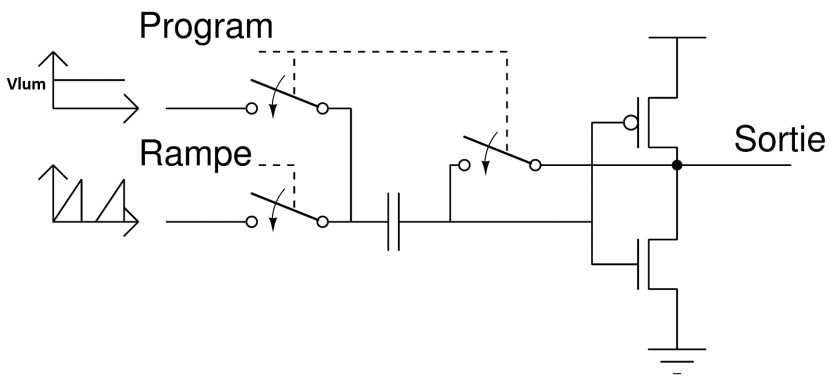


FIGURE 6.15 – Implémentation d'un générateur PWM sans amplificateur différentiel

Afin que la tension présente à l'entrée de l'inverseur durant la phase d'allumage du pixel ne dépasse pas les tensions d'alimentation, l'excursion du signal de rampe sera limitée à $\frac{V_{DD}}{2}$.

En supposant que la donnée à afficher est codée sur 8bits, et qu'une correction gamma est mise en place avec γ = 2,2, l'écart entre les deux niveaux de luminance les plus proches est définit par l'équation 6.5. La relation entre la luminance obtenue et le rapport cyclique du signal PWM étant linéaire, en supposant l'emploi d'un signal rampe linéaire, l'écart entre les potentiels V_{lum} correspondant aux niveaux lumineux les plus proches est défini par l'équation 6.6. Ce qui dans le cas d'une tension d'alimentation de 1,5 V, soit une dynamique de V_{lum} de 0,75 V, correspond à un écart d'environ 3,8 μV.

$$\Delta_{lum} = (\frac{1}{2^N})^{\gamma} \times L_{max} \tag{6.5}$$

Δ_{lum} : Écart entre les niveaux de luminance les plus proches
N : Nombre de bits utilisés pour encoder le signal
γ : Facteur de correction gamma
L_{max} : Luinance maximum du système

$$\Delta V_{lum} = (\frac{1}{2^N})^{\gamma} \times D_{V_{lum}} \tag{6.6}$$

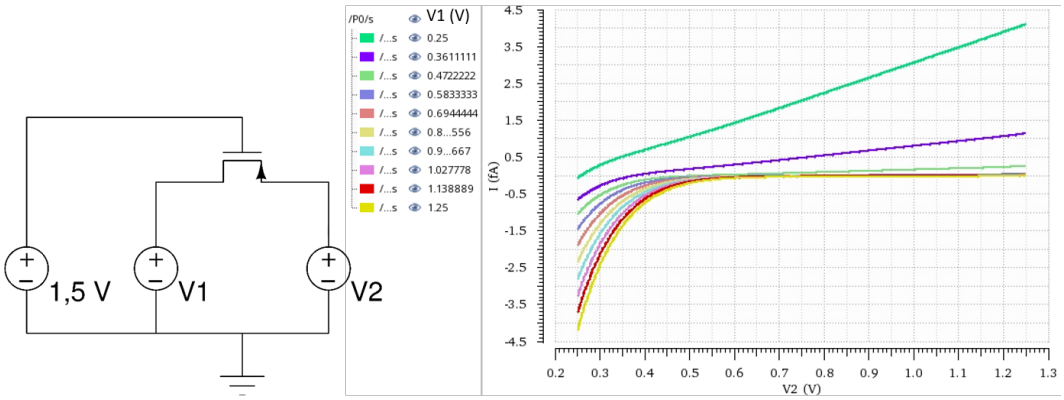
$\Delta_{V_{lum}}$: Écart entre les tensions de commande correspondan aux niveaux lumneux les plus proches
N : Nombre de bits utilisés pour encoder le signal
γ : Facteur de correction gamma
$D_{V_{lum}}$: Dynamique de tension de commande permettant de passer de l'extincion à la luminance maximum du pixel

De même si l'on considère l'affichage linéaire (sans correction gamma) d'une donnée codée sur 10 bits, la différence entre deux codes correspond à $\frac{1}{2^{10}}$ fois la dynamique du signal, soit environ 700 μV dans le cas d'un signal de dynamique 0,75 V.

Afin d'exploiter un signal d'une telle résolution, le comparateur utilisé doit présenter une précision similaire quant à son offset de comparaison. Dans le cas du comparateur présenté en Figure 6.15, il devient nécessaire d'assurer une grande stabilité de la tension d'alimentation de l'inverseur. En effet si la tension de basculement de l'inverseur est définie comme $V_{seuil} = \frac{V_{DD}}{2}$, assurer une variation de la tension de basculement ΔV_{seuil} inférieure à 700 μV implique de limiter la variation de la tension d'alimentation ΔV_{DD} à 1,4 mV. Pour une ligne d'alimentation fournissant V_{DD} à 1000 pixels, avec une résistivité de 0,5 Ω/pixel, assurer $\Delta V_{DD} \leq$ 1,4 mV implique de limiter la variation du courant consommé par chaque pixel à 5,6 nA. Une telle stabilité apparait difficilement envisageable avec le circuit proposé, notamment en raison des pics de consommations engendrés par le basculement d'un inverseur.

Indépendamment de la structure employée pour réaliser le comparateur, et en admettant que cette dernière permet d'atteindre un encombrement acceptable, l'emploi d'un condensateur de mémorisation de la tension de référence reste nécessaire. Contrairement à l'échantillonnage réalisé pour la programmation de la source de courant, une tension de plusieurs centaines de mV est attendue aux bornes des transistors d'échantillonnage. La figure 6.16 (a)

illustre la configuration utilisée pour estimer les fuites au niveau d'un tel transistor. La figure 6.16 (b) présente le courant au niveau de la source du transistor pour V1 et V2 variant de 0,25 V à 1,25 V, simulant l'échantillonnage d'un signal de dynamique 1 V centré sur 0,75 V. Les fuites peuvent atteindre une valeur de 4 fA. En supposant un signal défini sur 10 bits, avec une dynamique de tension de 1 V. Le maintien de la tension de référence à plus ou moins 1 LSB (soit environ 1 mV) de sa valeur initiale durant la totalité d'une trame nécessite l'emploi d'un condensateur d'une valeur minimum de 66,8 fF. La mémorisation sous forme analogique de la consigne de luminance, afin de générer un signal PWM au sein du pixel, n'est pas adaptée à l'obtention d'un pas pixel très réduit.



(a) (b)

FIGURE 6.16 – Courant de fuite pour un transistor GO2 échantillonnant un signal avec une dynamique de 1 V

6.3.2 Signal numérique

La consigne de luminance peut être fournie directement sous forme numérique au pixel, sans avoir recours à une génération du signal PWM à partir d'une grandeur analogique. La mémorisation au niveau du circuit est alors réalisée sous forme numérique, sans problématique de temps de rétention de l'information. Cependant, contrairement aux méthodes de pilotage analogiques, la complexité de distribution des données d'affichage est largement dépendante du nombre de bits sur lesquels le signal vidéo est encodé. Il existe en effet pour un signal de luminance encodé sur n bits, 2^n - 1 instants par trames pour lesquels le signal PWM est susceptible de changer d'état.

Une solution de pilotage illustrée en Figure 6.17, consiste à utiliser un unique point mémoire par pixel, et rafraichir le contenu de cette mémoire de manière périodique. A chaque rafraichissement, coïncidant avec un des instants auxquels le pixel est susceptible de changer d'état, le circuit pixel reçoit l'état du signal PWM valable jusqu'au prochain rafraichissement. L'intervalle de rafraichissement correspond alors à la durée d'affichage d'un LSB du signal de luminance. Le rafraichissement de la donnée se produit donc 2^N - 1 fois par temps trame

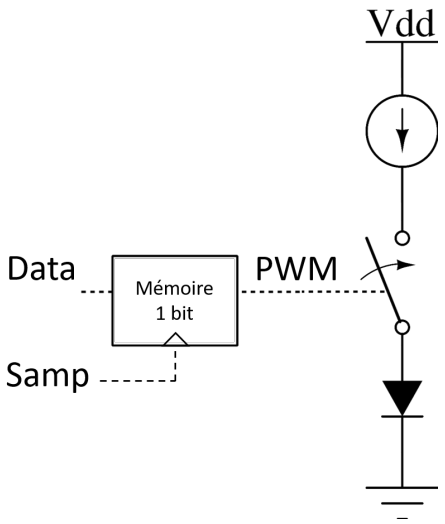


FIGURE 6.17 – Pixel PWM avec mémorisation sur 1 bit

pour un signal codé sur N bits. La Figure 6.18 illustre la séquence de contrôle d'un tel pixel dans une matrice. L'échantillonnage régulier de la donnée de luminance pour définir le signal PWM permet de retrouver pour chaque ligne de pixels, une séquence de contrôle constituée d'une forme retardée de la séquence de la ligne précédente.

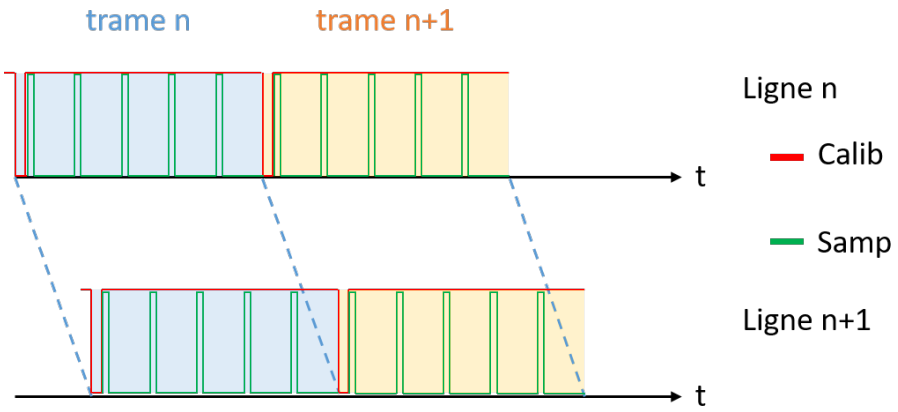


FIGURE 6.18 – Séquence de contrôle pixel PWM avec un rafraichissement par LSB

Bien qu'algorithmiquement fonctionnel, un tel mode de distribution de l'information implique une fréquence de fonctionnement des circuits de pilotage colonnes et sélection de lignes extrêmement importante. Par exemple pour l'affichage de 60 images par secondes sur un écran monochrome de définition full HD (1920 × 1080), en supposant une luminance encodée sur 10 bits, le fonctionnement de ces éléments se fait à une fréquence d'environ 66,3 MHz.

Le nombre de cycles de rafraichissement de l'état des pixels peut être grandement réduit, par

la distribution d'une information de changement d'état plutôt qu'une retransmission systématique de cet état. On retrouve un principe similaire de représentation évènementielle de la donnée dans les capteurs d'images évènementiels [75]. Cependant, les limitations connues de ce type de système sont directement transposables à un micro-écran qui utiliserait un rafraîchissement évènementiel de l'état du signal PWM. La gestion de deux changements d'état devant se produire simultanément sur deux lignes et colonnes différentes est problématiques, le mécanisme de multiplexage par lignes et colonnes ne permettant pas de sélectionner simultanément les pixels concernés. L'un des pixels est alors désactivé à une date incorrecte, entrainant une erreur de la luminance émise. Un léger décalage du séquençage de fonctionnement d'une ligne à l'autre permet de s'assurer que cette situation ne se présente pas, cependant les contraintes de rapidités de fonctionnement sont alors les mêmes que dans le cas d'un rafraichissement par LSB.

Afin de réduire les contraintes de rapidité du système, il est nécessaire de diminuer le nombre d'instants auxquels une transition du signal PWM est possible. Cette réduction peut être obtenue grâce à une modulation de type BCM (Binary Codded Modulation). Ici la durée d'activation du pixel est découpée en différentes périodes associées chacune à un bit de signal à afficher. La durée de chaque période correspond au poids du bit qui lui est associé. Pour un bit donné elle est le double de la durée associée au bit de poids inférieur, comme l'illustre la Figure 6.19. Le nombre d'instants susceptibles de voir une évolution du signal PWM est réduit au nombre de bits utilisés pour coder la luminance du pixel. La valeur de chaque bit du code définissant la luminance souhaitée détermine l'état de la LED durant une des périodes. Selon la luminance souhaitée, le pilotage BCM peut entrainer un fonctionnement discontinu de la LED, avec une multitude d'allumages et d'extinctions pour l'affichage d'une même trame.

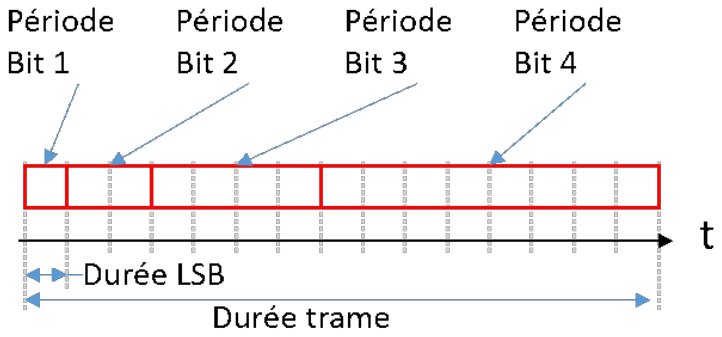


FIGURE 6.19 – Exemple de découpage en période de types BCM pour un signal codé sur 4 bits

L'utilisation d'un signal BCM pour contrôler le pixel implique que la mise à jour de l'état du signal PWM ne se produise pas à une fréquence régulière. Afin de limiter la complexité de séquençage de la circuiterie en périphérie de matrice, ainsi que les contraintes de vitesse de fonctionnement de cette dernière, il est souhaitable que le flux de données transmises à la matrice soit constant. Afin de concilier un flux de données constant à l'entrée de la matrice, avec une distribution irrégulière des données aux pixels, deux approches sont envisagées

dans la suite de ce chapitre. L'emploi d'une mémoire sur plusieurs bits dans chaque pixel constitue une première solution permettant de conserver un rafraîchissement ligne par ligne de la matrice. Une deuxième option consiste en l'utilisation d'un séquençage plus complexe de la distribution de données, afin d'éviter la mémorisation de plus d'un bit par pixel.

6.3.3 Mémoire dans le pixel

Quel que soit le mode de pilotage utilisé, tous les circuits employant une modulation PWM programmée numériquement utilisent un point mémoire pour contrôler le fonctionnement du pixel en dehors des phases de programmation.

Implémentation d'un point mémoire

Une première possibilité consiste en l'implémentation du point mémoire au moyen de transistors GO2 alimentés sous une tension de 1,5V. La dynamique de sortie obtenue permet d'assurer le blocage de l'interrupteur PWM, et donc l'extinction du pixel. Elle permet aussi une ouverture satisfaisante de l'interrupteur, en laissant une tension d'environ 1 V aux bornes de la source de courant, lorsque le pixel est activé. Cependant les transistors GO2 étant destinés aux fonctions analogiques ou aux interfaces d'entrée sortie du circuit, aucune cellule de bibliothèque (standard-cell) de point mémoire implémentée avec ces derniers n'est disponible. En s'appuyant sur la structure classique d'un point mémoire 6t, la juxtaposition de six transistors GO2 représentée en Figure 6.20, permet d'évaluer l'encombrement d'un tel point mémoire GO2 réalisé à partir de transistors standards à environ 1,5 μm^2.

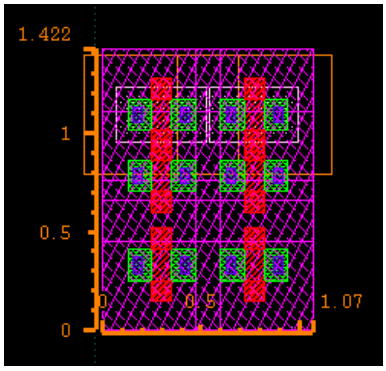


FIGURE 6.20 – Estimation d'encombrement d'un point mémoire 6t en GO2

Afin de diminuer l'encombrement du point mémoire, une implémentation au moyen de transistors GO1 est envisagée. Une juxtaposition de 6 transistors illustrée en Figure 6.21, fait apparaitre un encombrement d'environ 0,5 μm^2, soit trois fois moins que pour une implémentation en GO2. L'emploi de standard-cell de grande compacité permet de réduire cet encombrement à 0,120 μm^2. Cependant le gain en encombrement associé à l'emploi de transistors GO1 est considérablement réduit par la distance minimum devant les séparer de la circuiterie réalisée en GO2. De plus la dynamique réduite de 0,9 V disponible à la sortie d'un

point mémoire GO1 s'avère problématiques pour le contrôle de l'interrupteur 5 V définissant l'état du pixel.

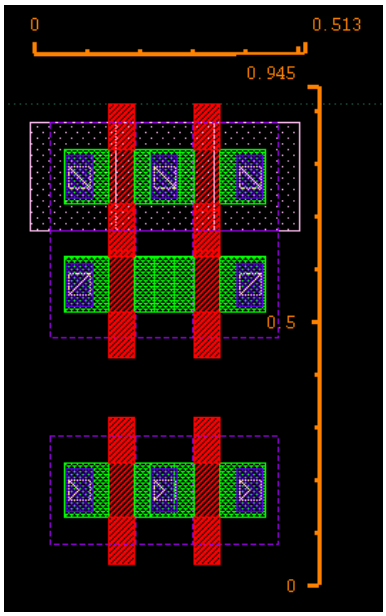


FIGURE 6.21 – Estimation d'encombrement d'un point mémoire 6t en GO1

Le lien entre les domaines d'alimentations 1,5 V et 0,9 V, associés aux transistors GO2 et GO1, peut être réalisé de deux manières. En considérant le circuit pixel présenté en Figure 6.6 avec V_{DD} = 1,5 V, l'alimentation du point mémoire entre V_{DD} et une ligne GND_{go1} présentant un potentiel de V_{DD} - 0,9 V permet une évolution du signal PWM dans l'intervalle [0,6 V; 1,5 V]. Lorsque le pixel est allumé, avec V_{pwm} = 0,6 V, on a V_{source} + $V_{gs_{t4}}$ = 0,9 V, avec la tension aux bornes de la source de courant $V_{source} = V_{DD} - V_A$. Sachant que $V_{gs_{t4}} = V_{th_{t4}} + V_{ov_{t4}}$, avec $V_{th_{t4}} \approx$ 0,5 V, et $V_{ov} = V_{gs}$ - V_t la tension d'overdrive contrôlant le courant de source du transistor, V_{source} + $V_{ov} \approx$ 400 mV. Une telle tension s'avère très faible pour assurer à la fois le fonctionnement de la source de courant (T_1 et T_5), et une ouverture correcte de l'interrupteur T_4. La figure 6.22 présente l'évolution du courant traversant un pixel initialement programmé avec un courant de 300 nA en fonction du potentiel appliqué à la grille de T_4. L'activation du pixel avec un signal PWM de 0,6 V au lieu de 0 V entraine une diminution du courant généré, qui s'explique par l'augmentation du potentiel au nœud C et une sortie de T_1 de sa zone de saturation.

Une alimentation du point mémoire entre la masse et une ligne $V_{DD_{go1}}$ présentant un potentiel de 0,9 V, permet une évolution du signal PWM dans l'intervalle [0V; 0,9V]. Lors de l'extinction de la LED, le potentiel du nœud A tend rapidement vers V_{DD}. La tension V_{gs} résultante au niveau de T_4 entraine la persistance d'un courant important au niveau du pixel. Dans le cas présenté en figure 6.22, un courant pixel de plus de la moitié de sa valeur nominale est ainsi maintenu durant les phases d'extinction. La LED conserve alors une luminance supérieure à 10 000 cd/m^2, et ne peut pas être considérée comme éteinte.

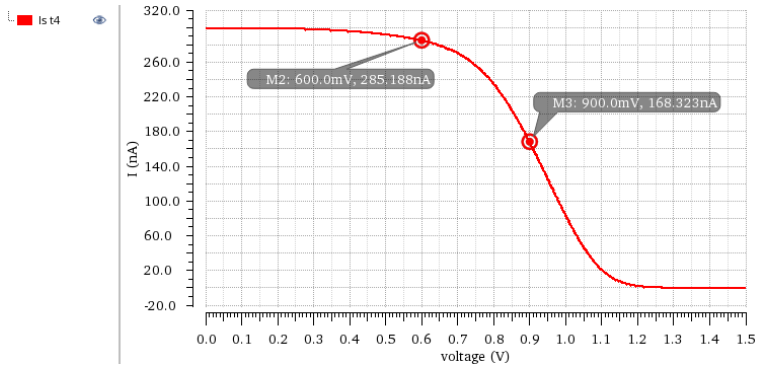


FIGURE 6.22 – Courant pixel en fonction du potentiel du signal PWM

L'utilisation d'un translateur de niveau rehaussant la dynamique du signal à 1,5 V permettrait d'assurer le fonctionnement du circuit pixel avec un point mémoire GO1. Cependant l'encombrement d'un tel translateur est comparable à celui d'un point mémoire GO2. L'association d'un point mémoire GO1 à un translateur de niveau ne constitue donc pas une solution avantageuse en ce qui concerne l'encombrement du circuit pixel.

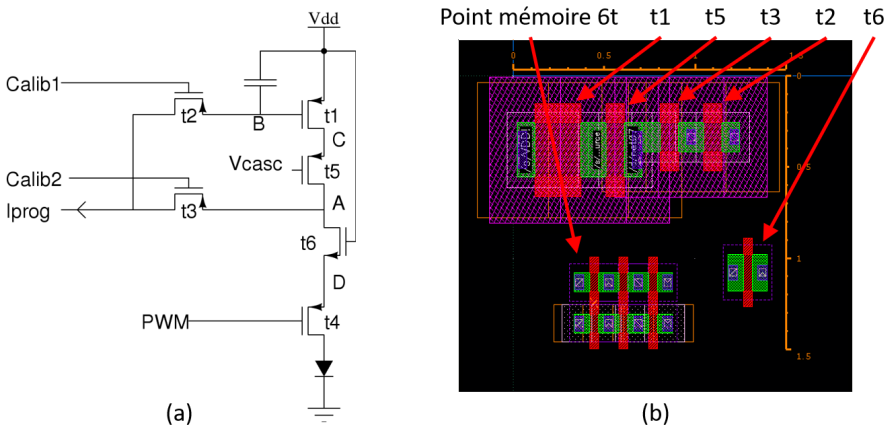


FIGURE 6.23 – Circuit pixel acceptant le signal d'un point mémoire GO1 (a), estimation d'encombrement (b)

L'ajout d'un transistor NMOS GO1 pour former un circuit pixel tel que présenté en Figure 6.23 constitue une solution alternative à l'emploi d'un translateur de niveau. La Figure 6.24 illustre le fonctionnement de ce circuit lors d'une extinction, puis d'un allumage du pixel, avec un signal PWM évoluant dans l'intervalle [0V; 0,9V]. Lorsque le pixel est allumé T_6 se trouve en régime linéaire et une tension faible d'environ 5 mV apparait entre son drain et sa source. Lorsque la LED est éteinte, il permet de limiter l'augmentation du potentiel au point D à 1,23 V. Ce fonctionnement de type cascode est conditionné par l'existence d'un courant le traversant, il n'est donc pas possible d'éliminer totalement le courant I_{off} une fois la LED éteinte. I_{off} est ici limité à 560 pA, ce qui correspond à une densité de courant de 25 mA/cm^2 pour une LED de 1,5 μm. D'après les caractéristiques rapportées en Figure 6.4, la LED est complètement

éteinte dans ces conditions.

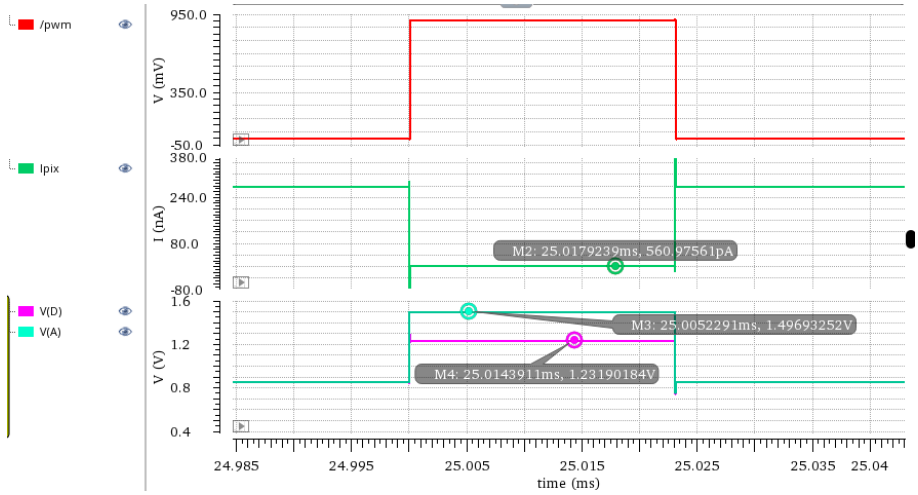


FIGURE 6.24 – Fonctionnement du pixel avec point mémoire GO1 lors d'une extinction

Nombre de bits mémorisés par pixel

Comme illustré par la Figure 6.23 (b) les transistors composant un circuit pixel avec un unique point mémoire peuvent être implémentés sur une surface de 2,25 μm^2, soit un pas pixel de 1,5 μm.

Le faible encombrement des standard-cells mémoire GO1 permet d'envisager l'implémentation de plusieurs points mémoire au niveau de chaque circuit pixel. La mémorisation de l'ensemble de la donnée à afficher au sein du pixel permet de recourir à une unique sélection de chaque ligne par temps trame, et d'employer un flux de données constant au niveau de la matrice.

L'emploi de multiples points mémoire implique l'implémentation d'un mécanisme de sélection déterminant à chaque instant le bit de donnée utilisé comme signal PWM. Les standard-cell mémoire offrent des solutions compactes, mais ne fournissent pas à leur sortie un signal unipolaire directement utilisable comme signal PWM. Bien qu'existant avec différents types de port de lecture et d'écriture, toutes les cellules peuvent forcer un état bas sur leur sortie, mais ont besoin d'un circuit de lecture spécifique pour générer un état haut. Une cellule mémoire dédiée aux besoins du pixel est envisagée avec un encombrement d'environ 0,6 μm^2.

En prenant l'exemple de données codées sur 10 bits, la seule implémentation des points mémoire nécessaires au stockage de la donnée à afficher occupe une surface minimum de 6 μm^2. La mémorisation de la totalité du signal à afficher ne semble donc pas compatible avec les très petits pas pixels recherchés.

Lors de l'affichage d'un signal BCM, la durée nécessaire à l'affichage du bit de poids le plus fort correspond, à un LSB près, au temps nécessaire à l'affichage de la totalité du reste du

signal. Il est alors envisageable de ne placer que 5 cellules mémoires par pixels, et de mettre en commun cette mémoire entre des pixels deux à deux. Le contenu des mémoires est alors rafraichi deux fois par trame. Durant la première demi-trame le premier pixel utilise un bit mémoire pour afficher son MSB, tandis que le second pixel utilise les 9 autres bits de mémoire. Après le second rafraichissement, le premier pixel utilise 9 bits mémoire pour terminer son affichage, tandis que le second affiche son MSB à l'aide du bit mémoire restant. La Figure 6.25 illustre le fonctionnement de deux pixels partageant ainsi leurs points mémoire. En conservant une surface de 6 μm^2, soit un pas pixel d'environ 2,5 μm, le partage de points mémoire libère l'espace nécessaire à l'implémentation du reste des transistors constituant les circuits pixel.

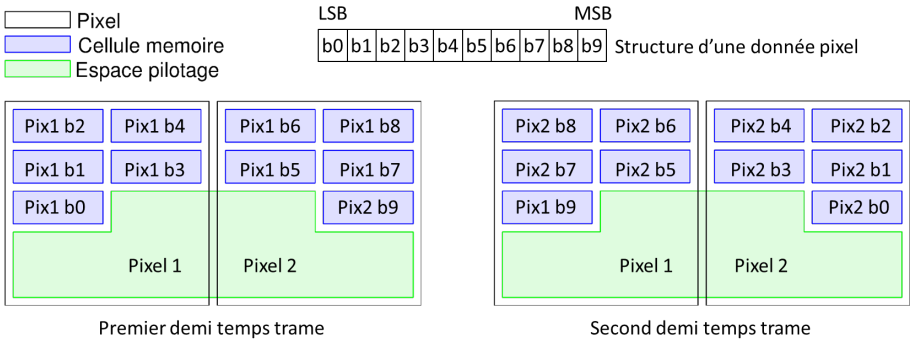


FIGURE 6.25 – Principe de répartition des données dans une mémoire partagée par deux pixels

6.3.4 Solution retenue

L'objectif étant d'obtenir le circuit pixel le plus compact possible, l'emploi d'un signal BCM avec un unique point mémoire par pixel est retenu. L'adoption d'un cycle de rafraichissement particulier de la matrice, permet le contrôle de cette dernière avec un flux de données constant, malgré la configuration matérielle choisie.

Avec une donnée codée sur N bits, chaque pixel doit recevoir N écritures de données numériques durant un temps trame s'étalant sur $2^N - 1$ temps LSB. Ce pixel doit aussi recevoir à chaque trame une programmation de sa source de courant. Le pilotage d'un ensemble de 2^N lignes peut alors être réalisé grâce à un flux constant de données, avec une programmation de courant et N écritures numériques par temps LSB [76]. La Figure 6.26 illustre la succession des écritures réalisées pour chaque temps LSB durant l'affichage d'une trame, sur l'exemple d'un signal codé sur trois bits. Les huit lignes pilotées sont identifiées par une lettre allant de « A » à « H ». Chaque colonne du schéma représente les opérations effectuées sur les lignes pilotées durant un temps LSB. L'affichage de deux trames successives coexiste à différents endroits de la matrice, aussi les chiffres verts identifient le rang du bit programmé sur une ligne pour la trame actuelle, tandis que les chiffres bleus représentent les données correspondant à la trame précédente. Chaque ligne de pixels présente un fonctionnement décalé d'un temps LSB par rapport à la ligne précédente. La séquence correspond donc à la réalisation simultanée de N+1 balayages ligne par ligne de la matrice. Chaque balayage étant associé à la distribution des bits

d'un certain rang, ou à la programmation de la source de courant. La Figure 6.27 illustre plus en détail l'évolution des signaux de contrôle utilisés pour réaliser une telle programmation. Les signaux "calib_1" et "calib_2" contrôlent les deux interrupteurs permettant la programmation de la source de courant d'un circuit pixel via I_{calib}. Le signal "PWM_W" distribué par ligne, autorise la mémorisation au niveau pixel de la donnée numérique "PWM" transmise par colonne.

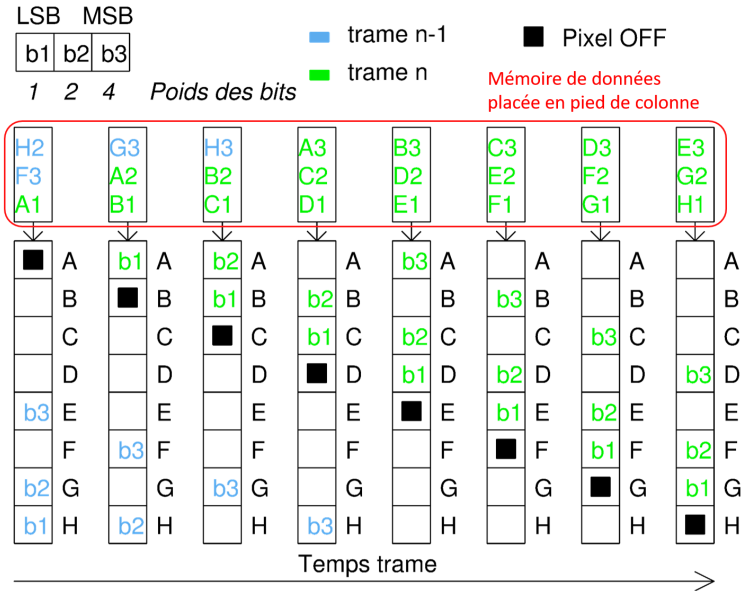


FIGURE 6.26 – Séquence d'écritures pour affichage BCM à flux constant

Dans le cas où le nombre de lignes à piloter ne correspond pas à 2^N, des ajustements peuvent être effectués. Pour un nombre de lignes très important, plusieurs lignes successives peuvent fonctionner avec le même séquençage, la matrice peut aussi être séparée en plusieurs sous matrices pilotées en parallèle. Pour un ajustement plus fin, un temps d'inactivité peut être inséré entres les trames pour accommoder un nombre de lignes supérieur au nombre de temps LSB nécessaires à l'affichage d'une image. A L'inverse, des lignes virtuelles prévues dans le pilotage mais ne correspondant à aucuns pixels sont utilisables si le nombre de lignes à afficher est inférieur au nombre de temps LSB nécessaires à cet affichage.

La distribution bit à bit du signal BCM entraine une augmentation de la fréquence de balayage de l'écran par rapport aux approches nécessitant un unique rafraichissement de la matrice par trame. La fréquence de balayage atteinte pour l'exemple utilisé plus tôt, d'un affichage de 60 images par secondes sur un écran monochrome de définition Full HD (1920 × 1080), reste cependant raisonnable. En supposant une luminance encodée sur 10 bits, les rafraichissements sont réalisés à une fréquence d'environ 713 KHz avec ce mode de programmation.

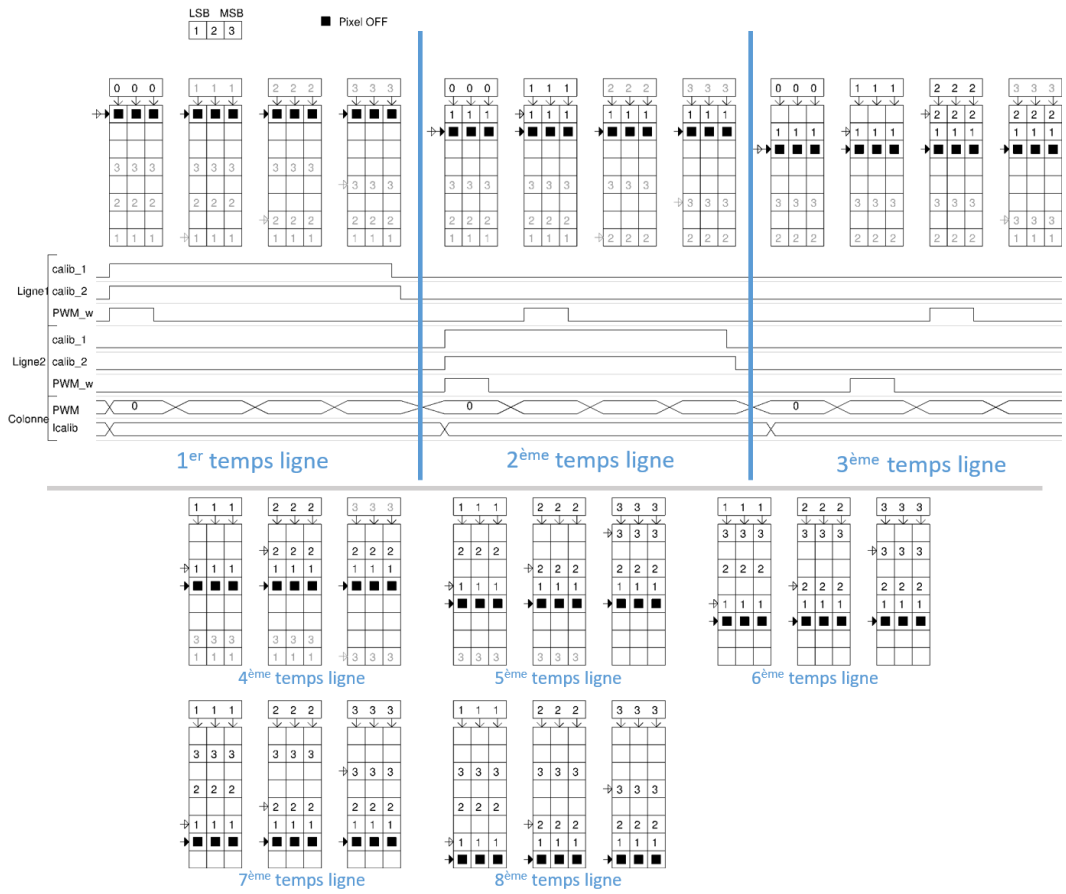


FIGURE 6.27 – Chronogramme des signaux de contrôle durant un temps LSB, pour un signal BCM à flux constant

6.4 Implémentation

Une fois la structure générale du circuit déterminée, la conception plus approfondie d'un pixel est nécessaire pour évaluer l'encombrement et les performances à attendre d'un pixel réalisé à l'aide de la technologie d'intégration 3D étudiée. La Figure 6.28 présente le circuit pixel finalement retenue avec les points de fonctionnement pour le pixel éteint et allumé.

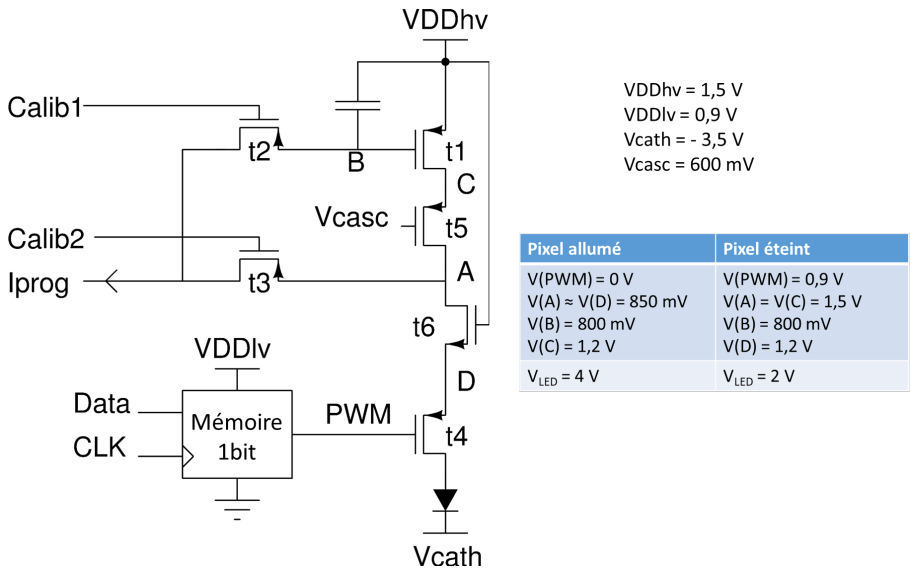


FIGURE 6.28 – Circuit pixel retenu et points de fonctionnement retenus pour l'implémentation

6.4.1 Pixel 3D

L'implémentation d'un micro-écran en technologie 3D nécessite de déterminer la répartition des différents éléments du pixel entre les couches circuit 2 et 3. La couche 1 correspondant au niveau des LEDs. La couche 2 est produite grâce à la technologie d'intégration CoolLed, décrite dans le chapitre 6.1.2. Bien que le procédé technologique employé permette une grande densité de contacts entre les deux couches de circuits, la mise en place de ces derniers reste plus encombrante que l'emploi d'une simple ligne métallique entre deux composants réalisés côte à côte. L'implémentation sur les deux couches circuit d'éléments de pixels présentant peu de connexions entre eux apparait alors évidente. De plus le lien entre la LED et l'interrupteur PWM, ainsi que la dynamique de la tension présente sur ce lien, amènent à placer le transistor GO3 sur la deuxième couche circuit. Enfin les règles de dessin excluent l'implémentation de transistors G01 ou G02 à proximité directe d'un transistor GO3, cette zone d'exclusion représentée en vert sur la Figure 6.3 présente une largeur de plus de 2 μm pour un transistor GO3 aux dimensions minimums. Il est donc décidé de placer le transistor GO3 sur la seconde couche circuit, et le reste du circuit pixel sur la troisième couche, comme illustré par la Figure 6.29. Le procédé technologique mis en œuvre pour la production de la seconde couche de circuit est simplifié par le fait qu'un unique type de transistors y soit implémenté. Les étapes technologiques normalement nécessaires à la production de transistors de type n, ou bien avec des oxydes de grille différents ne sont en effet pas nécessaires.

Le schéma du circuit pixel rend compte, pour la couche 2, de 2 contacts avec la couche 3 et 1 contact avec la couche 1, correspondant aux trois terminaux du transistor GO3. Cependant comme l'illustre la Figure 6.30, cette couche est traversée par la tranchée permettant la singularisation des LEDs, et la connexion de leur anode. La tranchée faisant le tour complet du pixel, le substrat sur lequel est construit le circuit de cette couche se retrouve isolé. Un

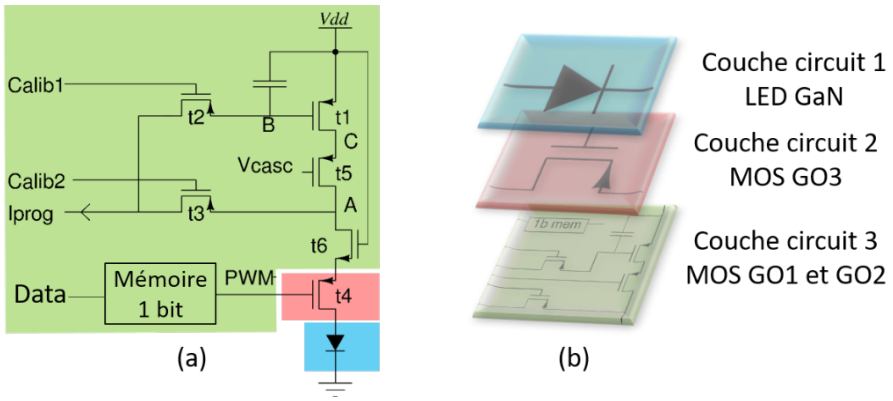


FIGURE 6.29 – Répartition du pixel sur 3 niveaux, découpage du circuit (a), constitution du circuit 3D (b)

contact est donc nécessaire pour fixer le potentiel de ce substrat. Enfin les contacts permettant la connexion entre le transistor et l'anode des LEDs présentent des dimensions plus importantes que les autres en raison du précédé CoolLED. La fabrication de ces contacts est en effet soumise à des contraintes technologiques particulières.

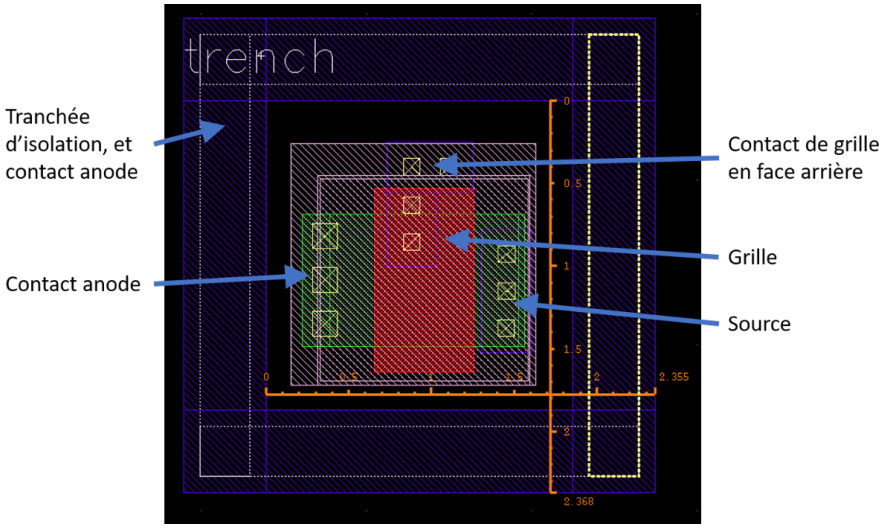


FIGURE 6.30 – Couche circuit 2 avec un transistor G03 en dimensions minimales

La Figure 6.31 illustre la différence de construction entre un transistor classique "Bulk" et un transistor SOI. Dans un transistor Bulk, drain et source sont en contact directe avel le substrat. Une telle structure, avec la mise en contact de régions de silicium dopées différemment, entraine l'apparition de diodes et transistors bipolaires parasites. Le substrat est classiquement connecté à l'alimentation (GND pour un NMOS et V_{DD} pour un PMOS) afin de neutraliser ces composants parasites. Les transistors SOI quant à eux, voient leurs drains et sources isolés du substrat. L'absence de jonctions parasites fait disparaitre la contrainte sur le potentiel auquel est porté le substrat. La séparation de la zone de formation du canal et du substrat par une

couche d'oxyde présente une structure identique à la séparation du canal et de la grille. Le potentiel imposé au substrat a donc un effet sur la formation du canal, au même titre que la grille du transistor. Pour cette raison, le substrat d'un transistor SOI est couramment appelé "Back Gate" (Grille de face arrière), et peut être utilisé pour modifier la tension de seuil du transistor de manière dynamique [77].

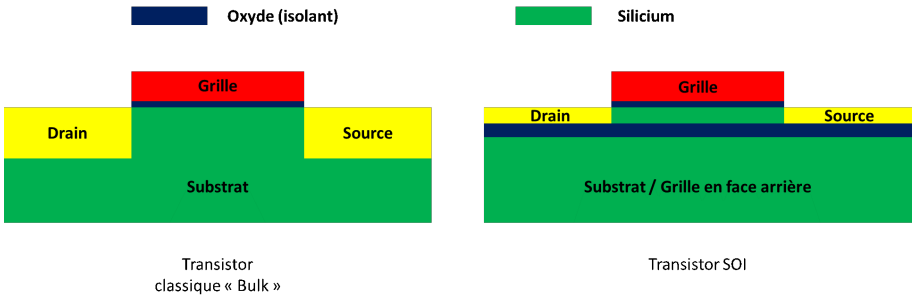


FIGURE 6.31 – Comparaison de la structure des transistors Bulk et SOI

La technologie CoolLED étant basée sur une technologie SOI, le substrat est connecté à la grille du transistor. Ce choix permet tout d'abord d'éviter l'emploi d'un contact supplémentaire entres les couches circuit 2 et 3, afin de distribuer le potentiel du substrat. L'application à la grille de face arrière du même potentiel qu'à la grille permet aussi d'augmenter le contrôle électrostatique du canal obtenu avec une même dynamique de tension de grille. La tension de seuil du transistor se retrouve en effet abaissée lorsque ce dernier est passant, et rehaussée lorsqu'il est bloqué. La Figure 6.32 illustre sur un transistor NMOS GO2 le gain de courant obtenu en connectant la grille de face arrière à la grille plutôt qu'à la masse.

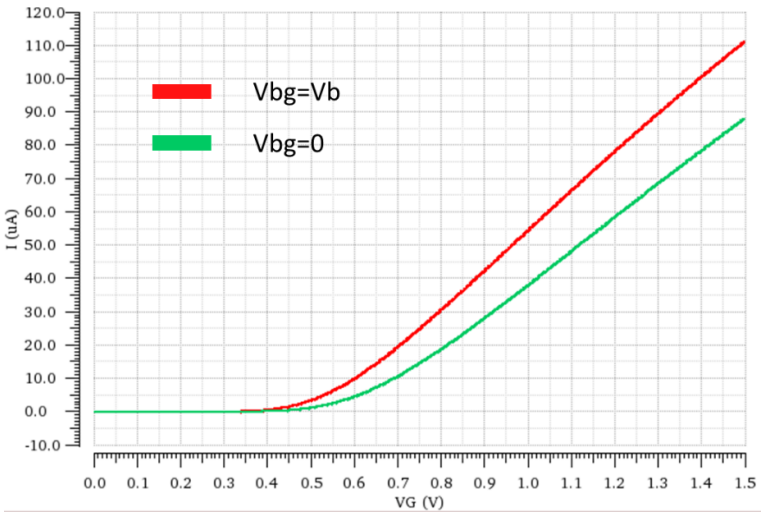


FIGURE 6.32 – Comparaison des courants de drain d'un transistor GO2 avec une back-gate connectée à la grille ou à la masse

Le courant fourni aux LEDs détermine leur luminance, aussi il s'agit d'un paramètre essentiel pour la conception d'un micro-écran. La deuxième couche circuit a donc été simulée avec

différents dimensionnements du transistor GO3, afin de déterminer le pas pixel atteignable en fonction du courant maximal nécessaire au travers du pixel. La Figure 6.33 illustre les différentes configurations simulées, le transistor GO3 est utilisé avec sa dimension L minimum, et une dimension W variable. Pour une dimension W importante, le transistor est dessiné avec plusieurs doigts afin que l'espace qu'il occupe se rapproche d'un carré. Afin de simplifier le dessin, certains détails d'implémentation ne sont représentés que pour le premier pixel. Pour les pixels suivants, seul le transistor est représenté, avec les contacts de grandes dimensions justifiant une augmentation de l'espacement des doigts. Le dimensionnement est cependant réalisé pour permettre l'implémentation complète, notamment le contact de la grille en face arrière. La Figure 6.34 présente la densité de courant permise par les différents transistor GO3 en fonction du pas pixel imposé par leurs dimensions. Lorsque le dimensionnement du transistor amène à un encombrement minimum rectangulaire, le pas pixel rapporté sur le graphique correspond à la dimension la plus importante entre hauteur et largeur. La densité de courant quant à elle est calculée de deux manières différentes. Sous la dénomination "pixel rectangulaire", en considèrant pour la surface de la LED, l'empreinte minimum tel que représentée en Figure 6.33, moins l'encombrement des tranchées. Ainsi que sous la dénomination "pixel carré", avec les mêmes considérations que pour le calcul du pas, toujours en retirant l'encombrement des tranchées d'isolation. Les courants rapportés ici sont obtenus pour une tension V_{gs} de 1 V, et une tension V_{ds} de 0,5 V.

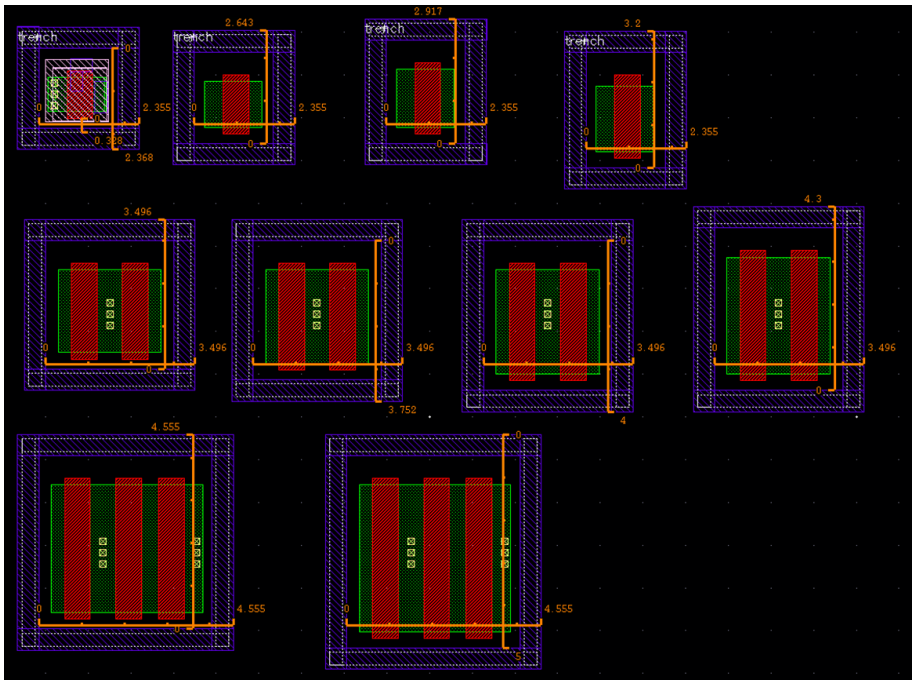


FIGURE 6.33 – Seconde couche circuit avec différentes dimensions du transistor G03

La troisième couche circuit comprend la source de courant du pixel, ainsi que le condensateur permettant la mémorisation du courant à générer. L'implémentation de ce condensateur grâce à un composant MIM (Metal Insulator Meta) parait intéressant. Ce type de condensateur

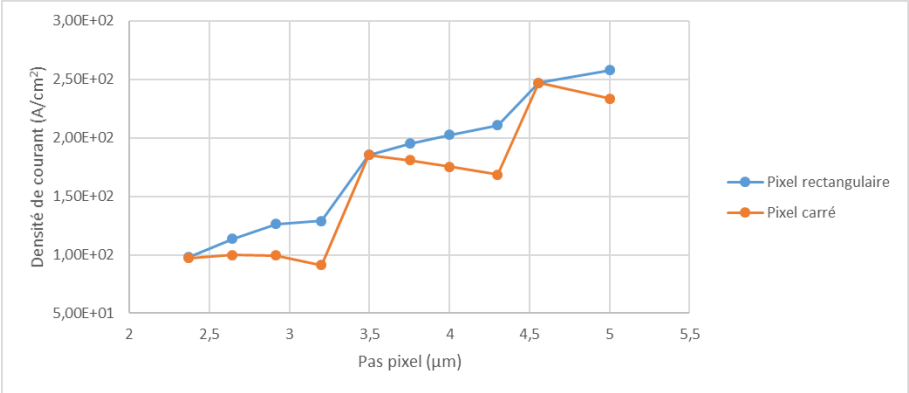


FIGURE 6.34 – Densité de courant permise par la couche 2 pour différents pas pixel

offre en effet une densité de 16 fF / μm^2, et ne requiert aucune surface silicium pour son implémentation. Cependant leurs règles de dessin ne permettent pas l'implémentation de tels condensateurs avec un pas inférieur à 2,5 μm. Les condensateurs de types MOM peuvent aussi être implémentés sans utiliser de surface silicium, cependant une densité maximum de 4,8 fF / μm est obtenue en utilisant tous les niveaux métalliques entre M2 et M5. L'implémentation du condensateur de stockage avec une capacité MOM implique un très fort encombrement des niveaux métalliques, empêchant le routage du reste du circuit pixel. Le condensateur peut enfin être implémenté sous forme de capacité MOS avec une densité d'environ 8 fF / μm^2. L'utilisation d'un condensateur MOS occupe cependant une part conséquente de la surface silicium du pixel. L'implémentation mixte de la capacité de stockage, à l'aide de capacités MOS et MOM est retenue. Elle permet d'équilibrer les encombrements de la surface silicium et des niveaux de métaux en modifiant la proportion de capacité réalisé dans chaque technologie. La Figure 6.35 illustre une estimation d'encombrement de la troisième couche circuit. Avec une implémentation mixte de la capacité de stockage, un pas d'environ 2 μm est atteint.

Un dimensionnent de la troisième couche circuit est réalisé pour différents courants de fonctionnement entre 0,3 μA et 50 μA. la Figure 6.36 illustre une estimation de l'encombrement correspondant à chaque dimensionnement. L'augmentation du courant de fonctionnement entraine une augmentation de la surface des transistors traversés par ce courant. Les dimensions du condensateur MOS utilisé comme capacité de stockage sont alors réduites à mesure que la capacité de grille de la source T_1 augmente. Ce condensateur est absent des circuits fonctionnant sous les plus forts courants, car la capacité de grille de T_1 est suffisante pour stocker la consigne de courant.

La Figure 6.37 présente les densités de courants atteignables avec les différents dimensionnements de la troisième couche circuit, en fonction de l'encombrement estimé pour ces derniers. Comme pour la seconde couche, dont les densités de courant maximum sont aussi représentées sur le graphique, la surface LED considérée correspond à la surface du circuit supposé carré, moins l'encombrement des tranchés isolants les LEDs. L'augmentation de la densité de courant atteignable avec le pas pixel, s'explique par la diminution progressive de la part

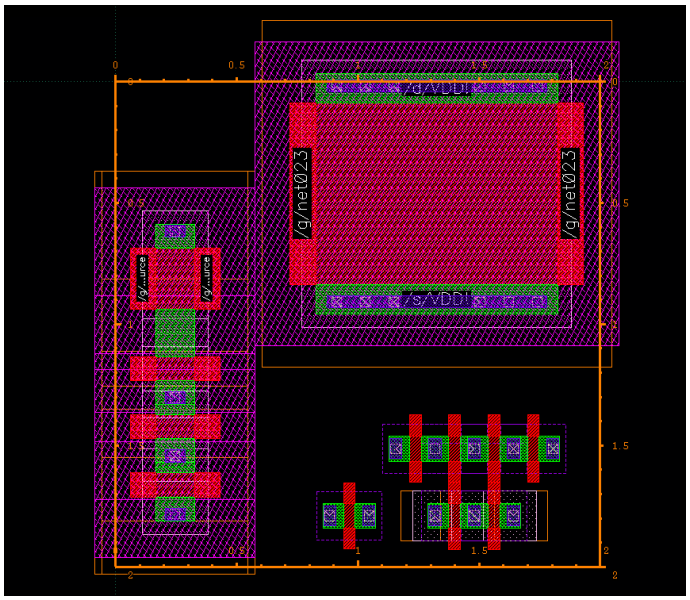


FIGURE 6.35 – Encombrement couche 3 avec une capacité de stockage mixte MOS / MOM, pour un circuit en dimensions minimum

d'éléments de dimensions fixes dans l'encombrement total du circuit. Cela concerne différents espacements imposés par les règles de dessin pour la seconde couche, ainsi que l'interrupteur T_2 et le point mémoire pour la troisième couche. Le phénomène est particulièrement marqué pour la troisième couche, notamment grâce à la diminution de l'encombrement de la capacité de stockage.

La seconde couche circuit constitue l'élément limitant pour une réduction plus importante du pas pixel. Le transistor T_4 voit sa longueur L fixée par rapport à la tension de 5 V à laquelle il doit résister. Il est alors anticipé que l'utilisation d'un nœud technologique différent ne permettra pas une réduction importante de son encombrement, puisque seul l'encombrement des contacts pourrait bénéficier d'un tel changement. En revanche, une nouvelle variante du flow technologique CoolLED, actuellement à l'étude, pourrait apporter un gain significatif. Cette nouvelle version prévoit une singularisation des LEDs, sans que la tranché ne traverse la seconde couche circuit. Avec l'emploi de ce nouveau flow, l'encombrement de la seconde couche circuit bénéficierait de la disparition des tranchées d'isolation, ainsi que des espacements imposés entre ces dernières et le transistor. L'emploi de ce nouveau flow doit permettre de réduire le pas pixel de la seconde couche circuit d'une valeur d'au moins 300 nm, et d'atteindre des pas pixel de 2 μm et moins.

Pour les pas pixel très réduits, la capacité MOS utilisée pour former le condensateur de stockage occupe une part important de la troisième couche circuit. L'implémentation de ce condensateur grâce à une capacité moins consommatrice de surface silicium permettrait de réduire davantage le pas pixel, ou bien d'augmenter le courant atteignable. Ainsi le développement de capacité MIM permettant une implémentation avec des dimensions plus faibles

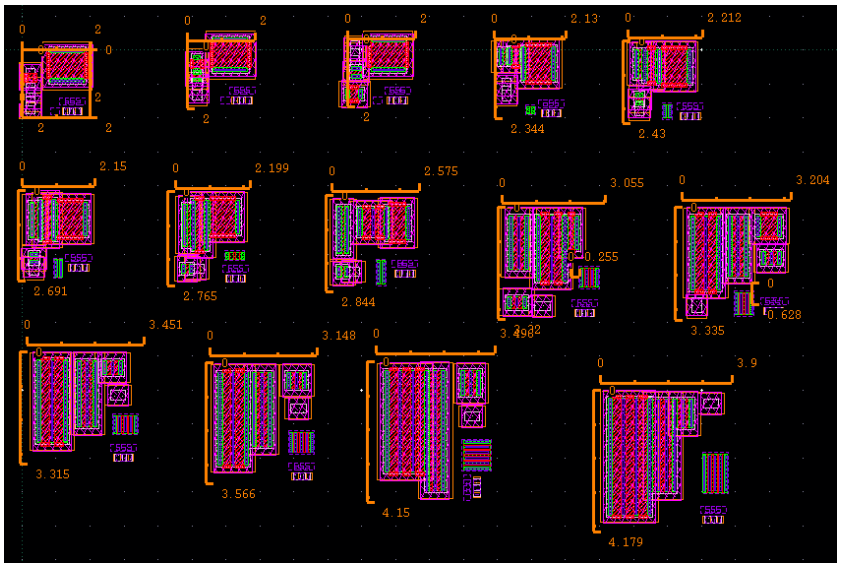


FIGURE 6.36 – Troisième couche circuit dimensionnée pour différents courants

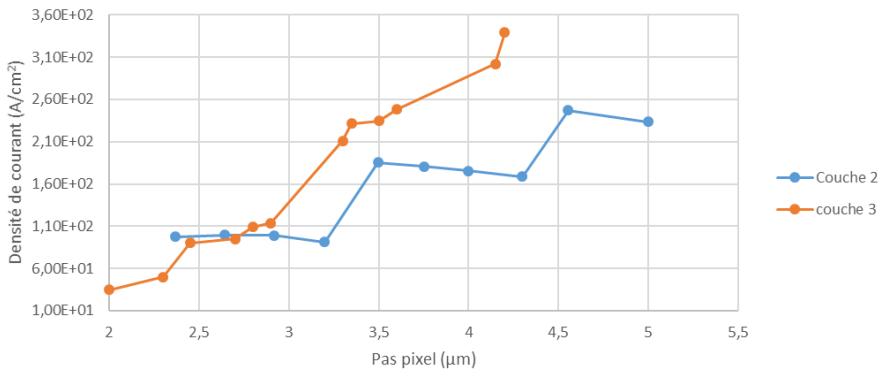


FIGURE 6.37 – Densité de courant permise par chaque couche circuit en fonction du pas pixel

faciliterait grandement l'obtention de pixels présentant à la fois une forte luminance et un faible pas.

Les performances du circuit proposé sont toutefois suffisantes pour exploiter les capacités des LEDs GaN actuellement disponibles. Comme l'illustre la Figure 5.2, sous une tension directe de 4 V, les LEDs GaN de faibles pas ne permettent pas une densité de courant supérieure à 14 A/cm2. Le circuit proposé est capable de fournir un courant supérieur à cette valeur, y compris pour les pas pixels les plus faibles. Une diminution de la tension fournie à la cathode des LEDs permettrait d'atteindre une densité de courant plus importante sans modification du circuit. Cependant la présence de court-circuits sur des LEDs défectueuses pourrait endommager le circuit avec une telle configuration. L'augmentation du courant admissible par les LEDs pour une tension directe donnée, ou bien la réduction de la probabilité de défaut en courts-circuit, constituent donc autant de voies d'amélioration des afficheurs à faible pas et haute luminance.

6.4.2 Implémentation en matrice

Le micro-écran comporte une multitude de pixels 3D arrangés en matrice. Les circuits pixels étant conçus pour un fonctionnement matriciel, la totalité des signaux utilisés sont communs à une colonne ou une ligne de pixels. Les circuits pixels, jusqu'ici étudiés seuls, peuvent donc fonctionner en matrice, avec un nombre limité de signaux de contrôle, et sans modification de leur principe de fonctionnement. Le pilotage d'une matrice complète, au-delà de la génération des signaux de contrôle, implique de s'assurer que ces derniers sont convenablement distribués à l'ensemble des pixels.

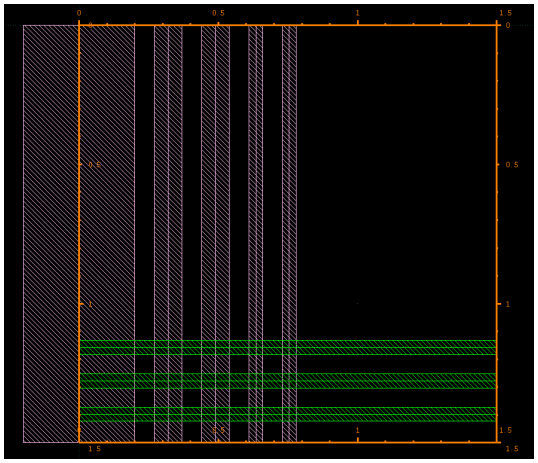


FIGURE 6.38 – Estimation d'encombrement de routage des signaux au travers de la matrice

Le contrôle des pixels depuis le bord de la matrice nécessite la distribution de 3 signaux numériques par ligne de pixels (Calib1, Calib2, CLK), ainsi que d'un signal numérique (Data), et un signal analogique (I_{prog}) par colonne. A cela s'ajoute la distribution des différentes tensions d'alimentation que sont V_{DD} 1,5 V alimentant les sources de courant, V_{DD} 0,9 V alimentant le point mémoire GO1, la masse GND, et enfin $V_{cathode}$. Etant donné le nombre important de niveaux métalliques disponibles sur le nœud technologique employé pour la réalisation de la couche circuit numéro 3, la distribution de ces signaux ne pose pas de problème d'encombrement particulier. La Figure 6.38 présente l'encombrement des lignes métalliques distribuant les différents signaux au travers de la matrice, comparé à un pixel de dimension 1,5 μm. La distribution des alimentations est ici réalisée avec des lignes métalliques plus larges que pour la distribution des signaux numériques. Le routage de ces lignes métallique n'occupe pas la totalité de la surface pixel. Une part de la surface reste disponible pour implémenter les connexions verticales entre les différentes couches circuits.

Distribution des signaux

Lors de chaque temps trame, le courant pixel est calibré une fois pour chaque ligne de pixels. Le durée maximum du temps d'établissement du courant I_{prog}, ainsi que des signaux "Calib1" et "Calib2", est défini par l'équation 6.7. Durant ce même temps trame, chaque ligne de pixels

$$T_{calib} = \frac{1}{FPS \times Nb_{lignes}} \tag{6.7}$$

T_{calib} : Durée de la fenètre de calibration
FPS : Taux de rafraichissement de l'image
Nb_{lignes} : Nombre de lignes constituant l'écran

voit sont signal PWM rafraichi N + 1 fois, pour une luminance à atteindre encodée sur N bits. N écritures correspondent à l'affichage du signal vidéo, tandis qu'une dernière écriture permet d'éteindre le pixel en vue de la programmation du courant I_{pix}. Les signaux "Data" et "CLK" disposent alors d'un temps d'établissement maximum défini par l'équation 6.8. Dans

$$T_{data} = \frac{1}{FPS \times Nb_{lignes} \times (N+1)} \tag{6.8}$$

T_{data} : Durée de la fenètre de programmation de la donnée
FPS : Taux de rafraichissement de l'image
Nb_{lignes} : Nombre de lignes constituant l'écran

l'exemple d'un écran de résolution full HD (1920 × 1080), réalisant l'affichage à 60 Hz d'une image codée sur 10 bits, on a T_{calib} = 15,4 μs et T_{data} = 1,4 μs.

Pour chaque colonne de pixels, le contrôleur de colonnes présent sur un bord de la matrice, comporte différents éléments. Une source de courant est utilisée pour générer la référence de courant I_{prog}. Un registre permet la mémorisation des données "Data" de chaque colonne, avant leur transmission simultanée à tous les pixels d'une même ligne. Un même courant I_{prog} est fourni à tous les pixels de la matrice, il n'existe donc pas de contraintes quant au temps d'établissement du courant généré. De plus, la tension présente sur la ligne transportant ce courant au travers de la matrice est similaire pour toutes les lignes de pixels programmées. Le temps d'établissement de cette tension s'en trouve réduit, comme l'illustre la Figure 6.39. La capacité du bus véhiculant I_{prog}, due aux interrupteurs T_2 et T_3, ainsi qu'à la ligne métallique, est estimée à 0,25 fF par pixel traversé. La Figure 6.39 (a) représente le circuit employé pour simuler la distribution de I_{prog} aux pixels. La tension ΔV_{th} varie entre -25 mV et 25 mV afin de simuler la dispersion entre deux pixels calibrés successivement. La simulation est réalisée avec une capacité de ligne de 270 fF correspondant à un écran de 1080 lignes, et pour un courant I_{prog} de 300 nA et 1 μA. Sur la Figure 6.39 (b), présentant l'évolution du courant pixel et de la tension présente sur la ligne I_{prog}, on constate un temps d'établissement du courant pixel d'environ 200 ns pour I_{prog} = 300 nA, et 120 ns pour I_{prog} = 1 μA.

Le signal "Data" est présenté à l'entrée du point mémoire de chaque pixel d'une colonne. Comme le montre la Figure 6.40, dans cette configuration la ligne distribuant le signal est connectée au drain d'un transistor. Chaque pixel représente une charge capacitive estimée à 0,20 fF pour la ligne véhiculant le signal "Data". De plus, pour un point mémoire réalisé à l'aide de transistors GO3, une fuite de courant d'environ 350 fA est attendue au niveau de chaque

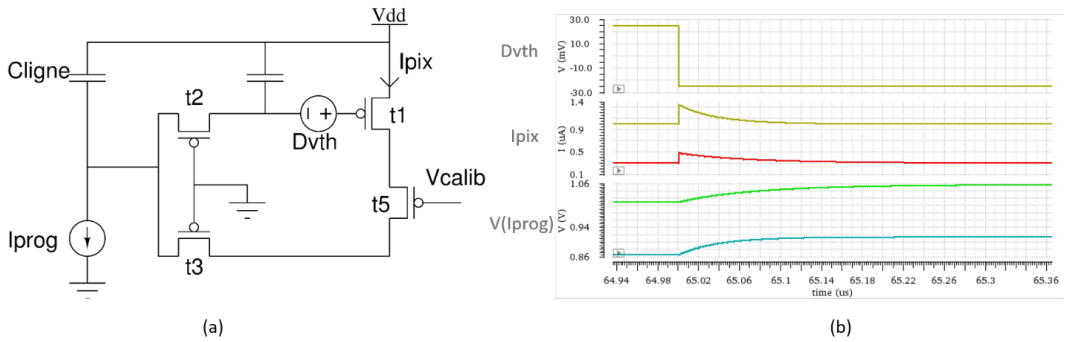


FIGURE 6.39 – Etude d'établissement de I_{pix} durant la calibration d'un pixel : circuit simulé (a), résultats de simulation (b)

point mémoire contenant une donnée différente de celle véhiculée par le signal Data. Le signal est véhiculé sous forme d'une tension, son temps d'établissement est donc directement affecté par la résistance de la ligne métallique utilisée pour la distribution. Sans avoir recours à des lignes épaisses ou particulièrement larges, cette résistance est estimée à environ 20 Ω par pixel (pour un pas pixel de 2 μm). La Figure 6.41 présente l'évolution du signal "Data" en bout de ligne, pour un écran présentant 1080 lignes de pixels. Le signal est établi après une durée d'environ 8 ns, largement inférieure à T_{data} = 1.4 μs. Le signal atteint une valeur maximum inférieure de 100 mV à la tension d'alimentation en raison des fuites simulées au niveau des différents pixels de la matrice. Cependant, s'agissant d'un signal numérique, l'écart reste suffisamment faible pour maintenir l'intégrité de la donnée. Cette simulation est effectuée avec une source de tension idéale, ne tenant pas compte du courant maximum pouvant être délivré par le contrôleur générant le signal Data. Avec l'emploi d'un inverseur en lieu de la source de tension idéale, le temps d'établissement du signal "Data" reste inférieur à T_{data}, avec une valeur d'environ 150 ns.

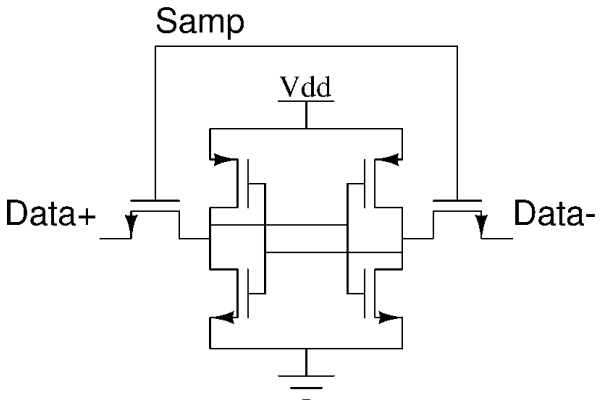


FIGURE 6.40 – Structure classique d'une cellule mémoire 6t

Pour la distribution des signaux "Calib1" et "Calib2", chaque pixel présente une charge capacitive estimée à 0,27 fF par pixel. Avec une ligne métallique traversant 1920 pixels, présentant 20 Ω par pixel, et pilotée par un inverseur, le signal présente un temps d'établissement d'environ

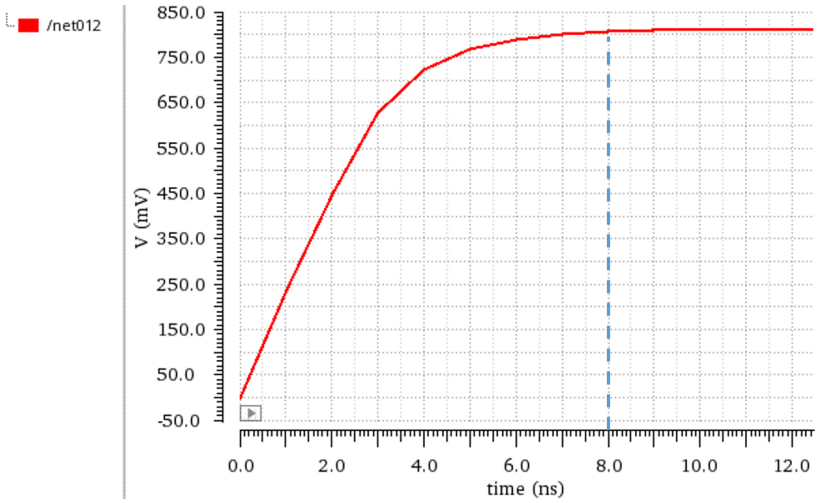


FIGURE 6.41 – Etablissement du signal "Data" distribué sur une colonne de 1080 pixels, avec une source de tension idéale

42 ns largement inférieur à T_{calib}.

Le signal CLK est distribué à la grille de deux transistors GO1 dans chaque pixel. Le circuit pixel constitue alors une charge capacitive estimée à 0,3 fF pour le bus distribuant le signal CLK. Les fuites de courant au travers de la grille des transistors GO1 entraine pour chaque pixel une consommation pouvant atteindre environ 10 pA sur le bus. Le temps d'établissement du signal est d'environ 52 ns en fin de bus, valeur largement inférieure à T_{data}.

Distribution des alimentations

L'implémentation d'une matrice avec une définition importante, nécessite également de s'assurer de l'alimentation correcte de l'ensemble des pixels. Il s'agit d'un point de conception critique, en particulier lors de l'emploi de LEDs GaN. Le courant important utilisé pour exploiter les performances de ces dernières peut en effet impliquer une chute de tension conséquente sur les lignes d'alimentation si cette problématique n'est pas correctement traitée. Parmi les différentes lignes d'alimentation utilisées par le circuit pixel, seul V_{DD} 1,5 V et $V_{cathode}$ fournissent l'alimentation de la LED. Les lignes véhiculant ces deux alimentations supportent un courant beaucoup plus important que les autres, et sont les plus susceptibles de présenter une chute de tension problématique.

La tension $V_{cathode}$ est fournie aux LEDs à travers la tranchée responsable de l'isolation des différentes LEDs de la matrice. Cette tranchée présente une profondeur de 1,5 μm, une largeur de 300nm, et est remplie de cuivre. La grille métallique ainsi formée permet de distribuer la tension $V_{cathode}$ au travers de la matrice, sans avoir recours aux niveaux de métallisation circuit. La résistivité présentée par cette grille d'alimentation est définie par rapport à la section du barreau métallique la composant, ainsi que la conductivité du métal utilisé.

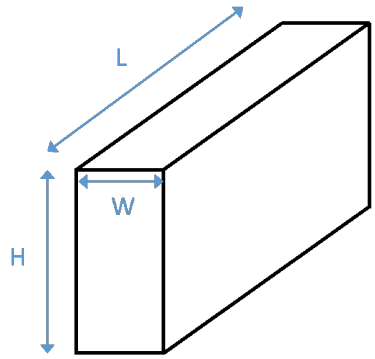


FIGURE 6.42 – Représentation d'un barreau métallique

En utilisant les dimensions telles qu'identifiées sur la Figure 6.42, la résistance électrique du barreau métallique est définie par l'équation 6.9. L'emploi de cuivre implique une conductivité

$$R = \frac{1}{\sigma}\frac{L}{H \times W} \tag{6.9}$$

R : Résistance électrique
σ : Conductivité du matériau
L : Longueur du barreau conducteur
H : Hateur du barreau conducteur
W : Largeur du barreau conducteur

σ = 59,6 × 10^6 S.m^{-1} . Dans le cas du pixel 3D, avec un pas pixel de 2 μm, la tranchée longeant un pixel présente une résistance R = 75 mΩ.

Le pire cas de fonctionnement correspond à une matrice dans laquelle tous les pixels sont actifs. Pour une matrice alimentée par ses bords supérieurs et inférieurs, la chute de tension la plus important est alors atteinte sur la ligne de pixels médiane de l'écran, avec une amplitude définie par l'équation 6.10. La Figure 6.43 rapporte la plus grande chute de tension observable

$$\Delta V = \frac{1}{2} \times R \times I \times n \times (n+1) \tag{6.10}$$

ΔV : Chute de tension aximum
R : Résistance électrique de a lige sur la longueur d'un pixel
I : Courant consommé par un pixel actif
n : Nombre de pixels allimentés par la même ligne métalique

sur l'alimentation $V_{cathode}$ pour différentes résolutions, et différents courants pixels, avec un pas pixel de 2 μm.

Sur un écran présentant à la fois une très forte définition (4k et plus) et un courant pixel très important, une chute de tension de plusieurs mV peut apparaitre le long de la tranchée cathode si cette dernière est utilisée seule pour distribuer l'alimentation $V_{cathode}$. Cependant,

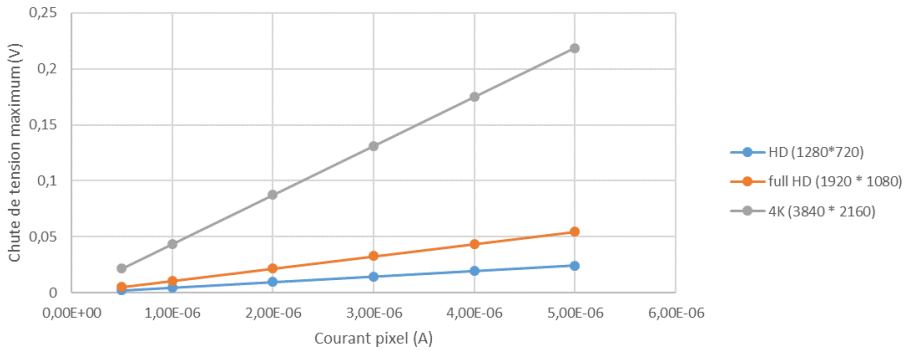


FIGURE 6.43 – Chute de tension maximum sur $V_{cathode}$ pour un pas pixel de 2 μm

pour des écrans présentant une définition ou un courant pixel plus modéré, la tranchée d'isolation des pixels constitue un moyen avantageux de distribuer $V_{cathode}$. Elle permet en effet de distribuer une part de l'alimentation des LEDs par l'extérieur du circuit, et ainsi de réserver les niveaux de métaux épais du circuit pour la distribution de V_{DD}. Un élargissement de la tranchée reste possible pour permette une diminution de sa résistivité. Cependant, un tel choix apparait peu cohérent avec la recherche d'un faible pas pixel justifiant l'emploi de la construction circuit 3D.

La distribution de l'alimentation V_{DD} 1,5 V est quant à elle réalisée dans les niveaux de métallisation de la couche 3 du circuit. La technologie utilisée permet l'emploi d'un métal épais, offrant une résistivité comparable à celle de la tranchée métallisée. Afin d'atteindre une telle résistivité, la totalité de la couche de métallisation épaisse non utilisée pour permettre la connexion entre niveaux circuits, est dédiée à la distribution de V_{DD}.

Pour la production d'un écran de très forte résolution, avec un courant pixels de plusieurs μA, la distribution de l'alimentation au travers de la tranchée cathode et des niveaux métaliques du circuit peut s'avérer insuffisante. Dans ce cas, une nouvelle stratégie de routage est nécessaire afin d'éviter les chutes de tension trop importantes. La solution retenue consiste à réaliser une reprise régulière de l'alimentation sur la carte PCB recevant le micro-écran. Cette reprise est réalisée grâce à un assemblage type micro bump comme l'illustre la Figure 6.44. Une carte PCB comporte des pistes de largeur et d'épaisseur très supérieures à celles rencontrées à l'intérieur du micro-écran. Ces dernières présentent donc une résistivité linéique plus faible, et permettent d'imposer en différents points de la matrice une tension d'alimentation quasiment identique.

Le lien entre le contact micro bump et le niveau métallique de distribution de l'alimentation est réalisé au moyen d'un TSV (Through Silicon Via) traversant le substrat de silicium. Les procédés utilisés pour la production des TSV imposent des contraintes quant au facteur de forme de ces derniers. Pour cette raison, un TSV traversant le substrat du circuit construit avec le flow CoolLED a un diamètre d'environ 1μm, et occupe une surface comparable à celle d'un circuit pixels.

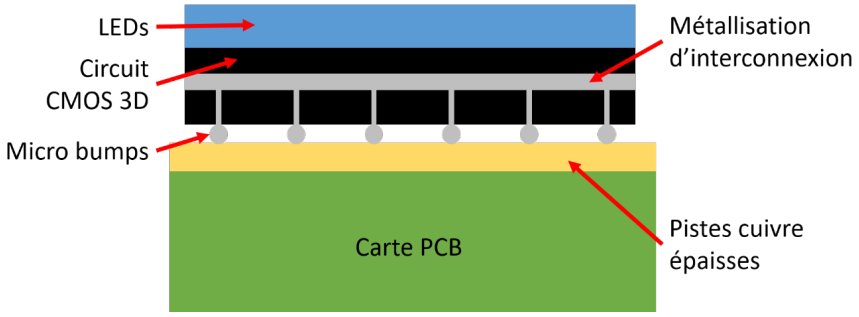


FIGURE 6.44 – Association du micro-écran à une carte PCB

Un TSV traverse le substrat, ainsi que la troisième couche circuit, pour atteindre les niveaux de métallisation distribuant l'alimentation à la matrice. Il n'impose pas de modification de l'agencement des LEDs ou de la deuxième couche circuit de chaque pixel. En revanche, comme l'illustre la Figure 6.45, l'implantation d'un TSV impose de réduire la surface de la troisième couche circuit des pixels. Afin de répartir la diminution de surface sur la totalité des pixels, et d'éviter la présence de LEDs non pilotées dans la matrice, les troisièmes couches circuits des pixels ne sont plus alignées avec les secondes couches circuit.

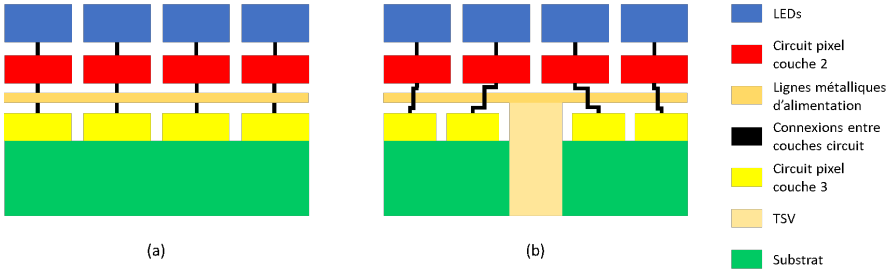


FIGURE 6.45 – Construction schématique du circuit en trois couches sans TSV (a), et avec (b)

La reprise d'alimentation régulière permet de diminuer la distance maximum séparant un pixel de l'origine de sa tension d'alimentation, et donc d'augmenter la définition du micro-écran. La chute de tension maximum observable avec ce type de reprise n'est pas correctement décrite par l'équation 6.10 ; Cette dernière n'est, en effet, valable que lorsqu'aucun courant ne circule entre les colonnes de pixels adjacentes, ce qui n'est observable que pour des colonnes alimentées de manière identique. Les reprises d'alimentation n'étant pas réalisées sur chaque colonne de la matrice pour des raisons d'encombrement, leur influence sur la chute de tension d'alimentation est plus difficile à exprimer de manière littérale. La Figure 6.46 représente la chute de tension obtenue par simulation numérique dans le cas où tous les pixels sont allumés. Cette simulation est réalisée pour une résolution 4K (3840 x 2160) et un courant pixel de 5 μA. Sans reprise régulière, la tension d'alimentation la plus basse fournie à un pixel est de 1,3 V, tandis qu'avec une reprise TSV tous les 100 pixels la tension minimum est de 1,49 V.

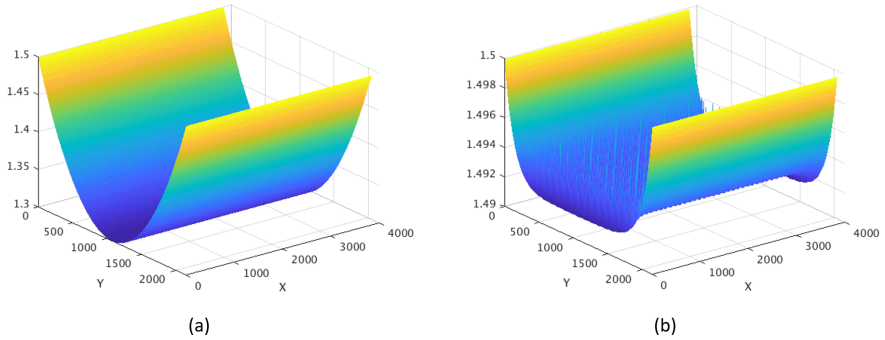


FIGURE 6.46 – Evolution de la tension d'alimentation au travers de la matrice sans reprise d'alimentation (a), et avec (b)

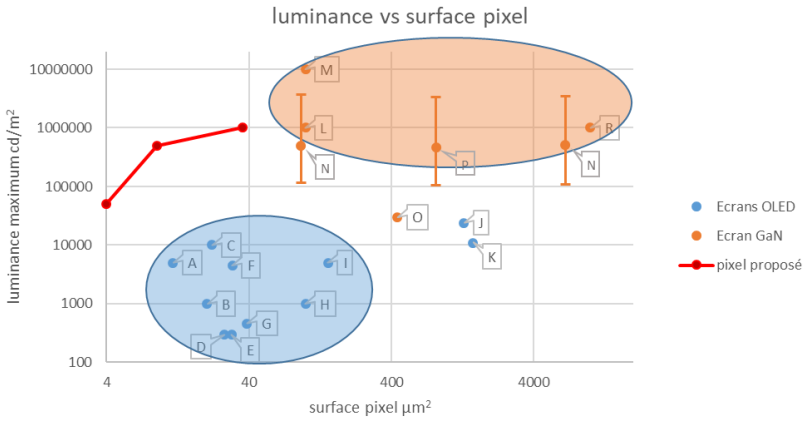
Chapitre 7

Conclusion

La technologie de LEDs GaN permet d'atteindre une luminance plus importante que d'autres technologies LED communément utilisées dans le domaine de l'affichage. Le développement de méthodes de production de ces LEDs avec des dimensions très faibles, permet d'envisager l'usage de ces composants dans des micro-écrans à faible pas.

Les LEDs GaN, en raison de caractéristiques électriques dispersées et non linéaires, nécessitent un système de pilotage dédié, plus complexe que ceux classiquement employés, dans des écrans OLED par exemple. L'exploitation du potentiel de ces LEDs dans le cadre d'un micro-écran nécessite donc de développer un circuit de pilotage adapté, et compacte malgré sa complexité.

Dans ce chapitre, un circuit pixel PWM est proposé pour réaliser un pilotage adapté aux LEDs GaN. Le développement circuit a été mené conjointement à celui d'un flow technologique d'intégration 3D "CoolLED", dédié aux micro-écrans. Ce flow, grâce à la mise en place de contacts à pas réduits entre les couches circuit, permet de construire le circuit pixel sur 3 niveaux, dont deux de circuit CMOS. Cette approche permet d'envisager l'implémentation d'un pixel au pas de 2 μm capable de piloter une LED avec une densité de courant atteignant 35 A/cm^2. En associant un tel circuit aux LEDs actuellement disponibles, une luminance d'environ 5 $\times 10^4$ Cd/m^2 est atteinte, avec une densité de courant limitée à 10 A/cm^2 par la tension d'alimentation utilisée. La Figure 7.1 illustre le positionnement du pixel étudié par rapport aux performances classiquement rapportées pour différentes technologies de micro-écrans. La mise en place d'une technologie 3D adaptée permet d'exploiter les fortes luminances propres aux LEDs GaN, avec un faible pas pixel typique des technologies OLED moins lumineuses.



Label	Référence
A	[28]
B	[55]
C	[32]
D	[54]
E	[16]
F	[27]
G	[56]
H	[29]
I	[33]
J	[53]
K	[52]
L	[45]
M	[51]
N	[2]
O	[3]
P	[4]
Q	[67]
R	[50]

FIGURE 7.1 – Performances classiquement rapportées pour des micro-écrans GaN et OLED, comparées aux performances simulées pour le pixel proposé

Partie III

Application de transmission de données

Chapitre 8

Introduction

La capacité à moduler rapidement l'intensité d'émission d'une source lumineuse permet de considérer le flux lumineux comme un média de transmission d'informations. L'emploi d'un flux lumineux comme support de transmission de données faisait déjà l'objet de recherches dans les années 60, avec l'utilisation de sources laser comme émetteurs [78]. Ces systèmes étaient destinés principalement aux communications à longue distance dans le domaine spatial, ainsi qu'à des applications militaires. La lumière a par la suite été employée comme support de l'information pour l'implémentation de liens haut débits sur fibres optiques.

Tandis que les besoins de transmission sans fils d'usage civils ont longtemps été satisfaits au moyen de communications radio fréquences, les limites inhérentes à ce type de lien deviennent évidentes. En effet l'augmentation constante des flux à transmettre, associée à la nature limitée de la ressource que représente le spectre électromagnétique, entraine une augmentation de l'intérêt porté aux solutions de communications optique ces dernières années [79]. Les LEDs GaN, en fonctionnant avec une densité de courant importante, constituent une source lumineuse présentant non seulement une forte puissance lumineuse, mais aussi une bande passante importante [47]. La mise au point de systèmes de communication "LIght FIdelity" (LIFI), a fait l'objet d'efforts de recherche importants ces dernières années [80] [81]. Ces systèmes reprennent le principe de fonctionnement des réseaux WIFI en l'adaptant à l'emploi de lumière visible plutôt que d'ondes radio.

Les systèmes LIFI sont généralement envisagés comme des systèmes de communication de courte portée, permettant un échange de données entre des émetteurs/récepteur se trouvant dans une même pièce. Ils sont régulièrement cités comme potentiel suppléants aux réseaux wifi, lorsque ces derniers offrent un débit insuffisant, ou bien se trouvent limités par l'encombrement du spectre fréquentiel qu'ils exploitent. Au-delà d'une simple extension de la communication sans fils à de nouvelles bandes de fréquences, on envisage que les systèmes LIFI constituent un moyen de communication adapté aux environnements dans lesquels l'emploi d'ondes radio est problématique [79]. Enfin la limitation de portée associée au blocage

du signal optique par les murs d'un bâtiment est parfois considérée comme un avantage, en garantissant la confidentialité de la communication alors impossible à intercepter depuis l'extérieur [81].

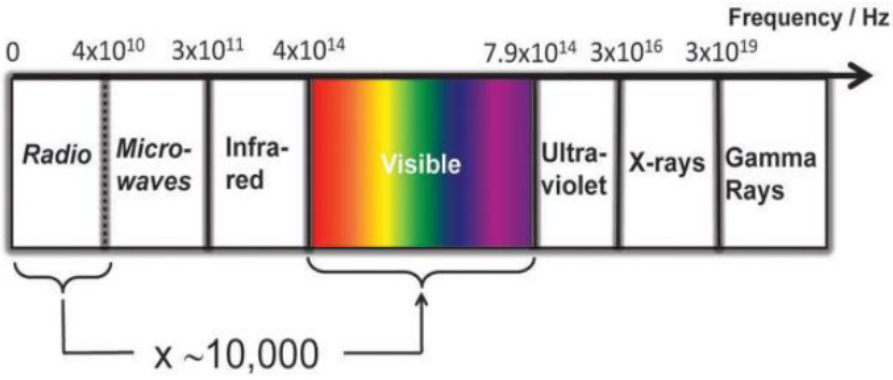


FIGURE 8.1 – Composition du spectre électro-magnétique [82]

Bien que les méthodes employées pour générer les signaux soient quelque peu différentes, l'emploi d'une onde radio et de lumière visible comme support d'information est comparable d'un point de vue physique. En effet, comme le rappelle la Figure 8.1, un rayon lumineux n'est autre qu'une onde électromagnétique appartenant à une gamme de fréquence spécifique, à laquelle l'œil est sensible. L'utilisation de lumière visible comme support de communication peut être considérée comme une extension du spectre électromagnétique utilisé pour des communications sans fils. Ainsi les solutions LIFI peuvent utiliser les techniques de modulation employées dans les systèmes radio, et qui ont pu bénéficier de nombreuses années de développement et mise au point.

D'une façon similaire, un système LIFI complet comporte un ensemble de fonctionnalités permettant une utilisation modulaire du lien optique [80]. Beaucoup de ces éléments appartiennent aux couches protocolaires, et sont indépendants de la manière dont l'information est transportée physiquement. La seule partie du système devant être développée concerne la génération et la réception du signal lumineux utilisé pour transporter l'information. Les technologies mises en œuvre dans la gestion d'un flux optique sont généralement appelées "Visible Light Communication" (VLC), tandis que le terme LIFI fait classiquement référence à l'ensemble du système, intégrant notamment une part de la gestion protocolaire du réseau [80].

Chapitre 9

Communication en lumière visible (VLC)

9.1 Principe de fonctionnement

Bien qu'utilisés d'une manière similaire, les signaux radio et optique sont générés par des moyens différents. Dans le cas d'une onde radio, une antenne permet la conversion d'un signal électrique en une onde électro magnétique. L'onde générée présente une évolution temporelle identique à celle du signal électrique fourni à l'antenne. La fréquence porteuse du signal est générée au niveau du circuit électrique. Pour l'émission d'un signal lumineux en revanche, la source lumineuse est constituée d'une LED, dont une partie des caractéristiques d'émission, telle que la longueur d'onde, dépend du composant et non du signal utilisé pour son contrôle. En considérant le signal lumineux comme une onde électromagnétique de fréquence très élevée, il est évident que le spectre fréquentiel du signal émis est très différent de celui du signal électrique utilisé pour alimenter la LED. La "fréquence porteuse" correspond à la longueur d'onde de la lumière générée par la LED, et n'est pas déterminée par le circuit électrique de pilotage. Le signal fourni à la LED permet en effet de contrôler l'intensité du flux lumineux, mais aucunement la fréquence ou la phase de ce dernier. Pour réaliser une transmission grâce à une onde radio, l'amplitude, la phase, et la fréquence du signal émis peuvent être modulées, par exemple grâce à une modulation IQ telle que représentée en Figure 9.1. Le mélange de deux signaux de même fréquence déphasés de 90° permet en effet de contrôler la phase du signal obtenue par rapport à celle d'un oscillateur de référence [83]. Les modes de modulations utilisés pour les transmissions radio ne sont donc pas directement utilisables pour des applications VLC, et doivent être modifiées pour s'adapter aux contraintes spécifiques des émetteurs LED.

Les transmissions réalisées avec des systèmes de type VLC sont de type IM/DD pour "Intensity Modulation / Direct Detection" [81] [80]. Ce type d'émetteur/récepteur est illustré par la Figure 9.2. L'émetteur comporte une LED dont la puissance d'émission est contrôlée au

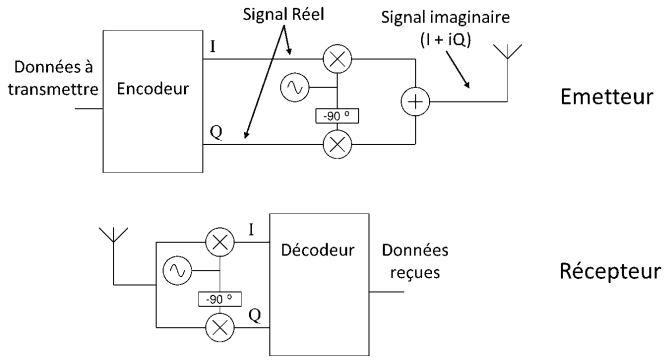


FIGURE 9.1 – Schéma de principe d'un émetteur/récepteur utilisant une modulation IQ

moyen d'un signal réel et positif, sans moyens de transmettre un signal négatif ou présentant une composante imaginaire. Au niveau du récepteur, le signal lumineux est détecté grâce à une photodiode, cette dernière fournit une mesure de l'intensité du signal optique. Aucune information quant à la fréquence du signal reçu n'est disponible, hormis le fait que sa longueur d'onde appartient au spectre auquel la photodiode est sensible. Quand bien même le signal optique reçu serait cohérent, ce type de récepteur ne permet pas la détection de la phase, qui ne peut donc pas être utilisée pour coder une information à transmettre.

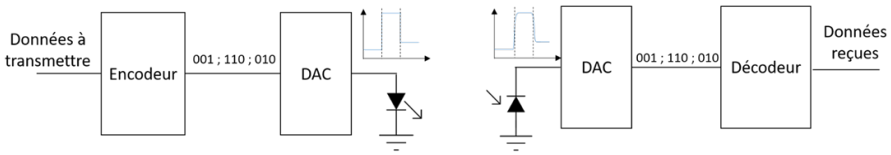


FIGURE 9.2 – Schéma de principe d'un ensemble émetteur/récepteur de type VLC

9.2 Modulation OFDM

La technique de transmission "orthogonal frequency-division multiplexing" (OFDM) constitue une méthode de modulation employée dans un grand nombre de transmissions sans fils développées ces dernières années. Ce type de modulation s'avère particulièrement efficace pour implémenter des liens à haut débit dans un environnement propice aux interférences, et est perçu comme particulièrement intéressant dans le cadre de communications en lumière visible [84]. L'utilisation d'une modulation OFDM apparait alors une hypothèse réaliste, à partir de laquelle les spécifications d'un nouvel émetteur VLC peuvent être définies. Les principes généraux de cette modulation, ainsi que les particularités expliquant ses performances sont donc présentées ici. Lors d'une transmission en champ libre telle que mise en place dans les communications sans fils, le signal perçu par le récepteur diffère d'une simple version retardée du signal émis. Le canal de transmission présente une réponse fréquentielle qui lui est propre, notamment en raison de réflexions et trajets multiples du signal entre l'émetteur et le récepteur, tel qu'illustré en Figure 9.3. La réponse impulsionnelle associée au canal représente

le signal reçu, dans l'hypothèse de l'émission d'une distribution de Dirac. Elle laisse apparaitre une première impulsion liée au trajet direct du signal, suivi de l'image du signal émis au travers des différentes réflexions. La Figure 9.4 illustre sous forme temporelle la déformation subie par le signal au travers du canal de transmission. La sommation du signal sinusoïdal avec un de ses échos entraine une modification de la forme de l'onde, ainsi que de sa phase et de son amplitude.

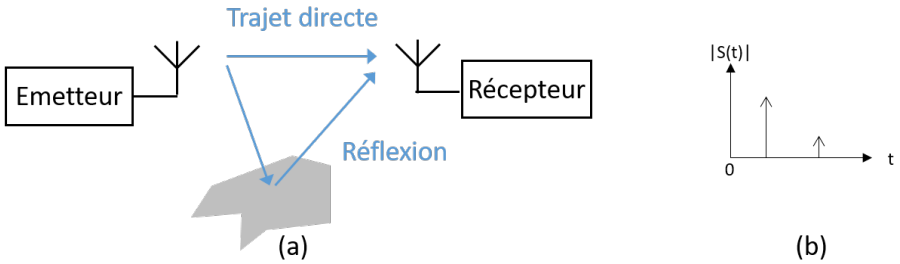


FIGURE 9.3 – Illustration d'une transmission au travers d'un canal présentant une réflexion (a), réponse impulsionnelle du canal (b)

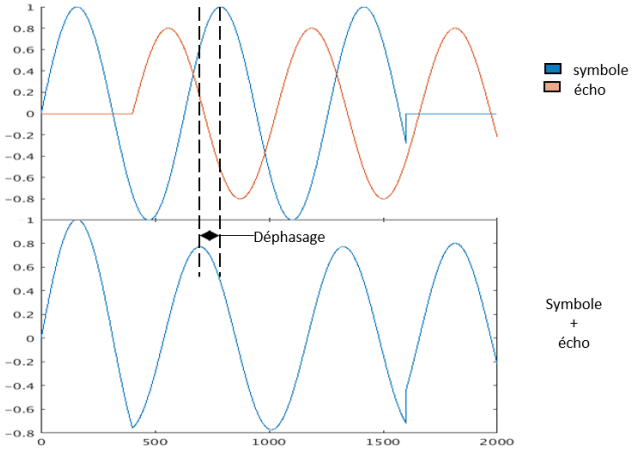


FIGURE 9.4 – Sommation du signal transmis et d'un écho

La transmission d'un signal numérique étant organisée autour d'une succession de symboles, la déformation du signal se présente sous deux formes différentes. Les interférences qu'illustre la Figure 9.4, correspondent à la déformation d'un symbole par des échos de ce même symbole. Des mécanismes d'estimation du canal, notamment grâce à la transmission d'une donnée déjà connue du récepteur, permet de caractériser la déformation du signal et d'en tenir compte lors du décodage de la donnée reçue. On constate aussi l'existence d'interférences inter symboles, correspondant à une déformation du symbole due à l'arrivée tardive d'échos d'un ou plusieurs symboles précédents. La correction de ces derniers grâce à une estimation du canal et un historique des symboles précédemment reçus reste théoriquement envisageable [83]. Cependant une telle méthode de correction peut s'avérer complexe et demander beaucoup de ressources, en particulier lorsque les symboles se succèdent avec une cadence élevée. Comme

l'illustre la Figure 9.5, les échos d'un symbole peuvent interférer avec un symbole suivant pendant une durée fixe, correspondant à la longueur de la réponse impulsionnelle du canal de transmission. La durée des interférences représente une part d'autant plus importante de la durée du symbole suivant que la transmission est rapide. Ainsi pour une transmission mono porteuse, avec laquelle un flux de données important impose une succession rapide des symboles, les interférences inter symboles sont d'autant plus délicates à gérer que le débit de données est important. Ce phénomène peut aussi s'expliquer de manière fréquentielle. Le spectre occupé par une transmission est centré sur la fréquence porteuse utilisée, mais sa largeur dépend directement de la durée des symboles T_{symbol}. La transmission d'une succession rapide de symboles se traduit par l'emploi d'une bande spectrale plus importante. Comme l'illustre la Figure 9.6, la réponse fréquentielle d'un canal donné sur la bande utilisée est d'autant plus susceptible de s'éloigner d'une réponse constante que le spectre considéré est large. Or plus la réponse du canal est éloignée d'un gain constant sur la totalité du spectre utilisé, plus ce dernier s'avère déformant pour le signal qu'il véhicule.

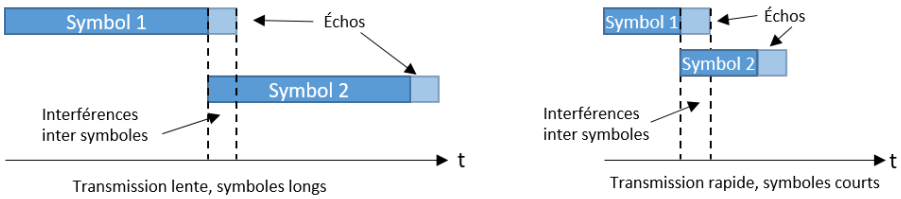


FIGURE 9.5 – Influence de la durée des symboles sur l'imprtance des interférences

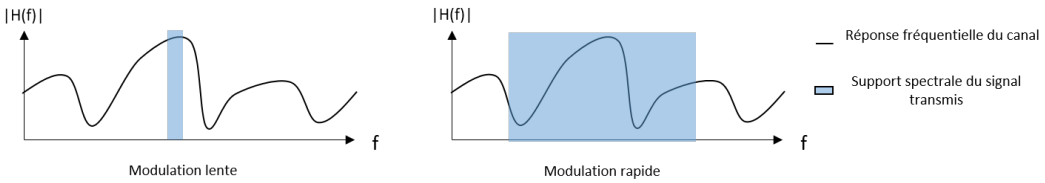


FIGURE 9.6 – Influence de la réponse du canal de transmission en fonction de la vitesse de cette dernière

La technique de transmission OFDM apporte une solution à ce problème en permettant de rallonger la durée des symboles sans diminuer le flux de données transmis. L'OFDM, comme son nom l'indique, réalise un découpage de canal de transmission en sous canaux grâce à l'emploi de fréquences porteuses orthogonales. Chaque sous canal transporte un signal présentant une modulation numérique classique tel que ASK, PSK, QAM. Chaque symbole est donc constitué d'une portion de signal sinusoïdal dont l'amplitude et la phase à l'origine sont employés pour coder la donnée à transmettre. Un symbole peut alors être vu comme le produit d'un signal sinusoïdal de fréquence $F_{porteuse}$ et d'une porte de largeur $T_{symbole}$ définissant sa durée. Comme l'illustre la Figure 9.7, le spectre d'un tel symbole prend la forme d'un sinus cardinal, présentant un maximum de puissance pour la fréquence $F_{porteuse}$, et une puissance nulle pour les fréquences $F_{porteuse} \pm N \times \frac{1}{T_{symbole}}$. Les différentes fréquences porteuses utilisées pour les sous canaux sont espacées d'une fréquence $\frac{1}{T_{symbole}}$. Ces fréquences

sont alors dites orthogonales, car comme l'illustre la Figure 9.8, la fréquence porteuse utilisée pour chaque canal correspond à une fréquence absente du spectre des autres canaux. Grace à cette répartition, les sous canaux peuvent être distingués sans ambiguïté et ne pas souffrir d'interférences avec les canaux voisins, malgré une grande proximité des fréquences porteuses utilisées [85].

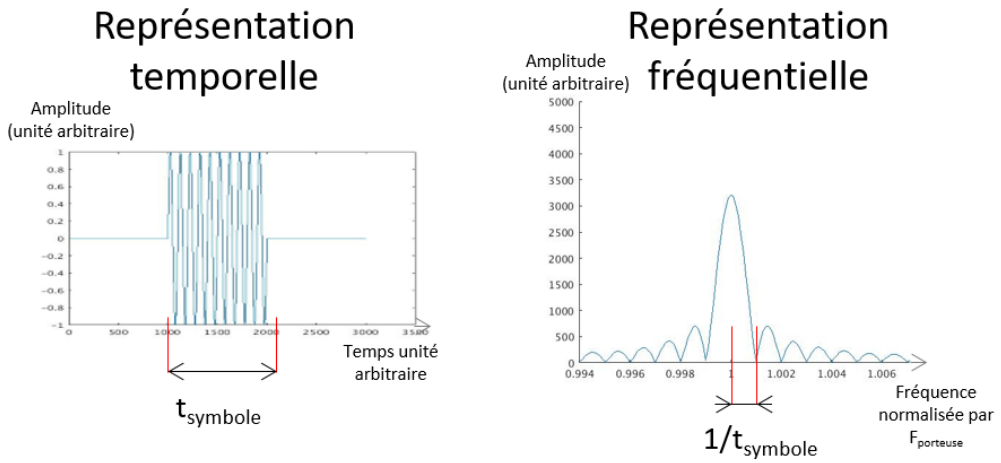


FIGURE 9.7 – Formes temporelle et spectrale d'un symbole sinusoidat de durée $T_{symbole}$

Le découpage en sous canaux permettant de rendre ces derniers orthogonaux implique que dans une bande spectrale donnée, le nombre de sous canaux est inversement proportionnel à la fréquence à laquelle se succèdent les symboles transmis. Ainsi le flux de données pouvant être transmis avec une occupation spectrale donnée, est indépendant du nombre de sous canaux utilisés. L'augmentation de ce nombre permet cependant une plus grande immunité aux interférences entre symboles, grâce à l'allongement de la durée des symboles utilisés.

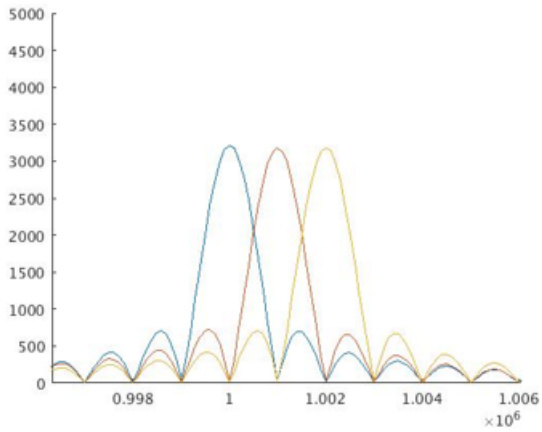


FIGURE 9.8 – Superposition des spectres de différents sous-canaux d'une transmission OFDM

D'une manière pratique, le signal OFDM n'est pas obtenu par génération individuelle puis

sommation des signaux de chaque sous canal, mais est directement généré sous sa forme finale. La Figure 9.9 illustre la structure d'un émetteur utilisant une modulation de type OFDM [86]. Pour chaque symbole à envoyer, le mappeur QAM détermine une phase et une amplitude pour chaque sous canal. Une transformée inverse de fourrier de l'ensemble de ces données permet de générer le signal temporel, dont les différentes composantes spectrales correspondent au contenu des sous canaux. L'étage multiplexeur permet l'ordonnancement des échantillons pour former le signal temporel à l'aide d'un convertisseur numérique analogique. Un intervalle de garde (cyclic prefix) est ajouté par le multiplexeur, pour chacun des symboles OFDM transmis. Il s'agit d'une copie en début de symbole de ses derniers échantillons, permettant l'ajout au symbole d'une partie inutilisée par le récepteur pouvant subir les interférences entre symboles sans dégrader la réception [85] [86]. Le récepteur comporte une architecture miroir de l'émetteur.

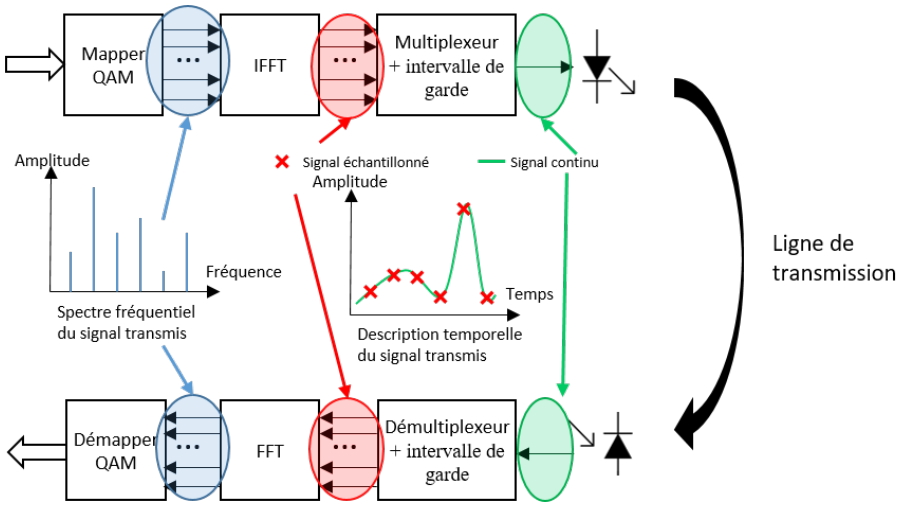


FIGURE 9.9 – Structure d'un ensemble émetteur et récepteur utilisant l'OFDM

Le signal résultant de la transformée de fourrier inverse fourni au multiplexeur de l'émetteur OFDM, comporte des échantillons à valeurs complexes. Grace à la multiplication du signal à transmettre avec une porteuse haute fréquence, la transmission d'un signal complexe est possible avec un émetteur radio. Cependant en cas de transmission optique, le signal à transmettre est directement utilisé pour l'alimentation d'une LED, il doit donc obligatoirement être à valeurs réelles et positives pour être transposé en signal optique. Il est donc nécessaire d'adapter la génération du signal OFDM pour le rendre compatible avec une transmission en lumière visible [87]. Afin de s'assurer que le signal généré soit réel, il convient d'imposer une symétrie hermitienne au vecteur auquel est appliqué la transformée de fourrier inverse [88] [81]. Cette symétrie est obtenue lorsque le vecteur présente la forme suivante $\{0, S_1, \cdots, S_{\frac{N}{2}-1}, 0, S^*_{\frac{N}{2}-1}, \cdots, S^*_2, S^*_1\}$, avec N le nombre de points sur lesquels la transformée de fourrier inverse est effectuée [84]. L'assurance que le signal temporel est à valeurs positives peut quant à elle être obtenue de différentes manières, notamment grâce au DCO-OFDM (Direct Current biased Optical OFDM), ou à l'ACO-OFDM (Asymmetrically Clipped Optical

OFDM). Le DCO-OFDM s'appuie sur l'ajout d'une composante continue au signal, suffisamment élevée pour l'empêcher de présenter des valeurs négatives [87]. Cette technique impose cependant un fonctionnement avec un courant de pointe très important, limitant l'efficacité énergétique de la solution. De plus, un tel signal s'avère difficile à générer au niveau du pilotage de la LED. L'ACO-OFDM utilise l'écrêtage du signal en remplaçant tous les échantillons négatifs du signal temporel par une valeur nulle, cette méthode s'avère moins limitante en ce qui concerne l'efficacité énergétique, cependant les interférences générées par une telle déformation du signal empêchent l'utilisation de la moitié des sous canaux et réduit le débit de données atteignable [89].

9.3 Émetteurs mono LED

L'approche la plus directe pour réaliser un émetteur VLC consiste en l'utilisation d'une LED unique, ou bien d'un ensemble de LEDs alimentées par un même signal analogique. L'évolution du point de fonctionnement de la LED étant utilisé pour modifier l'intensité du signal lumineux émis.

Ce type d'émetteur peut être employé avec une multitude de modulations, il a notamment été utilisé pour mettre en place les modulations "pulse amplitude modulation" (PAM) et "variable pulse position modulation" (VPPM) tels que défini par la norme LIFI IEEE 802.15.7 [90]. Les vitesses de transmission obtenues avec ces modulations relativement simples restent cependant limitées par rapport aux performances obtenues avec une modulation de type OFDM [91] [80].

Des vitesses de transition très importantes, pouvant dépasser les 10 Gb/s dans certaines conditions, ont été rapportées dans la littérature avec l'emploi d'une modulation OFDM dans un émetteur mono LED [84] [92]. Cependant les émetteurs utilisés pour atteindre de telles performances présentent certaines limitations. Les montages décrits dans la littérature rapportant de telles vitesses de transmission s'avèrent en effet très encombrants, et emploient des appareils de laboratoire complexes pour générer le signal fourni à la LED [84]. Les caractéristiques des LEDs GaN imposent d'utiliser ces dernières sous un courant conséquent afin d'en obtenir les meilleures performances. Un étage de pilotage de la LED capable de concilier bande passante et puissance de sortie nécessaires pour une communication rapide constitue en effet un élément complexe du système. La modulation OFDM produit un signal avec un PAPR (peak-to-average power ratio) important, rendant compte de rapport entre les valeurs de puissance crête et efficace du signal. Cette spécificité rend le signal OFDM particulièrement sensible aux non linéarités des amplificateurs utilisés. L'obtention d'amplificateurs de puissance présentant une linéarité suffisante pour équiper des émetteur VLC mono-LED utilisant l'OFDM s'avère alors particulièrement délicate [93].

Afin de profiter des avantages de la modulation OFDM, tout en contournant les difficultés liées à la nature du signal qu'elle génère, une forme numérique du signal utilisant un pilotage tout ou rien de la LED a été proposée [88]. Un modulateur sigma-delta est intégré à l'émetteur

afin de piloter la LED avec un signal tout ou rien, en maintenant l'emploi d'un signal OFDM. Cette solution, en plus de la complexité qu'elle représente, impose une réduction de la bande passante du signal OFDM par rapport à l'emploi d'une émission analogique. La modulation sigma-delta ne permet en effet de reproduire un signal que sur un spectre fréquentiel plus étroit que celui de sa propre sortie. La bande passante du signal OFDM rapporté dans cette publication reste en effet inférieure à 2 MHz.

9.4 Émetteur matricé

En marge des émetteurs VLC mono LED, un ensemble d'expérimentations portant sur l'emploi d'une multitude de LEDs fonctionnant indépendamment les unes des autres est présenté dans la littérature. Les solutions multi LEDs permettent la production d'un signal optique par sommation au niveau du récepteur, d'un ensemble de signaux plus simples émis par les différentes LEDs de la matrice. Une telle construction a pour principal avantage de permettre une réduction des contraintes de pilotage au niveau de chaque LED, tout en produisant un signal avec les mêmes caractéristiques.

Il a ainsi été proposé d'émettre le signal de chaque sous canal d'une transmission OFDM avec une LED différente. L'alimentation de chaque LED requiert alors la génération d'un signal analogique dédié. Cependant, ces signaux pixels considérés individuellement sont sinusoïdaux, et présentent un PAPR de 3 dB [93] [94] ; Tandis qu'un signal OFDM émis par une unique LED présente un PAPR nécessairement supérieur, défini par l'équation 9.1 [95] L'émission d'une seule sous porteuse par LED permet donc de réduire les contraintes circuit liées au traitement d'un signal à fort PAPR.

$$PAPR = 10 \times log(n) + PAPR_{sin} \tag{9.1}$$

n : Nombre de sous porteuses
$PAPR_{sin}$: PAPR d'un signal sinusoidal égal à 3 dB

Un ensemble de travaux présentés dans la littérature proposent de simplifier davantage le pilotage des différentes LEDs, en se limitant à un contrôle binaire de ces dernières [96] [97] [98]. Le pilotage numérique des LEDs permet de se passer d'amplificateurs analogiques de puissance, évitant ainsi les différentes problématiques liées aux performances de ces derniers. Ce mode de pilotage constitue aussi un moyen d'employer des LEDs dont la caractéristique courant luminance n'est pas linéaire, sans nécessiter de compensation de cette non linéarité pour générer le signal optique désiré. Ce type d'émetteur permet de générer un signal optique dont la résolution dépend du nombre de LEDs employées. L'utilisation d'un nombre de LEDs approprié permet donc de réaliser tous types de modulations classiquement rencontrées, tels que PAM [99] ou OFDM [98].

Le tableau 9.1 permet de comparer les principales caractéristiques des émetteurs VLC dont

	Type d'émission	*Fréquence d'échantillonnage*	*Modulation*	*Niveau d'intégration*	*Résolution*	*Débit*	*Remarque*
[100]	multi LED	100 MHz	PAM	2 bits	3		
[98]	multi LED	200 MHz	OFDM	4 bits	3	365 Mb/s	
[96]	multi LED	25 MHz	OFDM	5 bits	2	48 Mb/s	
[99]	multi LED	25 MHz	PAM	2 bits	2	50 MHz	VLC depuis un système d'éclaiage
[101]	mono LED	2 MHz	OOK		3	550 Kb/s	VLC sur un écran, l'affichage contraint par la modulation employée
[84]	mono LED	50 GHz (AWG)	OFDM	10 bits	1	7,91 Gb/s	
[92]	mono LED	(AWK)	OFDM		1	11,74 Gb/s	
[102]	mono LED	512 MHz	OOK		3	512 Mb/s	Travaux portant sur la LED plus que sur le circuit
[91]	mono LED	(AWG)	OOK/ PAM/ OFDM		1	1,7 Gb/s 3,4 Gb/s 5 Gb/s	Travaux portant sur la LED plus que sur le circuit

TABLE 9.1 – Comparaison des performanes des différents émetteur VLC de la litérature

les performances sont présentées dans la littérature. Les travaux visant à former un émetteur VLC en utilisant des systèmes d'éclairage à LEDs préexistants sont volontairement exclus de cette comparaison. Toute comparaison avec les performances de tels systèmes apparait en effet peu pertinente, compte tenu des contraintes spécifiques liées à l'emploi de composants initialement non prévus pour réaliser une transmission VLC. Dans ce tableau le terme (AWG) pour "arbitrary waveform generator" identifie les réalisations dans lesquels le signal modulant est généré par un appareil extérieur dédié, et non par le circuit de pilotage rapporté. Le niveau d'intégration de la solution est décrit selon les trois niveaux suivants : "3" lorsque le signal appliqué à la LED est produit directement par le circuit de pilotage, "2" lorsque le système comporte une carte dont la fonction ne se limite pas qu'à la mise en œuvre de l'émetteur, et "1" lorsque le système décrit est constitué d'un ensemble expérimental regroupant différents appareils de laboratoire indispensables au fonctionnement de l'émetteur.

La comparaison des conditions de mise en œuvre des émetteurs mono LED et multi LEDs rapportés dans la littérature met en évidence les forces et faiblesses de chacune des approches. Tandis que les émetteurs mono LED s'avèrent très performants quant aux vitesses de transmission atteintes, la complexité de leur mise en œuvre semble limiter l'emploi de ces solutions à des application fixes dans lesquelles la complexité et l'encombrement ne sont pas contraints. Les solutions multi LEDs, à l'inverse, malgré des performances de transmission plus faibles, présentent une mise en œuvre simplifiée et peuvent être implémentées sous forme de circuits intégrés compacts.

Chapitre 10

Conception d'un circuit pixel binaire

Les émetteurs multi LEDs rapportés dans la littérature sont généralement pilotés avec une fréquence de rafraîchissement relativement faible, ou bien génèrent un signal lumineux de faible résolution en raison du nombre limité de LEDs employées pour leur conception. Ces paramètres peuvent expliquer en partie les faibles débits de données atteints en comparaison des émetteurs mono LEDs.

On s'intéresse dans cette partie à la conception d'un circuit de pilotage pixel réalisant un pilotage binaire des LEDs à plusieurs centaines de Mhz, tout en permettant l'implémentation d'un nombre important de pixels pour un même émetteur.

La génération d'un signal par la sommation des émissions de différents pixels pilotés de manière binaire, permet de s'affranchir des problèmes de linéarité de la caractéristique des LEDs utilisées. Cependant, elle fait apparaitre le besoin de maitriser l'amplitude de l'émission de chaque pixel pour assurer la linéarité du signal généré. Il apparait alors indispensable pour le circuit pixel d'incorporer un contrôle de courant, afin de maitriser l'alimentation de la LED. En effet, comme mis en avant dans le chapitre 6, la dispersion des caractéristiques électriques des LEDs GaN ne permet pas un contrôle efficace de la luminance par le biais de la tension qui leur est appliquée. La Figure 10.1 présente la structure générale du circuit pixel composé de trois éléments principaux, que sont la source de courant, le mécanisme d'allumage/extinction, et la LED.

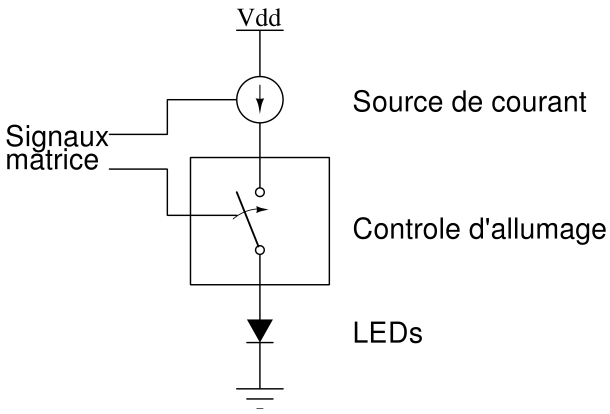


FIGURE 10.1 – Structure générale du pixel VLC

10.1 LEDs utilisées

Les micro-LEDs GaN planaires réalisées au sein du CEA Leti sont utilisées comme référence pour cette étude. Le circuit est conçu pour piloter une matrice de 96 × 128 LEDS de 8 μm de côté, réalisées à un pas de 9,5 μm. Ces LEDs sont destinées à fonctionner par groupes de 6 pour former une matrice de 32 × 64 pixels, de dimensions 19 μm × 28,5 μm. Pour l'étude réalisée dans ce travail, on fait l'hypothèse que les 6 LEDs d'un même pixel peuvent être connectées en parallèles et pilotées par une unique source, sans que cela n'ait d'impact significatif sur le flux lumineux total généré par le pixel ou le fonctionnement de ce dernier.

Afin de concevoir un circuit de pilotage, une modélisation du comportement des LEDs apparait nécessaire. La Figure 10.2 présente les caractéristiques de LEDs GaN de différentes dimensions réalisées dans une technologie similaire à celle utilisée pour la production de la matrice. Afin de produire un modèle pour les LEDs utilisées, on considère la caractéristique de densité de courant dans la jonction en fonction de la tension mesurée aux bornes de la LED. Les valeurs issues de la caractérisation d'une LED de 10 μm sont utilisées, car il s'agit de la dimension la plus proche de 8 μm pour laquelle ces données sont disponibles. Cette densité de courant multipliée par la surface de 64 μm2 de la LED modélisée, permet de déterminer le courant attendu en fonction de la tension appliquée à la LED.

Le circuit électrique présenté en Figure 10.3 est utilisé pour modéliser le comportement de la jonction de la LED. Ce circuit est composé de résistances et de deux diodes idéales dont le comportement est décrit en Verilog-A à l'aide de l'équation 10.1, dite de Shockley [103].

Le modèle utilisé est construit de manière à reproduire le comportement électrique des LEDs pilotées, sans nécessairement que la structure du circuit employé ne rende compte de la réalité physique du comportement décrit. Ainsi le nombre de diodes idéales, ainsi que leurs paramètres et la valeur des résistances utilisées ont été obtenu empiriquement, leurs valeurs sont rapportées dans le tableau 10.1.

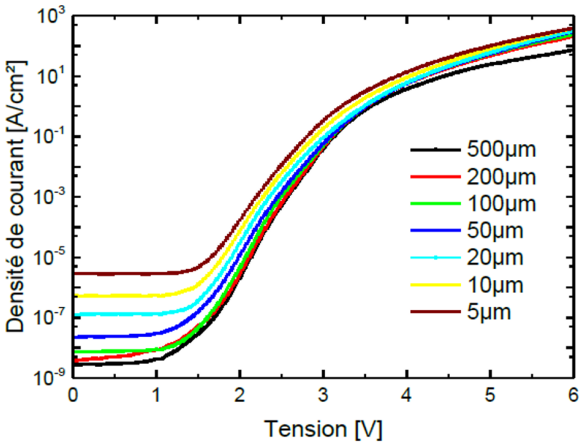


FIGURE 10.2 – Caractéristique électrique des LEDs de différentes dimensions [17]

$$I_{LED} = I_s \times (e^{\frac{V}{n \times v_t}} - 1) \tag{10.1}$$

I_{LED} : Courant traverssant la diode
V : Tension appliquée aux bornes de la diode
n : Le coefficint d'idéalité de la diode
$V_t = \frac{K \times T}{q}$
K : Constante de Boltzmann
T : Température en kelvin
q : Charge électrique d'un électron

Le comportement électrique prédit par ce modèle est représenté en Figure 10.4, avec celui obtenu en rapportant le comportement d'une LED de 10 μm à une dimension de 8μm. Le modèle produit rend compte du comportement de la LED d'une manière satisfaisante pour une tension supérieure à 1,5 V. On peut observer une divergence des courants pour une tension plus faible, cependant l'écart de courant reste très faible en valeur absolue avec un courant observé inférieur au pA. De plus, la constance de la courbe représentant les courants mesurés pour les différentes LEDs sur cette gamme de tension, ainsi que le maintien d'un courant non nul pour une tension nulle, laissent à penser que les valeurs rapportées correspondent à la limite de précision de l'appareil de mesure et non au comportement réel de la LED.

Paramètre	valeur
R0	9,374 TΩ
R1	125 KΩ
Io : I_s	3,68 aA
n	3,6
I1 : I_s	3,68 aA
n	38

TABLE 10.1 – Paramètres du model de LED

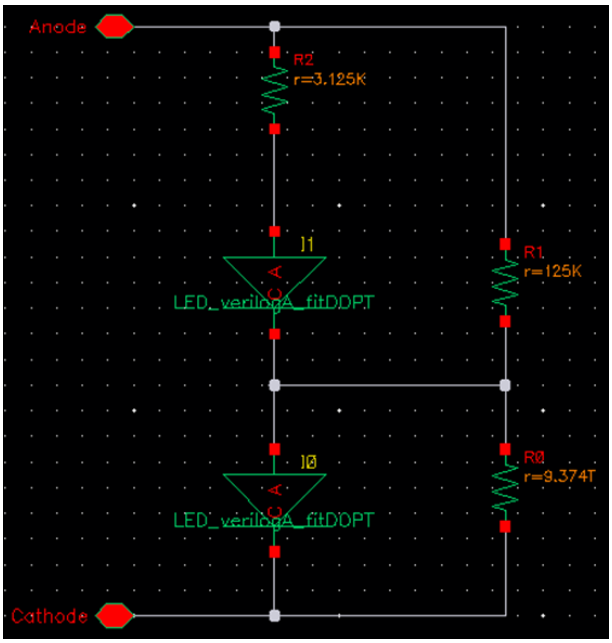


FIGURE 10.3 – Modèle électrique de jonction d'une LED GaN de 8 μm

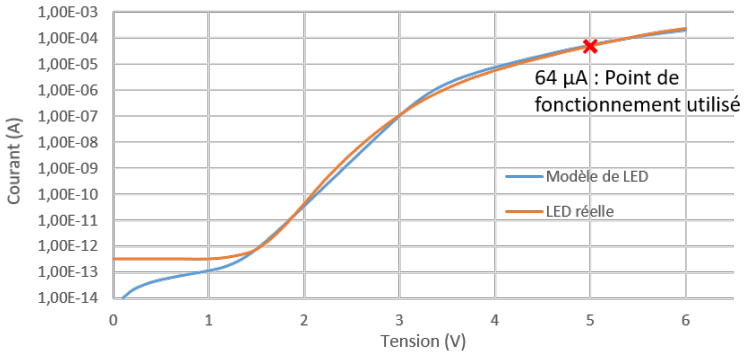


FIGURE 10.4 – Comparaison du courant prédit par le model de LED de 8 μm avec celui mesuré

Ce modèle apparait donc satisfaisant pour décrire le comportement statique des LEDs à piloter. La conception d'un circuit pixel rapide à partir de ce modèle nécessite cependant que ce dernier rende compte du comportement dynamique de la LED. Un condensateur d'une valeur de 85 fF est ajouté en parallèle du modèle statique afin de rendre compte du comportement dynamique du composant. Cette valeur de condensateur correspond à une estimation de la capacité de jonction de la LED, puisqu'il est supposé à ce stade que la vitesse de fonctionnement de la LED est principalement limitée par cette capacité. Une caractérisation dynamique des LEDs sera évidemment nécessaire après leur fabrication pour vérifier l'adéquation entre le comportement des composants réels et le modèle électrique utilisé.

Pour représenter au mieux une LED réelle, le courant traversant la capacité de la LED devrait

aussi traverser une part de la résistance série modélisée par R2 pour un fonctionnement statique. Les données de caractérisation disponibles ne permettent cependant pas de déterminer la part de cette résistance devant être commune à la jonction et à la capacité parasite.

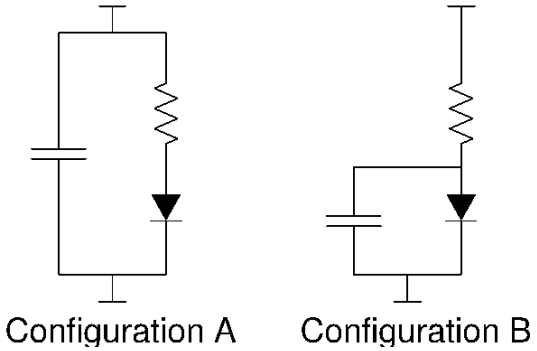


FIGURE 10.5 – Deux cas extrêmes pour lesquels le courant de la capacité parasite ne traverse pas la résistance série (A), ou la traverse dans son intégralité (B)

La Figure 10.5 présente les deux cas extrêmes de placement de la capacité parasite par rapport à la résistance série, sur une vue simplifiée du model de LED. Un pilotage en courant ayant été retenu pour le pilotage des LEDs, le pilotage de ces deux configurations par un courant constant a été simulé. Les résultats présentés en Figure 10.6 montrent que la configuration choisie a un impact limité sur le temps d'établissement du courant dans la jonction de la LED, la configuration « A » constitue cependant le pire cas avec un temps d'établissement légèrement plus long. Cette configuration est alors choisie pour la suite de l'étude. Une caractérisation plus fine du composant réel apparait nécessaire pour en développer un model plus précis.

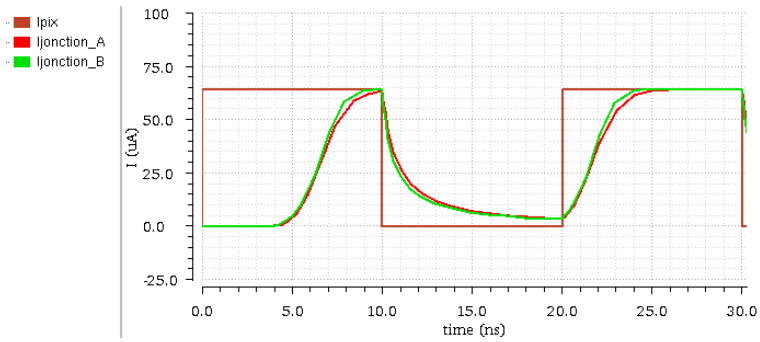


FIGURE 10.6 – Comportement simulé des deux configurations de modèles de LED

Au-delà de leur simple comportement électrique, les LEDs utilisées pour le modèle proposé ici sont caractérisées quant à leur comportement optique. La Figure 10.7 illustre la luminance des LEDs de différentes dimensions en fonction de la densité de courant traversant leur jonction. Cette caractéristique n'est pas intégrée au modèle de simulation produit, car ce dernier ne rend compte que du comportement électrique du composant. Ces données seront cependant utiles par la suite pour déterminer les courant et tensions à appliquer aux LEDs en fonction de

la luminance visée.

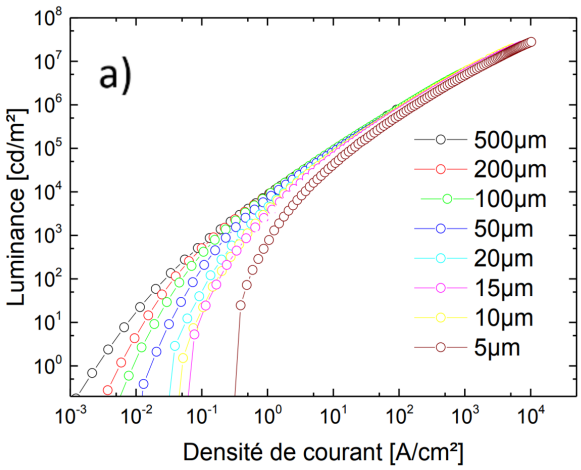


FIGURE 10.7 – Caractéristiques d'émission des LEDs de différentes dimensions [17]

10.2 Dynamique de tension LED

Afin de produire un système VLC performant, il est nécessaire de placer les LEDs dans des conditions de fonctionnement maximisant leur bande passante. Comme abordé dans le chapitre 3.3.2 une forte densité de courant a un effet positif sur cette bande passante. Un courant électrique important doit donc être généré par chaque circuit pixel pour l'alimentation des LEDs. Le fonctionnement de l'émetteur avec un courant pixel important doit aussi permettre la production d'un signal lumineux puissant malgré le nombre de pixels relativement faible, et les dimensions réduites de ces derniers. On fixe alors le point de fonctionnement des LEDs pour obtenir une luminance de l'ordre de 5×10^5 cd/m^2, ce qui nécessite un courant pixel de 64 μA par LED, pour atteindre une densité de courant de 100 A/cm^2, soit un courant de 384 μA pour les six LEDs connectées en parallèle composant un pixel. Cela correspond, pour les dernières LEDs GaN dont le développement est rapporté dans les travaux de "François Olivier" [17], à la densité de courant maximum atteignable avant une franche dégradation de l'EQE. Une telle densité de courant est atteinte avec l'application d'une tension d'environ 5 V aux bornes des LEDs.

10.2.1 Extinction totale

Le contrôle d'allumage et d'extinction du pixel peut être réalisé au moyen d'un switch placé entre la source de courant et la LED, tel qu'illustré en Figure 10.8. Cette configuration permet d'éteindre la LED en la déconnectant de la source de courant. Le pixel présente alors un fonctionnement similaire à celui du pixel d'affichage présenté dans le chapitre 6.

Lorsque le pixel est éteint "CTRL" est à l'état haut pour bloquer le transistor jouant le rôle de switch. Le potentiel au nœud A tend alors vers GND, tandis que le potentiel au nœud B tend

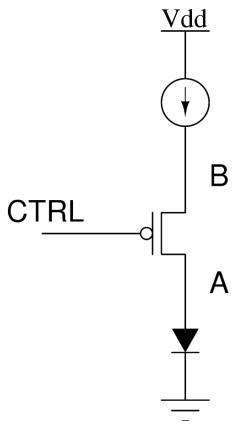


FIGURE 10.8 – Pixel à extinction totale

vers Vdd, interrompant la génération de courant par la source en plaçant cette dernière hors de son régime de fonctionnement. Durant la phase de fonctionnement, une tension d'environ 5 V est appliquée aux bornes de la LED. Le switch et la source de courant nécessitant eux même qu'une tension soit appliquée à leurs bornes pour fonctionner, Vdd est nécessairement supérieur à 5 V. Un transistor 5 V est alors insuffisant pour supporter la tension entre les nœuds A et B lorsque le pixel est éteint.

La Figure 10.9 rapporte l'évolution du courant et de la tension appliquée à un ensemble de 6 LEDs décrit dans le chapitre 10.1, lorsque piloté par un circuit pixel à extinction totale idéal. Bien que le courant généré par la source évolue de manière quasi instantanée entre les valeurs 384 μA et 0, la capacité parasite associée aux LEDs entraine une évolution plus lente du courant au travers des LEDs. En considérant le courant établi lorsqu'il atteint 95% de sa valeur finale, l'extinction d'un pixel est réalisée dans un délai d'environ 10,75 ns. Le temps d'allumage du pixel est quant à lui d'environ 8,9 ns lors du premier allumage, puis 4,7 ns lors des allumages suivants.

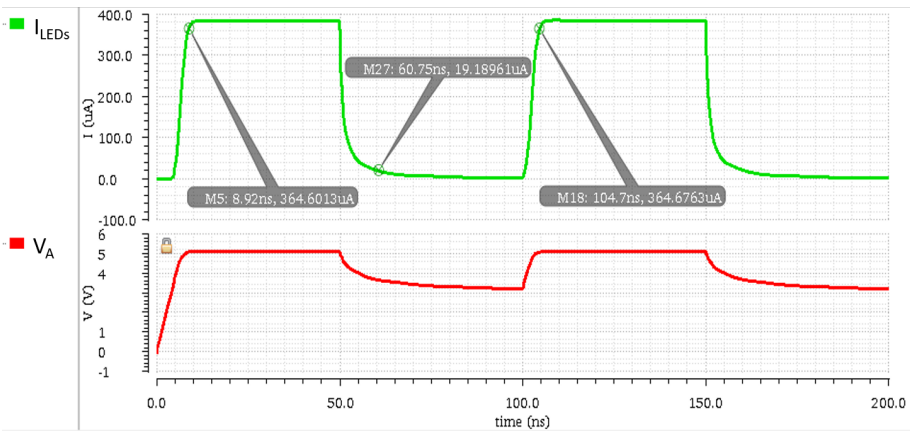


FIGURE 10.9 – Fonctionnement d'un pixel à extinction totale idéal

Cette variation de temps d'établissement est expliquée par une tension différente aux bornes de la LED en début de phase d'allumage. Cette tension tend vers 0 V lorsque la LED n'est plus alimentée durant une période suffisamment importante. Cependant, en raison du comportement électrique des LEDs, elle ne suit pas une décroissance exponentielle classique, et présente un temps d'établissement particulièrement long.

Les temps d'établissement constatés ne permettent pas d'envisager un fonctionnement du circuit pixel à une fréquence de 100 MHz ou plus. Au-delà de la problématique de tenue en tension du switch, la possible décroissance de V_a jusqu'à GND s'avère problématique pour la mise en œuvre d'un mécanisme de réduction du temps d'allumage présenté dans le chapitre 10.4.

10.2.2 Extinction partielle

Devant les problématiques soulevées par la grande dynamique de tension qu'implique le basculement entre les états allumé et complètement éteint de la LED, une extinction partielle est envisagée. Cette extinction partielle vise à éteindre la LED en maintenant un courant réduit au travers de cette dernière, afin de limiter la décroissance de la tension à ses bornes.

Le modèle de LED employé prédit une luminance inférieure à 1 cd/m^2 pour une densité de courant de 5×10^{-2} A/cm^2. Cette valeur est ici considérée comme la densité de courant à partir de laquelle l'émission lumineuse est négligeable, et donc le pixel effectivement éteint, malgré la persistance d'un courant au travers de la LED. Le pixel comportant 6 LEDs est donc éteint pour un courant inférieur ou égal à 192 nA, correspondant à une tension directe d'environ 2,75 V. Comme l'illustre la Figure 10.10, il est possible de faire passer les LEDs de l'état allumé à l'état éteint avec leur tension directe évoluant entre 2,75 V et 5 V.

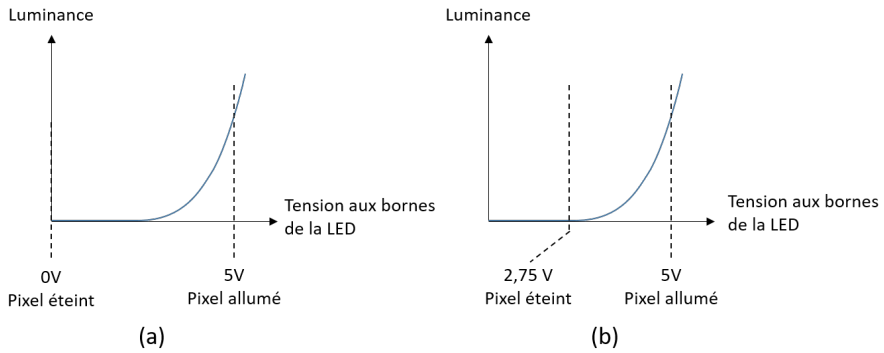


FIGURE 10.10 – Tensions appliquées aux bornes de la LED pour une extinction complète (a), et un extinction partielle (b)

La dynamique de tension nécessaire au pilotage de la LED est alors réduite à 2,25 V. Une différenciation entre la tension appliquée à la cathode des LEDs et la masse du circuit permet de gérer le pilotage des LEDs à l'aide d'un circuit dont la tension d'alimentation est inférieure

à celle de la LED. Comme l'illustre la Figure 10.11, une tension de cathode de -2,75V permet au circuit de pilotage de contrôler les LEDs avec une tension de sortie comprise entre 0 et 2,25 V . Une telle différenciation entre l'alimentation du circuit et des LEDs est couramment employée pour la production d'écran LEDs, avec l'emploi d'une tension de cathode négative [53] [16] [33] [32].

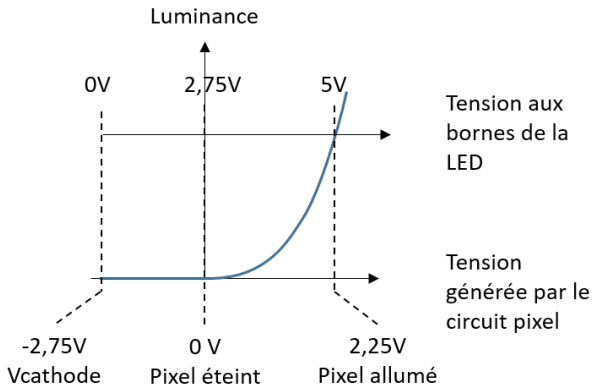


FIGURE 10.11 – Pilotage des LEDs en extinction partielle avec une tension de cathode distincte de la masse du circuit

Contrairement à une coupure franche du courant fourni aux LEDs, une extinction partielle suppose une certaine connaissance du comportement des LEDs pilotées. Un tel circuit est alors particulièrement sensible à la présence de défauts dans la matrice de LEDs. Une LED à défaut présentant un court-circuit entre anode et cathode par exemple peut représenter un danger pour ce type de circuit en forçant un potentiel de -2,75 V à la sortie du circuit de pilotage prévu pour fonctionner avec un potentiel minimum de 0 V. L'association de ce type de pilotage à une technologie LED peu mature sujette aux défauts de fabrication n'est donc pas anodin. Dans l'état actuel de la technologie LED GaN planaire développée au CEA-Leti, l'existence de LEDs en court-circuit sur une matrice d'affichage à faible pas et forte définition est probable. Cependant, la dimension de 8 μm des LEDs considérées reste importante par rapport aux plus faibles dimensions déjà rapportées avec cette technologie [22]. De plus, la matrice utilisée pour la production de l'émetteur 11bits comporte seulement 12 288 LEDs. Les matrices de LEDs utilisées dans l'industrie, notamment pour des applications d'affichage présentent généralement un taux de défaut limité à deux défauts par millions de pixels (norme ISO 13406-2, écran de classe II). Il apparait donc raisonnable de considérer que si la technologie LED employée atteint le stade d'industrialisation, aucun pixel de l'émetteur ne présentera de LEDs en court-circuit pour la majorité des produits, et par conséquent que l'extinction partielle des LEDs peut être employée.

L'extinction partielle des LEDs permet donc d'appliquer une tension de 5 V aux bornes de ces dernières, tout en réalisant le circuit de contrôle avec des transistors ne supportant pas une telle tension.

10.3 Constitution du circuit pixel

Il est ici question de mettre en place les éléments principaux du circuit de pilotage pixel proposé. Ce circuit comporte une source de courant, et un mécanisme d'extinction utilisant la méthode d'extinction partielle. Comme expliqué précédemment, la sortie du circuit de pilotage voit son potentiel varier entre 0 V et 2,25 V, entre les phases durant lesquelles la LED est allumée et celles où elle est éteinte. Une tension d'alimentation de 2,5 V apparait à première vue suffisante pour réaliser un tel circuit, cependant la tension alors disponible pour assurer le fonctionnement de la source de courant serait limitée à 250 mV. Une alimentation de 3,3 V apparait alors plus adaptée, en permettant d'appliquer 1,05 V aux bornes de la source de courant lorsque la LED est allumée. Cette étude est réalisée en considérant une technologie CMOS TSMC 130nm, permettant l'emploi de transistors 2,5 V ou 3,3 V.

10.3.1 Source de courant

La source de courant utilisée pour construire le circuit pixel doit être compatible avec le fonctionnement à fréquence élevée de ce dernier. La mise en place d'un mécanisme de programmation des sources de courant, avec mémorisation de la consigne au sein du pixel, constitue la solution classiquement employée pour les matrices d'affichage. La pertinence de cette solution est cependant remise en cause dans le cas d'un émetteur pour communication en lumière visible, car comme on le verra dans le paragraphe suivant, la durée de programmation s'avère trop importante.

La Figure 10.12 présente la configuration dans laquelle se trouve un circuit avec une source de courant programmable durant sa phase de programmation. Le transistor M0 responsable de la génération du courant est monté en diode, tandis que M1 monté en cascode maintient une tension constante entre le drain et la source de M0. Une source de courant impose au travers du circuit pixel un courant variant dans des valeurs encadrant le courant nominal visé, ici 350 μA et 420 μA pour un courant nominal de 384 μA. Le condensateur rend compte de la charge capacitive présente sur le bus distribuant le courant de programmation. Cette charge est composée de la capacité du bus lui-même et des différents transistors qui y sont reliés, ainsi que de la capacité de mémorisation utilisée par le pixel en cours de programmation. On suppose que la ligne métallique distribuant le courant de programmation dessert 32 pixels. Pour une capacité linéique de la ligne métalique de 300 nf/μm, et 1,75 fF de capacité de drains par switch, chaque pixel non programmé représente une charge d'environ 12 fF sur la ligne. Le pixel et la source de courant représentent quant à eux une charge estimée à environ 75 fF chacun. La charge capacitive totale présente sur le bus délivrant le courant de programmation est alors estimée à environ 500 fF.

La Figure 10.13 présente les résultats de la simulation de programmation de la source de courant, à une fréquence de 500 Mhz . La courbe verte présente le courant idéalement généré en bord de matrice et distribué au pixel en cours de programmation. La courbe rouge quant à elle représente le courant traversant le transistor faisant l'objet de la programmation. Le

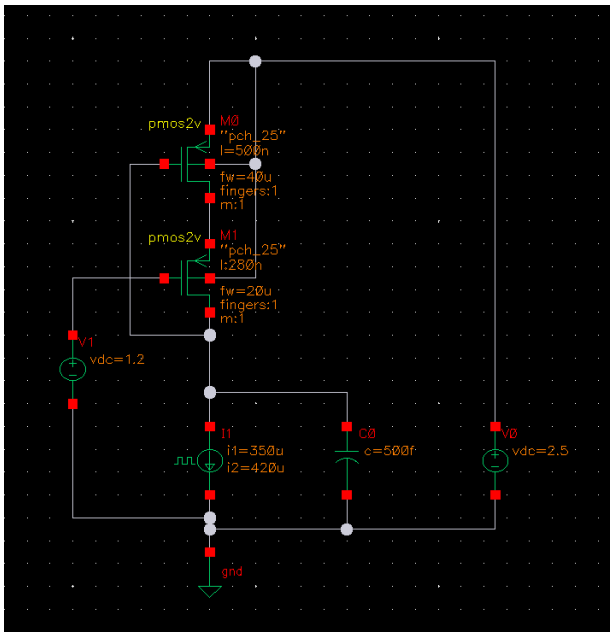


FIGURE 10.12 – Circuit d'évaluation de programmation d'une source de courant

temps d'établissement à 95% du courant au travers de la source est d'environ 1,18ns, soit une fréquence de programmation de 847 MHz. La programmation successive des 32 lignes de la matrice considérée nécessite alors une durée minimum de 37,8 ns, ce qui correspond à une fréquence de rafraichissement d'environ 26,5 MHz.

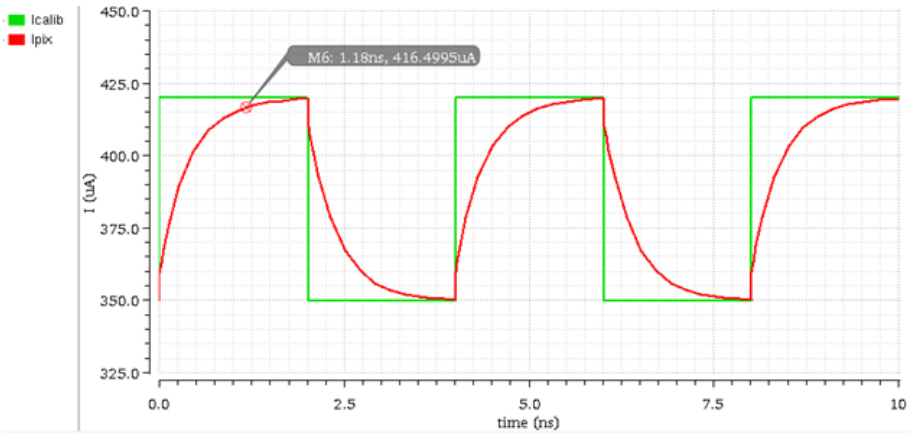


FIGURE 10.13 – Établissement du courant au travers de la source lors de sa programmation

La programmation du courant de tous les pixels à chaque trame s'avère longue et ne permet pas d'atteindre un taux de rafraichissement dépassant les 100 MHz. On peut alors envisager la programmation du courant d'une ligne de pixels lors de chaque trame, cela impose cependant l'extinction des pixels de la ligne programmée durant une trame. Afin de maintenir la capacité de l'émetteur à générer le signal lumineux dans son intégralité malgré la désactivation d'une partie des pixels, l'implémentation de pixels supplémentaires est proposée. Ces pixels

supplémentaires sont allumés à la place des pixels en cours de programmation. La modification de l'emplacement des pixels neutralisés entre l'affichage des différents échantillons du signal implique alors une complexification du mécanisme de pilotage de la matrice. La relation entre l'intensité du signal à générer et l'ensemble de pixels à activer n'est en effet plus nécessairement constante d'une trame à la suivante. L'implémentation d'une telle solution n'a pas été étudiée dans cette thèse, mais pourrait faire l'objet de futures recherches.

Si le temps de rétention de la valeur de courant programmée dans les pixels est plus important que la durée nécessaire pour réaliser cette programmation pour l'intégralité de la matrice, il est possible de distinguer une phase de programmation et une phase d'affichage. Ainsi la totalité des pixels de la matrice peuvent voir leur source de courant programmée dans un premier temps, puis la totalité de ces pixels peut être utilisée pour générer le signal optique de communication. Ce mode de fonctionnement constitue une solution aux problématiques soulevées précédemment quant au nombre de pixels nécessaires, et à l'association entre intensité à afficher et ensemble de LEDs allumées. Cependant un tel fonctionnement induit une réduction du débit de données transmises, en raison de l'absence de transmissions durant la phase de programmation des courants pixels. De plus le flux de données transmis n'est pas constant au cours du temps, ce qui pourrait s'avérer problématique selon l'application utilisant l'émetteur.

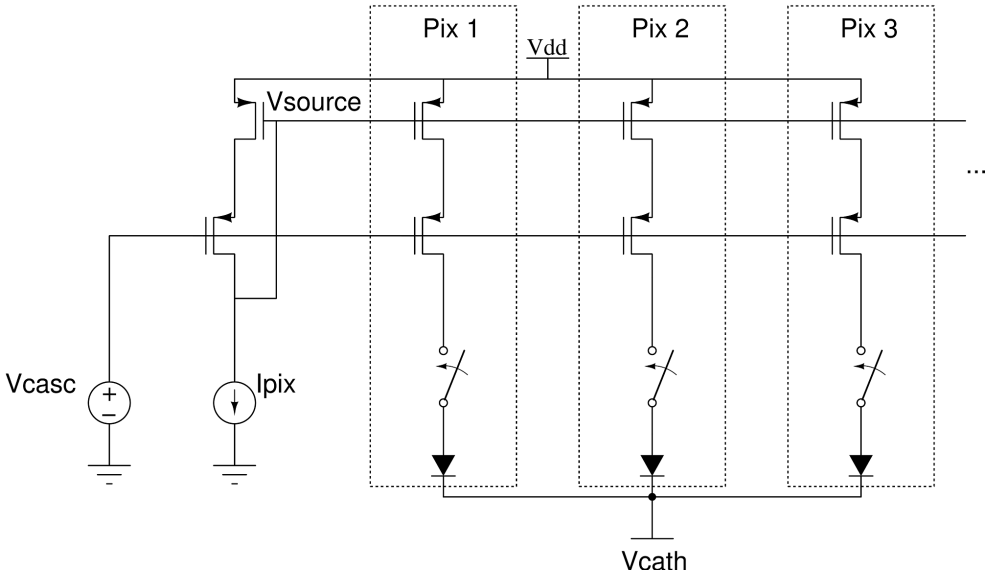


FIGURE 10.14 – Pixels avec distribution permanente de la consigne de courant

Afin d'éviter les problématiques liées à la programmation régulière des courants pixel, une distribution permanente de la consigne de courant est envisagée, sans qu'une mémorisation de cette dernière ne soit nécessaire. La Figure 10.14 illustre une distribution permanente de la consigne de courant sur une ligne de pixels. Dans cette structure, chaque pixel comporte une source de courant réalisant une copie d'un courant de référence généré en périphérie de la matrice. Les sources en question sont composées de la branche pilotée d'un miroir de

courant.

Ce mécanisme de contrôle véhicule la consigne de courant à générer sous forme d'un potentiel V_{source}. Il s'avère en cela très similaire au mécanisme de programmation en tension décrit dans le chapitre 5.2.1. Ainsi, ce système de contrôle de courant est lui aussi sensible aux chutes de tension sur le rail d'alimentation, car le courant généré est défini par la différence entre le potentiel de contrôle fourni au pixel, et la tension d'alimentation de ce dernier. Le nombre relativement faible de pixels composant l'émetteur de communication en lumière visible permet néanmoins, avec l'emploi de niveaux métalliques épais, de limiter cette chute de tension. Nous verrons par la suite, dans le chapitre 12, que sous certaines conditions, l'utilisation d'une multitude de références de courant permet de réduire fortement l'impact de cette chute de tension sur le courant généré par les circuits pixel. De même, l'emploi de ce type de structure impose de porter une attention particulière aux dispersions entre les transistors des différents pixels, qui ne sont pas automatiquement compensées par le mécanisme de programmation.

Contrairement aux autres méthodes évoquées, une telle distribution de la consigne de courant ne permet pas d'envisager la programmation de courants différents entre les pixels. Il est alors impossible de corriger une dispersion des performances LEDs par ce moyen. Il est ici fait l'hypothèse que les dimensions relativement importantes des LEDs employées de 8 μm, par rapport aux dimensions de 2 μm démontrées dans la littérature [22], permettent une réduction des problématiques de dispersions de la caractéristique luminance courant. On considère de même que l'utilisation pour chaque pixel d'un groupe de 6 LEDs permet de moyenner les performances de ces dernières, et donc de réduire davantage les disparités de performances entres les différents pixels de la matrice.

Ce mode de distribution de la consigne de courant offre l'avantage d'un contrôle ne nécessitant pas de neutralisation du pixels. Il est ainsi possible d'employer les pixels de manière continue sans devoir inclure de phases dédiées à la programmation dans le fonctionnement de ces derniers. La nature continue de la programmation ainsi réalisée permet aussi de s'affranchir des problèmes de temps d'établissement du courant. De même, les potentielles dérives associées à la mémorisation de la consigne dans le pixel sont écartées. Enfin, en l'absence de mécanisme de mémorisation, aucun switch d'échantillonnage n'est présent dans les pixels. La modification de la consigne de courant par l'injection de charge au travers de ces derniers est par conséquent éliminée. De plus, l'absence de ces switches se traduit par une simplification de la source de courant, ainsi qu'une simplification du contrôle des pixels depuis l'extérieur.

10.3.2 Mécanisme d'extinction

Le mécanisme d'extinction du pixel doit permettre d'interrompre l'émission de lumière par la LED qui lui est associée, et de maintenir le pixel dans l'état éteint aussi longtemps que nécessaire. Comme expliqué précédemment, l'extinction de la LED est partielle. Le circuit doit alors limiter le courant traversant la LED, sans l'annuler complètement afin de maintenir

une tension résiduelle à ses bornes.

La Figure 10.15 présente le comportement des 6 LEDs d'un pixel lorsque elles sont soumises à un courant dont la valeur alterne entre 0 et 384 μA. Tandis que le courant imposé change de valeur à une fréquence de 40 MHz, il ne s'annule pas totalement dans la jonction des LEDs entre deux allumages successifs. La capacité parasite des LEDs explique ce comportement. Elle se décharge au travers de la jonction des LEDs lorsque ces dernières ne sont plus alimentées par la source. Afin de permettre un fonctionnement à plusieurs centaines de MHz, une extinction plus rapide est nécessaire. Le mécanisme d'extinction doit non seulement limiter le courant injecté par la source, mais aussi assurer la décharge des capacités parasites, en absorbant les charges électriques contenues dans ces dernières.

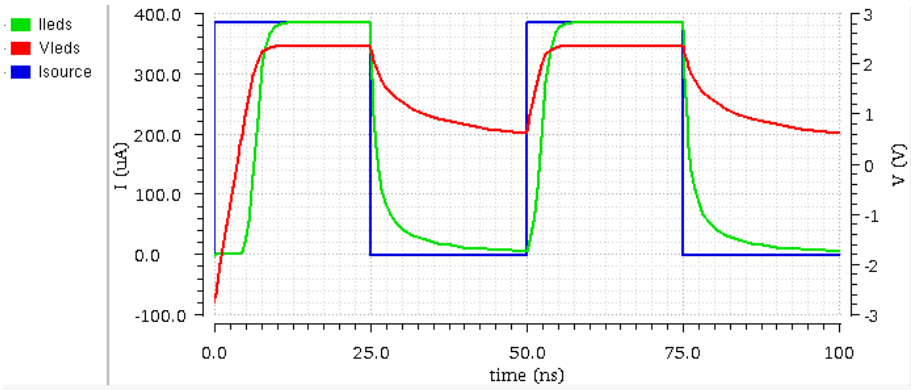


FIGURE 10.15 – Comportement des LEDs pilotées par un courant intermittent

Afin de répondre à ces besoins, on propose un mécanisme d'extinction à l'aide d'un switch placé entre l'anode des LEDs et la masse du circuit, présenté en Figure 10.16. Le switch permet de tirer rapidement l'anode des LEDs à la masse, pour assurer son extinction . Le courant fourni par la source n'étant pas consommé par la LED est évacué par le biais de ce switch. De même la capacité parasite des LEDs peut se décharger au travers du switch plutôt que de la jonction des LEDs, et ainsi permettre une extinction plus rapide de ces dernières.

Contrairement à d'autres solutions, telle que celle présentée dans le chapitre 5.3 pour une matrice d'affichage par exemple, le mécanisme d'extinction proposé entraine une consommation d'un pixel éteint aussi importante que celle d'un pixel allumé. La consommation moyenne du système s'en trouve accrue. Un tel fonctionnement est cependant communément rencontré pour des applications de conversion numériques analogiques à haute vitesse, tel que dans des DAC "Current steering" [104]. Un fonctionnement permanent des sources de courant permet en effet de limiter les erreurs dynamiques dues aux charges et décharges des capacités parasites qui leur sont associées. De plus, maintenir la génération du courant pixel durant les phases d'extinction présente des avantages, notamment au niveau de la chute de tension de l'alimentation. Nous verrons par la suite dans le chapitre 12 que le pixel proposé tire parti de la génération de courant permanent.

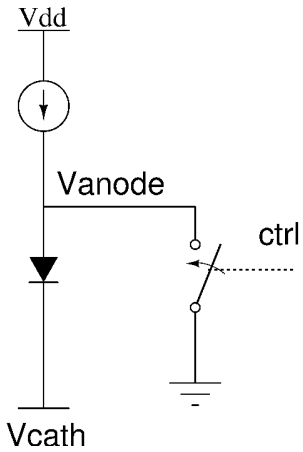


FIGURE 10.16 – Mécanisme d'extinction partielle du pixel

10.4 Accélération de l'allumage

L'emploi d'un mécanisme d'extinction approprié permet de réduire le temps nécessaire aux pixels pour passer de l'état allumé à l'état éteint. Cependant, une problématique de temps d'établissement du courant au travers de la jonction de la LED persiste lors de l'allumage des pixels. Pour que les pixels passent de l'état éteint à l'état allumé avec un courant total de 384 μA, le potentiel V_{anode} doit passer de 0 V à environ 2,25 V. La même évolution de tension étant appliquée aux bornes de la capacité parasite des LEDs, cette dernière absorbe un courant non négligeable et ralentit l'allumage du pixel. Cette phase de fonctionnement est illustrée par la Figure 10.15. L'utilisation du pixel à une fréquence élevée nécessite alors la mise en place d'un mécanisme d'accélération de la phase d'allumage du pixel.

10.4.1 Principe de fonctionnement

Lors de l'allumage du pixel, une partie du courant fourni aux LEDs traverse leurs capacités parasites plutôt que leurs jonctions. Afin d'éviter un allongement du temps d'établissement du courant au travers de la jonction des LEDs, il apparait nécessaire de fournir un courant supplémentaire, permettant de compenser celui détourné de la jonction par la capacité parasite. On trouve dans la littérature différents circuits permettant d'émuler des composants imaginaires présentant une impédance négative [105]. De tels circuits permettent notamment de simuler la présence d'un condensateur de valeur négative, qui, connecté en parallèle des LEDs, permettrait d'annuler l'effet de leurs capacités parasites.

La Figure 10.17 illustre, de manière schématique, une implémentation possible d'un tel circuit. Le courant électrique détourné de la charge par la capacité parasite est défini par l'équation 10.2, tandis que le courant traversant la capacité de compensation est défini par l'équation 10.3.

Lorsqu'un amplificateur de tension est utilisé comme circuit de compensation, les deux

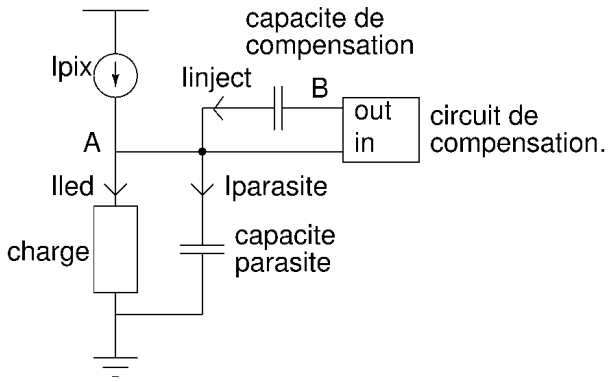


FIGURE 10.17 – Implémentation d'une capacité négative

$$I_{parasite} = C_{parasite} \times \frac{dV_A}{dt} \tag{10.2}$$

$I_{parasite}$: Courant traverssant le capacité parasite
$C_{parasite}$: Valeur de la capacité parasite

courants sont de même valeur pour un gain en tension de l'amplificateur défini par l'équation 10.4.

La valeur de la capacité de compensation est donc définie par l'équation 10.5 pour que le courant traversant la charge (jonction des LEDs dans le cas du pixel) soit égale au courant généré par la source.

Bien qu'intéressante d'un point de vue théorique, une telle implémentation apparait difficile à mettre en place pour le circuit pixel étudié. Pour qu'un courant de compensation I_{comp} existe et présente une valeur positive, l'amplitude de la variation du potentiel V_B doit être supérieure à celle de V_A. Avec ΔV_A = 2,25 V, et V_B évoluant de la masse à l'alimentation du circuit, C_{comp} = 9 × $C_{parasite}$ pour Vdd = 2,5 V, et C_{comp} = 2,14 × $C_{parasite}$ pour Vdd = 3,3 V. L'utilisation de ce mécanisme de compensation nécessite d'implémenter pour chaque pixel un amplificateur rapide avec une sortie entre rails (rail-to-rail) et un gain contrôlé, dont l'implémentation apparait incompatible avec les dimensions du pixel étudié . De plus la capacité de compensation d'une valeur supérieure à 1 pF, ne peut être implémentée qu'avec une technologie MOS pour respecter les contraintes d'encombrement du pixel. Enfin l'emploi d'une valeur de capacité C_{comp} telle que définie par l'équation 10.5 place le système dans un état instable, avec une rétroaction positive, et un gain en boucle ouverte unitaire. Compte tenu

$$I_{comp} = C_{comp} \times \frac{dV_B - dV_A}{dt} \tag{10.3}$$

I_{comp} : Courant injecté par le mécanisme de compensation
C_{comp} : Valeur de la capacité de compensation

$$A_{comp} = \frac{dV_B}{dV_A}$$
$$A_{comp} = 1 + \frac{C_{parasite}}{C_{comp}} \tag{10.4}$$

A_{comp} : Gain de l'amplificateur
$C_{parasite}$: Valeur de la capacité parasite
C_{comp} : Valeur de la capacité de compensation

$$C_{comp} = \frac{C_{parasite}}{\frac{\Delta V_B}{\Delta V_A} - 1} \tag{10.5}$$

C_{comp} : Valeur de la capacité de compensation
$C_{parasite}$: Valeur de la capacité parasite
ΔV_A : Dynamique du poteniel du noeud A entre le début et la fin de l'injection de charges
ΔV_B : Dynamique du poteniel du noeud B entre le début et la fin de l'injection de charges

des problématiques d'encombrement et de stabilité soulevés, ce type de circuit à impédence négative n'offre pas une solution satisfaisante pour accélérer la phase d'allumage du pixel.

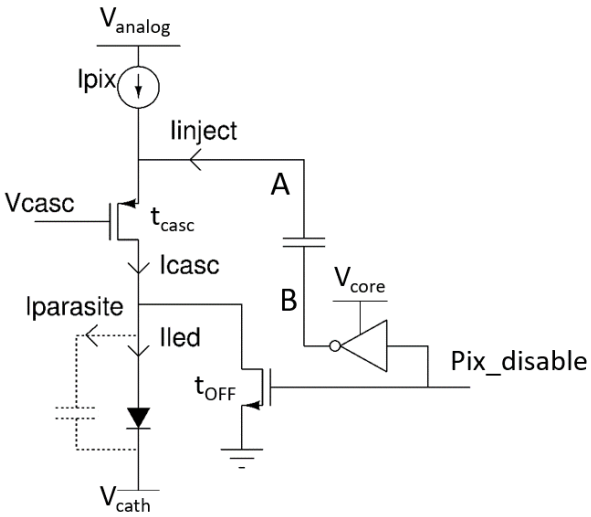


FIGURE 10.18 – Schéma de principe du pixel avec le mécanisme de compensation proposé

Afin de pallier aux problématiques d'implémentation de ce mécanisme, la structure alternative décrite en Figure 10.18 est proposée. Le circuit de compensation est formé d'un simple inverseur directement commandé par le signal de contrôle du pixel. Cet inverseur est intégré au domaine d'alimentation de la partie contrôle du circuit avec V_{core} = 1,2 V. Ainsi, aucun translateur de niveau n'est requis entre le signal de contrôle et le mécanisme de compensation. De plus, les appels de courant générés lors des commutations de cet inverseur étant supportés par l'alimentation V_{core}, ils n'engendrent pas de fluctuation de tension d'alimentation des

parties analogiques, qui assurent la polarisation des LEDs. Un transistor utilisé en cascode T_{casc} est placé entre l'anode des LEDs et le nœud A, afin de maintenir ce dernier à un potentiel constant. Grace à ce maintien, l'injection de courant est décorrélée de l'évolution de la tension présente aux bornes de la LED. Elle dépend uniquement de la valeur de la capacité de compensation, et de l'évolution du potentiel au nœud B. L'expression du courant injecté est alors définie par l'équation 10.6. Grace au transistor cascode, il n'est plus indispensable que V_B évolue sur une dynamique supérieure à celle de V_A pour que l'injection ait lieu.

$$I_{comp} = C_{comp} \frac{dV_B}{dt} \tag{10.6}$$

I_{comp} : Valeur du courant injecté
C_{comp} : Valeur de la capacité de compensation

Bien que l'objectif soit toujours de compenser le courant dévié par la capacité parasite, le principe de fonctionnement de ce circuit est quelque peu différent de celui présenté en Figure 10.17. Ici l'objectif n'est pas de fournir un courant égal à chaque instant à celui absorbé par la capacité parasite des LEDs, mais d'injecter rapidement une quantité de charge permettant de charger cette capacité.

La Figure 10.19 illustre le fonctionnement de ce mécanisme de compensation. Lorsque le pixel est activé, le signal "Pix_disable" passe à l'état bas pour bloquer T_{off}, et déconnecter l'anode des LEDs de la masse du circuit. Au même moment, le potentiel du nœud B passe rapidement de 0 V à V_{core}, en raison du basculement de l'inverseur. Grace au maintien à un niveau relativement constant du potentiel au nœud A par T_{casc}, une quantité de charge $Q_{inj} = C_{comp} \times V_{core}$ est injectée en plus du courant fourni par la source. Lors de l'extinction du pixel, le potentiel au nœud B chute rapidement, ce qui engendre une évolution similaire du potentiel au nœud A. Tant que le potentiel au nœud A est inférieur à celui précédemment maintenu par T_{casc}, le courant produit par la source est dirigé au travers du condensateur de compensation, entrainant une augmentation progressive du potentiel au nœud A. I_{pix} traversse de nouveau T_{casc} et T_{off} lorsque le potentiel au nœud A atteint la valeur permettant la saturation du transistor T_{casc} . La phase de fonctionnement durant laquelle le pixel est éteint permet de recharger le condensateur de compensation. Grace à ce rechargement, une nouvelle injection de courant peut avoir lieu lors de l'allumage suivant du pixel.

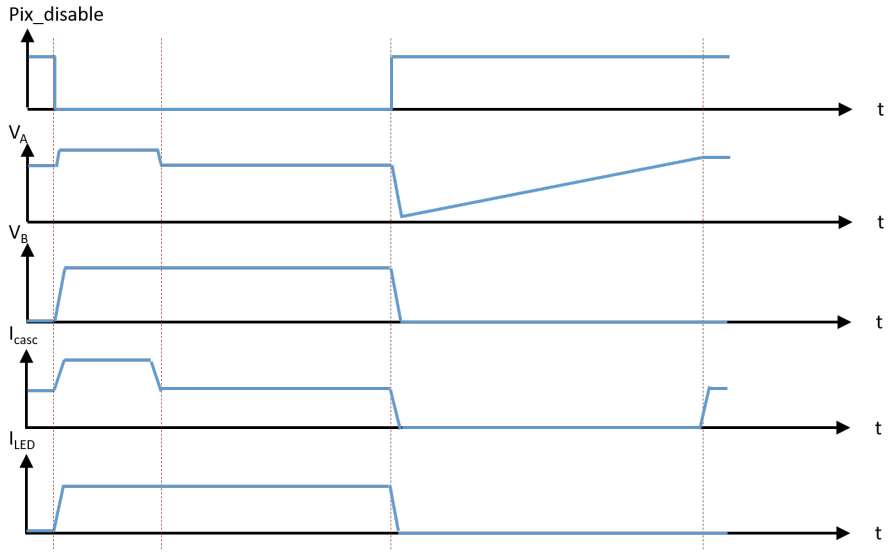


FIGURE 10.19 – Fonctionnement du pixel proposé sur un cycle allumage extinction

10.4.2 Dimensionnement

Chacune des 6 LEDs composant un pixel présente une capacité parasite estimée à 85 fF. La capacité parasite totale pour un pixel est donc $C_{parasite} = 6 \times C_{LED} = 510$ fF. Lors de l'allumage des LEDs, avec une évolution du potentiel d'anode de GND à 2,25 V, la charge absorbée par cette capacité est $Q_{parasite} = C_{parasite} \times \Delta V_{LED} \approx 1{,}15$ pC. Avec V_B variant de GND à V_{core} lors de l'allumage, le pixel a besoin d'une capacité de compensation d'une valeur définie par l'équation 10.7.

$$C_{comp} = \frac{C_{parasite} \times \Delta V_{LED}}{\Delta V_B} \approx 960 fF \tag{10.7}$$

C_{comp} : Valeur de la capacité de compensation
$C_{parasite}$: Valeur de la capacité parasite
ΔV_{LED} : Dynamque d'évolution de la tension appliqées aux LEDs
ΔV_B : Dynamque d'évolution du potentiel au nœud B

Ce calcul de la valeur de C_{comp} est réalisé dans un cas idéal, sous l'hypothèse que I_{pix} est égal à I_{LED}, et que la capacité parasite est chargée uniquement par l'injection due au mécanisme de compensation. La consommation de la jonction des LEDs est directement liée à la tension appliquée à leurs bornes, et donc au niveau de charge de la capacité parasite. Cette hypothèse n'est alors vérifiée que si la durée de l'injection est négligeable, de manière à ce que la charge électrique fournie par I_{pix} à la capacité prasite durant la phase d'allumage le soit aussi. Dans un circuit réel, réaliser une injection de charges instantanée est bien sûr impossible, cela impliquerait l'existence de courants infinis au travers des différents transistors. La rapidité de l'injection est en effet limitée par les courant maximums permis par l'inverseur, ainsi que par

le transistor T_{casc}. La capacité parasite est alors chargée par un courant défini par l'équation 10.8.

$$I_{parasite} = I_{inject} + I_{pix} - I_{LED} \tag{10.8}$$

$I_{parasite}$: Courant traverssant la capacité parasute
I_{inject} : Courant injecté par le mécanisme de compensation
I_{pix} : Courant généré par la source du circui pixel
I_{LED} : Courant traverssant la jontion de la LED

La capacité parasite recevant une partie du courant I_{pix}, la valeur de la capacité de compensation doit être réduite par rapport à la valeur théorique calculée. Ce afin de seulement compléter la charge de la capacité parasite, et de ne pas entrainer pour le courant I_{LED} un dépassement de sa valeur nominale I_{pix}. A l'inverse, des capacités parasites liées au circuit, notamment induites par T_{casc} et T_{off}, s'ajoutent à la capacité parasite des LEDs. Sur la base du dimensionnement présenté dans le chapitre 12, cette capacité parasite est estimée à environ 45 fF. La compensation du retard d'allumage induit par ces dernières implique une augmentation de la valeur du condensateur de compensation de 85 fF par rapport à la valeur calculée dans le cas idéal. La diminution de capacité à appliquer à C_{comp} pour tenir compte du fait que l'injection n'est pas instantanée étant difficile à exprimer de manière littérale, la valeur de C_{comp} sera déterminée par simulation, en utilisant le résultat du calcul théorique comme point de départ.

L'inverseur utilisé pour piloter le mécanisme de compensation étant un composant numérique, les transistors le composant fonctionnent en régime linéaire avec une tension V_{gs} très importante. L'inverseur est facilement dimensionné pour ne pas être l'élément limitant pour le courant d'injection, sans qu'il n'occupe une part conséquente de la surface pixel. L'intensité du courant mis en jeu durant l'injection est limitée par le transistor T_{casc}, dont le courant de source dépend du potentiel au nœud A. Ce transistor est dimensionné avec un rapport W/L important de manière à augmenter sa transconductance, et ainsi atténuer la limitation du courant d'injection.

La simulation présentée en Figure 10.20 illustre l'influence de la valeur C_{comp} sur l'évolution du courant de jonction des LEDs. L'établissement le plus rapide du courant de jonction sans dépassement notable de la valeur nominale est obtenu pour une capacité C_{comp} = 910 fF. Avec l'emploi d'un tel condensateur de compensation, la durée de la phase d'allumage est réduite à environ 2 ns, tandis qu'elle s'étale sur environ 8 ns en l'absence de mécanisme d'injection. Un ensemble de capacités parasites du circuit sont directement dépendantes de la manière dont est réalisée l'implémentation physique du circuit. Pour un fonctionnement optimal du mécanisme de compensation, une nouvelle phase d'ajustement de la valeur de C_{comp} sera nécessaire une fois le dimensionnement du circuit terminé.

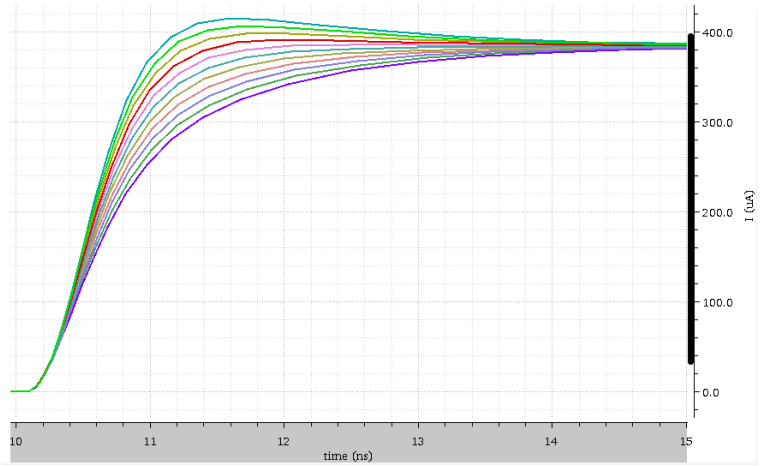


FIGURE 10.20 – Courant I_{LED} lors d'une phase d'allumage pour des valeurs C_{comp} allant de 800 fF à 1pf

10.4.3 Limitations

Le mécanisme d'injection de courant permet d'augmenter la fréquence maximum de fonctionnement des pixels en raccourcissant la durée de leur phase d'allumage. Cependant, le pixel doit rester dans un état éteint suffisamment longtemps avant une phase d'allumage pour permettre à la capacité de compensation d'être rechargée entre deux injections successives. En supposant un fonctionnement idéal du transistor T_{casc}, le condensateur de compensation est rechargé par le courant I_{pix} généré par la source, jusqu'à ce que le potentiel du nœud A rende T_{casc} passant. La durée de ce rechargement, définie par l'équation 10.9, est de 2,84 ns pour C_{comp} = 910 fF, I_{source} = 384 μA, et $\Delta V_B = V_{core}$ = 1,2 V.

$$t_{charge} = \frac{C_{comp} \times \Delta V_B}{I_{pix}} \tag{10.9}$$

t_{charge} : Temps de rechargement du condensateur de compensation
C_{comp} : Capacité du condensateur de compensation
ΔV_B : Dynamique d'évolution du potentiel au nœud B
I_{pix} : Courant généré par la source du circui pixel

En fonctionnement réel, le transistor T_{casc} laisse passer une partie du courant généré par la source avant que le potentiel du nœud A ne soit totalement stabilisé. La durée de rechargement du condensateur est alors légèrement supérieure à la valeur théorique. Le résultat de simulation présenté en Figure 10.21 le confirme, avec une durée de 3ns à peine suffisante pour assurer le rechargement complet du condensateur.

Le mécanisme de compensation considéré ici ne permet pas d'augmenter davantage la fréquence de fonctionnement du pixel en réduisant son temps d'allumage. Un allumage plus rapide nécessiterait l'emploi d'un condensateur de compensation d'une valeur supérieure,

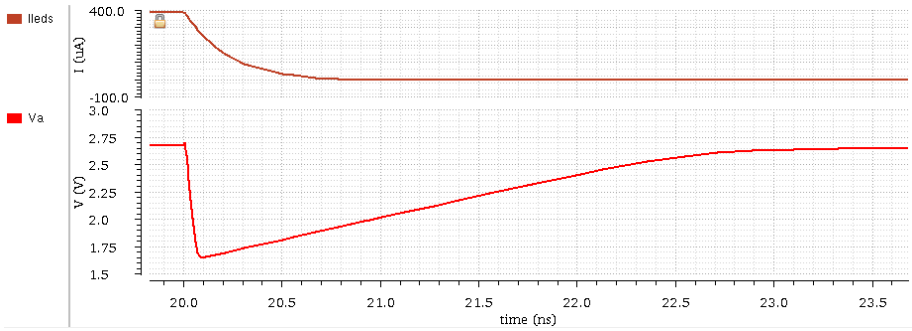


FIGURE 10.21 – Extinction du pixel, et rechargement du condensateur de compensation

et donc un allongement du temps de rechargement de ce dernier. De même, le temps de rechargement s'avèrerait limitant en cas d'emploi de LEDs avec une capacité parasite plus importante, ou bien d'un courant nominal plus faible.

10.4.4 Gestion du temps de rechargement

Afin de contourner la limitation de fréquence due au rechargement de la capacité de compensation, l'implémentation d'un mécanisme de rechargement séparé de la source de courant du pixel a été étudiée.

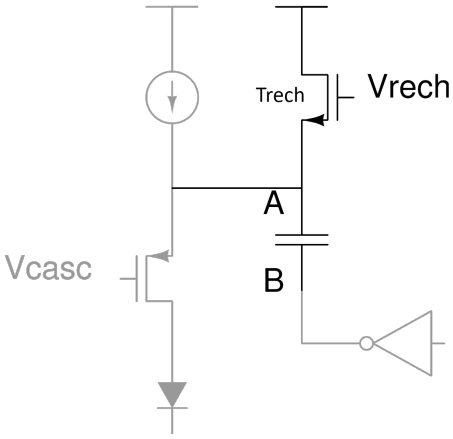


FIGURE 10.22 – Circuit de rechargement

Une première proposition est illustrée en Figure 10.22. Un transistor NMOS T_{rech} est connecté entre l'alimentation et le nœud A. Grace à un potentiel constant V_{rech}, dès lors que le potentiel au nœud A est suffisamment faible, le transistor devient passant et son courant de source participe à la charge du condensateur de compensation. Afin d'éviter à T_{rech} de générer un courant durant le fonctionnement du pixel, et de perturber le fonctionnement de ce dernier, V_{rech} est fixé de manière à ce que V_{rech} - V_t soit légèrement inférieur au potentiel nominal du nœud A. T_{rech} présente un fonctionnement similaire à celui d'un "clamp", en devenant passant dès lors que $V_A < V_{rech}$ - V_t. Dans l'hypothèse d'un clamp idéal présentant une

transconductance infinie, on a $V_A \geq$ Vrech - V_t, et la phase de rechargement est raccourcie d'une durée définie par l'équation 10.10, tel qu'illustré en Figure 10.23.

$$\Delta t = \frac{C_{comp} \times \Delta V_{A_init}}{I_{pix}} \tag{10.10}$$

Δt : Réduction du temps de rechargement du condensateur de compensation
C_{comp} : Capacité du condensateur de compensation
ΔV_{A_init} : Différence de potenriel initial du nœud A due au circuit de rechargement
I_{pix} : Courant généré par la source du circui pixel

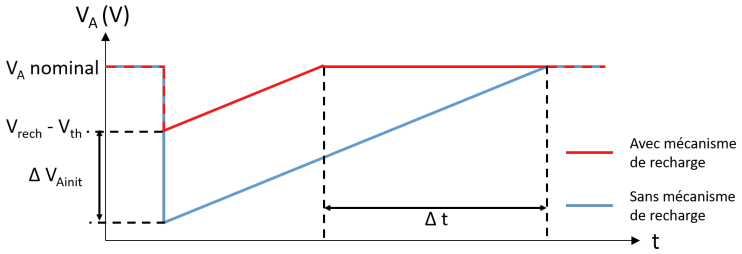


FIGURE 10.23 – Evolution du potentiel du nœud A durant le rechargement du condensateur de compensation, avec un circuit idéal

La transconductance de T_{rech} étant finie dans un circuit réel, le circuit de rechargement est limité dans sa capacité à empêcher la décroissance du potentiel du nœud A. Une durée non nulle est alors nécessaire après l'extinction du pixel, pour que le potentiel V_A atteigne la valeur Vrech - V_t, comme l'illustre la Figure 10.24.

Le courant généré par ce mécanisme de rechargement dépend du carré de la tension grille source de T_{rech}. L'essentiel de l'action de ce circuit est donc concentré sur une période très courte, durant laquelle le nœud A présente le potentiel le plus faible. Dans le cas du pixel étudié, ce circuit permet une réduction significative de la durée de rechargement, seulement avec un transistor de plusieurs dizaines de μm de large. L'encombrement d'un tel composant, associé à la capacité parasite qu'il génère, s'avèrent limitant pour une implémentation dans le pixel étudié. De plus, avec le très fort courant consommé sur l'alimentation V_{analog} au début de la phase de rechargement, l'IR drop observable sur les lignes d'alimentation n'est plus constant. Il a été alors décidé de ne pas utiliser ce mécanisme de rechargement.

Afin d'étaler l'action du circuit de rechargement sur une durée plus importante, la mise en place d'un contrôle dynamique du potentiel de grille de T_{rech} a été explorée. Cependant aucune des solutions étudiées pour la génération d'un tel potentiel de grille ne s'est avérée satisfaisante. La complexification du circuit pixel fait en effet apparaitre une problématique de délai des signaux générés, en plus de l'augmentation de l'encombrement au-delà de la surface disponible.

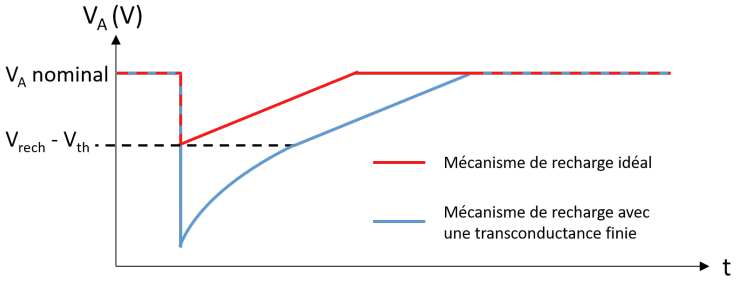


FIGURE 10.24 – Impact de la transconductance du circuit de rechargement sur l'évolution du potentiel V_A

Etant donné les limitations associées aux solutions de rechargement intégrées aux pixels, aucun des mécanismes envisagés n'est retenu. Dans le circuit pixel finalement retenu présenté dans le chapitre 12.4, une légère diminution de la capacité du condensateur de compensation par rapport à la valeur théorique permet d'assurer le rechargement de ce dernier en 3ns. Dans l'hypothèse où il serait nécessaire de réduire davantage cette durée, par exemple pour une version alternative du circuit, Il a été envisagé de gérer la durée minimum d'extinction des pixels au niveau de l'organisation matricielle plutôt que des circuits pixels eux même. La possibilité de constituer un pixel à partir de plusieurs sous-pixels est abordée par la suite dans le chapitre 13.1. Avec une telle configuration, un sous-pixel à l'état allumé assure le fonctionnement du pixel, tandis que le ou les autres sous-pixels peuvent rester éteints. Il est alors possible de fournir des tensions de polarisation différentes aux sous-pixels éteints afin d'accélérer le rechargement de leurs condensateurs de compensation.

Chapitre 11

Fonctionnement matriciel

Avant de dimensionner le circuit pixel, il apparait nécessaire de se pencher sur le fonctionnement global de la matrice. Les contraintes appliquées aux pixels, tels que la variabilité des différentes tensions de référence, sont en effet liées à la construction de cette matrice.

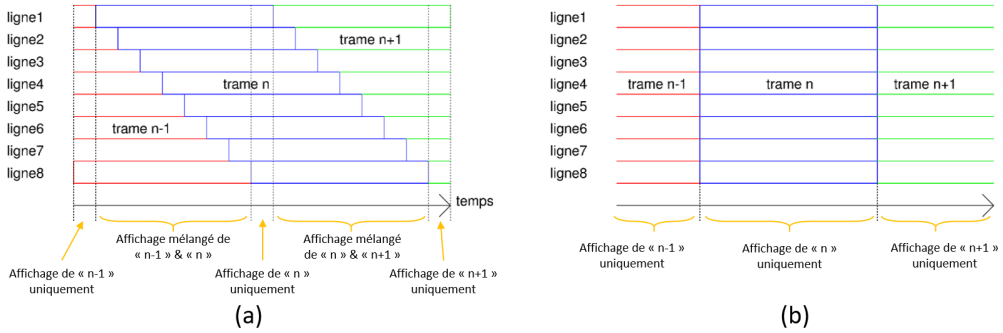


FIGURE 11.1 – Fonctionnements schématiques des rafraichissements "rolling shutter" (a) et "global shutter" (b)

Indépendamment de la répartition adoptée pour les pixels allumés, l'architecture de la matrice doit répondre aux contraintes de rafraichissement de données propres aux matrices VLC. La Figure 11.1 (a) illustre le déroulement d'un rafraichissement par balayage dit "rolling shutter", tel qu'il est classiquement mis en place sur des matrices destinées à l'affichage. Les données à afficher sont mises à jour successivement sur chaque ligne de pixels. Durant la majeure partie d'un temps trame, la lumière émise correspond à une combinaison de deux données successives, et non à une donnée unique. Ce mode de rafraichissement n'est pas adapté aux applications de communication en lumière visible, car une observation de la lumière émise par l'émetteur à un instant donné doit permettre au récepteur de déterminer la donnée émise. Il est donc nécessaire que l'architecture utilisée pour la matrice de pixel permette un rafraichissement simultané des données affichées par tous les pixels. Ce mode de distribution des données, appelé "global shutter", est illustré en Figure 11.1 (b). Il assure qu'à chaque

instant tous les pixels de la matrice participent à l'affichage d'une même trame.

11.1 Sélection des pixels à allumer

En modulant l'amplitude du signal lumineux généré par l'intermédiaire du nombre de pixels allumés, un émetteur VLC présente un comportement comparable à celui de certains DAC en courant. Les convertisseurs de type "current switching" ou "current stearing" construisent leur sortie par sommation de courants générés par un ensemble de cellules. Chaque cellule est capable de générer un courant prédéfini, et peut être activée ou non en fonction du courant total à générer [104]. L'émetteur VLC multi LED présente un fonctionnement similaire, avec chaque pixel émettant un flux lumineux constant une fois allumé. Le flux lumineux total résulte de la sommation des flux issus des différents pixels, dont l'extinction ou l'allumage sont commandés en fonction du signal à émettre. Le fonctionnement de l'émetteur n'impose aucune contrainte quant à la position des LEDs allumées au travers de la matrice. On s'intéresse alors aux différentes configurations de pilotage de la matrice, et aux conséquences sur la qualité du signal généré. L'émetteur VLC pouvant être considérée comme un DAC, les différentes solutions envisagées sont comparées selon les critères habituellement associés à ces convertisseurs.

Le circuit pixel est construit autour d'un miroir de courant, réalisant une copie depuis une référence extérieure à la matrice. Une certaine disparité est alors attendue entre les courants générés par les différents pixels. D'une part, la chute de tension au travers les lignes distribuant l'alimentation du circuit entraine une disparité des courants suivant une structure régulière et prédictible, d'autre part la dispersion technologique des circuits de contrôle engendre une dispersion aléatoire parmi ces courants.

Deux approches différentes ont été étudiées. Une première nommée "groupes en puissance de 2" a été proposée par le département technologique en charge de la production des matrices de LEDs. Cette solution peut être mise en œuvre sur une matrice de test (test chip), sans hybridation des LEDs à un circuit de pilotage. La seconde approche nommée "pixels indépendants" a été développée durant cette thèse, et propose de répondre aux problématiques soulevées par l'étude d'un circuit mettant en œuvre la première.

11.1.1 Groupes de puissance de 2

Afin de définir quels pixels allumer pour chaque code d'entrée, une première solution consiste à former des groupes de pixels dont la taille évolue en puissance de 2. Chacun des groupes est associé à un bit du code d'entrée. Avec un signal d'entré codé sur N bits, pour i $\in$ [0; N-1] chaque groupe de pixels g_i comporte 2^i pixels, et est allumé lorsque le bit b_i du code d'entrée est à l'état 1. La luminance générée est alors définie par l'équation 11.1. La Figure 11.2 présente un exemple de matrice utilisant ce mode de répartition des pixels. La matrice de 6 bits représentée réalise l'affichage du code "001010".

$$L_{matrice} = \sum_{i=0}^{N-1} b_i \times 2^i \times L_{pix} \tag{11.1}$$

$L_{matrice}$: Lumière émise par la amtrice
b_i : Bit de rang i du code présenté à l'entrée de la matrice
L_{pix} : Lumière émise par un pixel allumé

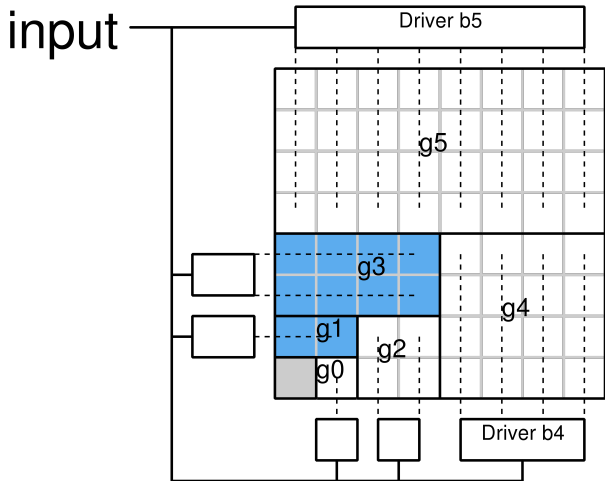


FIGURE 11.2 – Exemple de répartition des pixels par groupes en puissance de 2, pour une entrée sur 6 bits

La distribution de la donnée à afficher s'avère très simple, car elle ne nécessite aucune mise en forme. Les signaux des différents bits composant le signal d'entrée sont directement utilisés comme commande d'allumage des groupes de pixels qui leur sont associés. Cependant, comme l'illustre la Figure 11.2, les bus distribuant les données au travers de la matrice ne présentent pas une structure régulière. Il apparait alors difficile d'assurer le routage des signaux de commande avec des longueurs et environnements similaires, éléments généralement recherchés pour limiter les disparités de comportement entre les bus. De plus, la charge est plus importante sur les bus qui pilotent les groupes correspondant aux bits de poids forts. Afin d'assurer que le rafraichissement des données soit réalisé de manière simultanée pour tous les pixels, il apparait nécessaire de dimensionner chaque contrôleur en fonction de sa position et du nombre de pixels qu'il pilote.

Les convertisseurs utilisant de tels groupes de pixels s'avèrent particulièrement sensibles aux dispersions entre les différents pixels, qui engendrent une dégradation de la DNL (Differential NonLinearity), pouvant aller jusqu'à causer une non monotonicité de la conversion [104]. De même la structure des groupes de pixels contraint fortement leur agencement. Il est alors difficile de positionner les groupes de pixels de manière à limiter par moyennage les effets des disparités prédictibles entre pixels.

La génération d'une consigne de courant propre à chaque groupe de pixels est envisageable,

afin de permettre une compensation des dispersions par calibration. Cela impose cependant une complexification du circuit, avec l'implémentation d'une multitude de sources paramétrables. De plus cette compensation nécessite une calibration des matrices avant leur emploi, et risque de n'être efficace que pour un unique point de fonctionnement.

11.1.2 Pixels indépendants

Le lien entre donnée à afficher et ensemble de pixels allumés peut aussi être fait sans associer les pixels à un bit particulier du signal d'entrée. On envisage alors l'utilisation de pixels indépendants les uns des autres, dont l'allumage est organisé de manière thermométrique, comme cela a déjà été proposé pour l'implémentation de DAC en courant [106]. Dans ce cas, comme illustré en Figure 11.3 avec l'affichage du code "001010", pour tout code d'entrée n, les n premiers pixels de la matrice sont allumés. Le fonctionnement indépendant de chaque pixel au regard de ses voisins, implique qu'un signal de contrôle spécifique est requis pour chaque pixel. Ces signaux peuvent être obtenus par l'expression sous forme thermométrique du code d'entrée. Cette solution ne s'avère cependant pas viable, en raison des 2^n - 1 signaux à générer et router au travers d'une matrice de n bits. Dans le domaine des DAC en courant, pour lesquels ce type d'organisation est connu de longue date, cette problématique est résolue grâce à un adressage matriciel des cellules unitaires. Chaque cellule génère son propre signal d'activation à partir d'un signal distribué par ligne, et un signal distribué par colonne [106]. Dans l'exemple d'un décodage horizontal présenté en Figure 11.3, les signaux distribués en colonne sont générés par décodage thermométrique des bits de poids faible du code d'entrée. Les signaux distribués en lignes sont quant à eux obtenus par décodage thermométrique des bits de poids fort. Chaque pixel génère son propre signal d'activation grâce à une fonction logique décrite par l'équation 11.2.

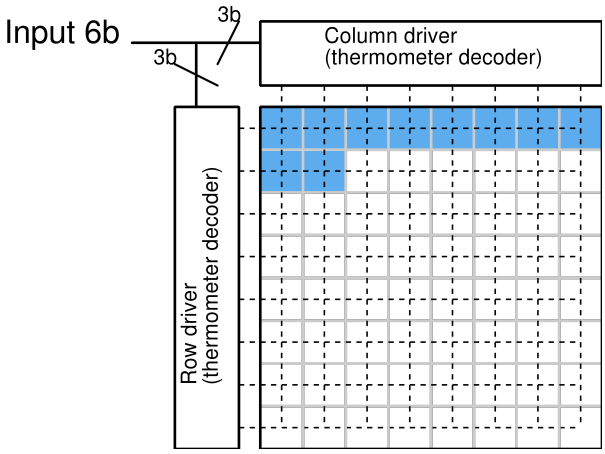


FIGURE 11.3 – Exemple de répartition thermométrique des pixels allumés pour une entrée sur 6 bits

La répartition des pixels allumés de manière thermométrique induit une structure régulière dans les lignes de distribution des signaux. Toutes les lignes verticales, correspondant chacune

$$P(n,m) = L_n + L_{n-1} \times C_m \tag{11.2}$$

$P(n,m)$: Signal d'activation généré au niveau du piel se tranvant sur la ligne n et la colonne m
L_n : Signal ligne de la ligne de rang n
C_n : Signal colonne de la colonne de rang n

à une sortie du contrôleur colonne, parcourent la même longueur et distribuent leur donnée au même nombre de pixels. Il en va de même pour les lignes horizontales. Les temps de propagation des signaux sont alors naturellement équilibrés, et seul un équilibrage entre lignes et colonnes est à réaliser au niveau design. Les différents pixels de la matrice présentent une conception identique, notamment au niveau des interconnexions délivrant les signaux de contrôle ; ce qui s'avère généralement positif d'un point de vue des dispersions entre circuits pixel.

Cette organisation matricielle présente la particularité d'assurer par construction la monotonicité de la conversion effectuée, grâce à l'allumage thermométrique des LEDs. Lorsque l'affichage passe du code n au code n + 1, les pixels déjà allumés le restent, tandis qu'un pixel supplémentaire est activé. Grace à la consommation constante des circuits pixels, l'allumage d'une LED supplémentaire n'a pas d'effet sur la chute de tension subie par l'alimentation, et n'entraine donc pas de modification de la luminance générée par les autres pixels. L'amplitude du signal optique généré augmente donc nécessairement quelle que soit l'ampleur de la dispersion entre pixels. De plus, comme présenté dans le chapitre 12.2, avec une distribution judicieuse des alimentations, la disparité pixel à pixel liée aux chutes de tension est très faible selon l'axe horizontal. Un décodage vertical, entrainant l'allumage de colonnes complètes de la matrice, permet alors de limiter l'effet de ces disparités par moyennage sur une colonne de pixels.

L'utilisation de pixels indépendants allumés de manière thermométrique, semble constituer une solution plus convaincante que la formation de groupes de pixels chacun associé à un bit du code d'entrée. Ce mode d'organisation nécessite la mise en place de décodeurs combinatoires, afin de mettre en forme la donnée avant de la distribuer au travers de la matrice. Il s'avère cependant plus homogène dans sa réalisation et plus résiliant face aux disparités de luminance entre les différents pixels, qu'elles soient induites par le circuit ou dues à la dispersion des LEDs employées. L'allumage thermométrique de pixels indépendants a donc été retenue, et employé pour l'évaluation des performances du circuit proposé.

Chapitre 12

Dimensionnement du circuit pixel

On s'intéresse ici au dimensionnement du circuit pixel, dans l'objectif de maximiser la linéarité de la conversion réalisée par la matrice, tout en respectant l'encombrement maximum imposé par les dimensions des LEDs utilisées. Le schéma du circuit considéré est présenté en Figure 12.1, le transistor T_{s1} constitue la source de courant du pixel, T_{s2} un cascode pour cette source, et T_{c1} un second cascode nécessaire au fonctionnement du mécanisme d'accélération de l'allumage. T_{i1} et T_{i2} constituent avec C_{comp} le mécanisme d'accélération de l'allumage, tandis que T_{off} permet l'extinction du pixel. Lorsque le pixel est allumé, une tension de 5 V est appliquée aux bornes de la LED, et le nœud C présente un potentiel de 2,25 V. Afin que les transistors T_{s1}, T_{s2}, et T_{c1} fonctionnent en régime saturé durant cette phase, l'alimentation analogique est placée à 3,3 V. T_{s1}, T_{s2}, T_{c1}, et T_{off} sont implémentés à l'aide de transistors 3,3 V, tandis que T_{i1} et T_{i2} sont des transistors numériques 1,2 V.

La question de dimensionnement porte principalement sur T_{s1}, T_{s2}, et T_{c1}. T_{i1} et T_{i2} sont dimensionnés avec L=Lmin=130nm et respectivement W = 10 μm et W = 5 μm, afin d'assurer à l'inverseur un temps de montée inférieur à 1 ns. De la même manière, T_{off} est dimensionné avec L = Lmin = 350 nm et W = 10 μm pour assurer une extinction du pixel en 1,5 ns. La Figure 12.2 présente une estimation de l'encombrement de différents éléments du pixel dont les dimensions sont fixes, par rapport à l'encombrement total du pixel matérialisé par le rectangle orange. L'espace restant disponible est destiné à recevoir les transistors T_{s1}, T_{s2} et T_{c1}.

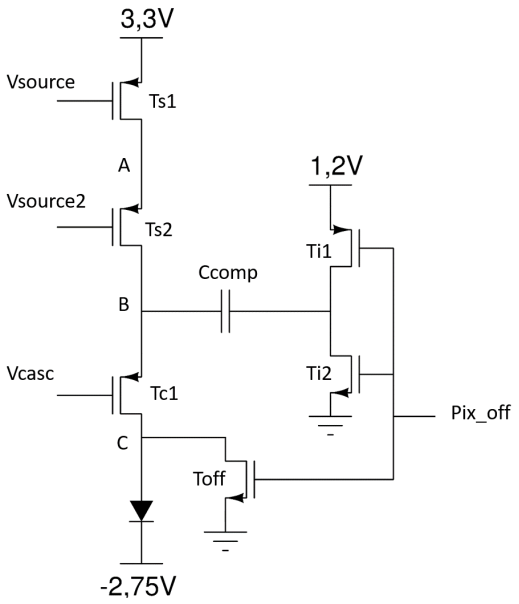


FIGURE 12.1 – Schéma électrique du circuit pixel

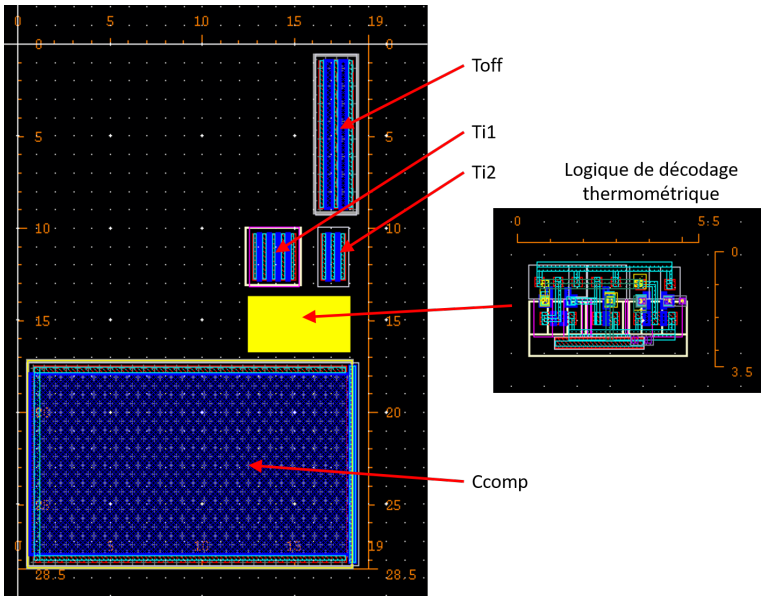


FIGURE 12.2 – Estimation d'encombrement des éléments de taille fixe du pixel

12.1 Méthode de dimensionnement

Le dimensionnement est réalisé pour le fonctionnement du pixel allumé en régime établi, car le point de fonctionnement des transistors cascode est défini pour une unique valeur de courant. La compatibilité du circuit obtenu avec l'injection de courant réalisée par le mécanisme d'accélération d'allumage est tout d'abord supposé, puis vérifié par simulation une fois le dimensionnement terminé. Les transistors T_{s2} et T_{c1} remplissent un rôle similaire, et sont soumis au même courant de drain, des dimensions et une tension drain source identiques leurs sont alors associées pour ce dimensionnement.

Afin d'assurer à T_{s1}, T_{s2} et T_{c1} un fonctionnement en régime saturé, on fixe pour ces transistors l'égalité décrite par l'équation 12.1. La simple définition du potentiel V_A permet alors de

$$Vgs - V_t = Vds - V_{marge} \tag{12.1}$$

Vgs : Tension appliquée entre la grille et la source du transistor
V_t : Tension de seuil du transistor
Vds : Tension appliquée entre le drain et la source du transistor
V_{marge} : Une marge de tension de -50 mv prise par rapport à l'inégalité théorique Vgs - V_t <= Vds

déterminer un rapport W/L pour chaque transistor. En respectant ce rapport, on fixe L = Lmin = 300 nm pour T_{s2} et T_{c1}. La surface de T_{s1} est maximisée avec un L aussi important que possible compte tenu de l'espace restant disponible dans le pixel, tout en s'assurant que le transistor reste saturé (condition nécéssaire pour une bonne recopie de courant). Un potentiel V_A élevé permet de réduire l'encombrement de T_{s2} et T_{c1} et d'augmenter celui de T_{s1}, minimisant ainsi les disparités entre courants pixel liées aux dispersions technologiques des transistors [41]. A l'inverse un potentiel V_A plus faible entraine l'emploi, au niveau de T_{s1} d'une valeur Vgs - V_t plus importante pour générer un même courant. La transconductance de T_{s1} définie par l'équation 12.2 est alors réduite, et la disparité de courants entre pixels due à la chute de tensions dans les rails d'alimentation est elle aussi réduite.

$$\begin{aligned} gm &= \frac{dI_D}{dVgs} \\ &= \frac{2I_D}{Vgs - V_t} \end{aligned} \tag{12.2}$$

gm : Transconductance du transistor
I_D : Courant de drain
Vgs : Tension appliquée entre la grille et la source du transistor
V_t : Tension de seuil du transistor

Afin de déterminer le meilleur compromis quant à la valeur de V_A, la linéarité de la conversion opérée par la matrice est évaluée par simulation pour différents potentiels V_A allant de 2,7 V à 3,1 V.

12.2 Alimentation

La manière dont est réalisée l'alimentation du circuit influence la chute de tension observable le long de la distribution de l'alimentation, et donc les défauts de linéarité de conversion qui en résultent.

Comme expliqué dans le chapitre 10.1, la matrice considérée pour cette étude est composée de 2048 pixels répartis en 32 lignes et 64 colonnes. Le courant généré par chaque pixel est de 384 μA, ce qui implique une consommation totale des pixels de presque 800 mA sur l'alimentation 3,3 V. On suppose pour cette étude que l'alimentation fournie au circuit par 32 plots répartis le long des bords haut et bas du micro-écran. Ces plots fournissent chacun un courant de 25mA, et sont placés régulièrement à un pas de 76 μm pour desservir la matrice de manière uniforme, telle que présenté par la Figure 12.3.

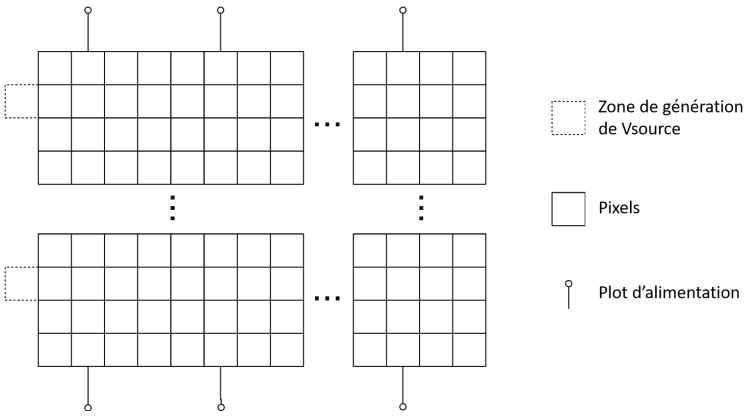


FIGURE 12.3 – Positionnement des plots d'alimentation par rapport à la matrice de LEDs

Le métal épais constituant le dernier niveau métallique du circuit est dédié à l'hybridation avec la matrice de LEDs, aucun routage ne peut alors y être effectué. Les autres niveaux métalliques disponibles présentent une résistivité d'environ 70 mΩ par carré. Afin de former une grille d'alimentation avec une résistivité réduite, tout en permettant un routage de signaux sur tous les niveaux métalliques, deux niveaux métalliques voient 70% de leur surface dédiée à la distribution de l'alimentation sur l'axe vertical. La traversée de chaque pixel représente alors pour l'alimentation une résistance de 150 mΩ. On suppose que la largeur des pistes utilisées pour distribuer l'alimentation sur l'axe horizontal leur confère aussi une résistance de 150 mΩ par pixel. Enfin la résistance des lignes véhiculant le courant entre les pads d'alimentation et la matrice de pixels est elle aussi supposée égale à 150 mΩ. Grace à l'absence de plots d'alimentation sur les bords droit et gauche de la matrice, la chute de tension d'alimentation subie par les pixels est quasiment constante selon l'axe horizontal et varie principalement selon l'axe vertical, comme l'illustre la Figure 12.4. Afin de limiter l'effet de cette chute de tension sur le courant des différents pixels de la matrice, le signal V_{source} est généré en bord de matrice par un ensemble de références subissant elles aussi la chute de tension de leurs alimentations. Dans la simulation réalisée ici, on suppose qu'un potentiel V_{source} est généré

pour chaque groupe de 4 lignes par une référence placée sur le bord gauche de la matrice, comme illustré en Figure 12.3. Afin d'éviter une déformation locale du motif de chute de tension, due à l'existence d'une unique référence pour quatre lignes, la ligne verticale de distribution de leur alimentation est réalisée avec une largeur quatre fois moins importante.

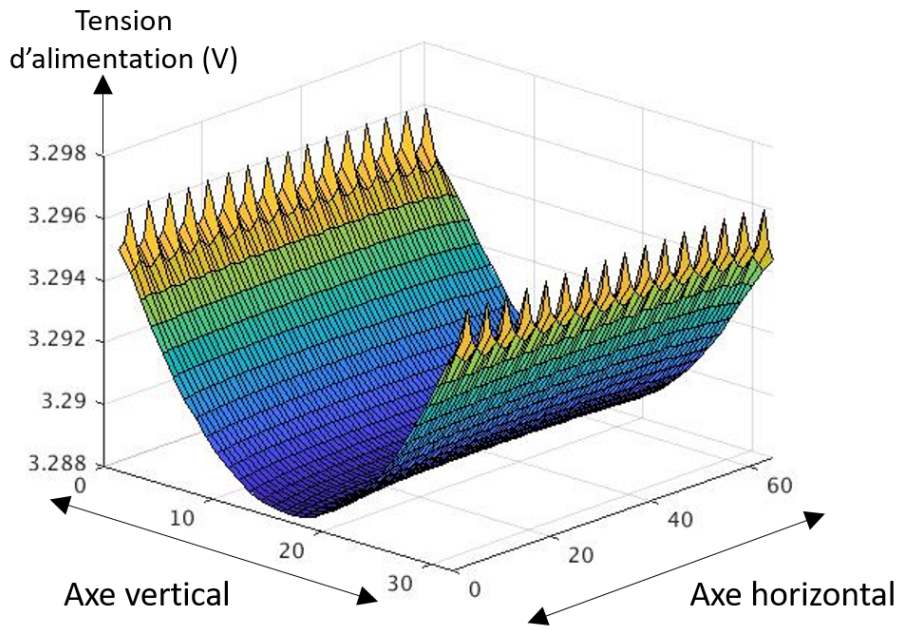


FIGURE 12.4 – Évolution de la tension d'alimentation au travers de la matrice de pixels

La chute de tension maximum obtenue au centre de la matrice atteint une valeur de 12mV par rapport à la tension nominale d'alimentation. Cependant, comme l'illustre la Figure 12.5, l'emploi d'un potentiel V_{source} pour chaque groupe de 4 lignes permet de réduire la différence de tension d'alimentation entre un pixel et sa référence de courant à 1,8 mV. La donnée représentée sur cette figure est définie pour 32 colonnes et non 64. Elle rend compte du différentiel de tension d'alimentation pour un pixel sur deux, correspondant à l'ensemble de pixels destinés à fonctionner simultanément en cas d'emploi de la stratégie de pilotage "ping-pong" présentée dans le chapitre 13.1. Pour la même raison, les simulations permettant l'étude de l'impact de la chute de tension d'alimentation sur les performances de conversion de la matrice seront elles aussi réalisées pour une matrice de 32 x 32 groupes de deux pixels. Il a été arbitrairement choisi de réaliser l'étude de linéarité en considérant le cas d'emploi des pixels constituant les colonnes de rang impaires de la matrice, considérant que les résultats seraient peu différents de ceux obtenus avec les pixels appartenant à des colonnes de rang paire. Le fonctionnement de la matrice a été simulé avec les deux ensembles de pixels pour le pixel retenu afin de vérifier cette hypothèse.

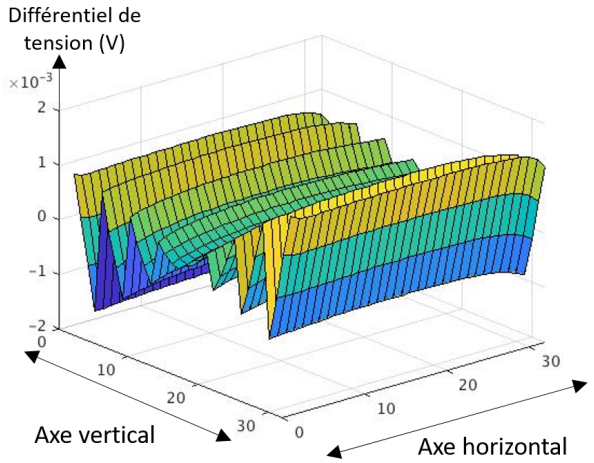


FIGURE 12.5 – Différence de tension d'alimentation entre les pixels et leur référence de courant

12.3 Estimation de la linéarité

Le décodage thermométrique mis en œuvre dans la matrice de pixels assure la monotonicité de la conversion, aussi la DNL n'apparait pas particulièrement pertinente pour comparer les différents dimensionnements du circuit pixel. Il a été choisi de comparer l'efficacité de ces dimensionnements par rapport à l'INL de la matrice les employant.

Une part des dispersions responsables des non linéarités de conversion étant de nature aléatoire, il est impossible de prévoir l'INL d'une matrice en particulier. Aussi on considère pour chaque dimensionnement la valeur d'INL maximum en dessous de laquelle se trouvent 99,7% ($\pm 3\sigma$) des pièces produites.

12.3.1 Méthode employée

Les non linéarités de conversions, dues à l'écart entre le courant produit par chaque circuit pixel et la valeur idéale de ce courant, est due à deux phénomènes distincts, quantifiés séparément. L'erreur de recopie de courant par le circuit pixel est due à la différence entre les tensions d'alimentation des pixels et de leur référence de courant. Cette erreur dépend de l'ampleur de l'écart des tensions d'alimentation représenté par la Figure 12.5, ainsi que de la sensibilité du circuit considéré à cette différence de tension. La différence de tension d'alimentation se traduisant directement en différence de tension V_{gs}, la transconductance g_m de T_{s1} dont l'expression théorique est définie par l'équation 12.2, traduit cette sensibilité. Afin de profiter d'une modélisation plus précise du comportement des transistors, la valeur g_m est évaluée par simulation avec le circuit présenté en Figure 12.6. La variation ΔI_{pix} du courant généré est simulé pour V_{drop} = 2 mV et -2 mV. On fait alors l'hypothèse que la variation de la valeur de transconductance g_{mTs1} est négligeable entre les deux points de fonctionnement simulés, et la transconductance de T_{s1} est définie comme $g_{mTs1} = \frac{\Delta I_{pix}}{\Delta Vdd} = \frac{\Delta I_{pix}}{4mV}$. La disparité des courants générés entre les différents pixels due à la chute de tension de l'alimentation ΔI_{pix_IRdrop} est

alors calculée comme étant le produit de g_{mTs1} et des valeurs présentées par la Figure 12.5.

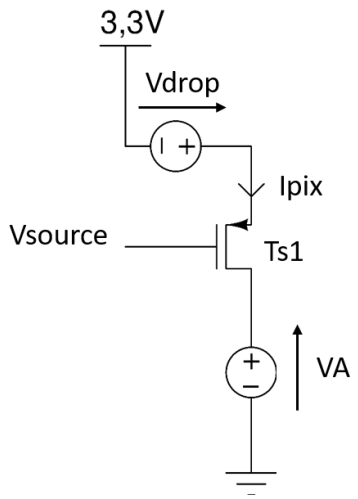


FIGURE 12.6 – Circuit d'évaluation de gm_{Ts1} et σI

La variabilité du courant pixel due aux dispersions technologiques des transistors est évaluée grâce à une simulation Monte-carlo réalisée sur le circuit présenté en Figure 12.6. La tension V_{drop} est placée à 0V, et la simulation permet de déterminer l'écart type σI_{pix} du courant pixel. Les disparités de courants pixel dues aux dispersions technologiques peuvent alors être représentées en simulation par ΔI_{pix_disp}, un tirage d'une loi normal de moyenne nulle, et d'écart type σI_{pix}. L'effet de ces disparités de courant pixel sur la linéarité de conversion est évaluée grâce à une simulation construite de la manière suivante : sur une matrice de définition 32 * 32, le courant de chaque pixel est défini comme I_{pix} = I_{pix_ideal} + ΔI_{pix_IRdrop} + ΔI_{pix_disp}, et l'INL de la conversion obtenue avec cette matrice est calculée pour chaque code d'entrée. Cette simulation est répétée une multitude de fois afin d'obtenir un résultat représentatif de la part aléatoire des disparités de courant. On estime alors la moyenne INL_{moyen} et l'écart type σINL de l'INL calculée pour chaque code d'entrée, sous l'hypothèse que la répartition de ces valeurs est assimilable à une loi normale. L'INL maximum obtenue pour 99.7% des pièces réalisées avec chaque dimensionnement est alors définie comme max($|INL_{moyen}$ + 3 × $\sigma INL|$, $|INL_{moyen}$ - 3 × $\sigma INL|$).

12.3.2 Résultats

Ici sont reportés les résultats de dimensionnement pour les différents potentiel V_A envisagés. La Figure 12.7 rappelle les tensions drain source appliquées aux différents transistors lorsque le pixel est éteint, et lorsqu'il est allumé. Les tensions et dimensions associées à T_{s2} et T_{c1} étant identiques lorsque le pixel est allumé, et afin d'alléger la présentation des résultats, l'indice T_{casc} est utilisé pour identifier les paramètres s'appliquant à ces deux transistors.

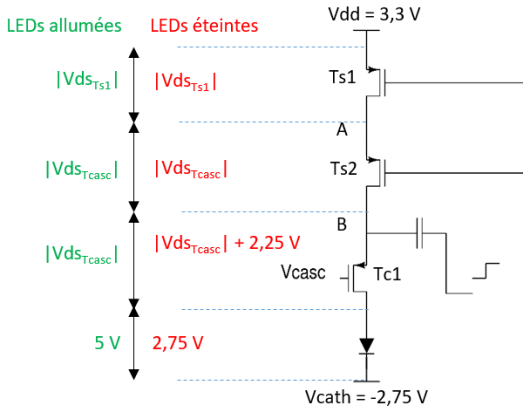


FIGURE 12.7 – Tensions appliquées aux différents transistors dimensionnés

• **Dimensionnement pour V_A = 2,7 V**

Avec un potentiel V_A = 2,7 V, le protocole présenté dans le chapitre 12.1 permet de déterminer les tensions et dimensions présentées dans le tableau 12.1.

Vds_{Ts1}	$(Vgs - V_t)_{Ts1}$	$Vds_{T_{casc}}$	$(Vgs - V_t)_{T_{casc}}$	$W_{T_{casc}}$
0,6 V	0,55 V	0,225 V	0,175 V	134,7 μm

TABLE 12.1 – Paramètres de dimensionnement avec V_A = 2,7 V

Comme l'illustre la Figure 12.8, après le placement des transistors T_{s2} et T_{c1}, l'espace restant disponible ne permet pas de placer le transistors T_{s1}, qui avec une dimensions L = Lmin nécessite une dimension W = 16,64 μm pour permettre le passage du courant pixel.

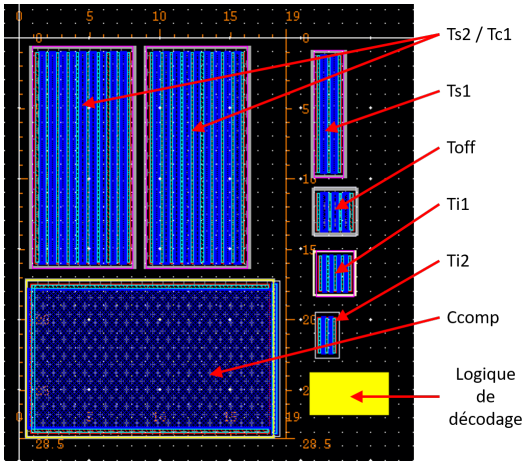


FIGURE 12.8 – Encombrement du circuit pixel avec V_A = 2,7 V

• **Dimensionnement pour V_A = 2,8 V**

Avec un potentiel V_A = 2,8 V, le protocole présenté dans le chapitre 12.1 permet de déterminer les tensions et dimensions présentées dans le tableau 12.2.

Vds_{Ts1}	$(Vgs - V_t)_{Ts1}$	$Vds_{T_{casc}}$	$(Vgs - V_t)_{T_{casc}}$	$W_{T_{casc}}$
0,5 V	0,45 V	0,275 V	0,225 V	85 μm

TABLE 12.2 – Paramètres de dimensionnement avec V_A = 2,8 V

La surface silicium restant disponible après le placement des transistors T_{s2} et T_{c1} permet l'implémentation du transistor T_{s1} avec L = 300 nm et W = 23,75 μm. Avec de telles dimensions, on mesure par simulation g_{mTs1} = 1,55 × 10^{-3} S, et σI_{pix} = 1,852 μA. L'INL maximum pour 99.7% des matrices employant ce dimensionnement est alors estimée à 0,278 LSB comme l'illustre la Figure 12.9.

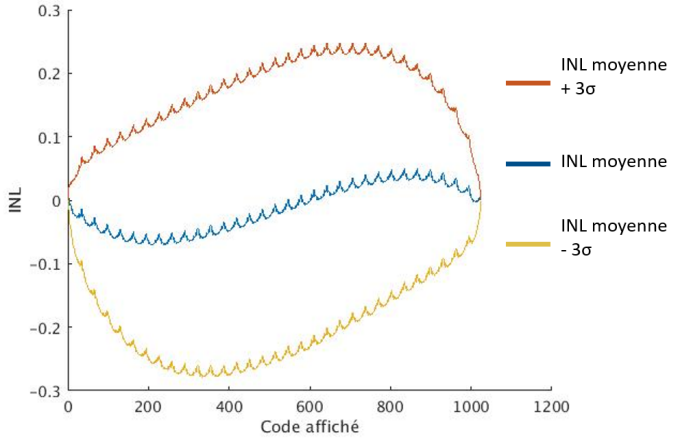


FIGURE 12.9 – Évaluation de la linéarité de conversion avec V_A = 2,8 V

• **Dimensionnement pour V_A = 2,9 V**

Avec un potentiel V_A = 2,9 V, le protocole présenté dans le chapitre 12.1 permet de déterminer les tensions et dimensions présentées dans le tableau 12.3.

Vds_{Ts1}	$(Vgs - V_t)_{Ts1}$	$Vds_{T_{casc}}$	$(Vgs - V_t)_{T_{casc}}$	$W_{T_{casc}}$
0,4 V	0,35 V	0,325 V	0,275 V	58,5 μm

TABLE 12.3 – Paramètres de dimensionnement avec V_A = 2,9 V

La surface silicium restant disponible après le placement des transistors T_{s2} et T_{c1} permet l'implémentation du transistor T_{s1} avec L = 500 nm et W = 65,7 μm. Avec de telles dimensions, on mesure par simulation g_{mTs1} = 2,03 × 10^{-3} S, et σI_{pix} = 1,201 μA. L'INL maximum pour

99.7% des matrices employant ce dimensionnement est alors estimée à 0,222 LSB comme l'illustre la Figure 12.10.

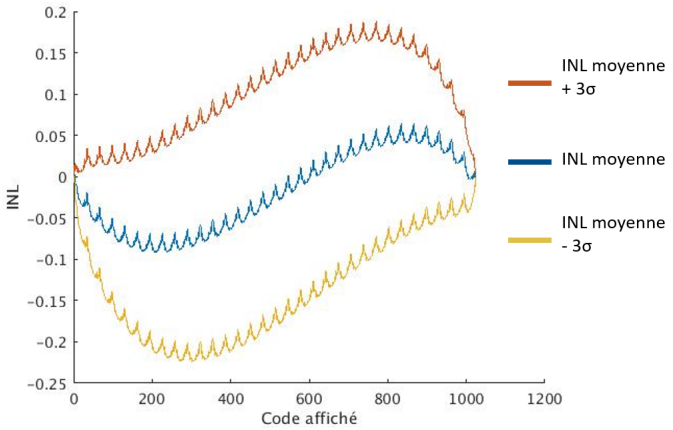


FIGURE 12.10 – Évaluation de la linéarité de conversion avec V_A = 2,9 V

• **Dimensionnement pour V_A = 3 V**

Avec un potentiel V_A = 3 V, le protocole présenté dans le chapitre 12.1 permet de déterminer les tensions et dimensions présentées dans le tableau 12.4.

Vds_{Ts1}	$(Vgs - V_t)_{Ts1}$	$Vds_{T_{casc}}$	$(Vgs - V_t)_{T_{casc}}$	$W_{T_{casc}}$
0,3 V	0,25 V	0,375 V	0,325 V	43 μm

TABLE 12.4 – Paramètres de dimensionnement avec V_A = 3 V

La surface silicium restant disponible après le placement des transistors T_{s2} et T_{c1} permet l'implémentation du transistor T_{s1} avec L = 400 nm et W = 95,5 μm. Avec de telles dimensions, on mesure par simulation g_{mTs1} = 2,83 × 10^{-3} S, et σI_{pix} = 1,545 μA. L'INL maximum pour 99,7% des matrices employant ce dimensionnement est alors estimée à 0,295 LSB comme l'illustre la Figure 12.11.

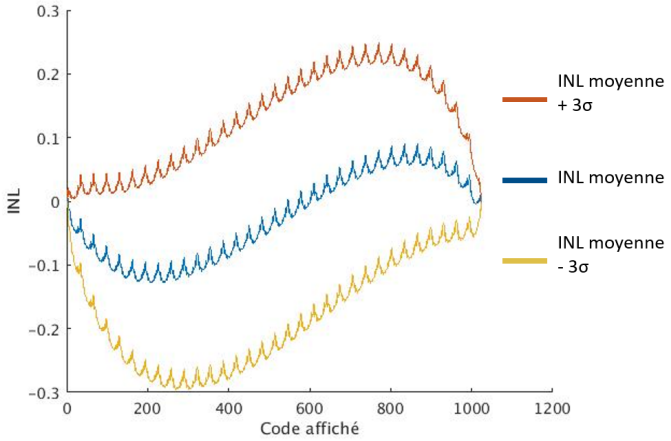


FIGURE 12.11 – Évaluation de la linéarité de conversion avec V_A = 3 V

• **Dimensionnement pour V_A = 3,1 V**

Avec un potentiel V_A = 3,1 V, le protocole présenté dans le chapitre 12.1 permet de déterminer les tensions et dimensions présentées dans le tableau 12.5.

Vds_{Ts1}	$(Vgs - V_t)_{Ts1}$	$Vds_{T_{casc}}$	$(Vgs - V_t)_{T_{casc}}$	$W_{T_{casc}}$
0,2 V	0,15 V	0,425 V	0,375 V	33 μm

TABLE 12.5 – Paramètres de dimensionnement avec V_A = 3,1 V

La surface silicium restant disponible après le placement des transistors T_{s2} et T_{c1} permet l'implémentation du transistor T_{s1} avec L = 300 nm et W = 177 μm. Avec de telles dimensions, on mesure par simulation g_{mTs1} = 4,45 × 10^{-3} S, et σI_{pix} = 2 μA. L'INL maximum pour 99,7% des matrices employant ce dimensionnement est alors estimée à 0,415 LSB comme l'illustre la Figure 12.12.

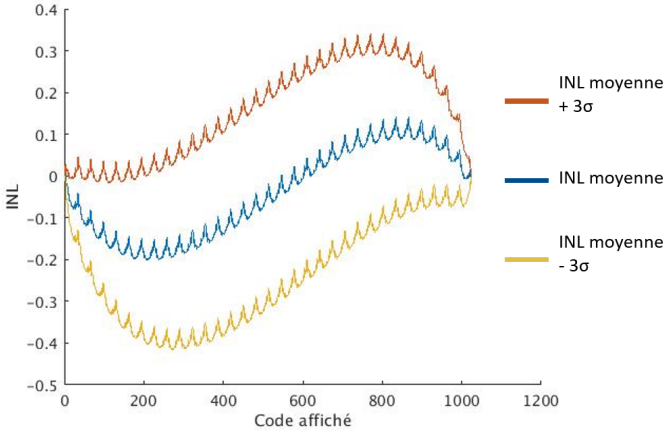


FIGURE 12.12 – Évaluation de la linéarité de conversion avec V_A = 3.1 V

12.4 Pixel retenu

Le dimensionnement du circuit pixel présenté dans le chapitre 12.3.2 pour V_A = 2,9 V est retenu, car il permet à la matrice l'employant d'atteindre la plus grande linéarité avec une INL maximum simulée de 0,222 LSB. Comme expliqué dans le chapitre 12.2, cette valeur est obtenue en supposant l'emploi de pixels constituant les colonnes de rang impaire de la matrice. La même simulation effectuée avec les pixels des colonnes de rang paire donne des résultats similaires avec une INL maximum de 0,209 LSB.

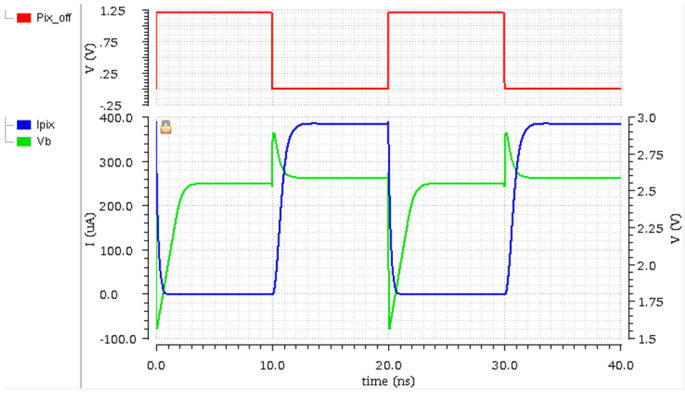


FIGURE 12.13 – Fonctionnement du circuit pixel avec le dimensionnement retenu

La simulation de ce circuit pixel a permis de déterminer la valeur de la capacité de compensation la plus adaptée C_{comp} = 775 fF. Comme l'illustre la Figure 12.13 présentant une succession de cycles d'allumage et d'extinction du pixel, cette valeur permet un allumage de pixel en moins de 3 ns, sans dépassement par le courant I_{pix} de sa valeur finale. La capacité retenue C_{comp} s'avère plus faible que la valeur théorique initialement calculée, car le calcul théorique ne tient compte que du courant fourni à la capacité parasite par le mécanisme de compensation, et pas de la part du courant I_{pix} qui traverse cette dernière durant la phase d'al-

lumage du pixel. Grace à cette réduction de valeur de capacité, le condensateur du mécanisme d'accélération de l'allumage est rechargé en 3 ns après l'extinction du pixel. Ce rechargement est matérialisé sur la Figure 12.13 par l'évolution du potentiel V_B. La Figure 12.14 présente une version préliminaire du circuit pixel, superposée à l'espace disponible représenté par un rectangle orange. Le rectangle jaune représente l'espace réservé à l'implémentation de la logique de décodage du système de contrôle d'allumage. Les pixels de quatre lignes successives partageant la même consigne de courant, les contacts de grille de T_{s1} et T_{s2} sont placés sur la limite du pixel en prévision de l'implémentation du pixel supérieur en miroir de celui représenté. L'orientation verticale des grilles des différents transistors analogiques permet en effet une implémentation miroir de pixels appartenant à deux lignes successives. Les transistors des différents pixels restent appairés car la direction de circulation du courant dans les canaux des transistors est inchangée malgré la construction miroir.

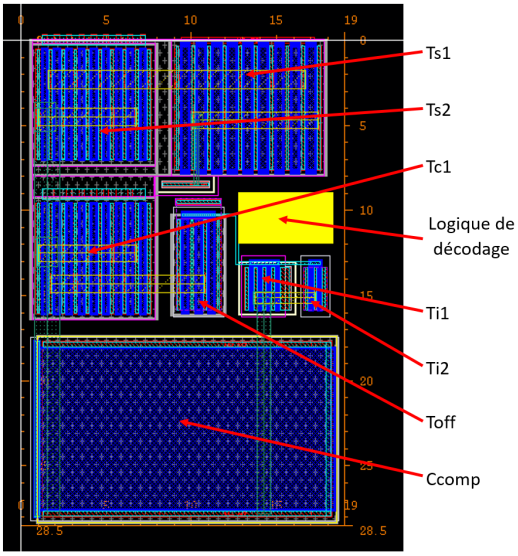


FIGURE 12.14 – Layout préliminaire du circuit pixel VLC retenu

Chapitre 13

Interférences entre pixels

La Figure 13.1 (b) présente la forme théorique (sans interférences) du signal correspondant à l'émission de deux symboles "1" successifs. La Figure 13.1 (a) illustre la construction de cette émission comme la somme de signaux distincts, correspondant chacun à l'émission d'un "1" entouré de "0". La Figure 13.2 présente le signal réellement obtenu lorsque les deux symboles "1" successifs sont émis par un même pixel. Il n'existe aucun phénomène transitoire lors du passage du premier symbole au second, car le pixel ne change pas d'état. Les signaux émis pour "symbole 1" et "symbole 2" diffèrent dans leur forme, principalement en début de trame.

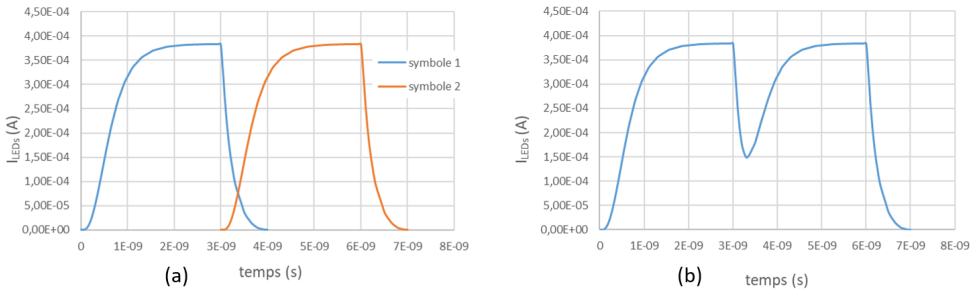


FIGURE 13.1 – Sommation de deux symboles "1" indépendants

Bien qu'aucun récepteur destiné à fonctionner avec l'émetteur VLC étudié n'ait été conçu pour l'instant, il apparait peu probable que ce dernier soit en capacité de mesurer la valeur instantanée du signal optique à la fin de chaque trame [84]. Le récepteur réalisera probablement plusieurs mesures par trame, comme dans le cas d'installations mono-LED, mises en œuvre avec une fréquence d'échantillonnage au niveau récepteur supérieure à celle employée par l'émetteur. Dans le cas contraire, la synchronisation de l'échantillonnage de réception avec la fin des trames émises apparait délicate. De plus, la bande passante limitée des photodiodes impose au récepteur de mesurer le signal optique sur une durée non nulle. Bien que l'intensité du signal optique émis pour chacun des deux symboles soit identique en fin de trame, la différence d'évolution des signaux émis pour des symboles théoriquement identiques complexifie

la détermination par le récepteur du code transmis.

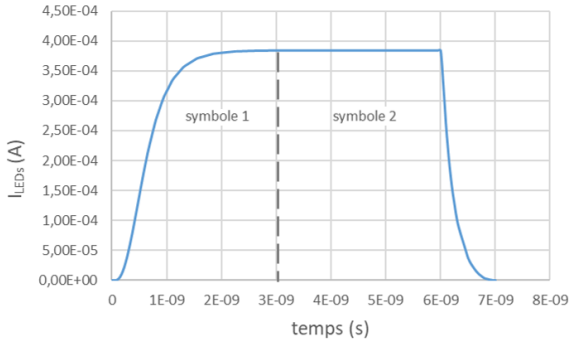


FIGURE 13.2 – Émission de deux symboles "1" successifs par un même pixel

La déformation du signal optique émis par rapport au signal théoriquement associé à chaque symbole tel que représenté en Figure 13.1 (a), constitue une interférence entre les symboles successifs.

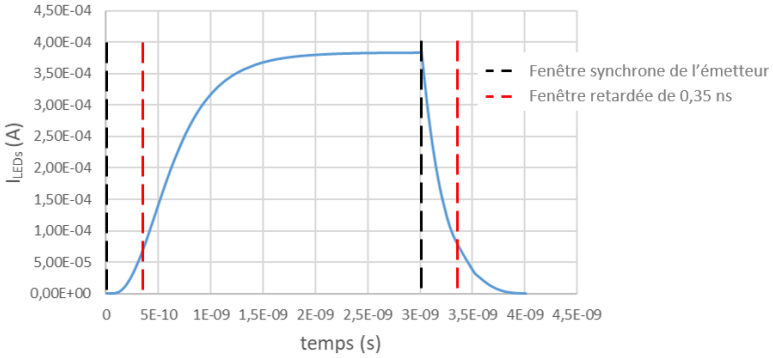


FIGURE 13.3 – Différentes fenêtres d'analyse associées à un symbole par le récepteur

Tandis que la durée d'une trame est de 3 ns, le signal résultant de l'émission d'un symbole "1" s'étale sur une durée d'environ 4 ns, en raison du temps nécessaire à l'extinction d'un pixel. Au niveau du récepteur, comme illustré en Figure 13.3, la fenêtre temporelle de 3 ns associée à chaque symbole peut être plus ou moins retardée par rapport à celle de l'émetteur. La position de cette fenêtre influence directement la nature de la déformation du signal émis par rapport au signal d'un symbole isolé. La Figure 13.4 (a) présente la mesure de cette déformation lorsque la fenêtre de réception est synchronisée avec celle d'émission ; En (b) la même déformation est représentée pour une fenêtre de réception décalée de 0,35 ns par rapport à celle d'émission. Avec un tel décalage des fenêtres temporelles, le passage du symbole 1 au symbole 2 au niveau du récepteur coïncide avec l'instant auquel les signaux théoriques correspondant à ces deux symboles ont la même amplitude. La déformation induite par les interférences inter symboles est plus faible lorsque les deux symboles successifs sont émis par deux LEDs différentes dont les signaux optiques sont sommés, que lorsque le signal est émis par une unique LED. Cette

différence est particulièrement marquée lorsque les fenêtres temporelles d'émission et de réception sont décalées, avec des écarts importants d'étalement temporel et d'amplitude maximum de la déformation.

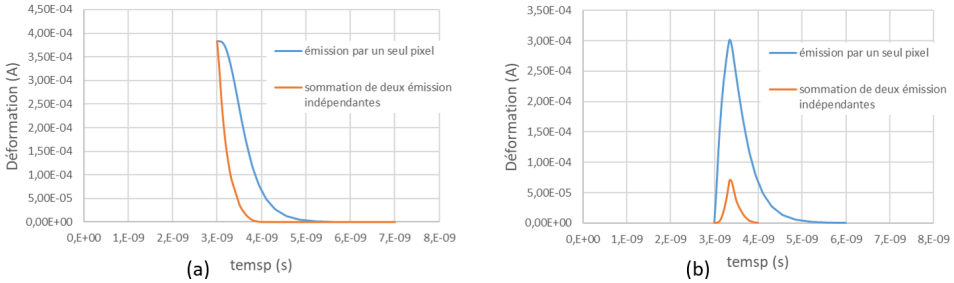


FIGURE 13.4 – Déformation du signal émis par rapport à un symbole isolé, avec un début de fenêtre d'analyse à 3 ns (a) et 3,35 ns (b)

13.1 Utilisation de sous-pixels – principe du control en ping-pong

Comme on vient de le voir, un pixel comportant une unique LED (ou groupe de LEDs pilotées de manière identique), lorsqu'utilisé pour générer deux symboles "1" successifs, se trouve dans la configuration générant les plus fortes déformations du signal émis. Afin de limiter les effets des interférences à l'origine de cette déformation, il convient donc d'éviter qu'une même LED ne soit employée pour réaliser l'affichage de deux symboles "1" successifs.

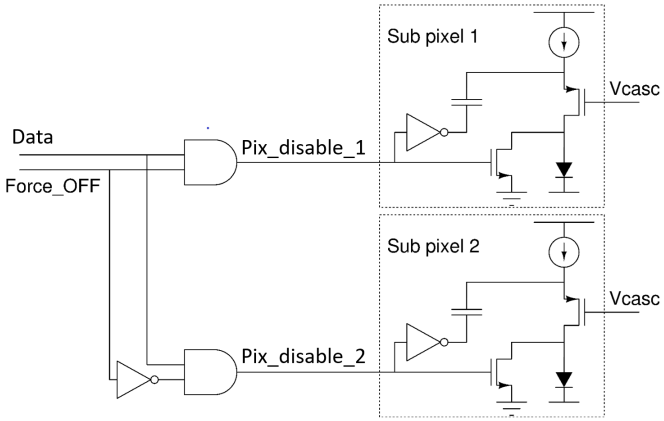


FIGURE 13.5 – Structure et contrôle d'un pixel comprenant deux sous-pixels

Afin d'éviter l'allumage des LEDs sur deux trames successives, tout en conservant le mode de distribution des données décrit dans le chapitre 11.1, il a été proposé de constituer chaque pixel à partir d'un groupe de deux sous-pixels. L'un des deux sous-pixels est forcé dans un état éteint, tandis que le second est allumé ou éteint en fonction du symbole à générer. Les deux sous-pixels voient leurs rôles permutés à chaque nouvelle trame. La Figure 13.5 illustre l'implémentation électrique retenue pour un tel pixel. Un circuit pixel tel qu'étudié dans

le chapitre 10 est implémenté pour chacun des sous-pixels. Les signaux Pix_disable_1 et Pix_disable_2 fournis aux sous-pixels sont générés au niveau du pixel, à partir de "Data", qui décrit le symbole à générer, et de "Force_OFF", qui inhibe un sous-pixel, et autorise le second à générer l'affichage du symbole. Le signal "Force_OFF" est commun à l'ensemble de la matrice, et voit son niveau logique changer à chaque nouvelle trame. Ainsi, toute succession de symboles "11" affichée par un pixel correspond à l'affichage "10" par l'un des sous-pixels, et "01" par le second sous-pixel.

Comme présenté dans le chapitre 10.1, la matrice de LEDs étudiée permet la formation de 2048 pixels simples. En formant des pixels "ping-pong" à partir de ces LEDs, un ensemble de 32 x 32 = 1024 pixels sont formés. La résolution de la conversion opérée par l'émetteur est alors de 10 bits, au lieu de 11 avec l'utilisation de pixels simples.

L'utilisation de sous-pixels implique qu'à chaque instant, la moitié des circuits pixel sont éteints. De plus, le groupe de sous-pixels forcés à l'état éteint comprend la totalité des sous-pixels qui seront potentiellement allumés pour la trame suivante. Il est alors possible de générer deux versions des signaux de polarisations tels que V_{source}, et de les distribuer aux deux sous-pixels composant chaque pixel. Ainsi, deux points de fonctionnement peuvent être imposés, un premier aux sous-pixels actifs, et un second aux sous-pixels forcés à l'état éteint. Cette possibilité, évoquée dans le chapitre 10.4.4, permettrait d'imposer un courant I_{pix} plus important au travers de sous-pixels forcés à l'état éteints, et de réduire le temps minimum d'extinction de ces derniers entre deux allumages. Cette évolution de courant étant appliquée alternativement aux deux sous-pixels, la consommation électrique du pixel complet reste constante. Les effets bénéfiques d'une consommation pixel constante, tels que l'apparition d'une chute de tension constante et maitrisée sur la grille d'alimentation, ne sont donc pas remis en cause par ce mécanisme. L'emploi d'un tel mécanisme pose cependant le problème de gestion du temps d'établissement des signaux de polarisation rendu variable.

Chapitre 14

Conclusion

La constitution d'une matrice à partir du pixel proposé, pose la question de l'agencement des pixels, et de la distribution des données.

Tandis qu'une matrice destinée à l'affichage d'images utilise généralement un mode de rafraichissement de type rolling shutter, avec un adressage séquentiel ligne par ligne, la fonction de convertisseur remplie par l'émetteur impose d'employer un rafraichissement de type global shutter, avec une distribution simultanée des données aux différents pixels de la matrice.

Pour l'affichage d'une donnée, la position au sein de la matrice des LEDs allumées a peu d'importance. Afin d'associer chaque code d'entrée à l'ensemble des pixels devant être activés, une première stratégie a consisté à former des groupes de LEDs de tailles évoluant en puissance de 2. Les groupes ainsi formés sont chacun associés à un bit du code d'entrée, qui contrôle leur activation. Une telle organisation s'avère simple d'implémentation car le code binaire d'entrée est directement utilisé pour contrôler les groupes de pixels, sans mise en forme à effectuer. Cependant ce mode d'organisation s'avère peu performant pour la linéarité de la conversion, ainsi que sa monotonicité, en particulier lors de l'emploi de LEDs aux caractéristiques dispersées. Un allumage thermométrique des pixels a alors été étudié. Dans ce cas, l'affichage d'un code n entraine l'allumage des n premiers pixels de la matrice, sans que ces derniers ne soient associés à un bit en particulier du signal d'entrée. Une telle organisation des pixels impose la mise en œuvre d'une logique de mise en forme de la donnée avant sa distribution au travers de la matrice. Elle permet cependant de générer un signal avec une linéarité accrue, en particulier en cas d'emploi de LEDs dispersées.

Le fonctionnement rapide des pixels fait apparaitre des phénomènes perturbant le signal pouvant s'apparenter à des interférences entre symboles, connues dans le monde des télécommunications. Ces interférences traduisent une dépendance du signal généré par un pixel par rapport au signal affiché par ce même pixel durant la trame précédente. Afin de limiter l'ampleur de ces interférences, et leur effet sur la capacité d'un récepteur à déterminer le code transmis, il a été proposé de construire chaque pixel à l'aide de deux sous-pixels. Les

deux sous-pixels réalisent alternativement l'affichage attendu de la part du pixel. Ainsi aucun sous-pixel n'est allumé durant deux trame successives. En phase activée, le pixel génère alors nécessairement le signal optique associé à une activité précédée d'une phase d'extinction. Supprimer de cette manière la variabilité du signal optique généré par un pixel permet une réduction significative des interférences entre pixels.

Conclusion et perspectives

Cette thèse "design" a été initiée à la suite des avancées réalisées dans les technologies de productions des LEDs GaN, et s'inscrit dans une logique d'exploitation des nouveaux composants optiques rendus disponibles. La technologie des LEDs à base de matériaux GaN fut un temps limitée à la production de composants de grande surface, principalement employés dans des solutions d'éclairage. L'évolution des procédés technologiques a cependant permis la production de LEDs de plus en plus compactes. Les pas pixels de quelques μm démontrés ces dernières années permettent d'envisager l'emploi de matrices de micro-LEDs associées à un circuit de pilotage CMOS, pour produire des micro-écrans GaN.

Les LEDs GaN supportent une densité de courant au travers de leur jonction bien plus importante que d'autres technologies classiquement employées dans des micro-écrans, tels que l'OLED. Avec une telle densité de courant, les LEDs GaN peuvent fournir une luminance supérieure au million de cd/m2, dépassant largement les capacités des autres technologies LED. De même, un fonctionnement sous une densité de courant élevée permet, grâce à une réduction de la durée de vie des porteurs, de diminuer le temps de réponse des LEDs.

Cette thèse a constitué une première phase exploratoire amont dans le développement de micro-écrans à LEDs GaN. Elle a permis de repenser l'architecture des circuits de pilotage de micro-écrans en parallèle du développement de nouvelles micro-LEDs GaN, afin de les adapter aux spécificités de ces dernières. Le mode de réalisation des circuits pixels, ainsi que leur organisation au sein de la matrice, ont aussi été repensés afin d'exploiter au mieux les performances des nouvelles micro-LEDs. Cette refonte circuit a été réalisée pour deux cas d'applications distincts, que sont l'affichage d'images et la communication en lumière visible. Ces domaines d'utilisations profitent respectivement de la forte luminance des micro-LEDs GaN, et de leur grande vitesse de commutation.

Une première étude des performances requises pour les micro-écrans d'affichage en fonction de leur domaine d'emploi, a mis en évidence l'importance d'une grande définition d'image pour les applications de réalité augmentée ou virtuelle. Les contraintes liées à la gestion de tels flux, autant en termes de complexité que de consommation électrique apparaissent inadaptées à la nature portable des systèmes de vision employant les micro-écrans. Une méthode de sous résolution tirant avantage de la diminution de l'acuité visuelle des utilisateurs en vision périphérique a alors été proposée. Cette méthode permet de transmettre à l'écran un flux

de données beaucoup plus faible, en décrivant chaque partie de l'image avec une résolution différente.

La solution de pilotage pour une matrice d'affichage doit permettre le fonctionnement simultané d'un grand nombre de pixels dans une même matrice. Un pilotage de type PWM a été mis en place afin d'assurer un contrôle fiable de la luminance de chaque pixel. Ce mode de pilotage assure aux LEDs un point de fonctionnement constant, et indépendant de l'image affichée. Le circuit de pilotage a été conçu en envisageant l'emploi d'une technologie de construction CMOS 3D. Un dérivé de la technologie CoolCube a été étudié afin d'associer chaque micro-LED de la matrice à un circuit de pilotage réalisé sur deux niveaux distincts. Un tel mode de construction rend possible l'implémentation du circuit pixel avec un pas identique à celui des micro-LEDs récemment développées, ce malgré la relative complexité du pilotage PWM mis en place. Avec l'architecture et le mode de réalisation développés pour l'affichage, une luminance maximum de 10^5 à 10^6 cd/m^2 est anticipée, pour un pas pixel de 2 à 6 μm. Il s'agit d'une luminance atteignable uniquement avec des LEDs en matériau GaN, associée à un pas pixel classiquement réservé à des matrices OLED et LCD.

Une seconde solution de pilotage a été développée pour permettre la transmission de données au travers d'un signal optique, à partir d'une matrice de micro-LEDs GaN. Cette solution emploie des pixels ne possédant que deux états de fonctionnement, allumé et éteint. La puissance instantanée du signal optique généré est alors contrôlée grâce au nombre de pixels activés. Un circuit pixel spécifique a été développé pour ce cadre d'application. Ce circuit pixel est construit pour ne nécessiter aucune phase de calibration, et permettre une exploitation optimale de la vitesse de commutation des micro-LEDs. Le pixel proposé réalise un pilotage en courant des LEDs en raison du comportement électrique de ces dernières. Un mécanisme de compensation de la capacité parasite des LEDs est alors mis en place afin d'accélérer significativement l'allumage des pixels. Un émetteur générant un signal codé sur 10 bits est envisagé avec ce circuit pixel. Sa fréquence de fonctionnement maximum est estimée à 333 MHz, ce qui correspond à un débit brut de données de plus de 3 Gb/s. Bien qu'inférieur aux performances brutes obtenues avec d'autres types de transmetteur LED, ce résultat s'avère encourageant pour le développement d'émetteurs compacts à base de matrices de micro-LEDs.

La production d'un circuit de test s'inscrit naturellement dans la suite de ces travaux, afin de valider la pertinence des architectures étudiées, aussi bien pour les applications d'affichage que de communication en lumière visible. Compte tenu du peu de données de caractérisations disponibles, le modèle électrique utilisé pour rendre compte du comportement des LEDs GaN toujours en développement reste approximatif. Le test d'une première réalisation physique apparait donc nécessaire à la mise au point des circuits proposés, afin d'envisager dans un second temps la réalisation de démonstrateurs. A plus long terme, les perspectives d'évolution pour les applications d'affichage semblent se situer principalement au niveau du procédé de fabrication LED. L'uniformité des images produites reste actuellement un point problématique pour les micro-écrans GaN, car les micro-LEDs de dimensions réduites pré-

sentent une dispersion considérable quant à la luminance produite pour un courant donné. Or les faibles pas pixel atteints, rendent difficile l'implémentation de moyens de correction efficaces dans chaque circuit pixel. La réduction de la disparité entre LEDs apparait alors comme la voie la plus directe, vers l'amélioration de l'uniformité d'affichage des micro-écrans. De même, le procédé de construction 3D CoolLED, sur lequel s'appuie l'étude du micro-écran destiné aux applications d'affichage, est encore dans les premières phases de développement. Une montée en maturité de ce procédé de fabrication est donc nécessaire avant de pouvoir exploiter pleinement le circuit pixel proposé dans cette thèse. En ce qui concerne l'emploi de matrices de micro-LEDs pour des applications de communication, les défauts des LEDs, bien que notables, apparaissent moins pénalisant. Afin d'augmenter le débit de données transmis, il apparait nécessaire à l'avenir de continuer à faire évoluer la fréquence de fonctionnement des pixels. Les modes de modulation actuellement considérés pour véhiculer les données sur un signal lumineux, sont dérivés de modulations radiofréquence. Aussi il apparait nécessaire, dans l'optique de développement des transmissions en lumière visible, de considérer le développement de modes de modulation plus adaptés à l'emploi d'une matrice de micro-LEDs comme émetteur.

Publications

Papiers

- Y. Seauve, M. Vigier, T. Pilloix and G. Sicard, "Exploring 3D Pixel Circuits for Small Pitch and High Brightness GaN Microdisplays," 2019 15th Conference on Ph.D Research in Microelectronics and Electronics (PRIME), Lausanne, Switzerland, 2019, pp. 209-212, doi : 10.1109/PRIME.2019.8787842.
- Y. Seauve, M. Vigier, T. Pilloix and G. Sicard, "Fast GaN µLED Pixel for Visible Light Communication Matrix Emitter," 2020 18th IEEE International New Circuits and Systems Conference (NEWCAS), Montréal, QC, Canada, 2020, pp. 14-17, doi : 10.1109/NEWCAS49341.2020.9159804.
- Y. Seauve, M. Vigier, T. Pilloix, L.Maret G. Sicard, "Structure of a LIFI Dedicated Binary Pixel Array", 2020 27th IEEE International Conference on Electronics Circuits and Systems (ICECS), Glasgow, UK, 2020, pp. 1-4, doi : 10.1109/ICECS49266.2020.9294883.

Brevets

- Y. Seauve "Système d'affichage à résolution variable" FR3091965A1

Bibliographie

[1] P. K. Uttwani, B. C. Villari, K. N. N. Unni, R. Singh, A. Awasthi, and Deepak. Detection of Physical Defects in Full Color Passive-Matrix OLED Display by Image Driving Techniques. *Journal of Display Technology*, 8(3) :154–161, March 2012.

[2] N. Sakakibara, K. Narita, T. Oto, and K. Kishino. Independent drive of integrated multicolor (RGBY) micro-LED array using regularly arrayed InGaN based nanocolumns. In *2017 22nd Microoptics Conference (MOC)*, pages 108–109, November 2017.

[3] H. W. Choi, C. W. Jeon, and M. D. Dawson. High-resolution 128 x 96 nitride microdisplay. *IEEE Electron Device Letters*, 25(5) :277–279, May 2004.

[4] X. Li, L. Wu, Z. Liu, B. Hussain, W. C. Chong, K. M. Lau, and C. P. Yue. Design and Characterization of Active Matrix LED Microdisplays With Embedded Visible Light Communication Transmitter. *Journal of Lightwave Technology*, 34(14) :3449–3457, July 2016.

[5] Gregory Kramida. Resolving the Vergence-Accommodation Conflict in Head-Mounted Displays. *IEEE Transactions on Visualization and Computer Graphics*, 22(7) :1912–1931, July 2016.

[6] Cheng Yao, Dewen Cheng, and Yongtian Wang. Uniform Luminance Light Field Near Eye Display Using Pinhole Arrays and Gradual Virtual Aperture. In *2016 International Conference on Virtual Reality and Visualization (ICVRV)*, pages 401–406, September 2016.

[7] Hyeryun Kim, Jitsuo Ohta, Kohei Ueno, Atsushi Kobayashi, Mari Morita, Yuki Tokumoto, and Hiroshi Fujioka. Fabrication of full-color GaN-based light-emitting diodes on nearly lattice-matched flexible metal foils. *Scientific Reports*, 7(1) :1–5, May 2017.

[8] Song-Woo Choi, Min-Woo Seo, Sang-Lyn Lee, Jong-Hwan Park, Eui-Yeol Oh, Jong-Sang Baek, and Suk-Ju Kang. Late-News Poster : Head Position Model-based Latency Measurement System for Virtual Reality Head Mounted Display. *SID Symposium Digest of Technical Papers*, 47(1) :1381–1384, 2016.

[9] Xinpan Yang, Danli Wang, Haichen Hu, and Kang Yue. Visual Fatigue Assessment and Modeling Based on ECG and EOG Caused by 2D and 3D Displays. *SID Symposium Digest of Technical Papers*, 47(1) :1237–1240, 2016.

[10] R. Buecher. Wearable mobile display based on the human physiology to set new standards for human machine interfaces. In *Digital Avionics Systems Conference, 2003. DASC '03. The 22nd*, volume 2, pages 9.E.4–9.1–4 vol.2, October 2003.

[11] Gunther Haas. Microdisplays for Augmented and Virtual Reality. *SID Symposium Digest of Technical Papers*, 49(1) :506–509, May 2018.

[12] Jewoo Seong, Jinwoong Jang, Jaehoon Lee, and Myunghee Lee. CMOS Backplane Pixel Circuit With Leakage and Voltage Drop Compensation for an Micro-LED Display Achieving 5000 PPI or Higher. *IEEE Access*, 8 :49467–49476, 2020.

[13] Dennis G. Gallagher, Richard J. Manley, William W. Hughes, and Allie M. Pilcher. Divers augmented vision display (DAVD) emerging technology development. In *OCEANS 2017 - Anchorage*, pages 1–7, September 2017.

[14] Kazuhiko Sako, Naoyuki Takasaki, Shigenori Aoki, Tatsuya Yata, and Tsutomu Harada. Development of New Head-Up Display System Utilizing RGBW LCD and Local Dimming Backlight. *SID Symposium Digest of Technical Papers*, 47(1) :680–683, 2016.

[15] Zhanjun Yan, Chunlei Du, and Lixin Zhang. Surface Micro-Reflector Array for Augmented Reality Display. *IEEE Photonics Journal*, 12(2) :1–9, April 2020.

[16] U. Vogel, P. Wartenberg, B. Richter, S. Brenner, K. Fehse, and M. Schober. OLED-on-Silicon Microdisplays : Technology, Devices, Applications. In *2018 48th European Solid-State Device Research Conference (ESSDERC)*, pages 90–93, September 2018.

[17] François Olivier. *Etude des caractéristiques électro-optiques de micro-LED GaN pour application aux micro-écrans haute luminance*. Theses, Université Grenoble Alpes, March 2018.

[18] P Mottier. *LED for Lighting Applications | Wiley*. 2010.

[19] Kei May Lau. Monolithic µ-LED Full-Color Micro-Displays. In *2019 IEEE Photonics Conference (IPC)*, pages 1–1, September 2019. ISSN : 2575-274X.

[20] H. W. Huang, J. K. Huang, C. H. Lin, K. Y. Lee, H. W. Hsu, C. C. Yu, and H. C. Kuo. Efficiency Improvement of GaN-Based LEDs With a $ \hboxSiO_2$ Nanorod Array and a Patterned Sapphire Substrate. *IEEE Electron Device Letters*, 31(6) :582–584, June 2010.

[21] Jaeyi Chun, Youngkyu Hwang, Yong-Seok Choi, Tak Jeong, Jong Hyeob Baek, Heung Cho Ko, and Seong-Ju Park. Transfer of GaN LEDs From Sapphire to Flexible Substrates by Laser Lift-Off and Contact Printing. *IEEE Photonics Technology Letters*, 24(23) :2115–2118, December 2012.

[22] François Templier, Lamine Benaïssa, Bernard Aventurier, Christine Di Nardo, Matthew Charles, Anis Daami, Franck Henry, and Ludovic Dupré. A Novel Process for Fabricating High-Resolution and Very Small Pixel-pitch GaN LED Microdisplays. *SID Symposium Digest of Technical Papers*, pages 268–271, 2017.

[23] A.-L Bavencove, Damien Salomon, M. Lafossas, B. Martin, Amelie Dussaigne, Francois Levy, B. André, Pierre Ferret, Christophe Durand, Joël Eymery, Dang le si, and P. Gilet. Light emitting diodes based on GaN core/shell wires grown by MOVPE on n-type Si substrate. *Electronics Letters*, 47 :765–767, July 2011.

[24] Hezhi Zhang. *the research of optical and electrical properties on nanowire LED and photodetector*. Theses, Université Paris-Saclay, May 2016.

[25] Arnob Islam, Mamun Rabbani, Mehedy Hasan Bappy, Mohammad Abu Raihan Miah, and Nazmus Sakib. A review on fabrication process of organic light emitting diodes. In *2013 International Conference on Informatics, Electronics and Vision (ICIEV)*, pages 1–5, May 2013.

[26] Mitsuhiro Koden. OLED Fabrication Process. In *OLED Displays and Lighting*, pages 103–116. IEEE, 2017.

[27] Amalkumar Ghosh, Evan P. Donoghue, Ilyas Khayrullin, Tariq Ali, Ihor Wacyk, Kerry Tice, Fridrich Vazan, Laurie Sziklas, David Fellowes, and Russell Draper. Directly Patterened 2645 PPI Full Color OLED Microdisplay for Head Mounted Wearables. *SID Symposium Digest of Technical Papers*, 47(1) :837–840, 2016.

[28] Amalkumar Ghosh, Evan P. Donoghue, Ilyas Khayrullin, Tariq Ali, Lhor Wacyk, Kerry Tice, Fridrich Vazan, Olivier Prache, Qi Wang, Laurie Sziklas, David Fellowes, and Russell Draper. Ultra-High-Brightness 2K x 2K Full-Color OLED Microdisplay Using Direct Patterning of OLED Emitters. *SID Symposium Digest of Technical Papers*, 48(1) :226–229, 2017.

[29] Pawel E. Malinowski, TungHuei Ke, Atsushi Nakamura, Peter Vicca, Magalie Wuyts, Danli Gu, Sören Steudel, Dimitri Janssen, Yoshitaka Kamochi, Ichiro Koyama, Yu Iwai, and Paul Heremans. Multicolor 1250 ppi OLED Arrays Patterened by Photolithography. *SID Symposium Digest of Technical Papers*, 47(1) :1009–1012, 2016.

[30] E. Naviasky, J. Ebner, W. Evans, P. Farrell, M. Hufford, G. Levy, D. Wheeler, B. Allison, and O. Prache. An 852/spl times/600 pixel OLED-on-silicon color microdisplay chip using CMOS sub-threshold-voltage-scaling current driver. In *2002 IEEE International Solid-State Circuits Conference. Digest of Technical Papers (Cat. No.02CH37315)*, volume 1, pages 436–437 vol.1, February 2002.

[31] Shunsuke Hosoumi, Tomoya Yamaguchi, Hideko Inoue, Shiho Nomura, Ryohei Yamaoka, Toshiki Sasaki, and Satoshi Seo. Ultra-wide Color Gamut OLED Display using a Deep-red Phosphorescent Device with High Efficiency, Long Life, Thermal Stability, and Absolute BT.2020 Red Chromaticity. *SID Symposium Digest of Technical Papers*, 48(1) :13–16, 2017.

[32] Vipul Gohri, Laurent Espuno, and Gunther Haas. High Brightness Green OLED Microdisplay with High Resolution and Low Power Consumption. *SID Symposium Digest of Technical Papers*, 2011.

[33] Uwe Vogel, Beatrice Beyer, Matthias Schober, Philipp Wartenberg, Stephan Brenner, Gerd Bunk, Steffen Ulbricht, Peter König, and Bernd Richter. Ultra-low Power OLED Microdisplay for Extended Battery Life in NTE Displays. *SID Symposium Digest of Technical Papers*, 48(1) :1125–1128, 2017.

[34] Heh-Lung Huang, Banumathy Balaganesan, Yi-Huan Fu, Huang-Ying Lin, and Teng-Chih Chao. Electron Transporting Materials for Highly Efficient and Long Lifetime Blue

OLED Devices for Display and Lighting Applications. *SID Symposium Digest of Technical Papers*, 47(1) :1722–1724, 2016.

[35] Kuei-Yu Lee, Jui-Hsin Chang, Paul C.-P. Chao, Chiu-Hao Chen, Zon-Tim Tsai, Hong-Shen Lin, Lee-Hsun Chang, and Yu-Sin Lin. Realizing a New Pixel Circuit Design for Alleviating OLED Degradation in a 2.4 Inch AMOLED Panel. *SID Symposium Digest of Technical Papers*, 42(1) :1173–1176, 2011.

[36] David Antonio-Torres, Paul F. Lister, and Paul Newbury. Modelling of a Compensation Scheme for OLED Degradation. *SID Symposium Digest of Technical Papers*, 35(1) :1124–1127, 2004.

[37] Masataka Shiokawa, Kouhei Toyotaka, Masashi Tsubuku, Kazuya Sugimoto, Motoki Nakashima, Shinpei Matsuda, Hideaki Shishido, Tomoya Aoyama, Hisao Ikeda, Shingo Eguchi, Shunpei Yamazaki, Masataka Nakada, Takahiro Sato, Takayuki Abe, and Junichi Koezuka. A 1058 ppi 8K4K OLED Display using a Top-Gate Self-Aligned CAAC Oxide Semiconductor FET. *SID Symposium Digest of Technical Papers*, 47(1) :1209–1212, 2016.

[38] S. P. DenBaars, Chih-Chien Pan, N. Pfaff, S. Tanaka, J. S. Speck, and S. Nakamura. Advances in GaN semiconductors for energy efficient solid state lighting. In *IEEE Photonics Conference 2012*, pages 427–428, September 2012. ISSN : 1092-8081.

[39] Qian Sun, Bo Feng, Hanmin Zhao, Guoxi Sun, and Jay Guoxu Liu. Cost-effective solid state lighting based on GaN-on-Si technology. In *2013 10th China International Forum on Solid State Lighting (ChinaSSL)*, pages 174–177, November 2013.

[40] Z. J. Liu, W. C. Chong, K. M. Wong, and K. M. Lau. 360 PPI Flip-Chip Mounted Active Matrix Addressable Light Emitting Diode on Silicon (LEDoS) Micro-Displays. *Journal of Display Technology*, 9(8) :678–682, August 2013.

[41] M.J.M. Pelgrom, A.C.J. Duinmaijer, and A.P.G. Welbers. Matching properties of MOS transistors. *IEEE Journal of Solid-State Circuits*, 24(5) :1433–1439, October 1989.

[42] François Olivier, Sauveur Tirano, Ludovic Dupré, Bernard Aventurier, Christophe Largeron, and François Templier. Influence of size-reduction on the performances of GaN-based micro-LEDs for display application. *Journal of Luminescence*, 191 :112–116, November 2017.

[43] Pengfei Tian, Jonathan J. D. McKendry, Zheng Gong, Benoit Guilhabert, Ian M. Watson, Erdan Gu, Zhizhong Chen, Guoyi Zhang, and Martin D. Dawson. Size-dependent efficiency and efficiency droop of blue InGaN micro-light emitting diodes. *Applied Physics Letters*, 101(23) :231110, December 2012.

[44] Chien-Ju Chen, Hong-Chun Chen, Jyun-Hao Liao, Chia-Jui Yu, and Meng-Chyi Wu. Fabrication and Characterization of Active-Matrix 960×540 Blue GaN-Based Micro-LED Display. *IEEE Journal of Quantum Electronics*, 55(2) :1–6, April 2019.

[45] François Templier, Ludovic Dupré, Sauveur Tirano, Marjorie Marra, Valentin Verney, François Olivier, Bernard Aventurier, Denis Sarrasin, François Marion, Thibault Catelain, Frédéric Berger, Lydie Mathieu, Bertrand Dupont, and Piero Gamarra. GaN-based Emissive Microdisplays : A Very Promising Technology for Compact, Ultra-high Brightness Display Systems. *SID Symposium Digest of Technical Papers*, 47(1) :1013–1016, 2016.

[46] Anis Daami, François Olivier, Ludovic Dupré, Franck Henry, and François Templier. Electro-optical size-dependence investigation in GaN micro-LED devices. *SID Symposium Digest of Technical Papers*, 49(1) :790–793, 2018.

[47] Yong Huang, Zhiyou Guo, Hongyong Huang, and Huiqing Sun. Influence of Current Density and Capacitance on the Bandwidth of VLC LED. *IEEE Photonics Technology Letters*, 30(9) :773–776, May 2018.

[48] Zhaojun Liu, Ke Zhang, Yibo Liu, Siwa Yan, Hoi Sing Kwok, Jamal Deen, and Xiaowei Sun. Fully Multi-Functional GaN-based Micro-LEDs for 2500 PPI Micro-displays, Temperature Sensing, Light Energy Harvesting, and Light Detection. In *2018 IEEE International Electron Devices Meeting (IEDM)*, pages 38.1.1–38.1.4, December 2018. ISSN : 0163-1918.

[49] Xiaoyan Liu, Pengfei Tian, Zixian Wei, Suyu Yi, Yuxin Huang, Xiaolin Zhou, Zhi-Jun Qiu, Laigui Hu, Zhilai Fang, Chunxiao Cong, Lirong Zheng, and Ran Liu. Gbps Long-Distance Real-Time Visible Light Communications Using a High-Bandwidth GaN-Based Micro-LED. *IEEE Photonics Journal*, 9(6) :1–9, December 2017.

[50] J. Herrnsdorf, J. J. D. McKendry, S. Zhang, E. Xie, R. Ferreira, D. Massoubre, A. M. Zuhdi, R. K. Henderson, I. Underwood, S. Watson, A. E. Kelly, E. Gu, and M. D. Dawson. Active-Matrix GaN Micro Light-Emitting Diode Display With Unprecedented Brightness. *IEEE Transactions on Electron Devices*, 62(6) :1918–1925, June 2015.

[51] François Olivier, Anis Daami, Ludovic Dupré, Franck Henry, Bernard Aventurier, and François Templier. Investigation and Improvement of 10um Pixel-pitch GaN-based Micro-LED Arrays with Very High Brightness. *SID Symposium Digest of Technical Papers*, 48(1) :353–356, 2017.

[52] R. Herold, U. Vogel, B. Richter, D. Kreye, S. Reckziegel, M. Scholles, and H. Lakner. OLED-on-CMOS integration for augmented-reality systems. In *2008 International Students and Young Scientists Workshop - Photonics and Microsystems*, pages 19–22, June 2008.

[53] B. Richter, U. Vogel, P. Wartenberg, K. Fehse, and R. Herold. OLED-on-CMOS based bidirectional microdisplay for near-to-eye and sensor applications. In *2011 Semiconductor Conference Dresden*, pages 1–3, September 2011.

[54] B. Kwak and O. Kwon. A 2822-ppi Resolution Pixel Circuit With High Luminance Uniformity for OLED Microdisplays. *Journal of Display Technology*, 12(10) :1083–1088, October 2016.

[55] Kei Kimura, Yusuke Onoyama, Taizo Tanaka, Naobumi Toyomura, and Hideyuki Kitagawa. New Pixel Driving Circuit Using Self-discharging Compensation Method for High-Resolution OLED Microdisplays on a Silicon Backplane. *SID Symposium Digest of Technical Papers*, 48(1) :398–402, 2017.

[56] H. Lee, H. Cho, C. Byun, C. Kang, J. Han, J. Lee, H. Kim, J. H. Lee, M. Kim, and N. S. Cho. Device Characteristics of Top-Emitting Organic Light-Emitting Diodes Depending on Anode Materials for CMOS-Based OLED Microdisplays. *IEEE Photonics Journal*, 10(6) :1–9, December 2018.

[57] Durga Prasanth Kumar Gavara and G Shekar. Design of LVDS Transmitter with SLVDS mode for Low Power Applications in 55nm CMOS Technology. In *2018 International Conference on Advances in Computing, Communications and Informatics (ICACCI)*, pages 808–812, September 2018.

[58] Hong Hui, Lou Jia, Sun Lingling, and Chen Keming. Design of 2Gb/s LVDS transmitter and 3Gb/s LVDS receiver for optical communication in 0.18µm CMOS technology. In *2011 China-Japan Joint Microwave Conference*, pages 1–3, April 2011. ISSN : 2165-4727.

[59] Tadeusz Satława, Aleksandra Drozd, and Piotr Kmon. Design of the ultrafast LVDS I/O interface in 40 nm CMOS process. In *2014 Proceedings of the 21st International Conference Mixed Design of Integrated Circuits and Systems (MIXDES)*, pages 200–204, June 2014.

[60] Julien Le coz Le Coz. *reseach on the reduction of the static power dissipation of integrated circuits in 65nm partially depleted Silicon_on_Insulator technology*. Theses, Université de Grenoble, November 2011.

[61] Derrick J. Parkhurst and Ernst Niebur. Variable-resolution displays : a theoretical, practical, and behavioral evaluation. *Human Factors*, 44(4) :611–629, 2002.

[62] Hsiao-Yi Lin. US7532190B2, 2009.

[63] Yoann Seauve. FR3091965A1 Système d'affichage a resolution variable, 2020.

[64] Jianhang Fu, Taijiun Hwang, Pengfei Liang, Yuchao Zeng, Poyen Lu, Mingjong Jou, and Limin Wang. A Fast TFT Threshold Voltage Sensing Method Based on Iterative Feedback. *SID Symposium Digest of Technical Papers*, 48 :204–206, May 2017.

[65] Changhoon Jeon, Mallory Mativenga, Di Geng, and Jin Jang. AMOLED Pixel Circuit using Dual Gate a-IGZO TFTs for Simple Scheme and High Speed VTH Extraction. *SID Symposium Digest of Technical Papers*, 47(1) :65–68, 2016.

[66] Cuicui Wang, Chuanli Leng, Hing-Mo Lam, Zhijin Hu, Congwei Liao, Xue Meng, Jia Fan, Tianyu Zhou, Fangfang Yang, and Shengdong Zhang. A Peripheral Compensation Scheme for AMOLED with Data Voltage, VTH and Aging Information Analogously Added in Pixel Circuit. *SID Symposium Digest of Technical Papers*, 47(1) :1250–1253, 2016.

[67] Ke Zhang, Deng Peng, Kei May Lau, and Zhaojun Liu. Fully-integrated active matrix programmable UV and blue micro-LED display system-on-panel (SoP). *Journal of the Society for Information Display*, 25(4) :240–248, 2017.

[68] Bohua Zhao, Ran Huang, Chang Su, and Huan Du. An accurate Current Scaling Circuit for Self-Emissive Microdisplay Driving circuit. In *2018 14th IEEE International Conference on Solid-State and Integrated Circuit Technology (ICSICT)*, pages 1–3, October 2018.

[69] Daisuke Suzuki, Masamichi Koike, Shigeki Sawamura, Masakazu Kato, and Mutsumi Kimura. Novel driving method to improve picture quality of active-matrix organic light-emitting diode displays. In *2009 IEEE 13th International Symposium on Consumer Electronics*, pages 259–262, May 2009. ISSN : 2159-1423.

[70] Stefaan Van Huylenbroeck, Yunlong Li, Joeri De Vos, Geraldine Jamieson, Nina Tutunjyan, Andy Miller, Gerald Beyer, and Eric Beyne. A Highly Reliable 1×5µm Via-last TSV Module. In *2018 IEEE International Interconnect Technology Conference (IITC)*, pages 94–96, June 2018. ISSN : 2380-6338.

[71] Eric Beyne, Soon-Wook Kim, Lan Peng, Nancy Heylen, Joke De Messemaeker, Oguzhan Orkut Okudur, Alain Phommahaxay, Tae-Gon Kim, Michele Stucchi, Dimitrios Velenis, Andy Miller, and Gerald Beyer. Scalable, sub 2µm pitch, Cu/SiCN to Cu/SiCN hybrid wafer-to-wafer bonding technology. In *2017 IEEE International Electron Devices Meeting (IEDM)*, pages 32.4.1–32.4.4, December 2017. ISSN : 2156-017X.

[72] Soon-Wook Kim, Mikael Detalle, Lan Peng, Philip Nolmans, Nancy Heylen, Dimitrios Velenis, Andy Miller, Gerald Beyer, and Eric Beyne. Ultra-Fine Pitch 3D Integration Using Face-to-Face Hybrid Wafer Bonding Combined with a Via-Middle Through-Silicon-Via Process. In *2016 IEEE 66th Electronic Components and Technology Conference (ECTC)*, pages 1179–1185, May 2016.

[73] M. Vinet, P. Batude, C. Fenouillet-Beranger, L. Brunet, V. Mazzochi, C. V. Lu, F. Deprat, J. Micout, B. Previtali, P. Besombes, N. Rambal, F. Andrieu, O. Billoint, M. Brocard, S. Thuries, G. Berhault, C. L. Dos Santos, G. Cibrario, F. Clermidy, D. Gitlin, and O. Faynot. Opportunities brought by sequential 3D CoolCube™ integration. In *2016 46th European Solid-State Device Research Conference (ESSDERC)*, pages 226–229, September 2016.

[74] Bruno Allard. Électronique de puissance : conversion et gestion – Guide de lecture et perspectives. page 10, 2019.

[75] Denis Guangyin Chen, Daniel Matolin, Amine Bermak, and Christoph Posch. Pulse-Modulation Imaging—Review and Performance Analysis. *IEEE Transactions on Biomedical Circuits and Systems*, 5(1) :64–82, February 2011.

[76] josep segura. FR3034902 BCM, 2015.

[77] N.G. Tarr, R. Soreefan, T.W. MacElwee, W.M. Snelgrove, and S. Bazarjani. A simple implanted backgate MOSFET for dynamic threshold control in fully-depleted SOI CMOS. In *1996 IEEE International SOI Conference Proceedings*, pages 76–77, September 1996. ISSN : 1078-621X.

[78] D.L. Begley. "Free-space laser communications : a historical perspective". In *The 15th Annual Meeting of the IEEE Lasers and Electro-Optics Society*, volume 2, pages 391–392 vol.2, November 2002. ISSN : 1092-8081.

[79] H. Haas. LiFi : Conceptions, misconceptions and opportunities. In *2016 IEEE Photonics Conference (IPC)*, pages 680–681, October 2016.

[80] H. Haas, L. Yin, Y. Wang, and C. Chen. What is LiFi? *Journal of Lightwave Technology*, 34(6) :1533–1544, March 2016.

[81] Jie Lian, Zafer Vatansever, Mohammad Noshad, and Maïté Brandt-Pearce. Indoor visible light communications, networking, and applications. *Journal of Physics : Photonics*, 1(1) :012001, January 2019.

[82] S M. Tanvir Abid, Shiam Khabir, Md Hasan, Abhishek Saha, and Md Masuduzzaman. Li-Fi Technology : Increasing the Range of Li-Fi by Using Mirror. *International Journal of Information Technology and Computer Science*, 11 :50–57, January 2019.

[83] Hikmet SARI. *Transmission des signaux numériques*, techniques de l'ingénieur edition, June 1995.

[84] Mohamed Sufyan Islim, Ricardo X. Ferreira, Xiangyu He, Enyuan Xie, Stefan Videv, Shaun Viola, Scott Watson, Nikolaos Bamiedakis, Richard V. Penty, Ian H. White, Anthony E. Kelly, Erdan Gu, Harald Haas, and Martin D. Dawson. Towards 10Gb/s orthogonal frequency division multiplexing-based visible light communication using a GaN violet micro-LED. *Photonics Research*, 5(2) :A35–A43, April 2017.

[85] Jean-Noël GOUYET and Sylvie KALINOWSKI. *Radio numérique - Modulation OFDM*, techniques de l'ingénieur edition, August 2013.

[86] F. B. Ogunkoya, W. O. Popoola, and S. Sinanović. Pilot-assisted PAPR reduction technique for O-OFDM using multiple LEDs in VLC systems. In *2016 IEEE International Conference on Communications Workshops (ICC)*, pages 309–314, May 2016.

[87] R. Mesleh, H. Elgala, and H. Haas. Performance analysis of indoor OFDM optical wireless communication systems. In *2012 IEEE Wireless Communications and Networking Conference (WCNC)*, pages 1005–1010, April 2012.

[88] Z. Yu, A. J. Redfern, and G. T. Zhou. Using delta-sigma modulators in visible light OFDM systems. In *2014 23rd Wireless and Optical Communication Conference (WOCC)*, pages 1–5, May 2014.

[89] J. Armstrong and A. J. Lowery. Power efficient optical OFDM. *Electronics Letters*, 42(6) :370–372, March 2006.

[90] F. Che, B. Hussain, L. Wu, and C. P. Yue. Design and implementation of IEEE 802.15.7 VLC PHY-I transceiver. In *2014 12th IEEE International Conference on Solid-State and Integrated Circuit Technology (ICSICT)*, pages 1–4, October 2014.

[91] R. X. G. Ferreira, E. Xie, J. J. D. McKendry, S. Rajbhandari, H. Chun, G. Faulkner, S. Watson, A. E. Kelly, E. Gu, R. V. Penty, I. H. White, D. C. O'Brien, and M. D. Dawson. High Bandwidth GaN-Based Micro-LEDs for Multi-Gb/s Visible Light Communications. *IEEE Photonics Technology Letters*, 28(19) :2023–2026, October 2016.

[92] Enyuan Xie, Rui Bian, Xiangyu He, Mohamed Sufyan Islim, Cheng Chen, Jonathan J. D. McKendry, Erdan Gu, Harald Haas, and Martin D. Dawson. Over 10 Gbps VLC for Long-Distance Applications Using a GaN-Based Series-Biased Micro-LED Array. *IEEE Photonics Technology Letters*, 32(9) :499–502, May 2020.

[93] M. S. A. Mossaad and S. Hranilovic. Practical OFDM signalling for visible light communications using spatial summation. In *2014 27th Biennial Symposium on Communications (QBSC)*, pages 5–9, June 2014.

[94] M. S. A. Mossaad, S. Hranilovic, and L. Lampe. Visible Light Communications Using OFDM and Multiple LEDs. *IEEE Transactions on Communications*, 63(11) :4304–4313, November 2015.

[95] Bernhard Kaehs. *The Crest Factor in DVB-T (OFDM) Transmitter Systems and its Influence on the Dimensioning of Power Components. Application Note 7TS02*. ROHDE&SCHWARZ, 2007.

[96] T. Fath, C. Heller, and H. Haas. Optical Wireless Transmitter Employing Discrete Power Level Stepping. *Journal of Lightwave Technology*, 31(11) :1734–1743, June 2013.

[97] J. Du, W. Xu, H. Zhang, and C. Zhao. Visible Light Communications Using Spatial Summing PAM with LED Array. In *2017 IEEE Wireless Communications and Networking Conference (WCNC)*, pages 1–6, March 2017.

[98] A. V. N. Jalajakumari, E. Xie, J. McKendry, E. Gu, M. D. Dawson, H. Haas, and R. K. Henderson. High-Speed Integrated Digital to Light Converter for Short Range Visible Light Communication. *IEEE Photonics Technology Letters*, 29(1) :118–121, January 2017.

[99] A. Yang, Y. Wu, M. Kavehrad, and G. Ni. Grouped modulation scheme for led array module in a visible light communication system. *IEEE Wireless Communications*, 22(2) :24–28, April 2015.

[100] Johannes Herrnsdorf, Jonathan J. D. McKendry, Ricardo Ferreira, Robert Henderson, Stefan Videv, Scott Watson, Harald Haas, Anthony E. Kelly, Erdan Gu, and Martin D. Dawson. Single-chip discrete multitone generation. In *2015 IEEE Summer Topicals Meeting Series (SUM)*, pages 47–48, July 2015. ISSN : 2376-8614.

[101] X. Li, B. Hussain, J. Kang, H. S. Kwok, and C. P. Yue. Smart µLED Display-VLC System With a PD-Based/Camera-Based Receiver for NFC Applications. *IEEE Photonics Journal*, 11(1) :1–8, February 2019.

[102] Jonathan McKendry, David Massoubre, Shuailong Zhang, Bruce Rae, Richard Green, Erdan Gu, Robert Henderson, Anthony Kelly, and Martin Dawson. Visible-Light Communications Using a CMOS-Controlled Micro-Light- Emitting-Diode Array. *Lightwave Technology, Journal of*, 30 :61–67, January 2012.

[103] W. Shockley. The theory of p-n junctions in semiconductors and p-n junction transistors. *The Bell System Technical Journal*, 28(3) :435–489, July 1949.

[104] B. Razavi. The Current-Steering DAC [A Circuit for All Seasons]. *IEEE Solid-State Circuits Magazine*, 10(1) :11–15, 2018.

[105] Xu Danting, Kiratipongvoot Sitthisak, and Lee Chi-Kwan. Study of negative impedance and its applications to power electronics. In *2017 7th International Conference on Power Electronics Systems and Applications - Smart Mobility, Power Transfer Security (PESA)*, pages 1–5, December 2017.

[106] T. Miki, Y. Nakamura, M. Nakaya, S. Asai, Y. Akasaka, and Y. Horiba. An 80-MHz 8-bit CMOS D/A converter. *IEEE Journal of Solid-State Circuits*, 21(6) :983–988, December 1986.

Résumé

Les avancées récentes dans le domaine de la fabrication de LEDs Inorganiques permettent la production de LEDs GaN à l'échelle micrométrique. Ces composant optiques, jusqu'ici produits uniquement dans des dimensions importantes, peuvent être associés à un circuit de pilotage CMOS afin de produire des micro-écrans. Les micro-LEDs produites en GaN offrent une luminance maximum et une vitesse de commutation bien supérieures aux autres technologies LEDs généralement utilisées à l'échelle micrométrique. Cependant, elles présentent aussi des caractéristiques électriques spécifiques, telles qu'une efficacité réduite et une dispersion de fonctionnement accrue pour une utilisation sous un faible courant. Ainsi, les méthodes de pilotage couramment utilisées avec d'autres technologies LED s'avèrent peu adaptées.

Cette thèse a pour objectif le développement de circuits de pilotage pixel adaptés aux micro-LEDs GaN, autant par le type de pilotage mis en place que par un encombrement compatible avec la surface des LEDs employées. Une première partie des travaux porte sur les applications d'affichage, avec une matrice de pixels compacte exploitant la forte luminance des LEDs, tout en présentant une grande résolution. L'utilisation d'un pilotage de type PWM, avec un fonctionnement intermittent des LEDs sous un fort courant, est retenu en raison des spécificités électriques de ces dernières. Afin de maintenir des dimensions réduites pour ce circuit pixel malgré la relative complexité du pilotage mis en place, une construction en 3D du circuit est présentée. Un dérivé de la technologie 3D CoolCube développée au CEA Leti est envisagé afin de construire un micro-écran sur trois niveaux superposés. Le circuit de pilotage est réparti entre les deux premiers niveaux, constitués de circuits CMOS implémentés avec des transistors de natures différentes. Tandis que les LEDs GaN constituent le troisième niveau de l'assemblage.

La seconde partie des travaux est orientée vers l'exploitation du temps de commutation réduit des LEDs GaN. Cette capacité à générer un signal optique de fréquence élevée s'avère particulièrement intéressante pour la réalisation de systèmes de communication optique. Plusieurs émetteurs de communication optique en champ libre, utilisant une LED GaN pour réaliser des transferts de données avec un débit de plusieurs Gb/s, sont présentés dans la littérature. Ces systèmes mono-LED, bien que rapides, s'avèrent complexes à mettre en œuvre et particulièrement encombrants. Des émetteurs utilisant une multitude de LEDs, émettant chacune une fraction du signal optique utilisé pour la transmission, constituent une implémentation alternative. Bien que les transmissions réalisées avec ce type d'équipement restent pour l'instant plus lentes, les émetteurs matricés s'avèrent beaucoup plus compacts. Le développement d'un circuit pixel binaire, permettant la commutation d'une LED entre les deux seuls états, allumé et éteint, est présenté. Grace à un mécanisme de compensation de la capacité parasite induite par la LED, ce circuit atteint une fréquence de commutation de 333 MHz. Enfin, une réflexion quant à l'organisation d'un ensemble de ces pixels au sein d'un émetteur matricé, amène à un contrôle thermométrique des différents pixels. La répartition des LEDs à allumer en fonction du code d'entrée qui en découle permet en effet d'assurer la monotonicité de la conversion réalisée, et offre une linéarité accrue par rapport à d'autres modes de décodages plus simples d'implémentation.

Abstract

Recent advances in the field on inorganic LEDs, allow for manufacturing of GaN LEDs at micrometer scale. These optical devices, which were initially only manufactured with large dimensions, can be associated to a CMOS driving circuit to form micro-displays. GaN based micro-LEDs offer a maximum brightness and a commutation speed, well above other LEDs technologies used at micrometer scale. However, they also have specific electrical characteristics, such as reduced efficiency and large dispersion of behavior, when used with a reduced current. Consequently, driving methods commonly used with other types of LEDs are not appropriate for the control of such devices.

This thesis focusses on the design of pixel driving circuits suitable for micro GaN LEDs, both in terms of implemented driving method and footprint compliance with the size of used LEDs. The first part of this work focusses on display applications, with a compact pixel matrix exploiting LEDs high brightness, while offering a large resolution. A PWM driving scheme, which implies sporadic operation of the LEDs under high current, is chosen to deal with LEDs specificities. In order to insure low silicon footprint despite the relatively high complexity of PWM driving, a 3D manufacturing of the circuit is introduced. A derivative of the CoolCube 3D technology that is developed by CEA Leti, is considered to manufacture a micro-display on three superposed levels. The driving circuit is split between the two first levels, made a CMOS circuit with different types of transistors. An array of GaN LEDs form the third level for the display.

The second part of this thesis focusses on exploiting the reduced commutation time of the GaN LEDs. The ability to generate a high frequency optical signal is appropriate for building visible light communication emitters. Several free space optical communication emitters reported in the literature use a single GaN LED to transmit data at several Gb/s. Although, these single LED emitters are very fast, they are cumbersome and complex to build. Other emitters, based on a group of LEDs each emitting a part of the optical signal, forms an alternative solution. Even though data transmission is currently slower using these emitters, matrix based emitters are much more compact. This work introduce the design of a binary pixel, which make the LED switch between its two possible states, ON and OFF. Thanks to a LED introduced parasitic capacitance compensation method, this circuit reaches a 333 MHz operation frequency. Finally, a study of the best pixels organization inside the array led to a thermometer type of pixel control. The resulting association between each input code and the activated pixels insures the conversion monotonicity. It also shows a better linearity than other matrix control schemes with simpler implementations.