



**HAL**  
open science

# Méthodologie de simulation multiphysique du court-circuit dans les modules de puissance MOSFET SiC composant la chaîne de traction ferroviaire

Yannick Dumollard

► **To cite this version:**

Yannick Dumollard. Méthodologie de simulation multiphysique du court-circuit dans les modules de puissance MOSFET SiC composant la chaîne de traction ferroviaire. Energie électrique. Université de Pau et des Pays de l'Adour, 2021. Français. NNT : 2021PAUU3014 . tel-03391683

**HAL Id: tel-03391683**

**<https://theses.hal.science/tel-03391683v1>**

Submitted on 21 Oct 2021

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



# THESE

UNIVERSITE DE PAU ET DES PAYS DE L'ADOUR  
ECOLE DOCTORALE DES SCIENCES EXACTES ET LEURS APPLICATIONS (ED 211)

Soutenance le 29 septembre 2021  
par Yannick DUMOLLARD

Pour obtenir le grade de docteur  
de l'Université de Pau et des Pays de l'Adour

Spécialité : Génie Electrique

---

## Méthodologie de simulation multiphysique du court-circuit dans les modules de puissance MOSFET SiC composant la chaîne de traction ferroviaire

---

Devant le jury composé de :

Rapporteurs :	Hervé MOREL	Directeur de recherche CNRS, INSA Lyon
	Frédéric MORANCHO	Professeur, Université de Toulouse III
Examineurs :	Françoise PALADIAN	Professeure, Université de Clermont Auvergne
	Michel PITON	Ingénieur Alstom, Tarbes
	Emmanuel BATISTA	Docteur Ingénieur Alstom, Tarbes
Co-directeur de thèse	Laurent PECASTAING	Professeur, Université de Pau et des Pays de l'Adour
Co-directeur de thèse	Jean-Marc DIENOT	Professeur, Université de Toulouse III









# Remerciements :

C'est avec une joie immense et le cœur ému que je dédie ce mémoire à mes chers parents pour leur affection inépuisable et leurs précieux conseils. Ils n'ont cessé de croire en moi durant toute ma vie et m'ont encouragé régulièrement.

A mes formidables frères et sœur pour leurs soutiens et attentions. Ils m'ont permis de réaliser que la famille est sacrée. Ils étaient pour moi, une vraie source d'inspiration et ont été toujours à mes côtés durant les moments importants.

Mes pensées vont aussi à tous mes amis à savoir Alex, Benji, Dédé, John, Mathieu, Max, Latouf, Loéna, Rémy, Robin, Sero, Tifus et Yann qui m'ont toujours motivé et encouragé. Mais également à ma copine, Mathilde, qui a su m'apaiser et me remotiver dans les moments compliqués. Nos fous rires et les bons moments passés ensemble vont me manquer. Je n'oublierais jamais ces instants magiques. Ils seront gravés à jamais dans mon esprit...

Ensuite, je tiens à sincèrement remercier Manu, mon tuteur de thèse mais également mon modèle, qui m'a accompagné et inspiré depuis maintenant plusieurs années. Il a été une aide précieuse, un guide et également une source d'admiration pour moi.

Mes mots ne seraient jamais à la hauteur de l'amour et l'affection que vous m'avez témoignée tout au long de mes études et de cette thèse. J'aimerais vous exprimer toute ma gratitude et reconnaissance. Cette dédicace serait pour moi, la meilleure façon de vous honorer et vous montrer à quel point vous avez été incroyable...

Maintenant, je voudrais saluer le travail et le soutien apporté par mes directeurs de thèse, Laurent et Jean-Marc, qui ont largement contribué à me faire aimer le monde de la recherche. Ils ont su m'orienter dans les moments clefs et également me faire vivre de bons moments.

Enfin, je ne pourrais oublier tous les camarades d'Alstom et du SIAME sans qui ces années n'aurait pas eu la même saveur. Leurs sincérités m'ont vraiment touchée. Ils ont largement contribué à cette réussite et je tiens également à leur souhaiter le meilleur.



# Table des matières :

Introduction générale .....	13
<b>Chapitre 1 : Etat de l'art - Chaîne de traction ferroviaire et modélisation de ses modules de puissance</b> .....	<b>19</b>
1.1. Chaîne de traction électrique dans le ferroviaire .....	19
1.1.1. Historique de la chaîne de traction dans le ferroviaire .....	19
1.1.2. Fonctionnement de la chaîne de traction avec conversion d'énergie électrique.....	22
1.2. Modules de puissance .....	24
1.2.1. Répartition des modules de puissance dans l'industrie .....	24
1.2.2. L'évolution des technologies basées sur les semi-conducteurs de puissance .....	25
1.2.3. Processus de validation des modules de puissance .....	31
1.3. Le transistor MOSFET SiC .....	35
1.3.1. Caractéristique du transistor MOSFET SiC .....	35
1.3.2. Apport énergétique .....	38
1.4. Cas de défaillances dans les modules de puissance .....	39
1.4.1. Défaillances d'origine électrique.....	40
1.4.2. Défaillances causées par le cyclage thermique .....	42
1.4.3. Principaux modes de défaillances lors d'une phase de court-circuit.....	47
1.5. Modélisation numérique .....	49
1.5.1. Modélisation par la méthode de calcul des éléments finis .....	49
1.5.2. Modélisation multiphysique .....	53
1.6. Conclusion .....	56
1.6.1. Importance des modules de puissance MOSFET SiC dans la chaîne de traction ferroviaire .....	56
1.6.2. Appréhender les phénomènes de court-circuit dans les modules de puissance .....	57
1.6.3. Couplage des physiques .....	57
Références du Chapitre 1.....	59
<b>Chapitre 2 : Modélisation multiphysique d'une puce MOSFET SiC lors d'une phase de court-circuit</b> .....	<b>65</b>
2.1. Introduction .....	65
2.1.1. Phénomènes thermoélectriques et non-linéarité de différents paramètres du MOSFET SiC .....	65

2.1.2.	Modèle de puce servant de base à la création d'un modèle de module de puissance MOSFET SiC .....	66
2.1.3.	Fonctionnement de l'algorithme génétique et de la méthode des moindres carrés ...	67
2.1.4.	Apport du jumeau numérique dans la compréhension et la prédiction de phénomènes multiphysiques .....	72
2.2.	Implémentation du modèle de puce MOSFET SiC.....	72
2.2.1.	Structure du modèle comportemental MOSFET SiC .....	73
2.2.2.	Simulation des paramètres non linéaires du MOSFET SiC .....	77
2.2.3.	Détermination du modèle analytique d'une puce MOSFET SiC .....	80
2.3.	Validation du modèle comportemental de puce.....	85
2.3.1.	Influence de la température sur la tension de grille source, $V_{GStH}$ .....	86
2.3.2.	Influence de la température sur la résistance à l'état passant, $R_{DSON}$ .....	86
2.3.3.	Influence de la température sur la transconductance .....	87
2.4.	Application au court-circuit.....	88
2.4.1.	Essais en court-circuit d'une puce TO MOSFET SiC .....	89
2.4.2.	Corrélation du courant de court-circuit simulé avec le courant mesuré.....	90
2.5.	Couplage du modèle comportemental à un boîtier TO en 3D .....	93
2.5.1.	Modélisation 3D d'un boîtier TO .....	93
2.5.3.	Modélisation des arrachements de bondings .....	99
2.5.4.	Influence du vieillissement sur le court-circuit .....	101
2.6.	Conclusion et perspectives.....	103
2.6.1.	Modèle comportemental pouvant être la base de la modélisation d'un module de puissance.....	104
2.6.2.	Possibilité d'augmenter la compréhension de phénomènes multiphysiques .....	105
2.6.3.	Possible évolution vers la création d'un jumeau numérique utile pour de la maintenance prédictive .....	105
	Références du chapitre 2 .....	106
	<b>Chapitre 3 : Modélisation multiphysique d'un module de puissance MOSFET SiC lors d'une phase de court-circuit</b> .....	<b>111</b>
3.1.	Introduction .....	111
3.1.1.	Composition d'un module de puissance .....	112
3.1.2.	Fiabilité des composants MOSFET SiC .....	113
3.1.3.	Simulation multiphysique dans les modules de puissance .....	114
3.1.4.	Apport de la simulation par la méthode des éléments finis (FEM) .....	114
3.2.	Liaison du modèle comportemental avec la modélisation par éléments finis .....	115
3.2.1.	Modélisation du module de puissance et des jeux de barres .....	115
3.2.2.	Valeur de courant de court-circuit maximale .....	121

3.2.3.	Evolution adiabatique de la température dans la puce .....	123
3.2.4.	Corrélation du modèle thermique.....	124
3.4.	Etude de sensibilité de différents paramètres du modèle sur le court-circuit.....	129
3.4.1.	Rôle et influence des capacités de découplage .....	130
3.4.2.	Influence de la valeur d'inductance $L_{source}$ sur le courant de court-circuit.....	131
3.4.3.	Influence de la valeur de l'inductance $L_{drain}$ sur l'allure du courant de court-circuit	132
3.4.4.	Influence de la valeur de la capacité thermique $C_{th1}$ sur l'allure du courant de court-circuit	133
3.5.	Etude de l'influence de l'inductance des connectiques au niveau du module de puissance MOSFET SiC lors d'une phase de court-circuit .....	135
3.5.1.	Présentation des connectiques utilisées pour court-circuiter le module de puissance	135
3.5.2.	Comparaison de l'allure des courants de court-circuit $I_{CC}$ .....	137
3.5.3.	Comparaison de l'allure des tensions d'alimentation $V_{DS}$ du module de puissance ..	139
3.5.4.	Comparaison de l'allure des tensions d'alimentation de la grille $V_{GS}$ .....	140
3.5.5.	Comparaison des énergies mises en œuvre lors du court-circuit.....	141
3.6.	Répartition du courant de court-circuit dans le module avec prise en compte de la dégradation du composant.....	142
3.6.1.	Modélisation des brasures de contact délaminées.....	142
3.6.2.	Modélisation de l'arrachements de fils de bondings .....	145
3.6.3.	Impact du vieillissement sur le court-circuit.....	148
3.7.	Modélisation multiphysique sur les connectiques .....	148
3.7.1.	Méthodologie de simulation multiphysique.....	149
3.7.2.	Couplage de la simulation circuit avec la simulation électromagnétique .....	151
3.7.3.	Couplage d'une simulation électrique/électromagnétique avec une simulation mécanique de structure statique.....	152
3.7.4.	Couplage d'une simulation électrique/électromagnétique avec une simulation thermique transitoire.....	153
3.7.5.	Couplage d'une simulation thermique transitoire avec une simulation mécanique structure transitoire.....	154
3.8.	Conclusion et perspectives.....	156
3.8.1.	Etendre la méthodologie à tous les modules de puissance .....	156
3.8.2.	Compréhension des phénomènes physiques de défaillances.....	157
3.8.3.	Développer le jumeau numérique d'un module de puissance en court-circuit.....	157
3.8.4.	Développer et implémenter une méthodologie de simulation sur l'influence du court-circuit sur la durée de vie du module de puissance .....	158
	Références du chapitre 3 .....	159
	<b>Chapitre 4 : Détection de court-circuit sur les modules de puissance LV100 MOSFET SiC .....</b>	<b>163</b>

4.1.	Introduction .....	163
4.1.1.	Histoire et principe de fonctionnement du tore de Rogowski .....	163
4.1.2.	Utilisation du tore de Rogowski en électronique de puissance.....	166
4.1.3.	Détection traditionnelle de court-circuit dans les modules de puissance .....	167
4.1.4.	Tore de Rogowski imbriqué dans une carte électronique.....	168
4.2.	Etude de différentes technologies de mesure de courant.....	169
4.2.1.	Présentation du contexte dans lequel les technologies sont comparées.....	170
4.2.2.	Prototype n°1 .....	173
4.2.3.	Prototype n°2 .....	175
4.2.4.	Prototype n°3 .....	177
4.2.5.	Récapitulatif et synthèse de l'étude.....	178
4.3.	Influence de la forme des spires sur les performances du tore de Rogowski .....	179
4.3.1.	Présentation des différentes formes testées .....	180
4.3.2.	Performances des différentes formes testées.....	182
4.3.3.	Description du MOSFET SiC dans un boîtier LV100 .....	184
4.3.4.	Champs magnétiques lors des phases de commutations.....	185
4.3.5.	Champs magnétiques lors d'une phase de court-circuit.....	188
4.4.	Détection de court-circuit sur un module de puissance avec optimisation de la forme du capteur de Rogowski .....	189
4.4.1.	Présentation du tore avec un design adapté à l'environnement électromagnétique d'un module de puissance LV100 .....	190
4.4.2.	Développement de la forme finale des tores .....	193
4.5.	Optimisation de positionnement des tores .....	194
4.5.1.	Impact de la position du tore sur la mesure du courant de court-circuit .....	194
4.5.2.	Détermination de la position optimale des tores de Rogowski .....	198
4.6.	Essais de la carte développée avec les tores optimisés .....	206
4.6.1.	Description de la carte électronique .....	207
4.6.2.	Détail des essais en court-circuit.....	207
4.6.3.	Résultat des essais.....	209
	Références du chapitre 4 .....	214
	<b>Conclusion générale et perspectives .....</b>	<b>219</b>







# Introduction générale

Les études et travaux présentés dans ce mémoire de thèse ont été réalisées dans le cadre d'une Convention Industrielle de Formation par la REcherche (**CIFRE**) et d'un contrat de collaboration entre l'Université de Pau et des Pays de l'Adour (**UPPA**) via le laboratoire des Sciences pour l'Ingénieur Appliquée à la Mécanique et au génie Electrique (**SIAME**), et l'entreprise **ALSTOM** de Tarbes. Les travaux de thèse se sont déroulés sur le site ALSTOM à Tarbes. Les directeurs de thèse sont Laurent PECASTAING, professeur au SIAME de l'UPPA ainsi que Jean-Marc DIENOT, professeur à l'Université Paul Sabatier (**UPS**) à Tarbes et rattaché au SIAME. Du côté industriel, ces travaux ont été dirigés par Emmanuel BATISTA, ingénieur chercheur chez ALSTOM à Tarbes. Le financement de ces recherches a été principalement subventionné par la commission européenne au travers du projet Shift2Rail qui a pour objectif une harmonisation de l'industrie ferroviaire au niveau européen.

De nos jours, le réchauffement climatique est une composante de plus en plus prégnante dans notre quotidien. Le déploiement massif de l'industrie dans le monde depuis la révolution industrielle qui est apparue dans la deuxième moitié du 18<sup>ème</sup> siècle a engendré une évolution drastique de nos modes de vie. En effet, notre civilisation ne cesse d'augmenter ses besoins et ses interactions. Les distances séparant les pays ne cessent donc de se réduire avec l'évolution des technologies de transport de personnes. La hausse permanente du besoin de transport ainsi que la nécessité de limiter notre consommation globale d'énergie entraine l'apparition de nouveaux enjeux.

Afin de répondre à cette problématique, l'industrie ferroviaire tente de concevoir des systèmes de transport en commun basés sur une consommation d'énergie de plus en plus réduite et de plus en plus propre. L'apparition de nouvelles technologies de traction électrique à base de pile à hydrogène semble être une perspective soutenable à condition que la production de cette énergie soit garantie comme étant propre et renouvelable. Conjointement à cela, le déploiement des modules de puissance à base de carbure de silicium (MOSFET SiC) dans les convertisseurs permet une économie d'énergie pouvant aller jusqu'à 50% en limitant les pertes en commutation.

Par conséquent, le besoin de protéger les modules de puissance d'événements pouvant sévèrement entamer leur durée de vie est primordial. Le court-circuit est un phénomène multiphysique auquel les MOSFET SiC sont très sensibles, il est donc important de correctement appréhender le phénomène pour mieux s'en prémunir.

Dans un premier temps (Chapitre 1), nous présenterons un état de l'art retraçant l'historique de la chaîne de traction électrique ainsi que l'évolution des modules de puissance jusqu'au déploiement de la technologie MOSFET SiC. Le sujet de thèse sera

contextualisé autour du déploiement de la validation par simulation numérique dans les phases de conception de la chaîne de traction ferroviaire. Une partie sera consacrée à l'explication de la méthode de résolution de calcul par la méthode des éléments finis. Puis, nous verrons les différentes méthodes de couplage permettant de simuler des phénomènes multiphysiques. Dans ce contexte, nous aborderons la modélisation numérique des modules de puissance MOSFET SiC pendant une phase de court-circuit.

La modélisation multiphysique du court-circuit devra prendre en compte des phénomènes électrique, thermique et mécanique. En effet, le court-circuit est un phénomène complexe qui peut être critique pour les modules de puissance MOSFET SiC. Par conséquent, nous tenterons d'appréhender le phénomène en développant une méthode permettant de prévoir la répartition et la forme du courant lors d'une phase de court-circuit ainsi que le champ magnétique généré lors de cette phase

Pour ce faire, notre approche et nos travaux seront présentées en trois parties ou étapes :

Dans la première (Chapitre 2), nous étudierons, en vue de simulations numériques, la modélisation d'une puce MOSFET SiC encapsulée dans un boîtier TO (Transistor Outline Package). L'objectif principal de cette partie est d'élaborer un modèle de simulation de type électrothermique qui permettrait de représenter finement la forme du courant de court-circuit d'une seule puce. Ce modèle servira ensuite de brique élémentaire pour être implémenté dans une procédure de simulation du courant de court-circuit d'un module de puissance MOSFET SiC complet. Cette méthode reposera principalement sur l'utilisation d'un modèle hybride comportemental/analytique caractérisé par des équations thermoélectriques rendant compte du comportement électrique de la puce en fonction de la température.

Ces équations, avec leurs paramètres constitutifs, seront renseignées en associant, de manière pertinente, les données techniques du fabricant ainsi que des résultats de mesures complémentaires. L'avantage de cette approche est que le résultat et le temps de calcul seront rapidement disponibles pour la validation du comportement de notre puce de puissance, avant de poursuivre plus finement l'étude avec des résolutions numériques par éléments finis (FEM).

La mise en place de ces équations se basera sur l'utilisation d'un algorithme génétique ainsi que sur la technique des moindres carrés. Par la suite, nous proposerons une prise en compte de la température à l'aide d'un modèle thermique de Cauer. A l'aide de ces approches de modélisation, nous allons essayer de simuler finement les valeurs et la forme d'onde du courant  $I_{CC}$  généré dans une puce lors d'une phase de court-circuit. Puis, nous validerons notre modèle en comparant ce courant aux résultats de mesures, avec le développement et la mise en œuvre de campagnes d'essais réalisés sur des bancs de test du laboratoire SIAME.

Finalement, nous tenterons de proposer une méthode de simulation de l'influence du vieillissement, basée sur ce modèle numérique développé.

Dans la deuxième partie (Chapitre 3), nous tenterons de mettre en place une méthodologie permettant de prévoir le comportement du courant de court-circuit au niveau d'un module de puissance MOSFET SiC complet. Ce modèle reposera majoritairement sur la mise en parallèle des modèles comportementaux établis précédemment. Nous tenterons de coupler ce modèle avec un modèle 3D du module de puissance ainsi que des jeux de barres utilisés pour la chaîne de traction ferroviaire.

Pour ce faire, nous allons appréhender l'utilisation du couplage entre la simulation circuit thermoélectrique et la simulation 3D électromagnétique basée sur la résolution par éléments finis. A l'aide de solveurs dédiés, nous proposerons notamment de compléter un modèle de circuit électrique de module de puissance avec des représentations fines des éléments de connectique et des chemins de conduction. Ceci se fait par l'implantation de matrices d'éléments passifs, dites matrices RLCG, représentant avec une très bonne précision, le comportement dynamique résistif, inductif et capacitif des liaisons électriques dans un circuit électrique. Cette approche, initiée par des travaux antérieurs<sup>1</sup>, a été déjà validée et utilisée pour des applications de module de puissance, notamment au sein d'Alstom.

Dans cette partie, avec cette méthode de résolution par éléments finis, nous pourrons également proposer une étude de sensibilité des paramètres du modèle, permettant d'améliorer nos connaissances du phénomène de court-circuit dans les modules de puissance MOSFET SiC. Nous montrerons l'influence prépondérante des valeurs de certains paramètres tels que l'inductance  $L_{\text{Drain}}$ , l'inductance  $L_{\text{Source}}$  et la capacité  $C_{\text{th1}}$  pour une bonne simulation du courant de court-circuit  $I_{\text{CC}}$ .

L'utilisation de la méthode de résolution par éléments finis nous permettra de modéliser finement la répartition de courant dans un module de puissance MOSFET SiC. Elle sera également déployée dans le but de réaliser une étude de faisabilité sur les prévisions de la dégradation des composants en fonction de leurs utilisations. Deux types de dégradations parmi les plus courantes dans les modules de puissance seront prises en compte : la délamination des brasures de contact et l'arrachement de fils de bondings. Nous montrerons que la simulation de ces phénomènes par leurs représentations électriques à base d'éléments partiels RLCG permet d'obtenir des informations sur les causes et les conséquences des dégradations des puces MOSFET SiC. Ces résultats sont encourageants en vue du potentiel développement du modèle virtuel de module de puissance, appelé jumeau numérique.

---

<sup>1</sup> G. Lourdel, "Méthodologie et outils de calcul numérique pour la prise en compte de la Compatibilité Electromagnétique des nouveaux prototypes de circuits intégrés de puissance", Thèse de l'Université de Toulouse, 2005

Finalement, dans la dernière partie de ce mémoire (Chapitre 4), nous allons utiliser nos outils de modélisation numérique afin de développer une nouvelle méthode de protection des MOSFET SiC contre les phases de court-circuit. Cette méthode repose sur la création d'un capteur de champ magnétique, tore de Rogowski, qui sera développé en fonction du champ magnétique généré lors d'un court-circuit, mais également en fonction de la géométrie du module de puissance à protéger. L'objectif principal est d'être capable de détecter une phase de court-circuit en moins de 2  $\mu$ s pour assurer la fiabilité du composant, ainsi que de pouvoir implanter et intégrer ce type de capteur au plus près du module et avec le minimum de perte d'insertion. Plusieurs configurations seront étudiées et proposées afin de comparer les performances de différents prototypes et ainsi nous permettre de sélectionner le plus adapté à notre contexte.

Le prototype retenu sera utilisé pour une étude de l'influence de la forme des connectiques sur la tension mesurée aux bornes du capteur lors de la mesure d'un gradient de courant traversant des connectiques. Ensuite, nous tenterons d'optimiser la forme du tore de Rogowski en fonction du module de puissance MOSFET SiC LV100 afin de pouvoir l'implémenter dans une carte allumeur. Les modules de puissance étant utilisés en association parallèle dans de nombreuses applications de coffre de traction ferroviaire, nous établirons une étude de positionnement du capteur pour valider numériquement l'implémentation finale dans la carte allumeur pour ce type d'association.

Par la suite, nous réaliserons des essais en court-circuit au sein d'Alstom afin de présenter des résultats de mesures de courant de court-circuit. Enfin, à l'aide ces mesures, nous tâcherons de valider le fonctionnement de ce capteur de court-circuit.

Nous concluons ce mémoire en faisant le bilan des différentes procédures de modélisations, de simulations et d'expérimentations développées tout au long de nos travaux autour de la problématique du courant de court-circuit dans les modules de puissance. En synthèse, nous nous focaliserons sur les résultats les plus significatifs en pointant les éléments encore discutables ou à améliorer.

Nous proposerons une discussion et des perspectives à ces travaux, en vue de renforcer la robustesse de nos simulations électrothermiques de modules de puissance à base de MOSFET SiC, et de tendre vers la réalisation finale du jumeau numérique le plus réaliste possible. Ceci afin de pouvoir mener une expérimentation virtuelle multiphysique la plus complémentaire possible du processus de conception et de fiabilité des modules de puissance actuels et du futur utilisés pour la consommation d'énergie électrique la plus "soutenable" possible.





# Chapitre 1 : Etat de l'art - Chaîne de traction ferroviaire et modélisation de ses modules de puissance

## 1.1. Chaîne de traction électrique dans le ferroviaire

La chaîne de traction est un terme technique utilisé dans le ferroviaire pour les matériels roulants. Il s'agit du système permettant d'alimenter l'ensemble des systèmes électriques. La chaîne de traction a trois principaux rôles : le premier est de capter l'énergie électrique, le second de convertir l'énergie électrique et le troisième de distribuer l'énergie électrique. Pour ce dernier, on retrouve deux systèmes majeurs : d'une part, le système auxiliaire avec la climatisation, l'éclairage, les freins et les différents appareillages électriques, d'autre part, le système de traction dont le rôle est d'alimenter les moteurs électriques. Cette source d'énergie primaire peut avoir différentes origines :

- Une source d'énergie externe avec les lignes aériennes de contact (caténaire) ou les alimentations par le sol (troisième rail),
- Une source d'énergie interne avec historiquement des génératrices diesel et, de nos jours, des batteries électriques et des systèmes de pile à combustible.

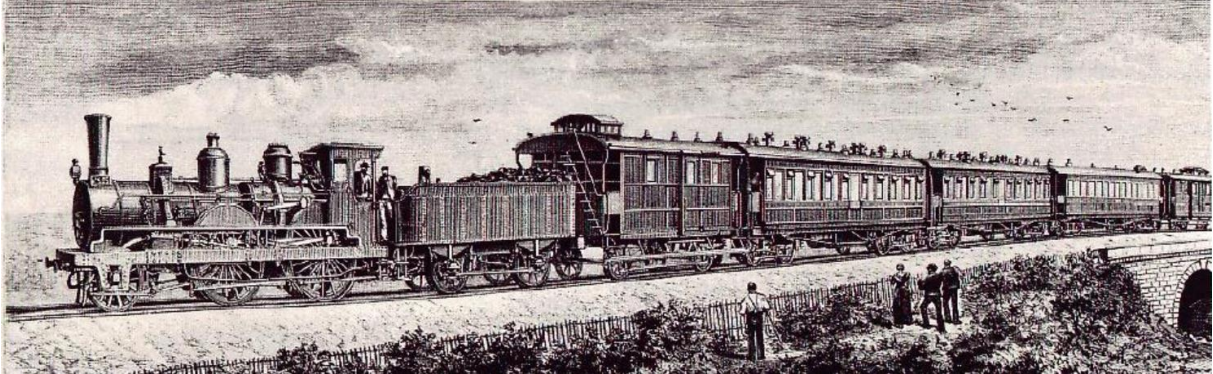
La tension en entrée peut fortement varier en fonction du réseau électrique. En effet, il existe des lignes électrifiées en 1500 V continu, d'autres alimentées par du 25 kV alternatif à 50 Hz ou même du 15 kV en 16⅔ Hz afin d'éliminer les harmoniques de rang 3 présents sur du 50 Hz [PCo1]. En général, la tension de sortie de la chaîne de traction est la même, peu importe la valeur de la tension et son type en entrée. Il faudra alors l'adapter à l'aide de transformateurs, hacheurs, onduleurs, redresseurs, filtres, etc...

### 1.1.1. Historique de la chaîne de traction dans le ferroviaire

L'origine des chemins de fer remonte au milieu du 16<sup>ème</sup> siècle. Ils étaient principalement utilisés dans l'exploitation des mines avec l'extraction de divers minerais. A cette époque, les chariots étaient principalement tractés par des chevaux, il s'agit d'un système de traction dit hippomobile. La traction à vapeur, quant à elle, a régné en maître depuis l'invention de Richard Trevithick au début des années 1800. Les premiers prototypes avaient des problèmes de puissance et d'adhérence au rail. C'est depuis les travaux du français Marc Seguin sur les chaudières tubulaire [CLO3] que la traction à vapeur va



connaître un grand essor qui lui permettra d'être le système de traction roi jusqu'aux années 1950. On pourrait citer de nombreux trains emblématiques tels que l'Orient Express qui a effectué son premier trajet en 1883, reliant Paris et Constantinople. On peut observer à la figure 1.1 une gravure du premier train composé d'un système de chaudières tubulaires.



*Figure 1.1 : Gravure de l'Orient Express de 1883.*

En parallèle, la progression fulgurante de l'énergie électrique et de ses possibilités d'usage dans de multiples domaines a atteint le monde ferroviaire dès les années 1880, avec notamment les travaux de l'inventeur Nikola Tesla sur l'électricité alternative et la machine synchrone, pour ne citer que ces inventions [NT88]. Les premières utilisations de la traction électrique remontent à 1840 avec l'Écossais Robert Davidson qui a le mérite de présenter la toute première petite locomotive fonctionnant sur de vrais rails. Historiquement, le rayonnement de la traction électrique débute réellement à Berlin en 1879 avec la première exposition à destination du grand public d'un petit train électrique transportant des passagers. La locomotive tractant les passagers a été inventée par Werner Von Siemens et Johann Georg Haslke. Comme on peut le voir sur la figure 1.2, ce train n'était qu'un train de démonstration.



Figure 1.2 : Démonstration du train de Siemens et Halske à l'exposition de Berlin en 1879.

Cette démonstration a permis de conquérir l'opinion publique et ainsi de donner naissance aux premiers tramways dans les années 1880. Concernant la traction électrique, de nombreuses périodes d'évolution technologique se sont succédé sur les divers continents. Pour l'Europe, nous retiendrons trois périodes essentielles, liées à trois technologies distinctes.

Les deux premières, le **courant continu** et le **courant monophasé** démarrent globalement leur propre aventure au même moment, dans les années 1900-1920. Deux écoles qui cohabiteront en parallèle durant près de 80 années en produisant des milliers de machines donnant pour la plupart entière satisfaction pour l'exploitation de l'époque. Ces deux technologies sont utilisées principalement avec le moteur à collecteur et le moteur à balais, qui a demandé pour le monophasé de baisser la fréquence à  $16\frac{2}{3}$  Hz afin de s'affranchir de l'effet néfaste des harmoniques de rang trois, présents sur le réseau de distribution 50 Hz. Le défaut majeur de ces technologies a trait à la diversité de l'électrification des réseaux qui oblige la création d'un système de traction par ligne. En effet, à cette époque, l'ensemble complet de la caténaire au moteur est soit continu, soit alternatif, à l'image de la guerre des courants que se sont menés Thomas Edison (courant continu) et Nikola Tesla (courant alternatif) à la fin du 19<sup>ème</sup> siècle et au début du 20<sup>ème</sup> siècle.

Tel ne sera justement pas le cas de la troisième période : celle de la **conversion de l'énergie électrique dans la chaîne de traction**. Ce système autorise de dissocier la caténaire des moteurs de traction, par l'intermédiaire de convertisseurs de tension, courant et de fréquence. Dans un premier temps, on utilise des moteurs à courant continu, même avec les caténaires monophasées. Mais par la suite et grâce à de nombreux progrès en électronique de puissance liés à l'avènement des semi-conducteurs, la chaîne de traction

permet de mettre en œuvre la traction triphasée et le moteur asynchrone qui équipent désormais la plupart des engins modernes du 21<sup>ème</sup> siècle. La conversion électrique a ainsi permis d'uniformiser la locomotive en la faisant circuler sous n'importe quelle caténaire d'Europe. Ceci a eu pour conséquence une importante restructuration de l'industrie aboutissant à une harmonisation des lignes ferroviaires au niveau européen, illustrée par exemple par des projets de recherches communs tels que Shift2Rail [S2R20].

### 1.1.2. Fonctionnement de la chaîne de traction avec conversion d'énergie électrique

Le fonctionnement de la chaîne de traction avec les modules de puissance permettant de réaliser différentes fonctions de conversion de l'énergie électrique sera abordé dans cette partie. Comme explicité dans la partie précédente, il existe deux types de traction électrique. La première, dite « autonome », que l'on peut observer à la figure 1.3, est composée d'une source d'énergie interne.

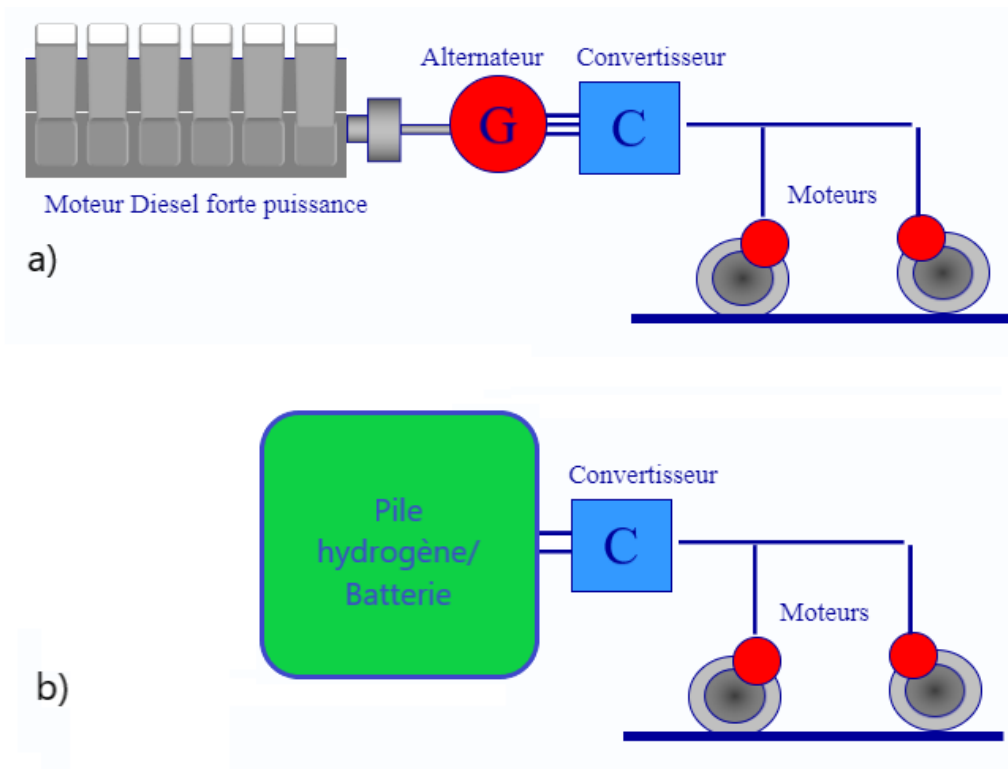


Figure 1.3 : Systèmes de traction ferroviaire autonomes.  
A) Traction diesel ; b) « Green » traction.

Il existe deux principaux systèmes de traction ferroviaire autonome. Le premier est basé sur l'utilisation de moteurs diesel qui vont alimenter les convertisseurs de puissance par l'intermédiaire d'un alternateur. Ce système est schématisé sur la figure 1.3 a) et est principalement répandu sur des lignes de grandes distances dans les endroits dépourvus

d'alimentation par caténaire. Sur la figure 1.3 b) on voit le second système qui tend à être de plus en plus répandu dans les zones sans caténares afin de remplacer les systèmes de traction diesel actuels et de se déployer sur de nouvelles zones en réduisant l'impact écologique comparativement aux autres systèmes de traction. Le système de traction avec convertisseur d'énergie électrique peut également transformer de l'électricité provenant d'une source d'alimentation externe afin d'alimenter les auxiliaires et les moteurs électriques. Il existe deux principales technologies pour capter l'alimentation électrique externe, comme illustré figure 1.4.

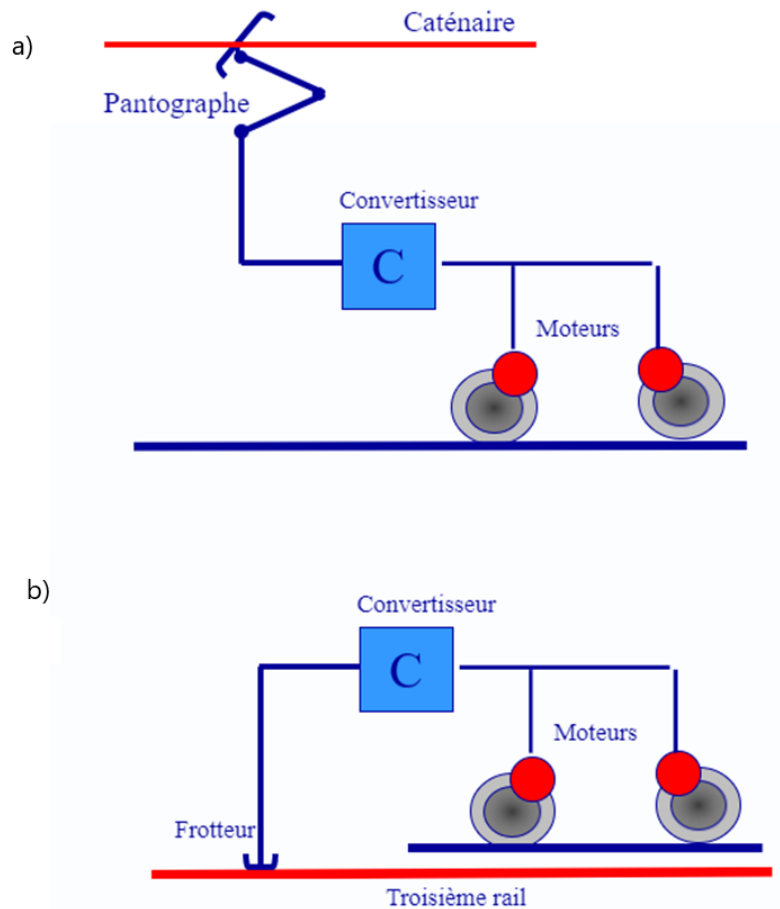


Figure 1.4 : Système de traction ferroviaire avec alimentation externe. a) Alimentation par voie aérienne ; b) Alimentation par le sol.

Sur la figure 1.4 a), on peut voir le schéma de principe du système d'alimentation aérien qui est le système le plus répandu en France. Ce système est rendu possible par le contact entre la caténaire (alimentation) et le pantographe (train) [PJA12], [MLBo6]. Une fois l'alimentation électrique fournie dans le train, elle est convertie par différents modules de puissance et transformateurs composant le convertisseur afin d'alimenter et piloter les moteurs de traction. La figure 1.4 b), quant à elle, illustre la technologie d'alimentation par le sol principalement utilisée dans les métros et certains tramways. Le contact entre le troisième rail (alimentation) et le train se fait avec l'aide d'un frotteur qui assure le bon

contact électrique [PCo<sub>3</sub>]. Le principe de conversion d'énergie est identique à celui par voie aérienne.

Le système permettant la conversion ainsi que le pilotage des moteurs de traction est appelé convertisseur et il est principalement composé de modules de puissance qui auront pour tâche d'assurer diverses fonctions telles que la fonction onduleur, hacheur ou redresseur par exemple. Le module de puissance sera détaillé dans la prochaine partie.

## **1.2. Modules de puissance**

Dans l'industrie ferroviaire, les modules de puissance sont utilisés pour réaliser différentes fonctions de conversion d'énergie. Il existe trois utilisations fortement répandues dans la conception de coffre de traction dans le ferroviaire : la première est la fonction onduleur, la seconde la fonction hacheur et la dernière est la fonction onduleur de type Pont Monophasé à Commutation Forcée (PMCF). Ces trois fonctions seront détaillées dans cette partie.

### **1.2.1. Répartition des modules de puissance dans l'industrie**

De nos jours, les modules de puissance basés sur l'utilisation de semi-conducteurs se sont généralisés dans nombre d'applications domestiques et industrielles. Il existe plusieurs technologies allant de faibles courants et faibles tensions commutés jusqu'à des technologies pouvant commuter des courants de plusieurs milliers d'ampères à des tensions pouvant aller jusqu'à la dizaine de milliers de volts. Comme on peut le voir sur la figure 1.5, en fonction du niveau de puissance commuté, les modules de puissance peuvent adresser de nombreux domaines.

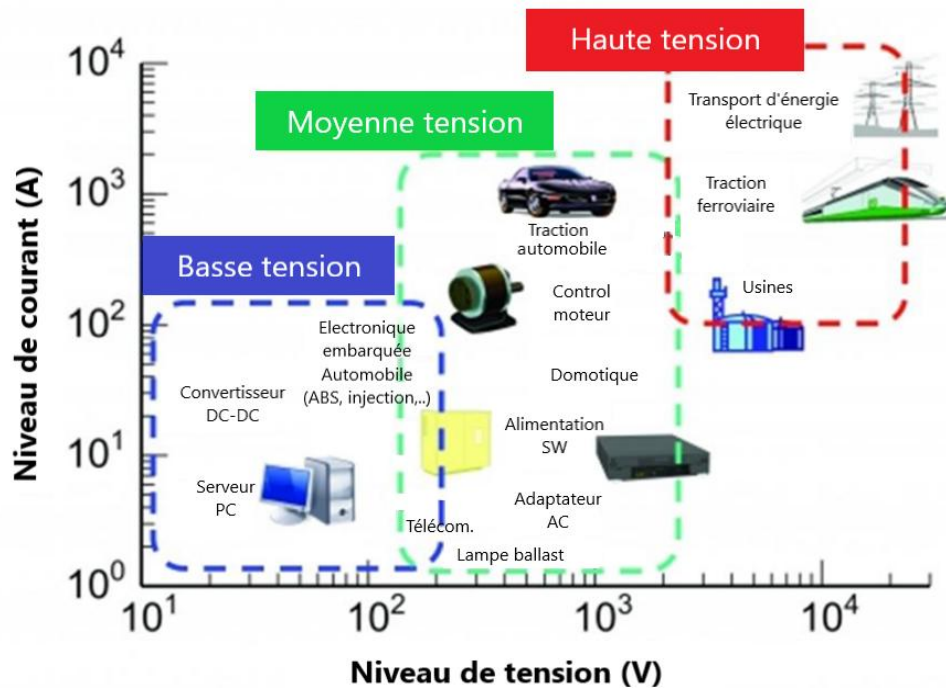


Figure 1.5 : Utilisation des modules de puissance en fonction de leurs puissances (Formation interne Alstom).

Les modules de puissance sont fortement ancrés dans l'électronique de nos équipements quotidiens avec, par exemple, l'alimentation des serveurs informatiques et de l'électronique embarquée dans l'automobile, qui sont des applications dites de basse tension. Avec des tensions allant de la centaine de volts aux milliers de volts, il existe de nombreuses autres applications telles que la traction électrique automobile ou même les télécommunications. Pour des tensions allant du millier de volts à plusieurs dizaines de milliers de volts, on retrouve des applications dans la traction ferroviaire mais aussi dans le transport de l'énergie électrique.

Dans la prochaine partie, nous verrons l'évolution de la technologie des modules de puissance qui a mené à l'utilisation décrite à la figure 1.5.

### 1.2.2. L'évolution des technologies basées sur les semi-conducteurs de puissance

Les semi-conducteurs sont devenus aujourd'hui les matériaux indispensables à la réalisation des composants électroniques de nos applications personnelles et industrielles. Cependant, la faisabilité et la maturité technologique de ces structures est relativement récente, à peine une soixantaine d'années. C'est en 1833 que Michael Faraday remarque l'augmentation de la conductivité dans certains matériaux en fonction de la hausse de température, alors que dans les conducteurs classiques tels que le cuivre, la résistivité augmente avec la température [TJo5]. Plus tard, les semi-conducteurs vont connaître de nombreuses avancées, jusqu'à la création de l'un des premiers transistors en silicium par Gordon Teal pour le compte de la société Texas Instrument en 1958. Le but premier est de



créer un interrupteur sans action mécanique en utilisant les propriétés physiques des semi-conducteurs [SST51]. Pour qu'un matériau semi-conducteur passe de l'état d'isolant à celui de conducteur électrique, on peut appliquer un apport d'énergie électrique sur la borne de commande du composant.

Dans les années 60, à la suite de cette création de commutateur à l'état solide, nous sommes entrés dans l'industrialisation massive des semi-conducteurs. Comme on peut le voir sur la figure 1.6, depuis les années 60, les technologies basées sur le silicium n'ont cessé de se perfectionner.

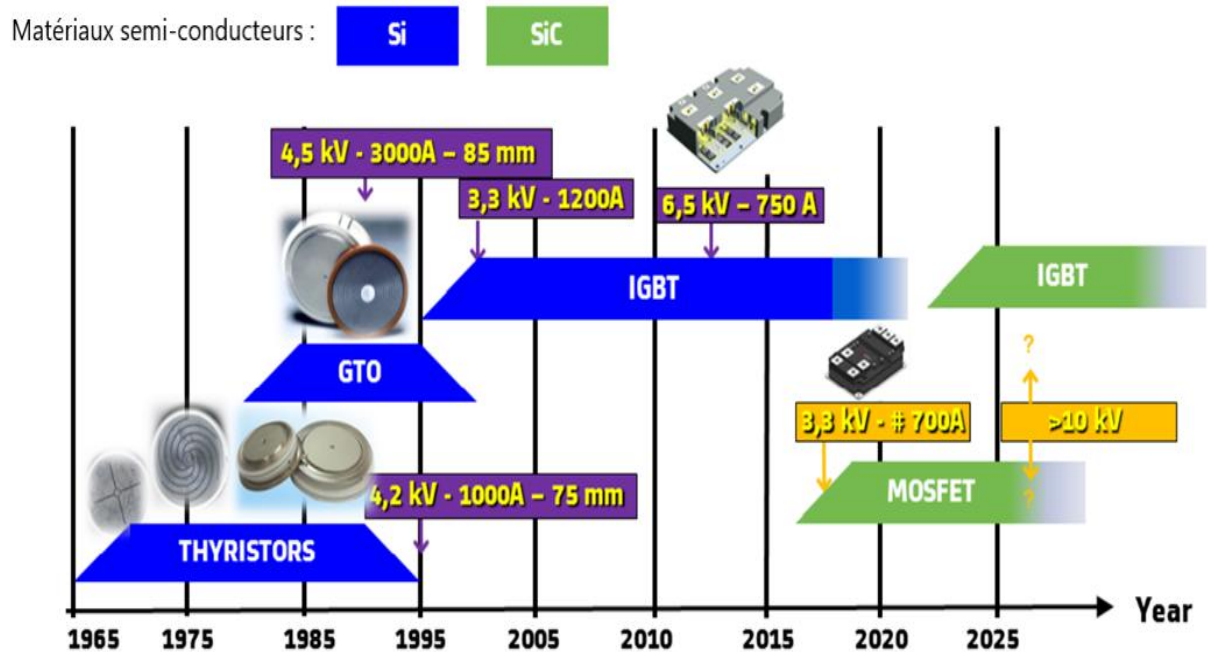


Figure 1.6 : Evolution des modules de puissance dans le temps.

Dans un premier temps, est apparue l'utilisation des thyristors [WM71] qui permettent le fonctionnement des modules de puissance jusqu'à 4,2 kV pour 1000 A de courant. Puis, dans les années 80, est apparue la technologie thyristors GateTurnOff (GTO) [ST93] qui a permis d'atteindre des tensions d'utilisation de 4,5 kV pour des courants pouvant atteindre 3000 A. Par la suite, des transistors bipolaires à grille isolée (IGBT) ont été intégrés dans les modules de puissance conçus par Alstom avec des tenues en tension allant jusqu'à 6,5 kV. C'est notamment à l'aide de cette technologie qu'Alstom a battu l'ancien record de vitesse sur rail avec le TGV français en 2007 avec une vitesse enregistrée à 574,8 km/h. De nos jours, avec l'apparition des technologies à base de carbure de silicium (SiC), il y a une utilisation de plus en plus importante des transistors à effet de champ à grille isolée MOSFET SiC (Metal Oxide Semiconductor Field Effect Transistor). Cela s'explique par une tenue en température bien plus importante allant jusqu'à 200°C pour le carbure de silicium contre 150°C avec les technologies à base de silicium. Les MOSFET SiC sont également plus compacts que leurs prédécesseurs et permettent une réduction des pertes en commutation en diminuant les temps de commutation. Cette technologie prometteuse pour le domaine

de la traction ferroviaire sera le sujet central de ce mémoire avec notamment l'étude des phénomènes physiques mis en jeu lors d'une phase de court-circuit.

### 1.1.3. Déploiement au sein d'Alstom

Pour Alstom, un des principaux leaders dans le domaine ferroviaire, l'utilisation principale des modules de puissance se fait dans les coffres de traction à convertisseur interne. En effet, avec le contexte économique actuel, le ferroviaire tend à s'harmoniser de plus en plus au niveau européen. Pour ce faire, l'industrie ferroviaire favorise la création de chaînes de traction capables de s'adapter aux différentes sources d'alimentation externes qui sont l'héritage historique des différentes régions pour l'Europe.

La crise climatique actuelle tend à également favoriser la traction électrique qui est moins émettrice en CO<sub>2</sub>. Par conséquent, les chaînes de traction autonomes utilisant des moteurs diesel tendent à être remplacées par des batteries électriques ainsi que des piles à combustible. Afin de rendre la démarche cohérente, il est important de créer des centres de recharge de batteries et de piles à hydrogène reposant uniquement sur la production d'énergie renouvelables.

Comme déjà énoncé plus tôt, les modules de puissance sont utilisés, dans la chaîne de traction ferroviaire, pour majoritairement réaliser trois principales fonctions qui sont représentées à la figure 1.7.

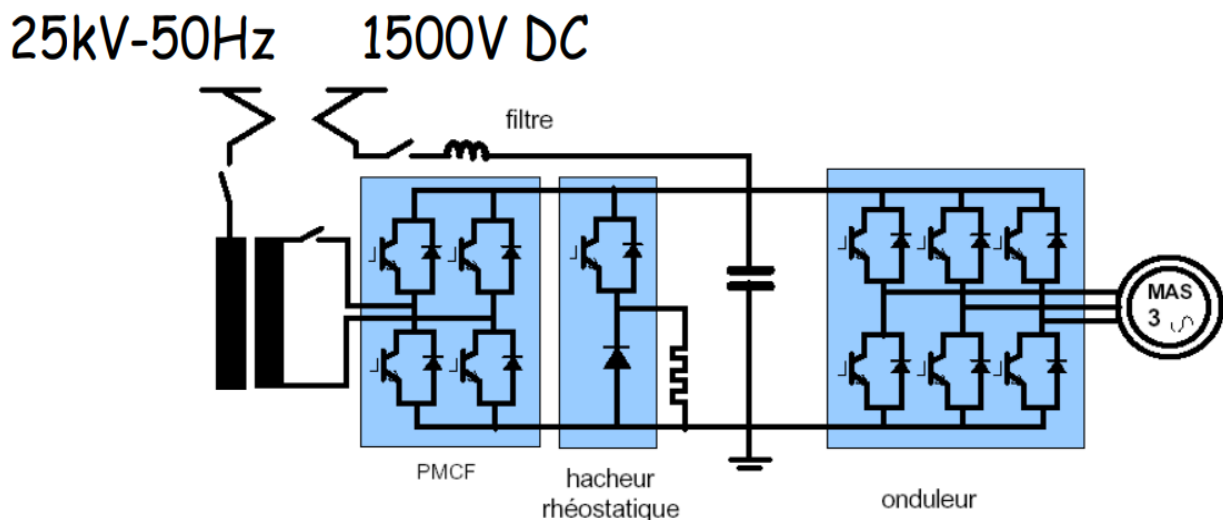


Figure 1.7 : Schéma électrique général d'un coffre de traction ferroviaire.

Dans l'exemple illustré dans cette figure, il s'agit d'un coffre de traction électrique bi tension avec alimentation externe. La première source d'alimentation est une tension alternative qui est abaissée à l'aide d'un transformateur haute tension. La seconde source d'alimentation est une alimentation continue liée au train par l'intermédiaire d'une inductance de filtrage afin d'assurer la propreté du signal d'entrée. Dans cette configuration, les modules de puissance sont utilisés pour réaliser la fonction PMCF (Pont



redresseur Monophasé à Commutation Forcée) [JF13]. Cette fonction peut être réalisée par des MOSFET comme illustré sur la figure 1.8.

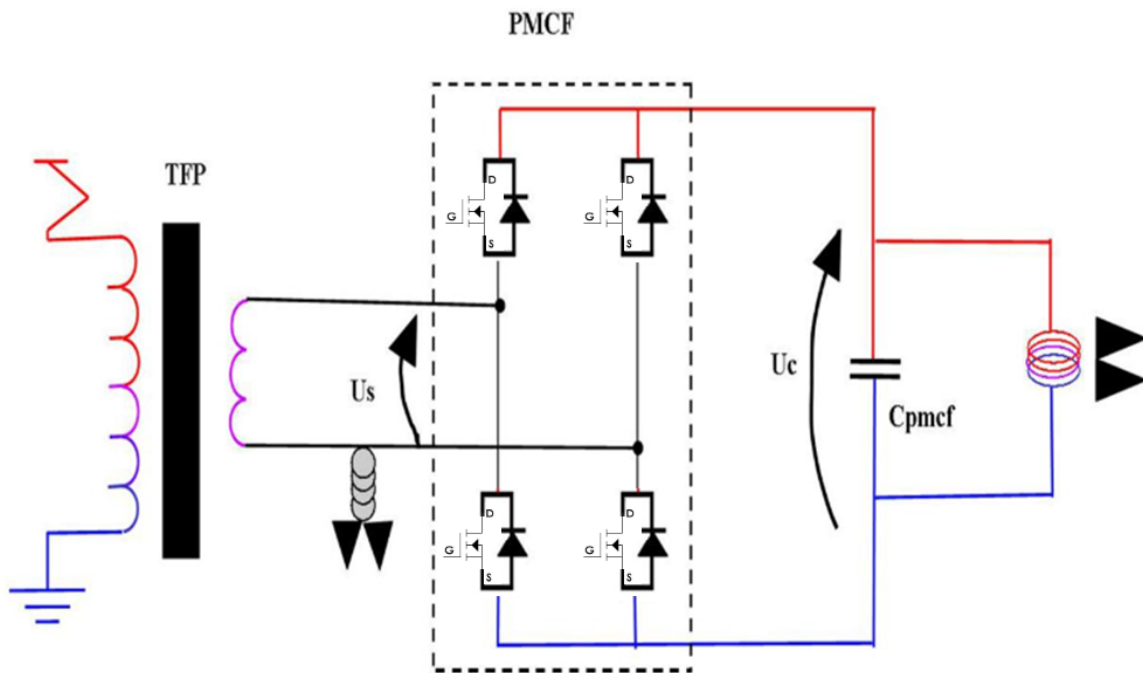


Figure 1.8 : Schéma électrique général du PMCF.

En connectant les modules de puissance en parallèle, le PMCF peut commuter de fortes valeurs de courant. Dans la traction ferroviaire, le PMCF peut servir à réaliser différentes opérations. La première est de délivrer une tension continue en sortie, la seconde est de maintenir le facteur de puissance proche de l'unité. Le PMCF permet également de diminuer les courants harmoniques renvoyés en ligne et de compenser l'instabilité basse fréquence du réseau d'alimentation (par exemple, 25 kV 50 Hz). Lors de l'utilisation de source de tension continue, les convertisseurs sont utilisés pour assurer l'unidirectionnalité du courant en traction. On peut également utiliser le PMCF pour le freinage électrique en récupération ou rhéostatique en cas de perte de la tension caténaire ou de disjonction.

Les modules de puissance peuvent également être utilisés pour réaliser la fonction hacheur abaisseur ou élévateur de tension. En effet, le hacheur est un convertisseur permettant l'obtention d'une tension à valeur moyenne réglable à partir d'une source de tension continue. Dans notre exemple, le hacheur est utilisé uniquement pour assurer la fonction de freinage rhéostatique. Sur la figure 1.9, on peut observer le schéma de principe général du fonctionnement d'un hacheur.

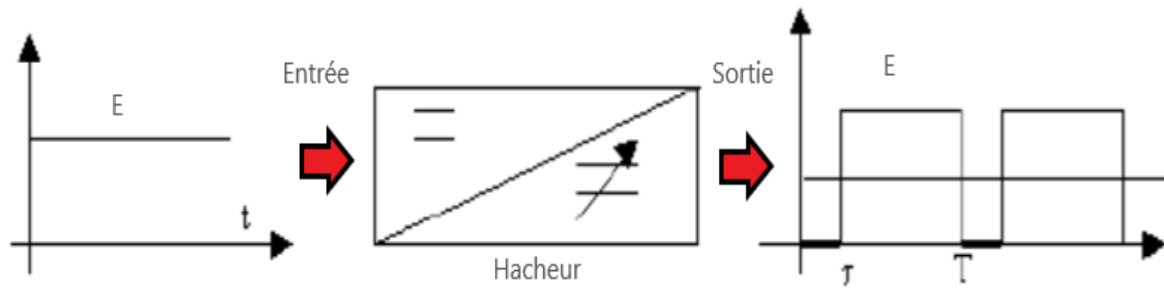


Figure 1.9 : Schéma de principe de fonctionnement du hacheur.

La tension d'entrée vaut dans cet exemple  $E$  et va être pilotée par le hacheur en oscillant entre la valeur  $E$  et  $0$  V. La valeur moyenne de la tension de sortie dépend de l'équation 1.1.

Équation 1.1 : 
$$\tau = \alpha T$$

Le hacheur permet ainsi d'être utilisé pour augmenter la tension de sortie ou la diminuer en fonction du coefficient  $\alpha$ . Dans la traction ferroviaire, cette particularité confère au hacheur la possibilité d'écarter la tension d'entrée DC. Le hacheur est ainsi principalement utilisé pour le freinage électrique [AH10].

Pour alimenter les moteurs de traction, la dernière fonction principale des modules de puissance dans un coffre de traction ferroviaire est la fonction onduleur à Modulateur de Largeur d'Impulsion (MLI) [TSK16]. L'onduleur va être utilisé principalement dans le pilotage des moteurs triphasés. En effet, il permet de commuter une tension continue en alternant avec la commutation des étages du haut et des étages du bas d'un bras onduleur, comme on peut le voir sur la figure 1.10, avec l'alimentation des trois phases du moteur triphasé déphasé de  $120^\circ$  entre elles.

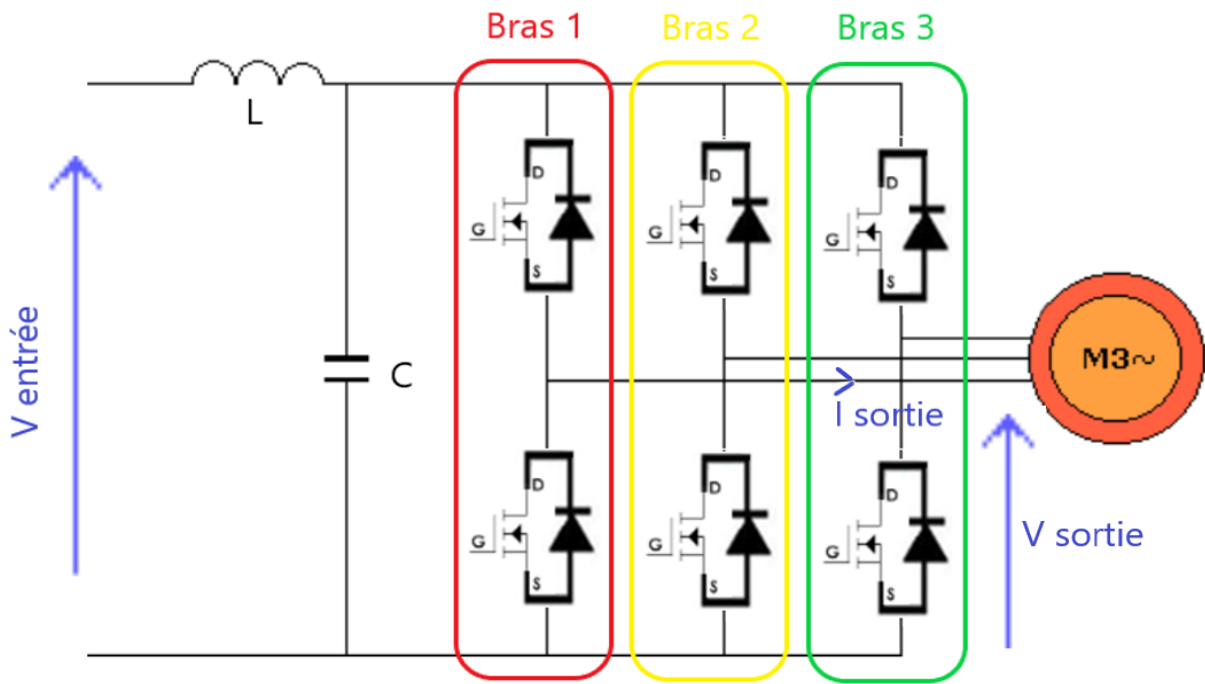


Figure 1.10 : Schéma de principe de fonctionnement de l'onduleur triphasé.

Dans le schéma de l'onduleur triphasé, on trouve en amont un filtre LC permettant de lisser le courant en supprimant certaines harmoniques. Ensuite, on peut voir trois bras d'onduleur qui vont alimenter chaque phase du moteur avec une tension alternative contrôlée par les modules de puissance. Dans cet exemple, le moteur est piloté par des MOSFET qui vont réaliser la fonction interrupteur du haut et du bas dans chaque bras. Nous allons voir comment le signal est traité dans un bras onduleur. Dans la figure 1.11, les variations temporelles de la tension d'entrée ( $V_{\text{entrée}}$ ), de la tension de sortie ( $V_{\text{sortie}}$ ) ainsi que du courant de sortie ( $I_{\text{sortie}}$ ) d'un bras onduleur sont présentées en concordance de temps.

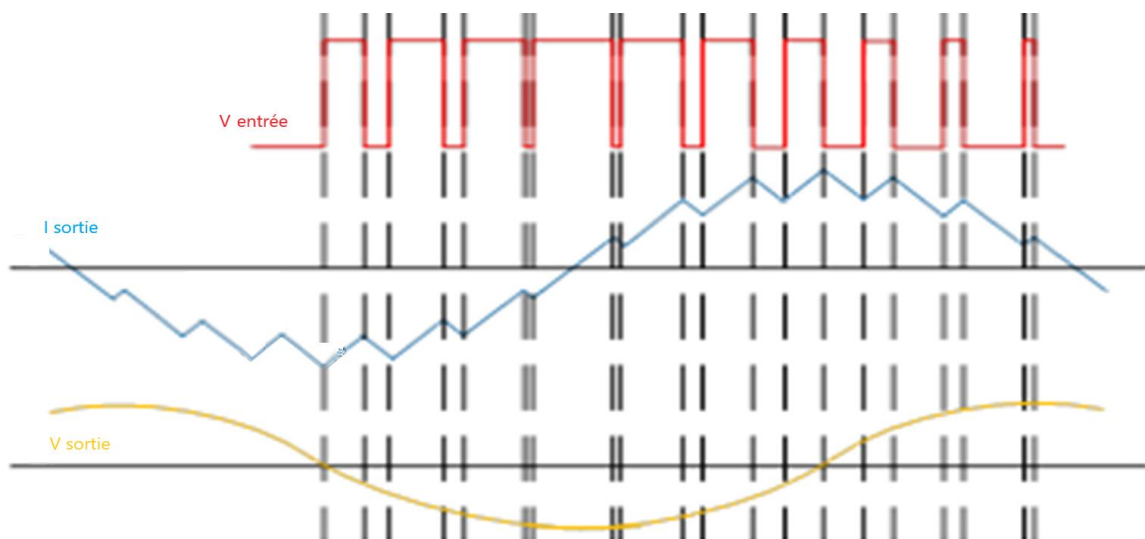


Figure 1.11 : Schéma de principe de fonctionnement du hacheur.

La tension d'entrée est représentée en rouge, on peut observer qu'elle est composée de phases d'ouvertures et de fermetures du MOSFET. En pilotant la commutation des MOSFET, l'onduleur recrée en sortie un courant sinusoïdal qui sera filtré par une inductance avant d'alimenter l'une des phases du moteur alternatif triphasé. A travers les fonctions PMCF, hacheur et onduleur de la chaîne de traction ferroviaire, les modules de puissance sont grandement utilisés. Cela rend ces composants particulièrement cruciaux pour la conception des chaînes de traction ferroviaire, par conséquent il existe des procédés de validation des modules de puissance en phase de conception et en phase de validation finale par essai afin de déterminer le choix des composants en fonction du projet.

Le procédé global ainsi que les besoins de simulation numérique pour les phases de conception seront abordés dans la prochaine partie.

### 1.2.3. Processus de validation des modules de puissance

Au sein des équipes Alstom, une procédure de validation des modules de puissance existe afin de vérifier leurs bons fonctionnements dans l'environnement des futurs coffres de traction. Dans ce mémoire, nous allons nous concentrer sur huit étapes de validation du composant décrites par le tableau 1.1.

Tableau 1.1 : Processus de validation des modules de puissance.

	Conception	Validation
<b>Inductance de boucle (LS)</b> (1)	<b>Simulations</b> <i>Processus de simulation mature</i>	<b>Essais</b>
<b>RB SOA (MOS)</b> (2)	<b>Essais/Simulations</b> <i>Processus de simulation en cours d'étude</i>	<b>Essais</b>
<b>RR SOA (Diode)</b> (3)	<b>Essais/Simulations</b> <i>Processus de simulation en cours d'étude</i>	<b>Essais</b>
<b>Court-circuit</b> (4)	<b>Essais</b> <i>Aucun processus de simulation</i>	<b>Essais</b>

Les quatre premières étapes se situent pendant la phase de conception du coffre de traction. En d'autres termes, les composants et l'environnement électrique du coffre de traction sont en plein développement. De ce fait, certaines hypothèses vont être prises sur l'environnement électrique des modules de puissance afin de pré valider le composant avant de réaliser les essais de validation dans le système complet.

La première étape consiste à déterminer l'inductance de boucle des modules de puissance afin de déterminer la bonne implémentation des composants dans l'environnement électrique du coffre. Cette étape est réalisée par simulation numérique à

l'aide de la méthode des éléments finis. Le fonctionnement de ce type d'outil de simulation numérique sera détaillé plus tard dans ce chapitre.

La deuxième et la troisième étape consistent à déterminer un profil de courant et de tension du module au moment du blocage et de le comparer à l'aire de sécurité du transistor et de la diode. Ces aires de sécurité sont garanties par les fabricants par un essai au point maximal pour 100 % des composants. On peut voir sur la figure 1.12 un exemple des aires de sécurité.

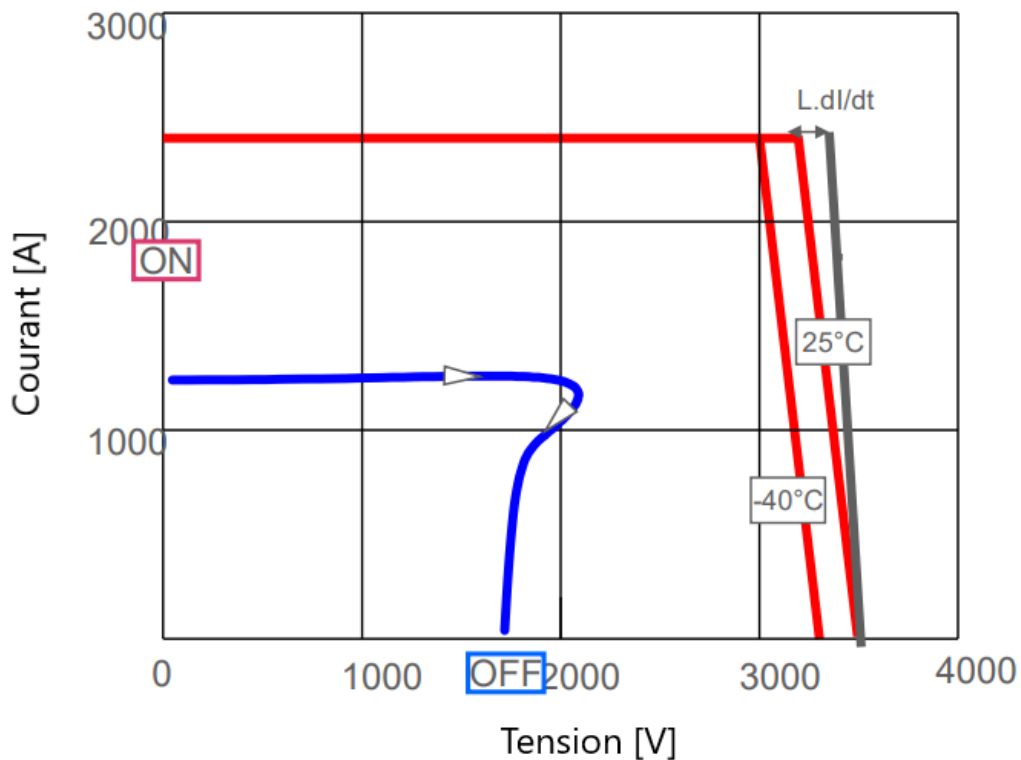


Figure 1.12 : Exemple d'aires de sécurités (Safe Operation Area).

Les essais consistent à mesurer le courant et la tension du composant au moment du blocage. Ici, les résultats de mesure sont représentés en bleu. Afin de valider le composant, il faut s'assurer que la courbe bleue reste dans les gabarits représentés ici en rouge, pour tous les niveaux de température ambiante. Dans le cas de la validation du transistor, l'étape de validation se nomme RBSOA (Reverse Biased Safe Operating Area). Quant à elle, l'étape trois de validation du comportement de la diode au blocage se nomme RRSOA (Reverse Recovery Safe Operating Area). La dernière étape de validation de la conception consiste à valider la SOA du court-circuit du composant ainsi que des essais de validation de fiabilité dans des conditions de court-circuit à différentes valeurs de température.

Par la suite, ces quatre étapes de validation vont être répétées avec la forme définitive des composants du coffre de traction. Cette dernière campagne d'essai est celle qui valide le bon fonctionnement des modules de puissance. Cependant, Alstom tend vers le déploiement de méthodologies de simulation pouvant remplacer certains essais dans la phase de conception. Le but étant de pré valider numériquement les composants afin de

valider dès le premier essai les composants dans les phases de validation finale. Il existe des axes de recherches sur la validation numérique des trois premières étapes de la phase de conception.

C'est dans ce contexte qu'il est apparu intéressant de développer une méthodologie de simulation pouvant prédire le comportement en court-circuit des modules de puissance et notamment sur la dernière génération de module de puissance MOSFET SiC. Pendant une phase de court-circuit, le composant se trouve dans une utilisation critique soumise à de forts niveaux de courant et à une hausse importante de la température interne des puces MOSFET SiC. C'est pourquoi il nous apparaît primordial d'établir un modèle comportemental de composants MOSFET à partir de caractérisations électriques préliminaires et dédiées, comme nous le verrons dans les chapitres 2 et 3 de ce mémoire.

Le projet Shift2Rail, regroupant les principaux acteurs du ferroviaire a pour objectif une harmonisation des systèmes de traction ferroviaire sur le sol européen. Ce projet contribue fortement à la possibilité de tendre vers de la validation numérique dans des phases de conception. C'est pourquoi il sera largement détaillé dans la prochaine partie.

#### **1.2.4. Projet Shift2Rail**

L'augmentation de la demande de trafic, la sécurité de l'approvisionnement énergétique et le changement climatique sont quelques-uns des grands problèmes auxquels l'Union Européenne (U.E) et le reste du monde sont confrontés. Pour relever ces défis, le secteur ferroviaire devra assumer une part plus importante de la demande de transport au cours des prochaines décennies. Afin de l'aider dans cette tâche, la Commission Européenne travaille à la création d'un espace ferroviaire européen unique (EFEU) et a encouragé un transfert modal de la route vers le rail afin de mettre en place un système de transport européen plus compétitif et plus économe en ressources. Cependant, la part du rail sur les marchés européens du transport de marchandises et de passagers n'est toujours pas satisfaisante.

La recherche et l'innovation (R&I) de l'U.E aide donc le rail à jouer un rôle nouveau et plus large sur les marchés mondiaux des transports, à la fois en s'attaquant aux problèmes urgents à court terme qui pèsent sur les opérations commerciales du rail, et en aidant le secteur à acquérir une position plus forte sur le marché. L'objectif de Shift2Rail est de favoriser l'introduction sur le marché de meilleurs trains (plus silencieux, plus confortables, plus fiables), qui fonctionnent sur une infrastructure de réseau ferroviaire innovante de manière fiable dès le premier jour de mise en service, à un coût de cycle de vie inférieur, avec une capacité accrue pour faire face à la demande croissante de mobilité des passagers et des marchandises. Tout cela est développé par des entreprises européennes, ce qui accroît leur compétitivité sur le marché mondial. Shift2Rail contribue également au paradigme du transfert modal pour attirer les usagers vers le rail. Pour les passagers européens, cela représente plus d'options de voyage, plus de confort et une meilleure

ponctualité. Pour les transitaires/expéditeurs, le fret ferroviaire offre une option d'expédition plus rentable, plus ponctuelle et plus traçable.

Le projet Shift2Rail comporte plusieurs sous projets spécifiques. L'un d'eux est appelé Work Package 5 (WP5) et traite de sujets liés à de la certification virtuelle. Le WP5 comprend des activités tournées vers l'avenir, qui s'attaquent à des nouvelles technologies perturbatrices et effectuent des recherches exploratoires, ce qui accélérera le rythme de l'innovation radicale des systèmes. Les activités du WP5 ont pour objectif de définir les bases d'une approche systémique intégrée, en reconnaissant la nature du système à aborder dans son intégrité afin d'apporter les changements transformationnels permis par la numérisation et l'automatisation. Cela nécessite une compréhension des phénomènes physiques ainsi que l'interaction des différentes composantes de la chaîne de traction et une bonne appréhension de la réglementation et des normes ferroviaires. Cette approche peut permettre de réaliser une nouvelle série d'analyses de rentabilité et, potentiellement de nouveaux services mettant en œuvre un nouveau système d'architecture du système et une nouvelle façon de partager les données. Cela se traduira par des avantages et des performances accrues qui pourraient l'emporter sur toute préoccupation relative aux coûts de migration vers une nouvelle façon de concevoir la chaîne de traction. Néanmoins, l'ambition du WP5 traitant de certification virtuelle est également de suivre l'évolution au-delà du secteur ferroviaire et de s'attaquer à la manière dont cette toute nouvelle manière de développer des produits pourrait être introduite et adoptée dans le secteur ferroviaire.

Les projets de ce programme d'innovation se concentrent donc sur la recherche exploratoire et étudient les façons dont les innovations perturbatrices, telles que la validation numérique et l'intelligence artificielle, peuvent être intégrées dans le secteur ferroviaire. Cette recherche a pour objectif de favoriser l'innovation et, deuxièmement, de s'assurer que tous les aspects de l'introduction de ces innovations dans le rail soient pris en compte afin d'en tirer pleinement parti. La validation de ces objectifs passe initialement par la numérisation des services, des opérations et de la production ferroviaires, ainsi que par les technologies ayant un impact sur les concepts de maintenance.

Dans la chaîne de traction ferroviaire, les modules de puissance ont un fort impact sur la durée de vie du système ce qui en fait un sujet privilégié dans le cadre de ce projet. Le développement massif de la technologie des modules de puissance composés de MOSFET SiC permet d'augmenter la rentabilité énergétique de la chaîne de traction en diminuant les pertes par commutation des modules. Cette caractéristique rend nécessaire le développement d'une méthodologie de simulation pour la validation lors des phases de court-circuit, d'autant plus que les composants SiC sont très sensibles à ces phases et voient leur durée de vie diminuer en fonction du nombre de courts-circuits rencontrés [HD20].

Ce sujet relève de la fiabilité des nouveaux composants de puissance, ce qui nécessite une compréhension des phénomènes physiques mis en jeu lors du court-circuit d'un module de puissance MOSFET SiC. Dans la prochaine partie nous verrons les caractéristiques de ce type de composant.

### **1.3. Le transistor MOSFET SiC**

De nos jours, les composants de puissance qui tendent à être les plus répandus dans la traction ferroviaire sont les Métal-Oxyde-Semiconductor-Field-Effect-Transistor à Carbure de Silicium (MOSFET SiC), bien que cette technologie soit relativement récente dans cette industrie (2015-2020). C'est la raison pour laquelle nous allons voir et rappeler les caractéristiques de cette technologie dans cette partie.

#### **1.3.1. Caractéristique du transistor MOSFET SiC**

Le transistor de puissance MOSFET, initialement en silicium, est apparu sur le marché des composants discrets en 1976. Depuis, son utilisation dans le domaine de l'électronique de puissance a fortement progressé. Les transistors MOS utilisés en commutation (électronique de puissance) sont principalement à structures verticales. Contrairement au transistor bipolaire où la conduction est assurée par des porteurs minoritaires, le MOSFET est un dispositif unipolaire où la conduction se fait par porteurs majoritaires, ce qui en fait un composant permettant des commutations plus rapides que le transistor bipolaire, toutes choses égales par ailleurs. Actuellement, le domaine d'utilisation des MOSFET s'étend jusqu'à une tension d'environ 1000 V et un courant pouvant aller jusqu'à 1000 A. Le dispositif MOSFET en Carbure de Silicium SiC présente d'autres avantages tels qu'une impédance d'entrée élevée et une commande plus agile par la grille isolée.

La fréquence de commutation nominale peut également être plus élevée car les phénomènes de Latch-Up dynamique sont diminués [RB15] par rapport aux technologies utilisant des transistors IGBT (Insulated-Gate-Bipolar-Transistor). La grande vitesse de commutation est également liée à l'absence de stockage des porteurs minoritaires [MB17]. Le MOSFET est soumis à une augmentation de la résistance à l'état passant lorsque la température augmente, c'est ce que l'on appelle un comportement électrothermique positif qui empêche l'emballement thermique. Par conséquent, sur un plan statique, la mise en parallèle de ce type de composant présentera peu de contraintes grâce à cette autorégulation thermique.

Ce composant est cependant généralement cantonné à des applications relativement basse tension, car plus son calibre en tension est important, plus sa résistance à l'état passant augmente. Comme on peut le voir sur la figure 1.13 issue des données de SEMIKRON, les différentes technologies sont présentées selon les tensions et courants admissibles.



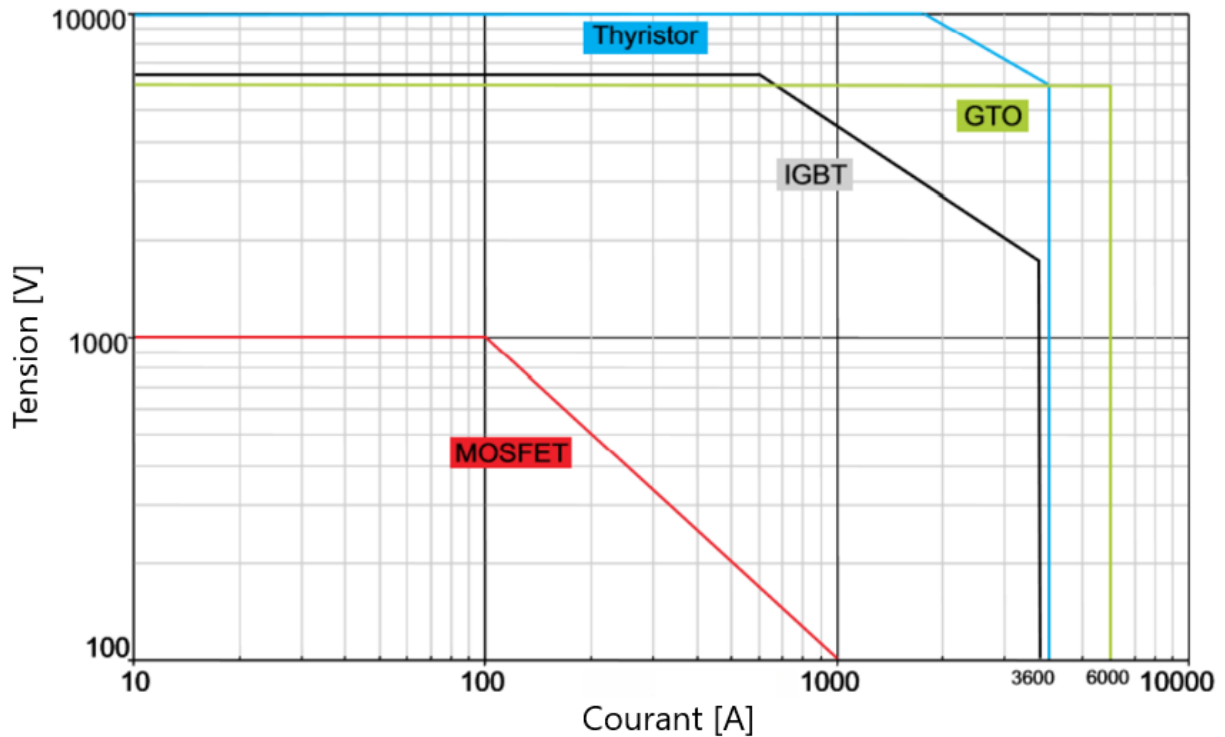


Figure 1.13 : Utilisation des technologies de modules de puissance en fonction du courant et de la tension admissible.

Les modules de puissance utilisant la technologie des transistors IGBT couvrent une gamme de tension/courant plus vaste. Les MOSFET sont cependant très intéressants notamment avec l'apparition des MOSFET SiC qui, outre la possibilité d'un pilotage haute fréquence, permet aussi d'être utilisés pour de hautes températures (200° C) tout en limitant la consommation d'énergie comparativement aux IGBT.

Les modules de puissance MOSFET sont composés de plusieurs composants élémentaires qui sont mises en parallèle afin d'obtenir de fortes densités de courant. La structure élémentaire comprend deux régions importantes, la région de drift  $N^-$  permettant la tenue en tension, ici en carbure de silicium (SiC), et la région du canal en contact avec les couches de type P, de type  $N^+$  et l'oxyde de grille permettant de contrôler l'état passant ou bloqué du composant. En l'absence d'une tension entre grille et source, la surface de type P joue le rôle d'un isolant en évitant toute circulation de courant entre drain et source. La figure 1.14 présente une vue en coupe d'une cellule élémentaire de MOSFET SiC vertical et explique son principe de fonctionnement.

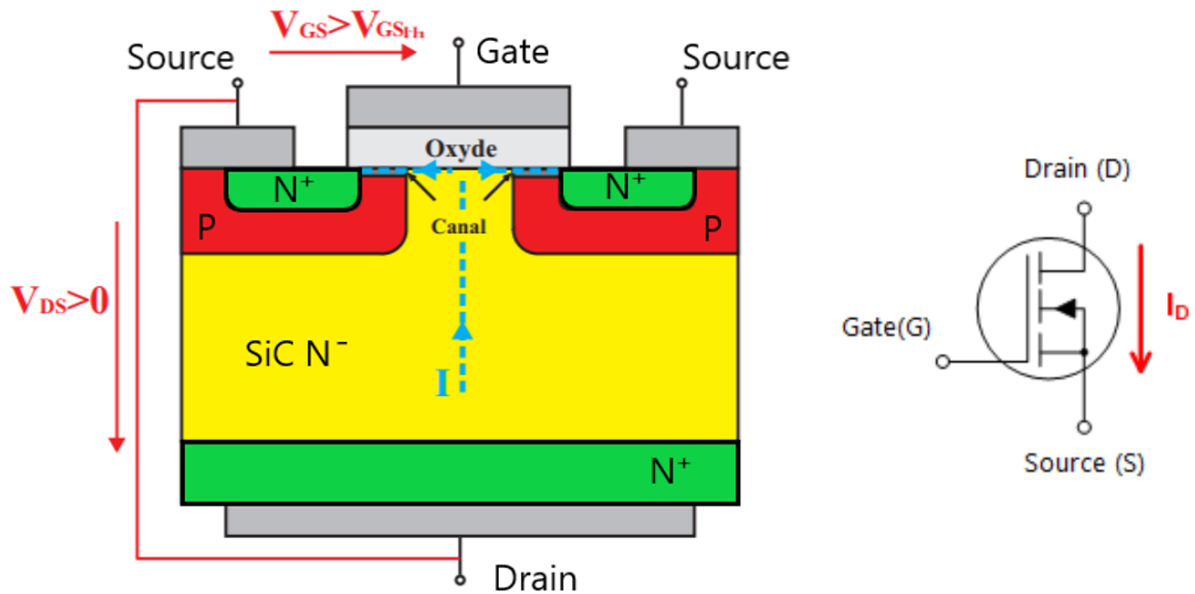


Figure 1.14 : Vue en coupe d'une cellule élémentaire de MOSFET SiC vertical (à gauche) et schéma d'une puce MOSFET SiC (à droite).

Si une tension  $V_{GS}$  supérieure à la tension de seuil du composant  $V_{GSth}$  est appliquée, un canal de conduction de type N va se former le long de l'oxyde de grille sous l'effet d'un champ électrique appliqué à la grille, ce qui va permettre de relier le drain et la source. La mise en conduction de la grille reste quasiment nulle grâce à l'oxyde de grille isolée. Néanmoins, l'oxyde de grille reste la partie la plus sensible du MOSFET SiC en termes de fiabilité. Ce problème est lié à la faible valeur de la barrière entre la bande de conduction du SiC et la bande de conduction de l'oxyde tel que l'on peut voir sur la figure 1.15 issue de la littérature [HSKY12].

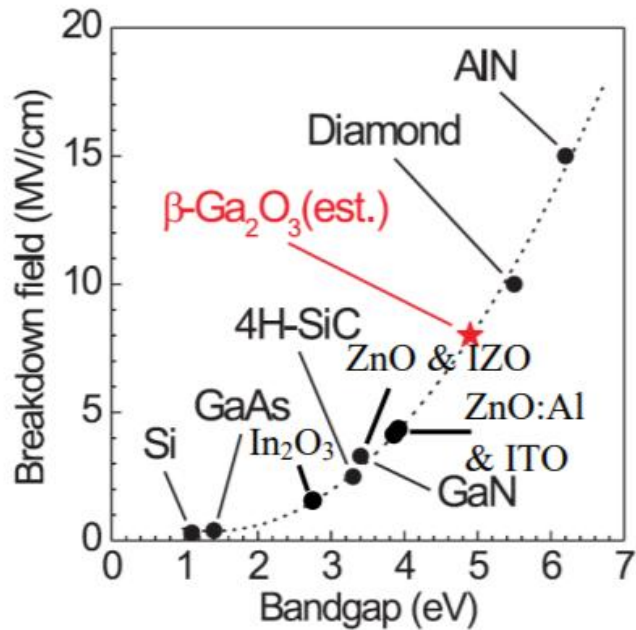


Figure 1.15 : Energie du gap en fonction de la tension de claquage des principaux semi-conducteurs [HSKY<sub>12</sub>].

Cette limitation conduit à une mobilité des porteurs très faible dans le canal d'inversion ce qui augmente la résistance à l'état passant. Par conséquent, la faible épaisseur de l'oxyde de grille dans les MOSFET SiC en plus du fort champ électrique, fragilise davantage la grille et réduit sa fiabilité. Cette particularité rend le composant très sensible aux courts-circuits. Bien que fragile, les caractéristiques du MOSFET SiC lui permettent d'être un candidat idéal si l'on veut diminuer la consommation d'énergie dans la traction ferroviaire. Nous verrons cette particularité plus en détail dans la prochaine partie.

### 1.3.2. Apport énergétique

Le MOSFET SiC comporte de nombreux avantages dont celui de permettre une augmentation de la vitesse de commutation, ce qui a pour conséquence une diminution des pertes en commutation. Couplée à une résistance thermique supérieure aux autres technologies, ce type de transistor est de plus en plus répandu. Comme on peut le voir sur la figure 1.16 fournie par le fabricant INFINEON, la limitation en température de la technologie silicium (150°C) a été franchie avec l'apparition des technologies basées sur le carbure de silicium.

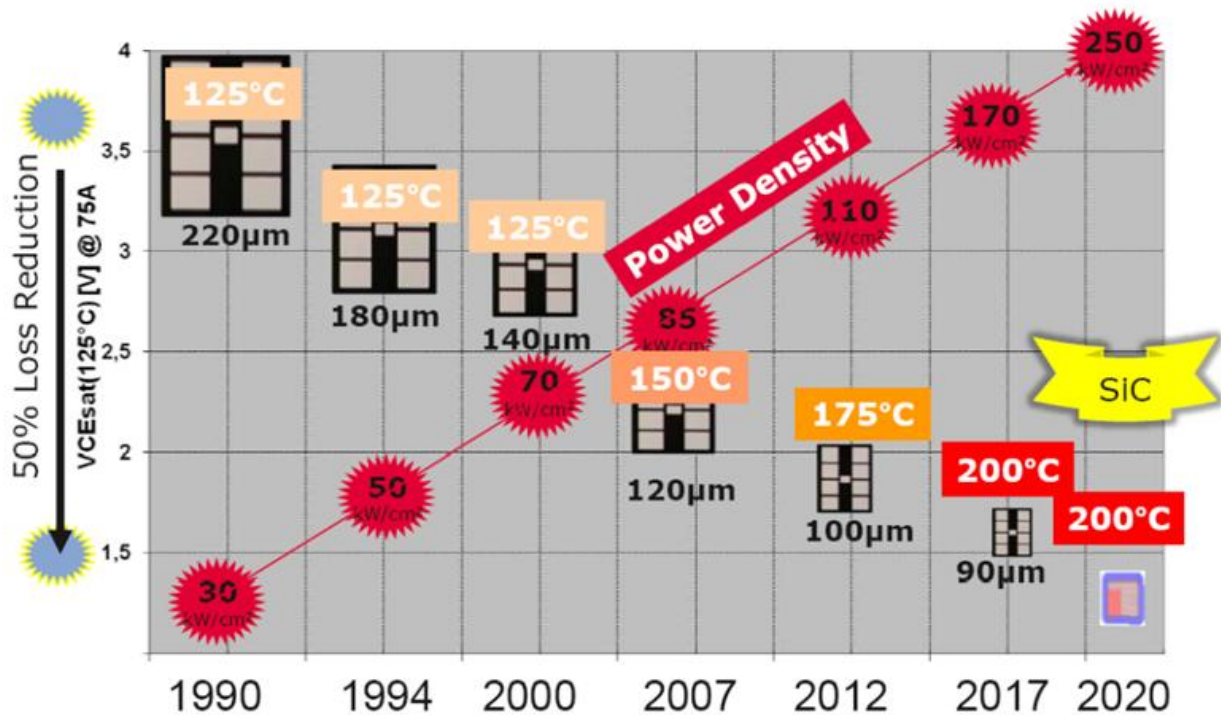


Figure 1.16 : Evolution des technologies MOSFET en fonction des années.

La résistance à la température a augmenté de 75°C en une trentaine d'années. En parallèle, la densité de puissance est passée de 30 kW/cm<sup>2</sup> à 250 kW/cm<sup>2</sup> sur la même période. Bien que les modules de puissance soient capables de commuter de forts courants à des vitesses de plus en plus élevées dans des volumes de plus en plus réduits, la consommation d'énergie a diminué de 50 %. Cette vitesse de commutation accrue va également entraîner des gradients de courant (di/dt) très importants lors des phases de court-circuit. Cela va engendrer l'apparition de forts champs magnétiques, ce phénomène sera observé dans le chapitre 4 de ce mémoire. De nombreux cas de défaillances sont encore présents avec cette technologie, les principaux seront détaillés dans la prochaine partie.

#### 1.4. Cas de défaillances dans les modules de puissance

Comme évoqué précédemment, les modules de puissance sont de plus en plus répandus mais également de plus en plus contraints, notamment dans l'industrie ferroviaire avec l'utilisation des coffres de traction électrique. L'apparition des MOSFET SiC a permis l'utilisation des transistors de puissance dans des conditions de température avoisinant les 200°C à des vitesses de commutation de plus en plus élevées. Par conséquent, les composants semi-conducteurs vont être soumis à des dégradations lors de leurs utilisations. L'importance des modules de puissance dans la traction ferroviaire fait de ces dégradations des phénomènes critiques. Dans cette partie, nous allons observer les principales défaillances des modules de puissance avec notamment celles causées par le cyclage thermique primordial dans l'utilisation de la technologie MOSFET SiC.

### 1.4.1. Défaillances d'origine électrique

Lors de leur utilisation, les composants semi-conducteurs sont soumis à de nombreuses défaillances d'origine électrique. Nous allons tenter d'éclaircir le sujet en nous basant sur les principales défaillances du transistor MOSFET SiC. Dans un premier temps, nous verrons l'électromigration qui se produit dans les conducteurs électriques. En effet, la migration des électrons dans la matière entraîne une migration des atomes pouvant être la cause de fissures dans la matière. On peut observer cet effet sur la figure 1.17 qui présente une vue du phénomène d'électromigration dans l'aluminium [MM15].

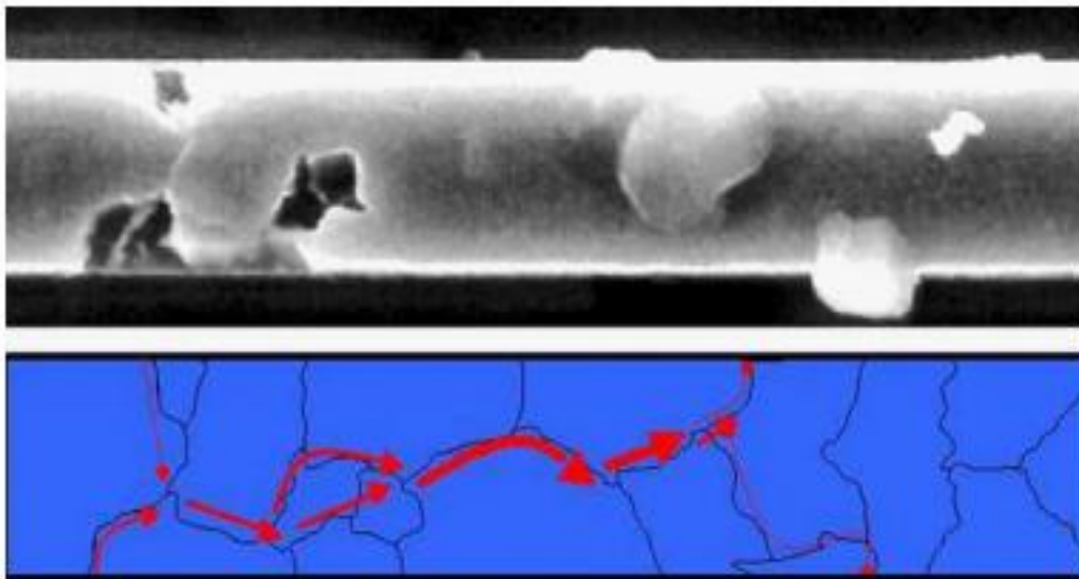


Figure 1.17 : Electromigration dans une ligne d'aluminium [MM15].

Les électrons se déplacent de la gauche vers la droite et entraînent avec eux des atomes d'aluminium. On peut observer les trous laissés par l'absence de matière en noir sur la figure 1.17. Ce phénomène crée un déséquilibre de la répartition de courant dans la matière. La densité de courant et la résistance de contact sont de fait augmentées localement.

Dans le composant MOSFET SiC, la migration d'atomes dans la puce SiC peut engendrer une remise en conduction de la puce et donc un court-circuit. Cela peut également conduire à la rupture d'un diélectrique. Un phénomène similaire peut se produire dans l'oxyde de grille et entraîner le claquage de celle-ci. En effet, le phénomène de claquage d'oxyde de grille est fortement lié au seuil de tension disruptif du matériau. Généralement la grille est composée d'un matériau  $\text{SiO}_2$  dont le seuil disruptif est de l'ordre de  $6 \cdot 10^6$  V/cm. Ainsi, dans les modules utilisant une épaisseur de grille de  $0,1 \mu\text{m}$ , la tension de claquage sera de 60 V environ. Les fabricants prennent généralement une marge en préconisant de se placer à un tiers de la tension de claquage. C'est pour cette raison que la tension nominale

$V_{GS}$  est généralement fixée à 20 V. Nous allons décrire et illustrer macroscopiquement ce phénomène de claquage à l'aide de la figure 1.18.

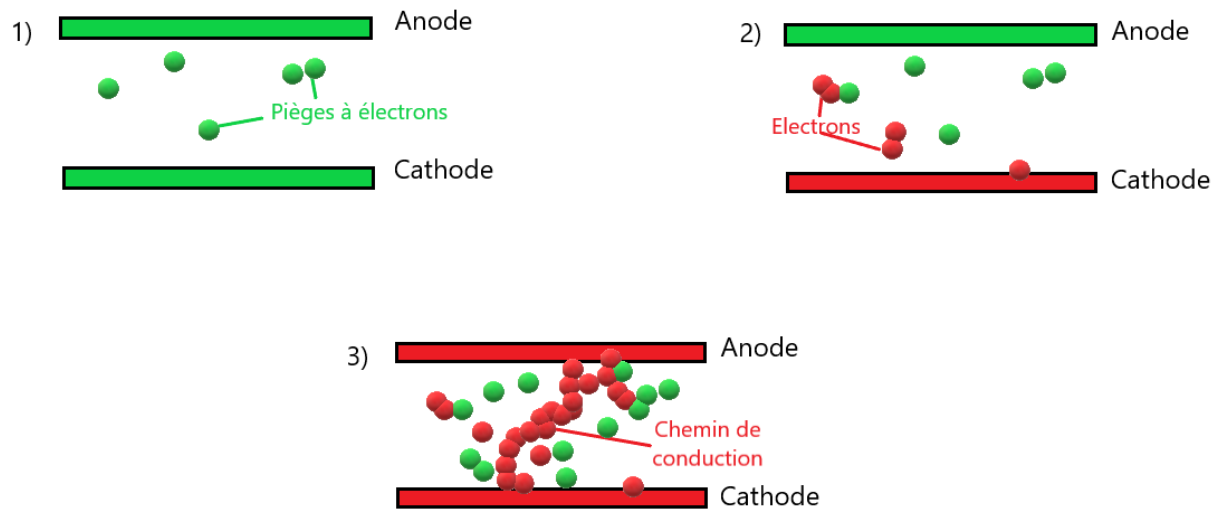


Figure 1.18 : Schéma de principe du claquage de l'oxyde de grille.

Lors du fonctionnement du MOSFET SiC, le stress électrique va favoriser l'apparition de trous qui vont se comporter comme des pièges à électrons. L'augmentation locale de la température va également accentuer ce phénomène décrit en figure 1.18 1). Lorsque la présence de trous est suffisamment importante dans l'isolant, il va y avoir une accumulation des porteurs de charges qui se produit [T16]. Les électrons vont venir s'accumuler à la surface des trous et sont ainsi piégés (figure 1.18.2)). Cela va entraîner une augmentation de la probabilité de claquage électrique entre l'interface de l'anode et de la cathode symbolisée par le chemin de conduction de la figure 1.18 3).

Il existe également des phénomènes qui s'apparentent à la création d'un ou plusieurs transistors pouvant former un thyristor parasite lorsque le composant est utilisé en conduction. Ces phénomènes se nomment Latch-Up statique et dynamique. Ils sont illustrés en figure 1.19.

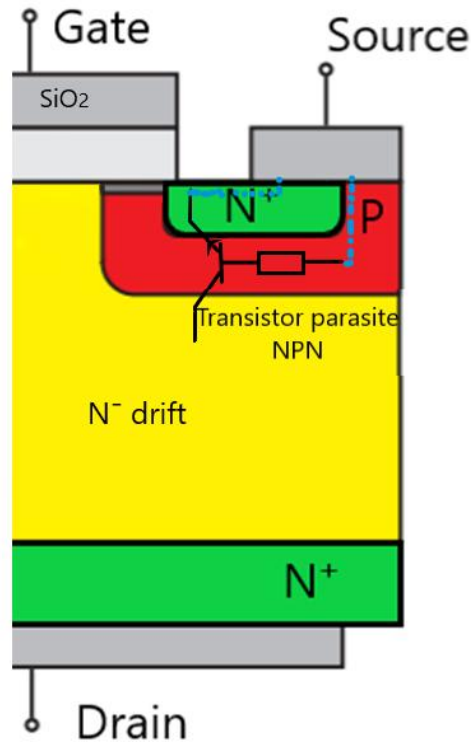


Figure 1.19 : Schéma de principe du Latch-Up.

Le Latch-Up peut être défini comme la création d'un chemin de basse impédance entre les connectiques d'alimentation en raison du déclenchement du transistor parasite. Dans cette condition, l'apparition d'un flux de courant excessif est possible, ce qui donne lieu à une situation potentiellement critique. Après un bref laps de temps, le composant peut être affaibli ou détruit. Le Latch-Up peut être causé par un certain nombre de facteurs, notamment les pics de surtension ou transitoires, le dépassement des valeurs nominales maximales et une séquence d'alimentation incorrecte. Le phénomène de Latch-Up peut également survenir à cause du bombardement de particules cosmiques qui ont une longueur d'onde suffisamment importante pour détériorer le composant et causer un court-circuit dans le composant [GC14].

Dans ce mémoire, nous nous attacherons plus particulièrement à certains phénomènes de dégradations causés par le cyclage thermique. Ces phénomènes seront détaillés dans la prochaine partie.

#### 1.4.2. Défaillances causées par le cyclage thermique

Les défaillances peuvent être causées par de forts changements de température dans les composants de puissance tels que le MOSFET SiC. Dans un premier temps, il est important de définir la propagation thermique dans ces composants. En effet, en figure 1.20, on observe une vue en coupe d'une puce MOSFET avec la propagation de la température du haut (température de jonction) vers le bas (température de semelle). A la semelle sera relié le système de refroidissement qui a pour mission d'évacuer les pertes

thermiques de telle sorte que le composant puisse rester dans sa plage de température de fonctionnement.

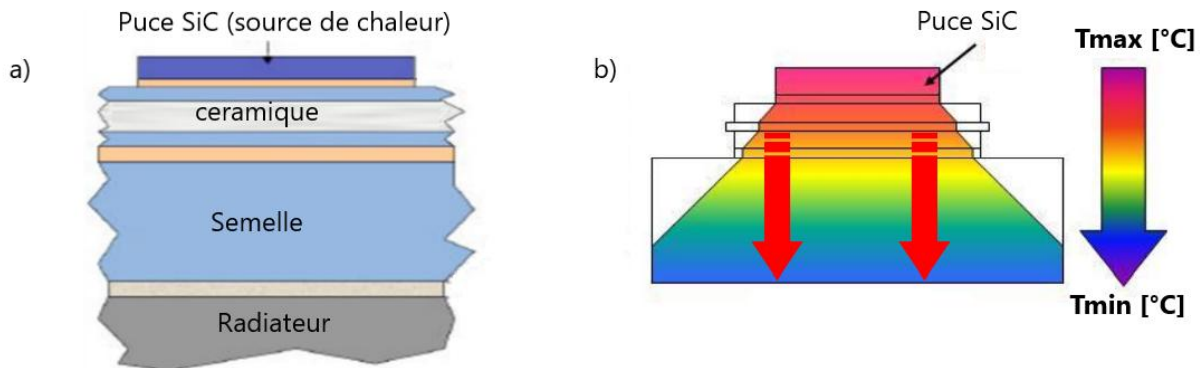


Figure 1.20 : Vue en coupe de l'empilement des couches d'un MOSFET SiC avec propagation de l'énergie thermique.

Comme on peut le voir, la température se propage de la puce SiC au radiateur thermique en passant par les différentes soudures, la céramique et la semelle du composant de puissance. La propagation ne se fait pas de façon linéaire et dépend des caractéristiques des matériaux constituant la puce. Cette propagation est régie par la loi de transfert thermique par contact direct. Le calcul de la résistance thermique globale consiste à sommer les différentes résistances attribuées à chacune des couches de matériaux [FW19]. Le calcul de résistance thermique,  $R_{\text{thermique}}$  [K/kW], est décrit par l'équation 1.2.

Équation 1.2 :

$$R_{\text{thermique}} = \frac{e}{\lambda}$$

Avec  $e$  [mm] l'épaisseur d'une couche et  $\lambda$  [W/mK] la résistivité thermique de la couche de matériau.

Les échauffements thermiques rythmant les régimes de fonctionnement du composant de puissance vont détériorer la matière à cause des contraintes thermomécaniques et des divers coefficients de dilatation entre les matériaux de la puce, de la brasure et du substrat. L'équation 1.3 décrit le coefficient de dilatation effectif  $\alpha_E$ .

Équation 1.3 :

$$\alpha_E = \frac{\varepsilon}{\Delta T} = \frac{\alpha_i \cdot \sigma_i}{\Delta T \cdot E_i}$$

Avec  $\varepsilon$  (souvent en pourcentage) la déformation totale,  $\Delta T$  [K] le gradient de température et  $\sigma$  [MPa] la contrainte de compression entre deux couches de matériaux, notée 1 pour une couche de cuivre (Cu) et 2 pour le substrat (AlN). Ces contraintes sont décrites par les équations 1.4 et 1.5.



Équation 1.4 :

$$\sigma_1 = \frac{\Delta T \cdot \Delta \alpha}{\left(\frac{1}{E_1} + \frac{1}{E_2} \cdot \frac{e_1}{e_2}\right)}$$

Avec E [GPa] le module de Young.

Équation 1.5 :

$$\sigma_2 = \frac{\Delta T \cdot \Delta \alpha}{\left(\frac{1}{E_2} + \frac{1}{E_1} \cdot \frac{e_2}{e_1}\right)}$$

Les coefficients thermomécaniques des différentes couches de l'assemblage de la puce sont hétérogènes. La fatigue thermique induite est suffisamment importante pour entraîner des dégradations physiques irréversibles. Ces dernières peuvent conduire à terme à la défaillance du composant tel qu'illustré sur la figure 1.21 pour deux couches de matériaux subissant une augmentation de température de 80 K. Il est important de noter qu'ici E est le module de Young de chacun des deux matériaux. Ce module est généralement mesuré en laboratoire après avoir contraint le matériau, il représente la rigidité mécanique du matériau [JB54].

### Exemple:

Cuivre ( $\alpha$ ) = 7  $\mu\text{m}/\text{m}/\text{K}$   
 AlN ( $\alpha$ ) = 17  $\mu\text{m}/\text{m}/\text{K}$

Longueur = 1 cm  
 $\Delta T = 80\text{K}$   
 Épaisseur =  $e_i$

Cuivre = +5,6  $\mu\text{m}$   
 AlN = +13,6  $\mu\text{m}$   
 $\gamma = 8 \mu\text{m}$

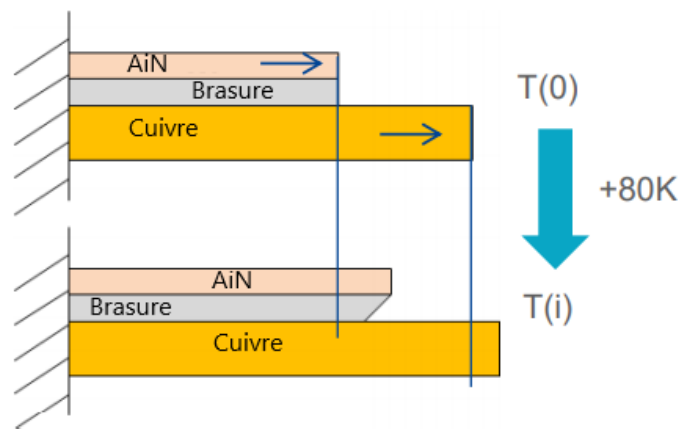


Figure 1.21 : Exemple de déformation thermomécanique entre deux lames de matériaux différents.

Il y a un écart de 8  $\mu\text{m}$  pour la déformation dans cet exemple, cela aura pour conséquence des dégradations telles que le décollement de la brasure. Ce type de déformation peut engendrer dans les modules de puissance MOSFET SiC des dégradations significatives sur les arrachements des fils de connexion généralement en aluminium, appelés les bondings, sur la délamination des brasures et également sur la délamination des soudures de connectiques de puissance. Cette déformation est principalement induite par les paramètres  $\Delta T$  et  $\Delta \alpha$ . La répartition de la chaleur dans le module permet d'expliquer ces

phénomènes. Comme observé en figure 1.22, on peut voir que la température se transmet de la connectique de puissance à la puce puis jusqu'à la brasure du composant.

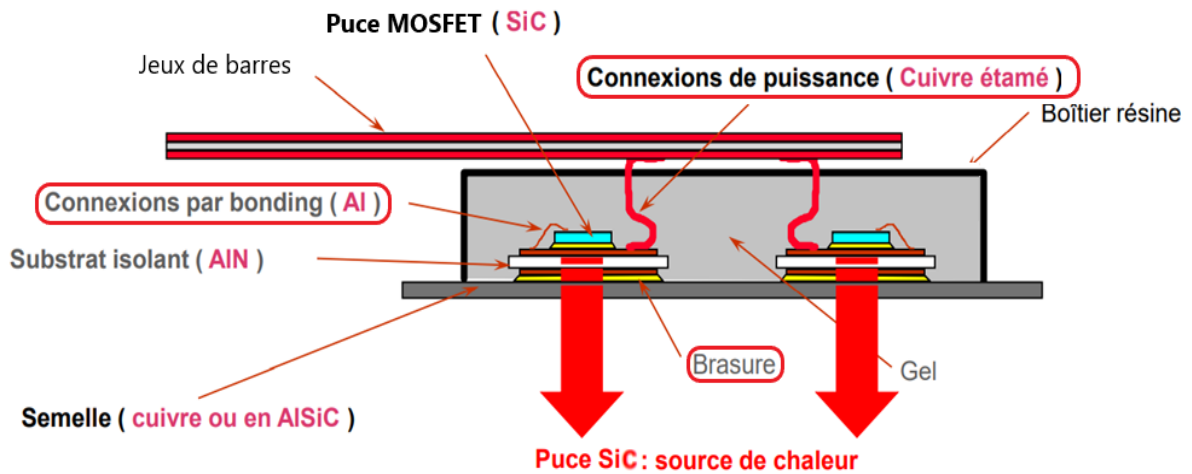


Figure 1.22 : Vue en coupe d'un module de puissance MOSFET SiC avec le sens de propagation de l'énergie thermique.

Nous allons observer les déformations thermomécaniques au niveau des connectiques de puissance, des fils de bondings et de la brasure sur la semelle. Dans un premier temps, le courant électrique parcourt les connectiques de puissance afin d'alimenter les semi-conducteurs ce qui va engendrer un échauffement thermique sur le chemin de conduction principalement à base de cuivre. Le métal utilisé pour réaliser la soudure a souvent un coefficient de dilatation différent provoquant des efforts thermomécaniques lors de cyclages thermiques. A terme, la soudure peut se décoller (figure 1.23) et donc dégrader les performances du module de puissance.



Figure 1.23 : Décollement de la soudure des connectiques de puissance dans un module.

Au niveau des flèches rouges, on peut observer un espace d'air dû au décollement de la soudure sur une interface en cuivre dans le module de puissance. Avec le temps, la soudure va se décoller de l'extérieur vers l'intérieur et augmenter la résistance thermique, la

résistance électrique et l'inductance de la connectique. Finalement, la connectique peut s'arracher et donc rendre le composant inutilisable.

Après avoir circulé dans les connectiques de puissance, le courant va traverser des fils de bondings pour alimenter les puces MOSFET. Ces fils sont soudés par vibration sur la source du composant qui est généralement en aluminium ou parfois directement sur le semi-conducteur. Les différents coefficients de dilatation des matériaux rendent également la connexion des fils de bondings critique. Lorsque le module de puissance est soumis à de fortes variations de température, notamment causées par les forts courants commutés dans le composant, certains fils de bondings vont se décoller jusqu'à s'arracher complètement, comme on peut le voir sur la figure 1.24.

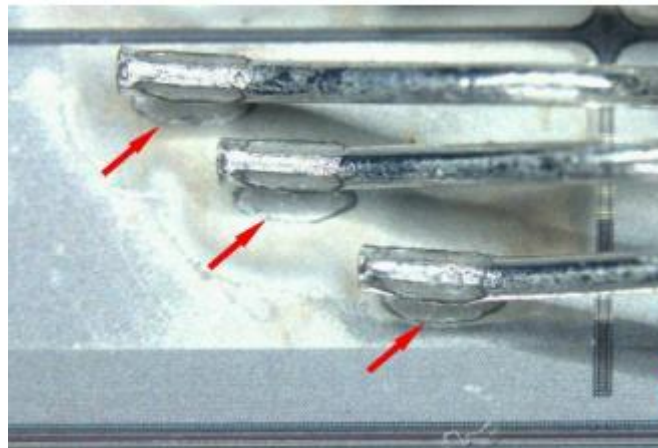


Figure 1.24 : Vue de fils de bondings arrachés.

Il est à noter que l'arrachement des bondings peut également être causé par d'autres phénomènes couplés aux déformations thermomécaniques, telles que les forces électromagnétiques induites par les hautes fréquences de commutation. Sur cette photographie, on peut observer le décollage de trois bondings avec une teinte légèrement brune autour des anciens points de connexion. Les forts échauffements localisés sur ces interfaces en sont la cause. Lorsque des bondings vont s'arracher, l'inductance et la résistance interne du module vont augmenter mais, surtout, un déséquilibre d'impédances dans le module est créé et la répartition hétérogène du courant dans les différentes puces est favorisée. Ces contraintes peuvent mener à la destruction du composant.

Un troisième mode de défaillance causé par l'échauffement du module de puissance existe. En effet, comme on l'a vu dans cette partie, lorsque le courant atteint la puce, cette dernière est soumise à de forts échauffements thermiques se propageant tels que décrit à la figure 1.20. La brasure va être soumise à des déformations thermoplastiques décrites par l'équation 1.3 au niveau de la brasure entre le drain de la puce et le substrat. Ce phénomène est appelé délamination des surfaces de contact et est illustré par la figure 1.25.

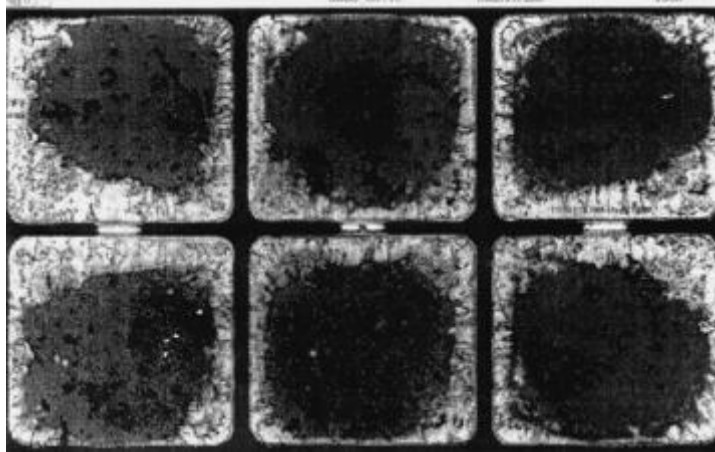


Figure 1.25 : Vue au rayon X de la délamination des brasures des puces semi-conducteurs composant le module de puissance.

L'apparition de ce phénomène se manifeste par un décollement progressif de la brasure de l'extérieur vers l'intérieur. Par conséquent, la résistance thermique des puces délaminées va augmenter et engendrer une mauvaise répartition de la densité de courant dans le composant. A terme, la délamination peut causer une dégradation partielle, voire la destruction du composant.

La plupart de ces modes de défaillances va faciliter l'apparition de court-circuit dans les modules de puissance. C'est pour cette raison que nous allons analyser l'apparition des différents modes de défaillances lors d'une phase de court-circuit dans la prochaine partie.

### 1.4.3. Principaux modes de défaillances lors d'une phase de court-circuit

Lors de la phase de court-circuit les modules de puissances et notamment les MOSFET SiC sont soumis à des conditions d'utilisation extrêmes. Ces conditions rendent la modélisation de ces phénomènes relativement complexe car ces derniers sont difficiles à appréhender. Certains de ces modes de défaillances peuvent apparaître lors d'une phase de court-circuit. Ils peuvent être dépendants du courant de court-circuit  $I_{CC}$ . Certains de ces modes de défaillances pouvant apparaître lors du passage d'un courant court-circuit  $I_{CC}$  sont illustrés sur la figure 1.26.

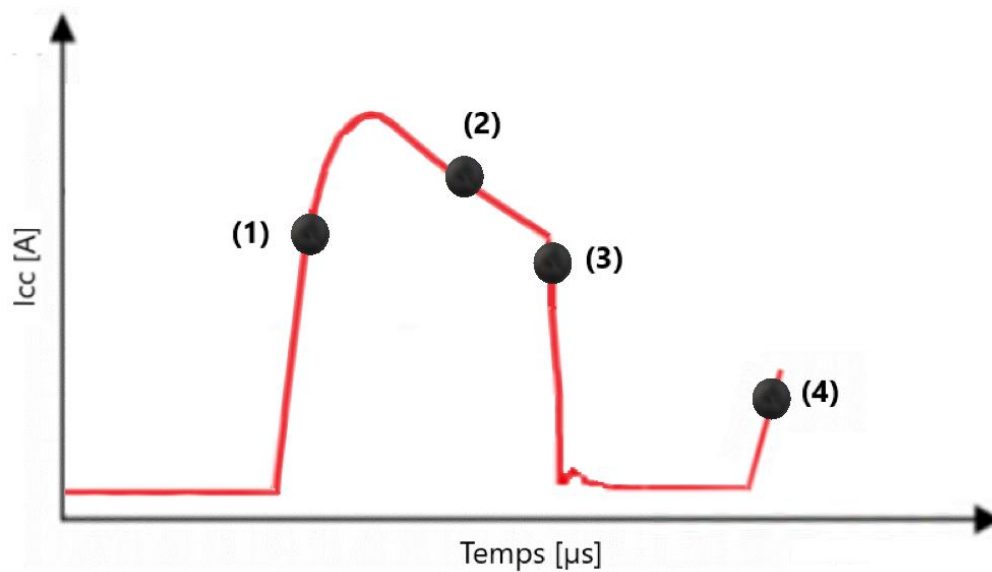


Figure 1.26 : Courant de court-circuit  $I_{CC}$  du module de puissance MOSFET SiC.

Si on découpe le courant de court-circuit  $I_{CC}$  en quatre phases distinctes, on peut observer que l'apparition de certains modes de défaillance se produit principalement pendant une phase spécifique.

Le premier mode de défaillance peut intervenir au moment de la fermeture du composant **(1)**. En effet, le niveau de tension  $V_{DS}$  étant élevé, il peut y avoir un claquage de l'oxyde de grille. Bien que cela reste peu répandu dans la technologie MOSFET, il peut également y avoir un effet Latch-Up statique causé par la mise en conduction du transistor parasite.

Lorsque le courant a atteint sa valeur maximale et que le composant est à l'état passant **(2)**, un emballement thermique causé par le fort niveau de courant de court-circuit est à même de survenir. Ce décalage dans le temps s'explique par l'inertie thermique du composant.

Au moment de l'ouverture du composant **(3)**, il peut également y avoir un phénomène de Latch-Up que l'on appellera Latch-Up dynamique.

Enfin, après que la phase de court-circuit a eu lieu **(4)**, il peut y avoir une subite reconduction du composant causée par l'emballement thermique. Ce phénomène est d'autant plus présent dans la technologie MOSFET SiC dont les vitesses de commutation sont importantes vis-à-vis de l'inertie thermique de la puce.

C'est pour l'ensemble de ces raisons que la prise en compte des phénomènes thermiques lors de l'appréhension du court-circuit semble primordiale. La thermique et plus particulièrement le cyclage thermique sont à l'origine de bon nombre de dégradations dans le monde des semi-conducteurs de puissance.

Il existe des méthodologies de calcul de durée de vie des composants basées sur le comptage des cycles thermiques. L'une de ces méthodes est appelée la méthode RainFlow, il s'agit d'un algorithme créé par T.Endo et M.Matsuishi en 1968 qui consiste à calculer le

nombre de cycles thermiques et leurs amplitudes afin de prédire la durée de vie du composant [LRG15]. Afin d'affiner ce calcul au sein des équipes d'Alstom, cette méthode est couplée à la loi Coffin-Manson [GC14] qui permet de calculer la dégradation thermomécanique en fonction des gradients de température rencontrés lors du parcours d'un train. Ce type de calcul étant encore en cours de développement au sein d'Alstom pour la réalisation de la chaîne de traction, ils ne seront pas décrits dans ce mémoire. En revanche, l'objet de ce mémoire est de proposer des méthodes de simulations pouvant à terme être imbriquées dans ce type de calcul de durée de vie afin de développer de futurs jumeaux numériques de certains composants de la chaîne de traction ferroviaire.

Pour entreprendre des méthodologies de simulation multiphysique, nous avons utilisé de nombreux outils de simulation numérique basés sur le calcul par éléments finis. L'utilisation de ces outils pour ces objectifs de simulation multiphysique est détaillée dans la prochaine partie.

## **1.5. Modélisation numérique**

Dans cette partie, la méthode de modélisation des dégradations de composants qui sera utilisée dans les chapitres 2 et 3 est présentée. La méthode sera appliquée dans le cas d'une seule puce placée dans un boîtier TO (chapitre 2), puis adaptée au module de puissance complet (chapitre 3). Par la suite, cette méthode sera utilisée afin de développer un capteur de court-circuit d'un module de puissance MOSFET SiC (chapitre 4). L'objectif est aussi de démontrer que la méthodologie de simulation de court-circuit a le potentiel pour être utilisée dans de futures méthodes de modélisation de la durée de vie du composant.

### **1.5.1. Modélisation par la méthode de calcul des éléments finis**

L'analyse par éléments finis (FEA pour Finite Elements Analysis) est un outil largement utilisé par les ingénieurs, les scientifiques et les chercheurs pour résoudre des problèmes d'ingénierie issus de divers domaines physiques tels que l'électromagnétisme, la thermique, la mécanique structurelle, l'écoulement des fluides, l'acoustique et d'autres domaines encore. Actuellement, la méthode des éléments finis est la méthode d'analyse numérique dominante pour la simulation des distributions de champs physiques. La méthode des éléments finis propose aujourd'hui des solutions aux problèmes d'ingénierie pouvant être décrits par un ensemble fini d'équations aux dérivées partielles dans l'espace, avec des conditions initiales et des conditions aux limites appropriées. Elle est utilisée pour résoudre les problèmes d'une très grande variété de physiques statiques et transitoires. Elle repose aussi sur des théorèmes mathématiques qui garantissent une augmentation asymptotique de la précision du calcul de champ vers la solution exacte, lorsque la taille des éléments finis utilisés dans le processus de résolution diminue et que leur nombre augmente. Dans certains solvers, il existe un maillage adaptatif qui va raffiner localement le

maillage sur les zones fortement contraintes. Pour les solutions dans le domaine temporel, la discrétisation spatiale du problème doit être raffinée d'une manière coordonnée avec les pas de temps du calcul. Ce principe est illustré sur la figure 1.27.

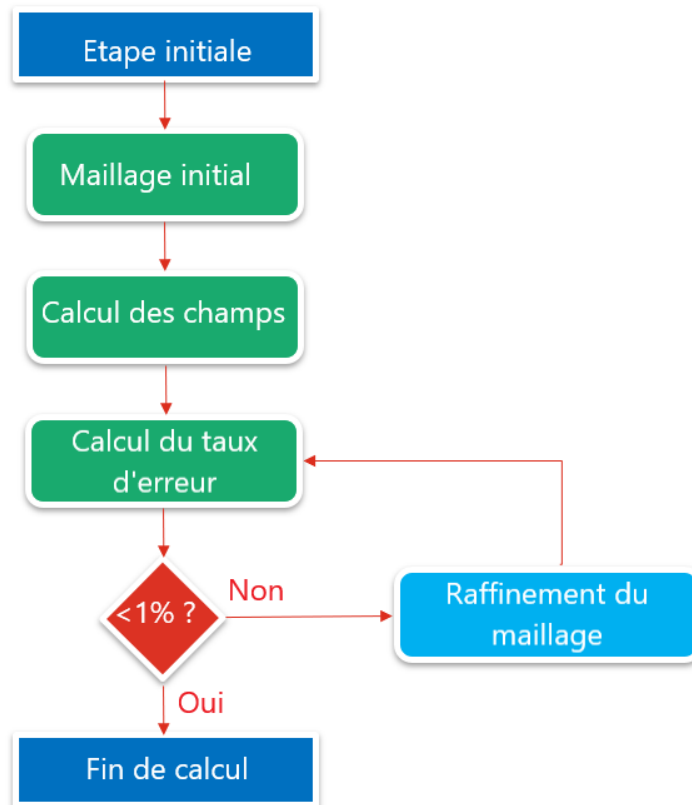


Figure 1.27 : Principe de fonctionnement de l'algorithme de résolution de champs par maillage adaptatif.

Comme déjà énoncé, ce type de simulation fonctionne pour de nombreuses physiques. Pour illustrer ce fonctionnement nous allons prendre comme exemple la modélisation dans un solveur électromagnétique d'un composant de la chaîne de traction, à savoir, un module de puissance. Ce processus de modélisation va ainsi passer par plusieurs étapes.

#### Etape initiale

L'étape initiale est celle permettant le paramétrage du modèle 3D complet. Il convient d'assigner le type de matériau avec les permittivités, perméabilités et conductivités électriques associées. Ensuite, les conditions aux limites du modèle doivent être spécifiées en définissant une zone de calcul finie. Cette étape est primordiale si l'on veut se rapprocher au plus près des conditions physiques dans lesquelles le composant simulé est utilisé. En suivant la même philosophie, les conditions d'entrée du modèle sont définies de sorte qu'elles soient au plus proche de la réalité applicative du composant.

## Maillage initial

Afin d'obtenir l'ensemble des équations algébriques à résoudre, la géométrie du modèle est discrétisée automatiquement en éléments tétraédriques. Tous les solides du modèle sont maillés automatiquement à l'aide d'un outil interne au logiciel. Il est parfois nécessaire d'introduire certaines conditions de maillage spécifiques. L'assemblage de tous les tétraèdres est appelé le maillage par éléments finis du modèle ou simplement le maillage.

## Calcul des champs

L'étape suivante est celle de la résolution du calcul des champs. Pour déterminer les valeurs de champs, le modèle utilise notamment tous les paramètres d'entrée et les caractéristiques des différents matériaux. Dans chacune des mailles du modèle (ici des tétraèdres), appelés éléments finis, il y a une variation de la valeur de champ. Chaque croisement entre les arêtes des différentes mailles est appelé nœud. Le but de la méthode des éléments finis est de calculer la valeur du champ pour chaque nœud du modèle numérique. Cette méthode de calcul est dite "variationnelle", car elle converge vers un résultat final en minimisant ou en maximisant l'expression stationnaire de l'énergie à l'approche de la solution exacte. Pour la modélisation électromagnétique, cette expression est décrite dans l'équation 1.6.

Équation 1.6 :

$$F = \int_V \left( \frac{\mu(H)}{2} + \frac{\varepsilon|E|^2}{2} - \frac{J \cdot E}{2j\omega} \right) dv$$

Avec  $\mu$  [H/m] la perméabilité magnétique,  $\varepsilon$  [F/m] la permittivité diélectrique,  $H$  [A/m] le champ magnétique,  $E$  [V] le potentiel électrique,  $J$  [A/m<sup>2</sup>] le courant et  $\omega$  la pulsation électrique.

Dans ce cas, le premier terme correspond à l'énergie magnétique emmagasinée par le modèle, le second à l'énergie électrique stockée dans le modèle et le troisième terme est l'énergie dissipée dans les conducteurs électriques. Dans le cas des calculs basés sur la résolution d'autres physiques telles que la thermique ou la mécanique par exemple, le mode de fonctionnement reste foncièrement identique pour la méthode de résolution par éléments finis.

## Calcul du taux d'erreur

Vient ensuite l'étape de calcul de convergence du système. À l'intérieur de chaque tétraèdre, les inconnues caractéristiques du champ calculé sont représentées sous forme de polynômes du second ordre. Ainsi, dans les régions où la variation spatiale du champ est rapide, la densité du maillage doit être augmentée pour obtenir une bonne précision de la solution, autrement dit un taux d'erreur inférieur au



critère choisi. Ce critère correspond majoritairement à la différence entre l'énergie calculée avec un premier maillage et un second souvent plus raffiné. Dans nos simulations, le critère est majoritairement fixé à moins de 1% de différence.

#### Raffinement du maillage

L'étape suivante consiste à envisager éventuellement une discrétisation du maillage. En effet, si le critère de convergence n'est pas respecté, le modèle devra passer par une étape de raffinement du maillage durant laquelle un pourcentage du nombre de mailles supplémentaires va être introduit afin d'avoir une précision de calcul plus importante. Augmenter cette précision permet de rendre compte de phénomènes plus localisés comme, par exemple, à l'interface entre différents matériaux isolants et conducteurs. Il est important de noter que l'augmentation du nombre de mailles augmente considérablement le temps calcul pour la résolution du modèle. Par conséquent, il est judicieux de raffiner le maillage localement dans les endroits où l'on s'attend à trouver des phénomènes plus complexes. Comme expliqué dans l'étape précédente, il est également nécessaire d'augmenter raisonnablement le nombre de mailles en fonction du degré de précision souhaité. Une fois le modèle maillé de nouveau, les calculs de champs sur les nœuds sont réitérés et confrontés au critère de sélection, jusqu'à respecter ce critère de convergence.

#### Fin de calcul

Une fois que la convergence de la simulation est acceptable vis-à-vis du critère choisi, le calcul est validé et se termine. Il est possible alors de visualiser l'ensemble des résultats sous forme de matrices, de courbes et de cartographies de champ. Les résolutions temporelle ou fréquentielle utilisées par les solveurs sont générées par une succession de simulations stationnaires à différents pas de temps ou de fréquences. Il est donc important de correctement dimensionner le pas de temps, ceci pour d'une part, rendre compte fidèlement de certains phénomènes transitoires ponctuels et, d'autre part, ne pas trop discrétiser afin de limiter le temps de calcul.

Le calcul numérique par élément finis a fortement été utilisé dans cette thèse afin de développer des méthodologies de simulation des semi-conducteurs MOSFET SiC en court-circuit. Ce type de phénomène étant de l'ordre de quelques microsecondes et engendrant de forts niveaux d'énergie [JS19], de nombreux phénomènes physiques vont entrer en jeu et avoir un impact les uns sur les autres. C'est notamment le cas des couplages thermoélectriques, électriques et électromagnétiques qui sont prépondérants. Afin de considérer plusieurs physiques dans une même méthodologie de calcul numérique, il existe plusieurs types de couplages possibles. Ces couplages seront présentés dans la prochaine partie.

### 1.5.2. Modélisation multiphysique

Afin de rendre compte de phénomènes de plus en plus précis et extrêmes tels que les courts-circuits dans les semi-conducteurs, il est nécessaire de prendre en compte le couplage de plusieurs physiques car ces dernières sont intrinsèquement liées. Il existe plusieurs méthodes de couplage multiphysique qui sont regroupées en deux catégories :

- La simulation partitionnée qui repose sur l'utilisation de différents modèles [SK00].
- La simulation monolithique qui regroupe plusieurs solveurs dans une même interface et sur un même modèle [CCW18].

En fonction des physiques mises en jeu, du temps de calcul et plus généralement des résultats souhaités, une méthode peut être privilégiée plutôt qu'une autre. La simulation partitionnée de couplage faible permet d'avoir un temps de calcul relativement abordable (quelques heures), et elle permet de paramétrer chaque modèle en fonction de sa physique. En effet, le maillage de chacun des modèles est adapté au solveur correspondant à sa physique et il dépend de l'inertie correspondant à sa physique. On peut noter que les phénomènes mécaniques et thermiques sont généralement sur des bases de temps importantes (quelques secondes), alors que les phénomènes électriques sont plutôt de l'ordre de la nanoseconde.

L'avantage de simuler chacune des physiques indépendamment est de faciliter la problématique liée à la différence de base de temps de chacune des physiques. A contrario, l'interdépendance des physiques les unes par rapport aux autres n'est pas prise en compte. C'est pour cette raison que ce couplage est dit « faible ». Le principe de fonctionnement de la simulation partitionnée à couplage faible, qui sera présentée et utilisée au chapitre 3, est illustré sur la figure 1.28.

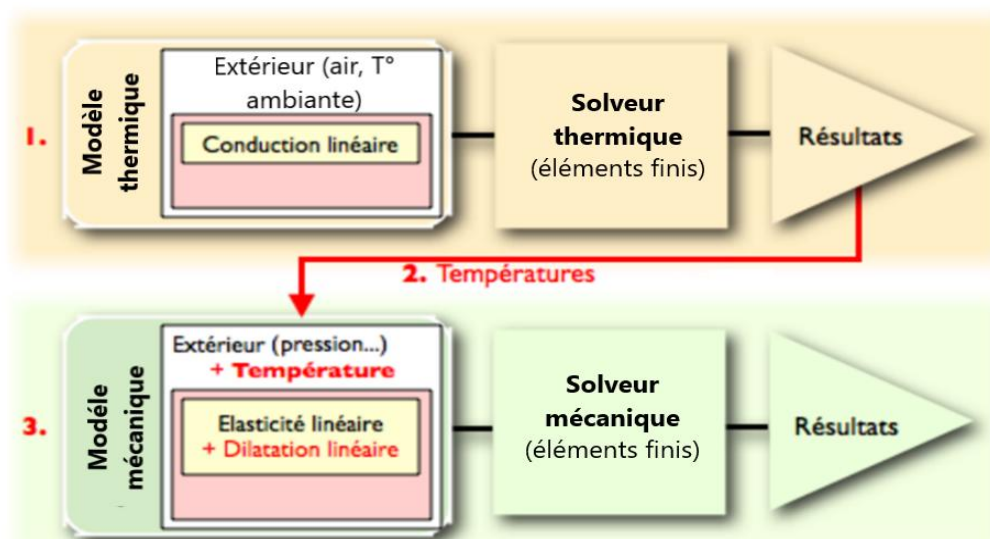


Figure 1.28 : Simulation thermomécanique partitionnée à couplage faible.

Sur cet exemple, le couplage est thermomécanique et le résultat final désiré est la déformation mécanique induite par les échauffements thermiques. Dans un premier temps (1.), le modèle 3D va être maillé et paramétré sur un solveur thermique en fonction des conditions extérieures, des physiques mises en jeu et des conditions aux limites. Ce solveur va calculer l'évolution de la température sur chacun des nœuds du modèle. Ces résultats (2.) serviront ensuite de données d'entrée pour le même modèle mais paramétré dans un solveur mécanique. Une fois le modèle paramétré, les résultats thermiques permettent de calculer la déformation thermomécanique associée en utilisant la méthode des éléments finis (3.). La déformation thermomécanique est ainsi obtenue sans toutefois prendre en compte l'interdépendance de paramètres thermiques et mécaniques.

Il est possible d'utiliser un couplage fort utilisant différents modèles. Ce type de couplage comporte plusieurs avantages. En premier lieu, il permet de paramétrer les différents modèles (maillage, pas de temps) en fonction de la physique du solveur. Ce type de couplage permet également de prendre en compte l'interdépendance des physiques mises en jeu. Le couplage utilisé dans le chapitre 2 étant un couplage fort, il servira d'exemple pour expliquer ce fonctionnement sur la figure 1.29.

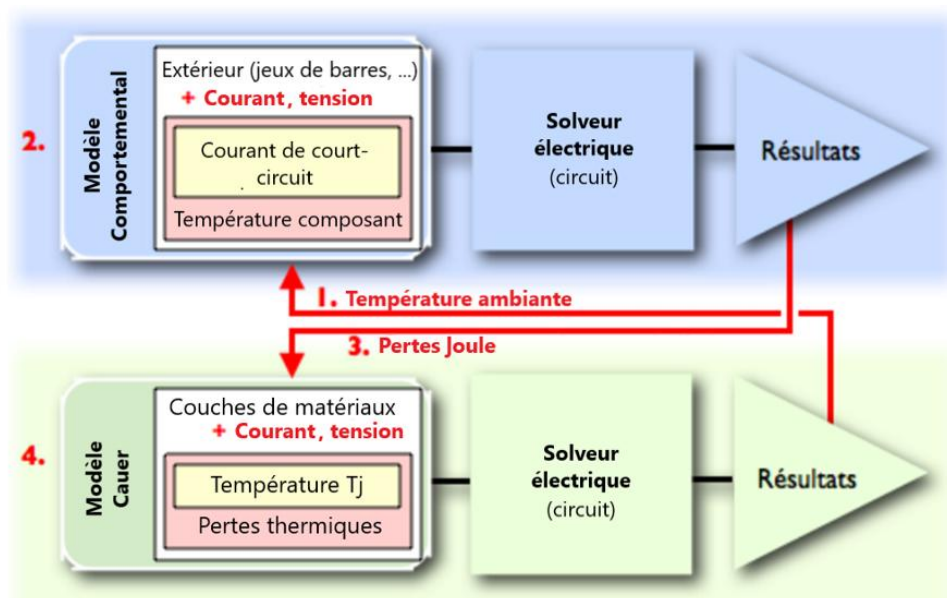


Figure 1.29 : Simulation thermoélectrique partitionnée à couplage fort.

Ce couplage est basé sur deux modèles de type circuit. Le premier est le modèle comportemental qui sera présenté au chapitre 2. Il permet de simuler le courant de court-circuit dans une puce MOSFET SiC en tenant compte de la dépendance thermique des paramètres électriques. Le second modèle est le modèle RC de Cauer [YD20]. Ce dernier permet de calculer la température de jonction de la puce MOSFET SiC en fonction de la puissance électrique induite par un court-circuit. Dans un premier temps (1.), la température

initiale du modèle de Cauer va servir de base pour fixer les paramètres électriques initiaux. Ensuite (2.), le modèle comportemental permettra de calculer le courant et la tension lors d'un court-circuit. La puissance associée va ensuite être transmise au modèle thermique (3.) qui va traiter cette donnée comme des pertes thermiques. Enfin (4.), le modèle thermique va calculer la température de jonction associée à ces pertes. Le niveau de température calculé est ensuite injecté au modèle comportemental qui va ajuster ses paramètres électriques en fonction de cette nouvelle valeur de température. La simulation se répète sur le prochain pas de temps et ce cycle perdure jusqu'à réaliser toutes les itérations. Le temps de calcul de ce type de couplage est proportionnel au nombre d'itérations.

Pour des solveurs utilisant la méthode des éléments finis, le temps de calcul de ce couplage est très important, c'est pourquoi il est parfois préférable d'utiliser une simulation partitionnée avec couplage faible.

Le deuxième type de couplage multiphysique, le couplage monolithique, fonctionne en utilisant un seul modèle. Ce type de couplage est illustré dans la figure 1.30 à l'aide d'un couplage thermomécanique.

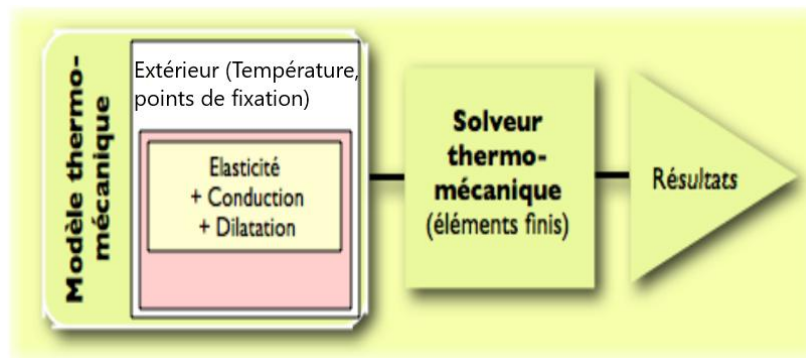


Figure 1.30 : Simulation thermomécanique monolithique.

Ce type de couplage est dit monolithique car il est réalisé sur le même modèle comportant un seul maillage commun aux différents physiques mises en jeu. L'avantage majeur de cette simulation est qu'elle permet de choisir un couplage fort ou faible sans approximation de résultat pour des modèles simples.

Dans ce cas de figure, les équations thermique et mécanique vont être appliquées sur les mêmes nœuds jusqu'à converger vers un résultat stable (variation de puissance inférieure à 1%). Le problème majeur se pose lorsque l'on veut étudier les phénomènes physiques sur des modèles plus complexes qui nécessitent un maillage raffiné pour certaines physiques ainsi qu'une discrétisation très fine. Il faudra trouver un compromis entre un temps de calcul important et une précision des données de sortie.

Dans ce dernier cas, il est possible que certains phénomènes rapides et localisés ne soient pas pris en compte. C'est principalement pour cette raison que les simulations réalisées lors de cette thèse ont été faites en utilisant des simulations multiphysiques

partitionnées. En effet, le court-circuit étant un phénomène extrême (courants forts et rapidement variables), il est important de prendre en compte l'entièreté du phénomène afin de mieux le comprendre.

## **1.6. Conclusion**

Dans ce chapitre, l'histoire de la chaîne de traction ferroviaire électrique a tout d'abord été présentée au travers de quelques exemples. Par la suite, nous avons abordé la chaîne de traction en présentant celle qui est la plus répandue de nos jours : la chaîne de traction à conversion d'énergie électrique. Nous avons alors détaillé les modes principaux de fonctionnement de ce système. La traction avec conversion d'énergie externe est principalement utilisée. Elle se manifeste par l'utilisation de caténaire ou de troisième rail pour alimenter la chaîne de traction. On peut également trouver des chaînes de traction avec conversion interne d'énergie électrique. Il s'agit là de dispositifs plus récents en lien avec les nouveaux enjeux environnementaux. On peut ici citer le déploiement des piles à combustible reposant sur la technologie de piles à hydrogène [GMoo]. Ensuite, nous avons vu son principe de fonctionnement ainsi que l'utilité des modules de puissance dans la réalisation de la chaîne de traction et en particulier ceux basés sur des MOSFET SiC. Divers types de dégradations associées à ce composant ainsi que leurs causes ont été décrites. Nous avons observé le lien entre les phénomènes de détériorations et le court-circuit du module de puissance. Par la suite, l'importance de la modélisation du module de puissance en court-circuit dès la phase de conception a été mise en avant. Pour réaliser cette méthodologie, des outils de simulation numérique seront utilisés dans les chapitres suivants. Ils ont été décrits brièvement dans ce chapitre. Afin d'expliquer leur fonctionnement général, nous avons abordé le principe de simulation par éléments finis ainsi que les diverses options de prise en compte des différents couplages de phénomènes multiphysiques.

Nous verrons, par la suite, la mise en perspective de l'utilisation des modules de puissance MOSFET SiC dans la chaîne de traction ferroviaire. Puis, nous verrons l'intérêt immédiat et futur d'appréhender les phénomènes de court-circuit par la modélisation numérique. Enfin, nous verrons également l'importance des couplages multiphysiques dans ce type de simulation.

### **1.6.1. Importance des modules de puissance MOSFET SiC dans la chaîne de traction ferroviaire**

Comme on a pu le voir, les modules de puissance constituent un élément essentiel de la chaîne de traction ferroviaire. Ils permettent de réaliser différentes fonctions permettant la conversion de l'énergie électrique ainsi que le pilotage des moteurs de traction telles qu'onduleur PMCF, hacheur ou onduleur triphasé. Les modules de puissance MOSFET SiC présentent un intérêt majeur dans ce domaine car ils permettent de faire

passer plus de courants à des vitesses importantes tout en résistant à des températures pouvant atteindre 200°C. Cette prouesse est imputable au matériau semi-conducteur à base de carbure de silicium dont les propriétés diélectriques et thermoélectriques sont intéressantes [XW19]. Les MOSFET SiC sont des composants relativement récents qui revêtent un intérêt pour la diminution de la consommation d'énergie de la chaîne de traction ferroviaire (50% de réduction en minimisant principalement les pertes par commutation par rapport aux IGBT Si). Dans le contexte écologique actuel, les chaînes de traction viseront à être plus économes énergétiquement avec notamment l'utilisation des piles à hydrogène. C'est pour toutes ces raisons que la compréhension du fonctionnement des MOSFET SiC ainsi que leur validation numérique dès la phase de conception de la chaîne de traction sont des problématiques d'actualité. Ces modules de puissance actuels sont très sensibles aux phénomènes de court-circuit et à ses conséquences. C'est pourquoi la détection des courants de court-circuit dans les structures de puissance et, surtout, l'aptitude de ces dernières à résister à leurs effets de dégradation est devenu un critère et un enjeu critique de la validation des modules de puissance.

### **1.6.2. Appréhender les phénomènes de court-circuit dans les modules de puissance**

Dans le cadre du projet européen Shift2Rail, il est nécessaire de développer des modèles de simulation de courant de court-circuit afin de tendre vers une méthodologie de validation numérique dès la phase de conception. Des méthodes seront développées et présentées dans les chapitres 2 et 3 pour améliorer notre compréhension du phénomène de court-circuit dans les MOSFET SiC.

Dans le chapitre 4, nous rendrons compte, ensuite, du développement de moyens de détection de ces courts-circuits, basés sur l'utilisation de tores de Rogowski. Nous présenterons le développement et le design particulier de ces capteurs intégrés, en nous appuyant sur l'utilisation de simulations numériques des champs magnétiques à l'aide de la méthode des éléments finis.

D'autres essais et recherches devront être menés pour permettre le développement d'un modèle générique qui pourra s'adapter à différents composants MOSFET SiC et ainsi permettre de prévoir le comportement du MOSFET SiC en court-circuit dès les phases de conception. Afin de développer un jumeau numérique des modules de puissance MOSFET SiC, il sera également incontournable de parfaitement appréhender les phénomènes de dégradations lors des courts-circuits à l'aide notamment de simulations multiphysiques.

### **1.6.3. Couplage des physiques**

Dans ce chapitre, nous avons également proposé différentes possibilités concernant la modélisation multiphysique. En effet, le déploiement des méthodes de validation dans les phases de conception induirait la possibilité de sauter l'étape des prototypes en conception.

Pour ce faire, il est indispensable de disposer de solutions de simulation capables de prendre en compte tous les phénomènes physiques mis en œuvre dans un système. Nous avons vu que les simulations partitionnées permettent de correctement prendre en compte les différentes physiques pour des modèles simples et complexes en tenant compte des liens intrinsèques entre les différentes physiques. Ce type de méthode comporte cependant des limitations en termes de temps de calcul et génère des quantités de plus en plus grandes de données de sortie. Le développement des méthodes futures tend donc à réduire les temps de calcul avec le déploiement de nouveaux algorithmes de résolution de calcul de champs [BZ15] ou avec l'utilisation de surface de réponses [HW09]. Les surfaces de réponses sont des modèles mathématiques permettant de reproduire le comportement d'un système grâce à l'utilisation d'intelligence artificielle tels que les algorithmes génétiques ou les réseaux de neurones [MS20].

Ces nouvelles approches pourront être évaluées et confrontées à la fin de notre mémoire, après avoir tenté une application pour nos problématiques d'électronique de puissance.

## Références du Chapitre 1

- [PCo1] P. Caramia, M. Morrone, P. Variole and P. Verde, "Interaction between supply system and EMU loco in 15 kV-16/sup 2/3/ hz AC traction systems", Power Engineering Society Summer Meeting, Conference Proceedings, Volume 1, pp. 198-203, 2001. Cat. No.01CH37262, doi: 10.1109/PESS.2001.970012.
- [CLo3] Clive Lamming, "Retour aux origines et aux années 1820 : de l'atelier de charronnage primitif anglais aux premiers dépôts organisés en France par Marc Seguin", Revue d'histoire des chemins de fer, Volume 28-29, pp. 257-274, 2003. ISSN 0996-9403.
- [NT88] Nikola Tesla (1856-1943). "Electro Magnetic Motor", Patent Number n° 381,968, United States Patent Office, déposé le 12 octobre 1887, publié le 1<sup>er</sup> mai 1888.
- [S2R20] Shift2RAIL, "Multi-Annual Action Plan", Publications Office of the European Union, 2020. ISBN 978-92-95215-25-2, doi:10.2881/314331, HI-01-20-118-EN-N.
- [PJA12] J. Pombo, J. Ambrósio, "Influence of Pantograph Suspension Characteristics on the Contact Quality with the Catenary for High Speed Trains", In journal of Computer Structures, Volume 110–111, pp. 32–42, 2012.
- [MLBo6] J.P. Massat, J.P. Laine and A. Bobillot, "Pantograph Catenary Dynamics Simulation", In Journal of Vehicule Systems Dynamical, Volume 44, Issue 1, pp. 551–559, 2006.
- [PCo3] P. Chapas, "Composantes et applications électriques du système ferroviaire", Techniques de l'ingénieur, 2003.
- [TJo5] Tudor Jenkins, "A brief history of ... semiconductors", *Physique Education* 40, 2005. Doi:10.1088/0031-9120/40/5/002.
- [SST51] W. Shockley, M. Sparks, and G. K. Teal, "p–n Junction Transistors", In Physics Revue, Volume 83, 151, publishe<sup>d</sup> 1st July 1951.
- [WM71] W. McMurray, "The Thyristor Electronic Transformer: a Power Converter Using a High-Frequency Link", in IEEE Transactions on Industry and General Applications, volume IGA-7, no. 4, pp. 451-457, July 1971. Doi: 10.1109/TIGA.1971.4181326.



- [ST93] S. Tamai, M. Koyama, T. Fujii, S. Mizoguchi and T. Kawabata, "3 level GTO converter-inverter pair system for large capacity induction motor drive", Fifth European Conference on Power Electronics and Applications, vol. 5, pp. 45-50, 1993.
- [JF13] Joseph Fabre, "Etude et mise en œuvre de modules de puissance MOSFET SiC pour leurs futures utilisations dans des convertisseurs ferroviaires ", Thèse de l'Institut National Polytechnique de Toulouse, 2013.
- [AH10] A. Hijazi, "Modélisation électrothermique, commande et dimensionnement d'un système de stockage d'énergie par supercondensateurs avec prise en compte de son vieillissement : application à la récupération de l'énergie de freinage d'un trolleybus.", Thèse de Doctorat de l'Université Claude Bernard - Lyon I, 2010.
- [TSK16] T. S. Kumar, S. Kalaivani and Priyadharsini, "Boost converter based MLI topology using H-bridge for device control application with reduced device count", in Proceedings of the International Conference on Communication and Signal Processing (ICCSP), pp. 1840-1844, 2016. Doi: 10.1109/ICCSP.2016.7754488.
- [HD20] H. Du and F. Iannuzzo, "A Mitigation Strategy for the Short-Circuit Degradation in SiC MOSFETs", Proceedings of the IEEE Workshop on Wide Bandgap Power Devices and Applications in Asia, pp.1-4, 2020. Doi: 10.1109/WIPDAAsia49671.2020.9360256.
- [RB15] R. Bonyadi and al., "Compact Electrothermal Reliability Modeling and Experimental Characterization of Bipolar Latchup in SiC and CoolMOS Power MOSFETs", in IEEE Transactions on Power Electronics, volume 30, no. 12, pp. 6978-6992, Dec. 2015. Doi: 10.1109/TPEL.2015.2388512.
- [MB17] M. Billaud, "Intégration de semi-conducteurs III-V sur substrat Silicium pour les transistors n-MOSFET à haute mobilité", Thèse de Doctorat de l'Université de Grenoble Alpes, 2017.
- [HSKY12] M. Higashiwaki, K. Sasaki, A. Kuramata, T. Masui, S. Yamakoshi, "Gallium oxide (Ga<sub>2</sub>O<sub>3</sub>) metal-semiconductor field-effect transistors on single-crystal-Ga<sub>2</sub>O<sub>3</sub> (010) substrates", Applied Physic Letters, Volume 100, 2012.
- [MM15] M. Moussodji Jeff, "Caractérisation et modélisation électrothermique distribuée d'une puce IGBT. Application aux effets du vieillissement de la métallisation d'émetteur ", Thèse de Doctorat de l'Ecole Normale Supérieure de Cachan, 2015.

- [T16] T. Chenaf, "Etude des défauts d'interface Si/SiO<sub>2</sub> dans les TMOS : simulation sous Silvaco et Modélisation", Magister Thesis, Université de Batna 2, 2016.
- [GC14] G. Consentino *and al.*, "Effects on power transistors of Terrestrial Cosmic Rays: study, experimental results and analysis", in Proceedings of the IEEE Applied Power Electronics Conference and Exposition (APEC), pp.2582-2587, 2014.  
Doi: 10.1109/APEC.2014.6803667.
- [FW19] F. Wagner, "Simulative Comparison of Polymer and Ceramic Encapsulation on SiC-MOSFET Power Modules under Thermomechanical Load", 20th International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EuroSimE), 2019.
- [JB14] J. Barducci et R. Cabarat, « Mesures statiques et dynamiques du module de Young de matériaux frittés », Revue Metrologie Paris, Volume 51, N°3, pp. 149–153, Mars 1954.
- [LRG15] L. R. GopiReddy, L. M. Tolbert, B. Ozpineci and J. O. P. Pinto, "Rainflow Algorithm-Based Lifetime Estimation of Power Semiconductors in Utility Applications", in IEEE Transactions on Industry Applications, Volume 51, no. 4, pp. 3368-3375, July-Aug. 2015. Doi: 10.1109/TIA.2015.2407055.
- [GC14] G. Cannatà, S. De Caro, S. Panarello, T. Scimone, A. Testa and S. Russo, "Reliability Assessment of Avalanche Mode Operating Power MOSFETs through Coffin Manson Law based Mathematical Model", Proc. of the International Symposium on Power Electronics, Electrical Drives, Automation and Motion, pp. 139-145, 2014.  
Doi: 10.1109/SPEEDAM.2014.6872071.
- [JS19] Sun, J. Wei, Z. Zheng, Y. Wang and K. J. Chen, "Repetitive Short Circuit Energy Dependent VTH Instability of 1.2kV SiC Power MOSFETs," 31st International Symposium on Power Semiconductor Devices and ICs (ISPSD), pp. 263-266, 2019.  
Doi: 10.1109/ISPSD.2019.8757639.
- [SK00] S. Kirk, K. George, K. Vipin, "Graph Partitioning for High Performance Scientific Simulations", Retrieved from the University of Minnesota Digital Conservancy, 2000.
- [CCW18] C. Carton de Wiart, Laslo T. Diosady, Anirban Garai, N. K. Burgess, P. J. Blonigan, Dirk Ekelschot and S. M. Murman, "Design of a modular monolithic implicit solver for multi-physics applications", Jan 2018.

- [YD20] Y. Dumollard, E. Batista, J. M. Dienot and L. Pecastaing, "Equation-based modeling of the electrothermal behavior of a SiC MOSFET chip during a short circuit", IEEE Latin America Electron Devices Conference (LAEDC), 2020. Doi: 10.1109/LAEDC49063.2020.9073318.
- [GM00] G. Maggetto and J. Van Mierlo, "Electric and electric hybrid vehicle technology: a survey", IEE Seminar on Electric, Hybrid and Fuel Cell Vehicles, Ref. No. 2000/050, pp. 1/1-111,2000.
- [XW19] X. Wang, J. Qi and M. Yang, "Characterization of 600V/650V Commercial SiC Schottky Diodes at Extremely High Temperatures", in Proc. of the IEEE 10th International Symposium on Power Electronics for Distributed Generation Systems (PEDG), pp. 833-836, 2019. Doi: 10.1109/PEDG.2019.8807629.
- [BZ15] B. Zhou and D. Jiao, "Linear-complexity direct finite element solver for irregular meshes and matrices without mesh", Proc. of the IEEE International Symposium on Antennas and Propagation & USNC/URSI National Radio Science Meeting, pp. 1842-1843, 2015. Doi: 10.1109/APS.2015.7305310.
- [HW09] H. Wen and J. Hu, "Research on Multidisciplinary Design Optimization Based Response Surface Technology of Artificial Neural Network", Third International Conference on Genetic and Evolutionary Computing, in Proceed. Pp. 510-514, 2009. Doi: 10.1109/WGEC.2009.28.
- [MS20] Meenakshi and Satpal, "Review on Performance of SDAE For Historical Usage Data Using Deep Learning", Proc. of the International Conference on Intelligent Engineering and Management (ICIEM), pp. 23-28, 2020. Doi: 10.1109/ICIEM48762.2020.9160117





# Chapitre 2 : Modélisation multiphysique d'une puce MOSFET SiC lors d'une phase de court-circuit

## 2.1. Introduction

La méthodologie présentée dans ce chapitre a pour but de modéliser le comportement thermoélectrique d'une puce MOSFET SiC lors d'une phase de court-circuit. Par la suite, la méthode de modélisation sera utilisée pour envisager la possibilité de prendre en compte certaines conséquences dues au vieillissement du composant. Certaines hypothèses seront faites pour observer l'impact de la délamination de la surface de contact au niveau du collecteur de la puce mais également la prise en compte du phénomène d'arrachement de bondings. Cette méthodologie sera détaillée en cinq parties. Dans une première partie, quelques notions importantes pour la compréhension des différentes approches sera présentée. Dans un second temps, nous verrons la description physique et électrique d'une puce MOSFET SiC ainsi que la méthode d'implémentation du modèle dans un circuit type SPICE. Ensuite, la troisième partie sera dédiée à la validation du modèle de puce où les équations déterminées plus haut seront confrontées aux courbes caractérisant le comportement thermoélectrique du composant. Dans l'avant-dernière partie, nous allons voir le couplage entre le modèle comportemental et le modèle d'un boîtier TO en 3D. Cette partie sera l'occasion d'illustrer le type de simulations futures qui pourront être réalisées à l'aide de cette méthodologie. Finalement, nous verrons une conclusion concernant les différentes parties de ce chapitre, ainsi que les perspectives offertes par cette méthode.

### 2.1.1. Phénomènes thermoélectriques et non-linéarité de différents paramètres du MOSFET SiC

Dans la littérature, on peut trouver de nombreux papiers démontrant l'importance des aspects thermiques lors du court-circuit d'un MOSFET [JMM14], [XZ19]. La technologie MOSFET à carbure de silicium (SiC) a la particularité d'avoir un gradient en courant ( $di/dt$ ) très important lors du court-circuit [DS04]. Bien que la technologie SiC tolère des températures importantes, nous verrons dans ce chapitre que les paramètres thermo-dépendants de la puce vont être très impactés par la hausse de température. Une autre conséquence directe à sa vitesse de commutation est que le MOSFET SiC peut commuter une grande quantité de courant en quelques centaines de nanosecondes. Afin de pouvoir

anticiper et prévoir ces effets de court-circuit lors de la simulation dans les composants MOSFET SiC, il est nécessaire d'avoir un fort couplage entre les simulations de types électrique et thermique. En effet, la simulation électrique permet d'analyser des processus de l'ordre de la nanoseconde alors que la simulation thermique s'adresse majoritairement à des phénomènes observables de l'ordre de la seconde. Cette différence d'échelle de temps est un des problèmes majeurs du couplage de ces deux physiques, car les échauffements thermiques ont un impact sur les paramètres électriques. Il apparaît que les paramètres électriques internes des puces sont également variables en fonction de la température et souvent non-linéaires. Les valeurs d'inductances de boucle dépendent ainsi de la fréquence à laquelle le signal va circuler dans les conducteurs. La résistance à l'état passant  $R_{DS(on)}$ , quant à elle, va varier en fonction du niveau de courant qui la traverse. La transconductance, ou le gain, pouvant être basée sur le niveau de tension d'alimentation  $V_{DS}$  ou sur le niveau de tension de commande au niveau de la grille  $V_{GS}$  a un comportement fortement non-linéaire [EB11].

En plus d'évoluer de façon non linéaire lors du fonctionnement d'une puce MOSFET SiC, les paramètres caractéristiques du modèle comportemental et leurs évolutions vont également varier en fonction des échauffements dus à la phase de court-circuit du composant. Par conséquent, il est nécessaire d'utiliser une méthodologie la plus réaliste possible et étant capable de rendre compte de la température et de son évolution à chaque pas de temps tout au long d'une phase de court-circuit.

### **2.1.2. Modèle de puce servant de base à la création d'un modèle de module de puissance MOSFET SiC**

La méthodologie décrite aura pour but de rendre compte des paramètres thermo-dépendants et non-linéaires du modèle comportemental d'une puce MOSFET SiC. Ce modèle de puce a également pour but d'être réutilisé pour la création d'un modèle du module de puissance complet pouvant faire commuter de très forts courants. Ce modèle de module de puissance est composé de plusieurs puces connectées en parallèle au même titre qu'un module de puissance IGBT, tel que le montre la figure 2.1.

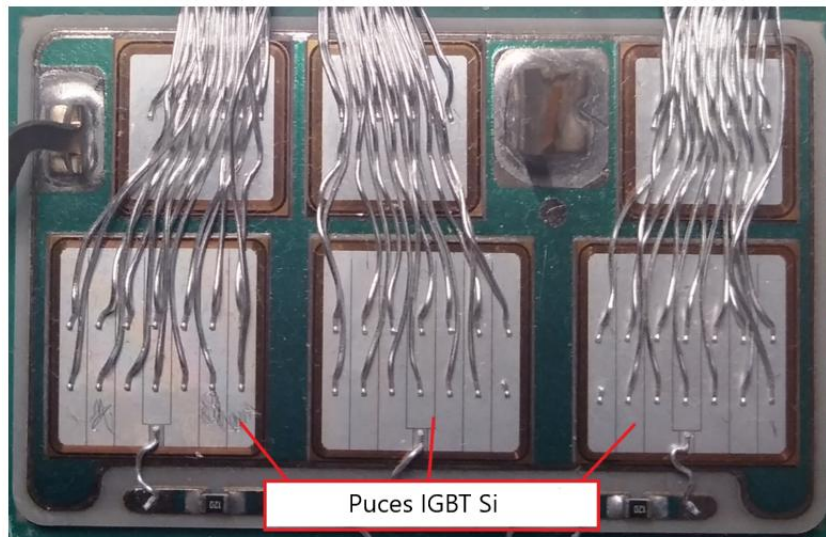


Figure 2.1 : Vue interne d'un module de puissance IGBT.

Ces puces sont les mêmes que celles contenues dans un boîtier TO. C'est pourquoi, dans un premier temps, nous avons choisi de valider l'approche sur une seule puce. En effet, il est primordial de pouvoir simuler les comportements thermoélectriques d'une puce encapsulée dans un boîtier TO lors d'une phase de court-circuit. Une fois le comportement pris en compte, il sera plus simple de simuler le courant de court-circuit  $I_{CC}$  et de le corrélérer à des mesures expérimentales car, comparativement au module, il a un design interne moins complexe. Pour ce faire, ce chapitre décrit la méthodologie prenant en compte les comportements linéaires, non-linéaires et thermoélectriques sous forme d'équations. A l'aide de ces équations, il est plus simple de prendre en compte la thermo-dépendance des paramètres dans un schéma de simulation électrique de type SPICE. Par la suite, ce modèle de puce sera relié en parallèle avec d'autres puces par l'intermédiaire d'impédances tenant compte de l'architecture interne du module de puissance.

Cette méthodologie repose donc sur le développement d'un modèle comportemental paramétré à l'aide de valeurs initiales provenant des données techniques du composant, d'essais complémentaires et de l'utilisation d'un algorithme génétique, ainsi que de la méthode des moindres carrés qui seront décrits dans la partie suivante.

### 2.1.3. Fonctionnement de l'algorithme génétique et de la méthode des moindres carrés

Afin d'établir les équations caractérisant les paramètres internes du modèle comportemental d'une puce MOSFET SiC, deux algorithmes ont été utilisés : un algorithme génétique NSGA II [MAJ19] et un algorithme basé sur la méthode des moindres carrés [CMCo2].

Les algorithmes génétiques sont des algorithmes évolutionnaires basés sur la théorie de Charles Darwin décrivant l'évolution du vivant [CD1859]. Le vocabulaire utilisé dans mon manuscrit est le même que celui décrivant cette théorie. On peut citer tout d'abord la notion



de population qui est composée d'un ensemble d'individus distincts. Chaque individu est composé de chromosomes, eux-mêmes composés de plusieurs gènes. Un algorithme génétique permet d'optimiser un système jusqu'à trouver la solution optimale à un problème donné. Pour comprendre le fonctionnement de ces algorithmes, il est préférable d'appréhender certains concepts darwiniens. La théorie de Darwin repose sur trois grands principes : la variation, l'adaptation et l'hérédité.

- ❖ Le principe de variation est un concept selon lequel, dans une même population, chaque individu qui la compose serait unique. Bien qu'un individu possède des caractéristiques communes à d'autres individus, la combinaison exacte de ces caractéristiques lui est propre. La diversité de ces combinaisons permet de rendre certains individus plus disposés à survivre à certaines conditions de vies. C'est donc sur ces différences que le processus de sélection naturelle peut être décisif.
- ❖ Le principe d'adaptation est la conséquence logique des variations au sein d'une population. En effet, ce principe explique que les individus qui sont les plus aptes à survivre à un mode de vie donné sont ceux qui ont le plus de chances d'atteindre l'âge adulte et donc de se reproduire dans ce mode de vie.
- ❖ Le principe d'hérédité est le mécanisme de transmission au sein d'une lignée des caractéristiques d'une génération à l'autre. Par conséquent, plus un individu a des caractéristiques avantageuses à sa survie, plus il a de chances de voir la présence de ses gènes transmise aux générations suivantes.

L'algorithme génétique répond à ces principes en permettant de les adapter à tout type de problèmes. Il fonctionne selon un processus défini en figure 2.2. En premier lieu, il faut créer une première génération d'individus qui vont constituer la population. Ensuite l'algorithme va évaluer les individus en fonction d'un objectif défini au préalable. Prenons pour exemple l'objectif de la vie, à savoir la survie. On va rechercher des individus ayant les caractéristiques idéales pour survivre à notre problématique. S'il y en a, l'algorithme identifie les individus idéaux et il stoppe son processus. Si les caractéristiques des individus ne répondent pas à l'objectif, alors l'algorithme va se diriger vers un processus de sélection naturelle. Dans un premier temps, il va sélectionner les individus les plus proches de l'objectif et détruire tous les autres. Ensuite, il va mixer les particularités génétiques des différents individus dans le but de créer une nouvelle génération.

Afin de ne pas contraindre l'algorithme à se focaliser sur un optimum local et non l'optimum global, il est important d'introduire le concept de mutation génétique. En effet, il permet de faire émerger une transformation de gènes chez certains individus afin d'élargir le champ des possibilités pouvant être testées par l'algorithme. Enfin, l'algorithme va soumettre la nouvelle population à l'évaluation selon le même objectif de survie. Ce mécanisme va donc se répéter autant de fois que nécessaire, de générations en générations, jusqu'à obtenir l'individu parfait aux yeux de l'objectif.

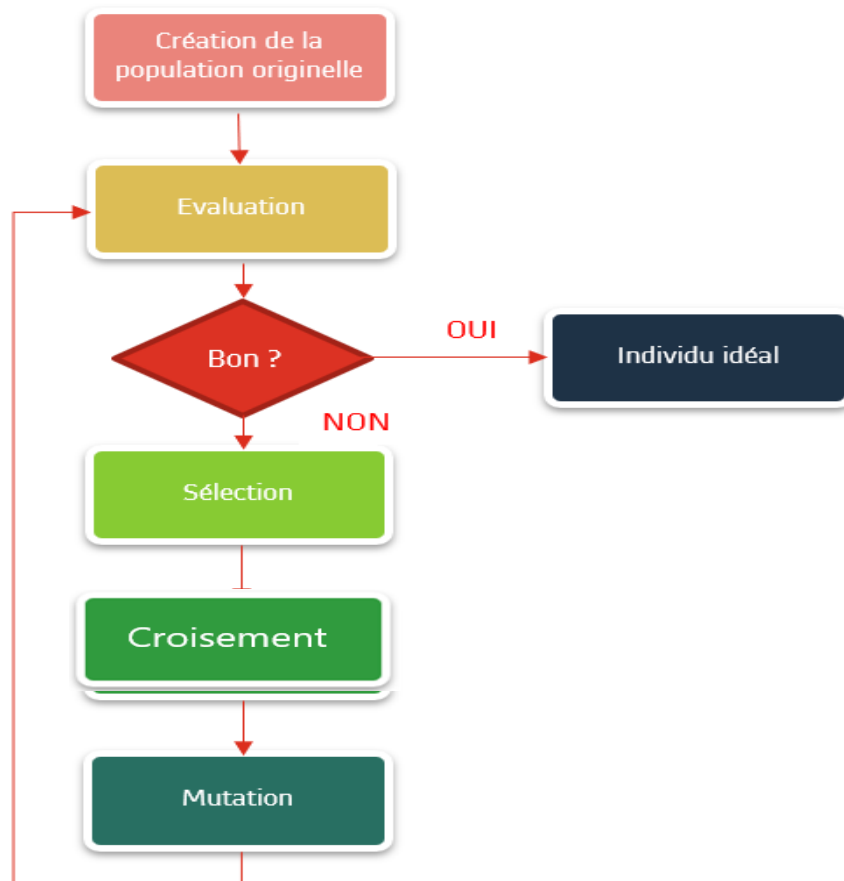
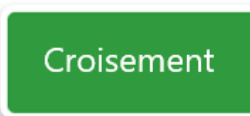


Figure 2.2 : Schéma explicatif du processus régissant un algorithme génétique.



La sélection est le processus durant lequel l'algorithme va choisir les individus avec lesquels la solution a le plus de chances de converger sur l'objectif défini. Ce processus est donc une application du principe d'adaptation énoncé par Charles Darwin.



Le croisement, ou crossover, correspond au processus de croisement génétique détaillé par Charles Darwin. Il s'agit de l'application du principe d'hérédité. C'est lorsque deux individus vont partager leurs gènes avec un même chromosome afin d'obtenir une nouvelle génération possédant les attributs de ses deux parents issus de la génération précédente.

Prenons par exemple, une population comptant dix individus composés d'un seul chromosome (chromosome 1) qui est lui-même constitué de trois gènes (taille, vitalité et intelligence). Après avoir sélectionné les trois individus les plus performants, l'algorithme va générer de nouveaux individus en partageant les particularités de leurs gènes.

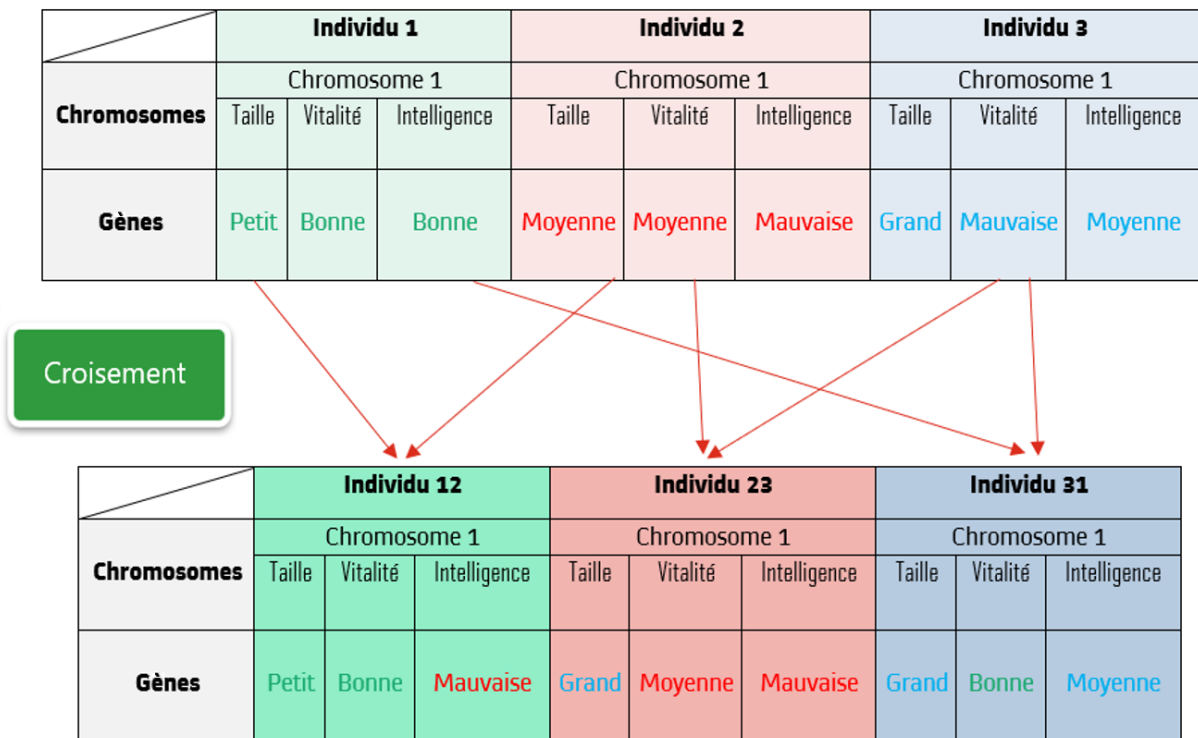
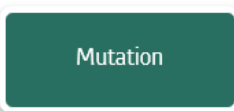


Figure 2.3 : Croisement des chromosomes entre différents individus.

Comme le montre la figure 2.3, les individus 1 et 2 vont partager leurs gènes afin de créer l'individu 12. Ce nouvel individu a donc hérité de la taille et de la vitalité de l'individu 1. Cependant, il a hérité de l'intelligence de l'individu 2. Pour créer une nouvelle génération de 10 individus, l'algorithme va donc générer les sept individus manquants en suivant le processus de croisement. Avant de tester la nouvelle génération, l'algorithme va procéder à une mutation chez quelques individus.



La mutation consiste à altérer un gène dans un chromosome selon un facteur de mutation. Ce facteur est la probabilité qu'une mutation soit effectuée sur un individu. La mutation permet d'éviter une convergence prématurée de l'algorithme vers un extremum local. Ce processus de mutation est l'application du principe de variation de la théorie de Darwin.

Maintenant que la nouvelle génération est prête, le processus va se répéter jusqu'à atteindre l'optimum global permettant de converger vers l'objectif. Cette méthode permet d'établir une équation régissant des données issues de mesures expérimentales. Elle est souvent utilisée en électronique pour déterminer certains optimums [FK11]. Cet algorithme sera utilisé ici pour calculer l'équation qui décrit la courbe de transconductance non-linéaire utilisée dans le modèle comportemental. La mise en place de l'algorithme sera détaillée dans la partie traitant de l'implémentation du modèle comportemental.

La deuxième technique que nous présentons, celle dite des moindres carrés (MC), est une méthode statistique inventée par Friedrich Gauss et Adrien-Marie Legendre au début du 19<sup>ème</sup> siècle [CFG1821].

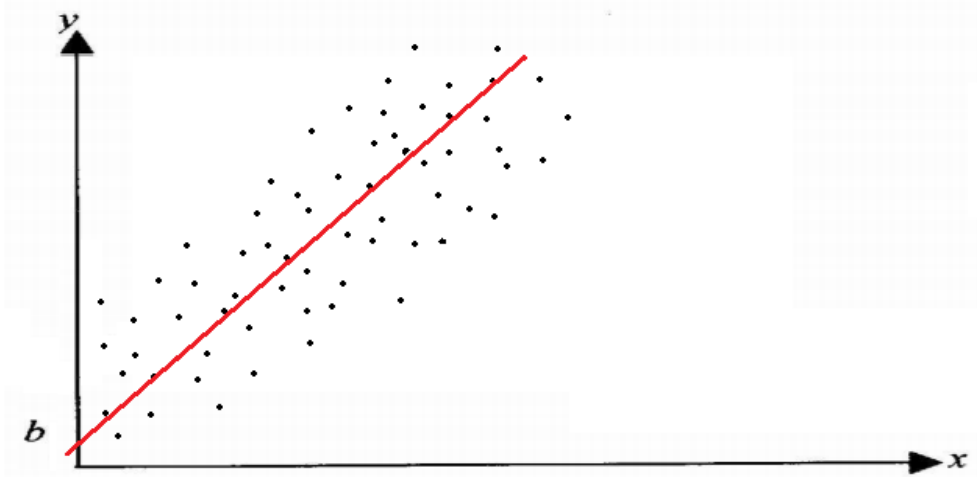


Figure 2.4 : Droite décrivant l'équation comportementale du nuage des points x et y.

Prenons par exemple des points issus de données expérimentales (figure 2.4) avec pour coordonnées respectives  $\{x_1, x_2, x_3, \dots, x_n\}$  et  $\{y_1, y_2, y_3, \dots, y_n\}$ . Le but est de trouver une équation décrivant un éventuel lien entre x et y,  $y = f(x)$ . Dans notre exemple, on va chercher à déterminer les constantes d'une équation simple,  $y = ax + b$ , pour appliquer la méthode de régression linéaire [EO12]. Pour tenir compte des erreurs observées dans le modèle mathématique, on considère les données  $\{y_1, y_2, y_3, \dots, y_n\}$  comme autant de réalisations d'une variable aléatoire Y et les données  $\{x_1, x_2, x_3, \dots, x_n\}$  comme autant de réalisations d'une variable aléatoire X. Dans ce cas-là, la variable X est la variable explicative et Y est la variable expliquée. On va représenter l'ensemble des relevés mesurés par un nuage des points  $\{(x_i, y_i), i = 1, \dots, n\}$ . Rechercher une relation affine entre les variables X et Y revient à rechercher une droite qui s'ajuste le mieux possible à ce nuage de points. Parmi toutes les droites possibles, on retient celle qui rend minimale la somme des carrés des écarts des valeurs observées  $y_i$  à la droite  $y_i = ax_i + b$ . Si  $er_i$  représente cet écart, appelé aussi résidu, le principe des moindres carrés consiste à choisir les valeurs de a et de b qui minimisent l'équation suivante :

Équation 2.1

$$E = \sum_{i=1}^n er_i^2 = \sum_{i=1}^n (y_i - (ax_i + b))^2$$

Dans ce manuscrit, cette méthode permettra de calculer certaines équations faisant le lien entre phénomènes thermiques et électriques. La thermo-dépendance des paramètres du modèle comportemental sera déterminée à l'aide de cette méthode dans la partie traitant de l'implémentation du modèle de puce MOSFET SiC.

#### **2.1.4. Apport du jumeau numérique dans la compréhension et la prédiction de phénomènes multiphysiques**

Un jumeau numérique est une réplique virtuelle d'un phénomène, d'un objet ou d'un équipement réel [JW20], [LX20]. Il peut avoir plusieurs spécificités mais il repose essentiellement sur des simulations physiques ou multi-physiques d'un modèle donné. La première étape est de créer un modèle numérique basé sur des simulations physiques et pouvant retranscrire le comportement physique d'un composant. Contrairement à une simulation dite classique, le jumeau numérique est un modèle avec pour données d'entrée des mesures prises en temps réel directement sur le composant simulé. Il permet d'avoir l'image du comportement du composant lors de son fonctionnement réel. Il permet également de prévoir le comportement qu'il va produire dans un futur plus ou moins proche en fonction de l'environnement et du contexte réel du composant. Avec de tels modèles, il serait possible d'accroître la possibilité de prévoir d'éventuels dysfonctionnements dus à l'exploitation du composant dans son environnement d'utilisation.

Ainsi le jumeau numérique tend à devenir un élément essentiel pour la maintenance prédictive. En effet, si un événement imprévu est détecté pendant l'utilisation du composant, il serait aisé de penser que le jumeau numérique permet de mesurer l'impact de l'événement sur le composant sans avoir à inspecter le composant réel. L'utilisation du jumeau numérique peut également permettre d'observer ce qui se produit à l'intérieur d'un composant lors de la future utilisation du dit composant. Par conséquent, il peut permettre d'optimiser des conceptions ou autres aspects du modèle en fonction de sa future utilisation. C'est en gardant ces aspects en tête que le modèle comportemental de puce qui a été développé va être expliqué dans la partie qui suit.

#### **2.2. Implémentation du modèle de puce MOSFET SiC**

Cette partie traitera du modèle comportemental qui a été développé pour ce chapitre. Nous y verrons les paramètres régissant le modèle comportemental ainsi que les différentes méthodes qui ont permis l'implémentation des équations thermo-dépendantes. Afin de rendre compte de la température engendrée lors d'un court-circuit, nous avons utilisé un modèle thermique appelé modèle de Cauer qui sera également détaillé ici. Cette étude se concentrera sur la puce MOSFET SiC CREE C2M0025120D contenue dans un boîtier TO-247.

### 2.2.1. Structure du modèle comportemental MOSFET SiC

Dans cette partie, la mise en place du modèle comportemental avec l'aide de l'algorithme génétique et la technique des moindres carrés va être détaillée. Le modèle comportemental d'une puce MOSFET est un modèle électrique basé sur son comportement physique. Comme on peut l'observer sur la figure 2.5, les liaisons entre les différentes couches dopées  $P^+$ ,  $N^+$ ,  $N^-$  et l'oxyde de grille sont symbolisées par différentes capacités parasites. La liaison entre Drain et Source une fois polarisée (état passant) est symbolisée par une résistance que l'on nommera résistance à l'état passant  $R_{DSON}$ . Elle permet notamment de modéliser les pertes en conduction. Cette résistance est principalement composée de  $R_D$  et  $R_a$  où  $R_D$  est la résistance de drain, représentant la résistance du substrat  $N^+$  et des connectiques.  $R_a$  est la résistance de la couche d'accumulation de charges, située sous l'électrode de grille, dans la zone  $N^-$ . La structure métal oxyde du semiconducteur constitue une capacité dont la charge est un facteur de ralentissement du transistor.

Comme le montre la figure 2.5, on peut voir que la grille forme des capacités avec les différentes couches de la puce MOSFET : entre la grille et la zone  $N^+$  de source ( $C_1$ ) ; entre la grille et la zone  $P$  du canal ( $C_2$  et  $C_4$ ) et entre la grille et le drain ( $C_3$  et  $C_5$ ). De la même manière, lorsqu'une zone de charge d'espace se développe suivant la jonction  $NP$  de la diode intrinsèque, une capacité  $C_6$  apparaît, cette fois entre le drain et la source du transistor.

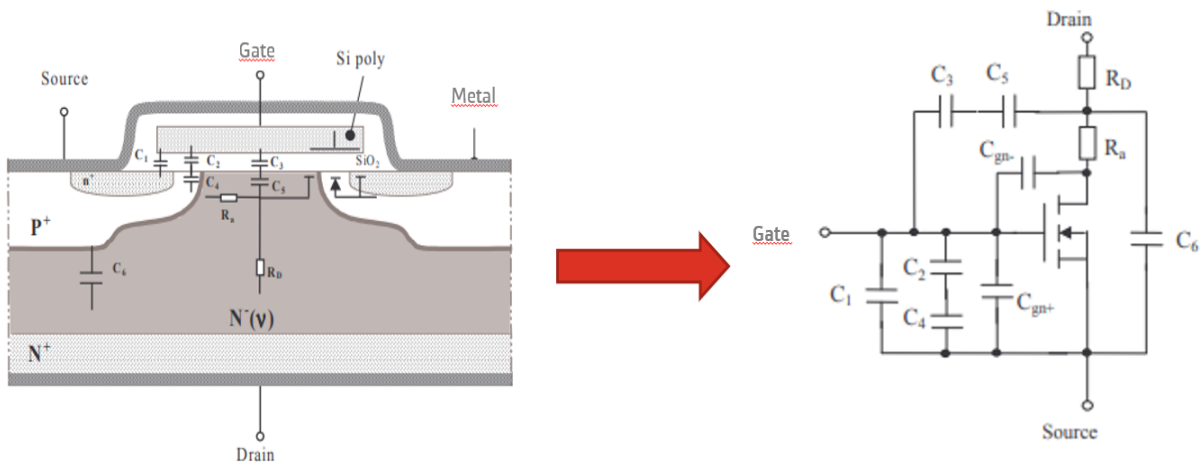


Figure 2.5 : Vue en coupe d'une puce MOSFET et composants du modèle comportemental.

Le modèle proposé est basé sur le circuit équivalent d'un MOSFET de puissance illustré dans la figure 2.5. La simplification de ce circuit nous donne le circuit équivalent qui a été utilisé dans ce manuscrit et illustré à la figure 2.8. Ce circuit est constitué d'une source de courant dépendante de la tension pour simuler la transconductance notée Gain, d'une résistance  $R_{DSON}$  pour simuler la résistance à l'état passant, ainsi que d'une source de tension  $V_{GStH}$  pour simuler le seuil de tension décrit dans la fiche technique. Le modèle est également composé d'une diode de corps et de trois capacités parasites  $C_{GS}$ ,  $C_{DS}$  et  $C_{GD}$  avec,  $C_{GS}$  la capacité équivalente à  $C_1$ ,  $C_2$  et  $C_4$ ;  $C_{DS}$  étant la capacité  $C_6$ ;  $C_{GD}$  la capacité

équivalente à  $C_3$  et  $C_5$ . Pour prendre en compte la dépendance à la température, un réseau thermique (figure 2.6, 2)) basé sur la méthodologie de Cauer est mis en place [YC12], [EKo6]. La méthodologie de Cauer consiste à créer un modèle électrique qui s'appuie sur l'analogie entre certains principes thermique et électrique. Ici, le parallèle est fait entre la loi de Fourier pour la thermique et la loi d'Ohm pour l'électricité (équations 2.2 et 2.3).

### Loi de Fourier :

Équation 2.2

$$\Delta T = -\frac{L}{\lambda S} \cdot P$$

Avec,  $L$  la longueur du conducteur et  $S$  la surface du conducteur.

### Loi d'Ohm :

Équation 2.3

$$\Delta V = R \cdot I$$

Le tableau 2.1 nous permet de comprendre ce lien.

Tableau 2.1 : Equivalence entre la loi de Fourier et la loi d'Ohm.

Loi de Fourier	$\Delta T = -\frac{L}{\lambda S} \cdot P$	<=>	$\Delta V = R \cdot I$	Loi d'Ohm
Conductivité thermique	$\lambda$	<=>	$\sigma$	Conductivité électrique
Température	$T$	<=>	$V$	Potentiel électrique
Puissance thermique	$P$	<=>	$I$	Intensité du courant
Résistance thermique	$\frac{L}{\lambda S}$	<=>	$R$	Résistance électrique

Une fois établi, le modèle de Cauer permet de déterminer la température interne du composant à chaque pas de temps. Il permet également de prendre en compte les échauffements du composant dans les équations thermo-dépendantes. Le principe de fonctionnement consiste à établir une connexion entre les résistances thermiques et les capacités thermiques de la puce avec un comportement électrique équivalent. Pour réaliser ce circuit, différents tests de tension, de courant et de température ont été réalisés avec un testeur de puissance [MG14] afin d'extraire une courbe permettant de définir les cellules RC correspondant à cette puce TO. En figure 2.6, nous pouvons observer le principe de la méthode permettant d'établir le modèle de Cauer.

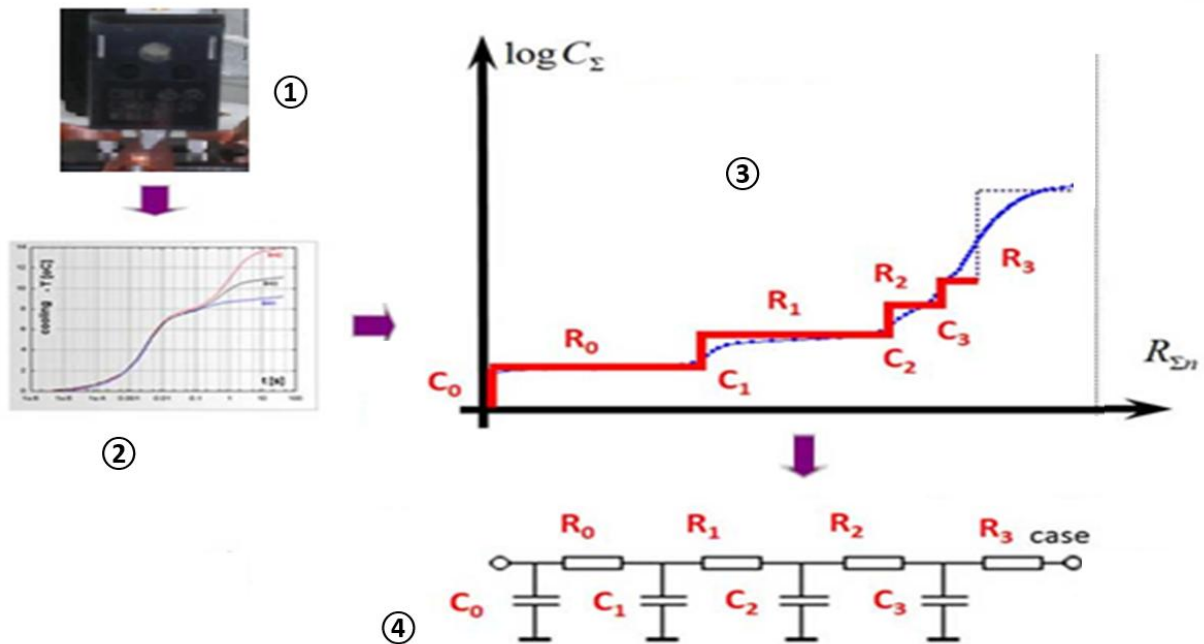


Figure 2.6 : Mise en place d'un modèle de Cauer.

Cette méthode comporte quatre étapes principales, basées sur des caractérisations thermoélectriques, qui sont présentées ici :

- ① Dans un premier temps, sur les puces étudiées (MOSFET SiC CREE), nous effectuons une campagne de mesures de tensions à différents points de température dans une étuve dédiée [MG14]. Cette campagne a été réalisée avec le concours d'une plateforme technique (Plateforme PRIMES).
- ② Dans un deuxième temps, nous avons mis en forme ces résultats, plus particulièrement l'évolution de la tension en fonction du temps et de la température ambiante sur plusieurs composants afin de pouvoir moyennner les résultats et limiter ainsi les incertitudes de mesures.
- ③ Dans un troisième temps, à partir de ces résultats, nous avons établi une courbe représentative de l'inertie thermique en fonction de la résistance.
- ④ Enfin, cette courbe a permis d'extraire des valeurs réalistes de chaque étage  $R_{Th}C_{Th}$  afin de renseigner le modèle circuit de Cauer. En effet, l'inertie thermique du composant est représentée par les capacités  $C_{Th}$  et la résistance thermique est représenté par les résistances  $R_{Th}$  du modèle de Cauer.

Chaque couple RC est donc représentatif de ce comportement thermique (inertie thermique, résistance thermique) pour chacune des couches de matériaux composant une puce MOSFET SiC, telle que représentée à la figure 2.7.



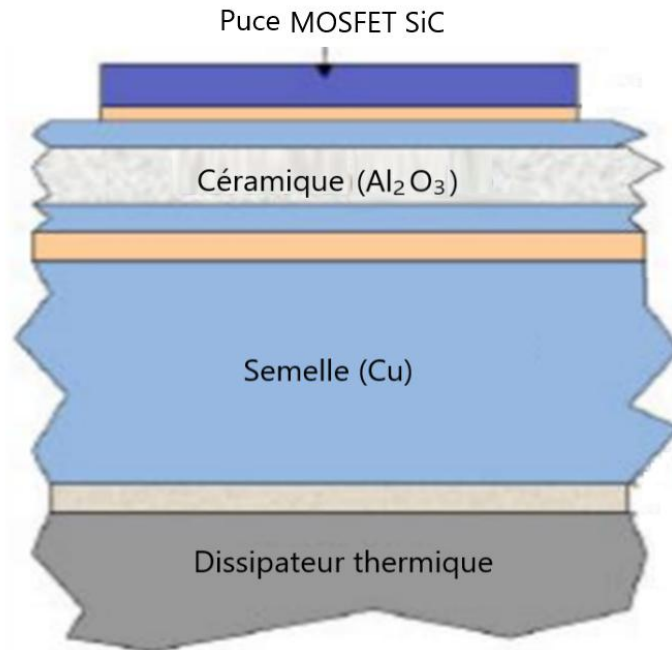


Figure 2.7 : Vue en coupe d'un MOSFET SiC avec ses différentes couches.

Dans cet exemple, la capacité  $C_0$  et la résistance  $R_0$  correspondent à l'inertie thermique de la première couche en silicium et la capacité  $C_1$  et la résistance  $R_1$  correspondent quant à elles aux paramètres thermiques de la brasure en étain. Il est également important de noter que le premier étage est sujet à plus d'imprécisions de mesure que les autres couches notamment pour l'inertie thermique  $C_0$ . Le découpage de la courbe de l'inertie thermique en fonction de la résistance thermique en couple RC peut être réalisé de manière plus précise, ce qui peut donner un nombre de couples RC plus important que le nombre de couches réelles dans le composant MOSFET. A l'aide de cette méthode, nous avons établi le modèle de Cauer que l'on peut voir sur la figure 2.8 2). Couplé au modèle comportemental de la figure 2.5, nous avons établi un modèle comportemental permettant de convertir les pertes électriques en échauffement thermique pouvant être utilisé pour déterminer les valeurs des paramètres thermo-dépendants du modèle comportemental illustré à la figure 2.8 1).

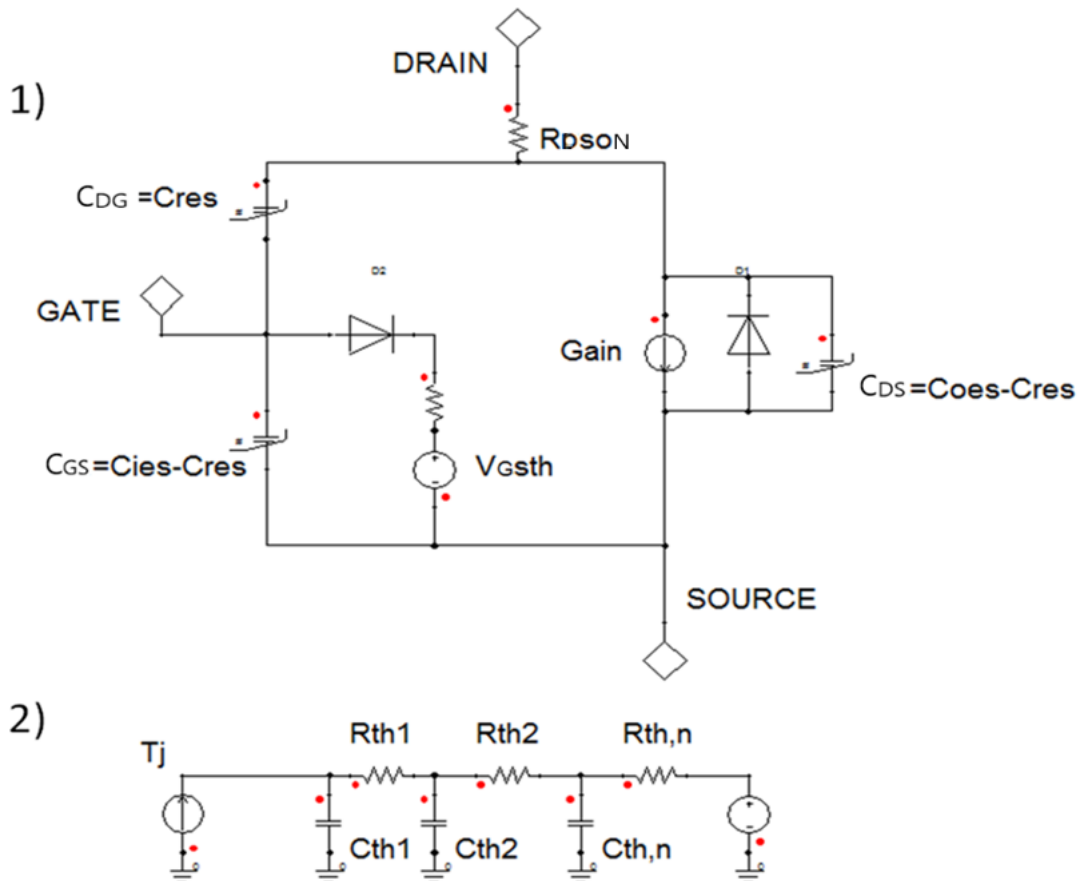


Figure 2.8 : 1) Modèle comportemental de la puce MOSFET SiC ; 2) Modèle de Cauer utilisé.

Comme décrit plus haut, ce modèle est composé de trois paramètres thermo-dépendants, la résistance à l'état passant  $R_{DS(on)}$ , la tension du seuil de commande  $V_{Gsth}$  et la transconductance appelée Gain. Dans la prochaine partie, nous verrons le comportement non-linéaire de ces trois paramètres avant d'observer en détail leurs dépendances thermiques. Nous verrons également le comportement non linéaire des capacités parasites  $C_{DS}$ ,  $C_{GS}$  et  $C_{GD}$ .

### 2.2.2. Simulation des paramètres non linéaires du MOSFET SiC

La procédure de mise en place du modèle de comportement de la puce est décrite dans cette partie. Dans le modèle de simulation de court-circuit, les paramètres non-linéaires sont d'une importance cruciale, agissant de manière très sensible sur le phénomène de court-circuit, lui-même mettant le composant dans des conditions de fonctionnement particulières et limites. C'est la raison pour laquelle nous avons procédé à une caractérisation complémentaire, en incluant des essais thermiques. Pour obtenir un modèle aussi polyvalent que possible et pouvant être utilisé dans des systèmes complexes, tous les paramètres du circuit équivalent sont décrits par des équations afin de reproduire les comportements linéaires, non linéaires et thermiquement dépendants de la caractérisation. Dans un premier temps, il est primordial d'isoler la courbe de mesure à une température donnée et d'utiliser la

technique des moindres carrés. Dans ce cas, la résistance drain-source utilisée pour simuler la résistance à l'état passant présente un comportement linéaire décrit dans l'équation suivante dont les grandeurs seront précisées dans le tableau 2.2 :

$$\text{Équation 2.4} \quad R_{\text{DSON}}(T) = \alpha_1(T) \cdot I_{\text{DS}} + \beta_1(T)$$

Pour modéliser une transconductance utile dans de nombreuses applications, le comportement de la courbe (figure 2.9) est appréhendé par l'expression suivante dont les grandeurs seront précisées dans le tableau 2.2 :

$$\text{Équation 2.5} \quad I_{\text{DS}}(T) = \frac{K(T)}{1 + \alpha_2(T) e^{-r \cdot V_{\text{GS}}}}$$

En effet, pour représenter correctement le comportement thermoélectrique et non-linéaire de la transconductance, il faut identifier une équation qui a pour résultat une courbe proche de celles obtenues lors de la caractérisation expérimentale de la transconductance. Comme on peut le voir sur la figure 2.9, les mesures forment une courbe non-linéaire composée de 3 zones de variations pseudo-linéaires distinctes. Il s'agit ici d'un comportement proche d'une fonction sigmoïde souvent utilisée dans les réseaux de neurones pour gérer l'activation de neurones [IA20]. Dans un premier temps, la courbe va avoir la forme d'un segment linéaire avec une très faible pente ①. Dans un second temps, on va entrer dans une nouvelle phase d'évolution linéaire avec une pente plus importante ②. Dans la dernière phase, on se trouve dans le fonctionnement saturé du composant ③. Cela se traduit par l'effondrement brutal de la pente et la création d'un plateau symbolisant la limite en courant du composant. Comme on peut l'observer sur la figure 2.9, la courbe sigmoïdale issue de l'équation 2.5 présente toutes ces caractéristiques.

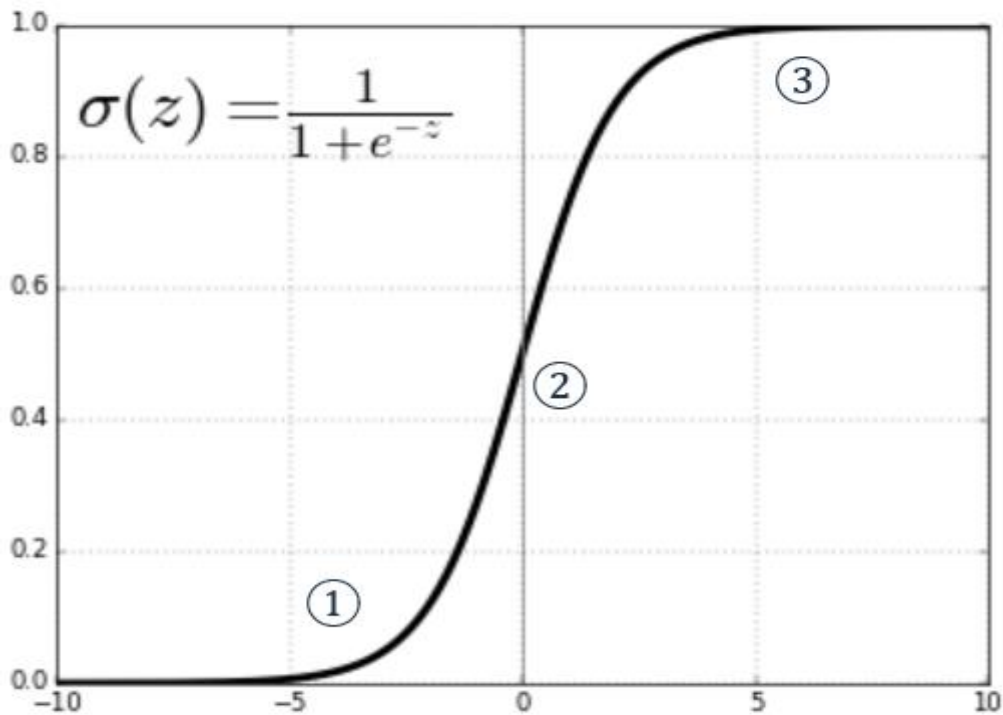


Figure 2.9 : Courbe issue de la fonction sigmoïde.

Une fois l'équation de la transconductance déterminée, il ne reste plus qu'à prendre en compte les capacités parasites. Lors des essais supplémentaires, la valeur des capacités a été mesurée pour différents niveaux de température. Comme on peut l'observer sur la figure 2.10, la température n'a pas d'impact sur la valeur de capacité. Par conséquent, la courbe est directement importée comme étant la valeur de la capacité associée afin de rendre compte du comportement non-linéaire de celle-ci.

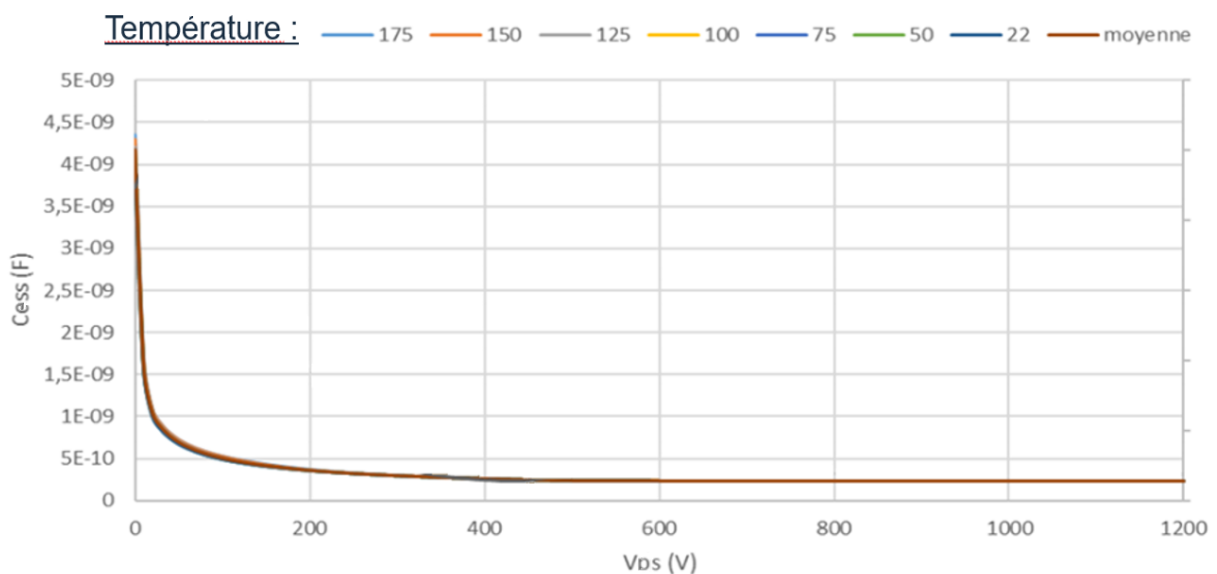


Figure 2.10 : Evolution de la capacité  $C_{ess}$  en fonction de la tension  $V_{DS}$  pour différentes valeurs de température.

La valeur de la capacité se stabilise aux alentours de  $V_{DS}$  égale à 500 V. Par conséquent, il est possible d'utiliser une valeur fixe pour les capacités dans une phase de court-circuit dans laquelle  $V_{DS}$  serait strictement supérieure à 500 V. Cependant, il peut exister de fortes perturbations lors d'un court-circuit pouvant entraîner une chute de tension pendant quelques centaines de nanosecondes, dans ces conditions et si on veut capter ces phénomènes, il est nécessaire d'utiliser les courbes non-linéaires comme celle présentée à la figure 2.10. Concernant la transconductance, la résistance à l'état passant et le seuil de tension de grille, une fois que l'on a obtenu les équations qui décrivent les comportements électriques linéaire et non-linéaire, il est nécessaire de prendre en compte l'impact thermique sur les caractéristiques électriques.

### 2.2.3. Détermination du modèle analytique d'une puce MOSFET SiC

Dans cette section, le modèle comportemental de la puce est entièrement détaillé. L'ensemble du modèle, avec toutes les dépendances thermiques, comporte 18 paramètres (tableau 2.2). Ces paramètres sont déduits des caractérisations thermo-dépendantes effectuées pour cette étude. A l'aide de techniques numériques, telles que celle des moindres carrés et l'utilisation d'un algorithme génétique, NSGA-II [KD02], il a été possible de déterminer la valeur de tous ces paramètres. L'objectif est de reproduire analytiquement le comportement illustré par les courbes de la caractérisation. En d'autres termes, nous visons à donner les valeurs des composants constitutifs du circuit comportemental sous la forme d'une équation décrivant l'évolution de ces courbes thermo-dépendantes. Dans ce contexte, les équations suivantes, dont les grandeurs seront précisées dans le tableau 2.2, permettent de prendre en compte la thermo-dépendance de la résistance drain-source  $R_{DSON}$  (Eq. 4) :

$$\text{Équation 2.6} \quad \alpha_1(T) = \lambda_1 \cdot T + \delta_1 \cdot T^2 + \psi_1$$

$$\text{Équation 2.7} \quad \beta_1(T) = \lambda_2 \cdot T + \delta_2 \cdot T^2 + \psi_2$$

Plusieurs paramètres sont interdépendants et intrinsèquement liés, comme la transconductance et la tension de seuil  $V_{GStH}$ . La transconductance étant un paramètre dominant dans la simulation de court-circuit, il est important de correctement prendre en compte la thermo-dépendance de  $V_{GStH}$  tel que décrit par l'équation 2.8. Pour déterminer l'équation 2.9, dont les grandeurs seront précisées dans le tableau 2.2, la technique de régression linéaire par moindres carrés a été utilisée.

Équation 2.8

$$V_{GSth}(T) = \beta_2 + \phi_1 \cdot T + \omega_1 \cdot T^2$$

La transconductance est un paramètre important avec une non-linéarité pouvant être composée de trois phases distinctes. La température influence le comportement de la transconductance différemment selon le seuil de tension  $V_{GSth}$ . Dans le cas où  $V_{GS} < V_{GSth}$ , avec  $V_{GSth}$  dépendant de la température, la source de courant ne fournira aucun courant, comme montré dans la phase ① de la figure 2.8. Dans les autres cas, l'équation 2.5 est prise en compte. Afin de prendre en compte la dépendance thermique à différentes tensions  $V_{GS}$ , les équations ci-dessous sont utilisées avec l'ensemble des grandeurs détaillées dans le tableau 2.2. La première (équation 2.9) maintient la partie linéaire stable malgré les modifications induites par la température, ②. La seconde (équation 2.10) permet de gérer la variation du niveau de saturation provoquée par les évolutions de la température, ③.

Équation 2.9

$$\alpha_2(T) = \phi_1 \cdot T + \theta_1 \cdot T^2 + \sigma_1 \cdot T^3 + \varpi_1$$

Équation 2.10

$$K(T) = \phi_2 \cdot T + \theta_2 \cdot T^2 + \sigma_2 \cdot T^3 + \varpi_2$$

Afin de déterminer les coefficients et les paramètres qui composent ces équations, plusieurs méthodes ont été utilisées. La première méthode, utilisée pour déterminer les paramètres de l'équation 2.5, est basée sur l'algorithme génétique appelé NSGA-II. Les coefficients et les paramètres de l'équation sont optimisés pour trouver une configuration qui peut s'adapter au plus près de la transconductance mesurée lors des essais complémentaires à la documentation technique [KDo2]. Pour mettre en place l'algorithme génétique, il a fallu partir de la fonction sigmoïde, choisie pour ses caractéristiques communes à celles de la transconductance. Sur cette équation, il est nécessaire d'identifier des variables qui seront traitées comme des gènes. Comme on peut le voir sur la figure 2.11, trois gènes ont été identifiés :  $k$ ,  $A$  et  $r$ .

$$f(i) = \frac{k}{1 + Ae^{(-ri)}}$$

Gènes	k	A	r
Personne 1	200	4	35
Personne 2	12	22	210
Personne 3	432	1	133
Personne 4	117	67	304
Personne n	...	...	...
Personne n+1	...	...	...

Figure 2.11 : Illustration de l'algorithme génétique utilisé pour trouver une corrélation entre la courbe issue des essais et une fonction sigmoïde.

Chaque personne est composée de trois gènes d'une valeur qui peut être identique à d'autres personnes mais dont l'association des valeurs attribuées à ses gènes sont propres à chaque individu. L'algorithme va dans un premier temps générer les cent premières personnes et créer la courbe correspondante à chaque personne. Ensuite, il va venir calculer l'écart entre la courbe de référence (issue des essais) et la courbe de chaque personne. Cet écart est nommé Delta et le but de l'algorithme est de trouver une solution pour tendre vers la valeur la plus proche de  $\Delta = 0$ . Une fois toutes les courbes des personnes de la première génération comparées, l'algorithme va sélectionner les dix personnes ayant eu la valeur de Delta la plus faible et il va détruire tous les autres. Avec ces dix personnes, l'algorithme va générer les quatre vingts dix personnes manquantes en utilisant les procédés de croisement et de mutation expliqués dans la première partie de ce chapitre. Après plus de quatre mille évaluations (Design ID), la solution se stabilise autour d'une configuration correcte illustrée dans la figure 2.12 ( $\Delta < 20$ ).

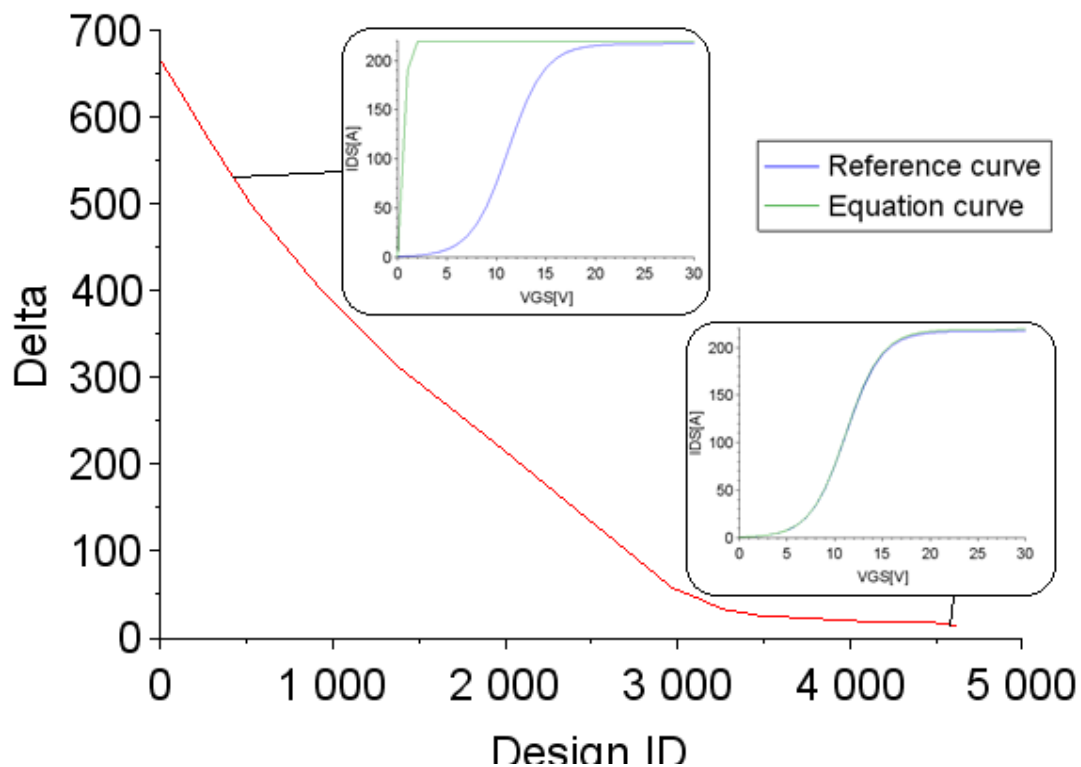


Figure 2.12 : Ajustement entre la courbe expérimentale liée aux valeurs de transconductance et la courbe issue de l'équation 2.5. Delta est la différence entre les deux courbes et Design ID est le nombre de possibilités comparées.

La deuxième méthode est basée sur l'utilisation des moindres carrés pour prendre en compte le comportement thermique des équations 2.5, 2.9 et 2.10. Les valeurs de  $I_{DS}$  à différents niveaux de températures ont été mesurées pour la même valeur de tension  $V_{GSth} = 20V$ . En utilisant ces points, une équation polynomiale a été déterminée à l'aide d'un algorithme de régression linéaire. Elle permettra, en outre, une extrapolation pour des températures plus élevées que celles utilisées lors des caractérisations [E012]. Avoir une équation tenant compte des températures supérieures à  $175^{\circ}C$  permet d'appréhender le comportement du composant dans des conditions d'exploitations extrêmes comme c'est le cas lors d'une phase de court-circuit. Dans la figure 2.13, on peut observer les différentes courbes non-linéaires de la transconductance en fonction de la tension de grille  $V_{GS}$  et de la température ambiante.



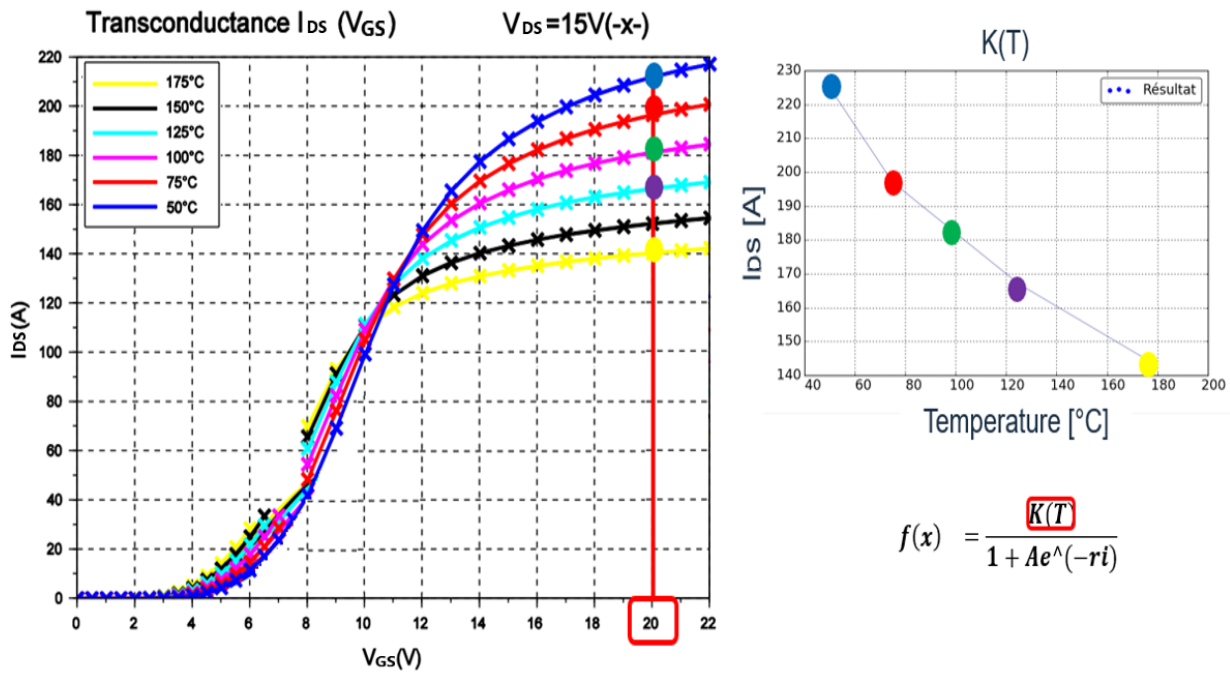


Figure 2.13 : Détermination de la courbe décrivant l'impact thermique sur le niveau de saturation de la transconductance.

On peut observer sur cette figure que la valeur de courant pour  $V_{GS}$  égale à 20 V varie fortement en fonction de la température ambiante. La variation va de 215 A à 50°C jusqu'à 140 A à 175°C. Une fois la courbe décrivant cette variation établie, nous avons utilisé le logiciel d'optimisation RSM pour déterminer l'équation correspondante. L'outil RSM Workbench est un logiciel développé par Alstom et qui a permis l'utilisation de la méthode des moindres carrés et de l'algorithme génétique. Dans le tableau 2.2, on peut observer la valeur des différents coefficients et paramètres composant les équations 2.4, 2.5, 2.6, 2.7, 2.8, 2.9 et 2.10.

Tableau 2.2 : Paramètres décrivant le modèle comportemental.

Symbole	Quantité	Valeur
$\lambda_1$	$R_{\text{DSon}}$ coefficient de température	79,4n
$\lambda_2$	$R_{\text{DSon}}$ coefficient de température	38 $\mu$
$\delta_1$	$R_{\text{DSon}}$ coefficient de température	1,84n
$\delta_2$	$R_{\text{DSon}}$ coefficient de température	754n
$\psi_1$	$R_{\text{DSon}}$ coefficient de température	37,5 $\mu$
$\psi_2$	$R_{\text{DSon}}$ coefficient de température	26m
$\beta_2$	$V_{\text{Gsth}}$ paramètre	3,02
$\varphi_1$	$V_{\text{Gsth}}$ coefficient de température	-6,5m
$\omega_1$	$V_{\text{Gsth}}$ coefficient de température	5,49 $\mu$
$r$	Transconductance coefficient	0,536
$\varpi_1$	Transconductance paramètre de température	540,1
$\varpi_2$	Transconductance paramètre de température	750
$\phi_1$	Transconductance coefficient de température	-6,94
$\phi_2$	Transconductance coefficient de température	-0,75
$\theta_1$	Transconductance coefficient de température	48m
$\theta_2$	Transconductance coefficient de température	788n
$\sigma_1$	Transconductance coefficient de température	-130n
$\sigma_2$	Transconductance coefficient de température	-289n

Comme rappelé dans le tableau 2.2, la majeure partie des coefficients est utilisée pour traiter la thermo-dépendance des équations. Il est important de noter que ces paramètres sont ceux réalisés pour une puce MOSFET SiC CREE dans un boîtier TO247. Elles ne sont utilisables que pour ce composant. Afin de valider les équations avec ces valeurs de paramètres, nous verrons la comparaison entre les courbes mesurées et les équations déterminées dans cette partie.

### 2.3. Validation du modèle comportemental de puce

Dans cette section, les équations décrites ci-dessus seront comparées et validées avec des tests expérimentaux. Ils ont été réalisés conformément aux recommandations des fabricants dans leur note d'application [JS17], [AN957]. Ici, la particularité est que les comportements ont été étudiés pour des valeurs électriques et thermiques plus élevées que celles indiquées dans la fiche technique. Grâce à ces études, il sera possible de prévoir le comportement du composant dans des conditions d'utilisations extrêmes telles que le court-circuit.

### 2.3.1. Influence de la température sur la tension de grille source, $V_{GSth}$

Cette partie traite de la corrélation entre la tension  $V_{GSth}$  fournie dans la fiche des données du constructeur et la courbe résultant de l'équation 2.8. Comme le montre la figure 2.14, l'équation permettant de prendre en compte la variation de la tension  $V_{GSth}$  en fonction de la température suit la tendance donnée par le constructeur.

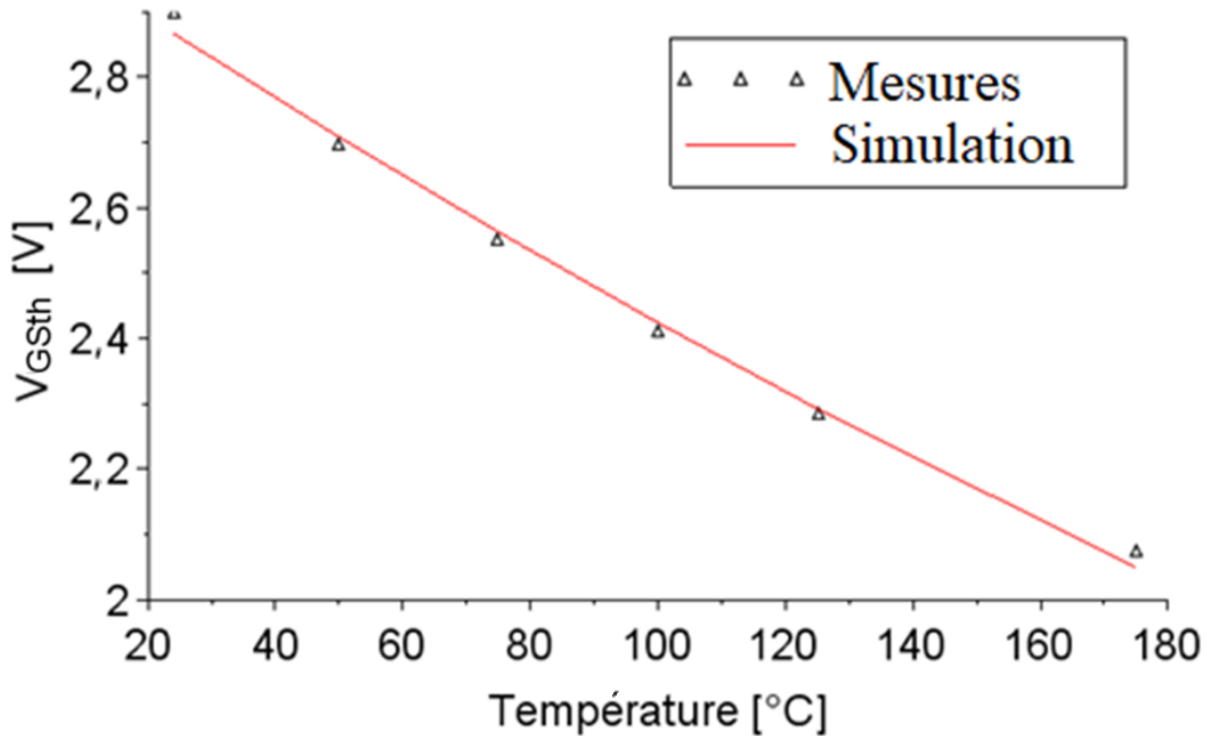


Figure 2.14 : Tension de seuil en fonction de la température. Les triangles font référence aux essais expérimentaux et la courbe rouge à la simulation.

L'équation de la tension  $V_{GSth}$  en fonction de la température fournit des résultats qui sont en très bon accord avec les données expérimentales fournies par le constructeur. L'avantage d'utiliser l'équation 2.8 est que cela permet à la fois un temps de calcul rapide et également une extrapolation du comportement pour des températures supérieures à 175°C.

### 2.3.2. Influence de la température sur la résistance à l'état passant, $R_{DSon}$

Nous allons maintenant comparer les résultats de l'équation 2.4 tenant compte de la dépendance thermique via les équations 2.6 et 2.7 aux résultats de mesures obtenues à différentes températures ambiantes. La figure 2.15 décrit la variation de la résistance  $R_{DSon}$  en fonction du courant  $I_{DS}$ .

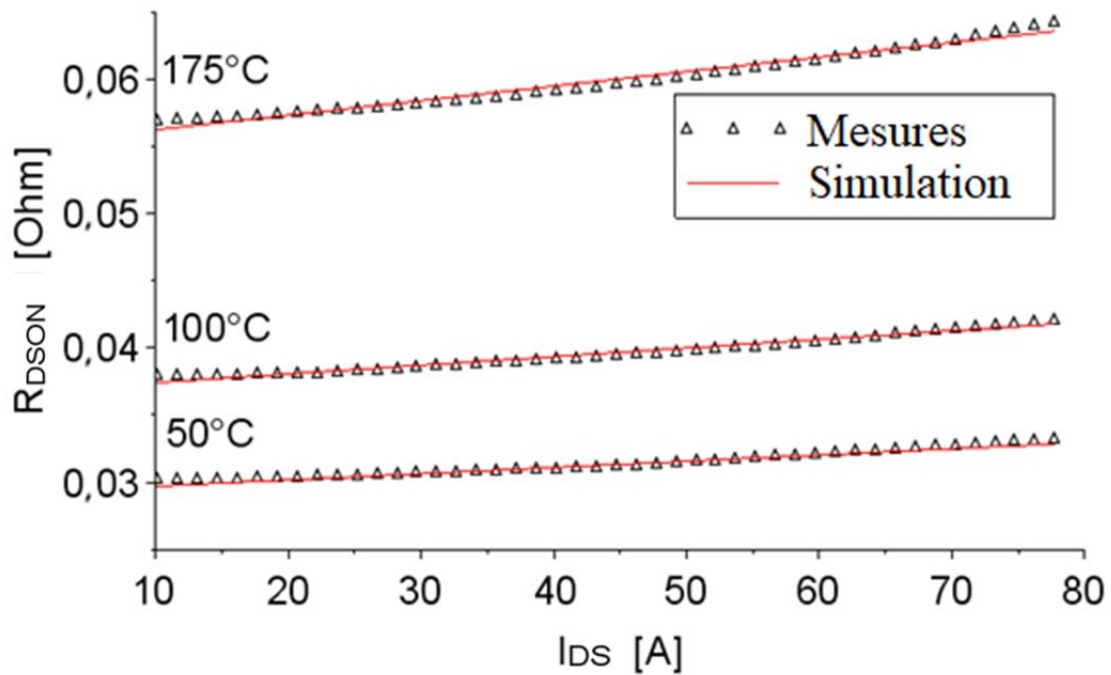


Figure 2.15 : Résistance à l'état passant  $R_{DS(on)}$  en fonction du courant  $I_{DS}$  paramétrée par la température. Les triangles font référence aux essais expérimentaux et les courbes rouges à la simulation.

Trois exemples sont proposés pour démontrer que l'équation donne une valeur de résistance proche de celle obtenue lors des essais complémentaires. Sur la figure 2.15, on observe que les résultats de l'équation représentée par les courbes issues de la simulation (en rouge) sont en bon accord avec les données expérimentales pour des températures comprises entre 50°C et 175°C. L'équation retranscrit fidèlement le comportement de la résistance en fonction du courant mais elle permet aussi de prendre en compte les variations de la température. Bien que les essais complémentaires n'aient été faits que jusqu'à des températures de 175°C, il est possible, avec l'aide de l'équation, d'extrapoler le comportement de la résistance pour des températures beaucoup plus élevées. En effet, lors d'une phase de court-circuit, la température dans la puce peut localement dépasser les 400°C.

### 2.3.3. Influence de la température sur la transconductance

Comme expliqué dans la section précédente, la courbe de transconductance est décrite par l'équation qui prend en compte les différentes valeurs de  $V_{GS}$  ainsi que les différentes températures. Bien qu'il y ait quelques différences entre les courbes durant la phase ②, pour simuler le court-circuit, il faut principalement connaître la valeur de courant maximum que le composant peut laisser passer. Autrement dit, lors d'un court-circuit, la phase de la transconductance la plus importante est la phase ③. Comme le montre la figure

2.16, l'équation 2.5 donne un niveau de courant pour  $V_{GS} \geq 20$  V qui est proche du courant mesuré lors des essais.

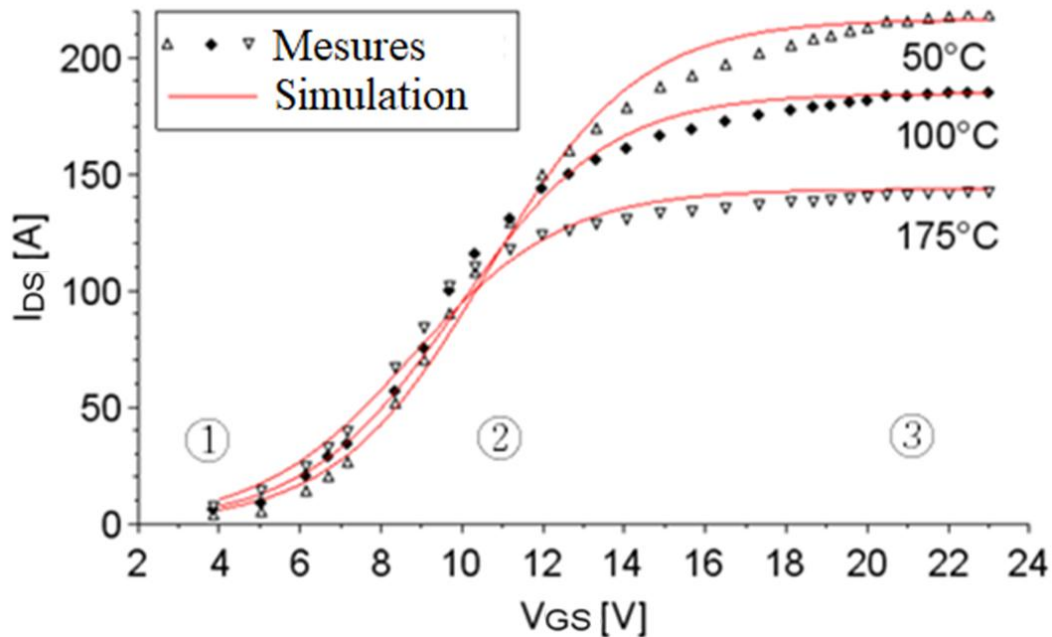


Figure 2.16 : Courbes de la transconductance,  $I_{DS}(V_{GS})$ , pour différentes valeurs de température. Les triangles font référence aux essais expérimentaux et les courbes rouges à la simulation.

Lors d'une phase de court-circuit, la température peut atteindre des valeurs de températures localement supérieures à 200°C, ce qui aura pour effet de diminuer le courant admissible de la puce en diminuant la valeur de saturation de la transconductance. Cette variation est décrite par les équations 2.9 et 2.10. Sur la figure 2.16, on peut voir que la courbe issue des simulations suit le comportement thermo-dépendant mesuré lors des essais de caractérisations thermoélectriques. Pour rappel, la partie ① de la courbe sera traitée par une ligne de code imposant  $I_{DS} = 0$  A lorsque  $V_{GS} < V_{GSth}$ . A l'aide des différentes équations comportementales, nous allons maintenant tenter de simuler le courant de court-circuit  $I_{CC}$  afin de voir si ce modèle traduit correctement le comportement thermoélectrique du composant MOSFET SiC.

#### 2.4. Application au court-circuit

Appliquons maintenant cette méthodologie de simulation comportementale d'une puce MOSFET CREE C2M0025120D TO-247 à une phase de court-circuit. Pour valider notre méthodologie, des essais en court-circuit sur des puces MOSFET SiC CREE TO-247 ont été réalisés au laboratoire SIAME sur un banc d'essais mono-coup. Cette campagne d'essais est abordée dans cette partie, puis nous verrons la corrélation au niveau du courant de court-circuit  $I_{CC}$  entre les mesures et la simulation.

### 2.4.1. Essais en court-circuit d'une puce TO MOSFET SiC

A cause de la vitesse importante de circulation du courant dans les modules de puissance MOSFET SiC, il est difficile de mesurer un court-circuit externe. En effet, lorsque le courant circule dans un conducteur qui fait office de court-circuit, le gradient de courant ( $di/dt$ ) et la valeur de courant maximale seront tels que les appareils de mesures peuvent être fortement perturbés par le champ magnétique qui émane de  $L_{CC}$ . Pour pallier cela, la mise en court-circuit peut être réalisée en forçant les puces à être à l'état passant à l'aide d'une source de tension continue  $V_{GS}$  supérieure à 20 V sur la grille de la puce à court-circuiter, ce qui permet d'avoir une résistance à l'état passant la plus faible possible.

Dans notre cas, nous avons une seule puce qui réalise la commutation haute et une pour la commutation basse. Pour mettre l'une des puces TO en court-circuit, une connexion métallique est directement soudée entre le drain et la source de l'une des puces ce qui engendre un court-circuit franc de la puce. Nous avons choisi cette méthode car, pour des puces TO-247, il y a moins de courant que dans un module de puissance complet. La taille des connectiques étant également relativement courte (quelques centimètres), le champ magnétique généré lors du court-circuit ne va pas être suffisamment élevé pour perturber la mesure de courant  $I_{CC}$ .

Ensuite, nous allons mesurer le courant de court-circuit sur la puce non court-circuitée. Une carte de validation a été utilisée pour étudier le comportement de commutation du dispositif lors d'un court-circuit [ROHM18]. Cette carte utilisait un circuit de protection contre les courts-circuits et plusieurs fonctions de pilotage. Elle permet de réaliser des essais mono-coup permettant de mesurer les tensions et courants des composants pour une commutation contrôlée. La puce mesurée se trouve dans un boîtier TO avec une  $R_{DS(on)}$  égale à 25 m $\Omega$ , et est alimentée par une tension  $V_{DS}$  de 600 V pendant le court-circuit. Comme on peut le voir sur la figure 2.17, deux puces MOSFET SiC de chez CREE C2M0025120D contenues dans des boîtiers TO-247 ont été utilisées pour faire ces essais. Le modèle comportemental développé dans ce chapitre étant celui d'une puce MOSFET SiC CREE C2M0025120D, nous allons utiliser ces essais pour comparer les résultats issus de la méthodologie avec les données expérimentales sur le courant de court-circuit.

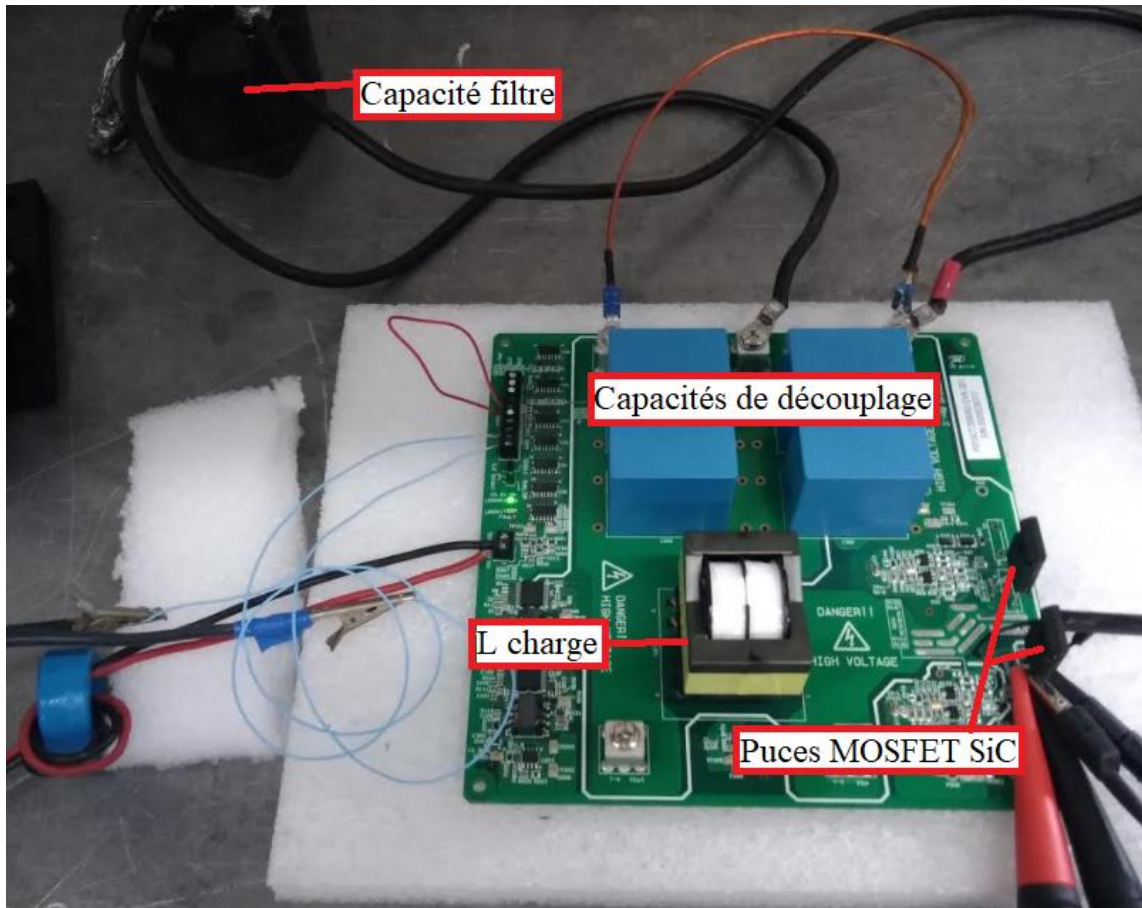


Figure 2.17 : Banc d'essais mono-coup utilisé pour les essais en court-circuit.

Nous avons utilisé une capacité filtre de  $52 \mu\text{F}$  chargée à  $600 \text{ V}$  pour alimenter les puces court-circuitées sans induire de chute de la tension  $V_{\text{DS}}$ . Le courant a été mesuré avec un tore de Rogowski afin de limiter les perturbations électromagnétiques lors de la mesure. Ce courant sera présenté dans la figure 2.19 afin d'être comparé au courant simulé. Pour simuler le courant de court-circuit  $I_{\text{CC}}$ , nous avons modélisé un circuit électrique à l'image de la carte d'essais mono-coup et du banc d'essais afin d'être dans les conditions d'essais les plus réalistes possible.

#### 2.4.2. Corrélation du courant de court-circuit simulé avec le courant mesuré

Cette partie traite du modèle comportemental développé dans ce chapitre couplé au schéma électrique du banc d'essai utilisé lors des mesures de courant de court-circuit  $I_{\text{CC}}$ . Cette méthodologie est fortement dépendante du schéma électrique. Tous les paramètres du banc ne sont pas connus, comme par exemple l'impédance des câbles utilisés lors des essais. Des modélisations électromagnétiques basées sur la méthode des éléments finis ont permis d'estimer la valeur de certains câbles. En figure 2.18, le schéma électrique utilisé dans ce chapitre pour simuler le courant de court-circuit  $I_{\text{CC}}$  est présenté. Ce courant simulé sera par la suite comparé au courant mesuré à l'aide des essais présentés dans ce chapitre.

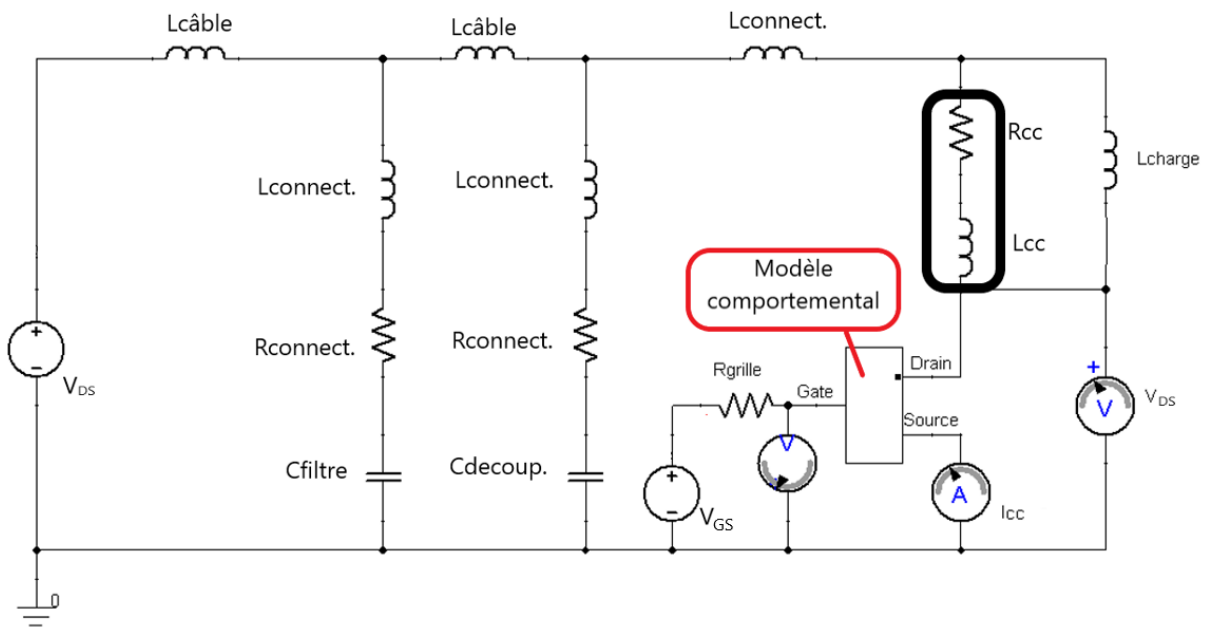


Figure 2.18 : Schéma du banc d'essais mono-couple utilisé pour les essais en court-circuit.

Dans le schéma, nous avons modélisé les différentes connectiques et les câbles par des résistances et des inductances équivalentes. Une résistance  $R_{cc}$  et une inductance  $L_{cc}$  sont utilisées pour modéliser la connectique soudée entre la source et le drain de la puce de l'étage du haut. Le modèle comportemental et le modèle de Cauer développés dans ce chapitre sont imbriqués dans le rectangle symbolisant le modèle comportemental. Lors de la simulation du court-circuit la température sera calculée en fonction du courant  $I_{DS}$  et de la tension  $V_{DS}$  aux bornes du composant. Les équations thermoélectriques calculeront la valeur des différents paramètres du modèle comportemental afin de simuler le courant de court-circuit  $I_{cc}$ . Le modèle proposé et les équations seront validés en comparant les résultats de la simulation avec les courbes mesurés lors des essais. Les résultats sont présentés à la figure 2.19.



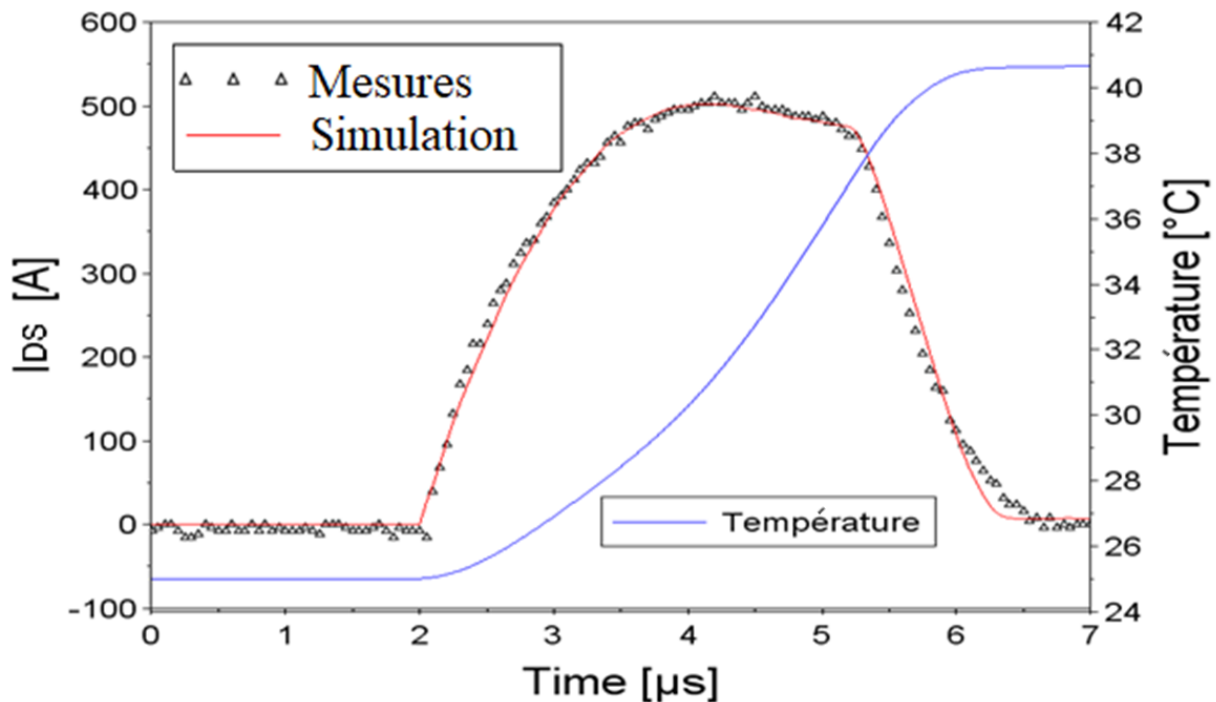


Figure 2.19 : Comparaison entre le courant de court-circuit  $I_{CC}$  mesuré et simulé et évolution de la température moyenne simulée au cours du temps pendant la phase de court-circuit.

Comme on peut le voir sur la figure 2.19, le courant de court-circuit représenté par la courbe rouge retranscrit correctement le comportement du courant de court-circuit mesuré. Pendant le court-circuit, les chutes de courant sont dues à des impédances parasites et principalement à l'augmentation de la température du composant. Des variations de température peuvent être observées en fonction de la couche sur laquelle on vient observer l'évolution de la température [AM16]. Ce court-circuit ne dure que 3 à 4  $\mu\text{s}$ , le composant n'a pas le temps d'atteindre de hautes températures (seulement 40°C). Dans ce cas, la chute de courant est principalement attribuée aux impédances parasites du circuit qui limitent le gradient de courant ( $di/dt$ ). Il est néanmoins important de noter que la température est localement très différente pendant une phase de court-circuit car la répartition de température se fait de façon adiabatique et pour une inertie thermique dépendante de chacun des étages RC. Il est également difficile de mesurer la température des différentes couches de la puce en quelques microsecondes.

Avec le modèle comportemental étudié dans ce chapitre, il est désormais possible de simuler le courant de court-circuit  $I_{CC}$  observé lors des essais. Nous allons maintenant étudier la possibilité de prendre en compte la détérioration de la puce MOSFET SiC sur la forme de courant simulé lors d'une phase de court-circuit. Nous allons modéliser, dans un premier temps, la délamination de la brasure de contact au niveau du drain et, dans un second temps, l'arrachement de bondings au niveau de la connectique du drain. A l'aide de ces modèles, nous allons observer la répartition de courant dans un boîtier de type TO.

## **2.5. Couplage du modèle comportemental à un boîtier TO en 3D**

Analysons, dans cette partie, la possibilité d'utiliser la méthodologie de simulation de court-circuit avec une simulation 3D électromagnétique basée sur la méthode des éléments finis (ANSYS Q3D). Ce couplage a pour but d'observer la répartition du courant de court-circuit dans la puce MOSFET SiC en fonction de la dégradation du composant. Cette étude permettrait de mieux comprendre certains phénomènes de dégradations, mais également d'envisager la possibilité de futures modélisations multiphysiques basées sur le modèle comportemental. Les dégradations que l'on cherche à observer dans cette étude sont la dégradation des brasures de contacts au niveau du drain de la puce, mais également l'arrachement de bondings. Ces dégradations sont causées par les différents cyclages thermiques que la puce va rencontrer lors de son utilisation. Ces cyclages thermiques vont engendrer une déformation thermomécanique des surfaces de contact et donc dégrader les performances du composant. Ici, nous verrons comment modéliser l'impact de ces déformations mais il faudra des études supplémentaires afin de simuler l'évolution de ces déformations.

### **2.5.1. Modélisation 3D d'un boîtier TO**

Afin d'observer l'impact de la délamination [XJ20] et de la rupture de bondings [RTN07], [YR17], l'utilisation de modèles 3D a été nécessaire. En effet, la simulation d'une puce MOSFET SiC imbriquée dans un boîtier TO sous ANSYS Q3D permet de modéliser les impédances des chemins conducteurs selon la forme des conducteurs du modèle. Nous allons donc observer l'impact de la délamination de la surface de contact et de l'arrachement de bondings en créant des modèles 3D propres à chaque dégradation. Le modèle de boîtier que l'on peut observer en figure 2.20 est le modèle de base utilisé pour cette partie.

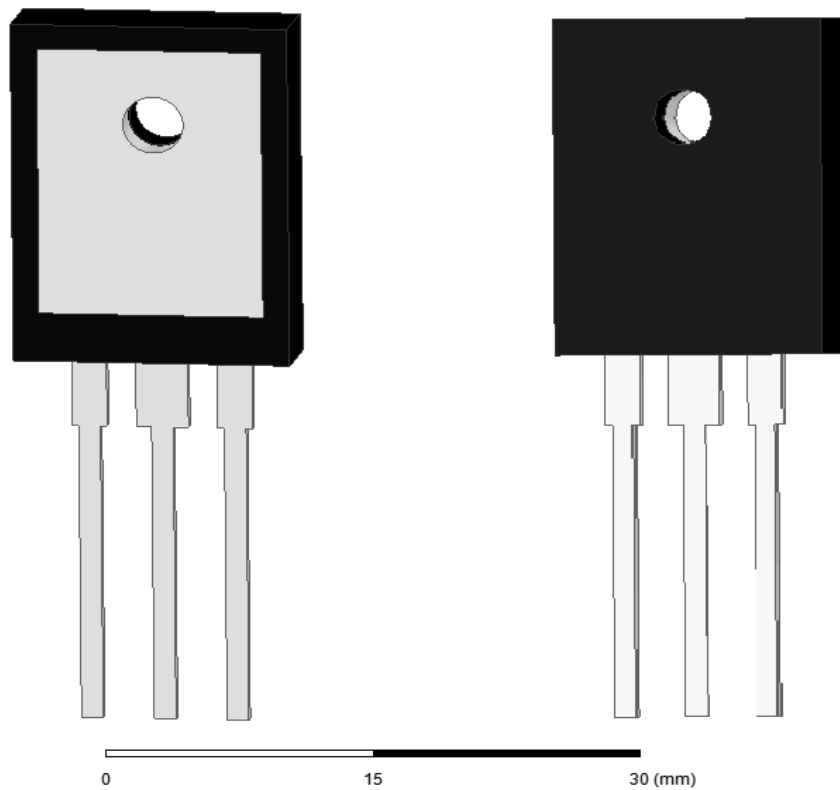


Figure 2.20 : Modèle 3D de puce MOSFET SiC dans un boîtier TO.

Ansys Q3D permet de réaliser des simulations de champs électromagnétiques quasi-statiques en 3D et 2D, nécessaires à l'extraction des paramètres RLCG d'une structure d'interconnexion. En effet, Q3D permet de calculer les inductances propres, les inductances mutuelles et les capacités parasites de chaque conducteur les uns par rapport aux autres en utilisant les équations suivantes (2.11), (2.12), (2.13).

$$\text{Équation 2.11} \quad L = \frac{\phi_{self}}{I} = \frac{\iint_S \vec{B} \cdot d\vec{S}}{I}$$

$$\text{Équation 2.12} \quad k = \sqrt{\frac{\phi_{12} \cdot \phi_{21}}{\phi_{11} \cdot \phi_{22}}} = \frac{M}{\sqrt{L_1 \cdot L_2}}$$

$$\text{Équation 2.13} \quad M = k \cdot \sqrt{L_1 \cdot L_2}$$

Avec l'inductance propre notée  $L$ , la mutuelle inductance notée  $M$ , le courant noté  $I$ , le flux magnétique  $\phi$ , le vecteur de champ magnétique  $\vec{B}$  et le coefficient de couplage  $k$ .

Le résultat peut être stocké sous forme de matrice. Il est possible d'obtenir la matrice RLCG à plusieurs fréquences. Pour simplifier l'étude, nous allons nous concentrer

uniquement sur la matrice L qui a un impact majeur sur le courant de court-circuit car la résistance des connectiques est relativement faible en comparaison de la résistance à l'état passant  $R_{DS(ON)}$  qui est de l'ordre de quelques dizaines de milli-ohms. Une étude de sensibilité dédiée à l'influence de l'inductance sur la forme du courant  $I_{CC}$  sera présentée dans le chapitre 3. Par la suite, nous avons la possibilité d'exporter le modèle sous la forme d'un ensemble de matrice RLC pouvant être réutilisée dans une simulation circuit électrique de type SPICE. Comme on peut le voir dans le tableau 2.3, c'est ce type de matrice L équivalente qui est utilisée pour être traitée comme un composant électrique dans le logiciel de simulation TwinBuilder. TwinBuilder est le logiciel de simulation circuit de la suite ANSYS, il permet d'importer les modèles créés sur ANSYS Q3D. Nous avons importé les matrices du modèle 3D pour chaque pas de fréquence allant du DC à 10 MHz. Pour illustrer le propos, nous allons uniquement présenter les matrices des extremums comme le montre le tableau 2.3.

Tableau 2.3 : Matrices L du modèle de référence

Tableau des inductances et des mutuelles			
DC	Drain	Source	Gate
Drain	<b>19,8nH</b>	9,55nH	9,4nH
Source	9,6nH	<b>23,0nH</b>	6,2nH
Gate	9,4nH	6,2nH	<b>25,5nH</b>

Tableau des inductances et des mutuelles			
AC 10 MHz	Drain	Source	Gate
Drain	<b>16,3nH</b>	7,8nH	7,8nH
Source	7,8nH	<b>19,0nH</b>	5,2nH
Gate	7,8nH	5,2nH	<b>22,0nH</b>

Nous avons calculé l'impédance à plusieurs pas de fréquence (tous les 20 Hz) afin que le composant puisse avoir la bonne valeur d'inductance associée à la fréquence du signal permettant d'alimenter la simulation. En utilisant ces matrices, on va pouvoir prendre en compte les comportements fréquentiels du composant. Cette méthode permet d'intégrer des modèles 3D (figure 2.20) dans une simulation électrique SPICE. L'avantage majeur de cette méthode est qu'elle permet de rendre compte du comportement des équipements et de l'environnement de manière beaucoup plus précise que dans un schéma équivalent seul. Comme le court-circuit est un phénomène transitoire extrêmement rapide [DS04], le nombre de bondings et la taille de la surface délaminée peuvent avoir un impact sur les valeurs du courant de court-circuit.

Nous allons maintenant étudier cet impact au travers des matrices d'inductances L des différents modèles. Dans un premier temps, nous verrons le modèle comportant 85% de surface de la brasure du drain délaminée afin de maximiser l'impact observable de la délamination.

### 2.5.2. Modélisation de la délamination des brasures de contact

Dans cette partie, nous verrons la mise en place d'un modèle permettant de simuler une puce avec un pourcentage variable de la brasure délaminée entre le drain et la puce. Nous avons choisi d'illustrer la faisabilité de la méthode avec une puce délaminée à 85% dans le but d'obtenir des résultats de comparaison accentués. Afin de rendre compte de la délamination de surface de contact, une supposition a été faite. Celle que la délamination se faisait de façon progressive en dessinant petit à petit une forme légèrement ovale. La figure 2.21, montre l'image de la délamination de surface de contact réalisée par les équipes d'Alstom ainsi que la vue du modèle simulant cette délamination.

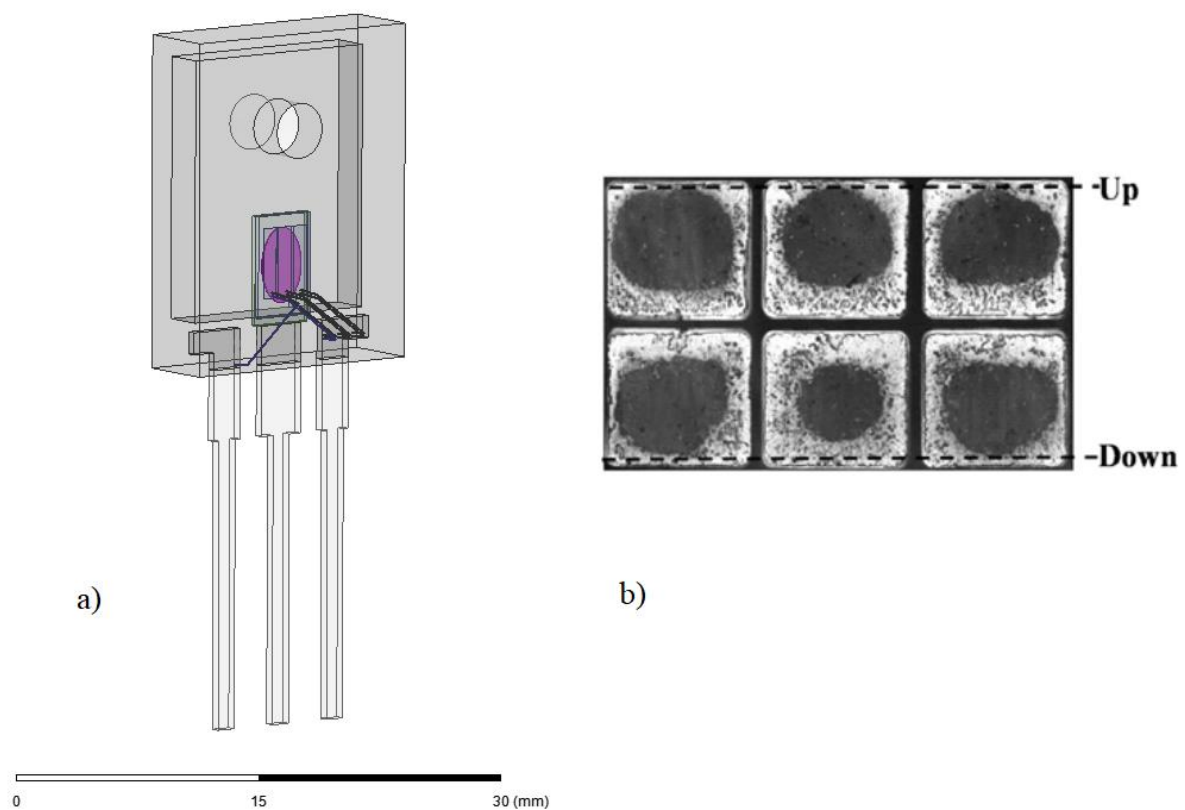


Figure 2.21 : a) Modèle 3D de la délamination ; b) Vue de surfaces de contact délaminées.

Nous avons utilisé ce type de déformation afin de pouvoir faire varier le volume de la brasure. Dans la figure 2.22, on peut observer la différence de volume entre le modèle sans délamination (0%) et le modèle ne comportant plus que 15% de surface de contact.

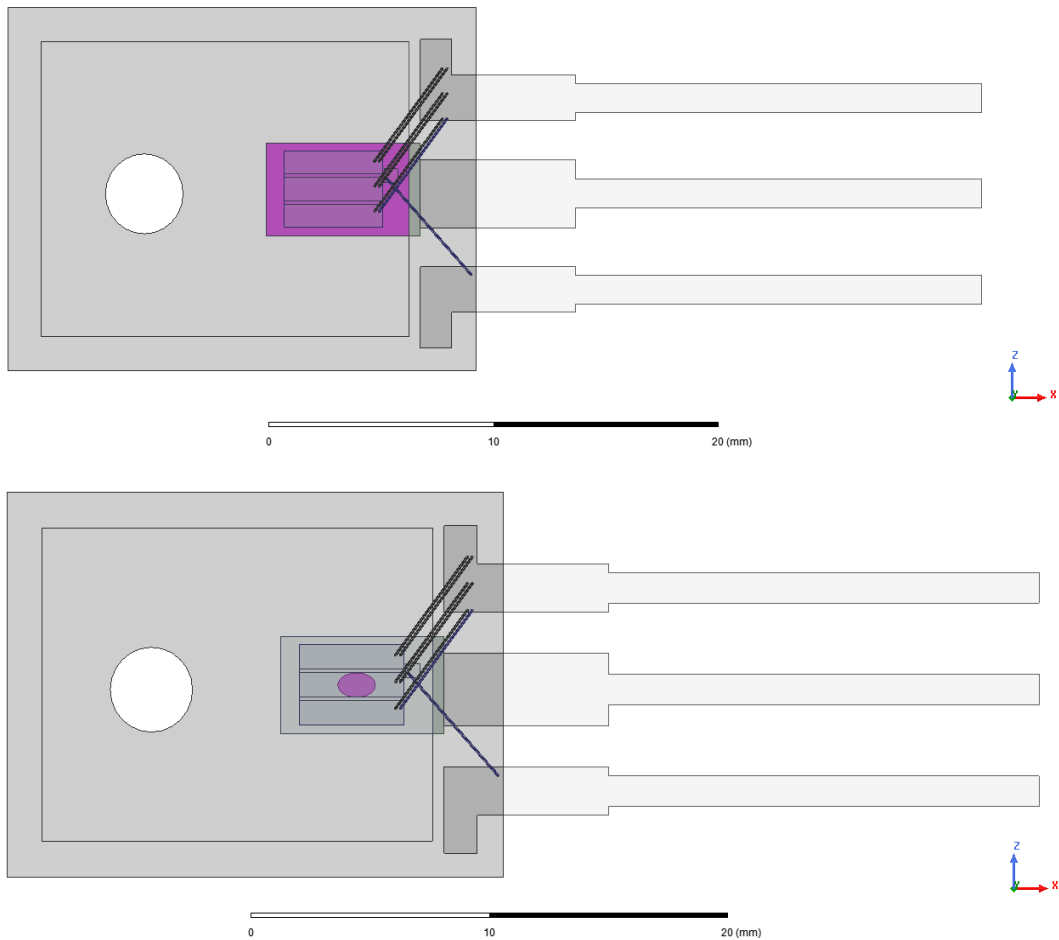


Figure 2.22 : Comparaison du volume de brasure (étain) entre la puce de référence et la puce délaminée à 85%.

Le volume de brasure est évidemment inférieur dans le modèle de puce délaminée. Cela aura pour conséquence d'augmenter l'inductance de ce chemin de conduction électrique mais également de modifier la répartition de courant de court-circuit dans la puce MOSFET SiC. Une fois la délamination prise en compte dans le modèle 3D, la matrice de l'inductance a été recalculée sur une plage de fréquence allant du DC à 10 MHz. Dans le tableau 2.4 ci-dessous, on peut observer la nouvelle matrice exportée dans ANSYS Q3D.

Tableau 2.4 : Matrices L du modèle avec 85% de la brasure délaminée

Tableau des inductances et des mutuelles			
DC	Drain	Source	Gate
Drain	<b>21,5nH</b>	9,9nH	10,0nH
Source	9,9nH	<b>22,5nH</b>	6,2nH
Gate	10,0nH	6,2nH	<b>26,0nH</b>

Tableau des inductances et des mutuelles			
AC 10 MHz	Drain	Source	Gate
Drain	<b>18,0nH</b>	8,5nH	8,7nH
Source	8,5nH	<b>19,7nH</b>	5,5nH
Gate	8,6nH	5,6nH	<b>22,0nH</b>

Le courant calculé par le modèle comportemental sera injecté dans le modèle 3D. Les valeurs d'inductances mises en jeu seront celles des hautes fréquences. C'est pourquoi on va se concentrer majoritairement sur la matrice à 10 MHz. On peut voir que les valeurs ont augmenté comparativement à celles obtenues pour le modèle de référence. L'inductance propre de la source est passée de 19,0 nH à 19,7 nH. Pour l'inductance propre du drain, on observe également une augmentation de 16,3 nH à 18,0 nH.

Nous allons maintenant observer la répartition de courant de court-circuit  $I_{CC}$  dans les deux modèles comparés ici. Comme on peut le voir sur la figure 2.23, avec le modèle détaillé de la surface de contact délaminiée, l'évolution de la propagation du courant diffère en fonction du pourcentage de délamination.

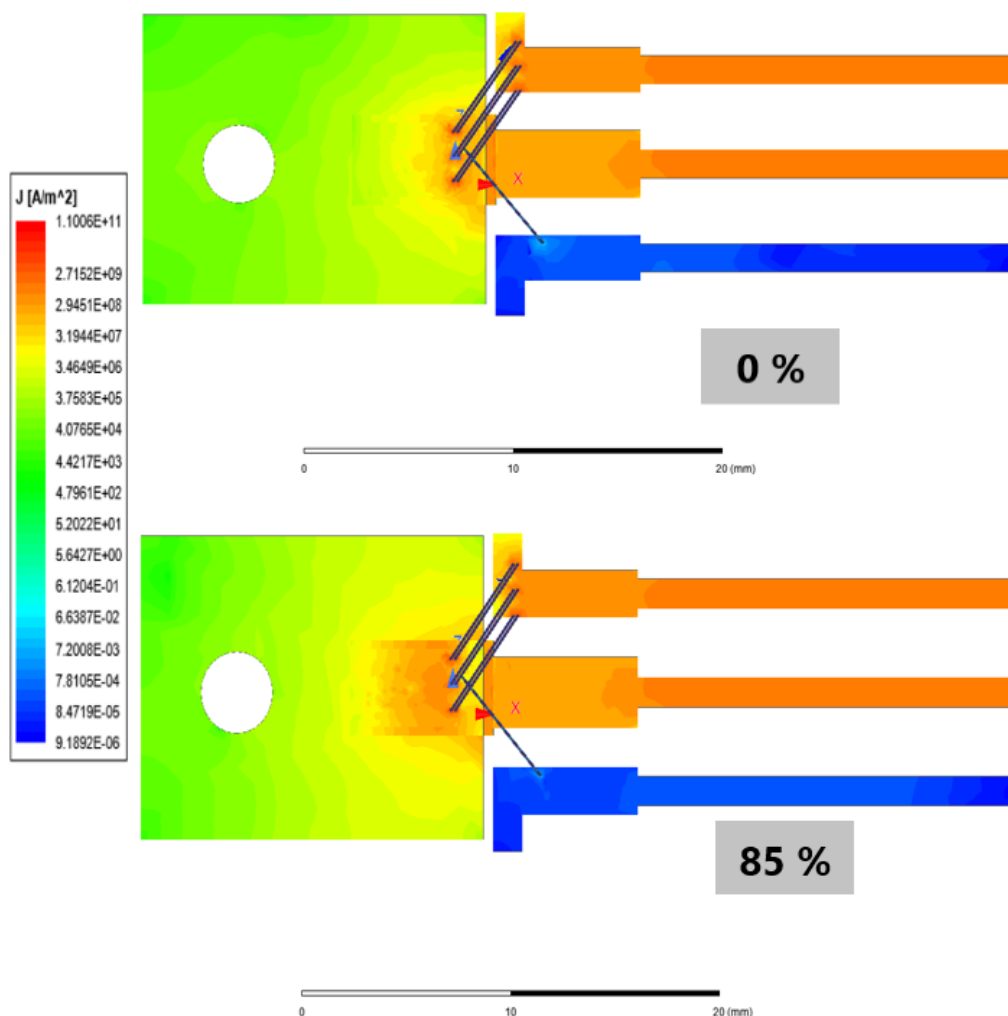


Figure 2.23 : Comparaison de la répartition du courant de court-circuit  $I_{CC}$  entre la puce de référence et la puce délaminiée à 85%.

On peut en effet constater que le point chaud en courant aura tendance à se recentrer vers le centre de la surface délaminiée alors que, dans le modèle de référence, le

courant est plutôt concentré autour des bondings. La modification de la localisation du point maximal de courant peut entraîner une accélération rapide de la dégradation du matériau en augmentant localement les échauffements engendrés lors d'un court-circuit.

Nous allons maintenant observer l'évolution du courant de court-circuit dans le modèle comportant des bondings arrachés.

### 2.5.3. Modélisation des arrachements de bondings

Lors de la vie du composant, les modules de puissance MOSFET SiC vont être exposés à de nombreuses variations de températures, de tensions et de courants. Toutes ces sollicitations peuvent entraîner un arrachement des bondings [HL20]. Pour rendre compte de ces arrachements, nous avons choisi de faire varier le nombre de bondings. Dans le modèle de référence, 6 bondings assurent la connexion à la source. Toujours dans l'idée de maximiser l'écart des résultats entre les deux modèles, nous avons décidé de supprimer cinq des six bondings originels pour établir le modèle d'arrachement des bondings. Dans la figure 2.24, le modèle de référence avec les 6 bondings ainsi que le modèle ne comportant plus qu'un seul bonding peut être observé.

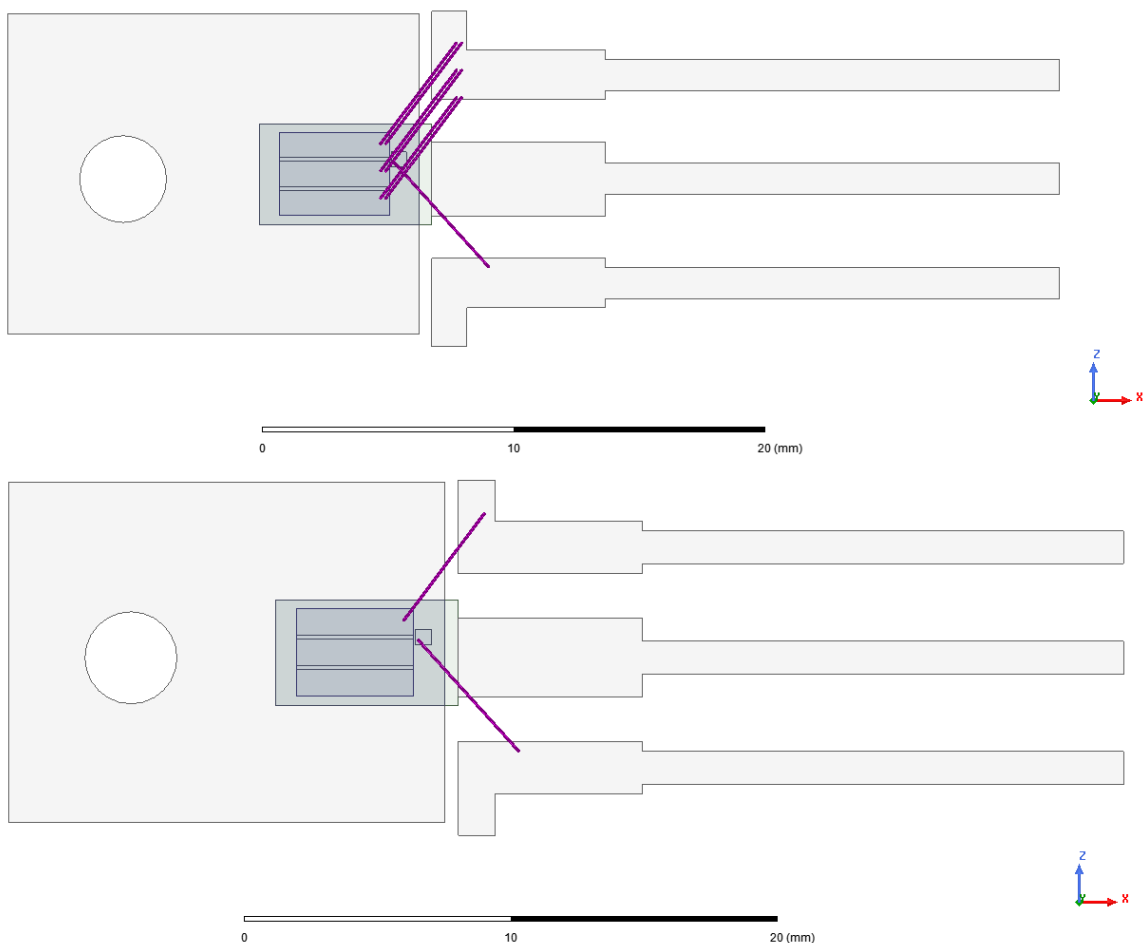


Figure 2.24 : Comparaison des configurations présentant un nombre de bondings différents (en haut pour la puce de référence et en bas pour la puce avec les bondings arrachés).



La modification du nombre de bondings (de 6 à 1) entrainera une augmentation de l'impédance lorsque le nombre de bondings diminue. Nous avons calculé cette impédance pour les fréquences allant du DC à 10 MHz. Dans le tableau 2.5 ci-dessous, les matrices d'inductances correspondant au modèle ne comportant plus qu'un seul bonding sont présentées.

Tableau 2.5 : Matrices L du modèle avec cinq bondings arrachés

Tableau des inductances et des mutuelles			
DC	Drain	Source	Gate
Drain	<b>19,8nH</b>	9,6nH	9,4nH
Source	9,4nH	<b>26,0nH</b>	6,3nH
Gate	9,6nH	6,3nH	<b>25,6nH</b>

Tableau des inductances et des mutuelles			
AC 10 MHz	Drain	Source	Gate
Drain	<b>16,3nH</b>	7,8nH	7,8nH
Source	7,8nH	<b>22,5nH</b>	5,2nH
Gate	7,8nH	5,2nH	<b>22,0nH</b>

L'inductance du drain a la même valeur que celle du modèle comportant l'entièreté des bondings. Cependant, l'inductance de la source a nettement augmenté passant de 19,0 nH à 22,5 nH. Par conséquent le modèle est plus impédant qu'à l'origine, cela devrait entrainer une baisse du courant total. A l'aide de ANSYS Q3D, nous avons simulé la répartition du courant sur les deux modèles afin de les comparer. Comme on peut le constater sur la figure 2.25, la répartition de courant diffère lorsque que des bondings sont arrachés.

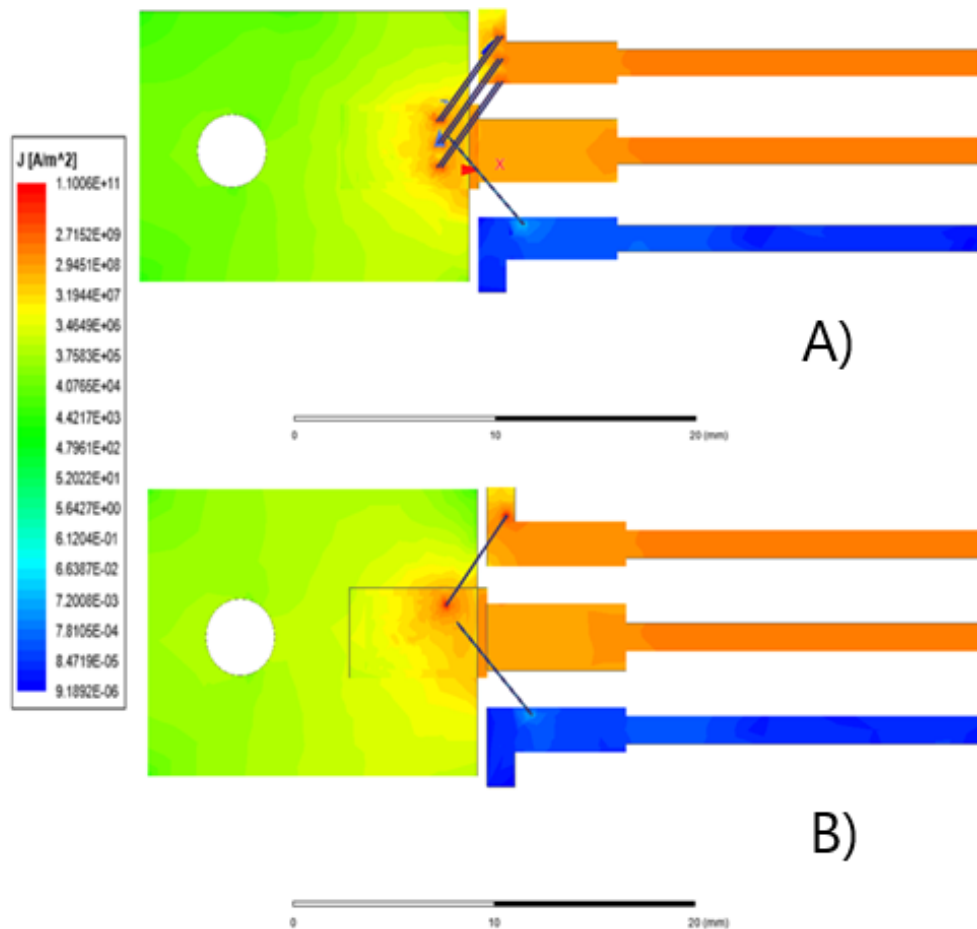


Figure 2.25 : Comparaison de la répartition du courant de court-circuit  $I_{CC}$  dans la puce MOSFET SiC ; A) Modèle de référence ; B) Modèle avec un seul bonding restant.

Le modèle comportant un seul bonding va augmenter la valeur d'inductance de la source et donc laisser passer moins de courant. Dans le même temps, le point chaud en courant va se concentrer autour du dernier bonding restant, ce qui peut entraîner un échauffement localisé et donc une dégradation accélérée du dernier bonding.

Nous allons maintenant observer l'évolution de la forme du courant de court-circuit  $I_{CC}$  en fonction de la dégradation du modèle.

#### 2.5.4. Influence du vieillissement sur le court-circuit

Afin de visualiser l'impact du vieillissement sur la forme du courant de court-circuit, nous avons utilisé une méthode de modélisation couplant le modèle comportemental à un modèle 3D de puce TO et un circuit électrique. Cette méthode permet d'intégrer des modèles 3D (figures 2.22 et 24) dans une simulation électrique SPICE. L'avantage majeur de cette méthode est qu'elle permet de rendre compte du comportement des équipements et de l'environnement de manière beaucoup plus précise que dans un schéma équivalent.

Comme on vient de le voir, la distribution de la liaison et la taille de la surface délaminée peuvent avoir une influence non négligeable sur les valeurs du courant de court-circuit. Comme on peut le voir sur la figure 2.26, la simulation circuit électrique a été réalisée en liant les différents modèles 3D (modèle de référence, modèle délaminé à 85% et modèle avec un bonding) et le modèle comportemental détaillé en partie 2 de ce chapitre (Figure 2.5).

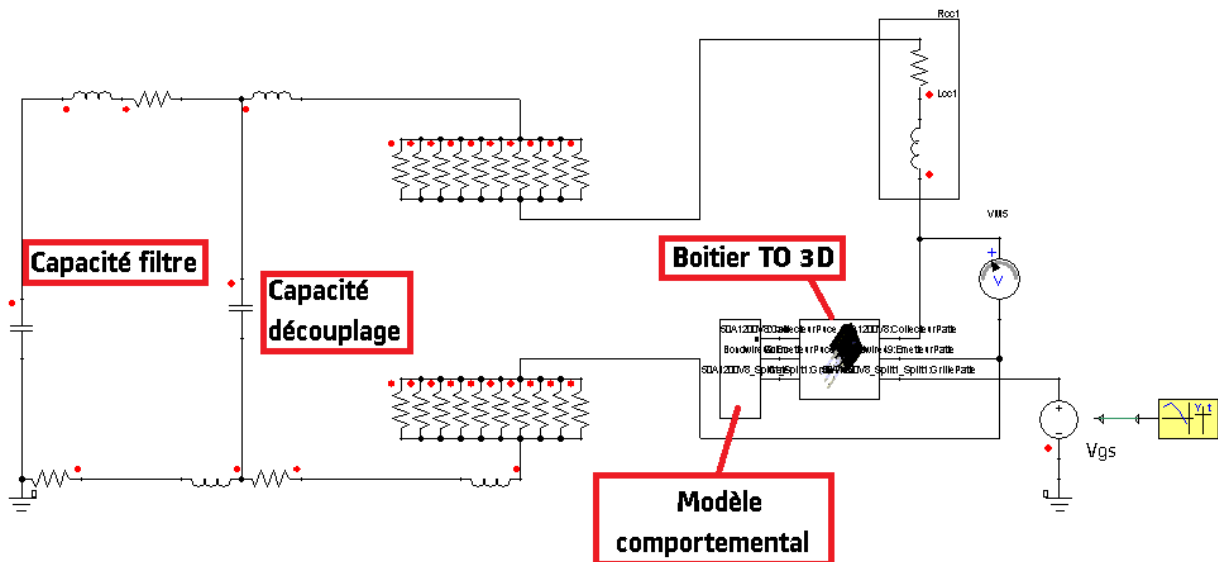


Figure 2.26 : Schéma du modèle comportemental de la puce MOSFET SiC lié à la matrice du boîtier TO 3D.

Pour réaliser la simulation d'un essai en court-circuit, nous avons réalisé un schéma électrique d'un banc mono-coup comportant une capacité filtre, une capacité de découplage et différentes inductances et résistances modélisant les connectiques du circuit. Nous avons utilisé le même schéma électrique et le même modèle comportemental pour cette étude, et nous avons simulé un court-circuit avec chaque modèle détaillé dans cette partie. Cette méthode nous a permis de simuler le courant de court-circuit ( $I_{ccOld}$ ) d'un modèle avec 85% de la brasure délaminée (Figure 2.22) et le court-circuit ( $I_{ccBondLess}$ ) d'un modèle d'arrachement de bondings (Figure 2.24) dû au vieillissement. Plus le composant est soumis à des contraintes thermiques importantes, plus il perd de sa surface de contact, principalement en raison de la déformation thermoplastique [SPBo1, FW19]. Ce phénomène entraîne une augmentation de l'inductance et donc une diminution du courant maximal lors d'un court-circuit. Comme le montre la figure 2.27, présentée lors de la conférence PEDG 2021, on observe une diminution importante du courant de court-circuit maximum du fait du vieillissement du composant.

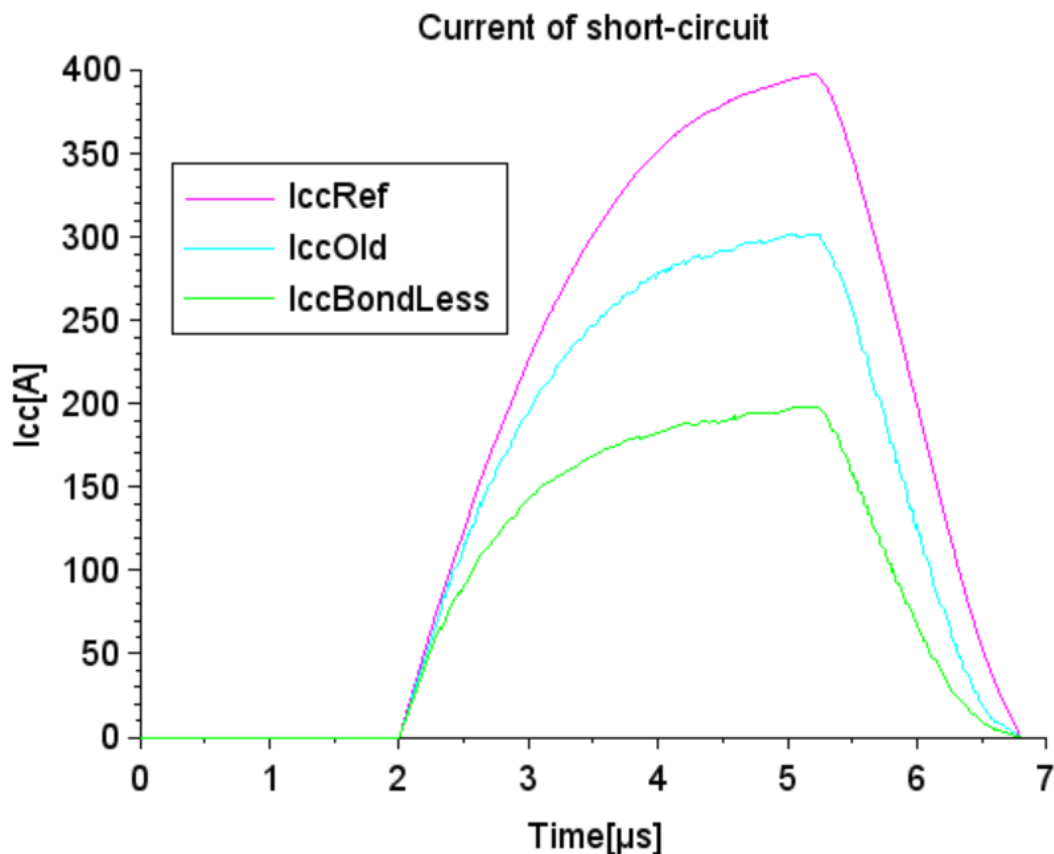


Figure 2.27 : Comparaison entre le courant de court-circuit  $I_{CC}$  simulé pour un modèle de puce de référence, un modèle délaminé à 85% et un modèle avec un seul bonding.

On voit sur les différentes courbes que le courant de court-circuit semble être fortement influencé par les valeurs d'inductances de la source de la puce MOSFET SiC. En effet, la source a une valeur de **19,0 nH** dans le modèle de référence à 10 MHz, de **19,7 nH** pour le modèle avec 85% du volume de brasure délaminée, et de **22,5 nH** pour le modèle ne comportant plus qu'un seul bonding. On peut donc penser que l'impédance de la source est prépondérante sur la forme de courant de court-circuit. Nous tenterons de confirmer cette hypothèse dans le chapitre 3. Bien que le courant de court-circuit ait tendance à diminuer avec le vieillissement, il est important de noter que la variation de la répartition de courant peut entraîner une diminution de la fiabilité du composant en raison de la densité de courant qui devient localement plus importante ainsi que l'apparition de points chauds thermiques associés. Ces aspects seront abordés dans le chapitre 3.

## 2.6. Conclusion et perspectives

Dans ce chapitre, nous avons vu la mise en place d'une méthodologie de simulation de courant de court-circuit adaptée aux composants de puissance, et particulièrement aux MOSFET en carbure de silicium, SiC. Cette approche est basée sur la construction d'un modèle électrique comportemental et d'un modèle de Cauer. Pour ce dernier, le lien est fait

par l'intermédiaire d'équations thermoélectriques définies à partir de caractéristiques du constructeur des composants et de caractérisations expérimentales dédiées.

Cette simulation a pu ensuite être comparée à des mesures réalistes de courant de court-circuit, ceci sur des puces MOSFET SiC CREE encapsulées dans des boîtiers To-247. Ces essais ont été réalisés sur les bancs de puissance du laboratoire SIAME.

Par la suite, nous avons proposé une modélisation de deux types de dégradations importantes dans ces puces, caractéristiques du vieillissement et de la fiabilité de ces structures de puissance dans le ferroviaire.

La première nous a permis d'observer la répartition de courant en fonction de la délamination de la brasure au niveau du drain de la puce MOSFET SiC et du nombre de bondings pouvant être arrachés. Nous avons par la suite observé la forme du courant de court-circuit sur les modèles vieillis et nous les avons comparés au modèle neuf. Cette étude servira de base à la création d'une simulation de court-circuit d'un module de puissance complet et le vieillissement de celui-ci devrait pouvoir être modélisé avec la méthode observée dans ce chapitre.

### **2.6.1. Modèle comportemental pouvant être la base de la modélisation d'un module de puissance**

Dans les premières parties de ce chapitre, une méthode de modélisation du comportement électrothermique du MOSFET SiC a été présentée. Cette méthode, combinée à la prise en compte non-linéaire de certains paramètres, peut être utilisée pour simuler un court-circuit au niveau de la puce. En prenant en compte la thermo-dépendance de la résistance à l'état passant  $R_{DS(on)}$ , de la transconductance et de la tension de seuil  $V_{GS(th)}$ , le modèle de simulation peut être résolu en quelques secondes grâce aux équations. À l'aide du modèle de Cauer, la température est utilisée pour ajuster en temps réel les courbes comportementales. La comparaison entre le courant de court-circuit mesuré et le courant de court-circuit obtenu par simulation valide le modèle de court-circuit d'une seule puce MOSFET SiC.

L'étude a également mis en évidence l'importance des impédances et des capacités parasites de la carte de test. Afin d'identifier l'influence des caractéristiques thermiques principalement responsables de la chute de courant, et de déterminer quelle couche serait la plus pertinente à considérer pour cette étude, des études complémentaires seront détaillées dans le chapitre 3. Une fois ces questions clarifiées, cette étude pourrait servir de base à la construction d'un modèle de simulation d'un module de puissance complet à courant élevé qui sera détaillé jusqu'au niveau de la puce afin d'anticiper les éventuelles défaillances lors de son utilisation en service commercial.

### **2.6.2. Possibilité d'augmenter la compréhension de phénomènes multiphysiques**

Avec le modèle 3D de référence, celui à forte délamination et celui avec un seul bonding restant, nous pouvons simuler la réponse en courant lors d'un court-circuit dans chacun des modèles. Grâce à cela, nous pouvons observer que les valeurs d'inductances augmentent avec la diminution des surfaces de contacts. Par conséquent, le courant de court-circuit diminuera avec le vieillissement. Cependant, on peut observer que le vieillissement va également modifier l'emplacement et augmenter l'intensité du point de concentration de courant maximal, ce qui peut entraîner une augmentation locale de la température dans les différentes couches du composant [AT20] et donc une diminution de la durée de vie du composant pouvant aller jusqu'à sa dégradation.

L'utilisation de la simulation numérique va donc permettre de pouvoir observer ce qui se passe à l'intérieur des composants pour un fonctionnement donné. Cela a pour avantage d'augmenter la compréhension de certains phénomènes physiques et ainsi créer de nouvelles opportunités en termes d'optimisation des conceptions.

### **2.6.3. Possible évolution vers la création d'un jumeau numérique utile pour de la maintenance prédictive**

Comme on a pu l'observer dans ce chapitre, le modèle proposé permet une bonne corrélation entre les résultats de mesure et de simulation concernant le courant de court-circuit. Il permet également de modifier la géométrie de certaines puces au niveau des surfaces de contact mais également du nombre de bondings connectés. Ces modifications géométriques permettent d'isoler le type de dégradations causées par le vieillissement du composant.

Avec des études plus poussées sur la déformation thermoplastique des composants MOSFET SiC, il serait possible de venir rendre compte de certains aspects liés au vieillissement du composant. Les prochaines études viseront donc à étendre cette méthodologie à un module de puissance complet afin qu'elle puisse être utilisée comme base pour le développement d'un jumeau numérique et ainsi augmenter la précision lors du calcul de la durée de vie des composants [LC19]. En effet, si on instrumente les modules de puissance composant la chaîne de traction ferroviaire et que l'on se sert de ces données pour alimenter nos simulations numériques, on pourrait envisager une méthodologie permettant de calculer la durée de vie des composants en cours d'utilisation. Nous tenterons d'apporter plus de précisions sur ce sujet dans le chapitre 3.

## Références du chapitre 2

- [JMM14] J. Moussodji Moussodji, T. Kociniewski, Z. Khatir, "Modélisation Electrothermique distribuée d'une puce IGBT : Application aux effets du vieillissement de la métallisation sur les régimes de court-circuit", Symposium de Génie Electrique, Cachan, France, Jul 2014. <hal-01065181>.
- [XZ19] X. Zhao, H. Li, Y. Wang, Z. Zhou, K. Sun and Z. Zhao, "A Temperature-dependent PSpice Short-circuit Model of SiC MOSFET", IEEE Workshop on Wide Bandgap Power Devices and Applications in Asia (WiPDA Asia), pp. 1-5, 2019. Doi: 10.1109/WiPDAAsia.2019.8760311.
- [DS04] D. Sadik and al., "Short-Circuit Protection Circuits for Silicon-Carbide Power Transistors", in IEEE Transactions on Industrial Electronics, vol. 63, no. 4, pp. 1995-2004, April 2016. Doi: 10.1109/TIE.2015.2506628.
- [EB11] E. Batista and al, "Alstom Multi-physics modelling methodology for railway electrical system", UGM ANSYS conference, Nov. 2011.
- [MAJ19] M. A. Jamil, A. Alhindi, M. Arif, M. K. Nour, N. S. A. Abubakar and T. F. Aljabri, "Multiobjective Evolutionary Algorithms NSGA-II and NSGA-III for Software Product Lines Testing Optimization", IEEE 6th International Conference on Engineering Technologies and Applied Sciences (ICETAS), pp. 1-5, 2019. Doi: 10.1109/ICETAS48360.2019.9117500.
- [CMCO2] C.C. Chou & R.Y Wang , "On-line estimation of unit hydrographs using the wavelet-based LMS algorithm / Estimation en ligne des hydrogrammes unitaires grâce à l'algorithme des moindres carrés moyens à base d'ondelettes", Hydrological Sciences Journal, 47:5, pp. 721-738, 2002. Doi: 10.1080/02626660209492976.
- [CD1859] C. Darwin and L. Kebler, " On the origin of species by means of natural selection, or, The preservation of favoured races in the struggle for life", London: J. Murray, 1859.
- [FK11] F. Khandani, S. Soleymani and B. Mozafari, "Optimal allocation of SVC to enhance Total Transfer Capability using Hybrid Genetics Algorithm and Sequential Quadratic Programming", The 8th Electrical Engineering/ Electronics, Computer, Telecommunications and Information Technology (ECTI) Association of Thailand - Conference, pp. 861-864, 2011. Doi: 10.1109/ECTICON.2011.5947976.

- [CFG1821] Charles Frédéric Gauss, "Théorie de la combinaison des observations qui expose aux moindres erreurs", Société Royal de Gottingue, 1821.
- [EO12] Eva Ostertagová, "Modelling using polynomial regression", *Procedia Engineering* 48, pp. 500 – 506, 2012.
- [JW20] J. Wu, Y. Yang, X. Cheng, H. Zuo and Z. Cheng, "The Development of Digital Twin Technology Review", Chinese Automation Congress (CAC), pp. 4901-4906, 2020. Doi: 10.1109/CAC51589.2020.9327756.
- [LX20] L. Xia, J. Lu and H. Zhang, "Research on Construction Method of Digital Twin Workshop Based on Digital Twin Engine", IEEE International Conference on Advances in Electrical Engineering and Computer Applications (AEECA), pp. 417-421, 2020. Doi: 10.1109/AEECA49918.2020.9213649.
- [YC12] Y. Cui, M. Chinthavali and L. M. Tolbert, "Temperature dependent Pspice model of silicon carbide power MOSFET", Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC), Orlando, FL, pp. 1698-1704, 2012. Doi: 10.1109/APEC.2012.6166050.
- [EKo6] E. Kuhn, C. Forgez, P. Lagonotte, G. Friedrich, "Modelling Ni-mH battery using Cauer and Foster structures", *Journal of Power Sources*, Volume 158, Issue 2, pp. 1490-1497, 25 August 2006.
- [MG14] Mentor Graphic, white paper, "Power Tester 1500A—Accelerated Testing and Failure Diagnosis of High-Power", 2014.
- [IA20] I. Aizenberg and A. Vasko, "Convolutional Neural Network with Multi-Valued Neurons", IEEE Third International Conference on Data Stream Mining & Processing (DSMP), pp. 72-77, 2020. Doi: 10.1109/DSMP47368.2020.9204076.
- [KDo2] K. Deb, A. Pratap, S. Agarwal, and T. Meyarivan, "A Fast and Elitist Multiobjective Genetic Algorithm: NSGA-II", *IEEE Transactions on Evolutionary Computation*, Volume 6, n<sup>o</sup>. 2, april 2002.
- [JS17] J. Schoiswohl, Infineon, application note, "Linear Mode Operation and Safe Operating Diagram of Power-MOSFETs", mai 2017.
- Rajouter quell type de support/article (App note, Handbook... et l'année
- [AN957] International Rectifier, "Measuring HEXFET MOSFET Characteristics", Application Note AN-957.



- [ROHM18] ROHM semiconductor, SiC support page, "SiC MOSFET/IGBT Discrete Evaluation Board, Po1SCT2080KE-EVK-001", User's guide, 2018.
- [AM16] A. März, T. Bertelshofer, R. Horff, M. Helsper, M. Bakran, "Explaining the short-circuit capability of SiC MOSFETs by using a simple thermal transmission-line model", 18th European Conference on Power Electronics and Applications, September 2016.
- [XJ20] X. Jiang, J. Wang, J. Chen, H. Yu, Z. Li and Z. J. Shen, "Investigation on Degradation of SiC MOSFET under Accelerated Stress in PFC Converter", in IEEE Journal of Emerging and Selected Topics in Power Electronics, 2020. Doi: 10.1109/JESTPE.2020.2988447.
- [RTNo7] R. T. Nayak, T. Ahmed, A. Krishna and K. Hollis, "Effect of Post-Mold Curing of Epoxy Molding Compound on Wirebond Reliability in a MOSFET", 8th International Conference on Electronic Packaging Technology, Shanghai, pp. 1-5, 2007. Doi: 10.1109/ICEPT.2007.4441432.
- [YR17] Y. Ren et al., "Voltage Suppression in Wire-Bond-Based Multichip Phase-Leg SiC MOSFET Module Using Adjacent Decoupling Concept", in IEEE Transactions on Industrial Electronics, Volume 64, no. 10, pp. 8235-8246, Oct. 2017. Doi: 10.1109/TIE.2017.2714149.
- [HL20] H. Luo, F. Iannuzzo, N. Baker, F. Blaabjerg, W. Li and X. He, "Study of Current Density Influence on Bond Wire Degradation Rate in SiC MOSFET Modules", in IEEE Journal of Emerging and Selected Topics in Power Electronics, Volume 8, no. 2, pp. 1622-1632, June 2020. Doi: 10.1109/JESTPE.2019.2920715.
- [SPBo1] S.P Baker, A Kretschmann, E Arzt, "Thermomechanical behavior of different texture PEDG 2021 Track # Page 7 of 7 components in Cu thin films", Acta Materialia, Volume 49, Issue 12, pp. 2145-2160, 2001. ISSN 1359-6454, [https://doi.org/10.1016/S1359-6454\(01\)00127-6](https://doi.org/10.1016/S1359-6454(01)00127-6).
- [FW19] F. Wagner et al., "Simulative Comparison of Polymer and Ceramic Encapsulation on SiCMOSFET Power Modules under Thermomechanical Load", 20th International Conference on Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems (EuroSimE), Hannover, Germany, pp. 1-8, 2019. Doi: 10.1109/EuroSimE.2019.8724587.
- [AT20] A. Tsibizov, I. Kovačević-Badstübner, B. Kakarla and U. Grossner, "Accurate Temperature Estimation of SiC Power mosfets Under Extreme Operating Conditions", in

IEEE Transactions on Power Electronics, vol. 35, no. 2, pp. 1855-1865, Feb. 2020. Doi: 10.1109/TPEL.2019.2917221.

- [LC19] L. Ceccarelli, R. M. Kotecha, A. S. Bahman, F. Iannuzzo and H. A. Mantooh, "MissionProfile-Based Lifetime Prediction for a SiC mosfet Power Module Using a Multi-Step Condition-Mapping Simulation Strategy", in IEEE Transactions on Power Electronics, vol. 34, no. 10, pp. 9698-9708, Oct. 2019. Doi: 10.1109/TPEL.2019.2893636.



# Chapitre 3 : Modélisation multiphysique d'un module de puissance MOSFET SiC lors d'une phase de court-circuit

## 3.1. Introduction

La méthodologie présentée dans ce chapitre a pour but de modéliser le comportement thermoélectrique d'un module de puissance MOSFET SiC lors d'une phase de court-circuit. Elle est basée sur un modèle électrique comportemental de puce unitaire MOSFET SiC présenté dans le chapitre 2. Ce modèle est composé d'une source de courant dépendante de la tension de grille  $V_{GS}$ , de la résistance à l'état passant  $R_{DSON}$ , d'un seuil de tension de grille  $V_{GSth}$  et des capacités parasites entre grille-source  $C_{ds}$ , entre grille-drain  $C_{gd}$  et entre drain-source  $C_{ds}$ .

Afin de prendre en compte la thermo dépendance du modèle, un circuit de Cauer [MC20] est implémenté dans le schéma électrique. Dans le but d'étendre cette méthodologie au niveau d'un module de puissance complet, l'utilisation de modèles 3D a été requise. En effet, la simulation du module complet sous ANSYS Q3D permet de modéliser l'impédance des chemins de conduction en fonction de la topologie du modèle 3D.

Ce chapitre est composé de plusieurs parties. Dans un premier temps, nous verrons comment la modélisation par éléments finis a permis d'adapter un modèle comportemental de puce à un module complet avec ses connectiques de puissance. Puis, nous effectuerons une étude de sensibilité de certains paramètres électriques qui permettra de mieux appréhender le comportement intrinsèque des modules de puissance lors de courts-circuits. Pour donner suite à cette étude, nous évaluerons l'influence de l'inductance des connexions de puissance sur les courants de courts-circuits, mais également l'influence de la température ambiante. Puis, nous aborderons la prise en compte du vieillissement des connectiques sur la répartition du courant de court-circuit. Enfin, nous analyserons la possibilité d'utiliser ce modèle de type jumeau numérique, en le couplant à une méthode de simulation multiphysique pouvant s'inscrire dans des calculs de durée de vie des composants, et ainsi évaluer finement la fiabilité des modules de puissance dans l'industrie du ferroviaire.

### 3.1.1. Composition d'un module de puissance

De nos jours, les MOSFET SiC sont de plus en plus utilisés dans le domaine de l'électronique de puissance. C'est notamment le cas dans le ferroviaire où la réduction des pertes en commutation permet de réduire la consommation des chaînes de traction ferroviaire et ainsi faciliter l'émergence de nouvelles technologies basées sur l'utilisation de batteries ou de piles à combustible (hydrogène) [RK05]. Les modules sont souvent utilisés en parallèle afin de réaliser différentes fonctions comme la fonction onduleur ou hacheur. Pour commencer, une attention particulière sera portée sur la composition générale des modules de puissance afin de comprendre comment nous allons pouvoir étendre la méthodologie de simulation au niveau d'une puce à un module de puissance complet.

Comme on peut le voir sur la figure 3.1, un module est composé de plusieurs éléments que l'on retrouve chez la plupart des fabricants de composants.

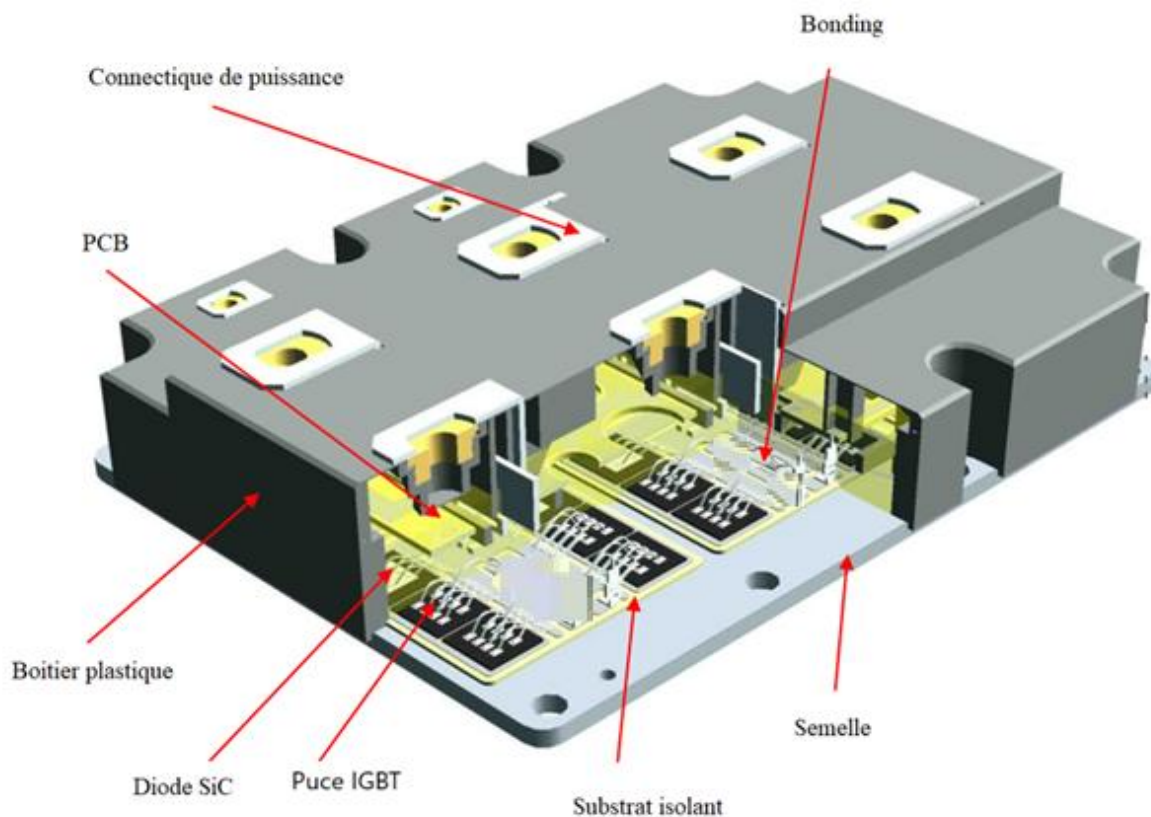


Figure 3.1 : Vue interne d'un module de puissance IGBT Si.

Dans les modules de puissance IGBT ou MOSFET, on retrouve la semelle placée sur le bas du module. Il s'agit d'une pièce métallique ayant pour principale fonction l'évacuation des pertes thermiques. En effet, c'est à la semelle que l'on vient fixer les différentes technologies de refroidissement indispensables pendant l'utilisation nominale des modules de puissance. Un substrat céramique est utilisé entre la semelle et les parties conductrices

afin d'isoler électriquement la semelle. Comme on peut le voir sur la figure 3.1, les puces sont connectées entre elles par le biais de fils de liaison en aluminium appelés bondings, de pistes en cuivre sur le substrat et également du routage d'un circuit imprimé (Printed Circuit Board, PCB) interne au module de puissance pour la distribution des signaux de commande. Entre le boîtier plastique et les composants, un gel est présent afin d'assurer l'isolement électrique des différentes parties mais également d'assurer le maintien mécanique. En résumé, le module de puissance est un système comportant plusieurs puces MOSFET ou IGBT reliées en parallèle par le PCB interne et connectées à l'aide de plusieurs fils de bondings. Par conséquent, le modèle comportemental d'une seule puce et les modèles 3D de l'architecture interne du module de puissance pourraient permettre de simuler le courant de court-circuit généré aux bornes d'un module de puissance MOSFET SiC (figure 3.5).

### 3.1.2. Fiabilité des composants MOSFET SiC

Aujourd'hui, l'utilisation massive des modules de puissance dans le transport électrique, notamment le ferroviaire, nécessite d'augmenter la fiabilité de ces composants. La durée de vie moyenne des trains fabriqués par Alstom est d'une trentaine d'années. Pendant cette durée, les modules de puissance se doivent d'être les plus fiables possibles. Il est important de rappeler les principaux phénomènes de détérioration du MOSFET SiC qui sont largement détaillés dans le chapitre 1.

Dans un premier temps, les phénomènes pouvant apparaître pendant l'utilisation des composants avant les premiers signes d'usure. Il s'agit du bombardement permanent des rayons cosmiques en provenance du soleil, mais leur présence est proportionnelle à l'altitude à laquelle on se place. Avec les dimensions actuelles des composants électroniques, l'impact d'une particule cosmique peut perturber de manière conséquente une puce de type SiC. Ceci peut amener à une détérioration notable de performances de cette puce, voire à la destruction par claquage électrique entre la grille et la source [MC21].

Dans un second temps, il peut exister des problèmes liés à la sur sollicitation des composants. Des essais de validations permettent d'assurer que le fonctionnement des composants se fera dans une aire de sécurité prévue par le constructeur (SafeOperatingArea). Les méthodologies de simulation telles que celles décrites dans ce chapitre pourraient permettre de d'anticiper et de remplacer les essais de courts-circuits réalisés dans la phase de design.

Enfin, il existe des détériorations causées par l'usure du composant. Il peut s'agir du claquage de l'oxyde de grille, des phénomènes de corrosion mais également de deux phénomènes que nous allons essayer de modéliser dans ce chapitre : l'arrachement des bondings et la délamination des brasures. Ces phénomènes sont causés par la déformation thermoplastique engendrée par le cyclage thermique que subit le composant lors de son utilisation. Ces phénomènes sont dépendants de l'évolution de différents paramètres faisant le lien entre plusieurs physiques, telles que l'électromagnétisme, la thermique et la

mécanique. Pour ces raisons, il est difficile de mesurer leurs impacts sans détruire le module de puissance, ce qui rend donc l'approche numérique intéressante et pertinente.

### **3.1.3. Simulation multiphysique dans les modules de puissance**

Durant l'utilisation des modules de puissance, plusieurs processus physiques sont mis en jeu. Dans un premier temps, les différents phénomènes électriques régis par des lois telles que la loi d'Ohm, puis la circulation du courant va générer différentes pertes, dont les pertes Joule, qui serviront de paramètres d'entrée à une simulation thermique permettant de calculer la température durant l'utilisation du module. La température va également avoir un impact suffisamment important pour modifier la distribution électrique dans les conducteurs. Cette redistribution va avoir à son tour une influence sur la localisation des points chauds en thermique. Cet exemple, qui sera illustré plus tard dans ce chapitre (figure 3.31), permet de comprendre le lien qui peut résider entre deux physiques, électrique et thermique, et surtout la nécessité de prendre en compte plusieurs physiques si on veut développer un modèle de simulation permettant de correctement retranscrire le comportement réel du composant.

Comme présenté dans le chapitre 2, l'utilisation conjointe des paramètres électrothermiques est délicate, car l'inertie thermique est lente vis-à-vis de la vitesse de court-circuit. Pour pallier ce problème, nous avons utilisé un modèle de type Caer permettant de calculer la température et ses effets dans le schéma comportemental précédemment détaillé [YD20]. En ce qui concerne la modélisation des phénomènes thermomécaniques causant l'usure des modules de puissance, la simulation nécessite plusieurs solveurs et un temps de calcul important. Cela implique le déploiement d'outils de simulation multiphysique comme ANSYS WORKBENCH qui est utilisé dans ce chapitre. Ce type de simulation consiste à utiliser plusieurs logiciels de simulations différents et de calculer indépendamment chacune des physiques en se servant des résultats de simulation d'une physique pour alimenter les données d'entrée de la simulation d'une autre physique. Ce principe de couplage sera illustré plus tard dans ce chapitre (figure 3.32).

C'est en raisonnant sur plusieurs physiques en même temps que l'on pourra développer des modèles assez représentatifs pour servir à terme de jumeau numérique.

### **3.1.4. Apport de la simulation par la méthode des éléments finis (FEM)**

Dans ce chapitre, nous verrons l'apport de la modélisation par éléments finis dans la méthodologie de simulation du courant de court-circuit  $I_{CC}$ . La méthode de simulation par éléments finis est une méthode de simulation 3D. Dans notre cas, nous avons utilisé ANSYS Q3D pour modéliser les phénomènes électromagnétiques liés à l'électronique de puissance. Les phénomènes physiques dans ce domaine sont basés sur les équations de Maxwell, détaillées dans le chapitre 1, dont les solutions sont des fonctions vérifiant les propriétés des matériaux et satisfaisant certaines conditions aux limites du champ. La méthode des

éléments finis (FEM) est la méthode la plus couramment utilisée pour calculer les solutions de ces équations et en déduire les variations de champs magnétique et électrique. De nos jours, il existe une méthode de calcul parallèle sur processeurs graphiques qui offre une performance de calcul très élevée par rapport au calcul traditionnel par le processeur des ordinateurs CPU (Central Processing Unit). Le calcul accéléré par le GPU (Graphic Processing Unit) utilise une unité de processeur graphique conjointement avec un CPU pour accélérer de nombreuses applications dans le domaine des sciences et de l'ingénierie. Il permet de paralléliser massivement les tâches et donc d'accélérer les performances en déchargeant les parties de l'application nécessitant des calculs intensifs sur le GPU, tandis que le reste de l'application continue de fonctionner sur le CPU. Pour ces travaux, nous avons utilisé la méthode traditionnelle basée sur l'utilisation de CPU car le temps de calcul global était de quelques dizaines de minutes.

La simulation par éléments finis nous permet de modéliser l'environnement 3D du module de puissance en incluant la topologie interne ainsi que les connectiques de puissance (jeux de barres ou busbar). Couplé au modèle comportemental, nous pouvons lier ces deux simulations à l'aide de Q3D qui permet de calculer la matrice RLC des modèles 3D et d'exporter la matrice équivalente dans ANSYS TwinBuilder afin de pouvoir être traité comme un composant électrique dans une simulation circuit type SPICE (figure 3.5).

Dans la partie suivante, nous verrons plus en détail comment créer un modèle numérique basé sur un circuit électrique comportemental et un modèle 3D calculé avec la méthode des éléments finis.

### **3.2. Liaison du modèle comportemental avec la modélisation par éléments finis**

Le couplage du modèle comportemental décrit dans le chapitre 2 va être étendu, dans cette partie, à un module de puissance complet. Pour rappel, les modules de puissance sont composés de plusieurs puces reliées en parallèle. Les modules de puissance utilisés dans les coffres de traction ferroviaire sont reliés par le biais de jeux de barres et de barres en cuivre comportant une impédance parasite qui peut influencer sur les formes d'ondes des composants (surtension, lissage du courant, résonance). Afin d'observer ce phénomène, cette section aura pour but d'apporter une réponse par l'utilisation de la simulation numérique par éléments finis.

#### **3.2.1. Modélisation du module de puissance et des jeux de barres**

Le modèle comportemental d'une puce MOSFET, détaillé dans le chapitre 2, est un modèle électrique basé sur la reproduction du comportement physique d'une puce MOSFET (figure 3.2). La liaison entre Drain et Source une fois polarisée (état passant) est symbolisée par une résistance que l'on nommera résistance à l'état passant  $R_{DS(on)}$ . Elle permet notamment de modéliser les pertes en conduction utiles pour la détermination de la température dans le modèle de Cauer.



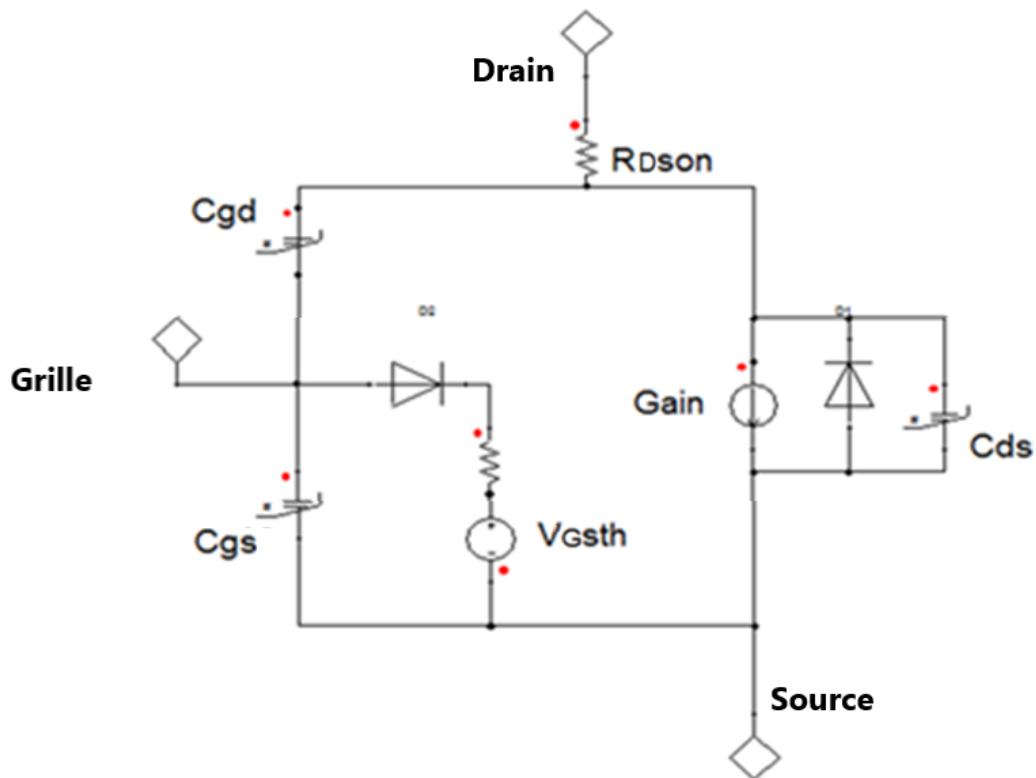


Figure 3.2 : Modèle comportemental de puce MOSFET SiC.

Le circuit comprend une source de courant dépendant de la tension pour simuler la transconductance notée Gain, une résistance  $R_{DSON}$  pour simuler la résistance à l'état passant, et la source de tension  $V_{Gsth}$  pour simuler le seuil de tension donné par le fabricant. Le circuit est également composé d'une diode de corps et de trois capacités parasites Cgs, Cds et Cgd. Le but étant de coupler ce modèle à un modèle 3D numérique sous ANSYS Q3D. Pour ce faire, il faut simuler le module de puissance en appliquant les différentes propriétés des matériaux aux volumes du modèle. En figure 3.3, on peut observer le modèle 3D du module CREE utilisé dans ce chapitre.

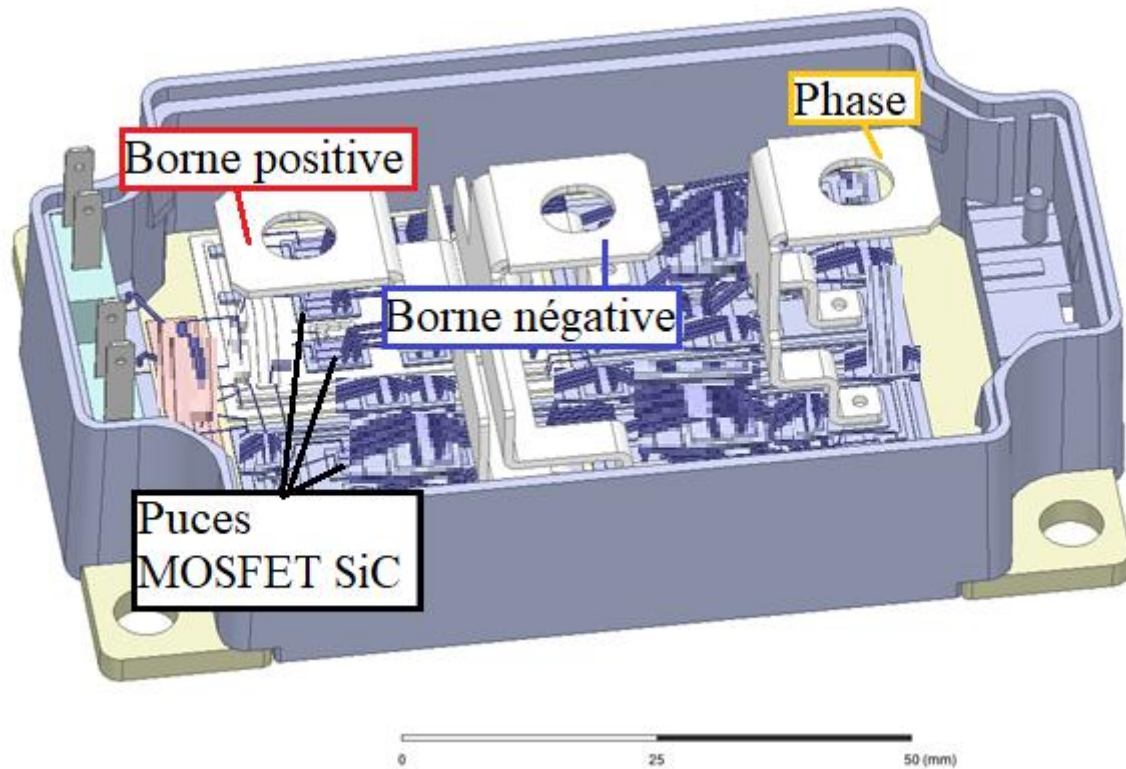


Figure 3.3 : Modèle 3D du module de puissance MOSFET SiC CREE.

Sur cette figure, on voit les connectiques de puissance par lesquelles le module de puissance sera alimenté dans nos simulations. Pour ce qui est des puces MOSFET SiC et des diodes SiC, nous les avons remplacées par plusieurs entrées et sorties au niveau de la source, du drain, de la grille de commande des MOSFET, de l'anode et de la cathode des diodes. Ainsi, ce modèle 3D nous permet de tenir compte de l'implémentation topologique avec les chemins de conduction électrique, ainsi que les phénomènes électriques parasites comme les inductances parasites et les capacités parasites pour chaque position de puces. Puis, les MOSFET sont modélisés par le modèle comportemental tel que décrit sur la figure 3.2. Les diodes, quant à elles, sont modélisées par un simple composant de type SPICE.

Il est important de noter que l'influence du jeu de barres qui alimente le module est dimensionnant sur la forme du courant commuté et plus particulièrement sur le courant de court-circuit  $I_{CC}$ . Dans la figure 3.4, on peut voir le jeu de barres utilisé lors des essais en court-circuit réalisés au sein d'Alstom Tarbes.

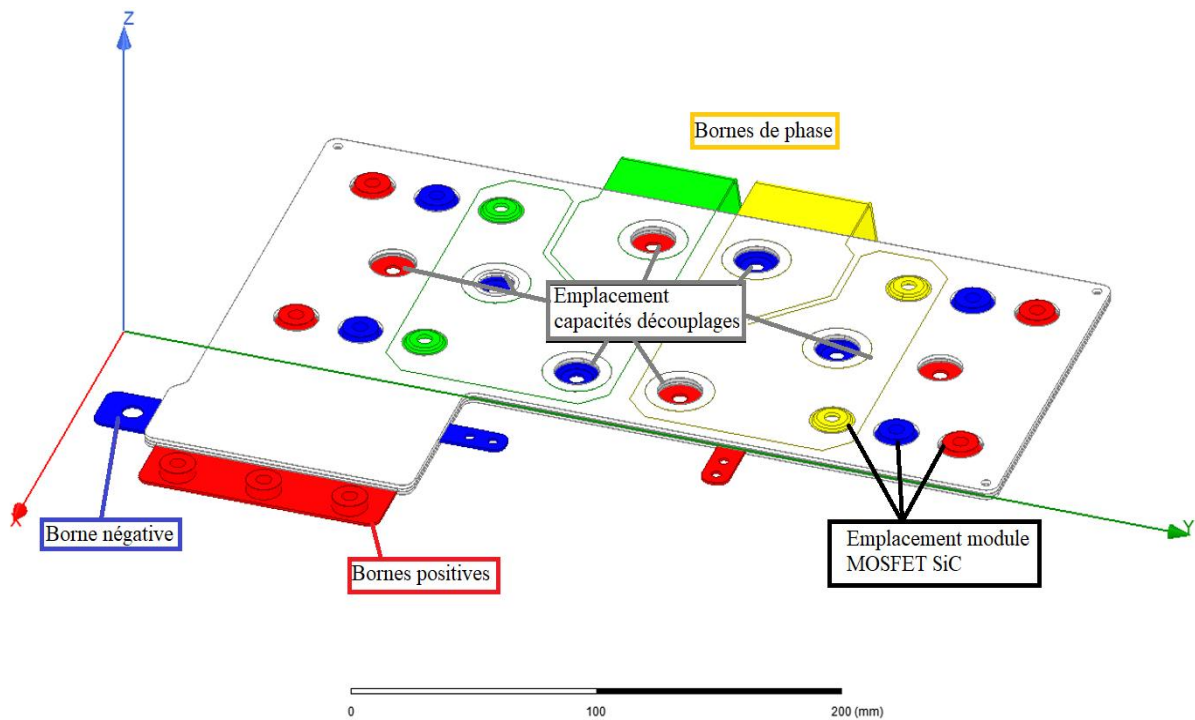


Figure 3.4 : Modèle 3D du jeu de barres connecté au module de puissance MOSFET SiC CREE.

Une fois paramétrés dans notre logiciel de simulation électromagnétique, les chemins de conduction et les phénomènes parasites électriques présents dans ce modèle ont été analysés pour plusieurs gammes de fréquence. Les résultats de simulation sont stockés dans une matrice RLCG dépendante de la fréquence. Cette matrice est importée dans un logiciel circuit de type SPICE, TwinBuilder, afin d'être utilisée comme un composant issu d'une bibliothèque SPICE. La tension  $V_{DS}$  est donc appliquée aux bornes positives et négatives du jeu de barres, des capacités de découplage seront connectées aux emplacements prévus à cet effet. Ensuite, le module de puissance MOSFET SiC sera également connecté sur l'emplacement dédié. Sur la figure 3.5, on peut voir le modèle circuit permettant de simuler le module de puissance dans sa globalité.

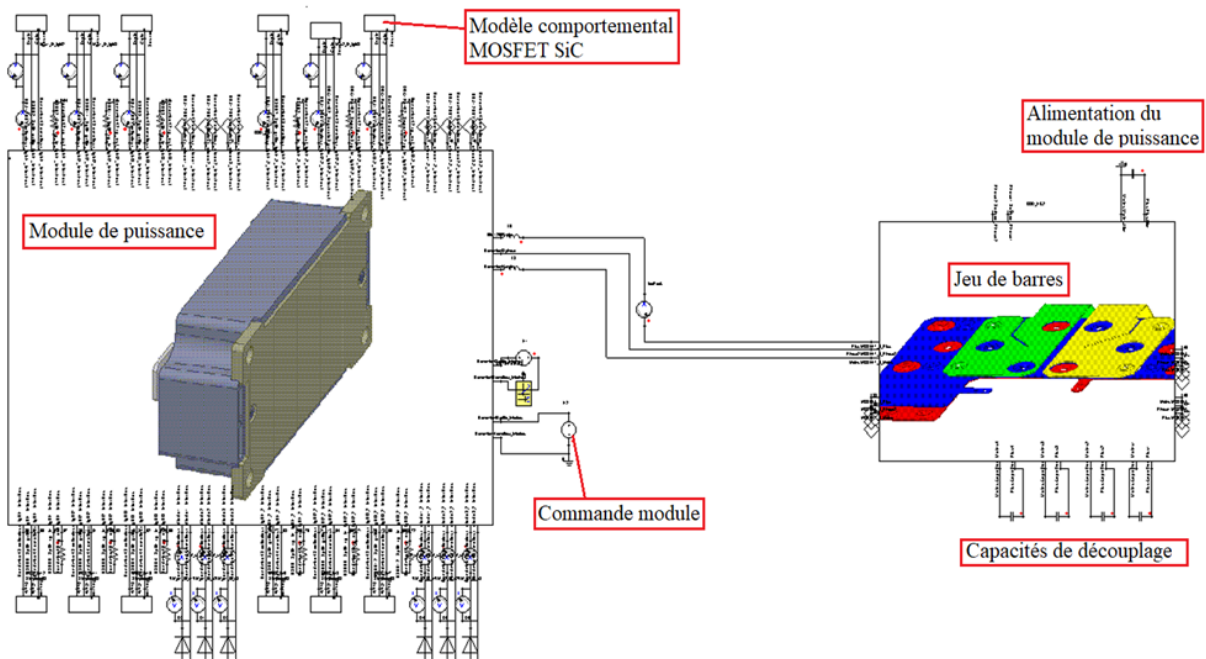


Figure 3.5 : Simulation circuit (TwinBuilder) du jeu de barres connecté au module de puissance MOSFET SiC CREE relié aux modèles comportementaux de puce.

Ce circuit est composé des modèles comportementaux pour les puces MOSFET SiC, du modèle 3D du module de puissance, du modèle 3D du jeu de barres et des différentes sources de tensions et capacités mises en œuvre. Ainsi,  $V_{GS}$  est délivrée par une source de tension qui a pour valeur la tension mesurée lors des essais en court-circuit. Cette méthode permet de générer la même tension de commande que celle générée lors des essais. Pour l'alimentation  $V_{DS}$ , nous avons utilisé une capacité filtre d'une valeur de 20 mF préalablement chargée à la tension nominale, comme cela a été le cas lors des essais.

A l'emplacement des capacités de découplage nous avons connecté quatre capacités d'une valeur de 400  $\mu$ F afin de simuler les conditions expérimentales. Comme on peut le voir sur la figure 3.6, le circuit comportant un modèle comportemental, un schéma de Cauer et des modèles 3D dans une simulation circuit correspond bien à la photographie issue des essais en court-circuit sur un module de puissance MOSFET SiC CREE.

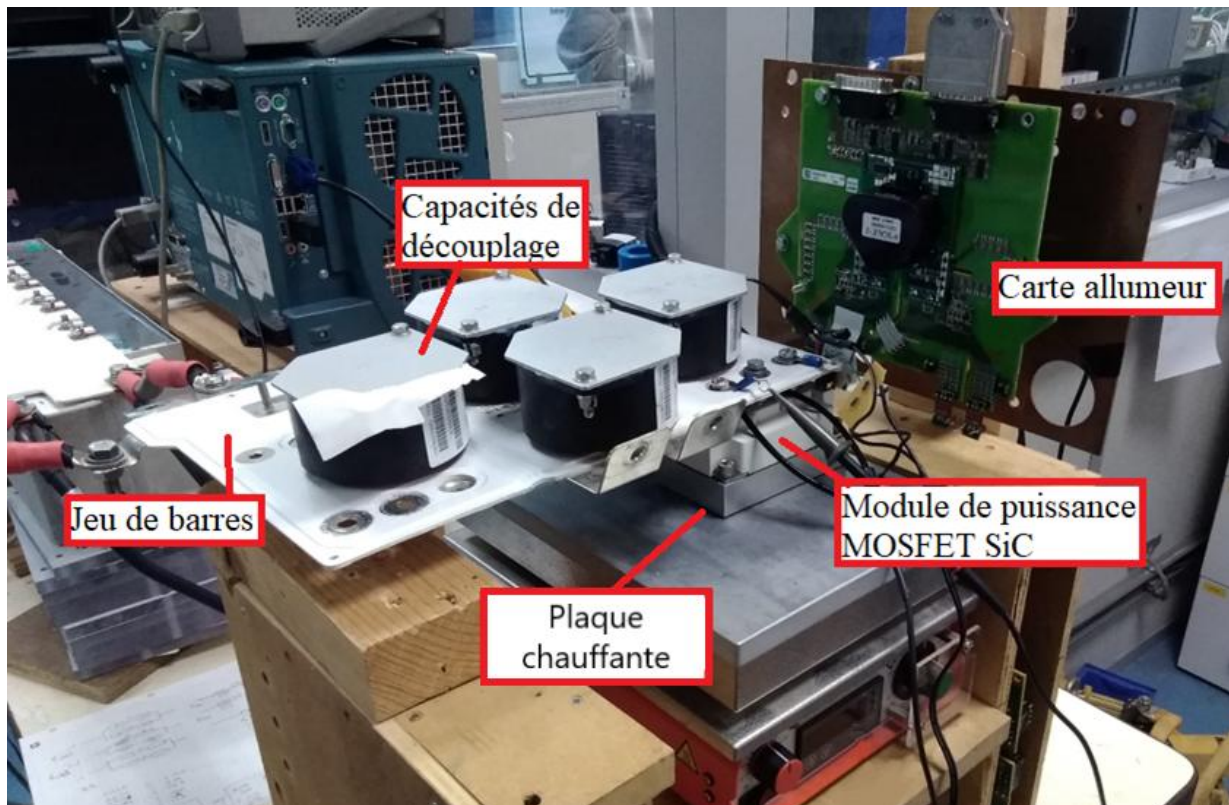


Figure 3.6 : Banc d'essais de court-circuit du module de puissance MOSFET SiC CREE.

Sur cette figure, on peut voir le jeu de barres et le module de puissance du système réel. Une plaque chauffante est également connectée à la semelle du module, elle permet de piloter les échauffements du composant lors d'essais en température. La carte allumeur, dont le rôle est de faire commuter le module, est modélisé avec une source de tension qui a pour valeur la tension mesurée lors des essais de court-circuit. L'objectif est de s'affranchir des problèmes liés à la modélisation de la carte allumeur et plus largement des composants de la fonction de commande.

Pour ces essais, le court-circuit a été réalisé avec la méthode dite du « Boost ». Cette technique consiste à forcer le maintien de la fermeture de l'étage du bas lorsque l'on fait commuter l'étage du haut dans le module de puissance. Le courant de court-circuit  $I_{CC}$  circule alors de la borne positive à la borne négative du module. Concrètement, l'étage du bas sera saturé avec une tension continue supérieure à 20 V pour forcer le maintien à l'état passant lorsque l'étage du bas commutera. L'utilisation du « Boost » est justifiée par la difficulté de mesurer les courants de court-circuit pour les MOSFET SiC lorsque qu'un conducteur inductif court-circuite l'un des étages. En effet, les variations importantes de courant d'un MOSFET SiC vont générer à la commutation et lors d'un court-circuit [SI17] des champs magnétiques conséquents qui peuvent perturber les mesures des sondes de courants et de tensions et la carte de commande positionnée juste au-dessus du composant. Les principes régissant ces phénomènes seront largement détaillés dans le chapitre 4. Lors des essais en court-circuit présentés dans le chapitre 2, il est apparu que les



valeurs de courant  $I_{CC}$  dépassaient largement les valeurs décrites par les données techniques du module et celles des essais complémentaires.

### 3.2.2. Valeur de courant de court-circuit maximale

Dans cette partie, nous reviendrons sur le problème du courant maximal pouvant être fourni en se basant sur les données techniques du constructeur. En effet, la transconductance donnée pour cette puce MOSFET CREE limite le courant  $I_{CC}$  à une valeur avoisinant les 220 A lorsque le composant commute avec une valeur  $V_{GS}$  de 20 V. On peut observer, à la figure 3.7, l'évolution de la transconductance établie par lors des essais complémentaires à plusieurs niveaux de température ambiante.

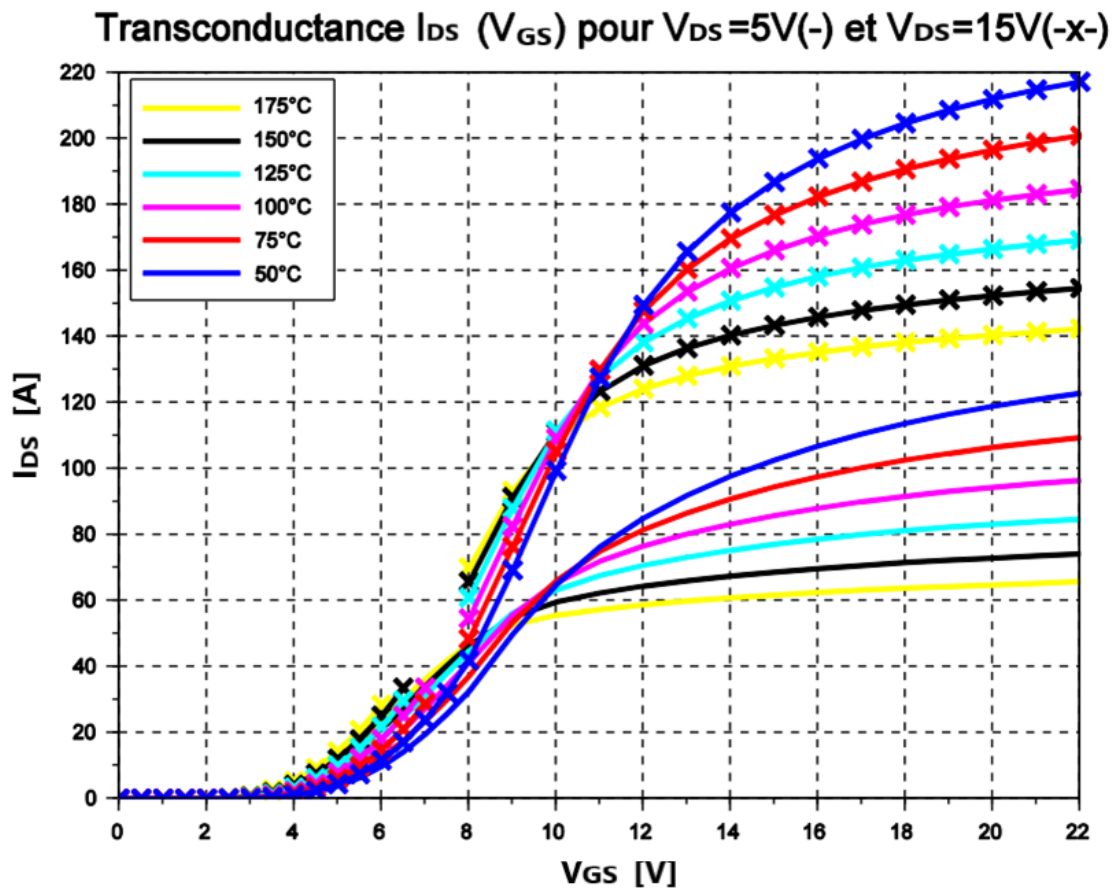


Figure 3.7 : Transconductance reconstruite pour  $V_{DS}=5$  et  $15V$  pour différentes températures pour une puce MOSFET SiC CREE de type C2M0025120D.

Comme le montrent ces courbes de transconductances, le courant est limité à 220 A par puce et il devrait décroître en fonction de la température ambiante. Cependant, les essais présentés dans le chapitre 2 ont montré que le courant peut atteindre 550 A lors d'une phase de court-circuit. Ce phénomène s'explique par la limitation de la méthode de mesure de la transconductance qui est réalisée avec des conditions limitées en tension de  $V_{DS} = 15 V$  maximum. Par conséquent, cette méthode de mesure ne rend pas compte des courants admissibles lors du court-circuit avec des valeurs de tension d'utilisation de  $V_{DS} =$

600 V. Les essais statiques qui sont réalisés pour déterminer la transconductance [SJ89] sont limités en tension  $V_{DS}$  car pour les réaliser il est nécessaire de connecter le drain à la grille. Cette connexion va augmenter la tension appliquée à la grille d'une valeur équivalente à la tension  $V_{DS}$ . Cette augmentation pourrait entraîner un claquage électrique sur l'oxyde de grille et in fine, détruire le composant. Pour prévoir le courant maximal atteignable lors d'un court-circuit, nous avons relevé les courants maximums à différentes tensions  $V_{DS}$  évaluées lors de la campagne d'essais réalisée à une température ambiante de 25°C (cf. chapitre 2). Les résultats des essais sont présentés à la figure 3.8.

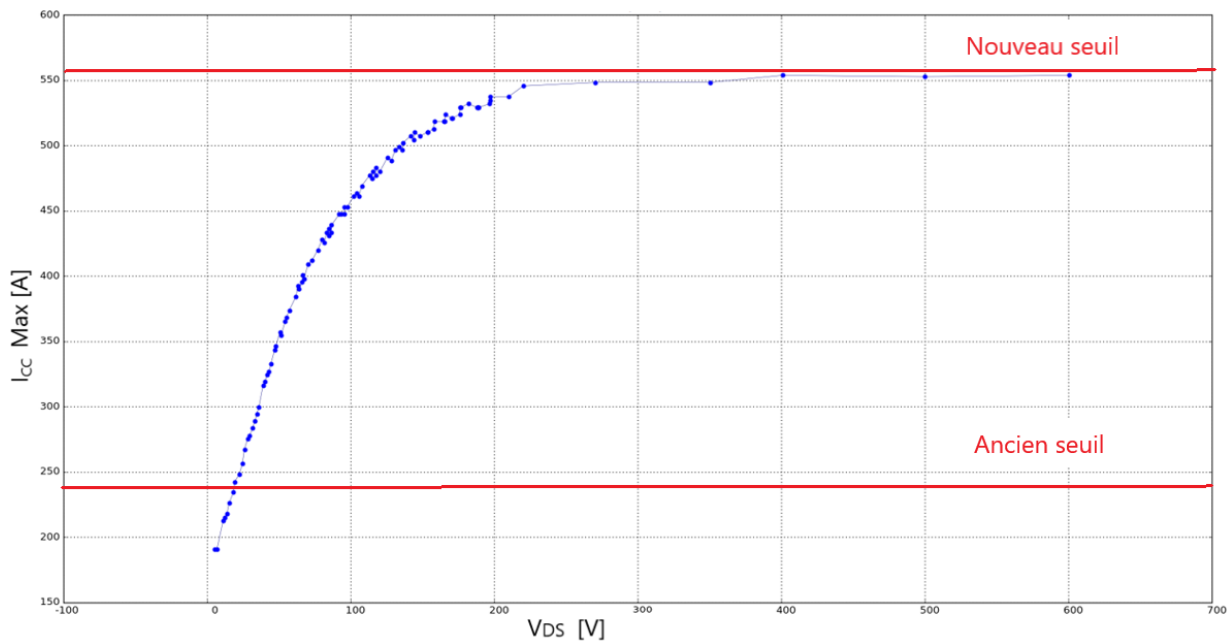


Figure 3.8 : Courant de court-circuit maximal mesuré pour différentes tensions  $V_{DS}$ .

Comme le montre la figure 3.8, le courant maximal mesuré lors des phases de courts-circuits est supérieur à 220 A (limitation donnée par le fabricant, ancien seuil) pour des valeurs relativement basses de tension  $V_{DS}$  (~ 30-40 V). Pour des tensions de l'ordre de la centaine de volts, les résultats auront tendance à être plus réalistes car le composant sera saturé [RF15]. On voit qu'à partir de  $V_{DS} = 200$  V, le courant maximal se stabilise autour des 550 A. Ces résultats nous permettent donc de définir une nouvelle valeur maximale de la transconductance autour de 550 A (nouveau seuil). Pour ce faire, l'équation de la transconductance présentée dans le chapitre 2 a été ajustée de façon qu'elle ne sature plus autour de 220 A mais bien de 550 A.

La prise en compte de ce phénomène permet donc d'anticiper les courants de court-circuit que pourra subir le composant lors de son utilisation commerciale ou lors des essais de validations réalisés à température ambiante autour de 25°C.

### 3.2.3. Evolution adiabatique de la température dans la puce

Lors des essais en court-circuit, nous avons réussi à prendre en compte le niveau de saturation élevé de la puce MOSFET SiC. Afin de rendre compte de la chute de courant caractérisé lors des essais en court-circuit, il est important d'en saisir l'origine. Comme nous l'avons vu dans le chapitre 2, la température joue un rôle prépondérant sur le courant maximal admissible, le courant décroît en effet avec l'augmentation de la température. Le modèle de Cauer, qui permet de connaître la température en temps réel, est utilisé pour corréliser la prise en compte thermique sur la chute de courant que nous verrons dans la partie 1.2.4. Pour rappel, le modèle de Cauer est un circuit électrique image des résistances et capacités thermiques des différentes couches de matériaux de la puce MOSFET SiC. Le phénomène de court-circuit est un phénomène extrêmement rapide devant l'inertie thermique de certains matériaux de la puce MOSFET SiC, comme on peut le voir dans la figure 3.9 a) extraite de la publication « Failure Analysis of 1200-V/150-A SiC MOSFET Under Repetitive Pulsed Overcurrent Conditions » [JAS16].

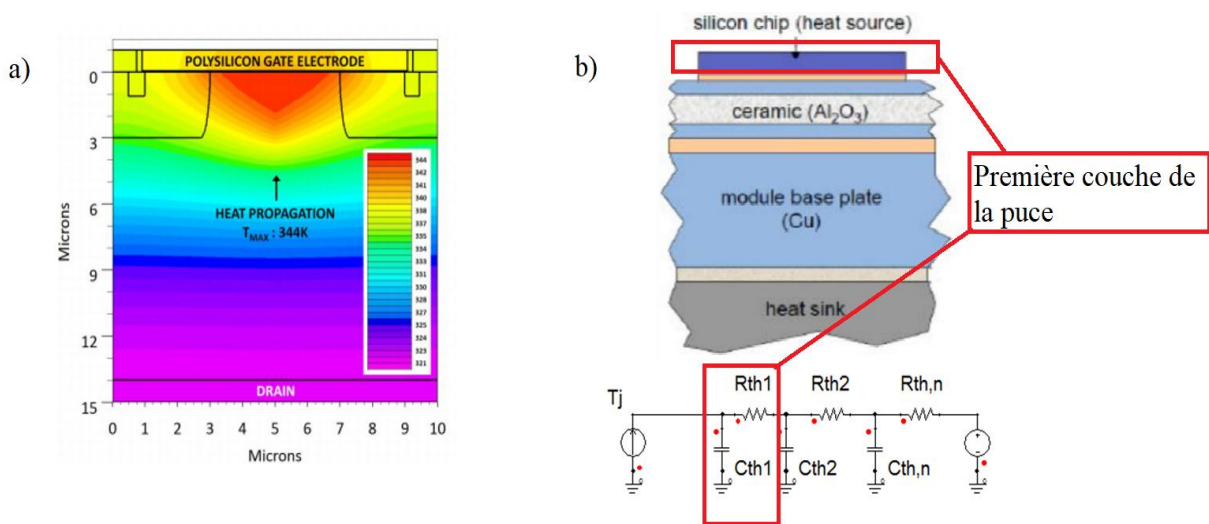


Figure 3.9 : a) Distribution de température d'une cellule MOSFET montrant la jonction SiC/SiO<sub>2</sub> à 1,07 µs après l'impulsion de courant traversant le composant.

b) Vue des cellules de Cauer correspondant à la profondeur dans la puce MOSFET SiC.

Comme le montre la figure 3.9, lors d'un court-circuit la température n'a le temps de se propager que sur les couches supérieures de la puce MOSFET SiC, car l'inertie thermique des couches plus profondes est trop importante comparativement au temps de court-circuit (2 µs). Lorsque la température se propage de façon non homogène dans les matériaux tel que décrit ici, on dit que la température se propage de façon adiabatique. Ce comportement adiabatique se traduit sur la figure 3.9 b) par l'utilisation des cellules RC du modèle de Cauer. Pour rendre compte de ce comportement, il faut une valeur de  $C_{th1}$  très petite devant les autres capacités thermiques. De ce fait, on peut agir sur le comportement thermique de la puce afin de corréliser la chute de courant  $I_{CC}$  en agissant uniquement sur la valeur de  $C_{th1}$ .



### 3.2.4. Corrélation du modèle thermique

Cette partie vise à corréler le modèle thermique avec la mesure de courant de court-circuit  $I_{CC}$ . Comme expliqué précédemment, nous allons diminuer la valeur de  $C_{th1}$  jusqu'à ce que le courant de court-circuit mesuré corresponde à celui mesuré notamment pour la partie où le courant va chuter à cause de l'échauffement thermique. Dans la figure 3.10, on peut voir la corrélation entre le courant de court-circuit simulé et mesuré.

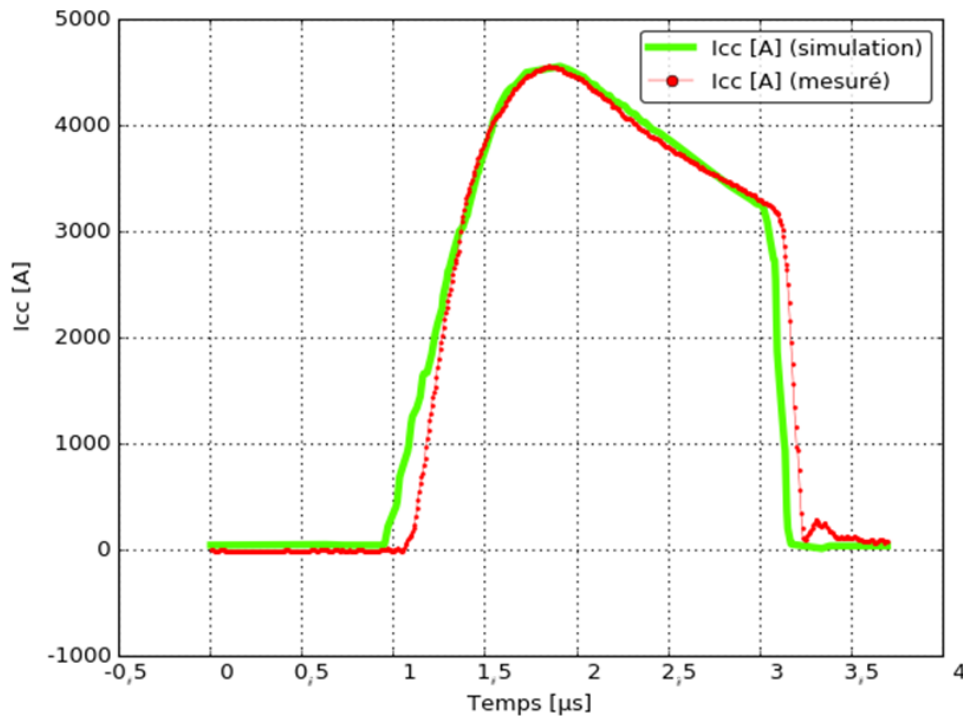


Figure 3.10 : Corrélation sur le courant de court-circuit  $I_{CC}$  mesuré aux bornes du module de puissance MOSFET SiC CREE pour une température ambiante de 25°C.

Comme le montre la figure 3.10, la chute de courant caractéristique de la montée en température se produit aux alentours de 2  $\mu s$ . Sur un temps aussi faible et en se basant sur la figure 3.9, on peut penser que la chaleur ne s'est propagée que sur les premiers pourcentages du volume de la première couche. Pour corréler le modèle thermique à la chute de courant, nous avons réalisé une étude paramétrique qui sera détaillée dans la partie 4. A noter que le comportement thermique permettant de corréler les courants de court-circuit a été établi en considérant un échauffement uniquement sur les trente premiers pourcents du volume de la puce.

Les mesures de températures dans les MOSFET SiC lors d'un court-circuit sont complexes car la mesure en elle-même peut être intrusive et modifier la distribution de température. En effet, l'introduction d'un thermocouple localisé sur une couche de la puce est délicate, il est nécessaire de percer le module et de coller le thermocouple sur l'endroit où se situe le point chaud. De plus, le court-circuit est un phénomène transitoire extrêmement rapide ce qui induit une répartition de température adiabatique et complique

encore la mesure de température. L'utilisation de caméras thermiques ne permet pas d'observer l'évolution de la température dans les différentes couches mais plutôt de façon globale pour des temps de réaction de l'ordre de la seconde. Cette méthode comporte également des limitations, en effet, il est nécessaire de retirer le boîtier et le gel du module pour réaliser les mesures. Pour ce faire, un courant continu est généralement appliqué ce qui rend la mesure par caméra thermique non représentative de la réelle application des convertisseurs. Par conséquent, corrélérer le comportement thermique qui induit la chute de courant avec le modèle de Cauer est à ce jour la méthode la plus simple et efficace à notre disposition. Ce comportement thermique permet donc de visualiser les conséquences des échauffements pendant l'utilisation du composant. Cependant, l'utilisation des composants dans des environnements ayant des températures ambiantes supérieures n'est pas prise en compte.

### **3.3. Influence de la température ambiante sur l'amplitude maximale de courant lors d'une phase de court-circuit**

Nous allons analyser les résultats d'une campagne d'essais qui a été réalisée au sein d'Alstom Tarbes. Une partie de cette campagne consistait à mesurer le courant de court-circuit d'un module de puissance MOSFET SiC CREE à différentes températures ambiantes. Ces essais ont été entrepris avec le même module et le même jeu de barres que ceux qui ont été modélisés pour ce chapitre. Les modules ont été placés dans une plage chauffante que l'on peut piloter la température interne (figure 3.6). Ces essais ont été réalisés à trois températures : 25°C, 85°C et 150°C. On peut observer, sur la figure 3.11, une disparité entre les allures de courant de court-circuit. De plus, le courant atteignant la plus forte valeur est le courant de court-circuit mesuré à 150 °C de température ambiante.

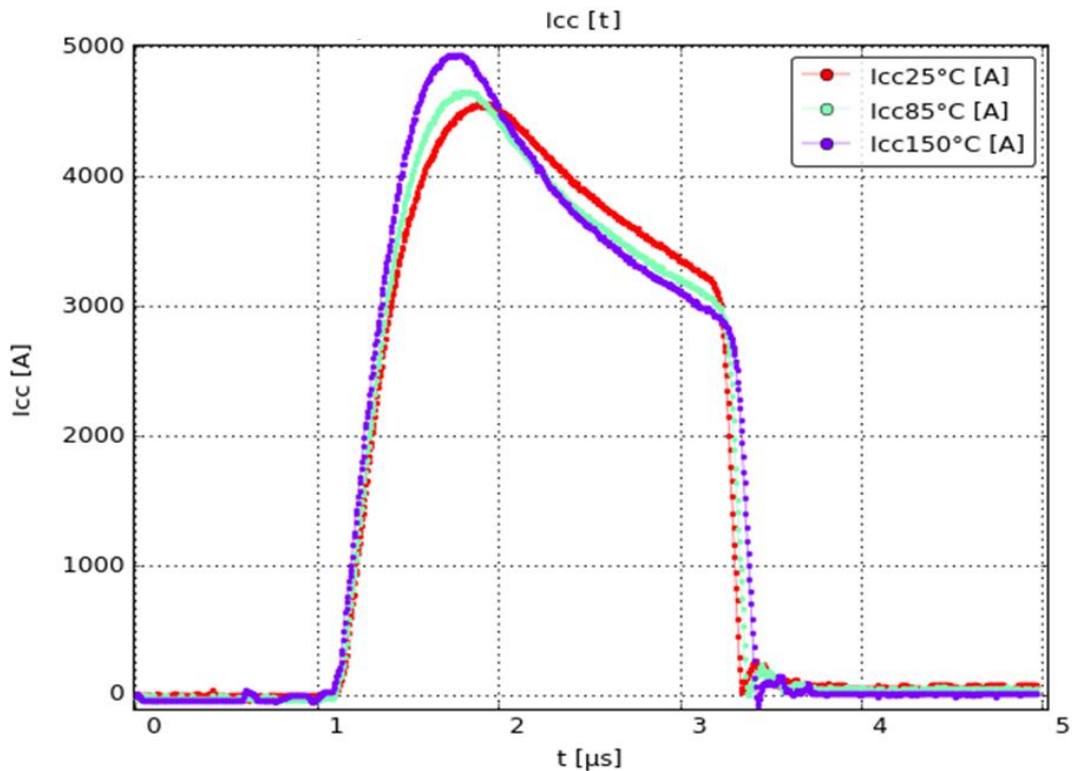


Figure 3.11 : Courant de court-circuit du module de puissance MOSFET SiC CREE à plusieurs niveaux de température ambiante.

Contrairement à ce que laissent penser les courbes de transconductance, le courant de court-circuit maximal est proportionnel à la température ambiante. Ce résultat surprenant pourrait s'expliquer par la vitesse de propagation des porteurs de charges dans le SiC qui est dépendante de la température ambiante. Cette particularité n'a pas pu être approfondie mais quelques pistes concernant la vitesse des porteurs de charge restent privilégiées [WS11].

Dans la figure 3.10 présentée précédemment, on peut observer la corrélation du courant de court-circuit pour une température ambiante de 25°C. Afin de corréler le courant de court-circuit sur les essais réalisés à 85°C et 150°C, il a été nécessaire de modifier la valeur maximale de saturation dans le but de permettre au courant de monter jusqu'à la valeur de court-circuit maximal mesuré. A 25°C le courant atteint une valeur maximale de 4520 A. A 85°C la valeur atteinte est supérieure : elle est de 4640 A comme on peut le voir sur la figure 3.12.

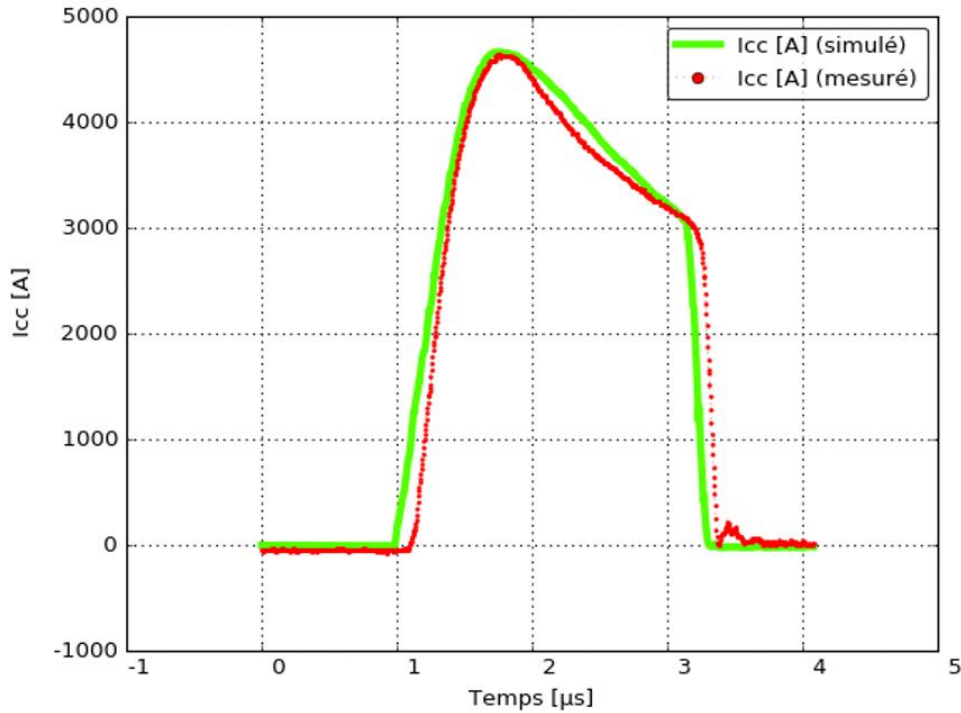


Figure 3.12 : Corrélation sur le courant de court-circuit  $I_{CC}$  mesuré aux bornes du module de puissance MOSFET SiC CREE pour une température ambiante de 85°C .

On peut observer un léger décalage au niveau de la chute de courant. Ce décalage peut s'expliquer par une distribution de la température de plus en plus difficile à appréhender lorsque la température ambiante augmente. On remarque également un décalage temporel entre le courant mesuré et celui simulé. Les sondes de tension utilisées pour mesurer la tension  $V_{GS}$  peuvent expliquer ce décalage. Pour s'assurer de l'origine de ce décalage, on pourrait par exemple modéliser les appareils de mesures dans la simulation circuit et comparer le décalage entre le courant commuté et l'ordre de commutation communiqué via  $V_{GS}$ . A 150°C, le courant mesuré (figure 3.11) atteint une valeur maximale encore plus importante de l'ordre de 4900 A. Par conséquent, la valeur de saturation de la transconductance nécessaire pour corrélérer est également plus importante. Le résultat de la simulation de court-circuit dans ce contexte et sa comparaison sont présentés en figure 3.13.

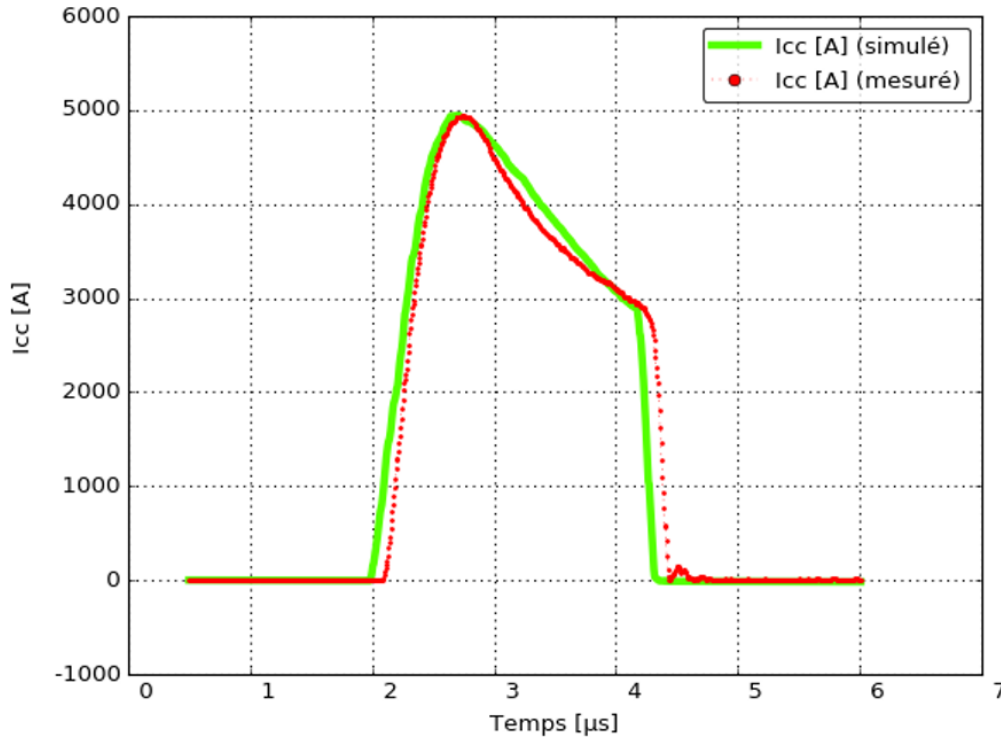


Figure 3.13 : Corrélation sur le courant de court-circuit  $I_{CC}$  mesuré aux bornes du module de puissance MOSFET SiC CREE pour une température ambiante de  $150^{\circ}\text{C}$ .

Cette configuration donne de bons résultats de simulation vis-à-vis du courant de court-circuit mesuré à 4930 A et simulé à 4926 A aux bornes du module de puissance MOSFET SiC CREE à une température ambiante de  $150^{\circ}\text{C}$ . Les résultats de simulations nous ont incité à augmenter la valeur de saturation de la transconductance en fonction de la température ambiante, ceci en ajoutant un facteur  $N_{mt}$  (Niveau maximal transconductance) à l'équation de transconductance décrite dans l'équation 3.1.

Équation 3.1

$$I_{DS}(T) = \frac{K(T)}{1 + \alpha_2(T) e^{-r \cdot V_{GS}}}$$

Ici,  $\alpha_2$  et  $r$  sont des paramètres thermo dépendants déterminés dans le chapitre 2. Avec  $K(T)$  décrit par l'équation 3.2.

Équation 3.2

$$K(T) = \phi_2 \cdot T + \theta_2 \cdot T^2 + \sigma_2 \cdot T^3 N_{mt}$$

Avec  $\phi_2$ ,  $\theta_2$  et  $\sigma_2$  des paramètres thermo dépendants déterminés dans le chapitre 2.

Afin de rendre compte de la température ambiante sans venir perturber la prise en compte de l'échauffement interne de la puce et de son impact sur les paramètres thermosensibles du modèle de puce comportemental, nous avons décidé de rajouter une

étape d'initialisation de la simulation dans laquelle nous allons renseigner la température ambiante et en sortie une courbe va fournir la valeur  $N_{mt}$  correspondant à ce niveau de température ambiante. Cette courbe est présentée dans la figure 3.14 et permet de visualiser l'évolution du niveau maximal de la transconductance en fonction de la température ambiante.

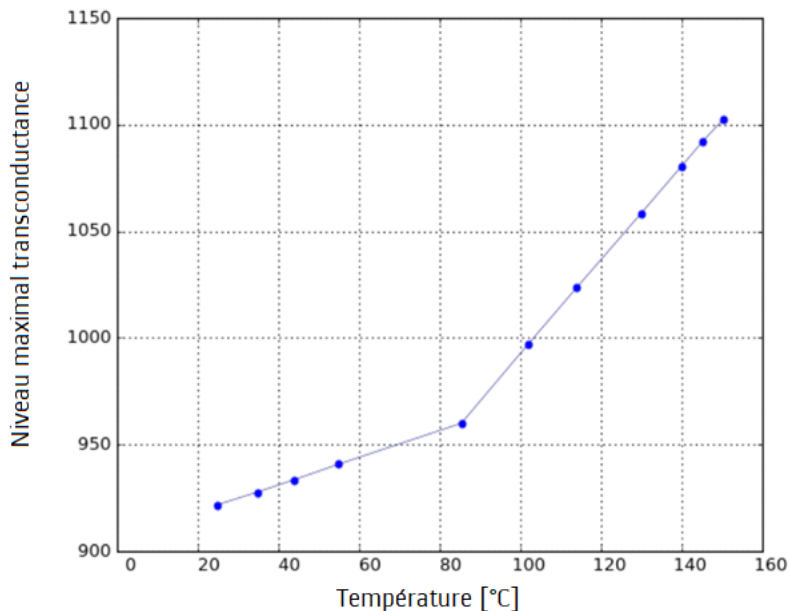


Figure 3.14 : Niveau maximal de la transconductance en fonction de la température ambiante.

Comme on le voit sur la courbe, l'impact de la température est plus important pour des températures supérieures à 80°C. L'ajout de cette étape permet d'avoir un modèle de simulation numérique du MOSFET SiC CREE en court-circuit plus robuste. En effet, le modèle développé dans les chapitres 2 et 3 permet de simuler le courant de court-circuit du module de puissance MOSFET SiC CREE en tenant compte des échauffements dus à la circulation de  $I_{CC}$  dans le composant. Il permet également de prendre en compte le jeu de barres utilisé et ce à n'importe quelle température ambiante. Ce modèle numérique peut permettre de développer un jumeau numérique du composant afin d'augmenter la fiabilité des composants et leur durée de vie. Il permet également de mieux comprendre le comportement des modules de puissance, c'est pourquoi nous avons décidé de réaliser une étude de sensibilité portant sur différents paramètres électriques.

### 3.4. Etude de sensibilité de différents paramètres du modèle sur le court-circuit

Une étude de sensibilité réalisée sur la base du modèle de simulation de court-circuit du module de puissance MOSFET SiC est présentée dans cette partie. Afin de faciliter cette étude, nous avons retiré le modèle 3D du jeu de barres afin de le remplacer par des inductances représentant les chemins de conduction. Le paramètre qui va être simulé ici

n'est autre que le courant de court-circuit en fonction de l'inductance  $L_{\text{Drain}}$ ,  $L_{\text{Source}}$  ainsi que le pourcentage de la valeur  $C_{\text{th1}}$ .

### 3.4.1. Rôle et influence des capacités de découplage

Pour introduire cette étude de sensibilité, commençons par présenter le schéma de principe utilisé dans cette étude. Des hypothèses seront formulées par la suite pour identifier les paramètres à prendre en compte pour cette étude. Comme le montre la figure 3.15, le schéma électrique est composé d'une capacité filtre ( $C_{\text{filtre}}$ ) et d'une capacité de découplage ( $C_{\text{découp}}$ ).

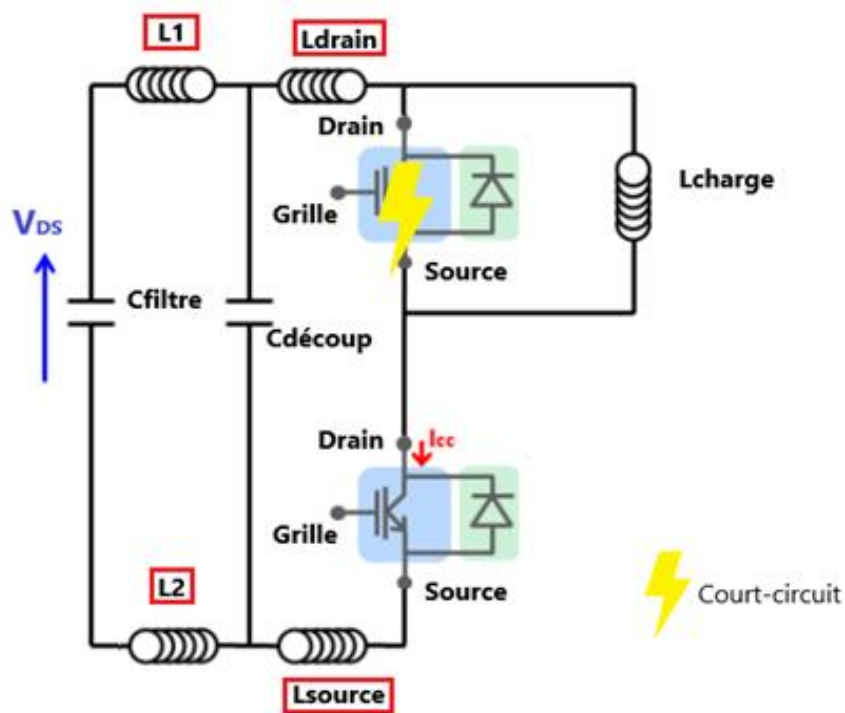


Figure 3.15 : Schéma électrique appliqué au courant de court-circuit.

La capacité de découplage utilisée dans cette étude n'est autre que la somme des quatre capacités de découplage utilisées lors des essais de court-circuit (1,2 mF). Le court-circuit est réalisé sur l'étage du haut du module de puissance et le courant est mesuré sur l'étage du bas.

Il a été décidé de ne pas prendre en compte les inductances  $L1$  et  $L2$  car, théoriquement, la capacité de découplage isole ces inductances du reste du circuit. En définitive, l'étude de sensibilité sera centrée sur les inductances  $L_{\text{drain}}$  et  $L_{\text{source}}$ .

### 3.4.2. Influence de la valeur d'inductance $L_{source}$ sur le courant de court-circuit

Généralement, lors d'une approche de modélisation circuit au sein d'Alstom on modélise l'inductance de boucle par une inductance ramenée au niveau de la source, puis on connecte l'inductance du jeu de barres. Pour cette étude, nous avons traité l'inductance du jeu de barres en deux parties, la première modélisant l'inductance entre la source de tension et le drain du module de puissance, et la deuxième en modélisant cette inductance entre la masse des capacités de découplage et la source du module de puissance MOSFET SiC. L'inductance au niveau de la source sera simulée dans cette partie pour des valeurs allant de 0,1 nH à 3,7 nH. Comme on peut le voir sur la figure 3.16, l'influence de celle-ci est conséquente sur la forme du courant de court-circuit du module de puissance MOSFET SiC.

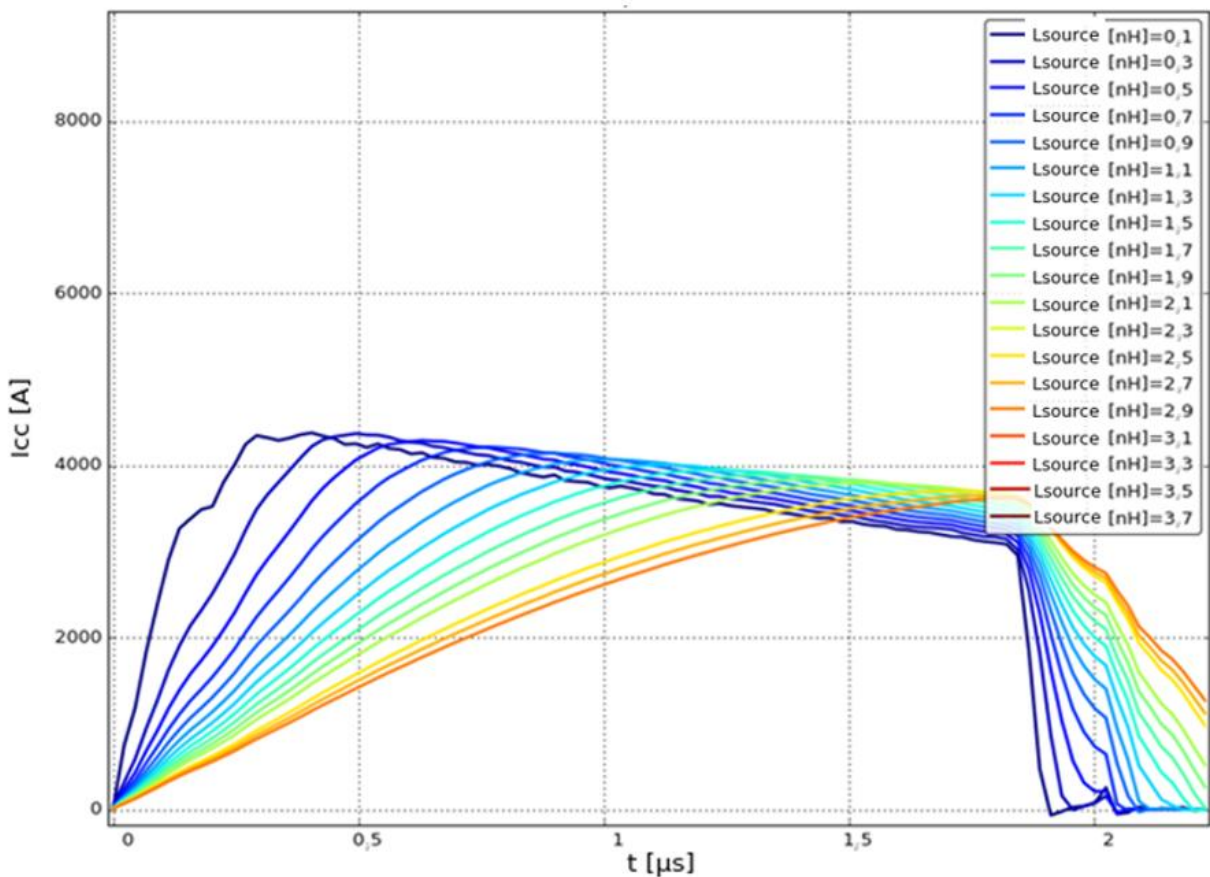


Figure 3.16 : Influence de la valeur de  $L_{source}$  sur l'allure du courant de court-circuit  $I_{cc}$  module de puissance MOSFET SiC.

Pour cette étude de sensibilité, nous avons décidé d'imposer  $C_{th1}$  correspondant à 30% du volume de la couche au niveau à la zone de contact entre l'oxyde de grille et la puce MOSFET SiC car la chute de courant semble être identique à celle du courant mesuré avec cette valeur. On fixe également la valeur  $L_{drain}$  à 10 nH. On peut voir que dans ce contexte l'influence de  $L_{source}$  est considérable. Plus la valeur de cette inductance est faible plus le



gradient de courant ( $di/dt$ ) de court-circuit et la valeur maximale du courant sont importants.

On constate également que la chute du courant due à la montée en température est également significative. Cela s'explique par le fait que la température augmente plus vite lorsque le courant maximal est important. Lors de la fermeture du composant, la valeur de l'inductance  $L_{source}$  joue donc un rôle prépondérant sur la vitesse de fermeture. Le temps de fermeture est d'autant plus court que sa valeur est faible. Nous allons maintenant observer l'influence de la valeur d'inductance  $L_{drain}$  sur l'allure du courant de court-circuit  $I_{cc}$ .

### 3.4.3. Influence de la valeur de l'inductance $L_{drain}$ sur l'allure du courant de court-circuit

Dans cette partie, nous observerons l'influence de la valeur d'inductance  $L_{drain}$  sur la forme du courant de court-circuit simulé à l'aide de la méthodologie présentée dans cette partie. Pour ce faire, nous avons fixé  $C_{th1}$  à 30 % du volume de la première couche de la puce MOSFET SiC et la valeur d'inductance  $L_{source}$  à 0,7 nH. Comme on peut le voir sur la figure 3.17, l'influence de l'inductance  $L_{source}$  n'est pas significative.

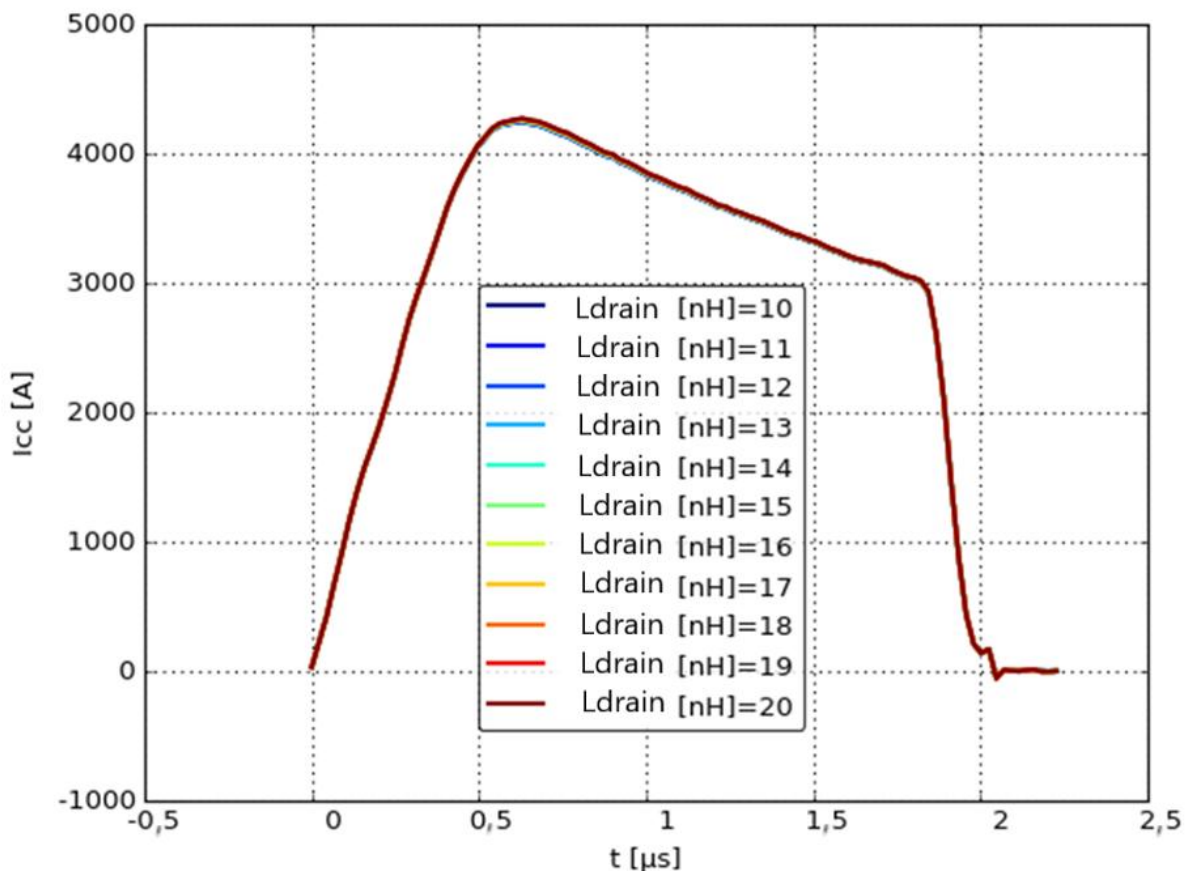


Figure 3.17 : Influence de la valeur d'inductance  $L_{drain}$  sur la forme du courant de court-circuit  $I_{cc}$  du module de puissance MOSFET SiC.

Lors de la mesure d'inductance de boucle réalisée par les ingénieurs d'essais d'Alstom, il est apparu que la valeur de cette inductance  $L_{\text{drain}}$  était de 17 nH. C'est pour ces raisons que nous avons décidé d'étudier la sensibilité des inductances pour des valeurs comprises entre 10 nH à 20 nH. Dans cette gamme de valeurs, les résultats montrent que l'impact est minime sur l'allure et l'amplitude courant de court-circuit.

Nous allons maintenant observer l'influence de la valeur de la capacité  $C_{\text{th1}}$  qui représente l'inertie thermique de la première couche de la puce MOSFET SiC.

#### **3.4.4. Influence de la valeur de la capacité thermique $C_{\text{th1}}$ sur l'allure du courant de court-circuit**

L'étude de sensibilité de l'inertie thermique sur le courant de court-circuit sur un module de puissance MOSFET SiC est présenté dans cette partie. C'est à la suite de cette étude de sensibilité que nous avons pu corrélérer la valeur de capacité  $C_{\text{th1}}$  avec le comportement thermique du courant de court-circuit simulé dans la partie 1.2.4. Comme le montre la figure 3.18, la chute du courant et la valeur maximale de courant sont proportionnelles à l'inertie thermique de la première couche de la puce MOSFET SiC. Pour rappel, le comportement thermique est fortement dimensionné par la valeur  $C_{\text{th1}}$  qui correspond à l'inertie thermique de la première couche de la puce car, lors d'un phénomène de court-circuit qui est un phénomène rapide (quelques microsecondes), la température se répartit dans la puce de façon adiabatique.

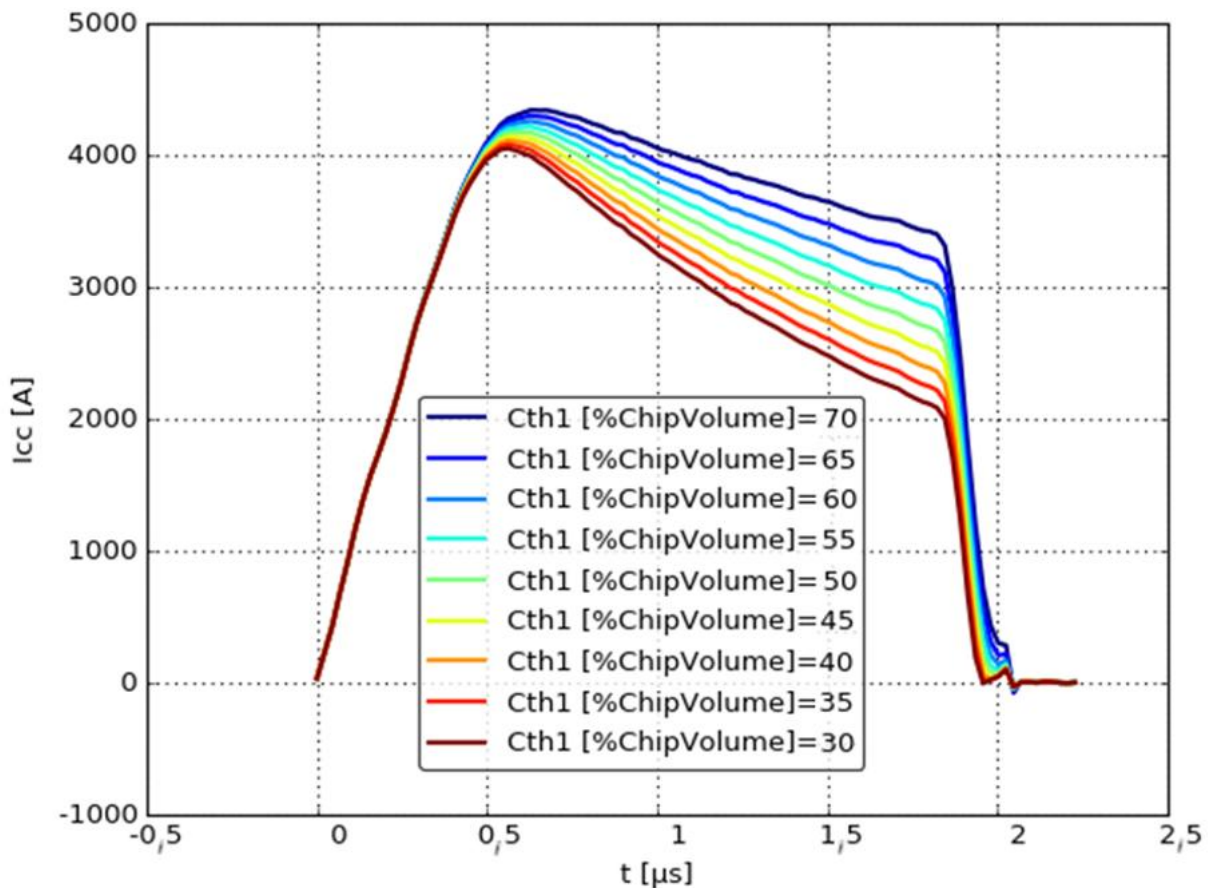


Figure 3.18 : Influence de la valeur de la capacité thermique  $C_{th1}$  sur la forme du courant de court-circuit  $I_{cc}$  du module de puissance MOSFET SiC .

Comme illustré à la figure 3.9, seule une partie de la première couche atteint de fortes températures. Par conséquent, les valeurs de cette température que nous devons prendre en compte pour une réelle sensibilité des paramètres thermoélectriques présentés au chapitre 2 se situent uniquement dans cette zone chaude. Etablir le volume de puce qui va être soumis à l'échauffement de la puce est assez difficile car les mesures devraient être réalisées dans les différentes couches qui sont non-accessibles. C'est pourquoi nous avons déterminé la valeur de l'inertie thermique en faisant uniquement varier la valeur  $C_{th1}$ . Cette étude a été réalisée en faisant varier la valeur de  $C_{th1}$  de 30 à 70 % de sa valeur. On voit que l'allure du courant de court-circuit chute d'autant plus rapidement que le volume de puce dédié à l'échauffement thermique est faible. Ce phénomène est justifié par la montée en température qui est proportionnelle au volume de puce considéré. La température maximale simulée pour 70 % du volume utilisé est de 800°C alors qu'elle atteint les 1200°C lorsque le volume considéré correspond à 30 % du volume de puce. Bien que ces températures paraissent envisageables, nous n'avons pas de moyens de mesures permettant de valider ces niveaux de température.

Cette étude de sensibilité a permis de mettre en évidence l'influence de l'inductance du jeu de barres sur la forme du courant de court-circuit généré sur l'un des étages du module de puissance MOSFET SiC. En effet, il apparaît que l'inductance modélisant la connectique reliée sur la borne source du module de puissance ainsi que la valeur de l'inertie

thermique  $C_{th1}$  sont des facteurs importants de modification de forme du courant de court-circuit. La valeur  $C_{th1}$  étant déterminée en corrélant la forme du courant de court-circuit entre la mesure et le modèle numérique développé, nous avons décidé d'orienter la suite des recherches sur l'analyse de l'influence de l'inductance des connectiques de puissance.

### **3.5. Etude de l'influence de l'inductance des connectiques au niveau du module de puissance MOSFET SiC lors d'une phase de court-circuit**

Comme on a pu le constater lors de l'étude de sensibilité de la partie 4 de ce chapitre, les inductances relatives aux connectiques de puissance ont une influence prépondérante sur la forme du courant de court-circuit simulé. Afin de vérifier que cette hypothèse est également vérifiable lors des essais en court-circuit, des essais avec un jeu de barres différent et pour des valeurs d'inductances différentes ont été réalisés. Dans un premier temps, le courant  $I_{CC}$ , les tensions  $V_{DS}$  et  $V_{GS}$  ainsi que l'énergie  $E$  sont mesurés sur l'étage du haut en court-circuitant le module de puissance avec une barre de cuivre. Ensuite, les mesures sont répétées en remplaçant la barre de cuivre qui court-circuite l'étage du bas par deux tresses de masse qui ont une valeur d'inductance supérieure.

#### **3.5.1. Présentation des connectiques utilisées pour court-circuiter le module de puissance**

Les connectiques utilisées pour court-circuiter l'étage du bas du module de puissance ainsi que la description du MOSFET SiC CREE utilisé sont illustrées dans cette partie. Pour rappel, le module de puissance MOSFET SiC CREE est un module de type DUAL, c'est-à-dire que la fonction interrupteur du haut et du bas est réalisée par un seul module. Pour ce faire, il est constitué de trois connectiques principales et de deux connectiques de commande pour piloter en tension l'ouverture et la fermeture des deux interrupteurs. Lors de la phase de commutation de l'étage du haut le courant va circuler du drain vers la phase, lors de la phase de commutation basse le courant va circuler de la phase vers la source. Sur la figure 3.19, on peut voir le module de puissance utilisé dans ce chapitre ainsi que les bornes associées.

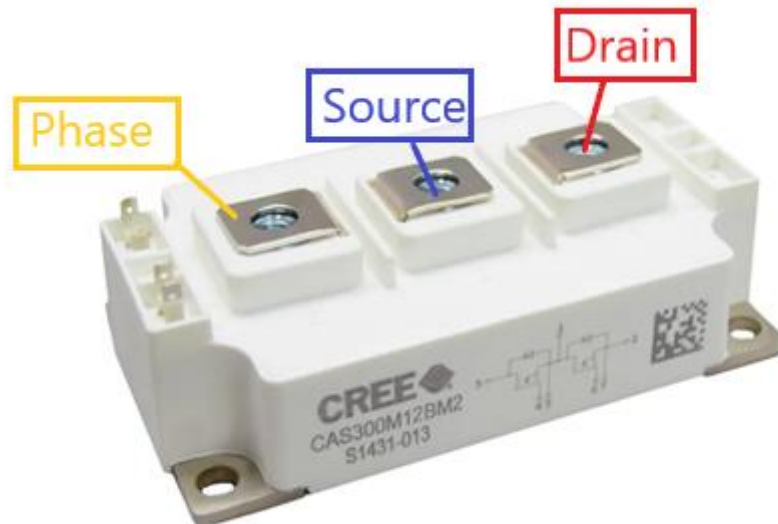


Figure 3.19 : Module de puissance MOSFET SiC CREE.

Les bornes de la phase, de la source et du drain sont alignées sur le module de puissance. Par conséquent, il apparaît impossible de connecter la phase et le drain avec une barre de cuivre sans venir obstruer la borne de la source. C'est pour cette raison que les essais ont été concentrés sur le court-circuit de l'étage du bas en reliant la phase et la source à l'aide d'une barre de cuivre dans un premier temps, et des deux tresses de masse dans un second temps. Les tresses de cuivre et la barre de cuivre ayant permis de réaliser ces essais sont présentés à la figure 3.20.



Figure 3.20 : Connectiques permettant de court-circuiter l'étage du bas en reliant les bornes de la phase et de la source du module de puissance MOSFET SiC CREE.

Etant donnée la longueur des tresses de masse, on s'attend à ce que la valeur d'inductance de court-circuit soit plus importante que dans le cas de la barre de cuivre shuntant la source et la phase.

Nous avons dans un premier temps évalué les valeurs de ces inductances à l'aide d'un pont RLC, donnant des valeurs à 100 kHz de l'ordre de 0,85  $\mu\text{H}$  pour les tresses et de 0,65  $\mu\text{H}$  pour la barre de cuivre. Ces faibles valeurs étant dans la limite de résolution de ce type de mesures à l'Impédancemètre, nous avons ensuite simulé ces connectiques avec l'outil ANSY Q3D pour extrapolation et comparaison : nous obtenons par exemple une valeur de 10 nH à 10MHz pour la barre de cuivre.

La modélisation de la tresse est plus difficile, du fait de son modèle 3D complexe. Pour comparaison, nous avons simplement modélisé une barre de cuivre aux dimensions de la tresse afin d'observer les tendances. Il apparaît que les résultats du calcul de l'impédance aux dimensions de la tresse sont de 140 nH pour une fréquence de 10 MHz. Bien que ces résultats soient critiquables, nous pouvons tout de même observer une tendance selon laquelle l'impédance des tresses serait plus importante que celle de la barre de cuivre. Lors de ces essais en court-circuit, les tensions de commande  $V_{GS}$ , les tensions d'alimentation  $V_{DS}$ , le courant de court-circuit  $I_{CC}$  ainsi que l'énergie  $E$  ont été mesurés pour les deux configurations. Nous avons traité ces résultats d'essais en vue d'observer l'influence de l'inductance sur la phase de court-circuit du MOSFET SiC. Pour ce faire, nous comparerons la configuration avec la barre de cuivre et la configuration avec les deux tresses de masse sur chacune des mesures réalisées. Dans un premier temps, nous verrons le courant de court-circuit  $I_{CC}$ .

### 3.5.2. Comparaison de l'allure des courants de court-circuit $I_{CC}$

Les résultats de la mesure de courant  $I_{CC}$  réalisée avec la configuration barre de cuivre et la configuration tresses de masse sont illustrés dans cette partie. Comme on peut le voir à la figure 3.21, la forme du courant est différente de celle observée pour les courts-circuits à différentes températures ambiantes (figure 3.11). Cela s'explique par plusieurs aspects. Tout d'abord, le jeu de barres utilisé pour connecter les capacités de découplage au module de puissance MOSFET SiC CREE est différent. Nous n'avons pas le modèle 3D de ce jeu de barres, ce qui rend la modélisation numérique plus difficile. Ensuite, ces essais ont été réalisés en court-circuitant physiquement l'étage du bas en venant connecter un conducteur de faible impédance entre la borne de phase et la borne de source du composant court-circuité. Les essais précédents ont été réalisés en imposant l'ouverture de l'étage du bas en alimentant l'étage du bas avec une source de tension continue supérieure à 20 V. Cette méthode est appelée « Boost » au sein des équipes d'Alstom et est soumise à différentes contraintes.

La méthode utilisée dans cette comparaison peut perturber les capteurs de mesures, notamment les sondes de tension, car un fort champ magnétique peut être généré par le conducteur qui court-circuite l'étage du bas lors de la phase de court-circuit. La mesure du

court-circuit sur l'étage du haut est également difficile à réaliser avec une barre de cuivre rigide. Dans ce contexte nous allons observer l'influence de l'inductance de court-circuit sur le courant  $I_{CC}$  qui est illustré dans la figure 3.21.

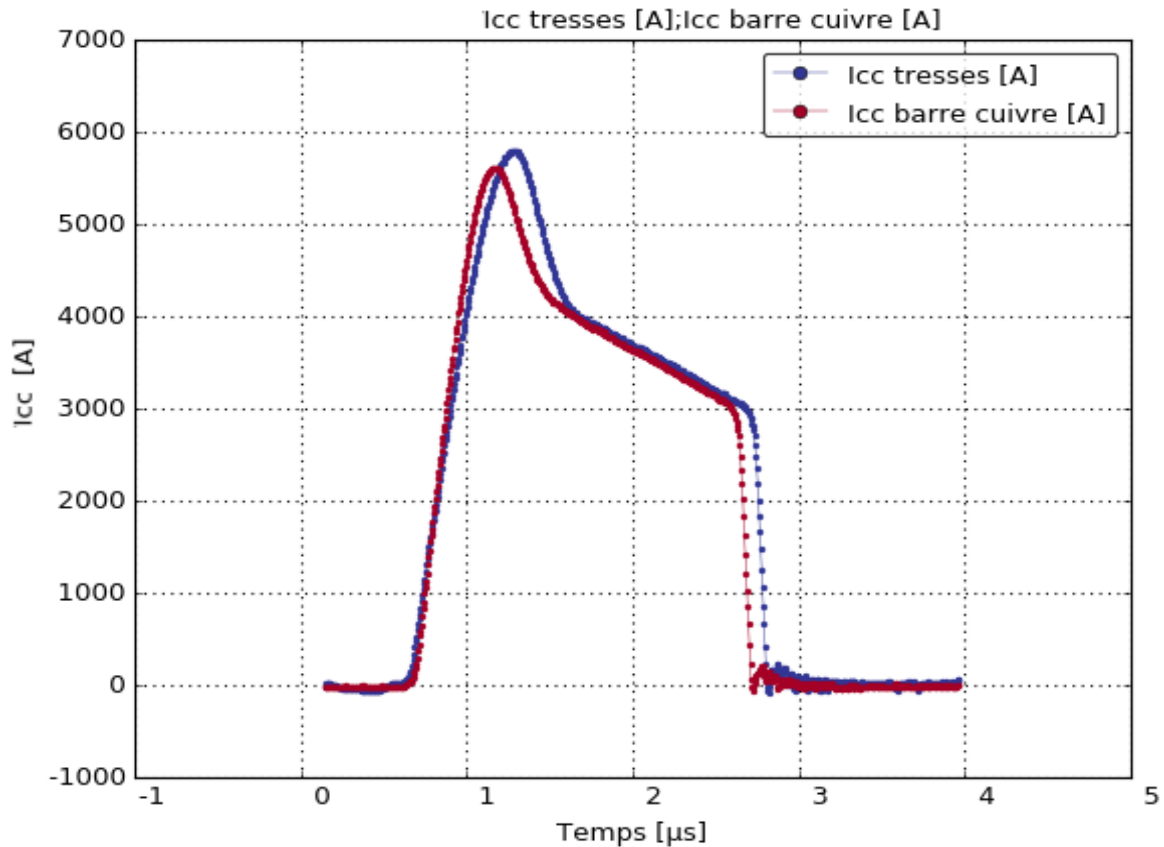


Figure 3.21 : Allure du courant de court-circuit  $I_{CC}$  du module de puissance MOSFET SiC testé avec deux tresses de masse et une barre de cuivre.

Le courant  $I_{CC}$ , représenté en rouge sur cette figure, correspond à la connexion par une barre de cuivre et a un temps de commutation plus rapide de 100 ns par rapport à celui pour les deux tresses de masse. Comme nous l'avons vu dans l'étude de sensibilité précédente (figure 3.16), la valeur d'inductance plus faible conduit à un temps de montée plus rapide. On peut voir que la forme du courant reste similaire pour les deux configurations. Il apparaît que la valeur maximale de la courbe de courant représentant la mesure de  $I_{CC}$  dans la configuration avec deux tresses de masse (courbe bleue de la figure 3.21) est supérieure à celle avec la barre de cuivre (courbe rouge de la figure 3.21). Le courant de court-circuit  $I_{CC}$  atteint ici 5690 A pour la configuration avec deux tresses de masse, et il atteint 5575 A pour la configuration avec une barre de cuivre. Cette différence peut s'expliquer par le fait que la tension maximale de grille  $V_{GS}$ , présentée dans la figure 3.23, est supérieure lors de la configuration avec deux tresses de masse. C'est pour les mêmes raisons que, lors de l'ouverture de l'étage du bas, on peut observer un retard de 100 ns de la courbe bleue sur la courbe rouge.

Nous allons maintenant voir l'influence de l'inductance de court-circuit sur la tension d'alimentation  $V_{DS}$



### 3.5.3. Comparaison de l'allure des tensions d'alimentation $V_{DS}$ du module de puissance

Pour les essais réalisés dans les configurations barre de cuivre et deux tresses de masse, le module de puissance MOSFET SiC CREE est alimenté avec une tension  $V_{DS}$  de 550 V. Sur la figure 3.22, on peut voir les mesures de la tension  $V_{DS}$  réalisées pour les deux configurations en court-circuit.

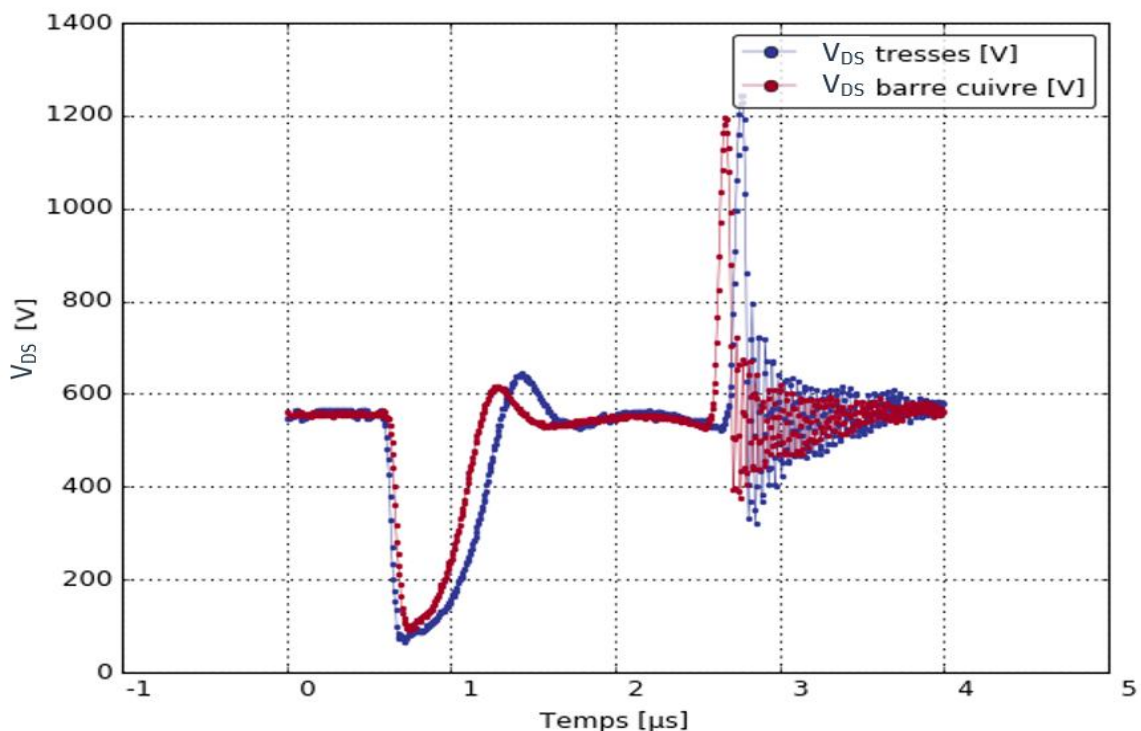


Figure 3.22 : Tension de court-circuit  $V_{DS}$  du module de puissance MOSFET SiC testé avec deux tresses de masse et une barre de cuivre.

La courbe bleue est celle correspondant à la configuration avec deux tresses et la courbe rouge est celle de la configuration avec la barre de cuivre. On peut observer une forte chute de tension à l'amorçage puis la tension  $V_{DS}$  se stabilise autour de sa valeur d'alimentation nominale, ici 550 V. Au moment de l'ouverture de l'étage du haut, la tension  $V_{DS}$  va fortement osciller autour de 550 V jusqu'à se stabiliser. On remarque que la courbe bleue est légèrement en retard (100 ns) sur la courbe rouge et que l'amplitude de ses oscillations est également supérieure.

Nous allons maintenant observer les tensions  $V_{GS}$  de commande de la grille pour les deux configurations.



### 3.5.4. Comparaison de l'allure des tensions d'alimentation de la grille $V_{GS}$

Cette partie nous permettra d'illustrer les différentes tensions  $V_{GS}$  mesurées lors de la phase de court-circuit appliquée lors des deux configurations. Le composant est piloté de la même manière lors des deux différentes phases, par conséquent les différences observables seront attribuées à l'utilisation d'une barre de cuivre pour court-circuiter l'étage du bas ou l'utilisation des deux tresses de masse.

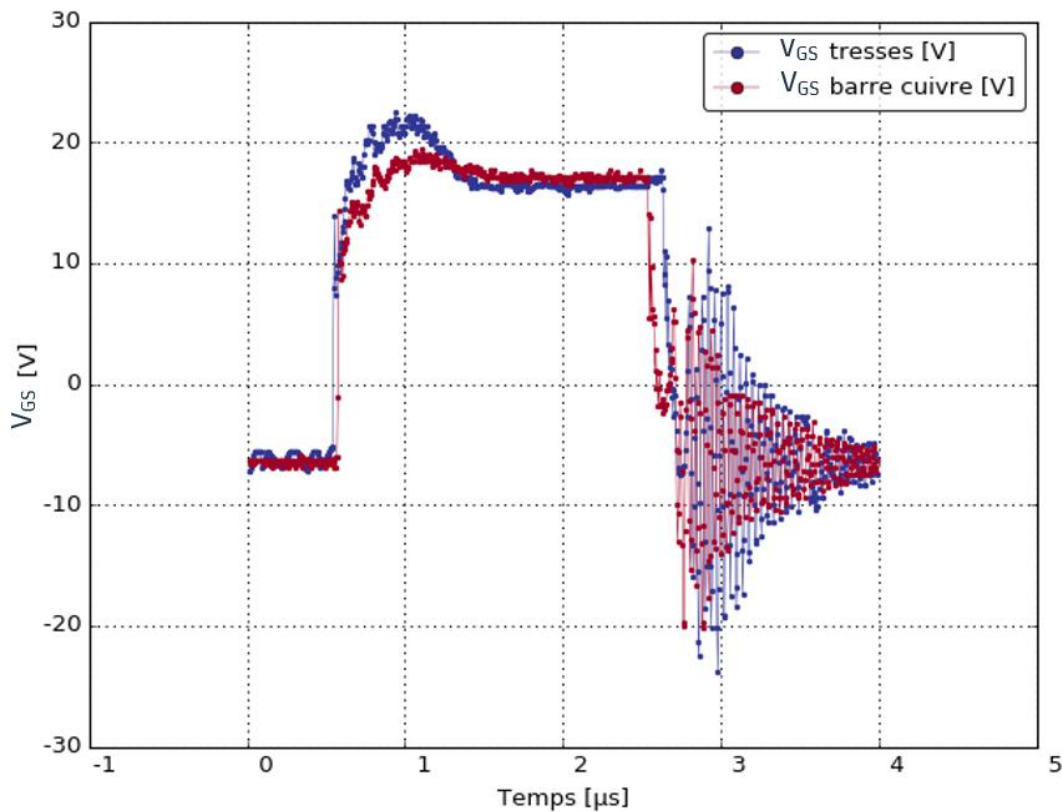


Figure 3.23 : Tension de grille  $V_{GS}$  lors d'un court-circuit du module de puissance MOSFET SiC réalisé avec deux tresses de masse et une barre de cuivre.

Sur la figure 3.23, on observe, qu'à la fermeture de l'étage du haut, la courbe bleue (tresses) atteint 22 V alors que la courbe rouge (barre de cuivre) n'atteint que 19,5 V. En tenant compte de la transconductance du composant, cette différence permet d'expliquer pourquoi le courant  $I_{CC}$  est plus important pour la configuration avec deux tresses de masse, bien que l'inductance des tresses soit plus importante que celle de la barre de cuivre. Lors de l'ouverture du composant, on peut observer de fortes oscillations ainsi qu'un retard de 100 ns de la configuration comportant des tresses de masse (courbe bleue) sur celle correspondant à la barre de cuivre (courbe rouge).

Nous allons maintenant observer l'influence de l'inductance de court-circuit sur l'énergie mise en jeu lors de la phase de court-circuit du MOSFET SiC alimenté pour une tension  $V_{DS}$  de 550 V.

### 3.5.5. Comparaison des énergies mises en œuvre lors du court-circuit

Les comparaisons faites sur le courant de court-circuit  $I_{CC}$  et la tension d'alimentation  $V_{DS}$  ont permis de confirmer que l'inductance des deux tresses de masse est supérieure à l'inductance de la barre de cuivre. Par conséquent, l'énergie engendrée lors du court-circuit est supérieure dans la configuration avec deux tresses de masse. La variation de l'énergie mesurée pour les deux configurations est présentée à la figure 3.24.

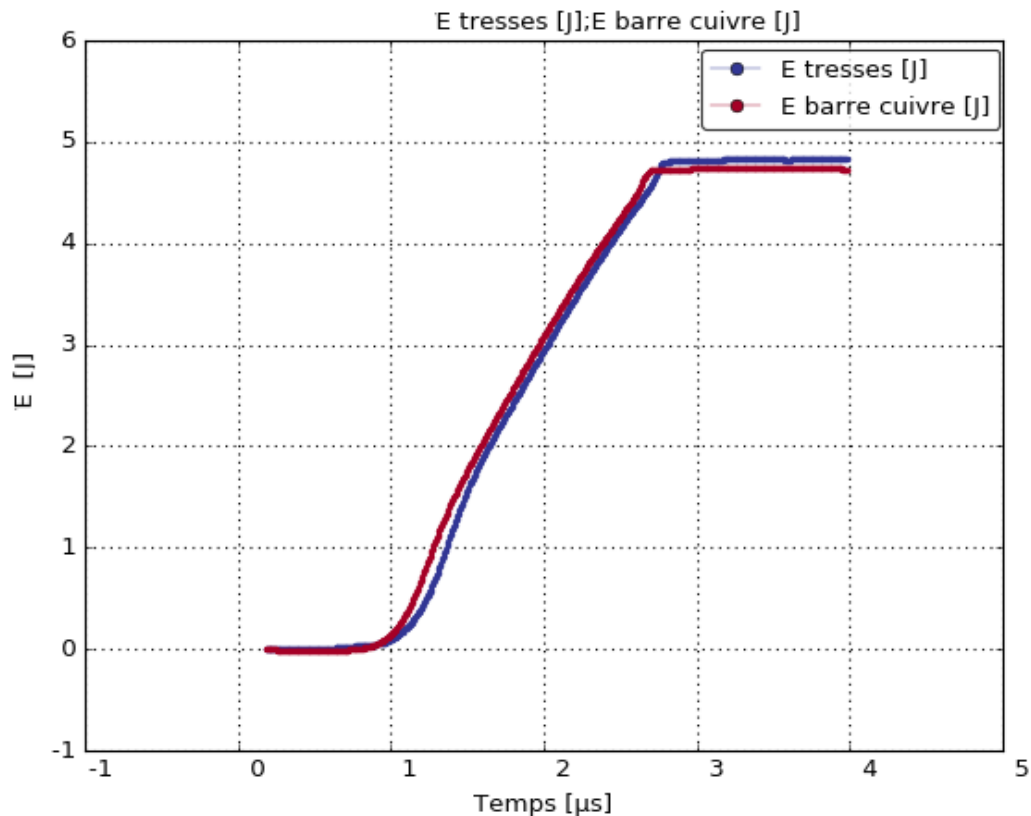


Figure 3.24 : Influence de l'énergie mise en jeu avec les deux types de connectiques (tresses de masse et barre de cuivre) sur le courant de court-circuit  $I_{CC}$  du module de puissance MOSFET SiC

Sur ces mesures, l'énergie mesurée pour la configuration avec deux tresses de masse est représentée par la courbe bleue et celle d'une barre de cuivre par la courbe rouge. Le retard de 100 ns de la courbe bleue sur la rouge est également observable pour la mesure d'énergie. L'énergie maximale mesurée pour les configurations avec les tresses de masse et avec la barre de cuivre sont respectivement de 4,85 J et de 4,75 J. Cette augmentation peut également s'expliquer par le fait que l'inductance des tresses est supérieure à celle de la barre de cuivre, ce qui induit un retard de la vitesse de commutation et donc des pertes en conduction supérieures pour la courbe bleue.

Cette étude a permis de mettre en évidence l'influence de l'inductance de court-circuit sur le courant  $I_{CC}$ , la tension d'alimentation  $V_{DS}$ , la tension de commande  $V_{GS}$  et l'énergie  $E$  mesurés lors de la phase de court-circuit du module de puissance MOSFET SiC CREE. Il apparaît que l'énergie utilisée est inférieure lorsque l'inductance parcourue par le courant de court-circuit est faible. Par conséquent, on peut penser que des optimisations de la forme des jeux de barres pourrait limiter la valeur de courant maximale atteinte lors d'un court-circuit et économiser de l'énergie lors de leurs utilisations commerciales et, de fait, améliorer la fiabilité des composants.

Afin de poursuivre l'étude du courant de court-circuit dans le module de puissance MOSFET SiC, nous allons maintenant observer l'utilisation de la modélisation par éléments finis pour observer l'impact de certaines dégradations des composants sur la répartition de courant dans le module.

### **3.6. Répartition du courant de court-circuit dans le module avec prise en compte de la dégradation du composant**

Nous allons aborder, dans cette partie, l'utilisation de la méthode de modélisation des dégradations de composants qui a été illustrée dans le chapitre 2 pour une seule puce placée dans un boîtier TO. Il s'agit ici d'étendre cette méthodologie au module de puissance complet. Cette partie a pour but de démontrer que la méthodologie de simulation de court-circuit présentée dans ce chapitre a le potentiel pour être utilisée à terme dans de futures méthodes de modélisation de la durée de vie du composant. En effet, cette partie ne traitera pas à proprement parler de l'évolution de la dégradation des brasures de contact et de l'arrachement des bondings mais a pour but de démontrer la possibilité de modéliser les conséquences de ces phénomènes.

#### **3.6.1. Modélisation des brasures de contact délaminiées**

Le modèle 3D du module de puissance est modifié en faisant varier la forme de la brasure. A noter que les volumes représentant les brasures ont les caractéristiques électriques de l'étain, le matériau le plus fréquemment utilisé pour faire ces brasures. Les modifications géométriques sont appliquées sur les brasures des puces MOSFET SiC lorsqu'un courant de continu de 2250 A traverse le composant du drain vers la source. Le premier modèle correspond au modèle de référence comportant les brasures originelles du modules 3D. Le second concerne le modèle avec les brasures des puces MOSFET SiC délaminiées, ce qui se traduit par des brasures de forme elliptiques. Dans la figure 3.25, nous pouvons voir les deux modèles utilisés.

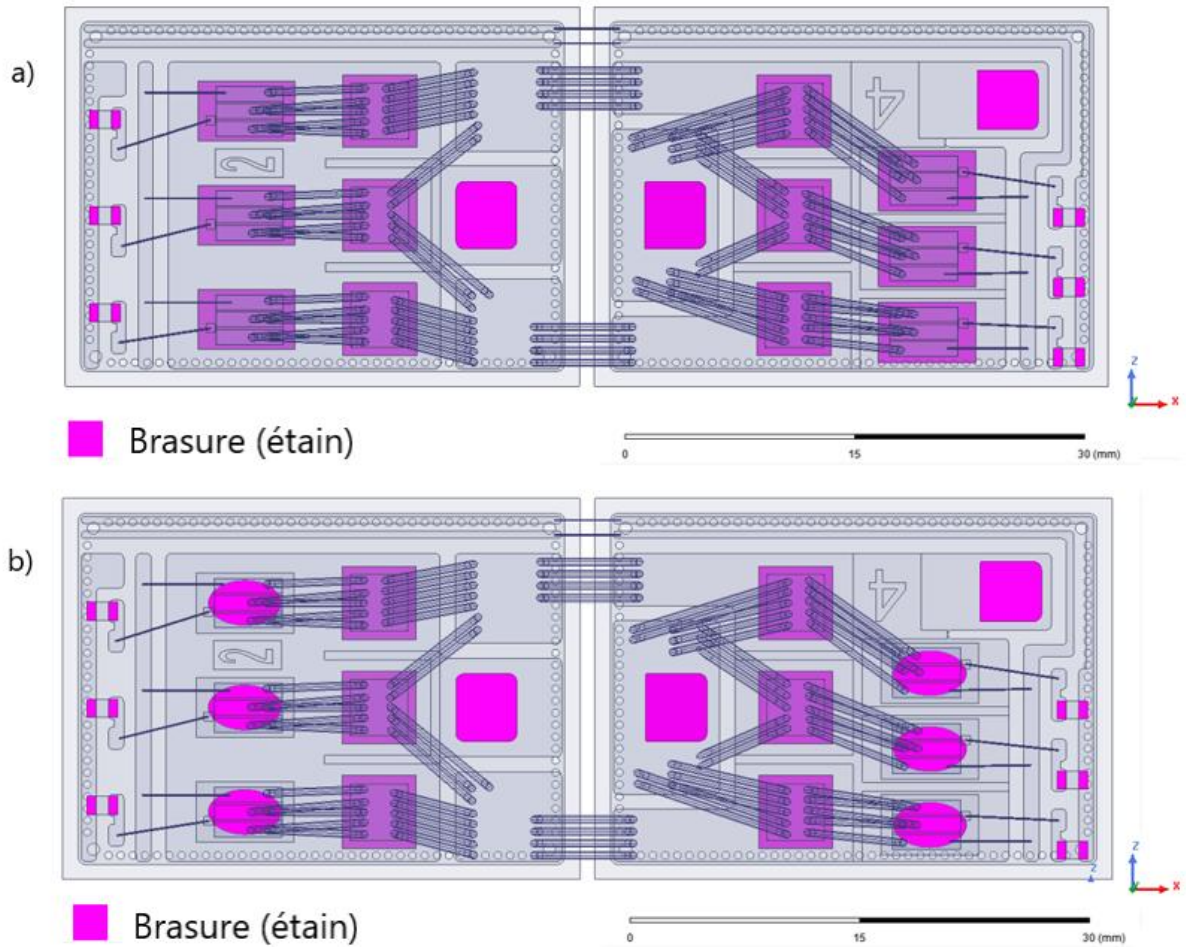


Figure 3.25 : Modèle 3D d'un module de puissance MOSFET SiC  
 a) Modèle de référence ; b) Modèle avec les brasures délaminées.

Le modèle de référence sert de point de comparaison avec le modèle délaminé. La délamination est représentée dans la figure 3.25 b) par un volume de brasure plus petit et de forme elliptique. Le courant de court-circuit est appliqué sur l'étage du haut, ce qui suppose que le courant traverse les trois puces MOSFET SiC que l'on peut observer sur la partie gauche de la figure 3.25. Pour rappel, ces modèles 3D seront utilisés pour simuler la répartition de courant lorsqu'un courant de 2250 A DC est appliqué entre le drain (borne de gauche) et la source (borne de droite). Sur la figure 3.26, on peut observer la répartition de courant avec le modèle de référence et le modèle délaminé.

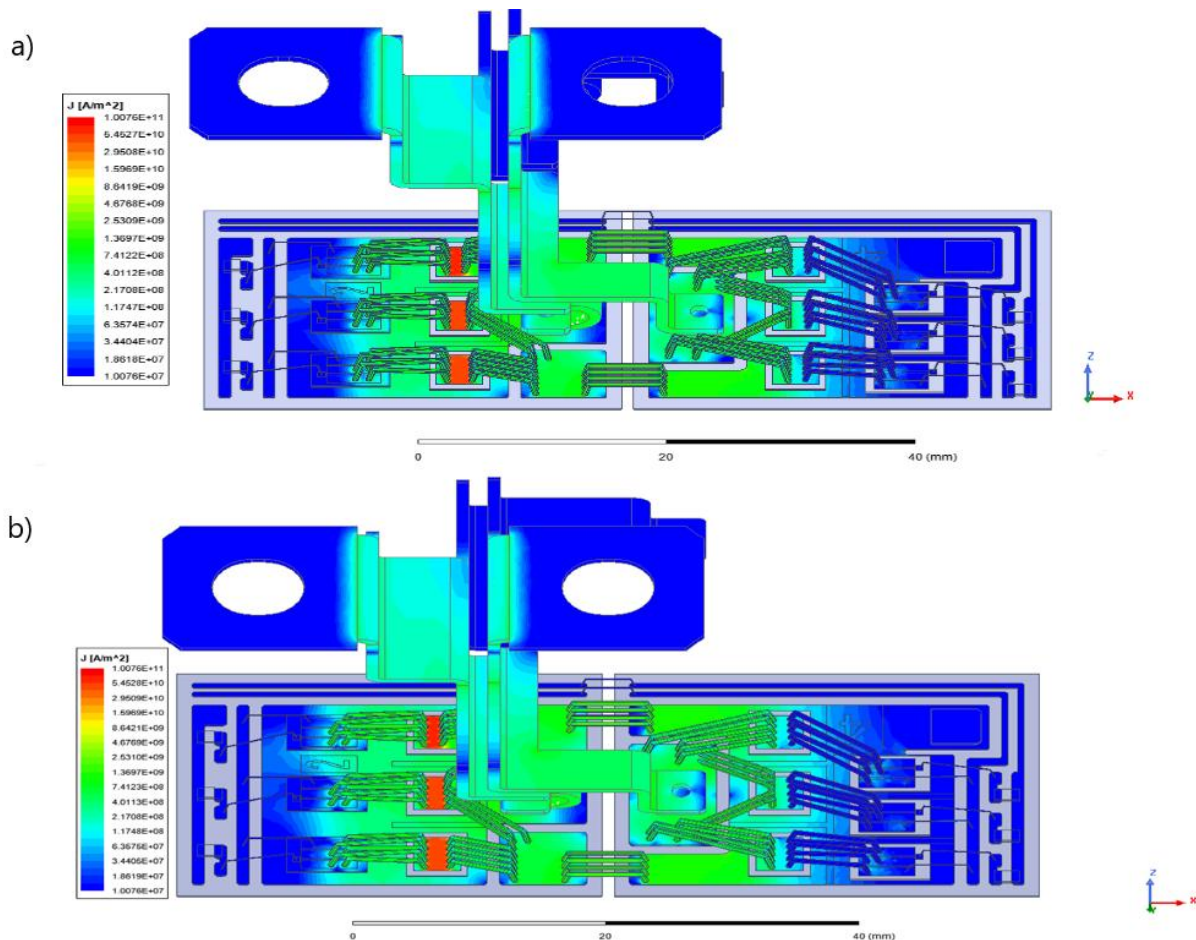


Figure 3.26 : Répartition de courant dans le module de puissance MOSFET SiC  
 a) Modèle de référence ; b) Modèle avec les brasures délaminiées.

Pour rappel, sur la figure 3.26, le courant rentre par la borne de gauche (drain), traverse les trois puces MOSFET SiC de gauche et remonte par les trois diodes de droite avant de ressortir par la connectique de droite (source). On voit que dans le modèle de référence la densité de courant est importante en surface des diodes de gauche. Visuellement il est difficile de percevoir une différence dans la répartition de courant puisque la délamination a été simulée de façon homogène entre les trois puces MOSFET SiC. Afin de mieux appréhender le phénomène, la répartition de courant sur les brasures de référence et les brasures délaminiées est analysée. L'échelle utilisée dans cette partie évolue de  $1E+07$  A à  $1E+11$  A selon une variation logarithmique. Dans la figure 3.27, on peut voir la densité de courant traversant les brasures.



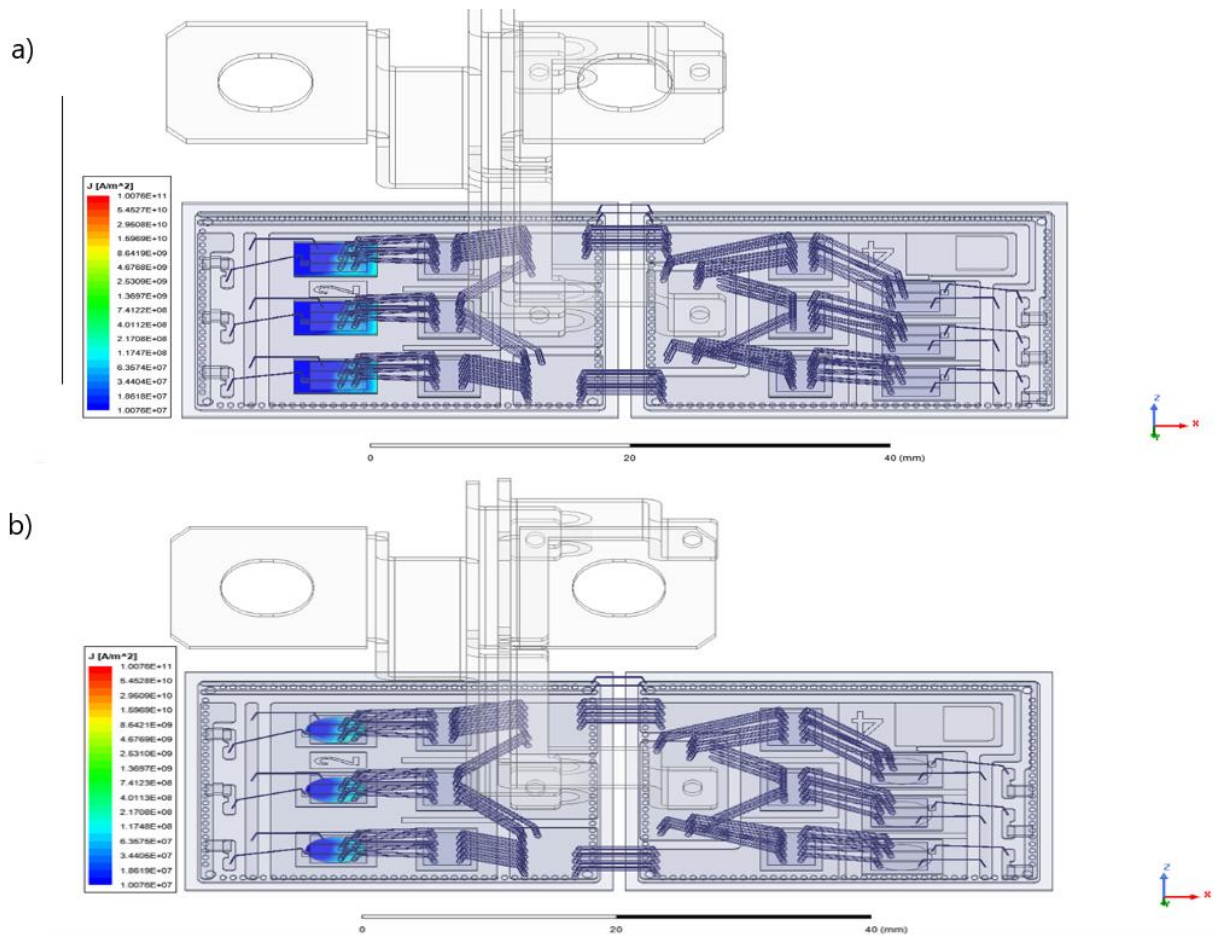


Figure 3.27 : Répartition de courant dans le module de puissance MOSFET SiC  
 a) Modèle de référence ; b) Modèle avec les brasures délaminiées.

Comme on peut le voir sur les brasures de la figure 3.27 a), la concentration du courant est principalement située autour des fils de bondings. Une fois délaminiée, la brasure perd une grande partie de son volume mais elle conserve le volume sur lequel les bondings sont concentrés. Par conséquent, la densité du courant ne varie que légèrement dans le composant. Il est important de noter que l'impact réel de cette délamination sur le courant de court-circuit  $I_{CC}$  est difficilement observable avec le modèle 3D, à cause de l'échelle utilisée. Il sera cependant plus visible lorsque l'on observera l'impact de sa variation d'impédance sur la forme du courant de court-circuit. Ensuite, nous allons observer la possibilité de modéliser les phénomènes d'arrachement de bondings et plus particulièrement la répartition interne du courant après que différents fils de bondings ont été déconnectés.

### 3.6.2. Modélisation de l'arrachements de fils de bondings

Dans le but d'observer un déséquilibre plus important, nous allons modéliser les arrachements des fils de bondings en supprimant certains d'entre eux. Pour cette étude, les modèles sont alimentés dans les mêmes conditions que pour l'étude de délamination. Un

courant de 2250 A DC passe de la borne de drain (gauche) à la borne de source (droite) en traversant les puces MOSFET SiC de gauche, puis en remontant par les diodes de droite. Un premier modèle sera utilisé comme référence pour cette étude, puis un second modèle comportant moins de fils de bondings est modélisé afin de comparer la répartition de courant selon le nombre de bondings. Dans la figure 3.28, on observe les deux modèles utilisés dans cette étude.

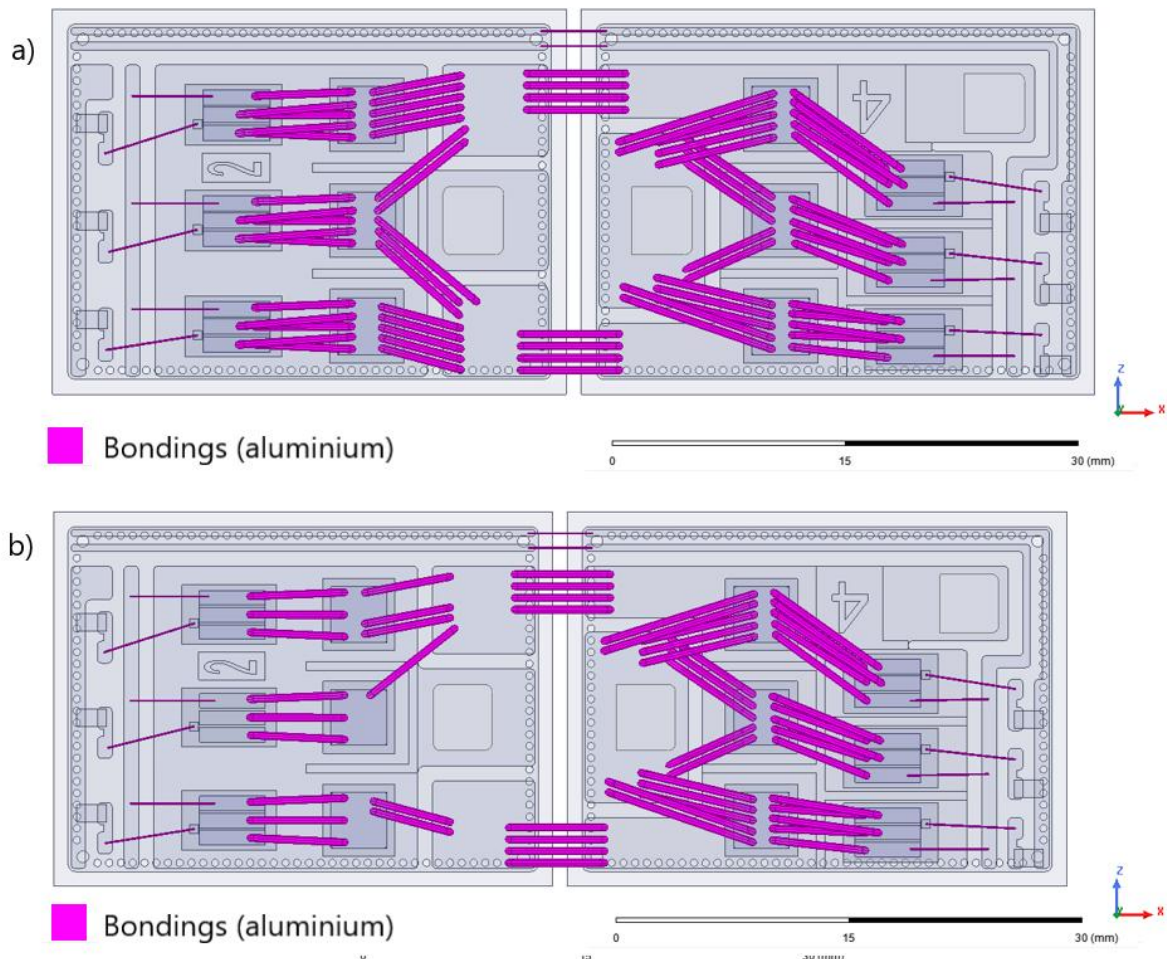


Figure 3.28 : Modèle 3D d'un module de puissance MOSFET SiC  
a) Modèle de référence ; b) Modèle avec des bondings arrachés.

La figure 3.28 b) présente le modèle dans lequel le nombre de bondings est inférieur sur la partie de gauche, sur la diode du milieu et sur les deux autres diodes situées de part et d'autre de celle-ci. On s'attend à observer un déséquilibre lié à cet écart. Dans la figure 3.29, nous pouvons voir la répartition du courant dans une configuration de court-circuit sur le modèle de référence et celui comportant quatorze bondings arrachés.

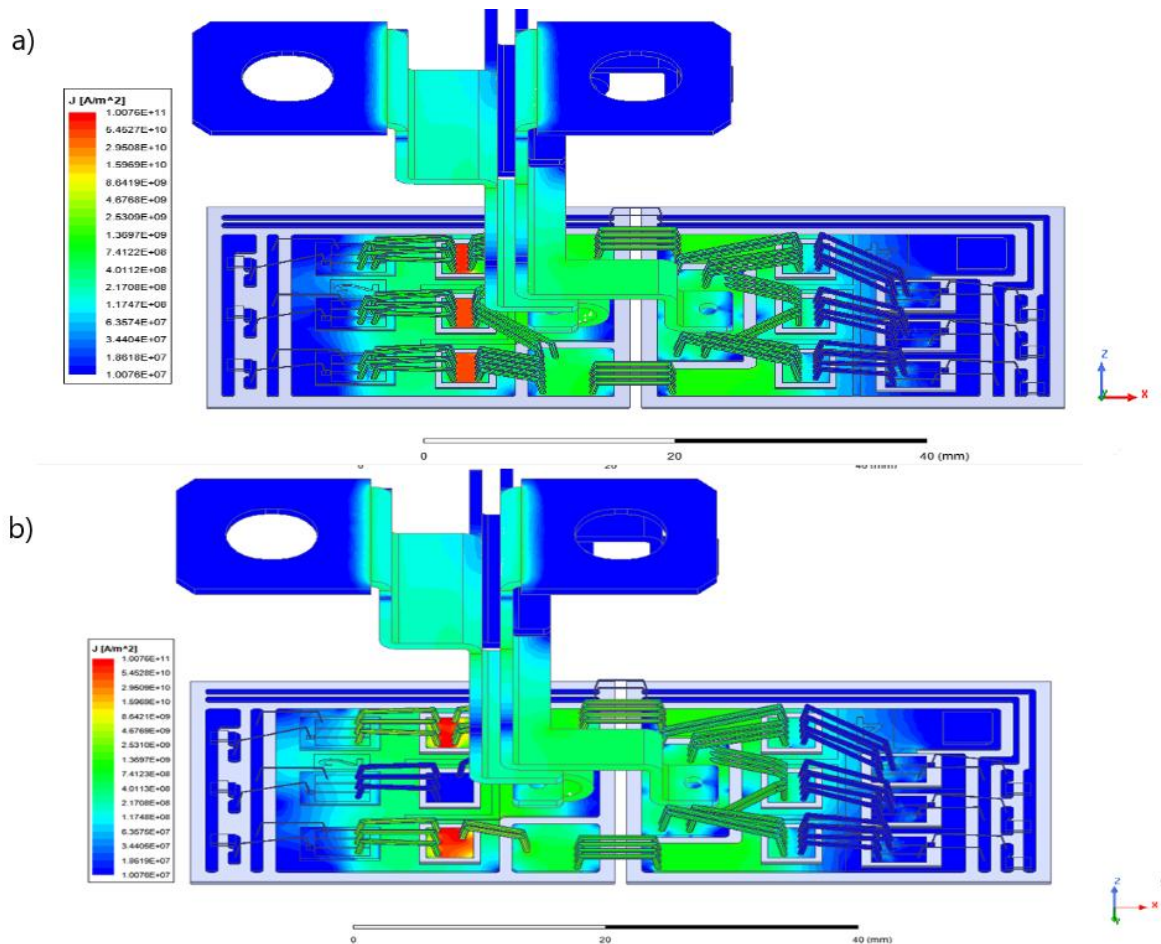


Figure 3.29 : Répartition de courant dans le module de puissance MOSFET SiC  
 a) Modèle de référence ; b) Modèle avec des bondings arrachés.

On peut voir que le modèle avec les bondings arrachés comporte une inhomogénéité dans sa répartition de courant. En effet, le courant qui sort des trois puces MOSFET SiC vient traverser le composant par les bondings du haut et du bas. On observe une concentration de courant plus faible au niveau de la puce centrale. Ce phénomène s'explique par l'augmentation d'inductance du chemin de conduction comportant la diode centrale. En effet, sur la surface de la diode du milieu, un seul fil de bonding est le siège du passage du courant. Cela a pour conséquence de présenter des valeurs d'inductance et de résistance bien plus élevées sur le chemin de conduction du centre, en comparaison à ceux du haut et ceux du bas. Le courant s'écoulant par le chemin de conduction avec la plus faible impédance, il apparait normal que la densité de courant soit moins importante sur le chemin de conduction du centre. Le courant de court-circuit aura tendance à être bien plus concentré sur les chemins de conduction situés en haut et en bas. Par conséquent, les composants situés sur ce chemin de conduction seront beaucoup plus sollicités que lors d'une utilisation standard (modèle de référence). Les puces MOSFET SiC sont très sensibles aux effets du court-circuit sur leur durée de vie [HD<sub>20</sub>], [CC<sub>15</sub>], [JJM<sub>14</sub>]. Par conséquent, cette concentration anormale de courant va accélérer la diminution de la durée de vie du module de puissance.



### 3.6.3. Impact du vieillissement sur le court-circuit

Cette méthodologie de simulation permet de modéliser des variations géométriques correspondant à l'état de dégradations causées par le vieillissement du composant. En effet, cette méthode a pour objectif premier d'anticiper l'allure temporelle et l'amplitude du courant de court-circuit  $I_{CC}$ . L'autre objectif est également de pouvoir introduire ce type de simulations dans de futurs jumeaux numériques permettant de déterminer la durée de vie des composants en fonction de leur utilisation.

Afin de quantifier les variations d'impédance causées par le vieillissement, nous avons calculé la matrice d'inductance du modèle de référence afin de la comparer à la matrice du modèle délaminé et à celle du modèle avec les bondings arrachés. Les résultats n'ont pas donné de résultats significatifs. En effet, pour les trois modèles, l'inductance du chemin de conduction de l'étage du bas est comprise entre 19 nH et 19,1 nH. Ces résultats s'expliquent par la taille des connectiques du module de puissance qui sont importantes devant la taille des brasures et des bondings. Par conséquent, il est délicat d'observer l'impact du vieillissement sur le courant de court-circuit à l'aide de la méthode dans l'état actuel. Il est également difficile de mesurer cet impact en se concentrant uniquement sur un seul aspect de dégradation.

Cette étude a permis d'observer la répartition du courant dans des modèles vieillis mais elle a surtout mis en avant la nécessité de prendre en compte la dégradation sur l'ensemble des composants du modèle pour correctement simuler le vieillissement du module de puissance. Afin de rendre compte de ces aspects, il est nécessaire d'augmenter nos connaissances dans la modélisation des phénomènes de dégradation des composants.

Pour ce faire, la piste que nous envisageons de suivre est celle de la modélisation multiphysique. L'évolution de la déformation dépend de calculs de durée de vie utilisant différentes approches telles que la simulation multiphysique permettant de simuler les déformations plastiques causées par l'échauffement du composant. La mise en place de la méthodologie pouvant prédire les déformations dues au vieillissement n'a pas été finalisée dans ce mémoire bien qu'une méthode de simulation multiphysique soit abordée dans ce chapitre.

### 3.7. Modélisation multiphysique sur les connectiques

Nous verrons, dans cette partie, la méthodologie de simulation explorée pour permettre de déterminer les dégradations géométriques dues au vieillissement des composants d'un module de puissance MOSFET SiC. Le vieillissement que l'on veut observer est celui causé par les gradients thermiques rencontrés par le composant pendant sa durée de vie [JR06]. La circulation des courants électriques se traduit par des pertes Joule pouvant servir de base à des simulations d'échauffements thermiques. Ces échauffements vont à leurs tours engendrer des dilatations thermiques et donc des forces mécaniques pouvant induire à terme la rupture mécanique de tout ou partie des connectiques.

L'application de ce type de méthode lors des phases de court-circuit nous a incité à également prendre en considération les forces électromagnétiques appliquées aux connectiques de puissance et causées par le fort gradient de courant ( $di/dt$ ) du court-circuit dans les puces MOSFET SiC. Cette étude ne permet pas de modéliser finement les phénomènes multiphysiques opérant lors de phases de courts-circuits mais permet de servir de validation préliminaire. Afin d'illustrer le concept développé dans cette partie, nous avons utilisé la modélisation des connectiques d'un module de puissance MOSFET SiC LV100. Le modèle va donc se concentrer exclusivement sur les trois bornes positive, négative et de phase. Lors d'une phase de court-circuit le courant va circuler directement de la borne positive à la borne négative du module, par conséquent les modèles seront paramétrés de façon à alimenter uniquement les bornes positive et négative avec un courant de court-circuit variant de -500 A à 500 A en 10  $\mu$ s.

### **3.7.1. Méthodologie de simulation multiphysique**

Cette étude a pour but de générer des résultats pouvant alimenter des calculs de durée de vie (RainFlow) [GR14] et ainsi pouvoir modifier les designs de certains éléments pour maximiser la durée de vie des modules de puissance. Cette méthode consiste à réaliser plusieurs simulations sur différentes physiques et de lier ces différents phénomènes physiques par la suite. La méthodologie présentée dans ce chapitre sert de base à la méthodologie de simulation multiphysique du court-circuit sur les modules de puissance MOSFET SiC. La méthode comporte cinq simulations différentes et est concentrée sur la modélisation des connectiques de puissance d'un module de puissance MOSFET SiC LV100. Le chainage des différentes simulations est présenté dans la figure 3.30.

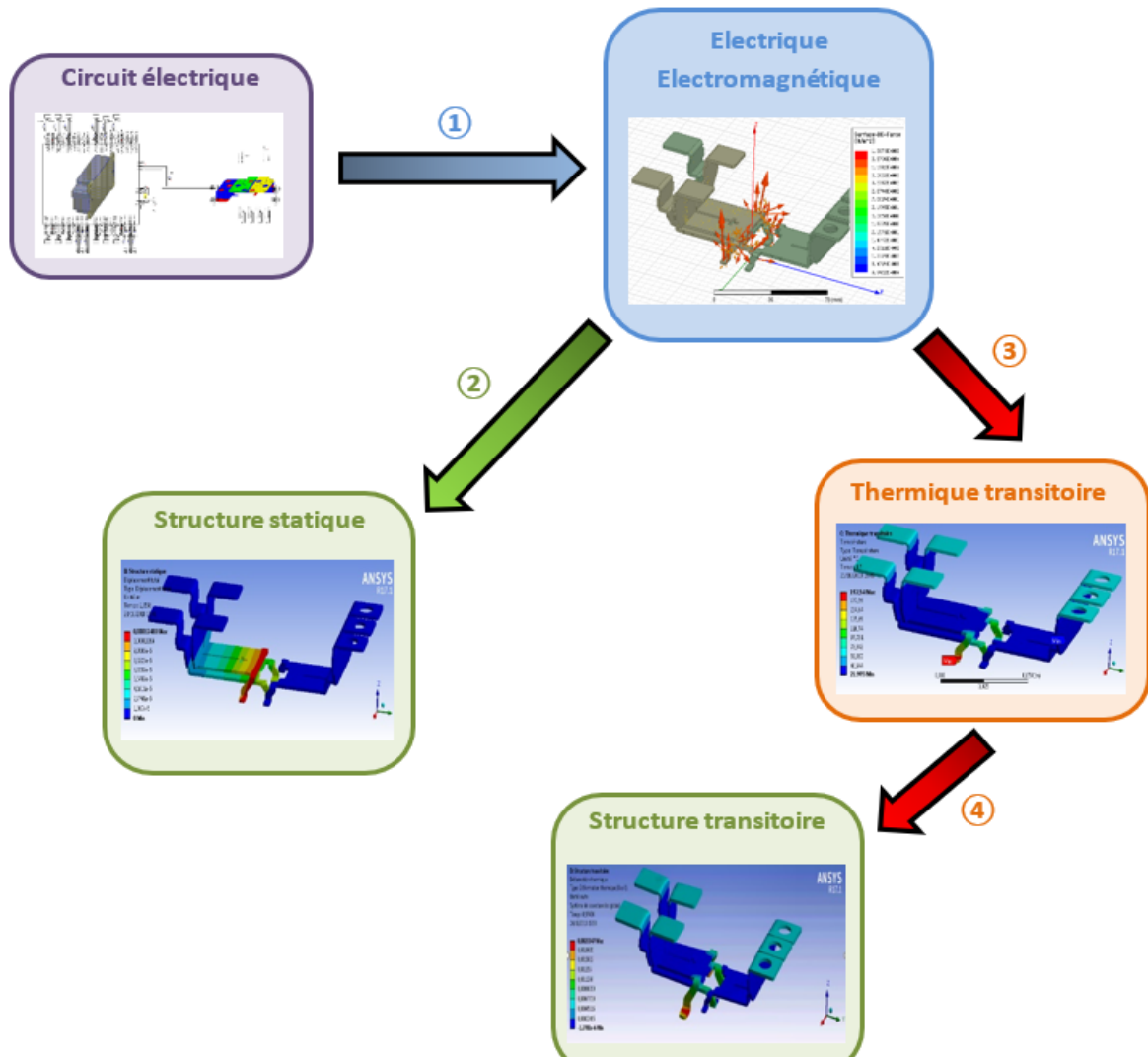


Figure 3.30 : Méthodologie de simulation multiphysique des déformations de connectiques d'un module de puissance MOSFET SiC LV100.

La méthodologie présentée permet de mettre en avant le type de simulations multiphysiques pouvant aider à prédire la durée de vie des composants en modélisant les déformations mécaniques causées par les échauffements thermiques et les forces électromagnétiques mises en œuvre lors d'une phase de court-circuit. Ici, quatre couplages multiphysiques seront présentés.

① La première étape est la simulation du courant de court-circuit  $I_{CC}$  qui a été présentée dans ce chapitre. Le courant  $I_{CC}$  va servir de donnée d'entrée à une simulation électrique et électromagnétique réalisée à l'aide d'ANSYS Maxwell. Les autres étapes seront simulées à l'aide d'ANSYS Workbench qui est un logiciel permettant de lier les différentes physiques simulées avec les outils ANSYS.

② Les forces électromagnétiques calculées lors de la simulation électromagnétique permettent d'alimenter la modélisation du déplacement mécanique des connectiques résultant des forces électromagnétiques générées lors d'un court-circuit.

③ La répartition du courant de court-circuit dans la simulation électrique permet de calculer la répartition des pertes Joule sur les connectiques du module de puissance. Ces pertes servent de données d'entrée à la simulation d'échauffements thermiques.

④ La répartition de la température en fonction du temps lors d'un court-circuit permet d'alimenter en données d'entrée de la simulation de structure transitoire permettant de calculer les déformations thermomécaniques.

Nous verrons plus en détail les différents couplages présentés sur la figure 3.31. Pour commencer, nous analyserons la liaison entre la simulation dite de circuit électrique et la simulation 3D électrique électromagnétique.

### **3.7.2. Couplage de la simulation circuit avec la simulation électromagnétique**

Nous allons étudier dans cette partie le couplage entre la simulation circuit basée sur des modèles 3D de composants, des modèles comportementaux de puces MOSFET SiC et de schémas thermiques de Cauer avec la simulation 3D électrique/électromagnétique des connectiques de puissance d'un MOSFET SiC LV100. La figure 3.31 illustre la mise en œuvre de ce couplage.

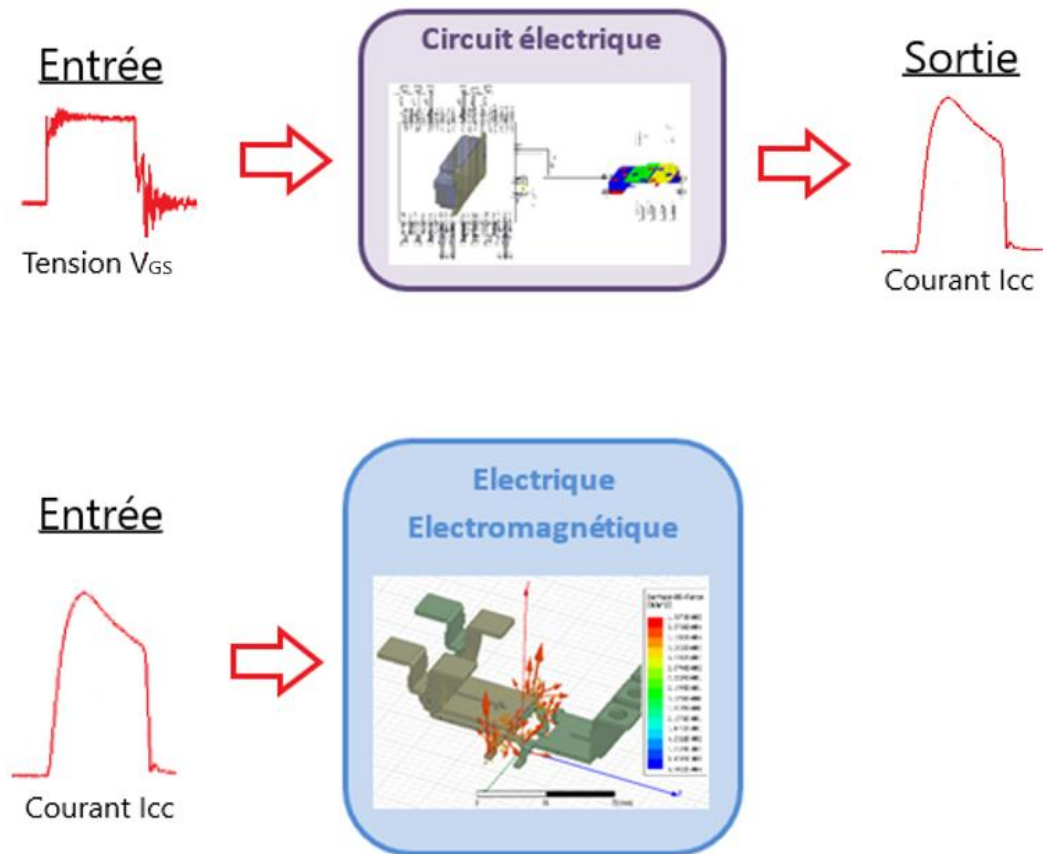


Figure 3.31 : Couplage entre la simulation circuit électrique et la simulation 3D électrique/électromagnétique.

Une fois toutes les caractéristiques mises en place dans la simulation circuit électrique, il est nécessaire d'obtenir la tension  $V_{GS}$  appliquée sur le module de puissance lors des essais en court-circuit. Par la suite, cette simulation va permettre de générer la forme du courant de court-circuit que l'on obtiendrait en fonction de diverses optimisations topologiques pouvant être appliquées. Ce courant de court-circuit sera importé dans la simulation sous ANSYS Q3D qui permet de simuler la répartition du courant de court-circuit dans les connectiques, mais également de calculer les forces électromagnétiques appliquées sur les connectiques du module de puissance.

Ces résultats de simulation serviront par la suite de données d'entrée à la simulation d'autres physiques telles que la simulation de structure statique.

### 3.7.3. Couplage d'une simulation électrique/électromagnétique avec une simulation mécanique de structure statique

Les résultats de simulation correspondant à la génération de forces électromagnétiques sur les connectiques ainsi que le déplacement provoqué par ces forces seront présentés dans cette partie. Pour la simulation de structure statique, nous avons appliqué des points de fixation au niveau des connectiques. A la figure 3.32, on peut observer la répartition des forces et l'amplitude du mouvement qui en découle.

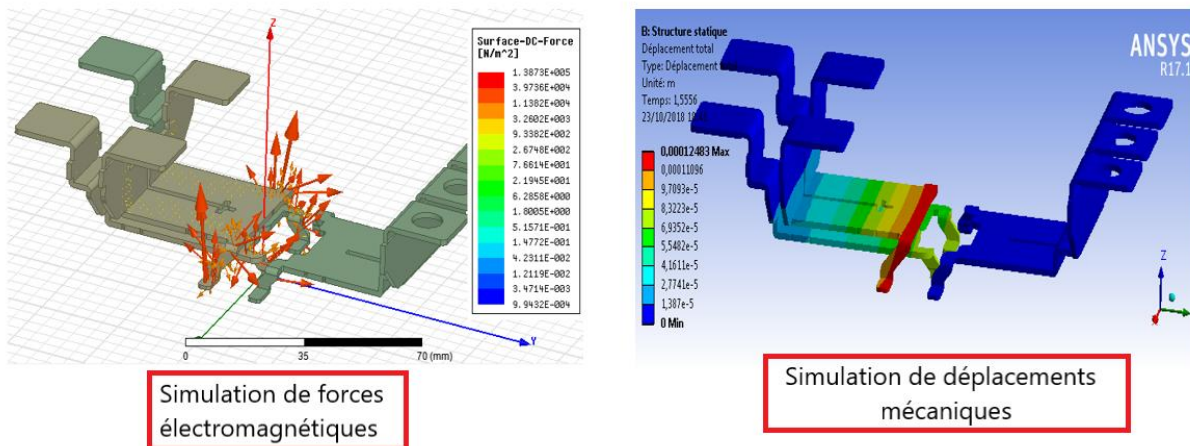


Figure 3.32 : Résultats de la simulation électromagnétique et résultats de la simulation mécanique couplée à cette dernière.

La densité de courant étant plus importante sur les parties fines des connectiques, les forces engendrées par la circulation du courant de court-circuit seront essentiellement localisées sur ces parties et peuvent atteindre  $138 \text{ kN/m}^2$ . La fixation par le haut des bornes de puissance permet de rigidifier la partie haute des connectiques. C'est pour ces raisons que le déplacement le plus important est localisé sur cette partie de la borne positive ( $\sim 0,1 \text{ mm}$ ).

Dans cette étude, la température n'a pas été prise en compte. Pourtant, l'influence de la température sur les propriétés mécaniques des matériaux pourrait amplifier le déplacement causé par les forces électromagnétiques générées lors d'un court-circuit.

#### 3.7.4. Couplage d'une simulation électrique/électromagnétique avec une simulation thermique transitoire

Nous allons expliquer le couplage de la simulation électrique 3D avec la simulation 3D de thermique transitoire dans cette partie. Dans un premier temps, nous avons alimenté le modèle 3D avec le courant de court-circuit  $I_{CC}$ . A l'aide de ce courant, nous avons simulé la répartition de  $I_{CC}$  dans les connectiques de puissances positives et négatives. Dans la figure 3.33, on peut voir les résultats de simulation de pertes électriques et d'échauffements thermiques.

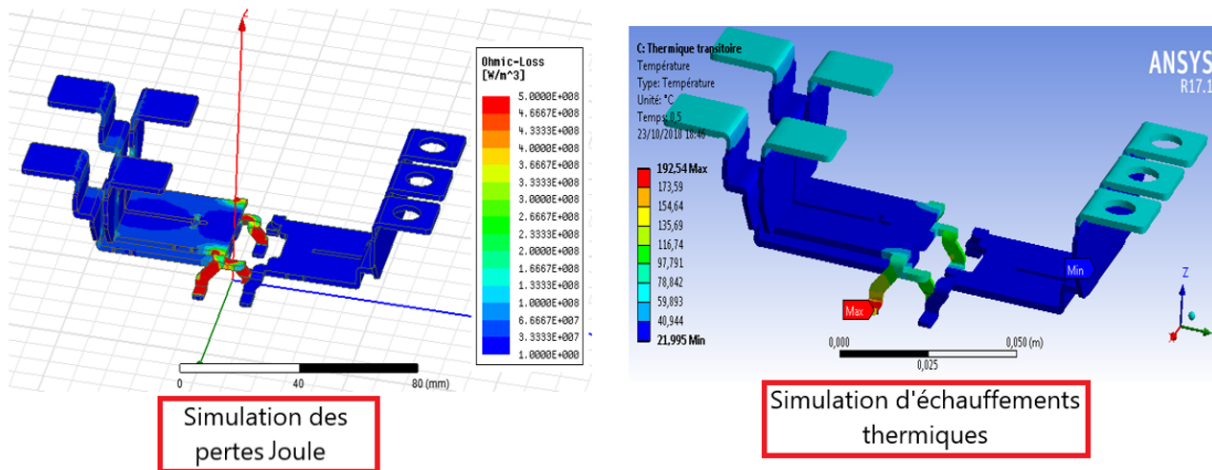


Figure 3.33 : Résultats de la simulation de pertes électriques et résultats de la simulation de thermique transitoire couplée à la première.

A l'aide de la répartition de courant et de la résistivité des matériaux (ici du cuivre), nous avons modélisé la répartition des pertes Joule associées à une phase de court-circuit. Ces pertes servent ensuite de données d'entrée à la simulation d'échauffements thermiques. Cette dernière permet d'obtenir la répartition de la température des matériaux en fonction du temps. La densité de courant étant plus importante sur les connexions du bas, la température est plus importante à ces endroits (180°C). Cette simulation a été réalisée pour une température ambiante de 24°C sans appliquer de convection naturelle car, à l'origine, les connectiques se trouvent dans le module de puissance rempli de gel isolant. Ces résultats serviront de données d'entrée à une simulation mécanique afin de prévoir les déformations thermomécaniques générées par une phase de court-circuit.

### 3.7.5. Couplage d'une simulation thermique transitoire avec une simulation mécanique structure transitoire

Le dernier couplage permettant de simuler la déformation thermomécanique des connectiques de puissance causée par une phase de court-circuit est étudié dans cette partie. Tout d'abord, nous avons analysé l'évolution de la répartition de température en fonction du temps pour une température ambiante de 24°C. Dans la figure 3.34, on peut observer la répartition de température ainsi que la déformation thermomécanique associée.



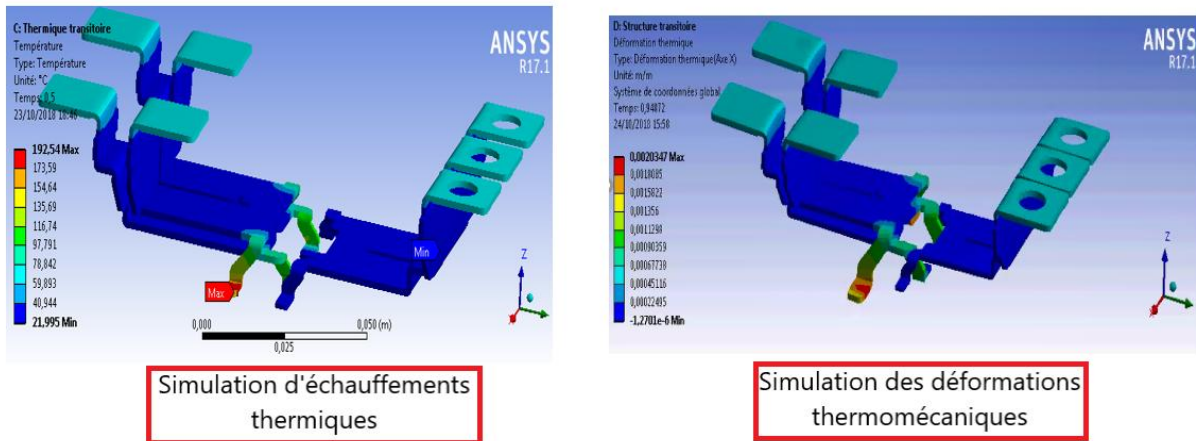


Figure 3.34 : Résultats de la simulation de thermique transitoire et résultats de la déformation thermoélectrique associée.

La température augmente plus vite dans les zones de fortes densités de pertes électriques, et ces échauffements vont entraîner des dilatations thermomécaniques importantes dans ces zones. Afin de mieux visualiser ces déformations, un coefficient d'amplification est appliqué proportionnellement à l'échelle de couleurs logarithmique. Cette échelle varie d'environ 0 mm à 2 mm sur les connexions du bas. Il est important de rappeler que cette étude n'a pas été corrélée avec des mesures physiques ce qui rend la méthodologie incomplète pour le moment.

Cette méthode pourrait être complétée en ajoutant l'effet des forces électromagnétiques associées au courant de court-circuit afin de rendre compte plus finement des contraintes mécaniques appliquées aux connectiques du module de puissance MOSFET SiC LV100. Ce type de simulation pourrait permettre d'apporter des précisions sur les contraintes des composants et ainsi être utilisé dans des calculs de durée de vie. On peut penser que ce type d'étude pourrait conduire à un calcul de durée de vie prenant en compte le temps de vie perdu après chaque phase de court-circuit. Les modules de puissance sont particulièrement sensibles au courant de court-circuit [YL20] ce qui permet de légitimer ce type d'étude. L'optimisation de la forme de certaines connectiques pourrait permettre d'augmenter la durée de vie des modules de puissances en limitant le niveau des courants de court-circuit.

Ce type de méthode pourrait également être un élément important dans la création d'un futur jumeau numérique du module de puissance MOSFET SiC permettant la prise en compte de l'influence des courts-circuits rencontrés dans la vie du composant.



### 3.8. Conclusion et perspectives

Dans ce chapitre, nous avons étudié le phénomène de court-circuit sur un module de puissance MOSFET SiC CREE. Pour ce faire, nous avons développé une méthodologie basée sur le modèle comportemental détaillée dans le chapitre 2. Nous avons également utilisé l'association en parallèle de plusieurs modèles comportementaux que nous avons connecté par l'intermédiaire du modèle 3D du module de puissance MOSFET SiC CREE, qui a été simulé à l'aide de la méthode des éléments finis. A l'aide de ce modèle, nous avons utilisé un schéma électrique simplifié pour réaliser une étude de sensibilité sur les inductances des connectiques du drain et de la source du module de puissance, mais également sur la capacité thermique correspondant à la première couche de la puce MOSFET SiC. Avec cette étude, nous avons mis en évidence la forte dépendance des connectiques de la source sur la forme de courant de court-circuit des modules de puissances MOSFET SiC CREE. Cela nous a également permis de mettre en avant une méthode de corrélation du modèle de Cauer sur la forme de courant de court-circuit.

Il subsiste encore plusieurs questions autour de la répartition de température dans le composant lors d'un court-circuit, qui mériteraient des études plus approfondies. L'importance des effets thermiques a également été reprécisée dans ce chapitre, notamment lors des essais en court-circuit à différentes températures ambiantes. Nous avons observé une augmentation du courant maximal avec la température ambiante alors que l'on peut également observer une chute de courant due à l'échauffement interne des puces. A l'aide du modèle comportemental, nous avons pu prendre en compte ce phénomène bien que des études supplémentaires pourraient être envisagées pour améliorer notre compréhension de ce phénomène.

Par la suite, nous avons confirmé l'impact de l'inductance des connectiques de court-circuit sur le courant  $I_{CC}$ . Cette étude nous permet d'envisager des optimisations de la forme des connectiques des modules de puissance permettant de limiter l'impact du courant de court-circuit sur la durée de vie des composants. Puis, nous avons observé l'évolution de la répartition de courant  $I_{CC}$  dans le module de puissance en fonction de la délamination des brasures de contact et de l'arrachement de bondings. Enfin, nous avons vu la possibilité d'approfondir la compréhension des phénomènes associés à une phase de court-circuit dans les modules de puissance à l'aide du couplage multiphysique de plusieurs solveurs de simulation.

Maintenant, nous aimerions approfondir cette étude afin de créer un modèle numérique suffisamment prédictif pour être utilisé en tant que jumeau numérique.

#### 3.8.1. Etendre la méthodologie à tous les modules de puissance

Cette étude a été réalisée à partir des informations renseignées dans les données du constructeur mais également à l'aide d'essais complémentaires réalisés à des températures élevées. Par conséquent, cette méthode est applicable uniquement sur le module de

puissance MOSFET SiC CREE. Afin que la validation de design par simulation numérique puisse remplacer les essais en court-circuit réalisés dans la phase de design, il est nécessaire de pouvoir appliquer cette méthodologie à tout autre module de puissance MOSFET SiC susceptible d'être utilisé par Alstom. Pour ce faire, nous avons réalisé des essais en court-circuit sur des puces MOSFET SiC ROHM contenues dans des boîtiers TO afin d'anticiper la mise en application de cette méthodologie. Nous avons également réalisé des essais en court-circuit sur le module de puissance MOSFET SiC LV100 qui a permis de développer le tore de Rogowski présenté dans le chapitre 4.

Dans un premier temps, il sera nécessaire d'établir une liste des données nécessaires et indispensables à la mise en place de ce genre de méthodologie afin de définir comment la méthode pourra être adaptable à d'autres types de composants. Par la suite, il sera envisageable d'établir une méthodologie permettant de valider les modules de puissance utiles à la conception de la chaîne de traction ferroviaire lors de la phase de design.

### **3.8.2. Compréhension des phénomènes physiques de défaillances**

A l'aide de la simulation multiphysique combinant plusieurs solveurs physiques basés sur la modélisation par éléments finis, il serait possible d'observer en détail la vitesse et le degré de dégradation d'un module de puissance avec l'entièreté des dégradations dues à la fréquence des gradients thermiques rencontrés lors de la mise en service d'un module. Il existe plusieurs méthodes de simulation de ce type avec comme finalité une volonté d'augmenter la fiabilité des composants [EB11]. Il apparaît également intéressant de pousser l'observation des modes de défaillance dans le but de les corrélérer avec des modèles 3D de défaillance ou bien des modèles comportementaux de puces.

Les mesures pour observer et réagir aux défaillances sont délicates, car souvent en retard par rapport à l'état de dégradation et de fonctionnement du composant. La simulation pourrait permettre d'observer l'évolution de certaines de ces défaillances, ceci en fonction de l'utilisation nominale prévisionnelle du composant. Cela permettrait d'anticiper et d'éviter certains effets néfastes en optimisant les connectiques en amont des phases de validation de design.

### **3.8.3. Développer le jumeau numérique d'un module de puissance en court-circuit**

Ce chapitre tente de proposer une alternative à certaines mesures réalisées dans des phases de design. Une fois cette étape réalisée, il serait envisageable de tendre vers la conception d'un jumeau numérique du module de puissance permettant de rendre compte de l'impact du court-circuit sur la durée de vie des composants.

Le jumeau numérique est un modèle numérique généralement 3D ou comportemental, permettant de retranscrire le comportement réel d'un composant en fonction de mesures réalisées en temps réel dans l'environnement d'utilisation du dit composant. Aujourd'hui, nous avons besoin d'améliorer la compréhension de certains

phénomènes physiques de dégradations afin de les implémenter dans des modèles de simulations numériques. Ces simulations, notamment les simulations dites multiphysiques, ont des temps de calculs pouvant aller jusqu'à plusieurs jours. Par conséquent, il paraît difficile de bénéficier d'un modèle permettant en quasi-temps réel de reproduire le comportement d'un module de puissance.

Cependant, il existe quelques pistes sérieuses permettant de pallier ce problème. En effet, l'utilisation de surfaces de réponses [DL06] permettrait de grandement accélérer les temps de calculs. Une surface de réponse est un modèle mathématique retraçant le comportement d'un composant, ici un module de puissance MOSFET SiC. Pour établir ce type de modèle mathématique, il est nécessaire de développer un modèle de simulation correspondant au comportement du module de puissance, puis de l'utiliser sur des centaines de configurations différentes afin que la surface de réponses établisse une équation mathématique associée au comportement du modèle. Il est important de noter que plus le nombre de configurations utilisées est important, plus la surface de réponse sera précise. Afin d'alimenter ces surfaces de réponses, il serait également nécessaire d'implémenter de nombreux capteurs dans les modules de puissance sur des paramètres déterminants pour la durée de vie du composant.

#### **3.8.4. Développer et implémenter une méthodologie de simulation sur l'influence du court-circuit sur la durée de vie du module de puissance**

Bien qu'il existe encore de nombreux points à éclaircir autour de la prise en compte de la température dans une puce MOSFET SiC lors d'un court-circuit, il est important de noter qu'il existe des calculs de durée de vie des composants basés sur le nombre de cycles thermiques que va subir un module de puissance lors de son utilisation. Une des méthodes que l'on rencontre pour le calcul de durée de vie est la méthode RainFlow [CB21], elle permet d'estimer la fiabilité des composants en fonction du cyclage thermique. Il serait intéressant de calculer les cyclages thermiques causés par une phase de court-circuit en utilisant la méthodologie décrite dans ce chapitre et en la combinant à une étude multiphysique de déformation thermomécanique. Les résultats de cette étude pourraient être implémentés dans les calculs de durée de vie type RainFlow et ainsi rendre compte de l'impact du court-circuit sur la durée de vie du composant. Par extension, il serait également possible de tester différents designs afin d'optimiser la fiabilité des modules de puissance.

### Références du chapitre 3

- [MC20] M. Chen, H. Wang, D. Pan, X. Wang and F. Blaabjerg, "Thermal Characterization of Silicon Carbide MOSFET Module Suitable for High-Temperature Computationally-Efficient Thermal-Profile Prediction", in *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 2020. Doi: 10.1109/JESTPE.2020.2984586.
- [RK05] Rajesh K. Ahluwalia, X. Wang, A. Rousseau, "Fuel economy of hybrid fuel-cell vehicles", *Journal of Power Sources*, Volume 152, pp. 233-244, 2005.
- [MC21] M. Ciappa and M. Pocaterra, "Assessing the pre-breakdown carriers' multiplication in SiC power MOSFETs by soft gamma radiation and its correlation to the Terrestrial Cosmic Rays failure rate data as measured by neutron irradiation", *IEEE International Reliability Physics Symposium (IRPS)*, pp. 1-8, 2021. Doi: 10.1109/IRPS46558.2021.9405205.
- [YD20] Y. Dumollard, E. Batista, J. M. Dienot and L. Pecastaing, "Equation-based modeling of the electrothermal behavior of a SiC MOSFET chip during a short circuit", 2020 *IEEE Latin America Electron Devices Conference (LAEDC)*, San Jose, Costa Rica, pp. 1-4, 2020. Doi: 10.1109/LAEDC49063.2020.9073318.
- [SI17] S. Inamori, J. Furuta and K. Kobayashi, "MHz-switching-speed current-source gate driver for SiC power MOSFETs", 2017 *19th European Conference on Power Electronics and Applications (EPE'17 ECCE Europe)*, pp. P.1-P.7, 2017. Doi: 10.23919/EPE17ECCEEurope.2017.8099288.
- [SJ89] Sanjay Jain, "Generalized transconductance and transresistance methods for MOSFET characterization", *Solid-State Electronics*, Volume 32, Issue 1, Pages 77-86, 1989.
- [RF15] R. Fu, E. Santi and Y. Zhang, "Power SiC MOSFET model with simplified description of linear and saturation operating regions", *9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia)*, pp. 190-195, 2015. Doi: 10.1109/ICPE.2015.7167785.
- [JAS16] J. A. Schrock et al., "Failure Analysis of 1200-V/150-A SiC MOSFET Under Repetitive Pulsed Overcurrent Conditions", in *IEEE Transactions on Power Electronics*, Volume 31, no. 3, pp. 1816-1821, March 2016. Doi: 10.1109/TPEL.2015.2464780.

- [WS11] Wafa Siouane, Mourad Zaabat, "L'approche quantique du transistor MOSFET", Université Oum El Bouaghi, Pages 56-65, 2011.
- [HD20] H. Du, N. Baker and F. Iannuzzo, "Implications of Short-Circuit Degradation on the Aging Process in Accelerated Cycling Tests of SiC MOSFETs", 32nd International Symposium on Power Semiconductor Devices and ICs (ISPSD), pp. 202-205, 2020. Doi: 10.1109/ISPSD46842.2020.9170133.
- [CC15] Cheng Chen, Denis Labrousse, Stéphane Lefebvre, Mickael Petit, Cyril Buttay, Hervé Morel, "Study of short-circuit robustness of SiC MOSFETs, analysis of the failure modes and comparison with BJTs", Microelectronics Reliability, Volume 55, Issues 9–10, pp. 1708-1713, 2015.
- [JMM14] J. Moussodji Moussodji, T. Kociniewski, Z. Khatir, "Modélisation Electrothermique distribuée d'une puce IGBT : Application aux effets du vieillissement de la métallisation sur les régimes de court-circuit", Symposium de Génie Electrique, Cachan, France, 2014. <hal-01065181>.
- [JR06] J. Roig, E. Stefanov and F. Morancho, "Thermal behavior of a superjunction MOSFET in a high-current conduction", in IEEE Transactions on Electron Devices, vol. 53, no. 7, pp. 1712-1720, July 2006. Doi: 10.1109/TED.2006.876277.
- [GR14] GopiReddy, Lakshmi & Tolbert, Leon & Ozpineci, Burak & Pinto, "Rainflow Algorithm-Based Lifetime Estimation of Power Semiconductors in Utility Applications", IEEE Transactions on Industry Applications, Volume 51, pp. 2293-2299, 2014. APEC.2014.6803623.
- [YL20] Y. Li, Y. Zhao, A. Q. Huang and L. Zhang, "Degradation Assessment of SiC MOSFETs under the Repetitive Short Circuit Ageing with Different Gate-Source Voltage Bias", IEEE 21st Workshop on Control and Modeling for Power Electronics (COMPEL), pp. 1-6, 2020. Doi: 10.1109/COMPEL49091.2020.9265821.
- [EB11] E. Batista and all, "Alstom Multi-physics modelling methodology for railway electrical system", UGM ANSYS conference, Nov. 2011.
- [DL06] D. Lepadatu, "Optimisation des procédés de mise en forme par approche couplée plans d'expériences, éléments finis et surface de réponse", Revue sciences de l'ingénieur, Université d'Angers, 2006. <tel-00338415>.

[CB21] Barbagallo, C. Rizzo, S.A., Scelba, G. Scarcella, G. Cacciato, M., "On the Lifetime Estimation of SiC", Power MOSFETs for Motor Drive Applications, Journal of Electronics, Volume 10, pp. 324, 2021.



# Chapitre 4 : Détection de court-circuit sur les modules de puissance LV100 MOSFET SiC

## 4.1. Introduction

Comme déjà largement évoqué, de nos jours, les modules de puissance basés sur la technologie MOSFET SiC sont de plus en plus présents dans l'industrie des transports, notamment dans les systèmes de traction ferroviaire. En effet, cette technologie permet de commuter de forts courants à des fréquences de plus en plus élevées. Cette vitesse de commutation importante induit une réduction des pertes par commutation et donc une réduction de la consommation d'énergie au niveau de la chaîne de traction. Cette caractéristique est très intéressante pour la réalisation de la chaîne de traction ferroviaire mais cela implique également des contreparties. Lors de la phase de court-circuit, le courant commuté par le MOSFET SiC atteint des niveaux extrêmement élevés sur des périodes de plus en plus courtes. Comme on a pu le voir dans le chapitre 3, les niveaux de courant peuvent devenir critiques après quelques microsecondes. Aujourd'hui, les méthodes de détection de court-circuit utilisées au sein d'Alstom permettent de sécuriser le composant MOSFET SiC en 2  $\mu$ s, ce qui est encore long. A titre de comparaison, l'ordre de grandeur de la détection de court-circuit pour les modules de puissance IGBT était de la dizaine de microsecondes. Dans ce chapitre, nous verrons le développement d'un système de détection du court-circuit des modules de puissance MOSFET SiC qui vise à améliorer ce temps de détection. L'étude décrite dans ce chapitre reposera sur la détection du courant de court-circuit basée sur la technologie du tore de Rogowski qui permet de capter à ses bornes une mesure de tension image de la montée en courant mesurée. Cela devrait permettre de protéger le composant avant que le courant n'ait eu le temps d'atteindre un niveau critique.

### 4.1.1. Histoire et principe de fonctionnement du tore de Rogowski

Un tore de Rogowski se compose d'un solénoïde bobiné sur un noyau non magnétique. Il comporte un enroulement hélicoïdal dont le fil d'une extrémité revient par le centre de l'enroulement à l'autre extrémité, de sorte que les deux bornes soient à la même extrémité de l'enroulement. Ce tore constitue une bobine permettant de mesurer un champ magnétique généré par les variations de courant dans un conducteur. Ces spécificités géométriques confèrent un certain nombre d'avantages à ce tore :



- L'inductance mutuelle  $M$  entre le conducteur mesuré et les boucles du tore est fort,
- La position relative du conducteur primaire à l'intérieur de la boucle n'affecte pas le signal de sortie,
- L'impact des conducteurs voisins sur le signal de sortie est négligeable,
- Le système peut être ouvert.

Cette technologie a été utilisée pour la première fois dans les années 1912 par son inventeur éponyme Walter Rogowski [WR12]. Le principe de fonctionnement de ce tore repose principalement sur le théorème d'Ampère et la loi de Lenz-Faraday. En effet, le théorème d'Ampère permet de décrire la création d'un champ magnétique causé par la circulation du courant  $I_C$  dans un conducteur. La loi de Lenz-Faraday quant à elle décrit le phénomène de création d'une force électromotrice aux bornes d'une bobine conductrice parcourue par un champ magnétique causé par une impulsion de courant. Sur la figure 4.1, un courant  $I_{CC}$  traverse un conducteur encerclé par une bobine de Rogowski.

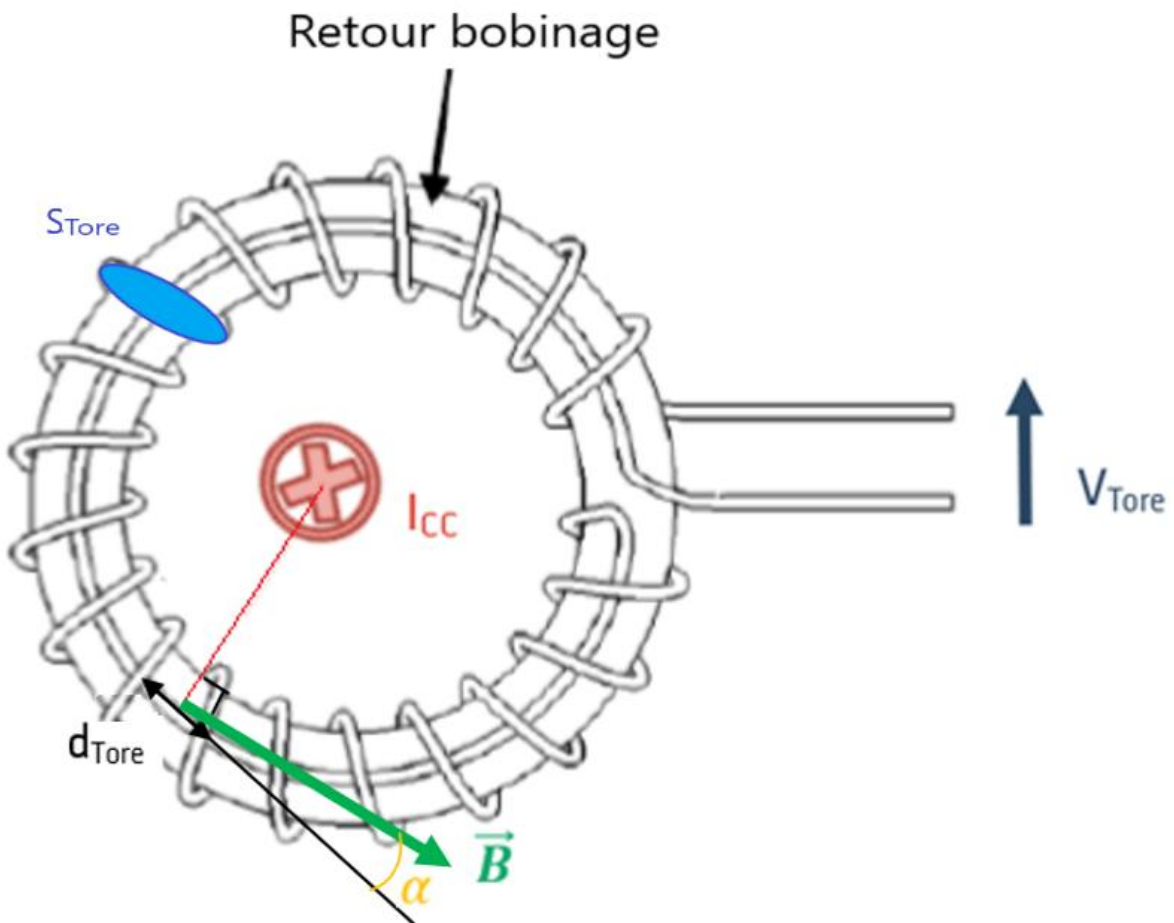


Figure 4.1 : Schéma explicatif du théorème d'Ampère appliqué au tore de Rogowski.

Tel que décrit dans l'équation 4.1, la circulation de courant  $I_{CC}$  va générer un champ magnétique  $\vec{B}$  qui va venir traverser la surface  $S_{Tore}$  sur une longueur de bobinage  $d_{Tore}$ .

Équation 4.1

$$\oint \vec{B} \cdot \cos \alpha \cdot d_{Tore} = \mu_0 \cdot I_{CC}$$

Dans cette équation,  $\mu_0$  est la perméabilité magnétique du vide et a pour valeur  $4\pi 10^{-7}$  H/m et  $\alpha$  est l'angle entre la tangente au bord des spires pour une longueur  $d_{Tore}$  donnée et la direction du champ magnétique  $\vec{B}$ .

Comme montré sur la figure 4.1, le flux magnétique traverse la surface d'une spire  $S_{Tore}$ . Le flux capté est proportionnel au nombre de spires  $N$  parcourues par ce flux et au champ magnétique  $\vec{B}$ . La surface  $S_{Tore}$  doit être suffisamment faible pour que le champ magnétique se propage de façon homogène et uniforme dans une spire, les équations 4.2 et 4.3 permettent de décrire la relation entre ces différents paramètres physiques.

Équation 4.2

$$d\phi = \cos \alpha \cdot \vec{B} \cdot N \cdot S_{Tore}$$

Le flux magnétique  $\phi$ , exprimé en Weber, traversant les spires se propage dans l'air, ce qui donne au tore de Rogowski un noyau amagnétique.

Équation 4.3

$$\phi = N \cdot S_{Tore} \cdot \oint \cos \alpha \cdot \vec{B}$$

Le flux magnétique total est décrit par l'équation 4.4.

Équation 4.4

$$\phi = \mu_0 \cdot N \cdot S_{Tore} \cdot I_{CC}$$

La circulation du flux magnétique  $\phi$  dans les spires du tore de Rogowski génère une force électromotrice  $V_{Tore}(t)$  proportionnelle à la variation de la dérivée du courant  $I_{CC}$ . Par conséquent, cette tension est le résultat d'un effet de contre réaction à la variation de flux magnétique. L'équation 4.5 issue de la loi de Lenz-Faraday décrit ce phénomène.

Équation 4.5

$$V_{Tore}(t) = -\frac{d\phi}{dt} = -\mu_0 \cdot S_{Tore} \cdot N \cdot \frac{dI_{CC}}{dt}$$

Le coefficient liant le conducteur et le bobinage du tore de Rogowski est appelé mutuelle inductance et sera noté  $M$ .

Équation 4.6

$$M = \mu_0 \cdot N \cdot S_{Tore}$$

L'utilisation de ce paramètre donne l'équation 4.7 qui sera très largement utilisée dans ce chapitre.

Équation 4.7

$$V_{Tore}(t) = -M \cdot \frac{dI_{CC}}{dt}$$

Le tore de Rogowski est donc une technologie permettant de mesurer efficacement les variations de courant dans un conducteur sans être perturbé par les pollutions hertziennes extérieures. Pour toutes ces raisons, le tore est un dispositif de mesure largement utilisé dans l'électronique de puissance puisqu'il offre les avantages de présenter une réponse linéaire (pas de noyau saturable) sur une bande passante pouvant couvrir plusieurs mégahertz. Néanmoins, il présente aussi les inconvénients de devoir intégrer le signal et de n'induire qu'un faible couplage magnétique.

#### 4.1.2. Utilisation du tore de Rogowski en électronique de puissance

Dans l'industrie, la mesure de courant avec des tores de Rogowski est massivement utilisée, que ce soit pour la surveillance d'un réseau électrique, la mesure lors de campagnes d'essais, l'investigation de pannes ou la protection d'équipements. Couplé à un module de mesure, comme le montre la figure 4.2, le tore peut permettre de déterminer l'énergie électrique d'une installation électrique.

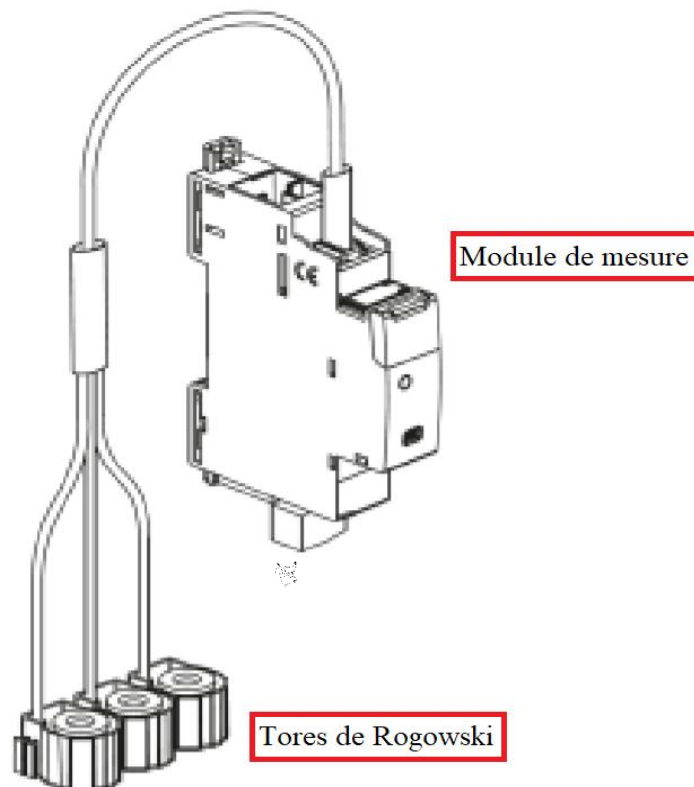


Figure 4.2 : Mesure de courant pour une installation électrique.

De façon plus courante, le tore est utilisé au sein d'Alstom dans le but d'effectuer des mesures de courant sur des conducteurs difficiles d'accès. Par exemple, les tores présentés à la figure 4.3 sont utilisés pour mesurer le courant des composants de puissance tels que les MOSFET SiC lors des campagnes d'essai.



*Figure 4.3 : Tores de Rogowski utilisés pour les mesures difficiles d'accès.*

Ces tores de Rogowski sont déployés lors des essais de validation des modules de puissance en testant la réponse en courant lors des commutations et lors des phases de court-circuit. Ils sont également utilisés pour investiguer sur un module de puissance ou un coffre de traction sans avoir à ouvrir le circuit électrique. Afin de protéger les modules de puissance des phases de court-circuit, d'autres méthodes de mesures sont employées. Nous verrons dans la prochaine partie la méthode de mesure de courant de court-circuit qui est traditionnellement déployée au sein d'Alstom.

#### **4.1.3. Détection traditionnelle de court-circuit dans les modules de puissance**

Dans le ferroviaire, les composants de puissance à base de MOSFET SiC sont conçus pour fonctionner pendant des dizaines d'années. Durant son fonctionnement, un module de puissance va être soumis à plusieurs courts-circuits qui peuvent dégrader le système ou même détruire le composant [PDR16]. Afin de s'en protéger, les ingénieurs et concepteurs d'Alstom utilisent une fonction de détection de court-circuit basée sur la mesure de la

tension drain-source  $V_{DS}$ . Comme expliqué dans le schéma de la figure 4.4, cette méthode de détection présente un temps de réponse de quelques microsecondes.

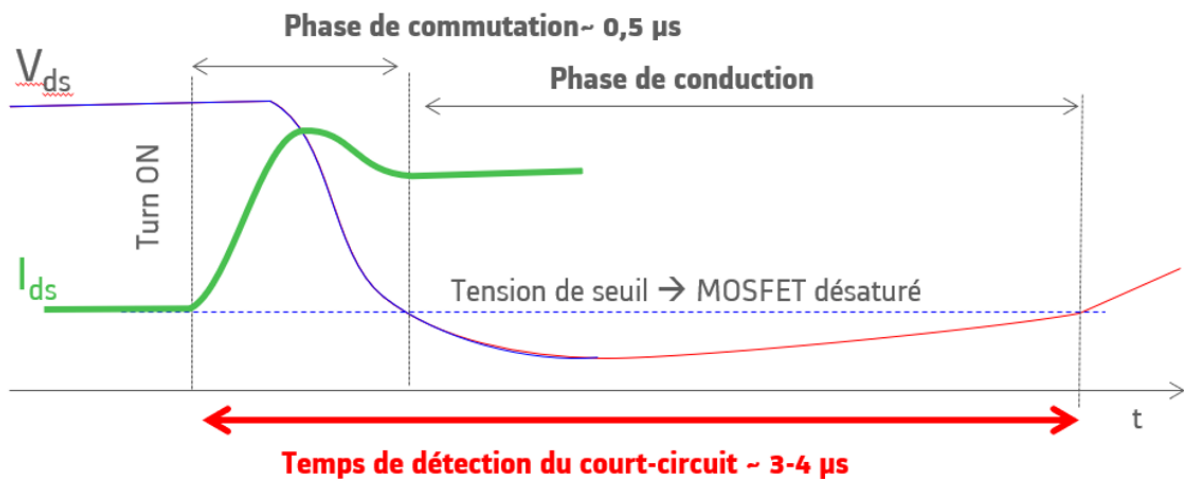


Figure 4.4 : Méthode de détection de court-circuit basée sur la mesure de tension de seuil.

Lors d'une commutation du MOSFET SiC, la carte électronique permet de vérifier que la tension  $V_{DS}$  qui vient de chuter demeure inférieure au seuil de protection. En effet, après la mise en conduction du module, le courant va traverser le composant et la tension  $V_{DS}$  va tendre vers 0. Si la tension  $V_{DS}$  ne chute pas ou se met à réaugmenter à ce moment-là, alors le système considère qu'il y a un court-circuit sur le module de puissance et va donc couper l'alimentation. Il serait intéressant d'être capable de détecter la phase de court-circuit le plus vite possible car, la montée en courant est tellement rapide lors de cette phase que ces modules de puissance peuvent atteindre des niveaux de courants très importants en quelques microsecondes [AC14].

#### 4.1.4. Tore de Rogowski imbriqué dans une carte électronique

Afin de résoudre ce problème de compatibilité entre la méthode de détection traditionnelle et les nouveaux composant MOSFET SiC, l'utilisation d'un tore de Rogowski paraît être une bonne solution.

La première motivation est liée au temps de réponse très rapide de ce type de capteur (de l'ordre de la nanoseconde). En effet, le tore de Rogowski donne l'image de la dérivée de la variation temporelle du courant dans le conducteur. Par conséquent, il peut capter la signature d'une montée anormale de courant dans les conducteurs avant que le niveau de courant n'atteigne un niveau critique pour le composant.

La deuxième raison rendant cette idée intéressante est le fait que la carte allumeur est montée directement sur le module de puissance. Dans ce cas, il est envisageable d'intégrer un tore de Rogowski sur cette carte. Cela faciliterait le traitement des informations et la mise en place des capteurs car aucune intervention supplémentaire ne

serait requise lors du montage des modules de puissance [JM21]. Le système de traction étant un environnement avec plusieurs jeux de barres et plusieurs modules de puissance, le tore de Rogowski serait un bon moyen de réaliser ces mesures sans être impacté par l'environnement extérieur à la boucle.

Comme on peut l'observer sur la figure 4.5, les cartes allumeurs sont disposées directement sur les modules de puissance.

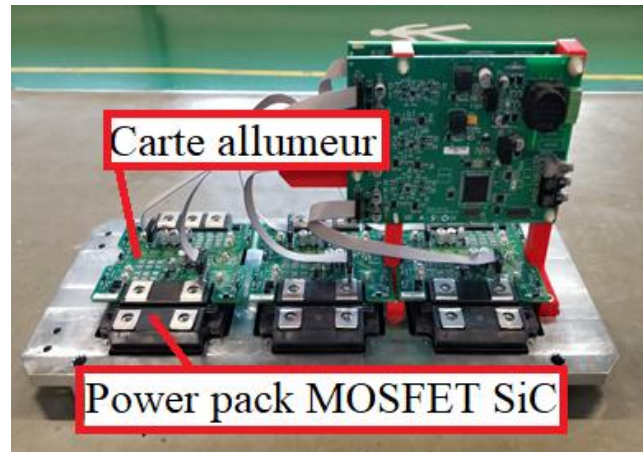


Figure 4.5 : MOSFET SiC avec carte allumeur montée.

Pour ces raisons, nous avons choisi d'intégrer le tore sur le routage de la carte allumeur, il sera donc composé de pistes pour former les différentes spires de la boucle de mesure. Nous verrons son positionnement plus tard dans ce chapitre.

#### 4.2. Etude de différentes technologies de mesure de courant

Afin de développer un tore de Rogowski intégré dans la carte allumeur et capable de détecter correctement la phase de court-circuit des MOSFET SiC, trois prototypes de tores ont été proposés et comparés. Ces comparaisons se sont faites sur la base de cinq configurations représentant les différentes situations pouvant être rencontrées lors du fonctionnement d'un module de puissance. Cette étude comparative est réalisée avec l'outil de simulation numérique ANSYS Q3D, en se focalisant sur le calcul le couplage inductif (mutuelle inductance) d'un conducteur sur le tore. Cette mutuelle inductance est utilisée comme élément de comparaison car elle est proportionnelle à la tension obtenue aux bornes du tore, comme le montre l'équation 4.7. Le court-circuit étant un phénomène très rapide et pouvant faire commuter énormément de courant notamment avec des MOSFET SiC [JY17], il a été décidé de calculer ces mutuelles pour un courant allant de -500 A à 500 A en  $1 \mu\text{s}$ . Cela nous donne un calcul de la mutuelle inductance équivalente à une fréquence de l'ordre de 250 kHz.

#### 4.2.1. Présentation du contexte dans lequel les technologies sont comparées

Nous allons comparer les performances de trois méthodes d'enroulement en nous basant sur le calcul de mutuelle inductance dans cinq configurations différentes pour chacune de ces méthodes d'enroulement qui seront présentées plus loin.

Dans un premier temps, nous verrons la configuration 1 qui correspond à l'utilisation usuelle de ce type de capteur. Comme le montre la figure 4.6, dans la configuration 1 nous allons calculer la mutuelle inductance d'un conducteur passant par le centre de la boucle de mesure. Cette configuration correspond donc à la configuration nominale.

Les configurations 2, 3, 4 et 5 sont des configurations permettant de calculer les perturbations de la mesure de courant induites par des conducteurs externes à la boucle de mesure. -Le choix du design final se portera sur le prototype permettant de maximiser le courant capté par le conducteur mesuré (configuration 1) tout en diminuant l'influence des conducteurs extérieurs à la boucle (configurations 2, 3, 4 et 5). Dans cette étude, des configurations avec un conducteur placé au-dessus et en dessous du tore ne seront pas testées car, si le tore est dans la carte allumeur directement fixée sur les modules MOSFET SiC, aucun conducteur ne pourra passer ni au-dessus ni en dessous de cette carte pour des raisons d'encombrement.

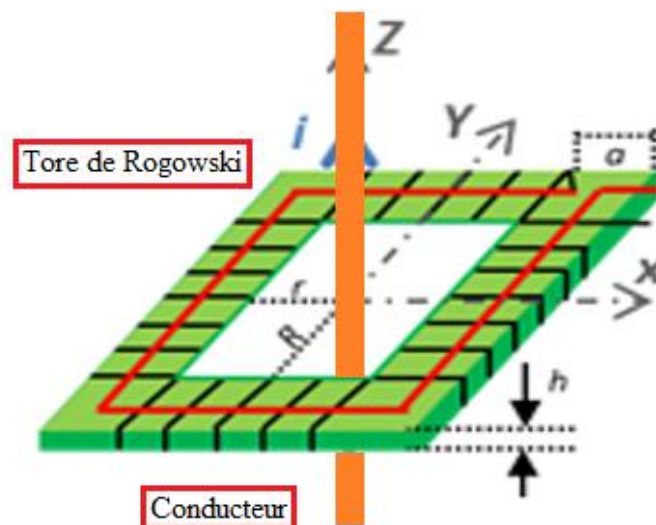


Figure 4.6 : Configuration 1 (nominale) - mesure avec un conducteur au centre de la boucle de mesure.

Dans ces figures,  $h$  représente la hauteur du tore,  $a$  l'épaisseur d'un enroulement,  $r$  et  $R$  représentent les distances entre le centre de coordonnées et le bord des enroulements.

La configuration 2, détaillée en figure 4.7, montre l'impact d'un conducteur à l'extérieur de la bobine dans le sens de la largeur du tore de Rogowski.



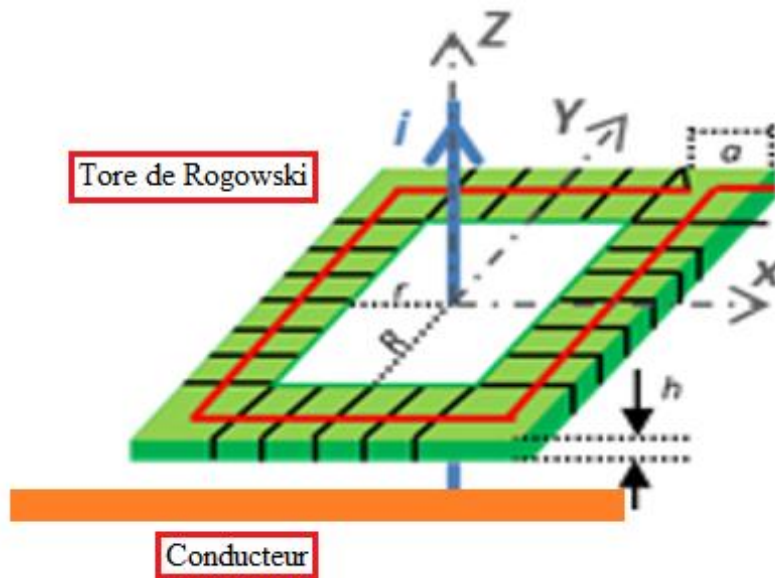


Figure 4.7 : Configuration 2 - mesure avec un conducteur parasite placé en vis-à-vis de la largeur du tore de Rogowski.

Cette configuration est l'un des potentiels problèmes majeurs en termes de perturbation de la mesure car la longueur du conducteur, faisant office de perturbateur, est en vis-à-vis de la boucle de mesure. Pour répondre à notre critère de sélection, la mutuelle calculée pour cette configuration devrait être faible devant celle de la configuration 1.

La configuration 3 correspond au cas où le couplage se fait avec un conducteur placé à l'extérieur de la boucle et le long du tore. Il s'agit théoriquement de la configuration avec le conducteur parasite qui aura la mutuelle inductance la plus importante.

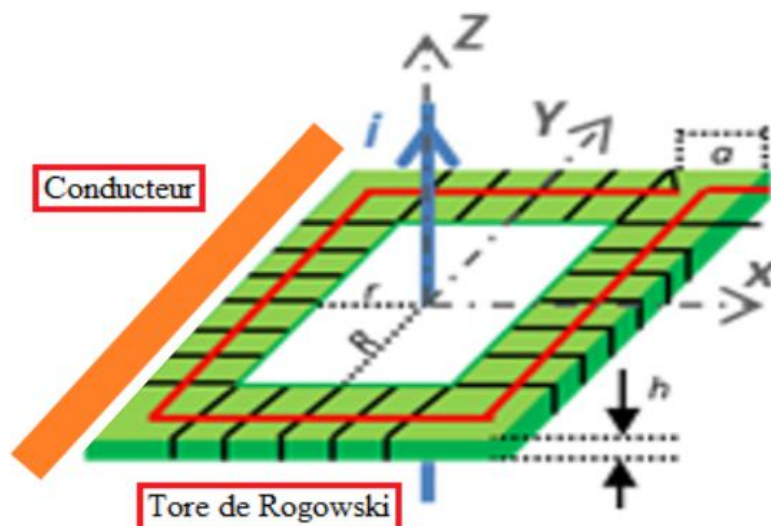


Figure 4.8 : Configuration 3 - mesure avec un conducteur parasite placé en vis-à-vis de la longueur du tore de Rogowski.



La configuration 4 correspond au cas où un conducteur est placé à l'extérieur de la boucle, perpendiculairement à l'axe du tore et proche du côté le plus long de la boucle de mesure. Cette configuration est illustrée en figure 4.9.

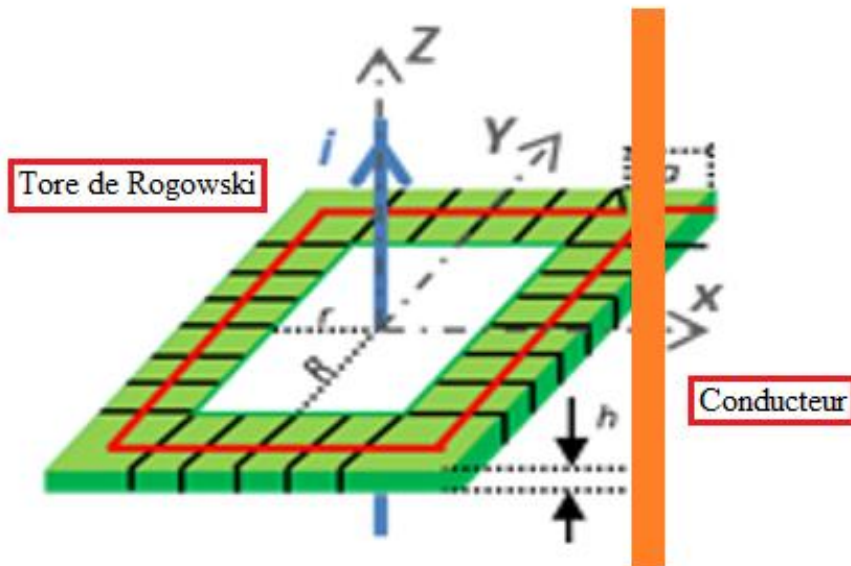


Figure 4.9 : Configuration 4 - mesure avec un conducteur parasite placé à la perpendiculaire de la longueur du tore de Rogowski.

Enfin, la configuration 5 représentée par la figure 4.10 correspond au cas où un conducteur est placé à l'extérieur de la boucle, perpendiculairement à l'axe du tore mais proche du côté le plus court de la boucle.

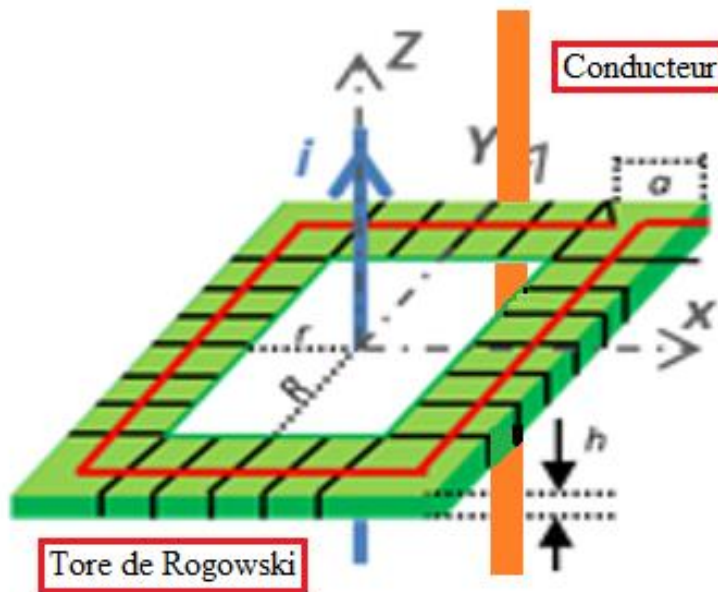


Figure 4.10 : Configuration 5 - mesure avec un conducteur parasite placé à la perpendiculaire de la largeur du tore de Rogowski.

Les trois technologies, représentant chacune un type d'enroulements différent, seront donc étudiées suivant ces cinq configurations afin de déterminer celle correspondant au mieux aux critères suivants :

- maximiser la mutuelle calculée dans la configuration 1.
- minimiser la mutuelle calculée dans les configurations 2, 3, 4 et 5.
- présenter une mutuelle de la configuration 1 très grande devant celles des autres configurations.

Dans un premier temps, nous verrons les résultats de calcul numérique pour la première technologie avec la comparaison de deux versions de tore de Rogowski.

#### 4.2.2. Prototype n°1

La technologie d'enroulement étudiée dans cette partie correspond au type de tore de Rogowski le plus répandu. En effet, comme illustré sur la figure 4.11, ce tore est composé d'un seul bobinage avec les spires en vis-à-vis et le retour au milieu du bobinage. Ce bobinage a pour particularité de maximiser la mesure interne à la boucle tout en étant moins sensible aux conducteurs placés à l'extérieur.

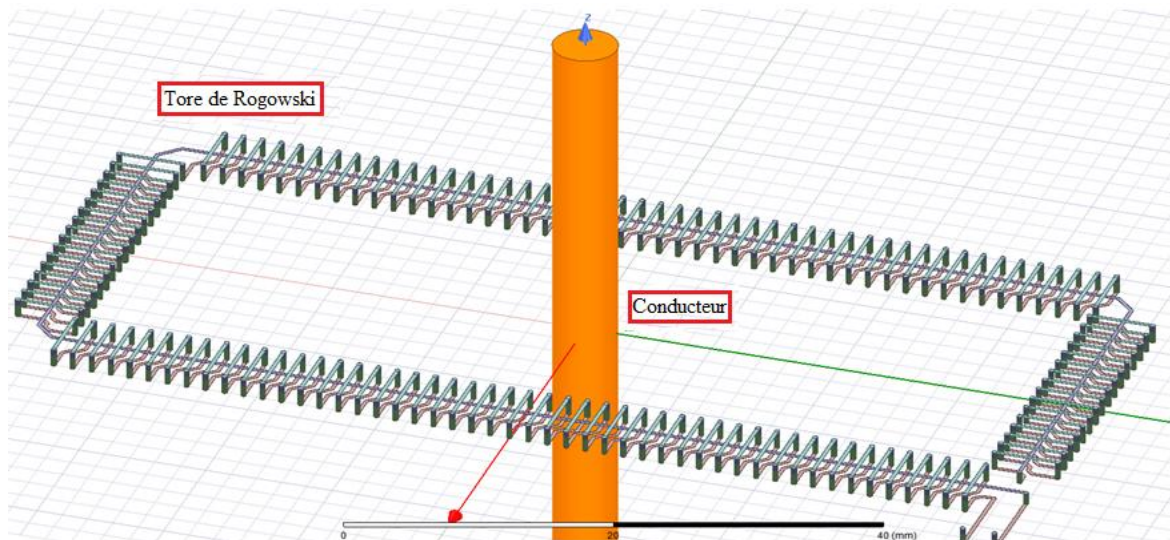


Figure 4.11 : Prototype 1 - version 1 du tore de Rogowski.

Les champs magnétiques issus des conducteurs externes à la boucle vont principalement être captés par les spires qui sont bobinées de façon à maximiser les surfaces en vis-à-vis. Par conséquent, la force électromotrice générée par les demi-spires va être compensée par celle issue des demi-spires en vis-à-vis. Ce mode de bobinage étant très prometteur, deux versions ont été comparées sur la base des cinq configurations (figure 4.11 et 4.12). Comme on peut le voir en figure 4.12, la longueur des spires est augmentée vers l'intérieur de la boucle et le retour se fait sur la partie externe de la boucle.

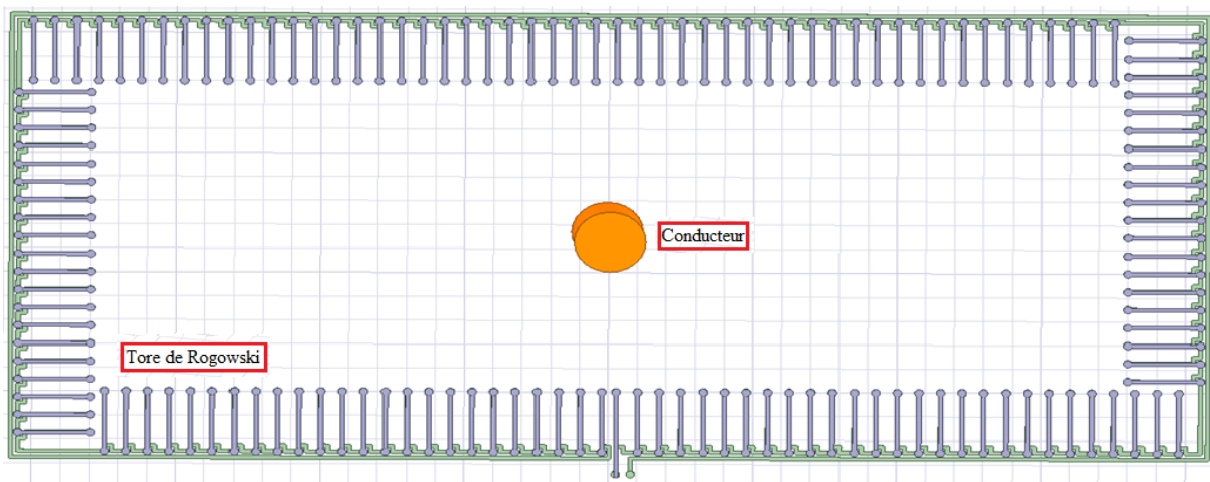
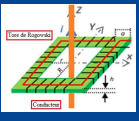
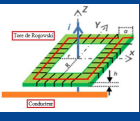
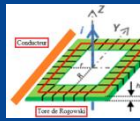
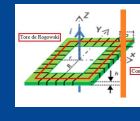
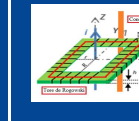
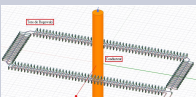
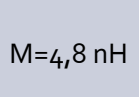
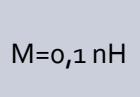
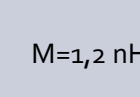
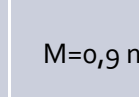


Figure 4.12 : Prototype 1 - version 2 du tore de Rogowski.

Après avoir calculé la mutuelle inductance du conducteur sur le tore dans les cinq configurations on peut comparer les performances des deux versions. L'objectif des différentes géométries est de maximiser la valeur de mutuelle pour la configuration 1 et de minimiser toutes les autres configurations. Plus la mutuelle issue de la configuration 1 sera

grande devant celles des autres configurations, plus le tore sera performant. Ces résultats sont présentés dans le tableau 4.1.

Tableau 4.1 : Comparaison des mutuelles inductances entre les deux versions du premier prototype.

Configuration	1	2	3	4	5
Version 1					
	M=4,8 nH	M=0,1 nH	M=0,5 nH	M=1,2 nH	M=0,9 nH
Version 2					
	M=4,9 nH	M=1,2 nH	M=2,7 nH	M=1,1 nH	M=0,9 nH

Comme on peut le voir dans ce tableau, la version 2 permet une légère augmentation de la mutuelle inductance lorsqu'on est dans la configuration 1. Cependant, on voit bien que la mutuelle calculée pour toutes les autres configurations a fortement augmenté. Par conséquent, la version 1 fournit de meilleures performances que la seconde.

Il s'agit maintenant de procéder à la même étude pour les deux autres prototypes de mesure de courant.

#### 4.2.3. Prototype n°2

Analysons maintenant en détail la géométrie de la technologie décrite en figure 4.13. Cette technologie a pour particularité d'être composée d'un bobinage sans retour au centre avec des spires rectangulaires en vis-à-vis. L'enroulement est composé d'une première boucle proche du conducteur central et d'un retour qui reboucle sur l'extérieur de la première boucle. Par conséquent, il ne s'agit pas d'un tore de Rogowski mais d'un transformateur de courant sans matériau magnétique.

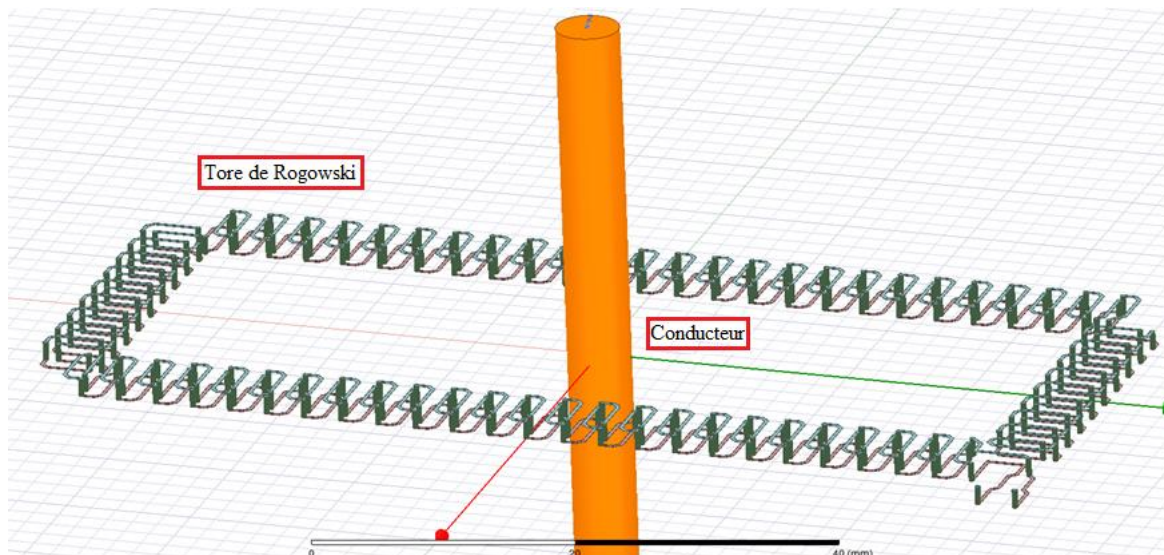
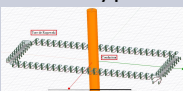
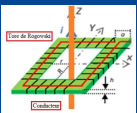
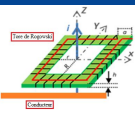
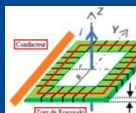
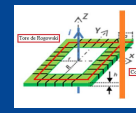
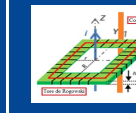


Figure 4.13 : Prototype 2.

On voit, dans le tableau 4.2, que les mutuelles inductances pour les différentes configurations ont été calculées pour ce prototype 2. Il apparait ici que les configurations permettant de capter le plus de champ magnétique correspondent à la configuration 3, et dans une moindre mesure à la configuration 2, qui sont les géométries induisant le plus de perturbations par le couplage d'un conducteur extérieur à la boucle de mesure. Le prototype 2 est plus sensible aux conducteurs placés en vis-à-vis qu'au conducteur placé au centre de la boucle de mesure, comme le montre le tableau 4.2.

Tableau 4.2 : Mutuelle inductance dans les cinq configurations pour le prototype 2.

Configuration	1	2	3	4	5
					
	M=0,1 nH	M=8,1 nH	M=17,1 nH	M=0,1 nH	M=0,1 nH

Les critères de validation basés sur les différentes configurations ne sont pas respectés par le prototype 2. En effet, ce tore ne fait pas de distinction entre un conducteur placé dans la boucle de mesure ou à l'extérieur de celle-ci. Les conducteurs perpendiculaires à l'axe de rotation du tore n'ont que très peu d'impact sur la mesure en comparaison aux conducteurs parallèles à cet axe de rotation. Pour toutes ces raisons, ce prototype ne sera pas retenu comme une solution exploitable à l'avenir.



#### 4.2.4. Prototype n°3

Le dernier prototype, illustré en figure 4.14, est détaillé. Ce prototype est composé de deux bobinages distincts. De plus, les enroulements de chacune des deux bobines sont en vis-à-vis les uns par rapport aux autres. Par conséquent, il s'agit ici de deux transformateurs de courant sans matériau magnétique.

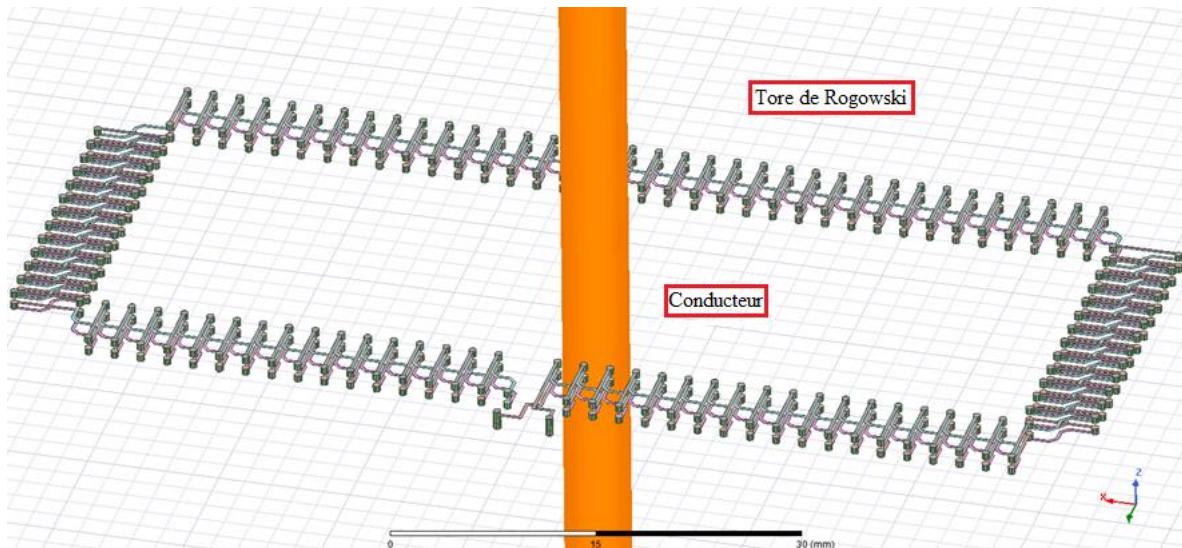


Figure 4.14 : Prototype 3.

Comme on peut le constater dans la figure 4.15, les deux boucles de mesures sont placées sur deux niveaux différents et ne sont pas reliées entre elles. L'utilisation de deux bobines permet au prototype 3 de ne pas avoir de retour au centre et ainsi de pouvoir être comparé aux performances du premier prototype.

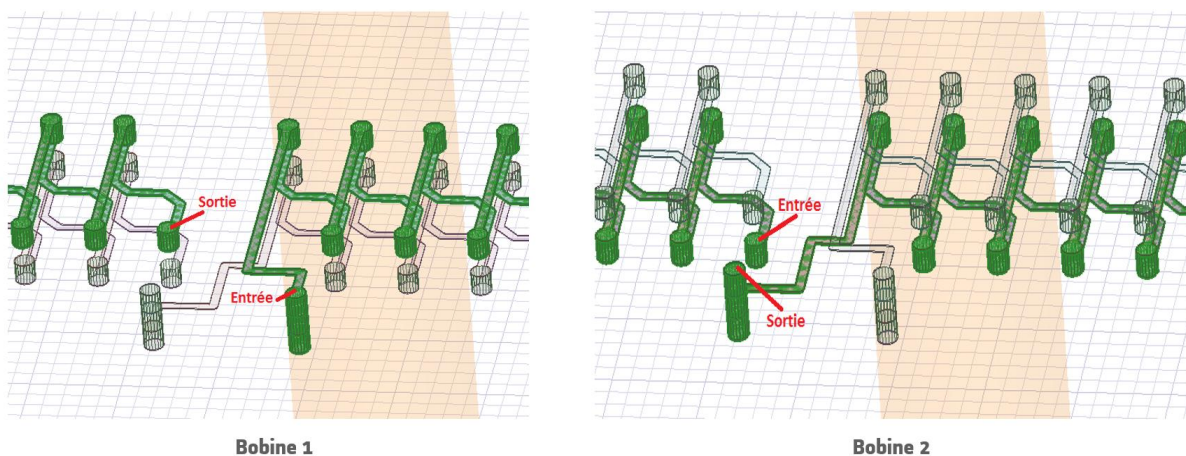
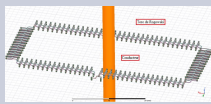
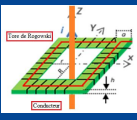
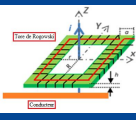
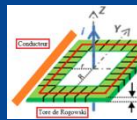
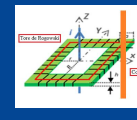
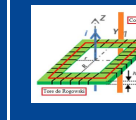


Figure 4.15 : Détails des deux bobinages pour le prototype 3.

Cette technologie avec deux bobines semble un plus complexe à mettre en œuvre car il faudra venir ajouter une fonction supplémentaire à la carte allumeur afin de comparer les tensions issues des deux bobines. Le tableau 4.3 présente le résultat de l'étude de ce prototype pour les cinq configurations décrites en début de chapitre.

Tableau 4.3 : Mutuelle inductance dans les cinq configurations pour le prototype 3.

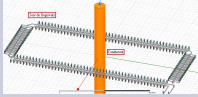

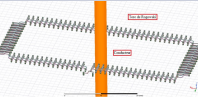
Configuration	1	2	3	4	5
 <p>Prototype 3</p>	 <p><math>M=0,2 \text{ nH}</math></p>	 <p><math>M=0,2 \text{ nH}</math></p>	 <p><math>M=1,2 \text{ nH}</math></p>	 <p><math>M=0,1 \text{ nH}</math></p>	 <p><math>M=0,1 \text{ nH}</math></p>

Le prototype 3 présente des résultats difficilement exploitables. La mutuelle calculée pour la configuration 1 est supérieure aux configurations 2, 4 et 5. Cependant elle reste inférieure à la mutuelle calculée dans la configuration 3. Par conséquent, le tore peut potentiellement être plus sensible à un conducteur placé à l'extérieur de la boucle de mesure si celui-ci est parallèle à l'axe de rotation du tore. Pour des conducteurs parasites placés en perpendiculaire à l'axe de rotation des bobines, ce prototype est deux fois moins sensible que pour la mesure du conducteur souhaité. Il permet donc de mesurer efficacement un conducteur placé au centre de la boucle de mesure mais il est potentiellement bien trop sensible aux conducteurs parasites.

#### 4.2.5. Récapitulatif et synthèse de l'étude

Dans cette partie, les différentes technologies sont récapitulées et leurs performances sont comparées afin de définir quel prototype sera sélectionné pour la suite de l'étude. Les trois prototypes ont été comparés en se basant sur le calcul des mutuelles dans les cinq configurations explicitées plus tôt. Pour rappel, le but est de maximiser la mutuelle calculée dans la configuration 1 et d'avoir une valeur de mutuelle beaucoup plus petite pour toutes les autres configurations. Comme on peut le voir dans le tableau 4. 4, le prototype 1 est le seul qui obéit à tous les critères énoncés au départ de l'étude.

Tableau 4.4 : Comparaison des résultats obtenus avec les trois prototypes testés.

Configuration	1	2	3	4	5
<b>Prototype 1</b> 	$M=4,8 \text{ nH}$	$M=0,14 \text{ nH}$	$M=0,5 \text{ nH}$	$M=1,2 \text{ nH}$	$M=0,9 \text{ nH}$
<b>Prototype 2</b> 	$M=0,1 \text{ nH}$	$M=8,1 \text{ nH}$	$M=17,1 \text{ nH}$	$M=0,1 \text{ nH}$	$M=0,1 \text{ nH}$
<b>Prototype 3</b> 	$M=0,2 \text{ nH}$	$M=0,2 \text{ nH}$	$M=1,2 \text{ nH}$	$M=0,1 \text{ nH}$	$M=0,1 \text{ nH}$

Le prototype 1 permet d'être au moins vingt fois plus sensible au conducteur placé dans la boucle de mesure que les autres prototypes. Il permet également de se prémunir efficacement des champs parasites issus des conducteurs placés à l'extérieur de la boucle de mesure.

Pour les autres prototypes, la mesure est trop sensible aux champs magnétiques émis par les conducteurs parasites (placés à l'extérieur de la boucle de mesure). En effet, pour le prototype 3, il est possible de capter cinq fois plus de champs parasites que de champs issus du conducteur que l'on veut mesurer.

Pour le prototype 2, l'écart est encore plus grand car il est possible de capter plus de trois cents fois plus de champs parasites que de champs issus du conducteur mesuré.

Pour toutes ces raisons, c'est la technologie du prototype 1 qui est retenue pour la suite de l'étude. Cette technologie est basée sur le principe même de la mesure du tore de Rogowski. Dans la section suivante, des études sur la forme des spires, sur leur nombre et sur l'impact de ces géométries en mettant en œuvre un modèle plus réaliste seront détaillées.

#### 4.3. Influence de la forme des spires sur les performances du tore de Rogowski

Dans cette section, nous allons étudier l'influence de la forme des spires en nous basant sur le prototype 1. L'étude est réalisée avec la boucle de Rogowski entourant trois conducteurs parcourus par un courant de 500A à une fréquence de 1 MHz afin de se rapprocher des conditions électriques d'utilisation réelles du futur tore. Le but de cette



étude est d'observer l'impact de la forme du tore sur la qualité de la mesure en réalisant des variations géométriques des spires composant la boucle de Rogowski.

#### 4.3.1. Présentation des différentes formes testées

Cette étude consiste plus précisément en une comparaison de l'évolution des performances du tore en fonction de la longueur des spires. Ces performances seront évaluées sous la forme d'un calcul matriciel réalisé avec un logiciel de simulation électromagnétique basé sur la méthode des éléments finis décrite dans le chapitre 1. Cette méthode de résolution permet de calculer la mutuelle inductance des trois conducteurs sur le modèle 3D du tore. Comme on peut le voir à la figure 4.16, les dimensions des spires testées sont de 1,85 mm, 4,35 mm et 6,85 mm. Ces dimensions correspondent à des tailles de spires pouvant être retenues pour le développement du tore imbriqué dans la carte allumeur du module de puissance.

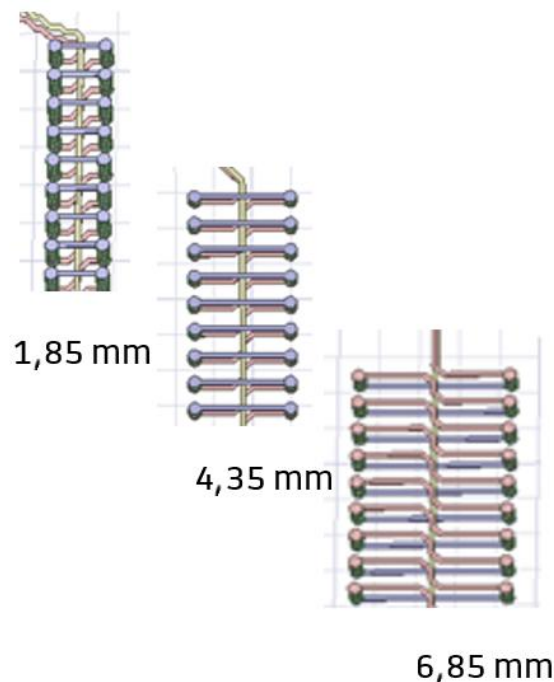


Figure 4.16 : Présentation des trois tailles de spires testées.

En se basant sur l'équation 4.7, le but ici est d'établir un rapport entre la longueur de spire et la tension mesurée aux bornes du tore lors d'un passage de courant alternatif dans les conducteurs. La figure 4.17 présente le modèle 3D des trois conducteurs et de la boucle de mesure de Rogowski ayant la plus petite taille, à savoir 1,85 mm.

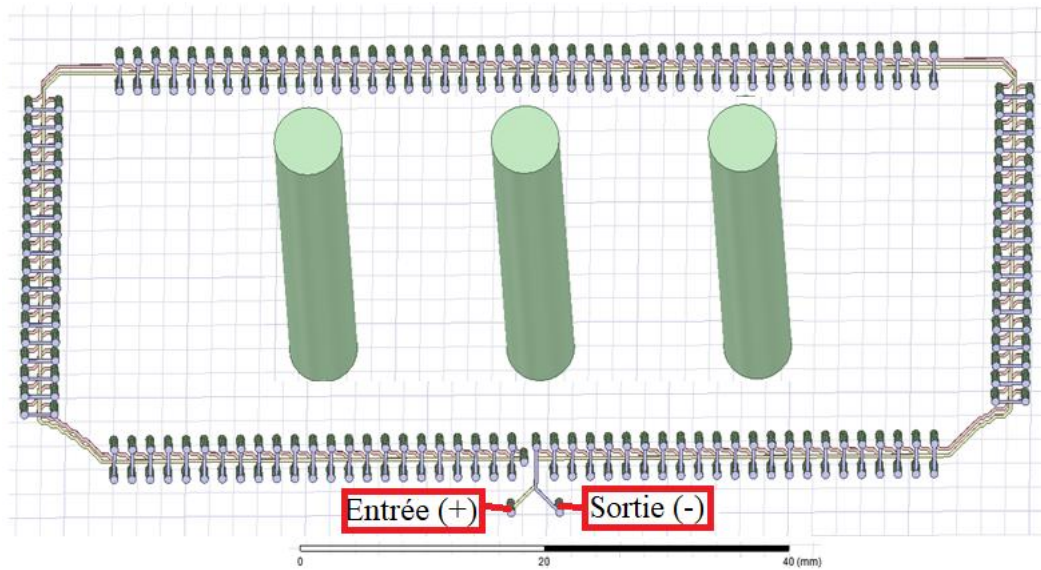


Figure 4.17 : Modèle 3D des trois conducteurs et du tore de Rogowski avec des spires de 1,85 mm de longueur.

Comme on peut le voir sur la figure 4.17, le tore de Rogowski forme une boucle de mesure autour des trois conducteurs. La mesure de tension s'effectue entre la borne + et la borne - du tore. Cette tension étant proportionnelle à la mutuelle inductance des conducteurs mesurés sur le tore (équation 4.7), nous nous sommes attachés à la comparaison de ces mutuelles sur les différents tores. La figure 4.18 présente ici le modèle 3D du tore avec des spires de longueurs 4,35 mm.

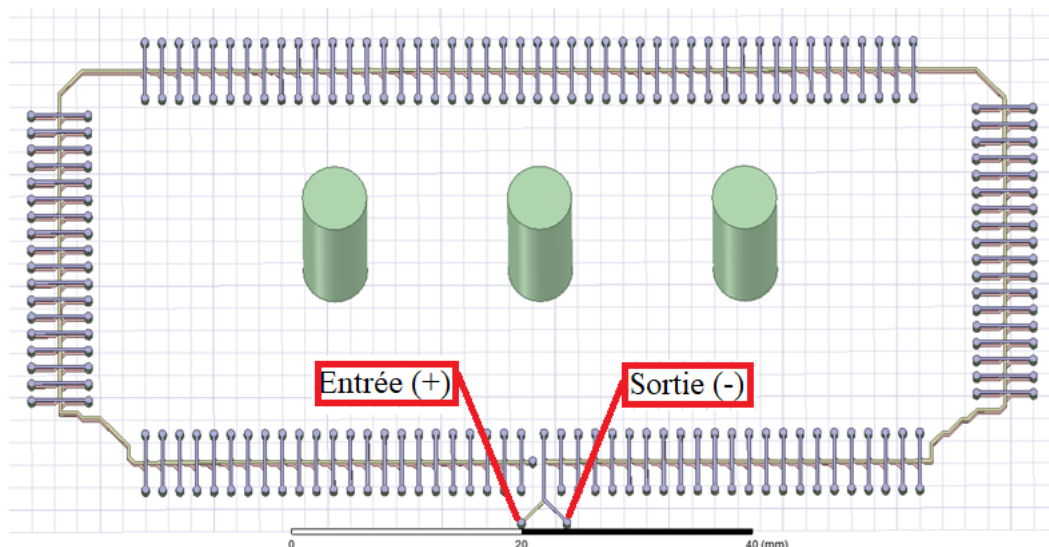


Figure 4.18 : Modèle 3D des trois conducteurs et du tore de Rogowski avec des spires de 4,35 mm de longueur.

Dans la figure 4.19, on peut voir le dernier tore utilisé pour cette étude, celui ayant des spires d'une longueur de 6,85 mm.

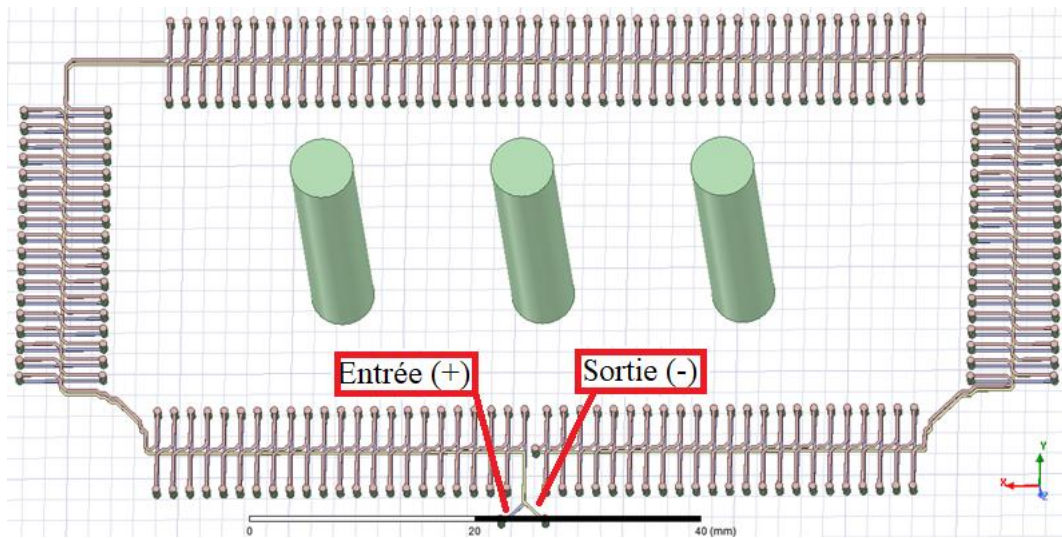


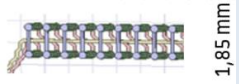
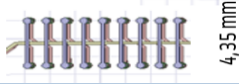
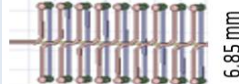
Figure 4.19 : Modèle 3D des trois conducteurs et du tore de Rogowski avec des spires de 6,85 mm de longueur.

Le tore ayant la longueur de spire la plus importante a par conséquent la surface de boucle la plus importante. C'est pour cette raison que l'on s'attend à ce que la mutuelle la plus importante soit calculée avec l'utilisation du tore comportant les spires de 6,85 mm de longueur.

#### 4.3.2. Performances des différentes formes testées

A l'aide de l'outil de simulation électromagnétique ANSYS Q3D, nous avons calculé les différentes mutuelles inductances entre les trois conducteurs et le tore de Rogowski. Pour cette étude, trois tores de Rogowski avec des longueurs de spires différentes ont été comparés. Les résultats sont stockés sous forme de matrice. Le tableau 4.5 présente les résultats obtenus pour les trois tailles de spires. Pour rappel ces comparaisons ont été réalisées selon la configuration 1 présentée dans la figure 4.6 et pour une fréquence de 1 MHz.

Tableau 4.5 : Comparaison des mutuelles inductances calculées pour un fréquence de 1MHz.

Configuration		1
Tore 1	 1,85 mm	$M = 4,3 \text{ nH}$
Tore 2	 4,35 mm	$M = 8,9 \text{ nH}$
Tore 3	 6,85 mm	$M = 13,0 \text{ nH}$

Comme on pouvait le prévoir, les résultats de calcul des mutuelles sont proportionnels à la longueur des spires utilisées pour les différents tores de Rogowski. La figure 4.20 illustre parfaitement cette relation.

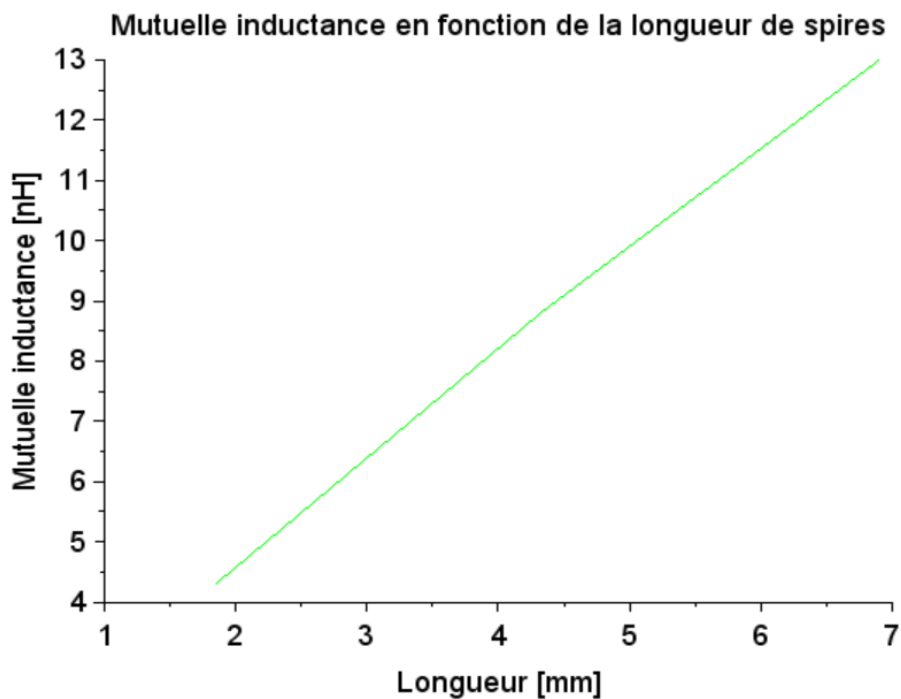


Figure 4.20 : Courbe de la mutuelle inductance en fonction de la longueur des spires du tore de Rogowski.

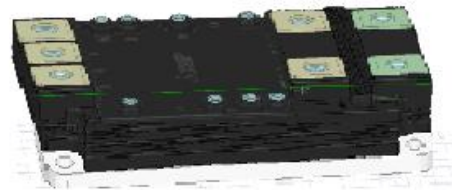
Dans cette plage de longueurs, on observe bien une relation linéaire entre mutuelle inductance et longueur de spires. Cette étude confirme qu'il faudra trouver un compromis entre l'espace utilisable sur la carte et la tension voulue en sortie. Afin de pouvoir dessiner le tore optimisé à notre problématique, il faudra dans un premier temps observer les champs magnétiques produits lors des commutations et d'un court-circuit. Cette vision d'ensemble permettra de positionner au mieux un tore dans cet espace.

#### 4.3.3. Description du MOSFET SiC dans un boîtier LV100

Pour rappel, l'idée est de développer un tore de Rogowski intégré à une carte allumeur placée sur le module de puissance. Le tore sera donc composé de pistes pour former les différentes spires. Cette étude a pour but d'observer le champ magnétique émis lors des phases de commutations et lors de la phase de court-circuit. Pour ce faire, il faut au préalable obtenir le modèle 3D du module de puissance. La figure 4.21 montre le modèle 3D du module de puissance étudié. Il s'agit d'un MOSFET SiC LV100 développé par MITSUBISHI.



Modèle réel



Modèle 3D

Figure 4.21 : Module de puissance MOSFET SiC LV100 développé par MITSUBISHI.

Ce modèle va ensuite être simulé dans l'outil de simulation électromagnétique ANSYS MAXWELL, qui est un logiciel de simulation de champ électromagnétique basé sur la résolution de calcul par la méthode des éléments finis décrite dans le chapitre 1. Ces simulations auront pour but d'observer des cartographies de champ magnétique généré lors des phases de commutation et lors de la phase de court-circuit afin d'augmenter notre compréhension du phénomène.

#### 4.3.4. Champ magnétique lors des phases de commutations

Afin de modéliser le champ magnétique généré lors des phases de commutation, il faut au préalable reproduire les conditions électriques identiques aux conditions réelles. Le module de puissance étudié est un module dual [JF15], c'est-à-dire qu'il est composé de deux étages permettant de réaliser la commutation basse et la commutation haute avec un seul module. Comme on peut le voir en figure 4.22, chaque étage est composé de huit puces connectées en parallèle.

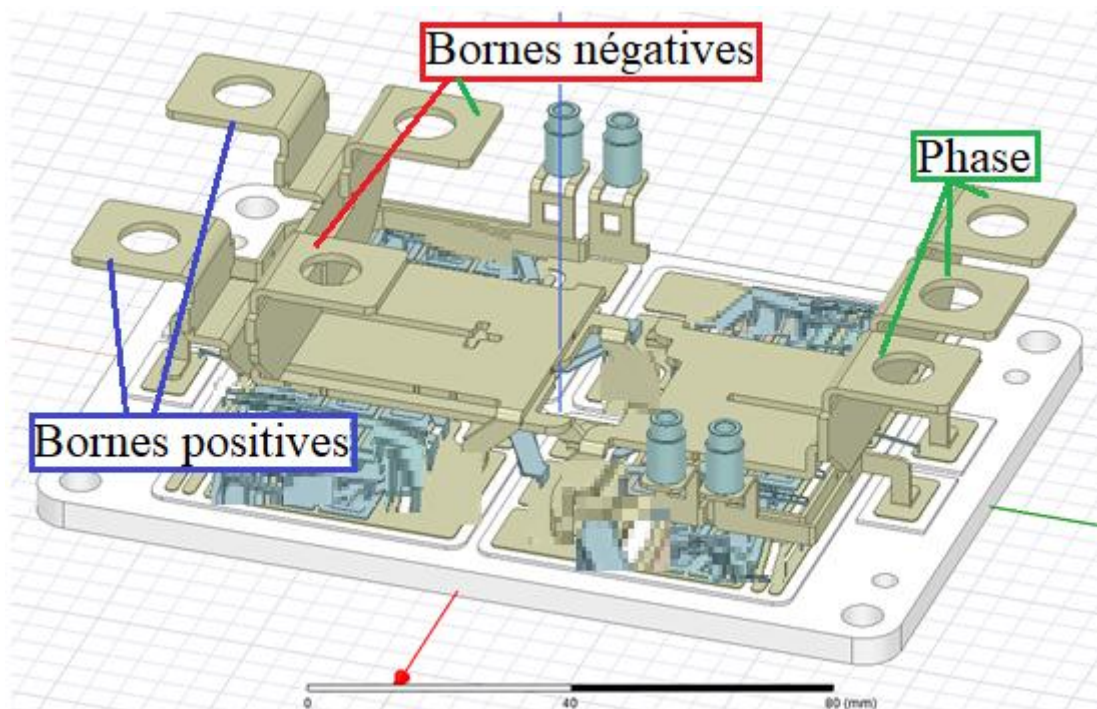


Figure 4.22 : Modèle 3D du module de puissance MOSFET SiC LV100.

Pour rappel, le capteur de courant sera placé sur la partie supérieure du module de puissance, proche des connectiques de puissance. Par conséquent, cette étude va se concentrer sur le champ magnétique émanant des connectiques principales. Lors de la phase de commutation haute, le courant va circuler des bornes positives vers la borne de phase. Sur la figure 4.23, on peut observer la répartition du courant calculé dans ANSYS MAXWELL lors de cette commutation.



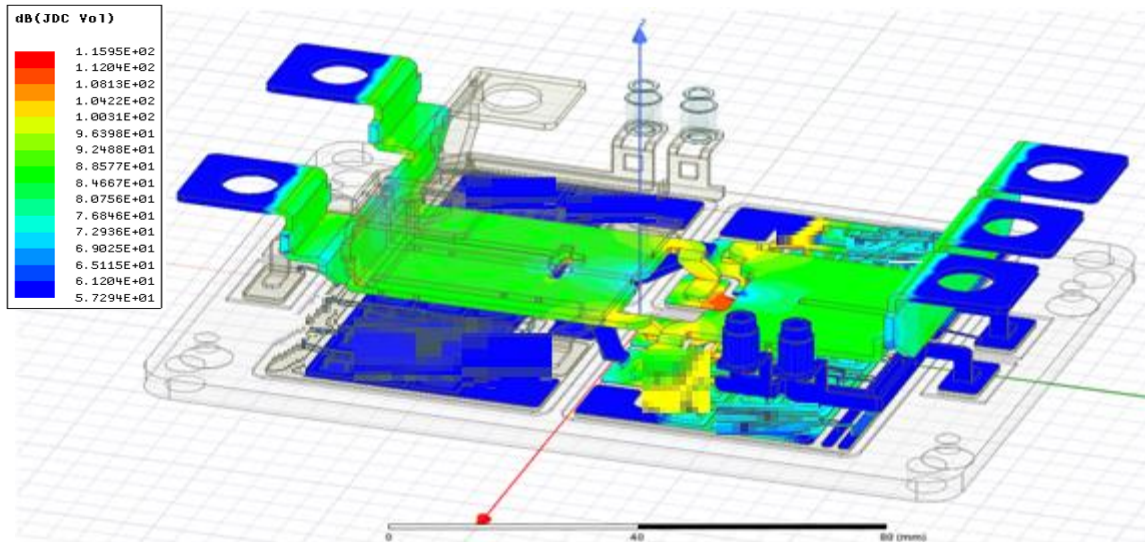


Figure 4.23 : Répartition de courant dans le module de puissance MOSFET SiC LV100 lors de la phase de commutation haute.

Pendant la commutation, le courant traversant les bornes positives augmente progressivement jusqu'à la valeur de courant nominal et dans le même temps c'est le courant traversant les bornes négatives qui décroît jusqu'à 0 A. L'alternance de ces commutations va dépendre de la fonction que l'on veut attribuer au module de puissance. Pour une fonction onduleur, le courant parcourant la phase va être constant car le module sera mis en parallèle avec un autre module afin de réaliser cette fonction. Ce comportement a été représenté à la figure 4.24 afin de mieux appréhender ce phénomène.

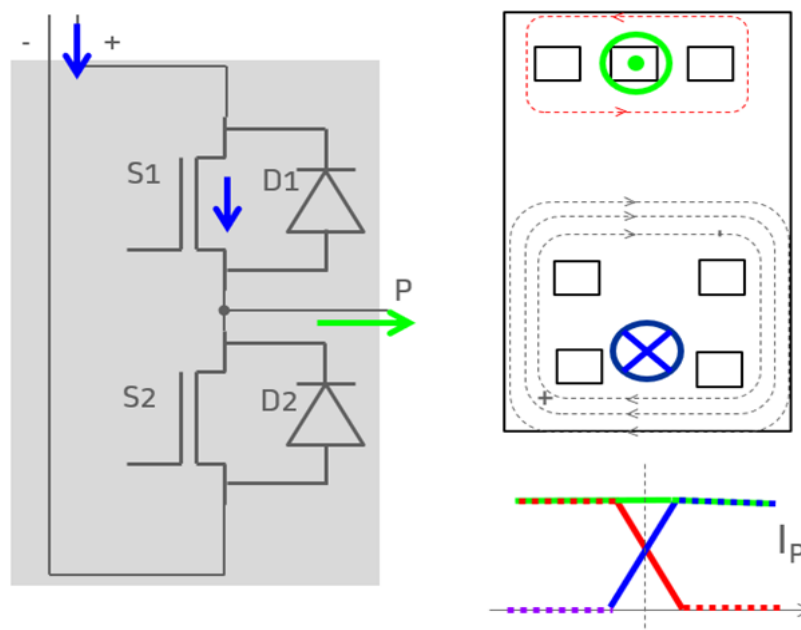


Figure 4.24 : Evolution de courant et du champ magnétique théorique lors de la phase de commutation haute.

Comme on peut le voir, le courant circule des bornes positives vers les bornes de la phase. Le passage du courant génère deux champs magnétiques de sens opposés et d'intensité dépendante de l'inductance des bornes. A l'aide de la simulation numérique, nous avons constaté que les bornes de phase sont les plus inductives. Par conséquent, il va être nécessaire de minimiser l'impact du champ émanant de ces bornes de phase sinon son influence sera prépondérante sur celle des autres bornes.

Maintenant nous allons observer ce qui se produit lors de la commutation basse du module de puissance. Dans ce cas, le courant traverse la phase et se répartit dans le composant puis il ressort par les bornes négatives. On peut observer sur la figure 4.25, la répartition de courant associée à la commutation basse.

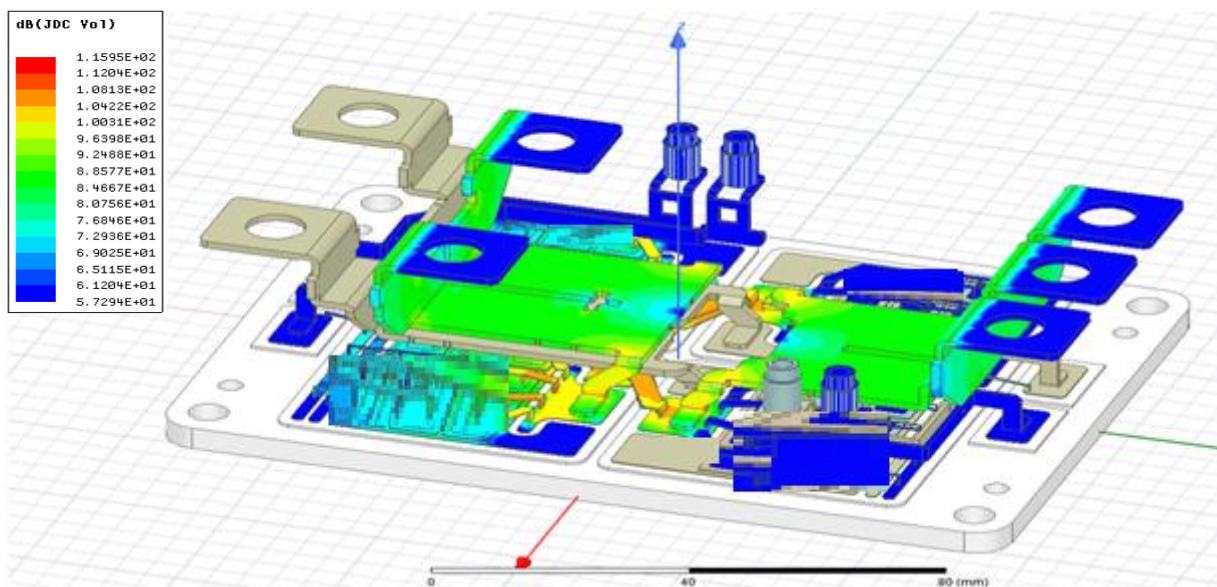


Figure 4.25 : Répartition de courant dans le module de puissance MOSFET SiC LV100 lors de la phase de commutation basse.

On observe, en figure 4.25, une concentration importante du courant dans les puces de l'étage du bas (à gauche), alors que plus aucun courant ne traverse les puces de l'étage du haut. Pour cette étude, on ne s'attachera qu'au champ magnétique généré par les connectiques principales. Comme pour la commutation haute, le schéma illustré en figure 4.26 permet d'illustrer le comportement électrique et électromagnétique du composant lors de la phase de commutation basse.



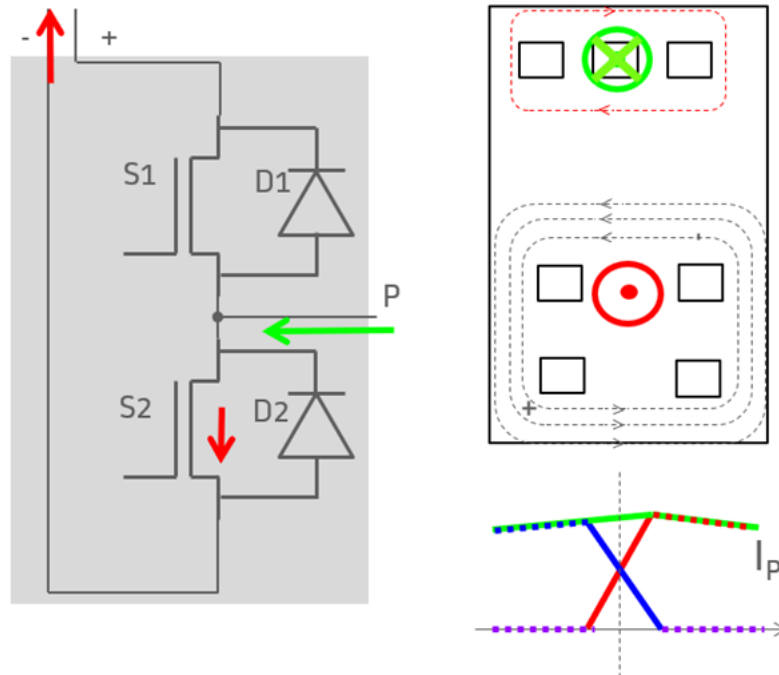


Figure 4.26 : Evolution de courant et du champ magnétique théorique lors de la phase de commutation basse.

Le sens de circulation du courant va entraîner l'apparition de champs magnétiques autour des bornes négatives et de la phase (figure 4.26). Ces champs magnétiques sont de sens opposés et ont également une intensité dépendante de la valeur d'inductance des conducteurs. Ici aussi, les bornes de la phase sont plus inductives que les bornes négatives, par conséquent le champ magnétique généré par la phase est potentiellement problématique pour la détection de court-circuit. Car, si le tore de Rogowski peut capter le courant lors de la phase de court-circuit, il peut également capter le courant généré lors des différentes phases de commutation. Le tore de Rogowski fournit une tension image de la dérivée temporelle du courant qui circule dans les connectiques. Par conséquent, si l'impact des connectiques de phase est trop important, le risque d'avoir une tension aux bornes du tore plus élevée lors des phases de commutation que lors de la phase de court-circuit est élevé.

Nous allons maintenant observer l'impact du court-circuit sur la répartition de courant dans le composant et sur le champ magnétique généré.

#### 4.3.5. Champs magnétiques lors d'une phase de court-circuit

Tel que cela a été plusieurs fois souligné dans ce manuscrit, la phase d'un court-circuit se traduit généralement par une remise en conduction d'une ou plusieurs puces d'un étage normalement ouvert. Dans cette phase, le court-circuit peut se produire sur l'étage du haut ou du bas. Cela se traduit par la circulation du courant depuis les bornes positives directement vers les bornes négatives. La circulation du courant pendant un court-circuit

étant différentes que lors d'une commutation, le champ magnétique qui en résulte est également différent. Comme on peut le voir sur la figure 4.27, la localisation du champ magnétique est centrée seulement autour des bornes positives et négatives.

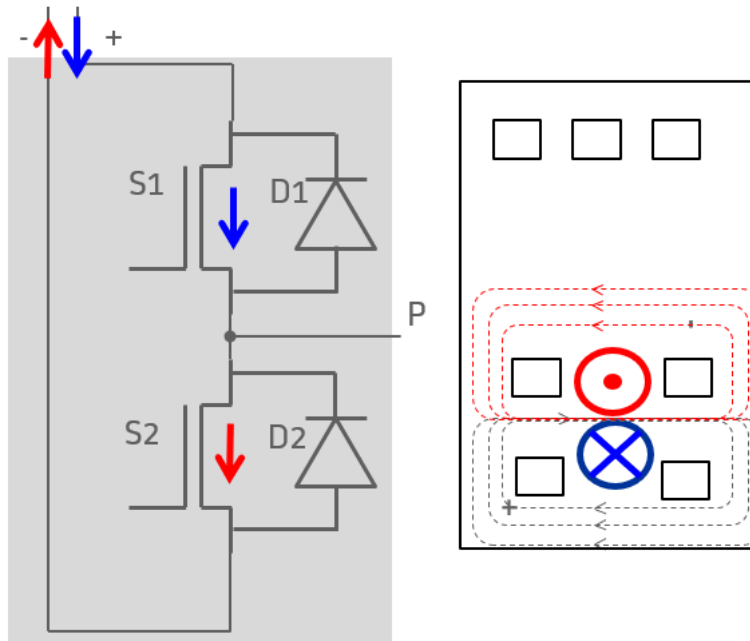


Figure 4.27 : Evolution de courant et du champ magnétique théorique lors de la phase de court-circuit.

Le champ magnétique forme deux boucles de sens opposés qui viennent se reboucher entre les bornes positives et négatives. Il apparait ici que la concentration la plus importante de champ magnétique se situe le long des points de croisement de ces deux boucles. Dans le but de maximiser le niveau de champ magnétique capté par le tore de Rogowski lors des phases de court-circuit, il est judicieux de le positionner sur la zone où le flux magnétique généré est le plus important.

#### 4.4. Détection de court-circuit sur un module de puissance avec optimisation de la forme du capteur de Rogowski

Dans cette partie, une étude d'optimisation de la forme du tore en fonction de son positionnement dans les environnements magnétiques, déterminé dans la partie 3, est présentée. Dans un premier temps il est nécessaire de simuler une phase de court-circuit et une phase de commutation avec ANSYS MAXWELL afin de déterminer une cartographie de champ magnétique comme illustré en figure 4.28.

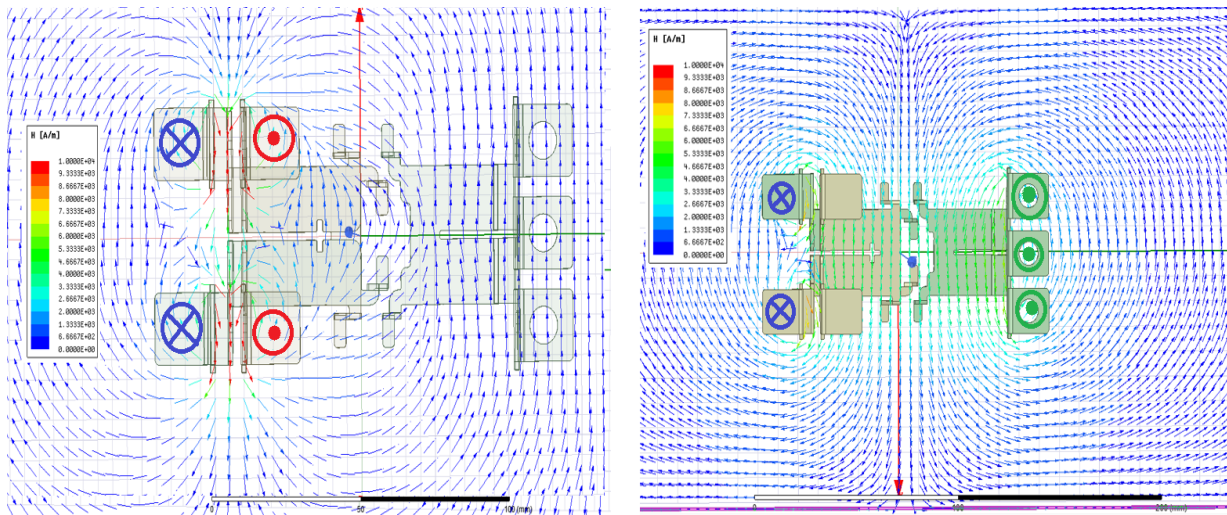


Figure 4.28 : Cartographie de champs magnétiques simulés pour une phase de court-circuit (à gauche) et une phase de commutation haute (à droite).

Dans ces cartographies de champ magnétique  $H$  est exprimé en A/m et varie de 0 A/m à 10 000 A/m avec une échelle logarithmique. Au vu de ces cartographies, nous avons différentes versions du tore de Rogowski avec pour objectif de minimiser l'impact des conducteurs de la phase et de maximiser l'impact des conducteurs des bornes positives et négatives.

#### 4.4.1. Présentation du tore avec un design adapté à l'environnement électromagnétique d'un module de puissance LV100

Avec les cartographies obtenues précédemment, nous avons une bonne vision d'ensemble pour élaborer un design adapté à l'environnement électromagnétique d'un module de puissance MOSFET SiC LV100. Les spires du tore sont positionnées au niveau où le champ magnétique généré lors d'un court-circuit est le plus important, c'est-à-dire, au niveau de la jonction des bornes positives et négatives comme on peut l'observer sur la figure 4.29.

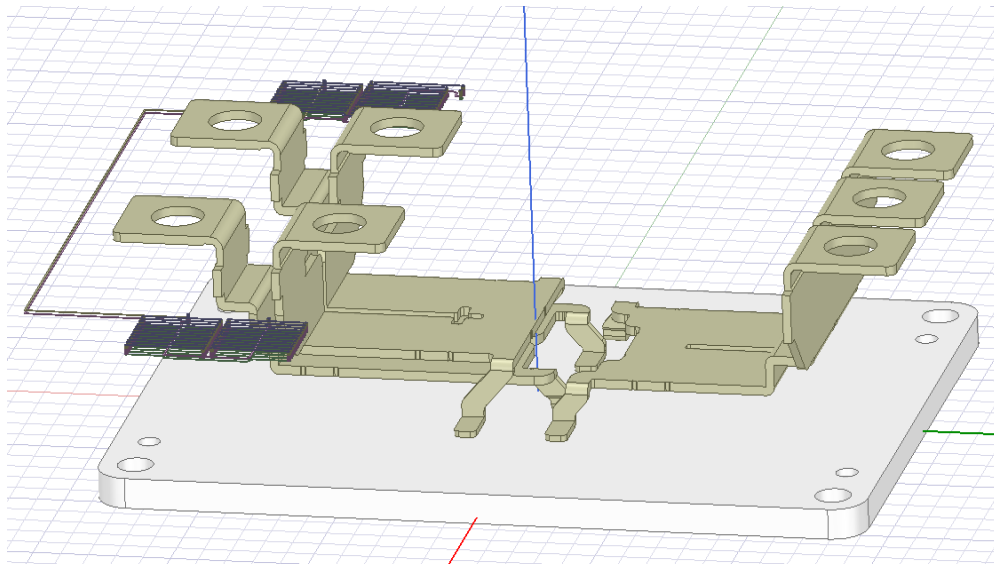


Figure 4.29 : Modèle 3D du tore de Rogowski optimisé et positionné à la jonction des champs magnétique générés par les bornes positives et négatives.

Le prototype illustré dans la figure 4.29 permet de maximiser le champ magnétique capté lors d'un court-circuit tout en minimisant la sensibilité du tore aux bornes de la phase. Sur la figure 4.30, on voit les vecteurs du champ magnétique qui traverse les bobinages de la gauche vers la droite lors d'un court-circuit. Par conséquent, il est important d'orienter le sens de bobinage des quatre bobines dans le but de maximiser la tension mesurée aux bornes du tore de Rogowski.

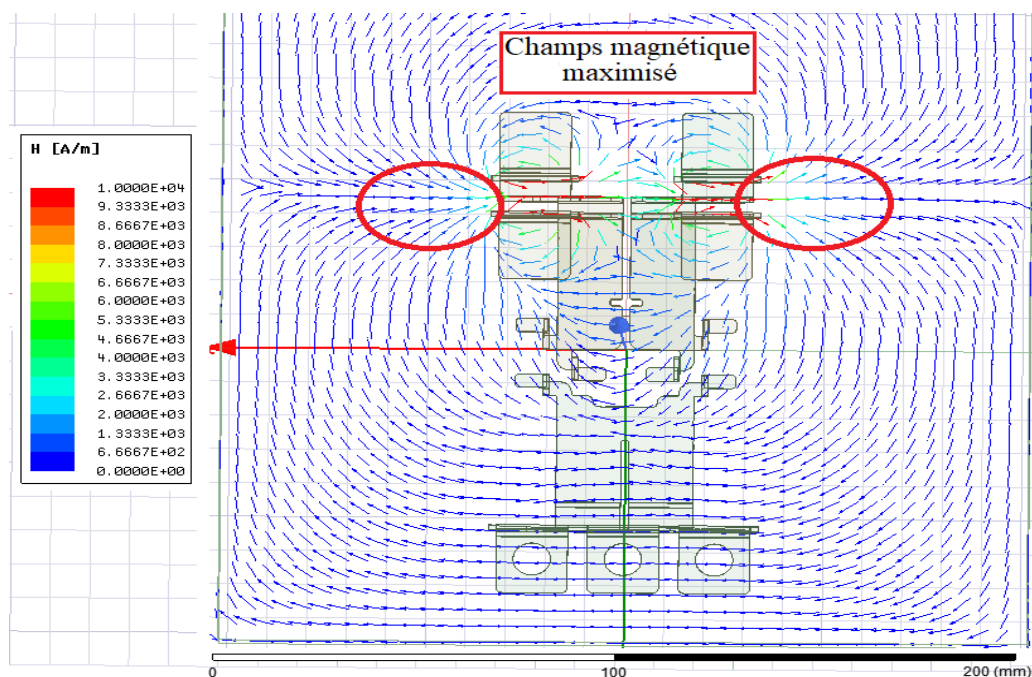


Figure 4.30 : Localisation du sens de circulation du champ magnétique.

En fonction du sens dans lequel le champ magnétique traverse les quatre bobines, la tension mesurée aux bornes de chaque bobine viendra s'ajouter ou se soustraire aux tensions mesurées aux bornes des autres bobines. Comme on peut le voir sur la figure 4.31, les quatre bobines qui composent le tore de Rogowski sont câblées en série mais ne sont pas toutes traversées dans le même sens.

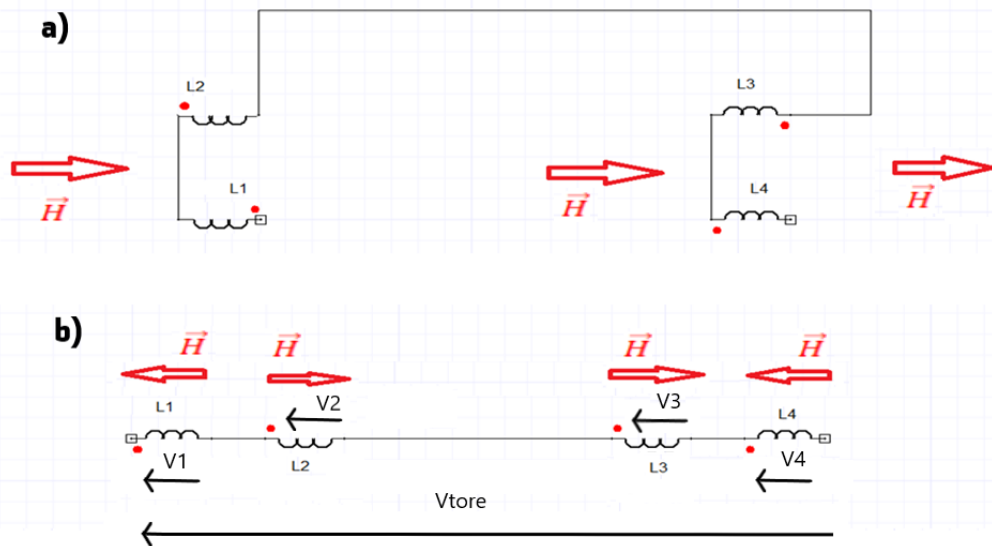


Figure 4.31 : a) Sens de circulation du champ magnétique traversant les bobines ;  
b) Tensions générées aux bornes des bobines.

Lorsque le champ magnétique parcourt un bobinage représenté par les inductances  $L_1$ ,  $L_2$ ,  $L_3$  et  $L_4$  de la figure 4.31 a), une tension positive apparaît aux bornes des inductances  $L_1$  et  $L_4$ . Afin que la tension mesurée sur les inductances  $L_2$  et  $L_3$  soit également positive nous avons inversé leur sens de bobinage. Comme illustré dans la partie b) de la figure 4.31, l'inversion du sens de bobinage des inductances  $L_2$  et  $L_3$  nous permet d'optimiser la tension mesurée aux bornes du tore de Rogowski de manière à obtenir l'expression suivante :

Équation 4.8 
$$V_{Tore} = V1 + V2 + V3 + V4$$

Ce design du tore est donc très pertinent pour l'optimisation de la tension mesurée, mais il implique cependant un problème de topologie par rapport au retour de la masse. En effet, le module de puissance est un module appelé DualPack, ce qui induit la présence de la fonction commutation haute et commutation basse dans un seul module. Bien qu'il y ait énormément d'avantages à l'utilisation de ce type de module, il subsiste une particularité. Lors de la commutation basse, le composant est relié à la masse alors que lors d'une commutation haute, le module est en potentiel flottant. Afin de pallier ce problème de

masse nous avons développé une nouvelle version du tore de Rogowski qui sera présentée dans la prochaine partie.

#### 4.4.2. Développement de la forme finale des tores

Dans cette partie, nous verrons le dernier prototype de tore développé pour cette étude. Celui-ci est inspiré du tore détaillé dans la partie précédente mais il est également le prototype permettant de nous abstraire des problèmes de masse lors des courts-circuits sur l'étage du haut ou du bas dans le module de puissance. Ce dernier prototype est constitué de deux tores de part et d'autre des bornes positives et négatives afin d'avoir un tore relié à la masse et l'autre au potentiel flottant. Cela a pour but de faciliter la mesure de tension lors des courts-circuits sur l'étage du haut et sur l'étage du bas. Comme le montre la figure 4.32, les deux tores sont positionnés à l'endroit où le champ magnétique est le plus important dans le plan x, y.

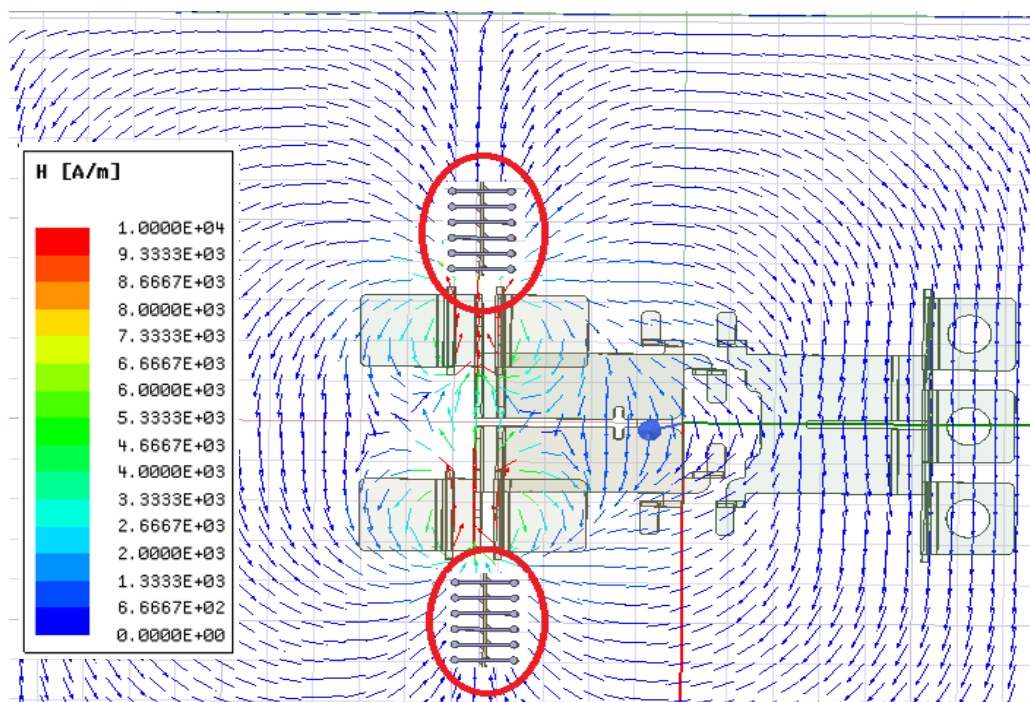


Figure 4.32 : Prototype final des tores de Rogowski avec la cartographie des champs magnétiques engendrés par la phase de court-circuit.

Lors de cette étude, il est apparu que l'impact des connectiques positives est supérieur à celle des bornes négatives. Cela s'explique par le fait que les deux bornes positives sont plus inductives du fait de leurs légères différences géométriques. Pour cette raison, le positionnement optimal des tores en vue de maximiser la mesure du courant de court-circuit devra être légèrement décalé vers les bornes négatives. Nous allons donc présenter l'étude sur le positionnement de ce tore dans la prochaine section.

#### 4.5. Optimisation de positionnement des tores

Afin d'exploiter au mieux la mesure de tension aux bornes des capteurs de courant de court-circuit, nous avons décidé d'utiliser deux tores de Rogowski. Le premier sera relié à la masse afin de mesurer une tension image du court-circuit présent sur l'étage du haut. Le second, relié à un potentiel flottant, permettra de mesurer la variation du courant de court-circuit  $I_{CC}$  aux bornes de l'étage du haut lors d'un court-circuit sur l'étage du bas. Dans un premier temps, nous verrons le plan d'expérience utilisé pour définir le positionnement des tores. Par la suite nous verrons l'utilisation d'un logiciel d'optimisation permettant aux tores d'avoir une insensibilité maximale aux courants de commutations et une sensibilité maximale au courant de court-circuit  $I_{CC}$ .

Pour cette étude, nous allons nous concentrer sur le calcul de la mutuelle inductance de la borne positive sur le tore (MP) puis sur celui de la borne négative sur le tore (MN) afin de calculer la mutuelle inductance qui devrait être appliquée sur le tore lors des essais en court-circuit. Pour simplifier notre étude, nous allons comparer l'impact sur le tore de Rogowski de la phase de court-circuit à la phase de commutation haute car celle-ci semble plus significative que celle de la commutation basse en raison de l'inductance des bornes positives qui est supérieure à celle des bornes négatives.

##### 4.5.1. Impact de la position du tore sur la mesure du courant de court-circuit

Dans cette partie, nous allons voir l'impact du positionnement du tore sur sa sensibilité aux différents courants (commutation et court-circuit). Pour ce faire, nous tenterons de comparer les performances du tore en nous basant sur le calcul par éléments finis des mutuelles inductances entre les connectiques mises en jeu lors de l'utilisation des modules de puissance et du tore de Rogowski.

Dans un premier temps, nous allons analyser l'influence du positionnement du tore le long du module de puissance (MouvLateral), puis, dans un second temps, la variation de distance entre le module et le tore (Eloignement), enfin, dans un troisième temps, nous verrons l'influence du sens dans lequel le flux magnétique traverse les spires en appliquant une variable de rotation du tore sur lui-même (Rotation). Comme le montre la figure 4.33, l'analyse de ces paramètres servira de base à l'optimisation du positionnement du tore de Rogowski.



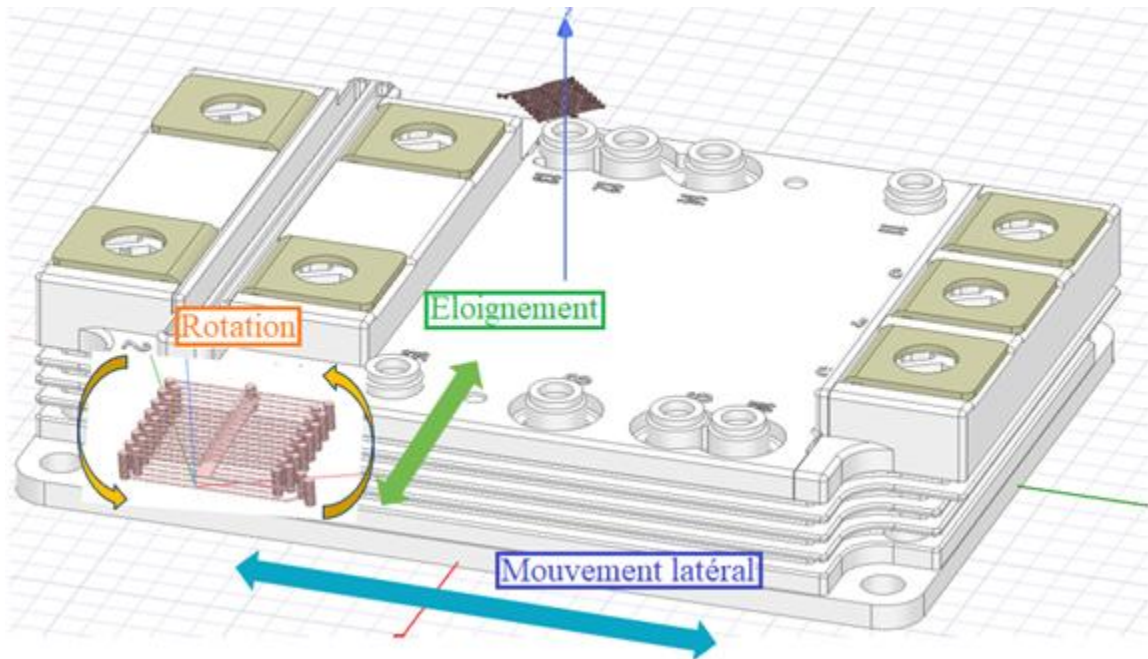


Figure 4.33 : Présentation des variables utilisées pour optimiser la position du prototype final des tores de Rogowski.

Le but de cette analyse est de pouvoir identifier le paramètre ayant le plus d'influence sur la valeur de la mutuelle inductance issue des bornes positives et négatives. L'étude a été menée sur une plage limitée afin de limiter le temps de calcul. En effet, ces paramètres varieront en fonction de la position de défaut présentée dans la figure 4.32. La rotation a été réalisée de  $-30^\circ$  à  $+45^\circ$ , l'éloignement de la position initiale à  $+15$  mm et les mouvements latéraux se feront de  $-15$  mm à  $+15$  mm autour de la position initiale.

A la figure 4.34 on peut observer les mutuelles inductances des bornes positives (MP) et des bornes négatives (MN) sur le tore de Rogowski. Afin de comparer ces variations, toutes choses égales par ailleurs, les simulations ont été réalisées pour une même fréquence arbitraire de 1 Hz.



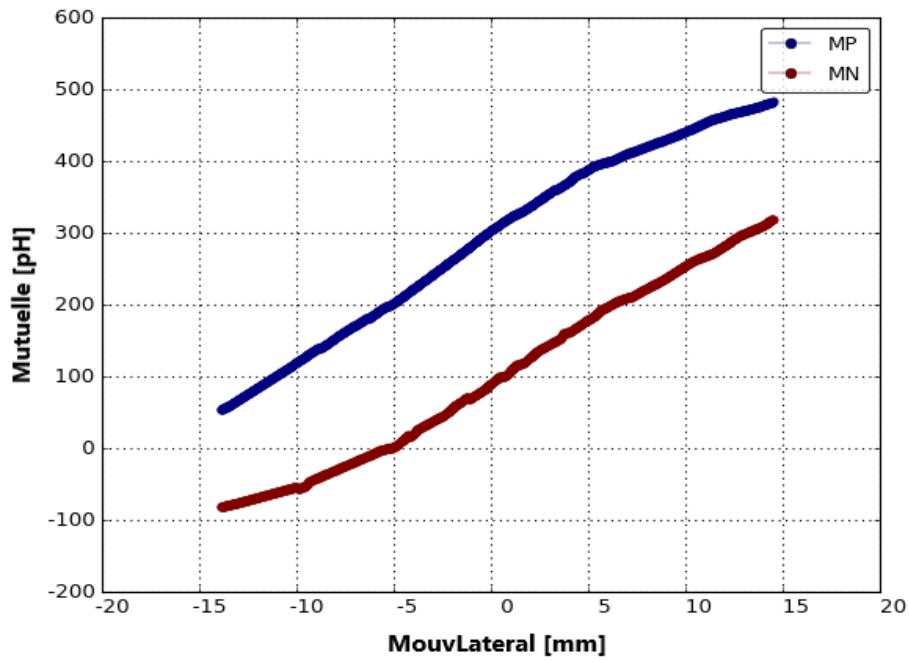


Figure 4.34 : Evolution des mutuelles inductances en fonction du mouvement latéral.

Les résultats de cette étude paramétrique montrent que l'impact des bornes positives (MP) est un peu plus important que celui des bornes négatives (MN). Pour rappel, lors de la variation du mouvement latéral, les autres variables sont fixées à zéro sur la position originelle. La figure 4.35, quant à elle, présente les résultats de l'étude paramétrique sur le calcul de mutuelle inductance en fonction de la distance d'éloignement du tore par rapport aux connectiques mesurées.

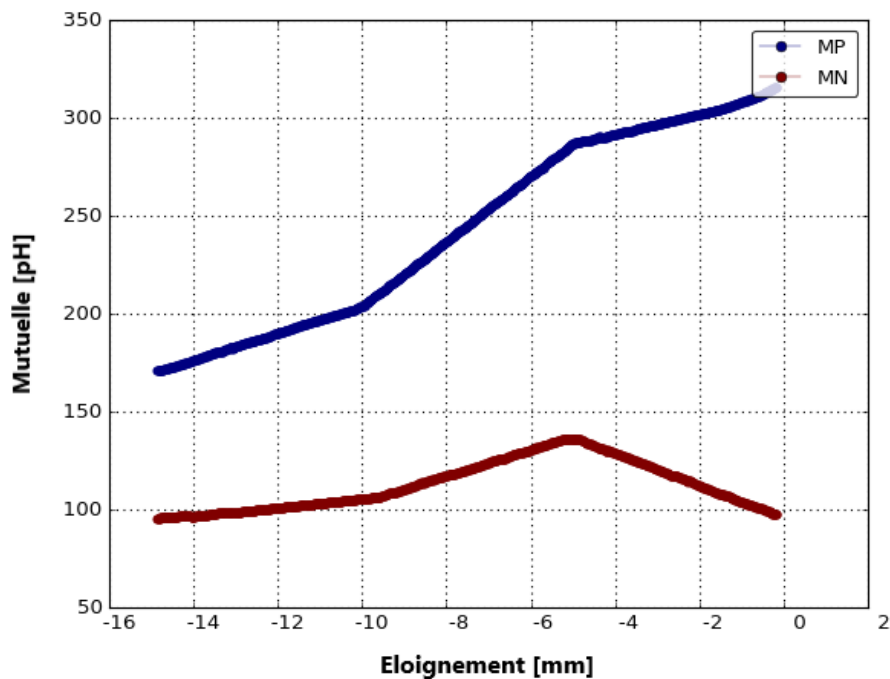


Figure 4.35 : Evolution des mutuelles inductances en fonction de la distance d'éloignement.

Cette étude montre que le niveau de champ n'est pas proportionnel à la distance d'éloignement des connectiques. Cela s'explique par la forme des boucles de champs. En effet, certaines d'entre elles ayant une valeur H élevée, elles vont se reboucler entre elles à des distances parfois relativement éloignées du conducteur électrique. La forme des connectiques et la fréquence du courant les parcourant influencent directement la disparité du champ magnétique. On en déduit alors que ce phénomène est plus marqué avec les bornes négatives que les bornes positives.

Le dernier paramètre ayant été observé au travers d'une étude paramétrique est celui de la rotation du tore de Rogowski sur lui-même, illustré à la figure 4.36.

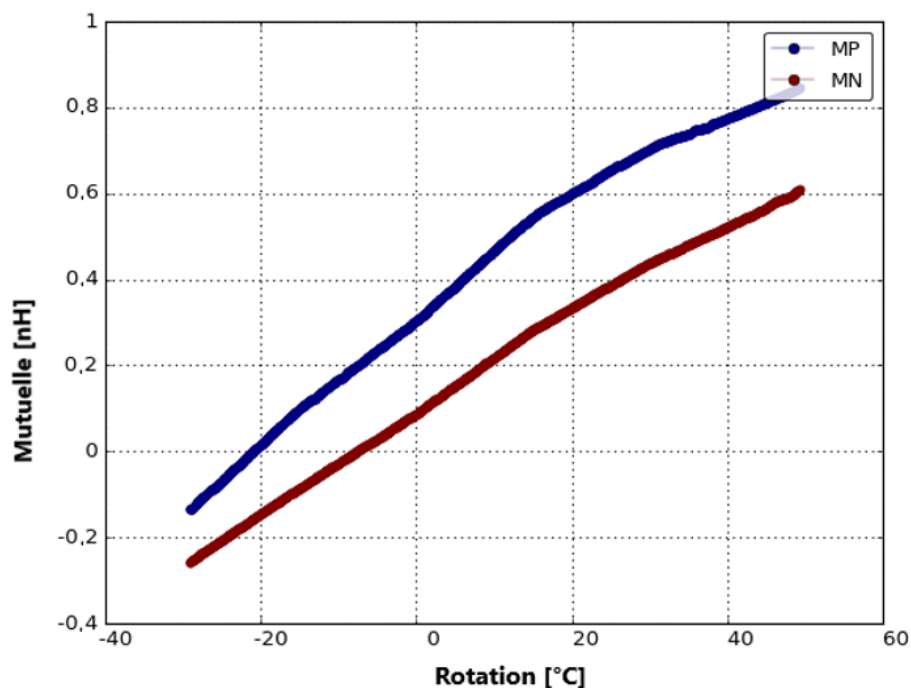


Figure 4.36 : Evolution des mutuelles inductances en fonction de la variable de rotation du tore.

Ces résultats de la figure 4.36, mettent en évidence la relation sinusoidale entre les mutuelles inductances et la rotation du tore. Afin de confirmer cette hypothèse, les études ultérieures sont réalisées sur 360°. Une variation plus marquée des bornes positives est également observée. Nous avons utilisé ces résultats pour envisager une étude d'influence des paramètres sur la valeur des mutuelles inductances notées MP et MN. La relation entre les différentes variables d'entrées et de sorties a été établie à l'aide du logiciel d'optimisation RSM développé par Alstom, permettant de mesurer une dépendance non paramétrique entre deux variables. Nous avons utilisé la corrélation de Spearman pour cette étude [CC10] car cette méthode permet de rendre compte du lien entre deux variables même quand celui-ci est non-affine. Il est important de noter que pour cette corrélation, plus la tendance du lien est monotone plus l'impact du paramètre aura du poids sur la

variable de sortie. En d'autres termes, le pourcentage d'influence de la variable sera significatif.

L'influence des paramètres de positionnements tels que la rotation du tore (Rotation), le positionnement latéral du tore (MovLateral) et la variation de distance entre le tore et les conducteurs mesurés (Eloignement) est présenté à la figure 4.37.

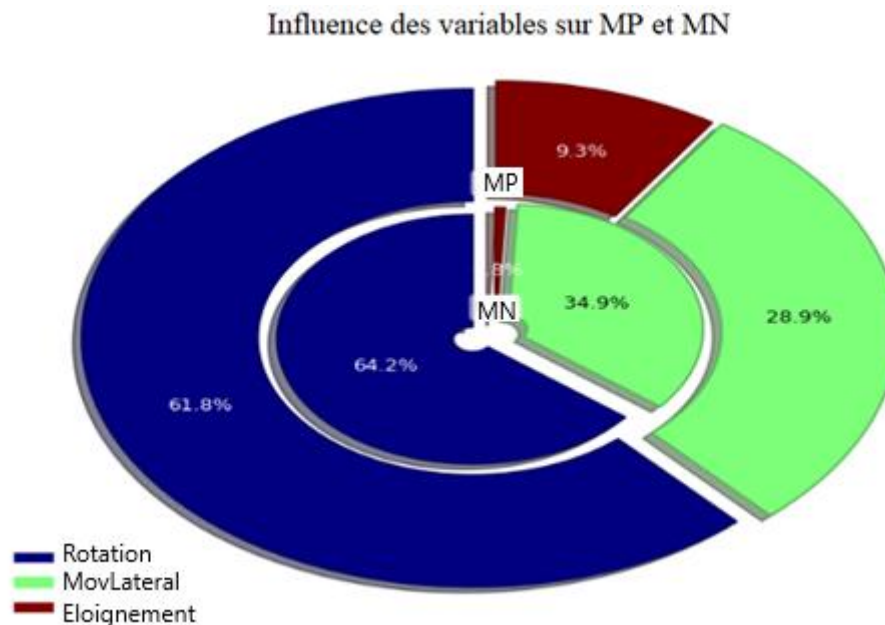


Figure 4.37 : Impact des variables sur l'évolution des mutuelles inductances.

Comme on peut le voir sur la figure 4.37, la rotation est le paramètre ayant la plus forte influence sur les mutuelles de sorties MP et MN. La variable qui représente la distance entre les conducteurs électriques et la bobine de Rogowski a une influence inférieure à 10% sur les mutuelles inductances calculées sur le tore. Par conséquent, le calcul d'optimisation de positionnement du tore se fera uniquement par le biais de la variable de rotation du tore (Rotation) et celle représentant la position latérale du tore (MovLatéral). Cette étude sera réalisée en couplant notre logiciel de simulation électromagnétique avec le logiciel d'optimisation RSM.

#### 4.5.2. Détermination de la position optimale des tores de Rogowski

Dans cette partie nous verrons la méthode d'optimisation de position qui a été développée pour la mesure de court-circuit avec les tores de Rogowski. L'objectif de l'optimisation est de trouver une position où la mutuelle inductance des bornes positives est égale à l'inverse de la mutuelle inductance des bornes négatives,  $MP = -MN$ . Lors d'un court-circuit, le courant traverse les bornes positives de haut en bas et les bornes négatives de bas en haut. Par conséquent, la mutuelle inductance de ces connectiques sur le tore de Rogowski se calcule selon l'équation suivante :

Équation 4.9

$$M_{CC} = MP - MN$$

Avec  $M_{CC}$  la mutuelle inductance des connectiques de puissance traversées par le courant de court-circuit et reportés sur le tore de Rogowski.

L'inversion du signe des mutuelles permettrait de maximiser l'influence des connectiques lors du court-circuit et ainsi maximiser la mesure de tension du court-circuit devant la mesure de tension lors d'une commutation.

Le calcul permettant d'anticiper l'influence de la commutation haute sur le tore de Rogowski est décrit par l'équation 4.10.

Équation 4.10

$$M_{CommuteHaute} = MP - MPhase$$

Avec  $M_{CommuteHaute}$  la mutuelle inductance des connectiques de puissance traversées par le courant commuté sur l'étage du haut et  $M_{Phase}$  la mutuelle inductance des bornes de la phase.

Les bornes de phases se trouvent relativement éloignées de nos tores, par conséquent l'étude se concentre sur la recherche d'un positionnement permettant de maximiser  $M_{CC}$ .

Au vu des résultats de l'étude d'influence illustré dans la figure 4.37, nous avons décidé de fixer la distance d'éloignement à 2,5 mm de la connectique négative la plus proche. Pour localiser la zone d'optimisation optimale, nous avons effectué une première étude en fixant également la position latérale à 15 mm de la distance originelle. Les résultats de cette étude sont présentés en figure 4.38.

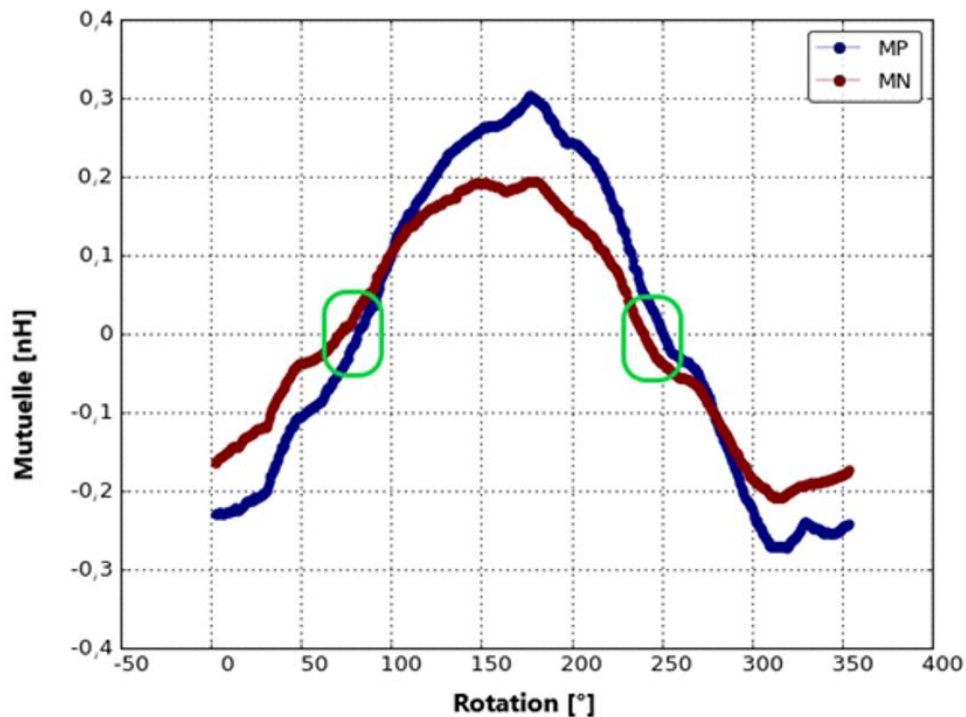


Figure 4.38 : Evolution des mutuelles inductances en fonction de l'angle de rotation du tore sur 360°.

Cette évolution s'apparente à une sinusoïde car les mutuelles inductances sont calculées en fonction de la rotation du tore sur 360°. Dans cette étude, on peut identifier des zones exploitables pour notre étude. En effet, les zones dans le rectangle vert de la figure 4.38 sont des zones pour lesquelles MP est environ égal à l'inverse de MN. Ces zones se situent autour d'une rotation de 60° et 240°. Nous allons affiner cette étude autour des 60° en incluant une variation du positionnement latéral du tore. Sur la figure 4.39, nous pouvons observer les résultats de l'étude pour une rotation comprise entre 55° et 65° ainsi qu'une position latérale comprise entre +14 mm et +20 mm par rapport au centre des connectiques (position initiale).

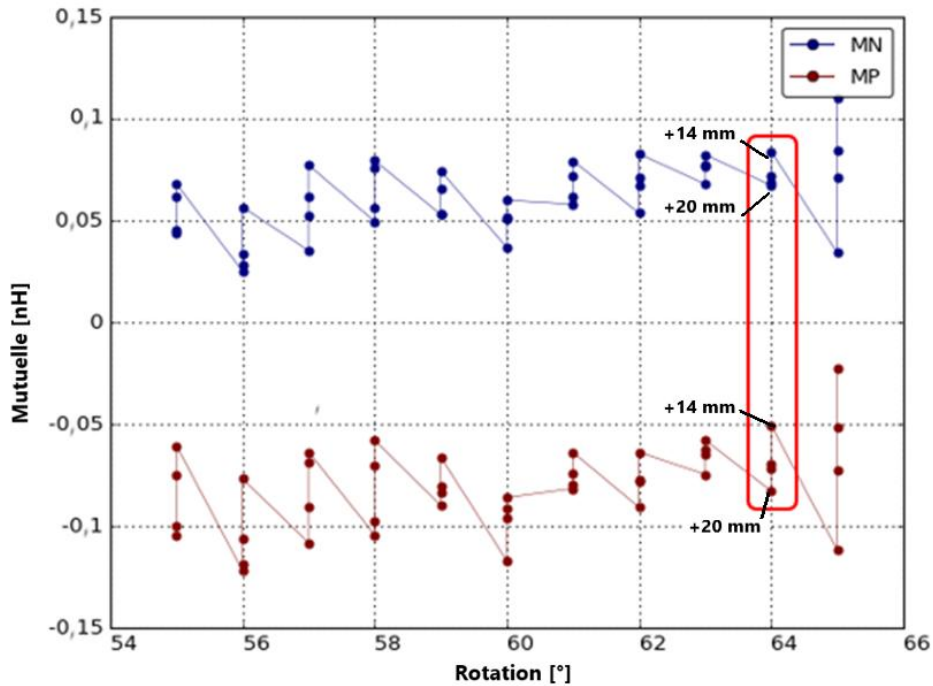


Figure 4.39 : Evolution des mutuelles inductances en fonction de la variable de rotation du tore et de la variable de position latérale du tore.

Les résultats de cette étude paramétrique nous donnent finalement le positionnement idéal dans notre contexte :

Une rotation de **64°** à **2,5 mm** des connectiques sur un positionnement latéral de **16 mm** de décalage vers la phase du module de puissance.

Pour rappel, les modules de puissance sont utilisés dans des coffres de traction ferroviaire afin de réaliser des fonctions comme la fonction onduleur. Pour réaliser cette fonction les modules de puissances MOSFET SiC LV100 sont reliés en parallèle par deux ou par trois, comme le montre la figure 4.5 au début de ce chapitre. Afin de prévoir le comportement des tores dans un environnement avec deux ou trois modules de puissance, des simulations électromagnétiques ont été réalisées avec l'outil ANSYS Q3D.

#### 4.5.3. Simulation de la mesure de court-circuit lorsque plusieurs modules de puissance sont connectés en parallèle

Afin de valider l'étude sur la position du tore, nous effectuerons des simulations avec un gradient de courant équivalent pour la phase de commutation et la phase de court-circuit. Ce courant passe de 0 A à 2000 A en 500 ns pour les deux phases. Dans un premier temps nous avons appliqué ce courant pour un seul module de puissance en court-circuit. Le schéma de fonctionnement de ce modèle est illustré à la figure 4.40.

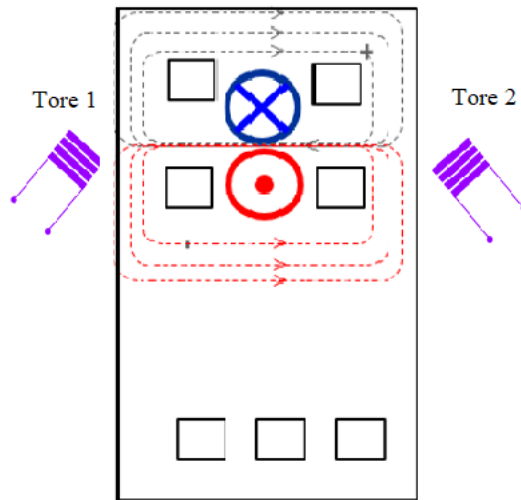


Figure 4.40 : Schéma de fonctionnement du module MOSFET SiC LV100 en court-circuit avec les deux tores de Rogowski.

Les deux tores sont positionnés de part et d'autre du module et nous avons calculé la tension obtenue aux bornes de ces deux tores lors du court-circuit en suivant l'équation 4.7 décrite au début de ce chapitre. Comme le montre le tableau 4.6, la tension obtenue aux bornes des deux tores est de  $-1,1$  V. La commutation haute d'un tel courant nous donne une tension de  $-0,6$  V aux bornes des tores de Rogowski.

Tableau 4.6 : Tensions mesurables aux bornes des tores.

		Module	
		Tore1 [V]	Tore2 [V]
Module	CC seul	$-1,1$ V	$-1,1$ V

Dans ce cas, grâce aux résultats des simulations, on peut affirmer que le tore devrait bien détecter un court-circuit lors de l'utilisation d'un seul module de puissance. La sensibilité du tore étant importante, notamment pour l'angle de rotation du tore, nous prévoyons des écarts entre ces résultats de simulations et les essais expérimentaux qui devront valider les tores et leurs positions. Ces écarts tiennent compte du fait que l'entièreté de l'environnement électrique n'a pas été pris en compte dans nos simulations, car cet environnement est complexe et surtout peut être amené à changer en fonction du train dans lequel il est installé.

Une autre raison est également liée à la sensibilité du tore de Rogowski par rapport à l'environnement extérieur de la boucle de mesure, qui est quasiment nulle. Le champ magnétique décroît en fonction du cube de la distance par rapport à la source, ce qui permet d'envisager l'hypothèse où les conducteurs relativement éloignés (par rapport à la distance

entre les tores et les connectiques mesurées) des tores ont peu d'influence sur la tension aux bornes des tores. Pour détecter la présence d'un court-circuit dans cette configuration, il faudrait mesurer le niveau de tension aux bornes des tores lors d'un essai en court-circuit et une commutation haute afin d'avoir le niveau de tension seuil à fixer. Dans le cas où l'environnement réel du module est proche de celui utilisé pour cette simulation (figure 4.40), on pourrait fixer ce seuil à 1 V. Cette méthode nous permet également d'estimer le fonctionnement des tores pour trois cas avec trois modules reliés en parallèle et pour deux autres cas comportant deux modules en parallèles. Afin d'illustrer ces cas d'utilisation, plusieurs schémas de fonctionnement sont proposés.

Les trois premiers cas décrits dans la figure 4.41 mettent en perspective l'utilisation de trois modules en parallèle avec le sens du courant les traversant et les champs magnétiques résultant de la circulation du courant.

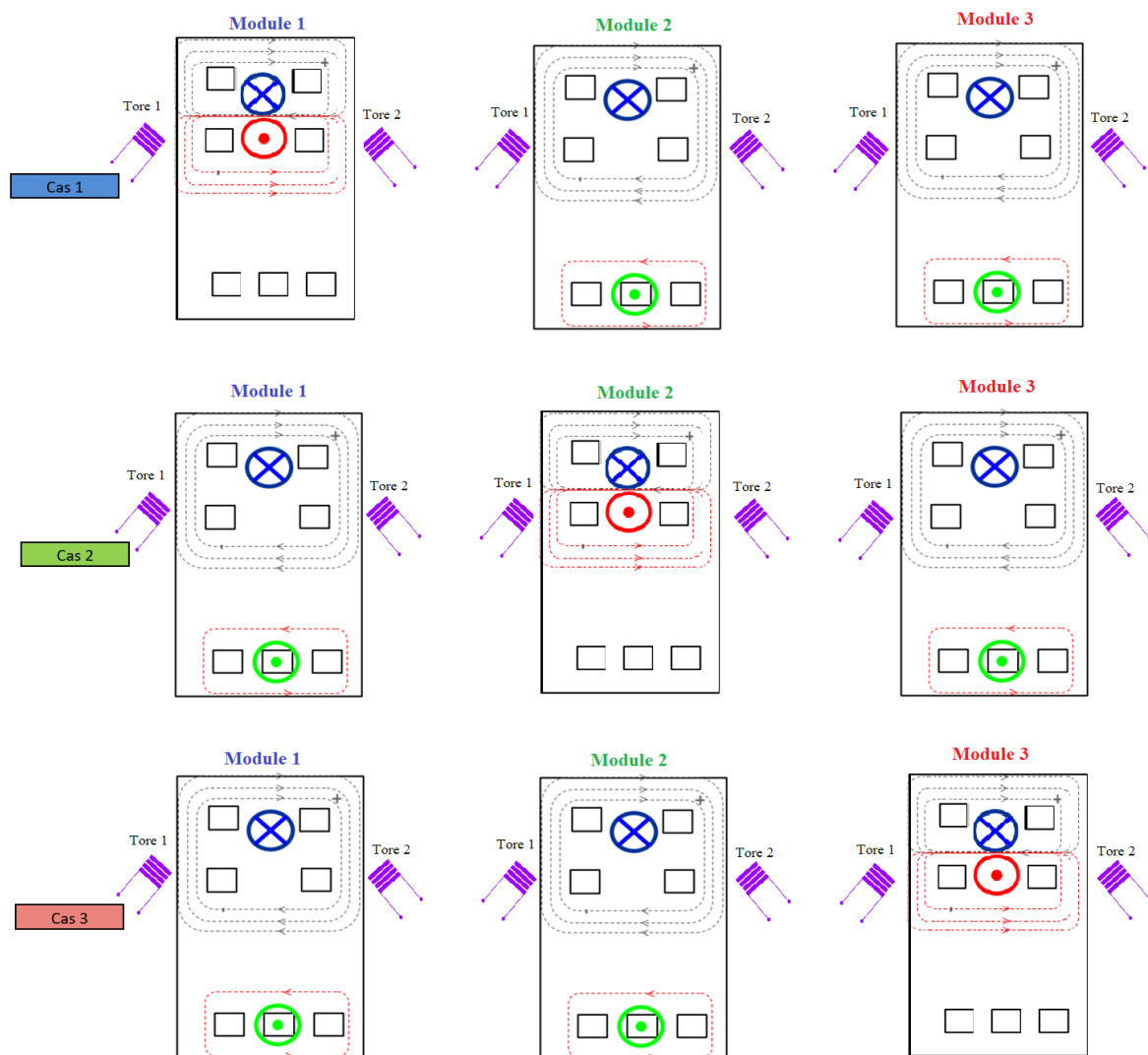


Figure 4.41 : Schéma de fonctionnement des différents cas où un module MOSFET SiC LV100 est en phase de court-circuit et les deux autres sont en phase de commutation haute.



Dans le premier cas, le module 1 est en court-circuit alors que les modules 2 et 3 sont en phase de commutation haute. Les tores des trois modules vont donc mesurer la dérivée des courants mis en jeu dans ce cas. L'objectif ici est que les tores du modules 1 puissent afficher une tension supérieure à la tension mesurée dans tous les autres tores. Le deuxième cas illustre également deux modules en phase de commutation haute lorsque le module 2 subit une phase de court-circuit. Le troisième et dernier cas est similaire aux deux premiers à la différence que, cette fois, la phase de court-circuit est réalisée sur le module 3. Les tensions calculées dans ces trois cas sont renseignées dans le tableau 4.7.

Tableau 4.7 : Tensions mesurables aux bornes des tores lorsque trois modules sont connectés en parallèle.

		Module 1		Module 2		Module 3	
		Tore1 [V]	Tore2 [V]	Tore1 [V]	Tore2 [V]	Tore1 [V]	Tore2 [V]
Cas 1	CC + commut	-0,9 V	-2,8 V	-2 V	0,2 V	-0,9 V	-0,5 V
Cas 2	CC + commut	-0,5 V	-2,1 V	-2,6 V	-2,5 V	-2,2 V	-0,4 V
Cas 3	CC + commut	-0,6 V	-0,8 V	-0,1 V	-1,8 V	-3,2 V	-0,8 V

Dans le cas 1, les tores mesurant la tension la plus haute sont ceux du module 1. Ce module étant celui en phase de court-circuit on peut en conclure que la détection de court-circuit fonctionne dans ce genre de configuration. Comme on peut le voir, les tores 1 des autres modules sont ceux ayant la tension la plus importante comparativement aux tores 2. Cela s'explique par la proximité avec le module en court-circuit mais également par un angle de rotation différent entre les tores 1 et 2. En effet, les tores sont orientés de  $60^\circ$  vers les bornes positives et négatives. Lorsqu'il y a un seul module le champ magnétique émane du centre, entre les deux tores. Par conséquent, les tores 1 et 2 vont générer une tension équivalente. Cependant, les champs magnétiques émanant des modules arrivent par la droite des tores et parcourent donc les tores de droite vers la gauche. L'angle avec lequel ces champs magnétiques traversent le tore 2 est différent pour le tore 1 donc les tensions obtenues aux bornes des deux tores sont différentes.

Le cas 2 est celui dont la sensibilité aux modules voisins est la plus importante car ce module est situé entre les deux autres. Comme on peut le voir dans le tableau 4.8, lorsque le module 2 est en court-circuit ce sont aux bornes des tores de ce module que l'on obtient les tensions les plus élevées. La configuration du cas 2 est donc compatible avec l'utilisation de ces tores de Rogowski.

Le cas 3 représente un court-circuit sur le module 3 lorsque les deux autres modules sont en phase de commutation haute. Comme le montre les résultats du cas 3, les tensions obtenues par les tores indiquent qu'il y a un court-circuit sur le module 3.

Théoriquement les tores développés pour cette étude devraient fonctionner pour une utilisation telle que celles illustrées dans les cas 1, 2 et 3. Pour détecter un court-circuit

lorsque l'on utilise trois modules branchés en parallèle dans le même contexte que l'étude, on pourrait fixer la tension de seuil de détection de court-circuit à 2,4 V.

Pour l'utilisation avec deux modules connectés en parallèle, les résultats attendus pour les deux derniers cas sont encourageants au vu des trois premiers cas. En effet, détecter un court-circuit dans un environnement avec moins de modules de puissance est plus aisé car l'environnement électromagnétique est moins pollué. Le cas 4, illustré dans la figure 4.42 correspond à la simulation d'un court-circuit sur le module 1 lorsque le module 2 est en phase de commutation haute.

Le cas 5 quant à lui correspond à la simulation d'un court-circuit sur le module 2 lorsque le module 1 est en train de commuter. Dans les deux cas les tores qui devraient être les plus perturbés par la commutation sont les tores situés entre les deux modules. A savoir le

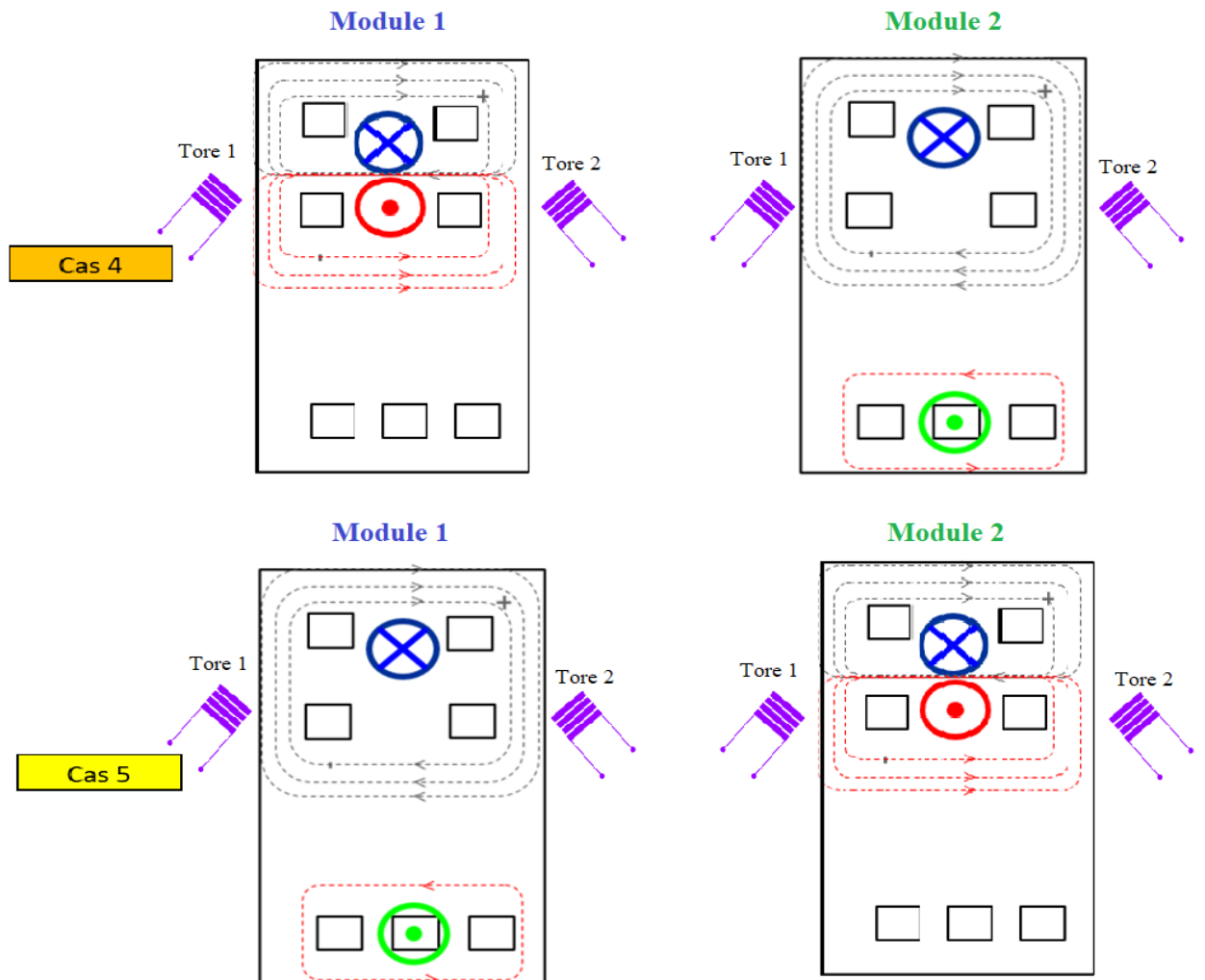


Figure 4.42 : Schéma de fonctionnement des différents cas où un module MOSFET SiC LV100 est en phase de court-circuit et l'autre est en phase de commutation haute.

tore 2 du module 1 et le tore 1 du module 2. Les résultats de simulation des cas 4 et 5 sont renseignés dans le tableau 4.8 ci-dessous.

Tableau 4.8 : Tensions mesurables aux bornes des tores lorsque deux modules sont connectés en parallèle.

		Module 1		Module 2	
Cas 4	CC + commut	-1 V	-2,8 V	-0,5 V	-0,4 V
Cas 5	CC + commut	-0,5 V	-0,6 V	-2,8 V	-0,9 V

Dans le cas 4, la tension obtenue par les tores du module 1 est supérieure à celle obtenue sur les tores du module 2. Par conséquent, ce cas de fonctionnement est théoriquement validé.

Pour le cas 5 on se place dans une situation similaire et on a donc des résultats analogues.

Dans un fonctionnement avec deux modules en parallèle et avec un environnement identique à celui des simulations, le tore de Rogowski peut détecter un court-circuit en plaçant une tension seuil de détection aux alentours des 2,5 V. De ce fait, lorsque que l'on détectera une tension supérieure à 2,5 V aux bornes d'un tore, alors nous saurons qu'il y a le début d'une phase de court-circuit et quel est le module concerné. Les méthodes de traitement des courts-circuits par la carte ne font pas partie de cette étude donc elles ne seront pas abordées dans ce chapitre. Toutefois, il existe dans la littérature plusieurs papiers traitant du sujet [CM18], [TB17], [AEA15], [PH19].

Cette étude de cas nous a permis de valider le fonctionnement du tore imbriqué dans la carte allumeur. En se basant sur cette étude, les tores imbriqués dans la carte allumeur seront présentés et testés selon les cas 4 et 5 dans la prochaine partie. Alstom mène actuellement un projet dans lequel il est nécessaire d'utiliser deux modules MOSFET SiC L100 connectés en parallèle, c'est pour cette raison que les essais ont été réalisés en priorité sur les cas 4 et 5.

#### 4.6. Essais de la carte développée avec les tores optimisés

Pour rappel, l'objet de cette étude est de développer un capteur de court-circuit imbriqué dans la carte allumeur et capable de détecter un courant de court-circuit en moins d'une microseconde. L'étude précédente a permis de déterminer un design de tore de Rogowski pouvant répondre à ces critères. Dans cette partie, nous allons présenter la carte allumeur dans laquelle se situent les deux tores de Rogowski, puis nous analyserons la performance des tores à l'aide des essais réalisés avec deux modules de puissance connectés en parallèle.

#### 4.6.1. Description de la carte électronique

Maintenant que nous avons validé la forme et le positionnement théorique du capteur de court-circuit, il est nécessaire de l'implémenter dans la carte allumeur. Cette carte allumeur, a été conçue par des ingénieurs électroniciens d'Alstom pour être utilisée spécialement avec des modules LV100. Dans la figure 4.43, on peut observer l'architecture de cette carte lorsqu'elle est montée sur un module de puissance MOSFET SiC LV100.

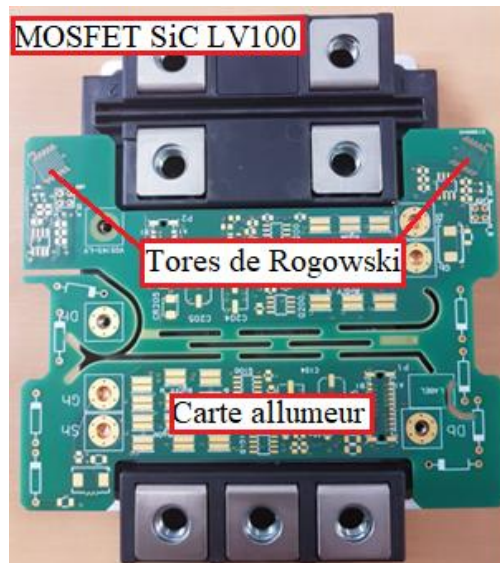


Figure 4.43 : Photo d'un module de puissance MOSFET SiC LV100 avec la carte allumeur montée dessus.

La carte se fixe au centre du module de puissance pour une meilleure tenue mécanique. La proximité entre les tores et l'électronique de la carte permet également de raccourcir le temps de traitement du signal lors d'une détection de court-circuit. On peut également voir les deux tores positionnés en haut de la carte, de part et d'autre des bornes négatives. La tension mesurée aux bornes des tores lors de la phase de court-circuit et lors de la phase de commutation nous permettra de valider le bon fonctionnement de la détection via ces nouveaux tores.

#### 4.6.2. Détail des essais en court-circuit

Les essais en court-circuit consistent en une série de tests en mono coup [AD16] avec des phases de court-circuit. La méthode de validation des modules de puissance mono coup utilisée au sein d'Alstom consiste à alimenter les modules avec la tension nominale et de charger une inductance ( $L_{charge}$ ) jusqu'à la valeur de courant nominale du module puis déclencher une commutation sur l'un des étages. Pour ces essais, nous avons testé la réponse des tores de Rogowski lors de leur utilisation avec deux modules de puissance

connectés en parallèle. Les cas testés sont donc les cas 4 et 5 illustrés en figure 4.42. Pour réaliser ces essais nous avons appliqué une tension d'alimentation  $V_{DS}$  de 2000 V pour la phase de commutation haute et 1000 V pour la phase de court-circuit. Le schéma explicatif du montage utilisé pour la phase de commutation haute est présenté en figure 4.44.

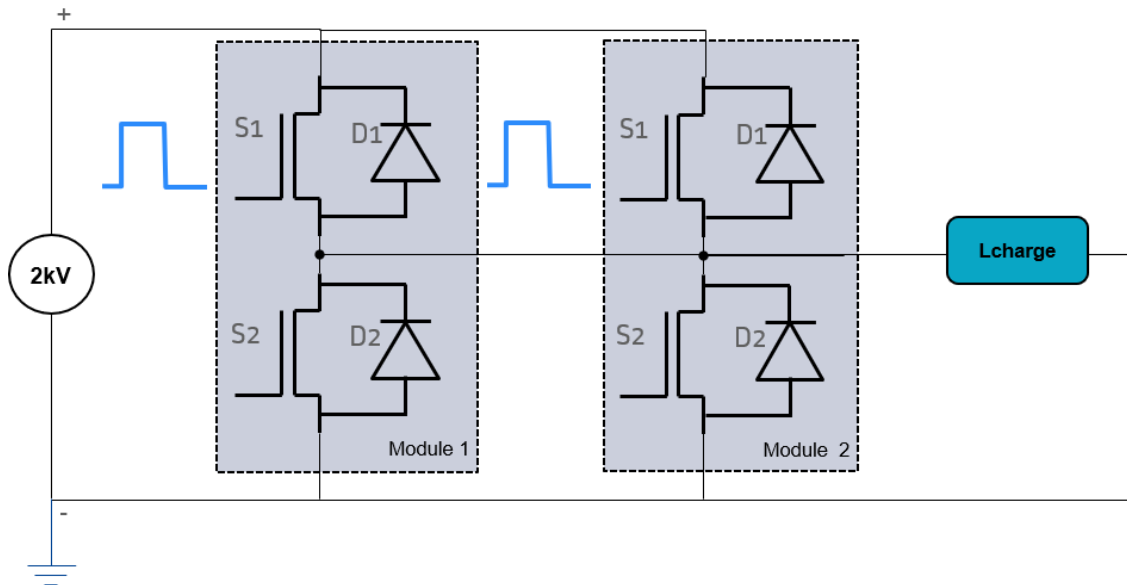


Figure 4.44 : Schéma présentant la phase de commutation haute pour deux MOSFET SiC LV100 câblés en parallèle.

Lors de cet essai, on fait commuter l'étage du haut noté S1 des deux modules afin d'alimenter l'inductance **Lcharge**. Les mesures de tension aux bornes des tores sont faites sur les tores du module 1. Par la suite, nous avons réalisé un court-circuit sur l'interrupteur du bas, S2, dans le module 1, afin de mesurer les tensions aux bornes des tores de ce module. Pour réaliser la phase de court-circuit nous avons alimenté l'étage S2 en appliquant une tension  $V_{GS}$  supérieure à la tension nominale de fermeture ( $>20$  V). Par conséquent, l'étage S2 du module 1 est fermé avec une résistance très faible lorsque l'on vient commuter les étages S1 des deux modules. Ce schéma de fonctionnement est présenté sur la figure 4.45.

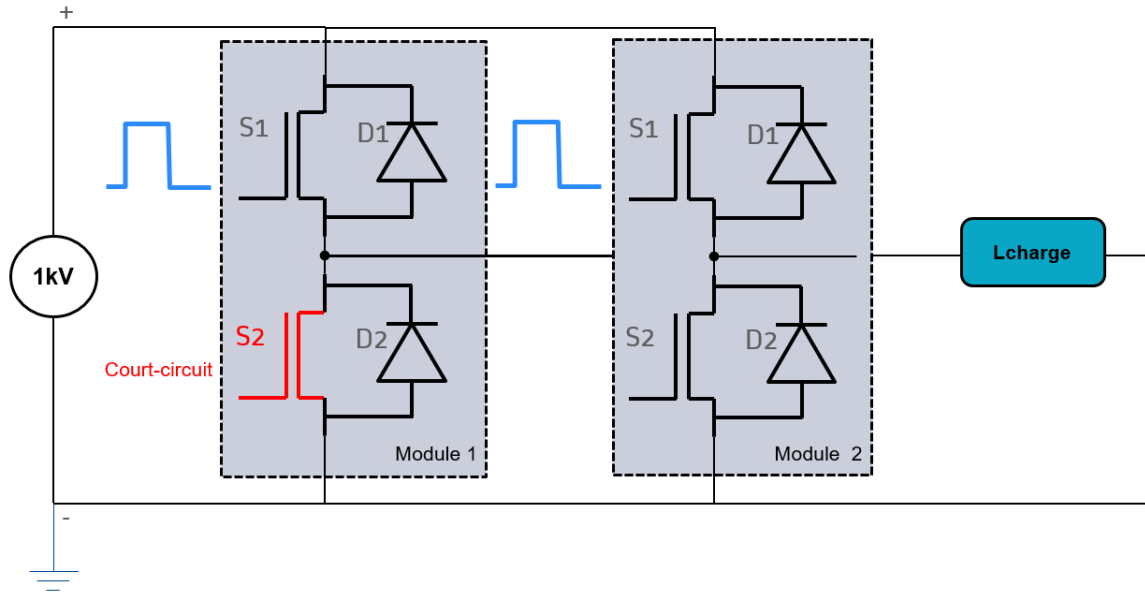


Figure 4.45 : Schéma présentant la phase de court-circuit du module 1 pour deux MOSFET SiC LV100 câblés en parallèle.

Dans cette configuration, le courant  $I_{CC}$  circule au travers des interrupteurs S1 puis directement dans l'interrupteur S2 du module 1. L'impédance des modules lorsqu'ils sont en conduction est très faible, ce qui a pour conséquence de faciliter le passage du courant entre les bornes positives et négatives des modules. Le courant  $I_{CC}$  doit être neutralisé le plus vite possible lors d'une phase de court-circuit car les modules de puissance MOSFET SiC voient leurs durées de vie diminuer fortement après avoir été exposés à des phases de court-circuit [DO14]. Afin de préserver les modules de puissance, nous avons réalisé les essais en court-circuit avec une tension d'alimentation de 1000 V.

#### 4.6.3. Résultat des essais

Dans un premier temps, nous avons réalisé les essais pour la commutation des étages du haut S1 de deux modules de puissance MOSFET SiC LV100. Ces résultats correspondent aux mesures réalisées sur le module 1 au niveau de l'étage S1 tel que décrit dans la figure 4.44.

Comme on peut le voir sur la figure 4.46 les modules ont commuté 1000 A (CH4) en 400 ns avec une tension  $V_{DS}$  de 2000 V (CH1).

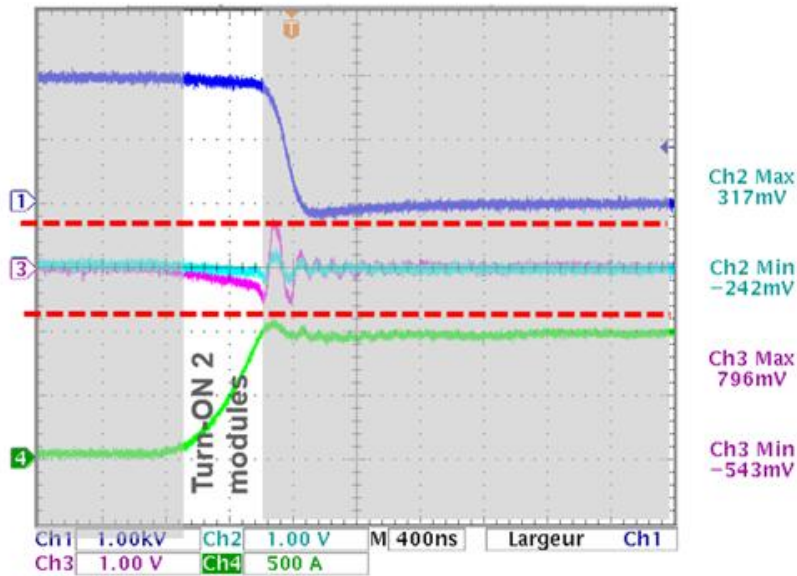


Figure 4.46 : Mesures de courant  $I_{DS}$ , tension  $V_{DS}$  et tension aux bornes des tores de Rogowski lors d'une phase de commutation haute.

Dans cet intervalle de temps, nous avons mesuré aux bornes des tores de Rogowski (CH2 et CH3) une variation de tension très faible. Nous avons mesuré une tension de 317 mV pour le tore 1 (CH2) et 796 mV pour le tore 2 (CH3) placé proche du deuxième module. D'après ces essais, on pourrait placer un seuil de tension entre 800 mV et 1 V comme seuil de détection de la présence d'un court-circuit sur le module.

Observons maintenant le temps de réponse de la tension mesurée aux bornes des tores pendant une phase de court-circuit. Dans la figure 4.47, on peut voir les résultats de mesures pour une configuration de court-circuit telle que décrite dans le cas 4 des figures 4.42 et 4.45. Dans la figure 4.47 a), on peut visualiser la mesure de courant  $I_{CC}$  (CH3) comparée au courant  $I_{DS}$  (CH4) mesuré lors de la commutation haute.

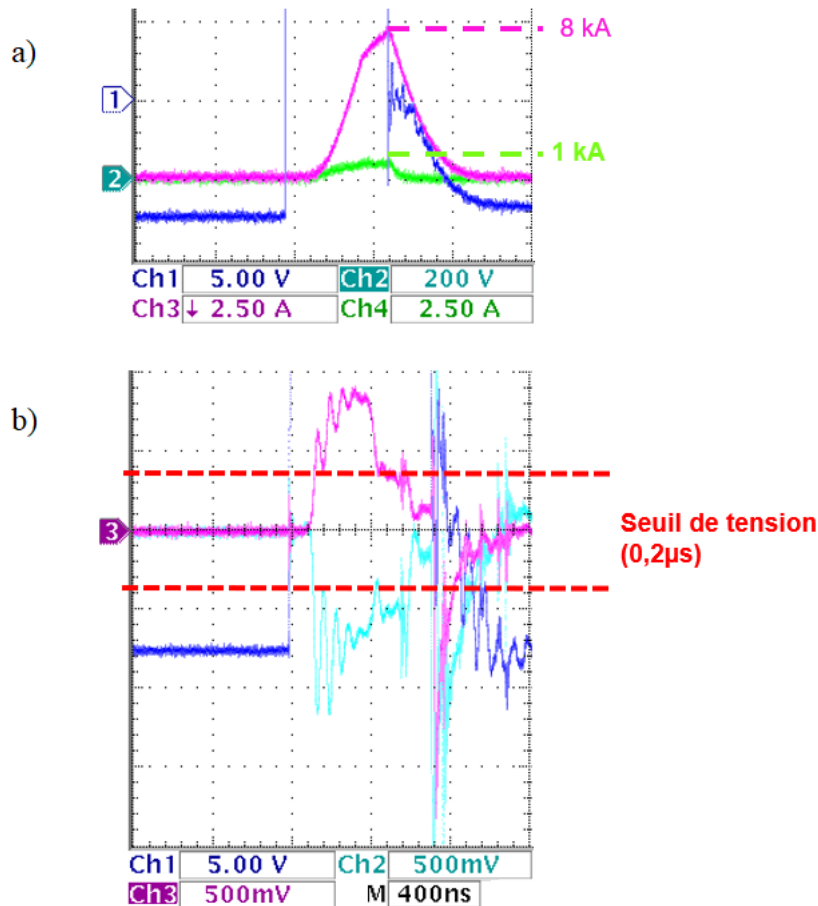


Figure 4.47 : a) Mesures de courant  $I_{DS}$ , tension  $V_{DS}$  et b) Mesures de tension aux bornes des tores de Rogowski lors d'une phase de court-circuit.

Le courant de court-circuit est huit fois plus important que le courant commuté, par conséquent le gradient de courant ( $di/dt$ ) moyen sur 400 ns est huit fois plus important que lors de la commutation. Pour rappel, lors de la phase de commutation haute la tension  $V_{DS}$  était de 2000 V alors que lors de la phase de court-circuit, cette même tension  $V_{DS}$  n'était plus que de 1000 V.

Sur la figure 4.47 b), on peut voir les tensions mesurées aux bornes des tores 1 (CH2) et 2 (CH3). Ces valeurs dépassent le seuil de tension en moins de 200 ns. Par conséquent, cette technologie permet de détecter une phase de court-circuit en moins de 200 ns lorsque deux modules fonctionnent en parallèle et permet également de diviser le courant de court-circuit par deux. Avec ces tores, il serait possible de couper le courant lors d'un court-circuit avant que la valeur de  $I_{CC}$  n'atteigne son seuil maximum. Dans notre cas, on aurait pu empêcher  $I_{CC}$  de dépasser les 4 kA. Le déploiement de ces tores pourrait ainsi augmenter la durée de vie des modules de puissance en diminuant l'impact des courts-circuits sur cette durée de vie.



#### 4.7. Conclusion et perspectives

Dans ce chapitre, nous avons abordé le développement d'un capteur de courant permettant de détecter un court-circuit sur des modules de puissance MOSFET SiC LV100 en moins de 200 ns.

Dans un premier temps, nous avons vu les différences que l'on pouvait observer entre différentes technologies lorsque l'on veut réaliser un capteur inductif de Rogowski. Ces techniques d'enroulement ont été testées sur cinq configurations correspondant à des cas de figure pouvant être rencontrés pendant l'utilisation des modules de puissance dans des coffres de traction. Ces études ont permis d'établir l'utilité des tores de Rogowski et le fait d'avoir le retour de bobinage passant au centre des spires composant le capteur.

Par la suite, nous avons utilisé la technologie avec retour par le centre pour comparer la performance de plusieurs tores ayant des méthodes d'enroulement différentes. Couplée aux études de champ magnétique réalisées avec ANSYS MAXWELL, nous avons présenté une cartographie des champs mis en jeu lors des phases de commutation et lors de la phase de court-circuit. Cela nous a permis de concevoir un tore optimisé pour capter le champ magnétique issu d'une phase de court-circuit.

Ce tore ne peut toutefois être utilisé pour détecter les courts-circuits de l'étage du haut et de celui du bas du fait d'un problème de masse pour la mesure de la carte allumeur. Afin de pallier ce problème, nous avons décidé de séparer ce tore en deux tores complémentaires, l'un relié à la masse du module pour détecter les courts-circuits lors de la commutation basse, et l'autre relié à un potentiel flottant pour mesurer les courts-circuits lors de la commutation haute.

Ces tores ont été testés dans différentes positions topologiques sur la carte allumeur du module. De cette étude, nous avons réalisé une étude statistique qui nous a permis d'établir l'importance de la rotation du tore et de son positionnement sur la longueur du module pour la mesure de court-circuit. Ensuite, nous avons validé le positionnement sur la carte allumeur tel que décrit dans la figure 4.43. Cette position a été testée par simulation dans plusieurs cas allant d'un seul module de puissance à trois modules reliés en parallèle.

Une fois le positionnement validé par simulation, la carte avec les deux tores de Rogowski imbriqués a été testée avec deux modules câblés en parallèle. Les résultats de ces essais nous ont permis de valider la capacité de ce tore à détecter une phase de court-circuit sur un module de puissance en moins de 200 ns.

Il reste néanmoins encore une étape importante dans le développement de ce tore. Il faudrait implémenter une fonction de protection du module qui permettrait de couper l'alimentation du module en court-circuit. Cette partie sera réalisée par les ingénieurs d'Alstom lors du développement du projet S2R (détaillé dans le chapitre 1) utilisant ces modules de puissance.

Le déploiement de cette technologie dans les modules de puissance MOSFET SiC LV100 permettrait de protéger les modules contre les courts-circuits pouvant être

rencontrés pendant leur utilisation. Si on veut déployer cette technologie dans des modules de puissance ayant une forme différente, il sera nécessaire de refaire une étude de positionnement des tores afin d'optimiser leur efficacité. En effet, l'environnement topologique des capteurs est l'élément dimensionnant l'efficacité de la mesure de courant de court-circuit. Cette étude a fait l'objet d'une demande de brevet au sein d'Alstom. Il faudra par la suite valider par des essais son bon fonctionnement dans une configuration où trois modules de puissance seraient reliés en parallèle.

Ce chapitre nous permet de bien mesurer l'importance des outils numériques dans des études d'optimisation. En effet, la modélisation par éléments finis utilisée avec ANSYS Q3D et MAXWELL a permis de prévoir finement par calcul les valeurs de tension mesurées par les tores lors de courts-circuits et de commutations des modules. L'outil d'optimisation RSM a également permis d'établir l'impact de certaines variables d'optimisation (méthode de Spearman). Avec l'aide de ces outils de simulation, il est possible de penser que, par la suite, on puisse établir un jumeau numérique des modules de puissance qui serait alimenté par les mesures de courants réalisées à l'aide des tores de Rogowski présentés dans cette étude. Ce jumeau numérique permettrait d'optimiser encore plus efficacement les calculs de durée de vie des composants et ainsi, il permettrait d'augmenter la fiabilité des coffres de traction dans le domaine du ferroviaire

## Références du chapitre 4

- [WR12] W. Rogowski and W. Steinhaus in "Die Messung der magnetischen Spannung", Archiv für Elektrotechnik, 1, Pt.4, pp.141-150, 1912.
- [PDR16] P. Diaz Reigosa, H. Luo, F. Iannuzzo and F. Blaabjerg, "Investigation on the short circuit safe operation area of SiC MOSFET power modules", IEEE Energy Conversion Congress and Exposition (ECCE), pp. 1-6, 2016. Doi: 10.1109/ECCE.2016.7855221.
- [AC14] A. Castellazzi, A. Fayyaz, L. Yang, M. Riccio and A. Irace, "Short-circuit robustness of SiC Power MOSFETs: Experimental analysis", IEEE 26<sup>th</sup> International Symposium on Power Semiconductor Devices & IC's (ISPSD), pp. 71-74, 2014. Doi: 10.1109/ISPSD.2014.6855978.
- [JM21] J.M. Larbaig, "Étude des contraintes électromagnétiques induites par les composants SiC d'une chaîne de conversion d'énergie en vue d'une optimisation pour des applications HF", Thèse en génie électrique, Université de Pau et des Pays de l'Adour, 2021. Français. <NNT : 2021PAUU3007>. <tel03263864>
- [JY17] J. Yamada, E. Thai, "SiC Power Modules for a Wide Application Range", Bodo's Power Systems, p20-27, Sept. 2017.
- [JF15] J. Fabre, P. Ladoux and M. Piton, "Characterization and Implementation of Dual-SiC MOSFET Modules for Future Use in Traction Converters", in IEEE Transactions on Power Electronics, Volume 30, no. 8, pp. 4079-4090, Aug. 2015. Doi: 10.1109/TPEL.2014.2352863.
- [CC10] C. Croux & C. Dehon, "Influence functions of the Spearman and Kendall correlation measures", Statistical Methods & Applications, Springer; Società Italiana di Statistica, Volume 19(4), pp. 497-515, November 2010. Doi: 10.1007/s10260-010-0142-z
- [CM18] S. Mocevic and al., "Phase Current Sensor and Short-Circuit Detection based on Rogowski Coils Integrated on Gate Driver for 1.2 kV SiC MOSFET Half-Bridge Module", IEEE Energy Conversion Congress and Exposition (ECCE), 2018, pp. 393-400, 2018. Doi: 10.1109/ECCE.2018.8558403.
- [TB17] T. Bertelshofer, A. März and M. Bakran, "A temperature compensated overcurrent and short-circuit detection method for SiC MOSFET modules", 19th

European Conference on Power Electronics and Applications (EPE'17 ECCE Europe), pp. P.1-P.10, 2017. Doi: 10.23919/EPE17ECCEEurope.2017.8099216.

- [AEA15] A. E. Awwad and S. Dieckerhoff, "Short-circuit evaluation and overcurrent protection for SiC power MOSFETs," 17th European Conference on Power Electronics and Applications (EPE'15 ECCE-Europe), pp. 1-9, 2015. Doi: 10.1109/EPE.2015.7311701.
- [PH19] P. Hofstetter and M. Bakran, "The Two-Dimensional Short-Circuit Detection Protection For SiC MOSFETs in Urban Rail Transit Application," in IEEE Transactions on Power Electronics, vol. 35, no. 6, pp. 5692-5701, June 2020. Doi: 10.1109/TPEL.2019.2950966.
- [AD16] A. Lale, N. Videau, A. Bourennane, F. Richardeau, E. Sarraute, et al., "Puces multipôles compactes à RC-IGBT pour l'intégration fractionnée et optimale de cellules de commutation", Symposium de Génie Electrique, Grenoble, France, 2016. <hal-01361635>.
- [DO14] D. Othman, "Etude de la robustesse de transistors MOSFET SiC pour des applications aéronautiques.", Journées JCGE'2014 - SEEDS, Saint-Louis, France, Juin 2014. <hal-01083936>.







# Conclusion générale et perspectives

Dans le contexte actuel de la crise climatique que nous traversons, la décarbonisation des transports de personnes semble être un enjeu important pour la création d'un modèle de société soutenable pour tout un chacun. Des projets de recherche tels que le projet Shift2Rail, financé par l'Union Européenne (UE), ont pour objectif d'harmoniser le ferroviaire au niveau européen et ainsi, à terme, de proposer un mode de transport plus propre et alternatif à l'automobile et à l'avion.

Au travers de cette thèse, nous avons tenté d'apporter, à notre échelle, notre contribution à cette transition écologique en proposant des améliorations de la méthode de conception numérique autour des composants MOSFET SiC qui sont prometteurs en termes de réduction de la consommation d'énergie dédiée au transport des personnes. Cette technologie repose tout de même sur l'utilisation de métaux dont l'extraction reste très polluante. Afin de limiter cet impact et également d'assurer la qualité des services de transports, il est important d'augmenter la durée de vie des MOSFET SiC. Pour ce faire, nous avons cherché à développer une méthodologie de simulation permettant d'anticiper l'impact des courts-circuits sur ces composants lorsqu'ils seront implémentés dans la chaîne de traction ferroviaire. Comme explicité dans ce mémoire, le courant de court-circuit  $I_{CC}$  a une influence critique sur la durée de vie du composant. La conception numérique permet d'optimiser l'environnement électrique des modules de puissance MOSFET SiC en vue de limiter ce courant lors de l'utilisation commerciale. Nous avons également tenté de développer une méthode de détection de la phase de court-circuit permettant de protéger le composant le plus rapidement possible, et ainsi de diviser par deux le niveau de courant généré lors de cette phase.

Dans un premier temps, nous avons commencé par aborder la chaîne de traction ferroviaire dans ses généralités, plus particulièrement sur l'histoire de la traction électrique en Europe. Cela nous a permis de mettre en évidence l'utilisation de la chaîne de traction à conversion d'énergie électrique, avec une alimentation externe via la caténaire et une alimentation interne via les piles à hydrogène.

Ensuite, nous avons abordé le fonctionnement des modules de puissance MOSFET SiC dans cette chaîne de traction. Puis, nous avons parlé des différents types de dégradations auxquels sont soumis les semi-conducteurs, plus particulièrement les dégradations d'origines thermoélectriques avec la délamination des brasures et des connectiques, ainsi que les arrachements de fils de bondings. Ces dégradations étant liées à différents phénomènes soumis aux lois de plusieurs physiques (électrique, thermique, mécanique, électromagnétique, etc...), nous avons vu des méthodes de simulation



numérique basées sur la résolution par éléments finis. Ces phénomènes étant complexes, il existe plusieurs méthodes de couplage multiphysique que nous avons abordées.

Dans un second temps, nous avons développé un modèle comportemental analytique d'une puce MOSFET SiC en vue de l'adapter, par la suite, à un module de puissance composé de plusieurs puces connectées en parallèle. Ce modèle nous a permis de rendre compte du comportement thermoélectrique de la puce à l'aide de la mise en place des équations comportementales associées et d'un modèle de Cauer dédié. Ces équations ont été extraites de données fournies par le fabricant et d'essais complémentaires à l'aide d'outils numériques tels que : un algorithme génétique et la méthode des moindres carrés. Ce modèle permet de simuler le comportement du courant lors d'une phase de court-circuit. La comparaison aux essais réalisés au laboratoire du SIAME a montré un bon niveau de fiabilité. Cette méthode de simulation présente également l'avantage d'être résolue en quelques secondes. Néanmoins, plusieurs questions concernant la répartition de la température dans les différentes couches de la puce subsistent encore à ce jour. En effet, il sera intéressant d'établir un lien entre la température des différentes couches et les paramètres thermo-dépendants associés.

Par la suite, nous avons tenté d'aborder la prise en compte de la délamination de brasure et de l'arrachement des fils de bondings à l'aide du couplage du modèle comportemental et d'une simulation électromagnétique 3D basée sur la résolution par éléments finis. Ces résultats ont mis en évidence une influence de la dégradation sur la forme du courant de  $I_{CC}$  simulé. Il sera intéressant d'approfondir ce sujet afin d'appréhender finement ces phénomènes de dégradation.

Pour donner suite à ces travaux, nous avons utilisé le modèle comportemental précédemment déterminé pour simuler le courant de court-circuit d'un module de puissance MOSFET SiC. Pour ce faire, nous avons connecté en parallèle les modèles comportementaux de puces au modèle 3D du module de puissance étudié. Avec la même méthode, nous avons lié notre modèle à un jeu de barres utilisé dans la chaîne de traction ferroviaire pour connecter les modules de puissance en parallèle.

Le courant de  $I_{CC}$  a été, par la suite, comparé au courant mesuré lors d'essais réalisés à Alstom par l'équipe de validation des composants. Ceci a montré de bons résultats de corrélation.

Puis, nous avons réalisé une étude de sensibilité des différents paramètres sur le courant de court-circuit. Ces résultats ont permis de mettre en évidence le lien entre les inductances des connectiques de puissance et la forme du courant, ainsi que la sensibilité du modèle avec le modèle de Cauer permettant de rendre compte de la température des puces. A l'aide de ces modèles, nous sommes désormais capables de modéliser finement la répartition du courant  $I_{CC}$  dans le module de puissance et ainsi pouvoir valider numériquement la phase de court-circuit. Nous sommes également capables d'optimiser la forme des jeux de barres afin de limiter le niveau de courant  $I_{CC}$  que pourrait subir le

composant. Il sera intéressant d'approfondir la méthodologie pour pouvoir l'étendre à d'autres composants du même type afin de valider numériquement le comportement en court-circuit de tous les composants dès la phase de conception de la chaîne de traction ferroviaire.

Puis, nous avons proposé une étude de faisabilité pour tenter de rendre compte de la répartition de courant en fonction de la délamination des brasures et de l'arrachement des fils de bondings dans le module de puissance. L'évolution géométrique engendrée par la déformation thermoplastique des matériaux composant un module reste à appréhender au travers de futurs travaux sur la simulation thermomécanique des composants.

Néanmoins, cette méthodologie semble prometteuse quant à la création d'un jumeau numérique des modules de puissance MOSFET SiC. En effet, couplée à des mesures en temps réel, ce modèle pourrait être utilisé dans des études de durée de vie du composant basées sur le comptage de cyclages thermiques de type RainFlow.

Finalement, nous avons déployé nos outils de simulation numérique dans le but de développer un capteur de variation du courant, fonctionnant sur le principe du tore de Rogowski, intégré directement dans le module, et capable de détecter une phase de court-circuit en moins de 2  $\mu$ s. Pour ce faire, nous avons établi des études comparatives de différents prototypes basées sur leurs performances dans différentes configurations correspondant à l'environnement réel du tore. À la suite de cette étude, nous avons effectué une étude de sensibilité du prototype sélectionné sur les performances du capteur en fonction de son évolution géométrique.

A l'aide d'un outil de simulation électromagnétique, nous avons également établi la cartographie des champs magnétiques mis en jeu lors d'une phase de court-circuit et lors d'une phase de commutation du composant. Cette cartographie a été utilisée pour mettre en évidence l'importance du positionnement du capteur pour la distinction de ces différentes phases.

Une étude d'optimisation nous a permis, par la suite, de déterminer l'emplacement théorique optimal du futur capteur afin de l'implémenter dans la carte allumeur dédiée. Cette carte est dotée de deux tores de Rogowski et a été développée par l'équipe de conception des cartes d'Alstom. Nous avons installé ces cartes sur deux modules de puissance connectés en parallèle. Avec ces modules, nous avons réalisé des essais en court-circuit pour valider l'efficacité du capteur. Les mesures nous ont permis d'observer une tension aux bornes des tores qui permettrait de détecter une phase de court-circuit en 200 ns et ainsi diviser le courant par deux lors de cette phase.

Afin de protéger les composants, il reste tout de même à établir une fonction de traitement du signal dans la carte allumeur permettant de couper l'alimentation en cas de détection d'une phase de court-circuit. Toutefois, les résultats de cette étude ont permis de faire la demande de plusieurs brevets liés au capteur développé mais également de participer à un concours d'innovation interne à la compagnie Alstom.

L'ensemble de ces travaux et l'approche dite "multiphysique" autour des problématiques de conception optimisée de modules de puissance électrique pour les besoins des utilisateurs, transport, communications, électronique portable et embarquée ont eu, en tout cas, la volonté d'apporter une contribution et quelques pistes innovantes pour participer à la transition écologique et aux enjeux de changements technologiques qu'elle nous force à considérer.

## Résumé de la thèse :

Dans le contexte actuel, l'industrie ferroviaire tente de concevoir des systèmes de transport en commun basés sur une consommation d'énergie de plus en plus réduite et de plus en plus propre. Le déploiement des modules de puissance à base de carbure de silicium (MOSFET SiC) dans les convertisseurs permet une économie d'énergie pouvant aller jusqu'à 50% en limitant les pertes en commutation. Dans le même temps, l'industrie ferroviaire tend à développer des méthodes de validation par simulation dans les phases de conception. L'objectif de cette thèse est de développer une méthodologie de simulation multiphysique permettant de simuler finement le comportement d'un MOSFET SiC lors d'une phase de court-circuit ainsi que ses conséquences en termes de fiabilité. Le court-circuit est un phénomène complexe qui peut être critique pour la durée de vie des modules de puissance MOSFET SiC. Par conséquent, nous avons appréhendé le phénomène en développant une méthode permettant de prévoir la répartition et la forme du courant lors d'une phase de court-circuit ainsi que le champ magnétique généré lors de cette phase. Dans un premier temps, une méthodologie de simulation de la puce MOSFET SiC basée sur un schéma comportemental et un modèle de Cauer a été développée. Les paramètres du modèle ont été remplacés par des équations thermo-dépendantes déterminées à l'aide d'un algorithme génétique ainsi que de la méthode des moindres carrés. Par conséquent, le temps de résolution du calcul est très court, ce qui a permis d'adapter cette méthodologie à un module de puissance MOSFET SiC complet et connecté à des jeux de barres. Cette méthode repose sur le couplage entre le modèle comportemental de puce et les modèles 3D issus de simulations électromagnétiques basées sur la résolution par éléments finis. Le couplage a permis de corrélérer les valeurs de courant de court-circuit mesurées avec celles simulées. Par la suite, une étude de sensibilité du courant de court-circuit en fonction des inductances du circuit électrique et de l'inertie thermique du composant a été réalisée pour mieux appréhender le phénomène. Les résultats ont permis de démontrer que la conception numérique permet d'optimiser l'environnement électrique des modules de puissance MOSFET SiC en vue de limiter ce courant lors de l'utilisation commerciale. Cette méthodologie peut être également utilisée comme donnée d'entrée dans un calcul de durée de vie du composant ou pour réaliser un jumeau numérique du module de puissance. Nous avons donc démontré la faisabilité d'une méthodologie de simulations multiphysiques permettant de modéliser les déformations thermomécaniques dues à des phases de court-circuit. Par la suite, à l'aide des outils de simulation numérique, nous avons développé une méthode de détection de la phase de court-circuit permettant de protéger le composant le plus rapidement possible. Le tore de Rogowski développé avec cette méthode a permis de diviser par deux le niveau de courant généré lors de la phase de court-circuit.

# Abstract of the thesis :

In the current context, the railway industry is trying to design mass transit systems based on increasingly lower and cleaner energy consumption. The deployment of silicon carbide-based power modules (SiC MOSFETs) in converters allows energy savings of up to 50% by limiting switching losses. At the same time, the railway industry tends to develop validation methods by simulation in the design phases. The objective of this thesis is to develop a multiphysics simulation methodology to simulate the behavior of a SiC MOSFET during a short-circuit phase and its consequences in terms of reliability. Short-circuit is a complex phenomenon that can be critical for the lifetime of SiC MOSFET power modules. Therefore, we have addressed the phenomenon by developing a method to predict the current distribution and shape during a short-circuit phase as well as the magnetic field generated during this phase. First, a simulation methodology of the SiC MOSFET chip based on a behavioral scheme and a Cauer model has been developed. The parameters of the model were replaced by thermo-dependent equations determined using a genetic algorithm and the least squares method. As a result, the solution time of the calculation is very short, which made it possible to adapt this methodology to a complete SiC MOSFET power module connected to busbars. This method is based on the coupling between the chip behavioral model and the 3D models from electromagnetic simulations based on finite element solving. The coupling allowed to correlate the measured short-circuit current values with the simulated ones. Subsequently, a sensitivity study of the short-circuit current as a function of the inductances of the electrical circuit and the thermal inertia of the component was performed to better understand the phenomenon. The results showed that the numerical design allows to optimize the electrical environment of the SiC MOSFET power modules in order to limit this current during commercial use. This methodology can also be used as an input in a component lifetime calculation or to realize a digital twin of the power module. We have therefore demonstrated the feasibility of a multiphysics simulation methodology to model the thermomechanical deformations due to short-circuit phases. Then, with the help of numerical simulation tools, we have developed a method to detect the short-circuit phase in order to protect the component as soon as possible. The Rogowski coil developed with this method allowed to divide by two the level of current generated during the short-circuit phase.

