



HAL
open science

Conception, fabrication et caractérisation de cellules photovoltaïques multijonctions à contacts en vias traversants

Mathieu de Lafontaine

► **To cite this version:**

Mathieu de Lafontaine. Conception, fabrication et caractérisation de cellules photovoltaïques multijonctions à contacts en vias traversants. Micro et nanotechnologies/Microélectronique. Université Grenoble Alpes [2020-..]; Université de Sherbrooke (Québec, Canada), 2021. Français. NNT : 2021GRALT037. tel-03405216v1

HAL Id: tel-03405216

<https://theses.hal.science/tel-03405216v1>

Submitted on 27 Oct 2021 (v1), last revised 10 Feb 2022 (v2)

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ GRENOBLE ALPES

Spécialité : NANO ELECTRONIQUE ET NANO TECHNOLOGIES

Arrêté ministériel : 25 mai 2016

Présentée par

Mathieu DE LAFONTAINE

Thèse dirigée par **Erwine PARGON**
et codirigée par **Maxime DARNON**, Chargé de Recherche -
Professeur Associé, Université Grenoble Alpes

préparée au sein du **Laboratoire Laboratoire des Technologies
de la Microélectronique**
dans l'**École Doctorale Electronique, Electrotechnique,
Automatique, Traitement du Signal (EEATS)**

Conception, fabrication et caractérisation de cellules photovoltaïques multijonctions à contacts en vias traversants

Design, fabrication and characterization of multijunction solar cells with through cell via contacts

Thèse soutenue publiquement le **18 juin 2021**,
devant le jury composé de :

Madame Erwine PARGON

DIRECTEUR DE RECHERCHE, CNRS DELEGATION ALPES, Co-
directrice de thèse

Monsieur Thomas TILLOCHER

MAITRE DE CONFERENCE HDR, UNIVERSITE D'ORLEANS,
Rapporteur

Monsieur Dominique DROUIN

PROFESSEUR, Université de Sherbrooke, Examineur

Monsieur Stéphane COLLIN

DIRECTEUR DE RECHERCHE, CNRS DELEGATION ILE-DE-FRANCE
SUD, Président

Monsieur Maxime DARNON

PROFESSEUR, Université de Sherbrooke, Co-directeur de thèse



UNIVERSITÉ DE SHERBROOKE
Faculté de génie
Département de génie électrique et de génie informatique
UNIVERSITÉ GRENOBLE ALPES
École doctorale électronique, électrotechnique,
automatique & traitement du signal

Conception, fabrication et caractérisation de
cellules photovoltaïques multijonctions à
contacts en vias traversant

Thèse de doctorat
Spécialité : génie électrique

Mathieu DE LAFONTAINE

Sherbrooke (Québec) Canada

Mars 2021

MEMBRES DU JURY

Vincent AIMEZ

Directeur

Erwine PARGON

Codirectrice

Maxime DARNON

Codirecteur

Simon FAFARD

Codirecteur

Abdelatif JAOUAD

Évaluateur

Dominique DROUIN

Évaluateur

Stéphane COLLIN

Évaluateur

Thomas TILLOCHER

Évaluateur

RÉSUMÉ

Le photovoltaïque à concentration consiste à convertir l'irradiance solaire, concentrée avec des lentilles ou des miroirs, en électricité grâce à des cellules photovoltaïques ayant une grande efficacité. Au cours des dernières années, il y a eu une amélioration substantielle de l'efficacité de conversion des cellules photovoltaïques multijonctions. Certaines limitations empêchent toutefois d'obtenir une meilleure efficacité à hautes concentrations. Des pertes par effet Joule causées par les grandes densités de courant et un ombrage excessif causé par la métallisation en face avant du dispositif limitent la possibilité d'obtenir une meilleure efficacité à haute concentration et limitent le rendement en puissance par gaufre. Des cellules photovoltaïques multijonctions à contacts en vias traversant pourraient apporter une solution à ces deux limitations. La stratégie consiste à transférer le contact face avant en face arrière grâce à des vias isolés et métallisés. La thèse présentée dans ce document porte sur la conception, la fabrication et la caractérisation de cellules photovoltaïques multijonctions à contacts en vias traversant.

Mots-clés : photovoltaïque concentré, cellule photovoltaïque multijonction, via, *through cell via contacts*, gravure plasma, hétérostructures III-V/Ge

ABSTRACT

Conception, fabrication and characterisation of back contact multijunction solar cells

Concentrated photovoltaics consist in converting the solar irradiance, concentrated with lenses or mirrors, into electricity with highly efficient solar cells. Over the past years, there has been some improvements in the solar cell conversion efficiency for concentrated photovoltaics. However, some limitations prevent reaching higher efficiencies at high concentration. Resistive losses due to the high current density and excessive shading caused by the metallization on the front side prevent the possibility of reaching higher efficiency and the power yield per wafer. Through cell via contacts multijunction solar cells could provide a solution to those two limitations. The concept consists in transferring the front side contact towards the back side of the device by using isolated and metallized vias. The proposed project consists in the conception, the fabrication and the characterisation of through cell via contacts multijunction solar cells.

Keywords: Concentrated photovoltaics, multijunction solar cell, via through cell via contacts, plasma etching, III-V/Ge heterostructures

REMERCIEMENTS

Cette thèse n'aurait pas pu être réalisée sans la contribution et l'apport de plusieurs personnes avec qui j'ai eu le privilège de travailler durant ces dernières années.

Je tiens tout d'abord à exprimer ma gratitude envers ma codirectrice et mes codirecteurs Erwine Pargon, Maxime Darnon, Simon Fafard et Vincent Aimez. Je remercie premièrement Maxime Darnon pour ses précieux conseils, sa constante disponibilité et tout le temps qu'il a investi à écrire des lettres de recommandation et à réviser mes articles et mes présentations. Son dynamisme inflexible, son caractère pragmatique et son optimisme éternel et contagieux ont certainement joué un rôle clé dans le succès de ce projet et m'ont assurément servi comme modèle. Finalement, son sens de l'humour incomparable et sa pédagogie ont indéniablement contribué à mon expérience au doctorat qui ne peut être plus positive. Je remercie sincèrement Erwine Pargon pour sa confiance en moi pour avoir accepté de m'encadrer malgré le fait que j'étais un jeune doctorant inconnu (pire encore : québécois!). Sa rigueur indéfectible, son caractère proactif, sa franchise impitoyable et son dévouement à la recherche ont indéniablement propulsé ma maturité scientifique à un niveau qui était inimaginable au début de ma thèse et ses qualités m'ont certainement servies comme modèle. Je souhaiterais aussi remercier Simon Fafard pour avoir renouvelé sa confiance en moi au doctorat. Ses judicieuses recommandations et ses commentaires clairvoyants furent d'une importance capitale dans la réalisation de ce projet. Sa grande expérience dans le domaine m'a permis d'améliorer et d'élargir ma vision par rapport à tous mes travaux. Je souhaiterais aussi exprimer ma reconnaissance à Vincent Aimez pour avoir renouvelé sa confiance en moi au doctorat. Je le remercie pour toutes les fructueuses discussions qu'il a su placer dans son agenda probablement constamment surchargé. Sa vision passionnée, combinée avec son optimisme surnaturel, était certainement contagieuse sur ma vision du projet. Finalement, je souhaite exprimer ma profonde gratitude à tous mes codirecteurs pour leur support indéfectible, particulièrement en ce qui a trait à la valorisation de mes travaux et à la participation à des conférences scientifiques.

Dans un second temps, je souhaite remercier Abdelatif Jaouad, Dominique Drouin, Stéphane Collin et Thomas Tillocher d'avoir accepté de participer à mon jury de thèse et d'avoir investi le temps requis pour lire le manuscrit.

Certaines personnes n'étaient pas officiellement codirecteurs, mais leur implication, leur dévouement, leur pédagogie et leurs remarques salutaires au projet les rendaient quasiment indiscernables de ceux-ci. Parmi ces personnes, je tiens à grandement remercier Abdelatif Jaouad pour sa constante disponibilité et ses conseils multidisciplinaires. Sa minutie, sa rigueur, sa patience et son éthique incomparable m'ont certainement servi comme modèle. Son savoir inégalé en microfabrication a eu un apport gigantesque durant mes travaux effectués du côté québécois. Parmi ces personnes, je tiens aussi à communiquer toute ma gratitude à Camille Petit-Etienne pour tout le temps qu'elle a investi et pour ses précieux conseils concernant la gravure plasma. Sa rigueur, sa pédagogie et son dévouement ont

permis de propulser mes travaux du côté français à un rythme accéléré tandis que sa patience infinie fut particulièrement appréciée lors des (multiples) bris d'équipements.

Étant donné l'aspect multidisciplinaire du projet, je souhaiterais remercier les nombreux chercheur(se)s, professionnel(le)s de recherche et ingénieur(e)s de recherche qui m'ont aidé durant cette thèse. Je souhaiterais remercier Maïté Volatier pour son aide au cours des dernières années. Que ce soit pour des aspects scientifiques, administratives ou sociales, son dévouement au groupe CPV fut grandement apprécié. Je remercie aussi Guillaume Gay pour la quantité de temps qu'il a investi et les manipulations effectuées dans le cadre du projet. Les travaux qu'il a effectués se sont avérés indispensables et salutaires au déroulement du projet. Je remercie aussi Marie-Josée Gour pour les nombreuses recommandations concernant des multiples procédés de gravure plasma, mais aussi concernant la photolithographie et les traitements humides. J'apprécie aussi la confiance qu'elle a su m'accorder malgré le fait que j'utilisais des procédés dangereux pour certains équipements. Sa jovialité et sa franchise étaient, sans aucun doute, salutaires au bon fonctionnement des salles blanches. Je remercie aussi Étienne Paradis, aussi connu comme étant le maître potion du 3IT. Ses indispensables conseils en chimie, particulièrement en ce qui a trait à l'électrodéposition, ont été d'une importance capitale. Je remercie aussi Étienne Grondin et Pierre Langlois pour leur dévouement au bon fonctionnement de la salle blanche et pour les multiples conseils en microfabrication. Je souhaiterais aussi exprimer toute ma gratitude envers Thierry Chevolleau pour sa patience, sa pédagogie et son dévouement. Ses judicieux conseils concernant la gravure plasma, ses commentaires durant les évaluations CSI et les dépôts ALD qu'il a effectués représentent un apport important au projet. Parlant d'évaluation CSI, je remercie aussi le second membre du comité, Thierry Salvetat, pour son regard critique sur mes travaux, ses judicieux conseils et ses multiples suggestions pour valoriser mes travaux. Je remercie également Thomas Charvollin pour sa patience et sa disponibilité concernant les différentes manipulations et réparations du réacteur de gravure. Je souhaite aussi remercier Marceline Bovalot d'avoir accepté de participer au projet et pour les multiples explications et recommandations concernant le dépôt ALD de TiN. Je remercie aussi Sylvain David pour son aide dans le cadre de l'analyse des images TEM. Je remercie également Névine Rochat et Jean-Paul Barnes respectivement pour les mesures de cathodoluminescence et ToF-SIMS effectuées. Leur expertise était grandement appréciée. Je souhaiterais aussi remercier Serge Ecoffey, le roi de la CMP, pour son temps et son expertise en CMP. Finalement, je souhaiterais également remercier Artur Turala pour son aide avec les montages de caractérisation CPV et les multiples et fructueuses discussions.

Le projet n'aurait jamais pu être complété sans les incroyables équipes techniques avec qui j'ai eu le privilège de travailler au cours des dernières années. Mes premiers remerciements s'adressent à Daniel Blackburn. Ses précieux soins aux machines de gravure, ses multiples élaborations de montages expérimentaux et sans oublier les multiples discussions liées à la musique que j'ai eu avec lui contribuaient indéniablement au succès du projet mais aussi à une excellente ambiance de travail au 3IT. Je souhaiterais aussi remercier Caroline Roy pour le développement de procédés et le nombre astronomique de dépôts par pulvérisation cathodique, évaporation et PECVD. De plus, ses remarques et ses conseils étaient aussi

grandement appréciés. Je remercie aussi Chantal Simard pour les multiples dépôts par pulvérisation cathodique et par évaporation. Je remercie aussi Guillaume Bertrand pour ses précieux soins aux multiples équipements de salle blanche. Je remercie aussi Stéphane Morin et Michael Lacerte pour le développement de procédés et les multiples dépôts par évaporation effectués. Je remercie aussi René Labrecque pour sa rigueur, sa disponibilité et son dévouement aux laboratoires. Sans sa présence, les laboratoires seraient incontestablement un chaos infernal. Je souhaiterais également remercier l'équipe technique de la PTA et du 41. Leur patience, leurs soins et leur dévouement aux équipements étaient certainement très appréciés après les (multiples) bris.

Plusieurs postdocs, doctorants et étudiants à la maîtrise ont aussi apporté une contribution substantielle aux travaux présentés dans cette thèse. Mes premiers remerciements s'adressent à Hajer Makhloufi. Ses travaux représentaient une base solide à cette thèse et ils m'ont permis d'avancer dans la conception et le développement de procédés à un rythme accéléré. Je souhaiterais aussi remercier Clément Collin (aussi connu comme étant le roi de la salle blanche) pour tous ses conseils en microfabrication et caractérisation. Les multiples procédés de report de substrats minces qu'il a développés ont été particulièrement importants dans le cadre de la fabrication des prototypes. Je souhaiterais aussi remercier Olivier Richard pour les simulations de l'architecture TCVC, pour les nombreuses discussions scientifiques et pour ses remarques toujours judicieuses. Les simulations qu'il a réalisées ont servi de base solide au design des photomasques. Je remercie aussi Pierre Albret pour les multiples discussions concernant la caractérisation des microcellules. Mes prochains remerciements s'adressent à Xavier Mackré-Delannoy (ou le MVP du groupe CPV). Son aide et ses multiples recommandations ont permis d'apporter des améliorations importantes au design. Je remercie aussi Clément Laucher pour ses travaux sur le collage PDMS/quartz qui ont permis d'apporter plusieurs solutions au procédé de fabrication. Je souhaiterais aussi remercier Romain Stricher (ou DJ Stricher) pour son aide et ses multiples recommandations en ce qui a trait à la CMP. Finalement, je remercie aussi Taguhi Yeghoyan pour les multiples dépôts ALD et le développement associé qui furent salutaires au projet. Finalement, je souhaiterais remercier tous les autres étudiants du LTM et du LN2 avec qui j'ai eu le plaisir de travailler au cours des dernières années.

Je tiens aussi à remercier tous mes amis, autant du côté français que québécois, avec qui j'ai pu partager des moments fantastiques au cours de ces dernières années. Que ce soit de partir en randonnée, des soirées parfois un peu trop arrosées, des jams improvisés après la fermeture des bars, des séances de jogging, jouer aux touristes en Californie, ou simplement redécorer le bureau pour que chaque doctorant(e) représente une des quatre maisons de Poudlard, je ne retiens que des souvenirs positifs. Ces moments m'ont certainement aidés à penser à autre chose que la thèse.

Je souhaite aussi remercier ma famille pour leur support inconditionnel durant toutes mes études. Je ne m'aurais certainement pas rendu où je suis présentement sans leur encouragement.

Enfin, je remercie le Fonds de Recherche du Québec - Nature et Technologies, l'Université Grenoble Alpes et STACE pour le support financier.

TABLE DES MATIÈRES

1	INTRODUCTION	1
1.1	Contexte et enjeux	1
1.2	L'architecture de contact à vias traversant pour les cellules photovoltaïques multijonctions	4
1.3	Plan du document	7
2	LE PHOTOVOLTAÏQUE CONCENTRÉ : PRINCIPES THÉORIQUES ET ÉTAT DE L'ART	9
2.1	Principe théorique d'une cellule photovoltaïque monojonction	9
2.2	Principe théorique d'une cellule photovoltaïque multijonction	14
2.3	État de l'art des cellules photovoltaïques simple jonction à contacts arrières	17
2.4	État de l'art des cellules photovoltaïques multijonction à contacts en vias traversant	24
2.5	Impact attendu de l'architecture TCVC sur la performance d'une cellule photovoltaïque	27
2.5.1	Réduction de l'ombrage et des pertes résistives	27
2.5.2	Impact des états de surface sur le processus de recombinaison	28
2.5.3	Risque de court-circuit	31
2.5.4	Impacts mécaniques, électriques et optiques de l'intégration de vias	32
3	FABRICATION D'UNE CELLULE PHOTOVOLTAÏQUE MULTIJONCTION À CONTACTS EN VIAS TRAVERSANT : PROCÉDÉS REQUIS ET ÉTAT DE L'ART	35
3.1	Procédé de fabrication d'une cellule photovoltaïque multijonction avec des contacts standards	35
3.2	Principe théorique et état de l'art de la gravure plasma d'hétérostructures III-V/Ge	41
3.2.1	Principe théorique	41
3.2.2	État de l'art des procédés de gravures plasma d'hétérostructures III-V/Ge	47
3.2.3	Défauts introduits par la gravure plasma	55
3.3	État de l'art de l'isolation électrique de vias	56
3.4	État de l'art de la métallisation de vias	57
3.5	État de l'art du report et de l'amincissement de substrat	58
4	DÉFINITION DU PROJET DE RECHERCHE ET MÉTHODOLOGIE EXPÉRIMENTALE	61
4.1	Problématiques et définition du projet de recherche	61
4.2	Objectifs	63
4.3	Méthodologie expérimentale	67

5	DÉVELOPPEMENT ET OPTIMISATION DE PROCÉDÉS DE GRAVURE PAR PLASMA DE VIAS À TRAVERS UNE HÉTÉROSTRUCTURE III-V/GE	73
5.1	Avant-propos	73
5.2	Abstract	81
5.3	Introduction	82
5.4	Experiments	84
5.4.1	Via morphology	84
5.4.2	Impact of etching process on solar cell performance	85
5.5	Results and discussion	87
5.5.1	Via morphology	87
5.5.2	Solar cell performance	89
5.6	Conclusion	94
5.7	Acknowledgement	94
5.8	Conclusion du chapitre	95
6	PROCÉDÉS DE GRAVURE DE VIAS EN SiCl_4/H_2 : IMPACT DE L'HYDROGÈNE SUR LES PERFORMANCES ÉLECTRIQUES DE LA CELLULE	97
6.1	Avant-propos	97
6.2	Abstract	101
6.3	Introduction	101
6.4	Experiments	103
6.4.1	Etching process	103
6.4.2	Etching process characterizations	105
6.4.3	Multijunction solar cell fabrication	106
6.4.4	Multijunction solar cell characterization	108
6.5	Results and discussion	108
6.5.1	III-V/Ge etching process characterization	108
6.5.2	Solar cell performance characterization	125
6.5.3	Etching process completion	127
6.6	Conclusion	129
6.7	Acknowledgments	130
6.8	Conclusion du chapitre	130
7	VALIDATION DU PROCÉDÉ D'ISOLATION ÉLECTRIQUE DES VIAS	131
7.1	Avant-propos	131
7.2	Abstract	134
7.3	Introduction	134
7.4	Methodology	135
7.5	Results and discussion	136
7.5.1	PECVD Results	136
7.5.2	PEALD Results	139
7.6	Conclusion	140
7.7	Acknowledgment	141

7.8	Conclusion du chapitre	141
8	MÉTALLISATION DE VIAS	143
8.1	Électrodéposition	143
8.1.1	Montage expérimental	143
8.1.2	Optimisation du prétraitement	146
8.2	Optimisation du dépôt ALD de TiN	150
8.3	Planarisation mécano-chimique d'or	153
8.4	Gravure plasma d'Al ₂ O ₃ et de TiN	156
8.5	Conclusion du chapitre	159
9	REPORT ET AMINCISSEMENT DE SUBSTRAT	161
9.1	Report PDMS sur quartz	162
9.2	Planarisation mécano-chimique de germanium	164
9.3	Amincissement plasma	165
9.4	Conclusion du chapitre	168
10	FABRICATION ET CARACTÉRISATION DE CELLULES TCVC	171
10.1	Procédé de fabrication de cellules TCVC	171
10.2	Caractérisation de cellules TCVC	179
10.2.1	Montage de caractérisation	179
10.2.2	Résultats et discussion	181
10.3	Conclusion du chapitre	186
11	CONCLUSION	187
11.1	Contributions	187
11.2	Publications et communications	189
11.3	Perspectives	191
12	ANNEXES	197
12.1	Calcul détaillé du principe théorique d'une cellule photovoltaïque mono-jonction	197
12.2	Figures supplémentaires	211
	LISTE DES RÉFÉRENCES	219

LISTE DES FIGURES

1.1	Graphique tiré de [5] présentant les efficacités record en fonction de l'année de développement pour différentes technologies	2
1.2	Figure illustrant les deux techniques utilisées pour la concentration solaire soient a) l'utilisation de miroirs (tiré de [6]) ou b) l'utilisation de lentilles de Fresnel (tiré de [2])	3
1.3	Schéma présentant la configuration des contacts sur une cellule multijonction standard	4
1.4	Schéma présentant une cellule multijonction avec contacts en vias traversant	5
2.1	Graphique présentant une courbe IV d'une cellule photovoltaïque triple jonction III-V/Ge en y schématisant les principaux paramètres	11
2.2	Figure tirée de [1] présentant un a) schéma simplifié présentant les différentes couches d'une cellule photovoltaïque multijonction et b) un graphique présentant l'irradiance spectrale du soleil en fonction de la longueur d'onde. Les régions en bleu, en vert et en majenta indiquent les plages de conversion de chaque sous-cellule	15
2.3	Image tirée de [128] présentant le schéma de l'architecture <i>Back – junction solar cell</i>	17
2.4	Image tirée de [128] présentant le schéma de l'architecture <i>Emitter wrap – through solar cell</i>	18
2.5	Image tirée de [128] présentant le schéma de l'architecture <i>Metallisation wrap – through solar cell</i>	20
2.6	Schéma d'une cellule multijonction MWTSC présentant les avantages et les inconvénients de cette nouvelle architecture.	23
2.7	Image tirée de [113] présentant les étapes de microfabrication utilisées pour la fabrication de cellules TCVC double jonction GaInP/AlGaAs	27
2.8	Figure tirée de l'activité SCA775 présentant l'aire active d'une cellule TCVC normalisée par rapport à l'aire initiale du substrat en fonction de l'espacement entre les vias pour plusieurs diamètres de vias. Le trait représente la valeur de l'aire active par rapport à l'aire initiale du substrat dans le cas d'un cellule multijonction avec des contacts standards.	28
2.9	Figure présentant le parcours des porteurs générés en face avant avec un architecture de contact a) standard et b) TCVC.	29
2.10	Image tirée de [90] présentant la variation de potentiel dans cellule photovoltaïque causée par le dopage et les effets périphériques.	30
2.11	Image tirée de [109] présentant la variation relative de la mobilité électronique au voisinage d'un via	33

3.1	Schémas présentant le procédé de microfabrication d'une cellule triple jonction III-V/Ge avec des contacts standards. À partir d'un substrat de Ge (a), les étapes consistent à b) une épitaxie de matériaux semiconducteurs III-V, c) le dépôt du contact face arrière, d) le dépôt du contact face avant, e) l'isolation électrique des cellules, f) la gravure de la couche de contact, g) le dépôt de la couche antireflet et h) la singulation des cellules	36
3.2	Image en vue de coupe prise au microscope électronique de l'hétérostructure visée par ce projet	37
3.3	Schémas présentant un procédé de microfabrication général et grandement simplifié d'une cellule triple jonction III-V/Ge avec des contacts en vias traversants. À partir d'un substrat de Ge (a), les étapes consistent à b) une épitaxie de matériaux semiconducteurs III-V, c) la fabrication des vias (gravure, isolation et métallisation), d) le dépôt du contact face avant, e) l'isolation électrique des cellules, f) la gravure de la couche de contact, g) la fabrication du niveau de redistribution (amincissement, isolation et métallisation) h) le dépôt de la couche antireflet et i) la singulation des cellules	39
3.4	Schémas d'un échantillon a) avec un masque avant la gravure plasma, b) après une gravure plasma isotrope et c) après une gravure plasma anisotrope	42
3.5	Schéma d'une chambre de gravure par plasma du type ICP-RIE tiré de [88]	43
3.6	Variations qualitatives du flux d'ions et de l'énergie des ions en fonction des sources ICP et en polarisation [117]	45
3.7	Image tirée de [7] présentant la vitesse de gravure de l'InP en fonction de la température grâce à un plasma chloré	49
3.8	Image tirée de [19] présentant une image prise au microscope électronique d'un gravure plasma ECR Cl ₂ /Ar d'InP	50
3.9	Image tirée de [23] présentant une image prise au microscope électronique d'un gravure plasma en SiCl ₄ /Cl ₂	54
4.1	Schéma présentant l'architecture visée par le projet de recherche	63
4.2	Schémas présentant un procédé de microfabrication général et grandement simplifié d'une cellule triple jonction III-V/Ge avec des contacts en vias traversants. À partir d'un substrat de Ge (a), les étapes consistent à b) une épitaxie de matériaux semiconducteurs III-V, c) la fabrication des vias (gravure, isolation et métallisation), d) le dépôt du contact face avant, e) l'isolation électrique des cellules, f) la gravure de la couche de contact, g) la fabrication du niveau de redistribution (amincissement, isolation et métallisation) h) le dépôt de la couche antireflet et i) la singulation des cellules	66
4.3	Image en vue de coupe prise au microscope électronique de l'hétérostructure visée par ce projet	70
5.1	Image en vue de coupe prise au microscope électronique de l'hétérostructure visée par ce projet	74
5.2	Réseaux de tranchées et vias présents sur le masque de gravure (figure 12.11)	74

5.3	Schéma illustrant la technique de l'échantillon flottant ainsi que circuit électrique associé	77
5.4	Graphique présentant les émissions optiques associées au SiCl_x en fonction du temps de nettoyage avec un plasma de SF_6 après un procédé de gravure $\text{SiCl}_4/\text{Cl}_2$	78
5.5	Schematic of a multijunction solar cell with a through cell via contact architecture.	82
5.6	Schematics of a) a reference cell without via-holes and b) a cell with via-holes [29].	85
5.7	Cross-section SEM images of shallow ($\sim 10 \mu\text{m}$) vias etched with a) the BCl_3/Cl_2 , b) the $\text{SiCl}_4/\text{Cl}_2$, and c) the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ plasma etching processes. Cross-section SEM images of the passivation layers formed on the sidewalls of the vias etched with d) the BCl_3/Cl_2 (close-up of fig.3 a), e) the $\text{SiCl}_4/\text{Cl}_2$ (close-up of fig.3 b), and f) the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ (close-up of fig.3 c) plasma etching processes.	87
5.8	Cross-section SEM images of deep vias etched with a), b) and c) the $\text{SiCl}_4/\text{Cl}_2$ process without HF cleaning, d) the $\text{SiCl}_4/\text{Cl}_2$ process with HF cleaning and e) the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ process with HF cleaning. Figure b) and c) are close ups of figure a) showing the passivation on the III-V and Ge sidewall respectively.	88
5.9	External quantum efficiency of the reference cell and the cells with via-holes etched with the three plasma processes as a function of the wavelength. The results of cells with via-holes are those that maximize the perimeter to area ratio ($20 \mu\text{m}$ diameter and $60 \mu\text{m}$ pitch).	90
5.10	One-sun open-circuit voltage of the cells with via-holes etched with the three plasma processes as a function of the via pitch. The line corresponds to the V_{oc} of the reference cell without via-holes.	91
5.11	Open-circuit voltage of the reference cell and the cells with via-holes etched with the three plasma processes as a function of the sun concentration. Inset : relative open-circuit voltage losses from via-hole etching for the three plasma processes. The results of cells with via-holes are those that maximize the perimeter to area ratio ($20 \mu\text{m}$ diameter and $60 \mu\text{m}$ pitch)	92
5.12	Relative open-circuit voltage loss of the cell with via-holes etched with the three plasma processes as a function of the sun concentration. The via diameter is $10 \mu\text{m}$ and the pitch is $100 \mu\text{m}$	93
6.1	Schematic of a multijunction solar cell with a through cell via contact architecture. [31]	102
6.2	Cross-section scanning electron image of the III-V/Ge triple junction heterostructure.	104
6.3	Schematics of the complete via-hole etching process.	105
6.4	Schematic of the a) ToF-SIMS measurement setup of the etched sidewall and b) the cathodoluminescence measurement setup of the etched sidewall.	107

6.5	Cross-section SEM images of the patterns etched with a pure SiCl ₄ plasma at a) 20°C, b) 140°C and c) 200°C. Fig 6.5 d), e) and f) are close-ups of the sidewalls etched at 20°C, 140°C and 200°C respectively. It can be noted that, at 140°C, the (In)GaAs layers with low indium concentration exhibit a larger sidewall erosion than the In-rich InGaP layers. This trend is reversed at 200°C, as the In-rich InGaP layers exhibit a larger sidewall erosion than the (In)GaAs layers.	109
6.6	Average etch rate, selectivity and sidewall erosion of the main materials obtained with a pure SiCl ₄ plasma as a function of the cathode temperature.	110
6.7	SiO ₂ etch rate in SiCl ₄ /H ₂ as a function of the cathode temperature	111
6.8	Cross-section STEM images in the vicinity of the inhibiting layer of the (In)GaAs middle cell. Fig 6.8 a) is a SEM image presenting the area sampled by STEM. The patterns were etched at 20°C with SiCl ₄ and b) 0% c) 67% H ₂ fraction of the total gas flow.	112
6.9	EDX cartography of the patterned sidewall and its inhibiting layer in the vicinity of an (In)GaAs layer etched with a pure SiCl ₄ plasma at 200°C. Fig 6.9 a) is a SEM image presenting a close-up of fig 6.5 c) and it presents the area sampled by EDX whereas fig 6.9 b), c), d), e) present the EDX intensities associated to Si, Ga, O and As respectively.	113
6.10	Cross-section SEM images of the patterns etched at 200°C with SiCl ₄ and a) 0%, b) 33% and c) 67% H ₂ fraction of the total gas flow. Fig 6.10 d), e) and f) are close-ups of the sidewalls etched at 200°C with SiCl ₄ and a) 0%, b) 33% and c) 67% H ₂ fraction of the total gas flow.	114
6.11	Average etch rate, selectivity and sidewall erosion of the main materials, obtained at 200°C with a SiCl ₄ /H ₂ plasma as a function of the percentage of the hydrogen flow to the total flow.	115
6.12	Cross-section SEM images of the patterns etched at 20°C with SiCl ₄ and a) 0%, b) 33% and c) 67% H ₂ fraction of the total gas flow.	116
6.13	Average etch rate, selectivity and sidewall erosion of the main materials obtained at 20°C with a SiCl ₄ /H ₂ plasma as a function of the percentage of the hydrogen flow to the total flow.	117
6.14	Cross-section STEM images performed on the etched sidewall. Fig 6.14 a) is a SEM image presenting the areas analyzed by STEM. The STEM images were performed in the vicinity of the (In)GaAs middle cell of the patterns etched at 20°C with SiCl ₄ and b) 0% c) 33% and d) 67% H ₂ fraction of the total gas flow as well as in the vicinity of the Al/In-rich layers of the patterns etched at 20°C with SiCl ₄ and e) 0%, f) 33% and g) 67% H ₂ fraction of the total gas flow.	118
6.15	TEM-EDX cartography of the sidewall and its inhibiting layer in the vicinity of an (In)GaAs layer etched with a SiCl ₄ and H ₂ (67% of the total gas flow) plasma at 20°C. The SEM image on fig 6.15 a) presents the area analyzed by TEM-EDX whereas fig 6.15 b), c), d), e) f) and g) present the EDX intensities associated to Si, O, Cl, In, Ga and As respectively.	119

6.16	ToF-SIMS measurement of the average chlorine ion intensity taken from the sidewalls measured as a function of the depth into the etched III-V/Ge sidewall for different hydrogen fraction of the total gas flow. The measurement was performed after the inhibiting layer removal.	121
6.17	ToF-SIMS measurement of the average hydrogen ion intensity taken from the sidewalls measured as a function of the depth into the etched III-V/Ge sidewall for different hydrogen fraction of the total gas flow. The measurement was performed after the inhibiting layer removal.	122
6.18	Cathodoluminescence intensity of the InGaP top cell as a function of the photon energy. The measurement was performed after the inhibiting layer removal.	123
6.19	Cathodoluminescence intensity of the (In)GaAs middle cell as a function of the photon energy. The measurement was performed after the inhibiting layer removal.	124
6.20	Open-circuit voltage (V_{oc}) of the multijunction solar cells etched with pure SiCl_4 plasma (0%) and with a high hydrogen fraction (67%) as a function of the via pitch. Those V_{oc} are compared to multijunction solar cells without via-holes (Reference). The measurements were performed right after the fabrication cycle (T_0) and after 5 months ($T_0 + 5$ months).	126
6.21	Cross-section SEM images of the etched patterns after liner deposition and liner etching (step d of fig. 3).	128
6.22	Cross-section SEM images of the etched patterns after the time-multiplexed Ge etching (step e of fig. 3).	129
7.1	Schematic of a through cell via contacts multi-junction solar cell architecture	134
7.2	Cross-section scanning electron microscope image of a PECVD-insulated via before the via insulation validation	136
7.3	Top view optical microscope images revealing both sealed vias and vias with insulation defects after (a) the HCl etching and after (b) both HCl and $\text{NH}_4\text{OH}:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ etching.	137
7.4	Top view optical microscope image revealing both sealed vias and vias with insulation defects after the full insulation validation protocol.	137
7.5	Cross-section scanning electron microscope image of a PECVD insulated via after insulation validation demonstrating leaking defects.	138
7.6	Top view optical microscope image of PEALD insulated sample after the insulation validation.	139
7.7	Cross section scanning electron microscope image of a PEALD insulated via after insulation validation.	140
8.1	Procédé utilisé pour métalliser les vias. Il consiste en a) un dépôt d'une couche d'amorce de TiN par PEALD, b) une électrodéposition d'or, c) une CMP d'or et d) la gravure plasma des couches ALD en face avant.	144
8.2	Schéma du montage expérimental utilisé pour l'électrodéposition des vias .	145

8.3	Images MEB présentant un dépôt ALD d'Al ₂ O ₃ suivi d'un dépôt ALD de TiN sur a) les motifs à fort rapport d'aspect ($>14\mu\text{m}$), b) au haut des flancs, c) au milieu des flancs et d) au fond des motifs (crédit : Taguhi Yeghoyan, Marceline Bonvalot et Christophe Vallée)	147
8.4	Montage expérimental utilisé pour le mouillage des vias	148
8.5	Image MEB d'un via en vue de coupe après le procédé d'électrodéposition standard	148
8.6	Image MEB d'un via en vue de coupe après le procédé d'électrodéposition avec un prétraitement PdCl ₂ /HCl/HF	150
8.7	Images MEB en vue de coupe de motifs à forts rapports d'aspect après le procédé d'électrodéposition effectué avec a) le procédé 1, b) le procédé 2, c) le procédé 3 et d) le procédé 4 de dépôt ALD de TiN	151
8.8	Schéma tiré de [136] présentant le principe général de la planarisation mécano-chimique	153
8.9	Images prises au microscope optique de l'évolution d'un échantillon (1x1cm ²) poli par ce procédé après différents temps d'exposition	155
8.10	Image prise au microscope optique de la face avant de l'échantillon après le procédé de CMP de l'or	156
8.11	Image AFM d'un via après le procédé de CMP de l'or	156
8.12	Image MEB des vias après le procédé de CMP de l'or	157
8.13	Image MEB des vias après le dépôt du contact ohmique	157
8.14	Image AFM obtenue après une gravure plasma BCl ₃ /Ar d'une bicouche Al ₂ O ₃ /TiN et le retrait du masque en photorésine	158
8.15	Graphique présentant l'épaisseur gravée des couches ALD en fonction du temps de procédé	159
9.1	Procédé utilisé pour le report et l'amincissement de substrat. Il consiste en a) un report de la face avant sur un substrat de quartz avec du polydiméthylsiloxane suivie d'une CMP de Ge et b) d'un amincissement du substrat par gravure plasma.	161
9.2	Schéma présentant les effets de bords occasionnés par le report : a) lors du report (temporaire ou permanent) et b) après l'amincissement	162
9.3	Image SEM en vue de coupe d'un prototype après le report et l'amincissement	163
9.4	Schémas présentant le procédé retenu pour éliminer les effets de bord associés au report	164
9.5	Images MEB présentant le flancs des échantillons après le report le retrait des effets de bord	164
9.6	Images prises au microscope optique de la face arrière de l'échantillon (1x1cm ²) après différents temps de CMP de Ge	165
9.7	Images AFM de la face arrière de l'échantillon après différents temps de CMP de Ge	165
9.8	Image SEM présentant la surface amincie du germanium révélant des vias .	166
9.9	Images SEM d'un prototype TCVC a) au centre de l'échantillon et b) en périphérie de l'échantillon après l'étape d'amincissement	167

9.10 Schéma présentant les effets de bords occasionnés par l'amincissement plasma isotrope : a) après le report et b) après l'amincissement	169
9.11 Configuration de la cellule TCVC fixée sur un substrat de quartz avec des échantillons sacrificiels pour l'amincissement plasma.	170
9.12 Images prises au microscope confocal de la face arrière après l'amincissement. Les vias sont révélés a) de $7\mu\text{m}$ au bord de l'échantillon et b) de $2\mu\text{m}$ au centre de l'échantillon	170
10.1 Schémas en 3 dimensions et en vue de coupe du procédé de microfabrication des cellules TCVC ainsi que le motif du photomasque associé présentant a) le substrat de départ, b) la gravure plasma des vias et c) le dépôt de la couche d'isolation des vias et la couche d'amorce pour l'électrodéposition.	172
10.2 Image AFM présentant une marque d'alignement définie par une gravure de la couche de contact en (In)GaAs avec une solution de $\text{NH}_4\text{OH}/\text{H}_2\text{O}_2/\text{H}_2\text{O}$ pendant 10s.	173
10.3 Schémas en 3 dimensions et en vue de coupe du procédé de microfabrication des cellules TCVC ainsi que le motif du photomasque associé présentant d) l'électrodéposition des vias, e) la planarisation mécano-chimique d'or et f) la gravure plasma des couches ALD.	174
10.4 Schémas en 3 dimensions et en vue de coupe du procédé de microfabrication des cellules TCVC ainsi que le motif du photomasque associé présentant g) le dépôt du contact ohmique, h) la gravure mesa et la gravure auto-alignée de la couche de contact et i) le report permanent PDMS sur quartz.	176
10.5 Schémas en 3 dimensions et en vue de coupe du procédé de microfabrication des cellules TCVC ainsi que le motif du photomasque associé présentant j) l'amincissement du substrat de germanium, k) le dépôt de la couche diélectrique en face arrière pour le niveau de redistribution et l) la gravure plasma de la couche diélectrique ALD du via.	177
10.6 Schémas en 3 dimensions et en vue de coupe du procédé de microfabrication des cellules TCVC ainsi que le motif du photomasque associé présentant m) le dépôt métallique des deux contacts face arrière et n) la cellule complète.	179
10.7 Montage utilisé pour caractériser les cellules TCVC	180
10.8 Courbe IV d'une cellule TCVC 1mm x 1mm ainsi que des images prises au microscope optique présentant la face avant et la face arrière d'une cellule 1mm x 1mm.	181
10.9 Courbe IV d'une cellule TCVC à 9 vias ainsi que des images prises au microscope optique présentant la face avant et la face arrière d'une cellule à 9 vias.	182
10.10 Courbe IV d'une cellule TCVC à 4 vias ainsi que des images prises au microscope optique présentant la face avant et la face arrière d'une cellule à 4 vias.	182
10.11 Graphique présentant la résistance <i>shunt</i> des cellules TCVC en fonction du nombre de vias	184

10.12	Graphique présentant la tension à circuit ouvert d'une cellule standard, des microcellules à contacts standards fabriquées par Pierre Albert et des cellules TCVC en fonction du rapport périmètre/aire.	184
10.13	Image prise au microscope optique de la face arrière des cellules TCVC ayant un circuit ouvert.	185
11.1	Schéma présentant une cellule TCVC avec une variation du design du contact ohmique	193
11.2	Schéma présentant une cellule TCVC multiterminaux	194
12.1	Schéma d'une structure de bande d'un matériau semiconducteur intrinsèque	198
12.2	Schéma d'une jonction PN et la structure de bande associée	199
12.3	Schéma du circuit équivalent d'une cellule photovoltaïque monojonction tirée de [4]	210
12.4	Design du niveau 1 du photomasque permettant la définition des motifs de gravure plasma des vias	212
12.5	Design du niveau 2 du photomasque permettant la définition des motifs de la métallisation des vias	212
12.6	Design du niveau 3 du photomasque permettant la définition des motifs du contact ohmique face avant	213
12.7	Design du niveau 4 du photomasque permettant la définition du motif du contact ohmique face arrière	213
12.8	Design du niveau 5 du photomasque permettant la définition des motifs de gravure plasma de l'isolation	214
12.9	Design du niveau 6 du photomasque permettant la définition du motif de la métallisation face arrière	214
12.10	Design du niveau 7 du photomasque permettant la définition des motifs d'isolation électrique par gravure plasma	215
12.11	Design du photomasque permettant l'étude de la gravure plasma	215
12.12	Design du niveau 0 du photomasque permettant la définition des marques d'alignement	216
12.13	Design du niveau 1 du photomasque permettant la définition des motifs pour la gravure plasma des vias	216
12.14	Design du niveau 2 du photomasque permettant la définition des motifs du contact ohmique	217
12.15	Design du niveau 3 du photomasque permettant la définition des motifs pour la gravure mesa	217
12.16	Design du niveau 4 du photomasque permettant la définition des motifs de la couche diélectrique du niveau de redistribution	218
12.17	Design du niveau 5 du photomasque permettant la définition des motifs de la métallisation du niveau de redistribution	218

LISTE DES TABLEAUX

5.1	Sélectivités moyennes de gravure entre l'hétérostructure III-V/Ge et différents masques de gravure	75
5.2	Plasma conditions of the three etching processes.	84
8.1	Procédés de dépôt ALD du TiN	146
8.2	Résistivité du TiN ALD en surface pour différents procédés	151
8.3	Conditions du procédé de gravure plasma utilisé pour les couches ALD Al ₂ O ₃ /TiN	158

CHAPITRE 1

INTRODUCTION

1.1 Contexte et enjeux

L’approvisionnement énergétique représente un défi majeur du 21^e siècle. En effet, l’importante croissance ininterrompue des secteurs socio-économiques impose conséquemment une demande croissante en production énergétique. Plusieurs filières matures appartenant aux énergies fossiles ont toutefois un impact grandissant sur l’environnement en plus d’engendrer des conflits géopolitiques dans certains cas. Ces enjeux imposent donc un changement de paradigme sur les méthodes de production d’énergie. Cette transition passe par le développement de nouvelles technologies renouvelables et décarbonées comme l’hydro-électricité, l’énergie éolienne et solaire.

La production d’énergie électrique solaire ou photovoltaïque (PV) consiste présentement principalement à la conversion du spectre du soleil en électricité grâce à des cellules photovoltaïques monojonction en silicium. Il s’agit d’une technologie mature dont le record actuel d’efficacité est de 27.6% comme en témoigne le graphique tiré de [5] présenté à la figure 1.1. Cette valeur s’approche, année après année, de l’efficacité maximale théorique de $\sim 29.43\%$ pour une cellule photovoltaïque monojonction opérant sous une irradiance d’une puissance équivalente à un soleil [108]. Cette limite fondamentale restreint significativement les gains supplémentaires pouvant être obtenus dans le cadre de cette technologie et cet aspect confirme la maturité de cette filière. Il est toutefois possible d’atteindre des efficacités de conversion supérieures à 33% en superposant plusieurs sous-cellules différentes pour former une cellule dites multijonction. Cette stratégie permettrait théoriquement d’atteindre une efficacité de conversion de 65% sous une irradiance d’une puissance équivalente à un soleil si une infinité de sous-cellules est utilisée [86]. Les cellules multijonctions sont généralement fabriquées à partir d’une onéreuse épitaxie de matériaux semiconducteurs III-V. Afin de réduire le coût associé à l’utilisation de cette technologie, la superficie des cellules est réduite et le rayonnement solaire est concentré. Outre l’avantage d’utiliser une superficie moins importante, une cellule solaire opérant à haute concentration permet d’atteindre une efficacité de conversion plus élevée. Sous une concentration solaire maximale, cette efficacité atteint théoriquement 85% si une infinité de sous-cellules est utilisée [86].

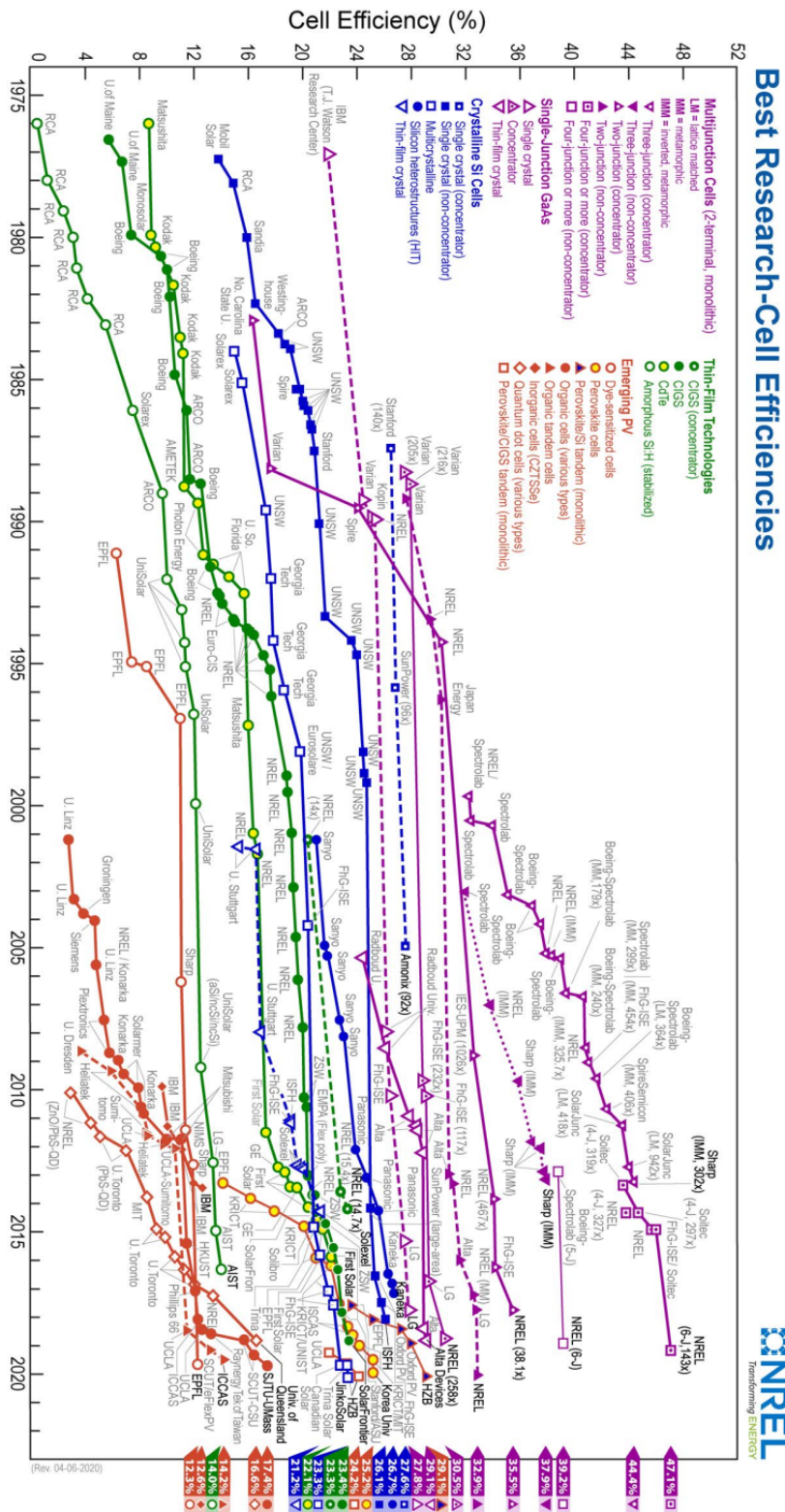


Figure 1.1 Graphique tiré de [16] présentant les efficacités record en fonction de l'année de développement pour différentes technologies

Le photovoltaïque concentré (*concentrated photovoltaics* (CPV)) consiste donc à utiliser des cellules multijonctions ayant une petite superficie et une grande efficacité et à l'opérer sous une irradiance concentrée (généralement mesurée en puissance équivalente à un certain multiple de soleils). La concentration de l'irradiance solaire peut se faire par deux techniques illustrées sur la figure 1.2. Celles-ci consistent à utiliser des miroirs (1.2a) ou des lentilles de Fresnel (1.2b). Ce domaine représente un sujet riche en recherche car le record actuel est de 47.1% sous une concentration de 143x (figure 1.1), ce qui est largement en dessous du record théorique de 85%. Cette technologie est donc bien moins mature que le PV standard et les stratégies pour améliorer celle-ci sont nombreuses. Le grand potentiel que présente ce domaine justifie donc sa grande pertinence comme sujet de recherche.

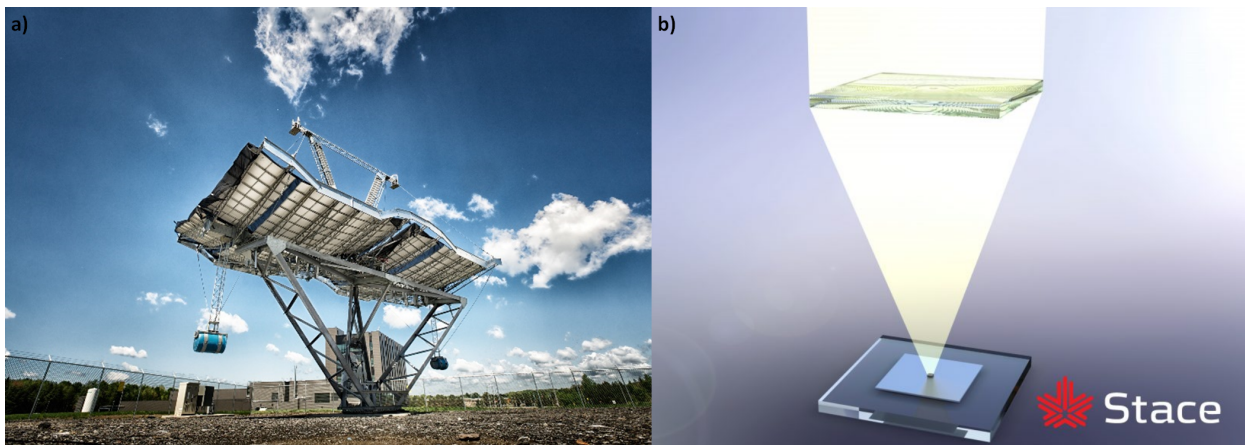


Figure 1.2 Figure illustrant les deux techniques utilisées pour la concentration solaire soient a) l'utilisation de miroirs (tiré de [6]) ou b) l'utilisation de lentilles de Fresnel (tiré de [2])

Au cours de la dernière décennie, la stratégie fut principalement d'optimiser la qualité et la configuration des matériaux semiconducteurs afin de convertir plus efficacement le spectre solaire. En effet, le plus récent record en efficacité a été démontré sur une cellule à six jonctions en matériaux semiconducteurs sensibles à différentes parties du spectre solaire [47]. Toutefois, certaines caractéristiques indépendantes des matériaux semiconducteurs limitent encore le potentiel de ces dispositifs sous une grande concentration solaire. En effet, la concentration solaire crée une grande densité de courant et celle-ci occasionne de larges pertes par effet Joule. Par ailleurs, le contact électrique en face avant crée un ombrage excessif limitant la surface active du dispositif. Cette perte est encore plus importante lorsque la cellule opère à haute concentration. Ces deux caractéristiques sont grandement dépendantes du design du contact en face avant de la cellule. La figure 1.3 présente un schéma grandement simplifié d'une cellule multijonction avec des contacts standards illustrant les *bus bars* et les doigts métalliques formant tous les deux le contact

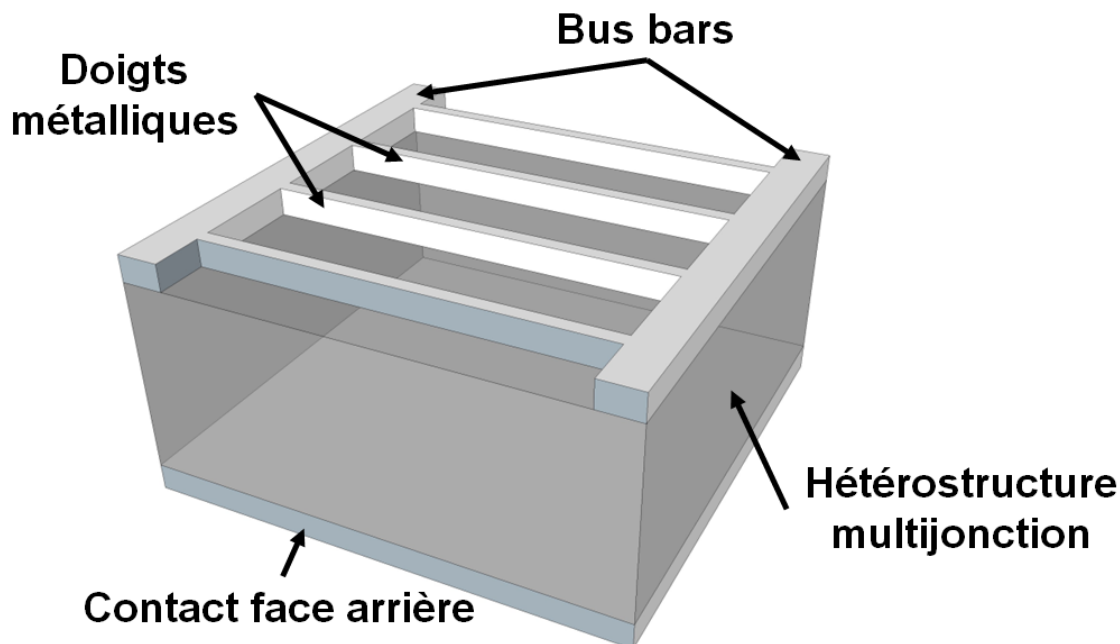


Figure 1.3 Schéma présentant la configuration des contacts sur une cellule multijonction standard

face avant ainsi qu'un contact face arrière qui consiste en une métallisation sur l'intégralité de la surface. Malgré le fait que ce design soit simple et peu dispendieux à réaliser avec les technologies actuelles, il n'est fondamentalement pas propice au travail à haute concentration. En effet, limiter l'ombrage impose aux doigts métalliques d'être minces et peu nombreux. Inversement, limiter les effets résistifs impose aux doigts métalliques d'être larges et nombreux. Ces deux aspects sont exacerbés à forte concentration solaire. Ces caractéristiques témoignent qu'un compromis défavorable est requis dans le cas de ces contacts conventionnels.

1.2 L'architecture de contact à vias traversant pour les cellules photovoltaïques multijonctions

Les limitations résistives et celles liées à l'ombrage créent des pertes significatives sur les dispositifs et des solutions majeures doivent être apportées. Ces pertes en efficacité peuvent être allégées grâce à l'introduction de cellules photovoltaïques multijonctions avec des contacts en vias traversant ou *through cell via contacts* (TCVC). Un schéma de cette nouvelle architecture de contacts est illustré à la figure 1.4. La stratégie consiste à reporter le contact électrique normalement en face avant (*bus bars* et doigts métalliques) à l'arrière de la cellule grâce à des vias isolés électriquement et métallisés. En éliminant ce contact en

face avant, il serait possible de réduire significativement les pertes dues à l'ombrage. Les *bus bars* et les doigts métalliques présents sur la face arrière de la cellule ne créeraient alors aucun ombrage. Par conséquent, il serait possible de les élargir et d'augmenter leur densité afin de simultanément réduire les pertes par effet Joule. Par conséquent, cette architecture soulagerait le compromis requis par les contacts électriques standards. Ce nouveau design apporterait donc une solution à deux enjeux simultanément. Cette solution est encore plus attrayante et incontournable lorsqu'on considère le régime d'opération dans le domaine du CPV (haute concentration et haute densité de courant).

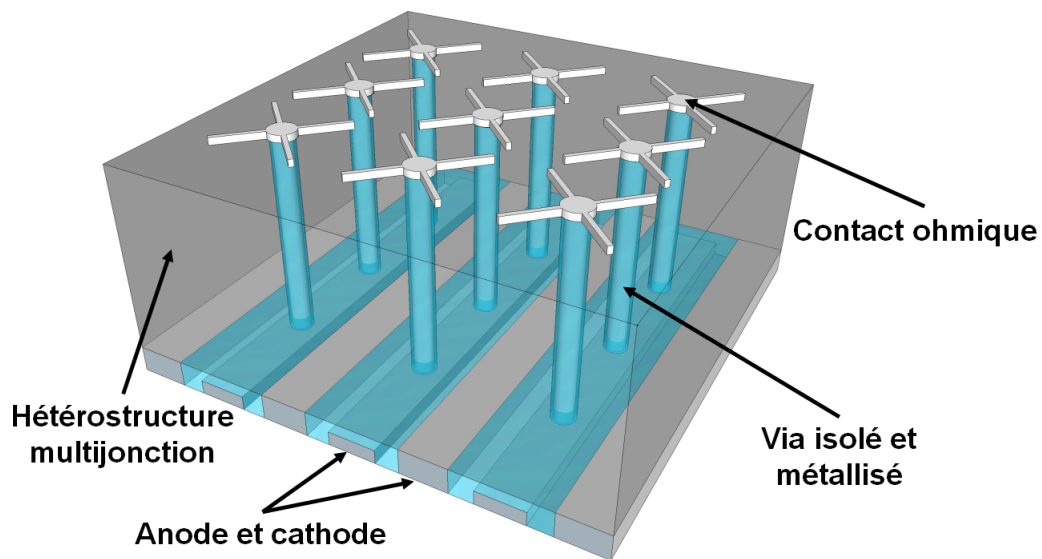


Figure 1.4 Schéma présentant une cellule multijonction avec contacts en vias traversant

Cette nouvelle architecture de contacts pour cellules multijonctions est prometteuse car elle pourrait ainsi augmenter l'efficacité des cellules destinées au CPV. Or, l'architecture TCVC offre une stratégie qui est complètement différente de celle qui a permis les avancées de la dernière décennie. En effet, les dernières années témoignent que la feuille de route (figure 1.1) pour améliorer l'efficacité des dispositifs multijonctions vise uniquement à optimiser les régions actives semiconductrices [44] ou à ajouter toujours plus de sous-cellules [47]. Cette stratégie consiste donc à sur-optimiser les aspects des dispositifs qui sont déjà à l'état de l'art afin de gratter quelques fractions de pourcentage en efficacité au lieu d'apporter des solutions aux enjeux associés à la haute concentration (ombrage et résistance série). Dans ce contexte, la fabrication de cellules multijonctions avec des contacts en vias traversant offre donc un changement de paradigme grandement souhaité dans ce domaine.

L'architecture TCVC est entièrement différente de la feuille de route actuelle des cellules

multijonctions (figure 1.1). Cette caractéristique s’explique par le fait que la stratégie est entièrement indépendante des régions semiconductrices actives. Ces nouveaux contacts pourraient être intégrés sur des cellules triple jonctions [40], à 4 jonctions [44], ou même sur les cellules à 6 jonctions [47] détenant présentement le record en efficacité. Cette architecture pourrait donc propulser simultanément toutes les différentes filières de cellules multijonctions vers des efficacités records. La fabrication de contacts en vias traversant représente donc un sujet de recherche de prédilection avec un grand potentiel en considérant à la fois la feuille de route monotone des cellules multijonctions et les bénéfices qu’auraient cette architecture sur toutes familles de dispositifs multijonctions.

Par ailleurs, une augmentation en efficacité résulterait en une réduction du coût actualisé de l’énergie (*levelized cost of energy* (LCOE)) associé au domaine du photovoltaïque concentré. Dans ce contexte, plusieurs chercheurs de différents groupes témoignent qu’atteindre le seuil de 50% d’efficacité est requis pour le CPV [44, 47]. Les cellules multijonctions à contacts en vias traversant représentent donc un sujet de recherche d’une grande pertinence en considérant à la fois les enjeux actuels du CPV, les solutions qu’apportent cette nouvelle architecture et la possibilité d’atteindre le seuil requis de 50%. Certes, ces nouveaux contacts engendreraient des coûts supplémentaires associés aux étapes de microfabrication. Toutefois, ces coûts ne sont pas comparables à ceux associés au substrat de germanium et à l’épitaxie des matériaux III-V. En effet, selon une étude réalisée par NREL [57], le substrat et l’épitaxie représentent 80% du coût d’une cellule alors que la microfabrication des contacts représente seulement 12%. Par conséquent, même si la microfabrication de cette nouvelle architecture était deux fois plus dispendieuse que les contacts conventionnels, cette nouvelle stratégie serait encore avantageuse si l’élimination des *bus bars* augmente la surface active du substrat de 20%. Ainsi, d’un point de vue plus socio-économique, il est possible d’espérer que cette architecture de contact réduise suffisamment le LCOE du CPV pour aider ce domaine à se démarquer comme technologie de production d’énergie renouvelable et décarbonnée.

Pour toutes les raisons énumérées précédemment, les cellules multijonctions à contacts en vias traversant représentent un sujet de recherche capital et font l’objet de cette thèse de doctorat. Le projet de thèse a pour objectif la conception, la fabrication et la caractérisation de cellules photovoltaïques multijonctions III-V/Ge à contacts arrières.

Ce doctorat a été réalisé sous une cotutelle entre le Laboratoire Nanotechnologies & Nanosystèmes (LN2) de l’Institut Interdisciplinaire d’Innovation Technologique (3IT) de

l'Université de Sherbrooke (UdeS, Québec, Canada) et le Laboratoire des Technologies de la microélectronique (LTM) et l'Université Grenoble Alpes (UGA, France). Les travaux associés à la fabrication et la caractérisation des cellules multijonctions ont été réalisés au LN2 tandis que la gravure plasma d'hétérostructure III-V/Ge et sa caractérisation ont été réalisées au LTM.

1.3 Plan du document

Cette thèse synthétise tous les travaux qui ont été effectués ces dernières années dans le cadre du projet de recherche. Tout d'abord, le chapitre 2 présente les principes théoriques et l'état de l'art associés au CPV dans le cadre spécifique du projet. Les éléments théoriques associés aux cellules multijonctions sont présentés en premier. Ensuite, l'état de l'art des cellules solaires avec des contacts arrières est aussi présenté dans les cas des cellules monojonctions (2.3) et multijonctions (2.4). La section 2.5 présente l'impact théorique de l'architecture TCVC. L'état de l'art associé à l'impact de cette architecture est présenté à la fin de ce chapitre 2.

Le chapitre 3 présente plusieurs principes théoriques associés à la fabrication de cellules multijonctions avec des contacts standards et avec des contacts en vias traversant ainsi que l'état de l'art de plusieurs techniques de fabrication propices à cette thèse. La section 3.1 met en lumière un procédé général de fabrication de cellules multijonction avec des contacts standards et révèle l'importance de développer de nouveaux procédés - la gravure plasma par exemple - pour atteindre les objectifs du projet. Il est donc naturel d'inclure aussi une section dédiée aux éléments théoriques et à l'état de l'art associés à la gravure plasma (section 3.2). Ce chapitre présente aussi l'état de l'art associé aux nouveaux procédés requis pour intégrer des contacts en vias traversants.

Grâce à ces principes théoriques ainsi que ces revues de littérature, il est possible d'évaluer en détails les thèmes qui n'ont pas été investigués en recherche, de définir précisément le sujet de recherche du doctorat et de fixer les objectifs poursuivis par le projet. Ces aspects seront exposés dans le chapitre 4. Ce chapitre présente aussi la méthodologie choisie dans le cadre de cette thèse.

Le chapitre 5 présente les résultats obtenus concernant la gravure plasma de vias. Il est présenté sous la forme d'un article qui fut publié dans un journal avec comité de lecture. Cet article présente l'étude de l'influence de la chimie du plasma sur la gravure d'hétérostructures triple jonctions III-V/Ge. Les résultats témoignent que la chimie du plasma a un impact autant sur la morphologie de la gravure que sur les performances de la cellule

photovoltaïque. L'inclusion de cet article dans cette thèse est donc d'une grande pertinence car ce dernier propose des procédés pour graver des vias avec des profils verticaux et avec un faible endommagement de la cellule.

Le chapitre 6 présente aussi des résultats concernant la gravure plasma de vias sous la forme d'un article. Il fut soumis dans un journal avec comité de lecture. L'article propose un procédé de gravure plasma complet pour former des vias profonds, anisotropes et avec des flancs passivés sur des hétérostructures triple jonctions III-V/Ge. L'étude présente une caractérisation exhaustive de la morphologie des vias, la composition chimique des flancs, des défauts servant de centres de recombinaison non-radiatifs et des performances photovoltaïques associées. Ces aspects confirment donc la pertinence de l'inclusion de cet article dans cette thèse.

Le chapitre 7 présente les résultats associés à l'isolation électrique des vias. Il s'agit d'un *proceeding* soumis et publié dans le cadre de la conférence CPV13. Ce chapitre propose une étude comparative entre les techniques de dépôt chimique en phase vapeur assisté par plasma (PECVD) et de dépôt par couche atomique assisté par plasma (PEALD) pour déposer une couche diélectrique sur les flancs des vias afin de les isoler électriquement. Un protocole constitué de plusieurs immersions dans les solutions de gravure est aussi proposé afin de valider la qualité de l'isolation.

Le chapitre 8 présente les résultats associés à la métallisation des vias. Il propose un procédé en plusieurs étapes permettant de métalliser des vias sur une hétérostructure III-V/Ge. Ces étapes incluent un dépôt PEALD de TiN, de l'électrodéposition, une planarisation mécano-chimique (CMP) d'or et une gravure plasma.

Le chapitre 9 présente les résultats associés au report et à l'amincissement de substrat. Étant donné que les vias ne traversent pas entièrement le substrat III-V/Ge initial, le substrat est aminci par la face arrière afin de révéler les vias. Un report sur un substrat de quartz est proposé afin de conserver l'intégrité de la cellule.

Le chapitre 10 présente les résultats associés à la fabrication des cellules TCVC. Un procédé de microfabrication complet pour fabriquer des cellules TCVC est présenté. Finalement, les résultats associés à la caractérisation de ces cellules sont aussi présentés dans ce chapitre.

Finalement, la conclusion présente un résumé de la thèse en soulignant toutes les contributions scientifiques qui ont été apportées. Des perspectives pour des solutions et pour des futurs projets de recherche connexes y sont aussi présentées.

CHAPITRE 2

LE PHOTOVOLTAÏQUE CONCENTRÉ : PRINCIPES THÉORIQUES ET ÉTAT DE L'ART

2.1 Principe théorique d'une cellule photovoltaïque monojonction

Sous sa forme la plus générale, les caractéristiques courant-tension (I-V) d'une cellule photovoltaïque mono jonction peut s'exprimer de la manière suivante :

$$I_{1jonction}(V, C) = I_{ph,1soleil}C - I_0(e^{\frac{q(V+IR_S)}{k_B T}} - 1) - \frac{qn_iAW_{dr}}{\tau_R}(e^{\frac{q(V+IR_S)}{2k_B T}} - 1) - \left(\frac{V + IR_S}{R_{Sh}}\right) \quad (2.1)$$

Dans cette équation, I est le courant total, I_{ph} est le courant photogénéré, I_0 est le courant de saturation, C est le facteur de concentration (en nombre de soleil), q est la charge d'un électron, V est la différence de potentiel aux bornes du dispositif, R_S est la résistance série, k_B est la constante de Boltzmann, T est la température du dispositif, n_i est la densité de porteurs intrinsèques, A est l'aire du dispositif, W_{dr} est la largeur de la zone de déplétion, τ_R est le temps de vie des porteurs, et, finalement, R_{Sh} est la résistance *shunt*. La section 12.1 en annexe présente un développement détaillé permettant d'obtenir l'équation 2.1. À partir de cette expression, il est possible de définir les paramètres principaux utilisés lors de la caractérisation de ces dispositifs. La première étape consiste toutefois à simplifier l'équation 2.1 afin d'obtenir une seule exponentielle. On pose donc un paramètre n défini comme étant de facteur d'idéalité afin de fusionner les deux contributions ayant un caractère exponentiel :

$$I_{1jonction}(V, C) = I_{ph,1soleil}C - I_0(e^{\frac{q(V+IR_S)}{nk_B T}} - 1) + \left(\frac{V + IR_S}{R_{Sh}}\right) \quad (2.2)$$

Dans le cas d'une cellule monojonction, ce caractère prend une valeur se situant entre 1 et 2. Cette valeur dépendra de la pondération de chacune des contributions exponentielles. Par conséquent, en étudiant le facteur d'idéalité, il est possible d'évaluer si les recombinaisons électron-trou sont un mécanisme dominant dans la cellule photovoltaïque. Si le facteur d'idéalité vaut 1, le dispositif est considéré comme idéal et les recombinaisons sont négligeables. Si ce paramètre s'approche de 2, les recombinaisons sont dominantes et le dispositif est considéré comme étant non-idéal.

Expérimentalement, il est difficile d'obtenir la valeur du facteur d'idéalité. En effet, elle peut dépendre grandement de la valeur expérimentale obtenue pour la densité de courant de saturation J_0 . Par ailleurs, d'autres contributions comme la résistance série ou la résistance parallèle (*shunt*) peuvent aussi augmenter la valeur du facteur d'idéalité si un modèle non-adapté est utilisé.

Dans le cadre de cette thèse, le facteur d'idéalité a été déterminé d'une manière à limiter les effets résistifs et celui associé à une mauvaise évaluation de la densité de courant de saturation. Le facteur d'idéalité est déterminé à partir des caractéristiques I-V en obscurité en considérant que les résistances série (R_S) et *Shunt* (R_{Sh}) sont idéales ($R_S = 0$ et $R_{Sh} \rightarrow \infty$) :

$$J(V) = J_0(e^{\frac{qV}{nk_B T}} - 1) \quad (2.3)$$

En supposant que n ne varie pas en fonction de la tension dans la plage de tension d'intérêt, il est possible de transformer l'équation 2.3 pour obtenir :

$$\ln \frac{dJ(V)}{dV} = \ln \frac{J_0 q}{nk_B T} + \frac{qV}{nk_B T} \quad (2.4)$$

En faisant une régression linéaire de $\ln \frac{dJ(V)}{dV}$ en fonction de $\frac{qV}{k_B T}$, il est facilement possible d'obtenir le facteur d'idéalité en déterminant le taux de variation. La plage de tension utilisée pour la régression est déterminée afin de conserver la validité des approximations initiales $R_S = 0$ et $R_{Sh} \rightarrow \infty$. Dans le cas des cellules multijonctions visées par cette thèse, celle-ci se situait entre 2V et 2.5V.

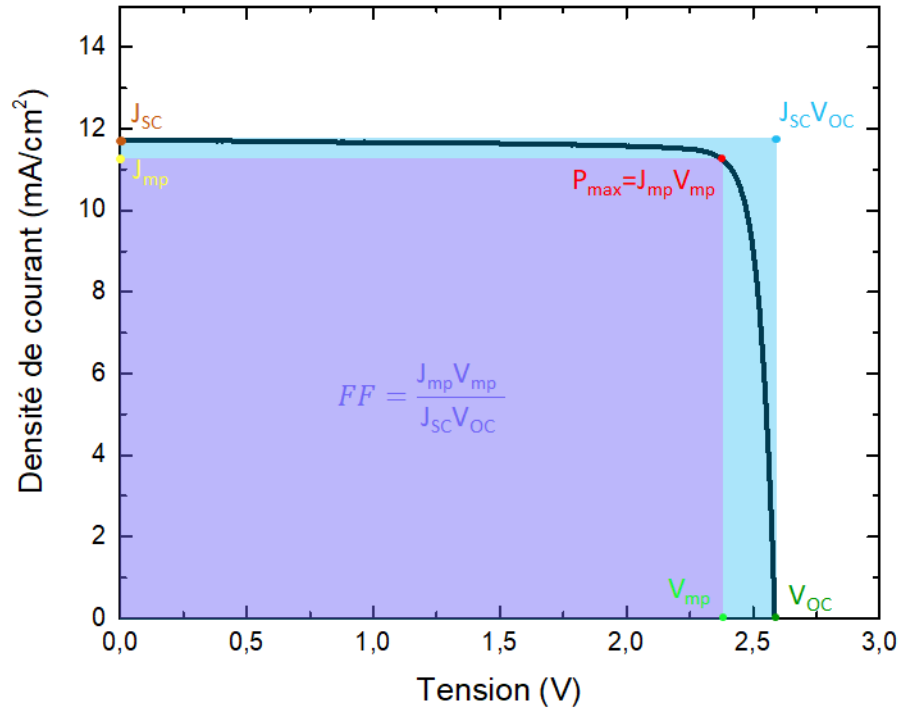


Figure 2.1 Graphique présentant une courbe IV d'une cellule photovoltaïque triple jonction III-V/Ge en y schématisant les principaux paramètres

La figure 2.1 présente le graphique d'une courbe IV d'une cellule photovoltaïque triple jonction III-V/Ge mesurée sous une intensité lumineuse équivalente à 1 soleil. Il est possible sur cette courbe de présenter schématiquement la majorité des paramètres essentiels d'une cellule photovoltaïque comme en témoigne la figure 2.1. La courbe IV d'une cellule sous illumination intercepte les axes associés aux densités de courant et tension à des valeurs non nulles. On définit le point auquel la courbe intercepte l'axe de la densité de courant comme étant la densité de courant de court-circuit (J_{SC}) comme en témoigne la figure 2.1. Il s'agit de la densité de courant maximale que peut générer une cellule mais elle sera obtenue uniquement lorsque le dispositif génère aucune tension. Si la résistance série est suffisamment faible pour n'avoir aucun impact sur ce paramètre (ce qui est généralement le cas à faible concentration solaire), il est possible d'obtenir :

$$J_{SC} = J(V = 0, C) = J_{ph,1soleil} C \quad (2.5)$$

En utilisant l'équation 2.5, il est possible d'affirmer que la densité de courant de court-circuit sera égale à celle qui est photogénérée (si la résistance série est négligeable) :

$$J_{SC,1soleil} = J_{ph,1soleil} \quad (2.6)$$

Il est possible de constater que la densité de courant de court-circuit croît linéairement avec la concentration solaire. Cette dépendance est uniquement valide dans un régime où la résistance série et la saturation optique sont négligeables. Dans le domaine du photovoltaïque concentré, les effets de la résistance série deviennent non négligeables après une certaine concentration et pourront diminuer la valeur du J_{SC} . Expérimentalement, il est très simple d'obtenir la valeur de la densité de courant de court-circuit car il s'agit de celle obtenue à $V = 0$. Comme discuté précédemment, si on multiplie ce paramètre par l'aire du dispositif (A), il est possible d'obtenir le courant de court-circuit (I_{SC}).

Le point d'intersection avec l'axe associé à la tension permet d'obtenir la tension à circuit ouvert (V_{OC}) comme présenté sur la figure 2.1. Il s'agit de la tension maximale que peut générer une cellule mais elle sera obtenue uniquement lorsque le dispositif génère aucun courant. Il est possible d'obtenir une expression simple pour le V_{OC} si on suppose que la résistance parallèle est idéale ($R_{Sh} \rightarrow \infty$).

$$J(V_{OC}, C) = 0 = J_{SC,1soleil}C - J_0(e^{\frac{qV_{OC}}{nk_B T}} - 1) \quad (2.7)$$

$$V_{OC} \approx V_{OC,1soleil} + \frac{nk_B T}{q} \ln C \quad (2.8)$$

Tout comme pour le J_{SC} , le V_{OC} croît avec la concentration solaire mais, de manière logarithmique. L'équation 2.8 a été obtenue en supposant une résistance *shunt* infinie. Si cette résistance n'est pas idéale, la valeur de la tension à circuit ouvert sera réduite. La méthode expérimentale pour trouver le V_{OC} est tout aussi simple que pour le paramètre précédent. Il suffit de mesurer la tension aux bornes de la cellule lorsque le circuit est ouvert. Le produit $J_{SC}V_{OC}$ correspond schématiquement à la somme des aires en bleu et en mauve sur la figure 2.1. Ce produit sera toujours supérieur à la densité de puissance maximale

(P_{max}) que peut générer la cellule photovoltaïque. La densité de puissance maximale que peut générer le dispositif est schématisée sur la figure 2.1 comme étant l'aire en mauve. Ce dernier paramètre peut être défini comme le produit de la densité de courant et la tension à puissance maximale (J_{mp} et V_{mp} respectivement) :

$$P_{max} = J_{mp}V_{mp} \quad (2.9)$$

Étant donné que pour obtenir la puissance maximale, le produit $J_{mp}V_{mp}$ doit être maximisé, V_{mp} peut être défini comme suit :

$$\left. \frac{d(J(V)V)}{dV} \right|_{V=V_{mp}} = 0 \quad (2.10)$$

Par conséquent, J_{mp} prendra la valeur :

$$J_{mp} = J(V = V_{mp}) \quad (2.11)$$

Le schéma présenté à la figure 2.1 permet aussi de facilement visualiser le facteur de remplissage (*fill factor* (FF)) d'une cellule photovoltaïque. Ce dernier correspond au rapport de l'aire en mauve sur celles en mauve plus celle en bleu. Mathématiquement, ceci correspond à :

$$FF = \frac{P_{max}}{J_{SC}V_{OC}} = \frac{J_{mp}V_{mp}}{J_{SC}V_{OC}} \quad (2.12)$$

Par conséquent, le facteur de remplissage est toujours inférieur à 1. Il est donc généralement exprimé en pourcentage. Grâce à l'équation 2.12, il est possible d'obtenir une expression simple pour la puissance maximale :

$$P_{max} = FFJ_{SC}V_{OC} \quad (2.13)$$

Le courant de saturation, le facteur d'idéalité et les résistances *shunt* et série influenceront tous la valeur du FF . Par conséquent, la densité de puissance maximale générée par la cellule dépendra aussi de ces paramètres indirectement.

Le dernier paramètre présenté dans cette section est l'efficacité de conversion photovoltaïque η . Ce dernier est tout simplement défini comme étant le ratio entre la densité de puissance incidente du soleil (P_{soleil}) et la densité de puissance générée par la cellule (P_{max}) :

$$\eta = \frac{P_{max}}{P_{soleil}} = \frac{FF J_{SC} V_{OC}}{P_{soleil}} \quad (2.14)$$

Par conséquent, les principaux paramètres à mesurer pour évaluer l'efficacité sont le FF , le J_{SC} et le V_{OC} . Toutefois, ces paramètres dépendent eux aussi de plusieurs autres paramètres définis précédemment (J_0 , EQE, n , R_S , R_{Sh} , C , etc).

2.2 Principe théorique d'une cellule photovoltaïque multijonction

Dans le cadre de cette thèse, les travaux furent effectués sur des cellules photovoltaïques avec trois jonctions en série réalisées par une épitaxie de matériaux semiconducteurs III-V crûs sur un substrat de germanium. Malgré le fait que la théorie portant sur les cellules monojonction présentée à la section précédente peut s'appliquer à chaque sous-cellule séparément, de nouvelles caractéristiques applicables uniquement aux dispositifs multijonction doivent être considérées. La figure 2.2 tirée de [1] présente un schéma simplifié présentant les différentes couches d'une cellule photovoltaïque multijonctions et un graphique présentant l'irradiance spectrale du soleil en fonction de la longueur d'onde. Les régions en bleu, en vert et en majenta indiquent les plages de conversion de chaque sous-cellule.

Pour fabriquer une cellule multijonction, il est peu judicieux de simplement empiler les jonctions directement les unes sur les autres. En empilant trois jonctions PN les unes sur les autres, deux hétérojonctions NP seraient créées aux interfaces des jonctions PN. Cette configuration réduirait significativement le pouvoir de conversion des trois jonctions. Pour éviter ce problème, deux diodes tunnels sont introduites aux deux interfaces entre les jonctions PN comme présentées sur la 2.2a). Il s'agit de jonctions PN fortement dopées (N^{++}/P^{++}) en sens inverse des trois autres jonctions. Leur fort dopage leur permet

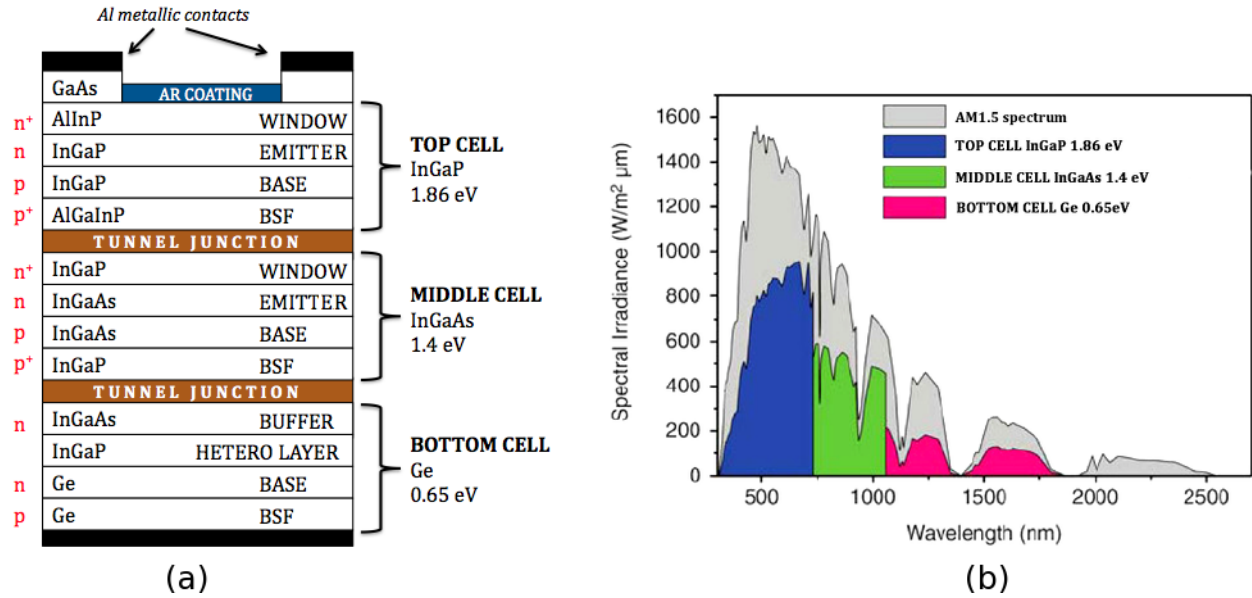


Figure 2.2 Figure tirée de [1] présentant un a) schéma simplifié présentant les différentes couches d'une cellule photovoltaïque multijonction et b) un graphique présentant l'irradiance spectrale du soleil en fonction de la longueur d'onde. Les régions en bleu, en vert et en majenta indiquent les plages de conversion de chaque sous-cellule

d'avoir une zone de déplétion très mince tout en altérant pas les jonctions PN servant à la conversion. Cette région est tellement fine qu'elle permet aux électrons de traverser la jonction par effet tunnel en ignorant le fort champ électrique. Par conséquent, les diodes tunnels sont des régions conductrices électriquement. Par ailleurs, en choisissant des matériaux semiconducteurs avec une bande d'énergie interdite suffisamment grande, les jonctions tunnels peuvent être transparentes aux photons qui atteindront la ou les jonctions sous-jacentes. En somme, les jonctions tunnels sont essentielles aux cellules multijonctions car elles n'altèrent pas le champ électrique des jonctions PN, elles sont conductrices électriquement et elles sont transparentes.

Il n'est pas trivial d'obtenir une expression théorique pour les caractéristiques IV d'une cellule triple jonction. En effet, il faudrait reprendre la démarche de la section 12.1 et l'appliquer aux 3 jonctions tout en considérant la probabilité qu'un électron puisse traverser la barrière tunnel. De plus, si le spectre solaire n'est pas bien équilibré sur les trois jonctions, il se peut que certaines jonctions soient sous un différent régime d'opération. Par ailleurs, il peut y avoir du couplage luminescent entre plusieurs jonctions. Ce phénomène apparaît lorsqu'une sous-cellule inférieure génère un courant à partir d'un photon qui a été généré à partir d'une recombinaison radiative qui a eu lieu dans une sous-cellule supérieure. En

considérant ce niveau de complexité, il est plus simple de définir une expression empirique pour caractériser une cellule multijonction idéale ($R_S = 0$ et $R_{Sh} \rightarrow \infty$). En introduisant des paramètres effectifs à l'équation 2.2 pour la densité de courant :

$$J_{tjsc}(V, C) = J_{ph,tjsc,1soleil}C - J_{0,eff}(e^{\frac{q(V)}{n_{eff}k_B T}} - 1) \quad (2.15)$$

Les paramètres effectifs $J_{0,eff}$ et n_{eff} servent à caractériser la cellule multijonction entière et prennent en compte les densités de courant de saturation et les facteurs d'idéalité de chaque sous-cellule. Avec cette valeur effective de la densité de courant de saturation ($J_{0,eff}$) et l'équation 12.39, il est impossible d'évaluer certains paramètres comme la constante de diffusion ou la longueur de diffusion d'une sous-cellule en particulier car il y aura une contribution de chaque sous-cellule. Le facteur d'idéalité effectif (n_{eff}) prendra aussi une valeur qui dépendra des facteurs d'idéalité de chaque sous-cellule. Dans le cas d'une cellule monojonction, cette valeur se situe entre 1 et 2. Dans le cas d'une cellule multijonction, elle prendra une valeur variant entre 3 et 6.

Comme expliqué précédemment, les sous-cellules d'une cellule multijonction sont en série. Par conséquent, la tension à circuit ouvert de la cellule entière ($V_{OC,tjsc}$) sera la somme des tensions à circuit ouvert de chaque sous-cellule ($V_{OC,i}$) :

$$V_{OC,tjsc} = \sum_i V_{OC,i} \quad (2.16)$$

En pratique, la densité de courant photogénérée peut être variable d'une sous-cellule à une autre. Toutefois, chacune d'entre elles sont série ce qui impose qu'une seule valeur du courant traverse la série. La densité de courant photogénérée par une cellule multijonction ($J_{ph,tjsc,1soleil}$) sera limitée par la sous-cellule qui génère le moins de photocourant :

$$J_{ph,tjsc,1soleil} = Min(J_{ph,1soleil,i}) \quad (2.17)$$

En conclusion, tous les paramètres obtenus à la fin de la section précédente peuvent être obtenus pour une cellule multijonction en considérant qu'il s'agit de valeurs effectives qui prennent en compte l'interaction de toutes les sous-cellules et des jonctions tunnels.

2.3 État de l'art des cellules photovoltaïques simple jonction à contacts arrières

La fabrication de cellules photovoltaïques à contacts arrières est déjà un sujet de recherche actif depuis plusieurs décennies dans le cas des cellules monojonction en silicium destinées au photovoltaïque standard. En fait, le record en efficacité des cellules monojonction Si a été obtenu grâce à des contacts en face arrière. Cette architecture est bénéfique même avec l'absence de concentration car une réduction de l'ombrage peut être obtenue et la réduction des pertes résistives devient pertinente sur des cellules de grande superficie. Plusieurs stratégies pour réaliser cette architecture ont déjà été étudiées. Une publication de Van Kerschaver *et al* [128] confirme ces effets bénéfiques et met en lumière les trois types d'architecture possibles dans le cas des cellules monojonctions. Van Kerschaver *et al* [128] présentent toutefois un inconvénient avec la fabrication de cellules photovoltaïques à contacts arrières. Le procédé de fabrication se complexifie et requiert de multiples étapes de photolithographie en comparaison au procédé standard. La première architecture fut nommée *Back – junction solar cell* (BJSC). Un schéma présentant celle-ci tiré de [128] est présenté à la figure 2.3.

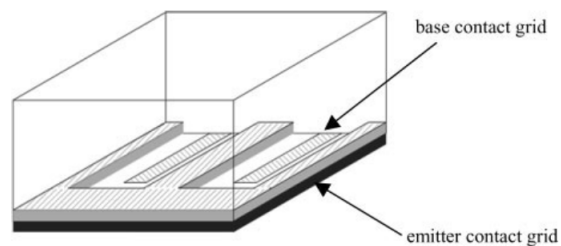


Figure 2.3 Image tirée de [128] présentant le schéma de l'architecture *Back – junction solar cell*

Cette architecture se distingue des structures standards par le report de la région émettrice vers la face arrière en plus du contact électrique en face avant. La région émettrice est formée par diffusion pour définir un motif interdigité avec la base de la cellule. Un aspect positif de cette architecture est qu'il n'y a aucun ombrage créé par des contacts électriques. Par conséquent, il y a moins de contraintes sur la taille de la métallisation étant donné qu'elle ne crée aucun ombrage. Ceci permet une réduction de la résistance série ainsi que

ses pertes associées. Une autre publication confirme cet aspect positif [76]. En effet, les auteurs affirment qu'il est possible de métalliser jusqu'à la moitié de la face arrière pour limiter les pertes dues à la résistance série. Toutefois, le report de la région émettrice en face arrière limite la conversion photovoltaïque car les porteurs doivent traverser une épaisseur de matériau substantielle avant d'être récupérés par les contacts électriques. Par ailleurs, cette architecture est difficilement transposable sur des cellules multijonctions. En effet, les contraintes imposées par la croissance épitaxiale requise pour ces hétérostructures complexifient la fabrication de cellules multijonctions avec cette architecture.

La seconde architecture de cellule monojonction à contacts arrières présentée dans le même article [128] se nomme *Emitter wrap – through solar cell* (EWTSC). Un schéma présentant celle-ci tiré de [128] est présentée à la figure 2.4. Tout comme l'architecture BJSC, il n'y a aucune métallisation en face avant et le contact face avant est reporté à l'arrière. La différence entre les deux stratégies réside dans la région émettrice : en plus d'être interdiguée à l'arrière, elle couvre aussi des vias traversant la cellule ainsi que la face avant de la cellule. Par conséquent, cette technique permet de favoriser la conversion photovoltaïque en face avant tout en conservant toute métallisation en face arrière. Les effets bénéfiques de cette architecture furent confirmés dans une autre publication [127]. En effet, aucune métallisation n'est nécessaire en face avant. Par conséquent, il n'y a aucun ombrage sur la cellule. Les porteurs récupérés par la région émettrice en face avant pourront migrer vers le contact en face arrière par la région émettrice des vias. Cette architecture résout donc le désavantage principal des BJSC en ce qui a trait à la conversion photovoltaïque. Malheureusement, pour une raison similaire énumérée précédemment, cette stratégie est difficilement transposable sur des cellules multijonctions. En effet, le procédé de fabrication de la région émettrice dans des vias est simple car elle est réalisée par diffusion. Toutefois, l'épitaxie d'hétérostructures multijonctions sur les parois de vias n'est pas réalisable.

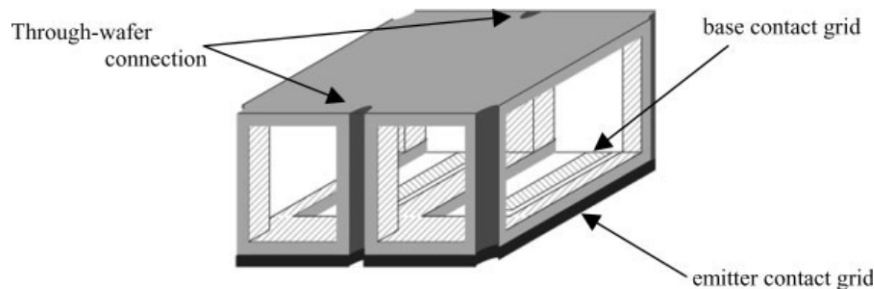


Figure 2.4 Image tirée de [128] présentant le schéma de l'architecture *Emitter wrap – through solar cell*

La troisième architecture de cellule monojonction à contacts arrières présentée par Van Kerschaver *et al* [128] se nomme *Metallisation wrap – through solar cell* (MWTSC ou MWT). Un schéma présentant celle-ci tiré de [128] est présentée à la figure 2.5. Cette architecture conserve la région émettrice en face avant tout comme les cellules standards et les EWTSC. Une métallisation est présente en face avant ce qui cause un ombrage. Cet ombrage peut toutefois être moins important que celui causé par un contact en face avant standard. Cette caractéristique pouvait être évitée grâce aux architectures BJSC et EWTSC. Les MWTSC se distinguent des cellules standards par le fait que la métallisation en face avant est prolongée à travers des vias pour former un second contact électrique à l'arrière. Typiquement, la technique de métallisation utilisée sur silicium est la sérigraphie [18, 56, 61, 62]. Cette technique est difficilement transposable sur les cellules multijonctions car malgré la grande taille des vias utilisés sur silicium (100 μm de diamètre et 220 μm de profondeur) des défauts de métallisation subsistent et augmentent la résistance série comme rapporté par Clement *et al* [21]. Si la métallisation de larges vias à faible rapport d'aspect présente des défis par sérigraphie, il est difficile d'imaginer que ce procédé sera facilement transposable sur des dispositifs multijonctions qui requièrent de plus petits vias avec un plus grand rapport d'aspect. Fort heureusement, des stratégies alternatives pour la métallisation de vias seront présentées au chapitre 3. Le fait que les techniques de microfabrication utilisées pour les cellules monojonctions sont difficilement réalisables sur cellule multijonctions représente un défi important dans le projet proposé et confirme aussi son originalité. Malgré le fait que les techniques de fabrication devront être adaptées, l'architecture MWT est cependant plus facilement transposable sur des cellules multijonctions que les deux autres techniques présentées. En effet, si la métallisation présente dans les vias est entourée d'une couche isolante électriquement, seule une épitaxie d'hétérostructures multijonctions planaire en face avant est nécessaire et ce besoin est déjà standard pour la fabrication de cellules photovoltaïques multijonctions. Cette stratégie sera revue en détail à la section 4.1. En effet, les différentes techniques pour fabriquer des cellules monojonction à contacts arrières présentées par Van Kerschaver *et al* [128] témoignent que la **structure MWTSC est celle qui semble être la plus propice à être adaptée pour les cellules multijonctions**. Pour cette raison, cette section visera principalement une revue portant sur les MWTSC.

Une publication de Li *et al* [81] confirme ce qui fut présenté par Van Kerschaver *et al* [128] concernant l'architecture MWTSC. Les auteurs spéculent toutefois que le choix de motif de la métallisation présente en face avant sur des cellules standards est inadéquat dans le cas MWTSC et qu'une optimisation plus poussée est possible. En effet, l'élimination des busbars en face avant et l'introduction de vias enlèvent plusieurs contraintes et

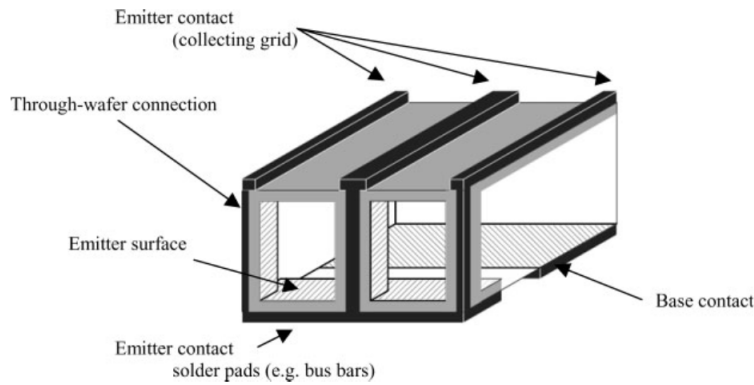


Figure 2.5 Image tirée de [128] présentant le schéma de l'architecture *Metallisation wrap – through solar cell*

en ajoutent de nouvelles concernant le choix des motifs de la métallisation en face avant. Les auteurs proposent donc dans l'article une nouvelle méthode pour calculer des pertes causées par la métallisation de MWTSC. Par ailleurs, ils proposent aussi une optimisation d'une nouvelle géométrie adaptée à l'architecture MWTSC basée sur cette méthode. Les thèmes soulevés par Li *et al* [81] ne se limitent pas uniquement aux cellules monojonctions et met donc en lumière la pertinence de revoir le design et l'optimisation des motifs définissant la métallisation en face avant pour des MWTSC multijonctions. Une autre publication présentant des résultats de simulation numérique de MWTSC [85] met en lumière un aspect géométrique important qui n'avait pas été traité par Li *et al* [81]. En effet, les auteurs rapportent que la géométrie des deux contacts en face arrière est tout aussi importante que celle en face avant et qu'elle a un impact sur les performances. Les résultats témoignent que la recombinaison électron-trou augmentera en fonction de la taille du contact face avant reportée à l'arrière et en fonction la taille de la région séparant les deux contacts. En effet, si la taille de ces régions augmente, les porteurs dans la base doivent parcourir une plus grande distance latéralement et le risque de recombinaison et la résistance série augmentent. Ces effets réduiront l'efficacité du dispositif. Cet aspect témoigne qu'un nouveau niveau de complexité est atteint durant la fabrication de cellules ayant cette architecture car une optimisation géométrique en face arrière est tout aussi requise qu'une optimisation géométrique en face avant. Ces résultats sont d'une grande importance car ils sont indépendants de l'hétérostructure envisagée. Par conséquent, cette optimisation est tout aussi pertinente sur les dispositifs multijonctions que sur ceux monojonctions. La problématique que représente la recombinaison en face arrière rapportée par Magnone *et al* [85] fut adressée dans une publication de Thaidigsmann *et al* [126]. Les auteurs proposent de passiver la face arrière des MWTSC afin de limiter la recombinaison électron-trou. Ils observent que ce procédé permet d'améliorer les performances des

MWTSC confirmant ainsi les affirmations de Magnone *et al* [85]. En somme, **le design des motifs a un impact important autant au niveau de la face avant que la face arrière.**

Une publication de Chen *et al* [18] confirme les bénéfices mentionnés précédemment [128] de l'architecture MWTSC sur des cellules monojonctions en silicium. En effet, ils ont pu confirmer une augmentation moyenne de l'efficacité de 0.3% à 0.4% absolu. Ce résultat témoigne de l'effet positif apporté par le report du contact électrique en face avant vers l'arrière. Outre ce résultat, les auteurs s'intéressent aux contributions résistives. Ils métallisent les vias grâce à un procédé de sérigraphie. Ils témoignent qu'une résistance en série importante et une faible résistance shunt peuvent tout de même limiter le plein potentiel de l'architecture. L'article présente donc une étude de l'effet d'un recuit thermique de la métallisation des vias pour limiter ces pertes résistives. Leurs résultats montrent que le recuit thermique réduit la résistance shunt du dispositif par rapport à ceux sans recuit. Toutefois, aucune amélioration substantielle de la résistance série fut obtenue. Les auteurs justifient cette caractéristique par le fait que la résistance des vias est négligeable par rapport aux autres contributions résistives. Obtenir une faible résistance *shunt* ou la création de court-circuits locaux sur des MWTSC peut avoir des conséquences problématiques sur la fiabilité du dispositif en plus de la réduction des performances. En effet, cette caractéristique fut rapportée dans une publication de Barbato *et al* [8]. Un court-circuit local peut favoriser une augmentation de la densité de courant local et une augmentation de la température. Ceci résulte en une dégradation possible des matériaux. Malgré le fait que leur étude porte sur des cellules monojonctions en silicium, les risques rapportés peuvent être tout aussi graves dans le cas des cellules photovoltaïques multijonction sous concentration. Ceci met en lumière un défi majeur associé au report du contact en face avant en face arrière : **transférer les porteurs grâce à des vias métallisés et isolés électriquement présente un haut risque de court-circuiter le dispositif.**

Janssen *et al* [62] ont aussi réalisé des MWTSC monojonction sur silicium. Leur technique de métallisation est similaire à celle utilisée par Chen *et al* [18] : la sérigraphie. Malgré le fait que les deux groupes utilisent une technique similaire, les conclusions obtenues concernant les effets résistifs sont différentes. En effet, Janssen *et al* affirment que la résistance *shunt* de leurs MWTSC est comparable sinon meilleure que leurs cellules conventionnelles. Ce résultat est surprenant en considérant les risques de courts-circuits associés au report du contact électrique [18]. Par ailleurs, Janssen *et al* [62] affirment aussi que le niveau de recombinaison est aussi comparable aux cellules standards malgré l'introduction de vias.

Ce surprenant résultat est complètement en désaccord avec les résultats de simulation présentés précédemment par Magnone *et al* [85] et avec l'objectif visé par la passivation en face arrière [126]. Ce résultat est tout aussi étonnant en considérant l'augmentation du rapport périmètre-aire ($\frac{P}{A}$). Cet aspect sera abordé en détail à la section 2.5.2. Toutefois, un résultat présenté dans cet article qui est confirmé dans d'autres publications [18, 128] est que la réduction de l'ombrage causée par le changement d'architecture a un effet bénéfique sur les performances. En effet, les auteurs ont observé une augmentation de la densité de courant par rapport aux cellules conventionnelles. Tout comme certaines publications présentées précédemment [18, 62], Hendrichs *et al* [56] utilisent la sérigraphie afin de métalliser leurs vias pour leurs MWTSC. Hendrichs *et al* se distinguent des autres auteurs grâce aux géométries choisies. Ils tentent d'augmenter la taille du contact face arrière au détriment du contact face avant reporté à l'arrière afin de réduire la résistance série dans la base. Par ailleurs, ils tentent de réduire la taille de la métallisation en face avant tout en conservant la même résistance série en augmentant le nombre de vias. Cette stratégie s'avère un succès car les auteurs observent une réduction de la résistance série découlant des deux techniques. Elles sont par ailleurs indépendantes de l'hétérostructure utilisée ce qui suggère que ces effets bénéfiques pourraient aussi être obtenus sur des cellules multijonctions. Un effet positif supplémentaire au-delà de la portée des travaux de Hendrichs *et al* [56] pourrait aussi être envisagé sous des applications en concentration. En effet, l'augmentation du nombre de vias pourrait réduire les pertes résistives à haute concentration sans augmenter excessivement l'ombrage comme le font les métallisations standards en grille. Malheureusement, les auteurs rapportent aussi une réduction de la résistance *shunt* qui est attribuée au report du contact face avant vers l'arrière. Ce résultat est en accord avec plusieurs autres résultats [18]. Finalement, Hendrichs *et al* [56] ne sont pas les seuls à avoir tenté d'augmenter la quantité de vias sur des MWTSC. En effet, Bennett *et al* [10] ont aussi tenté d'augmenter le nombre de vias pour réduire la taille de la métallisation en face avant. En conclusion, **l'architecture MWTSC permet de réduire l'ombrage et peut réduire les pertes résistives.**

Un article de Guillevin *et al* [52] apporte de nouvelles contributions au domaine des MWTSC monojonctions qui ne furent pas mentionnées précédemment. En effet, outre les bénéfices d'une réduction de la métallisation et la résistance série, la publication fait état d'une plus grande facilité d'intégration en module grâce au rassemblement des contacts électriques en face arrière. Par ailleurs, la densité d'encapsulation des cellules peut être augmentée. Cette caractéristique est d'une importance capitale car elle n'est pas uniquement pertinente pour les cellules monojonctions en silicium : cet atout subsiste aussi pour les cellules multijonction dans des modules destinés à opérer sous concentration. Si cette

nouvelle architecture est utilisée en CPV, **il serait donc possible d'envisager des réductions de coût dues à la simplicité d'intégration en module et une augmentation de la surface active grâce à la meilleure densité d'encapsulation.**

Outre ces caractéristiques très prometteuses, Guillevin *et al* [52] présentent des résultats de simulation indiquant la dépendance du facteur de remplissage (*fill-factor*, FF), de l'ombrage et de la tension à circuit ouvert (V_{oc}) en fonction du nombre de vias. L'augmentation du nombre de vias permet de réduire la superficie de métallisation requise et ainsi réduit l'ombrage. Toutefois, les auteurs observent une réduction du FF et du V_{oc} qu'ils attribuent à une augmentation des recombinaisons. Malgré le fait que ce résultat est en désaccord avec ceux de Janssen *et al* [62], ce résultat est en accord avec les multiples articles publiés depuis des décennies faisant état de l'influence des recombinaisons sur les performances des cellules photovoltaïques comme présentés à la section 2.5.2. Par ailleurs, les simulations de Magnone *et al* [85] et les expériences de Thaidigsmann *et al* [126] confirment aussi ces affirmations. **Il est possible d'en conclure que le FF et du V_{oc} seront aussi affectés par l'architecture MWTSC.** La figure 2.6 schématise les avantages et des inconvénients recensés de la littérature concernant cette nouvelle architecture.

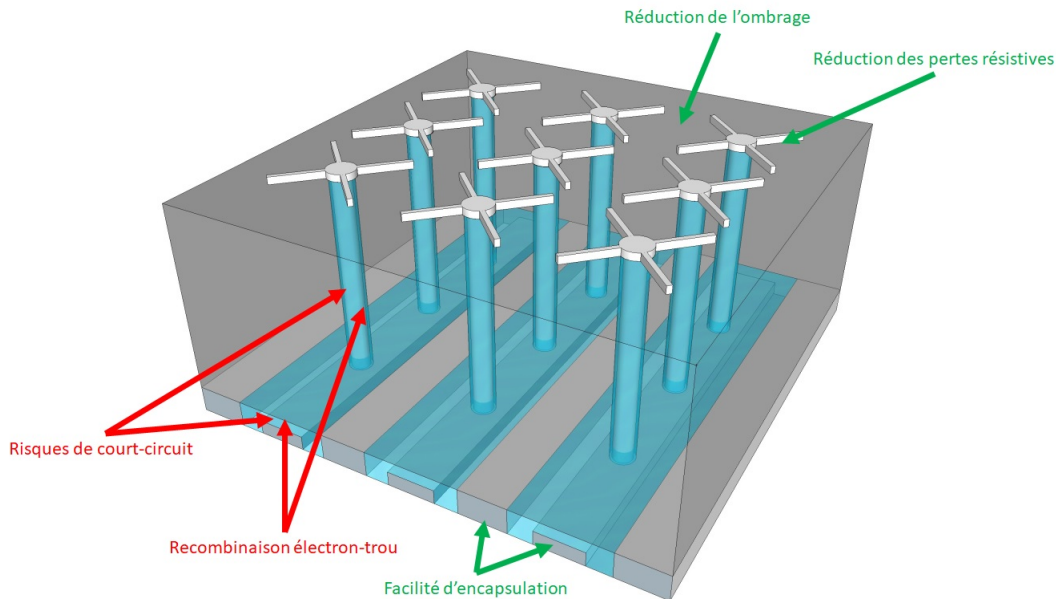


Figure 2.6 Schéma d'une cellule multijonction MWTSC présentant les avantages et les inconvénients de cette nouvelle architecture.

Finalement, Fellmeth *et al* [41] mettent en lumière un aspect capital de l'architecture MWTSC dans l'optique de ce projet de recherche. En optimisant leurs dispositifs MWTSC

monojonction sur silicium, **ils ont réussi à obtenir une efficacité croissante en fonction de la concentration solaire sur cette nouvelle architecture.** Ce résultat confirme la pertinence du projet de recherche présenté dans ce document. En effet, s'il est possible d'obtenir une meilleure efficacité en concentration sur des MWTSC monojonctions, qu'en est-il des dispositifs multijonctions ? Cet aspect sera abordé dans la prochaine section. En somme, tous les articles présentés dans cette section portent sur des dispositifs monojonctions uniquement et témoignent que cette architecture reste encore à être étudiée sur les cellules multijonctions. Ceci confirme donc la pertinence du projet de recherche présenté dans ce document.

2.4 État de l'art des cellules photovoltaïques multijonction à contacts en vias traversant

Malgré le fait que le concept de fabriquer des cellules monojonctions en silicium avec des contacts arrières existe depuis des décennies, la fabrication d'une telle architecture sur cellules multijonctions pour des applications à haute concentration solaire est uniquement apparues dans la littérature depuis 2012. En effet, Zhao *et al* présentent dans un article [3] des résultats de simulation qui témoignent qu'un gain d'efficacité substantiel peut être obtenu en optant pour une architecture *Metallisation Wrap – Through* sur cellules multijonctions par rapport à l'efficacité obtenue avec une architecture standard. Ce résultat met en lumière une caractéristique qui n'a pas été rapportée dans les articles présentés précédemment [8, 10, 18, 41, 52, 56, 61, 62, 81, 85, 126, 128] : **le gain en efficacité obtenu grâce à l'architecture augmente en fonction de la concentration solaire. Ceci témoigne que l'architecture MWT pourrait dévoiler son plein potentiel à haute concentration solaire.** Cet aspect confirme donc la pertinence du projet de recherche proposé dans le présent document. Ce résultat peut être justifié par le fait que l'effet de l'ombrage et des pertes résistives deviennent plus importantes en concentration. Malheureusement, les auteurs n'ont pas confirmé ce gain avec la fabrication de cellules multijonctions MWT. Ils ont proposé dans deux articles [3, 137] des procédés de gravure plasma pour la formation de vias. Cet aspect sera abordé en détail à la section 3.2.

Le gain d'efficacité supérieur pouvant être obtenu en concentration grâce à l'architecture MWT sur cellules multijonctions a suscité un intérêt supérieur aux simples publications. En effet, deux brevets ont été déposés [42, 43] portant sur le concept de cellules multijonctions à contacts en vias traversant. Dans ces documents, les auteurs revendiquent l'utilisation d'une hétérostructure multijonction planaire standard sur laquelle des vias

traversant le substrat ont été formés. Ainsi, aucune modification de la région émettrice est nécessaire comme dans le cas des BJSC et des EWTSC : une épitaxie standard suffit pour cette stratégie. Ces vias sont isolés électriquement grâce à un matériau diélectrique et ils sont métallisés afin de transférer le contact en face avant vers l'arrière où les deux contacts sont interdigités. Cette stratégie consiste essentiellement à l'adaptation de l'architecture MWT [128] sur des cellules multijonctions. Le choix d'utiliser cette architecture plutôt que les deux autres possibles (BJSC et EWTSC) n'a rien de surprenant en considérant les défis présentés dans la section précédente.

Plus récemment, des travaux de Richard *et al* [106, 107] ont confirmé le potentiel de l'utilisation de l'architecture MWT sur cellules multijonctions. Ces auteurs ont baptisé cette technologie *Through cell via contacts* (TCVC) et à des fins de simplicité, cette désignation pour les cellules multijonctions à contacts en vias traversant sera utilisée pour le reste du document. Les simulations sont différentes de celles présentées précédemment [3]. Zhao *et al* simulent une cellule triple jonction métamorphique inversée tandis que Richard *et al* simulent une cellule triple jonction III-V/Ge en accord de maille. Cette dernière est celle qui est choisie dans le cadre du projet de recherche présenté dans ce document et elle apporte des défis supplémentaires concernant la gravure plasma de vias. Cet aspect sera étudié en détail dans la section 3.2. Bien que deux hétérostructures différentes aient été simulées [3, 106, 107], les conclusions principales restent les mêmes : un gain en efficacité est obtenu grâce au report du contact en face arrière et ce gain augmente en fonction de la concentration. **Ceci témoigne que l'architecture TCVC présente un effet bénéfique qui est indépendant de l'hétérostructure choisie.** En effet, une augmentation absolue d'efficacité variant entre 1.9 % et 3 % a été rapportée pour des cellules triple jonction III-V/Ge dépendamment du facteur de concentration. Les auteurs soulèvent par ailleurs une nouvelle caractéristique positive qui ne fut pas mentionnée précédemment. **Le report du contact face avant à l'arrière permet d'éliminer la présence des busbars en face avant. Ceci se traduit par une augmentation de 20 % du rendement en puissance de chaque wafer.** Il s'agit d'une autre propriété importante des TCVC qui permettrait de rendre le CPV compétitif par rapport au PV standard. Tous ces aspects positifs confirment une fois de plus la pertinence du projet présenté dans ce document.

Finalement, des premiers prototypes de cellules TCVC ont été réalisés sur des cellules métamorphiques inversées à deux jonctions par Salvetat *et al* [113] et Oliva *et al* [94]. Cette réalisation confirme la possibilité de fabriquer une telle architecture sur cellule multijonctions. Les objectifs restent les mêmes que pour les cellules MWT monojonction : la

diminution de l'ombrage et la réduction des pertes résistives. Par ailleurs, l'architecture choisie par les auteurs consiste aussi à l'adaptation directe de l'architecture MWT sur une hétérostructure multijonctions. Les auteurs proposent des procédés de microfabrication différents de ceux utilisés sur silicium pour réaliser cette architecture. Un résumé de ces étapes tiré de [113] est présenté à la figure 2.7. Plusieurs étapes comme la croissance épitaxiale, la formation de contacts ohmiques et dépôt de couche antireflet sont déjà utilisées pour la fabrication de cellules multijonctions. Toutefois, le développement de nouvelles étapes est nécessaire pour reporter le contact face avant à l'arrière comme en témoigne la figure 2.7. **La gravure plasma de vias, le dépôt d'une couche d'isolation électrique uniforme et de barrière de diffusion et la métallisation de vias sont tous nécessaires pour atteindre l'objectif visé.** Le développement de nouveaux procédés de microfabrication pour réaliser des cellules TCVC sur III-V/Ge sera aussi nécessaire. Au meilleur de notre connaissance, ces techniques sur ce type de substrat n'ont jamais été réalisées précédemment et ceci confirme la pertinence et l'originalité du projet. Quelques stratégies seront analysées au chapitre 3. Par ailleurs, la prise de contacts pour les mesures électriques présente un certain défi étant donné que les deux contacts sont en face arrière. Salvetat *et al* proposent donc la formation de mesas pour séparer les deux contacts et pour mesurer électriquement leurs cellules. Des mesures courant-tension (I-V) et d'efficacité quantique témoignent que leurs cellules TCVC sont fonctionnelles. Toutefois, une mesure d'électroluminescence révèle la présence d'un court-circuit localisé près d'un via [94]. Ce problème n'est aucunement étonnant en considérant les risques associés au report du contact face avant vers la face arrière. En effet, ce danger fut rapporté précédemment sur les cellules MWT monojonction [18]. La création d'un court-circuit local, se traduisant par une réduction de la résistance *shunt*, a pour effet de réduire le FF, le V_{oc} et, par conséquent, l'efficacité de la cellule [94]. **Ce problème confirme que le procédé d'isolation électrique doit former une couche uniforme et sans défaut afin de pouvoir éliminer tout risque de court-circuit.** Ce défi est indépendant de l'hétérostructure utilisée et est donc d'un intérêt capital dans le cadre du projet de recherche proposé dans ce document. En somme, les seuls prototypes TCVC fabriqués jusqu'à présent n'ont pas été réalisés sur une hétérostructure III-V/Ge. Seules des simulations sur cette hétérostructure ont été réalisées.

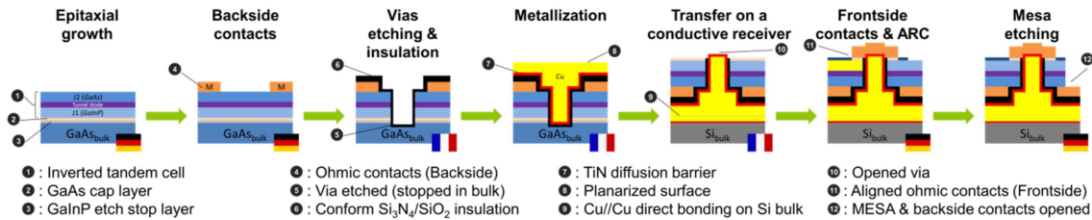


Figure 2.7 Image tirée de [113] présentant les étapes de microfabrication utilisées pour la fabrication de cellules TCVC double jonction GaInP/AlGaAs

2.5 Impact attendu de l'architecture TCVC sur la performance d'une cellule photovoltaïque

2.5.1 Réduction de l'ombrage et des pertes résistives

Un gain d'efficacité et en puissance générée peuvent être obtenus par deux caractéristiques des nouveaux contacts. Tout d'abord, il est possible de réduire l'ombrage causé par la métallisation en face avant. En choisissant judicieusement le diamètre des vias et de l'espacement entre chaque via, il est très simple d'augmenter la fraction d'aire active par rapport à l'aire du substrat avec une architecture TCVC. La figure 2.8 est tirée de l'activité SCA775 et elle présente l'aire active d'une cellule TCVC normalisée par rapport à l'aire initiale du substrat en fonction de l'espacement entre les vias pour plusieurs diamètres de vias. Le trait représente la valeur de l'aire active par rapport à l'aire initiale du substrat dans le cas d'un cellule multijonction avec des contacts standards. Il est possible d'affirmer qu'une majorité de configuration diamètre/espacement permet de réduire l'ombrage des cellules par rapport à une cellule avec des contacts standards. Cette réduction de l'ombrage augmentera significativement le courant photogénéré et donc, la puissance totale générée.

La deuxième caractéristique permettrait un gain en efficacité et elle consiste à une réduction de la résistance série. Substituer les longs doigts métalliques par des vias changera significativement le parcours de porteurs. La figure 2.9 présente deux schémas illustrant le parcours des porteurs générés en face avant avec une architecture de contact a) standard et b) TCVC. Dans le cas d'une architecture standard, les porteurs générés en face avant doivent se déplacer dans la couche semiconductrice supérieure sur plusieurs dizaines de micromètres pour atteindre un doigt métallique (2.9a)1), pour ensuite parcourir ce dernier sur plusieurs millimètres avant d'atteindre un busbar (2.9a)1). Pour une architecture TCVC, les porteurs générés en face avant doivent aussi se déplacer dans la couche semiconductrice supérieure pour atteindre une croix métallique (ou *cross-fingers*, 2.9b)1), pour ensuite parcourir cette dernière sur quelques dizaines de micromètres (2.9b)2) pour atteindre le via.

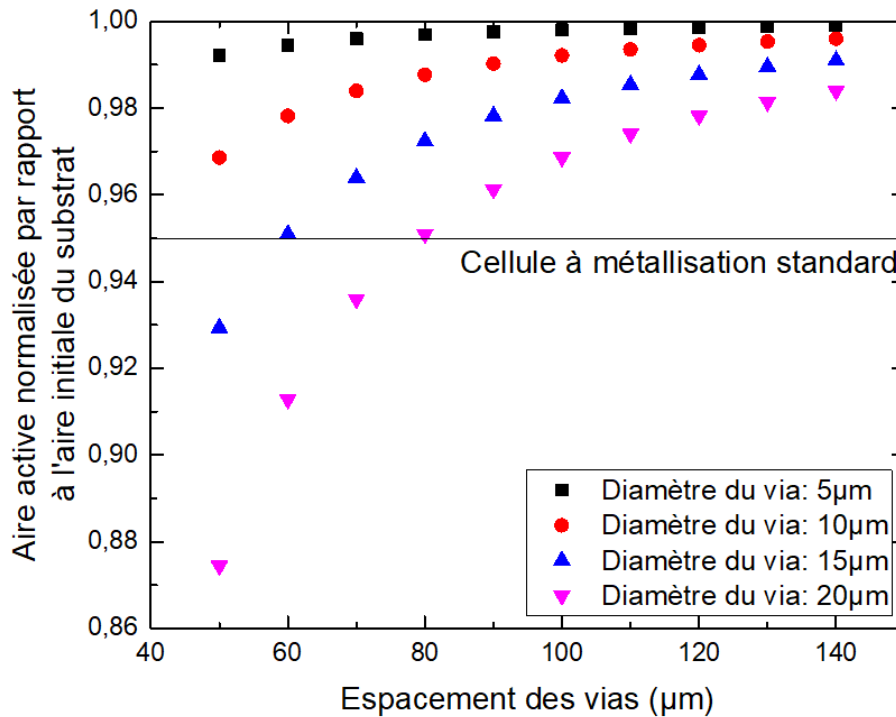


Figure 2.8 Figure tirée de l'activité SCA775 présentant l'aire active d'une cellule TCVC normalisée par rapport à l'aire initiale du substrat en fonction de l'espacement entre les vias pour plusieurs diamètres de vias. Le trait représente la valeur de l'aire active par rapport à l'aire initiale du substrat dans le cas d'une cellule multijonction avec des contacts standards.

Finalement, les porteurs traversent l'hétérostructure à travers le via sur plusieurs dizaines de micromètres pour atteindre le contact face arrière (2.9b)3). En somme, le parcours des porteurs s'élève au-delà de plusieurs millimètres avec des contacts standards mais il se limite à quelques dizaines de micromètres avec des contacts TCVC. Cette caractéristique réduit significativement la résistance série du dispositif. Comme discutée à la section 12.1, une résistance série moins importante permettra à la cellule multijonction de conserver un bon facteur de remplissage sur une plus grande plage de concentration solaire.

2.5.2 Impact des états de surface sur le processus de recombinaison

L'effet de la recombinaison électron-trou en périphérie et ses effets néfastes sur les performances des cellules solaires ont été étudiés et sont compris depuis plusieurs décennies. Plusieurs publications [9, 38, 121] témoignent qu'une augmentation du rapport périmètre

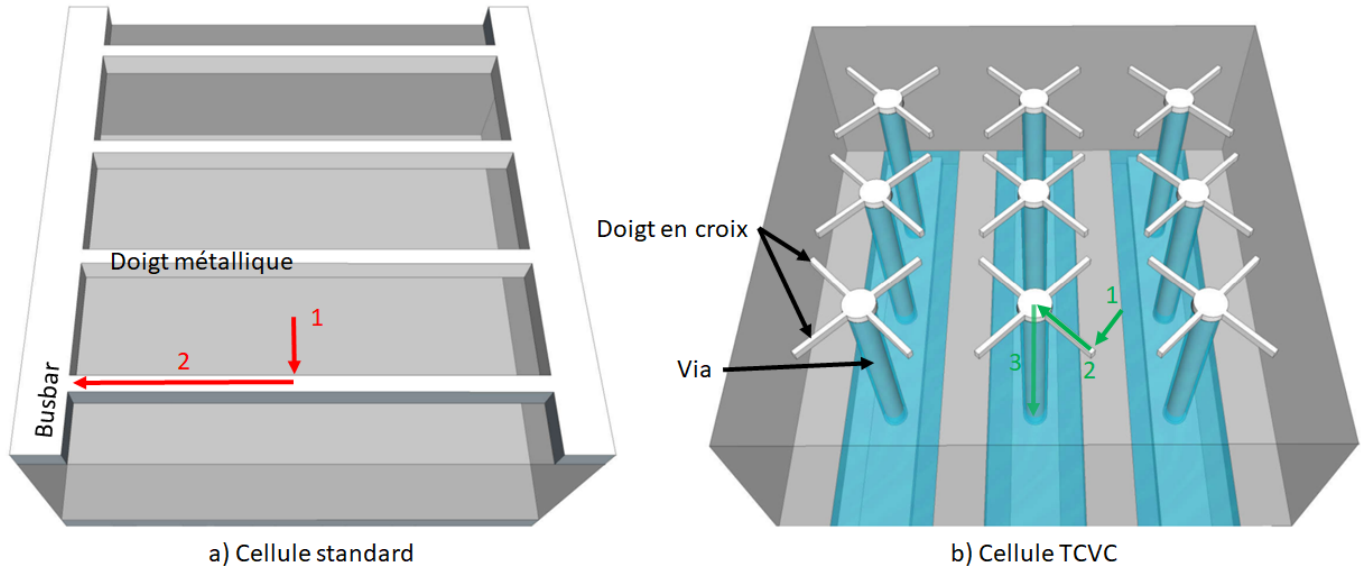


Figure 2.9 Figure présentant le parcours des porteurs générés en face avant avec un architecture de contact a) standard et b) TCVC.

sur aire $\frac{P}{A}$ des cellules engendre une chute en performance. Cet effet sera donc important lorsque la taille des cellules diminue. Malheureusement, l'architecture TCVC requiert des vias et ceux-ci augmentent aussi le facteur $\frac{P}{A}$. Le rapport $\frac{P}{A}$ augmentera en fonction de la densité de vias et en fonction du diamètre des vias. Cette nouvelle architecture augmentera donc la recombinaison électron-trou en périphérie.

Comme mentionné précédemment, le rapport périmètre sur aire fut originalement varié en modifiant la taille de ces cellules [9, 38, 121]. En effet, Belghachi *et al* ont observé une chute du FF, du V_{oc} et donc de l'efficacité lorsque $\frac{P}{A}$ augmente. Ces affirmations sont partiellement confirmées par une publication de Stellwag *et al* [121] dans laquelle ils rapportent qu'une forte recombinaison au périmètre d'une cellule en GaAs dégrade le FF. Par ailleurs, une publication de Espinet-Gonzalez *et al* [38] rapporte que la recombinaison en périphérie a un effet négatif sur les matériaux semiconducteurs III-V d'intérêt dans ce document (InGaP et GaAs) mais a un effet négligeable au niveau du Ge. Contrairement à ces publications [9, 38, 121], Ochoa *et al* [90] présente une justification rigoureuse du mécanisme de recombinaison en périphérie. Certes, la variation de dopage entraîne une variation du potentiel intrinsèque dans le dispositif et permet une séparation de la paire électron-trou. Toutefois, Ochoa *et al* affirment que les états de surfaces en périphérie peuvent être occupés par des atomes adsorbés (oxygène dans le cas d'une oxydation de surface ou un excès d'arsenic) qui créent une courbure du potentiel intrinsèque au niveau de la surface comme présentée sur la figure 2.10 tirée de [90]. Cette courbure non-souhaitée

a pour effet de concentrer les porteurs photogénérés vers les bords de la cellule où ils n'ont que le choix de recombinaison grâce à l'interaction avec les niveaux profonds. Ces porteurs ne peuvent donc pas contribuer aux performances de la cellule photovoltaïque.

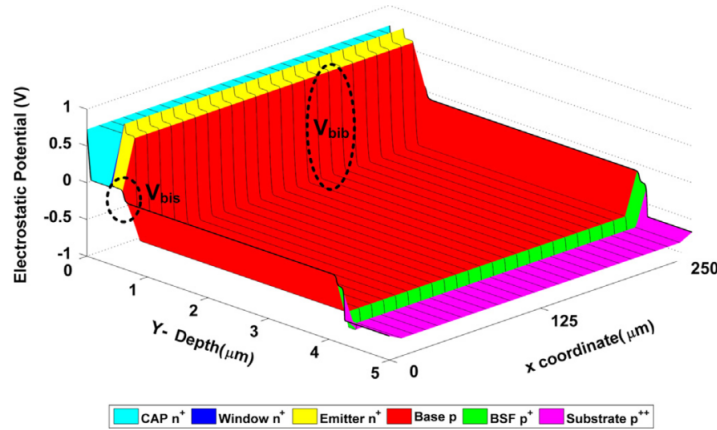


Figure 2.10 Image tirée de [90] présentant la variation de potentiel dans cellule photovoltaïque causée par le dopage et les effets périphériques.

Les publications présentées précédemment mettent en lumière une dégradation des performances causées par une réduction de la taille des dispositifs monojonctions mais aucune d'entre elles n'expliquent l'influence de la formation de vias sur les performances d'une cellule multijonction. Est-il possible que l'introduction de vias annule complètement le gain prévu par l'architecture TCVC [106, 107]? Deux publications de de Lafontaine *et al* répondent exactement à cette problématique spécifique [27, 28]. Ces articles présentent une comparaison des performances de cellules photovoltaïques triple jonctions III-V/Ge sur lesquelles des vias ont été introduits avec les performances de cellules photovoltaïques triple jonctions III-V/Ge standards. La première publication [28] confirme que l'introduction de via sur des cellules multijonctions entraînent une faible perte de performance. Ces pertes se limitent à un maximum de 3 % dans le V_{oc} sous une illumination équivalent à un soleil, 1 % pour le FF et 2 % en efficacité quantique externe. Un procédé de passivation chimique à base de $(NH_4)_2S$ a aussi été proposé afin d'améliorer les états de surface. Ce traitement permet alors une restauration des performances du dispositif. La seconde publication présente une étude plus complète en analysant l'influence de la densité de vias ainsi que du diamètre des vias. de Lafontaine *et al* [27] affirment que la dégradation des performances est plus marquée pour de plus grandes densités de vias et pour des diamètres de vias plus importants. Les auteurs confirment aussi la dépendance de la chute de performance avec l'augmentation du rapport $\frac{P}{A}$. Ce résultat est en accord avec tous les articles présentés précédemment traitant de cette problématique [9, 38, 121]. Par ailleurs, les auteurs montrent que la chute en performance due aux vias devient négligeable

lors d'un fonctionnement sous haute concentration solaire. Grâce à cette propriété, ils ont pu affirmer que **la chute en performance due aux vias [27] est inférieure aux gains attendus [106]**. Par conséquent, un gain en efficacité serait toujours possible grâce à l'architecture TCVC, et ce, malgré l'augmentation de la recombinaison électron-trou en périphérie. Ce résultat confirme une fois de plus la pertinence du projet de recherche proposé dans ce document.

Finalement, les procédés de passivation permettant d'améliorer les états de surface ne se limitent pas au photovoltaïque. En effet, des publications de Jaouad *et al* [63, 64] confirment qu'il est possible de limiter le nombre d'états de surface du GaAs grâce à un traitement au $(\text{NH}_4)_2\text{S}$. Ces publications se démarquent toutefois des articles présentés précédemment [27, 28] par la stabilisation du procédé grâce à un dépôt chimique en phase vapeur assisté par plasma (PECVD) de SiN_x [63] ou de SiO_2 [64]. Ce résultat est d'une grande pertinence dans le cadre du projet de recherche présenté dans ce document. En effet, après la gravure des vias, le dépôt d'une couche diélectrique sera nécessaire afin d'obtenir une isolation électrique. Par conséquent, il serait envisageable et pertinent de procéder à une passivation des vias juste avant le dépôt de la couche isolante. Ces étapes permettraient donc d'obtenir une isolation électrique ainsi qu'une passivation stable des états de surface.

2.5.3 Risque de court-circuit

La gravure des vias induit un autre effet secondaire qui peut potentiellement être fatal pour la cellule. En effet, si la gravure plasma laisse des sous-produits non-volatils et conducteurs électriquement sur les flancs, elle augmente les chances de court-circuiter la cellule (donc réduire sa résistance *shunt*). Même si le procédé de gravure plasma ne libère aucun sous-produit non-volatil conducteur, les vias sont ensuite isolés électriquement et métallisés. Si l'isolation électrique est trop fine, présente des défauts ou est non-uniforme, la métallisation du via pourra aussi réduire la résistance *shunt* et court-circuiter la cellule. Pour couronner le tout, la densité de vias sur chaque cellule TCVC est de $\sim 10000 \text{ cm}^{-2}$. Pour une cellule de 1 cm^2 , même si 9999 vias sont fabriqués parfaitement mais qu'un via présente un défaut, ce serait suffisant pour potentiellement rendre la cellule non-fonctionnelle. Par conséquent, si un de ces procédés est moindrement défectueux ou non-uniforme la cellule entière pourrait ne pas être fonctionnelle.

2.5.4 Impacts mécaniques, électriques et optiques de l'intégration de vias

L'utilisation de vias pour l'amélioration de performance n'est pas nouveau en microélectronique. Ces éléments ont été étudiés depuis plusieurs années en micro/nanoélectronique des circuits intégrés afin de pouvoir accéder à une troisième dimension. En effet, de multiples articles confirment les effets bénéfiques qu'apporterait l'interconnexion de puces encapsulées verticalement [11, 92, 93, 109, 110] grâce à des vias traversant le substrat (TSV). Malgré le fait que les objectifs visés par l'intégration vias sont différents pour le photovoltaïque concentré que pour les circuits intégrés, une revue de littérature portant sur ce domaine est tout de même pertinente. En effet, depuis des années plusieurs groupes de recherche ont étudié l'impact négatif qu'apporte la fabrication de vias isolés et métallisés. Okoro *et al* explique dans une publication [92] le phénomène physique justifiant les effets négatifs. Il y a un fort désaccord de coefficient de dilatation thermique entre le cuivre métallisant les vias ($16.7 \frac{ppm}{C}$) et le matériau semiconducteur utilisé ($2.3 \frac{ppm}{C}$ pour le silicium). Ainsi, durant un procédé demandant une haute température, les vias exercent une pression sur le matériau semiconducteur et ses propriétés sont modifiées. Okoro *et al* [92] affirment que la pression due à la dilatation thermique sera proportionnelle au diamètre des vias, à la température du procédé, à l'épaisseur du substrat. La nature piézo-résistive du silicium peut créer une modification de la mobilité électronique au voisinage des vias [68, 92, 93, 99, 109, 110]. Cette propriété peut altérer les performances des dispositifs situés près des vias. Les chercheurs de ce domaine ont donc défini une zone entourant les vias où il est peu recommandé de placer des dispositifs. Cette *Keep – away – zone* [92, 93] ou *Keep – out – zone* [11, 99, 109, 110] est définie comme étant la région entourant un via où le changement de mobilité électronique excède 5%. Okoro *et al* [92, 93] affirment que la taille de cette zone sera proportionnelle au diamètre du via. Toutefois, la seconde publication [93] témoigne que le stress sera supérieur entre deux vias ce qui n'est aucunement surprenant étant donné qu'il y aura une superposition des champs de stress. Les paramètres affectant la taille de la *Keep – out – zone* ne se limitent toutefois pas à la densité et au diamètre des vias. Karmarkar *et al* [68] ainsi que Said *et al* [109, 110] témoignent que la taille de la *Keep – out – zone* variera en fonction de l'axe cristallin comme présenté sur la figure 2.11 tirée de [109]. Cette caractéristique n'est pas surprenante car la structure de bande dépend de l'orientation cristalline, la masse effective des porteurs dépend de la courbure de la bande et la mobilité électronique dépend de la masse effective. Toutefois, cette propriété ne fut pas rapportée par Okoro *et al* [92, 93]. Pour une raison similaire, la taille de la *Keep – out – zone* sera différente pour les trous que pour les électrons.

Cette caractéristique fut observée dans plusieurs publications [11, 68, 92, 99, 109, 110]. Certains groupes de recherche ont toutefois réussi à limiter les effets mécano-électriques grâce à l'introduction d'une couche qui équilibre la pression exercée par le via [99] ou par l'introduction d'un gap d'air dans la partie supérieure du via [11]. Par ailleurs, plusieurs groupes ont confirmé qu'il est possible de mesurer expérimentalement le stress induit par les vias grâce des mesures micro-Raman [93, 99].

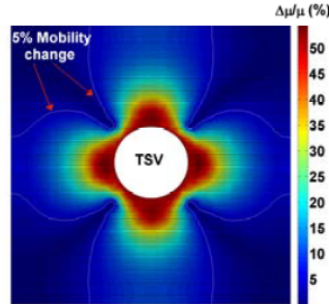


Figure 2.11 Image tirée de [109] présentant la variation relative de la mobilité électronique au voisinage d'un via

Pour les circuits intégrés, ces effets négatifs limitent la densité d'intégration des transistors. Certes, les contraintes seront différentes concernant la fabrication de cellules photovoltaïques multijonctions avec vias mais elles seront toujours présentes. En effet, la pression induite par les vias pourraient aussi modifier la mobilité électronique des porteurs photogénérés dans les trois sous-cellules. Ce changement de mobilité implique aussi un changement de longueur de diffusion des porteurs. Il est donc possible d'imaginer que l'efficacité quantique des cellules photovoltaïques soit altérée au voisinage des vias. Étant donné la complexité d'un dispositif multijonction et la dépendance de la taille de la *Keep-out-zone* avec l'orientation cristalline et le type de porteurs, il est même possible que le *current-matching* de la cellule soit modifié près des vias. Il serait intéressant de pouvoir observer de tels effets dans le cadre de ce projet. Cependant, des mesures d'efficacité quantique résolues spatialement sont plutôt difficiles à réaliser. Toutefois, des mesures d'électroluminescence seraient facilement réalisables. De plus, des mesures micro-Raman pourraient confirmer ou réfuter l'introduction d'un stress sur l'hétérostructure III-V/Ge dû aux vias comme ce fut confirmé précédemment [93, 99].

La différence de coefficient de dilatation thermique entre la métallisation et le matériau semiconducteur ne provoque pas uniquement un effet piézo-résistif. Un effet piézo-optique peut apparaître sous des conditions similaires et peut provoquer des effets négatifs dans le cas de dispositifs optoélectroniques. Cette propriété est donc tout aussi pertinente dans

le cadre du projet de recherche présenté dans ce document. Une publication de Yang *et al* [134] s'intéresse à ce phénomène dans le cas de l'introduction de vias au voisinage d'interposeurs photoniques. Ils rapportent que l'effet piézo-optique peut modifier l'indice de réfraction du matériau au voisinage du via. Ceci a pour conséquence d'entraîner un décalage de la fréquence de résonance dans des guides d'ondes [134]. Il est donc possible de soupçonner que les vias n'affecteront pas uniquement l'aspect électrique de la cellule photovoltaïque mais aussi l'aspect optique. Un changement d'indice de réfraction pourrait modifier la performance des couches semiconductrices mais aussi des couches antireflets limitant ainsi la génération de porteurs au voisinage des vias.

Finalement, la fabrication de vias isolés électriquement et métallisés permet la création d'une structure métal-isolant-semiconducteur (MIS) cylindrique. Il s'agit d'un autre effet secondaire créé par la formation de ce type de structure. Plusieurs groupes de recherche se sont aussi intéressés à l'aspect MIS des vias [69, 122]. Par exemple, Katti *et al* ont réalisé des mesures de capacité en fonction de la tension (C-V) et de la capacité en fonction du temps (C-t). Grâce aux mesures C-V [69], ils ont pu étudier la qualité de l'isolant en observant la présence de charges mobiles dans l'isolant créant ainsi de l'hystérésis dans la courbe. Par ailleurs, grâce aux mesures C-t, les auteurs peuvent mesurer le temps de vie des porteurs minoritaires et ainsi évaluer la diffusion possible de la métallisation des vias vers le semiconducteur. Stucchi *et al* [122] ont réalisé des mesures complémentaires à l'étude de Katti *et al* [69]. Ils ont mesuré le courant de fuite traversant la structure MIS du via en fonction de la tension. Ils ont obtenu un courant croissant ne dépassant pas le nanoampère. Grâce à cette simple mesure, ils ont pu confirmer la qualité de leur isolant électrique. Ainsi, en étudiant les vias comme des structures MIS, les résultats obtenus permettent une étude rigoureuse de la qualité des vias isolés et métallisés.

CHAPITRE 3

FABRICATION D'UNE CELLULE PHOTOVOLTAÏQUE MULTIJONCTION À CONTACTS EN VIAS TRAVERSANT : PROCÉDÉS REQUIS ET ÉTAT DE L'ART

La fabrication d'une cellule photovoltaïque multijonction III-V/Ge avec des contacts en vias traversant représente un défi colossal. De nombreux nouveaux procédés devront être développés pour réussir à transférer le contact face avant à l'arrière tout en réduisant l'ombrage et la résistance série. Par ailleurs, plusieurs procédés de fabrication pour la fabrication de cellule multijonction avec des contacts standards devront être adaptés à la nouvelle architecture. Dans ce chapitre, un procédé de fabrication de cellule photovoltaïque III-V/Ge multijonction avec des contacts standards est présenté afin d'évaluer quels sont les procédés qui devront être modifiés et quels nouveaux procédés devront être développés. Ensuite, une revue de littérature portant sur les techniques de microfabrication est présentée afin de mettre en lumière lesquelles seraient propices dans le cadre de cette thèse.

3.1 Procédé de fabrication d'une cellule photovoltaïque multijonction avec des contacts standards

La fabrication de cellule photovoltaïque multijonction III-V/Ge avec des contacts standards représente un élément important dans le cadre de cette thèse car plusieurs procédés sont communs à l'architecture standard et TCVC. De plus, en étudiant le procédé typique, il est possible d'évaluer les étapes de microfabrication manquantes et requises pour obtenir des contacts en vias traversant.

Le procédé de fabrication complet est présenté à la figure 3.1. La fabrication d'une cellule photovoltaïque multijonction III-V/Ge avec des contacts standards débute à partir d'un substrat de Ge (figure 3.1a). Une épitaxie de matériaux III-V est réalisée afin de former l'hétérostructure (figure 3.1b)[40]. La figure 3.2 présente une image en vue de coupe prise au microscope électronique à balayage (MEB, ou en anglais, scanning electron microscopy (SEM)) de l'hétérostructure III-V/Ge visée par le projet. Elle est constituée globalement

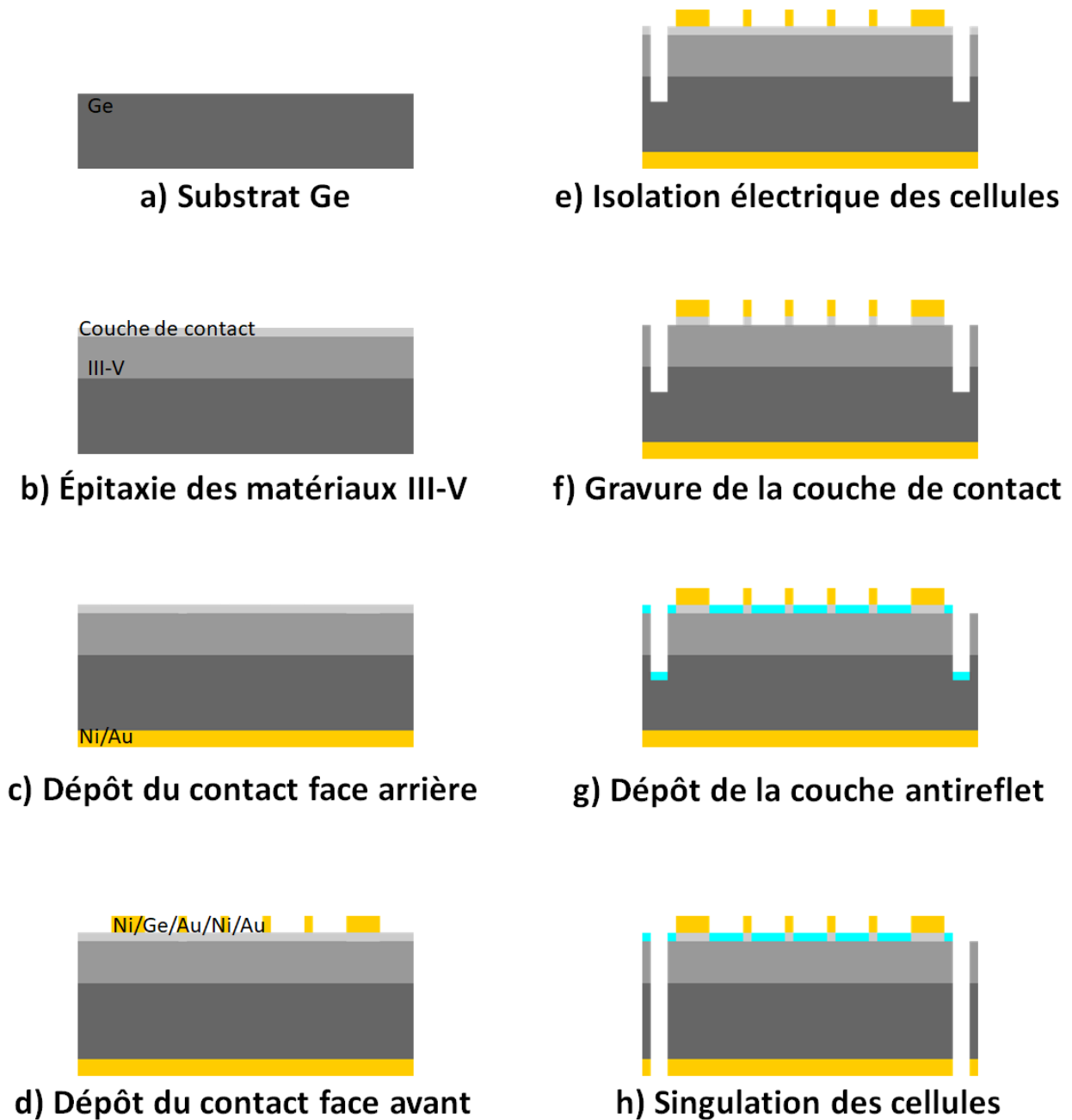


Figure 3.1 Schémas présentant le procédé de microfabrication d'une cellule triple jonction III-V/Ge avec des contacts standards. À partir d'un substrat de Ge (a), les étapes consistent à b) une épitaxie de matériaux semiconducteurs III-V, c) le dépôt du contact face arrière, d) le dépôt du contact face avant, e) l'isolation électrique des cellules, f) la gravure de la couche de contact, g) le dépôt de la couche antireflet et h) la singulation des cellules

d'une sous-cellule supérieure en InGaP, une sous-cellule en (In)GaAs comportant des boîtes quantiques en InGaAs ainsi qu'une sous-cellule en Ge créée par diffusion. Plusieurs autres fines couches (riches en Al et In) servent de jonctions tunnels entre les sous-cellules et de barrières aux porteurs minoritaires (nommées *window* et *back surface field*).

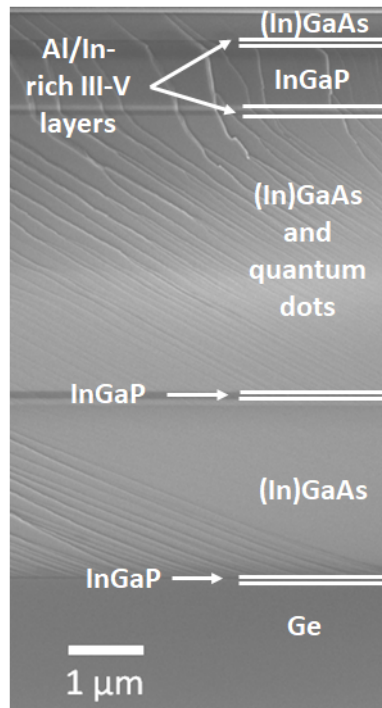


Figure 3.2 Image en vue de coupe prise au microscope électronique de l'hétérostructure visée par ce projet

La troisième sous-cellule en Ge est formée par diffusion au niveau du substrat de Ge. La figure 3.1b) indique aussi la présence d'une couche de contact formée à cette étape. Il s'agit aussi d'une couche III-V déposée par épitaxie. Elle se distingue des couches inférieures par son application. Les couches inférieures servent à convertir l'irradiance du soleil en électricité tandis que la couche de contact sert uniquement à former un contact électrique de faible résistance avec la métallisation en face avant déposée subséquentement. Après l'épithaxie, il est possible de former le contact face arrière en déposant des couches métalliques (figure 3.1c). Comme en témoigne la figure (figure 3.1d), l'étape suivante consiste à la fabrication du contact en face avant (*bus bars* et doigts métalliques) grâce à une photolithographie et un dépôt de couches métalliques. Le dépôt des couches métalliques peut être fait par plusieurs techniques notamment l'évaporation, la pulvérisation cathodique ou l'électrodéposition.

Étant donné que plusieurs cellules peuvent être fabriquées en parallèle à partir d'un même

substrat, il est nécessaire de les isoler électriquement les unes des autres. La figure 3.1e) schématise l'étape d'isolation électrique. Elle peut être réalisée par différentes techniques comme la découpe à la scie mécanique, la gravure humide ou la gravure plasma. Si la gravure humide ou plasma est utilisée, une photolithographie est requise afin de définir des tranchées d'isolation. Ensuite, la couche de contact est sélectivement retirée (figure 3.1f). Une gravure humide ou plasma permet de retirer la couche de contact sur l'intégralité de la face avant à l'exception des régions masquées par les *bus bars* et les doigts métalliques. Cette étape permet d'éliminer l'absorption des photons dans cette couche couvrant la région active. Les motifs de cette gravure peuvent être réalisés par photolithographie ou simplement de manière auto-alignée avec la métallisation en face avant. Ensuite, une couche antireflet est déposée sur la face avant de la cellule (figure 3.1g). Cette couche permet de limiter les réflexions des photons à l'interface afin qu'ils pénètrent dans la cellule et qu'ils participent à la conversion photovoltaïque. Des motifs doivent être définis dans cette couche afin de conserver un accès électrique aux *bus bars* durant l'encapsulation. Finalement, le substrat est découpé en plusieurs cellules uniques comme en témoigne la figure 3.1h). Le découpage est aligné sur les tranchées d'isolation et il peut être fait à la scie mécanique ou par gravure plasma. Une fois de plus, une photolithographie est requise si cette étape est faite par gravure plasma. Cette dernière étape complète la fabrication de la cellule III-V/Ge triple jonction. La figure 3.1 présente toutefois uniquement un exemple de procédé. Il est facilement possible d'inverser l'ordre de certaines étapes, d'en substituer ou d'en ajouter dépendamment des contraintes.

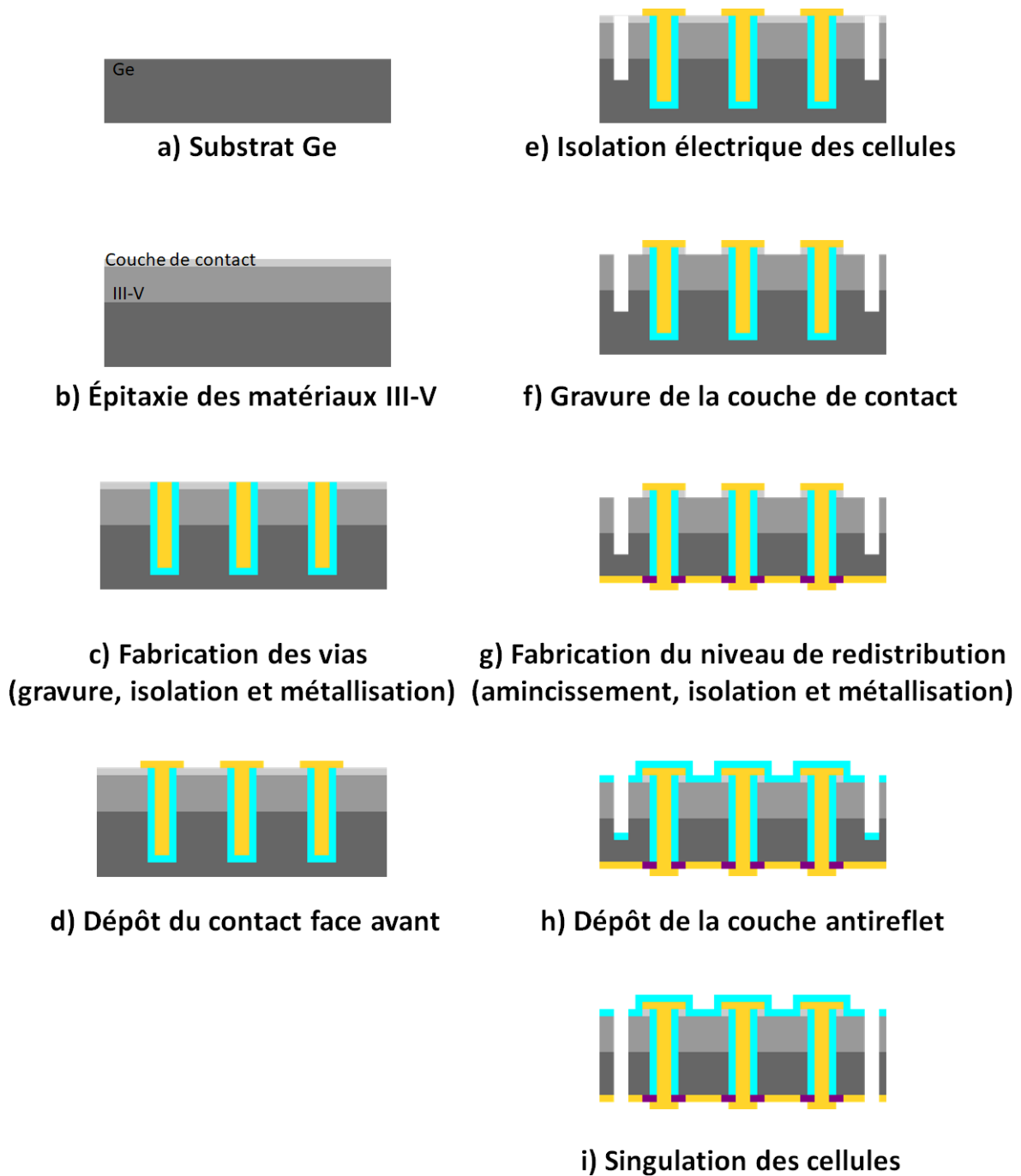


Figure 3.3 Schémas présentant un procédé de microfabrication général et grandement simplifié d'une cellule triple jonction III-V/Ge avec des contacts en vias traversants. À partir d'un substrat de Ge (a), les étapes consistent à b) une épitaxie de matériaux semiconducteurs III-V, c) la fabrication des vias (gravure, isolation et métallisation), d) le dépôt du contact face avant, e) l'isolation électrique des cellules, f) la gravure de la couche de contact, g) la fabrication du niveau de redistribution (amincissement, isolation et métallisation) h) le dépôt de la couche antireflet et i) la singulation des cellules

Ce procédé met en lumière toutes les étapes clés pour fabriquer une cellule avec des contacts standards et il est possible d'identifier les étapes qui devront être conservées pour la fabrication de contacts en vias traversants. La figure 3.3 présente un exemple de procédé de fabrication simple et général de cellules multijonctions avec des contacts en vias traversants. Plusieurs étapes présentées à la figure 3.1 devront être conservées lors de la fabrication de cellule avec des contacts en vias traversant. Tout d'abord, cette architecture sera réalisée sur des cellules III-V/Ge triple jonction. Par conséquent, les étapes a) et b) (figure 3.1) seront conservées et resteront inchangées (figure 3.3 a, b). Avant de former les contacts, il est possible de fabriquer les vias (figure 3.3 c). Les étapes c) et d) du procédé standard (figure 3.1) permettent la définition de contacts permettant de récupérer les porteurs générés par la cellule. Ces métallisations sont tout de même requises pour récupérer les porteurs avec une architecture de contacts TCVC. Toutefois, leurs géométries devront être grandement modifiées. Tout d'abord, la métallisation uniforme en face arrière (figure 3.1 c) ne pourra plus occuper entièrement l'espace car des vias et une seconde électrode devront être présents afin d'atteindre l'objectif de l'architecture. Une photolithographie supplémentaire sera donc requise pour cette étape. Cette étape sera réalisée lors de la fabrication du niveau de redistribution (figure 3.3 g). La géométrie du contact face avant sera aussi sévèrement modifiée afin de réduire l'ombrage excessif créé par les *bus bars* et les doigts métalliques. La métallisation face avant de l'architecture TCVC (figure 3.3 d) sera constituée de points de contact concentriques avec les vias, avec la possibilité d'ajouter des petits doigts métalliques en forme de croix comme en témoigne la figure 1.4. La photolithographie associée à cette étape devra donc, elle aussi, être modifiée. Les étapes e) à h) du procédé standard 3.1 seront aussi requises lors de la fabrication d'une architecture 3D comme en témoignent les étapes e), f), h) et i) de la figure 3.3.

La fabrication des vias (figure 3.3 c) et la fabrication du niveau de redistribution (figure 3.3 g) sont les deux étapes additionnelles requises pour la fabrication de contacts en vias traversants. De nouveaux procédés de microfabrication devront être développés pour réaliser ces étapes. Afin de transférer le contact face avant vers la face arrière, des vias isolés électriquement et métallisés devront être intégrés à la cellule. Pour former ces vias, la gravure plasma est privilégiée. La gravure de vias est un procédé capital dans le cadre de ce projet parce que tous les procédés subséquents dépendent de la qualité de cette étape. Le dépôt de la couche diélectrique et la métallisation seront sévèrement altérés par le profil des flancs de gravure. De plus, la topographie aura un impact autant sur la fabrication des niveaux en face avant et en face arrière. Comme en témoigne le chapitre précédent, les performances de la cellule sont très sensibles aux flancs gravés de la cellule. Toutes ces

raisons témoignent que la gravure plasma est la clé de voûte de cette nouvelle architecture. Par conséquent, la section suivante de ce chapitre expose les éléments théoriques associés à la gravure plasma car beaucoup de résultats présentés dans cette thèse portent sur la gravure plasma d'hétérostructures III-V/Ge. Pour compléter les vias, le développement d'un procédé de dépôt d'une couche diélectrique sur les flancs de gravure est aussi requis afin d'éviter de court-circuiter la cellule. Un procédé de métallisation de vias sera aussi obligatoire afin de transférer les porteurs générés en face avant vers la face arrière.

Outre la fabrication des vias, l'architecture TCVC requiert aussi le développement d'un niveau de redistribution en face arrière (figure 3.3 g). Celui-ci est justifié par le fait que l'anode et la cathode de la cellule devront coexister sur la face arrière sans créer de court-circuit. Par conséquent, une métallisation additionnelle et un dépôt d'une couche diélectrique seront aussi requis pour cet aspect. De plus, afin de révéler les vias par la face arrière, un procédé d'amincissement de substrat de Ge est aussi requis. Si l'amincissement est très important il se peut que la cellule soit fragilisée par cette étape. Si c'est le cas, un procédé de report de substrat avec un collage temporaire ou permanent sur un second substrat plus rigide sera requis afin de conserver la l'intégrité de la cellule.

En résumé cette section présentait toutes les étapes rudimentaires requises à la fabrication de cellules triple jonctions avec des contacts standards. Cette description met en lumière plusieurs nouveaux procédés de microfabrication qui devront être développés spécifiquement pour fabriquer des cellules avec une architecture TCVC :

- Gravure plasma d'hétérostructure III-V/Ge triple jonction
- Isolation électrique de vias
- Métallisation de vias
- Report et amincissement de substrat

3.2 Principe théorique et état de l'art de la gravure plasma d'hétérostructures III-V/Ge

3.2.1 Principe théorique

La fabrication de vias représente l'élément central dans la fabrication de cellules avec des contacts en vias traversant. En effet, toutes les étapes de fabrication subséquentes dépendront grandement des caractéristiques que présentent les vias. Il y a principalement deux types de gravure utilisés en microfabrication : la gravure humide et la gravure sèche.

La gravure humide utilise une solution liquide pouvant réagir avec le matériau afin de le consommer. La gravure sèche utilise un plasma pour atteindre le même objectif. Pour structurer la matière, on utilise souvent une approche dite *top down* qui combine une étape de lithographie pour définir les motifs et une étape de gravure pour transférer ces motifs. En général, deux types de morphologies peuvent être obtenues : isotrope ou anisotrope. La figure 3.4 présente a) le matériau cible avec le masque avant la gravure.

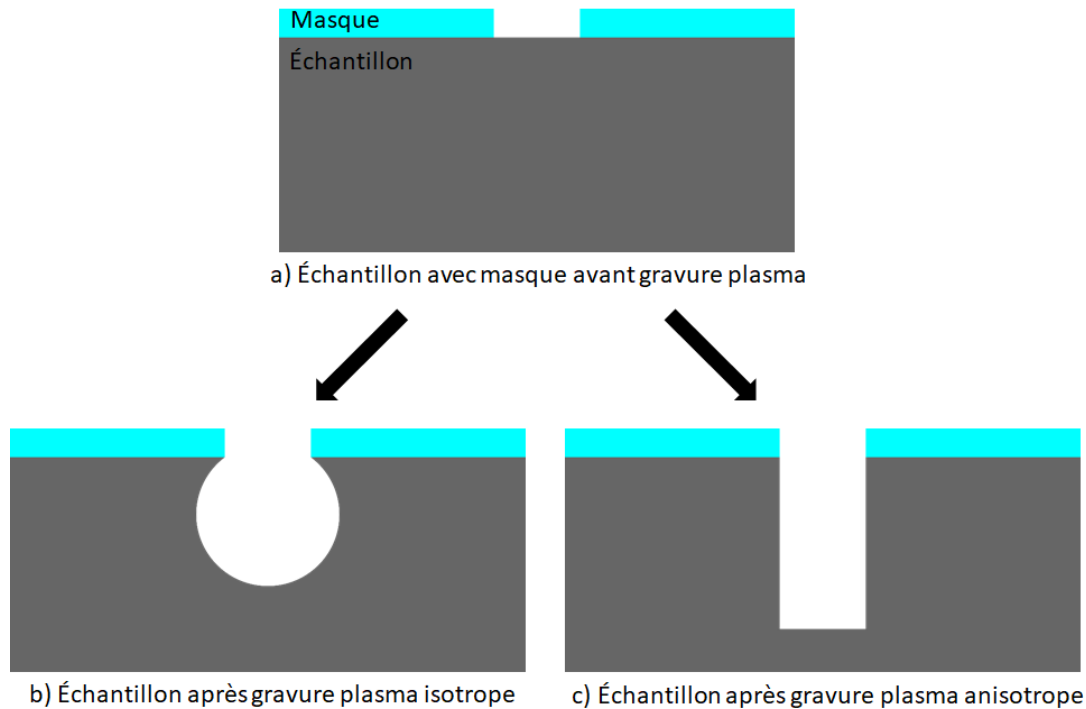


Figure 3.4 Schémas d'un échantillon a) avec un masque avant la gravure plasma, b) après une gravure plasma isotrope et c) après une gravure plasma anisotrope

La gravure isotrope est caractérisée par le fait que le matériau cible se fait consommer de manière identique dans toutes les directions. La figure 3.4b) présente un exemple de gravure isotrope. Ceci fait en sorte que que la taille du motif défini au niveau du masque n'est pas respectée au niveau du matériau consommé. Ce type de gravure peut être obtenu en gravure plasma lorsqu'il y a des réactions spontanées créant des sous-produits de gravure volatils. Ce type de gravure est aussi obtenu en gravure humide car la solution peut généralement réagir avec le matériau cible indépendamment de la direction. Il est important de noter qu'il ne s'agit pas d'une caractéristique universelle de la gravure humide car des caractéristiques différentes peuvent être obtenues dans le cadre de la gravure de matériaux cristallins.

La gravure anisotrope est caractérisée par le fait que le matériau cible se fait consommer différemment dépendamment de la configuration de la surface exposée. La figure 3.4c) présente un exemple de gravure anisotrope idéal mais il existe plusieurs autres configurations pour lesquelles une direction est privilégiée par rapport à une autre. Ce type de gravure peut parfois être obtenu en gravure humide lorsqu'une solution de gravure réagit différemment dépendamment du plan cristallin exposé. Toutefois, la gravure plasma est généralement privilégiée pour effectuer des gravures anisotropes.

Étant donné que l'objectif est de limiter l'ombrage tout en maximisant le volume des matériaux semiconducteurs actifs, la gravure devra permettre la formation de trous de petits diamètres permettant d'atteindre la face arrière par la face avant. Il est donc naturel de privilégier un procédé de gravure anisotrope par gravure plasma. Un plasma utilisé dans le cadre de la gravure est un milieu gazeux globalement neutre constitué d'électrons, d'ions et d'espèces neutres.

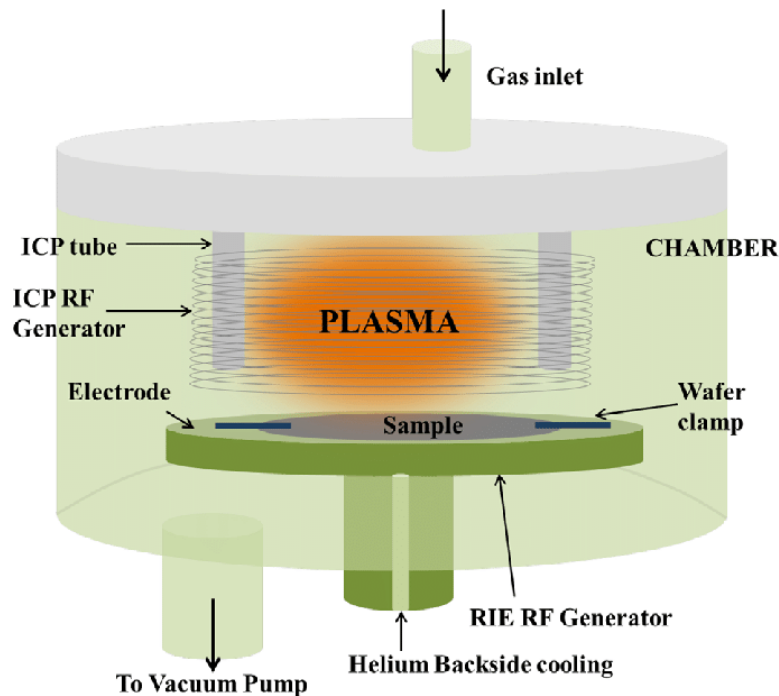


Figure 3.5 Schéma d'une chambre de gravure par plasma du type ICP-RIE tiré de [88]

Dans le cadre de cette thèse, les machines de gravure plasma principalement utilisées sont du type ICP pour *Inductively coupled plasma* avec une seconde source pour polariser le substrat (*bias*). La figure 3.5 présente le schéma d'une chambre de gravure par plasma du type ICP tiré de [88]. Ce type de réacteur a été introduit à la fin des années 1980 afin de pouvoir contrôler indépendamment le flux d'ions et l'énergie de ceux-ci. Par conséquent, les

deux sources utilisées (ICP et en polarisation) ont des rôles différents. La source ICP (*ICP RF Generator* sur la figure 3.5) est constituée d'une bobine pouvant avoir une géométrie planaire, en forme de dôme ou de solénoïde (qui est le cas de la figure 3.5). Elle est utilisée pour créer et entretenir le plasma. Ce générateur pilote le taux d'ionisation et de dissociation du plasma. Par conséquent, une augmentation de la puissance de cette source augmentera le flux d'ions disponible vers la surface de l'échantillon. La source *bias* sur la figure 3.5) couplée de manière capacitive avec le substrat permet de créer une autopolarisation au niveau de l'échantillon. Celle-ci permet de réguler l'accélération des ions vers la surface de l'échantillon. Par conséquent, en augmentant la puissance de cette source, l'énergie des ions augmentera. La puissance *bias* est généralement opérée à une puissance inférieure à la source ICP, cette stratégie permet de limiter l'impact de la source *bias* sur les dissociations et sur la concentration d'espèces chargées et réactives. Dans ce régime, le flux des ions est indépendant de la puissance *bias*. Toutefois, la source ICP aura aussi un impact sur l'énergie des ions. En effet, pour une puissance *bias* constante, l'énergie des ions sera diminuée si la puissance ICP est augmentée. Ceci peut être expliqué par le fait que, pour une puissance *bias* constante, une plus grande quantité d'espèces se partageront la puissance disponible. La figure 3.6 tirée de [117] présente qualitativement les explications précédentes.

Les deux sources électromagnétiques sont opérées à 13.56MHz. Une source électromagnétique est capitale afin de maintenir le plasma en maintenant un taux d'ionisation constant. Pour une fréquence de 13.56MHz, les électrons sont très susceptibles au champ électromagnétique et pourront être excités collectivement. Toutefois, les ions, étant beaucoup plus massifs que les électrons, seront beaucoup moins sensibles aux champs électromagnétiques oscillants. En fait, la majorité de la puissance générée par les sources est absorbée par les électrons. Les électrons peuvent transférer leur énergie aux autres espèces par collisions inélastiques. Un apport constant en puissance est donc requis pour conserver une population d'électrons énergétiques. Le fait que les électrons soient beaucoup plus sensibles aux champs électromagnétiques que les ions fait en sorte que le plasma n'est pas en équilibre thermique. En effet, la température des ions réagit faiblement aux sources. Par conséquent, ils auront une température qui restera plutôt faible ($\sim 300K$). Les électrons acquièrent toutefois une grande énergie cinétique ce qui résulte en une température beaucoup plus élevée ($> 35000K$ ou $\sim 3eV$ [66]).

La grande énergie des électrons fait en sorte qu'ils pourront facilement quitter le plasma pour charger négativement l'interface entre le plasma et l'enceinte (ce qui inclut l'échantillon ainsi que les parois de la chambre). Ceci crée une différence de potentiel entre le

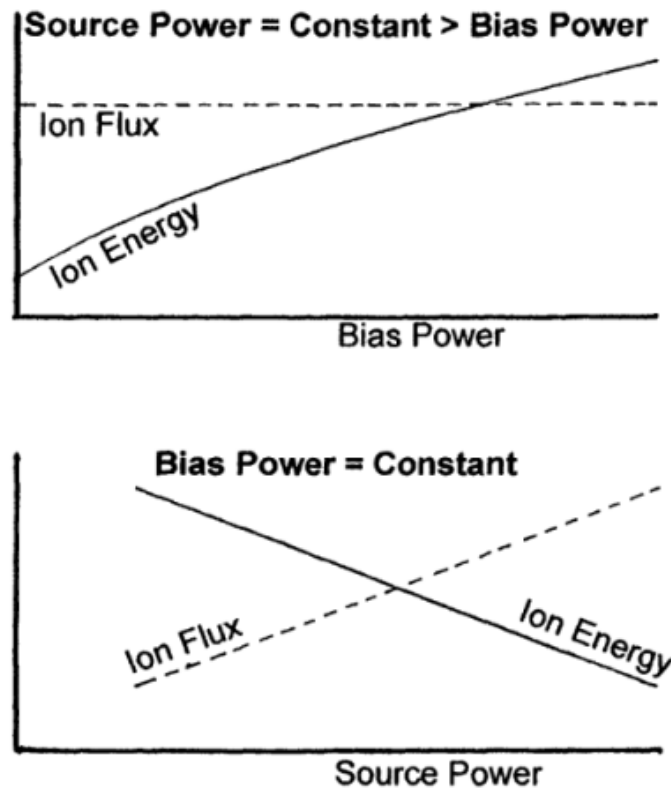


Figure 3.6 Variations qualitatives du flux d'ions et de l'énergie des ions en fonction des sources ICP et en polarisation [117]

plasma et l'enceinte qui accélérera les ions vers cette dernière. Ce phénomène permet donc de créer un équilibre qui empêchera le plasma de perdre ses électrons. Cette région du plasma riche en ions se nomme la gaine (ou *sheath*). Ce phénomène affectera sévèrement la distribution des vitesses des ions. Ceux-ci seront accélérés perpendiculairement à l'échantillon par la différence de potentiel.

Le plasma contient une grande variété d'espèces (électrons, ions, espèces neutres, photons) et elles auront toutes un impact différent sur le matériau exposé. Tout d'abord, les espèces neutres incluant le gaz non-ionisé et des radicaux pourront réagir chimiquement avec la surface de l'échantillon. Étant donné qu'il s'agit d'espèces neutres, elles seront insensibles au champ électrique de la gaine du plasma. Par conséquent, ces réactions chimiques ne seront pas favorisées dans une direction plus qu'une autre et auront un comportement isotrope de manière similaire à la gravure humide. La gravure plasma permet donc une gravure chimiquement isotrope grâce aux espèces neutres. Toutefois, les ions seront accélérés par la gaine du plasma perpendiculairement à l'échantillon. Ces ions auront un impact physique avec la surface. Si l'ion a une grande énergie, il pourra déloger un atome

en surface. Ce type de mécanisme permet donc une gravure physique de l'échantillon par un bombardement ionique. Étant donné que les ions percutent perpendiculairement la surface grâce au champ électrique, ce type de mécanisme favorisera une gravure anisotrope. La gravure plasma utilise la combinaison de ces deux mécanismes afin d'accélérer le processus de gravure. Par exemple, une espèce neutre pourra réagir avec la surface afin de créer un sous-produit de gravure. Par la suite, un ion pourra faciliter la désorption de ce sous-produit. Inversement, l'impact d'un ion pourrait créer des liaisons pendantes et favoriser la réaction chimique d'une espèce neutre avec la surface.

Par conséquent, le gaz précurseur au plasma doit être bien choisi en fonction du matériau devant être gravé. Ce ou ces gaz doivent pouvoir créer des espèces neutres pouvant réagir avec le matériau afin de pouvoir créer des sous-produits volatils préférablement afin d'obtenir une gravure efficace. Dans le cas d'une gravure plus physique, le gaz précurseur doit créer des ions qui pulvériseront efficacement la surface du matériau gravé.

Toutefois, les ions et les espèces neutres du plasma ne réagiront pas avec la surface uniquement pour former des mécanismes de gravure. Par exemple, le dépôt chimique en phase vapeur assisté par plasma (*Plasma-enhanced chemical vapor deposition* (PECVD)) utilise un plasma pour déposer un nouveau matériau à la place d'effectuer une gravure. En gravure plasma, il est possible d'utiliser des gaz précurseurs qui créeront des espèces neutres ou des ions qui réagiront avec la surface pour s'y greffer au lieu de former un sous-produit volatil. Ce phénomène est généralement favorisé sur les flancs de gravure et non au fond de gravure. Ceci peut être expliqué par le fait que le bombardement ionique limitera le mécanisme de dépôt au fond des motifs tout en affectant peu les espèces pouvant être greffées au niveau des flancs de gravure. Ce mécanisme crée une couche inhibitrice sur les flancs qui réduira l'impact de la gravure chimique latérale. Cette stratégie est grandement utilisée pour favoriser une gravure anisotrope avec une érosion latérale limitée.

Les mécanismes de gravure graveront le masque de gravure et le matériau cible. Ceci fait en sorte qu'il existe une profondeur maximale pour laquelle des motifs pourront être gravés avant que le masque disparaisse entièrement. Par conséquent, il est judicieux de choisir un masque qui sera peu sensible au procédé de gravure afin de minimiser sa vitesse de gravure. On définit la sélectivité (S) comme étant le rapport entre la vitesse de gravure du matériau cible (V_c) et la vitesse de gravure du masque (V_m) :

$$S = \frac{V_c}{V_m} \quad (3.1)$$

Grâce à l'équation 3.1, il est possible d'affirmer que, afin d'obtenir une bonne sélectivité, il faut que $S \gg 1$. Dans le cadre du présent projet, le matériau cible est une hétérostructure III-V/Ge constituée d'une épitaxie de $\sim 8\mu\text{m}$ incluant plusieurs dizaines de couches de matériaux III-V (InGaP, (In)GaAs, AlInP, AlGaAs, AlGaInP, GaAs) et des boîtes quantiques en InGaAs. Il est donc plus simple d'évaluer une sélectivité moyenne avec une vitesse moyenne de gravure du matériau cible. Par conséquent, les vitesses de gravures et les sélectivités présentées dans ce document correspondent à des valeurs moyennées sur l'hétérostructure entière.

Étant donné qu'une gravure profonde et anisotrope est voulue dans le cadre de ce projet, il est important de définir le rapport d'aspect. Le rapport d'aspect (AR) est défini comme étant le rapport entre la profondeur (D) et sa largeur d'un motif (W) comme en témoigne l'équation 3.2. Dans le cadre de cette thèse, la largeur du motif est le diamètre du via.

$$AR = \frac{D}{W} \quad (3.2)$$

Il s'agit d'un paramètre très important dans cette étude car les vias auront tous un grand rapport d'aspect (> 3). Cette caractéristique aura un grand impact sur les mécanismes de gravure. En effet, au fur et à mesure que le rapport d'aspect augmente, l'angle solide perçu par le fond du motif rétrécit. Les espèces neutres seront sévèrement affectées par cette caractéristique car elles ont un caractère isotrope. Par conséquent, si l'angle solide se voit réduit durant une gravure par l'augmentation du rapport d'aspect, la vitesse de gravure sera aussi réduite car moins d'espèces neutres pourront atteindre le fond des motifs pour réagir chimiquement. Un fort rapport d'aspect perturbe aussi le transport d'espèces vers le fond des vias parce qu'il peut y avoir une perte de celles-ci sur les flancs.

3.2.2 État de l'art des procédés de gravures plasma d'hétérostructures III-V/Ge

De multiples critères techniques ont été énoncés précédemment et ceux-ci témoignent que le développement d'un procédé de fabrication de vias et son étude sont requis à la

réalisation du projet proposé dans ce document. Zhao *et al* ayant déjà imaginé transposer l'architecture MWT vers les cellules multijonctions proposent aussi d'utiliser la gravure plasma pour former les vias [3, 137]. Ce type de procédé est compatible avec les dimensions visées et il s'agit d'un procédé en parallèle. La gravure plasma est aussi la technique choisie dans le cadre de ce projet pour graver des vias sur des hétérostructures III-V/Ge. Il est possible d'établir plusieurs critères que devra présenter ce procédé :

- Flanc verticaux/limiter l'érosion latérale
- Vitesse de gravure élevée ($>1 \frac{\mu m}{min}$)
- Grande sélectivité (>10) avec le masque de gravure pour atteindre un rapport d'aspect >5
- État de surface des flancs de gravure qui limite les recombinaisons électron-trou

Étant donné ces multiples défis, la revue de littérature sur la gravure plasma présentée dans cette section est pertinente.

La gravure plasma de matériaux semiconducteurs III-V est déjà étudiée depuis plusieurs décennies étant donné les multiples applications en optoélectroniques qui y sont associées. Asakawa *et al* présentent un rigoureux résumé des multiples caractéristiques requises lors de la gravure plasma de matériaux semiconducteurs III-V [7]. Ils témoignent que la chimie des plasmas est généralement choisie en considérant l'adsorption d'espèces réactives comme des radicaux neutres et permet une réaction avec la surface libérant ainsi les sous-produits. Par conséquent, la chimie du plasma doit être propice à former une réaction avec la surface et produire des sous-produits volatils. Par conséquent, Asakawa *et al* [7] mentionnent que l'utilisation de composés halogénés comme le fluor, le chlore ou le brome sont généralement préférables en considérant la volatilité requise des sous-produits. Par exemple dans le cas du GaAs, une gravure plasma à base de chlore peut créer des sous-produits très volatils (GaCl_3 [7]). Cette chimie est donc pertinente à la fabrication de vias sur cellules multijonctions car la sous-cellule du milieu est composée majoritairement de GaAs. Malheureusement, **une chimie chlorée crée avec l'indium des composés faiblement volatils (InCl , InCl_2 [7]) à température ambiante.** Cette caractéristique est potentiellement problématique dans le cadre de l'étude visée par ce document car la sous-cellule du dessus est composée d'environ 25 % d'indium. Cependant, il est possible d'augmenter la vitesse de gravure de matériaux semiconducteurs III-V à base d'indium grâce à un plasma chloré en augmentant la température comme en témoigne l'image 3.7 tirée de [7]. Par ailleurs, la publication témoigne qu'il est possible de favoriser l'anisotropie de la gravure lorsqu'elle est effectuée à basse pression. Cet aspect aussi est important pour le projet car cette caractéristique est requise pour la formation de vias.

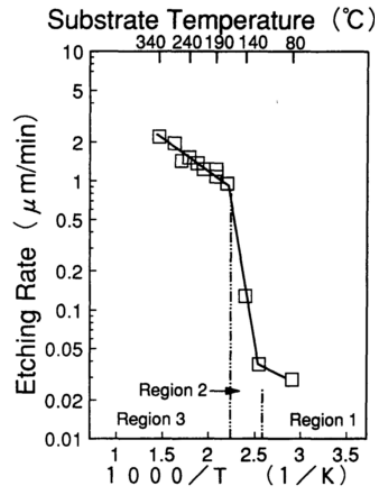


Figure 3.7 Image tirée de [7] présentant la vitesse de gravure de l'InP en fonction de la température grâce à un plasma chloré

Les auteurs mentionnent qu'une alternative pour graver les matériaux III-V comportant de l'indium est d'utiliser un plasma de méthane (CH_4), d'éthane (C_2H_6) et d'hydrogène (H_2) pour créer des sous-produits métallorganiques ($(\text{CH}_3)_3\text{In}$ et $(\text{C}_2\text{H}_5)_3\text{In}$) [7]. Certes, cette deuxième solution permet une gravure à température moins élevée mais elle présente quelques inconvénients. Plusieurs auteurs témoignent que les vitesses de gravure sont faibles avec cette chimie [16, 19, 53, 74, 124, 132]. Par ailleurs, cette chimie peut produire des phénomènes de polymérisation [7, 53, 74] empêchant d'obtenir des profils de gravure lisses. Ce dernier point est critique dans le présent projet car les vias gravés doivent avoir des profils lisses afin de limiter les défauts en surface pouvant favoriser la recombinaison électron-trou comme présenté dans une autre section. De plus, des profils lisses faciliteront le dépôt d'une isolation électrique uniforme et sans défauts ce qui limitera les risques de courts-circuits comme mentionné dans les sections 2.3 et 2.4. Finalement, la profondeur visée des vias est de quelques dizaines de micromètres dans ce projet. La faible vitesse de gravure avec cette chimie rendrait la tâche colossale. Pour toutes ces raisons, **les chimies de plasma à base de chlore seront favorisées.**

Une publication de Chen *et al* [19] confirme que pour utiliser le chlore, le substrat doit être à une température d'environ 150°C . Les auteurs utilisent toutefois un plasma de chlore et d'argon pour graver de l'InP, et ce, sans élever la température des échantillons intentionnellement. La présence de l'argon est justifiée par le fait qu'elle favorise la gravure par bombardement ionique et améliore la gravure chimique du chlore grâce à la désorption de sous-produits assistée par la pulvérisation. Certes, ils obtiennent une vitesse de gravure

élevée ($4 \frac{\mu m}{min}$), mais le profil n'est ni anisotrope, ni lisse comme en témoigne leur image prise au microscope électronique présentée à la figure 3.8. Cette gravure témoigne que ce type de procédé n'est pas propice à l'application visée par le projet présenté dans ce document. Cette caractéristique confirme la pertinence et le besoin d'étudier la gravure plasma dans l'optique du projet.

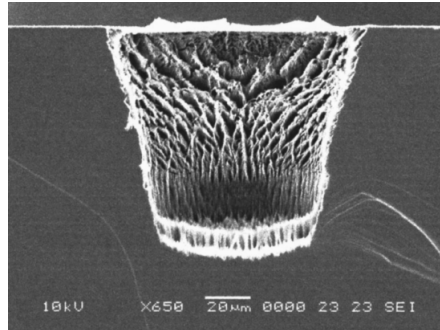


Figure 3.8 Image tirée de [19] présentant une image prise au microscope électronique d'un gravure plasma ECR Cl_2/Ar d'InP

Chen *et al* [19] ne sont pas les seuls à avoir gravé de l'InP grâce à un plasma de Cl_2/Ar . En effet, Ko *et al* présentent dans une publication [74] une stratégie identique afin de réaliser des vias et ils obtiennent des vitesses de gravure similaires ($2.7 \frac{\mu m}{min}$). Une différence réside toutefois dans le fait qu'ils ont aussi investigué la gravure de différents matériaux III-V (GaAs, GaInAs, GaAlAs, AlInAs) et les taux de gravure sont du même ordre de grandeur. Cette caractéristique s'avère importante en considérant ce qui est visé par le projet : la gravure d'hétérostructures. En effet, contrôler la vitesse de gravure latérale pour qu'elle soit identique ou nulle pour toutes les couches sera nécessaire pour favoriser l'anisotropie et des flancs lisses. Cet aspect ne fut pas présenté dans cet article [74] et confirme l'originalité et la pertinence du présent projet de recherche. De plus, Ko *et al* ont décidé d'intentionnellement monter en température au-delà du seuil critique. Ils affirment qu'utiliser une photorésine comme masque de gravure n'est plus envisageable à ces températures et ils proposent le nickel et l'oxyde de silicium (SiO_2) comme alternatives. Même si la gravure est effectuée à température ambiante, le masque peut aussi éroder plus facilement sous une puissance de polarisation plus élevée. Ces deux derniers points confirment que **le choix d'un masque propice à la gravure sera un autre aspect à considérer pour le projet.**

Lee *et al* proposent aussi de graver les matériaux III-V grâce à des chimies à base de chlore [80]. Ils ont fait une étude rigoureuse des différents paramètres pour influencer la gravure plasma de matériaux III-V avec une chimie à base de Cl_2 . Ils affirment que la

vitesse de gravure augmente en fonction de la puissance de la source inductive ce qui n'est aucunement surprenant étant donné qu'il y a une dissociation plus importante du Cl_2 , favorisant ainsi la gravure chimique. Ils observent que la vitesse de gravure augmente aussi en fonction de la puissance de polarisation. Ils expliquent cette caractéristique par le fait que le bombardement ionique favorise la désorption de sous-produits de gravure comme confirmé dans d'autres articles [19, 74]. Ils observent toutefois une diminution de la vitesse de gravure à pression plus élevée qu'ils expliquent par une diminution de l'énergie moyenne des ions due à l'augmentation du nombre de collisions avec les espèces neutres.

De manière similaire à cette publication [80], Maeda *et al* [83, 84] ont réalisé une étude identique mais en substituant le Cl_2 par le BCl_3 . Les résultats, les conclusions ainsi que leurs justifications sont très similaires à ceux obtenus avec un plasma de Cl_2 [19]. Une différence notable est que la vitesse de gravure sature ou chute à forte puissance ICP justifiée par le fait que le plasma contient moins de chlore atomique dans ces conditions. Par ailleurs, ils ont observé que l'ajout d'azote peut favoriser la dissociation du BCl_3 [84] ce qui n'avait pas été rapporté par un autre groupe étudiant l'effet de l'ajout d'azote [16]. Cette amélioration de la dissociation du BCl_3 fut confirmée par des mesures d'émission optique effectuée par Ren *et al* [102] durant une gravure à base de BCl_3/N_2 .

Comme mentionné par Lee *et al* [80] et Maeda *et al* [83, 84], **la vitesse de gravure est différente tout dépendant du type d'alliage III-V. La vitesse de gravure latérale sera donc aussi affectée par cette propriété et qu'obtenir des flancs de gravure droits représentera un grand défi.** Cet aspect fut confirmé par Zhao *et al* [3] en tentant de réaliser des vias sur des hétérostructures III-V pour les mêmes applications que le présent projet. Ils ont observé de la sous-gravure isotrope au niveau de certaines couches. Ils ont dû réaliser une optimisation rigoureuse afin d'obtenir des profils droits. Au meilleur de notre connaissance, ce travail a uniquement été réalisé sur des hétérostructures III-V/Ge à deux reprises [27, 28] mais les profondeurs visées étaient faibles et la gravure plasma ne fut pas précisément étudiée.

Plusieurs autres travaux de natures différentes ont été réalisés afin d'améliorer l'anisotropie. Nordheden *et al* utilisent une chimie similaire à Chen *et al* (Cl_2/Ar) à l'exception qu'ils ajoutent aussi du BCl_3 pour graver du GaAs [89]. Ils étudient toutefois l'isotropie de la gravure en fonction de la tension de polarisation du plasma ce qui ne fut pas présenté dans la publication précédente [19]. Leur résultat témoigne qu'il est possible

d'améliorer l'anisotropie de la gravure lorsque la tension de polarisation est augmentée. Les auteurs mentionnent qu'une tension plus élevée augmente l'énergie des ions ce qui améliore le bombardement ionique et ainsi favorise l'anisotropie de la gravure. Il s'agit d'une solution pertinente dans l'optique du projet de recherche. Finalement, les auteurs mentionnent un autre élément important concernant l'influence du rapport d'aspect sur la vitesse de gravure. Lorsque les motifs sont des vias, le rapport d'aspect (AR) peut être défini comme étant le rapport entre la profondeur gravée et le diamètre. Les auteurs affirment que pour des rapports d'aspect plus importants, il y a une diminution de la diffusion des sous-produits de gravure. Celle-ci entraîne donc une diminution de la vitesse de gravure. Cette affirmation fut d'ailleurs confirmée dans plusieurs autres publications pour la gravure de GaAs [112] et de germanium [25]. Elle est tout aussi pertinente dans le cadre du projet de recherche présenté dans ce document car les structures gravées auront un rapport d'aspect supérieur à 1.

Hahn *et al* présentent dans des articles [53, 54] une stratégie qui ne fut pas tentée dans les précédentes publications [7, 19, 102]. Ils étudient la possibilité d'ajouter différents gaz inertes (He, Ar, Xe) au plasma de Cl_2 afin d'améliorer la gravure des matériaux III-V. Tout d'abord, les auteurs confirment les affirmations de [19, 80] concernant l'ajout d'un gaz inerte : il facilite la gravure en favorisant la désorption des sous-produits de gravure par bombardement ionique. Les auteurs ont aussi obtenu de hautes vitesses de gravure dans des composés à base d'indium malgré le fait que les échantillons étaient à une température de 23°C [53, 54] et que, théoriquement, les sous-produits d'indium ne devraient pas être volatils. Ils justifient ce résultat par le fait que les ions assistent la désorption des espèces non-volatils (InCl_x). Étant donné la concentration non-nulle d'indium dans les hétérostructures visées par le projet, cette caractéristique est d'une grande pertinence car la désorption de sous-produits à base d'indium devra être favorisée. Ceci représente un défi considérable à température ambiante. Finalement, un des résultats principaux qu'ils présentent est que l'ajout de xénon et d'hélium permettent d'obtenir une plus grande vitesse de gravure que l'argon. Ce résultat s'explique par le fait qu'il est possible d'obtenir des flux d'ions plus élevés grâce à leurs énergies d'ionisation moins élevées. En résumé, **le bombardement ionique semble être un mécanisme essentiel pour désorber les sous-produits non-volatils.**

Une autre publication présente des résultats de gravure à base de Cl_2/BCl_3 à haute pression (entre 20 et 50mTorr) [101]. Les images prises au microscope électronique (MEB) confirment les affirmations de Asakawa *et al* [7] car les auteurs n'obtiennent pas de gra-

vure anisotrope. En utilisant la même chimie mais à une pression légèrement inférieure (10-30mTorr), Wang *et al* [130] n'obtiennent toujours pas de profil anisotrope. Par ailleurs, ces auteurs [101, 130] n'utilisent aucun gaz inertes comme suggéré par Hahn *et al* [53, 54]. Cette conclusion confirme que la pression et la présence de gaz inertes sont des paramètres tout aussi importants à étudier dans le présent projet.

Outre la puissance de polarisation et le choix de gaz inertes, il existe d'autres solutions pour obtenir l'anisotropie voulue. Chanson *et al* [16] proposent d'ajouter de l'azote à la chimie Cl_2/Ar afin de favoriser la passivation des flancs durant la gravure d'InP grâce à la formation de InN_x en surface. Leurs résultats de simulation témoignent que l'ajout d'azote limite la gravure isotrope du chlore et favorise l'anisotropie grâce à l'adsorption de l'azote sur les flancs de la gravure. Cette stratégie ne fut pas mentionnée dans les articles précédents [7, 19] et met en lumière une nouvelle stratégie permettant de favoriser l'anisotropie. En effet, **il est possible d'ajouter un gaz passivant à la chimie afin de limiter la gravure latérale** au lieu de modifier d'autres paramètres comme la pression ou la puissance du plasma. Cette caractéristique est d'une grande pertinence dans le projet de recherche car obtenir une gravure simultanément anisotrope dans les multiples matériaux III-V et le germanium représente un défi colossal.

Malgré le fait que le SiCl_4 fut déjà utilisé pour la gravure plasma [97], l'utilisation de SiCl_4 comme gaz passivant semble aussi être une solution prometteuse. Cooper *et al* [23] ont tenté d'ajouter ce gaz au Cl_2 afin d'améliorer les profils des vias sur GaAs. L'anisotropie fut grandement améliorée en comparaison aux publications précédentes [19, 101, 130] comme en témoigne la figure 3.9 tirée de [23]. Cette chimie est aussi compatible avec le BCl_3 comme le confirme une publication de Swaminathan *et al* [124]. Cette amélioration de l'anisotropie grâce au SiCl_4 fut aussi confirmée sur InP par Etrillard *et al* [39] témoignant ainsi que ce gaz pourrait être propice à la gravure des hétérostructures visées par le projet.

Un autre groupe de recherche a utilisé un plasma $\text{SiCl}_4/\text{Cl}_2/\text{Ar}$ afin de graver des matériaux III-V. Saint-Cricq *et al* [111] se distingue toutefois des autres par le fait que les auteurs gravent des hétérostructures GaInP/GaAs ce qui ne fût pas présenté précédemment. Cette caractéristique est d'une grande pertinence dans l'optique du projet de recherche car la sous-gravure des différentes couches risque de s'avérer un défi comme discuté précédemment. Par ailleurs, ces matériaux sont aussi utilisés dans les deux sous-cellules supérieures des dispositifs multijonctions III-V/Ge. Les résultats de Saint-Cricq *et al* [111] confirment cette affirmation. En effet, ils observent une passivation à base de silicium sur

les flancs de gravure ce qui est en accord avec d'autres publications [45, 46]. Toutefois, les auteurs obtiennent tout de même une rugosité sur les flancs qu'ils attribuent à l'hétérostructure spécifiquement. Inversement, Zhao *et al* [137] ont réussi à limiter la rugosité des flancs de gravure de leur vias sur cellules multijonctions inversées métamorphiques grâce à l'addition du SiCl_4 . Au meilleur de notre connaissance, cet exploit n'a jamais été réalisé sur des cellules multijonctions III-V/Ge. Ceci témoigne une fois de plus la pertinence et l'originalité de l'étude de la gravure dans le cadre du présent projet.

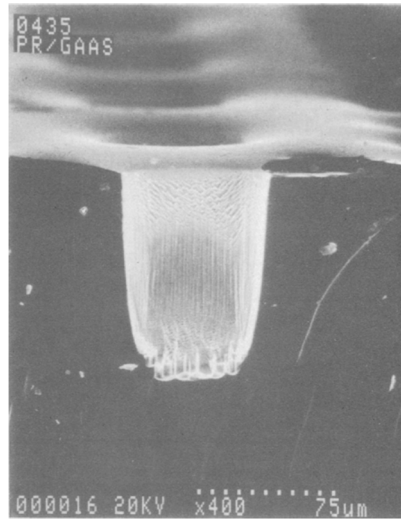


Figure 3.9 Image tirée de [23] présentant une image prise au microscope électronique d'un gravure plasma en $\text{SiCl}_4/\text{Cl}_2$

L'effet passivant du SiCl_4 et la favorisation de l'anisotropie est expliquée dans une publication de Gatilova *et al* [46]. Les auteurs expliquent qu'il y a une couche d'oxyde de silicium qui se forme sur les flancs de gravure limitant ainsi la gravure latérale chimique du chlore. Cette couche est peu affectée par cette chimie comme en témoigne une publication présentée précédemment [74]. Cette couche de passivation fut confirmée grâce à des images prises au microscope électronique en transmission. Par ailleurs, les auteurs affirment que l'ajout d'hydrogène permet de favoriser la passivation des flancs. Le mécanisme expliquant l'amélioration de la passivation et l'anisotropie de la gravure grâce à l'hydrogène est présentée dans une seconde publication de Gatilova *et al* [45]. Les auteurs proposent un modèle témoignant que l'hydrogène et le chlore peuvent recombinaison et former du HCl . L'hydrogène modifierait donc la nature du plasma en favorisant l'apparition de nouvelles réactions chimiques. Cette publication [45] confirme aussi les résultats mentionnés précédemment montrant que le SiCl_4 améliore l'anisotropie [23, 39, 46]. Plusieurs publications témoignent aussi que l'addition d'oxygène au plasma de SiCl_4 permet de favoriser la passivation des flancs [48, 49, 129]. En effet, Varoutsis *et al* [129] affirment que l'ajout d'oxygène a deux

effets : la vitesse de gravure augmente et le dépôt de SiO_x est favorisée. Golka *et al* justifie l'amélioration de la passivation par la substitution des atomes de chlore par l'oxygène sur une couche de SiCl_x déposé. Les auteurs notent toutefois que **la chambre peut être contaminée avec des procédés SiCl_4 et cet aspect peut être potentiellement problématique pour la reproductibilité du procédé.** Afin de monitorer ce problème de contamination une technique a été développée par Chevolleau *et al* [20], Joubert *et al* [66] et Ramos *et al* [100] permettant de monitorer l'évolution des parois de la chambre ainsi que d'optimiser un procédé de nettoyage. Les auteurs utilisent un échantillon composé d'un matériau identique à celui des parois de la chambre et l'expose au plasma afin de pouvoir observer l'interaction chimique que pourrait avoir le plasma avec les parois. Afin de découpler l'effet physique du plasma, un gap d'air est introduit entre le support et l'échantillon pour que le potentiel de ce dernier soit identique à celui de la chambre afin d'être dans des conditions similaires à celles des parois. Les auteurs peuvent donc observer s'il y a un dépôt ou une contamination sur les parois de la chambre en étudiant l'échantillon et peuvent ensuite optimiser un procédé de nettoyage grâce au même échantillon. Cette stratégie est d'une grande pertinence au projet de recherche car un procédé utilisant une synergie entre la gravure et un dépôt passivant semble favorable à la gravure anisotrope d'hétérostructures III-V/Ge.

3.2.3 Défauts introduits par la gravure plasma

La section 2.5.2 témoigne que les états de surface peuvent affecter les performances du dispositif. Or, la gravure plasma peut endommager la surface et accentuer ces effets. Plusieurs groupes de recherche ont déjà étudié cet aspect problématique. Grâce à la spectroscopie Raman, Murad *et al* [87] ont pu observer l'apparition d'un nouveau mode associé à la création d'une zone de déplétion en surface créée par la gravure plasma. Cet aspect pourrait aussi être problématique dans l'optique du projet en considérant la recombinaison électron-trou en surface comme présenté à la section 2.5. Seaward *et al* [115] montrent que la puissance de polarisation joue un rôle important dans l'endommagement de la surface. Ils soulignent que l'épaisseur de la couche endommagée est proportionnelle à la tension de polarisation et inversement proportionnel à \sqrt{m} où m est la masse de l'ion. Dans le cadre de ce projet, une forte tension de polarisation est requise pour favoriser l'anisotropie [89] et pour favoriser la désorption des sous-produits d'indium [53, 54]. C'est toutefois l'endommagement des flancs qui est le plus critique sur les cellules multijonctions. Le résultat de Seaward *et al* [115] est confirmé par Pang *et al* [95] car ils affirment que la gravure par pulvérisation endommage substantiellement la surface. Les auteurs utilisent toutefois une technique différente que la spectroscopie Raman [87] pour sonder les défauts. Ils fa-

briquent des diodes Schottky et comparent des caractéristiques I-V de celles gravées par plasma avec celles gravées humides pour évaluer l'endommagement par plasma. En utilisant une stratégie identique, Lee *et al* [79] ont pu confirmer que le facteur d'idéalité des diodes augmentaient avec la tension de polarisation, confirmant ainsi une augmentation de la recombinaison en surface [38, 121] causée par la gravure plasma. Cet aspect peut être problématique dans le cadre du présent projet. Heureusement, de Lafontaine *et al* [27, 28] ont déjà confirmé que les vias n'entraînent qu'une faible perte en performance des cellules multijonctions III-V/Ge lorsque des vias sont gravés par plasma. Leur étude se limite toutefois uniquement à des plasmas à base de Cl_2/BCl_3 . Toutefois, il est possible de reproduire leur méthodologie pour valider qu'un changement de chimie (SiCl_4 , H_2 , O_2 ou HBr) n'entraînera aucun défaut supplémentaire.

3.3 État de l'art de l'isolation électrique de vias

Le projet présente aussi de nombreux défis technologiques. Reporter le contact en face avant vers l'arrière consiste essentiellement à modifier une architecture en deux dimensions (2D) en une architecture en trois dimensions (3D). Or, de nombreuses techniques ont déjà été développées pour des applications en microélectronique 3D. Plusieurs d'entre elles sont compatibles avec le projet présenté dans ce document. Cette dernière section de l'état de l'art propose une revue de quelques techniques qui pourraient s'avérer pertinentes dans l'optique du projet.

Tout d'abord, l'isolation électrique des vias est requise en microélectronique 3D afin de connecter verticalement des puces sans l'introduction de courants de fuite. Le défi réside dans le dépôt uniforme et sans défauts d'une couche d'un matériau isolant, et ce, latéralement sur les flancs des vias, malgré le rapport d'aspect important. Il s'agit d'un aspect critique au projet vu le haut risque de court-circuit [94]. La technique de dépôt chimique en phase vapeur assistée par plasma (PECVD) fut déjà utilisée pour isoler électriquement des vias ayant un rapport d'aspect pouvant atteindre 10 :1 [135]. Toutefois, le dépôt n'est pas parfaitement uniforme car ils ont observé une épaisseur d'oxyde beaucoup plus importante sur le dessus de l'échantillon et dans la partie supérieure du via qu'au fond du via. Cette caractéristique fut d'ailleurs confirmée dans une publication de Seo *et al* [116]. Yong *et al* ont aussi investigué l'option de former une barrière d'isolation par oxydation thermique [135]. Les résultats témoignent que l'uniformité est grandement améliorée par rapport au dépôt PECVD et ils observent une diminution du courant de fuite. Malheureusement, cette dernière solution n'est pas envisageable sur les hétérostructures III-V/Ge car l'oxyde natif de GaAs favorise la recombinaison électron-trou [90].

Récemment, une nouvelle technique de déposition d'un diélectrique fut développée par Dequivre *et al* [33]. Les auteurs utilisent l'électrogreffage de poly-4-vinylpyridine afin de former une couche isolante. Pour cette technique, le substrat est plongé dans un électrolyte contenant les monomères du film organique à greffer et une tension est appliquée entre le substrat et une contre électrode afin de permettre le revêtement du via. Malgré le fait que cette technique est plus complexe que l'isolation par dépôt PECVD [116, 135], les auteurs ont démontré que les contraintes mécaniques induites par le TSV [68, 92, 93, 99, 109, 110] sont considérablement plus faibles lorsque l'électrogreffage de poly-4-vinylpyridine est utilisé [33]. En effet, ils affirment que la *Keep – out – zone* due au stress thermo-mécanique peut être éliminée grâce à cette technique. Malheureusement, cette stratégie serait difficilement réalisable dans l'optique du présent projet. En effet, Dequivre *et al* affirment qu'un traitement chimique de surface est nécessaire pour favoriser l'électrogreffage. Ce traitement consiste entre autre à des immersions dans des solutions Piranha ($\text{H}_2\text{SO}_4/\text{H}_2\text{O}_2/\text{H}_2\text{O}$) et de $\text{NH}_4\text{OH}/\text{H}_2\text{O}_2$. Certes, il est possible de réaliser ces étapes sur silicium mais ces solutions peuvent graver les matériaux III-V et le germanium. Ce procédé est donc difficilement envisageable pour le projet présenté dans ce document.

Finalement, la technique de dépôt par couche atomique (ALD) [72] ou la technique de dépôt par couche atomique assistée par plasma (PEALD) [36] permettent aussi d'obtenir une couche isolante sur les vias. La croissance se fait grâce à une alternance de cycles d'exposition à des gaz précurseurs ce qui permet une croissance monocouche par monocouche. Par conséquent, cette technique présente une vitesse de déposition beaucoup plus lente que par PECVD. Toutefois, cette technique permet une uniformité supérieure à ce qui peut être obtenu par PECVD. En effet, des images MEB [72] témoignent que l'épaisseur de la couche sur l'échantillon est similaire sur les flancs et au fond du via.

3.4 État de l'art de la métallisation de vias

La métallisation des vias représente aussi un défi important en considérant la nécessité d'obtenir un film conducteur continu de la face avant jusqu'à la face arrière dans des structures ayant un rapport d'aspect important. Originellement, la sérigraphie fut utilisée sur les cellule MWT sur silicium [18, 56, 61, 62] car les vias peuvent atteindre un diamètre supérieur à $100\mu\text{m}$. Elle n'est pas envisageable dans le présent projet à cause des dimensions critiques requises qui sont inférieures à $10\mu\text{m}$ [106, 107]. Dans le domaine des circuits intégrés, l'électroplaquage est généralement utilisé pour réaliser des métallisations épaisses

(>1 μm) dans des structures à fort rapport d'aspect [11, 122]. Une contrainte requise par cette technique est qu'une couche d'accroche conductrice électriquement est nécessaire. En considérant cette contrainte, il serait envisageable que cette technique soit aussi compatible sur les hétérostructures utilisées dans ce projet. Il est possible de former cette couche d'accroche grâce à un dépôt physique en phase vapeur (PVD), mais la morphologie des flancs pourrait limiter l'uniformité de la couche. Il est aussi possible de former une couche d'accroche par ALD [37, 55, 73]. Contrairement à l'électroplaquage, il serait difficilement envisageable de remplir complètement les vias par PVD ou ALD à cause du coût et de la vitesse de dépôt. Toutefois, l'uniformité de l'ALD pourrait créer un film conducteur entre la face avant et la face arrière et permettre la réalisation de prototypes TCVCs. Par ailleurs, il serait aussi possible d'utiliser cette technique pour former une couche d'accroche à l'électroplaquage en considérant la faible densité de défauts des couches crues par ALD [30]. Pour ces raisons, ces deux techniques s'avèrent pertinentes dans la réalisation de cellules TCVCs complètes.

3.5 État de l'art du report et de l'amincissement de substrat

Finalement, étant donné que le projet requiert de la microfabrication sur les deux faces, le report de substrat est aussi un thème pertinent au présent projet. L'amincissement de substrat est tout aussi pertinent car il permettrait de réduire le rapport d'aspect des vias de ~ 18 à ~ 3 facilitant ainsi plusieurs procédés. Plusieurs groupes se sont déjà intéressés au report temporaire de substrat dans le domaine des circuits intégrés [67, 98]. L'adhésif utilisé pour le report temporaire peut généralement résister à plusieurs acides, bases et solvants [67] facilitant ainsi la réalisation de procédé sur l'autre face. Phommahaxay [98] affirment que plusieurs défauts dus au report temporaire complexifient les procédés réalisés sur l'autre face. Notamment, amincir un substrat uniformément après un report temporaire représente un défi important. Les auteurs affirment aussi que des procédés effectués sous vide et à haute température sur des substrats reportés peuvent avoir des résultats catastrophiques comme des fissures et de la délamination. Une autre solution consiste à compléter la microfabrication sur la face avant, effectuer un seul report final sur un substrat transparent et réaliser la microfabrication en face arrière comme proposé par Zheng *et al* [138]. Cette solution est parfaitement envisageable car le contact face avant est transféré à l'arrière. Les auteurs rapportent que l'amincissement de cellule photovoltaïque peut être réalisé par amincissement mécanique, par gravure plasma ou par gravure humide [138]. Ces trois techniques seraient aussi compatibles pour des substrats

de germanium dans l'optique du projet. De plus, le report permanent permet l'utilisation d'adhésifs plus résistants chimiquement et thermiquement que ceux utilisés pour le report temporaire étant donné que le retirer ne sera pas nécessaire. Toutefois, l'adhésif doit être transparent pour éviter une perte d'efficacité du dispositif. Zheng *et al* [138] ont réalisé des cellules minces monojonction en silicium reportées sur verre grâce à de l'éthylène-acétate de vinyle confirmant ainsi la faisabilité de cette stratégie. D'autres adhésifs transparents comme le polydiméthylsiloxane (PDMS) ont déjà été considérés pour des systèmes micro-électromécaniques optiques [114]. Les deux stratégies sont d'une grande pertinence pour le projet étant donné la contrainte demandant de la microfabrication sur les deux faces.

CHAPITRE 4

DÉFINITION DU PROJET DE RECHERCHE ET MÉTHODOLOGIE EXPÉRIMENTALE

4.1 Problématiques et définition du projet de recherche

Les deux chapitres précédents présentent de nombreuses avancées scientifiques dans des domaines visés par le projet de recherche. Cependant, de nombreuses questions scientifiques et technologiques restent sans réponse malgré cette revue de littérature. Ce chapitre vise donc à mettre en lumière ces aspects afin de définir rigoureusement le projet de recherche présenté dans ce document. Cette réflexion permet aussi de fixer les objectifs visés par les travaux de recherche et évaluer les contributions scientifiques et technologiques possibles.

Tout d'abord, concernant les cellules photovoltaïques à contacts arrières, plusieurs publications au cours des dernières décennies portent sur la fabrication de cellules monojonctions en silicium. Les objectifs principaux visés sont la réduction de l'ombrage, la réduction des pertes résistives et une facilité d'encapsulation en module. En considérant les plus récents développements technologiques des cellules multijonctions, il est naturel de questionner si ces effets pourraient être bénéfiques sur les cellules multijonctions. De plus, ces articles témoignent que seule l'architecture MWT est réalisable sur des dispositifs multijonctions sans modifier l'épitaxie. Toutefois, la fabrication de cellules à contacts en vias traversant impose un degré de complexité en microfabrication beaucoup plus élevé demandant de nouvelles techniques (gravure, isolation et métallisation des vias) et des étapes de lithographies additionnelles. En considérant cette problématique, **est-il possible de développer un procédé de microfabrication permettant l'intégration de ces étapes et ces techniques sur des cellules multijonctions ?** Un défi important associé au report du contact face avant vers l'arrière est le risque de court-circuiter le dispositif ou de réduire sa résistance *shunt*. Est-ce qu'intégrer cette architecture sur des cellules multijonctions créera des problèmes similaires ou pires ? Est-ce qu'intégrer cette architecture sur des cellules multijonctions créera de nouveaux problèmes ?

Peu d'articles dans la littérature portent sur la fabrication de cellules multijonctions avec

des contacts en vias traversant. Les seuls prototypes fabriqués ont été réalisés sur des cellules métamorphiques inversées double jonction et ils confirment la faisabilité technologique et la pertinence du projet de recherche. Aucune publication ne fait mention de la fabrication de cellules multijonction III-V/Ge en accord de maille avec des contacts en vias traversant. **Est-il possible de fabriquer de tels dispositifs ? Si c'est le cas, quelles nouvelles techniques devront être développées pour permettre la fabrication de cette architecture sur ce type d'hétérostructures ?** Seules des simulations de cette architecture sur III-V/Ge ont été réalisées et prévoient une amélioration de l'efficacité. **Sera-t-il possible d'atteindre ce gain en efficacité expérimentalement ?**

La revue de littérature portant sur la gravure plasma témoigne que la gravure plasma profonde et anisotrope de matériaux semiconducteurs III-V est complexe. Obtenir des vias sur ces matériaux avec une bonne anisotropie et des flancs lisses reste un défi qui est encore pertinent. En effet, **est-il possible d'obtenir une gravure profonde, anisotrope avec des flancs lisses sur des hétérostructures triple jonction III-V/Ge ?** Plusieurs articles témoignent qu'il est complexe d'obtenir des flancs lisses sans sous-gravure sur des hétérostructures. **Est-il aussi possible d'atteindre ces objectifs sur III-V/Ge ?** Des publications montrent qu'utiliser des gaz passivants simultanément pendant la gravure permet de faciliter l'obtention d'une bonne anisotropie. **Est-il possible de répéter ces approches sur des hétérostructures III-V/Ge ?** Par ailleurs, la gravure plasma peut endommager la surface gravée et limiter les performances des dispositifs. **Est-ce que ce type d'endommagement limitera les gains potentiels prévus par la nouvelle architecture ?**

L'intégration de vias isolés et métallisés peut être problématique d'un point vu mécanique, électrique, optique. La majorité de ces effets fut étudiée sur silicium. **Est-ce que les mêmes effets secondaires seront obtenus sur des hétérostructures III-V/Ge ?** Si c'est le cas, **comment peut-on limiter ces effets négatifs ?** Similairement, de multiples techniques permettent le développement de circuits intégrés 3D. Ces techniques sont toutefois développées majoritairement sur silicium et aucun article ne fait mention de ces techniques sur des hétérostructures III-V/Ge. **Est-il possible de transposer de telles techniques dans le cadre du présent projet ? Si c'est le cas, comment ces procédés devront-ils être adaptés ?**

Le projet de recherche consiste à concevoir, fabriquer et caractériser des cellules photovoltaïques multijonctions III-V/Ge en accord de maille avec des contacts électriques en vias traversant. Au meilleur de notre connaissance, ce type de dispositif

avec une densité de vias avoisinant $10\,000\text{cm}^{-2}$ n'a jamais été réalisé. L'approche envisagée est de reporter le contact en face avant à l'arrière grâce à des vias isolés électriquement et métallisés. Un schéma de cette structure est présenté à la figure 4.1. La gravure de via représente donc l'élément critique derrière cette approche étant donné que toutes les étapes subséquentes seront dépendantes des vias. Cet aspect met en lumière un objectif secondaire important. Il consiste à développer et étudier des procédés de gravure plasma ainsi que caractériser les gravures associées pour obtenir des vias profonds, anisotropes, lisses et sans défauts sur des hétérostructures multijonctions III-V/Ge. Ces vias ne devront pas réduire la performance des cellules photovoltaïques.

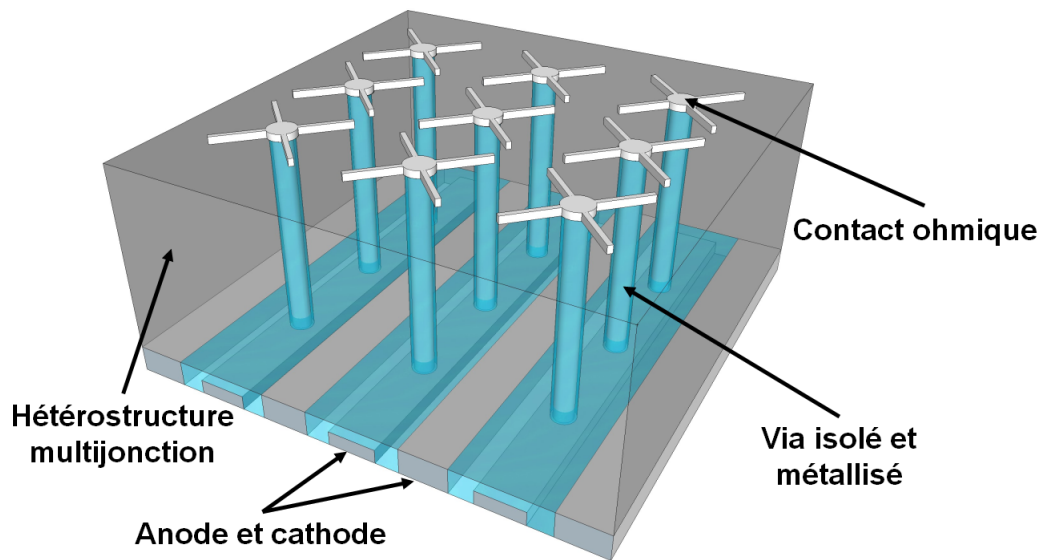


Figure 4.1 Schéma présentant l'architecture visée par le projet de recherche

4.2 Objectifs

L'objectif principal visé par le projet est la fabrication de cellules photovoltaïques multijonctions III-V/Ge avec des contacts en vias traversant afin de limiter les pertes résistives et celles dues à l'ombrage afin de pouvoir augmenter l'efficacité. Pour fabriquer ces dispositifs complexes, le développement, la caractérisation et la validation de plusieurs procédés seront requis. Ceux-ci constituent donc les objectifs secondaires définis ci-après. Un de ceux-ci consiste à former des vias dans l'hétérostructure III-V/Ge par gravure plasma. Les vias doivent avoir une profondeur suffisante pour traverser les trois jonctions. La profondeur des vias définira aussi l'épaisseur finale du dispositif. Par conséquent, cette profondeur doit être compatible avec les techniques de report et de manipulation de substrats minces. Les vias devront aussi être anisotropes et présenter des flancs lisses sans sous-gravure pour favoriser le dépôt subséquent de différentes couches et le remplissage des vias. Le procédé

de gravure plasma ne devra pas présenter de défauts en surface susceptibles de réduire les performances des cellules photovoltaïques. Le développement d'un procédé de passivation sera donc nécessaire pour cette étape. Un autre objectif secondaire associé à cette étape correspond à l'étude des différents mécanismes physico-chimiques permettant d'obtenir le type de gravure plasma voulu. Les chapitres 5 et 6 présenteront les résultats associés à cet objectif.

L'étape suivante consiste à déposer une couche d'un matériau électriquement isolant sur les parois des vias. Cette étape devra aussi stabiliser la passivation. La variation de l'épaisseur de la couche isolante sur le via devra être limitée afin de faciliter les procédés subséquents. Par ailleurs, la couche d'isolation ne devra présenter aucun défaut d'étanchéité. Cet aspect est critique pour limiter les hauts risques de courts-circuit comme en témoigne la littérature. Le chapitre 7 présentera les résultats associés à cet objectif.

Une autre étape consiste à réaliser la métallisation des vias. Le principal critère est qu'un film conducteur électriquement continu devra être présent entre la face avant et la face arrière à travers les vias. Il est toutefois préférable que le via soit complètement rempli de métal afin de réduire la résistance série. En effet, étant donné le but ultime de cette architecture, l'objectif de cette étape serait d'obtenir une résistance série inférieure à celle présentée par une métallisation standard en forme de grille. Par ailleurs, un via complètement métallisé limitera la grande topographie pouvant compromettre les niveaux de lithographies subséquents. Le chapitre 8 présentera les résultats associés à cet objectif.

L'étape suivante consiste au report temporaire ou permanent suivi de l'amincissement du substrat. Le type de report devra être compatible aux procédés de microfabrication subséquents. De plus, il devra favoriser un amincissement uniforme. L'objectif principal de l'amincissement du substrat est de réduire le rapport d'aspect requis des vias de ~ 18 à ~ 3 afin de faciliter la gravure plasma en limitant la profondeur à graver (de $180\mu\text{m}$ à $30\mu\text{m}$), l'isolation électrique et la métallisation. Un procédé anisotrope serait préférable pour éviter d'obtenir des effets de bords pouvant potentiellement court-circuiter le dispositif. Le chapitre 9 présentera les résultats associés à cet objectif.

Outre le système d'interconnexions en face arrière, les autres étapes nécessaires à la fabrication d'une cellule complète sont des étapes standards (contacts ohmiques, gravure de mesa, couche antireflet, gravure de la couche de contact). A priori, aucune modification de ces étapes ne sera nécessaire d'un point de vue procédé afin qu'elles soient compatibles avec

l'architecture TCVC. Toutefois, la géométrie des motifs associés à ces procédés standards devra assurément être revue et optimisée afin de libérer le plein potentiel des contacts en vias traversant. Par conséquent, un objectif secondaire consiste aussi à revoir la géométrie des contacts ohmiques et des interconnexions en face arrière. Les motifs choisis devront limiter la résistance série et les pertes par recombinaison en face arrière. Par ailleurs, ils devront aussi limiter les risques de courts-circuits accidentels.

Enfin, l'unification de tous ces procédés permettant la fabrication de cellules complètes représente aussi un autre objectif secondaire. Tous les procédés devront être compatibles entre eux : aucun procédé devra compromettre la qualité d'un procédé précédent ou subséquent. Le chapitre 10 présentera les résultats associés à cet objectif.

En considérant, la définition du projet et les objectifs associés, le projet de doctorat présente des défis colossaux et témoigne d'une complexité expérimentale particulièrement élevée. Concevoir et fabriquer un dispositif demandant au-delà d'une centaine d'étapes de microfabrication requiert une bonne méthodologie. Afin d'atteindre les objectifs fixés, une méthodologie expérimentale a été méticuleusement définie et elle présentée dans la section suivante.

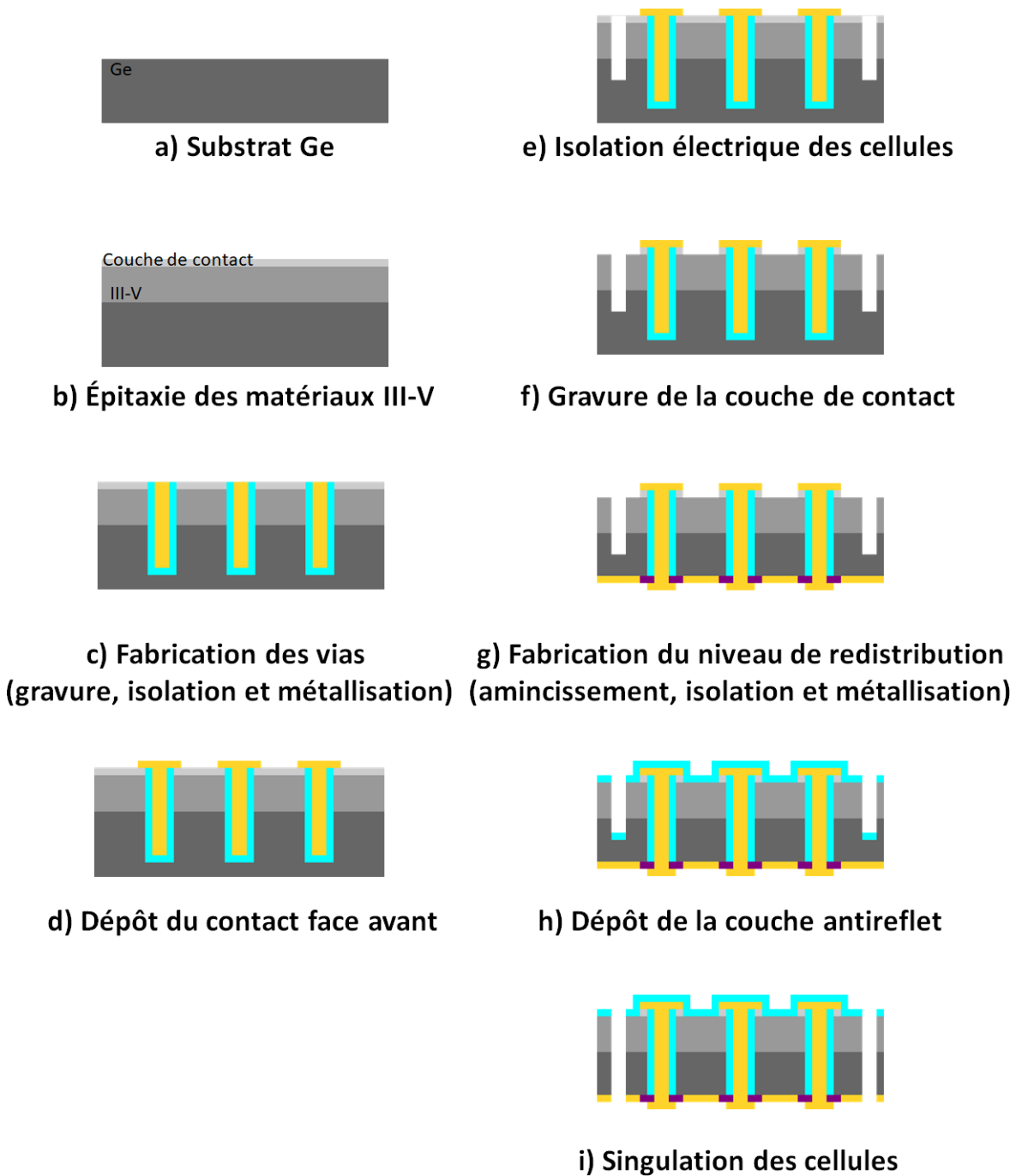


Figure 4.2 Schémas présentant un procédé de microfabrication général et grandement simplifié d'une cellule triple jonction III-V/Ge avec des contacts en vias traversants. À partir d'un substrat de Ge (a), les étapes consistent à b) une épitaxie de matériaux semiconducteurs III-V, c) la fabrication des vias (gravure, isolation et métallisation), d) le dépôt du contact face avant, e) l'isolation électrique des cellules, f) la gravure de la couche de contact, g) la fabrication du niveau de redistribution (amincissement, isolation et métallisation) h) le dépôt de la couche antireflet et i) la singulation des cellules

4.3 Méthodologie expérimentale

Le projet de doctorat présenté dans ce document est réalisé en cotutelle entre le Laboratoire Nanotechnologie Nanosystèmes (LN2)/l'Institut Interdisciplinaire d'Innovation Technologique de l'Université de Sherbrooke (Sherbrooke) et le Laboratoire des Technologies de la Microélectronique (LTM) (Grenoble). Par conséquent, la méthodologie doit être définie de manière à utiliser à bon escient l'expertise des deux laboratoires pour les différentes parties du projet. Concernant la fabrication de cellules à contacts en vias traversants, les objectifs consistent à concevoir et développer un procédé de microfabrication complet pour la fabrication de cette nouvelle architecture ainsi que de fabriquer et caractériser ces cellules. La figure 4.2 révèle un aperçu général et grandement simplifié de ce que vise le projet. La méthodologie consiste donc à :

1. Développer les procédés manquants (figure 4.2 c et g) qui sont requis pour cette nouvelle architecture
 - (a) Développer un procédé de gravure plasma pour former des vias. Étant donné qu'il s'agit de la clé de voûte du projet, une méthodologie spécifique a été développée pour celle-ci et elle sera présentée ci-après. Les critères seront aussi présentés ci-après. Cet objectif est réalisé au LTM.
 - (b) Développer un procédé d'isolation électrique de vias (figure 4.2 c) qui permet fabrication d'une cellule multijonction sans court-circuit. Il peut être développé initialement sur silicium pour limiter les coûts. Cette étape peut être développée autant au LN2 qu'au LTM. Cette étape doit être optimisée pour répondre à ces critères :
 - i. Bonne uniformité de l'isolation électrique dans la topographie créée par les vias en caractérisant la morphologie au SEM
 - ii. Aucun défaut nanoscopique : développer un protocole expérimental permettant de valider la qualité de l'isolation et de révéler les défauts ne pouvant pas être révélés à l'étape a)i
 - iii. Compatible avec toutes les autres étapes technologiques
 - (c) Développer un procédé de métallisation de vias (figure 4.2 c). Il peut être développé initialement sur silicium pour limiter les coûts. Cette étape est réalisée au LN2 et elle doit être optimisée pour répondre à ces critères :
 - i. Permet une métallisation uniforme dans des vias ayant un fort rapport d'aspect.
 - ii. Bonne uniformité de la métallisation dans la topographie créée par les vias en caractérisant la morphologie au SEM

- iii. Bonne conductivité électrique des vias confirmée grâce à des mesures électriques entre la face avant de la cellule et la face arrière de la cellule à travers les vias isolés et métallisés.
 - iv. Compatible avec toutes les autres étapes technologiques
- (d) Développer un procédé d'amincissement de substrat de Ge (figure 4.2 g). Cette étape est réalisée au LN2 et elle doit être optimisée pour répondre à ces critères :
- i. Grande vitesse d'amincissement ($\geq 5 \frac{\mu m}{min}$)
 - ii. Grande sélectivité entre l'isolation des vias et le substrat afin d'éviter un court-circuit accidentel.
 - iii. Compatible avec toutes les autres étapes technologiques
- (e) Développer un procédé de report de substrat permettant d'effectuer des étapes technologiques en face arrière, sur un substrat aminci (figure 4.2 g). Cette étape est réalisée au LN2 et elle doit être optimisée pour répondre à ces critères :
- i. Conserve l'intégrité du mécanique du substrat
 - ii. Compatible et robuste aux autres étapes technologiques
2. Déterminer les dimensions critiques imposées par les nouveaux procédés développés à l'étape 1 ainsi que celles imposées par les procédés standards. Cette étape est réalisée au LTM et au LN2.
 3. Concevoir un procédé de microfabrication complet aussi simple que possible permettant de fabriquer des prototypes de cellules multijonctions avec des contacts en vias traversants tout en respectant les contraintes imposées par l'étape 1, 2, par le procédé de gravure plasma développé dans la partie précédente du projet et par les procédés de microfabrication requis pour des cellules standards. Cette étape est réalisée au LTM et au LN2.
 4. Concevoir des photomasques pour fabriquer des prototypes de cellules multijonctions avec des contacts en vias traversants qui sont en accord avec les étapes 1, 2 et 3. Cette étape est réalisée au LTM et au LN2.
 5. Fabriquer et caractériser les prototypes de cellules multijonctions avec des contacts en vias traversants. Cette étape peut être réalisée au LTM et au LN2.
 - (a) Caractériser électriquement les cellules afin d'évaluer la nature des problèmes
 - (b) Caractériser au SEM, TEM, EDX et à l'AFM les éléments problématiques permettant d'expliquer les résultats obtenus à l'étape 5a)
-

6. Identifier les procédés problématiques, identifier les améliorations à apporter aux photomasques et proposer des solutions propices aux résultats obtenus aux étapes 5a) et b). Cette étape est réalisée au LTM et au LN2.
7. Optimiser les procédés de l'étape 1 et proposer des nouveaux procédés en accord avec les solutions proposées à l'étape 6. Cette étape est réalisée au LTM et au LN2.
8. Déterminer les dimensions critiques imposées par les nouveaux procédés développés à l'étape 7. Cette étape est réalisée au LTM et au LN2.
9. Concevoir un nouveau procédé de microfabrication complet permettant de fabriquer des cellules multijonctions avec des contacts en vias traversants en appliquant les améliorations identifiées à l'étape 6 et en respectant les contraintes imposées par l'étape 7 et 8 et par les procédés de microfabrication requis pour des cellules standards. Cette étape est réalisée au LTM et au LN2.
10. Concevoir des photomasques pour fabriquer des prototypes de cellules multijonctions avec des contacts en vias traversants qui sont en accord avec les étapes 7, 8 et 9. Cette étape est réalisée au LTM et au LN2.
11. Fabriquer et caractériser les cellules multijonctions avec des contacts en vias traversants.
 - (a) Caractériser électriquement les cellules multijonctions (I-V, Flash, EQE, électroluminescence). Cette étape est réalisée au LN2.
 - (b) Caractériser la topographie et la composition des cellules au SEM, TEM, EDX et à l'AFM. Cette étape est réalisée au LTM et au LN2.

Afin de détailler les activités associées à la gravure plasma des vias, les objectifs consistent à développer et à caractériser un procédé de gravure plasma de vias permettant la gravure anisotrope, profonde, sans endommagement et avec un fort rapport d'aspect sur une hétérostructure III-V/Ge triple jonction.

La figure 4.3 présente une image en vue de coupe prise au microscope électronique de l'hétérostructure visée par le projet [40]. Elle est constituée majoritairement de InGaP et de (In)GaAs étant donné que c'est les matériaux semiconducteurs formant deux des trois sous-cellules. Des dizaines de fines couches (riches en Al et In) incluant un super-réseaux de boîtes quantiques en InGaAs sont aussi présents dans l'hétérostructure et elles apportent un degré de complexité supplémentaire en ce qui à trait à obtenir une gravure anisotrope.

La méthodologie choisie pour former des vias dans cette hétérostructure sera exécuter au LTM et elle consiste donc à :

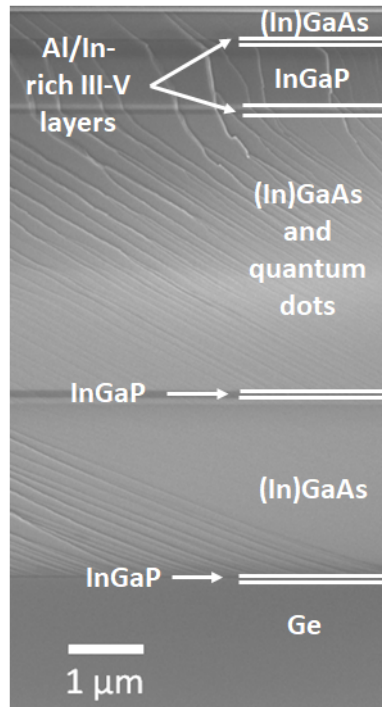


Figure 4.3 Image en vue de coupe prise au microscope électronique de l'hétérostructure visée par ce projet

1. Obtenir une gravure anisotrope sans érosion latérale ($\leq 50\text{nm}$) : déterminer les meilleurs gaz et les conditions qui pourront former une couche inhibitrice efficace sur les flancs de gravure afin de limiter l'érosion latérale
2. Obtenir une vitesse de gravure élevée ($\geq 1\frac{\mu\text{m}}{\text{min}}$) : déterminer les gaz et les conditions qui favoriseront des réactions chimiques avec l'hétérostructure III-V/Ge pour créer des sous-produits volatils
3. Obtenir un procédé reproductible : monitorer les parois du réacteur et déterminer un procédé de nettoyage de la chambre adapté aux étapes 1 et 2
4. Obtenir une grande (≥ 10) sélectivité : déterminer le type de masque de gravure qui pourra maximiser la sélectivité entre le masque et l'hétérostructure. Cette étape doit être déterminée en accord avec les étapes 1 et 2.
5. Caractériser au microscope électronique à balayage et au microscope électronique en transmission la morphologie de la gravure. Modifier en conséquence les étapes 1, 2, 3 et 4 pour obtenir une morphologie adéquate
6. Caractériser l'endommagement causé par la gravure grâce à des mesures électriques d'une cellule multijonction avec des contacts standards et des vias et grâce à des mesures de cathodoluminescence sur les flancs de gravure. Modifier en conséquence

les étapes 1, 2, 3 et 4 pour limiter l'endommagement, tout en conservant une morphologie adéquate (étape 5)

7. Caractériser la composition chimique des flancs de gravure grâce à l'analyse dispersive en énergie (EDX) et la spectrométrie de masse des ions secondaires avec analyse de temps de vol (time-of-flight secondary ion mass spectrometry, (ToF-SIMS)) afin de proposer un mécanisme de gravure expliquant les résultats obtenus aux étapes 5 et 6

Cette méthodologie permet donc d'utiliser au maximum l'expertise des deux laboratoires et de les unifier afin d'atteindre les objectifs du projet.

CHAPITRE 5

DÉVELOPPEMENT ET OPTIMISATION DE PROCÉDÉS DE GRAVURE PAR PLASMA DE VIAS À TRAVERS UNE HÉTÉROSTRUCTURE III-V/GE

5.1 Avant-propos

Les principaux résultats de ce chapitre sont présentés sous la forme d'un article publié dans un journal avec comité de lecture. Toutefois, un avant-propos est tout d'abord présenté afin de bien situer le contexte de ces travaux et de présenter des détails importants concernant la méthodologie expérimentale que l'article ne présente pas.

Le procédé le plus important à développer est celui de la gravure plasma des vias sur des hétérostructures III-V/Ge. Les caractéristiques voulues sont l'anisotropie, un grand rapport d'aspect, une faible rugosité des flancs et une faible densité de défauts sur les flancs. Les dimensions des vias devront être $10\mu\text{m}$ de diamètre et $30\mu\text{m}$ de profondeur. Le développement préliminaire de ce procédé peut être réalisé grâce à l'émission optique du plasma et grâce à une inspection en vue de coupe au microscope électronique à balayage.

La figure 5.1 présente une image en vue de coupe prise au microscope électronique de l'hétérostructure [40] sur laquelle les vias doivent être gravés. Elle est constituée majoritairement d'InGaP et d'(In)GaAs étant donné que c'est les matériaux semiconducteurs formant deux des trois sous-cellules. Des dizaines de fines couches (riches en Al et In) incluant un super-réseau de boîtes quantiques en InGaAs sont aussi présents dans l'hétérostructure et elles apportent un degré de complexité supplémentaire en ce qui à trait à obtenir des flancs de gravure verticaux. La couche en (In)GaAs supérieure est la couche de contact permettant de former un contact électrique de faible résistance avec la métallisation en face avant.

L'équipement utilisé pour les tests préliminaires de gravure plasma présentés dans ce chapitre est un *Multiplex Inductively Coupled Plasma (ICP) SR III-V system* de Surface

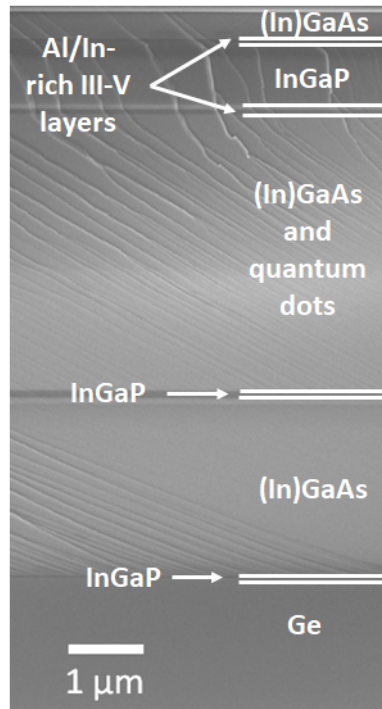


Figure 5.1 Image en vue de coupe prise au microscope électronique de l'hétérostructure visée par ce projet

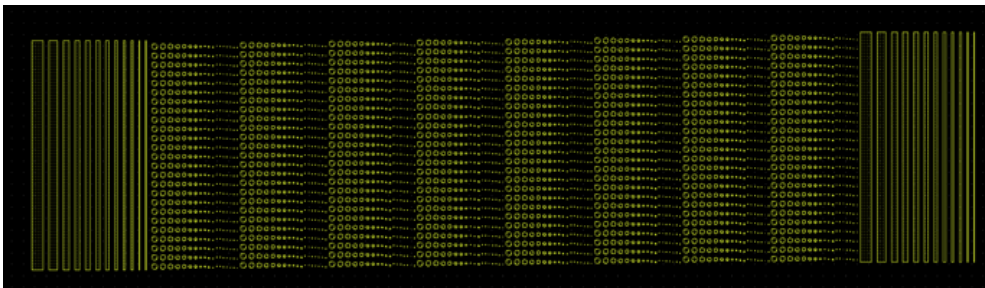


Figure 5.2 Réseaux de tranchées et vias présents sur le masque de gravure (figure 12.11)

Technology Systems et ont été réalisés grâce à la spectroscopie par émission optique. L'équipement consiste en un réacteur ICP ayant une source ICP opérant à 13.56MHz pouvant atteindre 1kW de puissance et une source de polarisation opérant aussi à 13.56MHz pouvant atteindre 300W de puissance. Il accueille des substrats de 200mm de diamètre et, dans le cadre de cette étude, des substrats en Si recouverts de SiO₂ étaient utilisés comme support. La température de ces derniers était fixée à 20°C grâce à un flux d'hélium appliquée en face arrière du support.

Afin d'étudier l'impact du procédé plasma sur la morphologie de la gravure, des motifs sont définis par photolithographie. Le design du masque utilisé pour cette étude est

présenté à la figure 12.11 en annexes. Celui-ci contient trois réseaux (figure 5.2) composés de tranchées et de vias de différentes largeurs (de $5\mu\text{m}$ à $100\mu\text{m}$) et diamètres (de $5\mu\text{m}$ à $50\mu\text{m}$) pour potentiellement étudier le rapport d'aspect. Ces motifs sont transférés au masque de gravure avant la gravure plasma de l'hétérostructure. La nature du masque fut aussi étudiée afin de minimiser sa gravure lors du procédé et, donc, maximiser la sélectivité du procédé. Deux types de masques ont été étudiés : la photorésine AZ4903 ($13\mu\text{m}$ d'épaisseur) et l'oxyde de silicium déposé par PECVD ($5\mu\text{m}$ d'épaisseur). Pour évaluer la sélectivité, il faut diviser la vitesse de gravure du matériau cible (hétérostructure III-V/Ge) par celui du masque (photorésine ou SiO_2) comme en témoigne l'équation 3.1. Or, la vitesse de gravure de l'hétérostructure III-V/Ge varie au cours du procédé dépendamment de la nature du matériau semiconducteur. Par conséquent, la sélectivité de la gravure variera aussi en fonction du procédé. Afin de simplifier le problème, il est possible d'obtenir une vitesse de gravure moyenne de l'hétérostructure III-V en entier. Elle est évaluée pour une gravure ayant traversé entièrement l'épitaxie et ayant gravée $2\mu\text{m}$ dans le substrat de Ge. Grâce à cette valeur, il est possible d'évaluer une sélectivité moyenne associée à un masque en photorésine et en oxyde de silicium. Le tableau 5.1 présente les valeurs typiques de sélectivité obtenues avec un procédé de gravure $\text{SiCl}_4/\text{Cl}_2$ qui sera présenté ci-après.

Il est possible de conclure qu'un masque dur en oxyde de silicium peut présenter une sélectivité moyenne un ordre de grandeur supérieur à celle présentée par la photorésine. Certes, ces sélectivités pourront varier en fonction de l'état de la chambre de gravure, des conditions de procédés et même en fonction de la technique de dépôt utilisé pour former le masque. Ces premiers résultats sont toutefois suffisants pour conclure que l'utilisation d'un masque dur en SiO_2 semble beaucoup plus propice dans le cadre de cette application qu'un masque en photorésine à cause de la grande différence observée et parce que les conditions de procédé ne seront pas sévèrement modifiées. Pour cette raison, l'oxyde de silicium fut choisi comme masque de gravure.

Masque de gravure	Sélectivité moyenne
Photorésine	~ 1
SiO_2 PECVD	~ 10

Tableau 5.1 Sélectivités moyennes de gravure entre l'hétérostructure III-V/Ge et différents masques de gravure

Afin d'assurer que les résultats présentés plus haut pourront être reproduits, il est impératif de déterminer une méthodologie qui permettra de conserver l'état de la chambre après différents procédés. Par conséquent, un procédé de nettoyage standard permettant d'éliminer une large variété de contaminations est déjà mis en place. Celui-ci est constitué d'une succession de nettoyage SF₆, BCl₃/Cl₂, SiCl₄/Cl₂ et O₂ afin de nettoyer des contaminations des groupes III, IV et V. Pour aussi assurer que les conditions de la chambre restent stables lorsque le même procédé est utilisé plusieurs fois en succession, un conditionnement de la chambre est effectué préalablement. Ce conditionnement consiste à appliquer pendant 10 minutes le procédé plasma voulu sur un substrat de support recouvert de SiO₂ sans échantillon. Cette étape permet de préparer les parois de la chambre de telle sorte que la première gravure s'effectuera dans les mêmes conditions que la dernière gravure.

Les procédures de nettoyage et de conditionnement peuvent généralement être suffisantes pour conserver un état de chambre adéquat lorsque des procédés peu contaminants sont utilisés. Or, l'étude présentée ci-après propose l'utilisation de plasma à base de SiCl₄. Le SiCl₄ libère des espèces SiCl_x qui créent un sévère risque de contamination ou de dépôt dans la chambre. Pour éviter de provoquer un changement non planifié des conditions de la chambre, une étude de la contamination au SiCl₄ est nécessaire avant de comparer les différents procédés de gravure. La technique de l'échantillon flottant [20, 66, 100] mentionnée à la section 3.2 fut donc utilisée pour monitorer les parois de la chambre et pour développer un procédé de nettoyage adapté à la nature de la contamination. La figure 5.3 illustre la technique de l'échantillon flottant ainsi que le circuit électrique équivalent associé.

L'objectif est de caractériser l'état des parois de la chambre après une gravure ou un nettoyage sans ouvrir la chambre et à l'exposer à l'air ambiant. Pour y parvenir, un échantillon AlO_x/Si posé sur des rouleaux de kapton sur le substrat de support permet de simuler la nature des parois de la chambre au même potentiel électrique. La présence des rouleaux de kapton permet de créer un gap entre l'échantillon et le support. Ce gap agit comme une capacité en série avec la gaine du plasma. Par conséquent, la tension perçue par l'échantillon (V_{gaine}) sera :

$$V_{gaine} = \frac{C_{gap}}{C_{gap} + C_{gaine}} V_{source} \quad (5.1)$$

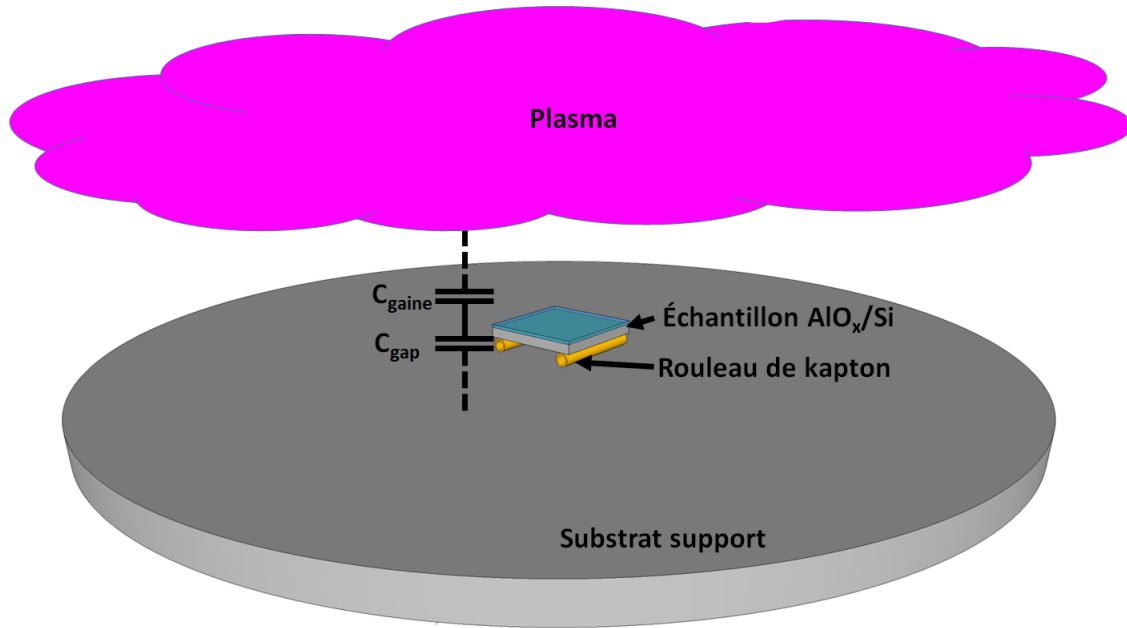


Figure 5.3 Schéma illustrant la technique de l'échantillon flottant ainsi que circuit électrique associé

Dans cette équation, C_{gap} est la capacité associée au gap, C_{gaine} est la capacité associée à la gaine du plasma et V_{source} est la tension générée par la source RIE. En réduisant grandement la capacité associée au gap, il est possible de quasiment éliminer la polarisation au niveau de l'échantillon afin que celle-ci soit similaire aux parois de la chambre. Il est possible de réduire la capacité C_{gap} en augmentant la hauteur de l'échantillon flottant.

Grâce à cette technique, il fut possible de développer un procédé de nettoyage adapté au procédé de gravure plasma à base de SiCl_4 . Expérimentalement, l'échantillon flottant fut exposé au procédé de gravure et ensuite, la chambre fut nettoyée avec un procédé de nettoyage avec l'échantillon flottant toujours présent dans la chambre. Pendant le nettoyage, l'émission optique associée au SiCl et au Si fut enregistrée afin de monitorer le nettoyage des contaminations à base de SiCl_x . Finalement, l'échantillon flottant est mesuré à l'ellipsomètre afin d'évaluer si un dépôt SiCl_x subsiste malgré le nettoyage. Un procédé de nettoyage à base de SF_6 fut investigué afin d'éliminer la contamination au SiCl_x . La figure 5.4 présente un graphique montrant les émissions optiques associées aux SiCl et Si en fonction du temps pendant un procédé de nettoyage SF_6 après un procédé de gravure $\text{SiCl}_4/\text{Cl}_2$. Les intensités associées au SiCl et Si chutent après un certain temps, indiquant

une réduction de la concentration de ces espèces dans le plasma. Une mesure par ellipsométrie subséquente a permis de confirmer qu'aucun dépôt ne subsiste sur l'échantillon flottant après le nettoyage au SF_6 .

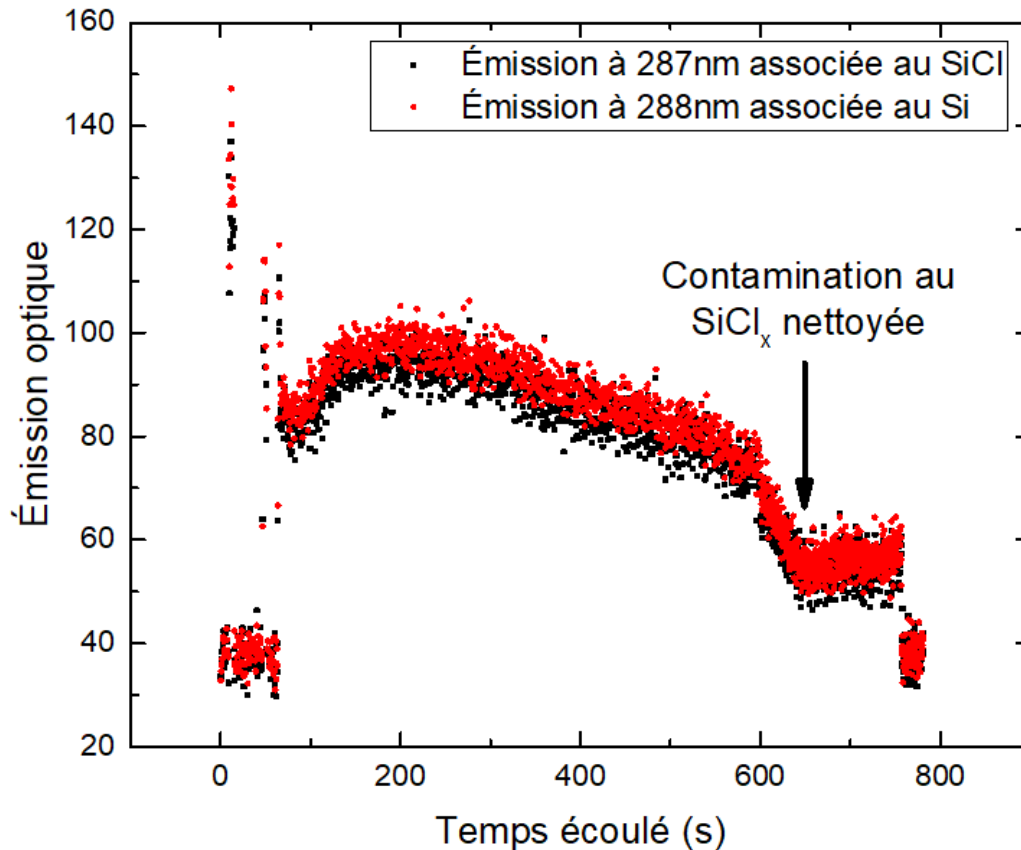


Figure 5.4 Graphique présentant les émissions optiques associées au SiCl_x en fonction du temps de nettoyage avec un plasma de SF_6 après un procédé de gravure $\text{SiCl}_4/\text{Cl}_2$

Or, beaucoup de sous-produits de gravure seront composés d'éléments III ou V lorsque l'hétérostructure se fait graver. Par conséquent, un nettoyage au Cl_2 reste essentiel pour éliminer les contaminations à base d'éléments III ou V. Le nettoyage au SF_6 s'avère salutaire pour réduire la contamination à base de SiCl comme le confirme la combinaison de l'émission optique et de l'ellipsométrie. Ainsi, lorsque des matériaux III-V sont gravés par un plasma à base de SiCl_4 , un nettoyage à base de Cl_2 pour retirer les contaminations III-V suivi d'un nettoyage SF_6 pour retirer les contaminations SiCl_x en plus des procédés de nettoyage standards et du conditionnement de la chambre semble propice pour conserver la chambre de gravure dans des conditions adéquates, pour assurer une bonne reproductibilité des procédés décrits plus haut et pour éviter d'altérer les procédés utilisés par d'autres utilisateurs de l'équipement.

Titre de l'article : Influence of plasma process on III-V/Ge multijunction solar cell via etching**Auteurs**

- Mathieu de Lafontaine, étudiant au doctorat, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke, Laboratoire des Technologies de la Microélectronique, Université Grenoble Alpes
- Erwine Pargon, Directrice de recherche, Laboratoire des Technologies de la Microélectronique
- Camille Petit-Etienne, Ingénieure de recherche, Laboratoire des Technologies de la Microélectronique
- Guillaume Gay, Ingénieur de recherche, Laboratoire des Technologies de la Microélectronique
- Abdelatif Jaouad, Professeur associé, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke
- Marie-Josée Gour, Professionnelle de recherche, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke
- Maïté Volatier, Professionnelle de recherche, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke
- Simon Fafard, Professeur, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke
- Vincent Aimez, Professeur, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke
- Maxime Darnon, Chargé de recherche au Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke

Affiliations

Laboratoire des Technologies de la Microélectronique (LTM), CNRS, Université Grenoble Alpes, 17 avenue des Martyrs, 38000, Grenoble, France

Laboratoire Nanotechnologies Nanosystèmes (LN2) – CNRS UMI-3463, Institut Interdisciplinaire d'Innovation Technologique (3IT), Université de Sherbrooke, 3000 Boulevard Université, Sherbrooke, J1K 0A5, Québec, Canada

Date de soumission

15 janvier 2019

État de l'acceptation

Article publié

Revue dans laquelle l'article a été soumis

Solar Energy Materials and Solar Cells

Contribution à la thèse

Cet article apporte une grande contribution à la thèse. Les résultats présentés portent sur la gravure plasma d'hétérostructures III-V/Ge. Cette contribution scientifique présente une étude comparative des différents procédés de gravure par plasma (BCl_3/Cl_2 , $\text{SiCl}_4/\text{Cl}_2$ et $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$) autant sur la morphologie de la gravure que sur les performances du dispositif final. Grâce à ces travaux, il fut possible de montrer que le SiCl_4 est plus favorable que le BCl_3 pour obtenir des flancs anisotropes. L'hydrogène permet aussi de renforcer l'anisotropie. En fait, il fut possible de confirmer que le meilleur procédé ($\text{SiCl}_4/\text{H}_2/\text{Cl}_2$) permet d'obtenir une érosion latérale limitée ($<500\text{nm}$) même jusqu'à une profondeur de gravure de $30\mu\text{m}$. Les résultats électriques suggèrent que l'optimisation des conditions plasma permet de limiter les dégradations des performances des cellules causées par la présence de vias. Le procédé $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ limite la chute de la tension à circuit ouvert du dispositif associée à la gravure des vias à 0.2% sous une concentration solaire de 600x. Une hypothèse pour expliquer ces performances exceptionnelles est la présence d'hydrogène pouvant passiver les flancs. Ces accomplissements apportent une contribution sans équivoque à cette thèse car la morphologie facilitera l'isolation et la métallisation des vias et la réduction des pertes en performance maximisera les chances de fabriquer des cellules TCVC avec une meilleure efficacité. Ces contributions scientifiques répondent donc parfaitement aux objectifs présentés au chapitre 4.

Ma contribution à l'article correspond à toutes les étapes requises pour la réalisation de cette étude. Celles-ci incluent la revue de littérature, la définition des objectifs, l'élaboration de la méthodologie, le développement et l'optimisation des procédés, la fabrication d'échantillons, la caractérisation d'échantillons, l'analyse des résultats et la rédaction de l'article.

Titre français

Influence du procédé plasma sur la gravure de vias sur cellules solaires multijonctions III-V/Ge

Résumé français

Dans cette publication, l'impact de différents procédés de gravure par plasma sur des hétérostructures III-V/Ge sur la morphologie et sur les performances photovoltaïques est étudié. Trois différentes chimies de plasma (BCl_3/Cl_2 , $\text{SiCl}_4/\text{Cl}_2$ et $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$) ont été investiguées pour obtenir une gravure anisotrope à travers l'hétérostructure multijonction sans provoquer de perte en performance photovoltaïque. Les chimies à base de SiCl_4 semblent être préférable pour obtenir une gravure profonde sans érosion latérale. Cette étude suggère que la passivation à base de SiCl_x est plus efficace pour protéger les flancs de gravure que le BCl_3 . Par ailleurs, l'ajout d'hydrogène à la chimie $\text{SiCl}_4/\text{Cl}_2$ semble renforcer la passivation des flancs et donc, limiter l'érosion latérale. Des cellules photovoltaïques triple jonction III-V/Ge avec des contacts standards (en face avant et en face arrière) ont été fabriquées sur lesquelles, des vias ont été gravés afin d'évaluer la perte en performance photovoltaïque associée à chaque chimie de plasma. Malgré le fait que la morphologie des flancs des vias est très similaire, les performances électriques dépendent de la chimie du plasma utilisé. Cette étude démontre que la chimie $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ présente la plus faible perte en performance avec presque aucune réduction de la tension à circuit ouvert (0.2%), ce qui rend ce procédé prometteur pour la fabrication de contact en vias traversants.

5.2 Abstract

In this paper, the impact of the plasma process for III-V/Ge heterostructure etching on both the morphology and the photovoltaic performance is investigated for the fabrication of multijunction solar cells with a through cell via contact architecture. Three different plasma chemistries (BCl_3/Cl_2 , $\text{SiCl}_4/\text{Cl}_2$, and $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$) have been studied in order to obtain anisotropic etching through the multijunction heterostructure without inducing photovoltaic performance loss. SiCl_4 -based plasma chemistries have been found more suitable to achieve deep via hole etching ($\sim 30\mu\text{m}$) without lateral etching. The study suggests that SiCl_x passivation is more efficient to protect the sidewalls compared to BCl_x . The addition of H_2 in $\text{SiCl}_4/\text{Cl}_2$ mixture appears to reinforce the sidewall passivation and thus to limit the lateral etching. III-V/Ge triple junction solar cells with standard grid line and busbar front and back contact have been fabricated on which shallow via-holes have been etched in order to assess the associated photovoltaic performance loss to each plasma etching process. Despite the fact that similar hole sidewall profiles are obtained, the electrical performances are plasma chemistry dependant. This study demonstrates that the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ process presents the lowest losses with almost no induced open-circuit vol-

tage degradation, which makes it promising for the through cell via contact architecture recently proposed for concentrated photovoltaics (CPV) solar cells.

Keywords : Passivation, Via, Concentrated photovoltaics, Multijunction solar cells, III-V

5.3 Introduction

A new contact architecture has recently been proposed for multijunction solar cells [106]. Replacing the standard grid line and busbar front contact for through cell via contacts (TCVC) could increase the solar cell efficiency. A schematic of this new architecture is presented in Fig. 5.5. These contacts use insulated and metallized vias in order to forward the front side generated carriers to the backside where both contacts are located.

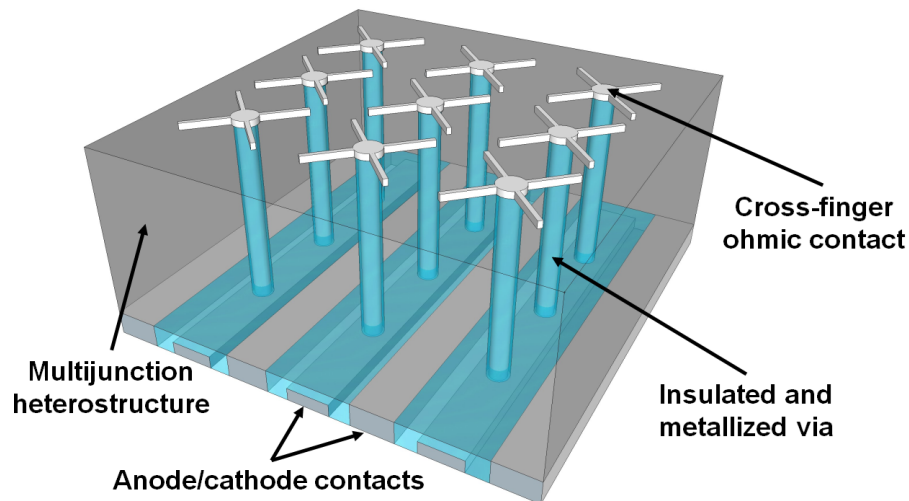


Figure 5.5 Schematic of a multijunction solar cell with a through cell via contact architecture.

This interconnection design could result in a reduced series resistance since the millimeters-long grid lines could be replaced by micrometers-long vias. Moreover, the anode/cathode contacts on the backside do not create shading. Therefore, this architecture reduces the trade off between the series resistance and the shading that is required for conventional front side contacts. Thus, larger contacts could be fabricated on the backside which will also reduce the series resistance [3]. Furthermore, this architecture allows the suppression of the grid lines which results in a shading reduction. Both of these characteristics could increase the cell efficiency by 3 absolute percent as shown by simulation results [106]. Moreover, since both contacts are now on the backside, the busbars are not longer required.

The busbar suppression could optimize the active area and increase the power yield per wafer by 20 % [106]. A first multijunction solar cell with through cell via contacts has been fabricated on a GaInP/AlGaAs heterostructure showing the technical feasibility of this architecture [94]. The inverted dual junction epitaxial structure proposed in the latter article allowed to fabricate TCVC with shallow vias ($\sim 5 \mu\text{m}$ -deep) [94]. However, such process is not suitable for TCVC fabrication on thicker epitaxial structures such as III-V/Ge triple junction heterostructures. Therefore, this new architecture faces a technological challenge : the capability to etch deep ($\sim 30 \mu\text{m}$) via holes through a complex stack of III-V/Ge heterostructures while keeping anisotropic and undamaged sidewalls with good optoelectronic surface properties. This depth would be sufficient to fabricate this new architecture if the Ge wafer is thinned from the backside. Moreover, the $30 \mu\text{m}$ target could prevent photovoltaic performance losses associated to wafer thinning [22]. Etching via-holes increases the edge area, thus increasing surface recombination at perimeter of the solar cell [27]. Moreover, it is likely that surface recombination velocity could be enhanced if the plasma process introduces damage on the sidewalls. Development of a viable TCVC technology for III-V/Ge solar cells is not possible without a suitable etching process that allows a good sidewall profile with low induced defects.

Over the past decades, several publications have reported III-V material plasma etching in chlorine-based plasmas. Indeed, Cl_2 [53, 54], BCl_3 [83, 84], and SiCl_4 [29, 137], are all suited to etch a wide variety of III-V compounds. However, only a few studies have reported plasma etching of III-V/Ge triple junction heterostructures containing InGaP, InGaAs, GaAs, AlInP, AlGaAs, AlGaInP layers and quantum dot compounds [27–29].

In this study, three plasma chemistries ; $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$, $\text{SiCl}_4/\text{Cl}_2$, and BCl_3/Cl_2 are investigated to perform via-hole etching on III-V/Ge multijunction heterostructures. The etch morphology presented by all three chemistries has been studied in order to evaluate which one is the most suitable for III-V/Ge heterostructure anisotropic etching. Moreover, the performance loss induced by via etching with those plasma processes has been assessed. To carry out this study, III-V/Ge triple junction solar cells with standard grid line and busbar front contact and back contact have been fabricated on which via-holes have been etched for all three plasma chemistries. Their external quantum efficiency (EQE) and open-circuit voltage (V_{oc}) have been compared to those of reference cells without via-holes to assess the performance loss associated to each plasma process.

5.4 Experiments

5.4.1 Via morphology

The samples consist of 1 cm² dies diced from a 100 mm commercial quantum dot enhanced cells epiwafers with III-V/Ge triple junction heterostructures consisting of an InGaP top cell, an (In)GaAs middle cell, and a Ge bottom cell [40]. The III-V heterostructure was grown on ~170 μm-thick Ge wafers. The first experiment was performed to assess the etch morphology on shallow (~10 μm) or deeply etched vias (~30 μm). A silicon dioxide hard mask was deposited by plasma-enhanced chemical vapor deposition (PECVD) for the deep vias while photoresist was used as a mask for the shallow vias. A photolithography followed by a CF₄ plasma etching process for the samples with a hard mask were performed to define 10 μm diameter holes in the hard mask. All III-V/Ge plasma etching processes have been performed in a Multiplex Inductively Coupled Plasma (ICP) SR III-V system from Surface Technology Systems (STS). Both the inductive source power and the bias power are operated at 13.56 MHz. The samples are mounted with CrystalbondTM on a 8" silicon carrier wafers covered with PECVD silicon oxide. A helium flow is applied to the backside of the carrier to stabilize its temperature at 20°C for all experiments. BCl₃ and SiCl₄-based plasmas chemistries have been investigated to achieve via-hole etching on III-V/Ge multijunction heterostructures. The three plasma process conditions are shown in Table 5.2. Those conditions were chosen because they are suited to etch the III-V/Ge triple junction heterostructures [27, 29].

Process	BCl ₃ flow (sccm)	SiCl ₄ flow (sccm)	H ₂ flow (sccm)	Cl ₂ flow (sccm)	Pressure (mTorr)	Temperature (°C)	ICP Po- wer (W)	Bias Po- wer (W)
BCl ₃ /Cl ₂	10	0	0	45	4	20	440	260
SiCl ₄ /Cl ₂	0	25	0	25	4	20	440	260
SiCl ₄ /H ₂ /Cl ₂	0	20	20	10	4	20	440	260

Tableau 5.2 Plasma conditions of the three etching processes.

After plasma etching, scanning electron microscopy (SEM) cross-sections were performed to study the via morphology before the passivation layer removal. A second observation was performed after the passivation layer removal using hydrofluoric acid (HF).

5.4.2 Impact of etching process on solar cell performance

In order to demonstrate if plasma etching process could impact the performance of a TCVC solar cell, III-V/Ge triple junction solar cells were fabricated using a standard grid line contact and via-holes were etched in the interdigitated space using different plasma processes. Figure 5.6 presents schematics of the fabricated devices : a reference cell without via-holes (fig. 5.6a) and a cell with via-holes (fig. 5.6b).

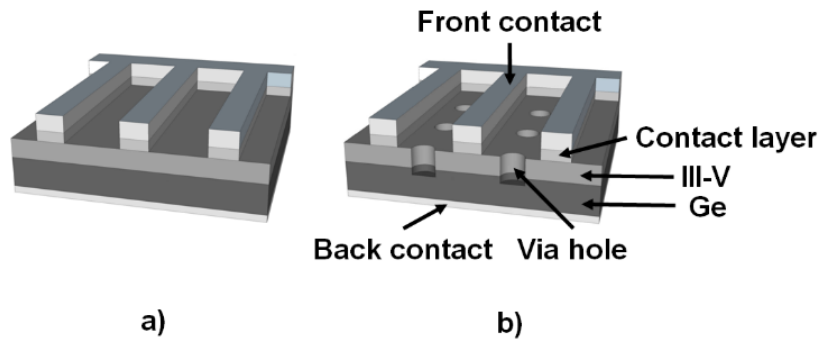


Figure 5.6 Schematics of a) a reference cell without via-holes and b) a cell with via-holes [29].

The detailed microfabrication process is presented in a previous publication [27]. The first step consisted of a Ni/Au evaporation on the backside of the epiwafers to form the back contact. Then, a first photolithography was performed to define the grid line and busbar metallization on the front side. This metallization was fabricated by a Ni/Ge/Au/Ni/Au evaporation and a lift-off. This step defines a cell area of $5.5 \times 5.5 \text{ mm}^2$. The grid line width and pitch were respectively $6 \mu\text{m}$ and $115 \mu\text{m}$. Then, a second photolithography was performed to define the via-holes. The via diameter and pitch were varied from one cell to another to study the impact of those parameters on the cell performance. One row of vias was patterned between every grid line. The pitch between the vias was 60, 80 or $100 \mu\text{m}$ and the via diameter was either 10 or $20 \mu\text{m}$. The via etching reduces the active area of 30.25 mm^2 by a factor ranging between $\sim 0.66 \%$ and $\sim 4.44 \%$ depending on the via diameter and pitch. Moreover, the via etching increases the perimeter to area ratio of the solar cell from $\sim 8 \text{ cm}^{-1}$ to a value ranging from $\sim 35 \text{ cm}^{-1}$ to $\sim 101 \text{ cm}^{-1}$ depending on the via diameter and pitch. Via-holes through the III-V/Ge heterostructure were fabricated by plasma etching. A sample for each plasma process described in section 5.4.1 (BCl_3/Cl_2 , $\text{SiCl}_4/\text{Cl}_2$ and $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$) and each diameter/pitch configuration was

fabricated, the aim being to evaluate if the plasma chemistry used could have an impact on the cell performance.

For all three processes, the processing time was set to obtain a shallow via depth ($\sim 10 \mu\text{m}$) since only the junctions need to be etched to assess the performance loss. During the plasma etching step, the reference cells were fully protected by the photoresist film in order to expose them to the plasma process without etching any via-holes. Then, the cells were electrically insulated by saw-dicing. Finally, the contact layer was etched by a $\text{NH}_4\text{OH}/\text{H}_2\text{O}_2/\text{H}_2\text{O}$ solution which also etched the (In)GaAs layers via-hole sidewalls.

External quantum efficiency (EQE), one-sun current-voltage (IV) and concentration flash measurements have been performed in order to assess the photovoltaic performance loss. The device under test is stabilized at 25°C during all measurements on all three setups. The EQE setup consists of a QEX7 spectral response from PV measurements calibrated with a Si and a Ge photodetectors. During a subcell measurement, the other subcells are biased using two white light sources properly filtered to obtain current matching. The bottom cell EQE has been corrected to remove the measurement artifacts [118].

One-sun IV measurements are performed to obtain the one-sun open-circuit voltage (V_{oc}). The light source used is the Newport Oriel Sol1A with an AM1.5G spectrum, and the setup was calibrated with a Si solar cell. Therefore, the irradiance is $\sim 1000 \frac{\text{W}}{\text{m}^2}$. For the measurements under concentration, an AM1.5D spectrum flash tester was used. The short-circuit current density (J_{sc}) and the open-circuit voltage were measured between a concentration of 100 and 600 sun by steps of 100 sun. The real sun concentration for each measurement was obtained by dividing the J_{sc} of a specific concentration by the one-sun AM1.5D J_{sc} calculated from the EQE of the current-limiting subcell of the device. Since the real sun concentration could vary from a measurement to another, the raw data were fitted with a linear regression of the V_{oc} as a function of the logarithm of the concentration. The results presented consist of the fitted V_{oc} at a concentration of 100-600 sun by steps of 100 sun.

For the IV measurements at both one-sun and under concentration, no spectral calibration has been performed to ensure that the subcells are current-matched. However, in this specific study, the analysis is based on a comparative evaluation between the cells with via-holes and the reference cells without via-holes. Therefore, despite the fact that a spectral mismatch may occur, a V_{oc} change can be solely attributed to the via-hole etching.

5.5 Results and discussion

5.5.1 Via morphology

Figure 5.7 presents cross-section SEM images of shallow vias ($\sim 10 \mu\text{m}$ -deep) etched by a) the BCl_3/Cl_2 , b) the $\text{SiCl}_4/\text{Cl}_2$ and c) the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ plasma processes described in Table 5.2.

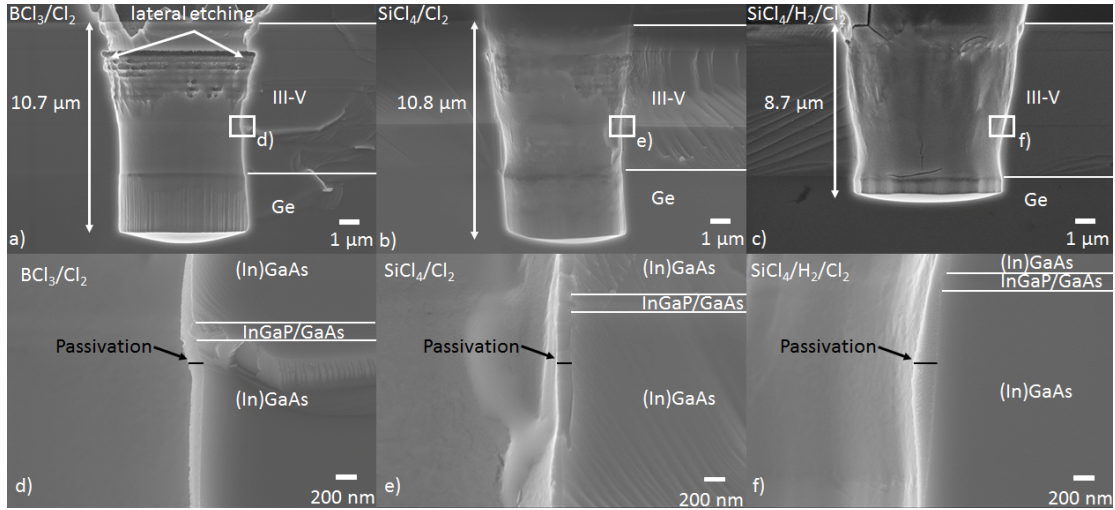


Figure 5.7 Cross-section SEM images of shallow ($\sim 10 \mu\text{m}$) vias etched with a) the BCl_3/Cl_2 , b) the $\text{SiCl}_4/\text{Cl}_2$, and c) the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ plasma etching processes. Cross-section SEM images of the passivation layers formed on the sidewalls of the vias etched with d) the BCl_3/Cl_2 (close-up of fig.3 a), e) the $\text{SiCl}_4/\text{Cl}_2$ (close-up of fig.3 b), and f) the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ (close-up of fig.3 c) plasma etching processes.

From these results, all three processes etch vias in the three junctions and the tunnel junctions. Moreover, all three processes lead to about similar diameter ($\sim 10 \mu\text{m}$), confirming that a photovoltaic performance change can be assigned to the plasma process rather than a simple geometric effect such as a larger via diameter. A passivation layer can be observed on the via sidewall as shown on fig. 5.7 d), e) and f). Despite the fact that all plasma processes present a passivation layer, lateral etching can be observed on the BCl_3/Cl_2 etched via as presented on fig. 5.7 a) indicating that the passivation layer does not completely protect the via sidewall in the vicinity of the (In)GaAs layer. This is not observed on the vias etched with a SiCl_4 -based process as shown on fig. 5.7 b) and fig. 3 c).

BCl_3 and SiCl_4 plasmas are known to respectively provide BCl_x and SiCl_x species likely to redeposit on the patterned sidewalls and protect them from lateral erosion. Moreover, it was shown that if oxygen is present in the gas phase (either intentionally added [48]

or coming from SiO_2 cover plate sputtering or coming from the reactor walls [12]), the SiCl_x passivation layers are oxidized and turn into SiO_xCl_y -like layers which favors the deposition and makes denser passivation layers. In the case of BCl_3 plasmas, oxygen does not directly participate in the passivation layer deposition, even if a few percent of oxygen may also be incorporated into the layer [123]. The lateral erosion occurring with BCl_3 plasmas tends to suggest that $\text{B}(\text{O}_x)\text{Cl}_y$ -like layers are more permeable to plasma radicals and less resistant to the sputtering than SiO_xCl_y -like layers.

A selective sidewall erosion larger than $\sim 1 \mu\text{m}$ will complexify both the electrical insulation and the via metallization processes. The lateral etching occurring with BCl_3 plasma chemistry is problematic in achieving deeper via hole of $30 \mu\text{m}$ needed in a real integration scheme of TCVC, since it will increase with the processing time and lead to unacceptable via hole enlargement. Indeed, a sidewall erosion of $\sim 3 \mu\text{m}$ can be observed for $\sim 27 \mu\text{m}$ deep vias etched with such chemistry (not shown here). Thus, SiCl_4 -based plasmas have been further investigated for the etching of deep via holes. Figure 5.8 presents cross-section images performed on deep ($\sim 30 \mu\text{m}$) vias etched by the $\text{SiCl}_4/\text{Cl}_2$ plasma process a), b) and c) before HF cleaning and d) after HF cleaning and e) the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ plasma process after HF cleaning. On the $\sim 30 \mu\text{m}$ deep vias, a thick passivation layer detached from the sidewalls can be observed on some of the III-V layers (fig. 5.8 b) and the Ge (fig. 5.8 c).

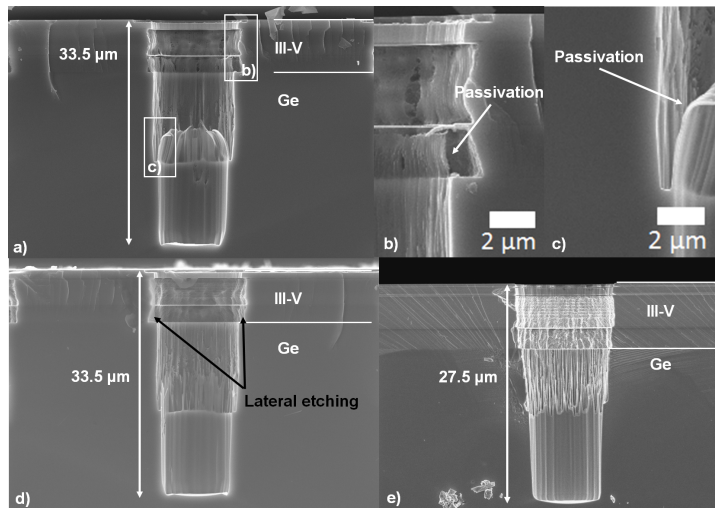


Figure 5.8 Cross-section SEM images of deep vias etched with a), b) and c) the $\text{SiCl}_4/\text{Cl}_2$ process without HF cleaning, d) the $\text{SiCl}_4/\text{Cl}_2$ process with HF cleaning and e) the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ process with HF cleaning. Figure b) and c) are close ups of figure a) showing the passivation on the III-V and Ge sidewall respectively.

On an etch depth of $33.5\ \mu\text{m}$, lateral etching can be observed as shown on fig. 5.8 d). The $\text{SiCl}_4/\text{Cl}_2$ process results in an isotropic etch in the III-V layers with low indium concentration such as (In)GaAs for $>30\ \mu\text{m}$ -deep etching processes. The isotropic behaviour creates a lateral etch depth of $2\ \mu\text{m}$ that can be observed in the III-V layers as presented on fig. 5.8 d). Figure 5.8 e) presents a cross-section SEM image of a via-hole etched with the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ process after HF cleaning. A depth of $27.5\ \mu\text{m}$ could be obtained with minimal lateral etching in the III-V layers ($<500\text{nm}$). Adding H_2 in the $\text{SiCl}_4/\text{Cl}_2$ plasma has the major effect of scavenging the chlorine radicals present in the gas phase and form HCl. This has two major impacts : it decreases the Cl radical flux which is mainly responsible from lateral erosion and it reinforce the passivation layer by scavenging the Cl present in the SiO_xCl_y passivation layer to turn it into a more SiO_x -like layer [45]. Note that this improvement cannot be explained by a higher oxygen flow since the SiO_2 etch rate is identical for both SiCl_4 -based processes. This mechanism indicates that hydrogen addition may be important to reduce lateral etching and minimize sidewall damage.

As a result, the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ process is the most promising plasma chemistry to achieve deep via etching of III-V/Ge heterostructures. However, plasma process optimization is still required since sidewall roughness and damage are present for all processes.

5.5.2 Solar cell performance

The next step was to determine the most suitable process from the solar performance standpoint. In this section, shallow vias of about $10\ \mu\text{m}$ are etched using the three plasma processes presented previously. External quantum efficiency results according to the plasma process used are presented in fig. 5.9.

Only the cells with via-holes with the diameter and pitch configuration presenting the highest area losses ($20\ \mu\text{m}$ diameter and $60\ \mu\text{m}$ pitch) are presented on this graph. A significant loss can be observed on the EQE of the InGaP top cell (300-700 nm) and the (In)GaAs middle cell (700-900 nm) from the via addition. This EQE loss induces a $\sim 5\%$ short-circuit current reduction, which is explained by the area loss from via etching. This characteristic is also confirmed by the fact that a lower EQE loss is obtained for smaller via diameters and larger via pitches (not shown here). However, this behavior cannot be observed on the Ge bottom cell EQE (900-1750 nm). This may be explained by the fact that the EQE artifact correction of shunt resistance related effects is greater than the area loss from via etching. Indeed, the expected EQE loss from the via area is $\sim 4\%$ whereas

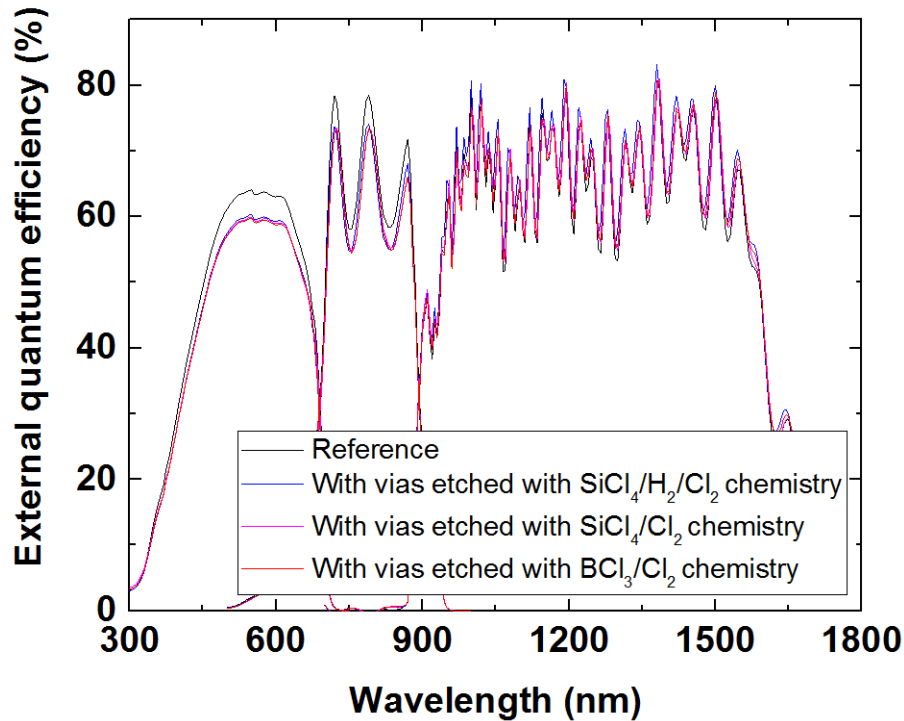


Figure 5.9 External quantum efficiency of the reference cell and the cells with via-holes etched with the three plasma processes as a function of the wavelength. The results of cells with via-holes are those that maximize the perimeter to area ratio ($20 \mu\text{m}$ diameter and $60 \mu\text{m}$ pitch).

the EQE artifact correction may exceed 10 %. However, the quantum efficiencies of the cells with vias presented on fig. 5.9 are similar, regardless of the plasma process. Therefore, it is possible to conclude that the plasma chemistry does not affect the performance of the cells with via-holes from the external quantum efficiency standpoint.

Figure 5.10 presents the open-circuit voltage of the cells with $\sim 10 \mu\text{m}$ -deep via-holes etched with the three plasma processes as a function of the via pitch. The line corresponds to the V_{oc} of the reference cell, without via-holes. In all cases, a V_{oc} loss from via etching can be observed. For smaller pitches and/or larger vias, the V_{oc} losses are more pronounced. The relative V_{oc} loss from via etching for the BCl_3/Cl_2 process ranges from 2 % to 7 % depending on the diameter and pitch configuration. Those results are in agreement with what was previously published [27]. However, the $\text{SiCl}_4/\text{Cl}_2$ process presents a lower relative V_{oc} loss (2-5 %) compared to the BCl_3/Cl_2 . Even better results can be obtained with the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ process as it presents a loss ranging from 1 to 3 %. The data shows that the plasma chemistry has a significant impact on the cell performance. From these

results, it suggests that the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ process is the most suitable one to limit the photovoltaic performance loss.

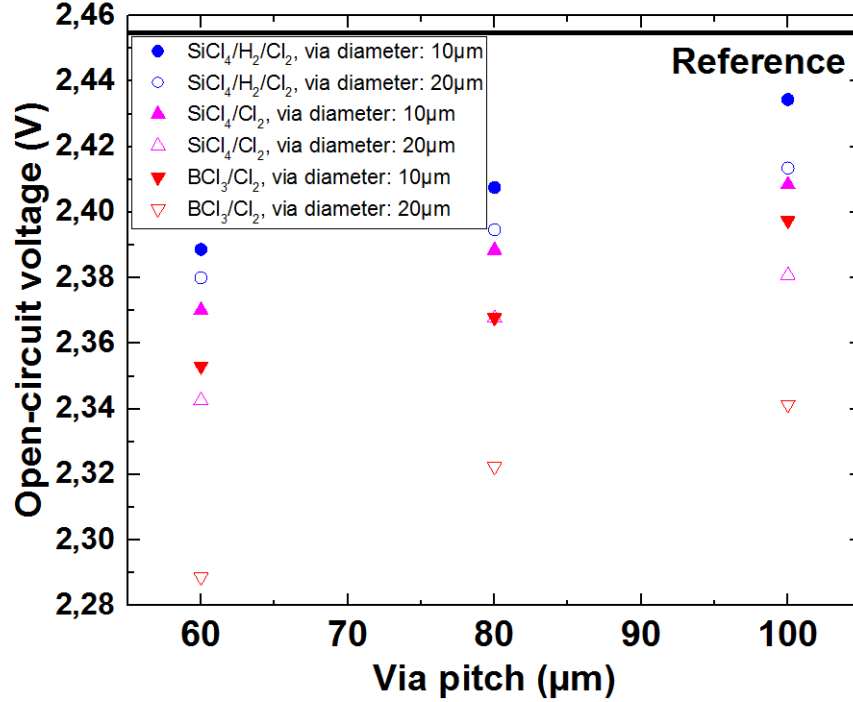


Figure 5.10 One-sun open-circuit voltage of the cells with via-holes etched with the three plasma processes as a function of the via pitch. The line corresponds to the V_{oc} of the reference cell without via-holes.

The origin of the V_{oc} loss can be explained by perimeter related effects such as an increase of the total edge recombination as reported previously [9, 24, 27]. A larger via diameter and a smaller pitch both increase the overall edge recombination, which can explain the behaviour observed on fig. 5.10.

Figure 5.11 presents the open-circuit voltage of the reference cell and the cells with via-holes etched with the three plasma processes as a function of the sun concentration.

Only the cells with via-holes with the diameter and pitch configuration presenting the highest area losses (20 μm diameter and 60 μm pitch) are presented on this graph. The losses from via-hole etching at one sun (fig. 5.10) persist at higher sun concentration. However, the absolute and relative reductions generated from the via-hole process decrease with larger sun concentration as confirmed in the inset of fig. 5.11. This behaviour has also been observed previously [27]. This property is beneficial considering the optimum operating conditions of the through cell via contact technology is at high concentration (around or in excess of 1000 suns)[106]. Furthermore, the impact of the plasma process

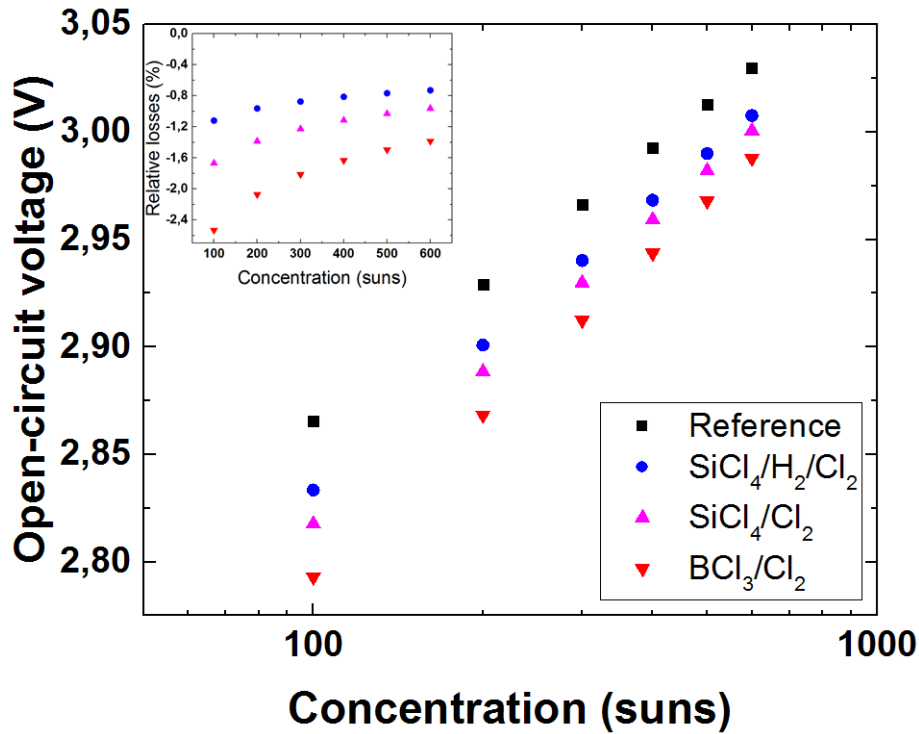


Figure 5.11 Open-circuit voltage of the reference cell and the cells with via-holes etched with the three plasma processes as a function of the sun concentration. Inset : relative open-circuit voltage losses from via-hole etching for the three plasma processes. The results of cells with via-holes are those that maximize the perimeter to area ratio (20 μm diameter and 60 μm pitch)

observed at one sun (fig. 5.10) is also present at higher sun concentration. By changing the BCl₃/Cl₂ process for the SiCl₄/Cl₂ one, the relative V_{oc} loss from via-hole etching can be reduced from 1.4 % to 1 % at 600 suns using the diameter and pitch configuration that maximizes the losses. Relative losses lower than 1 % can be obtained by using the SiCl₄/H₂/Cl₂ process.

The improvements can be observed at all the studied sun concentrations, which show that plasma etching optimization is a key step in the fabrication of solar cells with a through cell via contact architecture for high concentration operation. Despite the similar shallow via morphologies, plasma process has a large impact on the photovoltaic performance. It could be explained by two mechanisms : (1) The improved passivation from SiCl₄-based processes and its enhancement from the hydrogen addition may provide further sidewall protection from the plasma damage. (2) The hydrogen addition may also provide a non-radiative defect passivation during the plasma process [125].

These results support that, by choosing the proper etching process, the output voltage-related photovoltaic performance loss induced by via-hole etching can be controlled and limited. As an example, fig. 5.12 presents the relative open-circuit voltage loss as a function of the sun concentration for a promising via configuration that could be used for the new architecture (10 μm diameter, 100 μm pitch). With the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ process, the relative loss is below 0.2 % over a large sun concentration range, which is below the precision of the measurement setup. This shows that the losses are not significant even without a $(\text{NH}_4)_2\text{S}$ passivation treatment. Such a post-etch passivation treatment was required after the BCl_3/Cl_2 process in order to reduce the losses [27]. Furthermore, the variation of the relative losses with the sun concentration is much lower for the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ than that presented by the other processes. The observed saturation of the V_{oc} reduction for the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ process indicates that this process limits the performance loss to a minimum. Therefore an increase in sun concentration does not further reduce the performance loss. From these results, the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ process is clearly the most suited one for concentrated photovoltaic applications.

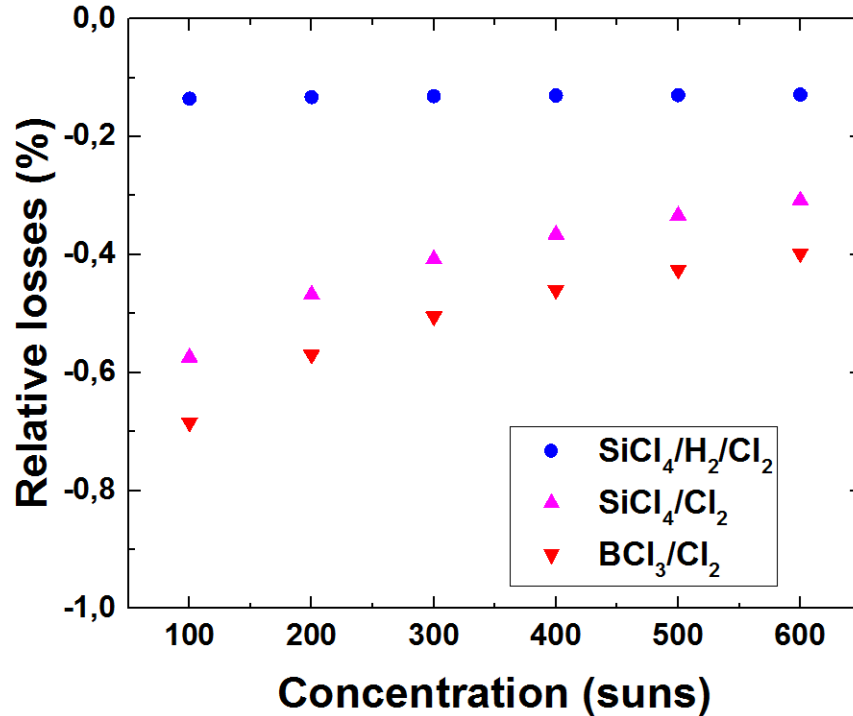


Figure 5.12 Relative open-circuit voltage loss of the cell with via-holes etched with the three plasma processes as a function of the sun concentration. The via diameter is 10 μm and the pitch is 100 μm .

5.6 Conclusion

In conclusion, three plasma processes have been studied to etch deep anisotropic vias through a III-V/Ge triple junction solar cell heterostructure. The BCl_3/Cl_2 chemistry is not suitable to etch via deeper than $10\ \mu\text{m}$ since it creates an important isotropic etching in some of the III-V layers. The anisotropy can be improved by using the $\text{SiCl}_4/\text{Cl}_2$ process. However, from the via morphology standpoint, the best process was the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ one as it can etch deep vias ($\sim 30\ \mu\text{m}$) without significant isotropic etching. Moreover, the associated photovoltage performance loss has been measured in order to assess the possibility of using those processes for the fabrication of a through cell via contact architecture. For this experiment, the vias were $10\ \mu\text{m}$ -deep to prevent lateral etching. A small EQE loss can be observed from via etching, independently of the plasma chemistry used. This is explained entirely by the associated area loss in active semiconductor material. An open-circuit voltage loss can be observed from via etching and its magnitude is different depending on the plasma chemistry. Both the absolute and relative V_{oc} losses decrease at higher sun concentration for all plasma processes. The performance changes are not related to the etch morphology since the via diameter and depth are almost similar for the three plasma processes. The V_{oc} losses can be reduced by using the SiCl_4 -based plasma chemistries instead of the BCl_3 one. It can even be further reduced by introducing H_2 in the $\text{SiCl}_4/\text{Cl}_2$ mixture, which makes it the most suitable process from the photovoltaic performance standpoint. The source of these losses can be explained by an increased perimeter recombination as supported by a previous study [27]. This work has shown that by using the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ process to etch via-holes in the solar cells, a relative V_{oc} loss below 0.2 % could be obtained compared to standard cell, which is typically below the precision of the measurement. The sidewall roughness is increased when deep etching is performed and this may induce additional performance losses. Additional developments based on the the $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ process can therefore lead to solar cell architectures based on deep vias with low roughness sidewalls and minimal photovoltaic performance loss.

5.7 Acknowledgement

LN2 is a joint International Research Laboratory (Unité Mixte de Recherche UMI 3463) funded and co-operated by Université de Sherbrooke (Canada) and CNRS (France) as well as INSA Lyon, ECL, CPE, Université Grenoble Alpes (UGA) as well as the French national nanofabrication network RENATECH. The authors acknowledge FRQNT, NSERC and CNRS for financial support. This project was supported by ANR (ANR-17-ERC2-0035-01).

5.8 Conclusion du chapitre

En conclusion, cet article témoigne que la chimie du plasma est un aspect important à considérer pour limiter l'érosion latérale et la chute en performance lorsque des vias sont gravés sur une hétérostructure III-V/Ge. La combinaison du SiCl_4 et du H_2 semble grandement améliorer les états de surface des flancs de gravure. Malheureusement, l'ajout de Cl_2 semble engendrer une forte érosion latérale. Pour cette raison, ce gaz ne sera pas utilisé pour les expériences subséquentes. Le chapitre suivant présente donc une optimisation avancée d'un procédé de gravure SiCl_4/H_2 tout en offrant une étude physico-chimique permettant de mettre en lumière les mécanismes de passivation.

CHAPITRE 6

PROCÉDÉS DE GRAVURE DE VIAS EN SiCl_4/H_2 : IMPACT DE L'HYDROGÈNE SUR LES PER- FORMANCES ÉLECTRIQUES DE LA CEL- LULE

6.1 Avant-propos

Ce chapitre est aussi présenté sous la forme d'un article et porte sur l'optimisation avancée et la compréhension des mécanismes de gravure associés à la formation de vias sur des hétérostructure III-V/Ge.

Titre de l'article : Anisotropic and low damage III-V/Ge heterostructure etching for multijunction solar cell fabrication with passivated sidewalls

Auteurs

- Mathieu de Lafontaine, étudiant au doctorat, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke, Laboratoire des Technologies de la Microélectronique, Université Grenoble Alpes
- Erwine Pargon, Directrice de recherche, Laboratoire des Technologies de la Microélectronique
- Guillaume Gay, Ingénieur de recherche, Laboratoire des Technologies de la Microélectronique
- Camille Petit-Etienne, Ingénieure de recherche, Laboratoire des Technologies de la Microélectronique
- Sylvain David, Ingénieur de recherche, Laboratoire des Technologies de la Microélectronique
- Jean-Paul Barnes, Chercheur, CEA-LETI
- Névine Rochat, Chercheuse, CEA-LETI
- Abdelatif Jaouad, Professeur associé, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke

- Maïté Volatier, Professionnelle de recherche, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke
- Simon Fafard, Professeur, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke
- Vincent Aimez, Professeur, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke
- Maxime Darnon, Professeur associé, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke

Affiliations

Univ. Grenoble Alpes, CNRS, CEA/LETI-Minatec, Institute of Engineering and Management Univ. Grenoble Alpes, LTM, F-38054

Laboratoire Nanotechnologies Nanosystèmes (LN2) - CNRS IRL-3463 Institut Interdisciplinaire d'Innovation Technologique (3IT), Université de Sherbrooke, 3000 Boulevard Université, Sherbrooke, J1K OA5 Québec, Canada

CEA-Leti, Université Grenoble Alpes, F-38000 Grenoble, France

Date de soumission

22 décembre 2020

État de l'acceptation

Article publié

Revue dans laquelle l'article a été soumis

Micro and Nano Engineering

Contribution à la thèse

Cet article apporte une contribution capitale à la thèse. Les résultats présentent un procédé de gravure plasma anisotrope permettant de graver des vias à fort rapport d'aspect (>5) dans des hétérostructures III-V/Ge tout en offrant simultanément une passivation stable des flancs qui limite la perte en efficacité de la cellule photovoltaïque. L'ajout d'hydrogène réduit la gravure chimique ce qui permet de limiter l'érosion à $<20\text{nm}$. L'ajout d'hydrogène permet aussi de réduire la densité de défauts associés au chlore sur les flancs des vias. Par ailleurs, l'hydrogène peu s'incorporer aux flancs ce qui permet de neutraliser les centres de recombinaison non-radiatifs. Ces mécanismes permettent d'augmenter l'intensité de cathodoluminescence provenant du flanc de gravure de 600% par rapport à

un flanc clivé. Toutes ces caractéristiques résultent en des caractéristiques électriques de dispositifs supérieures grâce à l'ajout d'hydrogène. Ces accomplissements apportent une contribution sans équivoque à cette thèse car la morphologie facilitera l'isolation et la métallisation des vias et la réduction des pertes en performance maximisera les chances de fabriquer des cellules TCVC avec une meilleure efficacité. Cette contribution représente donc la suite logique à l'étude présentée au chapitre 5. Toutefois, ces contributions scientifiques apportent une optimisation et une compréhension beaucoup plus avancées que ce qui fut présenté au chapitre 5.

Ma contribution à l'article correspond à la grande majorité des étapes requises pour la réalisation de cette étude. Celles-ci incluent la revue de littérature, la définition des objectifs, l'élaboration de la méthodologie, le développement et l'optimisation des procédés, la fabrication d'échantillons, la caractérisation d'échantillons, l'analyse des résultats et la rédaction de l'article.

Toutefois, cet article n'aurait jamais pu être complété sans la contribution des coauteurs. Je remercie Guillaume Gay pour son aide concernant la préparation d'échantillon. Je remercie aussi Névine Rochat et Jean-Paul Barnes pour les mesures et leur expertise en cathodoluminescence et ToF-SIMS respectivement. Je remercie aussi Erwine Pargon pour sa contribution concernant l'analyse et l'interprétation des résultats.

Titre français

Influence du procédé plasma sur la gravure de vias sur cellules solaires multijonctions III-V/Ge

Résumé français

Cette publication présente un procédé de gravure par plasma complet qui permet de graver des motifs à grands rapports d'aspect et avec peu d'endommagement sur des hétérostructures III-V/Ge triple jonctions dans le but des cellules photovoltaïques multijonctions avec des contacts en vias traversant. Une chimie SiCl_4/H_2 a été étudiée avec différentes dilutions d'hydrogène (de 0% à 67%) et avec différentes températures de cathode (de 20°C à 200°C). Cette chimie forme une couche inhibitrice à base de SiCl_x qui favorise la gravure anisotrope à travers l'hétérostructure. L'étude suggère qu'un grand débit d'hydrogène et une basse température réduisent les réactions chimiques qui sont l'origine de l'érosion latérale. Un grand débit d'hydrogène offre aussi une passivation des défauts non-radiatifs sur les flancs de l'hétérostructure durant le procédé de gravure. Afin de confirmer cette

CHAPITRE 6. PROCÉDÉS DE GRAVURE DE VIAS EN SiCl_4/H_2 : IMPACT DE 100 L'HYDROGÈNE SUR LES PERFORMANCES ÉLECTRIQUES DE LA CELLULE

propriété, des cellules photovoltaïques triple jonctions avec des contacts standards (face avant et arrière) ont été fabriquées et des vias ont été gravés à travers l'hétérostructure afin d'investiguer l'influence de la passivation à l'hydrogène sur la performance du dispositif. Les résultats témoignent que la passivation à l'hydrogène permet une augmentation de la tension à circuit ouvert qui persiste même après 5 mois. Ainsi, cette publication suggère qu'un procédé de gravure par plasma basse température et avec un grand débit d'hydrogène permet une gravure anisotrope avec peu d'endommagement, ce qui est propice à des applications pour le photovoltaïque concentré. Afin de compléter le procédé de gravure, un *liner* est déposé sur les flancs de gravure pour conserver la qualité de ceux-ci et un procédé de gravure cyclique par plasma du Ge est proposé pour graver le substrat.

6.2 Abstract

This article presents a complete plasma etching process to etch high aspect ratio patterns on III-V/Ge solar cell heterostructure with low damage for the fabrication of multijunction solar cells with a through cell via contact architecture. A SiCl_4/H_2 chemistry was studied with different hydrogen dilutions within the plasma (0%, up to 67%) and with different cathode temperatures (20°C, up to 200°C). This chemistry choice creates a SiCl_x -based inhibiting layer on the sidewalls that promotes anisotropic etching through the epitaxial heterostructure. The study suggests that a high hydrogen flow and a low temperature reduce the chemical reactions that create sidewall erosion. A high hydrogen flow appears to provide a hydrogen passivation of the non-radiative defects on the III-V heterostructure sidewall during the etching process. III-V/Ge triple junction solar cells with standard grid line and busbar front and back contacts have been fabricated and via-holes were plasma-etched through the active layers in order to investigate the impact of hydrogen passivation on the photovoltaic performance. The results demonstrate that the hydrogen passivation enables an open-circuit voltage increase that persists even after 5 months. This plasma process can also be used for the mesa etching step on multijunction solar cells with standard contacts. Thus, it could provide an appealing pathway to increase the conversion efficiency of state-of-the-art multijunction solar cells with standard contacts. To complete the etching process, a liner is used to protect the sidewall properties and a time-multiplexed Ge etching process is proposed to finalize the patterning and even open a pathway towards III-V/Ge plasma dicing.

6.3 Introduction

Over the past few years, through cell via contacts for multijunction solar cells have been the object of a growing interest to replace standard grid line and busbar front contact.[3, 30, 94, 104, 106, 113] A schematic of the new contact architecture is presented in figure 6.1. [31] The goal of this new interconnection design is to reduce the shading and the resistive losses by transferring the front side contact towards the backside by using electrically insulated and metallized vias. [106] From simulation results, an absolute cell efficiency increase of 3 % could be expected by using through cell via contact instead of standard contacts. [106] The busbar suppression could also increase the power yield per wafer by 20%. [106] Another study has shown that this architecture could reduce the losses from the light non-uniformities. [104] Finally, this new architecture has been successfully fabricated on InGaP/AlGaAs dual junction heterostructure. [94, 113] To the best of our

knowledge, through cell via contacts were never fabricated on III-V/Ge triple junction heterostructures.

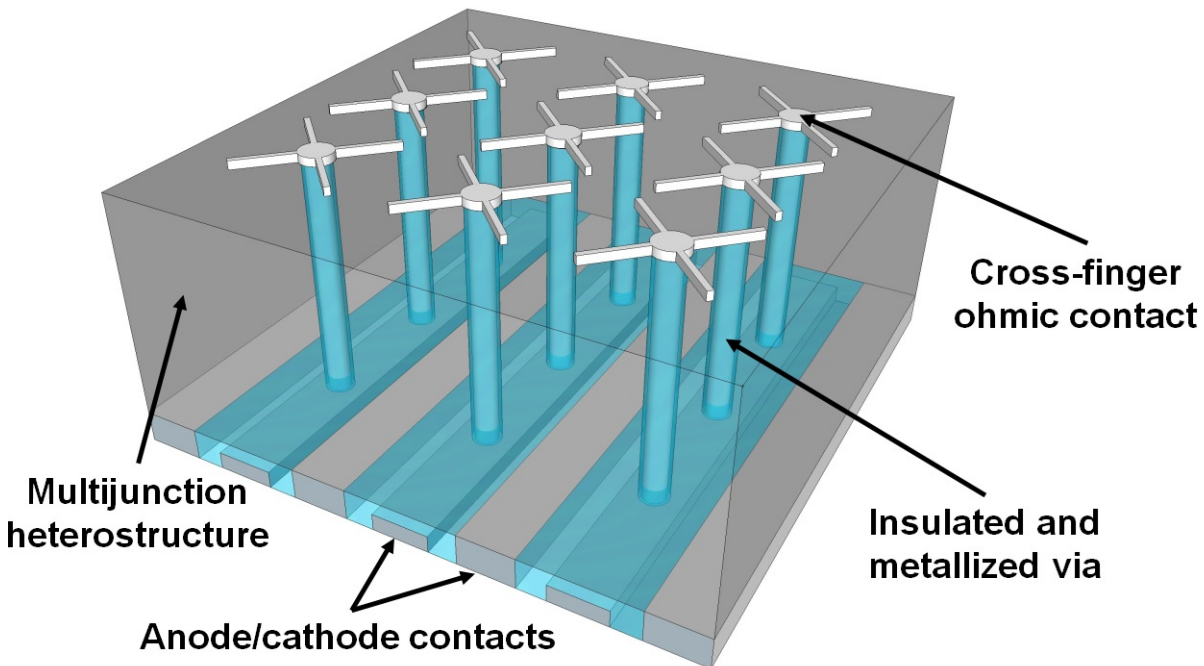


Figure 6.1 Schematic of a multijunction solar cell with a through cell via contact architecture. [31]

Plasma etching anisotropic via-holes with low sidewall damage and high aspect ratio (AR) still represents a challenge in fabricating through cell via contacts on III-V/Ge triple junction heterostructures. Indeed, an heterostructure consisting of several III-V layers (InGaP, (In)GaAs, GaAs, AlInP, AlGaInP, AlGaAs) and quantum dot materials grown on germanium must be etched with a high aspect ratio ($\text{AR} > 3$), a good anisotropy and with limited sidewall damage. Only a few studies have been published on multijunction solar cells plasma etching and different plasma chemistries were used. Cl_2/Ar and BCl_3/Cl_2 have been used to etch shallow vias ($\text{AR} \leq 1$). [3, 27] However, these chemistries might not be suited to perform high aspect ratio anisotropic etching since a chlorine-rich chemistry may generate significant sidewall erosion. [31] It was previously shown that using SiCl_4 -based plasma can reduce the sidewall erosion thanks to the SiCl_x inhibiting layer. [31, 137] Furthermore, hydrogen addition to the plasma chemistry further reduces the sidewall erosion. [31] In addition, hydrogen plasma has also been used previously for its passivating properties. [75, 119, 131] Finally, we have shown that a time-multiplexed plasma process may be used for anisotropic Ge etching with a high aspect ratio. [25]

Solar cell performance is expected to be lowered after plasma etching due to surface re-

combination on the sidewall by a larger perimeter-to-area ratio. [9, 27, 38] Furthermore, it is possible that the process creates plasma-induced damage on the sidewalls.[31] It was demonstrated that by choosing the proper plasma chemistry, it may be possible to reduce the plasma damage and the associated photovoltaic performance loss. [31] Plasma damage on the etched sidewall must therefore be characterized and limited.

In this study, a complete plasma etching process is proposed and characterized to pattern high aspect ratio via-holes on III-V/Ge multijunction heterostructures. The etch morphology was characterized by scanning electron microscopy (SEM) and scanning transmission electron microscopy (STEM). The chemical composition of the etched sidewall was analyzed by energy-dispersive spectroscopy (EDX) and time-of-flight secondary ion mass spectrometry (ToF-SIMS). Cathodoluminescence measurements were also performed in order to evaluate the plasma damage on the sidewalls. Furthermore, multijunction solar cells with standard contacts and via-holes etched with this process have been fabricated in order to evaluate the possible photovoltaic performance loss induced by the plasma process.

6.4 Experiments

6.4.1 Etching process

The epiwafers used in this study are quantum dot-enhanced III-V/Ge triple junction heterostructures that consist of an In-rich ($\sim 25\%$) InGaP top cell, an (In)GaAs middle cell (with low In content $\sim 1\%$) and a Ge bottom cell. [40] A cross-section scanning electron microscope (SEM) image of the $\sim 7\mu\text{m}$ -thick III-V epitaxy is presented in fig. 6.2.

A complete etching process has been developed to pattern deep ($>50\mu\text{m}$) and anisotropic vias on III-V/Ge heterostructures and its schematics are outlined in fig 6.3. The first fabrication step consists in patterning a $5\mu\text{m}$ -thick silicon oxide hard mask on the epitaxial heterostructure (fig 6.3 a). Silicon oxide is deposited by plasma-enhanced chemical vapor deposition (PECVD). It is then patterned by using contact photolithography and a $\text{Ar}/\text{C}_4\text{F}_8/\text{O}_2$ magnetically-enhanced reactive ion etching plasma process (MERIE). The patterns consist in via-holes with a diameter of $5\mu\text{m}$, up to $50\mu\text{m}$ and trenches with a width of $5\mu\text{m}$, up to $100\mu\text{m}$. These patterns will lead to an aspect ratio ranging between 0.7 and 8 after the complete etching process. Then the active region of the III-V/Ge heterostructure is etched as presented in figure 6.3 b. The plasma etching experiments are carried out in an inductively coupled plasma (ICP) reactor, the Plasmalab100 ICP etcher

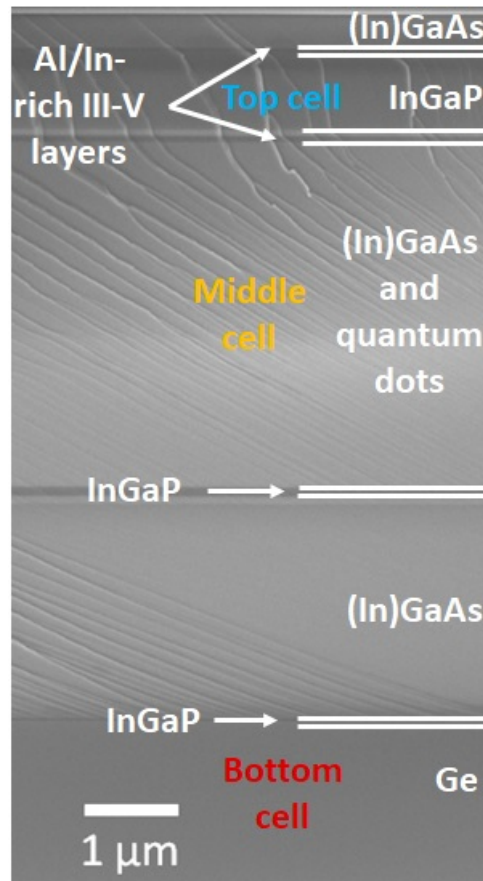


Figure 6.2 Cross-section scanning electron image of the III-V/Ge triple junction heterostructure.

from Oxford. Both the bias power and the inductive source power are operated at 13.56 MHz. The 1cm x 1cm samples were mounted on a 4" silicon wafer covered with silicon oxide deposited by PECVD. Fomblin oil was used to ensure a good thermal conductivity between the sample and the carrier wafer. The main etching gas used was SiCl_4 , to which, hydrogen could be added as a secondary gas with different ratio to the total gas flow (0%, 33% or 67%). The etching experiments were performed at three different temperatures : 20°C, 140°C and 200°C. The total gas flow was set to 18sccm and the pressure was controlled at 4mTorr. The inductive source and bias power were set to 440W and 260W respectively for the results presented in sections 6.5.1, 6.5.1 and 6.5.1. Unfortunately, due to a chamber condition drift, the inductive source and bias power had to be updated to 550W and 470W respectively for the results presented in sections 6.5.1, 6.5.1 and 6.5.2. This update had to be made to keep the same etch morphology (for each condition sets) throughout the study. After this first etching step, the active region sidewalls are protected from further damage with a $\sim 100\text{nm}$ -thick silicon oxide liner deposited by PECVD, as shown in figure 6.3 c. The liner is etched at the bottom of the patterns (fig. 6.3 d)

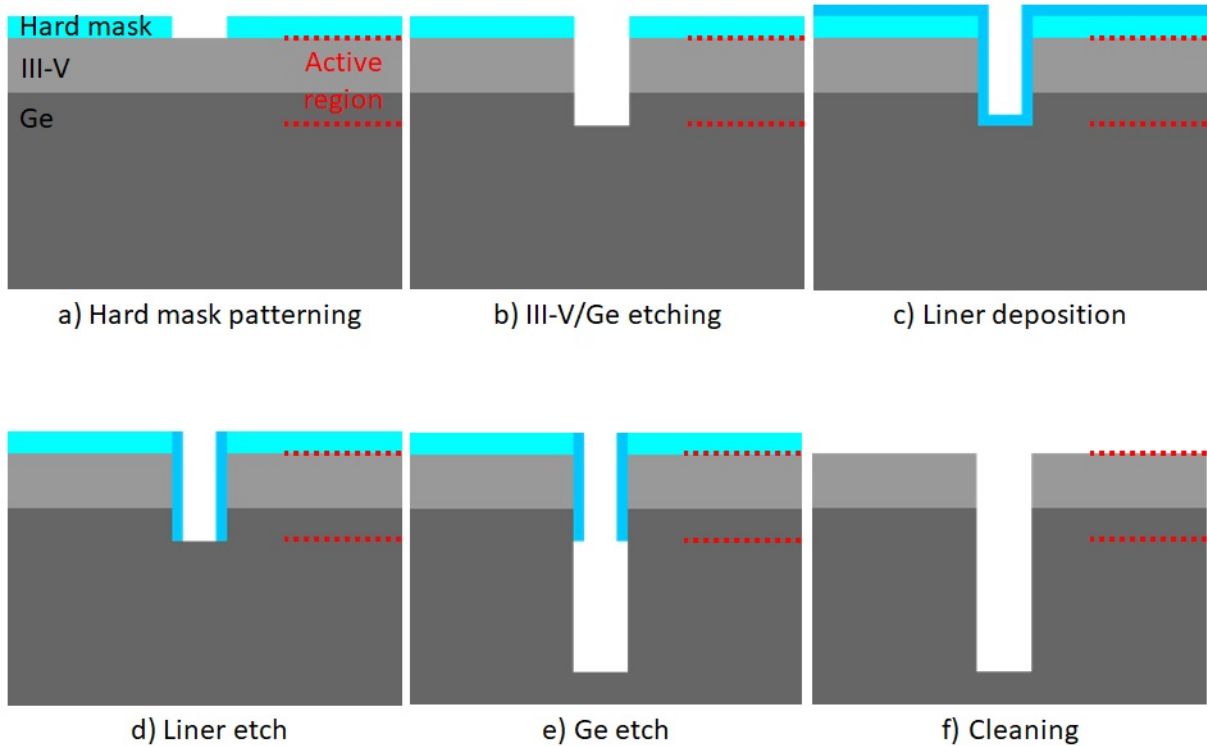


Figure 6.3 Schematics of the complete via-hole etching process.

with an anisotropic CF_4 plasma in the same Oxford ICP reactor. Then, the via etching is completed by using a time-multiplexed plasma etching process to etch the Ge substrate, as presented in fig. 6.3 e). The hard mask and the silicon oxide liner can then be removed by using a 49% hydrofluoric acid immersion for 5 minutes. (fig. 6.3 f).

6.4.2 Etching process characterizations

After the first etching step (fig 6.3 b), several characterizations were performed. The samples were cleaved in order to study the etched sidewalls. The etch morphology was characterized by scanning electron microscopy (SEM) and scanning transmission electron microscopy (STEM). For samples with severe erosion over all the layers, the hard mask was used as a reference to extract the sidewall erosion values. After etching, the chemical composition of the inhibiting layer was analyzed by energy-dispersive spectroscopy (EDX). The SEM-EDX detector used was an XFlash detector 5030 from Bruker whereas the TEM-EDX detector was from Oxford. Then, the inhibiting layers are removed with a 1% HF dip selectively over the III-V/Ge sidewalls. After the inhibiting layer removal, the III-V/Ge sidewalls were studied by time-of-flight secondary ion mass spectrometry (ToF-SIMS) and cathodoluminescence. The ToF-SIMS analyses were performed with an Ion-TOF TOF-SIMS5 instrument with a detection of the negative ions only. A Bi_3^{2+} beam at 30 kV was

used for the analysis with a $21 \times 21 \mu\text{m}$ field of view, a $70 \mu\text{s}$ cycle time, and a 512 pixels resolution. The sample was tilted to perform the mapping on the etched sidewall of a $100 \mu\text{m}$ -wide trench, as shown in fig 6.4 a). The mass of the ions sputtered from the sample surface is recorded over the experiment duration, allowing to reconstruct an ion profile with the sputtering time. At the end of the process, the pattern depth generated by the sputtering is measured by AFM to convert the time scale into a sputtered depth.

The plasma damage on the sidewalls was also studied by cathodoluminescence. The measurements were performed in a Rosa instrument from Attolight and the samples were cooled with liquid He to 4 K. Figure 6.4 b) shows the area probed during the measurements. The samples were cleaved in order to expose the sidewalls of a $50 \mu\text{m}$ diameter via. This large via size was chosen to minimize the possible luminescence contribution from the cleaved sidewall. The via sidewalls were probed on a centered $8 \times 8 \mu\text{m}$ raster. Furthermore, a 3 keV beam energy was chosen to limit the bulk luminescence as the beam only probed the first $\sim 50 \text{nm}$. The cathodoluminescence data are analyzed with the Labspec software that enables to extract the cathodoluminescence coming from the InGaP top cell and the (In)GaAs middle cell only.

6.4.3 Multijunction solar cell fabrication

Furthermore, the impact of the etching process was also studied on the photovoltaic performance. Multijunction solar cells with standard contacts (busbar and grid line front contact and back contact) were fabricated. Using the aforementioned plasma process (up to step b of fig. 6.3), shallow ($\sim 10 \mu\text{m}$) via holes were etched on the solar cells in order to assess the photovoltaic performance loss associated to via-hole etching. The complete solar cell fabrication process is detailed in previous publications. [27, 31] The back contact is formed by a Ni/Au evaporation. The grid line and busbar front contact is patterned by photolithography and Ni/Ge/Au/Ni/Au evaporation. A second photolithography and a plasma etching process detailed above is performed to pattern the $10 \mu\text{m}$ -diameter vias on the cells and trenches to electrically isolate one cell from another. On those samples, photoresist was used as a mask instead of PECVD SiO_2 . One row of vias was patterned between every grid line and the pitch between the vias of a row was 60, 80 or $100 \mu\text{m}$. The latest characteristic allowed to vary the perimeter-to-area ratio to study the total plasma damage on the device, which scales with the sidewall surface area. Some devices did not have any vias patterned and were used as reference cells in order to assess the plasma damage associated specifically to via-hole etching. Those reference samples also need plasma patterning to electrically isolate the solar cells, meaning that for each plasma

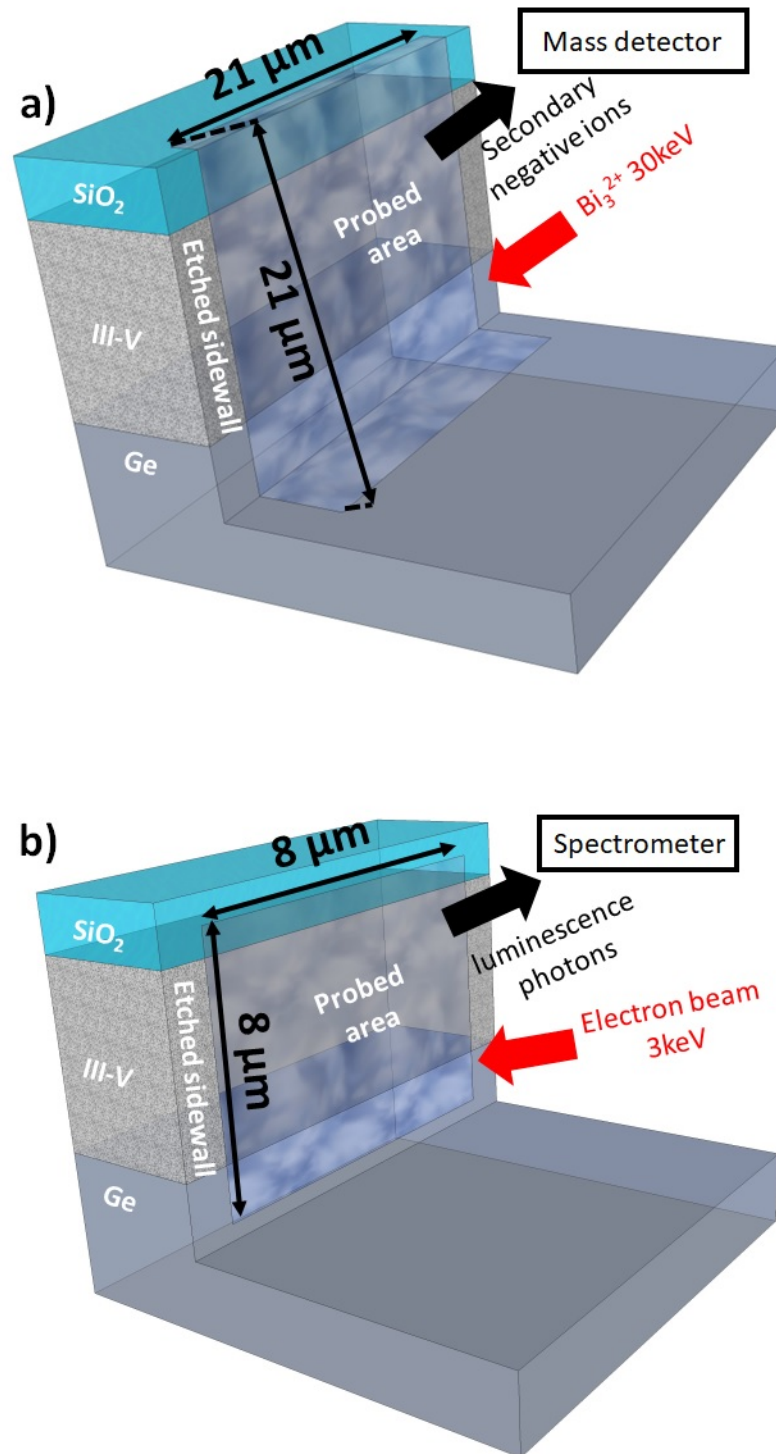


Figure 6.4 Schematic of the a) ToF-SIMS measurement setup of the etched sidewall and b) the cathodoluminescence measurement setup of the etched sidewall.

chemistries investigated, there is a reference sample. The comparison of the photovoltaic

performance of the different reference samples (with no vias) also gives an insight on the plasma chemistry impact, which is especially relevant for solar cell isolation applications. The photovoltaic performance was studied as a function of the hydrogen ratio to the total gas flow during the plasma process. For the solar cell fabrication, the cathode temperature was fixed at 20°C during the plasma process. The last step consists in etching the contact layer in a $\text{NH}_4\text{OH}/\text{H}_2\text{O}_2/\text{H}_2\text{O}$ solution. Despite the fact that these solar cells aim to evaluate the loss associated to via-hole etching and plasma damage, the (In)GaAs middle cell sidewalls and Ge may be slightly etched during this chemical etching step.[31]

6.4.4 Multijunction solar cell characterization

To assess the plasma damage, the via-hole etching and the impact of hydrogen addition on the solar cell performance, one-sun current-voltage (IV) measurements were performed. The open-circuit voltage (V_{oc}) was specifically studied since it is the parameter that is the most sensitive to the plasma damage on the sidewalls. The Newport Oriel Sol1A solar simulator with an AM1.5D spectrum was used as the light source for the characterizations and the device temperature was kept at 25°C . After the first measurement, the solar cells were kept in a cleanroom environment for 5 months and were then measured again in order to study the impact the plasma damage and hydrogen addition over time. Since, the V_{oc} changes measured are usually quite small, [27, 31] at least three solar cells for each combination of pitches and hydrogen fractions were fabricated and measured in order to ensure that the small changes measured were reproducible. The V_{oc} values presented are the average of the V_{oc} of all the cells of a specific pitch and hydrogen fraction combination.

6.5 Results and discussion

6.5.1 III-V/Ge etching process characterization

Impact of temperature with a pure SiCl_4 plasma

First, the impact of the cathode temperature on the etch morphology for a pure SiCl_4 plasma was studied. Figure 6.5 presents cross-section SEM images as a function of the cathode temperature of the etched patterns with a pure SiCl_4 plasma. It shows a degradation of the heterostructure profile with increased temperature. As shown in fig 6.6, the lateral erosion of Ge and (In)GaAs layers gradually increases with temperature (from 100nm to $3\mu\text{m}$). The In-rich InGaP erosion is absent below 150°C and it skyrockets to $10\mu\text{m}$ at 200°C . Isotropic etching results from the chemical action of chlorine radicals, which is known to be activated by temperature, explaining the lateral etch rate increase.

[91, 96] As for the In-rich InGaP, InCl_x are supposed to be the etch byproducts, which volatility limits InGaP etching at low temperature and those compounds become volatile above 150°C . [[7, 19]] This explains why the InGaP lateral etching is considerably enhanced above 150°C . Figure 6.6 also shows an increase of the vertical average etch rate of the heterostructure with temperature, which is mainly attributed to the activation of the vertical etching of the InGaP layer. In combination with the SiO_2 etch rate reduction at high temperature, as shown in fig. 6.7, the III-V/Ge over SiO_2 etch selectivity increases with temperature. The SiO_2 etch rate reduction at high temperature can be explained by the enhanced deposition of SiCl_x species, as previously reported in SiCl_4 -based plasma-enhanced chemical vapor deposition. [60] Furthermore, a high temperature could promote desorption of the reactive species before they can react with the SiO_2 surface, which could also lead to a reduced SiO_2 etch rate. Such mechanism was previously observed in NH_3/NF_3 plasma etching of Si_3N_4 . [103]

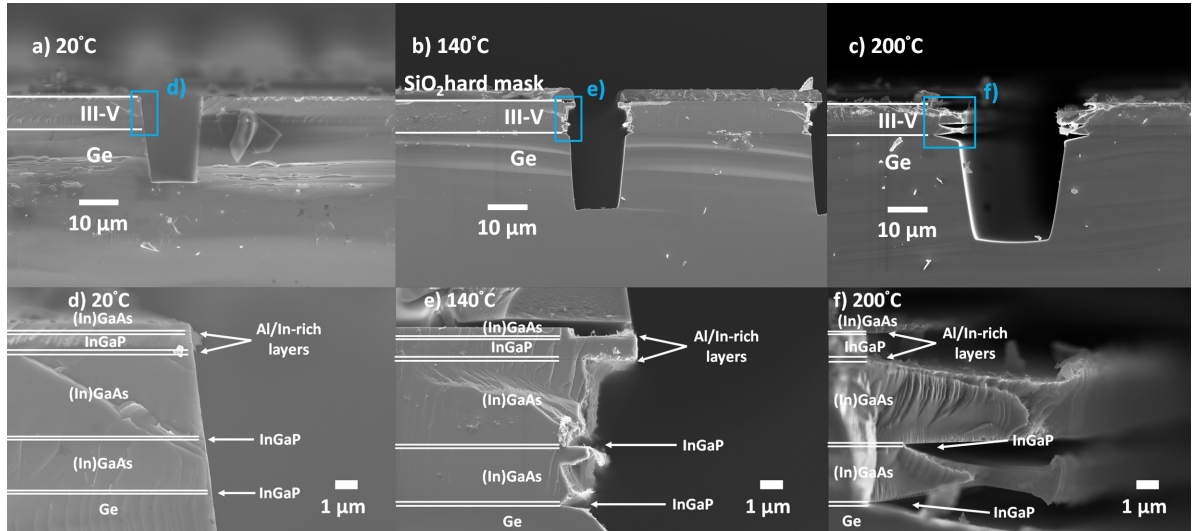


Figure 6.5 Cross-section SEM images of the patterns etched with a pure SiCl_4 plasma at a) 20°C , b) 140°C and c) 200°C . Fig 6.5 d), e) and f) are close-ups of the sidewalls etched at 20°C , 140°C and 200°C respectively. It can be noted that, at 140°C , the (In)GaAs layers with low indium concentration exhibit a larger sidewall erosion than the In-rich InGaP layers. This trend is reversed at 200°C , as the In-rich InGaP layers exhibit a larger sidewall erosion than the (In)GaAs layers.

Despite the isotropic behaviour observed at higher temperature, there is a deposition of etch inhibitors on the pattern sidewalls (or etch-inhibiting layer) that can be observed. At 20°C , an inhibiting layer with an homogeneous thickness (100nm) along the sidewalls is observed on the STEM image presented in fig 6.8 b). By increasing the temperature, the inhibiting layer becomes spatially localized on the (In)GaAs region and can be several

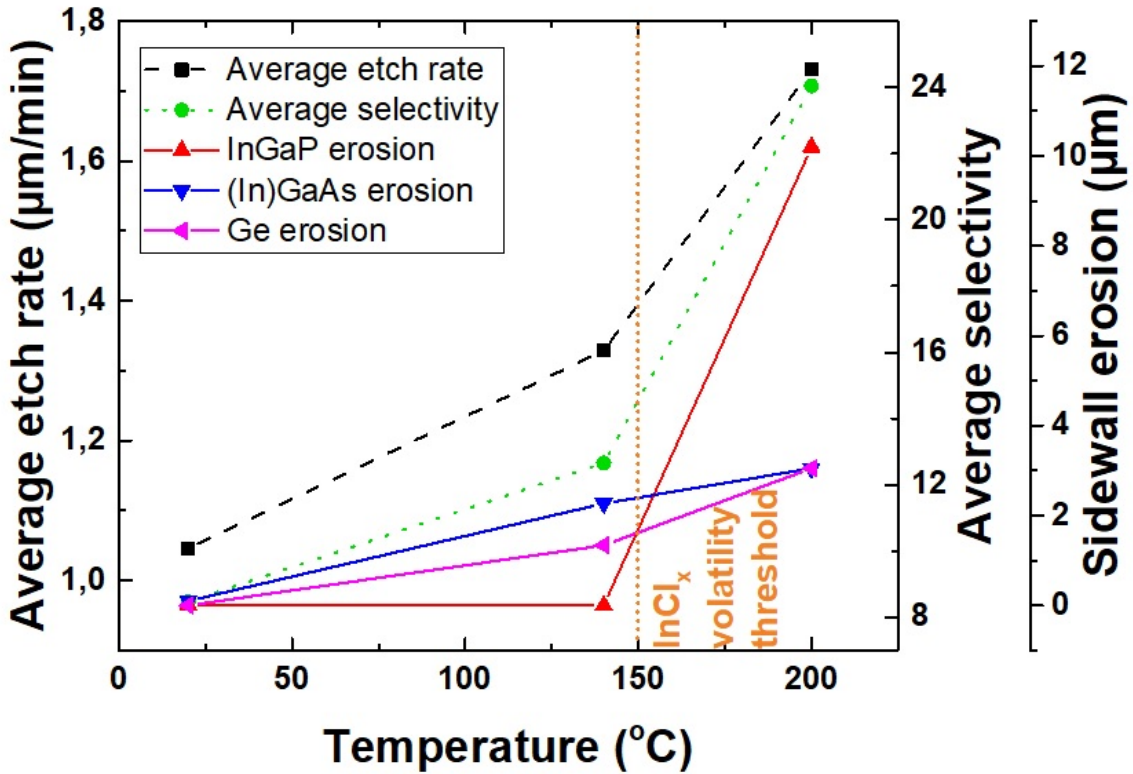


Figure 6.6 Average etch rate, selectivity and sidewall erosion of the main materials obtained with a pure SiCl_4 plasma as a function of the cathode temperature.

micrometers thick, as shown on the SEM-EDX image in fig. 6.9. This layer seems porous and ex-situ EDX reveals a SiO -like chemical composition although no oxygen is voluntary introduced. A similar chemical composition is detected at all temperatures. Despite the fact that no chlorine is detected, it is likely that a SiCl_x layer is deposited while the etch is performed. Oxygen can be added to the inhibiting layer during the etching process, whether it was coming from the reactor walls,[[12]] or from the SiO_2 cover plate etching. The released oxygen can oxidize the deposited SiCl_x on the sidewalls, forming a SiO_xCl_y -like layer. It can then turn into a more SiO_x -like layer after air exposure since the reaction with ambient air is not controlled. This reaction can be explained by a substitution of chlorine by oxygen. [[13, 34]] The SiO_2 cover plate etching (fig. 6.7) creates an atomic oxygen flux (Φ), which can be estimated by using the following equation :

$$\Phi = \frac{\rho SE}{(f_{Si}m_{Si} + f_{O}m_{O})}V_m F_O \quad (6.1)$$

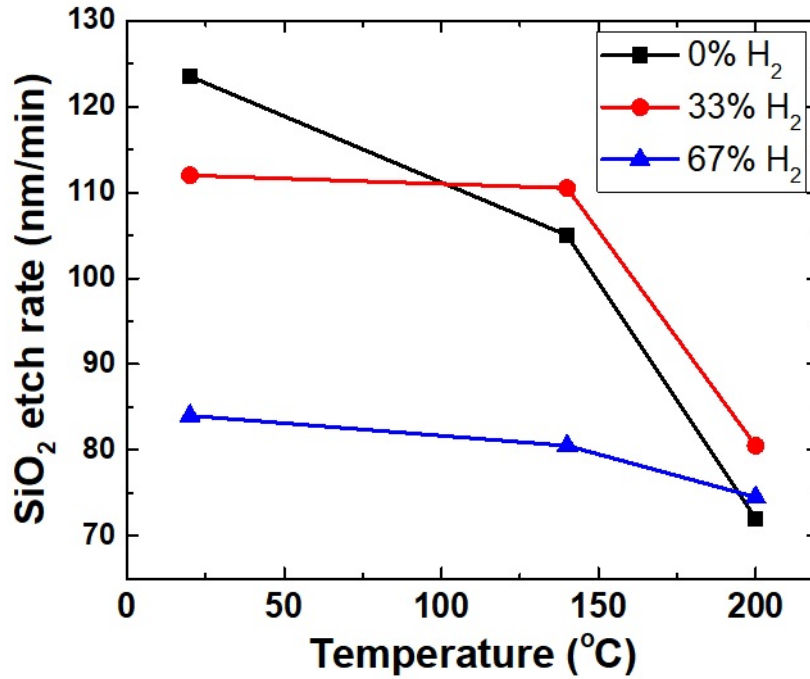


Figure 6.7 SiO₂ etch rate in SiCl₄/H₂ as a function of the cathode temperature

In this equation, Φ is the atomic oxygen flux (in sccm), ρ is the SiO₂ density ($2.2 \frac{g}{cm^3}$), S is the cover plate area exposed to the plasma ($78.5 cm^2$), E is the etch rate of the SiO₂ cover plate ($70\text{-}120 \frac{nm}{min}$), f_{Si} and f_O are the atomic percentage of silicon and oxygen in the cover plate respectively ($\frac{1}{3}$ and $\frac{2}{3}$), m_{Si} and m_O are the silicon and oxygen molar masses respectively ($28.09 \frac{g}{mol}$ and $16 \frac{g}{mol}$), V_m is the molar volume for an ideal gas ($22400 \frac{cm^3}{mol}$) and F_O is the fraction of the etched byproducts contributing towards the atomic oxygen flow ($\frac{2}{3}$). From this estimation, an oxygen equivalent atomic flux of 1.5 sccm is probably added to the plasma at 20°C and it decreases to 0.9 sccm at 200°C since the SiO₂ etch rate decreases from 120 to $70 \frac{nm}{min}$, which confirms that oxygen can be incorporated into the inhibiting layer in these conditions. These gas flows represent less than 8% of the total gas flow, which is clearly not negligible nor controlled during the process. The oxygen content could be controlled by adding a small oxygen flow, which could improve the control over the process. However, no oxygen flow was intentionally added as both oxygen and hydrogen can not be used simultaneously.

As for the specific deposition mechanism, the inhibiting layer species can come from the sputtering of the bottom of the etched features in a direct line of sight or come from the plasma gas phase (both the etch byproducts or gas phase condensation). [82] Species

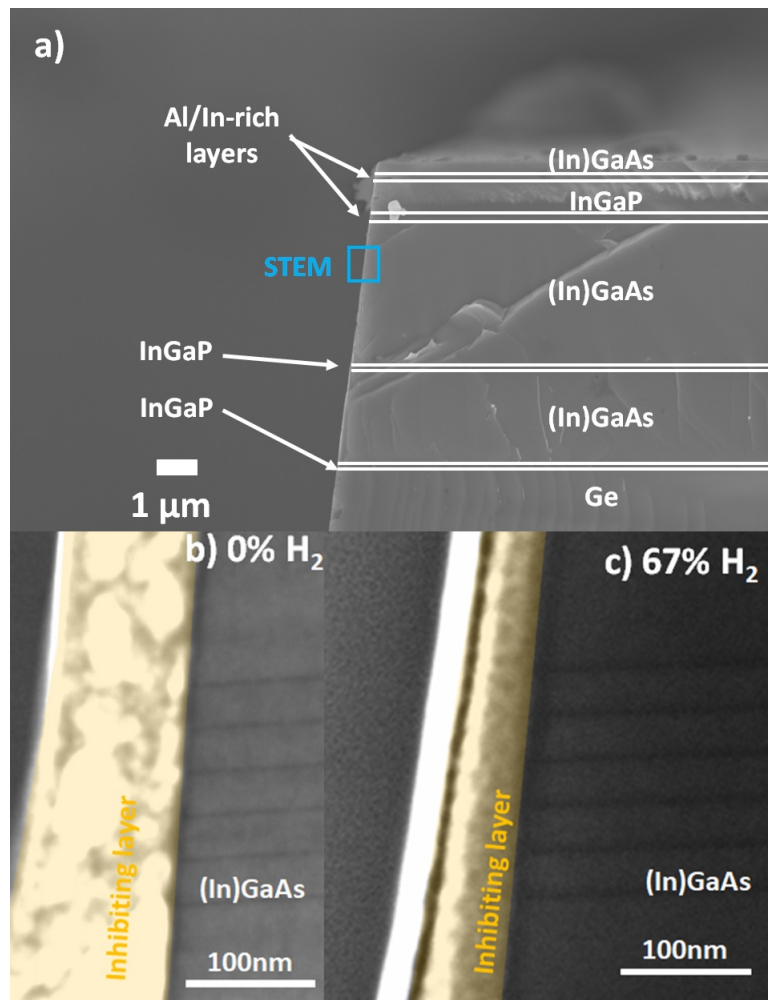


Figure 6.8 Cross-section STEM images in the vicinity of the inhibiting layer of the (In)GaAs middle cell. Fig 6.8 a) is a SEM image presenting the area sampled by STEM. The patterns were etched at 20°C with SiCl_4 and b) 0% c) 67% H_2 fraction of the total gas flow.

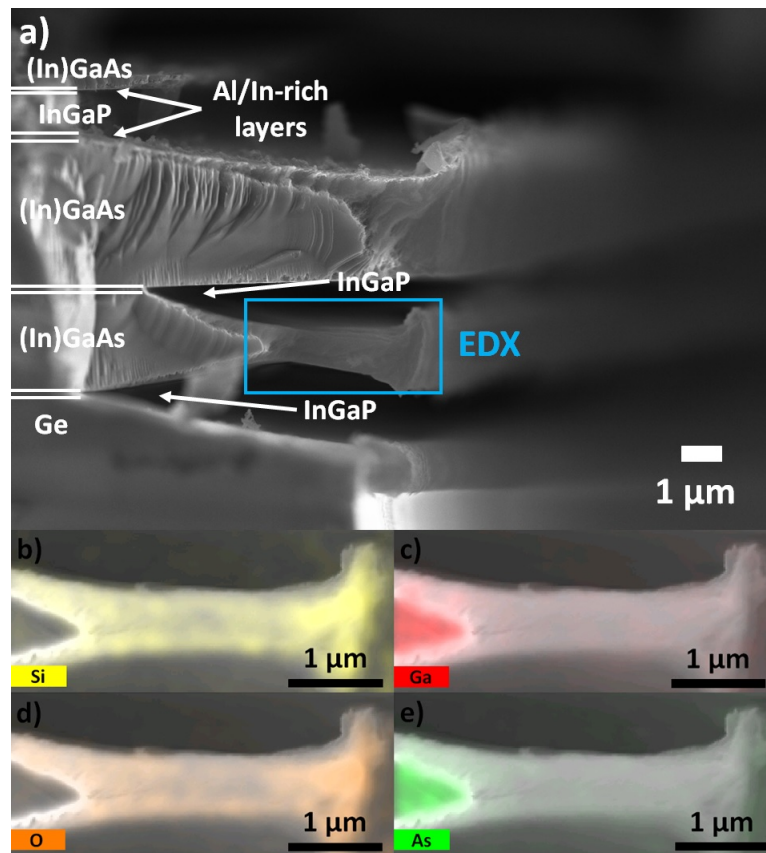


Figure 6.9 EDX cartography of the patterned sidewall and its inhibiting layer in the vicinity of an (In)GaAs layer etched with a pure SiCl_4 plasma at 200°C . Fig 6.9 a) is a SEM image presenting a close-up of fig 6.5 c) and it presents the area sampled by EDX whereas fig 6.9 b), c), d), e) present the EDX intensities associated to Si, Ga, O and As respectively.

coming from the sputtering of the etched features tend to deposit a conformal layer on the sidewalls. This deposition mechanism could explain the homogeneous thickness of the inhibiting layer obtained at 20°C . On the other hand, species coming from the plasma gas phase tend to form thicker layers on the top of the sidewalls than on the bottom. Such mechanism is mainly responsible for the formation of the inhibiting layer at 200°C since no layer was formed on the Ge, at the bottom of the sidewalls. The species coming from the SiO_2 hard mask etching do not seem to drive the inhibiting layer deposition rate since the SiO_2 etch rate reaches a minimal value at 200°C (fig. 6.7). Consequently, the gas phase species from the SiCl_4 precursor drive the inhibiting layer formation at high temperature.

The temperature alters the deposition mechanisms since the thin layer with an homogeneous thickness (100nm) obtained at 20°C becomes thicker ($4\mu\text{m}$) spatially localised on the (In)GaAs layers at 200°C . This behaviour indicates that there is a competition

CHAPITRE 6. PROCÉDÉS DE GRAVURE DE VIAS EN SiCl_4/H_2 : IMPACT DE 114 L L'HYDROGÈNE SUR LES PERFORMANCES ÉLECTRIQUES DE LA CELLULE

between the sidewall erosion, driven by the atomic chlorine, and the SiCl_x species deposition. At 20°C , the inhibiting layer is porous (fig. 6.8 b), which explains why there is a small sidewall erosion on the (In)GaAs layer. Since the In-rich InGaP erosion is thermally activated, the lateral etching exceeds the deposition at 200°C , preventing the formation of an inhibiting layer in this vicinity. Two mechanisms can explain why a thicker ($4\mu\text{m}$) layer is formed at high temperature on the (In)GaAs sidewalls : (1) the deposition rate is increased at high temperature, as previously reported in SiCl_4 -based plasma-enhanced chemical vapor deposition [60] and (2) the isotropic morphology shields the inhibiting layer from the plasma ion bombardment.

Impact of hydrogen addition at 200°C

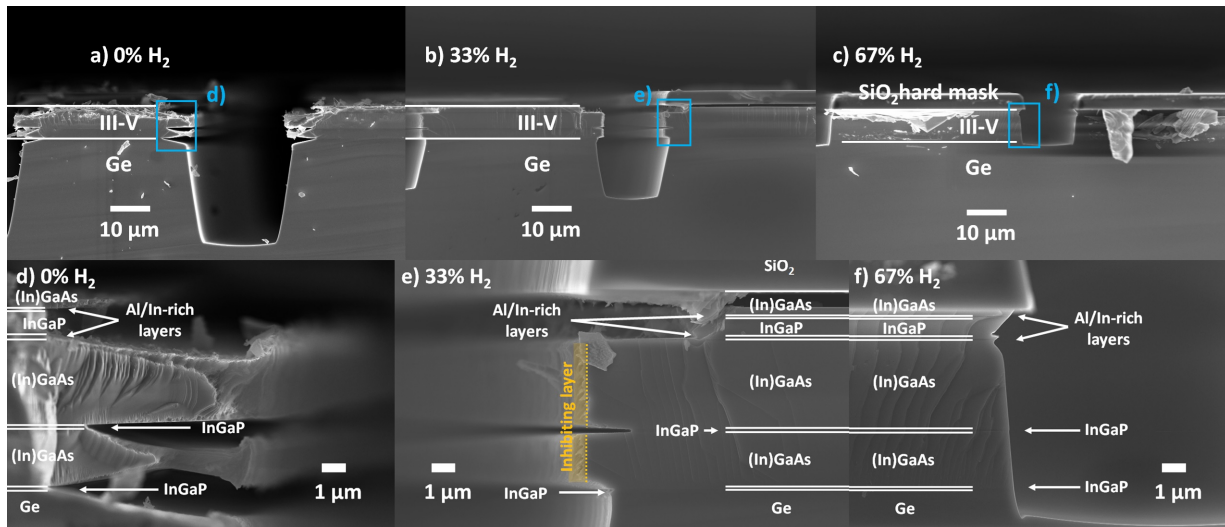


Figure 6.10 Cross-section SEM images of the patterns etched at 200°C with SiCl_4 and a) 0%, b) 33% and c) 67% H_2 fraction of the total gas flow. Fig 6.10 d), e) and f) are close-ups of the sidewalls etched at 200°C with SiCl_4 and a) 0%, b) 33% and c) 67% H_2 fraction of the total gas flow.

The hydrogen addition to the gas flow was also investigated. Figure 6.10 presents cross-section SEM images of the etched patterns and figure 6.11 presents the average etch rate, the average selectivity and the sidewall erosion of the InGaP, the (In)GaAs and Ge layers for a SiCl_4/H_2 plasma at 200°C with different hydrogen fraction to the total gas flow (0%, 33% and 67%). When hydrogen is added to the plasma mixture, the sidewall erosion is reduced below $<1\mu\text{m}$ for all the III-V materials and it is completely eliminated in the vicinity of the Ge substrate. As shown in fig 6.11, the average etch is also significantly reduced by increasing the H_2 flow (from $1.7 \frac{\mu\text{m}}{\text{min}}$ to $450 \frac{\text{nm}}{\text{min}}$). However, H_2 addition at 200°C does not alter the SiO_2 hard mask etch rate ($(76\pm 4) \frac{\text{nm}}{\text{min}}$, fig. 6.7). Therefore, the III-V/Ge over SiO_2 selectivity drops from 24 to 6 by adding hydrogen to the plasma mixture (fig 6.11).

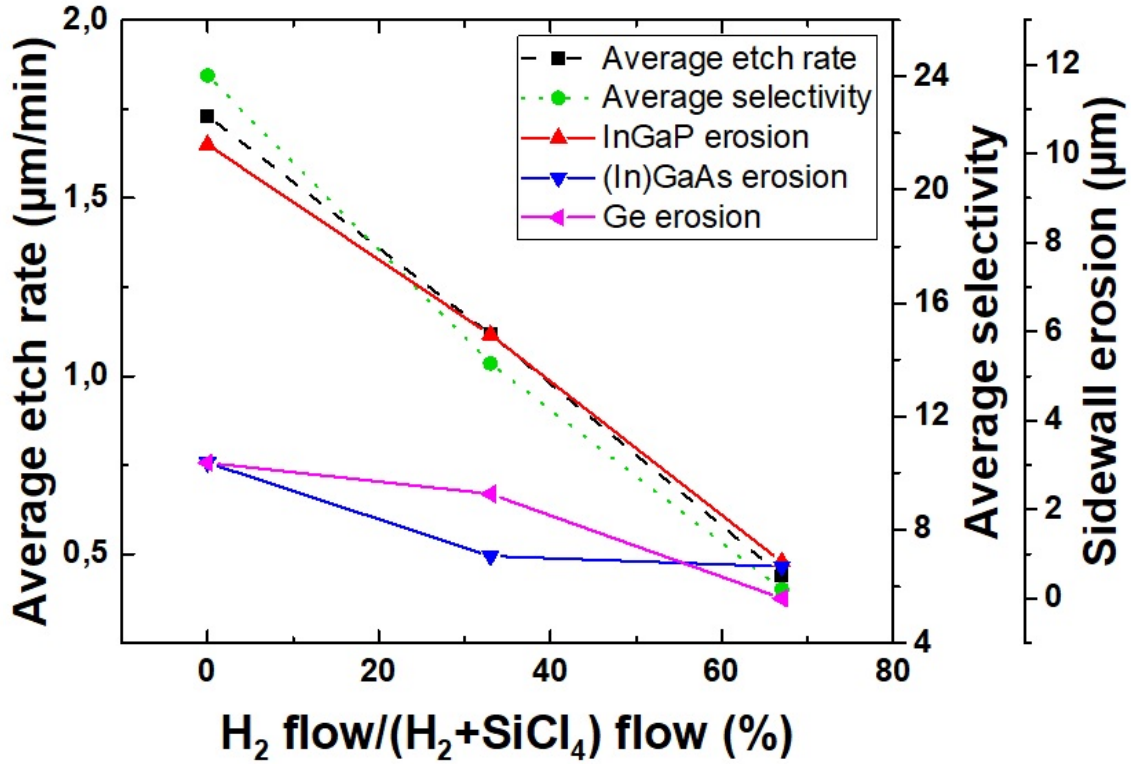


Figure 6.11 Average etch rate, selectivity and sidewall erosion of the main materials, obtained at 200°C with a SiCl₄/H₂ plasma as a function of the percentage of the hydrogen flow to the total flow.

Hydrogen addition has two major impacts on the plasma process : (1) it decreases the chlorine radical flux by scavenging atomic chlorine and (2) it enhances the SiCl_x species deposition [14, 31, 45, 60] As a matter of fact, it was reported that a high hydrogen fraction can completely swap the process regime from etching to deposition. [14] Both of these mechanisms can be understood with the following equations :



At high hydrogen fraction, the hydrogen eliminates the atomic chlorine within the plasma. [14] A smaller chlorine radical flux reduces the chemical etching of the process, which explains the reduction in both the sidewall erosion and the average etch rate (fig. 6.11). Such mechanism was previously observed on InP/InGaAs and InP/InGaAlAs heterostructure plasma etching. [51] The ratio of the sidewall erosion over the etched depth is reduced with increasing hydrogen flow, which leads to an etching process that is, overall, more anisotropic.

The inhibiting layer thickness and morphology are significantly altered by increasing the hydrogen fraction. The inhibiting layer thickness is first reduced (33% H_2), to finally disappear from the (In)GaAs sidewalls at 67%. In the latter conditions, it is now spatially localised on the InGaP sidewalls and its thickness does not exceed 200nm (not shown here). This thickness reduction can be explained by the fact that the precursor flow has been reduced threefold. This is consistent with a previous article that showed that the deposition rate in SiCl_4/H_2 PECVD is first increased with hydrogen flow but then falls off after surpassing a critical hydrogen flow. [60] This is further confirmed by another study that has shown that the deposition rate is linearly related to the product of H and SiCl_x in the gas phase and that there is an optimal H_2/SiCl_4 ratio, for which, the deposition rate is maximized. [14] The hydrogen addition changes severely the deposition mechanism since the hydrogen atoms can induce the free-bond silicon species, which are involved in the growth process. [14] In this present study, the optimal deposition rate may have been surpassed, which can explain the inhibiting layer thickness reduction. Furthermore, the SiO_2 hard mask etching can not explain the changes in the inhibiting layer thickness. Indeed, the SiO_2 hard mask etch rate, and its associated oxygen atomic flow remains about the same with H_2 addition at 200°C ($(76 \pm 4) \frac{\text{nm}}{\text{min}}$, fig. 6.7).

Impact of hydrogen addition at 20°C

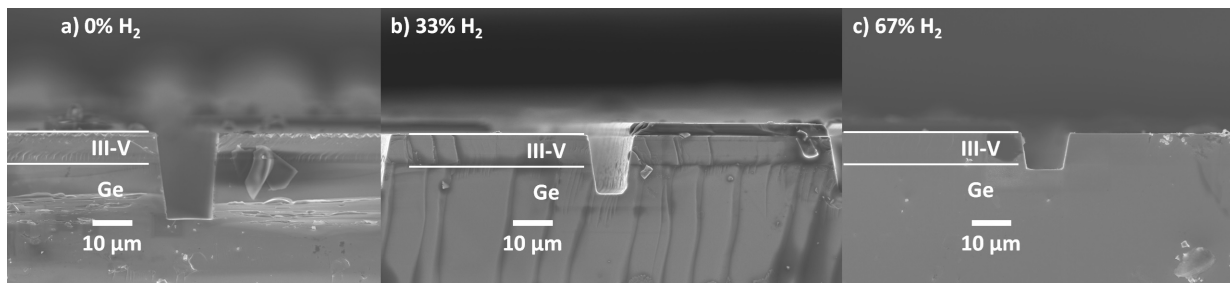


Figure 6.12 Cross-section SEM images of the patterns etched at 20°C with SiCl_4 and a) 0%, b) 33% and c) 67% H_2 fraction of the total gas flow.

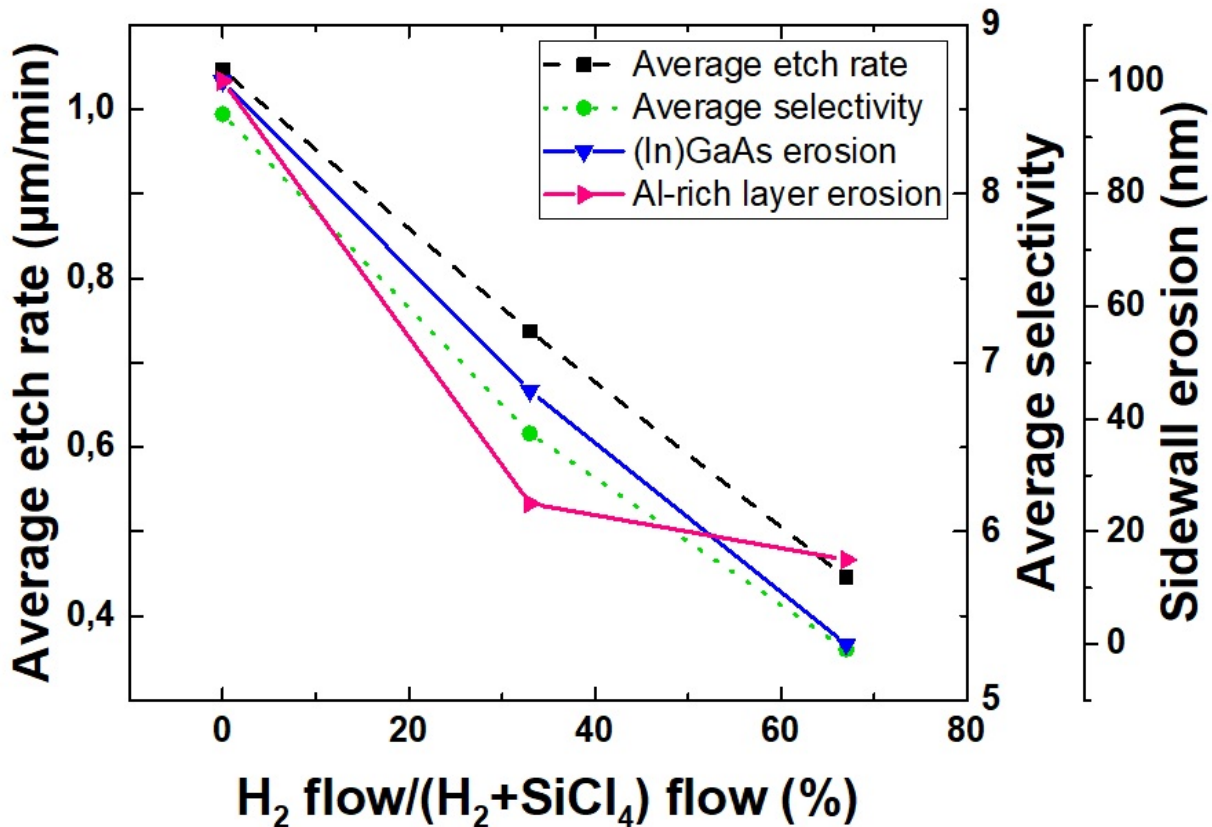


Figure 6.13 Average etch rate, selectivity and sidewall erosion of the main materials obtained at 20°C with a SiCl₄/H₂ plasma as a function of the percentage of the hydrogen flow to the total flow.

Hydrogen has also been added to the gas flow of the processes performed at 20°C. Figure 6.12 presents cross-section SEM images of the etched patterns and the sidewalls are all steep, which confirms that a temperature of 20°C limits the chemical etching. Figure 6.13 presents the average etch rate, the average selectivity and the sidewall erosion of the (In)GaAs and the Al-rich layers layers for a SiCl₄/H₂ plasma at 20°C with different hydrogen fractions to the total gas flow. By adding hydrogen, the average vertical etch rate is decreased by 57% to reach $\sim 450 \frac{nm}{min}$ and it can be explained by the same mechanism presented above : the hydrogen scavenges the atomic chlorine and it limits the chemical etching. Furthermore, since all experiments are performed at a fixed pressure, adding hydrogen implies that the SiCl₄ flow must be reduced. This will reduce the partial pressure associated to Cl-based species and therefore, the heterostructure etch rate as well. This characteristic provides a second explanation on the origin of the reduced etch rate. This etch rate reduction is less significant at 20°C than 200°C (75%) since chemical etching is

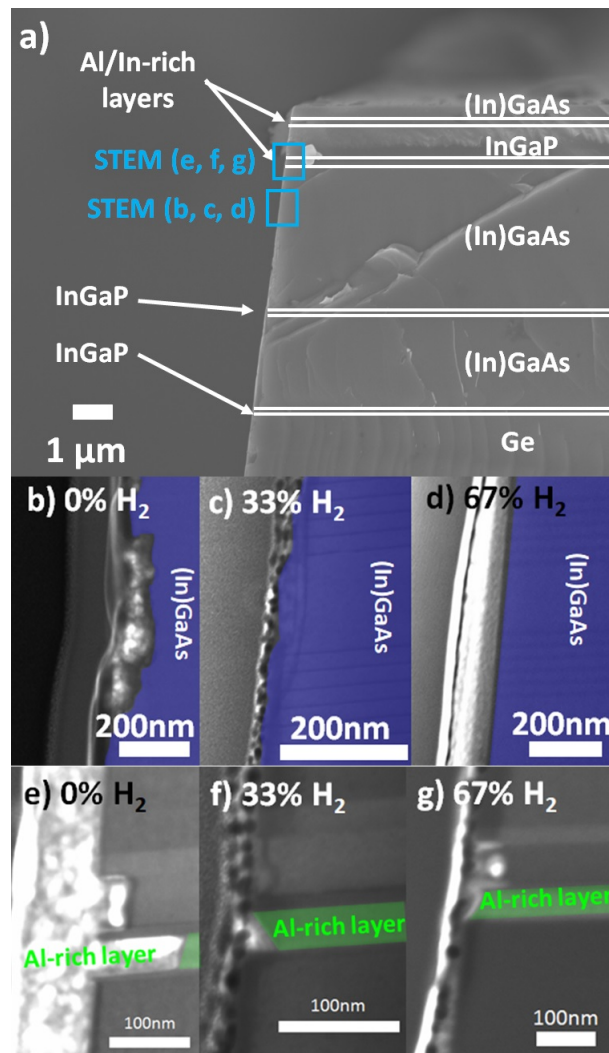


Figure 6.14 Cross-section STEM images performed on the etched sidewall. Fig 6.14 a) is a SEM image presenting the areas analyzed by STEM. The STEM images were performed in the vicinity of the (In)GaAs middle cell of the patterns etched at 20°C with SiCl_4 and b) 0% c) 33% and d) 67% H_2 fraction of the total gas flow as well as in the vicinity of the Al/In-rich layers of the patterns etched at 20°C with SiCl_4 and e) 0%, f) 33% and g) 67% H_2 fraction of the total gas flow.

less dominant without thermal activation. Interestingly, the etch rates at 200°C and 20°C are identical when hydrogen consists in 67% of the total gas flow. It demonstrates that the thermal activation no longer drives the average etch rate at a high hydrogen gas flow. Hydrogen addition at 20°C reduces the SiO_2 hard mask etch rate (from $125 \frac{\text{nm}}{\text{min}}$ at 0% H_2 to $85 \frac{\text{nm}}{\text{min}}$ at H_2 , fig. 6.7). However, the III-V/Ge over SiO_2 selectivity is mainly driven by the heterostructure etch rate reduction since it drops from 8.5 to 5.3 by adding hydrogen to the plasma mixture (fig 6.11). As presented in fig. 6.14, only the (In)GaAs and several

Al-rich layers were slightly eroded, whereas both the InGaP and the Ge do not present sidewall erosion at 20°C. The erosion is reduced to 0 and 15nm for the (In)GaAs and the Al-rich layers respectively by increasing the hydrogen flow up to 67% (fig. 6.13) and it is yet another outcome of chlorine scavenging with hydrogen.

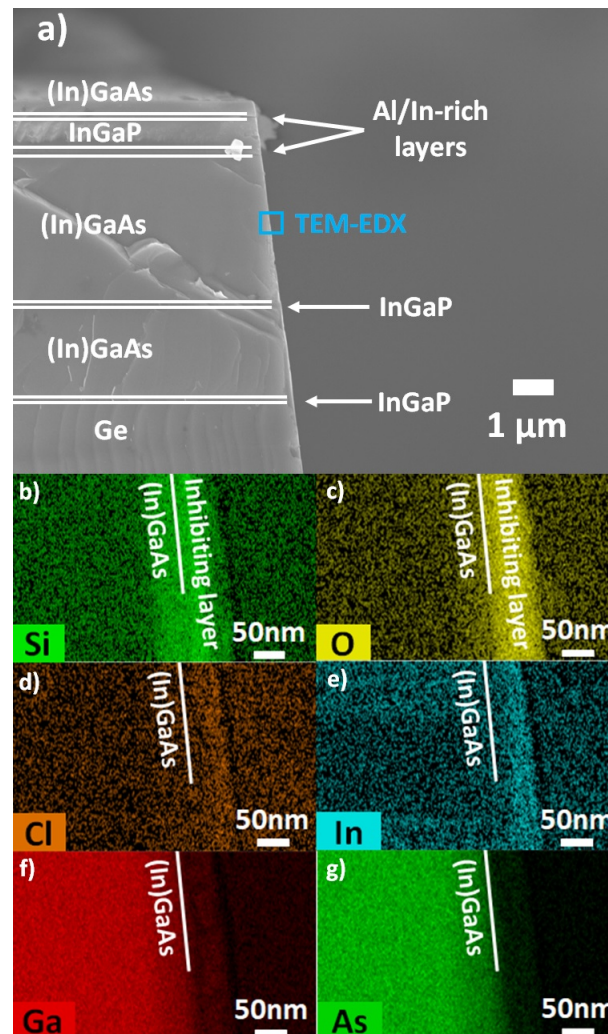


Figure 6.15 TEM-EDX cartography of the sidewall and its inhibiting layer in the vicinity of an (In)GaAs layer etched with a SiCl_4 and H_2 (67% of the total gas flow) plasma at 20°C. The SEM image on fig 6.15 a) presents the area analyzed by TEM-EDX whereas fig 6.15 b), c), d), e) f) and g) present the EDX intensities associated to Si, O, Cl, In, Ga and As respectively.

Figure 6.15 presents a TEM-EDX cartography of the (In)GaAs sidewall and its inhibiting layer after an etching process performed at 20°C and with 67% H_2 . As the hydrogen fraction is increased, the inhibiting layer is still conformal and protects all the layers but it becomes less porous, as shown in fig. 6.8 c). This characteristic occurs because the reduced chemical etching creates less competition with the deposition. The hydrogen addition also creates a

denser layer by scavenging some of the chlorine directly from the inhibiting layer [31, 45] with the following reaction :



This inhibiting layer has a 50nm thickness, which is thinner than its 200°C counterpart ($\sim 200\text{nm}$). However, it is impossible to comment on the SiCl_x deposition rate based solely on these thicknesses since the porosity is highly affected and it creates a significant margin of error ($>50\%$) in this assessment. As for its atomic composition, this layer consists of mostly silicon and oxygen by the same mechanism explained beforehand. However, both indium and chlorine can also be observed in this layer, which was not observed under any other conditions. Their addition indicates the formation of InCl_x clusters coming from the In-based semiconductor etching with the chlorine-based plasma. The sputtering of the bottom of the etched features, combined with the low InCl_x volatility at 20°C, explains their addition to the inhibiting layer.

III-V/Ge sidewall composition

The atomic composition of the sidewall was further investigated by time-of-flight secondary ion mass spectrometry (ToF-SIMS). Before the measurement, the inhibiting layer was stripped with diluted HF. This way, it is possible to study the elements that may have been incorporated into the III-V/Ge sidewall during the plasma process. Figure 6.16 presents the average chlorine ion intensity taken from the sidewalls as a function of the depth into the etched III-V/Ge sidewall for all three processes performed at 20°C. The samples etched at both 140°C and 200°C were not studied as the sidewall erosion is not suitable for the final application. For a pure SiCl_4 plasma, a high amount of chlorine is incorporated into the III-V/Ge sidewall. As expected, the chlorine concentration decreases with the depth into the etched sidewall. Chlorine concentration decreases with hydrogen addition and it is mainly located within the first 1nm. At 67%, it seems that chlorine penetration depth is more spread. The reduced chlorine concentration can be explained by the chlorine atom scavenging by the hydrogen. Furthermore, since adding hydrogen requires reducing the SiCl_4 flow in order to keep both a fixed pressure and a fixed total gas flow, there will be less Cl-based species available in the plasma. Both of these characteristics reduce the amount of atomic chlorine atoms in the plasma that are available to be incorporated into the sidewall. It was previously shown that chlorine diffusion in III-V materials may create Cl-related defects. [77] Therefore, this mechanism could also reduce the Cl-related defect density.

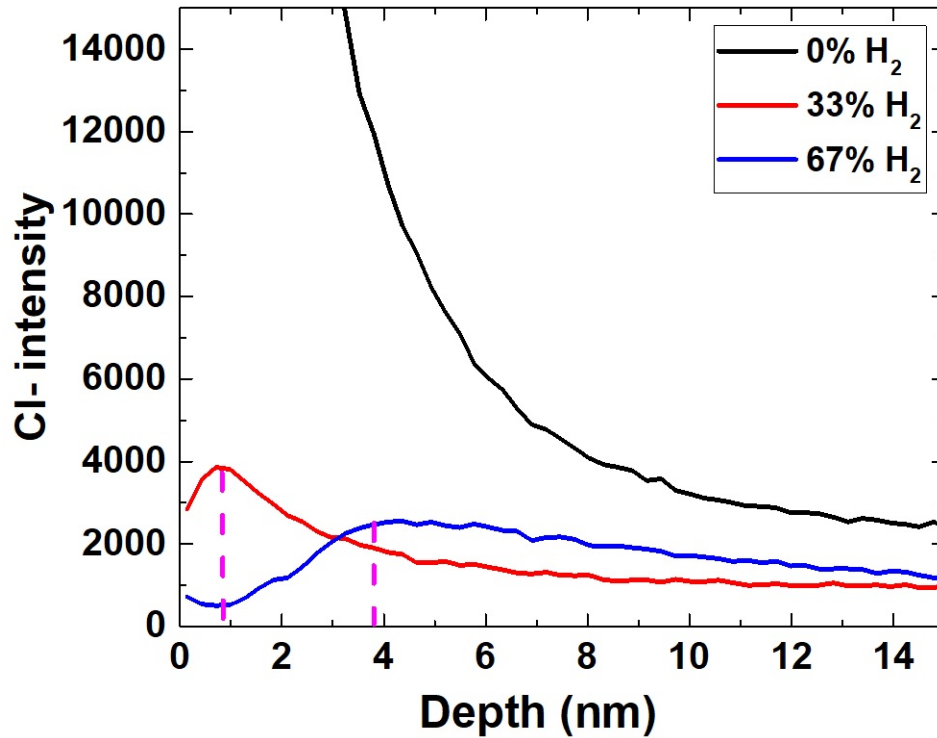


Figure 6.16 ToF-SIMS measurement of the average chlorine ion intensity taken from the sidewalls measured as a function of the depth into the etched III-V/Ge sidewall for different hydrogen fraction of the total gas flow. The measurement was performed after the inhibiting layer removal.

Figure 6.17 presents the average hydrogen ion intensity taken from the sidewalls as a function of the depth into the etched III-V/Ge sidewall for all three processes performed at 20°C. For a pure SiCl₄ plasma, a low amount of hydrogen is incorporated in the III-V/Ge sidewall. Since no hydrogen was intentionally added for this process, this low amount can be attributed to residual hydrogen within the ToF-SIMS chamber. A larger amount is incorporated with the plasma etching process with 33% H₂. The hydrogen concentration within the III-V/Ge sidewall is even larger when the hydrogen fraction is raised from 33% to 67%. In both the later cases, the maximum concentration is located 2nm beneath the sidewall surface.

Sidewall plasma damage

To further study these properties, cathodoluminescence measurements were performed on the III-V semiconductor plasma-etched sidewalls after the inhibiting layer removal. Figure 6.18 presents the cathodoluminescence intensity of the InGaP top cell as a function of the photon energy for the pure SiCl₄ process (0%), the process with 67% H₂ performed at 20°C and a cleaved sidewall used as a reference. The maximum peak intensity is reached

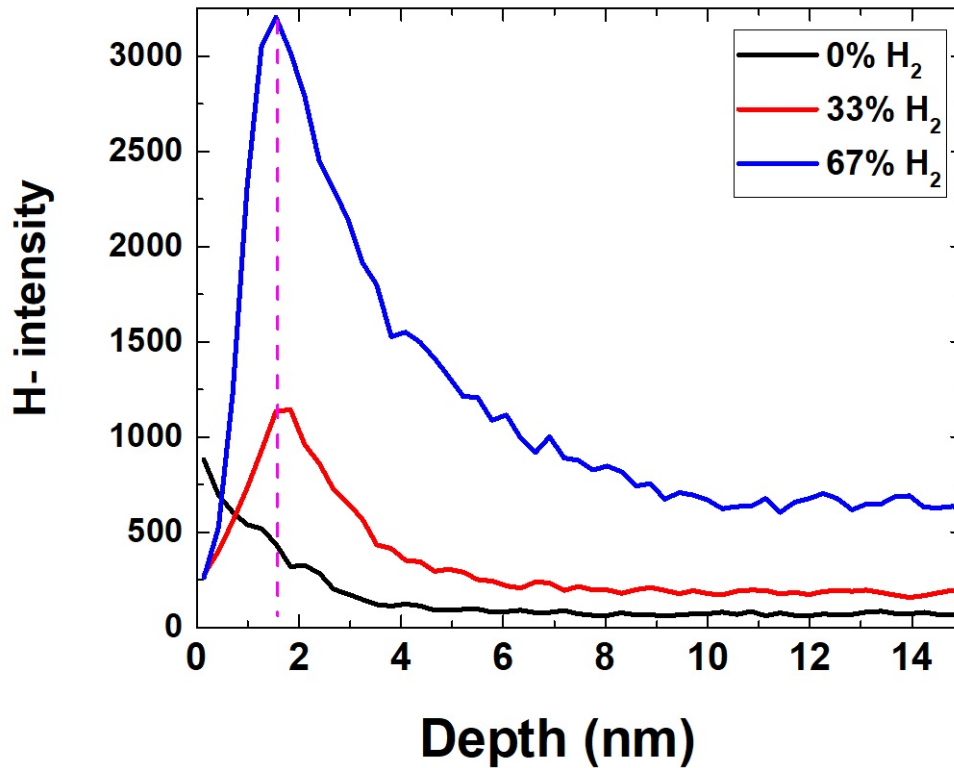


Figure 6.17 ToF-SIMS measurement of the average hydrogen ion intensity taken from the sidewalls measured as a function of the depth into the etched III-V/Ge sidewall for different hydrogen fraction of the total gas flow. The measurement was performed after the inhibiting layer removal.

at $\sim 1.84\text{eV}$ which is consistent with the InGaP band gap energy. It is possible to notice that the intensity is at least twice as large with any plasma process instead of the cleaved sample. This is a first indication that the plasma process does not damage much the heterostructure in the vicinity of the InGaP top cell. However, the cathodoluminescence intensity is increased by 700% when a high hydrogen fraction is added when compared to the cleaved sidewall. Such behaviour can be explained by a reduction of the non-radiative defect on the InGaP sidewall. This characteristic is in agreement with the ToF-SIMS results. The high hydrogen fraction within the plasma helps scavenging the chlorine which reduces the Cl-induced non-radiative defects. Furthermore, the hydrogen incorporation into the sidewalls (fig. 6.17) can passivate impurities or vacancy-related recombination centers. Hydrogen can passivate impurities in semiconductors as previously shown on Si. [15] and GaAs [65] In addition, it has been observed that, after GaN plasma etching, a hydrogen plasma passivates the nitrogen vacancies, which also leads to a luminescence increase.[17] The authors also observed that a high hydrogen-radical-to-ion flux ratio is preferable to maximize the passivating properties on GaN. In the case of our study, since the sidewalls

are investigated, the geometry naturally promotes a high neutral-to-ion flux ratio in this vicinity. Despite the fact that InGaP and (In)GaAs were studied in this work, it is possible that a similar passivation process occurred. This property provides a second explanation on the 700% luminescence increase shown in fig. 6.18. Both the previous publications and the results of this study suggest a specific passivation mechanism. The hydrogen radicals passivate the impurities or vacancy-related recombination centers, whereas the geometry enables an ion flux at grazing angle on the sidewalls, which limits the dissociation of the newly-formed bonds with hydrogen.

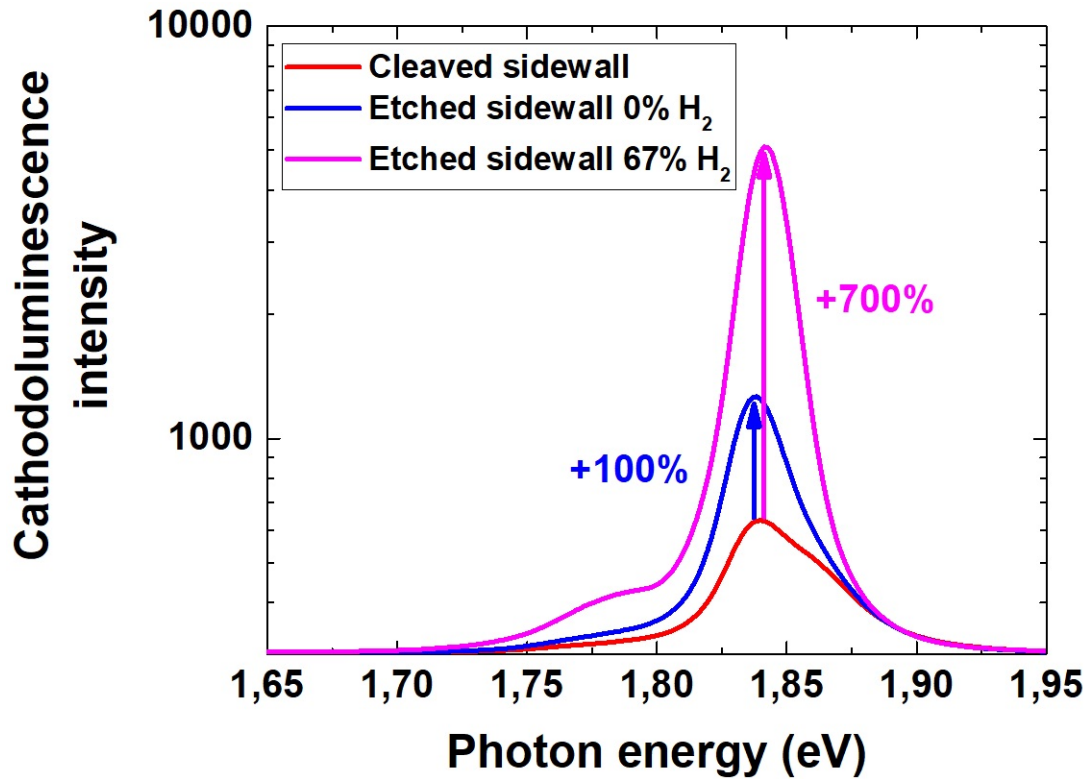


Figure 6.18 Cathodoluminescence intensity of the InGaP top cell as a function of the photon energy. The measurement was performed after the inhibiting layer removal.

Figure 6.19 presents the cathodoluminescence intensity of the (In)GaAs middle cell as a function of the photon energy for the pure SiCl₄ process (0%), the process with 67% H₂ performed at 20°C and a cleaved sidewall used as a reference. The maximum peak intensity is reached at ~1.4eV which is consistent with the (In)GaAs band gap energy. The peak intensity variation associated to the (In)GaAs middle cell does not vary more than 30% between all three samples. Therefore, the luminescence peak does not change much whether the sample was cleaved, plasma etched or even when hydrogen was added. In the vicinity of the (In)GaAs layers, no benefits from the hydrogen addition could be

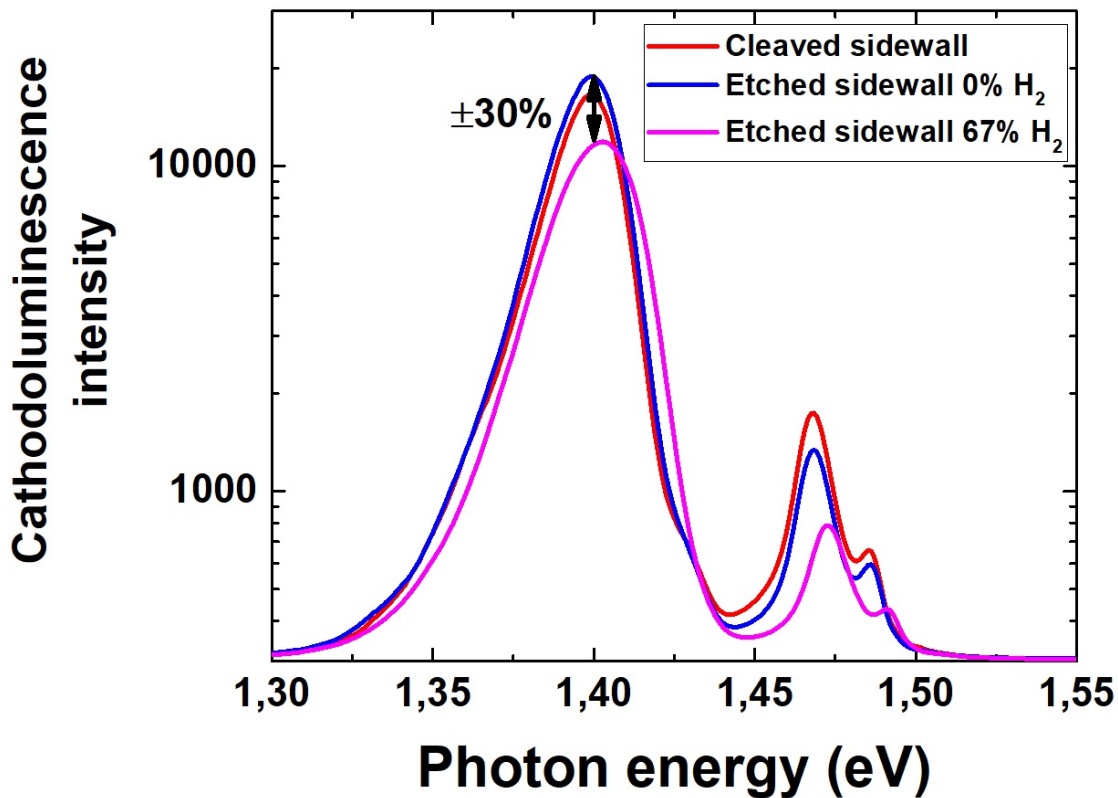


Figure 6.19 Cathodoluminescence intensity of the (In)GaAs middle cell as a function of the photon energy. The measurement was performed after the inhibiting layer removal.

observed. This result is not consistent with a previous publication indicating that hydrogen plasmas have passivating properties by removing an arsenic excess and its associated native oxide (As_2O_3). [50] A similar mechanism was also reported for GaAs passivation with silicon nitride by PECVD. [105] In the case of this study, the etched sidewall does not have a native oxide since it was still considered bulk before the process. Therefore, the hydrogen had no native oxide to react with. Hydrogen could still remove an arsenic excess on the etched sidewall. [50] However, the cathodoluminescence results indicate that this passivation mechanism was poorly efficient (fig. 6.19). An explanation for this could be that the As-excess was not completely removed during the plasma etching process. This explanation is consistent with the etching sequence of the heterostructure (fig. 6.2). The InGaP top cell is the first subcell to be etched and it has the slowest etch rate. During this part of the process, the (In)GaAs sidewalls can not be passivated since this layer is not etched yet. The (In)GaAs middle cell is the second subcell to be etched, during which, the top cell sidewalls are still exposed to the plasma and its passivating properties. This means that the InGaP sidewalls are exposed to the plasma for a greater period of time than the (In)GaAs middle cell. Consequently, the InGaP top cell received a complete

passivation resulting in a 700% luminescence increase (fig. 6.18), whereas the middle cell had an incomplete passivation because a large fraction of the process was required to etch the top cell and it leads to no significant changes in cathodoluminescence (fig. 6.19).

Secondary peaks between 1.45eV and 1.5eV can also be observed in fig. 6.19. They may come from the interactions of different III-V materials both above and below the (In)GaAs layers. Because of the intricacy of the heterostructure studied, no specific identification or explanation for those secondary peaks can be provided in the scope of this study. A separate study on isotype substrates will be required to rigorously identify these secondary peaks and the associated etching mechanisms.

6.5.2 Solar cell performance characterization

Figure 6.20 presents the one-sun AM1.5D open-circuit voltage of multijunction solar cells with vias with different via pitches ($60\mu\text{m}$, $80\mu\text{m}$ and $100\mu\text{m}$) compared to multijunction solar cells without via-holes (Ref). Both the vias and the isolating trenches were etched with either a pure SiCl_4 plasma (0%) or with a high hydrogen fraction (67%). A first measurement was performed right after the fabrication cycle (T_0) and the via-hole etching process induces a relative V_{oc} loss between 2% and 3%. These values are in agreement with previous studies. [27, 31] However, a slightly smaller loss ($\sim 2\%$) is obtained when a high hydrogen flow (67%) is used instead of a pure SiCl_4 plasma ($\sim 3\%$). These measurements are below the precision of the measurement setup. In order to confirm that the hydrogen addition has also a positive effect on the open-circuit voltage, a good level of reproductibility was obtained. At least three solar cells for each pitch and hydrogen fraction combination, for a total of 24 solar cells, were fabricated and measured. All the solar cells of each subset present the same V_{oc} within 0.1% and 0.8%. These values are all below the V_{oc} changes associated to hydrogen addition and for all the via pitches studied. Therefore, the smaller V_{oc} loss associated to hydrogen addition is real and not simply a statistical artifact.

Furthermore, it is possible to notice that, for both the cells with vias and the reference cells, when a high hydrogen flow is used, a higher open-circuit voltage is obtained. The passivating properties of this process is also observable on the standard reference cells since the mesa etching step used to electrically isolate one cell to another is also performed by the same plasma etching process. This result is of interest even beyond the fabrication of the through cell via contact architecture. It provides an appealing pathway to increase the conversion efficiency of III-V based solar cells with standard contacts since this step

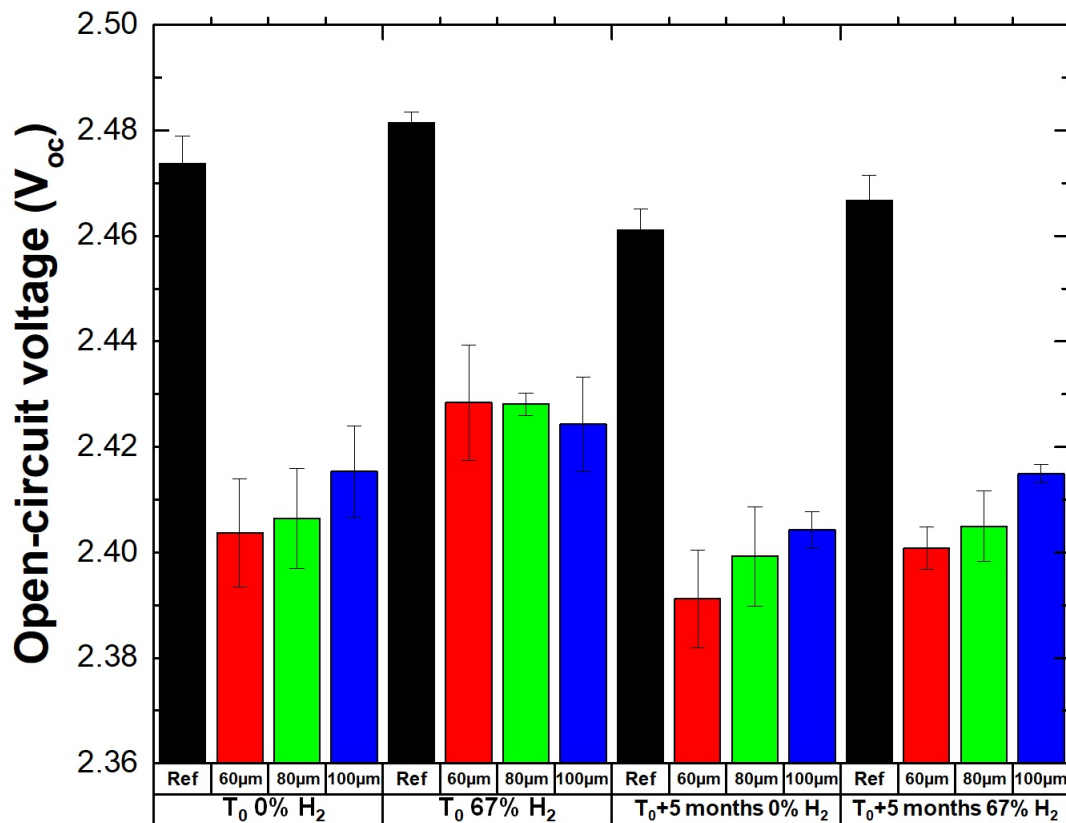


Figure 6.20 Open-circuit voltage (V_{oc}) of the multijunction solar cells etched with pure SiCl_4 plasma (0%) and with a high hydrogen fraction (67%) as a function of the via pitch. Those V_{oc} are compared to multijunction solar cells without via-holes (Reference). The measurements were performed right after the fabrication cycle (T_0) and after 5 months ($T_0 + 5$ months).

is usually performed by wet chemical etching on state-of-the-art multijunction solar cells. [35, 47]

The enhanced open-circuit voltage with hydrogen can be explained by the quality of the etched sidewalls. A reduction of the non-radiative defect density reduces the recombination at the edge of the device and it results in a higher open-circuit voltage. This result provides a solid confirmation for the mechanism presented by the ToF-SIMS and cathodoluminescence measurements in the previous sections. Indeed, it was previously observed that hydrogen passivate defect-related recombination centers on solar cells resulting in a higher conversion efficiency. [119, 131] A slight V_{oc} increase can be observed as the pitch

is increased from $60\mu\text{m}$ to $100\mu\text{m}$ on the cells with vias etched with a pure SiCl_4 plasma. This is related to the reduction of the perimeter-to-area-ratio with increasing via pitch. As the perimeter-to-area of the device decreases, the total sidewall recombination is less dominant and the solar cell presents a higher V_{oc} . However, this behaviour is not noticeable on the cells with via-holes etched with a high hydrogen fraction. The V_{oc} does not seem to change much by increasing the via pitch and this may also be explained by an efficient sidewall passivation. With the defect passivation, the complete device is less sensitive to perimeter-to-area effect, hence the steady V_{oc} over all the studied via pitches.

One of the challenges with passivation is to ensure that it has a good stability over time. Therefore, these characterizations were also performed five months after the initial measurement in order to assess the stability of the hydrogen passivation. The results are also presented in fig. 6.20 (T_0+5 months). For all the samples studied, the influence of the hydrogen addition to the plasma mixture is still noticeable after five months. Indeed, all the solar cells etched with a high hydrogen fraction plasma still exhibit a higher open-circuit voltage when compared to their solar cell counterpart etched with the pure SiCl_4 process. The impact of via-hole etching remains the same after five months as the relative V_{oc} loss is still between 2% and 3%. Furthermore, the relative loss associated to via-hole etching is still lower when hydrogen is added to the plasma mixture (2.1-2.7% depending on the via pitch) compared to the pure SiCl_4 plasma (2.3-2.9% depending on the via pitch). Since solely the hydrogen addition to the plasma mixture can explain this behaviour, this result indicates that the hydrogen plasma passivation persists over time for at least 5 months. The long-lasting stability of hydrogen-based passivation was also previously observed in another study. [50] For through cell via contact multijunction solar cells, the via sidewalls will be covered by a dielectric barrier that is expected to further increase the stability of the semiconductor sidewalls.

6.5.3 Etching process completion

The SiCl_4/H_2 process detailed above is only one step (fig. 6.3 b) of the full etching process (fig. 6.3). The SiCl_4/H_2 plasma is solely used to etch the active layers of the III-V/Ge heterostructure without sidewall erosion and with limited plasma damage. To reach those goals, this step was performed with the 67% H_2 process performed at a cathode temperature of 20°C . However, additional steps are required to obtain deep and anisotropic vias through the III-V/Ge heterostructures as shown in fig. 6.3. To protect the sidewalls from further damage, a silicon oxide liner is deposited by PECVD (step c in fig. 6.3). Then, a CF_4 -based plasma process is used to etch the liner at the bottom of the patterns (step d

in fig. 6.3) by using the same SiO_2 hard mask. Figure 6.21 a) presents cross-section SEM images after both the liner deposition and the anisotropic liner etching. Figure 6.21 b), c) and d) present close ups of fig. 6.21 a) on the sidewall. It is possible to observe that a continuous liner covers all the III-V/Ge sidewall. This demonstrates that the PECVD process is sufficiently conformal to enable deposition on the active layer sidewall, which provides protection against further damage. Moreover, the CF_4 plasma process is sufficiently anisotropic to etch the liner at the bottom of the patterns while keeping the sidewall undamaged.

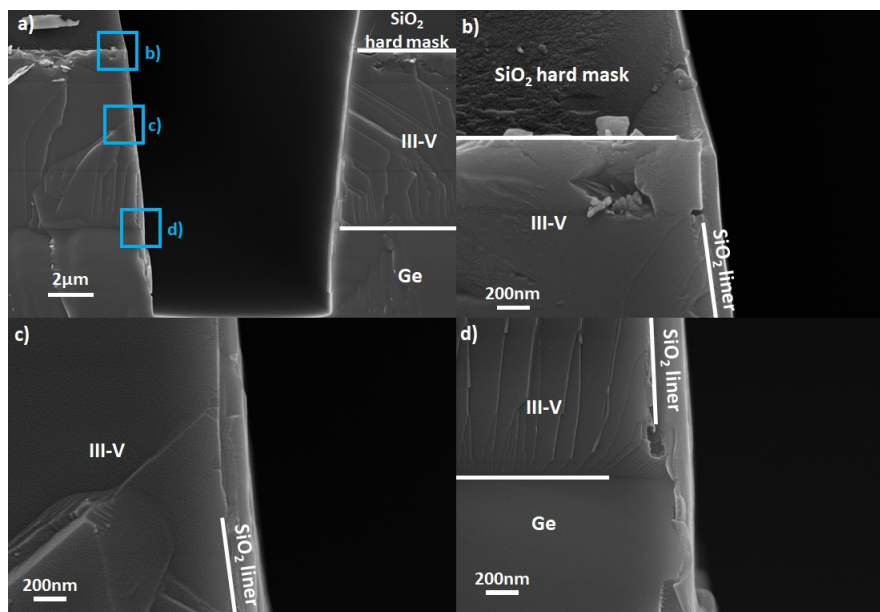


Figure 6.21 Cross-section SEM images of the etched patterns after liner deposition and liner etching (step d of fig. 3).

The last step is a time-multiplexed plasma process to etch the Ge substrate. It consists of a SF_6/O_2 isotropic etching step multiplexed with a C_4F_8 passivation step in order to obtain anisotropic etching. Figure 6.22 presents cross-section SEM images of the etched patterns after the Ge etching process (step e in fig. 6.3) In figure 6.22 a), it is possible to notice that a depth of $50\mu\text{m}$ can be obtained with an aspect ratio of 5, but aspect ratios larger than 10 are expected to be reachable with a longer process time. Furthermore, fig 6.22 b) presents a close up view of fig 6.22 a) in the vicinity of the III-V sidewall. After this last step, the liner still protects the sidewall of the active region from plasma damage. In summary, these last steps enable deep and high aspect ratio etching through the III-V/Ge heterostructure while protecting the active region from further damage.

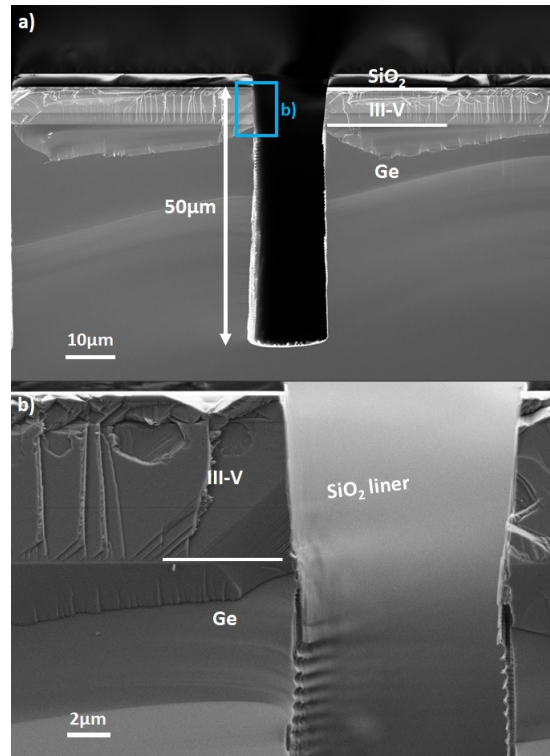


Figure 6.22 Cross-section SEM images of the etched patterns after the time-multiplexed Ge etching (step e of fig. 3).

6.6 Conclusion

We propose a complete plasma etching process to etch high aspect ratio patterns in III-V/Ge triple junction solar cell heterostructure with low damage for the fabrication of multijunction solar cells. By investigating the influence of H₂ flow and cathode temperature, we demonstrated that the lateral erosion is strongly reduced at low temperature and high H₂ flow. Chlorine radicals scavenging, lower volatility of InCl_x etch by-products and denser inhibiting layer deposition at the pattern sidewall enable a minimal sidewall erosion and steep profiles. The high hydrogen flow reduces the non-radiative defects on the III-V heterostructure sidewall during the etching process whether it is by integrating III-V materials beyond the inhibiting layer to passivate the residual defects or by scavenging the chlorine atoms, thus preventing the creation of a chlorine-based defect. Consequently, it leads to a higher luminescence in the InGaP top cell. However, no changes were observed in the (In)GaAs middle cell. Nevertheless, the plasma properties were also investigated on triple junction solar cells with via holes. The addition of hydrogen enabled an open-circuit voltage increase (~1%) on all the devices compared to their pure SiCl₄ counterpart. The hydrogen passivation seems to also persist over time since the voltage increase was still noticeable after 5 months, which makes it a promising process for complete device

fabrication. A SiO_2 liner and a time-multiplexed Ge etching process are also presented in order to etched high aspect ratio patterns while protecting the active region sidewalls. In summary, the best plasma conditions enabled to etch patterns anisotropically through a complex III-V/Ge heterostructure with minimal damage conditions that persist over time. Therefore, this plasma etching process is promising for the fabrication of a through cell via contact architecture on multijunction solar cell but also for conventional triple junction solar cells isolated by plasma etching or for other III-V based photonic applications.

6.7 Acknowledgments

LN2 is a joint International Research Laboratory (IRL 3463) funded and co-operated by Université de Sherbrooke (Canada) and CNRS (France) as well as INSA Lyon, ECL, UCBL, Université Grenoble Alpes (UGA) as well as the French national nanofabrication network RENATECH. The TOF-SIMS and cathodoluminescence measurements were supported by the French "Recherches Technologiques de Base" program and were performed on the Nano Characterization Platform (PFNC) of the CEA Grenoble. The support from NSERC, Prompt and STACE through the MARS-CPV project is acknowledged. M. de Lafontaine acknowledges FRQNT and Grenoble INP for financial support. The authors would like to thank T. Chevolleau, T. Charvolin, S. Litaudon and D. Drouin for fruitful discussions.

6.8 Conclusion du chapitre

En conclusion, ce chapitre présentait une optimisation avancée du procédé de gravure plasma des vias sur une hétérostructure III-V/Ge. Ce dernier présente toutes les caractéristiques requises : rapport d'aspect >5 , faible érosion latérale ($<20\text{nm}$), passivation des flancs et faible chute du V_{oc} associée à la gravure des vias ($<1\%$).

CHAPITRE 7

VALIDATION DU PROCÉDÉ D'ISOLATION ÉLECTRIQUE DES VIAS

7.1 Avant-propos

Après la gravure des vias, ces derniers doivent être isolés par une couche diélectrique. Il faut que cette couche soit uniforme sur les flancs des vias et suffisamment épaisse pour éviter un courant de fuite. Deux techniques de dépôts pour l'isolation électrique des flancs des vias sont investigués dans ce projet : le dépôt chimique en phase vapeur assisté par plasma (*Plasma-enhanced chemical vapor deposition* PECVD) et le dépôt par couche atomique assisté par plasma (*Plasma-enhanced atomic layer deposition* PEALD). Dans les deux cas, une optimisation est requise afin d'obtenir une couche continue, étanche et uniforme sur tous les flancs des vias. Ces caractéristiques sont essentielles pour éviter de court-circuiter la cellule comme discuté précédemment (section 2.5). Les résultats de ce chapitre sont présentés sous la forme d'un *proceeding* publié dans le cadre de la conférence CPV-14.

Via sidewall insulation for through cell via contacts

Auteurs

- Mathieu de Lafontaine, étudiant au doctorat, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke,
- Abdelatif Jaouad, Professeur associé, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke
- Maxime Darnon, Chargé de recherche au Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke
- Maïté Volatier, Professionnelle de recherche, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke
- Richard Arès, Professeur, Laboratoire Nanotechnologies & Nanosystèmes, département de génie mécanique, faculté de génie, Université de Sherbrooke
- Simon Fafard, Professeur, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke

- Vincent Aimez, Professeur, Laboratoire Nanotechnologies & Nanosystèmes, département de génie électrique, faculté de génie, Université de Sherbrooke

Affiliation

Laboratoire Nanotechnologies Nanosystèmes (LN2) – CNRS UMI-3463, Institut Interdisciplinaire d'Innovation Technologique (3IT), Université de Sherbrooke, 3000 Boulevard Université, Sherbrooke, J1K 0A5, Québec, Canada

Date de soumission

5 juillet 2017

État de l'acceptation

Proceeding publié

Revue dans laquelle l'article a été soumis

American Institute of Physics Conference Proceedings

Contribution à la thèse

Ce *proceeding* apporte une contribution capitale à la thèse et elle est nécessaire pour atteindre les objectifs du projet. En effet, l'importante augmentation en efficacité prévue par l'architecture TCVC repose entièrement sur la possibilité de transférer le contact face avant vers la face arrière grâce à des vias qui ne créent pas de courts-circuits. Or, la métallisation des vias est située à quelques dizaines de nanomètres des jonctions semiconductrices. Seule la couche diélectrique servant d'isolation permet de prévenir la présence de court-circuits. Un seul défaut dans cette isolation est suffisant pour compromettre le dispositif. Ce défi témoigne qu'un protocole pour détecter tous les défauts est nécessaire et qu'une technique de dépôt de couche diélectrique sans défaut est nécessaire. Ce *proceeding* propose donc un protocole simple pour diagnostiquer les défauts pouvant compromettre le dispositif. Celui-ci a permis de déterminer que le dépôt chimique en phase vapeur assisté par plasma (PECVD) peut former des centaines de défauts et, par conséquent, n'est aucunement propice à l'application visée par cette thèse. Toutefois, le dépôt par couche atomique assisté par plasma (PEALD) permet une isolation quasiment parfaite ce qui permettra un transfert du contact face avant à l'arrière sans créer de courts-circuits. Ces résultats répondent parfaitement aux objectifs présentés au chapitre 4. Par conséquent, ceux-ci témoignent que l'ajout de ce *proceeding* à cette thèse est d'une grande pertinence.

Ma contribution à l'article correspond à l'écrasante majorité des étapes requises pour

la réalisation de cette étude. Celles-ci incluent la revue de littérature, la définition des objectifs, l'élaboration de la méthodologie, le développement et l'optimisation des procédés, la fabrication d'échantillons, la caractérisation d'échantillons, l'analyse des résultats et la rédaction de l'article.

Je remercie aussi Abdelatif Jaouad pour les dépôts ALD et pour les judicieuses propositions concernant la méthodologie.

Titre français

Isolation de flancs de vias pour des cellules à contacts en via traversant

Résumé français

Depuis quelques années, l'architecture de contacts à vias traversants est l'objet d'un grand intérêt pour remplacer l'architecture de contacts standards pour des applications en photovoltaïque concentré. Cette stratégie est basée sur le transfert du contact face avant vers la face arrière grâce à des vias isolés et métallisés. Cette architecture pourrait réduire à la fois l'ombrage et les pertes dues la résistance série pour ainsi augmenter l'efficacité. Toutefois, la fabrication d'une architecture augmente significativement les risques de créer des courts-circuits, ce qui réduirait grandement, voire complètement, les performances du dispositif. Par conséquent, la couche diélectrique utilisée pour isoler les vias ne doit pas présenter de défauts. Cette publication propose un protocole pour étudier la qualité de l'isolation électrique. Celui-ci a été utilisé pour comparer deux techniques pouvant effectuer le dépôt de la couche diélectrique : le dépôt chimique en phase vapeur assisté par plasma (PECVD) et le dépôt par couche atomique assisté par plasma (PEALD). Les résultats témoignent que le protocole permet de révéler des défauts qui ne peuvent pas être révélés par microscopie électronique. Par ailleurs, les couches déposées par PECVD présentent plusieurs défauts d'isolation tandis que celles déposées par PEALD ne présentent quasiment aucun défaut.

7.2 Abstract

Over the past few years, through cell via contacts (TCVC) architecture has been the object of a growing interest to replace standard front side and backside contact on concentrated photovoltaic (CPV) cells. The technology is based on transferring the front side contact to the backside using insulated and metallized vias. This architecture could reduce shading and series resistance, thus increasing device efficiency. However, the processes involved in TCVC fabrication increases the risk of creating short-circuit, reducing significantly the efficiency of the solar cell. Therefore, the electrical insulation must be defect free. In this paper, an insulation validation protocol is proposed in order to thoroughly study the insulation quality. This process has been used to compare two insulation deposition techniques candidates : plasma-enhanced chemical vapor deposition (PECVD) and plasma-enhanced atomic layer deposition (PEALD). Results show that the insulation validation protocol presents several strengths such as revealing defects otherwise unobservable even with scanning electron microscopy. PECVD insulation presents several insulation defects whereas PEALD presents almost no defects making it suited for via insulation.

7.3 Introduction

Increasing the solar cell efficiency is one strategy to reduce the cost of electrical energy production from concentrated photovoltaic (CPV) systems. Further reducing shading and series resistance could achieve this objective as proposed by a new multi-junction solar cell contact architecture [3, 106, 107]. Through cell via contacts (TCVC) architecture aim to transfer the front side contact to the backside using electrically insulated and metallized vias. A schematic of the architecture is shown in Fig. 7.1.

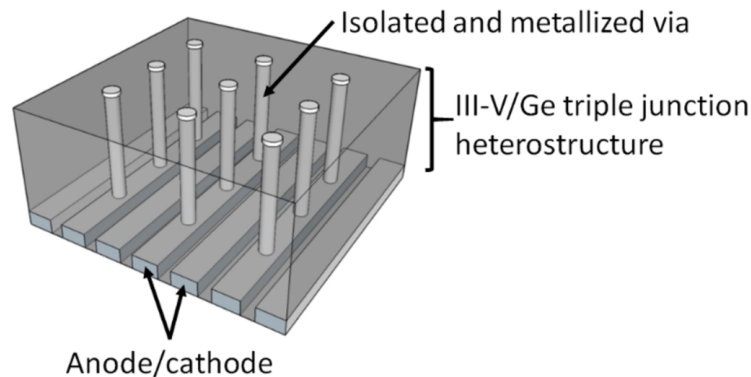


Figure 7.1 Schematic of a through cell via contacts multi-junction solar cell architecture

Simulations [106] have shown that an absolute 3 % efficiency increase could be expected with such architecture compared to standard solar cells. Moreover, busbar suppression could allow a 20 % increase in power per wafer [106]. More recently, a study has shown that via hole etching required for this technology does not cause a severe performance loss [28] thus limiting the loss from the architecture change. Furthermore, prototypes with such architecture have been fabricated on GaInP/AlGaAs dual junction solar cells [94] confirming the technological feasibility of this approach. To the best of our knowledge, no prototypes have been fabricated on III-V/Ge triple junction solar cells. In both cases, transferring the top contact to the backside presents a risk of creating short-circuits. Indeed, such issue has been reported previously [94]. Short-circuits reduce the open-circuit voltage and the fill factor of the solar cell and thus the device efficiency as well. Therefore, the electrical insulation of the via holes is a key process in the fabrication of TCVC multi-junction solar cell and must be thoroughly validated. In this paper a three steps chemical etching protocol is proposed to validate the electrical insulation of the via sidewalls on III-V/Ge heterostructures. Using this process, two possible insulation deposition techniques are assessed in order to evaluate which one is more suitable.

7.4 Methodology

Starting substrates are III-V/Ge triple junction heterostructures. They consist of an InGaP top cell, an (In)GaAs middle cell and a Ge bottom cell. The first step consists of etching 10 μm diameter vias on the front side using a Cl_2/BCl_3 plasma. Via holes etched are deep enough to cross all three junctions as shown in Fig. 7.2. An electrical insulation layer is then deposited. Two different techniques have been investigated and compared. The first one is plasma-enhanced chemical vapor deposition (PECVD) being a low-cost process with imperfect sidewalls conformity. In order to obtain a thickness of silicon dioxide (SiO_2) superior to 200 nm on the sidewalls as shown on Fig. 7.2, a 750 nm thick film was deposited. The second deposition technique investigated is plasma-enhanced atomic layer deposition (PEALD) which is known for its conformity. Therefore, only 86 nm of SiO_2 have been deposited with this technique.

Then, both types of insulation have been studied using a three steps chemical etching protocol in order to validate the quality of the insulation. Any defect in the insulation material would result in electrical leakage after via metallization. The first step consists of a 5 min HCl immersion. The top cell in InGaP is etched by the solution but the SiO_2 insulation and the (In)GaAs are not. Therefore, any defects or leaks in the insulation layer in the vicinity of the top cell (TC) will result in the top cell being etched which is

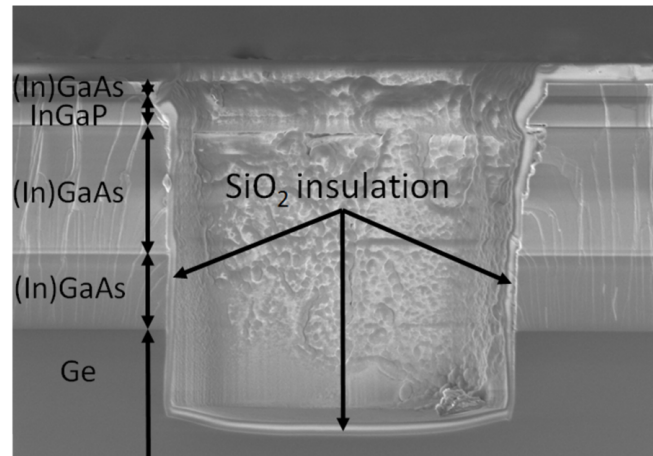


Figure 7.2 Cross-section scanning electron microscope image of a PECVD-insulated via before the via insulation validation

noticeable by a simple optical microscopy inspection or by electronic microscopy. Similarly, the second step consists of a 5 min $\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O}$ (1 :1 :8) immersion to selectively etch the (In)GaAs over the SiO_2 and the InGaP. This will reveal any defects or leaks in the insulation layer in the vicinity of the middle cell (MC) or the buffer layer. The last step consists of a 60 min H_2O_2 immersion to selectively etch the Ge over the SiO_2 and III-V materials. Similarly, this will reveal any defects or leaks in the insulation layer in the vicinity of the bottom cell. Therefore, it could be possible to probe the defects in all junctions separately and independently.

7.5 Results and discussion

7.5.1 PECVD Results

The insulation validation protocol has first been performed on PECVD-insulated samples. After the HCl etching step, the solar cell has been observed by optical microscopy and the result is shown in Fig 7.3a. On some vias, a large concentric circle is observed. This characteristic is explained by under etching of the top cell caused by leaks present in the insulation layer in the vicinity of this sub cell allowing the chemical solution to pass through. However, some vias do not present larger concentric circles. The absence of under etching on those vias confirms that no insulation defects can be observed in the insulation layer in the vicinity of the top cell. After this step, the second etching test ($\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O}$) is performed to probe defects in the insulation layer in the vicinity of the middle cell or the buffer. The result after this second step is presented in Fig. 7.3b. The under etching in the top cell is still observable on some vias but new darker concentric circles have appeared

on other vias. This characteristic shows that the second etching step has revealed defects located in the vicinity of the middle cell or the buffer on some vias that were sealed in the top cell.

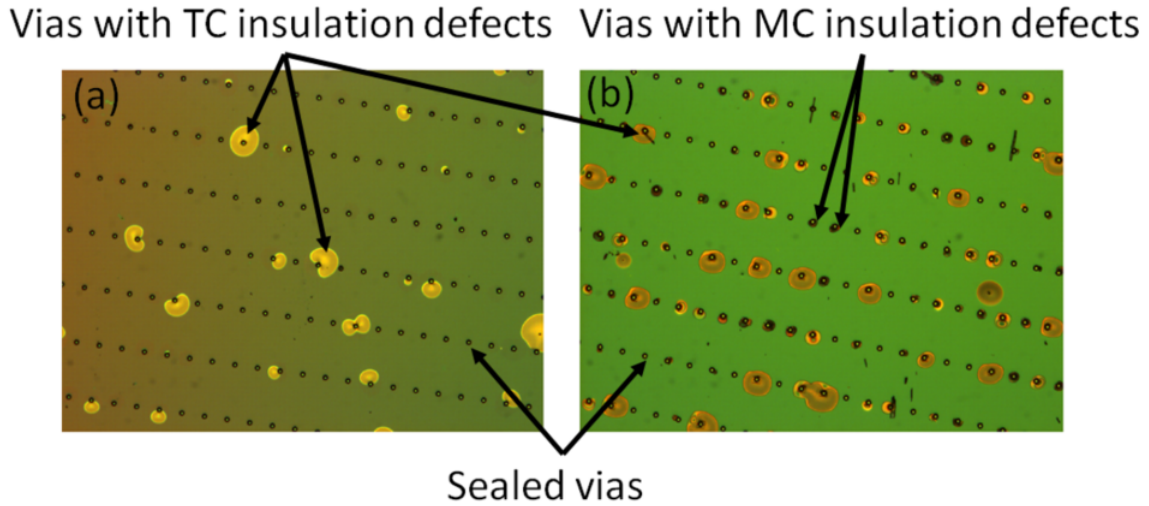


Figure 7.3 Top view optical microscope images revealing both sealed vias and vias with insulation defects after (a) the HCl etching and after (b) both HCl and $\text{NH}_4\text{OH}:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ etching.

After the full insulation validation, PECVD insulated samples have been inspected by optical microscopy for any defects revealed by under etching. A top view optical microscope image is presented in Fig. 7.4. Approximately 40 % of the vias present insulation defects.

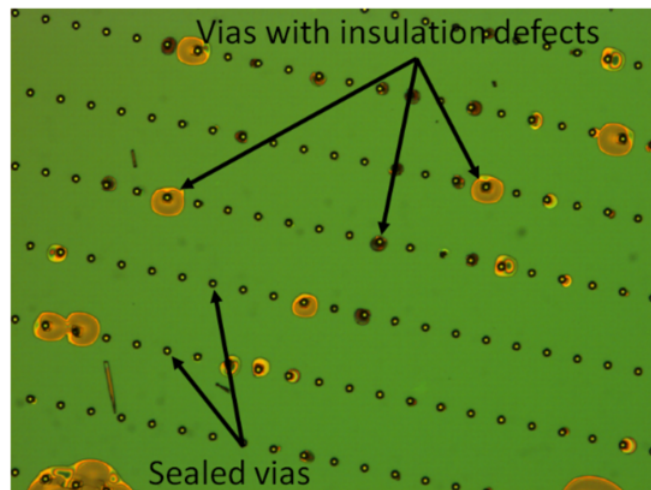


Figure 7.4 Top view optical microscope image revealing both sealed vias and vias with insulation defects after the full insulation validation protocol.

Therefore, it is possible to confirm that PECVD technique may not be suited for via insulation as they may create short-circuits after the via metallization. Further investigation

has been performed by scanning electron microscopy (SEM) after insulation validation as presented in Fig. 7.5.

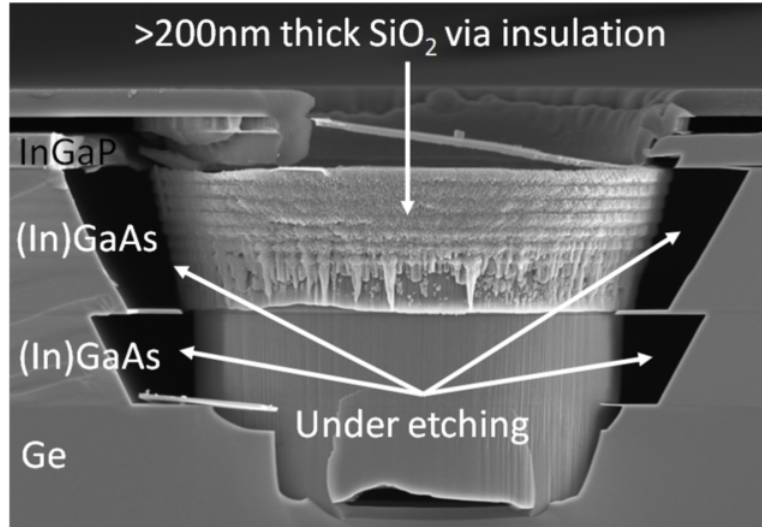


Figure 7.5 Cross-section scanning electron microscope image of a PECVD insulated via after insulation validation demonstrating leaking defects.

First of all, it is possible to observe that the SiO_2 insulation is not etched after the insulation validation test thus confirming the high selectivity of the wet etch validation process towards SiO_2 . Furthermore, severe under etching in all three junctions can be observed behind the SiO_2 insulation. This result shows that PECVD insulation presents leaking defects revealed by the validation process confirming what has been observed by optical microscopy. These results confirm a strength of the proposed protocol mentioned in the previous section. It could be possible to probe the defects in all junctions independently. This characteristic allows the possibility to pinpoint the junction in which the defects or leaks in the insulation are. Another strength of this validation technique is the simplicity of the process : a simple optical microscope inspection is enough to assess the insulation quality as shown in Fig. 7.4. Indeed, it is possible to estimate that 60 % of PECVD insulated vias are defect free. It must be noticed that the defects in the insulation cannot be observed by electronic microscopy without the validation protocol since even a very small punctual defect could be responsible for leakage of the via insulation and would be too small to be detected by SEM. Besides, these defects are stochastic which makes them difficult to pinpoint with local observation such as SEM. This confirms another strength of the proposed protocol. It is possible to observe defects or leaks otherwise unobservable even with electronic microscopy. However, in the case of an imperfect insulation, the validation is a destructive process and the next steps of the full TCVC cell fabrication cycle cannot be performed.

7.5.2 PEALD Results

After the three steps chemical treatment, PEALD insulated samples have also been inspected by optical microscopy as shown in Fig. 7.6. Unlike the PECVD insulated samples, no larger concentric circles can be observed around the vias. This shows that no under etching is observed and that the PEALD via insulation presents less defects than the PECVD insulated vias. It is possible to estimate that $\sim 99.9\%$ of PEALD insulated vias are defect free.



Figure 7.6 Top view optical microscope image of PEALD insulated sample after the insulation validation.

As shown in Fig. 7.7, a cross-section scanning electron microscope image of PEALD insulated via confirms that the technique presents less defects in the insulation. Compared to Fig. 7.5, no significant under etching can be observed. Figure 6 also presents another strength of the insulation validation protocol. For a perfectly insulated sample, the three steps chemical etching process will not alter the solar cell. Therefore, this protocol can be used during a real TCVC multi-junction solar cell fabrication cycle to pinpoint devices that are likely to fail. Solar cells on which via insulation has been validated could continue the TCVC solar cell fabrication cycle without any alteration knowing that there are no insulation defects or leaks.

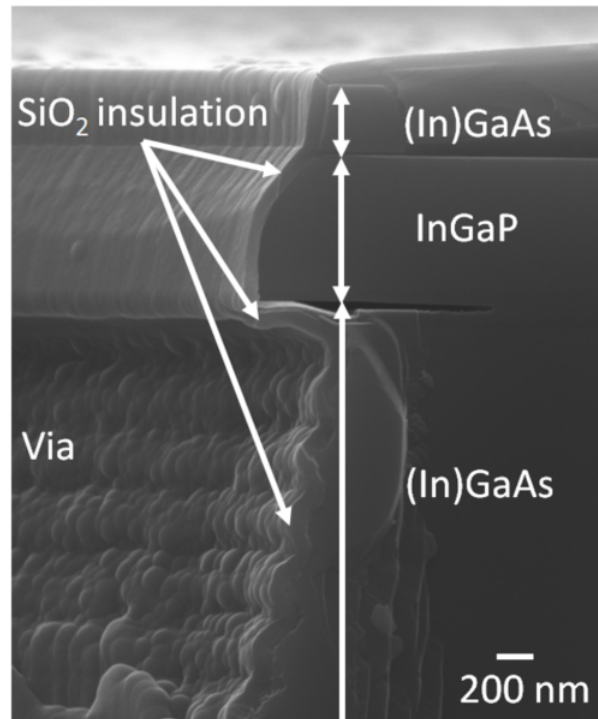


Figure 7.7 Cross section scanning electron microscope image of a PEALD insulated via after insulation validation.

7.6 Conclusion

In conclusion, a three steps chemical treatment has been established in order to qualify the quality of via insulation step during TCVC III-V/Ge triple junction solar cell fabrication process. The validation protocol presents several strengths such as the simplicity of the process : three wet etching steps and a simple optical microscope inspection are sufficient to assess the insulation quality. Also, it could be possible to pinpoint the junction in which the defects or leaks in the insulation are with a careful etching sequence. It has been demonstrated that, on PECVD-insulated vias, both the top cell and the middle cell present sealing defects while the PEALD-insulated vias have a defect rate around 0.1 %. Moreover, the protocol allows to spot defects or leaks otherwise unobservable even with scanning electron microscopy. Furthermore, the protocol does not alter perfectly sealed solar cells and allows to identify solar cells likely to fail from defect free devices in a real TCVC multi-junction solar cell fabrication cycle. This process is also versatile as it could easily be adapted specifically to a different epitaxial heterostructure. In summary, the protocol proposed allows a thorough insulation validation and a quantitative study of defects or leaks located in the insulation layer. This process could facilitate the challenge associated to transferring the front contact to the backside on multi-junction solar cell without creating

short-circuits. It enabled us to select PEALD over PECVD as a preferential insulator deposition technique for TCVC solar cells fabrication.

7.7 Acknowledgment

LN2 is a joint International Research Laboratory (Unité Mixte Internationale UMI 3463) funded and co-operated in Canada by Université de Sherbrooke (UdeS) and in France by CNRS as well as Université de Lyon (UdL), especially including ECL, INSA Lyon, CPE) and Université Grenoble Alpes (UGA). It is also associated to the French national nanofabrication network RENATECH and is supported by the Fonds de Recherche du Québec Nature et Technologie (FRQNT).

7.8 Conclusion du chapitre

En conclusion, les résultats présentés témoignent que le dépôt par couche atomique assisté par plasma est la technique qui est la plus propice à la fabrication de cellules TCVC. C'est donc la technique qui a été retenue. Malgré le fait que l'étude a été entièrement réalisée avec des dépôts de SiO_2 , d'autre type de diélectrique peuvent être utilisés. Pour la suite du projet, un dépôt ALD d' Al_2O_3 fut utilisé.

CHAPITRE 8

MÉTALLISATION DE VIAS

Après le dépôt d'une couche diélectrique pour isoler les vias, ces derniers doivent être métallisés. Le présent chapitre met en lumière toutes les étapes et les résultats associés à la métallisation des vias. La technique principale utilisée pour effectuer cette métallisation épaisse dans les motifs à fort rapport d'aspect est l'électrodéposition. Comme en témoigne la figure 8.1, un procédé en plusieurs étapes est requis. Celui-ci consiste en a) un dépôt d'une couche d'amorce de TiN par PEALD, b) une électrodéposition d'or, c) une CMP d'or et d) la gravure plasma des couches ALD en face avant. Le dépôt de la couche de TiN est essentielle pour acheminer les porteurs nécessaires pour former une réaction électrolytique au niveau des vias. Les étapes de CMP et de gravure plasma sont requises pour éliminer l'excès de matériau en surface.

8.1 Électrodéposition

8.1.1 Montage expérimental

L'électrodéposition est la technique de dépôt utilisée pour métalliser les vias des cellules TCVC. La figure 8.2 présente un schéma simplifié du montage utilisé pour l'électrodéposition.

Le principe général consiste à électrolyser une solution contenant des ions métalliques grâce à une source électrique. Afin de former un circuit électrique, deux électrodes sont immergées dans la solution : (1) une électrode de travail constituée de la cellule TCVC avec les vias devant être métallisés et (2) une contre-électrode en platine. L'électrolyse permet une réaction de réduction au niveau de l'électrode de travail selon l'équation suivante :



Dans cette équation, M est un cation ou un atome métallique, n est la charge du cation et le nombre d'électrons, e est un électron et aq et s sont les états des espèces en solution et solide respectivement. Cette équation témoigne qu'il est possible de former une couche

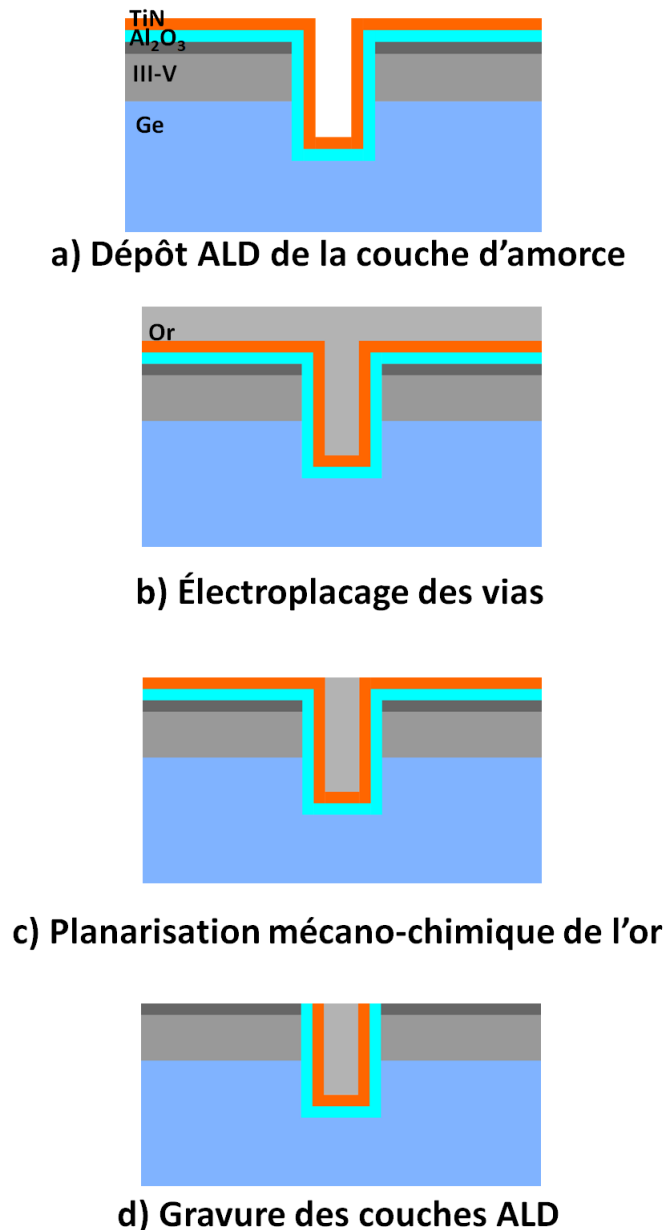


Figure 8.1 Procédé utilisé pour métalliser les vias. Il consiste en a) un dépôt d'une couche d'amorce de TiN par PEALD, b) une électrodéposition d'or, c) une CMP d'or et d) la gravure plasma des couches ALD en face avant.

métallique solide lorsque des électrons sont disponibles à la surface de l'électrode de travail. La source de courant reliant les deux électrodes immergées permet donc d'assurer un apport constant en électrons pour favoriser une réaction chimique localisée à la surface de la cellule TCVC. Par conséquent, lorsque l'électrode de travail est immergée dans la solution d'ions métalliques et qu'il y a une source d'électron à sa surface, l'équation 8.1 indique il y a une croissance d'un film métallique à la surface de celle-ci.

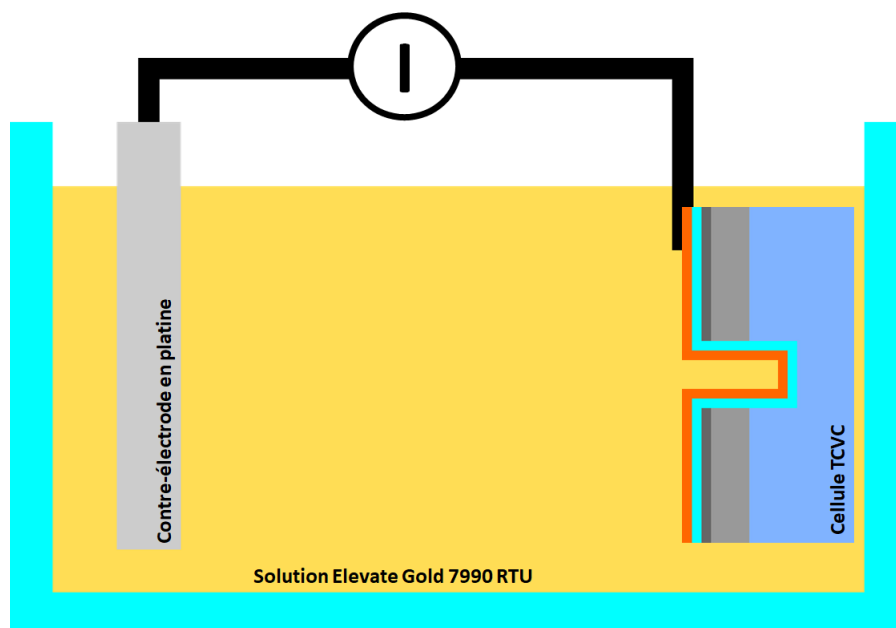


Figure 8.2 Schéma du montage expérimental utilisé pour l'électrodéposition des vias

Pour favoriser une métallisation conforme et avec une bonne adhérence au niveau des vias de l'échantillon, la réaction 8.1 impose plusieurs critères au procédé :

- Un courant électrique doit être acheminé à la surface des vias : une couche électriquement conductrice (couche d'amorce ou *seed layer*) doit être déposée avec une grande conformité dans les vias.
- L'état de surface de la couche d'amorce doit favoriser une bonne adhérence de l'or.
- Les cations métalliques en solution doivent être en contact avec la surface des vias : la solution d'électrodéposition doit pouvoir se rendre jusqu'au fond des vias.

Les conditions expérimentales présentées ci-après visent à répondre à ces trois critères.

Afin d'imposer une croissance d'un film métallique au niveau des vias, ceux-ci doivent être préalablement recouverts d'une couche électriquement conductrice afin d'avoir un apport constant en électrons pour compléter la réaction. Ainsi, après que l'isolation des vias est faite par un dépôt ALD d'une couche diélectrique, une couche conductrice est déposée pour amorcer la réaction. Un dépôt par couche atomique assistée par plasma (*Plasma enhanced atomic layer deposition*, PEALD) de nitrure de titane (TiN) est la technique de dépôt choisie pour former cette couche d'amorce, car elle est reconnue pour présenter une grande conformité. Les dépôts PEALD de TiN investigués dans le cadre de cette thèse

sont présentées au tableau 8.1. Le premier procédé testé (procédé 1) consiste en une alternance d'une phase gazeuse de Tétrakis(diméthylamino)titane (TDMAT) et d'un plasma d'azote. Ces cycles sont répétés 600 fois pour former une couche de $\sim 50\text{nm}$. La figure 8.3 présente des images MEB d'un dépôt PEALD d' Al_2O_3 suivi de TiN dans des motifs à fort rapport d'aspect (>14). Il est possible de constater que l'épaisseur du dépôt varie peu. La couche conductrice est continue du haut (fig. 8.3b) jusqu'au fond (fig. 8.3d) des vias ce qui permettra d'amorcer le dépôt par électrodéposition dans les vias à fort rapport d'aspect.

Après le dépôt de la couche d'amorce, un prétraitement avant le placage est nécessaire afin de favoriser une réaction chimique localisée au fond des vias. Un montage, suggéré par Abdelatif Jaouad et fabriqué spécialement par Daniel Blackburn, est utilisé pour cette étape et celui-ci est présenté à la figure 8.4. Le procédé Jaouad-Blackburn consiste à immerger l'échantillon dans un bécher d'isopropanol. Ce bécher est ensuite déposé dans un bain à ultrasons et un adaptateur entre le bécher et une pompe est ensuite placé sur la verrerie afin d'imposer un vide substantiel à l'échantillon en solution. Le procédé Jaouad-Blackburn permet de nettoyer au solvant l'échantillon sous ultrasons et avec un vide primaire. Cette stratégie vise à briser la tension superficielle afin de mouiller complètement les vias et pouvoir assurer l'insertion de la solution d'électrodéposition dans les vias par la suite. Pour l'électrodéposition, la solution *Elevate Gold 7990 RTU* de *Technic* à température ambiante fut utilisée. Une densité de courant de $1 \frac{\text{mA}}{\text{cm}^2}$ était utilisée durant l'électrodéposition et il y avait une agitation magnétique constante.

8.1.2 Optimisation du prétraitement

Les premières tentatives d'électrodéposition de motifs à fort rapport d'aspect ont été réalisés avec le procédé 1 du tableau 8.1. La figure 8.5 présente une image MEB en vue de coupe d'un via sur Si après le dépôt TiN et le procédé d'électrodéposition.

Procédés ALD de TiN	
Procédé 1	cycles de $\text{Ti}[\text{N}(\text{CH}_3)_2]_4$ avec plasma N_2
Procédé 2	cycles de $\text{Ti}[\text{N}(\text{CH}_3)_2]_4$ avec plasma $\text{N}_2/\text{H}_2/\text{Ar}$, basse pression, sans puissance de polarisation
Procédé 3	cycles de $\text{Ti}[\text{N}(\text{CH}_3)_2]_4$ avec plasma $\text{N}_2/\text{H}_2/\text{Ar}$, basse pression, avec puissance de polarisation
Procédé 4	cycles de $\text{Ti}[\text{N}(\text{CH}_3)_2]_4$ avec plasma $\text{N}_2/\text{H}_2/\text{Ar}$, haute pression, avec puissance de polarisation

Tableau 8.1 Procédés de dépôt ALD du TiN

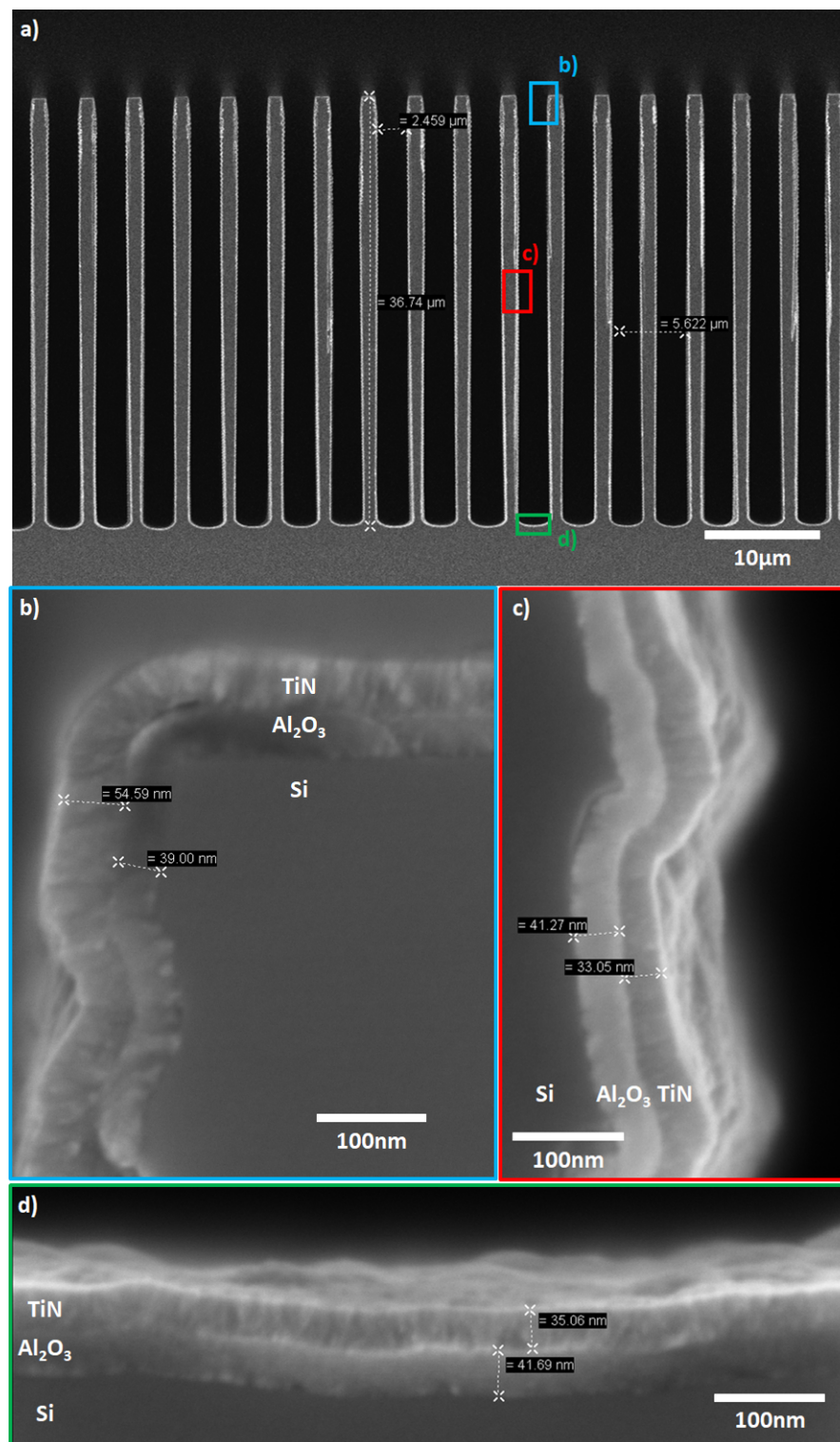


Figure 8.3 Images MEB présentant un dépôt ALD d' Al_2O_3 suivi d'un dépôt ALD de TiN sur a) les motifs à fort rapport d'aspect ($>14\mu\text{m}$), b) au haut des flancs, c) au milieu des flancs et d) au fond des motifs (crédit : Taguhi Yeghoyan, Marceline Bonvalot et Christophe Vallée)

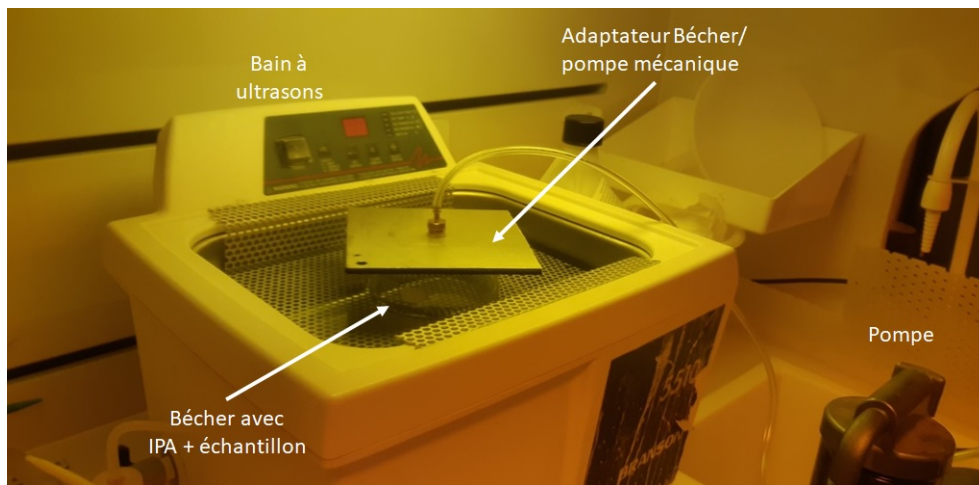


Figure 8.4 Montage expérimental utilisé pour le mouillage des vias

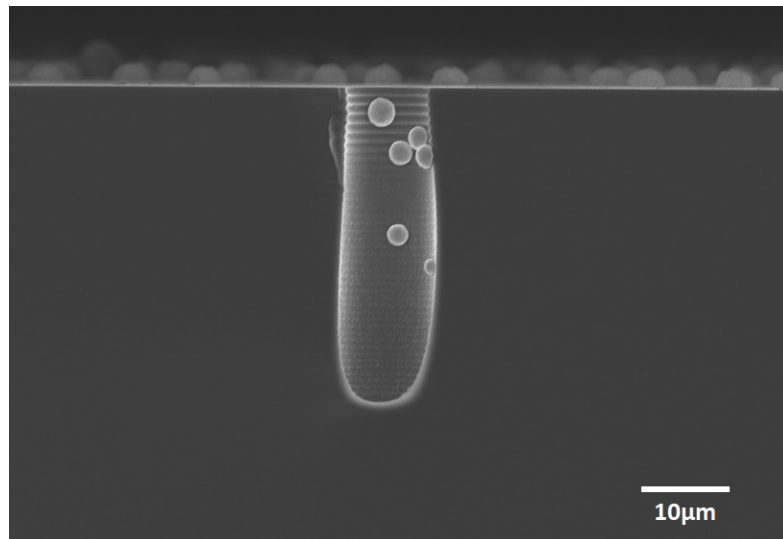
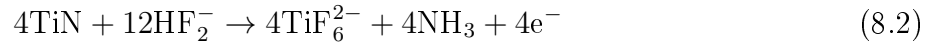


Figure 8.5 Image MEB d'un via en vue de coupe après le procédé d'électrodéposition standard

Sur cette image, il est possible d'observer quelques amorces d'or greffées sur les flancs des vias et en face avant de l'échantillon. Ce procédé n'est pas du tout adapté pour faire une métallisation complète des vias. Or, durant l'électrodéposition, il y a une croissance d'un film d'or à la surface de l'échantillon et celui-ci se détache lors du rinçage subséquent. Cette caractéristique indique que la réaction chimique 8.1 est possible avec ces conditions standards mais que l'adhérence de l'or au TiN n'est pas suffisante pour bien métalliser les vias.

Ce problème d'adhérence peut être attribué à la qualité de la surface du TiN. Le titane peut s'oxyder et cette réaction peut limiter la nucléation durant le procédé. Ce phénomène

a été observé précédemment pour le placage de cuivre sur une couche d'amorce en TiN [71]. Le défi réside alors à modifier la surface du TiN afin qu'elle soit électriquement favorable à la réaction 8.1. Ce processus se déroule en deux étapes [71] : (1) une désoxydation de l'oxyde métallique en surface et (2) une activation de la surface par un dépôt métallique catalytique. Plusieurs publications proposent une activation de la surface du TiN avec un traitement chimique à base de palladium [70, 71, 133]. La solution est généralement composée d'un mélange de PdCl₂, HCl et HF. Celle-ci permet tout d'abord de créer une réaction d'oxydation à la surface du TiN [133] :



Et ensuite, il y a une réduction du Pd²⁺ et du H⁺ [133] :



Dans le cadre de cette thèse, les concentrations suggérées par Kim *et al* [70] furent utilisées : PdCl₂ (0.28mM)/HCl (36.5mM)/HF (185.2mM). Ce prétraitement permet donc de désoxyder la surface du TiN et d'y greffer des atomes de palladium. Ce traitement chimique est effectué pendant 1 minute, et ce, juste après le mouillage des vias afin d'obtenir une réaction d'oxydoréduction dans les vias aussi. La figure 8.6 présente une image en vue de coupe d'un via métallisé avec le procédé de placage standard avec l'ajout du prétraitement PdCl₂/HCl/HF.

Sur cette image, une métallisation en or d'une épaisseur de 10μm est présente en face avant et dans la partie supérieure du via. Ce résultat indique que l'adhérence de l'or au TiN s'est grandement améliorée après le traitement PdCl₂/HCl/HF. La figure 8.6 soulève toutefois un problème par rapport à la conformité de l'électrodéposition car la métallisation de la partie inférieure est incomplète. Le fait que des amorces de placage peuvent être observées au fond des vias indique que les multiples prétraitements ont un effet bénéfique au procédé : la solution peut se rendre jusqu'au fond des vias et l'or adhère bien au TiN.

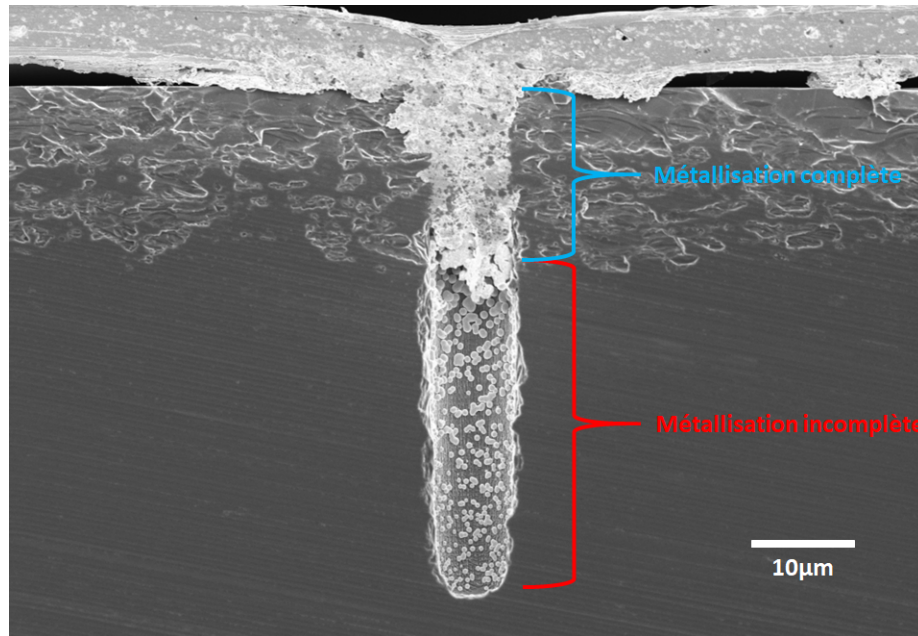


Figure 8.6 Image MEB d'un via en vue de coupe après le procédé d'électrodéposition avec un prétraitement $\text{PdCl}_2/\text{HCl}/\text{HF}$

La figure 8.6 suggère qu'il existe un rapport d'aspect maximal au-delà duquel la réaction d'électrodéposition n'est plus favorisée et que seules la partie supérieure des vias et la surface de l'échantillon sont métallisées par l'électrodéposition.

8.2 Optimisation du dépôt ALD de TiN

La métallisation incomplète observée à la figure 8.6 peut être expliquée par une réduction de la conductivité du TiN avec le rapport d'aspect et par la chute de tension associée au fond de trou. Une conductivité décroissante avec la profondeur des vias peut favoriser un placage dans la partie supérieure au détriment de la partie inférieure. Dans ce régime, la partie supérieure du via peut se métalliser complètement. Ceci peut obstruer le via et empêcher la solution de placage de régénérer le fond des vias en cations d'or. Ce mécanisme peut expliquer le résultat obtenu à la figure 8.6. Elle indique que le procédé de dépôt ALD doit aussi être optimisé afin d'améliorer la conductivité du TiN sur les flancs des vias et de favoriser la réaction d'électrodéposition au fond de vias. Des procédés de dépôt ALD de TiN ont été développés par Taguhi Yeghoyan, Marceline Bonvalot et Christophe Vallée du Laboratoire des Technologies de la Microélectronique afin d'atteindre cet objectif. Trois procédés additionnels ont été testés (procédés 2, 3 et 4 du tableau 8.1). Ces trois procédés sont réalisés sur un réacteur d'Oxford. Le procédé 2 consiste au procédé standard de dépôt de TiN sur l'Oxford. Le procédé 3 inclut une puissance en polarisation permettant

d'effectuer un dépôt de TiN avec une plus grande énergie des ions. Finalement, le procédé 4 a aussi une puissance en polarisation mais la pression y est plus élevée. La puissance de polarisation sur l'équipement de dépôt est très similaire à la puissance de polarisation sur un réacteur de gravure par plasma. Elle est réalisée grâce à une seconde source de puissance, elle est appliquée sur le substrat de support et elle permet de contrôler l'énergie des ions indépendamment de la puissance source.

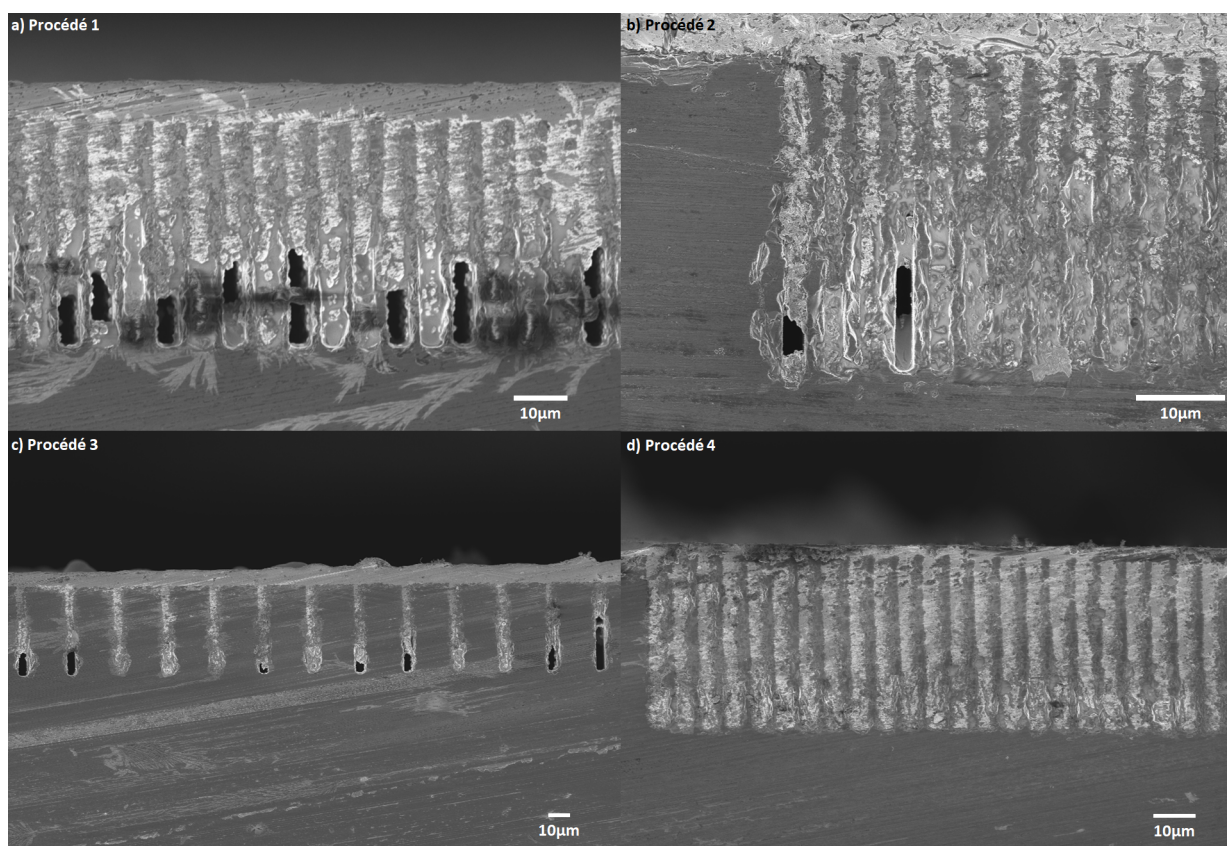


Figure 8.7 Images MEB en vue de coupe de motifs à forts rapports d'aspect après le procédé d'électrodéposition effectué avec a) le procédé 1, b) le procédé 2, c) le procédé 3 et d) le procédé 4 de dépôt ALD de TiN

Résistivité du TiN en surface	
Procédé 1	2280 $\mu\Omega\text{cm}$
Procédé 2	1315 $\mu\Omega\text{cm}$
Procédé 3	268 $\mu\Omega\text{cm}$
Procédé 4	400 $\mu\Omega\text{cm}$

Tableau 8.2 Résistivité du TiN ALD en surface pour différents procédés

Le tableau 8.2 présente les résistivités du TiN déposé pleine plaque. Les procédés du réacteur Oxford présentent des résistivités bien inférieures à celle présentée par le procédé 1. Dès qu'une puissance en polarisation est appliquée durant le dépôt, la résistivité du TiN chute d'un ordre de grandeur ce qui indique que l'énergie des ions est un paramètre clé pour améliorer la conductivité du TiN. Finalement, la meilleure conductivité a été obtenue avec une puissance de polarisation et à basse pression. Malgré le fait que ces résultats témoignent qu'une amélioration est possible, les caractéristiques électriques de cette couche planaire ne sont pas représentatives de celles présentées sur les flancs et au fond des vias car les mécanismes impliqués durant le dépôt seront affectés par le rapport d'aspect et la morphologie (flancs des vias vs pleine plaque). Par conséquent, des tests d'électrodéposition de vias sur ces quatre types de TiN sont nécessaires pour évaluer l'amélioration du procédé.

La figure 8.7 présente quatre images MEB en vue de coupe de motifs à fort rapport d'aspect après le procédé d'électrodéposition réalisé avec les quatre différents dépôts ALD de TiN. Comme discuté précédemment, le TiN du procédé 1 ne permet pas de métalliser complètement les motifs et la figure 8.7a indique qu'il y a une métallisation uniquement jusqu'à un rapport d'aspect de 3. La figure 8.7b présente un placage réalisé avec le procédé standard de l'Oxford. Malgré le fait que beaucoup de résidus subsistent au fond des motifs, la métallisation se rend en moyenne jusqu'à un rapport d'aspect de ~ 6 . Lorsqu'une puissance en polarisation est appliquée, la conformité de l'électrodéposition s'améliore légèrement et il est possible de métalliser les vias jusqu'à un rapport d'aspect de ~ 7 en moyenne. Cette caractéristique indique que l'énergie des ions peut avoir un effet bénéfique sur la conductivité du TiN dans des structures à fort rapport d'aspect. Or, l'amélioration majeure est observée avec le procédé à haute pression et avec une puissance de polarisation. Dans ces conditions, la conductivité du TiN permet d'obtenir une métallisation jusqu'à un rapport d'aspect de 14, ce qui est la limite supérieure imposée par les motifs gravés. Cette caractéristique indique qu'il serait possible de métalliser des motifs ayant un rapport d'aspect supérieur à 14. Or, ce résultat n'est pas en accord avec la résistivité mesurée sur des couches planaires (tableau 8.2) car augmenter la pression semblait réduire la conductivité. Cette caractéristique confirme que la résistivité du TiN sur une surface planaire n'est pas représentative de celle présentée par les flancs des vias et donc, que les mécanismes de dépôts sur une surface plane ne sont pas les mêmes que sur les flancs des vias. Une haute pression combinée avec la puissance de polarisation peut faciliter des collisions impliquant des ions, ce qui rend la gaine collisionnelle et les ions moins directionnels. Ce mécanisme redirige les ions vers les flancs des motifs ce qui permet un bombardement ionique. Une augmentation de la pression permet donc d'améliorer l'isotropie du procédé et d'assurer

une meilleure uniformité des propriétés électriques au niveau des structures ayant un fort rapport d'aspect. Ce mécanisme explique comment une grande pression et une puissance de polarisation permettent d'obtenir des meilleurs placages, malgré le fait que ce n'est pas les conditions qui maximisent la conductivité sur des couches planaires. Ce mécanisme confirme aussi que l'énergie des ions joue un rôle clé pour obtenir du TiN avec une bonne conductivité. Étant donné ces résultats, il est naturel que ces dernières conditions ont été choisies pour la fabrication des cellules avec des contacts en vias traversant.

8.3 Planarisation mécano-chimique d'or

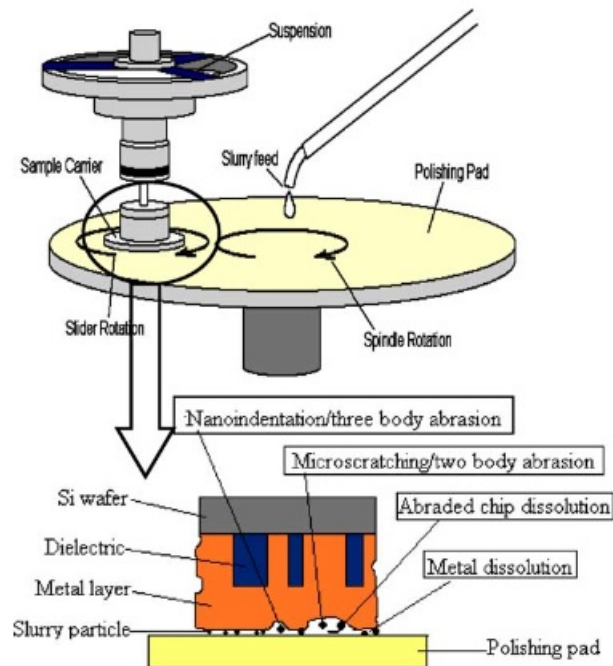


Figure 8.8 Schéma tiré de [136] présentant le principe général de la planarisation mécano-chimique

Après l'électrodéposition, une épaisse couche d'or subsiste sur la face avant de l'échantillon. Un retrait sélectif de l'excès d'or en face avant sans retirer l'or des vias est requis. Une planarisation mécano-chimique (ou *chemical mechanical planarization*, CMP) fut choisie pour cette étape. Le schéma présenté à la figure 8.8 présente le principe général de la CMP. L'échantillon est fixé sur un support qui permet de le mettre en contact avec un *pad*. Le support et le pad sont tous les deux en rotation afin de créer une abrasion physique à la surface de l'échantillon. Simultanément, une solution abrasive (ou *slurry*) est dispensée sur le *pad* afin d'obtenir une gravure chimique et/ou physique. Ainsi, cette technique repose sur une synergie entre une gravure chimique et une abrasion physique afin d'effectuer

un polissage d'un échantillon avec une précision nanométrique. Les caractéristiques de l'échantillon imposent plusieurs critères au procédé de CMP devant être développé :

- L'excès d'or à retirer peut être supérieur à $10\mu\text{m}$, ce qui est une épaisseur largement supérieure à celles généralement visées en CMP : une vitesse d'abrasion rapide est requise.
- Les couches sous-jacentes ne doivent pas être attaquées : le procédé doit présenter une grande sélectivité avec le TiN.
- La métallisation des vias ne doit pas être attaquée : le sur-polissage sélectif doit être limité.

Un procédé a été développé en collaboration avec Romain Stricher spécifiquement pour atteindre ces objectifs. Les deux premiers critères suggèrent que favoriser un procédé plus chimique que mécanique semble être propice à l'application. Un *slurry* a été développé spécifiquement pour cette étape et il s'agit de *Gold Etch TFA* diluée dans de l'eau déionisée (1 :10). Ce choix permet de maximiser la gravure chimique, ce qui permettra de retirer rapidement l'or tout en conservant une bonne sélectivité avec le TiN. La figure 8.9 présente des images prises au microscope optique de l'évolution d'un échantillon ($1\text{x}1\text{cm}^2$) poli par ce procédé après différents temps d'exposition. Il est possible d'observer deux régimes durant le procédé : (1) détachement ou délamination et (2) polissage. Durant les trois premières minutes, le film d'or en périphérie se détache complètement de l'échantillon et seul un îlot d'or subsiste au centre de l'échantillon. Cette caractéristique s'explique par l'amélioration de l'adhérence de la couche d'or en présence des vias. Le photomasque utilisé pour ces tests était celui des prototypes TCVC (figure 12.4) et ce dernier présente uniquement des vias au centre de l'échantillon. Par conséquent, l'or en périphérie, n'ayant pas de vias pour améliorer son adhérence au TiN, peut facilement se délaminer sous la pression en cisaillement exercée par la CMP. Le régime de polissage a lieu uniquement au centre de l'échantillon, où les vias empêchent la couche de se délaminer. Ce régime permet de retirer l'or en surface avec une bonne uniformité et permet de révéler entièrement le TiN en surface après 7 minutes, comme en témoigne la figure 8.9. Afin de favoriser un polissage uniforme sur la surface entière de l'échantillon, le nouveau photomasque utilisé pour la fabrication des cellules TCVC (figure 12.14) présente des vias sacrificiels en périphérie dont leur seule utilité est d'éliminer le régime de délamination. La vitesse de polissage de l'or a été estimée grâce à des motifs définis par un ruban de kapton suivis d'une caractérisation au microscope confocal. Cette vitesse correspond à $\sim 2\frac{\mu\text{m}}{\text{min}}$. Il s'agit d'une valeur très élevée pour un procédé de CMP car les vitesses de polissage sont généralement de l'ordre des $\frac{\text{nm}}{\text{min}}$. Cette grande vitesse de polissage peut être expliquée par la nature très concentrée du

slurry. Le *Gold Etch TFA* 1 :10 favorise une gravure chimique rapide de l'or. Par ailleurs, la friction entre l'échantillon et le *pad* permet d'augmenter localement la température, ce qui activera d'autant plus la gravure chimique.

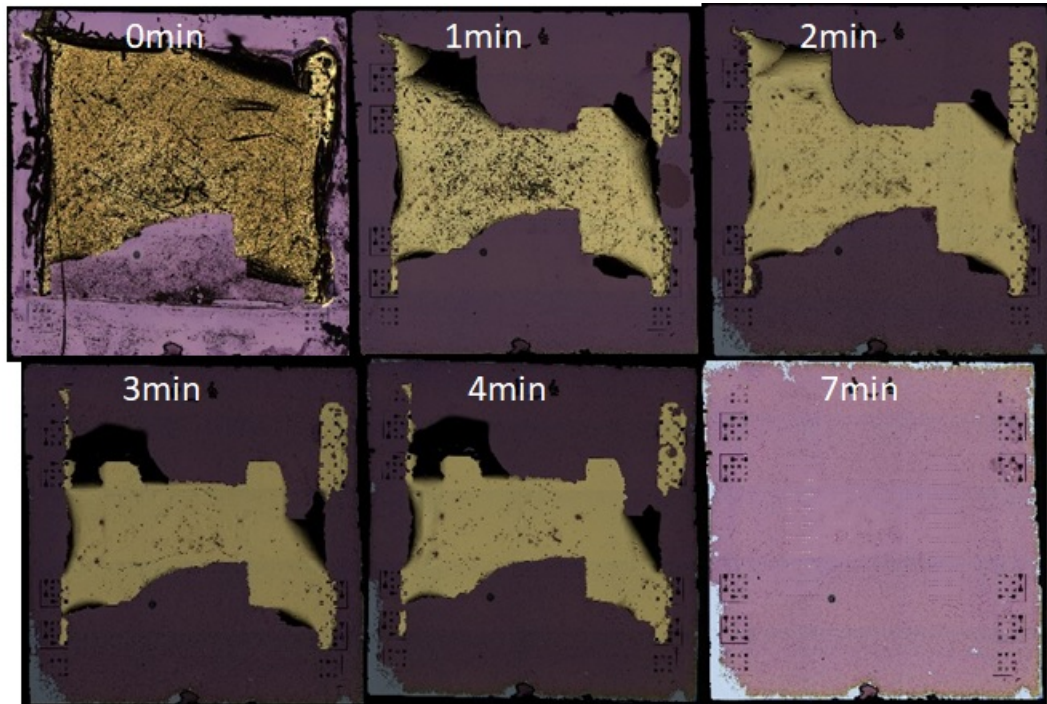


Figure 8.9 Images prises au microscope optique de l'évolution d'un échantillon ($1 \times 1 \text{cm}^2$) poli par ce procédé après différents temps d'exposition

La figure 8.10 présente une image prise au microscope optique de la face avant de l'échantillon après le procédé de CMP de l'or. Il est possible d'observer que les vias sont toujours remplis d'or et que le slurry n'a pas créé de gravure chimique suffisante pour éliminer la métallisation des vias. Il est toutefois possible que le sur-polissage crée une forte topographie au niveau des vias et engendre des problèmes au cours des étapes subséquentes. Des caractérisations AFM et MEB ont donc été réalisées au niveau des vias après cette étape pour évaluer le sur-polissage et ces images sont présentées respectivement aux figures 8.11 et 8.12. Ces images témoignent qu'il y a un sur-polissage au niveau des vias, créant une topographie qui avoisine les 400nm. Cette valeur est tout à fait acceptable pour réaliser les étapes technologiques subséquentes. Par exemple, la photolithographie, l'évaporation et le soulèvement du contact ohmique ont été testés sur les vias après l'étape de CMP afin de valider que la topographie ne causera pas de problème. La figure 8.13 présente une image MEB après cette étape et elle confirme que le contact ohmique est bien défini malgré la légère topographie. Le procédé de CMP développé répond donc parfaitement aux critères requis par le dispositif.

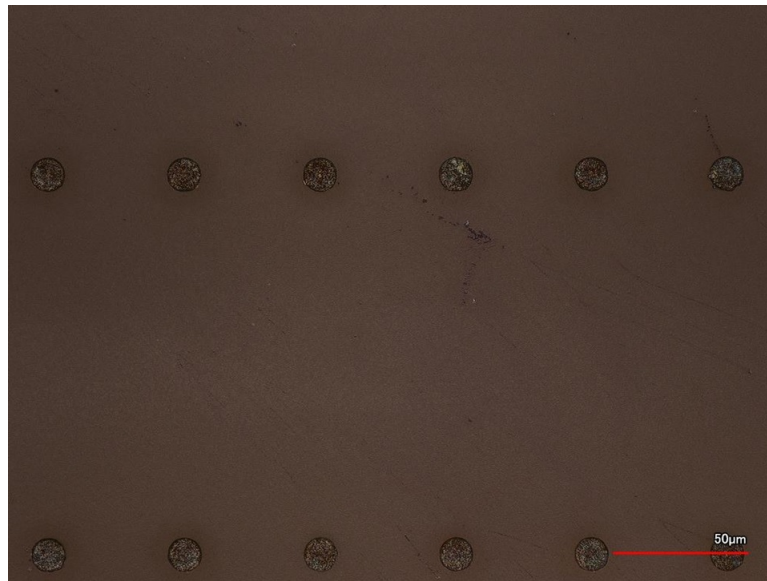


Figure 8.10 Image prise au microscope optique de la face avant de l'échantillon après le procédé de CMP de l'or

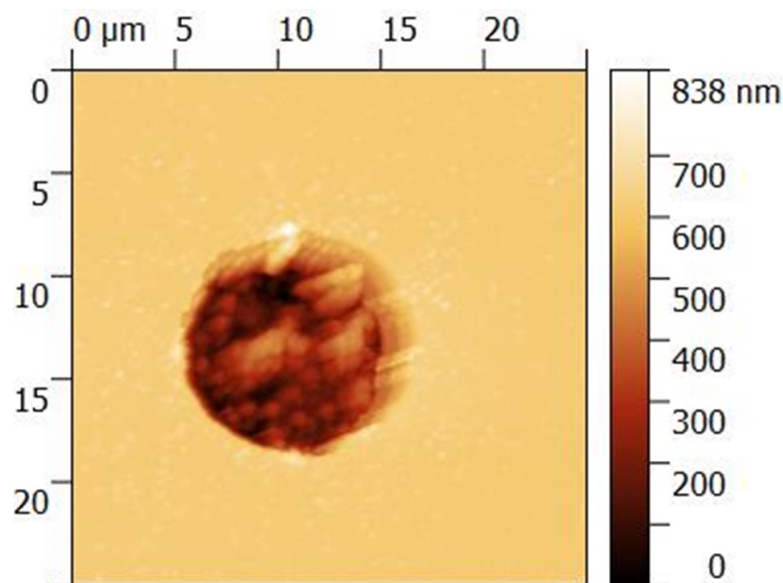


Figure 8.11 Image AFM d'un via après le procédé de CMP de l'or

8.4 Gravure plasma d' Al_2O_3 et de TiN

La dernière étape requiert un procédé de gravure qui permet de retirer les fines couches d' Al_2O_3 et de TiN. Ce procédé doit présenter une grande sélectivité entre ces matériaux cibles et la couche semiconductrice sous-jacente en (In)GaAs car cette dernière est essentielle pour former le contact ohmique. La gravure humide ne peut pas être réalisée pour cette application étant donné que les sélectivités entre les couches ALD et les matériaux III-V ne sont pas avantageuses. Un procédé de gravure plasma a été développé et caracté-

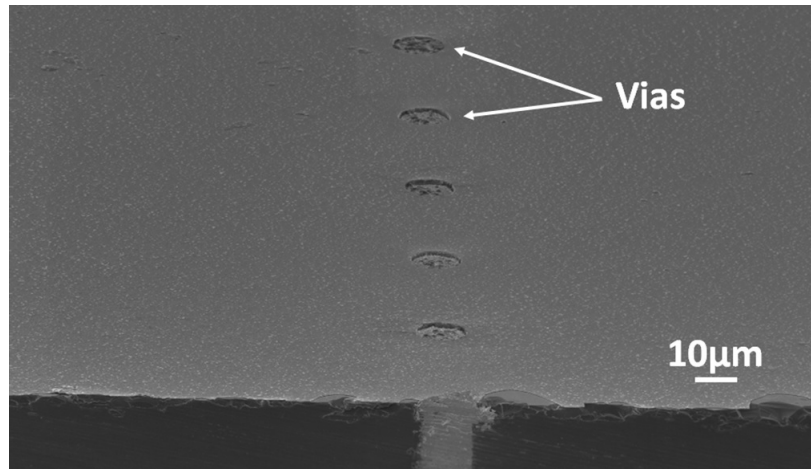


Figure 8.12 Image MEB des vias après le procédé de CMP de l'or

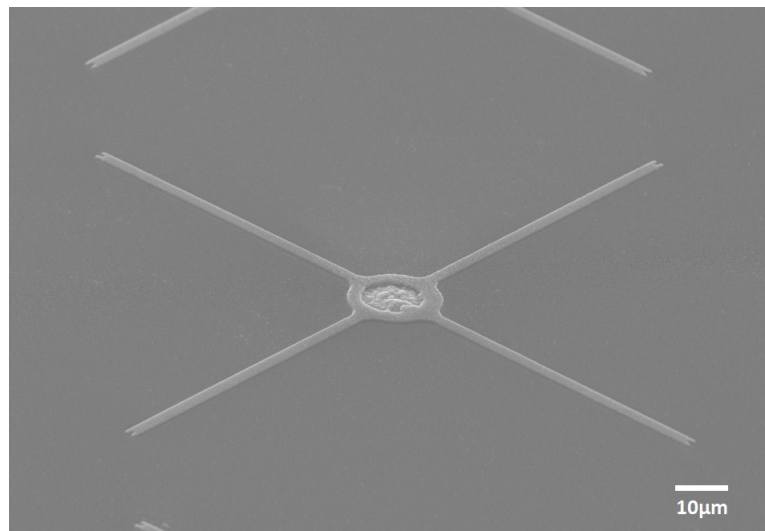


Figure 8.13 Image MEB des vias après le dépôt du contact ohmique

térisé spécifiquement pour cette application et les conditions sont présentées au tableau 8.3.

Le choix d'une chimie BCl₃/Ar est justifié par le fait que l'Al₂O₃ se grave bien avec cette chimie. De plus, aucun débit de Cl₂ n'a été ajouté afin de limiter les radicaux de chlore dans le plasma. Comme en témoigne le chapitre 6, ceux-ci gravent efficacement les matériaux III-V à faible teneur en indium et pourraient créer une forte sur-gravure dans la couche en (In)GaAs sous-jacente. Le procédé a été qualifié sur des échantillons témoins en silicium ayant eu le dépôt ALD Al₂O₃/TiN. La vitesse de gravure est évaluée en définissant des motifs par photolithographie suivi d'une gravure plasma. La profondeur de gravure est ensuite évaluée grâce à des mesures AFM. La figure 8.14 présente une image AFM typique

Procédé de gravure plasma BCl_3/Ar	
Température	20°C
Pression	4mTorr
Puissance source	200W
Puissance de polarisation	75W
Débit Ar	15sccm
Débit BCl_3	10sccm

Tableau 8.3 Conditions du procédé de gravure plasma utilisé pour les couches ALD $\text{Al}_2\text{O}_3/\text{TiN}$

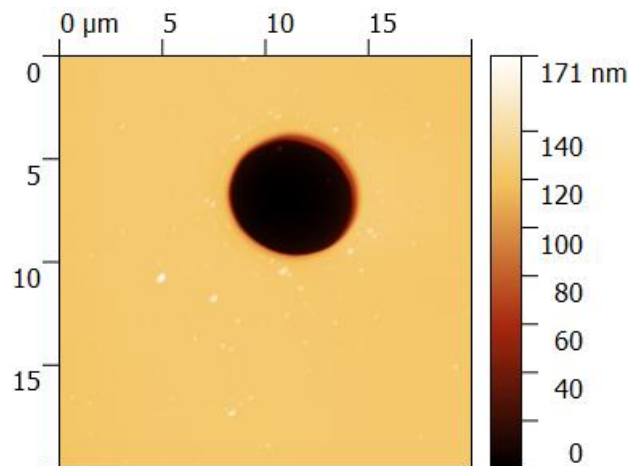


Figure 8.14 Image AFM obtenue après une gravure plasma BCl_3/Ar d'une bicouche $\text{Al}_2\text{O}_3/\text{TiN}$ et le retrait du masque en photorésine

obtenue dans le cadre de la caractérisation de cette étape. Le graphique de la figure 8.15 présente l'épaisseur gravée des couches ALD en fonction du temps de procédé. La vitesse moyenne de gravure avoisine les $15 \frac{\text{nm}}{\text{min}}$. De plus, 7 minutes de gravure sont suffisantes pour graver entièrement les deux couches ALD, ce qui représente un temps de procédé tout à fait acceptable. Malheureusement, ce procédé grave l'(In)GaAs avec une vitesse pouvant atteindre $150 \frac{\text{nm}}{\text{min}}$ ce qui offre une sélectivité moyenne de 0.1. Cette sélectivité n'est pas favorable, mais il s'agit d'une valeur acceptable lorsqu'on considère les vitesses de gravure obtenues aux chapitres précédents ($>1 \frac{\mu\text{m}}{\text{min}}$). Étant donné que ce procédé présente les caractéristiques souhaitées pour cette étape, il a été retenu pour la fabrication des cellules TCVC.

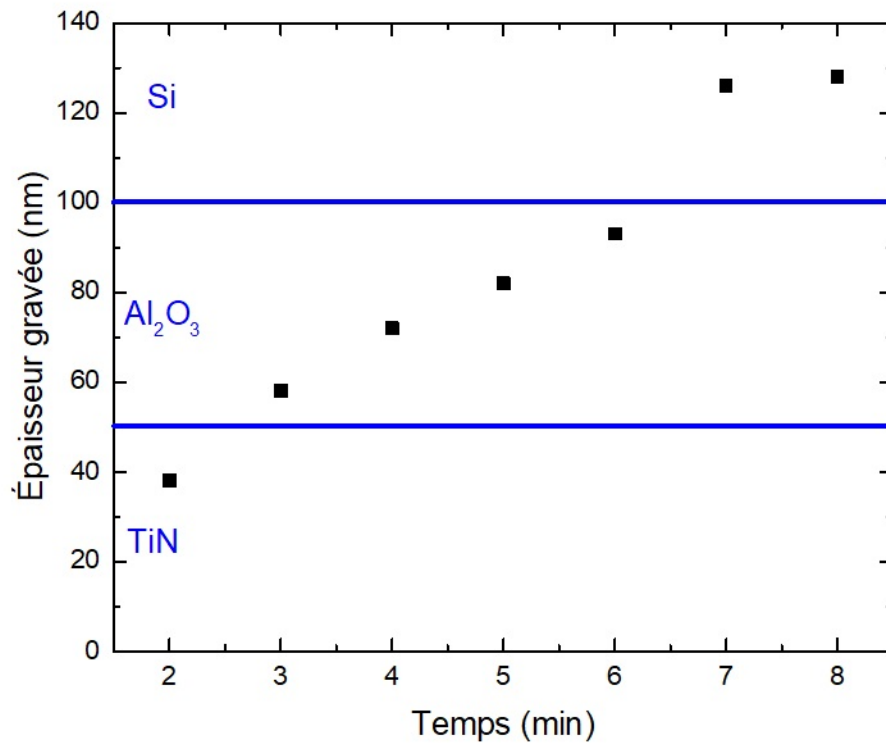


Figure 8.15 Graphique présentant l'épaisseur gravée des couches ALD en fonction du temps de procédé

8.5 Conclusion du chapitre

En conclusion, la combinaison de ces procédés permet de bien métalliser les vias en limitant les *voids* et la topographie en face avant. Cette stratégie a donc été retenue pour la fabrication des cellules TCVC.

CHAPITRE 9

REPORT ET AMINCISSEMENT DE SUBSTRAT

Le procédé de gravure des vias présenté chapitre 6 peut former des vias atteignant une profondeur de $50\mu\text{m}$. Or, le substrat a une épaisseur totale de $170\mu\text{m}$. Afin que les vias traversent complètement la cellule, un procédé de report et d'amincissement de substrat est proposé dans ce chapitre. La figure 9.1 présente les étapes de ce procédé. Elles consistent en un report de la face avant sur un substrat de quartz avec du polydiméthylsiloxane (PDMS) suivie d'une CMP de Ge et d'un amincissement du substrat par gravure plasma.

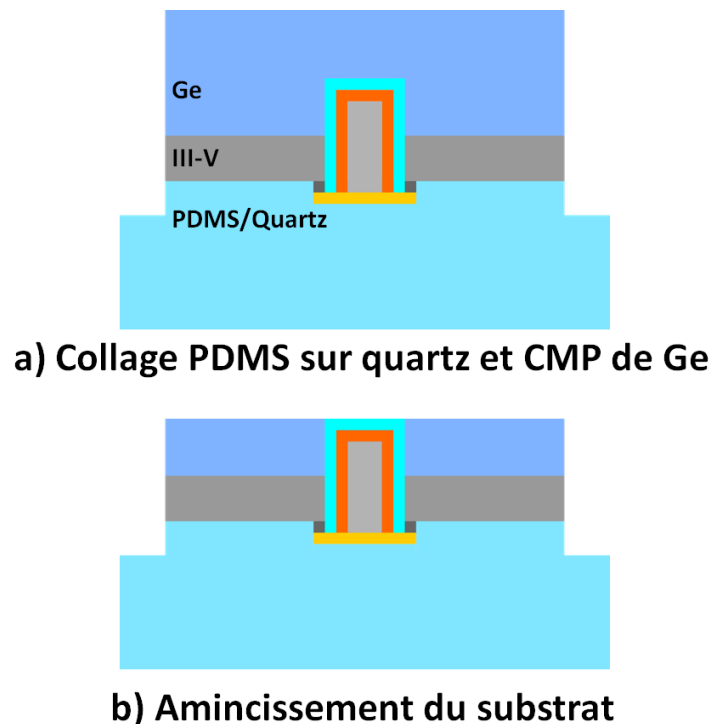


Figure 9.1 Procédé utilisé pour le report et l'amincissement de substrat. Il consiste en a) un report de la face avant sur un substrat de quartz avec du polydiméthylsiloxane suivie d'une CMP de Ge et b) d'un amincissement du substrat par gravure plasma.

9.1 Report PDMS sur quartz

Le type de report de substrat choisi consiste à coller la face avant de la cellule sur un substrat de quartz grâce à du polydiméthylsiloxane (PDMS). Le développement préliminaire de cette technique fut réalisé par Clément Laucher et les travaux ont été l'objet d'une publication [78]. Ce report sert à conserver l'intégrité de la cellule après quelle soit amincie jusqu'à $<50\mu\text{m}$.

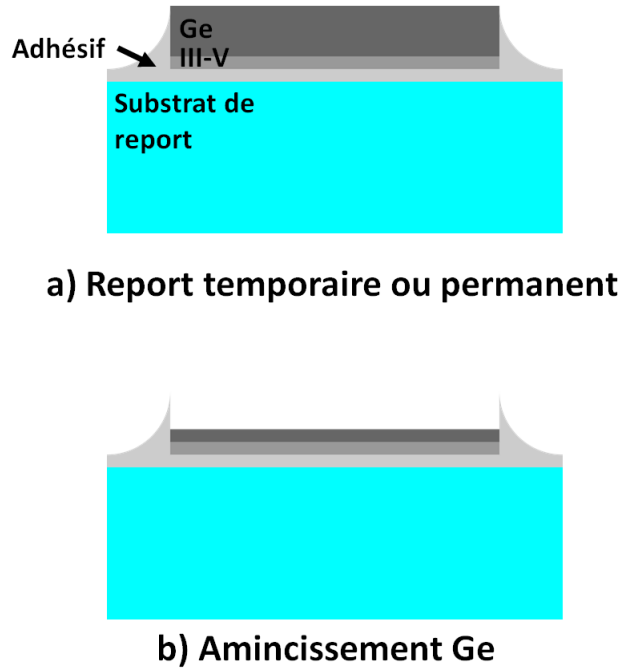


Figure 9.2 Schéma présentant les effets de bords occasionnés par le report : a) lors du report (temporaire ou permanent) et b) après l'amincissement

Malgré la simplicité du procédé, des effets de bords apparaissent après le report et d'amincissement. La figure 9.2 illustre l'inconvénient. Après le report, le PDMS se fixe sur les flancs de la cellule (figure 9.2a). Même si aucun adhésif se situe sur la face arrière, sa présence sur les flancs est problématique. Après l'amincissement du substrat, l'adhésif en périphérie subsiste (figure 9.2b). Cette caractéristique se produit parce que le procédé d'amincissement par plasma SF_6 (présenté ci-après) est très sélectif. Le substrat de Ge se fait amincir et l'adhésif en périphérie reste in affecté. Cet effet de bord crée une topographie gigantesque car elle est comparable à l'épaisseur du substrat ($>100\mu\text{m}$). La figure 9.3 présente une image SEM en vue de coupe d'un prototype après le report et l'amincissement. Cet effet de bord crée de multiples problèmes : ombrage durant les évaporations, risque de bris de l'échantillon, étalement non uniforme de la résine, mauvais contact avec le photomasque pour les photolithographies face arrières, etc. Ces problèmes peuvent tous

compromettre la fabrication d'une cellule TCVC fonctionnelle. Il est donc impératif de retirer ces effets de bords avant l'amincissement.

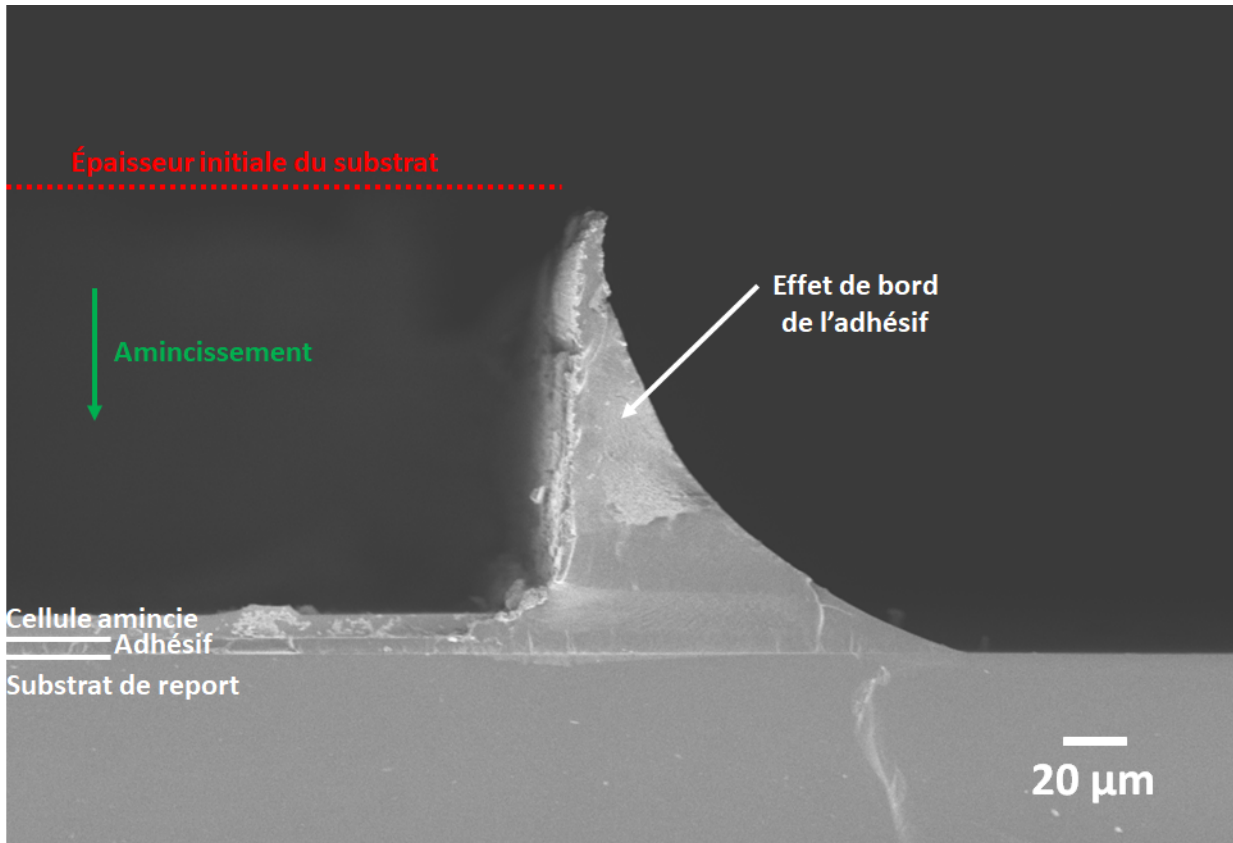


Figure 9.3 Image SEM en vue de coupe d'un prototype après le report et l'amincissement

Étant donné le manque de précision associé au report, il est difficilement envisageable de développer et qualifier un procédé de gravure (plasma ou humide) pour éliminer cet excès d'adhésif en périphérie. En effet, la topographie finale de l'adhésif peut varier ce qui rend impossible la possibilité de déterminer un temps de gravure pouvant complètement éliminer ces effets de bord sans créer une sur-gravure au niveau de l'échantillon. La solution choisie est schématisée à la figure 9.4. Elle consiste à utiliser la scie diamant afin de découper les bords de l'échantillon tout de suite après le collage PDMS, mais avant l'amincissement. Cette technique permet d'éliminer les $>100\mu\text{m}$ d'adhésif en périphérie sans abimer l'échantillon. La figure 9.5 présente des images MEB des flancs d'un échantillon reporté, après le découpage. Sur ces images, il est possible d'observer les flancs des $\sim 500\mu\text{m}$ de quartz et les flancs des $\sim 180\mu\text{m}$ de la cellule triple jonction. Aucun adhésif subsiste sur les flancs des deux substrats après cette étape. En effet, sur la dernière image de la figure 9.5, il est même possible d'observer l'épitaxie de matériaux III-V ainsi que

l'interface du collage avec le PDMS. Ces observations témoignent que cette solution est appropriée pour résoudre le problème rencontré.

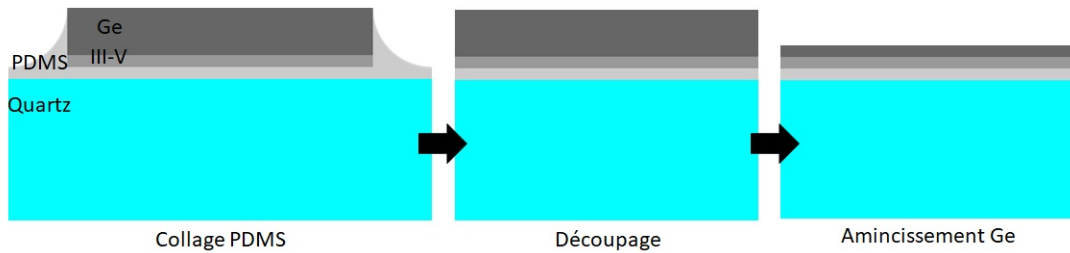


Figure 9.4 Schémas présentant le procédé retenu pour éliminer les effets de bord associés au report

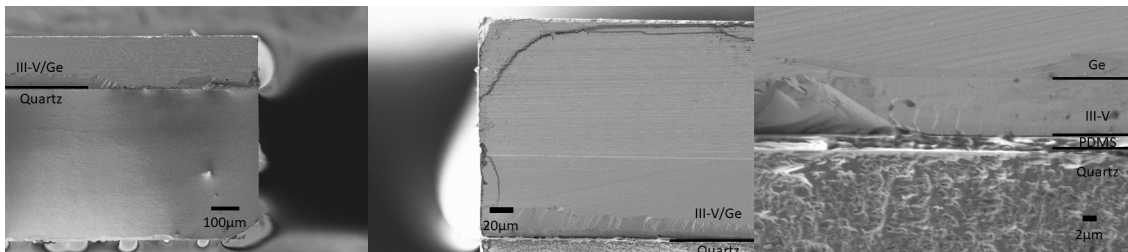


Figure 9.5 Images MEB présentant le flancs des échantillons après le report le retrait des effets de bord

9.2 Planarisation mécano-chimique de germanium

Le substrat Ge n'est pas poli en face arrière et celle-ci présente une rugosité de surface importante. En fait, cette rugosité complexifie l'alignement de grande précision requis en face arrière. Afin de faciliter les alignements face arrière, une CMP de germanium est proposée afin de réduire cette rugosité. Le *slurry* choisi pour ce procédé est le peroxyde d'hydrogène (30%) car il peut graver chimiquement le germanium. La figure 9.6 présente des images prises au microscope optique d'un échantillon ($1 \times 1 \text{ cm}^2$) après différents temps d'exposition au procédé de CMP de Ge. Sans CMP (0min), il est possible d'observer plusieurs défauts de taille millimétrique et submillimétrique. Après 7min de CMP, la majorité des défauts millimétriques en périphérie ont disparu. Après 14min de CMP, il y a toujours une amélioration de la qualité de la surface car plusieurs défauts submillimétriques ont été éliminés. Afin de quantifier la réduction de la rugosité, des caractérisations AFM ont été réalisées et les résultats sont présentés à la figure 9.7. Sur une surface de $25 \mu\text{m}^2$, la face arrière du substrat présente une rugosité RMS initiale de 13nm. Grâce au procédé de CMP, cette rugosité est réduite de deux ordres de grandeur pour atteindre une valeur de 0.1nm. Ainsi, grâce à ces améliorations observables aux échelles millimétriques et micro-métriques, il est possible de conclure que le procédé de CMP de Ge est propice à limiter

la rugosité face arrière et pourra favoriser un alignement avec une grande précision lors des photolithographies en face arrière.

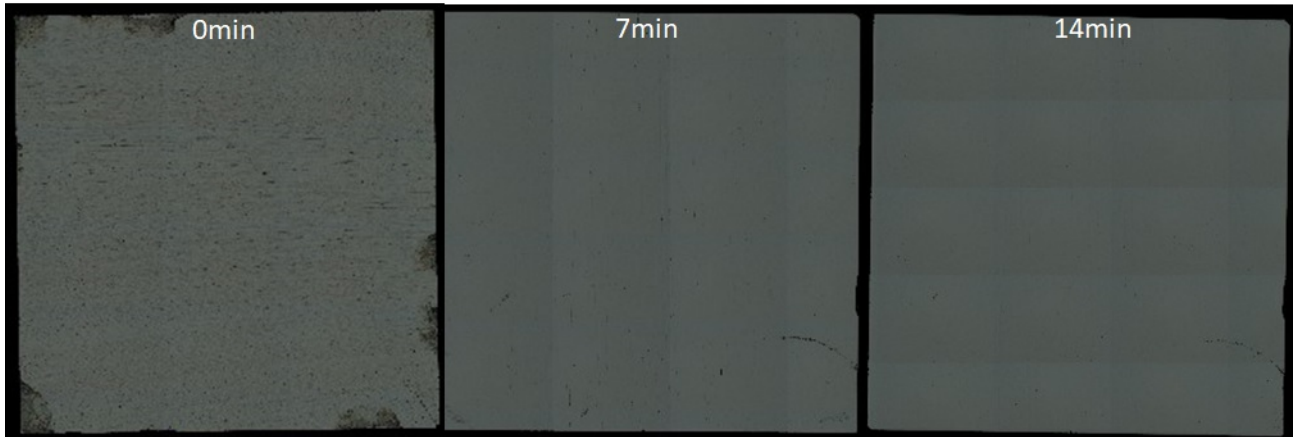


Figure 9.6 Images prises au microscope optique de la face arrière de l'échantillon ($1 \times 1 \text{cm}^2$) après différents temps de CMP de Ge

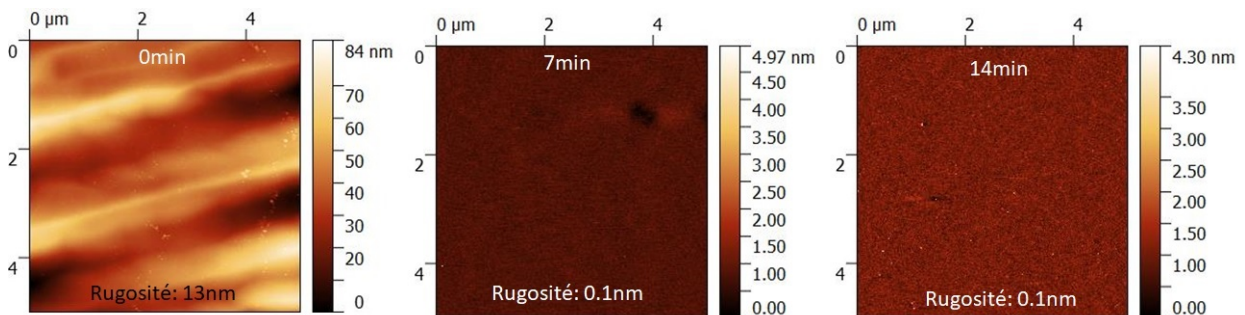


Figure 9.7 Images AFM de la face arrière de l'échantillon après différents temps de CMP de Ge

9.3 Amincissement plasma

Plusieurs stratégies d'amincissement de substrat de germanium sont disponibles mais certaines ne sont pas adaptées au type de substrat ni à l'application. Par exemple, l'amincissement par abrasion mécanique permet d'amincir rapidement le substrat, mais elle le fragilise substantiellement ce qui rend la cellule mince très vulnérable. La planarisation mécano-chimique est une alternative similaire qui utilise la synergie entre la gravure hu-

mide et l'abrasion mécanique. La vitesse d'amincissement de cette technique est toutefois beaucoup trop lente pour réduire l'épaisseur du substrat de $>100\mu\text{m}$ dans un délai raisonnable. La gravure humide au peroxyde d'hydrogène permet aussi de graver le substrat de germanium. La vitesse de gravure reste toutefois très faible même en chauffant une solution concentrée ($\sim 100\frac{\text{nm}}{\text{min}}$). La technique d'amincissement de substrat choisie est la gravure plasma en SF_6 . Elle permet d'amincir le substrat de $140\mu\text{m}$ en $\sim 20\text{min}$ sans abrasion mécanique. Par ailleurs, cette technique a déjà été développée, caractérisée et validée précédemment pour fabriquer des cellules minces [22]. Lorsque ce procédé est appliqué à des cellules en contacts en vias traversants, il est possible de révéler les vias par la face arrière. En effet, l'image SEM de la figure 9.8 présente la face arrière d'un échantillon après l'amincissement du substrat en germanium. Le fond des vias est donc bien révélé.

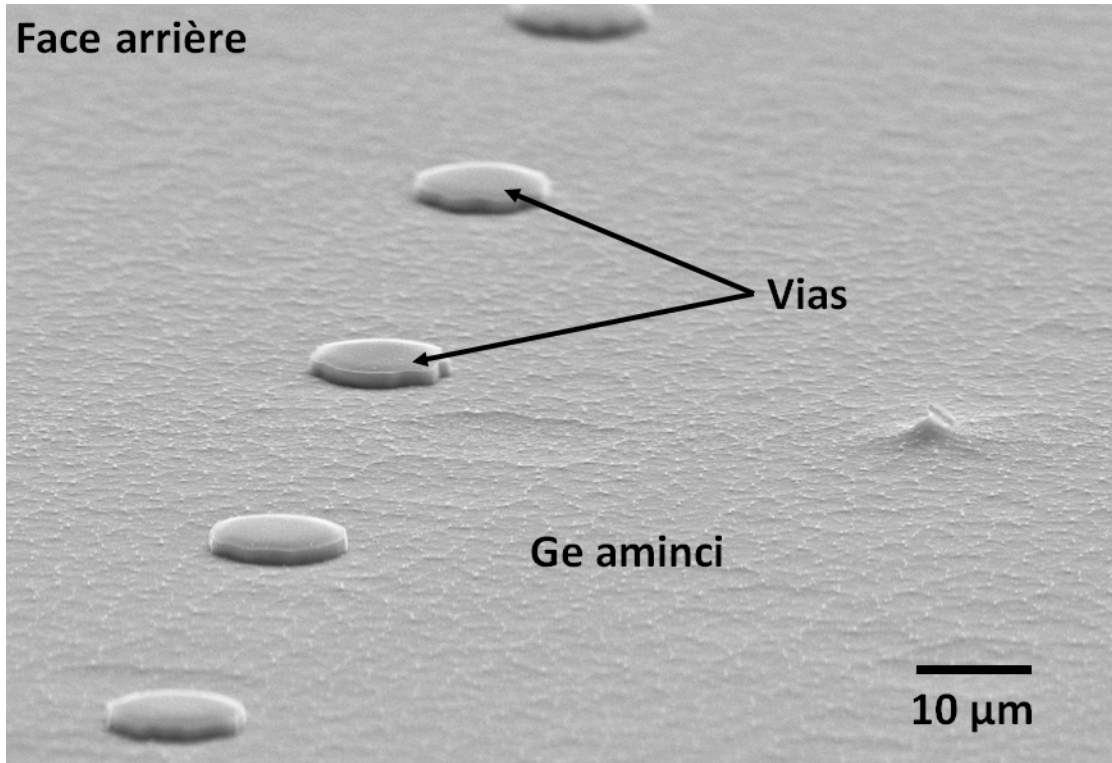


Figure 9.8 Image SEM présentant la surface amincie du germanium révélant des vias

Toutefois, les effets de bords de l'adhésif ne sont pas le seul problème qui apparaît après l'amincissement. La figure 9.9 illustre les vias révélés par la face arrière suite à l'amincissement. La figure 9.9a) présente un via au centre de l'échantillon tandis que la figure 9.9b) présente un via en périphérie de l'échantillon. La gravure plasma fut utilisée pour amincir le substrat jusqu'à ce que tous les vias soient révélés. Les premiers vias à être révélés furent ceux en périphérie tandis que les derniers furent ceux au centre de l'échantillon. Le

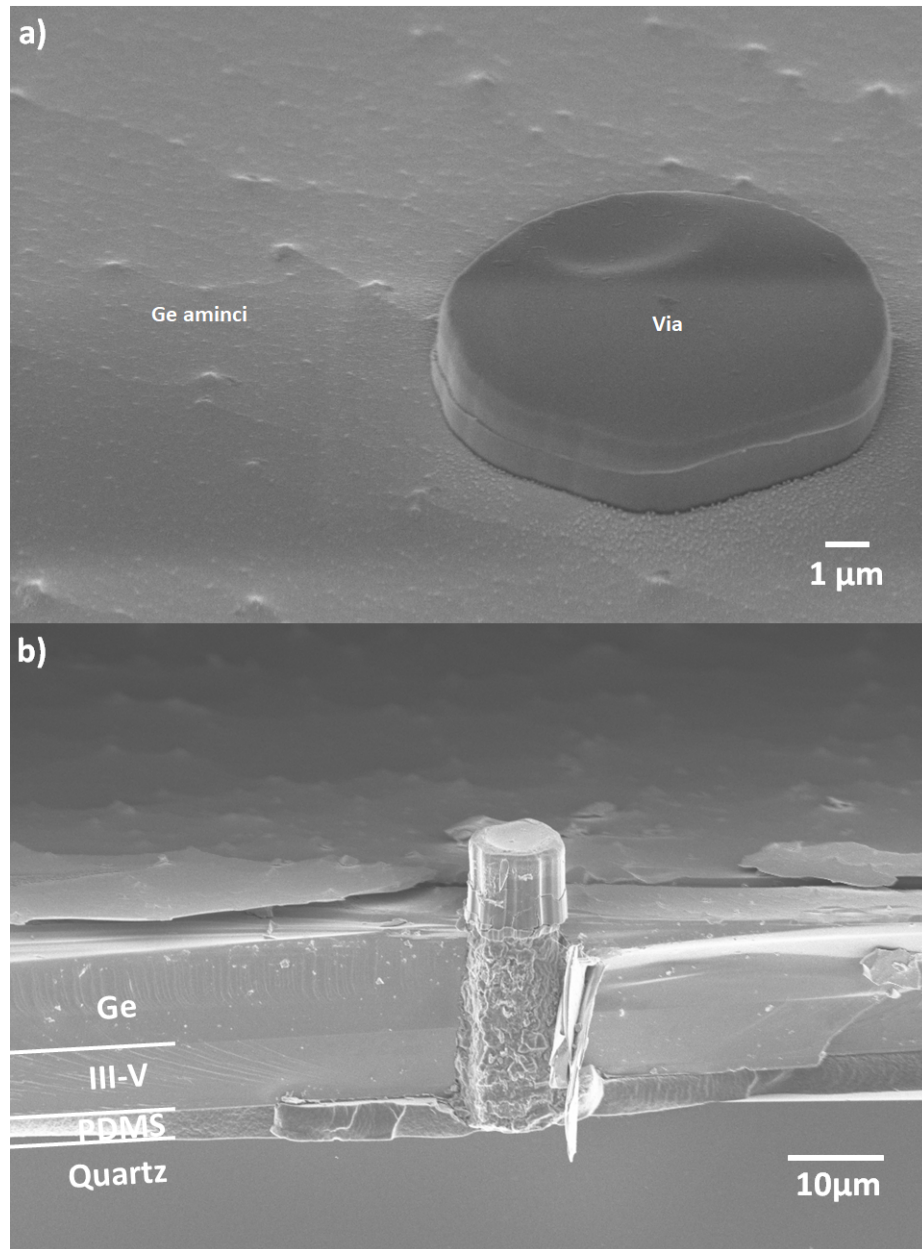


Figure 9.9 Images SEM d'un prototype TCVC a) au centre de l'échantillon et b) en périphérie de l'échantillon après l'étape d'amincissement

procédé d'amincissement par gravure plasma est toutefois très sélectif. En effet, les vias révélés ne se font pas graver par le plasma SF_6 grâce à la couche diélectrique qui ne se fait pas graver en SF_6 . Par conséquent, les vias au centre de la cellule dépassent de $1.5\mu\text{m}$ tandis que les vias en périphérie de la cellule ne sont pas altérés et ils dépassent de $9\mu\text{m}$ comme en témoignent les figures 9.9a) et 9.9b).

Cette caractéristique peut être expliquée par le caractère isotrope de la gravure et des

espèces disponibles dans le plasma par rapport à la configuration de l'échantillon. En effet, chaque élément de surface au centre de l'échantillon doit compétitionner avec les éléments de surface adjacents pour avoir accès aux espèces réactives (F) pouvant graver le Ge. Les éléments de surface en périphérie de l'échantillon ont beaucoup moins de compétition pour obtenir ces espèces réactives car ils ont peu d'éléments de surface adjacents et car ils ont accès à des éléments réactifs F supplémentaires en périphérie de l'échantillon. La figure 9.10 présente a) la cellule TCVC avant l'amincissement et b) la cellule TCVC après l'amincissement. Cette figure illustre le phénomène de chargement (ou *loading*) à l'origine de l'amincissement non uniforme.

Le fait que certains vias soient révélés de $1.5\mu\text{m}$ et d'autres de $>10\mu\text{m}$ représente un sérieux problème pour la cellule TCVC. En effet, deux photolithographies, une évaporation, une gravure plasma et un dépôt de diélectrique doivent être effectués après l'amincissement et ils seront tous affectés par la variation en hauteur des vias. Par exemple, il sera difficile d'obtenir une couche uniforme de résine car la topographie va compromettre l'étalement uniforme. De plus, il sera difficile d'obtenir à la fois un alignement précis et un bon contact du photomasque avec l'échantillon parce que l'aire de l'échantillon est plus importante après l'amincissement. Concernant les évaporations et le dépôt de diélectrique, il se peut qu'il y ait des effets d'ombrage et de mauvaises uniformités engendrées par la variation d'épaisseur des vias. Tous ces effets secondaires peuvent aussi compromettre la fabrication d'une cellule TCVC fonctionnelle. Idéalement, il faudrait réduire la variation en hauteur des vias à un maximum de $5\mu\text{m}$.

Afin de corriger ce problème, des échantillons sacrificiels sont ajoutés en périphérie de la cellule TCVC. La figure 9.11 présente une image de la configuration des échantillons sur le substrat support avant l'amincissement. Ces échantillons sacrificiels sont aussi des hétérostructure III-V/Ge avec le face arrière exposée au plasma. Leur seule utilité est d'amortir les effets de *loading* sur la cellule TCVC. La figure 9.12 présente des images prises au microscope confocal de la face arrière après l'amincissement. Les vias sont révélés a) de $7\mu\text{m}$ au bord de l'échantillon et b) de $2\mu\text{m}$ au centre de l'échantillon. La variation en hauteur des vias a donc été réduite à $5\mu\text{m}$. Il s'agit d'une valeur acceptable pour bien intégrer les étapes de fabrication en face arrière.

9.4 Conclusion du chapitre

En conclusion, la combinaison de ces procédés permet de révéler les vias par la face arrière afin compléter le transfert du contact. Le procédé de gravure plasma optimisé permet

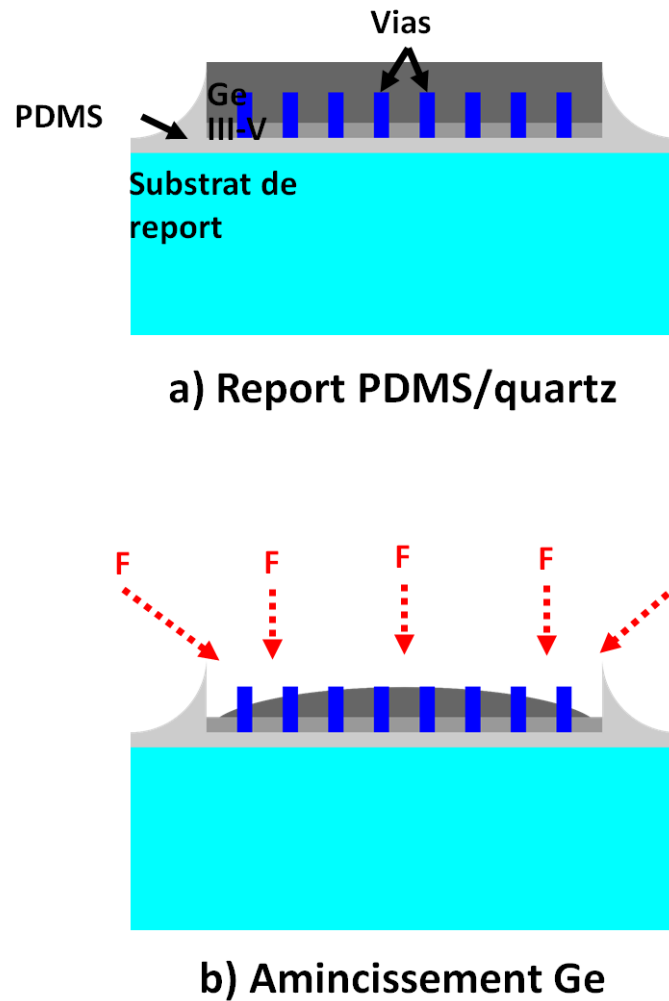


Figure 9.10 Schéma présentant les effets de bords occasionnés par l'amincissement plasma isotrope : a) après le report et b) après l'amincissement

d'amincir rapidement le substrat de Ge tout limitant les effets de *loading*. En effet, la CMP ne pouvait pas être utilisée pour compléter l'amincissement à cause d'un problème de mauvaise uniformité, combinée avec la topographie des vias pouvant dépassant par la face arrière. Le report PDMS/quartz permet de conserver l'intégrité de la cellule amincie. Ces étapes seront donc essentielles pour la fabrication des cellules TCVC.

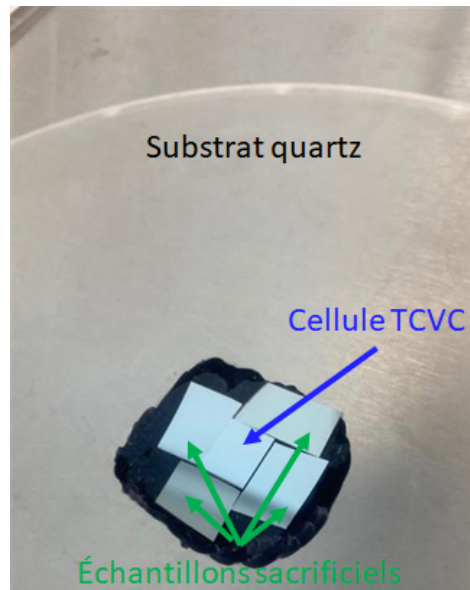


Figure 9.11 Configuration de la cellule TCVC fixée sur un substrat de quartz avec des échantillons sacrificiels pour l'amincissement plasma.

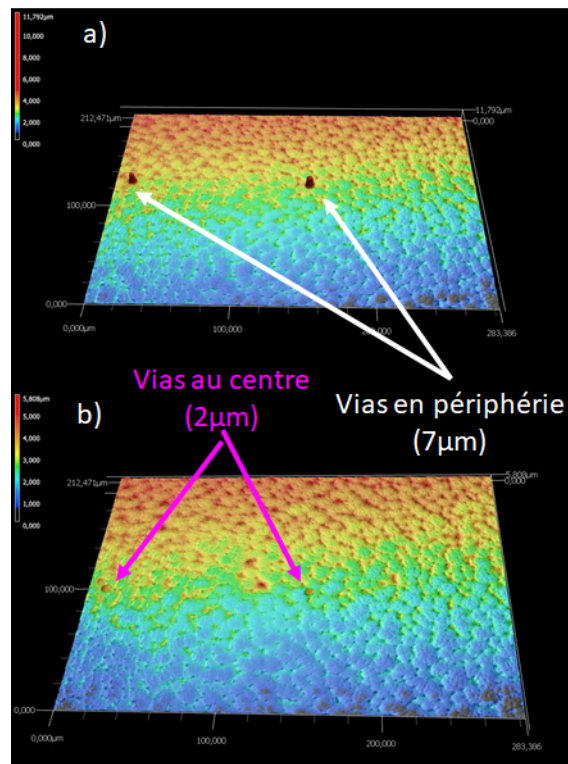


Figure 9.12 Images prises au microscope confocal de la face arrière après l'amincissement. Les vias sont révélés a) de 7 μm au bord de l'échantillon et b) de 2 μm au centre de l'échantillon

CHAPITRE 10

FABRICATION ET CARACTÉRISATION DE CELLULES TCVC

Les chapitres précédents ont présentés une grande variété de procédés permettant la fabrication de vias isolés et métallisés sur des hétérostructure III-V/Ge. L'étape suivante consiste donc à les unifier afin de fabriquer une cellule photovoltaïque avec de contacts en vias traversant. Ce chapitre présente donc un procédé complet pour la fabrication de ces dispositifs. En tout, il est constitué d'environ une centaine d'étapes de microfabrication distribuée sur six niveaux de photolithographie.

10.1 Procédé de fabrication de cellules TCVC

Ce procédé débute avec une hétérostructure III-V/Ge triple jonction (figure 10.1a). Le premier niveau de photolithographie consiste uniquement à définir les marques d'alignements. La figure 12.12 en annexe présente une image de ce niveau. Les marques d'alignement sont définies dans la première couche III-V en (In)GaAs grâce à une gravure chimique. La solution utilisée fut à base de $\text{NH}_4\text{OH}/\text{H}_2\text{O}_2/\text{H}_2\text{O}$. Un temps d'immersion de 10s a permis de définir les marques d'alignement sur une profondeur de 180nm comme en témoigne l'image prise au microscope par force atomique (AFM) présentée à la figure 10.2. Cette faible profondeur permet de limiter la grande topographie et assure un alignement avec une meilleure précision. Cette stratégie permettra donc d'intégrer les niveaux suivants sans créer de problème supplémentaires associés à l'alignement. Définir les marques d'alignements par gravure humide crée cependant un élargissement des motifs qui aurait pu être limité avec une gravure plasma. La figure 10.2 témoigne toutefois que l'élargissement n'excède pas 250nm. Cette valeur est grandement inférieure à la précision d'alignement qu'il est possible d'obtenir en photolithographie standard. Par conséquent, l'élargissement des motifs n'est pas très problématique.

Le deuxième niveau de photolithographie sert à définir les vias à travers l'hétérostructure III-V/Ge comme en témoigne la figure 10.1b. Cette figure présente aussi un exemple de motif qui est un cercle de $10\mu\text{m}$ de diamètre. La figure 12.13 en annexe présente une image de ce niveau. Des vias sont présents sur la surface entière du niveau et des vias sacrificiels ont été ajoutés afin d'améliorer l'uniformité de la planarisation mécano-chimique.

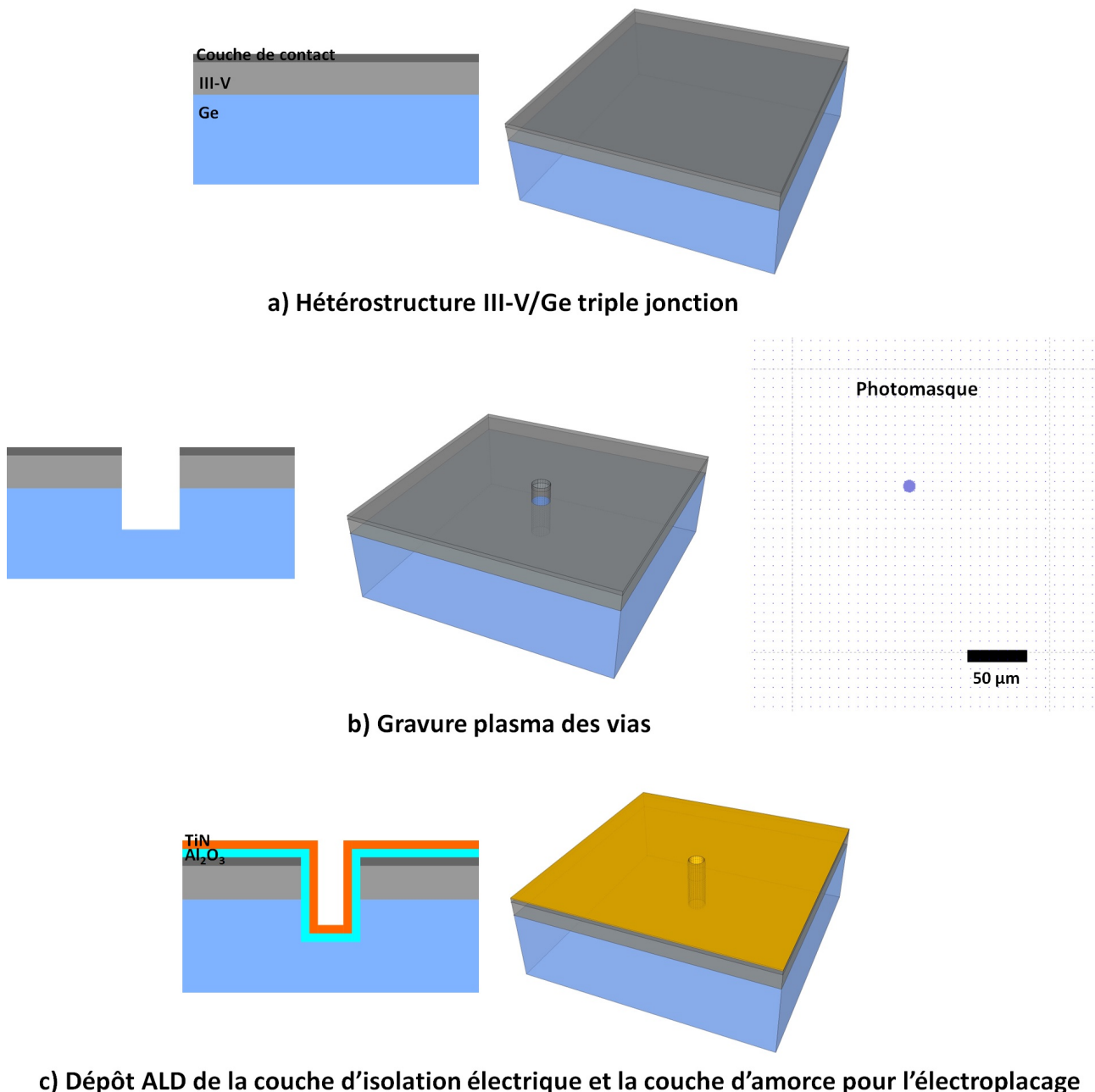


Figure 10.1 Schémas en 3 dimensions et en vue de coupe du procédé de microfabrication des cellules TCVC ainsi que le motif du photomasque associé présentant a) le substrat de départ, b) la gravure plasma des vias et c) le dépôt de la couche d'isolation des vias et la couche d'amorce pour l'électrodéposition.

Toutes les étapes pour compléter ce niveau sont décrites et analysées exhaustivement aux chapitres 5 et 6. Le procédé présenté au chapitre 6 est optimal mais celui présenté au chapitre 5 convient aussi. Ce procédé permet de former des vias profonds, anisotropes et avec une passivation des flancs stable qui permet de limiter la perte en

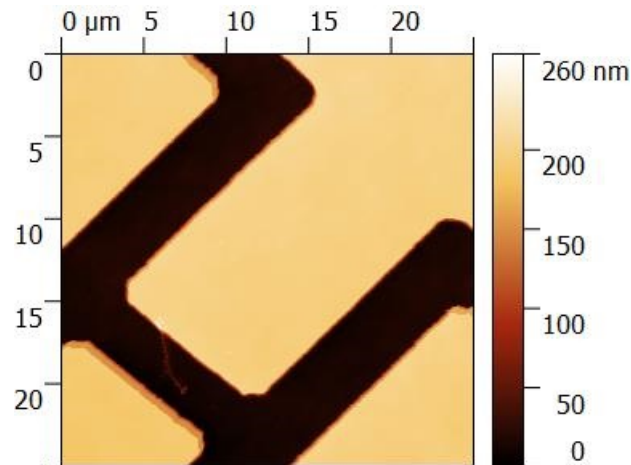


Figure 10.2 Image AFM présentant une marque d'alignement définie par une gravure de la couche de contact en (In)GaAs avec une solution de $\text{NH}_4\text{OH}/\text{H}_2\text{O}_2/\text{H}_2\text{O}$ pendant 10s.

efficacité associée à la recombinaison électron-trou aux flancs de la cellule.

Après la gravure des vias, deux fines couches sont déposées par ALD. Cette étape est schématisée à la figure 10.1c. Une première couche de 50nm d' Al_2O_3 est déposée et sert d'isolation électrique sur les flancs des vias. Le dépôt par couche atomique est, sans aucun doute, la meilleure technique pour cet objectif, comme en témoignent les résultats présentés au chapitre 7. Une seconde couche de 50nm de TiN est ensuite aussi déposée par ALD. Cette couche permet de créer une barrière qui limitera la diffusion de la métallisation des vias vers les matériaux III-V. L'application principale de cette couche est toutefois de former un film conducteur électriquement jusqu'au fond des vias qui permettra l'électrodéposition des vias. Afin d'améliorer la conductivité de cette couche, un second dépôt de TiN par PVD peut être effectué avant l'électrodéposition.

Après les dépôts ALD, les vias sont métallisés par une électrodéposition d'or, comme en témoigne la figure 10.3d. La section 8 a mis en lumière tous les résultats associés à l'électrodéposition qui permettent un dépôt conforme au niveau des vias. Tout comme pour les dépôts ALD, aucun motif n'est défini pour ces étapes. Les dépôts ALD et l'électrodéposition effectués sur l'échantillon en entier permettent d'éliminer des niveaux de photolithographies et, par conséquent, des étapes supplémentaires. Or, ces étapes créent un excès d' Al_2O_3 , de TiN et d'Or sur la face avant comme en témoigne la figure 10.3d. Ceux-ci doivent être retirés avant de pouvoir former le contact ohmique. Le défi associé à l'étape suivante est de retirer ces trois couches sans attaquer l'épitaxie III-V ni les vias.

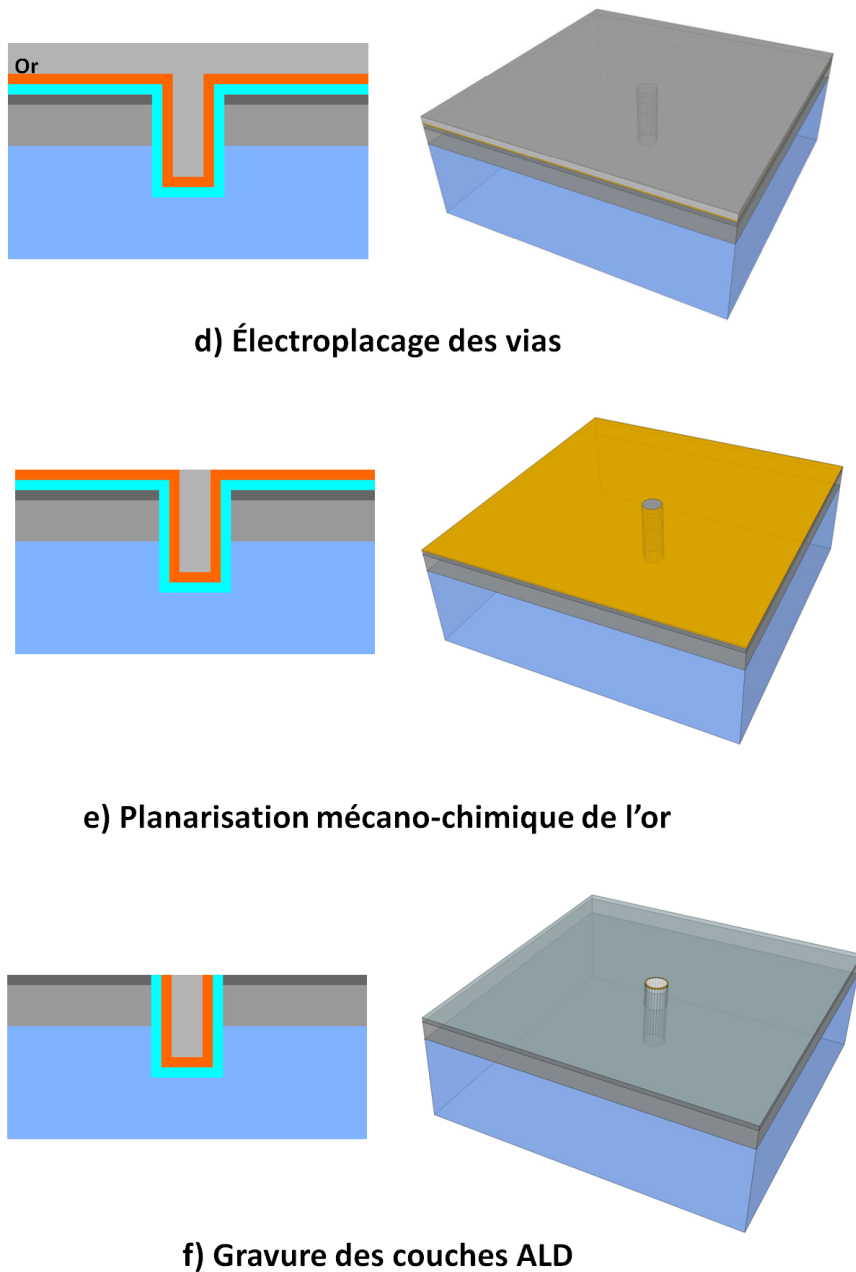


Figure 10.3 Schémas en 3 dimensions et en vue de coupe du procédé de microfabrication des cellules TCVC ainsi que le motif du photomasque associé présentant d) l'électrodéposition des vias, e) la planarisation mécano-chimique d'or et f) la gravure plasma des couches ALD.

Une planarisation mécano-chimique (CMP) est proposée afin de retirer sélectivement l'or en surface sans attaquer les couches ALD et sans retirer l'or des vias. La figure 10.3e présente des schémas de l'échantillon après cette étape. Cette étape ne requiert pas de photolithographie car l'excès d'or doit être retiré de la face avant en entier pour éviter de

créer une grande topographie. La figure 10.3f présente l'étape suivante qui est la gravure plasma des couches ALD en face avant. Cette étape est critique. Il faut graver entièrement les deux fines couches $\text{Al}_2\text{O}_3/\text{TiN}$ de 50nm chacune sans sur-graver la première couche III-V en (In)GaAs. Le défi réside dans le fait qu'une chimie de plasma chlorée est propice pour graver le TiN et l' Al_2O_3 , mais elle grave encore plus efficacement l'(In)GaAs. La section 8.4 présente en détails le procédé de gravure par plasma BCl_3/Ar développé spécifiquement pour cette application ainsi que les conditions qui limitent la sur-gravure au niveau de l'épitaxie. Il n'y a aucune définition de motifs par photolithographie pour cette étape.

Après la CMP d'or et la gravure plasma, les excès d'au, TiN et Al_2O_3 sont retirés de la face avant pour révéler la couche de contact en (In)GaAs. L'étape suivante consiste donc à définir le contact ohmique grâce à une photolithographie, une évaporation et un soulèvement. La figure 10.4g présente des schémas associés à cette étape ainsi que le design d'un contact présent sur le photomasque. La figure 12.14, en annexe, présente une image du photomasque associé à ce niveau. Le motif est constitué d'un cercle de $14\mu\text{m}$ de diamètre concentrique au via afin d'assurer un contact ohmique à la circonférence du via. Des doigts en croix d'une largeur de $3\mu\text{m}$ et d'une longueur de $140\mu\text{m}$ sont aussi présents afin de limiter les pertes résistives associées au transport des porteurs dans les couches supérieures de l'épitaxie.

L'étape suivante est schématisée à la figure 10.4h et elle consiste à isoler électriquement les cellules les unes des autres (communément appelée gravure mesa) et la gravure de la couche de contact. La figure 10.4h présente aussi le motif de photolithographie associé à la gravure mesa qui consiste en une tranchée de $10\mu\text{m}$ de largeur entourant chaque cellule. Le photomasque complet de ce niveau est présenté en annexe à la figure 12.15. Le procédé de gravure par plasma utilisé pour la gravure mesa n'a pas besoin d'être aussi complexe que celui présenté au chapitre 6 étant donné que seule la région active doit être gravée. Ainsi, le procédé $\text{SiCl}_4/\text{H}_2/\text{Cl}_2$ présenté au chapitre 5 est suffisant pour cette étape. La gravure de la couche de contact est ensuite effectuée grâce à une gravure chimique $\text{NH}_4\text{OH}/\text{H}_2\text{O}_2/\text{H}_2\text{O}$. Aucune photolithographie n'est utilisée pour définir la gravure de la couche de contact. Celle-ci utilise le contact ohmique définie précédemment afin de masquer et conserver la couche de contact en dessous du contact ohmique. Après cette étape, il est normalement possible de déposer la couche antireflet. Or, à des fins de simplicité, aucune couche antireflet ne fut utilisée dans le cadre de cette étude. Ainsi, après la gravure de la couche de contact, la microfabrication de la face avant de la cellule est complétée. Il est donc possible

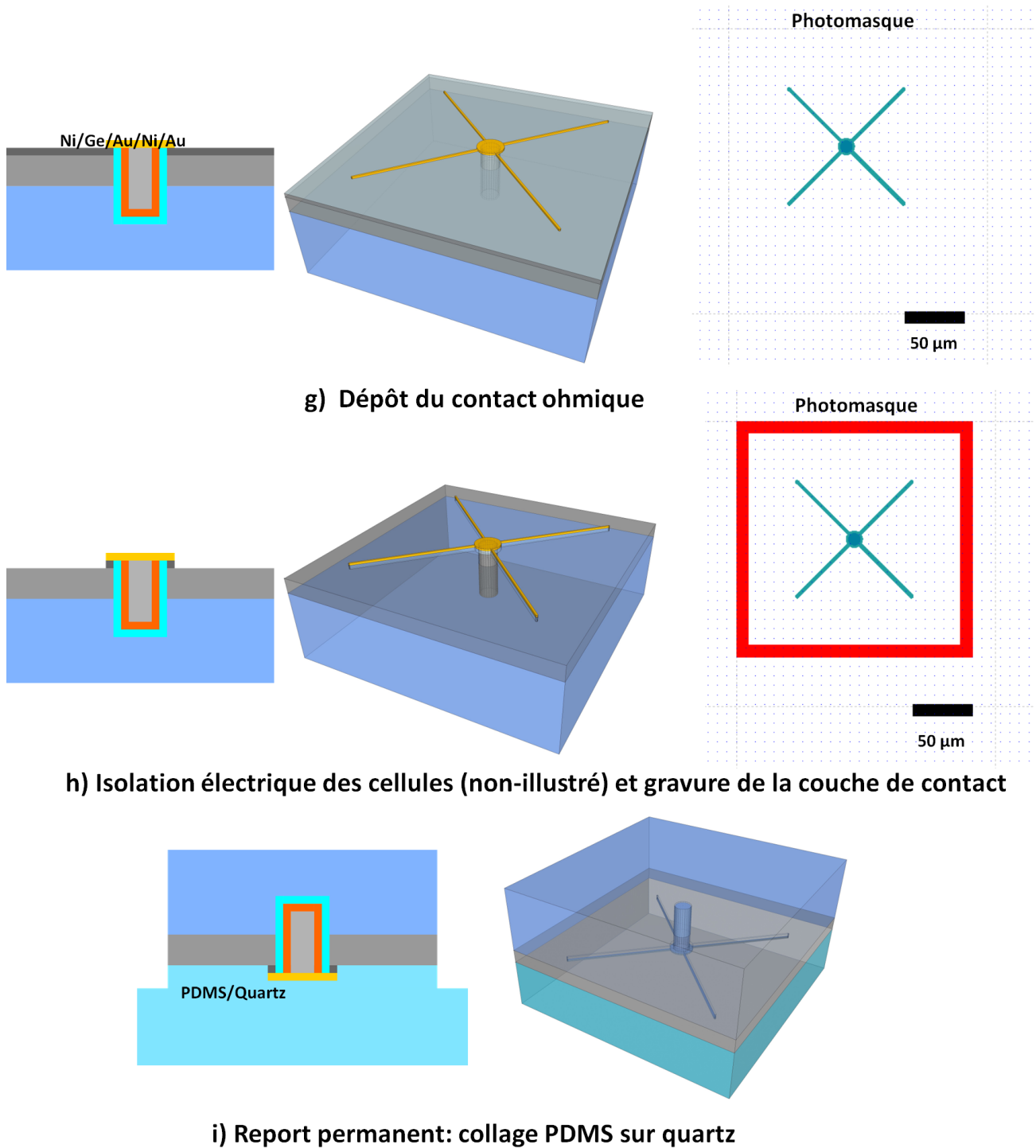


Figure 10.4 Schémas en 3 dimensions et en vue de coupe du procédé de microfabrication des cellules TCVC ainsi que le motif du photomasque associé présentant g) le dépôt du contact ohmique, h) la gravure mesa et la gravure auto-alignée de la couche de contact et i) le report permanent PDMS sur quartz.

d'effectuer le report permanent de la face avant de la cellule sur un substrat en quartz grâce à du PDMS.

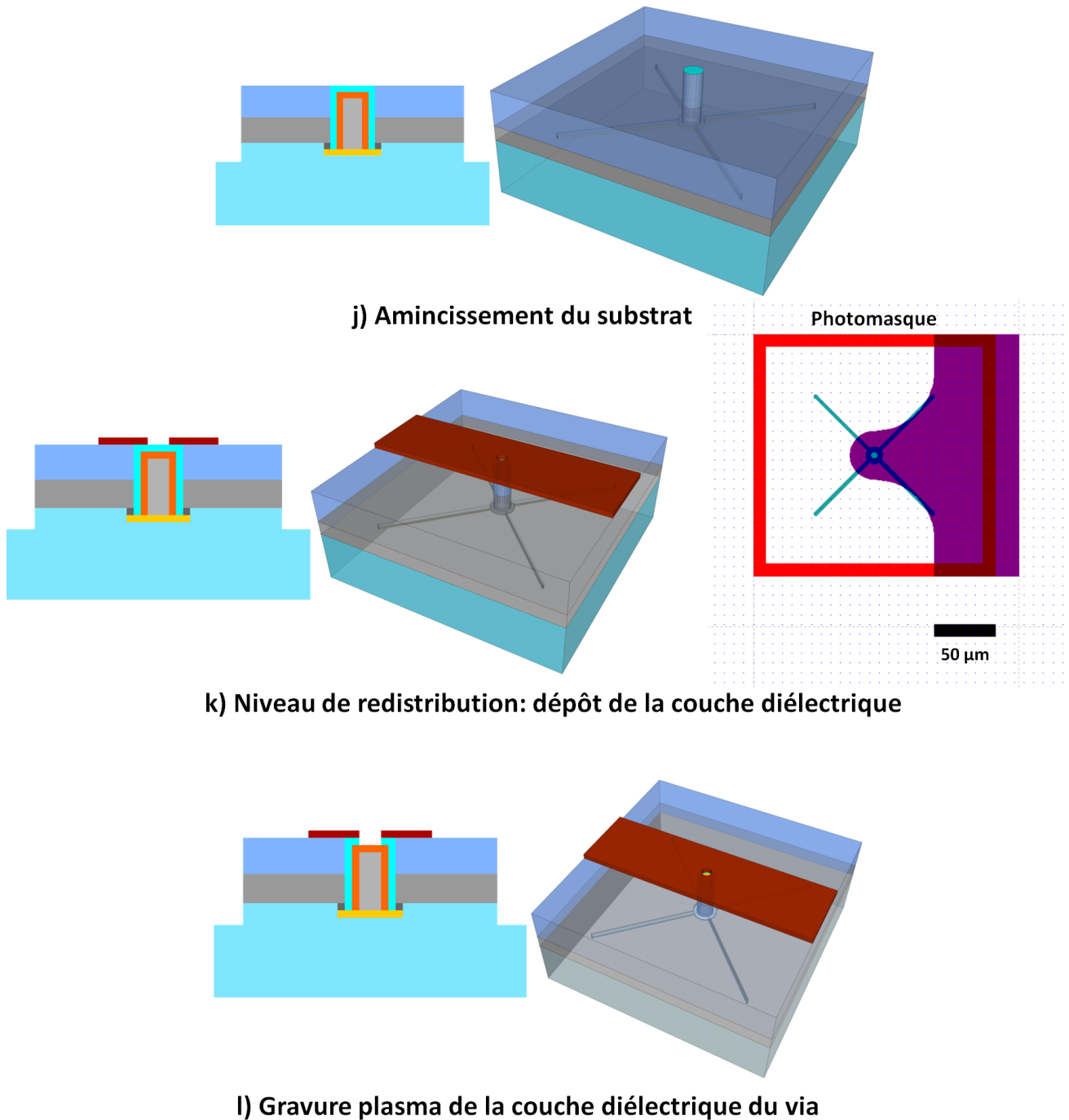


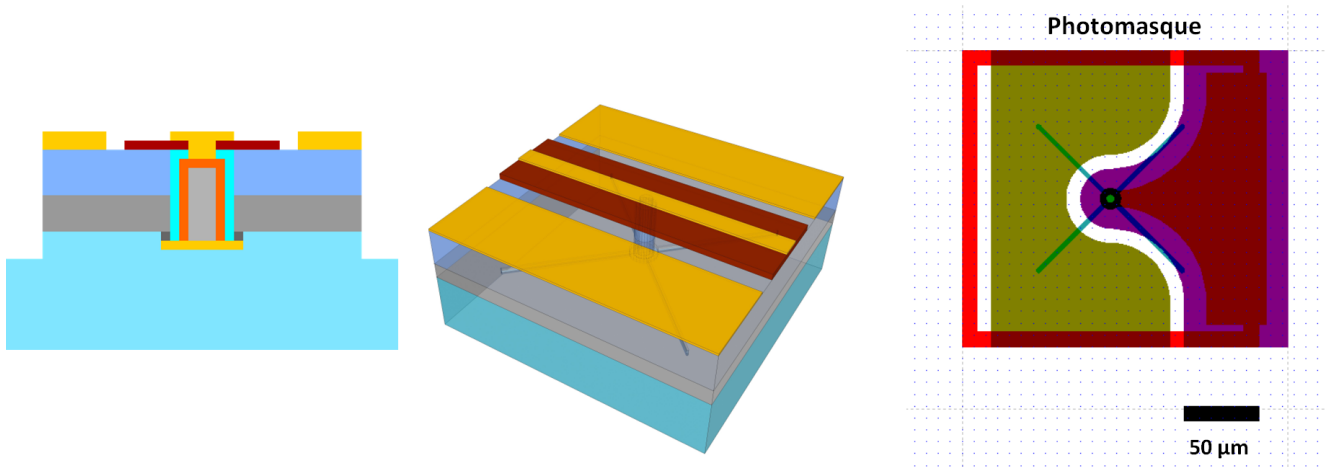
Figure 10.5 Schémas en 3 dimensions et en vue de coupe du procédé de micro-fabrication des cellules TCVC ainsi que le motif du photomasque associé présentant J) l'amincissement du substrat de germanium, k) le dépôt de la couche diélectrique en face arrière pour le niveau de redistribution et l) la gravure plasma de la couche diélectrique ALD du via.

Après le report permanent, le substrat de quartz offre un support mécanique à la cellule, ce qui permet un amincissement du substrat de germanium jusqu'à ce que les vias soient révélés par la face arrière. Cette étape est schématisée sur la figure 10.5j. Cette étape est réalisée par une gravure plasma au SF_6 . L'étape d'amincissement par gravure plasma peut toutefois laisser une grande rugosité en face arrière. Celle-ci peut s'expliquer par le fait que le substrat de germanium n'est initialement pas poli au niveau de la face arrière. Cette caractéristique complexifie énormément les alignements critiques en face arrière. Afin de réduire la rugosité, un procédé de planarisation mécano-chimique du germanium est utilisé.

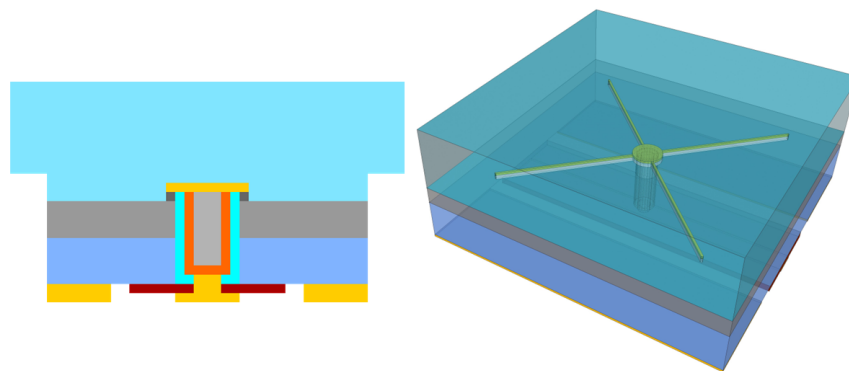
Après que les vias soient révélés en face arrière, il est possible de définir la couche d'isolation électrique du niveau de redistribution. Le dépôt et la définition des motifs dans cette couche diélectrique sont réalisées en une seule étape grâce à une photolithographie d'une résine photosensible époxyde. Un schéma de cette étape et le motif de photolithographie associé sont présentés à la figure 10.5k. Le photomasque complet de ce niveau est présenté à la figure 12.16 en annexes. Un recuit ainsi qu'un dégazage permettent ensuite de réticuler le polymère afin de le rendre tolérant aux différentes solutions chimiques et de le rendre stable dans les réacteurs plasma.

Pour transférer le contact face avant vers la face arrière avec succès, il est nécessaire d'ouvrir la couche diélectrique ALD présente au fond des vias, afin d'avoir accès à la métallisation des vias en face arrière. Cette étape est schématisée à la figure 10.5l. La couche diélectrique du niveau de redistribution est aussi utilisée comme masque de gravure pour cette étape. Le même procédé de gravure plasma BCl_3/Ar , utilisé précédemment en face avant pour retirer les deux couches ALD, est utilisé pour ouvrir la couche d' Al_2O_3 présente au fond des vias. Tous les détails concernant ce procédé de gravure sont présentés à la section 8.4.

La dernière étape de microfabrication consiste au dépôt de l'anode et de la cathode en face arrière. La figure 10.6m présente un schéma de cette étape et le motif de photolithographie associé. Le photomasque associé à cette étape est présenté en annexe à la figure 12.17. Ces deux contacts sont formés simultanément grâce à une photolithographie, une évaporation et un soulèvement. Après cette dernière étape, la fabrication de la cellule est complétée et il est possible de la caractériser. La figure 10.6n présente un schéma de la cellule complète.



m) Dépôt des contacts anode/cathode face arrière



n) Cellule complétée

Figure 10.6 Schémas en 3 dimensions et en vue de coupe du procédé de microfabrication des cellules TCVC ainsi que le motif du photomasque associé présentant m) le dépôt métallique des deux contacts face arrière et n) la cellule complétée.

10.2 Caractérisation de cellules TCVC

10.2.1 Montage de caractérisation

Afin de valider que le procédé de microfabrication permet de fabriquer des cellules TCVC fonctionnelles, des mesures courant-tension (IV) sous une illumination d'une puissance équivalente à 1 soleil ont été effectuées. Cependant, un montage adapté doit être utilisé car des micromanipulateurs et des pointes doivent avoir accès aux deux contacts de la face arrière pour appliquer une tension et pour récupérer le courant. De plus, une source lumineuse doit être appliquée sur la face avant du dispositif. La figure 10.7 présente ce montage, conçu par Artur Turala et Xavier Mackré-Delannoy. Il a été conçu de manière à

positionner la face avant de la cellule sur un support en quartz. Des micromanipulateurs et des pointes, aussi présents sur le support, peuvent être positionnés sur la face arrière de la cellule. Afin de polariser la cellule, une source au xénon et un miroir sont positionnés en dessous du support afin d'illuminer la cellule à travers le support en quartz. Il s'agit d'un support très rudimentaire et **son seul objectif est de valider que les cellules TCVC sont fonctionnelles.**

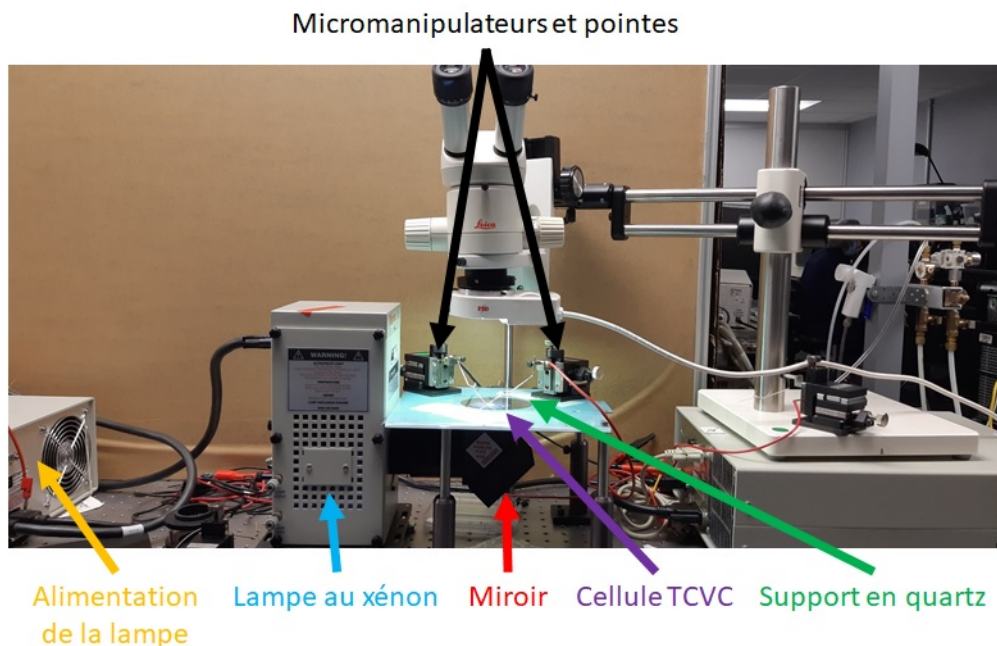


Figure 10.7 Montage utilisé pour caractériser les cellules TCVC

Ce montage peut engendrer plusieurs erreurs de mesure. Tout d'abord, aucun filtre (AM1.5G par exemple) n'est utilisé avec la lampe au xénon. Le contenu spectral de cette lampe est donc inconnu. Étant donné que les cellules multijonctions sont très sensibles au contenu spectral, il est impossible de confirmer que chaque sous-cellule génère la même densité de courant (aucun *current-matching*). Par conséquent, il sera très difficile de commenter sur le facteur de remplissage (*fill factor*) des cellules étant donné que ce paramètre peut être surévalué si une sous-cellule génère beaucoup moins de courant que les deux autres. Par ailleurs, la configuration du montage complexifie grandement la calibration de la puissance de la lampe à 1 soleil. Les cellules de calibration disponibles ont des contacts standards ce qui rend difficile la calibration d'un montage non-conventionnel. Finalement, les caractérisations IV sont généralement effectuées à une température contrôlée à 25°C. Le montage n'offre aucun contrôle en température et le support en quartz présente une mauvaise dissipation thermique. Il est donc certain que la température variera au cours

des mesures. Cette caractéristique peut engendrer une source d'erreur autant au niveau du courant généré que de la tension générée.

10.2.2 Résultats et discussion

Tout d'abord, la figure 10.8 présente la courbe IV d'une cellule TCVC d'une taille de $1 \times 1 \text{ mm}^2$. Les caractéristiques IV témoignent qu'elle peut générer de la puissance et donc, qu'elle est bien fonctionnelle. La résistance *shunt* de $129 \text{ k}\Omega$ est toutefois plutôt faible en considérant qu'elle est un ordre de grandeur plus petite que ce qui est normalement attendu pour une cellule III-V/Ge. Ceci peut, en partie, expliquer pourquoi la tension à circuit ouvert (V_{oc}) est aussi petite (1.65 V). Sur des dispositifs standards, le V_{oc} peut atteindre 2.48 V . Ces problèmes de résistance parallèle ne sont pas surprenant en considérant l'architecture. Comme discuté à la section 2.3, l'état de l'art témoigne que transférer le contact face avant à l'arrière avec des vias présente un haut risque de court-circuiter le dispositif. Sur la figure figure 10.8, la pente prononcée à basse tension indique qu'un court-circuit partiel est présent.

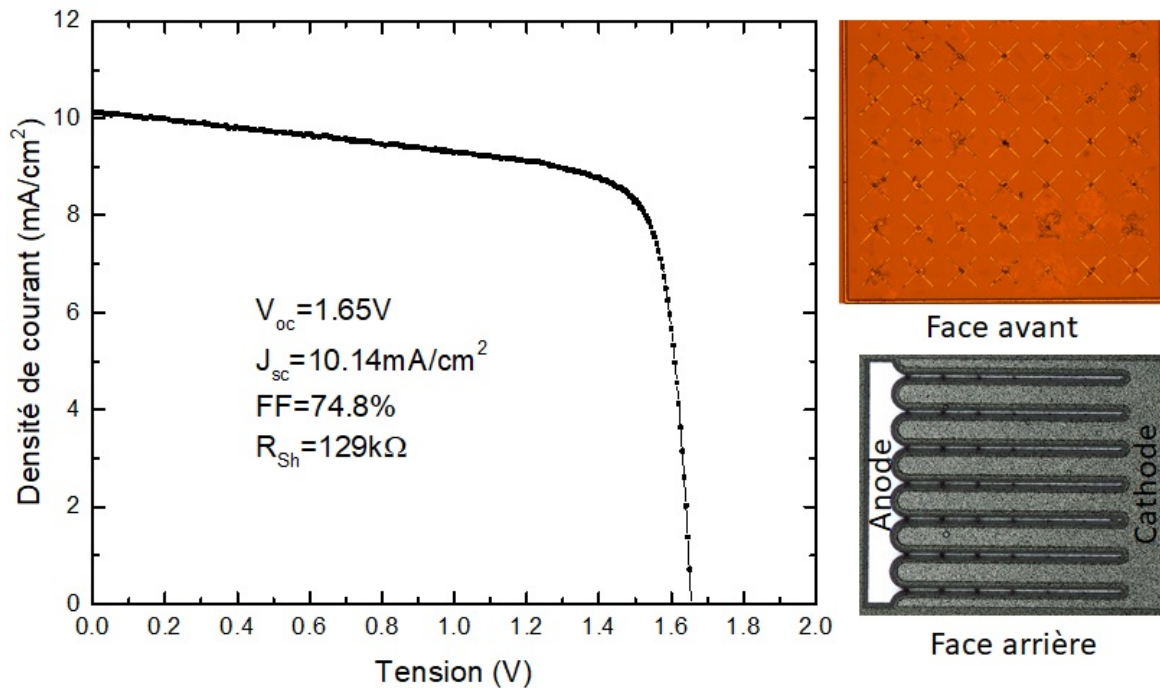


Figure 10.8 Courbe IV d'une cellule TCVC $1 \text{ mm} \times 1 \text{ mm}$ ainsi que des images prises au microscope optique présentant la face avant et la face arrière d'une cellule $1 \text{ mm} \times 1 \text{ mm}$.

La figure 10.9 présente les caractéristiques IV d'un autre type de cellule TCVC fabriquée avec 9 vias. La résistance *shunt* est de $611 \text{ k}\Omega$ ce qui est une valeur beaucoup plus acceptable que celle de la cellule de 1 mm^2 , mais le V_{oc} reste plutôt bas. La densité de

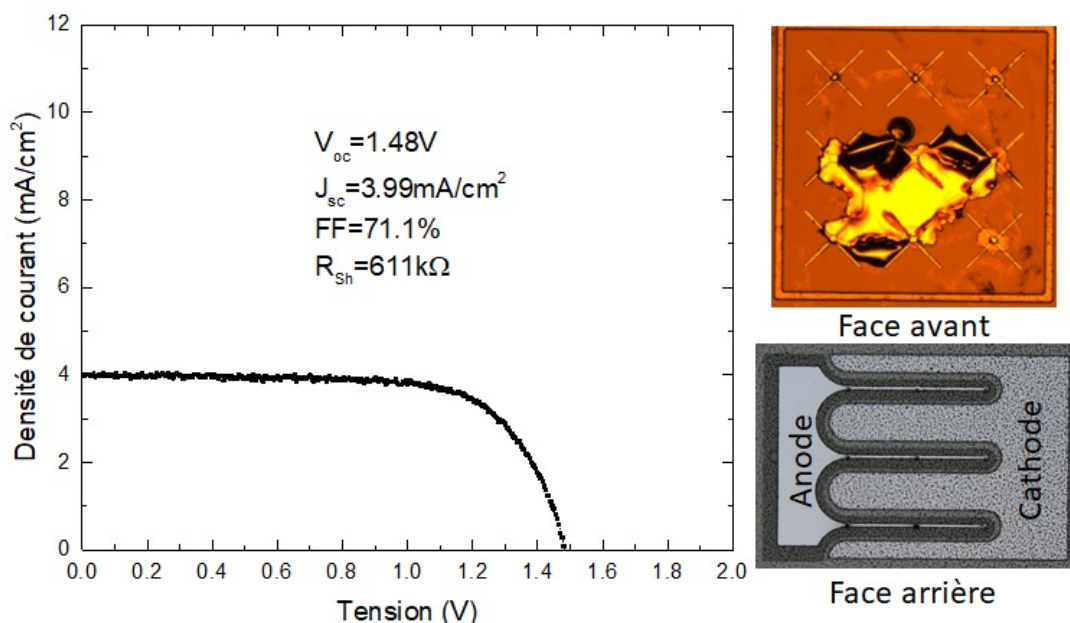


Figure 10.9 Courbe IV d'une cellule TCVC à 9 vias ainsi que des images prises au microscope optique présentant la face avant et la face arrière d'une cellule à 9 vias.

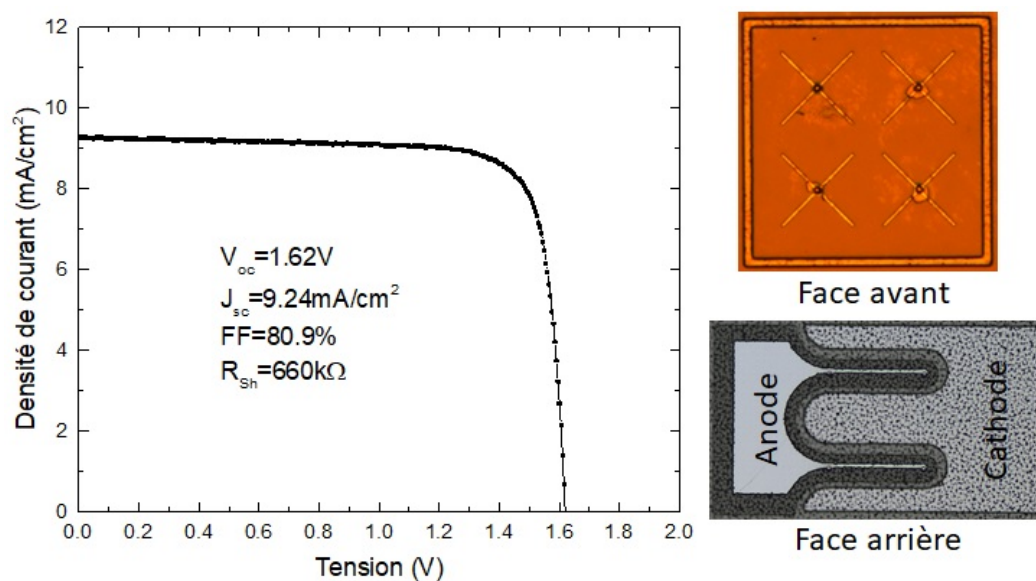


Figure 10.10 Courbe IV d'une cellule TCVC à 4 vias ainsi que des images prises au microscope optique présentant la face avant et la face arrière d'une cellule à 4 vias.

courant photogénérée est toutefois beaucoup plus petite ($3.99 \frac{mA}{cm^2}$) que ce qui est normalement attendu pour une cellule sans couche antireflet ($9-10 \frac{mA}{cm^2}$). Ceci peut être expliqué par l'ombrage créé par des résidus d'or pouvant subsister sur la face avant de la cellule, comme présenté sur la figure 10.9. Ces résidus n'ont pas pu être entièrement retirés avec la

CMP d'or (étape e de la figure 10.3). Ce résultat révèle donc une étape du procédé qui est problématique. Elle devra être corrigée afin d'assurer que toutes les cellules génèrent leur densité de courant nominale. Une solution proposée est d'effectuer un dépôt anisotrope d'une couche d'oxyde de silicium sur le TiN, avant l'électrodéposition. Un dépôt directionnel est requis pour que l'oxyde de silicium ne recouvre pas le TiN sur les flancs des vias. Cette caractéristique est requise pour conserver des bonnes conditions pour l'électrodéposition. La couche d'oxyde de silicium peut servir d'excellente couche d'arrêt de CMP étant donné que *Gold Etch TFA* ne grave pas le SiO₂. Ensuite, cette couche diélectrique pourra être retirée sélectivement grâce à une gravure à base de HF.

La figure 10.10 présente les caractéristiques IV d'un autre type de cellule TCVC fabriquée avec 4 vias. Malgré le fait que valeur du V_{oc} reste basse. La grande densité de courant ainsi que la résistance *shunt* et le FF plus élevés indiquent que la cellule est bien fonctionnelle. La résistance *shunt* est de 660kΩ, ce qui est bien meilleur que les deux précédents dispositifs. Les figures 10.8, 10.9 et 10.10 semblent indiquer que la résistance *shunt* est très sensible à la présence des vias. Le graphique de la figure 10.11 présente la résistance *shunt* des cellules TCVC en fonction du nombre de vias. Celui-ci indique clairement que la résistance *shunt* d'une cellule TCVC est réduite lorsque le nombre de vias augmente. Par conséquent, la présence de vias semble créer de courants de fuite et des courts-circuits partiels au niveau du dispositif. Les problèmes associés à cette architecture de contact qui ont été présentés dans l'état de l'art ont malheureusement pu être observés également dans le cadre de cette thèse.

Pour confirmer que ce problème est bien causé par les vias, la figure 10.12 présente les V_{oc} des cellules TCVC comparés à celui d'une cellule standard ainsi qu'aux V_{oc} de microcellules à contacts standards obtenus par Pierre Albert. Sur cette figure, les V_{oc} sont présentés en fonction du rapport périmètre/aire ($\frac{P}{A}$) des dispositifs afin de mettre en lumière les problèmes associés aux flancs des cellules. Pour les microcellules et les cellules TCVC, les V_{oc} sont beaucoup moins élevés que pour des cellules ayant des tailles millimétriques. De plus, le V_{oc} des deux types de dispositifs est grandement réduit lorsque $\frac{P}{A}$ augmente, indiquant que la recombinaison au bord de la cellule devient de plus en plus dominante. Il est toutefois possible de remarquer que, pour un même $\frac{P}{A}$, les microcellules standards présentent un V_{oc} supérieur aux cellules TCVC, confirmant qu'un problème supplémentaire, associé à l'architecture TCVC, est en cause. Ce problème peut être expliqué par deux caractéristiques : (1) contrairement aux flancs du dispositifs, les flancs des vias n'ont pas eu de nettoyage NH₄OH/H₂O₂/H₂O et peuvent présenter plus de défauts et (2) la couche diélectrique recouvrant les vias est très fine et elle précède l'amorce de la métalli-

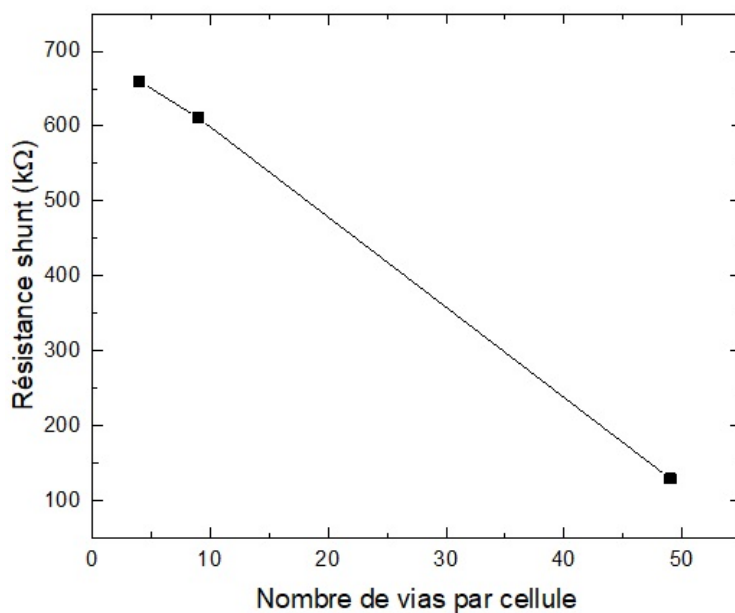


Figure 10.11 Graphique présentant la résistance *shunt* des cellules TCVC en fonction du nombre de vias

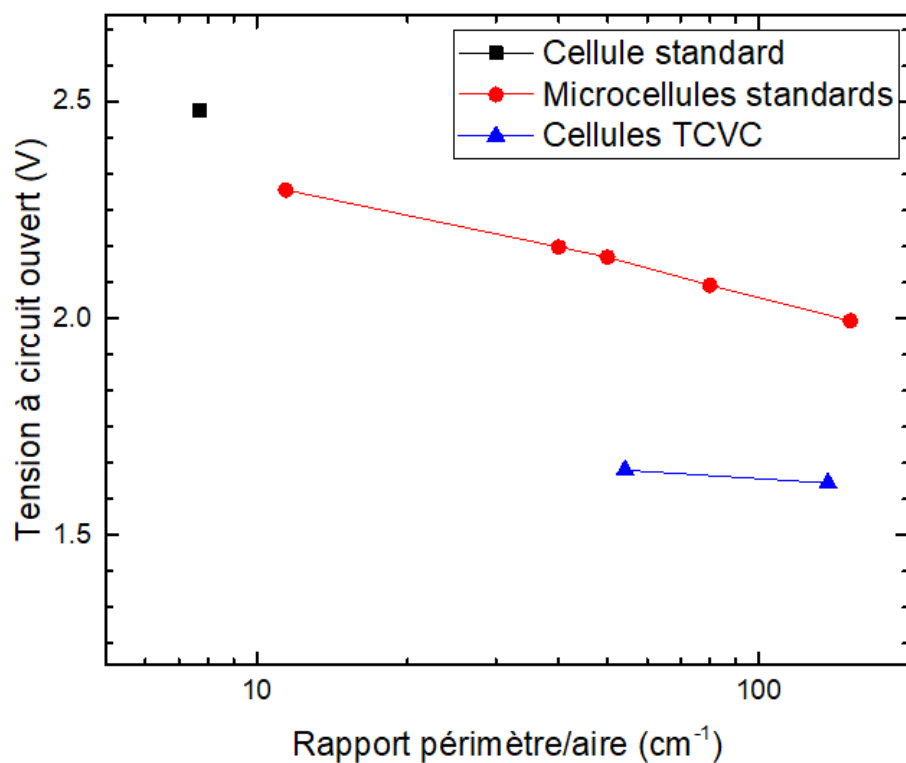


Figure 10.12 Graphique présentant la tension à circuit ouvert d'une cellule standard, des microcellules à contacts standards fabriquées par Pierre Albert et des cellules TCVC en fonction du rapport périmètre/aire.

sation par ALD. Le nettoyage des flancs des vias n'a pas été effectué parce qu'il crée une érosion latérale sélective. Celle-ci complexifie le dépôt conforme de la couche diélectrique et peut engendrer des problèmes de fiabilité à cause de la différence des coefficients de dilation thermique. Concernant la fine couche diélectrique, seuls 50nm d' Al_2O_3 empêchent un court-circuit au niveau des vias. S'il y a des défauts dans cette couche diélectrique (pores ou charges), il est possible qu'il y ait des courants de fuite à travers ceux-ci. Il serait intéressant d'augmenter l'épaisseur de cette couche isolante pour tenter de limiter les courants de fuite et augmenter la résistance *shunt*.

Malgré le fait que seules trois cellules TCVC ont été présentées, une vingtaine de cellules ont été mesurées. Parmi celles-ci, environ 50% d'entre elles sont fonctionnelles, 25% ont été court-circuitées et 25% présentent un circuit ouvert. Les court-circuits peuvent être expliqués par des défauts au niveau de l'isolation électrique des vias, comme discuté précédemment. Les circuits ouverts peuvent être expliqués par des problèmes durant la dernière photolithographie, évaporation et soulèvement (étape m de la figure 10.6). La figure 10.13 présente un image prise au microscope optique de la face arrière des cellules TCVC ayant un circuit ouvert. Il est possible d'observer que l'anode du dispositif n'est pas connectée au via, ce qui rend ces cellules non-fonctionnelles.

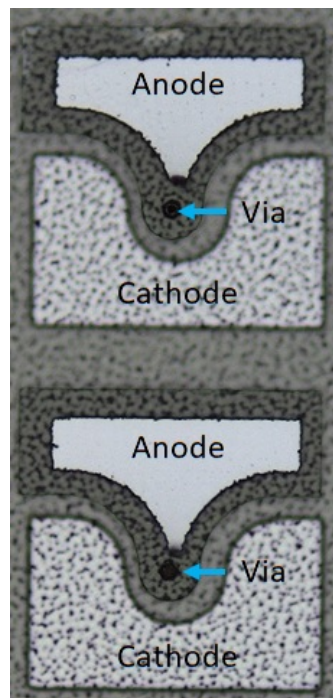


Figure 10.13 Image prise au microscope optique de la face arrière des cellules TCVC ayant un circuit ouvert.

10.3 Conclusion du chapitre

Des cellules à contacts en vias traversant sur des hétérostructures III-V ont été conçues et fabriquées avec succès pour la première fois. Réaliser cette preuve de concept avec un taux de succès 50% représente toute une réussite. Plusieurs problèmes ont été identifiés et des pistes de solution ont été proposées. Les résidus d'or diminuent la densité de courant et ceux-ci pourraient être éliminés grâce à l'incorporation d'une couche d'arrêt de CMP. La faible résistance *shunt* est causée par la présence de vias et augmenter l'épaisseur de la couche diélectrique pourraient solutionner ce problème.

CHAPITRE 11

CONCLUSION

11.1 Contributions

En conclusion, cette thèse de doctorat présente les travaux réalisés pour concevoir, fabriquer et caractériser des cellules multijonctions à contacts en vias traversant. Cette thèse a requis plus de 2500 heures de travail en salle blanche accumulant plus de 67000\$ en frais d'utilisation d'équipement. Étant donné le caractère multidisciplinaire de ce projet, de grandes avancées technologiques dans différents domaines et beaucoup de contributions scientifiques ont été apportées au cours de ces dernières années.

La gravure plasma des vias représente la clé de voûte de la fabrication de ces dispositifs car elle a un impact capital sur l'isolation des vias, la métallisation des vias, l'amicissement du substrat, le choix du report et les pertes en performance induites par les recombinaisons non-radiatives. Le chapitre 5 présente les résultats concernant l'influence de la chimie du plasma sur la morphologie des vias et sur les performances des cellules. **Les résultats indiquent que l'utilisation de BCl_3 et de Cl_2 crée d'importantes pertes en performance et crée une forte érosion latérale des flancs de gravure. Le SiCl_4 et le H_2 permettent de limiter cette perte en performance et offrent une morphologie beaucoup plus adéquate.** Ces travaux ont été valorisés sous la forme d'un article publié dans *Solar Energy Materials and Solar Cells* et d'une présentation oral à la conférence PESM 2017. Il s'agit d'une grande contribution scientifique car ces résultats sont très pertinents pour des domaines comme la gravure plasma et le photovoltaïque concentré, mais aussi pour des domaines connexes comme l'optoélectronique basée sur les matériaux III-V.

Étant donné la pertinence des procédés de gravure plasma SiCl_4/H_2 , ceux-ci ont été étudiés en détails sur une grande plage de conditions. Le chapitre 6 présente ces résultats et met en lumière tous les mécanismes qui favorisent une belle morphologie et des bonnes performances de dispositifs. En effet, il fut possible de constater que **les conditions optimales permettent une passivation des défauts au niveau des flancs qui subsiste même après plusieurs mois.** Ces résultats ont été valorisés sous la forme d'un article publié dans *Micro and Nano Engineering* et de deux présentations orales aux conférences AVS

65th International Symposium & Exhibition et PESH 2019. Il s'agit d'une contribution scientifique importante car elle offre la possibilité d'effectuer la passivation et la gravure plasma de matériaux III-V simultanément, ce qui est d'une grande pertinence pour les cellules TCVC, les cellules avec une architecture standard, mais aussi pour des domaines connexes comme l'optoélectronique basée sur des matériaux III-V.

L'isolation électrique des vias représente une étape critique de la fabrication des cellules TCVC. Le chapitre 7 présente une étude comparative entre deux techniques de dépôt pour évaluer celle qui maximise la conformité et limite le nombre de défauts qui pourront court-circuiter la cellule. **Une nouvelle méthodologie a été développée spécifiquement pour valider la qualité du dépôt diélectrique et elle a permis de confirmer que le dépôt ALD est grandement supérieur au dépôt PECVD pour isoler électriquement des vias.** Ces travaux ont été valorisés sous la forme d'un *proceeding* et avec un poster à la conférence CPV13.

Le chapitre 8 met en lumière plusieurs contributions scientifiques en ce qui a trait à la métallisation de vias sur des hétérostructure III-V/Ge. L'hétérostructure impose plusieurs contraintes qui ont forcé le développement d'une nouvelle stratégie. **Les nouveaux procédés développés consistent à un nettoyage sous vide avec ultrasons et la CMP d'or avec un taux d'abrasion rapide et ceux-ci sont salutaires pour compléter la métallisation des vias.** De plus, un brevet sur l'optimisation du dépôt ALD de TiN pour la métallisation des vias à fort rapport d'aspect est en préparation.

Le chapitre 9 indique aussi qu'il y a eu des contributions scientifiques concernant le report, la manipulation et l'amincissement de substrat III-V/Ge. Un procédé fiable a été développé afin d'atteindre ces objectifs. **Les multiples optimisations ont permis de limiter la rugosité, les effets de bords et le loading pour l'amincissement de substrat de Ge.**

L'unification de tous ces travaux permet finalement la fabrication des cellules en contact en vias traversant. Un procédé de microfabrication complet a été conçu, validé et réalisé. Des cellules photovoltaïques multijonction avec des contacts à vias traversant ont été fabriquées et elles sont fonctionnelles. **Au meilleur de notre connaissance, il s'agit d'une première mondiale.** Le taux de réussite de 50% pour cette preuve de concept témoigne que ce projet de thèse est un succès. Un article scientifique portant sur la fabrication et la caractérisation de cellules TCVC est en préparation et il sera soumis dans *Progress in*

photovoltaics : Research & Applications.

Cette thèse présente donc toutes les briques technologiques nécessaires à la fabrication d'une architecture de contact en vias traversant pour des cellules multijonctions. Un des avantages majeurs est que ces procédés sont compatibles avec différentes hétérostructures à l'état de l'art comme les cellules à 4 jonctions [35] ou à 6 jonctions [47]. Par conséquent, des gains substantiels en efficacité de conversion peuvent être atteints dans différentes filières simultanément. La présence des deux contacts en face arrières peut aussi faciliter l'encapsulation de ces dispositifs sur les modules. **Pour toutes ces raisons, il s'agit d'une contribution au domaine du photovoltaïque à concentration.** Par ailleurs, l'étude approfondie du procédé de gravure plasma et la compréhension des mécanismes associés représentent aussi une contribution substantielle. Cette étude a été réalisée et optimisée sur une grande variété de matériaux III-V, ce qui rend ces contributions pertinentes pour des applications demandant un matériau semiconducteur ayant une petite bande d'énergie interdite ou une grande bande d'énergie interdite. **En somme, tout ce qui a été développé dans cette thèse offre des contributions aux domaines du photovoltaïque concentré, de la microélectronique, de la photonique, de la gravure plasma et de la microfabrication.**

11.2 Publications et communications

La liste suivante résume les différentes publications et communications réalisées dans le cadre de cette thèse :

Publications avec comités de lecture

- **de Lafontaine, M.**, Pargon, E., Gay, G., Petit-Etienne, C., David, S., Barnes, J.-P., Rochat, N., Jaouad, A., Volatier, M., Fafard, S., Aimez, V., Darnon, M. (2021) Anisotropic and Low Damaged II-V/Ge Heterostructure Etching for Multijunction Solar Cell Fabrication with Passivated Sidewalls, *Micro and Nano Engineering*
- **de Lafontaine, M.**, Pargon, E., Petit-Etienne, C., Gay, G., Jaouad, A., Gour, M.-J., Volatier, M., Fafard, S., Aimez, V., Darnon, M. (2019) Influence of Plasma Process on III-V/Ge Multijunction Solar Cell Via Etching, *Solar Energy Materials and Solar Cells*, Volume 195, p. 49-54

Proceedings de conférence

- Laucher, C., Colin, C., **de Lafontaine, M.**, Melul, F., Volatier M., Darnon, M., Aimez, V. and Jaouad, A. (2018) Permanent Bonding Process for III-V/Ge Multijunction Solar Cell Integration, *AIP Conference Proceeding*, Volume 2012, p. 090004

- **de Lafontaine, M.**, Jaouad, A., Darnon, M., Volatier, M., Arès, R. Fafard, S., et Aimez, V. (2017) Via Sidewall Insulation for Through Cell Via Contacts, AIP Conference Proceeding, Volume 1881, p. 040002
- Colin, C., Jaouad, A., Darnon, M., **de Lafontaine, M.**, Volatier, M., Boucherif, A., Arès, R. Fafard, S. and Aimez, V. (2017) The Handling of Thin Substrates and its Potential for New Architectures in Multi-Junction Solar Cells Technology, AIP Conference Proceeding, Volume 181, p. 040001

Présentations orales dans des conférences

- **de Lafontaine, M.**, Ayari, F., Pargon, E, Gay, G., Petit-Etienne, C., Barnes, J.-P., Rochat, N., Turala, A., Volatier, M., Jaouad, A., Fafard S. Aimez V. and Darnon, M. (2021) Multijunction Solar Cell Electrical Isolation and Passivation with a Single Plasma Process, 17th International Conference on Concentrator Photovoltaic Systems
 - Darnon, M., Volatier, M., Albert, P. **de Lafontaine, M.**, St-Pierre, P., Hamon, G., Petit-Etienne, C., Gay, G., Pargon, E., Aimez V., Fafard S. and Jaouad, A. (2019) Plasma Processes for High Efficiency Multi-Junction Solar Cells Fabrication, AVS 66th Conference & Symposium (invité)
 - Darnon, M., Volatier, M., **de Lafontaine, M.**, Albert, P., Laucher, C., Hamon, G., Pargon, E., Béchou, L., Fafard S., Aimez V. and Jaouad, A. (2019) Micro/nanotechnologies to improve concentrated photovoltaics systems, Les Journées Nationales sur les Technologies Emergentes
 - Pargon, E., **de Lafontaine, M.**, Fouchier, M., Petit-Etienne, C., Gay, G., Labau, S., Rochat, N., Barnes, J.-P., Darnon, M. and Landesman J.-P. (2019) Plasma-induced damage during III-V semiconductor patterning for photovoltaic applications, DRIP XVIII (invitée)
 - **de Lafontaine, M.**, Gay, G., Petit-Etienne, C., Pargon, E, Rochat, N., Volatier, M., Jaouad, A., Fafard S. Aimez V. and Darnon, M. (2019) High Aspect Ratio and Low Damage III-V/Ge Heterostructure Via Etching, Plasma etch & strip processes for microtechnology 2019
 - **de Lafontaine, M.**, Gay, G., Petit-Etienne, C., Pargon, E., Darnon, M., Jaouad, A., Volatier, M., Fafard S. and Aimez V., (2018) III-V/Ge Heterostructure Etching for Through Cell Via Contact Multijunction Solar cell, AVS 65th Conference & Symposium
 - **de Lafontaine, M.**, Darnon, M., Pargon, E, Jaouad, A., Volatier, M., Fafard S. and Aimez V. (2017) Anisotropic and Low Damage III-V/Ge Heterostructures Via Et-
-

ching for Multijunction Photovoltaic Cell Fabrication, Plasma etch & strip processes for microtechnology 2017

Posters dans des conférences

- **de Lafontaine, M.**, Pargon, E, Gay, G., Petit-Etienne, C., David, S., Barnes, J.-P., Rochat, N., Jaouad, A., Volatier, M., Fafard S. Aimez V. and Darnon, M. (2020) Multijunction Solar Cell Electrical Isolation and Passivation with a Single Plasma Process, TOP-SET summer school 2020
- **de Lafontaine, M.**, Volatier, M., Jaouad, A., Fafard S. Aimez V. and Darnon, M. (2019) Conception, fabrication et caractérisation de cellules photovoltaïques multi-jonctions à contacts en vias traversants, Québec Mines+Énergie 2019
- **de Lafontaine, M.**, Laucher, C., Darnon, M.*, Jaouad, A., Volatier, M., Pargon, E, Fafard S. and Aimez V. (2018) III-V/Ge Multijunction Solar Cell with Through Cell Via contacts Fabrication, 14th International Conference on Concentrator Photovoltaic Systems
- **de Lafontaine, M.**, Darnon, M., Jaouad, A., Collin, C., Volatier, M., Arès, R., Fafard S. and Aimez V. (2017) Development and Validation of Key Microfabrication Processes for Through Cell Via Contacts Multi-junction Solar Cells Fabrication, 13th International Conference on Concentrator Photovoltaic Systems
- **de Lafontaine, M.**, Jaouad, A., Darnon, M., Volatier, M., Arès, R. Fafard, S., et Aimez, V. (2017) Via Sidewall Insulation for Through Cell Via Contacts, 13th International Conference on Concentrator Photovoltaic Systems

11.3 Perspectives

Tous les travaux présentés dans ce document mettent en lumière de multiples possibilités en ce qui a trait aux perspectives futures au projet. Le développement d'un procédé de gravure plasma a permis d'obtenir un procédé permettant la gravure d'une grande variété de semiconducteurs III-V tout en offrant, simultanément, une passivation à l'hydrogène en surface. Cette contribution scientifique a été validée sur des cellules photovoltaïques multi-jonctions mais, au meilleur de notre connaissance, elle n'a jamais été testée sur d'autres dispositifs. En microélectronique, le silicium commence à atteindre ses limites, incitant ainsi une transition vers les matériaux III-V, présentant des meilleures performances électroniques [32]. Par exemple, pour la fabrication de finFET en semiconducteurs III-V, une gravure plasma anisotrope est requise et les propriétés électroniques en surface doivent être exceptionnellement bonnes. Il serait donc intéressant d'évaluer le procédé développé dans le cadre de cette thèse pour cette application.

Les phototransducteurs ont aussi une architecture très similaire aux cellules photovoltaïques multijonctions et pourraient bénéficier autant du procédé de gravure plasma que de l'architecture TCVC. La petite superficie de ces dispositifs engendre un grand rapport périmètre sur aire pouvant réduire la tension à circuit ouvert. Les phototransducteurs pourraient donc grandement bénéficier d'une passivation des flancs. Utiliser le procédé de gravure plasma complet présenté au chapitre 6 permettrait aussi de singulariser (découper) des phototransducteurs de très petites dimensions, avec une grande flexibilité de design tout en limitant la perte de matériau actif. Ces trois aspects ne sont pas possible avec la scie diamant. Finalement, ces dispositifs fonctionnent généralement sous une illumination très concentrée. L'architecture TCVC serait donc aussi pertinente pour cette application.

Au niveau de la cellule TCVC, plusieurs futurs travaux sont possibles. La section 2.5.4 témoignait que l'ajout de vias pouvait induire de multiples conséquences en ce qui à trait à la fiabilité. Concernant les TSV sur silicium, ces aspects ont été l'objet de plusieurs études au cours des dernières décennies, mais, au meilleur de notre connaissance, ils n'ont jamais été étudiés sur des hétérostructures III-V/Ge. Ceci confirme que la fiabilité des cellules TCVC représente un riche sujet qui devra absolument être étudié avant un transfert industriel.

Les bénéfices associés à la réduction de la résistance série offert par l'architecture TCVC ne se limitent pas à des gains en efficacité à haute concentration solaire. Ils ont le potentiel d'éliminer plusieurs contraintes usuelles rencontrées durant la croissance épitaxiale. En fait, les cellules multijonctions à l'état de l'art requièrent d'incroyables acrobaties techniques durant la croissance de la sous-cellule supérieure afin de trouver un juste équilibre entre minimiser les pertes résistives et maximiser le photovoltage [120]. L'architecture TCVC offre donc un tout nouveau paradigme en ce qui a trait à l'optimisation de la croissance épitaxiale de la sous-cellule supérieure. Il serait alors possible d'utiliser des combinaisons de matériaux semiconducteurs qui permettent une meilleure conversion de cette région spectrale, car les contraintes résistives seront beaucoup moins importantes.

Les design réalisés durant cette thèse étaient uniquement basés sur des contraintes imposées par des procédés de microfabrication et des résultats de simulation. Une optimisation des différents paramètres (diamètre du via, longueur de doigts en croix, dimension des contacts du niveau de redistribution) seraient certainement d'une grande pertinence. En fait, l'architecture TCVC offre beaucoup plus de paramètres à varier et à optimiser que l'architecture standard. L'élimination des *busbars* et l'utilisation de vias offrent une nou-

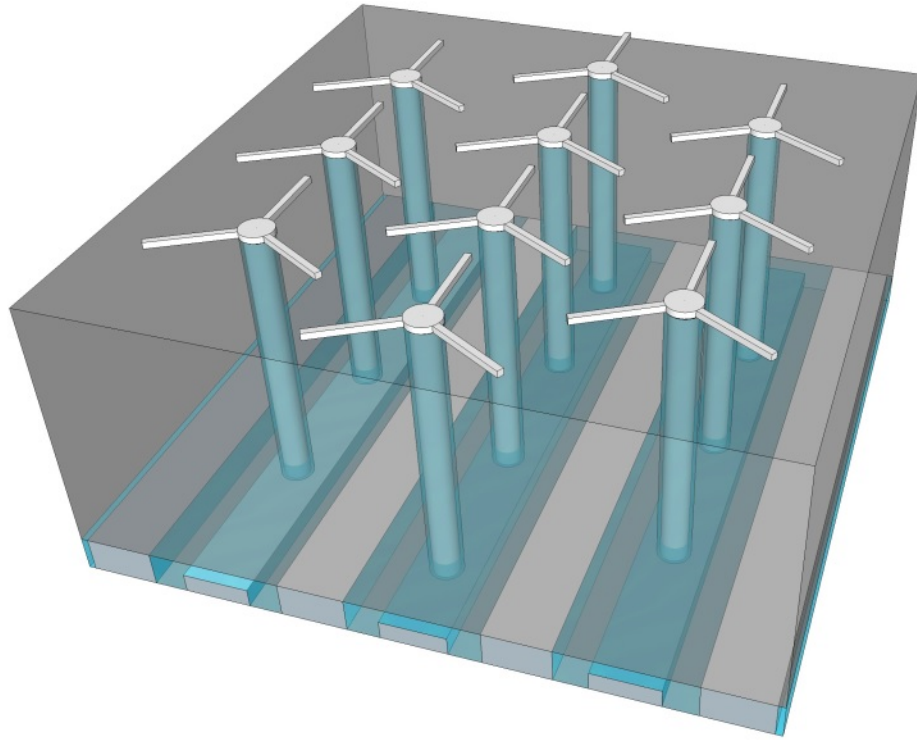


Figure 11.1 Schéma présentant une cellule TCVC avec une variation du design du contact ohmique

velle liberté inexplorée en ce qui a trait au design de la face avant du dispositif. L'image 11.1 représente un exemple très simple où les vias ayant trois doigts en croix sont disposés pour former un réseau hexagonal. Il serait même envisageable de densifier les vias en fonction de l'intensité solaire non-uniforme causée par les optiques de concentration [104].

Cette nouvelle liberté associée au design des contacts ne se limite pas simplement à la conception de la face avant et de la face arrière. Il est facilement imaginable de pouvoir venir altérer la cellule au niveau de son volume (*bulk*) pour réaliser des cellules TCVC multiterminaux. La figure 11.2 présente un exemple très simple d'une cellule TCVC à 4 jonctions multiterminaux. Cette architecture permettrait d'accéder à chaque sous-cellule indépendamment les unes des autres tout en minimisant une réduction de l'ombrage, une réduction des pertes résistives et en offrant tous les contacts sur la face arrière. Il serait possible de graver tous les vias avec une même gravure en diminuant le diamètre de ceux-ci et en utilisant la diminution de la vitesse de gravure à fort rapport d'aspect (*ARDE*) à notre avantage.

L'avantage d'avoir deux contacts en face arrière du dispositif ne se limite pas à faciliter l'encapsulation des modules. La présence de l'anode et de la cathode du dispositif sur la

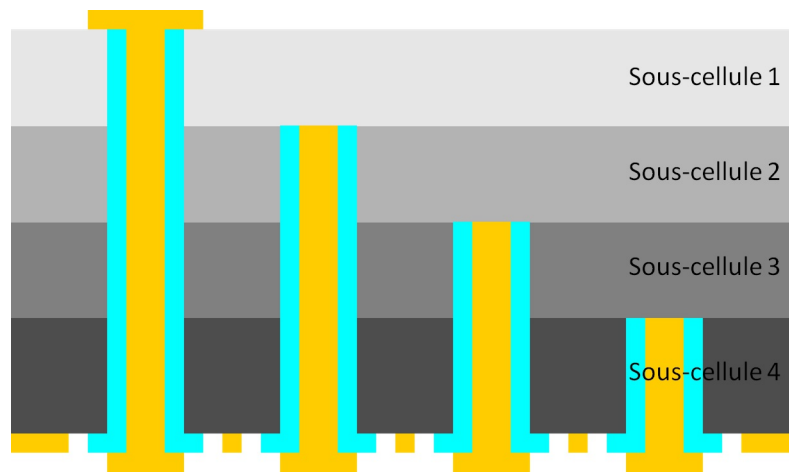


Figure 11.2 Schéma présentant une cellule TCVC multiterminaux

même face du substrat est grandement similaire à ce qui est obtenu en microélectronique standard. Cet aspect semble suggérer que toutes les avancées du *packaging* des dernières décennies s'offrent maintenant au domaine du photovoltaïque à concentration. Il serait donc possible d'utiliser ces techniques pour des nouvelles applications dédiées au CPV. Par exemple, il serait possible d'interconnecter différentes cellules et de moduler la sortie en courant et en tension avant même que la microfabrication au niveau du substrat soit complétée.

La combinaison des cellules TCVC multiterminaux avec un niveau de redistribution soigneusement conçu offre une personnalisation au niveau du substrat qui est jusqu'à maintenant inexplorée. Il serait possible de créer des dizaines de milliers de cellules multijonctions sur un même substrat et avoir accès à chaque jonction indépendamment les une des autres, tout en les interconnectant judicieusement entre elles grâce aux multiples niveaux de redistribution. Cette flexibilité apporte un avantage inestimable lorsqu'on considère les défis associés aux limitations des optiques de concentration et du spectre solaire grandement variable. En effet, les optiques de concentration créent un profil généralement Gaussien et peuvent créer de l'aberration chromatique. De plus, l'atmosphère et les aérosols peuvent venir grandement altérer le spectre solaire. Tous ces problèmes pourraient être corrigés en pixelisant le substrat avec une grande quantité de cellules et en gérant chaque sortie en tension et courant de chaque sous-cellule de manière indépendante grâce aux multiples niveaux de redistribution. Ces perspectives indiquent qu'un niveau de personnalisation très avancé (au climat ou au type d'optique de concentration) serait possible avant même que la microfabrication du dispositif soit complétée.

Cette thèse apporte aussi des perspectives intéressantes en ce qui à trait au module et au système CPV. Les *dense array receivers* bénéficieraient grandement de cette nouvelle architecture. Avec des cellules à contacts standards, les *dense array receivers* sont constitués de plusieurs cellules interconnectées entre elles en *shingles (shingling)*, ce qui les rend dépendantes les unes des autres. La présence des deux contacts sur la face arrière de la cellule TCVC simplifie grandement l'encapsulation tout en éliminant le *shingling* et ses multiples problèmes associés . Par exemple, l'architecture TCVC offre aux *dense array receivers* des cellules indépendantes les unes des autres, une meilleure utilisation de la surface active et une réduction des pertes résistives [94]. Il serait même possible d'imaginer fabriquer des cellules TCVC sur la surface complète d'un substrat et d'utiliser ce dernier entièrement dans un module/système. Le substrat (circulaire) serait alors naturellement adapté à l'optique de concentration (circulaire). Cet aspect met en lumière l'ironie associée la méthodologie actuelle : on utilise un substrat circulaire, sur lequel on fabrique des cellules rectangulaires en perdant de la surface active, pour ensuite les placer sous une optique de concentration... circulaire. Pourquoi ne pas maximiser l'aire active en éliminant la seule étape apportant une transformation rectangulaire ?

CHAPITRE 12

ANNEXES

12.1 Calcul détaillé du principe théorique d'une cellule photovoltaïque monojonction

Les aspects théoriques associés au fonctionnement des cellules photovoltaïques seront présentés dans cette section. La démarche générale fut grandement inspirée par le mémoire de maîtrise *Étude et passivation des défauts introduits par la gravure de vias sur cellule photovoltaïque triple jonction*[26]. Par ailleurs, certaines démonstrations mathématiques furent inspirées des livres *Semiconductors and Semimetals* de H.J. Hovel [58] et de *Modern Semiconductor Devices for Integrated Circuits* de Chenming Hu [59].

Une cellule photovoltaïque est un dispositif permettant la conversion de l'énergie lumineuse en énergie électrique grâce à l'effet photoélectrique. Dans un matériau semiconducteur, l'effet photoélectrique permet de générer une paire électron-trou grâce à un photon incident. Toutefois, le photon doit avoir une énergie égale ou supérieure à celle de la bande d'énergie interdite (E_g) du matériau semiconducteur comme l'indique l'équation 12.1. L'énergie de bande interdite correspond à la différence d'énergie entre la bande de valence (E_v) et la bande de conduction (E_c) (12.2) tel qu'indiqué sur la figure 12.1.

$$h\nu \geq E_g \tag{12.1}$$

$$E_g = E_c - E_v \tag{12.2}$$

Dans cette équation, h est la constante de Plank et ν est la fréquence du photon.

Toutefois, après la génération de ces charges, il faut forcer leur séparation afin de créer un courant électrique. Généralement, ces charges sont séparées grâce à une jonction PN.

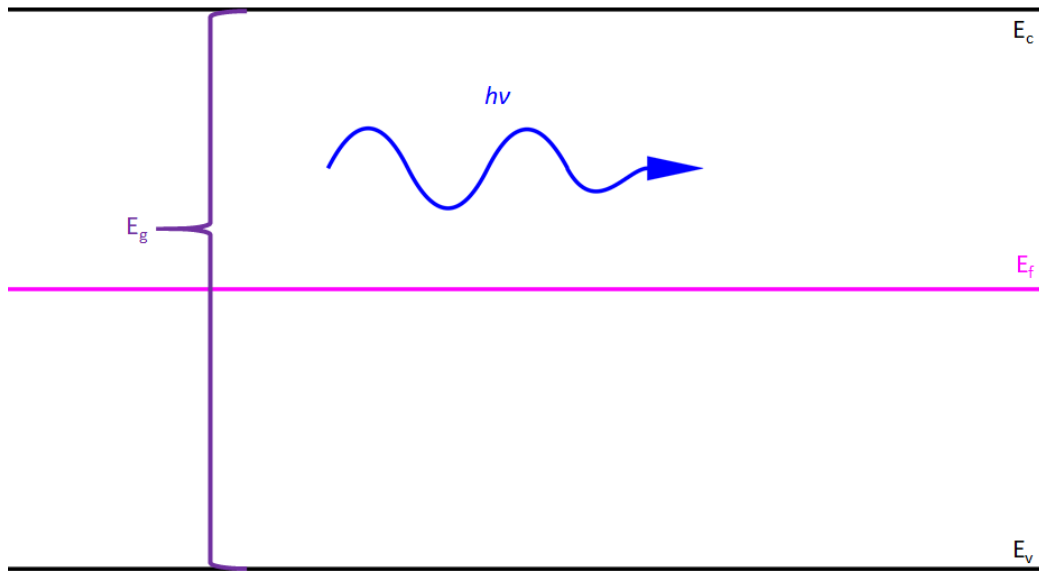


Figure 12.1 Schéma d'une structure de bande d'un matériau semiconducteur intrinsèque

Celle-ci est formée par l'union de semiconducteurs dopé P et dopé N comme en témoigne la figure 12.2.

Le semiconducteur dopé P a un niveau de Fermi (E_f) qui est plus près de la bande de valence (E_v) que de la bande de conduction (E_c). Inversement, le semiconducteur dopé N aura un niveau de Fermi plus près de la bande de conduction que de la bande de valence. Toutefois, le niveau de Fermi doit être constant au niveau de la jonction PN. Ceci crée une courbure au niveau des bandes de conduction et de valence. Cette variation totale en énergie entre $x = x_N$ et $x = x_P$ est définie comme étant $q\Phi$ comme présentée sur la figure 12.2. Φ est défini comme étant le potentiel *built in* et q est la charge élémentaire.

La nature du potentiel *built in* peut être expliquée par l'interaction entre les charges libérées à l'interface des deux types de semiconducteurs. Le semiconducteur dopé P permet de libérer des trous tout en ayant des dopants chargés négativement afin de conserver la neutralité du matériau. Inversement, le semiconducteur dopé N libérera des électrons tout en ayant des dopants chargés positivement afin de conserver la neutralité du matériau. Toutefois, l'union de ces régions à dopage différent crée une zone de déplétion (entre $x = x_N$ et $x = x_P$ sur la figure 12.2) à l'interface des deux régions dopées comme en témoigne la figure 12.2. Celle-ci est créée par la recombinaison d'électrons libérés du côté N de la zone de déplétion (entre $x = x_N$ et $x = 0$) avec des trous libérés du côté P de la zone de déplétion (entre $x = 0$ et $x = x_P$). Les seules charges qui subsistent dans la zone de déplétion sont les dopants chargés négativement du côté P et positivement du côté N.

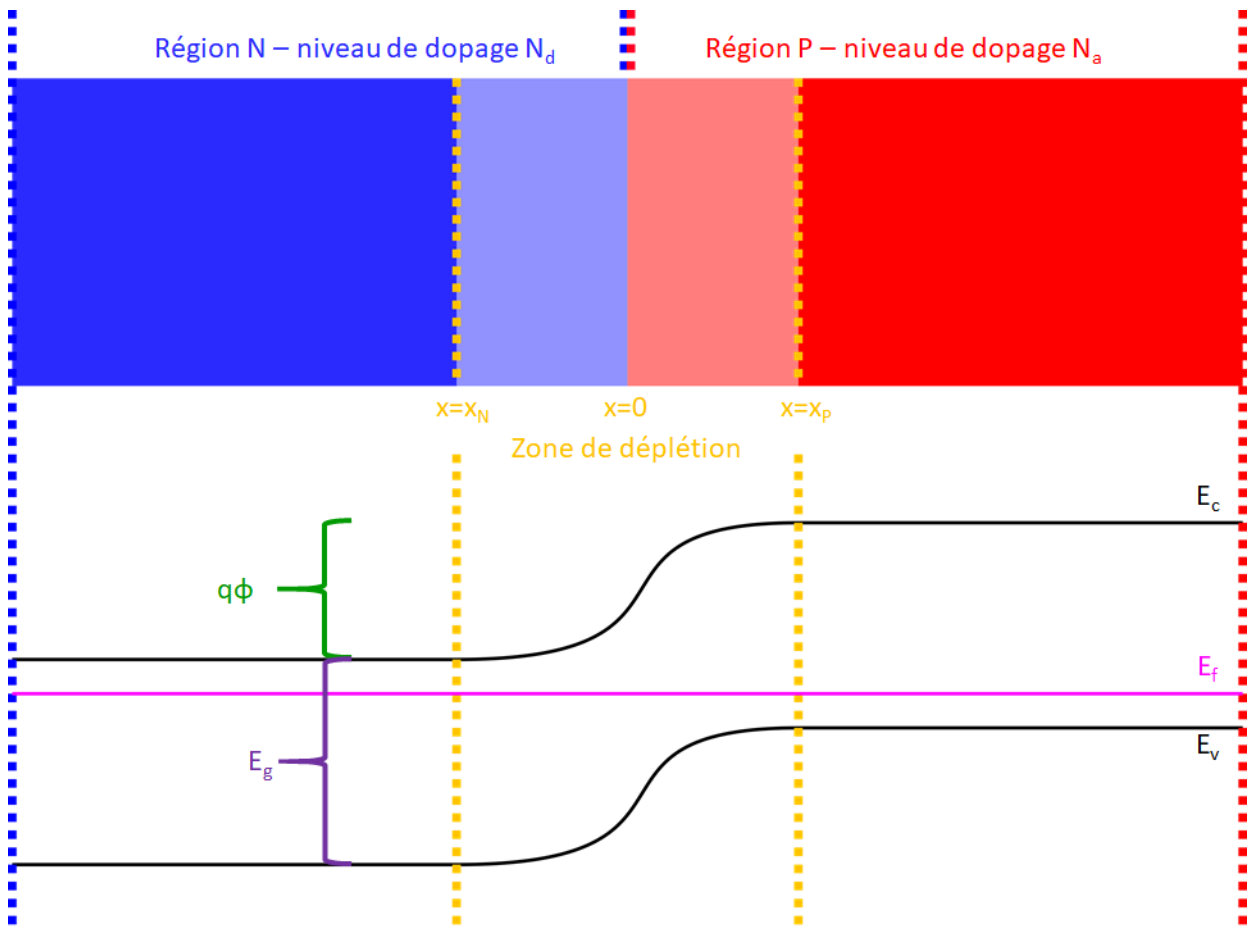


Figure 12.2 Schéma d'une jonction PN et la structure de bande associée

Par conséquent, des densités de charge (ρ) non nulles sont présentes de chaque côté de la zone de déplétion. Celles-ci auront les valeurs :

$$\rho_P = -qN_a \quad (12.3)$$

et

$$\rho_N = qN_d \quad (12.4)$$

Dans les équations 12.3 et 12.4, ρ_P et ρ_N sont les densités de charge du côté P et N respectivement, q est la charge des dopants et N_a et N_d sont les densités de dopants

accepteurs et donneurs respectivement. Selon une des équations de Maxwell (12.5), ces densités de charge génèrent un champ électrique intrinsèque dans la jonction PN :

$$\vec{\nabla} \cdot \vec{E}_{P,N} = \frac{\rho_{P,N}}{\epsilon_s} \quad (12.5)$$

Dans l'équation 12.5, $E_{P,N}$ est le champ électrique intrinsèque du côté P ou N et ϵ_s est la permittivité électrique du matériau semiconducteur. Il est donc possible d'associer un gradient de potentiel électrique (∇V) à ce champ électrique :

$$-\nabla V_{P,N} = \vec{E}_{P,N} \quad (12.6)$$

En combinant l'équation 12.5 et 12.6, il est possible d'obtenir l'équation différentielle 12.7 :

$$\nabla^2 V_{P,N} = -\frac{\rho_{P,N}}{\epsilon_s} \quad (12.7)$$

Dans le cas spécifique présenté à la figure 12.2, le potentiel électrique, le champ électrique et la densité de charge varient uniquement selon l'axe x. Il est donc possible de réduire l'équation 12.7 à une seule dimension :

$$\frac{\partial^2 V_{P,N}}{\partial x^2} = -\frac{\rho_{P,N}}{\epsilon_s} \quad (12.8)$$

Il est important de noter que cette simplification n'est plus valide lorsqu'on s'intéresse aux effets de bords, particulièrement au niveau des vias dans le cas des cellules TCVC. Cet aspect sera abordé dans la section 2.5. Néanmoins, en substituant les équations 12.3 et 12.4 dans l'équation 12.8, il est possible d'obtenir les équations :

$$\frac{\partial^2 V_{P,N}}{\partial x^2} = \frac{qN_a}{\epsilon_s} \quad (12.9)$$

$$\frac{\partial^2 V_{P,N}}{\partial x^2} = -\frac{qN_d}{\epsilon_s} \quad (12.10)$$

Il s'agit de deux équations différentielles du second degré. Par conséquent, chacune d'entre elle requiert deux conditions frontières afin de poser des solutions spécifiques. Tout d'abord, du côté dopé P, nous aurons la condition frontière $\|\vec{E}(x = x_P)\| = -\frac{\partial V(x=x_P)}{\partial x} = 0$ car le champ électrique est nul dans la région P neutre et il faut qu'il soit continue en $x = x_P$. De plus, il est possible de poser arbitrairement $V(x = x_P) = 0$. La solution de l'équation 12.9 devient alors :

$$V = \frac{qN_a}{2\epsilon_s}(x_P - x)^2 \quad (12.11)$$

Similairement du côté dopé N, le champ électrique doit être nul dans la région N et continue en $x = x_N$. Par conséquent, une condition frontière sera : $\|\vec{E}(x = x_n)\| = -\frac{\partial V(x=x_n)}{\partial x} = 0$. Comme mentionné précédemment, la variation totale du potentiel intrinsèque fut définie comme étant Φ . Or, le potentiel fut précédemment fixé à $V = 0$ lorsque $x = x_P$. Par conséquent, la seconde condition frontière sera donc $V(x = x_N) = \Phi$. Ceci permet d'obtenir une solution pour l'équation 12.10 :

$$V = \Phi - \frac{qN_d}{2\epsilon_s}(x - x_N)^2 \quad (12.12)$$

Les équations 12.11 et 12.12 témoignent qu'une variation de potentiel est présente dans la zone de déplétion ce qui crée donc un champ électrique non nul selon l'équation 12.6. Ce dernier permet donc la séparation des charges qui est nécessaire à la génération d'un photocourant. En effet, les électrons seront attirés du côté N tandis que les trous seront attirés du côté P. La valeur de ce photocourant dépendra toutefois de plusieurs facteurs. Tout d'abord, ce n'est qu'une fraction des photons incidents qui généreront des charges permettant au dispositif de générer une puissance. Plusieurs photons seront réfléchis et d'autre ne pourront pas créer de paires électrons-trous parce qu'ils ne respectent pas la condition 12.1. D'autres pourront être absorbés selon une constante d'absorption ($\alpha(\lambda)$) qui dépend de la longueur d'onde (λ) du photon. Certains porteurs générés peuvent ensuite recombiner sans pouvoir contribuer à la puissance générée. Il est possible de poser deux

équations différentielles, une pour les électrons et une pour les trous, en régime stationnaire (sur un intervalle de temps τ) :

$$D_n \frac{\partial^2 \Delta n(x)}{\partial x^2} - \frac{\Delta n(x)}{\tau_n} + \alpha(\lambda) \Phi_{photon} e^{-\alpha(\lambda)(x-l)} = 0 \quad (12.13)$$

$$D_p \frac{\partial^2 \Delta p(x)}{\partial x^2} - \frac{\Delta p(x)}{\tau_p} + \alpha(\lambda) \Phi_{photon} e^{-\alpha(\lambda)(x-l)} = 0 \quad (12.14)$$

Dans les équations 12.13 et 12.14, D_n et D_p correspondent respectivement aux constantes de diffusion des électrons et des trous, $\Delta n(x)$ et $\Delta p(x)$ sont respectivement les densités d'électrons et de trous uniquement photogénérés, τ_n et τ_p représentent les temps de vie des électrons et des trous respectivement, Φ_{photon} correspond au flux total de photons incident au dispositif et l est une constante permettant de localiser le début de l'absorption à la surface du dispositif. En solutionnant ces deux équations différentielles, il est possible d'obtenir les densités d'électrons (12.15) et de trous (12.16) :

$$\Delta n(x) = \frac{\alpha(\lambda) \Phi_{photon} \tau_n}{1 - L_n^2 \alpha(\lambda)^2} e^{-\alpha(\lambda)(x-l)} + C_1 e^{\frac{x-l}{L_n}} + C_2 e^{-\frac{x-l}{L_n}} \quad (12.15)$$

$$\Delta p(x) = \frac{\alpha(\lambda) \Phi_{photon} \tau_p}{1 - L_p^2 \alpha(\lambda)^2} e^{-\alpha(\lambda)(x-l)} + C_3 e^{\frac{x-l}{L_p}} + C_4 e^{-\frac{x-l}{L_p}} \quad (12.16)$$

Dans les équations précédentes, $C_{1,2,3,4}$ sont des constantes d'intégration. De plus, L_n et L_p sont respectivement les longueurs de diffusion des électrons et des trous définies :

$$L_n = \sqrt{D_n \tau_n} \quad (12.17)$$

$$L_p = \sqrt{D_p \tau_p} \quad (12.18)$$

Comme effectué précédemment, il est possible de poser des conditions frontières afin de définir la valeur des constantes $C_{1,2,3,4}$ et d'obtenir les densités de porteurs dans la région N (W_N), la région P (W_P) et la zone de déplétion (W_{dr}). Tout d'abord, lorsque les porteurs minoritaires atteignent les bords du dispositif, ils recombinent avec une vitesse de recombinaison de surface définie S_n et S_p dans les régions N et P respectivement. Par ailleurs, les densités d'électrons et de trous doivent être continues en $x = x_N$ et $x = x_P$. Ces conditions permettent d'obtenir la densité d'électrons dans la jonction PN. En intégrant ces densités sur les trois régions, il est possible d'obtenir le nombre total d'électrons photogénérés dans un intervalle τ_n :

$$\int_{W_N, W_{dr}, W_P} \Delta n(x) dx = \Phi_{photon} \tau_n \left\{ e^{-\alpha W_n} (1 - e^{-\alpha W_{dr}}) + \frac{\alpha L_n e^{-\alpha(W_n + W_{dr})}}{\alpha^2 L_n^2 - 1} \left(\alpha L_n - \frac{\frac{S_n L_n}{D_n} (\cosh \frac{W_p}{L_n} - e^{-\alpha W_p}) + \sinh \frac{W_p}{L_n} + \alpha L_n e^{-\alpha W_p}}{\frac{S_n L_n}{D_n} \sinh \frac{W_p + W_{dr} + W_n}{L_n} + \cosh \frac{W_p}{L_n}} \right) + \frac{\alpha L_p}{\alpha^2 L_p^2 - 1} \left(\frac{\frac{S_p L_p}{D_p} + \alpha L_p - e^{-\alpha W_n} (\frac{S_p L_p}{D_p} \cosh \frac{W_n}{L_p} + \sinh \frac{W_n}{L_p})}{\frac{S_p L_p}{D_p} \sinh \frac{W_n}{L_p} + \cosh \frac{W_n}{L_p}} - \alpha L_p e^{-\alpha W_n} \right) \right\} \quad (12.19)$$

Il est possible d'obtenir une quantité sans unité en divisant l'équation par $\Phi_{photon} \tau_n$ de chaque côté. Cette quantité correspond simplement au ratio d'électrons photogénérés et recueillis par rapport au nombre de photons incidents à la cellule photovoltaïque. Cette quantité est définie comme étant l'efficacité quantique externe (EQE) d'une cellule photovoltaïque :

$$EQE(\lambda) = \frac{\int_{W_N, W_{dr}, W_P} \Delta n(x) dx}{\Phi_{photon} \tau_n} = \left\{ e^{-\alpha W_n} (1 - e^{-\alpha W_{dr}}) + \frac{\alpha L_n e^{-\alpha(W_n + W_{dr})}}{\alpha^2 L_n^2 - 1} \left(\alpha L_n - \frac{\frac{S_n L_n}{D_n} (\cosh \frac{W_p}{L_n} - e^{-\alpha W_p}) + \sinh \frac{W_p}{L_n} + \alpha L_n e^{-\alpha W_p}}{\frac{S_n L_n}{D_n} \sinh \frac{W_p + W_{dr} + W_n}{L_n} + \cosh \frac{W_p}{L_n}} \right) + \frac{\alpha L_p}{\alpha^2 L_p^2 - 1} \left(\frac{\frac{S_p L_p}{D_p} + \alpha L_p - e^{-\alpha W_n} (\frac{S_p L_p}{D_p} \cosh \frac{W_n}{L_p} + \sinh \frac{W_n}{L_p})}{\frac{S_p L_p}{D_p} \sinh \frac{W_n}{L_p} + \cosh \frac{W_n}{L_p}} - \alpha L_p e^{-\alpha W_n} \right) \right\} \quad (12.20)$$

Ce paramètre dépend indirectement de la longueur d'onde du photon car il dépend du coefficient d'absorption. Les mesures d'efficacité quantique sont importantes dans le cadre de cette étude. D'une part, elles permettent de diagnostiquer l'importance des recombinaisons

sons en surface en face avant et en face arrière de la cellule. Ceci peut être expliqué par le fait que l'équation 12.20 dépend des vitesses de recombinaison de surface S_n et S_p . D'autre part, l'EQE dépend aussi des longueurs de diffusions L_n et L_p . Celles-ci seront sensibles aux défauts présents dans le matériau. Ainsi, l'efficacité quantique peut aussi caractériser la qualité du matériau semiconducteur. Par ailleurs, grâce à ce paramètre, il est possible de démontrer que la cellule photovoltaïque peut générer un photocourant. En effet, en intégrant l'efficacité quantique d'une cellule photovoltaïque avec la densité de puissance du spectre solaire ($P_{AM1.5G}(\lambda)$), il est possible d'obtenir la densité de courant photogénéré (J_{ph}) :

$$J_{ph} = \int_0^{\infty} EQE(\lambda) P_{AM1.5G}(\lambda) \frac{q}{hc} d\lambda \quad (12.21)$$

Dans l'équation 12.21, c est la vitesse de la lumière. Cette dernière équation témoigne qu'après la génération et la séparation d'une densité de charge, celles-ci peuvent générer un courant électrique. Tout comme l'efficacité quantique, la densité de courant photogénéré est un paramètre important dans le cadre de l'étude des cellules photovoltaïques. Elle est la contribution principale de la densité de courant total généré par la cellule (J) et la densité de courant de court-circuit (J_{SC}). Ces deux paramètres seront détaillés à la fin de cette section. Si la concentration solaire augmente, le nombre de photons incidents à la cellule ainsi que la densité de porteurs photogénérés aussi. Par conséquent, la densité de courant photogénéré sera proportionnelle à la concentration solaire (C) dans un régime de concentration où la saturation optique est négligeable :

$$J_{ph}(C) = J_{ph,1soleil} C \quad (12.22)$$

Dans l'équation 12.22, C une quantité sans unité qui correspond à la concentration solaire en nombre de soleil et $J_{ph,1soleil}$ est la densité de courant photogénéré sous une intensité lumineuse équivalente à un soleil. Toutefois, J_{ph} n'est pas la densité de courant total qui traversera la cellule en opération. La densité de courant total dépendra de la tension appliquée aux bornes de celle-ci. Par exemple, en augmentant la différence de potentielle d'une valeur ΔV , le potentiel intrinsèque sera réduit pour prendre la valeur $\Phi - \Delta V$. Ce régime facilite la diffusion d'électrons du côté N vers le côté P et, inversement, la diffusion de trous du côté P vers le côté N. Ce processus de diffusion crée une seconde densité de courant

(J_{diode}) qui dépend des propriétés de la diode. Ce courant se déplacera toutefois dans le sens contraire à la densité de courant photogénéré (J_{ph}). En supposant que les porteurs sont des particules indépendantes, d'une faible densité et sont à haute température, ils obéiront à la statistique de Maxwell-Boltzmann. Par conséquent, les densités de porteurs majoritaires pouvant traverser la zone de déplétion seront :

$$n(x = x_P) = n_{P0} e^{\frac{qV}{k_B T}} = \frac{n_i^2}{N_a} e^{\frac{qV}{k_B T}} \quad (12.23)$$

$$p(x = x_N) = p_{N0} e^{\frac{qV}{k_B T}} = \frac{n_i^2}{N_d} e^{\frac{qV}{k_B T}} \quad (12.24)$$

Dans ces équations, $n(x = x_P)$ et $p(x = x_N)$ sont les densités d'électrons et de trous aux points x_P et x_N , n_{P0} et p_{N0} et elles correspondent respectivement aux densités d'électrons et de trous à tension nulle dans les régions P et N respectivement, n_i correspond à la densité de porteurs intrinsèques associée à la nature du matériau semiconducteur, k_B est la constante de Boltzmann, T est la température du dispositif. Les densités décrites dans les équations 12.23 et 12.24 représentent les densités totales et non celles uniquement générées par une variation de tension. En soustrayant respectivement les densités d'électrons et de trous à tension nulle des équations 12.23 et 12.24, il est possible d'obtenir les densités de porteurs excédentaires $n'(x = x_P)$ et $p'(x = x_N)$:

$$n'(x = x_P) = n(x = x_P) - n_{P0} = n_{P0} (e^{\frac{qV}{k_B T}} - 1) \quad (12.25)$$

$$p'(x = x_N) = p(x = x_N) - p_{N0} = p_{N0} (e^{\frac{qV}{k_B T}} - 1) \quad (12.26)$$

Comme dans les cas des porteurs photogénérés, les porteurs excédentaires peuvent diffuser et se recombiner. Par conséquent, ils respecteront les équations différentielles suivantes :

$$\frac{\partial^2 n'(x)}{\partial x^2} = \frac{n'(x)}{L_n^2} \quad (12.27)$$

$$\frac{\partial^2 p'(x)}{\partial x^2} = \frac{p'(x)}{L_p^2} \quad (12.28)$$

Les équations 12.27 et 12.28 sont très similaires aux équations 12.13 et 12.14. La seule différence entre celles-ci est la nature des porteurs excédentaires. Dans le cas des équations 12.13 et 12.14, il s'agissait de porteurs excédentaires uniquement photogénérés. Dans le cas des équations 12.27 et 12.28, il s'agit de porteurs excédentaires générés par l'excitation thermique. Une fois de plus, il est possible de trouver des solutions à ces équations en posant des conditions frontières. Les équations 12.25 et 12.26 sont les deux premières conditions. Par ailleurs, il serait préférable que les densités de porteurs excédentaires ne prennent pas des valeurs infinies aux bornes de la cellules. Par conséquent, les deux dernières conditions frontières seront :

$$n'(x \rightarrow -\infty) = 0 \quad (12.29)$$

$$p'(x \rightarrow \infty) = 0 \quad (12.30)$$

Et les solutions des équations 12.27 et 12.28 seront :

$$n'(x) = n_{P0} \left(e^{\frac{qV}{k_B T}} - 1 \right) e^{-\frac{x-x_P}{L_n}} \quad \text{pour } x < x_P \quad (12.31)$$

$$p'(x) = p_{N0} \left(e^{\frac{qV}{k_B T}} - 1 \right) e^{-\frac{x-x_N}{L_p}} \quad \text{pour } x > x_N \quad (12.32)$$

La diffusion de ces porteurs créeront une densité de courant électrique. En effet, grâce aux équations suivantes :

$$J_N = qD_n \frac{\partial n'(x)}{\partial x} \quad (12.33)$$

$$J_P = -qD_p \frac{\partial p'(x)}{\partial x} \quad (12.34)$$

Dans les équations 12.33 et 12.34, J_N et J_P sont respectivement les densités de courant d'électrons dans la région P et des trous dans la région N. En substituant les équations 12.31 et 12.32 dans les équations 12.33 et 12.34 :

$$J_N = q \frac{D_n}{L_N} n_{P0} (e^{\frac{qV}{k_B T}} - 1) e^{-\frac{x-x_P}{L_n}} \quad (12.35)$$

$$J_P = q \frac{D_p}{L_P} p_{N0} (e^{\frac{qV}{k_B T}} - 1) e^{-\frac{x-x_N}{L_p}} \quad (12.36)$$

Il est possible d'obtenir la densité de courant associée à ces porteurs excédentaires en sommant les densités de courant des électrons et des trous. Il est donc possible d'évaluer ce courant en additionnant les équations 12.35 et 12.36 à $x = 0$ étant donné que la densité de courant totale doit être la même pour tout x pour éviter l'accumulation de charges. Par ailleurs, il est possible d'approximer ces équations en considérant que les longueurs de diffusion sont beaucoup plus grandes qu'une fraction de la zone de déplétion ($L_n \gg x_P$ et $L_n \gg x_N$). Cette densité de courant (J_{diode}) sera donc :

$$J_{diode} = (q \frac{D_n}{L_n} n_{P0} + q \frac{D_p}{L_p} p_{N0}) (e^{\frac{qV}{k_B T}} - 1) \quad (12.37)$$

$$J_{diode} = qn_i^2 \left(\frac{D_n}{L_n N_d} + \frac{D_p}{L_p N_a} \right) (e^{\frac{qV}{k_B T}} - 1) \quad (12.38)$$

Il est possible de simplifier davantage cette équation en définissant la densité de courant de saturation de la diode :

$$J_0 = qn_i^2 \left(\frac{D_n}{L_n N_d} + \frac{D_p}{L_p N_a} \right) \quad (12.39)$$

Ce qui simplifie l'équation 12.38 à :

$$J_{diode} = J_0 (e^{\frac{qV}{k_B T}} - 1) \quad (12.40)$$

Il est important de noter que la densité de courant J_{diode} se dirige du côté P vers la région N car il s'agit d'une injection de porteurs minoritaires. La densité de courant photogénéré (J_{ph}) se dirige du côté N vers le côté P car les porteurs photogénérés subissent le champ électrique intrinsèque de la zone de déplétion. Ainsi, les densités de courant J_{diode} et J_{ph} se dirigent en sens contraire l'un par rapport à l'autre. Par conséquent, le paramètre J_0 de l'équation 12.40 apportera des contraintes supplémentaires aux caractéristiques courant-tension (I-V) de la cellule. La densité de courant de saturation dépend de la nature du matériau semiconducteur. De plus, il aura un impact sur le facteur de remplissage (ou *fill factor* (FF)) ainsi que la tension de circuit ouvert (V_{OC}). Ces deux paramètres seront présentés à la fin de cette section. Par conséquent, le paramètre J_0 est aussi d'une grande pertinence lors de l'étude des cellules photovoltaïques multijonctions. Par ailleurs, celui-ci ne dépend pas du facteur de concentration et il est indépendant du courant photogénéré. Par conséquent, il est possible d'étudier ce paramètre grâce à des caractérisations courant-tension en obscurité.

Une correction doit toutefois être apportée à l'équation 12.37. Celle-ci considère que la densité de courant provient de la région P vers la région N sans être altérée par la zone de déplétion. Toutefois, les porteurs peuvent recombinaison entre eux au niveau de la zone de déplétion. Dans cette région, le produit du nombre de porteurs sous l'effet d'une polarisation électrique sera :

$$pn = n_i^2 e^{\frac{qV}{k_B T}} \quad (12.41)$$

Cependant, la densité d'électrons et de trous ne sera pas uniforme en fonction de la position. Toutefois, la recombinaison électron-trou est un événement qui requiert à la fois la présence d'un électron et d'un trou. Ceci suggère que le taux de recombinaison sera maximal à la position où les concentrations d'électrons et de trous seront similaires ($n \approx p$). Les densités de porteurs à ces endroits seront :

$$p \approx n = \sqrt{n_i^2 e^{\frac{qV}{k_B T}}} = n_i e^{\frac{qV}{2k_B T}} \quad (12.42)$$

Toutefois, seuls les porteurs excédentaires pourront recombiner. Par conséquent, d'une manière similaire aux équations 12.25 et 12.26, il est possible de soustraire respectivement les densités d'électrons ou de trous à l'équilibre (n ou p à $V = 0$) de l'équation 12.42. De plus, si on pose un temps de recombinaison τ_R requis pour que n électrons ou que p trous recombinent, il est possible de définir un taux de recombinaison R :

$$R = \frac{n_i}{\tau_R} (e^{\frac{qV}{2k_B T}} - 1) \quad (12.43)$$

Il est possible d'associer un courant au taux de recombinaison présenté à l'équation 12.43 car il y a une variation de charge sur un intervalle τ_R . Ces recombinaisons auront majoritairement lieu au niveau de la zone de déplétion d'une largeur W_{dr} car il faut à la fois la présence d'un électron et d'un trou. La densité de courant de recombinaison sera donc :

$$J_R = \frac{qn_i W_{dr}}{\tau_R} (e^{\frac{qV}{2k_B T}} - 1) \quad (12.44)$$

Cette densité de courant présente plusieurs similarités avec celle de la diode (J_{diode}). Tout d'abord, les deux se dirigent dans le même sens. De plus, elles ont toutes les deux une dépendance exponentielle avec la tension appliquée. Cependant, le courant de recombinaison a un facteur 2 dans l'exponentielle. Ces deux termes avec une dépendance exponentielle

différente justifie l'existence et l'étude du facteur d'idéalité (n). Ce paramètre sera décrit en détails ci-après. Celui-ci aura aussi un impact sur le FF et le V_{OC} .

Maintenant que toutes les contributions des densités de courant d'une cellule photovoltaïque ont été définies, il est possible de définir une expression générale pour la densité de courant totale générée par une cellule monojonction ($J_{1jonction}(V, C)$) :

$$J_{1jonction}(V, C) = J_{ph}(C) - J_{diode}(V) - J_R(V) \quad (12.45)$$

$$J_{1jonction}(V, C) = J_{ph,1soleil}C - J_0(e^{\frac{qV}{k_B T}} - 1) - \frac{qn_i W_{dr}}{\tau_R}(e^{\frac{qV}{2k_B T}} - 1) \quad (12.46)$$

Cependant, l'équation 12.46 ne considère pas les effets résistifs présents dans le dispositif. La figure 12.3 tirée de [4] présente un circuit électrique équivalent d'une cellule photovoltaïque monojonction ayant des contributions résistives.

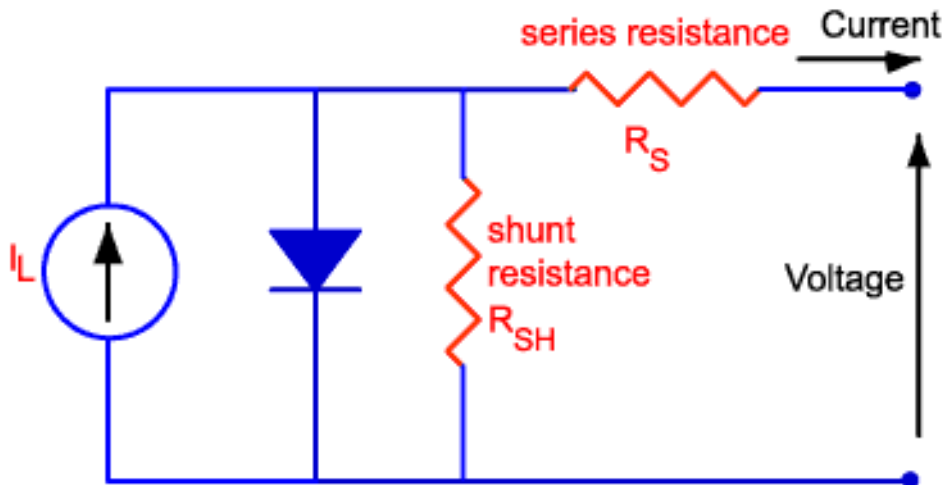


Figure 12.3 Schéma du circuit équivalent d'une cellule photovoltaïque monojonction tirée de [4]

La résistance série R_S est présente en série avec la jonction PN. Celle-ci limite la puissance maximale que peut générer la cellule en dissipant la puissance sous forme de chaleur par effet Joule. Concrètement, ces pertes sont principalement localisées dans le matériau semiconducteur en surface et au niveau du contact en grille en face avant car les por-

teurs doivent migrer latéralement dans le matériau semiconducteur sur une cinquantaine de micromètres afin d'atteindre un doigt métallique, pour ensuite migrer latéralement sur plusieurs millimètres dans ce doigt métallique afin d'atteindre le point de contact. Afin de minimiser les pertes par la résistance série, il faut fabriquer les cellules de manière à minimiser cette valeur.

La résistance en parallèle (ou résistance *shunt* (R_{Sh})) est en parallèle avec la jonction PN. Cette résistance crée un trajet alternatif aux porteurs ce qui résulte à créer un court-circuit complet ou partiel de la cellule réduisant ainsi la puissance totale pouvant être générée. Concrètement, ces trajets alternatifs sont majoritairement localisés en périphérie, sur les flancs de la cellule. En effet, si l'état de surface de la cellule est moins conducteur électriquement (par la présence d'atomes métalliques par exemple), les porteurs circuleront en circuit fermé à l'intérieur de la cellule sans pouvoir être récupérés par les contacts.

Les contributions résistives sont souvent négligées car elles complexifient le traitement des données et l'analyse. Dans le domaine du photovoltaïque concentré et particulièrement dans le cadre de la fabrication de contacts en vias traversant, ces deux types de résistances ne sont pas négligeables. En effet, la résistance série est une contribution majeure à la chute en efficacité et elle représente un inconvénient à haute concentration solaire. En ajoutant les contributions des résistances série et parallèle, l'expression pour la densité de courant en fonction de la tension et de la concentration (12.46) devient :

$$I_{1jonction}(V, C) = I_{ph,1soleil}C - I_0 \left(e^{\frac{q(V+IR_S)}{k_B T}} - 1 \right) - \frac{qn_i A W_{dr}}{\tau_R} \left(e^{\frac{q(V+IR_S)}{2k_B T}} - 1 \right) - \left(\frac{V + IR_S}{R_{Sh}} \right) \quad (12.47)$$

12.2 Figures supplémentaires

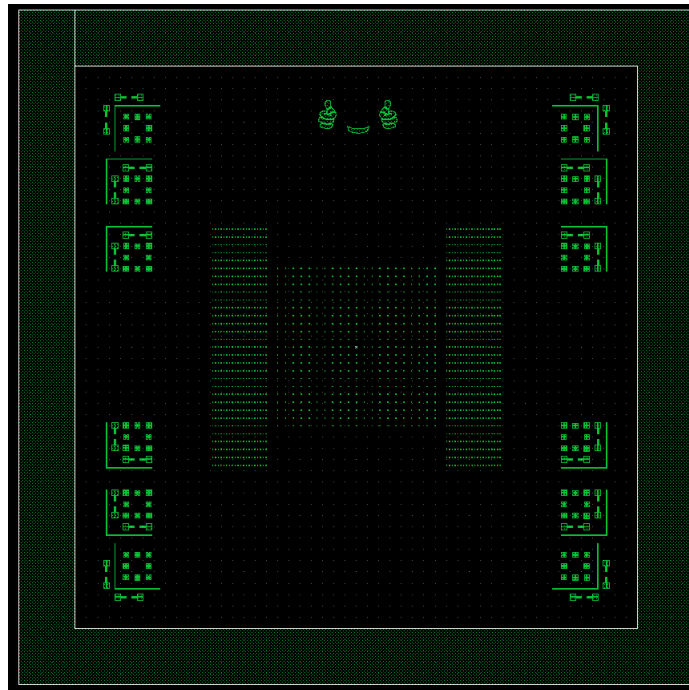


Figure 12.4 Design du niveau 1 du photomasque permettant la définition des motifs de gravure plasma des vias

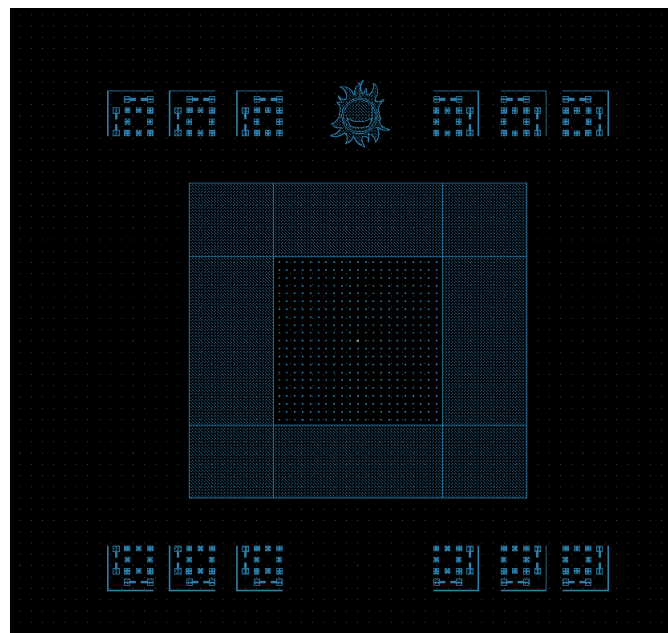


Figure 12.5 Design du niveau 2 du photomasque permettant la définition des motifs de la métallisation des vias

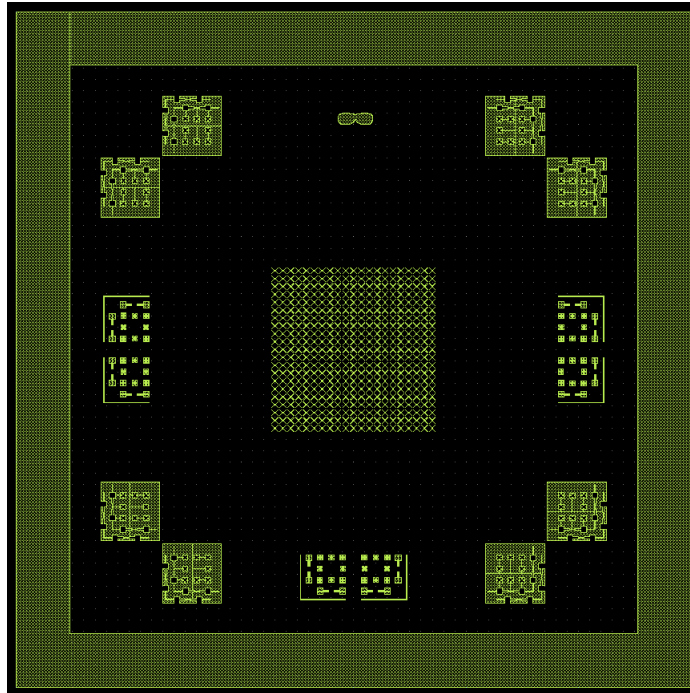


Figure 12.6 Design du niveau 3 du photomasque permettant la définition des motifs du contact ohmique face avant

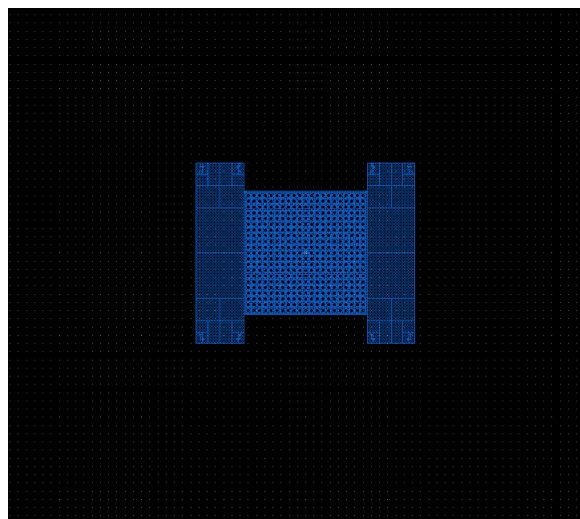


Figure 12.7 Design du niveau 4 du photomasque permettant la définition du motif du contact ohmique face arrière

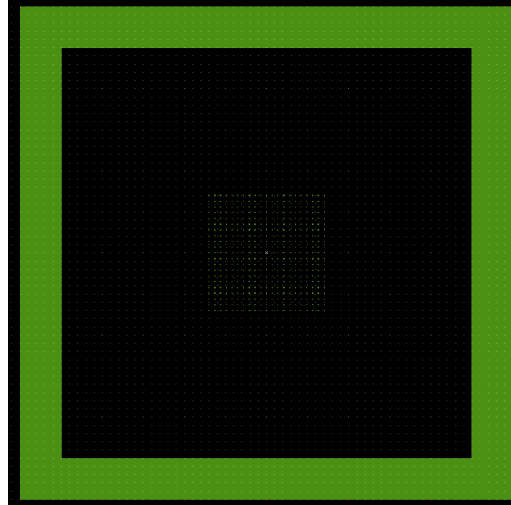


Figure 12.8 Design du niveau 5 du photomasque permettant la définition des motifs de gravure plasma de l'isolation

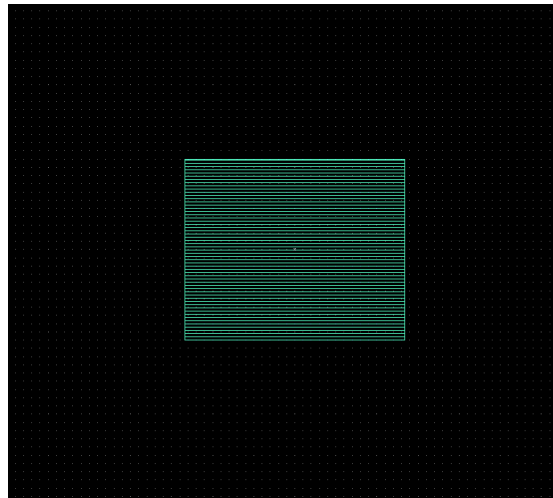


Figure 12.9 Design du niveau 6 du photomasque permettant la définition du motif de la métallisation face arrière

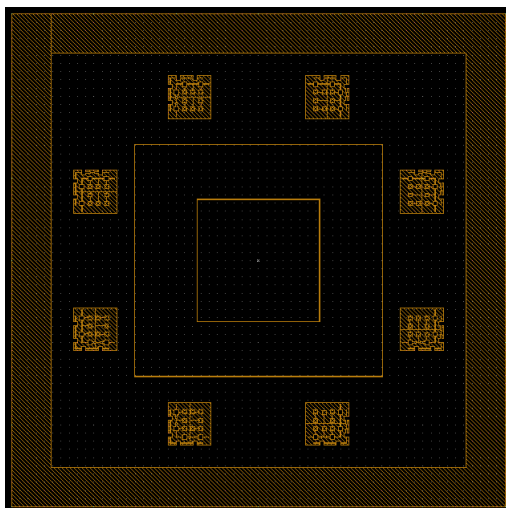


Figure 12.10 Design du niveau 7 du photomasque permettant la définition des motifs d'isolation électrique par gravure plasma

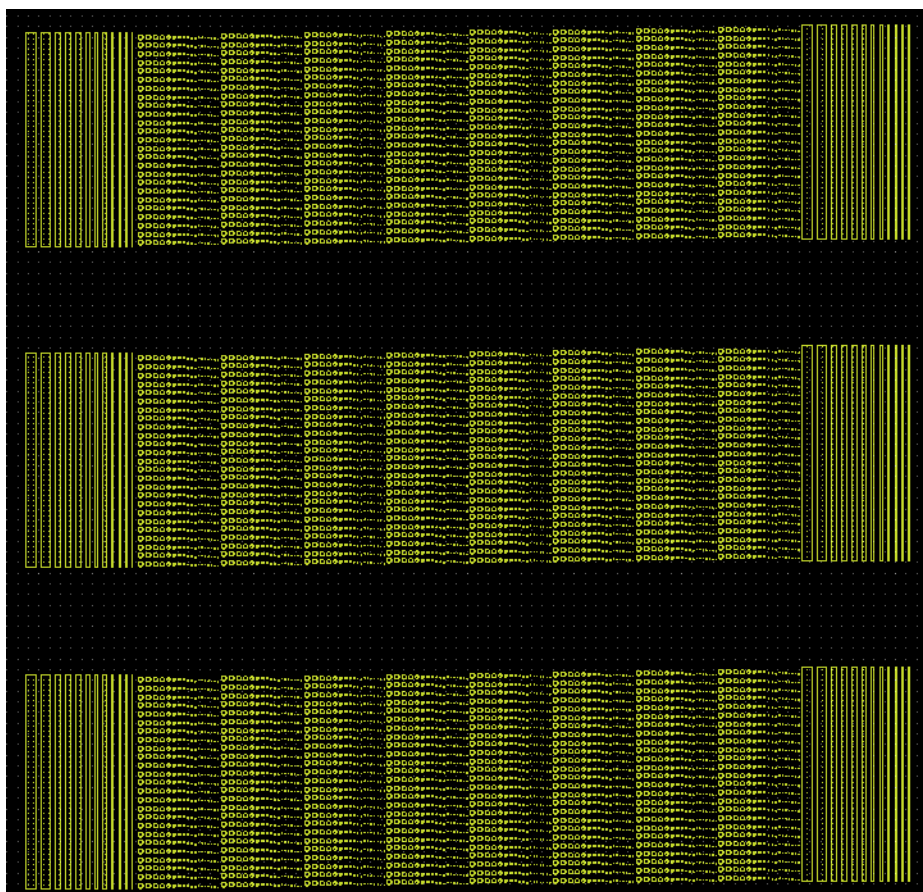


Figure 12.11 Design du photomasque permettant l'étude de la gravure plasma

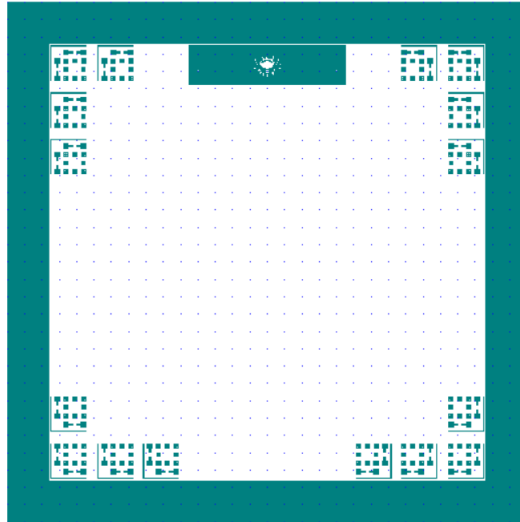


Figure 12.12 Design du niveau 0 du photomasque permettant la définition des marques d'alignement

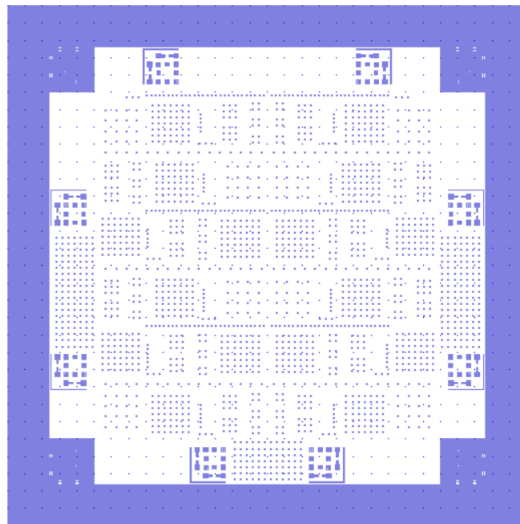


Figure 12.13 Design du niveau 1 du photomasque permettant la définition des motifs pour la gravure plasma des vias

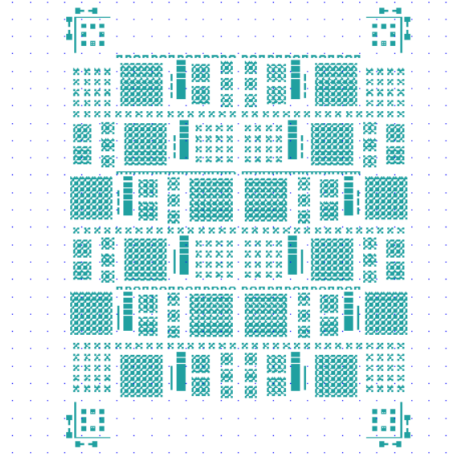


Figure 12.14 Design du niveau 2 du photomasque permettant la définition des motifs du contact ohmique

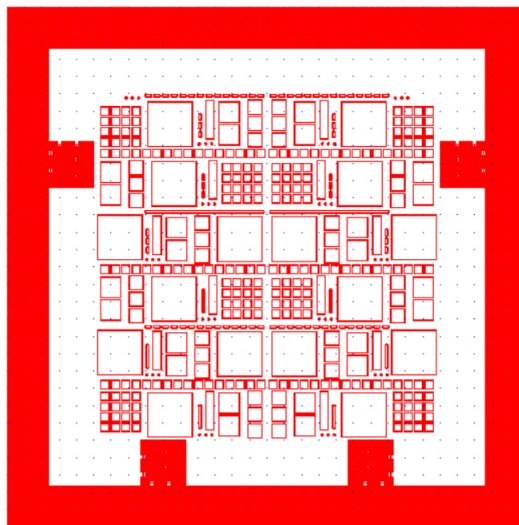


Figure 12.15 Design du niveau 3 du photomasque permettant la définition des motifs pour la gravure mesa

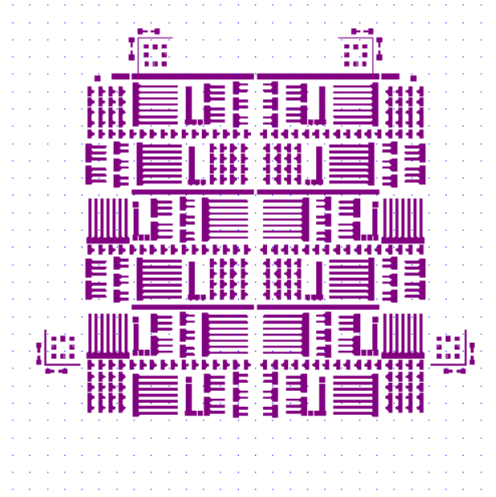


Figure 12.16 Design du niveau 4 du photomasque permettant la définition des motifs de la couche diélectrique du niveau de redistribution

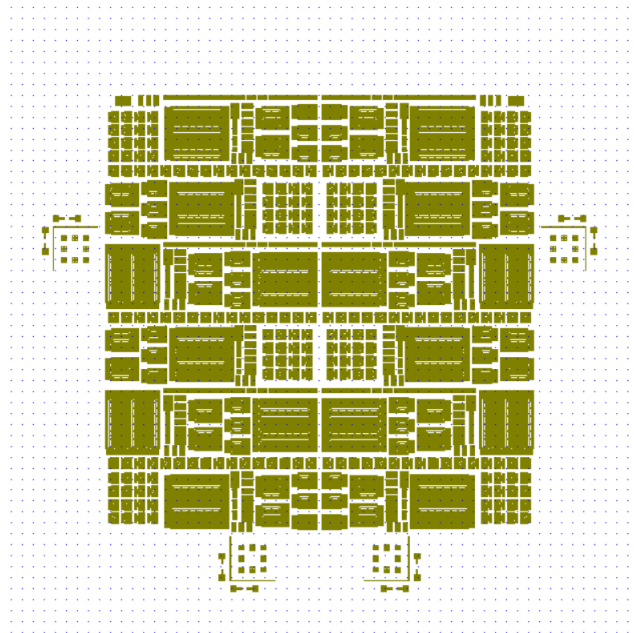


Figure 12.17 Design du niveau 5 du photomasque permettant la définition des motifs de la métallisation du niveau de redistribution

LISTE DES RÉFÉRENCES

- [1] (19 février 2020). https://en.wikipedia.org/wiki/multi-junction_solar_cell.
- [2] (20 mai 2020).
- [3] (2012). Via-hole fabrication for III-V triple-junction solar cells. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, volume 30, numéro 6, p. 06F401.
- [4] (26 février 2020).
- [5] (27 mars 2020).
- [6] Arenas, O., Norman, R., Prytula, R., Larkin, D., de St. Croix, F., Langlois, S., Aimez, V., Arès, R. et Fréchette, L. (2017). A 1000x utility-scale parabolic frame tracker for multidisciplinary cpv research. Volume 1881. p. 020003.
- [7] Asakawa, K., Yoshikawa, T., Kohmoto, S., Nambu, Y. et Sugimoto, Y. (1998). Chlorine-based dry etching of III/V compound semiconductors for optoelectronic application. *Japanese Journal of Applied Physics, Part 1 : Regular Papers and Short Notes and Review Papers*, volume 37, numéro 2, p. 373–387.
- [8] Barbato, M., Barbato, A., Meneghini, M., Cester, A., Mura, G., Tonini, D., Voltan, A., Cellere, G. et Meneghesso, G. (2016). Reverse bias degradation of metal wrap through silicon solar cells.
- [9] Belghachi, A. et Khelifi, S. (2006). Modelling of the perimeter recombination effect in GaAs-based micro-solar cell. *Solar Energy Materials and Solar Cells*, volume 90, p. 1–14.
- [10] Bennett, I. J., Bende, E. E., Goris, M. et Eerenstein, W. (2014). Metal wrap-through cell and module design optimization. *2014 IEEE 40th Photovoltaic Specialist Conference (PVSC)*, p. 2677–2680.
- [11] Beyne, E. (2016). Reliable via-middle copper through-silicon via technology for 3-d integration. *IEEE Transactions on Components, Packaging and Manufacturing Technology*, volume 6, numéro 7, p. 983–992.
- [12] Bouchoule, S., Azouigui, S., Guilet, S., Patriarche, G., Largeau, L., Martinez, A., Le Gratiet, L., Lemaitre, A. et Lelarge, F. (2008). Anisotropic and Smooth Inductively Coupled Plasma Etching of III-V Laser Waveguides Using HBr-O₂ Chemistry. *Journal of The Electrochemical Society*, volume 155, numéro 10, p. H778.
- [13] Bouchoule, S., Patriarche, G., Guilet, S., Gatilova, L., Largeau, L. et Chabert, P. (2008). Sidewall passivation assisted by a silicon coverplate during cl₂-h₂ and hbr inductively coupled plasma etching of inp for photonic devices. *Journal of Vacuum*

- Science & Technology B : Microelectronics and Nanometer Structures Processing, Measurement, and Phenomena*, volume 26, numéro 2, p. 666–674.
- [14] Bruno, G., Capezzuto, P., Cicala, G. et Cramarossa, F. (1986). Mechanism of silicon film deposition in the rf plasma reduction of silicon tetrachloride. *Plasma Chemistry and Plasma Processing*, volume 6, p. 109–125.
- [15] Chang, K. J. et Chadi, D. J. (1988). Theory of hydrogen passivation of shallow-level dopants in crystalline silicon. *Phys. Rev. Lett.*, volume 60, p. 1422–1425.
- [16] Chanson, R., Rhallabi, A., Fernandez, M. C. et Cardinaud, C. (2013). Modeling of inp etching under ICP Cl₂/Ar/N₂ plasma mixture : Effect of N₂ on the etch anisotropy evolution. *Plasma Processes and Polymers*, volume 10, numéro 3, p. 213–224.
- [17] Chen, S., Ishikawa, K., Lu, Y., Kometani, R., Kondo, H., Tokuda, Y., Egawa, T., Amano, H., Sekine, M. et Hori, M. (2012). Individual roles of atoms and ions during hydrogen plasma passivation of surface defects on GaN created by plasma etching. *Japanese Journal of Applied Physics*, volume 51, p. 111002.
- [18] Chen, S. Y., Chen, B. C., Huang, C. P., Wu, D. C., Du, C. H., Lu, W. H., Chen, C. L., Hsueh, H. M., Lin, Y. C. et Su, I. H. (2011). The comparison of MWT solar cell fabrication by two novel and stable approaches. Dans *Conference Record of the IEEE Photovoltaic Specialists Conference*. p. 001411–001413.
- [19] Chen, Y. W., Ooi, B. S., Ng, G. I. et Tan, C. L. (2000). Electron cyclotron resonance plasma etching of InP through-wafer connections at $>4 \mu\text{m}/\text{min}$ using Cl[sub 2]/Ar. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, volume 18, numéro 4, p. 1903.
- [20] Chevolleau, T., Darnon, M., David, T., Posseme, N., Torres, J. et Joubert, O. (2007). Analyses of chamber wall coatings during the patterning of ultralow-k materials with a metal hard mask : Consequences on cleaning strategies. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, volume 25, numéro 3, p. 886.
- [21] Clement, F., Menkoe, M., Erath, D., Kubera, T., Hoenig, R., Kwapil, W., Wolke, W., Biro, D. et Preu, R. (2010). High throughput via-metallization technique for multi-crystalline metal wrap through (MWT) silicon solar cells exceeding 16% efficiency. *Solar Energy Materials and Solar Cells*, volume 94, numéro 1, p. 51–56.
- [22] Colin, C., Jaouad, A., Darnon, M., De Lafontaine, M., Volatier, M., Boucherif, A., Arès, R., Fafard, S. et Aimez, V. (2017). The handling of thin substrates and its potential for new architectures in multi-junction solar cells technology. *AIP Conference Proceedings*, volume 1881, numéro 1, p. 040001.
- [23] Cooper, C. B., Day, M. E., Yuen, C. et Salimian, M. (1986). Reactive Ion Etching of Through-the-Wafer via Connections for Contacts to GaAs FET's. *Journal of The Electrochemical Society*, volume 134, numéro 10, p. 2533–2535.
-

-
- [24] Cuevas, A., Eguren, J., Sanchez, E. et Cid, M. (1981). Influence of the junction area to edge area ratio on the open-circuit voltage of silicon solar cells. *IEEE Transactions on Electron Devices*, volume 28, numéro 12, p. 1554–1555.
- [25] Darnon, M., de Lafontaine, M., Volatier, M., Fafard, S., Arès, R., Jaouad, A. et Aimez, V. (2015). Deep germanium etching using time multiplexed plasma etching. *Journal of Vacuum Science & Technology B, Nanotechnology and Microelectronics : Materials, Processing, Measurement, and Phenomena*, volume 33, numéro 6, p. 060605.
- [26] de Lafontaine, M. (2016). Étude et passivation des défauts introduits par la gravure de vias sur cellule photovoltaïque triple jonction.
- [27] de Lafontaine, M., Darnon, M., Colin, C., Bouzazi, B., Volatier, M., Arès, R., Fafard, S., Aimez, V. et Jaouad, A. (2017). Impact of via hole integration on multijunction solar cells for through cell via contacts and associated passivation treatment. *IEEE Journal of Photovoltaics*, volume PP, numéro 99, p. 1–6.
- [28] de Lafontaine, M., Darnon, M., Jaouad, A., Albert, P., Bouzazi, B., Colin, C., Volatier, M., , S., Arès, R. et Aimez, V. (2016). Plasma etching applications in concentrated photovoltaic cell fabrication. *AIP Conference Proceedings (CPV12)*, volume v 1766, p. 060001.
- [29] de Lafontaine, M., Darnon, M., Pargon, E., Jaouad, A., Volatier, M., Fafard, S. et Aimez, V. (2017). Anisotropic and Low Damage III-V/Ge Heterostructures Via Etching for Multijunction Photovoltaic Cell Fabrication.
- [30] de Lafontaine, M., Jaouad, A., Darnon, M., Volatier, M., Arès, R., Fafard, S. et Aimez, V. (2017). Via Sidewall Insulation for Through Cell Via Contacts. *AIP Conference Proceedings (CPV13) (proceeding soumis)*.
- [31] de Lafontaine, M., Pargon, E., Petit-Etienne, C., Gay, G., Jaouad, A., Gour, M.-J., Volatier, M., Fafard, S., Aimez, V. et Darnon, M. (2019). Influence of plasma process on iii-v/ge multijunction solar cell via etching. *Solar Energy Materials and Solar Cells*, volume 195, p. 49 – 54.
- [32] del Alamo, J. A. (2011). Nanometre-scale electronics with iii-v compound semiconductors. *Nature*, volume 479.
- [33] Dequivre, T. (2017). Electrogreffage de poly-4-vinylpyridine pour l'isolation d'interconnexions verticales de cuivre en intégration 3D de microsystemes. *These*.
- [34] Desvoivres, L., Vallier, L. et Joubert, O. (2001). X-ray photoelectron spectroscopy investigation of sidewall passivation films formed during gate etch processes. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures Processing, Measurement, and Phenomena*, volume 19, numéro 2, p. 420–426.
-

- [35] Dimroth, F., Grave, M., Beutel, P., Fiedeler, U., Karcher, C., Tibbits, T. N. D., Oliva, E., Siefert, G., Schachtner, M., Wekkeli, A., Bett, A. W., Krause, R., Piccin, M., Blanc, N., Drazek, C., Guiot, E., Ghyselen, B., Salvetat, T., Tauzin, A., Signamarcheix, T., Dobrich, A., Hannappel, T. et Schwarzburg, K. (2014). Wafer bonded four-junction GaInP/GaAs/GaInAs concentrator solar cells with 44.7% efficiency. *Progress in Photovoltaics : Research and Applications*, volume 22, numéro 3, p. 277–282.
- [36] Dingemans, G., van Helvoirt, C. A. A., van de Sanden, C. M. et Kessels, W. M. m. (2011). Plasma-Assisted Atomic Layer Deposition of Low Temperature SiO₂. *The Electrochemical Society*.
- [37] Elers, K.-E., Winkler, J., Weeks, K. et Marcus, S. (2005). TiCl₄ as a Precursor in the TiN Deposition by ALD and PEALD. *Journal of The Electrochemical Society*, volume 152, numéro 8, p. G589.
- [38] Espinet-Gonzalez, P., Rey-Stolle, I., Ochoa, M., Algora, C., Garcia, I. et Barrigon, E. (2012). Analysis of perimeter recombination in the subcells of GaInP/GaAs/Ge triple-junction solar cells. *Progress in Photovoltaics : Research and Applications*, volume 20, p. 6–11.
- [39] Etrillard, J. (1997). Anisotropic etching of InP with low sidewall and surface induced damage in inductively coupled plasma etching using SiCl₄. *Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films*, volume 15, numéro 3, p. 626.
- [40] Fafard, S. (2001). Solar cell with epitaxially grown quantum dot material.
- [41] Fellmeth, T., Ebert, M., Efinger, R., Hadrich, I., Clement, F., Biro, D., Noriega, P., Caparros, S. et Castano, F. J. (2014). Industrially feasible all-purpose metal-wrap-through concentrator solar cells. Dans *2014 IEEE 40th Photovoltaic Specialist Conference, PVSC 2014*. p. 2106–2110.
- [42] Fidaner, O. et Wiemer, M. (2013). Multi-junction solar cells with through-via contacts.
- [43] Fidaner, O. et Wiemer, M. (2014). Multi-junction solar cells with through-substrate vias.
- [44] Frank, D., Tibbits, T., Niemeyer, M., Predan, F., Beutel, P., Karcher, C., Oliva, E., Siefert, G., Lackner, D., Fus-Kailuweit, P., Bett, A., Krause, R., Drazek, C., Guiot, E., Wasselin, J., Tauzin, A. et Signamarcheix, T. (2015). Four-junction wafer-bonded concentrator solar cells. *IEEE Journal of Photovoltaics*, volume 6, p. 1–7.
- [45] Gatilova, L., Bouchoule, S., Guilet, S. et Chabert, P. (2009). Investigation of InP etching mechanisms in a Cl₂/H₂ inductively coupled plasma by optical emission spectroscopy. *J. Vac. Sci. Technol. A*, volume 27, numéro 2, p. 262–275.
-

- [46] Gatilova, L., Bouchoule, S., Patriarche, G. et Guilet, S. (2011). Addition of Si-containing gases for anisotropic etching of III-V materials in chlorine-based inductively coupled plasma. *Japanese Journal of Applied Physics*, volume 50, numéro 8 PART 2.
- [47] Geisz, J. F., France, R. M., Schulte, K. L., Steiner, M. A., Norman, A. G., Guthrey, H. L., Young, M. R., Song, T. et Moriarty, T. (2020). Six-junction iii-v solar cells with 47.1% conversion efficiency under 143 suns concentration. *Nature Energy*, volume 5, p. 326–335.
- [48] Golka, S., Arens, M., Reetz, M., Kwapien, T., Bouchoule, S. et Patriarche, G. (2009). Time-multiplexed, inductively coupled plasma process with separate SiCl₄ and O₂ steps for etching of GaAs with high selectivity. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, volume 27, numéro 5, p. 2270.
- [49] Golka, S., Schartner, S., Schrenk, W. et Strasser, G. (2007). Low bias reactive ion etching of GaAs with a SiCl₄ N₂ O₂ time-multiplexed process. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, volume 25, numéro 3, p. 839.
- [50] Gottscho, R. A., Preppernau, B. L., Pearton, S. J., Emerson, A. B. et Giapis, K. P. (1990). Real-time monitoring of low-temperature hydrogen plasma passivation of gaas. *Journal of Applied Physics*, volume 68, numéro 2, p. 440–445.
- [51] Guilet, S., Bouchoule, S., Jany, C., Corr, C. S. et Chabert, P. (2006). Optimization of a cl₂-h₂ inductively coupled plasma etching process adapted to nonthermalized inp wafers for the realization of deep ridge heterostructures. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures Processing, Measurement, and Phenomena*, volume 24, numéro 5, p. 2381–2387.
- [52] Guillevin, N., Heurtault, B. J. B., Van Aken, B. B., Bennett, I. J., Jansen, M. J., Berkeveld, L., Geerligs, L. J., Weeber, A. W., Bultman, J. H., Hu, Z., Li, G., Zhao, W., Wang, J., Wang, Z., Chen, Y., Shen, Y., Chen, J., Yu, B., Tian, S. et Xiong, J. (2012). High efficiency n-type metal wrap through cells and modules. Dans *Energy Procedia*, volume 27. p. 610–616.
- [53] Hahn, Y. B., Hays, D. C., Cho, H., Jung, K. B., Abernathy, C. R., Pearton, S. J. et Shul, R. J. (1999). Effect of inert gas additive species on Cl₂ high density plasma etching of compound semiconductors. Part I. GaAs and GaSb. *Applied Surface Science*, volume 147, p. 207–214.
- [54] Hahn, Y. B., Hays, D. C., Cho, H., Jung, K. B., Abernathy, C. R., Pearton, S. J. et Shul, R. J. (1999). Effect of inert gas additive species on Cl₂ high density plasma etching of compound semiconductors. Part II. InP, InSb, InGaP and InGaAs. *Applied Surface Science*, volume 147, p. 215–221.
- [55] Heil, S., Langereis, E., Roozeboom, F., Kemmeren, A., Pham, N., Sarro, P., Van De Sanden, M. et Kessels, W. (2005). Plasma-assisted atomic layer deposition of TiN
-

- films at low deposition temperature for high-aspect ratio applications. *Materials Research Society Symposium Proceedings*, volume 863, numéro January 2005.
- [56] Hendrichs, M., Thaidigsmann, B., Lohmüller, E., Nold, S., Clement, F., Biro, D., Rech, B. et Preu, R. (2014). Advanced Metallization Concepts for p-type Silicon Metal-Wrap-Through (MWT) Solar Cells. *Energy Technology*, volume 2, numéro 1, p. 34–42.
- [57] Horowitz, K. A., Remo, T., Smith, B. et Ptak, A. (2018). Techno-economic analysis and cost reduction roadmap for iii-v solar cells.
- [58] Hovel, H. (1975). Semiconductors and semimetals. *Academic press*, volume 11.
- [59] Hu, C. (2010). Modern Semiconductor Devices for Integrated Circuits.
- [60] Huang, R., Lin, X.-Y., Yu, Y.-P., Lin, K.-X., Wei, J.-H., Yu, C.-Y. et Wang, Z.-K. (2004). Fast growth of polycrystalline film in SiCl_4/H_2 plasma. *Chinese Physics Letters - CHIN PHYS LETT*, volume 21, p. 1168–1170.
- [61] Jang, D. H., Ko, J. H., Kang, J. W., Kim, J. H. et Jeong, J. W. (2011). Effect of series resistance on metal-wrap-through multi-crystalline silicon solar cells. *Solar Energy Materials and Solar Cells*, volume 95, numéro 1, p. 53–55.
- [62] Janssen, G. (2016). 23 % Metal Wrap Through Silicon Heterojunction Solar Cells - a Simple Technology Integrating High Performance Cell and Module. Dans *European PV solar Energy Conference and Exhibition EU PVSEC*. Numéro August, p. 1–4.
- [63] Jaouad, a., Aimez, V., Aktik, C., Bellatreche, K. et Souifi, a. (2004). Fabrication of $(\text{NH}_4)_2\text{S}$ passivated GaAs metal-insulator-semiconductor devices using low-frequency plasma-enhanced chemical vapor deposition. *Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films*, volume 22, numéro 2004, p. 1027.
- [64] Jaouad, a. et Aktik, C. (2002). Passivation of GaAs metal-insulator-semiconductor structures by $(\text{NH}_4)_2\text{S}$ and by evaporation of SiO_2 . *Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films*, volume 20, numéro 2002, p. 1154.
- [65] Johnson, N. M., Burnham, R. D., Street, R. A. et Thornton, R. L. (1986). Hydrogen passivation of shallow-acceptor impurities in p-type GaAs. *Phys. Rev. B*, volume 33, p. 1102–1105.
- [66] Joubert, O., Cunge, G., Pelissier, B., Vallier, L., Kogelschatz, M. et Pargon, E. (2004). Monitoring chamber walls coating deposited during plasma processes : Application to silicon gate etch processes. *Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films*, volume 22, numéro 3, p. 553.
-

- [67] Jourdain, A., Buisson, T., Phommahaxay, A., Privett, M., Wallace, D., Sood, S., Bisson, P., Beyne, E., Travaly, Y. et Swinnen, B. (2010). 300mm wafer thinning and backside passivation compatibility with temporary wafer bonding for 3D stacked IC applications. Dans *IEEE 3D System Integration Conference 2010, 3DIC 2010*.
- [68] Karmarkar, A. P., Xu, X. et Moroz, V. (2009). Performanace and reliability analysis of 3D-integration structures employing through silicon via (TSV). *IEEE International Reliability Physics Symposium Proceedings*, p. 682–687.
- [69] Katti, G., Stucchi, M., Velenis, D., Thangaraju, S., De Meyer, K., Dehaene, W. et Beyne, E. (2011). Technology Assessment of Through-Silicon Via by Using – and – Measurements. *Electron Device Letters, IEEE*, volume 32, numéro 7, p. 946–948.
- [70] Kim, J. et Kim, Y. (2004). Direct plating of low resistivity bright cu film onto tin barrier layer via pd activation. *Journal of The Electrochemical Society*, volume 151, p. C97–C101.
- [71] Kim, J. J. et Cha, S. H. (2001). Optimized surface pre-treatments for cu electroless plating in ULSI device interconnection. *Japanese Journal of Applied Physics*, volume 40, numéro Part 1, No. 12, p. 7151–7155.
- [72] Knaut, M., Junige, M., Neumann, V., Wojcik, H., Henke, T., Hossbach, C., Hiess, A., Albert, M. et Bartha, J. W. (2013). Atomic layer deposition for high aspect ratio through silicon vias Atomic layer deposition for high aspect ratio through silicon vias. *Microelectronic Engineering*, volume 107, p. 80–83.
- [73] Knoop, H. C. M., Baggetto, L., Langereis, E., van de Sanden, M. C. M., Klootwijk, J. H., Roozeboom, F., Niessen, R. A. H., Notten, P. H. L. et Kessels, W. M. M. (2008). Deposition of TiN and TaN by Remote Plasma ALD for Cu and Li Diffusion Barrier Applications. *Journal of The Electrochemical Society*, volume 155, numéro 12, p. G287.
- [74] Ko, K. et Pang, S. (1995). High aspect ratio deep via holes in InP etched using Cl₂/Ar plasma. *Journal of The Electrochemical Society*, volume 142, numéro 11, p. 3945–3949.
- [75] Lagowski, J., Kaminska, M., Parsey, J. M., Gatos, H. C. et Lichtensteiger, M. (1982). Passivation of the dominant deep level (el2) in gaas by hydrogen. *Applied Physics Letters*, volume 41, numéro 11, p. 1078–1080.
- [76] Lammert, M. D. et Schwartz, R. J. (1977). The interdigitated back contact solar cell : a silicon solar cell for use in concentrated sunlight. *IEEE Transactions on Electron Devices*, volume ED-24, numéro 4, p. 337–342.
- [77] Landesman, J., Levallois, C., Jiménez, J., Pommereau, F., Léger, Y., Beck, A., Delhaye, T., Torres, A., Frigeri, C. et Rhallabi, A. (2015). Evidence of chlorine ion penetration in inp/inasp quantum well structures during dry etching processes and effects of induced-defects on the electronic and structural behaviour. *Microelectronics Reliability*, volume 55, numéro 9, p. 1750 – 1753.
-

- [78] Laucher, C., Colin, C., de Lafontaine, M., Melul, F., Volatier, M., Darnon, M., Aimez, V. et Jaouad, A. (2018). Permanent bonding process for iii-v/ge multijunction solar cell integration. *AIP Conference Proceedings*, volume 2012, numéro 1, p. 090004.
- [79] Lee, J. W., Abernathy, C. R., Pearton, S. J., Ren, F., Hobson, W. S., Shul, R. J., Constantine, C. et Barratt, C. (1997). Inductively coupled plasma etch damage in GaAs and InP Schottky diodes. *Journal of the Electrochemical Society*, volume 144, numéro 4, p. 1417–1422.
- [80] Lee, J. W., Lambers, E. S., Abernathy, C. R., Pearton, S. J., Shul, R. J., Ren, F., Hobson, W. S. et Constantine, C. (1998). Inductively coupled plasma etching of III - V semiconductors in Cl₂-based chemistries. *Materials Science in Semiconductor Processing*, volume 1, p. 65–73.
- [81] Li, C. H., Chiang, K. L. et Lu, A. W. (2012). Novel framework for Metal Wrap Through solar cell top contact design optimization. Dans *Conference Record of the IEEE Photovoltaic Specialists Conference*. p. 240–243.
- [82] Luere, O., Pargon, E., Vallier, L., Pelissier, B. et Joubert, O. (2011). Etch mechanisms of silicon gate structures patterned in sf₆/ch₂f₂/ar inductively coupled plasmas. *Journal of Vacuum Science & Technology B*, volume 29, numéro 1, p. 011028.
- [83] Maeda, T. (1999). Inductively coupled plasma etching of III – V semiconductors in BCl₃-based chemistries II . InP , InGaAs , InGaAsP , InAs and AlInAs. *Applied Surface Science*, p. 183–190.
- [84] Maeda, T., Lee, J. W., Shul, R. J., Han, J., Hong, J., Lambers, E. S., Pearton, S. J., Abernathy, C. R. et Hobson, W. S. (1999). Inductively coupled plasma etching of III-V semiconductors in BCl₃-based chemistries. I. GaAs, GaN, GaP, GaSb and AlGaAs. *Applied Surface Science*, volume 143, numéro 1, p. 174–182.
- [85] Magnone, P., Fiegna, C., Sangiorgi, E., Tonini, D. et Frei, M. (2013). TCAD numerical simulation of Metal Wrap Through solar cell. Dans *2013 IEEE International Conference of Electron Devices and Solid-State Circuits, EDSSC 2013*.
- [86] Martí, A. et Araújo, G. L. (1996). Limiting efficiencies for photovoltaic energy conversion in multigap systems. *Solar Energy Materials and Solar Cells*, volume 43, numéro 2, p. 203 – 222.
- [87] Murad, S. K. (1993). Very low damage etching of GaAs. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, volume 11, numéro 6, p. 2237.
- [88] Ng, D. K.-T., Lee, C. W., Krishnamurthy, V. et Wang, Q. (2018). Sub-micron anisotropic inp-based iii-v semiconductor material deep etching for on-chip laser photonics devices. *Advanced Engineering Materials*, volume 20, numéro 2, p. 1700465.
-

- [89] Nordheden, K. J. (1993). Reactive ion etching of via holes for GaAs high electron mobility transistors and monolithic microwave integrated circuits using Cl₂/BCl₃/Ar gas mixtures. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, volume 11, numéro 5, p. 1879.
- [90] Ochoa, M., Algora, C., Espinet-González, P. et García, I. (2014). 3-D modeling of perimeter recombination in GaAs diodes and its influence on concentrator solar cells. *Solar Energy Materials and Solar Cells*, volume 120, p. 48–58.
- [91] Ohori, D., Fujii, T., Noda, S., Mizubayashi, W., Endo, K., Lee, E.-T., Li, Y., Lee, Y.-J., Ozaki, T. et Samukawa, S. (2019). Atomic layer germanium etching for 3d fin-fet using chlorine neutral beam. *Journal of Vacuum Science & Technology A*, volume 37, numéro 2, p. 021003.
- [92] Okoro, C., Gonzalez, M., Vandeveld, B., Swinnen, B., Eneman, G., Verheyen, P., Beyne, E. et Vandepitte, D. (2007). Prediction of the Influence of Induced Stresses in Silicon on CMOS Performance in a Cu-Through-Via Interconnect Technology. *2007 International Conference on Thermal, Mechanical and Multi-Physics Simulation Experiments in Microelectronics and Micro-Systems. EuroSime 2007*.
- [93] Okoro, C., Yang, Y., Vandeveld, B., Swinnen, B., Vandepitte, D., Verlinden, B. et De Wolf, I. (2008). Extraction of the appropriate material property for realistic modeling of through-silicon-vias using μ -Raman spectroscopy. *2008 IEEE International Interconnect Technology Conference, IITC*, p. 16–18.
- [94] Oliva, E., Salvetat, T., Jany, C., Thibon, R., Henning, H., Steiner, M., Schachtner, M., Beutel, P., Klinger, V., Moulet, J.-S. et Dimroth, F. (2016). GaInP/AlGaAs metal-wrap-through tandem concentrator solar cells. *Prog. Photovolt : Res. Appl.*
- [95] Pang, S. W. (1986). Surface Damage on GaAs Induced by Reactive Ion Etching and Sputter Etching. *Journal of The Electrochemical Society*, volume 133, numéro 4, p. 784.
- [96] Pearton, S. J., Abernathy, C. R., Kopf, R. F. et Ren, F. (1994). Low temperature chlorine-based dry etching of III–v semiconductors. *Journal of The Electrochemical Society*, volume 141, numéro 8, p. 2250–2256.
- [97] Pearton, S. J., Chakrabarti, U. K., Hobson, W. S. et Perley, A. P. (1990). Cl₂ and SiCl₄ Reactive Ion Etching of In-Based III-V Semiconductors. *J. Electrochem. Soc.*, volume 137, numéro 10, p. 3188.
- [98] Phommahaxay, A., Verbinnen, G., Suhard, S., Bex, P., Pancken, J., Lismont, M., Van Den Eede, A., Jourdain, A., Woitke, T., Bisson, P., Spiess, W., Swinnen, B., Beyer, G., Miller, A. et Beyne, E. (2012). Temporary wafer bonding defect impact assessment on substrate thinning : Process enhancement through systematic defect track down. *Proceedings - Electronic Components and Technology Conference*, p. 1255–1259.
-

- [99] Rabie, M. A., Premachandran, S. C., Ranjan, R., Natarajan, M. I., Yap, S. F., Smith, D., Thangaraju, S., Alapati, R. et Benistant, F. (2014). Novel stress-free Keep Out Zone process development for via middle TSV in 20nm planar CMOS technology. *2014 IEEE International Interconnect Technology Conference / Advanced Metallization Conference, IITC/AMC 2014*, p. 203–206.
- [100] Ramos, R. (2008). Interactions entre les plasmas de gravure à couplage inductif et les parois du réacteur. *These*.
- [101] Rawal, D. S., Agarwal, V. R., Sharma, H. S., Sehgal, B. K., Muralidharan, R. et Malik, H. K. (2010). Study of inductively coupled Cl₂/BCl₃ plasma process for high etch rate selective etching of via-holes in GaAs. *Vacuum*, volume 85, numéro 3, p. 452–457.
- [102] Ren, F., Hobson, W. S., Lothian, J. R., Lopata, J., Pearton, S. J., Caballero, J. A. et Cole, M. W. (1996). Extremely High Etch Rates of In-Based III-V Semiconductors in BCl₃/N₂ Based Plasma. *Electrochemical society*, volume 143, numéro 1, p. 3394–3396.
- [103] Renaud, V., Petit-Etienne, C., Barnes, J.-P., Bissierier, J., Joubert, O. et Pargon, E. (2019). Two-step cycling process alternating implantation and remote plasma etching for topographically selective etching : Application to si₃n₄ spacer etching. *Journal of Applied Physics*, volume 126, numéro 24, p. 243301.
- [104] Richard, O., Aimez, V., Arès, R., Fafard, S. et Jaouad, A. (2018). Simulation of through-cell vias contacts under non-uniform concentrated light profiles. *Solar Energy Materials and Solar Cells*, volume 188, p. 241 – 248.
- [105] Richard, O., Blais, S., Arès, R., Aimez, V. et Jaouad, A. (2020). Mechanisms of gas surface passivation by a one-step dry process using low-frequency plasma enhanced chemical deposition of silicon nitride. *Microelectronic Engineering*, volume 233, p. 111398.
- [106] Richard, O., Jaouad, A., Bouzazi, B., Arès, R., Fafard, S. et Aimez, V. (2016). Simulation of a through cell via contacts architecture for HCPV multi-junction solar cells. *Solar Energy Materials and Solar Cells*, volume 144, p. 173–180.
- [107] Richard, O., Volatier, M., Darnon, M., Jaouad, A., Bouzazi, B., Arès, R., Fafard, S. et Aimez, V. (2015). Through cell vias contacts for multijunction solar cells. *AIP Conference Proceedings*, volume 1679.
- [108] Richter, A., Hermle, M. et Glunz, S. (2013). Reassessment of the limiting efficiency for crystalline silicon solar cells. *IEEE Journal of Photovoltaics*, volume 3, p. 1184–1191.
- [109] Said, M., El-Sayed, M., Mehdipour, F. et Miyakawa, N. (2014). Keep-Out-Zone analysis for three-dimensional ICs. *Technical Papers of 2014 International Symposium on VLSI Design, Automation and Test, VLSI-DAT 2014*, p. 1–4.
-

- [110] Said, M., Mehdipour, F. et El-Sayed, M. (2013). Improving performance and fabrication metrics of three-dimensional ICs by multiplexing through-silicon vias. *Proceedings - 16th Euromicro Conference on Digital System Design, DSD 2013*, p. 925–932.
- [111] Saint-Cricq, B., Sadeghi, A., Rudra, A. et Ilegems, M. (1994). Reactive ion etching of gainp/gaas multilayer structures with sicl₄/cl₂/ar plasma. *Materials Science and Engineering : B*, volume 28, numéro 1, p. 365 – 368.
- [112] Salimian, S. (1987). Dry etching of via connections for GaAs monolithic microwave integrated circuits fabrication. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, volume 5, numéro 6, p. 1606.
- [113] Salvetat, T., Oliva, E., Tauzin, A., Klinger, V., Beutel, P., Jany, C., Thibon, R., Haumesser, P.-H., Hassaine, A., Mourier, T., Rodriguez, G., Lecouvey, C., Imbert, B., Fournel, F., Fabbri, J.-M., Moulet, J.-S., Dimroth, F. et Signamarcheix, T. (2016). Iii-v multi-junction solar cell using metal wrap through contacts. *AIP Conference Proceedings*, volume 1766, numéro 1, p. 060004.
- [114] Schneider, F., Draheim, J., Kamberger, R. et Wallrabe, U. (2009). Process and material properties of polydimethylsiloxane (PDMS) for Optical MEMS. *Sensors and Actuators, A : Physical*, volume 151, numéro 2, p. 95–99.
- [115] Seaward, K. L. (1992). Semiconductor damage from inert and molecular gas plasmas. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, volume 10, numéro 1, p. 46.
- [116] Seo, S. W., Park, J.-I. H., Seo, M. K. et Kim, G. S. (2009). The electrical, mechanical properties of through-silicon-via insulation layer for 3D ICs. Dans *2009 International Conference on Electronic Packaging Technology and High Density Packaging, ICEPT-HDP 2009*. p. 64–67.
- [117] Shul, R. et Pearton, S. J. (2000). Handbook of advanced plasma processing techniques. *Springer*.
- [118] Siefer, G., Baur, C. et Bett, A. W. (2010). External quantum efficiency measurements of germanium bottom subcells : Measurement artifacts and correction procedures. Dans *2010 35th IEEE Photovoltaic Specialists Conference*. p. 000704–000707.
- [119] Soga, T., Jimbo, T., Wang, G., Ohtsuka, K. et Umeno, M. (2000). Hydrogen plasma passivation of gaas on si substrates for solar cell fabrication. *Journal of Applied Physics*, volume 87, numéro 5, p. 2285–2288.
- [120] Steiner, M. A., France, R. M., Perl, E. E., Friedman, D. J., Simon, J. et Geisz, J. F. (2020). Reverse heterojunction (al)gainp solar cells for improved efficiency at concentration. *IEEE Journal of Photovoltaics*, volume 10, numéro 2, p. 487–494.
- [121] Stellwag, T. B., Dodd, P. E., Carpenter, M. S., Lundstrom, M. S., Pierret, R. F., Melloch, M. R., Yablonovitch, E. et Gmitter, T. J. (1990). Effects of perimeter
-

- recombination on gaas-based solar cells. Dans *IEEE Conference on Photovoltaic Specialists*. p. 442–447 vol.1.
- [122] Stucchi, M., Perry, D., Katti, G. et Dehaene, W. (2010). Test structures for characterization of through silicon vias. *Microelectronic Test Structures (ICMTS), 2010 IEEE International Conference on*, p. 130–134.
- [123] Sungauer, E., Mellhaoui, X., Pargon, E. et Joubert, O. (2009). Plasma etching of hfo2 in metal gate cmos devices. *Microelectronic Engineering*, volume 86, numéro 4, p. 965 – 967.
- [124] Swaminathan, K., Janardhanan, P. E. et Sulima, O. V. (2008). Inductively coupled plasma etching of III-V antimonides in BCl₃/SiCl₄ etch chemistry. *Thin Solid Films*, volume 516, numéro 23, p. 8712–8716.
- [125] Swaminathan, V., Asom, M. T., Chakrabarti, U. K. et Pearton, S. J. (1991). Electron cyclotron resonance plasma-induced damage in algaas/gaas/algaas single quantum wells. *Applied Physics Letters*, volume 58, numéro 12, p. 1256–1258.
- [126] Thaidigsmann, B., Drews, A., Fellmeth, T., Saint-Cast, P., Wolf, A., Clement, F., Preu, R. et Biro, D. (2012). Synergistic effects of rear-surface passivation and the metal wrap through concept. *IEEE Journal of Photovoltaics*, volume 2, numéro 2, p. 109–113.
- [127] Ulzhöfer, C., Altermatt, P. P., Harder, N. P. et Brendel, R. (2010). Loss analysis of emitter-wrap-through silicon solar cells by means of experiment and three-dimensional device modeling. *Journal of Applied Physics*, volume 107, numéro 10.
- [128] Van Kerschaver, E. et Beaucarne, G. (2006). Back-contact solar cells : A review. *Progress in Photovoltaics : Research and Applications*, volume 14, numéro 2, p. 107–123.
- [129] Varoutsis, S., Laurent, S., Sagnes, I., Lemaitre, A., Ferlazzo, L., Meriadec, C., Patriarche, G., Robert-Philip, I. et Abram, I. (2005). Reactive-ion etching of high-Q and submicron-diameter GaAs AlAs micropillar cavities. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, volume 23, numéro 2005, p. 2499.
- [130] Wang, C.-C., Lin, Y.-L., Lin, S.-K., Li, C.-S., Huang, H.-K., Wu, C.-L., Chang, C.-S. et Wang, Y.-H. (2007). Reactive ion etching technique for via-hole applications in thick GaAs wafers. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, volume 25, numéro 2, p. 312.
- [131] Wang, G., Ogawa, T., Soga, T., Jimbo, T. et Umeno, M. (2001). A detailed study of h₂ plasma passivation effects on gaas/si solar cell. *Solar Energy Materials and Solar Cells*, volume 66, numéro 1, p. 599 – 605.
-

- [132] Whelan, C. S. (1997). High rate CH₄:H₂ plasma etch processes for InP. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, volume 15, numéro 5, p. 1728.
- [133] Wu, Y., Chen, W. C., Fong, H. P., Wan, C. C. et Wang, Y. Y. (2002). Displacement reactions between metal ions and nitride barrier layer/silicon substrate. *Journal of The Electrochemical Society*, volume 149, numéro 5, p. G309.
- [134] Yang, Y., Yu, M., Rusli, Fang, Q., Song, J., Ding, L. et Lo, G. Q. (2013). Through-Si-via (TSV) Keep-Out-Zone (KOZ) in SOI photonics interposer : A study of the impact of TSV-Induced stress on Si ring resonators. *IEEE Photonics Journal*, volume 5, numéro 6.
- [135] Yong, Z., Li, H. et Zhang, W. (2014). Fabrication of dielectric insulation layers in TSV by different processes. Dans *2014 IEEE 16th Electronics Packaging Technology Conference (EPTC)*.
- [136] Zantye, P. B., Kumar, A. et Sikder, A. (2004). Chemical mechanical planarization for microelectronics applications. *Materials Science and Engineering : R : Reports*, volume 45, numéro 3, p. 89 – 220.
- [137] Zhao, Y., Fay, P., Wibowo, A. et Youtsey, C. (2013). Inductively coupled plasma etching of through-cell vias in III–V multijunction solar cells using SiCl₄/Ar. *Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures*, volume 31, numéro 6, p. 06FF05.
- [138] Zheng, G., Shi, Z., Bergmann, R., Dai, X., Robinson, S., Wang, A., Kurianski, J. et Green, M. (1994). Thin film silicon solar cells on glass by substrate thinning. *Solar Energy Materials and Solar Cells*, volume 32, numéro 2, p. 129–135.
-

