



HAL
open science

**Evaluation de la robustesse d'une technologie HEMT
GaN normally-off à implantation d'ions fluorures
co-intégrée avec une technologie HEMT GaN
normally-on**

Florent Albany

► **To cite this version:**

Florent Albany. Evaluation de la robustesse d'une technologie HEMT GaN normally-off à implantation d'ions fluorures co-intégrée avec une technologie HEMT GaN normally-on. Electronique. Université de Bordeaux, 2021. Français. NNT : 2021BORD0394 . tel-03572025

HAL Id: tel-03572025

<https://theses.hal.science/tel-03572025>

Submitted on 14 Feb 2022

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE PRÉSENTÉE
POUR OBTENIR LE GRADE DE
DOCTEUR DE
L'UNIVERSITÉ DE BORDEAUX

ÉCOLE DOCTORALE DES SCIENCES PHYSIQUES ET DE L'INGENIEUR
SPÉCIALITÉ ÉLECTRONIQUE

Par Florent ALBANY

**ÉVALUATION DE LA ROBUSTESSE D'UNE TECHNOLOGIE
HEMT GAN NORMALLY-OFF A IMPLANTATION D'IONS
FLUORURES CO-INTEGRÉE AVEC UNE TECHNOLOGIE
HEMT GAN NORMALLY-ON**

Sous la direction de : Nathalie MALBERT
(co-directeur : Nathalie LABAT)

Soutenue le 17/12/2021

Membres du jury :

M. TARTARIN Jean-Guy	Professeur, Université de Toulouse	Président
M. LECOURT François	Ingénieur, OMMIC SAS	Examineur
M. MEDJDOUB Farid	Chargé de recherche, IEMN, Université de Lille	Rapporteur
M. LATRY Olivier	Professeur, Université de Rouen Normandie	Rapporteur
Mme. Nathalie MALBERT	Professeur, Université de Bordeaux	Directrice de thèse
Mme. Nathalie LABAT	Professeur, Université de Bordeaux	Co-directrice de thèse
M. Arnaud CURUTCHET	Maitre de conférences, Bordeaux INP	Co-encadrant de thèse

Évaluation de la robustesse d'une technologie HEMT GaN normally-off à implantation d'ions fluorures co-intégrée avec une technologie HEMT GaN normally-on

Grâce aux propriétés exceptionnelles du nitrure de gallium GaN, telles que sa large bande interdite, son champ électrique critique élevé, sa capacité à fonctionner à des températures élevées et ses performances à haute fréquence, les transistors à haute mobilité électronique HEMTs à base de GaN sont considérés comme les meilleurs candidats pour la prochaine génération de circuits RF de puissance. Répondant aux spécifications rigoureuses de la 5G, les circuits MMIC (Monolithic Microwave Integrated Circuit) multifonctionnels en GaN ont déjà remplacé avec succès les circuits discrets en silicium Si et en arséniure de gallium GaAs dans les stations de base avec des gains considérables en termes d'intégration et de performances. Cependant, le HEMT GaN standard est de type normally-on, ou naturellement passant en l'absence de polarisation sur sa grille ($V_{GS} = 0$ V) en raison de la forte polarisation spontanée et piézoélectrique du matériau. L'absence de technologie co-intégrant des HEMTs GaN normally-off et normally-on, est un inconvénient considérable pour de nombreuses applications en termes de sûreté de fonctionnement, de fiabilité, d'intégration et de consommation au repos. La fabrication de HEMTs GaN normally-off à l'échelle industrielle reste un challenge en raison de la forte densité de porteurs dans le canal. L'enjeu de ce travail de thèse consiste à évaluer les performances et la robustesse de HEMTs GaN normally-off fabriqués par une méthode d'implantation d'ions fluorures sous la grille. Ces HEMTs sont fabriqués en ajoutant les étapes nécessaires au procédé de fabrication d'une technologie HEMT GaN normally-on commerciale. Ils permettront la réalisation de circuits numériques de commande des étages de puissance, toujours réalisés en HEMTs GaN normally-on, en raison de leurs meilleures performances. Cette étude a été réalisée sur deux lots de composants, correspondant au premier et au second essai du fondeur, de co-intégration monolithique de HEMTs GaN normally-on et normally-off. Des outils et des méthodes de mesure automatisés ont été développés afin d'évaluer les performances et la robustesse des dispositifs. La campagne de caractérisation statique a mis en évidence la faible dispersion des paramètres statiques et les hautes performances des HEMTs du second essai de co-intégration. Les HEMTs GaN normally-off présentent une tension de seuil $V_{th} = +0,35$ V, une transconductance $g_{m,max} = 590$ mS.mm⁻¹ et un courant de drain $I_{DS,max}$ de plus de 1 A.mm⁻¹. Des tests de vieillissement accéléré par palier ont révélé différents modes de dégradation liés à la présence des ions fluorures dans l'hétérostructure des HEMTs GaN normally-off. Un décalage négatif de la tension V_{th} de ces derniers est observé à partir d'une tension de drain $V_{DS} = 10$ V et atteint jusqu'à -0,85 V lorsque le HEMT est polarisé à $V_{GS} = 1,5$ V et $V_{DS} = 18$ V. Un mécanisme de migration des ions fluorures activé par le champ électrique a été proposé afin d'expliquer ces différents modes de dégradation. Ces travaux contribueront à une meilleure compréhension des mécanismes de dégradation responsables de l'abaissement des performances et de la fiabilité des HEMTs GaN normally-off, fabriqués par la méthode d'implantation d'ions fluorures sous la grille.

Mots clés : HEMT GaN, normally-off, fiabilité, e-mode, co-intégration, ions fluorures

**IMS - Laboratoire de l'Intégration du Matériau au Système
UMR 5218, 351 Cours de la libération, 33405 Talence cedex, France.**



Robustness assessment of normally-off GaN HEMT technology with fluorine ions implantation co-integrated with normally-on GaN HEMT technology

Thanks to the outstanding properties of GaN, such as its wide band gap, its high critical electric field, its ability to operate at high temperatures and its high frequency performances, GaN-based HEMTs are considered as the best candidates for the next generation of RF power circuits. Meeting the stringent requirements of 5G, multifunctional GaN MMICs (Monolithic Microwave Integrated Circuits) have already successfully replaced discrete Si and GaAs circuits in base stations with considerable gains in terms of integration and performances. However, the standard GaN HEMT is normally-on type, which means that it is naturally in conduction mode in the absence of gate polarisation ($V_{GS} = 0$ V). This is due to the strong spontaneous and piezoelectric polarisation of the material. The lack of technology that co-integrates normally-off and normally-on GaN HEMTs is a considerable disadvantage for many applications in terms of safety, reliability, integration and power consumption. The fabrication of normally-off GaN HEMTs at industrial scale remains a challenge due to the high carrier density in the channel. The aims of this thesis work are to assess the robustness and the performances of normally-off GaN HEMTs fabricated by the fluorine ions implantation technique. These HEMTs are manufactured by adding the required steps to the manufacturing process of a commercial normally-on GaN HEMT technology. They will allow the fabrication of digital circuits for the control of high performances power amplifiers circuits, always based on normally-on GaN HEMTs, due to their higher performance. Studies have been carried out on the first and on the second attempts of the founder to co-integrate normally-on and normally-off GaN HEMTs. Automated measurement procedures and tools were developed to assess devices performances and robustness. DC characterisation campaigns showed the high performances and the low dispersion of the HEMTs of the second batch. The normally-off GaN HEMT provide a truly positive threshold voltage $V_{th} = +0,35$ V, a peak transconductance $g_{m,max} = 590$ mS.mm⁻¹ and a drain current density $I_{DS,max}$ over 1 A.mm⁻¹. Accelerated ageing step-stress tests showed several degradation modes related to the presence of fluorine ions in normally-off GaN HEMTs heterostructure. A negative shift in the voltage V_{th} of the latter is observed from a drain voltage $V_{DS} = 10$ V. This shift reaches down to -0,85 V in on-state condition at $V_{GS} = 1,5$ V and $V_{DS} = 18$ V. A field-assisted migration mechanism of fluorine ions was proposed to explain the normally-off GaN HEMT degradations. This work contributes to a better understanding of the degradation mechanisms affecting the reliability and the performances of normally-off GaN HEMTs fabricated by the fluorine ion implantation technique.

Keywords : HEMT GaN, normally-off, robustness, e-mode, co-integration, fluorine ions

**IMS - Laboratoire de l'Intégration du Matériau au Système
UMR 5218, 351 Cours de la libération, 33405 Talence cedex, France.**



Droits d'auteurs

Cette création est mise à disposition selon le Contrat :

« **Attribution-Pas d'Utilisation Commerciale-Pas de modification 3.0 France** »

disponible en ligne : <http://creativecommons.org/licenses/by-nc-nd/3.0/fr/>



Table des matières

Introduction générale.....	21
Chapitre I. Généralités sur les Transistors à Base de Nitrure de Gallium	24
I.1. Introduction	24
I.2. Propriétés des nitrures d'éléments III	25
I.2.1. Structure Cristalline	25
I.2.2. Polarisation dans le GaN de type wurtzite	28
I.2.2.1. Polarisation spontanée	28
I.2.2.2. Polarisation piézoélectrique.....	30
I.2.2.3. Polarisation totale dans les nitrures d'élément III	31
I.2.2.4. Cas des alliages ternaires de nitrures d'élément III	32
I.2.3. Structure de bandes d'énergie	33
I.2.4. Le GaN face à ses concurrents.....	35
I.3. Techniques de croissance du GaN.....	38
I.3.1. Croissance par MOVPE	38
I.3.2. Croissance par MBE	39
I.4. Le transistor à haute mobilité électronique HEMT GaN standard	40
I.4.1. Formation du gaz électronique bidimensionnel 2DEG à l'hétérojonction.....	40
I.4.2. L'hétérojonction AlGaIn/GaN	42
I.5. Le HEMT AlGaIn/GaN.....	46
I.5.1. Les substrats	47
I.5.1.1. Le substrat saphir – Al ₂ O ₃	48
I.5.1.2. Le substrat silicium - Si.....	49
I.5.1.3. Le substrat de carbure de silicium - SiC	50
I.5.1.4. Le substrat GaN auto-supporté	51
I.5.1.5. Le substrat diamant	51
I.5.1.6. Comparaison des propriétés des différents substrats	52
I.5.2. Couche de nucléation	52
I.5.3. Couches buffer et canal GaN.....	53
I.5.4. Couche « back barrier »	54
I.5.5. Couche espaceur – AlN	54
I.5.6. Couche Barrière – AlGaIn	55
I.5.7. Couche cap	55
I.5.8. Les contacts de grille, de source et de drain.....	56
I.6. Applications et performances	57
I.6.1. Applications.....	57
I.6.2. Performances.....	59
I.7. Problématique du HEMT GaN standard	60
Chapitre II. HEMT GaN normally-off et technologies	62
II.1. L'enjeux des HEMTs GaN normally-off	62
II.1.1. Le HEMT GaN normally-off pour les applications hyperfréquence	62
II.1.2. Co-intégration et applications numériques.....	63

II.2. Défis de conception des HEMTs GaN normally-off	64
II.3. Les principales approches technologiques	64
II.3.1. Particularité des structures MIS-HEMT et MOS-HEMT	65
II.3.2. Approche par implantation d'ions fluorures	66
II.3.3. Approche à barrière fine	70
II.3.4. Approche à recess de grille	71
II.3.4.1. Gravure par digital etching	72
II.3.4.2. Gravure avec couche d'arrêt	76
II.3.5. Gate injection transistor - GIT	79
II.4. Montage cascode	84
II.5. État de l'art des technologies HEMT GaN normally-off et normally-on co-intégrées ...	86
II.6. Présentation et description des technologies évaluées – EVALGAN-1 et EVALGAN-2	
.....	89
II.6.1. Les technologies de départ D01GH et D006GH	90
II.6.2. Les HEMTs AlN/GaN normally-off	92
II.6.3. Cartographie du masque EVALGAN-05	94
II.6.4. EVALGAN-1	96
II.6.5. EVALGAN-2	97
II.6.5.1. Amélioration de la lithographie de grille	97
II.6.5.2. Amélioration du procédé d'implantation des ions fluorures	98
II.7. Conclusion	99
Chapitre III. Méthodes d'évaluation des performances et de la robustesse des HEMTs GaN	
.....	100
III.1. Introduction	100
III.2. Description du banc de mesure statique	100
III.3. Méthodes d'extraction des paramètres statiques	102
III.3.1. La caractéristique d'entrée - $I_{GS}(V_{GS})$	102
III.3.1.1. Extraction du courant de fuite de grille en inverse – $I_{G,inv}$	103
III.3.1.2. Extraction du facteur d'idéalité n et de la hauteur de barrière Φ_B	103
III.3.2. La caractéristique de transfert $I_{DS}(V_{GS})$	105
III.3.2.1. Extraction de la transconductance maximale – $g_{m,max}$	106
III.3.2.2. Extraction du courant de saturation de drain – I_{DSS}	108
III.3.2.3. Extraction de la tension de seuil - V_{th}	108
III.3.2.4. Extraction du rapport I_{on}/I_{off}	109
III.3.3. La caractéristique de sortie $I_{DS}(V_{DS})$	110
III.3.3.1. Expressions du courant de drain I_{DS} en régimes linéaire et saturé	111
III.3.3.2. Extraction du courant de drain à la saturation - $I_{DS,sat}$	111
III.3.3.3. Extraction de la résistance à l'état passant R_{on}	111
III.4. Mesures préliminaires des HEMTs de EVALGAN-1	112
III.5. Automatisation des acquisitions et traitement des données	115
III.5.1. Automatisation des mesures sur IC-CAP	115
III.5.1.1. Séquence de mesure des caractéristiques statiques	115
III.5.1.2. Séquence de vieillissement accéléré	116
III.5.2. Développement d'un logiciel de traitement automatisé des données	117
III.5.2.1. Interface utilisateur	118
III.5.2.2. Fonctions de recherche et de filtrage des fichiers	119
III.5.2.3. Extraction des paramètres	120
III.5.2.4. Comparaisons de paramètres et statistiques	121

III.6. Analyse de la dispersion des performances électriques statiques des HEMTs GaN EVALGAN-1.....	122
III.6.1. HEMTs GaN normally-on opt2 EVALGAN-1	122
III.6.2. HEMTs GaN normally-off EVALGAN-1	127
III.7. Évaluation de la robustesse des HEMTs AlN/GaN normally-off de technologie EVALGAN-1.....	133
III.7.1. Généralités.....	133
III.7.2. Séquences de step-stress.....	134
III.7.3. Détermination de la durée des paliers stressants	135
III.7.4. Essai de step-stress en polarisation de grille inverse - $V_{GS} < 0$ V et $V_{DS} = 0$ V..	136
III.7.4.1. Résultats d'une séquence de step-stress standard.....	136
III.7.4.2. Résultats d'une séquence de step-stress avec paliers non stressants	139
III.7.4.3. Résultats d'une séquence de step-stress avec mesures de reprises I-V	142
III.8. Conclusion	145
Chapitre IV. Évaluation des HEMTs de la technologie EVALGAN-2 et de l'approche par implantation d'ions fluor.....	146
IV.1. Introduction.....	146
IV.2. Caractérisation des HEMTs AlN/GaN EVALGAN-2	147
IV.2.1. Caractérisations préalables - IEMN	147
IV.2.2. HEMTs AlN/GaN normally-on.....	149
IV.2.3. HEMTs AlN/GaN normally-off.....	151
IV.2.4. Comparaisons avec la technologie EVALGAN-1.....	154
IV.3. Étude des mécanismes de dégradation et de la robustesse des HEMTs AlN/GaN normally-off d'EVALGAN-2	156
IV.3.1. Protocole de test.....	156
IV.3.2. Essai de step-stress en mode diode - $V_{DS} = 0$ V.....	158
IV.3.2.1. Diode polarisée en inverse - $V_{GS} < 0$ V	158
IV.3.2.2. Éléments bibliographiques pour la compréhension du mécanisme de dégradation lié à la dégradation des courants sous le seuil	166
IV.3.2.3. Mise en évidence du mécanisme de migration des ions fluorures.....	170
IV.3.2.4. Cas des HEMTs AlN/GaN normally-on d'EVALGAN-2	173
IV.3.2.5. Diode polarisée en direct - V_{GS} positif.....	176
IV.3.3. Essais de step-stress en fonctionnement transistor à V_{GS} fixe	180
IV.3.3.1. Essais de step-stress à canal fermé – $V_{GS} < V_{th}$	181
IV.3.3.2. Essais de step-stress à canal semi-ouvert – $V_{GS} > V_{th}$	184
IV.3.3.3. Essais de step-stress à canal ouvert – $V_{GS} \gg V_{th}$	189
IV.4. Bilan des essais de step-stress et SOA	193
IV.4.1. Dégradation du courant de fuite de grille.....	193
IV.4.2. Migration des ions fluorures.....	193
IV.4.3. Synthèse des résultats	195
Conclusion générale et perspectives	198
Bibliographie.....	203

Table des figures

Figure I.1 : Représentation schématique des structures de type zinc-blende (a), wurtzite (b) et sel-gemme (C) [5].	26
Figure I.2 : Orientation face gallium (Ga-face) et face azote (N-face) du GaN sous forme wurtzite [7].	27
Figure I.3 : Moments dipolaires P_x d'une maille élémentaire de GaN wurtzite de polarisation face azote (a) et face gallium (b) [5].	29
Figure I.4 : Polarisation spontanée dans le GaN wurtzite face-Ga dans le cas d'une contrainte en compression (a), de l'absence de contrainte mécanique (b) et dans le cas d'une contrainte en tension (c) [10].	30
Figure I.5 : Evolution de la polarisation spontanée en fonction de la fraction molaire des éléments ternaire AlGa _x N, InGa _x N et InAlN. En pointillés l'extrapolation de P_{PZ} par la loi de Vegard. En gris, l'effet du "bowing". Figure reprise de [13].	33
Figure I.6 : Structure de bande du GaN wurtzite (a) et de l'AlN wurtzite (b) [15], [16]. Encerclés en rouge, les extremums des bandes de valences et de conduction.	34
Figure I.7 : Largeur de bande interdite pour différents matériaux III-V en fonction des paramètres de maille et correspondance avec la longueur d'onde [5].	34
Figure I.8 : Comparaison des principaux paramètres du Si, du GaAs, du SiC et du GaN.	36
Figure I.9 : Le GaN face a ses concurrents pour les applications devant fonctionner à haute puissance et à haute fréquence ©Yole 2018.	37
Figure I.10 : Structure de bandes d'énergie d'une hétérojonction AlGaAs/GaAs [24].	40
Figure I.11 : Largeur de bande interdite de l'AlGa _x N en fonction de la fraction molaire x d'aluminium pour $b = 0,353$ [25].	41
Figure I.12 : Polarisation et charges de surface à l'hétérojonction AlGa _x N/GaN pour un buffer GaN de polarité face-Ga. Les charges σ^- et σ^+ résultent de la somme des polarisations spontanées P_{SP} et piézoélectriques P_{PZ} de chacune des couches.	42
I.1. Figure I.13 : Structure de bande et densité de charge n pour une hétérojonction Al _{0,29} Ga _{0,71} N/GaN disposant d'une barrière épaisse de 250 Å. La pente des bandes de valence et de conduction est induite par la polarisation piézoélectrique de l'AlGa _x N [27].	44
Figure I.14 : Diagrammes de bande et densité de porteurs en fonction de l'épaisseur de la barrière AlGa _x N pour une hétérojonction Al _{0,25} Ga _{0,75} N/GaN [18].	45
Figure I.15 : Bande d'énergie de conduction en fonction de la fraction molaire x d'aluminium pour une hétérojonction Al _x Ga _{1-x} N/GaN [18].	45
Figure I.16 : Effet de la polarisation de grille V_{GS} sur la profondeur du puits de potentiel pour une hétérojonction Al _x Ga _{1-x} N/GaN [18].	46

Figure I.17 : Schéma des différentes couches d'une hétérostructure de type HEMT AlGaIn/GaN normally-on.....	47
Figure I.18 : Comparaison des propriétés physiques du silicium Si et du carbure de silicium (6H-SiC) [35].	50
Figure I.19 : Propriétés, avantages et applications des HEMTs GaN ©Yole 2016.	57
Figure I.20 : Projection de marché pour les applications GaN RF ©Yole 2021.	58
Figure I.21 : Projection de marché pour les applications GaN de puissance ©Yole 2021.	59
Figure I.22 : Evolution de la fréquence de commutation F_T des HEMTs GaN normally-on adapté de [69].	59
Figure II.1 : Vue en coupe et diagramme d'énergie de la bande de conduction d'un HEMT GaN normally-on standard (a) et d'un HEMT GaN normally-off à implantation d'ions fluorures (b) [86].	66
Figure II.2 : Structure d'un HEMT GaN normally-off obtenu par implantation d'ions fluorures F ⁻ dans la couche barrière AlGaIn. La zone d'implantation d'ions fluorures est auto-alignée avec le pied de grille afin de ne pas dépeupler le canal dans les zones d'accès.....	67
Figure II.3 : Caractéristiques de transfert $I_{DS}(V_{GS})$ simulées (à gauche) et mesurées (à droite) en fonction de la profondeur d'implantation des ions fluorures [88].	68
Figure II.4 : Vue en coupe et simulations de l'influence de la concentration en ions fluorures sur la tension de seuil V_{th} des variantes à implantation d'ions fluorures dans la barrière AlGaIn et dans le canal GaN [90].	69
Figure II.5 : Diagramme de la bande d'énergie de conduction d'un HEMT GaN normally-off à implantation d'ions fluorures dans la barrière AlGaIn et dans le canal GaN [90]......	69
Figure II.6 : Structure HEMT GaN normally-off à couche barrière fine.	70
Figure II.7 : Hétérostructure HEMT GaN normally-off à recess de grille.	71
Figure II.8 : Schéma d'un cycle d'ALE générique (a), appliqué à la gravure de couches mono-atomiques de Si (b) et comparaison avec un cycle d'ALD (c) [96]......	73
Figure II.9 - Profondeur de gravure par cycle de DE en fonction du temps et de la puissance RF du plasma O ₂ . Une saturation de la profondeur d'oxydation est observée après 3 et 4 minutes d'exposition respectivement pour les plasmas à 40 W et 75 W [81]......	74
Figure II.10 - Évolution de la profondeur de gravure par cycle en fonction de la puissance RF (a) et de la puissance ICP(b) du plasma généré par ICP-RIE [97].	74
Figure II.11 : Schéma conceptuel simplifié d'un cycle de digital etching par plasma. La surface modifiée lors de l'étape A est gravée lors de l'étape B [100]......	75
Figure II.12 : Vue en coupe d'une structure HEMT GaN normally-off avec couche d'arrêt....	77
Figure II.13 : (a) Schéma des bandes d'énergie, densité d'électrons et vue en coupe de l'hétérostructure avec la couche d'arrêt en AlN (b) Profondeur de gravure en fonction du temps et effet du traitement de surface au TMAH [80]......	78
Figure II.14 : Vue en coupe de l'hétérostructure GaN / AlGaIn / GaN avec couche d'arrêt en AlGaIn et schéma des bandes d'énergie de conduction sans (en pointillés) et avec couche GaN cap dopée (en rouge) [79]......	79

Figure II.15 : Vue en coupe d'un HEMT GaN normally-off de type GIT. Une couche cap-layer dopée p est insérée entre la barrière et la métallisation de grille afin de dépléter le canal 2DEG sous-jacent.	79
Figure II.16 Vue en coupe et diagramme de bandes d'énergie d'une structure HEMT GaN normally-off de type GIT avec cap-layer p-GaN sous la grille et buffer en AlGaIn (en rouge) et en GaN (en bleu) [16].	80
Figure II.17 : Simulation (a) de la bande d'énergie de conduction d'une l'hétérostructure HEMT GaN avec différentes couche cap-layer dopées p sous la grille et (b) des courbes $n_s(V_{GS})$ correspondantes [18].	81
Figure II.18 : Vue en coupe et procédé simplifié de fabrication d'une structure HEMT GaN normally-off de type GIT avec cap-layer en p-GaN. Le p-GaN et la grille sont auto-alignés [110].	83
Figure II.19 : Schéma électrique du montage cascode. Le MOSFET Si est utilisé comme commande de grille du HEMT GaN [112].	84
Figure II.20 : Illustration des caractéristiques de transfert $I_{DS}(V_{GS})$ pour les HEMTs GaN normally-on et normally-off et pour le transistor cascode [113].	85
Figure II.21 : a) Schéma électrique des inverseurs réalisés et b) caractéristique $V_{in}(V_{out})$ de l'inverseur mesuré à $V_{dd} = 1$ V [116].	86
Figure II.22 : Caractéristiques de transfert $I_{DS}(V_{GS})$ et $g_m(V_{GS})$ du HEMT AlGaIn/GaN normally-off co-intégré [116].	86
Figure II.23 : Schéma des étapes de fabrication du circuit inverseur GaN. Les HEMTs GaN normally-on sont masqué (e) lors de l'étape d'implantation des ions fluorures afin de garder un fonctionnement normally-on [117].	87
Figure II.24 : Schéma de la structure HEMT AlGaIn/GaN co-intégrée de type MIS-HEMT présentée par Tao Gao et son équipe [122].	88
Figure II.25 : Vue en coupe des différentes couches de la technologie OMMIC D01GH MMIC.	90
Figure II.26 : Vue Figure II.28 en coupe des éléments passifs et actifs des technologies MMIC OMMIC D01GH et D006GH.	92
Figure II.27 : Observation au microscope optique d'un SIPO comportant 253 HEMTs GaN normally-off. Le développement de grille total WG_{total} est supérieur à 5,5 mm.	92
Figure II.28 : Observation au MEB de l'ouverture des résines du pied et du chapeau de grille au niveau des passages de marche.	93
Figure II.29 : Hétérostructure et zone d'implantation des ions fluorures des HEMTs AlN/GaN normally-off des technologies EVALGAN-1 et EVALGAN-2.	93
Figure II.30 : Layout du masque d'évaluation EVALGAN-5. Les zones colorées en vert correspondent aux emplacements des sites PCM, numérotés de 1 à 17.	94
Figure II.31 : Layout d'un PCM de EVALGAN-5. En bleu et vert, les HEMTs GaN normally-on respectivement de dimension $2 \times 25 \times 0,1 \mu m^2$ (opt2) et $2 \times 25 \times 0,06 \mu m^2$ (opt1). En rouge les HEMTs GaN normally-off de dimension $2 \times 25 \times 0,25 \mu m^2$. Trois HEMTs normally-off supplémentaires (non montrés), nommés u', m' et d', sont disponibles par PCM.	95

Figure II.32 : Photographie au microscope optique (à gauche) d'un PCM (grossissement x2) et (à droite) d'un HEMT AlN/GaN normally-off à deux doigts de grille de développement $W_G = 2 \times 25 \mu\text{m}$ (grossissement x20).	95
Figure II.33 : Photographie des plaques d'évaluation EVALGAN-1 et EVALGAN-2.	96
Figure II.34 : Observation au MEB de la métallisation de grille d'un HEMT AlN/GaN normally-off EVALGAN-1 au niveau des passages de marche (à gauche) et au niveau de la zone active (à droite).....	98
Figure II.35 : Observation au MEB de la métallisation de grille d'un HEMT AlN/GaN normally-off EVALGAN-2 au niveau des passages de marche (à gauche) et au niveau de la zone active (à droite).....	98
Figure III.1 : Photographie du banc de mesure statique utilisé pour l'évaluation des performances et de la robustesse des HEMTs des technologies EVALGAN-1 et EVALGAN-2.	101
Figure III.2 : Caractéristique d'entrée $I_{GS}(V_{GS})$ à $V_{GS} = 0 \text{ V}$ d'un HEMT AlN/GaN normally-off représentatif d'EVALGAN-1.....	102
Figure III.3 : Caractéristique d'entrée en direct ($V_{GS} > 0 \text{ V}$) d'un HEMT AlN/GaN normally-off représentatif d'EVALGAN-1.....	104
Figure III.4 : Influence de Φ_B et n sur le courant de grille en direct. En rouge le résultat de l'extraction pour un HEMT AlN/GaN normally-off d'EVALGAN-1. Les effets de recombinaison et de la résistance série r_s sont négligés.....	105
Figure III.5 : Courbes caractéristiques de transfert $I_{DS}-g_m(V_{GS})$ en échelle linéaire (à gauche) et $I_{DS}-I_{GS}(V_{GS})$ en échelle semi-logarithmique (à droite) d'un HEMT AlN/GaN normally-off représentatif d'EVALGAN-1.....	106
Figure III.6 : Transconductance $g_{m,max}$ en fonction de V_{DS} d'un HEMT AlN/GaN normally-off représentatif d'EVALGAN-1.....	107
Figure III.7 : Comparaison des caractéristiques de transfert $I_{DS}(V_{GS})$ et $g_m(V_{GS})$ de HEMTs AlN/GaN normally-off et normally-on représentatifs d'EVALGAN-1.	109
Figure III.8 : Réseau de caractéristique de sortie $I_{DS}(V_{DS})$ d'un HEMT AlN/GaN normally-off représentatif d'EVALGAN-1.....	110
Figure III.9 : Caractéristiques de transfert et transconductance extrinsèque des HEMTs GaN normally-on et normally-off de la plaque EVALGAN-1, mesurées par l'IEMN. Ces caractéristiques sont mesurées à un V_{DS} de 4 V [126].....	112
Figure III.10 : Gain en courant $ H_{21} $ et gain en puissance unilatéral de Mason $ U $ des HEMTs GaN normally-on (en noir) et normally-off (enrouge) de la plaque EVALGAN-1 [126].....	113
Figure III.11 : HEMTs GaN normally-off de la plaque EVALGAN-1 validés par le laboratoire IEMN. 75 des 102 HEMTs disponibles sont fonctionnels et prêts à être caractérisés.	114
Figure III.12 : Séquence de caractérisation I-V complète. Le temps de récupération fixe t_{recup} permet de fixer l'état de charge du HEMT avant chaque mesure. Les caractéristiques $I_{GS}(V_{GS})^+$ et $I_{GS}(V_{GS})^-$ correspondent respectivement aux caractéristiques $I_{GS}(V_{GS})$ mesurées en direct ($V_{GS} > 0 \text{ V}$) et inverse ($V_{GS} < 0 \text{ V}$). Les cases rayées correspondent aux mesures conservées.	116

Figure III.13 : Organigramme de la séquence utilisée pour la réalisation des essais de vieillissement par palier.....	116
Figure III.14 : Interface utilisateur du logiciel de traitement et d'acquisition des données développé.....	118
Figure III.15 : Fonctions de recherche et de tri. Deux filtres de type "Contient" et deux filtres de type "Ignore" sont disponibles. Les fichiers sont classés selon le caractère placé après la balise "OFF_".	120
Figure III.16: Fichier bilan $I_{DS}(V_{GS})$ de PCM14_OFF_m. Les caractéristiques sont tracées dans des feuilles distinctes (cf : encadré).	121
Figure III.17 : Localisation des 54 HEMTs GaN normally-on opt2 caractérisés de la plaque EVALGAN-1.	123
Figure III.18 : Caractéristiques de transfert $I_{DS}-I_{GS}(V_{GS})$ et $g_m(V_{GS})$ à $V_{DS} = 4$ V en échelle linéaire (à gauche) et semi-logarithmique (à droite) de 54 HEMTs GaN normally-on opt2 de la plaque EVALGAN-1.....	123
Figure III.19 : Dispersion des caractéristiques d'entrée $I_{GS}(V_{GS})$ de 54 HEMTs GaN normally-on opt2 de la plaque EVALGAN-1.....	124
Figure III.20 : Dispersion des caractéristiques de sortie $I_{DS}(V_{DS})$ de 54 HEMTs GaN normally-on opt2 de la plaque EVALGAN-1.....	125
Figure III.21 : Caractéristiques de sortie, d'entrée et de transfert de deux HEMTs GaN normally-on opt2 représentatifs des performances d'EVALGAN-1 retenus pour des mesures de step-stress.....	126
Figure III.22 : Localisation des 59 HEMTs GaN normally-off caractérisés de la plaque EVALGAN-1. En vert et bleu, les HEMTs mesurés, respectivement validés et non validés par l'IEMN.....	127
Figure III.23 : Caractéristiques de transfert $I_{DS}-I_{GS}(V_{GS})$ et $g_m(V_{GS})$ à $V_{DS} = 4$ V en échelle linéaire et semi-logarithmique des 59 HEMTs GaN normally-off d' EVALGAN-1 caractérisés.	128
Figure III.24 : Caractéristiques d'entrée $I_{GS}(V_{GS})$ des 59 HEMTs GaN normally-off d'EVALGAN-1 caractérisés.	130
Figure III.25 : Caractéristiques de sortie $I_{DS}(V_{DS})$ des 59 HEMTs GaN normally-off d'EVALGAN-1 caractérisés.	131
Figure III.26 : Dispersion du courant de saturation de drain $I_{DS,sat}$ des 59 HEMTs GaN normally-off d'EVALGAN-1 caractérisés. 8 dispositifs atypiques sont mis en valeurs par l'affichage de leur $I_{DS,sat}$	131
Figure III.27 : Séquences de step stress: (a) standard, (b) avec mesures de reprise I-V, (c) avec paliers non stressants.....	134
Figure III.28 : Essai de vieillissement à court terme d'un HEMT AlN/GaN normally-off représentatif de la technologie EVALGAN-1.....	136
Figure III.29 : Evolution des courants de grille I_{GS} et de drain I_{DS} (à gauche en échelle linéaire et à droite en échelle semi-logarithmique) au cours d'un essai de step-stress standard en	

polarisation de grille inverse (et à $V_{DS} = 0V$ pour un HEMT AlN/GaN normally-off représentatif de EVALGAN-1.	136
Figure III.30 : Zoom sur l'évolution de I_{DS} et I_{GS} (sur une échelle semi-logarithmique) lors des premiers paliers de stress.	137
Figure III.31 : Caractéristiques de transfert $I_{DS}-I_{GS}(V_{GS})$ et $g_m(V_{GS})$ en échelle linéaire (à gauche) et semi-logarithmique (à droite) mesurées au début et à la fin de l'essai de step-stress en polarisation de grille inverse pour un HEMT AlN/GaN normally-off représentatif de la technologie EVALGAN-1. V_{GS} est augmentée de -3 à 1,5 V et V_{DS} fixé à 4 V.	138
Figure III.32 : Caractéristiques d'entrée $I_{GS}(V_{GS})$ (à gauche) et de sortie $I_{DS}(V_{DS})$ (à droite) d'un HEMT AlN/GaN normally-off représentatif de EVALGAN-1, soumis à l'essai de step-stress en polarisation de grille inverse.	139
Figure III.33 : Evolution des courants de grille I_{GS} et de drain I_{DS} au cours d'un essai de step-stress en polarisation de grille inverse (et à $V_{DS} = 0V$) avec paliers non stressants pour un HEMT AlN/GaN normally-off représentatif de EVALGAN-1.	140
Figure III.34 : Transitoires de courants de grille I_{GS} au cours de l'essai de step-stress en polarisation de grille inverse (et à $V_{DS} = 0V$) avec paliers non stressants.	140
Figure III.35 : Zoom sur l'évolution du courant de drain I_{DS} pour des $V_{GS, stress}$ compris entre 0,5 et 5 V (à gauche) et évolution (en échelle linéaire) de I_{DS} au cours des paliers non stressants (à droite) lors de l'essai de step-stress en polarisation de grille inverse (et à $V_{DS} = 0V$) avec paliers non stressants.	141
Figure III.36 : Caractéristiques de transfert $I_{DS}(V_{GS})$, d'entrée $I_{GS}(V_{GS})$ et de sortie $I_{DS}(V_{DS})$ mesurés au début (en rouge) et à la fin (en bleu) de l'essai de step-stress en polarisation de grille inverse (et à $V_{DS} = 0V$) avec paliers non stressants d'un HEMT AlN/GaN normally-off représentatif de EVALGAN-1.	141
Figure III.37 : Evolution des courants de grille I_{GS} et de drain I_{DS} (à gauche en échelle linéaire et à droite en échelle semi-logarithmique) au cours d'un essai de step-stress en polarisation de grille inverse (et à $V_{DS, stress} = 0V$) avec mesures de reprise I-V pour un HEMT AlN/GaN normally-off représentatif de EVALGAN-1.	142
Figure III.38 : : Évolution des caractéristiques de transfert $I_{DS}(V_{GS})$ et $g_m(V_{GS})$ lors de l'essai de step-stress en polarisation de grille inverse avec mesures de reprise I-V pour un HEMT AlN/GaN normally-off représentatif de la technologie EVALGAN-1. V_{GS} est augmentée de -3 à 1,5 V (à $V_{DS} = 4 V$) et les mesures de reprise I-V sont intercalées avec un pas $\Delta_{I-V} = -5 V$	143
Figure III.39 : Évolution des caractéristiques d'entrée $I_{GS}(V_{GS})$ et de sortie $I_{DS}(V_{DS})$ lors de l'essai de step-stress en polarisation de grille inverse avec mesures de reprise I-V pour un HEMT AlN/GaN normally-off représentatif de la technologie EVALGAN-1. Les mesures de reprise I-V sont intercalées avec un pas $\Delta_{I-V} = -5 V$	143
Figure III.40 : Evolution de la tension de seuil V_{th} et du courant de drain I_{DS} au cours de l'essai de step-stress en polarisation de grille inverse avec mesures de reprise I-V pour un HEMT AlN/GaN normally-off représentatif de la technologie EVALGAN-1.	144
Figure III.41 : Evolution de: (à gauche) la résistance R_{on} et (à droite) du courant de fuite de grille (extrait à $V_{GS} = -3 V$) au cours de l'essai de step-stress en polarisation de grille inverse	

avec mesures de reprise I-V pour un HEMT AlN/GaN normally-off représentatif de la technologie EVALGAN-1.....	144
Figure IV.1 : Comparaison des performances de 45 HEMTs GaN normally-on opt1 et opt2 de la plaque EVALGAN-2. $I_{D,max}$ ($V_{GS} = 0$ V) et $G_{m,max}$ sont extraites à partir de la caractéristique de transfert mesurée à $V_{DS} = 4$ V. De vert à rouge, à mesure que les performances augmentent.	147
Figure IV.2 : Comparaison des performances de 32 HEMTs GaN normally-off de la plaque EVALGAN-2. $I_{D,max}$ ($V_{GS} = 2$ V) et $G_{m,max}$ sont extraits à partir de la caractéristique de transfert mesurée à $V_{DS} = 4$ V. De vert à rouge, à mesure que les performances augmentent..	148
Figure IV.3 : Caractéristiques de transfert, d'entrée et de sortie de deux HEMTs GaN normally-on opt1 représentatifs des performances d'EVALGAN-2.	149
Figure IV.4 : Cartographie des 16 HEMTs GaN normally-off de technologie EVALGAN-2 évalués à l'IMS.	151
Figure IV.5 : Dispersion des caractéristiques de transfert $I_{DS}-I_{GS}(V_{GS})$ et $G_m(V_{GS})$ en échelle linéaire et semi-logarithmique des 16 HEMTs GaN normally-off caractérisés de la technologie EVALGAN-2.....	151
Figure IV.6 : Dispersion des caractéristiques (à gauche) d'entrée $I_{GS}(V_{GS})$ et (à droite) de sortie $I_{DS}(V_{DS})$ des 16 HEMTs GaN normally-off caractérisés de la technologie EVALGAN-2.	152
Figure IV.7 : Comparaison des caractéristiques de transfert $I_{DS}(V_{GS})$ (à gauche) et $I_{DS}(V_{GS}-V_{th})$ (à droite) des HEMTs GaN normally-off et normally-on de technologie EVALGAN-2 et des HEMTs GaN normally-off de technologie EVALGAN-1.....	154
Figure IV.8 : Comparaison des caractéristiques de transfert $I_{DS}-I_{GS}(V_{GS})$ en échelle semi-logarithmique des HEMTs GaN normally-off et normally-on de technologie EVALGAN-2 et des HEMTs normally-off de technologie EVALGAN-1.	155
Figure IV.9 : Séquence de step-stress avec rampes de tensions (en rouge) et mesure de reprise I-V.....	157
Figure IV.10 : Évolution du courant de grille I_{GS} en fonction du temps et de la contrainte en tension de grille V_{GS} appliquée lors du step-stress en champ vertical inverse sur deux HEMTs AlN/GaN normally-off d'EVALGAN-2.	158
Figure IV.11 : Comparaison de l'évolution du courant de grille entre une mesure I-V classique (en rouge) et une mesure de type step-stress (en bleu) pour PCM15_OFF_m. En vert la caractéristique d'entrée $I_{GS}(V_{GS})$ extrapolée.....	159
Figure IV.12 : Évolution de la caractéristique d'entrée $I_{GS}(V_{GS})$ lors de la séquence de step-stress en champ vertical inverse. Les caractéristiques I-V sont réalisées avec un intervalle d_{I-V} de -5 V.	160
Figure IV.13 : Évolution du courant de fuite de grille inverse $I_{G,inv}$ (extrait à $V_{GS} = -3$ V) en échelle semi-log (à gauche) et linéaire (à droite) lors de la séquence de step-stress en champ vertical inverse.....	161
Figure IV.14 : Évolution des caractéristiques de transfert $I_{DS}-g_m(V_{GS})$ de PCM15_OFF_d en échelle linéaire (à gauche) et semi-log (à droite) lors de l'essai de step-stress en champ vertical inverse.	162

Figure IV.15 : Évolution de la tension de seuil V_{th} et du courant de drain I_{DS} au cours de l'essai de step-stress en champ vertical inverse sur le composant PCM15_OFF_d.....	162
Figure IV.16 : Évolution de la transconductance maximale extrinsèque $g_{m,max}$ au cours de l'essai de step-stress en champ vertical inverse effectuée sur le composant PCM15_OFF_d.	163
Figure IV.17 : Évolution des caractéristiques de transfert $I_{DS}-G_m(V_{GS} - V_{th})$ de PCM15_OFF_d en échelle linéaire (à gauche) et semi-log (à droite) lors de la séquence de step stress en champ vertical inverse.....	164
Figure IV.18 : Évolution des courants de drain I_{DS} et de grille I_{GS} pour PCM15_OFF_d au cours de la séquence de step-stress en champ vertical inverse.....	164
Figure IV.19 : Évolution des caractéristiques de sortie $I_{DS}(V_{DS})$ lors de la mesure de step-stress en champ vertical inverse pour PCM15_OFF_d.....	165
Figure IV.20 : Évolution des paramètres de sortie R_{ON} (à gauche) et $I_{DS,sat}$ (à droite) lors du step-stress en champ vertical inverse.....	165
Figure IV.21 : Évolution du courant de grille I_{GS} lors d'une mesure de step-stress à $V_D = V_S = 0$ V et $V_{GS, stress}$ réduit de -10 V à -80 V par paliers de -5 V (à gauche). Évolution du courant de fuite de grille, de l'effondrement du courant et de l'intensité du signal d'électroluminescence correspondant (à droite) [137].	166
Figure IV.22 : Observation de spots lumineux par électroluminescence pour un HEMT AlGaIn/GaN soumis à une mesure de step-stress en champ vertical inverse ($V_{DS} = 0$ V et V_{GS} négatifs). Les images sont capturées après chaque paliers de step-stress à $V_{GS} = -10$ V et $V_{DS} = 0$ V [138].....	167
Figure IV.23 : Simulation du profil du champ électrique d'un HEMT AlGaIn/GaN polarisé à $V_{SD} = 20$ V et $V_{GS} = -8$ V (à gauche). Champ électrique moyen en fonction des polarisations (à droite) [141].	168
Figure IV.24 : Simulation sous ATLAS/BLAZE du champ électrique maximum à la tension critique $V_{GS,critique}$ pour différentes longueurs de grille L_G [140].	168
Figure IV.25 : Simulation du champ électrique dans un HEMT GaN polarisé en mode bloqué (off-state), à une tension de drain de 300 V [142].	169
Figure IV.26 : Décalage de la pulsation propre $\Delta\omega$ des phonons et de la tension de drain V_{DS} (à gauche). Représentation bi-dimensionnelle de $\Delta\omega$ (à droite) [141].	169
Figure IV.27 : Migration des ions fluorures en polarisation de grille inverse pour une structure HEMT GaN normally-off à implantation d'ions fluorures dans le canal GaN.....	171
Figure IV.28 : a) Structure du HEMT E/D dual-gate. b) Dégradation de V_{th} . c) répartition du champ électrique pour les structures HEMT normally-off à grille simple (à gauche) et double (à droite) [143].	172
Figure IV.29 : Mécanisme de migration des ions fluorures (à gauche) et dégradation de V_{th} en fonction du temps et des paramètres d'implantation (à droite) [144].....	173
Figure IV.30 : Évolution du courant de grille I_{GS} en fonction du temps et de la contrainte en tension de grille $V_{GS, stress}$ appliquée lors du step-stress en champ vertical inverse sur des HEMTs AlN/GaN normally-on opt1 d'EVALGAN-2.	174

Figure IV.31 : Évolution des caractéristiques de transfert $I_{DS}-g_m(V_{GS})$ de PCM6_ON_Id en échelle linéaire (à gauche) et semi-log (à droite) lors de la séquence de step-stress en champ vertical inverse. Les mesures de reprises I-V sont intercalées avec un pas $d_{I-V} = -5$ V.	175
Figure IV.32 : Évolution des caractéristiques d'entrée $I_{GS}(V_{GS})$ (à gauche) et de sortie $I_{DS}(V_{DS})$ (à droite) de PCM6_ON_Id lors de la séquence de step stress en champ vertical inverse..	175
Figure IV.33 : Évolution du courant de grille I_{GS} de PCM16_OFF_m en semi-log (à gauche) et en linéaire (à droite) au cours de la séquence de step-stress en champ vertical direct.....	176
Figure IV.34 : Évolution des caractéristiques de transfert $I_{DS}-g_m(V_{GS})$ de PCM16_OFF_m en échelle linéaire (à gauche) et semi-log (à droite) lors de la séquence de step stress en champ vertical direct.	177
Figure IV.35 : Évolution des caractéristiques de d'entrée $I_{GS}(V_{GS})$ (à gauche) et de sortie $I_{DS}(V_{DS})$ (à droite) de PCM16_OFF lors de la séquence de step stress en champ vertical inverse.....	177
Figure IV.36 : Évolution de V_{th} , I_{DS} , R_{ON} et $g_{m,max}$ au cours de l'essai de step-stress en champ vertical direct pour PCM16_OFF_m.....	178
Figure IV.37 : Evolution du courant de fuite de grille $I_{G,inv}$ (extrait à $V_{GS} = -3$ V) au cours de l'essai de step-stress en mode diode ($V_{DS} = 0$ V) et à V_{GS} échelonné positivement.	179
Figure IV.38 : Évolution du courant de grille I_{GS} de PCM5_OFF_m en semi-log (à gauche) et en linéaire (à droite) au cours de l'essai de step-stress long terme en mode diode et à V_{GS} échelonné positivement.....	179
Figure IV.39 : Évolution des paramètres V_{th} , I_{DS} , R_{ON} et $g_{m,max}$ au cours de l'essai de step-stress long terme en champ vertical direct pour PCM5_OFF_m.	180
Figure IV.40 : Évolution des courants de grille I_{GS} et de drain I_{DS} de PCM3_OFF_m et PCM3_OFF_d au cours de la séquence de step-stress à canal fermé ($V_{GS, stress} = -1$ V).....	181
Figure IV.41 : Evolution des caractéristiques de transfert au cours de l'essai de step-stress à canal fermé ($V_{GS} = -1$ V).....	182
Figure IV.42 : Évolution des paramètres de sortie I_{DS} et R_{ON} de PCM3_OFF_m et PCM3_OFF_d au cours de la séquence de step-stress à canal fermé ($V_{GS, stress} = -1$ V).....	183
Figure IV.43 : Évolution des paramètres de transfert $V_{th,lin}$ et $g_{m,max}$ (extraits à $V_{DS} = 4$ V) de PCM3_OFF_m et PCM3_OFF_d au cours de la séquence de step-stress à canal fermé ($V_{GS, stress} = -1$ V).	183
Figure IV.44 : Évolution des paramètres d'entrée $I_{G,inv}$ (extrait à $V_{GS} = -3$ V), Φ_B et η de PCM3_OFF_m et PCM3_OFF_d au cours de la séquence de step stress à canal fermé ($V_{GS, stress} = -1$ V).	184
Figure IV.45 : Évolution des courants de grille I_{GS} et de drain I_{DS} sur une échelle linéaire de PCM4_OFF_u et PCM6_OFF_d au cours de la séquence de step stress à l'état semi-ouvert ($V_{GS, stress} = 0,75$ V).	185
Figure IV.46 : Évolution des paramètres de transfert $V_{th,lin}$ et $g_{m,max}$ (extraits à $V_{DS} = 4$ V) de PCM4_OFF_u et PCM6_OFF_d au cours de la séquence de step-stress à canal semi-ouvert ($V_{GS, stress} = 0,75$ V).	185

Figure IV.47 : Évolution des paramètres de sortie $I_{DS,sat}$ et R_{ON} de PCM4_OFF_u et PCM6_OFF_d au cours de la séquence de step-stress à canal semi-ouvert ($V_{GS, stress} = 0,75$ V).....	186
Figure IV.48 : Évolution des paramètres d'entrée $I_{G,inv}$ (extrait à $V_{GS} = 3$ V), Φ_B et η de PCM4_OFF_u et PCM6_OFF_d au cours de la séquence de step stress à canal semi-ouvert ($V_{GS} = 0,75$ V).....	187
Figure IV.49 : Evolution des caractéristiques de transfert lors de l'essai de step-stress à canal semi-ouvert. Les données sont tracées sur une échelle semi-logarithmique.	187
Figure IV.50 : Développement d'un second maximum de transconductance lors de l'essai de step-stress à canal semi-ouvert pour PCM4_OFF_u.	188
Figure IV.51 : Suivi des courants de drain I_{DS} de grille I_{GS} au cours de l'essai de step-stress à canal ouvert ($V_{GS} = 1,5$ V) pour PCM5_OFF_d et PCM6_OFF_m.....	190
Figure IV.52 : Evolution des caractéristiques de transfert au cours de l'essai de step-stress à canal ouvert ($V_{GS} = 1,5$ V) pour PCM6_OFF_m.....	190
Figure IV.53 : Evolution de la tension de seuil V_{th} et de la transconductance maximale $g_{m,max}$ au cours de l'essais de step-stress à canal ouvert ($V_{GS} = 1,5$ V) pour PCM6_OFF_m et PCM5_OFF_d.	191
Figure IV.54 : Evolution de $I_{DS,sat}$ et R_{ON} au cours de l'essai de step-stress à canal ouvert ($V_{GS} = 1,5$ V) pour PCM6_OFF_m et PCM5_OFF_d.	191
Figure IV.55 : Evolution des paramètres d'entré $I_{G,inv}$ (extrait à $V_{GS} = -3$ V), Φ_B et η au cours de l'essai de step-stress à canal ouvert ($V_{GS} = 1,5$ V).....	192
Figure IV.56 : Dégradation du courant de fuite de grille en inverse $I_{G,inv}$ ($V_{GS} = -3$ V) au cours des séquences de step-stress en mode transistor (à gauche) et en mode diode (à droite). 193	
Figure IV.57 : Sens du décalage de la tension de seuil V_{th} en fonction de la zone d'implantation des ions fluorures F^- et du sens du champ électrique E appliqué au HEMT. 194	
Figure IV.58 : Dégradation normalisée par rapport à la valeur initiale de la tension de seuil V_{th} (à $I_{DS} = 1$ mA.mm ⁻¹) en fonction des conditions de stress $V_{GS, stress}$ et $V_{DS, stress}$. Les tracés en pointillés correspondent aux moyennes des dégradations des essais de step-stress réalisés à des tensions $V_{GS, stress}$ de -1 V (en rouge), 0,75 V (en vert) et 1,5 V (en bleu).	196
Figure IV.59 : Limites d'utilisation sécuritaire des HEMTs GaN normally-off de la technologie EVALGAN-2 en mode diode ($V_{DS} = 0$ V).....	197

Liste des tableaux

Tableau I.1 : Constantes de maille des matériaux GaN, AlN et InN sous forme wurtzite [6]..	27
Tableau I.2 : Lien entre le rapport de maille c/a et polarisation spontanée dans le GaN, l'AlN et l'InN sous forme wurtzite.	29
Tableau I.3 : Constantes piézoélectriques et élastiques des matériaux GaN, AlN et InN sous forme wurtzite.....	31
Tableau I.4 : Principaux paramètres électriques du Si, du GaAs, du SiC et du GaN.....	35
Tableau I.5 : Comparaison des principaux facteurs de mérite normalisés par rapport au silicium Si [18].	38
Tableau I.6 : Propriétés (à 300 K) des principaux substrats utilisés pour la croissance du GaN. Ces matériaux sont comparés à l'arséniure de gallium GaAs.	52
Tableau II.1 : Etat de l'art des technologies HEMT GaN normally-off et normally-on monolithiquement co-intégrées.	89
Tableau III.1 : Données statistiques de la dispersion des paramètres électriques statiques extraits des caractéristiques de transfert de 54 HEMTs GaN normally-on opt2 de la plaque EVALGAN-1. μ représente la moyenne arithmétique, Δ l'écart entre les extremums et σ l'écart-type.	124
Tableau III.2 : Données statistiques de la dispersion des paramètres électriques statiques extraits des caractéristiques de transfert de 54 HEMTs GaN normally-on opt2 de la plaque EVALGAN-1.	125
Tableau III.3 : Paramètres électriques statiques des HEMTs GaN normally-on opt2 PCM8_ON_rm et PCM16_ON_Im de la plaque EVALGAN-1.....	126
Tableau III.4 : Dispersion des paramètres électriques statiques extraits des caractéristiques de transfert de 59 HEMTs GaN normally-off de la plaque EVALGAN 1. Données brutes non filtrées.....	129
Tableau III.5 : Paramètres de transfert représentatifs des HEMTs GaN normally-off d'EVALGAN-1. Les dispositifs au comportement atypique ont été enlevés de ce tableau. .	129
Tableau III.6 : Dispersion des caractéristiques de sortie des 59 HEMTs GaN normally-off d'EVALGAN-1 caractérisés.	132
Tableau III.7 : Paramètres de sortie représentatifs des HEMTs GaN normally-off EVALGAN-1. Les dispositifs au comportement atypique ont ne sont pas pris en compte dans ce tableau.....	132
Tableau III.8 : Comparaison des performances des HEMTs GaN normally-on et normally-off d'EVALGAN-1.	133

Tableau IV.1 : Étude statistique des paramètres $I_{D,max}$ et $g_{m,max}$ des HEMTs GaN normally-on opt1 et opt2 de la plaque EVALGAN-2 et comparaison avec celles des HEMTs GaN normally-on opt2 EVALGAN-1.	148
Tableau IV.2 : Paramètres électriques statiques des HEMTs GaN normally-on opt1 PCM6_ON_Im_O1 et PCM6_ON_Id_O1 de la plaque EVALGAN-2.....	150
Tableau IV.3 : Performances électriques statiques et dispersion des HEMTs GaN normally-off d'EVALGAN-2.....	153
Tableau IV.4 : Comparaison des performances électriques statiques moyennes des HEMTs GaN normally-off d'EVALGAN 1 et d'EVALGAN 2 et des HEMTs normally-on opt1 d'EVALGAN 2.....	154
Tableau IV.5 : Conditions de polarisation choisies pour les essais de step-stress.	157
Tableau C.1 : Performances moyennes et dispersion d'un échantillon de 59 HEMTs AlN/GaN normally-off de la technologie EVALGAN-1.	199
Tableau C.2 : Performances moyennes et dispersion d'un échantillon de 54 HEMTs AlN/GaN normally-on opt2 ($L_G = 100$ nm) de la technologie EVALGAN-1.....	199
Tableau C.3 : Performances moyennes et dispersion d'un échantillon de 18 HEMTs AlN/GaN normally-off de la technologie EVALGAN-2.	200

Introduction générale

Dans le contexte de l'expansion rapide des communications sans fil et de l'émergence des véhicules électriques, la demande croissante de dispositifs toujours plus efficaces, plus compacts et moins chers, capables de fournir de hautes performances à des fréquences et à des densités de puissances toujours plus élevées, a poussé les industriels à se tourner vers des semi-conducteurs dits à grand gap, plus performants. Le silicium (Si), semi-conducteur de choix depuis plusieurs décennies pour de nombreuses applications, est longtemps resté le seul matériau pour les applications de conversion de puissance à haute tension. Après plus de cinq décennies à repousser les performances de cette filière, les concepteurs se heurtent aujourd'hui aux limites fondamentales du Si.

Dans ce contexte, les matériaux semi-conducteurs à haute mobilité électronique, tels que les matériaux III-V, sont, selon la communauté, les meilleurs candidats au remplacement des technologies silicium MOS (Metal Oxide Semi-conductor) pour les applications de télécommunication et de conversion de puissance devant fonctionner à haute fréquence, haute température et en milieux durcis. Les transistors à haute mobilité électronique (HEMT – High Electron Mobility Transistors), apparus dans les années 80, sont basés sur la formation d'un gaz électronique bi-dimensionnel, appelé 2DEG (2D – Electron Gas), s'établissant à l'hétérojonction entre deux matériaux semi-conducteur de largeurs de bande interdite différentes. Les HEMTs des filières arséniure de galium GaAs et nitrure de gallium GaN permettent aujourd'hui de remplacer avantageusement les technologies Si.

Grâce aux propriétés exceptionnelles du matériau GaN, telles que son champ électrique critique élevé, sa grande robustesse et ses performances à haute fréquence, les HEMTs à base de GaN sont considérés comme les meilleurs candidats pour la prochaine génération d'applications de puissance RF. Répondant aux spécifications rigoureuses de la 5G, les circuits MMIC (Monolithic Microwave Integrated Circuit) multifonctionnels en GaN ont déjà remplacé avec succès les circuits discrets en Si et en GaAs dans les stations de base. Ils offrent des gains considérables en termes de densité de circuit (intégration) et de performances.

Cependant, malgré les hautes performances fournies, le HEMT GaN standard est de type normally-on (à l'état passant à $V_{GS} = 0$ V) en raison des fortes polarisations spontanées et piézoélectriques des nitrures d'élément III tels que le GaN, l'AlGaN et l'AlN. L'absence de technologies GaN co-intégrant de manière monolithique des HEMTs normally-on et normally-off (à l'état bloqué à $V_{GS} = 0$ V), est un inconvénient considérable pour de nombreuses applications. La fabrication des HEMTs GaN normally-off reste un challenge en raison de la forte densité de porteurs dans le canal, offerte par la filière GaN. Les HEMTs GaN sont très sensibles aux défauts de volume et d'interface. Pour ces raisons, les HEMTs GaN normally-off nécessitent l'utilisation de nouveaux procédés de fabrication, généralement coûteux et de très haute qualité.

Les circuits MMIC GaN actuels sont en conséquence exclusivement composés de HEMTs GaN normally-on. En raison de leur caractère naturellement passant et de la nécessité d'apporter une polarisation de grille négative pour les faire commuter dans un état bloqué, ces HEMTs consomment de l'énergie même à l'état de repos. Ils sont en conséquence peu adaptés à la fabrication de circuits numériques et requièrent l'utilisation de circuits de commande numériques annexes, réalisés en Si ou en GaAs. Ces circuits assurent la commande des étages de puissance réalisés en GaN. Les HEMTs GaN sont dans cette configuration limités par les performances et les éléments parasites apportés par la présence du circuit de commande annexe.

La co-intégration de HEMTs GaN normally-on et normally-off sur la même puce permettra à terme de remplacer et de surpasser les actuelles technologies Si et GaAs en termes d'efficacité, de fiabilité, d'intégration et de simplicité des circuits. Les HEMTs GaN normally-off seront dans un premier temps principalement utilisés pour la conception de circuits de commande numériques basse tension, pour lesquels des hautes puissances et fréquences ne sont pas requises. Ces circuits permettront d'assurer la commande des étages de puissance, réalisés pour l'heure actuelle avec des HEMTs GaN normally-on en raison des meilleures performances.

Ces travaux de thèse visent à évaluer les performances et la robustesse de HEMTs GaN normally-off fabriqués par une méthode d'implantation d'ions fluorures sous la grille. Ces HEMTs utilisent comme brique de départ une technologie HEMT GaN normally-on commerciale. Quelques procédés supplémentaires, simples et éprouvés sont alors appliqués afin de convertir les HEMTs GaN normally-on en HEMTs GaN normally-off. L'intérêt de l'approche utilisée pour réaliser cette conversion est qu'elle permet, par l'ajout entre autres de masques de gravure, de faire cohabiter ces deux fonctionnalités sur un même wafer, soit de co-intégrer monolithiquement des HEMTs GaN normally-on et normally-off.

Ce manuscrit est divisé en quatre chapitres organisés de la manière suivante :

Le premier chapitre décrit de manière générale le fonctionnement des HEMT GaN standard. La première partie du chapitre est consacrée aux paramètres physiques des semi-conducteurs III-N, aussi appelés nitrures d'éléments III. Les différents arrangements cristallographiques et propriétés de polarisation y sont développés. Le principe de la structure à hétérojonction est ensuite exposé et la structure complète du HEMT AlGaIn/GaN normally-on est enfin présentée.

Le second chapitre s'intéresse aux HEMTs AlGaIn/GaN de type normally-off. Les avantages offerts par ces transistors sont présentés et les problématiques liées à leur fabrication, exposées. Les approches les plus prometteuses proposées dans la littérature pour leur fabrication sont ensuite décrites. Enfin, les technologies évaluées lors de cette thèse sont présentées.

Le troisième chapitre est consacré aux différentes méthodes de mesures et de vieillissement permettant l'évaluation des performances et de la robustesse des HEMTs. Les différentes méthodes utilisées pour l'extraction des principaux paramètres statiques y sont

présentées. Les protocoles de mesure mis en place et le programme d'automatisation et d'extraction développé au cours de cette thèse sont décrits. Enfin les méthodes d'évaluation de la robustesse des dispositifs sont présentées. Ce chapitre est illustré avec les résultats de mesure issus de la technologies EVALGAN-1 du fondeur OMMIC. Il s'agit de leur tout premier essai de co-intégration monolithique de HEMTs GaN normally-off et normally-on.

Enfin, le chapitre quatre présente les résultats de la plaque d'intérêt EVALGAN-2. Une étude de la dispersion des caractéristiques statiques principale des HEMTs GaN normally-on et normally-off est rapportée. De nombreux HEMTs ont été caractérisé afin de réaliser une étude statistique des performances. Des essais de step-stress à canal fermé, semi-ouvert et ouvert ont été réalisés afin de mettre en évidence les différents mécanismes de dégradation responsables de la dégradation des performances des HEMTs GaN normally-off à implantation d'ions fluorures.

Chapitre I. Généralités sur les Transistors à Base de Nitrure de Gallium

I.1. Introduction

Le nitrure de gallium (GaN) est un semi-conducteur appartenant à la famille des semi-conducteurs III-V, c'est-à-dire associant un élément de la troisième colonne du tableau de Mendeleïev, tel que le gallium Ga et l'indium In, à un élément de la cinquième colonne tel que l'azote N et l'arsenic As. Le GaN appartient plus précisément à la sous-famille des nitrures d'élément III, soit des semi-conducteurs dits III-N. Cette sous-famille regroupe le nitrure de gallium (GaN), d'indium (InN) et d'aluminium (AlN) ainsi que leurs alliages ternaires et quaternaires tels que AlGaInN et AlGaInN. L'association d'un semi-conducteur III-V binaire, tel que le GaN et le GaAs, à un alliage ternaire de la même sous-famille, tel que AlGaInN et AlGaAs, permet la réalisation de transistors à haute mobilité électronique (HEMT – High Electron Mobility transistor), basés sur les hétérojonctions AlGaInN/GaN et AlGaAs/GaAs. Le principe de ces transistors est basé sur la formation d'un gaz d'électrons bi-dimensionnel, appelé 2DEG, à l'hétérojonction. L'idée est de faire circuler les électrons dans un canal semi-conducteur non intentionnellement dopé, ce qui permet à ces transistors de proposer des densités de courant et des performances surpassant celles des MOSFETs Si. Les HEMTs ont aujourd'hui avantageusement remplacé les transistors de la filière silicium Si pour des applications de conversion de puissance, militaires, spatiales et de télécommunications, devant fonctionner à haute fréquence, haute puissance, haute température et en milieux durcis. Le marché des HEMTs est aujourd'hui dominé par les HEMTs de la filière GaAs, apparus dans les années 80. Les HEMTs de la filière GaN se présentent aujourd'hui comme de meilleurs candidats en raison des propriétés hors du commun du GaN. Ils permettront à terme de remplacer avantageusement la « vieillissante » filière GaAs et de répondre à la demande croissante de transistors toujours plus performants.

Le GaN est un matériau semi-conducteur dit à grande bande interdite : 3,43 eV à 300K contre 1,1 eV pour le Si. Cette propriété permet au GaN de proposer un champ de claquage critique de l'ordre de $3,33 \text{ MV.cm}^{-1}$, contre respectivement seulement $0,3$ et $0,45 \text{ MV.cm}^{-1}$ pour le silicium Si et l'arséniure de gallium GaAs. Cela rend les HEMTs GaN particulièrement adaptés aux applications devant fonctionner à haute tension. Ainsi, pour une même surface de transistor, le HEMT GaN pourra fonctionner à des tensions plus élevées (jusqu'à 10 fois supérieure au Si) et donc faire transiter des puissances supérieures. Pour une puissance

donnée, cela signifie également que les HEMTs GaN occuperont moins de place, ce qui permettra d'intégrer plus de fonctions sur les puces électroniques ou de miniaturiser les systèmes. Les matériaux grand gap présentent aussi des avantages pour les applications militaires et spatiales en raison de leur meilleure immunité aux bruits et leur plus grande robustesse aux rayons ionisants.

Les HEMTs GaN présentent également d'excellentes propriétés de transport électronique en raison de la non nécessité de doper les matériaux. Cette particularité leur permet d'atteindre des densités et vitesses électroniques trois fois supérieures à celles du Si, ce qui fait du GaN un matériau de choix pour les applications où hautes fréquences et forte puissance sont requises. L'augmentation des fréquences permet d'élever de manière significative l'efficacité des systèmes électroniques en réduisant drastiquement les pertes par commutation. La plus haute efficacité énergétique proposée par cette filière permet aux transistors de générer moins de chaleur et aux concepteurs de réduire le dimensionnement des systèmes de refroidissement. Cela présente également un avantage pour la fiabilité des composants et systèmes. Pour des applications de conversion de puissance, l'augmentation des fréquences permet notamment de réduire les dimensions des composants discrets tels que les transformateurs et les condensateurs électrolytiques de filtrage. Le GaN permet alors de réaliser des économies de matières premières et de simplifier les systèmes.

Ce premier chapitre présente les principales propriétés des nitrures d'éléments III et le principe de fonctionnement des HEMTs GaN standards basés sur l'hétérojonction AlGaN/GaN. Une description du rôle de chaque couche de l'hétérostructure HEMT GaN y est donnée et les problématiques liées à ces HEMTs, exposées.

I.2. Propriétés des nitrures d'éléments III

I.2.1. Structure Cristalline

Les matériaux semi-conducteurs à base de nitrure d'éléments III, composés du nitrure de gallium (GaN), d'aluminium (AlN) et d'indium (InN), peuvent être synthétisés sous trois structures cristallines différentes: wurtzite, zinc-blende et rock-salt (aussi appelé sel-gemme ou NaCl) [1]–[3]. Ces arrangements cristallographiques dépendent notamment des conditions de croissance (pression, température, rapport III/V...) ainsi que du type et de l'orientation cristallographique du substrat utilisé [4], [5]. Une représentation schématique des trois types de structures cristallines possibles pour les nitrures d'éléments III est donnée sur la Figure I.1.

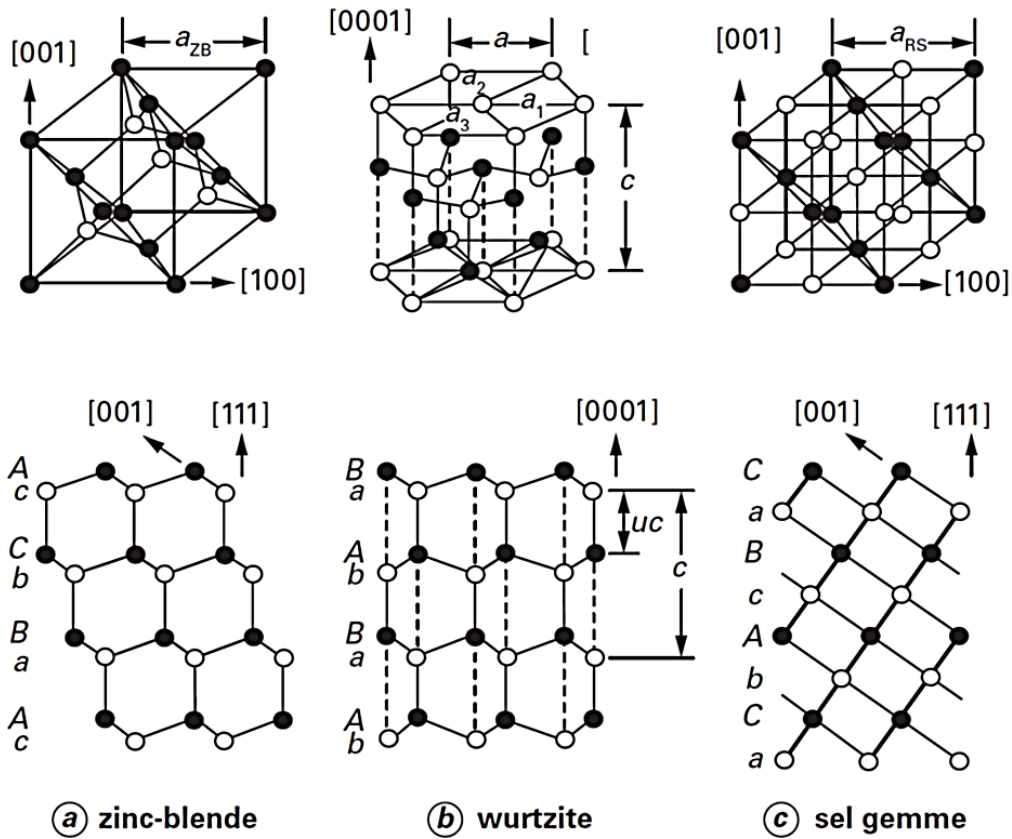


Figure 1.1 : Représentation schématique des structures de type zinc-blende (a), wurtzite (b) et sel-gemme (C) [5].

La structure de type wurtzite, qui est la forme la plus stable thermodynamiquement en conditions de température et de pression normale, dispose d'une cellule élémentaire de forme hexagonale, composée de deux sous réseaux hexagonaux compacts alternant des plans d'éléments de type III et des plans d'atomes d'azote N selon l'axe de croissance du semi-conducteur. Il s'agit également de la structure la plus couramment utilisée pour la fabrication de HEMTs à base de GaN. Cette structure peut être décrite selon quatre axes dans un système hexagonal, avec les indices de Bravais-Miller. Dans ce système, les axes [1000], [0100] et [0010], qui décrivent un angle de 120° entre eux, sont perpendiculaires à l'axe [0001], correspondant à l'axe de croissance du semi-conducteur. La structure wurtzite possède par conséquent deux paramètres de maille, c et a , représentant respectivement la hauteur d'une cellule hexagonale unitaire selon l'axe [0001] et la distance entre chaque atome d'un même plan. La distance entre les atomes d'éléments III et les atomes d'azote N d'une même maille élémentaire, selon la direction [0001], est notée u . Pour une structure wurtzite idéale :

$$\frac{c}{a} = \sqrt{\frac{8}{3}} = 1,633 \text{ et } u = \frac{8}{3} = 0,375 \text{ nm} \quad \text{I.1}$$

Les différents paramètres de maille des matériaux GaN, AlN et InN sous forme wurtzite sont donnés dans le Tableau I.1 [6].

Constantes	GaN	AlN	InN
a (en nm)	0,3189	0,3111	0,3544
c (en nm)	0,5185	0,4978	0,5718
u (en nm)	0,376	0,380	0,377

Tableau I.1 : Constantes de maille des matériaux GaN, AlN et InN sous forme wurtzite [6].

Il est également à noter que, ne possédant pas de centre d'inversion de symétrie, les directions $[0001]$ et $[000\bar{1}]$ de la structure wurtzite ne sont pas équivalentes. Les propriétés chimiques et physiques des nitrures d'éléments III diffèrent en fonction du sens de croissance. Par convention, la direction $[0001]$ est orientée de l'élément III vers l'atome d'azote N. Le cristal est dit à polarité gallium ou face-Ga lorsque l'axe $[0001]$ est orienté du substrat vers la surface, et à polarité azote ou face-N lorsque l'axe $[0001]$ est orienté de la surface vers le substrat. La Figure I.2 schématise les deux orientations possibles d'un cristal de type wurtzite [7].

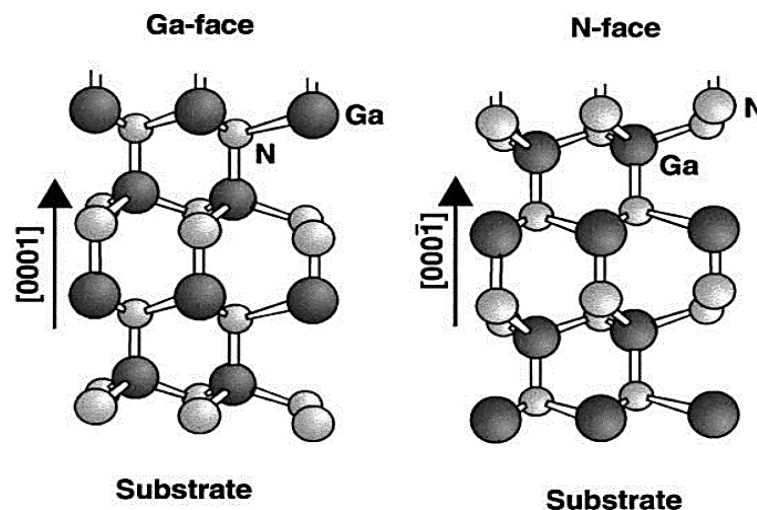


Figure I.2 : Orientation face gallium (Ga-face) et face azote (N-face) du GaN sous forme wurtzite [7].

Le cristal d'orientation face-N est chimiquement plus actif que le cristal d'orientation face-Ga en raison du nombre de liaisons pendantes plus élevé en surface et de la plus forte électronégativité de l'azote N ($X_N = 3,04$), ce qui rend la gravure par chimie humide plus facile. Chaque atome N situé en surface dispose ainsi de trois liaisons pendantes dans le cas du cristal de type face-N contre une seule dans le cas d'un atome d'élément III situé en surface d'un cristal de type face-Ga, ce qui se traduit par une rugosité de surface supérieure. Le cristal de type face-Ga dispose de meilleures propriétés de transport électronique en raison du meilleur état de surface et est la forme préférée pour la fabrication de dispositifs HEMTs à base de GaN.

Les structures de type zinc-blende (maille élémentaire de forme cubique) et rock-salt (forme obtenue à haute pression), sont beaucoup moins intéressantes pour la fabrication de dispositifs HEMTs en raison de leur instabilité en conditions de température et de pression

normales. Le GaN de type zinc-blende, qui ne peut être obtenu que sur des substrats à symétrie cubique, présente néanmoins quelques avantages par rapport au GaN de type wurtzite. La masse effective plus faible de l'électron ($m^* = 0.15 m_0$, contre $m^* = 0.20 m_0$ dans le GaN de type wurtzite) et la plus haute mobilité électronique des porteurs majoritaires ($\sim 1300 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$, contre moins de $900 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ dans le GaN de type wurtzite) [8], rend le GaN de type zinc-blende particulièrement adapté pour les applications devant fonctionner à très haute fréquence.

I.2.2. Polarisation dans le GaN de type wurtzite

Les matériaux semi-conducteurs III-N de type wurtzite, tels que le GaN, l'AlN et l'InN appartiennent à la classe des matériaux pyroélectriques et présentent des propriétés de polarisation spontanée et piézoélectrique. La polarisation totale dans le matériau correspond à la somme des polarisations spontanée et piézoélectrique.

I.2.2.1. Polarisation spontanée

La polarisation spontanée est une polarisation macroscopique naturellement présente dans le matériau. Cette polarisation existe à l'équilibre thermodynamique en l'absence de toute contrainte extérieure, ce qui lui vaut son appellation de "spontanée". Son origine provient de la non centro-symétrie des paires d'éléments III-N des nitrures sous forme wurtzite, c'est-à-dire de la non coïncidence du barycentre des charges positives et négatives de la maille cristalline élémentaire. Les nitrures d'éléments III sous forme wurtzite sont des composés fortement ioniques. La nature polaire des liaisons III-N s'explique par la différence d'électronégativité importante qui existe entre l'atome d'azote N ($X_N = 3,04$) et les atomes d'éléments III ($X_{(\text{Ga,Al,In})} = 1,61 \leftrightarrow 1,81$) constituant le semi-conducteur binaire. Les électrons de valence sont ainsi davantage concentrés près de l'atome d'azote N ce qui crée un fort moment dipolaire orienté de l'atome d'azote N vers l'atome d'élément III.

Ces moments dipolaires P_x sont représentés sur la Figure I.3 dans le cas du nitrure de gallium [5]. Il apparaît dès lors que la somme des moments dipolaires d'une maille élémentaire dispose d'une composante nulle dans le plan basal, c'est-à-dire dans le plan perpendiculaire à l'axe de croissance c et d'une composante non nulle selon l'axe c . Cette composante non nulle est due à la dissymétrie du plan (0001) dont les directions $[0001]$ et $[000\bar{1}]$ ne sont pas équivalentes. La somme des moments dipolaires des 3 atomes situés dans le plan basal génère un moment dipolaire résultant $\vec{P}_R = \vec{P}_2 + \vec{P}_3 + \vec{P}_4$ orienté selon l'axe c . \vec{P}_R est orienté dans la direction opposée au moment dipolaire \vec{P}_1 formé par la quatrième liaison $\text{N} \rightarrow \text{Ga}$ et $|\vec{P}_1| > |\vec{P}_R|$ en raison de la non idéalité des nitrures en phase wurtzite ($\frac{c}{a} \neq \sqrt{\frac{8}{3}} = 1,633$). La polarisation spontanée totale \vec{P}_{SP} au sein du tétraèdre est donc la

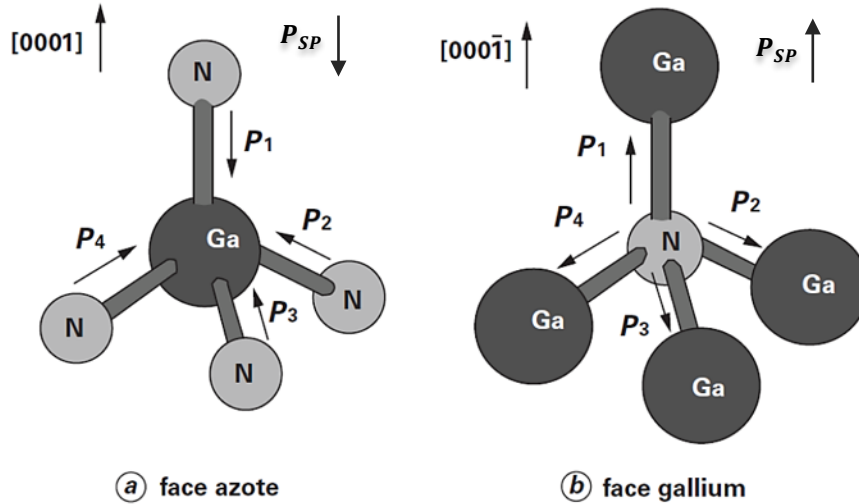


Figure I.3 : Moments dipolaires P_x d'une maille élémentaire de GaN wurtzite de polarisation face azote (a) et face gallium (b) [5].

somme vectorielle de l'ensemble des moments et vaut $\vec{P}_{SP} = \vec{P}_1 - \vec{P}_R$ dans le cas d'un cristal face gallium (Figure I.3.b) et $\vec{P}_{SP} = \vec{P}_R - \vec{P}_1$ dans le cas d'un cristal face azote (Figure I.3.a). Le vecteur \vec{P}_{SP} est ainsi orienté suivant la direction $[000\bar{1}]$, soit, vers le substrat dans le cas du GaN wurtzite face-Ga et vers la surface dans le cas du GaN wurtzite face-N. Sa norme vaut $-0,029 \text{ C.m}^{-2}$ pour le GaN wurtzite [9].

Les valeurs de polarisation spontanée $|\vec{P}_{SP}|$ du GaN, de l'AlN et de l'InN sont données dans le Tableau I.2. Il apparait que plus le rapport de maille c/a est éloigné de celui de la structure wurtzite idéale ($c/a = 1,633$), plus la polarisation spontanée est élevée. Avec un rapport c/a de 1,619, le nitrure d'aluminium AlN wurtzite dispose de la plus forte valeur de polarisation spontanée.

	GaN	AlN	InN
c/a	1,634	1,619	1,627
$ \vec{P}_{SP} $ (en C.m^{-2})	-0,029	-0,081	-0,032

Tableau I.2 : Lien entre le rapport de maille c/a et polarisation spontanée dans le GaN, l'AlN et l'InN sous forme wurtzite.

La polarisation spontanée est donc une polarisation microscopique présente dans chaque maille élémentaire des matériaux GaN, AlN et InN. À l'échelle macroscopique, cette polarisation induit un champ électrique volumique constant dans le semi-conducteur binaire. Ce champ électrique est par convention opposé au vecteur polarisation spontanée \vec{P}_{SP} et se manifeste par des charges de signes opposés dans le plan c à chacune des deux interfaces du matériau. Dans le cas d'un cristal de GaN wurtzite d'orientation face gallium, la surface

porte une charge négative $-\sigma$ et l'interface opposée une charge positive $+\sigma$. Au contraire, les couches de GaN wurtzite face azote portent une charge positive $+\sigma$ en surface et une charge négative $-\sigma$ à l'interface opposée.

I.2.2.2. Polarisation piézoélectrique

Une autre propriété très intéressante des nitrures d'éléments III sous forme wurtzite est qu'ils possèdent une polarisation piézoélectrique. La piézoélectricité est la faculté d'un matériau à générer une charge électrique à ses interfaces sous l'action d'une contrainte mécanique. On parle alors dans ce cas d'effet piézoélectrique direct. L'effet piézoélectrique inverse correspond alors au contraire à la faculté d'un matériau à se déformer sous l'action d'un champ électrique. Ces deux effets sont liés et indissociables. Cette polarisation puise son origine, comme pour la polarisation spontanée, dans la non centro-symétrie des nitrures d'éléments III cristallisés en phase wurtzite. A l'inverse de la polarisation spontanée, présente à l'état d'équilibre en l'absence de toute contrainte extérieure, la polarisation piézoélectrique n'est présente que sous l'application d'une contrainte extérieure.

L'application d'une contrainte mécanique sur une couche de nitrure d'élément III aura ainsi pour effet de créer une polarisation piézoélectrique, notée \vec{P}_{PZ} . Lorsqu'une contrainte en compression est appliquée perpendiculairement à l'axe de croissance c , \vec{P}_{PZ} est orienté dans le sens contraire à celui de la polarisation spontanée \vec{P}_{SP} . A l'inverse, lorsqu'une contrainte en tension est appliquée, les vecteurs \vec{P}_{PZ} et \vec{P}_{SP} sont orientés dans la même direction. La Figure I.4 montre les différentes orientations possibles pour le vecteur polarisation piézoélectrique \vec{P}_{PZ} en fonction de la contrainte appliquée [10].

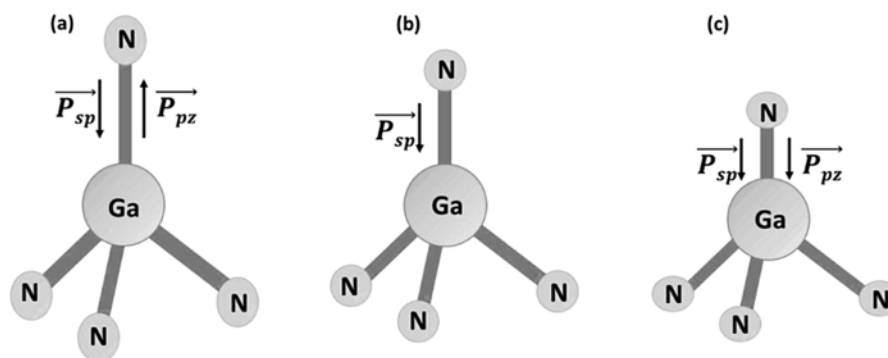


Figure I.4 : Polarisation spontanée dans le GaN wurtzite face-Ga dans le cas d'une contrainte en compression (a), de l'absence de contrainte mécanique (b) et dans le cas d'une contrainte en tension (c) [10].

Ces contraintes mécaniques sont induites par le désaccord de maille engendré par la mise en contact du nitrure d'élément III avec un autre matériau. Si la maille du second matériau est plus grande que celle du nitrure d'élément III, ce dernier sera soumis à une contrainte en tension. Au contraire, une maille plus petite engendrera une contrainte en compression. La

norme du vecteur de polarisation piézoélectrique $|\overrightarrow{P_{PZ}}|$ est linéairement proportionnelle à la déformation du paramètre de maille a . La valeur de la polarisation piézoélectrique s'exprime de la manière suivante dans le cas d'un matériau contraint uniformément dans le plan basal :

$$|\overrightarrow{P_{PZ}}| = 2 \left(\frac{a - a_0}{a_0} \right) \left(e_{31} - e_{33} \frac{C_{13}}{C_{33}} \right) \quad \text{I.2}$$

Avec : a le paramètre de maille du matériau contraint, a_0 le paramètre de maille du matériau relaxé, e_{31} et e_{33} les constantes piézoélectriques et C_{13} et C_{33} les constantes élastiques. Le premier terme entre parenthèses représente la déformation suivant l'axe perpendiculaire à l'axe de croissance c du matériau. Les constantes piézoélectriques et élastiques des matériaux GaN, AlN et InN sous forme wurtzite sont rapportées dans le Tableau I.3.

Propriétés	GaN	AlN	InN
e_{31} (en C.m ⁻²)	-0,49	-0,58	-0,57
e_{33} (en C.m ⁻²)	0,73	1,55	0,97
C_{13} (en GPa)	103	108	92
C_{33} (en GPa)	405	373	224

Tableau I.3 : Constantes piézoélectriques et élastiques des matériaux GaN, AlN et InN sous forme wurtzite.

À l'échelle macroscopique, la polarisation piézoélectrique est responsable, tout comme pour la polarisation spontanée, de la création d'un champ électrique constant dans le matériau, par convention orienté dans le sens inverse à celui du vecteur $\overrightarrow{P_{PZ}}$. Chacune des deux interfaces perpendiculaires à l'axe de croissance c portent en conséquence des charges de polarité opposées.

I.2.2.3. Polarisation totale dans les nitrures d'élément III

La polarisation totale $|\overrightarrow{P_{tot}}|$ d'une couche de nitrure d'élément III cristallisé sous forme wurtzite correspond à la somme des polarisations dans le matériau, soit :

$$\overrightarrow{P_{tot}} = \overrightarrow{P_{SP}} + \overrightarrow{P_{PZ}} \quad \text{I.3}$$

Les effets de polarisation sont importants dans le cadre de la fabrication de HEMTs à base de GaN. Ils sont, entre autres, à l'origine de l'effet transistor et de la forte densité de porteurs des technologies GaN. À cet effet, il est important de bien choisir l'orientation de la

structure cristalline et la contrainte mécanique appliquée de sorte à maximiser $|\overrightarrow{P}_{tot}|$. L'optimum est obtenu lorsque \overrightarrow{P}_{PZ} et \overrightarrow{P}_{SP} pointent dans la même direction. Dans le cas de l'orientation face-Ga du GaN wurtzite, qui est la variante cristalline qui présente les meilleures propriétés de transport d'électrons, il est plus intéressant de contraindre la couche III-N en tension. \overrightarrow{P}_{PZ} et \overrightarrow{P}_{SP} pointent ainsi dans la même direction (vers le substrat) et le champ électrique induit est maximal (voir Figure I.4.c). Dans le cas d'une couche mise en compression, $|\overrightarrow{P}_{SP}|$ et $|\overrightarrow{P}_{PZ}|$ sont de signes opposés et $|\overrightarrow{P}_{tot}|$ est minimal.

I.2.2.4. Cas des alliages ternaires de nitrures d'élément III

Il est possible de former des alliages ternaires de nitrures d'élément III tel que $Al_xGa_{1-x}N$, $In_xAl_{1-x}N$ ou encore $In_xGa_{1-x}N$, où x correspond à la fraction molaire. Les paramètres de maille a et c , ainsi que la polarisation spontanée $|\overrightarrow{P}_{SP}|$ du matériau ternaire sont obtenus à partir des paramètres de maille de chacun des deux matériaux binaires le constituant, par une loi appelée loi de Vegard. Cette loi permet de relier de manière linéaire les paramètres de maille aux concentrations de chacun des éléments :

$$a_{A_xB_{1-x}N} = xa_{AN} + (1-x)a_{BN} \quad I.4$$

$$c_{A_xB_{1-x}N} = xc_{AN} + (1-x)c_{BN} \quad I.5$$

$$P_{SP_{A_xB_{1-x}N}} = xP_{SP_{AN}} + (1-x)P_{SP_{BN}} \quad I.6$$

AN et BN correspondent aux nitrures d'éléments III binaires constituant l'alliage ternaire. A et B représentent ainsi des atomes d'éléments III tels que le gallium Ga, l'aluminium Al ou l'indium In. Cependant, si la loi de Vegard permet de déterminer avec une bonne précision les paramètres de maille (c et a) des alliages ternaires, il n'en est pas de même pour la polarisation spontanée, qui ne peut être extrapolée par une loi linéaire.

F. Bernardini et son équipe ont alors proposé une loi non linéaire afin de prendre en compte les non linéarités de la polarisation spontanée, soit [9], [11]–[13]:

$$P_{SP_{A_xB_{1-x}N}} = xP_{SP_{AN}} + (1-x)P_{SP_{BN}} - b_{AB}x(1-x) \quad I.7$$

Cette loi ajoute à la loi de Vegard un troisième paramètre, dit de "bowing", qui peut se traduire par un paramètre de courbure. Ce paramètre empirique est défini par :

$$b_{AB} = 2P_{SP_{AN}} + 2P_{SP_{BN}} - 4P_{A_xB_{1-x}N} \quad I.8$$

Il permet de prendre en compte les contributions des déformations et des contraintes volumiques apportées par les composés binaires dans le plan de croissance c .

La Figure I.5 compare la polarisation spontanée extrapolée linéairement par la loi de Vegard à l'effet du "bowing", non linéaire et représenté en gris [13]. Cet effet est plus important pour les alliages ternaires InAlN et InGaN, en raison de leur plus grande déviation avec la structure wurtzite idéale. L'intensité de la polarisation spontanée est plus importante dans le matériau AlGaN que dans le GaN et peut être augmentée en augmentant la fraction molaire x d'Aluminium Al.

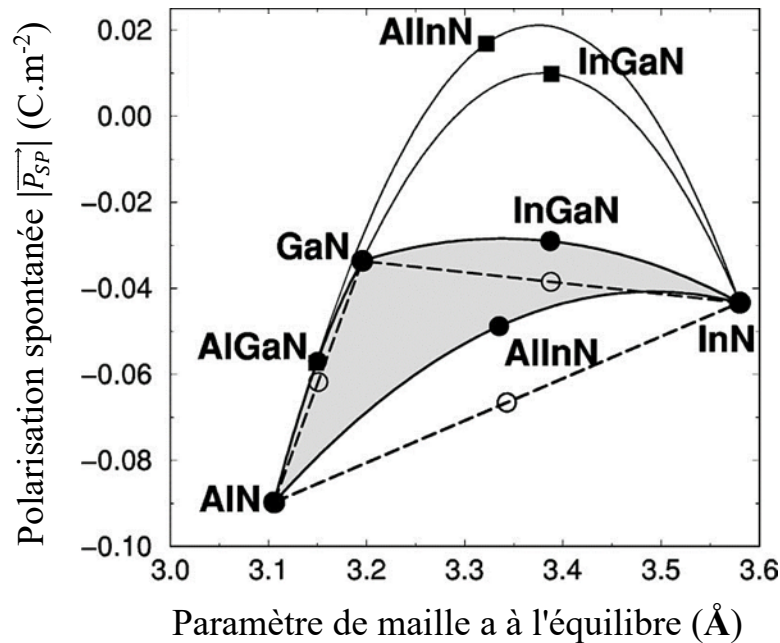


Figure I.5 : Evolution de la polarisation spontanée en fonction de la fraction molaire des éléments ternaire AlGaN, InGaN et InAlN. En pointillés l'extrapolation de P_{PZ} par la loi de Vegard. En gris, l'effet du "bowing". Figure reprise de [13].

I.2.3. Structure de bandes d'énergie

Les nitrures d'éléments III tels que le GaN et l'AlN sont des semi-conducteurs à large bande interdite (band-gap) qui présentent un gap direct (contre indirect pour le silicium Si). Le terme direct indique que le maximum de la bande de valence et le minimum de la bande de conduction sont alignés au centre de la première zone de Brillouin, dans la vallée de conduction Γ . Les structures de bandes d'énergie du GaN wurtzite et de AlN sont montrées à la Figure I.6. Ces données sont extraites des travaux de S. Bloom et de Y. C. Yeo et de leurs équipes respectives [14]–[16].

L'écart entre les extrema des bandes de valence et de conduction dans la vallée Γ correspond à la largeur de bande interdite E_g . Les largeurs de bandes interdites des principaux matériaux III-V, tant à gap direct qu'à gap indirect, sont reportées sur la Figure I.7 [5]. Le GaN et l'AlN sont des matériaux dits à grand gap. Ces matériaux présentent des largeurs de bande interdites E_g de 3,39 et 6,20 eV, respectivement, contre seulement 1,12 eV pour le silicium Si.

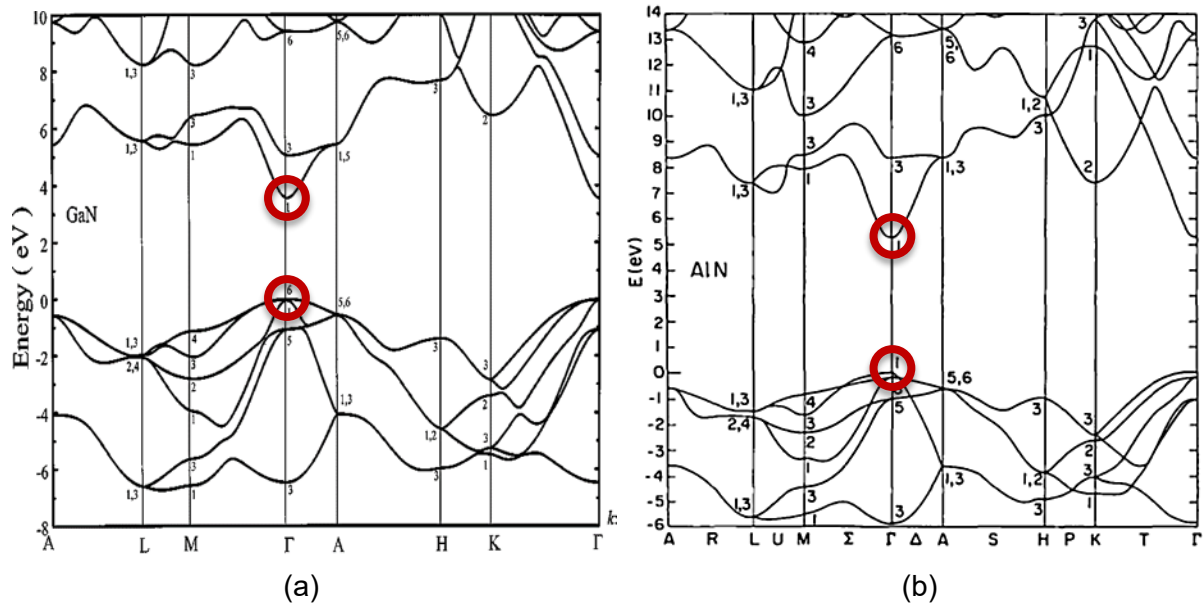


Figure I.6 : Structure de bande du GaN wurtzite (a) et de l'AlN wurtzite (b) [15], [16]. Encadrés en rouge, les extremums des bandes de valences et de conduction.

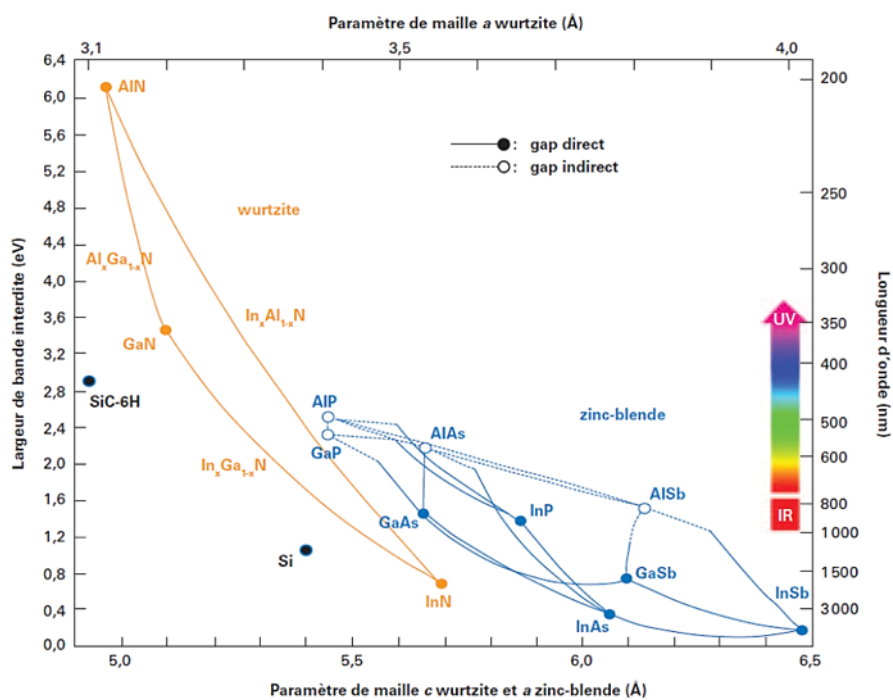


Figure I.7 : Largeur de bande interdite pour différents matériaux III-V en fonction des paramètres de maille et correspondance avec la longueur d'onde [5].

La largeur de bande interdite de L'AlGa_xN, qui est un nitrure d'élément III ternaire très utilisé dans la réalisation de transistors à haute mobilité électronique, dépend de la proportion d'aluminium Al présente. Il est dans la pratique difficile d'obtenir des couches d'AlGa_xN à forte contenance en aluminium.

En raison de leur gap direct, les semi-conducteurs à base de nitrures d'éléments III sont également d'excellents candidats pour les applications en optoélectronique. La large

bande interdite du GaN permet de couvrir un large spectre de longueur d'onde, allant de l'infrarouge à l'ultraviolet profond (Figure I.7). Les semi-conducteurs à base de GaN sont utilisés tant en émission, pour la réalisation entre autres de LEDs (Light Emitting Diodes) et de lasers, qu'en détection, pour la réalisation de capteurs optiques. Il s'agit par ailleurs d'un des seuls matériaux capables d'émettre dans le bleu. Ces LEDs bleues permettent notamment la fabrication de sources de lumière blanche de haute efficacité, aujourd'hui très répandues. La faculté de couvrir un large spectre de longueur d'onde est rendue possible par la possibilité de former des alliages ternaires tel que l'AlGaIn et l'InGaIn, dont la largeur de bande interdite E_G (et donc la longueur d'onde) dépend de la fraction molaire d'aluminium Al ou d'indium In.

I.2.4. Le GaN face à ses concurrents

Les principales propriétés électriques et physiques du silicium Si, de l'arséniure de gallium GaAs, du carbure de silicium SiC et du GaN sont regroupées dans le Tableau I.4.

Propriétés	Si (111)	GaAs	4H-SiC	GaN
Band-gap E_g (eV)	1,12	1,43	3,26	3,39
Champ critique de claquage E_{br} (MV.cm ⁻¹)	0,3	0,45	2,2	3,33
Constante diélectrique ϵ_r	11,9	13,1	9,7	9
Mobilité des électrons μ_n (cm ² .V ⁻¹ .s ⁻¹)	1350	8500	900	1700
Vitesse de saturation des e ⁻ v_s (10 ⁷ cm.s ⁻¹)	1	2	2	2,5
Densité de charges n_s (10 ¹³ cm ⁻²)	0,3	0,3		1
Température de fusion (K)	1415	1238	2827	2791
Conductivité thermique k (W.cm ⁻¹ .K ⁻¹)	1,56	0.46	4,9	1,3

Tableau I.4 : Principaux paramètres électriques du Si, du GaAs, du SiC et du GaN.

La Figure I.8 compare les principaux indicateurs de performances physiques et électroniques des transistors des filières Si, GaAs, SiC et GaN. Ces paramètres sont normalisés en fonction des paramètres des variantes proposant les meilleures caractéristiques. Le GaN propose ainsi des meilleures caractéristiques en termes de largeur de bande interdite, de champ de claquage critique et de vitesse de saturation des électrons. Son champ de claquage critique est dix fois supérieur à celui du Si et près de 6,5 fois supérieur à celui du GaAs. Cette propriété, qui résulte de la largeur de bande interdite E_g plus grande du GaN, rend ce matériau particulièrement adapté aux applications devant fonctionner à haute

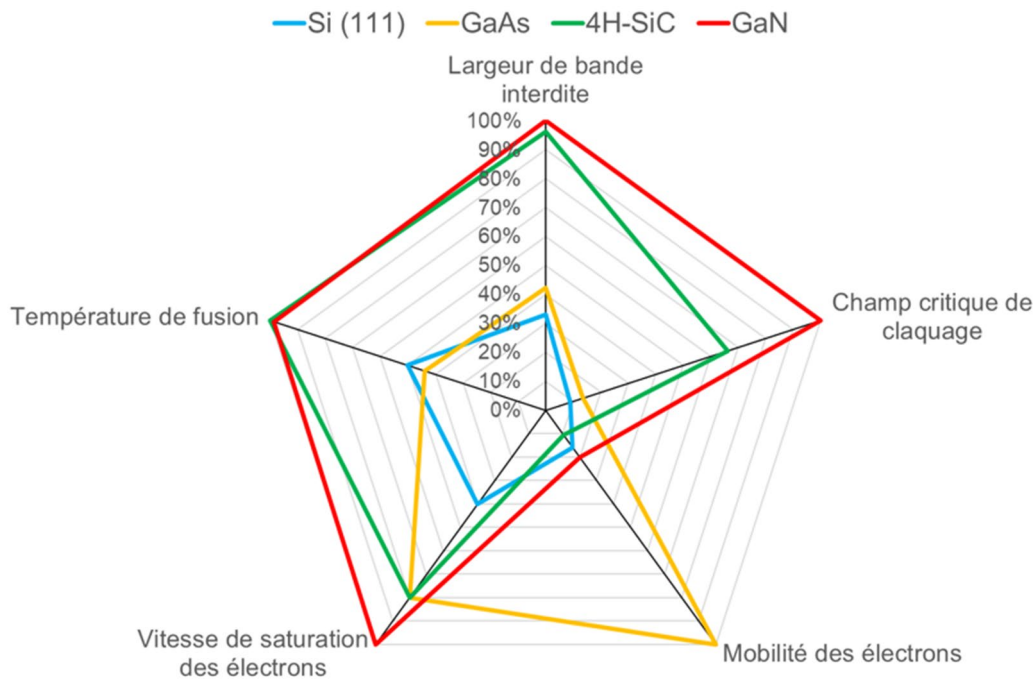


Figure I.8 : Comparaison des principaux paramètres du Si, du GaAs, du SiC et du GaN.

tension et à haute puissance. En effet, à surface de composant équivalente, les HEMTs GaN pourront fonctionner à des tensions plus élevées, et donc à des puissances également plus élevées que leurs concurrents. Cela signifie également qu'à tension équivalente, les HEMTs GaN présenteront un encombrement significativement réduit, ce qui autorise la miniaturisation des circuits ou l'intégration de davantage de fonctionnalités au sein de ces derniers.

La densité de charges n_s et la vitesse de saturation des électrons v_s plus élevées (voir Tableau I.4) proposées par le GaN permettent aux HEMTs de cette filière de faire transiter des courants plus importants. La température de fusion plus élevée du GaN permet à ces derniers de fonctionner à des températures de jonction plus élevées, ce qui leur permet d'offrir une meilleure robustesse et une compatibilité avec les applications devant fonctionner à haute température. En contrepartie, le GaN est plus difficile à fabriquer en raison de sa température de fusion élevée. La conductivité thermique, bien que légèrement en deçà de celle proposée par le Si, est près de trois fois supérieure à celle du GaAs, ce qui lui permet d'évacuer efficacement la chaleur.

Le GaN présente cependant une mobilité électronique μ_n bien moins importante que celle du GaAs, ce qui pénalise son fonctionnement à haute fréquence. Notons que dans le cadre de l'hétérostructure AlGaIn/GaN la mobilité dans le canal peut tout de même s'élever à $2000 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$. L'avantage indéniable du GaN face à son concurrent GaAs est sa capacité à lier haute fréquence et haute puissance (meilleurs n_s et E_{br}). La Figure I.9 compare les HEMTs GaN à leurs concurrents en termes de puissance et de fréquences. Ces derniers permettent ainsi de couvrir un très large spectre d'applications.

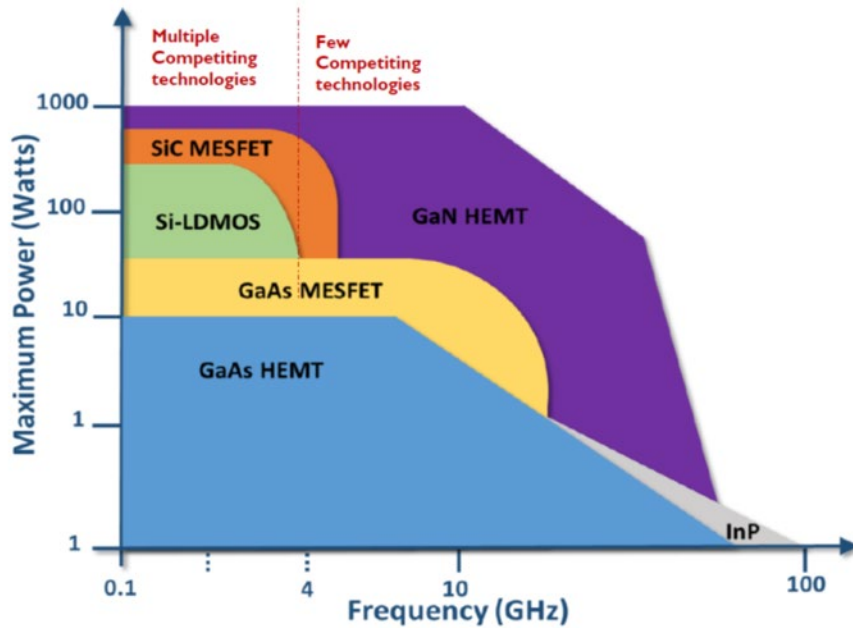


Figure 1.9 : Le GaN face à ses concurrents pour les applications devant fonctionner à haute puissance et à haute fréquence ©Yole 2018.

Le carbure de silicium SiC propose des caractéristiques très proches de celles du GaN mais présente un net avantage en termes de conductivité thermique, ce qui est un avantage pour les applications visant de très hautes puissances. Le SiC est pour cette raison utilisé en tant que substrat du GaN pour les applications à haute performance devant fonctionner à très haute puissance comme nous le verrons au paragraphe 1.5.

Différentes figures de mérite (FOM - Figure Of Merit) ont été proposées dans la littérature afin d'évaluer l'aptitude des différents matériaux semi-conducteur à répondre aux exigences de certaines applications [17]. La figure de mérite de Johnson (JFOM) permet d'évaluer le comportement à haute fréquence et à haute puissance des matériaux. Les figures de mérite de Baliga BFOM et de Baliga à haute fréquence (BHFOM) évaluent les performances en commutation de puissance, à basse et à haute fréquence, respectivement. La figure de mérite de Keyes (KFOM) prend en compte les limitations thermiques pour les applications de commutation de puissance. Enfin le facteur de mérite combiné, CFOM, prend en compte à la fois les aspects haute fréquence, haute puissance et haute température. Le Tableau 1.5 présente ces différents facteurs de mérite, normalisés par rapport au Si et extraites de [18]. Plus les valeurs sont élevées, meilleures sont les performances, ce qui confirme la supériorité du GaN face à ses concurrents. Le SiC est cependant un meilleur choix pour les applications de commutation de puissance à haute température en raison de sa meilleure conductivité thermique.

<i>Figures de mérite - FOM</i>	<i>Si (111)</i>	<i>GaAs</i>	<i>4H-SiC</i>	<i>GaN</i>
<i>JFOM</i>	1	7,1	324-400	270-480
<i>BFOM</i>	1	13,3	6-12	17-34
<i>BHFOM</i>	1	9,5	57-76	86-172
<i>KFOM</i>	1	0,4	4,5-4,8	1,4
<i>CFOM</i>	1	4	275-310	108-290

Tableau I.5 : Comparaison des principaux facteurs de mérite normalisés par rapport au silicium Si [18].

I.3. Techniques de croissance du GaN

La croissance du GaN peut être réalisée selon différentes méthodes d'épithaxie telles que l'épithaxie en phase vapeur à base d'organométalliques MOVPE (Metal Organic Vapor Phase Epitaxy) aussi appelée MOCVD (Metal Organic Chemical Vapor Deposition) ou l'épithaxie par jets moléculaires (MBE - Molecular Beam Epitaxy).

I.3.1. Croissance par MOVPE

La MOVPE est une technique de croissance chimique réalisée sous basse pression (20 – 500 Torr) et à haute température (900 – 1200 °C pour les nitrures d'éléments III). Cette technique utilise des composés organométalliques comme éléments précurseurs. Ils permettent d'acheminer sous forme gazeuse des métaux tels que le gallium Ga, l'Indium In et l'aluminium Al dans la chambre de croissance où se trouve le substrat. L'intérêt de ces composés précurseurs est qu'il n'est ici pas nécessaire de vaporiser les éléments, ce qui dans le cas du GaN impliquerait de devoir chauffer le solide à plus de 2791 K. Dans le cas d'hétérostructure classiques AlGaN/GaN ou AlN/GaN, des composés organométalliques tels que le tri-méthyl-gallium TMGa (de formule chimique $\text{Ga}(\text{CH}_3)_3$) et le tri-éthyl-gallium TEGa (de formule chimique $\text{Ga}(\text{C}_2\text{H}_5)_3$) sont couramment utilisés comme source de gallium. Le tri-méthyl-aluminium TMAI (de formule chimique $\text{Al}_2(\text{CH}_3)_6$) et l'ammoniac NH_3 sont quant à eux couramment utilisés comme précurseurs d'acheminement pour l'aluminium et l'azote, respectivement. Ces précurseurs sont alors amenés à la chambre de croissance par des gaz vecteurs tels que le dihydrogène H_2 et l'argon Ar. La MOVPE se base alors sur le principe de la pyrolyse, ou thermolyse, afin de décomposer le gaz précurseur et déposer les éléments souhaités sur le substrat. Le substrat est donc chauffé à très haute température (900 – 1200 °C) afin de réaliser la réaction de pyrolyse. Les molécules « précurseurs » sont alors décomposées au contact du substrat et les éléments souhaités se déposent sur la

surface en formant une couche cristalline. Les résidus organiques générés lors de cette opération sont évacués avec le gaz vecteur hors de la chambre de croissance.

La MOVPE est un procédé de croissance largement utilisé pour la fabrication de composants III-V en raison de l'excellente qualité cristalline obtenue, avec des densités de dislocation de l'ordre de 10^8 cm^{-2} [19], [20], du contrôle précis des épaisseurs des couches et des hautes vitesses de croissance possibles (jusqu'à quelques micromètres par heure). Il s'agit d'un procédé relativement peu coûteux et éprouvé.

I.3.2. Croissance par MBE

La MBE est une technique de croissance réalisée sous ultra-vide (10^{-11} Torr), qui consiste à vaporiser un matériau solide et à le faire se condenser sur un substrat monocristallin présentant une température plus faible. Pour les nitrures d'éléments III, le gallium Ga, l'indium In ou l'aluminium Al, présents sous forme solide, sont chauffés au-delà de leur température de fusion dans des cellules d'effusion, afin de les vaporiser. L'azote N est obtenu à partir de molécules d'ammoniac NH_3 dissociées dans des cellules de dissociation à haute température, par craquage. Il peut également être obtenu à partir de l'excitation par une source plasma radiofréquence de diazote N_2 . Les atomes évaporés sont alors dirigés dans le bâti de croissance, vers le substrat chaud ($500 - 900 \text{ }^\circ\text{C}$) pour former une fine couche de matériau. Les températures de croissance, plus basses que celles employées par le procédé MOVPE, permettent de limiter les phénomènes de diffusion dans le volume et d'inter-diffusion aux interfaces, et donc d'obtenir des couches présentant une excellente qualité cristalline. Cette qualité, qui dépend grandement de la qualité du substrat utilisé, a permis d'obtenir des densités de dislocation de l'ordre de 10^8 cm^{-2} [21]–[23]. Pour l'épitaxie du GaN, des faisceaux d'ions de gallium Ga et d'azote N sont dirigés vers le substrat. L'AlGaN est obtenu par l'adjonction d'un faisceau d'aluminium Al à ce système. Le bâti de croissance comporte généralement également des cellules d'effusion de silicium Si et de magnésium Mg afin de réaliser des dopages de type n ou p, respectivement. La qualité des couches obtenues dépend essentiellement de la qualité du vide dans la chambre de croissance. De très basses pressions sont nécessaires afin de ne pas perturber le libre parcours des éléments vaporisés vers le substrat.

La MBE propose un excellent contrôle de l'épaisseur des couches, de l'ordre d'une couche monoatomique. Il s'agit cependant d'un procédé coûteux et peu adapté à l'industrialisation en raison des vitesses de croissances très faibles, inférieures au micromètre par heure, soit, environ une mono-couche par seconde.

I.4. Le transistor à haute mobilité électronique HEMT GaN standard

I.4.1. Formation du gaz électronique bidimensionnel 2DEG à l'hétérojonction

Le transistor à haute mobilité électronique (HEMT) standard est basé sur la mise en contact de deux matériaux semi-conducteurs monocristallins de nature différente. L'intérêt de cette mise en contact réside dans la différence de largeur de bande interdite E_g de ces deux matériaux. Cette dernière se traduit par des discontinuités abruptes des bandes de conduction E_c et de valence E_v à l'hétérojonction, soit à l'interface entre les deux semi-conducteurs. La discontinuité de la bande de conduction est à l'origine de la formation d'un puits de potentiel du côté du matériau disposant de la plus faible largeur de bande interdite et d'une zone de déplétion du côté du matériau disposant de la plus grande largeur de bande interdite E_g . Cette différence de polarisation à l'hétérojonction engendre alors la formation d'un gaz d'électrons bi-dimensionnel, appelé 2DEG dans le puits de potentiel. Ce gaz est responsable du transport des électrons et donc de l'établissement d'un courant entre les électrodes de drain et de source. Ce gaz est qualifié de bi-dimensionnel en raison de son épaisseur quasi nulle. En effet, le puits de potentiel dans lequel il s'établit, adopte un profil quasi triangulaire, confinant les électrons préférentiellement dans les états de plus faible énergie, soit, au fond du puits de potentiel. Ce gaz s'établit donc en surface du matériau présentant le plus faible gap E_g , proche de l'hétérojonction et dans un plan perpendiculaire à l'axe de croissance de l'hétérostructure. Une hétérojonction AlGaAs/GaAs est présentée sur la Figure I.10 [24].

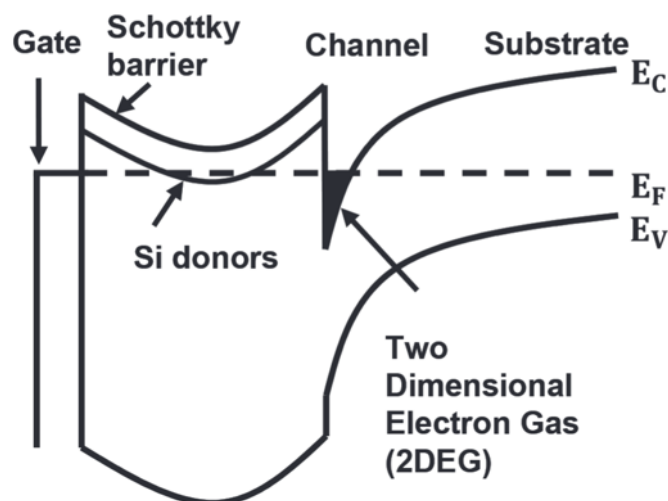


Figure I.10 : Structure de bandes d'énergie d'une hétérojonction AlGaAs/GaAs [24].

Lorsque les états de plus faible énergie du puits de potentiel passent sous le niveau de Fermi, le 2DEG est peuplé de porteurs et un courant circule entre le drain et la source. Le HEMT est en conduction. Lorsque ces états passent au-dessus du niveau de Fermi, le 2DEG est déserté et le HEMT est bloqué. L'application d'un champ électrique, par la polarisation de l'électrode de grille, permet de moduler le niveau d'énergie du puits de potentiel et donc la densité de porteurs dans le 2DEG. Il s'agit de l'effet transistor.

Le choix des matériaux semi-conducteurs est important. Ces derniers doivent présenter des paramètres de maille accordés ou quasi accordés afin de minimiser la densité de dislocations et maximiser la fiabilité du HEMT. Ils doivent également présenter des coefficients d'expansion thermique très proches pour les mêmes raisons. Des coefficients d'expansion thermique en désaccord entraîneraient des contraintes thermiques importantes dans l'hétérojonction, se manifestant par l'apparition de fissures ou de délaminations. Les HEMTs sont donc généralement obtenus par la mise en contact d'un matériau semi-conducteur III-V binaire et d'un alliage semi-conducteur III-V ternaire ou quaternaire appartenant à la même filière tel que les hétérostructures AlGaAs/GaAs, AlGaN/GaN ou encore InAlN/GaN. Il est également possible de former une hétérojonction AlN/GaN, soit deux nitrures d'éléments III binaires, en raison de leur faible désaccord de paramètre de maille. Les HEMTs évalués au cours de cette thèse utilisent en effet une hétérojonction AlN/GaN. Nous verrons cependant dans la suite de ce chapitre le cas de l'hétérojonction classique AlGaN/GaN. En effet, l'hétérojonction AlN/GaN n'est autre qu'une hétérojonction $Al_xGa_{1-x}N/GaN$ classique pour laquelle la fraction molaire x d'aluminium est de 100 %. La largeur de la bande interdite E_g de l' $Al_xGa_{1-x}N$ est extrapolée en fonction de la fraction molaire x d'aluminium à partir de l'équation suivante basée sur les travaux de F. Bernardini et de son équipe [13]:

$$E_{g_{Al_xGa_{1-x}N}} = xE_{g_{AlN}} + (1-x)E_{g_{GaN}} - b_{AlGa}(x(1-x)) \quad I.9$$

b_{AlGa} est le paramètre de courbure, appelé paramètre de "bowing" par les auteurs. Sa valeur dépend des contraintes dans les couches respectives. Y.K. Kuo et W.W Lun ont obtenu une valeur de $0,353 \pm 0,024$ eV pour b_{AlGa} dans le cas de couches non contraintes [25].

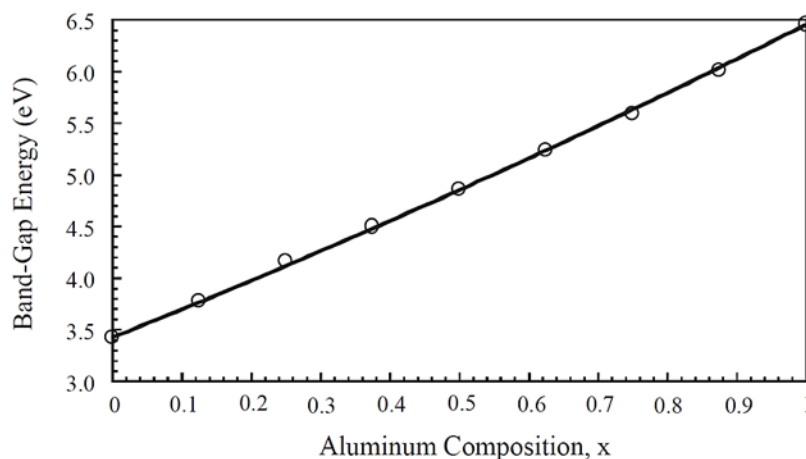


Figure I.11 : Largeur de bande interdite de l'AlGa_{1-x}N en fonction de la fraction molaire x d'aluminium pour $b = 0,353$ [25].

La largeur de bande interdite E_g de l' $Al_xGa_{1-x}N$ est calculée en fonction de la fraction molaire x d'aluminium sur la Figure I.11. La largeur de bande interdite $E_{g_{Al_xGa_{1-x}N}}$ s'étend ainsi de la largeur de bande interdite du GaN (3,39 eV) à celle de l'AlN (6,2 eV) en suivant une loi quasi linéaire.

I.4.2. L'hétérojonction AlGaN/GaN

Le HEMT GaN standard est basé sur une hétérojonction AlGaN/GaN. La couche AlGaN présente une largeur de bande interdite E_g supérieure à celle du GaN et constitue la couche donneuse, appelée couche barrière. Elle est déposée sur une couche de GaN épaisse de quelques micromètres, appelée couche buffer ou couche tampon. La couche canal GaN se forme en surface de la couche buffer GaN sur une épaisseur de 2 à 3 nanomètres. A l'inverse de l'hétérostructure AlGaAs/GaAs, l'hétérostructure AlGaN/GaN est constituée de couches canal et barrière non intentionnellement dopées. Ces dernières sont dites non intentionnellement dopées en raison de leur tendance à être naturellement de type n en l'absence de tout dopage introduit au cours de la croissance.

Les HEMTs basés sur l'hétérojonction AlGaAs/GaAs ont couramment recouru à un dopage de type n de la couche barrière AlGaAs pour augmenter la densité du 2DEG. En effet, le dopage de type n de la barrière a pour effet d'abaisser le niveau d'énergie de la bande de conduction $E_{c-AlGaAs}$, et donc du niveau d'énergie du bas du puits de potentiel formé par la discontinuité de bande de conduction entre les couches AlGaAs et GaAs. L'augmentation du dopage permet de rapprocher l'énergie des états de plus faible énergie du puits de potentiel de celle du niveau de Fermi. L'énergie à apporter sur la grille (sous forme de tension de grille) pour abaisser la bande de conduction et rendre le transistor passant est alors moindre et la densité de porteurs dans le canal, plus élevée.

Les HEMTs basés sur l'hétérojonction AlGaN/GaN utilisent les effets de polarisation spontanée et piézoélectrique en lieu et place du dopage. Le vecteur de polarisation spontanée \vec{P}_{SP}^{GaN} du GaN est orienté vers le substrat car la croissance du GaN est réalisée selon l'orientation cristalline face-Ga conformément à ce qui est expliqué au paragraphe I.2.2. Dans

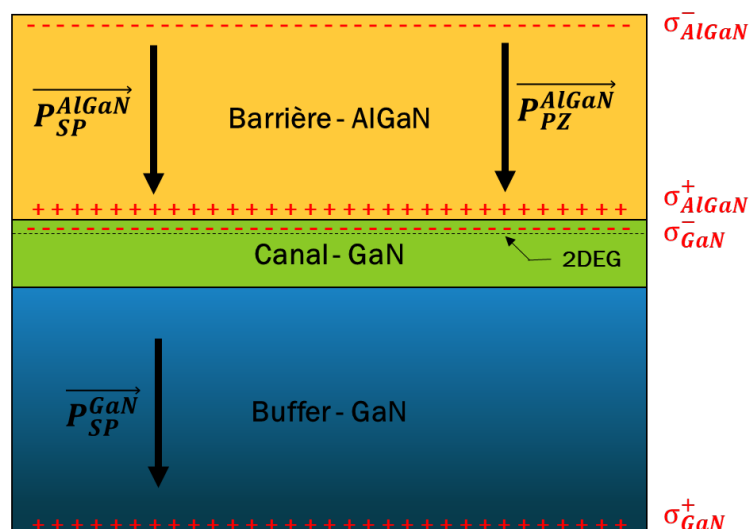


Figure I.12 : Polarisation et charges de surface à l'hétérojonction AlGaN/GaN pour un buffer GaN de polarité face-Ga. Les charges σ^- et σ^+ résultent de la somme des polarisations spontanées P_{SP} et piézoélectriques P_{PZ} de chacune des couches.

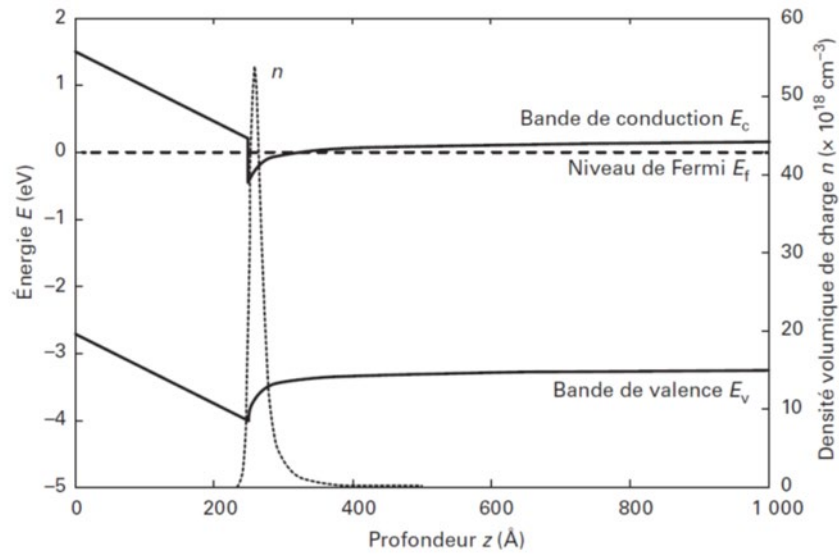
le cas de l'alliage ternaire AlGa_N le vecteur $\overrightarrow{P_{SP}^{AlGaN}}$ est toujours orienté en direction du substrat. La barrière AlGa_N porte ainsi une charge σ^- à sa surface et σ^+ à l'hétérojonction. Le buffer GaN présente un vecteur polarisation $\overrightarrow{P_{SP}^{GaN}}$ orienté dans la même direction que $\overrightarrow{P_{SP}^{AlGaN}}$ et une charge négative σ^- à l'hétérojonction. Ces charges et vecteurs polarisation sont représentés sur la Figure I.12.

Afin de satisfaire la condition de neutralité électrique, les charges σ_{GaN} et σ_{AlGaN} portées à l'hétérojonction respectivement par le buffer GaN et par la barrière AlGa_N se compensent et $|\sigma_{GaN}| = |\sigma_{AlGaN}|$. La couche AlGa_N présente une polarisation spontanée plus élevée que celle du GaN. Cette polarisation dépend de la fraction molaire x d'aluminium selon l'équation I.10 développée par F. Bernardini et son équipe [9]. La polarisation spontanée plus élevée dans l'AlGa_N induit une densité de charge σ^+ élevée à l'hétérojonction, qui par la condition de neutralité électrique renforce la charge σ^- portée par le GaN à l'hétérojonction. La couche AlGa_N constitue pour cette raison la couche dite donneuse. La charge σ^- portée par le GaN à l'hétérojonction a un rôle important car elle à l'origine des électrons du gaz électronique bidimensionnel 2DEG [26].

La couche barrière AlGa_N présente également une polarisation piézoélectrique (voir Figure I.12) en raison de sa différence de paramètre de maille avec le GaN. Elle a un paramètre de maille a_{AlGaN} inférieur à celui du GaN a_{GaN} . La barrière est donc contrainte en tension par la maille plus large du GaN, ce qui se traduit par l'apparition d'une polarisation piézoélectrique $\overrightarrow{P_{PZ}^{AlGaN}}$ dans l'AlGa_N orientée selon l'axe de croissance c , en direction du substrat. La polarisation totale dans la couche AlGa_N est ainsi augmentée et vaut $\overrightarrow{P_{tot}^{AlGaN}} = \overrightarrow{P_{PZ}^{AlGaN}} + \overrightarrow{P_{SP}^{AlGaN}}$. Cette polarisation supplémentaire permet d'augmenter la densité de charges surfaciques positives σ^+ dans l'AlGa_N à l'hétérojonction et par extension la charge surfacique négative σ^- du GaN à l'hétérojonction afin de satisfaire la condition de neutralité électrique. Les normes des vecteurs $\overrightarrow{P_{PZ}^{AlGaN}}$ et $\overrightarrow{P_{SP}^{AlGaN}}$ augmentent avec la fraction molaire x d'aluminium dans la mesure où plus elle est grande, plus les paramètres de maille sont désaccordés. L'augmentation de la fraction molaire x d'aluminium permet en conséquence d'améliorer les performances des HEMTs AlGa_N/GaN. Il existe cependant une limite à cette augmentation. En effet, plus les paramètres de maille sont désaccordés, plus la densité de dislocations est élevée, ce qui conduit à une réduction des performances et de la fiabilité des dispositifs. Pour cette raison, la fraction molaire d'aluminium ne dépasse en général pas 30 %.

Bien que le GaN wurtzite puisse également présenter un effet de polarisation piézoélectrique, cette dernière ne se manifeste que dans la barrière AlGa_N pour les hétérojonctions AlGa_N/GaN. Cette particularité provient du choix des épaisseurs des couches barrière et buffer. La barrière AlGa_N est fine, environ 20 à 25 nm. Au contraire, le buffer GaN est épitaxié en une couche très épaisse, mesurant quelques micromètres d'épaisseur. La contrainte induite par la différence de paramètre de maille est ainsi totalement relaxée dans le buffer GaN. En d'autres termes, les contraintes présentes aux deux interfaces du buffer ne sont pas équivalentes (la contrainte est nulle ou quasi-nulle à l'interface avec le substrat), et

un gradient de contraintes apparaît dans le volume du GaN. La polarisation piézoélectrique est ainsi négligeable dans le GaN, qui impose alors son paramètre de maille à la barrière AlGaN.



I.1. Figure I.13 : Structure de bande et densité de charge n pour une hétérojonction $\text{Al}_{0,29}\text{Ga}_{0,71}\text{N}/\text{GaN}$ disposant d'une barrière épaisse de 250 Å. La pente des bandes de valence et de conduction est induite par la polarisation piézoélectrique de l'AlGaN [27].

Le diagramme de bandes d'énergie d'une l'hétérojonction AlGaN/GaN non polarisée est présenté sur la Figure I.13 [27]. Cette figure fait également apparaître la densité de charges, soit la densité d'électrons, dans l'hétérostructure. Le pic de densité de charges au niveau du puits de potentiel s'explique par le passage du niveau d'énergie du puits sous le niveau d'énergie de Fermi E_F . Cette densité d'électrons constitue le 2DEG. Son épaisseur est de l'ordre de 25 Å. Comme vu précédemment, le champ électrique de polarisation dans la couche barrière AlGaN en l'absence de toute polarisation extérieure est responsable de l'abaissement du niveau d'énergie du puits de potentiel à l'hétérojonction et de la formation du 2DEG. Le réseau cristallin, libre de tout dopant, permet alors d'atteindre des densités de porteurs n_s dans le canal plus jusqu'à 10 fois plus grandes que celles obtenues avec les technologies InP ou GaAs.

Linh Trinh Xuan a simulé sur la Figure I.14 le niveau d'énergie du puits de potentiel et la densité de charges en fonction de l'épaisseur de la barrière AlGaN [18]. Plus la couche AlGaN est épaisse, plus l'énergie du bas du puits de potentiel diminue sous l'énergie du niveau de fermi E_F et plus le 2DEG est peuplé. L'on note par ailleurs qu'il n'y a pas formation de puits de potentiel pour une couche barrière présentant une épaisseur de 1 nm. Il existe une épaisseur, de l'ordre de 30 à quelques dizaines de nanomètres en fonction de la composition de la couche barrière, au-delà de laquelle le niveau d'énergie du puits de potentiel et la densité du 2DEG tendent à saturer). Au-delà d'une épaisseur critique, la couche barrière devient relaxée et conduit à une remontée du bas du puits de potentiel et à une diminution de la densité de porteurs dans le canal.

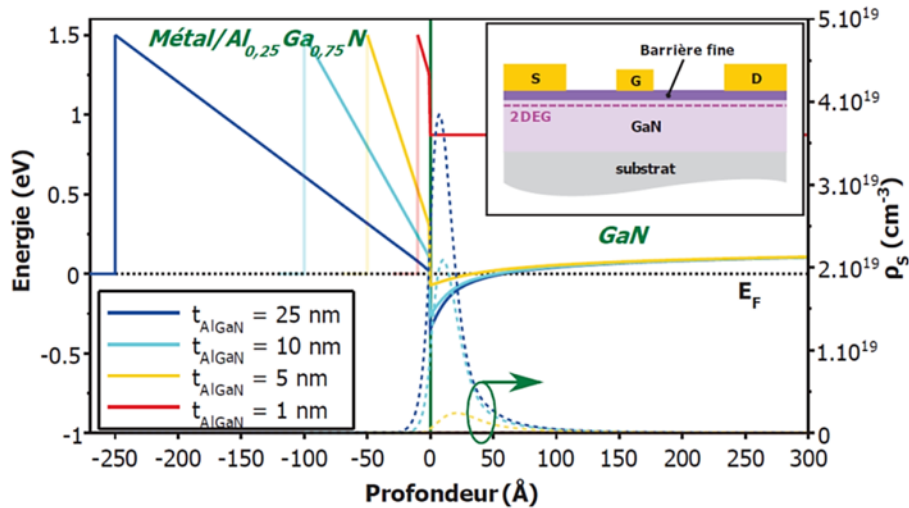


Figure I.14 : Diagrammes de bande et densité de porteurs en fonction de l'épaisseur de la barrière AlGaN pour une hétérojonction $\text{Al}_{0,25}\text{Ga}_{0,75}\text{N}/\text{GaN}$ [18].

L'évolution du puits et de la densité de charges sont illustrés sur la Figure I.15. Plus la concentration en aluminium est élevée, plus l'énergie du puits est abaissée sous le niveau d'énergie de Fermi et plus la densité de porteurs dans le canal est élevée.

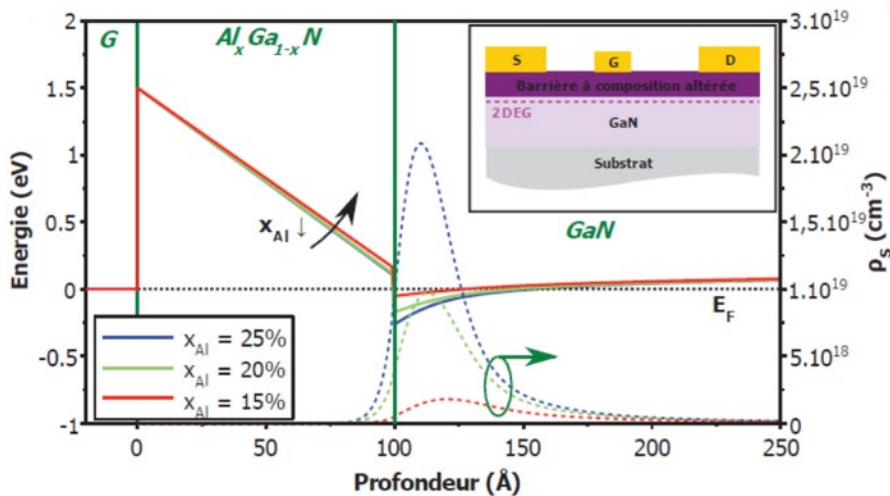


Figure I.15 : Bande d'énergie de conduction en fonction de la fraction molaire x d'aluminium pour une hétérojonction $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ [18].

La modulation du nombre de porteur dans le canal s'effectue par le dépôt d'une électrode de grille (détaillé au paragraphe I.5.8). Figure I.16 présente l'évolution du puits de potentiel en fonction de la polarisation de grille V_{GS} appliquée au HEMT. Cette polarisation est appliquée au niveau du contact de grille Schottky formé par mise en contact du métal de grille et du matériau semi-conducteur de la barrière AlGaN. Plus V_{GS} est négatif, plus le 2DEG est dépleté et moins la densité de porteurs dans le 2DEG est élevée. À $V_{GS} = -8 \text{ V}$, le canal est totalement dépleté et aucun courant ne circule dans le HEMT. Le HEMT est à l'état bloqué. Plus V_{GS} augmente et se rapproche de la tension de seuil du HEMT, plus la densité de porteurs

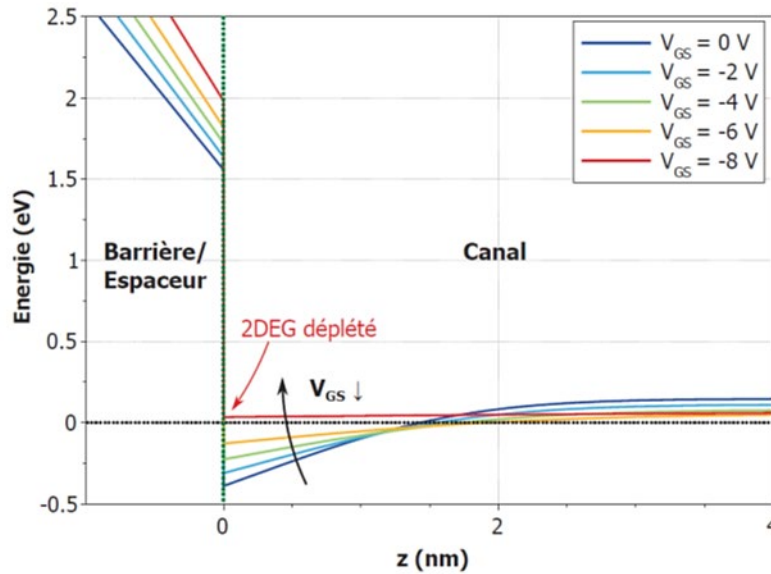


Figure I.16 : Effet de la polarisation de grille V_{GS} sur la profondeur du puits de potentiel pour une hétérojonction $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ [18].

dans le 2DEG augmente. L'on remarque par ailleurs que le 2DEG est présent en l'absence de polarisation de grille, soit à $V_{GS} = 0 \text{ V}$. Le HEMT AlGaIn/GaN présente en effet une tension de seuil négative et est naturellement passant à $V_{GS} = 0 \text{ V}$, l'on parle alors de HEMT de type normally-on.

I.5. Le HEMT AlGaIn/GaN

Le HEMT AlGaIn/GaN standard adopte une structure planaire constituée d'un empilement de couches différentes. Des couches de matériaux supplémentaires peuvent être ajoutées aux couches barrière et buffer en fonction des applications visées afin d'améliorer les performances en courant, en tension ou en puissance, mais également la fiabilité des dispositifs. Le transistor est constitué de trois électrodes déposées en surface de l'hétérojonction, qui sont, la grille, le drain et la source. La grille est placée entre le drain et la source afin de moduler le flux d'électrons, donc le courant, qui s'établit entre ces deux électrodes. Cette organisation est semblable à celle d'un MOSFET (Métal-Oxyde Field Effect Transistor), et le HEMT est également connu sous les appellations HFET (Hétérostructure – FET) et MODFET (Modulation-doped – FET). La Figure I.17 présente la coupe schématique d'un transistor HEMT AlGaIn/GaN standard.

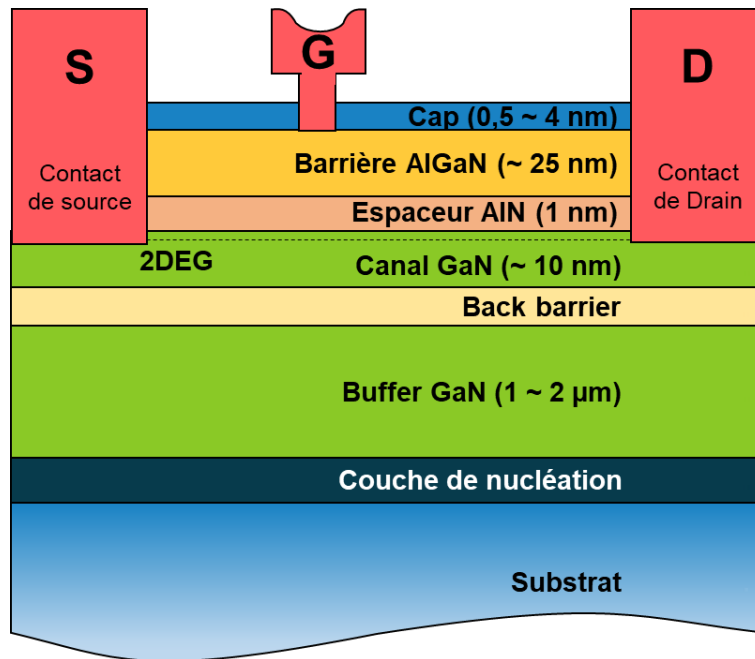


Figure I.17 : Schéma des différentes couches d'une hétérostructure de type HEMT AlGaIn/GaN normally-on.

Le HEMT AlGaIn/GaN standard présente comme dit précédemment une structure planaire, c'est-à-dire que le flux d'électrons (2DEG) s'établit dans un plan perpendiculaire à l'axe de croissance du HEMT, par opposition au HEMT GaN vertical et à son flux d'électrons orienté selon l'axe de croissance du HEMT [28]–[30]. La structure planaire est celle qui présente le plus d'avantages. Elle est plus simple à fabriquer, plus facile à intégrer, coûte moins chère avec la possibilité d'utiliser un substrat en silicium Si, et présente de meilleures performances fréquentielles. La structure verticale présente de meilleures performances en courant, en tension et en fiabilité mais dépend énormément de la qualité du substrat. Le HEMT GaN vertical est également plus difficile à fabriquer en raison de la nécessité d'avoir des couches de GaN de haute qualité présentant un dopage de type p. Les HEMTs étudiés au cours de cette thèse sont de type planaire.

Les différentes couches constituant le HEMT AlGaIn/GaN sont décrites dans les paragraphes suivants.

I.5.1. Les substrats

Malgré ces nombreux avantages, le GaN massif est un matériau difficilement synthétisable. Des substrats de substitution tels que le saphir Al_2O_3 , le carbure de silicium SiC et le silicium sont couramment utilisés afin de faire croître du GaN. On parle dans ce cas de croissance métamorphique, par opposition à la croissance homomorphique, en raison de la nature différente et du désaccord de maille qui existe entre le GaN et son substrat de substitution. Les hétéroépitaxies restent néanmoins difficiles à réaliser en raison des

dislocations que peut induire ce désaccord de maille. Ces dislocations se manifestent généralement par l'apparition de fissures dans le GaN. Ces fissures peuvent s'étendre de l'interface avec le substrat jusqu'à la surface du GaN. Le choix du substrat de substitution est en conséquence une tâche délicate, chaque substrat présentant ces propres avantages et inconvénients.

Plusieurs paramètres sont à prendre en considération pour la fabrication de transistors HEMTs hyperfréquence performants. La densité de dislocations dans le GaN est un critère très important pour la fabrication de dispositifs fiables. Le substrat doit également présenter une bonne qualité cristalline afin que les dislocations présentes en son sein ne remontent jusqu'à la surface du GaN et n'en dégrade ses propriétés. Ces dislocations peuvent également être induites par des contraintes thermiques lors de la phase de refroidissement. Il convient à cet effet de choisir un substrat possédant un coefficient d'expansion thermique proche de celui du GaN. Le substrat doit aussi présenter de bonnes capacités de conduction thermique afin d'évacuer avec efficacité la chaleur générée par les hautes puissances admissibles par ces technologies et réduire l'effet d'auto-échauffement. Ce dernier est notamment responsable d'une réduction des performances à haute puissance et peut être un facteur d'accélération des dégradations dans le HEMT. Enfin, le substrat doit proposer une bonne isolation électrique afin d'isoler électriquement la partie active du composant de son support. Cette isolation permet en outre de réduire les chemins de conduction du courant dans le substrat et donc de réduire les fuites de courant au travers de ce dernier. Elle autorise également la conception de dispositifs haute tension.

I.5.1.1. Le substrat saphir – Al₂O₃

Le saphir est un des substrats les plus couramment utilisés pour la fabrication de HEMTs à base de GaN. Ce substrat a été historiquement l'un des premiers à montrer des résultats significatifs pour la croissance du GaN. S. Nakamura a présenté dès 1991 les premières couches de GaN à haute mobilité électronique épitaxiée sur saphir [31]. Les premières LEDs bleues à haute performances basées sur cette hétéroépitaxie ont été présentées dès 1994 [32]–[34] par S. Nakamura et ses équipes. Une intensité lumineuse élevée, supérieure à 1 Candela avait été rapportée. Le saphir est un matériau semi-isolant, accessible à un coût relativement faible et disponible en substrat de diamètres pouvant aller jusqu'à 6 pouces. Ce matériau est cependant limité par sa très faible conductivité thermique, de valeur $0,4 \text{ W.cm}^{-1}.\text{K}^{-1}$. Ainsi, bien qu'il soit possible d'amincir le substrat pour en réduire sa résistance thermique, le saphir est peu intéressant pour la réalisation de dispositifs hyperfréquence de puissance. Ce matériau présente de plus un désaccord de maille (14 %) et une différence de coefficient de dilatation (+35 %) important avec le GaN. Ce désaccord se traduit par une densité de dislocations élevée, de l'ordre de 10^{10} cm^{-2} , et par des contraintes en compression importantes dans la couche de GaN épitaxiée, pouvant conduire à une courbure du substrat. La différence de coefficient d'expansion thermique peut être source d'apparition de fissures lors du refroidissement. Le saphir reste néanmoins un substrat

intéressant en raison de son faible coût et est utilisé pour la fabrication de LEDs ou de dispositifs d'évaluation en laboratoire. Des couches, dites de tampon ou de nucléation, sont généralement ajoutées entre le saphir et le GaN afin de réduire le désaccord de maille et la densité de dislocations.

I.5.1.2. Le substrat silicium - Si

Le silicium est un substrat intéressant pour la fabrication de transistors à haute mobilité électronique. Il s'agit tout d'abord d'un matériau très peu cher et largement utilisé dans l'industrie. Sa croissance maîtrisée et mature permet l'obtention de substrats de très haute qualité cristalline et présentant d'excellentes propriétés physiques. Les wafers sont disponibles en de nombreuses tailles, allant jusqu'à 12 pouces. Le silicium est un substrat assez attractif pour les applications de puissance car il possède une conductivité thermique proche de celle du GaN massif ($1,3 \text{ W.cm}^{-1}.\text{K}^{-1}$), de valeur $1,5 \text{ W.cm}^{-1}.\text{K}^{-1}$. Ce substrat est disponible en différentes configurations, il peut être de type p ou de type n ou sous sa forme hautement résistive HR-Si. Cette dernière est la variante la plus attractive en raison de ses propriétés d'isolation électrique. Le silicium est un substrat particulièrement intéressant car il permet une compatibilité entre les technologies GaN et les technologies silicium Si, plus conventionnelles. Il est ainsi possible de faire cohabiter sur un même wafer des HEMTs GaN à haute puissance et des MOSFETs Si à haute performance afin de réaliser des circuits complets. Cette compatibilité présente un grand intérêt pour les technologies GaN. Les circuits GaN hyperfréquences sont généralement pilotés par des circuits de contrôle en Si en raison de la difficulté à fabriquer des HEMTs GaN de type normally-off. Comme nous le verrons plus tard, le HEMT GaN standard est de type normally-on et ne permet pas la réalisation de blocs de contrôle numériques.

Le silicium, dans son orientation cristalline la mieux adaptée [111], présente néanmoins, tout comme le saphir, un désaccord de maille important avec le GaN (17 %). Ce dernier est à l'origine de dislocations et de contraintes en tension importantes dans le GaN, qui peuvent conduire à une courbure du substrat. La différence de coefficient d'expansion thermique est également élevée (-54 %) et peut se traduire par l'apparition de craquelures lors du refroidissement. Ces contraintes et désaccords de maille rendent obligatoire l'utilisation de couches de nucléation entre le GaN et le Si afin d'assurer une transition de paramètres de maille douce et de diminuer la densité de dislocations. Une couche de nucléation composée d'une alternance de couches d'AlN et de GaN, formant ce que l'on appelle un super-réseau, est couramment utilisée afin de réduire le désaccord de paramètres de maille et les contraintes dans le GaN.

Le silicium présente également l'avantage de pouvoir être facilement gravé chimiquement. Cette possibilité permet de réaliser différents traitements de surface en face avant ou en face arrière. Il est également possible de graver totalement le substrat Si et de réaliser des substrats GaN dit auto-supportés, soit des substrats en GaN massif.

I.5.1.3. Le substrat de carbure de silicium - SiC

Le carbure de silicium SiC est un candidat de choix pour la fabrication de HEMTs GaN hyperfréquence de puissance [35]. Ce substrat présente de nombreux avantages. Le SiC dispose d'une excellente conductivité thermique, s'élevant à $4,9 \text{ W.cm}^{-1}.\text{K}^{-1}$, soit plus de 3 fois plus conducteur de chaleur que le Si ($1,5 \text{ W.cm}^{-1}.\text{K}^{-1}$), et près de 4 fois plus que le GaN ($1,3 \text{ W.cm}^{-1}.\text{K}^{-1}$). Les principales propriétés physiques du Si et du SiC sont comparées sur la Figure I.18 [35]. Cette conductivité élevée permet de dissiper avec efficacité la chaleur générée par les dispositifs de puissance et leur permettent d'atteindre des densités de puissance très élevées. Le désaccord de paramètres de maille avec le GaN n'est que de 3,4 % et la différence de coefficients d'expansion thermiques avec le GaN, de 25 %. Le carbure de silicium SiC se présente sous deux polytypes, le 6H-SiC et le 4H-SiC. Ces polytypes existent sous forme wurtzite, ce qui permet de faciliter la croissance du GaN. L'utilisation d'un substrat en SiC permet ainsi d'obtenir des couches de GaN présentant des densités de dislocations faibles, comprises entre 10^8 et 10^9 cm^{-2} . Le carbure de silicium est de plus un semi-conducteur à grand gap ($E_g = 3,3 \text{ eV}$). Son champ de claquage critique à température ambiante (300 K) s'élève à 3 MV.cm^{-1} , soit 10 fois plus que celui du Si ($\sim 0,3 \text{ MV.cm}^{-1}$), ce qui fait du SiC un excellent candidat pour les applications hautes tensions. Le SiC présente également une bonne isolation électrique, supérieure à $10^{12} \Omega.\text{mm}$.

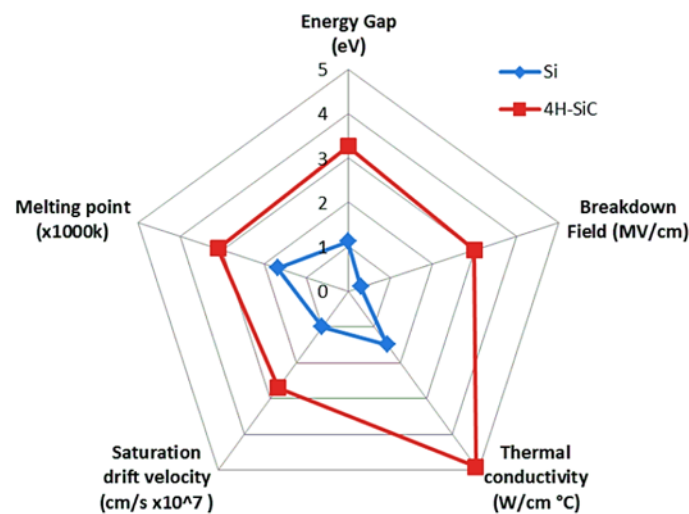


Figure I.18 : Comparaison des propriétés physiques du silicium Si et du carbure de silicium (6H-SiC) [35].

L'inconvénient majeure du SiC reste cependant son coût élevé et sa faible disponibilité. Le prix moyen constaté pour un substrat en 6H-SiC de 2 pouces de diamètre avoisine 1000 € et s'élève à environ 1400 € pour un substrat de 4 pouces. Les substrats SiC sont aujourd'hui disponibles jusqu'à des formats de 6 pouces. Ces derniers sont produits en masse depuis 2013 par Cree et disponibles depuis 2017 chez STMicroelectronics. Des wafers SiC de 8 pouces sont actuellement en développement et permettront à terme de réduire le coût des technologies SiC. STMicroelectronics a présenté en 2021 les premiers wafers SiC au format

8 pouces (200 mm). Ces derniers devraient être disponibles en masse à l'horizon 2024 [36], [37].

L'ajout d'une fine couche de nucléation en AlN entre le SiC et le GaN est couramment utilisé afin de réduire la densité de dislocations. La couche AlN permet d'améliorer l'état de surface du SiC et présente un désaccord de maille avec le GaN de l'ordre de seulement 1 %. Son coefficient d'expansion thermique est proche de celui du SiC et permet de ne pas davantage contraindre le GaN lors des phases de refroidissement.

I.5.1.4. Le substrat GaN auto-supporté

Les substrats en GaN massifs, dits auto-supportés, sont très difficiles à produire en raison de la température de fusion élevée du GaN. Les conditions de pression et de température très élevées nécessaires (des centaines de MPa) à sa fabrication sont difficilement transposables à l'échelle industrielle ce qui en fait un substrat très coûteux. Les substrats GaN auto-supportés sont très intéressants pour la fabrication de HEMTs en raison de leur densité de dislocations particulièrement faible, inférieure à 10^7 cm^{-2} . Il s'agit d'un paramètre critique qui influe notamment sur la fiabilité des transistors. Cette excellente densité de défauts est rendue possible d'une part par l'absence de désaccord de paramètres de maille avec le substrat et, d'autre part, par l'absence de contraintes thermiques dues aux différences de coefficient d'expansion. Le GaN est cependant naturellement de type n (en l'absence de tout dopage), ce qui ne lui permet pas d'atteindre une résistivité ($10^9 \Omega \cdot \text{cm}$) aussi élevée que celle du saphir ou du SiC. Le dopage de type p du GaN est difficile à réaliser.

Plusieurs procédés ont été développés afin d'obtenir des substrats GaN auto-supportés. Une des méthodes les plus prometteuses consiste à faire croître une couche de GaN par MOCVD sur un substrat précurseur tel que le saphir, le silicium ou l'arséniure de gallium, puis à le séparer de ce dernier. La séparation peut être obtenue par gravure chimique ou en tirant partie de la différence de coefficient d'expansion thermique. Le refroidissement rapide de l'hétérostructure substrat/GaN formée permet l'auto-séparation des deux matériaux. Un épaissement du substrat GaN est ensuite réalisé par une technique de croissance rapide telle que la HVPE (Hydride Vapour Phase Epitaxy). K. Fujito et son équipe ont présentés en 2009 des substrats GaN auto-supportés utilisant cette approche [38]. Un substrat en saphir et une technique de croissance par HVPE ont été utilisés afin de produire un substrat GaN épais de 5,8 mm et de 52 mm de diamètre. Une densité de dislocations de seulement $1,2 \cdot 10^6 \text{ cm}^{-2}$ avait été obtenue.

I.5.1.5. Le substrat diamant

Le substrat diamant offre une conductivité thermique 7 fois supérieure à celle du SiC, soit $25 \text{ W} \cdot \text{cm}^{-1} \cdot \text{K}^{-1}$, ce qui fait de ce substrat la meilleure option pour la réalisation de dispositifs

de puissance. Ce substrat présente néanmoins un désaccord de maille important (14 %) et une différence de coefficient d'expansion thermique très importante (> 85 %) avec le GaN, ce qui rend l'hétéroépitaxie du GaN particulièrement difficile. Il s'agit de plus d'un substrat très coûteux et difficile à réaliser.

I.5.1.6. Comparaison des propriétés des différents substrats

Le Tableau I.6 compare les propriétés des principaux substrats utilisés pour la fabrication de HEMTs GaN.

Les HEMTs GaN évalués lors de cette thèse utilisent un substrat en silicium à haute résistivité HR-Si. Ces derniers seront utilisés pour la fabrication de corechip et de circuits numériques ne nécessitant pas de puissance élevée.

	Constante de maille a (nm)	Désaccord de maille avec le GaN (%)	Conductivité thermique ($W.cm^{-1}.K^{-1}$)	Coefficient d'expansion thermique ($10^{-6}.K^{-1}$)	Résistivité ($\Omega.cm$)	Bande interdite E_g (eV)	Champ de claquage ($MV.cm^{-1}$)
GaN	0,3189	0	1,3	5,6	$> 10^9$	3,4	4
6H-SiC	0,3081	3,4	4,9	4,2	$>10^{11}$	3	2,4
4H-SiC	0,3073	3,6	4,9	4,2		3,3	2,2
Al ₂ O ₃	0,2747	14	0,4	7,5	$>10^{12}$	8,1 - 8,6	
Si	0,3840	17	1,5	3,6	$10^3 - 10^4$	1,1	0,2
Diamant	0,356	3,7	25	0,8	$10^{12} - 10^{15}$		
GaAs	0,5653	25	0,5			1,4	2

Tableau I.6 : Propriétés (à 300 K) des principaux substrats utilisés pour la croissance du GaN. Ces matériaux sont comparés à l'arséniure de gallium GaAs.

I.5.2. Couche de nucléation

La couche de nucléation ou couche d'amorçage est insérée entre le substrat et le buffer GaN. Elle permet de réaliser une transition moins abrupte entre les paramètres de maille et les paramètres d'expansion thermique du substrat et du buffer GaN. Cette couche est généralement réalisée en AlN, qui présente des paramètres de maille et d'expansion thermique très proche de ceux du GaN (< 1 % de désaccord de maille). Le GaN n'est ainsi

plus contraint par le substrat, ce qui lui permet de présenter une très faible densité de dislocations et une excellente qualité cristalline. La couche de nucléation permet également de réduire l'effet de polarisation piézoélectrique du GaN à son interface avec le substrat, qui est induite par la différence de paramètres de maille. Cette fine couche, épaisse de quelques nanomètres à quelques dizaines de nanomètres, permet d'amorcer la croissance du GaN.

Différents autres procédés ont été développés dans le but de diminuer la densité de dislocations dans le buffer GaN, comme l'utilisation d'un super-réseau AlN/GaN [39], [40], le procédé ELO (Epitaxy Lateral Overgrowth) et son dérivé, le procédé PENDEO [41]–[45]. Le super réseau AlN/GaN consiste à alterner des couches d'AlN et de GaN dans le buffer GaN. L'idée est de réduire la propagation verticale des fissures (ou dislocations) se formant au contact avec le substrat. Les procédés ELO et PENDEO favorisent la croissance latérale du GaN en insérant une couche de matériau amorphe en profondeur dans le buffer GaN. Des ouvertures sont gravées dans cette couche selon un motif en damier. A la reprise de l'épitaxie, le GaN va ainsi croître préférentiellement de manière latérale. Les lignes de dislocations vont alors également croître de manière latérale et ne se propageront pas dans les épaisseurs supérieures du buffer GaN.

I.5.3. Couches buffer et canal GaN

La couche canal GaN constitue la partie supérieure du buffer GaN, aussi appelée couche tampon. Son épaisseur est en moyenne de quelques nanomètres à quelques dizaines de nanomètres. Il s'agit de la couche active du HEMT où s'établit le gaz électronique 2DEG. Cette couche doit en conséquence présenter une excellente qualité cristalline afin de ne pas dégrader les performances du HEMT. Sa qualité dépend de la densité de dislocations dans le buffer GaN, et donc essentiellement de la couche de nucléation. Le canal GaN est non intentionnellement dopé et est donc naturellement de type n. Cette particularité permet d'atteindre des mobilités de porteurs très importantes dans le 2DEG.

Le buffer GaN est épitaxié entre le canal GaN et la couche de nucléation et fait office de substrat GaN "massif". Cette couche doit être suffisamment épaisse pour que la contrainte piézoélectrique induite à l'hétérojonction avec la barrière AlGaIn soit relaxée et présenter une faible densité de dislocations. La relaxation du buffer GaN est atteinte pour des épaisseurs supérieures à 500 nm. L'épaisseur généralement constatée pour cette couche est de l'ordre de quelques micromètres à quelques dizaines de micromètres. Le buffer GaN doit également présenter des propriétés d'isolation électrique afin de réduire les fuites de courant verticales. Le GaN étant naturellement de type n, des dopants de type accepteurs tels que le fer ou le carbone sont ajoutés afin de compenser le dopage résiduel (de type n) du GaN.

I.5.4. Couche « back barrier »

La couche « back barrier » est une fine couche insérée entre le buffer et le canal GaN. Cette couche, agit comme son nom l'indique comme une barrière, sous le canal GaN. Elle permet notamment d'améliorer le confinement des électrons dans le 2DEG [46]. La couche « back barrier » est généralement réalisée en AlGaN avec une faible teneur en aluminium tel que $\text{Al}_{0,08}\text{Ga}_{0,92}\text{N}$. Le matériau InGaN est également un candidat possible mais son énergie de gap plus faible peut générer de l'ionisation par impact [47].

Il se forme à l'hétérojonction entre la « back barrier » et le canal GaN une discontinuité de bande de conduction, semblable à celle présente à l'hétérojonction canal/barrière, du fait de la différence de largeurs de bande interdite du GaN et de l'AlGaN. La faible teneur en aluminium permet cependant de ne pas créer de 2DEG secondaire à l'interface avec le buffer GaN. La « back barrier » est contrainte en tension par le buffer et le canal GaN et présente une charge négative à sa jonction avec le canal et positive à sa jonction avec le buffer par l'effet de polarisation piézoélectrique. La barrière formée à la jonction avec le canal permet ainsi de confiner les électrons dans le canal et de renforcer l'isolation électrique entre le canal et les couches inférieures, buffer et substrat [48], [49]. La « back barrier » permet en d'autres termes de réduire les courants de fuite verticaux et d'améliorer la résistance au claquage [50].

Il existe cependant une épaisseur de canal GaN critique en deçà de laquelle la présence de la back barrier induit une réduction de la densité de porteurs dans le 2DEG. En effet, la remontée de la bande de conduction à la jonction back barrier/canal peut également relever la bande de conduction au niveau du 2DEG et diminuer en conséquence la densité n_s de porteurs dans le canal. Cette diminution de n_s est aussi le résultat de la diminution de la relaxation de la couche canal GaN [51].

I.5.5. Couche espaceur – AlN

La couche espaceur, ou couche d'exclusion, s'insère entre le canal GaN et la barrière et permet d'assurer un meilleur confinement, par le haut cette fois ci, des électrons dans le 2DEG. L'AlN présente en effet une énergie de bande interdite $E_g = 6,2 \text{ eV}$ et un effet de polarisation piézoélectrique plus important que ceux de l'AlGaN. La discontinuité de la bande de conduction E_c est donc renforcée à l'hétérojonction avec le canal GaN, ce qui permet de minimiser la dispersion des électrons du 2DEG, mais aussi d'augmenter la densité de charges dans le 2DEG selon la condition de neutralité des charges à l'interface.

L'AlN est déposé en une très fine couche, de l'ordre du nanomètre [52]. Cette couche présente de plus un état de surface de meilleure qualité que celle d'une hétérojonction barrière/canal classique, ce qui lui permet d'augmenter la mobilité des électrons dans le 2DEG [53].

I.5.6. Couche Barrière – AlGaIn

La barrière constituée avec le canal est une couche essentielle au fonctionnement du HEMT. Sa mise en contact avec le canal GaN est notamment à l'origine de la formation du puits de potentiel dans le canal GaN et du gaz électronique 2DEG à proximité de l'hétérojonction canal/barrière. La barrière est constituée d'une fine couche AlGaIn épaisse d'environ 25 nm et épitaxiée sous forme wurtzite. Comme nous l'avons vu précédemment, cette couche présente des propriétés de polarisation spontanée et piézoélectrique. L'intensité du champ électrique dans la couche AlGaIn dépend de son épaisseur et de sa fraction molaire d'aluminium (~ 25 %). Plus ce champ électrique est important, plus la densité d'électrons dans le 2DEG est importante.

La couche barrière peut également être réalisée en AlInN, en AlGaInN ou en AlN. C'est cette dernière variante qui a été utilisée pour les HEMTs évalués au cours de cette thèse.

I.5.7. Couche cap

La couche cap (cap-layer en anglais) se place en surface de l'hétérostructure, sous les couches de passivation. Son rôle est de protéger la barrière de l'oxydation (notamment de l'aluminium) et de stabiliser les états de surface de la barrière, responsables de la dégradation des propriétés électriques des transistors [54]–[56]. Le cap permet également, en raison de ses propriétés de polarisation, de rehausser la bande de conduction E_c au niveau du contact Schottky créé par la mise en contact du métal de grille et du semi-conducteur de la barrière. Ce rehaussement contribue d'une part à la diminution de la densité d'électrons n_s dans le 2DEG et d'autre part à la diminution du courant de fuite de grille [57]. Plus l'épaisseur de cap est importante, plus le courant de fuite de grille est faible mais moins la densité d'électrons n_s dans le 2DEG est élevée. Un compromis est donc à trouver entre isolation et densité de courant. Le cap présente généralement des épaisseurs comprises entre 1 et 2 nm et est généralement réalisé en GaN ou en SiN. Des couches de cap en InGaIn ont également été rapportées [58], [59].

La présence de GaN de part et d'autre de la barrière (canal et cap) permet une meilleure répartition des contraintes dans la barrière, induites par les différences de paramètres de maille avec le GaN. Les deux interfaces de l'AlGaIn sont ainsi soumises à des contraintes similaires, ce qui permet une réduction de la densité de dislocations dans la barrière.

Des couches de passivation supplémentaires telles que Si_3N_4 , SiO_2 et SiN sont ajoutées au-dessus du cap afin de réduire les courants de fuite du contact de grille Schottky [60], [61].

I.5.8. Les contacts de grille, de source et de drain

Les HEMTs présentent 3 contacts métalliques déposés en surface de l'hétérostructure, la grille, le drain et la source. Ces deux derniers contacts sont en lien avec le canal et permettent l'établissement d'un courant dans le canal. Il s'agit de contacts ohmiques. Le contact de grille est déposé en surface de la barrière, entre le drain et la source, et permet de moduler le flux d'électrons circulant dans le canal. Un courant très faible circule idéalement par ce contact, qui présente à son interface avec la couche barrière une barrière de potentiel de type Schottky.

Les métallisations, ou contacts, de drain et de source sont constitués de multiples couches de matériaux tel que Ti/Al/Ni/Au, Ti/Al/Ti/Au ou d'autres combinaisons plus exotiques de métaux [62]–[65]. Le titane Ti constitue souvent la première couche, et est en contact direct avec le semi-conducteur de la barrière. Il permet d'éviter la diffusion des autres métaux dans le semi-conducteur. L'or Au est souvent utilisé à la surface, en dernière couche, en raison de son excellente résistance à l'oxydation. Ces métallisations doivent présenter une résistivité électrique la plus faible possible, ce qui est essentiel pour réduire la résistance R_{on} présente entre le drain et la source et en conséquence la tension $V_{DS,coude}$ séparant les régimes de fonctionnement linéaire et saturé. L'abaissement de cette résistance est important afin d'éviter les effets d'auto-échauffement induits par les forts courants et ne pas dégrader la fiabilité des dispositifs. Les épaisseurs de chacune des couches formant les contacts sont donc adaptées à cet effet. Ces contacts sont généralement déposés sur le matériau semi-conducteur formant la barrière. La barrière et le canal sont dopés à l'aplomb de ces derniers afin de créer des contacts de type ohmique et ne pas former de barrière de potentiel à la jonction entre le métal et le semi-conducteur. Ce dopage permet de rendre la barrière et le canal sous-jacent conducteurs et donc de relier le 2DEG aux contacts de drain et de source. Il est également possible de graver, entièrement ou partiellement, la barrière AlGaIn sous les contacts ohmiques afin de réduire les résistances d'accès de source et d'accès de drain.

Le dépôt du contact de grille est réalisé après la formation des contacts ohmiques. Différents empilements de métaux sont également utilisés, tels que Pt/Au, Ni/Au ou Pt/Ti/Au afin de former le contact de grille. Ce contact est de type Schottky et présente donc une barrière de potentiel à la jonction entre le métal et le semi-conducteur non intentionnellement dopé de la barrière. Cette barrière est le résultat de la différence entre le travail de sortie (ou d'extraction) du métal et celui du semi-conducteur. Plus le travail de sortie du métal est important, plus la hauteur de la barrière de potentiel Φ_B à la jonction est importante. Cette barrière permet d'empêcher les électrons de remonter par l'électrode de grille, et permet d'isoler électriquement le contact de grille.

Un diélectrique peut également être inséré entre le métal de grille et la barrière afin d'améliorer l'isolation électrique et réduire le courant de fuite de grille. Cette couche d'isolation supplémentaire est souvent employée pour la fabrication de HEMTs haute tension.

Le contact de grille adopte généralement une forme en té, aussi appelée forme en champignon. Cette forme permet de réduire le pic de champ électrique généré à l'angle coté

drain du pied de grille (dans le cas classique où le contact de grille est plus proche du contact de source que du contact de drain), ce qui permet aux HEMTs de présenter des tensions de claquage plus élevées.

Il est également possible d'ajouter des plaques de champ (ou field plate) au-dessus de la grille et du canal GaN afin de répartir le champ électrique entre le drain et la source et ainsi augmenter la tenue en tension du HEMT et sa fiabilité [66], [67]. Ces plaques sont généralement connectées à la source, bien qu'elles puissent également être connectées à la grille. Elles présentent néanmoins le désavantage de réduire les performances fréquentielles des HEMTs.

Les HEMTs évalués lors de cette thèse disposent d'une grille en té, obtenue par un procédé e-beam mono-écriture, ce qui leur permet de proposer d'excellentes performances fréquentielles. Ces HEMTs seront utilisés pour des applications basse tension où l'emploi de plaques de champ n'est pas requis.

I.6. Applications et performances

I.6.1. Applications

Les HEMTs GaN offrent des performances exceptionnelles en raison des propriétés physiques offertes par le GaN. La Figure I.19 résume les principales propriétés du GaN, ainsi que les avantages et applications des HEMTs GaN pour les systèmes RF.

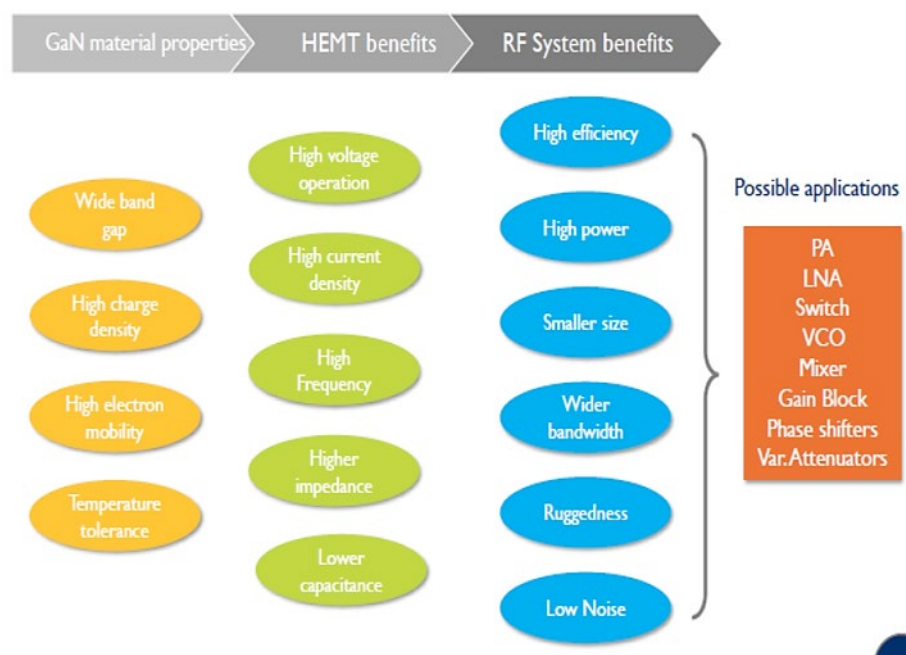


Figure I.19 : Propriétés, avantages et applications des HEMTs GaN ©Yole 2016.

Les HEMTs GaN peuvent délivrer de hautes puissances sur un large spectre de fréquences, ce qui ouvre la voie à de nombreuses applications RF, de la bande UHF (de 300 MHz) à la bande C (jusqu'à 8 GHz) pour des applications de télécommunications sans fil (LTE, 5G, Wifi...), de la bande X (~ 10 GHz) à Ku (jusqu'à 18 GHz) pour les applications militaires (radar, guidage de missiles...) et jusqu'à la bande Ka à 40 GHz pour les applications de communications spatiales (télévision, VSAT...). Le GaN a déjà avantageusement remplacé les technologies silicium Si et arséniure de gallium GaAs dans les stations de base destinées au réseau 5G et a permis de drastiquement réduire l'encombrement des circuits et systèmes tout en étant plus performants et plus économes en énergie. La Figure I.20 présente une projection de marché pour le GaN RF [68].

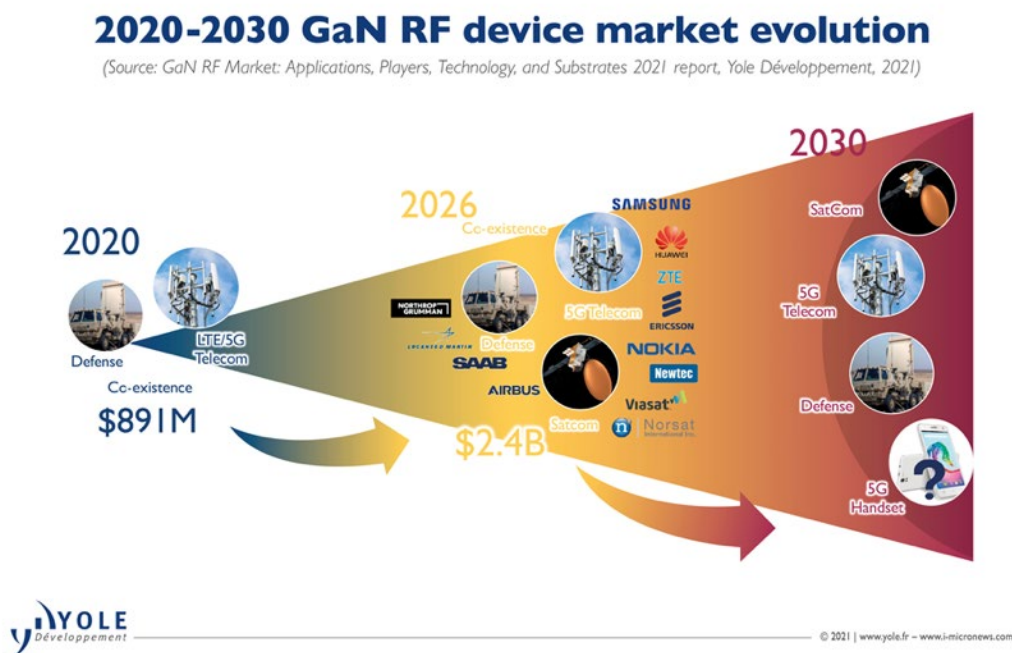


Figure I.20 : Projection de marché pour les applications GaN RF ©Yole 2021.

Les densités de courant et de puissance élevées offertes par cette filière rendent les HEMTs GaN particulièrement adaptés aux applications de commutation de puissance pour la réalisation de convertisseurs plus efficaces et plus performants. Les marchés visés sont principalement ceux de la conversion d'énergie tels que l'éolien, le photovoltaïque et les centrales hydroélectriques et nucléaires. Les marchés de la distribution électrique (convertisseurs haute tension) et ceux du transport (ferroviaire et aéronautique) sont également visés. De plus en plus de constructeurs investissent dans le GaN pour des applications grand public telles que le véhicule électrique, les alimentations domestiques (chargeurs de pc et de smartphone) et les circuits de conversion en tout genre, comme par exemple pour des applications audio. La Figure I.21 présente une projection de marché pour les applications GaN de puissance [68].

Roadmap for GaN power devices

(Source: GaN Power 2021: Epitaxy, Devices, Applications and Technology Trends report, Yole Développement, 2021)

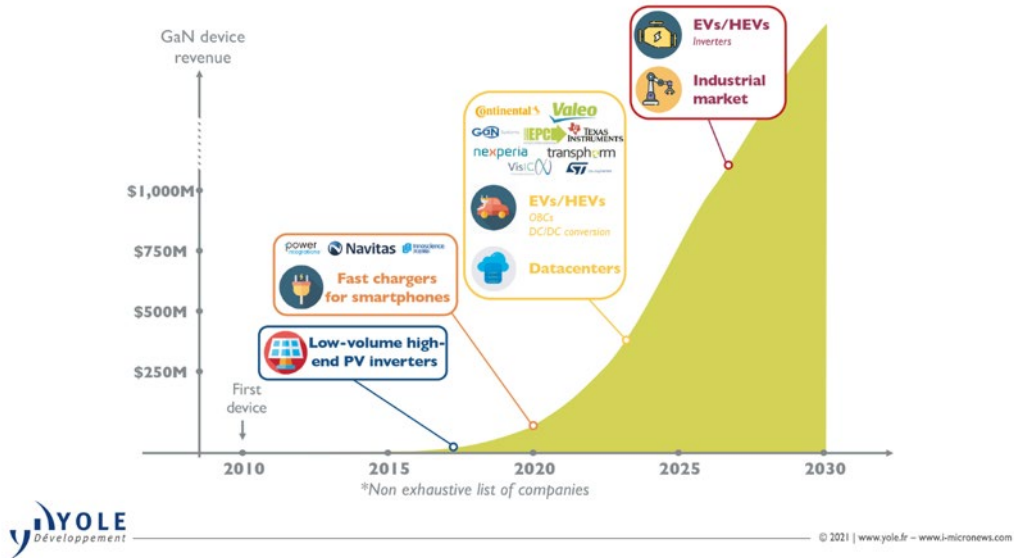


Figure I.21 : Projection de marché pour les applications GaN de puissance ©Yole 2021.

I.6.2. Performances

Les performances des HEMTs GaN sont en rapide expansion depuis quelques années grâce à l'optimisation constante des techniques de fabrication et au dépassement des verrous

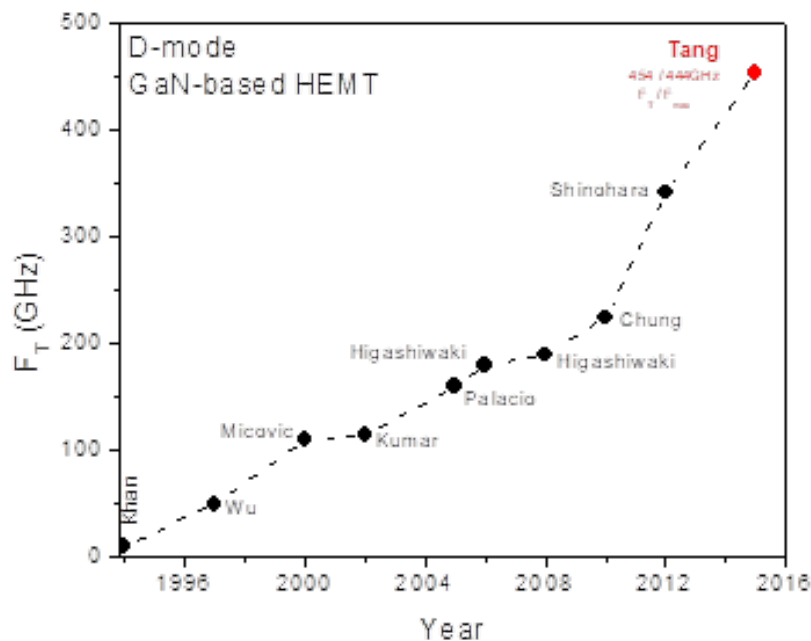


Figure I.22 : Evolution de la fréquence de commutation F_T des HEMTs GaN normally-on adapté de [69].

technologiques. Des techniques telles que la recroissance des contacts ohmiques et la réduction des longueurs de grille L_g a permis depuis 2010 une augmentation rapide des fréquences de coupure f_t et d'oscillation maximale f_{max} des HEMTs GaN. La Figure I.22, adaptée de [69], montre la rapide évolution du facteur de mérite f_t à partir de 2010.

Y. Tang et son équipe ont rapporté en 2015 la fabrication d'un HEMT GaN normally-on à ultra haute vitesse, présentant des valeurs de f_t et f_{max} records, de respectivement 454 et 444 GHz et une figure de mérite de Johnson (JFOM) à l'état de l'art, de 4,5 THz-V [70]. Ils ont utilisé à cet effet une hétérostructure à double hétérojonction AlN/GaN/AlGaIn fabriquée par croissance MBE associée à un procédé de recroissance des contacts ohmiques et à une grille ultra fine, de longueur $L_G = 20$ nm. Ce transistor présente un courant de drain I_{DS} maximum très élevé, de plus de $3 \text{ A}\cdot\text{mm}^{-1}$, une très faible résistance R_{ON} de $26 \Omega\cdot\text{mm}$ et une tension de claquage à $I_{DS} = 1 \text{ mA}\cdot\text{mm}^{-1}$ de 10 V. La transconductance maximum $g_{m,max}$ atteint une valeur record de $1360 \text{ mS}\cdot\text{mm}^{-1}$ à $V_{GS} = -0,8 \text{ V}$, pour une valeur I_{DS} de $900 \text{ mA}\cdot\text{mm}^{-1}$.

La densité de courant des HEMTs GaN normally-on dépassent aujourd'hui aisément $1000 \text{ mA}\cdot\text{mm}^{-1}$, ce qui est le cas de la technologie HEMT AlN/GaN normally-on évaluée au cours de cette thèse, avec une valeur de I_{DS} dépassant $1700 \text{ mA}\cdot\text{mm}^{-1}$. Les HEMTs AlN/GaN en développement évalués atteignent une excellente valeur de I_{DS} de plus de $1000 \text{ mA}\cdot\text{mm}^{-1}$.

I.7. Problématique du HEMT GaN standard

Le HEMT GaN standard est de type normally-on grâce à la création naturelle du gaz électronique 2D à l'interface canal/barrière. Il conduit donc naturellement le courant en l'absence de polarisation sur sa grille, soit à $V_{GS} = 0 \text{ V}$ et présente une tension de seuil V_{th} négative. Ceci s'explique par les fortes propriétés de polarisation spontanée et piézoélectrique des nitrures d'éléments III, qui sont à l'origine de l'abaissement de la bande de conduction E_c à l'hétérojonction et de la formation du 2DEG. Ainsi sans aucun dopage supplémentaire, les hétérostructures à base de GaN peuvent atteindre des densités de porteurs dans le canal 10 fois plus grandes que celles obtenues avec les technologies InP ou GaAs. Le HEMT GaN standard est un HEMT à mode d'appauvrissement (Depletion-mode ou D-mode en anglais). Cette appellation fait référence à l'action de la tension de grille V_{GS} sur le gaz électronique 2DEG. Ainsi, l'application d'une tension négative sur la grille permet de dépléter, ou appauvrir, le 2DEG et placer le HEMT dans un état bloqué. Ce mode est opposé à celui du HEMT à mode d'enrichissement (Enhancement-mode ou E-mode en anglais), pour lequel l'application d'une tension de grille V_{GS} positive aura pour effet de peupler (et donc enrichir) le 2DEG et de rendre le HEMT passant. Il s'agit du HEMT de type normally-off. Il présente une tension de seuil V_{th} positive. Les termes normally-off et normally-on ne sont pas à confondre avec les termes type-p et type-n, qui font référence à la nature des porteurs majoritaires (trous ou électrons). Les notions de normally-on

et de normally-off, font, elles, référence à l'état du transistor (passant ou bloqué) lorsque la tension de grille V_{GS} appliquée est nulle, soit à $V_{GS} = 0$ V.

Bien que le complémentaire HHMTs (High Hole Mobility Transistors ou p-HEMT) existe, le transistor à haute mobilité électronique standard est de type-n en raison de la difficulté à doper p les matériaux nitrurés. Les HHMTs GaN présentent par ailleurs à l'heure actuelle des performances bien inférieures à celles des HEMTs GaN en raison de la mobilité moindre des trous.

Malgré les hautes performances offertes par les HEMTs GaN normally-on, l'absence du complémentaire HEMT GaN normally-off est un considérable désavantage pour de nombreuses applications. Pour les applications RF et aussi numériques, susceptibles de fonctionner à haute température ou en commutation de puissance, l'intégration monolithique de HEMTs normally-on et normally-off peut apporter un gain en consommation et en fiabilité. Contrairement aux HEMTs GaN normally-on déjà largement présents sur le marché, les HEMTs GaN normally-off sont encore au stade de développement et peinent à atteindre des performances et robustesses *comparables* à celles des HEMTs GaN normally-on.

En accord avec la littérature, plusieurs approches ont été proposées afin de désertir le canal sous la grille pour des tensions de grilles supérieures ou égales à 0 V tout en maintenant une structure proche de celle des HEMTs GaN normally-on [71]. Les approches les plus prometteuses retenues sont :

- L'implantation d'ions fluorures sous la grille [72]–[75]
- La gravure partielle ou complète de la couche barrière sous la grille [76]–[81]
- La croissance d'une couche dopée P sous la grille [82], [83]

Chaque approche présente des avantages et inconvénients et donc un risque certain en termes de choix pour un industriel.

Cette thèse se propose d'évaluer les avantages et inconvénients de l'approche à implantation d'ions fluorures pour la fabrication de HEMTs GaN normally-off. Ces derniers ont été co-intégrés avec des HEMTs GaN normally-on standard sur un même wafer et évalués en termes de performances statiques. Des essais de step-stress et de vieillissements longue durée ont été réalisés afin d'évaluer leur robustesse et les différents modes de dégradation responsables de la dégradation de leurs performances.

Chapitre II. HEMT GaN normally-off et technologies

II.1. L'enjeux des HEMTs GaN normally-off

Le besoin de HEMTs GaN normally-off a été identifié par les concepteurs de circuits dès les débuts de la technologie GaN. Cette fonctionnalité est très attendue, non seulement pour les applications RF, mais aussi pour les applications numériques, susceptibles de fonctionner à haute température et pour les applications de commutation de puissance où l'efficacité et la sécurité de fonctionnement sont essentielles. La fonctionnalité normally-off se présente en effet comme une solution aux nombreux problèmes liés à l'utilisation unique de HEMTs GaN normally-on.

II.1.1. Le HEMT GaN normally-off pour les applications hyperfréquence

Utilisé dans un circuit de conversion de puissance, le HEMT GaN normally-off permet d'assurer un fonctionnement sécurisé de l'étage de puissance. En effet, une panne sur la commande de grille a pour conséquence d'ouvrir naturellement le circuit et de protéger la charge. De par sa nature normalement bloquée en l'absence de polarisation sur sa grille ($V_{GS} = 0 \text{ V}$), le HEMT GaN normally-off consomme très peu d'énergie à l'état de repos en comparaison à son homologue normally-on. À performances RF comparables, la fonctionnalité normally-off permet alors d'augmenter l'efficacité du circuit en réduisant sa consommation électrique et sa dissipation thermique, et par extension d'améliorer la fiabilité du système.

Les différents circuits annexes permettant auparavant d'assurer la compatibilité avec les HEMTs GaN normally-on, tel que les circuits de sécurité, de commande et d'alimentation négative, ne sont plus nécessaires. Le retrait de ces éléments permet de réaliser un gain considérable en termes de simplicité de circuit et d'intégration. Le circuit de commande peut être réalisé directement en technologie GaN, ce qui évite l'utilisation de circuits de commande en Si et simplifie les connexions, actuellement réalisées par *wire-bonding* ou *flip-chip*. L'espace libéré au sein de la puce électronique - en raison de la suppression des circuits annexes en Si - permet alors l'intégration de nouvelles fonctionnalités ou la miniaturisation des puces électroniques.

Pour les étages de puissance, l'intégration de HEMTs GaN normally-on et normally-off, de manière discrète ou sur circuits micro-ondes, permet notamment la réalisation

de circuits de conversion de puissance classiques utilisant des topologies dites en *push-pull* ou en *bridge*.

II.1.2. Co-intégration et applications numériques

Les HEMTs GaN normally-off sont aussi très attendus pour les applications numériques. Bien qu'il soit possible de réaliser des circuits logiques uniquement en technologie normally-on, la consommation permanente à l'état de repos et le faible taux d'intégration a poussé les concepteurs à s'orienter vers des technologies dites hybrides, c'est-à-dire intégrant des technologies de natures différentes (GaN et Si entre autres) au sein d'une même puce électronique. Cela permet de réaliser des circuits électroniques mieux intégrés, moins complexes et plus adaptés à la conception de blocs numériques.

En effet, bien que possible, la conception de circuits logiques entièrement en technologie normally-on requiert l'ajout de diodes et de transistors supplémentaires, afin d'adapter les niveaux de tension [84]. Le couple étage de puissance en GaN et circuits numériques en Si est préféré et plus simples à mettre en œuvre.

Le HEMT GaN normally-off avec sa faible consommation électrique à l'état de repos, ses performances RF et sa robustesse, est pour sa part particulièrement adapté à la réalisation de blocs numériques. La co-intégration monolithique de HEMTs GaN normally-off et normally-on sur un même wafer ouvre la porte à la réalisation de circuits logiques destinés à la commande de circuits hyperfréquences, à la réalisation d'amplificateurs à bas bruit de type LNA (Low Noise Amplifier) robustes, et plus généralement à la conception de processeurs logiques. La possibilité d'intégrer les blocs numériques et les transistors de puissance sur un même wafer permet de réaliser des gains considérables en termes de coût, de fiabilité et de performances. En effet, la non nécessité d'intégrer un circuit de commande, qui plus est, réalisé dans une technologie différente, permet de réduire le coût liés à l'hybridation. L'intégration monolithique de HEMTs GaN normally-off et normally-on sur un même wafer permet de plus de réduire les éléments parasites électriques liés aux fils ou aux billes de bonding reliant les parties numériques (en Si) et de puissance (en GaN). Ces éléments agissent comme un filtre passe bas et limitent les performances haute fréquence des circuits. La co-intégration normally-off/normally-on permet ainsi une amélioration significative des performances fréquentielles des circuits.

Le HEMT GaN normally-off permettrait de répondre à la plupart des problématiques actuelles de la filière GaN. La co-intégration monolithique de HEMTs GaN normally-off et normally-on sur la même puce est sans aucun doute le dernier obstacle au remplacement des technologies GaAs utilisées pour les applications devant fonctionner en milieux durcis et à haute fréquence. Cette technologie permettra en outre de concevoir des circuits numériques en GaN et ainsi de bénéficier du plein potentiel que peut offrir cette filière.

II.2. Défis de conception des HEMTs GaN normally-off

Les HEMTs GaN normally-off aujourd'hui présents sur le marché peinent à atteindre les performances de leurs homologues normally-on, notamment en termes de densité de courant et de fréquence de coupure. Ces derniers ciblent essentiellement les applications de conversion de puissance, où la sécurité de fonctionnement est un critère important. Ils se basent pour la plupart sur un montage dit en *cascode* formé par la combinaison d'un HEMT GaN normally-on et d'un MOSFET Si. Ce montage sera présenté plus en détail dans le paragraphe II.4 de ce chapitre. Cette technologie profite de procédés de fabrication éprouvés et relativement simples à mettre en œuvre, mais les performances, bridées par celles du MOSFET Si, ne permettent pas de bénéficier du plein potentiel de la filière GaN.

La conception de HEMT GaN normally-off reste donc un challenge. Sa réalisation se heurte à plusieurs verrous technologiques en raison de la grande densité de porteurs n_s des HEMTs GaN. Les procédés de fabrication des HEMTs GaN normally-off sont par conséquent souvent spécifiques et doivent garantir une densité de défauts faible et très homogène sur l'ensemble du wafer afin de garantir une faible dispersion des caractéristiques et un bon rendement de production.

II.3. Les principales approches technologiques

Plusieurs approches ont été publiées dans la littérature pour la réalisation de HEMTs GaN normally-off. L'analyse du modèle classique de la tension de seuil V_{th} (Équation II.1) d'un HEMT permet d'identifier les différentes pistes permettant de décaler la tension de seuil V_{th} vers des valeurs positives :

$$V_{th} = \frac{1}{q} \left(\Phi_B - \Delta E_{C_{bar/GaN}} - \frac{q e_{bar}}{\epsilon_{bar}} \sigma_{bar/GaN} \right) \quad \text{II.1}$$

Avec q la charge électronique élémentaire, Φ_B la hauteur de barrière Schottky intrinsèque, $\Delta E_{C_{bar/GaN}}$ la discontinuité de bande de conduction à l'hétérojonction couche barrière/GaN, $\sigma_{bar/GaN}$ la charge à l'hétérojonction, ϵ_{bar} la constante diélectrique de la couche barrière et e_{bar} l'épaisseur de la couche barrière sous la grille. Ainsi, l'analyse de cette équation montre qu'il est notamment possible de décaler positivement V_{th} en diminuant l'épaisseur e_{bar} de la couche barrière ou en agissant sur la hauteur de la barrière Schottky Φ_B . Ces deux axes qui consistent respectivement, soit à graver mécaniquement la barrière, soit à modifier le potentiel de barrière sont les deux axes les plus prometteurs pour la réalisation de HEMTs GaN normally-off co-intégrables.

Dans le cadre du projet ED-GaN, nous nous sommes concentrés sur les approches les plus prometteuses permettant la co-intégration monolithique de HEMTs GaN normally-off et normally-on sur un même wafer. À cet effet, les approches retenues pour la fabrication des HEMTs GaN normally-off utilisent toutes comme point de départ une technologie normally-on

[85]. Parmi les nombreuses méthodes proposées dans la littérature pour dépléter le 2DEG à des valeurs de V_{GS} supérieures à 0V, quatre approches ont été retenues dans le cadre du projet en raison notamment de leur potentiel d'industrialisation :

- Implantation de fluor dans la barrière AlGaN sous la grille
- Épitaxie d'une couche p-GaN entre la barrière et l'électrode de grille
- Gravure de la couche barrière sous la grille ou formation d'un recess de grille par digital etching (DE)
- Recess de grille avec couche d'arrêt de gravure

Les autres approches permettant la réalisation de HEMTs GaN normally-off, telles que l'approche à barrière fine, ou le montage de type cascode ne permettent pas de co-intégrer les variantes normally-on et normally-off sur un même wafer. Enfin, la combinaison des différentes approches entre elles ou avec différentes solutions technologiques telles que l'utilisation d'une barrière à composition altérée, l'ajout d'une "back barrier", l'ajout d'un diélectrique de grille ou encore l'ajout d'un "cap layer" dans la région de grille permet de décaler davantage la tension de seuil du HEMT GaN normally-off.

II.3.1. Particularité des structures MIS-HEMT et MOS-HEMT

L'ajout d'un diélectrique ou d'un oxyde de grille entre la métallisation de grille et le matériau semi-conducteur de la couche barrière d'une hétérostructure HEMT GaN, permet l'obtention de structures dites respectivement MIS-HEMT (Metal Insulator Semiconductor - HEMT) et MOS-HEMT (Métal Oxyde Semiconductor – HEMT). Ces terminologies se réfèrent à celles utilisées par les technologies Si pour lesquelles le terme MOS est exclusivement réservé à l'utilisation de l'oxyde natif SiO_2 comme diélectrique de grille. Par analogie le terme MOS-HEMT est dédié exclusivement aux hétérostructures dont le diélectrique de grille est un oxyde natif d'un élément III tels que l'oxyde d'aluminium Al_2O_3 , l'oxyde de gallium Ga_2O_3 ou encore le dioxyde de titane TiO_2 . Le terme MIS-HEMT concerne tous les autres diélectriques de grille, qu'ils soient sous forme oxydée ou non.

Utilisé de manière conjointe avec d'autres approches, telles que l'approche à recess de grille ou l'approche à implantation d'ions fluorures, que nous verrons plus en détail dans la suite du manuscrit, le diélectrique de grille permet de décaler positivement la tension de seuil V_{th} des dispositifs. Ainsi, V_{th} est d'autant plus positive que l'épaisseur du diélectrique est élevée. Les structures MIS-HEMT et MOS-HEMT ne sont pas à confondre avec les structures MIS-FET (Métal Insulator Semiconductor – FET) et MOS-FET (Métal Oxyde Semiconductor – FET) pour lesquelles le diélectrique ou l'oxyde de grille est mis en contact direct avec le buffer GaN.

L'ajout d'un diélectrique de grille permet également de réaliser des gains en termes de consommation, de robustesse et d'immunité au bruit, notamment pour les applications de conversion de puissance fonctionnant à haute fréquence. La réduction significative des courants de fuite générés par effet tunnel dans les structures à couche barrière très mince

permet de réduire de manière drastique la consommation des dispositifs à l'état bloqué. L'isolation supérieure et le champ de claquage plus élevé offerts par le matériau diélectrique permettent respectivement d'améliorer l'immunité au bruit et d'étendre la gamme de tension de grille V_{GS} supportée, ce qui est un avantage certain pour les applications devant fonctionner à haute tension. Ces améliorations se font néanmoins au détriment des paramètres dynamiques des transistors, tels que la transconductance et la fréquence de coupure, en raison de la capacité de grille parasite de type MIS ou MOS formée respectivement par le diélectrique ou l'oxyde de grille.

II.3.2. Approche par implantation d'ions fluorures

La méthode d'implantation d'ions fluorures par plasma est une méthode simple permettant la réalisation de HEMTs AlGaN/GaN normally-off. Le fluor (F), généralement lié à d'autres éléments, est extrêmement réactif en raison de sa forte électronégativité (de valeur 3,98, il est l'élément chimique le plus électronégatif connu). Cette grandeur physique qui traduit la capacité d'un atome à attirer des électrons, permet à un seul atome de fluor implanté dans la couche barrière d'une hétérostructure AlGaN/GaN de capturer un électron libre et de devenir un ion fluorure F^- . Ces ions piégés dans la structure s'apparentent alors à des charges négatives fixes F^- et permettent de remonter l'énergie de la bande de conduction de la barrière jusqu'à supprimer le puits de potentiel à l'hétérojonction, responsable de la formation du 2DEG. La Figure II.1 présente les vues en coupe et les diagrammes de bande d'énergie de conduction associés aux hétérostructures HEMT GaN normally-on et HEMT GaN normally-off à implantation d'ions fluorures dans la couche barrière [86].

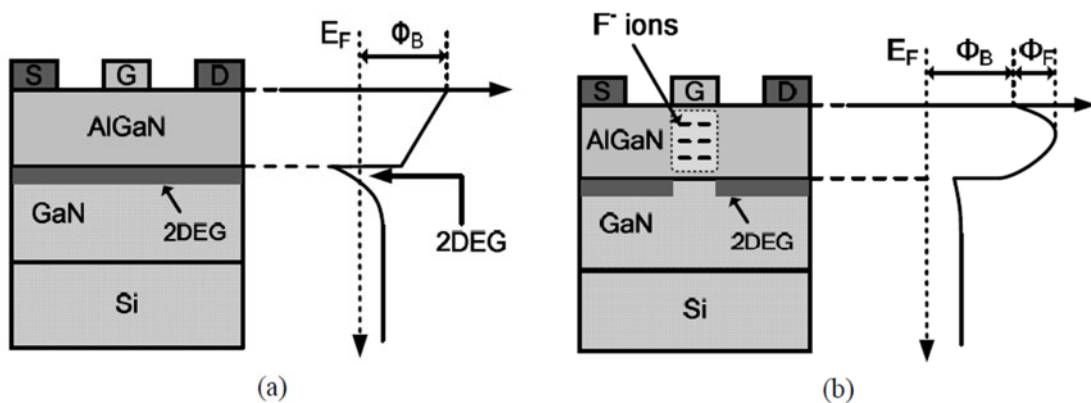


Figure II.1 : Vue en coupe et diagramme d'énergie de la bande de conduction d'un HEMT GaN normally-on standard (a) et d'un HEMT GaN normally-off à implantation d'ions fluorures (b) [86].

Une unique étape supplémentaire d'implantation de fluor par plasma, effectuée en fin d'épitaxie, suffit à convertir le HEMT de normally-on à normally-off. Ces derniers sont implantés dans la couche barrière, sous la grille et avant le dépôt de l'électrode de grille par un système de gravure par ions réactifs (RIE – Reactive-Ion Etching) alimenté généralement au tétra fluorure de carbone (CF_4). Il est également possible d'utiliser un implanteur ionique

pour réaliser cette tâche, mais cela est plus compliqué en raison des puissances d'implantation plus élevées de ces systèmes. En effet, les couches à implanter sont très fines, de l'ordre de 1 nm pour une barrière en AlN à 30 nm pour une barrière en AlGaIn. Le masque de définition de la métallisation de grille est utilisé pour définir la zone d'implantation, ce qui permet d'auto-aligner la zone d'implantation du fluor avec l'électrode de grille. Dans cette configuration, seule la portion de canal située sous la grille est dépeuplée et adopte un comportement normally-off. Les zones d'accès grille-drain et grille-source restent inchangées et conservent un canal peuplé au comportement normally-on. Cette configuration permet de maintenir les zones d'accès fortement peuplées et d'approcher des performances électriques des HEMTs GaN normally-on. En ce sens, l'approche par implantation d'ions fluorures est la méthode apportant le moins de modifications structurelles. L'absence de gravure ou de croissance épitaxiale permet à ce type de transistors de proposer des performances proches de celles des HEMTs GaN normally-on, notamment en termes de transconductance et de résistance à l'état passant R_{ON} , qui sont des critères fondamentaux pour les applications radiofréquences. La Figure II.2 présente le schéma d'une hétérostructure HEMT GaN normally-off obtenu par implantation d'ions fluorures F^- dans la couche barrière. La simplicité et la rapidité de mise en œuvre du procédé d'implantation d'ions fluorures font de cette approche une méthode à haut potentiel d'industrialisation.

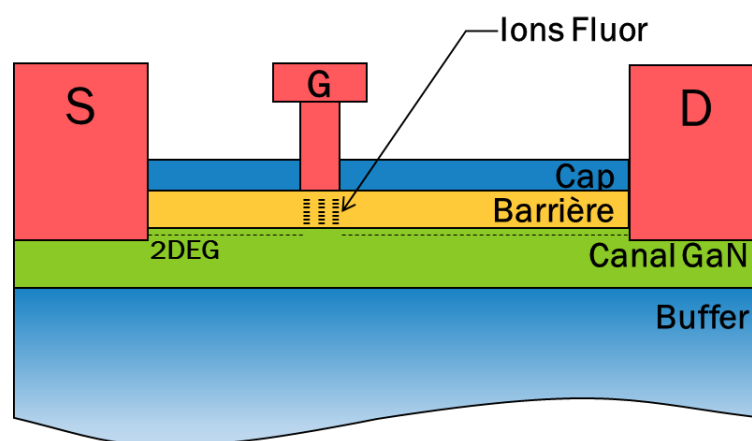


Figure II.2 : Structure d'un HEMT GaN normally-off obtenu par implantation d'ions fluorures F^- dans la couche barrière AlGaIn. La zone d'implantation d'ions fluorures est auto-alignée avec le pied de grille afin de ne pas dépeupler le canal dans les zones d'accès.

Le décalage positif de la tension de seuil V_{th} peut être précisément contrôlé par :

- La durée de l'implantation (et donc la dose d'ions fluorures implantés)
- La puissance RF du plasma

La tension de seuil V_{th} est d'autant plus positive que la dose d'ions fluorures implantés et la puissance RF du plasma sont élevées [87].

Zhu Gao et son équipe ont montré l'influence de la profondeur d'implantation des ions fluorures sur la tension de seuil V_{th} du HEMT au travers de simulations réalisées sur le logiciel Silvaco et de mesures sur des dispositifs réels [88]. Leurs résultats sont présentés sur la Figure

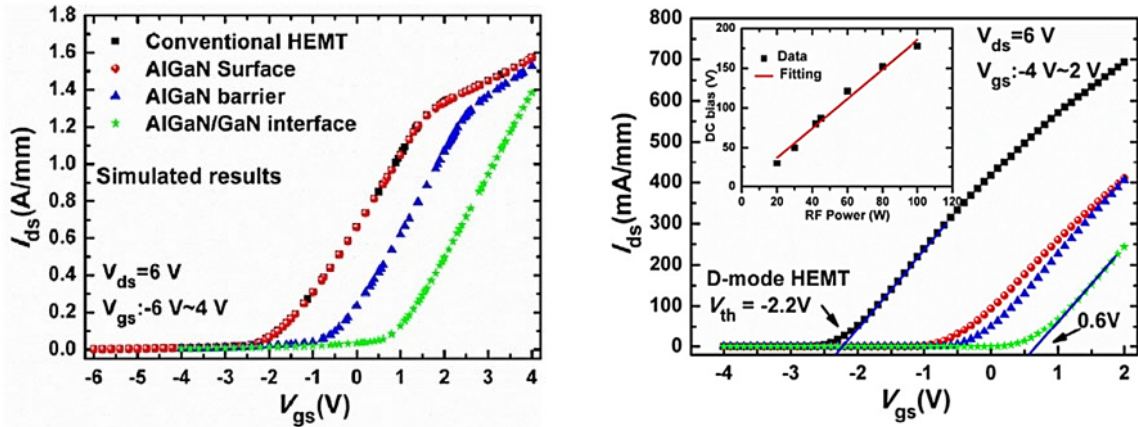


Figure II.3 : Caractéristiques de transfert $I_{DS}(V_{GS})$ simulées (à gauche) et mesurées (à droite) en fonction de la profondeur d'implantation des ions fluorures [88].

II.3. Une puissance RF élevée permet d'implanter en profondeur les ions F^- dans la couche barrière, au plus proche de l'hétérojonction AlGaIn/GaN et ainsi augmenter leur efficacité à dépléter le 2DEG. En d'autres termes, plus les ions fluorures sont implantés proches de l'hétérojonction AlGaIn/GaN plus V_{th} se décale vers les valeurs positives. La dose d'ions fluorures nécessaire est alors moindre et la durée d'implantation plus courte.

Il est préférable d'implanter à la puissance RF la plus faible possible pour ne pas que la structure cristallographique de la couche barrière soit dégradée par le plasma. De plus, il est important que les ions fluorures ne pénètrent pas dans le canal 2DEG afin de ne pas dégrader ses propriétés, notamment la mobilité électronique. La puissance RF est généralement comprise entre 100 W et 250 W selon l'appareillage et les paramètres physiques de la couche barrière AlGaIn à implanter. Un compromis est à trouver entre la dose et la profondeur d'implantation des F^- pour assurer la déplétion du 2DEG.

Un recuit rapide à haute température (RTA – Rapid Thermal Annealing) est réalisé après l'implantation pour réduire les défauts cristallographiques. Ce recuit est réalisé à environ 400 °C pour ne pas détériorer les contacts ohmiques. Le RTA permet de réparer la majorité des dommages induits lors de l'implantation par RIE et rétablir de manière significative la mobilité des porteurs. 76 % d'augmentation du courant de drain I_{DS} et 51% d'augmentation de la transconductance g_m ont été obtenus par K.J Chen et son équipe après RTA [89].

F. Morancho et son équipe ont présenté une alternative prometteuse à l'implantation d'ions fluorures dans la barrière AlGaIn [90]–[92]. Ces derniers sont implantés dans le canal GaN, sous le 2DEG et sous l'électrode de grille afin de dépléter le 2DEG. La Figure II.4 présente les vues en coupe ainsi que les résultats de simulations des structures avec implantation d'ions fluorures dans la barrière AlGaIn et dans le canal GaN [90]. Afin de juger de l'efficacité des ions fluorures à dépléter le 2DEG, ces derniers sont implantés à 15 nm respectivement au-dessus et au-dessous de l'interface AlGaIn/GaN. Si les deux structures permettent d'obtenir la fonctionnalité normally-off avec une tension de seuil V_{th} de 0,5 V, la variante à implantation d'ions fluorures dans le canal GaN nécessite une concentration moins

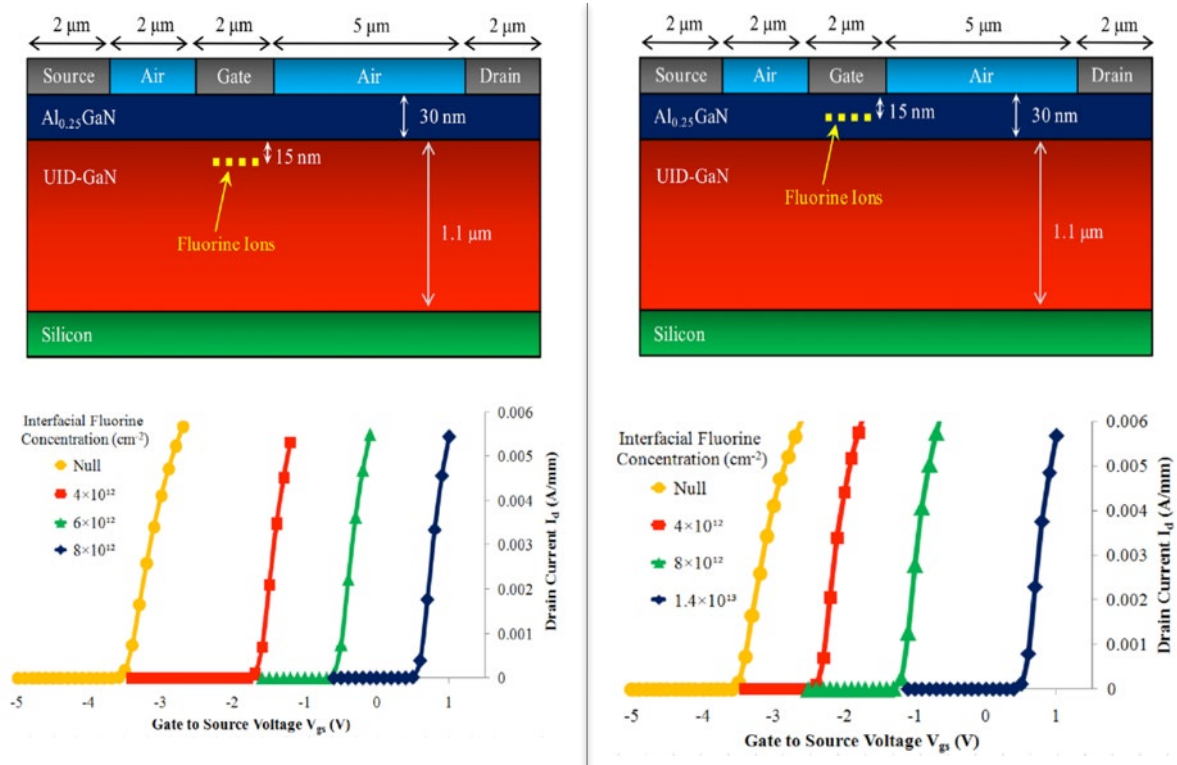


Figure II.4 : Vue en coupe et simulations de l'influence de la concentration en ions fluorures sur la tension de seuil V_{th} des variantes à implantation d'ions fluorures dans la barrière AlGaIn et dans le canal GaN [90].

importante d'ions que l'approche conventionnelle ($8 \cdot 10^{12} \text{ cm}^{-2}$ contre $14 \cdot 10^{12} \text{ cm}^{-2}$), et permet en conséquence de dépléter plus efficacement le 2DEG. La remontée de l'énergie de la bande de conduction sous le canal 2DEG induite par l'implantation des ions fluorures de cette variante, visible sur la Figure II.5, permet de plus d'améliorer le confinement des électrons dans le 2DEG à la manière d'une back-barrier [90].

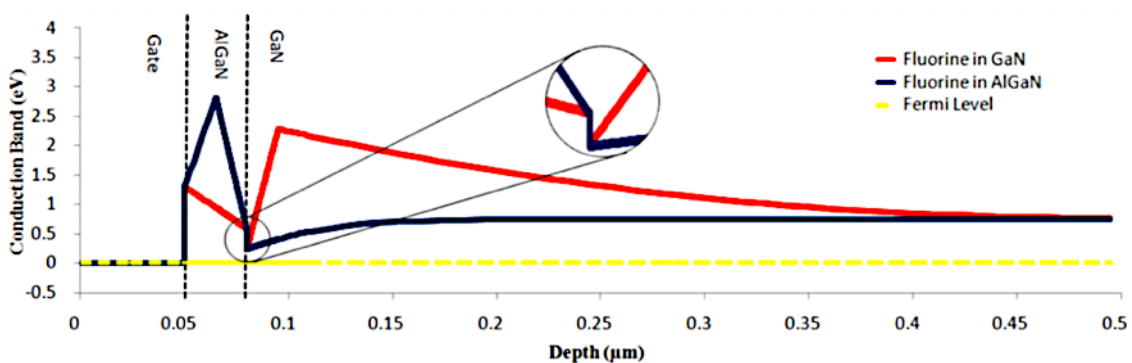


Figure II.5 : Diagramme de la bande d'énergie de conduction d'un HEMT GaN normally-off à implantation d'ions fluorures dans la barrière AlGaIn et dans le canal GaN [90].

II.3.3. Approche à barrière fine

La formation du canal électronique 2DEG dépend entre autres de l'épaisseur d_{gc} de la couche barrière AlGa_{0.1}N. Cette dernière doit être suffisamment épaisse pour créer le champ électrique nécessaire à la création du 2DEG et suffisamment mince pour ne pas que la couche barrière soit relaxée et pour garder un contrôle optimal du canal par la grille (transconductance g_m). La densité de porteurs dans le 2DEG est d'autant plus faible que l'épaisseur de la couche barrière AlGa_{0.1}N est faible. En d'autres termes, l'amincissement de la couche barrière AlGa_{0.1}N permet de décaler positivement la tension de seuil V_{th} . La Figure II.6 présente le schéma d'une hétérostructure HEMT GaN normally-off à barrière fine.

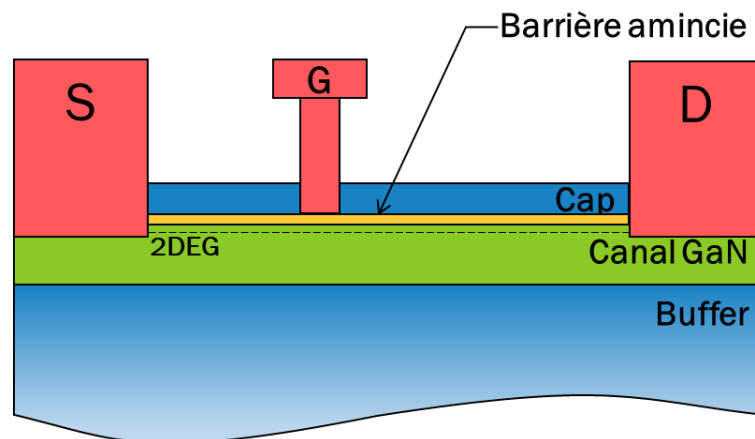


Figure II.6 : Structure HEMT GaN normally-off à couche barrière fine.

Cette approche très simple est à l'origine du tout premier HEMT GaN normally-off réalisé en 1996 par Khan et son équipe [93]. Une tension de seuil $V_{th} = +0,05V$ avait été obtenue en abaissant l'épaisseur de la barrière Al_{0.1}Ga_{0.9}N à 10 nm. L'amincissement de la couche barrière est réalisé sur l'ensemble du wafer lors de l'étape d'épitaxie, et consiste simplement à faire croître une fine épaisseur d'AlGa_{0.1}N. Cette approche présente en revanche plusieurs inconvénients. La co-intégration de HEMTs GaN normally-on et de HEMTs GaN normally-off à barrière fine sur un même wafer est difficile voire impossible. En effet, l'épaisseur de la couche barrière étant commune à l'ensemble des HEMTs présents sur le wafer, des étapes supplémentaires de masquage et de reprise d'épitaxie seraient nécessaires afin de différencier les HEMTs normally-on et normally-off. De plus, les zones d'accès grille-drain et grille-source, aussi désertées, sont responsables d'une diminution de la densité de porteurs n_s dans le canal 2DEG. La résistance à l'état passant R_{ON} est par conséquent élevée et le courant de drain maximal $I_{DS,max}$ faible. La tension de seuil maximale est limitée par un compromis entre l'épaisseur de la couche barrière, le courant de fuite de grille généré par effet tunnel pour des épaisseurs de barrière très fines et la densité de porteurs dans les zones d'accès.

II.3.4. Approche à recess de grille

La structure dite à *recess de grille* permet d'éviter les inconvénients des structures à barrière fine [78]. Pour cette approche, la barrière est gravée localement sous le pied de grille et non plus affinée entre le drain et la source. Les zones d'accès grille-drain et grille-source restent en conséquence inchangées, fortement peuplées, et conservent un comportement normally-on. Les résistances d'accès grille-drain et grille-source sont minimales et permettent au HEMT GaN normally-off de proposer des performances qui se rapprochent de son homologue normally-on en termes de résistance à l'état passant R_{on} et de courant de drain I_{Ds} . Dans cette configuration, seule la portion de canal située sous le pied de grille est déplétée et adopte un comportement normally-off. La Figure II.7 présente le schéma d'une hétérostructure HEMT GaN normally-off à recess de grille. Cette approche utilise comme point de départ une technologie HEMT GaN normally-on standard et, est de ce fait, compatible à une co-intégration monolithique de HEMTs GaN normally-off et normally-on.

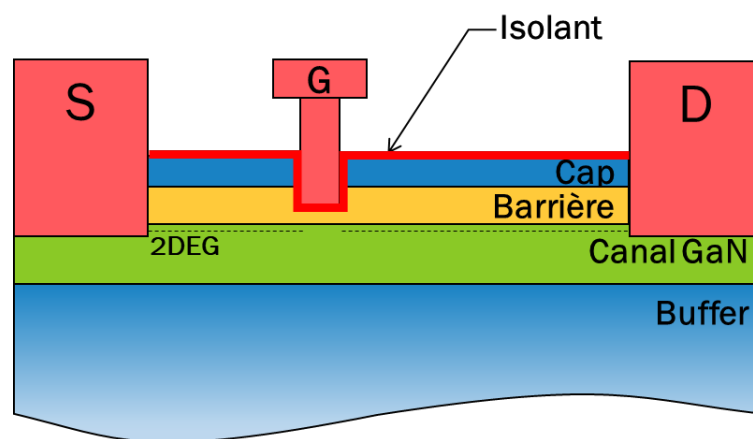


Figure II.7 : Hétérostructure HEMT GaN normally-off à recess de grille.

En fonction de la topologie retenue, le HEMT GaN normally-off obtenu peut être assimilé à plusieurs types de transistors selon que la gravure de la couche barrière est partielle ou complète ou selon la présence ou non d'un diélectrique de grille. Dans le cas d'une gravure complète de la couche barrière, voire une sur-gravure, l'électrode de grille est mise en contact direct avec le buffer GaN et le HEMT est assimilable à un MESFET (Metal Semiconductor Field Effect Transistor). Cette gravure complète est généralement associée à l'ajout d'un oxyde ou d'un diélectrique de grille afin, notamment, de réduire le courant de fuite de grille et d'augmenter la tension de seuil V_{th} du transistor. Le HEMT est alors respectivement assimilable à un MOSFET (Metal Oxyde FET) ou à un MISFET (Metal Insulator FET). L'augmentation de l'épaisseur de l'isolant permet la réduction du courant de fuite de grille et l'augmentation de la tension de seuil V_{th} , au détriment de la transconductance et donc des performances fréquentielles du composant. Une tension de seuil $V_{th} = +2,9V$ et un courant de fuite de grille I_{Ginv} inférieur à $10^{-6} \text{ mA} \cdot \text{mm}^{-1}$ ont été obtenus par M. Wang et son équipe sur une structure de type MOSFET avec 20nm d' Al_2O_3 [94]. Lorsque la gravure de la couche barrière est partielle et associée à un oxyde ou à un diélectrique de grille, le HEMT est respectivement

assimilable à un MOS-HEMT ou à un MIS-HEMT. Le diélectrique de grille permet notamment de réduire le courant de fuite de grille généré par effet tunnel pour des épaisseurs fines de barrière et d'augmenter la tension de seuil V_{th} comme pour les structures MISFET et MOSFET.

La gravure de la couche barrière est réalisée avant le dépôt de l'électrode de grille et utilise des procédés spécifiques. La grande densité de porteurs n_s du 2DEG combinée à la faible épaisseur de la couche à graver, exige une bonne maîtrise du processus de gravure. Un contrôle très précis de la profondeur de gravure sur l'ensemble du wafer est essentiel afin d'assurer une faible dispersion des caractéristiques entre les composants. Une attention particulière doit également être apportée à la qualité du processus de gravure afin de maintenir une densité de défauts de surface minimale et ne pas diminuer la mobilité des électrons dans le 2DEG. La gravure est souhaitée anisotrope et alignée avec le pied de grille afin de ne pas dégrader les propriétés des zones d'accès.

Le GaN et l'AlGaN sont des matériaux inertes, particulièrement difficiles à graver par chimie humide. Seuls quelques agents tels que l'hydroxyde de tetraméthylammonium (TMAH) ou l'hydroxyde de potassium (KOH) sont à même de graver ces matériaux. À cet effet, la gravure du GaN et de ses alliages se fait généralement avec des graveurs plasma ICP-RIE alimentés par des composés chlorés ou fluorés. L'ajustement du temps d'exposition de l'échantillon permet de contrôler la profondeur de la gravure. Il s'agit d'un inconvénient majeur vis-à-vis des faibles épaisseurs, de l'ordre de quelques nanomètres, de la couche à graver. En effet, les vitesses de gravure proposées par ces systèmes, de l'ordre de quelques dizaines à plusieurs dizaines de nanomètres par minute, sont bien trop élevées pour assurer un contrôle précis de la profondeur de gravure et une bonne uniformité des paramètres entre composants. L'approche par recess de grille implique de devoir graver à des vitesses très lentes pour contrôler la profondeur de gravure. La puissance des plasmas ICP et/ou RIE est souhaitée faible pour ne pas introduire de défauts de surface, ce qui dégraderait la mobilité des électrons dans le canal. Les procédés de gravure humide classiques du GaN sont quant à eux incompatibles avec l'approche par recess de grille en raison de leur caractère isotrope. Pour ces raisons, les procédés conventionnels de gravure du GaN et de ses alliages ne sont pas compatibles avec l'approche par recess de grille.

De nouveaux processus de gravure ont dû être développés pour répondre à ces contraintes. C'est notamment le cas de la gravure par digital etching (DE) et de la gravure sélective à couche d'arrêt.

II.3.4.1. Gravure par digital etching

Le digital etching, aussi appelé atomic layer etching (ALE) par certaines équipes, est une technique de gravure séquentielle permettant de graver de manière très uniforme des couches très fines de matériau avec des profondeurs de l'ordre de celle d'une couche monoatomique, tout en offrant un excellent état de surface et une faible densité de défauts. Cette technique qui s'apparente à l'inverse du procédé ALD (Atomic layer Deposition) est

constituée de cycles composés d'une étape de modification de la surface du matériau à graver et d'une étape de gravure durant laquelle la surface précédemment modifiée est éliminée. Dans les procédés les plus simples, la surface est oxydée par un plasma O_2 généré par ICP et/ou RIE puis gravée chimiquement par une solution de HCl [95]. Bien qu'il soit possible d'oxyder la surface par voie chimique ou thermique, l'étape d'oxydation est réalisée préférentiellement par plasma en raison de l'anisotropie de ce type de traitement et des faibles longueurs de grille à graver. De ce fait, les flancs du pied de grille sont laissés quasiment intacts, ce qui permet d'élargir le moins possible le pied de grille et de ne pas dégrader les performances à haute fréquence du transistor. La gravure de la couche barrière est effectuée lors de la deuxième étape du cycle. Celle-ci est réalisée par voie chimique afin de dégrader le moins possible la couche barrière, et utilise une solution qui permet de graver avec une bonne sélectivité le matériau oxydé vis-à-vis du matériau de la barrière. De ce fait, la profondeur de gravure ne dépend que de la première étape du cycle et donc de l'épaisseur de matériau oxydé. Un cycle élémentaire d'ALE est représenté et comparé à un cycle élémentaire d'ALD sur la Figure II.8 [96].

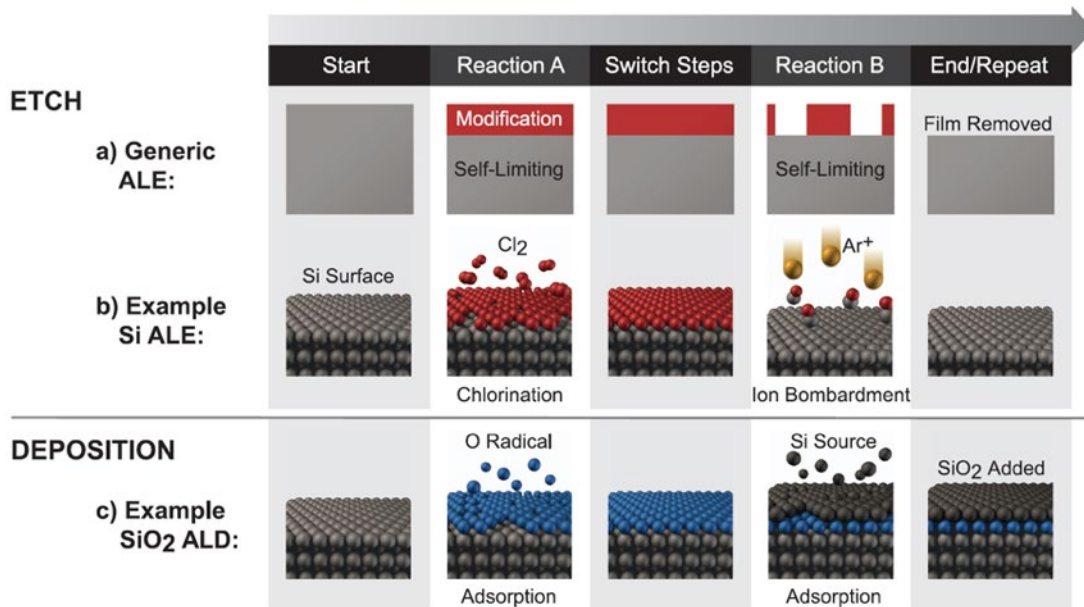


Figure II.8 : Schéma d'un cycle d'ALE générique (a), appliqué à la gravure de couches mono-atomiques de Si (b) et comparaison avec un cycle d'ALD (c) [96].

Dans le cas de la gravure par digital etching et plus précisément dans celui de l'oxydation par plasma du matériau nitruré, l'épaisseur de la couche oxydée est dans une certaine mesure indépendante du temps d'exposition au plasma. L'oxydation est dite auto-limitée en raison de la rapide décroissance de la vitesse d'oxydation du matériau en fonction du temps. Ainsi, un arrêt du phénomène d'oxydation est observé après quelques minutes d'exposition au plasma et l'épaisseur de la couche oxydée cesse d'évoluer. L'épaisseur de cette couche modifiée dépend essentiellement de la puissance RF du plasma, et donc de la profondeur de pénétration du composé oxydant mais aussi de la température [81], [97].

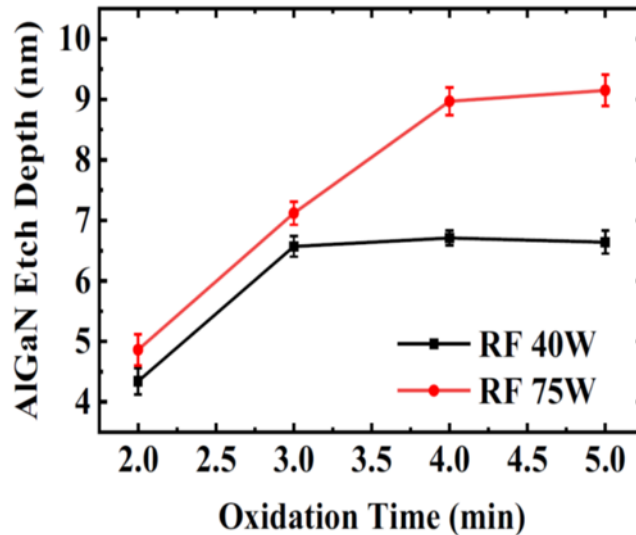


Figure II.9 - Profondeur de gravure par cycle de DE en fonction du temps et de la puissance RF du plasma O_2 . Une saturation de la profondeur d'oxydation est observée après 3 et 4 minutes d'exposition respectivement pour les plasmas à 40 W et 75 W [81].

Le graphique de la Figure II.9 montre l'évolution de l'épaisseur de la couche d'AlGaIn oxydée en fonction de la puissance RF et du temps d'exposition au plasma [81]. Un temps suffisamment long d'exposition au plasma est alors utilisé pour s'assurer de l'arrêt du processus d'oxydation et ainsi garantir une profondeur d'oxydation homogène sur toute la surface traitée.

En raison du caractère auto-limité de la gravure par digital etching, il est préférable de parler d'épaisseur gravée par cycle en nm/cycle et non plus de vitesse de gravure en nm/s. Une épaisseur gravée par cycle (EPC) de 1,5 nm/cycle a été obtenue par Ryota Yamanaka et son équipe en utilisant un plasma O_2 généré par RIE avec une puissance RF de 50W et un temps d'exposition de 1 minute sur une barrière $Al_{0,2}Ga_{0,8}N$ [77]. R. Sokolovskij et son équipe ont démontré une EPC extrêmement faible d'environ 0,6 nm/cycle en utilisant un plasma O_2

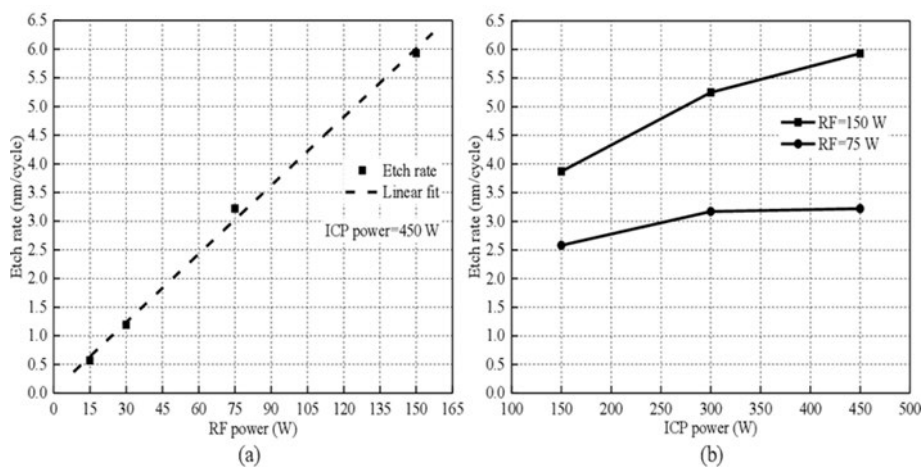


Figure II.10 - Évolution de la profondeur de gravure par cycle en fonction de la puissance RF (a) et de la puissance ICP(b) du plasma généré par ICP-RIE [97].

généralisé par ICP-RIE à une puissance ICP de 450W, une puissance RF de 15W et un temps d'exposition de 2 minutes sur une barrière AlGaIn [97]. La Figure II.10 montre l'évolution de l'EPC en fonction de la puissance RF et de la puissance ICP du plasma O₂ généré par ICP-RIE. L'EPC dépend essentiellement de la puissance RF du plasma et donc de la profondeur de pénétration de l'oxygène dans la couche barrière. La puissance ICP du plasma, qui contrôle notamment la densité d'oxygène implanté, intervient dans une bien moindre mesure sur l'EPC. L'EPC évolue linéairement en fonction de la puissance RF du plasma, ce qui permet un ajustement simple et fiable de l'EPC.

Pour l'approche à recess de grille et vis-à-vis des épaisseurs de barrière à graver de l'ordre de quelques nanomètres à une dizaine de nanomètres et de l'importance de la qualité de l'interface, il est préférable respectivement de graver la barrière, couche atomique par couche atomique et à une puissance RF faible pour ne pas dégrader la surface. La gravure de la couche barrière repose alors sur le cumul de cycles élémentaires de digital etching et la profondeur de gravure sur le nombre de cycles effectués. L'EPC constant tout au long du processus de gravure par DE, permet une bonne maîtrise de la profondeur de gravure de la couche barrière.

Cette méthode, bien qu'ayant de nombreuses qualités, présente un inconvénient de taille pour tout fondeur. Le processus de gravure par digital etching est particulièrement long et difficile à mettre en œuvre au niveau industriel en raison de l'incompatibilité des phases d'oxydation par plasma et de gravure humide. En effet, ces deux phases ne peuvent être réalisées dans un même bâti de gravure en raison de leur nature radicalement différente. Des procédés de digital etching alternatifs dans lesquels la phase de gravure humide est remplacée par une phase de gravure par plasma ont été développés par certaines équipes afin de simplifier l'opération de gravure. Dans ceux-ci, la surface de la barrière AlGaIn est généralement modifiée par un plasma chloré à base de Cl₂ (chlorination) puis gravée par un plasma Ar à faible énergie [96], [98]–[100]. Le schéma conceptuel de la Figure II.11 illustre de manière simplifiée un cycle de digital etching à base de plasmas [100].

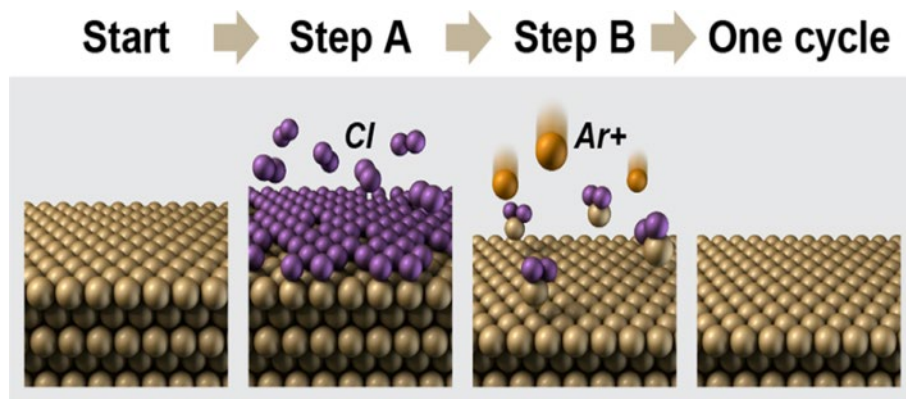


Figure II.11 : Schéma conceptuel simplifié d'un cycle de digital etching par plasma. La surface modifiée lors de l'étape A est gravée lors de l'étape B [100].

La chloration de l'AlGaIn est un phénomène auto-limité qui permet d'affaiblir l'énergie de liaison des atomes présents à la surface de manière à ce qu'elle soit plus facile à graver

que l'AlGaIn brut non modifié. Il est ainsi possible de graver avec une bonne sélectivité la surface d'AlGaIn modifiée vis-à-vis de l'AlGaIn brut lors de l'étape de gravure par plasma en abaissant la puissance de ce dernier. Les faibles énergies mises en œuvre lors de cette étape permettent de ne pas dégrader la surface d'AlGaIn non modifiée. S. Aroulanda et son équipe ont rapporté des EPC variant de 0,17 à 1,85 nm/cycle en fonction de la puissance RF utilisée et une rugosité de surface moyenne quadratique (RMS) très proche de la valeur initiale. Une rugosité d'environ 0,3 nm a été mesurée, et ce quel que soit le nombre de cycles de DE [98]. H. Fukumizu et son équipe ont rapporté une rugosité RMS équivalente, de 0,3 nm, associé à un EPC d'environ 0,5 nm/cycle en utilisant des plasmas BCl_3/Cl_2 et Ar [99].

L'ajout d'une étape de purge du bâti de gravure après l'étape de modification de la surface est essentiel afin d'empêcher les composés chlorés de modifier la surface à graver lors de l'étape de gravure. Il s'agit d'une étape critique car la contamination croisée peut entraîner une perte de précision de l'EPC à l'échelle atomique. Pour des raisons similaires, l'ajout d'une étape de purge après la phase de gravure permet d'évacuer les résidus issus de la gravure. Ainsi, le cycle de DE par gravure plasma est composé de quatre étapes fondamentales ordonnées de la façon suivante : modification de la surface par plasma, purge des réactants, gravure plasma de la surface modifiée et enfin purge des résidus de gravure.

II.3.4.2. Gravure avec couche d'arrêt

L'approche de gravure par couche d'arrêt (etch-stop layer) est une alternative à la gravure par digital etching, qui permet de graver des couches fines de matériau. L'excellent contrôle de la profondeur de gravure proposé par cette méthode permet l'obtention de tensions de seuil et de performances très homogènes sur l'ensemble du wafer. Elle tire profit d'une couche dite "d'arrêt", dont le rôle est d'arrêter ou de fortement ralentir le processus de gravure de la couche désirée. Cette technique qui consiste à graver sélectivement un matériau vis-à-vis d'un autre matériau, tire partie de la différence de vitesse de gravure entre le matériau de la couche à graver et le matériau de la couche d'arrêt. Ainsi, la vitesse de gravure, souhaitée plus lente, de cette dernière permet de stopper ou de fortement ralentir le processus de gravure de la couche à graver lorsque la couche d'arrêt de gravure est atteinte. Afin d'amincir la couche barrière d'un HEMT GaN normally-on et le convertir en son homologue normally-off, la couche d'arrêt est épitaxiée dans la couche barrière à l'épaisseur de barrière amincie désirée.

La Figure II.12 permet de visualiser la zone d'épitaxie de la couche d'arrêt, réalisée lors de l'étape d'épitaxie de la couche barrière. La couche d'arrêt est épitaxiée et non déposée par des processus classiques de dépôt par plasma afin de minimiser les défauts que peuvent induire de tels processus. L'épitaxie permet de disposer d'une excellente qualité cristalline, d'une faible densité de défauts et d'excellentes interfaces avec la barrière. Cette technique permet également un bon contrôle de l'épaisseur de la couche épitaxiée en raison des faibles vitesses de croissance mises en jeu. Ces avantages sont d'autant plus importants que la

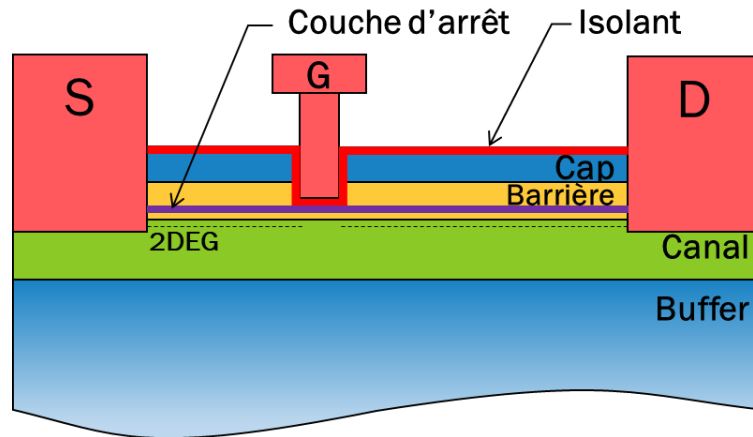


Figure II.12 : Vue en coupe d'une structure HEMT GaN normally-off avec couche d'arrêt.

couche d'arrêt est épitaxiée sur l'ensemble de la couche barrière et non uniquement dans la région située sous l'électrode de grille. Le matériau utilisé, mais aussi son épaisseur, doivent ainsi être judicieusement choisis afin de dégrader le moins possible les propriétés électriques du gaz d'électrons 2DEG dans les zones d'accès, qui ne seront pas gravées. L'épaisseur de cette couche est souhaitée la plus faible possible afin de ne pas dégrader les performances du HEMT, et suffisamment épaisse pour protéger la couche barrière sous-jacente des défauts provoqués par la gravure plasma de la couche barrière située au-dessus de la couche d'arrêt.

Comme pour les approches précédemment présentées, la couche barrière n'est gravée que sous le pied de grille afin de garder les zones d'accès fortement peuplées et ne pas dégrader les performances du HEMT (faible résistance R_{ON} et forte mobilité électronique μ_e). La gravure de la couche barrière est réalisée par des procédés classiques de gravure plasma ICP et RIE, plus rapides et plus simples que la gravure par digital etching. Un temps de sur-gravure est généralement utilisé afin de s'assurer que l'intégralité de la couche barrière située au-dessus de la couche d'arrêt soit gravée. Différents procédés de traitement de surface permettent ensuite de rétablir l'état de surface de la couche d'arrêt, endommagée par la gravure plasma de la barrière. La surface est ensuite passivée afin de réduire les courants de fuite de grille et l'électrode de grille est déposée afin de former le HEMT GaN normally-off.

Une hétérostructure présentant une couche d'arrêt en AlN a été utilisée par Palacios et son équipe afin d'obtenir la fonctionnalité normally-off [80]. La barrière, obtenue par un processus de croissance MOCVD, consiste en un empilement de 22 nm de n-GaN (cap GaN dopé Si), de 1,5 nm d'AlN et de 3 nm d' $Al_{0,15}Ga_{0,75}N$, de la surface à l'hétérojonction AlGaIn/GaN. Une vue en coupe de l'hétérostructure complète utilisée par cette équipe est présentée en Figure II.13.a. Un procédé de gravure plasma ECR RIE (Electron-Cyclotron-Resonance – RIE) hautement sélectif, à base de fluor (BCl_3/SF_6), permet de graver le matériau n-GaN sous l'électrode de grille et de s'arrêter sur la couche d'arrêt en AlN. Cette haute sélectivité (supérieure à 10) est rendue possible par la non-volatilité du fluorure d'aluminium AlF_3 formé à la surface de l'AlN, qui est utilisé comme mécanisme d'arrêt de gravure [79], [101], [102]. Un temps de surgravure de 70 s permet de s'assurer de la gravure totale de la couche n-GaN. Un procédé d'oxydation plasma à faible énergie suivie d'une

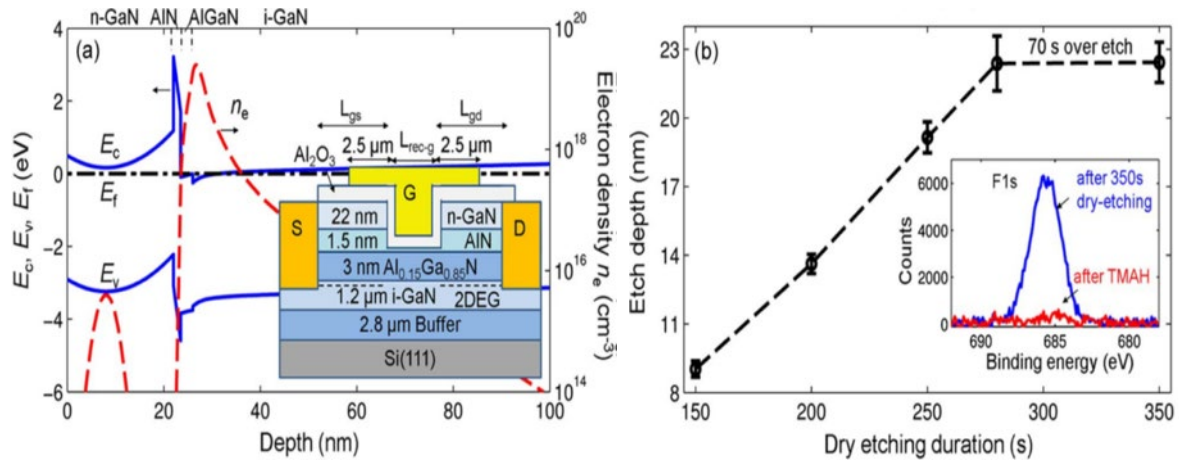


Figure II.13 : (a) Schéma des bandes d'énergie, densité d'électrons et vue en coupe de l'hétérostructure avec la couche d'arrêt en AlN (b) Profondeur de gravure en fonction du temps et effet du traitement de surface au TMAH [80].

gravure chimique au TMAH (tetramethylammonium hydroxide) sont utilisés afin de réduire efficacement les dommages sur la couche d'AlN provoqués par la gravure plasma [103]. Les effets de la sur-gravure et du traitement au TMAH sont présentés à la Figure II.13.b. La surface est finalement passivée par 10 nm d' Al_2O_3 avant le dépôt de l'électrode de grille. Une tension de seuil V_{th} très homogène de $+0,3 \pm 0,04$ V, un faible hystérésis (inférieur à 10 mV) et une haute mobilité électronique μ_e de $1131 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ ont été obtenus par cette équipe.

Une structure similaire a été présentée par Bo Shen et son équipe [104]. Une couche d'arrêt composée d'une fine couche d'AlN (1 nm) et d'une fine couche de GaN (3 nm) a été insérée dans la barrière en AlGaN afin de stopper la gravure de l'AlGaN, réalisée par oxydation sous plasma d' O_2 et gravure chimique au KOH. Une tension de seuil V_{th} très homogène et quasi-positive de $-0,77$ V (critère à $I_{DS} = 1 \mu\text{A} \cdot \text{mm}^{-1}$), une mobilité électronique μ_e de $1400 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ et un courant de saturation de drain I_{DS} de $630 \text{ mA} \cdot \text{mm}^{-1}$ ont été obtenus.

Wakejima et son équipe ont présenté une structure de barrière, obtenue par croissance MOCVD, qui consiste en un empilement de 17 nm de cap GaN (dopé Si avec un profil δ), et une fine couche de 6 nm d' $\text{Al}_{0,15}\text{Ga}_{0,85}\text{N}$, de la surface à l'hétérojonction AlGaN/GaN [79]. Un procédé de gravure plasma à base d'un mélange de gaz fluorés et chlorés permet de graver avec une haute sélectivité (supérieure à 10) le cap GaN et de s'arrêter sur la couche d'arrêt en AlGaN. La surface d'AlGaN est finalement passivée avec 25 nm d' Al_2O_3 (déposé par ALD) avant le dépôt de l'électrode de grille. La Figure II.14 présente la vue en coupe et le schéma de la bande d'énergie de conduction de l'hétérostructure utilisée. Une tension de seuil V_{th} positive de $+2,5$ V associée à un courant de saturation de drain I_{DS} de $75 \text{ mA} \cdot \text{mm}^{-1}$ ont été obtenus.

Dans le cadre de technologies co-intégrant de manière monolithique des HEMTs GaN normally-on et normally-off, il est à noter que la couche d'arrêt est épitaxiée sur l'ensemble du wafer. Cette couche est en conséquence non seulement présente dans les zones d'accès non

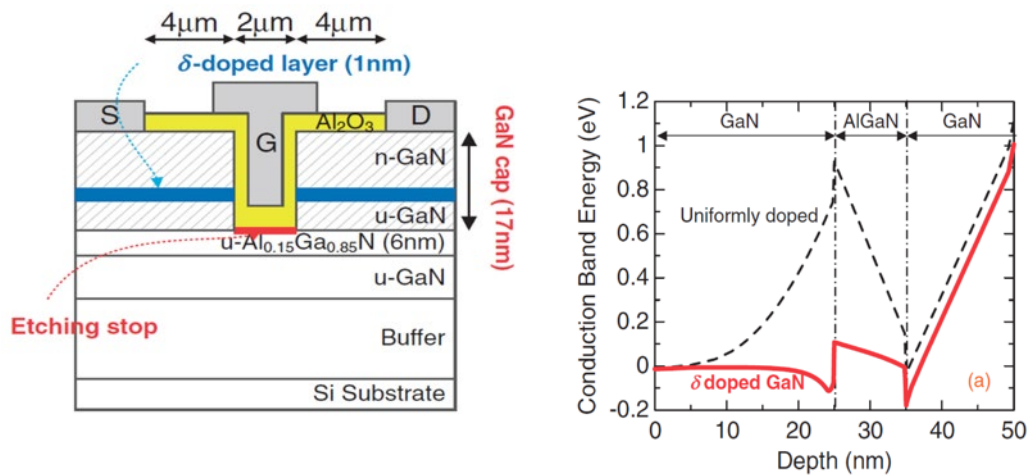


Figure II.14 : Vue en coupe de l'hétérostructure GaN / AlGaN / GaN avec couche d'arrêt en AlGaN et schéma des bandes d'énergie de conduction sans (en pointillés) et avec couche GaN cap dopée (en rouge) [79].

gravées des HEMTs normally-off mais aussi dans la structure des HEMTs normally-on, ce qui peut conduire à une réduction des performances de ces derniers.

II.3.5. Gate injection transistor - GIT

Cette technique se base sur l'utilisation d'une couche cap-layer dopée p, déposée sur la couche barrière et sous l'électrode de grille afin de dépléter le canal 2DEG sous-jacent, et décaler la tension de seuil d'un HEMT GaN originellement normally-on vers des valeurs positives. La Figure II.15 présente une vue en coupe d'une structure HEMT GaN normally-off avec une couche cap-layer en p-GaN. L'ajout d'une couche cap-layer adéquate à une hétérostructure GaN permet d'augmenter le potentiel de barrière à l'interface cap-layer/barrière, ce qui a pour conséquence de remonter la bande d'énergie de conduction à l'interface barrière/canal et de décaler positivement la tension de seuil V_{th} . Cependant,

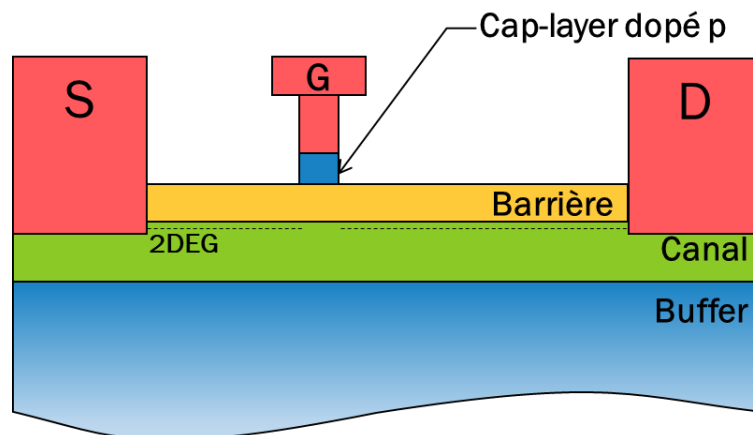


Figure II.15 : Vue en coupe d'un HEMT GaN normally-off de type GIT. Une couche cap-layer dopée p est insérée entre la barrière et la métallisation de grille afin de dépléter le canal 2DEG sous-jacent.

l'utilisation d'une couche cap-layer seule, qu'elle soit en GaN ou en InGaN (qui permet de remonter davantage la bande d'énergie conduction en raison de sa polarisation piézoélectrique plus importante) n'est pas suffisante pour atteindre une valeur positive de la tension de seuil. Il est par ailleurs à noter que les couches cap-layer GaN utilisées pour les HEMT GaN normally-on, sont généralement dopées n (au Si), afin d'éviter de remonter la bande de conduction à l'hétérojonction barrière/canal et en conséquence de diminuer la densité du 2DEG. Afin de décaler efficacement la tension de seuil vers des valeurs positives et obtenir la fonctionnalité normally-off, la couche "cap" est dopée p. Ce dopage permet de rapprocher la bande d'énergie de valence de cette dernière du niveau de Fermi, ce qui se traduit par une remontée des niveaux d'énergie de la couche barrière, et finalement par une réduction de la densité de porteurs dans le canal 2DEG.

Cette approche a été initialement présentée par Hu et son équipe en 2000 [105] puis développée par Panasonic sous l'appellation de transistor GIT (Gate Injection transistor) [82], [83]. Ces deux équipes ont respectivement utilisé des couches cap-layer p-GaN et p-AlGaN afin d'obtenir la fonctionnalité normally-off. Le dopage de type p peut être effectué sur différents matériaux, comme le GaN, l'AlGaN ou encore l'InGaN [59], [106]. Puisque la couche cap-layer dopée est mise en contact avec le matériau semi-conducteur de la barrière, la jonction formée est de type p-n. Lorsque la tension de grille V_{GS} dépasse la tension de seuil de cette jonction, il en résulte un courant d'injection de trous, en provenance du cap-layer de type p vers l'hétérojonction barrière/canal, qui conduit à l'augmentation simultanée de la densité des électrons dans le canal 2DEG et du courant de drain I_{DS} . Cette injection de trous, par la grille, est à l'origine du terme GIT employé par Panasonic.

Cette couche supplémentaire est obtenue par croissance épitaxiale (généralement par MOCVD) afin de bénéficier des avantages en termes de qualité cristalline, de qualité de

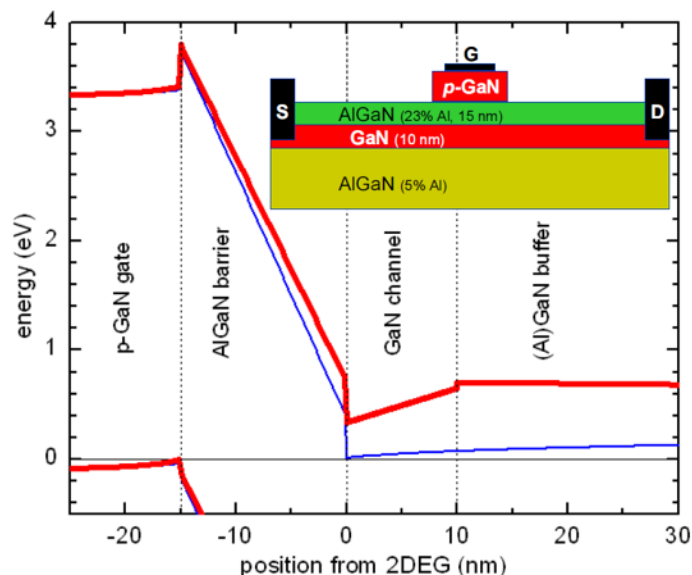


Figure II.16 Vue en coupe et diagramme de bandes d'énergie d'une structure HEMT GaN normally-off de type GIT avec cap-layer p-GaN sous la grille et buffer en AlGaN (en rouge) et en GaN (en bleu) [16].

surface, et de contrôle de l'épaisseur proposés par cette technique. Ces avantages sont primordiaux dans le cadre de la fabrication de HEMTs GaN normally-off pour l'obtention d'une tension de seuil stable et homogène sur l'ensemble du wafer. A ce titre, Il s'agit très probablement de l'approche la plus prometteuse pour la fabrication de HEMT GaN normally-off. Les défauts apportés à la barrière par les différents procédés de gravure par plasma ou d'implantation utilisés par les autres approches, sont ici écartés. Une tension de seuil V_{th} homogène de +1,25 V a été obtenue par O. Hilt et son équipe en utilisant une hétérostructure p-GaN/AlGaIn/GaN [107]. La Figure II.16 présente le diagramme de bandes d'énergie correspondant. Cette hétérostructure a été obtenue par MOCVD ; elle est composée d'une back-barrier à faible concentration d'aluminium $Al_{0,05}Ga_{0,95}N$ de 2 μm dont le rôle est d'augmenter la densité des électrons dans le canal et décaler la tension de seuil V_{th} vers des valeurs positives, d'un canal GaN épais de 35 nm, d'une barrière $Al_{0,23}Ga_{0,77}N$ de 15 nm et d'un cap-layer en p-GaN de 110 nm d'épaisseur, dopé au magnésium avec une densité de $3 \times 10^{17} cm^{-3}$. Un recuit rapide RTP (Rapid Thermal Annealing) à 450 °C a été utilisé afin de réduire les dommages causés à la barrière lors de la gravure plasma, sélective, du p-GaN. Un courant de saturation de drain $I_{DS,max}$ de 410 mA.mm⁻¹, associé à une valeur de R_{on} de 2,85 Ω .mm (soit 10,9 Ω) et une tension de claquage V_{br} de 195 V ont été obtenus ($L_{GD} = 6 \mu m$ et $W_G = 3,82 mm$).

L'épaisseur et le dopage du cap-layer sont dimensionnés pour que la zone de charge d'espace formée par la jonction entre le métal de grille et le semi-conducteur dopé ne s'étende pas jusqu'à l'interface cap-layer/barrière, à l'équilibre. Cette condition permet de s'assurer que la bande d'énergie de conduction de la barrière soit suffisamment relevée pour pouvoir dépléter le canal 2DEG sous-jacent. La Figure II.17 permet de visualiser la zone de charge d'espace à la jonction métal/cap-layer pour différentes couches de cap-layer [18].

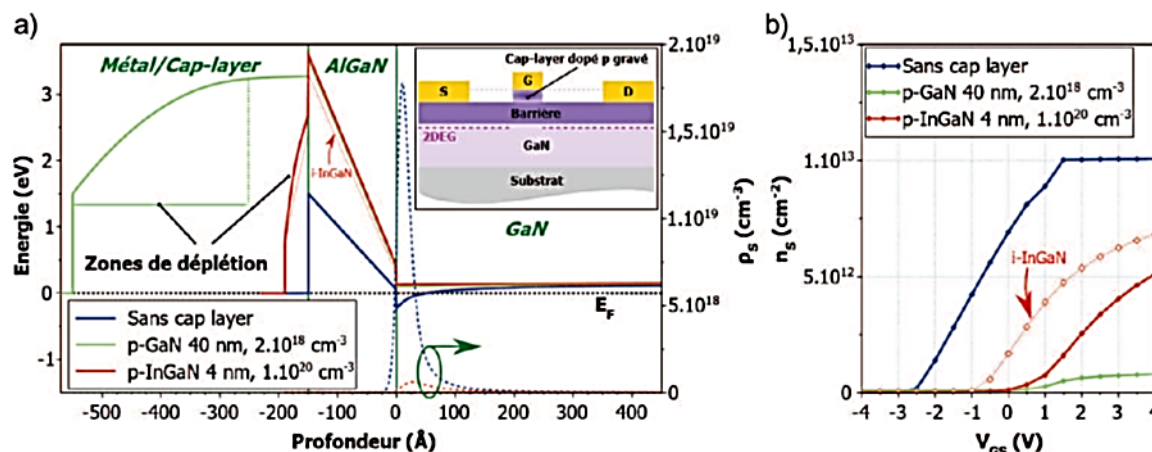


Figure II.17 : Simulation (a) de la bande d'énergie de conduction d'une l'hétérostructure HEMT GaN avec différentes couche cap-layer dopées p sous la grille et (b) des courbes $n_s(V_{GS})$ correspondantes [18].

L'augmentation de l'épaisseur du cap-layer permet d'éloigner cette zone de charge d'espace de l'interface cap-layer/barrière. Il existe alors une épaisseur minimale au-delà de

laquelle cette zone n'atteint plus l'interface cap dopé p/barrière. L'atteinte de cette épaisseur permet l'obtention d'une tension de seuil V_{th} homogène sur l'ensemble du wafer, car V_{th} ne dépend dès lors plus de l'épaisseur de la couche cap-layer. Cependant, afin de garder un contrôle optimal du canal par la grille, soit une transconductance élevée, l'épaisseur de la couche cap-layer doit rester aussi faible que possible. De manière réciproque, le dopage p minimum de la couche cap-layer dépend de la distance entre la zone de charge d'espace et l'interface cap-layer/barrière. Pour une même épaisseur, l'augmentation du dopage permet de diminuer l'épaisseur de la zone de charge d'espace et donc de l'éloigner de l'interface. Cette diminution s'accompagne également d'une transition plus abrupte de la bande de conduction dans la zone de charge d'espace. Il est alors possible de diminuer l'épaisseur de la couche cap-layer et de rapprocher le métal de grille de la barrière.

L'extension de la zone de déplétion dans le volume de la couche cap-layer, sous l'effet de la polarisation de grille V_{GS} appliquée, permet la modulation du courant de drain I_{DS} circulant dans le canal. Un compromis est alors à adopter entre l'épaisseur et le dopage du cap-layer, qui doit être suffisamment épais et dopé afin de suffisamment relever la bande d'énergie de conduction à l'interface avec la barrière et suffisamment fin et peu dopé pour que la polarisation de grille puisse moduler l'extension de la zone de charge d'espace jusqu'à la barrière et à son tour moduler la densité d'électrons dans le canal 2DEG.

Afin de garder les zones d'accès du transistor fortement peuplées, la couche de cap-layer dopée n'est présente que sous l'électrode de grille. Cette dernière est gravée dans les zones d'accès, qui conservent un fonctionnement normally-on, avec une faible valeur de R_{ON} et un fort courant I_{DS} . Il s'agit d'une étape critique pour la fabrication de HEMT GaN normally-off de type GIT. Afin de retirer complètement le cap-layer dans les zones d'accès, sans endommager la couche barrière sous-jacente, il est nécessaire d'utiliser un procédé de gravure hautement sélectif. Cette gravure peut se faire au moyen d'un graveur plasma de type ICP-RIE, dans lequel la densité et l'énergie des ions qui arrivent sur le substrat peuvent être découplés. L'ajustement de la puissance ICP (qui gère la densité du plasma), permet de moduler l'aspect "chimique" de la gravure, et donc sa sélectivité. Zu Zhou et son équipe ont utilisé un procédé de gravure plasma ICP-RIE à base de gaz $Cl_2/N_2/O_2$ afin de graver avec une haute sélectivité le cap-layer p-GaN vis-à-vis de la barrière en AlGaIn [108]. Une puissance RF de 25 W avec une puissance ICP de 1750 W ont permis d'atteindre une vitesse de gravure de 45 nm/min pour le p-GaN et quasi nulle pour la barrière AlGaIn. La réaction entre l'oxygène présent dans le système de gravure et la barrière AlGaIn permet de former une couche protectrice à la surface de l'AlGaIn, qui agit alors comme une couche d'arrêt de gravure. Un temps de sur-gravure de 35 s, permettant de s'assurer de l'uniformité de la profondeur de gravure du p-GaN, et en conséquence des performances, a été utilisé. Une tension de seuil V_{th} hautement uniforme de +1,1 V, associée à un courant de saturation de drain I_{DS} de $355 \text{ mA}\cdot\text{mm}^{-1}$, un rapport On/Off de 10^7 et une valeur de R_{ON} de $10 \Omega\cdot\text{mm}$ ont été obtenus. Chiu et son équipe ont utilisé un procédé de gravure par digital etching composé d'une phase d'oxydation par plasma NO_2 et d'une phase de gravure chimique au HCl afin de graver le cap-layer en p-GaN (60 nm) [109]. Une couche d'arrêt de gravure en AlN de 1 nm a été ajoutée entre le p-GaN et la barrière en AlGaIn afin de protéger cette dernière du procédé de gravure

utilisé pour le p-GaN. Cette technique a permis d'obtenir une valeur de R_{on} très uniforme de $14,6 \pm 0,6 \Omega \cdot mm$ et une tension de seuil V_{th} de +1,7 V.

I. Hwang et son équipe ont obtenu une tension de seuil V_{th} de +3 V, associée à un faible courant de fuite de grille, une tension de claquage de plus de 1600 V, une faible résistance R_{on} de $2,91 m\Omega \cdot cm^2$ et une valeur de $I_{DS,max}$ de $260 mA \cdot mm^{-1}$ [110]. La structure, obtenue par MOCVD sur un substrat en Si, est constituée d'un canal GaN épais de 200 nm, de 15 nm de barrière $Al_{0,2}Ga_{0,8}N$ et d'un cap-layer en p-GaN épais de 70 nm, dopé au magnésium avec une densité de $2 \times 10^{19} cm^{-3}$. La Figure II.18 présente une vue en coupe d'une hétérostructure ainsi que le procédé (simplifié) de fabrication utilisée. Notons que la grille est formée avant les contacts de drain et de source et sert de masque de gravure à la couche p-GaN sous-jacente, qui est en conséquence auto-alignée.

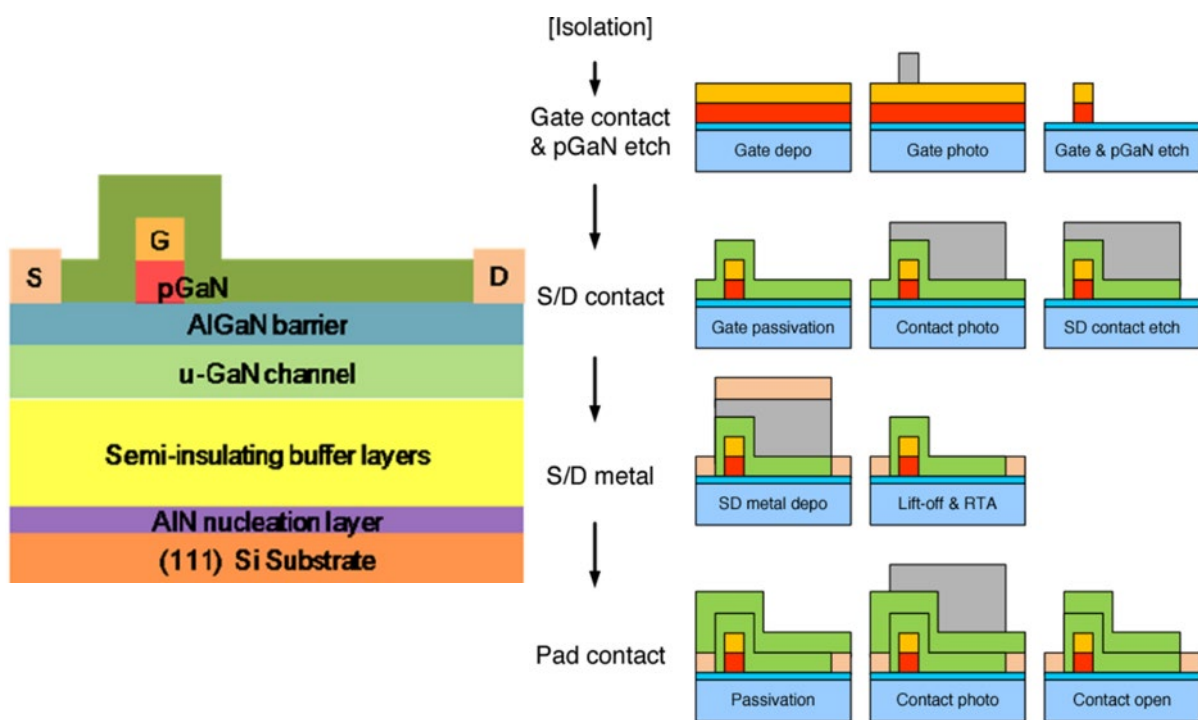


Figure II.18 : Vue en coupe et procédé simplifié de fabrication d'une structure HEMT GaN normally-off de type GIT avec cap-layer en p-GaN. Le p-GaN et la grille sont auto-alignés [110].

II.4. Montage cascode

Le montage cascode est basé sur l'association d'un MOSFET Si normally-off et d'un HEMT GaN normally-on, reliés en série afin de former un transistor hybride normally-off [111]. Dans cette configuration, la source du MOSFET Si, qui est un dispositif à basse tension conventionnel, est reliée au potentiel le plus faible, alors que le drain du HEMT GaN, qui est un dispositif à haute tension est relié au potentiel le plus haut. La grille du HEMT est reliée de sorte à être commandée par la tension source-drain du MOSFET, qui est également la tension grille-source du HEMT. La Figure II.19 présente le schéma de connexion électrique de ces deux transistors [112]. Le transistor cascode en lui-même est constitué de trois bornes, une grille, une source et un drain. Ces bornes sont respectivement reliées à la grille et à la source du transistor MOSFET, qui de ce fait contrôle le HEMT GaN, et au drain du HEMT GaN.

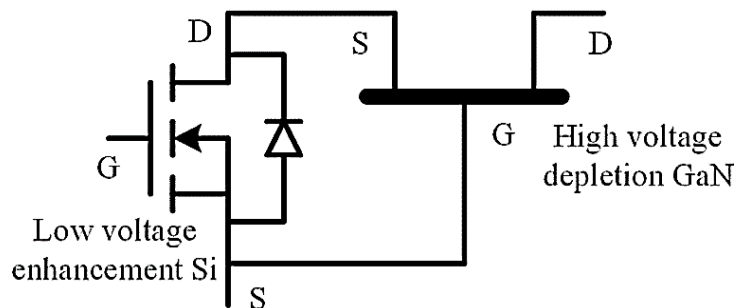


Figure II.19 : Schéma électrique du montage cascode. Le MOSFET Si est utilisé comme commande de grille du HEMT GaN [112].

Lorsqu'une tension de grille nulle ($V_{GS} = 0$ V) est appliquée sur la grille du transistor cascode, le MOSFET Si, qui est un dispositif normally-off, passe à l'état bloqué et empêche la circulation du courant. Le HEMT GaN normally-on, toujours à l'état passant à cet instant, se bloque lorsque sa tension grille-source (qui est aussi la tension source-drain du MOSFET) devient inférieure à sa tension de seuil. Les transistors étant tout deux bloqués, aucun courant ne circule entre la source et le drain du transistor cascode, qui est alors également bloqué. De même, lorsqu'une tension de grille positive est appliquée sur le transistor cascode, le MOSFET Si devient passant, ce qui conduit à une tension quasi nulle entre la grille et la source du HEMT GaN normally-on et à sa mise en conduction. Les deux transistors sont alors passants et le courant peut circuler entre la source et le drain du transistor cascode, qui est dès lors passant.

À l'état bloqué, la chute de tension aux bornes du drain et de la source du transistor cascode est répartie entre les deux sous transistors. Le montage en série de ces deux derniers permet au HEMT GaN normally-on, dont le drain est connecté au potentiel le plus élevé, d'absorber la plus grande partie de cette chute de tension. Le MOSFET Si, qui est un dispositif basse tension, est alors protégé des hautes tensions qui pourraient lui être destructives. Ces transistors sont pour cette raison respectivement appelés transistor de blocage et transistor de commande. Cette approche permet en outre d'élever les performances des technologies

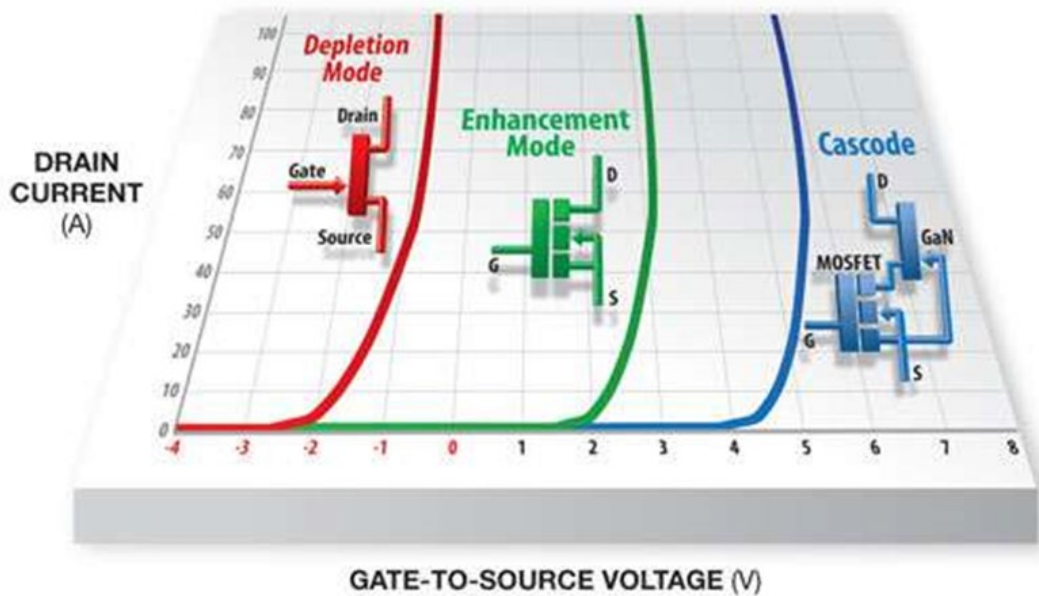


Figure II.20 : Illustration des caractéristiques de transfert $I_{DS}(V_{GS})$ pour les HEMTs GaN normally-on et normally-off et pour le transistor cascode [113].

silicium au niveau de celles des technologies GaN, avec des gains significatifs en termes de tension de claquage, de performances à haute fréquence, d'efficacité, de sécurité de fonctionnement et de simplicité de circuit. Les performances hautes fréquences du GaN permettent en effet de réduire efficacement les pertes par commutation. Comme la grille du transistor cascode est également la grille du transistor MOSFET Si, le transistor cascode est de ce fait directement compatible avec les niveaux logiques utilisés dans les circuits conventionnels en silicium. Contrairement aux HEMTs GaN normally-off présentés précédemment, il n'est pas nécessaire d'utiliser un driver de grille spécifique en raison de la compatibilité directe avec les technologies Si classiques, ce qui permet de simplifier les circuits. L'association de ces deux transistors permet ainsi la réalisation de transistors normally-off mêlant tension de seuil positive du MOSFET Si et capacités haute tension du HEMT GaN. La Figure II.20 compare la tensions de seuil du HEMT GaN normally-off cascode à celles des HEMTs GaN normally-on et normally-off [113].

Le principal avantage de cette approche réside dans la non nécessité de développer une technologie HEMT GaN normally-off. Le montage cascode utilise des techniques de fabrication et des technologies éprouvées, relativement peu coûteuses et disponibles. Le transistor cascode est en revanche handicapé par la présence du MOSFET Si normally-off. La température de fonctionnement et la résistance à l'état passant R_{on} sont notamment limitées par celles du MOSFET Si. Les transistors cascodes sont de plus limités en termes d'intégration et de miniaturisation en raison de la nécessité d'assembler physiquement deux technologies différentes. Ils ne sont pour cette raison pas adaptés à la réalisation de technologies GaN co-intégrées et sont davantage pensés pour les applications de conversion de puissance à haute tension où la sécurité de fonctionnement est essentielle.

Des transistors cascode pouvant supporter des tensions de plus de 600 V, emballés dans des boîtiers de type TO-220, ont été développés par plusieurs équipes [112], [114], [115].

II.5. État de l'art des technologies HEMT GaN normally-off et normally-on co-intégrées

Micovic et son équipe ont présenté en 2005 une première démonstration de co-intégration monolithique de HEMTs AlGaIn/GaN normally-off et normally-on [116]. Cette équipe a rapporté la fabrication du premier circuit inverseur intégré conçu entièrement en GaN pour la réalisation de circuits numériques. Des schémas électriques des inverseurs réalisés et la caractéristique $V_{in}(V_{out})$ correspondante sont présentés sur la Figure II.21.

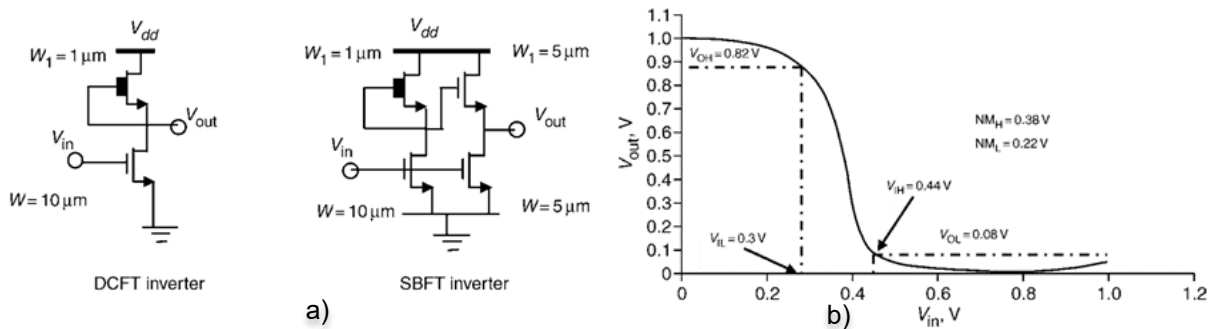


Figure II.21 : a) Schéma électrique des inverseurs réalisés et b) caractéristique $V_{in}(V_{out})$ de l'inverseur mesuré à $V_{dd} = 1 \text{ V}$ [116].

Une structure à double hétérojonction de type DHFET (Double Hétérojonction – FET), obtenue par croissance MBE sur un substrat en SiC, a été utilisée à cet effet. Les HEMTs GaN normally-off sont obtenus par la gravure de la couche barrière AlGaIn sous le pied de grille, de longueur de grille $L_G = 150 \text{ nm}$. Les HEMTs GaN normally-on sont masqués lors de cette étape afin de garder un fonctionnement normally-on.

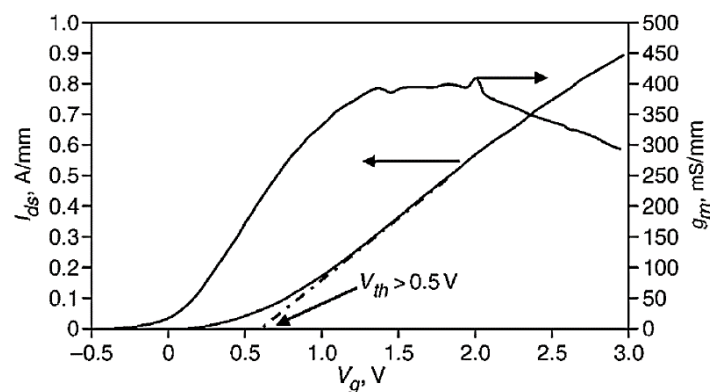


Figure II.22 : Caractéristiques de transfert $I_{DS}(V_{GS})$ et $g_m(V_{GS})$ du HEMT AlGaIn/GaN normally-off co-intégré [116].

Les caractéristiques de transfert des HEMTs AlGaIn/GaN normally-off fabriqués sont présentées sur la Figure II.22. Une tension de seuil positive $V_{th} = 0,5 \text{ V}$ ($-0,8 \text{ V}$ pour les normally-on), une transconductance $g_{m,max} = 400 \text{ mS.mm}^{-1}$ (400 mS.mm^{-1} pour les normally-on) et un courant de drain maximum $I_{DS,max} = 550 \text{ mA.mm}^{-1}$ (1200 mA.mm^{-1} pour les normally-on) mesuré à $V_{DS} = 10 \text{ V}$ et $V_{GS} = 2 \text{ V}$ ont été obtenus.

Yong Cai et son équipe ont rapporté peu après (2005), la fabrication d'un inverseur similaire entièrement réalisé en GaN et tirant parti de la co-intégration monolithique de HEMTs GaN normally-off et normally-on [117]. La fonctionnalité normally-off a été obtenue par l'approche à implantation d'ions fluorure à partir d'un HEMT AlGaN/GaN classique disposant d'une barrière en $\text{Al}_{0,25}\text{Ga}_{0,75}\text{N}$ de 20 nm d'épaisseur. Les ions fluorures ont été implantés sous le pied de grille, dans la barrière AlGaN, par un plasma CF_4 afin de décaler positivement la tension de seuil V_{th} . Le masquage de la barrière AlGaN des HEMTs GaN normally-on lors de cette étape permet à ces derniers de conserver leur comportement normally-on. Les différentes étapes de fabrication de ces HEMTs sont présentés sur les schémas de la Figure II.23. Les HEMTs GaN normally-off présentent une tension de seuil positive $V_{th} = +0,75\text{ V}$ ($-2,6\text{ V}$ pour les normally-on), une transconductance $g_{m,max} = 132\text{ mS}\cdot\text{mm}^{-1}$ ($142\text{ mS}\cdot\text{mm}^{-1}$ pour les normally-on) et des fréquences de transition f_t et d'oscillation maximale f_{max} de 10,7 et 21,9 GHz respectivement (14,3 et 28,7 GHz respectivement pour les normally-on).

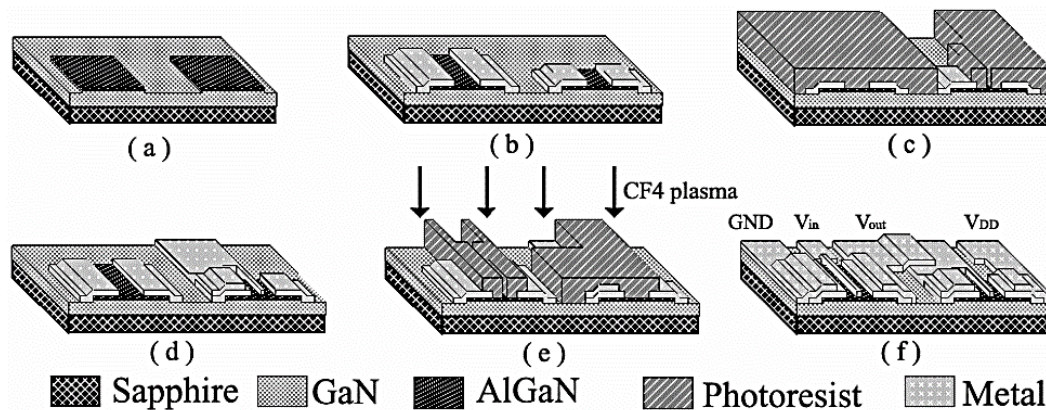


Figure II.23 : Schéma des étapes de fabrication du circuit inverseur GaN. Les HEMTs GaN normally-on sont masqué (e) lors de l'étape d'implantation des ions fluorures afin de garder un fonctionnement normally-on [117].

Qimen Jiang et son équipe ont également utilisé l'approche à implantation d'ions fluorures dans la couche barrière pour la fabrication de HEMTs AlGaN/GaN normally-off co-intégrés à des HEMTs AlGaN/GaN normally-on, sur un substrat SOI (Silicon On Insulator) modifié. Les HEMTs normally-off présentent une tension de seuil positive $V_{th} = +0,17\text{ V}$ ($-4,9\text{ V}$ pour les normally-on), une transconductance $g_{m,max} = 150\text{ mS}\cdot\text{mm}^{-1}$ ($150\text{ mS}\cdot\text{mm}^{-1}$ pour les normally-on) et un courant de drain maximum $I_{DS,max} = 315\text{ mA}\cdot\text{mm}^{-1}$ ($646\text{ mA}\cdot\text{mm}^{-1}$ pour les normally-on). Le substrat SOI (en comparaison à un substrat Si) a permis de réduire les fuites de courant et d'améliorer significativement la robustesse aux tensions élevées [118].

Triquint Semiconductor en collaboration avec l'université Notre Dame (USA) a démontré en 2010 la co-intégration monolithique de HEMTs GaN normally-off et normally-on de longueur de grille $L_G = 144\text{ nm}$ [119]. L'approche à gravure de la couche barrière sous le pied de grille a été utilisée pour la fabrication des HEMTs GaN normally-off. Ces derniers présentent une tension de seuil positive $V_{th} = +0,29\text{ V}$ ($-0,71\text{ V}$ pour les normally-on), une transconductance élevée $g_{m,max} = 920\text{ mS}\cdot\text{mm}^{-1}$ ($840\text{ mS}\cdot\text{mm}^{-1}$ pour les normally-on) et un courant de drain maximum très important $I_{DS,max} = 1,84\text{ A}\cdot\text{mm}^{-1}$ ($1,9\text{ A}\cdot\text{mm}^{-1}$ pour les normally-

on). Des fréquences de transition f_t et d'oscillation maximale f_{max} de 94 et 176 GHz respectivement (94 et 174 GHz respectivement pour les normally-on) ont également été démontrées.

Ce même partenariat a rapporté en 2012 la co-intégration monolithique de HEMTs GaN normally-on et de HEMTs GaN normally-off disposants de fréquences maximale d'oscillation f_{max} et de transition f_t record, de respectivement 250 et 225 GHz pour les HEMTs normally-on et de 220 et 194 GHz pour les HEMTs normally-off [120]. La longueur de grille L_G des HEMTs a été abaissée à 27 nm afin d'atteindre ces performances. L'approche utilisée pour la fabrication des HEMTs GaN normally-off est la même que celle utilisée précédemment [119]. Ces derniers disposent d'une tension de seuil $V_{th} = +0,5$ V (-1 V pour les normally-on), d'une transconductance $g_{m,max} = 1306$ mS.mm⁻¹ (920 mS.mm⁻¹ pour les normally-on) et d'un courant de drain maximum $I_{DS,max} = 1,6$ A.mm⁻¹ (1,9 A.mm⁻¹ pour les normally-on).

L'approche à gravure de la couche barrière sous la grille a également été utilisée par Yuechang Kong et son équipe en 2014 pour la co-intégration de HEMTs GaN normally-off et normally-on [121]. Une couche de passivation en Al₂O₃ a été déposée avant le dépôt de la métallisation de grille pour former une structure de type MIS-HEMT. Des longueurs de grille L_G de 200 et 350 nm, respectivement pour les HEMTs normally-off et normally-on ont permis d'atteindre des couples de fréquences f_t/f_{max} de 29,9/55,2 GHz et de 27,5/47,5 GHz, respectivement.

Une structure de type MIS-HEMT a aussi été rapportée par Tao Gao et son équipe en 2016 [122]. La gravure de la barrière des HEMTs GaN normally-off est réalisée par un plasma (ICP) de BCl₃/Cl₂. Des couches de Y₂O₃ et de HfO₂ sont alors déposées et permettent de passer la grille. Cette structure est présentée sur la Figure II.24. Une tension de seuil $V_{th} = 1,4$ V, une transconductance $g_{m,max} = 248$ mS.mm⁻¹ et un courant de drain maximal $I_{DS,max} = 848$ mA.mm⁻¹ ont été démontrés pour les HEMTs GaN normally-off.

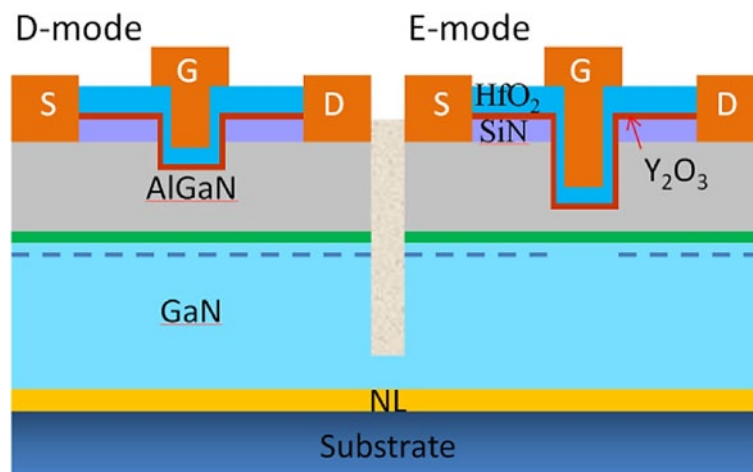


Figure II.24 : Schéma de la structure HEMT AlGaIn/GaN co-intégrée de type MIS-HEMT présentée par Tao Gao et son équipe [122].

Le Tableau II.1 rassemble les performances des HEMTs GaN normally-off et normally-on monolithiquement co-intégrés par ces équipes.

REF	année	HEMTS GaN NORMALLY-OFF					HEMTS GaN NORMALLY-ON				
		L_G (nm)	V_{th} (V)	$I_{DS,max}$ (mA.mm ⁻¹)	$g_{m,max}$ (mS.mm ⁻¹)	f_i/f_{max} (GHz)	L_G (nm)	V_{th} (V)	$I_{DS,max}$ (mA.mm ⁻¹)	$g_{m,max}$ (mS.mm ⁻¹)	f_i/f_{max} (GHz)
[116]	2005	150	0,5	550	400		150	-3,4	1200	370	
[117]	2005	1000	0,75		132	10,7/21,9	1500	-2,6	480	142	14,3/28,7
[118]	2013	1500	0,17	315	150		1500	-4,94	646	150	
[119]	2010	144	0,29	1840	920	94/176	144	-0,71	1900	840	94/174
[120]	2012	30	0,5	1600	1306	225/250	30	-1,0	1900	920	194/220
[121]	2014	200		496	147	29,9/55,2	350		720	131	27,5/47,5
[122]	2016	200	1,4	848	248	39/83	200	-2,2	1070	311	44/87

Tableau II.1 : Etat de l'art des technologies HEMT GaN normally-off et normally-on monolithiquement co-intégrées.

II.6. Présentation et description des technologies évaluées – EVALGAN-1 et EVALGAN-2

Parmi les différentes approches initialement prévues dans le cadre du projet ED-GaN, l'approche par implantation d'ions fluorures sous la grille est sans aucun doute l'approche la plus simple permettant la fabrication de HEMTs GaN normally-off. Sa compatibilité avec les technologies HEMT GaN normally-on standard, ses performances et sa simplicité de mise en œuvre, font de cette approche un candidat de choix pour tout industriel souhaitant une mise sur le marché rapide de technologies HEMT GaN normally-off. Cette approche prometteuse dispose en outre d'un très fort potentiel d'industrialisation en raison de l'utilisation de techniques d'implantation éprouvées et du faible nombre d'étapes de fabrication supplémentaires nécessaires.

L'adoption de cette approche présente cependant un risque certain pour la fiabilité en raison de doutes sur la stabilité des ions fluorures dans l'hétérostructure. Un décalage négatif de la tension de seuil V_{th} a été observé par différentes équipes lors de séquences de step-stress en appliquant une tension de polarisation positive sur le drain ou négative sur la grille [89], [123], [124]. La tension de seuil V_{th} étant une image de la dose et du profil d'implantation des ions fluorures dans l'hétérostructure, la migration de ces derniers pourrait être à l'origine d'un décalage de la tension de seuil V_{th} . En effet, l'efficacité des ions fluorures à dépléter le canal 2DEG est d'autant plus faible que ces derniers s'éloignent de l'hétérojonction barrière/canal. En d'autres termes, plus les ions fluorures s'éloignent du canal, plus la tension de seuil V_{th} diminue. Une étude approfondie des mécanismes responsables de la dégradation de la tension de seuil V_{th} et des performances des HEMTs GaN normally-off,

obtenus par l'approche à implantation d'ions fluorures, sera présentée au chapitre III et au chapitre IV.

II.6.1. Les technologies de départ D01GH et D006GH

Les technologies en développement HEMT GaN EVALGAN-1 et EVALGAN-2 du fondeur OMMIC ont été évaluées à cet effet. Ces technologies utilisent comme point de départ les technologies MMIC (Monolithic Microwave Integrated Circuits) commerciales D01GH (Depletion-mode 0,1 μm gate length GaN HEMT) et D006GH (Depletion-mode 0,06 μm gate length GaN HEMT) du fondeur. Ces dernières disposent respectivement de HEMT AlN/GaN normally-on de longueur de grille $L_G = 100 \text{ nm}$ et $L_G = 60 \text{ nm}$, épitaxiés sur un substrat en silicium à haute résistivité HR-Si.

Une vue en coupe de l'hétérostructure des technologies D01GH et D006GH est présentée sur la Figure II.25. Cette hétérostructure a été spécialement optimisée pour répondre aux exigences des applications millimétriques et micro-ondes. Un procédé optimisé de croissance MOCVD, combiné à des procédés de croissance in-situ des couches de passivation SiN et de protection SiO₂, ont été employés afin de réduire les effets de mémoire et de pièges rapides (drain-lag et gate-lag) à des niveaux comparables à ceux des p-HEMT GaAs (de 5 à 10 %) [125]. La grille en T mono-écriture obtenue par un procédé e-beam et la faible longueur grille-source $L_{G-S} = 250 \text{ nm}$ permettent d'assurer les performances à haute fréquence des HEMTs. Le procédé de recroissance des contacts ohmiques permet de minimiser les résistances d'accès de source R_{G-S} et de drain R_{G-D} (et en conséquence R_{on}) des HEMTs en abaissant les résistances de contact R_C à des valeurs aussi faibles que 0,06 $\Omega \cdot \text{mm}$, ce qui contribue à l'augmentation de la transconductance g_m et des performances RF. Une fine barrière en AlN ($e_{\text{AlN}} = 4 \text{ nm}$) a été utilisée afin de réduire les effets de canaux courts. La

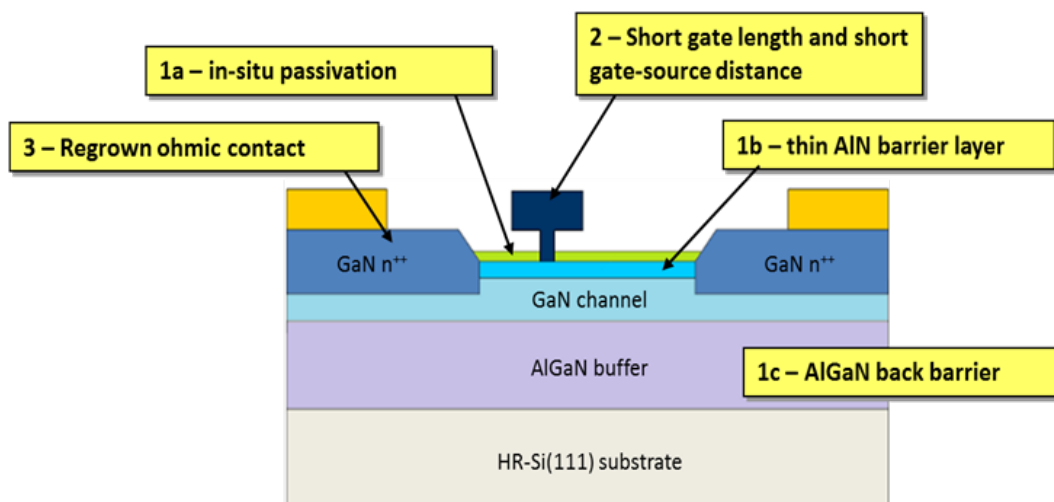


Figure II.25 : Vue en coupe des différentes couches de la technologie OMMIC D01GH MMIC.

finesse de cette barrière participe également à l'augmentation de la transconductance g_m des HEMTs, et la polarisation piézoélectrique plus élevée pour l'AlN que pour l'AlGaIn, à l'augmentation de la densité de porteurs n_s du 2DEG. Une couche back-barrier en AlGaIn à faible concentration en aluminium a été utilisée afin d'améliorer le confinement des électrons dans le canal et de renforcer la densité de porteurs n_s du 2DEG.

La technologie DG01GH propose une densité de courant de saturation de drain I_{DSS} de de $1,2 \text{ A.mm}^{-1}$ ($I_{DSS,max} > 1,7 \text{ mA.mm}^{-1}$), une transconductance extrinsèque maximale $g_{m,max}$ d'environ 800 mS.mm^{-1} à $V_{GS} = -1,2 \text{ V}$ et $V_{DS} = 4 \text{ V}$, une tension de seuil V_{th} de $-1,5 \text{ V}$ et une tension de claquage grille-drain V_{bG-D} supérieure à 36 V [126]. Les fréquences de coupure f_{max} et de transition f_t sont respectivement de 180 et 110 GHz et sont associées à une densité de puissance élevée $PW = 4 \text{ W.mm}^{-1}$ (à 30 GHz) et à un rendement de puissance ajoutée PAE (Power Added Efficiency) de 48% . Un amplificateur de puissance PA présentant un gain de plus de 20 dB et une PAE de 30% à une puissance dissipée de 12 W (à 40 GHz) a été obtenu par Moron et son équipe en utilisant la technologie D01GH [127].

La technologie D01GH est particulièrement adapté pour la fabrication d'amplificateurs de puissance PA devant fonctionner à des fréquences comprises entre 15 et 50 GHz , d'instruments à large bande (jusqu'à 50 GHz), de LNA (Low Noise Amplifier) robustes ($<40 \text{ GHz}$ et $P_{in} > 40 \text{ dBm}$) et de circuits d'émission réception (T/R chips) performants. Ces derniers nécessitent néanmoins l'utilisation de technologies CMOS ou SiGe afin de réaliser les fonctions logiques. Des circuits d'émission/réception performants et complets, fonctionnant dans la bande allant de 28 à 34 GHz et constitués d'amplificateurs à faible bruit, d'amplificateurs de puissance et de commutateurs de type SPDT (Single Pole, Double Throw), intégrés sur une même puce, ont démontré la polyvalence de cette technologie [125].

La technologie D006GH propose encore de meilleures performances à haute fréquence que D01GH grâce à une longueur de grille L_G réduite à 60 nm (contre 100 nm pour D01GH). Cette réduction permet à cette technologie d'atteindre des fréquences de coupure f_{max} et de transition f_t de respectivement 190 et 150 GHz . D006GH présente une transconductance maximale plus élevée $g_{m,max} = 900 \text{ mS.mm}^{-1}$, une tension de claquage similaire $V_{bG-D} = 36 \text{ V}$, une densité de puissance réduite $PW = 2,9 \text{ W.mm}^{-1}$ et un courant de saturation de drain similaire $I_{DSS} = 1,2 \text{ A.mm}^{-1}$ ($I_{DSS,max} > 1,7 \text{ mA.mm}^{-1}$). Cette technologie permet de répondre à des applications haute fréquence s'étendant de 50 GHz à 100 GHz .

La Figure II.26 détaille les différents éléments passifs et actifs proposés par les technologies DG01GH et D006GH. Des vias, des ponts à air et lignes de transmission, des capacités MIM SiO_2 et SiN et des résistances NiCr et GaN sont disponibles. Environ vingt-cinq étapes de fabrications sont nécessaires à la réalisation des HEMTs GaN normally-on et des différents éléments actifs et passifs de cette technologie.

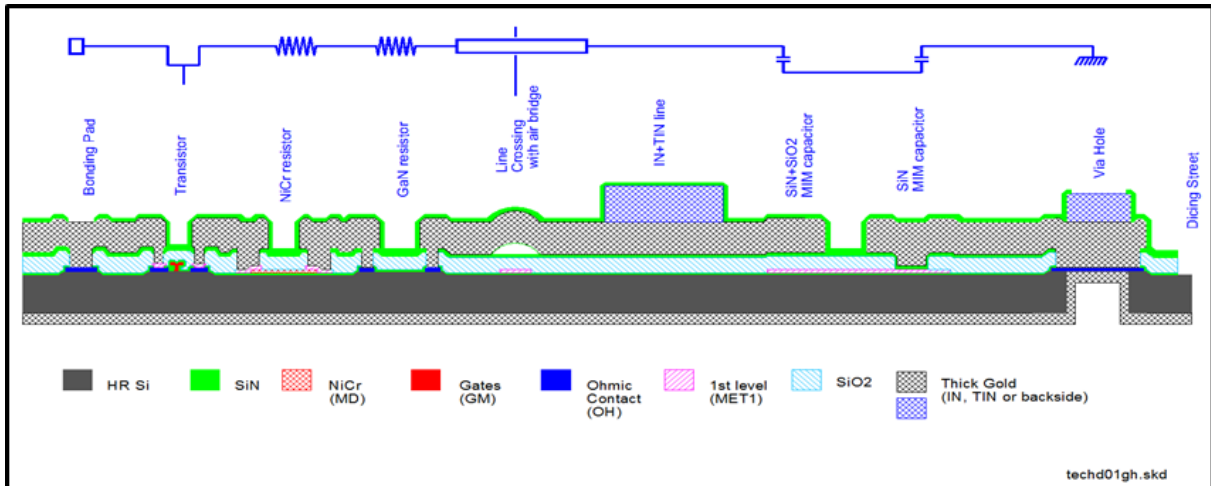


Figure II.26 : Vue en coupe des éléments passifs et actifs des technologies MMIC OMMIC D01GH et D006GH.

II.6.2. Les HEMTs AIN/GaN normally-off

Les technologies EVALGAN-1 et EVALGAN-2 sont toutes deux basées sur le masque d'évaluation EVALGAN-5, spécialement créé pour évaluer les performances des HEMTs AIN/GaN normally-off obtenus par le procédé d'implantation d'ions fluorures. Ce masque permet de co-intégrer pour la première fois sur un même wafer Si des HEMTs AIN/GaN normally-on de longueur de grille $L_G = 100$ nm (D01GH) et $L_G = 60$ nm (D006GH) et des HEMTs AIN/GaN normally-off de longueur de grille $L_G = 250$ nm. De nombreux motifs d'évaluation sont mis à disposition: des transistors de type "switch", des PCM (Process Control Monitoring) pour le suivi des paramètres électriques et technologiques, des TCV (Test Control Vehicle) comprenant les éléments actifs et passifs pour la fiabilité et des SIPO (Serial Input Parallel Output), présentés sur la Figure II.27, pour démontrer la fonctionnalité du N-OFF avec un circuit de base.

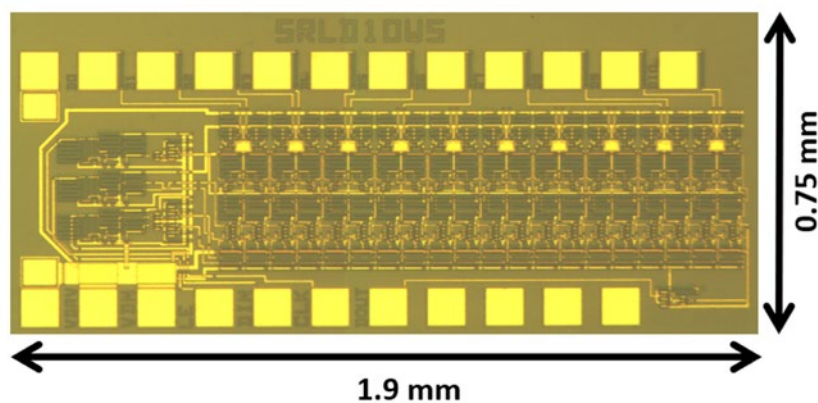


Figure II.27 : Observation au microscope optique d'un SIPO comportant 253 HEMTs GaN normally-off. Le développement de grille total WG_{total} est supérieur à 5,5 mm.

La grille en Té du HEMT GaN normally-off est réalisée en une seule étape d'écriture e-beam afin de diminuer le temps de fabrication et de réduire le coût du procédé de fabrication. Le pied et le chapeau de la grille en Té sont donc réalisés simultanément. Différentes couches de résines électro-sensibles (PMMA/MAA/PMMA) sont utilisées pour définir la casquette, le chapeau et le pied de grille. Des développeurs différents sont alors utilisés pour développer sélectivement ces différentes couches et former la grille en Té. Cette topologie de grille a pour effet de diminuer la résistance de grille (qui est inversement proportionnelle à la fréquence de coupure maximale f_{max}) et d'assurer la continuité du métal de grille lors des différents passages de marches (passage du méssa d'isolation et arrivée sur le plot de contact électrique). Des observations au MEB (Microscope Electronique à Balayage) de l'ouverture des résines du pied et du chapeau de grille sont montrées sur la Figure II.28.

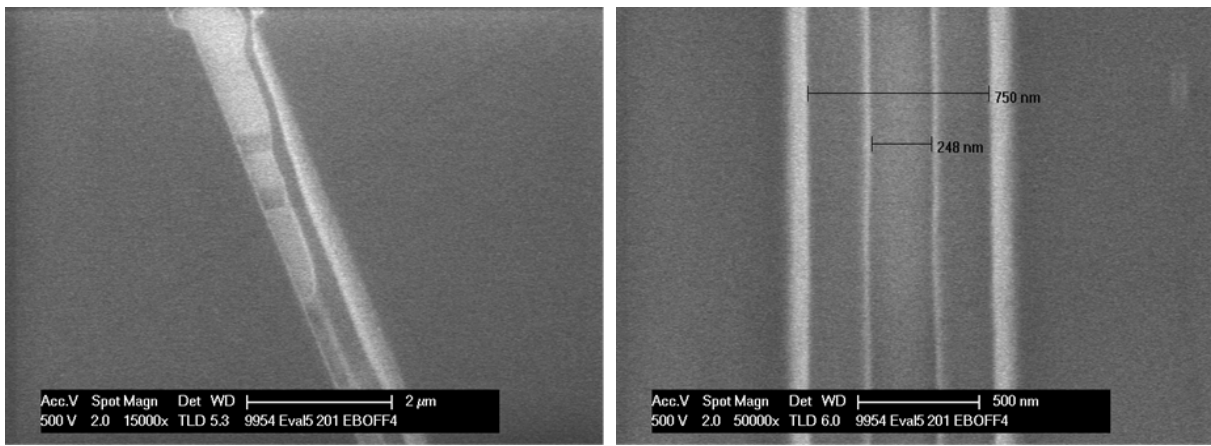


Figure II.28 : Observation au MEB de l'ouverture des résines du pied et du chapeau de grille au niveau des passages de marche.

L'implantation locale des ions fluorures est pratiquée sous le pied de grille et au travers de la barrière AlN (soit dans le canal GaN) après la gravure des résines électro-sensibles et avant le dépôt de la métallisation de grille, ce qui permet d'auto-aligner le pied de grille et la zone d'implantation des ions fluorures. La zone d'implantation des ions fluorures est présentée

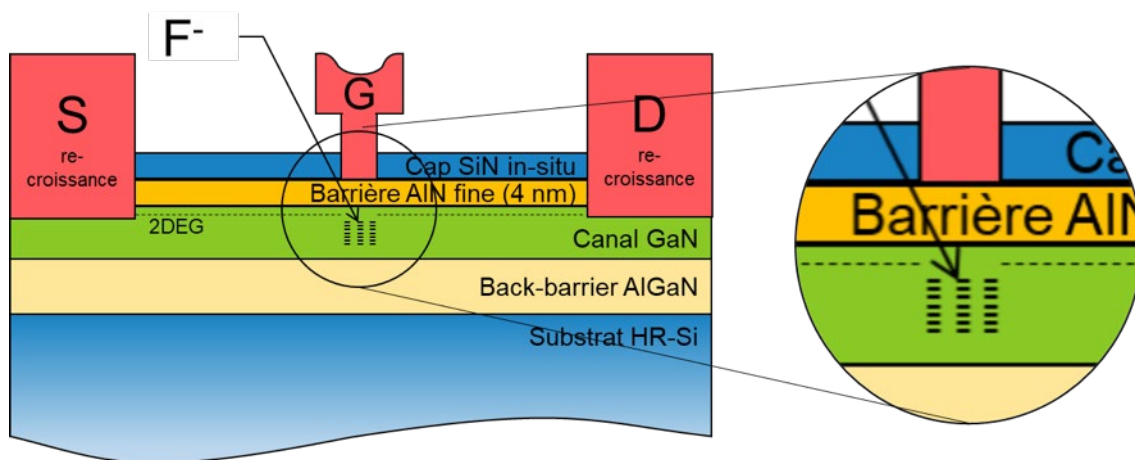


Figure II.29 : Hétérostructure et zone d'implantation des ions fluorures des HEMTs AlN/GaN normally-off des technologies EVALGAN-1 et EVALGAN-2.

sur le schéma de la Figure II.29. Cette opération est réalisée dans un bâti plasma ICP/RIE et permet de décaler positivement la tension de seuil V_{th} des HEMTs AlN/GaN normally-on et de les convertir en HEMTs AlN/GaN normally-off. Des masques supplémentaires sont utilisés afin de faire co-intégrer ces deux types de transistors sur le même wafer.

II.6.3. Cartographie du masque EVALGAN-05

Les plaques EVALGAN-1 et EVALGAN-2 ont été préalablement cartographiées et caractérisées par le laboratoire IEMN, membre du projet ANR EDGAN dans lequel s'inscrit cette thèse. Ce laboratoire est chargé de l'identification et de l'évaluation des performances des dispositifs d'intérêt. Il se place juste avant le laboratoire IMS (où cette thèse a été réalisée) dans la chaîne d'évaluation des performances et de la fiabilité des dispositifs. En se basant sur des critères de performance ($I_{D,max}$, $g_{m,max}$, F_t , $F_{max}...$), l'IEMN a identifié trois transistors d'intérêt, soit, deux HEMTs normally-on de dimension $2 \times 25 \times 0,1 \mu m^2$ et $2 \times 25 \times 0,06 \mu m^2$ et un HEMT normally-off de dimension $2 \times 25 \times 0,25 \mu m^2$. Les plaques EVALGAN-1 et EVALGAN-2 disposent de nombreux échantillons de chacune de ces géométries.

Chaque transistor caractérisé est identifié par sa position sur le wafer, qui est composé de 17 sites PCM (Process Control Monitoring) numérotés de 1 à 17 ainsi que par sa position sur le PCM. La Figure II.30 présente une cartographie des sites PCM du masque EVALGAN-05. Une cartographie des HEMTs GaN normally-on et normally-off évalués est donnée à la Figure II.31. Ainsi, chaque PCM est composé de 6 HEMTs normally-off de dimension $2 \times 25 \times 0,25 \mu m^2$, de 6 HEMTs normally-on opt1 (optimisation 1) de dimension

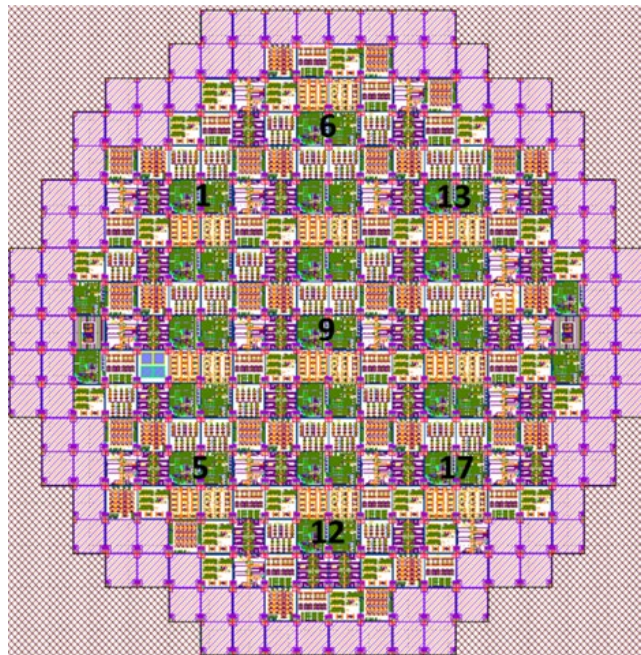


Figure II.30 : Layout du masque d'évaluation EVALGAN-5. Les zones colorées en vert correspondent aux emplacements des sites PCM, numérotés de 1 à 17.

2x25x0,06 μm^2 et de 6 HEMTs normally-on opt2 (optimisation 2) de dimension 2x25x0,1 μm^2 . Chaque plaque dispose ainsi d'un total de 102 transistors de chaque variante.

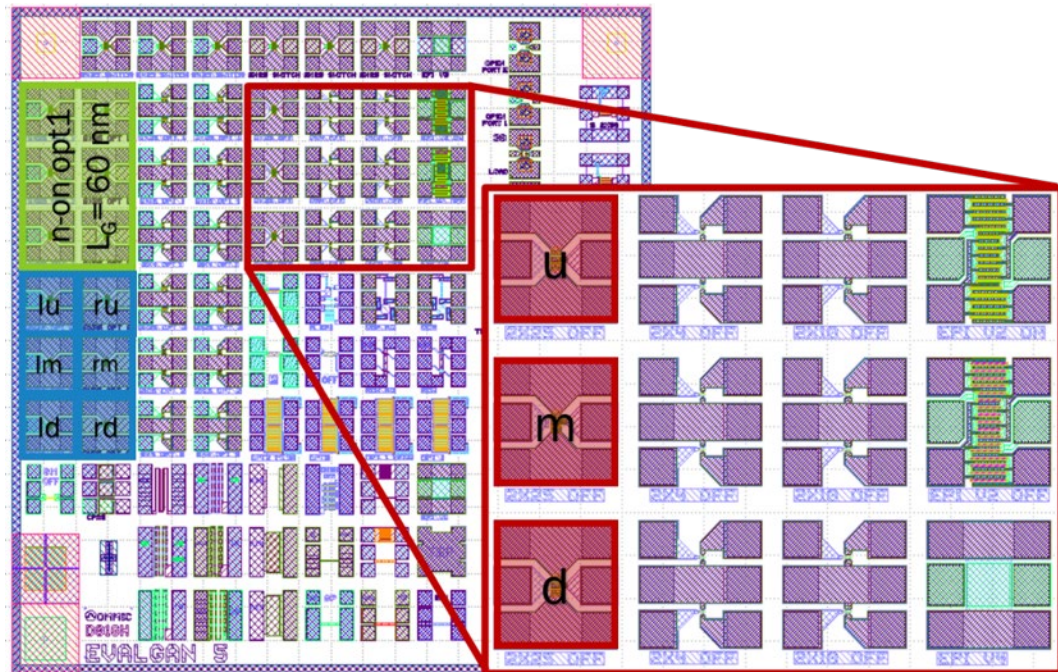


Figure II.31 : Layout d'un PCM de EVALGaN-5. En bleu et vert, les HEMTs GaN normally-on respectivement de dimension 2x25x0,1 μm^2 (opt2) et 2x25x0,06 μm^2 (opt1). En rouge les HEMTs GaN normally-off de dimension 2x25x0,25 μm^2 . Trois HEMTs normally-off supplémentaires (non montrés), nommés u', m' et d', sont disponibles par PCM

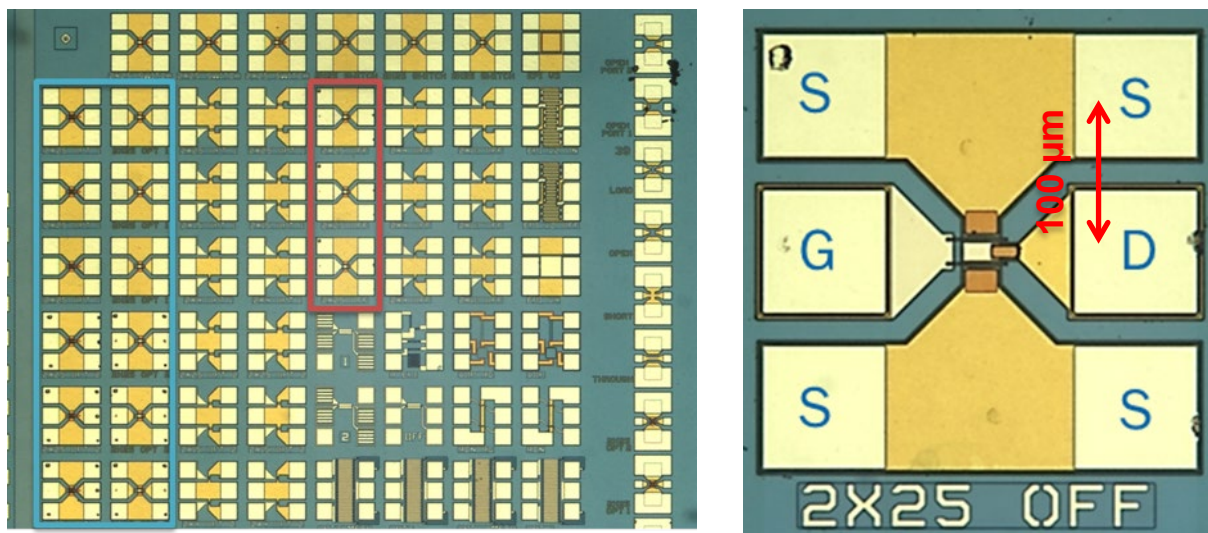


Figure II.32 : Photographie au microscope optique (à gauche) d'un PCM (grossissement x2) et (à droite) d'un HEMT AIN/GaN normally-off à deux doigts de grille de développement $W_G = 2 \times 25 \mu\text{m}$ (grossissement x20).

La Figure II.32 présente des photographies au microscope optique d'un PCM et d'un HEMT AlN/GaN normally-off de technologie EVALGAN-1. Ce dernier est composé de deux doigts de grille de développement $W_G = 2 \times 25 \mu\text{m}$. Les grilles des HEMTs AlN/GaN normally-off sont centrées et présentent un espacement grille-source $L_{G-S} = L_{G-D} = 600 \text{ nm}$. La longueur de grille L_G mesurée est de 300 nm (250 nm sur le masque) et est associée avec un espacement source-drain $L_{S-D} = 1500 \text{ nm}$. Les HEMTs AlN/GaN normally-on présents disposent d'un faible espacement grille-source $L_{G-S} = 250 \text{ nm}$ et d'un espacement grille-drain $L_{G-D} = 1000 \text{ nm}$.

Des photographies des wafers de 3 pouces EVALGAN-1 et EVALGAN-2 étudiés sont présentés à la Figure II.33.

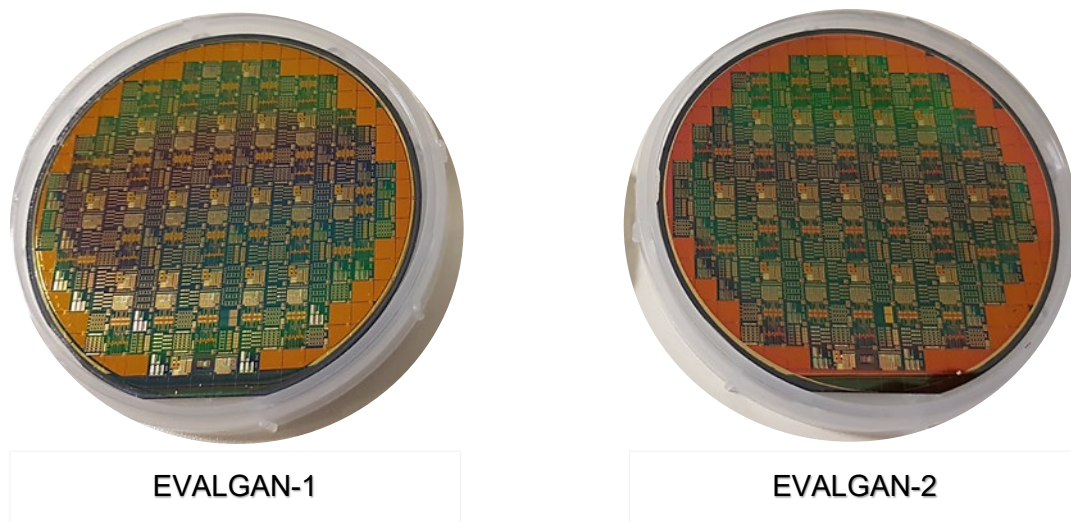


Figure II.33 : Photographie des plaques d'évaluation EVALGAN-1 et EVALGAN-2.

II.6.4. EVALGAN-1

EVALGAN-1 est le tout premier essai de co-intégration de HEMTs GaN normally-on et normally-off du fondeur OMMIC. Cette technologie utilise une hétérostructure identique à celles utilisées pour les technologies commerciales MMIC D01GH et D006GH OMMIC. Seules quelques étapes supplémentaires d'implantation d'ions fluorures et de lithographie ont permis respectivement d'obtenir la fonctionnalité normally-off et de co-intégrer les deux variantes sur un même wafer.

Une première campagne de mesures réalisée par le laboratoire IEMN de l'université de Lille, chargé d'évaluer les performances électriques des dispositifs, a montré des résultats très prometteurs en terme de performances électriques, de rendement et de dispersion des caractéristiques sur le wafer [126]. Afin de garantir la fiabilité des mesures réalisées, un échantillon de plus de 200 dispositifs normally-on et normally-off a été évalué. Plus de 90 % des HEMTs normally-off évalués disposaient de caractéristiques électriques, statiques et dynamiques très homogènes. Ce rendement, très satisfaisant pour un premier essai de

co-intégration, témoigne de la bonne maîtrise des procédés de fabrication utilisés pour obtenir la fonctionnalité normally-off.

Les HEMTs normally-off fabriqués disposent d'une forte densité de courant de saturation de drain $I_{DS,max}$ de plus de 1 A.mm^{-1} (et de $1,5 \text{ A.mm}^{-1}$ pour les HEMTs normally-on), d'une transconductance extrinsèque g_m de 560 mS.mm^{-1} à $V_{DS} = 4 \text{ V}$ (respectivement de 880 mS.mm^{-1} à $V_{DS} = 4 \text{ V}$ pour les HEMTs normally-on) et d'une tension de seuil V_{th} quasi-positive de $-0,1 \text{ V}$ (respectivement de $-1,5 \text{ V}$ à $V_{DS} = 4 \text{ V}$ pour les HEMTs normally-on), extraite par extrapolation linéaire de la pente de la caractéristique de transfert à $V_{DS} = 4 \text{ V}$. Les valeurs des fréquences de coupures du gain en courant (f_i) et du gain unilatéral (f_{max}) sont respectivement de 40 GHz et 100 GHz . La tension de seuil quasi-positive obtenue pour les HEMTs AlN/GaN normally-off EVALGAN-1 a démontré la capacité des ions fluorures à dépléter le 2DEG et constitue un excellent point de départ pour ce tout premier essai de co-intégration monolithique de HEMTs GaN normally-off et normally-on.

Une étude des performances et des mécanismes de dégradation propres à l'approche à implantation d'ions fluorures seront présentée dans les chapitres III et IV.

II.6.5. EVALGAN-2

EVALGAN-2 est une optimisation de la technologie EVALGAN-1. Les améliorations se sont concentrées sur deux axes:

- Amélioration du procédé mono-écriture de lithographie électronique pour la réalisation de la grille en Té du HEMT normally-off (diminution des risques de court-circuit)
- Amélioration du procédé d'implantation des ions fluorures sous la grille afin de rendre le transistor réellement normally-off ($V_{th} > 0 \text{ V}$).

II.6.5.1. Amélioration de la lithographie de grille

Des liserés métalliques ont été observés sur le chapeau de grille des HEMTs AlN/GaN normally-off EVALGAN-1, comme le montre la Figure II.34. Ces derniers peuvent être à l'origine de court-circuit avec d'autres éléments du circuit et donc baisser le rendement de production. Les mesures réalisées au MEB montrent un pied de grille d'environ 250 nm et un chapeau de 900 nm .

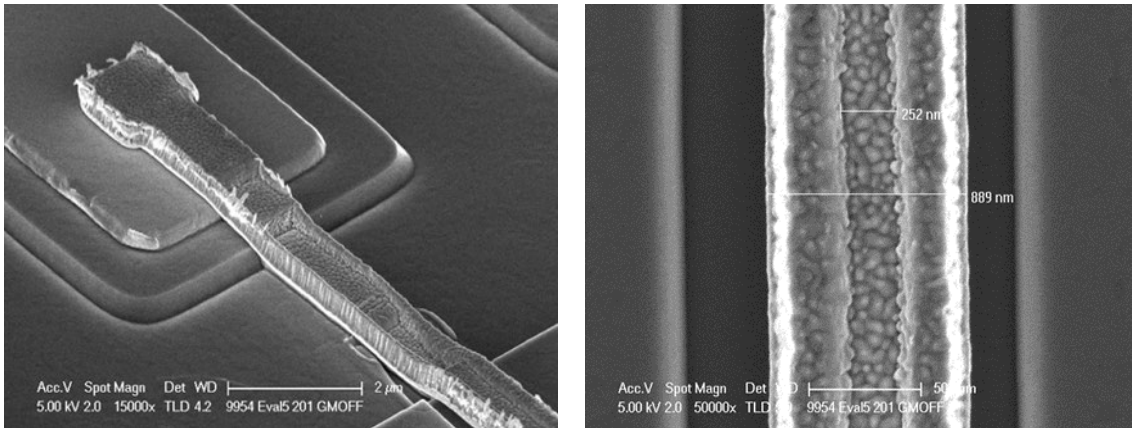


Figure II.34 : Observation au MEB de la métallisation de grille d'un HEMT AIN/GaN normally-off EVALGAN-1 au niveau des passages de marche (à gauche) et au niveau de la zone active (à droite).

Différents tests de variations de doses au masqueur électronique ont été effectués sur plusieurs wafers afin de trouver les paramètres optimaux pour l'écriture du chapeau et du pied de la grille. Les différentes conditions d'exposition testées ont été observées au MEB, après développement sélectif du tri-couche de résines électro-sensibles, afin de valider les paramètres d'écriture optimaux de la grille. Les images MEB des HEMTs AIN/GaN normally-off EVALGAN-2 de la Figure II.35 montrent des grilles ne présentant aucun liseré métallique sur le chapeau. Les mesures réalisées au MEB montrent un pied de grille de 519 nm et un chapeau de grille d'environ 1,5 μm.

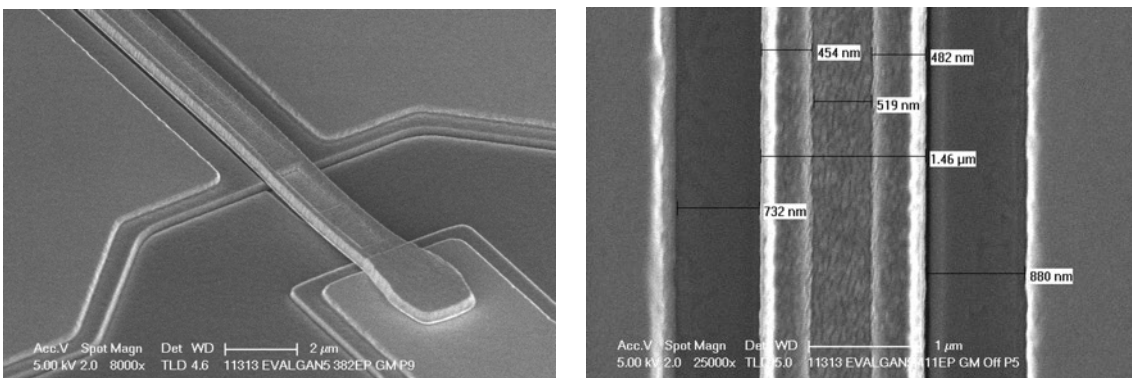


Figure II.35 : Observation au MEB de la métallisation de grille d'un HEMT AIN/GaN normally-off EVALGAN-2 au niveau des passages de marche (à gauche) et au niveau de la zone active (à droite).

II.6.5.2. Amélioration du procédé d'implantation des ions fluorures

Différents essais mettant en œuvre différentes conditions de plasma ont été réalisés au sein du bâti ICP (*Inductively Coupled Plasma*) utilisé pour l'implantation des ions fluorures. Le but de ces essais a été de trouver les paramètres du plasma optimaux permettant d'augmenter la concentration des ions fluorures à l'hétérojonction AIN/GaN pour décaler la

tension de seuil V_{th} vers les valeurs positives, sans endommager la barrière AlN et le tri-couche de résines électro-sensibles. L'implantation des ions fluorures est pour rappel réalisée avant le dépôt de la métallisation de grille et donc au travers de la barrière AlN.

Les HEMTs AlN/GaN normally-off EVALGAN-2 réalisés suite à l'amélioration du procédé d'implantation des ions fluorures présentent une tension de seuil V_{th} positive de +0,37 V, homogène sur l'ensemble du wafer. Les premières mesures statiques réalisées par OMMIC ont mis en évidence les bonnes performances de ces HEMTs. Une transconductance maximale $g_{m,max}$ de plus de $600 \text{ mS}\cdot\text{mm}^{-1}$, une résistance à l'état passant R_{on} inférieure à $1,5 \Omega\cdot\text{mm}$, un courant de fuite de grille inférieur à $10 \mu\text{A}\cdot\text{mm}^{-1}$ à $V_{GS} = -15 \text{ V}$ et un courant de saturation de drain I_{DSS} d'environ $700 \text{ mA}\cdot\text{mm}^{-1}$ à $V_{DS} = 3 \text{ V}$ ont été obtenus pour les HEMTs AlN/GaN normally-off de technologie EVALGAN-2.

Les mesures RF réalisées par OMMIC sur ces HEMTs ont cependant montré des performances inférieures à celles des HEMTs AlN/GaN normally-off de technologie EVALGAN-1. Les valeurs des fréquences de coupures du gain en courant (F_t) et du gain unilatéral (F_{max}) sont respectivement de 17 GHz et 80 GHz (contre 40 GHz et 100 GHz pour EVALGAN-1). Cette différence s'explique par l'augmentation des dimensions du pied et du chapeau de la grille en Té des HEMTs AlN/GaN normally-off de technologie EVALGAN-2.

Une étude poussée des performances et de la fiabilité de ces HEMTs d'intérêt sera présenté au Chapitre IV.

II.7. Conclusion

Les enjeux de la fabrication de technologies HEMT GaN normally-off pour les applications de conversion de puissance devant fonctionner à haute fréquence et de technologies HEMTs GaN co-intégrant des transistors normally-off et normally-on pour la fabrication de circuits numériques GaN, ont été exposées. Les principales solutions technologiques pour la fabrication des HEMTs GaN normally-off ont été présentées. Ces dernières peuvent être regroupées en deux catégories, d'une part les approches consistant à modifier le potentiel de surface, telles que les approches à implantation d'ions fluorures et de croissance d'une couche dopée P sous la grille, et d'autre part les approches à gravure partielle ou complète de la barrière sous la grille. Ces approches sont toutes compatibles avec la co-intégration monolithique de HEMTs GaN normally-off et normally-on, et permettent la réalisation de circuits numériques en GaN. Enfin, les technologies EVALGAN-1 et EVALGAN-2 étudiées au cours de cette thèse ont été présentées. Il s'agit des premiers essais de la part du fondeur OMMIC de co-intégration monolithique de HEMTs GaN normally-off à des technologies HEMT GaN normally-on micro-ondes commercialisées, MMIC D01GH et D006GH.

Chapitre III. Méthodes d'évaluation des performances et de la robustesse des HEMTs GaN

III.1. Introduction

Les performances et la robustesse des HEMTs AlN/GaN normally-on et normally-off de la technologie EVALGAN-1 ont été évaluées en régime statique. Les principaux paramètres statiques, définissant les performances des transistors, sont extraits à partir de réseaux de caractéristiques courant-tension (I-V) telles que les réseaux de caractéristiques d'entrée $I_{GS}(V_{GS})$, de transfert $I_{DS}(V_{GS})$ et de sortie $I_{DS}(V_{DS})$.

Ce chapitre présente les différentes méthodes d'extraction et méthodologies de mesure mises en place pour l'extraction des paramètres statiques des transistors. Des automatisations de mesure ont notamment été mises en place afin de s'assurer que chaque transistor soit rigoureusement testé dans les mêmes conditions. Un programme d'extraction, de comparaison et de mesure a été créé afin de traiter de manière plus efficace et automatisée le grand nombre de données générées au cours de cette thèse. Enfin la dernière partie de ce chapitre évalue la robustesse des dispositifs de la technologie EVALGAN-1 au travers d'essais de vieillissement par paliers de type step-stress.

III.2. Description du banc de mesure statique

Les paramètres électriques statiques des HEMTs ont été extraits avec un analyseur de paramètres DC HP 4142B piloté par le logiciel ICCAP. Ce dernier est équipé de SMU (Source/Monitor Unit) HP 41420A et HP 41421B permettant la polarisation et la mesure des caractéristiques I-V des transistors. Le HP 41420A est un module haute puissance (High Power SMU : HPSMU) utilisé pour la polarisation du drain. Il permet de couvrir une plage de tension très large, s'étendant de $\pm 40 \mu\text{V}$ à $\pm 200\text{V}$ et de mesurer des courants compris entre $\pm 20 \text{fA}$ à $\pm 1 \text{A}$. Le HP 41421B est utilisé pour la polarisation et la mesure des courants de grille. Ce SMU de puissance moyenne (Medium Power SMU : MPSMU) permet de couvrir une plage de tensions s'étendant de $\pm 40 \mu\text{V}$ à $\pm 100 \text{V}$ et de mesurer des courants compris entre $\pm 20 \text{fA}$ et $\pm 100 \text{mA}$. L'analyseur de paramètre HP 4142 a été utilisé en mode d'intégration M (Medium) afin d'éviter les effets liés à la thermique (auto-échauffement) et de mesurer de manière fiable les caractéristiques des dispositifs sous test. Ce mode correspond à un temps d'intégration de

20 ms par point de mesure. Les mode S (Small) et L (Large) disposent de temps d'intégration de respectivement 4 et 320 ms. Le mode S est trop court pour garantir la fiabilité des mesures car le courant n'est pas totalement stabilisé et peut être affecté par des effets de piégeage/dépiégeage, pour lesquels les constantes de temps seraient du même ordre de grandeur que le temps de palier. Le mode L est quant à lui trop long et génère un auto-échauffement important.

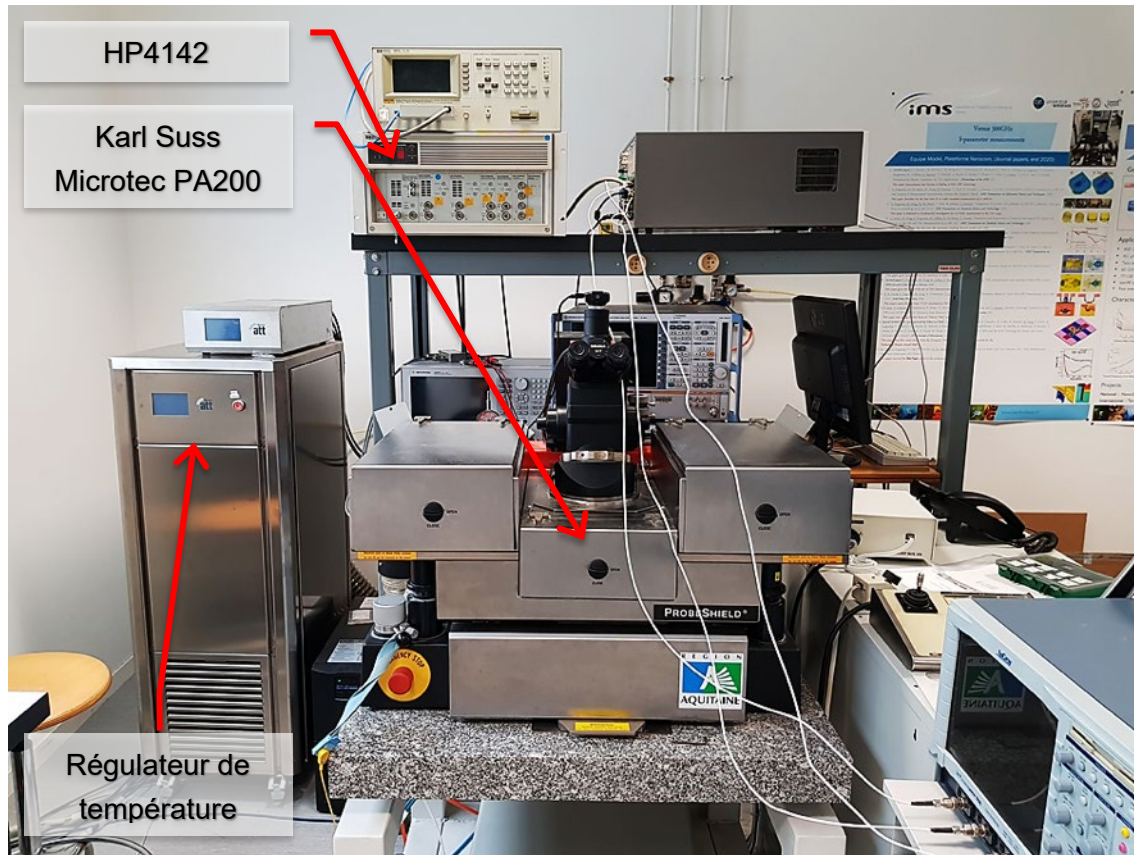


Figure III.1 : Photographie du banc de mesure statique utilisé pour l'évaluation des performances et de la robustesse des HEMTs des technologies EVALGAN-1 et EVALGAN-2.

La Figure III.1 présente une photo du banc de mesure utilisé pour les mesures statiques et de vieillissement par palier. La liaison avec le composant est confiée à une station de mesure sous pointes semi-automatique Karl Suss Microtec PA200 équipée d'un positionneur micrométrique électrique et d'un support de wafer, appelé chuck, régulé en température et non relié à la masse. Cette station peut être utilisée à des températures comprises entre $-60\text{ }^{\circ}\text{C}$ et $+200\text{ }^{\circ}\text{C}$. Des pointes RF au format GSG (Ground/Signal/Ground) ont été utilisées afin de connecter la station de mesure aux composants présents sur le wafer. Des câbles triaxiaux permettent alors la liaison entre les SMU et la station de mesure sous pointe. Ces derniers sont ramenés au plus proche des pointes grâce à des tés SMA et adaptateurs TRIAX/COAX et sont câblés de sorte à réaliser une mesure de type Kelvin (4 fils).

Sauf indication contraire, l'ensemble des mesures effectuée au cours de cette thèse ont été réalisées à température ambiante. Bien qu'il soit possible de réguler la température du chuck de la station de mesure sous pointes, cette fonctionnalité n'a pas été utilisée. La forte

inertie thermique du chuck sur lequel les wafers sont déposés et les durées relativement courtes des caractérisations (au plus de 2 minutes 40 s pour la mesure d'un réseau $I_{DS}(V_{DS})$), qui sont de plus séparées par des temps de récupération au minimum de 10 s, rendent l'utilisation du système de régulation peu pertinent. La plateforme de mesure NANOCOM de l'IMS, dédiée à la caractérisation électrique des composants, où l'ensemble des mesures a été réalisé, est néanmoins constamment maintenue à une température de 23 °C.

III.3. Méthodes d'extraction des paramètres statiques

Les paramètres statiques du transistor sont extraits à partir des réseaux de caractéristiques d'entrée $I_{GS}(V_{GS})$, de transfert $I_{DS}(V_{GS})$ et de sortie $I_{DS}(V_{DS})$.

III.3.1. La caractéristique d'entrée - $I_{GS}(V_{GS})$

La mesure de la caractéristique d'entrée $I_{GS}(V_{GS})$ permet de déterminer les caractéristiques du contact de grille Schottky, soit le courant de fuite de grille en inverse $I_{G,inv}$, la hauteur de la barrière Schottky Φ_B et le facteur d'idéalité η .

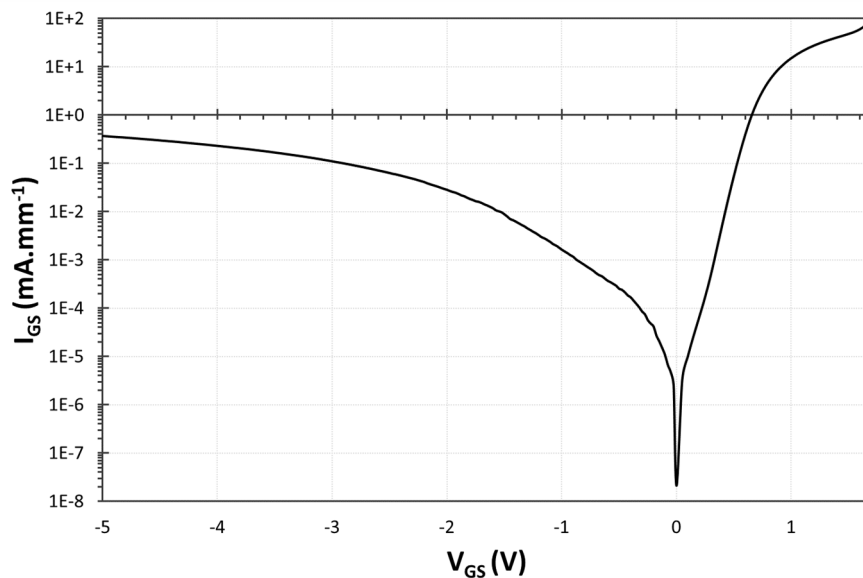


Figure III.2 : Caractéristique d'entrée $I_{GS}(V_{GS})$ à $V_{GS} = 0$ V d'un HEMT AIN/GaN normally-off représentatif d'EVALGAN-1.

La Figure III.2 présente la caractéristique d'entrée d'un HEMT AIN/GaN normally-off représentatif d'EVALGAN-1. Cette mesure consiste à augmenter ou diminuer la tension grille-source V_{GS} du HEMT et à enregistrer sa réponse en courant I_{GS} pour une tension drain-source V_{DS} de 0 V. Des limites en courant ($I_{GS,limite} = 100 \text{ mA.mm}^{-1}$) sont utilisées afin de ne pas endommager le contact Schottky durant la mesure. La tension V_{GS} est ici augmenté de -5 à 1,7 V par pas de 25 mV. En réponse à cette contrainte, $|I_{GS}|$ varie de 0,4 mA.mm^{-1} à $V_{GS} = -5$ V,

à $2 \cdot 10^{-8} \text{ mA} \cdot \text{mm}^{-1}$ à $V_{GS} = 0 \text{ V}$ et atteint $100 \text{ mA} \cdot \text{mm}^{-1}$ à $V_{GS} = 1,7 \text{ V}$. Les courants donnés sont normalisés à la largeur de grille W_G ce qui simplifie la comparaison des performances des HEMTs de différents développements W_G . W_G vaut dans le cas présent $50 \mu\text{m}$, soit deux doigts de grille de largeur $25 \mu\text{m}$ chacun. Le courant à $V_{GS} = 0 \text{ V}$ est un artefact de mesure qui dépend de la précision du système de mesure. En effet, I_{GS} est nul lorsque $V_{GS} = 0 \text{ V}$.

La mesure de la caractéristique d'entrée $I_{GS}(V_{GS})$ est réalisée en deux étapes afin de minimiser les effets de piégeage/dépiégeage et centrer le point d'inversion du courant à $V_{GS} = 0 \text{ V}$. La première étape consiste à augmenter V_{GS} à partir de $V_{GS} = 0 \text{ V}$ pour mesurer la caractéristique d'entrée en direct ($V_{GS} > 0 \text{ V}$). La seconde étape consiste à diminuer V_{GS} à partir de $V_{GS} = 0 \text{ V}$ pour mesurer la caractéristique d'entrée en inverse ($V_{GS} < 0 \text{ V}$). Cela permet de centrer le point d'inversion du courant à $V_{GS} = 0 \text{ V}$ puisqu'il s'agit systématiquement du premier point mesuré et que les états de charge se trouvent à un état d'équilibre avant que les mesures ne soient réalisées.

III.3.1.1. Extraction du courant de fuite de grille en inverse – $I_{G,inv}$

Le courant de fuite de grille $I_{G,inv}$ est le courant qui circule dans le contact Schottky et fuit par la grille lorsque la grille est polarisée en inverse ($V_{GS} < 0 \text{ V}$), soit lorsque le transistor est à l'état bloqué. Ce courant peut être induit par des chemins de conduction horizontaux, présents en surface entre les électrodes de source et de grille ou par des chemins de conduction verticaux présents entre le canal conducteur 2DEG et la grille. Ces fuites dépendent de nombreux facteurs tels que la qualité des interfaces et des structures cristallines (densité de dislocation), de la résistivité des matériaux et de l'épaisseur de la barrière AlGaIn. Il est à noter que des courants de fuite par effet tunnel peuvent apparaître pour de très fines épaisseurs de matériaux. Le courant de fuite de grille est finalement un bon indicateur de la qualité des épitaxies dans la mesure où plus les fuites sont faibles plus les couches sont de qualité. $I_{G,inv}$ est extrait sauf indication contraire à $V_{GS} = -3 \text{ V}$.

Le courant de fuite de grille $I_{G,inv}$ moyen relevé pour les HEMTs AlN/GaN normally-off EVALGAN-1 est de $0,13 \pm 0,02 \text{ mA} \cdot \text{mm}^{-1}$. Il est de $0,17 \text{ mA} \cdot \text{mm}^{-1}$ pour les HEMTs normally-on commerciaux co-intégrés à cette même plaque. La faible différence entre ces deux valeurs indique que les procédés de fabrication supplémentaires ajoutés pour obtenir la fonctionnalité normally-off n'ont pas dégradé les propriétés des couches de l'hétérostructure.

III.3.1.2. Extraction du facteur d'idéalité n et de la hauteur de barrière Φ_B

Lorsque la diode Schottky est polarisée en direct, c'est-à-dire à un V_{GS} positif, les électrons acquièrent suffisamment d'énergie pour franchir la barrière de potentiel induite par le contact de type Schottky (formé à la jonction entre la barrière et le métal de grille) et passer d'un matériau à l'autre. Plusieurs zones de fonctionnement peuvent alors être distinguées. La

première zone est dominée par des effets de recombinaisons électron-trou, la seconde par l'effet d'émission thermo-ionique et la dernière, par l'effet de la résistance de grille série r_s . Ces zones sont identifiées sur la Figure III.3.

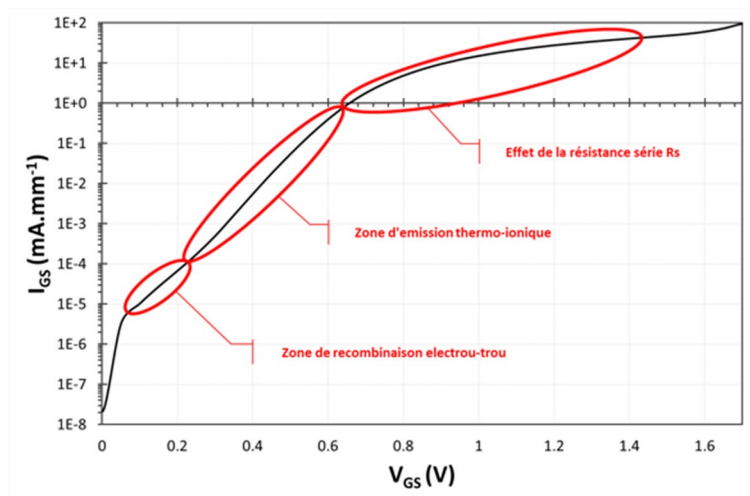


Figure III.3 : Caractéristique d'entrée en direct ($V_{GS} > 0$ V) d'un HEMT AlN/GaN normally-off représentatif d'EVALGAN-1.

L'analyse de la zone d'émission thermo-ionique permet l'extraction de la hauteur de barrière Φ_B du contact Schottky et du facteur d'idéalité n . L'expression du courant I_{GS} de la diode est donnée par l'Équation III.1 ci-dessous:

$$I_{GS} = I_S \left[\exp \left(q \frac{V_{GS} - r_s I_{GS}}{nkT} \right) - 1 \right] \quad \text{III.1}$$

Avec r_s la résistance série de la diode, I_S le courant de saturation de la diode, q la charge élémentaire de l'électron, T la température en kelvin, k la constante de Boltzmann et n le facteur d'idéalité. La chute de tension $r_s I_{GS}$ et $3kT/q$ sont négligeables devant V_{GS} dans la zone d'émission thermo-ionique ce qui permet de simplifier l'Équation III.2 dans cette zone par:

$$I_{GS} = I_S \exp \left(q \frac{V_{GS}}{nkT} \right) \quad \text{III.2}$$

Le facteur d'idéalité n est alors obtenu par calcul itératif en utilisant la méthode des moindres carrés pour minimiser l'écart entre le modèle donné par l'Équation III.2 et la mesure de la caractéristique d'entrée en direct dans la zone d'émission thermo-ionique.

La hauteur de barrière Schottky Φ_B est quant à elle obtenue en résolvant itérativement l'équation du courant de saturation de grille I_S dans la zone d'émission thermo-ionique. L'expression de I_S est donnée par l'Équation III.3 suivante:

$$I_S = AA^* \exp \left(\frac{-q\Phi_B}{kT} \right) \quad \text{III.3}$$

Avec A la surface $W_G * L_G$ du contact Schottky et A^* la constante effective de Richardson. Cette constante est donnée par l'Équation III.4 ci-après :

$$A^* = \frac{2\pi q m^* k^2}{h^3} \quad \text{III. 4}$$

Avec h la constante de Planck et m^* la masse effective de l'électron dans le semi-conducteur. Dans le cas d'une barrière AlN, $m^* = 0,35 m_0$ (m_0 est la masse de l'électron). La hauteur de barrière Schottky Φ_B est finalement donnée par l'Équation III.5:

$$\Phi_B = \frac{kT}{q} \ln \left(\frac{AA^*T^2}{I_S} \right) \quad \text{III. 5}$$

La Figure III.4 montre l'influence de Φ_B et de n sur le courant de grille I_{GS} de la diode polarisée en direct et les comparent à une mesure de caractéristique d'entrée. On note que plus le facteur d'idéalité est faible, plus l'on se rapproche de la caractéristique d'une diode idéale, soit un interrupteur.

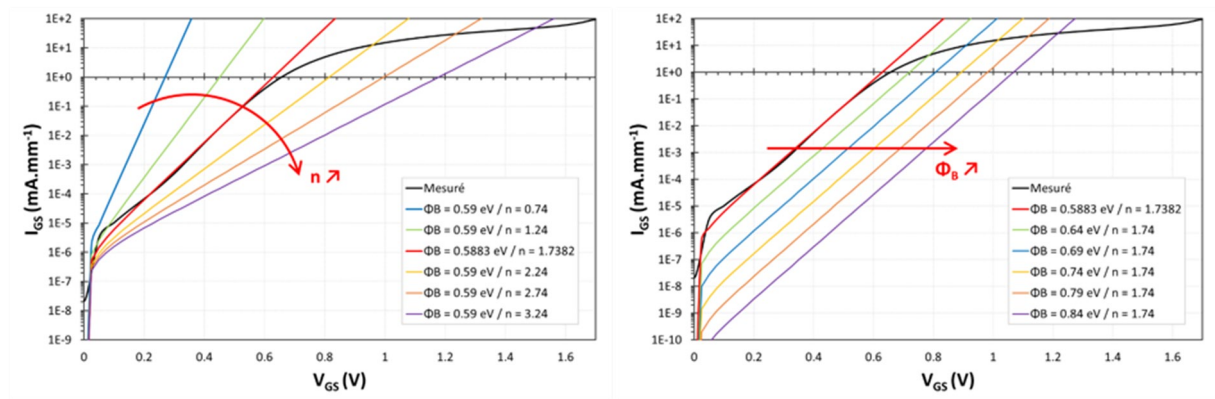


Figure III.4 : Influence de Φ_B et n sur le courant de grille en direct. En rouge le résultat de l'extraction pour un HEMT AlN/GaN normally-off d'EVALGAN-1. Les effets de recombinaison et de la résistance série r_s sont négligés.

Les valeurs moyennes constatées pour les paramètres Φ_B et n des HEMTs AlN/GaN normally-off d'EVALGAN-1 sont respectivement de $0,55 \pm 0,06$ eV et $1,95 \pm 0,31$.

III.3.2. La caractéristique de transfert $I_{DS}(V_{GS})$

De nombreux paramètres peuvent être extraits de la caractéristique de transfert $I_{DS}(V_{GS})$ d'un transistor. Parmi les plus importants, l'on note la tension de seuil V_{th} , le courant de drain à la saturation I_{DSS} , la transconductance maximale $g_{m,max}$ et le rapport I_{on}/I_{off} .

La Figure III.5 présente les caractéristiques de transfert d'un HEMT AlN/GaN normally-off représentatif d'EVALGAN-1. Cette mesure consiste à enregistrer la réponse en courant I_{DS} du transistor lorsqu'un échelon de tension V_{GS} est appliqué sur la grille, pour un V_{DS} fixé. V_{GS} est ici augmenté de -3 à $1,7$ V par pas de 25 mV et V_{DS} fixé à 4 V. En réponse à ces contraintes, I_{DS} varie de $0,02$ mA.mm $^{-1}$ à $V_{GS} = -0,75$ V à 980 mA.mm $^{-1}$ à $V_{GS} = 1,7$ V. A la caractéristique de transfert $I_{DS}(V_{GS})$ peuvent s'ajouter les caractéristiques $I_{GS}(V_{GS})$ et $g_m(V_{GS})$

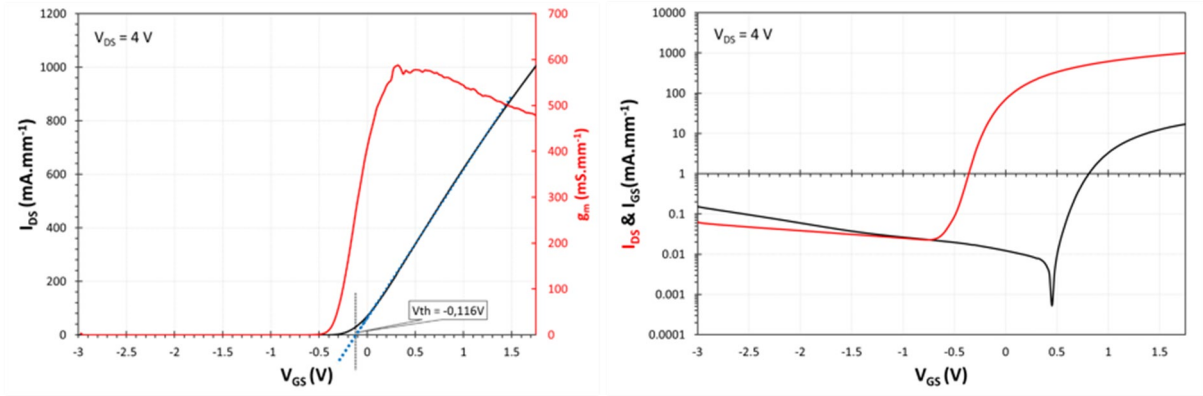


Figure III.5 : Courbes caractéristiques de transfert I_{DS} - $g_m(V_{GS})$ en échelle linéaire (à gauche) et I_{DS} - $I_{GS}(V_{GS})$ en échelle semi-logarithmique (à droite) d'un HEMT AlN/GaN normally-off représentatif d'EVALGAN-1.

mesurées au même V_{DS} . Il existe une différence entre les courants des courbes caractéristiques $I_{GS}(V_{GS})$ et $I_{DS}(V_{GS})$ en dessous de $V_{GS} = -1$ V, soit en dessous de la tension de seuil V_{th} du HEMT, comme le montre la Figure III.5. Cette différence est d'autant plus grande que la tension V_{GS} est diminuée et s'apparente à une fuite de courant. L'utilisation d'un substrat en Si à haute résistivité HR-Si et d'un Chuck non relié à la masse pour les mesures permettent d'écartier la piste d'une fuite de courant par le substrat. Le courant de grille I_G plus élevé que le courant I_D indique alors simplement qu'une portion du courant injecté par la grille remonte par la source, soit $I_G = I_D + I_s$.

III.3.2.1. Extraction de la transconductance maximale – $g_{m,max}$

La caractéristique de transconductance $g_m(V_{GS})$ est obtenue à partir de la caractéristique $I_{DS}(V_{GS})$ et traduit la capacité de la grille à contrôler le courant de canal I_{DS} . Il s'agit de la dérivée de I_{DS} en fonction de V_{GS} , à un V_{DS} fixé. L'expression de g_m est donnée par l'Équation III.6 suivante:

$$g_m = \left. \frac{\partial I_{DS}}{\partial V_{GS}} \right|_{V_{DS}} \quad \text{III. 6}$$

La transconductance maximale $g_m^{max,i}$ intrinsèque correspond au point de polarisation pour lequel le contrôle de I_{DS} par la grille est maximal, c'est-à-dire le gain maximum. Ce paramètre est déterminé pour une tension de drain $V_{DS} = V_{DS,sat}$ donnant un maximum de courant I_{DS} . L'expression de $g_m^{max,i}$ est donnée par l'équation III.7 suivante:

$$g_m^{max,i} = \left. \frac{\partial I_{DS}}{\partial V_{GS}} \right|_{V_{DS}=V_{DS,sat}} = W_g \frac{\epsilon_{bar}}{e_{bar}} v_{sat} \quad \text{III. 7}$$

Où v_{sat} est la vitesse de saturation des électrons. Une épaisseur de barrière faible permet d'améliorer la transconductance maximale $g_{m,max}$.

La transconductance maximale extrinsèque g_m^{max} mesurée dépend de la résistance d'accès de source R_S du HEMT et de la transconductance maximale intrinsèque selon l'Équation III.8 suivante:

$$g_m^{max} = \frac{g_m^{max,i}}{1 + R_S g_m^{max,i}} \quad \text{III. 8}$$

Il est ainsi nécessaire de réduire la résistance R_S afin d'améliorer le contrôle du canal par la grille. La résistance R_S est donnée par l'Équation III.9 suivante:

$$R_S = R_c + R_{sh} \frac{L_{SG}}{W_G} \quad \text{III. 9}$$

Où R_C est la résistance du contact ohmique de source, R_{sh} la résistance de feuille du canal et L_{SG} l'espacement entre la source et la grille du HEMT. Il est donc nécessaire de minimiser ces paramètres afin d'augmenter la transconductance maximale du HEMT.

La Figure III.6 présente les caractéristiques $g_m(V_{GS})$ en fonction de la tension de drain V_{DS} . La transconductance est plus élevée à $V_{DS} = 4$ V. Ce point d'extraction a été utilisé aussi bien pour les HEMTs normally-off que normally-on, afin de permettre des comparaisons. En effet, le maximum de transconductance serait légèrement plus élevé à $V_{DS} = 2$ V qu'à $V_{DS} = 4$ V pour les HEMTs normally-off, mais serait en contrepartie moins élevé pour les HEMTs normally-on, pour lesquels la saturation du courant de drain I_{DS} n'est pas atteinte à $V_{DS} = 2$ V.

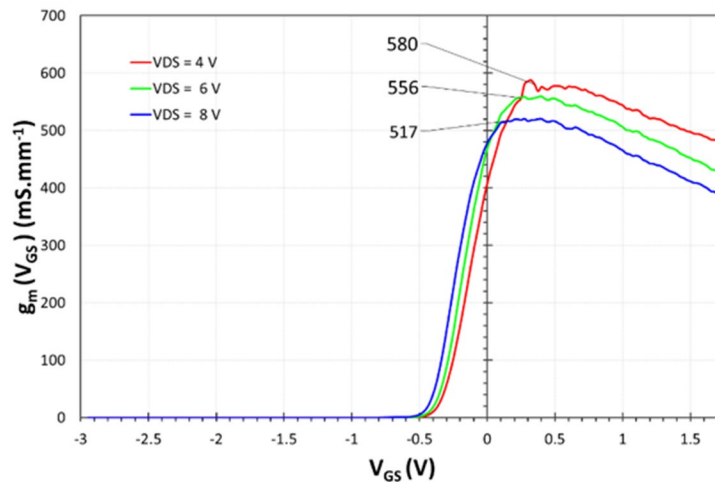


Figure III.6 : Transconductance $g_{m,max}$ en fonction de V_{DS} d'un HEMT AIN/GaN normally-off représentatif d'EVALGAN-1.

Une transconductance extrinsèque maximale $g_{m,max} = 565 \pm 18$ mS.mm⁻¹ a été relevée pour les HEMTs GaN normally-off d'EVALGAN-1. La transconductance maximale avoisine les 900 mS.mm⁻¹ pour les HEMTs GaN normally-on (voir Figure III.7 ci-dessous). Ces excellentes performances sont le résultat des procédés et technologies utilisés pour la fabrication des HEMTs, à savoir le procédé de recroissance des contacts ohmiques ($R_C \approx 0,06 \Omega.mm$), l'utilisation d'une barrière ultra-fine en AIN ($e_{AIN} = 4$ nm), ainsi que les faibles longueurs de grille

L_G et espacements source-grille L_{SG} (600 nm pour le HEMT normally-off et 250 nm pour le HEMT normally-on).

III.3.2.2. Extraction du courant de saturation de drain – I_{DSS}

Le courant de saturation de drain I_{DSS} est par définition le courant I_{DS} extrait à un V_{GS} de 0 V. Plus ce courant est élevé, plus le HEMT est performant. Cependant, bien qu'il s'agisse d'un paramètre pertinent dans le cas de HEMTs de type normally-on en raison de leurs tensions de seuil négatives, il n'est pas possible d'utiliser ce paramètre en l'état pour évaluer la performance en courant des HEMTs normally-off. En effet, ces derniers disposent par définition d'une tension de seuil positive ce qui signifie qu'à la tension d'extraction $V_{GS} = 0$ V, aucun courant ne circule dans le canal, le HEMT est à l'état bloqué. Ce paramètre est pour cette raison dans notre cas extrait à un V_{GS} supérieur à 0 V.

Les courants de saturation $I_{DS,1V}$ et $I_{DS,1,5V}$ alors utilisés dans ce manuscrit sont respectivement extraits, sauf indication contraire, à des V_{GS} de 1 et 1,5 V.

Le courant maximal $I_{D,max}$ est un paramètre davantage utilisé dans la littérature pour évaluer les performances en courant des HEMTs normally-off. Ce paramètre est défini comme le courant de drain I_{DS} extrait à un courant de grille $I_{GS} = 1$ mA.mm⁻¹ pour un V_{DS} donné. Ce paramètre n'a pas été utilisé en raison des instabilités et des fuites constatées sur les courants de grille. Ces instabilités seront vues plus en détail à la fin de ce chapitre.

Les courants de saturation de drain $I_{DS,1V}$ et $I_{DS,1,5V}$ relevés pour les HEMTs GaN normally-off d'EVALGAN-1 sont respectivement de 605 ± 25 mA.mm⁻¹ et de 855 ± 33 mA.mm⁻¹. Un I_{DSS} de plus de 1050 mA.mm⁻¹ a été relevé pour leurs homologues normally-on. Il est à noter que l'écart $V_{GS,extraction} - V_{th}$ est sensiblement le même entre le paramètre $I_{DS,1,5V}$ des HEMTs normally-off et le paramètre I_{DSS} des HEMTs normally-on, soit respectivement $1,5 - (-0,12) = 1,62$ V et $0 - (-1,64) = 1,64$ V. Ainsi, pour une ouverture de canal équivalente, les HEMTs normally-off présentent des performances en courant inférieures de seulement 23 %, ce qui constitue un excellent résultat pour un premier essai de co-intégration monolithique de HEMTs GaN normally-off et normally-on.

III.3.2.3. Extraction de la tension de seuil - V_{th}

La tension de seuil est la tension à partir de laquelle le HEMT commence à conduire du courant et devient passant. Il existe différentes manières de l'extraire. La méthode la plus simple consiste à extrapoler la zone linéaire de la caractéristique de transfert $I_{DS}(V_{GS})$ à $I_{DS} = 0$ V. La tension de seuil $V_{th,lin}$ correspond alors à la valeur de V_{GS} lue à ce point. Cette méthode est illustrée sur la Figure III.5 par la droite en pointillés bleus. Les tensions de seuil $V_{G,100}$ et V_{th} sont respectivement définies comme les valeurs de V_{GS} à 1 % du courant de saturation de drain I_{DSS} et à $I_{DS} = 1$ mA.mm⁻¹.

Bien que plus utilisées dans la littérature, la tension de seuil par extrapolation linéaire $V_{th,lin}$ est préférée aux tensions de seuil $V_{G,100}$ et V_{th} , en raison de leur dépendance au courant de drain I_{DS} . La raison est que I_{DS} peut varier dans de grandes proportions dans la zone où les tensions de seuil sont extraites, ce qui donne des mesures moins précises. Ces variations dépendent grandement de la maturité et de la topologie des HEMTs évalués. Pour cette raison, la tension de seuil extrapolée $V_{th,lin}$ a été utilisée, sauf indication contraire, tout au long de ce manuscrit.

Des tensions de seuils moyennes $V_{th,lin}$, $V_{G,100}$ et V_{th} très légèrement négatives ont été relevées pour les HEMTs GaN normally-off d'EVALGAN-1 avec des valeurs de respectivement de $-0,124 \pm 0,031$ V, de $-0,248 \pm 0,025$ V et de $-0,365 \pm 0,024$ V. Il s'agit de résultats très encourageants pour ce premier essai de co-intégration monolithique de HEMTs GaN normally-off et normally-on pour lequel les HEMTs normally-off adoptent un comportement quasi-normally-off. Il est à noter que la tension de seuil $V_{th,lin}$ moyenne mesurée pour les HEMTs normally-on s'établit à $-1,5$ V. Ces résultats démontrent en outre la capacité des ions fluorures implantés sous la grille à dépléter le 2DEG et décaler positivement la tension de seuil des HEMTs GaN normally-off. La Figure III.7 compare les caractéristiques de transfert des HEMTs normally-off et normally-on d'EVALGAN-1.

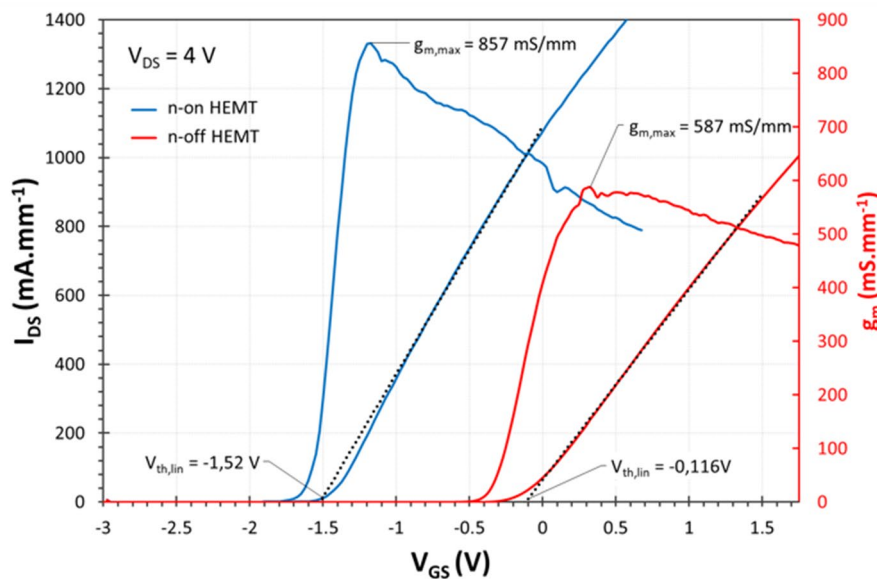


Figure III.7 : Comparaison des caractéristiques de transfert $I_{DS}(V_{GS})$ et $g_m(V_{GS})$ de HEMTs AlN/GaN normally-off et normally-on représentatifs d'EVALGAN-1.

III.3.2.4. Extraction du rapport I_{on}/I_{off}

Le rapport I_{on}/I_{off} est une figure de mérite importante pour les transistors utilisés en mode de commutation. Il s'agit du rapport entre les courants de drain I_{DS} à l'état passant ($V_{GS} > V_{th}$) et à l'état bloqué ($V_{GS} < V_{th}$). Ce rapport est souhaité le plus élevé possible et permet de quantifier les fuites du courant I_{DS} lorsque le transistor est à l'état bloqué.

Pour les HEMTs GaN normally-off à implantation d'ions fluorures, le paramètre I_{on}/I_{off} est défini comme le rapport entre le courant I_{DS} extrait à $V_{GS} = 1,5 \text{ V}$ sur celui extrait à $V_{GS} = -1 \text{ V}$. Pour les HEMTs normally-on, il s'agit du rapport entre le courant I_{DS} extrait à $V_{GS} = 0,5 \text{ V}$ sur celui extrait à $V_{GS} = -2,5 \text{ V}$.

Des rapports I_{on}/I_{off} moyens de $2,7 \cdot 10^4 \pm 8,0 \cdot 10^3$ et de plus de $1 \cdot 10^5$ ont été respectivement mesurés pour les HEMTs GaN normally-off et normally-on d'EVALGAN-1.

III.3.3. La caractéristique de sortie $I_{DS}(V_{DS})$.

La mesure de la caractéristique de sortie $I_{DS}(V_{DS})$ permet de déterminer le courant de saturation de drain à la saturation $I_{DS,sat}$ et la résistance à l'état passant R_{on} .

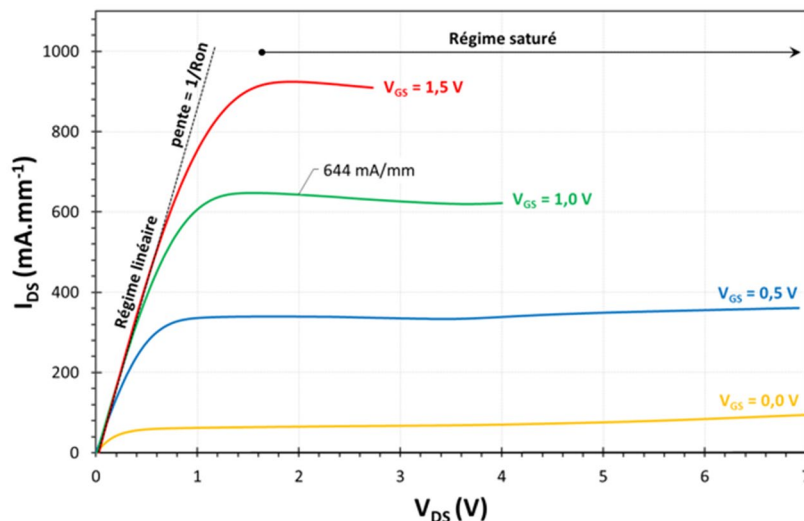


Figure III.8 : Réseau de caractéristique de sortie $I_{DS}(V_{DS})$ d'un HEMT AIN/GaN normally-off représentatif d'EVALGAN-1.

La Figure III.8 présente un réseau de caractéristiques de sortie d'un HEMT AIN/GaN normally-off représentatif d'EVALGAN-1. Cette mesure consiste à acquérir la réponse en courant de drain I_{DS} du transistor lorsqu'une tension de drain V_{DS} est appliquée, et ce, pour différentes valeurs de V_{GS} . Pour les HEMTs normally-off, cela consiste à augmenter V_{DS} de 0 à 7 V par pas de 25 mV et V_{GS} de -1 à 1,5 V par pas de 0,5 V. En réponse à ces contraintes, I_{DS} varie de $0,3 \mu\text{A} \cdot \text{mm}^{-1}$ (à $V_{GS} = -1 \text{ V}$ et $V_{DS} < 50 \text{ mV}$) à $925 \text{ mA} \cdot \text{mm}^{-1}$ (à $V_{GS} = 1,5 \text{ V}$ et $V_{DS} = 1,9 \text{ V}$). I_{DS} évolue très peu au-delà de $V_{DS} = 1,9 \text{ V}$ (et jusqu'à $V_{DS} = 7 \text{ V}$), ce qui indique que le HEMT n'est pas affecté par des effets d'auto-échauffement. Si cela avait été le cas, une diminution de I_{DS} aurait été aperçue à mesure que la contrainte V_{DS} est augmentée (et donc la température de jonction T_j du HEMT).

III.3.3.1. Expressions du courant de drain I_{DS} en régimes linéaire et saturé

Le régime linéaire, ou régime ohmique, correspond à la région où le courant I_{DS} est proportionnel à la tension V_{DS} appliquée (voir Figure III.8). L'expression de I_{DS} dans ce régime est donnée par l'équation suivante:

$$I_{DS} = qN_s\mu \frac{W_G}{L_{DS}} V_{DS} \quad \text{III.10}$$

Où W_G est la largeur de grille, L_{DS} l'espacement drain-source, q la charge de l'électron, N_s la densité d'électrons dans le canal et μ la mobilité des électrons. La distinction entre le régime linéaire et le régime saturé dépend de la vitesse de dérive v_d des électrons, donnée par l'équation suivante:

$$v_d = \mu \frac{V_{DS}}{L_{DS}} \quad \text{III.11}$$

Pour de faibles valeurs de tension drain-source V_{DS} , cette vitesse est proportionnelle au champ électrique appliqué entre le drain et la source. Il s'agit du régime linéaire. Il existe alors une valeur critique de V_{DS} au-delà de laquelle la mobilité des électrons diminue et la vitesse de dérive des électrons sature. Cette tension critique est appelée tension de coude et marque la délimitation entre les régimes linéaire et saturé. Le courant de drain I_{DS} dans ce régime, sature (voir Figure III.8) et prend une valeur fixe I_{DS}^{sat} , donné par l'équation suivante:

$$I_{DS}^{sat} = qN_sW_Gv_{sat} \quad \text{III.12}$$

III.3.3.2. Extraction du courant de drain à la saturation - $I_{DS,sat}$

Le courant de drain à la saturation $I_{DS,sat}$ est défini comme le courant de drain quand la saturation est atteinte, soit quand I_{DS} cesse d'augmenter avec V_{DS} . Pour les HEMTs GaN normally-off, $I_{DS,sat}$ est extrait à $V_{GS} = 1$ V et $V_{DS} = 2$ V. Pour leurs homologues normally-on, l'extraction est effectuée à $V_{GS} = 0,5$ V et $V_{DS} = 4$ V. Des courants de drain à la saturation $I_{DS,sat}$ moyens de 627 ± 21 mA.mm⁻¹ et de 781 ± 40 mA.mm⁻¹ ont été mesurés respectivement pour les HEMTs normally-off (59 HEMTs mesurés) et normally-on d'EVALGAN-1 (54 HEMTs mesurés).

III.3.3.3. Extraction de la résistance à l'état passant R_{on}

La résistance à l'état passant R_{on} est la résistance entre le drain et la source en régime ohmique (ou régime linéaire). Cette résistance est définie comme l'inverse de la pente du courant I_{DS} en régime ohmique, soit par l'Équation III.13 suivante:

$$R_{on} = \left. \frac{\partial V_{DS}}{\partial I_{DS}} \right|_{V_{GS}} \quad \text{III.13}$$

Le régime ohmique est obtenu lorsque $V_{GS} > V_{th}$ et pour de faibles V_{DS} . Dans le cas des HEMTs normally-on, ce paramètre est par convention extrait à $V_{GS} = 0$ V. En raison des tensions de seuil par définition positives des HEMTs normally-off, R_{ON} est extrait à des V_{DS} supérieurs. Les paramètres R_{on} et R_{on+} ont ainsi été définis comme les résistances à l'état passant extraites respectivement à $V_{GS} = 1$ V et à $V_{GS} = 1,5$ V. Ce dernier point d'extraction permet de se placer à un $V_{GS} - V_{th}$ équivalent à celui des HEMTs normally-on afin de simplifier les comparaisons. En effet, R_{on} a tendance à diminuer avec l'augmentation de V_{GS} , et donc avec l'ouverture du canal. Afin de rester en régime ohmique, ces paramètres sont extraits par régression linéaire pour des V_{DS} compris entre 25 et 200 mV.

Les résistances à l'état passant R_{on} et R_{on+} moyennes relevées pour les HEMTs GaN normally-off d'EVALGAN-1 sont respectivement de $1,21 \pm 0,09 \Omega \cdot \text{mm}$ et de $1,12 \pm 0,08 \Omega \cdot \text{mm}$. Pour les HEMTs normally-on, R_{on} est abaissé à environ $0,8 \Omega \cdot \text{mm}$.

Cette résistance est souhaitée la plus faible possible afin de réduire les pertes dans le transistor.

III.4. Mesures préliminaires des HEMTs de EVALGAN-1

Une campagne de mesure menée sur plus de 100 HEMTs GaN normally-off et plus de 100 HEMTs GaN normally-on opt2 ($L_G = 100$ nm) a été réalisée par l'IEMN sur la plaque EVALGAN-1 [126]. Un fort courant de saturation de drain $I_{DS,max}$ de plus de $1,5 \text{ A} \cdot \text{mm}^{-1}$ (extrait à $V_{GS} = 1$ V) associé à une tension de seuil V_{th} de $-1,5$ V (déterminée par extrapolation linéaire de la pente de la caractéristique de transfert mesurée à $V_{DS} = 4$ V) et une transconductance

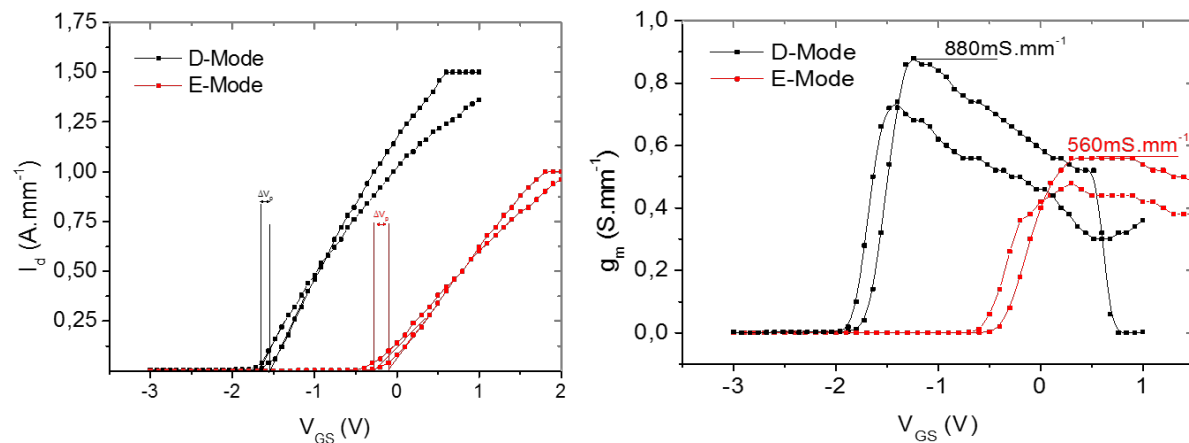


Figure III.9 : Caractéristiques de transfert et transconductance extrinsèque des HEMTs GaN normally-on et normally-off de la plaque EVALGAN-1, mesurées par l'IEMN. Ces caractéristiques sont mesurées à un V_{DS} de 4 V [126].

extrinsèque $g_{m,max}$ de $880 \text{ mS}\cdot\text{mm}^{-1}$ (mesurée à $V_{GS} = -1,2 \text{ V}$ et $V_{DS} = 4 \text{ V}$) ont été relevés pour les HEMTs GaN normally-on de cette plaque. Les HEMTs GaN normally-off disposent d'un courant drain-source $I_{DS,max}$ d'environ $1 \text{ A}\cdot\text{mm}^{-1}$ (extrait à $V_{GS} = 2 \text{ V}$), d'une tension de seuil quasi-positive de $-0,1 \text{ V}$ (mesurée à $V_{DS} = 4 \text{ V}$) et d'une transconductance $g_{m,max}$ de $560 \text{ mS}\cdot\text{mm}^{-1}$ (mesurée à $V_{DS} = 4 \text{ V}$). La transconductance $g_{m,max}$ plus faible des HEMTs GaN normally-off peut être attribuée à la longueur de grille plus élevée de ces derniers (250 nm vs. 100 nm). Les caractéristiques de transfert correspondantes sont tracées sur la Figure III.9.

Des mesures de paramètres S, réalisées avec un analyseur de paramètres vectoriels (VNA - Vector Network Analyser) de $0,25$ à 67 GHz ont permis de déterminer le module du gain en courant $|H_{21}|$ ainsi que le gain en puissance unilatéral de Mason $|U|$, des HEMTs GaN normally-on et normally-off. Ces caractéristiques sont montrées sur la Figure III.10. Les fréquences maximales de transition F_t et d'oscillation F_{max} associées sont respectivement de 60 GHz et 160 GHz pour les HEMTs GaN normally-on et de 30 GHz et 100 GHz pour les HEMTs GaN normally-off. La proximité entre les fréquences de coupure des HEMTs GaN normally-on d'EVALGAN-1 et de D01GH ($F_t \approx 105 \text{ GHz}$; $F_{max} \approx 200 \text{ GHz}$ [127], [128]), constitue un résultat très prometteur. Ce dernier indique que les procédés de fabrication supplémentaires mis en jeu pour la fabrication des dispositifs normally-off affectent peu les performances des normally-on. Le rapport F_{max}/F_t supérieur à 2 pour les deux variantes est un bon indicateur de la maturité des procédés de fabrication pour cette première plaque d'évaluation. Bien que la tension de seuil des HEMTs GaN normally-off ne soit pas réellement positive ($V_{th} = -0,12 \text{ V}$), les performances de ces derniers correspondent néanmoins à celles requises par les applications de traitement numérique ou d'amplification de puissance, soit: une transconductance maximale $g_{m,max}$ de plus de $500 \text{ mS}\cdot\text{mm}^{-1}$, des fréquences de coupures de quelques GHz, un courant de drain d'environ $250 \text{ mA}\cdot\text{mm}^{-1}$. EVALGAN-1 constitue sur le

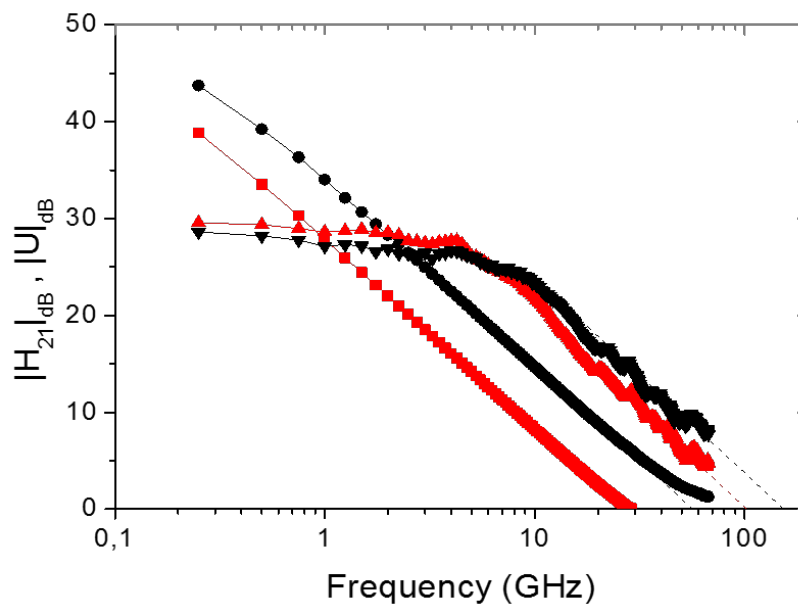


Figure III.10 : Gain en courant $|H_{21}|$ et gain en puissance unilatérale de Mason $|U|$ des HEMTs GaN normally-on (en noir) et normally-off (enrouge) de la plaque EVALGAN-1 [126].

III.5. Automatisation des acquisitions et traitement des données

Des programmes d'automatisation des mesures et de traitement des données ont été développés afin respectivement de réaliser les mesures et de traiter de manière efficace le très grand nombre de données générées au long de ce travail de thèse. L'automatisation des tâches de mesures offre non seulement un gain non négligeable en termes de temps mais aussi en termes de fiabilité et de reproductibilité des mesures en supprimant le facteur humain. Les données brutes issues des systèmes de mesure sont ensuite traitées de manière automatisée au travers d'un programme spécialement développé pour répondre aux nombreux besoins rencontrés. Il permet d'automatiser l'extraction des paramètres électriques des transistors, de tracer des courbes, de comparer les performances et de générer des données statistiques d'évolution ou de dispersion. Ce programme permet également le pilotage d'instruments de mesure.

III.5.1. Automatisation des mesures sur IC-CAP

Des automatisations ont été développées sous le logiciel IC-CAP de Keysight afin d'automatiser le pilotage de l'analyseur de paramètres statiques HP4142 utilisé autant pour l'acquisition des paramètres électriques statiques que pour la réalisation des essais de step-stress et de vieillissement à long terme. Ces automatisations ont pour but de réaliser des mesures plus fiables en s'assurant que chaque composant soit strictement testé dans les mêmes conditions (état de charge et état thermique essentiellement). Les paramètres externes aux mesures de performances et de fiabilité, tels que les instants de mesure, les durées de récupération entre mesures consécutives et les différentes séquences d'enchaînement des mesures, sont communs à l'ensemble des transistors testés. Ces paramètres sont présentés dans les sous-parties suivantes.

III.5.1.1. Séquence de mesure des caractéristiques statiques

Des séquences automatisées ont été programmées pour réaliser la mesure de l'ensemble des réseaux de caractéristiques statiques des transistors. Ces mesures sont réalisées selon l'organigramme présenté sur la Figure III.12.

Les différents réseaux de caractéristiques statiques des HEMTS sont ainsi systématiquement mesurés dans l'ordre suivant : caractéristique d'entrée $I_{GS}(V_{GS})$, caractéristique de transfert $I_{DS}(V_{GS})$, et enfin caractéristique de sortie $I_{DS}(V_{DS})$. Il s'agit d'augmenter la contrainte pour minimiser l'influence de chacune des mesures entre elles. Ainsi, la mesure de la caractéristique d'entrée qui est peu contraignante pour le composant et très sensible (courants mesurés très faibles) est réalisée avant les mesures des caractéristiques de transfert et de sortie, plus contraignantes en raison des courants et des températures de jonction plus élevés mises en jeu.

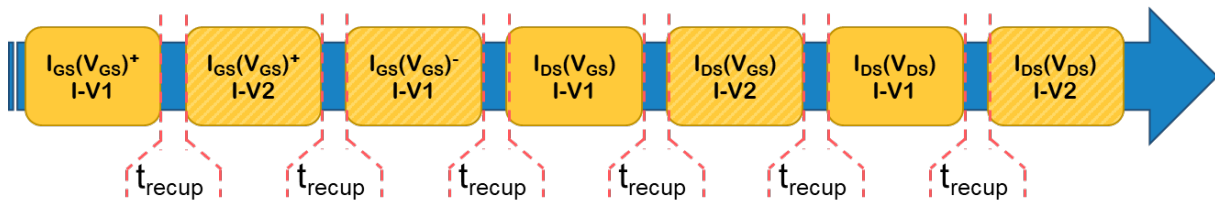


Figure III.12 : Séquence de caractérisation I-V complète. Le temps de récupération fixe t_{recup} permet de fixer l'état de charge du HEMT avant chaque mesure. Les caractéristiques $I_{GS}(V_{GS})^+$ et $I_{GS}(V_{GS})^-$ correspondent respectivement aux caractéristiques $I_{GS}(V_{GS})$ mesurées en direct ($V_{GS} > 0$ V) et inverse ($V_{GS} < 0$ V). Les cases rayées correspondent aux mesures conservées.

Afin de limiter les effets parasites propres aux technologies GaN tels que ceux liés au piégeage/dépiégeage d'électrons, chacune des caractéristiques, excepté la caractéristique d'entrée échelonnée négativement $I_{GS}(V_{GS})^-$, est mesurée deux fois, ce qui permet de stabiliser l'état de charge des composants. Cette méthode permet de placer chacun des composants dans un état de charge comparable avant que la deuxième mesure ne soit effectuée. Sauf indication contraire, l'ensemble des réseaux de caractéristiques présentées dans ce manuscrit correspondent à cette deuxième mesure. Un temps de pause fixe, de 10 s entre chaque phase de mesure, pendant lequel le dispositif sous test est déconnecté des SMU par des relais internes à l'instrument (HP4142), est utilisé afin d'évacuer les éventuelles charges accumulées durant les mesures précédentes et afin de stabiliser l'état thermique du HEMT. Cette méthode permet de fortement réduire les instabilités de mesure liées à l'effet mémoire des dispositifs, souvent constaté sur les technologies à base de GaN. Chaque HEMT est ainsi mesuré de manière automatisée, dans les mêmes conditions.

III.5.1.2. Séquence de vieillissement accéléré

Plusieurs automatisations de mesures ont été mises en place pour l'évaluation de la robustesse des HEMTs AlN/GaN normally-off. Ces automatisations ont été conçues (sur le logiciel IC-CAP.) de sorte à être flexibles et évolutives et permettre autant la réalisation d'essais de vieillissement par palier que long terme. À cet effet, les séquences de mesure de la robustesse sont constituées de blocs élémentaires, qu'il est possible d'ajouter, de supprimer ou de déplacer selon les besoins. La séquence utilisée pour la réalisation des essais de step-stress et présentée sur l'organigramme de la Figure III.13.

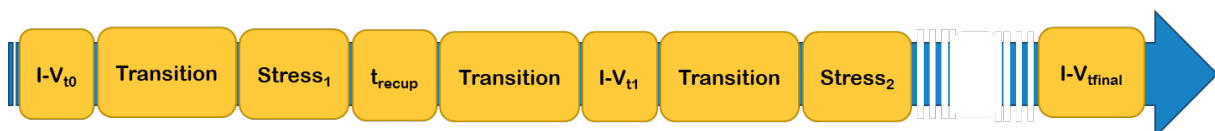


Figure III.13 : Organigramme de la séquence utilisée pour la réalisation des essais de vieillissement par palier.

Cette séquence comporte quatre blocs élémentaires : "I-V_{tx}", "Transition", "Stress_x", "t_{recup}". Le bloc "I-V_{tx}" permet de réaliser une caractérisation statique complète du HEMT selon

l'organigramme de la Figure III.12. Ce bloc est habituellement placé en début et fin de séquence afin respectivement de caractériser le composant à l'état initial et à l'état final. $I-V_{tx}$ peut également être intercalé au cours de la séquence de step-stress et permet la réalisation de mesures de reprise I-V et un suivi précis de la dégradation de chacun des paramètres statiques du HEMT. Ces blocs peuvent être intercalés après chaque palier ou ensemble de paliers de stress mais aussi après une durée définie pour la réalisation d'essais de vieillissement longue durée.

Le bloc "Stress_x" permet comme son nom l'indique de stresser le HEMT. Il est possible au cours de ce palier d'ajuster la durée et les contraintes appliquées sur V_{DS} et V_{GS} . L'évolution des courants I_{DS} et I_{GS} est suivie temporellement au cours de ce palier. Le taux d'échantillonnage de ces courants est paramétrable de manière linéaire ou logarithmique pour de très longues durées de stress. Il est à noter que l'échantillonnage temporel est géré par l'horloge de l'ordinateur de commande et non celle de l'instrument de mesure. Cela permet d'acquérir un très grand nombre de données (limité par la taille du disque dur et du format d'enregistrement) et de ne pas être limité par la mémoire de l'instrument de mesure.

Le bloc "Transition" est systématiquement placé avant et après chaque mesure de reprise I-V. Il permet de minimiser les pics et transitoires de courant provoqués par les transitions rapides entre les tensions de stress et la gamme de tension utilisée lors des mesures I-V. Ce bloc réalise une transition de contrainte "douce" entre les blocs de "Stress_x" et "I- V_{tx} ". "Transition" est constitué d'échelons de tensions, de pas et de durées réglables. Placé avant une mesure de reprise I-V ce bloc réalise une transition du point de polarisation de stress ($V_{GS, stress}$, $V_{DS, stress}$) vers le point (0, 0) V. Placé après, la transition s'effectue de (0, 0) V à ($V_{GS, stress}$, $V_{DS, stress}$).

" t_{recup} " est un temps permettant au HEMT de "récupérer" après un palier stressant. Cette récupération peut se faire en reliant les ports du HEMT à la masse ou à un potentiel flottant grâce aux relais internes à l'instrument HP4142. Ce temps de récupération permet par exemple de laisser au HEMT le temps de refroidir ou de stabiliser son état de charge avant une mesure de reprise I-V.

III.5.2. Développement d'un logiciel de traitement automatisé des données

Lors de chaque séquence de caractérisation, quatre fichiers au format ".mdm" (measured data management), correspondants aux réseaux de caractéristiques $I_{GS}(V_{GS+})$, $I_{GS}(V_{GS-})$, $I_{DS}(V_{GS})$ et $I_{DS}(V_{DS})$, sont générés par le logiciel d'acquisition IC-CAP. Ces derniers sont composés d'une en-tête contenant des informations sur les paramètres utilisés lors de la mesure et d'un ou plusieurs tableaux contenant les valeurs des courants et tensions mesurés. Afin de traiter de manière efficace et automatisée le grand nombre de fichiers générés lors de ce travail, un logiciel de traitement automatisé des données, développé en langage VBA (Visual Basic for Applications) a été créé. Ce logiciel de quelques dizaines de milliers de lignes de codes a été développé au travers de macros sur le logiciel Excel (en mode développeur)

de la suite Microsoft office. Ce choix a été guidé par la polyvalence et la simplicité de programmation offerte par ce logiciel. Le programme réalisé permet de répondre à toutes les problématiques rencontrées lors de ce travail de thèse, à savoir: l'extraction et le tracé des paramètres statiques, le conditionnement et l'extraction des données des essais de vieillissement, la comparaison des performances, le suivi de l'évolution des paramètres au cours des vieillissements, l'évaluation de la dispersion des caractéristiques. Des filtres et fonctions de recherche ont été programmés afin de localiser de manière simple et automatisée les fichiers à traiter.

III.5.2.1. Interface utilisateur

L'interface utilisateur de ce programme s'articule essentiellement autour de trois feuilles de calcul Excel. La Figure III.14 présente cette interface utilisateur. La feuille de calcul "Macro" contient les fonctions principales du logiciel et permet de gérer autant l'extraction des paramètres des transistors que les comparaisons et les données des essais de vieillissement. Les feuilles de calcul "DLTS" (Deep Level Transient Spectroscopie) et "DSO7104A" (Keysight's InfiniiVision DSO7104A Oscilloscope) sont dédiées aux mesures temporelles de type DLTS.

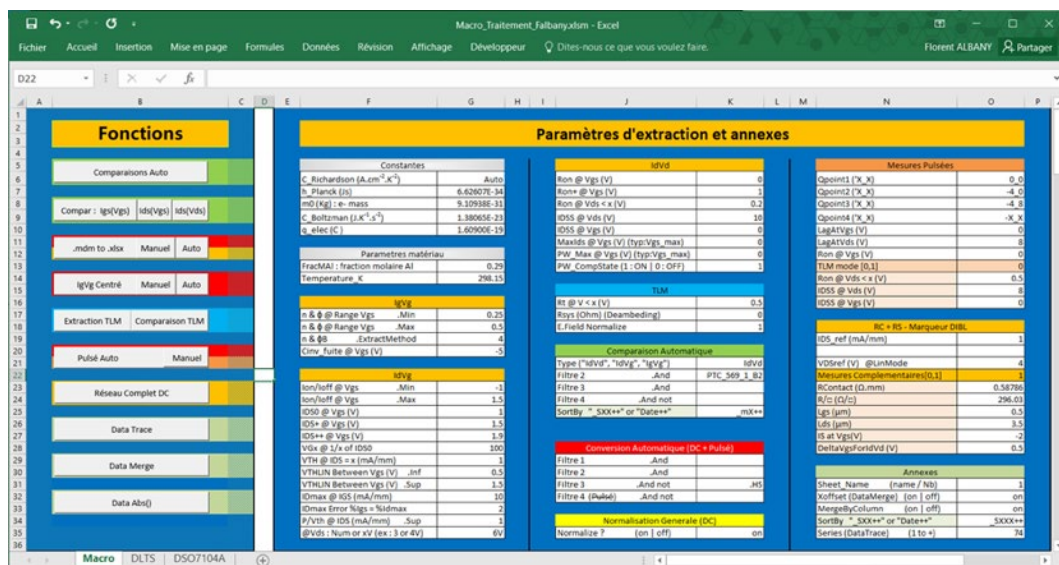


Figure III.14 : Interface utilisateur du logiciel de traitement et d'acquisition des données développé.

La colonne intitulée "Fonctions" est constituée de boutons permettant de déclencher les différentes macros de traitement des données. Les macros sont des programmes (ici écrits en VBA) qui permettent l'automatisation de séquences de calculs ou d'actions récurrentes et l'exécution de fonctions avancées, non accessibles par l'interface standard du logiciel. La fonction ".mdm to .xlsx" permet d'extraire les caractéristiques des transistors. Cette fonction se base sur les paramètres d'extraction surlignés en orange dans la section "paramètres d'extraction et annexes". La fonction "Data Trace" est une fonction de tracé générique utilisée conjointement avec "Data Merge" qui permet de rassembler (merger) les données de plusieurs

mesures et avec "Data Abs()") qui permet le calcul des valeurs absolues. Ce trio de fonctions est utilisé pour le traitement des données de vieillissement. "Comparaison Auto" fonctionne de pair avec les fonctions individuelles "Compar: igs(vgs) | ids(vgs) | ids(vds)" et permet de réaliser des comparaisons de réseaux de caractéristiques. Des couleurs ont été utilisées afin d'associer chacun de ces boutons à leurs paramètres dans la section "paramètres d'extraction et annexes".

III.5.2.2. Fonctions de recherche et de filtrage des fichiers

Des balises décrivant le type de mesure réalisée et les paramètres géométriques des transistors sont renseignés dans le nom de chaque fichier lors de leur enregistrement par le logiciel d'acquisition IC-CAP. Ces balises sont essentielles et permettent notamment d'orienter les fichiers vers les bonnes fonctions d'extraction.

Les fichiers contenant les données de mesure des caractéristiques statiques sont nommés selon le modèle suivant: "Nom_LGXXXX_WGXXX_Type.mdm". "Nom" n'est pas une balise et correspond au nom du composant testé. Ce paramètre est généralement lié à une cartographie et indique la position du HEMT sur le wafer. Dans notre cas, ce paramètre indique également la nature "ON" ou "OFF" du HEMT comme par exemple "PCM10_OFF". Il est alors possible de définir une balise de recherche afin de filtrer les fichiers à traiter selon la nature du HEMT. Des balises de recherche peuvent également être définies afin de suivre le vieillissement d'un HEMT. Les balises "_LGXXX" et "_WGXXX", indiquent respectivement la longueur de grille L_G (en nanomètres) et la largeur de grille W_G (en micromètres) du HEMT. Ces dimensions sont requises pour la normalisation des courants (de A à mA.mm⁻¹) et pour l'extraction de la hauteur de barrière Schottky Φ_B et du facteur d'idéalité η . La balise "_Type", indique le type de la caractéristique et peut prendre les valeurs "_Igv", "_IdVg" ou "_IdVd". Cette balise, essentielle, permet d'orienter les fichiers vers la fonction d'extraction adaptée.

Ainsi, le fichier nommé "PCM14_OFF_m_LG0250_WG0050_IdVg_DIBL_S0.mdm", dont le composant de référence PCM14_OFF_m, possède une longueur de grille $L_G = 250$ nm et une largeur de grille $W_G = 50$ μ m sera reconnu et traité comme un réseau de caractéristique de transfert. La balise "_S", entièrement paramétrable, et ici de valeur "0" indique qu'il s'agit d'une mesure initiale t_0 . L'incrément de cette valeur permet alors de suivre l'évolution du transistor soumis à un essai de step-stress. D'autres balises peuvent être utilisées. La balise "_PWXXXX" est par exemple utilisée pour le traitement des caractéristiques de sortie, et indique la puissance limite maximale appliquée au HEMT durant la mesure. En cas d'erreur sur une balise, le programme demandera à l'utilisateur de la corriger et poursuivra ces traitements.

En raison du grand nombre de fichiers générés lors des mesures, des fonctions de recherche et de tri ont été développées. Ces dernières sont actives pour les fonctions comportant la mention "Auto" et pour les fonctions annexes. Les fonctions de tri et de recherche sont paramétrables dans les encadrés "Comparaison Automatique" (en vert) et

"Conversion Automatique" (en rouge) de la section "paramètres d'extraction et annexes". La Figure III.15 montre l'interface développée pour ces fonctions.

Les fonctions de recherche, de filtrage et de tri permettent un gain de temps non négligeable grâce à l'indexation rapide de répertoires pouvant contenir plusieurs centaines de fichiers.

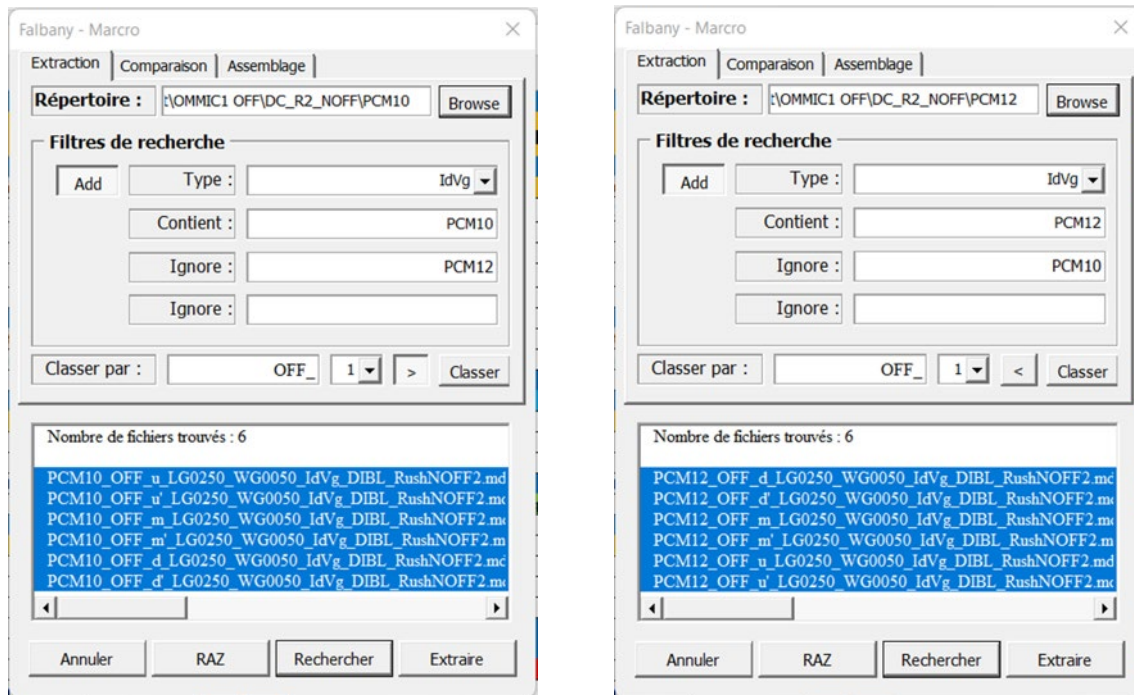


Figure III.15 : Fonctions de recherche et de tri. Deux filtres de type "Contient" et deux filtres de type "Ignore" sont disponibles. Les fichiers sont classés selon le caractère placé après la balise "OFF_".

III.5.2.3. Extraction des paramètres

Chaque fichier, une fois identifié, est envoyé vers la fonction de traitement adaptée. Ces fonctions permettent d'extraire à partir des réseaux de caractéristiques, l'ensemble des paramètres statiques des HEMTs. La première étape consiste à convertir le fichier de données IC-CAP (*.mdm) en un fichier interprétable par Excel (*.mdm.xlsx). Les données contenues dans l'en-tête du fichier IC-CAP est analysé à cet effet. Cet en-tête contient des informations sur les points de polarisation utilisées lors de la mesure. Les paramètres statiques sont alors extraits des réseaux de caractéristiques selon les conditions d'extraction renseignées dans la section "paramètres d'extraction et annexes".

Un fichier bilan contenant l'ensemble des données, les graphiques et les paramètres extraits est alors généré. La Figure III.16 présente la structure du fichier standardisé de bilan. La plupart des paramètres sont extraits par des fonctions de régression linéaire ou par l'utilisation de modèles en utilisant une méthode d'optimisation par les moindres carrés. Cela permet d'extraire avec plus de fiabilité les paramètres en réduisant notamment les

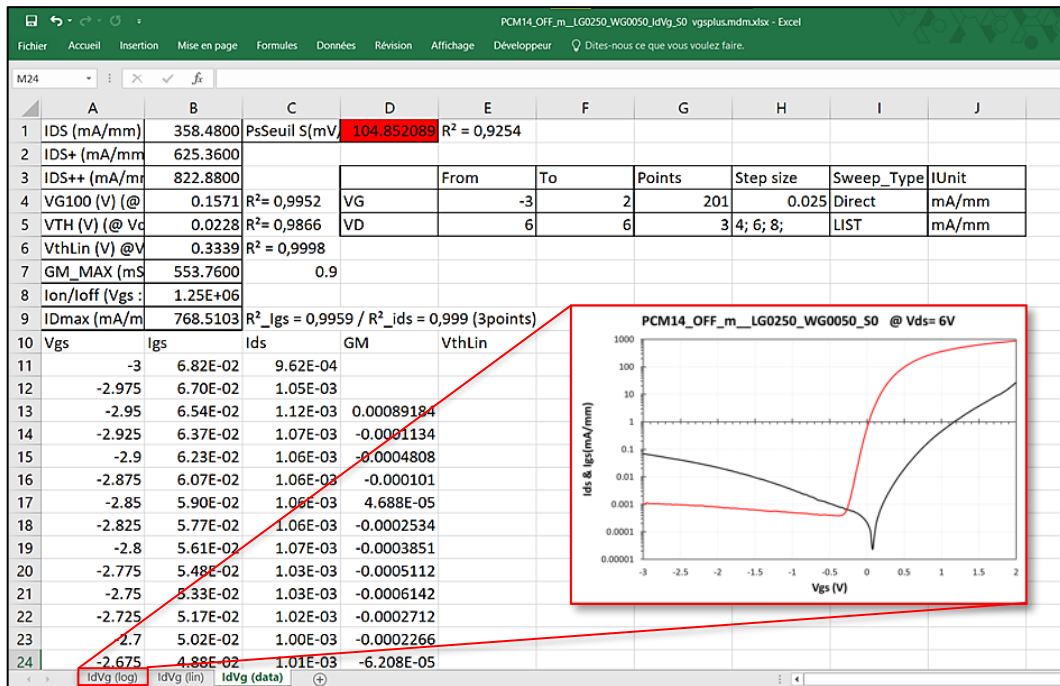


Figure III.16: Fichier bilan $I_{DS}(V_{GS})$ de PCM14_OFF_m. Les caractéristiques sont tracées dans des feuilles distinctes (cf : encadré).

imprécisions liées aux bruits de mesure. Un lissage par régression linéaire glissant sur 5 points est par exemple utilisé pour tracer la courbe de g_m . La tension de seuil $V_{th,lin}$ est obtenue par régression linéaire sur plus de 40 points de mesure. Des colorations permettent d'identifier rapidement les erreurs d'extraction (une erreur de R^2 trop faible est signalée pour PsSeuil sur la Figure III.16). Les autres feuilles de calcul contiennent les tracés des réseaux de caractéristiques.

Des méthodes d'extraction plus poussées, utilisant notamment des modèles analytiques du HEMT et des solutions de calcul numérique d'équations non-linéaire sont également utilisés afin notamment d'extraire des paramètres tels que la hauteur de la barrière de potentiel Φ_B , le facteur d'idéalité n ou encore pour l'extraction des constantes de temps des pièges lors des mesures de type DLTS. Notons que ces dernières n'ont pas pu être mises en place pour l'évaluation des HEMTs GaN des plaques EVALGAN-1 et EVALGAN-2 en raison des courants trop faibles et de la résolution insuffisante de l'oscilloscope utilisé pour la mesure des transitoires de courant (Keysight's InfiniiVision DSO7104A Oscilloscope).

III.5.2.4. Comparaisons de paramètres et statistiques

Le logiciel permet de réaliser des comparaisons de performance et de suivre l'évolution des paramètres statiques au cours des tests de vieillissement accéléré. Les fichiers bilans générés par les fonctions d'extraction et les fonctions de recherche et de tri permettent de réaliser les comparaisons souhaitées. Il est ainsi possible de comparer les performances de

HEMTs de géométries différentes pour voir l'influence de la géométrie sur les performances, de réaliser des analyses de dispersion lorsque la géométrie est identique ou encore de suivre la dégradation des paramètres lors d'essais de vieillissement par palier ou de tests de vieillissement long terme.

Un fichier bilan par type de mesure (par exemple $I_{GS}(V_{GS})$ ou $I_{DS}(V_{GS})$) est généré à l'issu du processus de comparaison. Ce fichier bilan rassemble dans des feuilles de calcul distinctes les données (feuilles "(data)") de chacun des HEMTs comparés. La feuille "Parametres (data)" rassemble les paramètres électriques extraits et les statistiques associées. Des feuilles graphiques permettent alors de comparer l'ensemble des réseaux de caractéristiques et des paramètres des transistors.

III.6. Analyse de la dispersion des performances électriques statiques des HEMTs GaN EVALGAN-1

Afin de s'assurer de la représentativité des composants étudiés en essai de vieillissement par palier, une étude de la dispersion des caractéristiques d'entrée, de transfert et de sortie a été menée sur un grand nombre de dispositifs. Cette étude a pour but principal l'identification des dispositifs aux comportements atypiques. La dispersion est également un indicateur important, qui permet d'évaluer la maturité des technologies et la qualité des procédés de fabrication utilisés.

III.6.1. HEMTs GaN normally-on opt2 EVALGAN-1

Un échantillon représentatif de 54 HEMTs normally-on opt2 de la plaque EVALGAN-1 a été évalué. Leur localisation sur le wafer est donnée à la Figure III.17.

La Figure III.18 présente sur un même graphique les caractéristiques de transfert I_{DS} , $I_{GS}(V_{GS})$ et $G_m(V_{GS})$ (mesurées à $V_{DS} = 4$ V) en échelle linéaire et semi-logarithmique, de ces 54 HEMTs GaN normally-on opt2. Pour cette mesure, la tension V_{GS} est augmentée de -3 V à +1 V par pas de 25 mV et la tension de drain V_{DS} , fixée à +6 V. En réponse à ces contraintes, la densité de courant de fuite inverse de grille I_{GS} à $V_{GS} = -3$ V varie de 4×10^3 à 2 mA.mm⁻¹. Le courant de drain I_{DS} varie de 4×10^3 mA.mm⁻¹ à 1500 mA.mm⁻¹, qui est la valeur de la limite en courant de drain appliquée. Cette valeur est atteinte dès $V_{GS} \approx 0,7$ V pour certains transistors. Cette limite en courant est à l'origine du plateau de courant visible sur la caractéristique de transfert en linéaire (à partir de $V_{GS} \approx 0,7$ V) et par conséquent de la chute des courbes caractéristiques de transconductance (Figure III.18).

HEMTs normally-on caractérisés											
ON		OFF		ON		OFF		ON		OFF	
				6lu	6ru	6u	6u'				
				6lm	6rm	6m	6m'				
				6ld	6rd	6d	6d'				
1lu	1ru	1u	1u'	7lu	7ru	7u	7u'	13lu	13ru	13u	13u'
1lm	1rm	1m	1m'	7lm	7rm	7m	7m'	13lm	13rm	13m	13m'
1ld	1rd	1d	1d'	7ld	7rd	7d	7d'	13ld	13rd	13d	13d'
2lu	2ru	2u	2u'	8lu	8ru	8u	8u'	14lu	14ru	14u	14u'
2lm	2rm	2m	2m'	8lm	8rm	8m	8m'	14lm	14rm	14m	14m'
2ld	2rd	2d	2d'	8ld	8rd	8d	8d'	14ld	14rd	14d	14d'
3lu	3ru	3u	3u'	9lu	9ru	9u	9u'	15lu	15ru	15u	15u'
3lm	3rm	3m	3m'	9lm	9rm	9m	9m'	15lm	15rm	15m	15m'
3ld	3rd	3d	3d'	9ld	9rd	9d	9d'	15ld	15rd	15d	15d'
4lu	4ru	4u	4u'	10lu	10ru	10u	10u'	16lu	16ru	16u	16u'
4lm	4rm	4m	4m'	10lm	10rm	10m	10m'	16lm	16rm	16m	16m'
4ld	4rd	4d	4d'	10ld	10rd	10d	10d'	16ld	16rd	16d	16d'
5lu	5ru	5u	5u'	11lu	11ru	11u	11u'	17lu	17ru	17u	17u'
5lm	5rm	5m	5m'	11lm	11rm	11m	11m'	17lm	17rm	17m	17m'
5ld	5rd	5d	5d'	11ld	11rd	11d	11d'	17ld	17rd	17d	17d'
				12lu	12ru	12u	12u'				
				12lm	12rm	12m	12m'				
				12ld	12rd	12d	12d'				
EVALGAN-1											
ON		OFF		ON		OFF		ON		OFF	

Figure III.17 : Localisation des 54 HEMTs GaN normally-on opt2 caractérisés de la plaque EVALGAN-1.

Il est à rappeler qu'il ne s'agit là que de biais de mesure, qui ne reflètent en aucun cas le comportement des transistors. Cette limite en courant est présente pour ne pas endommager les composants avant que des tests plus poussés, de vieillissement par paliers (step-stress) ou de vieillissement longue durée ne soient réalisés. Les valeurs de limite en courant ainsi que les tensions limites de polarisation utilisées pour la mesure des caractéristiques statiques des transistors, sont issues des mesures réalisées par l'IEMN. Nous verrons par la suite, lors de l'étude de l'aire de sécurité de fonctionnement des dispositifs, que ces valeurs peuvent dans la plupart des cas être dépassées.

Le tracé sur la Figure III.18 des caractéristiques de transfert de l'ensemble des 54 HEMTs GaN normally-on illustre la dispersion élevée des caractéristiques de ces derniers. L'écart type relatif σ_{rel} ($\sigma_{rel} = \sigma / \mu$), ou coefficient de variation, autorise, au contraire de l'écart type, une comparaison directe de la dispersion entre chacun des paramètres. Le

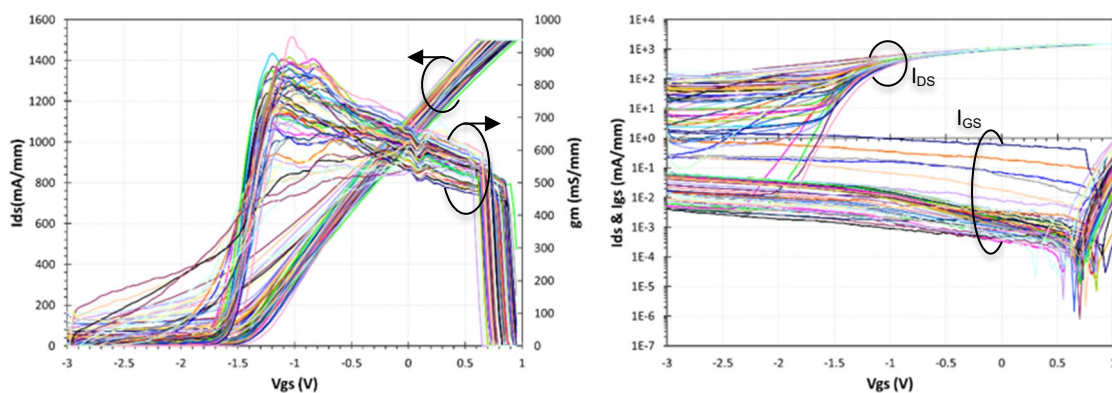


Figure III.18 : Caractéristiques de transfert I_{DS} - $I_{GS}(V_{GS})$ et $g_m(V_{GS})$ à $V_{DS} = 4$ V en échelle linéaire (à gauche) et semi-logarithmique (à droite) de 54 HEMTs GaN normally-on opt2 de la plaque EVALGAN-1.

Tableau III.1 contient les données statistiques des principaux paramètres statiques extraits des caractéristiques de transfert. Les valeurs moyennes relevées pour I_{DSS} , $g_{m,max}$ et V_{th} sont respectivement de $1070 \text{ mA}\cdot\text{mm}^{-1}$, $750 \text{ mS}\cdot\text{mm}^{-1}$ et $-1,64 \text{ V}$. Les écarts relatifs correspondant sont respectivement de 4 %, 13 % et 11 %. L'écart type relatif du rapport I_{ON}/I_{off} est en revanche beaucoup plus élevé avec un σ_{rel} de 366% pour une valeur moyenne de $2,1 \times 10^4$. Seuls 9 des 54 HEMTs évalués disposaient d'un I_{ON}/I_{off} supérieur à 1×10^3 , dont seulement 4 de plus de 1×10^5 . Les performances moyennes relevées sont en accord avec celles annoncées par l'ITEMN [126].

$I_{DS}(V_{GS})$ ($V_{DS} = 4 \text{ V}$)	μ	σ	$\sigma_{rel} (\%)$	Min	Max	Δ	$\Delta_{rel} (\%)$
I_{DSS} (mA/mm) ($V_{GS} = 0 \text{ V}$)	1070,8	37,7	4%	975,3	1128,8	153,5	14%
I_{DS+} (mA/mm) ($V_{GS} = 0,5 \text{ V}$)	1358,0	40,5	3%	1261,8	1442,4	180,6	13%
$g_{m,max}$ (mS/mm)	750,0	97,2	13%	551,0	949,3	398,3	53%
$V_{th,Lin}$ (V) ($V_{GS} = [-1; 0] \text{ V}$)	-1,64	0,183	11%	-2,165	-1,365	0,800	49%
I_{on}/I_{off} ($[V_{GS,off}; V_{GS,on}] = [-2,5; 0,5] \text{ V}$)	$2,1E+4$	$7,9E+4$	366%	$7,7E+0$	$3,5E+5$	$3,5E+5$	1636%

Tableau III.1 : Données statistiques de la dispersion des paramètres électriques statiques extraits des caractéristiques de transfert de 54 HEMTs GaN normally-on opt2 de la plaque EVALGAN-1. μ représente la moyenne arithmétique, Δ l'écart entre les extremums et σ l'écart-type.

La forte dispersion du rapport I_{on}/I_{off} est attribuée à la forte dispersion des courants de fuite de drain et de grille en inverse, visible sur les caractéristiques de transfert. I_{DSS} , $g_{m,max}$ et V_{th} qui sont extraits au-dessus de la tension de seuil, où le canal 2DEG est en conduction et où le courant de drain I_{DS} est élevé, sont beaucoup moins affectés par cette dispersion.

La dispersion des paramètres électriques statiques des HEMTs en polarisation de grille inverse se retrouve notamment sur les caractéristiques d'entrée de la Figure III.19. La valeur moyenne du courant de fuite de grille en inverse $I_{G,inv}$ relevée à $V_{GS} = -3 \text{ V}$ est de

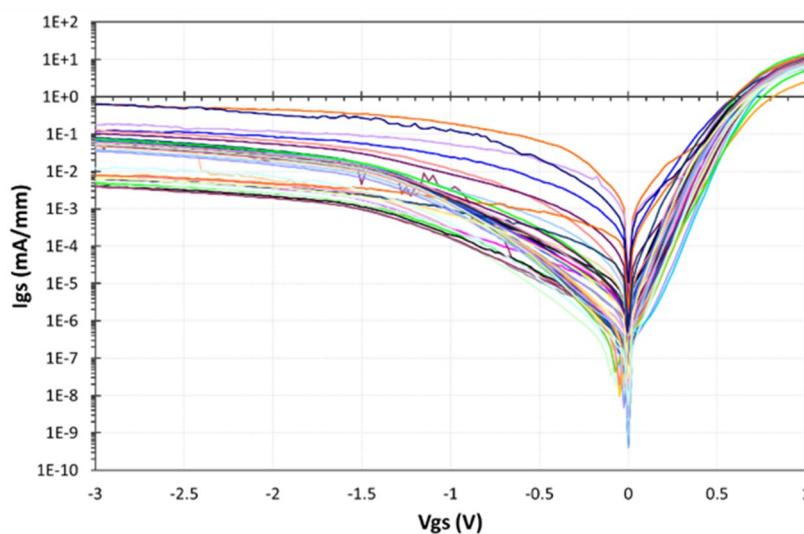


Figure III.19 : Dispersion des caractéristiques d'entrée $I_{GS}(V_{GS})$ de 54 HEMTs GaN normally-on opt2 de la plaque EVALGAN-1.

$9 \times 10^{-2} \text{ mA} \cdot \text{mm}^{-1}$. Cette dernière est associée à un écart type relatif σ_{rel} de 146 % et à un écart relatif Δ_{rel} entre la plus petite valeur et la plus grande valeur Δ_{rel} de 987 %. Les valeurs moyennes relevées pour la hauteur de barrière Schottky Φ_B et le facteur d'idéalité η sont respectivement de 0,51 eV ($\sigma = 0,06 \text{ eV}$ et $\sigma_{\text{rel}} = 12 \%$) et 2,19 ($\sigma = 0,54$ et $\sigma_{\text{rel}} = 25 \%$).

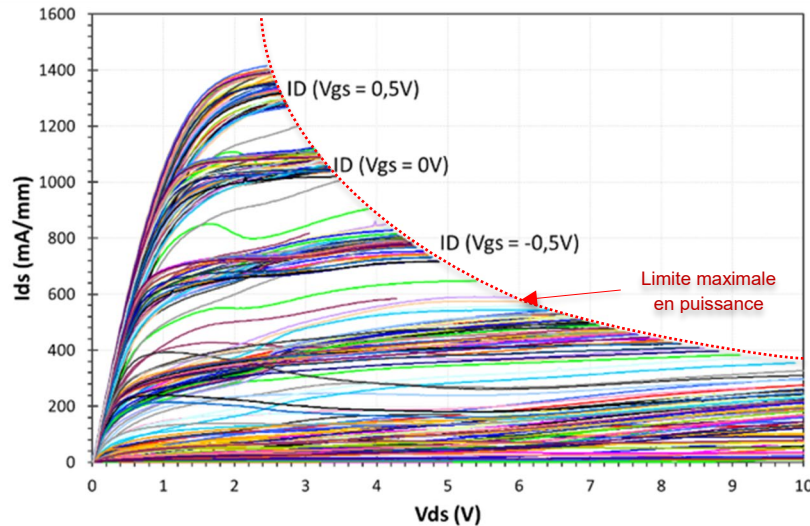


Figure III.20 : Dispersion des caractéristiques de sortie $I_{DS}(V_{DS})$ de 54 HEMTs GaN normally-on opt2 de la plaque EVALGAN-1.

La dispersion des caractéristiques de sortie des HEMTs est donnée à la Figure III.20. Pour ces mesures, une limite maximale en puissance, de $3,5 \text{ W} \cdot \text{mm}^{-1}$ a été appliquée en plus de la limite maximale en courant de $1500 \text{ mA} \cdot \text{mm}^{-1}$, afin de s'assurer de la non dégradation des dispositifs durant la mesure. Cette valeur qui a été fixée et fournie par le fondeur OMMIC est basée sur les densités de puissance admissibles par les technologies commerciales D01GH et D006GH, de valeur respective $4 \text{ W} \cdot \text{mm}^{-1}$ et $3 \text{ W} \cdot \text{mm}^{-1}$. Le contour correspondant à la limite maximale de puissance admissible est signalé par la ligne en pointillés rouges sur la caractéristique de sortie. Les caractéristiques des HEMTs sont d'autant plus dispersées que V_{GS} est faible, ce qui est en accord avec la dispersion des caractéristiques de transfert et d'entrée.

Les données statistiques des paramètres électriques statiques correspondant sont données dans le Tableau III.2. Les valeurs de R_{on} et $I_{DS,sat}$, respectivement de $0,88 \Omega \cdot \text{mm}$ et de $781 \text{ mA} \cdot \text{mm}^{-1}$, sont associés à des écarts-types relatifs σ_{rel} de 9 % et de 5 %.

$I_{DS}(V_{DS})$	μ	σ	$\sigma_{\text{rel}} (\%)$	Min	Max	Δ	$\Delta_{\text{rel}} (\%)$
$R_{on} (\text{ohm} \cdot \text{mm}) (V_{GS} = 0 \text{ V})$	0,88	0,08	9%	0,74	1,07	0,33	38%
$R_{on+} (\text{ohm} \cdot \text{mm}) (V_{GS} = 0,5 \text{ V})$	0,86	0,07	9%	0,73	1,05	0,32	38%
$I_{DS,sat} (\text{mA/mm}) (V_{GS} = -0,5 \text{ V}; V_{DS} = 4 \text{ V})$	781,1	40,3	5%	631,84	845,68	213,84	27%

Tableau III.2 : Données statistiques de la dispersion des paramètres électriques statiques extraits des caractéristiques de transfert de 54 HEMTs GaN normally-on opt2 de la plaque EVALGAN-1.

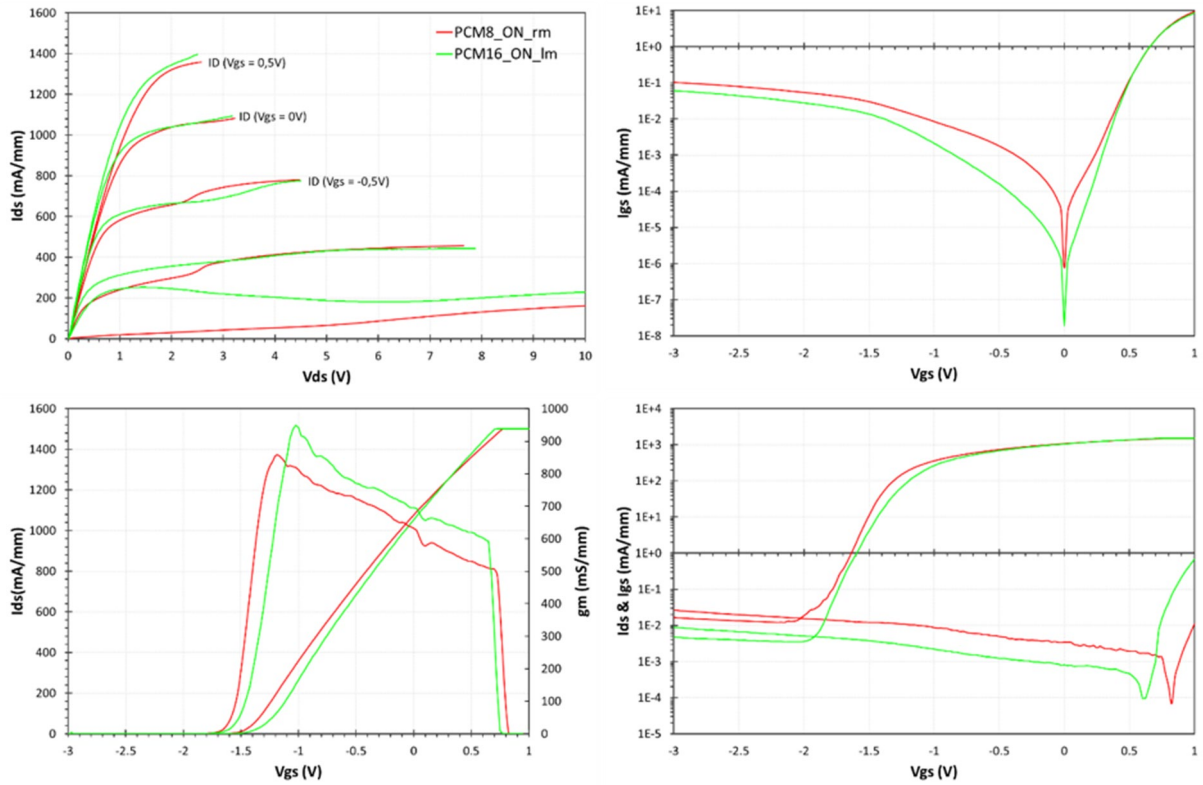


Figure III.21 : Caractéristiques de sortie, d'entrée et de transfert de deux HEMTs GaN normally-on opt2 représentatifs des performances d'EVALGAN-1 retenus pour des mesures de step-stress.

En croisant les données de l'ensemble de ces mesures, seuls 2 des 54 HEMTs GaN normally-on opt2 de la plaque EVALGAN-1 ont été jugés satisfaisants pour la réalisation d'essais de type step-stress. Malgré une dispersion toujours évidente, cette sélection est basée sur l'allure générale des caractéristiques et sur les principaux indicateurs de performances que sont, le rapport I_{on}/I_{off} ($> 1 \times 10^5$), le courant de fuite inverse de grille $I_{G,inv}$ ($< 1 \times 10^{-1} \text{ mA.mm}^{-1}$) et le courant de drain $I_{DS,sat}$ ($\sim 750 \pm 25 \text{ mA.mm}^{-1}$). L'ensemble des courbes caractéristiques de ces deux transistors est donné à la Figure III.21.

	PCM8_ON_rm	PCM16_ON_lm
I_{DSS} (mA/mm) ($V_{GS} = 0 \text{ V}$)	1077	1053
I_{DS+} (mA/mm) ($V_{GS} = 0,5 \text{ V}$)	1361	1379
I_{DS++} (mA/mm) ($V_{GS} = 0,7 \text{ V}$)	1465	1499
$g_{m,max}$ (mS/mm)	857	949
$V_{th,lin}$ (V) ($V_{GS} = [-1; 0] \text{ V}$)	-1,52	-1,36
I_{on}/I_{off} ($[V_{GS,off}; V_{GS,on}] = [-2,5; 0,5] \text{ V}$)	1E+05	3,5E+05
R_{on} (Ω .mm) ($V_{GS} = 0 \text{ V}$)	0,907	0,765
R_{on+} (Ω .mm) ($V_{GS} = 0,5 \text{ V}$)	0,886	0,750
$I_{DS,sat}$ (mA/mm) ($V_{GS} = -0,5 \text{ V}; V_{DS} = 4 \text{ V}$)	773	761
$I_{G,inv}$ (mA/mm) $V_{GS} = -3 \text{ V}$	1E-01	6,1E-02

Tableau III.3 : Paramètres électriques statiques des HEMTs GaN normally-on opt2 PCM8_ON_rm et PCM16_ON_lm de la plaque EVALGAN-1.

Les performances électriques statiques extraites des différents réseaux de caractéristiques des dispositifs normally-on opt2 PCM8_ON_rm et PCM16_ON_lm sélectionnés sont données dans le Tableau III.3. Ce dernier met en avant les performances déjà très prometteuses de cette technologie d'évaluation. Le courant de drain élevé I_{DS++} de plus de 1460 mA.mm^{-1} à $V_{GS} = +0,7 \text{ V}$ et la transconductance extrinsèque $g_{m,max}$ de plus de 850 mS.mm^{-1} , sont très proches des valeurs annoncées pour la technologie MMIC D01GH, soit des valeurs de I_{DSS} et de $I_{DSS,max}$ respectivement, de 1200 et 1700 mA.mm^{-1} pour une transconductance maximale $g_{m,max}$ de 800 mS.mm^{-1} (900 mS.mm^{-1} pour D006GH). Hormis une dispersion importante des performances des HEMTs GaN normally-on opt2 évalués, il s'agit d'un résultat très encourageant, qui indique que les différents procédés mis en jeu dans la fabrication des HEMTs GaN normally-off n'affectent pas ou peu les performances de ces dispositifs normally-on.

Comme nous allons le voir, l'ajustement des paramètres des procédés de fabrication supplémentaires liés à la fabrication des dispositifs normally-off a permis de nettement réduire la dispersion des performances des dispositifs sur la plaque EVALGAN-2.

III.6.2. HEMTs GaN normally-off EVALGAN-1

Les performances et la dispersion des paramètres électriques statiques des HEMTs AlN/GaN normally-off EVALGAN-1 ont été évaluées. Ces HEMTs, obtenus par un procédé d'implantation d'ions fluorures dans le canal GaN et sous la grille, disposent d'un développement W_G de $2 \times 50 \text{ }\mu\text{m}$ et d'une longueur de grille L_G de 250 nm .

De manière contrastée avec la forte dispersion des caractéristiques électriques statiques observée pour les HEMTs GaN normally-on opt2 d'EVALGAN-1, les HEMTs GaN

HEMTs normally-off caractérisés													
ON		OFF		ON		OFF		ON		OFF			
						6lu	6ru	6u	6u'				
						6lm	6rm	6m	6m'				
						6ld	6rd	6d	6d'				
1lu	1ru	1u	1u'	7lu	7ru	7u	7u'	13lu	13ru	13u	13u'		
1lm	1rm	1m	1m'	7lm	7rm	7m	7m'	13lm	13rm	13m	13m'		
1ld	1rd	1d	1d'	7ld	7rd	7d	7d'	13ld	13rd	13d	13d'		
2lu	2ru	2u	2u'	8lu	8ru	8u	8u'	14lu	14ru	14u	14u'		
2lm	2rm	2m	2m'	8lm	8rm	8m	8m'	14lm	14rm	14m	14m'		
2ld	2rd	2d	2d'	8ld	8rd	8d	8d'	14ld	14rd	14d	14d'		
3lu	3ru	3u	3u'	9lu	9ru	9u	9u'	15lu	15ru	15u	15u'		
3lm	3rm	3m	3m'	9lm	9rm	9m	9m'	15lm	15rm	15m	15m'		
3ld	3rd	3d	3d'	9ld	9rd	9d	9d'	15ld	15rd	15d	15d'		
4lu	4ru	4u	4u'	10lu	10ru	10u	10u'	16lu	16ru	16u	16u'		
4lm	4rm	4m	4m'	10lm	10rm	10m	10m'	16lm	16rm	16m	16m'		
4ld	4rd	4d	4d'	10ld	10rd	10d	10d'	16ld	16rd	16d	16d'		
5lu	5ru	5u	5u'	11lu	11ru	11u	11u'	17lu	17ru	17u	17u'		
5lm	5rm	5m	5m'	11lm	11rm	11m	11m'	17lm	17rm	17m	17m'		
5ld	5rd	5d	5d'	11ld	11rd	11d	11d'	17ld	17rd	17d	17d'		
						12lu	12ru	12u	12u'				
						12lm	12rm	12m	12m'				
						12ld	12rd	12d	12d'				
													EVALGAN-1
ON		OFF		ON		OFF		ON		OFF			

Figure III.22 : Localisation des 59 HEMTs GaN normally-off caractérisés de la plaque EVALGAN-1. En vert et bleu, les HEMTs mesurés, respectivement validés et non validés par l'IEMN.

normally-off de cette même plaque disposent d'un comportement homogène et de caractéristiques statiques peu dispersées. Afin d'évaluer de manière représentative cette dispersion, un échantillon de 59 HEMTs GaN normally-off, constitué de dispositifs validés et non validés par l'IEMN, a été caractérisé. Ces dispositifs sont répertoriés sur le schéma de la Figure III.22.

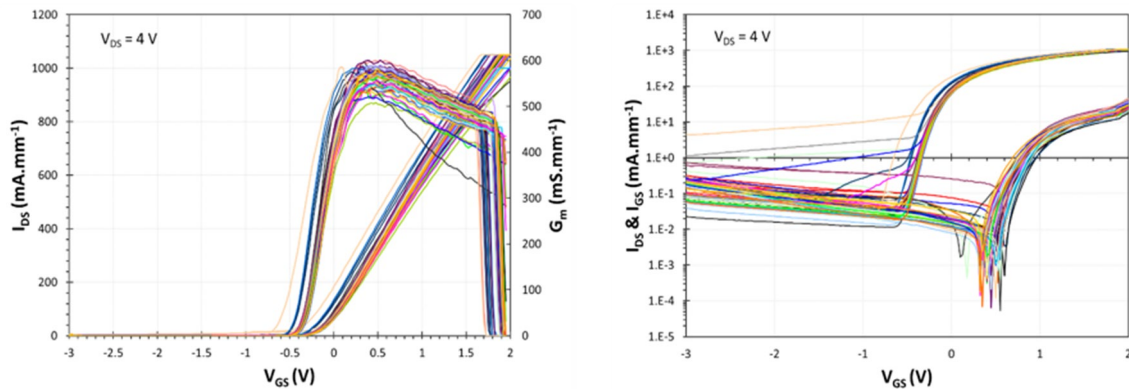


Figure III.23 : Caractéristiques de transfert I_{DS} - $I_{GS}(V_{GS})$ et $g_m(V_{GS})$ à $V_{DS} = 4$ V en échelle linéaire et semi-logarithmique des 59 HEMTs GaN normally-off d' EVALGAN-1 caractérisés.

La Figure III.23 présente sur un même graphique les caractéristiques de transfert I_{DS} - $I_{GS}(V_{GS})$ et $G_m(V_{GS})$ (mesurées à $V_{DS} = 4$ V) en échelle linéaire et semi-logarithmique, de ces 59 HEMTs GaN normally-off. Les limites maximales en courant I_{DS} appliquées sont de $1000 \text{ mA}\cdot\text{mm}^{-1}$ et de $1050 \text{ mA}\cdot\text{mm}^{-1}$. Ces caractéristiques, d'apparence bien moins dispersées que celles de leurs homologues normally-on (voir Figure III.18), révèlent une optimisation de la technologie pour les HEMTs GaN normally-off. Une analyse visuelle rapide des caractéristiques permet l'identification de 9 HEMTs au comportement atypique. Ces derniers se manifestent sur les caractéristiques de transfert (en échelle semi-logarithmique) majoritairement par des courants de fuite de drain I_{DS} élevés (pour 6 des 9 HEMTs). Les 3 autres HEMTs atypiques sont identifiables par une forme atypique de g_m , un courant de fuite de grille I_{GS} élevé et par un décalage négatif de la tension de seuil V_{th} . Par ailleurs, il est à noter que seuls 5 de ces 9 HEMTs ne faisaient pas partie des HEMTs présélectionnés par l'IEMN. L'IEMN a utilisé des critères de sélection moins contraignants, basés essentiellement sur le rapport I_{on}/I_{off} (souhaité élevé) et les courants de fuite en inverse (souhaités faibles). Ces 5 HEMTs correspondent en conséquence, aux 5 dispositifs présentant les courants de fuites les plus élevés en inverse, ce qui est facilement identifiable sur les caractéristiques en échelle semi-logarithmique.

Les données statistiques des paramètres électriques statiques extraits de ces réseaux de caractéristiques sont données au Tableau III.4. Ces statistiques sont issues de l'ensemble des 59 HEMTs GaN normally-off mesurés, et incluent les 9 HEMTs au comportement atypique. Les écarts-types relatifs σ_{rel} élevés, relevés pour les paramètres I_{on}/I_{off} , V_{G100} , et V_{th} , respectivement de valeurs 50 %, 53 % et 63 %, sont le résultat des courants de fuite élevés mesurés en polarisation de grille inverse, constatés pour les dispositifs aux comportements atypiques. Les écarts relatifs Δ_{rel} associés, respectivement de 267 %, 407 % et 457 % restent

néanmoins moins élevés que ceux constatés sur les HEMTs GaN normally-on opt2 de cette plaque ($\Delta_{rel} I_{on}/I_{off}$ de 1636 %), pour lesquels les paramètres V_{G100} , et V_{th} n'avaient pu être extraits.

$I_{DS}(V_{GS})$ ($V_{DS} = 4$ V)	μ	σ	σ_{rel} (%)	Min	Max	Δ	Δ_{rel} (%)
I_{DS} (mA/mm) ($V_{GS} = 1$ V)	609	30	5%	539	730	191	31%
I_{DS+} (mA/mm) ($V_{GS} = 1,5$ V)	859	37	4%	761	976	215	25%
$I_{D,max}$ (mA/mm) ($I_{GS} = 1$ mA/mm)	522	51	10%	445	724	279	53%
$g_{m,max}$ (mS/mm)	565	18	3%	508	601	93	16%
V_{G100} (V) ($I_{DS}/100$)	-0,275	0,146	-53%	-1,34	-0,22	1,12	-407%
V_{th} (V) ($I_{DS} = 1$ mA/mm)	-0,421	0,267	-63%	-2,25	-0,33	1,92	-457%
$V_{th,lin}$ (V) ($V_{GS} = [0; 1,5]$ V)	-0,133	0,048	-36%	-0,37	-0,09	0,27	-205%
I_{on}/I_{off} ($[V_{GS,off}; V_{GS,on}] = [-1; 1,5]$ V)	2,5E+04	1,2E+04	50%	84,92	6,6E+04	6,6E+04	267%

Tableau III.4 : Dispersion des paramètres électriques statiques extraits des caractéristiques de transfert de 59 HEMTs GaN normally-off de la plaque EVALGAN 1. Données brutes non filtrées.

Le Tableau III.5 expose la dispersion des paramètres électriques statiques des HEMTs GaN normally-off moyens d'EVALGAN-1, soit sans les 9 HEMTs au comportement atypique, identifiés précédemment.

$I_{DS}(V_{GS})$ ($V_{DS} = 4$ V)	μ	σ	σ_{rel} (%)	Min	Max	Δ	Δ_{rel} (%)
I_{DS} (mA/mm) ($V_{GS} = 1$ V)	605	25	4%	539	692	154	25%
I_{DS+} (mA/mm) ($V_{GS} = 1,5$ V)	855	33	4%	761	940	178	21%
$I_{D,max}$ (mA/mm) ($I_{GS} = 1$ mA/mm)	521	46	9%	445	724	279	54%
$g_{m,max}$ (mS/mm)	565	19	3%	508	601	93	16%
V_{G100} (V) ($I_{DS}/100$)	-0,248	0,025	-10%	-0,35	-0,22	0,14	-56%
V_{th} (V) ($I_{DS} = 1$ mA/mm)	-0,365	0,024	-7%	-0,47	-0,33	0,14	-38%
$V_{th,lin}$ (V) ($V_{GS} = [0; 1,5]$ V)	-0,124	0,031	-25%	-0,27	-0,09	0,17	-140%
I_{on}/I_{off} ($[V_{GS,off}; V_{GS,on}] = [-1; 1,5]$ V)	2,7E+4	8,0E+3	30%	7,3E+3	5,7E+4	4,9E+4	184%

Tableau III.5 : Paramètres de transfert représentatifs des HEMTs GaN normally-off d'EVALGAN-1. Les dispositifs au comportement atypique ont été enlevés de ce tableau.

Les écarts-types relatifs σ_{rel} relevés pour les paramètres I_{on}/I_{off} , V_{G100} , et V_{th} , sont dorénavant respectivement de seulement 30 %, 10 % et 7 %. Ces valeurs sont associées à des écarts relatifs Δ_{rel} de respectivement 184 %, 56 % et 38 %. La dispersion de l'ensemble des paramètres est faible et reste inférieure à 5 % pour la plupart, ce qui constitue un excellent résultat. La dispersion plus élevée des paramètres I_{on}/I_{off} et $I_{D,max}$ (respectivement de 9 % et 30 %), peut être attribuée à la dispersion plus élevée du courant de grille, duquel ils dépendent. Même si la dispersion (σ_{rel}) des tensions de seuil V_{th} , V_{G100} et $V_{th,lin}$ peut de prime abord sembler légèrement élevée, il est à noter que les écarts maximaux à la moyenne $\pm\sigma$ ne sont

que de respectivement 24, 25 et 31 mV. Ces résultats permettent en outre de valider le procédé d'implantation d'ions fluorures développé par le fondeur et de démontrer la pertinence de l'approche à implantation d'ions fluorures pour la fabrication de dispositifs GaN normally-off performants et homogènes. En effet, l'homogénéité de la tension de seuil est un paramètre très important dans le choix de la meilleure approche à adopter pour dépléter le canal 2DEG sous la grille.

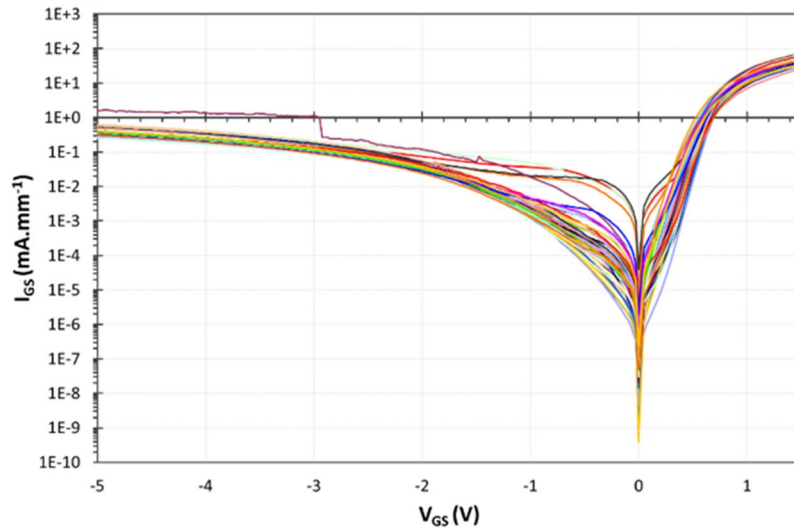


Figure III.24 : Caractéristiques d'entrée $I_{GS}(V_{GS})$ des 59 HEMTs GaN normally-off d'EVALGAN-1 caractérisés.

Les caractéristiques d'entrée $I_{GS}(V_{GS})$ des 59 HEMTs GaN normally-off d'EVALGAN-1 évalués, sont tracées sur la Figure III.24. Ces dernières sont d'apparence peu dispersées. Seuls 5 des 59 HEMTs évalués ont des comportements atypiques, identifiables par un courant I_{GS} anormalement élevé près du point d'inversion, à $V_{GS} = 0$ V. Par ailleurs, 3 d'entre eux avaient déjà été identifiés sur les caractéristiques de transfert $I_{DS}(V_{GS})$, par un courant de fuite de drain plus élevé que la moyenne. Ces 5 dispositifs ont été retirés de l'étude statistique des paramètres d'entrée. Les valeurs moyennes relevées pour la hauteur de la barrière Schottky Φ_B et le facteur d'idéalité η sont respectivement de 0,53 eV ($\sigma = 0,06$ eV et $\sigma_{rel} = 11$ %) et 2,24 ($\sigma = 0,38$ et $\sigma_{rel} = 17$ %). La valeur moyenne du courant de fuite de grille en inverse $I_{G,inv}$ relevée à $V_{GS} = -3$ V, est alors de $1,3 \times 10^{-1}$ mA.mm⁻¹ et est associée à un écart-type σ_{rel} très faible de seulement 18 % ($\pm\sigma = 2,3 \times 10^{-2}$ mA.mm⁻¹) et un Δ_{rel} de 95 % ($\Delta = 1,2 \times 10^{-1}$ mA.mm⁻¹). Il s'agit de valeurs de dispersion très correctes pour un courant de fuite de grille. Le courant de fuite de grille moyen relevé pour ces HEMTs normally-off est du même ordre de grandeur que ceux relevés pour les HEMTs GaN normally-on opt2 et opt1 d'EVALGAN-1, soit environ 1×10^{-1} mA.mm⁻¹. Ce résultat très encourageant indique que le procédé d'implantation par RIE des ions fluorures dans le canal GaN et sous la grille, utilisé pour la conversion des HEMTs GaN, initialement normally-on vers normally-off, ne génère pas ou peu de défauts dans la couche barrière. Il est ici à rappeler que cette étape d'implantation, réalisée avant le dépôt de l'électrode de grille, est la seule étape différenciant les HEMTs GaN normally-on de leurs homologues normally-off. La longueur de grille des HEMTs normally-off ($L_G = 250$ nm) étant

2,5 à 4,2 fois supérieure à celles des normally-on (L_G de 100 et 60 nm) , le courant de fuite de grille est susceptible d'être plus élevé.

La Figure III.26 présente les caractéristiques de sortie $I_{DS}(V_{DS})$ correspondant aux 59 HEMTs GaN évalués. Elles sont bien moins dispersées que celles de leurs homologues normally-on opt2 (voir Figure III.20) ; 5 HEMTs présentent une caractéristique $I_{DS}-V_{DS}$ de forme atypique et des valeurs de I_{DS} nettement inférieures ou supérieures à la tendance.

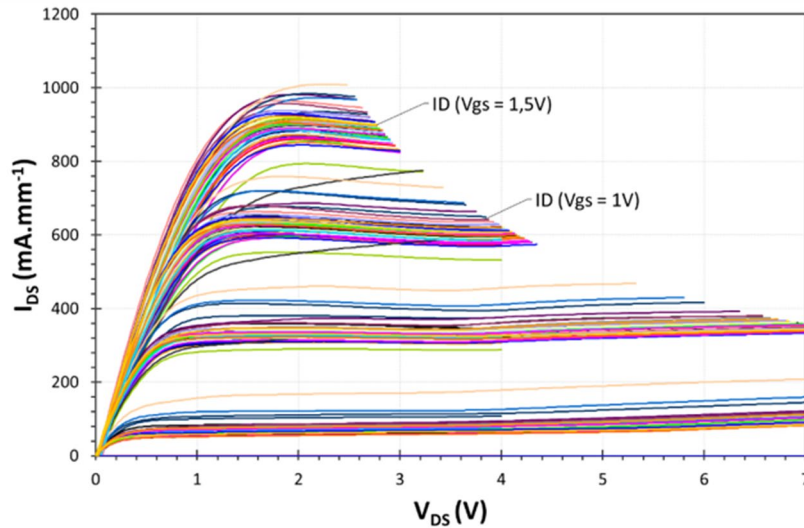


Figure III.25 : Caractéristiques de sortie $I_{DS}(V_{DS})$ des 59 HEMTs GaN normally-off d'EVALGAN-1 caractérisés.

8 HEMTs avec des courants de saturation de drain $I_{DS,sat}$ atypiques sont identifiables sur la Figure III.26. 5 d'entre eux disposaient également de caractéristiques de transfert atypiques.

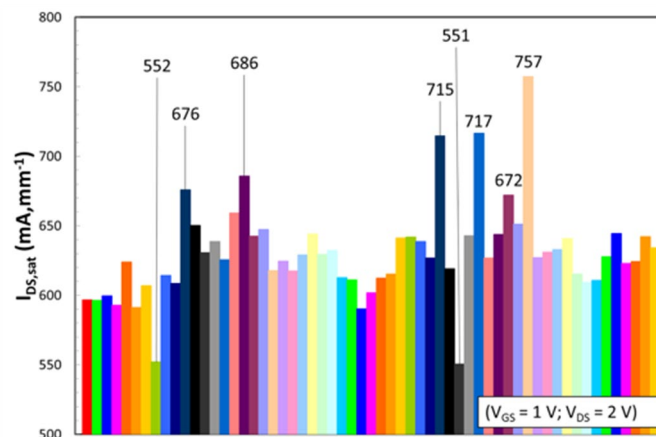


Figure III.26 : Dispersion du courant de saturation de drain $I_{DS,sat}$ des 59 HEMTs GaN normally-off d'EVALGAN-1 caractérisés. 8 dispositifs atypiques sont mis en valeurs par l'affichage de leur $I_{DS,sat}$.

Les statistiques des paramètres de sortie R_{ON} , R_{ON+} et $I_{DS,sat}$ sont répertoriées dans le Tableau III.6. Malgré la présence des dispositifs aux comportements atypiques, les écarts-types relatifs σ_{rel} sont respectivement de seulement 8 %, 8 % et 5 %.

$I_{DS}(V_{DS})$	Mean	σ	$\sigma.rel$ (%)	Min	Max	Δ	$\Delta.rel$ (%)
R_{on} (ohm.mm) ($V_{GS} = 1$ V)	1,22	0,10	8%	1,02	1,47	0,45	37%
R_{on+} (ohm.mm) ($V_{GS} = 1,5$ V)	1,13	0,09	8%	0,92	1,40	0,47	42%
$I_{DS,sat}$ (mA/mm) ($V_{GS} = 1$ V; $V_{DS} = 2$ V)	630	33,6	5%	551	757	207	33%

Tableau III.6 : Dispersion des caractéristiques de sortie des 59 HEMTs GaN normally-off d'EVALGAN-1 caractérisés.

Les valeurs de R_{ON} relevées après le retrait des dispositifs au comportement atypique sont sensiblement identiques avec 1,21 Ω .mm à $V_{GS} = 1$ V et 1,12 Ω .mm à $V_{GS} = 1,5$ V (Tableau III.7). Ces valeurs sont proches de celles relevées pour les HEMTs GaN normally-on opt2 co-intégrés à EVALGAN-1, soit comprises entre 0,91 et 0,76 Ω .mm (extrait à $V_{GS} = 0$ V).

$I_{DS}(V_{DS})$	μ	σ	$\sigma.rel$ (%)	Min	Max	Δ	$\Delta.rel$ (%)
R_{on} (ohm.mm) ($V_{GS} = 1$ V)	1,21	0,09	7%	1,02	1,43	0,40	33%
R_{on+} (ohm.mm) ($V_{GS} = 1,5$ V)	1,12	0,08	7%	0,92	1,27	0,34	31%
$I_{DS,sat}$ (mA/mm) ($V_{GS} = 1$ V; $V_{DS} = 2$ V)	627	21,0	3%	590	715	124	20%

Tableau III.7 : Paramètres de sortie représentatifs des HEMTs GaN normally-off EVALGAN-1. Les dispositifs au comportement atypique ont ne sont pas pris en compte dans ce tableau.

En croisant les données des caractéristiques d'entrée, de transfert et de sortie, 45 des 59 HEMTs GaN normally-off d'EVALGAN-1 évalués ont montré un comportement très homogène et des paramètres électriques statiques très peu dispersés. Ces derniers disposent en outre d'un courant de drain I_{DS} élevé de plus de 1100 mA.mm⁻¹ à $V_{GS} = 2$ V (par extrapolation de la caractéristique $I_{DS}(V_{GS})$ mesurée à $V_{DS} = 4$ V) associé à une transconductance maximale $g_{m,max}$ de 565 mS.mm⁻¹ (à $V_{DS} = 4$ V), une valeur de R_{ON} de 1,21 Ω .mm (à $V_{GS} = 1$ V) et un rapport I_{on}/I_{off} de valeur $2,7 \times 10^4$, très proche de celui des HEMTs GaN normally-on d'EVALGAN-1. La tension de seuil $V_{th,lin}$, qui est un des paramètres les plus importants pour la fabrication de HEMTs GaN normally-off, est en revanche légèrement négative et de valeur -0,124 V. Il s'agit néanmoins d'une valeur très prometteuse qui démontre la capacité des ions fluorures implantés dans le canal GaN à dépléter le 2DEG et décaler positivement la tension de seuil d'un HEMT GaN originellement normally-on.

Les valeurs moyennes des principaux paramètres statiques des HEMTs GaN normally-off d'EVALGAN-1 sont présentés et comparés à ceux de leurs homologues normally-on, dans le Tableau III.8.

	Normally-on	Normally-off
I_{DS} (mA/mm) ($V_{DS} = 4$ V)	≈ 1085 ($V_{GS} = 0$ V)	859 ($V_{GS} = 1,5$ V)
$G_{m,max}$ (mS/mm) ($V_{DS} = 4$ V)	≈ 1020	565
$V_{th,lin}$ (V)	-1,36	-0,124
I_{on}/I_{off}	$\approx 9 \times 10^4$	$2,7 \times 10^4$
R_{on} ($\Omega \cdot mm$)	$\approx 0,580$ ($V_{GS} = 0$ V)	1,12 ($V_{GS} = 1.5$ V)
$I_{DS,sat}$ (mA/mm)	725	627
$I_{G,inv}$ (mA/mm) ($V_{GS} = -3$ V)	$\approx 2 \times 10^{-1}$	$1,3 \times 10^{-1}$

Tableau III.8 : Comparaison des performances des HEMTs GaN normally-on et normally-off d'EVALGAN-1.

III.7. Évaluation de la robustesse des HEMTs AlN/GaN normally-off de technologie EVALGAN-1

III.7.1. Généralités

Des essais de vieillissement par paliers de type step-stress ont été utilisés afin d'évaluer la robustesse des HEMTs AlN/GaN normally-off des technologies EVALGAN-1 et EVALGAN-2. Ces essais ont permis de mettre en valeur les différents mécanismes de dégradation propres à l'approche d'implantation d'ions fluorures sous la grille. Les essais de step-stress permettent d'accélérer le vieillissement des transistors. Cette méthode de vieillissement accéléré est basée sur le principe de l'augmentation par paliers des contraintes, ou stress, appliquées aux transistors. Ces contraintes peuvent se présenter sous différentes formes: thermiques, mécaniques, chimiques, lumineuses, électriques. Dans le cadre de l'évaluation de la robustesse des HEMTs AlN/GaN normally-off de ce projet, seule la robustesse aux contraintes de type électrique a été évaluée.

Bien qu'il soit possible et intéressant d'étudier la robustesse en température de ces HEMTs, l'application visée et la configuration du wafer réceptionné à l'IMS, rendent cette étude peu pertinente. En effet, contrairement aux HEMTs AlN/GaN normally-on co-intégrés à EVALGAN-1 et EVALGAN-2, les HEMTs normally-off ne seront dans un premier temps utilisés que pour la réalisation de circuits numériques basse tension, ne nécessitant pas de puissance élevées, et donc peu générateurs de chaleur. Les fonctions d'amplificateurs de puissance PA et très haute puissance HPA seront confiées aux HEMTs normally-on, plus performants. Les technologies EVALGAN-1 et EVALGAN-2 ont de plus été réceptionnés sous la forme de wafer de 3 pouces non-amincis, et présentant une épaisseur importante d'environ 600 nm. Il est de ce fait peu pertinent de réaliser une étude en température tant les propriétés thermiques sont susceptibles de changer. En effet, ce type d'étude est habituellement réalisée sur des

composants amincis et reportés sur un substrat conducteur (appelé capo) de chaleur ou sur des composants encapsulés, plus représentatifs de l'application finale.

Différents mécanismes de dégradations peuvent être activés en fonction des contraintes électriques appliquées. On distingue alors trois types de polarisations possibles pour les transistors: l'état bloqué (off-state), l'état semi-passant (semi-on-state) et l'état passant (on-state). Lorsque le transistor est polarisé à l'état bloqué ($V_{GS} < V_{th}$), aucun courant ne circule dans le HEMT, ce qui permet de mettre en évidence les mécanismes de dégradation activés par le champ électrique. Lorsque le transistor est polarisé à l'état passant ($V_{GS} \gg V_{th}$), un courant important circule dans le HEMT, ce qui permet de mettre en évidence les mécanismes de dégradation activés par les courants, par les puissances élevées et par les températures de jonction élevées (auto-échauffement). Les mécanismes induits par le champ électrique sont négligeables en polarisation on-state. La polarisation à l'état semi-passant du transistor ($V_{GS} > V_{th}$) permet de mettre en évidence les mécanismes de dégradation activés à la fois par le courant et par la tension.

III.7.2. Séquences de step-stress

La Figure III.27 présente différentes séquences d'essais de step-stress. La séquence de step-stress standard (Figure III.27.a) consiste à augmenter par paliers la contrainte en tension V_{stress} appliquée sur le drain et/ou la grille du HEMT. Des caractérisations statiques sont effectuées en début ($I-V_{t0}$) et en fin de séquence ($I-V_{tfinal}$) de step-stress afin de voir la dégradation des paramètres du transistor. La fin de la séquence peut être définie par l'atteinte de la contrainte maximale en tension, par l'atteinte d'une limite en courant ou en puissance, par le claquage du HEMT ou par l'atteinte d'une durée de vieillissement préalablement définie. Chaque palier est maintenu durant un temps t_{step} . Ce temps est choisi suffisamment long de sorte à ce que les réponses en courant de grille I_{GS} et de drain I_{DS} du HEMT soit stabilisées. Des durées de palier plus ou moins longues peuvent être choisies en fonction du phénomène

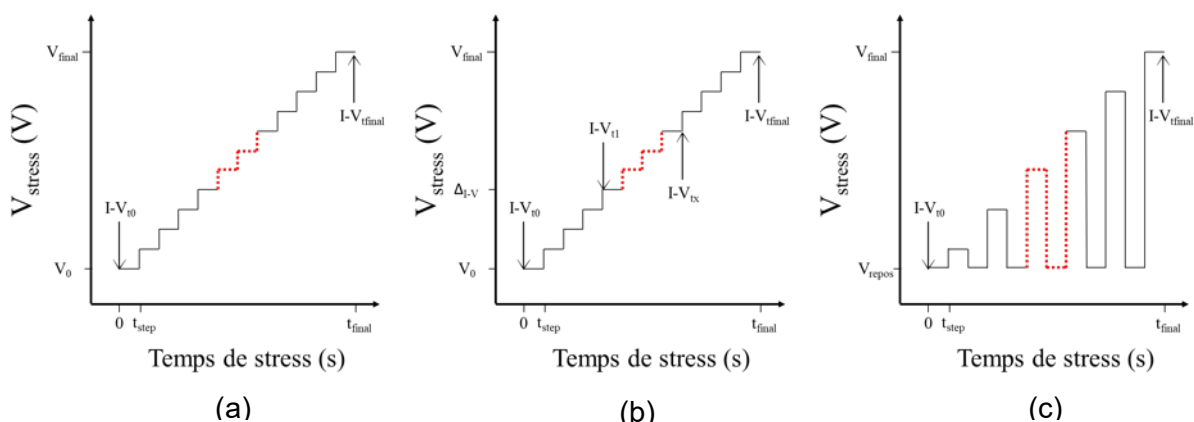


Figure III.27 : Séquences de step stress: (a) standard, (b) avec mesures de reprise I-V, (c) avec paliers non stressants.

à observer et des constantes de temps mises en jeu. Les courants de grille I_{GS} et de drain I_{DS} sont enregistrés durant les paliers stressants afin de suivre l'état de dégradation du HEMT.

La séquence de step-stress avec mesures de reprises I-V (Figure III.27.b) est une variante de la séquence de step-stress standard. Des mesures de reprise I-V sont intercalées au cours de la séquence de step-stress avec un pas Δ_{I-V} . Ce pas peut être choisi de sorte à intercaler une mesure de reprise I-V après chaque palier stressant ou après chaque groupe de paliers stressant, en fonction de la précision recherchée. Cette séquence est préférée à la séquence standard car elle permet en plus du suivi des courants I_{GS} et I_{DS} au cours des paliers stressants, de suivre l'évolution de l'ensemble des paramètres statiques du HEMT.

La séquence de step-stress avec palier non stressant (Figure III.27.c) permet un suivi in-situ, et sans mesure de reprise I-V intercalaire, de l'état de dégradation du HEMT [129]. Cette séquence consiste à systématiquement ramener le HEMT à un même point de polarisation, non stressant, après chaque palier stressant. Le suivi des courants I_{DS} et I_{GS} durant les paliers non stressants permet d'évaluer l'état de dégradation du HEMT. Un HEMT dégradé présentera ainsi une dégradation des courants lors des paliers non stressants à mesure que les contraintes sont augmentées. Au contraire, un HEMT non dégradé durant la séquence de step-stress présentera des courants I_{GS} et I_{DS} similaires lors de chacun des paliers non stressants. Cette séquence permet de se passer des mesures de reprise I-V intercalaires, qui peuvent être stressantes pour le HEMT. Elle ne permet en revanche pas de suivre l'évolution de chacun des paramètres statiques du HEMT, et se contente comme pour la séquence de step-stress standard de suivre l'évolution des courants I_{GS} et I_{DS} au cours du test.

III.7.3. Détermination de la durée des paliers stressants

Une étude préliminaire a permis de déterminer la durée optimale t_{step} des paliers stressants. La Figure III.28 montre l'évolution des courants de grille I_{GS} et de drain I_{DS} d'un HEMT AlN/GaN normally-off maintenu pendant 1800 s (soit 30 minutes) à $V_{DS} = 1,5$ V et $V_{GS} = 0,5$ V. Une stabilisation du courant I_{DS} est constatée à partir de 420 s (soit 7 minutes). Il s'agit de la durée de palier t_{step} retenue pour l'ensemble des essais de step-stress réalisées au cours de ce travail de thèse. Cette durée a été jugée suffisante pour stabiliser les courants de grille et de drain des HEMTs et suffisamment courte pour ne pas trop allonger la durée des séquences de vieillissement par palier.

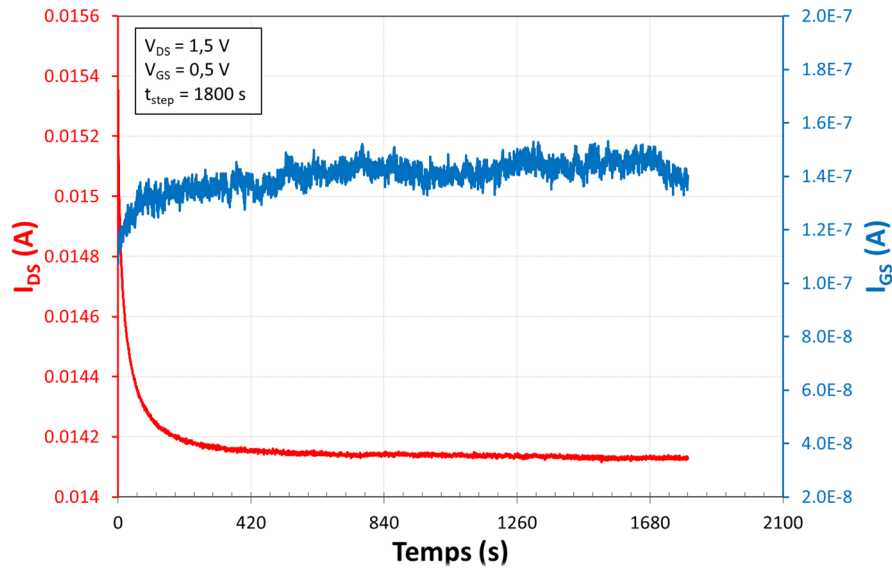


Figure III.28 : Essai de vieillissement à court terme d'un HEMT AIN/GaN normally-off représentatif de la technologie EVALGAN-1.

III.7.4. Essai de step-stress en polarisation de grille inverse - $V_{GS} < 0$ V et $V_{DS} = 0$ V

Les différentes séquences de vieillissement par palier présentées ont été appliquées aux HEMTs AIN/GaN normally-off de technologie EVALGAN-1 dans le cadre de l'évaluation de leur robustesse.

III.7.4.1. Résultats d'une séquence de step-stress standard

La Figure III.29 présente le résultat d'un essai de step-stress réalisé sur un HEMT AIN/GaN normally-off représentatif de la technologie EVALGAN-1. Cet essai est basé sur la

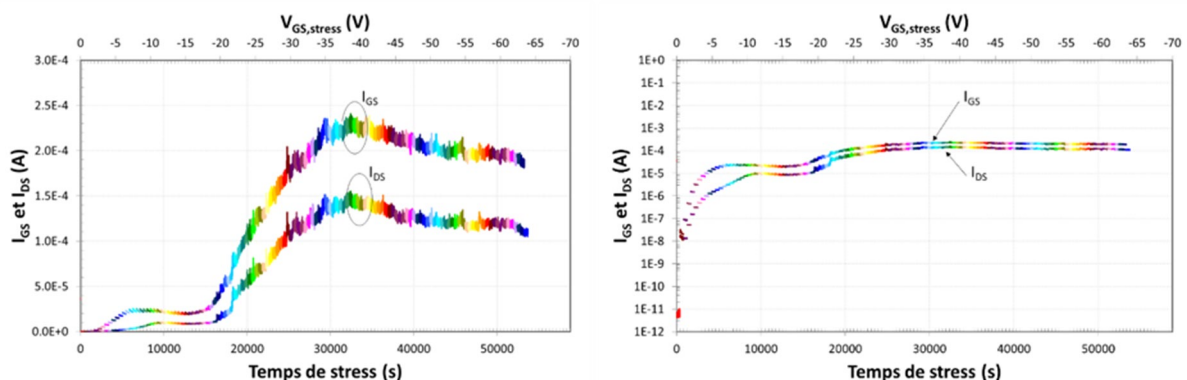


Figure III.29 : Evolution des courants de grille I_{GS} et de drain I_{DS} (à gauche en échelle linéaire et à droite en échelle semi-logarithmique) au cours d'un essai de step-stress standard en polarisation de grille inverse (et à $V_{DS} = 0$ V pour un HEMT AIN/GaN normally-off représentatif de EVALGAN-1).

séquence de step-stress standard précédemment présentée. Des caractérisations I-V sont réalisées en début et en fin de séquence et les courants de grille I_{GS} et de drain I_{DS} sont monitorés au cours du test. Cet essai de step-stress consiste à diminuer la tension de grille $V_{GS, stress}$ de 0 à -65 V (et donc à augmenter la contrainte en valeur absolue) par pas $\Delta V_{GS} = -0,5$ V. La tension de drain V_{DS} est fixée 0 V et chaque palier est maintenu durant un temps $t_{step} = 420$ s (7 minutes). Des couleurs ont été utilisées afin de mettre en évidence chaque palier. En réponse aux contraintes appliquées, I_{GS} et I_{DS} varient de $1 \cdot 10^{-8}$ à $V_{GS, stress} = -0,5$ V à environ $2 \cdot 10^{-4}$ à $V_{GS, stress} = -65$ V. Il est par ailleurs à noter que les dispositifs évalués étaient toujours fonctionnels et qu'aucun claquage n'a été observé à l'issus des essais de step-stress en polarisation de grille inverse. Des comportements et courants très similaires ont été observés sur les quatre autres HEMTs AlN/GaN normally-off soumis à cette séquence de step-stress.

La Figure III.30 détaille les premiers instants de cet essai. Les courants de grille I_{GS} et de drain I_{DS} évoluent de manière très similaire et sont, à une décade près, du même ordre de grandeur. Ceci s'explique par le fait que le HEMT est placé dans un état bloqué ($V_{GS, stress} < V_{th}$) tout au long de l'essai. Ces courants correspondent alors à des courants de fuites et augmentent à mesure que la contrainte de grille $V_{GS, stress}$ est augmentée en valeur absolue. Le HEMT est polarisé en inverse et en mode diode ($V_{DS, stress} = 0$ V) lors de cet essai. Le courant de grille I_G est dans cette configuration la somme des courants de drain I_D et de source I_S . Le rapport entre ces courants dépend essentiellement de la résistance des zones d'accès de source et de drain, et donc du rapport entre l'espacement grille-source L_{G-S} et grille-drain L_{G-D} du HEMT. La grille des HEMTs normally-off évalués est centrée, ce qui signifie que $L_{G-S} = L_{G-D}$ (= 600 nm). On devrait alors mesurer un courant $I_D = I_S$ deux fois inférieur à I_G , ce qui n'est pas le cas ici (environ 10 fois inférieur). Le courant de fuite de grille plus élevé pourrait néanmoins s'expliquer par la présence de chemins de conduction parasites situés en surface des HEMTs ou situés dans le substrat.

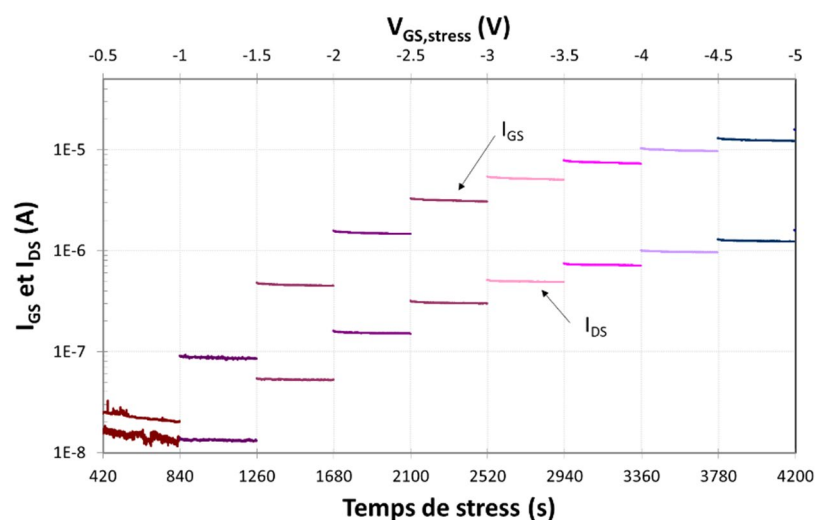


Figure III.30 : Zoom sur l'évolution de I_{DS} et I_{GS} (sur une échelle semi-logarithmique) lors des premiers paliers de stress.

Les courants I_{GS} et I_{DS} restent stables au cours de chacun des paliers stressants compris entre $V_{GS, stress} = -0,5 V$ et $V_{GS, stress} = -5 V$, comme le montre la Figure III.30. Ce comportement semble indiquer que les HEMTs ne sont pas dégradés jusqu'à $V_{GS, stress} = -5 V$.

Les courants I_{GS} et I_{DS} augmentent et deviennent de plus en plus bruités sur la Figure III.29 à partir du palier à $V_{GS, stress} = -19 V$, ce qui semble au contraire indiquer que le HEMT s'est dégradé.

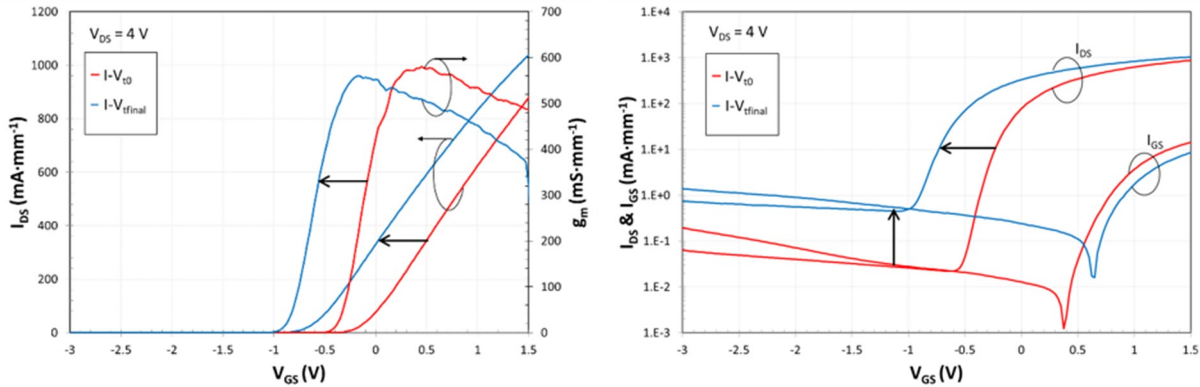


Figure III.31 : Caractéristiques de transfert I_{DS} - $I_{GS}(V_{GS})$ et $g_m(V_{GS})$ en échelle linéaire (à gauche) et semi-logarithmique (à droite) mesurées au début et à la fin de l'essai de step-stress en polarisation de grille inverse pour un HEMT AlN/GaN normally-off représentatif de la technologie EVALGAN-1. V_{GS} est augmentée de -3 à 1,5 V et V_{DS} fixé à 4 V.

Les caractéristiques de transfert I_{DS} - $I_{GS}(V_{GS})$ et $g_m(V_{GS})$ (extraites à $V_{DS} = 4 V$), mesurées au début ($I-V_{t0}$) et à la fin ($I-V_{tfinal}$) de l'essai de step-stress en polarisation de grille inverse, sont présentées sur la Figure III.31. Les modes de dégradation suivants sont observés: décalage négatif de la tension de seuil $V_{th, lin}$, décalage positif du courant de saturation de drain I_{DS} , augmentation des courants de fuite sous le seuil. La transconductance, inchangée à l'issue de l'essai de vieillissement par paliers, permet de lier linéairement l'amélioration du courant de saturation de drain I_{DS} à la dégradation de la tension de seuil V_{th} . Par ailleurs, la transconductance maximale $g_{m, max}$ ne varie au maximum que de seulement 3,5 %. La tension de seuil $V_{th, lin}$ diminue de -0,19 V à t_0 à -0,90 V à t_{final} . Le courant de saturation de drain $I_{DS-1,5V}$, extrait à $V_{GS} = 1,5 V$ et $V_{DS} = 4 V$ est augmenté de 878 mA·mm⁻² à t_0 à 1038 mA·mm⁻² à t_{final} . Les dérivées moyennes (4 HEMTs évalués) relevés pour V_{th} et $I_{DS-1,5V}$ à l'issue de cette séquence de step-stress sont respectivement de -0,7 V et +160 mA·mm⁻². Les courants sous le seuil sont eux en moyenne une décade plus élevés qu'à l'état initial.

La Figure III.32 présente l'évolution des caractéristiques d'entrée $I_{GS}(V_{GS})$ et de sortie $I_{DS}(V_{DS})$ correspondantes. Une dégradation du courant de fuite de grille en inverse $I_{G, inv}$ (de +75 à +200 % à $V_{GS} = -3 V$) et une amélioration du courant de drain à la saturation $I_{DS, sat}$ (+230 mA·mm⁻² à $V_{DS} = 2 V$ et $V_{GS} = 1 V$) peuvent être observés. Une légère amélioration de la résistance R_{on} (extraite à $V_{GS} = 1 V$) peut également être observée à l'issue de cet essai de step-stress. R_{on} est passé de 1,18 Ω ·mm à t_0 à 1,10 Ω ·mm à t_{final} , soit une amélioration d'environ 7 %. Cette dernière peut être attribuée au décalage négatif de la tension de seuil V_{th}

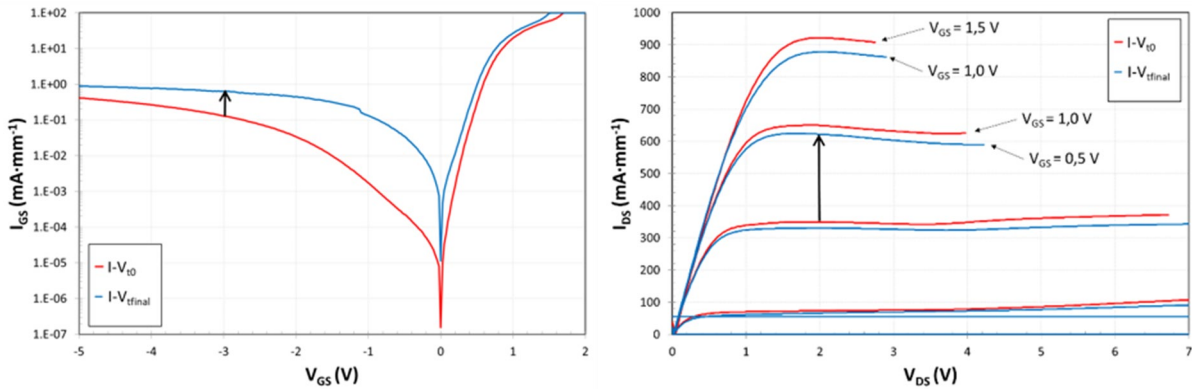


Figure III.32 : Caractéristiques d'entrée $I_{GS}(V_{GS})$ (à gauche) et de sortie $I_{DS}(V_{DS})$ (à droite) d'un HEMT AlN/GaN normally-off représentatif de EVALGAN-1, soumis à l'essai de step-stress en polarisation de grille inverse.

dans la mesure ou pour une même tension de polarisation de grille V_{GS} , plus V_{th} est faible, plus le canal est ouvert et moins il est résistif.

Les faibles courants et puissances mis en jeu durant ces essais de step-stress en polarisation de grille inverse (et à $V_{DS} = 0$ V) permettent de lier ces modes de dégradation aux contraintes en champs électriques.

Il n'est en revanche pas possible avec ce type de séquence de vieillissement par paliers de déterminer avec précision les tensions d'activation des mécanismes de dégradation. La séquence de vieillissement par palier standard n'a pour cette raison pas été retenue pour l'évaluation de la robustesse des HEMTs. Il s'agit néanmoins d'une solution simple pour l'identification des tensions de claquage des HEMTs.

III.7.4.2. Résultats d'une séquence de step-stress avec paliers non stressants

La séquence de step-stress avec paliers non stressant peut permettre la détermination des tensions d'activation des mécanismes de dégradation. Elle autorise un suivi in-situ de l'état de dégradation du HEMT par l'analyse de l'évolution des courants I_{GS} et I_{DS} enregistrés lors des paliers non stressants.

Le point de polarisation du palier non stressant a été fixé à $V_{GS} = 0,5$ V et $V_{DS} = 1,5$ V. Ce point de polarisation a été présenté à la Figure III.28. Ce dernier a été déterminé en maintenant ce point de polarisation durant 30 minutes et en s'assurant que les caractéristiques I-V au début et à la fin de ce stress n'avaient pas évolué.

La Figure III.33 présente l'évolution des courants I_{DS} et I_{GS} au cours de l'essai de step-stress avec paliers non stressants. Cet essai utilise une séquence très similaire à celle de la

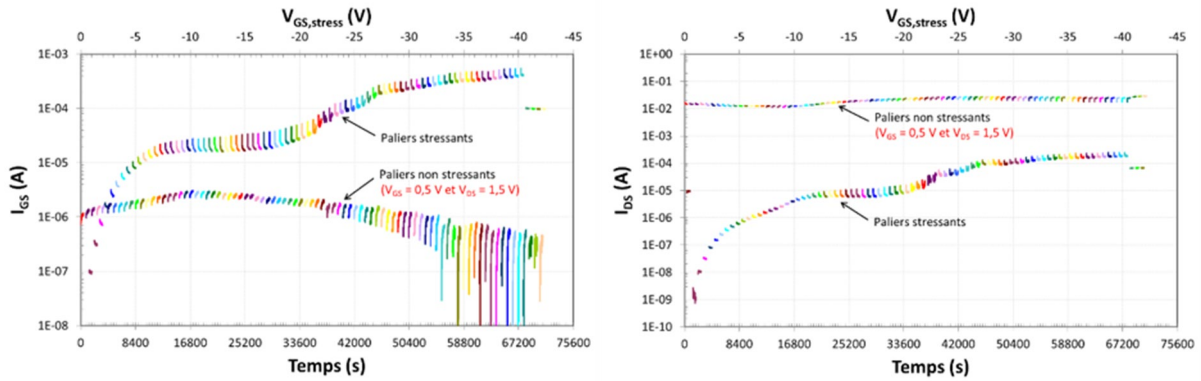


Figure III.33 : Evolution des courants de grille I_{GS} et de drain I_{DS} au cours d'un essai de step-stress en polarisation de grille inverse (et à $V_{DS} = 0V$) avec paliers non stressants pour un HEMT AlN/GaN normally-off représentatif de EVALGAN-1.

séquence standard présentée, et consiste en une diminution de $V_{GS, stress}$ de 0 à -42 V par des paliers $\Delta V_{GS} = -0,5 V$ de durée $t_{step} = 420 s$, alors que $V_{DS, stress}$ est maintenu à 0 V (mode diode). L'évolution des courants I_{DS} et I_{GS} lors des paliers stressants est très proche de celle obtenue lors de l'essai de step-stress à séquence standard (voir Figure III.29), ce qui signifie que les paliers non-stressant intercalés entre chaque palier stressant ne dégradent pas le HEMT.

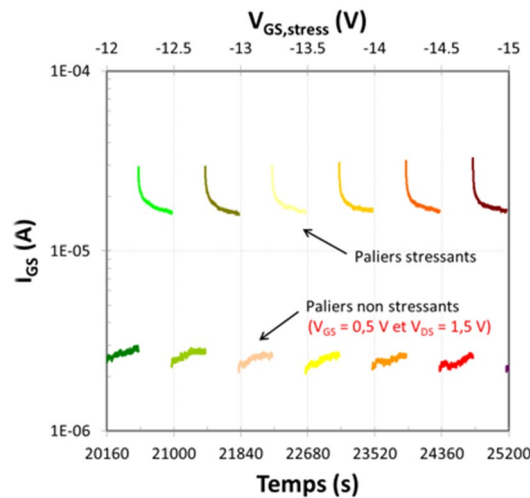


Figure III.34 : Transitoires de courants de grille I_{GS} au cours de l'essai de step-stress en polarisation de grille inverse (et à $V_{DS} = 0V$) avec paliers non stressants.

Ces paliers non stressants sont responsables des transitoires de courants présents au début de chaque palier (stressant ou non stressant), visibles sur la Figure III.34. Ces transitoires sont le résultat des échelons de tension imposés au HEMT lors de la commutation entre les états stressants et non stressants. Des transitoires d'amplitude de plus en plus importantes sont observés sur le courant de grille I_{GS} à mesure que la contrainte et donc l'amplitude des échelons est augmentée.

Le courant I_{DS} évolue peu lors des paliers non stressants successifs jusqu'à $V_{GS, stress} = -10 V$, comme le montre la Figure III.35. Au-delà de ce palier, une augmentation du

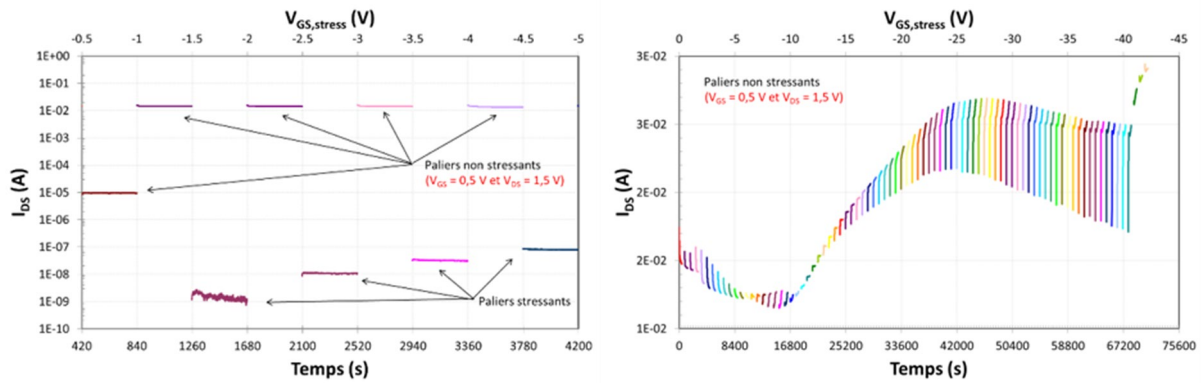


Figure III.35 : Zoom sur l'évolution du courant de drain I_{DS} pour des $V_{GS, stress}$ compris entre 0,5 et 5 V (à gauche) et évolution (en échelle linéaire) de I_{DS} au cours des paliers non stressants (à droite) lors de l'essai de step-stress en polarisation de grille inverse (et à $V_{DS} = 0V$) avec paliers non stressants.

courant I_{DS} et des transitoires associés est observé, ce qui indique une dégradation du HEMT. L'évolution du courant de drain I_{DS} est une image de la dégradation de la tension de seuil V_{th} dans la mesure ou plus V_{th} se décale vers les valeurs négatives, plus I_{DS} augmente. Il est donc possible à partir de cet essai de step-stress de suivre l'évolution de la dégradation de V_{th} .

La Figure III.36 compare les réseaux de caractéristiques de transfert $I_{DS}(V_{GS})$, d'entrée $I_{GS}(V_{GS})$ et de sortie $I_{DS}(V_{DS})$ mesurés au début et à la fin (après les paliers à $V_{GS, stress} = -42 V$)

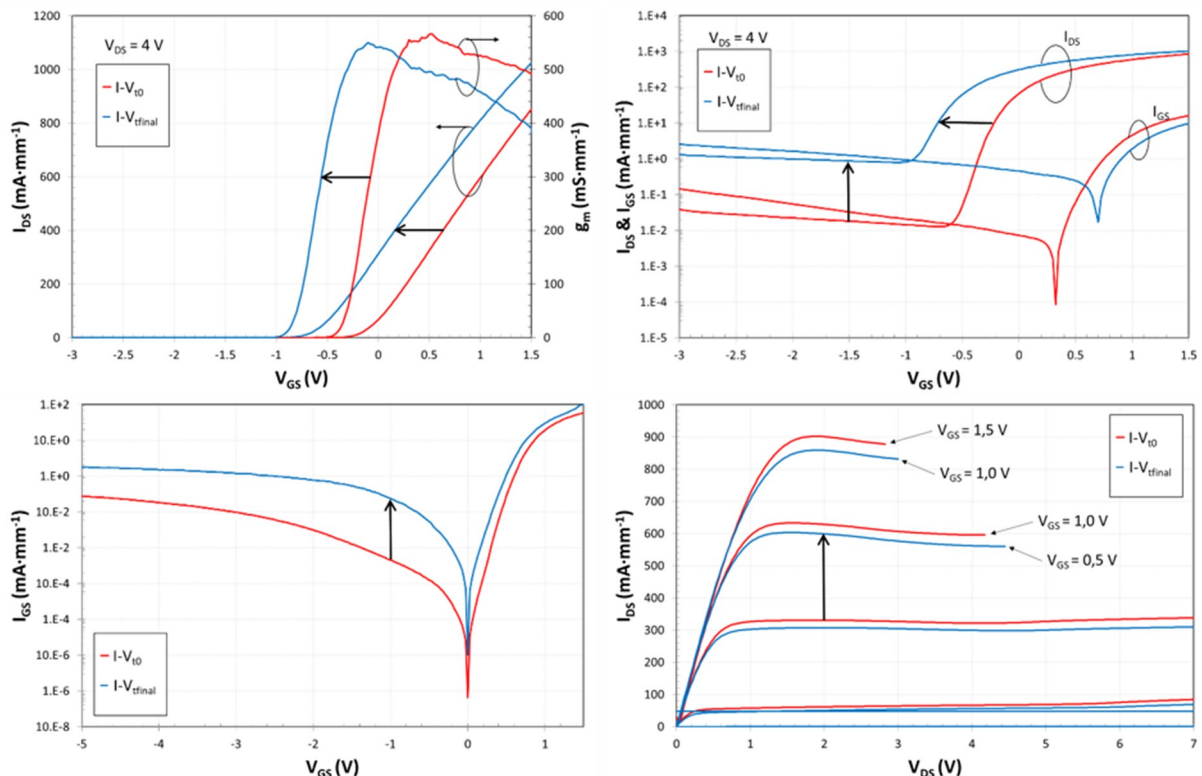


Figure III.36 : Caractéristiques de transfert $I_{DS}(V_{GS})$, d'entrée $I_{GS}(V_{GS})$ et de sortie $I_{DS}(V_{DS})$ mesurés au début (en rouge) et à la fin (en bleu) de l'essai de step-stress en polarisation de grille inverse (et à $V_{DS} = 0V$) avec paliers non stressants d'un HEMT AlN/GaN normally-off représentatif de EVALGAN-1.

de la séquence de step-stress avec paliers non stressants. Les modes de dégradation observés sont identiques à ceux observés lors de la séquence de step-stress standard, soit : décalage négatif de la tension de seuil $V_{th,lin}$, décalage positif du courant de saturation de drain I_{DS} , augmentation des courants de fuite sous le seuil. La tension de seuil V_{th} est négativement décalée de -670 mV et entraîne un décalage positif de $I_{DS,1.5V}$ de +175 mA.mm⁻¹, soit des valeurs très proches de celles observées lors de la séquence standard.

La séquence de step-stress avec paliers non stressants permet donc l'identification rapide de la dégradation des courants I_{GS} et I_{DS} et par extension de la dégradation de la tension de seuil V_{th} des HEMTs obtenus par l'implantation d'ions fluorures. Ainsi, V_{th} se dégrade à partir du palier de stress à $V_{GS,stress} = -10$ V. Cette dégradation semble par la suite s'étendre jusqu'au palier $V_{GS,stres} = -25$ V et ne plus évoluer au-delà, comme l'atteste le plateau de courant I_{DS} observé au-delà du palier à $V_{GS,stres} = -25$ V. Cette hypothèse est confirmée par les dérivées de V_{th} très proches (~ -700 mV) obtenues entre les essais standard et avec paliers non stressants, qui se sont clôturés à des $V_{GS,stress}$ différents, respectivement de -65 et -42 V.

III.7.4.3. Résultats d'une séquence de step-stress avec mesures de reprises I-V

Les séquences de step-stress avec mesures de reprise I-V permettent, au contraire de la séquence avec paliers non stressants, de suivre l'évolution de l'ensemble des paramètres statiques des transistors pendant les essais. Des mesures de reprise I-V sont intercalées entre chaque paliers ou groupe de paliers stressants.

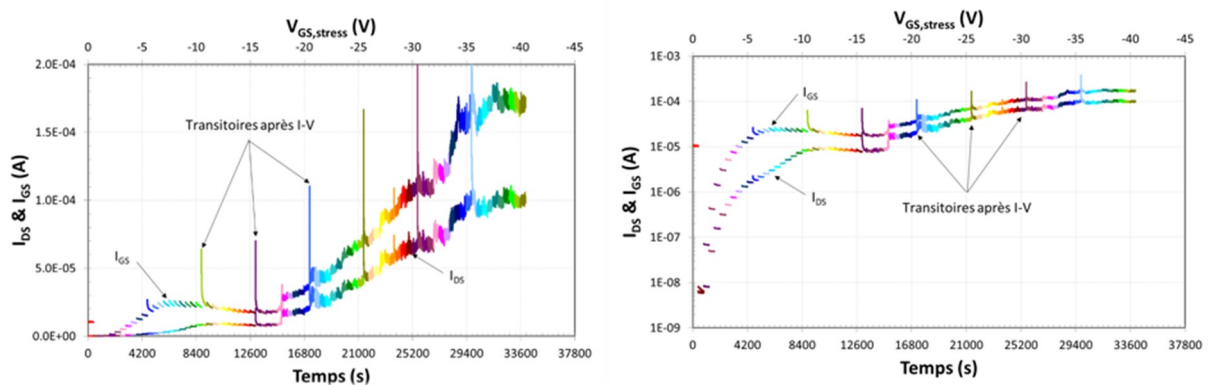


Figure III.37 : Evolution des courants de grille I_{GS} et de drain I_{DS} (à gauche en échelle linéaire et à droite en échelle semi-logarithmique) au cours d'un essai de step-stress en polarisation de grille inverse (et à $V_{DS,stress} = 0V$) avec mesures de reprise I-V pour un HEMT AlN/GaN normally-off représentatif de EVALGAN-1.

La Figure III.37 présente le résultat d'un essai de vieillissement par paliers avec mesure de reprise I-V intercalées tous les $\Delta_{I-V} = -5$ V. Cette séquence utilise la même configuration que les séquences précédentes, à savoir : $t_{step} = 420$ s, $\Delta V_{GS,stress} = -0,5$ V, $V_{DS,stress} = 0$ V. La tension de contrainte $V_{GS,stress}$ est ici diminuée de 0 à -40,5 V. Le comportement des courants de grille I_{GS} et de drain I_{DS} est très proche de celui obtenu aux séquences de step-stress

standard et avec paliers non-stressants. Les transitoires de courant visibles tous les $V_{GS, stress} = -5 V$ sont le résultat des échelons de tension induits par les mesures de reprise I-V. L'amplitude de ces transitoires de courant est d'autant plus grande que la contrainte $V_{GS, stress}$ appliquée sur la grille est importante, et donc que l'échelon de tension vu par le transistor après chaque mesure de reprise I-V est importante. En effet, le HEMT est systématiquement polarisé au point $(V_{GS}; V_{DS}) = (0; 0) V$ après chaque mesure de reprise I-V et voit donc un échelon de tension d'amplitude $(0; 0) - (V_{GS, stress}; V_{DS, stress}) V$.

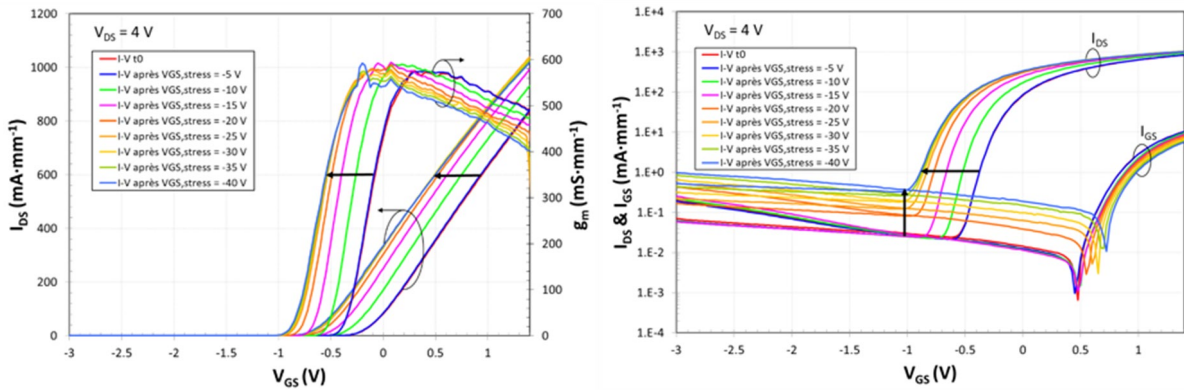


Figure III.38 : Évolution des caractéristiques de transfert $I_{DS}(V_{GS})$ et $g_m(V_{GS})$ lors de l'essai de step-stress en polarisation de grille inverse avec mesures de reprise I-V pour un HEMT AlN/GaN normally-off représentatif de la technologie EVALGAN-1. V_{GS} est augmentée de -3 à 1,5 V (à $V_{DS} = 4 V$) et les mesures de reprise I-V sont intercalées avec un pas $\Delta_{I-V} = -5 V$.

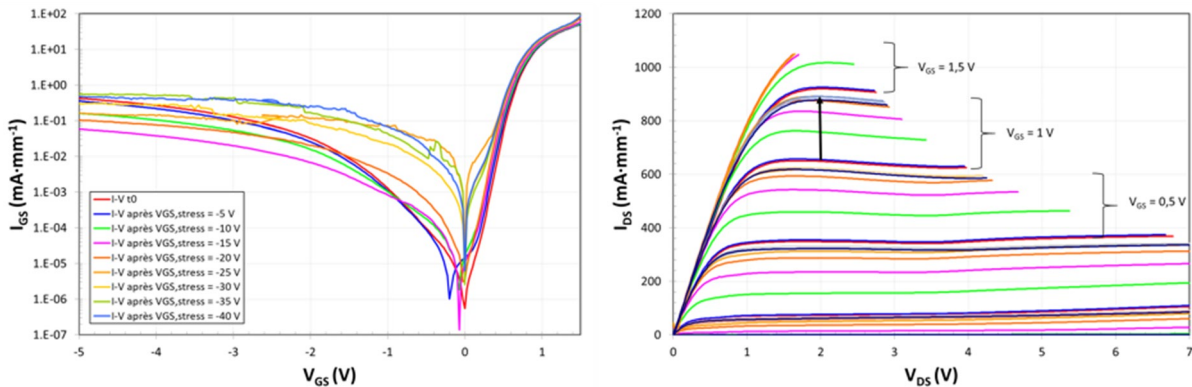


Figure III.39 : Évolution des caractéristiques d'entrée $I_{GS}(V_{GS})$ et de sortie $I_{DS}(V_{DS})$ lors de l'essai de step-stress en polarisation de grille inverse avec mesures de reprise I-V pour un HEMT AlN/GaN normally-off représentatif de la technologie EVALGAN-1. Les mesures de reprise I-V sont intercalées avec un pas $\Delta_{I-V} = -5 V$.

Les Figure III.38 et Figure III.39 présentent l'évolution des caractéristiques statiques au cours de l'essai de step-stress avec mesures de reprises I-V. Les modes de dégradation observés sont les mêmes que ceux observés précédemment, à savoir : décalage positif du courant de saturation de drain I_{DS} induit par le décalage négatif de la tension de seuil $V_{th, lin}$, augmentation des courants de fuite sous le seuil.

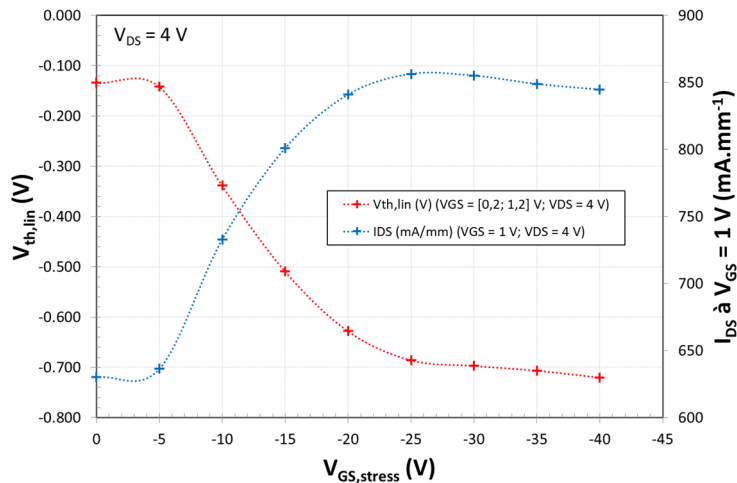


Figure III.40 : Evolution de la tension de seuil V_{th} et du courant de drain I_{DS} au cours de l'essai de step-stress en polarisation de grille inverse avec mesures de reprise I-V pour un HEMT AlN/GaN normally-off représentatif de la technologie EVALGAN-1.

La Figure III.40 permet de suivre directement les décalages de la tension de seuil V_{th} et du courant de saturation de drain I_{DS} (extrait à $V_{GS} = 1 V$). La tension de seuil V_{th} se dégrade à partir du palier à $V_{GS, stress} = -5 V$ puis se stabilise à partir du palier à $V_{GS, stress} = -25 V$. La valeur de la dérive de V_{th} est semblable aux valeurs précédemment constatées, et est d'environ $-0,6 V$. Le courant de saturation I_{DS} évolue de manière symétrique à V_{th} et augmente de $+220 mA \cdot mm^{-1}$ entre les paliers à $V_{GS, stress} = -5 V$ et $V_{GS, stress} = -25 V$.

L'évolution de la résistance R_{on} et du courant de fuite de grille en inverse $I_{G, inv}$ au cours de l'essai de step-stress en polarisation de grille inverse (et $V_{DS} = 0 V$) sont présentées sur la Figure III.41. La résistance R_{on} diminue dès les premiers paliers de stress jusqu'à atteindre un taux d'amélioration d'environ 12 % à $V_{GS, stress} = -15 V$, puis se stabilise. Le courant de fuite $I_{G, inv}$ diminue dès les premiers paliers de stress et jusqu'au palier à $V_{GS, stress} = -15 V$, puis se dégrade. Les tensions d'activation et le comportement de ces dégradations permettent de dissocier ces modes de dégradation du mécanisme de dégradation à l'origine du décalage de la tension de seuil V_{th} , activé entre les paliers à $V_{GS, stress} = -5 V$ et $V_{GS, stress} = -10 V$.

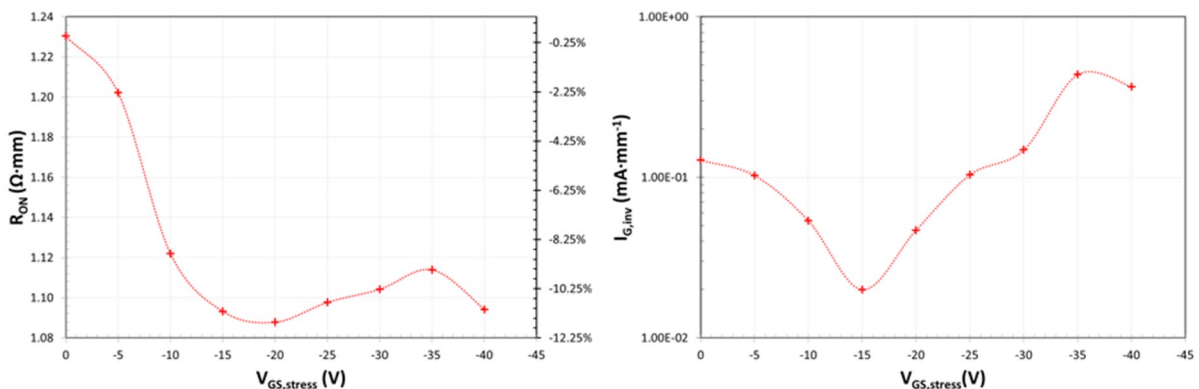


Figure III.41 : Evolution de: (à gauche) la résistance R_{on} et (à droite) du courant de fuite de grille (extrait à $V_{GS} = -3 V$) au cours de l'essai de step-stress en polarisation de grille inverse avec mesures de reprise I-V pour un HEMT AlN/GaN normally-off représentatif de la technologie EVALGAN-1.

Les mesures de reprises I-V intercalées au cours des essais de step-stress ont permis de suivre l'évolution d'un plus grand nombre de paramètres fonctionnels des HEMTs AlN/GaN normally-off EVALGAN-1. Il s'agit de la séquence retenue pour l'évaluation de la robustesse des HEMTs AlN/GaN d'intérêt de la technologie EVALGAN-2.

III.8. Conclusion

Les différentes méthodes d'extraction des paramètres statiques et de vieillissement par paliers utilisés respectivement pour l'évaluation des performances et de la robustesse des HEMTs ont été présentées. Des automatisations de mesure ont été mises en place afin de s'assurer que l'ensemble des HEMTs évalués au cours de ce travail de thèse soient testés dans les mêmes conditions. Le programme de traitement automatisé des données développé au cours de cette thèse a été décrit. Ce dernier a permis de traiter avec une grande efficacité le très grand nombre de données de mesure générées et de répondre à tous les besoins rencontrés. Le premier essai de co-intégration monolithique de HEMTs GaN normally-off et normally-on, soit la technologie EVALGAN-1, a été évalué. Malgré une dispersion élevée des HEMTs normally-on, ces derniers ont montré des performances statiques proches de celles des HEMTs GaN des technologies commerciales MMIC OMMIC D01GH et D006GH desquelles ils sont dérivés. Les HEMTs normally-off fabriqués par un procédé d'implantation d'ions fluorures sous la grille et sous le 2DEG se sont montrés peu dispersés et performants. Un comportement quasi normally-off a été obtenu, avec une tension de seuil proche de zéro, $V_{th} = -0,124$ V. Une transconductance $g_{m,max} = 565$ mS.mm⁻¹ (extrait à $V_{DS} = 4$ V), un courant de drain $I_{DS} = 855$ mA.mm⁻¹ (extrait à $V_{DS} = 4$ V et $V_{GS} = 1,5$ V) et une résistance $R_{on} = 1,12$ Ω.mm (extrait à $V_{GS} = 1,5$ V) ont été relevés. Plusieurs séquences d'essais de step-stress ont été évaluées. Un décalage négatif de la tension de seuil V_{th} des HEMTs AlN/GaN normally-off EVALGAN-1 a été mis en évidence lors d'essais de step-stress en mode diode ($V_{DS} = 0$ V) à V_{GS} échelonnés négativement. Des mesures de reprise intercalées au cours des essais ont permis de suivre la dégradation de l'ensemble des paramètres statiques. La dégradation de V_{th} entre les paliers de stress $V_{GS, stress}$ de -5 et -25 V est responsable des améliorations du courant de drain I_{DS} et de la résistance R_{on} en raison de l'absence de dégradation de la pente de la caractéristique de transconductance $g_m(V_{GS})$. Enfin, les principaux mécanismes de défaillance rencontrés pour les HEMTs GaN ont été présentés.

Chapitre IV. Évaluation des HEMTs de la technologie EVALGAN-2 et de l'approche par implantation d'ions fluor

IV.1. Introduction

L'implantation d'ions fluorures dans la barrière ou dans le canal GaN est une approche très prometteuse pour la fabrication de HEMT GaN normally-off en raison de son haut potentiel d'industrialisation, des hautes performances proposées et de sa compatibilité avec les technologies HEMT GaN normally-on standard. De plus en plus d'études font notamment état d'instabilités de la tension de seuil lorsque les transistors sont soumis à des contraintes en champ électrique [92], [124], [129]–[135]. Comprendre les mécanismes de dégradation responsables de la réduction des performances de ce type de transistors permettra à terme d'orienter les industriels vers la meilleure approche à adopter pour la fabrication de HEMTs GaN normally-off.

À cet effet, ce chapitre se propose d'évaluer les performances et la robustesse du second essai de co-intégration monolithique de HEMTs GaN normally-on et normally-off, soit de la technologie d'évaluation EVALGAN-2 du fondeur OMMIC présentée en fin de chapitre II. Cette technologie, aussi basée sur les technologies MMIC D01GH et D006GH du fondeur, dispose respectivement de HEMTs GaN normally-on de longueur de grille L_G de 100 nm et de 60 nm et de HEMTs GaN normally-off de longueur de grille de 300 nm. Le processus d'implantation d'ions fluorures dans le canal GaN et sous l'électrode de grille utilisé pour la fabrication des HEMTs AlN/GaN normally-off EVALGAN-1 a été optimisé afin d'obtenir une tension de seuil V_{th} positive.

La première partie de ce chapitre présente le résultat des mesures électriques statiques menées sur les HEMTs GaN normally-on et normally-off EVALGAN-2. L'extraction des paramètres électriques statiques de nombreux transistors de chaque variante (normally-on et normally-off) a permis d'évaluer de manière fidèle les performances et la qualité des procédés mis en œuvre pour la fabrication des HEMTs GaN normally-off. La seconde partie de ce chapitre est dédiée à la définition de l'aire de sécurité de fonctionnement de la plaque d'intérêt EVALGAN-2 et à l'étude des mécanismes de dégradation responsables de l'évolution des performances des dispositifs. Des essais de step-stress et des comparaisons entre les variantes normally-off et normally-on sont présentés et permettent une meilleure compréhension des mécanismes de dégradation propres à cette approche à

Variante	Paramètre	μ	σ	σ_{rel} (%)	Min	Max	Δ	Δ_{rel} (%)
EVALGAN-2 opt1	$I_{D,max}$ (A/mm) ($V_{GS} = 0$ V)	1,20	0,025	2,1%	1,14	1,24	0,095	7,9%
	$g_{m,max}$ (S/mm) ($V_{DS} = 4$ V)	1,01	0,026	2,6%	0,97	1,07	0,100	9,9%
EVALGAN-2 opt2	$I_{D,max}$ (A/mm) ($V_{GS} = 0$ V)	1,06	0,023	2,2%	1,02	1,10	0,080	7,5%
	$g_{m,max}$ (S/mm) ($V_{DS} = 4$ V)	0,95	0,023	2,4%	0,91	1,00	0,090	9,5%
EVALGAN-1 opt2	I_{DSS} (A/mm) ($V_{GS} = 0$ V)	1,07	0,038	4%	0,98	1,13	0,154	14%
	$g_{m,max}$ (S/mm) ($V_{DS} = 4$ V)	0,75	0,097	13%	0,55	0,95	0,398	53%

Tableau IV.1 : Étude statistique des paramètres $I_{D,max}$ et $g_{m,max}$ des HEMTs GaN normally-on opt1 et opt2 de la plaque EVALGAN-2 et comparaison avec celles des HEMTs GaN normally-on opt2 EVALGAN-1.

Seuls trois des composants testés étaient non-fonctionnels, ce qui témoigne du rendement déjà prometteur des HEMTs de la technologie EVALGAN-2. Seule la variante opt1 ($L_G = 60$ nm), plus performante, a été caractérisée sur la plaque EVALGAN-2 au laboratoire IMS.

La Figure IV.2, générée avec les données fournies par l'EMN, recense les valeurs du courant de drain max $I_{D,max}$ et de la transconductance max $G_{m,max}$ de 32 HEMTs normally-off de la plaque EVALGAN-2. Les valeurs d'écart-type relatives relevées sont respectivement de 4,6 % et 1,0 %. Ces résultats, très bons et encourageants vis-à-vis de la faible maturité de cette technologie, témoignent de la bonne maîtrise des procédés de fabrication utilisés. Pour rappel, les technologies de départ, D01GH et D006GH utilisées pour la fabrication des plaques EVALGAN-1 et EVALGAN-2, sont des technologies commerciales. Seules trois étapes de fabrication supplémentaires permettent d'obtenir la fonctionnalité normally-off. La coloration des paramètres permet par ailleurs de mettre en évidence la performance légèrement plus élevée des HEMTs normally-off situés à gauche du wafer. La fréquence de transition F_t extraite est de 18,6 GHz. Bien que cette valeur soit nettement inférieure à celle obtenue par les HEMTs



Figure IV.2 : Comparaison des performances de 32 HEMTs GaN normally-off de la plaque EVALGAN-2. $I_{D,max}$ ($V_{GS} = 2$ V) et $G_{m,max}$ sont extraits à partir de la caractéristique de transfert mesurée à $V_{DS} = 4$ V. De vert à rouge, à mesure que les performances augmentent.

normally-on opt1 ($F_t = 81$ GHz) et opt2 ($F_t = 67$ GHz), il s'agit d'un résultat très encourageant au regard de la longueur de grille L_G plus élevée des normally-off (300 nm vs. 60 nm). Cette étude a également montré que les performances des normally-on sont peu affectés par les procédés de fabrication supplémentaires ajoutés pour la fabrication et la co-intégration des HEMTs GaN normally-off aux technologies D01GH et D006GH.

Afin d'éviter une redondance avec les mesures réalisées par l'IEMN, il a été décidé de ne pas réaliser d'analyse de dispersion des caractéristiques des HEMTs de la technologie EVALGAN-2, annoncée bien plus homogène que ceux de la technologie EVALGAN-1. Des essais de type step-stress ont été réalisés dès la réception des échantillons en se basant sur la cartographie des composants validée par l'IEMN.

IV.2.2. HEMTs AlN/GaN normally-on

La Figure IV.3 présente l'ensemble des caractéristiques électriques statiques des deux HEMTs GaN normally-on opt1 évalués. Ces dernières sont issues des tests de vieillissement accéléré par palier ou « step-stress » réalisés sur les HEMTs référencés PCM6_ON_Im_O1 et PCM6_ON_Id_O1. Les essais de fiabilité débutent systématiquement par une caractérisation initiale $I-V_{t0}$ des dispositifs. La limite maximale en courant de drain, fixée à $1500 \text{ mA}\cdot\text{mm}^{-1}$, est atteinte dès $V_{GS} = 0,6 \text{ V}$ (à $V_{GS} = 0,7 \text{ V}$ pour EVALGAN-1), comme on le

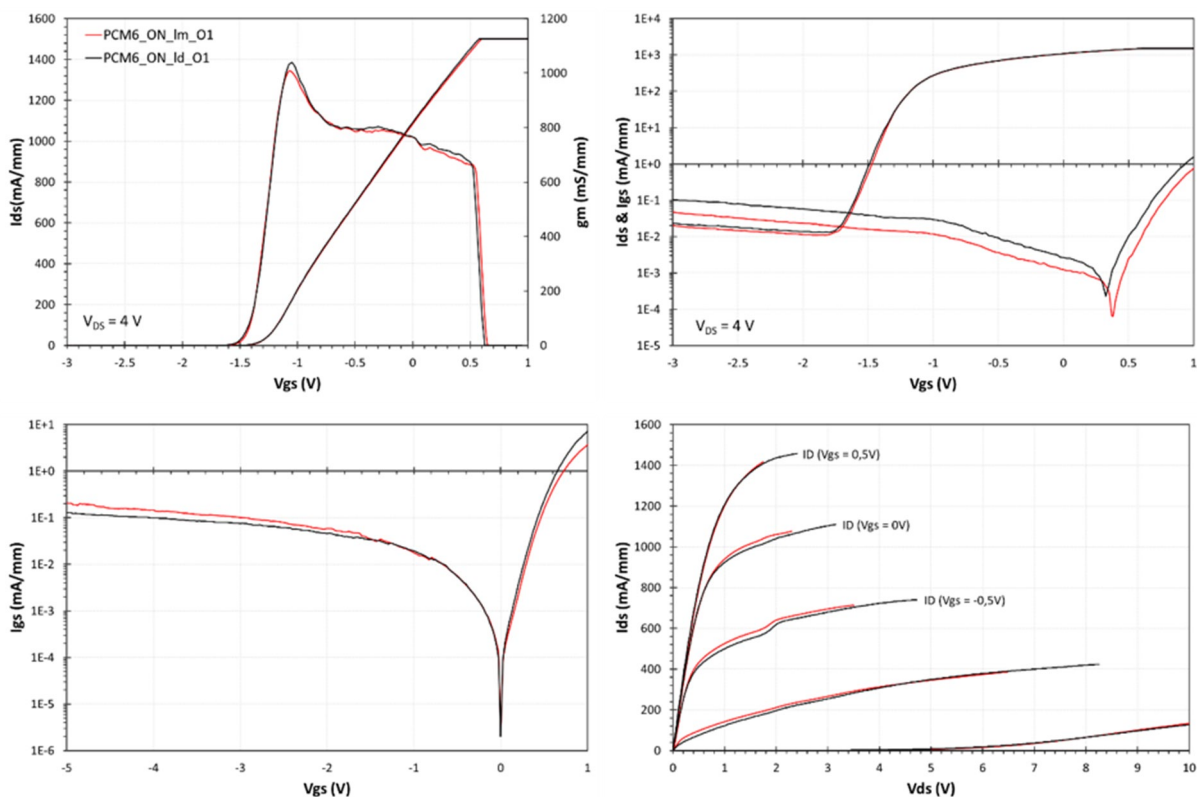


Figure IV.3 : Caractéristiques de transfert, d'entrée et de sortie de deux HEMTs GaN normally-on opt1 représentatifs des performances d'EVALGAN-2.

constate sur la caractéristique de transfert $I_{DS}(V_{GS})$ (à $V_{DS} = 4$ V) en linéaire. Les limites maximales en puissance utilisées pour la mesure des caractéristiques de sortie $I_{DS}(V_{DS})$ sont de $2,5 \text{ W.mm}^{-1}$ pour PCM6_ON_Im_O1 et de $3,5 \text{ W.mm}^{-1}$ pour PCM6_ON_Id_O1. La quasi-superposition des caractéristiques des deux HEMTs évalués illustre la très faible dispersion des caractéristiques et le comportement très homogène des dispositifs normally-on de la plaque EVALGAN-2.

Les performances électriques statiques extraites de ces différents réseaux de caractéristiques sont données dans le Tableau IV.2. Une excellente transconductance extrinsèque maximale $g_{m,max}$ de plus de 1000 mS.mm^{-1} à $V_{GS} \approx -1$ V a été obtenue grâce à l'optimisation des procédés de fabrication. Rappelons que la valeur annoncée pour la technologie MMIC D006GH est de 900 mS.mm^{-1} . Les valeurs de I_{DSS} (à $V_{GS} = 0$ V) et de I_{DS++} (à $V_{GS} = 0,7$ V) sont respectivement d'environ 1089 et de plus de 1500 mA.mm^{-1} ($\sim 1570 \text{ mA.mm}^{-1}$ en extrapolant). Ces valeurs sont associées à un rapport I_{on}/I_{off} prometteur et homogène de plus de 1×10^4 . Par ailleurs, la réduction des courants de fuite en inverse permet l'extraction des tensions de seuil V_{G100} et V_{th} , de valeur respective $-1,4$ et $-1,5$ V ($V_{th,lin} = -1,4$ V).

	PCM6_ON_Im_O1	PCM6_ON_Id_O1
I_{DSS} (mA/mm) ($V_{GS} = 0$ V)	1085	1093
I_{DS+} (mA/mm) ($V_{GS} = 0,5$ V)	1437	1453
I_{DS++} (mA/mm) ($V_{GS} = 0,7$ V)	> 1500	> 1500
$g_{m,max}$ (mS/mm)	1008	1039
V_{G100} (V) ($I_{DSS}/100$)	-1,36	-1,36
V_{th} (V) ($I_{DS} = 1$ mA/mm)	-1,48	-1,49
$V_{th,lin}$ (V) ($V_{GS} = [-1; 0]$ V)	-1,36	-1,36
I_{on}/I_{off} ($[V_{GS,off}; V_{GS,on}] = [-2,5; 0,5]$ V)	$9,7 \times 10^4$	$8,1 \times 10^4$
R_{on} (Ω ,mm) ($V_{GS} = 0$ V)	0,567	0,593
R_{on+} (Ω ,mm) ($V_{GS} = 0,5$ V)	0,531	0,55
$I_{DS,sat}$ (mA/mm) ($V_{GS} = -0,5$ V; $V_{DS} = 4$ V)	~ 725	723
$I_{G,inv}$ (mA/mm) $V_{GS} = -3$ V	$2,1 \times 10^{-1}$	$1,3 \times 10^{-1}$

Tableau IV.2 : Paramètres électriques statiques des HEMTs GaN normally-on opt1 PCM6_ON_Im_O1 et PCM6_ON_Id_O1 de la plaque EVALGAN-2.

Ces performances électriques statiques, qui sont au niveau de celles annoncées pour la technologie commerciale MMIC D006GH, illustrent l'efficacité des ajustements opérés entre EVALGAN-1 et EVALGAN-2 sur les paramètres des procédés de fabrication utilisés pour la co-intégration des HEMTs GaN normally-off avec les HEMTs GaN normally-on de la technologie D006GH/D01GH. Les performances statiques des HEMTs GaN normally-on ne sont, comme attendu, pas ou peu affectées par ces procédés, ce qui constitue un résultat très prometteur.

IV.2.3. HEMTs AlN/GaN normally-off

L'étude de la dispersion des caractéristiques statiques des HEMTs GaN normally-off de la technologie EVALGAN-2 se base sur la mesure des caractéristiques à l'état initial $I-V_{10}$ réalisée lors des tests de fiabilité de type step-stress.

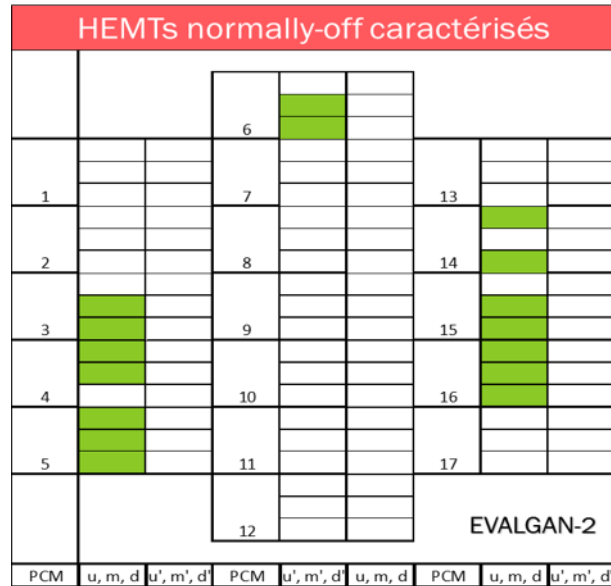


Figure IV.4 : Cartographie des 16 HEMTs GaN normally-off de technologie EVALGAN-2 évalués à l'IMS.

16 HEMTs GaN normally-off ont été caractérisés. Ces derniers, répertoriés sur la cartographie de la Figure IV.4, ont été sélectionnés de manière aléatoire sur la base des dispositifs validés par le laboratoire IEMN. Cette sélection comporte également trois dispositifs non préalablement caractérisés par l'IEMN et vierges de toute mesure afin de confirmer le caractère peu dispersif des transistors normally-off de la technologie EVALGAN-2.

Les caractéristiques de transfert $I_{DS}-I_{GS}(V_{GS})$ et $G_m(V_{GS})$ des 16 dispositifs évalués sont tracées sur la Figure IV.5. Ces dernières sont comme attendu peu dispersées et montrent un

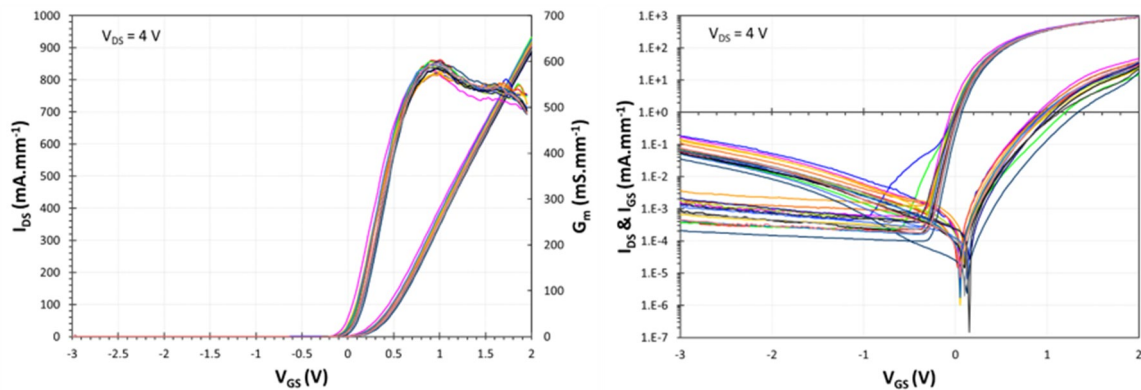


Figure IV.5 : Dispersion des caractéristiques de transfert $I_{DS}-I_{GS}(V_{GS})$ et $G_m(V_{GS})$ en échelle linéaire et semi-logarithmique des 16 HEMTs GaN normally-off caractérisés de la technologie EVALGAN-2.

comportement plus homogène que celui de leurs homologues d'EVALGAN-1 présentés au paragraphe III.6.2. Seuls 2 HEMTs sont identifiables par une évolution atypique du courant de drain I_{DS} en fonction de V_{GS} . Cette évolution qui se manifeste par l'apparition d'un "ventre", à faible inversion et sous la tension de seuil, peut s'apparenter à un canal de conduction secondaire parasite ou à une grille secondaire parasite, de tension de seuil inférieure. Ces "ventres" de courant I_{DS} seraient le résultat de pièges de surface situés à proximité de la grille. Les essais de step-stress réalisés sur PCM3_OFF_m, en vert sur les caractéristiques de transfert $I_{DS}(V_{GS})$, ont montré le caractère réversible de ce "ventre". Ce dernier a entièrement disparu après un test sous polarisation avec une tension drain-source V_{DS} échelonnée de 0 à 2 V par pas de 0,5 V (à $V_{GS} = -1$ V) et d'une durée de 7 minutes par échelon. Ce comportement sera décrit plus en détail dans la partie suivante dédiée à l'évaluation de la robustesse des HEMTs GaN normally-off d'EVALGAN-2.

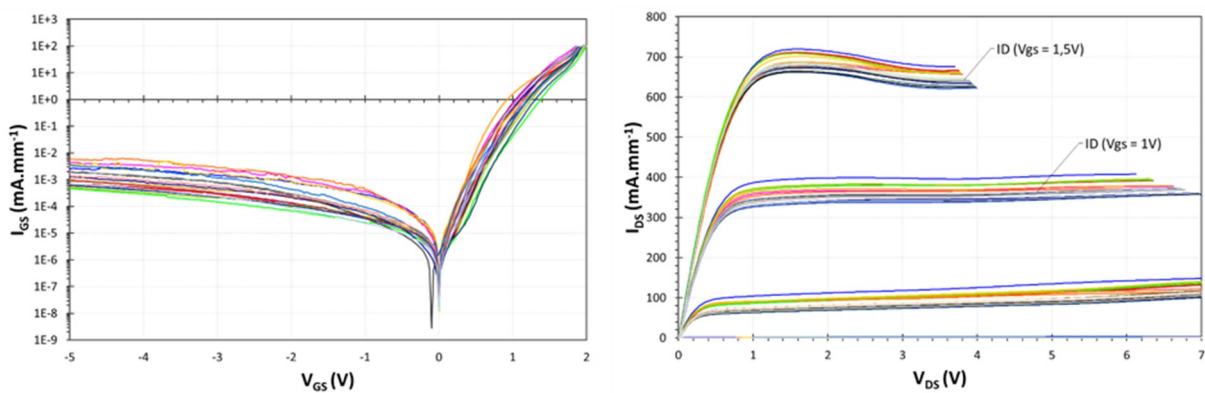


Figure IV.6 : Dispersion des caractéristiques (à gauche) d'entrée $I_{GS}(V_{GS})$ et (à droite) de sortie $I_{DS}(V_{DS})$ des 16 HEMTs GaN normally-off caractérisés de la technologie EVALGAN-2.

Les caractéristiques d'entrée $I_{GS}(V_{GS})$ et de sortie $I_{DS}(V_{DS})$ de l'ensemble des 16 HEMTs GaN normally-off évalués sont respectivement tracées sur la Figure IV.6. Ces caractéristiques, très peu dispersées, montrent une fois de plus le comportement homogène des dispositifs normally-off de la technologie d'évaluation EVALGAN-2; malgré la présence de 2 HEMTs au comportement atypique (ventre sous le seuil du courant I_{DS}).

Une analyse quantitative de la dispersion des paramètres électriques statiques extraits des caractéristiques d'entrée, de transfert et de sortie des 16 HEMTs évalués est présentée dans le Tableau IV.3.

	μ	σ	$\sigma.rel$ (%)	Min	Max	Δ	$\Delta.rel$ (%)
I_{DS} (mA/mm) ($V_{GS} = 1$ V)	369	15	4%	346	401	55	15%
I_{DS+} (mA/mm) ($V_{GS} = 1,5$ V)	648	13	2%	626	669	43	7%
I_{DS++} (mA/mm) ($V_{GS} = 1,9$ V)	861	13	2%	836	880	45	5%
$I_{D,max}$ (mA/mm) ($I_{GS} = 1$ mA/mm)	390	57	15%	325	540	215	55%
$g_{m,max}$ (mS/mm)	588	10	2%	573	604	31	5%
V_{G100} (V) ($I_{DS}/100$)	0,091	0,037	40%	0,020	0,173	0,153	168%
V_{th} (V) ($I_{DS} = 1$ mA/mm)	0,007	0,031	439%	-0,053	0,068	0,121	1694%
$V_{th,lin}$ (V) ($V_{GS} = [0,7; 1,5]$ V)	0,354	0,029	8%	0,281	0,406	0,125	35%
I_{on}/I_{off} ($[V_{GS,off}; V_{GS,on}] = [-1; 1,5]$ V)	2,0E+6	1,2E+6	60%	4,1E+5	5,6E+6	5,2E+6	253%
R_{on} (ohm.mm) ($V_{GS} = 1$ V)	1,35	0,05	4%	1,25	1,42	0,17	13%
R_{on+} (ohm.mm) ($V_{GS} = 1,5$ V)	0,94	0,03	3%	0,89	0,98	0,09	10%
$I_{DS,sat}$ (mA/mm) ($V_{GS} = 1$ V; $V_{DS} = 2$ V)	362	19	5%	337	398	62	17%
$I_{G,inv}$ (mA/mm) ($V_{GS} = -3$ V)	8,1E-4	7,9E-4	98%	1,5E-4	2,8E-3	2,6E-3	324%

Tableau IV.3 : Performances électriques statiques et dispersion des HEMTs GaN normally-off d'EVALGAN-2.

Les écarts-types relatifs $\sigma.rel$ et écarts relatifs $\Delta.rel$ sont très faibles et respectivement inférieurs à 5 et 20 % pour la majorité des paramètres extraits. Les paramètres dépendant des courants de grille ou de fuite de drain en inverse tels que $I_{D,max}$, V_{G100} , V_{th} , I_{on}/I_{off} et $I_{G,inv}$ sont davantage dispersés mais constituent tout de même de bons résultats.

Les écarts type relatifs $\sigma.rel$ (et écarts relatifs $\Delta.rel$) importants relevés pour les tensions de seuil V_{G100} et V_{th} , soit respectivement de 40 et 439 % (respectivement de 168 et 1694 % pour $\Delta.rel$) sont le résultat de la proximité à zéro des moyennes arithmétiques. Il est plus judicieux dans ces cas d'observer les valeurs d'écarts-types σ (et d'écarts maximaux Δ) qui ne sont respectivement que de 37 et 31 mV pour V_{G100} et V_{th} (ΔV_{G100} et ΔV_{th} de respectivement 153 et 121 mV). L'écart type σ associé à $V_{th,lin}$ est de seulement 15 mA ($\Delta V_{th,lin} = 60$ mA). Il est par ailleurs à noter que les valeurs de tension de seuil minimales pour V_{G100} et $V_{th,lin}$ sont positives et démontrent le fonctionnement réellement normally-off des HEMTs GaN normally-off d'EVALGAN-2. La tension de seuil $V_{th,lin}$ moyenne relevée est de valeur +0,354 V, soit près de 0,400 V de plus que celles des HEMTs GaN normally-off de la technologie EVALGAN-1 ($V_{th,lin} = -0,124$ V). La dispersion $\sigma.rel$ du courant de fuite de grille $I_{G,inv}$, est de 98 %, soit une valeur plus élevée que pour les HEMTs EVALGAN-1, qui n'était que de 18 %. On observe cependant une nette amélioration de plus de deux décades du courant de fuite $I_{G,inv}$ (à $V_{GS} = -3$ V) moyen, qui passe de $1,3 \times 10^{-1}$ mA.mm⁻¹ pour EVALGAN-1 à $8,4 \times 10^{-4}$ mA.mm⁻¹ pour EVALGAN-2.

IV.2.4. Comparaisons avec la technologie EVALGAN-1

Les performances électriques statiques moyennes des HEMTs GaN normally-off d'EVALGAN-1 et d'EVALGAN-2 ainsi que des HEMTs normally-on opt1 d'EVALGAN-2 sont comparées dans le Tableau IV.4.

	n-off EVALGAN-2	n-off EVALGAN-1	n-on opt1 EVALGAN-2
I_{DS} (mA/mm) ($V_{GS} = 1$ V)	369	605	1089 ($V_{GS} = 0$ V)
I_{DS+} (mA/mm) ($V_{GS} = 1,5$ V)	648	855	1445 ($V_{GS} = 0,5$ V)
I_{DS++} (mA/mm) ($V_{GS} = 1,9$ V)	861		> 1500 ($V_{GS} = 0,7$ V)
$I_{D,max}$ (mA/mm) ($I_{GS} = 1$ mA/mm)	390	521	
$g_{m,max}$ (mS/mm)	588	565	1024
V_{G100} (V) ($I_{DS}/100$)	0,091	-0,248	-1,36
V_{th} (V) ($I_{DS} = 1$ mA/mm)	0,007	-0,365	-1,49
$V_{th,lin}$ (V)	0,354	-0,124	-1,36
I_{on}/I_{off}	2,0E+06	2,7E+04	8,9E+04
R_{on} (ohm.mm) ($V_{GS} = 1$ V)	1,35	1,21	0,58 ($V_{GS} = 0$ V)
R_{on+} (ohm.mm) ($V_{GS} = 1,5$ V)	0,94	1,12	0,541 ($V_{GS} = 0,5$ V)
$I_{DS,sat}$ (mA/mm) ($V_{GS} = 1$ V; $V_{DS} = 2$ V)	362	627	724 ([-0,5 ; 4] V)
$I_{G,inv}$ (mA/mm) ($V_{GS} = -3$ V)	8,1E-04	1,3E-01	1,7E-01

Tableau IV.4 : Comparaison des performances électriques statiques moyennes des HEMTs GaN normally-off d'EVALGAN 1 et d'EVALGAN 2 et des HEMTs normally-on opt1 d'EVALGAN 2.

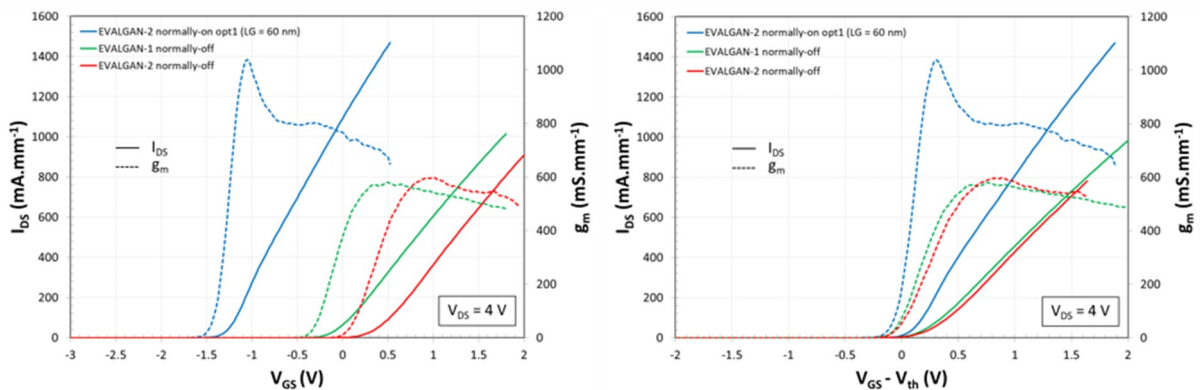


Figure IV.7 : Comparaison des caractéristiques de transfert $I_{DS}(V_{GS})$ (à gauche) et $I_{DS}(V_{GS}-V_{th})$ (à droite) des HEMTs GaN normally-off et normally-on de technologie EVALGAN-2 et des HEMTs GaN normally-off de technologie EVALGAN-1.

Les courants de drain I_{DS} , I_{DS+} et $I_{DS,sat}$ des HEMTs GaN normally-off de la technologie EVALGAN-2 sont inférieurs de plus de 200 mA.mm⁻¹ à ceux d'EVALGAN-1 en raison de la tension de seuil plus faible de ces derniers. Il convient, afin de comparer ces paramètres de prendre en compte la tension de seuil V_{th} de chacune des variantes, soit de comparer les

caractéristiques de transfert rapportées à la tension de seuil $I_{DS}(V_{GS}-V_{th})$ comme présenté sur la Figure IV.7 (à droite). Les HEMTs GaN normally-off EVALGAN-2 disposent ainsi d'un courant de drain I_{DS} légèrement inférieur ($< 8\%$) à celui des HEMTs GaN normally-off EVALGAN-1 tout en proposant une transconductance maximale $g_{m,max}$ légèrement supérieure ($\sim +4\%$) et une tension de seuil $V_{th,lin}$ moyenne réellement positive de $+0,354\text{ V}$ (contre $-0,124\text{ V}$ pour les HEMTs normally-off EVALGAN-1). La transconductance maximale $g_{m,max}$, plus élevée des HEMTs normally-on EVALGAN-2 (près de 1,8 fois inférieure à celle des HEMTs normally-off EVALGAN-2) est toujours à mettre en parallèle avec la longueur de grille L_G (250 nm vs. 60 nm pour les normally-on) et l'espacement grille-source L_{G-S} (600 nm vs. 250 nm pour les normally-on), bien supérieur des dispositifs normally-off.

Le tracé des caractéristiques de transfert $I_{DS}(V_{GS})$ et $I_{GS}(V_{GS})$ (à $V_{DS} = 4\text{ V}$) sur la Figure IV.8 permet de mettre en évidence les courants de fuite sous le seuil plus faibles et le bien meilleur rapport I_{on}/I_{off} des HEMTs de la technologie EVALGAN-2.

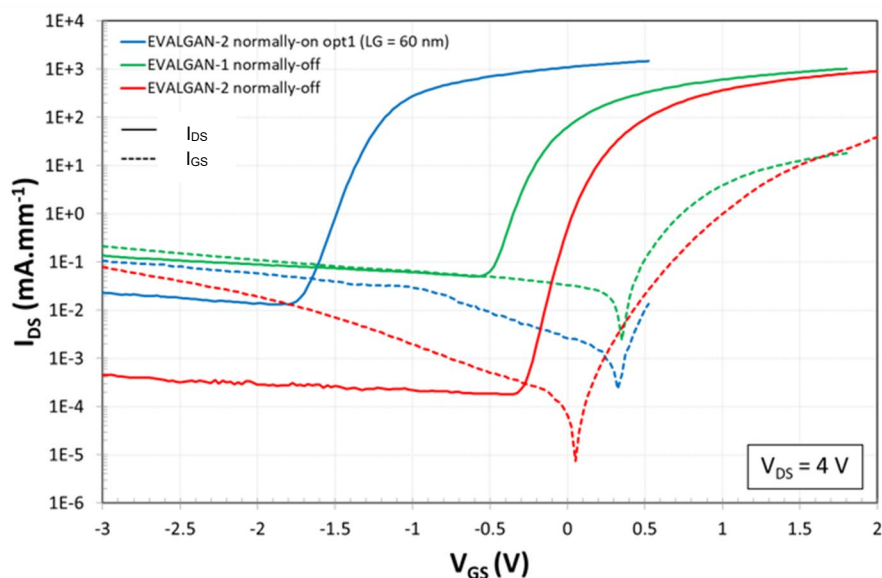


Figure IV.8 : Comparaison des caractéristiques de transfert $I_{DS}-I_{GS}(V_{GS})$ en échelle semi-logarithmique des HEMTs GaN normally-off et normally-on de technologie EVALGAN-2 et des HEMTs normally-off de technologie EVALGAN-1.

Ces résultats sont très encourageants dans la mesure où les dispositifs normally-off co-intégrés seront dans un premier temps essentiellement utilisés pour la conception de circuits numériques, fonctionnant à des fréquences et des courants peu élevés. Les circuits d'amplification de puissance seront réalisés avec des HEMTs GaN normally-on, plus aptes à remplir cette fonctionnalité en raison de leurs performances en courant et en fréquence supérieures.

IV.3. Étude des mécanismes de dégradation et de la robustesse des HEMTs AlN/GaN normally-off d'EVALGAN-2

Afin de garantir le fonctionnement sans dégradation des HEMTs GaN normally-off de la technologie EVALGAN-2, il convient de définir leur aire de sécurité de fonctionnement (SOA). Des essais de vieillissement de type step-stress, dans lesquels les contraintes électriques appliquées sont augmentées par paliers, ont été réalisés. Ces essais permettent en outre de détecter le début des dégradations par le suivi temporel des courants de drain I_{DS} et de grille I_{GS} tout au long des séquences de vieillissement.

IV.3.1. Protocole de test

La séquence de step-stress avec mesure de reprise I-V présentée au paragraphe III.7.2 a été utilisée dans le but d'étudier les mécanismes de dégradation responsables de la diminution des performances des dispositifs. Les mesures de reprise I-V sont effectuées de manière automatisée selon la séquence présentée au paragraphe III.5.1.1 et permettent l'acquisition des caractéristiques d'entrée, de transfert et de sortie des dispositifs. L'extraction de l'ensemble des paramètres statiques des HEMTs au cours de l'essai de step-stress permet le suivi de leur évolution.

Une durée de palier $t_{step} = 420$ s, suffisante pour stabiliser les courants de grille I_{GS} et de drain I_{DS} , et un échantillonnage temporel $dt = 0,5$ s ont été utilisés pour l'ensemble des essais de step-stress réalisés. Les séquences de step-stress se terminent systématiquement par une mesure de reprise I- V_{IBd} à l'issue de l'atteinte d'une valeur limite en courant ou en puissance. Ces valeurs, préalablement fixées, sont atteintes lors d'un claquage ou d'une dégradation trop importante du dispositif sous test. Afin de limiter à la fois, le nombre de données à traiter, la durée des séquences de step-stress et l'impact des mesures de reprise I-V, ces dernières sont intercalées à des intervalles réguliers et pas après chaque palier de contrainte. Bien que ces mesures soient paramétrées de sorte à ne pas dégrader les dispositifs sous test, ces dernières peuvent être à l'origine de transitoires de courant destructeurs pour les HEMTs.

En effet, lors d'une séquence classique de step-stress, le couple $(V_{DS} ; V_{GS})$ est systématiquement ramené durant quelques millisecondes à un potentiel nul, soit $(0 ; 0)$, avant et après chaque mesure de reprise I-V afin de stabiliser l'état de charge du composant évalué. Ce dernier subit alors une transition brusque de tension, lors de la transition de $(V_{GS, stress} ; V_{DS, stress})$ à $(0 ; 0)$ et lors de la transition de $(0 ; 0)$ à $(V_{GS, stress + 1} ; V_{DS, stress + 1})$. L'amplitude de ces transitions est d'autant plus importante que les contraintes appliquées avant et après la mesure de reprise I-V considérée sont importantes. En réponse à ces transitions, des transitoires de courant (sur I_{DS} et/ou I_{GS}) peuvent être observés après chaque mesure de reprise I-V et à chaque changement de palier au cours d'une séquence de step-stress.

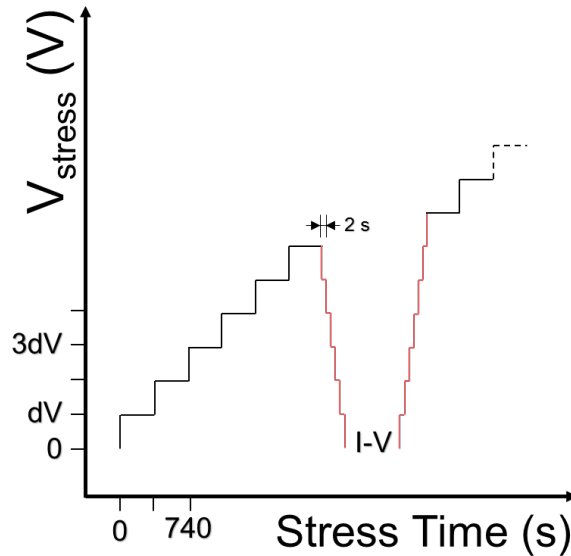


Figure IV.9 : Séquence de step-stress avec rampes de tensions (en rouge) et mesure de reprise I-V.

Dans le but de limiter ces transitoires de courant, des rampes de tension ont été ajoutées aux séquences de step-stress, avant et après chaque mesure de reprise I-V, comme décrit à la Figure IV.9. Ces rampes, qui s'apparentent à une mesure de step-stress très courte, où chaque palier d'amplitude dV est maintenu durant 2 secondes, permettent une transition progressive des tensions (V_{DS} et/ou V_{GS}) entre les phases de stress et les phases de mesures I-V. Le nombre de paliers composant les rampes est fonction des contraintes en tension appliquées avant et après chaque mesure de reprise I-V, dans la mesure où l'amplitude entre paliers est fixe et de valeur dV.

Différents points de polarisation ont été utilisés afin de mettre en valeur les mécanismes de dégradation activés par le champ électrique vertical, par le champ électrique horizontal et par les courants. Ces points de polarisation sont présentés dans le Tableau IV.5.

Type de HEMTs	Mécanismes de dégradation activés par	V_{DS} (V)	dV_{DS} (V)	V_{GS} (V)	dV_{GS} (V)	Nb
Normally-off	Champ électrique vertical	0	0	$0 \rightarrow -50$	-0,5	5
	Champ électrique vertical	0	0	$0 \rightarrow +5$	+0,0625	3
	Champ électrique horizontal	$0 \rightarrow +50$	+0,5	-1	0	2
	Champ électrique horizontal + courant	$0 \rightarrow +50$	+0,5	+0,75	0	5
	Courant	$0 \rightarrow +50$	+0,5	+1,5	0	2
Normally-on opt1	Champ électrique vertical	0	0	$0 \rightarrow -50$	-0,5	2

Tableau IV.5 : Conditions de polarisation choisies pour les essais de step-stress.

IV.3.2. Essai de step-stress en mode diode - $V_{DS} = 0V$

Afin d'observer les mécanismes de dégradation activés par le champ électrique vertical, la tension de drain V_{DS} est fixée à 0 V par une voie de l'analyseur de paramètres statiques, ce qui autorise la mesure du courant de drain I_{DS} . La tension de grille V_{GS} est diminuée ou augmentée par paliers à partir d'une valeur de 0 V pour analyser l'évolution des caractéristiques I-V en polarisation inverse ou directe.

IV.3.2.1. Diode polarisée en inverse - $V_{GS} < 0V$

Des essais de vieillissement de type step-stress ont été réalisés sur les HEMTs GaN normally-off de la technologie EVALGAN-2 référencés PCM15_OFF_m et PCM15_OFF_d. Pour ces mesures, la tension de grille V_{GS} est échelonnée négativement, de 0 V jusqu'au claquage des HEMTs, avec un pas dV_{GS} de -0,5 V. Chaque palier de tension est maintenu pendant une durée t_{step} de 420 s, suffisamment longue pour que les courants de drain I_{DS} et de grille I_{GS} se stabilisent. La réponse en courant de grille I_{GS} est échantillonnée durant les paliers stressants avec un pas temporel dt de 0,5 s et des mesures de reprises I-V sont insérées tous les $d_{I-V} = -5V$ afin de suivre l'évolution des caractéristiques. Le résultat de ces essais est présenté à la Figure IV.10.

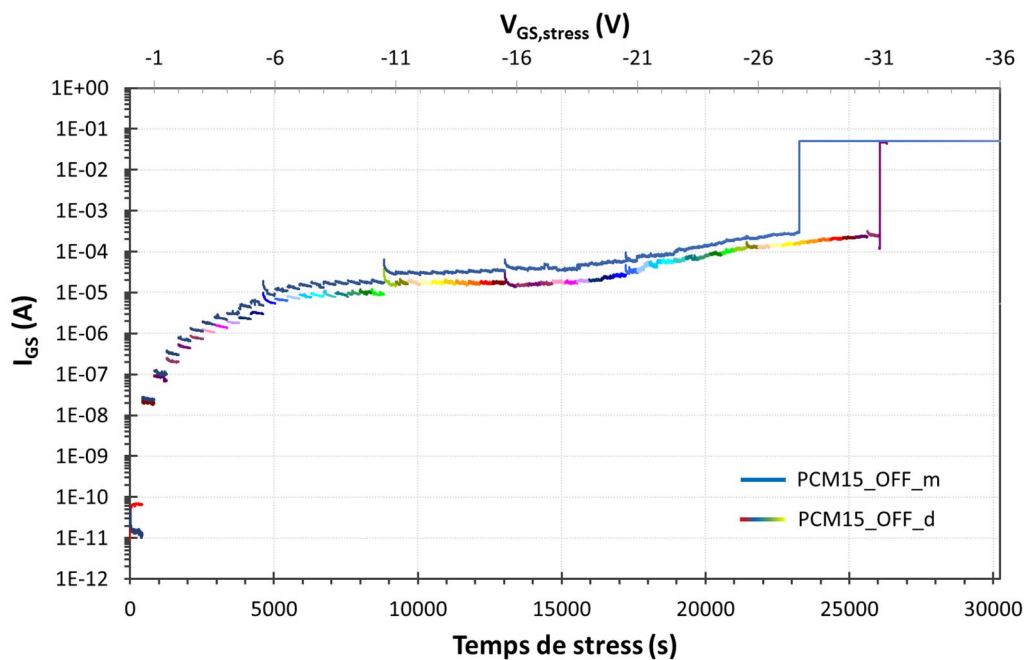


Figure IV.10 : Évolution du courant de grille I_{GS} en fonction du temps et de la contrainte en tension de grille V_{GS} appliquée lors du step-stress en champ vertical inverse sur deux HEMTs AlN/GaN normally-off d'EVALGAN-2.

Un comportement très similaire des courants de grille I_{GS} des deux HEMTs peut être observé sur la Figure IV.10 jusqu'au claquage des dispositifs. Ce dernier, intervenu à des valeurs de tensions grille-source $V_{GS, stress}$ de -27,5 V pour PCM15_OFF_m et de -31 V pour

PCM15_OFF_d, sont identifiables par une augmentation soudaine et de forte amplitude du courant I_{GS} . Les plateaux de courants de grille I_{GS} observables au-delà de ces tensions de claquage sont alors le résultat de la mise en conduction de la grille et de la source et de la limite en courant $I_{GS,comp}$ de 50 mA appliquée. Le claquage des dispositifs est apparu en cours de paliers après une durée de test de, respectivement 6h27m17s pour PCM15_OFF_m et 7h14m18s pour PCM15_OFF_d. Cette différence peut probablement être attribuée à la dispersion des caractéristiques des HEMTs évalués. Le claquage des dispositifs est intervenu à des densités de courant I_{GS} sensiblement identiques, de $5,68 \text{ mA}\cdot\text{mm}^{-1}$ pour PCM15_OFF_m et de $5,11 \text{ mA}\cdot\text{mm}^{-1}$ pour PCM15_OFF_d, et pour des puissances dissipées avant claquage respectivement de seulement 156 et $160 \text{ mW}\cdot\text{mm}^{-1}$. Pour rappel, les HEMTs GaN normally-on des technologies D01GH et D006GH, desquelles sont dérivées EVALGAN-2, ont été qualifiés pour une puissance dissipée bien supérieure, de valeur $3,3 \text{ W}\cdot\text{mm}^{-1}$. Au regard des faibles courants et puissances dissipées mis en jeu avant le claquage des dispositifs, ce dernier semble davantage être initié par les forts champs électriques imposés lors des essais. Les valeurs du champ électrique calculées ($E_{Bd} = V_{Bd} / L_{G-S}$) entre la grille et la source ($L_{G-S} = L_{G-D} = 600 \text{ nm}$) sont respectivement de $0,46 \text{ MV}\cdot\text{cm}^{-1}$ et $0,52 \text{ MV}\cdot\text{cm}^{-1}$ pour PCM15_OFF_m et PCM15_OFF_d, soit des valeurs proches. Ces valeurs restent néanmoins inférieures aux valeurs de champ de claquage critique du GaN et de l'AlN, soit respectivement $E_{Bd} = 3,3 \text{ MV}\cdot\text{cm}^{-1}$ et $E_{Bd} = 1,2 \sim 1,8 \text{ MV}\cdot\text{cm}^{-1}$, ce qui écarte l'hypothèse du claquage des matériaux.

Des transitoires de courant se produisent toujours tous les $d_{i,v} = -5 \text{ V}$ au cours de l'essai de step-stress, soit après chaque mesure de reprise I-V, comme le montre la Figure

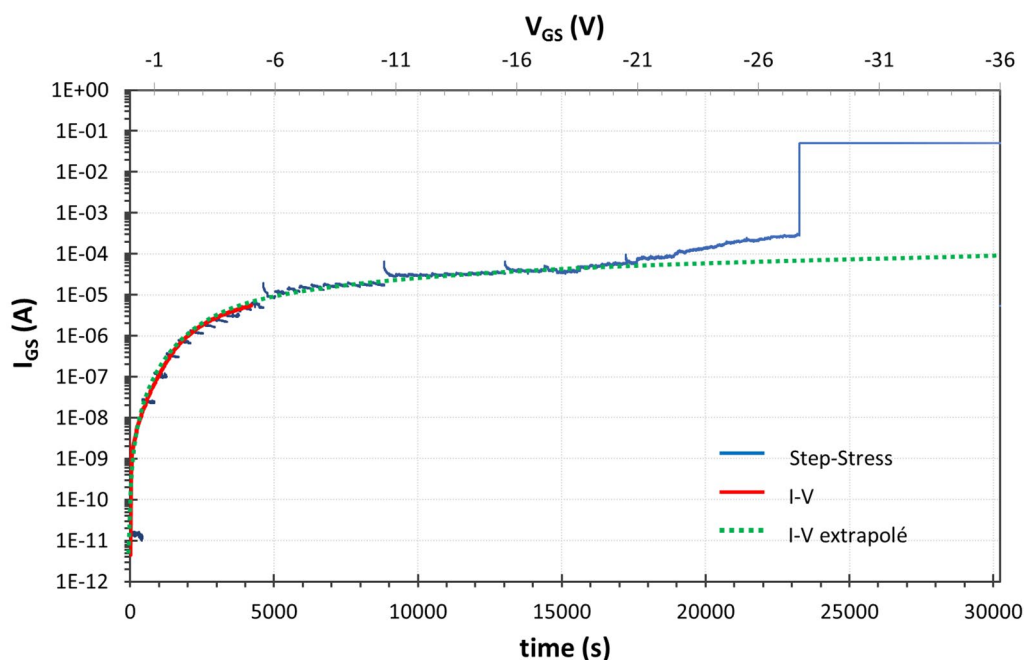


Figure IV.11 : Comparaison de l'évolution du courant de grille entre une mesure I-V classique (en rouge) et une mesure de type step-stress (en bleu) pour PCM15_OFF_m. En vert la caractéristique d'entrée $I_{GS}(V_{GS})$ extrapolée.

IV.11. L'évolution du courant de grille I_{GS} en fonction du temps et de $V_{GS, stress}$ se superpose comme attendu, à celle de la caractéristique d'entrée $I_{GS}(V_{GS})$ du dispositif non vieilli, pour des valeurs de V_{GS} supérieures à -5 V. La durée des paliers de step-stress ($t_{step} = 420$ s) étant très supérieure à la durée d'intégration utilisée pour les mesures de reprise I-V (4 ms en mode d'acquisition M), on met en évidence l'absence de dépendance temporelle de I_{GS} pour une durée de palier de 420 s.

À partir de la caractéristique d'entrée $I_{GS}(V_{GS})$, mesurée ici jusqu'à $V_{GS} = -5$ V, en rouge sur la Figure IV.11, il est possible d'extrapoler l'allure du courant I_{GS} (en vert) sur toute la plage de contraintes de l'essai de step-stress ($V_{GS} = -36$ V). La comparaison entre cette courbe et l'essai de step-stress donne une information sur l'évolution de la dégradation du courant I_{GS} (Figure IV.11). Dans la mesure où les courants et puissances dissipées mis en jeu lors de cet essai de step-stress sont faibles (auto-échauffement négligeable), l'écart observé à partir de $V_{GS, stress} = -20$ V traduit la dégradation du courant I_{GS} . Cet écart est d'autant plus grand que la contrainte en tension $V_{GS, stress}$ est augmentée.

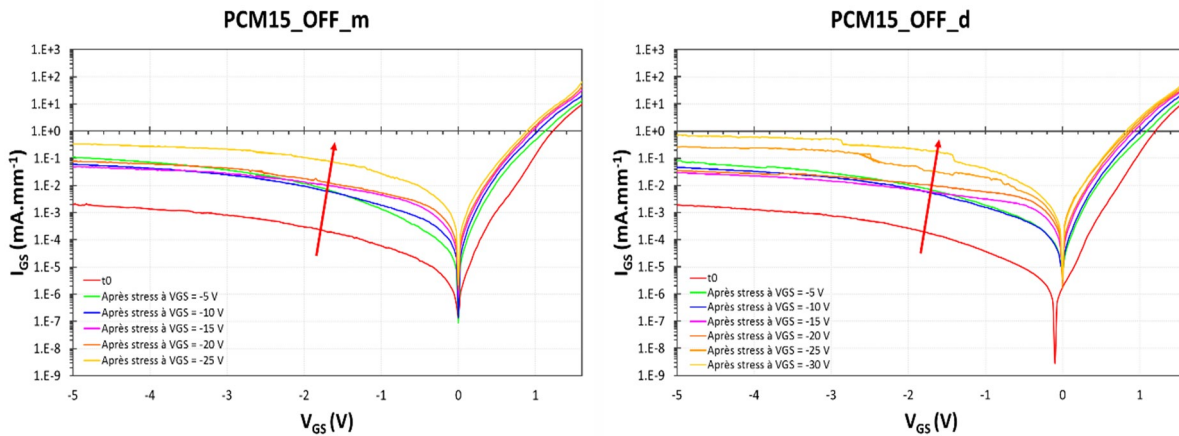


Figure IV.12 : Évolution de la caractéristique d'entrée $I_{GS}(V_{GS})$ lors de la séquence de step-stress en champ vertical inverse. Les caractéristiques I-V sont réalisées avec un intervalle d_{I-V} de -5 V.

La Figure IV.12 présente l'évolution des caractéristiques d'entrée $I_{GS}(V_{GS})$ pendant la séquence de step-stress. Ces mesures sont pour rappel réalisées en deux phases afin de centrer le point d'inversion du courant de grille I_{GS} à $V_{GS} = 0$ V. La tension de grille V_{GS} est d'abord augmentée de 0 V à 1,6 V puis diminuée de 0 V à -5 V en suivant le protocole de mesure décrit au paragraphe III.5.1.1. Les caractéristiques d'entrée évoluent peu jusqu'à la contrainte $V_{GS, stress} = -20$ V, puis se dégradent. Cette dégradation se traduit par une augmentation du courant de fuite de grille inverse $I_{G, inv}$, une diminution de la hauteur de barrière Φ_B et une augmentation du facteur d'idéalité η .

La caractéristique $I_{GS}(V_{GS})$ initiale (en rouge sur la Figure IV.12) est systématiquement inférieure, en inverse, d'une à deux décades par rapport à la caractéristique suivante (ici mesurée après le palier de stress à $V_{GS, stress} = -5$ V). Ce comportement est reproduit lors de la réalisation de mesure de reprise I-V consécutives (sans séquence de step-stress intercalaires). On assiste alors systématiquement dès la seconde mesure de reprise I-V à un

décalage positif d'une à deux décades de la caractéristique d'entrée $I_{GS}(V_{GS})$. Ces caractéristiques sont stabilisées et n'évoluent plus lors des mesures I-V suivantes, ce qui indique qu'il ne s'agit pas d'une dégradation du composant. Ce comportement peut s'expliquer par la présence de pièges à émission d'électrons, de constante de temps très longue (estimée à plusieurs jours). Dans la mesure où la caractéristique d'entrée $I_{GS}(V_{GS})$ est systématiquement la première caractéristique I-V mesurée, nous pouvons en déduire que ces pièges sont activés par les contraintes plus importantes imposées lors des mesures des caractéristiques de transfert $I_{DS}(V_{GS})$ et de sortie $I_{DS}(V_{DS})$, réalisées après. En d'autres termes, l'état de charge du HEMT n'est pas encore stabilisé lors de la caractérisation initiale à t_0 . La caractéristique d'entrée à t_0 est en conséquence systématiquement ignorée pour établir les statistiques d'évolution des paramètres de grille.

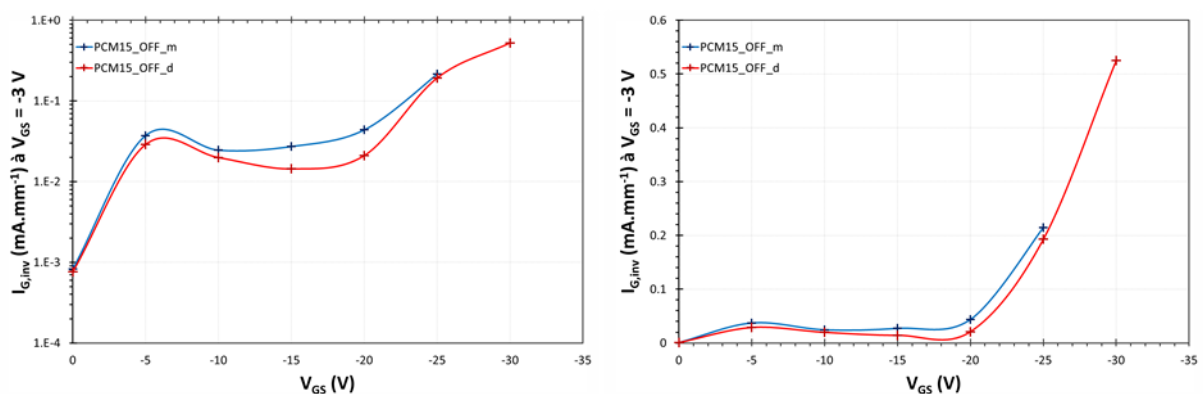


Figure IV.13 : Évolution du courant de fuite de grille inverse $I_{G,inv}$ (extrait à $V_{GS} = -3$ V) en échelle semi-log (à gauche) et linéaire (à droite) lors de la séquence de step-stress en champ vertical inverse.

L'évolution du courant de fuite de grille en inverse $I_{G,inv}$ est représentée sur la Figure IV.13. Le courant $I_{G,inv}$ varie peu lors de la séquence de step-stress jusqu'à la contrainte $V_{GS, stress} = -20$ V, puis se dégrade et devient de plus en plus élevé jusqu'au claquage des dispositifs. Ce comportement confirme l'hypothèse précédente de la dégradation du courant de grille I_{GS} à partir de $V_{GS} = -20$ V, émise à partir de la comparaison de l'évolution du courant de grille I_{GS} lors de l'essai de step-stress et de la caractéristique d'entrées $I_{GS}(V_{GS})$ extrapolée.

La Figure IV.14 montre l'évolution des caractéristiques de transfert de PCM15_OFF_d correspondant à la séquence de step-stress. Pour ces caractéristiques, la tension de grille V_{GS} est augmentée de -3 V à 2 V par pas de 25 mV à une tension de drain V_{DS} de 4 V. PCM15_OFF_m ayant montré un comportement très similaire, l'étude se concentrera sur PCM15_OFF_d. Deux mécanismes de dégradation distincts, activés à des tensions de stress $V_{GS, stress}$ d'environ -20 et -10 V, ont été identifiés.

Le premier mécanisme, activé entre les paliers à $V_{GS, stress} = -15$ V et $V_{GS, stress} = -20$ V, correspond à la signature de la dégradation repérée précédemment sur les caractéristiques d'entrée $I_{GS}(V_{GS})$ et pendant la séquence de step-stress. Il se traduit par une augmentation du courant de fuite de grille en inverse $I_{G,inv}$. Cette signature est complétée par une augmentation du courant de fuite de drain $I_{D,inv}$ et par un décalage positif du point d'inversion de I_{GS} . La dégradation accélérée du rapport I_{on}/I_{off} , visible à partir de la mesure de reprise effectuée après

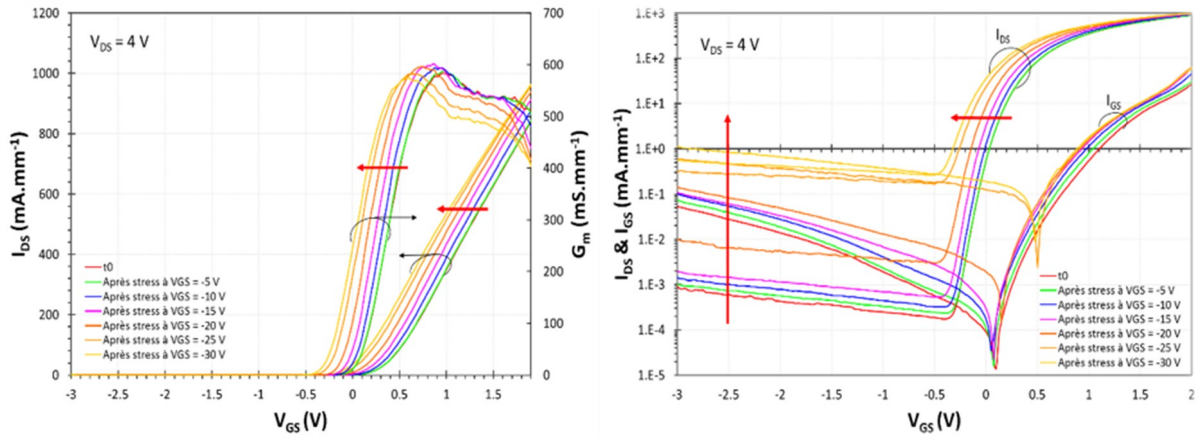


Figure IV.14 : Évolution des caractéristiques de transfert I_{DS} - $g_m(V_{GS})$ de PCM15_OFF_d en échelle linéaire (à gauche) et semi-log (à droite) lors de l'essai de step-stress en champ vertical inverse.

le palier à $V_{GS, stress} = -20$ V, peut être attribuée à la dégradation des courants de fuite sous le seuil.

Un second mécanisme de dégradation, activé entre les paliers à $V_{GS, stress} = -5$ V et $V_{GS, stress} = -10$ V est observé. Ce dernier se manifeste par un décalage négatif des caractéristiques $I_{DS}(V_{GS})$ et $G_m(V_{GS})$ jusqu'au claquage du HEMT ($V_{Bd} = -31$ V). Ce décalage se traduit par une diminution de la tension de seuil V_{th} et par une augmentation du courant de drain I_{DS} . Dans la mesure où aucune dégradation de G_m (en l'occurrence la pente de la caractéristique $G_m(V_{GS})$) n'est observée, l'augmentation de I_{DS} peut être attribuée à la dégradation de la tension de seuil V_{th} . Plus la tension de seuil V_{th} se décale vers les valeurs négatives, plus I_{DS} sera élevé pour un même point de fonctionnement (V_{GS} et V_{DS}), choisi à canal ouvert.

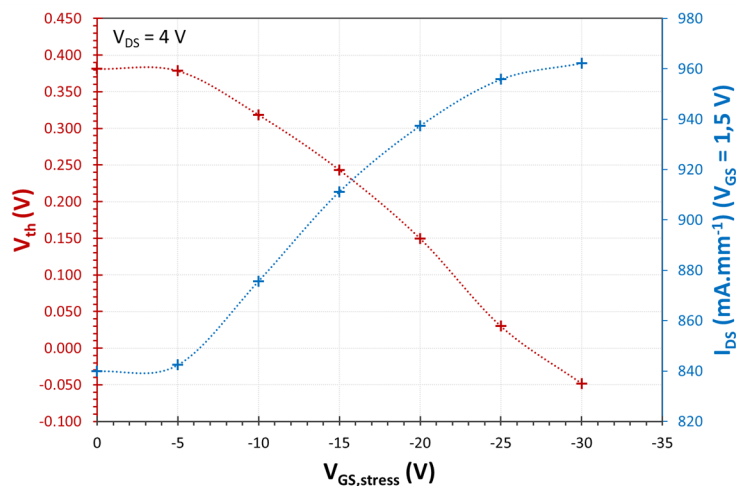


Figure IV.15 : Évolution de la tension de seuil V_{th} et du courant de drain I_{DS} au cours de l'essai de step-stress en champ vertical inverse sur le composant PCM15_OFF_d.

La Figure IV.15 montre l'évolution de I_{DS} et de V_{th} (obtenue par l'extrapolation linéaire de la pente de la caractéristique de transfert $I_{DS}(V_{GS})$) en fonction de la contrainte $V_{GS, stress}$ appliquée lors du step-stress. V_{th} décroît linéairement de +378 mV à partir de $V_{GS, stress} = -5$ V,

jusqu'à -48 mV à $V_{GS, stress} = -30$ V avec une pente de 17,7 mV/V. De manière réciproque, I_{DS} croît linéairement entre $V_{GS, stress} = -5$ V et $V_{GS, stress} = -20$ V, en passant respectivement de 840 à 940 mA.mm⁻¹, puis sature et atteint finalement 962 mA.mm⁻¹ après le stress à $V_{GS, stress} = -30$ V. Cette saturation est le résultat du décalage négatif de V_{th} . La relation linéaire entre V_{th} et $V_{GS, stress}$ ainsi que les faibles courants et puissances dissipées mis en jeu lors de cet essai de step-stress, favorisent l'hypothèse d'un mécanisme de dégradation activé par le champ électrique.

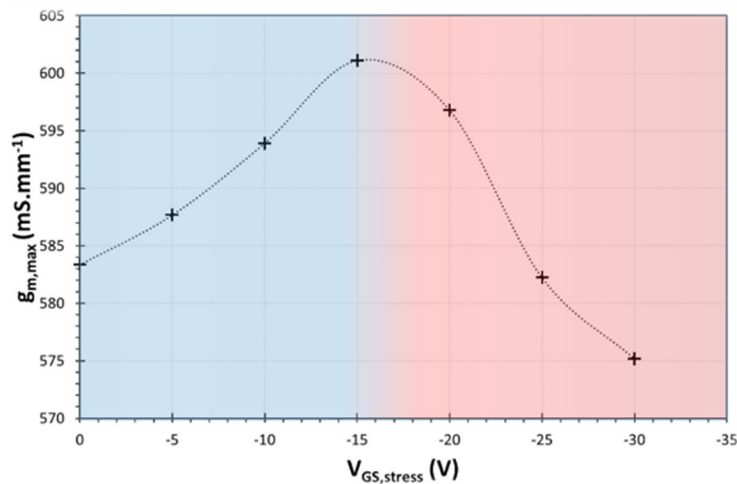


Figure IV.16 : Évolution de la transconductance maximale extrinsèque $g_{m, max}$ au cours de l'essai de step-stress en champ vertical inverse effectuée sur le composant PCM15_OFF_d.

La transconductance extrinsèque maximale $g_{m, max}$ est assez stable et varie de 575 à 601 mS.mm⁻¹ durant la séquence de step-stress, soit de seulement 26 mS.mm⁻¹. On identifie deux zones d'évolution de $g_{m, max}$ sur la Figure IV.16. Entre $V_{GS, stress} = 0$ V et -15 V $g_{m, max}$ augmente de 583 à 601 mS.mm⁻¹. Au contraire, à partir de $V_{GS, stress} = -15$ V, $g_{m, max}$ diminue jusqu'à atteindre 575 mS.mm⁻¹ à $V_{GS, stress} = -30$ V. Si cette seconde zone peut être rattachée au premier mécanisme de dégradation décrit, activé entre $V_{GS, stress} = -15$ V et -20 V, il est difficile de rattacher le comportement de $g_{m, max}$ de la première zone au second mécanisme de dégradation décrit, activé à partir de $V_{GS, stress} = -5$ V. En effet, $g_{m, max}$ évolue dès les premiers paliers de stress, ce qui indique que son évolution (ici une amélioration) n'est pas liée à la dégradation de V_{th} . Le taux de dégradation de ce paramètre reste néanmoins assez faible et inférieur à 5 % jusqu'au claquage du composant. Un comportement similaire de $g_{m, max}$ a été identifié par Rong Jiang et son équipe sur des HEMTs AlGaIn/GaN normally-on lors de séquences de step-stress off-state ($V_{GS} - V_{th}$ jusqu'à -3,6 V) à champ électrique latéral élevé ($V_{DS, stress} = 10$ et 20 V) [136]. Une augmentation systématique de $g_{m, max}$ a été observée pendant les premiers instants de vieillissement, avant que ce dernier ne se dégrade et diminue.

Les caractéristiques de transfert sont tracées en fonction de $V_{GS} - V_{th}$, sur la Figure IV.17. La valeur de V_{th} est extraite à un courant I_{DS} de 1 mA.mm⁻¹ afin de s'affranchir des imprécisions de la méthode d'extraction par extrapolation linéaire. Cette représentation permet de mieux distinguer les deux mécanismes de dégradation identifiés lors de la séquence de step-stress. L'excellente superposition des caractéristiques $I_{DS}(V_{GS} - V_{th})$ et $G_m(V_{GS} - V_{th})$

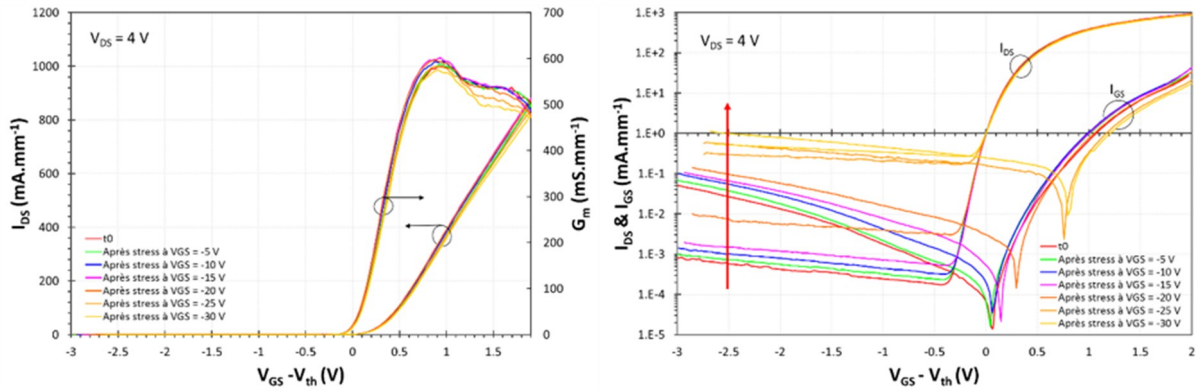


Figure IV.17 : Évolution des caractéristiques de transfert I_{DS} - $G_m(V_{GS} - V_{th})$ de PCM15_OFF_d en échelle linéaire (à gauche) et semi-log (à droite) lors de la séquence de step stress en champ vertical inverse.

indique que seule la tension de seuil V_{th} est dégradée lors du second mécanisme de dégradation (activé à partir de $V_{GS, stress} = -5$ V). Cette dégradation de V_{th} est également à l'origine de la diminution de la transconductance à $V_{DS} = 1,5$ V observée après le palier à $V_{GS, stress} = -25$ V. Ce comportement est expliqué par le fait que plus V_{th} se décale vers les valeurs négatives, plus la saturation du courant de drain se produira « tôt », ce qui réduit la transconductance. La signature du premier mécanisme est quant à elle mise en évidence au-delà de $V_{GS, stress} = -15$ V, par l'augmentation des courants de fuite de drain $I_{DS, inv}$ et de grille $I_{GS, inv}$ en inverse et le décalage du point d'inversion de I_{GS} . Ces dégradations seraient le résultat de la création de chemins de conduction (micro-claquages) dans les zones d'accès du HEMT.

Afin de vérifier cette hypothèse, l'évolution du courant de drain I_{DS} au cours de la séquence de step-stress a été tracée sur la Figure IV.18. L'acquisition de I_{DS} est rendue possible par la connexion au drain d'une voie de l'analyseur de paramètres statiques. Le drain est alors mis à la masse pour les besoins de la mesure en y appliquant une tension $V_{DS} = 0$ V.

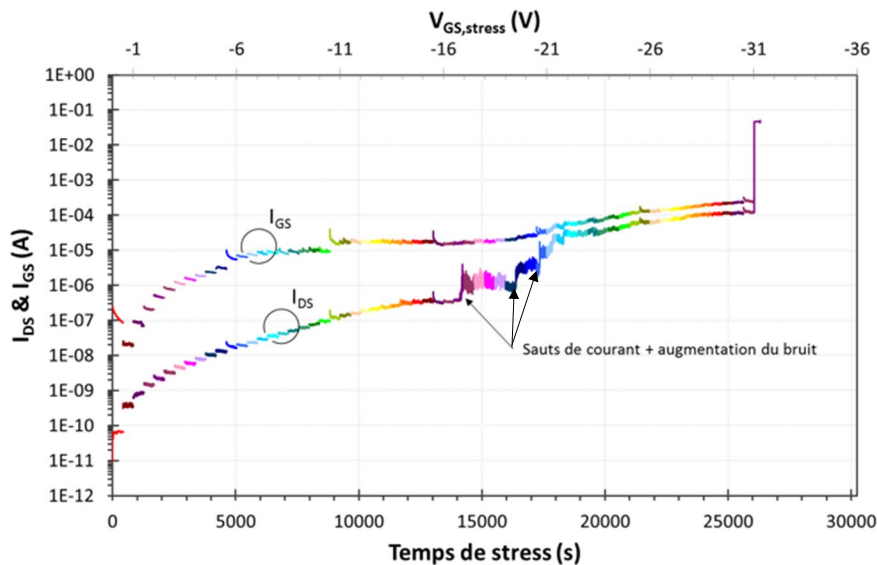


Figure IV.18 : Évolution des courants de drain I_{DS} et de grille I_{GS} pour PCM15_OFF_d au cours de la séquence de step-stress en champ vertical inverse.

Un comportement atypique du courant de drain I_{DS} est repéré dès le palier à $V_{GS, stress} = -16$ V, soit dans la même zone d'activation que pour le mécanisme de dégradation lié à la dégradation des courants sous le seuil. I_{DS} est affecté à partir de ce palier par des sauts brusques de courant suivis d'une augmentation des fluctuations de courant.

Enfin, la Figure IV.19 présente l'évolution des caractéristiques de sortie $I_{DS}(V_{DS})$ au cours de la séquence de step-stress en champ vertical inverse. Pour ces mesures la tension V_{DS} est augmentée de 0 à 7 V par pas de 25 mV alors que V_{GS} est augmenté de -1 à 1,5 V par pas de 0,5 V. Le courant de drain I_{DS} augmente au-delà du palier de stress à $V_{GS, stress} = -5$ V. Ce comportement, attendu, est en adéquation avec les observations effectuées précédemment sur les caractéristiques de transfert $I_{DS}(V_{GS})$.

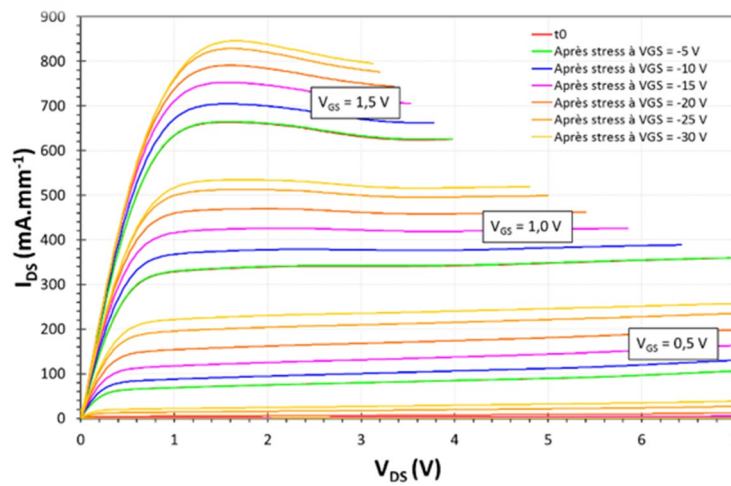


Figure IV.19 : Évolution des caractéristiques de sortie $I_{DS}(V_{DS})$ lors de la mesure de step-stress en champ vertical inverse pour PCM15_OFF_d.

Une amélioration des paramètres de sortie R_{ON} et $I_{DS, sat}$ est observée sur la Figure IV.20 au-delà de $V_{GS, stress} = -5$ V. La relation linéaire entre $I_{DS, sat}$ et la contrainte électrique $V_{GS, stress}$ (ou champ électrique), ainsi que les similitudes avec la tension d'activation de la dégradation de la tension de seuil V_{th} , permettent de compléter la signature d'un même mode de dégradation associé à un mécanisme de dégradation.

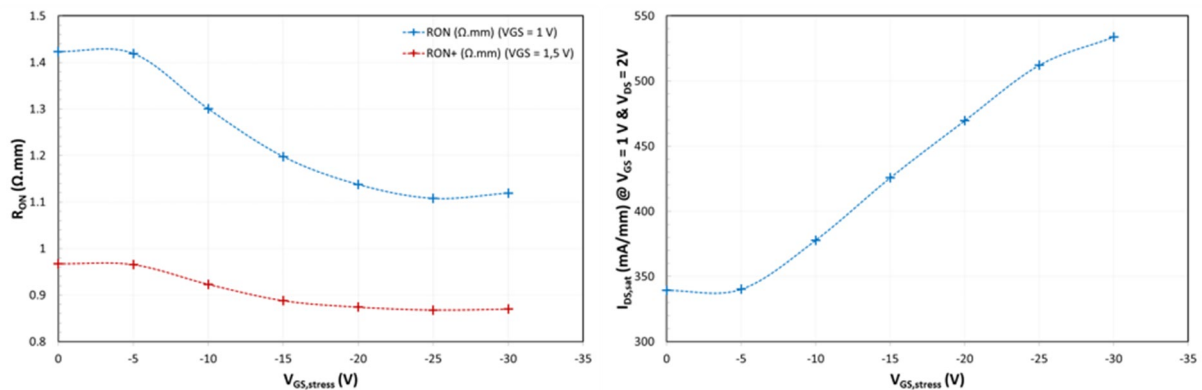


Figure IV.20 : Évolution des paramètres de sortie R_{ON} (à gauche) et $I_{DS, sat}$ (à droite) lors du step-stress en champ vertical inverse.

L'analyse de l'évolution des différents réseaux de caractéristiques a permis de définir la signature de dégradation, en statique, du second mécanisme de dégradation, activé entre les paliers $V_{GS, stress}$ de -5 et -10 V. Ce mécanisme se manifeste par un décalage négatif de la tension de seuil V_{th} , une augmentation du courant de drain I_{DS} et une diminution de la résistance à l'état passant R_{ON} . L'absence de dégradation de la transconductance g_m permet de relier les variations de R_{ON} et I_{DS} à la dégradation de V_{th} . Ainsi, seule la tension V_{th} est dégradée lors du step-stress en champ vertical inverse, soit à $V_{DS} = 0$ V et pour des valeurs de V_{GS} négatives. La relation linéaire entre le décalage négatif de V_{th} et la contrainte électrique $V_{GS, stress}$ appliquée indique que ce mécanisme de dégradation est activé par le champ électrique.

IV.3.2.2. Éléments bibliographiques pour la compréhension du mécanisme de dégradation lié à la dégradation des courants sous le seuil

Des sauts brusques de courant suivis d'une augmentation des fluctuations de courant ont été identifiés par Meneghesso et son équipe lors d'essais de step-stress en champ vertical inverse comparables ($V_{DS} = 0$ V et V_{GS} négatifs), réalisés sur des HEMTs AlGaIn/GaN normally-on de longueur de grille $L_G = 500$ nm [137]. Ce comportement a été observé par cette équipe à partir d'une tension critique $V_{GS, critique}$ de -50 V. Leurs résultats sont présentés à la Figure IV.21.

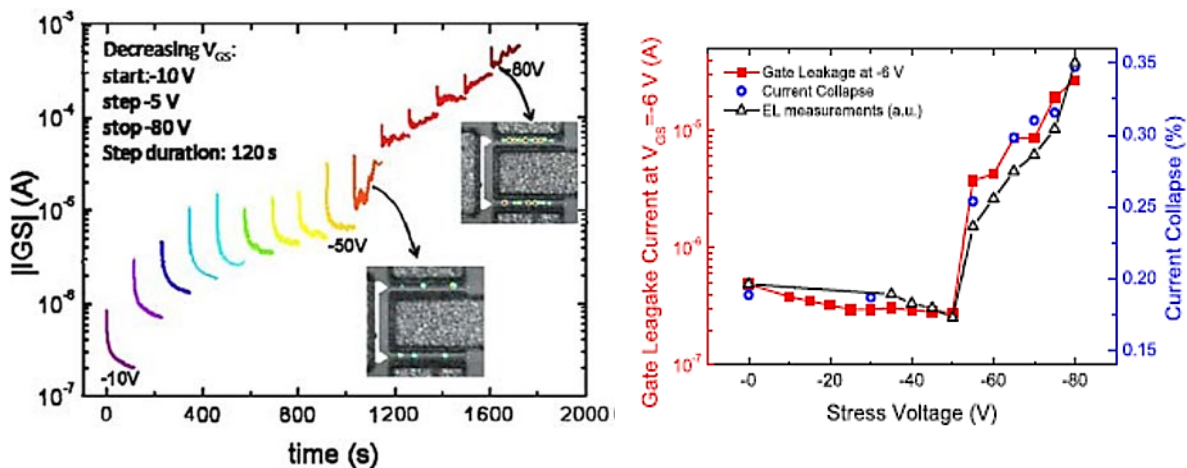


Figure IV.21 : Évolution du courant de grille I_{GS} lors d'une mesure de step-stress à $V_D = V_S = 0$ V et $V_{GS, stress}$ réduit de -10 V à -80 V par paliers de -5 V (à gauche). Évolution du courant de fuite de grille, de l'effondrement du courant et de l'intensité du signal d'électroluminescence correspondant (à droite) [137].

Afin de trouver l'origine de ces dégradations, des caractérisations par microscopie par électroluminescence (EL), des caractérisations en régime pulsé et des caractérisations statiques I-V ont été insérées lors des mesures de reprises. Cette équipe a alors montré la forte corrélation entre l'intensité du signal d'électroluminescence, le taux de current collapse et le courant de fuite de grille en inverse $I_{G, inv}$, à partir de la tension de stress critique $V_{GS, critique}$.

Ces mesures ont permis d'associer le mode de dégradation du courant de grille I_{GS} (sauts + fluctuations) à la formation de chemins de conduction (ou fuites) dans la structure du HEMT. Chaque saut de courant correspond alors à la formation d'un chemin de conduction dans la région de la grille. Des observations par électroluminescence effectuées après chaque palier de stress, sur des HEMT AlGaIn/GaN, ont mis en évidence l'apparition de spots de lumière dans les zones d'accès à partir de la tension critique $V_{GS,critique}$.



Figure IV.22 : Observation de spots lumineux par électroluminescence pour un HEMT AlGaIn/GaN soumis à une mesure de step-stress en champ vertical inverse ($V_{DS} = 0$ V et V_{GS} négatifs). Les images sont capturées après chaque paliers de step-stress à $V_{GS} = -10$ V et $V_{DS} = 0$ V [138].

La Figure IV.22 présente des observations par électroluminescence, extraites des précédents travaux de cette même équipe [138]. Les spots lumineux observés au cours de l'essai de step-stress seraient le résultat de la formation de chemins de conduction dans la structure du HEMT. Ces derniers sont localisés aux bords de la grille dans les régions d'accès, où l'intensité du champ électrique est la plus importante. Une correspondance directe entre l'apparition des spots lumineux et les sauts du courant de grille observés pendant l'essai a été démontrée par Bajo et son équipe [139].

L'effet piézoélectrique inverse a été proposé afin d'expliquer la dégradation du courant de fuite de grille en inverse $I_{G,inv}$. En appliquant une différence de potentiel aux bornes de la couche barrière, par l'application d'une tension de grille V_{GS} , il se crée une contrainte mécanique en tension ou en compression en fonction de l'orientation du champ électrique. Lors de l'application d'une tension de grille négative, ce qui est le cas ici, une contrainte mécanique en tension se crée. Cette dernière augmente avec la contrainte en tension de grille (ou champ électrique vertical), jusqu'à atteindre la zone de déformation plastique du matériau, à la tension critique $V_{GS,critique}$. Le franchissement de ce point de polarisation critique se traduit par l'apparition de défauts cristallographiques dans la barrière, à l'origine de la dégradation des propriétés électriques du HEMT et des courants de fuite en inverse. Ces défauts se forment dans des lieux préférentiels, où le champ électrique est particulièrement important, soit à l'aplomb de la grille, soit dans les zones d'accès de source ou de drain. Une corrélation

entre la tension critique $V_{GS,critique}$ et la longueur de grille des dispositifs a été mise en évidence par E.A Douglas et son équipe lors de mesures de step-stress en champ vertical inverse, réalisées sur des HEMTs AlGaIn/GaN de longueurs de grille différentes [140]. La tension critique $V_{GS,critique}$ diminue linéairement avec la longueur de grille du HEMT comme le montre les simulations bidimensionnelles réalisées sous ATLAS/BLAZE de la Figure IV.24. Le champ électrique maximum à $V_{GS,critique}$ évolue peu en fonction de la longueur de grille.

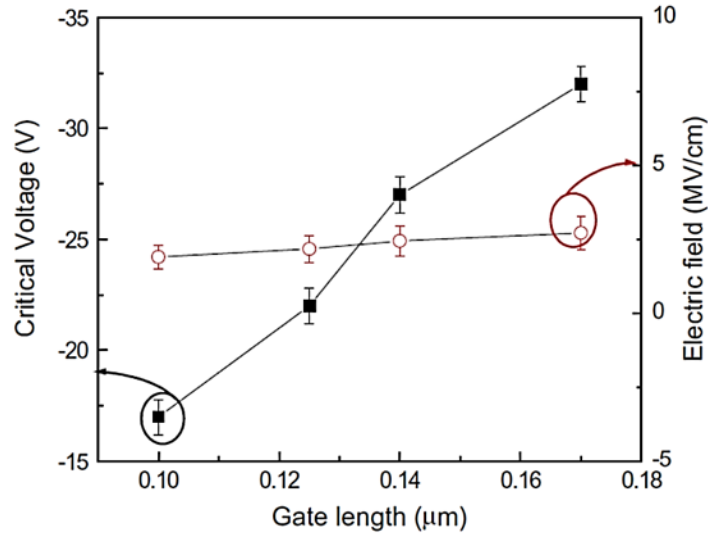


Figure IV.24 : Simulation sous ATLAS/BLAZE du champ électrique maximum à la tension critique $V_{GS,critique}$ pour différentes longueurs de grille L_G [140].

Pour les HEMTs AlN/GaN normally-off d'EVALGAN-2, les phénomènes d'apparition de sauts de courant suivis d'une augmentation du bruit ne sont présents lors du step-stress que sur l'enregistrement du courant de drain I_{DS} . Cette particularité permet de localiser les défauts induits par la contrainte en champ électrique à l'aplomb de la grille coté drain (là où le champ électrique est le plus élevé) ou au bord du field plate entre la grille et le drain dans la zone d'accès grille-drain. Des simulations par éléments finis (ATLAS/BLAZE) réalisées par Sarua et son équipe sur une structure AlGaIn/GaN standard polarisée en condition off-state (à

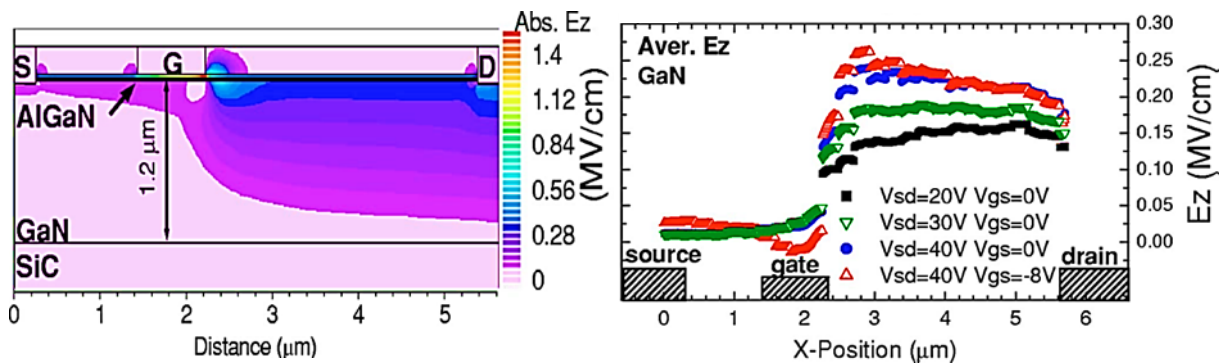


Figure IV.23 : Simulation du profil du champ électrique d'un HEMT AlGaIn/GaN polarisé à $V_{SD} = 20$ V et $V_{GS} = -8$ V (à gauche). Champ électrique moyen en fonction des polarisations (à droite) [141].

$V_{GS} = -8$ V et $V_{DS} = 20$ V, soit $V_{GD} = -28$ V) ont mis en évidence une seconde zone de champ électrique intense dans la zone d'accès grille-drain, comme le montre la Figure IV.23 [141].

Meneghini et son équipe ont également mis en évidence un pic de champ électrique à l'hétérojonction barrière/canal à l'angle coté grille de la métallisation de drain, lorsque le transistor est polarisé en mode bloqué (off-state), comme l'atteste la simulation de la Figure IV.25 [142].

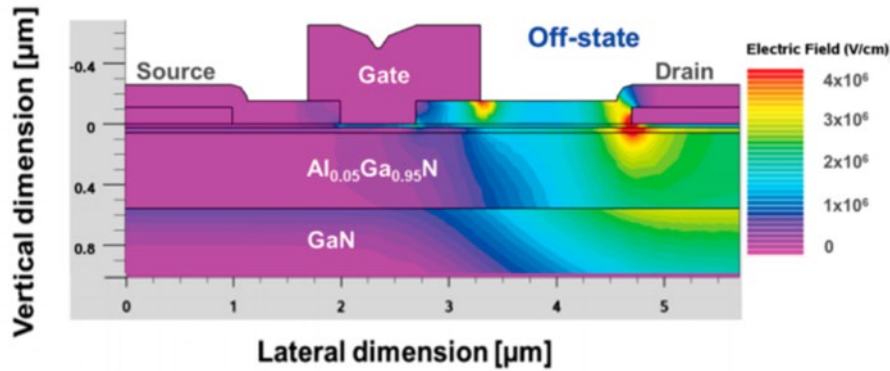


Figure IV.25 : Simulation du champ électrique dans un HEMT GaN polarisé en mode bloqué (off-state), à une tension de drain de 300 V [142].

Sarua et son équipe ont utilisé des spectroscopies micro-Raman afin de quantifier les contraintes mécaniques présentes dans la structure [141]. Ces mesures ont été réalisées au travers du substrat SiC, transparent dans la gamme de longueurs d'onde utilisées (488 nm). Ils ont alors pu observer à partir de la cartographie du décalage de la pulsation propre $\Delta\omega$ des phonons (dans le mode de vibration E_2) réalisée sur la section du composant, les contraintes (en tension et compression) subies par le buffer GaN en fonction des polarisations de grille et de drain. Les résultats de ces mesures sont montrés sur la Figure IV.26. Il apparaît alors une très forte corrélation entre la variation de la pulsation propre $\Delta\omega$ (et donc les contraintes dans le GaN) et le champ électrique. La variation des contraintes dans le GaN en fonction de la polarisation est le résultat des propriétés piézoélectriques du matériau et de l'effet piézoélectrique inverse.

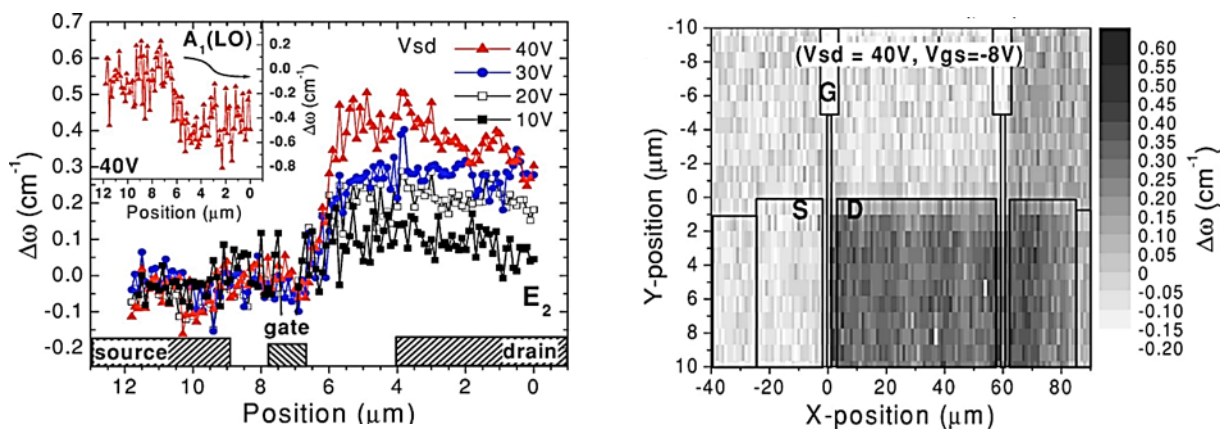


Figure IV.26 : Décalage de la pulsation propre $\Delta\omega$ des phonons et de la tension de drain V_{DS} (à gauche). Représentation bi-dimensionnelle de $\Delta\omega$ (à droite) [141].

L'étalement des contraintes piézoélectriques dans la zone d'accès grille-drain pourrait être à l'origine de la formation de chemins de conduction entre grille et drain, responsables des sauts et de l'augmentation des fluctuations observé sur le courant de drain I_{DS} lors de l'essai de step-stress. Il est par ailleurs à rappeler ici que les HEMTs AlN/GaN normally-off d'EVALGAN-2 évalués disposent d'une grille centrée ($L_G = 250$ nm), soit $L_{GD} = L_{GS} = 600$ nm. Dans la mesure où le drain et la source sont reliés à la masse ($V_{DS} = 0$ V) durant le step-stress en champ vertical inverse, une distribution identique du champ électrique devrait être observée de part et d'autre de la grille. Cette particularité localiserait alors les défauts à la fois entre grille et drain et entre grille et source. Cependant, des analyses plus poussées, qui n'ont pas pu être réalisées dans le cadre de cette thèse, doivent encore être menées afin de vérifier l'ensemble de ces hypothèses.

IV.3.2.3. Mise en évidence du mécanisme de migration des ions fluorures

L'hypothèse suivante peut être émise : le décalage négatif de V_{th} serait le résultat de la migration des ions fluorures vers le substrat, sous l'effet du champ électrique imposé par la polarisation de grille. Cette hypothèse se base sur le fonctionnement de la structure HEMT GaN normally-off à implantation d'ions fluorures, présenté au chapitre 2. Le fluor est pour rappel, l'élément chimique le plus électronégatif connu. Cette propriété lui permet, une fois implanté à proximité du canal 2DEG, de capturer un électron libre et de devenir une charge négative fixe, soit un ion. On assiste alors à une remontée de la bande de conduction dans la région d'implantation, responsable de la déplétion du canal 2DEG et du décalage positif de la tension de seuil V_{th} . V_{th} dépend ainsi du profil d'implantation des ions fluorures dans la mesure où pour une même dose, plus ces derniers sont implantés dans une région proches du 2DEG, plus leur efficacité à désertir le canal 2DEG est élevée et donc plus la tension V_{th} est positive. De manière réciproque, plus les ions fluorures s'éloignent du canal 2DEG, moins ils sont efficaces et plus V_{th} se décale négativement.

Les ions fluorures sont des particules chargées négativement. Ces dernières sont en conséquence soumises à une force de déplacement en présence d'un champ électrique. Cette force, qui dépend de l'orientation du champ électrique et de son intensité, et donc ici de la contrainte électrique $V_{GS, stress}$ appliquée sur la grille, peut être répulsive ou attractive. Lorsque la grille est polarisée négativement, et donc le champ électrique orienté du substrat vers la grille, ces ions subissent une force de répulsion, orientée de l'électrode de grille vers le substrat. À forte intensité, cette force pourrait être à l'origine d'une migration des ions fluorures dans la structure du HEMT. Ce mécanisme de migration des ions fluorures est illustré sur La Figure IV.27. Les ions fluorures se déplacent dans le sens opposé au champ électrique

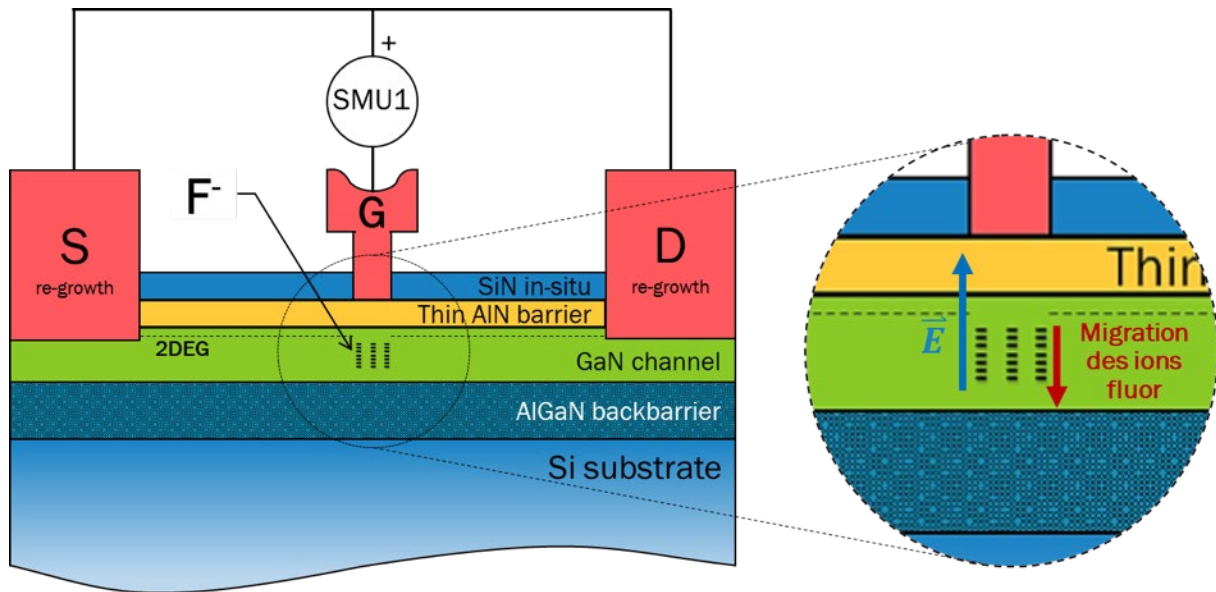


Figure IV.27 : Migration des ions fluorures en polarisation de grille inverse pour une structure HEMT GaN normally-off à implantation d'ions fluorures dans le canal GaN.

Le sens du décalage de V_{th} dépend non seulement de l'orientation du champ électrique mais aussi de la zone d'implantation des ions fluorures. Ainsi, pour une même orientation de champ électrique, et donc un même sens de migration des ions fluorures, la tension V_{th} va se décaler positivement ou négativement selon que ces derniers sont implantés sur ou sous le 2DEG, soit respectivement dans la couche barrière ou dans le canal GaN. Pour une structure où les ions fluorures sont implantés dans la couche barrière, les ions fluorures vont ainsi avoir tendance à s'éloigner du 2DEG lorsque la grille est polarisée en direct et à se rapprocher du 2DEG lorsque la grille est polarisée en inverse. V_{th} devrait alors se décaler dans le premier cas vers les valeurs négatives et dans le second cas vers les valeurs positives. A l'inverse, dans le cas des HEMTs GaN normally-off d'EVALGAN-2 où les ions fluorures sont implantés dans le canal GaN, les ions fluorures vont avoir tendance à se rapprocher du 2DEG lorsque la grille est polarisée en direct et à s'éloigner du 2DEG lorsque la grille est polarisée en inverse. Ce dernier postulat est en adéquation avec le résultat des essais de step-stress en champ vertical inverse réalisés, soit un décalage négatif de la tension V_{th} lorsque la contrainte $V_{GS, stress}$ est augmentée en inverse, et supporte l'hypothèse émise d'une possible migration des ions fluorures sous l'effet du champ électrique.

Cette hypothèse est également appuyée par le fait que la dégradation de V_{th} ne semble pas dépendre du temps. Les courants de grille I_{GS} et de drain I_{DS} restent stables pendant les paliers de stress de durée $t_{step} = 420$ s. La migration des ions fluorures dans la structure se réaliserait dès lors dans un laps de temps court, inférieur au temps d'échantillonnage $dt = 0,5$ s utilisé pour l'acquisition des courants I_{DS} et I_{GS} lors des essais de step-stress. Plus ces ions sont éloignés de l'électrode de grille, plus il devient difficile de les déplacer, ce qui explique la stabilité dans le temps des courants I_{DS} et I_{GS} au cours des paliers stressants.

Des résultats très similaires ont été obtenus par Yi et son équipe lors d'essais de step-stress de longue durée, jusqu'à 288 heures et à fort champ électrique latéral jusqu'à $V_{DS} = 45$ V, sur des HEMTs AlGaIn/GaN à implantation d'ions fluorures dans la couche barrière [143]. Les mesures réalisées à l'état bloqué (off-state) et à l'état passant (on-state) ont montré un décalage négatif modéré et permanent de V_{th} de -250 mV après 288 heures de stress. La dégradation de V_{th} semble néanmoins rester stable durant les différents paliers de stress à l'état bloqué. Une hypothèse identique de migration des ions fluorures dans l'hétérostructure sous l'effet de la force de déplacement induite par la contrainte en champ électrique latéral a également été émise. Cette équipe a conçu une structure à double grille, l'une normally-off et l'autre normally-on (E/D dual-gate HEMT) afin de réduire le pic de champ électrique à l'aplomb de la grille du HEMT GaN normally-off et réduire la dégradation de la tension V_{th} . Leurs résultats sont présentés sur la Figure IV.28.

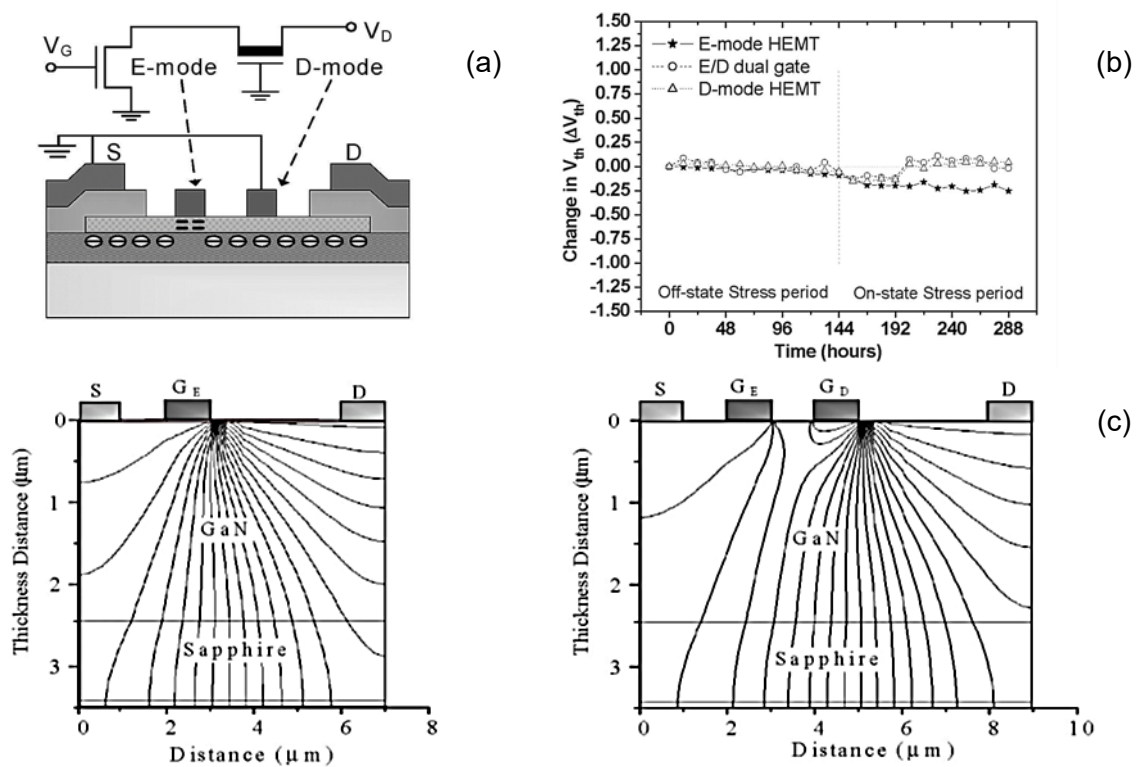


Figure IV.28 : a) Structure du HEMT E/D dual-gate. b) Dégradation de V_{th} . c) répartition du champ électrique pour les structures HEMT normally-off à grille simple (à gauche) et double (à droite) [143].

Ce mécanisme de migration a également été mis en évidence par Yang et son équipe lors de tests de longue durée (jusqu'à 10800 s) à l'état bloqué ($V_{GS} = -30$ V et $V_{DS} = 20$ V) menés sur des HEMTs AlGaIn/GaN à implantation d'ions fluorures dans la couche barrière [144]. Deux dynamiques de dégradation ont été repérées. La première s'étendant de 0 s à environ 180 s au cours de laquelle la dégradation de V_{th} (décalage positif) est la plus importante. Cette dernière serait le résultat de la migration physique des ions fluorures dans l'hétérostructure. Par la suite, le taux de dégradation reste parfaitement stable de 180 s à 10800 s. Ce phénomène est expliqué par la redistribution du champ électrique dans la

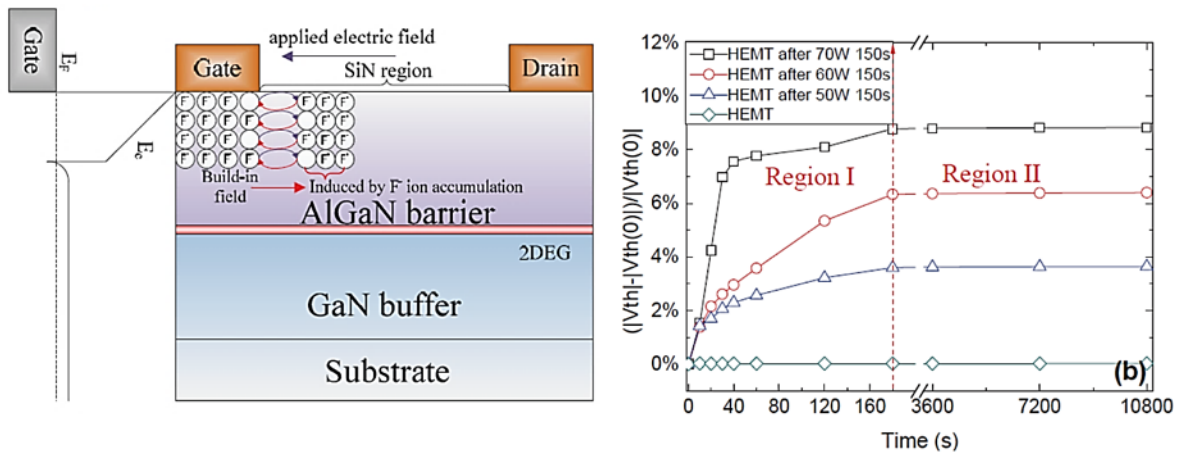


Figure IV.29 : Mécanisme de migration des ions fluorures (à gauche) et dégradation de V_{th} en fonction du temps et des paramètres d'implantation (à droite) [144].

structure suite à la migration et l'accumulation des ions fluorures dans la première phase. La forte électronégativité des ions fluorures accumulés empêcherait dès lors les ions de migrer et ralentirait en conséquence la dégradation des paramètres électriques du HEMT. Ce mécanisme est illustré sur la Figure IV.29.

Il est par ailleurs à noter que l'amplitude de la dégradation de V_{th} dépend de la puissance d'implantation des ions fluorures dans la structure. Plus la puissance du plasma (CF_4) est élevée, plus les ions sont implantés en profondeur et proches du 2DEG et plus l'amplitude de la dégradation de V_{th} est importante. Ce comportement est le résultat du champ électrique localement plus important près du 2DEG et à l'aplomb de la grille.

Des tests supplémentaires ont été réalisés afin de vérifier l'hypothèse émise de la migration des ions fluorures dans l'hétérostructure. Comme le décalage de V_{th} serait le résultat de la migration des ions fluorures, aucun décalage ne devrait être observé sur les HEMTs AlN/GaN normally-on d'EVALGAN-2. Enfin, le sens de migration des ions fluorures dépendrait de l'orientation du champ électrique et donc de la polarisation appliquée sur la grille. Ainsi, en polarisant la grille en direct ($V_{GS} \geq 0$ V), l'effet contraire devrait être observé, soit un décalage positif de V_{th} .

IV.3.2.4. Cas des HEMTs AlN/GaN normally-on d'EVALGAN-2

Deux HEMTs GaN normally-on opt1 d'EVALGAN-2 ont été soumis au protocole de step-stress utilisé précédemment. Ce dernier consiste pour rappel à diminuer $V_{GS, stress}$ de 0 V jusqu'au claquage des dispositifs, par pas dV_{GS} de -0,5 V, avec une durée de palier t_{step} de 420 s. La tension V_{DS} est maintenue à 0 V tout au long de la séquence de step-stress par une voie de l'analyseur de paramètre statique. Des mesures de reprise I-V sont intercalées tous les $d_{I-V} = -5$ V. Comme indiqué dans le protocole de test (paragraphe IV.3.1), des rampes de polarisation sont également insérées de part et d'autre des mesures de reprise I-V afin de minimiser l'amplitude des transitoires de courant pouvant dégrader les composants sous test.

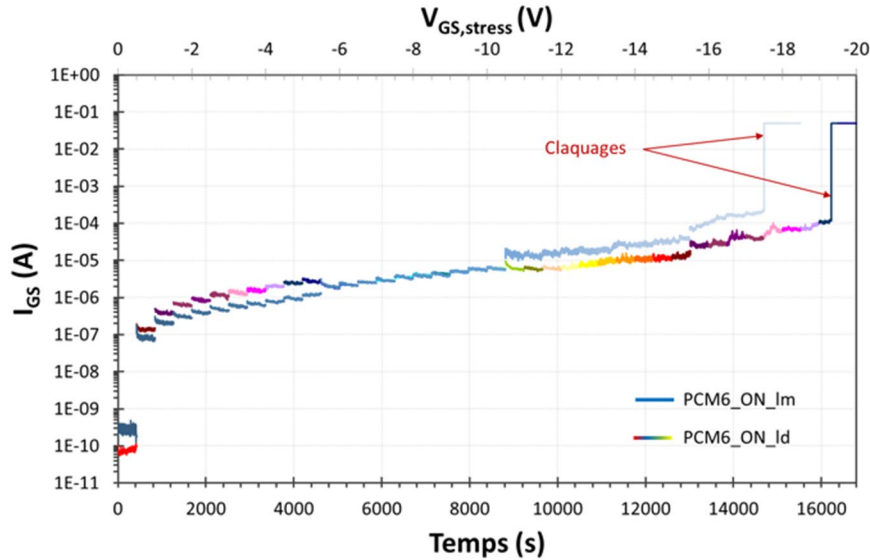


Figure IV.30 : Évolution du courant de grille I_{GS} en fonction du temps et de la contrainte en tension de grille $V_{GS, stress}$ appliquée lors du step-stress en champ vertical inverse sur des HEMTs AIN/GaN normally-on opt1 d'EVALGAN-2.

La Figure IV.30 montre un comportement très similaire du courant de grille I_{GS} est observé pour les deux composants de jusqu'au claquage des dispositifs, intervenu à -17.5 et -19 V (contre -27.5 et -31 V pour les HEMTs normally-off), respectivement pour PCM6_ON_Im et PCM6_ON_Id. Les temps au claquage associés sont respectivement de 4h4mn56s et 4h30mn12s. La différence entre les tensions de claquage des deux dispositifs peut probablement être attribuée à la dispersion entre les dispositifs. La meilleure tenue en tension des HEMTs normally-off peut quant à elle être attribuée à la différence de longueur de grille L_G et d'espacement grille-source L_{GS} . Pour rappel L_G et L_{GS} sont respectivement de seulement 60 et 250 nm pour les HEMTs normally-on contre 300 et 600 nm pour leurs homologues normally-off. Les faibles courants et puissances dissipées mis en jeu avant le claquage favorisent, comme pour ces derniers, la piste d'un claquage dû au champ électrique. Néanmoins, l'intensité E des champs électriques au claquage est différente en première approximation ($E = V / L_{G-s}$) pour les deux variantes de HEMTs. En considérant les valeurs de L_{GS} et V_{Bd} de chacune des variantes, E vaut $0,76 \text{ MV.cm}^{-1}$ (soit $31 \text{ V} / 600 \text{ nm}$) dans le cas des HEMTs normally-on et $0,52 \text{ MV.cm}^{-1}$ (soit $19 \text{ V} / 250 \text{ nm}$) dans le cas des HEMTs normally-off.

Les mesures de reprise I-V ont montré un comportement très similaire des deux composants. À cet effet, seuls les réseaux de caractéristiques statiques de PCM6_ON_Id seront présentés.

Les caractéristiques de transfert $I_{DS}-g_m(V_{GS})$ et $I_{DS}-I_{GS}(V_{GS})$ de PCM6_ON_Id sont présentées sur la Figure IV.31. Comme attendu, aucun décalage de la tension de seuil V_{th} n'est perceptible jusqu'au claquage du dispositif. Les écarts à la valeur initiale $\Delta_{.init}$ associés aux paramètres $I_{DS, sat}$, $g_{m, max}$ et V_{th} , restent inférieurs à 4 %, ce qui confirme la non dégradation de ces paramètres et le rôle du fluor dans le mécanisme de dégradation responsable du décalage de la tension de seuil des composants normally-off. La variation relative plus élevée

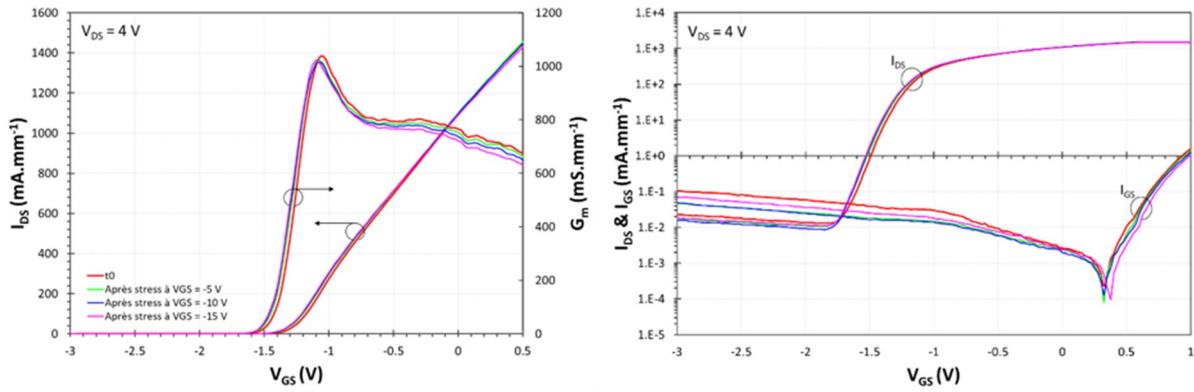


Figure IV.31 : Évolution des caractéristiques de transfert I_{DS} - $g_m(V_{GS})$ de PCM6_ON_Id en échelle linéaire (à gauche) et semi-log (à droite) lors de la séquence de step-stress en champ vertical inverse. Les mesures de reprises I-V sont intercalées avec un pas $d_{I-V} = -5$ V.

du rapport I_{on}/I_{off} , de valeur 50 %, semble être liée à de la dispersion de mesure mais aussi au mécanisme de dégradation responsable de l'augmentation des courants de fuite sous le seuil. Ce mécanisme, qui est activé à $V_{GS, stress} \approx -16$ V pour les HEMTs normally-off, semble s'activer dès $V_{GS, stress} \approx -10$ V mais à plus faible amplitude et suite à une mesure de reprise I-V. Ce mécanisme se manifeste par une augmentation du bruit sur I_{GS} et I_{DS} et par la présence de fluctuations de courant de faible amplitude au-delà de -15 V (voir Figure IV.31). Le pas de mesure choisi pour la réalisation des mesures de reprises I-V n'a cependant pas permis de conclure sur ce mécanisme. En effets, les claquages sont intervenus avant la mesure de reprise programmée après le palier à $V_{GS, stress} = -20$ V.

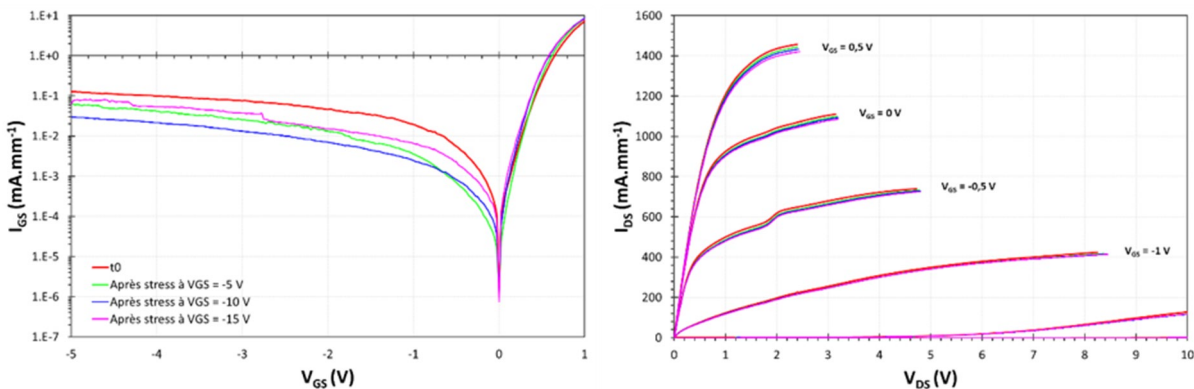


Figure IV.32 : Évolution des caractéristiques d'entrée $I_{GS}(V_{GS})$ (à gauche) et de sortie $I_{DS}(V_{DS})$ (à droite) de PCM6_ON_Id lors de la séquence de step stress en champ vertical inverse.

L'évolution des caractéristiques d'entrée et de sortie lors de la séquence de step-stress est présenté à la Figure IV.32. Le courant de saturation de drain, mesuré pour $V_{GS} = -0,5$ V et $V_{DS} = 4$ V varie de 723 mA.mm^{-1} à t_0 à 703 mA.mm^{-1} , soit une diminution de seulement 20 mA.mm^{-1} ($\Delta_{init} \leq 3 \%$) avant claquage. Les variations de la résistance à l'état passant R_{ON} , du facteur d'idéalité η et de la hauteur de barrière Φ_B sont non significatives. Un écart maximum de 52 % à la valeur initiale ($0,07 \text{ mA.mm}^{-1}$) est relevé pour $I_{G,inv}$ (extrait à $V_{GS} = -5$ V). Il s'agit d'une variation acceptable vis-à-vis de la sensibilité de ce paramètre aux conditions de

mesure. La caractéristique initiale (en rouge sur la Figure IV.32) est ignorée du calcul statistique pour les raisons évoquées précédemment.

Ainsi, seuls les HEMTs AlN/GaN normally-off sont affectés par le mécanisme de dégradation à l'origine du décalage de la tension de seuil V_{th} , ce qui confirme le rôle du fluor dans ce dernier et ce qui consolide l'hypothèse d'une migration physique des ions fluorures sous l'effet du champ électrique.

IV.3.2.5. Diode polarisée en direct - V_{GS} positif

Un autre moyen de vérifier cette migration est d'inverser le sens du champ électrique, soit d'utiliser des valeurs de $V_{GS, stress}$ positives. De ce fait, les ions fluorures sont censés migrer en sens inverse, du canal GaN vers l'électrode de grille, soit de se rapprocher du canal 2DEG dans le cas des HEMTs AlN/GaN normally-off d'EVALGAN-2, ce qui devrait se traduire par une augmentation de la tension V_{th} .

La séquence de step-stress précédemment utilisée a été modifiée afin de mettre en évidence ce mécanisme. La tension $V_{GS, stress}$ est échelonnée positivement à partir de 0 V, par paliers de 62,5 mV ($t_{step} = 420$ s) jusqu'au claquage du dispositif ou jusqu'à la limite maximale en courant, fixée à 99 mA (soit 1980 mA.mm^{-1}). La tension V_{DS} est maintenue à 0 V et des mesures de reprise I-V avec rampes sont intercalées avec un pas $d_{I-V} = 250$ mV. L'évolution du courant de grille I_{GS} au cours de cet essai de step-stress est présentée sur la Figure IV.33. La limite en courant a été atteinte à $V_{GS, stress} = 2,375$ V, soit à $4,7 \text{ W.mm}^{-1}$, sans claquage catastrophique du HEMT. Les paliers de courant I_{GS} restent parfaitement plats et indépendants du temps jusqu'à $V_{GS, stress} = 1,9375$ V. Au-delà de cette contrainte, le courant I_{GS} se dégrade avec le temps. Cette dégradation est mise en évidence par une évolution de I_{GS} au cours des paliers à partir de $V_{GS, stress} = 2$ V (signalé par des flèches sur le suivi de I_{GS} en échelle linéaire de la Figure IV.33).

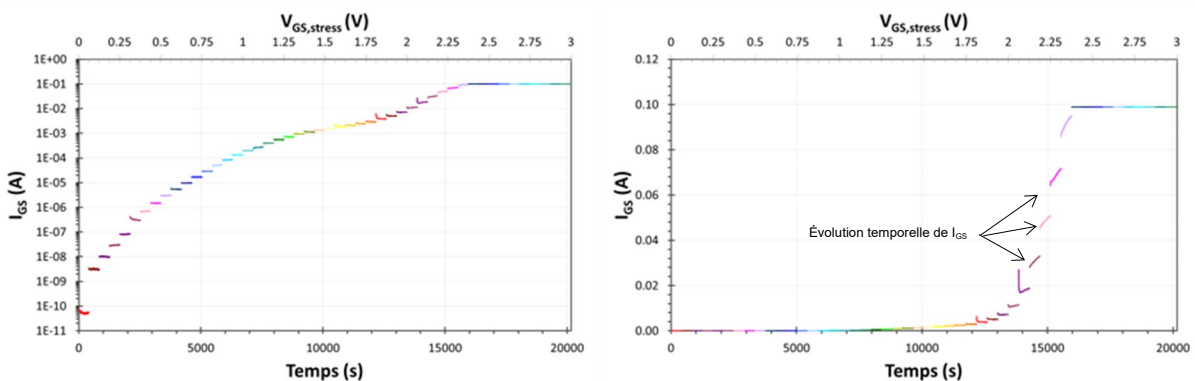


Figure IV.33 : Évolution du courant de grille I_{GS} de PCM16_OFF_m en semi-log (à gauche) et en linéaire (à droite) au cours de la séquence de step-stress en champ vertical direct.

L'ensemble des caractéristiques d'entrée $I_{GS}(V_{GS})$ et de sortie $I_{DS}(V_{DS})$ issues des mesures de reprise I-V intercalé tous les 250 mV sont tracées sur la Figure IV.35. Le courant

de drain à la saturation $I_{DS,sat}$ et la résistance à l'état passant R_{ON} se dégradent au-delà de $V_{GS, stress} = 1,750$ V. Le courant de fuite de grille $I_{G,inv}$ se dégrade au-delà de $V_{GS, stress} = 2$ V, ce qui met en évidence un second mécanisme de dégradation.

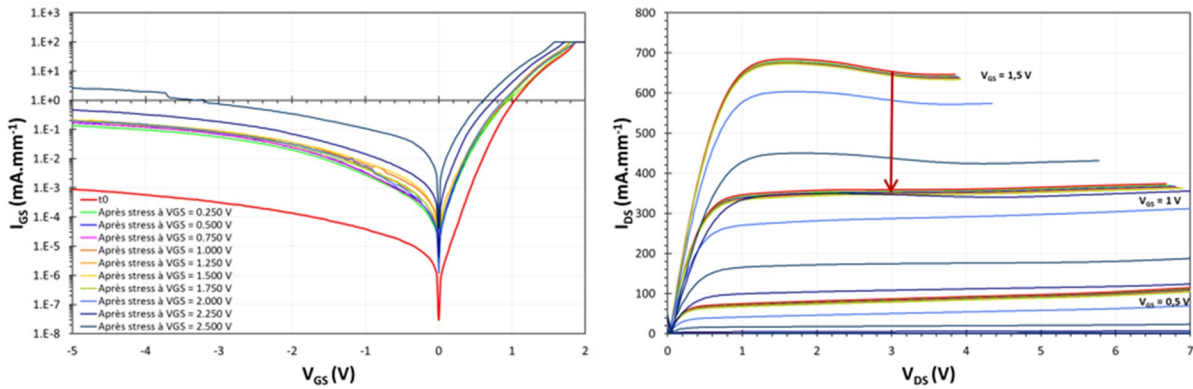


Figure IV.35 : Évolution des caractéristiques de d'entrée $I_{GS}(V_{GS})$ (à gauche) et de sortie $I_{DS}(V_{DS})$ (à droite) de PCM16_OFF lors de la séquence de step stress en champ vertical inverse.

Les caractéristiques de transfert correspondantes sont tracées sur la Figure IV.34. Comme attendu, la tension V_{th} se décale vers les valeurs positives et passe d'une valeur de 370 mV à t_0 à 670 mV après le palier à $V_{GS, stress} = 2,250$ V, soit une augmentation de +44 %. En réponse à cette augmentation, $I_{DS,sat}$ diminue de -45 % en passant d'une valeur de 647 $\text{mA}\cdot\text{mm}^{-1}$ à t_0 à une valeur de 355 $\text{mA}\cdot\text{mm}^{-1}$ (à $V_{GS} = 1,5$ V). Ces décalages sont associés à une réduction de la transconductance maximale $g_{m,max}$ qui passe de 597 à 499 $\text{mS}\cdot\text{mm}^{-1}$ (à $V_{DS} = 4$ V) soit une réduction de 98 $\text{mS}\cdot\text{mm}^{-1}$ ($\Delta_{init} = -17$ %). Cette réduction peut probablement être expliquée par la migration des ions fluorures. En se rapprochant du 2DEG sous l'effet du champ électrique, certains ions pénétreraient dans le 2DEG, dégradant ses propriétés électriques. L'on note également une augmentation des courants de fuite de grille et de drain en inverse au-delà de $V_{GS, stress} = 2$ V.

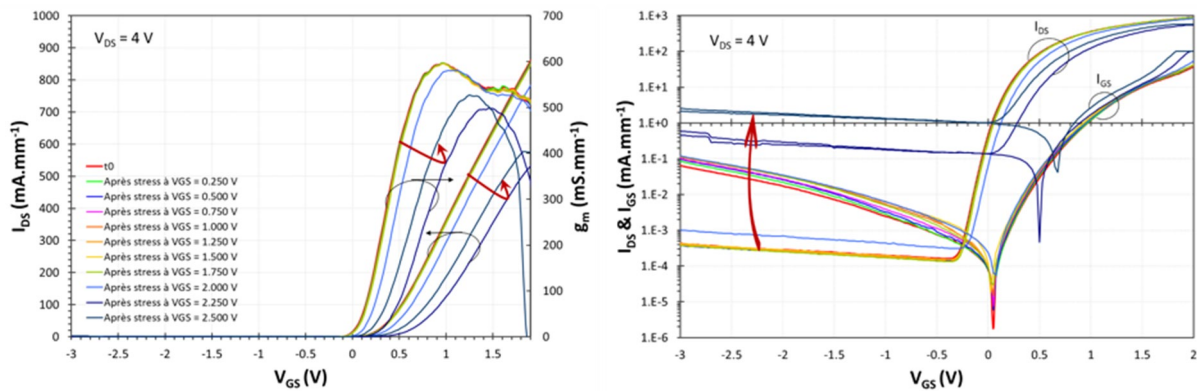


Figure IV.34 : Évolution des caractéristiques de transfert $I_{DS}-g_m(V_{GS})$ de PCM16_OFF_m en échelle linéaire (à gauche) et semi-log (à droite) lors de la séquence de step stress en champ vertical direct.

Les paramètres V_{th} , I_{DS} , R_{ON} et $g_{m,max}$ sont tracés en fonction de la tension de contrainte $V_{GS,stress}$ sur la Figure IV.36. Ces paramètres restent parfaitement stables jusqu'à $V_{GS,stress} = 1,750$ V, puis se dégradent. La forte corrélation entre les dégradations de ces paramètres indique que ces derniers sont liés au même mécanisme de migration des ions fluorures. L'on note par ailleurs une inversion du sens des dégradations au-delà de $V_{GS,stress} = 2,250$ V. Cette inversion, qui s'apparente à un phénomène d'auto-guérison, peut s'expliquer par la limite en courant fixée à 99 mA qui est atteinte à $V_{GS,stress} = 2,375$ V. La tension $V_{GS,stress}$ est alors régulée par la voie de l'analyseur de paramètres statiques en charge de polariser le HEMT, pour maintenir un courant I_{GS} de 99 mA. La tension de contrainte $V_{GS,stress}$ est dès lors automatiquement réduite par cette voie à mesure que la tension V_{th} se décale vers les valeurs négatives. La contrainte en champ électrique appliquée au composant est en conséquence réduite et ne permet plus aux ions fluorures de migrer physiquement vers le 2DEG, et donc d'augmenter la tension V_{th} .

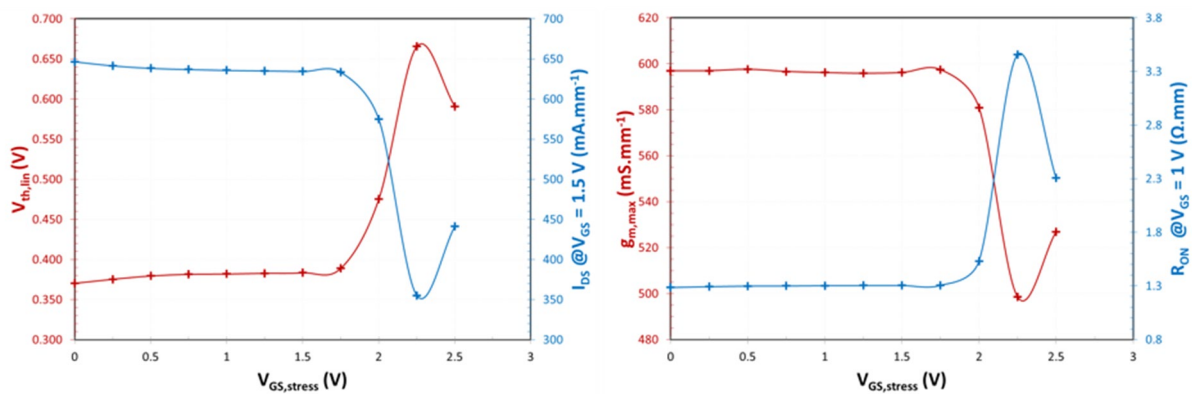


Figure IV.36 : Évolution de V_{th} , I_{DS} , R_{ON} et $g_{m,max}$ au cours de l'essai de step-stress en champ vertical direct pour PCM16_OFF_m.

Le décalage négatif de la tension V_{th} , ainsi que les décalages des paramètres $g_{m,max}$, I_{DS} et R_{ON} observés lorsque la limite en courant est atteinte, pourraient être le résultat de la diffusion, en direction du substrat, des ions fluorures précédemment accumulés sous le 2DEG. Cette diffusion serait activée par la température élevée du canal, générée par auto-échauffement. La puissance dissipée à la limite en courant est élevée, soit $4,7$ W.mm⁻¹ à $V_{GS,stress} = 2,375$ V.

Le courant de fuite de grille en inverse $I_{G,inv}$ varie dans de très faibles proportions jusqu'à $V_{GS,stress} = 2$ V puis se dégrade, comme le montre la Figure IV.37. Un emballement de la dégradation de $I_{G,inv}$ est constaté sur les mesures de reprise I-V intercalées après l'échelon à $V_{GS,stress} = 2$ V. L'absence de dégradation de $I_{G,inv}$ à $V_{GS,stress} = 2$ V indique que cette dégradation n'est pas liée au mécanisme de migration des ions fluorures.

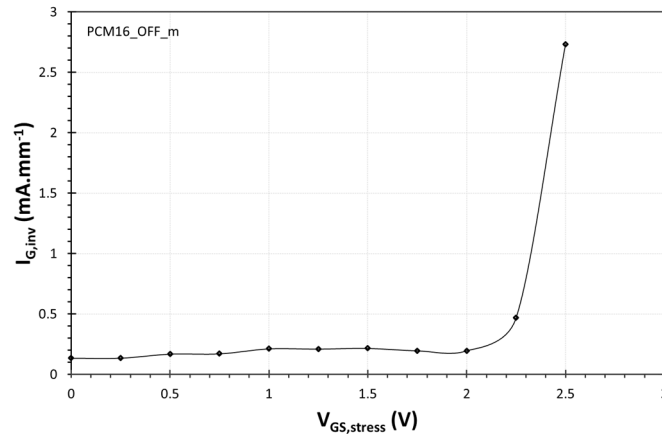


Figure IV.37 : Evolution du courant de fuite de grille $I_{G,inv}$ (extrait à $V_{GS} = -3$ V) au cours de l'essai de step-stress en mode diode ($V_{DS} = 0$ V) et à V_{GS} échelonné positivement.

IV.3.2.5.1. Mécanisme d'auto-guérison

Une séquence de step-stress de plus longue durée et en deux étapes a été mise en place afin de vérifier l'hypothèse d'auto-guérison. La tension $V_{GS,stress}$ est dans un premier temps, échelonnée de 0 à 2,25 V par palier de 125 mV ($t_{step} = 420$ s). Cette première étape permet de s'arrêter juste avant d'atteindre la limite maximale en courant fixée et donc de garder le contrôle de $V_{GS,stress}$. Lors de la seconde étape, le dispositif est maintenu à $V_{GS,stress} = 2,25$ V (et $V_{DS} = 0$ V) pendant 1h30 afin de maintenir une température de canal élevée. Des mesures de reprises I-V ont alors été insérées toutes les 30 minutes afin de suivre l'évolution des caractéristiques. L'évolution du courant de grille I_{GS} de PCM5_OFF_m lors de cette séquence est présentée sur la Figure IV.38.

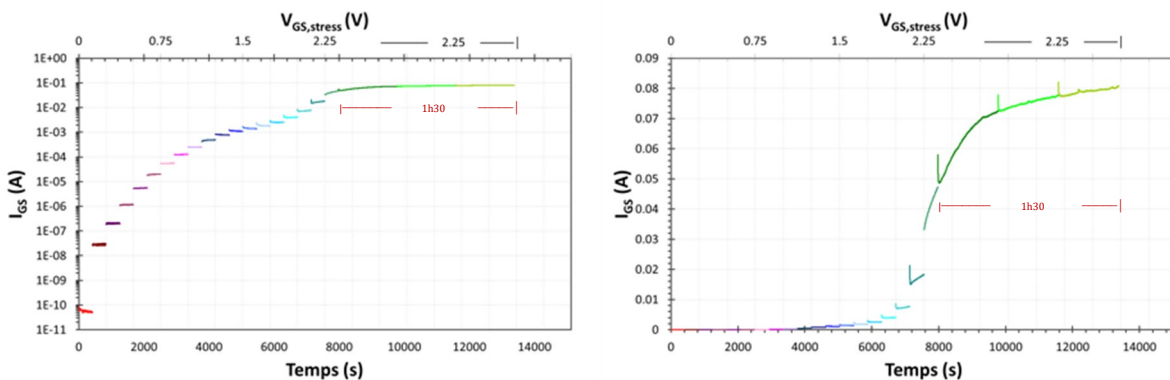


Figure IV.38 : Évolution du courant de grille I_{GS} de PCM5_OFF_m en semi-log (à gauche) et en linéaire (à droite) au cours de l'essai de step-stress long terme en mode diode et à V_{GS} échelonné positivement.

Les transitoires visibles à partir de la tension de contrainte $V_{GS,stress} = 2,25$ V sur le suivi en linéaire du courant de grille I_{GS} en fonction du temps et de la tension $V_{GS,stress}$ de la Figure IV.38, sont amplifiés par l'absence de rampes de tension avant et après les mesures de reprise I-V. La zone au-delà de la tension de contrainte $V_{GS,stress} = 2,25$ V, correspond à la seconde étape de la séquence de step-stress. Le courant I_{GS} se dégrade et continue d'augmenter

durant cette étape, d'une durée totale d'une heure et trente minutes, ce qui permet de relier cette dégradation au mécanisme responsable de la dégradation des courants de fuite en inverse.

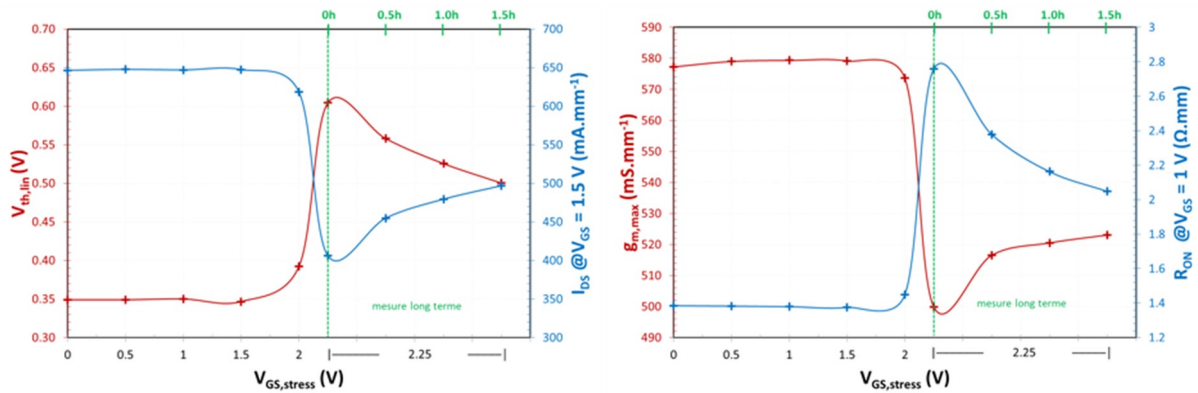


Figure IV.39 : Évolution des paramètres V_{th} , I_{DS} , R_{ON} et $g_{m,max}$ au cours de l'essai de step-stress long terme en champ vertical direct pour PCM5_OFF_m.

Les paramètres V_{th} , I_{DS} , R_{ON} et $g_{m,max}$ sont tracés en fonction de $V_{GS, stress}$ et du temps sur la Figure IV.39. Le comportement de PCM5_OFF_m est identique à celui de PCM16_OFF_m lors de la première étape, soit une dégradation des paramètres V_{th} et $g_{m,max}$. Le phénomène d'auto-guérison précédemment identifié est confirmé lors de la seconde étape par le rétablissement partiel des valeurs des paramètres V_{th} , I_{DS} , R_{ON} et $g_{m,max}$ au cours de cette phase. Le décalage négatif de la tension V_{th} et le décalage positif de la transconductance maximale $g_{m,max}$ laissent suggérer une possible migration (ou diffusion) vers le substrat des ions fluorures précédemment accumulés aux abords du 2DEG. L'auto-échauffement et le fort champ électrique imposé lors de cette étape favorisent l'hypothèse d'une diffusion activée par la température.

Des mesures en température doivent encore être réalisées afin de confirmer cette hypothèse. Néanmoins, ce phénomène a également été observé lors d'essais de step-stress en fonctionnement transistor ($V_{DS} > 0$ V) à canal ouvert (on-state) pour des densités de courant élevées (et donc d'auto-échauffement), ce qui semble valider cette hypothèse. Les résultats de ces mesures seront présentés plus en détail dans les parties suivantes.

IV.3.3. Essais de step-stress en fonctionnement transistor à V_{GS} fixe

Des tests de robustesse en champ latéral ont été effectués afin d'identifier les mécanismes de dégradation qui se produisent en mode transistor. Ces mesures s'articulent autour de trois points de polarisation distincts : à canal fermé (off-state), à canal semi-ouvert (semi-on-state) et à canal ouvert (on-state). Le point de polarisation à canal fermé (sous le seuil), avec une tension V_{GS} fixée à -1 V, permet de mettre en évidence les mécanismes de dégradation activés principalement par le champ électrique latéral. Les séquences de step-stress à canal ouvert, avec une tension V_{GS} fixée à +1,5 V, permettent de mettre en

évidence les mécanismes de dégradation activés par les fortes puissances ou forts courant. Enfin, les essais de step-stress réalisés à canal semi-ouvert, soit à une tension $V_{GS} = +0,75$ V, permettent de mettre en évidence les mécanismes à la fois activés par le champ électrique, les fortes puissances et les forts courants.

IV.3.3.1. Essais de step-stress à canal fermé – $V_{GS} < V_{th}$

Des essais de type step-stress en fonctionnement transistor et à canal fermé ($V_{GS} < V_{th}$) ont été réalisées sur les HEMTs GaN normally-off référencés PCM3_OFF_m et PCM3_OFF_d d'EVALGAN-2. Pour cette séquence $V_{GS, stress}$ est fixé à -1 V et $V_{DS, stress}$ est échelonné de 0 V par pas de 0.5 V jusqu'au claquage du HEMT ou l'atteinte de la limite maximale en puissance, fixée à 800 mW, soit $16 \text{ W}\cdot\text{mm}^{-1}$. Chaque palier de stress est maintenu durant 420 s et des mesures de reprise I-V sont intercalées (avec rampes) tous les $d_{i-V} = 2$ V afin de suivre l'évolution de l'ensemble des caractéristiques statiques.

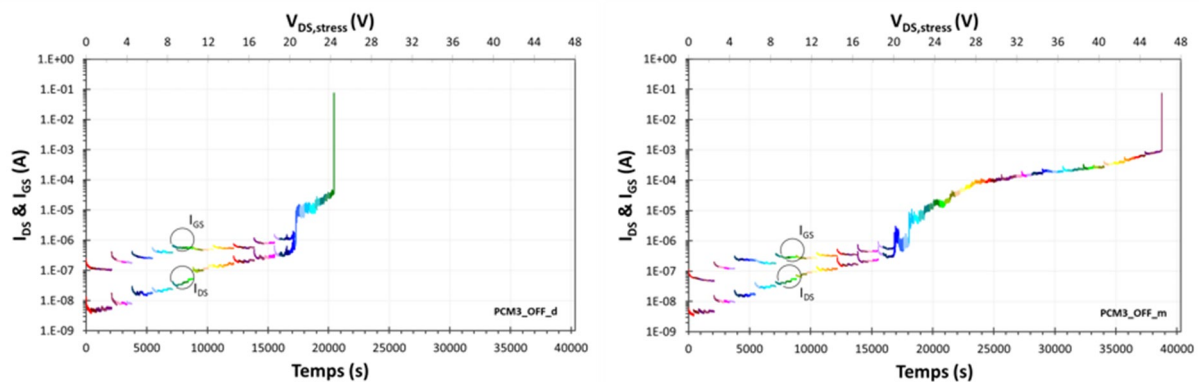


Figure IV.40 : Évolution des courants de grille I_{GS} et de drain I_{DS} de PCM3_OFF_m et PCM3_OFF_d au cours de la séquence de step-stress à canal fermé ($V_{GS, stress} = -1$ V).

L'évolution des courants de grille I_{GS} et de drain I_{DS} est présentée sur la Figure IV.40. Les transitoires visibles tous les $d_{i-V} = 2$ V sont dus aux arrêts de la séquence pour effectuer les mesures de reprises I-V. Les courants I_{DS} et I_{GS} se confondent à partir de la tension de contrainte $V_{DS, stress} = 20$ V, après l'apparition d'un saut de courant, qui s'apparente à l'apparition de micro-claquages. Le rapprochement de ces deux courants avant ce saut est le résultat du déséquilibre du champ électrique de part et d'autre du pied de grille. Ce dernier, plus important du côté drain que du côté source à mesure que la tension $V_{DS, stress}$ est augmentée, permet aux électrons de remonter et de fuir par la grille du côté drain. Le courant I_S devient alors négligeable et $|I_D| \approx |I_G|$. Les transistors évalués ont claqué en cours de palier à des tensions très distinctes, de 24 et 46 V, respectivement pour PCM3_OFF_d et PCM3_OFF_m. Les courants avant claquage sont respectivement de 0,75 et $19 \text{ mA}\cdot\text{mm}^{-1}$ et sont associés à des puissances avant claquage de 18 et $870 \text{ mW}\cdot\text{mm}^{-1}$. Ces disparités au claquage semblent tout de même favoriser l'hypothèse d'un claquage initié par le champ électrique et être le résultat de la dispersion entre les dispositifs.

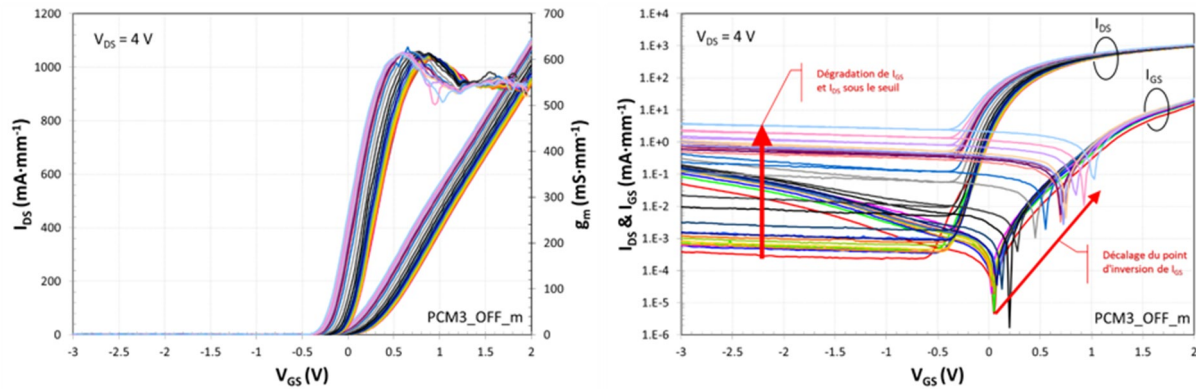


Figure IV.41 : Evolution des caractéristiques de transfert au cours de l'essai de step-stress à canal fermé ($V_{GS} = -1$ V).

Un décalage négatif des caractéristiques de transfert I_{DS} - $g_m(V_{GS})$ est observé sur la Figure IV.41 à mesure que la tension de contrainte $V_{DS, stress}$ est augmentée. Le tracé en échelle semi-logarithmique des caractéristique de transfert montre une augmentation significative des courants I_{DS} et I_{GS} sous le seuil à partir de la mesure de reprise I-V intercalée après l'échelon de tension à $V_{DS, stress} = 20$ V. Ces augmentations sont associées à un décalage positif du point d'inversion du courant I_{GS} .

L'évolution des paramètres statiques I_{DS} , R_{ON} , $g_{m, max}$ et $V_{th, lin}$ issus des mesures de reprises I-V est présentée sur les Figure IV.42 et Figure IV.43. Un comportement très stable de l'ensemble de ces paramètres peut être observé jusqu'à la tension de contrainte $V_{DS, stress} = 8$ V. Au-delà de cette contrainte, les modes de dégradation suivant sont observés : augmentation de I_{DS} , diminution de R_{ON} , décalage négatif de $V_{th, lin}$ et diminution de $g_{m, max}$. Les améliorations des paramètres I_{DS} et de R_{ON} observées sont, comme pour les précédentes études, liées à la dégradation (décalage négatif) de V_{th} (pente de g_m inchangée). Les similitudes entre ces dégradations et celles observées lors des essais de step-stress en champ vertical ($V_{GS} < 0$ V et $V_{DS} = 0$ V) présentés au paragraphe IV.3.2 permettent de lier ces modes de dégradation au mécanisme de migration des ions fluorures. Ces ions s'éloigneraient ainsi du 2DEG (comme en atteste le décalage négatif de V_{th}) et migreraient vers le substrat sous l'effet de la force de déplacement induite par le pic de champ électrique localisé dans le canal du côté drain du pied de grille. Les dégradations sont activées à partir de $V_{DS, stress} = 10$ V dans le cas de cet essai de step-stress à canal fermé ($V_{GS} = -1$ V et $V_{DS} > 0$ V), alors qu'elle est activée à partir de la tension de contrainte $V_{GS, stress} = -8$ V dans le cas de l'essai de step-stress en champ vertical ($V_{GS} < 0$ V et $V_{DS} = 0$ V), soit à des valeurs de V_{GD} ($V_{GD} = V_{GS} - V_{DS}$) de -11 et -8 V, respectivement. Le taux de dégradation relevé pour la tension V_{th} à $V_{DS, stress} = 18$ V est d'environ 15 %. La différence entre ces valeurs de V_{GD} indique que cette migration est induite non seulement par la composante verticale du champ électrique, mais aussi par sa composante horizontale. Cette hypothèse est appuyée par le fait que $g_{m, max}$ n'est dégradé que

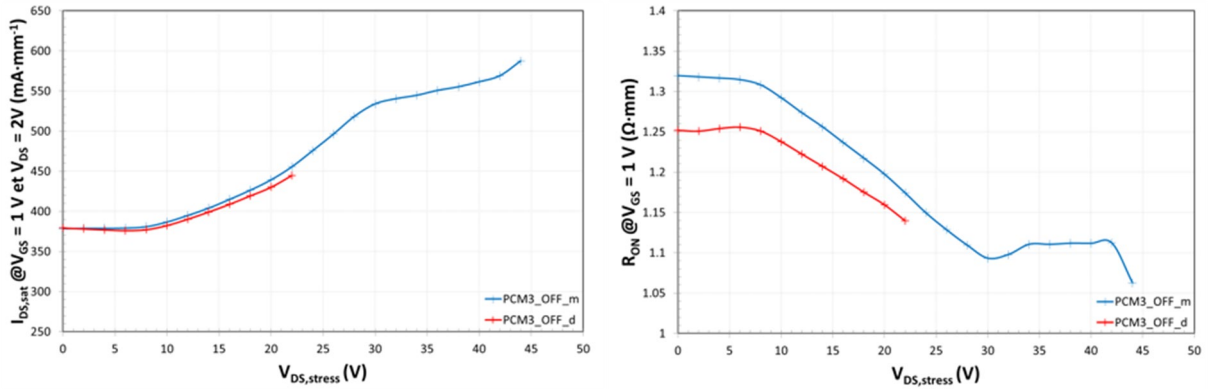


Figure IV.42 : Évolution des paramètres de sortie $I_{DS,sat}$ et R_{ON} de PCM3_OFF_m et PCM3_OFF_d au cours de la séquence de step-stress à canal fermé ($V_{GS, stress} = -1$ V).

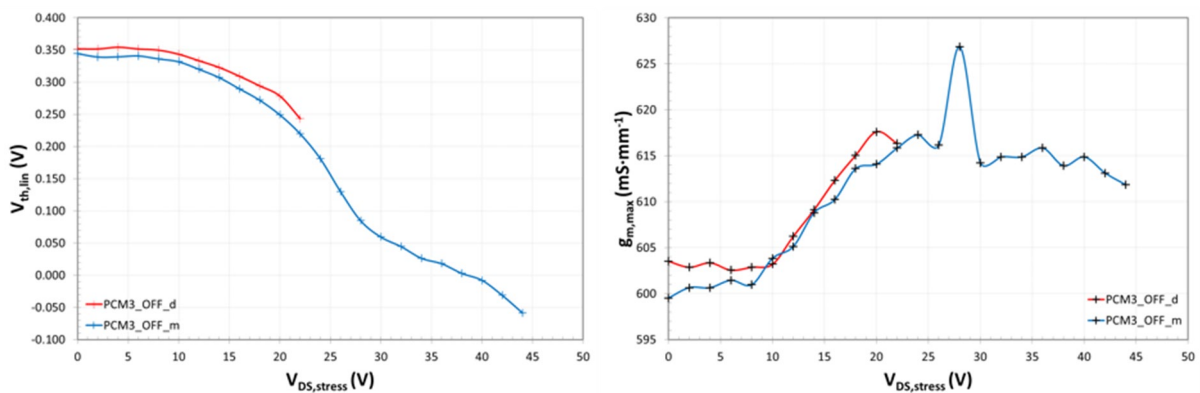


Figure IV.43 : Évolution des paramètres de transfert $V_{th,lin}$ et $g_{m,max}$ (extraits à $V_{DS} = 4$ V) de PCM3_OFF_m et PCM3_OFF_d au cours de la séquence de step-stress à canal fermé ($V_{GS, stress} = -1$ V).

lors de l'essai de step-stress en champ électrique horizontal. Ce comportement s'explique par la composante horizontale du champ électrique (orientée de la grille vers le drain) plus intense que lors d'un essai de step-stress en champ vertical. Ainsi, en plus de migrer vers le substrat sous l'effet de la composante verticale, une portion des ions fluorures migreraient en direction du drain sous l'effet de la composante horizontale, dégradant la résistance de la zone d'accès grille-drain, et donc la transconductance extrinsèque $g_{m,max}$. Le taux d'augmentation de $g_{m,max}$ est cependant de faible amplitude et inférieur à 5 % jusqu'au claquage.

Ces dégradations s'étendent jusqu'à une valeur de $V_{DS, stress}$ d'environ 26 V pour PCM3_OFF_m, avant qu'un second mécanisme, concurrent, ne se déclare. Ce dernier se manifeste par un ralentissement de la dégradation des paramètres V_{th} , et $I_{DS,sat}$ et par un arrêt de la dégradation de $g_{m,max}$ et de R_{ON} . Ce mécanisme pourrait être le résultat de la redistribution du champ électrique dans la région de grille suite à l'accumulation des ions fluorures ayant précédemment migré, tel que mis en évidence par Yang et son équipe [144]. Le champ électrique intrinsèque secondaire créé par cette accumulation s'opposerait ainsi à la migration des ions fluorures suivants et ralentirait la dégradation des paramètres V_{th} , et $I_{DS,sat}$. Ce

comportement pourrait également être à l'origine de la meilleure tenue au claquage observé pour le composant PCM3_OFF_m.

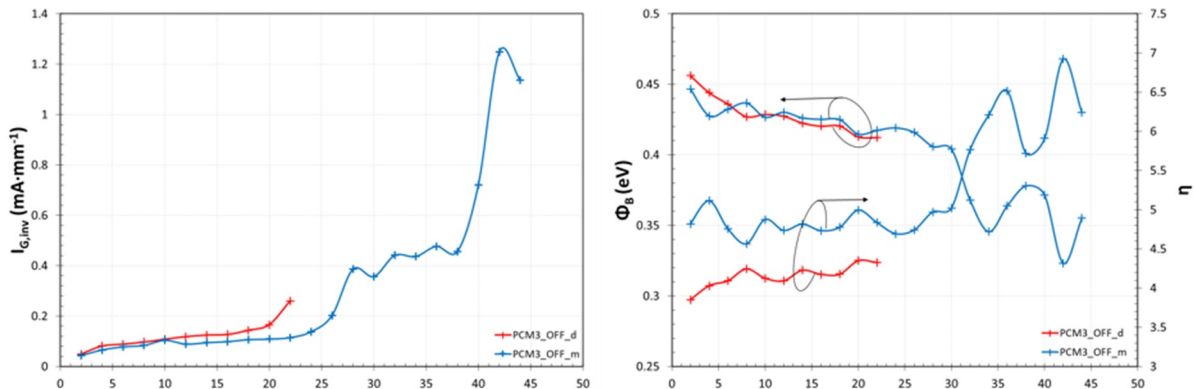


Figure IV.44 : Évolution des paramètres d'entrée $I_{G,inv}$ (extrait à $V_{GS} = -3$ V), Φ_B et η de PCM3_OFF_m et PCM3_OFF_d au cours de la séquence de step stress à canal fermé ($V_{GS, stress} = -1$ V).

Ce mécanisme de dégradation concurrent est associé à une augmentation du courant de fuite $I_{G,inv}$ ainsi qu'à une diminution de la hauteur de barrière Φ_B et à une augmentation du facteur d'idéalité η comme le montre la Figure IV.44. La faible variation de $I_{G,inv}$ jusqu'à une valeur de $V_{DS, stress}$ d'environ 20 V est permise par l'implantation non conventionnelle des ions fluorures dans le canal (au lieu de dans la couche barrière). La migration des ions fluorures sous l'effet du champ électrique n'affecte en effet que les propriétés du canal, laissant la couche barrière inchangée.

IV.3.3.2. Essais de step-stress à canal semi-ouvert – $V_{GS} > V_{th}$

Des séquences de step-stress à canal semi-ouvert ont été réalisées sur PCM4_OFF_u et PCM6_OFF_d. La tension $V_{GS, stress}$ a été fixée à 0,75 V afin de laisser circuler un courant de drain I_{DS} modéré, d'environ 250 mA·mm⁻¹, associé à une génération modérée d'électrons chauds. $V_{DS, stress}$ est échelonné de 0 V, jusqu'au claquage du HEMT, par pas de 0,5 V. Des mesures de reprise I-V (avec rampes) sont intercalées tous les $d_{I-V} = 2$ V.

Le suivi des courants de drain I_{DS} et de grille I_{GS} au long de la séquence de step-stress est présenté sur la Figure IV.45. Des transitoires de courants d'amplitude anormalement élevée sont visibles sur I_{DS} et I_{GS} pour PCM4_OFF_u malgré la présence de rampes de tensions intercalées avant et après chacune des mesures de reprises I-V. Ce comportement serait le résultat de l'activité de pièges profonds, initialement présents dans PCM4_OFF_u. I_{DS} ne varie au maximum que d'environ 3 mA au-delà de $V_{DS, stress} = 4$ V (soit à saturation), ce qui représente une variation de 60 mA·mm⁻¹ (~24 %). L'évolution I_{DS} au cours de la séquence de test s'apparente à une caractéristique de sortie $I_{DS}(V_{DS})$ classique avec une zone linéaire s'étendant de 0 à ~2 V et une zone de saturation au-delà. Cette dernière est affectée à partir de $V_{DS, stress} = 12$ V et jusqu'à $V_{DS, stress} = 24$ V (28 V pour PCM4_OFF_u), par un effet d'auto-échauffement qui se manifeste par une décroissance linéaire du courant I_{DS} . Au-delà,

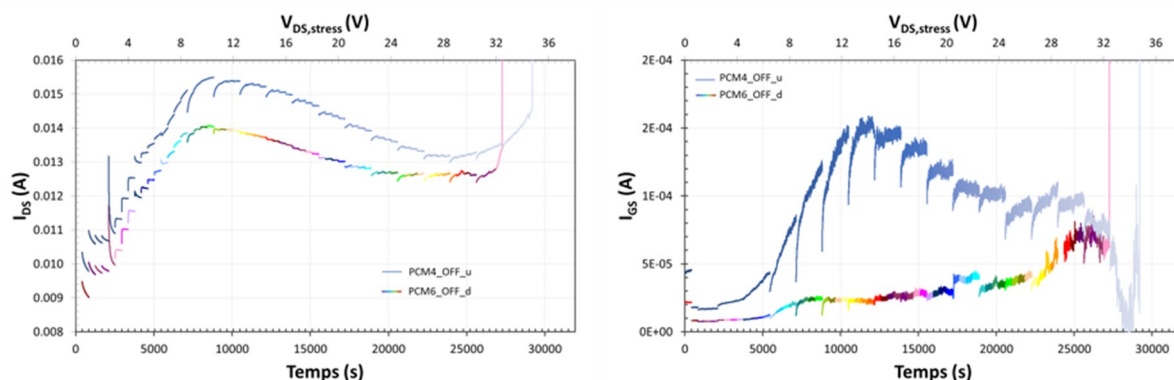


Figure IV.45 : Évolution des courants de grille I_{GS} et de drain I_{DS} sur une échelle linéaire de PCM4_OFF_u et PCM6_OFF_d au cours de la séquence de step stress à l'état semi-ouvert ($V_{GS, stress} = 0,75$ V).

I_{DS} évolue et augmente jusqu'au claquage des dispositifs, intervenu en cours de palier, à des valeurs de $V_{DS, stress}$ de 32 V et 34,5 V. Les densités de courant avant claquage sont respectivement de 268 et 291 mA.mm⁻¹ et les puissances dissipées avant claquage respectivement, de 8,6 et 10,0 W.mm⁻¹.

Les évolutions de V_{th} et de $g_{m, max}$ lors de la séquence de step-stress sont présentés sur la Figure IV.46. Une évolution atypique de I_{DS} et de $g_{m, max}$ est identifiée pour PCM4_OFF_u. Cette dernière, qui se manifeste par une dégradation plus rapide de V_{th} et par un rétablissement de $g_{m, max}$ au-delà de $V_{DS, stress} = 12$ V, met en évidence la présence d'un ou de plusieurs mécanismes de dégradation supplémentaires. La tension V_{th} reste stable jusqu'à $V_{DS, stress} = 6$ V (voir encadré de la Figure IV.46), puis se dégrade (décalage négatif). Le taux de dégradation de V_{th} est de 9 % à des $V_{DS, stress}$ de 10 et 12 V, respectivement pour PCM6_OFF_d et PCM4_OFF_u. Ces taux atteignent respectivement -28 et -100 % avant claquage. De manière réciproque, une augmentation de $g_{m, max}$ est observée au-delà de $V_{DS, stress} = 6$ V. Cette augmentation est faible, soit au maximum de seulement 5 % avant claquage. Un ralentissement des dégradations de V_{th} et de $g_{m, max}$ est observé à partir de

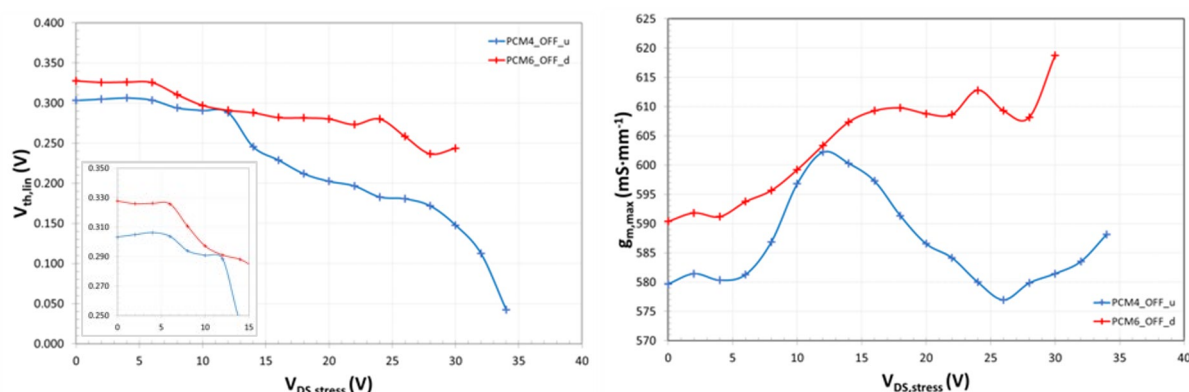


Figure IV.46 : Évolution des paramètres de transfert $V_{th, lin}$ et $g_{m, max}$ (extraits à $V_{DS} = 4$ V) de PCM4_OFF_u et PCM6_OFF_d au cours de la séquence de step-stress à canal semi-ouvert ($V_{GS, stress} = 0,75$ V).

$V_{DS, stress} = 16 \text{ V}$ pour PCM6_OFF_d, soit à une puissance dissipée élevée d'environ $4,3 \text{ W.mm}^{-1}$. Ce ralentissement pourrait être le résultat de la diffusion des ions fluorures précédemment accumulés sous l'effet de la température (de jonction) élevée. Il s'agirait du même phénomène d'auto-guérison, activé par la température, que celui identifié lors du step-stress en champ vertical ($V_{DS} = 0 \text{ V}$) à V_{GS} positif au paragraphe IV.3.2.5.1. Cette hypothèse est confortée par l'effet d'auto-échauffement qui affecte le courant I_{DS} au-delà de la tension de contrainte $V_{DS, stress} = 12 \text{ V}$ sur le suivi du courant de drain I_{DS} de la Figure IV.45.

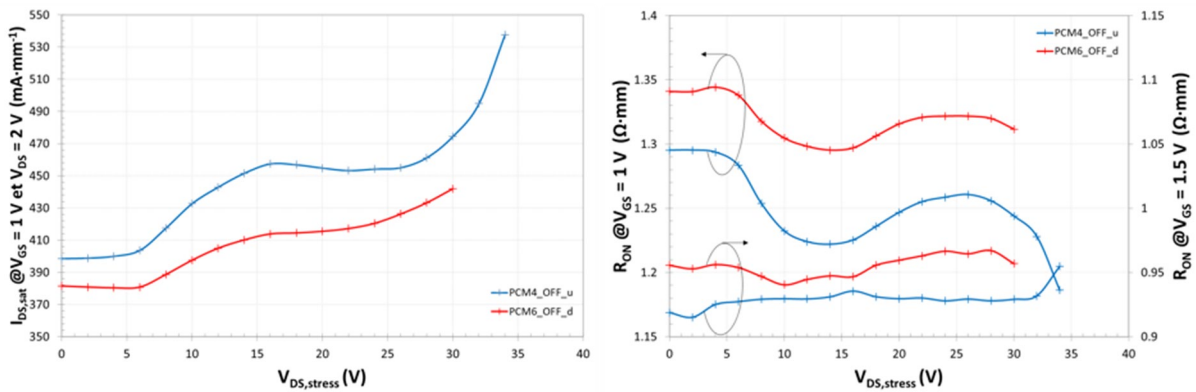


Figure IV.47 : Évolution des paramètres de sortie $I_{DS, sat}$ et R_{ON} de PCM4_OFF_u et PCM6_OFF_d au cours de la séquence de step-stress à canal semi-ouvert ($V_{GS, stress} = 0,75 \text{ V}$).

La Figure IV.47 présente l'évolution des paramètres de sortie $I_{DS, sat}$ et R_{ON} . $I_{DS, sat}$ reste comme pour V_{th} , stable jusqu'à $V_{DS, stress} = 6 \text{ V}$. Au-delà de cette valeur, le courant $I_{DS, sat}$ augmente. Les taux d'augmentation (ou dégradation) à $V_{DS, stress} = 24 \text{ V}$ sont respectivement de 10 et 15 % pour PCM6_OFF_d et PCM4_OFF_u. Ces évolutions sont, comme pour les précédentes séquences de step-stress, fortement corrélées à la dégradation de V_{th} , induite par le mécanisme de migration des ions fluorures. Le ralentissement de l'augmentation du courant I_{DS} , observé à partir de la tension de contrainte $V_{DS, stress} = 16 \text{ V}$, est lié au ralentissement de la dégradation de V_{th} sous l'effet de la température plus élevée induite par l'auto-échauffement plus important. De manière réciproque, R_{ON} reste constant jusqu'à $V_{DS, stress} = 6 \text{ V}$.

Deux comportements distincts peuvent être identifiés en fonction de la tension V_{GS} à laquelle R_{ON} est extrait. Une évolution atypique de R_{ON} est observée au-delà de $V_{DS, stress} = 6 \text{ V}$ lorsque ce paramètre est extrait à $V_{GS} = 1 \text{ V}$. Ce comportement est lié à la dégradation de la tension V_{th} dans la mesure où plus V_{th} se décale vers les valeurs négatives, plus l'ouverture du canal à $V_{GS} = 1 \text{ V}$ est importante, plus R_{ON} est faible. L'augmentation de la résistance R_{ON} à $V_{DS, stress} = 16 \text{ V}$ est ainsi liée au ralentissement de la dégradation de V_{th} . Il est par ailleurs à noter que les variations ne sont au maximum que de -3 et -9 %, respectivement pour PCM6_OFF_d et PCM4_OFF_d (contre -9 et -23 % dans le cas du step-stress à canal fermé). Le taux de dégradation reste inférieur à 2 % pour les deux HEMTs évalués lorsque R_{ON} est extrait à $V_{GS} = 1,5 \text{ V}$. Ceci s'explique par l'ouverture complète du canal à 1,5 V, quel que soit l'état de dégradation de la tension V_{th} . La valeur de la résistance R_{ON} n'est dans ces conditions pas affecté par le décalage négatif de la tension V_{th} , ce qui signifie que ce paramètre n'est pas dégradé ; seul $I_{DS, sat}$ est affecté par la dégradation de V_{th} .

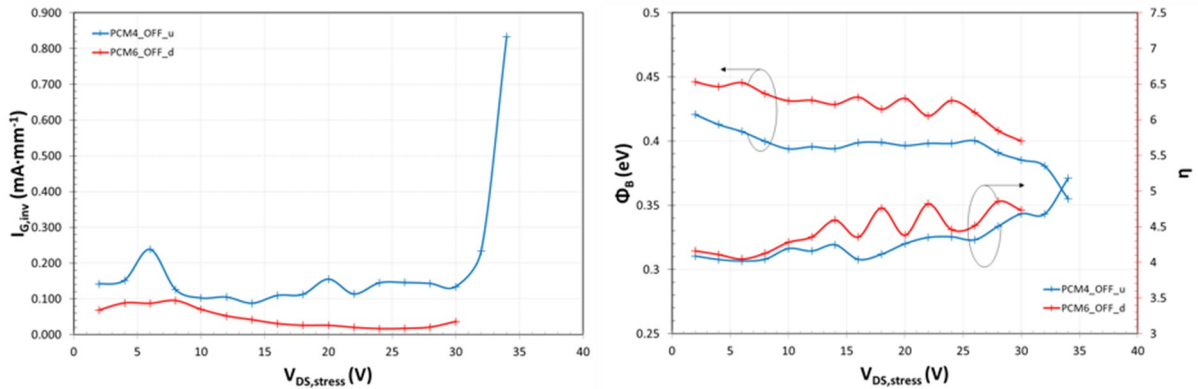


Figure IV.48 : Évolution des paramètres d'entrée $I_{G,inv}$ (extrait à $V_{GS} = 3$ V), Φ_B et η de PCM4_OFF_u et PCM6_OFF_d au cours de la séquence de step stress à canal semi-ouvert ($V_{GS} = 0,75$ V)

Les paramètres d'entrée $I_{G,inv}$, Φ_B et η varient dans de faibles proportions jusqu'à $V_{DS,stress} = 30$ V comme le montre la Figure IV.48. La dégradation de ces paramètres n'est en conséquence pas liée au mécanisme de migration des ions fluorures. Les taux de dégradation maximum associés à ces paramètres jusqu'à $V_{DS,stress} = 30$ V sont respectivement de seulement 75, 10 et 17 %. Un emballement de la dégradation de $I_{G,inv}$, associé à une chute de Φ_B et à une augmentation de η sont observés après $V_{DS,stress} = 30$ V. Ces modes de dégradation, typique du pré-claquage de la diode, laissent suggérer un claquage général du HEMT initié par le claquage de la diode.

Des modes de dégradation d'intensité différente sont observés sur les caractéristiques de transfert de PCM4_OFF_u et de PCM6_OFF_d (Figure IV.49). Pour PCM6_OFF_d, seul le courant de drain I_{DS} sous le seuil est dégradé. Un léger saut de I_{DS} sous le seuil (+1,5 $\mu A \cdot mm^{-1}$ à $V_{GS} = -2$ V) est identifié à partir de la caractéristique intercalée à $V_{DS,stress} = 16$ V. Ce dernier est associé à un léger décalage positif du point d'inversion de I_{GS} . L'apparition de ce saut correspond au ralentissement de la dégradation de $I_{DS,sat}$ (voir Figure IV.49) et à l'apparition de l'effet d'auto-échauffement. Pour PCM4_OFF_u, ce saut apparaît dès la caractéristique intercalée à $V_{DS,stress} = 14$ V et concerne aussi bien le courant de drain I_{DS} sous le seuil que le courant de grille I_{GS} sous le seuil. Le saut de courant sur I_{DS} (+55

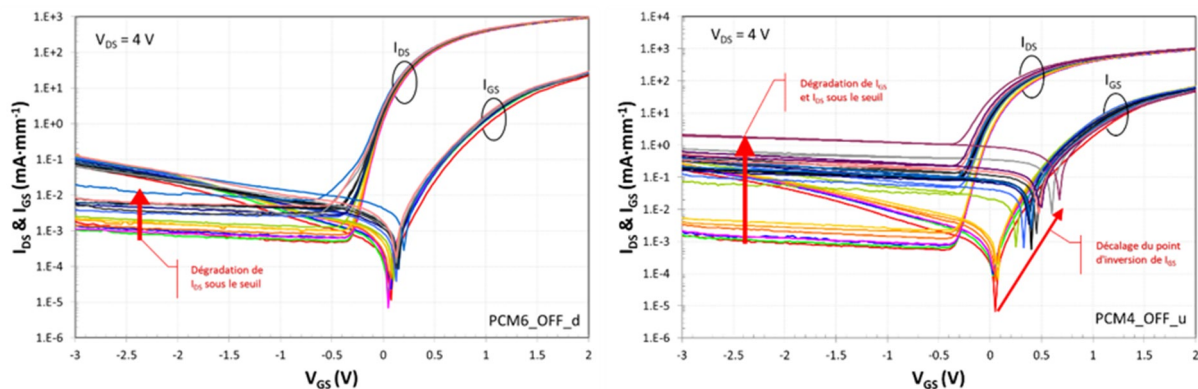


Figure IV.49 : Evolution des caractéristiques de transfert lors de l'essai de step-stress à canal semi-ouvert. Les données sont tracées sur une échelle semi-logarithmique.

$\mu\text{A}\cdot\text{mm}^{-1}$ à $V_{GS} = -2\text{ V}$) est de plus de 35 fois supérieur à celui observé sur PCM6_OFF_d et est associé à un décalage positif du point d'inversion de I_{GS} . L'on remarque également que $|I_{DS}|$ est égal à $|I_{GS}|$ sous le seuil après le saut de courant.

Ces modes de dégradation ont également été identifiés lors des précédents essais de step-stress en champ électrique vertical ($V_{DS} = 0\text{ V}$) avec polarisation grille-source directe ou inverse et lors de l'essai de step-stress à canal fermé ($V_{GS} = -1\text{ V}$). Des sauts de I_{DS} sous le seuil sont apparus sur la caractéristique de transfert intercalées à $V_{GS, stress} = -20\text{ V}$ lors de l'essai de step-stress en champ vertical échelonné négativement ($V_{DS} = 0\text{ V}$ et $V_{GS} < 0\text{ V}$) et à $V_{DS} = 20\text{ V}$ lors de l'essai de step-stress à canal fermé ($V_{GS} = -1\text{ V}$ et $V_{DS} > 0\text{ V}$). Ce saut est apparu à $V_{GS, stress} = 2,25\text{ V}$ lors de l'essai de step-stress en champ vertical positif ($V_{DS} = 0\text{ V}$ et $V_{GS} > 0\text{ V}$).

L'absence de ces modes de dégradation pour les HEMTs AlN/GaN normally-on co-intégrés à EVALGAN-2 indique que ces modes de dégradation sont liés à la présence des ions fluorures dans les variantes normally-off. Ces modes sont présents tant pour les essais de step-stress à canal fermé que pour ceux à canal ouvert, ce qui indique que les courants et températures de jonction (ou puissance dissipée) élevés, ne sont pas à l'origine de la dégradation des courants sous le seuil. À canal fermé, ces modes de dégradation semblent activés par le champ électrique et apparaissent à des valeurs de $V_{GD, critique}$ de -20 et -21 V , respectivement pour les essais de step-stress à canal fermé échelonnés en V_{GS} négatif et échelonnés en V_{DS} positif. À canal ouvert, cette tension critique $V_{GD, critique}$ est abaissée à mesure que le canal s'ouvre et donc que la tension de grille V_{GS} est importante.

Un second maximum de transconductance g_m est observé lors de l'essai de step-stress à canal semi-ouvert comme le montre l'évolution des caractéristiques de transfert présentée sur la Figure IV.50. Ce comportement affecte aussi bien PCM4_OFF_u que PCM6_OFF_d. L'extraction de g_m à $V_{GS} = 1,6\text{ V}$, soit où l'amplitude du second pic de g_m est maximum, montre que ce pic apparaît dès le palier de stress à $V_{DS, stress} = 8\text{ V}$. Les similitudes jusqu'à $V_{DS, stress} = 14\text{ V}$ avec la tension d'activation et l'amplitude de dégradation de $g_{m, max}$, indique que ces modes de dégradation sont liés à un même mécanisme de dégradation, soit la migration

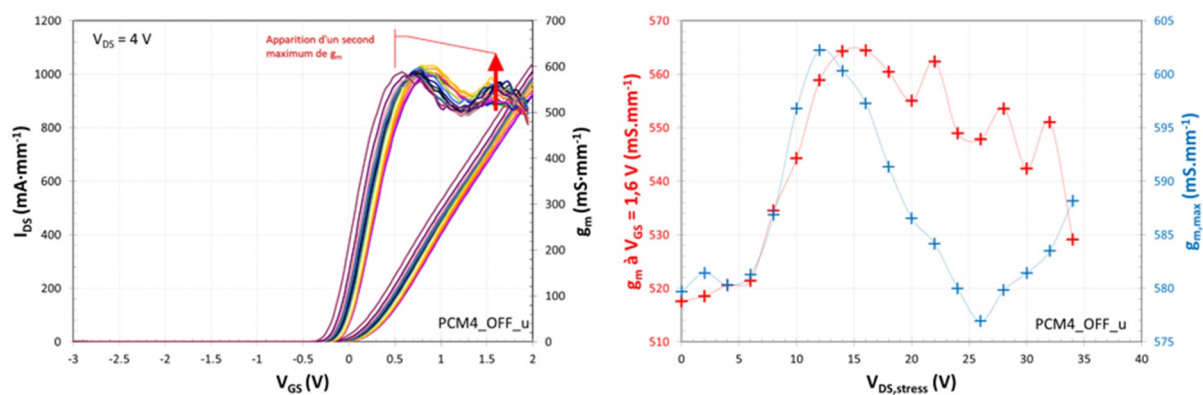


Figure IV.50 : Développement d'un second maximum de transconductance lors de l'essai de step-stress à canal semi-ouvert pour PCM4_OFF_u.

des ions fluorures. L'apparition d'un second maximum de g_m , révèle ce qui est typique des HEMTs à double canal [145]–[148]. Petitdidier et son équipe ont constaté un phénomène similaire (apparition d'un second maximum de g_m) sur des HEMTs AlInGaN/GaN normally-on soumis à un test de vieillissement de 216 heures à canal ouvert ($V_{DS} = 20$ V et $V_{GS} = 0$ V) [149]. Ce second maximum de g_m y est expliqué par la création d'un canal secondaire parasite dans la zone d'accès grille-source. Les électrons chauds générés lors du test de vieillissement à l'état passant à canal pleinement ouvert et courant I_{DS} important, seraient à l'origine de la création de pièges à électrons dans le buffer GaN, dans la barrière ou dans la couche de passivation. Dans le cas des HEMTs GaN normally-off EVALGAN-2, des pièges à électrons seraient générés dans le buffer GaN lors de la migration des ions fluorures. L'absence de ce phénomène lors des essais de step-stress à canal fermé à $V_{DS} = 0$ V, indique que ces pièges sont générés dans les zones d'accès. Ce comportement s'explique par la composante horizontale du champ électrique, bien plus importante à canal ouvert qu'à canal fermé ($V_{DS} = 0$ V), ce qui confirme le rôle de la migration des ions fluorures dans le développement du second maximum de g_m .

IV.3.3.3. Essais de step-stress à canal ouvert – $V_{GS} \gg V_{th}$

Enfin, des essais de step-stress à canal ouvert ont été réalisés sur PCM5_OFF_d et PCM6_OFF_m. Pour ces essais, la tension de grille $V_{GS, stress}$ est fixée à 1,5 V et la tension de drain $V_{DS, stress}$ est échelonnée de 0 V, jusqu'au claquage des dispositifs ($P_{W, limite}$ est fixé à 16 W.mm⁻¹), par pas de 0,5 V. Chaque échelon de tension est maintenu durant 420 secondes et des mesures de reprises I-V sont intercalées (avec rampes) avec un pas $d_{I-V} = 2$ V.

La Figure IV.51 présente le suivi des courants de grille I_{GS} et de drain I_{DS} de PCM5_OFF_d et PCM6_OFF_m. L'évolution de I_{DS} s'apparente jusqu'à $V_{DS} = 4$ V à une caractéristique de sortie $I_{DS}(V_{DS})$ mesurée à $V_{GS} = 1,5$ V, avec une zone linéaire qui s'étend jusqu'à $V_{DS} = 1,5$ V et une zone saturée au-delà. A $V_{DS, stress} = 1,5$ V, I_{DS} atteint une valeur de 33 mA, ce qui correspond à une valeur normalisée de 660 mA.mm⁻¹. Cette valeur est proche de celle obtenue sur la caractéristique de sortie $I_{DS}(V_{DS})$ mesurée à $V_{GS} = V_{DS} = 1,5$ V, soit 685 mA.mm⁻¹. Un effet d'auto-échauffement est observé entre $V_{DS, stress} \approx 5$ V et $V_{DS, stress} = 14$ V. Cet effet se manifeste par une diminution du courant I_{DS} à mesure que la tension $V_{DS, stress}$ augmente. Au-delà de la tension de contrainte $V_{DS, stress} = 14$ V, le courant I_{DS} se dégrade et augmente rapidement avec le temps avant le claquage des dispositifs, intervenus en cours de palier, à des valeurs de $V_{DS, stress}$ de 19 et 20,5 V, respectivement pour PCM6_OFF_m et PCM5_OFF_d. Les puissances dissipées avant claquage sont respectivement de 15,5 et 15,8 W.mm⁻¹ et sont associés à des courants avant claquage de

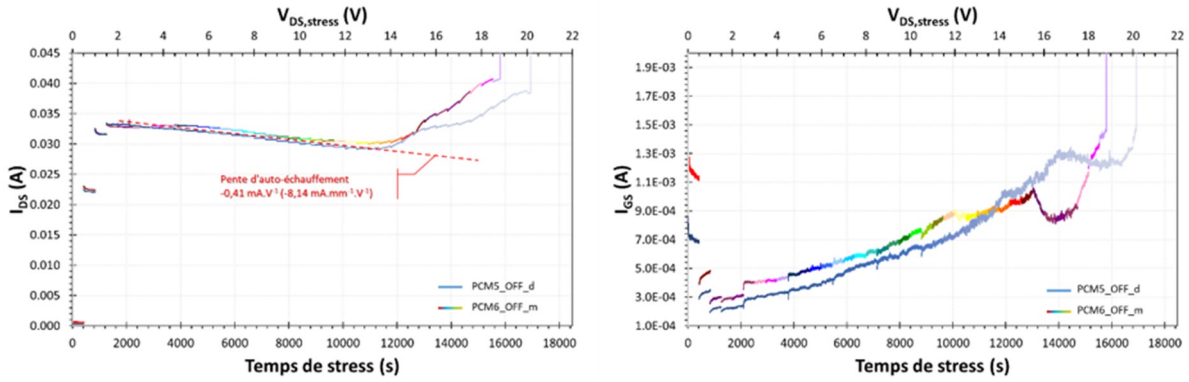


Figure IV.51 : Suivi des courants de drain I_{DS} de grille I_{GS} au cours de l'essai de step-stress à canal ouvert ($V_{GS} = 1,5$ V) pour PCM5_OFF_d et PCM6_OFF_m.

814 et 769 $\text{mA}\cdot\text{mm}^{-1}$. Les puissances dissipées avant claquage, de valeurs très proches, favorisent la piste d'un claquage initié par la température élevée induite par l'auto-échauffement des dispositifs. Le courant de grille I_{GS} suit une tendance similaire à I_{DS} et donc augmente pour des valeurs de $V_{DS, stress}$ comprises entre 5 et 14 V à mesure que l'intensité de l'effet d'auto-échauffement augmente ; une évolution plus atypique est ensuite observée au cours des paliers au-delà de $V_{DS, stress} = 14$ V.

Les mêmes modes de dégradation que pour l'essai de step-stress à canal semi-ouvert sont retrouvés sur les caractéristiques de transfert de la Figure IV.52. Ces modes sont les suivants: décalage négatif des caractéristiques de transfert, dégradation de I_{DS} et de I_{GS} sous le seuil, décalage du point d'inversion de I_{GS} et apparition d'un second maximum de g_m à $V_{GS} = 1,6$ V. L'apparition d'un second maximum de g_m à partir de la caractéristique de transfert intercalée après l'échelon à $V_{DS, stress} = 10$ V confirme l'hypothèse précédente de la création d'un canal secondaire parasite dans les zones d'accès sous l'effet de la migration des ions fluorures.

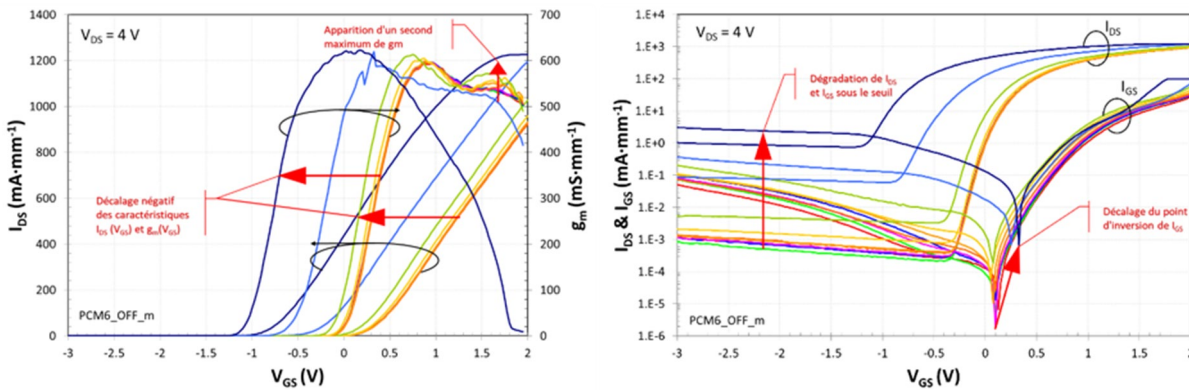


Figure IV.52 : Evolution des caractéristiques de transfert au cours de l'essai de step-stress à canal ouvert ($V_{GS} = 1,5$ V) pour PCM6_OFF_m.

La tension de seuil V_{th} est dégradée à partir de $V_{DS, stress} = 12$ V et varie de 330 mV à t_0 à -370 et -716 mV à $V_{DS, stress} = 18$ V, respectivement pour PCM5_OFF_d et PCM6_OFF_m comme le montre la Figure IV.53. Les taux de dégradation pour la tension $V_{th, lin}$ à

$V_{DS, stress} = 12$ V sont de -6 et -14 %, respectivement. Le décalage négatif de V_{th} serait, comme pour les essais de step-stress précédents, le résultat de la migration des ions fluorures dans la structure. Puisque la tension V_{th} est décalée vers les valeurs négatives, cette migration s'effectue très probablement du 2DEG vers le substrat. De manière réciproque, $g_{m, max}$ est dégradé à partir de $V_{DS, stress} = 12$ V. Le taux de dégradation de $g_{m, max}$ reste néanmoins, comme pour les autres essais de step-stress, faible et au maximum de 5 %.

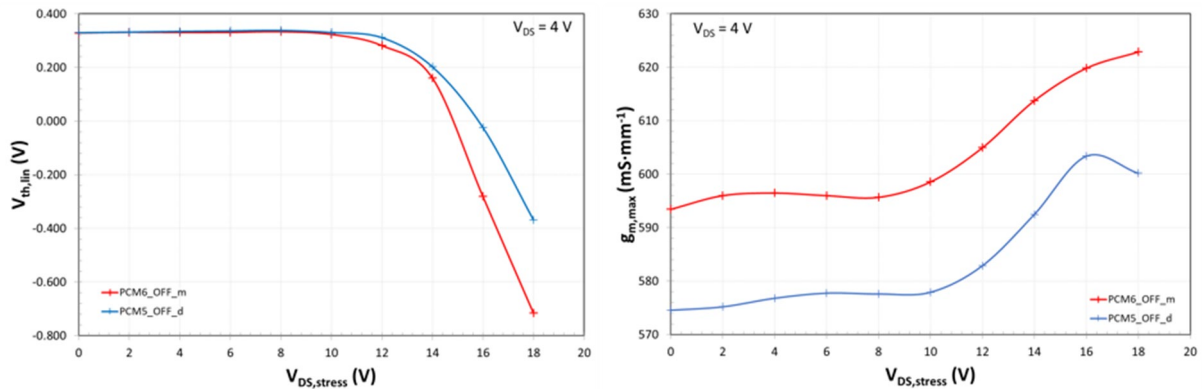


Figure IV.53 : Evolution de la tension de seuil V_{th} et de la transconductance maximale $g_{m, max}$ au cours de l'essai de step-stress à canal ouvert ($V_{GS} = 1,5$ V) pour PCM6_OFF_m et PCM5_OFF_d.

Le courant de saturation de drain $I_{DS, sat}$ augmente en réponse au décalage négatif de la tension V_{th} comme le montre la Figure IV.54. Le taux de dégradation de $I_{DS, sat}$ à $V_{DS, stress} = 12$ V est de 6 % pour PCM6_OFF_m et de 5 % pour PCM5_OFF_d, soit des taux de dégradation proches de ceux obtenus pour V_{th} . R_{ON} est amélioré au cours de l'essai de step-stress à partir de $V_{DS, stress} = 12$ V. Les taux de dégradation à $V_{DS, stress} = 14$ V associés à $R_{ON, 1}$ et $R_{ON, 1,5}$ sont respectivement de -12 et -8 % (-4 et -2 % à $V_{DS, stress} = 12$ V). La dégradation de R_{ON} extraite à $V_{GS} = 1,5$ V est observée au cours de cet essai. L'absence de dégradation de R_{ON} lors des essais de step-stress à canal fermé ($V_{GS} = -1$ V) et à canal semi-ouvert ($V_{GS} = 0,75$ V) indique que la dégradation de R_{ON} est induite par les courants et températures plus élevés de l'essai de step-stress à canal ouvert ($V_{GS} = 1,5$ V).

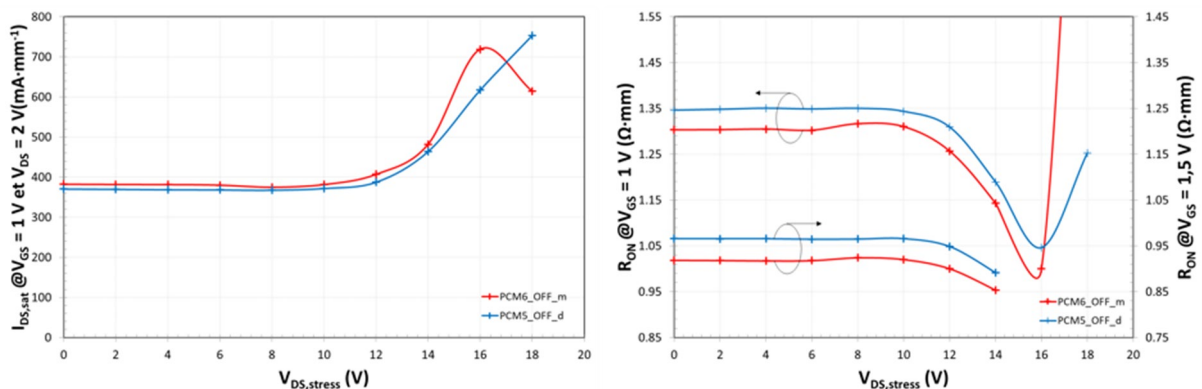


Figure IV.54 : Evolution de $I_{DS, sat}$ et R_{ON} au cours de l'essai de step-stress à canal ouvert ($V_{GS} = 1,5$ V) pour PCM6_OFF_m et PCM5_OFF_d.

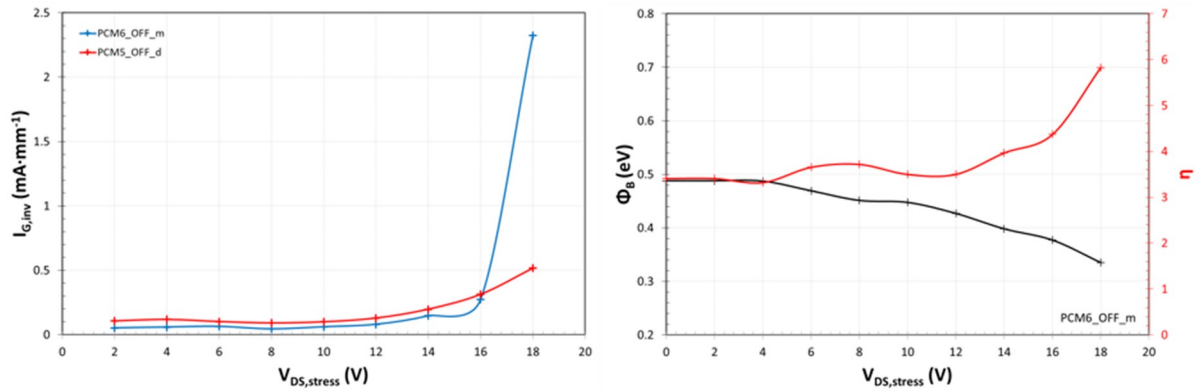


Figure IV.55 : Evolution des paramètres d'entrée $I_{G,inv}$ (extrait à $V_{GS} = -3$ V), Φ_B et η au cours de l'essai de step-stress à canal ouvert ($V_{GS} = 1,5$ V).

Le courant de fuite de grille $I_{G,inv}$ est dégradé lors de l'essai de step-stress à canal ouvert (Figure IV.55). La valeur de l'augmentation du courant $I_{G,inv}$ à la tension de contrainte $V_{DS,stress} = 14$ V est d'environ $230 \mu A \cdot mm^{-1}$, pour une valeur initiale à t_0 de $52 \mu A \cdot mm^{-1}$, ce qui est une augmentation acceptable pour un courant de fuite de grille. Un emballement de la dégradation de $I_{G,inv}$, Φ_B et η est constaté sur les mesures de reprise I-V réalisées après le palier à $V_{DS,stress} = 16$ V, ce qui est loin de la zone d'activation du mécanisme de migration des ions fluorures. Les paramètres $I_{G,inv}$, Φ_B et η ne sont ainsi pas affectés par la migration des ions fluorures. En effet, en migrant vers le substrat sous l'effet de la force de déplacement induite par le champ électrique, les ions fluorures implantés dans le canal GaN s'éloignent de la couche barrière AlN, chargée d'isoler le canal 2DEG de l'électrode de grille.

Aucune dégradation de ces paramètres n'avait été constatée lors des essais de step-stress en mode diode ($V_{DS} = 0$ V) échelonné en V_{GS} positif malgré le sens de migration inversé des ions fluorures (voir paragraphe IV.3.2.5). Ce comportement indique que les ions fluorures sont bloqués par la barrière de potentiel à l'hétérojonction AlN/GaN. Cette barrière empêcherait ainsi les ions fluorures de remonter dans la barrière AlN et de dégrader les propriétés de conduction de la grille.

IV.4. Bilan des essais de step-stress et SOA

IV.4.1. Dégradation du courant de fuite de grille

L'emballlement de la dégradation du courant de fuite de grille $I_{G,inv}$ dépend de l'intensité du courant qui circule dans le canal comme le montre la Figure IV.56. Plus le canal est ouvert, plus le courant circulant dans le canal est élevé, plus $I_{G,inv}$ se dégrade tôt.

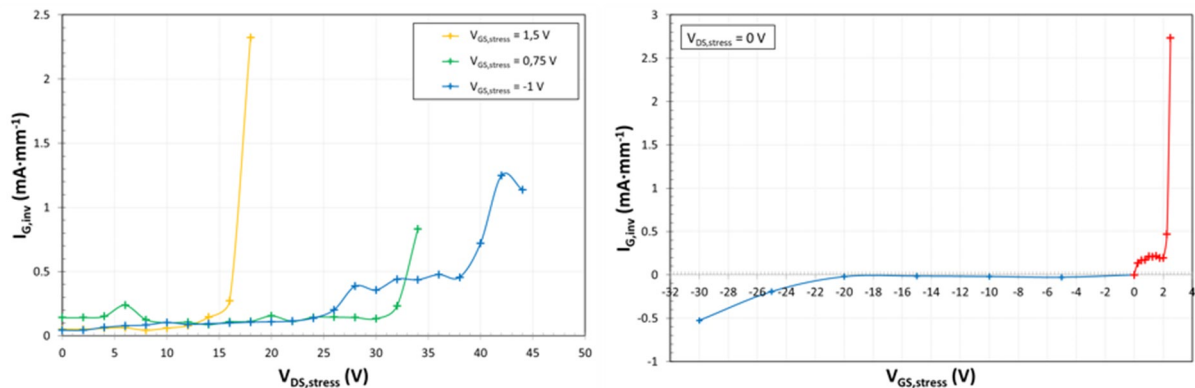


Figure IV.56 : Dégradation du courant de fuite de grille en inverse $I_{G,inv}$ ($V_{GS} = -3$ V) au cours des séquences de step-stress en mode transistor (à gauche) et en mode diode (à droite).

Cette dégradation intervient peu avant le claquage pour les dispositifs testés en mode transistor ($V_{DS} > 0$ V) et s'apparente à un mécanisme de pré-claquage de la diode d'entrée des HEMTs. Pour autant, aucun claquage n'a été constaté lors des essais de step-stress en mode diode ($V_{DS} = 0$ V) et à V_{GS} échelonné positivement et négativement, malgré l'atteinte d'un courant de drain très important $I_{DS} = 99$ mA (soit 1980 mA·mm⁻¹) lorsque V_{GS} est échelonné positivement. Ce comportement indique que le courant seul ne suffit pas à initier le claquage des HEMTs AlN/GaN normally-off et que l'effet d'un champ électrique latéral ($V_{DS} > 0$ V) est également nécessaire.

IV.4.2. Migration des ions fluorures

Le mécanisme de migration des ions fluorures a donc été mis en évidence par les différents essais de step-stress réalisés sur les HEMTs AlN/GaN normally-off EVALGAN-2. Ce mécanisme se manifeste sur les caractéristiques électriques statiques par l'ensemble ou une partie des modes de dégradation suivants :

- Décalage de la tension de seuil V_{th}
- Décalage du courant de drain I_{DS} et de la résistance R_{on}
- Dégradation du maximum de transconductance $g_{m, max}$
- Apparition d'un second maximum de g_m

Les décalages de I_{DS} et de R_{on} sont induits par le décalage de la tension de seuil V_{th} . Pour un même point de fonctionnement V_{GS} , plus la tension V_{th} se décale vers les valeurs négatives, plus le courant I_{DS} est important et la pente de $g_m(V_{GS})$ reste donc inchangée. De manière réciproque, plus la tension V_{th} se décale vers les valeurs positives, plus le courant I_{DS} est faible. Le sens du décalage de la tension V_{th} dépend du sens de migration des ions fluorures dans l'hétérostructure, mais aussi de leur position dans cette dernière. Plus les ions fluorures sont proches du gaz électronique 2DEG, plus la tension V_{th} est positive. Au contraire, plus ces derniers sont éloignés du 2DEG, moins leur capacité à dépléter le 2DEG est importante et plus la tension V_{th} est négative. Le mécanisme de migration des ions fluorures dépend de l'intensité et du sens du champ électrique à proximité des ions fluorures, et donc de l'intensité et du sens de la force de déplacement induite par ce champ électrique. Les ions fluorures migrent en direction du substrat lorsque le champ électrique est orienté du canal vers la grille et en direction de la grille lorsque le champ électrique est orienté de la grille vers le canal. Deux comportements distincts sont alors identifiés en fonction de la position où sont implantés les ions fluorures. Pour un même sens de migration des ions fluorures, ces derniers vont se rapprocher ou s'éloigner du 2DEG en fonction de s'ils sont implantés au-dessus (dans la couche barrière) ou au-dessous (dans le canal GaN) du 2DEG. Des ions qui migrent en direction du substrat vont ainsi avoir tendance à se rapprocher du 2DEG lorsqu'ils sont implantés dans la couche barrière ou à s'éloigner du 2DEG lorsqu'ils sont implantés dans le canal GaN. La tension de seuil V_{th} va en réponse à cette migration se décaler respectivement vers les valeurs positives ou vers les valeurs négatives. Ces mécanismes de dégradation sont illustrés à la Figure IV.57.

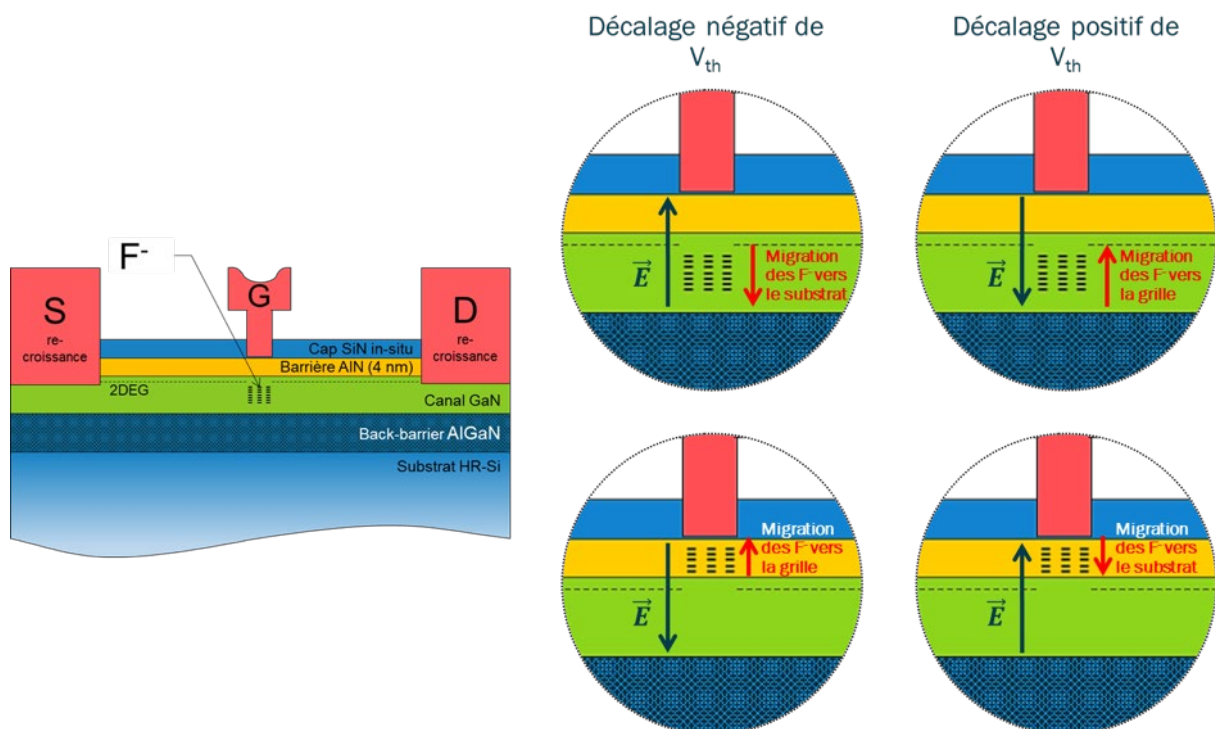


Figure IV.57 : Sens du décalage de la tension de seuil V_{th} en fonction de la zone d'implantation des ions fluorures F^- et du sens du champ électrique \vec{E} appliqué au HEMT.

Ce comportement a été vérifié en changeant le sens de la contrainte en champ électrique appliquée aux HEMTs AlN/GaN normally-off EVALGAN-2 polarisés en mode diode ($V_{DS} = 0$ V). Les ions fluorures sont implantés pour ces derniers sous la grille et au-dessous du 2DEG, dans le canal GaN. Un décalage positif de la tension V_{th} a été observé lors des essais de step-stress à $V_{DS} = 0$ V et V_{GS} échelonnée positivement (voir paragraphe IV.3.2.5) et négatif lors des essais de step-stress à $V_{DS} = 0$ V et V_{GS} échelonnée négativement (voir paragraphe IV.3.2.1).

Les essais de step-stress en mode transistor ($V_{DS} > 0$ V) ont révélés deux modes de dégradation supplémentaires associés au mécanisme de migration des ions fluorures, soit une dégradation de la transconductance $g_{m,max}$ et la formation d'un second maximum de transconductance.

Le second maximum de transconductance n'apparaît que lors des essais de step-stress à canal ouvert et semi-ouvert, ce qui pourrait indiquer que ce mécanisme est lié aux courants et aux températures de jonction plus élevés mis en jeu. L'hypothèse suivante a alors été émise: la composante horizontale du champ électrique à l'aplomb des angles du pied de grille et l'auto-échauffement sont responsables de la migration d'une faible proportion des ions fluorures dans les zones d'accès. Ces ions fluorures piégés dans ces zones d'accès seraient alors responsables de la déplétion du canal 2DEG sus-jacent. Les zones d'accès grille-drain et grille-source seraient affectées de la même façon car la grille des dispositifs testés est centrée. Le comportement de ces zones d'accès serait alors semblable à celui d'une grille secondaire, de tension de seuil supérieure. En effet, en raison de l'éloignement plus grand entre les ions fluorures piégés dans les zones d'accès et la grille, une tension de grille V_{GS} plus élevée que celle requise pour peupler le canal sous la grille est nécessaire afin de peupler le canal dans les zones d'accès. Cette hypothèse est confirmée par le fait que ce second maximum de transconductance apparaît sur la caractéristique $g_m(V_{GS})$ à une valeur $V_{GS} \approx 1,6$ V, et ne se décale pas avec le décalage de la tension de seuil V_{th} . En effet, dans le cas du mécanisme majoritaire de migration vertical des ions fluorures, le premier maximum de transconductance se décale, en V_{GS} , à mesure que la tension V_{th} se décale, soit à mesure que les ions fluorures s'éloignent ou se rapprochent du canal 2DEG. L'absence de décalage du second maximum de V_{GS} serait dû au gradient horizontal du champ électrique qui est moins prononcé que le gradient vertical. Ce gradient, dont l'origine se trouve aux angles du pied de grille (coté drain généralement) est ainsi susceptible de faire migrer, vers les zones d'accès, une plus faible quantité d'ions fluorures.

IV.4.3. Synthèse des résultats

L'aire de sécurité de fonctionnement des HEMTS AlN/GaN normally-off de la technologie EVALGAN-2 est définie par les tensions d'activation du mécanisme de migration des ions fluorures. Il s'agit en effet du premier mécanisme de dégradation qui se manifeste. La Figure IV.58 présente l'évolution de la dégradation de la tension de seuil V_{th} (à

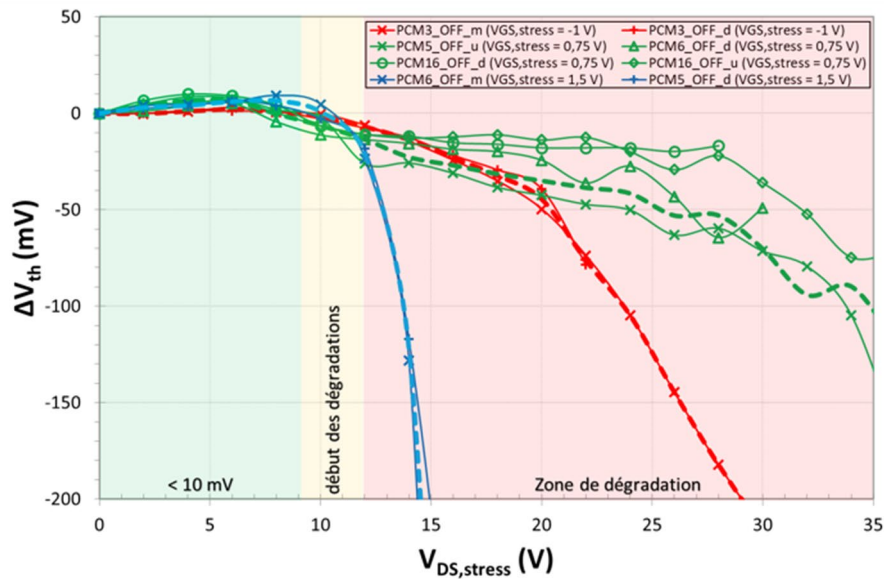


Figure IV.58 : Dégradation normalisée par rapport à la valeur initiale de la tension de seuil V_{th} (à $I_{DS} = 1 \text{ mA.mm}^{-1}$) en fonction des conditions de stress $V_{GS, \text{stress}}$ et $V_{DS, \text{stress}}$. Les tracés en pointillés correspondent aux moyennes des dégradations des essais de step-stress réalisés à des tensions $V_{GS, \text{stress}}$ de -1 V (en rouge), 0,75 V (en vert) et 1,5 V (en bleu).

$I_{DS} = 1 \text{ mA.mm}^{-1}$) des HEMTs AlN/GaN normally-off, pour différentes conditions de polarisation $V_{GS, \text{stress}}$ et $V_{DS, \text{stress}}$.

Les premières dégradations de la tension de seuil V_{th} apparaissent dès les paliers à $V_{DS, \text{stress}} = 9 \text{ V}$ lorsque le HEMT est polarisé en mode de canal semi-ouvert ($V_{GS} = 0,75 \text{ V}$) et dès les paliers à $V_{DS, \text{stress}} = 12$ lorsque le HEMT est polarisé en mode de canal ouvert ($V_{GS} = 1,5 \text{ V}$) et fermé ($V_{GS} = -1 \text{ V}$). La zone de début des dégradations, en jaune sur la Figure IV.58, est définie pour des variations de la tension V_{th} supérieures à $\pm 10 \text{ mV}$. Le critère de $\pm 50 \text{ mV}$ de dégradation de V_{th} est atteint à partir de $V_{DS, \text{stress}} = 13 \text{ V}$ lorsque la grille du HEMT est polarisée à $V_{GS} = 1,5 \text{ V}$. Ce critère est atteint à une tension $V_{DS, \text{stress}} = 20 \text{ V}$ en mode de canal fermé ($V_{GS} = -1 \text{ V}$) et à une tension $V_{DS, \text{stress}} = 24 \text{ V}$ en mode de canal semi-ouvert ($V_{GS} = 0,75 \text{ V}$). La tension d'activation du mécanisme de migration des ions fluorures semble ainsi dépendre uniquement du champ électrique appliqué. Le courant est un facteur d'accélération de la dégradation de la tension V_{th} . Cette tension se dégrade plus rapidement lorsque le HEMT est polarisé en mode de canal ouvert, où l'auto-échauffement induit par les fortes densités de courant et de puissance est plus important. L'accélération de la dégradation de la tension V_{th} du HEMT en mode de canal fermé est supérieure à celle du HEMT en mode de canal semi-ouvert. Ce comportement pourrait être dû à la distribution différente du champ électrique dans le canal pour ces deux modes de fonctionnement.

Lorsque le HEMT est polarisé en mode diode, les critères de $\pm 10 \text{ mV}$ et de $\pm 50 \text{ mV}$ de dégradation de V_{th} sont respectivement atteints à des tensions $V_{GS, \text{stress}}$ de -9 V et de -11 V, lorsque $V_{GS, \text{stress}}$ est échelonné négativement. Lorsque $V_{GS, \text{stress}}$ est échelonné positivement, ces critères sont respectivement atteints à des tensions $V_{GS, \text{stress}}$ de +1,75 V et de +1,8 V,

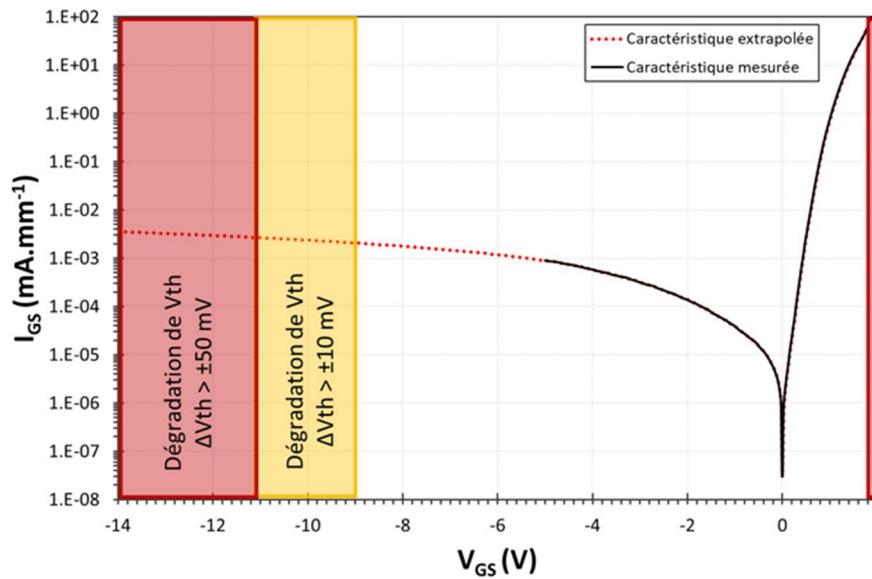


Figure IV.59 : Limites d'utilisation sécuritaire des HEMTs GaN normally-off de la technologie EVALGAN-2 en mode diode ($V_{DS} = 0$ V)

comme observé au paragraphe IV.3. Ces limites sont reportées sur la caractéristique d'entrée de la Figure IV.59.

Ces valeurs sont en accord avec l'application prévue par le fondeur OMMIC qui prévoit d'utiliser ces HEMTs à des courants de drain I_{DS} moyens, d'environ $250 \text{ mA}\cdot\text{mm}^{-1}$. Ce courant est atteint pour une valeur de V_{GS} d'environ $0,75$ V (1 V au maximum) et une valeur de V_{DS} d'environ 1 V, qui correspond au maximum de transconductance $g_{m,max}$. Les HEMTs GaN normally-off commencent, comme nous l'avons vu à se dégrader à une tension de drain $V_{DS} = 9$ V ($V_{th,init} - 10$ mV) lorsque la grille est polarisée à la tension $V_{GS} = 0,75$ V (courbes en vert sur la Figure IV.58). Le critère de ± 50 mV de dégradation de V_{th} à cette tension de grille est atteint à une tension $V_{DS} = 20$ V. Ces critères définissent l'aire de sécurité de fonctionnement utile en mode transistor des HEMTs normally-off de la plaque EVALGAN-2. Afin d'être compatible avec les HEMTs AlN/GaN normally-on co-intégrés à la technologie EVALGAN-2, l'alimentation de grille négative $V_{GS} = -3$ V utilisée pour placer ces derniers à l'état bloqué sera également utilisée pour bloquer les HEMTs normally-off. Ces derniers seront ainsi utilisés à des valeurs de tension de grille V_{GS} comprises entre -3 et 1 V et à des valeurs de V_{DS} comprises entre 0 et 4 V.

Cette plage d'utilisation, se trouve en deçà des limites de l'aire de sécurité de fonctionnement (SOA) utile définie ci-dessus, ce qui permet de valider l'approche à implantation d'ions fluorures pour la réalisation de technologies HEMT GaN, co-intégrant de manière monolithique des HEMTs GaN normally-off et normally-on sur une même puce. Cette technologie permettra à terme de remplacer la technologie GaAs ED02AH du fondeur OMMIC dédiée aux applications fonctionnant de 1 à 40 GHz (à une densité de puissance maximale de $330 \text{ mW}\cdot\text{mm}^{-1}$), et utilisée pour la réalisation d'amplificateurs à bas bruits LNA, de core chips, de mixers et de circuits numériques de commande.

Conclusion générale et perspectives

Les technologies d'évaluation HEMT GaN EVALGAN-1 et EVALGAN-2 du fondeur OMMIC ont été évaluées au cours de ce travail de thèse. Il s'agit respectivement du premier et du second essai de la part du fondeur de co-intégration monolithique de HEMTs GaN normally-off et normally-on au sein d'une même puce. Ces technologies sont basées sur les technologies commerciales MMIC D01GH et D006GH mettant respectivement à disposition des HEMTs GaN normally-on de longueur de grille L_G de 100 et 60 nm. Ces derniers, réalisés sur un substrat HR-Si sont basés sur une hétérojonction AlN/GaN et sont destinés aux applications d'amplification de puissance (HPA) haute fréquence (de 15 à 100 GHz), à la réalisation de LNA robustes et de circuits d'émission/réception (T/R chip) à hautes performances. Les HEMTs GaN normally-on présents sur ces technologies proposent d'excellentes performances en termes de densité de puissance (4 et 2,9 W.mm⁻¹ respectivement pour les HEMTs de longueur de grille L_G de 100 et 60 nm), de transconductance ($g_{m,max}$ de 800 et 900 mS.mm⁻¹ respectivement), de fréquence de coupure (F_{max} de 180 et 190 GHz respectivement), de densité de courant ($I_{DSS,max} = 1700$ mA.mm⁻¹) et de tension de claquage ($V_{B,g-d} = 36$ V). Cependant, les technologies D01GH et D006GH ne proposent que des HEMTs GaN de type normally-on, ce qui est un désavantage pour de nombreuses applications en termes de sûreté de fonctionnement, d'intégration et de consommation électrique.

Une approche à implantation d'ions fluorures dans l'hétérostructure a été proposée afin de réaliser le complémentaire HEMT GaN normally-off. Les ions fluorures sont implantés sous la grille et dans la couche canal afin de remonter la bande d'énergie de conduction dans cette zone et d'obtenir la fonctionnalité normally-off. Ces ions sont implantés avant le dépôt de la métallisation de grille par RIE et des étapes de masquage supplémentaires sont utilisées afin de co-intégrer les fonctionnalités normally-off et normally-on sur le même wafer. Les composants étudiés au cours de ces travaux sont des HEMTs GaN normally-off de longueur de grille $L_G = 250$ nm et normally-on de longueur de grille $L_G = 60$ nm et $L_G = 100$ nm, de développement $W_G = 50$ μm (2 doigts de grille de largeur $W_G = 25$ μm). Ces HEMTs sont répartis sur 17 PCM, pour un total de 102 transistors de chaque variante. EVALGAN-1 et EVALGAN-2 ont été réceptionnés au laboratoire IMS sous la forme de wafer de 3 pouces non amincis. De nombreux échantillons ont été mesurés au cours de ce travail de thèse afin d'évaluer la dispersion des performances et la robustesse des HEMTs de ces technologies. Des protocoles et l'automatisation des mesures ont été spécialement mis en œuvre afin de s'assurer de la répétabilité des séquences de step-stress et des mesures de reprise. Un programme de traitement automatisé des données a été développé afin de traiter avec efficacité le très grand nombre de données générées au cours de ce travail. Le nombre de

HEMTs AlN/GaN normally-off et normally-on évalués s'élève à 113 pour la technologie EVALGAN-1 et à 18 pour la technologie EVALGAN-2.

Les caractérisations statiques réalisées sur les HEMTs GaN de la technologie EVALGAN-1 ont montré les hautes performances et la faible dispersion des paramètres des HEMTs normally-off. Le Tableau C.1 rappelle les performances moyennes et la dispersion des paramètres statiques de ces HEMTs.

	μ	σ	σ_{rel} (%)	Min	Max	Δ	Δ_{rel} (%)
I_{DS+} (mA/mm) ($V_{GS} = 1,5$ V; $V_{DS} = 4$ V)	855	33	4%	761	940	178	21%
$g_{m,max}$ (mS/mm) ($V_{DS} = 4$ V)	565	19	3%	508	601	93	16%
V_{th} (V) ($I_{DS} = 1$ mA/mm; $V_{DS} = 4$ V)	-0,365	0,024	-7%	-0,47	-0,33	0,14	-38%
$V_{th,lin}$ (V) ($V_{GS} = [0; 1,5]$ V; $V_{DS} = 4$ V)	-0,124	0,031	-25%	-0,27	-0,09	0,17	-140%
I_{on}/I_{off} ($[V_{GS,off}; V_{GS,on}] = [-1; 1,5]$ V; $V_{DS} = 4$ V)	2,7E+4	8,0E+3	30%	7,3E+3	5,7E+4	4,9E+4	184%
R_{on+} (ohm.mm) ($V_{GS} = 1,5$ V)	1,12	0,08	7%	0,92	1,27	0,34	31%
$I_{DS,sat}$ (mA/mm) ($V_{GS} = 1$ V; $V_{DS} = 2$ V)	627	21,0	3%	590	715	124	20%

Tableau C.1 : Performances moyennes et dispersion d'un échantillon de 59 HEMTs AlN/GaN normally-off de la technologie EVALGAN-1.

Les performances des HEMTs GaN normally-on EVALGAN-1 sont dispersées mais présentent des valeurs au niveau de celles des technologies de départ D01GH et D006GH. Les performances moyennes et la dispersion des paramètres statiques des HEMTs AlN/GaN normally-on de la technologie EVALGAN-1 sont rappelées dans le Tableau C.2. Elles sont proches de celles de la technologie D01GH, qui dispose d'un courant $I_{DSS} = 1200$ mA.mm⁻¹, d'une transconductance $g_{m,max} = 800$ mS.mm⁻¹ et d'une tension de seuil $V_{th} = -1,5$ V. Le faible écart avec les performances de la technologie D01GH indique que les procédés de fabrication supplémentaires ajoutés pour la fabrication des HEMTs GaN normally-off n'affectent pas ou peu les performances des HEMTs normally-on.

	μ	σ	σ_{rel} (%)	Min	Max	Δ	Δ_{rel} (%)
I_{DSS} (mA/mm) ($V_{GS} = 0$ V; $V_{DS} = 4$ V)	1070,8	37,7	4%	975,3	1128,8	153,5	14%
$g_{m,max}$ (mS/mm) ($V_{DS} = 4$ V)	750,0	97,2	13%	551,0	949,3	398,3	53%
$V_{th,lin}$ (V) ($V_{GS} = [-1; 0]$ V; $V_{DS} = 4$ V)	-1,64	0,183	11%	-2,165	-1,365	0,800	49%
I_{on}/I_{off} ($[V_{GS,off}; V_{GS,on}] = [-2,5; 0,5]$ V)	2,1E+4	7,9E+4	366%	7,7E+0	3,5E+5	3,5E+5	1636%
R_{on} (ohm.mm) ($V_{GS} = 0$ V)	0,88	0,08	9%	0,74	1,07	0,33	38%
$I_{DS,sat}$ (mA/mm) ($V_{GS} = -0,5$ V; $V_{DS} = 4$ V)	781,1	40,3	5%	631,84	845,68	213,84	27%

Tableau C.2 : Performances moyennes et dispersion d'un échantillon de 54 HEMTs AlN/GaN normally-on opt2 ($L_G = 100$ nm) de la technologie EVALGAN-1.

La seconde technologie d'évaluation EVALGAN-2 est une amélioration de la technologie EVALGAN-1. Des ajustements des paramètres d'implantation par RIE des ions

fluorures et des paramètres de formation de la grille en Té mono-écriture (obtenue par e-beam) ont permis d'augmenter les performances statiques et de diminuer la dispersion des caractéristiques des HEMTs GaN normally-off et normally-on EVALGAN-2. Le Tableau C.3 rappelle les performances moyennes et la dispersion des paramètres statiques de ces HEMTs.

	μ	σ	σ_{rel} (%)	Min	Max	Δ	Δ_{rel} (%)
I_{DS+} (mA/mm) ($V_{GS} = 1,5$ V)	648	13	2%	626	669	43	7%
$g_{m,max}$ (mS/mm)	588	10	2%	573	604	31	5%
V_{th} (V) ($I_{DS} = 1$ mA/mm)	0,007	0,031	439%	-0,053	0,068	0,121	1694%
$V_{th,lin}$ (V) ($V_{GS} = [0,7; 1,5]$ V)	0,354	0,029	8%	0,281	0,406	0,125	35%
I_{on}/I_{off} ($[V_{GS,off}; V_{GS,on}] = [-1; 1,5]$ V)	2,0E+6	1,2E+6	60%	4,1E+5	5,6E+6	5,2E+6	253%
R_{on+} (ohm.mm) ($V_{GS} = 1,5$ V)	0,94	0,03	3%	0,89	0,98	0,09	10%
$I_{DS,sat}$ (mA/mm) ($V_{GS} = 1$ V; $V_{DS} = 2$ V)	362	19	5%	337	398	62	17%
$I_{G,inv}$ (mA/mm) ($V_{GS} = -3$ V)	8,1E-4	7,9E-4	98%	1,5E-4	2,8E-3	2,6E-3	324%

Tableau C.3 : Performances moyennes et dispersion d'un échantillon de 18 HEMTs AlN/GaN normally-off de la technologie EVALGAN-2.

Les performances des HEMTs GaN normally-on EVALGAN-2 de longueur de grille $L_G = 60$ nm évalués sont très peu dispersées et présentent une transconductance $g_{m,max}$ de plus de 1000 mS.mm^{-1} (à $V_{DS} = 4$ V), un courant de drain I_{DSS} de plus de 1080 mA.mm^{-1} et d'une résistance R_{on} inférieure à $0,59 \Omega.\text{mm}$.

Des essais de step-stress en mode diode et en mode transistor à canal ouvert et à canal fermé ont été réalisés sur les HEMTs GaN normally-off et normally-on. Des mesures de reprise I-V ont été intercalées au cours de ces séquences afin de suivre l'évolution des paramètres des HEMTs testés. Des rampes de tension ont été insérées de part et d'autre des mesures de reprises I-V afin de minimiser l'amplitude des transitoires de courant dus aux arrêts de la séquence pour effectuer ces mesures.

Les essais de step-stress ont mis en évidence plusieurs modes de dégradation. Un mécanisme de migration des ions fluorures a été proposé afin d'expliquer le décalage de la tension de seuil V_{th} des HEMTs normally-off. En effet, la tension de seuil V_{th} dépend de la position et de la concentration des ions fluorures à proximité du canal 2DEG. Plus ces derniers sont éloignés du canal 2DEG, moins la tension V_{th} est élevée. La non dégradation de la pente de la transconductance $g_m(V_{GS})$ a permis d'associer les décalages du courant de drain I_{DS} et de la résistance R_{on} à la dégradation de V_{th} . Le mécanisme de migration des ions fluorures est activé par le champ électrique appliqué aux HEMTs normally-off entre la grille et le drain E_{G-D} . Le sens de migration des ions fluorures et donc le sens du décalage de la tension de seuil V_{th} , dépend du sens du champ électrique. La migration s'effectue vers le substrat lorsque le champ électrique pointe vers la grille et inversement. Dans le cas présent où les ions fluorures sont implantés dans le canal GaN, cela correspond à un décalage de V_{th} vers les valeurs négatives, et donc une augmentation de I_{DS} et une diminution de R_{on} , lorsque le champ électrique est

orienté vers la grille. Cela revient à polariser V_{GS} négativement en mode de fonctionnement diode ($V_{DS} = 0$ V) ou à polariser V_{DS} positivement en mode de fonctionnement transistor. Ces sens de migration ont été vérifiés lors d'essais de step-stress en mode diode. Un décalage négatif de V_{th} a ainsi été observé à partir de $V_{GS, stress} = -9$ V lors des essais à $V_{GS, stress}$ échelonnés négativement, alors qu'un décalage positif de V_{th} a été observé à partir de $V_{GS, stress} = 1,75$ V lors des essais à $V_{GS, stress}$ échelonnés positivement. La tension de seuil V_{th} s'est décalée négativement lors des essais de step-stress en mode transistor à $V_{DS, stress}$ échelonnée positivement à partir d'une valeur de V_{DS} d'environ 9 V.

Le mécanisme de migration des ions fluorures a été confirmé par l'absence de dégradation des HEMTs GaN normally-on co-intégrés soumis aux essais de step-stress en mode diode à $V_{GS, stress}$ échelonnée négativement. Ce mécanisme est également associé à la formation d'un second maximum de transconductance g_m lorsque les HEMTs GaN normally-off sont soumis à des essais de step-stress en mode transistor à canal ouvert et semi-ouvert. La composante horizontale du champ électrique dans ces conditions de polarisation serait responsable de la migration d'une portion des ions fluorures dans les zones d'accès. Ces ions alors piégés agiraient comme une grille secondaire, de tension de seuil plus élevée en raison de leur éloignement plus prononcé avec la grille. Un mécanisme d'auto-guérison partiel a été mis en évidence lors des essais de step-stress à partir de densités de courant modérées de l'ordre de $300 \text{ mA}\cdot\text{mm}^{-1}$. Un mécanisme de diffusion des ions fluorures activé par l'auto-échauffement induit par ces densités de courant modérées a été proposé afin d'expliquer le rétablissement partiel de la tension de seuil V_{th} . La dégradation de cette tension de seuil est d'autant plus importante que les densités de courant et de puissances mises en jeu sont importantes. Le critère de dégradation de la tension de seuil, fixé à -50 mV, est ainsi atteint dès une tension $V_{DS} = 13$ V lorsque la grille est polarisée à $V_{GS} = 1,5$ V, alors qu'il n'est atteint qu'à partir de la tension $V_{DS} = 20$ V pour des tensions de grille V_{GS} de -1 V et $0,75$ V. Enfin, l'apparition de sauts de courants à partir de $V_{GS, stress} \approx -20$ V lors des essais de step-stress en mode diode ($V_{DS} = 0$ V) à $V_{GS, stress}$ échelonnée négativement, et à partir de $V_{DS, stress} \approx +20$ V lors des essais en mode transistor à canal fermé et semi-ouvert, a mis en évidence la formation de chemins de conduction dans la couche barrière. L'effet piézoélectrique inverse a été proposé pour expliquer la formation de ces derniers.

Les HEMTs AlN/GaN normally-off co-intégrés aux technologies D01GH et D006GH ont montré des performances statiques qui surpassent déjà celles de l'actuelle technologie co-intégrée GaAs ED02AH du fondeur OMMIC (transconductance $g_{m, max} = 450 \text{ mS}\cdot\text{mm}^{-1}$; courant de drain maximal $I_{DSS, max}$ de $400 \text{ mA}\cdot\text{mm}^{-1}$ pour les HEMTs normally-on et de $180 \text{ mA}\cdot\text{mm}^{-1}$ pour les HEMTs normally-off; tension de claquage $V_{B, g-d} = 8$ V, densité de puissance $P_W = 330 \text{ mW}\cdot\text{mm}^{-1}$). Des améliorations technologiques doivent cependant encore être réalisés afin de réduire les dimensions de la grille ($L_G = 250$ nm) et d'augmenter les fréquences de transition F_t (17 GHz contre 60 GHz pour ED02AH) et de coupure F_{max} (80 GHz contre 110 GHz pour ED02AH) de ces HEMTs. Les différents essais de step-stress réalisés sur les HEMTs de EVALGAN-2 ont montré la robustesse de ces derniers, qui seront essentiellement utilisés pour la fabrication de circuits de commande numériques et de core chip, fonctionnant à des courants et tensions éloignés des limites de l'aire de sécurité de fonctionnement définie

lors de ce travail de thèse. Les résultats concluants obtenus par ces premières technologies d'évaluation EVALGAN-1 et EVALGAN-2, permettent d'ores et déjà d'envisager les futures technologies co-intégrées ED01GH et ED006GH qui permettront à terme de remplacer l'actuelle technologie ED02AH.

Des essais de step-stress en température à canal ouvert sur des échantillons de composants sur substrat aminci doivent encore être réalisés afin d'évaluer l'influence de la température sur le comportement des ions fluorures. Ces essais permettront notamment de valider l'approche à implantation d'ions fluorures pour la réalisation de HEMTs GaN normally-off destinés à fonctionner à proximité de circuits d'amplification de puissance, fortement générateurs de chaleur. Des essais de vieillissement à long terme sur des composants encapsulés devront être réalisés afin de valider la robustesse des HEMTs normally-off de la technologie EVALGAN-2 dans des conditions proches de l'application visée, soit à des courants de drain I_{DS} moyens, d'environ 250 mA.mm^{-1} et pour des valeurs de V_{GS} comprises entre -3 et 1 V et des valeurs de V_{DS} comprises entre 0 et 4 V.

L'évaluation de la robustesse d'une technologie HEMT GaN normally-off obtenue par la gravure de la couche barrière sous la grille permettra de comparer les performances, la dispersion et la robustesse de ces deux approches, et de choisir la meilleure approche pour la fabrication de HEMTs GaN normally-off. Cette technologie issue de la collaboration entre le CRHEA et le LN2, partenaires du projet ANR EDGAN dans lequel s'inscrit cette thèse est obtenue par le procédé de gravure par digital etching de la couche barrière sous la grille.

Bibliographie

- [1] A. F. Wright, "Elastic properties of zinc-blende and wurtzite AlN, GaN, and InN," *J. Appl. Phys.*, vol. 82, no. 6, 1997, doi: 10.1063/1.366114.
- [2] I. Vurgaftman, J. R. Meyer, and L. R. Ram-Mohan, "Band parameters for III-V compound semiconductors and their alloys," *J. Appl. Phys.*, vol. 89, no. 11 I, 2001, doi: 10.1063/1.1368156.
- [3] S. Li and C. Ouyang, "First principles study of wurtzite and zinc blende GaN: A comparison of the electronic and optical properties," *Phys. Lett. Sect. A Gen. At. Solid State Phys.*, vol. 336, no. 2–3, 2005, doi: 10.1016/j.physleta.2005.01.009.
- [4] S. C. Jain, M. Willander, J. Narayan, and R. Van Overstraeten, "III-nitrides: Growth, characterization, and properties," *Journal of Applied Physics*, vol. 87, no. 3. pp. 965–1006, 2000, doi: 10.1063/1.371971.
- [5] J. C. De Jaeger, "Dispositifs HEMT à base de GaN - Matériaux et épitaxie," *Tech. l'Ingénieur*, vol. E1995V2, no. 0, 2017.
- [6] H. Qin, X. Luan, C. Feng, D. Yang, and G. Zhang, "Mechanical, thermodynamic and electronic properties of wurtzite and zinc-blende GaN crystals," *Materials (Basel)*, vol. 10, no. 12, 2017, doi: 10.3390/ma10121419.
- [7] S. Rennesson, "Développement de nouvelles hétérostructures HEMTs à base de nitrure de gallium pour des applications de puissance en gamme d'ondes millimétriques," Université Nice Sophia Antipolis, 2013.
- [8] H. ARABSHAHI and A. A. MOWLAVI, "LOW-FIELD ELECTRON TRANSPORT PROPERTIES IN ZINCBLLENDE AND WURTZITE GaN STRUCTURES USING AN ITERATION MODEL FOR SOLVING BOLTZMANN EQUATION," *Mod. Phys. Lett. B*, vol. 23, no. 10, pp. 1359–1366, Apr. 2009, doi: 10.1142/S021798490901948X.
- [9] F. Bernardini, V. Fiorentini, and D. Vanderbilt, "Spontaneous polarization and piezoelectric constants of III-V nitrides," *Phys. Rev. B - Condens. Matter Mater. Phys.*, vol. 56, no. 16, pp. R10024–R10027, 1997, doi: 10.1103/PhysRevB.56.R10024.
- [10] M. Bouchilaoun, "Réalisation de transistors à haute mobilité électronique à enrichissement à base d' hétérostructure AlGaIn / GaN pour les applications en électronique de puissance A mes parents A mes beaux-parents A mon époux," Université de Sherbrooke, 2018.
- [11] O. Ambacher *et al.*, "Pyroelectric properties of Al(In)GaIn/GaN hetero- and quantum well structures," *J. Phys. Condens. Matter*, vol. 14, no. 13, 2002, doi: 10.1088/0953-8984/14/13/302.
- [12] A. Zoroddu, F. Bernardini, P. Ruggerone, and V. Fiorentini, "First-principles prediction of structure, energetics, formation enthalpy, elastic constants, polarization, and piezoelectric constants of AlN, GaN, and InN: Comparison of local and gradient-corrected density-functional theory," *Phys. Rev. B - Condens. Matter Mater. Phys.*, vol. 64, no. 4, 2001, doi: 10.1103/PhysRevB.64.045208.
- [13] F. Bernardini and V. Fiorentini, "Nonlinear macroscopic polarization in III-V nitride alloys," *Phys. Rev. B - Condens. Matter Mater. Phys.*, vol. 64, no. 8, 2001, doi: 10.1103/PhysRevB.64.085207.

- [14] S. Bloom, G. Harbeke, E. Meier, and I. B. Ortenburger, "Band Structure and Reflectivity of GaN," *Phys. status solidi*, vol. 66, no. 1, 1974, doi: 10.1002/pssb.2220660117.
- [15] S. Bloom, "Band structures of GaN and AlN," *J. Phys. Chem. Solids*, vol. 32, no. 9, 1971, doi: 10.1016/S0022-3697(71)80379-7.
- [16] Y. C. Yeo, T. C. Chong, and M. F. Li, "Electronic band structures and effective-mass parameters of wurtzite GaN and InN," *J. Appl. Phys.*, vol. 83, no. 3, 1998, doi: 10.1063/1.366847.
- [17] F. A. Marino, N. Faralli, D. K. Ferry, S. M. Goodnick, and M. Saraniti, "Figures of merit in high-frequency and high-power GaN HEMTs," in *Journal of Physics: Conference Series*, 2009, vol. 193, doi: 10.1088/1742-6596/193/1/012040.
- [18] T. xuan Linh, "Fonction normally-on , normally-off compatible de la technologie HEMT GaN pour des applications de puissance , hyperfréquences Linh Trinh Xuan To cite this version : HAL Id: tel-02056773 Thèse de doctorat Université de Limoges Fonction normally-on , norm," Université de Limoges, 2018.
- [19] P. J. Wellmann, S. A. Sakwe, F. Oehlschläger, V. Hoffmann, U. Zeimer, and A. Knauer, "Determination of dislocation density in MOVPE grown GaN layers using KOH defect etching," *J. Cryst. Growth*, vol. 310, no. 5, 2008, doi: 10.1016/j.jcrysgro.2007.11.064.
- [20] R. Loganathan, M. Jayasakthi, P. Arivazhagan, K. Prabakaran, M. Balaji, and K. Baskar, "Studies on the dislocation densities of gallium nitride grown by MOCVD," in *16th International Workshop on Physics of Semiconductor Devices*, 2012, vol. 8549, doi: 10.1117/12.926857.
- [21] D. F. Storm *et al.*, "Microwave performance and structural characterization of MBE-grown AlGaIn/GaN HEMTs on low dislocation density GaN substrates," *J. Cryst. Growth*, vol. 305, no. 2 SPEC. ISS., 2007, doi: 10.1016/j.jcrysgro.2007.04.003.
- [22] M. J. Manfra *et al.*, "High mobility AlGaIn/GaN heterostructures grown by plasma-assisted molecular beam epitaxy on semi-insulating GaN templates prepared by hydride vapor phase epitaxy," *J. Appl. Phys.*, vol. 92, no. 1, 2002, doi: 10.1063/1.1484227.
- [23] E. Frayssinet *et al.*, "High electron mobility in AlGaIn/GaN heterostructures grown on bulk GaN substrates," *Appl. Phys. Lett.*, vol. 77, no. 16, 2000, doi: 10.1063/1.1318236.
- [24] M. N. A. Aadit, S. G. Kirtania, F. Afrin, M. K. Alam, and Q. D. M. Khosru, "High Electron Mobility Transistors: Performance Analysis, Research Trend and Applications," in *Different Types of Field-Effect Transistors - Theory and Applications*, 2017.
- [25] Y. K. Kuo and W. W. Lin, "Band-gap bowing parameter of the Al_xGa_{1-x}N derived from theoretical simulation," *Japanese J. Appl. Physics, Part 1 Regul. Pap. Short Notes Rev. Pap.*, vol. 41, no. 1, 2002, doi: 10.1143/JJAP.41.73.
- [26] I. P. Smorchkova *et al.*, "Polarization-induced charge and electron mobility in AlGaIn/GaN heterostructures grown by plasma-assisted molecular-beam epitaxy," *J. Appl. Phys.*, vol. 86, no. 8, 1999, doi: 10.1063/1.371396.
- [27] J.-C. DE JAEGER, "Dispositifs HEMT à base de GaN Technologie et caractérisation."
- [28] R. M. Abdul Khadar, C. Liu, R. Soleimanzadeh, and E. Matioli, "Fully Vertical GaN-on-Si power MOSFETs," *IEEE Electron Device Lett.*, vol. 40, no. 3, 2019, doi: 10.1109/LED.2019.2894177.

- [29] J. Hu, Y. Zhang, M. Sun, D. Piedra, N. Chowdhury, and T. Palacios, "Materials and processing issues in vertical GaN power electronics," *Materials Science in Semiconductor Processing*, vol. 78. 2018, doi: 10.1016/j.mssp.2017.09.033.
- [30] T. Oka, "Recent development of vertical GaN power devices," *Japanese Journal of Applied Physics*, vol. 58, no. SB. 2019, doi: 10.7567/1347-4065/ab02e7.
- [31] S. Nakamura, "Gan growth using gan buffer layer," *Jpn. J. Appl. Phys.*, vol. 30, no. 10A, 1991, doi: 10.1143/JJAP.30.L1705.
- [32] S. Nakamura, M. Senoh, N. Iwasa, and S. I. Nagahama, "High-brightness InGaN blue, green and yellow light-emitting diodes with quantum well structures," *Jpn. J. Appl. Phys.*, vol. 34, no. 7, 1995, doi: 10.1143/JJAP.34.L797.
- [33] S. Nakamura *et al.*, "InGaN-based multi-quantum-well-structure laser diodes," *Japanese J. Appl. Physics, Part 2 Lett.*, vol. 35, no. 1 B, 1996, doi: 10.1143/jjap.35.l74.
- [34] S. Nakamura, T. Mukai, and M. Senoh, "Candela-class high-brightness InGaN/AlGaIn double-heterostructure blue-light-emitting diodes," *Appl. Phys. Lett.*, vol. 64, no. 13, 1994, doi: 10.1063/1.111832.
- [35] X. She, A. Q. Huang, O. Lucia, and B. Ozpineci, "Review of Silicon Carbide Power Devices and Their Applications," *IEEE Trans. Ind. Electron.*, vol. 64, no. 10, pp. 8193–8205, Oct. 2017, doi: 10.1109/TIE.2017.2652401.
- [36] M. Musolino *et al.*, "Paving the way toward the world's first 200mm SiC pilot line," *Mater. Sci. Semicond. Process.*, vol. 135, 2021, doi: 10.1016/j.mssp.2021.106088.
- [37] A. A. Messina *et al.*, "The 'first and euRoPEAn siC eight Inches pilOt liNe': A project, called REACTION, that will boost key SiC Technologies upgrading (developments) in Europe, unleashing Applications in the Automotive Power Electronics Sector," 2020, doi: 10.23919/aeitautomotive50086.2020.9307385.
- [38] K. Fujito, S. Kubo, H. Nagaoka, T. Mochizuki, H. Namita, and S. Nagao, "Bulk GaN crystals grown by HVPE," *J. Cryst. Growth*, vol. 311, no. 10, 2009, doi: 10.1016/j.jcrysgro.2009.01.046.
- [39] S. Yoshida *et al.*, "Investigation of buffer structures for the growth of a high quality AlGaIn/GaN hetero-structure with a high power operation FET on Si substrate using MOCVD," *Phys. Status Solidi Appl. Mater. Sci.*, vol. 203, no. 7, 2006, doi: 10.1002/pssa.200565236.
- [40] X. Q. Shen, M. Shimizu, T. Yamamoto, Y. Honda, and H. Okumura, "Characterizations of GaN films and GaN/AlN super-lattice structures grown on vicinal sapphire (0 0 0 1) substrates by RF-MBE," in *Journal of Crystal Growth*, 2005, vol. 278, no. 1–4, doi: 10.1016/j.jcrysgro.2005.01.036.
- [41] A. Strittmatter *et al.*, "Maskless epitaxial lateral overgrowth of GaN layers on structured Si(111) substrates," *Appl. Phys. Lett.*, vol. 78, no. 6, 2001, doi: 10.1063/1.1347013.
- [42] B. Beaumont, P. Vennéguès, and P. Gibart, "Epitaxial lateral overgrowth of GaN," *Phys. Status Solidi Basic Res.*, vol. 227, no. 1, 2001, doi: 10.1002/1521-3951(200109)227:1<1::AID-PSSB1>3.0.CO;2-Q.
- [43] D. J. Ewing, M. A. Derenge, P. B. Shah, U. Lee, T. S. Zheleva, and K. A. Jones, "Improvement in GaN and AlGaIn/GaN Schottky diode performance by reduction in

- epitaxial film dislocation density,” *J. Vac. Sci. Technol. B Microelectron. Nanom. Struct.*, vol. 26, no. 4, 2008, doi: 10.1116/1.2953724.
- [44] R. F. Davis *et al.*, “Pendeo-epitaxial growth of thin films of gallium nitride and related materials and their characterization,” in *Journal of Crystal Growth*, 2001, vol. 225, no. 2–4, doi: 10.1016/S0022-0248(01)00836-3.
- [45] T. S. Zheleva, S. A. Smith, D. B. Thomson, K. J. Linthicum, P. Rajagopal, and R. F. Davis, “Pendeo-epitaxy: a new approach for lateral growth of gallium nitride films,” *J. Electron. Mater.*, vol. 28, no. 4, 1999, doi: 10.1007/s11664-999-0239-z.
- [46] X. Liu *et al.*, “Analysis of the back-barrier effect in AlGaIn/GaN high electron mobility transistor on free-standing GaN substrates,” *J. Alloys Compd.*, vol. 814, 2020, doi: 10.1016/j.jallcom.2019.152293.
- [47] T. Palacios, A. Chakraborty, S. Heikman, S. Keller, S. P. DenBaars, and U. K. Mishra, “AlGaIn/GaN high electron mobility transistors with InGaIn back-barriers,” *IEEE Electron Device Lett.*, vol. 27, no. 1, 2006, doi: 10.1109/LED.2005.860882.
- [48] F. Medjdoub, B. Grimbert, D. Ducatteau, and N. Rolland, “Record combination of power-gain cut-off frequency and three-terminal breakdown voltage for gan-on-silicon devices,” *Appl. Phys. Express*, vol. 6, no. 4, 2013, doi: 10.7567/APEX.6.044001.
- [49] F. Medjdoub, M. Zegaoui, B. Grimbert, N. Rolland, and P. A. Rolland, “Effects of AlGaIn back barrier on AlN/GaN-on-silicon high-electron-mobility transistors,” *Appl. Phys. Express*, vol. 4, no. 12, 2011, doi: 10.1143/APEX.4.124101.
- [50] L. Yang *et al.*, “High channel conductivity, breakdown field strength, and low current collapse in AlGaIn/GaN/Si δ -doped AlGaIn/GaN:C HEMTs,” *IEEE Trans. Electron Devices*, vol. 66, no. 3, 2019, doi: 10.1109/TED.2018.2889786.
- [51] S. Adak, N. Chand, S. K. Swain, and A. Sarkar, “Effect of AlGaIn Back Barrier on InAlN/AlN/GaN E-Mode HEMTs,” 2019, doi: 10.1109/DEVIC.2019.8783383.
- [52] A. Teke *et al.*, “The effect of AlN interlayer thicknesses on scattering processes in lattice-matched AlInN/GaN two-dimensional electron gas heterostructures,” *New J. Phys.*, vol. 11, 2009, doi: 10.1088/1367-2630/11/6/063031.
- [53] M. Gonschorek, J. F. Carlin, E. Felten, M. A. Py, and N. Grandjean, “High electron mobility lattice-matched AlInN/GaN field-effect transistor heterostructures,” *Appl. Phys. Lett.*, vol. 89, no. 6, 2006, doi: 10.1063/1.2335390.
- [54] V. M. Bermudez, “Study of oxygen chemisorption on the GaN(0001)-(1x1) surface,” *J. Appl. Phys.*, vol. 80, no. 2, 1996, doi: 10.1063/1.362924.
- [55] R. Vetry, N. Q. Zhang, S. Keller, and U. K. Mishra, “The impact of surface states on the DC and RF characteristics of AlGaIn/GaN HFETs,” *IEEE Trans. Electron Devices*, vol. 48, no. 3, 2001, doi: 10.1109/16.906451.
- [56] T. H. Hung, M. Esposito, and S. Rajan, “Interfacial charge effects on electron transport in III-Nitride metal insulator semiconductor transistors,” *Appl. Phys. Lett.*, vol. 99, no. 16, 2011, doi: 10.1063/1.3653805.
- [57] J. K. Sheu, M. L. Lee, and W. C. Lai, “Effect of low-temperature-grown GaN cap layer on reduced leakage current of GaN Schottky diodes,” *Appl. Phys. Lett.*, vol. 86, no. 5, 2005, doi: 10.1063/1.1861113.

- [58] T. Mizutani, M. Ito, S. Kishimoto, and F. Nakamura, "AlGaIn/GaN HEMTs with thin InGaIn cap layer for normally off operation," *IEEE Electron Device Lett.*, vol. 28, no. 7, 2007, doi: 10.1109/LED.2007.900202.
- [59] T. Mizutani, H. Yamada, S. Kishimoto, and F. Nakamura, "Normally off AlGaIn/GaN high electron mobility transistors with p-InGaIn cap layer," *J. Appl. Phys.*, vol. 113, no. 3, 2013, doi: 10.1063/1.4775494.
- [60] X. Hu *et al.*, "Si₃N₄/AlGaIn/GaN-metal-insulator-semiconductor heterostructure field-effect transistors," *Appl. Phys. Lett.*, vol. 79, no. 17, 2001, doi: 10.1063/1.1412591.
- [61] B. M. Green, K. K. Chu, E. M. Chumbes, J. A. Smart, J. R. Shealy, and L. F. Eastman, "Effect of surface passivation on the microwave characteristics of undoped AlGaIn/GaN HEMT's," *IEEE Electron Device Lett.*, vol. 21, no. 6, 2000, doi: 10.1109/55.843146.
- [62] Q. Z. Liu and S. S. Lau, "A review of the metal-GaN contact technology," *Solid-State Electronics*, vol. 42, no. 5, 1998, doi: 10.1016/S0038-1101(98)00099-9.
- [63] J. S. Foresi and T. D. Moustakas, "Metal contacts to gallium nitride," *Appl. Phys. Lett.*, vol. 62, no. 22, 1993, doi: 10.1063/1.109207.
- [64] Z. Fan, S. N. Mohammad, W. Kim, Ö. Aktas, A. E. Botchkarev, and H. Morkoç, "Very low resistance multilayer Ohmic contact to n-GaN," *Appl. Phys. Lett.*, vol. 68, no. 12, 1996, doi: 10.1063/1.115901.
- [65] M. E. Lin, Z. Ma, F. Y. Huang, Z. F. Fan, L. H. Allen, and H. Morkoç, "Low resistance ohmic contacts on wide band-gap GaN," *Appl. Phys. Lett.*, vol. 64, no. 8, 1994, doi: 10.1063/1.111961.
- [66] S. Karmalkar and U. K. Mishra, "Enhancement of breakdown voltage in AlGaIn/GaN high electron mobility transistors using a field plate," *IEEE Trans. Electron Devices*, vol. 48, no. 8, 2001, doi: 10.1109/16.936500.
- [67] Y. Dora, A. Chakraborty, L. McCarthy, S. Keller, S. P. Denbaars, and U. K. Mishra, "High breakdown voltage achieved on AlGaIn/GaN HEMTs with integrated slant field plates," *IEEE Electron Device Lett.*, vol. 27, no. 9, 2006, doi: 10.1109/LED.2006.881020.
- [68] A. BEN-SLIMANE and P. CHIU, "GaN Power 2021: Epitaxy, Devices, Applications and Technology Trends," 2021. [Online]. Available: http://www.i-micronews.com/products/gan-power-2021-epitaxy-devices-applications-and-technology-trends/?utm_source=PR&utm_medium=email&utm_campaign=PR_POWER_GAN_EPITAXY_DEVICES_APPLICATIONS_TECHNOLOGY_TRENDS_YOLE_May2021.
- [69] J. W. Chung, T. W. Kim, and T. Palacios, "Advanced gate technologies for state-of-the-art fT_{in} AlGaIn/GaN HEMTs," 2010, doi: 10.1109/IEDM.2010.5703449.
- [70] Y. Tang *et al.*, "Ultrahigh-speed GaN high-electron-mobility transistors with fT/f_{max} of 454/444 GHz," *IEEE Electron Device Lett.*, vol. 36, no. 6, 2015, doi: 10.1109/LED.2015.2421311.
- [71] K. J. Chen and C. Zhou, "Enhancement-mode AlGaIn/GaN HEMT and MIS-HEMT technology," *Phys. Status Solidi Appl. Mater. Sci.*, vol. 208, no. 2, 2011, doi: 10.1002/pssa.201000631.

- [72] S. Jia, Y. Cai, D. Wang, B. Zhang, K. M. Lau, and K. J. Chen, "Enhancement-mode AlGaIn/GaN HEMTs on silicon substrate," *IEEE Trans. Electron Devices*, vol. 53, no. 6, 2006, doi: 10.1109/TED.2006.873881.
- [73] J. Lee, D. Liu, Z. Lin, W. Lu, J. S. Flynn, and G. R. Brandes, "Quasi-enhancement mode AlGaIn/GaN HEMTs on sapphire substrate," *Solid. State. Electron.*, vol. 47, no. 11, 2003, doi: 10.1016/S0038-1101(03)00245-4.
- [74] J. S. Moon *et al.*, "Submicron enhancement-mode AlGaIn/GaN HEMTs," in *Device Research Conference - Conference Digest, DRC*, 2002, vol. 2002-January, doi: 10.1109/DRC.2002.1029488.
- [75] K. J. Chen, A. M. H. Kwan, and Z. Tang, "Recent development in fluorine-ion-implanted GaN-based heterojunction power devices," *1st IEEE Work. Wide Bandgap Power Devices Appl. WiPDA 2013 - Proc.*, no. 111, pp. 92–95, 2013, doi: 10.1109/WiPDA.2013.6695570.
- [76] T. L. Wu, S. W. Tang, and H. J. Jiang, "Investigation of recessed gate AlGaIn/GaN MIS-HEMTs with double AlGaIn barrier designs toward an enhancement-mode characteristic," *Micromachines*, vol. 11, no. 2, 2020, doi: 10.3390/mi11020163.
- [77] R. Yamanaka, T. Kanazawa, E. Yagyu, and Y. Miyamoto, "Normally-off AlGaIn/GaN high-electron-mobility transistor using digital etching technique," in *Japanese Journal of Applied Physics*, 2015, vol. 54, no. 6, doi: 10.7567/JJAP.54.06FG04.
- [78] H. Hahn, G. Lükens, N. Ketteniss, H. Kalisch, and A. Vescan, "Recessed-Gate Enhancement-Mode AlGaIn/GaN Heterostructure Field-Effect Transistors on Si with Record DC Performance," *Appl. Phys. Express*, vol. 4, no. 11, p. 114102, Nov. 2011, doi: 10.1143/APEX.4.114102.
- [79] A. Wakejima *et al.*, "Normally off AlGaIn/GaN HEMT on Si substrate with selectively dry-etched recessed gate and polarization-charge-compensation δ -doped GaN cap layer," *Appl. Phys. Express*, vol. 8, no. 2, p. 026502, 2015, doi: 10.7567/APEX.8.026502.
- [80] B. Lu, M. Sun, and T. Palacios, "An etch-stop barrier structure for GaN high-electron-mobility transistors," *IEEE Electron Device Lett.*, vol. 34, no. 3, 2013, doi: 10.1109/LED.2012.2237374.
- [81] J. Wu *et al.*, "Oxygen-based digital etching of AlGaIn/GaN structures with AlN as etch-stop layers," *J. Vac. Sci. Technol. A*, vol. 37, no. 6, p. 060401, Dec. 2019, doi: 10.1116/1.5115427.
- [82] T. Ueda *et al.*, "GaN-based Gate Injection Transistors for power switching applications," in *Technical Digest - International Electron Devices Meeting, IEDM*, 2015, vol. 2015-February, no. February, doi: 10.1109/IEDM.2014.7047031.
- [83] Y. Uemoto *et al.*, "Gate injection transistor (GIT) - A normally-off AlGaIn/GaN power transistor using conductivity modulation," *IEEE Trans. Electron Devices*, vol. 54, no. 12, 2007, doi: 10.1109/TED.2007.908601.
- [84] M. Shur, *GaAs Devices and Circuits*. Boston, MA: Springer US, 1987.
- [85] F. Roccaforte *et al.*, "Emerging trends in wide band gap semiconductors (SiC and GaN) technology for power devices," *Microelectronic Engineering*, vol. 187–188, 2018, doi: 10.1016/j.mee.2017.11.021.

- [86] K. J. Chen *et al.*, “Physics of fluorine plasma ion implantation for GaN normally-off HEMT technology,” *Tech. Dig. - Int. Electron Devices Meet. IEDM*, vol. 1, pp. 465–468, 2011, doi: 10.1109/IEDM.2011.6131585.
- [87] Y. Cai, Y. Zhou, K. M. Lau, and K. J. Chen, “Control of Threshold Voltage of AlGaIn/GaN HEMTs by Fluoride-Based Plasma Treatment: From Depletion Mode to Enhancement Mode,” *IEEE Trans. Electron Devices*, vol. 53, no. 9, pp. 2207–2215, Sep. 2006, doi: 10.1109/TED.2006.881054.
- [88] Z. Gao, B. Hou, Y. Liu, and X. Ma, “Impact of fluorine plasma treatment on AlGaIn/GaN high electronic mobility transistors by simulated and experimental results,” *Microelectron. Eng.*, vol. 154, 2016, doi: 10.1016/j.mee.2016.01.027.
- [89] Y. Cai, Y. Zhou, K. M. Lau, and K. J. Chen, “Control of threshold voltage of AlGaIn/GaN HEMTs by fluoride-based plasma treatment: From depletion mode to enhancement mode,” *IEEE Trans. Electron Devices*, vol. 53, no. 9, pp. 2207–2214, Sep. 2006, doi: 10.1109/TED.2006.881054.
- [90] S. Hamady *et al.*, “Normally-Off AlGaIn / GaN HEMT using fluorine implantation below the channel,” 2018.
- [91] S. Hamady, F. Morancho, B. Beydoun, P. Austin, and M. Gavelle, “Enhancement mode HEMT using fluorine implantation below the channel,” *EPJ Appl. Phys.*, vol. 70, no. 3, 2015, doi: 10.1051/epjap/2015150062.
- [92] S. Hamady, B. Beydoun, and F. Morancho, “A solution for channel electron migration in normally-off MIS-HEMT with buried fluorine ions,” *Proc. Int. Conf. Microelectron. ICM*, vol. 2017-Decem, no. Icm, pp. 1–4, 2018, doi: 10.1109/ICM.2017.8268868.
- [93] M. A. Khan *et al.*, “Enhancement and depletion mode GaN/AlGaIn heterostructure field effect transistors,” *Appl. Phys. Lett.*, vol. 68, no. 4, pp. 514–516, Jan. 1996, doi: 10.1063/1.116384.
- [94] M. Wang *et al.*, “900 V/1.6 m Ω · cm² normally off Al₂O₃/GaN MOSFET on silicon substrate,” *IEEE Trans. Electron Devices*, vol. 61, no. 6, 2014, doi: 10.1109/TED.2014.2315994.
- [95] Y. Wang *et al.*, “High-performance normally-Off Al₂O₃ GaN MOSFET using a wet etching-based gate recess technique,” *IEEE Electron Device Lett.*, vol. 34, no. 11, 2013, doi: 10.1109/LED.2013.2279844.
- [96] K. J. Kanarik *et al.*, “Overview of atomic layer etching in the semiconductor industry,” *J. Vac. Sci. Technol. A Vacuum, Surfaces, Film.*, vol. 33, no. 2, p. 020802, Mar. 2015, doi: 10.1116/1.4913379.
- [97] R. Sokolovskij *et al.*, “Precision Recess of AlGaIn/GaN with Controllable Etching Rate Using ICP-RIE Oxidation and Wet Etching,” *Procedia Eng.*, vol. 168, pp. 1094–1097, 2016, doi: 10.1016/j.proeng.2016.11.350.
- [98] S. Aroulanda *et al.*, “Cl₂/Ar based atomic layer etching of AlGaIn layers,” *J. Vac. Sci. Technol. A*, vol. 37, no. 4, p. 041001, Jul. 2019, doi: 10.1116/1.5090106.
- [99] H. Fukumizu, M. Sekine, M. Hori, K. Kanomaru, and T. Kikuchi, “Atomic layer etching of AlGaIn using Cl₂ and Ar gas chemistry and UV damage evaluation,” *J. Vac. Sci. Technol. A*, vol. 37, no. 2, p. 021002, Mar. 2019, doi: 10.1116/1.5063795.

- [100] K. J. Kanarik, S. Tan, and R. A. Gottscho, "Atomic Layer Etching: Rethinking the Art of Etch," *J. Phys. Chem. Lett.*, vol. 9, no. 16, pp. 4814–4821, Aug. 2018, doi: 10.1021/acs.jpcclett.8b00997.
- [101] S. A. Smith, C. A. Wolden, M. D. Bremser, A. D. Hanser, R. F. Davis, and W. V. Lampert, "High rate and selective etching of GaN, AlGa_N, and AlN using an inductively coupled plasma," *Appl. Phys. Lett.*, vol. 71, no. 25, 1997, doi: 10.1063/1.120463.
- [102] D. Buttari *et al.*, "Selective dry etching of GaN over AlGa_N in BCL/sub 3//SF/sub 6/ mixtures," 2005, doi: 10.1109/lechpd.2004.1549684.
- [103] K. W. Kim *et al.*, "Effects of TMAH treatment on device performance of normally off Al₂O₃/GaN MOSFET," *IEEE Electron Device Lett.*, vol. 32, no. 10, 2011, doi: 10.1109/LED.2011.2163293.
- [104] S. Lin *et al.*, "A GaN HEMT structure allowing self-terminated, plasma-free etching for high-uniformity, high-mobility enhancement-mode devices," *IEEE Electron Device Lett.*, vol. 37, no. 4, pp. 377–380, 2016, doi: 10.1109/LED.2016.2533422.
- [105] X. Hu, G. Simin, J. Yang, M. Asif Khan, R. Gaska, and M. S. Shur, "Enhancement mode AlGa_N/GaN HFET with selectively grown pn junction gate," *Electron. Lett.*, vol. 36, no. 8, 2000, doi: 10.1049/el:20000557.
- [106] D. Gregušová *et al.*, "InGa_N/(Ga_N)/AlGa_N/GaN normally-off metal-oxide-semiconductor high-electron mobility transistors with etched access region," *Jpn. J. Appl. Phys.*, vol. 58, no. SC, 2019, doi: 10.7567/1347-4065/ab06b8.
- [107] O. Hilt *et al.*, "Normally-off GaN transistors for power applications," *J. Phys. Conf. Ser.*, vol. 494, no. 1, 2014, doi: 10.1088/1742-6596/494/1/012001.
- [108] Y. Zhou *et al.*, "P-GaN Gate Enhancement-Mode HEMT Through a High Tolerance Self-Terminated Etching Process," *IEEE J. Electron Devices Soc.*, vol. 5, no. 5, 2017, doi: 10.1109/JEDS.2017.2725320.
- [109] H. C. Chiu *et al.*, "High uniformity normally-OFF p-GaN gate HEMT using self-terminated digital etching technique," *IEEE Trans. Electron Devices*, vol. 65, no. 11, 2018, doi: 10.1109/TED.2018.2871689.
- [110] I. Hwang *et al.*, "1.6kV, 2.9 mΩ cm² normally-off p-GaN HEMT device," 2012, doi: 10.1109/ISPSD.2012.6229018.
- [111] K. J. Chen *et al.*, "GaN-on-Si power technology: Devices and applications," *IEEE Trans. Electron Devices*, vol. 64, no. 3, 2017, doi: 10.1109/TED.2017.2657579.
- [112] X. Huang, Z. Liu, F. C. Lee, and Q. Li, "Characterization and enhancement of high-voltage cascode GaN devices," *IEEE Trans. Electron Devices*, vol. 62, no. 2, 2015, doi: 10.1109/TED.2014.2358534.
- [113] S. Taranovich, "Power Si vs. GaN vs. SiC: Which process and supplier are best for my design?," *EDN*, vol. 58, no. 3, 2013.
- [114] T. Kikkawa *et al.*, "600 v JEDEC-qualified highly reliable GaN HEMTs on Si substrates," in *Technical Digest - International Electron Devices Meeting, IEDM*, 2015, vol. 2015-February, no. February, doi: 10.1109/IEDM.2014.7046968.

- [115] X. Huang, Z. Liu, Q. Li, and F. C. Lee, "Evaluation and application of 600 v GaN HEMT in cascode structure," *IEEE Trans. Power Electron.*, vol. 29, no. 5, 2014, doi: 10.1109/TPEL.2013.2276127.
- [116] M. Micovic *et al.*, "GaN enhancement/depletion-mode FET logic for mixed signal applications," *Electron. Lett.*, vol. 41, no. 19, 2005, doi: 10.1049/el:20052263.
- [117] Y. Cai, Z. Cheng, W. C. W. Tang, K. J. Chen, and K. M. Lau, "Monolithic integration of enhancement- And depletion-mode AlGaIn/GaN HEMTs for GaN digital integrated circuits," in *Technical Digest - International Electron Devices Meeting, IEDM, 2005*, vol. 2005, doi: 10.1109/iedm.2005.1609468.
- [118] Q. Jiang, C. Liu, Y. Lu, and K. J. Chen, "High-voltage enhancement/Depletion-mode AlGaIn/GaN HEMTs on modified SOI substrates," 2013, doi: 10.1109/ISPSD.2013.6694431.
- [119] Y. Tang *et al.*, "High-performance monolithically-integrated E/D mode InAlN/AlN/GaN HEMTs for mixed-signal applications," 2010, doi: 10.1109/IEDM.2010.5703451.
- [120] B. Song *et al.*, "Monolithically integrated E/D-mode InAlN HEMTs with $f_t/f_{max} > 200/220$ GHz," 2012, doi: 10.1109/DRC.2012.6257009.
- [121] Y. Kong *et al.*, "Monolithic integration of E/D-mode AlGaIn/GaN mis-HEMTs," *IEEE Electron Device Lett.*, vol. 35, no. 3, 2014, doi: 10.1109/LED.2013.2297433.
- [122] T. Gao *et al.*, "Integrated enhancement/depletion-mode GaN MIS-HEMTs for high-speed mixed-signal applications," *Phys. Status Solidi Appl. Mater. Sci.*, vol. 213, no. 5, 2016, doi: 10.1002/pssa.201532805.
- [123] C. Ma *et al.*, "Reliability of enhancement-mode AlGaIn/GaN HEMTs under ON-state gate overdrive," in *2010 International Electron Devices Meeting*, Dec. 2010, pp. 20.4.1-20.4.4, doi: 10.1109/IEDM.2010.5703399.
- [124] A. G. Baca *et al.*, "Stability in Fluorine-Treated Al-Rich High Electron Mobility Transistors with 85% Al-Barrier Composition," *IEEE Int. Reliab. Phys. Symp. Proc.*, vol. 2019-March, pp. 1–4, 2019, doi: 10.1109/IRPS.2019.8720524.
- [125] A. Gasmi *et al.*, "10W power amplifier and 3W transmit/receive module with 3 dB NF in Ka band using a 100nm GaN/Si process," in *2017 IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS)*, Oct. 2017, pp. 1–4, doi: 10.1109/CSICS.2017.8240431.
- [126] N. Defrance *et al.*, "Co-integration of Enhancement and Depletion Modes of GaN-based Transistors for Next Generation RF Communication Circuits," in *WOCSDICE 2019*, 2019, pp. 1–3, [Online]. Available: <https://hal.archives-ouvertes.fr/hal-02502499>.
- [127] J. Moron, R. Leblanc, F. Lecourt, and P. Frijlink, "12W, 30% PAE, 40 GHz power amplifier MMIC using a commercially available GaN/Si process," in *2018 IEEE/MTT-S International Microwave Symposium - IMS*, Jun. 2018, pp. 1457–1460, doi: 10.1109/MWSYM.2018.8439689.
- [128] A. Gasmi *et al.*, "10W power amplifier and 3W transmit/receive module with 3 dB NF in Ka band using a 100nm GaN/Si process," in *2017 IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS)*, Oct. 2017, pp. 1–4, doi: 10.1109/CSICS.2017.8240431.

- [129] F. Albany *et al.*, “An Advanced Ageing Methodology for Robustness Assessment of Normally-off AlGaIn/GaN HEMT,” in *EuMIC 2020 - 2020 15th European Microwave Integrated Circuits Conference*, 2021, pp. 237–240.
- [130] L. Yang *et al.*, “Influence of the built-in electric field induced by low power fluorine plasma implantation on the reliability of AlGaIn-GaN HEMTs,” *IEEE Int. Reliab. Phys. Symp. Proc.*, p. WB2.1-WB2.4, 2017, doi: 10.1109/IRPS.2017.7936411.
- [131] F. Shen *et al.*, “Enhancement mode AlGaIn/GaN HEMTs by fluorine ion thermal diffusion with high v_{th} stability,” *Appl. Phys. Express*, vol. 12, no. 6, 2019, doi: 10.7567/1882-0786/ab1cfa.
- [132] S. C. Kang *et al.*, “Charging effect by fluorine-treatment and recess gate for enhancement-mode on AlGaIn/GaN high electron mobility transistors,” *Nanomaterials*, vol. 10, no. 11, 2020, doi: 10.3390/nano10112116.
- [133] W. W. Sun *et al.*, “Degradation mechanism of enhancement-mode AlGaIn/GaN HEMTs using fluorine ion implantation under the on-state gate overdrive stress,” *Chinese Phys. B*, vol. 24, no. 1, 2015, doi: 10.1088/1674-1056/24/1/017303.
- [134] C. Ma *et al.*, “ON-state critical gate overdrive voltage for fluorine-implanted enhancement-mode AlGaIn/GaN high electron mobility transistors,” *J. Appl. Phys.*, vol. 110, no. 11, 2011, doi: 10.1063/1.3664912.
- [135] X. Zheng *et al.*, “Degradation mechanism of fluorine treated enhancement-mode AlGaIn/GaN HEMTs under high reverse gate bias,” in *Proceedings of the International Symposium on the Physical and Failure Analysis of Integrated Circuits, IPFA*, 2020, vol. 2020-July, doi: 10.1109/IPFA49335.2020.9260823.
- [136] R. Jiang *et al.*, “Multiple Defects Cause Degradation After High Field Stress in AlGaIn/GaN HEMTs,” *IEEE Trans. Device Mater. Reliab.*, vol. 18, no. 3, 2018, doi: 10.1109/TDMR.2018.2847338.
- [137] E. Zanoni, M. Meneghini, A. Chini, D. Marcon, and G. Meneghesso, “AlGaIn/GaN-based HEMTs failure physics and reliability: Mechanisms affecting gate edge and Schottky junction,” *IEEE Trans. Electron Devices*, vol. 60, no. 10, 2013, doi: 10.1109/TED.2013.2271954.
- [138] E. Zanoni *et al.*, “Localized damage in AlGaIn/GaN HEMTs induced by reverse-bias testing,” *IEEE Electron Device Lett.*, vol. 30, no. 5, 2009, doi: 10.1109/LED.2009.2016440.
- [139] M. Montes Bajo, C. Hodges, M. J. Uren, and M. Kuball, “On the link between electroluminescence, gate current leakage, and surface defects in AlGaIn/GaN high electron mobility transistors upon off-state stress,” *Appl. Phys. Lett.*, vol. 101, no. 3, 2012, doi: 10.1063/1.4737904.
- [140] E. A. Douglas *et al.*, “AlGaIn/GaN high electron mobility transistor degradation under on- and off-state stress,” in *Microelectronics Reliability*, 2011, vol. 51, no. 2, doi: 10.1016/j.microrel.2010.09.024.
- [141] A. Sarua *et al.*, “Piezoelectric strain in AlGaIn/GaN heterostructure field-effect transistors under bias,” *Appl. Phys. Lett.*, vol. 88, no. 10, 2006, doi: 10.1063/1.2182011.
- [142] M. Meneghini, O. Hilt, J. Wuerfl, and G. Meneghesso, “Technology and reliability of normally-off GaN HEMTs with p-type gate,” *Energies*, vol. 10, no. 2, 2017, doi: 10.3390/en10020153.

- [143] C. Yi, R. Wang, W. Huang, W. C. W. Tang, K. M. Lau, and K. J. Chen, "Reliability of enhancement-mode AlGaIn/GaN HEMTs fabricated by fluorine plasma treatment," 2007, doi: 10.1109/IEDM.2007.4418954.
- [144] L. Yang *et al.*, "Low power fluorine plasma effects on electrical reliability of AlGaIn/GaN high electron mobility transistor," *Chinese Phys. B*, vol. 26, no. 1, 2017, doi: 10.1088/1674-1056/26/1/017304.
- [145] Y. Zhang *et al.*, "High performance InGaIn double channel high electron mobility transistors with strong coupling effect between the channels," *Appl. Phys. Lett.*, vol. 113, no. 23, 2018, doi: 10.1063/1.5051685.
- [146] M. Verma and A. Nandi, "Design and Analysis of AlGaIn/GaN Based DG MOSHEMT for High-Frequency Application," *Trans. Electr. Electron. Mater.*, vol. 21, no. 4, 2020, doi: 10.1007/s42341-020-00196-x.
- [147] J. Y. Zheng, J. S. Wu, D. Y. Lin, and H. J. Lin, "A comparative study on single and double channel AlGaIn/GaN high electron mobility transistor," in *Physica Status Solidi (C) Current Topics in Solid State Physics*, 2008, vol. 5, no. 6, doi: 10.1002/pssc.200778501.
- [148] D. K. Panda *et al.*, "Single and double-gate based AlGaIn/GaN MOS-HEMTs for the design of low-noise amplifiers: a comparative study," *IET Circuits, Devices Syst.*, vol. 14, no. 7, 2020, doi: 10.1049/iet-cds.2020.0015.
- [149] S. Petitdidier, Y. Guhel, J. L. Trolet, P. Mary, C. Gaquière, and B. Boudart, "Parasitic channel induced by an on-state stress in AlInN/GaN HEMTs," *Appl. Phys. Lett.*, vol. 110, no. 16, 2017, doi: 10.1063/1.4980114.

