



HAL
open science

Caractérisation électrique approfondie des mécanismes contrôlant les performances des transistors MIS-HEMT GaN sur silicium

Roméo Kom Kammeugne

► **To cite this version:**

Roméo Kom Kammeugne. Caractérisation électrique approfondie des mécanismes contrôlant les performances des transistors MIS-HEMT GaN sur silicium. Micro et nanotechnologies/Microélectronique. Université Grenoble Alpes [2020-..], 2022. Français. NNT : 2022GRALT039 . tel-03828057

HAL Id: tel-03828057

<https://theses.hal.science/tel-03828057v1>

Submitted on 25 Oct 2022

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITÉ GRENOBLE ALPES

Spécialité : NANO ELECTRONIQUE ET NANO TECHNOLOGIES

Arrêté ministériel : 25 mai 2016

Présentée par

Roméo KOM KAMMEUGNE

Thèse dirigée par **Gérard GHIBAUDO**, Directeur de recherche, IMEP-LAHC, CNRS
et codirigée par **Charles LEROUX**, Ingénieur de recherche, LETI
et **Edwige BANO**, Professeure des universités, IMEP-LAHC, Grenoble INP, Université Grenoble Alpes

préparée au sein du **CEA-LETI**
dans l'**École Doctorale Electronique, Electrotechnique, Automatique, Traitement du Signal (EEATS)**

Caractérisation électrique approfondie des mécanismes contrôlant les performances des transistors MIS-HEMT GaN sur silicium

Thorough electrical characterization of the mechanisms controlling GaN-on-Si MIS-HEMT devices performances

Thèse soutenue publiquement le **2 juin 2022**,
devant le jury composé de :

Monsieur Ahmad BSIESY

PROFESSEUR DES UNIVERSITES, CIME-Nanotech, Université Grenoble Alpes, Président du jury

Madame Nathalie MALBERT

PROFESSEURE DES UNIVERSITES, IMS-CNRS, Université de Bordeaux, Rapporteur

Monsieur Dominique PLANSON

PROFESSEUR DES UNIVERSITES, INSA Lyon, Ampère, Rapporteur

Monsieur Gérard GHIBAUDO

DIRECTEUR DE RECHERCHE, IMEP-LAHC-CNRS, Directeur de thèse

Madame Edwige BANO

PROFESSEURE DES UNIVERSITES, IMEP-LAHC, Grenoble INP, Université Grenoble Alpes, Co-Directeur de thèse, Invitée

Monsieur Charles LEROUX

INGENIEUR DE RECHERCHE, CEA-LETI, Co-Directeur de thèse, Invité

Monsieur Christoforos THEODOROU

CHARGE DE RECHERCHE, IMEP-LAHC, CNRS, Grenoble INP, Université Grenoble Alpes, Invité



*À tous ceux qui n'ont jamais cessé de me soutenir dans mes projets
À mes parents Tchepinha Odette et Kammeugne Joseph
À ma grand-mère
À ma famille.*

Remerciements

Ce travail de thèse a été réalisé au LCTE (Laboratoire de Caractérisation et de Test Electrique) du CEA-LETI. Je tiens à remercier Fred Gaillard de m'y avoir accueilli. L'achèvement de ce travail n'aurait été possible sans l'expertise, la collaboration et les conseils de nombreuses personnes.

Je commencerais par remercier grandement mon directeur de thèse, Gérard Ghibaudo et mes co-directeur(e)s Edwige Bano et Charles Leroux de m'avoir accompagné, formé, orienté et conseillé durant ces trois années. Vos conseils d'expert et vos remarques scientifiques et techniques m'ont été d'une aide majeure dans l'élaboration de ce travail. Je suis ravi d'avoir travaillé avec vous. Vous avez cru en moi jusqu'au bout.

Je tiens également à adresser mes remerciements à l'ensemble des membres de mon jury pour l'intérêt porté à mon travail. D'abord aux rapporteurs de mon travail, Mr. Dominique Planson et Mme. Nathalie Malbert, pour leurs précieux retours et conseils. A l'examineur de ce travail et président de Jury, Mr. Ahmad Bsiesy, qui m'a également témoigné son intérêt et m'a fait part de ses remarques enrichissantes. Ils ont pris le temps de me lire, de m'écouter et de discuter avec moi. Leurs remarques enrichissantes m'ont permis d'envisager de meilleures perspectives pour l'avenir. Je remercie également Christoforos Théodorou pour avoir accepté de participer à ma thèse comme invité et pour les conseils, sa participation scientifique/technique, ainsi que le temps consacré à ma recherche notamment sur les mesures de bruit.

Durant ces trois années de thèse, j'ai eu l'opportunité de participer au programme PowerGaN du projet IRTNanoelec. Je voudrais remercier le directeur du programme Raphael Salot et son ex-directeur Philippe Pantigny ainsi que les collaborateurs impliqués dans le projet.

J'adresse mes remerciements à tous les différent(e)s chercheur(e)s permanent(e)s et non-permanent(e)s de l'équipe du laboratoire LCTE aux compétences incroyables. Je pense ici à Jean Coignus, Xavier Garros, Mikael Casse, William Vandendaele, Alexis Divay, Jose Lugo, Meli Valentina, Niccolo Castellani, Denis Blachier, Arnaud Anotta, Licinius Benea, Louis Gerrer, Sébastien Perrin. A Simon Martin, pour m'avoir beaucoup aidé dans mes débuts, notamment sur la technologie GaN pour la puissance et à Alexis Krakovinsky pour l'initiation à l'utilisation du code Python. A Jacque Cluzel, pour m'avoir beaucoup aidé dans mes débuts et tout au long de ma thèse, notamment sur l'utilisation des bancs de mesures électriques. Je suis ravi d'avoir eu l'opportunité de travailler avec lui.

Je remercie également les membres et chercheurs de l'IMEP-LAHC avec qui j'ai eu la chance de collaborer pendant mes années de thèse, je pense notamment à Christoforos Théodorou et Xavier Mescot. Merci pour votre disponibilité. Je suis heureux d'avoir travaillé avec vous pendant ma dernière année de thèse.

Aux membres du laboratoire LC2E du CEA-LETI, pour la partie process et la fourniture des différentes plaques et structures de tests. Je pense notamment à Matthew Charles, Laura Vauche, Cyrille Le Royer, Stephane Becu, René Escoffier, Jérôme Biscarrat, Julien Buckley, Romain Gwoziecki, Murielle Fayolle.... Merci pour votre disponibilité, votre collaboration et votre participation à ma formation sur la compréhension du process de la technologie GaN.

Maintenant je tiens à remercier ici mes ami(e)s docteur(e)s ou futurs docteur(e)s, je pense notamment à Bruna Cardoso Paz, Anh-Phung Nguyen, Eric Vandermolen, Tadeu Mota Frutuoso, Edoardo Catapano, Joycelyn Hai, Camille Leurquin, Louis David Mohgouk, Terry François, Bledion Rrustemi, Abygaël Viey, Tariq Wakrim, Justine Barbot, Angeliki Tataridou merci pour les différents moments passés ensemble pendant ces trois années de thèse.

Je tiens également à remercier mes amis, Gabin Mbopda, Laurel Mimboe, Daniella Kouetcha, Sylvia Pokam, Willy Nkouna, Bienvenu Atawa, Martin Talla, Titi Dibombe, qui m'ont permis de ne jamais dévier de mon objectif final. Merci de m'avoir soutenu tout au long de ces années de thèse et de m'avoir apporté le réconfort dont j'avais besoin dans les moments difficiles.

Merci à mes parents, ma grand-mère et mes frères et sœurs, qui m'ont permis d'arriver là où je suis aujourd'hui. Je remercie également les personnes qui m'ont aidé à concrétiser mes projets. Je pense notamment à Germain Kansci, Bienvenu Atawa, Billy Nzongang, Cyrille Kouakam. Marthe Nem, Tchuenteu Collins, Gabin Mbopda Tchuem. Un grand merci aux membres de ma famille (Oncles, Tantes, Cousins, Cousines) pour leur soutien de près ou de loin et leurs conseils.

Pour finir, Je remercie toutes les personnes ayant contribué, de près ou de loin, à la concrétisation et au bon déroulement de ce travail de thèse. Ainsi que, toutes les personnes intéressées par mon travail, en espérant qu'elles puissent trouver dans cette thèse les explications scientifiques et techniques utiles pour leurs propres travaux.

Table des matières

Dédicace.....	i
Remerciements.....	iii
Table des matières.....	v
Introduction générale.....	1
Bibliographie.....	6
Chapitre I : Etat de l'art sur les dispositifs MIS HEMT GaN et leur caractérisation électrique.....	7
I. Introduction.....	8
II. Généralités sur des dispositifs à effet de champ de types HEMTs AlGaIn/GaN.....	8
II.1 Matériau nitrure de gallium (GaN).....	8
II.1.1 Structure cristalline et propriété.....	8
II.2 Hétérojonctions AlGaIn/GaN.....	10
II.2.1 Principe de l'hétérojonction.....	10
II.2.2 Notion de la polarisations spontanée et piézoélectrique.....	11
II.2.3 Détermination de la densité de gaz d'électron 2D (N2DEG)	16
II.2.4 Conclusion.....	22
II.3 Transistor de type HEMT à base de GaN pour l'électronique de puissance.....	22
II.3.1 Avantage du GaN pour l'électronique de puissance.....	22
II.3.2 Principe de fonctionnement des transistors HEMT à base de GaN.....	26
III. Fabrication de transistors MIS-HEMT GaN.....	30
III.1 Epitaxie [32]	30
III.2 Gravure [10]	32
III.3 Dépôt des contacts ohmiques [14]	33
III.4 Fabrication de la brique de grille MIS [14]	33
III.4.1 Normally-on.....	33
III.4.2 Normmaly-off.....	34
IV. Etat de l'art sur la caractérisation électrique des transistors GaN.....	36
IV.1 Extraction des paramètres électriques de base d'un transistor.....	36
IV.1.1 La tension de seuil.....	36
IV.1.2 Le transport des électrons.....	38
IV.1.3 Influence des résistances d'accès.....	40
IV.1.4 Les effets des canaux courts.....	42
IV.2 Effets des pièges électriquement actifs dans les dispositifs GaN.....	44
IV.2.1 Mécanismes de piégeage dans les transistors GaN.....	45
IV.2.2 Méthodes de caractérisations des différents pièges dans les dispositifs GaN.....	47
V. Conclusion.....	49

Bibliographie.....	51
Chapitre II : Caractérisation électrique des dispositifs MIS-HEMT GaN.....	55
I. Introduction.....	56
II. Description des dispositifs MIS-HEMT GaN étudiés.....	56
III. Mesure de la caractéristique C(V) sur les dispositifs MIS-HEMT GaN.....	59
IV. Méthode d'extraction de paramètres électriques basée sur la fonction Y en régime linéaire.....	61
IV.1 Principe de la fonction Y.....	61
IV.2 Applicabilité de la méthode basée sur la fonction Y.....	62
V. Extraction de la mobilité corrigée par la méthode Split-CV.....	65
VI. Extraction statistique des paramètres électriques avec la méthode de la fonction Y en régime linéaire.....	69
VI.1 Méthodologie d'extraction.....	69
VI.1.1 Mesure du courant de drain.....	70
VI.1.2 Extraction et construction de charge des porteurs libres dans le canal de conduction.....	70
VI.2 Paramètres électriques.....	71
VI.2.1 Impact de la résistance d'accès sur le fonctionnement des transistors GaN.....	72
VI.2.2 Impact de la longueur de grille sur la mobilité effective.....	73
VI.3 Conclusion.....	74
VII. Etude de la variabilité de paramètres électriques.....	75
VII.1 Généralités sur la variabilité.....	75
VII.1.1 Variabilité globale et locale en électronique.....	76
VII.2 Etude expérimentale de la variabilité globale.....	77
VII.2.1 Modélisation de l'écart-type de la variabilité du courant de drain.....	78
VII.2.2 Contribution de la variabilité des résistances d'accès pour différentes technologies MIS-HEMT GaN.....	83
VIII. Conclusion.....	84
Bibliographie.....	86

Chapitre III : Analyse approfondie du fonctionnement des transistors MIS-HEMT GaN à grille encadrée.....89

I. Introduction.....	90
II. Description du dispositif de test.....	90
III. Analyse des effets de couplages parasites dans les dispositifs MIS-HEMTs à grille encadrée.....	91
III.1 La capacité de couplage grille-canal.....	91
III.2 Simulation des effets de couplages parasites dans les dispositifs MIS-HEMTs GaN à grille encadrée.....	94
III.2.1 Principe de la simulation.....	94
III.2.2 Simulation 2D sur les dispositifs MIS-HEMT GaN à grille encadrée.....	95

III.3	Analyse et modélisation du comportement diélectrique et modélisation de la capacité de couplage parasite.....	98
III.4	Evaluation de la longueur effective du canal actif.....	102
IV.	Analyse et modélisation du comportement des flancs de grille pour les dispositifs MIS-HEMT GaN à grille encastrée.....	104
IV.1	Modélisation analytique et analyse de la mobilité effective des dispositifs GaN avec grille MIS encastrée.....	105
IV.1.1	Modèle électrique des dispositifs MIS-HEMT GaN à grille encastrée.....	105
IV.1.2	Modélisation analytique de la mobilité de trois transistors en série.....	107
IV.2	Modélisation analytique des caractéristiques électriques des transistors MIS-HEMT GaN à grille encastrée utilisant la fonction W de Lambert.....	109
IV.2.1	Modélisation de la charge de canal du transistor globale MIS HEMT GaN à grille encastré.....	109
IV.2.2	Modélisation globale du courant de drain du transistor MIS-HEMT GaN en régime de fonctionnement linéaire ou ohmique.....	110
IV.3	Etude expérimentale de la mobilité de chaque région du canal actif par la méthode différentielle.....	114
IV.3.1	Principe de la méthode différentielle.....	114
IV.3.2	Analyse de la mobilité des porteurs libres dans le canal de fond, de flanc et de coin dans les dispositifs MIS-HEMT GaN à grille encastrée.....	117
IV.3.3	Analyse de l'effet de la profondeur de gravure sur la mobilité des porteurs libres du canal intrinsèque.....	119
IV.3.4	Modélisation analytique de trois transistors en série contrôlés par une grille MIS en régime linéaire ou ohmique.....	120
IV.3.5	Modélisation analytique de trois transistors en série contrôlé par une même grille MIS en régime non-linéaire.....	122
V.	Conclusion.....	124
VI.	Bibliographie.....	126

Chapitre IV : Caractérisation et évaluation de la densité de pièges d'interface dans les dispositifs MIS-HEMT GaN..... 129

I.	Introduction.....	130
II.	Modèle théorique et caractérisations électriques de la capacité MOS.....	130
II.1	Modèle théorique d'une structure MOS.....	131
II.1.1	Cas d'une structure MOS idéale.....	131
II.1.2	Cas d'une structure MOS non-idéale à l'équilibre thermodynamique.....	133
II.2	Caractérisations électriques de structure MOS.....	135
II.3	Extraction de la densité de pièges d'interface.....	137
II.3.1	La méthode haute fréquence [5]	137
II.3.2	La méthode basse fréquence [6]	138
II.3.3	La méthode haute-basse fréquence [7]	138
II.3.4	La méthode de conductance [4]	138
III.	Dépendance et analyses des caractéristiques C(V) avec la fréquence dans les dispositifs MIS-HEMT GaN.....	142

III.1	Dépendance des caractéristiques $C(V)$ avec la fréquence sur les dispositifs normally-on.....	143
III.2	Dépendance des caractéristiques $C(V)$ avec la fréquence sur les dispositifs MIS-HEMT GaN avec et sans gravure locale.....	146
IV.	Caractérisation de pièges d'interface dans les dispositifs MIS-HEMT GaN.....	147
IV.1	Dépendance des caractéristiques $C(V)$ avec la fréquence sur les dispositifs MIS-HEMT GaN à grille encastrée et modèle électrique.....	148
IV.2	Extraction de la densité de pièges d'interface.....	152
IV.3	Conclusion.....	155
V.	Nouvelle méthode de caractérisation des pièges d'interfaces dans les dispositifs MIS-HEMT GaN normally-off.....	155
V.1	Modélisation analytique des caractéristiques du dispositif MOSFET.....	156
V.1.1	Evaluation de la charge dans un canal d'inversion sur substrat de type p.....	156
V.1.2	Modèle analytique du courant de drain du dispositif MOSFET.....	158
V.2	Extraction de la capacité de couplage canal-substrat (simulation)	159
V.3	Extraction de la densité de pièges d'interface par la nouvelle méthode avec polarisation du substrat.....	161
VI.	Application de la nouvelle méthode d'extraction avec polarisation du substrat sur les dispositifs MIS-HEMT GaN à grille encastrée.....	162
VI.1	Extraction expérimentale de la capacité de couplage canal-substrat par mesure de capacité.....	163
VI.2	Extraction expérimentale de la capacité de couplage canal-substrat par la nouvelle méthode avec polarisation du substrat.....	164
VI.3	Extraction de la densité de pièges d'interfaces à partir des caractéristiques de sortie.....	166
VII.	Conclusion.....	167
	Bibliographie.....	169

Chapitre V : Etudes approfondies des mécanismes de bruit basse fréquence de type $1/f$ dans les dispositifs MIS-HEMT GaN.....171

I.	Introduction.....	172
II.	Généralités sur les mesures de bruit basse fréquence.....	173
II.1	Rappel sur les outils mathématiques.....	173
II.2	Différents types de bruit basse fréquence.....	175
II.2.1	Bruit blanc.....	176
II.2.2	Bruit génération-recombinaison ou bruit de type lorentzien.....	177
II.2.3	Bruit de type $1/f$ ou bruit de flicker.....	180
II.3	Bruit basse fréquence de type $1/f$ dans les dispositifs résistifs sans grille de contrôle.....	181
II.3.1	Fluctuations de mobilité $\Delta\mu$ (« Hooge Mobility Fluctuation », HMF).....	181
II.3.2	Fluctuation de nombre de porteurs Δn (CNF).....	181
II.4	Bruit basse fréquence de type $1/f$ dans les dispositifs MOSFETs.....	183
II.4.1	Fluctuation de nombre de porteurs Δn (modèle CNF).....	183
II.4.2	Fluctuations de mobilité $\Delta\mu$ (modèle HMF).....	185
II.4.3	Fluctuation de nombre de porteurs corrélée à la fluctuation de mobilité $\Delta n/\Delta\mu$ (CNF/CMF)	186

III.	Mesure expérimentale de bruits basse fréquence.....	187
III.1	Dispositifs expérimentaux.....	187
III.2	Description de la structure de test et principe de mesure.....	190
IV.	Analyse de bruit de type 1/f dans les dispositifs AlGaIn/GaN avec grille de contrôle.....	191
V.	Analyse de bruit basse fréquence de type 1/f dans les transistors MIS-HEMT GaN.....	196
V.1	Bruit basse fréquence de type 1/f dans les transistors MIS-HEMT GaN.....	196
V.2	Diagnostic des sources de bruit basse fréquence de type 1/f dans les transistors MIS-HEMT...	199
V.3	Modélisation de bruit CNF/CMF pour les transistors GaN-HEMT à grille encastrée.....	207
VI.	Conclusion.....	212
	Bibliographie.....	214
	Conclusion générale et perspectives.....	217
	Liste des publications.....	223

Introduction générale

Dans le domaine lié à la microélectronique, en particulier en électronique de puissance, l'un des principaux enjeux est d'améliorer les performances des dispositifs à base de l'hétérojonction AlGaIn/GaN. De nos jours, les performances de ces dispositifs sont nettement inférieures aux prédictions théoriques du fait des optimisations nécessaires des couches épitaxiées et de l'architecture. Comparée au carbure de silicium (SiC) et au saphir, la croissance de la technologie GaN sur silicium présente des avantages particuliers tels qu'un coût réduit, les dimensions du substrat pouvant aller jusqu'à 200 mm et la possibilité de son intégration au sein de la filière Silicium. En effet, le matériau GaN est prometteur grâce à un champ de claquage élevé, une forte mobilité électronique pouvant aller jusqu'à $2000 \text{ cm}^2/(\text{V}\cdot\text{s})$ à l'interface de l'hétérojonction AlGaIn/GaN et une large bande interdite [1]. Ce dernier offre la possibilité de développer des composants moins encombrants et consommant moins d'énergie, c'est pour cette raison qu'il représente un enjeu majeur pour le secteur de l'électronique et l'optoélectronique. Les dispositifs de puissance à base de matériau GaN présente l'inconvénient, dans leur forme classique, d'être un interrupteur normally-on, c'est-à-dire qu'ils sont fermés lorsqu'aucune tension n'est appliquée sur la grille. Pour de nombreuses applications en électronique de puissance, le dispositif doit être ouvert (normally-off), tel qu'un transistor MOS (MOSFET) par exemple, est indispensable pour des raisons de sécurité et d'économie.

A ce jour, ce matériau GaN présente une maturité technologique qui fait de lui un semiconducteur en plein essor industriel. Cependant, les dispositifs à base de GaN présentent aussi des inconvénients, en particulier un désaccord de maille élevé avec le silicium, un nombre de défauts structuraux élevés (entre autres la densité de dislocations) [2], [3]. De plus, ces dispositifs présentent de nombreux pièges à électrons dans l'oxyde de grille et aux interfaces qui ont un effet néfaste sur les paramètres électriques.

L'histoire du nitrure de gallium (GaN) commence dans les années 1930 où il a été synthétisé pour la première fois par Johnson *et al.* [4]. C'est dans les années 1968 que Maruska et Tietjen [5] ont réussi la croissance de la première couche de GaN par épitaxie en phase vapeur d'hydrures (HVPE) sur un substrat de saphir. Vers la fin des années 1970, la recherche sur le GaN fut quasiment arrêtée face aux difficultés rencontrées pour obtenir des couches de haute qualité. C'est en 1986 qu'Amano *et al.* [6] ont réussi à obtenir une couche de GaN avec des propriétés

morphologiques, optiques et électriques fortement améliorées. Cette couche a été obtenue par une croissance MOCVD (Metal Organic Chemical Vapor Deposition) sur un substrat de saphir. Grâce à des avancées innovantes sur l'épithaxie de substrat GaN, cette filière, s'est bien développée dans les années 1990 avec la croissance d'une couche GaN dopée p [7] ce qui a conduit au développement de la jonction P-N pour la fabrication de LEDs bleues en 1991 [8]. Dans la même période, Khan *et al.* [9] ont découvert la formation du gaz d'électron bidimensionnel (2DEG) à l'hétérojonction AlGaIn/GaN. Les premiers transistors à haute mobilité électronique (HEMTs) à base de cette hétérojonction ont vu le jour en 1993 [10]. Les Etats-Unis et le Japon sont les leaders mondiaux en matière de recherche et développement sur le GaN. Ces pays sont aujourd'hui encore en avance sur l'Europe dans ce domaine. D'après le rapport 2021 de Yole Développement (cabinet d'études spécialisé de marché), le marché de dispositifs de puissance GaN est en forte croissance et a doublé en 2020 par rapport à 2019. De plus, Yole Développement prévoit une augmentation du marché de l'électronique de puissance sur du GaN de 70% d'ici 2026 soit, pouvant dépasser la barre de 1 milliard de dollars.

En 2009, le CEA-LETI (Laboratoire d'électronique et de la technologie de l'information) a décidé de mettre en place un projet de développement de transistors pour l'électronique de puissance [11]. La technologie utilisée repose sur l'empilement de l'hétérojonction AlGaIn/GaN. Ces technologies sont fabriquées sur une plateforme de réacteur d'épithaxie 200 mm. C'est en 2012, que le LETI a mis en place les premiers transistors AlGaIn/GaN sur substrat silicium. Les activités du LETI ne se limitent pas uniquement au développement des substrat GaN /Si mais aussi à la fabrication et à l'amélioration de HEMT normally-on et normally-off possédant de très faible courant de fuite pour un fonctionnement à haute tension 650V. Les objectifs du LETI à travers le programme pilote PowerGaN du projet IRT Nanoelec, sont l'amélioration des performances des MIS-HEMT à base de GaN/Si, ainsi que le développement d'un packaging innovant qui conserve les performances de ces composants afin de préparer les prochaines générations de transistors GaN. L'une des difficultés de cette technologie innovante et émergente concerne la maturité des procédés de fabrication utilisés pour garantir la stabilité des performances et la fiabilité du dispositif sous des contraintes opérationnelles variées. Pour cette raison, une caractérisation électrique approfondie du dispositif est donc nécessaire.

C'est dans ce contexte que ce travail de recherche a été mené. Il consiste dans une caractérisation électrique approfondie des mécanismes limitant les performances des dispositifs MIS-HEMT GaN sur silicium. Ce travail a été effectué au CEA-LETI en collaboration avec l'unité de recherche IMEP-LAHC du UGA/CNRS.

Ce mémoire de thèse est divisé en cinq chapitres. Dans le premier chapitre, nous présentons plusieurs éléments théoriques qui seront utilisés dans la suite du document. Il fournit tout d'abord une description du matériau GaN et de ses propriétés cristallographiques. Nous présentons également les notions de polarisations spontanée et piézoélectrique associées à la structure wurtzite du matériau GaN. D'autre part, nous avons prêté une attention particulière à la description des dispositifs MIS HEMT GaN et aux différentes couches épitaxiées, en se focalisant sur l'origine de la formation du gaz d'électron bidimensionnel (2DEG). Nous avons aussi passé en revue différentes méthodes de caractérisation expérimentale permettant d'extraire les paramètres électriques de base des dispositifs MIS HEMT GaN. Enfin, parce qu'ils prennent une place importante dans nos travaux de caractérisations, nous nous sommes intéressés aux effets de pièges électriquement actifs dans les dispositifs GaN et aux méthodes de caractérisation électrique disponibles.

L'objectif du chapitre deux consiste à extraire les paramètres électriques intrinsèque des dispositifs MIS HEMT GaN en utilisant une méthode spécifique basée sur la fonction Y, et d'analyser leur variabilité en développant pour chacun, un protocole spécifique. Pour cela, l'idée a été tout d'abord, de montrer l'intérêt de la fonction Y qui permet d'éliminer l'influence des résistances d'accès source/drain et de montrer aussi son applicabilité sur les dispositifs MIS-HEMT GaN. Ensuite, il s'est agi de développer un protocole d'extraction statistique des différents paramètres électriques intrinsèque tels que la résistance d'accès, la tension de seuil et la mobilité. Ce qui nous a permis de mettre en évidence la diminution de la mobilité avec la longueur de grille. Ce phénomène sera analysé en profondeur dans le chapitre trois, qui va s'attarder sur le comportement des flancs de grille dans la conduction du dispositif global. L'idée a été ensuite d'analyser la variabilité de ces différents paramètres électriques sur les plaques testées pour différents procédés de fabrication. Pour cela, nous avons utilisé des modèles de variabilité existants permettant de rendre compte de l'expérience et d'extraire des paramètres de variabilité qui ont ensuite été comparés à ceux de la technologie silicium. Ce qui a également permis de mettre en évidence la contribution de la variabilité du canal et des accès sur la variabilité globale pour différentes longueurs de grille. Ces travaux ont fait l'objet de deux publications.

Dans le chapitre trois, nous présentons une analyse approfondie du fonctionnement des transistors HEMT GaN à grille MIS encadrée. Pour cela, l'idée a été dans un premier temps de mettre en évidence la capacité de couplage parasite entre la grille et le gaz d'électron (2DEG) dans les régions d'accès source/drain. Dans ce cadre, nous avons réalisé des mesures de capacité grille canal en utilisant différentes configurations de test. Ensuite, l'idée a donc été de simuler le transistor HEMT GaN en se basant sur une approche originale de simulation. Cette méthode a mis

en évidence la formation d'un second canal parasite à l'interface passivation/AlGa_N, autorisant l'évaluation de l'ensemble des couplages parasites présents dans ces structures. Cette étude propose une méthode d'évaluation de la capacité de couplage parasite et de la longueur effective du canal actif.

Dans un second temps, nous présentons l'analyse du comportement des flancs de grille sur le fonctionnement de transistors MIS-HEMT GaN à grille encastrée. Pour cela, nous avons développé un nouveau modèle de mobilité qui rend compte de la diminution de la mobilité avec la longueur effective. Dans ce cadre, nous présentons l'intérêt de la fonction de Lambert pour la modélisation des caractéristiques électriques et l'extraction des paramètres électriques du transistor global. L'idée ensuite, a été de mettre en place une nouvelle méthode différentielle permettant de discriminer la part des paramètres électriques des transistors latéraux (flancs et coins de grille) et du transistor intrinsèque (fond de grille) du dispositif global. Nous avons également proposé une modélisation analytique de trois transistors en série en régime de fonctionnement linéaire et non linéaire. Cette modélisation est basée sur la fonction de Lambert. Ces travaux ont fait l'objet de trois publications.

Le quatrième chapitre est principalement dédié à la caractérisation et l'évaluation des densités de pièges dans les dispositifs MIS HEMT GaN. A ce jour, les méthodes d'extraction de densité de pièges d'interface fait encore débat au sein de la communauté scientifique. Dans un premier temps, nous présentons la densité de pièges extraite aux interfaces Al₂O₃/AlGa_N et Al₂O₃/Ga_N sur nos dispositifs MIS-HEMT GaN. Pour cela, nous avons analysé la dépendance des caractéristiques C(V) des dispositifs MIS-HEMT GaN avec la fréquence pour différentes technologies (normally-on et normally-off) avec et sans couche dite « back-barrier », différentes longueurs de grille et profondeurs de gravure. Ensuite, l'application de la méthode de conductance sur ces différents dispositifs a permis d'évaluer les densités de pièges d'interface en régime de déplétion.

Dans un second temps, nous présentons une nouvelle méthode de caractérisation de pièges d'interface à l'aide des caractéristique I(V). L'application de cette méthode nécessite la connaissance de la capacité de couplage canal-substrat (ou de déplétion). Pour cela, l'idée a été de développer une nouvelle méthode d'extraction expérimentale de la capacité de déplétion en s'appuyant sur l'effet de la polarisation du substrat. La validation de la nouvelle méthode d'extraction a été effectuée grâce à une modélisation 1D d'un simple transistor MOSFET GaN en inversion avant d'être appliquée à des transistors MIS-HEMT GaN à grille encastrée.

L'amélioration de la qualité du processus de fabrication des dispositifs MIS-HEMT normally-off par gravure locale et par la qualité du processus de dépôt de l'oxyde de grille reste encore un objectif clé en électronique de puissance. Pour cela, l'étude approfondie des mécanismes de bruit basse fréquence de type $1/f$ fait l'objet du cinquième chapitre de ce mémoire de thèse. Après avoir développé un protocole de mesure expérimentale fiable pour nos dispositifs MIS-HEMT GaN, l'idée a été dans un premier temps, d'évaluer le niveau de bruit et son origine dans les régions d'accès source/drain. La confrontation à des modèles analytiques a permis d'extraire les densités surfaciques de pièges lents dans l'hétérojonction AlGaN/GaN.

Dans un second temps, nous avons analysé le niveau et les sources de bruit basse fréquence de type $1/f$ dans les dispositifs MIS-HEMT GaN pour différentes longueurs de grille et profondeurs de gravure. Une étude spécifique sur des dispositifs MIS-HEMT GaN à grille encastrée à différentes profondeurs de gravure a permis ainsi d'analyser l'effet de la gravure sur la densité de pièges et leurs comportements. Pour rendre compte de l'évolution des différents paramètres de bruit avec la longueur de grille, nous proposons un nouveau modèle de bruit. Ces travaux ont fait l'objet de deux publications.

Bibliographie

- [1] T. J. Flack, B. N. Pushpakaran, and S. B. Bayne, ‘GaN Technology for Power Electronic Applications: A Review’, *Journal of Elec Materi*, vol. 45, no. 6, Art. no. 6, Jun. 2016, doi: 10.1007/s11664-016-4435-3.
- [2] F. Roccaforte, P. Fiorenza, R. Lo Nigro, F. Giannazzo, and G. Greco, ‘Physics and technology of gallium nitride materials for power electronics’, *La Rivista del Nuovo Cimento*, vol. 41, no. 12, Art. no. 12, décembre 2018, doi: 10.1393/ncr/i2018-10154-x.
- [3] M. Meneghini *et al.*, ‘GaN-based power devices: Physics, reliability, and perspectives’, *Journal of Applied Physics*, vol. 130, no. 18, Art. no. 18, Nov. 2021, doi: 10.1063/5.0061354.
- [4] W. C. Johnson, J. B. Parson, and M. C. Crew, ‘Nitrogen Compounds of Gallium. III’, vol. 52, pp. 2651–2654, 1930, doi: doi : 10.1021/j150340a015.
- [5] H. P. Maruska and J. J. Tietjen, ‘The Preparation And Properties of Vapor-Deposited Single-Crystal-Line GaN’, *Appl. Phys. Lett.*, vol. 15, no. 10, pp. 327–329, Nov. 1969, doi: 10.1063/1.1652845.
- [6] H. Amano, N. Sawaki, I. Akasaki, and Y. Toyoda, ‘Metalorganic vapor phase epitaxial growth of a high quality GaN film using an AlN buffer layer’, *Appl. Phys. Lett.*, vol. 48, no. 5, pp. 353–355, Feb. 1986, doi: 10.1063/1.96549.
- [7] H. Amano, M. Kito, K. Hiramatsu, and I. Akasaki, ‘P-Type Conduction in Mg-Doped GaN Treated with Low-Energy Electron Beam Irradiation (LEEBI)’, *Jpn. J. Appl. Phys.*, vol. 28, no. Part 2, No. 12, pp. L2112–L2114, Dec. 1989, doi: 10.1143/JJAP.28.L2112.
- [8] S. Nakamura, T. Mukai, and M. Senoh, ‘High-Power GaN P-N Junction Blue-Light-Emitting Diodes’, *Jpn. J. Appl. Phys.*, vol. 30, no. Part 2, No. 12A, pp. L1998–L2001, Dec. 1991, doi: 10.1143/JJAP.30.L1998.
- [9] M. A. Khan, J. M. Van Hove, J. N. Kuznia, and D. T. Olson, ‘High electron mobility GaN/Al_xGa_{1-x}N heterostructures grown by low-pressure metalorganic chemical vapor deposition’, *Appl. Phys. Lett.*, vol. 58, no. 21, pp. 2408–2410, May 1991, doi: 10.1063/1.104886.
- [10] M. Asif Khan, A. Bhattarai, J. N. Kuznia, and D. T. Olson, ‘High electron mobility transistor based on a GaN-Al_xGa_{1-x}N heterojunction’, *Appl. Phys. Lett.*, vol. 63, no. 9, pp. 1214–1215, Aug. 1993, doi: 10.1063/1.109775.
- [11] J. Lehmann, ‘Caractérisation électrique d’hétérostructures AlGaN/GaN pour des applications de puissance’, Thèse, Université de Grenoble Alpes, 2015.

Chapitre I

Etat de l'art sur les dispositifs MIS HEMT GaN et leur caractérisation électrique

Sommaire

I.	Introduction	8
II.	Généralités sur des dispositifs à effet de champ de type HEMTs AlGa _N /Ga _N	8
III.	Fabrication de transistors Ga _N MIS-HEMT	30
IV.	Etat de l'art sur la caractérisation électrique des transistors Ga _N	36
V.	Conclusion.....	49
	Bibliographie.....	51

I. Introduction

Dans ce chapitre portant sur les transistors à effet de champ de type HEMT (High Electron Mobility Transistor) à base de nitrure de gallium (GaN), nous présenterons tout d'abord, la structure cristalline du matériau GaN et ses propriétés physiques en les comparant à d'autres matériaux (Si, SiC etc ...). Ensuite, nous détaillerons de manière synthétique le principe de l'hétérostructure AlGaN/GaN et son gaz d'électron bidimensionnel (2DEG).

Cette thèse se propose d'approfondir plusieurs problématiques de caractérisation électrique propres aux dispositifs GaN MIS-HEMTs, à savoir l'impact des résistances d'accès, la mobilité, et les défauts d'oxyde de grille et d'interface. Nous passerons donc en revue l'état de l'art de ces différents sujets.

Ces problématiques de recherche ne sont pas nouvelles dans le domaine des semiconducteurs et dans le GaN en particulier. Il s'agira donc dans ce travail de thèse d'étendre ou d'adapter ce qui a pu se faire sur les dispositifs MOS Silicium. C'est pourquoi, nous rappellerons dans ce chapitre plusieurs éléments sur les transistors MOSFET qui seront utilisés dans ce travail.

II. Généralités sur des dispositifs à effet de champ de type HEMTs AlGaN/GaN

II.1. Matériau nitrure de gallium (GaN)

II.1.1. Structure cristalline et propriété

Le nitrure de gallium (GaN) appartient à la famille des matériaux III-N (GaN, AlN, InN et leurs alliages). Ces matériaux cristallisent généralement suivant deux types de structure, la structure cubique blende (CFC) et la structure hexagonale wurtzite. D'un point de vue de la thermodynamique, la structure hexagonale wurtzite est plus stable à cause de la forte ionicité des liaisons III-N.

La figure 1 illustre une structure à symétrie hexagonale de type wurtzite. Elle a un paramètre de maille c correspondant à la hauteur du prisme et un paramètre de maille a correspondant au côté de l'hexagone de base. Ce type de structure ne se caractérise pas que par les paramètres a et c , mais aussi par $u = l/c$ où l est la longueur des liaisons III-V suivant l'axe c [1]. Cette structure du GaN est la plus utilisée pour la production des transistors à haute mobilité électronique (HEMT « High Electron Mobility Transistor ») destinés à l'électronique de puissance. Le réseau cristallin du GaN complet peut être représenté par deux sous réseaux hexagonaux l'un contenant les atomes du groupe III (gallium, Ga) et l'autre contenant ceux d'éléments du groupe V (azote, N), interpénétrés et décalés de $3/8^{\text{ième}}$ suivant l'axe c .

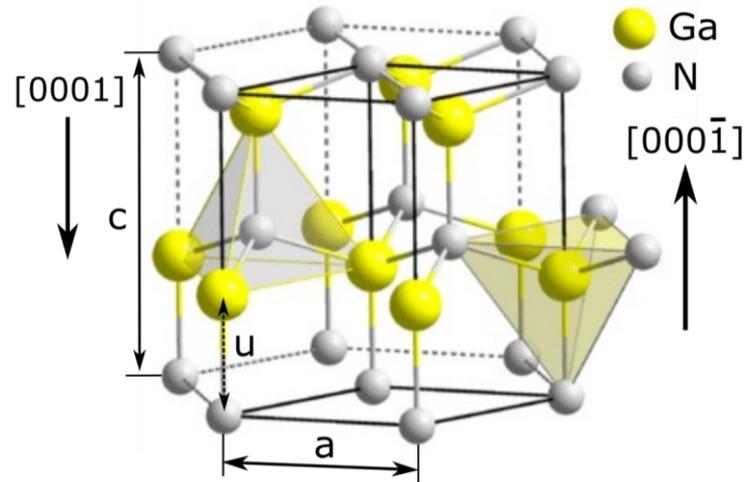


Figure 1 : Structure cristalline wurtzite du GaN [1].

Le GaN est un semi-conducteur à gap direct. En d'autres termes, le minimum de la bande de conduction et le maximum de la bande de valence sont localisés au centre de la première zone de Brillouin (Vallée Γ , Figure 2) [2]. La largeur de la bande interdite du GaN au centre de zone est de 3.39 eV à 300K. Elle augmente avec la diminution de la température et atteint une valeur de 3.47 eV à 0K (Equation 1) [3].

$$E_g = E_g(0K) - 7.7 \times 10^{-4} \frac{T^2}{T+600} \quad (1)$$

T est la température en K, et $E_g(0K) = 3.47$ eV est l'énergie de la bande interdite à 0K pour une structure wurtzite ou 3.28 eV pour une structure blende. Dans cette thèse, on va se concentrer sur la structure wurtzite la plus répandue pour la croissance du matériau GaN.

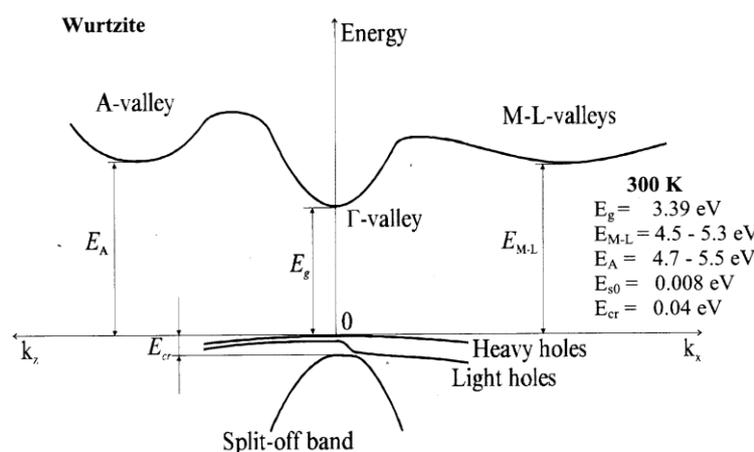


Figure 2 : Diagramme de bande de la structure wurtzite du GaN [2].

Pour spécifier en cristallographie différentes surfaces, plans ou directions cristallines des structures hexagonales wurtzite des matériaux III-N, quatre indices appelés indice de Miller-bravais sont utilisés. Ces indices sont notés h, k, i et l avec l'indice $i = -(h+k)$. Les notations

standards qui seront utilisées sont les suivantes : les plans et surfaces sont représentés par (hkl) ; une direction spécifique par $[hkil]$.

Il est important de noter que la structure wurtzite n'est pas symétrique par rapport au plan (0001) du fait que les directions $[0001]$ et $[000\bar{1}]$ ne sont pas équivalentes. En effet, le tétraèdre des 4 atomes d'azote (N) reliés à un même atome de gallium (Ga) n'est pas régulier (Figure 1). On distingue donc une base équilatérale et un sommet opposé. L'axe $[0001]$ est orienté depuis la base vers le sommet opposé, et inversement pour l'axe $[000\bar{1}]$. Les structures élaborées selon la première orientation sont dites à polarité Ga et celles de la seconde à polarité N.

Le plan (0001) , encore appelé plan c ou « c-plane » en anglais, est le plan le plus commun utilisé pour la croissance du GaN. Les plans perpendiculaires au plan c tels que $(1\bar{1}00)$, « m-plane » et $(11\bar{2}0)$, « a-plane » sont non-polaires (Figure 3) [4], [5]. Jusqu'à présent, il est difficile de faire croître du GaN non-polaire de haute qualité avec une surface lisse. Les plans traversés obliquement par le plan c sont des plans semi-polaires. Il existe de nombreux plan semi-polaires, tels que $(10\bar{1}1)$, $(10\bar{1}\bar{1})$, $(20\bar{2}1)$, $(10\bar{1}3)$ et $(11\bar{2}2)$ etc....[6].

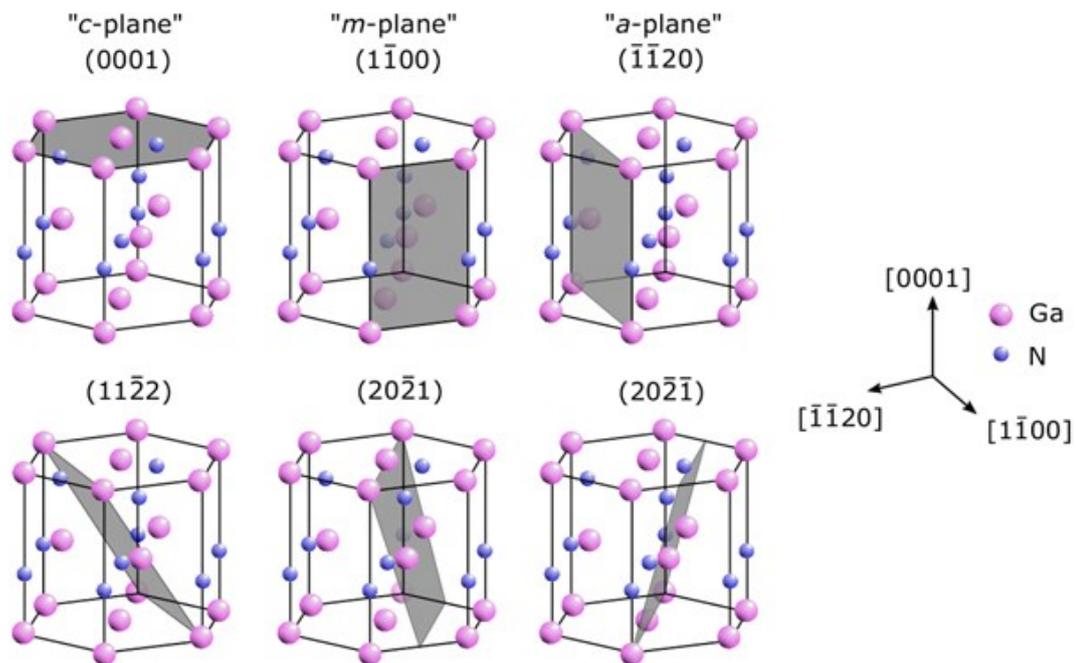


Figure 3 : Différents plans cristallins classiques dans une structure hexagonale incluant les plans et axes cristallographiques.

II.2. Hétérojonctions AlGa_xN/GaN

II.2.1. Principe de l'hétérojonction

Le transistor HEMT est basé sur l'association de deux semi-conducteurs de bande interdite différentes (AlGa_xN et GaN par exemple). La différence de bandes interdites se traduit par des

discontinuités de bandes de conduction et de valence au niveau de l'interface. Au niveau de l'interface, on peut s'attendre à des courbures de bandes du côté du semiconducteur qui a le plus petit gap. L'hétérojonction va se former à priori du fait des différences d'affinités électroniques. La formation d'un puit de potentiel va correspondre à l'équilibre électrostatique, à la piézoélectricité et les différences d'un matériau à l'autre vont jouer un grand rôle. Ce puit de potentiel se forme du fait de l'alignement du niveau de Fermi à l'équilibre. Elle va dépendre du dopage des deux semi-conducteurs. Dans le cas de la technologie GaN caractérisée dans cette thèse, la formation de ce puits va également dépendre de l'électrostatique des deux matériaux, c'est-à-dire, du dopage et aussi de leurs polarisations.

II.2.2. Notion de polarisations spontanée et piézoélectrique

Le matériau GaN, ainsi que l'alliage ternaire AlGaIn sont le siège de deux types de polarisations, la polarisation spontanée et la polarisation piézoélectrique que nous présentons dans la suite de ce document. Ces polarisations engendrent l'apparition de charges (positives ou négatives) aux interfaces des matériaux [7], [8]. Pour l'empilement de l'hétérojonction AlGaIn/GaN qui nous intéresse, ces phénomènes de polarisation vont générer une charge globale positive à cette interface qui est à l'origine de la formation du gaz d'électron bidimensionnel (2DEG).

II.2.2.1. Polarisation spontanée

On a vu précédemment que le matériau GaN cristallise dans la structure hexagonale wurtzite. Dans cette structure, il existe une polarisation macroscopique non nulle appelée polarisation spontanée. Elle résulte de la non-superposition des barycentres de charges positives et négatives (Figure 4). La répartition du nuage électronique le long de la liaison ionique Ga-N est dirigée vers l'atome d'azote du fait que, l'atome d'azote est plus électronégatif que l'atome de gallium. Si on considère que l'atome d'azote présente une charge $-q$ et l'atome de gallium une charge $+q$, chaque liaison dans le GaN va présenter un moment dipolaire ($m = q \cdot u \cdot c$). Le tétraèdre d'atomes d'azote n'étant pas régulier, la somme de polarisation des trois atomes de la base \vec{P}_r , diffère de la polarisation associée au sommet opposé \vec{P}_1 et une polarisation spontanée \vec{P}_{sp} apparaît (Figure 4).

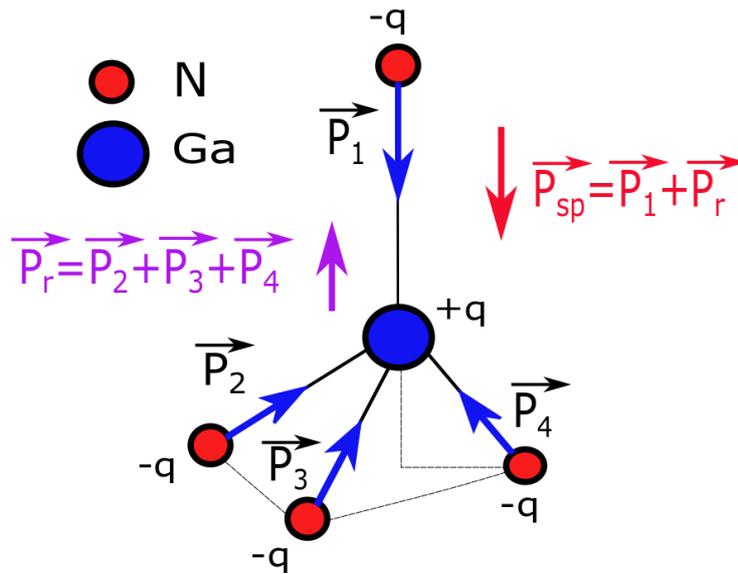


Figure 4 : Distribution des moments dipolaires dans la structure du matériau GaN à polarité Ga.

Dans un matériau avec une telle polarisation interne, les charges se compensent. Par contre, cette polarisation \vec{P} fait apparaître des charges liées σ aux interfaces (Equation 2) qui vont induire un champ électrique macroscopique \vec{E} (Figure 5).

$$\sigma = \vec{P} \cdot \vec{n} \tag{2}$$

\vec{n} est le vecteur unitaire normal à la surface du matériau et orienté vers l'extérieur.

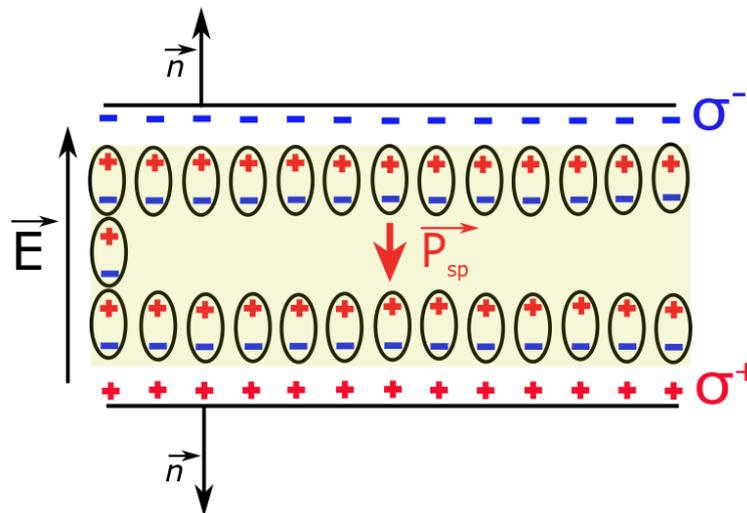


Figure 5 : Schéma de la répartition des moments dipolaires dans le matériau GaN.

II.2.2.2. Polarisation piézoélectrique

La croissance du matériau III-N comme le GaN ou AlGaN se fait généralement sur du saphir, SiC ou silicium. Le désaccord de maille entre ces matériaux III-N et le substrat impose une contrainte (extension ou compression) qui aura pour conséquence, la modification de la symétrie

du cristal. Cette déformation ou contrainte mécanique de la maille du GaN, entraîne donc un déplacement des barycentres de charges et donc une modification de la polarisation spontanée P_{SP} . Cet effet peut être considéré comme l'apparition d'une polarisation supplémentaire dite piézoélectrique (P_{pz}) qui compense ou augmente la polarisation spontanée.

Pour la croissance de AlGaN sur du GaN, c'est la couche supérieure AlGaN qui subit une contrainte engendrant une polarisation piézoélectrique. Lorsque le matériau subit une déformation en tension dans le plan perpendiculaire à l'axe de croissance, le vecteur polarisation piézoélectrique \vec{P}_{pz} , est orienté dans le même sens que le vecteur polarisation spontanée \vec{P}_{SP} . En revanche, lorsque le matériau subit une déformation en compression dans le plan perpendiculaire à l'axe de croissance, le vecteur polarisation piézoélectrique \vec{P}_{pz} , est orienté dans le sens opposé au vecteur de la polarisation spontanée \vec{P}_{SP} , (Figure 6) [7].

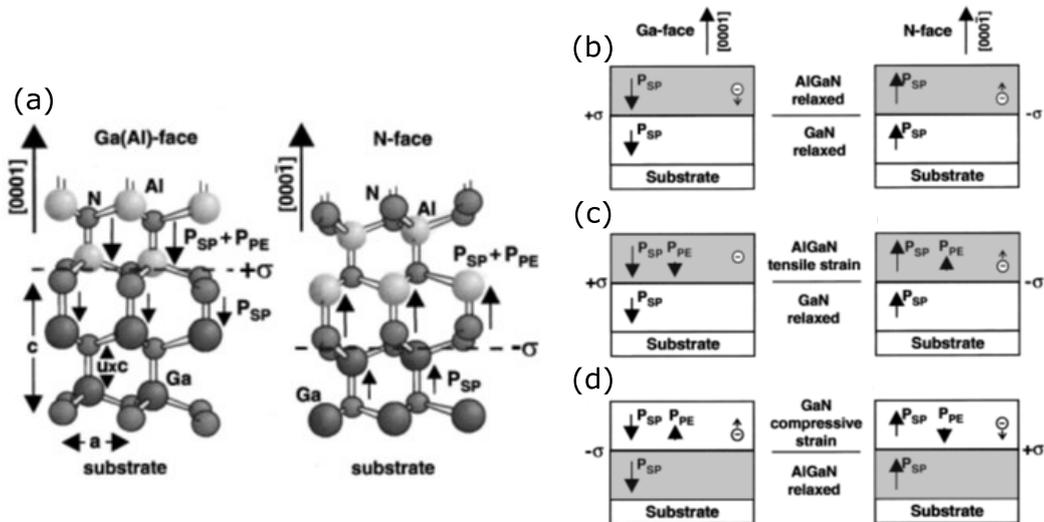


Figure 6 : Représentation selon la polarité Ga et N (a) représentation de la structure du GaN et (b) représentation du bilan des charges de polarisations spontanées P_{sp} et piézoélectriques P_{pz} pour un empilement (b) relaxé et (c) et (d) sous contrainte (tension et compression respectivement) [7].

Ambacher [7] montre que la polarisation piézoélectrique induite par la contrainte le long de l'axe de croissance $[0001]$ peut être calculée à partir des coefficients piézoélectriques e_{31} et e_{33} (Equation 3).

$$P_{pz} = e_{33} \cdot \varepsilon_z + e_{31} \cdot (\varepsilon_x + \varepsilon_y) \tag{3}$$

ε est la déformation de la maille.

En définissant a_0 et c_0 comme paramètre de maille à l'équilibre de la structure, il démontre par le biais des calculs tensoriels, que la déformation selon l'axe c est $\varepsilon_z = (c - c_0)/c_0$ et les déformations selon les axes x et y considérés isotropes, sont équivalents tel que : $\varepsilon_x = \varepsilon_y =$

$(a - a_0)/a_0$. L'absence de contrainte suivant l'axe z ($\sigma_z = 0$) permet de relier les déformations ϵ_z et ϵ_x (Equation 4).

$$\epsilon_z = -2 \frac{C_{13}}{C_{33}} \cdot \epsilon_x \quad (4)$$

C_{13} et C_{33} sont des constantes élastiques.

Tableau 1: Les paramètres de maille, la polarisation spontanée, les constantes piézoélectriques et les constantes élastiques du GaN, de l'alliage $Al_xGa_{1-x}N$ et d'AlN [8].

Paramètres	GaN	$Al_xGa_{1-x}N$	AlN	Ref.
E_g (eV)	3.4	Eq. 7	6.2	[8], [9]
a (Å)	3.189	$-0.077x + 3.189$	3.112	[8]
c (Å)	5.185	$-0.203x + 5.185$	4.982	[8]
P_{pz} (C/m ²)	-0.029	$-0.052x - 0.029$	-0.081	[8]
e_{31} (C/m ²)	-0.49	$-0.11x - 0.49$	-0.60	[8]
e_{33} (C/m ²)	0.73	$0.73x + 0.73$	1.46	[8]
C_{31} (GPa)	103	$5x + 103$	108	[8]
C_{33} (GPa)	405	$-32x + 405$	373	[8]

En combinant les deux équations (3) et (4), on obtient l'équation de la polarisation piézoélectrique du matériau (Equation 5). Elle dépend linéairement de la déformation du paramètre de maille a .

$$P_{pz} = 2 \frac{a - a_0}{a_0} \left(e_{31} - e_{33} \frac{C_{13}}{C_{33}} \right) \quad (5)$$

L'avantage de ces polarisations pour nos applications, tient dans la possibilité de susciter, en réponse à ces charges à l'interface de l'hétérojonction AlGaN/GaN, un gaz bidimensionnel d'électrons (2DEG pour « 2-Dimensional Electron Gas ») de très forte densité de charge, et ceci tout en conservant une mobilité élevée.

Pour évaluer la polarisation dans l'alliage ternaire de la forme $Al_xGa_{1-x}N$ (x est le pourcentage d'Al), il est nécessaire de connaître les valeurs des paramètres de maille, de la polarisation spontanée, des constantes piézoélectriques et des constantes élastiques de l'alliage ternaire. Tous ces différents paramètres sont estimés à partir de la loi de Vegard. Cette loi consiste à faire une

interpolation linéaire entre les valeurs des paramètres du GaN et de l'AlN et s'écrit sous la forme de l'équation (6).

$$a_{\text{Al}_x\text{Ga}_{1-x}\text{N}} = x \cdot a_{\text{AlN}} + (1 - x) \cdot a_{\text{GaN}} \quad (6)$$

Les valeurs des paramètres de chaque matériau ou alliage sont regroupées dans le Tableau 1.

L'alliage ternaire $\text{Al}_x\text{Ga}_{1-x}\text{N}$, tout comme le GaN, est un semi-conducteur à gap direct quel que soit le pourcentage d'Al. L'énergie de la bande interdite est également évaluée par la loi de Vegard additionnée d'un terme de non-linéarité [7].

$$E_{g_{\text{Al}_x\text{Ga}_{1-x}\text{N}}} = x \cdot E_{g_{\text{AlN}}} + (1 - x) \cdot E_{g_{\text{GaN}}} - b \cdot x(1 - x) \quad (7)$$

$E_{g_{\text{Al}_x\text{Ga}_{1-x}\text{N}}}$, $E_{g_{\text{AlN}}}$ et $E_{g_{\text{GaN}}}$ sont respectivement les bandes interdites de $\text{Al}_x\text{Ga}_{1-x}\text{N}$, d'AlN et du GaN. b est le terme de non linéarité appelé « bowing ». Il représente une correction de la loi de Vegard et vaut 0.1 eV [10].

II.2.2.3. Polarisation totale de l'empilement AlGaN/GaN et formation du gaz d'électron 2D

La polarisation totale de l'empilement est la somme algébrique des polarisations spontanée et piézoélectrique ($\vec{P} = \vec{P}_{sp} + \vec{P}_{pz}$). En effet, la couche AlGaN subit une déformation en tension du fait de ses paramètres de maille inférieurs à ceux du GaN. Cette contrainte va créer en plus de la polarisation spontanée, une polarisation piézoélectrique et induire à l'interface AlGaN/GaN une densité de charge fixes nette positive (Equation 8, Figure 7).

$$\sigma^+ = |P_{sp_AlGaN}| - |P_{sp_GaN}| + |P_{pz_AlGaN}| \quad (8)$$

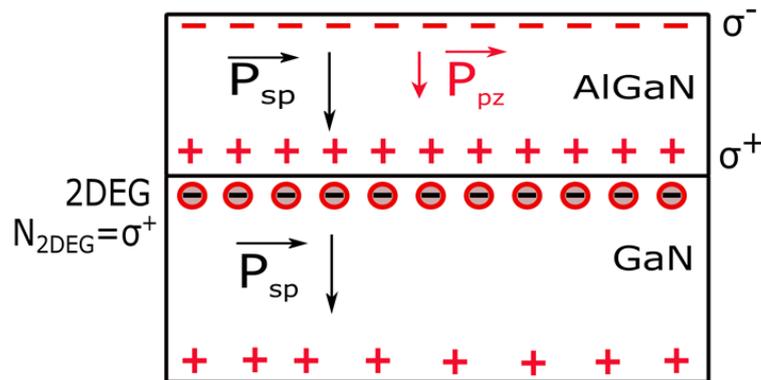


Figure 7: Représentation des charges de polarisations spontanées P_{sp} et piézoélectriques P_{pz} dans l'hétérostructure AlGaN/GaN et formation du gaz d'électron 2D.

Cette charge positive va être compensée par la présence des charges négatives (électrons) à l'interface formant ainsi un gaz d'électron confiné dans un puit de potentiel à cette interface. La

couche AlGa_xN est appelée « barrière » et la couche GaN où se trouvent les électrons à l'interface est appelée « canal ».

II.2.3. Détermination de la densité de gaz d'électron 2D (N_{2DEG})

II.2.3.1. Modèle de calcul de N_{2DEG}

II.2.3.1.1. Modèle d'Ambacher

Ambacher *et al.* [7] propose une méthode analytique pour évaluer la densité de gaz d'électron 2D dans le puit de potentiel pour un empilement contact Schottky/AlGa_xN/GaN. Cette méthode se base sur l'application du théorème de Gauss dans le GaN. En délimitant une surface de Gauss S_G (Figure 8.a), on peut écrire :

$$\varepsilon_0 \cdot \varepsilon(x) \cdot E_{AlGaN}(x) - \varepsilon_0 \cdot \varepsilon_{GaN} \cdot E_{GaN} = \sigma(x) + (-q) \cdot N_{2DEG} \quad (9)$$

x est la fraction molaire d'Al, N_{2DEG} est la concentration surfacique des électrons du 2DEG [cm^{-2}], ε_0 est la permittivité du vide, $\varepsilon(x)$ et ε_{GaN} sont les permittivités respectives des couches Al_xGa_{1-x}N et GaN, $\sigma(x)$ est la charge nette surfacique positive à l'interface AlGa_xN/GaN correspondant à toutes les charges de polarisation.

$E_{AlGaN}(x)$ et E_{GaN} sont les champs électriques respectivement dans les couches Al_xGa_{1-x}N et GaN. q est la charge absolue de l'électron.

Dans la région neutre du GaN, le champ électrique est considéré nul $E_{GaN} = 0$. La couche Al_xGa_{1-x}N étant un semi-conducteur à grand gap, il a été assimilé à un diélectrique, dans la mesure où le niveau de Fermi est loin des bandes de conduction et de valence. Dans ce cas, on peut écrire :

$$E_{AlGaN}(x) = \frac{V_{AlGaN}(x)}{d} \quad (10)$$

V_{AlGaN} est la chute de potentiel électrostatique dans la couche d'Al_xGa_{1-x}N. D'après le diagramme de bande de l'empilement AlGa_xN/GaN à l'équilibre ($V_g = 0$ V), on peut écrire :

$$q \cdot V_{AlGaN}(x) = q \cdot \phi_B + E_F - \Delta E_C \quad (11)$$

ϕ_B est la barrière de potentiel de la grille Schottky. E_F est le niveau de Fermi de la couche GaN (en eV) par rapport à sa bande de conduction et ΔE_C est la discontinuité de la bande de conduction à l'interface entre les couches AlGa_xN et GaN.

En regroupant les équations 9 et 11, on retrouve l'équation du modèle analytique de la densité de porteurs libres dans le gaz 2D développée par Ambacher [7].

$$N_{2DEG}(x) = \frac{\sigma(x)}{q} - \left(\frac{\varepsilon_0 \varepsilon(x)}{d \cdot q^2} \right) \cdot (q \cdot \phi_B(x) + E_F(x) - \Delta E_C(x)) \quad (12)$$

N_{2DEG} est la concentration surfacique des électrons dans le gaz 2D et q est la charge élémentaire ($1.6 \times 10^{-19}C$)

Cette équation donne une solution de l'analyse électrostatique classique basée sur l'équation de Poisson.

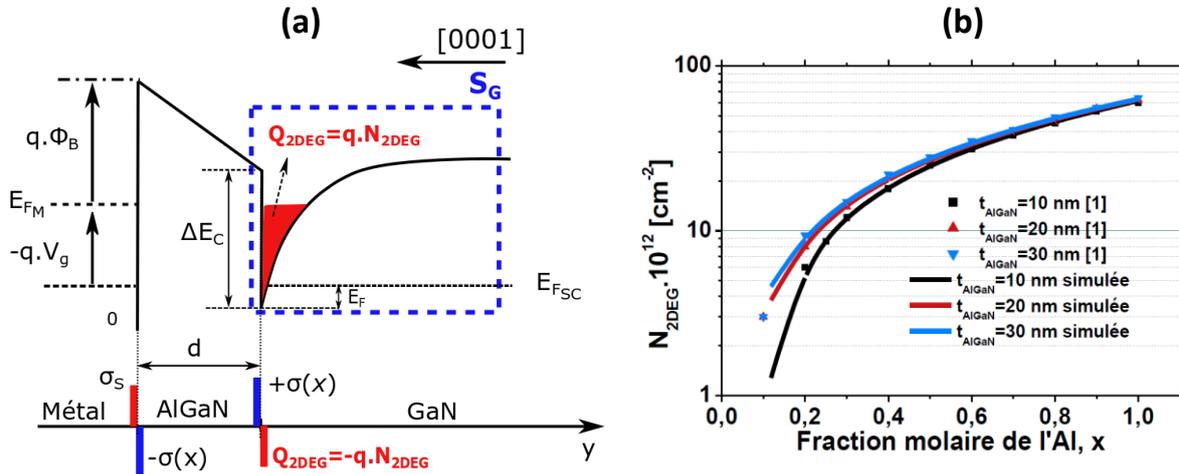


Figure 8: (a) Diagramme de bandes de conduction et (b) N_{2DEG} en fonction de la fraction molaire d'aluminium x [10] de l'empilement métal/AlGaIn/GaN.

Pour utiliser cette équation, Ambacher *et al.* [7] proposent des modèles analytiques de trois paramètres importants : ϕ_B (Equation 13), ΔE_C (Equation 14) et ε (Equation 15). L'énergie de Fermi E_F est donnée par l'équation 16 [7]. Ces paramètres dépendent de la fraction molaire d'aluminium x . Ils traduisent respectivement l'évolution observée de la barrière entre la grille Schottky et la couche AlGaIn et la variation du niveau de la bande de conduction avec l'AlGaIn.

$$q \cdot \phi_B(x) = 1.3x + 0.84 \quad [eV] \quad (13)$$

$$\Delta E_C(x) = 0.7 \cdot (E_g(x) - E_g(0)) \quad [eV] \quad (14)$$

$E_g(x)$ est l'énergie de la bande interdite de l'alliage $Al_xGa_{1-x}N$ (Equation 7).

$$\varepsilon(x) = -0.3x + 10.4 \quad (15)$$

$$E_F(x) = \left(\frac{9 \cdot \pi \cdot h \cdot q^2}{16 \cdot \varepsilon_0 \cdot \varepsilon(x)} \cdot \frac{N_{2DEG}(x)}{\sqrt{8 \cdot m^*}} \right)^{3/2} + \frac{\pi \cdot h^2}{4 \cdot m^*} \cdot N_{2DEG}(x) \quad (16)$$

m^* est la masse effective, h est la constante de Planck

La figure 8.b présente pour différentes épaisseurs de la couche AlGaIn allant de 10 à 30 nm, la dépendance de la concentration de gaz 2D (N_{2DEG}) avec la fraction molaire x d'Aluminium [10].

II.2.3.1.2. Modèle d'Ibbetson

Ibbetson *et al.* [11] détaillent dans leurs travaux l'origine des électrons du 2DEG pour une structure HEMT AlGa_N/Ga_N à l'équilibre. Le calcul de l'ensemble des charges de polarisation présentes dans l'empilement permet de déduire la source des électrons.

Il s'agit en premier de lister l'ensemble des charges présentes aux différentes interfaces dans l'empilement. Aux bornes de la couche AlGa_N, les polarisations spontanée et piézoélectrique engendrent l'apparition d'une charge de polarisation positive σ_{pol}^+ à la surface inférieure et négative σ_{pol}^- à la surface supérieure de cette couche AlGa_N. La présence des donneurs ionisés dans la couche AlGa_N engendre une charge $+\sigma_{AlGaN}$. Les charges présentes dans le substrat Ga_N sont notées σ_{Buffer} . Ces charges dans le substrat sont négligeables du fait que le Ga_N est non dopé. On note $\sigma_{surface}$ la charge due aux états de surface ionisés. La somme de ces charges doit être égale à la charge du gaz 2D ($q \cdot N_{2DEG}$) tel que :

$$\sigma_{surface} + \sigma_{AlGaN} + (-q \cdot N_{2DEG}) = 0 \quad (17)$$

q est la charge élémentaire de l'électron et N_{2DEG} est la densité surfacique de porteurs libres dans le gaz 2D. Si on considère que la couche barrière AlGa_N comme non dopée, il apparaît donc que le terme σ_{AlGaN} est nul ($\sigma_{AlGaN} = 0$). On en déduit donc que les charges présentes dans le gaz 2D sont causées par les donneurs ionisés présents en surface de l'empilement. C'est cette hypothèse qui est la plus communément admise concernant la source d'électrons du gaz 2D. Il existe également plusieurs hypothèses concernant le niveau d'énergie des états donneurs à la surface de la couche AlGa_N. Le premier modèle développé par Ibbetson *et al.* [11] considère un niveau d'énergie E_d pour lequel se trouve une haute densité d'états de surface de type donneur. C'est un état initialement situé sous le niveau de Fermi. Pour évaluer la densité de porteurs libres, Ibbetson *et al.* [11] se sont basés sur une méthode semblable à celle développée par Ambacher *et al.* [7]. Ce qui leur a permis de proposer un modèle qui définit l'épaisseur critique t_{CR} (Equation 18) en dessous de laquelle l'état donneur se trouve sous le niveau de Fermi et le gaz d'électron 2D est existant. Cette équation est obtenue pour une structure AlGa_N/Ga_N sans grille Schottky.

$$t_{CR} = (E_D - \Delta E_C) \cdot \frac{\epsilon_0 \cdot \epsilon_{AlGaN}}{q \cdot \sigma_{pol}} \quad (18)$$

ϵ_{AlGaN} est permittivité de l'AlGa_N, ΔE_C la discontinuité de la bande de conduction à l'interface entre les couches AlGa_N et Ga_N, E_D le niveau d'énergie d'états donneurs, et σ_{pol} le bilan de charges de polarisation à l'interface AlGa_N/Ga_N.

En négligeant l'élévation du niveau de Fermi dans le canal et pour $t > t_{CR}$, le canal commence à se remplir d'électrons. Ibbetson *et al.* [11] obtiennent la relation qui relie la concentration du 2DEG à l'épaisseur de la couche barrière (Equation 18).

$$q \cdot N_{2DEG} = \sigma_{pol} \cdot \left(1 - \frac{t_{CR}}{t}\right) \quad (19)$$

t est l'épaisseur de la couche d'AlGaN

En combinant l'équation 18 dans l'équation 19, on obtient une expression de la densité de porteurs libres du 2DEG (Equation 20) semblable à celle développée par Ambacher *et al.* [7]

$$N_{2DEG} = \frac{\sigma_{pol}}{q} - \left(\frac{\epsilon_0 \cdot \epsilon_{AlGaN}}{t \cdot q^2}\right) \cdot (E_D - \Delta E_C) \quad (20)$$

Cette équation reflète deux limites : la première est le début de la formation du canal quand la barrière possède une épaisseur t_{CR} et la deuxième a un comportement asymptotique lorsque l'épaisseur de la couche AlGaN devient très grande. Dans ce cas, la concentration du 2DEG tend vers la charge de polarisation surfacique σ_{pol} de l'interface AlGaN/GaN qui résulte de la contribution des polarisations spontanée et piézoélectrique (Figure 9) [10].

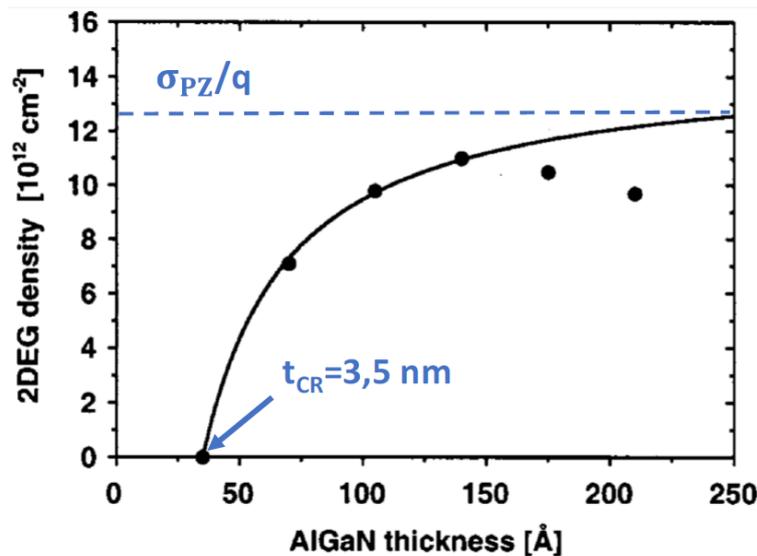


Figure 9: Comparaison entre la densité de gaz 2D mesuré (symbole) et la théorie (ligne) [10].

II.2.3.1.3. Modèle à état de type donneurs distribués en surface

D'autres études ont été réalisées par différents groupes de recherche pour comprendre l'origine de 2DEG à l'interface AlGaN/GaN. Koley et Spencer [12] ont mesuré la hauteur de barrière d'énergie ϕ_B en fonction de la couche d'AlGaN. Leurs résultats montrent que le potentiel de surface décroît lorsque l'épaisseur de la couche AlGaN augmente. Ce qui leur a permis de confirmer la nécessité d'une charge positive à la surface pour garantir la neutralité électrique et

compenser le champ électrique dû au taux de charges de polarisation négatives. D'autre part, contrairement au modèle d'Ibbetson (qui suppose uniquement un seul état donneur fixe à la surface, Figure 10.a), Koley *et al.* [12] proposent une densité des états de surface de type donneurs distribués sur une gamme d'énergie se trouvant sous un niveau d'énergie E_d dans la bande interdite (Figure 10.b). Cette densité noté n_0 a été dans leur cas trouvée égale à $1.58 \times 10^{13} \text{eV}^{-1} \text{cm}^{-2}$. Cette hypothèse d'une densité des états de type donneur a été confirmée par Gordon *et al.* [13]. En effet, en augmentant l'épaisseur de la couche barrière AlGaN, l'énergie de la bande de conduction augmentera par rapport au niveau de Fermi [14]. Lorsque l'énergie E_d sera supérieure au niveau de Fermi E_f , les états donneurs de surface commenceront à transférer les électrons vers l'interface AlGaN/GaN, créant ainsi le gaz d'électrons 2D. Les différents modèles proposés par Ibbetson *et al.* [11], Koley et Spencer [12] et Gordon *et al.* [13] ne prennent pas en compte l'influence de la passivation de la couche AlGaN sur la densité d'état de surface et donc sur la concentration du 2DEG.

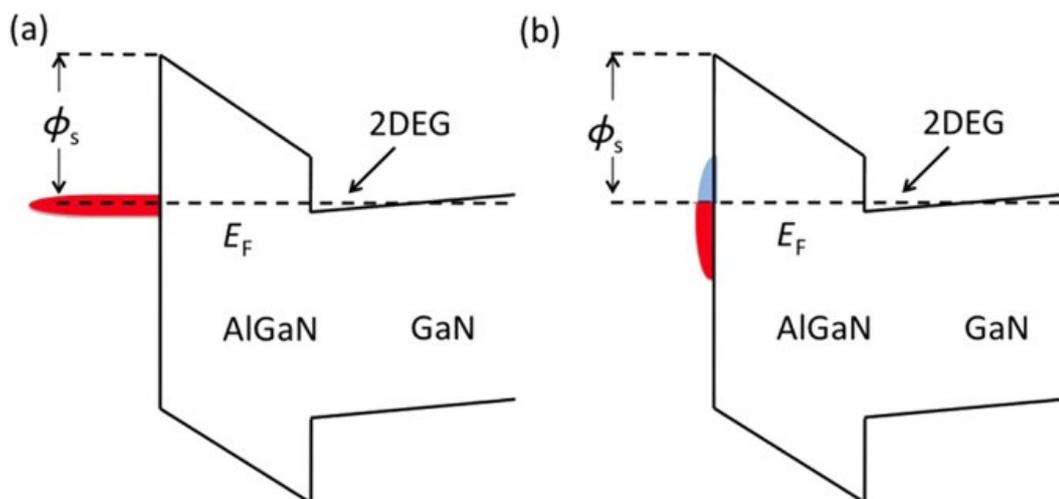


Figure 10: Diagramme de bande montrant la formation du 2DEG associée aux états de surface donneurs pour deux types de distributions (a) un seul état donneur et (b) états de surface distribués sur un intervalle d'énergie [13].

Miczek *et al.* [15] ont étudié par simulation, l'effet des états d'interface et de la température sur le comportement de la caractéristique C-V d'un empilement métal/SiN_x/Al_{0.25}Ga_{0.75}N/GaN. Ils ont proposé un continuum d'états de surface D_{it} sous la forme de U avec un niveau de neutralité de charge E_{CNL} autour de 1.6 eV. A la suite de leur simulation, ils ont validé leur méthode en la comparant aux résultats expérimentaux obtenus par mesure C-V sur un dispositif métal/SiN_x/Al₂O₃/Al_{0.25}Ga_{0.75}N/GaN. Le but de cette étude était d'évaluer la densité de défauts en couplant l'expérience et la simulation.

D'autres formes de distribution des états de surface ont été proposées. Osvaldo *et al.* [16] ont également étudiés par simulation numérique de la capacité, l'influence des états de surface sur

les caractéristiques C-V d'un empilement métal/oxyde/AlGaN/GaN. Dans leur étude, ils proposent un modèle de continuum d'états d'interface D_{it} constants dans le gap et dont le profil de densité de charge d'interface Q_{it} dépend du potentiel de surface φ_s . Dans cette étude, le niveau de neutralité de charges E_{CNL} est situé exactement au milieu de la bande interdite de l'AlGaN (Figure 11.a). Notons que l'empilement (structure) simulé dans cette étude est proche de la région de grille de nos dispositifs GaN MIS-HEMT normally-on (Figure 14.e).

Pour rendre compte par simulation des courant de fuite dans la grille et de l'effondrement du courant de drain dans les dispositifs HEMT, Hasegawa *et al.* [17] ont combiné les différentes formes de distribution des états d'interfaces de forme en U et un niveau discret état donneur relatif aux lacunes d'azote sous forme de pic Gaussien situé à $E_C - 0.37$ eV dans la bande interdite. En effet, ils ont réalisé des mesures de courant statiques et pulsées sur deux structures de test : la première structure est une diode avec une grille de type Schottky et la deuxième est un empilement AlGaN/GaN sans grille et passivée avec deux contacts ohmiques déposés de part et d'autre du 2DEG. Ils comparent les résultats expérimentaux obtenus sur la diode Schottky, aux résultats de simulation basées sur un outil de simulation classique de l'équation de Poisson. L'idée étant de comprendre et d'identifier les sources des mécanismes de piégeage qui induisent le phénomène de l'effondrement du courant « current collapse » et les courants de fuite au niveau de la grille dans les dispositifs AlGaN/GaN.

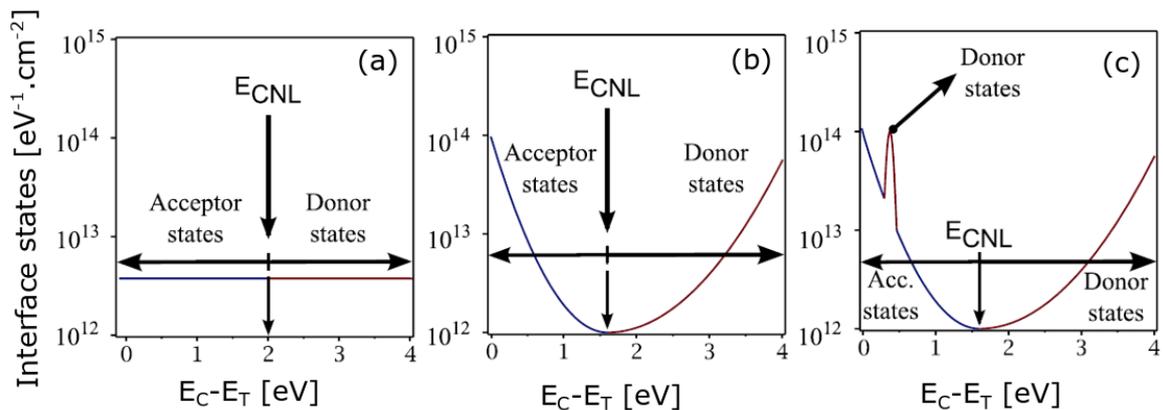


Figure 11: Diagramme de bande montrant la formation du 2DEG par un transfert d'électron depuis les états de surface donneurs pour deux types de distributions (a) un seul état donneur et (b) et (c) états de surface distribués sur un intervalle d'énergie [18].

Les valeurs de densité d'états d'interface obtenues à l'aide des différentes simulations sont beaucoup trop élevées (entre 10^{12} au niveau de neutralité de charge et $10^{14} \text{ eV}^{-1} \text{cm}^{-2}$ proches des bandes). D'après Bakeroot *et al.* [18] ces valeurs sont loin de refléter la bonne qualité du dépôt du film de passivation Si_3N_4 obtenu avec une technique de dépôt in-situ [19]. Cela supposerait que la diminution des états de surface à l'interface de la passivation/AlGaN diminuerait la densité

d'électron dans le 2DEG. Pour pallier cette difficulté, Bakeroot *et al.* [18] ont introduit un nouveau type de défaut associé à la couche de passivation Si_3N_4 qui n'est pas à l'interface passivation/AlGaN mais, dans la couche de passivation. La forte charge négative induite par le phénomène de polarisation dans le GaN doit être nécessairement compensée par une charge positive, qu'elle soit à la surface de la barrière ou dans le volume même du diélectrique couvrant la couche barrière comme le précise Bakeroot.

II.2.4. Conclusion

Nous avons décrit la structure cristalline du matériau de base GaN utilisé pour la fabrication de nos dispositifs de puissance HEMT. On a présenté l'intérêt de l'hétérojonction AlGaN/GaN et des charges de polarisation spontanée et piézoélectrique sur la formation du gaz d'électron 2D. On a vu que la distribution des états de surface peut justifier l'origine de ce gaz d'électron 2D. Cependant, celle-ci fait toujours l'objet de débat au sein de la communauté scientifique.

II.3. Transistor de type HEMT à base de GaN pour l'électronique de puissance

II.3.1. Avantage du GaN pour l'électronique de puissance

Un transistor est caractérisé par sa capacité à avoir des propriétés qui se rapproche d'un interrupteur idéal avec une commutation d'un état bloqué à un état passant, une tension de claquage élevée et des faibles pertes d'énergie. En d'autres termes, lorsque la tension appliquée sur la grille du transistor est supérieure à la tension de seuil ($V_g > V_{th}$, état passant), le transistor doit avoir une résistance la plus faible possible avec une tension négligeable à ses bornes. A l'inverse, lorsque la tension de grille est inférieure à la tension de seuil ($V_g < V_{th}$, état bloqué), il doit avoir : une tension de claquage élevée, la résistance la plus importante possible et un courant traversant le canal nul. Le but est de réduire les pertes dissipées sous forme de chaleur en commutation, il doit avoir une faible capacité et une fréquence de commutation élevée.

Dans le cadre de la fabrication des transistors de puissance, les facteurs de mérite de Baliga sont généralement utilisés pour juger de la cohérence du choix d'un matériau tels que le GaN, en le comparant aux autres matériaux. Les autres paramètres qui peuvent également être utilisés sont : la tension de claquage, le coefficient thermique, la mobilité etc... Mishra [20] présente les caractéristiques et paramètres attendus d'un transistor pour les applications en électronique de puissance.

a) Facteur de mérite de Baliga [21]

Le facteur de mérite de Baliga est un paramètre utile pour comparer différents matériaux semi-conducteurs dans les applications de puissance haute tension. Il dépend de la mobilité des porteurs libres μ_n , de la permittivité diélectrique ε du matériau et du champ électrique critique E_C .

$$\text{BFM} = \varepsilon \cdot \mu_n \cdot E_C^3 \quad (21)$$

Le facteur de mérite de Baliga est généralement utilisé pour des applications basse fréquence où les pertes en conduction sont dominantes. Il permet d'évaluer le matériau en tenue en tension.

b) Facteur de mérite de Baliga pour les applications haute fréquence (HBFM)

Ce facteur de mérite de Baliga est utilisé pour les applications haute fréquence et donne des informations sur le compromis entre pertes en commutation et tenue en tension. Il est fonction de la mobilité des porteurs libres μ_n et du champ électrique critique E_C .

$$\text{HBFM} = \mu_n \cdot E_C^2 \quad (22)$$

c) Résistance spécifique

D'après les travaux de Baliga [22], la tension de claquage théorique (Equation 23) d'un transistor de puissance vertical dépend du champ critique de claquage E_C et du dopage effectif N_d du matériau utilisé [23].

$$V_{BR}(E_C) = \frac{\varepsilon_0 \cdot \varepsilon_r \cdot E_C^2}{2 \cdot q \cdot N_d} \quad [\text{V}] \quad (23)$$

ε_0 et ε_r sont respectivement la permittivité du vide et du matériau. q est la charge de l'électron.

La résistance spécifique à l'état passant théorique d'un transistor de puissance verticale est donnée par la relation de l'équation 24.

$$R_{ON}(E_C) \cdot S = \frac{4 \cdot V_{BR}^2}{\varepsilon_0 \cdot \varepsilon_r \cdot \mu_n \cdot E_C^3} \quad [\Omega \cdot \text{cm}^2] \quad (24)$$

μ_n est la mobilité électronique du matériau,

Pour les transistors horizontaux, Saito *et al.* [24] ont établi une relation théorique pour évaluer la résistance spécifique à l'état passant en fonction de la tension de claquage (Equation 25).

$$R_{ON}(E_C) \cdot S = \frac{2\sqrt{2} \cdot V_{BR}^2}{\varepsilon_0 \cdot \varepsilon_r \cdot \mu_{\text{eff}} \cdot E_C^3} \quad [\Omega \cdot \text{cm}^2] \quad (25)$$

La figure 12 présente les valeurs de la résistance spécifique des technologies Si, SiC et GaN de la littérature [25], [26]. Elle nous montre bien qu'il existe un compromis entre les faibles valeurs de résistance R_{ON} (faible résistance d'accès) et les tensions de claquage élevé (obtenues avec des valeurs élevées de résistance d'accès). Ce compromis dépend également du matériau utilisé. Lorsqu'on compare les données de résistance spécifique en fonction de la tension de

claquage des dispositifs de la littérature avec leurs limites théoriques, on observe que les performances du silicium et du SiC sont atteintes avec au moins une demi-décade d'amélioration pour le Si. Cependant, pour les dispositifs GaN, nous sommes encore loin de sa limite théorique. Cela nous permet de comprendre que les performances des dispositifs à base du GaN, en particulier des HEMT GaN sur Si peuvent encore être améliorées.

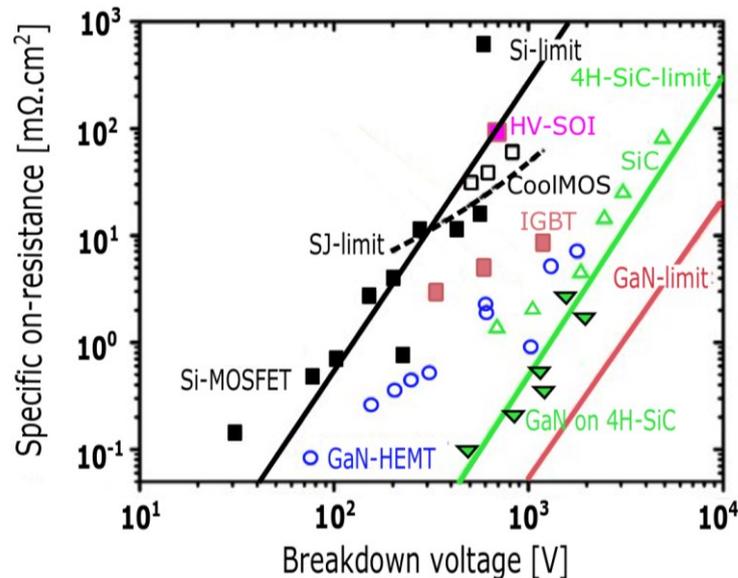


Figure 12: Limite théorique du compromis de la résistance spécifique en fonction de la tension de claquage pour les dispositifs GaN, Si et 4H-SiC. Certaines données de la littérature pour les dispositifs GaN, Si et SiC sont également rapportées [25], [26].

En plus de ses propriétés de matériau à gap direct et de sa largeur du gap élevée, le GaN a de nombreuses autres propriétés avantageuses comme : sa robustesse, sa stabilité chimique, une mobilité électronique élevée à l'interface AlGa_n/Ga_n pouvant aller jusqu'à 2000 cm²/(V.s), une vitesse de saturation élevée et une tension de claquage élevée. Une comparaison des propriétés du GaN avec d'autres semi-conducteurs classiques comme le silicium Si et le carbure de silicium SiC est présentée sur la figure 13. Nous observons que les dispositifs à base de GaN sont potentiellement intéressants par rapport au Si et SiC, pour les applications forte tension et haute fréquence dans le domaine de l'électronique de puissance et la radiofréquence.

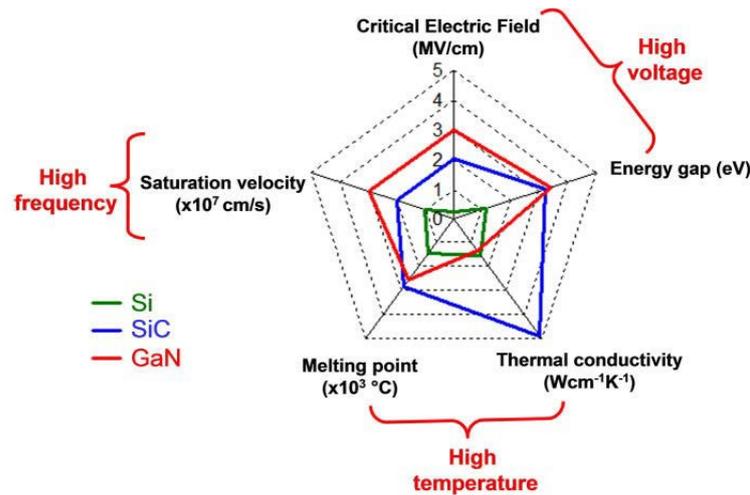


Figure 13: Avantage du GaN par rapport aux autres matériaux Si et SiC [26].

Tableau 2 : Propriétés du matériau GaN et d'autres semi-conducteurs à température ambiante.

Paramètres	Si	GaAs	4H-SiC	6H-SiC	GaN	Diamant	Ref.
Energie du Gap (eV)	1.12	1.43	3.23	3.03	3.4	5.5	[27]
Mobilité d'électrons μ_n [cm ² /(V.s)]	1440	9400	950	420	1400 (Bulk) 2000(2DEG)	4500	[27], [7], [28]
Vitesse de saturation v_{sat} [$\times 10^7$ cm/s]	1.0	0.9	2.0	2.0	2.4	2.3	[27]
Conductivité thermique [W/(cm. K)]	1.5	0.5	4.5	4.5	1.3	20	[25],[29]
Champ de claquage E_C [$\times 10^6$ V/cm]	0.3	0.4	2.5	2.2	3.75	10	[27]
Permittivité relative ϵ_r	11.7	12.9	9.66	9.7	8.9	5.7	[27]
BFM/BFM _{Si}	1	15.6	130	110	650	4110	[25],[29]
BHFM/BHFM _{Si}	1	10.8	22.9	16.9	77.8	470	[29]

Le Tableau 2 donne les principales propriétés des matériaux semi-conducteurs conventionnels et à grand gap. Comme vu précédemment, parmi les différents matériaux considérés, le nitrure de gallium GaN présente les propriétés les plus intéressantes pour les applications de puissance, Radiofréquence (RF) et optoélectronique grâce à son gap direct, une vitesse de saturation élevée, une forte mobilité électronique, et un champ électrique de claquage 10 fois supérieur à celui du silicium. Par contre, il présente une valeur de conductivité thermique, proche du silicium, plus faible que le SiC.

Pour le carbure de silicium, on a plusieurs types dont deux particulièrement sont intéressants pour l'électronique de puissance, le 4H-SiC et le 6H-SiC, qui ne diffèrent que par leur structure cristalline et leur mobilité. D'après le Tableau 2, le SiC a une température de fusion supérieure et une conductivité thermique élevée d'environ 2 fois supérieure à celle du GaN. Ce qui le rend pertinent pour un fonctionnement à haute température.

II.3.2.Principe de fonctionnement des transistors HEMT à base de GaN

II.3.2.1. Transistor de type HEMT normally-on

Le transistor à effet de champ de type HEMT a la particularité d'avoir un seul type de porteurs (les électrons) avec une très bonne mobilité non dégradée par les mécanismes d'interface oxyde/semiconducteur. Le principe de ce dispositif est basé sur l'existence d'un canal d'électron à cette interface. La conductance est modulée par l'application d'un champ électrique perpendiculaire à la direction de déplacement du courant.

Ce transistor est constitué d'une couche active de type n, de trois contacts métalliques dont deux contacts ohmiques source et drain qui permettent d'établir une connexion électrique avec le canal, et un contact de grille de type Schottky (Figure 14.a) ou MIS (Figure 14.e) pour moduler la concentration d'électrons du canal. Le transistor HEMT « normally-on » a la particularité d'être passant sans application d'une polarisation sur la grille de contrôle.

Lorsqu'une tension positive est appliquée au niveau du drain et la source à la masse ($V_s = 0$ V), les électrons vont se déplacer de la source vers le drain. Comme décrit précédemment, le canal de porteurs libres est basé sur l'existence d'un gaz d'électron bidimensionnel (2D) au niveau de l'hétérojonction AlGaIn/GaN. La géométrie du transistor est caractérisée par la longueur de grille L_g , sa largeur W , les distances source-grille L_{SG} et drain grille L_{DG} entre le bord de grille et le bord des contacts ohmiques.

En appliquant une tension de grille négative $V_g < 0$ V, le potentiel de surface à l'interface AlGaIn/GaN de la région de grille va diminuer, ce qui va conduire à une diminution du courant de drain total I_d . Au niveau des contacts ohmiques source et drain, une conduction par effets thermoïoniques assistés par effet de champ et effet tunnel assure la conduction électrique entre le métal du contact ohmique et le gaz d'électron 2D. On s'attend à un alignement du niveau de Fermi des contacts ohmiques et du 2DEG sous-jacent ainsi qu'à une résistance faible.

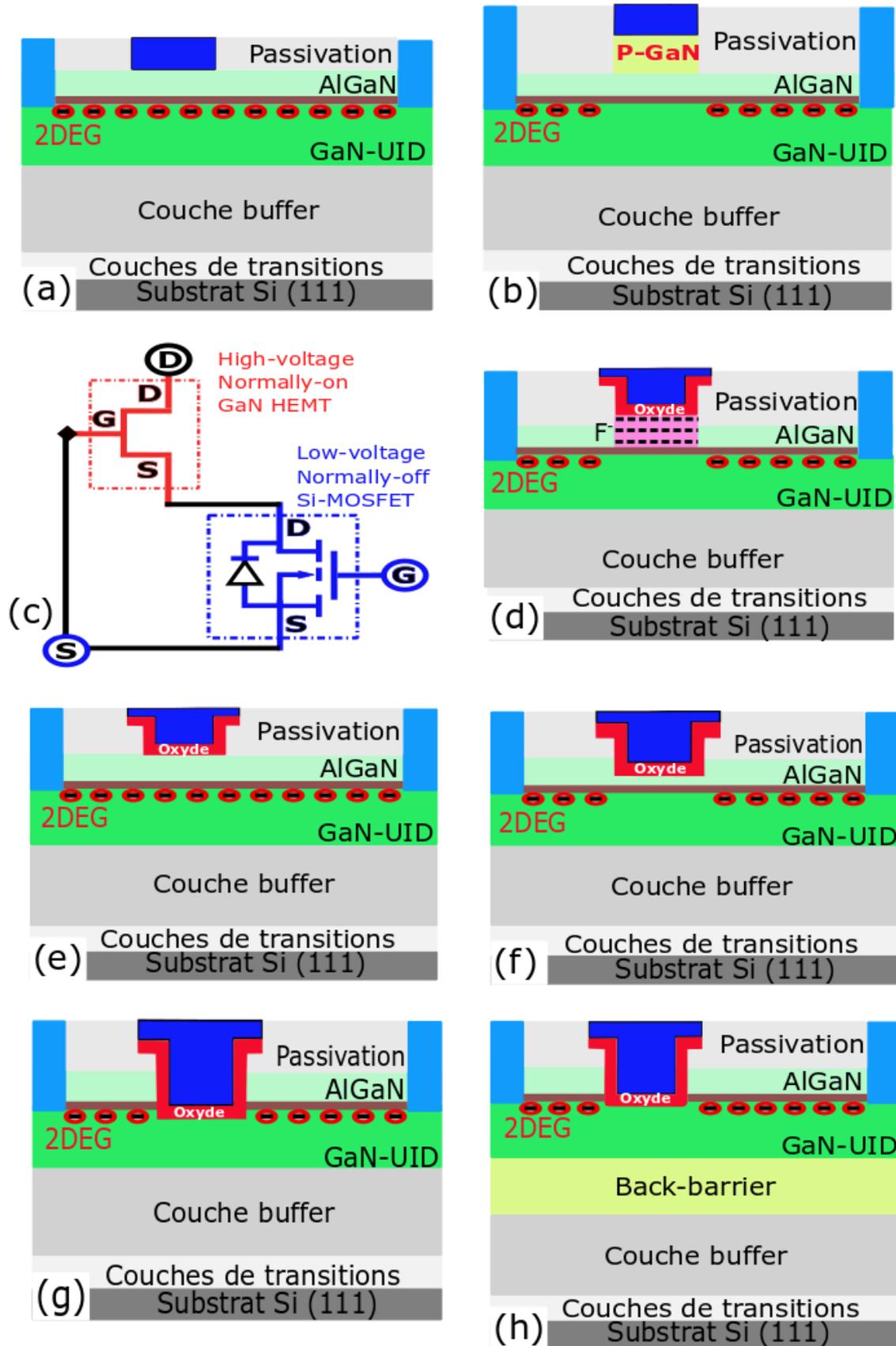


Figure 14: Différentes structures schématiques de dispositifs HEMT-GaN.

II.3.2.2. Transistor HEMT normally-off

Une autre approche pour réaliser un dispositif HEMT a été proposée dans l'industrie de la microélectronique, pour des raisons liées à la fiabilité et à la sécurité. L'idée est de développer des transistors normalement bloqués sans application d'une tension de grille négative (« normally-off »). Plusieurs solutions ont été proposées pour obtenir une déplétion locale des électrons du canal sous la grille en absence de la tension de grille. Les figures 14.b, 14.c, 14.d, 14.g et 14.h illustrent les principales solutions retenues.

a) P-GaN gate

Une méthode pour obtenir des transistors HEMT GaN « normally-off » est l'utilisation d'une couche de GaN dopé p sous la région de grille (figure 14.b) [9]. Cette couche peut être du GaN ou de l'AlGaIn dopé p. Cette couche p-GaN va contribuer à décaler le travail de sortie effectif de la grille et donc de la tension de seuil. Ce qui aura pour conséquence une déplétion locale du canal d'électron 2D dans cette zone de grille même à tension de grille nulle [30]. Pour atteindre une déplétion complète du 2DEG induite par cette couche p-GaN, la fraction molaire de la couche barrière AlGaIn doit être optimisée. Il a été démontré que cette déplétion complète est atteinte si la fraction molaire d'aluminium et l'épaisseur de la couche barrière sont maintenues relativement faibles [9].

b) Configuration cascode [9]

La figure 14.c présente un modèle spécial de dispositif HEMT-GaN « normally-off » en configuration cascode, qui combine un dispositif HEMT GaN haute tension « normally-on » connecté en série avec un dispositif basse tension MOSFET classique à base de silicium. Le principe de fonctionnement est le suivant : lorsque le système reçoit une tension de grille positive et supérieure à la tension de seuil V_{th} au niveau du MOSFET-Si, la tension grille-source du HEMT GaN est proche de zéro, ce qui conduit à la mise sous tension de l'appareil. Comme les deux dispositifs sont connectés en série, lorsqu'une tension de drain est appliquée sur le HEMT, le courant circule également à travers le MOSFET. En revanche, pour une tension nulle appliquée sur la grille du MOSFET, aucun courant ne circule dans le canal du HEMT. Par ailleurs, toute augmentation de la tension de drain sera traitée par le HEMT. Cette configuration cascode nous permet de profiter pleinement de la tension positive du MOSFET et de la faible résistance du HEMT lorsque cette dernière est à l'état off. Ce type de configuration est limité pour un fonctionnement à haute température à cause du dispositif MOSFET silicium. De plus, il est également limité par des effets d'inductances parasites ce qui peut avoir un impact sur les performances en commutation du circuit.

c) Dispositif HEMT traité au fluor

Une autre manière de réaliser un HEMT « normally-off » consiste à faire une implantation d'ions fluor par plasma (CF_4) dans la couche barrière AlGaN sous la grille avant sa métallisation (Figure 14.d). Les ions négatifs de fluor fixes F^- implanté dans la couche barrière AlGaN, vont décaler la tension de seuil du transistor HEMT vers les valeurs positives. Cependant, la stabilité de la tension de seuil après recuit à haute température et/ou sous champ électrique élevé reste toujours une source de préoccupation pour ce type de dispositif. Certaines études ont montré la relation entre la présence de fluor et l'effondrement du courant de drain, qui peut être un problème en commutation pour les applications de puissance [9].

d) Dispositif HEMT à grille MIS encastrée

Une autre approche consiste cette fois, à réaliser une gravure (« recess ») locale de la couche barrière en partant d'une hétérostructure AlGaN/GaN standard épitaxiée sur un substrat donné, puis de déposer une couche de diélectrique. La tension de seuil qui contrôle l'électrostatique du dispositif est ajustée en adaptant la profondeur de gravure de la couche barrière AlGaN. Les figures 14.e, 14.f et 14.g illustrent le passage d'un dispositif MIS-HEMT GaN « normally-on » (Figure 14.e) à un dispositif MIS-HEMT GaN à grille MIS encastré « normally-off » (Figure 14.g et Figure 14.h avec une couche de « back-barrier »). La figure 14.f est partiellement encastrée avec une barrière AlGaN résiduelle sous l'oxyde de grille. Les figures 14.g et 14.h sont entièrement encastrées avec un oxyde en contact avec le GaN. Le choix de l'oxyde de grille est extrêmement important, car il aura un impact direct sur le transport (mobilité) des porteurs libres.

Le dispositif à grille MIS encastrée présente quelques avantages.

- Le contrôle facile de la tension de seuil (V_{th}) en faisant varier la profondeur de gravure
- L'obtention d'un dispositif « normally-off » en réalisant une technique de gravure à sec locale
- La réduction des courants de fuite au niveau de la grille en déposant une couche d'oxyde de grille
- La présence de plaques de champs pour une bonne distribution de champ électrique à proximité de la région de grille.

Cependant, la qualité de l'oxyde de grille et de l'interface de la zone gravée est importante, et la densité de charges d'interface doit être contrôlée. Les dommages et des défauts créés par la gravure affectent les performances du dispositif. Des solutions ont été proposées pour éviter les dommages liés au plasma et obtenir une surface lisse au niveau de la région du GaN gravée. Une des solutions

proposées est d'appliquer une solution humide d'hydroxyde de tétraméthyle-ammonium (TMAH) sur la surface endommagée du GaN [31].

III. Fabrication de transistors GaN MIS-HEMT

Cette thèse est consacré à la caractérisation électrique approfondie des dispositifs MIS-HEMT GaN destinés à des applications de puissance. Les dispositifs caractérisés dans cette thèse sont tous fabriqués au CEA-LETI.

Dans ce paragraphe, nous allons décrire les étapes de fabrication des transistors MIS-HEMT GaN qui sont étudiés et caractérisés dans cette thèse. Ces différents dispositifs sont fabriqués sur des plaques Si (111) de 200 mm de diamètre et 1 mm d'épaisseur [10]. Le procédé de fabrication débutera par l'épitaxie, en passant par la gravure et le dépôt des contacts ohmiques, jusqu'à la réalisation de la grille MIS pour un fonctionnement « normally-on » ou « normally-off ».

III.1. Epitaxie [32]

Dans le processus de l'empilement de l'hétérostructure AlGaIn/GaN, la maîtrise de l'épitaxie est une étape importante pour l'obtention des transistors de puissance performants et fiables. L'épitaxie d'un transistor de type HEMT se compose de l'empilement de plusieurs couches (Figure 15). Un substrat silicium comme base, sur lequel s'effectue en premier lieu la croissance d'une couche de nucléation. Puis, la croissance d'une couche de transition ou couche tampon ou buffer à base d'AlGaIn, pour corriger la différence de maille entre le substrat et la couche active du GaN. La couche GaN dopée en C (GaN : C) est ensuite déposée afin d'assurer une tension de claquage élevée et une isolation électrique [33]. Ensuite, suivent dans l'ordre, la croissance des couches de la partie active GaN-UID/AlN/AlGaIn [10]. Pour certains de nos dispositifs, une couche dite « back-barrier » sera déposée proche de l'interface GaN/AlGaIn.

La couche AlN a pour but d'améliorer le confinement du gaz d'électron 2D à l'interface AlGaIn/GaN. Pour réduire ou guérir la surface de l'alliage AlGaIn et diminuer le nombre des liaisons pendantes, une couche de passivation (cap) peut être rajoutée. Pour les dispositifs étudiés dans cette thèse, une couche de passivation Si₃N₄ in-situ est déposée au-dessus de la couche barrière d'AlGaIn [32]. Cette passivation est également une solution pour réduire le phénomène de l'effondrement du courant de drain (« collapse ») notamment en mode Radiofréquence à cause des pièges en surface [34].

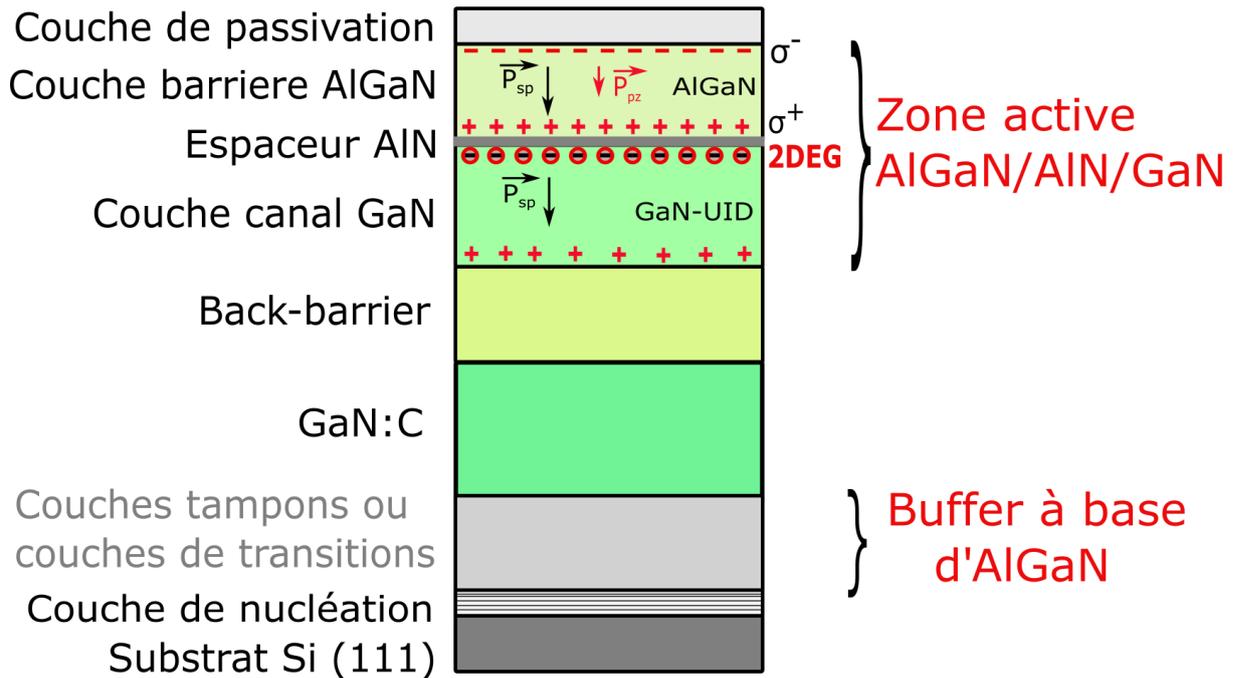


Figure 15: Description schématique en coupe de l'épitaxie d'une hétérostructure de type HEMT-GaN.

Par ailleurs, il a été montré que l'ajout d'une couche de passivation augmente la contrainte sur la couche barrière AlGaN. Cette contrainte est favorable à l'augmentation de la densité et mobilité de porteurs libres dans le gaz 2D. La couche barrière sous la couche GaN « Back-Barrier » n'est pas toujours introduite. Elle consiste à inclure une couche de matériau entre le canal et la couche tampon. Les matériaux les plus utilisés sont l'AlGaN ou le GaN dopé P. Le principe théorique de cette couche est de créer un champ électrique à l'interface canal/back-barrier qui va repousser les électrons du 2DEG dans le puit de potentiel.

Pour des dispositifs étudiés dans le cadre de cette thèse, ces différentes couches ont été déposées par MOCVD (« Metalorganic Chemical Vapour Deposition ») sur un substrat de 200 mm [32]. Les substrats généralement utilisés pour la croissance de l'hétérostructure AlGaN/GaN sont le saphir, le carbure de silicium (SiC), le nitrure de gallium (GaN) et le silicium (Si). Le choix du substrat s'effectue selon : la conductivité thermique, le coût et la facilité de faire croître le GaN. Le substrat GaN est plus adapté, mais il pose un problème de coût. Le substrat SiC a des caractéristiques thermiques intéressantes ainsi qu'une faible différence de maille avec le GaN, mais il reste cher. Le saphir a l'inconvénient d'une conductivité thermique faible. Le Si présente un bon compromis en termes de coût et de dimension mais possède une différence de maille importante avec le GaN d'où la nécessité d'utiliser une couche de transition. Pour la réalisation des composants sur un substrat de 200 mm, il est nécessaire de procéder à l'isolation des dispositifs. Cette isolation permet de délimiter les zones actives entre dispositifs pour confiner les

lignes de courant entre la source et le drain et d'éviter les courants de fuites (Figure 16.a). Elle peut se faire de deux manières différentes : soit par gravure physico-chimique, soit par implantation ionique. Nos dispositifs ont une isolation par implantation ionique. Le principe est de délimiter la région à isoler, puis de bombarder la structure d'épitaxie avec les ions afin de briser le réseau cristallin et le rendre amorphe. Les ions les plus utilisés sont : l'argon, l'oxygène, l'hélium, l'hydrogène ou l'azote [35]. Afin de déposer les contacts ohmiques source et drain, ainsi que l'empilement de la grille MIS, certaines couches de l'épitaxie sont préalablement gravées localement (Figure 16.b et 16.c).

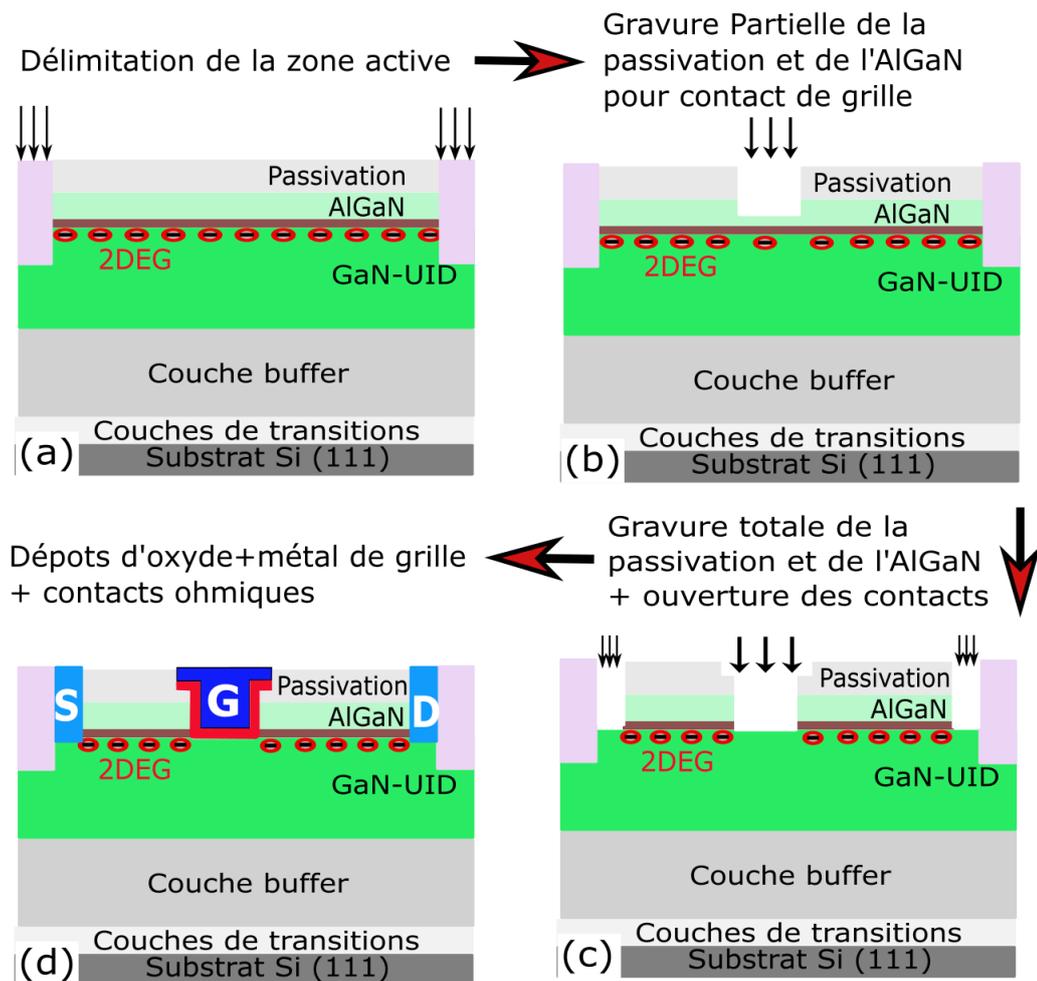


Figure 16: Schéma classique des étapes technologiques pour la fabrication des composants MIS-HEMTs GaN.

III.2. Gravure [10]

Pour le processus de gravure, plusieurs méthodes existent ; les plus utilisés sont les gravures ICP (« Inductively Coupled Plasma ») et RIE (« Reactive Ion Etching »). Ces deux méthodes de gravures s'effectuent en présence d'un plasma. Le principe de cette gravure consiste à faire réagir le plasma avec le matériau à graver de manière à former un composé volatil qui sera ensuite évaporé. Pour la gravure RIE, le plasma est créé par un champ Radiofréquence présent

entre deux électrodes. Celui-ci est associé à un champ statique entre le plasma et l'échantillon dont le but est d'accélérer les ions vers l'échantillon. C'est une association de gravure physique et chimique. En effet, les ions peuvent pulvériser le matériau grâce au bombardement ionique ou peuvent le graver en participant aux réactions chimiques.

La gravure ICP repose sur un principe équivalent, néanmoins le champ statique est remplacé par un champ magnétique RF qui permet de densifier le plasma. Ainsi, la densité des ions au sein du plasma peut être considérablement décuplée indépendamment de l'énergie de bombardement de l'échantillon. En modérant l'énergie des ions du plasma, on peut limiter les dommages engendrés en surface.

III.3. Dépôt des contacts ohmiques [14]

Après avoir gravé depuis la surface de la couche de passivation jusqu'à l'interface où règne le 2DEG, les contacts source et drain sont ensuite fabriqués à base d'un dépôt métallique Ti/Al/Cu. Les contacts ohmiques source/drain sont connectés au 2DEG [36], l'objectif étant d'obtenir un contact ohmique peu résistif. Pour obtenir un bon contact ohmique, il faut que le travail de sortie du semi-conducteur, Φ_{SC} soit supérieur à celui du métal, Φ_m . Un contact ohmique présente une caractéristique I-V symétrique indépendamment de la température. De plus, la chute de tension aux bornes des contacts doit être négligeable devant les chutes de tension dans les zones actives du composant. Enfin, il faut que les contacts possèdent une bonne stabilité mécanique (tenue aux chocs thermiques) et qu'ils ne subissent pas d'électromigration sous l'action de densités de courant élevées.

III.4. Fabrication de la brique de grille MIS [14]

III.4.1. Normally-On

Deux types de grille peuvent être fabriquées sur un dispositif HEMT ALGaN/GaN : une grille Schottky ou MIS. Les grilles Schottky entraînent d'importantes fuites pour des tensions appliquées élevées et ne sont pas adaptées à une utilisation en électronique de puissance.

Pour une grille MIS, plusieurs oxydes peuvent être utilisés sur les technologies HEMT GaN tels que le Si_3N_4 , AlN, SiO_2 , ou des oxydes à haute permittivité diélectrique comme l' Al_2O_3 , NiO, Ta_2O_5 , CeO_2 ou le HfO_2 [25]. Les dispositifs caractérisés dans cette thèse ont été fabriqués avec un oxyde de grille Al_2O_3 déposé par ALD « Atomic Layer Deposition ». Pour déposer l'empilement de grille MIS, la couche de passivation a été préalablement gravée localement. Les techniques de gravure décrites précédemment sont celles utilisées pour nos dispositifs. Leurs influences sur la mobilité du 2DEG ont été étudiées dans la thèse de Jonathan Lehmann [14]. Si

on prolonge la gravure de la couche de passivation jusqu'à la couche d'AlGaN, la tension de seuil V_{th} du dispositif HEMT devient de moins en moins négative jusqu'à la gravure totale de cette couche, où cette tension V_{th} devient positive. On parle alors d'un « recess » total de la couche AlGaN et on dit que le HEMT se transforme d'un état normally-on (tension de seuil négative $V_{th} < 0$) vers un état normally-off (tension de grille positive $V_{th} > 0$) (Figure 16.d).

III.4.2. Normally-Off

La réalisation d'un dispositif normally-off consiste à réaliser une gravure « recess » locale en partant d'une structure HEMT GaN standard. Cette méthode consiste à venir graver la couche de passivation et la couche barrière AlGaN par gravure sèche ICP/RIE dans la région où doit être déposée la grille MIS. L'influence de ce processus de gravure sur les propriétés du transport du gaz d'électron 2D est mise en évidence dans les travaux de thèse d'Illias Nifa [10]. Il montre par la caractérisation SIMS, que les ions fluorés introduits par procédé de gravure ICP et RIE dégradent la mobilité. Par contre, une gravure à base de chlore préserve les paramètres de transport. Ce qui lui a permis de conclure que, les défauts induits par le processus de gravure ou le passage d'une interface AlGaN/AlN/GaN à une interface oxyde/GaN peuvent expliquer la dégradation de la mobilité dans les dispositifs MIS-HEMT [10].

La figure 17 présente un schéma illustratif en coupe du dispositif HEMT GaN à grille MIS encastrée. Nous remarquons que la grille MIS coupe le 2DEG en deux régions coté source et coté drain. Cette zone est réduite de manière sélective par la profondeur de gravure. Nous verrons dans le chapitre II, son impact sur les performances électriques notamment sur la résistance du canal R_{ch} et la mobilité des porteurs libres. Certains travaux montrent que la gravure de la couche barrière AlGaN a un effet direct sur les performances des dispositifs de puissance MIS-HEMT AlGaN/GaN. Lorsque, cette couche barrière est totalement gravée, la tension de seuil V_{th} devient positive (supérieure à zéro) [37]. Les contacts ohmiques source/drain dans le cas de nos dispositifs, sont de plus en plus proches de gaz d'électron 2D, en vue d'une résistance de contact faible.

Sur cette structure, nous observons deux régions principales. La région de grille et la région des accès source et drain contrôlée par le 2DEG et les contacts ohmiques. La région de la grille est un empilement MOS (Métal/Al₂O₃/GaN) classique, ce qui permet de justifier la formation du canal d'électron à l'interface Al₂O₃/GaN. La région de grille de la figure 17 présente une forme d'empilement non-planaire à la différence des transistors MOSFET classiquement observés dans la littérature. Nous essayerons de caractériser au chapitre III, les différentes régions du transistor GaN MIS-HEMT à grille encastrée.

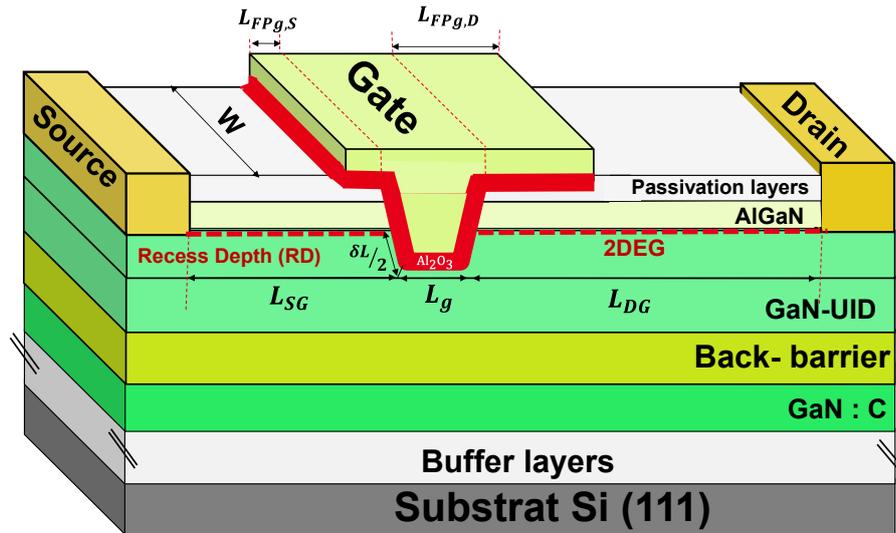


Figure 17: Schéma du dispositif MIS-HEMT GaN à grille encastrée.

Plusieurs études ont montré que l'orientation cristalline du canal de porteurs libres peut avoir un impact sur les performances électriques des dispositifs MOSFETs GaN. Gupta *et al.* [38] ont montré que les dispositifs de canal MOS orientés $(1\bar{1}00)$ « m-plane » présente une densité de courant et une mobilité plus élevée que ceux des dispositifs de canal orientés $(11\bar{2}0)$ « a-plane » avec une tension de seuil et un rapport I_{on}/I_{off} similaire. La figure 18 présente une vue en coupe TEM de la région de grille de nos dispositifs caractérisés dans le cadre de cette thèse, illustrant différentes directions cristallographiques. Sur le fond de grille, les électrons vont se mouvoir sur le plan c (0001) et sur le coin et le flanc, nous avons d'autres plans cristallographique semi-polaire, car différent des plans non-polaires : $(1\bar{1}00)$ « m-plane » et $(11\bar{2}0)$ « a-plane ».

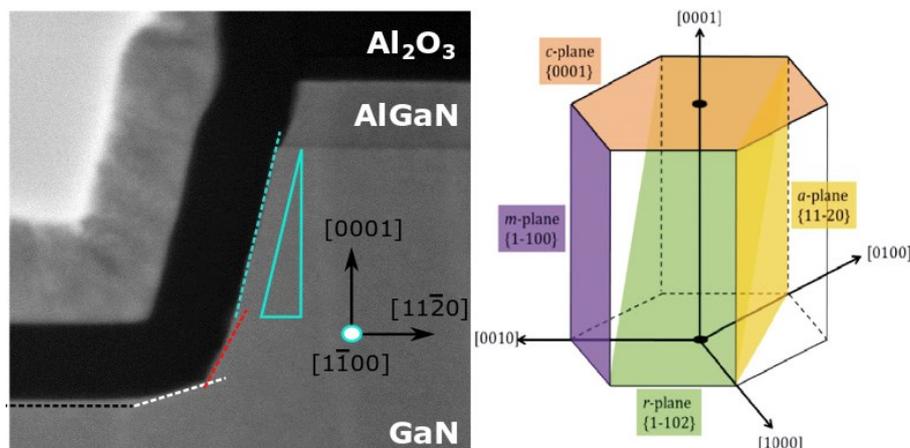


Figure 18: Image TEM de la région de la grille MIS avec différents axes cristallins du matériau GaN.

IV. Etat de l'art sur la caractérisation électrique des transistors GaN

Comme nous l'avons vu précédemment, les transistors MIS-HEMT GaN à grille encastree se décomposent en deux parties. La partie contrôlée par la grille MIS, et le 2DEG dans les régions d'accès. Chaque partie peut limiter les performances du transistor.

Les performances des transistors HEMTs à base de GaN n'ont pas encore atteint les objectifs théoriques associés aux propriétés physiques de ce matériau. La raison principale est l'effet de piégeage des porteurs libres au cours du fonctionnement du composant, mécanisme qui engendre des déformations et des anomalies sur les caractéristiques électriques de sortie. Dans cette partie, on présentera de manière générale, les méthodes de caractérisations électriques des transistors tout en faisant le lien avec les transistors GaN. Tout d'abord, on va s'intéresser aux méthodes d'extraction de paramètres électriques. Ensuite, on décrira les mécanismes de piégageages dans les transistors HEMT GaN.

IV.1. Extraction des paramètres électriques de base d'un transistor

Dans cette partie, nous allons passer en revue les principales méthodes d'extraction et de caractérisations des différents paramètres électriques appliquées dans les transistors HEMT GaN. Ces différentes méthodes nous seront utiles dans la suite du document.

IV.1.1. La tension de seuil

Dans la littérature, il existe plusieurs définitions pour la tension de seuil V_{th} et plusieurs méthodes d'extraction [39], [40]. Du point de vue du diagramme de bande, la tension de seuil de charge V_{th} peut être définie comme la valeur de la tension de grille pour laquelle le potentiel de surface vaut $\psi_s = 2\phi_F$, où ϕ_F est le potentiel de Fermi. Du point de vue pratique, c'est la tension de grille minimale nécessaire pour laisser passer les porteurs libres de la source au drain. Notons qu'entre ces deux méthodes, l'une est précise mais difficile à identifier et l'autre est imprécise demandant d'autres spécifications. Nous présenterons dans cette partie les méthodes d'extractions les plus utilisées pour les composants GaN.

a) La tension de seuil à courant extrapolée V_{th_ext} ou V_{th_gm}

V_{th_ext} est la tension de grille extrapolée linéairement à partir du point d'inflexion de la caractéristique $I_d(V_g)$ en régime linéaire ou ohmique ($V_d \leq k_B T/q$). Ce point d'inflexion correspond au maximum de la transconductance g_m ($g_m = dI_d/dV_g$, Figure 19.a). Dans le cas où le phénomène de réduction de mobilité et l'effet des résistances d'accès source/drain ne sont pas négligeables, la tension de seuil V_{th_ext} peut se trouver artificiellement diminuée sans correspondre à une diminution du seuil de courant comme le montre Ghibaudo [41].

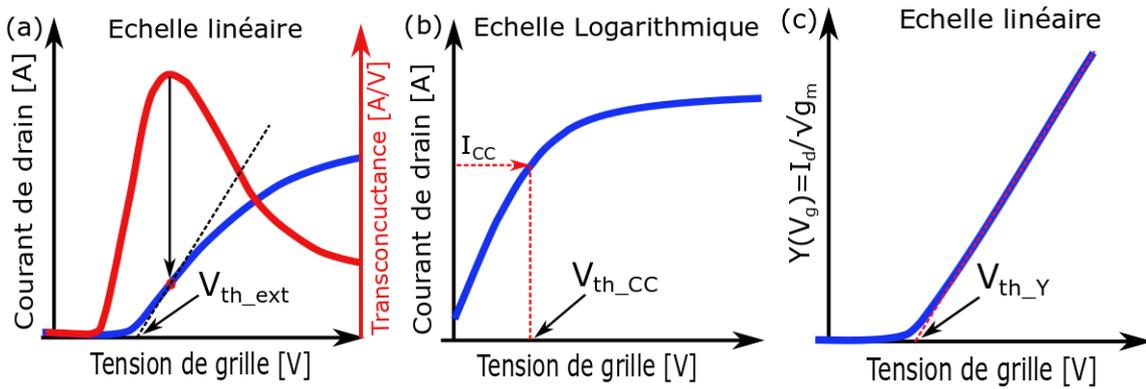


Figure 19: Courbes illustrant différentes méthodes d'extraction de la tension de seuil.

b) La tension de seuil à courant constant V_{th_CC} ou V_{th_Lin}

V_{th_CC} est la tension de grille pour laquelle le courant de drain vaut I_{CC} (elle peut prendre plusieurs valeurs 10^{-5} A/mm, 100 nA \times W/L, ou 1 nA \times W/L en fonction de son application). Cette méthode d'extraction est utilisée dans les études de fiabilité parce que sa détermination est rapide et simple (Figure 19.b). Nous verrons au chapitre 2 que son application peut être limitée par la géométrie du dispositif.

a) La tension de seuil de charge par la fonction Y, V_{th_Y}

En forte inversion, on peut extraire la tension de seuil V_{th_Y} et le paramètre de transconductance $G_m = (W \cdot \mu \cdot C_{ox} \cdot V_d) / L$ en utilisant les caractéristiques de la fonction Y ($I_d / \sqrt{g_m}$) en fonction de la tension de grille en régime linéaire ou ohmique [41]. En régime d'inversion, cette fonction est linéaire de la forme (Figure 19.c).

$$Y(V_g) \approx \sqrt{G_m}(V_g - V_{th_Y}) \quad (26)$$

Cette tension est considérée comme la tension à partir de laquelle le canal de conduction commence à se former. Son avantage est d'être indépendante des effets extrinsèques tels que la résistance d'accès.

Nous présenterons en détails au chapitre 2 la méthode d'extraction de paramètres basée sur la fonction Y notamment pour extraire la tension de seuil et la mobilité à faible champs et son applicabilité sur les dispositifs MIS-HEMT GaN. C'est une méthode que nous avons utilisée préférentiellement dans le cadre de cette thèse, du fait de son indépendance aux effets de résistances d'accès source/drain dont on sait qu'ils sont importants pour les transistors HEMT GaN.

IV.1.2. Le transport d'électron

IV.1.2.1. Notion théorique de la mobilité de porteurs [42]

La mobilité électronique, μ est une grandeur physique qui traduit l'aptitude des porteurs à se déplacer dans le canal de conduction sous l'effet d'un champ électrique. C'est un paramètre important en électronique de puissance car il gouverne le niveau du courant de drain à une polarisation donnée. Il est relié au temps moyen de relaxation de l'électron entre deux collisions. Ce paramètre dépend du champ électrique, de l'orientation du cristal, du dopage du substrat, des résistances d'accès et de température. En effet, l'ajout d'atomes dopants et/ou l'élévation de la température vont créer des perturbations dans le cristal et affecter la mobilité.

A faible champ électrique, les électrons (respectivement les trous) se déplacent avec une vitesse v appelée vitesse de dérive ou de déplacement qui est proportionnelle au champ appliqué.

$$v = \frac{q \cdot \tau}{m^*} E = \mu \cdot E \quad \text{donc} \quad \mu = \frac{q \cdot \tau}{m^*} \quad (27)$$

τ est le temps de relaxation, q est la charge de l'électron et m^* est la masse effective des porteurs libres. μ est la mobilité des porteurs

Le temps de relaxation moyen est calculé suivant la règle de Mathiessen (Equation 28).

$$\frac{1}{\tau} = \sum_{i=1}^n \frac{1}{\tau_i} \quad (28)$$

n est le nombre de mécanismes de transport qui entrent en jeu.

Usuellement, la mobilité de porteurs dans la couche d'inversion est décrite par une loi de Mathiessen (à faible champ électrique entre source et drain). De manière générale, la loi de Mathiessen additionne les probabilités de collision de chaque mécanisme impliqué dans le transport. En toute rigueur, on ajoute ces probabilités à l'énergie cinétique de transport fixée par le formalisme Kubo-Greenwood à chaque tranche d'énergie ($\mu(E)$) [43]. En pratique, on ajoute les inverses de mobilités de chaque mécanisme même quand l'énergie des porteurs est distribuée. Si on dispose donc les lois de mobilité liées à chaque mécanisme en fonction de la température (T), et/ou du champ (E) et de la densité de porteurs N_s , on peut évaluer la mobilité globale dans la couche d'inversion (Equation 29) [10]. Notons que cette loi suppose que des mécanismes de transport sont indépendants, et qu'il est possible de sommer leurs probabilités de collisions.

$$\frac{1}{\mu_{\text{eff}}(E, N, T)} = \frac{1}{\mu_{\text{imp}}(E, N, T)} + \frac{1}{\mu_{\text{phon}}(T)} + \frac{1}{\mu_{\text{surf}}(E)} \quad (29)$$

Ces mécanismes sont nombreux et nous pouvons citer : Les collisions sur les phonons (phon), les collisions coulombiennes (imp), les collisions sur la rugosité de surface (surf), les

collisions porteurs-porteurs... Les effets de ces mécanismes sur la mobilité effective dépendent fortement des conditions intrinsèques et extérieures (dopage, température, etc...). Cependant, les trois mécanismes de collisions dominants sont ceux identifiés en équation 29. Pour des faibles températures (inférieures à 100K), seuls les collisions coulombiennes et les collisions sur la rugosité de surface prédominent alors que l'influence des collisions des phonons optique et acoustique intervient pour les températures élevées [10]. Dans notre étude, tous les résultats de mesures ont été réalisés à 25°C (300K) et à faible champ sauf indication contraire. Pour cela, les mécanismes susceptibles d'altérer la mobilité effective de porteurs sont les collisions coulombiennes, les phonons et la rugosité de surface.

a) Les collisions coulombiennes

Dans le canal d'électrons, ces collisions sont dues aux sites chargés à proximité du canal de conduction du transistor qui viennent perturber le transport des électrons. Dans la plupart des cas, ces charges sont localisées principalement près de l'interface Oxyde/Semi-conducteur, elles peuvent également correspondre aux charges fixes dans l'oxyde et aux impuretés ionisées dans le substrat. Elles se manifestent davantage à des températures plus basses, lorsque les collisions avec les phonons ne sont pas dominantes. Elles se manifestent également en situation de faible inversion, mais deviennent moins importantes lorsqu'on passe en inversion forte à cause de l'écrantage des potentiels associés aux centres coulombiens par les porteurs libres.

b) Les collisions liées à la rugosité de surface

Lorsque le canal de conduction est totalement formé (inversion forte), les collisions sur les phonons et sur les centres coulombiens influencent relativement peu la mobilité des porteurs. Un troisième phénomène, dû à la rugosité de surface du canal, devient prédominant. Il en résulte qu'à fort champ électrique (V_g élevée), les électrons du canal se trouvant proches de l'interface ont tendance à subir principalement cette rugosité de surface qui freine leur transport.

IV.1.2.2. Conclusion

Dans cette partie, nous avons présenté la notion de mobilité de porteurs et les mécanismes qui peuvent la dégrader. Dans les dispositifs MIS-HEMT GaN, cette mobilité de porteurs libres peut être expérimentalement extraite par plusieurs méthodes de caractérisation dont les plus utilisées sont : la méthode d'effet HALL [44], la méthode split-CV [45], la méthode basée sur la fonction Y [41]. Dans notre cas, on a utilisé principalement les deux dernières méthodes. Nous verrons dans les prochains chapitres que pour les dispositifs technologiques à base de GaN, la résistance d'accès peut jouer un rôle majeur sur la diminution de la mobilité mesurée si elle n'est pas prise en compte. Nous étudierons également l'influence du canal des flancs et coins de grille

(transistors à grille encastrée) notamment pour les longueurs de grille courte. Il est essentiel de comprendre et de modéliser cette diminution de la mobilité effective avec la longueur de grille pour les dispositifs GaN.

IV.1.3. Influence des résistances d'accès

La présence de résistances d'accès significatives constitue une difficulté majeure pour l'extraction des paramètres électriques tels que la mobilité, les densités de pièges, la tension de seuil etc... Ce paramètre ne doit pas être négligé dans l'extraction des paramètres électriques et l'analyse du fonctionnement des transistors MIS-HEMT GaN.

En effet, pour avoir de bonnes caractéristiques électriques (courant de drain) en sortie du transistor, la résistance d'accès doit être minimisée, et en particulier la résistance de contact R_C . La distance grille-source L_{GS} est un paramètre dépendant de la technologie et la résistance par carré R_{sh} qui dépend de l'épitaxie. La résistance d'accès source/drain s'exprime théoriquement sous la forme de :

$$R_{SD} = 2R_C + \left(\frac{L_{GS} + L_{GD}}{W} \right) R_{sh} \quad (30)$$

Avec R_C la résistance de contact et R_{sh} la résistance par carré

Plusieurs méthodes expérimentales sont proposées pour une extraction de la résistance de contact R_C et la résistance par carré R_{sh} . Pour les dispositifs HEMT GaN, la méthode expérimentale la plus utilisée pour la détermination de R_C et R_{sh} est la méthode TLM pour « Transfer Length Method ». La fabrication de la structure de test consiste à réaliser plusieurs plots rectangulaires de contacts ohmiques de développement Z et de largeur L et espacés d'une distance d variable dite échelle TLM [46], [47]. Le principe de mesure de cette méthode consiste à injecter un courant et de mesurer une tension entre deux plots voisins ou inversement (Figure 20). La mesure se fait généralement à 4 pointes pour s'affranchir de la résistance des fils de connexions et obtenir la résistance totale entre deux plots.

Analytiquement, le modèle TLM suppose que la résistance de contact est homogène sur toute la plaque (ce qui n'est pas toujours vrai) et que le contact électrique se fait entre le métal et le semi-conducteur. Le principe d'extraction consiste à tracer la résistance totale entre deux plots successifs ($R_T = V/I$) en fonction de la distance qui les sépare. L'expression analytique est de la forme :

$$R_T = 2R_C + \left(\frac{R_{sh}}{Z} \right) d \quad (31)$$

Une régression linéaire permet donc d'extraire la résistance de contact R_C et la résistance de la couche semi-conductrice R_{sh} .

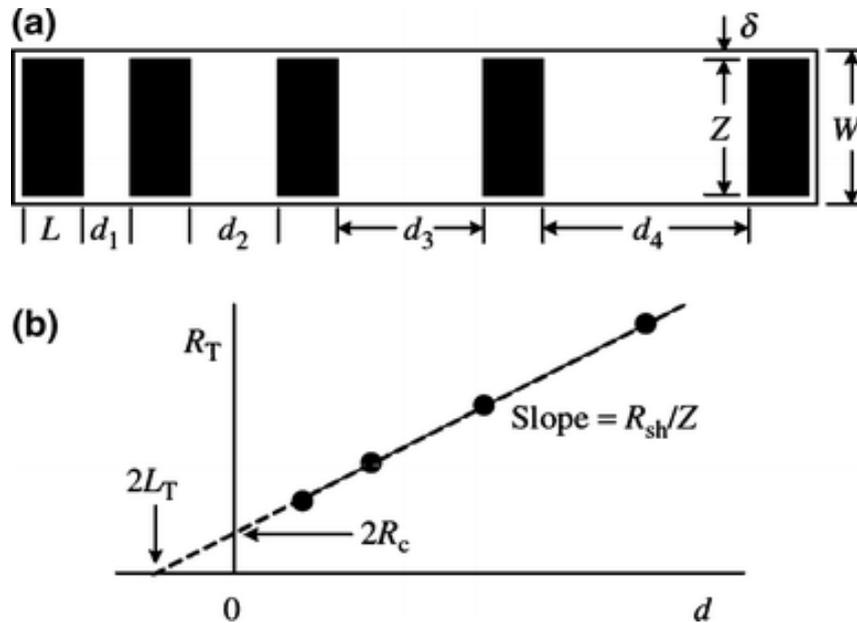


Figure 20: Représentation schématique (a) des structures de test TLM et (b) la méthode d'extraction des paramètres de R_C et R_{sh} [47].

Une autre méthode expérimentale permet une extraction simultanée de la résistance d'accès source/drain R_{SD} et ΔL ($\Delta L = L_{eff} - L_{mask}$), et d'utiliser la méthode $R_{Tot}(L_g)$ à différents écarts de tension $V_g - V_{th}$ [48]. C'est une méthode qui s'applique directement sur des transistors à effet de champs avec différentes longueurs de grille. La résistance totale du transistor est la somme de la résistance du canal R_{Ch} et celle des accès source/drain R_{SD} (Equation 32).

$$R_{Tot} = \frac{L_{eff}}{W \cdot Q_{ch} \cdot \mu_{eff}} + R_{SD} \quad (32)$$

L'extraction expérimentale nécessite l'utilisation de plusieurs transistors avec différentes longueurs de canal. La figure 21 illustre la méthode d'extraction expérimentale des paramètres R_{SD} et ΔL . Cette méthode n'est valable que si l'effet de géométrie sur le courant de drain est vérifié. Ce qui n'est pas toujours le cas pour les dispositifs MIS-HEMT GaN.

D'autres méthodologies d'extraction sont proposées dans la littérature tels que l'utilisation de la fonction Y [41] et la la fonction de Lambert [49]. Ces différentes méthodologies seront développées et utilisées dans les prochains chapitres du mémoire. Nous présenterons au Chapitre 2, un nouveau protocole expérimental basée sur l'utilisation de la fonction Y pour l'extraction des résistances d'accès et de la mobilité du canal actif sur des transistors MIS-HEMT GaN.

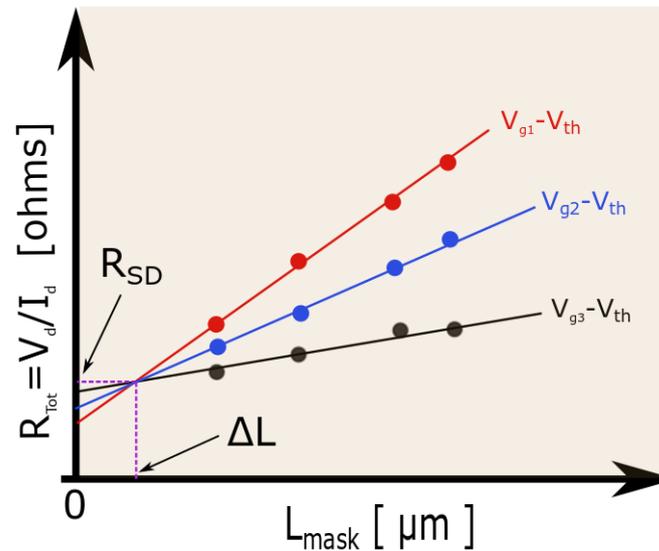


Figure 21: Représentation schématique de la méthode d'extraction des paramètres de R_{SD} et ΔL .

IV.1.4. Les effets des canaux courts

Dans le cadre de la modélisation analytique des caractéristiques électriques des transistors HEMT GaN caractérisés dans cette thèse, nous aurons besoin de rendre compte de la non-saturation de courant de drain. Cette non-saturation de courant de drain pour les transistors courts est liée aux effets de canaux courts. C'est pourquoi nous passons en revue dans cette partie, ces effets.

La réduction des composants électroniques correspond principalement à une diminution de la longueur de grille. Les effets de canaux courts (SCE ou « short channel effect ») se produisent lorsque la longueur de grille devient comparable à la somme des zones de déplétion autour de la source et du drain.

Pour comprendre le mécanisme et l'origine des effets de canaux courts, nous reprenons ici les études qui ont été menées sur les technologies MOSFETs [50]. La première cause à l'effet de canal court, généralement citée, est dû à la présence des zones de charges d'espace (ZCE) aux jonctions entre le canal et les régions accès (source et drain). Les champs régnant dans ces zones vont a priori bloquer la diffusion des porteurs. Mais, si les régions d'accès sont trop proches, les effets de champs s'opposent. Ils peuvent donc s'annihiler ; ce qui induit un courant de fuite échappant au contrôle électrostatique par la grille. Cet effet de canal court peut également se traduire par une diminution de la tension de seuil avec la longueur du canal, ou V_{th} « roll-off ».

En d'autres termes, la hauteur de barrière de potentiel que la tension de grille est censée contrôler est plus faible sur les transistors courts par rapport aux dispositifs longs, comme l'illustre la figure 22.

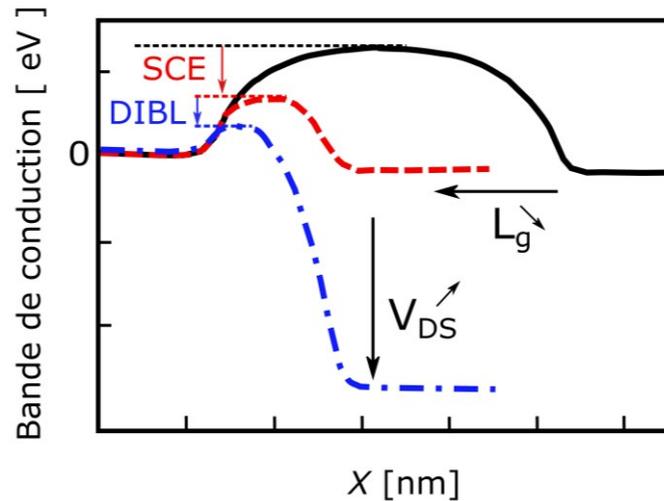


Figure 22: Effet de canal court SCE et de DIBL sur la barrière de potentiel.

L'augmentation de la tension de drain peut se combiner à l'effet de canal court, précédemment évoqué et contribue davantage à l'abaissement de la hauteur de barrière. Ce phénomène est appelé DIBL pour « Drain Induced Barrier Lowering », soit la diminution du maximum de la bande de conduction lorsque V_{ds} augmente (Figure 22). Cet effet, en particulier, constitue une contrainte sérieuse pour le fonctionnement des dispositifs ayant une longueur de canal court quelle que soit la température. Pour corriger cet effet, Fikry *et al.* [50] ont proposé un protocole d'extraction du coefficient DIBL, permettant également de corriger cet effet sur des caractéristiques de sortie du courant de drain.

La figure 23 résume les conséquences des effets de canaux courts sur les caractéristiques électriques $I_d(V_g)$ et $I_d(V_d)$, tels qu'ils sont généralement observés dans les dispositifs MOSFET. Sur les caractéristiques I_d-V_g , les effets de canaux courts se caractérisent par une diminution de la tension de seuil, une augmentation de la pente sous-seuil pour les dispositifs à canal court dans certains cas, et une diminution de la tension de seuil pour des tensions de drain élevées due au DIBL (Figure 23.a) [51]. Ce qui a pour conséquence sur la caractéristique I_d-V_d , une augmentation du courant de drain en régime de saturation (Figure 23.b).

Le décalage de la tension de seuil dû à l'effet DIBL peut s'exprimer par $\Delta V_{th} = -\lambda \cdot V_d$, où λ est le coefficient DIBL et V_d la tension de drain (Figure 23.c)[50]. Le courant de drain I_d du transistor est une fonction de la tension de drain V_d et de l'écart de tension de grille $V_g - V_{th}$ sur tout le régime de fonctionnement (faible à forte inversion) tels que $I_d = f(V_g - V_{th}, V_d)$. A partir de cette relation, on montre que [50]:

$$\delta I_d = \frac{\partial I_d}{\partial V_d} \delta V_d + \frac{\partial I_d}{\partial V_t} \frac{dV_d}{dV_t} \delta V_t = \frac{\partial I_d}{\partial V_d} \delta V_d - \frac{\partial I_d}{\partial V_g} \frac{dV_t}{dV_d} \delta V_d \quad (33)$$

A partir de l'équation 33, on peut déduire la conductance dynamique du dispositif $g_d = \delta I_d / \delta V_d$ (Equation (34)).

$$g_d = g_{d0} + \lambda \cdot g_m \quad (34)$$

Où $g_{d0} = \partial I_d / \partial V_d$ est la conductance de sortie du dispositif sans DIBL et $g_m = \partial I_d / \partial V_g$ est la transconductance globale du dispositif. En régime de saturation, on a :

$$g_{dsat} = \lambda \cdot g_{msat} \quad (35)$$

Où g_{msat} est la transconductance en régime de saturation.

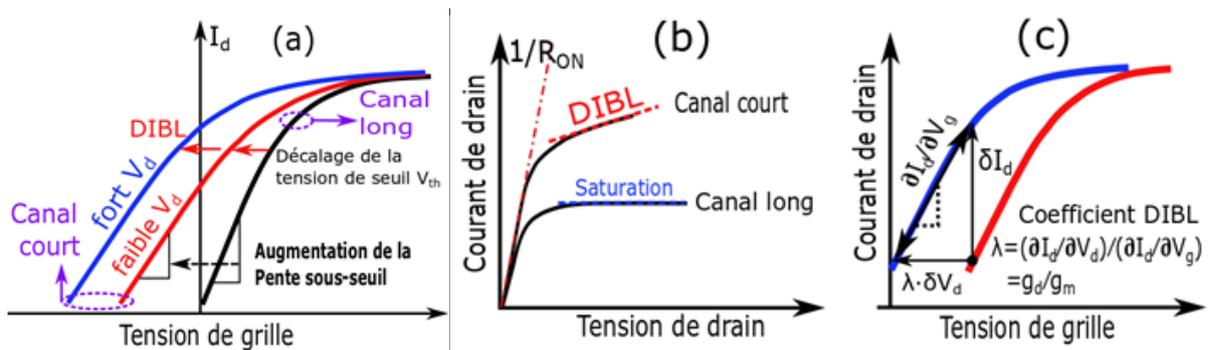


Figure 23: Effet de canal court SCE et décalages de courbe associés [49].

Fikry *et al.* [50] montre expérimentalement, que le rapport g_d / g_m conduit à un plateau en saturation. Le plateau allant du début de la saturation jusqu'à l'apparition de l'avalanche correspond à la valeur du coefficient DIBL, λ .

Ce coefficient DIBL sera utilisé dans le chapitre III, pour rendre compte de la non-saturation des caractéristiques de sortie $I_d(V_d)$ par modélisation.

IV.2. Effets des pièges électriquement actifs dans les dispositifs GaN

Dans les dispositifs MIS-HEMT et MOSFET GaN, les interfaces oxyde/AlGaN, AlGaN/GaN et oxyde/GaN font l'objet de nombreuses recherches. Ces recherches sont destinées à mieux connaître le fonctionnement et à contrôler les mécanismes de piégeage des dispositifs GaN et visent surtout à améliorer leurs performances électriques. Les techniques de mesure électrique, comme le BTI, la DLTS, la conductance, les transitoires de courant, le pompage de charge, la conductance dynamique, le bruit basse fréquence etc... donnent certaines informations sur la nature et la localisation des défauts présents dans le gap du semiconducteur dans le dispositif notamment dans l'oxyde de grille, aux interfaces ou dans le volume du semiconducteur. Ces différents pièges se caractérisent par leur densité, leur section efficace et leur constante de temps de capture ou d'émission.

Les mécanismes de piégeage-dépiégeage dans les dispositifs HEMT pour la filière GaN regroupent les effets de capture-émission des électrons du canal de conduction par des états situés dans la bande interdite et dont les niveaux d'énergie dépendent de l'origine physique du piège suivant la statistique SRH pour « Schottky-Read-Hall » [52]. Ces états d'énergies de pièges sont susceptibles de provenir des défauts en surface ou à l'interface (Dit), dans l'oxyde de grille (charge mobile ou charge fixe « border-Traps ») ou dans le volume de la structure, tels que les dislocations, les impuretés ionisées, les pertes de périodicité ou les lacunes d'azotes. Les porteurs de charge piégés par ces défauts ne participeront pas au transport et vont donc limiter les performances du transistor d'où l'intérêt d'étudier et de caractériser les défauts pour les dispositifs à base de GaN.

IV.2.1. Mécanismes de piégeage dans les transistors GaN

Comme précisé précédemment, les défauts dans les dispositifs GaN peuvent provenir de la rupture de périodicité cristalline lors du dépôt de couches d'épitaxie de matériau GaN, mais il peut y avoir d'autres sources de défauts comme les lacunes d'atomes du réseau, les substitutions d'atomes du réseau par d'autres atomes extrinsèques, etc... Tous ces défauts peuvent donner naissance à des états électroniques dans le gap du semiconducteur dont l'état de charge peut varier en capturant ou en émettant des porteurs libres. Ces mécanismes de piéagements modifient l'état de conduction du transistor, ce qui constitue un problème de fiabilité du dispositif, du fait de la variabilité et des dérives de ses caractéristiques électriques. Ces pièges peuvent être classés dans trois catégories (types) selon leur état de charge :

- Donneur : neutre si occupé par un électron et chargé positivement si inoccupé (o/+)
- Accepteur : neutre si inoccupé par un électron et chargé négativement si occupé (-/0)
- Amphotères : qui peuvent prendre trois états de charges, positif (+), neutre (0) ou négatif (-)

Chaque piège se caractérise par un niveau d'énergie E_T dans la bande interdite du semi-conducteur et par deux sections efficaces σ_n et σ_p de capture pour les électrons et les trous respectivement.

Dans les technologies HEMT GaN, notamment pour les dispositifs « normally-on », deux mécanismes associés au piégeage sont principalement identifiés. Ces mécanismes sont reliés à un fonctionnement en puissance (pour des tensions de grille élevée) et peuvent être rangés en deux catégories : ceux qui répondent à des changements de tension de grille et génèrent des effets dits de « gate-lag » [53] et ceux qui réagissent à des changements de tension de drain et génèrent des effets dits de « drain-lag ». Dans la littérature, les pièges qui causent le phénomène de « gate-lag » sont des pièges situés à la surface du matériau [34], [53]–[57], alors que ceux responsables du phénomène de « drain-lag » sont identifiés comme étant dans le matériau GaN [57]–[59]. Dans le

cadre de cette thèse, nous nous sommes limités à des tensions relativement faibles (inférieures à 10 V), cherchant à caractériser les pièges préexistants.

La figure 24 présente l'ensemble des mécanismes de piégeage généralement identifiés dans la littérature pour les dispositifs HEMT GaN. La plupart de ces mécanismes sont thermiquement activés. Dans la zone de grille, on distingue des piégeages d'électrons dans l'oxyde de grille (mécanisme (1)), dans la couche de passivation (mécanisme (2)) et dans la couche barrière AlGaN (mécanisme (5)). Ces mécanismes sont causés par des porteurs chauds. Au niveau des contacts ohmiques, il est aussi possible d'avoir du piégeage (mécanisme (4)) [60].

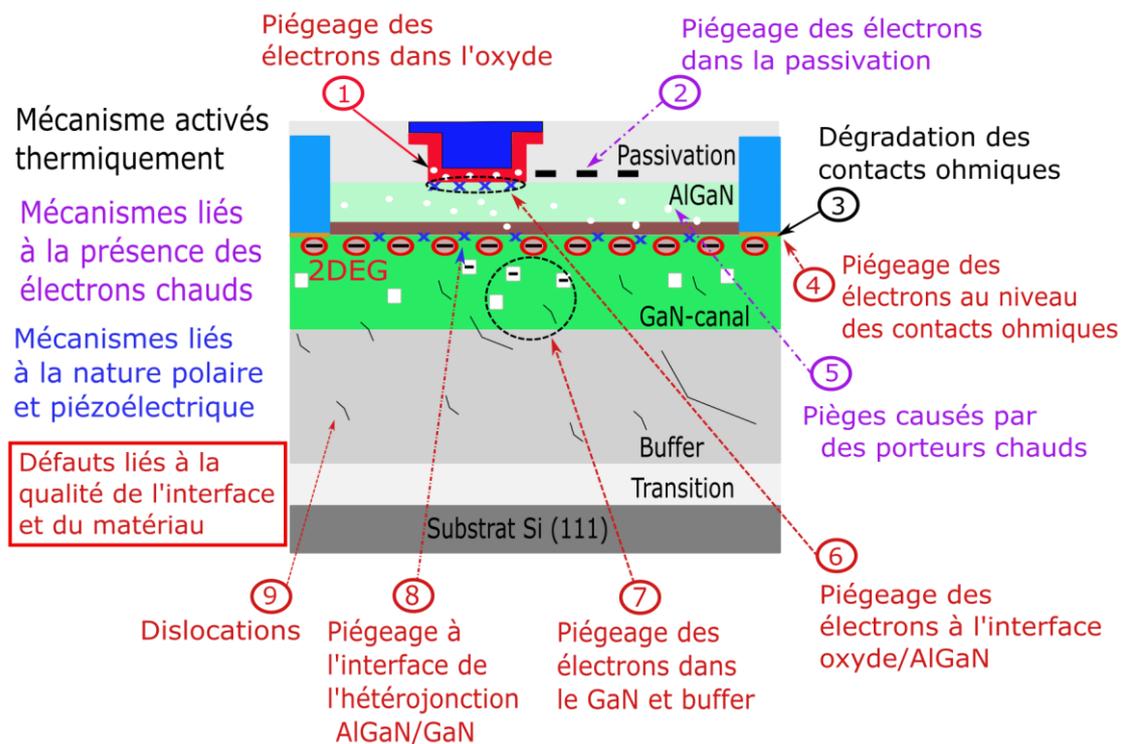


Figure 24: Mécanisme de piégeage dans les dispositifs MIS-HEMT à hétérostructure AlGaN/GaN.

Le mécanisme (6) dépend de la qualité de l'interface oxyde/semiconducteur, et les mécanismes (7, 9) sont liés à la qualité du matériau semiconducteur utilisé (défauts structuraux). Le mécanisme (8) est propre aux dispositifs AlGaN/GaN en raison de la nature polaire et piézoélectrique des matériaux AlGaN et GaN [60]. Il dépend également de la qualité de l'interface entre ces deux couches. La quantité de ces défauts va dépendre du procédé de fabrication ou de dépôts des différentes couches d'épitaxie.

Dans cette thèse, nous allons caractériser deux types de défauts, les défauts d'interface et d'oxyde de grille (« border traps ») qui affectent les caractéristiques électriques du transistor HEMT-GaN. Pour cela, il est intéressant de passer en revue ces principaux défauts et leurs méthodes de caractérisations.

IV.2.2. Méthodes de caractérisations des différents pièges dans les dispositifs GaN

Dans cette partie, nous allons présenter les différents types de défauts dans l'oxyde de grille et aux interfaces ainsi que leurs méthodes de caractérisations.

IV.2.2.1. Charges fixes dans l'oxyde de grille

Les charges fixes se manifestent par un décalage de tension de bande plate (respectivement de la tension de seuil). Leurs états de charge ne varient pas au cours du temps ou en fonction du champ électrique dans l'empilement MOS. Ce type de défauts d'oxyde dans les transistors est étroitement lié aux conditions de dépôt et généralement attribué à l'incorporation, ou à la diffusion des impuretés en excès dans l'oxyde de grille. Il peut donc être contrôlé par le procédé technologique. Plusieurs modèles analytiques existent (notamment dans la technologie silicium) pour expliquer ces charges dans l'oxyde, entre autres celui qui l'attribue à un excès de silicium à l'interface Si/SiO₂ dans l'oxyde de grille [42]. La charge fixe dans l'oxyde est caractérisée par sa densité surfacique est notée N_{OX} (en cm^{-2}), bien qu'elle ne contribue pas aux échanges avec les porteurs de charge du semiconducteur, a néanmoins un effet direct sur les paramètres électriques des dispositifs. Pour la technologie des transistors HEMT GaN, si la densité de défauts d'oxyde n'est pas contrôlée, elle peut avoir un impact sur le contrôle électrostatique du canal et même, provoquer une inversion du semiconducteur à l'interface. Plusieurs études ont montré que si on améliore les conditions de dépôt de l'oxyde, notamment par une technique de dépôt approprié, la densité de charges fixes diminue [61]. Ce type de défauts d'oxyde est essentiellement présent dans la région de grille à quelques nanomètres de l'interface. Ces charges fixes en fonction de leur signe (positive ou négative) vont déplacer les caractéristiques électriques $I_d(V_g)$ vers les tensions de grille (positive ou négative), soit un décalage de la tension de seuil.

Pour caractériser les pièges dans l'oxyde de grille des dispositifs de puissance GaN, plusieurs techniques de mesure peuvent être utilisées notamment le BTI (« Bias Temperature Instabilities ») [5], le RTN (« Random Telegraph Noise ») [62], l'hystérésis des caractéristiques électrique $I_d(V_g)$ ou $C_{gc}(V_g)$ et les mesures de bruit basse fréquence (LNF pour « Low Frequency Noise ») [63].

Dans notre cas, la caractérisation des pièges dans l'oxyde de grille par des mesures de bruit basse fréquence dans les dispositifs à base de GaN sera présentée au chapitre V.

IV.2.2.2. Les pièges d'états d'interface ou de surface dans les dispositifs HEMT GaN

IV.2.2.2.1. Charges d'interfaces

Les charges d'interfaces résultent de l'occupation ou non de pièges à l'interface oxyde/semiconducteur selon leur état énergétique. Un état sera occupé si la position énergétique passe en dessous du niveau de Fermi du semiconducteur. Cette charge d'interface dépend donc à la fois de la densité de ces états et de leur répartition dans la bande interdite mais également de la polarisation. Ces états d'interfaces agissent comme des pièges, en capturant un porteur (électron, trou ou les deux consécutivement) et en émettant vers la bande de conduction ou de valence. Les mécanismes d'échange de porteurs entre les états électroniques dans la bande interdite et la bande de conduction ou de valence sont généralement décrits par la statistique de Shockley-Read-Hall [52].

Ces états se caractérisent par leur niveau énergétique dans la bande interdite et leur densité surfacique. Cependant, ils sont généralement caractérisés par leur densité énergétique appelée densité d'états d'interface (N_{ss} ou D_{it} en $eV^{-1}cm^{-2}$) [64]. On peut donc distinguer les états d'interfaces rapides ou lents en fonction de leur temps de réponse électrique caractérisé par une constante de temps τ (s). Ce paramètre est inversement proportionnel à la section efficace de capture du piège (σ en cm^{-2}).

Du fait de leur aptitude à stocker des charges à l'interface, ces états énergétiques jouent un rôle néfaste dans le fonctionnement des dispositifs MOS (modification de la pente sous-seuil, de la tension de seuil, du temps de charge de la capacité). Il est donc important d'évaluer leur densité énergétique et leur caractéristique (constante de temps et section efficace de capture) dans la bande interdite [64]. Pour caractériser ces types de défauts, plusieurs méthodes sont proposées dans la littérature.

IV.2.2.2.2. Méthode d'extraction de la densité d'états d'interface

La densité d'état d'interface, D_{it} peut-être extraite entre autres de la capacité $C(V)$, ou de la conductance $G(V)$ de l'admittance mesurée. En utilisant des mesures $C(V)$, trois approches ont été proposées et examinées de manière approfondie par Nicollian [65] : la méthode haute fréquence proposée par Terman [66], la méthode basse fréquence (ou méthode de Berglund) [67] et la méthode haute/basse fréquence (ou méthode de Castagné-Vapaille) [68]. A partir des mesures de conductance $G(V)$, une méthode plus précise a été proposée par Nicollian et Goetzberger [65]. Cette méthode est appelée méthode de conductance et a été adaptée pour les transistors MOSFET

[69]. Plusieurs articles scientifiques proposent d'utiliser ces différentes méthodes sur les dispositifs GaN, afin de quantifier la densité de pièges d'état d'interface et de juger de la qualité de l'interface du canal de conduction [70]–[74]. Les valeurs de densité de pièges d'interface rapportée dans la littérature pour les dispositifs MIS-HEMT GaN, sont 1 à 2 ordres de grandeur plus grand (10^{11} – 10^{13} $\text{eV}^{-1}\text{cm}^{-2}$) que ceux vus pour le MOSFET silicium. Vandendaele *et al.* [74] ont proposé une méthode d'extraction de la densité de piège d'interface, D_{it} qui leurs ont permis d'obtenir des densités de pièges inférieures à 10^{11} $\text{eV}^{-1}\text{cm}^{-2}$ pour deux dispositifs MOS-HEMT GaN. Cette méthode basée sur des mesures de capacité et de conductance couplée à une modélisation TCAD a montré l'existence de forte résistance série distribuée sous la grille liée à la haute résistivité de la couche canal GaN-UID qui est ensuite réduite pour un substrat n-GaN. En revanche, ces différentes études ne prennent pas en compte l'impact de la géométrie (longueurs de grille), de la profondeur de gravure, et de la présence de la couche « back-barrier » sur les caractéristiques $C(V)$ et $G(V)$ en fréquence (respectivement $C(f)$ et $G(f)$) des dispositifs et de la chute de tension dans les accès. Ce qui permettra de comprendre les améliorations qui peuvent encore être faites sur ces dispositifs GaN. Van Overstraten *et al.* en 1975 [75] ont développé dans les dispositifs MOSFET, une méthode simple d'extraction de densité d'état de surface qui affectent fortement la pente sous-seuil. Cette méthode est basée sur les caractéristiques $I_d(V_d)$ en inversion faible (sous le seuil). Un des avantages de cette méthode est qu'elle n'est pas affectée par les fluctuations de potentiel de surface contrairement à la méthode de conductance. Enfin, Wu *et al.* [61] ont montré sur un transistor MIS-HEMT AlGaIn/GaN, que les pièges dans l'oxyde de grille et les pièges d'état d'interface sont activés simultanément (corrélés) au cours d'une mesure électrique.

Nous présenterons plus en détail, ces différentes méthodes de caractérisation électrique de défauts au chapitre 4. Les différentes méthodes classiquement utilisées dans le cas des dispositifs MOSFET ont été reprises et appliquées sur nos dispositifs GaN et seront comparées à une nouvelle méthode développée dans le cadre de cette thèse. Une étude approfondie de caractérisation des défauts par des mesures de bruit basse fréquence sera présentée au chapitre 5. Cette étude va nous permettre d'évaluer la densité de piège de surface au voisinage du 2DEG et la densité volumique des états lents (« border traps ») dans l'oxyde de grille.

V. Conclusion

Dans ce chapitre, nous avons décrit la structure cristalline du matériau de base (GaN) utilisé pour la réalisation des transistors de puissance HEMT. Nous avons présenté les travaux de la littérature sur l'origine des électrons du gaz 2D et le calcul de sa concentration N_{2DEG} . Un état de l'art sur la caractérisation électrique des transistors et des défauts a été présentée. On a vu que ces

défauts ont un effet direct sur les performances électrique des transistors HEMT GaN s'ils ne sont pas contrôlés.

Tout au long de cette thèse, nous proposerons des méthodologies et des outils de caractérisation du transistors MIS-HEMT GaN et de ces défauts, en particulier dans l'oxyde de grille et aux interfaces. Ces méthodes seront basées sur des caractéristiques I-V et C-V en régime statique en prenant en compte les effets parasites sur ces caractéristiques et en identifiant les mécanismes physiques susceptibles d'être liés à ces effets. Une analyse détaillée des caractéristiques électriques sera faite afin d'évaluer la densité de piège dans certaines zones du canal du transistor HEMTs GaN à grille MIS encastrée.

Bibliographie

- [1] M. H. Ahmed, 'Exploration des alliages III-V-Nitrides (AlGa_N, BGa_N et BAlN) par algorithme évolutionnaire couplé à la théorie de la fonctionnelle de la densité', Thèse, Université USTO-MB, 2020.
- [2] M. Suzuki, T. Uenoyama, and A. Yanase, 'First-principles calculations of effective-mass parameters of AlN and GaN', *Phys. Rev. B*, vol. 52, no. 11, Art. no. 11, Sep. 1995, doi: 10.1103/PhysRevB.52.8132.
- [3] M. Bouchilaoun, 'Réalisation de transistors à haute mobilité électronique à enrichissement à base d'hétérostructure AlGa_N/Ga_N pour les applications en électronique de puissance', Thèse, Université de Sherbrooke, p. 126, 2018.
- [4] T. Zhu and R. A. Oliver, 'Unintentional doping in GaN', *Phys. Chem. Chem. Phys.*, vol. 14, no. 27, p. 9558, 2012, doi: 10.1039/c2cp40998d.
- [5] W. Bi, Ed., *Handbook of GaN semiconductor materials and devices*. Boca Raton: CRC Press, Taylor & Francis Group, CRC Press is an imprint of the Taylor & Francis Group, an informa business, 2017.
- [6] T. Wang, 'Topical Review: Development of overgrown semi-polar GaN for high efficiency green/yellow emission', *Semicond. Sci. Technol.*, vol. 31, no. 9, p. 093003, Sep. 2016, doi: 10.1088/0268-1242/31/9/093003.
- [7] O. Ambacher et al., 'Two-dimensional electron gases induced by spontaneous and piezoelectric polarization charges in N- and Ga-face AlGa_N/Ga_N heterostructures', *Journal of Applied Physics*, vol. 85, no. 6, pp. 3222–3233, Mar. 1999, doi: 10.1063/1.369664.
- [8] O. Ambacher et al., 'Two-dimensional electron gases induced by spontaneous and piezoelectric polarization in undoped and doped AlGa_N/Ga_N heterostructures', *Journal of Applied Physics*, vol. 87, no. 1, pp. 334–344, Jan. 2000, doi: 10.1063/1.371866.
- [9] M. Meneghini et al., 'GaN-based power devices: Physics, reliability, and perspectives', *Journal of Applied Physics*, vol. 130, no. 18, Art. no. 18, Nov. 2021, doi: 10.1063/5.0061354.
- [10] I. Nifa, 'Caractérisation et modélisation du gaz 2D des dispositifs MIS-HEMTs sur GaN', p. 210.
- [11] J. P. Ibbetson, P. T. Fini, K. D. Ness, S. P. DenBaars, J. S. Speck, and U. K. Mishra, 'Polarization effects, surface states, and the source of electrons in AlGa_N/Ga_N heterostructure field effect transistors', *Appl. Phys. Lett.*, vol. 77, no. 2, pp. 250–252, Jul. 2000, doi: 10.1063/1.126940.
- [12] G. Koley and M. G. Spencer, 'On the origin of the two-dimensional electron gas at the AlGa_N/Ga_N heterostructure interface', *Appl. Phys. Lett.*, vol. 86, no. 4, p. 042107, Jan. 2005, doi: 10.1063/1.1850600.
- [13] L. Gordon, M.-S. Miao, S. Chowdhury, M. Higashiwaki, U. K. Mishra, and C. G. Van de Walle, 'Distributed surface donor states and the two-dimensional electron gas at AlGa_N/Ga_N heterojunctions', *J. Phys. D: Appl. Phys.*, vol. 43, no. 50, p. 505501, Dec. 2010, doi: 10.1088/0022-3727/43/50/505501.
- [14] J. Lehmann, 'Caractérisation électrique d'hétérostructures AlGa_N/Ga_N pour des applications de puissance', Thèse, Université de Grenoble Alpes, p. 164, 2015.
- [15] M. Mieczek, C. Mizue, T. Hashizume, and B. Adamowicz, 'Effects of interface states and temperature on the C-V behavior of metal/insulator/AlGa_N/Ga_N heterostructure capacitors', *Journal of Applied Physics*, vol. 103, no. 10, p. 104510, May 2008, doi: 10.1063/1.2924334.
- [16] J. Osvald, 'Simulation of the influence of interface states on capacitance characteristics of insulator/AlGa_N/Ga_N heterojunctions: Capacitance characteristics of insulator/AlGa_N/Ga_N heterojunctions', *Phys. Status Solidi A*, vol. 210, no. 7, pp. 1340–1344, Jul. 2013, doi: 10.1002/pssa.201228644.
- [17] H. Hasegawa, T. Inagaki, S. Ootomo, and T. Hashizume, 'Mechanisms of current collapse and gate leakage currents in AlGa_N/Ga_N heterostructure field effect transistors', *J. Vac. Sci. Technol. B*, vol. 21, no. 4, p. 1844, 2003, doi: 10.1116/1.1589520.
- [18] B. Bakeroot et al., 'On the origin of the two-dimensional electron gas at AlGa_N/Ga_N heterojunctions and its influence on recessed-gate metal-insulator-semiconductor high electron mobility transistors', *Journal of Applied Physics*, vol. 116, no. 13, p. 134506, Oct. 2014, doi: 10.1063/1.4896900.

- [19] J. Derluyn et al., 'Improvement of AlGaIn/GaN high electron mobility transistor structures by in situ deposition of a Si₃N₄ surface layer', *Journal of Applied Physics*, vol. 98, no. 5, p. 054501, Sep. 2005, doi: 10.1063/1.2008388.
- [20] U. K. Mishra, 'AlGaIn/GaN transistors for power electronics', in 2010 International Electron Devices Meeting, San Francisco, CA, USA, Dec. 2010, p. 13.2.1-13.2.4. doi: 10.1109/IEDM.2010.5703353.
- [21] B. J. Baliga, 'Power semiconductor device figure of merit for high-frequency applications', *IEEE Electron Device Lett.*, vol. 10, no. 10, pp. 455–457, Oct. 1989, doi: 10.1109/55.43098.
- [22] B. J. Baliga, 'Semiconductors for high-voltage, vertical channel field-effect transistors', *Journal of Applied Physics*, vol. 53, no. 3, pp. 1759–1764, Mar. 1982, doi: 10.1063/1.331646.
- [23] E. A. Alam, 'Développement de briques technologiques pour la réalisation de transistors MOS de puissance en Nitrure de Gallium', Thèse, Université de Toulouse, p. 195, 2011.
- [24] W. Saito, I. Omura, T. Ogura, and H. Ohashi, 'Theoretical limit estimation of lateral wide band-gap semiconductor power-switching device', *Solid-State Electronics*, vol. 48, no. 9, pp. 1555–1562, Sep. 2004, doi: 10.1016/j.sse.2003.10.003.
- [25] F. Roccaforte et al., 'Challenges for energy efficient wide band gap semiconductor power devices: Energy efficient wide band gap semiconductor power devices', *Phys. Status Solidi A*, vol. 211, no. 9, pp. 2063–2071, Sep. 2014, doi: 10.1002/pssa.201300558.
- [26] F. Roccaforte, P. Fiorenza, R. Lo Nigro, F. Giannazzo, and G. Greco, 'Physics and technology of gallium nitride materials for power electronics', *La Rivista del Nuovo Cimento*, vol. 41, no. 12, pp. 625–681, Dec. 2018, doi: 10.1393/ncr/i2018-10154-x.
- [27] R. L. Coffie, 'High Power High Frequency Transistors: A Material's Perspective', in *High-Frequency GaN Electronic Devices*, P. Fay, D. Jena, and P. Maki, Eds. Cham: Springer International Publishing, 2020, pp. 5–41. doi: 10.1007/978-3-030-20208-8_2.
- [28] M. Roschke and F. Schwierz, 'Electron mobility models for 4H, 6H, and 3C SiC [MESFETs]', *IEEE Trans. Electron Devices*, vol. 48, no. 7, pp. 1442–1447, Jul. 2001, doi: 10.1109/16.930664.
- [29] H. Okumura, 'Present Status and Future Prospect of Widegap Semiconductor High-Power Devices', *Jpn. J. Appl. Phys.*, vol. 45, no. 10A, pp. 7565–7586, Oct. 2006, doi: 10.1143/JJAP.45.7565.
- [30] G. Greco, F. Iucolano, and F. Roccaforte, 'Review of technology for normally-off HEMTs with p-GaN gate', *Materials Science in Semiconductor Processing*, vol. 78, pp. 96–106, May 2018, doi: 10.1016/j.mssp.2017.09.027.
- [31] J. T. L. Thong, W. K. Choi, and C. W. Chong, 'TMAH etching of silicon and the interaction of etching parameters', *Sensors and Actuators A: Physical*, vol. 63, no. 3, pp. 243–249, Dec. 1997, doi: 10.1016/S0924-4247(97)80511-0.
- [32] M. Charles, Y. Baines, R. Bouis, and A.-M. Papon, 'The Characterization and Optimization of GaN Cap Layers and SiN Cap Layers on AlGaIn/GaN HEMT Structures Grown on 200 mm GaN on Silicon', *Phys. Status Solidi B*, vol. 255, no. 5, p. 1700406, May 2018, doi: 10.1002/pssb.201700406.
- [33] A. G. Viey et al., 'Influence of Carbon on pBTI Degradation in GaN-on-Si E-Mode MOSc-HEMT', *IEEE Trans. Electron Devices*, vol. 68, no. 4, pp. 2017–2024, Apr. 2021, doi: 10.1109/TED.2021.3050127.
- [34] M. Faqir et al., 'Mechanisms of RF Current Collapse in AlGaIn–GaN High Electron Mobility Transistors', *IEEE Trans. Device Mater. Reliab.*, vol. 8, no. 2, pp. 240–247, Jun. 2008, doi: 10.1109/TDMR.2008.922017.
- [35] C. F. Lo et al., 'Isolation blocking voltage of nitrogen ion-implanted AlGaIn/GaN high electron mobility transistor structure', *Appl. Phys. Lett.*, vol. 97, no. 26, p. 262116, Dec. 2010, doi: 10.1063/1.3533381.
- [36] I. Nifa et al., 'Characterization and modeling of 2DEG mobility in AlGaIn/AlN/GaN MIS-HEMT', *Microelectronic Engineering*, vol. 215, p. 110976, Jul. 2019, doi: 10.1016/j.mee.2019.05.003.
- [37] Y. Zhao et al., 'Effects of recess depths on performance of AlGaIn/GaN power MIS-HEMTs on the Si substrates and threshold voltage model of different recess depths for the using HfO₂ gate insulator', *Solid-State Electronics*, vol. 163, p. 107649, Jan. 2020, doi: 10.1016/j.sse.2019.107649.
- [38] C. Gupta et al., 'Comparing electrical performance of GaN trench-gate MOSFETs with a-plane (11-20) and m-plane (1-100) sidewall channels', *Appl. Phys. Express*, vol. 9, no. 12, p. 121001, Dec. 2016, doi: 10.7567/APEX.9.121001.

- [39] A. Ortiz-Conde, F. G. Sánchez, J. J. Liou, A. Cerdeira, M. Estrada, and Y. Yue, 'A review of recent MOSFET threshold voltage extraction methods', *Microelectronics reliability*, vol. 42, no. 4–5, pp. 583–596, 2002.
- [40] A. Ortiz-Conde, F. J. García-Sánchez, J. Muci, A. Terán Barrios, J. J. Liou, and C.-S. Ho, 'Revisiting MOSFET threshold voltage extraction methods', *Microelectronics Reliability*, vol. 53, no. 1, pp. 90–104, Jan. 2013, doi: 10.1016/j.microrel.2012.09.015.
- [41] G. Ghibaudo, 'New method for the extraction of MOSFET parameters', *Electronics Letters*, vol. 24, no. 9, pp. 543–545, 1988.
- [42] S. M. Sze and K. K. Ng, *Physics of semiconductor devices*, 3rd ed. Hoboken, N.J: Wiley-Interscience, 2007.
- [43] G. Ghibaudo, 'Transport dans la couche d'inversion d'un transistor MOS. Utilité du formalisme de Kubo-Greenwood', *Rev. Phys. Appl. (Paris)*, vol. 21, no. 2, pp. 121–129, 1986, doi: 10.1051/rphysap:01986002102012100.
- [44] I. Nifa et al., 'Characterization of 2DEG in AlGaIn/GaN heterostructure by Hall effect', *Microelectronic Engineering*, vol. 178, pp. 128–131, Jun. 2017, doi: 10.1016/j.mee.2017.05.009.
- [45] K. Romanjek, F. Andrieu, T. Ernst, and G. Ghibaudo, 'Improved Split C–V Method for Effective Mobility Extraction in sub-0.1- μm Si MOSFETs', *IEEE Electron Device Letters*, vol. 25, no. 8, pp. 583–585, Aug. 2004, doi: 10.1109/LED.2004.832786.
- [46] K. Kamimura, S. Okada, M. Nakao, Y. Onuma, and S. Yamashita, 'Characterization of contact resistance of low-value resistor by transmission line model (TLM) method', *Electron. Comm. Jpn. Pt. II*, vol. 85, no. 3, pp. 16–22, Mar. 2002, doi: 10.1002/ecjb.1095.
- [47] P. N. Vinod, 'Specific contact resistance measurements of the screen-printed Ag thick film contacts in the silicon solar cells by three-point probe methodology and TLM method', *J Mater Sci: Mater Electron*, vol. 22, no. 9, pp. 1248–1257, Sep. 2011, doi: 10.1007/s10854-011-0295-z.
- [48] G. Ghibaudo, 'Critical MOSFETs operation for low voltage/low power IC's: Ideal characteristics, parameter extraction, electrical noise and RTS fluctuations', *Microelectronic Engineering*, vol. 39, no. 1–4, pp. 31–57, Dec. 1997, doi: 10.1016/S0167-9317(97)00166-4.
- [49] T. A. Karatsori et al., 'Full gate voltage range Lambert-function based methodology for FDSOI MOSFET parameter extraction', *Solid-State Electronics*, vol. 111, pp. 123–128, Sep. 2015, doi: 10.1016/j.sse.2015.06.002.
- [50] W. Fikry, G. Ghibaudo, and M. Dutoit, 'Study of Drain-Induced-Barrier Lowering in Deep Submicron MOSFETs Versus Temperature', p. 4.
- [51] T. Dutta et al., 'Impact of quantum effects on the short channel effects of III–V nMOSFETs in weak and strong inversion regimes', *Solid-State Electronics*, vol. 88, pp. 43–48, Oct. 2013, doi: 10.1016/j.sse.2013.04.007.
- [52] E. H. Nicollian and J. R. Brews, *MOS (metal oxide semiconductor) physics and technology*. New York: Wiley, 1982.
- [53] O. Mitrofanov and M. Manfra, 'Mechanisms of gate lag in GaN/AlGaIn/GaN high electron mobility transistors', *Superlattices and Microstructures*, vol. 34, no. 1–2, pp. 33–53, Jul. 2003, doi: 10.1016/j.spmi.2003.12.002.
- [54] R. Vetury, N. Q. Zhang, S. Keller, and U. K. Mishra, 'The impact of surface states on the DC and RF characteristics of AlGaIn/GaN HFETs', *IEEE Trans. Electron Devices*, vol. 48, no. 3, pp. 560–566, Mar. 2001, doi: 10.1109/16.906451.
- [55] N.-Q. Zhang, B. Moran, S. P. DenBaars, U. K. Mishra, X. W. Wang, and T. P. Ma, 'Effects of surface traps on breakdown voltage and switching speed of GaN power switching HEMTs', in *International Electron Devices Meeting*, Washington, DC, USA, 2001, p. 25.5.1-25.5.4. doi: 10.1109/IEDM.2001.979575.
- [56] O. Mitrofanov and M. Manfra, 'Poole-Frenkel electron emission from the traps in AlGaIn/GaN transistors', *Journal of Applied Physics*, vol. 95, no. 11, pp. 6414–6419, Jun. 2004, doi: 10.1063/1.1719264.
- [57] S. C. Binari et al., 'Trapping effects and microwave power performance in AlGaIn/GaN HEMTs', *IEEE Trans. Electron Devices*, vol. 48, no. 3, pp. 465–471, Mar. 2001, doi: 10.1109/16.906437.

- [58] M. A. Khan, J. N. Kuznia, M. S. Shur, and Q. C. Chen, 'Current/voltage characteristic collapse in AlGaIn/GaN heterostructure insulated gate field effect transistors at high drain bias', *Electronics Letters*, vol. 30, no. 25, pp. 2175–2176, Dec. 1994, doi: 10.1049/el:19941461.
- [59] P. B. Klein, S. C. Binari, K. Ikossi, A. E. Wickenden, D. D. Koleske, and R. L. Henry, 'Current collapse and the role of carbon in AlGaIn/GaN high electron mobility transistors grown by metalorganic vapor-phase epitaxy', *Appl. Phys. Lett.*, vol. 79, no. 21, pp. 3527–3529, Nov. 2001, doi: 10.1063/1.1418452.
- [60] G. Meneghesso et al., 'Reliability issues of Gallium Nitride High Electron Mobility Transistors', *Int. j. microw. wirel. technol.*, vol. 2, no. 1, pp. 39–50, Feb. 2010, doi: 10.1017/S1759078710000097.
- [61] T.-L. Wu et al., 'Correlation of interface states/border traps and threshold voltage shift on AlGaIn/GaN metal-insulator-semiconductor high-electron-mobility transistors', *Appl. Phys. Lett.*, vol. 107, no. 9, p. 093507, Aug. 2015, doi: 10.1063/1.4930076.
- [62] T. Grasser, 'Stochastic charge trapping in oxides: From random telegraph noise to bias temperature instabilities', *Microelectronics Reliability*, vol. 52, no. 1, Art. no. 1, Jan. 2012, doi: 10.1016/j.microrel.2011.09.002.
- [63] K. Takakura et al., 'Low-Frequency Noise Investigation of GaN/AlGaIn Metal–Oxide–Semiconductor High-Electron-Mobility Field-Effect Transistor With Different Gate Length and Orientation', *IEEE Trans. Electron Devices*, vol. 67, no. 8, Art. no. 8, Aug. 2020, doi: 10.1109/TED.2020.3002732.
- [64] E. Bano, 'Étude de dispositifs MOS fabriqués sur carbure de silicium pour la microélectronique haute température', PhD Thesis, 1997.
- [65] E. H. Nicollian and A. Goetzberger, 'The Si-SiO₂ Interface - Electrical Properties as Determined by the Metal-Insulator- Silicon Conductance Technique', p. 80.
- [66] L. M. Terman, 'An investigation of surface states at a silicon/silicon oxide interface employing metal-oxide-silicon diodes', *Solid-State Electronics*, vol. 5, no. 5, pp. 285–299, Sep. 1962, doi: 10.1016/0038-1101(62)90111-9.
- [67] C. N. Berglund, 'Surface states at steam-grown silicon-silicon dioxide interfaces', *IEEE Trans. Electron Devices*, vol. ED-13, no. 10, pp. 701–705, Oct. 1966, doi: 10.1109/T-ED.1966.15827.
- [68] R. Castagné and A. Vapaille, 'Description of the SiO₂-Si interface properties by means of very low frequency MOS capacitance measurements', *Surface Science*, vol. 28, no. 1, pp. 157–193, Nov. 1971, doi: 10.1016/0039-6028(71)90092-6.
- [69] H. S. Haddara and M. El-Sayed, 'Conductance technique in MOSFETs: Study of interface trap properties in the depletion and weak inversion regimes', *Solid-State Electronics*, vol. 31, no. 8, pp. 1289–1298, Aug. 1988, doi: 10.1016/0038-1101(88)90428-5.
- [70] R. Stoklas, D. Gregušová, J. Novák, A. Vescan, and P. Kordoš, 'Investigation of trapping effects in AlGaIn/GaN/Si field-effect transistors by frequency dependent capacitance and conductance analysis', *Appl. Phys. Lett.*, vol. 93, no. 12, p. 124103, Sep. 2008, doi: 10.1063/1.2990627.
- [71] P. Kordoš, R. Stoklas, D. Gregušová, and J. Novák, 'Characterization of AlGaIn/GaN metal-oxide-semiconductor field-effect transistors by frequency dependent conductance analysis', *Appl. Phys. Lett.*, vol. 94, no. 22, p. 223512, Jun. 2009, doi: 10.1063/1.3148830.
- [72] E. J. Miller et al., 'Trap characterization by gate-drain conductance and capacitance dispersion studies of an AlGaIn/GaN heterostructure field-effect transistor', *Journal of Applied Physics*, vol. 87, no. 11, pp. 8070–8073, Jun. 2000, doi: 10.1063/1.373499.
- [73] W. Zhang et al., 'Trap state analysis in AlGaIn/GaN/AlGaIn double heterostructure high electron mobility transistors at high temperatures', *Appl. Phys. Lett.*, vol. 110, no. 25, p. 252102, Jun. 2017, doi: 10.1063/1.4986776.
- [74] W. Vandendaele et al., 'A Novel Insight on Interface Traps Density (D_{it}) Extraction in GaN-on-Si MOS-c HEMTs', in *2020 IEEE International Electron Devices Meeting (IEDM)*, San Francisco, CA, USA, Dec. 2020, p. 23.5.1-23.5.4. doi: 10.1109/IEDM13553.2020.9371965.
- [75] R. J. Van Overstraeten, G. J. Declerck, and P. A. Muls, 'Theory of the MOS transistor in weak inversion-new method to determine the number of surface states', *IEEE Trans. Electron Devices*, vol. 22, no. 5, pp. 282–288, May 1975, doi: 10.1109/T-ED.1975.18119.

Chapitre II

Caractérisation électrique des dispositifs MIS-HEMT GaN

Sommaire

I.	Introduction	56
II.	Description des dispositifs MIS-HEMT GaN étudiés	56
III.	Mesure de la caractéristique C(V) sur des dispositifs MIS-HEMT GaN	59
IV.	Méthode d'extraction de paramètres électriques basée sur la fonction Y en régime linéaire	61
V.	Extraction de la mobilité corrigée par la méthode Split- CV	65
VI.	Extraction statistique des paramètres électriques avec la méthode de la fonction Y en régime linéaire.....	69
VII.	Etude de la variabilité de paramètres électriques	75
VIII.	Conclusion.....	84
	Bibliographie	86

I. Introduction

La réduction continue de la taille des dispositifs GaN MIS-HEMT en électronique de puissance, nécessite une analyse adéquate de leurs caractéristiques électriques. Celle-ci est menée dans le but de comprendre les phénomènes physiques qui gouvernent leur fonctionnement. Par conséquent, une caractérisation approfondie est nécessaire pour évaluer les performances électriques et extraire les paramètres intrinsèques des transistors.

Dans ce second chapitre, une description des dispositifs GaN MIS-HEMT étudiés dans cette thèse est présentée avec plus de détails. La méthode d'extraction de la capacité de l'oxyde de grille sera ensuite présentée. Puis, nous présenterons de manière synthétique le principe de la méthode basée sur la fonction Y pour l'extraction des paramètres électriques des transistors GaN MIS-HEMT, tels que : la tension de seuil (V_{th}), la mobilité (μ) et la résistance d'accès source/drain (R_{SD}).

Il s'agira donc, dans ce chapitre, de montrer l'applicabilité de la fonction Y aux dispositifs GaN MIS-HEMT. Nous ferons ensuite une extraction statistique fiable de ces paramètres électriques en mettant en évidence l'impact de la résistance d'accès, de la longueur de grille et de la gravure sur les performances des transistors GaN MIS-HEMT. Dans un dernier paragraphe, nous présenterons l'étude de la variabilité globale réalisée sur les dispositifs GaN MIS-HEMT.

II. Description des dispositifs MIS-HEMT GaN étudiés

Nous allons décrire les structures de tests qui ont été utilisées tout au long de cette thèse et dans chaque partie, nous rappellerons au début de chaque chapitre les dispositifs qui y seront caractérisés.

Dans le cadre de cette thèse, les travaux de recherches ont été réalisés sur différentes plaques fabriquées au CEA-LETI. Deux types de structures ont été testées :

- Dispositifs GaN-HEMT sans grille (Figure 1.a)
- Dispositifs GaN-HEMT avec grille MIS (Figure 1.b et 1.c)

Ces structures de test ont été fabriquées suivant trois procédés de fabrication que nous allons appeler recette 1.a, recette 1.b et recette 2. Les deux premiers procédés de fabrication (recette 1.a et 1.b) sont les plus simples et la différence entre les deux procédés concernent principalement le processus de fabrication des contacts ohmiques. Quant à la recette 2, la différence par rapport aux précédentes (recette 1.a et 1.b) en plus de l'optimisation de la qualité des contacts ohmiques, concerne également l'amélioration de la qualité de l'empilement de la grille MIS y compris les étapes de nettoyage et de recuit thermique. Les différentes plaques ont le

même type d'épitaxies comme illustré sur les schémas de la figure 1, exceptées les deux plaques #3 et #8 qui n'ont pas de couche de barrière enterrée GaN dopée en accepteur (type P) (« back-barrier GaN p-type », voir Tableau I).

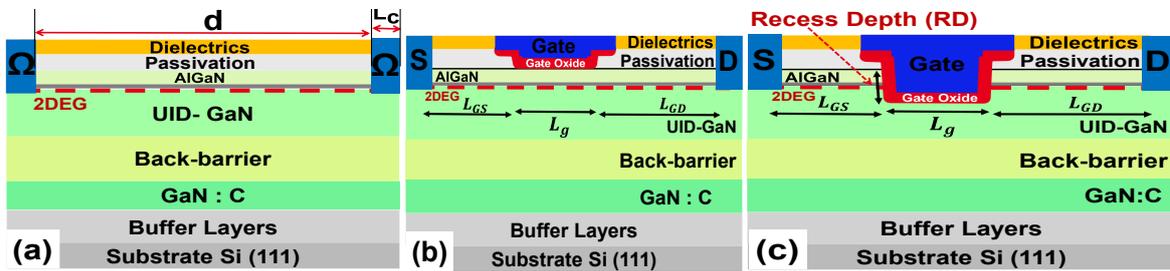


Figure 1: Schéma en coupe de l'empilement des différentes structures AlGaIn/GaN (a) d'une structure de test sans grille de contrôle, (b) d'un dispositif MIS-HEMT GaN (normally-On) avec grille de contrôle sans gravure complète de la couche AlGaIn (RD=0 nm et RD=12 nm) et (c) d'un dispositif GaN MIS-HEMT (normally-Off) avec grille de contrôle et gravure complète de la couche AlGaIn (RD>12 nm).

Sur chaque plaque, plusieurs architectures de structure de tests et dispositifs MIS-HEMT ont été fabriquées. Nous allons caractériser sur ces plaques, des structures de test classiques telles que : Van Der Pauw (VDP) et « Transfer Length Method » (TLM), ainsi que des transistors GaN à grille MIS normally-on et normally-off avec plusieurs géométries (L, W, etc...). Pour les structures sans grille, contenues sur chaque plaque, les distances entre contacts ohmiques sont de 5, 8, 16 et 32 μm . Nous avons également des transistors avec des profondeurs de gravure différentes selon les plaques (RD0 à RD6). La figure 2 illustre la correspondance entre les désignations RD*i* (i = 0 à 6) qui seront utilisés tout au long de ce mémoire et les profondeurs de gravures.

Pour ce chapitre portant sur la caractérisation électrique des composants GaN MIS-HEMT, nous allons caractériser des dispositifs ayant subi le processus de fabrication de la recette 1.a et 1.b, soient les plaques #1, #2 et #3.

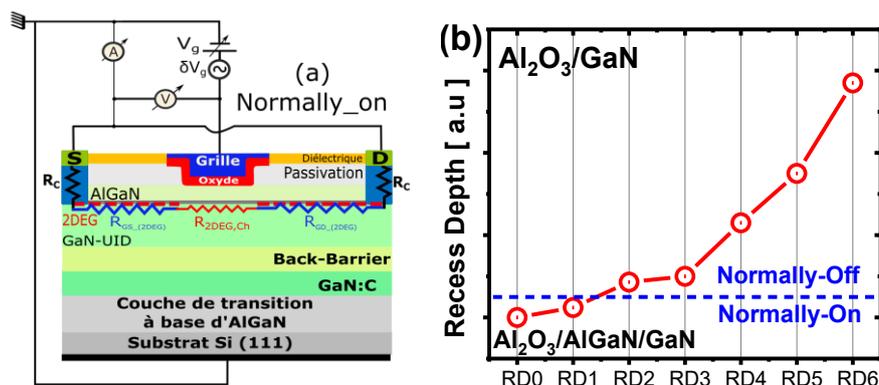


Figure 2: (a) Schéma de mesure de la capacité grille-canal et (b) Illustration de la profondeur de gravure en fonction des symboles.

TABLE I. Descriptifs des dispositifs GaN MIS-HEMT des plaques testées

Gate stack	1		2							3
Oxyde de grille	Al ₂ O ₃ /AlGaN		Al ₂ O ₃							AlN/Al ₂ O ₃
Plaque	#0	#1	#2	#3	#4	#5	#6	#7	#8	#9
Recette	1.a		1.b		2.a				2.b	
Fabrication des contacts ohmiques	Non-optimisé		Optimisé		Optimisé				Optimisé	
Recette de fabrication du stack de grille MIS (Processus de gravure de grille)	Non-optimisé (P1)				Optimisé (P2)				Non-Optimisé (P3)	
Gravure sèche de la couche AlGaN/GaN	RD0	RD1	RD2	RD4	RD3	RD4	RD5	RD6	RD4	RD6
Profondeur de gravure (nm)	0	12	40	115	45	115	200	350	115	350
Back-Barrier	Oui	Oui	Oui	Non	Oui	Oui	Oui	Oui	Non	Oui
Largeur W (μm)	100				200				200	
Recuit thermique post métallisation	Non		Oui						Oui	

NB: Pour des questions de confidentialité, tous les détails sur le processus de fabrication des différents dispositifs ne sont pas fournis, notamment sur la couche dite « back-barrier »

III. Mesure de la caractéristique $C(V)$ sur des dispositifs MIS-HEMT GaN

Dans le chapitre 1, on a décrit le principe de fonctionnement de l'analyseur d'impédance (capacimètre) et son utilité pour la mesure des caractéristiques CV. Dans cette partie, nous allons utiliser cette méthode de mesure pour extraire la capacité grille-canal des dispositifs GaN MIS-HEMT. La configuration du montage expérimental utilisé est celle décrite sur la figure 2.a. Elle consiste à polariser la grille à partir de la connexion « High », et de mesurer le courant capacitif correspondant source/drain (court-circuité) sur la connexion « Low ».

Cette mesure de capacité grille-canal a été réalisée pour différentes profondeurs de gravure, selon la recette 1.a et 1.b. La figure 3 (a) représente une caractéristique $C_{gc}(V_g)$ typique réalisée sur les dispositifs GaN MIS-HEMT des plaques #0, #1 et #2 (recette 1.a), avec une surface importante : $L_g \times W_g = 10 \times 100 \mu\text{m}^2$. Les tensions de grilles varient de -6 à +7 V pour les dispositifs des plaques #0 et #2 « normally-on » et de -3 à +7 V pour les dispositifs de la plaque #2 « normally-off ». Nous avons testé une même structure de test sur les plaques #0, #1 et #2 pour illustrer le comportement de la caractéristique en double plateau en régime d'accumulation de porteur libre. Pour des dispositifs normally-on, le premier plateau se forme d'abord à l'interface AlGaIn/GaN puis un second à l'interface $\text{Al}_2\text{O}_3/\text{AlGaIn}$. Pour un dispositif normally-off, le canal se forme, uniquement à l'interface $\text{Al}_2\text{O}_3/\text{AlGaIn}$. La superposition des trois caractéristiques en accumulation ($V_g=7\text{V}$ par exemple), confirme l'homogénéité de l'épaisseur de l'oxyde de grille sur les différentes plaques.

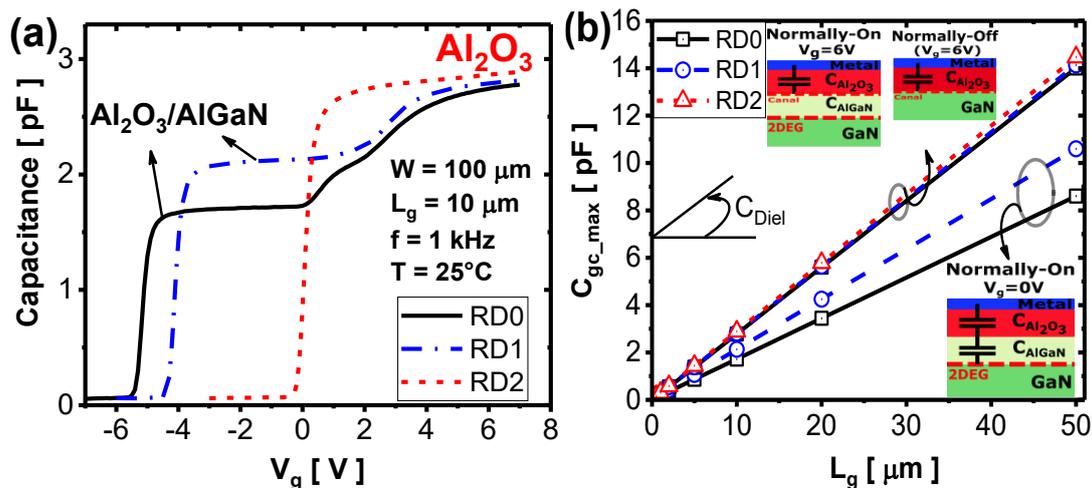


Figure 3: Évolutions : a) en fonction de la tension de grille V_g , de la capacité grille-canal et (b) en fonction de la longueur de grille L_g , de la capacité à $V_g=0\text{V}$ et $V_g=6\text{V}$ pour les dispositifs « normally on » (RD0 et RD1) et $V_g=6\text{V}$ pour les dispositifs « normally-off » (RD2).

Les capacités de différentes couches diélectriques $C_{\text{Diél}}$ (F/cm^2) sous la grille ont été obtenues à partir de la pente de la caractéristique $C_{\text{gc_max}}(L_g)$ à $V_g=0\text{V}$ et $V_g=6\text{V}$ pour les dispositifs « normally-on » et à seulement $V_g=6\text{V}$ pour les dispositifs « normally-off » comme l'illustre la figure 3(b). Les caractéristiques de la capacité $C_{\text{gc_max}}(L_g)$ à $V_g = 6\text{V}$ pour différentes plaques, présentent une même pente confirmant ainsi une homogénéité de l'épaisseur d'oxyde Al_2O_3 entre différentes plaques.

La figure 4 compare pour deux plaques (#2 et #3), la capacité de l'oxyde de grille C_{ox} extraite pour différentes longueurs de grille (symboles, mesure faites à $V_g=6\text{V}$) à celle obtenue à partir de la pente de la caractéristique $C_{\text{gc_max}}(L_g)$ (traits pointillés). Nous pouvons observer une variation de la capacité normalisée extraite de façon classique $C_{\text{ox}} \approx C_{\text{gc}}(V_g = 6\text{V})/(W \times L_g)$ (symboles) en particulier pour les plus faibles longueurs de grille. Cette augmentation est à comprendre comme une longueur effective différente de la longueur dessinée. Cet effet est plus visible sur la plaque #3 (symbole noir). Pour nous affranchir de cet effet, nous avons utilisé dans la suite de l'étude la méthode basée sur la pente de la caractéristique $C_{\text{gc_max}}(L_g)$ (trait pointillés).

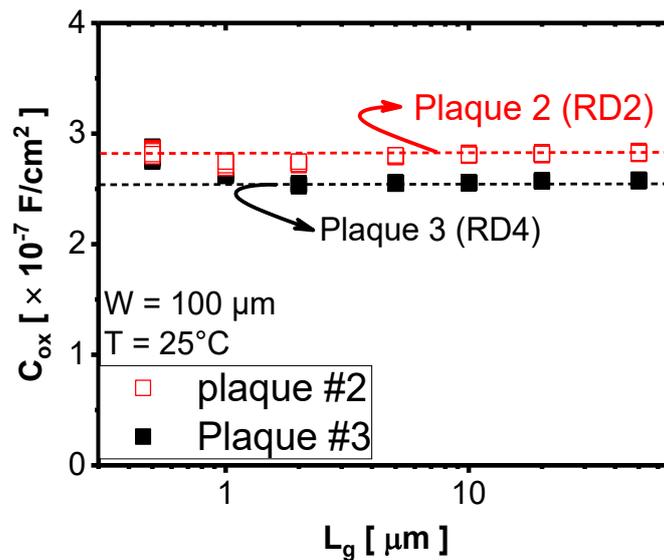


Figure 4: Capacité normalisée à $V_g = 6\text{V}$ en fonction de la longueur de grille L_g extrait sur les dispositifs MIS-HEMT GaN des plaques #2 et #3.

Dans le prochain paragraphe sur l'utilisation de la fonction Y, nous utiliserons ces différentes valeurs de capacités d'oxyde ; notamment pour extraire la mobilité à faible champ μ_0 .

IV. Méthode d'extraction de paramètres électriques basée sur la fonction Y en régime linéaire

Cette méthode basée sur la fonction Y a été introduite par Ghibaudo [1]. La fonction Y est une fonction qui permet d'extraire des paramètres électriques tels que : la tension de seuil $V_{th,Y}$, la mobilité μ_0 , et la résistance d'accès R_{SD} . Elle est classiquement utilisée pour l'extraction des paramètres électriques dans les transistors MOSFETs à base de silicium. Initialement, cette méthode était valide dans le cadre d'un fonctionnement en régime linéaire au-dessus du seuil ($V_g > V_{th}$) [1], [2]. Récemment, son application a été étendue sous le seuil ($V_g \leq V_{th}$) [3] et ensuite, généralisée en régime de fonctionnement non-linéaire [4]. Dans cette partie, nous allons nous limiter au régime de fonctionnement linéaire ($V_d=10$ mV).

IV.1 Principe de la fonction Y

Cette méthode exploite les caractéristiques de transfert du courant de drain $I_d(V_g)$ (Equation 1) et de sa transconductance $g_m = dI_d/dV_g$ en régime de fonctionnement linéaire. La fonction Y (Equation 2) correspond au rapport de la caractéristique $I_d(V_g)$ et la racine carrée de sa transconductance g_m .

$$I_d(V_g) = \frac{W}{L} \cdot \mu_{eff}(V_g) \cdot Q_{ch}(V_g) \cdot V_d \quad (1)$$

$$Y(V_g) = \frac{I_d(V_g)}{\sqrt{g_m(V_g)}} = \sqrt{-\frac{V_d}{\frac{dR_{tot}(V_g)}{dV_g}}} \quad (2)$$

où R_{tot} est la résistance totale du MOSFET et Q_{ch} la charge du canal.

Si nous supposons un modèle de mobilité effective [2], [3] correspondant à l'équation (3), avec un terme de dégradation de mobilité (θ_1), nous obtenons alors le modèle analytique de la fonction Y en régime de conduction au-dessus du seuil (Equation 4) et en particulier une dépendance linéaire attendue en fonction de V_g .

$$\mu_{eff} = \frac{\mu_0}{1+\theta_1(V_g-V_{th})} \quad (3)$$

$$Y(V_g) = \sqrt{\frac{W \cdot C_{ox} \cdot \mu_0 \cdot V_d}{L}} \cdot (V_g - V_{th}) \quad (4)$$

où μ_0 est la mobilité intrinsèque des porteurs libres à faible champ. Y est donc attendue comme une fonction linéaire de V_g avec $\sqrt{G_m}$ pour pente. G_m représente le facteur de gain du courant de drain.

A partir de l'Equation 4, on peut constater le principal avantage de la fonction Y, qui est de supprimer l'impact du coefficient de dégradation de mobilité θ_1 ainsi que de la résistance d'accès R_{SD} sur les évolutions de $Y(V_g)$ (Voir Equation 7).

IV.2 Applicabilité de la méthode basée sur la fonction Y

Afin d'illustrer l'applicabilité de la fonction Y sur les transistors de puissance GaN-MIS HEMT, nous avons considéré des caractéristiques de transfert $I_d(V_g)$ en régime linéaire ($V_d = 10$ mV). Elles ont été mesurées sur deux dispositifs GaN MIS-HEMT A et B de la plaque #2, ayant deux niveaux différents de résistance d'accès $R_{SD,A}$ et $R_{SD,B}$ (Figure 4). En appliquant l'équation 2 sur les caractéristiques $I_d(V_g)$ des dispositifs A et B, on peut observer la superposition de leur fonction Y respective (Figure 5). L'exemple de la Figure 5 montre bien que cette fonction est indépendante de la résistance d'accès.

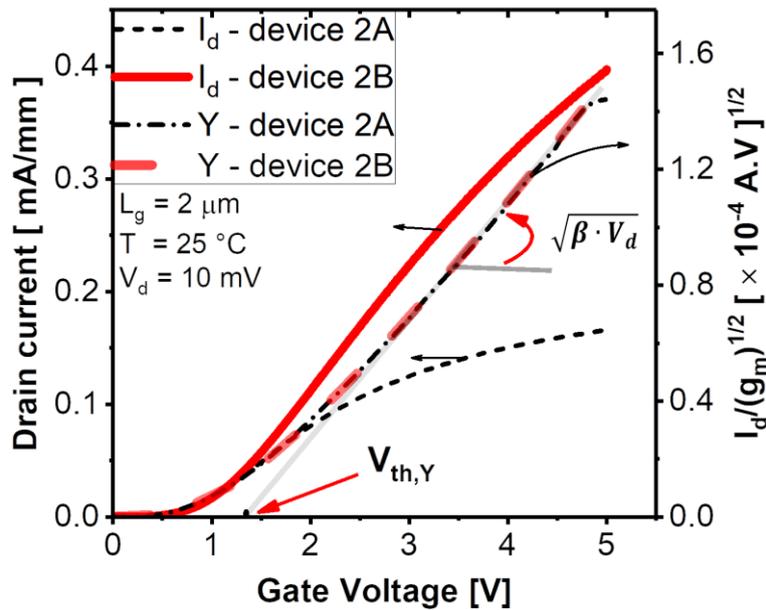


Figure 5: Application de la fonction Y ($I_d/\sqrt{g_m}$) sur des technologies GaN MIS-HEMT pour deux dispositifs A et B sur la plaque #2 ayant différents niveaux de résistances d'accès.

- Extraction de la tension de seuil et du facteur de gain G_m du courant de drain

L'étude de la fonction Y avec la tension de grille, permet d'extraire la tension de seuil V_{th} et le paramètre de gain G_m . Le premier paramètre que nous allons appeler $V_{th,Y}$ est obtenu à partir de la partie linéaire de la fonction Y (abscisse à l'origine), et le second paramètre G_m à partir de sa pente (Figure 5).

$$V_{th} = V_{g_max} - \frac{Y_{max}}{\sqrt{G_m}} \quad (5)$$

La figure 6 compare les valeurs médianes et extrêmes de tensions de seuil obtenues par différentes méthodes identifiées dans la littérature [5]. On peut observer que la tension de seuil $V_{Th, Lin}$ extraite à courant constant et faible ($I_d \cdot W/L_{eff}$ avec $I_d=1$ nA) semble être le paramètre le plus stable avec la longueur de grille L_g . Cependant, il est inférieur à la tension de commutation du transistor. La tension de seuil $V_{Th, gm}$ est obtenue en extrapolant à partir de la tangente sur la caractéristique $I_d(V_g)$ au maximum de sa transconductance, et la tension de seuil $V_{Th, Y}$ est obtenu à partir de la fonction Y en régime de conduction (Equation 5). $V_{Th, gm}$ et $V_{Th, Y}$ présentent un comportement différent de la tension de seuil $V_{Th, Lin}$ ($1 \cdot nA \cdot W/L_{eff}$). Ces deux paramètres qualifient bien la limite du seuil du dispositif HEMT. $V_{Th, Y}$ est obtenu à partir du régime de conduction et il présente l'avantage d'être insensible aux variations de la résistance série. Au contraire, $V_{Th, Lin}$ à $10^{-5} A \cdot mm^{-1}$ met en évidence une augmentation non-attendue avec la longueur de grille. Cette augmentation est due à une extraction au-dessus du seuil (en conduction) en particulier pour les dispositifs à L_g long du fait d'un niveau de courant élevé ($I_{dth}=10^{-5} A \cdot mm^{-1}$). Il ne peut donc pas être considéré comme un indicateur fiable de la tension de seuil des dispositifs HEMT notamment pour les L_g longs.

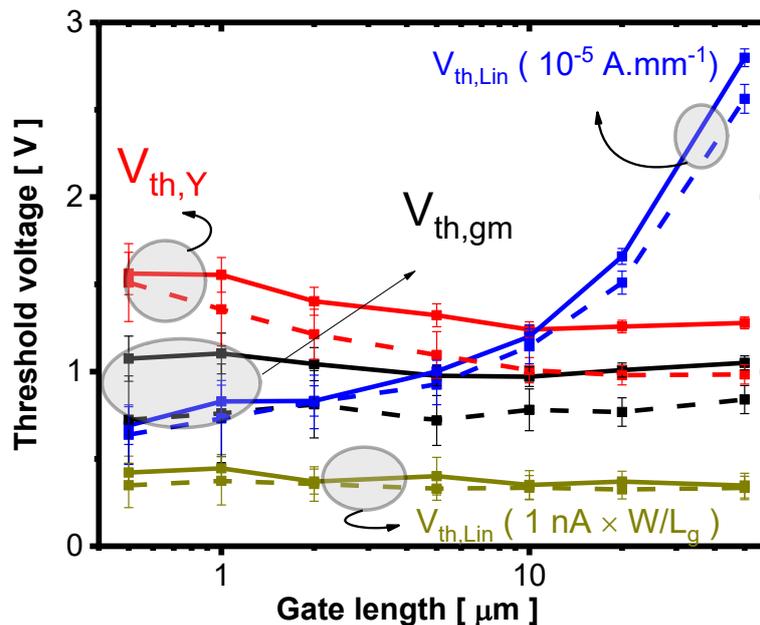


Figure 6: Comparaison des différentes tensions de seuil (médianes) en fonction de la longueur de grille L_g mesurées sur les plaques #2 (traits pointillés) et #3 (trait continue).

- Extraction du facteur d'atténuation de la mobilité θ_1 et de la résistance d'accès R_{SD}

La fonction Y, le paramètre de gain G_m et le courant de drain I_d , permettent de définir une nouvelle fonction θ_{eff} (Equation 6) [1].

$$\theta_{eff}(V_g) = \frac{G_m}{I_d(V_g)} - \frac{\sqrt{G_m}}{Y(V_g)} \quad (6)$$

L'évolution de cette fonction θ_{eff} avec la tension grille V_g est présentée en figure 7 pour deux dispositifs A et B ayant des résistances d'accès différentes $R_{SD,A}$ et $R_{SD,B}$. On notera que θ_{eff} est une fonction asymptotique de V_g , de valeur limite θ_1 . Ce paramètre θ_1 est le coefficient de dégradation de la mobilité et il dépend des résistances d'accès.

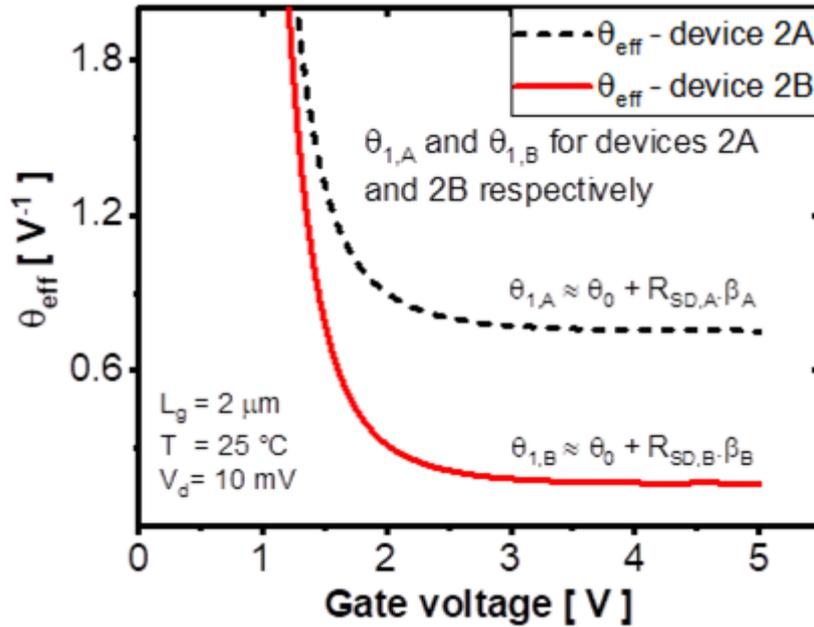


Figure 7: Evolution de la fonction θ_{eff} avec la tension de grille mesurée pour deux dispositifs de la plaque #2 (traits pointillés 2A et trait continu 2B) ayant des niveaux de résistance d'accès différents.

Cette fonction θ_{eff} a été calculée sur des dispositifs GaN MIS-HEMT des plaques #1, #2 et #3 ayant différentes longueurs de grille de $0.5 \mu\text{m}$ à $50 \mu\text{m}$. En traçant ces valeurs asymptotiques θ_1 en fonction du paramètre de transconductance statique du transistor $\beta = G_m/V_d$ pour différentes longueurs de grille L_g , nous obtenons un comportement linéaire comme attendu dans l'équation 7 et qui est clairement visible sur la Figure 8.

$$\theta_1(\beta) = \theta_0 + R_{SD} \cdot \beta \quad (7)$$

θ_0 est le coefficient de dégradation intrinsèque de la mobilité, β le paramètre de transconductance statique du transistor et R_{SD} la pente de la caractéristique $\theta_1(\beta)$ correspondant à la résistance d'accès source/drain (R_S+R_D).

La Figure 8 présente la dépendance de la médiane du coefficient θ_1 pour 23 dispositifs testés en fonction de la médiane du paramètre de gain β . Une valeur médiane θ_0 est obtenue à partir de l'intersection de la droite $\theta_1(\beta)$ à $\beta = 0$, fournissant ainsi comme coefficient de dégradation intrinsèque θ_0 autour de 0.0382 V^{-1} pour la plaque 1 et 0.018 V^{-1} pour la plaque 2. A partir de la pente de la caractéristique linéaire $\theta_1(\beta)$, les résistances d'accès source/drain peuvent être extraites. Les valeurs de R_{SD} obtenues sont respectivement de 600Ω pour la plaque #1, 400

Ω pour la plaque #2 et 60Ω pour la plaque #3 (respectivement $60 \Omega \cdot \text{mm}$, $40 \Omega \cdot \text{mm}$ et $6 \Omega \cdot \text{mm}$). Dans la suite de ce travail, c'est surtout pour l'extraction des résistances d'accès que sera utilisée ce paramètre $\theta_1(\beta)$, la connaissance de θ_0 pour une technologie donnée permet alors pour chaque transistor de connaître sa résistance d'accès à partir de la valeur de $\theta_1(\beta)$. On peut même traiter des variations de R_{SD} de dispositifs à dispositifs comme le montre la dispersion des valeurs de θ_1 aux faibles L_g sur la plaque #2.

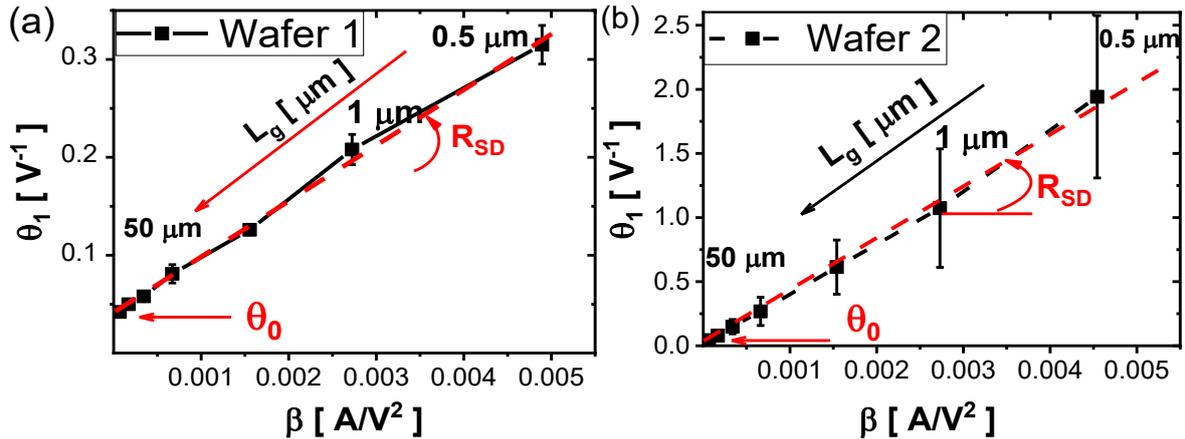


Figure 8: Dépendance du paramètre médian θ_1 en fonction du paramètre β pour différents L_g obtenues à partir de la fonction Y pour (a) la plaque #1 ($\theta_0 \approx 0.0382 \text{ V}^{-1}$) et (b) plaque #2 ($\theta_0 \approx 0.018 \text{ V}^{-1}$). $W = 100 \mu\text{m}$, $T = 25^\circ\text{C}$.

V. Extraction de la mobilité corrigée par la méthode Split-CV

La méthode d'extraction de la mobilité décrite dans le paragraphe précédent s'appuyait essentiellement sur la mesure du courant de drain $I_d(V_g)$.

Dans cette partie, nous présenterons les résultats obtenus avec la méthode d'extraction classique de la mobilité effective des porteurs libres (méthode split-CV). Nous mettrons en évidence ses limites d'application notamment pour des transistors à canal court et nous terminerons par une correction de cette méthode et présenterons l'extension de son application à tous les dispositifs GaN MIS-HEMT.

La méthode split-CV est une technique d'extraction de la mobilité effective [6]. Elle consiste à faire une mesure de la capacité grille-canal, qui permet ensuite d'extraire par intégration la distribution de charge des porteurs libres dans le canal de conduction. On peut alors coupler cette valeur à une mesure de courant de drain du transistor. Elle n'est valable qu'en régime linéaire ($V_d < k_B T/q$) et dans l'hypothèse d'un transport dominé par le courant de drift. La mobilité effective split-CV est définie par l'équation (8).

$$\mu_{\text{Split}}(V_g) = \frac{I_d(V_g)}{\frac{W}{L} Q_i(V_g) \cdot V_d} \quad (8)$$

ou $I_d(V_g)$ est le courant de drain mesuré pour une tension de drain appliquée faible ($V_d = 10$ mV dans ce chapitre), W/L le facteur de géométrie de la grille du transistor. L'équation (9) permet d'extraire la charge du canal $Q_{Ch}(V_g)$ dans la couche de conduction pour chaque tension de grille appliquée.

$$Q_{Ch}(V_g) = q \cdot N_{2DEG}(V_g) = \int_{V_{th,Q}}^{V_g} (C_{gc}(V) - C_{par})dV \quad (9)$$

$N_{2DEG}(V_g)$ est le nombre de porteurs libres par unité de surface, $V_{th,Q}$ la tension de seuil identifiée sur la caractéristique $C_{gc}(V_g)$ et C_{par} une capacité parasite qui sera explicitée dans le prochain chapitre.

La résistance $R_{sh}(V_g)$ (Equation 10) a été calculée et comparée pour des structures de test classiques Van Der Pauw (VDP) ainsi que des dispositifs GaN MIS-HEMT avec différentes géométries. Pour les structures de test de type VDP (Figure 9.a), la résistance est calculée à partir de l'Equation 10.a [7], [8], en utilisant la chute de tension dans la zone active. Nifa *et al.* [9] ont développé des structures de test spécifiques, permettant d'extraire la mobilité intrinsèque des porteurs libres dans la couche d'accumulation (Figure 9.b). Sur cette structure HEMT, la résistance par carré de la couche d'accumulation est donnée par l'Equation 10.b et pour les transistors classiques MIS-HEMT (Figure 9.c), cette résistance peut être déterminée à partir de l'équation 10.c. il est intéressant de noter que les Equations 10.b et 10.c peuvent être équivalentes pour des transistors à L_g long (une centaine de μm) où les résistances d'accès sont faibles devant les résistances de canal.

$$R_{sh_VDP}(V_g) = \frac{\pi}{\ln(2)} \cdot \frac{|V_{P4}(V_g) - V_{P3}(V_g)|}{I_{P2}(V_g)} \quad (10.a)$$

$$R_{sh_HEMT}(V_g) = \frac{W}{L_{P1P2}} \cdot \frac{|V_{P2}(V_g) - V_{P1}(V_g)|}{I_d(V_g)} \quad (10.b)$$

$$R_{sh_HEMT}(V_g) = \frac{W}{L_g} \cdot \frac{V_d}{I_d(V_g)} \quad (10.c)$$

La figure 10 présente pour différentes structures de la plaque #1 et de la plaque #2, la dépendance de R_{sh} , la résistance par carré, en fonction de la tension de grille. Les dispersions observées autour du seuil ($\approx -4V$ pour la plaque #1 et $\approx 0.5V$ pour la plaque #2) sont liées à la dispersion de V_{th} observée entre certains dispositifs. Au-delà de la tension de seuil V_{th} , pour des niveaux de courant de drain significatifs, une bonne cohérence est observée entre les résultats des structures de test Van Der Pauw et celui du dispositif MIS-HEMT de géométrie $W \times L_g = 40 \times 100 \mu m^2$. Par contre, pour le dispositif MIS-HEMT GaN de géométrie $W \times L_g = 100 \times 2 \mu m^2$, on observe une saturation de la résistance par carré qui se trouve supérieure aux

autres. Cette saturation en conduction peut s'expliquer par la présence d'une résistance d'accès source/drain R_{SD} élevée, qui s'ajoute à la résistance du canal. En comparant les caractéristiques de la plaque #1 et #2, nous pouvons également observer un effet de la technologie lorsqu'on passe d'un dispositif normally-on (plaque #1) à un dispositif normally-off (plaque #2). La gravure augmente la résistance du canal de conduction d'une décade à même état de charge Q_{Ch} [$Q_{Ch} = C_{ox}(V_g - V_{th})$] en conduction.

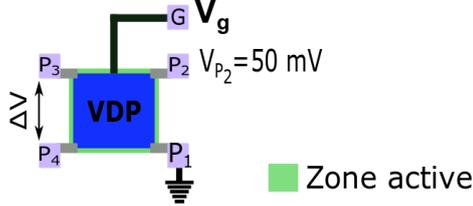
Les mobilités split-CV extraites des structures précédentes sont représentées sur la Figure 11. Nous pouvons remarquer que les différences observées précédemment autour du seuil des caractéristiques $R_{sh}(V_g)$ (Figure 10), n'ont pas d'effets significatifs sur l'extraction de la mobilité effective. Par contre, si on ne tient pas compte de la correction de résistance d'accès source/drain R_{SD} , le résultat de l'Equation 8 conduit à une fausse diminution de la mobilité effective en particulier pour les L_g courts.

La méthode classique split-CV appliquée telle quelle, a permis d'identifier la cause de la dégradation de la mobilité avec le nombre de porteurs libres. Pour garantir la fiabilité des paramètres électriques extraits, il est donc important d'identifier les éléments parasites. Le premier paramètre identifié ici est la résistance d'accès source/drain. Dans le paragraphe précédent, nous avons vu qu'elle peut être extraite à partir du coefficient θ_1 de la fonction Y.

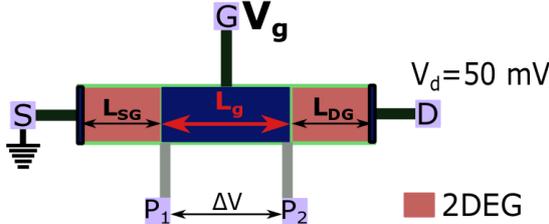
Connaissant la valeur de résistance d'accès, nous pouvons remonter à une mobilité effective corrigée (Equation 11) en tenant compte du fait que seule une fraction de la tension de drain V_d polarise le canal.

$$\mu_{Split_Corrigée}(V_g) = \frac{\mu_{Split}(V_g)}{1 - \frac{I_d(V_g)}{V_d} R_{SD}} \quad (11)$$

(a) Structure Van Der Pauw



(b) Structure barre de Hall



(c) GaN MIS-HEMT

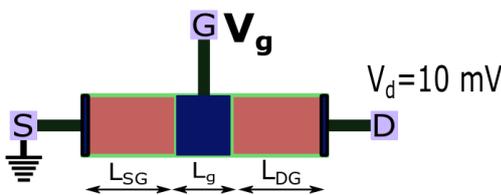


Figure 9: Figure schématique de : (a) structures de test Van Der Pauw GaN, (b) structure de test dite barre de Hall et (c) dispositifs MIS-HEMT GaN.

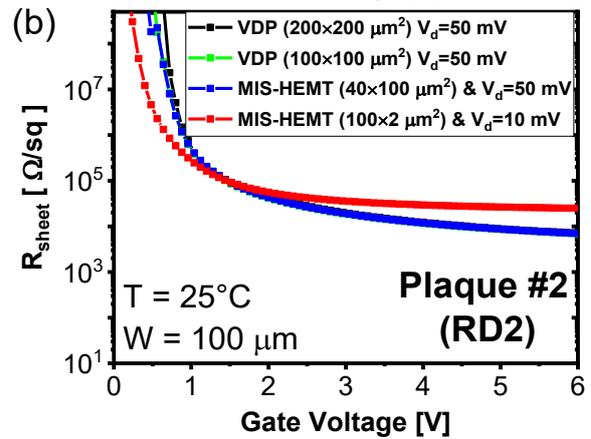
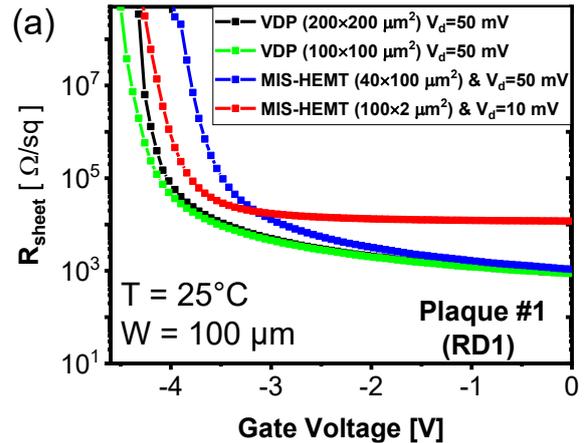


Figure 10: Courbe de la résistance par carré R_{sq} en fonction de la tension de grille V_g pour deux plaques (a) plaque #1 (RD1) et (b) plaque #2 (RD2).

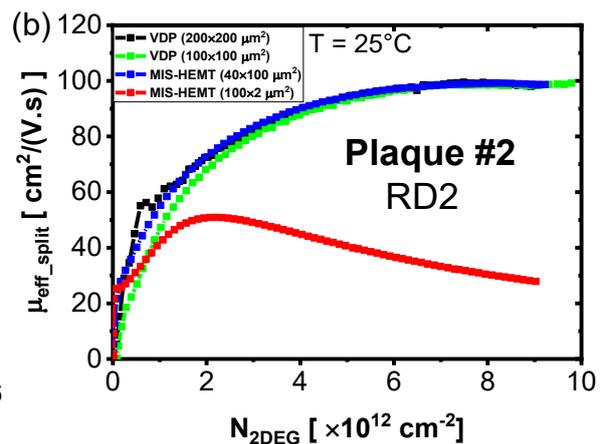
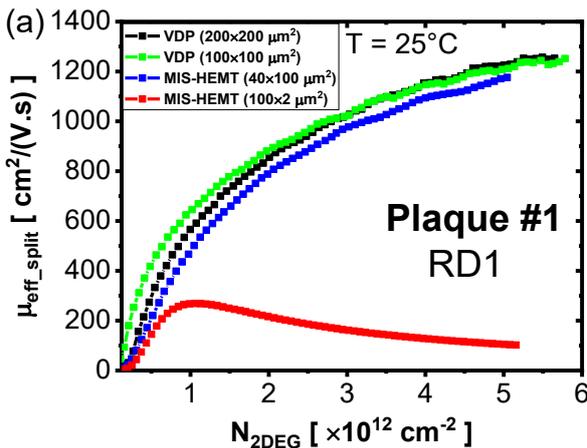


Figure 11: Evolution de la mobilité split-CV en fonction du nombre de porteur libre pour (a) la plaque #1 (RD1) et (b) la plaque #2 (RD2).

La figure 12.a présente l'évolution de la mobilité effective en fonction du nombre de porteurs libres du canal. Nous pouvons observer une diminution de la mobilité avec le nombre

de porteurs libres et la longueur de grille L_g . Cette diminution ne présente pas la même tendance entre les plaques #2 et #3 où le comportement avec le nombre de charges semble différent.

Pour les deux plaques analysées, cette diminution de mobilité observée en forte accumulation avec la méthode classique split-CV (Figure 11.a) s'avère être un artefact de mesure due à la chute de tension dans les régions d'accès source/drain qui devient de plus en plus importante lorsqu'on diminue la longueur du canal de conduction. Cet artefact a bien été corrigé en prenant en compte l'influence des résistances d'accès R_{SD} (Equation 11) comme le montre la Figure 12.b.

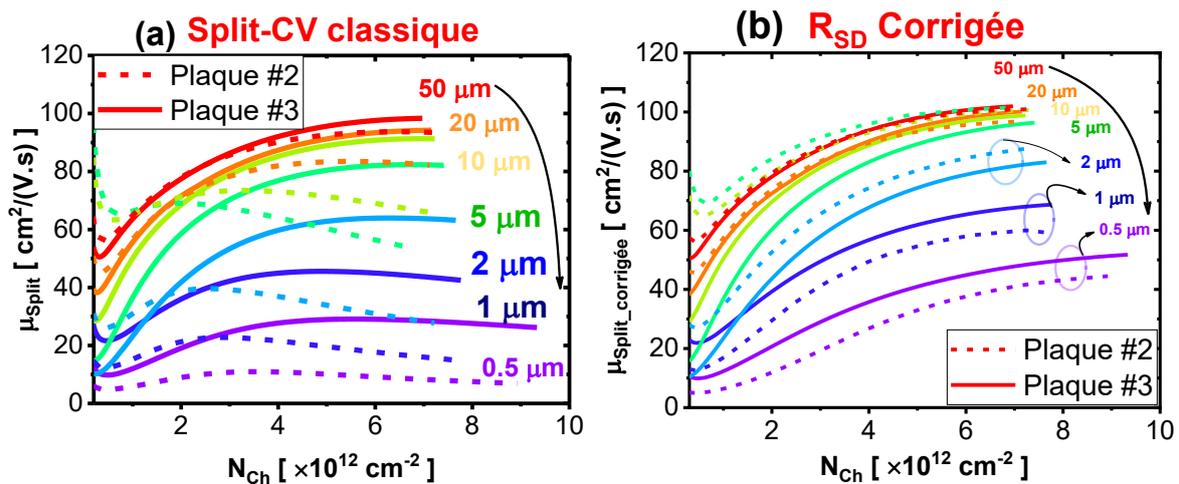


Figure 12: Comparaison des mobilités (a) μ_{split} à partir de la méthode classique split-CV, et (b) de $\mu_{split_corrigée}$ à partir de l'équation 11 pour différentes longueurs de grille sur les plaques #1 (trait continu) et #2 (traits pointillés).

VI. Extraction statistique des paramètres électriques avec la méthode de la fonction Y en régime linéaire

Après avoir montré l'intérêt de la correction de la résistance d'accès sur les paramètres électriques, nous allons dans cette partie présenter un protocole d'extraction statistique qui permet d'utiliser les corrections proposées précédemment, sur l'ensemble des mesures d'une plaque.

VI.1 Méthodologie d'extraction

Afin d'extraire de façon statistique les paramètres électriques, et d'observer leur dispersion, nous avons proposé un nouveau protocole d'extraction à partir des mesures électriques. Ce protocole est basé sur la mesure du courant de drain d'une part et de la capacité d'autre part. Il s'appuie essentiellement sur la méthode basée sur la fonction Y et split-CV, et il a pour avantage de corriger l'impact de la résistance d'accès sur les caractéristiques de transfert et/ou de mobilité split-CV.

VI.1.1 Mesure du courant de drain

Les caractéristiques $I_d(V_g)$ ont été mesurées à l'aide d'un analyseur « Agilent-B1500A » connecté à un prober semi-automatique « cascade ». Des mesures ont été réalisées sur 23 sites de transistors, sur chacune des plaques #1, #2 et #3 et pour différentes longueurs de grille de $0.5 \mu\text{m}$ à $50 \mu\text{m}$. Nous avons choisi sur chacune des plaques testées un des 23 sites qui sera considérée comme référence. Il est intéressant de noter que le dispositif de référence doit avoir des paramètres électriques représentatifs de la plaque. Nous raisonnons dans cette section sur une même longueur de grille, le principe peut ensuite s'étendre aux différentes longueurs. A partir du réseau des courbes $I_d(V_g)$ des différents sites, il est possible d'extraire la tension de seuil $V_{th,i}$ (i allant de 1 à 23) de chaque courbe, puis son écart $\Delta V_{th,i} = V_{th,Ref} - V_{th,i}$ par rapport à la tension de seuil $V_{th,Ref}$ du dispositif de référence.

Cet écart de tension de seuil nous servira par la suite, à reconstruire la charge des porteurs libres dans la couche de conduction de chaque dispositif GaN MIS-HEMT testé.

VI.1.2 Extraction et construction de charge des porteurs libres dans le canal de conduction

La mesure de la capacité grille-canal dans les dispositifs GaN-MIS HEMT conduit à de nombreux phénomènes de piégeage et de stress, car c'est une mesure qui prend du temps. Afin de s'affranchir de cette difficulté et d'une inévitable fluctuation des niveaux de charges d'interface et d'oxyde d'un dispositif à un autre, on a développé un nouveau protocole rapide.

Celui-ci consiste à considérer les puces de références sélectionnées précédemment, et de faire une mesure rapide de la caractéristique $C_{gc}(V_g)$ à une fréquence adaptée autour de 10 kHz pour les dispositifs à canal court et 1kHz pour les dispositifs à canal long. Le choix de la fréquence a pour but de s'affranchir des effets liés à la géométrie du dispositif et aux temps de formation du canal qui devient grand pour un L_g long. La caractéristique $C_{gc}(V_g)$ étant connue, la charge des porteurs libres $Q_{Ch,Ref}(V_g)$ est extraite à partir de l'équation 9. La prochaine étape est d'obtenir une mesure cartographique de la capacité grille-canal à une tension de grille en accumulation $V_g=5V$ (dans notre cas) pour chaque dispositif sur la plaque. A partir de ces différents éléments, nous pouvons alors reconstruire la charge $Q_{Ch,i}$ de chaque dispositif à partir de l'équation 12 suivante.

$$Q_{Ch,i} = \frac{C_{ox,i}}{C_{ox,Ref}} \cdot Q_{Ch,Ref}(V_g + \Delta V_{th,i}) \quad (12)$$

Le rapport $C_{ox,i}/C_{ox,Ref}$ prend en compte la non-homogénéité de l'épaisseur d'oxyde. $\Delta V_{th,i} = V_{th,Ref} - V_{th,i}$ est l'écart par rapport à la puce de référence de la tension de seuil. Notons que $\Delta V_{th,i}$ est obtenue à partir des caractéristiques $I_d(V_g)$.

La démarche du protocole automatique appliqué sur les caractéristiques $I_d(V_g)$ et $C_{gc}(V_g)$ de chaque dispositif est décrite par l'organigramme de la Figure 13.

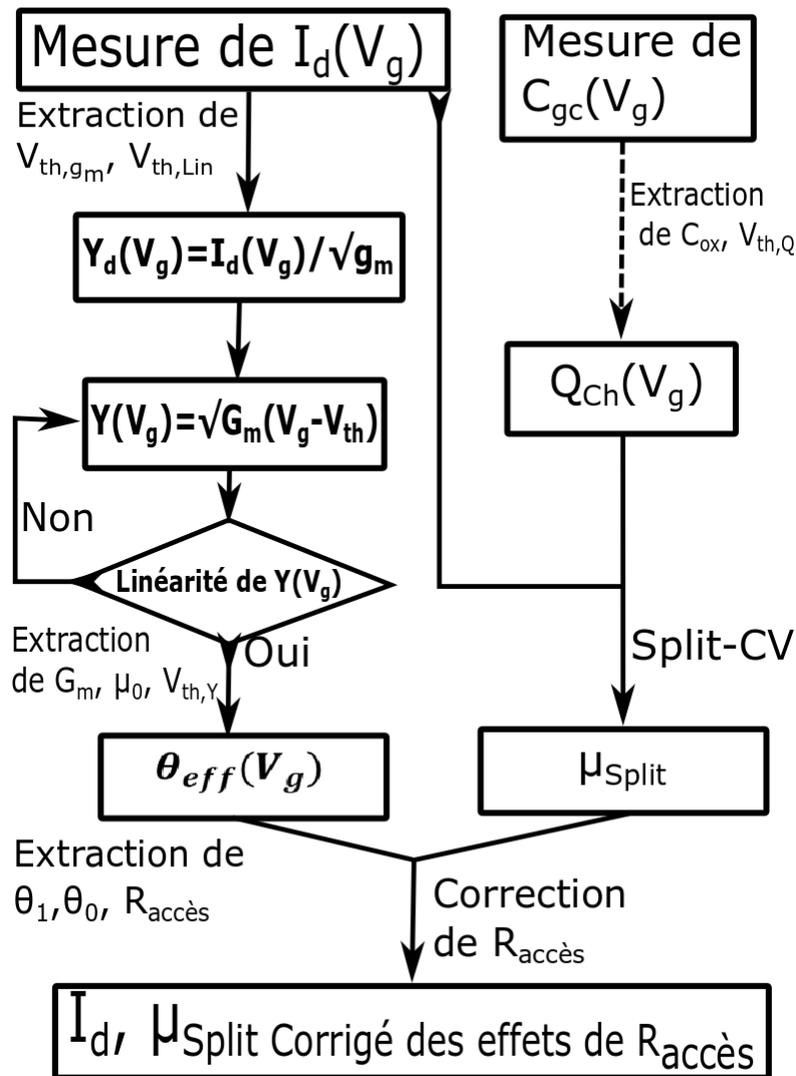


Figure 13: Schéma de principe de la méthode d'extraction statistique des différents paramètres électriques.

VI.2 Paramètres électriques

Dans cette partie, nous allons utiliser les méthodes précédemment décrites pour analyser la dispersion des paramètres électriques des dispositifs MIS-HEMT GaN.

VI.2.1 Impact de la résistance d'accès sur le fonctionnement des transistors GaN

La figure 14 présente en échelle logarithmique, la variation du coefficient de dégradation de mobilité θ_1 en fonction du facteur de gain β sur les 23 dispositifs MIS-HEMT GaN des plaques #2 et #3. Un tel graphe rend compte de la dispersion de la résistance série source/drain (dispersion verticale) ainsi que de la dispersion du facteur de gain β à même géométrie (dispersion horizontale). Notons que la dispersion en θ_1 est essentiellement dû à la résistance d'accès. Sur la plaque #2, la dispersion de résistance d'accès est d'environ 1 décade, valeur à comparer à la plaque #3 où elle n'est plus que de 1.4.

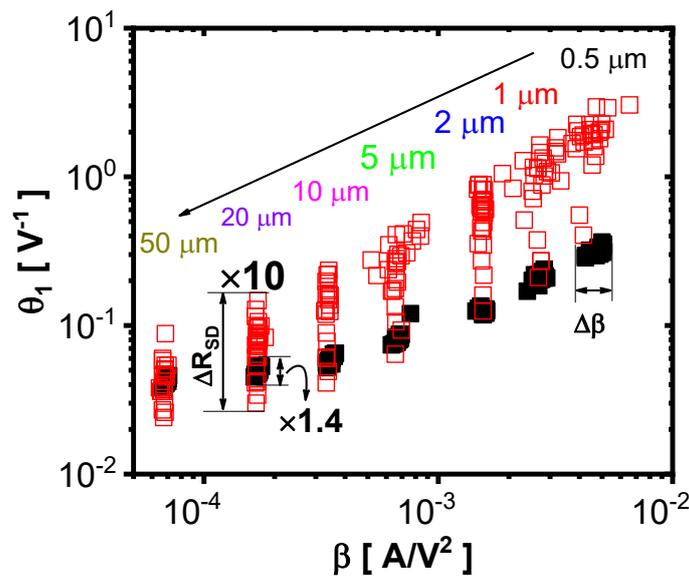


Figure 14: Récapitulatif des coefficients de dégradation de mobilité θ_1 en fonction du paramètre β en échelle logarithmique pour les plaques #3 (symbole plein) et #2 (symbole vide).

Pour chaque dispositif, les valeurs de la résistance d'accès R_{SD} [$R_{SD} \approx (\theta_1 - \theta_0)/\beta$] ont été extraites en utilisant les paramètres θ_1 et β de chaque dispositif et en considérant un facteur de dégradation intrinsèque θ_0 constant sur chaque plaque (Figure 8). Notons que l'estimation de la résistance d'accès est plus fiable pour les petites longueurs de grille pour lesquelles la valeur du facteur de dégradation intrinsèque θ_0 a moins d'effet. Les figures 15 (a), (b) et (c) rassemblent les valeurs des résistances extraites sur les plaques #1, #2 et #3. Nous avons obtenu sur les plaques #1 et #2, des valeurs des résistances d'accès R_{SD} élevée. Leurs valeurs médianes sont respectivement autour de 600Ω ($60 \Omega \cdot \text{mm}$) et 400Ω ($40 \Omega \cdot \text{mm}$) et diminuent pour la plaque #3 à 60Ω ($6 \Omega \cdot \text{mm}$), ce qui a été obtenu grâce à l'amélioration de la qualité des contacts ohmiques (recette 1.b). Les fortes valeurs obtenues sur les plaques #1 et #2 sont dues à un contact ohmique dégradé lors du processus de fabrication de la recette 1.a.

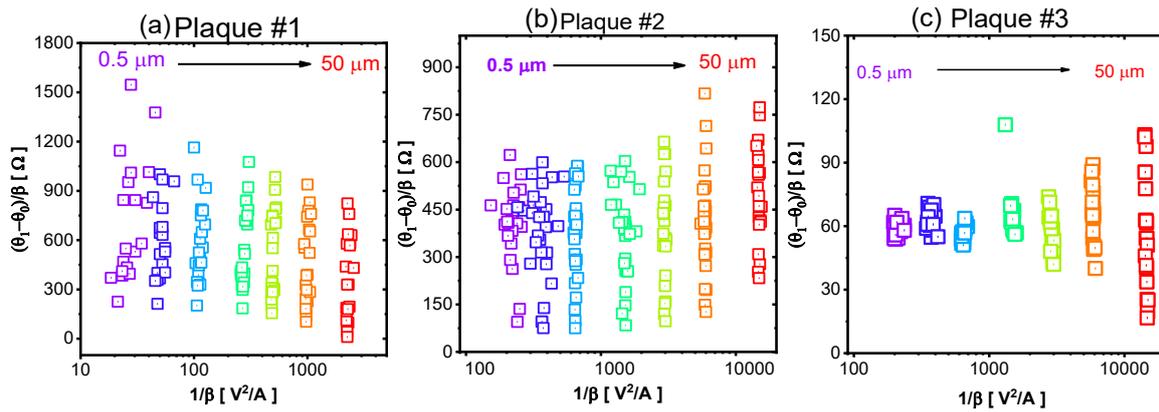


Figure 15: Récapitulatif sur tous les dispositifs testés, des valeurs des paramètres $(\theta_1-\theta_0)/\beta$ correspondant aux valeurs de R_{SD} pour les plaques (a) #1 ($\theta_0 \approx 0.018V^{-1}$) et (b) #2 et (c) #3 ($\theta_0 \approx 0.038 V^{-1}$), $W=100 \mu m$ et $T=25^\circ C$.

La dispersion observée sur les caractéristiques en régime linéaire (Figure 16.a) est, on l'a vu, à relier à une dispersion de résistance. Connaissant les valeurs de résistances d'accès, il est possible de corriger les caractéristiques en régime linéaire à partir de l'équation 13. On voit alors (Figure 16.b) que seule reste une dispersion résiduelle, associée probablement à la tension de seuil des transistors.

$$I_{d_Corrigée}(V_g) = \frac{I_d(V_g)}{1 - \frac{I_d(V_g)}{V_d} R_{SD}} \quad (13)$$

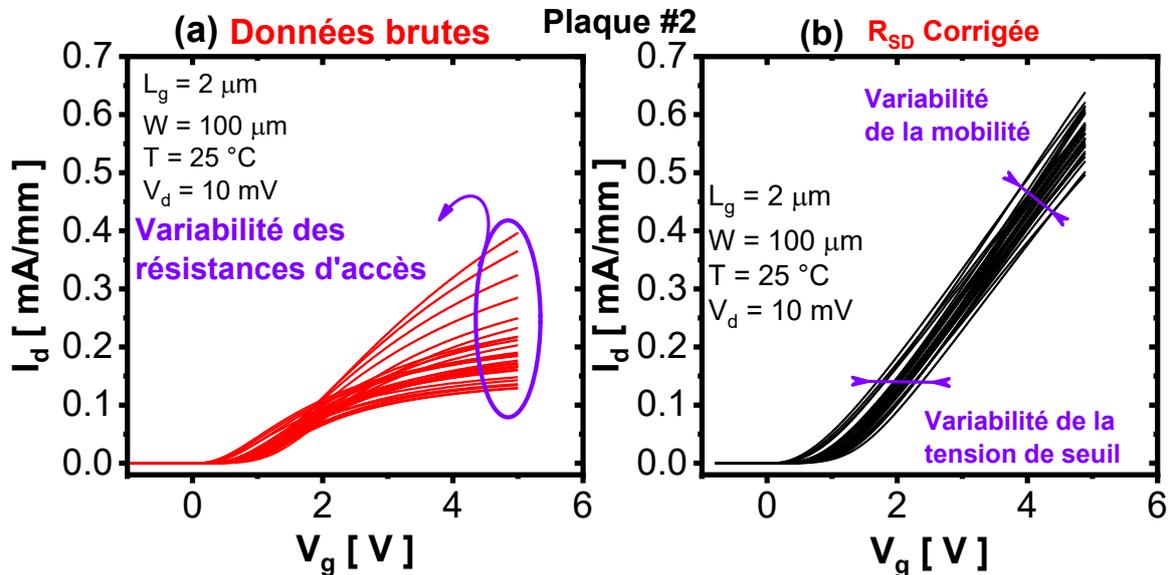


Figure 16: Caractéristiques $I_d(V_g)$ mesurées sur 23 dispositifs GaN MIS-HEMT pour la plaque #2 (a) avant la correction des résistances d'accès source et drain et (b) après cette correction (Equation 13).

VI.2.2 Impact de la longueur de grille sur la mobilité effective

Un récapitulatif des mesures de mobilités avec médiane et écart-type est présenté dans la figure 17. Il compare trois valeurs de mobilité : μ_0 obtenue à partir du paramètre β de la fonction Y , μ_{Split} et $\mu_{Split_Corrigée}$ extraits pour une densité de porteurs libres N_{Ch} de $7 \times 10^{12} cm^{-2}$. Nous

remarquons que la mobilité obtenue avec la méthode split CV, μ_{split} sous-estime la mobilité effective des porteurs libres dans le canal en particulier pour les petites longueurs de grille. Ce comportement dû à la chute de tension dans la région d'accès source/drain est bien corrigé par l'Equation 11 avec $\mu_{\text{Split_Corrigée}}$. Comme il a été montré dans la littérature [1], la mobilité à faible champ μ_0 obtenue à partir de la fonction Y, surestime légèrement la mobilité, cependant, elle suit la même tendance que la mobilité corrigée $\mu_{\text{Split_corrigée}}$ qui peut être considérée comme la meilleure estimation. Ces résultats montrent également que la mobilité mesurée à l'interface Oxyde/GaN est fortement dégradée en comparaison de la mobilité du gaz d'électron 2D habituellement observée pour une interface AlGaIn/GaN non endommagée [9], [10] [11]. A l'issue de la correction des effets parasites liés à la chute de tension dans les régions d'accès de 2DEG, nous observons malgré tout une diminution de la mobilité effective avec la longueur de grille. Le prochain chapitre s'attachera d'expliquer les raisons de cette diminution.

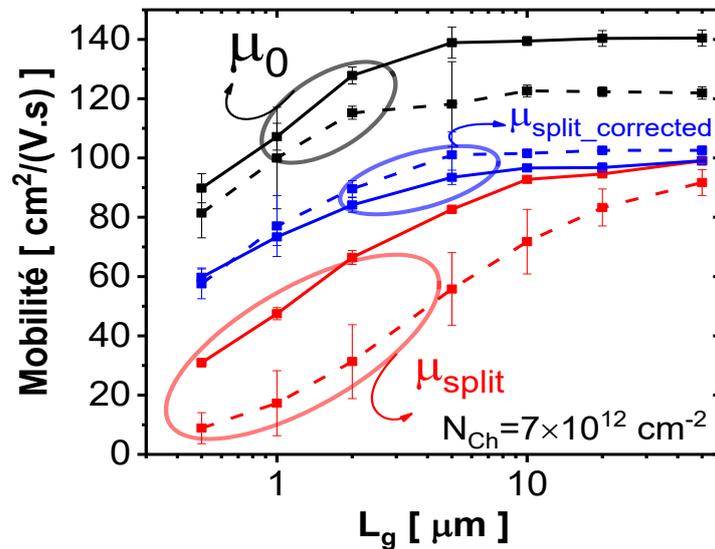


Figure 17: Comparaison de μ_0 , μ_{split} , $\mu_{\text{split_corrigée}}$ en fonction de la longueur de grille pour les plaques #2 (lignes continues) et #3 (lignes pointillées).

VI.3 Conclusion

Nous avons montré que les valeurs de mobilités extraites à l'interface $\text{Al}_2\text{O}_3/\text{GaN}$ sont globalement faible ($100 \text{ cm}^2/(\text{Vs})$). Elles sont jusqu'à 20 fois inférieures à la mobilité du gaz d'électron 2D habituellement obtenue pour l'interface AlGaIn/GaN ($2000 \text{ cm}^2/(\text{Vs})$). On a montré une nette amélioration de la qualité des contacts ohmiques sur la plaque #3. La valeur de résistance médiane obtenue est d'environ $6 \Omega \cdot \mu\text{m}$. Ceci est dû à un processus de fabrication optimisé des contacts ohmiques.

VII. Etude de la variabilité de paramètres électriques

Dans le paragraphe précédent, nous avons observé une dispersion de paramètres électriques (mobilité, tension de seuil et résistance d'accès) sur toutes les plaques MIS-HEMT GaN caractérisées dans ce chapitre. Cette dispersion est un processus aléatoire qui augmente avec la réduction de la superficie des composants électroniques, ce qui conduit à des questions liées à la variabilité statistique des paramètres électriques [12], [13].

La variabilité est l'un des problèmes clefs de conception et fabrication dont souffre l'industrie microélectronique, en particulier pour les performances des circuits analogiques et numériques. Elle représente un des aspects critiques de la fabrication des composants à base de semi-conducteurs, en particulier dans les dispositifs avancés à l'échelle nanométrique [12]–[14]. La variabilité du courant de drain a toujours été étudiée dans les technologies CMOS et FDSOI [15], [16]. Il a été reconnu que les fluctuations de la tension de seuil V_{Th} et le facteur de gain du courant de drain β sont des sources majeures de variabilité du courant de drain. Afin de prévoir avec précision les variations statistiques aléatoires, un modèle qui décrit bien les sources de variabilité du courant de drain dans toutes les régions de fonctionnement du transistor a été développé [12], [13], [17].

Dans cette partie, nous allons faire un bref rappel des généralités portant sur l'étude de la variabilité, pour mettre en évidence son intérêt pour la technologie GaN en électronique de puissance et analyser la variabilité globale dans les dispositifs MIS-HEMT GaN des plaques #2, #3 et #8 décrites dans le Tableau I.

VII.1 Généralités sur la variabilité

La conception des composants électroniques se fait généralement avec l'objectif d'une réalisation identique des composants. Mais, ils peuvent présenter des propriétés électriques différentes au moment de leur fabrication en laboratoire ou en industrie sur des plaques variant de 50 à 300 mm de diamètre (200 mm dans le cas de ce travail). Si nous considérons, par exemple deux dispositifs différents, ils auront des comportements et des propriétés électriques différentes. Ce qui entraîne dans ce cas une variabilité. Selon la position de dispositifs et de la distance qui les séparent dans l'espace, la variabilité peut être classée en deux grands groupes : la variabilité locale ou « Mismatch » et la variabilité globale comme illustré sur la figure 18 [18], [19].

Les deux dispositifs envisagés peuvent être des paires de composants (plus proche voisin), l'un à côté de l'autre ou dans une même barrette, voire sur des barrettes différentes, ou différentes plaques d'un même lot, mais aussi dans différents lots de la même ou de différentes usines de

fabrication. Par soucis de simplicité, toutes les variations survenant sur des paires de dispositifs identiques à l'intérieur de la même barrette peuvent être regroupées sous forme de variabilité locale (encore appelé en anglais « Mismatch »), tandis que les autres sont classées sous forme de variabilité globale. Les études sur des dispositifs pris arbitrairement (conçus pour être identiques), sur deux plaques différentes (quel que soit le lot ou l'usine de fabrication), seront affectés par tous les différents types de variabilité résumés sur la figure 18 [18].

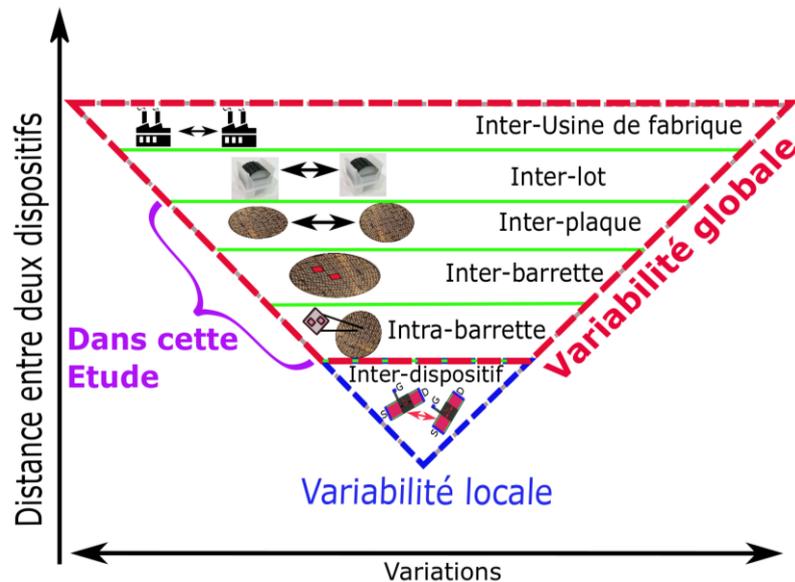


Figure 18: Différents types de variabilité en électronique [18].

VII.1.1 Variabilité globale et locale en électronique

Dans la plupart des cas, la variabilité locale ou « Mismatch » est causée lors du processus de fabrication, par un effet de gradient de température pendant des étapes d'oxydation ou de recuit et même l'effet d'un profil de dopage différent [19]. En outre, à l'échelle locale, il y a aussi une contribution provenant de sources aléatoires de variabilité comme la qualité du métal de grille, les variations causées par des charges fixes et des pièges dans l'oxyde de grille qui ont également un caractère aléatoire ainsi que la fluctuation aléatoire du nombre d'atomes dopants notamment dans la zone active du dispositif. Il est important de noter que la variabilité locale est utilisée pour des paires de dispositifs identiques espacées d'une distance minimale autorisée, disposé dans un environnement identique et électriquement indépendants avec des connexions appropriées.

La variabilité globale peut avoir des sources systématiques aléatoires semblables à celles de la variabilité locale. Il y a aussi une contribution provenant de l'utilisation d'outils de fabrications différents tels que les outils de lithographie, la géométrie du composant, la variation

de l'épaisseur du diélectrique et la dispersion de la résistance d'accès source/drain du composant selon sa position spatiale sur la plaque.

Si on considère deux dispositifs devant être identiques, les variations liées à la géométrie peuvent se caractériser par le biais d'une mesure de leurs caractéristiques électriques. Dans cette partie, nous nous limiterons à l'étude de la variabilité globale du courant de drain sur différents dispositifs MIS-HEMT GaN de chaque plaque pour différentes géométries de grille et sur différentes plaques.

VII.2 Etude expérimentale de la variabilité globale

Dans cette partie, nous présenterons les résultats de l'étude de la variabilité globale réalisée sur des dispositifs MIS-HEMT GaN. Cette approche de variabilité globale vise à examiner la totalité des courbes $I_d(V_g)$ à V_d constant sur des dispositifs mesurés dans différentes conditions de polarisation à température ambiante et d'extraire la variabilité de ses paramètres indépendamment de la condition de polarisation.

Initialement, l'analyse de l'asymétrie du courant de drain de deux dispositifs identiques est donnée par la différence linéaire relative des deux caractéristiques $I_d(V_g)$ et $[(I_{d2} - I_{d1})/I_{d1}]$. Il a été démontré que cette différence linéaire relative standard pourrait entraîner une saturation artificielle de l'asymétrie à un ou zéro, lorsque le rapport I_{d2}/I_{d1} devient respectivement très petit ou très grand [19]. Pour pallier ce problème, Ioannidis *et al.* [17] ont proposé de remplacer la différence linéaire relative standard par la différence logarithmique (Equation 14).

$$\frac{\Delta I_d}{I_d} = \ln\left(\frac{I_{d2}}{I_{d1}}\right) \quad (14)$$

Pour une étude de la variabilité globale du courant de drain, nous allons utiliser la différence logarithmique du courant de drain (Equation 14) de chaque dispositif $I_{d,i}$ (i allant de 1 à 23 dans cette étude) par rapport au courant de drain médian des 23 dispositifs testés ($I_{d1} = \bar{I}_d$).

La figure 16.a présente un ensemble statistique typique de réseaux de courbes $I_d(V_g)$ obtenues sur 23 dispositifs GaN MIS-HEMT de la plaque #2. Nous avons observé une variabilité du courant de drain autour du seuil et en accumulation. A partir de ces réseaux de courbes pour différentes longueurs de grille et sur différentes plaques, nous allons évaluer la variabilité globale du courant de drain $\Delta I_d/I_d$.

Un résultat des caractéristiques de cette variabilité globale $\Delta I_d/I_d$ de l'ensemble des dispositifs testés pour différentes longueurs de grille sur différentes plaques (#2, #3 et #9) est illustré sur la figure 19. Comme on peut l'observer sur les figures 19.a, 19.b et 19.c, $\Delta I_d/I_d$, sous le seuil, peut

respectivement atteindre des valeurs allant jusqu'à 4.5, 3.0 et 8.0. Nous avons des cas où la variabilité augmente à nouveau lorsque la tension de grille augmente au-dessus du seuil, cas de la plaque #2, (Figure 19.a) à la différence des plaques #3 (Figure 19.b) et #9 (Figure 19.c). Cette augmentation au-dessus du seuil (en accumulation) observée sur la figure 19 (a), est interprétée par un effet de la variabilité des résistances d'accès source/drain qui sera analysé dans le prochain paragraphe.

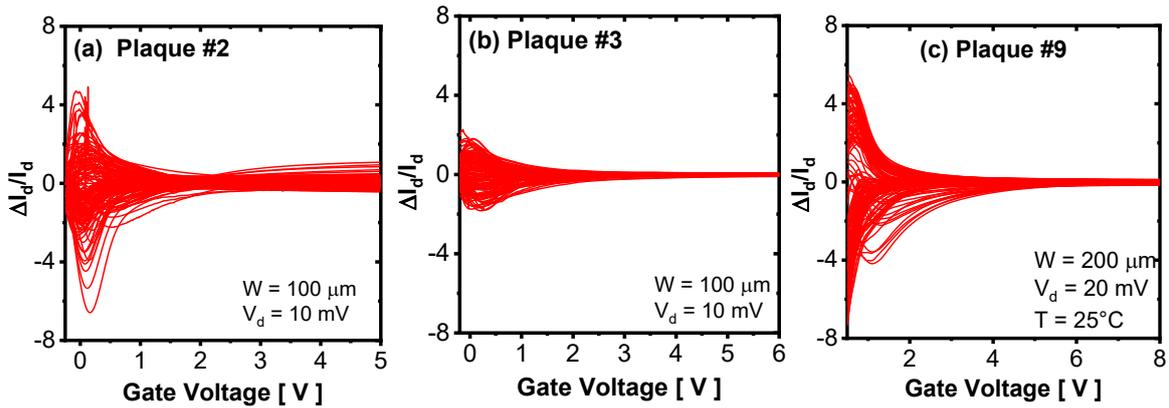


Figure 19: Variation de $\Delta I_d/I_d$ avec la tension de grille pour les dispositifs GaN MIS-HEMT sur les plaques (a) #2, (b) #3 et (c) #9.

VII.2.1 Modélisation de l'écart-type de la variabilité du courant de drain

Pour rendre compte de l'écart-type de la variabilité du courant de drain $\sigma(\Delta I_d/I_d)$ sur l'ensemble des tensions de grille V_g , nous proposons d'introduire trois paramètres de variabilité : $\sigma(\Delta V_{th})$, $\sigma(\Delta\beta/\beta)$ et $\sigma(\Delta R_{SD})$ (Equation 15). β est le paramètre de gain du transistor obtenue précédemment ($\beta = G_m/V_d$) et R_{SD} la résistance d'accès [6], [18]. En effet, le courant de drain est fonction de ces trois paramètres indépendants V_{th} , β et R_{SD} tel que $I_d = f(V_{th}, \beta, R_{SD})$. La différentielle totale relative du courant I_d , dite différentielle logarithmique, est donnée par l'équation (15).

$$\frac{\delta I_d}{I_d} = \frac{1}{I_d} \frac{\partial I_d}{\partial V_{Th}} \delta V_{Th} + \frac{1}{I_d} \frac{\partial I_d}{\partial \beta} \delta \beta + \frac{1}{I_d} \frac{\partial I_d}{\partial R_{SD}} \delta R_{SD} \quad (15)$$

En calculant chaque terme de l'équation (15) à partir du modèle de courant de drain de l'équation (1), on obtient l'équation 16 [17].

$$\frac{\delta I_d}{I_d} = \left[\frac{g_m}{I_d} \right] \cdot \delta V_{Th} + [1 - G_d \cdot R_{SD}] \cdot \frac{\delta \beta}{\beta} + [G_d] \cdot \delta R_{SD} \quad (16)$$

Pour les études de variabilité globale, on considère la différence logarithmique entre les caractéristiques $I_d(V_g)$ de chaque dispositif i et la médiane $I_{d,Med}(V_g)$,

Chaque terme de l'équation (16) est considéré indépendant des autres, ou plus précisément la corrélation entre la variabilité de V_{Th} , β et R_{SD} est considérée négligeable. La variance du courant

de drain de l'équation (16) est ensuite calculée comme le montre l'équation (17). Cette équation (17) représente le modèle de la variance de la variabilité globale du courant de drain en régime linéaire ou ohmique [17].

$$\sigma\left(\frac{\Delta I_d}{I_d}\right)^2 = \left[\frac{g_m}{I_d}\right]^2 \cdot \sigma(\Delta V_{th})^2 + [1 - (G_d) \cdot R_{SD}]^2 \cdot \sigma\left(\frac{\Delta \beta}{\beta}\right)^2 + [G_d]^2 \cdot \sigma(\Delta R_{SD})^2 \quad (17)$$

$\sigma(\Delta V_{th})$, $\sigma(\Delta \beta / \beta)$ et $\sigma(\Delta R_{SD})$ sont respectivement les écarts-types de la variabilité par rapport à la médiane de la tension de seuil ($\Delta V_{th} = V_{th,i} - V_{th_Med}$), du paramètre de gain du courant de drain $(\beta_i - \beta_{Med}) / \beta_{Med}$ et de la résistance d'accès source/drain ($\Delta R_{SD} = R_{SD,i} - R_{SD_Med}$) et $G_d = I_d / V_d$ est la conductance du canal en régime linéaire.

Le modèle de la variance de la variabilité du courant de drain a été étendu afin d'inclure le régime de fonctionnement en saturation dans le modèle de l'Equation 17. Pour cela, nous avons utilisé à nouveau l'analyse de la variabilité globale comme dans l'Equation 15 en supposant que $R_S = R_D = R_{SD} / 2$. La dérivée partielle normalisée du courant de drain par rapport à R_{SD} peut être calculée comme Equation 18.

$$\frac{1}{I_d} \frac{\partial I_d}{\partial R_{SD}} = \frac{g_m}{2} + g_d \quad (18)$$

$g_m = dI_d / dV_g$ est la transconductance et $g_d = dI_d / dV_d$ est la conductance de sortie du transistor.

En combinant les équations (16) et (18), on obtient un modèle général simple de la variance de la variabilité globale du courant de drain (Equation (19)) [17]. L'équation (19) est valide de la déplétion à l'accumulation et en régime linéaire comme en régime de saturation [20].

$$\sigma\left(\frac{\Delta I_d}{I_d}\right)^2 = \left[\frac{g_m}{I_d}\right]^2 \cdot \sigma(\Delta V_{th})^2 + \left[1 - \left(\frac{g_m}{2} + g_d\right) \cdot R_{SD}\right]^2 \cdot \sigma\left(\frac{\Delta \beta}{\beta}\right)^2 + \left[\frac{g_m}{2} + g_d\right]^2 \cdot \sigma(\Delta R_{SD})^2 \quad (19)$$

La figure 20 présente l'écart-type de la variabilité globale du courant de drain $\sigma(\Delta I_d / I_d)$, en fonction de la tension de grille des dispositifs MIS-HEMT GaN des plaques #2, #3 et #9. On notera sur l'ensemble de ces courbes un bon accord entre la théorie de l'équation (25) et l'expérience. Cela montre qu'il est possible pour chacune d'entre elles de trouver un triplet $\sigma(\Delta V_{th})$, $\sigma(\Delta \beta / \beta)$ et $\sigma(\Delta R_{SD})$ qui rendent bien compte de l'évolution de la variabilité du courant de drain avec la tension de grille. Cela montre aussi que le modèle proposé rend bien compte des différentes situations rencontrées.

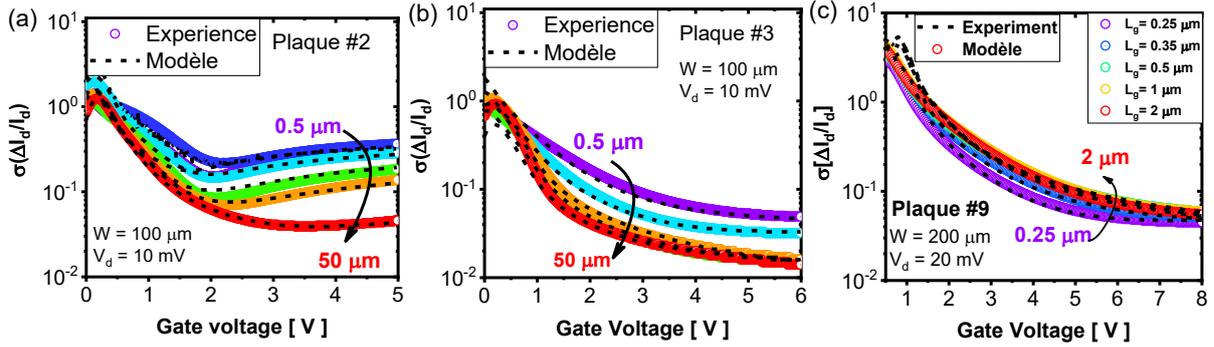


Figure 20: Comparaison de la variation avec la tension de grille de l'écart-type $\sigma(\Delta I_d/I_d)$ (expérience et modèle) de l'équation (17) pour différentes longueurs de grille des dispositifs GaN MIS-HEMT.

En accumulation, la figure 20.a présente une augmentation du niveau de $\sigma(\Delta I_d/I_d)$ avec la tension de grille. Cette augmentation dépend de la longueur de grille et est moins forte pour les grandes longueurs de grille, elle est due à la variabilité de la résistance d'accès $\sigma(\Delta R_{SD})$. Notons que ce phénomène disparaît sur les plaques #3 et #9 grâce à un processus optimisé pour la fabrication de ces contacts ohmiques (Figure 20.b et 20.c). Les deux dernières plaques #3 et #9 sont plus sensibles à la variabilité du facteur de gain du courant de drain $\sigma(\Delta\beta/\beta)$ et de la tension de seuil $\sigma(\Delta V_{th})$ (Figure 20.b et 20.c). La dépendance de l'écart-type de la variabilité du courant de drain autour du seuil avec la longueur de grille sur les figures 20.a et 20.b (plaques #2 et #3) présente un niveau de variabilité de facteur de gain et de tension de seuil sensiblement identique pour les deux plaques. La figure 20.c (plaques #8) présente un niveau élevé de l'écart-type de la variabilité du courant de drain sous le seuil d'une demi-décade si on la compare aux plaques #2 et #3, ceci est dû à la variabilité à ce niveau de la tension de seuil $\sigma(\Delta V_{th})$ qui seule joue encore.

Dans le paragraphe précédent, nous avons montré l'applicabilité de la fonction Y sur les dispositifs MIS-HEMT GaN et son indépendance avec la résistance d'accès. Afin d'éliminer l'effet lié de la variabilité de la résistance d'accès sur l'écart-type de la variabilité du courant de drain, Ioannidis *et al.* [17] avaient proposé un modèle de l'écart-type de la variabilité globale de la fonction Y, $\sigma(\Delta Y/Y)$ (Equation (22) [6], [18]), car celle-ci est indépendante de l'effet des résistances d'accès source/drain. La variabilité globale de la fonction Y a été obtenue expérimentalement à partir de la différence logarithmique de la fonction Y avec la fonction Y médiane, $\Delta Y/Y = \ln(Y_i/Y_{med})$ avec $i=1$ à 23 étant indépendante des accès. L'écart-type de la variabilité de la fonction Y $\sigma(\Delta Y/Y)$ prend en compte cette fois deux paramètres de variabilité $\sigma(\Delta V_{th})$, $\sigma(\Delta\beta/\beta)$ [6], [18]. En effet, la différentielle logarithmique de fonction Y est donnée par l'Equation 20.

$$\frac{\delta Y}{Y} = \frac{1}{Y} \frac{\partial Y}{\partial V_{Th}} \delta V_{Th} + \frac{1}{Y} \frac{\partial Y}{\partial \beta} \delta \beta \quad (20)$$

Les mêmes hypothèses que précédemment pour le courant de drain sur l'absence de corrélation entre la variabilité de β et V_{Th} conduisent à l'équation 21 en régime d'accumulation [17] (Equation 4).

$$\sigma\left(\frac{\delta Y}{Y}\right)^2 = \frac{\sigma(\Delta V_{th})^2}{(V_g - V_{th})^2} + \frac{1}{4} \cdot \sigma\left(\frac{\Delta\beta}{\beta}\right)^2 \quad (21)$$

Le modèle analytique de l'écart-type $\sigma(\Delta Y/Y)$ qui avait alors été proposé pour toute la plage de fonctionnement du transistor est donné par l'équation 22 [17].

$$\sigma\left(\frac{\Delta Y}{Y}\right)^2 = \frac{\beta \cdot V_d \cdot \sigma(\Delta V_{th})^2}{4 \cdot \beta \cdot V_d \cdot n^2 \cdot (kT/q)^2 + Y^2} + \frac{1}{4} \cdot \sigma\left(\frac{\Delta\beta}{\beta}\right)^2 \quad (22)$$

Les Figures 21.a, 21.b et 21.c présentent l'écart-type de la variabilité $\Delta Y/Y$ extrait sur les mêmes plaques que la Figure 20. Pour différentes longueurs de grille, la part de la variabilité du facteur de gain et de la tension de seuil est confirmée dans la figure 21 sur chaque plaque.

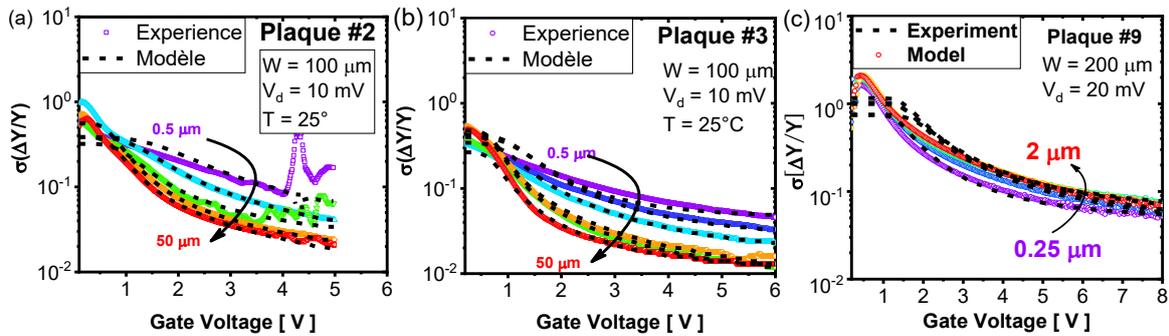


Figure 21: Etude de la variabilité de la fonction Y en fonction de la tension de grille (expérience et modèle) sur les plaques (a) #2, (b) #3 et (c) #9.

Le modèle de l'équation 22 rend bien compte de l'évolution expérimentale de l'écart-type de la variabilité de la fonction Y, $\sigma(\Delta Y/Y)$ avec la tension de grille V_g . Sur les résultats des trois plaques #2, #3 et #9, nous observons le même type d'évolution de l'écart-type de la variabilité de la fonction Y qui s'explique là encore par la variabilité du facteur de gain du courant de drain et de tension de seuil.

Les paramètres de variabilités $\sigma(\Delta V_{th})$, $\sigma(\Delta\beta/\beta)$ et $\sigma(\Delta R_{SD})$ extraits sur les plaques #2, #3 et #8 sont résumés successivement sur les figures 22.a, 22.b et 22.c. Une forte variabilité de tension de seuil $\sigma(\Delta V_{th})$ est obtenue pour la plaque #8 (Figure 22.a) en comparaison des plaques #2 et #3. La variabilité du paramètre de gain $\sigma(\Delta\beta/\beta)$ entre plaque et design est évalué à moins d'une décade et reste entre 10^{-2} et 10^{-1} (Figure 22.b). Les plaques #3 et #8 présentent une faible variabilité de la résistance d'accès $\sigma(\Delta R_{SD})$ en comparaison de la plaque #2 du fait de l'optimisation du processus de fabrication des contacts ohmiques.

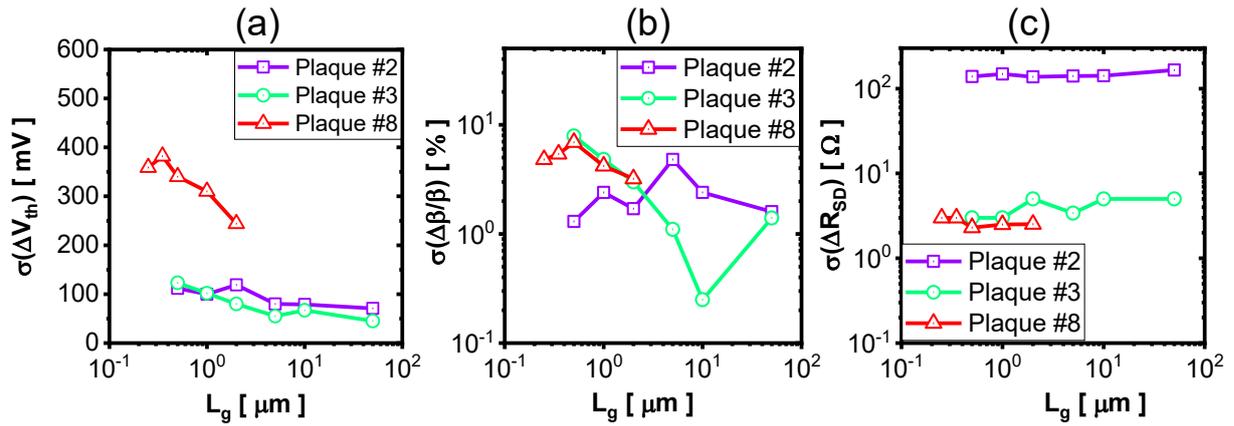


Figure 22: Variation des écart-types de (a) $\sigma(\Delta V_{th})$, (b) $\sigma(\Delta\beta/\beta)$ et (c) $\sigma(\Delta R_{SD})$ avec la longueur de grille pour différentes plaques MIS-HEMT GaN.

Une meilleure observation entre les résultats de variabilité peut être faite en traçant l'évolution du paramètre de variabilité normalisé $A_{\Delta V_g}$ avec la tension de grille (Equation 23).

$$A_{\Delta V_g} = \frac{\left(\frac{\sigma(\Delta I_d/I_d)}{g_m/I_d}\right)}{\left(\frac{\sigma(\Delta\beta/\beta)}{g_m/I_d}\right)} \sqrt{W \cdot L} \tag{23}$$

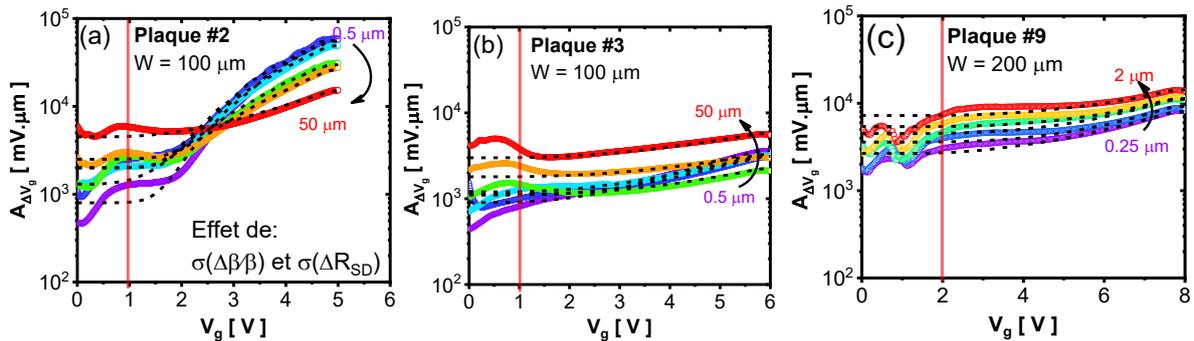


Figure 23: Analyse du paramètre de variabilité $A_{\Delta V_g}$ en fonction de la tension de grille (Expérience et modèle) sur les plaques (a) #2, (b) #3 et (c) #9.

La figure 23.a, 23.b et 23.c présentent pour différentes longueurs de grille, l'évolution du paramètre de variabilité normalisé $A_{\Delta V_g}$ avec la tension de grille. Sur ces figures, on observe un comportement parabolique avec un minimum $A_{\Delta V_{th}} = \sigma_{\Delta V_{th}} \cdot \sqrt{W \cdot L}$ proche du seuil. Pour des tensions de grille au-delà du seuil, on observe une augmentation de la caractéristique $A_{\Delta V_g}$ provenant essentiellement des contributions de $\sigma(\Delta\beta/\beta)$ et $\sigma(\Delta R_{SD})$.

Pour les meilleures technologies silicium, le paramètre de variabilité de la tension de seuil $A_{\Delta V_{th,Si}}$ se situe entre $[1 - 2] \text{ mV} \cdot \mu\text{m}$ et celui du facteur de gain $A_{\sigma(\Delta\beta/\beta),Si} = \sigma(\Delta\beta/\beta) \cdot \sqrt{W \cdot L}$ autour de $1\% \mu\text{m}$ [21]. Dans le tableau II, nous avons rapporté les valeurs que prendraient $A_{\Delta V_{th}}$ et $A_{\sigma(\Delta\beta/\beta)}$ selon les différentes longueurs de grille pour ces technologies silicium.

En comparant aux valeurs obtenues en Tableau II, nous voyons que les paramètres de variabilité des technologies GaN sont au moins une décade plus élevée que celle des technologies CMOS et FD-SOI. Ceci peut s'expliquer par un procédé de fabrication moins optimisé que pour le silicium et aussi par une plus faible valeur de capacité d'oxyde de grille (d'un facteur 10).

TABLE II. Paramètres de variabilité du courant de drain pour des technologies silicium

W (µm)	100	200	100	200
L _g (µm)	$A_{\Delta V_{th,S_i}} \cdot \sqrt{W \cdot L}$ (mV)		$A_{\sigma(\Delta\beta/\beta)_{S_i}} \cdot \sqrt{W \cdot L}$	
0.25		7-14		7%
0.35		8-17		8%
0.5	7-14	10-20	7%	10%
1	10-20	14-28	10%	14%
2	14-28	20-40	14%	20%
5	22-45		22%	
10	32-63		32%	
50	70-141		71%	

VII.2.2 Contribution de la variabilité des résistances d'accès pour différentes technologies MIS-HEMT GaN

Une fois que les paramètres de variabilités de la résistance d'accès source et drain $\sigma(\Delta R_{SD})$ sont connus et extraits pour chaque plaque, nous pouvons évaluer, à partir du modèle des équations (17) ou (19), la contribution (en pourcentage) de la variabilité de la seule résistance du canal notée %CH.

$$\%CH \cong \frac{\sigma(\Delta I_d/I_d)^2 \Big|_{\sigma(\Delta R_{sd})=0}}{\sigma(\Delta I_d/I_d)^2} \times 100 \quad (24)$$

$\sigma(\Delta I_d/I_d)^2 \Big|_{\sigma(\Delta R_{sd})=0}$ est l'écart-type de la variabilité du courant de drain sans effet de la variabilité des résistances d'accès source/drain $\sigma(\Delta R_{sd})$ et $\sigma(\Delta I_d/I_d)^2$ l'écart-type de la variabilité globale de courant de drain.

Les figures 24.a, 24.b et 24.c, rapportent l'évolution avec la tension de grille V_g , de ce paramètre pour les plaques #2, #3 et #8. Nous pouvons confirmer que la plaque #2 souffre d'une contribution de la variabilité de résistance d'accès supérieure à 60% en accumulation. Pour des plaques #3 et #8 ayant subi un processus de fabrication de contact ohmique optimisé, on observe une contribution de la variabilité des résistances d'accès inférieure à 40% pour des longueurs de grille ($L_g > 0.5\mu\text{m}$) et supérieure à 50% pour les petites longueurs de grille ($L_g < 0.35\mu\text{m}$).

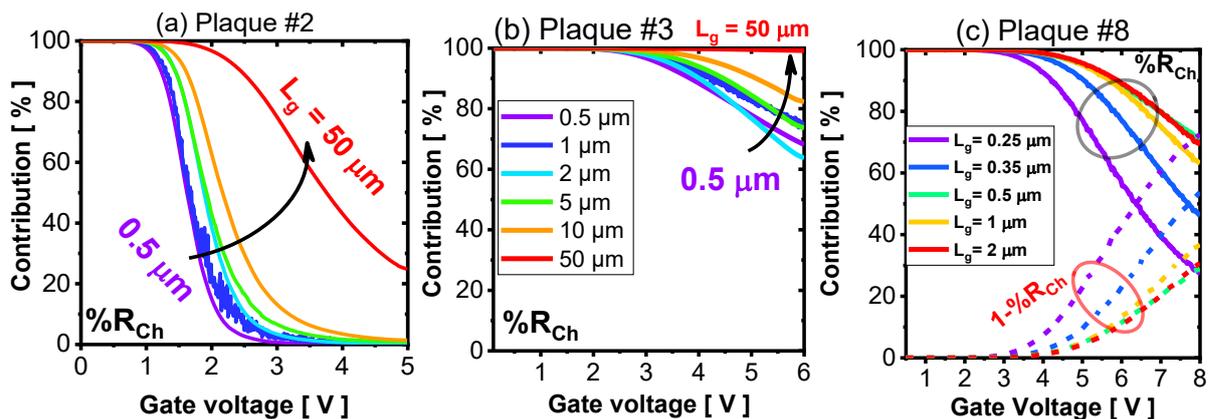


Figure 24: Evolution de la contribution de la variabilité du canal sur la variabilité globale pour les plaques (a) #2, (b) #3 et (c) #9.

VIII. Conclusion

Ce chapitre a été consacré à la caractérisation électrique des dispositifs MIS-HEMT GaN. Cette étude a été faite sur des plaques ayant suivi deux recettes de fabrication différentes pour le contact ohmique. On a montré l'intérêt de l'utilisation de la méthode basée sur la fonction Y pour l'évaluation des valeurs de la résistance d'accès source/ drain et son applicabilité pour les transistors MIS-HEMT GaN. Ceci nous a permis de développer un protocole optimisé pour l'extraction des paramètres de transistors. Il est basé sur les caractéristiques I-V de chaque dispositif et seulement une caractéristique C-V par motif. Ce protocole autorise une extraction fiable de la mobilité effective μ_{eff} , de la résistance d'accès R_{SD} et de la tension de seuil V_{th} .

Les valeurs de mobilités ($100 \text{ cm}^2/(\text{Vs})$) extraites à l'interface $\text{Al}_2\text{O}_3/\text{GaN}$ sont jusqu'à 20 fois inférieures à la mobilité du gaz d'électron 2D habituellement obtenue pour l'interface AlGaN/GaN ($2000 \text{ cm}^2/(\text{Vs})$). On a montré une nette amélioration de la qualité des contacts ohmiques sur les plaques #3 et #9 de valeurs de résistances médiane obtenues d'environ $6 \Omega \cdot \mu\text{m}$ et $5 \Omega \cdot \mu\text{m}$ respectivement. Ceci est dû à un processus de fabrication optimisé des contacts ohmiques.

A la suite de cette étude, une analyse de la variabilité globale a été réalisée sur les transistors MIS-HEMT GaN. Elle a permis à la fois d'analyser l'effet de la variabilité due aux

résistances d'accès $\sigma_{(\Delta R_{SD})}$, au paramètre de gain du transistor $\sigma_{(\Delta\beta/\beta)}$ et à la tension de seuil $\sigma_{(\Delta V_{th})}$. Il ressort que les plaques ayant subi un processus de fabrication des contacts ohmiques non-optimisés (Plaque #2) présentent une forte variabilité des résistances d'accès ce qui n'est pas le cas pour les plaques optimisées (Plaques #3 et #9).

Au cours de ces analyses, nous avons fait face à des capacités de couplages parasites importantes et à une diminution de la mobilité avec la longueur de la grille. Le chapitre 3 proposera une analyse approfondie des phénomènes physiques qui donnent lieu à la diminution de la mobilité du canal avec la longueur de la grille. Cette approche nous aidera à mieux comprendre le fonctionnement des dispositifs HEMT GaN à grille MIS encastrée.

Bibliographie

- [1] G. Ghibaudo, 'New method for the extraction of MOSFET parameters', *Electronics Letters*, vol. 24, no. 9, pp. 543–545, 1988.
- [2] T. A. Karatsori et al., 'Full gate voltage range Lambert-function based methodology for FDSOI MOSFET parameter extraction', *Solid-State Electronics*, vol. 111, pp. 123–128, Sep. 2015, doi: 10.1016/j.sse.2015.06.002.
- [3] J. B. Henry, Q. Rafhay, A. Cros, and G. Ghibaudo, 'New γ -function based MOSFET parameter extraction method from weak to strong inversion range', *Solid-State Electronics*, vol. 123, pp. 84–88, Sep. 2016, doi: 10.1016/j.sse.2016.06.004.
- [4] T. A. Karatsori, K. Bennamane, and G. Ghibaudo, 'Novel on-resistance based methodology for MOSFET electrical characterization', *Solid-State Electronics*, vol. 168, p. 107722, Jun. 2020, doi: 10.1016/j.sse.2019.107722.
- [5] G. Espiñera, D. Nagy, A. García-Loureiro, N. Seoane, and G. Indalecio, 'Impact of threshold voltage extraction methods on semiconductor device variability', *Solid-State Electronics*, vol. 159, pp. 165–170, Sep. 2019, doi: 10.1016/j.sse.2019.03.055.
- [6] K. Pradeep, T. Poiroux, P. Scheer, A. Juge, G. Gouget, and G. Ghibaudo, 'Analysis and modeling of wafer-level process variability in 28 nm FD-SOI using split C-V measurements', *Solid-State Electronics*, vol. 145, pp. 19–28, Jul. 2018, doi: 10.1016/j.sse.2018.04.001.
- [7] Van der Pauw, L.J., 'A method of measuring specific resistivity and Hall effect of discs of arbitrary shape', *Philips Res. Repts* 13, vol. 13, no. 1, pp. 1–9, 1958.
- [8] P. M. Hemenger, 'Measurement of High Resistivity Semiconductors Using the van der Pauw Method', *Review of Scientific Instruments*, vol. 44, no. 6, pp. 698–700, Jun. 1973, doi: 10.1063/1.1686224.
- [9] I. Nifa et al., 'Characterization and modeling of 2DEG mobility in AlGaIn/AlN/GaN MIS-HEMT', *Microelectronic Engineering*, vol. 215, p. 110976, Jul. 2019, doi: 10.1016/j.mee.2019.05.003.
- [10] C. Mizue, Y. Hori, M. Miczek, and T. Hashizume, 'Capacitance–Voltage Characteristics of Al₂O₃/AlGaIn/GaN Structures and State Density Distribution at Al₂O₃/AlGaIn Interface', *Japanese Journal of Applied Physics*, vol. 50, no. 2, p. 021001, Feb. 2011, doi: 10.1143/JJAP.50.021001.
- [11] J. He, M. Hua, Z. Zhang, and K. J. Chen, 'Performance and VTH Stability in E-Mode GaN Fully Recessed MIS-FETs and Partially Recessed MIS-HEMTs With LPCVD-SiNx/PECVD-SiNx Gate Dielectric Stack', *IEEE Transactions on Electron Devices*, *Electron Devices*, *IEEE Transactions on*, *IEEE Trans. Electron Devices*, vol. 65, no. 8, pp. 3185–3185–3191, 2018.
- [12] M. J. M. Pelgrom, A. C. J. Duinmaijer, and A. P. G. Welbers, 'Matching properties of MOS transistors', *IEEE J. Solid-State Circuits*, vol. 24, no. 5, pp. 1433–1439, Oct. 1989, doi: 10.1109/JSSC.1989.572629.
- [13] J. A. Croon, M. Rosmeulen, S. Decoutere, W. Sansen, and H. E. Maes, 'An easy-to-use mismatch model for the MOS transistor', *IEEE J. Solid-State Circuits*, vol. 37, no. 8, pp. 1056–1064, Aug. 2002, doi: 10.1109/JSSC.2002.800953.
- [14] F. Forti and M. E. Wright, 'Measurement of MOS current mismatch in the weak inversion region', *IEEE J. Solid-State Circuits*, vol. 29, no. 2, pp. 138–142, Feb. 1994, doi: 10.1109/4.272119.

- [15] T. B. Hook, M. Vinet, R. Murphy, S. Ponoth, and L. Grenouillet, ‘Transistor matching and silicon thickness variation in ETSOI technology’, in 2011 International Electron Devices Meeting, Washington, DC, USA, Dec. 2011, p. 5.7.1-5.7.4. doi: 10.1109/IEDM.2011.6131497.
- [16] J. Mazurier et al., ‘Drain current variability and MOSFET parameters correlations in planar FDSOI technology’, in 2011 International Electron Devices Meeting, Washington, DC, USA, Dec. 2011, p. 25.5.1-25.5.4. doi: 10.1109/IEDM.2011.6131613.
- [17] E. G. Ioannidis, C. G. Theodorou, S. Haendler, E. Josse, C. A. Dimitriadis, and G. Ghibaud, ‘Impact of Source–Drain Series Resistance on Drain Current Mismatch in Advanced Fully Depleted SOI n-MOSFETs’, IEEE Electron Device Letters, vol. 36, no. 5, pp. 433–435, May 2015, doi: 10.1109/LED.2015.2411289.
- [18] L. Rahhal, ‘Analysis and modeling of mismatch phenomena for advanced MOSFETs’, Thèse, Université de Grenoble Alpes, p. 218, 2014.
- [19] K. Pradeep, ‘Caractérisation et Modélisation de la Variabilité au Niveau du Dispositif dans les MOSFET FD- SOI Avancés’, Thèse, Université de Grenoble Alpes p. 302, 2019.
- [20] T. A. Karatsori, C. G. Theodorou, E. Josse, C. A. Dimitriadis, and G. Ghibaud, ‘All Operation Region Characterization and Modeling of Drain and Gate Current Mismatch in 14-nm Fully Depleted SOI MOSFETs’, IEEE Trans. Electron Devices, vol. 64, no. 5, pp. 2080–2085, May 2017, doi: 10.1109/TED.2017.2686381.
- [21] R. Lavieville, T. Karatsori, C. Theodorou, S. Barraud, C. A. Dimitriadis, and G. Ghibaud, ‘Statistical characterization of drain current local and global variability in sub 15nm Si/SiGe Trigate pMOSFETs’, in 2016 46th European Solid-State Device Research Conference (ESSDERC), Lausanne, Switzerland, Sep. 2016, pp. 142–145. doi: 10.1109/ESSDERC.2016.7599607.

Chapitre III

Analyse approfondie du fonctionnement des transistors MIS- HEMT GaN à grille encastrée

Sommaire

I. Introduction	90
II. Description du dispositif de test	90
III. Analyse des effets de couplages parasites dans les dispositifs MIS-HEMTs GaN à grille encastrée	91
IV. Analyse et modélisation du comportement des flancs pour les transistors MIS-HEMT GaN à grille encastrée	104
V. Conclusion.....	124
Bibliographie.....	126

I. Introduction

Dans ce chapitre, une analyse approfondie des effets de couplage parasite dans les dispositifs MIS-HEMT GaN à grille encastrée est présentée. Une nouvelle méthode d'extraction de la longueur effective du canal actif est ensuite décrite. Puis, nous analyserons les phénomènes physiques responsables de la diminution de la mobilité des porteurs libres avec la longueur effective du canal dans les dispositifs GaN HEMT à grille MIS encastrée, avec une attention particulière sur chaque région active dans le canal.

Il s'agira donc, dans une première partie, d'analyser et d'évaluer la capacité de couplage parasite dans le but d'extraire la longueur effective du canal actif. Une nouvelle méthode sera présentée et appliquée à plusieurs dispositifs HEMTs. La validation de la méthode pour l'extraction de la capacité parasite et la longueur effective sera effectuée grâce à une simulation 2D. Pour une utilisation plus simple de la méthode d'extraction de la capacité parasite, un nouveau modèle analytique de cette capacité sera proposé.

Il s'agira ensuite dans une deuxième partie, de faire une étude approfondie du comportement des bords de grille sur le transport de charge dans les dispositifs HEMT GaN à grille encastrée. Nous proposerons un nouveau modèle de mobilité effective pour rendre compte de la diminution de la mobilité avec la longueur effective dans les dispositifs HEMTs GaN à grille MIS encastrée. Nous présenterons et appliquerons une nouvelle méthode différentielle, qui permet d'extraire les paramètres électriques dans chaque zone du canal d'électron du transistor. Dans un dernier paragraphe, nous proposerons une modélisation analytique des transistors MIS-HEMT GaN à grille encastrée utilisant la fonction de Lambert W pour rendre compte des différents régimes de fonctionnement. Un tel outil nous sera utile pour la suite de notre étude, notamment du bruit basse fréquence (BF).

II. Description du dispositif de test

Dans ce chapitre, nous allons caractériser des dispositifs HEMT GaN normally-off de la recette 2 (Figure 1.a). On a choisi les plaques #4 et #5 qui ont deux profondeurs de gravure différentes, respectivement RD3 et RD4 ($RD4 > RD3$).

Nous avons réalisé les mesures de capacité sur un analyseur d'impédance LCR Agilent HP4284A. Le choix de la configuration du circuit électrique équivalent est une capacité (C_m) en parallèle avec une conductance (G_m) (Figure 1.b). Le principe de fonctionnement a été décrit dans le chapitre I. Pour cette étude, à l'aide de l'analyseur d'impédance nous avons appliqué une tension de grille variant de -4V à 4V sur la connexion « High » en superposant un petit signal AC de 40 mV

d'amplitude. Sur cet appareil, le courant est mesuré par la connexion « Low » comme le montre la Figure 1.b. Avant de commencer la mesure, une correction des capacités parasites liées aux interconnexions a été effectuée. Le tableau 1 résume les différentes configurations de test possible pour la mesure de la capacité grille-canal. Ils correspondent aux différentes manières de connecter la connexion « Low » sur la source ou sur le drain ou les deux en même temps.

TABLE I. Différente configuration de test pour des mesure de capacité CV (NC: Non- Connecté)

Test	Caractéristique	Grille	Source	Drain
1	C_{gc_S}	High	Low	NC
2	C_{gc_D}	High	NC	Low
3	C_{gc_SD}	High	Low	Low

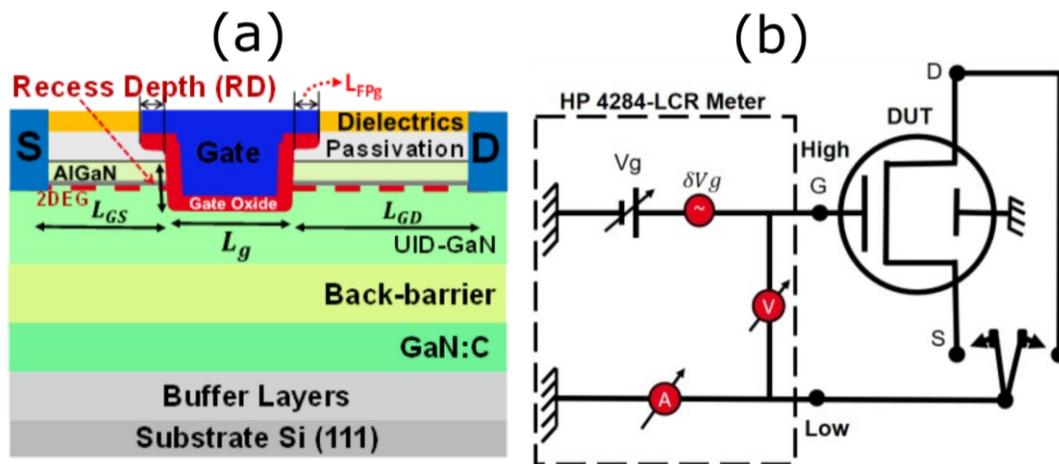


Figure 1: Schéma (a) du dispositif MIS-HEMT GaN à grille encastrée et (b) de l'analyseur d'impédance « HP 4284 LCR Meter ».

III. Analyse des effets de couplages parasites dans les dispositifs MIS-HEMTs GaN à grille encastrée

III.1 La capacité de couplage grille-canal

La figure 2.a présente pour les dispositifs de la plaque #4, l'évolution de la caractéristique $C_{gc}(V_g)$ à différentes longueurs de grille. Nous l'avons mesuré à l'aide de différents montages comme illustré dans le tableau I. On peut observer pour des tensions de grille V_g négatives, une valeur de capacité minimale constante. Lorsque les deux contacts ohmiques source et drain sont court-circuités sur le Low, cette capacité minimale double ; toutefois, la capacité pour les tensions de grille positive ($V_g > V_{th}$) en accumulation reste à la même valeur de la capacité. La Figure 2.b

résume pour différentes configurations de mesure (Figure 1.b), le comportement des capacités C_{gc} à V_{g_Min} et à V_{g_Max} en fonction de la longueur de grille. Nous pouvons observer une indépendance de la capacité C_{min} avec la longueur de grille et ceci peut être attribué à une capacité de couplage entre le métal de grille et le gaz d'électron 2D (2DEG) (Figure 3.a) indépendante de la longueur de grille. La capacité C_{max} à V_{g_max} dépend linéairement avec la longueur de grille L_g , et son expression analytique peut s'écrire sous la forme de l'équation 1. Notons qu'un comportement similaire a été observé pour les dispositifs avec une gravure plus profonde (plaque #5).

$$C_{max}(L_g) = C_{ox} \cdot W \cdot (L_g + \Delta L_0) + C_{par} \quad (1)$$

Le produit $(C_{ox} \cdot W)$ est la pente de la droite où C_{ox} est la capacité de l'oxyde intrinsèque, et $L_{eff} = L_g + \Delta L_0$ la longueur effective du canal actif. Cette longueur effective correspond à la distance du canal sous la grille qui sépare le gaz d'électron 2D à l'interface AlGaIn/GaN coté source et coté drain. C_{par} est la capacité de couplage parasite qu'il faut prendre en compte en accumulation, c'est entre autre le couplage entre le 2DEG à l'interface AlGaIn/GaN et la grille métal. Puisque C_{par} ne peut être mesuré directement, nous nous sommes proposé d'évaluer L_{eff} , tout d'abord par une mesure physique TEM. Ensuite, C_{par} sera estimé par une mesure électrique de la capacité couplée à la simulation, et enfin un modèle analytique sera proposé. Sur la figure 3, on rapporte le schéma en coupe de la région de grille d'un dispositif MIS-HEMT GaN à grille encastrée, avec une image TEM correspondante. Nous avons ajouté sur ces figures les différents lieux de couplage capacitif entre d'une part la grille et d'autre part la couche d'électron formant le canal actif et gaz d'électron bidimensionnel (2D).

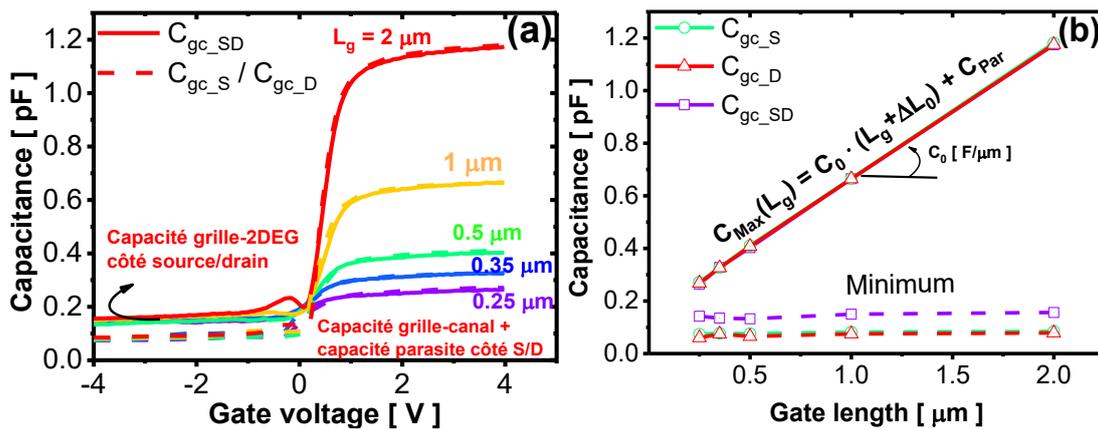


Figure 2: Evolution pour différentes configurations de mesure de la capacité C_{gc} (a) en fonction de la tension de grille V_g et (b) à $V_g=4\text{V}$ en fonction de L_g des dispositifs GaN HEMT à gravure moins profonde ($L_{GS} = L_{GD} = 2 \mu\text{m}$, $L_{FPg,S} = L_{FPg,D} = 0.25 \mu\text{m}$, $W=200\mu\text{m}$, $f=10\text{kHz}$ et $T=25^\circ\text{C}$).

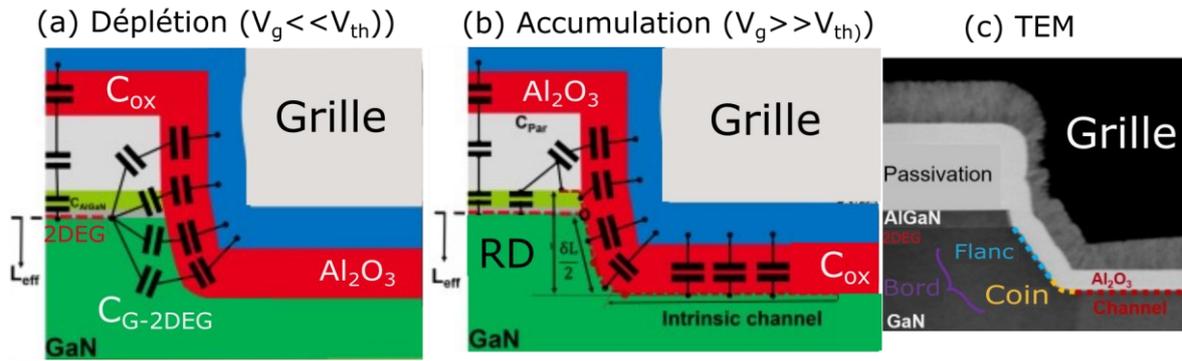


Figure 3: Coupe schématique transversale de la région du canal de grille du dispositif MIS-HEMT GaN (a) en régime de déplétion et (b) d'accumulation. En (c), une vue TEM correspondante illustre la forme du flanc, du coin et de la région intrinsèque de la grille du transistor HEMT.

La figure 4 rapporte, en fonction de la longueur de grille, l'effet de la profondeur de gravure sur les capacités minimale et maximale. La capacité minimale présente une faible dépendance avec la profondeur de gravure, qui peut être comprise à partir de ce que l'on suppose du couplage entre la grille et le 2DEG en régime de déplétion (Figure 3.a). Cependant, la variation de la profondeur de gravure modifie considérablement la valeur de C_{max} , ce qui peut être interprétée par une augmentation de la longueur effective $L_{eff,ch}$ (Figure 3.b).

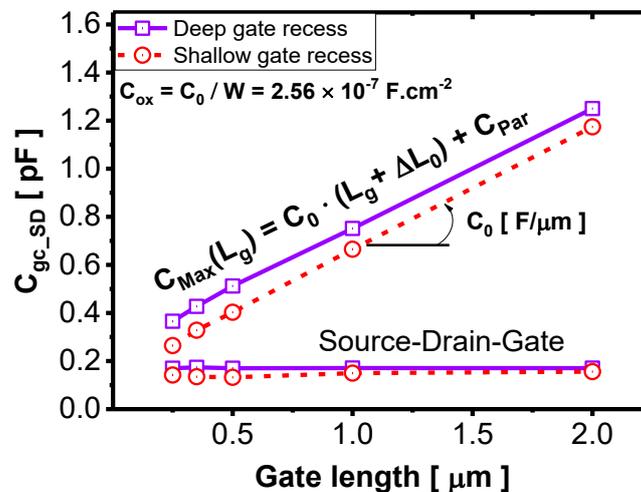


Figure 4: Capacité C_{gc_SD} mesurée à $V_g = -4V$ et $V_g = 4V$ en fonction de la longueur de grille L_g et pour deux profondeurs de gravure (plaques #4 et #5).

La longueur effective physique peut être déterminée en utilisant l'image TEM (Figure 3). Elle est égale à somme de la longueur de canal en fond de grille et des deux flancs de grille, ($\delta L/2$ pour chaque flanc) (Equation 2).

$$L_{eff,TEM} = L_{bottom} + 2 \cdot (\delta L/2) \tag{2}$$

En utilisant la valeur de la capacité C_{gc} à $V_g = 4V$ sans correction de la capacité parasite, pour l'extraction de la longueur effective que nous allons appeler $C_{eff_capa} = C_{max}/(C_{ox} \cdot W)$ et la

longueur physique $L_{\text{eff,TEM}}$, pour le même transistor, on obtient une différence $L_{\text{eff,Capa}} - L_{\text{eff_TEM}}$ d'environ $0.23 \mu\text{m}$ pour un transistor à gravure peu profonde et d'environ $0.27 \mu\text{m}$ pour un transistor à gravure profonde. Cette différence est dans les deux cas très élevée, pour en comprendre l'origine, nous avons réalisé une simulation 2D des équations de Poisson dans les dispositifs MIS-HEMT GaN.

III.2 Simulation des effets de couplages parasites dans les dispositifs MIS-HEMTs GaN à grille encastrée

Une simulation 2D de la réponse capacitive a été effectuée en utilisant le logiciel Flexpde. Ce logiciel est un système de simulation qui nous a permis d'analyser notre problème. Il permet d'obtenir des solutions numériques pour des équations aux dérivées partielles en 2D ou 3D. Il est basé sur la méthode des éléments finis. Cette approche a été initialement appliquée sur des dispositifs MOSFETs et FDSOI [1] et nous allons l'utiliser dans les dispositifs HEMT GaN à grille MIS. Le but est de simuler en 2D, et comprendre le comportement des différents couplages capacitif dans la structure.

III.2.1 Principe de la simulation

Pour simuler la capacité quasi-statique grille-canal C_{gc} (Equation 3), nous utilisons la variation de l'énergie totale (Equation 4) dans la structure MIS HEMT GaN pour chaque incrément de tension de grille ΔV_g . Cette méthode a été proposée pour la première fois par Ben Akkez et al. [1].

$$C_{\text{gc}} = \frac{2 \cdot \Delta W_e}{\Delta V_g^2} \quad (3)$$

$$\Delta W_e = \int_{\text{Device}} \frac{\epsilon \cdot \Delta E^2 + \Delta \rho \cdot \Delta V}{2} dV \quad (4)$$

ΔE est la variation locale du champ électrique, ΔV le changement du potentiel local, et $\Delta \rho$ est la différence de densité de charge locale. Toutes les différences sont calculées pour des tensions de grille variant de V_g à $V_g + \Delta V_g$ et ϵ est la permittivité diélectrique du matériau.

Dans l'équation 4, l'énergie est calculée par intégration de deux termes dans tout le volume de la structure : la contribution du champ électrique et celle de la charge d'espace [1]. Il est important de noter que le terme du champ électrique domine dans les régions de type diélectrique avec une faible densité de charge, tandis que, le terme de charge énergétique apporte une contribution supplémentaire en accumulation et autour de la tension de bande plate ainsi que sous le seuil, autant de cas où nous avons des variations significatives de charges. Le principe de la simulation de la capacité quasi-statique C_{gc} est décrite par le schéma de la figure 5. Dans cette

simulation, pour résoudre l'évolution de la charge dans la structure, nous avons utilisé l'approximation de Boltzmann pour la concentration de porteurs libres dans la résolution de l'équation de Poisson.

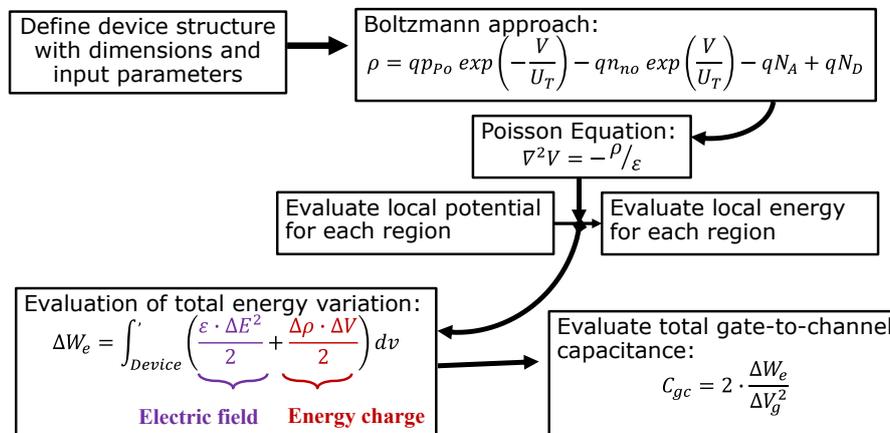


Figure 5: Schéma de principe de la simulation du couplage grille-canal C_{gc} .

III.2.2 Simulation 2D sur des dispositifs MIS-HEMT GaN à grille encastrée

La géométrie de la structure HEMT GaN simulée (Figure 6) a été construite sur la base des images TEM (Figure 3.c) en prenant en compte toutes les couches d'épitaxie et leur dopage respectif. Notons que les couches canal GaN et AlGaIn ont été considérées comme involontairement dopées avec un dopage N_d autour de 10^{15} cm^{-3} . Les paramètres utilisés pour la simulation sont donnés dans le tableau II. La source et le drain sont connectés au gaz d'électron 2D (2DEG), qui se forme à l'interface AlGaIn/GaN. La formation du gaz d'électron 2D est associée au niveau de charge de polarisation σ élevé, comme l'a décrit Ambacher et al. [2]. Nous avons fait le choix de traiter les électrons des couches GaN et AlGaIn avec la statistique classique de Boltzmann (voir Chapitre 1), tandis que la réponse des porteurs minoritaires de trous est désactivée parce qu'elle n'est pas observée expérimentalement dans ces dispositifs à base de GaN (matériau à grand gap). Les électrodes de source et drain sont mises à un potentiel de masse, et l'électrode de grille est polarisée à V_g . Au cours de cette simulation, la tension de bande plate V_{Fb} est ajustée afin de faire correspondre la simulation de caractéristiques de capacité aux mesures expérimentales.

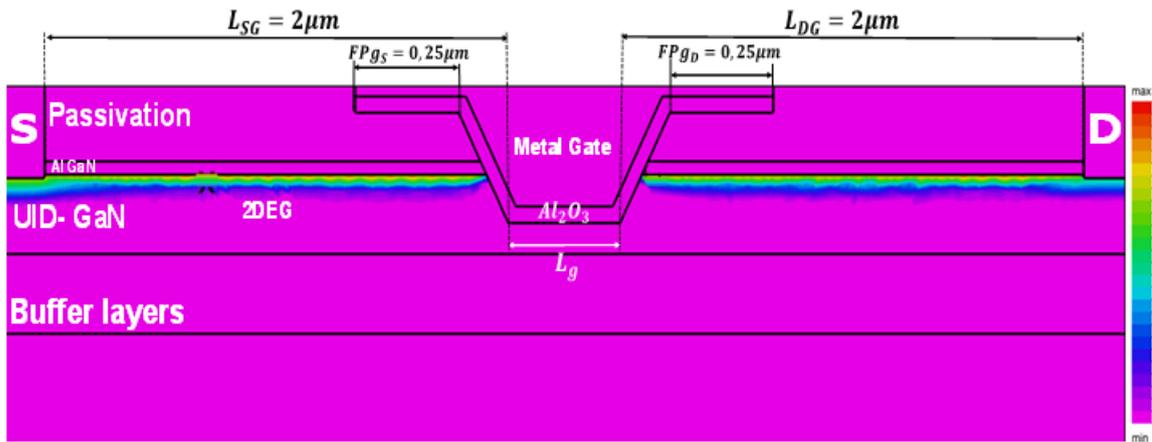


Figure 6: Dispositif MIS-HEMT GaN à grille encastree utilisé pour la simulation de la capacité grille-canal (Simulation FlexPDE).

TABLE II. Paramètres d'entrées du dispositif utilisés pour la simulation

Dispositif MIS-HEMT GaN à grille encastree		
L_g (μm)	Longueur de canal du fond de grille	0.25 to 2
$\sigma_{\text{GaIn/AlGaIn}}$ (cm^{-2})	Charge de polarisation à l'interface GaN/AlGaIn	0.90×10^{13}
$\sigma_{\text{AlGaIn/Passivation}}$ (cm^{-2})	Charge de polarisation à l'interface AlGaIn/Passivation	0
$C_{\text{ox}} = \epsilon_{\text{ox}}/t_{\text{ox}}$ ($\text{F} \cdot \text{cm}^{-2}$)	Capacité de l'oxyde de grille	2.56×10^{-7}

La Figure 7 (a) présente pour un dispositif à gravure profonde (RD4), les résultats de simulations de la capacité grille-canal, C_{gc} , pour différentes longueurs de grille. On notera sur l'ensemble des courbes, un bon accord entre les résultats de simulation et ceux de l'expérience. Pour les tensions de grille négative ($V_g \ll V_{th}$), on observe sur les deux types de dispositifs (RD4 et RD5), les mêmes valeurs de capacités minimales indépendantes de la longueur de grille (Figure 7b). Il s'agit dans ces deux cas d'une capacité de couplage grille-2DEG du côté source et drain. La figure 7.b présente pour les deux plaques (#4 et #5), un récapitulatif des résultats (simulation et expérience) des capacités C_{gc} en déplétion ($V_g = -4\text{V}$) et en accumulation ($V_g = 4\text{V}$). Dans les deux conditions de polarisation et pour les deux plaques, un bon accord est observé entre les résultats expérimentaux et les simulations.

Grace à cette simulation, nous avons obtenu une capacité de couplage en déplétion du côté de la source ($C_{\text{min}}/2$) d'environ 3.8×10^{-12} F/cm, ce qui est proche de la valeur mesurée expérimentalement (C_{gc_S} ou C_{gc_D} , Figure 2) avec $C_{\text{min}}/W = 4.0 \times 10^{-12}$ F/cm.

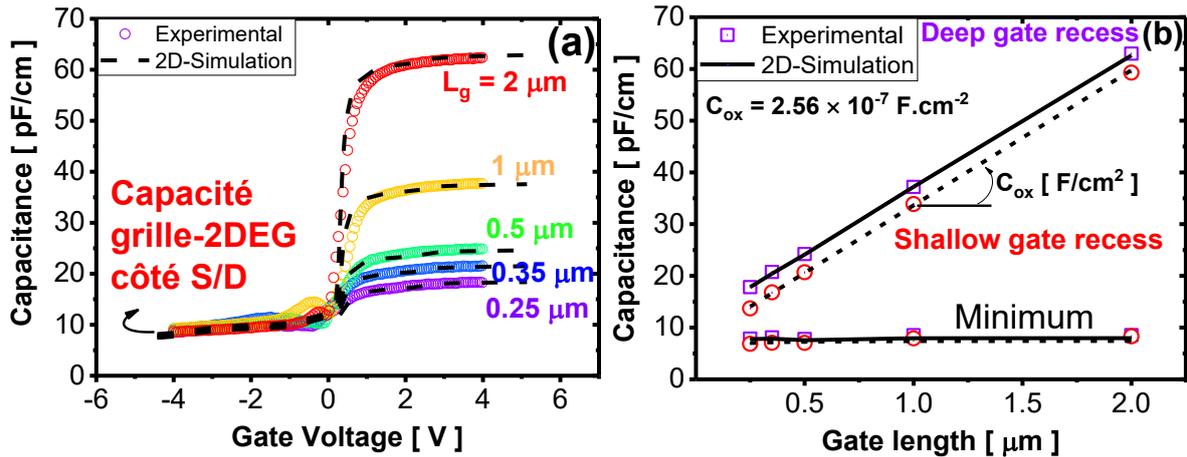


Figure 7: Comparaison entre expérience et simulation de la variation de capacité C_{gc} : (a) en fonction de la tension de grille pour des dispositifs de la plaques #5 et (b) capacité maximales et minimales en fonction de la longueur de grille pour les plaques #4 et #5.

On donne sur les figures 8.a et 8.b le profil de charge pour deux régimes de fonctionnement du dispositif. Ceci montre la forme de l'électrode de source ou de drain ainsi que sa variation avec la polarisation de grille. On voit qu'en régime de déplétion, la couche de gaz d'électron 2D s'arrête à un certain point L proche de la couche d' Al_2O_3 . Ceci nous montre que la capacité minimale résultera du couplage capacitif entre le contact de source le long du 2DEG formé à l'interface AlGaIn/GaN jusqu'au point L et la grille métallique. En accumulation, le 2DEG des deux côtés source et drain est électriquement connecté au canal d'électron formés à l'interface $\text{Al}_2\text{O}_3/\text{GaN}$. Toutefois, nous observons également la formation d'un second canal d'électron au-dessus du 2DEG, le long de l'interface $\text{AlGaIn}/\text{Al}_2\text{O}_3$ ainsi qu'à l'interface $\text{AlGaIn}/\text{Passivation}$. Il est important de noter que la densité de charge des électrons à ces interfaces va dépendre de la tension appliquée V_g , la longueur de la plaque de champ L_{FPg} et de la charge de polarisation $\sigma_{\text{AlGaIn}/\text{Passivation}}$.

Les figure 8.c et 8.d nous donnent le profil de potentiel dans le dispositif pour deux régimes de fonctionnement (déplétion et accumulation). Dans les deux cas, on a représenté un circuit capacitif équivalent, là où les différentes capacités de couplage nous paraissent les plus importantes. Sur la figure 8.c, les iso-potentielles illustrent comment le potentiel de la structure varie entre le contact de source et la grille. Le couplage est d'autant plus élevé que la variation de potentiel est plus abrupte. A polarisation négative, un couplage capacitif 2D se manifeste entre l'électrode de source (ou de drain) et la grille métal à travers le gaz d'électron 2D. Il s'agit principalement d'une capacité 2D entre la couche du 2DEG qui va jusqu'au point L et la grille qui lui fait face, le couplage étant d'autant plus fort que la distance entre électrodes est faible. Sur la Figure 8.d, nous voyons comment la capacité source-grille résulte du couplage entre le canal d'électrons et la grille métallique. Le canal électronique peut s'étendre le long de l'interface

AlGa_N/Al₂O₃ plus loin que le canal actif à l'interface Al₂O₃/Ga_N. De plus, un couplage parasite existe également entre la plaque de champ de la grille (F_{pg}) et le canal d'électron parasite à l'interface AlGa_N/Passivation (Figure 8.b). Ces simulations nous permettent de construire une analyse approfondie du couplage diélectrique au-dessus du 2DEG et d'évaluer la valeur de cette capacité de couplage parasite.

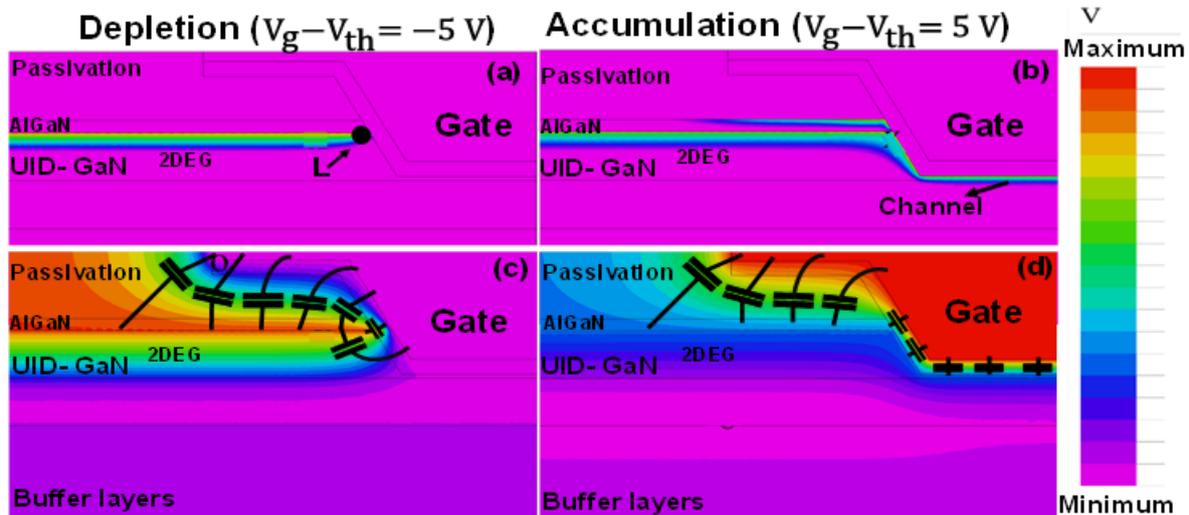


Figure 8: Carte du dispositif GaN générée par le simulateur qui illustre pour deux régimes de fonctionnement (a) et (b) le profil de charge d'électron et (c) et (d) l'évolution du profil de potentiel dans la structure.

III.3 Analyse approfondie du comportement diélectrique et modélisation de la capacité de couplage parasite

La principale préoccupation de cette partie est de déterminer la valeur de la capacité de couplage parasite C_{Par} ainsi que la longueur effective du canal actif $L_{eff} = L_g + \Delta L_0$ (Equation 1). Nous nous concentrerons sur l'analyse de la capacité parasite en accumulation (Figure 8.b et 8.d). Pour cela, le gaz d'électron 2D et le canal d'électron à l'interface Al₂O₃ ou à l'interface AlGa_N/Passivation ont été remplacés par des barres métalliques (Figure 9). On définit une variable x comme étant égale à la longueur d'extension du deuxième canal formé à l'interface AlGa_N/Passivation à partir de l'interface AlGa_N/Al₂O₃. Nous voyons son extension sur la Figure 8.b, mais son extension réelle peut dépendre de nombreux paramètres tels que la longueur de la plaque de champ de grille (« gate field plate », F_{pg}) coté source ou drain, la polarisation de la grille et la charge de polarisation effective à cette interface. Nous avons aussi étudié l'influence de la profondeur de gravure et de la longueur de l'extension x du canal d'électron sur la valeur de la capacité de couplage. Nous avons également remplacé les différentes couches semi-conductrices par des couches diélectriques avec pour chacun une constante diélectrique ϵ associée. La capacité totale a été calculée à partir de la variation de l'énergie totale de la structure (Equation 3) où la

contribution du champ électrique domine. La Figure 9 présente la structure et le maillage 2D utilisé pour l'estimation de ces capacités de couplage parasite. La validité de simulation de la structure simplifiée (Figure 10) a été vérifiée en comparant les valeurs expérimentales aux valeurs simulées à la fois en accumulation et en déplétion (Figure 7).

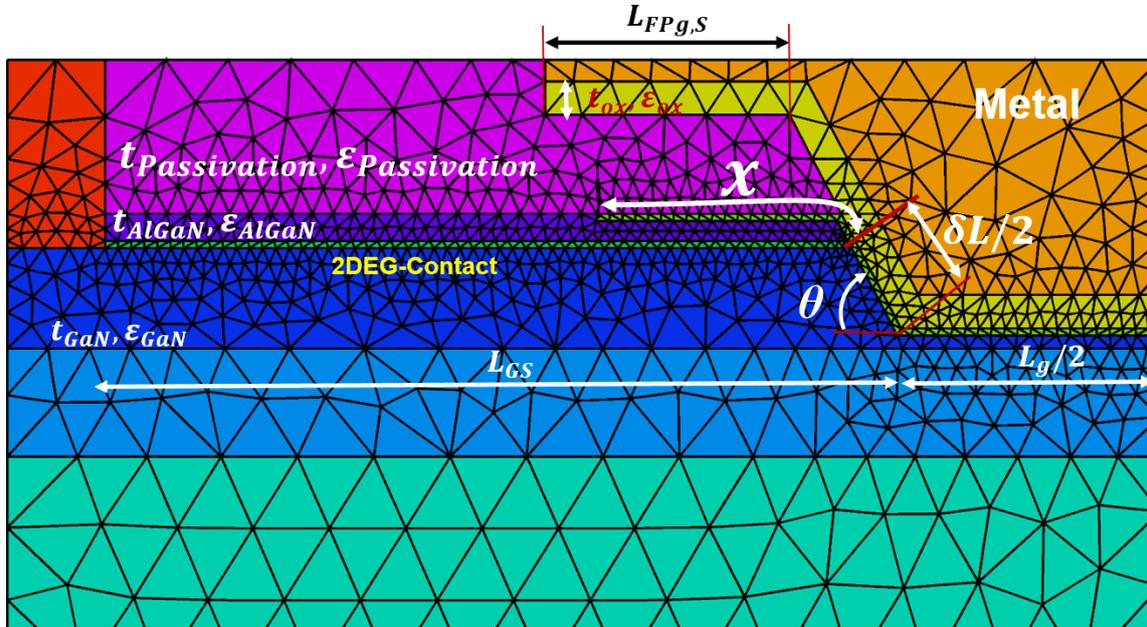


Figure 9: Maillage 2D de la structure simplifiée qui est utilisée pour l'analyse du couplage parasite coté source ($L_{FPg,S} = L_{FPg,D} = 0.25 \mu\text{m}$, $L_g = 0.5 \mu\text{m}$, $L_{GS} = L_{GD} = 2 \mu\text{m}$). L'angle du flanc de grille θ est obtenue à partir de l'image TEM (60° dans cette étude).

La figure 10 présente le profil de potentiel dans la structure et son circuit équivalent, correspond au couplage entre grille et contact de canal. Dans la simulation, on peut faire varier l'extension x et la longueur du flanc $\delta L/2$. Il est possible d'estimer avec cette simulation l'influence de ces paramètres (x , $\delta L/2$, θ) sur la capacité de couplage parasite entre la grille et les régions d'accès. Forts de ces résultats, la capacité de couplage de la structure simulée (Figure 9) a été modélisée comme :

$$C_{\text{Computed}} \left((L_g + \delta L)/2, x, \theta, t_{\text{Pass}}, t_{\text{AlGaIn}} \right) = C_{\text{ox}} \cdot (L_g + \delta L)/2 + C_C(0, x, \theta, t_{\text{Pass}}, t_{\text{AlGaIn}}) \quad (5)$$

Dans cette expression, $C_{\text{ox}} \cdot (L_g + \delta L)/2$ est la capacité effective de l'oxyde en (F/cm) dans le canal actif et $C_C(0, x, \theta, t_{\text{Pass}}, t_{\text{AlGaIn}})$ représente toutes les capacités associées aux différents couplages parasites.

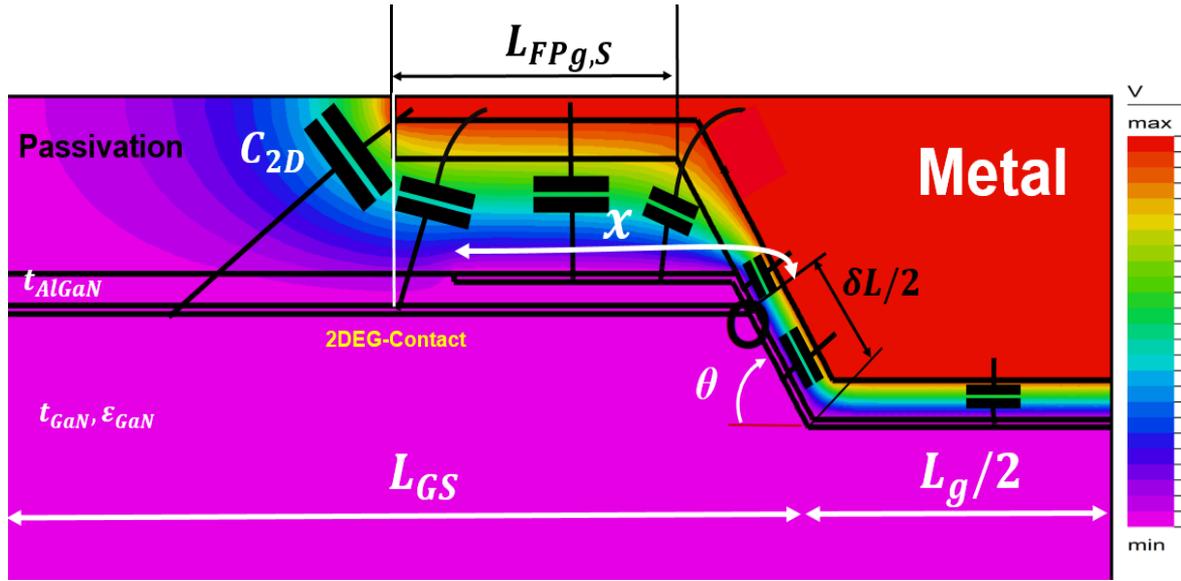


Figure 10: Carte du potentiel dans la structure simplifiée générée par le simulateur 2D FlexPDE montrant le couplage parasite au-dessus du 2DEG.

La figure 11.a rapporte la capacité de couplage simulé (C_C dans l'équation 5) pour différentes longueurs d'extension x , et différentes profondeurs de flanc $\delta L/2$ dans la couche GaN. Les capacités de couplages dépendent linéairement avec $\delta L/2$ (Figure 14.a) ce qui confirme la validité du paramètre $C_{\text{Computed}}(\delta L/2, x, \theta, t_{\text{Pass}}, t_{\text{AlGaIn}})$ de l'équation 5.

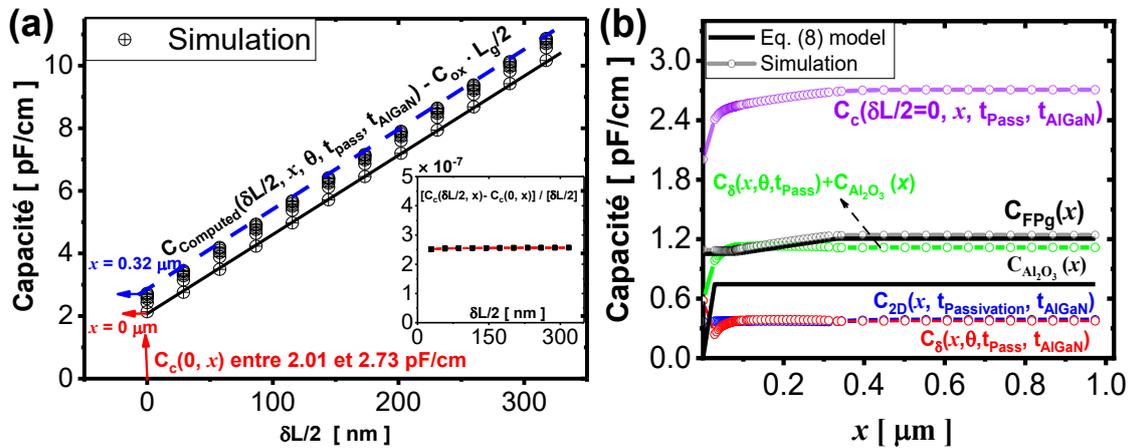


Figure 11: Capacité de couplage (a) en fonction de la longueur du canal de flanc $\delta L/2$ et (b) pour $\delta L/2 = 0$ en fonction de l'extension x du deuxième canal d'électron formé à l'interface AlGaIn/passivation (Fig.10).

On peut donc considérer $C_{\text{Computed}}(0, x, \theta, t_{\text{Pass}}, t_{\text{AlGaIn}})$ comme une évaluation correcte de la capacité de couplage parasite du côté de la source ou du drain. Il est également important de garder à l'esprit que dans l'expérience (Figure 3 par exemple, voir aussi Equation 1), la capacité de couplage parasite correspond au couplage parasite à la fois côté source et côté drain, ce qui conduit pour des structures symétriques ($L_{GS} = L_{GD}$ et $L_{FPg,S} = L_{FPg,D}$) à l'équation 6.

$$C_{Par}(x) = 2 \cdot C_C(0, x, \theta, t_{Pass}, t_{AlGaIn}) \quad (6)$$

La Figure 11.b résume les différentes valeurs de capacité de couplage parasite $C_C(0, x, \theta, t_{Pass}, t_{AlGaN})$ en fonction de la longueur d'extension x du deuxième canal parasite (symboles violet). On note une légère augmentation de 2.01×10^{-12} F/cm pour $x = 0 \mu m$ à 2.73×10^{-12} F/cm pour $x > 0 \mu m$.

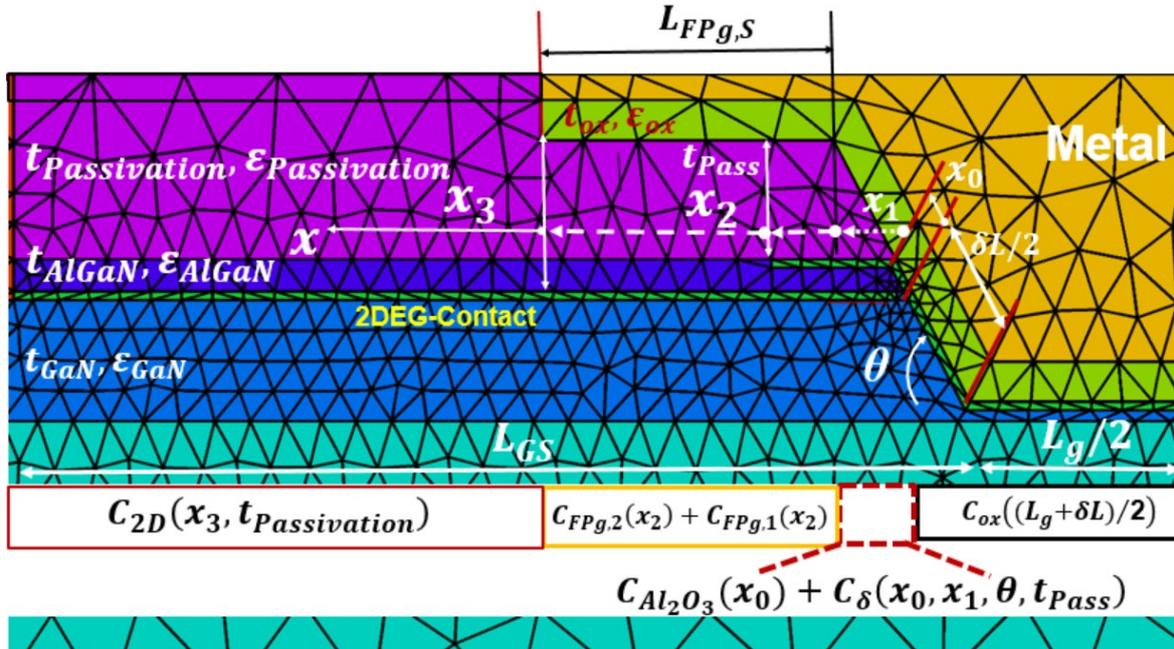


Figure 12: Schéma de structure utilisée pour l'évaluation de la capacité parasite avec l'identification des différentes contributions du couplage.

La figure 12 distingue les différentes contributions dans le couplage capacitif simulé, ainsi que les paramètres qui vont être utilisés pour notre modèle théorique. On a défini quatre domaines d'extension du deuxième canal à l'interface AlGaN/Al₂O₃ et à l'interface AlGaN/Passivation (x_0 , x_1 , x_2 et x_3). Ils représentent respectivement le prolongement du canal d'électron le long de l'interface AlGaN/Al₂O₃, et plus loin le long de l'interface AlGaN/Passivation. x_0 , x_1 , x_2 et x_3 peuvent varier de 0 à leur maximum chacun dans leur domaine d'extension et x vaut au final $x = x_0 + x_1 + x_2 + x_3$. Selon l'extension de ce canal parasite, x peut donc être égal à x_0 , ou $\frac{t_{AlGaN}}{\sin(\theta)} + x_1$, ou $\frac{t_{AlGaN}}{\sin(\theta)} + \frac{t_{Pass}}{\tan(\theta)} + x_2$, ou $\frac{t_{AlGaN}}{\sin(\theta)} + \frac{t_{Pass}}{\tan(\theta)} + L_{FPg,S} + x_3$.

Notons par ailleurs que l'expression de l'équation 3, nous permet de calculer pour chaque zone, sa contribution à la capacité parasite. En tenant compte des simulations en fonction de l'extension x , il est possible avec l'équation 7, de proposer une expression plus détaillée de $C_C(0, x, \theta, t_{Pass}, t_{AlGaN})$.

$$C_C(0, x, \theta, t_{Pass}, t_{AlGaN}) = C_{FPg,1} \cdot (L_{FPg,S} - x_2) + C_{FPg,2} \cdot x_2 + C_{Al_2O_3} \cdot x_0 + C_{2D}(x_3, t_{Passivation}, t_{AlGaN}) + C_{\delta}(x_0, x_1, \theta, t_{Pass}, t_{AlGaN}) \quad (7)$$

Dans cette équation (7), $C_{FPg,1} \left(\left[1/C_{Al_2O_3} + 1/C_{Pass} + 1/C_{AlGaN} \right]^{-1} \right)$ et $C_{FPg,2} \left(\left[1/C_{Al_2O_3} + 1/C_{Pass} \right]^{-1} \right)$ sont les capacités de couplage, entre la plaque de champ de grille et la couche électrons soit à l'interface AlGaN/GaN, soit à l'interface AlGaN/Passivation. $C_{Al_2O_3}$ est la capacité de l'oxyde de grille (F/cm^2), C_{Pass} est la capacité de la couche de passivation (F/cm^2) sous la plaque de champ de grille (Fpg) et C_{AlGaN} est la capacité de la couche AlGaN. Notons que toutes ces capacités peuvent être déterminées par l'expression $C = \epsilon/t$ où ϵ et t sont respectivement la constante diélectrique et l'épaisseur de la couche associée.

Dans l'équation (7), le premier terme $C_{FPg,1} \cdot (L_{FPg,S} - x_2) + C_{FPg,2} \cdot x_2$ représente donc la capacité de couplage entre la plaque de champ grille et le canal d'électron libre. Cette capacité augmente de 1.05×10^{-12} F/cm (pour $x=0$) à 1.2×10^{-12} F/cm pour $x > \left[\frac{t_{AlGaN}}{\sin(\theta)} + \frac{t_{Pass}}{\tan(\theta)} + L_{FPg,S} \right]$. Selon les valeurs de x_2 , C_{FPg} compte pour 45% à 53% de la capacité de couplage parasite. Le second terme $C_{Al_2O_3} \cdot x_0$ est le couplage direct via la couche Al_2O_3 , il augmente de 0 à 7.42×10^{-13} F/cm lorsque le canal parasite se forme et représente alors 27.5% de la capacité parasite totale. Le troisième terme C_{2D} correspond au couplage 2D entre le coin extrême de la plaque de champ de grille et les électrons des régions d'accès, il dépend faiblement de x_3 , et compte pour 14-15% de la capacité parasite totale. Le dernier terme $C_\delta(x_0, x_1, \theta, t_{Pass}, t_{AlGaN})$ représente également un couplage 2D mais, cette fois à proximité du canal actif principalement dans les régions d'extensions de distance x_0 et x_1 . Nous l'avons obtenu en soustrayant toutes les contributions précédentes à la capacité de couplage totale C_c (Figure 11.b). $C_\delta(x_0, x_1, \theta, t_{Pass}, t_{AlGaN})$ représente 30% du couplage parasite en absence de canal parasite ($x=0$) mais diminue rapidement à 14%, restant alors constant. Il faut également noter que, au fur et à mesure que se forme le canal parasite de distance x_0 , l'augmentation de $C_{Al_2O_3}$ de 0 à 27.5% est compensée par la diminution de C_δ et leur somme ne varie que de 30% à 41.5%. Par ailleurs, la simulation précédente (Figure 8.b) a mis en évidence la formation de ce canal parasite dans les régions de distance x_0 , x_1 et x_2 .

III.4 Evaluation de la longueur effective du canal actif

Nous venons de montrer la possibilité de simuler la capacité de couplage parasite totale $C_c(0, x, \theta, t_{Pass}, t_{AlGaN})$ et d'en rendre compte par le modèle de l'équation 7. Ceci nous permet d'évaluer à partir des mesures expérimentales de la capacité grille-canal, la différence $\Delta L_0(x)$ entre la longueur effective L_{eff} et la longueur de grille L_g .

$$\Delta L_0(x) = L_{eff}(x) - L_g \quad (8.a)$$

$$\text{Où } L_{eff}(x) = \left(\frac{C_{max}}{W} - C_{Par}(x) \right) / C_{ox} \quad (\text{avec } W \text{ en cm}) \quad (8.b)$$

C_{max} [F] est la capacité mesurée à V_{g_Max} et $C_{Par}(x)$ [F/cm] est la capacité de couplage parasite simulée dans le cas d'une structure de 1 cm de large.

La Figure 13.a présente pour un dispositif MIS-HEMT GaN à grille encastrée ($L_g=0.25 \mu\text{m}$), un comportement en double plateau en régime d'accumulation. La différence $\Delta C_{gc} = [C_{gc}(V_g = 2V) - C_{gc}(V_g = 5V)]/W$ est autour de $1.3 \times 10^{-14} \text{ F/cm}$. Cette valeur est proche de la capacité parasite entre la grille et le second canal $C_{Al_2O_3}(x) + C_\delta(x, \theta, t_{pass}, t_{AlGaIn})$ obtenue par simulation (Paragraphe III.3). Nous pensons que ce comportement est dû à l'influence de la formation d'un second canal observé précédemment en simulation.

En figure 13.b, nous rapportons pour les différentes longueurs de grille L_g , les valeurs de $\Delta L_0(x)$ en fonction de l'extension x et pour des dispositifs à gravure moins profonde (RD3) et plus profonde (RD4). Les traits interrompus dans la figure 16 correspondent à la différence ΔL_0 mesurée par TEM ($\Delta L_{0,TEM} = L_{eff,TEM} - L_g$). On observe un bon accord entre l'extraction physique par mesure TEM et les estimations expérimentales par capacité associant la simulation et mesure. Ceci confirme la cohérence de notre étude. La simulation du dispositif représenté en figure 9, montre que la formation d'un canal parasite et le calcul (ou la simulation) du couplage parasite $C_{Par}(x)$ sont en accord avec l'estimation de la mesure du canal actif par TEM ($\Delta L_{0,TEM}$). On notera qu'un meilleur accord est obtenu avec une extension x significative. La contribution de C_{Par} dans la capacité totale grille-canal, C_{gc} est bien comprise et estimée. Notons que plusieurs approches sont possibles pour estimer ce paramètre C_{Par} . On peut l'évaluer soit par une simulation 2D complète du dispositif, mais aussi à l'aide du modèle analytique de l'équation 7. Nous pouvons également estimer C_{Par} sur un dispositif spécifique en utilisant l'analyse TEM sur le même dispositif ($\Delta L_{0,TEM}$), en parallèle de la mesure de C_{max} en accumulation. La capacité de couplage parasite est alors obtenue par l'équation 9.

$$C_{Par} = C_{max} \cdot C_{ox} \cdot W \cdot L_{eff,TEM} \quad (9)$$

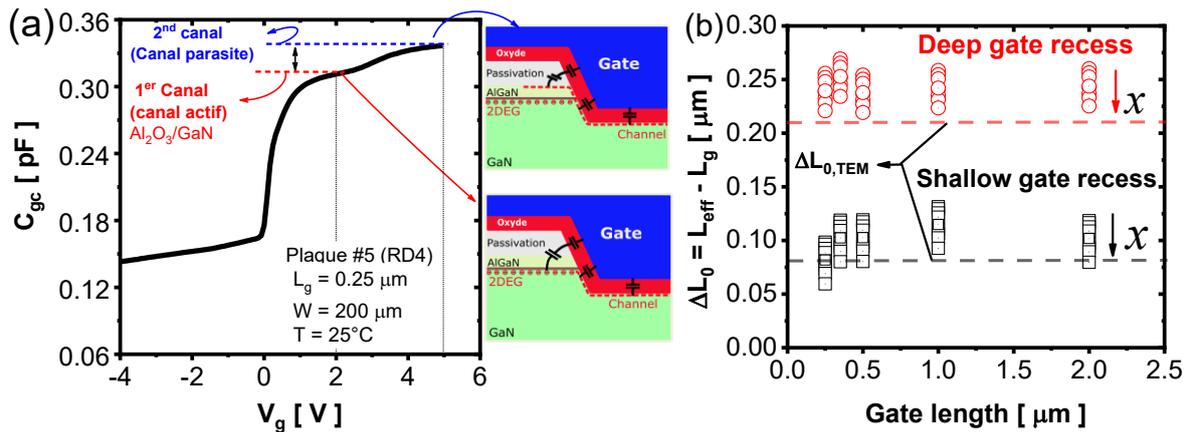


Figure 13: (a) Mise en évidence expérimentale de la formation d'un 2nd canal sur la caractéristique $C_{gc}(V_g)$ et (b) $\Delta L_0 = L_{eff} - L_g$ en fonction de L_g pour différentes valeurs de capacités parasite qui correspondent à différentes longueurs d'extension x , analyse faite sur les plaques #4 et #5.

IV. Analyse et modélisation du comportement des flancs pour les transistors MIS-HEMT GaN à grille encastree

Dans cette partie, l'objectif est de discriminer les contributions respectives du canal intrinsèque, des coins et de flancs dans la conductance globale du transistor MIS-HEMT GaN à grille encastree. La longueur effective du canal a été estimée par la méthode décrite précédemment. Les caractéristiques de courant de drain $I_d - V_g$ et capacité grille-canal $C_{gc} - V_g$ ont été mesurées pour différentes longueurs de grille L_g et profondeurs de gravure (RD3 et RD4). La figure 14 présente les caractéristiques $I_d - V_g$ et $C_{gc} - V_g$ pour les dispositifs de la plaque #4 (RD4). Une capacité de couplage parasite autour de $1.1 \times 10^{-13} F$ a été extraite pour ces différentes longueurs de grille. Notons que cette capacité parasite est différente de la capacité minimale en déplétion.

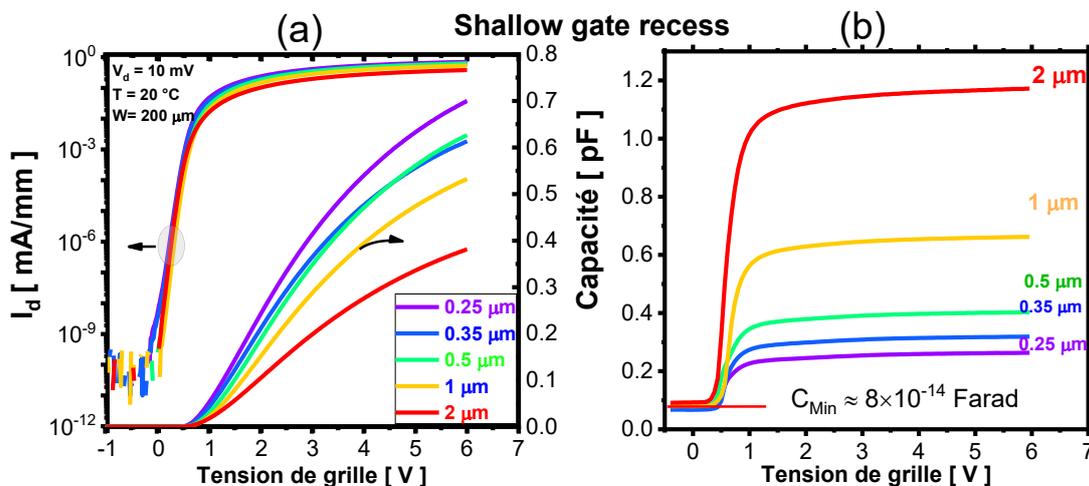


Figure 14: Caractéristique (a) $I_d(V_g)$ et (b) $C_{gc}(V_g)$ des dispositifs MIS-HEMT avec grille encastree de la plaque #4.

Nous avons évalué et corrigé la mobilité effective en utilisant le protocole de correction décrit au chapitre 2. La figure 15 présente pour des faibles longueurs de grille, l'évolution de la mobilité effective dans le canal actif (avant et après correction) en fonction de la densité de porteurs libres N_{ch} pour les plaques #4 (Figure 15.a) et #5 (Figure 15.b) respectivement RD3 et RD4. Nous observons malgré tout une diminution de la mobilité effective avec la longueur de grille L_g . Afin de rendre compte de cette dégradation de la mobilité effective, il est intéressant de la modéliser, ce que nous allons faire dans cette partie IV.

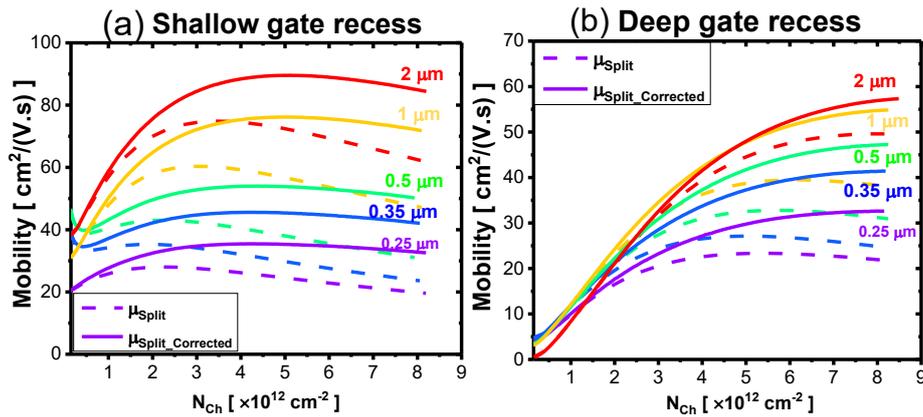


Figure 15: Evolution de la mobilité effective (avant et après correction des résistances d'accès) pour les plaques #4 et #5.

IV.1 Modélisation analytique et analyse de la mobilité effective des dispositifs GaN avec grille MIS encastrée

IV.1.1 Modèle électrique des dispositifs MIS-HEMT GaN à grille encastrée

Comme précisé au chapitre 1, le canal d'électrons des dispositifs MIS-HEMT GaN à grille encastrée présente une forme particulière (non-planaire) comparée aux transistors classiques MOSFET, FD-SOI, MOSFET P-GaN normally-off et MIS-HEMT normally-On. Pour étudier la dégradation de la mobilité effective avec la longueur de grille L_g , on se propose de considérer le canal actif d'un dispositif MIS-HEMT GaN à grille encastrée comme trois transistors en série contrôlés par une même grille. Ce modèle est formé d'un transistor principal représentant le fond de canal, deux transistors latéraux représentant les canaux de bord de grille et des résistances d'accès constitué des contacts ohmiques et du 2DEG (Figure 16).

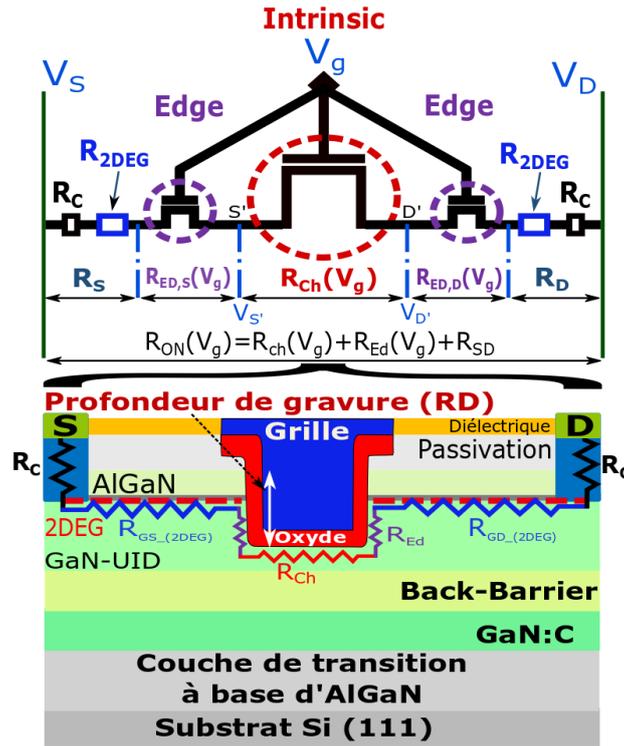


Figure 16: Modèle électrique avec trois transistors d'un dispositif MIS-HEMT GaN à grille encastree.

La résistance totale R_{ON} du dispositif en régime linéaire ($V_d = 10$ mV) est donc la somme des différentes résistances qui la composent et qui sont montées en série (i.e. la résistance d'accès source/drain R_{SD} , du canal intrinsèque, R_{Ch} et de bord R_{Ed} (Equation 10)) [3], [4].

$$R_{ON}(V_g) = R_{Ch}(V_g) + R_{Ed}(V_g) + R_{SD} \quad (10)$$

La résistance d'accès source/drain, R_{SD} est déterminée expérimentalement avec la méthode basée sur la fonction Y (Chapitre 2). Il est intéressant de noter que cette résistance d'accès peut également être extraite dans ses composantes sur des structures particulières en appliquant l'équation 11 (Structures TLM) [5].

$$R_{SD} = 2R_C + R_{2DEG} \left(\frac{L_{GS} + L_{GD}}{W} \right) \quad (11)$$

R_C est la résistance de contact ohmique. R_{2DEG} est la résistance par carré du 2DEG. L_{GS} et L_{GD} sont respectivement la distance grille-source et grille-drain et W est la largeur du canal. Toutefois, l'avantage de la méthode basée sur la fonction Y est qu'il s'agit d'une mesure directe sur le dispositif de la résistance d'accès et qu'elle intègre donc la variabilité qui peut se manifester sur R_C et R_{2DEG} .

IV.1.2 Modélisation analytique de la mobilité de trois transistors en série

Après avoir corrigé la contribution de la résistance d'accès dans l'équation 12, la résistance du canal actif, R_{Act} est donnée par l'Equation 10.

$$R_{Act}(V_g) = R_{Ch}(V_g) + R_{Ed}(V_g) \quad (12)$$

Les longueurs effectives de $R_{Act}(V_g)$, $R_{Ch}(V_g)$ et $R_{Ed}(V_g)$ sont respectivement L_{Eff} , L_{Bot} et δL et la charge des porteurs libres sont notées respectivement Q_{Act} , Q_{Ch} et Q_{Ed} . Les résistances associées à chaque canal constituant le canal actif sont définies respectivement par les équations 13.a, 13.b et 13.c [3], [4].

$$R_{Act}(V_g, L_{eff}) = \frac{L_{eff}}{W} \cdot \frac{1}{Q_{Act}(V_g) \cdot \mu_{Act}(V_g)} \quad (13.a)$$

$$R_{Ch}(V_g, L) = \frac{L_{Bot}}{W} \cdot \frac{1}{Q_{Ch}(V_g) \cdot \mu_{Ch}(V_g)} \quad (13.b)$$

$$R_{Ed}(V_g) = \frac{2 \cdot (\delta L / 2)}{W} \cdot \frac{1}{Q_{Ed}(V_g) \cdot \mu_{Ed}(V_g)} \quad (13.c)$$

En introduisant les équations 13.a, 13.b et 13.c dans l'équation 12, on obtient un modèle de mobilité des porteurs libres du canal actif $\mu_{Act}(V_g, L_{eff})$ (Equation 14).

$$\mu_{Act}(V_g, L_{eff}) = \left(\frac{Q_{Ch}(V_g)}{Q_{Act}(V_g)} \right) \cdot \left[\frac{\mu_{Ch}(V_g)}{\frac{L}{L_{eff}} + \frac{\delta L}{L_{eff}} \cdot \frac{Q_{Ch}(V_g) \mu_{Ch}(V_g)}{Q_{Ed}(V_g) \mu_{Ed}(V_g)}} \right] \quad (14)$$

Pour simplifier une telle expression, on a supposé une uniformité de la tension de seuil (hypothèse qui mérite d'être contrôlée) ainsi que de l'épaisseur l'oxyde de grille tout le long du canal (bord et fond). Ceci conduit entre autres à $Q_{Act} \approx Q_{Ch}$. On peut définir un paramètre de dégradation de mobilité qui correspond au rapport de conductance entre le canal de bord et le canal intrinsèque : $\alpha = [Q_{Ch}(V_g) \cdot \mu_{Ch}(V_g)] / [Q_{Ed}(V_g) \cdot \mu_{Ed}(V_g)]$.

L'équation 14 devient alors :

$$\mu_{Act}(V_g, L_{eff}) = \left[\frac{\mu_{Ch}(V_g)}{1 + \frac{\delta L}{L_{eff}} (\alpha - 1)} \right] \quad (15)$$

La figure 18 présente la diminution de la mobilité avec la longueur effective du canal. On notera pour l'ensemble des plaques (#4 et #5), un bon accord entre le modèle de l'équation 15 et l'expérience. Cette étude a été faite pour un nombre de porteurs libres de $7.5 \times 10^{12} \text{ cm}^{-2}$. Nous avons développé une stratégie qui nous a permis d'évaluer rapidement le coefficient α (Figure 17). Tout d'abord, la mobilité des porteurs du canal intrinsèque μ_{Ch} est extraite sur les transistors à L_g long ou sur des structures de test spécifique (VDP, HALL, etc...). Ensuite, les mesures de mobilité

Split-CV sont réalisées pour des transistors ayant différentes longueurs de grille. A une densité de charge N_{Ch} constante, le coefficient de dégradation α est ajusté de manière à rendre compte de la variation de mobilité du canal actif μ_{Act} avec la longueur effective (Figures 18). En respectant le protocole décrit en figure 17, on a obtenu un coefficient $\alpha=15$ pour les dispositifs de la plaque #4 avec gravure moins profonde (RD3), alors que pour les dispositifs de la plaque #5 avec gravure plus profonde (RD4), on obtient un ajustement raisonnable avec un coefficient α autour de 3.

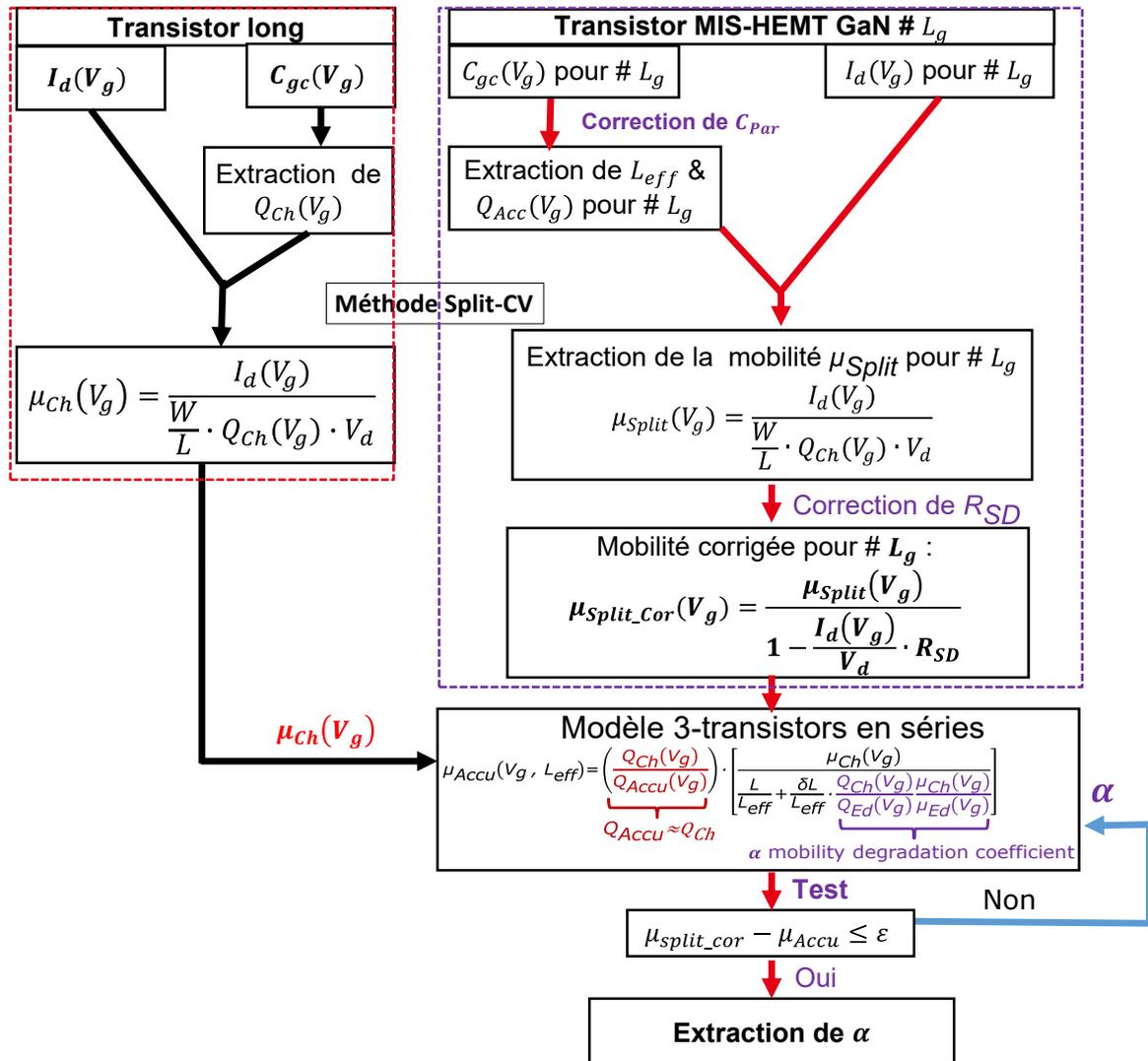


Figure 17: Comparaison entre les résultats expérimentaux et du modèle de mobilité en fonction de L_{eff} pour les plaques #4 et #5 (respectivement RD3 et RD4).

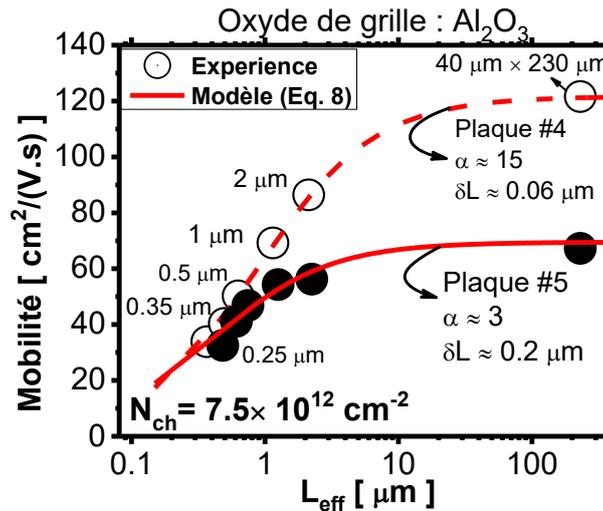


Figure 18: Comparaison entre les résultats expérimentaux et du modèle de mobilité en fonction de L_{eff} pour les plaques #4 et #5 (respectivement RD3 et RD4).

IV.2 Modélisation analytique des caractéristiques électriques des transistors MIS-HEMT GaN à grille encastree utilisant la fonction W de Lambert

Le but de cette partie est de présenter une approche de modélisation des transistors MIS-HEMT GaN à grille encastree en utilisant la fonction W de Lambert [6]. Ceci va nous permettre de construire l'évolution de la charge des porteurs libres dans le canal sur toute la plage de tension de grille [7] (i.e. de la faible à la forte accumulation). Pour cela, nous validerons d'abord l'applicabilité de la fonction W de Lambert et son utilité pour les transistors MIS-HEMT GaN à grille encastree, afin de décrire avec précision l'évolution des caractéristiques de capacité grille-canal $C_{\text{gc}}(V_g)$, puis la charge du canal $Q_{\text{ch}}(V_g)$ et enfin de modéliser le courant de drain de la faible à la forte accumulation. Pour terminer, on appliquera cette fonction sur l'approche de trois transistors en série pour une large gamme de tension V_g et pour différentes longueurs de grille L_g . Cette modélisation sera appliquée sur les transistors de la plaque #8 sans « back-barrier ».

IV.2.1 Modélisation de la charge de canal du transistor global MIS-HEMT GaN à grille encastree

Il a été démontré depuis longtemps, dans les dispositifs CMOS et FDSOI, que la fonction W de Lambert permet une extraction fiable de paramètres électriques sur tout le régime de fonctionnement (de la faible à la forte inversion) [7], [8]. Elle permet de rendre compte de la transition entre les régions de faible à forte inversion [6], [9], [7]. La fonction W de Lambert est également adaptée pour décrire l'évolution de la capacité de la couche d'inversion C_{gc} sous la grille [8]. Nous avons utilisé cette fonction W pour rendre compte de l'évolution de la charge de porteurs libres dans le canal de notre dispositif MIS-HEMT GaN. Pour un couple de paramètre

C_{ox} , n et V_{th} , on peut bien modéliser la charge du canal actif $Q_{Ch}(V_g, V_{th})$ par la fonction W de Lambert (Equation 16) [6], [7], [9].

$$Q_{Ch}(V_g, V_{th}) = C_{ox} n \frac{k_B T}{q} L W \left[\exp \left(q \frac{V_g - V_{th}}{n k_B T} \right) \right] \quad (16.a)$$

$$\text{Avec} \quad L W(x) = \ln(1+x) \left(1 - \frac{\ln(1+\ln(1+x))}{2+\ln(1+x)} \right) \quad (16.b)$$

C_{ox} est la capacité normalisée de l'oxyde de grille, n est le facteur d'idéalité, q est la charge élémentaire, V_{th} est la tension de seuil et $k_B T$ est l'énergie thermique.

Pour le même couple de paramètre, on peut déduire par dérivation de l'équation 16, les caractéristiques de capacité grille-canal $[C_{gc}(V_g, V_{th}) = dQ_{Ch}(V_g, V_{th})/dV_g]$.

Les Figures 19.a et 19.b montre pour l'ensemble des caractéristiques des dispositifs MIS-HEMT GaN, un bon accord entre expérience (symboles) et modélisation (trait interrompu) sur l'ensemble de la plage de fonctionnement du transistor.

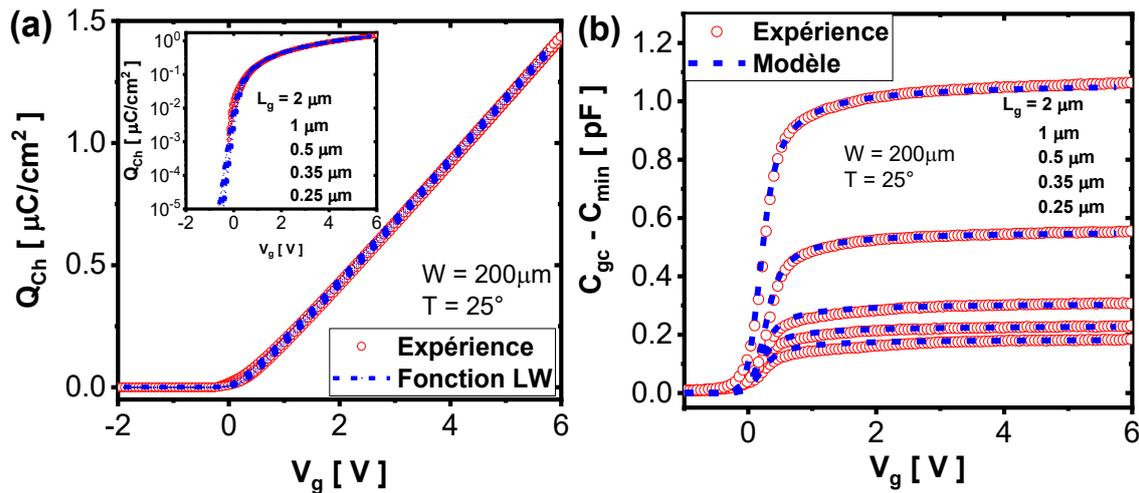


Figure 19: Comparaison pour différents longueurs de grille de la plaque #8 (expérimentale (symbole) et modèle de Lambert (traits pointillés)), de l'évolution des caractéristiques (a) $Q_{gc}(V_g)$ et (b) $C_{gc}(V_g)$.

IV.2.2 Modélisation globale du courant de drain du transistor HEMT GaN en régime de fonctionnement linéaire ou ohmique

On a montré précédemment que la fonction W de Lambert modélise bien l'évolution de la charge des porteurs dans le canal (Equation 16) des dispositifs MIS-HEMT GaN à grille encastree (Figure 19). Nous allons dans cette partie, modéliser le courant de drain du transistor HEMT GaN en régime linéaire ou ohmique.

En régime de fonctionnement linéaire, le courant de drain est donné par l'équation 17 [10].

$$I_d(V_g, V_{th}) = \frac{W}{L} \mu_{eff} \cdot Q_{Ch}(V_g, V_{th}) \cdot V_d \quad (17)$$

À partir de la formulation conventionnelle de la mobilité effective en régime d'accumulation, avec un terme de dégradation de mobilité (θ_1), μ_{eff} peut également être exprimé comme une fonction de la charge du canal (Equation 18) [11], [10], [8].

$$\mu_{eff}(Q_{ch}) = \frac{\mu_0}{1 + \theta_1 \cdot \left(\frac{Q_{ch}}{C_{ox}}\right)} \quad (18.a)$$

L'utilisation des équations 16, 17 et 18.a, a permis de modéliser pour différentes longueurs de grille (Figure 20.a et 21.a), les caractéristiques $I_d(V_g)$ mesurée et sa transconductance $g_m(V_g) = dI_d/dV_g$ sur les dispositifs MIS-HEMT GaN à grille encadrée de la plaque #8. On observe un bon accord entre l'expérience et la modélisation avec une erreur relative inférieure à 10% (Figure 20.b et 21.b respectivement). Dans cette étude, l'algorithme de régression non-linéaire de Levenberg-Marquardt a été utilisé pour extraire les meilleurs paramètres d'ajustement.

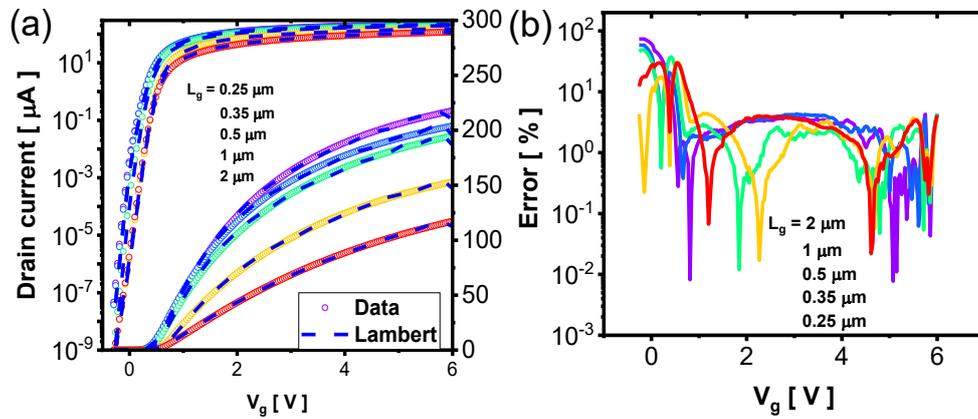


Figure 20: Comparaison pour différentes longueurs de grille de la plaque #8 (expérimentale (symbole) et modélisation (traits pointillés)), de l'évolution des caractéristiques (a) $I_d(V_g)$ et (b) l'erreur en fonction de V_g .

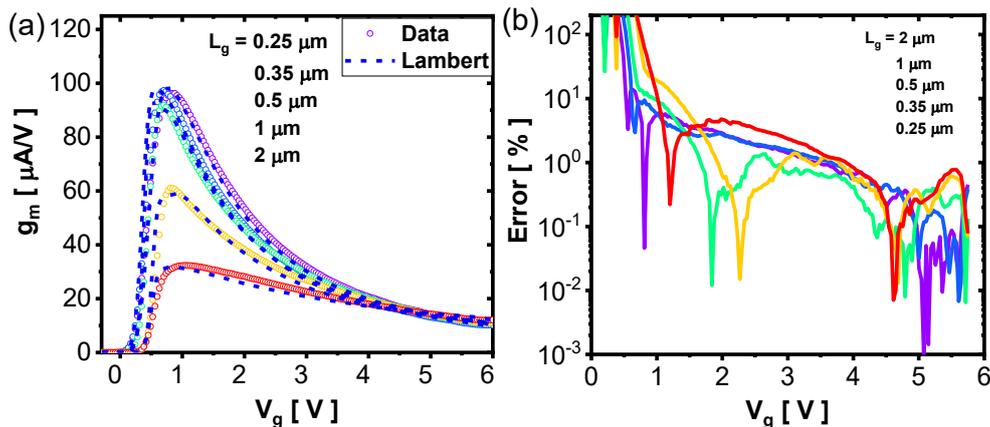


Figure 21: Comparaison pour différentes longueurs de grille de la plaque #8 (expérimentale (symbole) et modélisation (traits pointillés)), de l'évolution des caractéristiques (a) $g_m(V_g)$ et (b) l'erreur en fonction de V_g .

Les paramètres électriques (tension de seuil $V_{th,L}$, le facteur d'idéalité n et la mobilité à faible champs μ_0) qui ont permis de modéliser les caractéristiques $I_d(V_g)$ sont représentés sur la figure

22. On observe sur la Figure 22.a, un bon accord de $V_{th,L}$ avec les tensions de seuil $V_{th,Y}$ extraites par la méthode basée sur la fonction Y, celles $V_{Th,gm}$ obtenues en extrapolant à partir de la tangente sur la caractéristique $I_d(V_g)$ au maximum de sa transconductance. Cependant, un écart $V_{th,I}-V_{th,Q}$ d'environ 500 mV est obtenu avec la tension de seuil qui a été extraite en extrapolant les caractéristiques $Q_{ch}(V_g)$ à partir de V_{gmax} .

Nous verrons que cette différence $V_{th,I}-V_{th,Q}$ peut avoir une influence non négligeable sur le comportement de la mobilité split-CV. La figure 22.b compare le facteur d'idéalité expérimental extrait à partir de la courbe $I_d(V_g)$ [$n = SS/(\ln(10) \cdot k_B T/q)$] à celui obtenu par la fonction de Lambert. On observe un bon accord pour des longueurs de grille supérieures à 0.35 μm . La figure 22.c présente un bon accord entre la mobilité split-CV corrigée des effets de résistance d'accès extraite pour $N_{Ch}=7.5 \times 10^{12} cm^{-2}$ et la mobilité à faible champs μ_0 obtenue en utilisant la méthode basée sur les fonctions de Lambert et Y. Un bon accord est également obtenu entre $\theta_1(\beta)$ obtenu par la méthode basée sur la fonction de Y et celle de Lambert (Figure 23.a), la pente permet d'évaluer la résistance d'accès source/drain à environ $6.5 \Omega \cdot mm$.

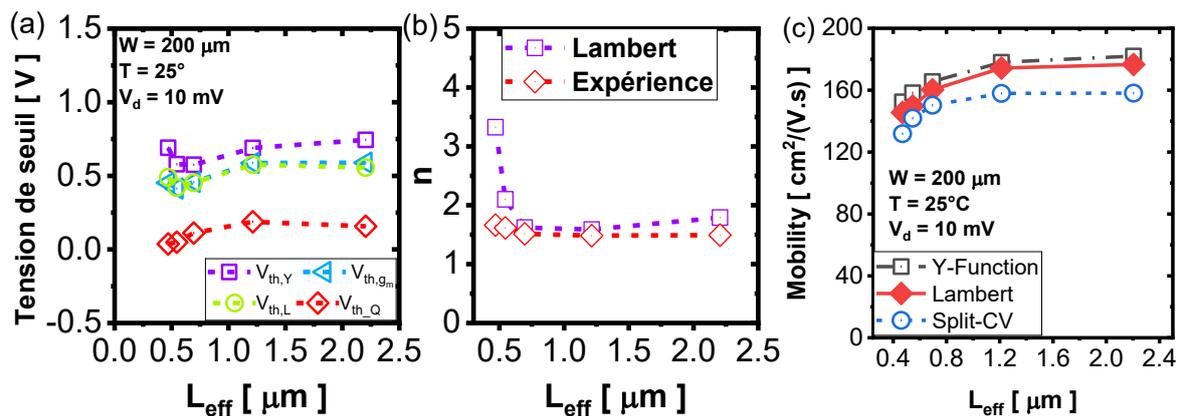


Figure 22: Evolution en fonction de la longueur de grille, (a) de la tension de seuil, (b) du facteur d'idéalité n et (c) de la mobilité pour les dispositifs MIS-HEMT GaN de la plaque #8.

La Figure 23.b compare en fonction du nombre de porteurs, la mobilité effective avec effet de R_{SD} obtenue par la méthode split-CV classique, et celles obtenues avec les méthodes utilisant les fonctions Y et de Lambert. Nous allons voir que les différences de comportement observés entre les différentes mobilités pour des faibles densités de charges Q_{ch} peuvent s'expliquer par la différence d'analyse du contrôle électrostatique du canal du dispositif, entre mesures de capacité C_{gc} et de courant I_d (Figure 23.a).

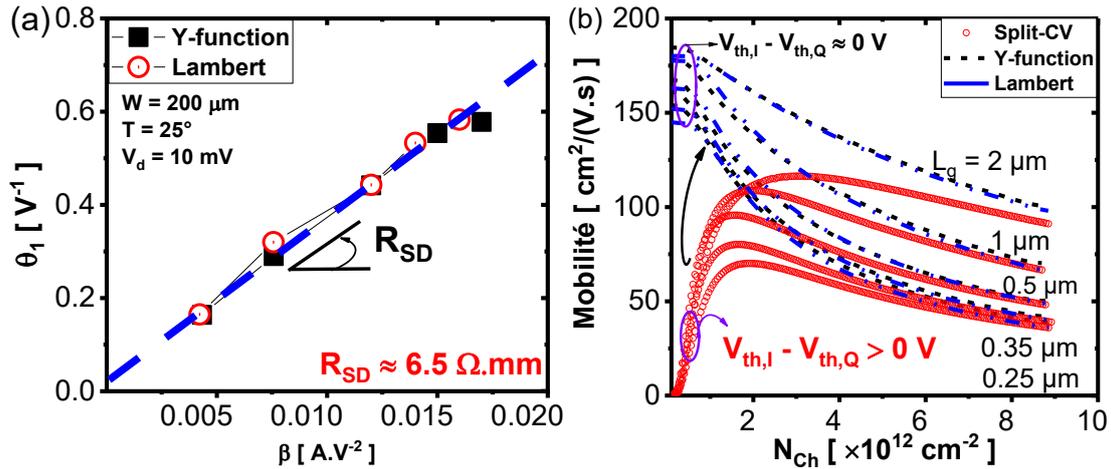


Figure 23: (a) dépendance du coefficient θ_1 en fonction du paramètre de gain du transistor β et (b) Comparaison de l'évolution de la mobilité effective avec résistance d'accès source/drain obtenue la méthode CV-split, fonction Y et Lambert.

En effet, la mesure de la capacité C_{gc} conduit à une information sur le couplage entre les porteurs libres accumulés et la grille, tandis que la mesure du courant donne une information sur le transport de porteurs libres le long du canal de conduction. Pour les deux mesures électriques, les tensions de seuil ne sont pas identiques ($V_{th,I} - V_{th,Q} \neq 0$), ceci est surprenant mais, se voit aussi sur la mobilité Split-CV qu'on extrait de ces mesures.

Une modélisation analytique de la mobilité effective split-CV (Equation 18.b), va nous permettre de mieux saisir le rôle de la différence entre $V_{th,I}$ et $V_{th,Q}$ et son évolution, en particulier pour les faibles densités de charge Q_{Ch} (Figure 24).

$$\mu_{Ch}(V_g) = \frac{L}{W} \cdot \frac{I_d(V_g, V_{th,I})}{V_d \cdot Q_{Ch}(V_g, V_{th,Q})} \quad (18.b)$$

On a mis sur pied une stratégie qui consiste à modéliser d'une part, le courant de drain avec une tension de seuil variable $V_{th,I}$ (Equations 17) et d'autre part, la charge du canal en utilisant la fonction de Lambert avec une tension de seuil fixe $V_{th,Q}$ (Equations 16). Puis, de combiner les deux fonctions par la méthode split-CV pour extraire la mobilité effective (Equation 18.b). La figure 24 présente les résultats de modélisation analytique dans le cas sans (Figure 24.a) et avec (Figure 24.b) prise en compte de l'effet de R_{SD} . Nous pouvons donc observer trois conditions possibles sur la différence entre $V_{th,I}$ et $V_{th,Q}$:

- $V_{th,I} - V_{th,Q} < 0$: la mobilité effective split-CV surestime la mobilité de porteurs libres du canal. On observe des valeurs de mobilité très élevées pour des faibles valeurs de N_{Ch} .
- $V_{th,I} - V_{th,Q} = 0$: la mobilité effective split-CV sans effet de R_{SD} est constante et avec effet de résistance d'accès, elle diminue pour une certaine valeur de densité de porteur libre.

Cette mobilité split-CV est cohérente avec la mobilité effective obtenue par les méthodes basées sur la fonction Y ou Lambert (Equation 18.a).

- $V_{th,I} - V_{th,Q} > 0$: la courbe de mobilité effective Split-CV en fonction de la densité de porteurs libre N_{Ch} commence à 0 et présente un comportement généralement observé dans la littérature.

Ces différents résultats de modélisation sont en accord avec la différence de comportement de la mobilité obtenue par la méthode split-CV et celle obtenue par l'équation 18.a (Figure 22.c et Figure 23.b).

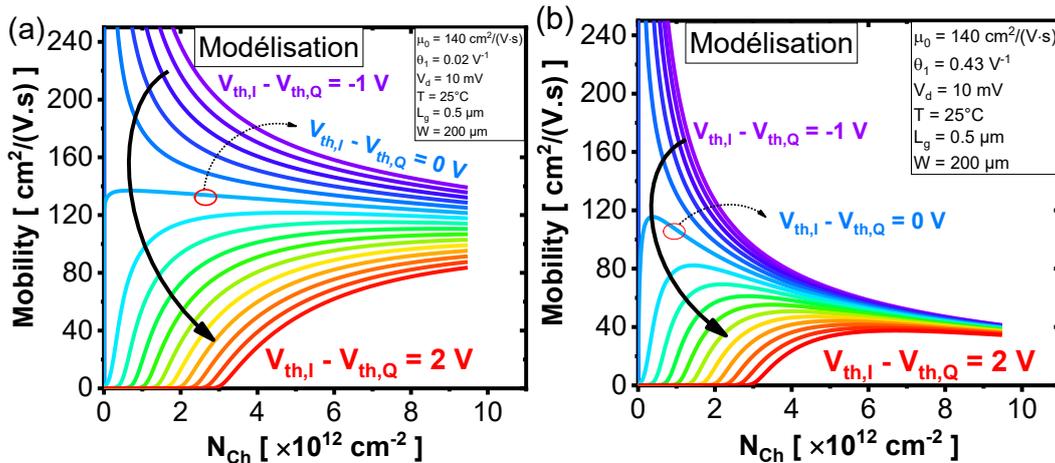


Figure 24: Impact de la différence entre $V_{th,I}$ et $V_{th,Q}$ sur l'évolution de la mobilité (modélisation) obtenue par la méthode CV-split (a) sans et (b) avec effet de résistance d'accès source/drain.

IV.3 Etude expérimentale de la mobilité de chaque région du canal actif par la méthode différentielle

Pour comprendre l'origine de la dégradation de la mobilité avec la longueur effective, nous proposons dans cette partie une nouvelle méthode différentielle qui compare à différentes longueurs de grille les caractéristiques électriques I-V et C-V. L'objectif de cette partie sera donc de montrer l'applicabilité de cette méthode pour des transistors MIS-HEMT GaN à grille encastrée et d'extraire la mobilité du canal de coin, de flanc et fond de grille. Cette méthode a été appliquée sur des plaques #4, #5 et #8 avec deux profondeurs de gravure (RD3 et RD4).

IV.3.1 Principe de la méthode différentielle

Les méthodes différentielles sont généralement basées sur une différence entre paramètres indépendants [4], [12], [3]. Ici, on analyse les caractéristiques IV et CV selon ce principe.

Considérons deux dispositifs (1 et 2) à grille MIS encastrée (Figure 27) de longueur de fond de grille différentes respectivement $L_1 = L_{eff1} - \delta L$ et $L_2 = L_{eff2} - \delta L$.

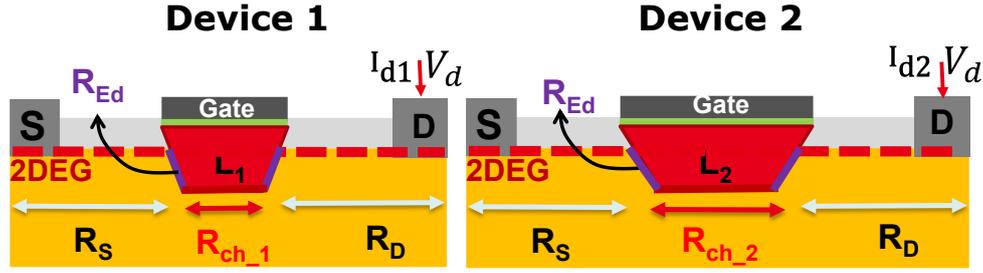


Figure 25: Illustration schématique de deux transistors avec différentes longueurs de grille. (Device 1), L_1 et (Device 2) L_2

La résistance totale en régime linéaire de chaque transistor est donnée par des équations semblables à l'équation 10 et la capacité grille-canal $C_{gc}(V_g)$ par l'équation 21.

$$C_{gc}(V_g) = C_{ch}(V_g) + C_{Ed}(V_g) + C_{Par} \quad (21)$$

La différence des caractéristiques $I_d(V_g)$ et $C_{gc}(V_g)$ associés à chacun des dispositifs permet d'obtenir la résistance et la capacité C_{gc} intrinsèque de fond de grille qui sont appelés respectivement $\Delta R(V_g)$ (Equation 22) et $\Delta C_{gc}(V_g)$ (Equation 23).

$$\Delta R(V_g) = V_d \cdot \left(\frac{1}{I_{d2}(V_g)} - \frac{1}{I_{d1}(V_g)} \right) \quad (22)$$

$$\Delta C_{gc}(V_g) = C_{gc,2}(V_g) - C_{gc,1}(V_g) \quad (23)$$

En combinant les équations 10 et 22 et les équations 21 et 23, on obtient respectivement la résistance $R_{Ed}(V_g)$ (Equation 24) et la capacité $C_{Ed}(V_g)$ (Equation 25) du canal de bord de grille.

$$R_{Ed}(V_g) = \frac{V_d}{I_{d1/2}(V_g)} - \frac{\Delta R(V_g)}{L_2 - L_1} \cdot L_{1/2} - R_{SD} \quad (24)$$

$$C_{Ed}(V_g) = C_{gc,1/2}(V_g) - \frac{\Delta C_{gc}(V_g)}{L_2 - L_1} \cdot L_{1/2} - C_{Par} \quad (25)$$

C_{Par} est la capacité de couplage parasité évaluée précédemment.

En utilisant ces expressions, il est possible de calculer la capacité grille-canal C_{gc} normalisée dans la région de flanc (Figure 26.a) et la région de fond de grille (Figure 26.b). On observe une capacité minimale significative autour de $2.8 \times 10^{-12} F \cdot cm^{-1}$ à $V_g = -1V$ (Figure 28.a). Cette capacité minimale a été reliée précédemment au couplage capacitif entre la grille et le 2DEG (sans capacité parasité) en régime de déplétion. La valeur obtenue était alors autour de $3.1 \times 10^{-12} F \cdot cm^{-1}$ sans couplage parasité à la même tension, ce qui est cohérent. Tandis qu'en accumulation, on observe une bonne homogénéité de l'épaisseur de l'oxyde de grille qui correspond à une capacité de $2.58 \times 10^{-7} F \cdot cm^{-2}$ ($C_{ox} = \Delta C_{gc}(V_{gmax}) / (\Delta L_g \cdot W)$). A partir de la fonction de Lambert, il est possible de reconstruire l'évolution de la capacité grille-canal en utilisant l'équation 26 [7]. On

observe un bon accord entre expérience et modélisation pour les différentes caractéristiques de la capacité $C_{gc}(V_g)$ pour chaque région du canal actif pour des tensions de grille positive ($V_g \geq V_{th}$). La figure 26.c présente en fonction de la tension de grille, le nombre de charge en cm^{-2} dans le canal de bord et de fond. Notons qu'il est possible de déduire la longueur totale du canal de flanc de grille par la méthode différentielle en utilisant l'expression $\delta L \approx C_{Ed}(V_{gmax}) / (C_{ox} \cdot W)$.

$$C_{gc}(V_g, V_t) = \frac{(q/nk_B T) \cdot Q_{Ch}(V_g, V_t)}{C_{ox} + (q/nk_B T) \cdot Q_{Ch}(V_g, V_t)} \quad (26)$$

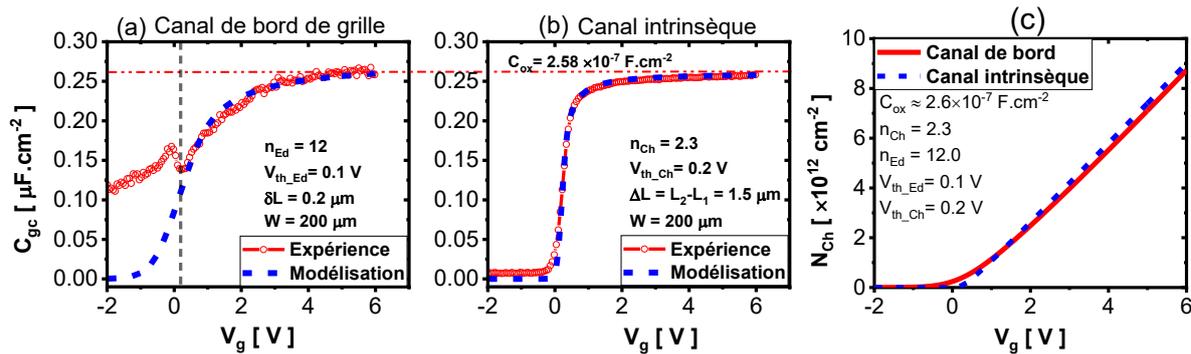


Figure 26: Evolution en fonction de la tension de grille (expérience et modèle) : (a) de la capacité de bord de grille, (b) de la capacité du fond de grille et (c) du nombre de porteur dans le flanc et dans le canal intrinsèque.

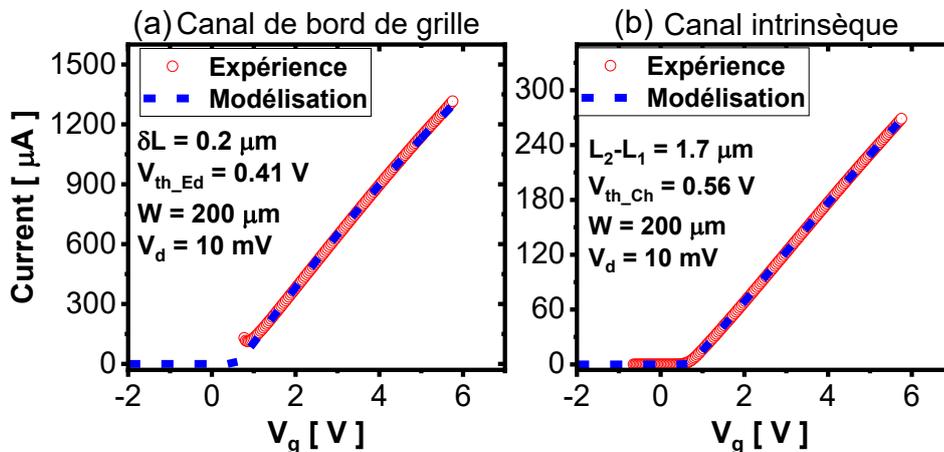


Figure 27: Evolution en fonction de la tension de grille du courant : (a) du transistor de flanc et (b) du transistor de fond de grille pour la plaque #8.

La Figure 27 présente pour chacune des deux régions l'évolution du courant avec la tension de grille. Pour des tensions de grille $V_g < V_{th}$ (sous le seuil), les données expérimentales (Figure 27.a) sont insuffisantes pour permettre une bonne extraction. Il est toutefois possible de définir une zone de fiabilité d'extraction par cette méthode en accumulation ($V_g > V_{th}$). Notons également en figure 28 que la fonction de Lambert permet de reconstruire le courant dans chaque zone du canal du transistor, sur toute la plage de tension. Nous observons pour l'ensemble des courbes, un bon accord entre l'expérience et la modélisation du courant (Figures 27.a et 27.b).

À partir des équations 22, 23, 14 et 25, on peut calculer la mobilité des porteurs libres dans le canal intrinsèque (Equation 27) et en bord de grille (Equation 28).

$$\mu_{\text{Ch}}(V_g) = \frac{L_2 - L_1}{W} \cdot \frac{1}{Q_{\text{Ch}}(V_g) \cdot \Delta R(V_g)} \quad (27)$$

$$\mu_{\text{Ed}}(V_g) = \frac{\delta L}{W} \cdot \frac{1}{Q_{\text{Ed}}(V_g) \cdot R_{\text{Ed}}(V_g)} \quad (28)$$

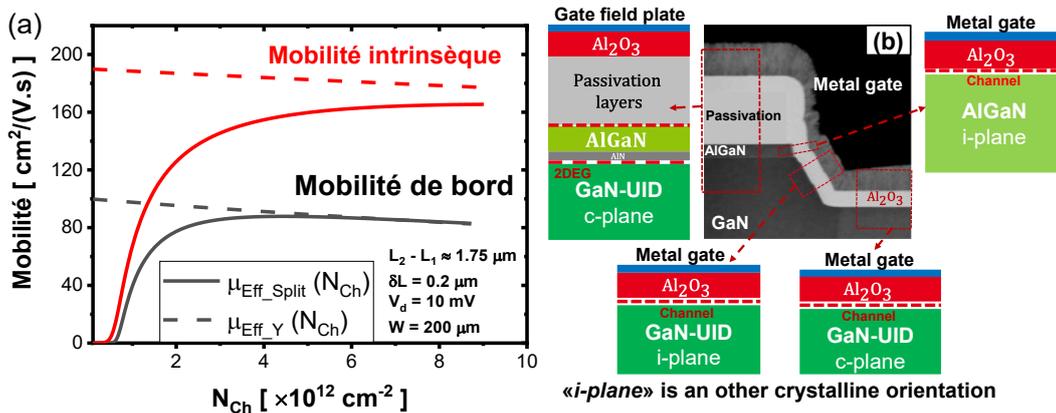


Figure 28: (a) Evolution de la mobilité corrigée des effets de R_{SD} du canal de fond et de bord de grille obtenue par la méthode différentielle et (b) Image en coupe TEM de la région de grille d'un transistor MIS-HEMT GaN à grille encastrée montrant les différents types d'interface.

La figure 28.a présente pour des dispositifs de la plaque #8, l'évolution de la mobilité en fonction du nombre de porteurs libres du canal intrinsèque et de bord de grille. On observe une mobilité dans le canal de bord de grille inférieure à la mobilité du canal intrinsèque de fond. Cette différence n'est pas surprenante, mais pour mieux la comprendre, on se propose de comparer deux plaques (#4 et #5) avec différentes profondeurs de gravure (RD3 et RD4). Notons que ces deux plaques ont le même procédé de fabrication de la recette 2 (voir Chapitre 2) avec le même type d'épitaxie.

IV.3.2 Analyse de la mobilité des porteurs libres dans le canal de fond, de flanc et de coin dans les dispositifs MIS-HEMT GaN à grille encastrée

La méthode décrite précédemment a été appliquée sur deux plaques (#4 et #5) avec différentes profondeurs de gravure (RD3 et RD4). On compare pour ces deux plaques, l'évolution de la mobilité des porteurs dans le canal intrinsèque en fonction du nombre de porteurs libres (Figure 29.a). Nous obtenons une mobilité équivalente à celle d'un transistor long. Les dispositifs de la plaque #5 avec une gravure profonde (RD4) présentent une dégradation de mobilité par rapport à ceux avec une gravure moins profonde (RD3) de la plaque #4. Ceci est probablement causé par l'influence des défauts résiduels créés par le processus de gravure (fabrication) de la grille MIS dont on conçoit qu'il augmente avec la durée de gravure. Les lignes continues dans la figure 29.b présentent pour les mêmes plaques, l'évolution de la mobilité de bord de grille.

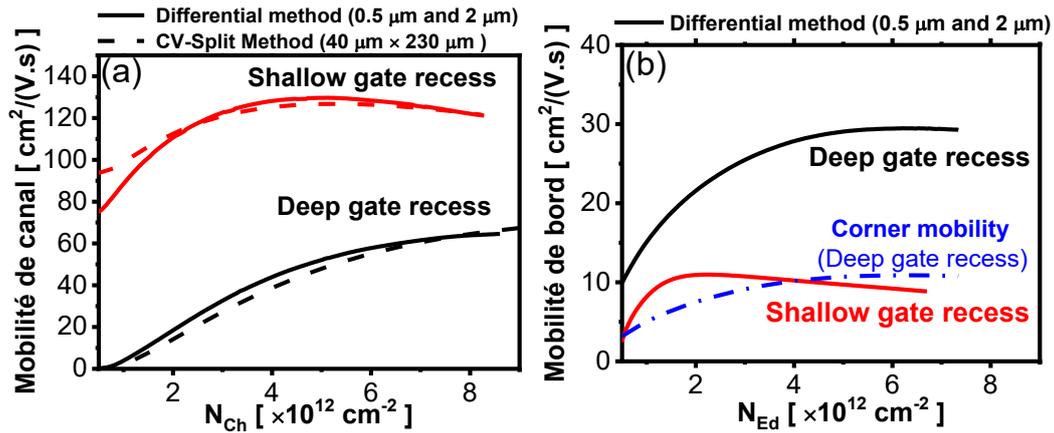


Figure 29: Mobilité intrinsèque de canal en fonction de N_{Ch} (a) et la mobilité de flanc de grille en fonction de N_{Ed} (b) pour une gravure peu profonde et une gravure profonde de dispositifs MIS-HEMT GaN. N_{Ch} et N_{Ed} étant les concentrations de porteurs en fond de canal et en bord de grille du transistor.

Nous observons cette fois une mobilité plus dégradée pour les dispositifs avec une gravure moins profonde, RD3 (plaque #4). Si on considère une densité de porteurs libres de $6 \times 10^{12} cm^{-2}$, les valeurs de mobilités μ_{Ch} et μ_{Ed} extraites sont respectivement $130 cm^2/(V.s)$ et $9 cm^2/(V.s)$ pour la plaque avec gravure moins profonde (RD3, Figure 29.a) et $60 cm^2/(V.s)$ et $29 cm^2/(V.s)$ pour la plaque avec gravure profonde (RD4, Figure 29.b). Les valeurs calculées du paramètre de dégradation de mobilité $\alpha \approx (Q_{Ch} \cdot \mu_{Ch}) / (Q_{Ed} \cdot \mu_{Ed})$ sont respectivement 14.4 et 2.1 pour les deux. Les résultats de α obtenus par la méthode différentielle sont cohérents avec ceux obtenus selon la Figure 17 sur l'étude de modélisation de la mobilité (15 pour une gravure moins profonde (RD3) et 3 pour une gravure profonde (RD4)).

Toutefois, une dégradation de mobilité plus importante dans le canal en bord de grille, pour un dispositif à gravure moins profonde (RD3) est surprenante car cela suppose qu'un dispositif à gravure profonde (RD4) pourrait guérir l'influence de ces défauts sur la mobilité. Nous allons voir que ce résultat inattendu est lié au fait que la mobilité dans le canal de bord correspond à une mobilité équivalente dans les flancs et dans les coins de grille (Image TEM, Figure 3.c). La mesure de la longueur du canal de coin sur l'image TEM, a donné une longueur totale pour les deux coins d'environ $0.06 \mu m$, identique pour les deux profondeurs de gravure. À partir de cette image, nous pouvons considérer que la mobilité de porteur dans le canal de bord de grille pour une gravure moins profonde (RD3) est une bonne image de la mobilité de porteurs dans le coin du canal. Pour une gravure profonde (RD4), si on suppose que la mobilité de porteur dans les flancs à l'extérieur des coins est proche de la mobilité du canal intrinsèque, on peut extraire la mobilité de coin. On trouve une mobilité proche de celle vue en bord du dispositif avec une gravure moins profonde RD3 (Courbe bleue pointillé de la Figure 29.b). Ceci confirme sur les deux plaques que la mobilité des porteurs libres est particulièrement dégradée dans les coins de grille. L'image TEM de la figure

28.b montre bien que l'orientation cristalline de la surface de conduction sur le flanc et sur le coin sont différentes entre elles et de celle du plan du fond de grille orienté [1000]. La dégradation de la mobilité dans les coins peut également s'expliquer par l'influence de l'orientation cristalline de cette surface. Il a été démontré dans la littérature que l'orientation du plan cristallin de la couche canal a une influence sur la mobilité [13], [14]. La mobilité de porteur sur un plan orienté $[1\bar{1}00]$ (plan-m) est plus grande que celle sur un plan orienté $[11\bar{2}0]$ (plan-a) [13], [14]. Cette différence est causée par la variation de densité de porteurs et une distribution hexagonale de défauts (joints de grain, dislocations) [14] mais aussi les charges fixes dans l'oxyde, les charges d'état d'interface et les charges d'impuretés ionisées localisées dans le GaN pour les deux orientations [15]. Il est possible d'avoir d'autres phénomènes dans les coins tels que les effets 2D, défauts structuraux, etc...

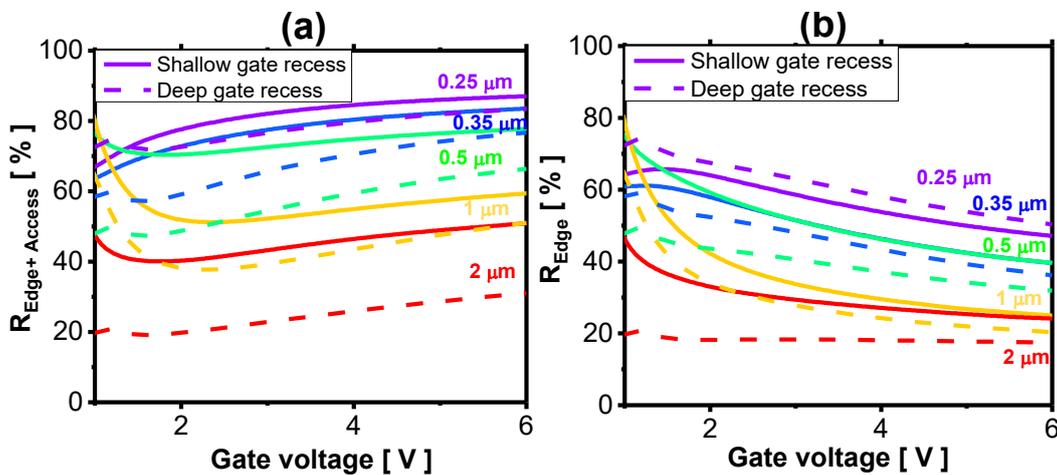


Figure 30: Evolution en fonction de la tension de grille, la contribution relative (en %), (a) des résistances d'accès et de bord et (b) uniquement aux régions de bord pour les plaques de gravure profonde (RD3) et peu profonde (RD4).

En utilisant les différentes résistances que constitue la résistance totale R_{ON} (Equation 10, 17 et 19), on peut évaluer la contribution relative (en %) de l'ensemble des résistances d'accès et de bord (Figure 30.a), voire la contribution liée aux régions de bord (Figure 30.b). On démontre ainsi l'influence de la réduction de la longueur du canal sur la contribution des différentes résistances.

IV.3.3 Analyse de l'effet de la profondeur de gravure sur la mobilité des porteurs libres du canal intrinsèque

Nous avons montré que la gravure augmente la résistance du canal de conduction d'au moins une décade à un même état de charge (Chapitre 2). Précédemment, on a montré que la diminution de la mobilité intrinsèque avec la profondeur de gravure était causée par des défauts créés par le processus de réalisation de l'empilement de grille ou de la proximité du canal de

conduction avec les défauts en volume dans le GaN. Dans cette partie, nous résumons l'influence de la profondeur de gravure sur la mobilité des porteurs dans le canal intrinsèque.

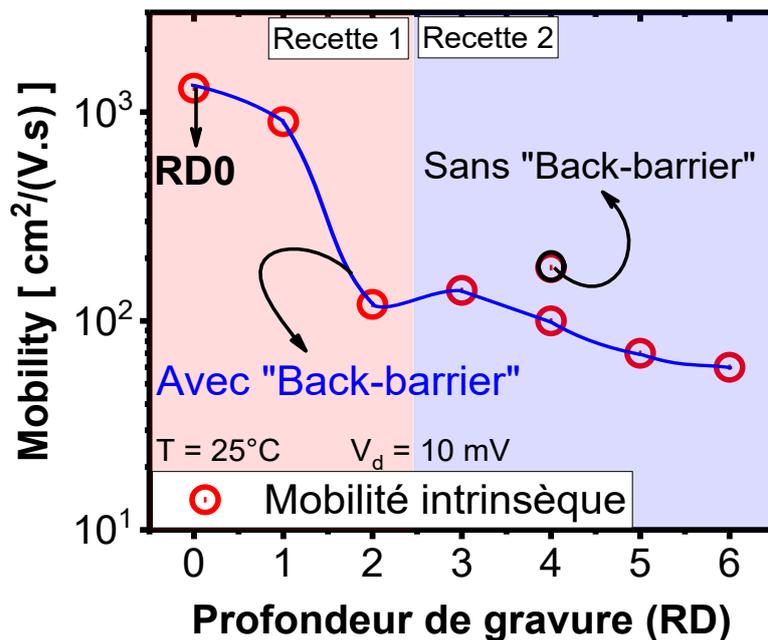


Figure 31: Evolution de la mobilité intrinsèque en fonction de la profondeur de gravure.

La figure 31 présente pour l'ensemble des plaques (#0, #1, #2, #4, #5, #6, #7 et #8), l'évolution de la mobilité intrinsèque en fonction de la profondeur de gravure. Notons que la surface du canal intrinsèque est sur le plan orienté [1000] du réseau cristallin du GaN [2]. On observe une diminution progressive de la mobilité avec la profondeur de gravure qui tend à être constante à partir de RD5. Cependant, on observe pour une même profondeur de gravure RD4, une valeur de mobilité des porteurs libres plus forte sur la plaque #8 sans « back-barrier ». Ce résultat illustre l'influence de la « back-barrier » sur le mécanisme de transport de charge. Les dopants de cette couche vont se comporter comme des défauts profonds (charges localisées). Ces charges localisées vont augmenter les interactions entre les porteurs du canal et les centres coulombiens ce qui aura pour conséquence la diminution de la mobilité. Cette mobilité faible pour la plaque avec une couche « back-barrier » dopée p est le résultat de l'augmentation d'un champs vertical nécessaire pour produire l'inversion du canal.

IV.3.4 Modélisation analytique de trois transistors en série contrôlés par une même grille MIS en régime linéaire ou ohmique

On a précédemment montré que les transistors MIS-HEMT GaN à grille encastrée fonctionnent comme trois transistors en série, dont un transistor principal et deux transistors de bord. Pour modéliser le courant de drain total, on va supposer que chaque transistor a sa propre densité de charge (respectivement Q_{ch} et Q_{ed} , Equation 16) et sa propre mobilité effective

(respectivement $\mu_{\text{eff_ch}}$ et $\mu_{\text{eff_ed}}$, Equation 18.a). Notons que la densité de charge du canal est modélisée séparément avec la fonction de Lambert.

Nous pouvons donc extraire en régime de fonctionnement linéaire ou ohmique, la charge équivalente (Equation 19) et le courant de drain total (Equation 20) pour les trois transistors en série.

$$Q_{\text{Tot}}(V_g) = \frac{L_{\text{ch}} \cdot Q_{\text{ch}}(V_g, 0, V_{\text{th_ch}}) + 2 \cdot (\delta L/2) \cdot Q_{\text{ed}}(V_g, 0, V_{\text{th_ed}})}{L_{\text{ch}} + 2 \cdot (\delta L/2)} \quad (19)$$

$$I_{\text{dlin}}(V_g, V_{\text{tch}}, V_{\text{ted}}, L_{\text{ch}}) = \frac{V_d}{\frac{L_{\text{ch}}}{W \cdot \mu_{\text{effch}} \cdot Q_{\text{ch}}(V_g, 0, V_{\text{th_ch}})} + \frac{2 \cdot (\delta L/2)}{W \cdot \mu_{\text{effed}} \cdot Q_{\text{ed}}(V_g, 0, V_{\text{th_ed}})} + R_{\text{SD}}} \quad (20)$$

Nous avons donc au total 7 paramètres d'ajustement : V_{th} , μ_0 , θ_0 pour le canal intrinsèque et de bord de grille, et un facteur d'idéalité global, n obtenue précédemment (figure 22.b). La stratégie de modélisation utilisée a consisté à prendre en compte la mobilité à faible champs μ_0 pour le transistor de fond et de bord obtenue par la méthode différentielle (respectivement $190 \text{ cm}^2/(V \cdot s)$ et $96 \text{ cm}^2/(V \cdot s)$). Puis, de fixer la tension de seuil du transistor de bord, à $V_{\text{th_ed}} = 0.41 \text{ V}$ et enfin, d'ajuster la tension de seuil du transistor intrinsèque $V_{\text{th_ch}}$ qui va dépendre de la longueur de fond de grille L_g . Les valeurs de $V_{\text{th_ch}}$ varient entre 0.51 V et 0.56 V. La Figure 32 montre l'ensemble des caractéristiques $I_d(V_g)$ des dispositifs de la plaque #8 en échelle linéaire (Figure 32.a) et logarithmique (Figure 32.b). Un bon accord entre expérience et modélisation est obtenu sur l'ensemble des courbes et sur toute la plage de fonctionnement du transistor en régime linéaire ou ohmique.

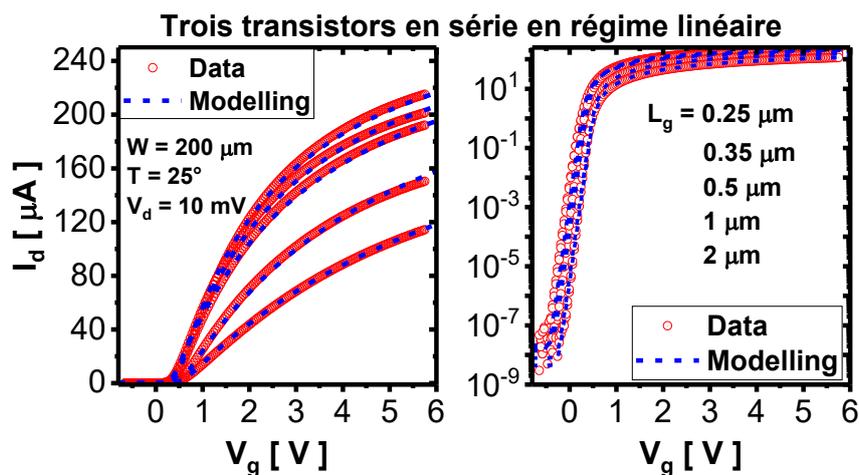


Figure 32: Comparaison entre expérience et modélisation du courant de drain courant avec l'approche de trois transistors en série en régime de fonctionnement linéaire ou ohmique.

IV.3.5 Modélisation analytique de trois transistors en série contrôlés par une même grille MIS en régime non-linéaire

De manière générale, en régime de fonctionnement non-linéaire, le courant de drain est donné par intégration sur la variation de l'écart des positions de quasi-niveau de Fermi U_c [10] le long du canal de conduction entre la source et le drain (Equation 21).

$$I_d(V_g, V_d, V_t) = \frac{W}{L} \int_{V_s}^{V_d} \mu_{eff} [Q_{ch}(V_g, U_c, V_t)] \cdot Q_{ch}(V_g, U_c, V_t) dU_c \quad (21)$$

Avec la présence de la résistance de source et drain, respectivement R_S et R_D (on suppose que $R_S = R_D = \frac{R_{SD}}{2}$), nous observons une chute de tension dans les régions d'accès côté source et côté drain. Pour modéliser le courant de drain traversant le composant, il faut prendre en compte cette chute de tension.

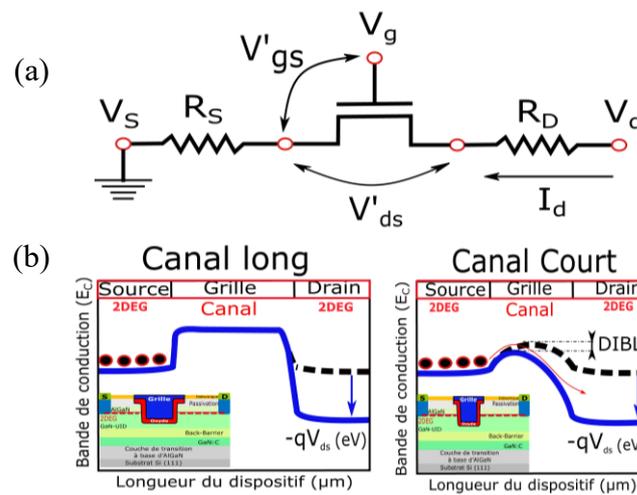


Figure 33: Illustration (a) du modèle électrique global du transistor et (b) des effets de canaux courts due au phénomène DIBL sur la bande d'énergie de conduction le long du canal entre la source et le drain.

En effet, lorsque les tensions de grille et de drain sont appliquées sur le dispositif, une différence est observée entre les tensions externes effectivement appliquées V_g et V_d et les tensions internes au niveau du canal V'_{gs} et V'_{ds} . Notons que dans les dispositifs réels, il est possible d'avoir une asymétrie de résistance d'accès ($R_S \neq R_D$). Avec la réduction de la longueur du canal, les effets de canaux courts (« Short Channel Effect », SCE) doivent être pris en compte. Un des phénomènes responsables de cet effet est le DIBL « Drain Induced Barrier Lowering » [16]–[18] (Chapitre I). Dans notre modélisation, nous allons prendre en compte cet effet par le coefficient λ appelé coefficient DIBL (Figure 33.b). En prenant en compte ces différents effets, on montre que la tension de grille interne au canal est donnée par l'équation 22 et la tension de drain par l'équation 23.

$$V'_{gs} = V_g - I_d \cdot \frac{R_{SD}}{2} + \lambda \cdot V'_{ds} \quad (22)$$

$$V'_{ds} = V_d - I_d \cdot R_{SD} \quad (23)$$

λ est le coefficient DIBL.

Considérons le schéma électrique de notre dispositif MIS-HEMT à grille encastree précédent (Figure 16). Le long du chemin de transport de charge, nous avons deux points de référence de potentiel coté source et coté drain respectivement $V_{ms} = V_{S'}$ et $V_{md} = V_{D'}$, tels qu'en ces deux points l'équation de continuité de courant soit vérifiée (Equation 24).

$$\begin{cases} I_{dch}(V_g, V_{ms}, V_{md}, V_{th_ch}, L_{ch}) = I_{ded}(V_g, 0, V_{ms}, V_{th_Ed}, \delta L/2) \\ I_{dch}(V_g, V_{ms}, V_{md}, V_{th_ch}, L_{ch}) = I_{ded}(V_g, V_{md}, V_d, V_{th_Ed}, \delta L/2) \end{cases} \quad (24)$$

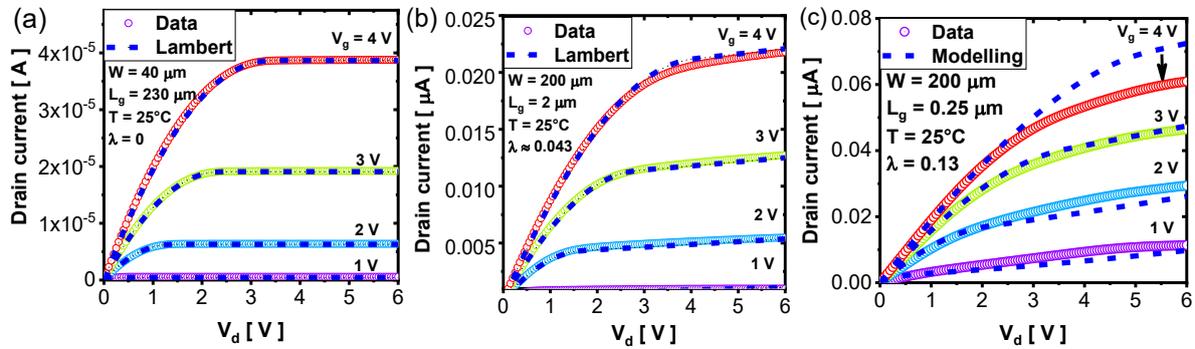


Figure 34: Comparaison entre expérience et modélisation du courant en fonction de la tension de drain avec l'approche de trois transistors en série pour différentes tensions de grille et sur trois dispositifs différents (a) $L_g \cdot W = 230 \times 40 \mu\text{m}^2$, (b) $L_g \cdot W = 2 \times 200 \mu\text{m}^2$ and (c) $L_g \cdot W = 0.25 \times 200 \mu\text{m}^2$.

La résolution numérique de ce système (Equation 24) nous a permis d'obtenir les potentiels V_{ms} et V_{md} . Puis, du système des équations 22 et 23, on peut calculer le courant de drain à chaque tension V_g et V_d appliquées. Pour notre modélisation analytique, nous avons pris en compte les paramètres d'ajustement V_{th} , μ_0 et n obtenus précédemment. La figure 34 présente pour l'ensemble des caractéristiques de sortie $I_d(V_d)$ des dispositifs testés de la plaque #8, un bon accord entre expérience et modélisation sur toutes les différentes plages de tension V_d . La figure 34.a présente pour un dispositif à canal long, un bon accord pour l'ensemble de tension de grille V_g . Avec la réduction de la longueur du canal ($L_g=2\mu\text{m}$ et $0.25\mu\text{m}$), on observe un courant de drain I_d qui ne sature pas avec la tension de drain V_d . Cette non-saturation du courant de drain est due au phénomène DIBL (Figure 33.b). Pour une longueur de grille de $2\mu\text{m}$, un bon ajustement est obtenu avec un coefficient DIBL λ de 0.043 (Figure 34.b). Par contre, pour un dispositif court de $0.25\mu\text{m}$, on observe un bon accord pour des faibles tensions de grille inférieures à 3V avec un coefficient DIBL λ de 0.13 (Figure 34.c). Pour des tensions de grille supérieures à 3V, on observe un courant de drain plus faible. Ce qui montre que d'autres phénomènes physiques entrent en jeu tels que la

vitesse de saturation, génération de porteurs chauds, etc... ces phénomènes n'ont pas été pris en compte dans le cadre de cette étude.

V. Conclusion

Ce chapitre a été consacré à l'analyse approfondie du fonctionnement des dispositifs MIS-HEMT GaN à grille encastrée. L'étude a été réalisée sur les plaques d'un même procédé de fabrication (recette 2) avec différentes profondeurs de gravure et différentes architectures. On a réalisé une vaste analyse expérimentale des caractéristiques $C_{gc}(V_g)$ pour mettre en évidence l'impact du couplage parasite. Ces résultats ont été comparés aux simulations numériques 2D. Ce qui nous a permis de développer et valider par simulation, un nouveau modèle analytique simple de la capacité parasite qui se manifeste aux bords de la grille MIS encastrée du transistor. Les simulations ont également montré la formation de canaux parasites aux interfaces AlGaN/Al₂O₃ et AlGaN/Passivation qui ont été mis en évidence expérimentalement sur un dispositif court avec un L_g de 0.25 μm . Les simulations ont montré des différentes capacités de couplage parasite dans les deux régimes de fonctionnement (déplétion et accumulation). Le modèle analytique proposé prédit et explique bien les valeurs de capacité parasite mesurées. Ces différents résultats ont également permis une évaluation fiable de la longueur effective du canal actif, laquelle est en accord avec les longueurs physiques extraites par des mesures physiques TEM.

A la suite de cette étude de capacité de couplage parasite, une analyse approfondie du comportement des flancs de grille du transistors MIS-HEMT GaN à grille encastrée a été réalisée. On a montré que le transistor MIS-HEMT GaN à grille encastrée fonctionne comme trois transistors en série (un transistor principal et deux transistors latéraux presque identiques). Ce qui nous a permis de développer d'une part, un nouveau modèle de mobilité qui rend compte de la diminution de la mobilité avec la longueur effective et d'autre part, une méthode différentielle qui permet d'analyser séparément les paramètres électriques des différentes zones du canal de conduction du transistor. Ces différentes méthodes permettent d'extraire avec précision les paramètres électriques du canal intrinsèque et ceux du bord des transistors.

Les résultats obtenus montrent une contribution non négligeable des régions de bords de grille (coins inclus) dans la conductance totale du dispositif MIS-HEMT GaN à grille encastrée et plus particulièrement le rôle de la dégradation de la mobilité dans les coins. A la fin de cette étude, nous avons proposé une méthode de modélisation analytique des transistors à grille MIS encastrée basée sur la fonction de Lambert.

Au cours de ces différentes analyses, on a montré que les défauts jouaient un rôle majeur sur la dégradation de la mobilité des porteurs libres du canal. C'est dans cette optique que nous

proposons au chapitre 4, une caractérisation des défauts principalement les charges d'état d'interface Dit, charges fixes dans l'oxyde de grille et les charges localisées dans le substrat GaN.

Bibliographie

- [1] I. Ben Akkez *et al.*, ‘Characterization and modeling of capacitances in FD-SOI devices’, *Solid-State Electronics*, vol. 71, pp. 53–57, May 2012, doi: 10.1016/j.sse.2011.10.020.
- [2] O. Ambacher *et al.*, ‘Two-dimensional electron gases induced by spontaneous and piezoelectric polarization charges in N- and Ga-face AlGaIn/GaN heterostructures’, *Journal of Applied Physics*, vol. 85, no. 6, pp. 3222–3233, Mar. 1999, doi: 10.1063/1.369664.
- [3] F. Monsieur *et al.*, ‘The importance of the spacer region to explain short channels mobility collapse in 28nm Bulk and FDSOI technologies’, in *2014 44th European Solid State Device Research Conference (ESSDERC)*, Venice Lido, Italy, Sep. 2014, pp. 254–257. doi: 10.1109/ESSDERC.2014.6948808.
- [4] K. Rim, S. Narasimha, M. Longstreet, A. Mocuta, and J. Cai, ‘Low field mobility characteristics of sub-100 nm unstrained and strained Si MOSFETs’, in *Digest. International Electron Devices Meeting*, San Francisco, CA, USA, 2002, pp. 43–46. doi: 10.1109/IEDM.2002.1175775.
- [5] K. Kamimura, S. Okada, M. Nakao, Y. Onuma, and S. Yamashita, ‘Characterization of contact resistance of low-value resistor by transmission line model (TLM) method’, *Electron. Comm. Jpn. Pt. II*, vol. 85, no. 3, pp. 16–22, Mar. 2002, doi: 10.1002/ecjb.1095.
- [6] R. M. Corless, G. H. Gonnet, D. E. G. Hare, D. J. Jeffrey, and D. E. Knuth, ‘On the LambertW function’, *Adv Comput Math*, vol. 5, no. 1, pp. 329–359, Dec. 1996, doi: 10.1007/BF02124750.
- [7] T. A. Karatsori *et al.*, ‘Full gate voltage range Lambert-function based methodology for FDSOI MOSFET parameter extraction’, *Solid-State Electronics*, vol. 111, pp. 123–128, Sep. 2015, doi: 10.1016/j.sse.2015.06.002.
- [8] G. Ghibaudo, ‘Electrical characterization of advanced FDSOI CMOS devices’, *CompoNano*, vol. 2, no. 1, 2019, doi: 10.21494/ISTE.OP.2018.0304.
- [9] A. Tsormpatzoglou, K. Papathanasiou, N. Fasarakis, D. H. Tassis, G. Ghibaudo, and C. A. Dimitriadis, ‘A Lambert-Function Charge-Based Methodology for Extracting Electrical Parameters of Nanoscale FinFETs’, *IEEE Trans. Electron Devices*, vol. 59, no. 12, pp. 3299–3305, Dec. 2012, doi: 10.1109/TED.2012.2222647.
- [10] G. Ghibaudo, ‘Analytical modelling of the MOS transistor’, *physica status solidi (a)*, vol. 113, no. 1, pp. 223–240, 1989.
- [11] G. Ghibaudo, ‘New method for the extraction of MOSFET parameters’, *Electronics Letters*, vol. 24, no. 9, pp. 543–545, 1988.
- [12] H. Brut and G. Ghibaudo, ‘New Method for the Extraction of the Gate Voltage Dependence of the Series Resistance in CMOS Transistors’, *IEEE, ICMIS*, pp. 188-193, 1997, doi: 10.1109/ICMTS.1997.589391.
- [13] C. Gupta *et al.*, ‘Comparing electrical performance of GaN trench-gate MOSFETs with *a*-plane (11-20) and *m*-plane (1-100) sidewall channels’, *Appl. Phys. Express*, vol. 9, no. 12, p. 121001, Dec. 2016, doi: 10.7567/APEX.9.121001.
- [14] D. P. Feng, ‘Anisotropy in Electron Mobility and Microstructure of GaN Grown by Metalorganic Vapor Phase Epitaxy’, *Physica status solidi*, pp. 1003-1008, 1999.
- [15] S. C. Sun and J. D. Plummer, ‘Electron mobility in inversion and accumulation layers on thermally oxidized silicon surfaces’, *IEEE Trans. Electron Devices*, vol. 27, no. 8, pp. 1497–1508, Aug. 1980, doi: 10.1109/T-ED.1980.20063.

- [16] G. Ghibaudo, 'Critical MOSFETs operation for low voltage/low power IC's: Ideal characteristics, parameter extraction, electrical noise and RTS fluctuations', *Microelectronic Engineering*, vol. 39, no. 1–4, pp. 31–57, Dec. 1997, doi: 10.1016/S0167-9317(97)00166-4.
- [17] T. Dutta *et al.*, 'Impact of quantum effects on the short channel effects of III–V nMOSFETs in weak and strong inversion regimes', *Solid-State Electronics*, vol. 88, pp. 43–48, Oct. 2013, doi: 10.1016/j.sse.2013.04.007.
- [18] W. Fikry, G. Ghibaudo, and M. Dutoit, 'Study of Drain-Induced-Barrier Lowering in Deep Submicron MOSFETs Versus Temperature', IEEE, ESSDERC, p. 771-774, 1994.

Chapitre IV

Caractérisation et évaluation de la densité de pièges d'interface dans les dispositifs MIS-HEMT GaN

Sommaire

I.	Introduction	130
II.	Modèle théorique et caractérisations électriques de la capacité MOS	130
III.	Dépendance et analyses des caractéristiques C(V) avec la fréquence dans les dispositifs MIS-HEMT GaN	142
IV.	Caractérisation de pièges d'interface dans les dispositifs MIS-HEMT GaN	147
V.	Nouvelle méthode de caractérisation des pièges d'interface dans les dispositifs MIS-HEMT GaN normally-off	155
VI.	Application de la nouvelle méthode d'extraction avec polarisation du substrat sur les dispositifs MIS-HEMT GaN à grille encastrée.....	162
VII.	Conclusion.....	167
	Bibliographie.....	169

I. Introduction

Dans ce chapitre, nous allons présenter une analyse approfondie de la qualité des interfaces $\text{Al}_2\text{O}_3/\text{AlGaN}/\text{GaN}$ et $\text{Al}_2\text{O}_3/\text{GaN}$ dans les dispositifs MIS-HEMT GaN. L'objectif étant de faire un état de l'art et de proposer une méthode d'extraction simple de la densité de pièges d'interface à partir des caractéristiques $I_d(V_g)$ et $I_d(V_d)$.

Pour cela, on va, dans une première partie, s'intéresser au modèle classique de la capacité MOS idéale (sans défaut dans l'oxyde et à l'interface oxyde/semiconducteur) permettant d'obtenir des expressions analytiques caractérisant ce type de structure. On décrira ensuite le cas de la structure MOS réelle (non-idéale), qui prend en compte les effets induits par les pièges fixes d'oxyde de grille (Charges fixes) ainsi que les pièges à l'interface oxyde/semiconducteur. Puis, on présentera les différentes méthodes d'extraction de densité de pièges d'interface. On insistera sur le choix de la méthode de conductance dans le cas des technologies MIS-HEMT GaN. On présentera la dépendance des caractéristiques $C_{gc}(V_g)$ avec la fréquence sur les dispositifs avec et sans couche dite « back-barrier » pour différentes longueurs de grille et profondeurs de gravure. La méthode de conductance sera par la suite appliquée aux transistors MIS-HEMT GaN qui ont été caractérisés dans le cadre de cette thèse. Ce qui permettra de comprendre l'effet de géométrie et de la couche « back-barrier » sur la densité de pièges d'interface.

La seconde partie de ce chapitre sera consacrée à une nouvelle méthode de caractérisation de pièges d'interface à l'aide des caractéristiques $I(V)$ qui sera présentée et appliquée sur plusieurs dispositifs HEMTs GaN. Cette méthode prend en compte la modulation du canal d'électron par la polarisation de la face arrière. La validation de la méthode pour l'extraction de la densité de pièges d'interface sera effectuée grâce à une modélisation 1D d'un simple transistor MOSFET GaN en inversion. Cette méthode sera alors appliquée à des transistors HEMT GaN à grille MIS encadrée.

II. Modèle théorique et caractérisations électriques de la capacité MOS

Le but de cette partie n'est pas de démontrer à nouveau tous les résultats de la physique des semiconducteurs, mais de définir les notions qui pourront être utilisées par la suite pour la modélisation 1D et l'extraction de la densité de pièges d'interface.

Q_M est la charge totale dans le métal de grille et Q_{SC} est la charge totale dans le semi-conducteur GaN.

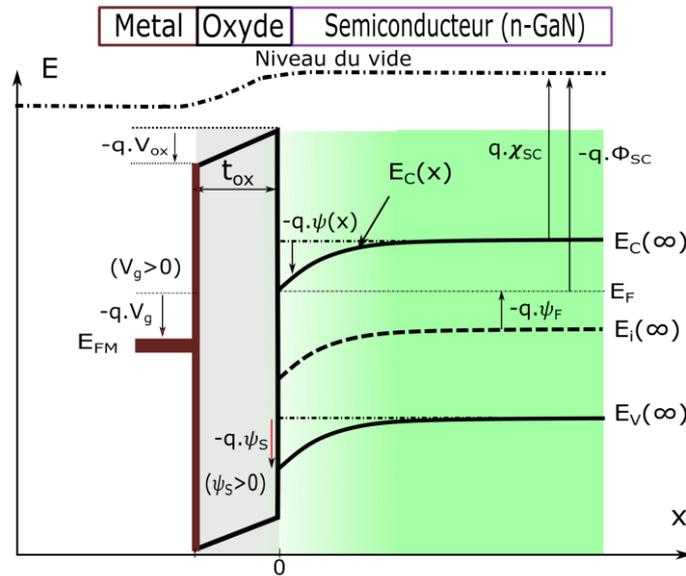


Figure 2: Diagramme de bandes d'une structure MOS idéale en condition d'accumulation d'électron du semiconducteur de type n (cas du GaN).

L'équilibre thermodynamique est aussi à l'origine de l'apparition d'un potentiel dans le semiconducteur $\psi(x)$ avec $\psi_S = \psi(x = 0)$ à l'interface lorsque $x = 0$. En supposant que le champ s'annule dans le volume du semiconducteur, on exprime classiquement le potentiel $\psi(x)$ en fonction du potentiel de Fermi dans le volume ψ_F [1].

$$\psi(x) = \psi_F - \frac{1}{q}(E_i(x) - E_F) \quad (4)$$

Ce qui permet d'exprimer la tension de grille en fonction de la répartition du potentiel dans l'empilement Oxyde/Semiconducteur tels que :

$$V_g = V_{ox} + \psi_S + V_{FB} \quad (5.1)$$

La charge du métal peut s'exprimer simplement en fonction de V_{ox} tel que $Q_M = V_{ox} \cdot C_{ox}$ et à partir des équations (3) et (5.1), on déduit la relation liant la tension V_g et le potentiel de surface ψ_S pour un empilement MOS (Equation (5.2)).

$$V_g = V_{FB} + \psi_S - \frac{Q_{sc}(\psi_S)}{C_{ox}} \quad (5.2)$$

Dans notre cas, on va se limiter à l'approximation simple de Boltzmann qui est valable pour un semiconducteur non-dégénéré. Dans cette approximation, les densités d'électrons et de trous sont données respectivement par :

$$n(x) = N_C \cdot \exp\left(\frac{E_F - E_C(x)}{k_B T}\right) \quad \text{et} \quad p(x) = N_V \cdot \exp\left(\frac{E_V(x) - E_F}{k_B T}\right) \quad (6.1)$$

où $E_C(x) = E_C^\infty - q\psi(x)$ et $E_V(x) = E_V^\infty - q\psi(x)$

$E_f - E_C$ est la position du niveau de Fermi par rapport à la bande de conduction.

Les densités équivalentes d'états sont respectivement données par :

$$N_C = 2 \left(\frac{2\pi m_n^* k_B T}{h^2} \right)^{3/2} \quad \text{et} \quad N_V = 2 \left(\frac{2\pi m_p^* k_B T}{h^2} \right)^{3/2} \quad (6.2)$$

Cette approximation sur la courbure de bandes dans l'approche classique nous permet de relier la concentration de porteurs libres dans le semi-conducteur au potentiel de surface ψ_s . La détermination du potentiel à une position x dans le semi-conducteur est obtenue par la résolution de l'équation de Poisson valide en condition d'équilibre thermodynamique (Equation (7)). La dépendance de la charge totale $Q_{SC}(\psi_s)$ dans le semiconducteur peut être déterminée en résolvant cette équation de Poisson à une dimension.

$$\frac{d^2\psi}{dx^2} = -\frac{\rho(x)}{\epsilon_s} \quad \text{avec} \quad \rho(x) = q[p(x) - n(x) + N_d^+(x) - N_a^-(x)] \quad (7)$$

Où ρ est la densité volumique de charges dans le semiconducteur et N_d^+ et N_a^- sont respectivement les densités de dopants ionisés.

Dans notre cas, on va supposer le cas d'un dopage constant et que tous les dopants sont ionisés. La charge statique totale dans le semiconducteur est obtenue par application de la loi de Gauss dans le semiconducteur. Pour un semiconducteur non-dégénéré, où la densité de porteurs libres est obtenue dans l'approximation de Boltzmann, la résolution de l'équation de Poisson permet d'obtenir l'expression analytique de Q_{SC} pour un dopage effectif constant N_{eff} (Equation (8)).

$$Q_{SC}(\psi_s) = \frac{-\psi_s}{|\psi_s|} \sqrt{2k_B T \epsilon_s N_{eff}} \cdot \left\{ \left(\frac{n_i}{N_{eff}} \right)^2 \left[\exp\left(\delta \frac{q}{k_B T} \psi_s \right) - \delta \frac{q}{k_B T} \psi_s - 1 \right] + \left[\exp\left(-\delta \frac{q}{k_B T} \psi_s \right) + \delta \frac{q}{k_B T} \psi_s - 1 \right] \right\}^{1/2} \quad (8)$$

N_{eff} est le dopage majoritaire (accepteurs ou donneurs) pour un substrat de type p ou n respectivement. δ vaut +1 pour un substrat de type p et -1 pour un substrat de type n.

II.1.2 Cas d'une structure MOS non-idéale à l'équilibre thermodynamique

L'empilement MOS réelle contient à la fois des charges fixes dans l'oxyde de grille et des pièges à l'interface oxyde/semiconducteur qui affectent les caractéristiques électriques $C(V)$ et par conséquent $I(V)$. Ces charges fixes d'oxyde et pièges d'interface doivent être pris en compte et la relation de base idéale de la capacité MOS (Equation (5.2)) devient l'équation (9).

$$V_g = V_{FB} + \psi_s - \frac{Q_f + Q_{SC}(\psi_s) + Q_{it}(\psi_s)}{C_{ox}} \quad (9)$$

Où Q_f est la quantité de charges fixes dans l'oxyde, Q_{it} la charge des pièges d'interface.

Dans la technologie silicium avec un processus de fabrication bien optimisé, la valeur typique de la densité de charges fixes est en dessous de 10^{10} cm^{-2} . Elles sont dues à des défauts créés au cours du dépôt de l'oxyde et leur densité est fortement liée aux paramètres du dépôt comme la température, les conditions de dépôt, le refroidissement [2].

Par ailleurs, lorsqu'on applique une tension V_g entre la grille et le semiconducteur, une différence de potentiel s'établit dans l'oxyde et le semiconducteur. La résolution de l'équation (9) va permettre d'identifier les trois différents régimes de fonctionnement de la capacité MOS. Notons que, les limites de validité de l'approximation de Boltzmann apparaissent pour de fortes courbures de bande (dégénérescence du semiconducteur) [1].

a) Capacité MOS en régime d'accumulation

Pour le cas du semiconducteur GaN de type n, l'accumulation d'électron à l'interface a lieu pour une tension de grille positive. Proche de l'interface oxyde/semiconducteur, la bande de conduction se courbe vers le bas et s'approche de plus en plus du niveau de Fermi (E_F) (Figure 3.a).

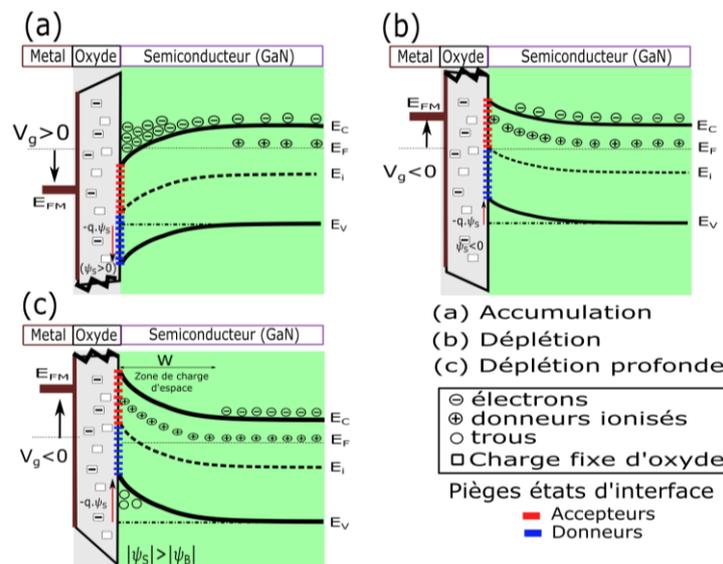


Figure 3: Diagramme de bande d'une structure MOS type n (a) en accumulation, (b) en déplétion et (c) en déplétion profonde.

Dans ce cas, le potentiel de surface ψ_s est positif et la densité des porteurs majoritaires évoluent avec la tension appliquée de sorte que leur accumulation augmente avec la courbure de bande de conduction. La capacité maximale mesurée correspond dans ce cas, à la capacité d'oxyde C_{ox} ($C_{ox} = \epsilon_{ox}/t_{ox}$).

b) Capacité MOS en régime de déplétion

Lorsque la tension de grille est en dessous de la tension de bande plate, le potentiel de surface ψ_s passe par zéro, puis devient négative (Figure 4.b). La charge du semiconducteur Q_{SC} en régime de déplétion est fonction du potentiel de surface ψ_s et de la concentration N_{eff} (accepteur ou donneur).

$$Q_{SC}(\psi_s) = Q_D(\psi_s) = -\delta\sqrt{2\varepsilon_S \cdot q \cdot N_{eff} \cdot |\psi_s|} \quad (10)$$

et la capacité associée $C_D = \varepsilon_S/W_d = dQ_D(\psi_s)/d\psi_s$.

L'extension de la zone de déplétion est donnée par :

$$W_d = \left(2 \frac{\varepsilon_S k_B T}{q^2 N_{eff}} |\psi_s|\right)^{1/2} \quad (11)$$

c) Capacité MOS en régime d'inversion/ déplétion profonde

Classiquement, lorsque le niveau d'énergie intrinsèque dans le semiconducteur dépasse le niveau de Fermi à l'interface (Figure 4.c), la densité de porteurs libres minoritaires (trous) à l'interface dépasse la densité de porteurs majoritaires (électrons). Si on diminue davantage la tension de grille, la concentration de trous à l'interface devient égale à celle des électrons, on atteint alors le régime d'inversion forte. Dans ce cas, l'extension de la zone maximale de déplétion est donnée par l'équation (11) en remplaçant le potentiel de surface ψ_s par le potentiel de surface limite ψ_L .

Dans le cas où le taux de génération de minoritaire (trous) est extrêmement faible (ou le taux de recombinaison de trous élevé), la densité de porteurs minoritaires ne peut pas être générée et atteindre la densité de porteurs majoritaires à l'interface comme généralement observé pour les dispositifs à base de matériau GaN. Dans ce cas, on dit que la capacité est en régime de déplétion profonde.

II.2 Caractérisations électriques de la structure MOS

Pour des pièges d'interface avec un seul niveau d'énergie (E_t), il est possible de définir une capacité C_{it} et deux conductances G_n et G_p associées respectivement à leurs échanges avec des porteurs minoritaires et majoritaires. Pour expliquer le comportement d'une structure MOS en régime de petits signaux alternatifs, on utilise un circuit équivalent dans lequel la capacité de l'oxyde C_{ox} est en série avec un circuit parallèle formé par la capacité de déplétion C_D , la capacité d'état d'interface C_{it} et les conductances G_n et G_p , qui tiennent compte de l'échange énergétique entre les charges d'état d'interface et les porteurs libres dans les bandes de conduction (E_C) et de valence (E_V) (Figure 5). L'occupation de chaque état énergétique est déterminée par sa position

par rapport au niveau de Fermi (E_F). Les charges de grille Q_G sont modifiées par l'application d'une tension V_g et l'équilibre thermodynamique permet donc d'écrire :

$$dQ_G = dQ_{SC} + dQ_{it} \quad (12)$$

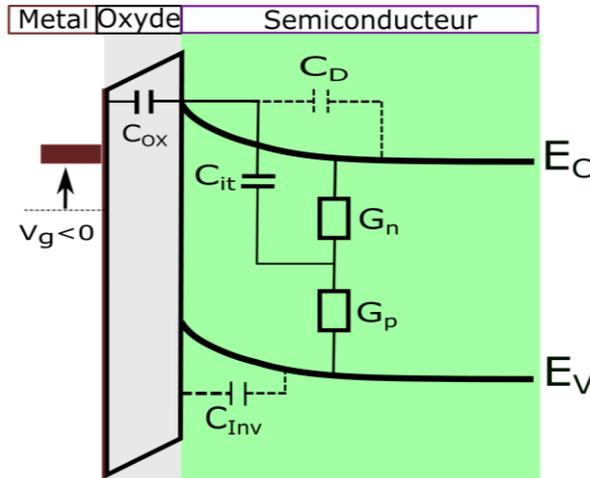


Figure 4: Schéma électrique équivalent d'une structure MOS à un seul niveau d'énergie d'état d'interface. G_n et G_p représentent les pertes énergétiques lors des échanges entre la bande de conduction et la bande de valence respectivement. C_{it} est la capacité associée à un changement d'état de ce piège lorsque le potentiel de surface change.

Pour décrire les échanges d'énergie ainsi que la position relative des états d'interface par rapport au niveau de Fermi, et par conséquent leur occupation à l'interface oxyde/semiconducteur lorsque change la polarisation de grille, trois régimes distincts s'établissent : l'accumulation, la déplétion et l'inversion ou déplétion profonde comme pour le GaN. Rappelons que la capacité équivalente d'une structure MOS réelle s'écrit :

$$C_{eq}(\psi_s) = \left(\frac{1}{C_{ox}} + \frac{1}{C_{SC}(\psi_s) + C_{it}(\psi_s)} \right)^{-1} \quad (13.1)$$

où la capacité totale du semiconducteur C_{SC} est déterminée par :

$$C_{SC}(\psi_s) = \frac{\delta Q_{SC}(\psi_s)}{\delta \psi_s} \quad (13.2)$$

et la capacité associée aux états d'interface C_{it} est aussi fonction du potentiel de surface ψ_s .

$$C_{it}(\psi_s) = \frac{\delta Q_{it}(\psi_s)}{\delta \psi_s} \quad (13.3)$$

La densité d'état d'interface peut être obtenue par l'expression $C_{it}(\psi_s) = q \cdot D_{it}(\psi_s)$.

Les expressions de capacités et de conductances associées aux pièges d'interface sont obtenues en considérant une statistique Shockley-Read-Hall. Pour les pièges d'interface mono-énergétiques, on peut écrire [3] :

$$C_{it} = \beta q N_{it} f_t (1 - f_t) \quad (14.1)$$

$$G_n = \beta q N_{it} c_n n_s (1 - f_t) \quad (14.2)$$

$$G_p = \beta q N_{it} c_p p_s f_t \quad (14.3)$$

Où $\beta = q/k_B T$, N_{it} est le nombre d'états d'interface d'énergie E_t , f_t est la fonction de Fermi. c_n et c_p les probabilités de capture des électrons et des trous respectivement. n_s et p_s sont les densités d'électrons et de trous respectivement.

Pour la capture d'électron, la constante de temps τ est défini comme le rapport C_{it}/G_n :

$$\tau = \frac{C_{it}}{G_n} = \frac{f_t}{c_n n_s} \quad (15.1)$$

La densité de porteurs libres du semiconducteur est :

$$n_s = N_C \exp \left[-\frac{E_C - E_F}{k_B T} \right] \quad (15.2)$$

$E_C - E_F$ est la position du niveau de Fermi par rapport à la bande de conduction.

La constante de temps τ_m des états d'interface est reliée à sa position dans le gap par la relation :

$$\tau_m = \frac{1}{c_n n_s} \approx \frac{1}{v_{th} \sigma_n N_C} \exp \left[\frac{\Delta E_T (V_g)}{k_B T} \right] \quad (15.3)$$

Où $c_n = v_{th} \sigma_n$ est le coefficient de capture des porteurs majoritaires, v_{th} est la vitesse d'agitation thermique et σ_n est la section efficace de capture des porteurs libres, $\Delta E_T = E - E_T$ est l'écart d'énergie du piège par rapport à la bande de conduction (ou de valence pour le type p).

En régime de déplétion, on peut aisément extraire la valeur C_{it} en considérant que les échanges de porteurs ne se font qu'avec la bande de porteurs majoritaires.

II.3 Extraction de la densité de pièges d'interface

L'extraction de la densité d'état d'interface (D_{it}) peut être réalisée en utilisant soit la capacité, soit la conductance de l'admittance mesurée. Pour l'utilisation des mesures $C(V)$, trois approches ont été proposées et examinées de manière approfondie par Nicollian [3]. On distingue, la méthode haute fréquence proposée par Terman [4], la méthode basse fréquence proposée par Berglund [5] et la méthode haute-basse fréquence proposée par Castagné [6]. En revanche, à partir des mesures de conductance G de l'admittance Z , une méthode plus sensible a été proposée par Nicollian en 1963 [3] et étendue à des transistors tels que les MOSFET Si [7] et HEMT-GaN [8], [9]. Cette méthode est appelée méthode de la conductance.

II.3.1 La méthode haute fréquence [4]

Cette méthode consiste à comparer une mesure $C(V)$ à haute fréquence avec une courbe $C(V)$ idéale où aucun état d'interface n'est présent. Cette méthode suppose que la fréquence de

mesure est suffisamment élevée pour qu'aucun état d'interface, même rapide, ne puisse suivre le signal [10]. Sachant que pour calculer la courbe théorique $C(V)$, la connaissance du profil de dopage du semiconducteur doit être connu, ce qui n'est pas toujours le cas. Cette méthode n'est plus fiable lorsque la résistance série est importante. Comme c'est le cas observé pour les semiconducteurs à grand gap tel que le GaN. Pour les dispositifs MIS-HEMT GaN, on verra que les porteurs libres ne suivent pas le signal AC à haute fréquence lorsque la longueur et la résistance du canal sont importantes.

II.3.2 La méthode basse fréquence [5]

Cette méthode compare la caractéristique $C(V)$ mesurée à basse fréquence avec une courbe théorique idéale. Cette dernière néglige les états d'interface. Comme précisé précédemment, la connaissance du profil de dopage du semiconducteur est nécessaire. Notons que cette méthode souffre d'inexactitude dans la connaissance de la position énergétique des états d'interface.

II.3.3 La méthode haute-basse fréquence [6]

Elle consiste à soustraire la contribution du semiconducteur à haute fréquence de la somme de la contribution du semiconducteur et des états d'interface issue de la caractéristique $C(V)$ à basse fréquence. Cette méthode est facile à appliquer et permet d'éviter le calcul théorique de C_{SC} et donc la connaissance du profil de dopage. Le profil de densité d'état d'interface peut donc être obtenu par :

$$D_{it} = \frac{C_{ox}}{q} \left(\frac{C_{lf}/C_{ox}}{1-C_{lf}/C_{ox}} - \frac{C_{hf}/C_{ox}}{1-C_{hf}/C_{ox}} \right) \quad (16)$$

II.3.4 La méthode de conductance [3]

Cette méthode proposée par Nicollian et Goetzberger en 1967 [3] est généralement considérée comme la méthode la plus sensible à la détermination de la densité d'état d'interface. C'est une méthode complète, car elle donne d'une part la valeur de D_{it} en régime de déplétion et le début de l'inversion dans la bande interdite et d'autre part, la section de capture des porteurs majoritaires à l'interface. La difficulté de la méthode de capacité est l'extraction directe de la capacité d'état d'interface à partir de la capacité mesurée expérimentalement. Cette dernière contient à la fois les paramètres C_{ox} , C_{SC} , C_{it} et G_n (Figure 4). Nous verrons plus loin que la capacité et la conductance en fonction de la tension et la fréquence ont des informations sur les états d'interface. En revanche, la difficulté peut être évitée par la mesure de la conductance qui est directement reliée aux états d'interface.

Connaissant donc la perte d'énergie à toutes les fréquences et à toutes les polarisations en régime de déplétion, on peut alors remonter aux paramètres des états d'interface. Cette méthode

consiste donc à mesurer en fonction de la fréquence l'admittance $Y_m(V, \omega)$ de la structure étudiée et à en extraire la conductance $G_p(V, \omega)$ et la capacité $C_p(V, \omega)$ du circuit parallèle équivalent (Figure 5).

$$Y_m(V, \omega) = G_m(V, \omega) + j\omega C_m(V, \omega) \quad (17)$$

La figure 5 montre les circuits équivalents d'une structure MOS pour la mesure d'admittance. Elle met en évidence la contribution des états d'interface au niveau de la mesure de la capacité et de la conductance totale. Elle est constituée de la capacité d'oxyde (C_{ox}), la capacité du semiconducteur en déplétion (C_d) et la capacité d'état d'interface (C_{it}) et sa résistance (R_{it}) en série.

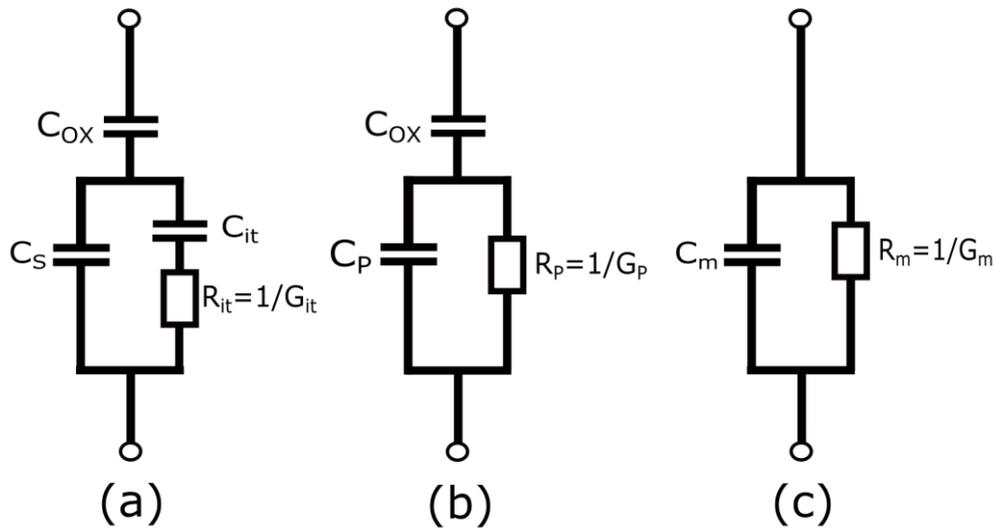


Figure 5: Schéma du circuit électrique équivalent d'un empilement MOS polarisée en régime de déplétion pour un niveau de piège donné où la résistance série est négligeable ; (a) circuit avec pièges à l'interface de constante de temps $\tau_{it} = R_{it}C_{it}$, (b) circuit simplifié de (a) et (c) circuit mesuré.

Pour extraire la densité de pièges d'interface, il est plus simple de remplacer le circuit (Figure 5.a) par son circuit simplifié (Figure 5.b) où C_p et G_p représentent respectivement la capacité et la conductance parallèle. Dans la figure 5.a et 5.b, C_d , C_{it} , et R_{it} ont été remplacés dans l'admittance parallèle équivalent $Y_p(V, \omega)$:

$$Y_p(V, \omega) = G_p(V, \omega) + j\omega C_p(V, \omega) = j\omega C_d + \frac{1}{R_{it} + \frac{1}{j\omega C_{it}}} \quad (18)$$

Ce qui permet d'obtenir les équations (19.1) et (19.2) pour les expressions de C_p et G_p .

$$C_p = C_d + \frac{C_{it}}{1 + (\omega\tau_{it})^2} \quad (19.1)$$

$$\frac{G_p}{\omega} = \frac{q\omega\tau_{it}D_{it}}{1 + (\omega\tau_{it})^2} \quad (19.2)$$

Où $\omega = 2\pi f$, $\tau_{it} = R_{it}C_{it}$, et $C_{it} = qD_{it}$.

Notons que l'équation (18) donne l'admittance pour une distribution énergétique à un seul niveau. Alors qu'en réalité, les pièges sont distribués en énergie comme un continuum dans la bande interdite du semiconducteur. L'admittance correspondante à un continuum d'états d'interface est déterminée par intégration de l'équation (18) sur l'énergie. Ce qui permet d'obtenir la capacité et la conductance parallèles équivalentes :

$$C_p = C_d + \frac{qD_{it}}{\omega\tau_m} \arctan(\omega\tau_m) \quad (20.1)$$

$$\frac{G_p}{\omega} = \frac{qD_{it}}{2\omega\tau_m} \ln[1 + (\omega\tau_m)^2] \quad (20.2)$$

τ_m est la constante de temps des états d'interface, donnée par la relation : $\tau_m = 1/(c_n n_s)$

En considérant les figures 5.b et 5.c, l'admittance équivalente mesurée $Y_m(V, \omega)$ (Equation (17)), devient :

$$Y_m(V, \omega) = \frac{1}{\frac{1}{j\omega C_{ox}} + \frac{1}{G_p + j\omega C_p}} \quad (21)$$

en supposant que les résistances série sont négligeables, on obtient C_p et G_p/ω [3]:

$$\frac{C_p}{C_{ox}} = \frac{C_m \omega^2 (C_{ox} - C_m) - G_m^2}{G_m^2 + \omega^2 (C_{ox} - C_m)^2} \quad (22.1)$$

$$\frac{G_p}{\omega} = \frac{\omega G_m C_{ox}^2}{G_m^2 + \omega^2 (C_{ox} - C_m)^2} \quad (22.2)$$

Par rapport aux autres méthodes vues précédemment, l'équation montre l'avantage de la méthode de conductance car il n'est pas nécessaire de déterminer la capacité totale C_{SC} du semiconducteur. La conductance est quant à elle, mesurée en fonction de la fréquence pour différentes tensions de grille ; on trace alors la mesure de la fonction G_p/ω en fonction de ω (Equation (22.2)). Cette fonction atteint un maximum pour $(\omega)_{max} \approx 2/\tau_m$ qui permet d'extraire la valeur approximative de la constante de temps du piège d'état d'interface D_{it} . Pour une interface SiO_2/Si , l'expression approximation de D_{it} est donnée par [3]:

$$D_{it} \approx \frac{4}{q \cdot \ln(5)} \left(\frac{G_p}{\omega} \right)_{max} \quad (23)$$

Notons que cette valeur correspond à un seul niveau d'énergie dans la bande interdite, mais, nous avons un continuum d'état d'interface dans la bande interdite du semiconducteur. Le potentiel de surface ψ_s permet ensuite de situer les états d'interface dans la bande interdite du semiconducteur. L'intégrale de Berglund [5] permet d'extraire expérimentalement ψ_s en fonction de la tension V_g , selon ,

$$\psi_s(V_g) = \int_{V_{FB}}^{V_g} \left(1 - \frac{C_{SC,LF}}{C_{ox}} \right) dV_g \quad (24)$$

A partir de l'équation (15.3), il est possible de relier la tension appliquée et la position énergétique du piège.

$$E_T - E_C = q\psi_s(V_g) + \frac{q}{k_B T} \ln\left(\frac{N_V}{N_A}\right) \quad (25)$$

En pratique, la présence de résistances série R_S peuvent induire des erreurs d'extraction. Donc il est important de prendre en compte ce paramètre. Pour cela, l'équation (22.2) doit être modifiée comme le montre la figure 6 où la résistance parallèle parasite R_T est due au courant de fuite ($G_T = \partial I_g / \partial V_g$).

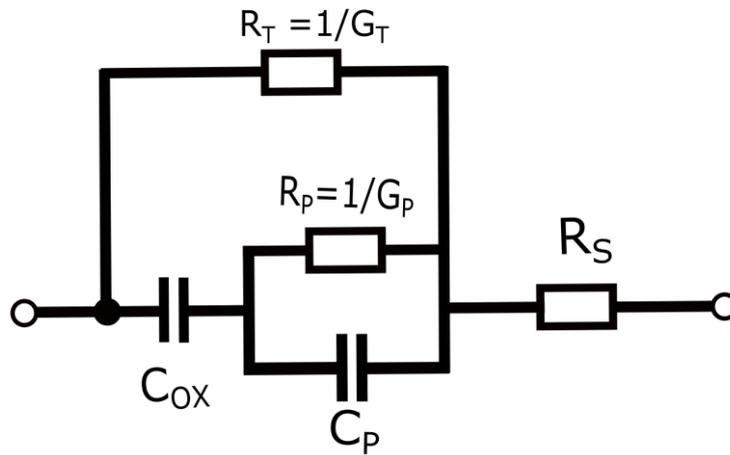


Figure 6: Schéma du circuit électrique complet d'un empilement MOS prenant en compte les fuites statiques à travers l'oxyde G_T .

Prenant en compte les effets de cette résistance série R_S dans les équations (22.1) et (22.2), on obtient les valeurs de C_m et G_m attendues dans les équations 22 à partir des équations suivantes basées sur le schéma de la figure 6 [11]:

$$C_m = \frac{C_{m0}}{(1 - R_S G_{m0})^2 + (\omega R_S G_{m0})^2} \quad (26)$$

$$G_m = \frac{(1 - R_S G_{m0})G_{m0} - R_S (\omega G_{m0})^2}{(1 - R_S G_{m0})^2 + (\omega R_S G_{m0})^2} \quad (27)$$

Où C_{m0} et G_{m0} sont respectivement la capacité et la conductance mesurées et R_S est la résistance série du substrat déterminée.

En présence d'une distribution aléatoire de charges à l'interface oxyde/GaN, le potentiel de surface ψ_s , n'est pas uniforme à l'interface mais, fluctue comme l'a montré Nicollian [3]. Ces fluctuations du potentiel de surface ont été prises en compte pour l'extraction de densité de pièges dans ce chapitre. Notons que la prise en compte de fluctuations de potentiel de surface, modifie sensiblement les valeurs de D_{it} extraites à partir de l'équations (23).

Notons qu'à cause des effets parasites, une erreur peut être introduite quant à la position des pièges dans la bande interdite. Cette erreur étant identique pour tous les niveaux, la distribution de pièges en énergie sera donc translatée dans la bande interdite. On peut donc supposer que la méthode utilisée nous donnera un aspect quantitatif raisonnable de pièges aux différentes interfaces dans le dispositif GaN MIS-HEMT. Dans le cadre de cette thèse, sauf indication contraire, les valeurs de densité de pièges d'interface seront données en fonction de la tension de grille V_g .

III. Dépendance et analyses des caractéristiques $C(V)$ avec la fréquence dans les dispositifs MIS-HEMT GaN

Dans cette partie, nous allons caractériser l'empilement de la grille MIS pour les transistors GaN « normally-on » et « normally-off ». La représentation schématique du dispositif « normally-off » est donnée par la figure 7.a. Sur cette structure, on observe deux régions principales ; la région du canal actif (bord inclus, Figure 7.c) et la région d'accès source/drain contrôlée par le 2DEG (Figure 7.b et 7.e) ainsi que les contacts ohmiques. La région de grille est un empilement MOS (Métal/ Al_2O_3 /GaN) classique, ce qui permet de justifier la formation du canal d'électron à l'interface Al_2O_3 /GaN (Figure 7.c). Notons qu'une partie du 2DEG est contrôlée par la plaque de champ de grille (Figure 7.e).

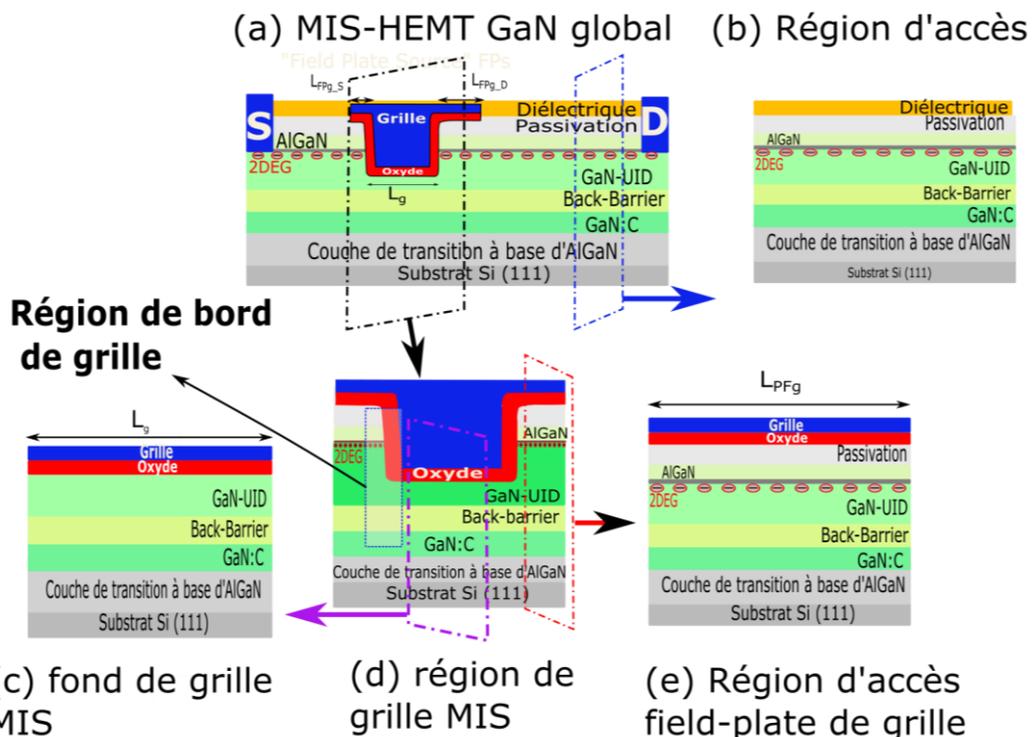


Figure 7: Schéma d'un dispositif MIS-HEMT GaN à grille encastree avec différentes régions du canal de conduction et d'accès source ou drain.

Pour observer l'effet des résistances d'accès source/drain et de la résistance du canal sur les caractéristiques $C(V)$ en fréquence, on s'est proposé de caractériser principalement les dispositifs avec et sans gravure. Notons que les dispositifs sans gravure de la couche de passivation correspondent à la région d'accès source/drain. Comme précisé dans chapitre II, les plaques de la recette 1 ont une résistance d'accès élevée (#0, #1 et #2) comparées aux plaques de la recette 2 (de #3 à #9). Dans cette partie, sauf indication contraire, nous allons caractériser principalement les dispositifs des plaques #0, #2, #3, #5 et #8. Une première mesure $C(V)$ à basse fréquence (1kHz) permet d'extraire la capacité d'oxyde de grille ($C_{ox} \approx \epsilon_{ox}/t_{ox}$). Les mesures $C(V)$ sont ensuite réalisées sur toute la gamme de fréquences possible de 1kHz à 1MHz dans notre cas, pour différentes technologies, différentes longueurs de grille et différentes profondeurs de gravure. Pour ces différents dispositifs, la dépendance des caractéristiques $C(V)$ avec la fréquence sera présentée.

III.1 Dépendance des caractéristiques $C(V)$ avec la fréquence sur les dispositifs normally-on

Dans cette partie, nous allons présenter et analyser la dépendance des caractéristiques $C(V)$ avec la fréquence pour différentes longueurs de grille pour les dispositifs de la plaque non optimisée (Plaque #0 (RD0), recette 1).

Sur la figure 8, on a présenté les caractéristiques $C_{gc}(V_g)$ des dispositifs MIS-HEMT GaN avec un empilement $Al_2O_3/AlGaN/GaN$ sous la grille pour différentes surfaces. Les épaulements sur les courbes des dispositifs à faible longueur de grille, correspondent en régime de déplétion à la contribution capacitive des pièges d'interface C_{it} dans l'hétérojonction $AlGaN/GaN$. On peut observer comme attendu une extinction progressive de cet épaulement lorsque la fréquence du signal de mesure AC augmente (Figures 8.b, 8.c et 8.d). On observe également l'extinction progressive de cet épaulement observable aux plus basses fréquences avec l'augmentation de la longueur de grille (Figures 8.e, 8.f et 8.g). Dans la littérature, le phénomène observé sur la figure 8.g est couramment associé à la présence abondante de pièges d'interface [12], [13]. Nous observons bien qu'il dépend à la fois de la fréquence, de la longueur de la grille et peut également dépendre du niveau de résistance d'accès source/drain. On verra dans la suite que ce phénomène est également causé par une valeur élevée de résistance de canal sous la grille qui aura un impact important sur le temps de formation du canal de conduction (2DEG sous la grille dans ce cas). Valeur qui est d'autant plus importante que l'on va en déplétion et que la mobilité effective est dégradée.

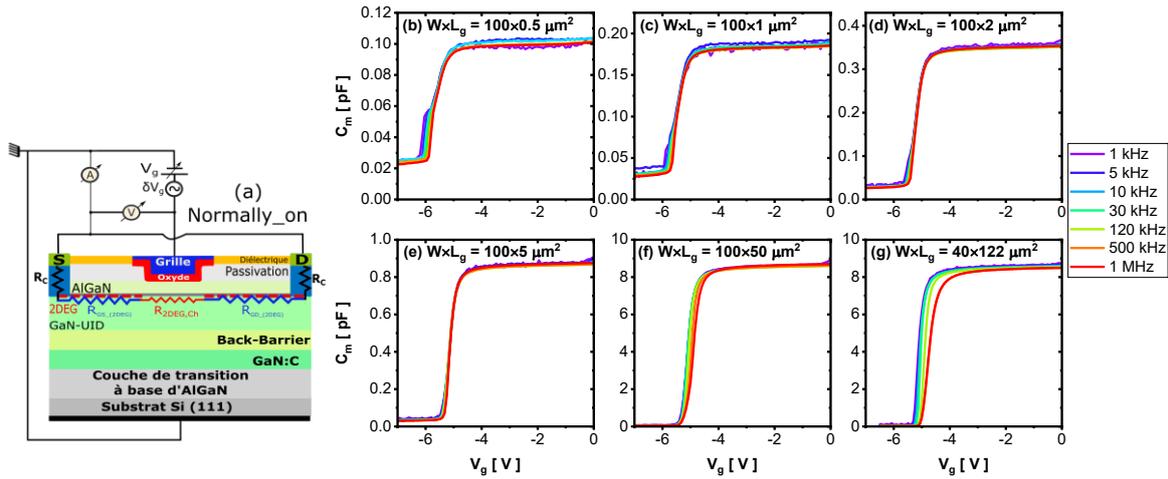


Figure 8: (a) Montage électrique du dispositif MIS-HEMT GaN normally-on et (b), (c), (d), (e), (f), (g) courbes expérimentales de capacité en fonction de la tension de grille mesurées pour différentes surfaces $W \times L_g$ (Plaque #0, RD0).

Pour observer l'effet des pièges à l'interface $\text{Al}_2\text{O}_3/\text{AlGaIn}$, nous avons réalisé des mesures de capacités sur une plage de tension de grille étendue (de -7V à 7V). La figure 9 présente pour deux longueurs de grille (2 μm et 50 μm) de la même plaque #0, les résultats pour deux séries de mesures successives (traits continus et traits pointillés respectivement). Les épaulements observés au début du deuxième plateau représentent cette fois la contribution de la capacité associée aux pièges à l'interface $\text{Al}_2\text{O}_3/\text{AlGaIn}$. Cette déformation est également visible sur un transistor long de 50 μm mettant en évidence une forte contribution de densité de pièges à cette interface $\text{Al}_2\text{O}_3/\text{AlGaIn}$. On note un effet différent entre les figures 8.d et 8.f et les figures 9.a et 9.b respectivement alors que les résistances d'accès sont nettement plus fortes avec l'interface $\text{Al}_2\text{O}_3/\text{AlGaIn}$.

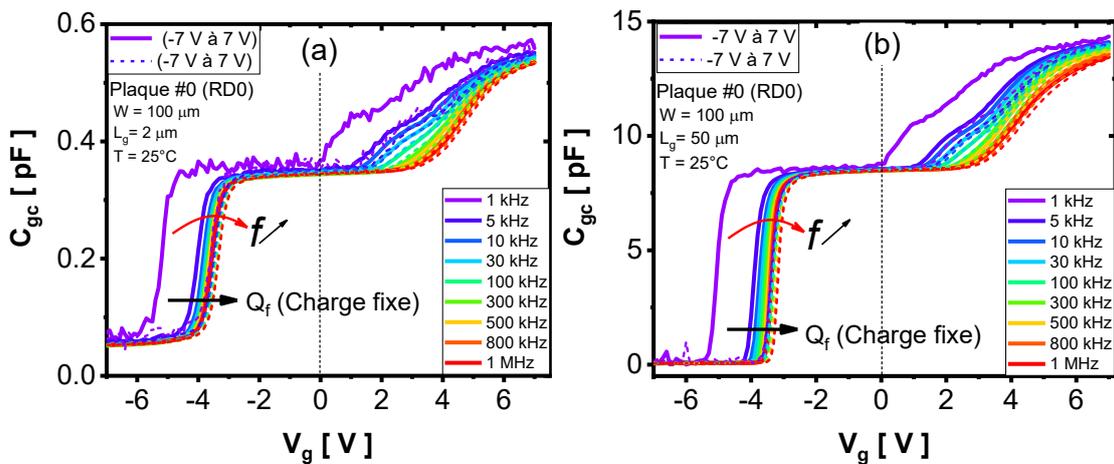


Figure 9: Courbes expérimentales de capacité en fonction de la tension de grille mesurées sur les dispositifs MIS-HEMT GaN normally-on (Plaque #0, RD0) à différentes fréquences pour deux longueurs de grille 2 μm (a) et 50 μm (b).

Sur cette figure 9, on constate également un décalage de la tension de bande plate avec la fréquence comparée à la première mesure (1 kHz) de la première série (-7 V à 7 V). Ce décalage est à comparer à la figure 8.d et 8.f respectivement où il n'avait pas été vu et apparaît lorsqu'une tension positive importante est appliquée pour la formation du deuxième canal d'accumulation d'électrons à l'interface $\text{Al}_2\text{O}_3/\text{AlGaN}$. Notons que le premier plateau correspond à la formation du 2DEG à l'interface AlGaN/GaN et le deuxième plateau à la formation d'un canal d'électron à l'interface $\text{Al}_2\text{O}_3/\text{AlGaN}$. En comparant à la figure 8, on peut comprendre que cette dispersion en fréquence n'est pas liée ici à l'existence d'une résistance d'accès (source/drain) mais, à un décalage de courbe dû aux charges fixes Q_f dans l'oxyde de grille Al_2O_3 et/ou dans l'hétérojonction AlGaN/GaN . Notons que le piégeage dans l'oxyde de grille est dû aux stress en tension positive appliquée sur la grille où la valeur maximale est de 7V. Lorsqu'on effectue une deuxième série de mesure (-7 à 7 V, traits pointillés), on observe bien que les courbes se décalent moins par rapport à la première série (-7 à 7 V, traits continus). Ceci est dû au fait que la majorité de pièges fixes se sont remplis lors de la première mesure à 1kHz. L'épaule des caractéristiques en régime de déplétion de la couche AlGaN (début du deuxième plateau), est attribuée à la contribution des états d'interface dans l'empilement $\text{Al}_2\text{O}_3/\text{AlGaN}$ en régime de déplétion de la couche AlGaN ($0 < V_g < V_{th2}$, où V_{th2} est la tension de seuil du deuxième canal). A partir des décalages de tension de seuil (ou tension de bandes plates), il est possible d'évaluer la densité de charges piégées en utilisant l'équation (28).

$$N_{ox} = \frac{\Delta V_{FB} \cdot C_{ox}}{q} \quad (28)$$

Où ΔV_{FB} est la différence de tension de bandes plates entre les deux premières courbes de chaque série de mesure à 1kHz. C_{ox} est la capacité de la couche d'oxyde de grille et $q = 1.602 \times 10^{-19} \text{C}$ la charge élémentaire absolue.

Pour la plaque #0 (RD0), la densité de pièges lents obtenue à partir de deux premières courbes $C(V)$ à 1kHz de chaque série est d'environ $1 \times 10^{13} \text{cm}^{-2}$. Concernant les états d'interfaces observés à l'interface $\text{Al}_2\text{O}_3/\text{AlGaN}$, qui se manifestent pour des tensions positives aux basses fréquences, ils sont beaucoup moins pour les hautes fréquences, en raison du temps de réponse des états d'interfaces (D_{it}). On note qu'ils sont tout autant visibles sur un dispositif long (Figure 9.b) que sur un dispositif court (Figure 9.a).

III.2 Dépendance des caractéristiques $C(V)$ avec la fréquence sur les dispositifs MIS-HEMT GaN avec et sans gravure locale

Dans cette partie, nous allons considérer deux dispositifs MIS-HEMT GaN sans couche « back-barrier » de la plaque #8. Le premier est un dispositif spécifique normally-on dont la couche de passivation n'a pas été entièrement gravée (Figure 10.a) et le second est un dispositif gravé localement pour le rendre normally-off (Figure 10.b). Notons que les deux plaques ont subi le même procédé de fabrication de la recette 2. Comme montré au chapitre 3, l'avantage de ces dispositifs du procédé de fabrication de la recette 2, et qu'ils ont à eux deux un niveau de résistance d'accès source/drain faible autour de $6 \Omega \cdot mm$. Notons que les valeurs de résistances par carré du 2DEG (région non contrôlée par la grille) extraites par mesure Van Der Pauw sont d'environ $385 \Omega/sq$.

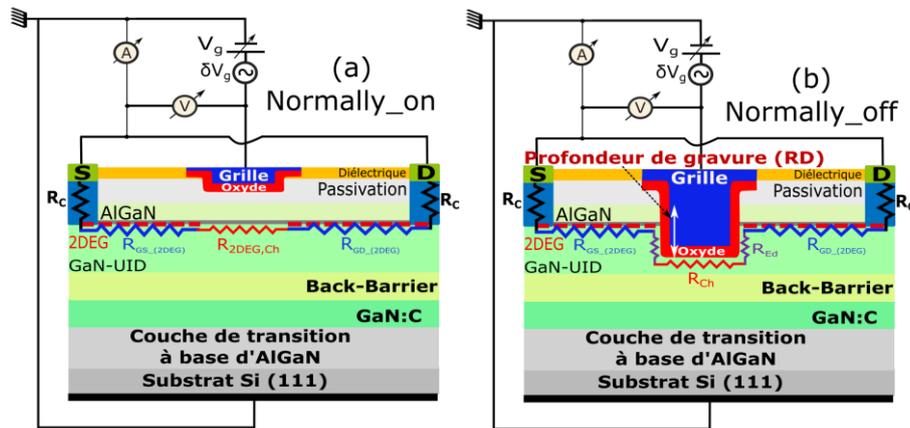


Figure 10: Schéma de montage électrique de la mesure de capacité grille-canal C_{gc} de deux dispositifs (a) normally-on sans gravure de la couche de passivation et (b) normally-off avec gravure locale complète de l'empilement passivation/AlGaN (RD4).

Pour observer la dépendance des caractéristiques avec la fréquence sur les dispositifs MIS-HEMT GaN avec et sans gravure locale, on a réalisé comme précédemment deux séries de mesure à différentes fréquences (Figure 11). La première série va de tension de grille de -40 V à 0 V (traits continus) et la deuxième série va de -40 V à 20 V (traits pointillés). On observe également un décalage de l'ensemble des courbes comparé à la première mesure (1 kHz , trait pointillé).

Sur la figure 11.a (traits continus), on a présenté pour différentes fréquences, les résultats de mesures des caractéristiques $C(V)$ du dispositif MIS-HEMT GaN normally-on sans gravure de la couche de passivation. On observe une très faible dépendance des caractéristiques $C(V)$ avec la fréquence sur cette plaque sans couche dite « back-barrier » alors que la surface a été multiplié par 2 comparé au dispositif de la figure 8.f. Ce comportement met en évidence une faible valeur de résistance d'accès source/drain et du canal sous la grille. Cependant, la présence de la couche dite

« back-barrier » peut avoir un effet non négligeable sur le comportement des courbes $C(V)$ avec la fréquence.

Le décalage des courbes vers des tensions positives après la première mesure à 1kHz de la deuxième série (traits pointillés) met en évidence la présence des charges fixes. En appliquant l'équation (28), la densité de pièges lents extraites est alors d'environ $10^{12} \text{eV}^{-1} \text{cm}^{-2}$ pour les plaques #5 et #8 de la recette 2. Ce qui est relativement faible comparé à la densité de pièges lents des dispositifs de la plaque #0 (RD0) qui elle est d'environ $10^{13} \text{eV}^{-1} \text{cm}^{-2}$. Notons également que l'impact des pièges d'interface observé précédemment sur la figure 9 est fortement réduit.

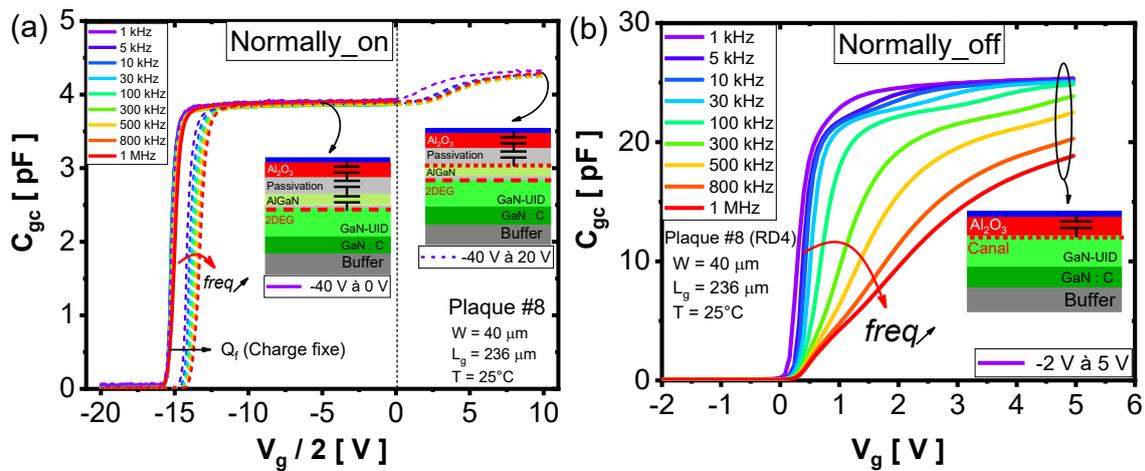


Figure 11: Courbes expérimentales de capacité en fonction de la tension de grille mesurées pour deux dispositifs MIS-HEMT GaN (a) sans et (b) avec gravure locale (Plaques #8, RD4).

La figure 11.b présente pour un dispositif MIS-HEMT GaN à grille encastrée, la dépendance des caractéristiques mesurée $C(V)$ avec la fréquence. Notons que ce dispositif a subi le même processus d'épitaxie et à la même dimension que celui de la figure (11.a), à la seule différence que celui-ci est gravé localement pour la rendre normally-off. On peut observer un aplatissement des caractéristiques $C(V)$ avec l'augmentation de la fréquence. Ce comportement a déjà été observé dans les transistors MOSFET silicium et est relié à la résistance du canal d'inversion qui limite le temps de formation du canal d'électron [11]. Notons que c'est le même phénomène observé sur la figure 8.f mais plus marqué.

IV. Caractérisation de pièges d'interface dans les dispositifs MIS-HEMT GaN

Le paragraphe précédent nous a permis d'observer sur des dispositifs MIS-HEMT GaN la dépendance des caractéristiques $C(V)$ avec la fréquence, et la longueur de canal en particulier sur les dispositifs sans gravure. Dans cette partie, on va d'abord s'intéresser aux dispositifs MIS HEMT GaN normally-off à grille encastrée. Pour cela, un paragraphe nous permettra de présenter

et d'analyser l'effet de la fréquence sur les différentes caractéristiques $C(V)$ pour différentes longueurs de grille et profondeurs de gravure. Ceci se fera pour deux types de dispositifs avec et sans couche dite « back-barrier ». Ensuite, on présentera un circuit électrique petit signal AC de la zone active du dispositif, qui va nous permettre d'expliquer nos résultats de mesure. Nous allons ensuite évaluer la densité de pièges d'interface responsable des épaulements dans l'hétérojonction AlGaIn/GaN (Figure 8) et à l'interface $Al_2O_3/AlGaIn$ (Figure 9). Ensuite, on va procéder à l'extraction de la densité de pièges d'interface à l'interface Al_2O_3/GaN des dispositifs MIS-HEMT GaN à grille encastree (Plaque #5 et #8, RD4) en appliquant la méthode de conductance. Notons que ces différents résultats seront comparés à ceux de la littérature.

IV.1 Dépendance des caractéristiques $C(V)$ avec la fréquence sur des dispositifs MIS-HEMT GaN à grille encastree et modèle électrique

Pour observer l'effet de pièges d'interface dans les dispositifs MIS-HEMT GaN à grille encastree, on va effectuer des mesures de capacité à différentes fréquences. Ces mesures seront faites pour différentes longueurs de grille à une même profondeur de gravure RD4 (Figure 12) et pour différentes profondeurs de gravure à une même longueur de grille ($0.25 \mu m$) (Figure 13) pour deux technologies avec et sans « back-barrier ». Comme vu précédemment sur des dispositifs normally-on, on observe pour les dispositifs à L_g court sur les $C(V)$ des épaulements à basse fréquence en régime de déplétion (Figure 12.a, 12.b, 12.c, 12.d et 12.e) qui se stabilisent et s'éteignent en haute fréquence. Ces épaulements sont plus larges sur les petites longueurs de grille ($0.25 \mu m$ et $0.35 \mu m$ par exemple). Ils peuvent être causés par la contribution des pièges d'interface dans la région de flancs de grille. Cependant, pour un dispositif à L_g long (Figure 12.f), on observe une forte dépendance des caractéristiques $C(V)$ avec la fréquence.

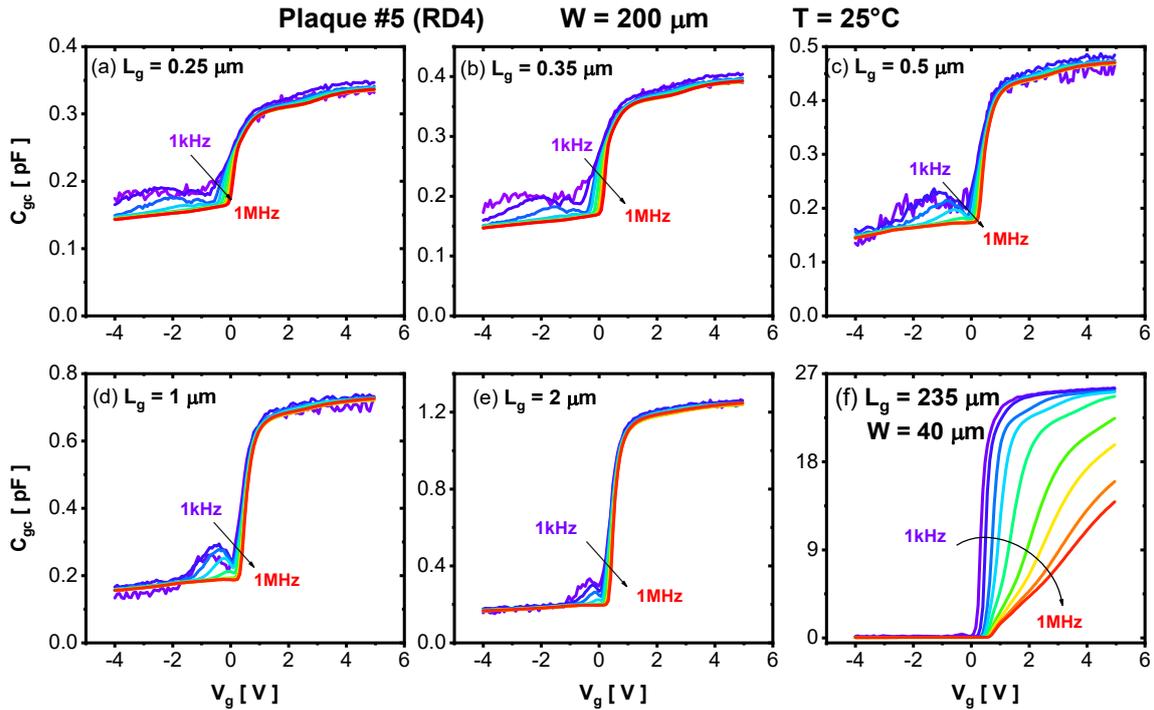


Figure 12: Courbes expérimentales de capacité en fonction de la tension de grille mesurées pour différentes longueurs de grille de dispositifs MIS-HEMT GaN avec « back-barrier » et gravure locale de grille (plaque #5, RD4).

Le phénomène observé sur la figure 12.f, comme vue à la figure 11.b, est causé par une distribution de résistance élevé dans le canal à l'interface $\text{Al}_2\text{O}_3/\text{GaN}$ et à un effet relié au temps de formation du canal que nous verrons dans la suite.

Cependant, les mesures réalisées sur les dispositifs MIS-HEMT GaN normally-off à grille encastrée sans « back-barrier » (Figure 13.a) ont révélé une très faible dépendance des caractéristiques $C(V)$ avec la fréquence comparée aux dispositifs avec « back-barrier » (Figure 13.c) pour la même profondeur de gravure. Pour la plaque avec « back-barrier », on observe une augmentation progressive des épaulements en régime de déplétion avec l'augmentation de la profondeur de gravure. Ce phénomène montre que la couche « back-barrier » a un effet sur la qualité de l'interface du canal de conduction. Dans ce cas, on pourrait associer cet effet aux états d'interface à l'interface $\text{Al}_2\text{O}_3/\text{GaN}$.

Comme montré dans le chapitre 3, la part des transistors de flancs dans les dispositifs MIS-HEMT GaN à grille encastrée doit être prise en compte. La figure 14 présente le circuit équivalent petit signal AC du transistor MIS-HEMT global à grille encastrée. Dans cette figure, dans chaque zone du canal, C_{ox} , C_{d} , C_{i} et C_{it} sont respectivement la capacité de l'oxyde de grille, de la capacité de la couche de déplétion, de la capacité de la couche d'inversion et de la capacité de piège d'interface tous en $\text{F} \cdot \text{cm}^{-2}$. R_{S} est la résistance série du buffer GaN, r_{it} est la résistance associées

aux échanges avec des porteurs libres avec les états d'interface et r_i est la résistance élémentaire du canal.

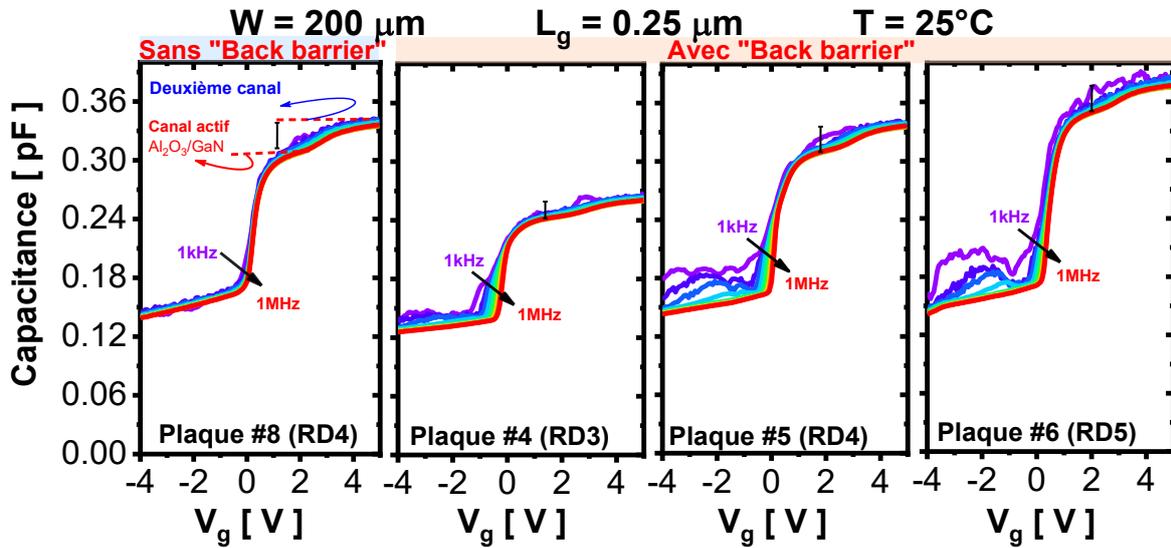


Figure 13: Courbes expérimentales de capacité en fonction de la tension de grille de dispositifs MIS-HEMT GaN mesurées pour différentes profondeurs de gravure.

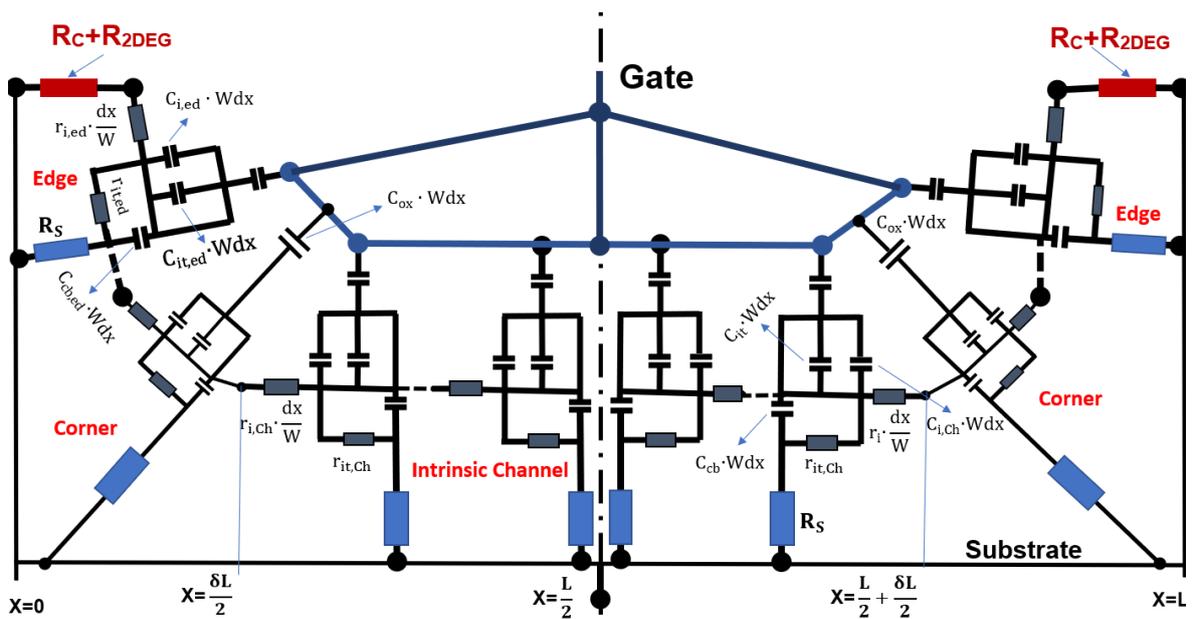


Figure 14: Circuit équivalent petit signal AC de la ligne de transmission du canal de conduction du dispositif MIS-HEMT GaN à grille encastrée.

L'électrode « High » du capacimètre est connectée sur la grille du transistor sur lequel est appliquée une tension V_g superposée à un petit signal AC ($\delta V_g = 40$ mV), tandis que la source et le drain sont court-circuités et connectés au « low » du capacimètre. Notons que le substrat est connecté à la masse. Dans ce circuit électrique équivalent, le canal est représenté par un modèle de ligne de transmission dans lequel les pièges d'interface sont pris en compte. La résistance du canal r_i est obtenue par [11]:

$$r_i = \frac{1}{\mu_{\text{eff}} Q_{\text{ch}}} \quad (29)$$

Où r_i est la résistance du canal liée à la quantité d'électrons accumulés dans le canal de charge Q_{ch} et à μ_{eff} la mobilité effective.

Comme on peut l'observer sur le schéma de la figure 14, le circuit est constitué de deux parties symétriques, une connectée à la source et l'autre au drain. La séparation des deux parties peut se faire au milieu du canal ($x = L/2$), car on peut considérer comme c'est le cas dans les technologies MOSFET, que les électrons formant le canal sont injectés de la source et du drain de manière identique. Notons que la résistance totale du canal est obtenue par $R_i = r_i L_{\text{eff}}/W$. Cette résistance du canal limite la réponse en fréquence de la couche d'inversion et augmente par conséquent, la constante τ_{gc} de temps associée à la formation total du canal qui peut être exprimée comme [11], [14]:

$$\tau_{\text{gc}} = \left(\frac{1}{\tau_{\text{diff}}} + \frac{1}{\tau_{\text{cond}}} \right)^{-1} \quad (30)$$

Où $\tau_{\text{diff}} = L_{\text{eff}}^2/(4 \cdot D_n)$ est le temps de formation du canal en diffusion avec $D_n = (k_B T/q)\mu_0$ le coefficient de diffusion des électrons et $\tau_{\text{cond}} = (c \cdot r_i \cdot L_{\text{eff}}^2)/4$ est le temps de formation du canal en conduction et c est la capacité normalisée en $\text{F} \cdot \text{cm}^{-2}$ [11].

$$c = \frac{C_{\text{ox}} + C_{\text{d}}}{C_{\text{ox}}} C_{\text{gc}} \quad (31)$$

Où C_{d} est la capacité de déplétion (ou de couplage canal-substrat, C_{cb}). $C_{\text{gc}} = dQ_{\text{Ch}}/dV_{\text{g}}$ est la capacité grille-canal en $\text{F} \cdot \text{cm}^{-2}$ et V_{g} la tension de grille.

Notons que, la constante de temps τ_{diff} limite la réponse de canal sous le seuil (en inversion faible) alors que τ_{cond} correspond à la constante de temps de formation du canal en inversion forte.

Le temps de formation augmente donc avec la longueur de canal. Ainsi, pour un dispositif à canal long et fortement résistif comme c'est le cas pour les dispositifs MIS-HEMT GaN normally-off, une fréquence de signal AC suffisamment rapide (haute fréquence) perturbe la mesure $C(V)$ comme l'illustrent les figures 11.b et 12.f. Dans la situation où la résistance de la couche d'inversion n'est pas négligeable comme c'est le cas pour nos dispositifs MIS-HEMT GaN à grille encastrée, l'extraction de la densité de pièges d'interface n'est pas directe comme dans les équations (22.1) et (22.2) précédentes. Dans ce cas, C_{p} et G_{p} sont remplacées par [11]:

$$C_{\text{pn}} = \frac{C_{\text{m1}}}{(1 - G_{\text{m1}} R_i/4)^2 + (\omega G_{\text{m1}} R_i/4)^2} \quad (32.1)$$

$$G_{\text{pn}} = \frac{(1 - G_{\text{m1}} R_i/4) G_{\text{m1}} - R_i/4 (\omega G_{\text{m1}})^2}{(1 - G_{\text{m1}} R_i/4)^2 + (\omega G_{\text{m1}} R_i/4)^2} \quad (32.2)$$

Où

$$C_{m1} = \frac{\omega^2(C_{ox}-C_m)[C_{ox}C_m-C_d(C_{ox}-C_m)]-G_m^2(C_{ox}+C_d)}{G_m^2+\omega^2(C_{ox}-C_m)^2} \quad (33.1)$$

$$G_{m1} = \frac{\omega^2 G_m C_{ox}^2}{G_m^2 + \omega^2 (C_{ox} - C_m)^2} \quad (33.2)$$

La détermination de C_{pn} et G_{pn} requière la connaissance de R_i , C_d et C_{ox} . La méthode d'évaluation de la résistance du canal R_i à une valeur de V_g donnée, peut être facilement obtenue à partir de la caractéristique statique $I_d(V_g)$ en régime ohmique (faible V_d), voir chapitre 2. La capacité de déplétion des dispositifs GaN n'est pas facile à déterminer expérimentalement à partir des caractéristiques $C(V)$ avec source et drain sur le « Low » du capacimètre et le substrat à la masse du prober. Pour cela, nous devons connecter les trois (source, drain et substrat) sur le « Low » du capacimètre et faire des mesures à très basse fréquence, ceci pour que les porteurs libres puissent suivre le signal AC appliqué. Des détails sur cette méthode sont donnés dans le paragraphe VI.I. Il est important de noter que la résistance du canal influence peu les caractéristiques $C(V)$ en régime de déplétion.

IV.2 Extraction de la densité de pièges d'interface

Nous avons appliqué la méthode de conductance [3], [11], sur les mesures réalisées sur des dispositifs MIS-HEMT GaN en régime de déplétion. Avec cette méthode de conductance, l'extraction détaillée des paramètres d'états d'interface s'est faite à partir des maximums de pics des caractéristiques G_p/ω en fonction de ω (Figure 15).

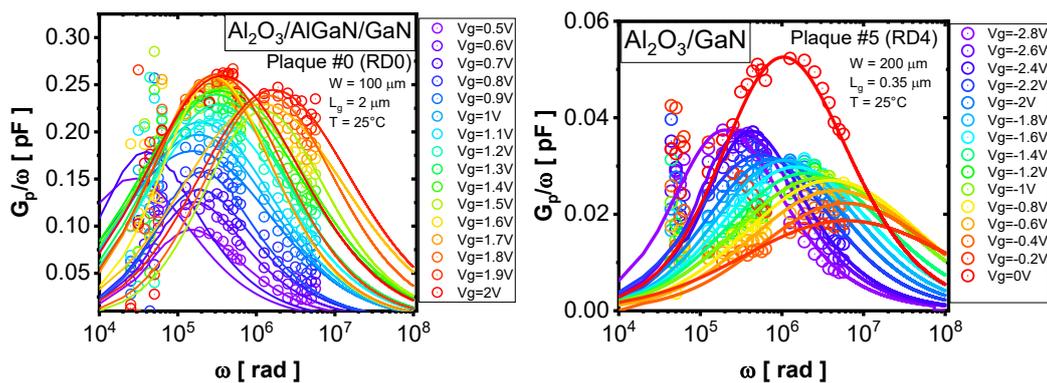


Figure 15: Courbes expérimentales (symbole) et modèles (ligne) des caractéristiques G_p/ω en fonction de la fréquence mesurées sur les dispositifs MIS HEMT GaN (a) normalement-on (plaque #0, RD0) et (b) normalement-off (plaque #5, RD4).

La procédure d'extraction est décrite précédemment en prenant en compte les corrections de la résistance de canal (Equation (32.2)) et des fluctuations de potentiel de surface. Le déplacement du maximum de ces courbes avec la tension de grille indique que les états d'interface

sont distribués dans la bande interdite. La figure 15.a et 15.b présentent pour différentes tensions de grille, les caractéristiques G_p/ω en fonction de ω qui vont nous servir à extraire les valeurs de densité de pièges aux interfaces $\text{Al}_2\text{O}_3/\text{AlGaN}$ et $\text{Al}_2\text{O}_3/\text{GaN}$ dans deux dispositifs normally-on et normally-off respectivement.

Dans la figure 16, on compare en fonction de la tension de grille, les valeurs de densité de pièges d'interface extraites par la méthode de conductance [3] et par la méthode haute-basse fréquence [6]. Sur cette figure, on observe un bon accord entre les deux méthodes d'extraction classique de pièges. Cette densité de pièges peut être corrélée à la qualité de l'interface $\text{Al}_2\text{O}_3/\text{GaN}$ en raison d'une part du processus de dépôt des différentes couches et d'autre part, des dommages causés par la gravure locale de la région de grille.

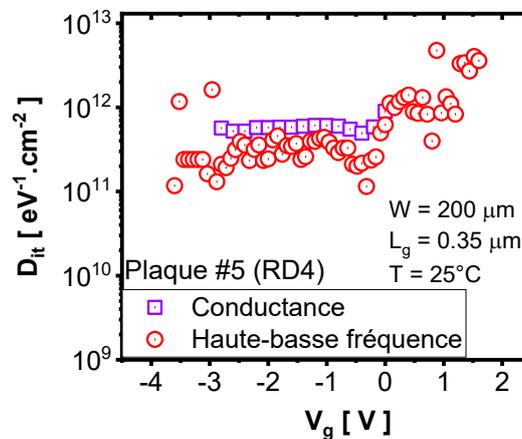


Figure 16: Profil de pièges d'interface obtenu par la méthode de conductance et haute-basse fréquence pour un dispositif MIS-HEMT GaN à grille encastree normally-off.

En appliquant la méthode de conductance sur les courbes de la figure 8.a en régime de déplétion de l'hétérojonction AlGaIn/GaN (autour de -6V), nous avons extrait des densités de pièges dans l'hétérojonction AlGaIn/GaN autour de $10^{12}\text{eV}^{-1}\text{cm}^{-2}$ (Plaque #0). Ce résultat est cohérent avec ceux de Pérez-Tomas *et al.* [15] qui ont trouvé sur des dispositifs MIS-HEMT $\text{SiN}/\text{GaN}(\text{cap})/\text{AlGaIn}/\text{GaN}$, des densités de pièges d'interface comprise entre $[0.7 - 7] \times 10^{12}\text{eV}^{-1}\text{cm}^{-2}$. En revanche ces valeurs ont été extraites sur un dispositif long avec une surface de grille de $40 \times 150\mu\text{m}^2$. Sur des dispositifs AlGaIn/GaN MOSHFETs (« metal-oxide-semiconductor heterostructure field-effect transistors »), avec un oxyde de grille en Al_2O_3 , Kordos *et al.* [8] ont montré un impact de l'épaisseur de l'oxyde de grille sur la densité d'état d'interface dans l'hétérojonction AlGaIn/GaN . Les valeurs de densité de pièges à l'interface AlGaIn/GaN extraites par cette méthode de conductance sont entre $[0.2 - 1.4] \times 10^{11}\text{eV}^{-1}\text{cm}^{-2}$. Nous allons prêter une attention particulière aux valeurs de densité de pièges aux interfaces $\text{Al}_2\text{O}_3/\text{AlGaIn}$ de la plaque #0 et $\text{Al}_2\text{O}_3/\text{GaN}$ des plaques #5 (RD4) et #8 (RD4). Dans la suite, nous allons donc

comparer les valeurs de densité de pièges obtenues sur la plaque #5 (RD4, recette 2) pour différentes longueurs de grille ($0.35 \mu\text{m}$, $0.5 \mu\text{m}$, $1 \mu\text{m}$ et $2 \mu\text{m}$), et les plaques #0 (RD0, recette 1) et #8 (RD4, recette 2) pour un L_g de $2 \mu\text{m}$.

Les valeurs de densité de pièges d'interface D_{it} , à l'interface $\text{Al}_2\text{O}_3/\text{AlGaN}$ ($2 \mu\text{m}$) et à l'interface $\text{Al}_2\text{O}_3/\text{GaN}$ ($0.35 \mu\text{m}$, $0.5 \mu\text{m}$, $1 \mu\text{m}$ et $2 \mu\text{m}$) sont rapportées dans la figure 17.a en fonction de la tension appliquée. Les valeurs de D_{it} obtenues à l'interface $\text{Al}_2\text{O}_3/\text{AlGaN}$ sont proches de celles obtenues précédemment pour l'hétérojonction AlGaN/GaN de la même plaque #0 (RD0) et sont voisines des valeurs de la littérature pour des interfaces similaires $\text{Al}_2\text{O}_3/\text{AlGaN}$ ($D_{it} \approx 2 \times 10^{12} \text{eV}^{-1} \text{cm}^{-2}$) [16]. Sur la plaque #8 (RD4), nous avons obtenu les valeurs de densité de pièges d'interface entre $[2 - 5] \times 10^{10} \text{eV}^{-1} \text{cm}^{-2}$ autour de $V_g = 0\text{V}$. Ces valeurs sont faibles et peuvent être considérées comme des valeurs de référence pour cette technologie GaN. Elles n'ont pas été rapportées dans la figure 17.a.

Les valeurs extraites sur la plaque #5 (RD4) ($\text{Al}_2\text{O}_3/\text{GaN-UID}/\text{GaN-p}$) sont autour de $[1 - 5] \times 10^{11} \text{eV}^{-1} \text{cm}^{-2}$ et $[2 - 5] \times 10^{10} \text{eV}^{-1} \text{cm}^{-2}$ pour la plaque #8, RD4 ($\text{Al}_2\text{O}_3/\text{GaN-UID}$). Ces valeurs sont inférieures aux valeurs de densité de pièges de la littérature sur le même type de dispositifs MIS-HEMT $\text{Al}_2\text{O}_3/\text{GaN}$ ($D_{it} \approx 2 \times 10^{12} \text{eV}^{-1} \text{cm}^{-2}$) [17]. Il est à noter que ces valeurs de D_{it} obtenues sur les plaques #5 et #8 sont en accord avec celles obtenues par une analyse sous obscurité et sous lumière UV comparé à une modélisation couplée au simulation TCAD « Technology Computer-Aided Design » [9]. Sur cette figure 17.a, on observe pour la plaque #5 (RD4), une légère augmentation de la densité de pièges d'interface avec la diminution de la longueur de grille. Cet effet peut être dû à la contribution des pièges dans la région de flancs de grille. Globalement, la densité de pièges d'interface D_{it} à l'interface $\text{Al}_2\text{O}_3/\text{GaN}$ est relativement faible sur les dispositifs optimisés (Plaque #5 et #8, RD4 par exemple) comparé à la plaque #0 (RD0).

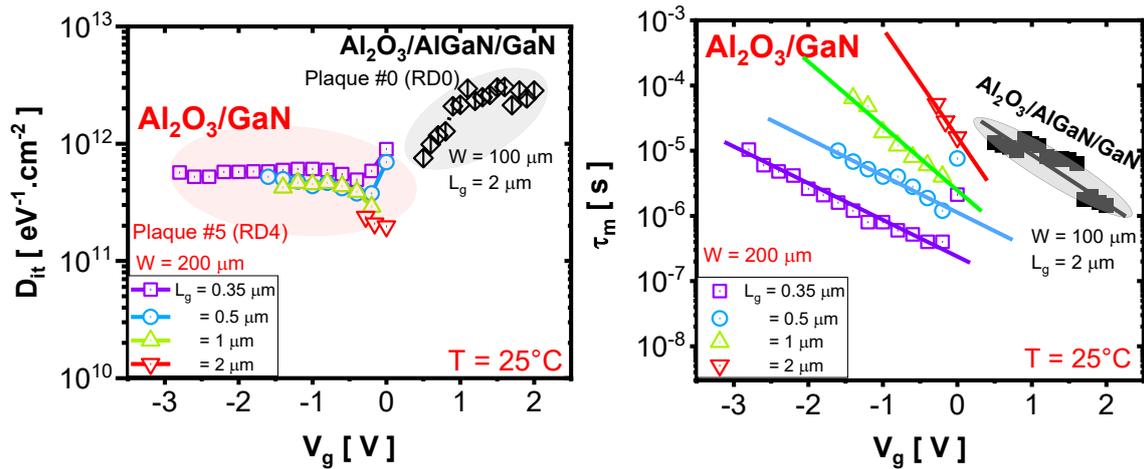


Figure 17: Profil en fonction de la tension de grille (a) de la densité de pièges d'interface et (b) de la constante de temps de pièges, obtenus à l'interface $\text{Al}_2\text{O}_3/\text{AlGaIn}$ la plaque #0 (RD0) et $\text{Al}_2\text{O}_3/\text{GaN}$ de la plaque #5 (RD4) à partir des pics de G_p/ω .

IV.3 Conclusion

Dans cette partie, nous avons caractérisé par la méthode de conductance, les pièges à l'interface $\text{Al}_2\text{O}_3/\text{AlGaIn}$, AlGaIn/GaN des dispositifs non-optimisés (recette 1) et des dispositifs optimisés (recette 2). Pour cela, on a discriminé la dépendance des courbes $C(V)$ avec la fréquence dû aux résistances d'accès source/drain et à la résistance de canal des effets de pièges d'interface. On a montré que ces pièges d'interface sont plus susceptibles de répondre et d'être visibles en régime de déplétion sur les dispositifs à L_g court. Ce qui nous a permis de montrer que la densité de pièges à l'interface $\text{Al}_2\text{O}_3/\text{GaN}$ est relativement faible sur les dispositifs optimisés (Plaques #5 et #8, RD4, Recette 2) comparé aux dispositifs de la plaque #0 (RD0). Les valeurs extraites sur la plaque #5 (RD4) sont de l'ordre de $10^{11} \text{eV}^{-1}\text{cm}^{-2}$ ($\text{Al}_2\text{O}_3/\text{GaN-UID}/\text{GaN-p}$) et $10^{10} \text{eV}^{-1}\text{cm}^{-2}$ pour la plaque #8, RD4 ($\text{Al}_2\text{O}_3/\text{GaN-UID}$).

Cependant, cette méthode est limitée pour les dispositifs à forte résistance d'accès et de canal. C'est pourquoi nous proposons dans la suite, une nouvelle méthode d'extraction de la densité de pièges d'interface. Cette méthode est basée sur les mesures de caractéristique $I(V)$.

V. Nouvelle méthode de caractérisation des pièges d'interface dans les dispositifs MIS-HEMT GaN normally-off

Dans cette partie, nous proposons une nouvelle méthode de caractérisation de pièges d'interface à partir des caractéristiques $I_d(V_g)$ et $I_d(V_d)$ pour les dispositifs MOSFET GaN. Cette méthode a l'avantage de ne pas avoir un effet de dépendance en fréquence car mesurée en quasi-statique. Nous présentons cette méthode à partir d'une simulation analytique 1D basée sur la résolution de l'équation de Poisson. Nous aurons besoin de rendre compte, et comprendre l'effet

de la polarisation du substrat sur la charge du canal. Pour ce faire, on va effectuer une simulation analytique 1D qui va nous permettre de valider notre protocole. Cette simulation sera réalisée sur un dispositif MOSFET GaN (dopage p) en inversion (Figure 18), et servira à établir les équations de base utilisées pour la modélisation des caractérisations statiques $I_d(V_g)$, $I_d(V_d)$ et $C_{gc}(V_g)$ et pour la mise au point de la méthode d'extraction des états d'interfaces.

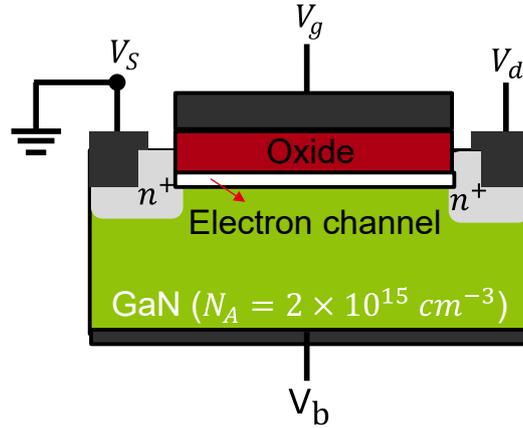


Figure 18: Schéma du dispositif MOSFET bulk GaN utilisé pour la modélisation analytique 1D.

V.1 Modélisation analytique des caractéristiques du MOSFET

Dans cette partie, en utilisant les équations de base de la physique du dispositif qui seront rappelées brièvement, on va simuler analytiquement les caractéristiques électriques $I(V)$ et $C(V)$ de la structure de la figure 18.

V.1.1 Evaluation de la charge dans un canal d'inversion sur substrat de type p

Une tension appliquée sur la grille va induire une modification de charge dans le semiconducteur. Cette modification peut être obtenue en résolvant l'équation de Poisson dans tout le système $\text{Al}_2\text{O}_3/\text{GaN}$. En prenant en compte la polarisation V_b du bulk GaN et la position des quasi-niveaux de Fermi des électrons ϕ_c entre la source et le drain, on montre que la charge totale absolue dans le semiconducteur est donnée par l'équation (35.1).

$$Q_{SC} = \sqrt{2q\epsilon_S \left\{ N_A(\psi_s - V_b) + \frac{k_B T}{q} N_A \left[\exp\left(-\frac{q\psi_s}{k_B T}\right) - 1 \right] + \frac{k_B T}{q} \frac{n_i^2}{N_A} \left[\exp\left(\frac{q(\psi_s - \phi_c)}{k_B T}\right) - 1 \right] \right\}} \quad (35.1)$$

ϕ_c est le décalage de quasi-niveau de Fermi des électrons (de $\phi_c = 0$ à la source à $\phi_c = V_d$ au drain) et V_b est la tension appliquée sur la face arrière du substrat GaN. q est la charge absolue de l'électron, ϵ_{SC} la permittivité du semiconducteur, n_i la concentration intrinsèque, N_A le dopage du substrat et $k_B T/q$ la tension thermique.

La charge en régime de déplétion $Q_d(\psi_s, V_b)$ est donnée par [18]:

$$Q_d(\psi_s, V_b) = \sqrt{2q \cdot \epsilon_{GaN} N_A \cdot (\psi_s - V_b)} \quad (35.2)$$

Cette charge dans le semiconducteur (Equation (35.1)) est une fonction du potentiel de surface ψ_s et peut être décomposée comme une somme de la charge de déplétion Q_d (Equation (35.2)) et la charge d'inversion Q_i . Ce qui nous permet de déduire l'équation (36) [18].

$$Q_i(\psi_s, \Phi_c, V_b) = Q_{SC}(\psi_s, \Phi_c, V_b) - Q_d(\psi_s, V_b) \quad (36)$$

L'équation de conservation de charges permet de relier la tension de grille appliquée à la charge dans le semiconducteur [18].

$$V_g = V_{fb} - \frac{Q_{ox}}{C_{ox}} + \psi_s + \frac{Q_i(\psi_s, \Phi_c, V_b) + Q_d(\psi_s, V_b) + Q_{it}(\psi_s)}{C_{ox}} \quad (37.1)$$

Où $Q_{it}(\psi_s)$ est la charge du piège d'interface, V_{fb} est la tension de bande plate.

Comme défini au chapitre I, la tension de seuil d'inversion sépare la région d'inversion faible ou sous le seuil, de la région d'inversion forte. Cette tension est atteinte lorsque le potentiel de surface est à $2\psi_f$. Dans ce cas, la tension de seuil d'inversion peut donc être approchée comme suit [18]:

$$V_{th} = V_{fb} - \frac{Q_{ox}}{C_{ox}} + 2\psi_f + \frac{Q_D(2\psi_f, V_b) + Q_{it}(2\psi_f)}{C_{ox}} \quad (37.2)$$

À forte inversion, la charge d'inversion Q_i varie linéairement avec la tension de grille, tels que [18]:

$$Q_i \approx C_{ox}(V_g - V_{th}) \quad (38.1)$$

Sous le seuil (en inversion faible), cette charge d'inversion Q_i varie exponentiellement avec la tension de grille et est exprimée comme [18]:

$$Q_i \approx \left(\frac{k_B T}{q}\right) C_d \cdot \exp\left[\frac{qA}{k_B T}(V_g - V_{th})\right] \quad (38.2)$$

Où C_d est la capacité de déplétion ($C_d = dQ_d/d\psi_s$) et $A = C_{ox}/(C_{ox} + C_d + C_{it})$ est le rapport capacitif avec $N_{it} \approx C_{it}/q$.

V.1.2 Modèle analytique du courant de drain du dispositif MOSFET

Le courant de drain d'un dispositif MOSFET en inversion peut être obtenu de manière générale à partir de l'intégration sur la position de quasi-niveau de Fermi des électrons ϕ_c entre la source et le drain [19], [20].

$$I_d(V_g, V_d, V_b) = \frac{W}{L} \int_0^{V_d} \mu_{eff} Q_i(\psi_s, \phi_c, V_b) d\phi_c \quad (39)$$

Où L est la longueur de grille et W sa largeur, V_d est la tension de drain.

L'utilisation de l'équation (39) va nous permettre de simuler analytiquement le courant qui circule entre la source et le drain. La charge d'inversion est obtenue en résolvant de façon auto cohérente les équations (35), (36) et (37). L'expression de la mobilité effective est la même que celle décrite dans le chapitre 3 ($\mu_{eff} = \mu_0/[1 + \theta(Q_i/C_{ox})]$).

La figure 19 présente le résultat de simulation analytique du dispositif 1D de la figure 18. La figure 19.a présente les courbes des caractéristiques $C_{Tot} = dQ_{SC}/dV_g$, $C_d = dQ_d/dV_g$ et $C_{gc} = dQ_i/dV_g$. La figure 19.b présente les courbes des caractéristiques $I_d(V_g)$ pour différentes tensions de V_b . On peut observer une dépendance de ces caractéristiques $I_d(V_g)$ avec la polarisation du substrat V_b ($V_b < 0$).

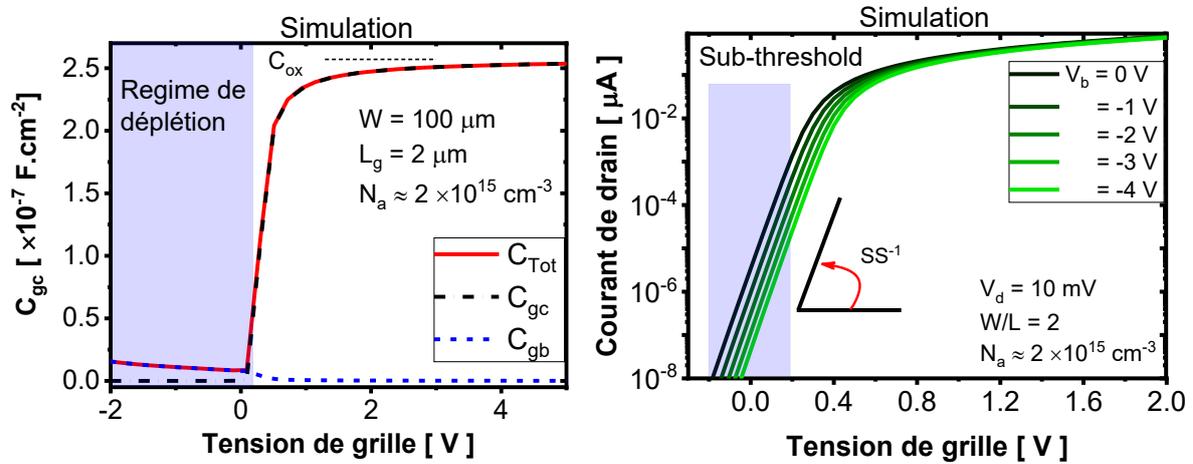


Figure 19: Courbes obtenus par simulation analytique du transistor 1D de la figure 18 en fonction de la tension de grille, (a) de la capacité et (b) du courant de drain.

Dans ce régime d'inversion faible, le courant de drain est alors obtenu analytiquement à partir de la résolution de l'équation 39 et de l'équation de conservation de charge [19], [20].

$$I_d = I_{dsat} \left[1 - \exp\left(-C \frac{q}{k_B T} V_d\right) \right] \quad (40.1)$$

Où I_{dsat} est le courant de saturation (Equation (40.2)) et $C = (C_d + C_{ox}) / (C_{ox} + C_d + C_{it})$.

$$I_{dsat} = \frac{W}{L} \mu_0 C_d(V_g, V_b) \cdot \frac{1}{c} \left(\frac{k_B T}{q} \right)^2 \exp\left(\frac{qA}{k_B T} (V_g - V_{th})\right) \quad (40.2)$$

La conductance dynamique de sortie ($g_d = dI_d/dV_d$, Equation (41)) est donc obtenue à partir de l'équation (40.1) [21].

$$g_d = \frac{dI_d}{dV_d} = G_0 \exp\left[-C \frac{q}{k_B T} V_d\right] \quad (41)$$

Où $G_0 = g_d(0) = \frac{W}{L} \frac{k_B T}{q} \mu_0 C_d(V_g, V_b) \cdot \exp\left(\frac{qA}{k_B T} (V_g - V_{th})\right)$ étant la conductance en régime ohmique à $V_d=0 \text{ V}$.

La pente de la conductance de sortie g_d par rapport à la tension de drain est donnée par :

$$SS_d = \frac{d \ln(g_d)}{dV_d} \approx -\frac{q}{KT} \left(\frac{C_{ox} + C_d}{C_{ox} + C_d + C_{it}} \right) = -C \frac{q}{KT} \quad (42)$$

Nous avons donc appliqué les modèles des équations (40) et (41) sur notre dispositif MOSFET de la figure 18 avec et sans prise en compte des C_{it} ($= qN_{it}$) en fonction de la tension V_d pour une tension de grille $V_g = 0V$ (sous le seuil). Sur la figure 20, on compare ces résultats de modélisation avec (trait pointillé bleu) et sans (trait pointillé noir) N_{it} , à ceux de la simulation analytique de notre dispositif MOSFET GaN bulk qui elle, prend en compte un certain profil de pièges d'interface N_{it} (Figure 22).

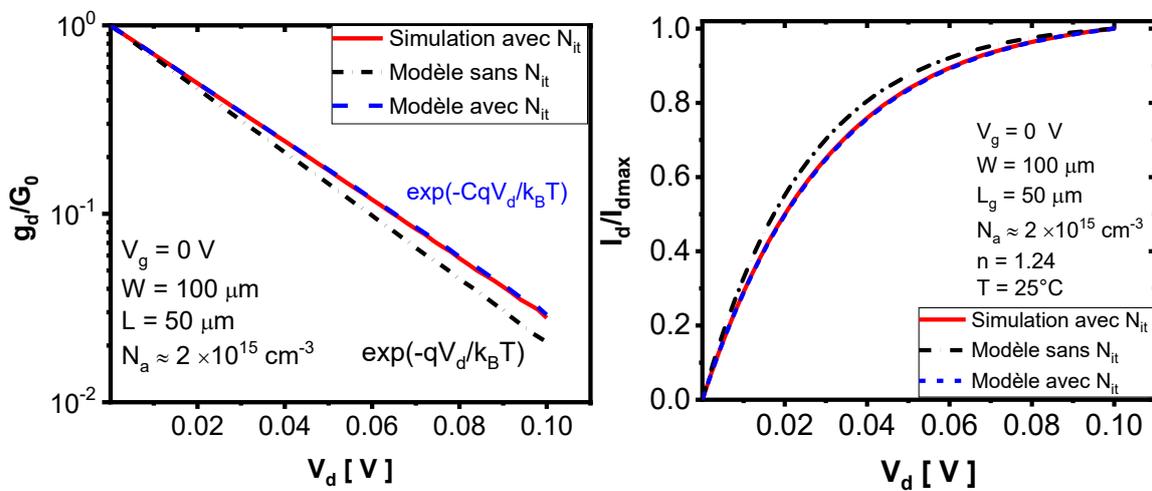


Figure 20: Comparaison des résultats entre simulation (trait continu) et modélisation avec (trait pointillé bleu) et sans (trait pointillé noir) N_{it} du rapport (a) de conductance de sortie g_d/G_0 et (b) du courant de drain I_d/I_{dsat} .

On peut constater qu'avec une certaine densité de pièges d'interface à $V_g = 0V$, on rend compte en fonction de la tension de drain V_d , des résultats de simulation de la conductance de sortie (figure 20.a, trait pointillé bleu) et du courant de drain (Figure 20.b, trait pointillé bleu). Cela montre que ce modèle peut être utilisé pour l'extraction de la densité de pièges d'interface.

V.2 Extraction de la capacité de couplage canal-substrat (simulation)

Pour les technologies silicium, la capacité de couplage canal-substrat C_{cb} d'un transistor MOSFET peut être évaluée à partir des mesures de capacité C_{gc} à différentes tensions du substrat V_b . Il est important de noter que pour un transistor MOSFET bulk, cette capacité de couplage canal-substrat est la capacité de déplétion C_d . Cette méthode consiste à évaluer la sensibilité de la tension de seuil de charge V_{th} à la suite de l'application d'une tension de substrat V_b . Elle est donnée par l'épaisseur du film déplété ($C_{cb} = \epsilon_S/W(V_b)$). En fait, il a été démontré dans la

littérature que cette sensibilité de la tension de seuil de charge permettait d'extraire la capacité C_{cb} [18] à partir de l'équation (43).

$$\frac{\Delta V_{th}}{\Delta V_b} = -\frac{C_{cb}}{C_{ox}} \quad (43)$$

Où C_{cb} est la capacité de couplage canal-substrat. Elle est donnée analytiquement au niveau du seuil par $C_{cb} = C_d = \sqrt{\varepsilon_S \cdot q \cdot N_{eff} / 4\Phi_f}$. En ce qui concerne les dispositifs MIS-HEMT GaN, nous verrons dans la partie VI, que cette capacité C_{cb} correspond au couplage capacitif entre le canal d'électron et le substrat. Connaissant donc cette capacité de déplétion, il est donc possible de déduire la valeur du dopage effectif N_{eff} . L'équation 44 peut être appliquée pour extraire le profil de dopage dans la région du canal. A cette fin, il faut mesurer la dépendance de la tension de seuil avec la polarisation du substrat $V_{th}(V_b)$, et la différencier par rapport à V_b et d'extraire le niveau de dopage de la pente locale pour chaque polarisation du substrat (i.e. chaque largeur de zone déplété). Dans une telle situation, la pente locale est liée au niveau de dopage à la largeur $W(V_b) = \varepsilon_S / C_{cb}(V_b)$.

$$\frac{d}{dV_b} \left(\frac{1}{C_{cb}^2} \right) = -\frac{2}{q\varepsilon_S N_{eff}(W)} \quad (44)$$

Sachant qu'il existe plusieurs méthodes d'extraction de la tension de seuil, nous nous sommes proposés de généraliser cette méthode de l'équation (44) en tout point de la tension de grille V_g . Elle est obtenue à partir des caractéristiques du courant de drain vue par la grille de la face avant $I_d(V_g)$ ou par le substrat $I_d(V_b)$. On a donc mis en place un nouveau protocole expérimental permettant d'extraire cette capacité de couplage canal-substrat. Le principe consiste à faire des mesures de caractéristiques $I_d(V_g)$ à différents V_b et de calculer la pente par rapport à V_g et V_b et d'extraire la capacité de couplage canal-substrat sur une bonne plage de tension de grille V_g .

En régime de déplétion, les pentes sous-seuil des caractéristiques $I_d(V_g)$ et $I_d(V_b)$ (Equations (45.1) et (45.2)) sont données respectivement par :

$$SS_g = \frac{d \ln[I_d(V_g)]}{dV_g} \approx \frac{q}{k_B \cdot T} \frac{C_{ox}}{C_{ox} + C_{cb} + C_{it}} \quad (45.1)$$

$$SS_b = \frac{d \ln[I_d(V_b)]}{dV_b} \approx \frac{q}{k_B \cdot T} \frac{C_{cb}}{C_{ox} + C_{cb} + C_{it}} \quad (45.2)$$

En faisant donc le rapport des équations (45.1) et (45.2), on obtient :

$$\frac{SS_b}{SS_g} = \frac{C_{cb}}{C_{ox}} \quad (46)$$

L'équation (46) permet ainsi d'identifier en tout point de polarisation V_g , la capacité de couplage canal-substrat C_{cb} ou de déplétion pour le MOSFET bulk. La figure 21 compare la capacité de déplétion obtenue par simulation à partir de la résolution de l'équation de Poisson 1D (Equation (35.2), trait continu) et l'extraction obtenue à partir de l'équation (46) (trait pointillé). On observe un bon accord entre la simulation et l'extraction analytique. Après avoir trouvé un moyen d'extraire cette capacité canal-substrat, on va pouvoir évaluer la densité de pièges d'interface.

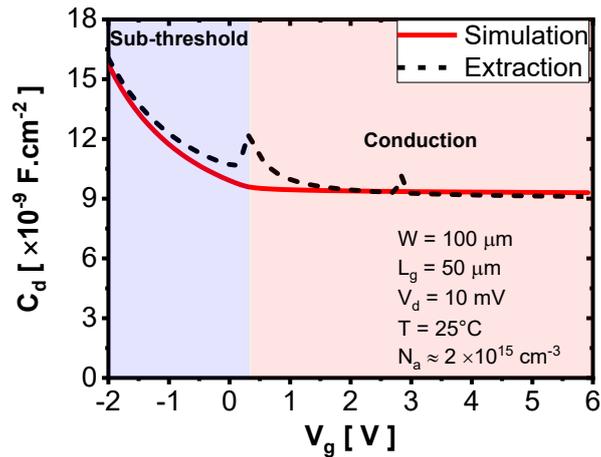


Figure 21: Comparaison entre simulation (trait continu) et extraction (trait pointillé) de la capacité de couplage canal-substrat (déplétion)

V.3 Extraction de la densité de pièges d'interface par la nouvelle méthode avec polarisation du substrat

La densité de pièges d'interface entrant dans l'équation (40) à travers le rapport capacitif, peut être évaluée en utilisant la pente sous-seuil ($SS_g = g_m/I_d = A(q/k_B T)$). Pour extraire la capacité des états d'interface C_{it} (et par conséquent N_{it}), il est nécessaire de connaître la capacité d'oxyde C_{ox} et la capacité de déplétion en faible inversion C_d . Pour cela, on peut utiliser les valeurs de capacité de déplétion du canal qui peuvent être extraites par la méthode d'évaluation présenté précédemment (Equation (46)).

Le profil de densité de piège d'interface N_{it} peut donc être extrait par [19], [22]:

$$N_{it}(V_g) = \frac{C_{ox}}{q} \left(\frac{1}{SS_g(V_g)} \frac{q}{k_B T} - 1 - \frac{C_d(V_g)}{C_{ox}} \right) \quad (47.1)$$

$$N_{it}(V_g) = \frac{C_{ox}}{q} \left(1 + \frac{C_d(V_g)}{C_{ox}} \right) \left(\frac{1}{SS_d(V_g)} \frac{q}{k_B T} - 1 \right) \quad (47.2)$$

Où N_{it} en $eV^{-1}cm^{-2}$ est la densité de pièges d'interface.

En remplaçant la nouvelle expression de $C_d(V_g)$ (Equation (46)) dans les équations (47.1) et (47.2) on peut réécrire les expressions du profil de N_{it} comme :

$$N_{it} = \frac{C_{ox}}{q} \left[\frac{1}{SS_g} \frac{q}{k_B T} - \frac{SS_b}{SS_g} - 1 \right] \quad (48.1)$$

$$N_{it} = \frac{C_{ox}}{q} \cdot \left(1 + \frac{SS_b}{SS_g} \right) \left[\frac{1}{SS_d} \frac{q}{k_B T} - 1 \right] \quad (48.2)$$

Pour valider notre méthode d'extraction, nous l'avons appliqué sur nos résultats de simulation analytique précédents. La figure 22 compare le profil de densité de pièges d'interface extrait par les méthodes classiques (Equations (47.1)) prenant en compte la capacité $C_d(V_g)$ de l'équation (35.2), et la nouvelle méthode (Equations (48.1) et (48.2)). Un bon accord est obtenu pour des tensions de grille inférieures à 0.2 V. Au-delà de cette tension, la densité de piège d'interface est écrantée par les porteurs libres du canal.

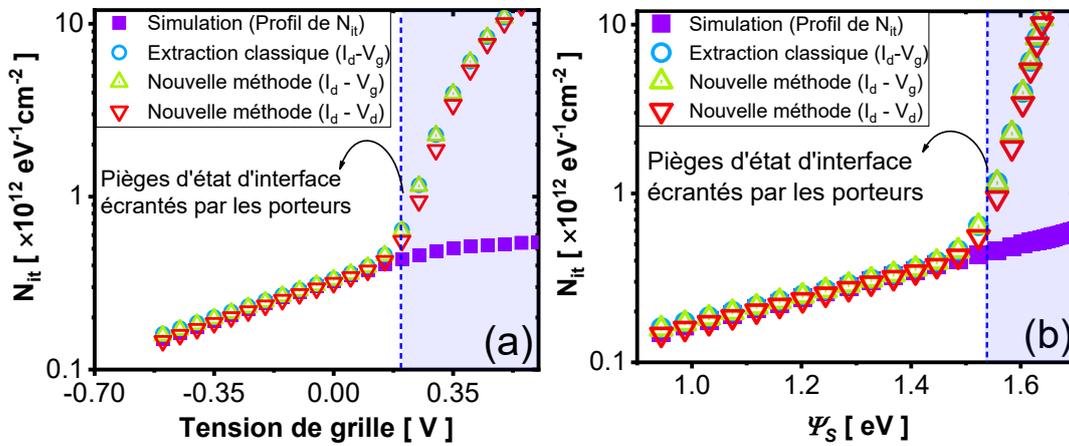


Figure 22: Comparaison entre profil de pièges utilisés pour la simulation et extraction par différentes méthodes en fonction de (a) tension de grille et (b) potentiel de surface.

Après avoir présenté par simulation 1D, l'intérêt de la nouvelle méthode, nous allons l'appliquer sur nos dispositifs réels MIS-HEMT GaN à grille encastrée.

VI. Application de la nouvelle méthode d'extraction avec polarisation du substrat sur les dispositifs MIS-HEMT GaN à grille encastrée

Dans cette partie, l'objectif est d'extraire expérimentalement les valeurs de densité de pièges d'interface dans les dispositifs MIS-HEMT GaN normally-off à grille encastrée. La nouvelle méthode sera appliquée sur un dispositif de la plaque #2. Pour cela, on va dans un premier temps, extraire les valeurs de capacité de couplage canal-substrat C_{cb} en utilisant deux méthodes, par mesure expérimentale de la capacité, et par la nouvelle méthode (Equation (46)). Ensuite, ces valeurs de capacité seront utilisées pour l'extraction des densités de pièges d'interface.

VI.1 Extraction expérimentale de la capacité de couplage canal-substrat par mesure de capacité

La figure 23.a présente le schéma de montage du principe de mesure de la capacité totale d'un dispositif MIS-HEMT GaN. Notons qu'il est important de corriger les capacités de couplages parasites avant toute extraction de paramètres. Après correction de ces différentes capacités parasites, on observe une capacité minimale différente de la capacité grille-2DEG obtenue dans le chapitre II. Elle correspond cette fois à la capacité de couplage grille-substrat C_{gb} . Cette mesure nous a permis d'évaluer en fonction de la tension de grille, la capacité totale du dispositif GaN et d'en déduire la capacité de couplage grille-substrat (Figure 23.b).

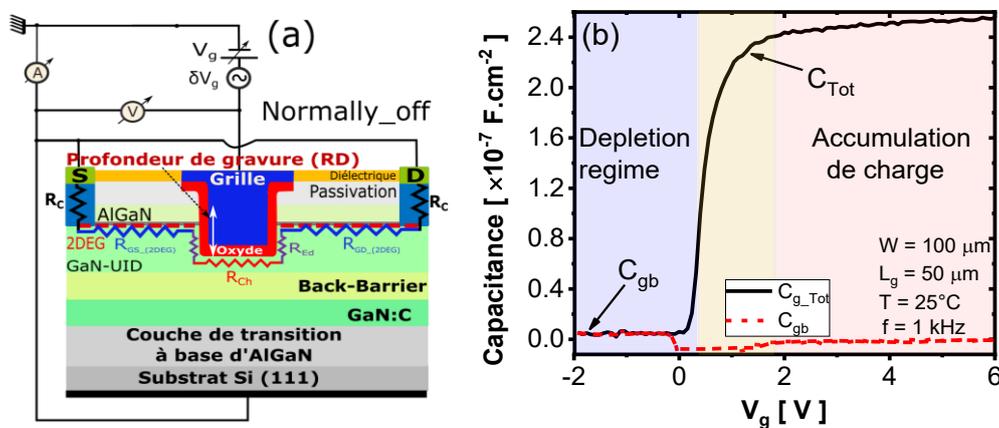


Figure 23: (a) Schéma de montage pour la mesure de la capacité totale et (b) résultat de mesure des caractéristiques C-V d'un dispositif MIS-HEMT GaN.

La valeur de la capacité C_{gb} obtenue à $V_g = -2 \text{ V}$ est autour de $2.56 \times 10^{-9} \text{ F} \cdot \text{cm}^{-2}$. A partir de l'équation (49), nous avons pu extraire la capacité de couplage canal-substrat C_{cb} autour de $2.58 \times 10^{-9} \text{ F} \cdot \text{cm}^{-2}$. Cette capacité de couplage canal-substrat est donnée par l'épaisseur W du film déplété ($C_{cb} \approx \epsilon_{\text{box_GaN}}/W$).

$$\frac{1}{C_{gb}} = \frac{1}{C_{cb}} + \frac{1}{C_{ox}} \quad (49)$$

Une autre méthode pour extraire cette capacité de couplage grille-substrat consiste à réaliser des mesures de capacité $C_{gb}(V_g)$ pour différentes longueurs de grille selon le montage de la figure 24.a.

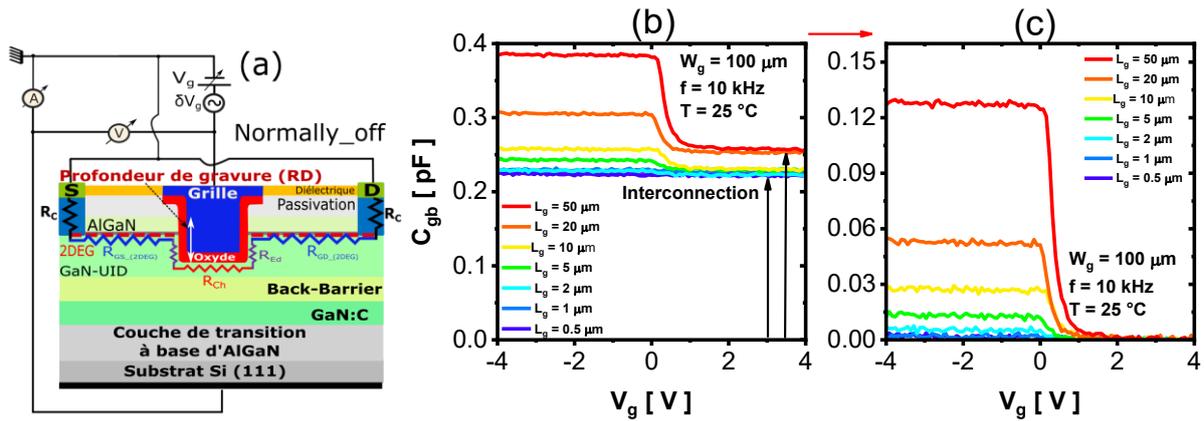


Figure 24: Mesure de la capacité de déplétion du dispositif MIS-HEMT GaN pour différentes longueurs de grille.

Notons que ce montage est fortement impacté par les capacités parasites d'interconnexions qui ne sont pas négligeables (Figure 24.b). Par simplification du protocole de correction, nous avons ramené toutes les capacités minimales à zéro, comme le montre la figure 24.c ensuite, on a tracé la caractéristique $C_{gb}(V_g = -4 V)$ en fonction de L_g .

La figure 25 présente les différentes caractéristiques $C_{gb}(V_g = -4 V)$ et $C_{gb}(V_g = 4 V)$ en fonction de L_g avant (bleu et vert) et après (rouge) correction des capacités parasites. Nous observons un comportement linéaire dont la pente représente la capacité de couplage intrinsèque grille-substrat C_{gb} autour de $2.56 \times 10^{-9} F.cm^{-2}$. Cette valeur de la capacité grille-substrat correspond à celle obtenue sur un transistor long ($L_g = 50 \mu m$, Figure 23.b).

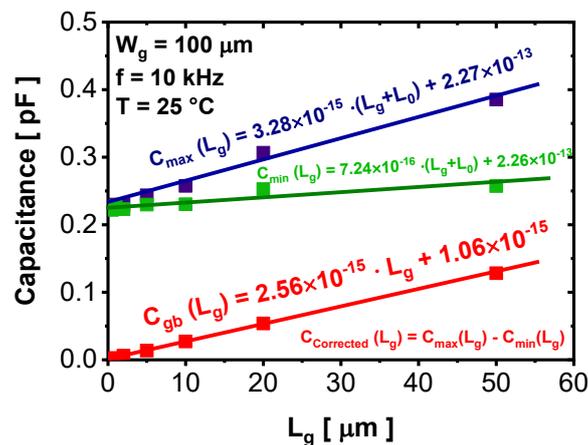


Figure 25: Capacité maximale (bleu), minimale (vert) et corrigé (rouge) en fonction de la longueur de grille.

VI.2 Extraction expérimentale de la capacité de couplage canal-substrat par la nouvelle méthode avec polarisation du substrat

Dans cette partie, nous appliquerons sur nos dispositifs MIS-HEMT GaN à grille encastree de la plaque #3, la nouvelle méthode d'extraction basée sur la capacité de couplage canal-substrat

à partir des caractéristiques $I_d(V_g)$ à différents V_b développée précédemment. Il est important de noter que cette méthode étant vérifiée et validée par simulation 1D pour un transistors MOSFET bulk, ne change en rien son applicabilité ou son extension sur d'autre technologie comme les dispositifs MOS-HEMT et FDSOI qui fonctionnent en inversion.

L'effet de la polarisation de la face arrière (substrat) de nos dispositifs s'observe sur les caractéristiques $I_d(V_g)$ en échelle logarithmique (Figure 26.a) et en échelle linéaire (Figure 26.b). On observe une augmentation de la tension de seuil avec la diminution de la polarisation du substrat V_b . Ce phénomène met bien en évidence un contrôle de l'électrostatique du canal par la face arrière et par conséquent l'existence d'un couplage capacitif canal-substrat.

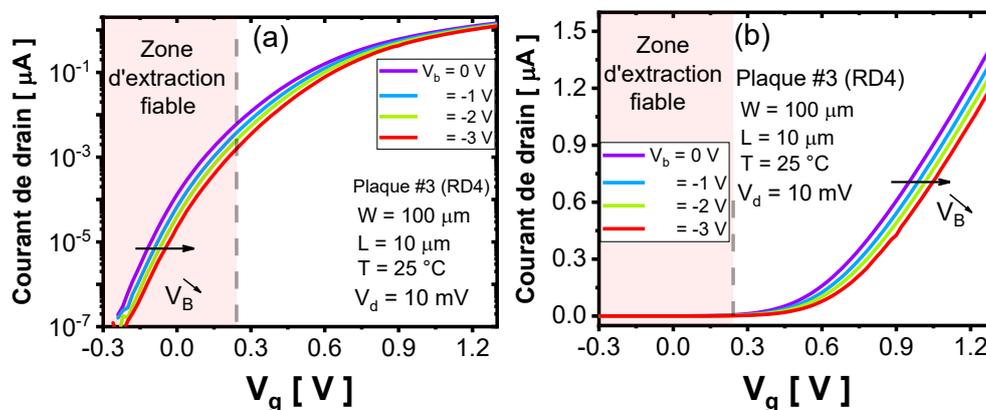


Figure 26: Caractéristiques $I_d(V_g)$ en fonction de V_g pour différentes valeurs de V_b (a) en échelle logarithmique et (b) en échelle linéaire.

L'application de la méthode SS_g/SS_b autour de $V_b = 0$ (Equation (45)) nous a permis d'extraire la capacité de couplage canal-substrat dans nos dispositifs MIS-HEMT GaN à grille encadrée pour différentes longueurs de grille (Figure 27). On observe une valeur constante de capacité de couplage dans la région sous le seuil pour toutes les longueurs de grille.

Cette valeur de capacité minimale obtenue pour différents L_g est très proche de la capacité du couplage intrinsèque canal-substrat $C_{cb_capa} = 2.58 \times 10^{-9} F \cdot cm^{-2}$ obtenue par mesure de la caractéristique $C_{gb}(V_g)$. On observe également une augmentation de cette capacité de couplage lorsqu'on passe en conduction. Ce comportement peut se justifier par le fait qu'au-dessus du seuil, la capacité du canal d'inversion (C_{ch}) augmente et devient supérieure à celle du couplage canal-substrat, ce qui ne permet plus d'appliquer les équations (45.1) et (45.2) valables sous le seuil.

Les différences observées pour les faibles longueurs de grille peuvent être liées aux transports ou aux effets de canaux courts. Notons également qu'il est possible d'observer des effets liés aux piégeages dans l'épitaxie par des défauts structuraux. Pour la suite, on va faire des

extractions sous le seuil et supposer que le nombre de pièges d'interface ne varie pas avec une faible polarisation du substrat ($-3V < V_b < 3V$).

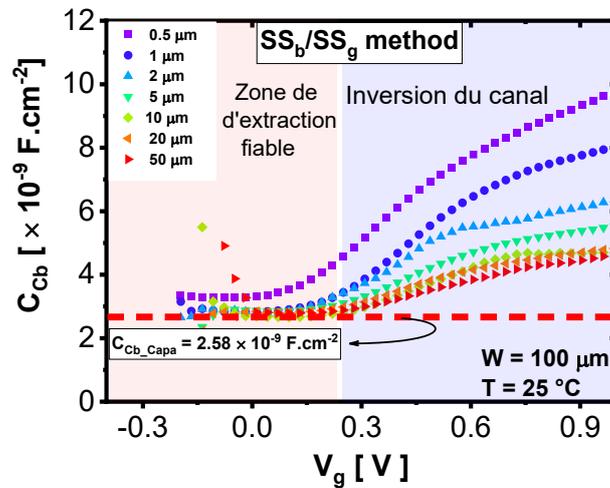


Figure 27: Courbes de capacité de couplage canal-substrat C_{cb} en fonction de V_g pour différentes longueurs de grille.

VI.3 Extraction de la densité de pièges d'interfaces à partir des caractéristiques de sortie

Nous avons appliqué le modèle analytique (Equations (40) et (41)) sur nos mesures expérimentales. La figure 28 présente en fonction de V_d , les caractéristiques expérimentales et modélisées de courant de drain normalisé I_d/I_{dmax} (Figure 28.a) et de conductance dynamique g_d (Figure 28.b) pour différentes tensions de grille V_g . On observe pour chaque tension de grille un bon accord entre expérience et modèle. Ceci confirme l'applicabilité du modèle pour des technologies MIS-HEMT GaN « normally-off » car elles fonctionnent comme un transistor en inversion. Le profil de densités de pièges d'interface peut être extrait pour chaque point de V_g en appliquant les équations (48.1) et (48.2).

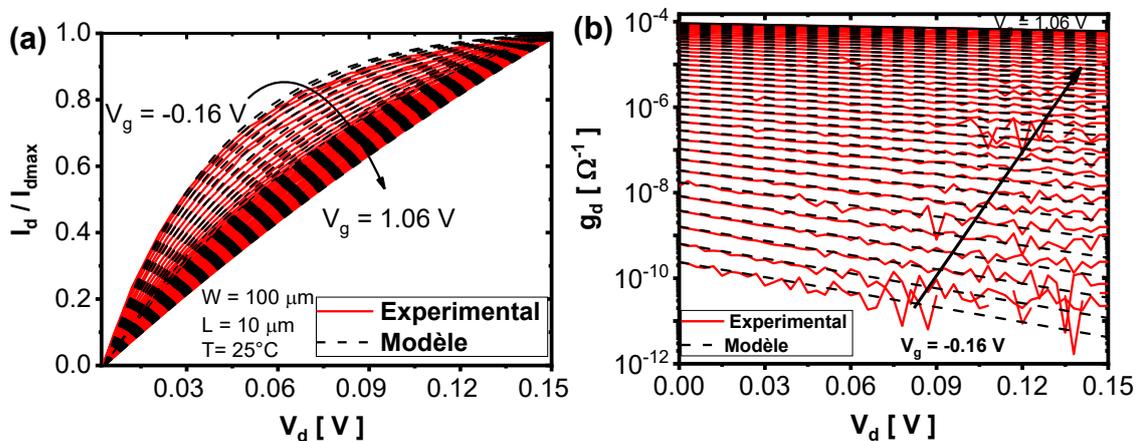


Figure 28: Comparaison entre mesure expérimental et modèle des caractéristiques $I_d/I_{dmax}(V_d)$ et (b) $g_d(V_d)$.

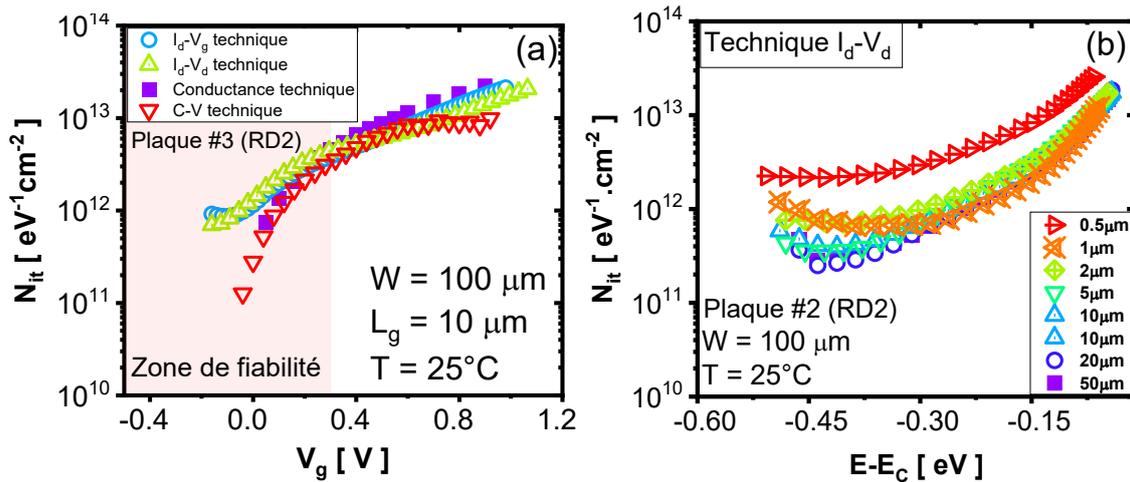


Figure 29: Comparaison du profil de densité de piège N_{it} extraite expérimentalement par différentes méthodes pour différentes longueurs de grille (a) en fonction V_g et (b) profil énergétique indicatif de la densité de pièges d'interface.

La figure 29.a présente en fonction de V_g , les résultats de profil de densités de pièges d'interface obtenues expérimentalement sur des dispositifs MIS-HEMT de la plaque #3. Nous avons comparé ces résultats avec ceux trouvés par d'autres méthodes classique comme, la méthode haute-basse fréquence $C(V)$ [6] et de conductance $G(f)$ [3]. On observe sur cette figure une bonne cohérence expérimentale entre les différentes méthodes d'extraction sur une bonne plage de tension de grille. Il est également possible de donner les profils énergétiques de densité de pièges d'interface pour différentes longueurs de grille comme le montre la figure 29.b. On observe des valeurs de densités de pièges d'interface similaires pour toutes les longueurs de grille excepté pour $0.5\mu m$ qui est élevée mais qui reste quand même proche.

VII. Conclusion

Dans ce chapitre, nous avons passé en revue les principales techniques de caractérisation de pièges d'interface dans les dispositifs MIS-HEMT GaN, tout en illustrant leurs validités en régime de déplétion et faible inversion. La compréhension et élimination des effets parasites ont joué un rôle important dans l'extraction fiable de densités de pièges d'interface et à la compréhension de son fonctionnement. L'étude a été réalisée sur un vaste ensemble de dispositifs avec et sans couche « back-barrier » pour différentes longueurs de grille et profondeurs de gravure à savoir du « normally-on » au « normally-off ». Nous avons réalisé une campagne de mesures de caractéristiques $C_{gc}(V_g)$ pour ces différentes technologies afin d'identifier les pièges d'interface, et leurs effets. Dans cette étude, on a pris en compte l'impact de la résistance d'accès source/drain, de la géométrie du canal et de la résistance du canal qui est lié au temps de formation du canal sous le seuil (limité par le temps de diffusion) et en conduction (limité par la résistance du canal). Nous avons utilisé différentes méthodes d'extraction de densité de pièges, dans le but de quantifier

la qualité des interfaces et de mettre en évidence l'impact de la gravure, de la longueur de grille et de la couche « back-barrier ». Les résultats ont révélé un faible niveau de densité de pièges à l'interface AlGaN/GaN et Al₂O₃/GaN et même dans l'oxyde de grille Al₂O₃ après stress sur les plaques optimisées (recette 2) en particulier pour la plaque #8 (RD4) sans couche de « back-barrier » comparé aux autres plaques non-optimisées (recette 1).

Le défi principal de cette étude a été d'extraire les densités de pièges d'interface sur des dispositifs à L_g long. Pour cela, nous avons développé un nouveau protocole d'extraction du profil de densité pièges d'interface basé sur les caractéristiques $I(V)$ et la sensibilité de la tension de seuil à la suite d'une polarisation de la face arrière de notre dispositif. Cette nouvelle méthode d'extraction s'est appuyé sur les travaux de la littérature, qui ont été développés pour les technologies silicium [19], [21]. On a montré un bon accord entre la nouvelle méthode développée dans le cadre de cette thèse et les méthodes classiques telles que la méthode haute basse fréquence et de conductance.

Dans le prochain chapitre, nous présenterons une étude approfondie de pièges lents dans chaque région du transistor par des mesures de bruit basse fréquence.

Bibliographie

- [1] S. M. Sze and K. K. Ng, *Physics of semiconductor devices*, 3rd ed. Hoboken, N.J.: Wiley-Interscience, Book, 2007.
- [2] E. A. Alam, 'Développement de briques technologiques pour la réalisation de transistors MOS de puissance en Nitrure de Gallium', Ph.D, Université de Toulouse, 2011.
- [3] E. H. Nicollian and A. Goetzberger, 'The Si-SiO₂ Interface - Electrical Properties as Determined by the Metal-Insulator- Silicon Conductance Technique', p. 80, 1967.
- [4] L. M. Terman, 'An investigation of surface states at a silicon/silicon oxide interface employing metal-oxide-silicon diodes', *Solid-State Electronics*, vol. 5, no. 5, pp. 285–299, Sep. 1962, doi: 10.1016/0038-1101(62)90111-9.
- [5] C. N. Berglund, 'Surface states at steam-grown silicon-silicon dioxide interfaces', *IEEE Trans. Electron Devices*, vol. ED-13, no. 10, pp. 701–705, Oct. 1966, doi: 10.1109/T-ED.1966.15827.
- [6] R. Castagné and A. Vapaille, 'Description of the SiO₂-Si interface properties by means of very low frequency MOS capacitance measurements', *Surface Science*, vol. 28, no. 1, pp. 157–193, Nov. 1971, doi: 10.1016/0039-6028(71)90092-6.
- [7] H. Haddara, 'Scanning of the Entire energy Gap at the Si-SiO₂ Interface in MOSFETs using the Conductance Technique : Comparison with Dynamic Transconductance Measurements', p. 4.
- [8] P. Kordoš, R. Stoklas, D. Gregušová, and J. Novák, 'Characterization of AlGa_N/Ga_N metal-oxide-semiconductor field-effect transistors by frequency dependent conductance analysis', *Appl. Phys. Lett.*, vol. 94, no. 22, p. 223512, Jun. 2009, doi: 10.1063/1.3148830.
- [9] W. Vandendaele *et al.*, 'A Novel Insight on Interface Traps Density (Dit) Extraction in Ga_N-on-Si MOS-c HEMTs', in *2020 IEEE International Electron Devices Meeting (IEDM)*, San Francisco, CA, USA, Dec. 2020, p. 23.5.1-23.5.4. doi: 10.1109/IEDM13553.2020.9371965.
- [10] E. Bano, 'Étude de dispositifs MOS fabriqués sur carbure de silicium pour la microélectronique haute température', PhD Thesis, 1997. [Online]. Available: <http://www.theses.fr/1997INPG0198>
- [11] H. S. Haddara and M. El-Sayed, 'Conductance technique in MOSFETs: Study of interface trap properties in the depletion and weak inversion regimes', *Solid-State Electronics*, vol. 31, no. 8, pp. 1289–1298, Aug. 1988, doi: 10.1016/0038-1101(88)90428-5.
- [12] E. J. Miller *et al.*, 'Trap characterization by gate-drain conductance and capacitance dispersion studies of an AlGa_N/Ga_N heterostructure field-effect transistor', *Journal of Applied Physics*, vol. 87, no. 11, pp. 8070–8073, Jun. 2000, doi: 10.1063/1.373499.
- [13] Y. Hori, Z. Yatabe, and T. Hashizume, 'Characterization of interface states in Al₂O₃/AlGa_N/Ga_N structures for improved performance of high-electron-mobility transistors', *Journal of Applied Physics*, vol. 114, no. 24, p. 244503, Dec. 2013, doi: 10.1063/1.4859576.
- [14] K. Romanjek, F. Lime, G. Ghibaudo, and C. Leroux, 'New approach for the gate current source–drain partition modeling in advanced MOSFETs', *Solid-State Electronics*, vol. 47, no. 10, pp. 1657–1661, Oct. 2003, doi: 10.1016/S0038-1101(03)00180-1.
- [15] A. Pérez-Tomás, A. Fontserè, S. Sánchez, M. R. Jennings, P. M. Gammon, and Y. Cordier, 'Gate traps inducing band-bending fluctuations on AlGa_N/Ga_N heterojunction transistors', *Appl. Phys. Lett.*, p. 5, 2013.

- [16] Y. Shi *et al.*, 'Modeling the Influence of the Acceptor-Type Trap on the 2DEG Density for GaN MIS-HEMTs', *IEEE Trans. Electron Devices*, vol. 67, no. 6, pp. 2290–2296, Jun. 2020, doi: 10.1109/TED.2020.2986241.
- [17] Y. Shi *et al.*, 'An Extraction Method for the Interface Acceptor Distribution of GaN MOS-HEMT', *IEEE Trans. Electron Devices*, vol. 66, no. 10, Art. no. 10, Oct. 2019, doi: 10.1109/TED.2019.2936509.
- [18] G. Ghibaudo, 'Critical MOSFETs operation for low voltage/low power IC's: Ideal characteristics, parameter extraction, electrical noise and RTS fluctuations', *Microelectronic Engineering*, vol. 39, no. 1–4, Art. no. 1–4, Dec. 1997, doi: 10.1016/S0167-9317(97)00166-4.
- [19] R. J. Van Overstraeten, G. J. Declerck, and P. A. Muls, 'Theory of the MOS transistor in weak inversion-new method to determine the number of surface states', *IEEE Trans. Electron Devices*, vol. 22, no. 5, pp. 282–288, May 1975, doi: 10.1109/T-ED.1975.18119.
- [20] G. Ghibaudo, 'Analytical modelling of the MOS transistor', *physica status solidi (a)*, vol. 113, no. 1, Art. no. 1, 1989.
- [21] G. Ghibaudo and B. Cabon, 'Influence of drain-induced barrier lowering on the dynamic conductance of short-channel MOSFETs', *Electron. Lett.*, vol. 22, no. 19, p. 1010, 1986, doi: 10.1049/el:19860690.
- [22] G. Ghibaudo, 'Electrical characterization of advanced FDSOI CMOS devices', *CompoNano*, vol. 2, no. 1, 2019, doi: 10.21494/ISTE.OP.2018.0304.

Chapitre V

Etudes approfondies des mécanismes de bruit basse fréquence de type 1/f dans les dispositifs MIS-HEMT GaN

Sommaire

I.	Introduction	172
II.	Généralités sur les mesures de bruit basse fréquence.....	173
III.	Mesure expérimentale de bruits basse fréquence	187
IV.	Analyse de bruit de type 1/f dans les dispositifs AlGaN/GaN sans grille de contrôle	191
V.	Analyse de bruit basse fréquence de type 1/f dans les dispositifs MIS-HEMT GaN.....	196
VI.	Conclusion.....	212
	Bibliographie.....	214

I. Introduction

Le bruit en électronique se manifeste par la fluctuation aléatoire des paramètres électriques (courant et tension), pouvant conduire à une dégradation de l'information par parasitage du signal utile [1]. Ce bruit est dû à des sources extérieures (connexions, réseau d'alimentation électrique et système de conditionnement électronique du composant) et aux sources intrinsèques dans le composant. L'étude du bruit intrinsèque dans les transistors est d'une importance fondamentale en électronique de puissance et particulièrement pour les applications Radiofréquences (RF). Dans les dispositifs à effet de champ (FETs) par exemple, les fluctuations de courant (ou tension) sont une image des phénomènes de piégeage/dépiégeage d'électrons du canal de conduction par des pièges situés à l'interface canal/oxyde de grille, dans la profondeur de l'oxyde de grille ou dans la zone de déplétion du transistor. Ces pièges peuvent apparaître pendant les différentes étapes technologiques de fabrication des transistors ou être liés à la qualité des matériaux utilisés. Les études de bruit permettent ainsi d'évaluer la qualité et la fiabilité des composants et de comprendre certains phénomènes physiques liés au transport de charge qui peuvent être observés dans les différents régimes de fonctionnement du transistor. De plus, le bruit basse fréquence peut constituer une figure de mérite permettant de comparer différentes technologies. En outre, la réduction des dimensions des dispositifs électroniques entraîne également une réduction des niveaux de tension, ce qui abaisse le rapport signal-bruit [2]. Avec le progrès technologique, le bruit basse fréquence de type $1/f$ a toujours été une préoccupation majeure non seulement dans les circuits analogiques, mais aussi dans les circuits numériques. Avec l'émergence des nouveaux matériaux III-V dans le domaine de l'électronique tel que le nitrure de gallium GaN, il est important de s'en préoccuper. Cependant, pour la compréhension et l'identification des sources de bruit dans ces dispositifs, la prise en compte des effets parasites dans les accès et l'effet de géométrie reste un enjeu majeur. A cette fin, nous avons effectué dans un premier temps, des mesures de bruit dans le gaz d'électron 2D (2DEG) sur des structures à hétérostructure AlGaIn/GaN sans grille (Classiquement appelé TLM). Puis, des mesures ont été effectuées sur des transistors GaN MIS-HEMTs avec différentes profondeurs de gravures (de Normally-On à Normally-Off) et différentes recettes de fabrication.

Dans ce chapitre, nous présenterons les aspects fondamentaux des différents types de bruit basse fréquence. Ensuite, nous décrirons le protocole adopté pour une mesure fiable du bruit dans les transistors GaN MIS-HEMT. Puis, nous présenterons les résultats d'une analyse détaillée et approfondie du bruit basse fréquence de type $1/f$ associé tant à la résistance d'accès (2DEG) qu'au transistor GaN MIS-HEMT. Enfin, nous présenterons un nouveau modèle analytique CNF/CMF

de bruit basse fréquence de trois transistors en série applicable sur des transistors à grille MIS encastrée permettant de discriminer les sources de bruit dans les différentes régions du transistor.

II. Généralités sur les mesures de bruit basse fréquence

Le courant total à la sortie d'un dispositif microélectronique peut s'écrire comme $I(t) = \bar{I}_n \pm \delta I_n(t)$, où \bar{I}_n est le courant moyen nominal et $\delta I_n(t)$ est un courant fluctuant aléatoirement autour de \bar{I}_n . Ces fluctuations de courant (bruit) peuvent être causées par diverses raisons physiques qui seront abordées plus tard. Quelle que soit la cause de la fluctuation du courant, le résultat est le même : une variation temporelle du courant autour d'une valeur moyenne, comme le montre l'exemple de la figure 1.

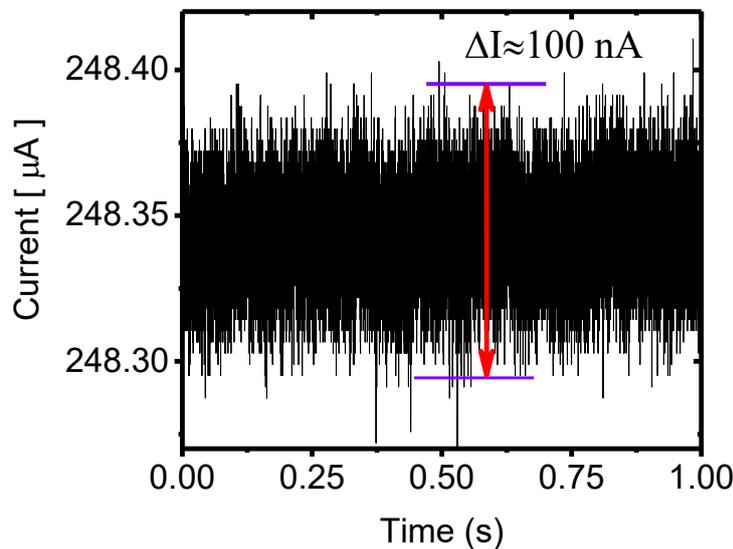


Figure 1: Exemple de fluctuation de courant mesuré sur un dispositif MIS-HEMT GaN.

L'amplitude du bruit est plus facilement analysable lorsque le signal est représenté dans le domaine fréquentiel. Un outil mathématique rapide permettant de faire un passage du domaine temporel au domaine fréquentiel est la transformée de Fourier rapide (FFT « Fast Fourier Transformer ») [3]. La FFT est une transformée de Fourier discrète (TFD) calculée selon un algorithme qui permet de réduire le nombre d'opérations (en particulier, le nombre de multiplications à effectuer). Le but de cette partie II est de définir les différents types de bruit basse fréquence et les formalismes qui pourront être utilisés par la suite.

II.1. Rappel sur les outils mathématiques

Le bruit réel d'un dispositif électronique est une perturbation aléatoire et spontanée d'un signal déterministe, intrinsèque à la physique de ce dispositif. A un endroit dans le circuit, et à un certain temps, il y a une probabilité que le signal désiré soit perturbé par du bruit avec une certaine

amplitude dans l'intervalle $[x, x + dx]$, où x est une variable aléatoire. Nous pouvons donc définir une fonction densité de probabilité dP (Equation (1)).

$$dP = f(x)dx \quad (1)$$

Notons que la densité de probabilité doit être normalisée de sorte que l'intégration sur toutes les valeurs permises de x donne 1. Si $f(x)$ est indépendant du temps, le processus aléatoire est dit stationnaire, ce qui sera toujours supposé pour les processus de bruit considérés dans ce travail. Dans la pratique, tous les courants qui fluctuent dans les dispositifs électroniques sont des processus gaussiens. En raison du théorème de limite centrale, la somme d'un grand nombre de variables aléatoires indépendantes à distribution gaussienne est une gaussienne. Une exception est la commutation du signal entre deux niveaux, le bruit RTS (« Random Telegraph Signal »), qui est un processus dont les temps de capture et d'émission suivent la distribution de la loi de Poisson.

Pour les processus stochastiques, plusieurs moyennes d'ensemble sont définies tels que : valeur moyenne \bar{x} , variance $\overline{(x - \bar{x})^2}$, fonction d'autocorrélation, densité de puissance spectrale, etc... Nous avons supposé dans cette thèse un processus de bruit stationnaire et ergodique. L'hypothèse d'ergodicité consiste à admettre que l'évolution supposée d'un signal aléatoire au cours du temps contient la même information que celle observée dans un ensemble de réalisations [2]. Les moyennes temporelles de bruit de la tension ou du courant sont égales à zéro si nous intégrons assez longtemps et ne fournissent donc aucune information intéressante. A la place, des quantités au carré sont utilisées pour décrire le bruit. La densité de puissance spectrale de bruit est donc l'analyse dans le domaine spectral d'un signal bruité et stationnaire. Par définition, elle est associée au carré de la transformée de Fourier du signal $x(t)$ sur une période T noté $\hat{x}_T(f)$ tels que :

$$S_x(f) = \lim_{T \rightarrow \infty} \frac{|\hat{x}_T(f)|^2}{T} \quad (2.1)$$

En appliquant le théorème de Wiener-Khintchine une telle quantité $S_x(f)$ (Equation (2.2)) est aussi la transformée de Fourier de la fonction d'autocorrélation $R(s)$ (Equation (3)) [2], [4]:

$$S_x(f) = \int_{-\infty}^{+\infty} R(s) \cdot e^{-2\pi jfs} ds \quad [U_x^2/\text{Hz}] \quad (2.2)$$

U_x est l'unité physique du signal x (courant, tension, résistance etc...)

$$R(s) = \overline{x(t) \cdot x(t+s)} = \lim_{T \rightarrow \infty} \frac{1}{2T} \int_{-T}^T x(t) \cdot x(t+s) dt \quad (3)$$

La fonction d'autocorrélation $R(s)$ étant une fonction paire, la densité de puissance spectrale de l'équation (2.2) devient :

$$S_x(f) = 4 \int_0^{+\infty} R(s) \cdot \cos(2\pi fs) ds \quad [U_x^2/\text{Hz}] \quad (4)$$

Si la PSD est connue, il est possible de déterminer la fonction d'autocorrélation $R(s)$ par transformée de Fourier inverse (Equation (5)) [2], [4].

$$R(s) = \int_0^{+\infty} S_x(f) \cdot \cos(2\pi fs) df \quad (5)$$

Notons que $R(0)$ est par définition (Equation (5)) la variance $\overline{x(t)^2}$.

La figure 2 présente une illustration du résultat du calcul de l'équation (2.2) appliqué sur un signal temporel $I(t)$ (Figure 2.a). Le résultat est un spectre d'amplitude en fonction de la fréquence appelé densité de puissance spectrale (Figure 2.b). On obtient un bon accord avec le résultat de la PSD de bruit mesuré lors de l'expérience.

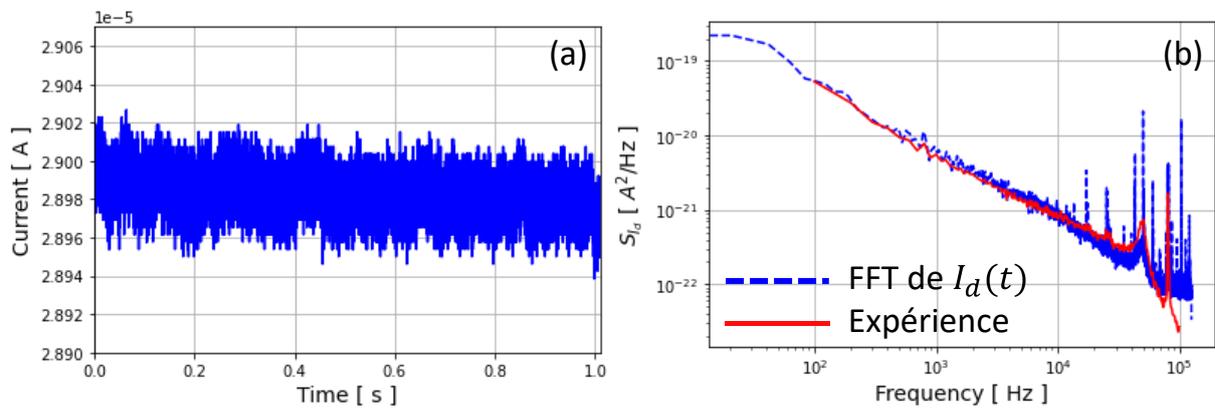


Figure 2: (a) Exemple de fluctuation de courant mesuré $I_d(t)$ et (b) sa densité de puissance spectrale (calcul et mesure) montrant un spectre de bruit en 1/f observée pour un des transistors étudiés à $V_g = 0.7V$.

Sachant que le bruit est un phénomène statistique, pour le caractériser, il faut acquérir un nombre suffisant de relevés successifs du signal avant d'appliquer la transformée de Fourier sur l'ensemble. Ainsi, les mesures de bruit ont une durée nettement plus longue que les mesures statiques ce qui leur confèrent une procédure expérimentale plus exigeante.

II.2. Différents types de bruit basse fréquence

Trois types de bruit basse fréquence permettent de rendre compte des variations en fréquence observées pour la densité de puissance spectrale (PSD) à savoir le :

- bruit blanc
- bruit de génération-recombinaison ou bruit de type lorentzien
- bruit de type 1/f ou bruit de flicker

Les origines des différents types de bruits seront décrites dans les paragraphes suivants.

L'allure des courbes de la PSD permet de distinguer entre ces trois types de bruit. En effet, le bruit blanc est indépendant de la fréquence (jusqu'à très haute fréquence, $f = 10^{12}$ Hz), ce qui lui permet d'apparaître comme un plateau sur les gammes de fréquences mesurées en pratique. Le bruit de génération recombinaison donne naissance à des spectres de forme $A/[1 + (f/f_c)^2]$ (ou A est l'amplitude du signal) qu'on appelle Lorentzienne et le bruit de type 1/f est représenté par un signal de spectre qui décroît avec la fréquence en suivant une pente en $1/f^\gamma$ avec γ autour de 1. La figure 3 illustre une représentation schématique de la densité de puissance spectrale des différents types de bruit basse fréquence qui seront détaillés dans les prochains paragraphes.

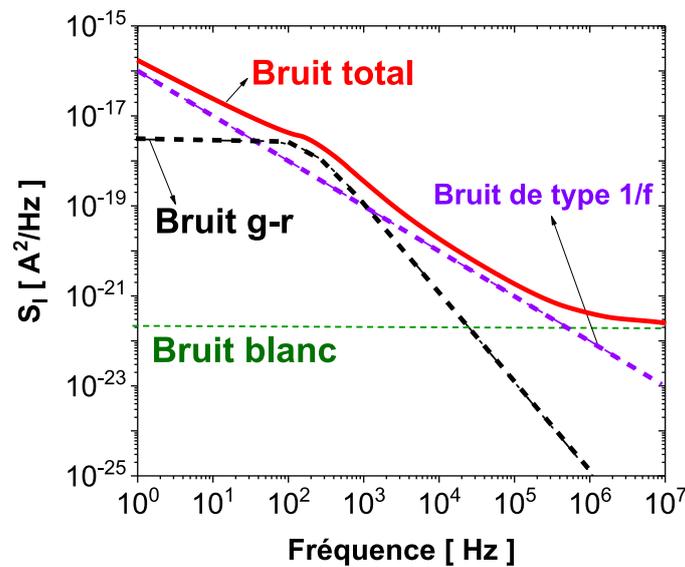


Figure 3: Représentation schématique des différents types de bruit basse fréquence.

II.2.1. Bruit blanc

Le bruit blanc correspond à une distribution statistique du signal en gaussienne. Il est indépendant de la fréquence ($f < 10^{12}$ Hz). Il a comme source le bruit thermique ou le bruit de Schottky. Le bruit thermique, est consécutif à l'agitation thermique des porteurs. Cette agitation entraîne la modification de la trajectoire des porteurs suite à leurs chocs avec les phonons du réseau cristallin [2]. Ce type de bruit est fondamental puisqu'il existe dans chaque partie résistive d'un dispositif et il fixe la limite inférieure du bruit dans un circuit électrique. Ce type de bruit existe même sans l'application de champ électrique. Sa densité spectrale est donnée par :

$$S_I = \frac{4k_B T}{R} \quad (\text{ou } S_R = 4k_B T R) \quad (6)$$

Avec k_B la constante de Boltzmann, R la résistance électrique du composant et T la température absolue du réseau cristallin.

Concernant le bruit de Schottky, appelé aussi bruit de grenaille, il est généré lors de la traversée d'une barrière de potentiel par les porteurs de charge [2]. Dans le cas des transistors MOS, ces barrières de potentiel sont formées par les jonctions p-n au niveau des contacts ohmiques source/substrat et drain/substrat. La densité de puissance spectrale du bruit de Schottky est définie par :

$$S_I = 2qI \quad (7)$$

Avec q la charge électrique élémentaire et I le courant circulant dans le composant à travers la barrière.

II.2.2. Bruit génération-recombinaison ou bruit de type lorentzien

Ce type de bruit est causé généralement par le mécanisme de piégeage/dépiégeage aléatoire des porteurs par des défauts localisés, soit à l'interface diélectrique de grille-semiconducteur (« Interface traps »), soit dans le diélectrique à une profondeur z proche de l'interface (« Border traps »), soit dans la zone de déplétion (« body traps »). Ce phénomène de piégeage/dépiégeage, peut ainsi provoquer la fluctuation aléatoire du nombre de porteurs disponibles dans le canal ce qui donne naissance au bruit de type lorentzien. Toutefois, si les porteurs sont piégés à certains endroits critiques, la charge piégée peut également induire des fluctuations sur la mobilité, le champ électrique, la hauteur de la barrière, la largeur de la zone de charge d'espace, etc... La fonction qui caractérise ce type de bruit est appelé Lorentzienne et elle a la forme suivante :

$$S_{Lor}(f) = \frac{A}{1 + \left(\frac{f}{f_c}\right)^2} \quad (8)$$

Avec A le plateau à basse fréquence représentant l'amplitude du spectre de bruit et f_c est la fréquence de coin caractéristique.

Les phénomènes physiques qui conduisent généralement à ce type de spectre sont donc la génération-recombinaison des porteurs se produisant lorsque :

- Un électron libre et un trou libre se recombinent
- Une paire d'un électron libre et d'un trou libre sont générés
- Un électron libre est piégé par un piège vide
- Un trou libre est piégé par un piège occupé

Plus précisément, les fluctuations du nombre de N porteurs libre, caractérisées par une constante de temps τ pour leur interaction avec les pièges (vides ou remplis) donnent lieu à une densité de puissance spectrale et celle-ci est déterminée par l'équation (9.1) [5].

$$S_N(f) = 4\overline{\Delta N^2} \frac{\tau}{1+(2\pi f)^2(\tau)^2} \quad (9.1)$$

Le bruit ne sera significatif que si le niveau d'énergie de Fermi est proche à quelque $k_B T$ du niveau d'énergie du piège. Supposons par ailleurs $N \gg N_T$, on peut alors exprimer N_T on trouve $N_T = 4\overline{\Delta N^2}$ [2].

N_T est le nombre total de piège (vide ou rempli) qui interagit avec le nombre de porteur libre N et τ la constante de temps moyenne du piège, $\tau = \tau_e \tau_c / (\tau_e + \tau_c)$ ou τ_c et τ_e sont les constantes de temps de capture et d'émission du piège respectivement.

Les constantes de temps de capture et d'émission sont généralement déterminées par la statistique de Shockley-Read-Hall (Equations (9.2) et (9.3)).

$$\tau_c = \frac{1}{\sigma n_s v_{th}} \quad (9.2)$$

$$\tau_e = \frac{1}{\sigma n_1 v_{th}} \quad (9.3)$$

v_{th} est la vitesse thermique, n_s la concentration surfacique de porteurs libres et n_1 la concentration de porteurs libres lorsque le niveau d'énergie de Fermi est égale au niveau d'énergie du piège ($E_f = E_T$). σ est la section de capture (Equation (9.4)) [6].

$$\sigma = \sigma_0 \cdot e^{-\frac{x_t}{\lambda}} \quad (9.4)$$

Avec σ_0 la section de capture intrinsèque, x_t est la position du piège dans l'oxyde et λ la longueur d'atténuation tunnel (pour un piégeage dans le diélectrique de grille).

Une catégorie particulière du bruit de type Lorentzien, est le bruit RTS « Random-Telegraph-Signal ». Ce type de bruit apparait plus souvent dans les structures MOSFET avec une surface de grille inférieure à $1 \mu m^2$ [2]. Il est dû au phénomène de piégeage/dépiégeage de porteurs libres par un seul type de piège. C'est le seul type de bruit qui peut être distingué dans le domaine temporel vu qu'il génère un signal en créneaux aléatoires. Pour illustrer ce type de bruit, nous avons généré un signal en créneau aléatoire en fonction du temps, avec deux niveaux de durées aléatoires τ_h et τ_l chacune suivant une distribution de type exponentielle (figure 4.a). La densité de puissance spectrale calculée par FFT est rapportée sur la Figure 4.b. Un bon accord est obtenu avec le modèle théorique de la PSD de courant du spectre décrit par Machlup (Equation (10)) [7].

$$S_I(f) = \frac{4(\Delta I^2)}{(\overline{\tau_h + \tau_l})[(1/\overline{\tau_h} + 1/\overline{\tau_l})^2 + (2\pi f)^2]} \quad (10)$$

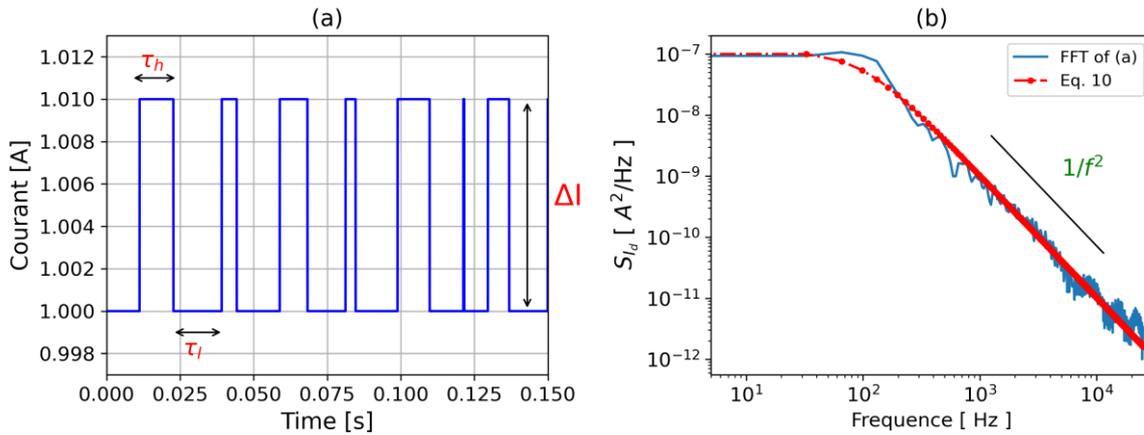


Figure 4: Schéma (a) d'un bruit RTS dans le domaine temporel et (b) densité de puissance spectrale associée en forme de Lorentzienne.

Notons qu'il est possible d'observer des signaux en créneaux aléatoires de type RTS dans les dispositifs GaN. La figure 5.a présente un signal expérimental en créneaux qui est mesuré sur un dispositif MIS-HEMT GaN à grille encastrée de $70 \mu\text{m}^2$ de surface. La transformée de Fourier rapide FFT qui donne la densité spectrale du courant de drain associé à ce type de pièges est représenté par la figure 5.b. La fréquence de coupure est autour de 10 Hz soit une constante de temps moyenne du piège τ autour de 0.016 s. Notons que, chaque piège ou groupe de pièges avec la même constante de temps à un signal de bruit de type Lorentzien.

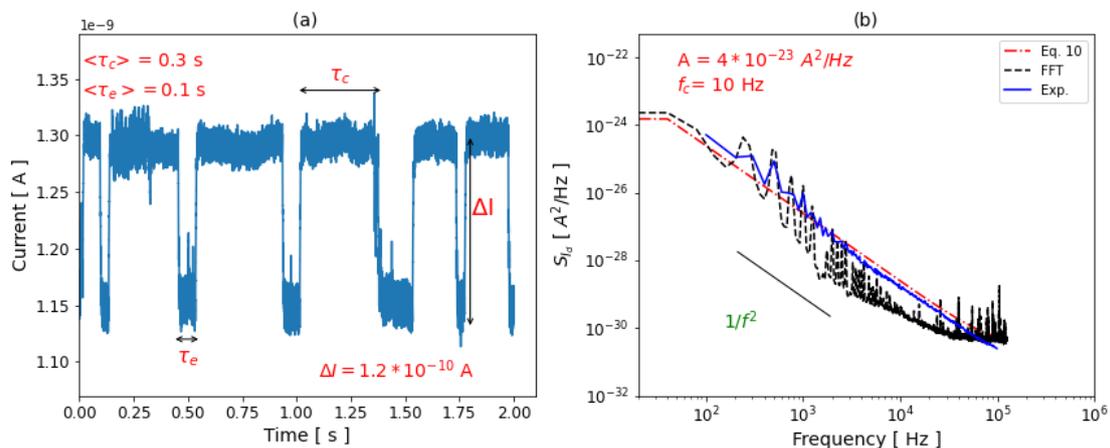


Figure 5: Exemple de signal en créneau dans le domaine temporel et sa PSD dans le domaine fréquentiel mesuré sur un dispositif MIS-GaN HEMT à grille encastrée mettant en évidence le bruit de type Lorentzien.

Afin d'illustrer la combinaison de plusieurs pièges avec des constantes de temps différentes, nous avons représenté dans un même graphe leurs densités de puissance spectrale. Ainsi, on observe sur la figure 6.a, que la somme de deux spectres de type Lorentzien donne un spectre complexe. La figure 6.b présente la somme de plusieurs spectres de type Lorentzien (6 spectres dans notre cas) avec une certaine distribution de constante de temps de piège (τ)

uniformément répartie en échelle logarithmique. La somme de ces différents signaux de type Lorentzien donne un spectre total en $1/f$.

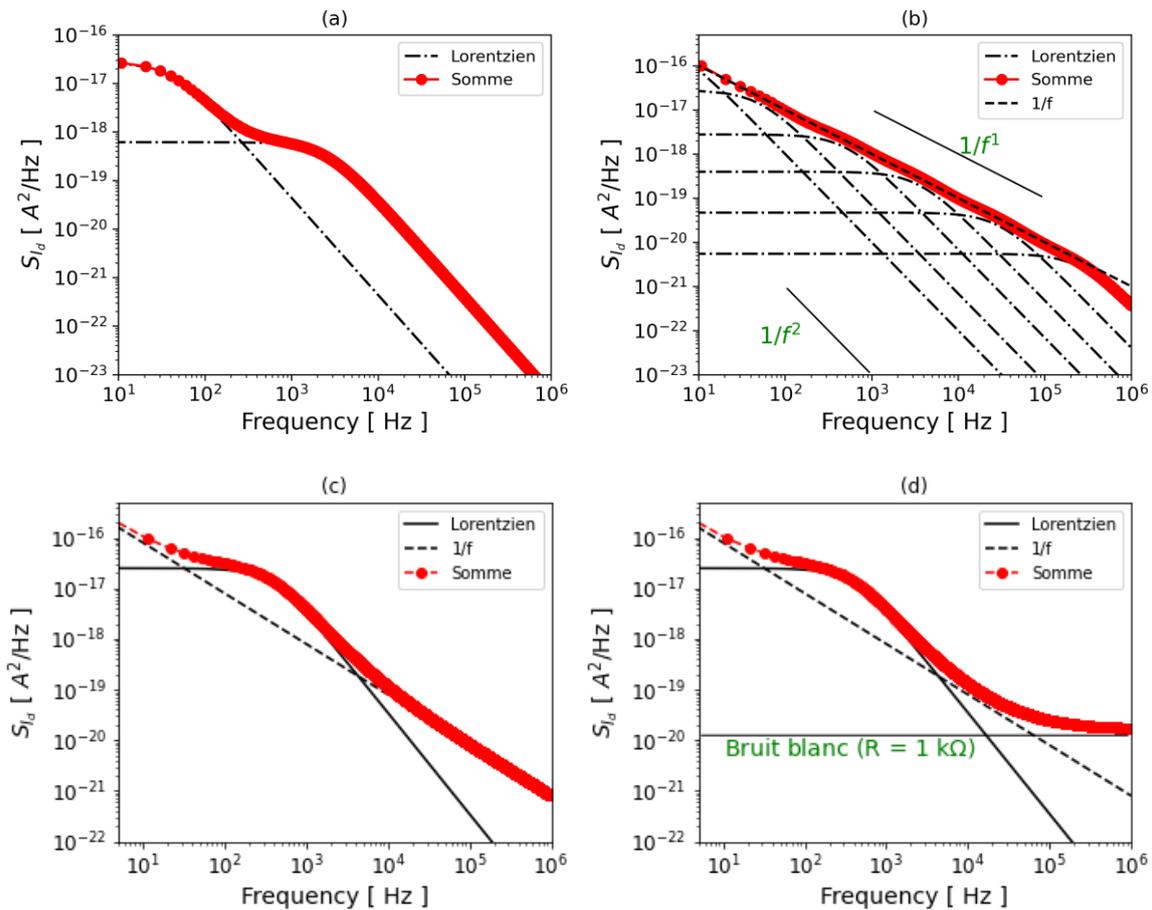


Figure 6: Exemple de signal de bruit complexe dans le domaine fréquentiel.

II.2.3. Bruit de type $1/f$ ou bruit de flicker

On a vu précédemment que la somme de plusieurs spectres de type Lorentzien ayant une distribution de constante de temps (τ) répartie uniformément en échelle logarithmique est un spectre avec une pente en $1/f$. Dans cette partie, on va s'intéresser à ce type de bruit en $1/f$.

Le bruit de type $1/f$ est donc de forme $1/f^\gamma$ dans le domaine fréquentiel où γ est un exposant fréquentiel. L'exposant γ est égal à 1 ($\gamma = 1$), lorsque les constantes de temps correspondant aux pièges, sont uniformément distribuées en échelle logarithmique et il dévie de 1 ($\gamma \neq 1$) dans le cas contraire [8]. Il est possible d'avoir une coexistence de plusieurs types de bruits. La figure 6.c montre la somme de bruit en $1/f$ et une lorentzienne et la figure 6.d présente la somme de trois types de bruit (Bruit blanc, une lorentzienne et un bruit de type $1/f$).

Ce type de bruit peut être induit par la fluctuation de la conductivité ($\sigma = q \cdot N \cdot \mu$) des porteurs libres du canal. Ces fluctuations peuvent être causées, soit par la fluctuation de nombre de porteurs N , soit par la fluctuation de mobilité μ ou les deux. Afin d'identifier l'origine de ce type de bruit, plusieurs travaux ont été menés. D'après McWhorter (en 1957) [9], le bruit de type 1/f provient de la fluctuation de nombre de porteurs causée par le phénomène de capture et d'émission (piégeage/dépiégeage) aléatoire des porteurs libres vers des pièges. D'après Hooge (en 1969) [10], l'origine du bruit de type 1/f provient plutôt de la fluctuation de la mobilité des porteurs libre suite à leur interaction avec les phonons et finalement, Hung (en 1990) [11] et Ghibaudo (en 1991) [12] ont relié ce type de bruit à la fluctuation de nombre de porteurs corrélée à la fluctuation de la mobilité de ces porteurs. Les paragraphes suivants vont rentrer dans le détail de ces différents modèles.

II.3. Bruit basse fréquence de type 1/f dans les dispositifs résistifs sans grille de contrôle

Nous nous intéressons ici au bruit basse fréquence de type 1/f qui se manifeste dans des résistances en matériau semiconducteur GaN sans grille de contrôle.

II.3.1. Fluctuations de mobilité $\Delta\mu$ (« Hooge Mobility Fluctuations », HMF)

Dans cette partie, nous parlerons d'abord du modèle de Hooge car s'il n'est le premier, il est le plus simple à décrire.

D'après Hooge [13], le bruit basse fréquence de type 1/f associé à une résistance a comme origine la fluctuation de la mobilité des porteurs libres du dispositif laquelle est induite par les collisions des électrons avec les phonons du réseau. Il a proposé une formule empirique qui donne l'expression de la densité de puissance spectrale normalisée dans un semi-conducteur (Equation (11)).

$$\frac{S_R}{R^2} = \frac{\alpha_H}{f \cdot N} \quad (11)$$

où f est la fréquence, $N = S \cdot n_s$ est le nombre total de porteurs libres et n_s la concentration surfacique de porteur. Le paramètre sans dimension α_H est la constante de Hooge qui dépend de la qualité cristalline du semi-conducteur. $S = W \cdot d$ est la surface du dispositif.

II.3.2. Fluctuations de nombre de porteurs Δn (CNF)

Lee et al. [14] en s'appuyant sur l'hypothèse de Mc. Whorter (Equation (9.1)) [9], ont montré que le bruit basse fréquence de type 1/f associé à une résistance a comme origine la fluctuation de sa conductance, due au phénomène de piégeage/dépiégeage aléatoire des électrons

dans des pièges localisés à l'interface de conduction. Cette hypothèse sera prise en compte dans l'analyse de bruit de ce chapitre. Sous la condition de neutralité de charge, la conductance est donnée par l'équation (12.0).

$$G = \frac{1}{R} = K \cdot N \quad (12.0)$$

avec R la résistance totale, N le nombre total de porteurs libres, $K = q \cdot \mu/d^2$ et d la distance entre contacts ohmiques.

En supposant une mobilité de porteurs constante, la variation de la conductance devient :

$$\Delta G = K \cdot \Delta N \quad (12.1)$$

A partir de l'équation (12.1), on en déduit donc sa densité de puissance spectrale :

$$S_G(f) = K^2 \cdot S_N(f) \quad (12.2)$$

En faisant le rapport de l'équation (12.2) par le carré de l'équation (12.0), on montre que les densités de puissances spectrales normalisées de la conductance et du nombre total de porteurs libres sont équivalentes, de même pour le courant et la résistance (Equation (12.3)).

$$\frac{S_G}{G^2} = \frac{S_R}{R^2} = \frac{S_N}{N^2} = \frac{S_I}{I^2} \quad (12.3)$$

La densité de puissance spectrale (PSD) associée à la charge du piège situé à l'interface peut s'écrire comme l'équation (12.4) [14].

$$S_{N_{\text{trap}}}(f) = 4 \cdot \langle \Delta N_{\text{trap}}^2 \rangle \frac{\tau}{1+(2\pi\tau f)^2} \quad (12.4)$$

où $\langle \Delta N_{\text{trap}}^2 \rangle$ est la variance du nombre total de charges piégées de surface. Pour des pièges obéissant à une distribution selon la loi de Poisson, la variance est simplement égale à la valeur moyenne du nombre total de piège de surface (Equation 13) [14], [15].

$$\langle \Delta N_{\text{trap}}^2 \rangle = \int_0^\infty S_{N_{\text{trap}}}(f) df = \langle N_{\text{trap}} \rangle = k_B \cdot T \cdot N_{\text{st}} \cdot S \quad (13)$$

$k_B T$ est l'énergie thermique et N_{st} ($\text{eV}^{-1} \text{cm}^{-2}$) est la densité de piège de surface.

La condition d'électroneutralité de charge globale permet d'avoir une relation entre la variation du nombre total de charges piégées ΔN_{trap} et la variation du nombre total de porteurs libres ΔN telle que $\Delta N = -\Delta N_{\text{trap}}$. A partir des équations (12.4) et (13), on montre que la relation qui relie la densité de puissance spectrale de bruit normalisé de type 1/f (S_G/G^2) avec la densité de piège de surface dans un dispositif sans grille est donnée par l'équation (14) [14].

$$\frac{S_I}{I^2} = \frac{S_R}{R^2} = \frac{k_B T \cdot N_{\text{st}} \cdot W \cdot d}{f \cdot N^2} = \frac{k_B T \cdot N_{\text{st}}}{W \cdot d \cdot f \cdot n_s^2} \quad (14)$$

où N_{st} est la densité de piège de surface et $N=n_s \cdot W \cdot d$ est le nombre total de porteurs dans la couche de conduction avec une concentration surfacique de porteur n_s en cm^{-2} . W est la largeur des contacts ohmiques.

II.4. Bruit basse fréquence de type 1/f dans les dispositifs MOSFETs

Dans le cas de transistors avec grille de contrôle, l'expression du modèle de la PSD de bruit basse fréquence de type 1/f connaît quelques modifications.

II.4.1. Fluctuations de nombre de porteurs Δn (modèle CNF)

Dans l'analyse de McWhorter [9], le bruit de type 1/f dans un dispositif de type FET a comme source, les fluctuations du nombre de porteurs libres dans le canal. Cette explication se base sur l'hypothèse selon laquelle les fluctuations sont engendrées par des phénomènes de piégeage/dépiégeages des porteurs libres par effet tunnel vers les pièges situés à l'interface oxyde/semiconducteur ou dans l'oxyde de grille proche de cette interface comme le montre les schémas de la figure 7. Ces phénomènes de piégeage/dépiégeage entraînent des fluctuations de la charge d'oxyde δQ_{ox} ce qui aura pour conséquence des fluctuations du nombre de porteurs dans la couche d'inversion par influence électrostatique. Ceci peut se traduire par des variations de la tension de bandes plates [16] comme le montre l'équation (15).

$$\delta V_{fb} = -\frac{\delta Q_{ox}}{C_{ox}} \quad (15)$$

où $Q_{ox} = q \cdot N_{ox}/(W \cdot L)$ [$\delta Q_{ox} = q \cdot \delta N_{ox}/(W \cdot L)$] est la charge totale dans l'oxyde rapportée à l'interface et C_{ox} la capacité de l'oxyde de grille en F/cm^2 et $(W \cdot L)$ la surface de la grille.

Sachant que $\delta V_{fb} = -\delta V_g$, la fluctuation du courant de drain peut s'exprimer comme :

$$\delta I_d = \frac{\partial I_d}{\partial V_{fb}} \delta V_{fb} = -g_m \cdot \delta V_{fb} \quad (16)$$

où $g_m = \partial I_d / \partial V_g$ est la transconductance du transistor.

A partir de l'équation (16), on peut calculer la densité de puissance spectrale du courant de drain (Equation (17)).

$$S_{I_d}(f) = g_m^2 \cdot S_{V_{fb}} \quad (17)$$

$S_{V_{fb}}$ est la densité de puissance spectrale de la tension de bande plate.

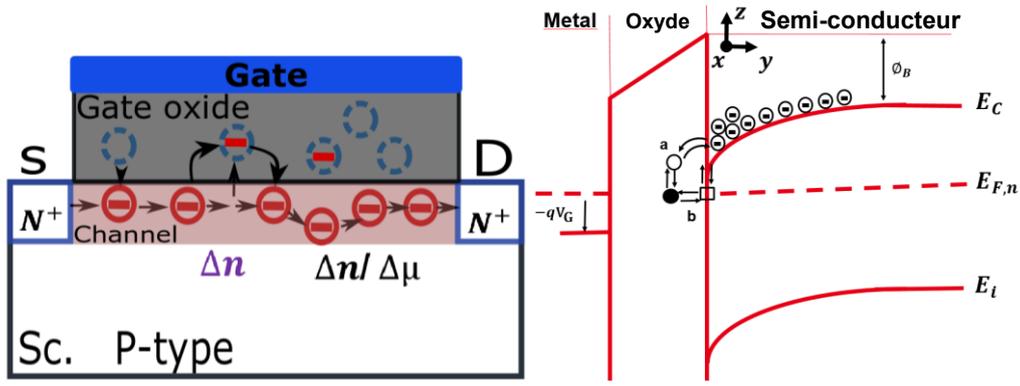


Figure 7: Structure MOSFET (gauche) et diagramme d'énergie montrant les transitions des électrons par effet tunnel entre la bande de conduction et des pièges localisés dans l'oxyde de grille, le processus (a) correspond au tunnel direct et (b) pour un effet tunnel indirect via des pièges d'interface (droite).

Si le phénomène de piégeage/dépiégeage a lieu par un processus d'effet tunnel, le bruit génération-recombinaison d'un piège ou groupe de piège qui capture et libère aléatoirement les électrons du canal avec la même constante de temps peut s'écrire comme :

$$S_{Q_{ox,i}}(f) = C_{ox}^2 \cdot S_{V_{fb}} = \left(\frac{q}{WL}\right)^2 S_{N_{ox}} = \left(\frac{q}{WL}\right)^2 \overline{\Delta N_{ox}^2} \frac{\tau}{1+(2\pi f)^2(\tau)^2} \quad (18.1)$$

$\overline{\Delta N_{ox}^2}$ est la variance du nombre total de charge dans l'oxyde de grille.

La variance $\overline{\Delta N_{ox}^2}$ est calculée à partir de la probabilité que le piège soit occupé. Cette probabilité est donnée par la statistique de Fermi-Dirac $f(E)$ (Equation (18.2)) [2].

$$f(E) = \left[1 + \exp\left(\frac{E - E_{Fn(p)}}{k_B T}\right)\right]^{-1} \quad (18.2)$$

Alors :

$$\overline{\Delta N_{ox}^2} = N_T \cdot f(E)(1 - f(E)) \quad (18.3)$$

En considérant les contributions de tous les pièges dans l'oxyde de grille, la densité de puissance spectrale totale est donnée par l'intégrale suivante [2].

$$S_{Q_{ox}}(f) = \left(\frac{q}{WL}\right)^2 \int_{E_v}^{E_c} \int_0^W \int_0^L \int_0^{t_{ox}} 4N_T f(E)(1 - f(E)) \frac{\tau}{1+(2\pi f)^2(\tau)^2} dx dy dz dE \quad (18.4)$$

N_T est la densité de pièges en volume et en énergie dans l'oxyde de grille, t_{ox} l'épaisseur de l'oxyde de grille.

Le produit $f(E)(1 - f(E))$ (est égale à $-k_B T df(E)/dE$) présente un pic prononcé autour du niveau de Fermi et la densité volumique de pièges d'oxyde N_T (en $cm^{-3}eV^{-1}$) est considéré comme uniforme sur la région de grille, $S_{Q_{ox}}$ devient [2] :

$$S_{Q_{ox}} = \frac{q^2 k_B T}{WL} \int_0^{t_{ox}} 4N_T \frac{\tau}{1+(2\pi f)^2(\tau)^2} dz \quad (18.5)$$

Dans le modèle de McWorther, on suppose que les processus de piégeage/dépiégeage se produisent via un effet tunnel. La constante de temps moyenne d'un piège situé à une distance z de l'interface est donnée alors par :

$$\tau = \tau_0(E) \cdot e^{\left(-\frac{z}{\lambda}\right)} \quad (18.6)$$

λ est la longueur d'atténuation tunnel prédite par la théorie WKB (Equation 18.7) [11].

$$\lambda = \left[\frac{4\pi}{h} \cdot \sqrt{2q \cdot m_{ox}^* \cdot \Phi_B} \right]^{-1} \quad (18.7)$$

h est la constante de Planck, q la charge élémentaire, m_{ox}^* masse effective de l'électron à prendre en compte dans le mécanisme de courant tunnel, Φ_B la hauteur de barrière tunnel vue par les porteurs à l'interface Oxyde/ Semi-conducteur.

En insérant l'équation (18.6) dans l'intégrale 18.5, on obtient la densité de puissance spectrale de la tension de bande plate $S_{V_{fb}}$ (Equation (19)) [2], [9]:

$$S_{V_{fb}}(f) = \frac{q^2 \cdot \lambda \cdot k_B \cdot T \cdot N_T}{f^\gamma \cdot W \cdot L \cdot C_{ox}^2} \quad (19)$$

N_T est la densité de pièges volumiques dans l'oxyde de grille, f est la fréquence et γ son exposant. L'exposant γ est égale à 1 si les constantes de temps de pièges ($\tau = \tau_0 \cdot e^{(-z/\lambda)}$) répartis dans l'oxyde de grille suivent une distribution uniforme en échelle logarithmique [2].

II.4.2. Fluctuation de la mobilité $\Delta\mu$ (modèle HMF)

Hooge [13] quant à lui, a proposé un modèle empirique totalement différent du modèle de McWorther, qui suppose que le bruit de type 1/f a pour origine la fluctuation de la mobilité des porteurs libres. Il explique ceci par les interactions des électrons avec les phonons du réseau influençant ainsi la mobilité des porteurs et générant le bruit en 1/f. Selon ce modèle pour les transistors avec grille de contrôle, la densité de puissance spectrale du courant de drain est donnée par l'équation (20.a).

$$S_{I_d} = I_d^2 \cdot \frac{q \cdot \alpha_H}{f \cdot W \cdot L \cdot Q_i} \quad (20.a)$$

Avec Q_i la charge dans la couche d'inversion et α_H la constante de Hooge qui dépend de la qualité cristalline du composant.

Il est également possible de l'exprimer en fonction de la mobilité de porteur libre μ et de la tension de drain V_d (Equation (20.b)).

$$S_{I_d} = \left(\frac{q \cdot \alpha_H \cdot \mu \cdot V_d}{f \cdot L^2} \right) I_d \quad (20.b)$$

II.4.3. Fluctuation de nombre de porteurs corrélée à la fluctuation de mobilité $\Delta n/\Delta \mu$ (modèle CNF/CMF)

Le modèle de McWhorter a été revu par Ghibaudo [12] pour introduire un nouveau modèle qui repose sur la fluctuation du nombre de porteurs avec fluctuations corrélées de la mobilité. Selon cette théorie, une charge piégée dans le diélectrique de grille à proximité de l'interface de conduction constitue également une source de diffusion coulombienne pour les porteurs libres du canal d'inversion. Par conséquent, la fluctuation de la charge piégée impacte la mobilité des porteurs dans le canal. La mobilité n'étant plus constante, l'équation 16 est complétée pour obtenir l'équation (21).

$$\delta I_d = \delta V_{fb} \left. \frac{\partial I_d}{\partial V_{fb}} \right|_{\mu_{eff}=Cst} + \delta \mu_{eff} \left. \frac{\partial I_d}{\partial \mu_{eff}} \right|_{V_{fb}=Cst} \quad (21)$$

Pour une loi de mobilité généralement admise de la forme de l'équation 22 [12].

$$\frac{1}{\mu_{eff}} = \frac{1}{\mu_{eff,0}} + \alpha_{SC} \cdot Q_{ox} \quad (22)$$

α_{SC} représente le coefficient des interactions coulombiennes et $\mu_{eff,0}$ est la mobilité de référence. Le courant de drain est proportionnel à la mobilité effective ($\partial I_d / \partial \mu_{eff} = I_d / \mu_{eff}$). En combinant les équations (15), (21) et (22) on trouve l'équation (23).

$$\delta I_d = -g_m \cdot \delta V_{fb} + (I_d \cdot \mu_{eff} \cdot \alpha_{SC} \cdot C_{ox}) \delta V_{fb} \quad (23)$$

La densité de puissance spectrale de l'équation (23) est donc exprimée par l'équation (24) [12].

$$S_{I_d} = (g_m)^2 \cdot S_{V_{fb}} \left(1 \pm \alpha_{SC} \cdot \mu_{eff} \cdot C_{ox} \frac{I_d}{g_m} \right)^2 \quad (24)$$

Le signe devant le paramètre α_{SC} (négatif ou positif) va dépendre de la nature des défauts (respectivement de type accepteurs ou donneurs).

Ce modèle analytique présente une description mathématique de la fluctuation du nombre de porteur corrélée à la fluctuation de la mobilité. Dans cette équation, le produit $\Omega = \alpha_{SC} \cdot \mu_{eff} \cdot C_{ox}$ représente le terme de couplage, dont l'effet est visible lorsque le rapport I_d/g_m est grand. Une autre expression utilisée en analyse de bruit est la densité de puissance spectrale du bruit de la tension de grille d'entrée $S_{V_g} = S_{I_d}/g_m^2$ (Equation (25)). Elle peut être calculée à partir de l'équation (24).

$$S_{V_g} = S_{V_{fb}} \left(1 \pm \alpha_{SC} \cdot \mu_{eff} \cdot C_{ox} \frac{I_d}{g_m} \right)^2 \quad (25)$$

Nous pouvons constater que dans l'équation (25), lorsque I_d/g_m est proche de zéro, $S_{V_g} \approx S_{V_{fb}}$. Ceci n'est valide que dans la région sous le seuil, région caractéristique pour l'extraction de la valeur de $S_{V_{fb}}$ et par conséquent pour la valeur de la densité de pièges grâce à l'équation (20) décrite par McWhorter. En mesure de bruit, deux fonctions importantes sont généralement utilisées pour comparer des dispositifs : la densité de puissance spectrale de courant normalisée S_{I_d}/I_d^2 (Equation 24) et la densité de puissance spectrale de bruit d'entrée S_{V_g} ($S_{V_g} = S_{I_d}/g_m^2$, Equation 25).

III. Mesure expérimentale de bruits basse fréquence

III.1. Dispositifs expérimentaux

La mesure de bruit est obtenue expérimentalement à partir de la transformée de Fourier rapide FFT (« Fast Fourier Transformer ») sur une série de fenêtres d'échantillonnage du signal temporel. Le choix de la gamme de fréquences désirée et la résolution du spectre définissent le taux d'échantillonnage et la durée totale de la mesure du transitoire. L'équilibre entre la durée des mesures et la qualité du spectre dépend des objectifs de la recherche et du temps disponible et ceci relève de la responsabilité de l'expérimentateur. Ici, nous nous concentrons sur certains problèmes techniques toujours présents dans les mesures de bruit et la façon de les résoudre. De manière générale, les données de la densité de puissance spectrale sont fiables, à condition que le niveau du spectre soit supérieur d'au moins un ordre de grandeur par rapport au niveau du bruit de fond de l'appareil. Le bruit de fond est toujours présent et impossible à éliminer. Il peut être causé par des sources externes. Nous pouvons citer le réseau d'alimentation du courant alternatif, des vibrations mécaniques, des boucles de terre, ou même des interférences électromécaniques (téléphones portables, radiofréquences, lumière, etc...) [1], [2]. Tous ces éléments font qu'une mesure du bruit n'est fiable que lorsque le système de mesure est autant isolé que possible de l'extérieur. En effet, on ne peut pas mathématiquement retirer le bruit de fond d'une mesure, il faudra donc que le signal de bruit étudié soit nettement au-dessus de bruit de fond du système.

Dans le cadre de cette étude, les mesures expérimentales de bruit basse fréquence ont été réalisées sur une station semi-automatique CASCADE Elite-300 dont les différents éléments sont représentés dans la Figure 8.

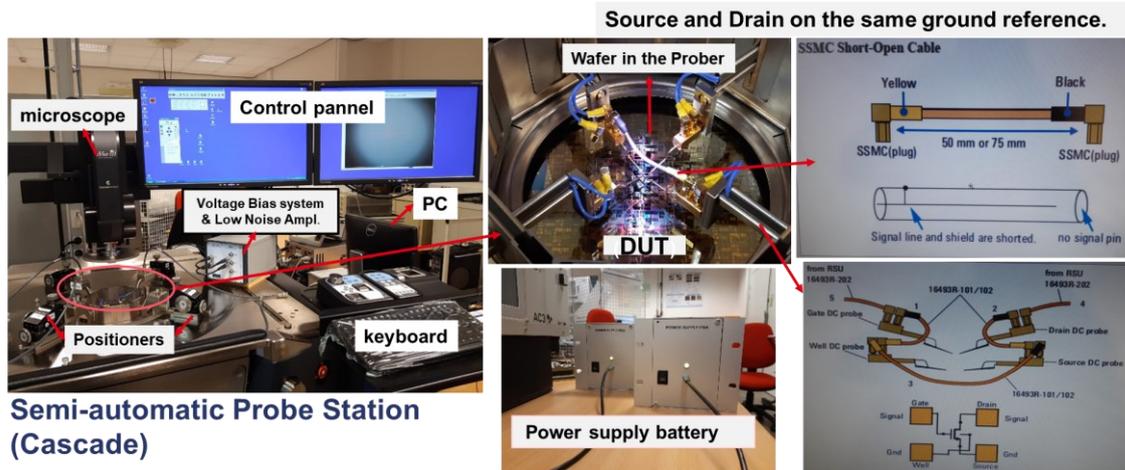


Figure 8: Image d'une station de mesure sous pointe semi-automatique professionnelle utilisée pour les mesures de bruit

On dispose d'une station sous pointe semi-automatique sur laquelle on vient positionner la plaque à tester. Les contacts de grille, de drain et de source sont réglables grâce à trois positionneurs dont les câblages sont réalisés de sorte que, la polarisation au niveau de la source ($V_S=0V$) soit reliée au câble de masse de la connexion de la pointe du drain. Cela se fait en utilisant un câble « Short-Open Cable » avec connecteur SSMC. La grille et le drain sont polarisés par un système d'alimentation spécifique comme une batterie. En effet, l'utilisation d'une batterie d'alimentation permet de s'affranchir des perturbations du réseau électrique. Les dispositifs à tester sont ensuite sélectionnés par le biais d'une cartographie de tests paramétriques paramétrables. Les tensions de grille V_g et de drain V_d sont appliquées grâce à un boîtier couplant à la fois le système de polarisation et un amplificateur LNA « Low Noise Amplifier » piloté par un logiciel installé sur le PC. Le courant de drain est mesuré grâce à ce système d'amplification de courant. Les fluctuations de courant à l'entrée sont donc transformées en fluctuations de tension à l'aide d'un jeu de sensibilités réglables de 10^2 à 10^9 A/V. En sortie du convertisseur, le signal est ensuite envoyé à l'amplificateur de bruit (LNA), qui permet de diminuer le niveau de bruit vu en sortie du DUT, de compenser la composante continue et d'amplifier les fluctuations avec un gain G ajustable automatiquement de 10 à 100.

La figure 9 nous présente un schéma de principe du système de mesure de bruit basse fréquence utilisé dans le cadre de cette étude. Dans ce système, nous pouvons distinguer trois blocs. Le premier bloc représente la station sous pointe contenant les dispositifs à tester (DUT). Le second représente les systèmes de polarisation, de mesure de courant de drain et de mesures des spectres de bruit par un microcontrôleur avec bloc LNA. Le dernier est un PC représentant le système de commande, de pilotage de la mesure et de récolte des données. Cette configuration du système de mesure de bruit reste la même pour un système manuel ou automatique.

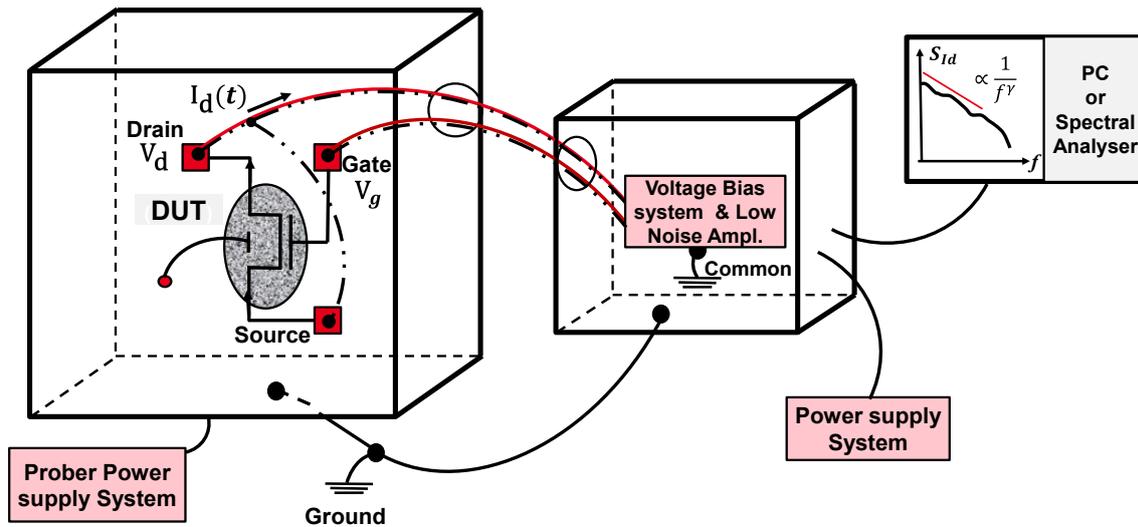


Figure 9: Schéma de principe du système de mesure de bruit basse fréquence utilisé.

Notons que la référence de masse (Common) du système de polarisation avec bloc LNA est différente de celle du système connecté au réseau électrique (Ground). On limite ainsi l'influence des sources de bruit externes sur ce qui se trouve à l'intérieur du deuxième bloc. L'objectif étant de faire fonctionner le système de mesure comme une cage de Faraday. Si possible, les sources de polarisation, les dispositifs (DUT) et l'amplificateur LNA doivent tous être placés à l'intérieur de cette boîte. Pour une isolation parfaite du dispositif à tester contre les vibrations mécaniques ou électriques, il est recommandé d'utiliser une station professionnelle comme représenté en figure 9. Notons qu'une amélioration supplémentaire de la qualité et de la sensibilité de la mesure peut se produire si l'alimentation du bloc LNA et du système de polarisation fonctionnent sur une batterie et ne sont pas connectées à l'alimentation électrique du bâtiment.

En conclusion, les règles à respecter pour effectuer une mesure de bruit basse fréquence fiable et précise sont les suivantes [1] :

- 1) Enfermer l'unité de polarisation, le dispositif (DUT) et le LNA dans une cage de Faraday.
- 2) Utiliser un amplificateur de courant plutôt qu'un amplificateur de tension.
- 3) Dans la mesure du possible, utiliser des batteries au lieu de l'alimentation AC/DC.
- 4) Placer le dispositif à tester (DUT) dans une station sous pointe professionnelle.
- 5) Éteindre la lumière et la pompe à air de la station.
- 6) Éteindre tout dispositif de communication sans fil ou d'antenne à proximité de l'appareil de mesure.
- 7) Utiliser des supports en caoutchouc pour isoler le système mécaniquement.

- 8) Effectuer une mesure du bruit de fond du système pour s'assurer que la mesure de bruit du dispositif est nettement supérieure à ce bruit de fond.

A la suite de cette liste exhaustive, il est important d'effectuer des mesures de courant statiques $I_d(V_g)$ en parallèle des mesures de bruit. En effet, pour l'extraction des densités de pièges dans l'oxyde de grille proche de l'interface, des données telles que le courant de drain, la tension de grille et la transconductance seront nécessaires.

III.2. Description de la structure de test et principe de mesure

Les mesures de bruit ont été réalisées sur différentes plaques fabriquées au CEA-LETI (Chapitre 2). Deux types de structures ont été testés :

- Sans grille (Figure 10.a)
- Avec grille MIS (figure 10.b pour le normally-On et figure 10.c pour le normally-Off).

Ces structures de test ont été fabriquées suivant deux procédés de fabrication que nous allons appeler recette 1 et recette 2. Le premier procédé de fabrication (recette 1) est le plus simple. Les différences entre les deux procédés concernent principalement le processus de fabrication des contacts ohmiques et de gravure sèche de la grille MIS, sans oublier les étapes de nettoyage et de recuit thermique.

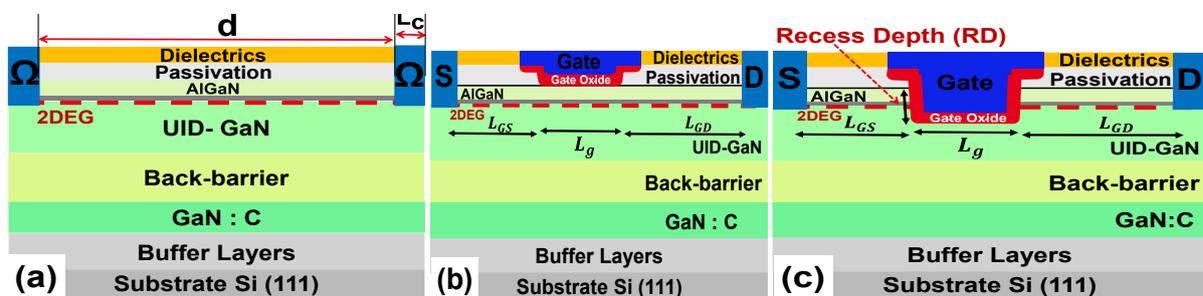


Figure 10: Schéma en coupe de l'empilement des transistors AlGaIn/GaN (a) une structure de test sans grille, (b) une structure normally-on avec grille sans gravure de la couche AlGaIn ($RD=0$ nm) et (c) une structure normally-off avec grille et avec une gravure de la couche AlGaIn ($RD\neq 0$ nm).

Nous avons réalisé les mesures sur 8 plaques (#0, #1 et #2 pour la recette 1, et #4, #5, #6, #7 et #8 pour la recette 2) ayant le même type d'épitaxie exceptée la plaque #8 qui n'a pas de couche « back-barrier ». Pour les structures sans grille contenues sur chaque plaque, les distances entre les contacts ohmiques sont de 5, 8, 16 et 32 μm . Les dispositifs MIS-HEMT GaN ont également été testés sur des plaques de la recette 1 et celle de la recette 2 qui ont des profondeurs de gravure différentes, variant de RD_0 à RD_6 (Voir chapitre 2). Pour chaque profondeur de gravure, nous avons pu tester différentes géométries.

Pour vérifier l'hypothèse du régime stationnaire, nous présentons en figure 11 une mesure de courant en fonction du temps. On voit que ce n'est pas tout à fait le cas. Nous observons une diminution du courant de drain au fil du temps, elle est associée au remplissage des pièges lents présents à l'interface Al₂O₃/GaN. Durant les 20 premières secondes, on observe une diminution d'environ 3%, elle n'est plus que de 1% pour les 20 secondes suivantes. A cause de ce comportement, nous avons établi un protocole de mesure qui consiste à laisser le dispositif se stabiliser pendant 20 secondes, puis, on a fait la mesure de bruit dans les 2 secondes suivantes. On limite ainsi la variation relative de courant au cours du temps d'acquisition de plus d'un facteur 2.

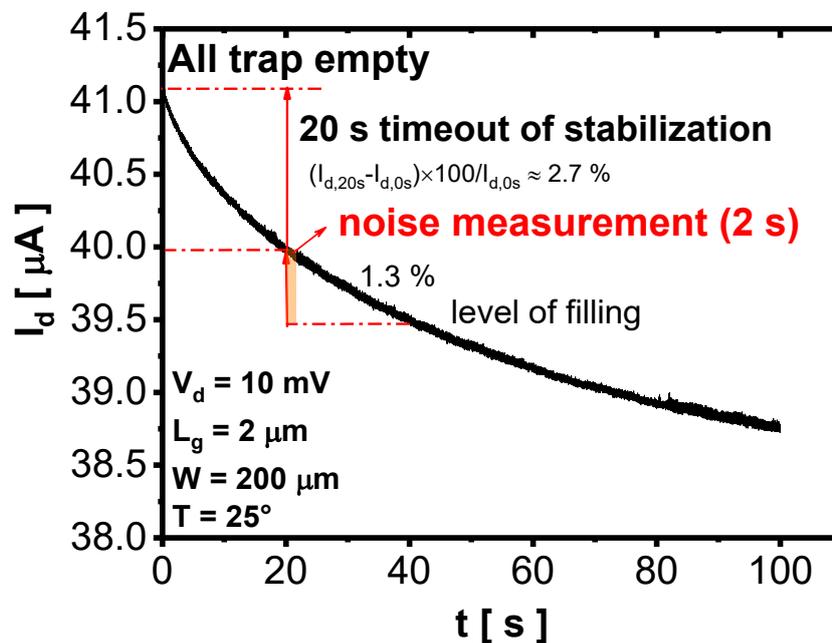


Figure 11: Evolution du courant de drain en fonction du temps pour un dispositif MIS-HEMT GaN

IV. Analyse de bruit de type 1/f dans les dispositifs AlGaN/GaN sans grille de contrôle

Des mesures de bruit ont d'abord été effectuées sur des structures à base de GaN sans grille (Figure 10.a). La figure 12 présente le réseau de courbes de la densité de puissance spectrale en fonction de la fréquence pour différentes distances entre les contacts ohmique 5, 8, 16 et 32 µm, on rapporte sur chaque graphe les valeurs des résistances associées ($R_{Tot} = V/I$). Ces résultats montrent bien une augmentation du niveau de bruit avec la tension appliquée aux bornes de la structure. Quant à la dépendance du bruit avec la fréquence, on observe un bruit de type 1/f. La pente en 1/f est, comme nous l'avons vu, caractéristique d'une distribution uniforme des constantes de temps des pièges. La variation avec la tension V correspond quant à elle, à la différence attendue avec le carré du courant.

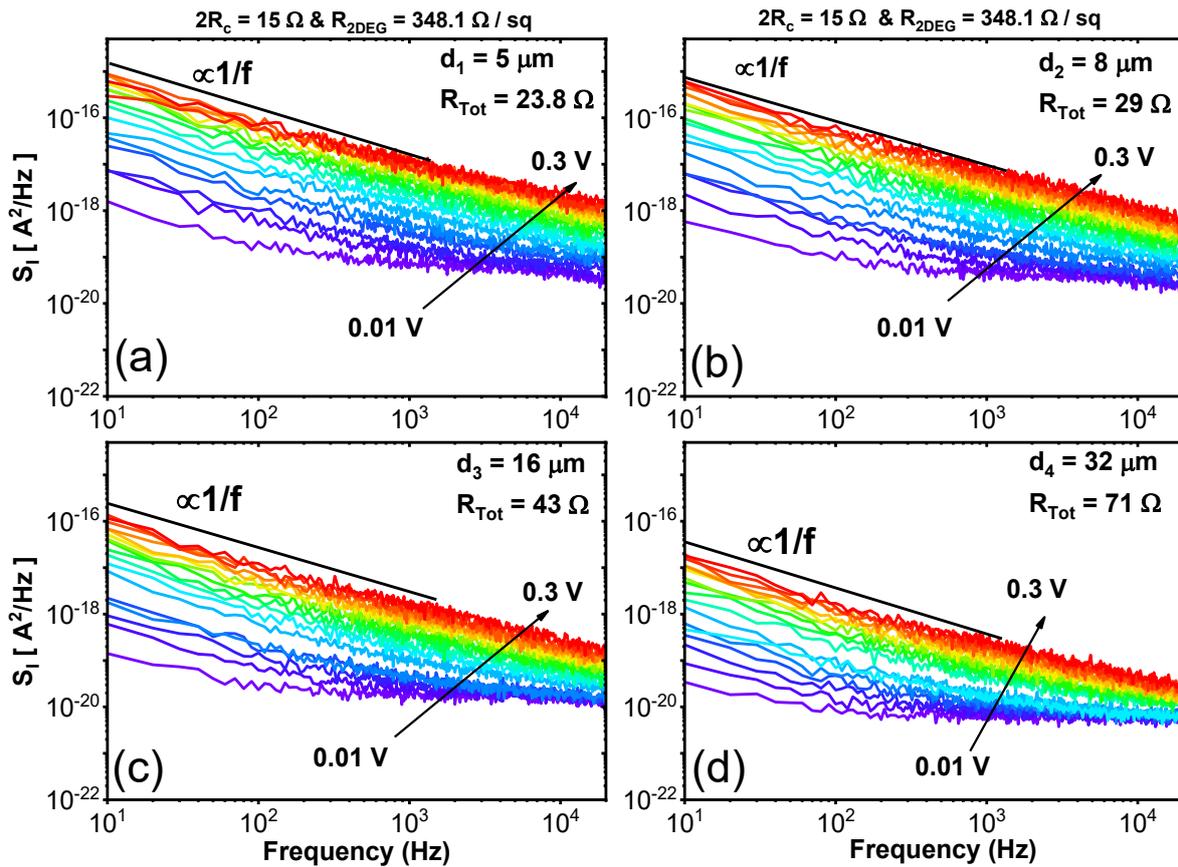


Figure 12: Evolution de la densité de puissance spectrale de courant de drain S_{id} en fonction de la fréquence, mesure sur la plaque #4 pour différentes distances entre contacts ohmiques.

Sur la figure 13, on rapporte pour les différents wafers, l'évolution de la résistance avec la distance entre contacts. Une dépendance linéaire avec la distance entre contacts ohmiques est bien observée pour les plaques qui ont subi le processus de fabrication de la recette 2 (plaque #4 à #8). Ceci est le signe d'une stabilité des résistances de couche du 2DEG ainsi que des contacts ohmiques. La pente identifie la résistance du 2DEG, R_{2DEG} , et l'ordonnée à l'origine celle des contacts ohmiques, R_C . En revanche, pour le processus de fabrication de la recette 1 (plaque #0 à #2), les résistances de contact apparaissent plus grandes et dispersées, en particulier pour les plaques #1 et #2. Ce résultat est en accord avec ceux du chapitre 2 où les résistances d'accès ont été extraites à partir de la fonction Y .

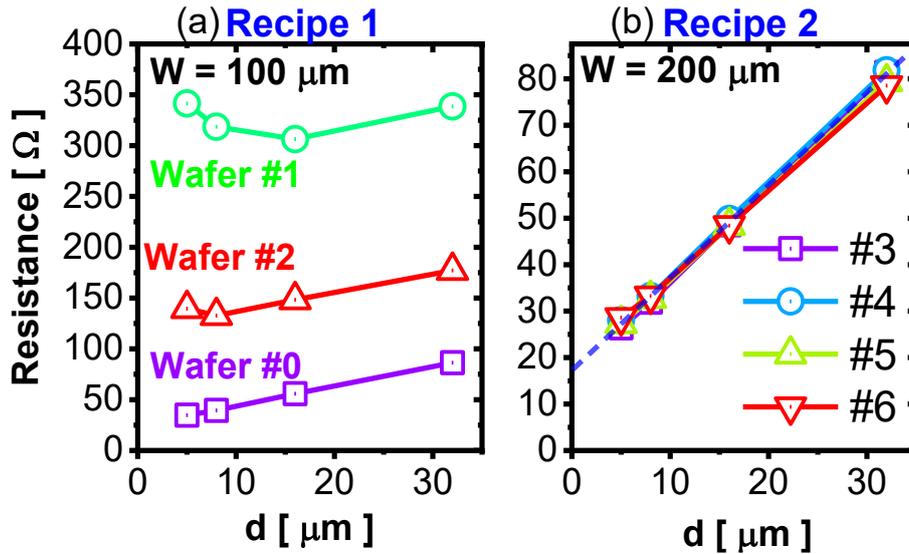


Figure 13: Résistance totale $R=V/I$ en fonction de la distance entre contacts ohmiques pour différentes plaques des structures TLM GaN de deux recettes de fabrication.

Les équations qui résument le modèle CNF de bruit basse fréquence de type 1/f associé à une résistance ont été repris dans le cadre de cette étude pour les dispositifs GaN sans grille. Ces équations permettent de prendre en compte la fluctuation de la conductance du 2DEG dues aux processus de piégeage/dépiégeage aléatoire d'électrons dans les pièges proches de l'interface AlGaIn/GaN où est formé le 2DEG. L'équation (14) donne la densité de puissance spectrale PSD pour des pièges de constante de temps moyen (τ) et de variance $\langle \Delta N_{\text{Trap}}^2 \rangle$. Dans le cas d'une distribution de pièges à l'interface AlGaIn/GaN suivant la loi de Poisson, la variance est égale à la valeur moyenne des pièges (Equation (13)). Sachant que dans cette structure, nous n'avons pas de grille pouvant perturber le gaz d'électron 2D, la condition d'électroneutralité globale est alors donnée par $\Delta N_{2\text{DEG}} = -\Delta N_{\text{Trap}}$, ce qui implique une relation entre la variation du nombre de charges piégées de surface (ΔN_{Trap}) et la variation de la densité totale des porteurs dans le gaz d'électron 2D ($\Delta N_{2\text{DEG}}$). En remplaçant N par $N_{2\text{DEG}}$ dans l'équation (14), on obtient la relation entre la densité de puissance spectrale normalisée de la conductance (courant ou résistance) et la densité des pièges de surface (N_{st}) dans cette couche résistive de gaz d'électron 2D de concentration surfacique $n_{2\text{DEG}}$.

Par ailleurs, la figure 14 montre un bon accord entre la mobilité effective obtenue par la méthode split-CV et celle obtenue par effet Hall. Cette mesure par effet Hall [17] nous permet d'évaluer la concentration surfacique d'électrons du 2DEG dans les régions d'accès, $n_{2\text{DEG}}$, à environ $7.6 \times 10^{12} \text{ cm}^{-2}$ pour une mobilité effet-Hall autour de $2110 \text{ cm}^2/(\text{V.s})$.

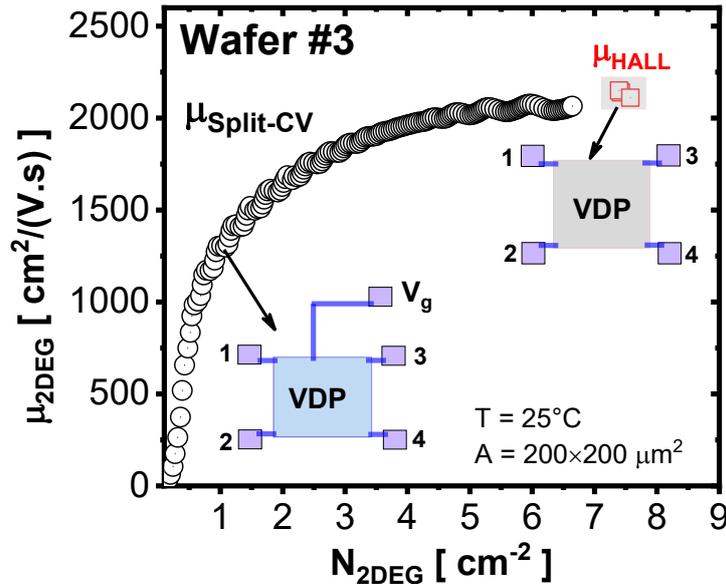


Figure 14: Comparaison de la mobilité du gaz d'électron 2D obtenu par effet Hall et par Split-CV.

La figure (15.a) montre que la densité de puissance spectrale normalisée est bien de type 1/f et la normalisation de la densité de puissance spectrale par le carré du courant conduit bien à un même niveau quel que soit le courant (Figure 15.b). La légère augmentation observée pour la PSD normalisée quand on réduit la distance entre contacts ohmiques peut être reliée à une composante de bruit supplémentaire au niveau des contacts.

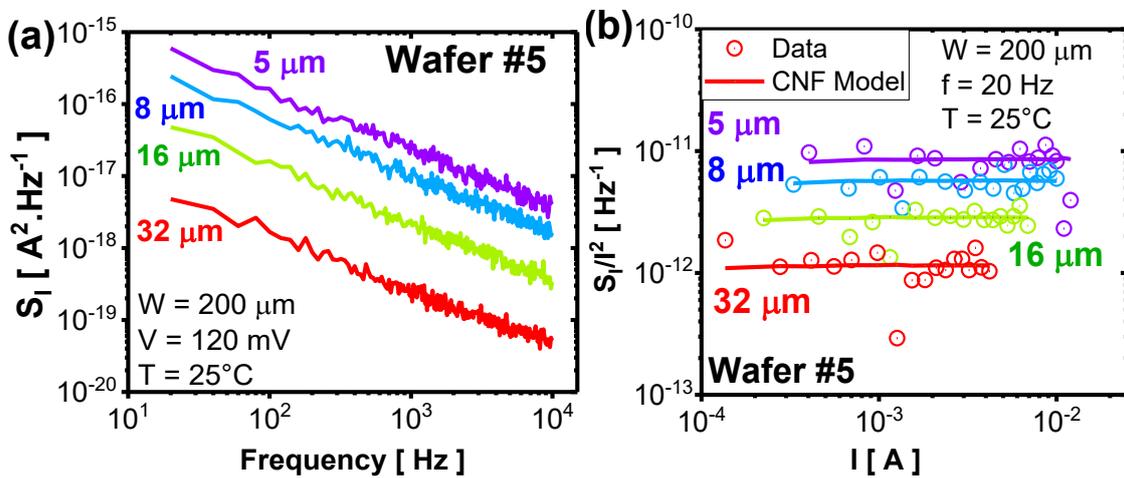


Figure 15: Evolution (a) de la densité spectrale de courant de drain S_{I_d} en fonction de la fréquence à 120 mV et (b) de la densité spectrale de courant de drain normalisée S_{I_d}/I_d^2 en fonction du courant à 20 Hz pour différentes distances entre contacts ohmiques.

Les plaques (#0, #1 et #2) de la recette 1 ont précédemment montrées une forte variabilité de résistance d'accès source/drain (voir Chapitre I). Des mesures réalisées sur des structures TLM ont également montré de fortes valeurs de résistance de contact en particulier sur les plaques #1 et #2. Ceci s'observe aussi sur les mesures de bruit de la plaque #1 (Figure 16) où on voit le bruit 1/f

qui ne varie pas vraiment avec les différentes distances entre contacts pour une même tension de polarisation. Ceci veut donc dire que, contrairement aux autres plaques (Figure 15), le bruit 1/f ne se normalise pas avec la surface de la structure.

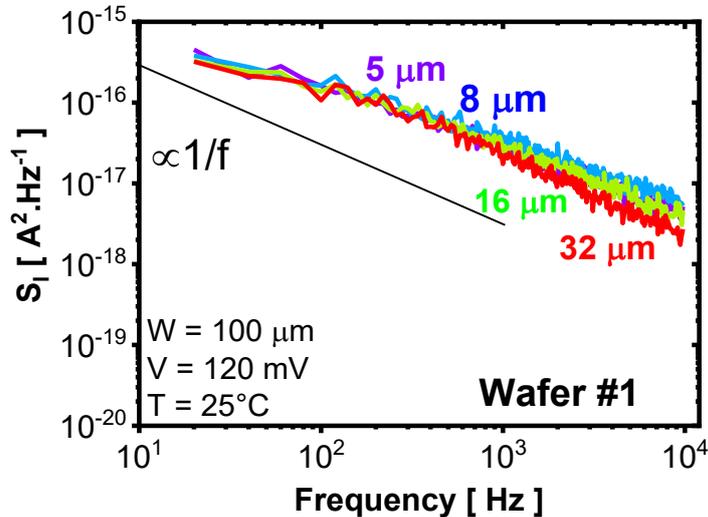


Figure 16: Evolution de la densité spectrale de courant de drain S_{Id} en fonction de la fréquence pour différentes longueurs entre contacts ohmiques mesurées sur la plaque #1.

Les densités spectrales de bruit de résistance, calculées pour l'ensemble des structures sans grille testées [$S_R = R_{ON}^2 (S_I / I^2)$] ont été comparées (Figure 17). On note un même niveau de bruit pour les plaques réalisées avec le procédé de fabrication de la recette 2 et un niveau de bruit plus important pour le procédé de la recette 1. Pour les plaques #1 et #2, le très fort niveau de bruit observé est associé aux contacts ohmiques qui, on l'a vu, sont détériorés (Figure 13.a).

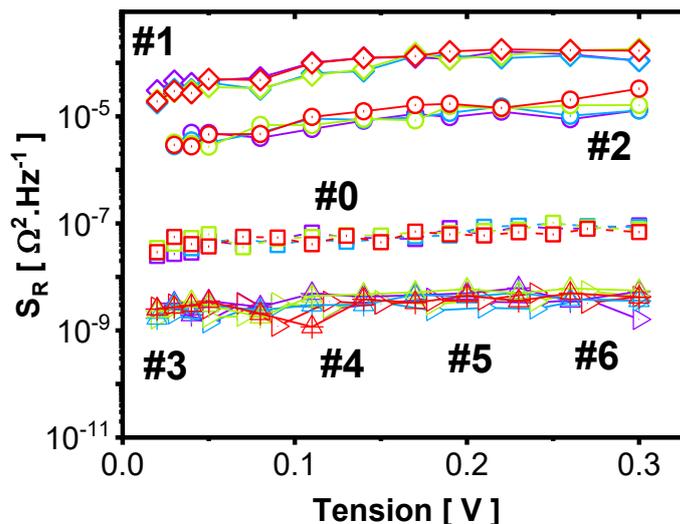


Figure 17: Evolution de la densité spectrale de bruit dans les accès en fonction de la tension appliquée pour différentes plaques.

En appliquant l'équation 14 aux résultats de bruit 1/f obtenus, il est possible d'évaluer la densité de piège surfacique N_{st} responsable du bruit de type 1/f pour chaque plaque. Au vu des

remarques précédentes, le calcul de la densité de piège de surface, N_{st} n'a de sens que pour les plaques #0 et de #3 à #5. On voit bien que le passage de la recette 1 à la recette 2 réduit la densité de piège de quelques $10^{13} \text{eV}^{-1} \text{cm}^{-2}$ à environ $2 \times 10^{12} \text{eV}^{-1} \text{cm}^{-2}$ (Figure 18).

Après avoir qualifié le bruit dans les structures sans grille pour les différentes plaques et estimé la densité de pièges de surface N_{st} responsable de bruit basse fréquence de type 1/f, nous allons analyser le cas des structures MIS-HEMT GaN avec grille.

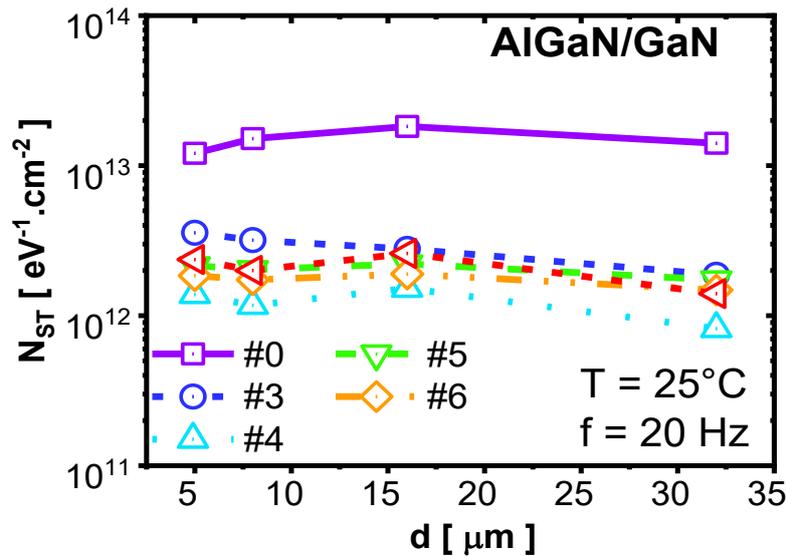


Figure 18: Densité de pièges de surface N_{ST} à l'interface AlGaIn/GaN en fonction de la distance entre contacts ohmiques des structures sans grille pour les différentes plaques.

V. Analyse de bruit basse fréquence de type 1/f dans les dispositifs MIS-HEMT GaN

Dans cette partie, nous présenterons des résultats d'analyse de bruit basse fréquence de type 1/f effectués sur des dispositifs MIS-HEMT GaN avec différentes profondeurs de gravure RD. Sauf indication contraire, nous utiliserons pour les dispositifs des différentes plaques (#0, #1, #2, #4, #5, #6, #7) les profondeurs de gravure respectives RD0, RD1, RD2, RD3, RD4, RD5 et RD6.

V.1. Bruit basse fréquence de type 1/f dans les transistors MIS-HEMT GaN

Le spectre de bruit basse fréquence a également été mesuré en régime linéaire ($V_d = 20$ mV) sur des transistors MIS-HEMT GaN. Ces tests ont été effectués pour différentes longueurs de grille (L_g) et à différentes tensions de grille (V_g). La figure 19 présente les spectres de bruit réalisés sur des transistors MIS-HEMT GaN à grille encastrée pour deux longueurs de grille de

0.5 μm (Figure 19.a) et 1 μm (Figure 19.b). La pente avec $\gamma = 1$ confirme bien un spectre de bruit de type 1/f. La variation de bruit avec V_g se réduira grandement quand on tracera S_{I_d}/I_d^2 .

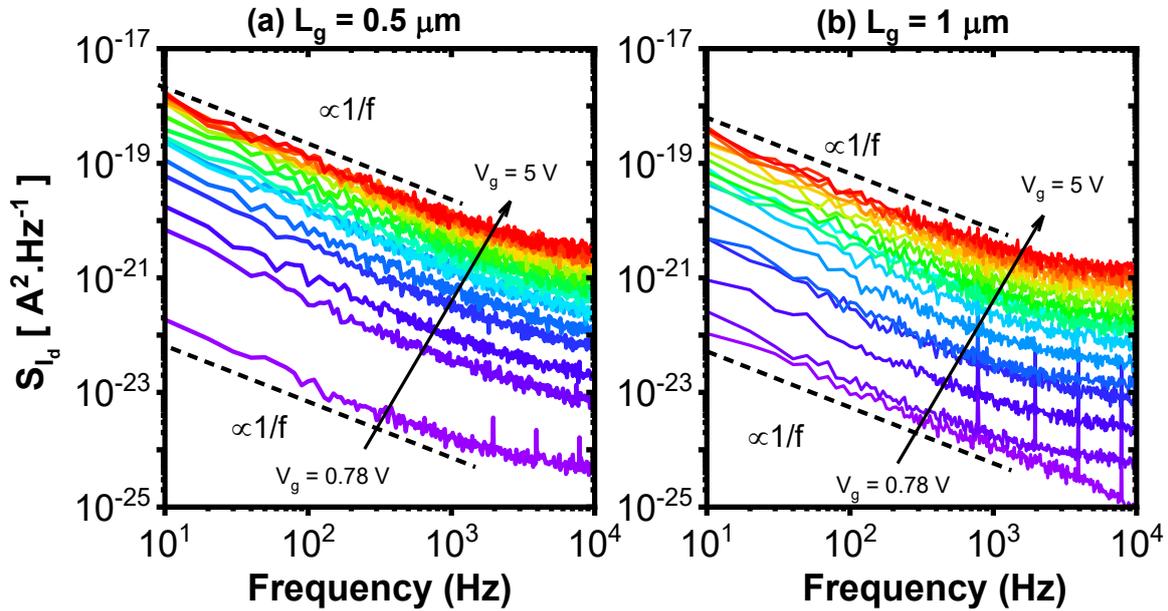


Figure 19: Evolution de la densité de puissance spectrale S_{I_d} en fonction de la fréquence pour différentes tensions de grille V_g mesurée sur des structures $\text{Al}_2\text{O}_3/\text{GaN}$ MIS-HEMT avec grille.

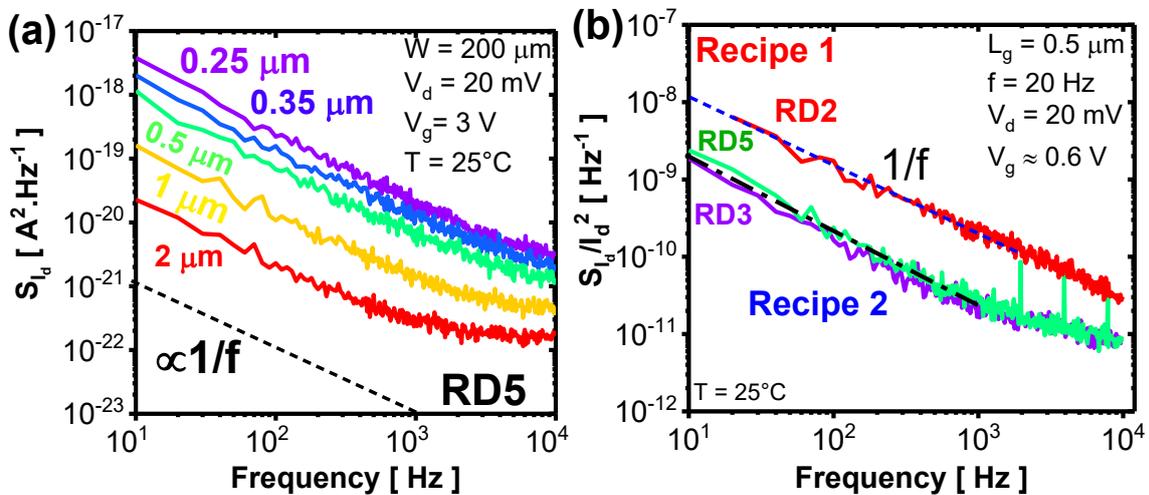


Figure 20: Evolution de la densité de puissance spectrale S_{I_d} (a) pour différentes longueurs de grille et (b) pour différentes plaques, la densité spectrale normalisée S_{I_d}/I_d^2 pour deux recettes de fabrication (1 et 2).

La figure 20.a présente le bruit basse fréquence de type 1/f pour différentes longueurs de grille pour une tension de grille $V_g=3\text{V}$. Elle illustre parfaitement l'effet de géométrie, « scaling », avec la longueur de grille. Cet effet de géométrie, comme nous le verrons dans le prochain paragraphe, est facilement vérifiable en traçant sur une même figure et pour différentes longueurs de grille, le rapport $(S_{I_d}/I_d^2) \cdot W \cdot L_{\text{eff}}$. La figure 20.b compare le bruit mesuré sur trois dispositifs différents (plaques #2, #4 et #6, $L_g = 0.25 \mu\text{m}$), correspondant à trois profondeurs de gravure dont deux relativement proches et moins profondes RD2 et RD3 et une plus profonde RD5. Nous pouvons

constater sur cette figure que la recette de fabrication du dispositif a un effet notable sur le niveau de bruit. En effet, pour des dispositifs ayant subi la même recette de fabrication comme RD3 et RD5 et quand bien même le niveau de gravure est nettement différent, on observe un même niveau de bruit à même tension de grille.

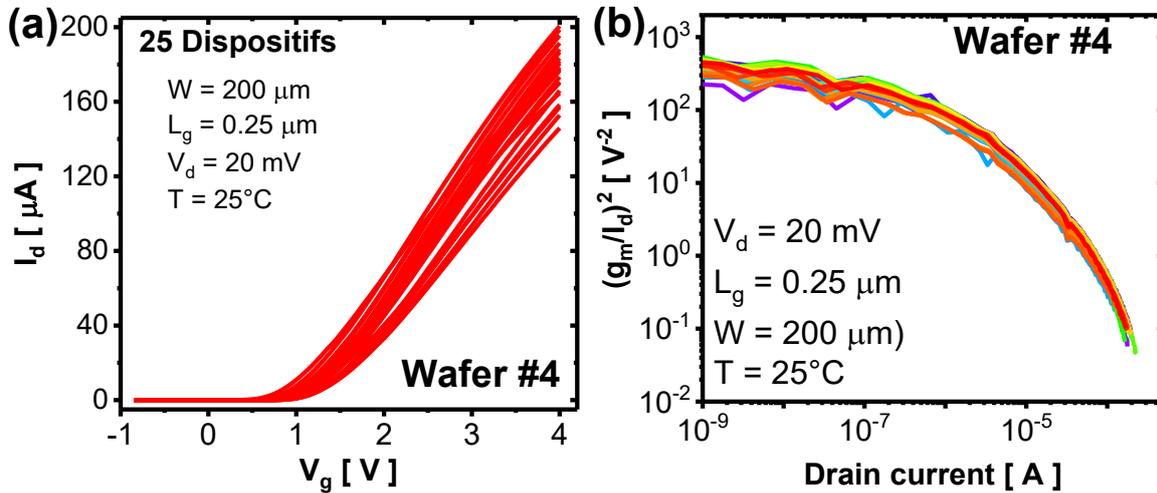


Figure 21: Evolution (a) de la caractéristique I_g - V_g et (b) du rapport $(g_m/I_d)^2$ en fonction du courant de drain en échelle logarithmique de 25 dispositifs avec $L_g=0.25 \mu\text{m}$ et $W=200 \mu\text{m}$.

La figure (21.a) rapporte l'évolution du courant de drain mesuré sur 25 transistors MIS-HEMT GaN à grille encastree. La figure 21.b reprend ces mêmes caractérisations en considérant cette fois le carré du rapport de la transconductance sur le courant de drain $(g_m/I_d)^2$. Considérant ces caractéristiques, on peut observer une faible variabilité due à la tension de seuil, à la mobilité et à la résistance d'accès (comme montré au chapitre 1). De même, la figure 22 présente pour l'ensemble des 25 transistors de la figure 21, la densité de puissance spectrale de bruit de la tension d'entrée $S_{V_g} = S_{I_d}/g_m^2$. Les mesures ont été extraites pour deux tensions de grille autour du seuil $V_g=1\text{V}$ et en conduction $V_g=3\text{V}$. Nous observons pour ces deux tensions de grille, une faible variabilité de S_{V_g} . Pour une tension de grille $V_g=1\text{V}$ sous le seuil, la variabilité du paramètre $S_{V_{fb}}$ domine d'après l'équation 25. L'effet de l'architecture du dispositif sera étudié plus loin et par le biais de la modélisation.

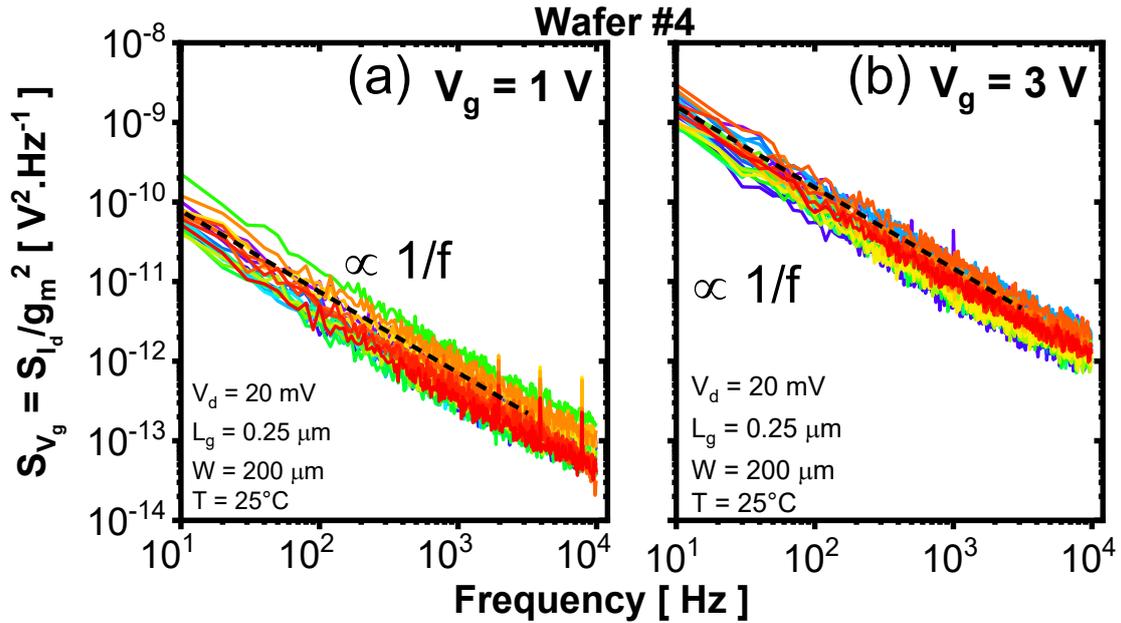


Figure 22: Evolution de la densité de puissance spectrale de la tension de grille d'entrée S_{I_d/g_m^2} en fonction de la fréquence de 25 dispositifs MIS-HEMT GaN.

V.2. Diagnostic des sources de bruit basse fréquence de type 1/f dans les transistors MIS-HEMT GaN

Le bruit basse fréquence de type 1/f a été d'abord interprété classiquement avec le modèle CNF de McWhorter [9]. Ce modèle rend compte du processus de piégeage/dépiégeage sur la tension de bandes plates V_{fb} et donc sur les caractéristiques de courant. Il dépend de la densité volumique de pièges N_T , de la surface effective ($A_{eff} = W_{eff} \cdot L_{eff}$) du canal de conduction, de la fréquence (f^{γ}) avec un exposant γ proche de 1. Il introduit une longueur d'onde tunnel λ caractéristique de la distance typique de tunneling entre le canal d'électron à l'interface GaN/Oxyde et le piège localisé à une certaine profondeur dans l'oxyde de grille (Al_2O_3) (Figure 7). Le tableau I présente les longueurs d'ondes tunnel calculées pour chaque type d'interface.

Il faut par ailleurs noter que la composante de bruit liée à la résistance d'accès ($S_{R_{SD}}/R_{ON}^2$) associée à la résistance de 2DEG entre contact ohmique et bord du canal doit également être prise en compte. $S_{R_{SD}}$ est la densité de puissance spectrale de bruit dans les accès source/drain et $R_{ON} = V_d/I_d$ est la résistance totale du dispositif.

Un modèle de bruit plus avancé propose de prendre en compte des fluctuations de mobilité corrélée [19], [20]. Un tel modèle va faire intervenir comme terme de corrélation, le coefficient de mobilité corrélée donnée par $\Omega = \alpha_{SC} \cdot \mu_{eff} \cdot C_{ox}$. La précision des valeurs du coefficient de mobilité corrélée extraites va dépendre du protocole appliqué.

TABLE I. Différents paramètres d'interface

Oxyde/Semiconducteur	(Al ₂ O ₃ /AlGa _N)/Ga _N	Al ₂ O ₃ /Ga _N
Φ_B (eV)	0.5 [21]	2.16 [22]
m_{ox}^*/m_0	0.32	0.16
$\alpha = \frac{4\pi}{h} \cdot \sqrt{2q \cdot m_{ox}^* \cdot \Phi_B}$ (nm ⁻¹)	4.1	6.02
$\lambda = \frac{1}{\alpha}$ (nm)	0.244	0.166

La densité de puissance spectrale normalisée du dispositif global de résistance en série est donnée par la somme des PSD de ces résistances ($S_{R_{tot}} = \sum_n S_{R_n}$). Pour notre étude, c'est la somme des PSD des résistances du canal actif R_{Act} et des accès source/drain R_{SD} (Equation (26)) [20].

$$\left(\frac{S_{R_{ON}}}{R_{ON}^2}\right)_{HEMT} = \left(\frac{S_{R_{Act}}}{R_{ON}^2}\right)_{Canal} + \left(\frac{S_{R_{SD}}}{R_{ON}^2}\right)_{Accès} \quad (26)$$

$R_{ON} = R_{Act} + R_{SD}$ est la résistance totale du transistor.

Dans l'équation (26), le premier terme $(S_{R_{Act}}/R_{ON}^2)_{Canal}$ est associée à la densité de puissance spectrale de bruit du canal actif. Elle peut être modélisée par le modèle CNF/CMF décrit précédemment et le second terme $(S_{R_{SD}}/R_{ON}^2)_{Accès}$ correspond à la densité de puissance spectrale de bruit dans les régions d'accès source/drain. Notons que, les régions d'accès sont constituées des contacts ohmiques et du 2DEG.

Des études précédentes ont montré que les paramètres de bruits extraits comme Ω ou $S_{V_{fb}}$ pouvaient être impactés par la qualité des accès source/drain. Afin de supprimer l'effet des résistances d'accès sur ces paramètres, Tataridou et al. [23] ont proposé un protocole de correction basée sur la fonction Y. Ce protocole utilise la fonction Y pour évaluer le gain du courant du transistor intrinsèque $I_d/g_m|_0$ (Equation (27)) [23].

$$\frac{I_d}{g_m}|_0 = \frac{nkT}{q} + \frac{Y}{\sqrt{\beta V_d}} \left[1 + \theta_{1,0} \frac{Y}{\sqrt{\beta V_d}} \right] \quad (27)$$

Nous avons appliqué ce protocole sur nos dispositifs MIS-HEMT GaN dans le but d'extraire les coefficients de mobilité corrélée effective Ω . La figure 23 présente une comparaison entre le rapport I_d/g_m classique (Figure 23.a) et $I_d/g_m|_0$ corrigé des effets de résistance d'accès (Figure

23.b). On peut donc observer que les différentes caractéristiques sont confondues après correction des effets de résistance d'accès source/drain.

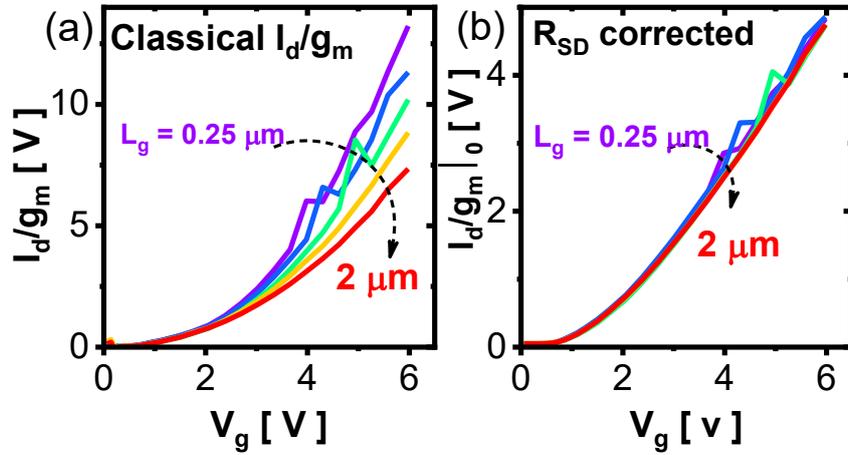


Figure 23: Evolution avec la tension de grille des rapports (a) I_d/g_m classique et (b) $I_d/g_m|_0$ avec correction des effets de résistance d'accès.

Si on prend en compte cette correction, ainsi que le bruit dans les régions accès source/drain dans l'équation (26), la densité de puissance spectrale normalisée du courant de drain s'exprime alors par l'équation suivante :

$$\frac{S_{I_d}}{I_d^2} = \left(\frac{g_m}{I_d}\right)^2 \cdot S_{V_{fb}} \left(1 \pm \Omega \cdot \frac{I_d}{g_m|_0}\right)^2 + \left(\frac{I_d}{V_d}\right)^2 S_{R_{SD}} \quad (28)$$

La racine carrée de la densité de puissance spectrale de bruit d'entrée $S_{V_g} = S_{I_d}/g_m^2$ est donnée par :

$$\sqrt{S_{V_g}} = \sqrt{S_{V_{fb}}} \left(1 \pm \Omega \cdot \frac{I_d}{g_m|_0}\right) \quad (29)$$

La figure 24 rapporte la densité de puissance spectrale du courant de drain normalisée pour deux longueurs de grille différentes $0.25\mu\text{m}$ (Figure 24.a) et $2\mu\text{m}$ (Figure 24.b). Comme nous pouvons l'observer sur ces figures, le modèle CNF/CMF rend bien compte de l'évolution du bruit avec le courant de drain, ce qui n'est pas le cas du modèle CNF seul. Pour la plaque #4 (résultat similaire pour les plaques #03, #05 et #06), le bruit dans les accès n'a pas d'effet sur le spectre de bruit car, le niveau du bruit associé aux accès (contact et 2DEG) reste faible. Nous pouvons également noter que sous le seuil (à bas niveau de courant), les modèles CNF et CNF/CMF coïncident ce qui est en accord avec la théorie sur le bruit [12] [20]. La figure 25 confirme que le bruit se normalise bien avec la surface effective du canal actif, ceci est vérifié pour les différentes longueurs de grille.

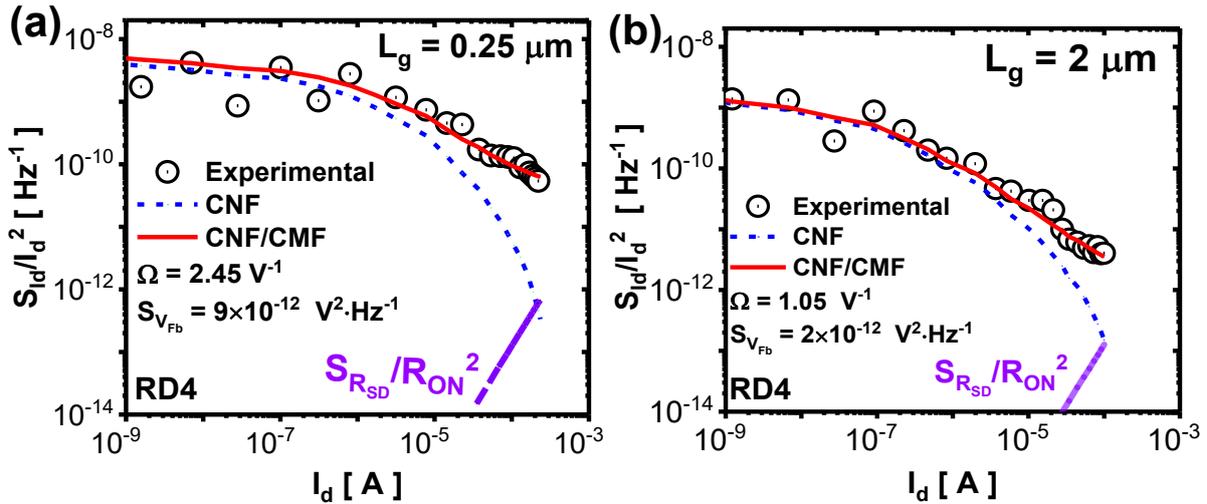


Figure 24: Densité de puissance spectrale expérimentale du courant de drain normalisée S_{I_d}/I_d^2 comparée aux modèles CNF et CNF/CMF pour deux longueurs de grille (a) $0.25 \mu\text{m}$ et (b) $2 \mu\text{m}$ de la plaque #5.

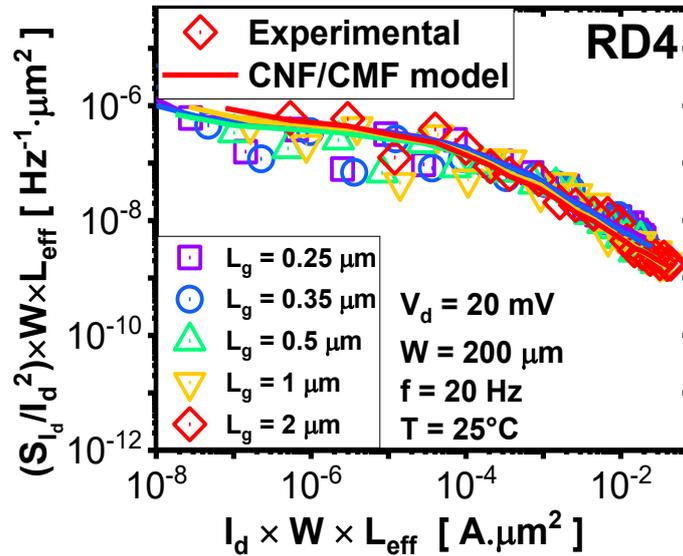


Figure 25: Densité de puissance spectrale expérimentale du courant de drain normalisée S_{I_d}/I_d^2 montrant que l'effet de géométrie sur le bruit (« scaling ») est vérifié pour les différentes longueurs de grille de la plaque #5.

Dans le cas des contacts ohmiques dégradés, le bruit dans les accès pourrait ne plus être négligeable et il doit être pris en compte. Comme nous l'avons noté précédemment, les résistances d'accès des plaques #0, #1 et #2 sont fortement dégradées. Sur la Figure 26, nous pouvons observer l'effet de la résistance d'accès sur la densité de puissance spectrale normalisée du courant de drain notamment en régime d'accumulation (fort courant). Les Figures 26.a et 26.b comparent les trois transistors « normally-on » de longueur 1, 5 et $10 \mu\text{m}$ de la plaque #0, qui ont le même niveau de résistance d'accès. On voit bien l'accord entre expérience et modèle CNF avec une cohérence sur trois longueurs de grille différentes. La figure (26.c) compare, à même longueur de grille et pour les plaques #0, #1 et #2, les différences de niveaux de bruit de résistance d'accès. Ces bruits de résistance d'accès ont une influence notable sur le bruit total en accumulation. La plaque #1

présente le niveau de bruit et de résistance d'accès le plus important comparé aux autres plaques. Les niveaux de bruit d'accès $S_{R_{SD}}$ ont pu être extraits (Figure 26.d) pour les différentes longueurs de grille. Les résultats obtenus sont comparables à ceux obtenus sur des dispositifs sans grille (Figure 17), ce qui confirme la cohérence de notre approche.

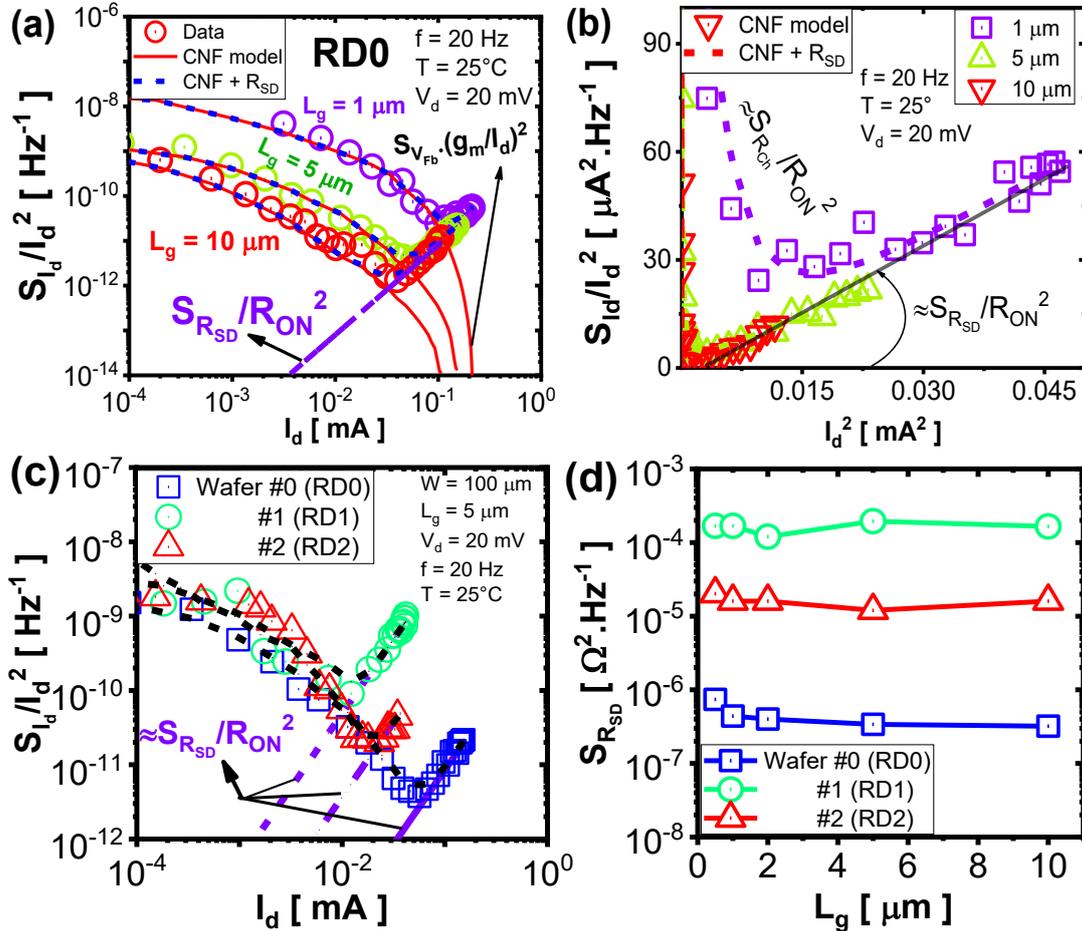


Figure 26: (a), (b), (c) Densité de puissance spectrale de courant de drain normalisée S_{I_d}/I_d^2 (experimental et modèle) et (d) PSD de bruit dans les accès de 2DEG en fonction de la longueur de grille.

Les racines carrées de la PSD du bruit d'entrée (S_{V_g}) sont rapportées en figure 27. Ils ont des comportements linéaires en fonction du rapport $I_d/g_m|_0$ comme attendu avec l'équation 29. Ces résultats nous permettent de valider expérimentalement le modèle CNF/CMF pour différentes longueurs de grille (Figure 27). La figure (27.a) montre une diminution de la pente de $\sqrt{S_{V_g}}$ avec l'augmentation de la longueur de grille. Ce comportement est dû à un effet de géométrie. En revanche, sur la figure 27.b on observe une augmentation de la pente de $\sqrt{S_{V_g}}$ avec la profondeur de gravure. Ce comportement met en évidence l'influence de la profondeur de gravure de grille sur le bruit CNF/CMF.

La dépendance linéaire de $\sqrt{S_{V_g}}$ avec $I_d/g_m|_0$ permet d'extraire d'une part le coefficient de corrélation Ω à partir de la pente et d'autre part $S_{V_{fb}}$ à partir de l'ordonnée à l'origine. Notons que $S_{V_{fb}}$ permet de déduire la densité volumique de pièges.

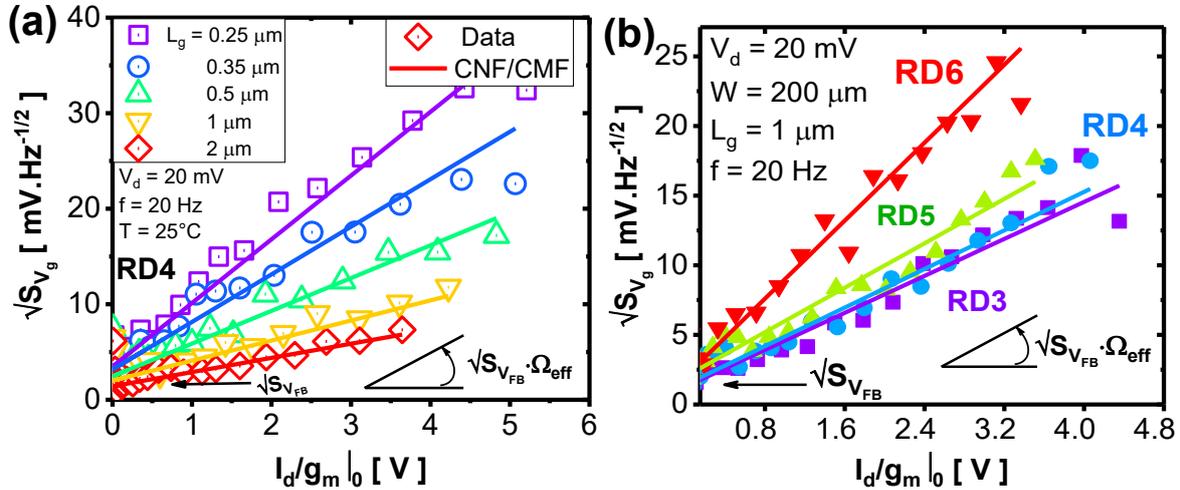


Figure 27: Racine carrée de la densité de puissance spectrale de la tension d'entrée expérimentale et modélisé pour (a) différentes longueurs de grille et (b) différentes profondeurs de gravure.

Les figures 28.a et 28.b réunissent les densités volumiques de pièges N_{Trap} extraites à partir des mesures de bruit. On observe une augmentation de la densité de pièges avec la profondeur de gravure surtout lorsque l'on passe du dispositif « normally-on » (RD0 et RD1) au dispositif « normally-off » (RD2). Cela est dû aux dommages induits par le processus de gravure de grille de la recette 1, mais surtout au changement d'interface (de AlGaIn/GaN à Al₂O₃/GaN). Cependant, lorsque l'on passe à la recette 2 (RD3 à RD6), la densité de pièges est réduite. Les densités de pièges obtenues avec la recette 2 sont relativement basses, environ deux décades en dessous de celle de la plaque #2 (RD2 et RD3 sont comparables en profondeur de gravure). On observe aussi sur la figure 28.b, une augmentation modérée de la densité de pièges avec la profondeur de gravure (voir la figure en insertion dans la figure 28.b).

Nous avons fait des mesures à différentes températures (25°C à 250 °C) sur la plaque #5 avec une profondeur de gravure RD4 (Figure 29). On observe une variation négligeable de la densité de pièges avec la température ce qui confirme la validité du modèle CNF sous le seuil à des températures supérieures à 300K.

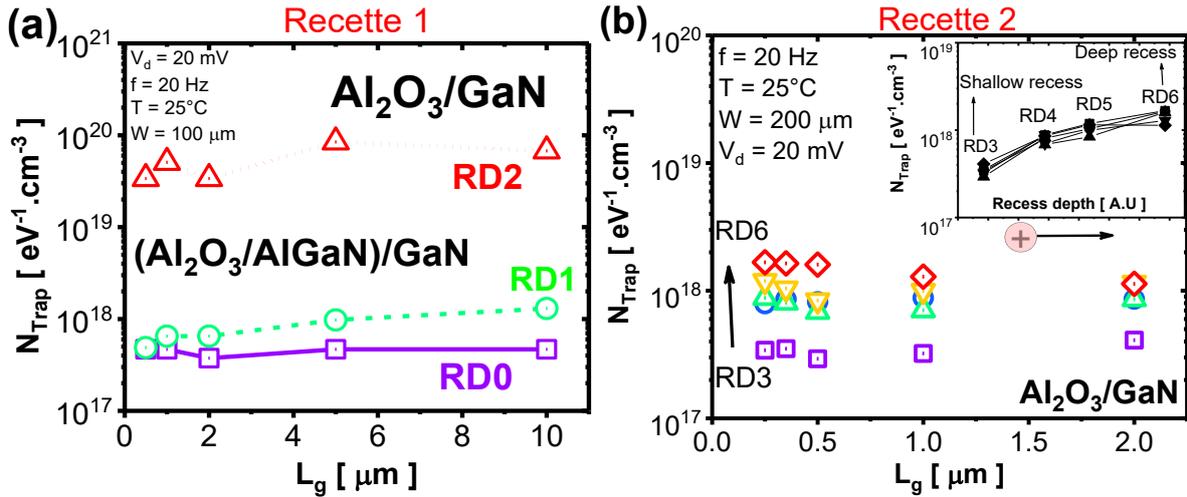


Figure 28: Densité de pièges effectives pour différentes profondeurs de gravure réalisées sur des plaques (a) non-optimisées (recette 1) et (b) optimisées (recette 2).

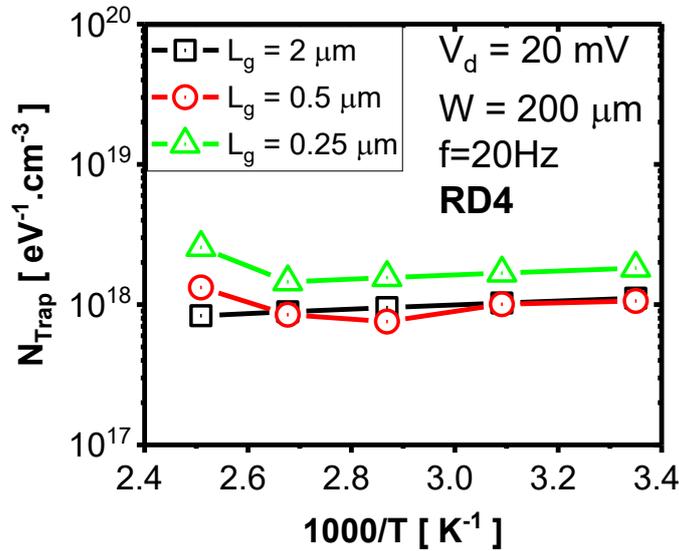


Figure 29: Densité de pièges effective en fonction de la température pour différentes longueurs de grille.

Nous avons comparé les valeurs de densité volumique de pièges moyennes extraites avec celles retrouvées dans la littérature pour différentes technologies GaN [21], [24]–[31] ou pour des dispositifs à base de silicium [32]–[34] (Figure 30). Les densités de pièges obtenues sur les plaques #0, #1, #4, #5, #6, #7 et #8 sont faibles par rapport à celles trouvées dans la littérature pour les dispositifs GaN, excepté la plaque #2 « normally-off » dont on a vu qu'elle correspond à un procédé « normally-off » non-optimisé. Ces résultats sont comparables aux résultats de densités de pièges trouvés dans la littérature pour les technologies CMOS à base de silicium.

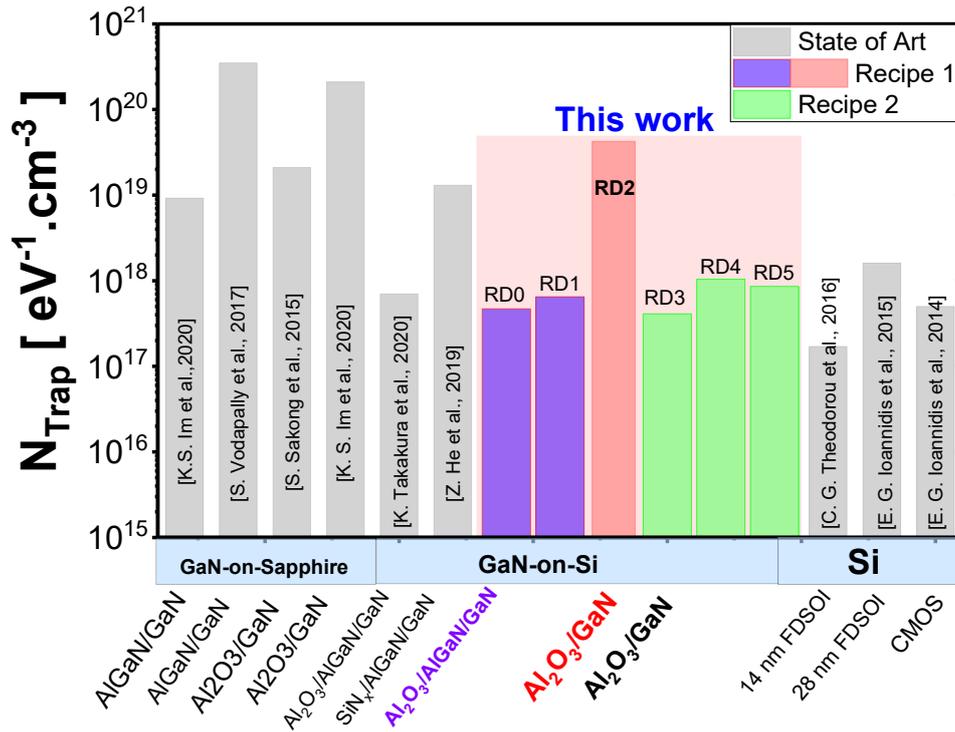


Figure 30: Comparaison des densités moyennes de pièges pour des dispositifs GaN HEMT obtenues dans le cadre de ce travail avec des technologies de pointe sur GaN, FDSOI et CMOS.

La figure (31.a), nous permet de comparer les différents coefficients de mobilité corrélée mesurés pour différentes longueurs de grille et différentes profondeurs de gravure (recette 2). On observe globalement une diminution du coefficient Ω avec la mobilité ce qui n'est pas attendu théoriquement, $\Omega = \alpha_{\text{SC}} \cdot \mu_{\text{eff}} \cdot C_{\text{ox}}$ [19]. Cette diminution dépend de la longueur de grille, de la profondeur de gravure, mais aussi de la présence de la « back-barrier ». Après avoir pris en compte la mesure de la capacité de l'oxyde de grille, C_{ox} , on obtient une valeur du produit du coefficient d'interaction coulombienne α_{SC} et la mobilité du canal μ_{eff} . Pour les technologies CMOS silicium, Ioannidis [36] a observé que le produit $\alpha_{\text{SC}} \cdot \mu_{\text{eff}}$ est constant pour différentes longueurs de grille, ce qui n'est pas le cas pour α_{SC} . Pour nos dispositifs GaN, le produit $\alpha_{\text{SC}} \cdot \mu_{\text{eff}}$ des plaques avec « back-barrier » ne change pas de façon significative autour de $10^7 \text{ cm}^2/\text{C}$ pour toutes les profondeurs de gravures (Figure 31.b). Cependant, on obtient une valeur du produit $\alpha_{\text{SC}} \cdot \mu_{\text{eff}}$ autour de $3 \times 10^6 \text{ cm}^2/\text{C}$ pour la plaque (#8) sans « back-barrier », cette valeur est du même ordre de grandeur que celle généralement obtenus sur les technologies CMOS [37]. Nous observons malgré tout une diminution de la valeur de ces paramètres avec l'augmentation de la longueur de grille. Pour comprendre et expliquer ce comportement, nous nous sommes appuyés une nouvelle fois sur le modèle à trois transistors en série (Chapitre 3) qui décrit mieux le fonctionnement des transistors MIS-HEMT GaN à grille encastrée.

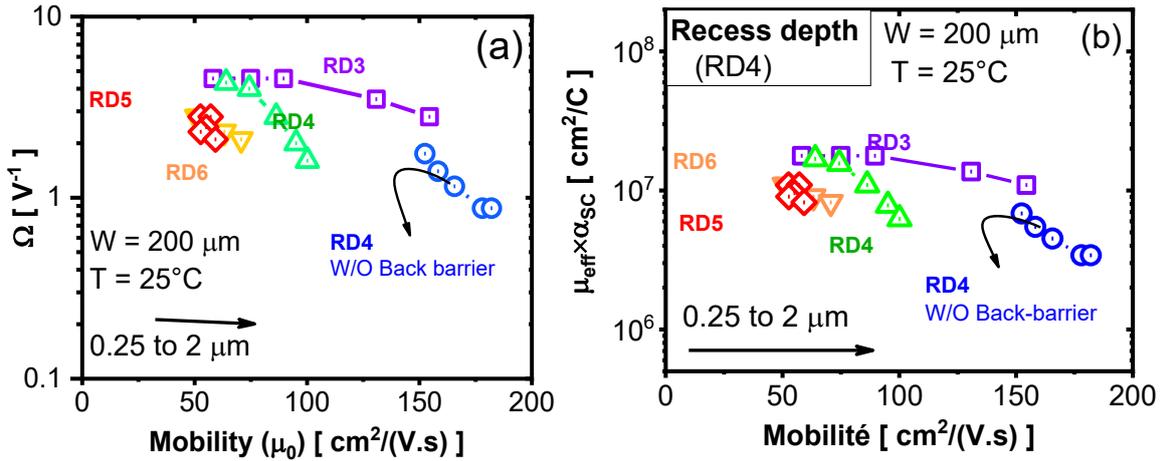


Figure 31: Evolution en fonction de la mobilité du canal intrinsèque μ_{ch} , (a) du coefficient de mobilité corrélée et (b) du produit du coefficient d'interaction de Coulombienne α_{sc} et la mobilité μ_{eff} .

V.3. Modélisation de bruit CNF/CMF pour les transistors MIS-HEMT GaN à grille encastrée

Afin de mieux comprendre les résultats obtenus précédemment, nous avons développé un nouveau modèle de bruit basse fréquence de type CNF/CMF pour les transistors MIS-HEMT GaN à grille encastrée (Normally-Off). Pour cela, on s'est appuyé sur l'analyse des caractéristiques statiques $I_d(V_g)$ en prenant en compte un système de trois transistors dont le principe est décrit au chapitre 3.

Dans ce modèle de bruit, on se propose de prendre en compte les sources de bruit provenant des régions d'accès (contacts et 2DEG), des deux transistors latéraux représentant le canal de bord et du transistor principal représentant le canal de fond de grille. Dans un tel modèle, la densité de puissance spectrale normalisée de la résistance totale du transistor $S_{R_{ON}}/R_{ON}^2$ est définie par :

$$\left(\frac{S_{R_{ON}}}{R_{ON}^2}\right)_{\text{Tot}} = \left(\frac{S_{R_{Ch}}}{R_{ON}^2}\right)_{\text{Intrinsic}} + 2 \cdot \left(\frac{S_{R_{Ed}}}{R_{ON}^2}\right)_{\text{Edge}} + \left(\frac{S_{R_{SD}}}{R_{ON}^2}\right)_{\text{2DEG}} \quad (30)$$

Le premier terme représente le bruit normalisé dans le transistor principal, le second dans les canaux latéraux et le dernier terme dans les régions d'accès source/drain.

La densité de puissance spectrale de la résistance du canal intrinsèque peut encore s'écrire comme :

$$\frac{S_{R_{Ch}}}{R_{\text{tot}}^2} = \frac{S_{R_{Ch}}}{R_{Ch}^2} \cdot \frac{R_{Ch}^2}{R_{\text{tot}}^2} \quad (31)$$

A partir d'équations similaires à l'équation (31) pour les deux transistors latéraux, on trouve l'expression de la densité de puissance spectrale normalisée de la résistance totale (Equation (31)).

$$\left(\frac{S_{R_{\text{tot}}}}{R_{\text{tot}}^2}\right)_{\text{Tot}} = \left(\frac{S_{R_{Ch}}}{R_{Ch}^2} \cdot \frac{R_{Ch}^2}{R_{\text{tot}}^2}\right)_{\text{Ch}} + 2 \cdot \left(\frac{S_{R_{Ed}}}{R_{Ed}^2} \cdot \frac{R_{Ed}^2}{R_{\text{tot}}^2}\right)_{\text{Ed}} + \left(\frac{S_{R_{SD}}}{R_{\text{tot}}^2}\right)_{\text{2DEG}} \quad (32)$$

En utilisant le modèle classique CNF/CMF de l'équation (25) pour chaque transistor constituant le circuit électrique, on obtient l'équation (33).

$$\left(\frac{S_{I_d}}{I_d^2}\right)_{\text{Tot}} = \left(\frac{g_{m_Ch}^2}{I_{d_Ch}^2} \cdot S_{V_{g_Ch}} \cdot \frac{R_{Ch}^2}{R_{\text{tot}}^2}\right)_{Ch} + 2 \left(\frac{g_{m_Ed}^2}{I_{d_Ed}^2} \cdot S_{V_{g_Ed}} \cdot \frac{R_{Ed}^2}{R_{\text{tot}}^2}\right)_{Ed} + \left(\left(\frac{V_d}{I_d}\right)^2 \cdot S_{R_{SD}}\right)_{2DEG} \quad (33)$$

La densité de puissance spectrale (PSD) normalisée du courant de drain dans un dispositif à grille MIS encastrée est donc obtenue en ajoutant rigoureusement et indépendamment les contributions de bruit de chaque résistance en série constituant le dispositif (Equation (33)).

Les équations (34) représentent respectivement la densité de puissance spectrale de la tension d'entrée S_{V_g} au niveau de la grille du canal principal et de bord.

$$\begin{cases} S_{V_{g_Ch}} = S_{V_{fb_Ch}} \left(1 + \Omega_{Ch} \frac{I_{Ch}}{g_{m_Ch}}\right)^2 \\ S_{V_{g_Ed}} = S_{V_{fb_Ed}} \left(1 + \Omega_{Ed} \frac{I_{Ed}}{g_{m_Ed}}\right)^2 \end{cases} \quad (34)$$

où $S_{V_{fb}}$ est la densité de puissance spectrale de la tension de flat-band dans les différentes zones du canal actif (Equation (35)).

$$\begin{cases} S_{V_{fb,Ch}} = \frac{q^2 \cdot \lambda \cdot k_B T}{fV \cdot W \cdot C_{ox}^2} \left(\frac{N_{\text{Trap_Ch}}}{L_{\text{Bot}}}\right) \\ S_{V_{fb,Ed}} = \frac{q^2 \cdot \lambda \cdot k_B T}{fV \cdot W \cdot C_{ox}^2} \left(\frac{N_{\text{Trap_Ed}}}{\delta L/2}\right) \end{cases} \quad (35)$$

$N_{\text{Trap_Ch}}$ et $N_{\text{Trap_Ed}}$ sont les densités de pièges volumiques (« border traps ») localisées dans l'oxyde proche de l'interface soit au niveau du fond, soit au niveau du bord de grille. A partir de l'équation (35), nous pouvons déduire l'expression de $S_{V_{fb,Ed}}$ en fonction de $S_{V_{fb,Ch}}$ comme $S_{V_{fb,Ed}} = [(N_{\text{Trap_Ed}}/\delta L/2)/(N_{\text{Trap_Ch}}/L_{\text{Bot}})] \cdot S_{V_{fb,Ch}}$.

Ω est le coefficient de mobilité corrélée dans chaque région du canal actif (fond et bord de grille) (Equation (36))

$$\begin{cases} \Omega_{Ch} = \alpha_{SC_Ch} \cdot \mu_{Ch} \cdot C_{ox} \\ \Omega_{Ed} = \alpha_{SC_Ed} \cdot \mu_{Ed} \cdot C_{ox} \end{cases} \quad (36)$$

Si on considère l'épaisseur d'oxyde de grille constante tout le long du canal, on obtient $\Omega_{Ed} = [(\alpha_{SC_Ed} \cdot \mu_{Ed}) / (\alpha_{SC_Ch} \cdot \mu_{Ch})] \cdot \Omega_{Ch}$ où le rapport des produits du coefficient des interactions coulombiennes avec la mobilité $(\alpha_{SC_Ed} \cdot \mu_{Ed}) / (\alpha_{SC_Ch} \cdot \mu_{Ch})$ est le coefficient de proportionnalité.

Pour valider notre modèle, nous allons illustrer l'allure des caractéristiques de l'équation (33) pour des densités de pièges N_{Trap} du transistor de fond et de bord respectivement $2.5 \times 10^{17} \text{ eV}^{-1} \text{ cm}^{-3}$ et $11 \times 10^{17} \text{ eV}^{-1} \text{ cm}^{-3}$. Les coefficients d'interactions coulombiennes α_{SC} sont

respectivement pris à $4 \times 10^4 (V \cdot s)/C$ et $9.2 \times 10^4 (V \cdot s)/C$. Le courant de drain, la résistance et la mobilité de chaque transistor ont été modélisés suivant le protocole décrit au chapitre III. La figure 32 présente le résultat de modélisation de la densité de puissance spectrale de courant de drain normalisée S_{I_d}/I_d^2 du transistor global (Equation 33) pour différentes longueurs de grille. Pour un faible niveau du bruit d'accès $S_{R_{SD}}$ de $10^{-9} \Omega^2/Hz$, on illustre bien l'évolution de la PSD avec un effet de géométrie (Figure 32.a). On observe également que ce niveau de bruit n'affecte pas le spectre de bruit total. En revanche, si on augmente le niveau de bruit d'accès $S_{R_{SD}}$ à $10^{-6} \Omega^2/Hz$, une remontée drastique de la PSD normalisée lorsque le courant de drain augmente est observée. Ce comportement a été observé expérimentalement sur nos dispositifs HEMT GaN (Figure 23.a), ce qui montrent la fiabilité de notre modèle analytique.

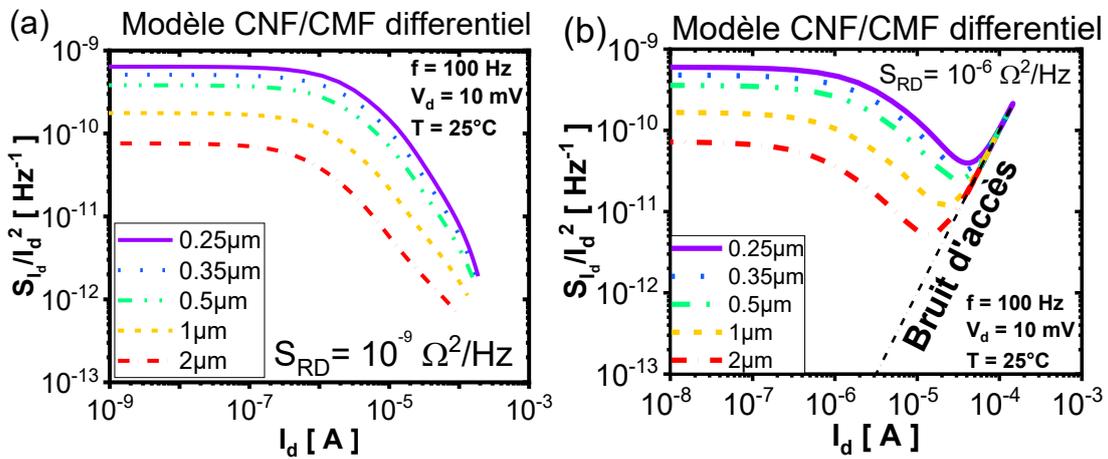


Figure 32: Evolution de la PSD de courant normalisée (a) sans et (b) avec effet de bruit de résistance d'accès obtenue à partir de la modélisation de l'équation 33 pour différentes longueurs de grille ($\mu_{ch} = 190 \text{ cm}^2/(V \cdot s)$ et $\mu_{Ed} = 96 \text{ cm}^2/(V \cdot s)$, $V_{th_{Ed}} = V_{th_{Ch}} = 0.41 \text{ V}$).

Pour confronter les résultats de modélisation de la PSD de bruit basse fréquence à l'expérience, nous avons besoin d'identifier un total de 5 paramètres d'ajustement ($\alpha_{SC_{Ed}}$, $\alpha_{SC_{Ch}}$, $N_{Trap_{Ed}}$, $N_{Trap_{Ch}}$ et $S_{R_{SD}}$). Les caractéristiques en fonction de la tension de grille, tels que la mobilité μ , le courant de drain, la résistance de chaque transistor et du transistor global sont extraits à partir des caractéristiques statiques $I_d(V_g)$. Vu le nombre de paramètres à ajuster, on peut se poser la question de savoir s'il existe un jeu de paramètres unique rendant compte de l'expérience et attestant de la fiabilité de l'extraction de ces paramètres de bruit. Nous allons donc présenter la méthodologie pour extraire les paramètres de bruit sur la base du modèle de l'équation 33. Pour cela, nous allons considérer deux plaques de même profondeur de gravure RD4 (115 nm) qui sont respectivement avec et sans « back-barrier » (plaques #5 et #8).

La figure (33.a) présente pour différentes longueurs de grille, les caractéristiques de courant de drain $I_d(V_g)$ statique (mesure et modélisation) avec une tension de drain de 10 mV. Pour modéliser la densité de puissance spectrale de bruit basse fréquence du transistor global, on a fixé la densité de piège $N_{\text{Trap,Ed}}$ et le coefficient d'interaction coulombienne $\alpha_{\text{SC,Ed}}$ du transistor de bord en utilisant un transistor court ($L_g = 0.25 \mu\text{m}$). On ajuste ensuite les paramètres de bruit pour le transistor intrinsèque sur le transistor long ($L_g = 2 \mu\text{m}$). Dès lors, le seul paramètre physique, qui rend compte de l'évolution de la PSD normalisée S_{I_d}/I_d^2 avec la longueur de grille, est la longueur de fond de grille ($L_{\text{Ch}} = L_{\text{eff}} - \delta L$). Pour le bruit dans la région d'accès du 2DEG, on a considéré une densité de piège surfacique N_{st} d'environ $2 \times 10^{12} \text{eV}^{-1} \text{cm}^{-2}$ soit pour un niveau de bruit d'accès S_{RSD} de $2 \times 10^{-9} \Omega^2/\text{Hz}$ obtenu sur les plaques de la recette 2. Notons que ce paramètre utile dans certains cas n'affecte pas ici les PSD. Cette méthodologie nous a donc permis de rendre compte du bruit sur les plaques #5 avec « back-barrier » et #8 sans « back-barrier ». La figure (33.b) montre pour différentes longueurs de grille de la plaque #8 sans « back-barrier », le bon accord entre expérience et modélisation du bruit CNF/CMF sur trois transistors de longueurs de grille différentes. Les paramètres de bruit tels que les densités de pièges volumiques N_{Trap} et les coefficients d'interactions coulombiennes α_{SC} dans les régions de canal intrinsèque et de bords sont données dans le tableau II. On note des valeurs de N_{Trap} et α_{SC} plus élevées dans les régions de bord de grille (coins inclus) que dans la région du canal intrinsèque pour les deux plaques. Nous essayerons dans la suite de notre analyse, de rendre compte de cette évolution de α_{SC} .

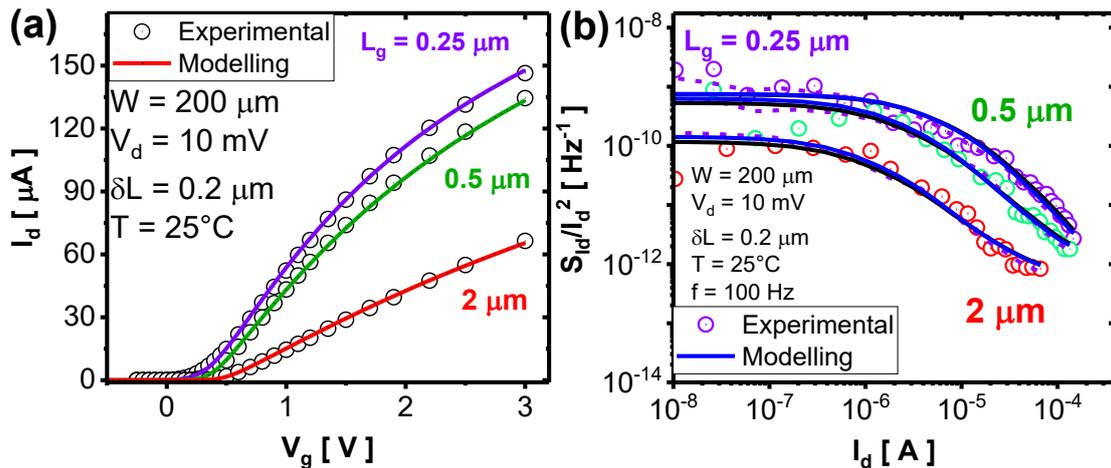


Figure 33: Comparaison entre les résultats expérimentaux et les modélisations de (a) caractéristiques $I_d(V_g)$ et (b) de densités spectrales de courant de drain normalisée S_{I_d}/I_d^2 en fonction du courant de drain I_d .

TABLE II. Paramètres extraits pour un modèle de bruit à trois transistors

HEMT-GaN	Région de grille	N_{Trap} ($\times 10^{17} \text{eV}^{-1} \text{cm}^{-3}$)	Ω (Ω^{-1})	$\mu \cdot \alpha_{\text{SC}}$ ($10^6 \text{cm}^2/\text{C}$)
Avec « Back-Barrier »	Fond	5.4	0.9	3.4
	Bord	11	3.1	12
Sans « Back-Barrier »	Fond	2.5	0.8	3.07
	Bord	11	2.4	9.3

La figure 34 rapporte l'évolution du coefficient de mobilité corrélée Ω (Figure 34.a) et du produit $\alpha_{\text{SC}} \cdot \mu_{\text{Ch}}$ (Figure 34.b) en fonction de la mobilité du canal pour les plaques avec (#5) et sans (#8) « back-barrier ». On constate que, pour chaque région du canal actif (bord et fond), le produit $\alpha_{\text{SC}} \cdot \mu_{\text{eff}}$ est constant (lignes horizontales dans la figure 34.b) et cela quand bien même la mobilité varie significativement d'une plaque à l'autre. Ceci qui est en accord avec les analyses de la théorie CNF/CMF sur une technologie CMOS [36], [37]. Dans le cadre de notre étude, on observe les valeurs du produit $\alpha_{\text{SC}} \cdot \mu_{\text{eff}}$ plus élevées dans le canal de bord, autour de $10^7 \text{cm}^2/\text{C}$ comparé au canal de fond autour de $3 \times 10^6 \text{cm}^2/\text{C}$ (Tableau II). Ce résultat tend à montrer que l'impact des collisions coulombiennes sur la mobilité et le bruit associé est plus important dans les bords et probablement les coins. Cela n'est pas nécessairement lié au seul phénomène observé de la dégradation de la mobilité car on s'attend à ce que $\alpha_{\text{SC}} \cdot \mu_{\text{eff}}$ demeure constant mais peut être un effet spécifique aux flancs ou aux coins qui rend le bruit sur la mobilité plus sensible à la diffusion coulombienne des pièges.

Ces résultats suggèrent que l'évolution observée du coefficient de mobilité corrélé Ω (Figure 31) avec la longueur effective du canal sont comme cela a été observé pour la mobilité (Chapitre III) un effet de géométrie où le rapport entre bord de grille du transistor et fond de canal joue. Notons qu'il est également possible d'avoir comme cause de différence de paramètre entre flancs, coins et fond, une orientation du plan cristallographique, ou les défauts profonds dans le GaN qui dépendent des charges d'impuretés ionisées.

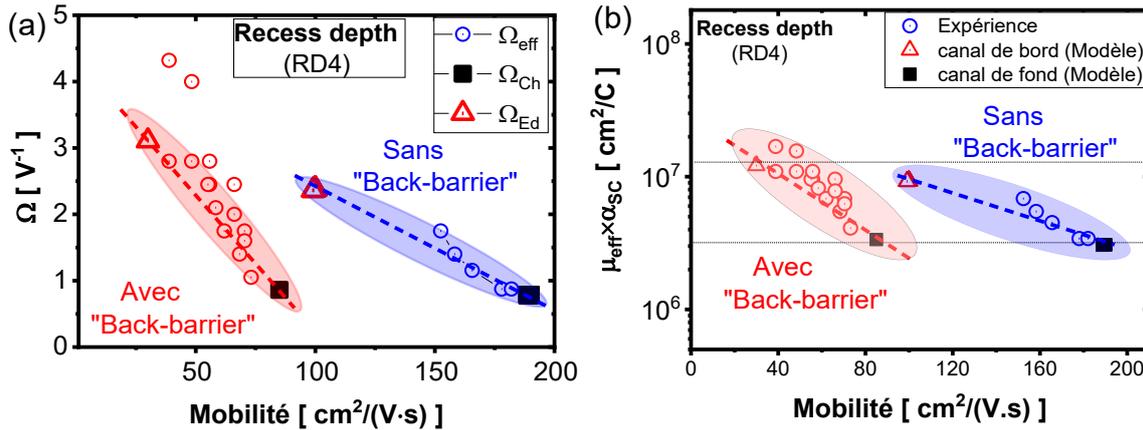


Figure 34: Comparaison (a) du coefficient de mobilité corrélée Ω et (b) du produit $\alpha_{sc} \cdot \mu_{ch}$ pour deux plaques avec et sans « back-barrier ». Ω_{eff} Correspond à l'extraction globale (Paragraphe 5.1) et Ω_{Ed} , Ω_{Ch} pour modèle à trois transistors (bords et intrinsèque).

VI. Conclusion

Dans ce chapitre, nous avons présenté une analyse approfondie du bruit basse fréquence dans les dispositifs MIS-HEMT GaN. L'étude a été réalisée sur un vaste ensemble de structures, à savoir des structures sans grille de contrôle et des dispositifs « normally-on » et « normally-off » avec et sans couche de « back-barrier » pour différentes longueurs de grille et différentes profondeurs de gravure RD. Nous avons réalisé une campagne de mesure pour identifier les sources de bruit basse fréquence dans les dispositifs MIS-HEMT GaN dans le but de mettre en évidence l'influence de la gravure, de la longueur de grille et de la couche « back-barrier ». Tous les bruits mesurés sont de type 1/f. Les résultats ont révélé un meilleur niveau de bruit pour les dispositifs ayant subi un processus de fabrication optimisé (recette 2) comparé à celui de la recette 1. Pour les dispositifs sans grille, dans lesquels on caractérise l'interface AlGaN/GaN où se forme le 2DEG, les densités de pièges de surface sont considérablement réduites avec ce procédé optimisé. On a montré que seules les fluctuations du nombre de porteurs (CNF) rendent bien compte du bruit basse fréquence dans ce type de structure GaN sans grille de contrôle. Pour les dispositifs avec grille de contrôle « normally-on », où on a deux parties à savoir, une partie contrôlée par une grille MIS et une autre partie d'accès contrôlée par le 2DEG. Nous avons également montré dans ces transistors, que seules les fluctuations du nombre de porteurs (CNF) sont à l'origine du bruit de type 1/f. En revanche, pour les dispositifs MIS-HEMT GaN avec grille encadrée (« normally-off »), on a montré que les fluctuations du nombre de porteurs corrélées à la fluctuation de mobilité (CNF/CMF) rendent bien compte du bruit basse fréquence de type 1/f.

Les densités de pièges identifiées avec ces mesures de bruit sont les plus faibles répertoriées pour une technologie de dispositif GaN et proche des valeurs déclarées pour les dispositifs

MOSFETs à base de silicium. Dans les dispositifs « normally-off », on a observé que les coefficients de mobilités corrélées effectif Ω diminuent lorsque l'on augmente la longueur de grille et en particulier pour les dispositifs avec couche de « back-barrier ». Cette variation de Ω avec la mobilité n'est pas attendue dans la littérature.

C'est pourquoi, nous avons développé un nouveau modèle de bruit CNF/CMF pour des transistors MIS-HEMT GaN à grille encastrée. Ce qui nous a permis de rendre compte de l'évolution expérimentale des différents paramètres de bruit avec la longueur de la grille. Ce modèle analytique a montré une densité de pièges volumique et un coefficient d'interaction Coulombienne plus élevés dans la région du canal de bord que dans le fond de canal.

Ces différents résultats obtenus, confirment une contribution non négligeable de la région de bord de grille (coin inclus) sur le bruit global du dispositif. Cette contribution montre que l'impact des défauts sur les collisions coulombiennes et le bruit est plus important dans les régions de bords (coins inclus).

Bibliographie

- [1] C. Theodorou, ‘Low frequency noise in advanced CMOS/SOI nanoscale multi-gate devices and noise models for applications in electronic circuits’, Ph.D, Aristotle University of Thessaloniki, 2013.
- [2] Von Haartman and Ostling, *Low-Frequency Noise in Advanced MOS Devices*, Springer. Sweden: KTH, Royal Institute of Technology, School of Information and Communication Technology, PhD, 2006.
- [3] P. Welch, ‘The use of fast Fourier transform for the estimation of power spectra: A method based on time averaging over short, modified periodograms’, *IEEE Trans. Audio Electroacoust.*, vol. 15, no. 2, pp. 70–73, Jun. 1967, doi: 10.1109/TAU.1967.1161901.
- [4] M. von Haartman, ‘Low-frequency noise characterization, evaluation and modeling of advanced Si- and SiGe-based CMOS transistors’, School of Information and Communication Technology, Stockholm, Sweden, 2006.
- [5] E. R. C. A. Van Der Ziel, *Noise in solid state devices and circuits*, L. Marton., 46 vols. Academic Press, 1978.
- [6] T. Karatsori, ‘Caractérisation et modélisation de UTBB MOSFET sur SOI pour les technologies CMOS avancées et applications en simulations circuits’, Université de Grenoble Alpes, PhD, p. 186, 2017.
- [7] S. Machlup, ‘Noise in Semiconductors: Spectrum of a Two-Parameter Random Signal’, *Journal of Applied Physics*, vol. 25, no. 3, pp. 341–343, Mar. 1954, doi: 10.1063/1.1721637.
- [8] R. Jayaraman and C. G. Sodini, ‘A $1/f$ noise technique to extract the oxide trap density near the conduction band edge of silicon’, *IEEE Trans. Electron Devices*, vol. 36, no. 9, pp. 1773–1782, Sep. 1989, doi: 10.1109/16.34242.
- [9] A. L. McWhorter, in *Semiconductor Surface Physics*. University of Pennsylvania Press, Philadelphia: R. H. Kingston, Book, 1957.
- [10] L. K. J. Vandamme and F. N. Hooge, ‘What Do We Certainly Know About $1/f$ Noise in MOSTs?’, *IEEE Trans. Electron Devices*, vol. 55, no. 11, pp. 3070–3085, Nov. 2008, doi: 10.1109/TED.2008.2005167.
- [11] K. K. Hung, P. K. Ko, C. Hu, and Y. C. Cheng, ‘A unified model for the flicker noise in metal-oxide-semiconductor field-effect transistors’, *IEEE Trans. Electron Devices*, vol. 37, no. 3, pp. 654–665, Mar. 1990, doi: 10.1109/16.47770.
- [12] G. Ghibaudo, O. Roux, C. Nguyen-Duc, F. Balestra, and J. Brini, ‘Improved analysis of low frequency noise in field-effect MOS transistors’, *physica status solidi (a)*, vol. 124, no. 2, pp. 571–581, 1991.
- [13] F.N. Hooge, ‘ $1/f$ noise is no surface effect’, *Phys. Lett. A*, vol. 29a, pp. 139–140, 1969.
- [14] J. W. Lee, D. Jang, G. T. Kim, M. Mouis, and G. Ghibaudo, ‘Analysis of charge sensitivity and low frequency noise limitation in silicon nanowire sensors’, *J. Appl. Phys.*, p. 4.
- [15] Z. Fang et al., ‘Low-Frequency Noise in Oxide-Based (TiN/HfOx/Pt) Resistive Random Access Memory Cells’, *IEEE Transactions on Electron Devices*, vol. 59, no. 3, Art. no. 3, 2012.
- [16] G. Ghibaudo, ‘On the theory of carrier number fluctuations in MOS devices’, *Solid-State Electronics*, vol. 32, no. 7, pp. 563–565, Jul. 1989, doi: 10.1016/0038-1101(89)90113-5.

- [17] I. Nifa et al., ‘Characterization of 2DEG in AlGa_N/Ga_N heterostructure by Hall effect’, *Microelectronic Engineering*, vol. 178, pp. 128–131, Jun. 2017, doi: 10.1016/j.mee.2017.05.009.
- [18] G. Ghibaudo and J. Chroboczek, ‘On the origin of the LF noise in Si/Ge MOSFETs’, *Solid-State Electronics*, vol. 46, no. 3, pp. 393–398, Mar. 2002, doi: 10.1016/S0038-1101(01)00112-5.
- [19] G. Ghibaudo, O. Roux, C. Nguyen-Duc, F. Balestra, and J. Brini, ‘Improved analysis of low frequency noise in field-effect MOS transistors’, *physica status solidi (a)*, vol. 124, no. 2, pp. 571–581, 1991.
- [20] G. Ghibaudo and T. Boutchacha, ‘Electrical noise and RTS fluctuations in advanced CMOS devices’, *Microelectronics Reliability*, vol. 42, no. 4–5, pp. 573–582, Apr. 2002, doi: 10.1016/S0026-2714(02)00025-2.
- [21] K. Takakura et al., ‘Low-Frequency Noise Investigation of Ga_N/AlGa_N Metal–Oxide–Semiconductor High-Electron-Mobility Field-Effect Transistor With Different Gate Length and Orientation’, *IEEE Trans. Electron Devices*, vol. 67, no. 8, pp. 3062–3068, Aug. 2020, doi: 10.1109/TED.2020.3002732.
- [22] D. Bisi et al., ‘On trapping mechanisms at oxide-traps in Al₂O₃/Ga_N metal-oxide-semiconductor capacitors’, *Appl. Phys. Lett.*, vol. 108, no. 11, p. 112104, Mar. 2016, doi: 10.1063/1.4944466.
- [23] A. Tataridou, G. Ghibaudo, and C. Theodorou, ‘A Method for Series-Resistance-Immune Extraction of Low-Frequency Noise Parameters in Nanoscale MOSFETs’, *IEEE Trans. Electron Devices*, vol. 67, no. 11, Art. no. 11, Nov. 2020, doi: 10.1109/TED.2020.3026612.
- [24] K.-S. Im et al., ‘Low-Frequency Noise Characteristics of Ga_N Nanowire Gate-All-Around Transistors With/Without 2-DEG Channel’, *IEEE Trans. Electron Devices*, vol. 66, no. 3, pp. 1243–1248, Mar. 2019, doi: 10.1109/TED.2019.2894806.
- [25] K.-S. Im, M. Siva Pratap Reddy, Y. J. Choi, Y. Hwang, S. J. An, and J.-S. Roh, ‘Investigation of 1/f and Lorentzian Noise in TMAH-treated Normally-Off Ga_N MISFETs’, *Crystals*, vol. 10, no. 8, p. 717, Aug. 2020, doi: 10.3390/cryst10080717.
- [26] K.-S. Im, S. J. An, C. G. Theodorou, G. Ghibaudo, S. Cristoloveanu, and J.-H. Lee, ‘Effect of Gate Structure on the Trapping Behavior of Ga_N Junctionless FinFETs’, *IEEE Electron Device Lett.*, vol. 41, no. 6, pp. 832–835, Jun. 2020, doi: 10.1109/LED.2020.2991164.
- [27] Y. Q. Chen et al., ‘Effect of Hydrogen on Defects of AlGa_N/Ga_N HEMTs Characterized by Low-Frequency Noise’, *IEEE Trans. Electron Devices*, vol. 65, no. 4, pp. 1321–1326, Apr. 2018, doi: 10.1109/TED.2018.2803443.
- [28] M. Ľapajna, ‘Current Understanding of Bias-Temperature Instabilities in Ga_N MIS Transistors for Power Switching Applications’, *Crystals*, vol. 10, no. 12, p. 1153, Dec. 2020, doi: 10.3390/cryst10121153.
- [29] Z. He et al., ‘Hydrogen effects on AlGa_N/Ga_N MISFET with LPCVD-Si_Nx gate dielectric’, *Semicond. Sci. Technol.*, vol. 34, no. 3, p. 035020, Mar. 2019, doi: 10.1088/1361-6641/ab00c7.
- [30] S. Sakong, S.-H. Lee, T. Rim, Y.-W. Jo, J.-H. Lee, and Y.-H. Jeong, ‘1/f Noise Characteristics of Surface-Treated Normally-Off Al₂O₃/Ga_N MOSFETs’, *IEEE Electron Device Lett.*, vol. 36, no. 3, pp. 229–231, Mar. 2015, doi: 10.1109/LED.2015.2394373.
- [31] S. Vodapally et al., ‘Comparison for 1/f Noise Characteristics of AlGa_N/Ga_N FinFET and Planar MISHFET’, *IEEE Trans. Electron Devices*, vol. 64, no. 9, pp. 3634–3638, Sep. 2017, doi: 10.1109/TED.2017.2730919.

- [32] C. G. Theodorou, E. G. Ioannidis, S. Haendler, E. Josse, C. A. Dimitriadis, and G. Ghibaudo, ‘Low frequency noise variability in ultra scaled FD-SOI n-MOSFETs: Dependence on gate bias, frequency and temperature’, *Solid-State Electronics*, vol. 117, pp. 88–93, Mar. 2016, doi: 10.1016/j.sse.2015.11.011.
- [33] E. G. Ioannidis, C. G. Theodorou, S. Haendler, C. A. Dimitriadis, and G. Ghibaudo, ‘Impact of low-frequency noise variability on statistical parameter extraction in ultra-scaled CMOS devices’, *Electron. Lett.*, vol. 50, no. 19, pp. 1393–1395, Sep. 2014, doi: 10.1049/el.2014.1837.
- [34] E. G. Ioannidis et al., ‘Low frequency noise statistical characterization of 14nm FDSOI technology node’, in *EUROSOI-ULIS 2015: 2015 Joint International EUROSOI Workshop and International Conference on Ultimate Integration on Silicon*, Bologna, Italy, Jan. 2015, pp. 181–184. doi: 10.1109/ULIS.2015.7063803.
- [35] G. Ghibaudo, O. Roux, Ch. Nguyen-Duc, F. Balestra, and J. Brini, ‘Improved Analysis of Low Frequency Noise in Field-Effect MOS Transistors’, *Phys. Stat. Sol. (a)*, vol. 124, no. 2, pp. 571–581, Apr. 1991, doi: 10.1002/pssa.2211240225.
- [36] E. Ioannidis, ‘Variability of low frequency fluctuations in sub 45nm CMOS devices-experiment, modeling and applications’, Université de Grenoble-Alpes et de l’Université Aristote de Thessalonique, 2013. doi: 10.12681/eadd/36932.
- [37] E. G. Ioannidis et al., ‘Evolution of low frequency noise and noise variability through CMOS bulk technology nodes’, in *2013 22nd International Conference on Noise and Fluctuations (ICNF)*, Montpellier, France, Jun. 2013, pp. 1–4. doi: 10.1109/ICNF.2013.6578985.

Conclusion générale

Ce travail de thèse a été effectué au sein du CEA-LETI en collaboration avec l'unité de recherche IMEP-LAHC de l'UGA/CNRS. Il a pour objectif d'analyser les dispositifs technologiques MIS-HEMT GaN sur silicium destiné à l'électronique de puissance. Il porte sur la caractérisation électrique approfondie des mécanismes contrôlant les performances des dispositifs MIS-HEMT GaN sur silicium. La démarche utilisée consiste d'abord, à développer des protocoles d'extraction de paramètres électriques fiables. Ensuite, de comprendre et d'analyser les effets qui contrôlent et limitent les performances des dispositifs MIS-HEMT GaN. Enfin de caractériser les pièges préexistants dans les dispositifs MIS-HEMT GaN et de définir des perspectives de recherche liés à cette technologie de dispositifs MIS-HEMT GaN qui peuvent être explorées.

Cette thèse est divisée en cinq chapitres. Le premier chapitre introduit la technologie MIS-HEMT GaN. Il présente la structure cristalline de base du matériau utilisé pour la fabrication des dispositifs MIS-HEMT GaN, tout en mettant en évidence leurs avantages par rapport au silicium (Si) et au carbure de silicium (SiC). La littérature montre que le Si a dépassé ses limites théoriques en terme de performance contrairement au GaN, ce qui lui donne des perspectives d'améliorations. On s'est intéressé particulièrement à la description des HEMTs, à la formation du 2DEG, aux différentes couches épitaxiées et à la présentation des différentes techniques de caractérisation électrique de transistors GaN.

Le deuxième chapitre porte sur l'extraction des paramètres électriques des transistors MIS-HEMT GaN ainsi que leurs variabilités. Après avoir montré l'indépendance de la fonction $Y=Id/\sqrt{gm}$ avec la résistance d'accès source/drain et son applicabilité sur les dispositifs MIS-HEMT GaN, un nouveau protocole d'extraction statistique de paramètre électrique est développé. L'utilisation de cette méthode basée sur la fonction Y a permis d'extraire les valeurs intrinsèques telles que la tension de seuil et de la mobilité effective. Pour des dispositifs MIS-HEMT GaN à grille encastrée, une réduction de la mobilité effective avec la longueur de grille est mise en évidence. Les valeurs de mobilités extraites à l'interface Al_2O_3/GaN sont jusqu'à 20 fois inférieures à la mobilité du gaz d'électron 2D habituellement obtenue pour l'interface $AlGaIn/GaN$. Une nette amélioration de la qualité des contacts ohmiques sur les plaques #3 et #9 caractérisées dans ce chapitre est obtenu avec une valeur de résistance médiane d'environ $6 \Omega \cdot$

mm et $5 \Omega \cdot mm$ respectivement. Ceci est dû à un processus de fabrication optimisé des contacts ohmiques.

A la suite de cette étude, pour les dispositifs ayant subi un processus de fabrication non-optimisée, d'importante dispersion de paramètres électriques notamment de résistance d'accès source/drain est observé contrairement à la plaque optimisée. Dans le but d'étudier plus en détail cette dispersion, une analyse de la variabilité globale est étudiée. Elle a permis à la fois d'analyser l'effet de la variabilité due aux résistances d'accès $\sigma_{(\Delta R_{SD})}$, au paramètre de gain du transistor $\sigma_{(\Delta\beta/\beta)}$ et à la tension de seuil $\sigma_{(\Delta V_{th})}$. Il ressort que les plaques ayant subi un processus de fabrication des contacts ohmiques non-optimisés présentent une forte variabilité des résistances d'accès, ce qui n'est pas le cas pour les plaques optimisées.

Pour rendre compte de la diminution de la mobilité avec la longueur effective, une attention particulière est portée sur les dispositifs MIS-HEMT à grille encastrée. Le troisième chapitre s'intéresse à l'analyse approfondie du fonctionnement des dispositifs MIS-HEMT GaN à grille encastrée. Cette étude est réalisée sur des plaques ayant subi un processus de fabrication optimisé pour différentes longueurs de grilles, différentes profondeurs de gravure et différentes architectures. Dans cette étude, une vaste analyse expérimentale des caractéristiques $C_{gc}(V_g)$ pour mettre en évidence l'impact des capacités de couplage parasite est réalisée. En la confrontant aux simulations numériques 2D, un nouveau modèle analytique simple est développé puis validé, qui permet d'évaluer rapidement la capacité de couplage parasite. Ces résultats de simulation montrent la formation de canaux parasites aux interfaces AlGaN/Al₂O₃ et AlGaN/Passivation ainsi qu'une différence de couplage parasite en régime de déplétion et d'accumulation. Ainsi, l'effet de la formation d'un canal parasite observé en simulation est mis en évidence expérimentalement sur un dispositif à L_g court de $0.25 \mu m$. Ces différents résultats ont permis d'extraire la valeur de la capacité parasite en accumulation. Dans ce cadre, nous avons pu évaluer par mesure électrique, la longueur effective du canal actif des transistors MIS-HEMT à grille encastrée, laquelle est en accord avec les longueurs physiques extraites par des mesures physiques TEM.

A la suite de ce résultat, une analyse approfondie du comportement des flancs de grille (coin y compris) est réalisée. Ceci nous a permis de montrer que les transistors MIS-HEMT GaN à grille encastrée fonctionnent comme trois transistors en série, un transistor principal et deux transistors latéraux presque identiques. En utilisant cette approche, il est développé d'une part, un nouveau modèle de mobilité qui rend compte de sa diminution avec la longueur effective et d'autre part, une nouvelle méthode différentielle qui permet d'analyser séparément les paramètres électriques des canaux de fond et de bords de grille. Ces différentes méthodes ont ainsi permis

d'extraire avec précision les paramètres électriques du canal intrinsèque et ceux du bord. Ces différents résultats montrent une contribution non négligeable des régions de bords de grille (coin inclus) dans la conductance totale du dispositif et plus particulièrement le rôle de la dégradation de la mobilité dans les coins. Dans ce cadre, nous avons proposé une modélisation analytique des transistors MIS-HEMT GaN à grille encastrée basée sur la fonction de Lambert

Dans le chapitre 4, une analyse de la dépendance des caractéristiques $C(V)$ avec la fréquence est effectuée pour différentes longueurs de grille, différentes profondeurs de gravure et différentes technologies normally-on et normally-off. Ceci a nous permis de mettre en évidence l'influence de la résistance d'accès source/drain et la résistance de canal qui est lié au temps de formation du canal actif. Les résultats ont montré que ce phénomène est plus important sur les dispositifs normally-off avec un L_g long car la résistance du canal est plus importante. Cette observation a permis de se limiter aux dispositifs à L_g court pour identifier les effets de pièges d'interface sur les différentes caractéristiques en fréquence. L'identification de la réponse des pièges a permis d'appliquer la méthode de conductance sur nos dispositifs MIS-HEMT GaN pour juger de la qualité des interfaces $\text{Al}_2\text{O}_3/\text{AlGaN}$ et AlGaN/GaN de la recette 1 et $\text{Al}_2\text{O}_3/\text{GaN}$ de la recette 2. Les résultats montrent une faible densité de pièges de l'ordre du $10^{10} \text{ eV}^{-1} \text{ cm}^{-3}$ à l'interface $\text{Al}_2\text{O}_3/\text{GaN}$ sur des dispositifs sans couche dite « back-barrier » comparé aux densités de pièges obtenues sur les dispositifs avec « back-barrier » qui est de l'ordre de quelques $10^{11} \text{ eV}^{-1} \text{ cm}^{-3}$. Ces résultats de densité de pièges d'interface, pour des dispositifs similaires, sont en accord avec les travaux récents de la littérature. En restant dans l'hypothèse que nos dispositifs HEMT GaN à grille MIS encastrée fonctionnent comme trois transistors en série, une nouvelle approche d'analyse permet de mettre en évidence la contribution des pièges d'interfaces dans la région de flancs de grille ; mettant ainsi en évidence l'impact de la gravure et de la couche « back-barrier » sur les pièges d'interface.

Le défi principal de l'utilisation de la méthode de conductance, est d'extraire les densités de pièges d'interface sur des dispositifs avec un L_g long. Ces dispositifs sont sensibles à la perte de signal ac causée par les résistances d'accès source/drain et la résistance du canal de conduction qui est lié au temps de formation du canal. Pour s'affranchir de ces différents effets, il est proposé un nouveau protocole d'extraction du profil de densité pièges d'interface basé sur les caractéristiques $I(V)$. Cette nouvelle méthode d'extraction est inspirée des travaux de la littérature développés sur les technologies MOSFET silicium. Cette nouvelle méthode est appliquée dans la région sous le seuil des caractéristiques électriques pour extraire les densités de pièges d'interface. Ceci a permis de montrer un bon accord entre les densités de pièges extraites par la nouvelle

méthode et celles extraites par les méthodes de la littérature telles que la méthode haute-basse fréquence et la méthode de conductance sur une bonne plage de tension de grille.

Pour compléter l'étude sur la caractérisation de pièges dans les dispositifs MIS-HEMT GaN, il est présenté dans le chapitre 5, une analyse approfondie de pièges lents par des mesures de bruit basse fréquence (LFN). Cette étude est réalisée sur un ensemble de dispositifs de deux procédures de fabrication (recette 1 et 2) tels que des structures sans grille de contrôle et des dispositifs avec grille de contrôle normally-on et normally-off. Cette étude a montré un faible niveau de bruit pour les dispositifs ayant subi un processus de fabrication optimisé (recette 2) comparé au processus de fabrication non-optimisé (recette 1). Les résultats ont montré que seules les fluctuations du nombre de porteurs (CNF) rendent compte du bruit basse fréquence en $1/f$ dans les structures sans grille de contrôle ainsi que dans les dispositifs MIS-HEMT GaN normally-on. En revanche, pour les dispositifs MIS-HEMT GaN normally-off, les résultats montrent que les fluctuations du nombre de porteurs corrélées aux fluctuations de mobilité (CNF/CMF) rendent bien compte du même type de bruit.

L'application du modèle de bruit basse fréquence de type $1/f$ sur nos structure GaN sans grille de contrôle permet d'extraire une faible valeur de densité de pièges lents surfaciques à l'interface AlGa_N/Ga_N sur des structures de la recette 2 comparé à la recette 1. De même, pour les dispositifs MIS-HEMT GaN de la recette 2, la densité volumique de pièges lents extraite par mesures de bruit dans la région de grille MIS est la plus faible répertoriée dans la littérature parmi les technologies de dispositifs HEMT GaN. Elle est proche des valeurs obtenues sur les dispositifs MOSFETs silicium. Pour les dispositifs MIS-HEMT GaN à grille encastrée « normally-off », une diminution du coefficient de mobilité corrélée effectif est observée lorsqu'on augmente la longueur de grille et en particulier pour les dispositifs avec couche dite « back-barrier ».

Pour rendre compte de l'évolution expérimentale des paramètres de bruits avec la longueur de grille, il est développé un nouveau modèle de bruit pour des transistors MIS-HEMT GaN à grille encastrée. Ceci a montré une densité de pièges lents volumiques et un coefficient d'interaction Coulombienne plus élevé dans les régions de canaux de bord comparé au canal de fond de grille.

Perspectives

Pour compléter l'étude réalisé dans cette thèse, il sera nécessaire de :

- Etudier l'analyse du comportement des canaux de flancs sur le fonctionnement globale des transistors MIS-HEMT GaN à différentes températures.
- Etendre et d'approfondir la nouvelle méthode de caractérisation de pièges d'interface basée sur les caractéristiques $I(V)$ sur différentes technologies.
- Etudier plus en profondeur le rôle de la couche dopée dite « back-barrier » sur le transport et le piégeage.
- Analyser l'influence de la polarisation du substrat arrière sur le fonctionnement des transistors GaN.
- Faire une étude du transport et du bruit basse fréquence à basse température pour des applications Cryogéniques et RF.
- Poursuivre les travaux de caractérisation de défauts par des mesures DLTS.
- Analyser et comprendre les processus de capture et d'émission des pièges dans les dispositifs GaN.

Liste des publications

Articles de journal

R. Kom Kammeugne, C. Leroux, J. Cluzel, L. Vauche, C. Le Royer, R. Gwoziechi, J Biscarrat, Fred Gaillard, M. Charles, E. Bano and G. Ghibaudo, ‘Analysis of MIS-HEMT Device Edge Behavior for GaN Technology Using New Differential Method’, *IEEE Trans. Electron Devices*, vol. 67, no. 11, pp. 4649–4653, Nov. 2020, doi: 10.1109/TED.2020.3015466.

R. Kom Kammeugne, C. Leroux, J. Cluzel, L. Vauche, C. Le Royer, A Krakovinsky, R. Gwoziechi, J Biscarrat, Fred Gaillard, M. Charles, E. Bano and G. Ghibaudo, ‘Accurate statistical extraction of AlGaN/GaN HEMT device parameters using the Y-function’, *Solid-State Electronics*, vol. 184, p. 108078, Oct. 2021, doi: 10.1016/j.sse.2021.108078.

R. Kom Kammeugne, C. Leroux, T. Mota Frutuoso, J. Cluzel, L. Vauche, C. Le Royer, R. Gwoziechi, X. Garros, M. Charles, E. Bano and G. Ghibaudo, “In Depth Parasitic Capacitance Analysis on GaN-HEMTs with Recessed MIS Gate” *Semicond. Sci. Technol.*, 2022, en soumission.

R. Kom Kammeugne, C. Leroux, C. Theodorou, X. Mescot, L. Vauche, R. Gwoziechi, S. Becu, M. Charles, E. Bano and G. Ghibaudo, “Access and Channel Low Frequency (LF) Noise Analysis in AlGaN/GaN and Al₂O₃/GaN HEMTs” *IEEE Transaction on Electron Devices*, 2022, En soumission.

Conférences

R. Kom Kammeugne, C. Leroux, J. Cluzel, L. Vauche, C. Le Royer, R. Gwoziechi, J Biscarrat, Fred Gaillard, M. Charles, E. Bano and G. Ghibaudo, ‘Y-Function Based Methodology for Accurate Statistical Extraction of HEMT Device Parameters for GaN Technology’, in 2020 Joint International EUROSOI Workshop and International Conference on Ultimate Integration on Silicon (EUROSOI-ULIS), Caen, France, Sep. 2020, pp. 1–4. doi: 10.1109/EUROSOI-ULIS49407.2020.9365637.

R. Kom Kammeugne, C. Leroux, J. Cluzel, L. Vauche, C. Le Royer, R. Gwoziechi, J Biscarrat, Fred Gaillard, M. Charles, E. Bano and G. Ghibaudo, ‘Analysis of MIS-HEMT Device Edge Behavior for GaN Technology Using New Differential Method’, in *ESSDERC 2020-special*

session - IEEE 51st European Solid-State Device Research Conference (ESSDERC), Grenoble, France, Sep. 2020.

R. Kom Kammeugne, C. Leroux, T. Mota Frutuoso, J. Cluzel, L. Vauche, C. Le Royer, R. Gwoziechi, X. Garros, M. Charles, E. Bano and G. Ghibaudo, ‘Parasitic Capacitance Analysis in Short Channel GaN MIS-HEMTs’, in ESSDERC 2021 - IEEE 51st European Solid-State Device Research Conference (ESSDERC), Grenoble, France, Sep. 2021, pp. 299–302. doi: 10.1109/ESSDERC53440.2021.9631820.

R. Kom Kammeugne, C. Leroux, C. Theodorou, X. Mescot, L. Vauche, R. Gwoziechi, S. Becu, M. Charles, E. Bano and G. Ghibaudo, “Thorough Investigation of Low Frequency Noise Mechanisms in AlGaN/GaN and Al₂O₃/GaN HEMTs”, " 2021 IEEE International Electron Devices Meeting (IEDM), 2021, pp. 39.4.1-39.4.4, doi: 10.1109/IEDM19574.2021.9720522.

T. M. Frutuoso, X. Garros, J. Lugo-Alvarez, **R. Kom Kammeugne**, L. D. M. Zouknak, A. Viey, W. Vandendeale, P. Ferrari, F. Gaillard, ‘Ultra-fast CV methods (< 10μs) for interface trap spectroscopy and BTI reliability characterization using MOS capacitors’, " 2022 IEEE International Reliability Physics Symposium (IRPS), 2022, pp. 3A.2-1-3A.2-6, doi: 10.1109/IRPS48227.2022.9764550.

Résumé : Cette thèse est consacrée à l'analyse approfondie des mécanismes contrôlant les performances de dispositifs MIS-HEMT GaN par la caractérisation électrique. Pour ce faire, un effort particulier est entrepris pour comprendre son fonctionnement. Dans un premier temps, de nouvelles méthodologies de caractérisation de transistors MIS-HEMT GaN sont développées. Ceci a permis d'extraire les paramètres électriques intrinsèques sans effet de la résistance d'accès source/drain tels que la mobilité et la tension de seuil. Une analyse de variabilité des paramètres est également effectuée. Ensuite, une étude est effectuée en tenant compte des spécificités du transistor MIS HEMT GaN à grille encastrée afin de proposer des techniques de caractérisations fiables, ainsi que sa modélisation analytique. Ce travail est enrichi par la proposition d'un nouveau modèle de mobilité qui rend compte de sa diminution avec la longueur effective et d'une nouvelle méthode différentielle qui permet d'extraire les paramètres électriques dans chaque région du canal actif. Enfin, une analyse approfondie de pièges préexistant dans les dispositifs MIS-HEMT GaN est effectuée. Cette étude a permis d'extraire d'une part, des densités de pièges d'interface par différentes méthodes et d'autre part, d'évaluer les pièges lents dans l'oxyde de grille proche de l'interface du canal par des mesures de bruit basse fréquence. Dans ce cadre, un nouveau modèle complet de bruit est développé pour des dispositifs MIS-HEMT GaN à grille encastrée. Ceci a permis de rendre compte de l'évolution de paramètres de bruit avec la longueur de grille ainsi que de décrire l'impact des défauts sur la mobilité.

Mots-clés : Caractérisation électrique, Modélisation, Variabilité, Nitrure de gallium (GaN), Gaz d'électrons bidimensionnel (2DEG), Pièges d'interface, HEMT, Mobilité, Bruit basse fréquence (LFN), Gravure, Pièges, Capacité parasite, Défauts

Abstract: This thesis presents a thorough analysis of the mechanisms controlling the GaN MIS-HEMT device performances through electrical characterization. To this end, a specific effort is made to understand how the devices work. First, new characterization methodologies of GaN MIS-HEMT transistors are developed. This allowed us to extract the intrinsic electrical parameters without source/drain access resistance effect, such as mobility and threshold voltage. The variability analysis of electrical parameter is also carried out. Then, a study is performed taking into consideration the specificities of GaN MIS-HEMT transistors with recessed gate in order to propose reliable characterization techniques, as well as their analytical modelling. This work is then improved by introducing a new mobility model which describes its decreasing with gate length and a new differential method that allows us to extract the electrical parameters on each active channel region. Finally, a thorough trap analysis in GaN MIS-HEMT devices is performed. This study allowed interface trap density extraction by different methods on the one hand and to the border traps evaluation in the gate oxide near the electron channel by low frequency (LF) noise measurements on the other hand. In this framework, a new complete noise model is developed for GaN MIS-HEMT devices with recessed gate. This enabled us to fit the LF noise parameters behaviour with gate lengths and to describe the impact of defects on the mobility.

Keywords: Electrical Characterization, Modelling, Variability, Gallium nitride (GaN), Two-dimensional electron gas (2DEG), Interface traps, High electron mobility transistor (HEMT), Mobility, Low Frequency (LF) noise, Recess, Parasitic capacitance, Defects.