



HAL
open science

Étude et mise en œuvre d'une solution de calibration interne d'un réseau de récepteurs multi-phases à 80 GHz en CMOS 28-nm FD-SOI

Antoine Le Ravallec

► **To cite this version:**

Antoine Le Ravallec. Étude et mise en œuvre d'une solution de calibration interne d'un réseau de récepteurs multi-phases à 80 GHz en CMOS 28-nm FD-SOI. Micro et nanotechnologies/Microélectronique. Université Grenoble Alpes [2020-..], 2022. Français. NNT : 2022GRALT050 . tel-03852969

HAL Id: tel-03852969

<https://theses.hal.science/tel-03852969>

Submitted on 15 Nov 2022

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

THÈSE

Pour obtenir le grade de

DOCTEUR DE L'UNIVERSITE GRENOBLE ALPES

Spécialité : NANO ELECTRONIQUE ET NANO TECHNOLOGIES

Arrêté ministériel : 25 mai 2016

Présentée par

Antoine LE RAVALLEC

Thèse dirigée par **Philippe BENECH**, Professeur HDR, G2Elab et co-encadrée par **Jean-Marc DUCHAMP**, Maître de Conférences, G2Elab

préparée au sein du **Laboratoire de Génie Électrique de Grenoble (G2ELab)**
dans l'**École Doctorale Électronique, Électrotechnique, Automatique, Traitement du Signal (EEATS)**

Étude et mise en œuvre d'une solution de calibration interne d'un réseau de récepteurs multi-phases à 80 GHz en CMOS 28-nm FD-SOI

Calibration of a 28-nm FD-SOI CMOS 80 GHz Phased Array Receiver

Thèse soutenue publiquement le **4 juillet 2022**, devant le jury composé de :

Monsieur Dimitri LEDERER

Professeur, UCLouvain, Président du jury

Madame Myriam ARIAUDO

Maître de Conférences HDR, ENSEA-ETIS, Rapporteur

Monsieur Thierry PARRA

Professeur, Université Toulouse III - Paul Sabatier, LAAS, Rapporteur

Monsieur Jean-Daniel ARNOULD

Maître de Conférences HDR, Grenoble INP, TIMA, Examineur

Monsieur Philippe BENECH

Professeur HDR, G2Elab, Directeur de thèse

Monsieur Jean-Marc DUCHAMP

Maître de Conférences, G2Elab, Co-encadrant de thèse, Invité

Monsieur Patrice GARCIA

Ingénieur Docteur, STMicroelectronics, Encadrant industriel, Invité



« La clé de toutes les sciences est sans contredit le point d'interrogation ; nous devons la plupart des grandes découvertes au comment ? Et la sagesse dans la vie consiste peut-être à se demander, à tout propos, pourquoi ? »

- Honoré de Balzac

Remerciements

Je tenais sincèrement à remercier un certain nombre de personnes auxquelles je dois l'aboutissement de ces travaux de thèse.

Tout d'abord, je souhaiterais remercier Monsieur Dimitri Lederer d'avoir présidé ce jury de thèse. Je remercie Madame Myriam Ariaudo et Monsieur Thierry Parra d'avoir accepté de rapporter ces travaux. Je remercie également Monsieur Jean-Daniel Arnould pour sa participation en tant qu'examinateur. Je les remercie amplement pour tout l'intérêt qu'ils ont porté à ces travaux.

Je voudrais remercier mes encadrants qui m'ont accompagné pendant ces trois années. Merci à Philippe Benech pour son soutien et ses éclairages. Merci à Jean-Marc Duchamp pour ses conseils avisés et sa bonne humeur constante. Enfin, merci à Patrice Garcia pour sa disponibilité et sa précieuse aide. Cette thèse m'a beaucoup apporté sur un aspect technique mais également d'un point de vue personnel.

Un grand merci à Denis Pache et Frédéric Paillardet qui, avec leur grande sagesse et leur précieuse expérience, ont beaucoup contribué à ma formation et à ces travaux de thèse. Leur haute exigence a été fortement appréciée.

Je remercie tout particulièrement David Gaidioz, Sébastien Sadlo, Constance André, Christophe Arricastres, Florent Sibille, Valérie Danelon, Sébastien Pruvost et Emmanuel Rouat pour tous ces moments passés ensemble. Leur générosité, leur humour et leur auto-dérision ont égayé ces années de thèse.

Je tiens à remercier mes collègues Andreia Cathelin, Olivier Noblanc, Philippe Cathelin, Raphaël Paulin et Patrick Scheer qui m'ont apporté leur aide et leur soutien. Merci à Sébastien Jan, João Carlos Azevedo Gonçalves, Cybelle Belem Gonçalves, Simon Bouvot, Jeff Nowakowski et Loïc Vincent pour leur précieuse aide pour les mesures des circuits.

Il en est de même pour le groupe de doctorants et d'anciens doctorants avec qui j'ai eu la chance de partager de très bons moments. Merci à Guillaume Tochou, Robin Benarrouch, Romane Dumont, Thomas Capelli-Mouvand, Alexandre Berthier, Thibault Despoisse, Nicolas Jeannot, Alexandre Flete, Zoltan Nemes, Mohammed Tmimi, Andres Mauricio Asprilla Valdes, Dayana Andrea Pino Monroy, Denis Michael Flores Pazos, Mohamed Khalil Bouchoucha, Soufiane Mourrane, Camille Robert et Francesco Renzini.

Une mention spéciale pour mes anciens collègues de Thales Alenia Space à Toulouse : merci à Jean-Philippe F., Hervé L., Jérémie P., Stéphane R., Kamel. A., Jean-François V., Dominique L., Olivier J., Lilian M., Sébastien D., Adeline D., Benoît L., Houria E. et Julien L.. J'ai également une pensée pour Jean-Luc M., Éric R. et Michel H..

Merci à mes amis Lucas Colombo et Nicolas Riauté, que je connais depuis de longues années. Merci à mes amis de l'ENSEA avec qui j'ai pu passer trois belles années : Paolo Ieve, Brandon Sun et Fissénou Diabira. Merci à mes amis toulousains avec qui j'ai passé des moments exceptionnels : Jacek Bhatker, David Goncalves, Sidney Scelli, Thibaut Dumas, Thomas Zamolo, Anthony Cuoq, Arthur Dumas, Madeleine Dauvert, Lisa Vignau, Jules-Édouard Denis, Marion Lamaud, Baptiste Manhaval et Lois Mergny. Grazie mille a Veronica per la sua grande gentilezza e per il suo prezioso sostegno.

Enfin, je tiens spécialement à remercier les membres de ma famille. Mes parents Thierry et Carine, qui m'ont supporté toutes ces années et grâce à qui je dois ces travaux de thèse. Merci à mon frère Maxime avec qui j'ai pu partager des moments inoubliables et de nombreux à venir. Merci à mes cousins, Célia, Lise, Bastien, Olivia et Simon. Merci à mes oncles Franck et Philippe et à ma tante Élisabeth. Merci à mes grands-parents Gérard, Michelle et Chantal. Une pensée particulière pour mon grand-père Francis.

J'espère n'avoir oublié personne. Merci également à ceux qui poursuivront la lecture.

Résumé

Dans le cadre de la réduction des accidents de la route et du développement de voitures autonomes, l'intégration de radars dans les véhicules n'a cessé de croître ces dernières années. En effet, le radar automobile est un élément clé pour les systèmes d'aide à la conduite (ADAS) afin de garantir une conduite plus sécurisée en toutes conditions. Avec l'explosion du nombre de capteurs dans les véhicules, l'utilisation des technologies CMOS avancées pour les radars automobiles est devenue attractive par la forte intégrabilité et le faible coût de ces technologies. Dans un radar à réseau de récepteurs multi-phases, l'angle d'arrivée, ou plus précisément l'azimut, d'un objet est déterminé par la différence de phase entre chaque chaîne de réception du signal reçu. La précision de cet angle d'arrivée est fondamentale pour garantir l'efficacité du radar avec un positionnement correct des objets. Par conséquent, il est nécessaire de contrôler la phase au sein de chaque chaîne de réception afin de permettre la détermination précise de l'angle d'arrivée d'un objet. Or, en prenant en compte la variabilité des wafers en CMOS SOI due aux variations de procédés, de tension et de température (PVT), les variations de phase par chaîne sont supérieures aux spécifications demandées pour le radar automobile.

Cette thèse propose donc une solution innovante de contrôle d'erreur de phase d'une chaîne de réception en technologie CMOS 28-nm FD-SOI pour des applications radars dans la bande de fréquences 76-81 GHz. Les travaux réalisés dans cette thèse présentent en premier lieu une étude système des radars. Cette étude met en lumière la répercussion du type de système radar choisi sur les capacités de détection de distance, de vitesse et d'angle d'arrivée d'objets des radars. Un état de l'art des systèmes de calibration des radars est ensuite dressé. Cette étude propose également une étude théorique de l'erreur de phase dans un circuit de réception radar. Finalement, ces travaux aboutissent à la conception et la validation de la solution de contrôle d'erreur de phase, intégrée dans une chaîne de réception. Cette solution, appliquée directement en amont de la chaîne, permet de compenser les variations de phase dues aux disparités et variations de procédés de la technologie. Les performances obtenues pour la chaîne de réception sont à l'état de l'art. Cette solution de contrôle d'erreur de phase analogique intégrée dans une tête de réception millimétrique contribue également à la réduction de la surface analogique ainsi qu'à la réduction de la consommation pour une détermination précise de l'angle d'arrivée.

Abstract

In the context of road traffic accidents reduction and autonomous cars development, the number of embedded radars in vehicles keeps growing. Automotive radars are a key factor for Advanced Driver Assistance Systems (ADAS) to provide safer driving, whatever the weather and the road conditions. The cost reduction and the high level of integrability of nanometer CMOS technology are attractive for automotive radars due to the increasing number of sensors inside vehicles. The azimuth, or the angle of arrival, of the reflected signal from a target is determined by the phase difference between each receiver chain signal in phased array systems. The measurement accuracy of this angle is mandatory to ensure the radar's reliability for object detection. Therefore, the phase of the received signal must be controlled within the receiver chain for an accurate angle of arrival determination. Yet, due to wafer's variability in advanced CMOS SOI nodes due to Process, Voltage and Temperature variations (PVT), the phase variations per chain are above the requirements for automotive radars specifications.

Thus, this thesis presents a new solution of accurate phase error control in a front-end receiver for 76-81 GHz automotive radar applications in 28-nm FD-SOI CMOS technology. This work first introduces radar system study. This study highlights the system choices repercussions on the radar abilities to detect the range, the speed and the angle of arrival of objects. A state of the art on radar calibration systems is then presented. A theoretical study on phase errors inside the receiver circuit is also proposed. Finally, this work results in the design and the validation of a phase error control in a receiver chain path. This solution is implemented in the front-end receiver to compensate for the phase variations due to mismatch and process variations. The demonstrated receiver path shows state-of-the-art performances and includes a new accurate phase error control solution. This contributes to the reduction of both analog area and power consumption for a precise angle of arrival determination.

Table des matières

Remerciements	5
Résumé	7
Abstract	8
Table des matières	9
Liste des figures	13
Liste des tableaux	18
Glossaire	19
Liste des symboles	21
Introduction	23
Chapitre 1.....	25
1 Les capteurs automobiles	25
1.1 La conduite autonome.....	25
1.2 Les différents capteurs	26
1.3 Les radars	28
1.3.1 <i>Les fréquences allouées</i>	28
1.3.2 <i>Les spécifications radars</i>	29
2 Théorie des radars.....	30
2.1 Généralités	30
2.2 Principaux types de radars	31
2.2.1 <i>Radars pulsés</i>	31
2.2.2 <i>Radars à réseau d'antennes à commande de phase</i>	31
2.2.3 <i>Radars MIMO</i>	34
2.3 Modulations utilisées pour les radars	36
2.3.1 <i>Radars à modulation de fréquence continue</i>	36
2.3.2 <i>Radars à modulation de phase continue</i>	40
3 Étude au niveau système	41
3.1 Système radar	41
3.2 Bancs de simulation système radar	43
3.3 Comparaison résultats de simulation/théorie.....	45

3.4	Bilan de liaison de la chaîne RF	47
3.5	Problèmes rencontrés par les radars automobiles	50
3.5.1	<i>Interférences</i>	50
3.5.2	<i>Effets des pare-chocs</i>	51
3.5.3	<i>Variations de température</i>	54
4	Conclusion du chapitre	54
	Chapitre 2.....	57
1	État de l'art des BIST et calibrations existantes	57
1.1	Importance d'un système de BIST	57
1.1.1	<i>Le Built-in Self Test (BIST)</i>	57
1.1.2	<i>Utilisation dans l'automobile</i>	58
1.2	Calibrations analogique et numérique	58
1.3	Différentes techniques de calibration.....	59
1.3.1	<i>Algorithmes de calibration</i>	59
1.3.2	<i>Architecture en quadrature</i>	61
1.3.3	<i>Signaux de test</i>	63
1.3.4	<i>Loopback</i>	64
1.3.5	<i>Voie de référence</i>	65
1.3.6	<i>Augmentation du nombre de voies</i>	66
1.4	État de l'art des BIST et méthodes de calibration.....	66
1.5	Choix d'une architecture de calibration	67
2	Choix de la technologie CMOS 28-nm FD-SOI.....	68
2.1	Intérêts des technologies CMOS	68
2.2	Présentation de la technologie 28-nm FD-SOI.....	69
3	Conception d'une chaîne de réception à 77 GHz	72
3.1	Mélangeur passif doublement équilibré	72
3.2	Amplificateur faible bruit.....	75
3.3	Amplificateur en bande de base	77
3.4	Circuit final.....	77
3.5	Résultats de mesures.....	79
4	Étude des variations de phase d'un circuit millimétrique	82
4.1	Étude des variations de phase du circuit	82
4.2	Mise en équation de la phase.....	85
4.2.1	<i>Transistor seul</i>	85

4.2.2	<i>Transistor avec contre-réaction</i>	86
4.2.3	<i>Transistor pseudo-neutrodyné avec modélisation du balun d'entrée</i>	87
4.3	Amplificateur à faible bruit neutrodyné.....	90
5	Conclusion du chapitre	94
Chapitre 3		97
1	Conception d'un LNA neutrodyné avec une solution de contrôle de phase	97
1.1	Solution de contrôle de phase.....	97
1.2	Choix des transistors du LNA.....	97
1.3	Topologie du LNA.....	99
1.4	Conception des varactors.....	100
1.4.1	<i>Description du varactor</i>	100
1.4.2	<i>Performances du varactor</i>	102
1.5	Layout du LNA.....	103
1.5.1	<i>Cœur du LNA</i>	103
1.5.2	<i>Découplage du LNA</i>	104
1.5.3	<i>Baluns d'entrée et de sortie</i>	105
1.5.4	<i>Layout du top</i>	106
1.6	Simulations.....	107
1.6.1	<i>Gain et adaptation</i>	108
1.6.2	<i>Stabilité</i>	109
1.6.3	<i>Facteur de bruit</i>	110
1.6.4	<i>Linéarité</i>	111
1.6.5	<i>Variations de phase</i>	111
1.7	Performances du LNA.....	112
2	Conception d'un LNA neutrodyné à deux étages avec la solution de contrôle de phase	112
2.1	Schéma du LNA avec la solution de contrôle de phase.....	112
2.2	Layout du LNA deux étages.....	113
2.2.1	<i>Découplage du LNA</i>	113
2.2.2	<i>Layout du top du LNA</i>	114
2.3	Simulations.....	114
2.3.1	<i>Gain et adaptation</i>	115
2.3.2	<i>Stabilité</i>	115
2.3.3	<i>Facteur de bruit</i>	116
2.3.4	<i>Linéarité</i>	116

2.3.5	<i>Variations de phase</i>	117
2.4	Performances du LNA à deux étages.....	117
2.5	Résultats de mesures.....	118
2.5.1	<i>Mesures du varactor</i>	119
2.5.2	<i>Mesures de bruit</i>	120
2.5.2	<i>Mesures de gain</i>	121
2.5.3	<i>Mesures de phase</i>	123
3	Conclusion du chapitre	125
Chapitre 4		127
1	Architecture de la chaîne de réception proposée avec une solution de contrôle de phase	127
2	Conception d'une chaîne de réception radar avec la solution de contrôle de phase	128
2.1	LNA.....	128
2.2	Mélangeur.....	128
2.3	Driver OL.....	130
2.4	Amplificateur en bande de base.....	130
2.5	Layout de la chaîne de réception avec et sans amplificateur en bande de base.....	132
2.6	Performances de la chaîne.....	134
2.6.1	<i>Performances de la chaîne avec amplificateur en bande de base</i>	134
2.6.2	<i>Performances de la chaîne sans amplificateur en bande de base</i>	135
2.7	Résultats de mesures.....	136
2.8	Discussion de l'état de l'art.....	140
3	Conception d'une chaîne de réception radar à deux voies avec la solution de contrôle de phase	142
4	Conclusion du chapitre	143
Conclusion générale et perspectives		145
Annexes		149
Références		163
Liste des travaux publiés		174

Liste des figures

Figure 1. Les applications de la conduite autonome [SOL17]	25
Figure 2. Estimation de la valeur du marché en milliards de dollars des capteurs pour les voitures autonomes de 2015 à 2030 [YOL15]	26
Figure 3. Illustration des différents capteurs automobiles [ANS18]	27
Figure 4. Aperçu des capacités des capteurs automobiles aujourd'hui [MCI19]	27
Figure 5. Bandes de fréquences des radars automobiles	28
Figure 6. Comparaison des résolutions de distance et de vitesse entre les radars à 24 GHz et à 77 GHz [RAM17]	28
Figure 7. Comparaison des tailles des réseaux d'antennes entre les radars à 24 GHz et à 77 GHz [RAM17]	29
Figure 8. Schéma représentatif d'utilisation de radar automobile	30
Figure 9. Schéma de principe d'un radar à modulation pulsée	31
Figure 10. Architectures des radars à réseau d'antennes à commande de phase	32
Figure 11. Illustration du pilotage de faisceaux [KIM12]	32
Figure 12. Déphasage entre les antennes du réseau	33
Figure 13. Représentation d'une erreur de détection pour une incertitude sur le déphasage $\Delta\varphi$ de 10°	34
Figure 14. Représentation d'un transmetteur MIMO pour 2 TX et 2 RX	34
Figure 15. Traitement du signal pour un réseau MIMO [DON06]	35
Figure 16. Illustrations d'une modulation MIMO FDMA (a) ordinaire rapide (b) aléatoire rapide et (c) lente [SUN14]	36
Figure 17. Schéma de principe de modulation linéaire (LFMCW)	36
Figure 18. Schéma de principe de modulation par chirps	38
Figure 19. Schéma de principe de modulation FSK-LFMCW	39
Figure 20. Schéma représentatif de la modulation PMCW [GUE17]	40
Figure 21. Schéma de principe d'une architecture radar à réseau de phase	41
Figure 22. (a) Signal de radar FMCW idéalement linéaire, (b) déviation de fréquence causée par des non-linéarités et (c) apparition de raies secondaires dues à de l'ondulation [FUJ17]	41
Figure 23. Schéma de traitement numérique pour déterminer les 3 informations nécessaires à la détection d'une ou plusieurs cibles	43
Figure 24. Banc d'un radar à modulation LFMCW	44
Figure 25. Signal LFMCW émis en simulation (a) et spectres des signaux reçus (b)	44
Figure 26. Banc d'un radar à modulation par chirps	44
Figure 27. Chirps émis en simulation (a) et spectres des signaux reçus (b)	45
Figure 28. Erreurs de simulation sur la distance	45
Figure 29. Erreurs de simulation sur la vitesse	46
Figure 30. Erreurs de simulation sur l'angle d'arrivée	47
Figure 31. Effet d'une interférence à fréquence modulée dans la bande passante sur la détection d'objets [ASC19]	50
Figure 32. Effet d'une interférence à fréquence continue dans la bande passante sur la détection d'objets [ASC19]	51
Figure 33. Diagramme d'un radar avec les différentes permittivités et limites des pare-chocs peints [EMI19]	51
Figure 34. Structure d'un pare-chocs peint [CHA18]	51
Figure 35. Montage possible de la FSS derrière le pare-chocs [FIT11]	52

Figure 36. Équivalence de la FSS à un filtre coupe-bande	52
Figure 37. Représentation des différentes cellules de FSS possibles [FIT11]	52
Figure 38. Comparaison des coefficients de réflexion (S_{11}) simulés pour les différentes structures de FSS [FIT11]	52
Figure 39. Photographie d'un réseau d'antennes microrubans avec AMC [VAS18]	53
Figure 40. Comparaison des mesures de réflexion avec et sans AMC [VAS18]	53
Figure 41. Simulation des contours du couplage d'un réseau d'antennes patches microrubans à 30 GHz [NAF19]	61
Figure 42. Schéma du circuit de calibration du déséquilibre I/Q [LIU17]	62
Figure 43. Diagramme du circuit avec le BIST proposé par [KIM13]	62
Figure 44. Architecture du BIST proposé dans [JEO15]	63
Figure 45. Diagramme d'évaluation chaîne-à-chaîne des variations de phases [FUJ17] ..	64
Figure 46. Architecture TX-RX du système de signal de test en loopback [SUB18] et [GAD18]	65
Figure 47. Diagramme du radar proposé par [SAR12]	65
Figure 48. Carte de distance-angle pour 16, 64 et 128 voies pour une simulation d'un scénario de trafic [CHI20]	66
Figure 49. Calibration et activité de monitoring pendant le fonctionnement du radar [GAD18]	67
Figure 50. État de l'art des fT/f_{max} de différentes technologies pour différents nœuds [YOL19]	69
Figure 51. Prédiction des parts du marché des radars automobiles en fonction du nœud technologique [YOL20]	69
Figure 52. Représentation en coupe d'un transistor bulk (a) et d'un transistor FD-SOI (b)	70
Figure 53. Représentation de la grille arrière d'un transistor FD-SOI	70
Figure 54. Gain analogique (a) et paramètre de matching (A_{vt}) (b) pour un NMOS LVT en 28-nm FD-SOI (rouge) et en 28-nm LP bulk (bleu)	70
Figure 55. G_m/I_d (a) et capacité totale de grille (b) pour un NMOS LVT en 28-nm FD-SOI (rouge) et en 28-nm LP bulk (bleu)	71
Figure 56. Comportements en bruit pour un NMOS LVT en 28-nm FD-SOI (rouge) et en 28-nm LP bulk (bleu), pour $L = 1 \mu\text{m}$ et $L = 120 \text{ nm}$	71
Figure 57. fT (a) et f_{max} (b) pour un NMOS LVT 0,5 $\mu\text{m}/30\text{nm}$ en 28-nm FD-SOI	71
Figure 58. Schéma du mélangeur avec ses charges	73
Figure 59. Performances du mélangeur en fonction de la largeur de grille W du transistor	74
Figure 60. Performances du mélangeur en fonction de la tension d'OL appliquée	74
Figure 61. Layout du mélangeur seul	74
Figure 62. Schéma du LNA	75
Figure 63. Layout final	77
Figure 64. Zoom du layout final	78
Figure 65. Configuration et matériel pour les mesures	79
Figure 66. Photographie du circuit avec amplificateur sous pointes	80
Figure 67. Mesures des paramètres S du circuit avec amplificateur, le port 1 étant la RF et le port 2 OL	81
Figure 68. Mesures du gain en tension LNA-mélangeur en fonction de la puissance OL à $f_{OL} = 76 \text{ GHz}$, $f_{IF} = 10 \text{ MHz}$ et $P_{RF} = -35 \text{ dBm}$	81
Figure 69. Mesures du gain en tension LNA-mélangeur en fonction de la fréquence OL à $P_{OL} = -3,5 \text{ dBm}$, $f_{IF} = 10 \text{ MHz}$ et $P_{RF} = -35 \text{ dBm}$	82
Figure 70. Erreurs de phase par bloc de la chaîne	83

Figure 71. Modèle équivalent petit signal	85
Figure 72. Modèle équivalent petit signal avec le théorème de Miller	85
Figure 73. Modèle équivalent petit signal avec la contre-réaction RC	86
Figure 74. Modèle équivalent petit signal simplifié.....	87
Figure 75. Modèle petit signal simplifié du balun et du transistor neutrodyné	88
Figure 76. Modèle petit signal final simplifié du balun et du transistor neutrodyné	88
Figure 77. Comparaison entre les différentes phases de sorties en fonction de la fréquence	89
Figure 78. Schéma du LNA neutrodyné.....	90
Figure 79. Modèle équivalent simplifié du balun.....	91
Figure 80. Gain de l'amplificateur avec sa charge en fonction de la fréquence	93
Figure 81. Phase de sortie de l'amplificateur avec sa charge en fonction de la fréquence	93
Figure 82. Phase totale du balun d'entrée avec l'amplificateur et sa charge pour $CGD = 8$ fF et $Cn = 7$ fF en fonction de la fréquence	93
Figure 83. fT et NF_{min} en fonction de la densité de courant de drain	98
Figure 84. Schéma du LNA	99
Figure 85. Schéma du varactor MOS.....	101
Figure 86. Zoom du layout d'un varactor.....	101
Figure 87. Capacité en Farad (a) et résistance en Ohms (b) présentées par le varactor en simulation en fonction de la variation des tensions de contrôle Vc et Vb à 78,5 GHz....	102
Figure 88. Cœur du LNA.....	103
Figure 89. Layout du découplage du LNA	104
Figure 90. Courants induits dans une inductance [NIK07].....	106
Figure 91. Layout du top du LNA simple étage.....	107
Figure 92. LNA avec pads GND reliés (a) et LNA sans pads GND reliés (b).....	108
Figure 93. Paramètres S_{11} (a), S_{22} (b), S_{21} (c) et S_{12} (d) du LNA à un étage avec les variations des varactors en fonction de la fréquence	108
Figure 94. Facteur de Rollet K en simulation avec la variation des varactors en fonction de la fréquence.....	109
Figure 95. Déterminant ΔS et coefficient B en équation et simulation avec la variation des varactors en fonction de la fréquence.....	109
Figure 96. Tensions à différents endroits du circuit après des pics de courant en fonction du temps	110
Figure 97. NF_{min} et NF du LNA à un étage avec les variations des varactors en fonction de la fréquence.....	110
Figure 98. Gain en tension du LNA à un étage avec les variations des varactors en fonction de la puissance d'entrée du signal RF.....	111
Figure 99. Variations de phase du LNA à un étage en fonction des variations des varactors et de la fréquence.....	111
Figure 100. Schéma du LNA deux étages avec la solution de contrôle de phase.....	113
Figure 101. Layout du découplage du LNA deux étages	113
Figure 102. Layout du top du LNA 2 étages	114
Figure 103. Paramètres S_{11} (a), S_{22} (b), S_{21} (c) et S_{12} (d) du LNA à deux étages avec les variations des varactors en fonction de la fréquence	115
Figure 104. Tensions à différents endroits du circuit après des pics de courant en fonction du temps	116
Figure 105. NF_{min} et NF du LNA à deux étages avec les variations des varactors en fonction de la fréquence	116
Figure 106. Gain en tension du LNA à deux étages avec les variations des varactors en fonction de la puissance d'entrée du signal RF	116

Figure 107. Variations de phase des LNA à deux étages en fonction des variations des varactors et de la fréquence	117
Figure 108. Photographie du banc de mesures	118
Figure 109. Photographie du wafer sous pointes	118
Figure 110. Comparaison mesures/simulation des valeurs de capacité du varactor en fonction des tensions de contrôle V_c et V_b sur quatre puces	119
Figure 111. NF mesuré du LNA en fonction de la fréquence	120
Figure 112. NF mesuré du LNA sur trois puces pour différentes configurations des varactors en fonction de la fréquence.....	120
Figure 113. Mesures du gain en puissance du LNA sur 4 puces en fonction des valeurs des varactors et de la fréquence	121
Figure 114. Mesures du coefficient de réflexion en entrée du LNA en fonction des valeurs des varactors et de la fréquence.....	121
Figure 115. Mesures et simulations du gain du LNA pour 3 configurations des varactors en fonction de la fréquence	122
Figure 116. Coefficients de réflexion du LNA mesurés et simulés pour 3 configurations des varactors en fonction de la fréquence.....	123
Figure 117. $ICP1dB$ mesuré sur 4 puces pour 3 configurations de varactors en fonction de la fréquence.....	123
Figure 118. Variations de phase mesurées du LNA en fonction de la fréquence (a) et un zoom à 78,5 GHz (b).....	124
Figure 119. Variations de phase mesurées du LNA en fonction des tensions de contrôle des varactors à 78,5 GHz.....	125
Figure 120. Architecture de la chaîne de réception avec le contrôle de phase	127
Figure 121. LNA 2 étages sous pointes	128
Figure 122. Schéma du mélangeur et sa charge	129
Figure 123. Second layout du mélangeur	129
Figure 124. Signaux de sortie du driver OL en fonction du temps	130
Figure 125. Schéma de l'amplificateur BB	131
Figure 126. Second layout de l'amplificateur BB	131
Figure 127. Schéma de la chaîne de réception avec amplificateur BB	132
Figure 128. Schéma de la chaîne de réception sans amplificateur BB	132
Figure 129. Layout et photographie de la chaîne de réception avec amplificateur BB ...	133
Figure 130. Layout et photographie de la chaîne de réception sans amplificateur BB ...	133
Figure 131. Gain de la chaîne en fonction de la puissance d'un bloqueur dans la bande	135
Figure 132. Gain de la chaîne en fonction de la puissance d'un bloqueur dans la bande	136
Figure 133. Photographie du cœur de la puce	136
Figure 134. Photographie du banc de mesures pour les chaînes de réception.....	136
Figure 135. Paramètres S mesurés de la chaîne RX avec l'OL en port 1 et la RF en port 3	137
Figure 136. Coefficients de réflexion en entrées RF et LO de la chaîne mesurés en fonction de la fréquence.....	137
Figure 137. Gain en tension du LNA avec le mélangeur en fonction de la puissance d'entrée	138
Figure 138. Gain en tension de la chaîne en fonction de la puissance d'entrée	138
Figure 139. Simulations du gain de l'amplificateur BB (a) et du niveau DC des sorties IF (b) en fonction de la tension de mode commun en entrée	139
Figure 140. Layout et photographie de la chaîne de réception comportant deux voies ..	143
Figure 141. Layout de l'amplificateur en bande de base	149
Figure 142. Modèle équivalent petit signal	150

Figure 143. Comparaison des phases de sortie du transistor seul en fonction de la fréquence	151
Figure 144. Modèle équivalent petit signal avec le théorème de Miller.....	151
Figure 145. Comparaison des phases de sortie du transistor avec contre-réaction RC en fonction de la fréquence	153
Figure 146. Comparaison entre les différentes phases de sorties pour $V_b = 0$ V en fonction de la fréquence.....	153
Figure 147. NF_{min} et NF en fonction de la valeur de la résistance de contre-réaction et de la fréquence.....	155
Figure 148. Maximum de gain disponible en fonction de la valeur de la résistance de contre-réaction et de la fréquence	155
Figure 149. Impédances optimales pour le gain à présenter au LNA en fonction de la valeur de la résistance de contre-réaction et de la fréquence	155
Figure 150. Facteur de Rollet K en fonction de la valeur de résistance de contre-réaction et de la fréquence.....	156
Figure 151. Impédances optimales pour le bruit à présenter au LNA en fonction de la valeur de la résistance de contre-réaction et de la fréquence	156
Figure 152. Capacité en Farad (a) et résistance en Ohms (b) présentées par le varactor en simulation Monte Carlo sur 2000 échantillons en fonction de la variation des tensions de contrôle V_c et V_b à 78,5 GHz	156
Figure 153. Valeur de capacité du varactor en fonction de la température et des tensions de contrôle à 78,5 GHz	157
Figure 154. Paramètres S_{11} (a), S_{22} (b), S_{21} (c) et S_{12} (d) du LNA à un étage avec les pads GND reliés et les variations des varactors en fonction de la fréquence.....	157
Figure 155. NF_{min} et NF du LNA à un étage avec les pads GND reliés et avec les variations des varactors en fonction de la fréquence	158
Figure 156. Gain en tension du LNA à un étage avec les pads GND reliés et avec les variations des varactors en fonction de la puissance d'entrée du signal RF	158
Figure 157. Variations de phase du LNA à un étage avec les pads GND reliés en fonction des variations des varactors et de la fréquence	159
Figure 158. Paramètres S_{11} (a), S_{22} (b), S_{21} (c) et S_{12} (d) du LNA à deux étages avec les pads GND reliés et les variations des varactors en fonction de la fréquence	159
Figure 159. Gain du LNA avec les variations des varactors en fonction de la fréquence pour deux températures différentes (-40°C et 150°C).....	160
Figure 160. NF_{min} et NF du LNA à deux étages avec les pads GND reliés et avec les variations des varactors en fonction de la fréquence	160
Figure 161. NF_{min} et NF du LNA à deux étages avec les variations des varactors en fonction de la fréquence pour deux températures différentes (-40°C et 150°C).....	160
Figure 162. Gain en tension du LNA à deux étages avec les pads GND reliés et avec les variations des varactors en fonction de la puissance d'entrée du signal RF	161
Figure 163. Gain en tension du LNA à deux étages avec les variations des varactors en fonction de la puissance d'entrée du signal RF pour deux températures différentes (-40°C et 150°C).....	161
Figure 164. Variations de phase du LNA à deux étages avec les pads GND reliés en fonction des variations des varactors et de la fréquence.....	162
Figure 165. Variations de phase du LNA avec les variations des varactors en fonction de la fréquence pour deux températures différentes (-40°C et 150°C)	162
Figure 166. Mesures des différentes phases du LNA à deux étages pour différentes configurations des varactors en fonction de la fréquence.....	162

Liste des tableaux

Tableau 1. Niveaux de conduite autonome par SAE J3016 [WEI19]	26
Tableau 2. Exigences pour les radars automobiles [MUR13]	29
Tableau 3. Résumé des performances visées pour la tête de réception RF du radar	55
Tableau 4. État de l'art des BIST et méthodes de calibration	66
Tableau 5. Performances du mélangeur	75
Tableau 6. Performances simulées des deux circuits	78
Tableau 7. Résumé des simulations MC variations de « process » sur les MOS	84
Tableau 8. Résumé des simulations MC avec du « mismatch » sur les MOS.....	84
Tableau 9. Phases de sortie du transistor seul obtenues avec différentes méthodes	86
Tableau 10. Phases de sortie du transistor avec contre-réaction RC obtenues avec différentes méthodes	86
Tableau 11. Variations des phases de sortie en fonction de la variation des paramètres ..	89
Tableau 12. Phase totale et gain de l'amplificateur avec sa charge en fonction de la valeur de capacité de neutrodynage	92
Tableau 13. Récapitulatif des performances des LNA avec la variation des varactors	112
Tableau 14. Récapitulatif des performances des LNA 2 étages avec la variation des varactors	117
Tableau 15. Variations des performances pour le maximum de variation des varactors sur quatre puces à une fréquence donnée	124
Tableau 16. Performances du mélangeur	129
Tableau 17. Performances de l'amplificateur BB.....	131
Tableau 18. Récapitulatif des performances de la chaîne avec amplificateur BB avec la variation des varactors	134
Tableau 19. Récapitulatif des performances de la chaîne sans amplificateur BB avec la variation des varactors	135
Tableau 20. Variations des performances pour le maximum de variation des varactors	140
Tableau 21. Comparaison des performances de l'état de l'art des récepteurs	142
Tableau 22. Variations des phases de sortie en fonction de la variation des paramètres pour $V_b = 0$ V	154

Glossaire

ADAS	Systèmes avancés d'aide à la conduite, <i>Advanced Driver Assistance Systems</i>
ADC	Convertisseur analogique-numérique (CAN), <i>Analog to Digital Converter</i>
ADS	<i>Advanced Design System</i> , logiciel développé par Keysight
AOA	Angle d'arrivée, <i>Angle Of Arrival</i>
BF	Basses fréquences
BG	Grille arrière, <i>Back Gate</i>
BiCMOS	Bipolaire-CMOS
BIST	Autotest intégré, <i>Built-in Self Test</i>
BW	Bande passante, <i>Bandwidth</i>
CMOS	Transistors métal oxyde semi-conducteur complémentaires, <i>Complementary Metal Oxide Semi-conductor</i>
DAC	Convertisseur numérique-analogique (CNA), <i>Digital to Analog Converter</i>
DC	Courant continu, <i>Direct Current</i>
DOA	Direction d'arrivée, <i>Direction Of Arrival</i>
DSP	Processeur de signal numérique, <i>Digital Signal Processor</i>
ENOB	Nombre de bits effectifs
FD-SOI	Silicium sur isolant entièrement appauvris, <i>Fully Depleted Silicon On Insulator</i>
FFT	Transformation de Fourier rapide, <i>Fast Fourier Transform</i>
IF	Fréquence Intermédiaire (FI), <i>Intermediate Frequency</i>
I/Q	En phase et quadrature, <i>In-phase and quadrature</i>
ISO	Organisation internationale de normalisation, <i>International Organization for Standardization</i>
LNA	Amplificateur faible bruit, <i>Low Noise Amplifier</i>
LO	Oscillateur Local (OL), <i>Local Oscillator</i>
LRR	Radar à longue portée, <i>Long Range Radar</i>
MC	Monte Carlo
MIMO	Multiples entrées et multiples sorties, <i>Multiple Inputs Multiple Outputs</i>
MMW	Ondes Millimétriques, <i>Millimeter Waves</i>
MOM	Métal Oxyde Métal, <i>Metal-Oxide-Metal</i>
MOS	Métal oxyde semi-conducteur, <i>Metal Oxide Semi-conductor</i>
MRR	Radar à moyenne portée, <i>Medium Range Radar</i>
MUSIC	Classification multi-signaux, <i>MUltiple Signal Classification</i>
NF	Facteur de bruit, <i>Noise Figure</i>
NMOS	Métal oxyde semi-conducteur de type N, <i>N-type metal-oxide-semiconductor</i>
PCB	Circuit imprimé, <i>Printed Circuit Board</i>
PLL	Boucle à verrouillage de phase, <i>Phase-Locked Loop</i>
PLS	Simulation post-layout, <i>Post Layout Simulation</i>
PVT	Procédé, tension et température, <i>Process, Voltage and Temperature</i>

Q	Facteur de qualité, <i>Quality factor</i>
RF	Radiofréquences, <i>Radiofrequencies</i>
RMS	Racine de l'erreur quadratique Moyenne, <i>Root-mean-square deviation</i>
RX	Réception
SNR	Rapport signal à bruit, <i>Signal to Noise Ratio</i>
SOI	Silicium sur isolant, <i>Silicon On Isolator</i>
SRR	Radar à courte portée, <i>Short Range Radar</i>
TRX	Transmetteur, <i>Transceiver</i>
TX	Transmission
VGA	Amplificateur à gain variable, <i>Variable Gain Amplifier</i>

Liste des symboles

Capacités

C_{ds}	Capacité drain-source en [F]
C_{gd}	Capacité grille-drain en [F]
C_{gg}	Capacité totale de grille en [F]
C_{gs}	Capacité grille-source en [F]

Conductances et transconductances

g_{ds}	Conductance en [S]
g_m	Transconductance en [S]

Fréquences

f_T	Fréquence de transition en [Hz]
f_{max}	Fréquence maximum d'oscillation en [Hz]

Géométrie

L	Longueur du canal en [m]
W	Largeur totale du canal en [m]

Résistances

R_d	Résistance de drain en [Ω]
R_{ds}	Résistance drain-source en [Ω]
R_g	Résistance de grille en [Ω]
R_{ON}	Résistance d'état passant en [Ω]
R_s	Résistance de source en [Ω]

Tensions

V_B	Tension de grille arrière en [V]
V_{DD}	Tension d'alimentation en [V]
V_{DS}	Tension drain-source en [V]
V_G	Tension de grille en [V]
V_{GS}	Tension grille-source en [V]
V_{TH}	Tension de seuil en [V]

Introduction

L'Internet des objets, l'intelligence artificielle, le « machine learning », la conduite autonome, ainsi que les véhicules électriques vont fortement impacter l'industrie et les transports de demain. L'avancée technologique avec le « More than Moore » favorise leur développement. Ces domaines présentent de nombreux défis à relever mais posent également un certain nombre de questions, principalement liées à la sécurité [WEI19].

Les premiers radars (RADio Detection And Ranging) automobiles embarqués sont apparus au début des années 1970 dans le but de réduire le taux d'accidents de la route [MEI14]. Le radar ADAS (Advanced Driver Assistance Systems) sera un élément clé dans la décennie à venir pour la conduite autonome ainsi que pour la réduction du nombre d'accidents [STR05] et [CHI18]. Le radar doit pouvoir fonctionner dans toutes les conditions météorologiques et environnementales. Au fil des années et des évolutions technologiques, les exigences concernant les performances de ces radars se sont accrues. Il est demandé de pouvoir détecter des obstacles sur la route tels que des véhicules, des cyclistes, des piétons, des panneaux de signalisation, le marquage au sol ou encore les glissières de sécurité ; tout en améliorant leurs facultés de détection de distance, d'azimut et de vitesse dans un environnement routier complexe, où les interférences sont nombreuses [MUR13], [BEL17]. L'augmentation exponentielle de capteurs présents dans les véhicules témoigne de la nécessité de développer des capteurs fiables en maintenant des prix accessibles [YOL15].

Il existe déjà différents capteurs pour les véhicules : les ultrasons et les caméras pour l'aide au stationnement, la détection des panneaux de signalisation et la vue panoramique autour de la voiture ; le LIDAR (LIght Detection And Ranging) pour le freinage d'urgence, la détection de piétons ou l'anti-collision et le radar. Il y a deux types de radars automobiles : le radar courte et moyenne portées, (Short/Medium Range Radar, SRR/MRR) pour l'aide au changement de voie, l'alerte de risque de croisement, la détection aux angles morts et l'alerte de collision arrière ; et le radar longue portée, (Long Range Radar, LRR), pour la régulation de vitesse et de distance (Adaptive Cruise Control, ACC). Les bandes de fréquences allouées pour les radars automobiles sont les bandes 24 GHz et 76-81 GHz. Cette étude porte sur les radars millimétriques dans la bande de fréquences 76-81 GHz.

Les performances des capteurs du radar, i.e. la capacité à détecter les objets en mouvement à différents endroits, dépendent intrinsèquement des performances de phase des récepteurs multi-phases. Les spécifications des radars automobiles requièrent une haute précision avec moins de 1° d'erreur de phase au niveau des

récepteurs [HEU12]. Un tel niveau de précision est difficile à garantir en utilisant une technologie CMOS SOI avancée à cause du niveau de variabilité des wafers, [MAZ12] et [IOA14]. Les radars sont principalement réalisés en technologies bipolaires ou BiCMOS qui ont généralement de meilleures performances avec des gains (g_m) plus élevés, des figures de bruit plus faibles ainsi que des fréquences de fonctionnement f_T/f_{max} plus élevées [MAR09]. Tandis que le développement de radars CMOS offre de meilleurs niveaux d'intégration pour le traitement numérique [JOS18].

L'objectif de cette étude est d'élaborer et de valider un schéma de calibration interne en conception millimétrique pour corriger les erreurs de phase dans un récepteur radar démontrant ainsi que les technologies CMOS 28-nm FD-SOI peuvent garantir un haut niveau de précision sur la détection d'angles d'arrivée.

Chapitre 1

1 Les capteurs automobiles

1.1 La conduite autonome

Selon l'Organisation Mondiale de la Santé (OMS), chaque année 1,35 millions de morts dans le monde sont dues aux accidents de la route [WHO18]. Le facteur humain étant le principal responsable, les premières tentatives d'aides à la conduite datent des années 1960 [AUE16]. En 1998, Toyota a été le premier constructeur automobile à proposer un véhicule équipé d'un système d'aide au contrôle de la vitesse avec laser, le système avec radar a été proposé peu après [JOH01]. En 2009, les premiers véhicules autonomes ont été développés, notamment avec le projet Auto-Driving Car de Google [AUE16]. La Figure 1 illustre les nombreuses applications possibles des véhicules autonomes, telles que l'utilisation pour les transports, les livraisons, les déplacements personnels ou pour des applications industrielles.

Autonomous Driving Applications v1.0

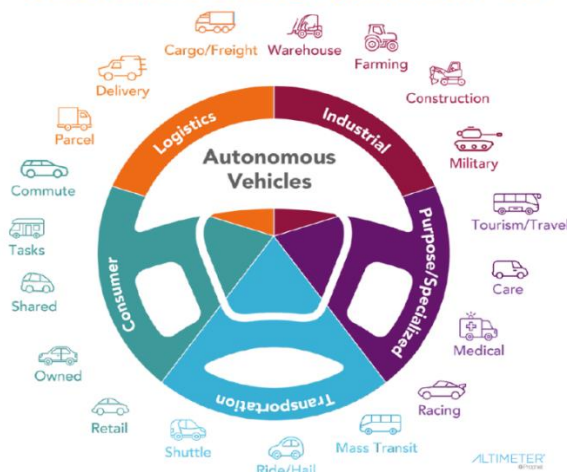


Figure 1. Les applications de la conduite autonome [SOL17]

Il existe 6 niveaux d'autonomie définis pour la conduite autonome. Le Tableau 1 présente ces différents niveaux. Le niveau 5 étant le niveau offrant la plus grande autonomie du véhicule d'après la norme SAE J3016.

Niveau	Description
0	Pas d'autonomie : le conducteur conduit sans assistance
1	Assistance au conducteur : assistance qui concerne soit le contrôle longitudinal, soit le contrôle latéral du véhicule
2	Automatisation partielle : plusieurs systèmes d'assistance au conducteur, contrôles longitudinal et latéral du véhicule
3	Autonomie conditionnelle : conduite autonome mais le conducteur doit être capable de reprendre le contrôle du véhicule à tout moment
4	Autonomie élevée : conduite autonome sans attendre que le conducteur reprenne le contrôle du véhicule à tout moment
5	Autonomie complète : conduite entièrement autonome

Tableau 1. Niveaux de conduite autonome par SAE J3016 [WEI19]

1.2 Les différents capteurs

Développer les véhicules autonomes passe par l'amélioration et l'augmentation du nombre de capteurs présents sur le véhicule. Dès 1996, [BAR96] prédisait qu'il y aurait plus de trente capteurs présents dans un véhicule en 2010. En 2015, [YOL15] estimait que la valeur du marché de ces capteurs serait multipliée par 14 d'ici 2030 pour atteindre 35 milliards de dollars, voir Figure 2.

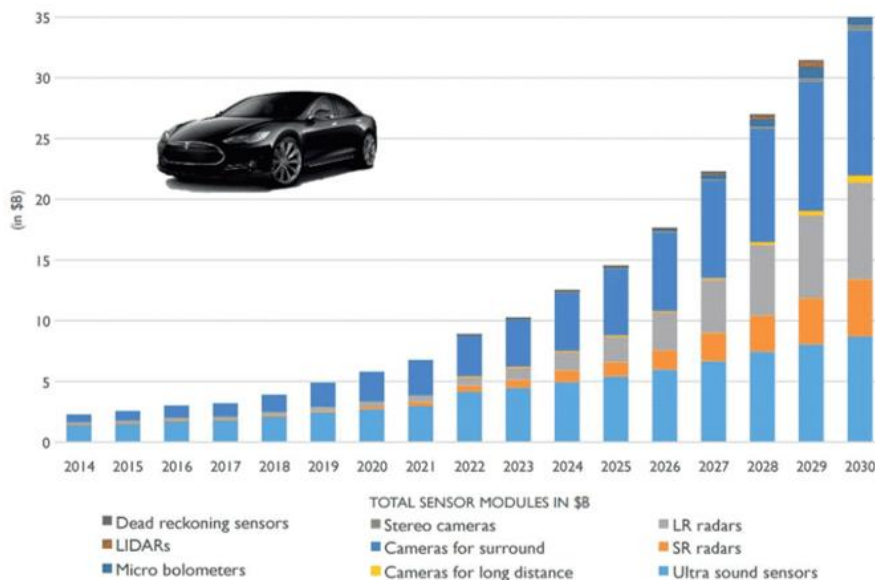


Figure 2. Estimation de la valeur du marché en milliards de dollars des capteurs pour les voitures autonomes de 2015 à 2030 [YOL15]

Comme décrit dans l'introduction, les différents capteurs présents dans un véhicule (Figure 3) ont les fonctions d'assistance suivantes : les ultrasons et les caméras permettent l'aide au stationnement et à la marche arrière, le LIDAR contribue à la détection de piétons, au freinage d'urgence et à l'anti-collision. Enfin, les deux types de radars : les radars longue portée qui servent principalement à la

régulation de distance et de vitesse ainsi que les radars courte et moyenne portées qui permettent la détection de véhicules dans les angles morts ou arrivant sur le côté et à l'arrière. Tout cela demande d'avoir une vision à 360° autour du véhicule.

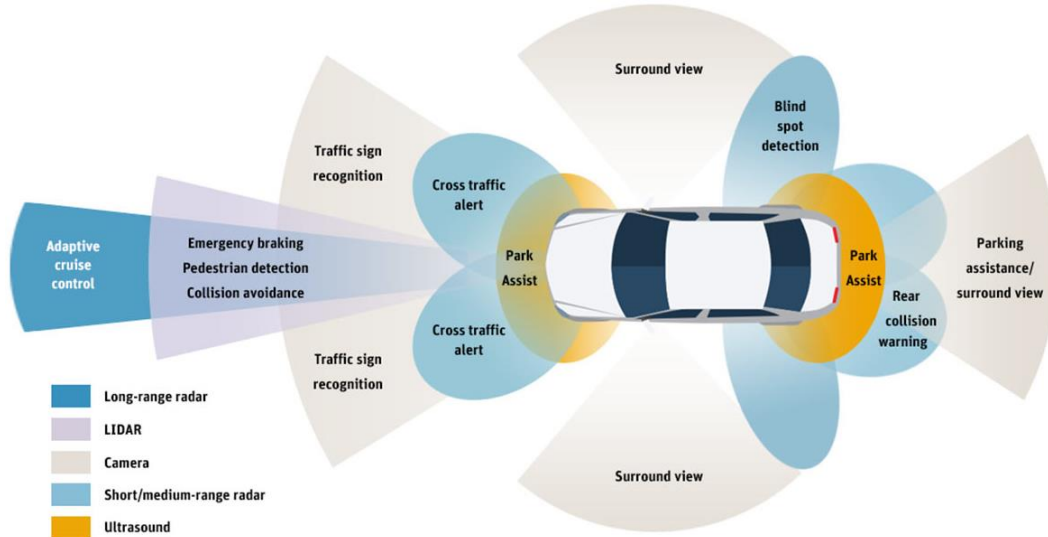


Figure 3. Illustration des différents capteurs automobiles [ANS18]

La Figure 4 présente la comparaison des capacités des capteurs automobiles actuels. Le LIDAR possède de bonnes résolutions en distance et en vitesse mais il est très sensible aux contraintes extérieures et météorologiques telles que la neige, la forte pluie, la boue ou la poussière [JOH01]. C'est également le cas pour la caméra. Le RADAR possède les meilleurs compromis de résolution et de fonctionnement dans tous les cas. Il est également plus favorable à l'industrialisation que le LIDAR. Les véhicules intègrent ces capteurs et les combinent pour obtenir une information parfaite sur leur environnement.

	● Poor ● Fair ● Good	Camera	Radar	Lidar	Ultrasonic	Human Eyes
Properties	Distance Estimation	●	●	●	●	●
	Velocity Estimation	●	●	●	●	●
	Color Estimation	●	●	●	●	●
Performance	Maximum Range	●	●	●	●	●
	Azimuth Resolution	●	●	●	●	●
	Elevation Resolution	●	●	●	●	●
Robustness	Robust to Darkness	●	●	●	●	●
	Robust to Weather	●	●	●	●	●
	Robust to Interference	●	●	●	●	●
Acceptance	Device Size	●	●	●	●	●
	Device Cost	●	●	●	●	●
	Production Ready	●	●	●	●	●

Figure 4. Aperçu des capacités des capteurs automobiles aujourd'hui [MCI19]

1.3 Les radars

1.3.1 Les fréquences allouées

Les bandes de fréquences allouées pour le radar automobile sont les bandes suivantes, présentées sur la Figure 5 :

- 24 GHz : répartie entre les bandes étroites (Narrow Band - NB & Industrial, Scientific and Medical - ISM) et ultra larges (Ultra Wide Band - UWB) à 24 GHz.
- 77 GHz : composée des bandes pour les radars à longue portée (Long Range Radar - LRR) à 76-77 GHz et à courte et moyenne portées (Short/Medium Range Radar SRR/MRR) à 77-81 GHz.

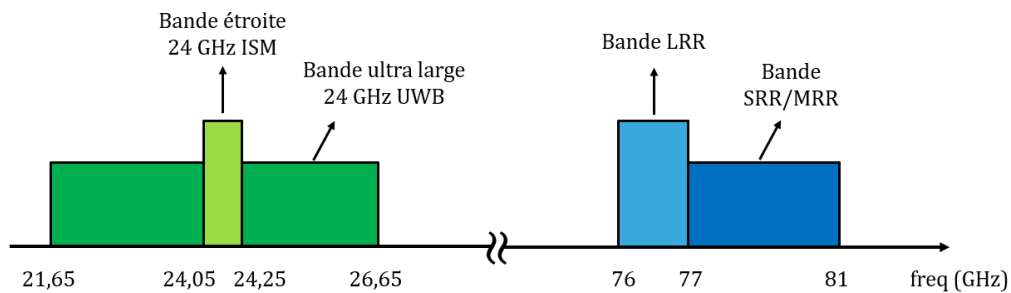


Figure 5. Bandes de fréquences des radars automobiles

La bande 24 GHz UWB va disparaître en Europe, favorisant la bande 77 GHz [RAM17]. Le Japon a également adopté ce standard tandis que le sujet est en discussion aux États-Unis. La bande 77 GHz permet de concevoir des éléments, comme les antennes ou les circuits RF, de plus petite taille mais aussi d'obtenir de meilleures résolutions angulaire et de vitesse car la bande passante disponible pour les radars à courte portée est plus large que celle à 24 GHz [RAM17], [MUR13], [HAS12], [KOH10], [CHI18], [STE17] et [STR05]. La Figure 6 et la Figure 7 illustrent ces différences. Cependant, les atténuations atmosphériques sont plus importantes dans la bande 77 GHz que dans la bande 24 GHz.

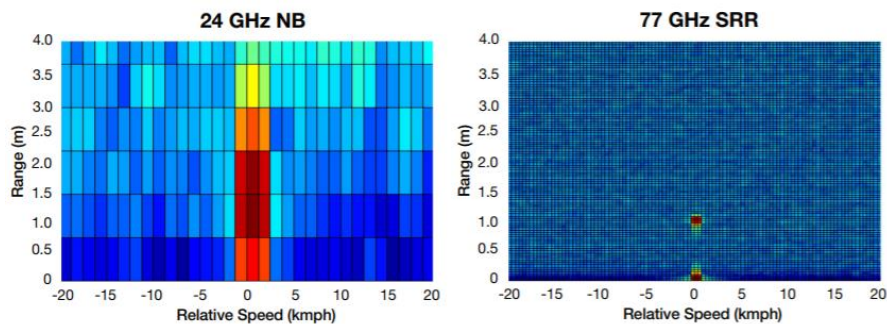


Figure 6. Comparaison des résolutions de distance et de vitesse entre les radars à 24 GHz et à 77 GHz [RAM17]

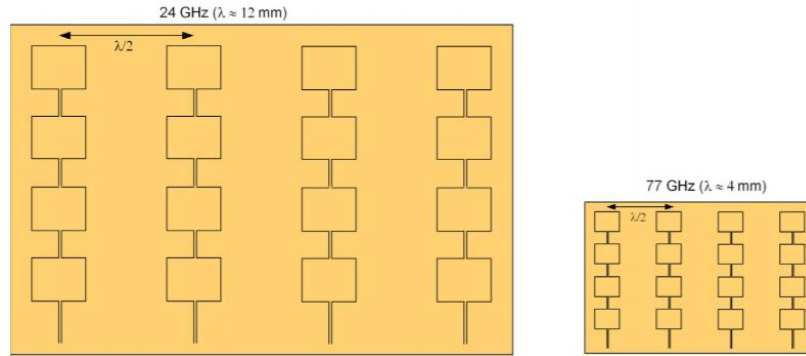


Figure 7. Comparaison des tailles des réseaux d'antennes entre les radars à 24 GHz et à 77 GHz [RAM17]

1.3.2 Les spécifications radars

[MUR13] liste les exigences des performances principales en 2013 d'un radar automobile, qui restent d'actualité. Elles sont résumées dans le Tableau 2.

Spécifications désirés	Radar courte/moyenne portée	Radar longue portée
Portée minimum	0,2 m	
Portée maximum	90 m	≥ 200 m
Précision de distance	± 50 cm pour une distance proche et < 1 m pour une distance plus lointaine	$\leq \pm 0,1$ m
Détection de vitesse	-240 km/h (approche) à 54 km/h (éloignement)	$\geq \pm 180$ km/h
Précision de vitesse	$\pm 0,36$ km/h @ $< 0,5$ m et $\pm 2,88$ km/h @ > 16 m	$\leq 0,9$ km/h
Ouverture angulaire	150°	$\geq \pm 12,5^\circ$
Températures de fonctionnement	-40°C à $+105^\circ\text{C}$	
Résolution de distance	Minimum 0,2 m	$\pm 0,5$ m @ 50m-150m et ± 1 m au-delà
Précision angulaire horizontale	Minimum $\pm 2^\circ$	$\leq \pm 0,1^\circ$ @ 5m-150m
Précision angulaire verticale	$\pm 2^\circ$	$\leq \pm 0,5^\circ$
Consommation	< 5 W	
Masse du capteur	< 150 g	

Tableau 2. Exigences pour les radars automobiles [MUR13]

Les radars automobiles sont soumis à la norme ISO 26262 qui garantit la fonctionnalité des systèmes de sécurité dans les véhicules. Il est donc important de considérer les spécifications des radars automobiles afin de choisir le système radar correspondant et notamment la modulation la plus adaptée.

2 Théorie des radars

2.1 Généralités

Comme défini dans l'introduction, le mot radar est un acronyme issu de l'anglais RADIO Detection And Ranging qui signifie détection et estimation de la distance par ondes radio. Il y a eu de nombreux contributeurs au développement du radar mais son invention a été attribuée à l'allemand Christian Hülsmeyer, qui en 1904 déposa un brevet sur son fonctionnement théorique [END02].

Le principe de fonctionnement du radar est d'émettre une onde électromagnétique qui va se réfléchir sur un objet et de recevoir l'écho du signal émis afin de l'étudier et de déterminer la position, les angles d'arrivée (azimut et élévation) ainsi que la vitesse de cet objet. Le radar peut fonctionner dans n'importe quelle condition ainsi que pour une multitude de fréquences de quelques MHz à des centaines de GHz [SKO81]. La Figure 8 représente un cas d'utilisation du radar dans le domaine automobile.

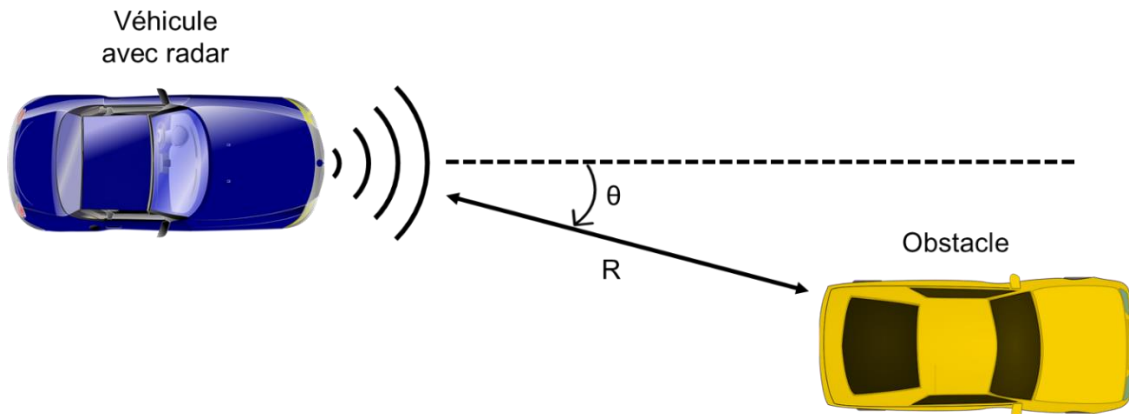


Figure 8. Schéma représentatif d'utilisation de radar automobile

Pour déterminer la distance de l'objet R en mètre, on mesure le temps T en seconde que le signal transmis met à faire l'aller-retour. Sachant que l'onde électromagnétique émise se propage à la vitesse de la lumière c , la distance de l'objet est :

$$R = \frac{c \cdot T}{2} \quad (1)$$

2.2 Principaux types de radars

2.2.1 Radars pulsés

Il existe différents types de radars. Les radars pulsés sont des radars qui émettent des impulsions et qui, lors du retour de ces impulsions qui sont réfléchies par un objet, permettent de déterminer la distance et la vitesse de l'objet, grâce à l'effet Doppler. L'équation 2 donne la distance R de l'obstacle détecté en faisant la différence de temps entre le moment où le signal est émis et le moment où il est reçu. L'équation 3 donne la vitesse radiale relative v_r de l'obstacle à partir de la variation de fréquence entre le signal émis et celui reçu due à l'effet Fizeau-Doppler f_D et de λ la longueur d'onde en mètre. La Figure 9 montre le principe de fonctionnement de ces radars. Un seuil (threshold), qui peut être défini arbitrairement, permet de trier entre les fausses alertes et les vraies cibles détectées. Ces radars sont peu adaptés à l'environnement routier : la distance la plus courte mesurable est déterminée par la durée de l'impulsion émise, qui est petite dans un environnement routier, or émettre des impulsions très courtes amène des ambiguïtés de correspondance lors du retour de ces impulsions [GAR02]. De plus, ces radars consomment fortement pour émettre une impulsion de forte puissance et nécessitent un grand rapport entre la puissance crête et la puissance moyenne (Peak-to-Average Power Ratio - PAPR) [MIT10].

$$R = \frac{t_{\text{cible}} - t_{\text{Pulse}}}{2} \times c \quad (2)$$

$$v_r = \pm \frac{f_D \cdot \lambda}{2} \quad (3)$$

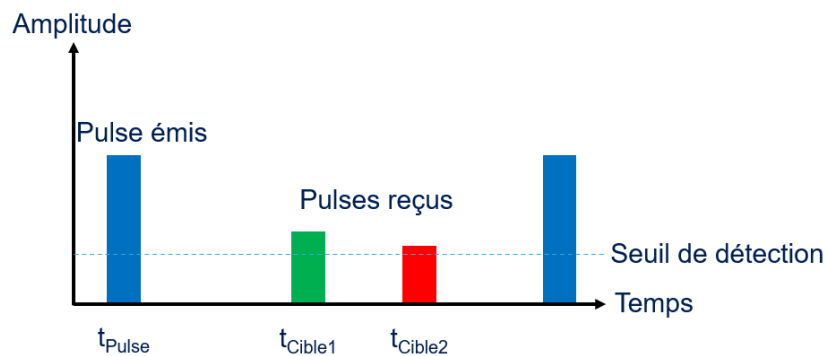


Figure 9. Schéma de principe d'un radar à modulation pulsée

2.2.2 Radars à réseau d'antennes à commande de phase

Les radars à réseau d'antennes à commande de phase ou « phased-array radars » sont très répandus. Leur spécificité est d'être basés sur un groupe d'antennes élémentaires alimentées par des signaux dont la phase est ajustée, analogiquement ou

numériquement, de façon à obtenir le diagramme de rayonnement voulu. La Figure 10 résume les différentes configurations possibles pour ces radars. Un réseau d'antennes à commande de phase est la mise en réseau d'antennes ou de dispositifs rayonnants afin de diriger l'émission et/ou de réception en faisant varier l'amplitude et la phase relative de ses éléments [SKO81], comme illustré sur la Figure 11.

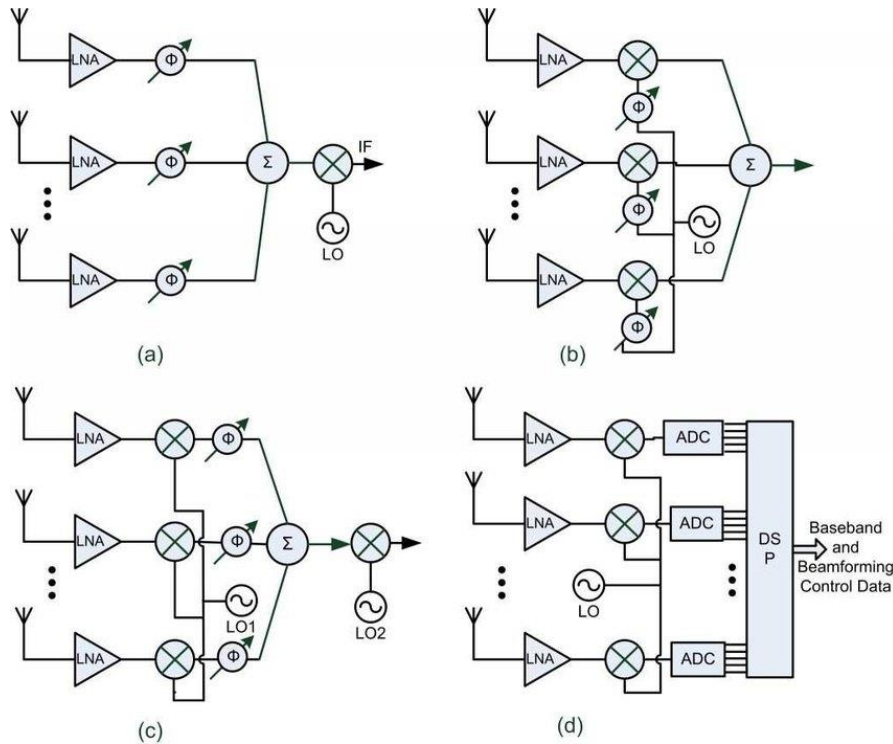


Figure 10. Architectures des radars à réseau d'antennes à commande de phase
(a) Contrôle de phase analogique par la RF, (b) Contrôle de phase analogique par l'OL (oscillateur local), (c) Contrôle de phase en bande de base et (d) Contrôle de phase numérique

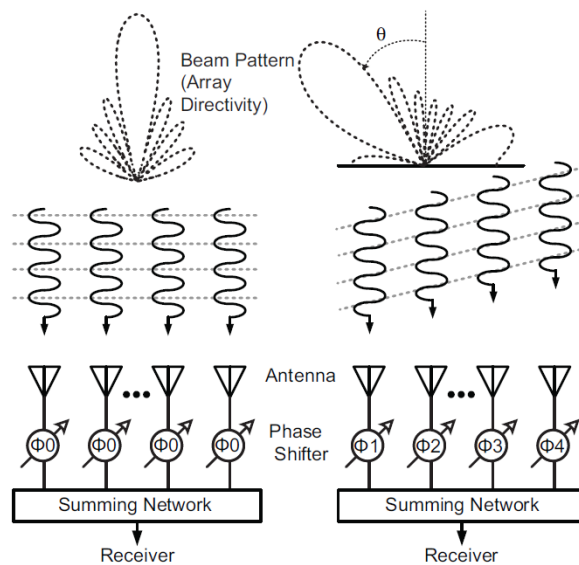


Figure 11. Illustration du pilotage de faisceaux [KIM12]

Le paramètre qui nous importe le plus pour cette étude est l'angle d'arrivée d'un objet, par l'étude de l'onde de retour. La détermination de ce paramètre se fait en mesurant la différence de phase relative du signal reçu entre deux antennes voisines. L'équation 4 exprime le déphasage $\Delta\varphi$ entre les antennes pour un signal émis ou reçu avec un angle incident θ , où d est la distance entre chaque antenne et λ la longueur d'onde du signal, comme illustré sur la Figure 12. Pour les radars à réseaux de phase, la distance entre les antennes est généralement fixée à $d = \lambda/2$ pour éviter les couplages mutuels entre antennes ainsi que les lobes secondaires. De manière générale, le déphasage du signal réfléchi entre chaque antenne, qui est lié à la distance par la constante $2\pi/\lambda$, vaut :

$$\Delta\varphi = \frac{2\pi}{\lambda} d \sin(\theta) \quad (4)$$

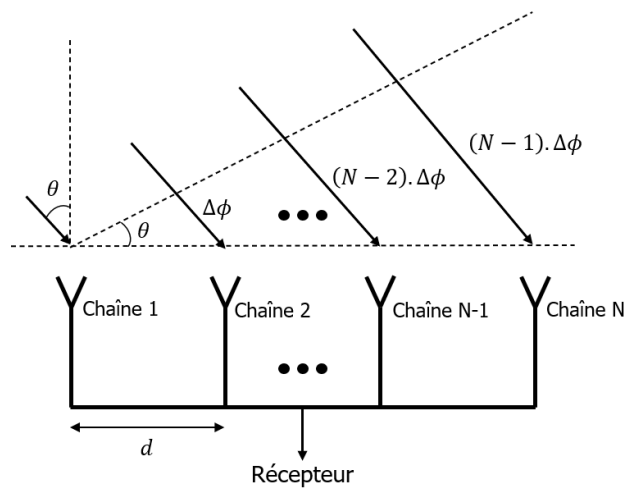


Figure 12. Déphasage entre les antennes du réseau

La position angulaire de l'objet incident est définie par :

$$\theta = \sin^{-1} \left(\frac{\lambda \cdot \Delta\varphi}{2\pi d} \right) \quad (5)$$

Pour N antennes du récepteur, la résolution angulaire de la détection d'une cible est donnée par l'équation 6, qui est démontrée dans [RAO17]. Plus il y a d'antennes, meilleure est la résolution, cela permet notamment d'augmenter le nombre de points pour le traitement numérique et la transformée de Fourier rapide (Fast Fourier Transform – FFT).

$$\Delta\theta = \frac{\lambda}{Nd \cos(\theta)} \quad (6)$$

Afin de montrer l'importance de ce paramètre, une simple application numérique, illustrée sur la Figure 13 montre que s'il y a une incertitude sur le

paramètre $\Delta\varphi$ de 10° à cause, par exemple, d'un désalignement d'une antenne, un couplage ou des variations du circuit de réception [KOD20], alors cela induit une erreur sur l'angle d'arrivée θ de $3,2^\circ$, pour $d = \lambda/2$. Cette incertitude conduit à une erreur de détection ΔR de 8,3 m pour une cible située à une distance de 150 m. Il est donc nécessaire de détecter toute erreur de phase pour la corriger, ce qui peut se réaliser avec un système de calibration et d'auto-test intégré ou Built-In Self Test (BIST). À partir des spécifications radars définies dans le Tableau 2 et dans [MCI19], l'erreur de détection de l'angle d'arrivée θ doit être inférieure à $\pm 0,1^\circ$. Cette contrainte impose une variation de phase maximale d'une chaîne de réception d'environ $\pm 0,3^\circ$.

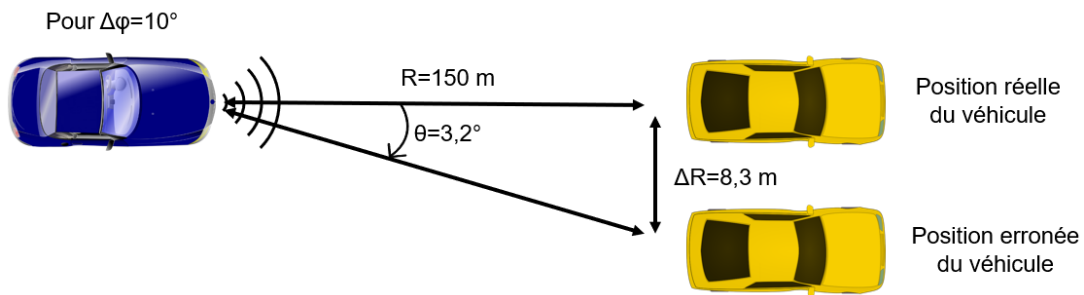


Figure 13. Représentation d'une erreur de détection pour une incertitude sur le déphasage $\Delta\varphi$ de 10°

2.2.3 Radars MIMO

Les radars MIMO (Multiple Input - Multiple Output) sont de plus en plus intéressants pour différentes applications de communications sans fils. Ils permettent d'augmenter le nombre de canaux de communications et donc le débit. Le principal atout des architectures MIMO est d'accroître le nombre des voies en réception avec des voies dites virtuelles : le nombre de voies total est donné par le produit du nombre de récepteurs (N) avec le nombre d'émetteurs (M) [CHE10]. Dans le cas du radar, cela permet une meilleure détection de cibles en augmentant virtuellement le nombre de récepteurs physiques. La Figure 14 représente de manière simplifiée cet avantage : pour deux émetteurs TX1 et TX2 ($M = 2$) et deux récepteurs RX1 et RX2 ($N = 2$), $M \times N$ images sont reçues soit 4 images de la cible.

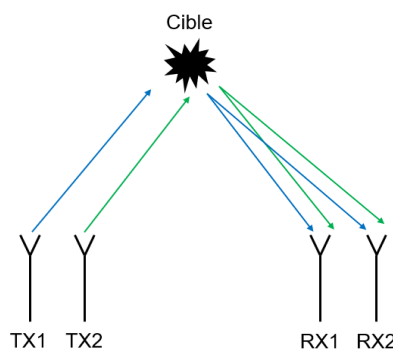


Figure 14. Représentation d'un transmetteur MIMO pour 2 TX et 2 RX

La Figure 15 présente le déroulement du traitement de signal d'un système MIMO. Du côté émetteur, chaque antenne émet un faisceau unique et orthogonal aux autres faisceaux émis par les autres antennes, i.e. que le produit des différents faisceaux émis est nul. Cela offre une grande couverture angulaire et une réduction des lobes secondaires. Chaque signal émis par les antennes est modulé en fréquence. En réception, chaque signal de chaque antenne de réception subit une première FFT pour être traité par des filtres faisant correspondre les signaux orthogonaux reçus avec ceux émis, cela permet de réduire les interférences. Les récepteurs séparent les signaux reçus de chaque émetteur lors d'une première étape. Une deuxième FFT permet ensuite de déterminer la distance comme pour un radar classique. La commodité du MIMO est de pouvoir traiter ces $M \times N$ signaux simultanément, [DON06] et [RAB03].

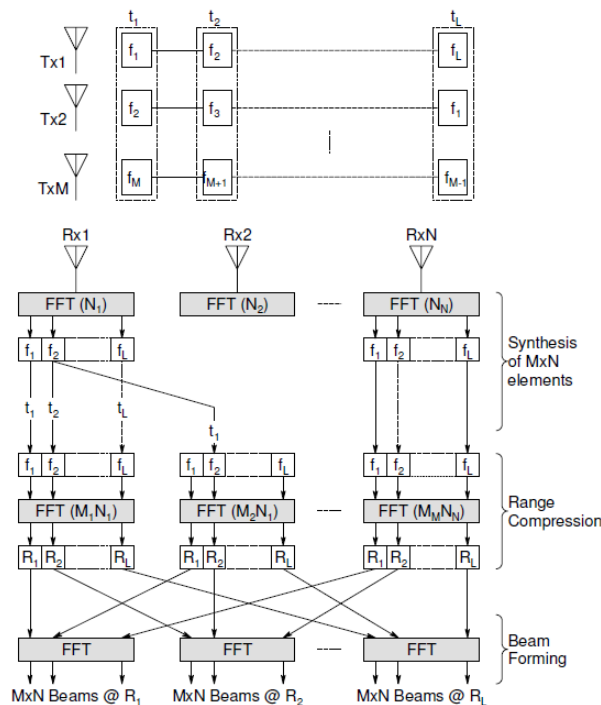


Figure 15. Traitement du signal pour un réseau MIMO [DON06]

Ce type de radar permet notamment d'améliorer la résolution angulaire d'un facteur $\sqrt{2}$ par rapport à un radar conventionnel [RAB03], mais souffre d'un décalage ou « offset » temporel dû aux générateurs de signaux indépendants pour chaque antenne [CAT14].

[SUN14] compare différentes modulations orthogonales pour ce type de radars, comme les modulations TDMA (Time Division Multiple Access) et FDMA (Frequency Division Multiple Access). Différentes solutions de FDMA sont présentées sur la Figure 16. Les différentes modulations de formes d'ondes possèdent des qualités et des défauts tels qu'avoir une bonne orthogonalité au prix de pertes de transmission ou d'augmentation des lobes secondaires. Il faut donc faire un compromis pour chaque application donnée.

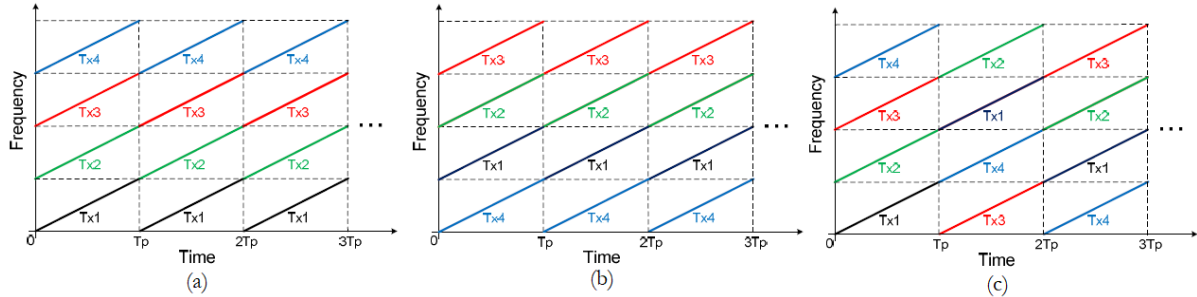


Figure 16. Illustrations d'une modulation MIMO FDMA (a) ordinaire rapide (b) aléatoire rapide et (c) lente [SUN14]

2.3 Modulations utilisées pour les radars

2.3.1 Radars à modulation de fréquence continue

2.3.1.1 Modulation linéaire LFM CW

Les radars automobiles sont majoritairement des radars à onde continue modulée en fréquence (Frequency-Modulated Continuous-Wave - FMCW). Ces radars FMCW permettent de déterminer simultanément la distance et la vitesse d'un objet. Ils possèdent un faible temps de traitement et consomment moins que les radars pulsés [SAP17]. Ce type de radars à modulation linéaire (Linear Frequency-Modulated Continuous-Wave – LFM CW) détermine la vitesse d'un objet grâce à la fréquence de Doppler f_D déduite de la différence des fréquences de battement f_{b1} et f_{b2} , représentées sur la Figure 17 [ROH08]. Cependant, il est important de générer des rampes de modulation très linéaires, nous verrons pourquoi par la suite.

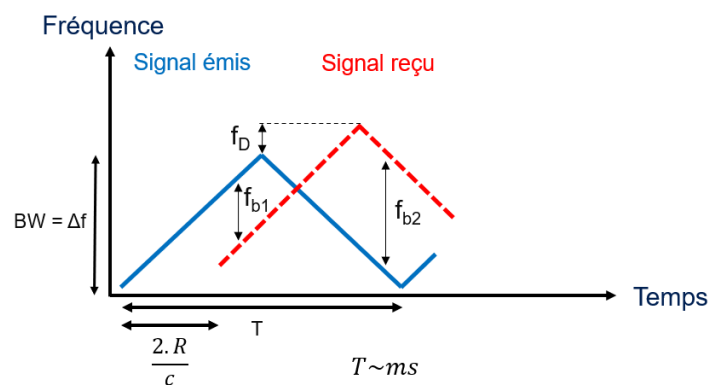


Figure 17. Schéma de principe de modulation linéaire (LFMCW)

L'équation 7 donne la distance de la cible détectée, avec $\Delta f = BW$ la bande passante (bandwidth) en Hertz :

$$R = c \cdot T \cdot \frac{f_{b1} + f_{b2}}{4 \cdot \Delta f} \quad (7)$$

Avec la fréquence de Doppler donnée par :

$$f_D = \frac{|f_{b1} - f_{b2}|}{2} \quad (8)$$

La vitesse radiale relative de la cible v_r est alors :

$$v_r = \pm \frac{f_D \cdot \lambda}{2} \quad (9)$$

Les résolutions de distance et de vitesse sont données par les équations 10 et 11 avec T_R la durée totale des rampes :

$$\Delta R = \frac{c}{2 \cdot BW} \quad (10)$$

$$\Delta v = \frac{\lambda}{2 \cdot T_R} \quad (11)$$

La distance et la vitesse maximum pour cette modulation sont :

$$R_{max} = \frac{c \cdot f_{IF\ max} \cdot T}{2 \cdot BW} \quad (12)$$

$$v_{max} = \frac{\lambda}{4 \cdot T} \quad (13)$$

$f_{IF\ max}$ est la fréquence intermédiaire de battement maximum. Une haute fréquence intermédiaire permet de mieux distinguer les fréquences de battements reçues et améliore la portée mais au prix d'un bruit sur la chaîne de réception plus élevé en bande de base car il faudra intégrer le signal sur une plus grande bande de fréquences. De plus, une fréquence intermédiaire suffisamment élevée permet de sortir du bruit en $1/f$, qui est propre aux technologies MOS et qui n'est pas négligeable. On remarque que plus la bande passante BW est grande, meilleure sera la résolution en distance mais cela dégradera la portée maximale détectable d'un objet. De même, plus le temps d'émission T du signal est court, plus grande sera la vitesse maximale détectable mais cela implique que la durée totale des rampes T_R , pour un nombre fixe de rampes, sera plus courte et donc la résolution sur la vitesse sera moins élevée. Ainsi, un compromis est nécessaire entre une détection rapide et une détection précise d'une potentielle cible.

2.3.1.2 Modulation par chirps

La modulation par chirps est semblable à la LFM CW, mais les chirps sont beaucoup plus courts et n'ont pas de rampe descendante en fréquence, comme présenté sur la Figure 18. Cela permet un gain de temps au niveau de la détermination des caractéristiques de l'objet (distance, vitesse, angle d'arrivée). La durée des chirps rapides est de l'ordre de la dizaine de microsecondes contre une dizaine de millisecondes pour la modulation LFM CW avec des chirps lents [ETS20]. La vitesse est déterminée par la différence de phase due à l'effet Doppler entre les chirps reçus car la variation de la fréquence de battement des chirps reçus est trop petite pour déterminer la vitesse directement. Un seul chirp reçu ne suffit pas, il faut en intégrer plusieurs, ce qui définit l'intervalle de temps de traitement cohérent T_{CPI} (Coherent Processing Interval) nécessaire pour déterminer la vitesse.

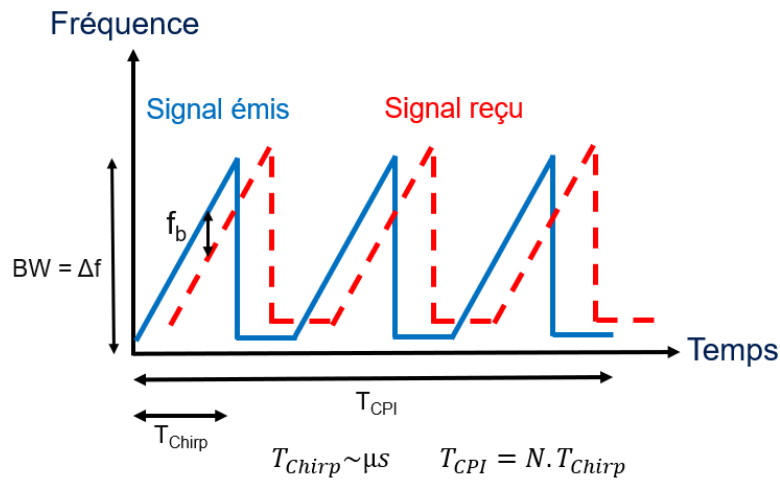


Figure 18. Schéma de principe de modulation par chirps

La distance et la vitesse radiale sont données par les équations 14 et 15, avec $\Delta\varphi$ la différence de phase entre les signaux de deux chaînes de réception voisines :

$$R = c \cdot T_{chirp} \cdot \frac{f_b}{2 \cdot \Delta f} \quad (14)$$

$$v_r = \frac{\lambda \cdot \Delta\varphi}{4\pi \cdot T_{CPI}} \quad (15)$$

La résolution en distance est la même que dans l'équation 10, tandis que la résolution en vitesse est donnée par :

$$\Delta v = \frac{\lambda}{2 \cdot T_{CPI}} \quad (16)$$

Les limitations de cette modulation sont définies par les équations 17 et 18 :

$$R_{max} = \frac{f_{IF\ max} \cdot T_{Chirp} \cdot c}{2 \cdot BW} \quad (17)$$

$$v_{max} = \frac{\lambda}{4 \cdot T_{chirp}} \quad (18)$$

Nous pouvons faire les mêmes remarques que pour la modulation LFM CW. Nous noterons que pour cette modulation, la précision sur la différence de phase est importante pour déterminer la vitesse. Nous allons voir par la suite qu'elle est aussi essentielle pour la détection de l'angle d'arrivée.

2.3.1.3 Modulation FSK-LFMCW

La modulation Frequency Shift Keying Linear Frequency-Modulated Continuous-Wave, FSK-LFMCW, est une modulation qui reprend le principe de la modulation LFM CW en intégrant des sauts de fréquences pour éviter toute ambiguïté de détection de cible [ROH04]. La Figure 19 résume le principe de cette modulation pour deux signaux différents émis.

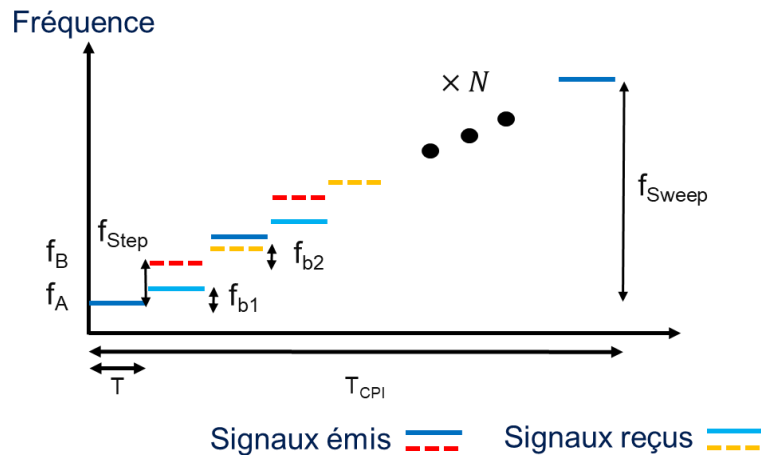


Figure 19. Schéma de principe de modulation FSK-LFMCW

Les signaux reçus de A et B sont traités séparément puis comparés pour détecter une cible unique. En mesurant la fréquence de battement f_b et la différence de phase $\Delta\varphi$ pour chaque signal reçu de la source A et de la source B, avec les équations 19 et 20, il est possible de déterminer R et v_r [ROH08] :

$$f_b = f_{b1} = f_{b2} = \frac{2}{\lambda} v_r - \frac{2f_{Sweep}}{c \cdot T_{CPI}} \cdot R \quad (19)$$

$$\Delta\varphi = 2\pi \cdot f_b \cdot T = \frac{4\pi \cdot T}{\lambda} v_r - \frac{4\pi \cdot f_{Step} \cdot R}{c} \quad (20)$$

On en déduit que la distance R et la vitesse v_r peuvent s'écrire :

$$R = c \cdot \frac{\left(T \cdot f_b - \frac{\Delta\varphi}{4\pi}\right)}{\left(f_{Step} - \frac{T}{T_{CPI}} \cdot f_{Sweep}\right)} \quad (21)$$

$$v_r = \frac{\lambda \cdot f_{Sweep}}{4\pi} \cdot \frac{\left(2\pi \cdot f_b - \frac{\Delta\varphi}{T_{CPI}}\right)}{\left(f_{Step} - \frac{T}{T_{CPI}} \cdot f_{Sweep}\right)} \quad (22)$$

2.3.2 Radars à modulation de phase continue

Les radars à modulation de phase continue, ou Phase-Modulated Continuous-Wave (PMCW), sont basés sur la détection de la corrélation du signal reçu avec le signal codé généré pour déterminer le délai et donc la position de la cible. Un accumulateur permet d'améliorer le rapport signal sur bruit (Signal to Noise Ratio – SNR) et une FFT détermine le décalage en fréquence et permet ainsi la détermination de la distance et de la vitesse. Toutefois cette architecture nécessite une capacité mémoire importante pour stocker toutes les données. La Figure 20 de [GUE17] présente le principe de fonctionnement de ce type de radar.

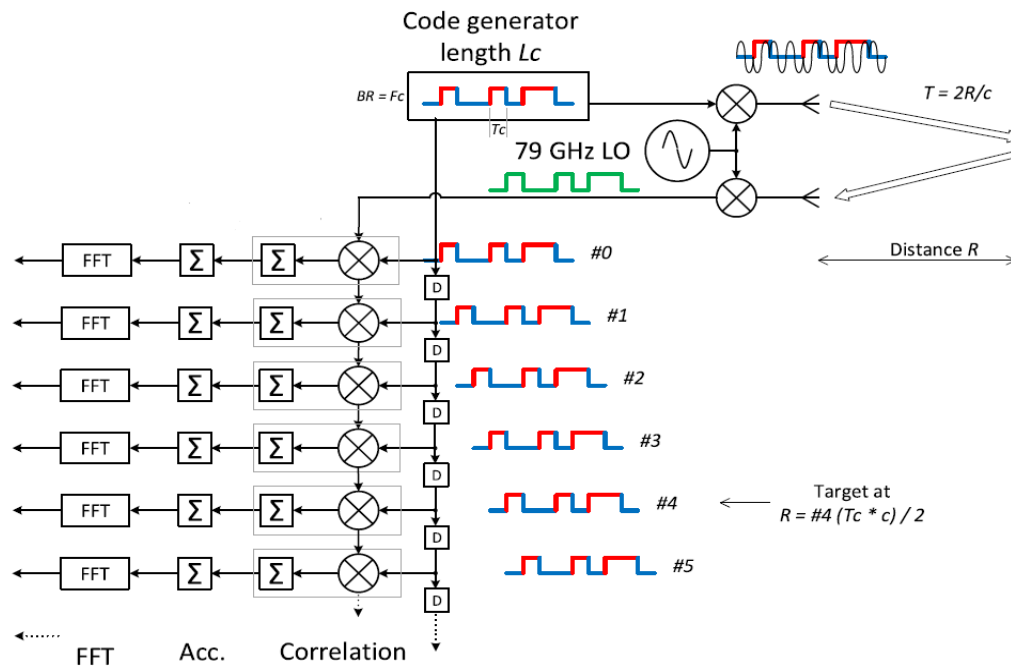


Figure 20. Schéma représentatif de la modulation PMCW [GUE17]

3 Étude au niveau système

3.1 Système radar

Le système radar désigne un ensemble de matériels et de logiciels conçus pour émettre, recevoir et traiter des signaux utiles. La Figure 21 illustre l'architecture classique d'un système radar, quelle que soit le type de modulation choisie pour un radar à réseau phasé, avec seulement une chaîne de réception et une seule chaîne de transmission pour plus de clarté.

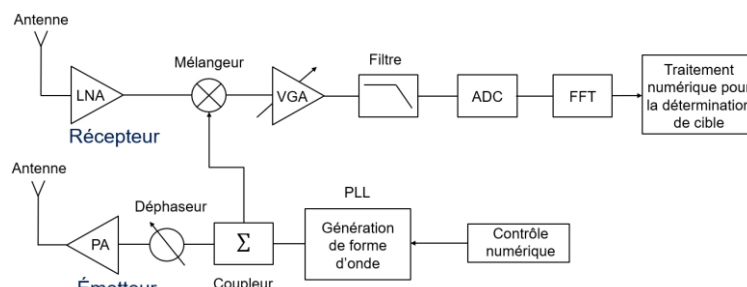


Figure 21. Schéma de principe d'une architecture radar à réseau de phase

Pour la majorité des topologies de radar, l'augmentation de la bande passante permet d'augmenter la résolution spatiale. La génération des formes d'onde est critique : la rampe générée pour la modulation de fréquence doit être très linéaire pour que la FFT ne compromette pas la détection de cible comme le montre la Figure 22. Ceci implique de fortes contraintes sur la partie de la boucle à verrouillage de phase (PLL) qui doit générer des rampes très linéaires et rapides avec des bruits d'amplitude et de phase faibles pour obtenir un bon *SNR*. Le bruit de phase sur le signal OL peut créer un signal bloqueur, hors ou dans la bande, qui va se mélanger et créer une fausse cible.

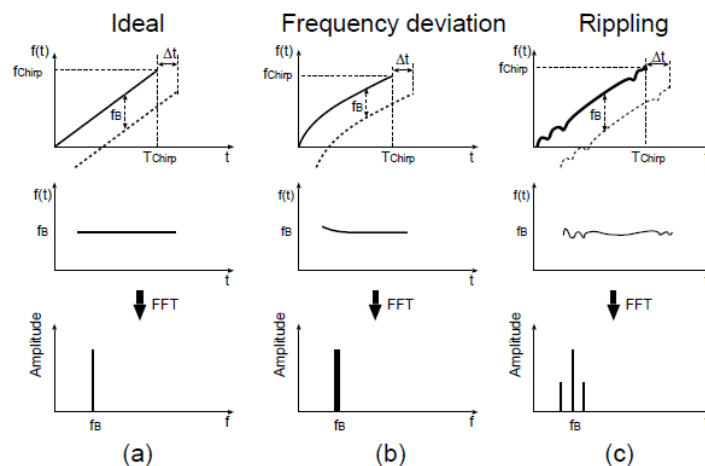


Figure 22. (a) Signal de radar FMCW idéalement linéaire, (b) déviation de fréquence causée par des non-linéarités et (c) apparition de raies secondaires dues à de l'ondulation [FUJ17]

L'amplificateur de puissance de l'émetteur doit délivrer une puissance de sortie suffisamment importante pour compenser les pertes et les atténuations dans l'air et permettre de détecter les obstacles ayant une faible surface de réflexion (Radar Cross-Section – RCS) ou difficilement détectables. La puissance d'émission requise est couramment comprise entre 10 et 20 dBm [ETS20].

Les antennes de la partie émission (TX) et de la partie réception (RX), bien que souvent proches, doivent avoir le moins de couplage possible pour éviter les pertes et fuites. C'est pourquoi elles sont généralement espacées d'une distance de $\lambda/2$. Cela place une contrainte de dimensionnement du radar.

L'amplificateur faible bruit (Low Noise Amplifier – LNA) doit être le moins bruyant possible, i.e. son facteur de bruit (Noise Figure – NF) doit être le plus petit possible d'après la formule de Friis car il est généralement placé en amont de la chaîne de réception, tout en amplifiant suffisamment le signal reçu qui est très faible. Il doit aussi être très linéaire pour éviter de saturer la chaîne lorsque le signal utile ou réfléchi et reçu est trop fort, notamment pour éviter toute apparition de cible dite fantôme car inexistante, après traitement numérique. C'est également le cas lorsqu'il y a des interférences.

Dans le cas du récepteur, le mélangeur, par mélange de fréquences, va permettre d'abaisser la fréquence du signal reçu pour qu'il soit numérisé, les ADC ne pouvant fonctionner à très hautes fréquences ($\sim 4\text{-}5$ GHz). Le mélangeur est lui aussi conçu de manière à être le plus linéaire possible pour obtenir un signal en bande de base propre afin d'être numérisé correctement. Il doit y avoir le moins de fuites possibles entre les voies RF et OL pour éviter de créer de l'offset qui se retrouve en bande de base et qui peut se confondre avec une cible. S'il est passif, il doit avoir le moins de pertes possibles.

L'amplificateur à gain variable (Variable Gain Amplifier – VGA) permet d'amplifier le signal pour ajuster la dynamique à celle de l'ADC permettant d'avoir un SNR élevé et compatible avec le nombre de bits effectifs (Effective Number Of Bits – $ENOB$) de l'ADC, généralement proche de 12 bits. Finalement, le filtre éliminera toutes les harmoniques provenant du mélange de fréquences et des repliements provoqués par l'échantillonnage de l'ADC pour ne pas nuire à la conversion du signal en bande de base.

La topologie dite de « mixer first », qui présente un mélangeur en amont de la chaîne de réception au lieu d'un LNA, est une topologie très étudiée pour avoir une chaîne de réception encore plus linéaire. Mais cela dégrade fortement le NF et le gain de conversion, comme décrit dans [BOR11].

Les FFT successives (FFT dites à trois dimensions) permettent le traitement numérique qui détermine les informations nécessaires à la détection de la cible comme sur la Figure 23. La première FFT permet de déterminer rapidement la distance de l'objet détecté. Une deuxième FFT permettra de déterminer sa vitesse en intégrant plusieurs chirps (T_{CPI}) dans le cas de la modulation par chirps. Enfin, en comparant la différence de phase entre les voies du RX, la troisième FFT donne l'angle d'arrivée horizontal ou azimuth. Ces trois FFT, selon la puissance du signal reçu, fournissent les informations essentielles sur la ou les potentielles cibles détectées.

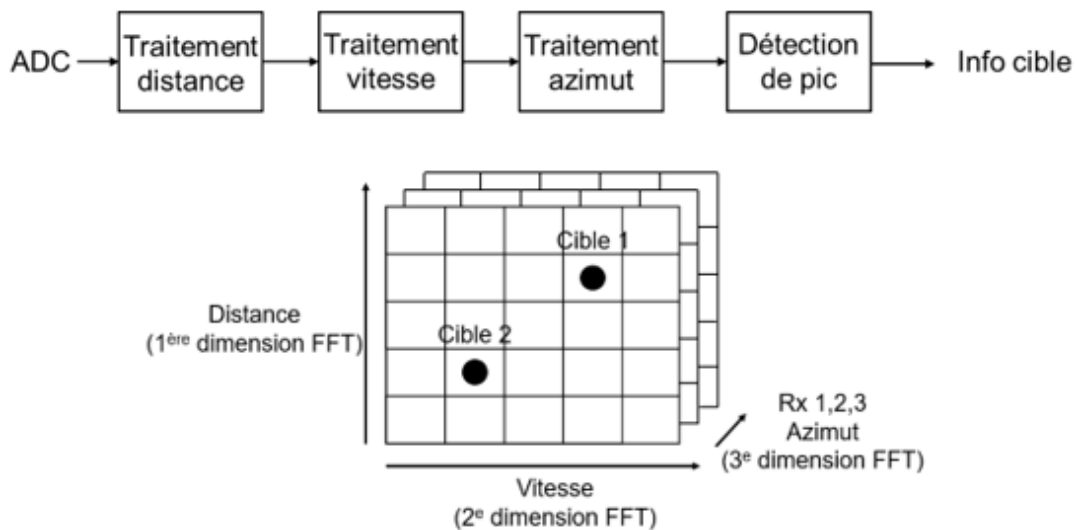


Figure 23. Schéma de traitement numérique pour déterminer les 3 informations nécessaires à la détection d'une ou plusieurs cibles

3.2 Bancs de simulation système radar

La première approche a été de définir un modèle de simulation au niveau système pour comprendre l'ensemble du fonctionnement du radar. Pour cela, en reprenant et en améliorant un banc de simulation sur ADS développé au sein de l'équipe, il a été possible de simuler le fonctionnement d'un système radar : de l'émission d'un signal modulé jusqu'au traitement numérique du signal reçu. Ce banc comporte les éléments suivants : une modulation de signal, la modélisation de la cible (distance, RCS, vitesse et AoA) et de la transmission du signal dans l'air, le comportement des antennes de réception, la chaîne de réception (performances du LNA, mélangeur, amplificateur en bande de base et filtre passe-bas) et des analyseurs de spectres en sortie. L'amélioration du banc consistait à implémenter l'effet Doppler pour déterminer la vitesse d'une cible, à ajouter la possibilité d'avoir plusieurs cibles (2 dans notre cas) et ainsi qu'à étendre ce banc pour deux types de modulations différentes classiquement utilisées en radar pour les comparer : la LFM CW et la modulation par chirps. Le bruit de la partie RF n'a pas pu être entièrement pris en compte dans ces bancs de simulation.

La Figure 24 et la Figure 26 montrent respectivement les bancs de modulation LFM CW et de modulation par chirps utilisés lors des simulations. La Figure 25 et la Figure 27 illustrent les signaux émis simulés ainsi que les spectres des signaux reçus (en rouge et en bleu) une fois les FFT réalisées pour chaque banc. Les simulations dans ces figures prennent en compte deux cibles (en rouge et en bleu) avec deux distances, vitesses et angles d'arrivée différents. La bande passante est identique entre les deux modulations.

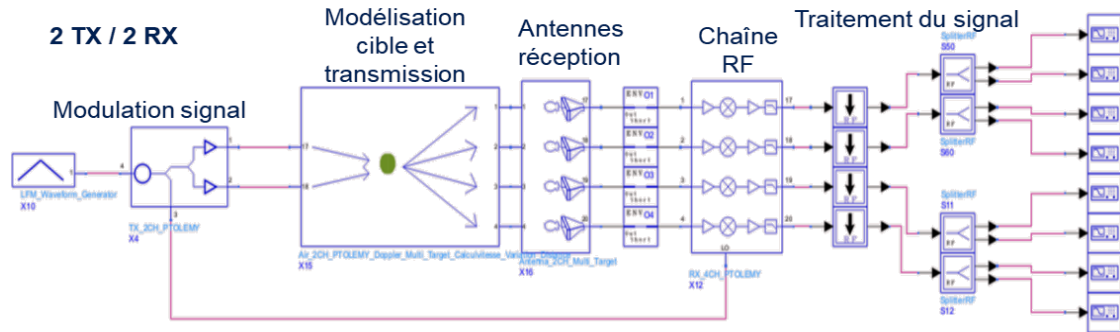


Figure 24. Banc d'un radar à modulation LFM CW

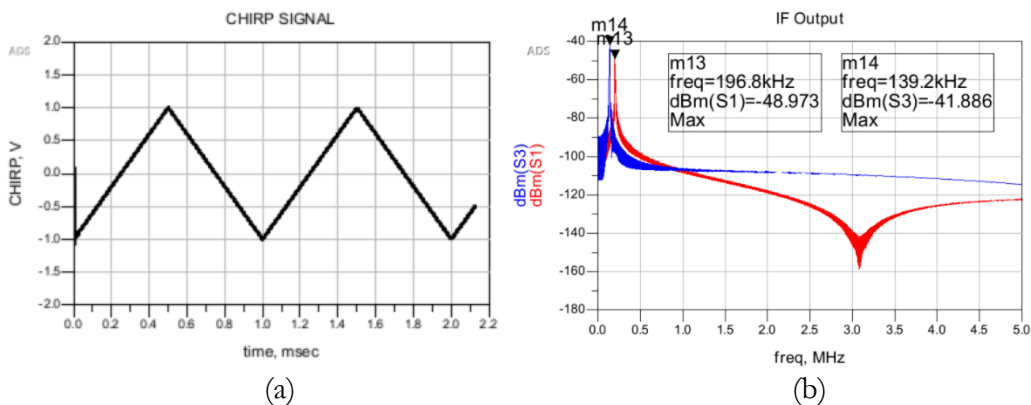


Figure 25. Signal LFM CW émis en simulation (a) et spectres des signaux reçus (b)

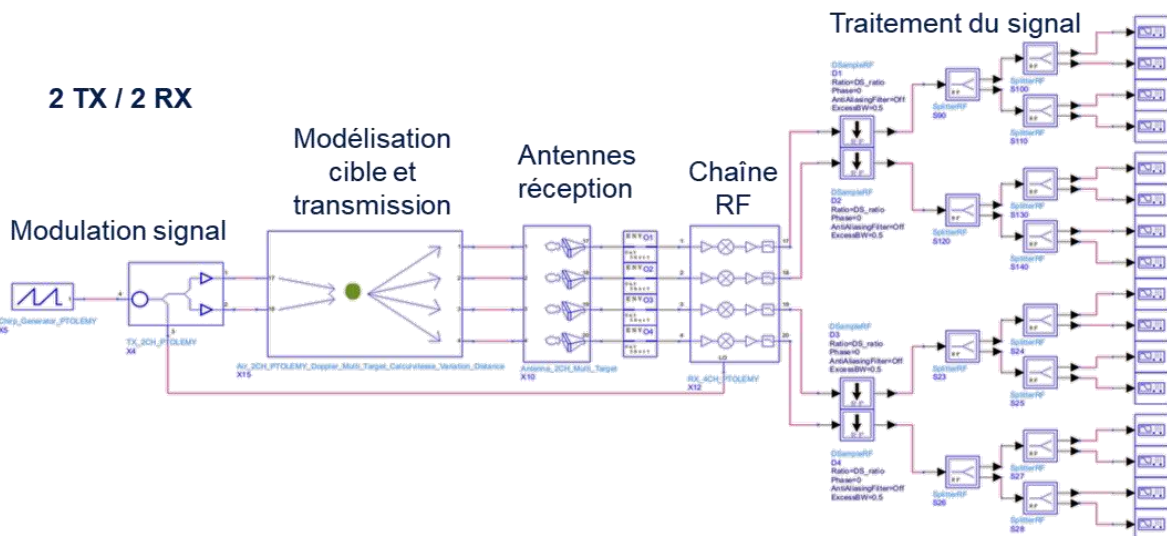


Figure 26. Banc d'un radar à modulation par chirps

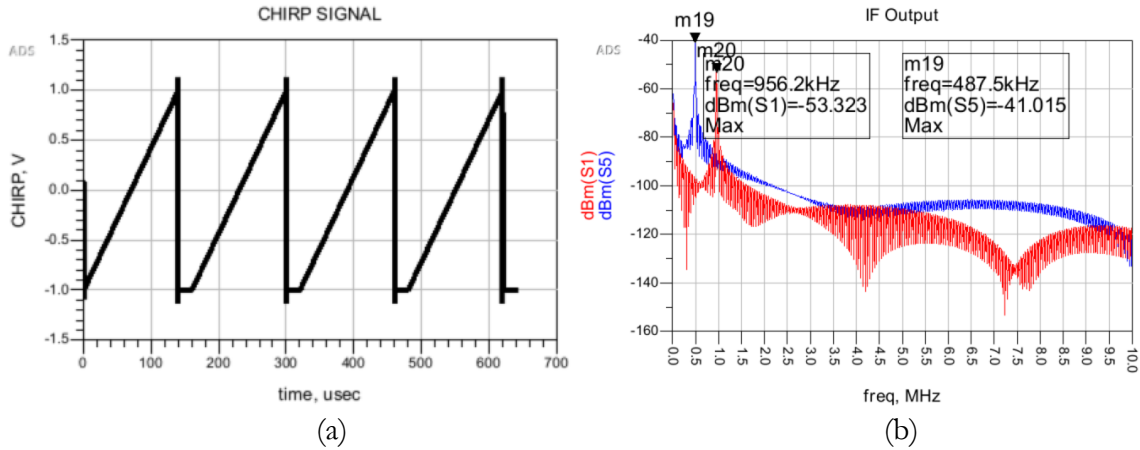


Figure 27. Chirps émis en simulation (a) et spectres des signaux reçus (b)

3.3 Comparaison résultats de simulation/théorie

Les résultats de simulations obtenus avec ces deux modèles de simulation ont permis de comparer les erreurs de simulation obtenues par rapport aux paramètres d'entrée du simulateur. Ces paramètres sont la distance, la vitesse, la surface équivalente radar propre à l'objet (RCS) et l'angle d'arrivée d'une cible. Comme décrit dans la partie précédente, pour chaque modulation et paramètre, il y a une résolution théorique due à la forme d'onde modulée. Les équations de la partie 2.3 sont utilisées ici.

Les différents points simulés ont été obtenus avec des cibles placées à des distance et aussi des azimuts aléatoires. La Figure 28 représente les écarts de simulation concernant la détermination de la distance. Les deux bancs fonctionnent correctement, respectant la résolution théorique qui correspond en fait à l'erreur maximale théorique. Nous remarquons que la résolution théorique de 3,7 cm, calculée avec l'équation 10 pour une bande passante de 4 GHz et pour une portée de 100 m respecte les spécifications radars demandées dans le Tableau 2.

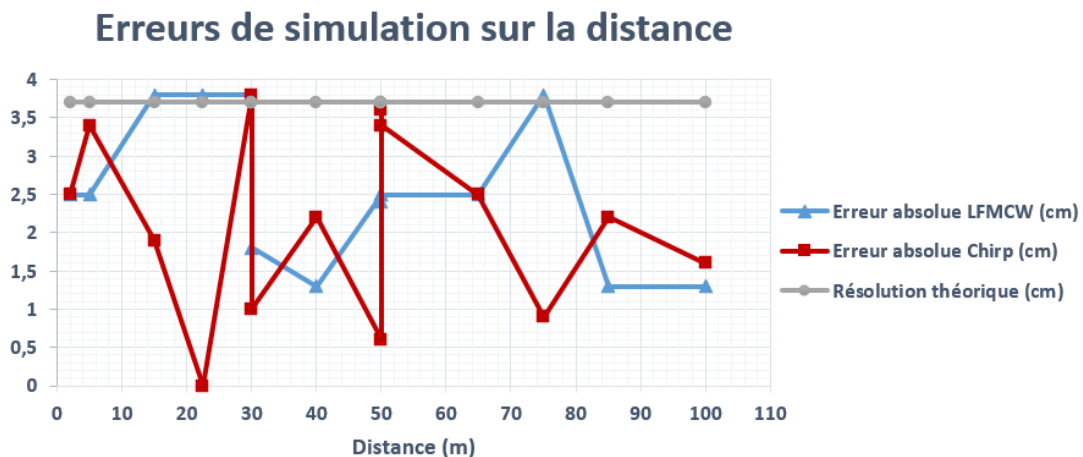


Figure 28. Erreurs de simulation sur la distance

La Figure 29 représente les écarts de simulation sur la détermination de la vitesse. Le banc de simulations LFM CW est fiable, les erreurs de simulation restent en dessous de l'erreur maximale théorique de 7 km/h (équation 11 avec $T_R = 1$ ms). La forme d'onde des chirps est limitante à la fois pour la résolution en vitesse d'un objet (équation 16) et pour la valeur maximale détectable de la vitesse de cet objet (équation 18). Les deux points obtenus en simulation pour des vitesses supérieures à v_{max} sont donc logiquement aberrants. Sachant que la vitesse est calculée avec la phase des signaux reçus pour la modulation par chirps, il y a ambiguïté lorsque cette phase varie de 2π ou quand la valeur de cette phase est respectivement supérieure et inférieure à $+\pi$ et à $-\pi$. C'est le cas pour les autres points qui dépassent ceux de la résolution théorique. Nous constatons effectivement que les formes d'ondes émises dans les deux cas ne respectent pas les spécifications radars sur la résolution de vitesse, voir Tableau 2. Cependant cela donne une représentation suffisante sur le fonctionnement de ces modulations pour les radars.

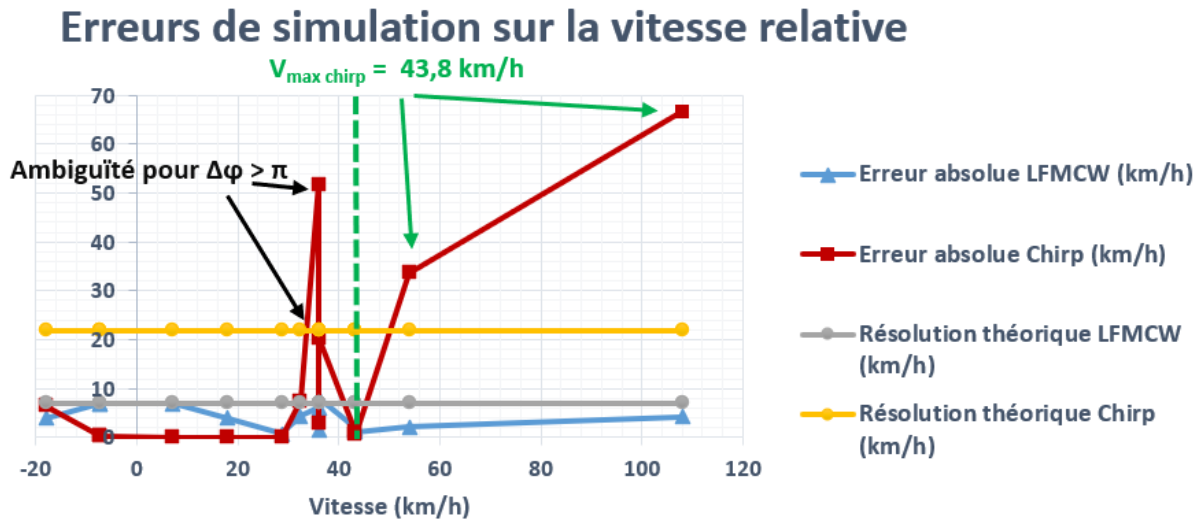


Figure 29. Erreurs de simulation sur la vitesse

La Figure 30 représente les écarts de simulation sur la détermination de l'angle d'arrivée AoA (Angle of Arrival), à l'aide des équations 5 et 6. De nouveau, le banc LFM CW donne de bons résultats. Le banc de la modulation par chirps est très sensible aux paramètres de simulation et notamment sur le paramètre de l'intervalle de temps utilisé lors de la FFT (Fast Fourier Transform). Pour différentes durées réservées pour faire la FFT dans le banc de simulations du système radar, avec les mêmes autres paramètres et pour la même simulation, nous obtenons deux angles d'arrivée différents pour la même cible. Ces écarts pour les angles de 5° , 15° et 70° sont représentés sur la figure 31. Il est important de noter que la spécification de $\pm 2^\circ$ de précision sur l'angle d'arrivée pour le SRR/MRR est respectée jusqu'à un angle de 80° pour un système à deux antennes en réception. La spécification du LRR de $\pm 0,1^\circ$ n'est pas respectée pour un système à deux antennes. La résolution dépend du nombre d'antennes d'après l'équation 6. Il faudrait théoriquement 5 antennes en réception pour le radar longue portée LRR.

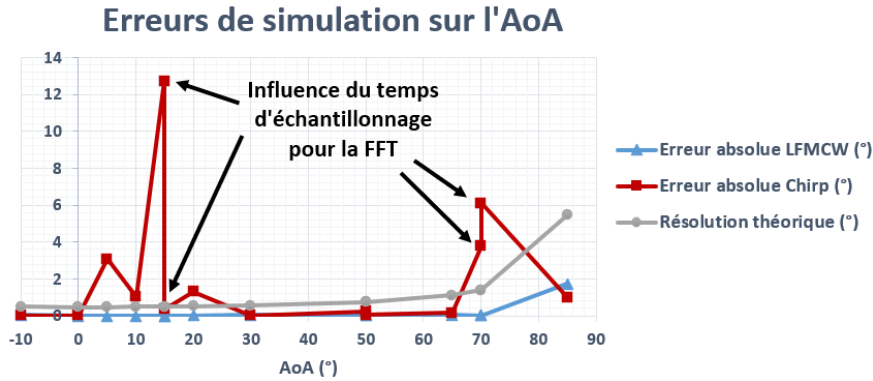


Figure 30. Erreurs de simulation sur l'angle d'arrivée

Les bancs de simulations respectent bien les résolutions théoriques de distance, vitesse et d'angle d'arrivée, à la sensibilité des paramètres de simulation près. Le banc FMCW linéaire est fiable mais nécessite un temps de simulation relativement long car la forme d'onde pour la modulation LFM CW a une durée de l'ordre de la milliseconde comparé à une centaine de microsecondes pour la modulation par chirp. Tandis que le banc avec la modulation FMCW par chirps est assez fiable mais demande une attention particulière sur la définition des paramètres. Il possède surtout l'avantage du gain de temps de simulation. La forme d'onde de cette dernière peut être très limitante, d'où l'utilisation dans les radars embarqués des deux types de modulations pour bénéficier des avantages de chacune. Afin de déterminer l'application du radar souhaitée sur la portée, la vitesse maximale ou l'angle d'arrivée d'une cible, il est nécessaire de définir en amont la forme d'onde émise ainsi que le nombre d'antennes en réception.

Une fois le type de modulation défini au niveau système, il faut réaliser un bilan de liaison de la chaîne RF pour estimer les spécifications du radar au niveau circuit.

3.4 Bilan de liaison de la chaîne RF

Après l'étude des modulations des formes d'ondes, il faut dimensionner la chaîne RF du radar. Pour cela il est nécessaire d'établir son bilan de liaison d'après l'équation de Friis dans le cas d'une transmission en espace libre :

$$P_{RX} = \frac{P_{TX} G_{TX} G_{RX} \lambda^2}{(4\pi R)^2} \quad (23)$$

Avec :

P_{RX} : la puissance reçue (en W)

P_{TX} : la puissance émise (en W)

G_{TX} : le gain de l'antenne d'émission
 G_{RX} : le gain de l'antenne de réception
 λ : la longueur d'onde d'émission (en m)
 R : la distance de l'objet (en m).

Dans le cas d'une application radar l'équation 23 de Friis peut s'écrire :

$$P_{RX} = \frac{P_{TX} G_{TX} G_{RX} \lambda^2 \sigma}{(4\pi)^3 R^4} \quad (24)$$

Avec σ le RCS en m^2 ou surface équivalente radar propre à l'objet. Les pertes dans l'atmosphère de 0,5 dB/km sont négligeables à 77 GHz dans le cas du radar car la détection se fait seulement pour une centaine de mètres. Les atténuations restent légères dans notre cas même en cas de pluie et de brouillard [YUJ03].

Pour plus de commodité, il est possible d'écrire l'équation 24 en décibels sous la forme suivante :

$$P_{RX \text{ dBm}} = P_{TX \text{ dBm}} + G_{TX \text{ dBi}} + G_{RX \text{ dBi}} + 20 \log(\lambda) + 10 \log(\sigma) - 30 \log(4\pi) - 40 \log(R) \quad (25)$$

Afin de déterminer la dynamique nécessaire de la chaîne, il faut prendre en compte les cas extrêmes de détection de cibles, les cas ci-dessous sont pris à titre d'exemples :

- Pour un camion situé à 1 m : $P_{TX \text{ dBm}} = 10 \text{ dBm}$, $G_{TX \text{ dBi}} = G_{RX \text{ dBi}} = 10 \text{ dBi}$, $\sigma = 100 \text{ m}^2$ et $R = 1 \text{ m}$. Ce qui donne : $P_{RX \text{ dBm}} = -11,2 \text{ dBm}$.
- Pour un piéton situé à 150 m : $P_{TX \text{ dBm}} = 10 \text{ dBm}$, $G_{TX} = G_{RX} = 10 \text{ dBi}$, $\sigma = 1 \text{ m}^2$ et $R = 150 \text{ m}$. Ce qui donne : $P_{RX \text{ dBm}} = -118,2 \text{ dBm}$.

Les RCS utilisés proviennent des mesures du rapport de la commission européenne [FOR13]. La valeur de puissance d'émission vient des recommandations de [ITU18]. La chaîne RF doit donc avoir une dynamique d'environ 100 dB et une grande sensibilité pour détecter des signaux proches de -120 dBm. Il faut aussi déterminer le bruit de la chaîne maximum pour pouvoir détecter de telles cibles. La température de bruit des antennes n'a pas été prise en compte.

D'après l'équation 24 la distance maximale R_{max} détectée est :

$$R_{max} = \left[\frac{P_{TX} G_{TX} G_{RX} \lambda^2 \sigma}{(4\pi)^3 P_{RXmin}} \right]^{\frac{1}{4}} \quad (26)$$

L'équation 26 peut aussi s'écrire :

$$R_{max} = \left[\frac{P_{TX} G_{TX} G_{RX} \lambda^2 \sigma}{(4\pi)^3 \times \left(\frac{S}{N}\right)_{min} \times F \times k T_0 B} \right]^{\frac{1}{4}} \quad (27)$$

Avec :

$\left(\frac{S}{N}\right)_{min}$: le rapport signal à bruit minimum (*SNR* en dB)

F : le facteur de bruit linéaire (*NF* le facteur de bruit en dB)

k : constante de Boltzmann [$1,381 \times 10^{-23} \text{ J}\cdot\text{K}^{-1}$]

T_0 : température normalisée [en K]

B : la bande passante d'intégration [en Hz].

Le *SNR* minimum, pour une bande réduite autour du signal utile, pour détecter de faibles signaux d'entrée donné par [SAM18] est de 20 dB. Avec l'équation 27, dans le cas du piéton en prenant R_{max} égal à 150 m, pour un temps d'intégration de 10 ms (soit une bande passante B de 100 Hz) et pour une température T_0 de 290 K, le facteur de bruit à ne pas dépasser de la chaîne est alors de 15,8 dB. D'après les recommandations de l'Union International des Télécommunications [ITU18], le bruit du récepteur ne doit pas dépasser 15 dB pour le radar 76-77 GHz et 12 dB pour le radar 77-81 GHz.

D'après les équations 12 et 17 donnant R_{max} , la forme d'onde de la modulation utilisée est importante. Cependant R_{max} est aussi influencé par la chaîne RF. La réception d'un signal bloqueur de -10 dBm implique que la puissance reçue par le mélangeur sera de 5 dBm, si le gain du LNA est de 15 dB, typiquement. Il faut donc que le mélangeur comprime au-delà de 5 dBm car s'il comprime avant, il y aura alors des pertes sur le signal reçu, ce qui diminue donc la distance maximale détectable par le radar, donc sa portée.

Un effet connu des bloqueurs est la désensibilisation du gain. C'est-à-dire qu'en présence d'un bloqueur, le gain du signal utile va décroître plus rapidement que le gain du bloqueur. À la compression, il y aura 2 dB de pertes sur le signal utile [GAR00], [MEY95]. En reprenant le cas d'un piéton et l'équation 26 on a, sans bloqueur, une distance maximale R_{max} égale à 150 m. En revanche avec la présence d'un bloqueur qui fait comprimer la chaîne de réception, une perte de 2 dB sur le signal utile revient grossièrement à perdre 2 dBm de puissance de signal transmis. On obtient alors R_{max} de 133,7 m, il y a donc une baisse de 16,3 m de la portée maximale du radar en présence d'un bloqueur. Il est donc nécessaire de concevoir un mélangeur avec un point de compression à 1 dB le plus élevé possible.

En conclusion il est nécessaire de concevoir une chaîne de réception RF très linéaire avec un faible NF , ce qui est décrit dans [TRO12]. Le bruit va également détériorer la distance maximale détectable. Les spécifications recherchées pour la partie amont (RF) de la chaîne (LNA-Mélangeur) : un ICP_{1dB} de -10 dBm d'après les calculs précédents concernant les signaux bloqueurs ainsi qu'un NF_{DSB} (*Double Side Band*, qui est 3 dB inférieur au NF_{SSB} simple bande) de 6 dB pour se placer à l'état de l'art [MUR19].

3.5 Problèmes rencontrés par les radars automobiles

3.5.1 Interférences

Augmenter le nombre de capteurs dans les véhicules ainsi que le nombre de véhicules équipés de radars présente un inconvénient majeur : les interférences. Deux types d'interférences peuvent apparaître, le premier concerne les interférences provenant d'un radar d'un autre véhicule, fonctionnant aux mêmes fréquences, ce qui génère une raie parasite qui peut se confondre avec un écho et par conséquent une cible fantôme, comme représenté sur la Figure 31. Le deuxième concerne les interférences continues, qui peuvent provenir de l'environnement interne ou externe, comme sur la Figure 32. Ces interférences détériorent le SNR en augmentant le niveau de bruit et peuvent saturer le mélangeur [ASC19], peu importe le type de radar ou de modulation utilisée [BRO07] et [BOU17].

Il existe des méthodes de résolution pour réduire ces interférences telles qu'utiliser une transformée de Fourier à court terme (Short-Time Fourier Transform - STFT), un codage de phase avec une modulation FMCW ou de coder des sauts de fréquences dans la bande. Les deux premières techniques sont efficaces mais demandent un certain effort tandis que la dernière est plus facile à réaliser, elle permet de supprimer les cibles fantômes mais augmente le niveau de bruit, [ASC19] et [LUO13].

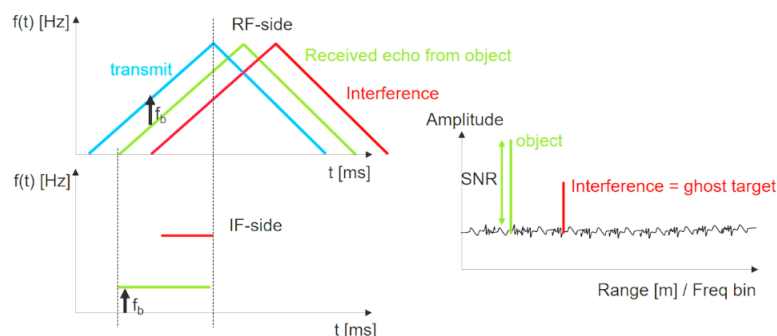


Figure 31. Effet d'une interférence à fréquence modulée dans la bande passante sur la détection d'objets [ASC19]

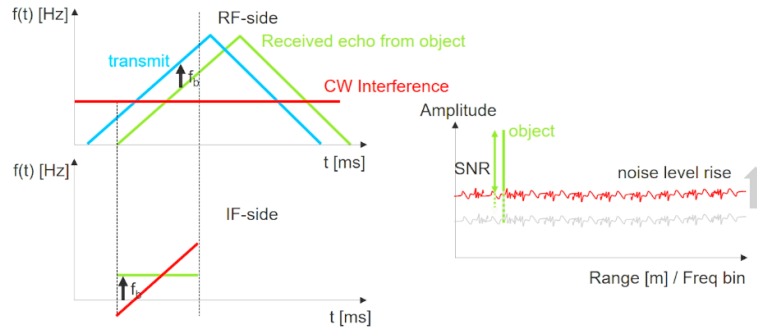


Figure 32. Effet d'une interférence à fréquence continue dans la bande passante sur la détection d'objets [ASC19]

3.5.2 Effets des pare-chocs

3.5.2.1 Surface sélective de fréquence (FSS)

Les pare-chocs sont également une source de problèmes pour les radars. Leur simple composition, leur peinture ou leur déformation à la suite d'un choc créent des réflexions et réfractions comme illustré sur la Figure 33. Lorsque les radars sont placés derrière les pare-chocs, ces réflexions peuvent perturber le fonctionnement du radar comme saturer la chaîne de réception RF, créer des cibles fantômes ou mener à des erreurs sur la position exacte d'une cible (distance, vitesse et azimuth) [SUZ17], [CHA18] et [ETS20].

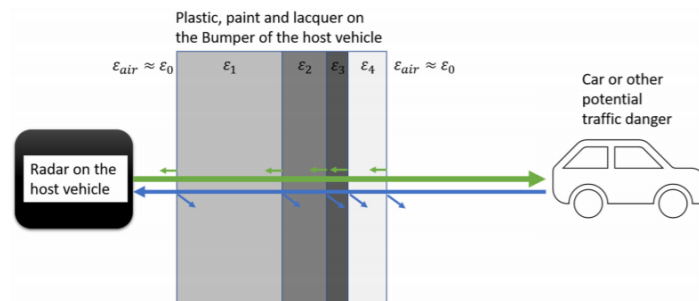


Figure 33. Diagramme d'un radar avec les différentes permittivités et limites des pare-chocs peints [EMI19]

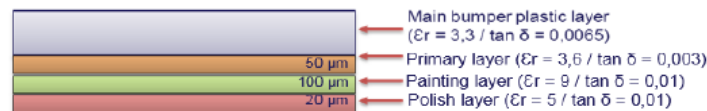


Figure 34. Structure d'un pare-chocs peint [CHA18]

La Figure 34 donne des valeurs de permittivités et des pertes diélectriques des couches de peinture d'un pare-chocs. Une des solutions possibles pour diminuer les dégradations des pare-chocs, en prenant en compte leur peinture, sur les radars est de placer une couche anti-réflexion appelée surface sélective en fréquence ou frequency selective surface en anglais (FSS), comme sur la Figure 35, [CHE16] et [FIT11]. Il s'agit d'une surface périodique conçue pour réfléchir, transmettre ou

absorber les champs électromagnétiques [MUN00]. La FSS agit comme un filtre passe-bande ou coupe-bande comme sur la Figure 36. Elle est conçue dans une couche de matériau qui permet de filtrer les réflexions des pare-chocs sur la bande de fréquences désirée. [FIT11] propose différentes structures de FSS et montre leurs différents coefficients de réflexions obtenus sur la Figure 37 et la Figure 38. La structure avec une simple croix est la plus adaptée dans leur cas.

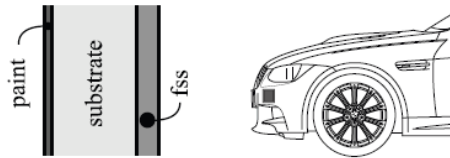


Figure 35. Montage possible de la FSS derrière le pare-chocs [FIT11]

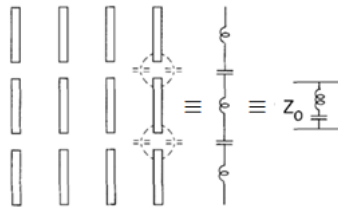


Figure 36. Équivalence de la FSS à un filtre coupe-bande

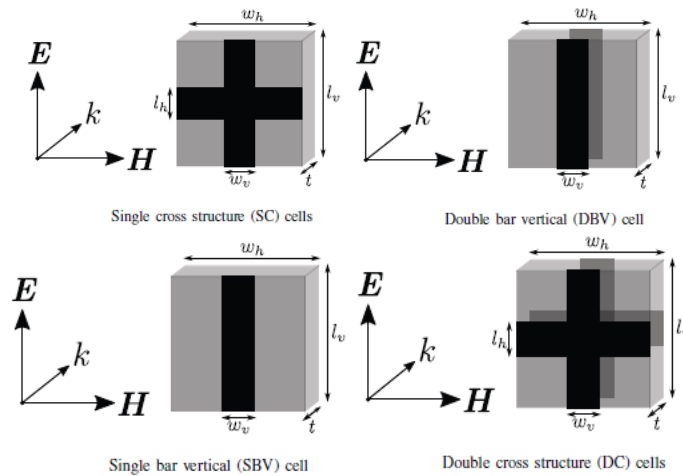


Figure 37. Représentation des différentes cellules de FSS possibles [FIT11]

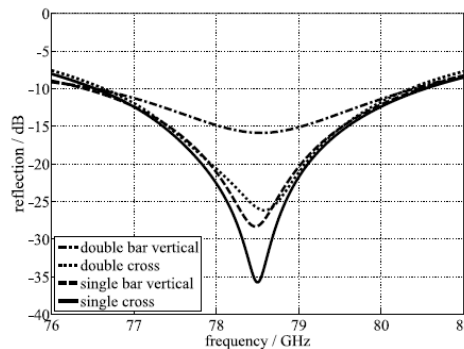


Figure 38. Comparaison des coefficients de réflexion (S_{11}) simulés pour les différentes structures de FSS [FIT11]

Cette technique est intéressante mais demande un effort de conception et une certaine finesse de réglage pour être bien adaptée au pare-chocs concerné et fonctionner sur l'entière bande de fréquences du radar. De plus, il est nécessaire de sélectionner le bon matériau pour le pare-chocs correspondant.

3.5.2.2 Conducteur magnétique artificiel (AMC)

Le conducteur magnétique artificiel (AMC) est une autre solution pour atténuer les réflexions dues aux pare-chocs. Le principe est de réduire ces réflexions multiples en concevant une antenne sur le radar avec un faible RCS. Un AMC et un conducteur électrique parfait (PEC) sont placés autour de l'antenne plane pour créer des interférences destructrices. À sa fréquence de résonance, un AMC a un coefficient de réflexion égal à 1 et ne déphase pas le signal d'une onde incidente, comparé à un PEC qui introduit un déphasage de 180° . En combinant l'AMC qui réfléchit l'onde incidente et le conducteur électrique parfait qui introduit un déphasage de 180° , cela crée une interférence destructrice, ainsi l'onde incidente aura une amplitude nulle et sera réfléchi dans d'autres directions [VAS18] et [PAQ07]. Une photographie d'un réseau d'antennes microrubans entouré d'un AMC est représentée sur la Figure 39.

[VAS18], sur la Figure 40, mesure une réduction de la première réflexion de l'antenne sous test (AUT) due au pare-chocs (bumper) d'environ 7 dB avec une structure AMC.

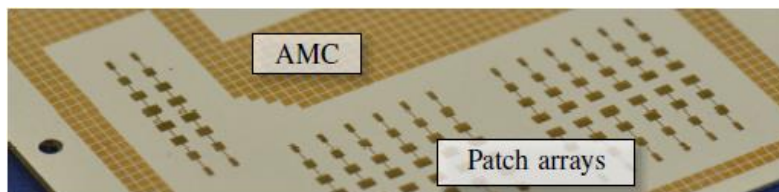


Figure 39. Photographie d'un réseau d'antennes microrubans avec AMC [VAS18]

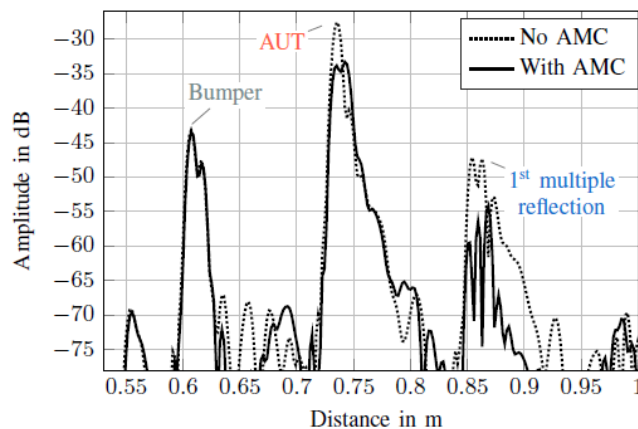


Figure 40. Comparaison des mesures de réflexion avec et sans AMC [VAS18]

3.5.3 Variations de température

Les normes automobiles font partie des plus exigeantes en termes de sécurité. Les radars doivent être fonctionnels en toutes conditions et en garantissant la meilleure fiabilité possible. La température est un facteur à prendre en compte lors de la conception des radars. Comme précisé dans le Tableau 2, le radar doit pouvoir fonctionner pour des températures allant de -40°C à 105°C voire jusqu'à 150°C . Dans [WEI19], les températures auxquelles fonctionnent les différentes parties d'un véhicule sont listées. Les variations de température peuvent facilement dégrader le fonctionnement de parties du radar, comme les antennes ou le circuit radiofréquences (RF).

Dans le cas du transistor bipolaire, le coefficient β qui est le rapport du courant de collecteur et du courant de base dépend de la température. Dans le cas du transistor MOS, la température joue sur la mobilité des électrons dans le canal et la tension de seuil V_{th} , ce qui fait varier le courant de drain et donc la transconductance g_m . Les fortes variations de température dégradent les performances RF telles que le facteur de bruit NF , le gain ou la linéarité et nécessitent un contrôle particulier, comme proposé dans [GIN18]. La variation de température a également un impact sur la phase du signal reçu par le récepteur. À titre d'exemple, [FUJ17] présente un contrôle de phase des différents canaux de la chaîne de réception en fonction des variations de la température.

4 Conclusion du chapitre

Dans ce premier chapitre nous avons pu introduire le fonctionnement des radars et décrire leur utilisation dans le domaine automobile. Après avoir présenté les différentes modulations mises en œuvre pour ces radars, nous avons pu définir leurs performances (distance et vitesse maximales détectées, résolution, angle d'arrivée) à partir de paramètres spécifiques (bande passante, période des signaux, excursion en fréquence). Les spécifications concernant la partie RF du récepteur radar que nous visons après l'étude système sont de ne pas comprimer en dessous de -10 dBm pour être insensible aux différents bloqueurs, d'avoir un gain suffisant dans la chaîne et un facteur de bruit inférieur à 6 dB pour obtenir un rapport signal à bruit supérieur à 20 dB. Pour la résolution horizontale sur l'angle d'arrivée, nous nous sommes basés sur une spécification de précision à $\pm 0,1^{\circ}$, ce qui est visé par l'industrie actuelle [MCI19]. Ces spécifications sont sévères et difficiles à satisfaire. Elles correspondent à celles visées par les producteurs de radars automobiles. Par exemple avec cette précision, on commet une erreur de détermination de l'angle

d'arrivée (azimut) de 3,5 mm pour une cible située à 1 m, une erreur de 35 cm pour une cible située à 100 m et une erreur de 87 cm pour une cible située à 250 m. Le Tableau 3 résume les performances recherchées pour ce travail concernant le récepteur radar RF à concevoir.

Spécifications visées	Récepteur radar 76-81 GHz
Facteur de bruit DSB	6 dB
Point de compression à 1 dB	-10 dBm
Précision angulaire horizontale	$\pm 0,1^\circ$
Taille	$< 1 \text{ mm}^2$
Consommation	$< 100 \text{ mW}$

Tableau 3. Résumé des performances visées pour la tête de réception RF du radar

Dans un second temps, à l'aide d'une étude système et de simulations, nous avons pu comparer les deux types de modulations les plus utilisés pour ces radars. Ces résultats ont confirmé l'influence des paramètres spécifiques propres à chaque modulation sur les performances. La modulation LFM CW est la plus lente mais la plus fiable tandis que la modulation par chirps nécessite moins de temps pour déterminer la distance et la vitesse d'un objet, à condition de bien définir les paramètres de la FFT, le temps d'intégration et la durée des chirps.

Nous avons également pu voir que la spécification de $\pm 2^\circ$ de précision sur l'angle d'arrivée était théoriquement respectée jusqu'à un angle de 80° pour un récepteur à deux antennes. Pour tenir théoriquement la spécification de précision à $\pm 0,1^\circ$, il faudrait 5 antennes en réception, ce qui a un coût au niveau du système radar. De plus, selon les paramètres de modulation et de FFT, des erreurs de détermination sur la distance, la vitesse et l'angle d'arrivée sont possibles. Il est donc nécessaire de contrôler ces erreurs. Nous verrons dans le chapitre suivant les différentes manières existantes de réaliser des autotests et de corriger ces erreurs dans de tels circuits.

Enfin, une liste des problèmes qui peuvent être rencontrés par l'implantation de ces radars derrière les pare-chocs a été dressée. Il apparaît de manière évidente que les variations de température induiront des modifications significatives du point de fonctionnement du radar et nécessitent l'intégration d'un système de compensation.

Le chapitre suivant présentera les différentes solutions envisageables.

Chapitre 2

1 État de l'art des BIST et calibrations existantes

1.1 Importance d'un système de BIST

1.1.1 *Le Built-in Self Test (BIST)*

Le procédé CMOS permet une intégration complète des systèmes sur des puces silicium. Historiquement, la technologie CMOS était plus adaptée aux circuits numériques qu'aux circuits analogiques, tels que les circuits radiofréquences (RF), car les premiers sont plus robustes aux disparités technologiques et à la réduction des tensions d'alimentation, ce qui entraîne moins de rebut que les seconds.

De plus, les paramètres électriques des transistors sont sensibles aux variations de la température, aux effets parasites (capacités, diodes), aux effets de canaux courts et aux fuites de courant, à travers des capacités ou dans le substrat, qui ne sont plus négligeables aux fréquences millimétriques [STE17], [SLE10].

Il est donc crucial de minimiser ce genre de dispersions qui peuvent fortement influencer sur les performances des circuits. Ces dispersions sont plus connues sous le nom de variations PVT : Process, Voltage and Temperature. Pour compenser ces variations PVT inévitables dans un circuit, une des solutions possibles est l'utilisation de systèmes d'autotest (Built-in Self Test - BIST). Ces BIST permettent de détecter les dispersions et facilitent la calibration du circuit. Nous verrons par la suite quels sont les types de calibrations existants et leur mise en place, avec ou sans la présence d'un BIST.

Une des demandes majeures du marché actuel est de réduire les coûts de tests des circuits intégrés. En effet, les tests et les mesures de circuits imprimés sont coûteux et prennent du temps, notamment pour leur industrialisation. La réduction des coûts de tests se caractérise par la réduction du temps de diagnostic, des coûts de maintenance et de réparation. Dans l'optique de réduire ces coûts, les concepteurs se sont donc dirigés vers des circuits ayant la faculté de s'autotester ou au moins de détecter un dysfonctionnement, i.e. les BIST [ROB95], [TON95] et [KIS10].

1.1.2 Utilisation dans l'automobile

Les radars automobiles sont soumis à la norme ISO 26262 qui garantit la fonctionnalité des systèmes de sécurité dans les véhicules. Les contrôles de qualité et d'absence de défauts sont donc nécessaires.

Comme nous l'avons vu au cours du premier chapitre, certains paramètres sont critiques pour assurer le bon fonctionnement du radar, notamment la précision sur la phase des signaux reçus. En effet, quelques degrés de variations sur la phase d'un signal d'une voie de réception entraînent une détection erronée d'un objet. Cela peut aller jusqu'à plusieurs mètres d'écart sur la position exacte de cet objet.

Une solution de calibration pour les circuits est donc à favoriser. L'utilisation du BIST se justifie aussi par le fait qu'il est moins coûteux de changer un circuit défectueux en le testant en amont que de changer le circuit encapsulé, placé sur PCB, intégré sur puce ou même monté sur un véhicule. D'autant plus que le coût du silicium reste relativement faible.

Les défaillances majeures pour un radar automobile sont celles qui concernent la détection d'objets : position, vitesse et angle d'arrivée. Pour un radar avec un réseau d'antennes, il y a de multiples sources d'erreurs telles que : les couplages mutuels inconnus, les pertes de gain ou de puissance de sortie, l'orientation des antennes non maîtrisée, le déséquilibre du gain et de la phase, de même pour les récepteurs I/Q, les réflexions des champs proches, les fuites internes et la non-linéarité des composants [TUN09].

Pour détecter et corriger ces variations en temps réel, il faut une calibration en temps réel ou dite « online », i.e. une calibration qui utilise un BIST pendant le fonctionnement du radar pour déterminer quelles sont les dispersions et/ou variations à compenser. Cependant, réaliser des mesures en temps réel sur puce pour le BIST requiert un certain temps de test, ce qui peut bloquer l'utilisation du radar pendant une certaine durée. Une calibration « offline » a lieu avant la mise en fonctionnement tout en étant généralement suppléée par des algorithmes de calibration lorsque le radar fonctionne. Elle ne nécessite pas de BIST analogique. La notion de BIST analogique ou numérique est définie dans la partie suivante.

1.2 Calibrations analogique et numérique

Avant de concevoir un système de calibration il faut déterminer la meilleure méthode pour calibrer le plus rapidement possible sans que cela soit trop coûteux en espace, en temps et en consommation d'énergie.

On entend par calibration de type analogique, un système de calibration faisant intervenir un circuit analogique conçu et intégré dans le circuit. Une calibration numérique est quant à elle, par exemple, contrôlée par un processeur de signal numérique (Digital Signal Processor - DSP) et possède des algorithmes dédiés pour traiter le signal numérisé. Les capteurs du BIST sont soumis aux mêmes variations PVT que le circuit donc sont également sujets à des variations [BHA04]. Cependant, dans un souci d'amélioration de la résolution et d'estimation de détection d'objets pour un réseau d'antennes possédant une large ouverture, il est important de capter et de traiter un nombre d'informations considérables, ce qui demande un effort numérique colossal [TUN09].

Dans [KIS10], le système de BIST majoritairement utilisé est l'émission d'un signal de test en interne puis la réception et le traitement numérique de l'information captée. La calibration d'un circuit peut se faire entièrement par traitement numérique au moyen d'algorithmes dédiés, ou bien avec un BIST analogique en incluant un traitement numérique pour la correction. La partie analogique ne représente qu'une petite partie du système radar. C'est sur la partie numérique que se concentrent principalement les efforts de développement, pour favoriser, par exemple, l'ouverture au « machine learning », à l'imagerie, à l'interopérabilité entre les radars et à la compréhension de situations à l'aide du radar [DIC16].

La question suivante se pose donc : quel est l'intérêt de placer un BIST s'il est possible de calibrer le circuit entièrement en numérique ? Nous verrons par la suite que lorsqu'il y a des écarts de phase trop importants, les algorithmes de correction ne sont plus aussi efficaces et que ceux de détection ne convergent plus. Les BIST servent également d'indicateurs simples de fonctionnement lors de mesures de défaillances. Une calibration hybride pourrait donc être judicieusement envisagée.

1.3 Différentes techniques de calibration

De multiples techniques de calibration de circuits sont présentes dans la littérature, c'est pourquoi seule une liste condensée, regroupant des solutions numériques et analogiques des techniques les plus pertinentes, est exposée dans cette section.

1.3.1 Algorithmes de calibration

Il existe déjà de nombreuses techniques de calibrations numériques, comme avec le déphasage « phase-shifting » numérique et l'utilisation d'un DSP pour déterminer le déphasage entre deux voies et corriger les erreurs de phase [HUA13].

[STE19] compare les algorithmes de calibration d'antennes et d'estimation d'angle d'arrivée (Angle of Arrival - AoA). Pour un certain nombre de cibles avec un fort rapport signal à bruit (Signal to Noise Ratio - *SNR*) d'environ 50 dB, ce qui est très difficile à obtenir, il est possible d'avoir une précision de détection de l'AoA au centième de degrés près. Cependant, cette étude a été réalisée sur le radar IWR1443 de chez Texas Instruments, en technologie 45-nm RF CMOS, après une première calibration « offline » en plaçant une cible avec un angle précis. De plus, les angles d'arrivée étudiés sont seulement compris entre -25° et 25° . Le résultat est donc à nuancer. Une autre technique de calibration est de prévoir le comportement des antennes à réseau de phases et d'utiliser un algorithme de correction, de cette manière le BIST n'est plus nécessaire [LI03]. Cela requiert une étude poussée des antennes.

[HAR16] présente une calibration uniquement numérique en estimant la déviation standard de phase, puis en calculant les amplitudes et phases moyennes reçues et en utilisant la méthode des moindres carrés pour déterminer les paramètres de la fonction représentant l'erreur de phase minimale. La précision de phase obtenue est de $0,3^\circ$, en prenant en compte le matériau du pare-chocs derrière lequel est installé le radar.

L'algorithme MUSIC (Multiple Signal Classification) est majoritairement utilisé pour la détermination de l'AoA, ou de la direction d'arrivée (Direction of Arrival – DoA) en radar. Il existe depuis les années 80 [TAN14] et a depuis été amélioré et optimisé pour les systèmes radars. Cet algorithme se base sur l'utilisation de matrices de covariance pour décorréler le signal reçu du bruit. Il fait la décomposition en valeurs propres de la matrice de covariance afin d'obtenir les vecteurs propres du signal et du bruit. La détection de l'angle d'arrivée se fait lorsque la fonction, créée par les matrices de signaux et de bruit, qui définit le spectre spatial présente un pic (un pôle plus précisément) pour une valeur d'angle donnée. Plus il y a de chaînes dans le réseau, plus l'algorithme est performant. Cependant, l'algorithme MUSIC est sensible aux couplages mutuels entre voies, aux variations et offsets de phase et d'amplitude. Le principal inconvénient de cet algorithme est qu'il nécessite un fort *SNR* (>15 dB) [TAN14], [MAN15] et [FU18]. Il est souvent combiné avec un système de calibration des antennes. Par exemple, dans [MA20], l'offset de phase des différents récepteurs est corrigé par une calibration offline puis l'algorithme MUSIC est utilisé pendant le fonctionnement du radar. [WAN09] proposent une méthode d'auto-calibration pour éliminer les erreurs de gain et de phase pour que l'algorithme MUSIC fonctionne correctement et permette ainsi d'améliorer les performances générales du radar.

[AUM89] et [NAF19] présentent des systèmes d'auto-calibration d'antennes par couplages mutuels avec 1° de précision de phase en déterminant le comportement du couplage d'une antenne sur ses antennes voisines, comme l'illustre

la Figure 41, C_i pour i allant de 1 à 3, représentant le couplage en dB d'une antenne patch avec ses voisines.

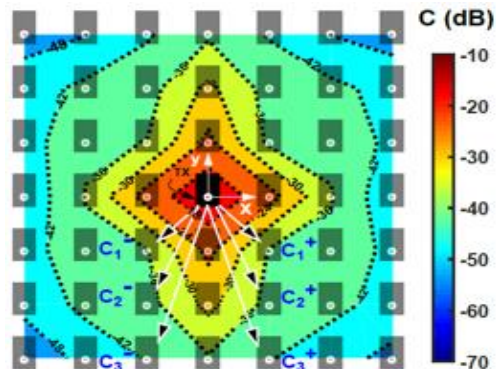


Figure 41. Simulation des contours du couplage d'un réseau d'antennes patches microrubans à 30 GHz [NAF19]

[IKR16] propose une calibration « online » du couplage, des variations d'amplitude et de phase des antennes, combinée avec un algorithme d'estimation de direction d'arrivée (DoA). Tandis que [DÜR19] obtient une précision de phase $0,1^\circ$ en utilisant une calibration « offline » initiale puis en utilisant un algorithme d'estimation de DoA. [MEN13] développe une méthode d'estimation et de calibration en temps réel en se basant sur l'estimation précise des vecteurs de direction.

Malgré le fait que ces algorithmes, qui prennent en compte les antennes et le système radar, soient très précis, une pré-calibration « offline » est souvent nécessaire et cela n'est pas toujours possible pour des soucis d'industrialisation. Les principaux inconvénients des algorithmes de détection d'angle d'arrivée sont qu'ils nécessitent un fort SNR , un effort important de calculs et une haute résolution [TUN09]. [WEI16] montre que certains algorithmes sont très sensibles aux erreurs de phases d'origine du radar : avec 2° de décalage introduits dans le système, certains algorithmes n'arrivent pas à corriger cette erreur. Nous verrons par la suite qu'une erreur de cet ordre de grandeur est très fréquente dans de tels circuits. Dans la partie suivante nous présenterons les solutions proposées de corrections analogiques de phase.

1.3.2 Architecture en quadrature

L'architecture de circuits en quadrature (In-phase and Quadrature - I/Q) est bien connue et maîtrisée. Elle est aussi utilisée pour permettre la calibration de l'amplitude et de la phase des signaux générés en I/Q. En modifiant directement l'amplitudes des signaux I et Q, il est possible de modifier la phase du signal résultant [DUD11].

[LIU17] utilise la calibration en I/Q avec une inductance sur le chemin de l'oscillateur local (OL) en modifiant la phase liée à cette inductance avec des switches MOS (Figure 42). Avec cette calibration, la phase peut être modifiée de 4° avec une précision de $0,3^\circ$.

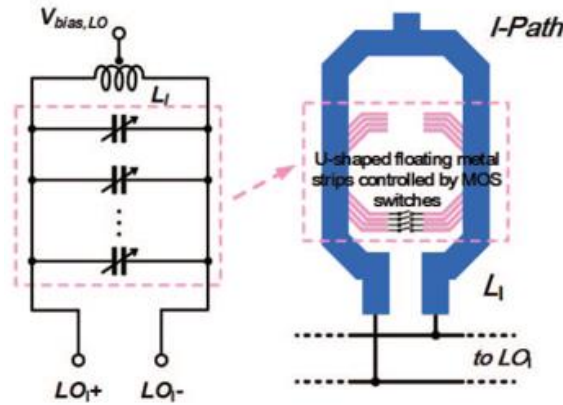


Figure 42. Schéma du circuit de calibration du déséquilibre I/Q [LIU17]

[KIM13] propose une technique de BIST par couplage entre antennes et circuit RF tout en conservant une architecture en quadrature, avec des déphaseurs (phase-shifters en anglais). Il s'agit d'une architecture qui est coûteuse en surface et en consommation, comme la Figure 43 le laisse présager.

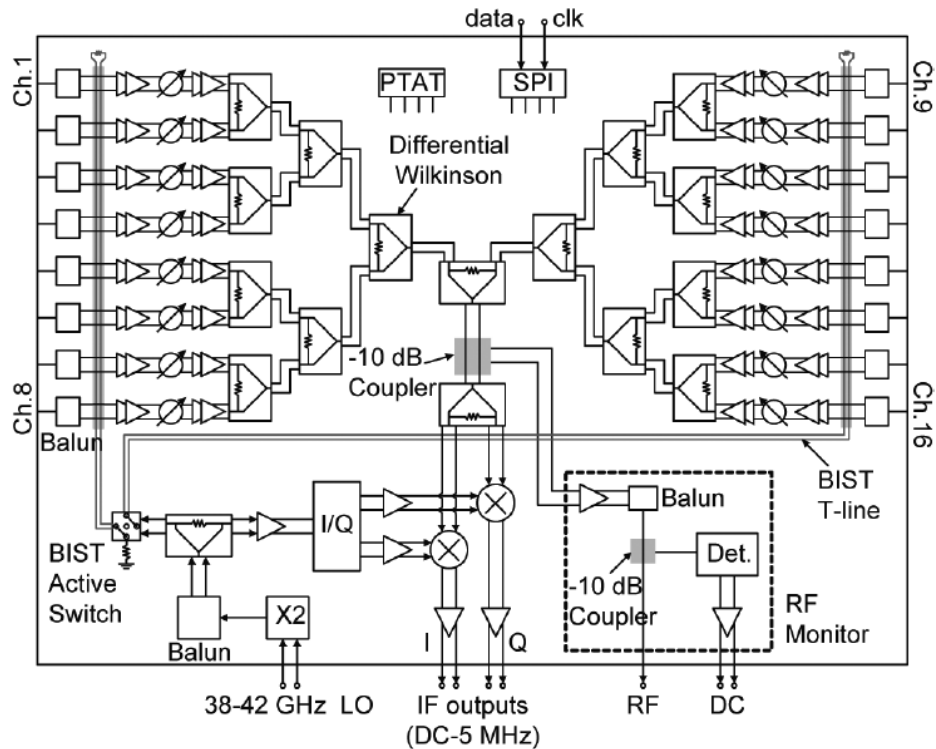


Figure 43. Diagramme du circuit avec le BIST proposé par [KIM13]

1.3.3 Signaux de test

Nous avons vu dans la partie 1.2 de ce chapitre, que la majorité des BIST fonctionnaient en générant un signal de test qui est transmis au circuit pour tester le fonctionnement de ce dernier et détecter des variations non conformes aux prédictions initiales [KIS10].

[JEO15] procède en trois étapes :

1. Signal du BIST évalué en amplitude, envoi de 2 signaux différents pour éliminer l'offset DC.
2. Envoi de signaux de test sur chaque voie, détermination du gain en amplitude pour chaque voie.
3. Envoi de signaux de test dans 2 voies adjacentes, détermination de l'amplitude puis de la phase entre 2 voies par la loi des cosinus vectorielle.

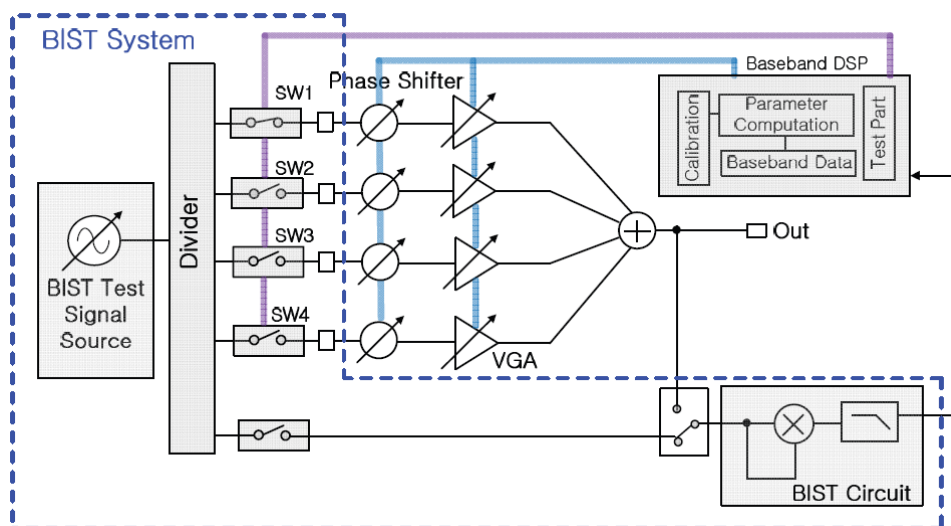


Figure 44. Architecture du BIST proposé dans [JEO15]

Comme indiqué sur la Figure 44, la calibration se fait par des « phase-shifters » et des amplificateurs à gain contrôlé en tension (Voltage Gain Amplifier - VGA), qui sont contrôlés par un DSP. Les avantages sont qu'il n'est pas nécessaire de connaître le signal de BIST au préalable et qu'il n'y a que des signaux DC à traiter. La précision de phase est de l'ordre du degré. En revanche, ce système n'a été réalisé qu'à 1 GHz et est sensible aux offsets DC. La fraction de temps de fonctionnement du radar consacrée à son calibrage avec le BIST n'est pas négligeable. Consacrer une trop longue durée au BIST et à la calibration pourrait empêcher le radar de détecter une cible.

[SHI19], quant à lui, envoie un signal de test pour vérifier la différence de phase avec des mélangeurs entre 2 chaînes, puis calibre à l'aide de « phase-shifters ».

L'erreur RMS obtenue sur la phase pour quatre voies est inférieure à $1,2^\circ$ entre 26 et 29 GHz.

Enfin, sur la Figure 45, au moyen d'une pré-calibration des différents récepteurs en amont, [FUJ17] utilise un BIST pour envoyer des signaux de tests pour vérifier les variations de phase des différentes voies, notamment en température. Les déphasages sont pris en compte par le processeur pour la calibration. Il s'agit d'une solution simple avec une précision de phase inférieure à 2° .

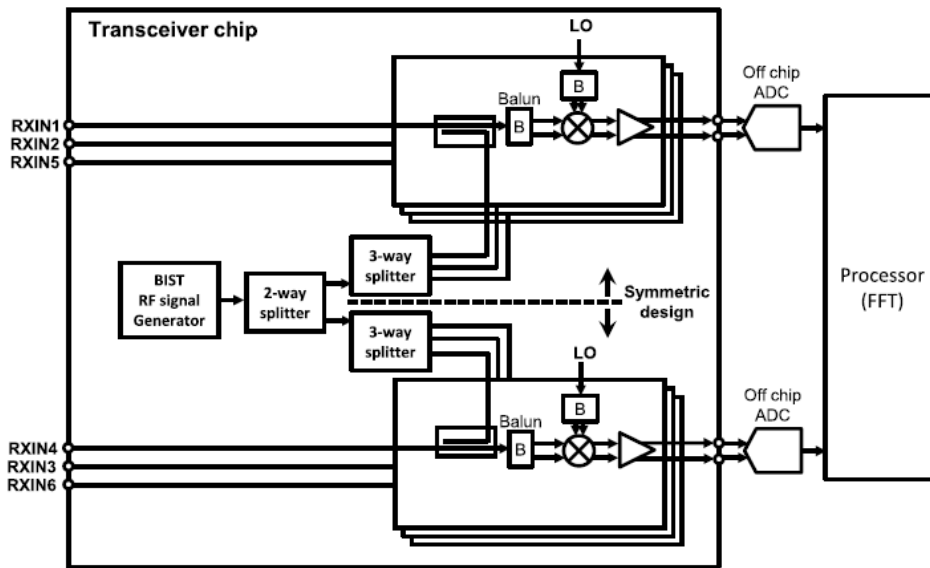


Figure 45. Diagramme d'évaluation chaîne-à-chaîne des variations de phases [FUJ17]

1.3.4 Loopback

Le produit AWR1642 développé par Texas Instruments est un radar fonctionnant à 76-81 GHz en technologie 45-nm RF CMOS. Il possède une boucle de contrôle des émetteurs, des récepteurs côté RF et côté fréquences intermédiaires (IF), voir Figure 46 [SUB18] et [GAD18]. La précision obtenue sur le contrôle de phase est de l'ordre du degré.

Pour les récepteurs, le signal OL est décalé en fréquence pour ne pas se mélanger avec lui-même. Il est utilisé comme signal de test pour permettre le monitoring des chaînes. Pour les émetteurs, le signal est décalé en temporel par une modulation OOK. Il s'agit d'une calibration d'amplitude et de phase. C'est un contrôle continu prévu lors de la transmission par la modulation des chirps. Comme l'indique [TUN09], il faut un compromis entre la durée du signal émis et le temps accordé au contrôle.

Ces techniques de loopback ou d'envoi de signaux de test en interne ne prennent pas en compte les antennes, sachant que les variations de phase dues aux antennes risquent d'être tout aussi importantes que celles liées au circuit RF.

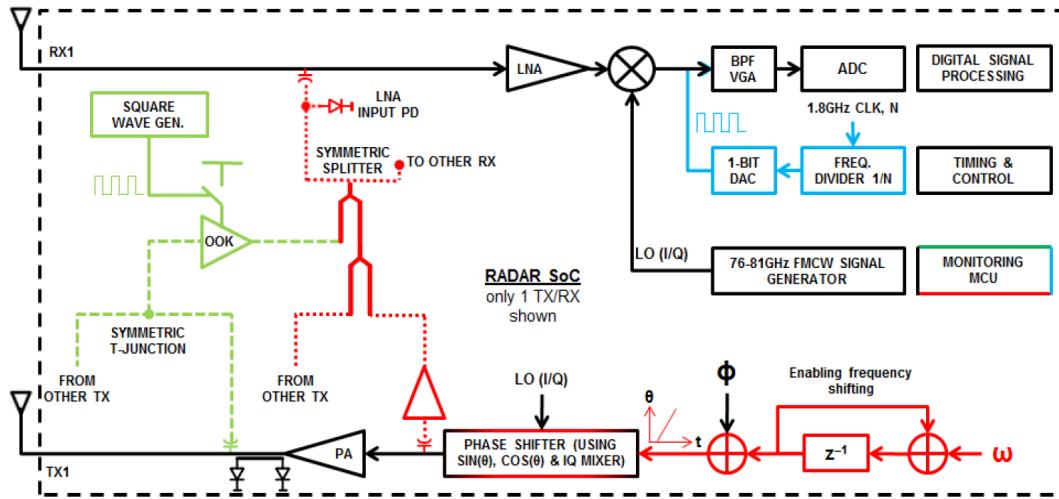


Figure 46. Architecture TX-RX du système de signal de test en loopback [SUB18] et [GAD18]

1.3.5 Voie de référence

Il est possible de vérifier le fonctionnement des récepteurs en comparant les différentes voies à une voie considérée comme étant la référence. Sur la Figure 47, [SAR12] utilise une deuxième voie pour comparer les signaux des deux voies en bande de base pour détecter les variations de phase ou de fréquence.

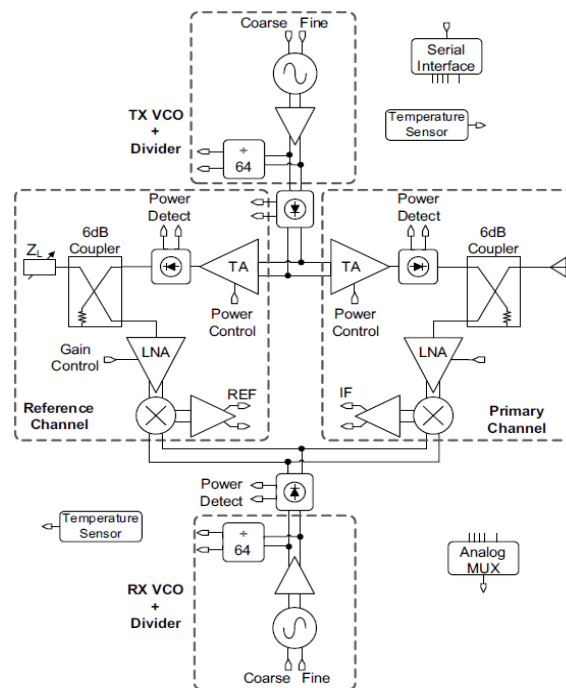


Figure 47. Diagramme du radar proposé par [SAR12]

1.3.6 Augmentation du nombre de voies

Pour un radar MIMO, comme vu dans le Chapitre 1, il est possible d'augmenter la résolution angulaire du radar en augmentant son nombre de voies [CHI20], comme présenté sur la Figure 48. Dans un système MIMO, des signaux orthogonaux sont émis par les antennes de transmission et sont traités conjointement par les récepteurs [GAN18]. En ayant un nombre de voies plus élevé, la résolution angulaire augmente et l'erreur de phase sera plus faible. Cela se fait en moyennant les différences de phases entre toutes les voies afin d'avoir une meilleure estimation l'angle d'arrivée d'un objet.

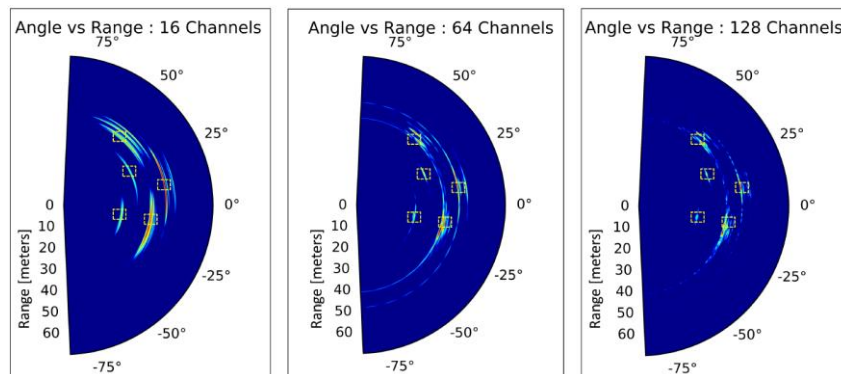


Figure 48. Carte de distance-angle pour 16, 64 et 128 voies pour une simulation d'un scénario de trafic [CHI20]

1.4 État de l'art des BIST et méthodes de calibration

Le Tableau 4 synthétise les différentes techniques présentées de BIST et de calibration publiées ces dernières années.

	[SUB18]	[LIU17]	[JEO15]	[HAR16]	[NAF19]	[FUJ17]	[DÜR19]
Techno.	45nm RF CMOS	0,18µm CMOS	0,18µm CMOS	GaAs	SiGe	SiGe BiCMOS	N/A
Fréq. (GHz)	76-81	24	1	24	29	76-81	77
Type de calibration	Numérique, I/Q, Chirps de cal. décalés en fréquence	I/Q, inductance et phase tuning avec switches	Signaux test, phase-shifters	Algo. (+pare-chocs)	Cal. par couplages mutuels des patches	Numérique	Algo DoA, cal. antennes
BIST	Loopback	N/A	Circuit, self-mixing, signal BIST	N/A	Quad-BIST	Signaux test RF, couplage en entrée	N/A
Traitement numérique	Mesure gain et phase par firmware	Contrôle des switches	DSP	Méthode moindres carrés	Algo. de cal	Processeur FFT	Algo
Précision sur la phase	<1°	Tuning de 4°, step de 0,3°	<1°	0,3°	1°	<2°	<0,1°

Tableau 4. État de l'art des BIST et méthodes de calibration

1.5 Choix d'une architecture de calibration

Afin de choisir l'architecture qui conviendrait au mieux pour calibrer un radar à réseau de récepteurs multi-phases (phased-array), il faut connaître les spécifications demandées. En 2013, pour un radar à courte et moyenne portées, une précision sur la phase de $\pm 2^\circ$ était demandée et de $\pm 0,1^\circ$ pour le radar à longue portée [MUR13]. Aujourd'hui la spécification pour le radar à courte et moyenne portées tend à être identique à celle du radar longue portée ($\pm 0,1^\circ$) [MCI19].

La tendance actuelle pour les récepteurs de « phased-array », est d'avoir un déphaseur numérique et de s'affranchir du déphaseur analogique qui introduit des pertes, requiert de la surface et est sensible aux variations PVT [KIM09]. Un déphaseur passif aiderait pour la linéarité mais détériorerait le facteur de bruit et inversement pour le déphaseur actif [PEP15]. Cela ne va pas dans le sens du compromis recherché pour les applications radars [TRO12]. L'architecture en quadrature est certes pratique pour corriger les erreurs de phase mais introduit une augmentation de la consommation, des pertes, ainsi qu'un couplage entre les voies entraînant de la désadaptation en amplitude et en phase. C'est pourquoi nous souhaitons nous diriger vers une technique plus simple à mettre en place pour calibrer la phase.

L'idéal pour obtenir un tel niveau de précision serait d'utiliser un algorithme de calibration pour les antennes, qui sont en principe parfaitement modélisées, et un algorithme de traitement numérique pour calibrer les différences d'amplitude et de phase entre chaque voie, avec un DSP, qui recevrait un signal de « loopback » ou de test, périodiquement généré comme sur la Figure 49. Augmenter le nombre de voies peut aider à moyennner les erreurs de phase, mais cela peut aussi apporter un nombre supplémentaire d'erreurs.

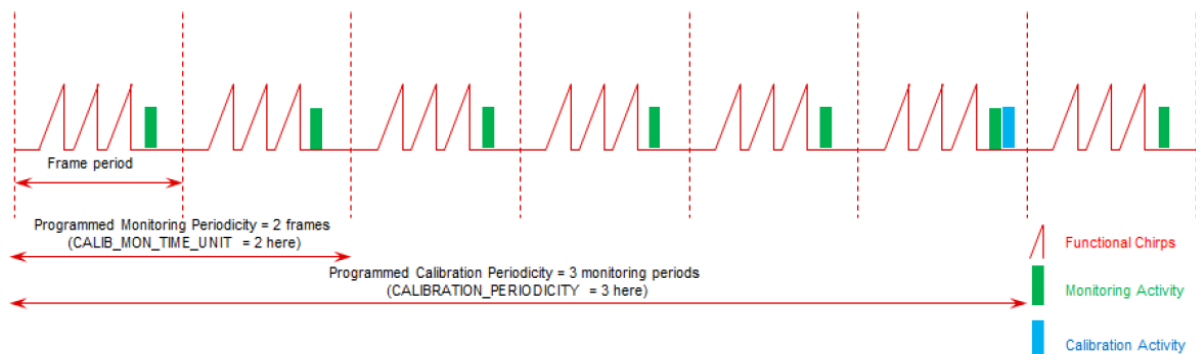


Figure 49. Calibration et activité de monitoring pendant le fonctionnement du radar [GAD18]

Cependant, comme vu précédemment, les algorithmes ont besoin de recevoir de forts signaux avec des erreurs de phase qui restent suffisamment faibles, or c'est rarement le cas pour le radar automobile et plus généralement pour des circuits aux

fréquences millimétriques. De plus, modéliser la variation des caractéristiques des circuits en fonction des variations PVT n'est pas trivial. C'est en partie pour ces raisons que les BIST analogiques sont encore intégrés dans les radars automobiles actuels. La solution envisagée est un système de calibration hybride : une partie analogique pour compenser les erreurs de phase des blocs du récepteur et un système de calibration numérique avec des algorithmes pour affiner la précision sur la phase donc sur la détection de l'angle d'arrivée.

2 Choix de la technologie CMOS 28-nm FD-SOI

2.1 Intérêts des technologies CMOS

Les nœuds technologiques CMOS 130-nm, 65-nm et 28-nm sont populaires pour leur compromis entre posséder de bonnes performances RF et avoir un faible coût de production [JOS18]. Cependant, le SiGe BiCMOS est globalement plus performant : il atteint de plus hautes fréquences maximales, est moins bruyant et s'adresse aux applications qui requièrent plus de puissance [JOS18].

Les technologies III-V, comme le GaN, le GaAs ou l'InP sont aussi très performantes en puissance et possèdent des fréquences de transitions très élevées [ITR15], mais elles coûtent cher à cause du faible rendement de plaques en production et sont plus difficilement intégrables. Cela ne convient pas au radar automobile où l'on cherche de faibles coûts de production et à intégrer différents blocs sur une même puce.

Le BiCMOS, grâce à ses transistors bipolaires en SiGe présente de meilleures performances RF, toutefois l'augmentation du nombre de capteurs automobiles dans les véhicules impose une maîtrise des coûts en produisant des radars moins chers. Cela favorise plutôt les technologies CMOS. De plus, cette technologie permet l'intégration des chaînes RF avec les fonctions numériques nécessaires aux systèmes radars actuels, sur une seule et même puce [STE17] et [ETS20]. Les circuits dans cette technologie consomment moins du fait d'une tension d'alimentation plus faible. Les performances récemment obtenues par les nœuds technologiques CMOS avancés ont démontré des fréquences de transitions f_T et f_{max} de plus en plus élevées et compatibles avec l'application radar millimétrique [ITR12], [ITR15] et [YOL19] (**Figure 50**). La Figure 51 présente les prévisions des parts du marché des radars automobiles en fonction des nœuds technologiques. D'après [YOL20], la valeur du

marché des radars automobiles va fortement croître et il est prévu que d'ici 2025, les radars CMOS dominent le marché des radars automobiles en remplaçant la technologie bipolaire SiGe.

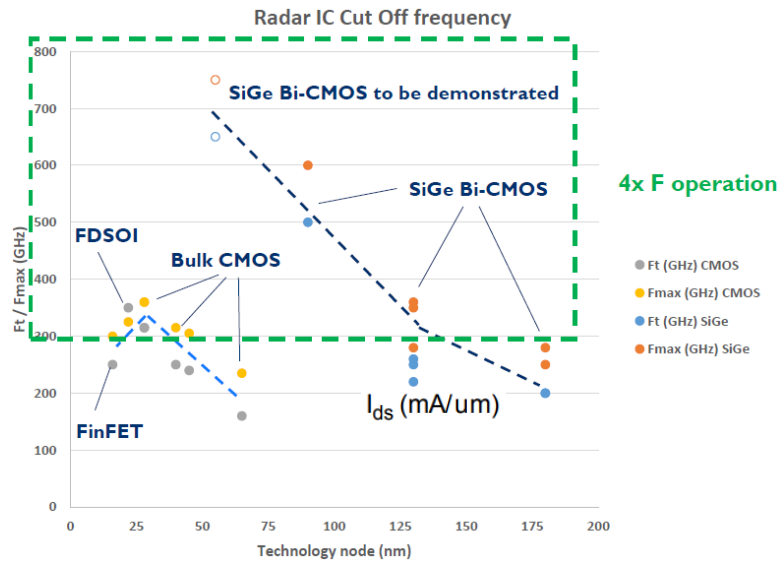


Figure 50. État de l'art des f_T/f_{max} de différentes technologies pour différents nœuds [YOL19]

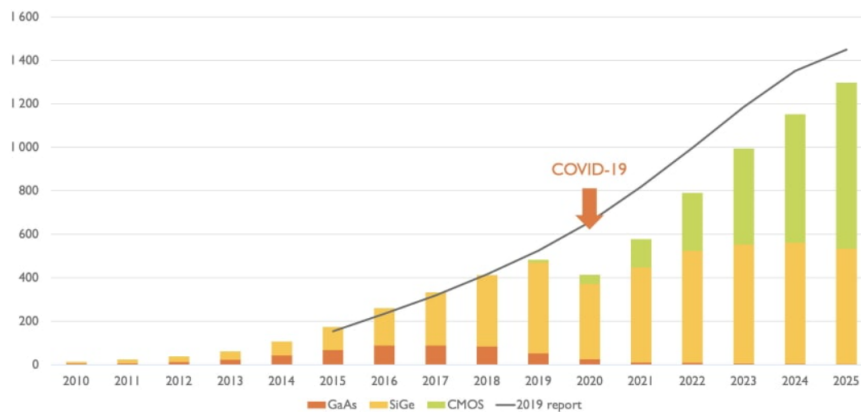


Figure 51. Prédiction des parts du marché des radars automobiles en fonction du nœud technologique [YOL20]

2.2 Présentation de la technologie 28-nm FD-SOI

La technologie FD-SOI, qui est l'abréviation de l'anglais « Fully Depleted Silicon On Insulator », est un procédé technologique qui est composé d'une couche ultra fine d'isolant placée sur un substrat silicium, avec un canal entièrement dépleté de porteurs libres. Une fine couche conductrice de silicium (7 nm) est déposée sur l'isolant et vient former le canal du transistor. La Figure 52 présente la vue en coupe d'un transistor classique Bulk et d'un transistor FD-SOI. Ce procédé ne requiert pas de doper le canal d'implant et améliore l'isolation du canal grâce à la couche d'isolant (Buried Oxide - BOX). Un des avantages du FD-SOI est de posséder une autre

source de contrôle de tension de seuil du transistor : la grille arrière ou back gate, Figure 53. Il est possible de polariser le substrat et d'atteindre une tension de polarisation du transistor plus élevée [CAT17]. Il en résulte un meilleur rapport vitesse/consommation énergétique par rapport aux transistors MOS classiques.



Figure 52. Représentation en coupe d'un transistor bulk (a) et d'un transistor FD-SOI (b)

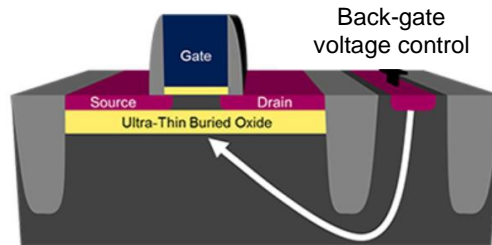


Figure 53. Représentation de la grille arrière d'un transistor FD-SOI

Les performances analogiques en gain et en bruit obtenues sont meilleures pour un transistor FD-SOI que bulk faible puissance (Low Power - LP) : le gain G_m/G_{ds} est plus élevé et les capacités parasites sont fortement diminuées, tout comme la capacité totale de grille, comme le montrent la Figure 54, la Figure 55 et la Figure 56. La Figure 57 indique que cette technologie permet aux transistors d'avoir des fréquences de transition f_T et f_{max} supérieures à 300 GHz [CAT17].

Le gain et la fréquence de transition élevés, la faible consommation et la petite taille de ses nœuds font de la technologie CMOS 28-nm FD-SOI un sérieux candidat pour la conception intégrale d'un radar millimétrique.

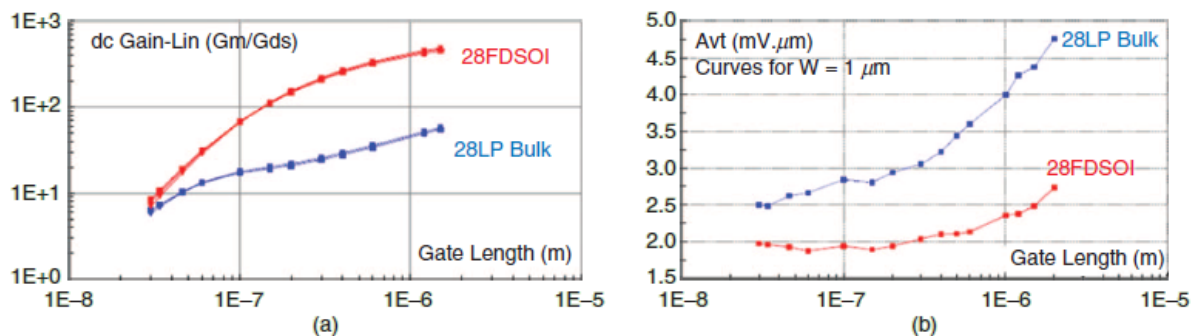


Figure 54. Gain analogique (a) et paramètre de matching (A_{vt}) (b) pour un NMOS LVT en 28-nm FD-SOI (rouge) et en 28-nm LP bulk (bleu)

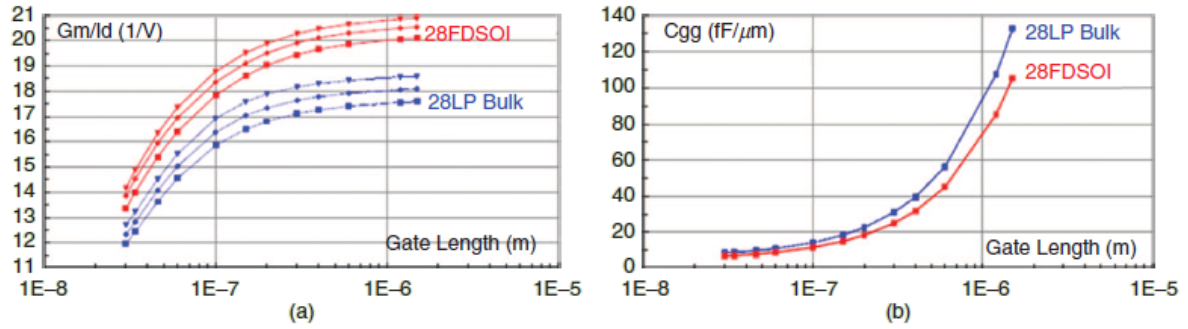


Figure 55. G_m/I_d (a) et capacité totale de grille (b) pour un NMOS LVT en 28-nm FD-SOI (rouge) et en 28-nm LP bulk (bleu)

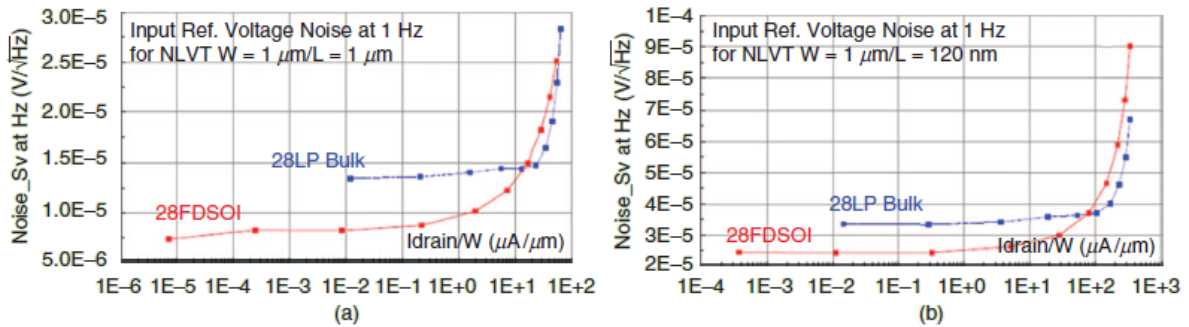


Figure 56. Comportements en bruit pour un NMOS LVT en 28-nm FD-SOI (rouge) et en 28-nm LP bulk (bleu), pour $L = 1 \mu\text{m}$ et $L = 120 \text{ nm}$

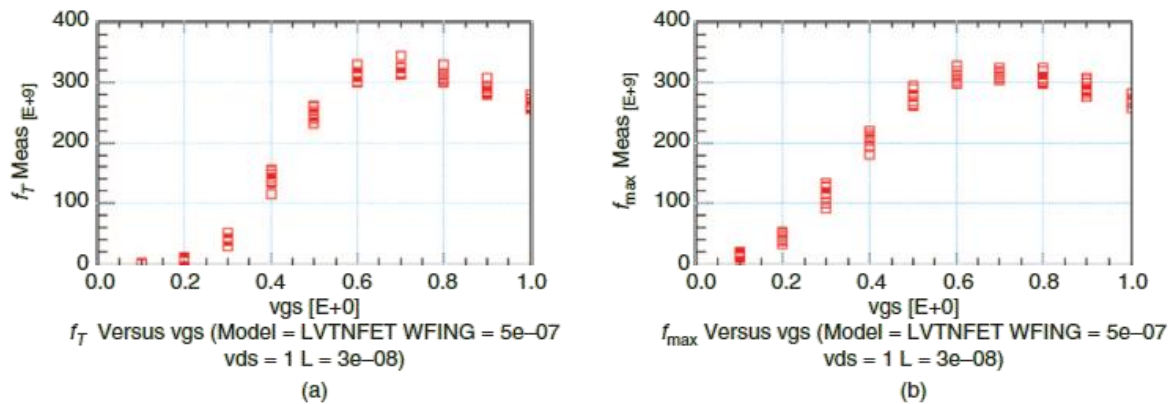


Figure 57. f_T (a) et f_{max} (b) pour un NMOS LVT 0,5 $\mu\text{m}/30\text{nm}$ en 28-nm FD-SOI

Il est important de noter que le BOX, qui est un isolant électrique, possède une résistance thermique très grande devant le silicium et donc peut poser des problèmes pour la diffusion de la chaleur dans le substrat. C'est encore plus problématique pour les spécifications radars qui imposent une tenue des performances pour des températures comprises entre -40°C et 150°C .

3 Conception d'une chaîne de réception à 77 GHz

Avant de développer et d'implémenter un système de contrôle de phase dans un circuit récepteur, la conception d'une chaîne RF en premier lieu va permettre de donner un ordre de grandeur sur les potentielles erreurs ou variations de phase à corriger. Dans un premier temps, par soucis de rapidité et de simplicité, un amplificateur à faible bruit (LNA) à 77 GHz déjà conçu en interne a été utilisé. Un mélangeur et un amplificateur en bande de base (BB) ont été conçus pour compléter la chaîne fonctionnant dans la bande de fréquences 76-81 GHz. Le choix a été fait de travailler dans les deux bandes radars pour proposer un récepteur qui fonctionne pour tout type de radars.

3.1 Mélangeur passif doublement équilibré

Nous avons montré que la linéarité était un facteur important pour le système radar dans le Chapitre 1. Il faut prendre en compte les objets ayant de forts coefficients de réflexion, étant très proches ou bien le radar lui-même avec l'imprédictibilité des pare-chocs. Les réflexions dues au matériau du pare-chocs et à l'environnement mécanique (par exemple une déformation à la suite d'un choc) sont importantes, en plus des fuites TX-RX. Le signal émis peut être réfléchi directement par le pare-chocs et saturer la chaîne de réception. Si la chaîne de réception sature ou comprime, cela veut dire qu'il sera difficile de déterminer correctement la position exacte des objets, voire de détecter leur présence. Notre choix s'est donc porté sur un mélangeur passif car il présente une meilleure linéarité qu'un mélangeur actif. La structure est différentielle, celle du LNA l'étant aussi pour s'affranchir du bruit de mode commun. Le mélangeur est doublement équilibré pour augmenter les isolations RF-LO et LO-RF et permet aussi de doubler le gain de conversion comparé à un mélangeur simple [VOI13]. Le mélangeur passif reste compétitif au niveau du bruit par rapport à un mélangeur actif, mais son défaut majeur est son gain de conversion en tension maximum qui est de $2/\pi$, soit $-3,9$ dB [KEY94]. Un autre avantage du mélangeur passif est qu'il ne consomme pas de puissance DC vu qu'il ne nécessite pas de courant de polarisation.

Pour un mélangeur passif, le signal de l'oscillateur local (OL) sert de commande pour mettre le transistor, qui fonctionne comme un interrupteur dans ce cas, à l'état ON/passant en mode ohmique et à l'état OFF/bloqué. Le mode ohmique correspond au mode de fonctionnement linéaire d'un transistor MOS, il agit comme une résistance. Sachant qu'il est compliqué de générer des rampes de commande idéales à 77 GHz, nous nous sommes donc dirigés vers l'utilisation de

signaux sinusoïdaux. Cependant, cela impacte le facteur de bruit du mélangeur car pendant une courte durée, les deux transistors du même côté de la paire différentielle seront passants en même temps. Nous nous sommes également intéressés aux fuites de courant dans le transistor car à 77 GHz, les capacités parasites ne sont plus négligeables.

Afin de concevoir le mélangeur, représenté sur la Figure 58, il faut tout d'abord dimensionner les transistors pour notre application. Pour un mélangeur passif, les transistors sont utilisés en régime ohmique. Plus la résistance d'état passant R_{ON} du transistor est faible, plus le facteur de bruit du mélangeur sera faible et moins il y aura de pertes. De plus, moins R_{ON} varie, meilleure sera la linéarité [KOM08]. Augmenter la largeur totale W de grille du transistor et réduire la longueur L de grille contribuent à diminuer cette résistance R_{ON} . Cependant, augmenter W ajoute des effets parasites, tels que l'augmentation des capacités parasites et donc du courant de fuite. De même, diminuer L est possible jusqu'à la limite du nœud technologique. Toutefois, plus L est petit, plus le transistor est sensible aux effets de canaux courts, décrits dans [VEE89].

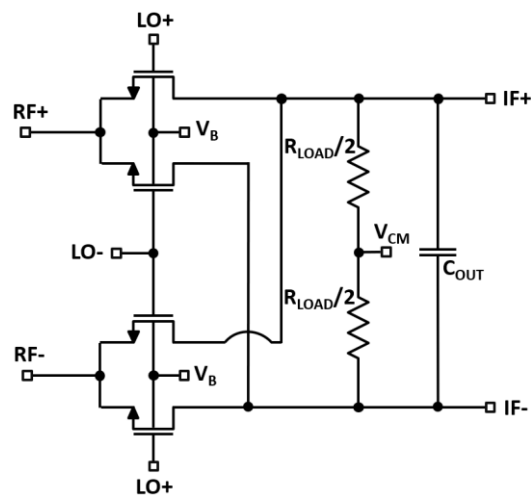


Figure 58. Schéma du mélangeur avec ses charges

Après l'étude des performances du mélangeur en simulations au niveau schéma puis après extraction des parasites en layout (Figure 59), nous avons choisi un transistor avec une largeur de grille W de 40 μm et une longueur de grille L de 30 nm, qui est la longueur minimale de grille avant le rétrécissement (« shrink »). Ces dimensions représentent un bon compromis entre bruit, linéarité et gain en prenant en compte les effets de layout, ce qui nous fait choisir un transistor plus petit pour éviter d'augmenter les parasites. La largeur des doigts de grille du transistor est optimale à 1 μm . Le R_{ON} obtenu est de 10 Ω à 77 GHz. Le mélangeur est chargé par une résistance de 100 Ω différentielle pour le compromis entre le gain (mode de tension avec une haute impédance) et la linéarité (mode de courant avec une faible impédance). La capacité C_{out} sert à filtrer les hautes fréquences, mais sa valeur ne peut pas être trop élevée pour des considérations de taille de dessin.

La tension d'oscillateur local OL a été fixée à 0,9 V d'offset avec un « swing » de 450 mV. Ici le terme « swing » désigne la tension crête et non crête-à-crête. La Figure 60 montre les performances du mélangeur selon les différentes tensions d'OL appliquées. ICP_{1dB} correspond au point de compression à 1 dB en entrée et OCP_{1dB} correspond au point de compression à 1 dB en sortie. Nous avons choisi la tension d'OL avec le meilleur compromis entre la linéarité, le facteur de bruit et le gain en tension. Le mode commun V_{CM} est fixé à $V_{DD}/2$ soit à 450 mV, avec V_{DD} la tension d'alimentation. La tension de grille arrière V_B est fixée à V_{DD} pour diminuer la tension de seuil V_{th} et donc le R_{ON} . Le layout final du mélangeur seul, sans les charges en sortie, est représenté sur la Figure 61.

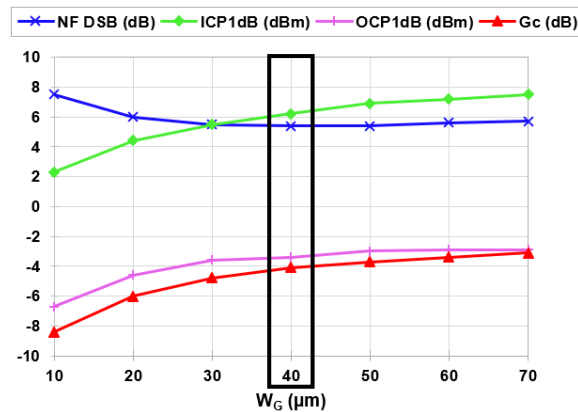


Figure 59. Performances du mélangeur en fonction de la largeur de grille W du transistor

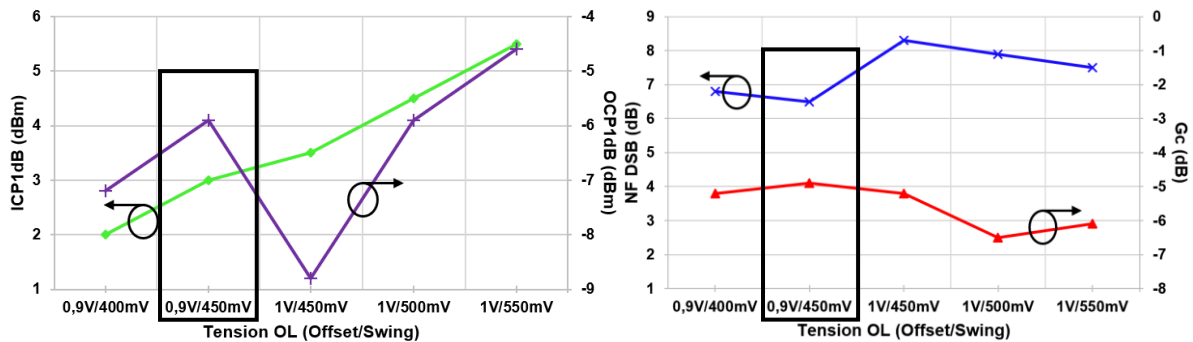


Figure 60. Performances du mélangeur en fonction de la tension d'OL appliquée

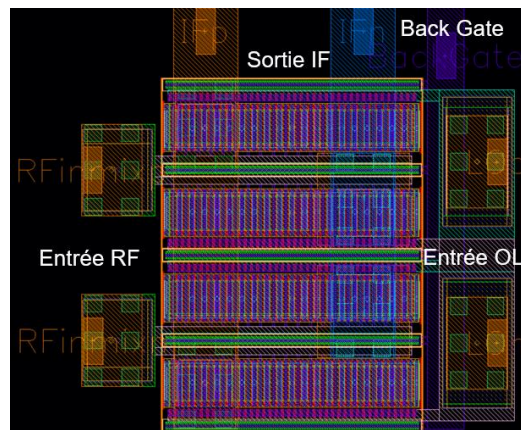


Figure 61. Layout du mélangeur seul

La technologie CMOS 28-nm FD-SOI subit en production un rétrécissement dit « shrink » de ratio 0,9. La taille du mélangeur est de $9,4 \mu\text{m} \times 7,7 \mu\text{m}$, ce qui donne après rétrécissement $8,5 \mu\text{m} \times 6,9 \mu\text{m}$. Les accès RF et OL sont le plus éloignés possible pour minimiser les couplages RF-OL et OL-RF. Le Tableau 5 donne les performances simulées du mélangeur, avec les charges en sortie. Nous n'avons pas étudié la linéarité au troisième ordre car cette performance est moins critique dans notre chaîne.

Mélangeur	NF_{DSB} (dB)	ICP_{1dB} (dBm)	OCP_{1dB} (dBm)	Gain de conversion en tension (dB)
Schéma	6,6	4,1	-5,1	-3,7
Post-layout	7,1	4,6	-5,2	-4,5

Tableau 5. Performances du mélangeur

Pour simuler rapidement l'effet des disparités (« mismatch » ou variations locales), on déséquilibre la valeur de la charge de chaque voie en sortie du mélangeur (sortie fréquence intermédiaire IF) de 10 %. On constate qu'un offset DC du côté IF de 1 mV apparaît. En augmentant la partie résistive et en diminuant la valeur de capacité de l'impédance de sortie du mélangeur, on favorise les fuites de l'OL vers la RF. Ces fuites sont à éviter car le signal OL se mélange avec lui-même et crée de l'offset DC en sortie. Pour les applications radars à onde-continue, l'offset DC obstrue la détection de potentiels objets et peut même provoquer la détection de cibles inexistantes. Il est donc impératif de contrôler l'offset DC en sortie de la chaîne de réception.

3.2 Amplificateur faible bruit

La Figure 62 présente la première version de l'amplificateur faible bruit (LNA) neutrodyné, avec une contre-réaction résistive et capacitive (« feedback » RC).

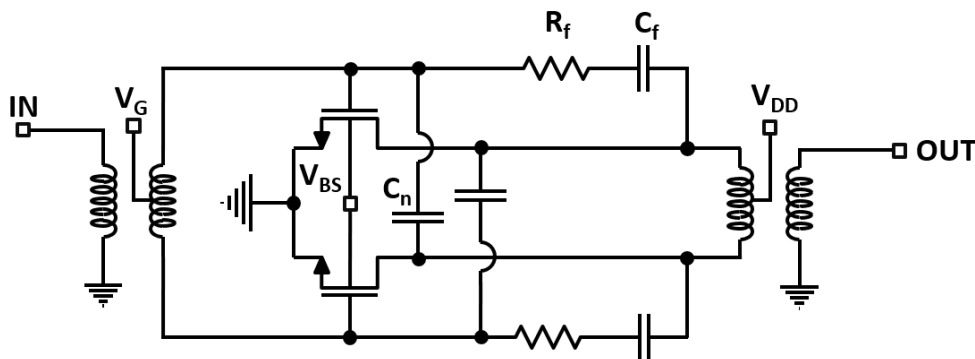


Figure 62. Schéma du LNA

Le neutrodynage consiste à croiser ces transistors dans une paire différentielle, de la grille de l'un au drain de l'autre, afin d'atténuer l'impact de l'effet Miller de la capacité C_{gd} des transistors MOS de la paire différentielle. Idéalement il est possible de l'annuler en présentant une valeur C_n égale à C_{gd} qui est placée en opposition de phase. Par rapport à un montage cascode qui diminuerait l'effet de la capacité Miller C_{gd} , le neutrodynage est une solution moins bruyante et plus efficace, mais source potentielle d'instabilité. Dans le cas des transistors bipolaires, il s'agit de la capacité C_{bc} aussi appelée C_μ entre la base et le collecteur. La capacité C_n est en réalité un transistor NMOS dont le drain et la source sont reliés de sorte qu'il soit équivalent à une capacité (C_{gg} typiquement).

La contre-réaction RC permet d'élargir la bande passante du LNA et facilite l'adaptation d'impédance en entrée. Son principal inconvénient est qu'elle dégrade le facteur de bruit (NF). Le LNA a été conçu au préalable dans l'équipe. Ici, nous l'avons ré-utilisé pour un gain de temps de conception de la chaîne de réception. Ici, R_f vaut 1,7 k Ω et C_f vaut 44 fF, ces valeurs sont celles d'origine. Le LNA fonctionne pour un V_{DD} de 0,9 V, un V_G de 350 mV et un V_{BS} de 1,8 V.

Afin de compenser les pertes du mélangeur, nous avons besoin d'un deuxième étage pour avoir suffisamment de gain pour réaliser des mesures de bruit. Il est nécessaire que ce LNA à deux étages ait également un faible facteur de bruit. Le deuxième étage est identique au premier par simplicité de conception dans un premier temps. L'adaptation d'impédance entre les étages se fait par un balun, BALanced (équilibré) et UNbalanced (déséquilibré). Un balun est également un transformateur d'impédance qui permet de passer d'un signal simple à un signal différentiel, notamment pour l'entrée du LNA. Par la suite, nous considérerons les transformateurs comme étant des baluns par commodité. Les performances simulées du LNA deux étages sont les suivantes : le NF vaut 5,7 dB, les paramètres S_{21} et S_{11} valent respectivement 18,7 dB et -6 dB tandis que le point de compression en entrée à 1 dB (ICP_{1dB}) vaut -14,5 dBm. L'adaptation en entrée n'est pas entièrement optimisée avec les pads RF, d'où le S_{11} supérieur à -10 dB.

Le balun de sortie du deuxième étage est adapté à l'impédance d'entrée du mélangeur, soit d'après les résultats de simulation, une résistance de 35 Ω en parallèle avec une capacité de 21 fF.

Ce LNA à un étage est également utilisé en tant que driver pour l'OL. Dans ce cas, une inductance de 70 pH a été conçue en sortie du driver au lieu d'un balun car la partie réelle de l'impédance en sortie du driver correspondait à celle qu'il fallait présenter au mélangeur pour de meilleures performances : une résistance de 214 Ω en parallèle à une capacité de 27 fF.

3.3 Amplificateur en bande de base

Le plancher de bruit de sortie du LNA avec le mélangeur étant trop faible pour être mesuré, il faut ajouter un amplificateur en bande de base. Notre choix, principalement par simplicité, s'est porté sur un amplificateur différentiel classique avec un étage suiveur et un miroir de courant. Les transistors sont suffisamment grands pour garantir un gain élevé. L'amplificateur est alimenté par un V_{DD} de 0,9 V. Le gain en tension de cet amplificateur est de 17 dB pour une consommation de courant DC de 3,8 mA et une surface occupée de 0,0073 mm². Le layout est présenté en Annexes. La conception de cet amplificateur sera reprise et développée plus en détails par la suite dans le Chapitre 4.

3.4 Circuit final

Afin de réaliser différentes mesures sur le circuit, nous avons décidé de placer deux versions du circuit sur la même puce : un circuit sans amplificateur en bande de base (BB) pour mesurer la linéarité de l'ensemble LNA-mélangeur car l'amplificateur BB dégrade fortement la linéarité de l'ensemble ; et ainsi qu'un circuit avec cet amplificateur BB pour avoir un gain en tension suffisamment élevé sur la chaîne afin de mesurer le NF . Nous avons aussi ajouté des motifs de test comme les pads RF et un balun, identiques à ceux utilisés dans les circuits. La puce finale envoyée en fabrication, représentée sur la Figure 63, fait 1,5 mm × 3 mm. La Figure 64 correspond à l'agrandissement de la partie centrale du circuit.

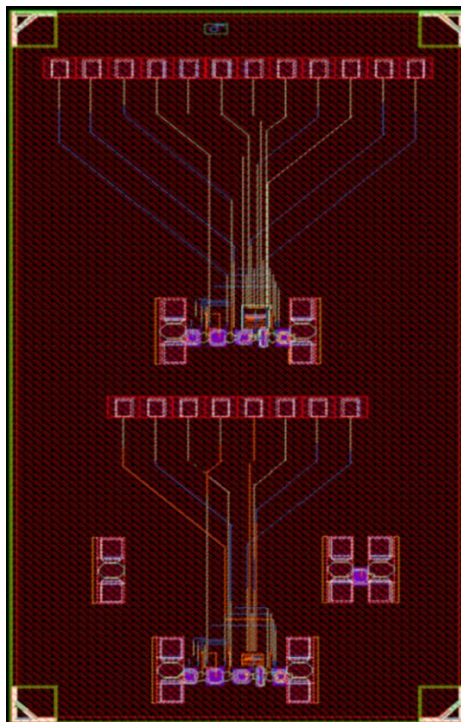


Figure 63. Layout final

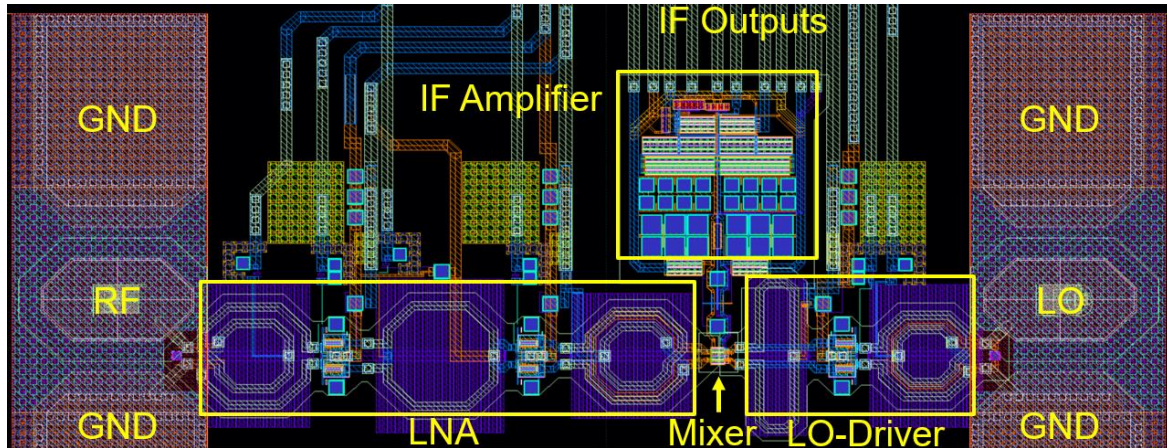


Figure 64. Zoom du layout final

Le Tableau 6 résume les performances des deux circuits après extraction des parasites et simulation électromagnétique de tous les passifs ensemble. Cela confirme le gain en tension de l'amplificateur de 17 dB. Le LNA détériore majoritairement la linéarité comme attendu. Nous obtenons un point de compression à 1 dB de -16 dBm, ce qui reste cohérent avec l'estimation à -19 dBm donnée par la formule de linéarité d'association de n blocs cascades :

$$P_{1dB\ tot} = \frac{1}{\frac{1}{P_1 G_2 G_3 \dots G_n} + \frac{1}{P_2 G_3 \dots G_n} + \dots + \frac{1}{P_{n-1} G_n} + \frac{1}{P_n}} = -19\ dBm \quad (28)$$

Avec $P_{1dB\ LNA} = -14,5$ dBm, $G_{Mixer} = -4,5$ dB et $P_{1dB\ Mixer} = 4,6$ dBm.

Nous avons montré dans le Chapitre 1 qu'un camion situé à 1 mètre correspondait à une puissance reçue inférieure à -10 dBm. En incluant les fuites TX-RX, les réflexions dues au pare-chocs et ce que nous avons considéré comme le pire cas de bloqueur dans le trafic routier, la chaîne risque de compresser.

La puce du circuit possède volontairement de nombreux pads DC de testabilité, pour contrôler et observer au maximum l'influence de la polarisation de chaque partie du circuit. De nombreuses parties restent à améliorer, comme les baluns et le découplage, mais il s'agit d'un premier circuit et qui a été conçu (sauf le LNA) en une courte période pour une première étude et pour préparer les prochains circuits.

	NF DSB (dB)	ICP _{1dB} (dBm)	OCP _{1dB} (dBV)	Gain de conversion en tension (dB)	Conso. (mW)
Avec amplificateur BB	6,8	-28,5	-5,2	32	36
Sans amplificateur BB	6,5	-16	-10,6	15	33

Tableau 6. Performances simulées des deux circuits

3.5 Résultats de mesures

Le circuit de la chaîne de réception sans amplificateur BB n'a pas été mesuré car deux chemins d'alimentations DC sont court-circuités entre eux à cause d'une erreur au niveau de métallisation des niveaux supérieurs. Nous avons donc uniquement mesuré le circuit de la chaîne de réception avec amplificateur BB. Les mesures du LNA avec mélangeur ont été réalisées en sortant directement par des « switches » qui avaient été placés pour contourner l'amplificateur IF en cas de mauvais fonctionnement.

Il est nécessaire d'espacer suffisamment les pads RF des pads DC pour éviter que les pointes RF et les sondes DC se heurtent lors de l'accès aux pads sachant que l'inclinaison latérale des pointes RF est de 45°. Cependant, nous avons pris un espacement plus grand que prévu (900 µm au lieu de 400 µm) ce qui a rallongé les chemins d'accès DC. De plus, les chemins DC, dont celui de retour de courant à la masse GND, n'ayant pas d'empilement de métaux pour diminuer la résistance de ces accès, nous estimons que la résistance d'accès des chemins DC et du retour de courant est équivalente à 5 Ω. Ce qui suffit pour dégénérer le circuit et changer les points de polarisation. En particulier, les sources des transistors du LNA sont communes et reliées au chemin de retour de courant GND. Nous avons donc repolarisé le circuit lors des mesures de manière à atteindre la consommation DC du circuit attendue de 40 mA (36 mW).

La configuration pour les mesures est montrée Figure 65. L'analyseur de réseau PNA-X fournit les sources RF et OL, la sortie différentielle IF à 10 MHz est observée sur un oscilloscope. Les mesures ont été réalisées sous pointes sur wafer. La Figure 66 illustre la chaîne de réception conçue et mesurée sous pointes.

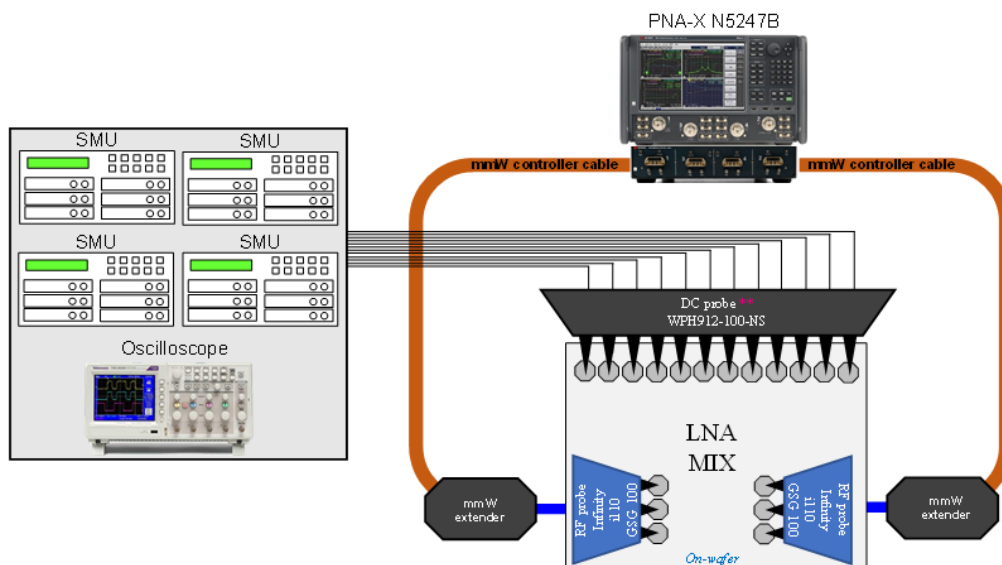


Figure 65. Configuration et matériel pour les mesures

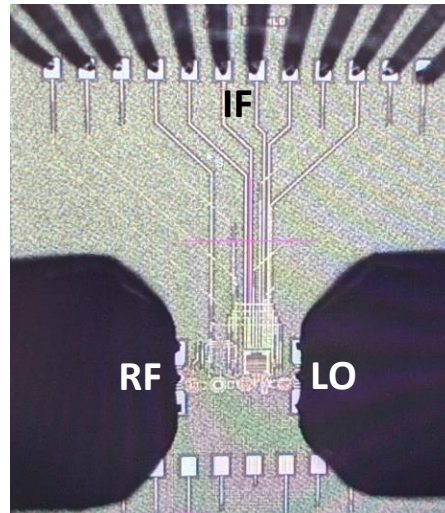


Figure 66. Photographie du circuit avec amplificateur sous pointes

La Figure 67 présente les mesures des paramètres S de la chaîne. Les paramètres S_{11} et S_{22} représentent respectivement les coefficients de réflexion de la RF et de l'OL. Le S_{12} représente l'isolation de l'OL vers la RF quand l'OL est allumée et la RF éteinte. L'isolation OL vers RF est la plus importante car les fuites de l'OL vers la RF sont les plus néfastes puisque le signal OL risque de se mélanger avec lui-même et créer de l'offset DC. Le S_{21} représente l'isolation de la RF vers l'OL quand la RF est allumée et l'OL éteinte. Nous constatons un décalage en fréquence de 5 GHz vers le bas des paramètres S . Ce décalage de 5 GHz sur les 81 GHz représente un décalage de 6%, ce qui paraît peu mais les bandes de fréquences de fonctionnement du radar sont 76-81 GHz. La bande fait également 5 GHz de large, il s'agit donc d'un décalage en fréquence gênant le fonctionnement du circuit de réception radar. Ce décalage peut provenir des capacités MOM utilisées entre les pads et les baluns d'entrée et de sortie dont le modèle peut être erroné ; de l'extracteur de parasites sur le layout qui prend comme référence une masse idéale pour calculer les résistances et capacités parasites de dessin. Cela peut donner lieu à une extraction erronée des valeurs de capacités. L'extraction électromagnétique du simulateur Momentum, en simplifiant certains éléments du circuit afin de simplifier la résolution des équations de Maxwell, peut également engendrer des erreurs.

Les points de polarisation ont été changés pour atteindre la consommation attendue de 40 mA. Les mesures du gain en tension en fonction de la fréquence et de la puissance OL ont été réalisées avec un V_{DD} de 1 V et V_G de 680 mV, au lieu de 0,9 V et 350 mV. La Figure 68 présente les mesures du gain en tension du LNA avec le mélangeur en fonction de la puissance OL à $f_{OL} = 76$ GHz, $f_{IF} = 10$ MHz et $P_{RF} = -35$ dBm. Le gain en tension a été mesuré en connaissant la puissance d'entrée injectée après calibration.

Le gain en tension est maximum pour une puissance OL de -1 dBm et vaut 16,9 dB. En simulation, à $P_{OL} = -3,5$ dBm en entrée du driver, un gain en tension

de 15 dB était attendu. Les simulations Monte-Carlo du LNA à deux étages indiquent une variation de gain de 1 dB à sigma σ (écart-type). Ces dispersions se retrouvent en mesure où le gain en tension vaut 16,1 dB à $P_{OL} = -3,5$ dBm. La Figure 69 présente quant à elle les mesures du gain en tension du LNA avec le mélangeur en fonction de la fréquence OL à $P_{OL} = -3,5$ dBm, $f_{IF} = 10$ MHz et $P_{RF} = -35$ dBm. Les points de polarisation sont les mêmes que pour la Figure 68. On retrouve le décalage en fréquence de 5 GHz vers le bas, le gain en tension du LNA avec le mélangeur est supérieure à 14 dB dans la bande 71-76 GHz. On a bien à 76 GHz les 16,1 dB de gain en tension de la Figure 68.

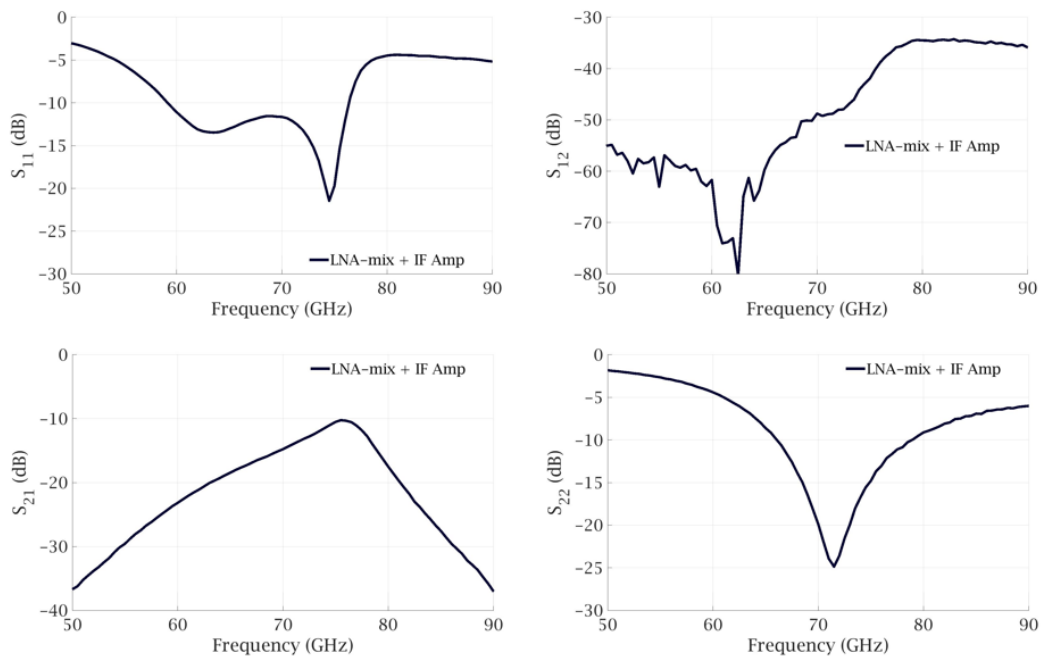


Figure 67. Mesures des paramètres S du circuit avec amplificateur, le port 1 étant la RF et le port 2 OL

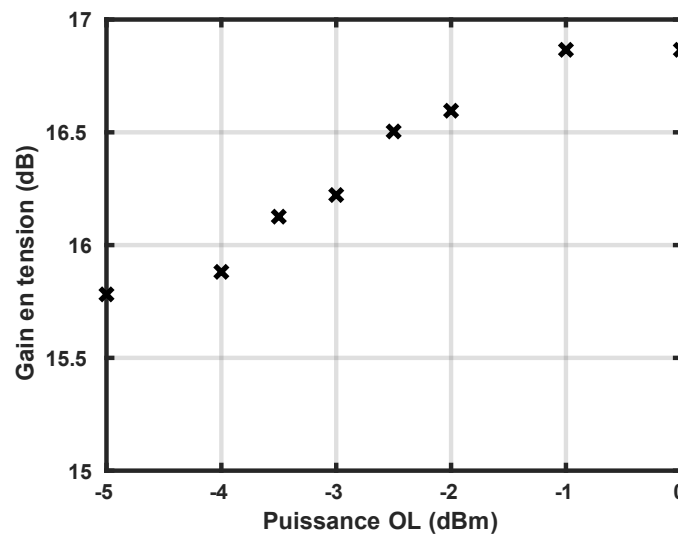


Figure 68. Mesures du gain en tension LNA-mélangeur en fonction de la puissance OL à $f_{OL} = 76$ GHz, $f_{IF} = 10$ MHz et $P_{RF} = -35$ dBm

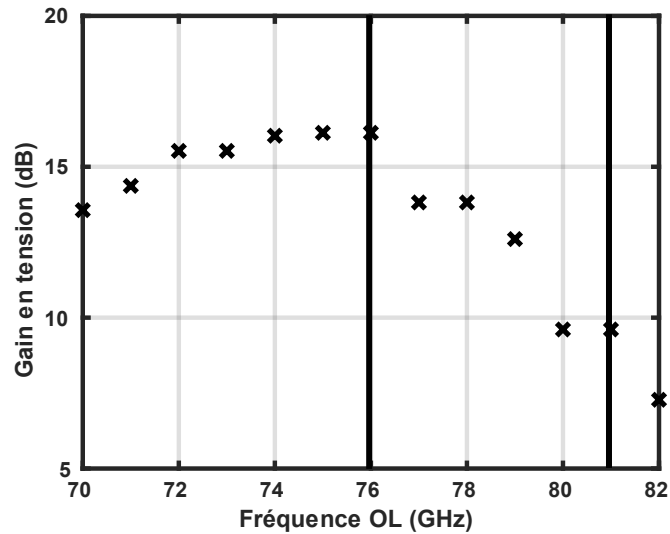


Figure 69. Mesures du gain en tension LNA-mélangeur en fonction de la fréquence OL à $P_{OL} = -3,5 \text{ dBm}$, $f_{IF} = 10 \text{ MHz}$ et $P_{RF} = -35 \text{ dBm}$

Ce premier circuit a permis de mettre en évidence certaines erreurs de conception qui seront corrigées pour les prochains circuits dans le Chapitre 3. Ce circuit a également permis de valider le fonctionnement du mélangeur et du LNA à deux étages, le fonctionnement du LNA à un étage ayant déjà été validé. La mesure avec l'amplificateur BB n'a pas pu être validée.

4 Étude des variations de phase d'un circuit millimétrique

4.1 Étude des variations de phase du circuit

Pour comprendre l'origine des variations de phase dans un circuit et afin d'estimer l'ordre de grandeur de ces dispersions, nous avons tout d'abord simulé l'influence des variations globales et locales des transistors du circuit sur la phase. Les variations globales correspondent aux variations des paramètres d'un composant de puce à puce alors que les variations locales correspondent aux variations des différents paramètres d'un composant au sein de la puce. Des simulations Monte Carlo (MC) sur 2000 échantillons ont été réalisées après l'extraction des parasites du layout. La puissance d'entrée RF a été fixée à -30 dBm pour que la compression du circuit ne biaise pas les résultats. Le Tableau 7 et le Tableau 8 présentent ces variations de phase, tandis que la Figure 70 illustre les variations de « process » simulées obtenues à σ cumulées dans le circuit par bloc. Nous pouvons observer que la variation de phase en sortie est de $3,2^\circ$ à σ (écart-type). Dans ce cas, les variations

de phase du côté RF se compensent avec celles du côté OL lors du mélange de fréquence. Cependant, ce n'est pas forcément le cas pour chaque chaîne du récepteur et les variations peuvent différer selon la chaîne. Nous avons tout de même une variation de phase finale sur une chaîne supérieure aux $\pm 0,3^\circ$ maximum attendus pour respecter la spécification de précision sur la détection de l'angle d'arrivée de $\pm 0,1^\circ$.

Le premier étage comporte plus de variations de phase que le deuxième étage. Comme nous le montrerons par la suite, les variations de phase dans un amplificateur dépendent fortement des impédances en entrée et en sortie de cet amplificateur. Or, ces impédances sont différentes entre les étages du LNA, de même pour le driver OL. Il est donc tout à fait possible que les variations de phase soient différentes pour un bloc identique placé à des endroits différents de la chaîne.

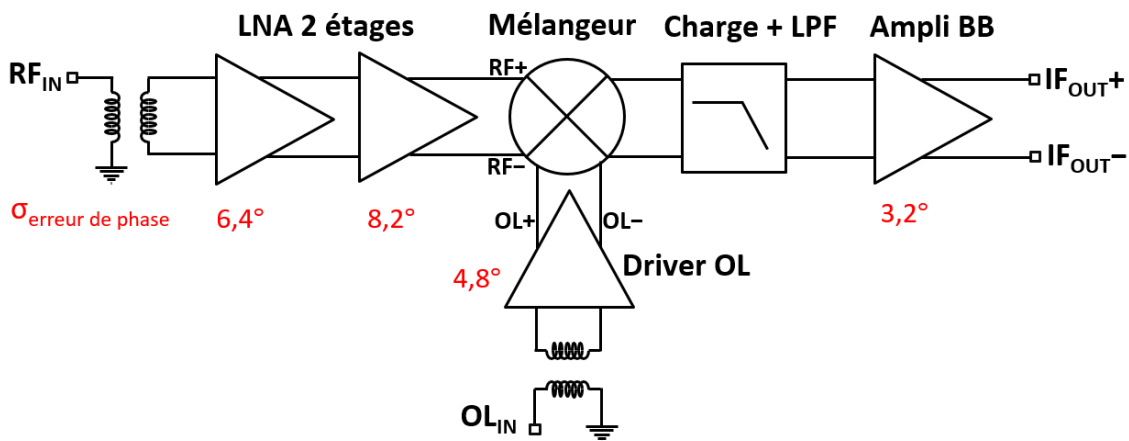


Figure 70. Erreurs de phase par bloc de la chaîne

Les variations de « process » ou procédés, qui sont des variations globales, sont propres à une puce. Ces variations peuvent concerner les paramètres géométriques et électriques du « back-end of line », du « front-end of line » des transistors, des résistances ou bien des capacités dans la puce. Pour des variations de procédés, toutes les voies du circuit d'un récepteur réseau à commande de phase varient de la même manière sur une puce et donc les erreurs de phase entre les voies se compensent. Cependant, lorsque des puces de différents wafers sont assemblées entre elles, ces variations sont à prendre en compte. Nous nous intéressons également aux variations locales, i.e. aux disparités ou « mismatch ». Ici, les variations des paramètres géométriques et électriques d'éléments supposés similaires d'une même puce concernent les transistors, les résistances ou les capacités. Or nous voyons sur le Tableau 8 que ces variations semblent être très faibles, ce dont nous doutons. Ces variations locales prennent uniquement en compte les variations statiques, comme la variation de la tension de seuil d'un transistor V_{th} , et non les variations dynamiques. Nous considérerons par la suite que les variations de procédés comme pire cas de disparités. Nous avons donc voulu vérifier d'où venaient ces variations et si elles étaient bien représentées lors de la simulation Monte Carlo

(MC). Il est à noter que ces simulations MC n'ont pas été réalisées avec un contrôle de la polarisation, le courant n'est donc pas constant. Ces simulations peuvent donc représenter un pire cas en générant plus de variations de phase qu'attendu.

Bloc circuit	σ erreur de phase (°)
LNA étage 1	6,4°
LNA étage 2	8,2°
Driver OL	4,8°
Mélangeur	3,2°
Ampli. IF	3,2°

Tableau 7. Résumé des simulations MC variations de « process » sur les MOS

Bloc circuit	σ erreur de phase (°)
LNA étage 1	0,06°
LNA étage 2	0,1°
Driver OL	0,04°
Mélangeur	0,07°
Ampli. IF	0,07°

Tableau 8. Résumé des simulations MC avec du « mismatch » sur les MOS

En faisant varier les paramètres géométriques du « stack » (empilement des couches métalliques et diélectriques propre à une technologie) de la FD-SOI utilisé pour la réalisation des baluns, la phase du signal traversant le balun varie de $\pm 2^\circ$. Différents « stacks » sont déjà codés pour prévoir les pires cas, il s'agit principalement de variations d'épaisseur de métaux ou des substrats et des variations de la constante diélectrique du substrat. Il faut donc ajouter cette erreur aux erreurs de phase dues aux variations de « process » et de « mismatch ». Nous arrivons donc, dans le pire cas, à une variation de 10° d'erreur de phase par étage à $\pm\sigma$ soit $\pm 5^\circ$ par étage.

Nous pouvons aussi remarquer que les variations de phase les plus importantes se produisent dans la partie RF de la chaîne, qui est la partie amont du récepteur, ce qui nous amène à nous concentrer sur cette partie lors de l'étude de la phase. On peut également se douter que la partie analogique, notamment les filtres à ordres élevés, peut également créer des variations de phase. Dans les parties suivantes, une solution de compensation des variations de la phase va être présentée à partir d'une modélisation électronique des éléments de la chaîne RF et plus particulièrement le LNA.

4.2 Mise en équation de la phase

4.2.1 Transistor seul

Nous avons comparé différents modèles pour évaluer les variations de phase, à commencer par le transistor seul. Nous considérons et comparons les trois cas suivants : le transistor NMOS du Design Kit (DK), le schéma équivalent petit signal, représenté sur la Figure 71, et les équations du schéma équivalent petit signal avec le théorème de Miller, représenté sur la Figure 72.

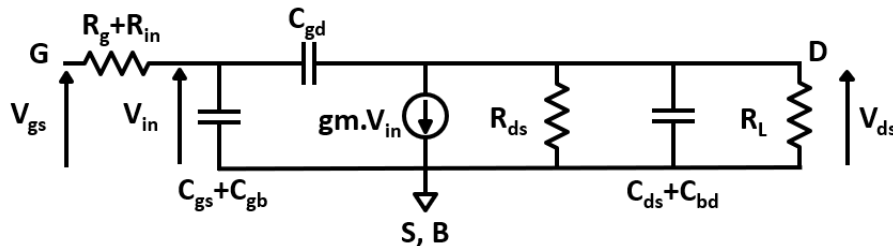


Figure 71. Modèle équivalent petit signal

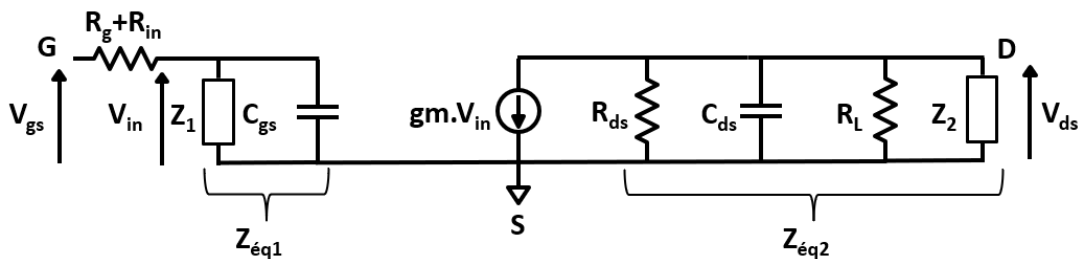


Figure 72. Modèle équivalent petit signal avec le théorème de Miller

Dans cette étude, nous avons pris le même transistor que celui utilisé dans le LNA ainsi que les mêmes tensions de polarisation : $V_{DD} = 0,9$ V, $V_G = 350$ mV, $V_{BS} = 1,8$ V. Nous nous sommes basés sur un modèle simple et nous avons extrait les paramètres du MOS avec la matrice Y à 77 GHz. Nous considérons que les valeurs extraites de C_{gs} et C_{ds} dans la Figure 72 comprennent respectivement les valeurs de C_{gb} et C_{bd} et que la transconductance g_m est purement réelle, ce qui n'est pas tout à fait vrai car il faut considérer un délai de propagation dû au temps de transit des électrons dans le canal. Ce modèle permet de comprendre de manière simple les principaux paramètres qui influencent la phase.

Les équations sont détaillées en Annexes. Le Tableau 9 compare les phases de sorties obtenues entre les différentes méthodes utilisées. Les courbes sont également données en Annexes.

Méthode	Phase de sortie
MOS DK	101,8°
Schéma petit signal avec C_{gd} (Figure 71)	100,8°
Schéma petit signal avec Miller (Figure 72)	101,9°
Équations Miller	101,9°

Tableau 9. Phases de sortie du transistor seul obtenues avec différentes méthodes

La précision de ces équations par rapport au modèle de MOS du DK est de 0,1°. Nous considérons donc que le modèle simplifié proposé est suffisant pour continuer notre étude sur la phase et ainsi disposer d'un modèle suffisamment représentatif du DK.

4.2.2 Transistor avec contre-réaction

Le modèle équivalent petit signal avec la contre-réaction ou feedback RC est présenté sur la Figure 73. La résistance de contre-réaction R_f vaut 1,7 kΩ et la capacité de contre-réaction C_f vaut 50 fF. Nous avons repris la méthode des équations précédentes en intégrant le réseau RC parallèle à C_{gd} dans les impédances Z_1 et Z_2 comme pour la Figure 72. Les équations et les courbes sont données en Annexes. Les résultats obtenus sont présentés dans le Tableau 10.

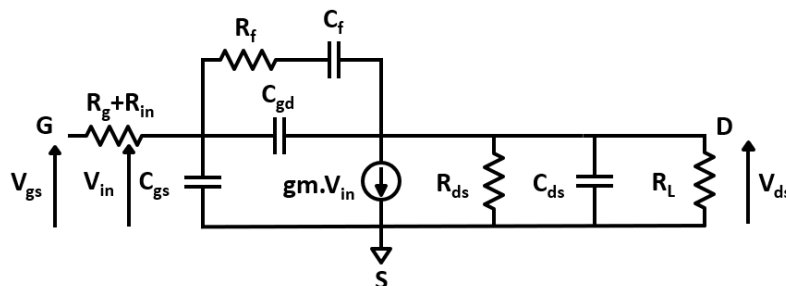


Figure 73. Modèle équivalent petit signal avec la contre-réaction RC

Méthode	Phase de sortie
MOS DK	104,1°
Schéma petit signal avec C_{gd}	104,2°
Schéma petit signal avec Miller	104,9°
Équations Miller	104,9°

Tableau 10. Phases de sortie du transistor avec contre-réaction RC obtenues avec différentes méthodes

La précision obtenue avec l'équation est de 0,8°. Nous avons ensuite fait varier les valeurs de la résistance R_f puis de la capacité C_f pour observer leur influence sur

la phase. En faisant varier de +10% la résistance puis la capacité séparément, la phase a bougé respectivement de $0,3^\circ$ et de 0° . Cette contre-réaction n'a quasiment aucun impact sur la phase. L'impédance de la capacité C_f à la fréquence de 77 GHz est de l'ordre de 40Ω , la contre-réaction est donc essentiellement résistive à la fréquence de fonctionnement. Dans la suite, pour simplifier les calculs nous négligerons donc la contre-réaction RC.

4.2.3 Transistor pseudo-neutrodyné avec modélisation du balun d'entrée

Après avoir montré, dans le cadre de l'étude des variations de phase qu'il était possible de négliger les éléments de la contre-réaction, nous allons étudier le neutrodynage. Nous considérons le neutrodynage comme idéal, c'est-à-dire que l'ajout de la capacité de neutrodynage annule la capacité C_{gd} . Ce qui nous donne le schéma de la Figure 74. Nous pouvons noter que cela n'est pas tout à fait exact car la valeur que nous extrayons en paramètres S ne prend pas en compte la capacité totale entre la grille et le drain qui est composée de plusieurs petites capacités telles que la capacité d'« overlap » (chevauchement), de « fringe » (bordure) ou encore de contact avec le poly. De plus dans le cas d'un transistor monté en capacité (drain et source reliés) pour réaliser le neutrodynage, sa capacité équivalente de neutrodynage n'est pas exactement égale à C_{gd} mais plutôt à la capacité C_{gg} .

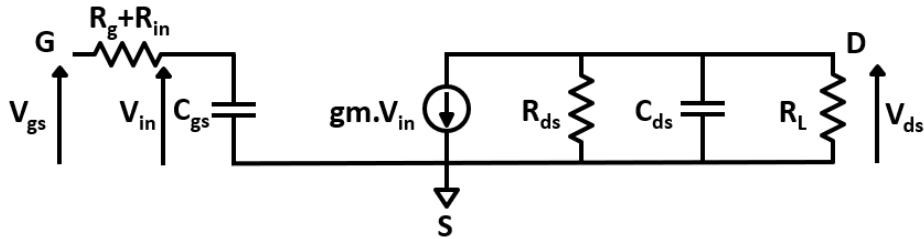


Figure 74. Modèle équivalent petit signal simplifié

Nous supposons que la phase du signal d'entrée V_{gs} est la référence et qu'elle est invariante, nous la considérons donc comme nulle. L'expression de la phase du signal de sortie V_{ds} est donnée par l'équation 29 :

$$\begin{aligned}
 \varphi_{V_{ds}} &= \text{Arctan} \left(\frac{\text{Im}(V_{ds})}{\text{Re}(V_{ds})} \right) \\
 &= \text{Arctan} \left(\frac{\omega \cdot (C_{ds} \cdot R_{ds} \cdot R_L + C_{gs} \cdot (R_g + R_{in}) \cdot (R_{ds} + R_L))}{R_{ds} + R_L - \omega^2 \cdot C_{gs} \cdot C_{ds} \cdot R_{ds} \cdot R_L \cdot (R_g + R_{in})} \right) \\
 &= \pi - \text{Arctan} \left((R_g + R_{in}) \cdot C_{gs} \cdot \omega \right) - \text{Arctan} \left(\frac{(R_{ds} \cdot R_L)}{(R_{ds} + R_L)} \cdot C_{ds} \cdot \omega \right) \quad (29)
 \end{aligned}$$

Dans le but de nous rapprocher le plus possible du circuit de la partie 3, nous avons ensuite ajouté le modèle simplifié du balun d'entrée avec le modèle du transistor neutrodyné :

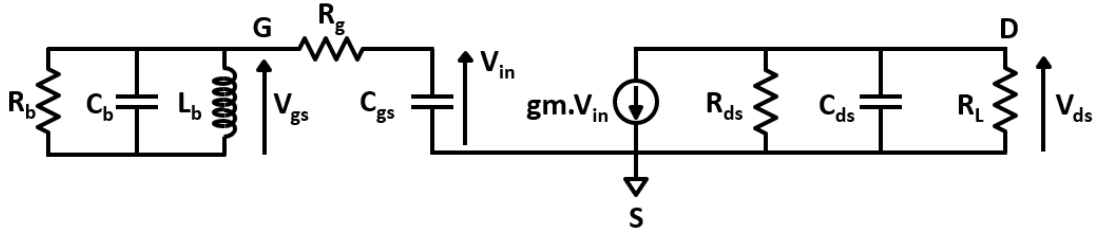


Figure 75. Modèle petit signal simplifié du balun et du transistor neutrodyné

Après une transformation d'impédance série à parallèle, voir annexes, nous obtenons le schéma suivant :

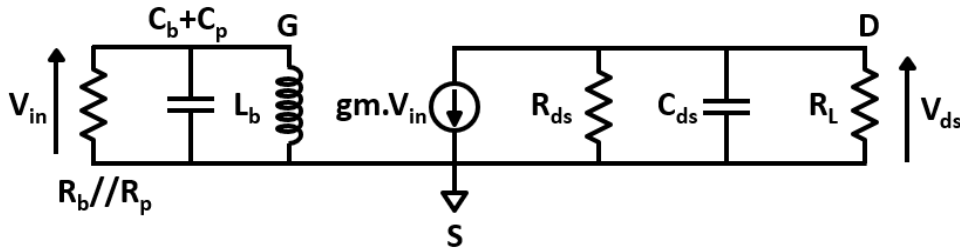


Figure 76. Modèle petit signal final simplifié du balun et du transistor neutrodyné

Nous pouvons donc déterminer la phase de sortie en reprenant l'équation 29, on a :

$$\begin{aligned} \varphi_{V_{ds}} = & \pi - \text{Arctan}(R_g \cdot C_{gs} \cdot \omega) - \text{Arctan}\left(\frac{(R_{ds} \cdot R_L)}{(R_{ds} + R_L)} \cdot C_{ds} \cdot \omega\right) \\ & + \text{Arctan}\left(\frac{R_b \cdot R_p}{R_b + R_p} \cdot \left(\frac{1}{L_b \cdot \omega} - (C_b + C_p) \cdot \omega\right)\right) \end{aligned} \quad (30)$$

La phase de sortie dépend donc de plusieurs paramètres, qui se compensent plus ou moins. De plus, nous pouvons remarquer que la phase ne dépend pas directement du g_m du transistor.

Les impédances équivalentes du balun utilisées pour le circuit sont la résistance $R_b = 291,65 \Omega$, la capacité $C_b = 21,57 \text{ fF}$ et l'inductance $L_b = 198 \text{ pH}$. Il s'agit des impédances au secondaire du balun d'entrée utilisé dans le circuit. Étant donné que l'étude de la phase est réalisée pour un transistor seul et non en paire différentielle comme pour le circuit, nous prendrons la « demi-impédance » du balun, soit $R_b = 146 \Omega$, $C_b = 43,14 \text{ fF}$ et $L_b = 99 \text{ pH}$.

La Figure 77 compare la phase du signal de sortie donnée par l'équation 30, celle donnée par le schéma équivalent petit signal et celle donnée par le simulateur pour le transistor du DK (extraction en paramètres S à 77 GHz) à $\pm\pi$:

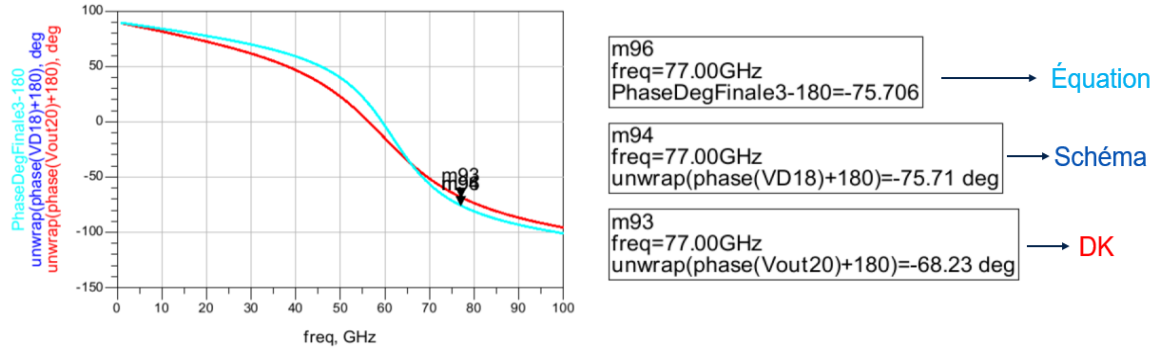


Figure 77. Comparaison entre les différentes phases de sorties en fonction de la fréquence

L'équation et le schéma donnent des phases identiques. L'équation est décalée de $7,5^\circ$ avec le DK. Malgré l'écart non négligeable, nous considérons que cette équation, aux approximations près du modèle petit signal et du neutrodynage parfait, est une approximation suffisante pour déterminer les principaux contributeurs des variations de phase et qu'elle permet de refléter le comportement de la phase en fonction de ces variations.

Nous avons ensuite fait varier un paramètre à la fois de $+10\%$ dans l'équation pour observer son impact sur la phase. Il s'agit d'un cas pessimiste dans le but de couvrir les plus fortes variations de phases possibles. La variation d'impédance sur la mutuelle du balun n'est pas prise en compte. Le Tableau 11 présente les variations de phase selon la variation d'un paramètre listé.

Paramètres	Nouvelle valeur	Variation sur la phase
R_g (17,19 Ω)	18,9 Ω	$-0,3^\circ$
C_n (-9,01 fF)	-8,11 fF / -9,91 fF	$-3,7^\circ / +4,11^\circ$
C_{gs} (22,07 fF)	24,28 fF	$-2,4^\circ$
C_{ds} (14,04 fF)	15,44 fF	$-1,5^\circ$
R_{ds} (237,33 Ω)	261,06 Ω	$-0,2^\circ$
R_b (145,83 Ω)	160,4 Ω	-2°
C_b (43,14 fF)	47,45 fF	$-5,1^\circ$
L_b (99 pH)	108,9 pH	$-4,7^\circ$

Tableau 11. Variations des phases de sortie en fonction de la variation des paramètres

Le tableau montre que la capacité de neutrodynage C_n , qui est égale à $-C_{gd}$, a un effet important sur la phase et qu'il s'agit d'une zone sensible au niveau du transistor. La largeur de piste des baluns étant de l'ordre du micron, les variations liées à ces passifs sont moins importantes car l'imprécision est à plus faible échelle. La variation des éléments du balun en désadaptation d'impédance a peu de chance de se produire. Nous avons fait varier ces éléments à titre indicatif. On peut ajouter que la capacité C_b va jouer sur le centrage en fréquence.

La même comparaison a été réalisée avec une tension de « backgate » V_{BS} nulle. Nous obtenons une précision à $1,8^\circ$ sur la valeur de phase ainsi que des variations de phase du même ordre de grandeur en modifiant les paramètres comme dans le tableau. Les courbes et le tableau sont laissés en Annexes.

4.3 Amplificateur à faible bruit neutrodyné

Le LNA neutrodyné utilisé pour cette étude est présenté sur la Figure 78.

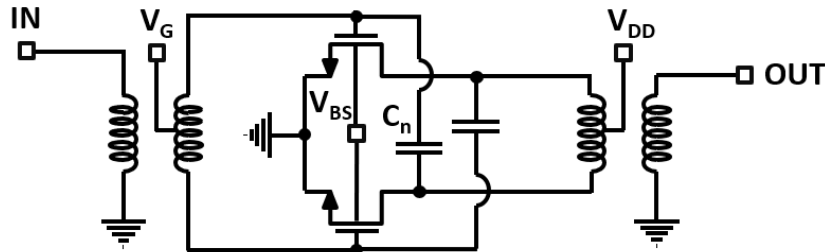


Figure 78. Schéma du LNA neutrodyné

Les équations des paramètres Y appliquées au modèle du transistor de la Figure 71 avec la capacité de neutrodynage C_n de la Figure 78 sont les suivants :

$$Y_{11} = \frac{1}{R_G + \frac{1}{j\omega \cdot (C_{GS} + C_{GD} + C_n)}} \quad (31)$$

$$Y_{12} = -j\omega(C_{GD} - C_n) \quad (32)$$

$$Y_{21} = g_m - j\omega(C_{GD} - C_n) \quad (33)$$

$$Y_{22} = \frac{1}{R_{DS}} + j\omega C_{DS} + j\omega(C_{GD} + C_n) \cdot (1 + R_G \cdot (g_m + j\omega C_{GS})) \quad (34)$$

En prenant les équations d'association des blocs pour la matrice Y , les équations du balun d'entrée, du transistor et du balun de sortie sont

interdépendantes. L'admittance d'entrée du transistor chargé par le balun de sortie représenté comme une charge Y_L est alors :

$$Y_{Tin} = Y_{11} - \frac{Y_{12} \cdot Y_{21}}{Y_{22} + Y_L} \quad (35)$$

Le gain en tension du transistor avec la charge est donné par :

$$A_v = \frac{-Y_{21}}{Y_{22} + Y_L} \quad (36)$$

On considère le modèle simplifié équivalent du balun d'entrée de la Figure 79, en négligeant la résistance des enroulements du primaire et du secondaire.

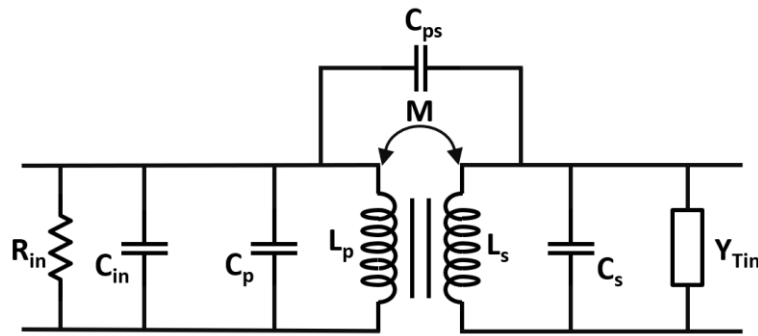


Figure 79. Modèle équivalent simplifié du balun

Avec :

- Y_{in} : l'admittance d'entrée
- C_p : la capacité du primaire
- C_s : la capacité du secondaire
- L_p : l'inductance du primaire
- L_s : l'inductance du secondaire
- C_{ps} : la capacité de couplage du primaire avec le secondaire
- M : l'inductance mutuelle du primaire et du secondaire
- k : le coefficient de couplage

Tels que :

$$Y_{in} = \frac{1}{R_{in}} + j\omega C_{in} \quad (37)$$

$$M = k \cdot \sqrt{L_p \cdot L_s} \quad (38)$$

Les équations en paramètres Y du balun d'entrée représenté sur la Figure 79 sont :

$$Y_{B11} = j\omega(C_p + C_{ps}) + j \cdot \frac{L_s}{\omega L_p L_s (k^2 - 1)} \quad (39)$$

$$Y_{B12} = -j\omega C_{ps} - j \cdot \frac{M}{\omega L_p L_s (k^2 - 1)} = Y_{B21} \quad (40)$$

$$Y_{B22} = j\omega(C_s + C_{ps}) + j \cdot \frac{L_p}{\omega L_p L_s (k^2 - 1)} \quad (41)$$

Avec l'admittance d'entrée :

$$Y_{Bin} = Y_{B11} - \frac{Y_{B12}^2}{Y_{B22} + Y_{Tin}} \quad (42)$$

En prenant en compte l'équation 35, le gain en tension du balun d'entrée est donné par :

$$A_{Bv} = \frac{-Y_{in} \cdot Y_{B21}}{(Y_{B22} + Y_{Tin}) \cdot (Y_{in} + Y_{Bin})} = \frac{-Y_{in} \cdot Y_{B21}}{(Y_{B22} + Y_{Tin}) \cdot (Y_{in} + Y_{B11}) - Y_{B12}^2} \quad (43)$$

On considère la phase de l'ensemble : balun d'entrée, transistor et balun de sortie. En traçant les équations obtenues comme sur la Figure 80 et la Figure 81, il est possible d'observer les variations de phase obtenues par neutrodynage de manière théorique sur la Figure 82. Nous avons pris : $C_p = 20$ fF, $C_s = 25$ fF, $C_{ps} = 25$ fF, $L_p = 100$ pH, $L_s = 150$ pH et $k = 0,8$. Les courbes ont été obtenues avec des paramètres de transistor et de balun choisis de manière cohérente avec les paramètres obtenus lors de la conception du circuit de la partie 3.

Le Tableau 12 présente les variations de phase obtenues avec les équations. La phase varie de $1,8^\circ$ pour une valeur de capacité de neutrodynage qui varie de 1 fF tandis que le gain ne varie que de 0,1 dB.

Capacité de neutrodynage (fF)	Phase totale ($^\circ$)	Gain amplificateur avec charge (dB)
7	-42,4	15,4
7,5	-43,3	15,4
8	-44,2	15,4
8,5	-45,1	15,3

Tableau 12. Phase totale et gain de l'amplificateur avec sa charge en fonction de la valeur de capacité de neutrodynage

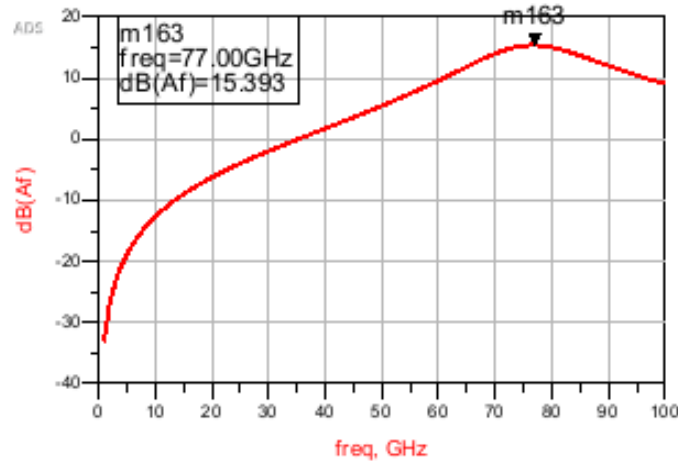


Figure 80. Gain de l'amplificateur avec sa charge en fonction de la fréquence

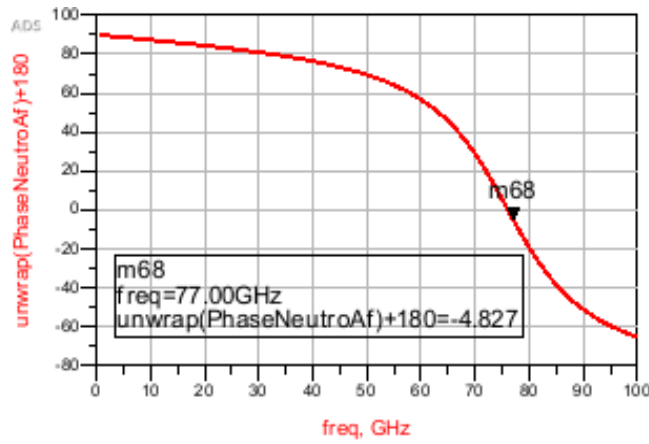


Figure 81. Phase de sortie de l'amplificateur avec sa charge en fonction de la fréquence

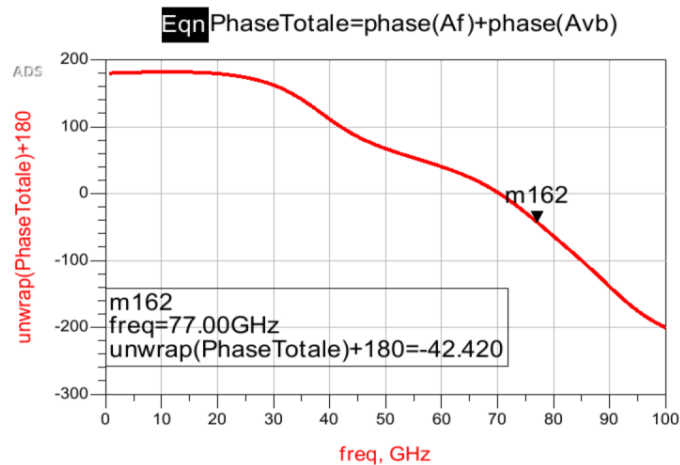


Figure 82. Phase totale du balun d'entrée avec l'amplificateur et sa charge pour $C_{GD} = 8 \text{ fF}$ et $C_n = 7 \text{ fF}$ en fonction de la fréquence

5 Conclusion du chapitre

Dans un premier temps, nous avons présenté les différentes techniques de BIST et de calibration existantes. Nous avons vu que les algorithmes de calibration de phase étaient très performants mais qu'ils étaient très sensibles aux variations d'amplitude et de phase des circuits. Ils demandent également un SNR très élevé. De plus, les tests réalisés sur les radars présentés dans l'état de l'art ne prennent pas en compte les variations de procédés ou les dispersions intrinsèques des circuits RF des puces radars. C'est pourquoi nous nous sommes dirigés vers une solution de contrôle d'erreur de phase analogique qui permettrait de soulager la calibration numérique.

Nous avons ensuite présenté les avantages de la technologie CMOS 28-nm FD-SOI pour la réalisation d'un circuit radar : le gain intrinsèque du transistor, sa fréquence de fonctionnement élevée ainsi que sa faible consommation.

La conception d'un premier circuit de réception a permis de donner un ordre de grandeur sur les erreurs de phase potentielles au sein de la chaîne de réception envisagée. Nous avons déterminé qu'il pouvait y avoir des variations de phase de l'ordre de $\pm 5^\circ$ par étage d'amplification. Son second rôle a été de nous familiariser avec les problèmes courants de conception afin de proposer un second circuit plus robuste et performant tout en intégrant un contrôle de phase. La conception du mélangeur a pu être validée grâce à des premières mesures donnant un gain de conversion en tension pour le LNA-Mélangeur de 16,1 dB à 76 GHz.

L'étude de la variation de la valeur de la capacité de neutrodynage nous permet d'affirmer que la phase dans un amplificateur neutrodyné est sensible (1 fF de variation sur la capacité induit une variation de phase de plusieurs degrés), comme le montrent le Tableau 11 et le Tableau 12. Cependant, la stabilité des amplificateurs neutrodynés dépend fortement de la valeur de la capacité de neutrodynage. Il faut donc prendre soin de présenter les bonnes valeurs de capacité à l'amplificateur pour éviter toute instabilité.

Les principaux contributeurs des variations de phase sont la capacité de neutrodynage et les impédances présentées par le balun d'entrée et de sortie. La capacité totale C_{GD} dépend majoritairement de la capacité de frange entre l'épitaxie et la grille, qui varie proportionnellement avec la largeur de grille du transistor. Dans les étapes de fabrication, la largeur de grille du transistor a peu de risques de varier, tout comme la largeur des pistes du balun. À contrario, la précision du process sur la longueur de grille est plus difficile à maîtriser et a donc plus de probabilités de varier. Cependant, la capacité C_{GD} ne dépend quasiment pas de la longueur de grille, ce qui est favorable pour minimiser les variations de phase.

Il y a donc un compromis entre avoir un balun avec un faible coefficient de qualité Q pour que l'impédance du secondaire bouge peu en fonction de la fréquence et avoir un balun avec un fort Q afin de limiter les pertes.

Le principe de variation de phase par neutrodynage a été démontré par calcul, puis validé par simulation. La partie suivante montrera l'implémentation de cette technique de variation de phase contrôlée dans un amplificateur. Le fait de pouvoir faire varier la phase sans trop impacter le gain de l'amplificateur est essentiel. L'impact de ce contrôle de phase ne doit pas dégrader les performances de l'amplificateur ni de la chaîne de réception.

Nous pouvons nous demander quelle serait la taille de transistor optimale pour concevoir un LNA en appliquant la correction de phase. Cette étude a également été réalisée pour un transistor plus petit : $W/L = 20 \mu\text{m}/30 \text{ nm}$. Il en résulte que les variations de phases sont similaires au transistor $50 \mu\text{m}/40 \text{ nm}$.

Chapitre 3

1 Conception d'un LNA neutrodyné avec une solution de contrôle de phase

1.1 Solution de contrôle de phase

Dans le chapitre précédent nous avons vu que le neutrodynage est une topologie sensible aux variations de la capacité de neutrodynage et qui induit des variations de la phase du signal de l'amplificateur. Dans cette partie nous utiliserons le neutrodynage pour calibrer la phase de la partie amont (front-end) de la chaîne de réception RF. Cela est justifié par le fait que ce sont les blocs en amont de la chaîne de réception qui sont les principaux contributeurs des variations de phase. Les simulations Monte Carlo de la partie 4 du Chapitre 2 incluant les disparités et variations de procédés indiquent des variations de phase de $\pm 5^\circ$ par étage d'amplification en pire cas. La solution proposée consiste donc à corriger les erreurs de phase dans les deux étages du LNA neutrodyné. Le principe innovant est d'utiliser un varactor au lieu d'une capacité fixe pour contrôler la phase. Cette technique nécessite peu de surface et ne consomme pas d'énergie. La technologie FD-SOI permet de modifier la tension de seuil d'un transistor en contrôlant sa tension de grille arrière. Cela offre un paramètre supplémentaire pour contrôler les varactors par rapport à une technologie « bulk ».

Nous avons fait le choix de ne pas implémenter la solution de correction d'erreur de phase dans la partie OL, qui corrigerait les erreurs de phase de la partie RF lors du mélange de fréquences. Par exemple, il pourrait être intéressant d'appliquer la correction sur le deuxième étage du LNA et sur le driver OL pour ne pas pénaliser les performances en bruit et en gain du LNA et donc de la chaîne. Cependant, pour un radar, le signal OL sert de signal de référence pour l'analyse des signaux reçus et ne peut donc être modifié.

1.2 Choix des transistors du LNA

En premier lieu, pour concevoir le LNA, il faut dimensionner les transistors de la paire différentielle. La Figure 83 présente la manière dont ont été déterminées la tension de polarisation de grille du transistor V_G et la largeur de grille totale du

transistor W à 78,5 GHz, qui est la fréquence de milieu de bande. La fréquence de transition f_T et le facteur de bruit minimum NF_{min} simulés sont illustrées en fonction de la densité de courant de drain en mA par μm de la largeur totale W . Une fois la densité de courant déterminée avec la f_T et le NF_{min} , nous obtenons la tension de grille V_G associée.

Comme pour le LNA du Chapitre 2, nous avons choisi un W de 50 μm avec 1 μm de largeur de doigt pour avoir suffisamment de gain sans que le transistor ne soit trop large. 1 μm de largeur de doigt correspond également à la largeur optimum pour le bruit. Si le transistor est trop large, cela augmente les parasites au niveau du layout mais aussi la valeur de capacité C_{GD} . Dans notre cas, une trop grande valeur de C_{GD} à compenser avec le varactor implique des varactors plus grands. Nous avons choisi d'utiliser un L de 40 nm pour des raisons de fiabilité et car il s'agit de la longueur de grille optimale pour le NF_{min} . Un L plus petit augmenterait la f_T , ce qui améliorerait le NF_{min} . Mais cela augmenterait la résistance de grille R_g ainsi que le g_m , ce qui ne va pas dans le bon sens pour améliorer le NF_{min} . Pour un L de 40 nm, la f_T est suffisante pour des applications à 80 GHz. Le transistor utilisé est à double accès de grille pour réduire le bruit en diminuant la résistance d'accès de grille.

Nous avons choisi de travailler avec une densité de courant de 0,23 mA/ μm (soit une tension de grille V_G de 400 mV) pour avoir plus de gain qu'avec une densité de 0,17 mA/ μm (soit une tension de grille de 350 mV), qui serait légèrement plus optimale pour le bruit. Le NF_{min} simulé est de 2,17 dB, pour une fréquence de transition de 248 GHz, voir Figure 83. La tension d'alimentation de drain V_{DD} est fixée à 0,9 V et la tension de grille arrière à 1,8 V pour avoir la plus petite tension de seuil possible. Le courant de drain est de 11,4 mA. L'équation du NF_{min} est donnée en Annexes. L'équation utilisée pour calculer la fréquence de transition du transistor est :

$$f_T = \frac{1}{2\pi} \cdot \frac{g_m}{C_{GS} \sqrt{1 + 2 \frac{C_{GD}}{C_{GS}}}} \quad (44)$$

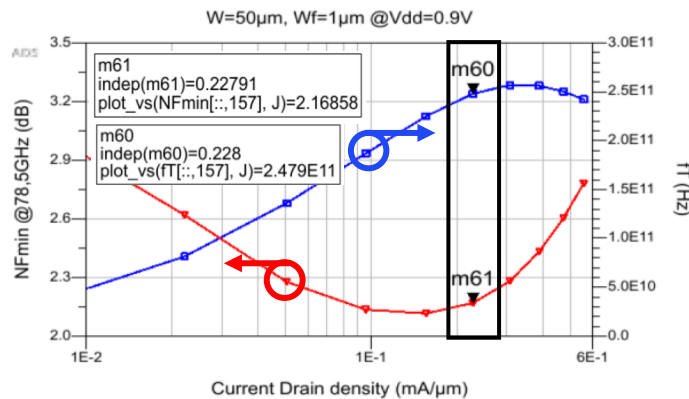


Figure 83. f_T et NF_{min} en fonction de la densité de courant de drain

Comme le montrent les figures en Annexes, le gain maximum disponible chute rapidement dans cette topologie en fonction de la fréquence tandis que le facteur de bruit est moins sensible. Nous avons fait le choix de présenter des impédances en entrée et en sortie qui favorisent le gain plutôt que le facteur de bruit de l'amplificateur. Même si la linéarité et le facteur de bruit sont les facteurs clés pour le radar automobile, la partie en amont de la chaîne doit présenter suffisamment de gain pour compenser les pertes du mélangeur. Il est également moins judicieux d'envisager une amplification après le mélangeur en bande de base de la chaîne car cela coûte plus cher en surface utilisée.

Il est important de noter que l'utilisation de la résistance de feedback et des varactors dégradent le facteur de bruit d'environ 0,8 dB et le gain d'environ 1 dB de l'amplificateur. Cependant, pour cette topologie qui présente des instabilités potentielles, nous avons fait le choix de conserver cette résistance pour stabiliser l'amplificateur.

Il est légitime de se demander si le compromis n'aurait pas été plus facile avec un transistor de taille différente. Un LNA avec des transistors plus petits ne fournirait pas autant de gain à courant donné tandis qu'un LNA avec des transistors plus grands présenterait des capacités C_{GD} plus grandes à compenser et une consommation plus élevée car il nécessiterait un courant de drain plus important.

La polarisation du LNA est amenée par les points milieux des baluns qui permettent à la fois l'adaptation d'impédance souhaitée pour le compromis entre les performances en bruit et en gain, et également le passage d'un accès simple 50Ω des pointes RF à un accès différentiel pour le LNA. Les capacités C_{RF1} et C_{RF2} sont des capacités d'adaptation pour les baluns, leurs valeurs seront indiquées par la suite.

1.4 Conception des varactors

1.4.1 Description du varactor

Les varactors C_n utilisés dans le LNA de la Figure 84 sont composés de deux transistors NMOS Low V_T (avec une faible tension de seuil) M_{1-2} comme dans [ZHA17] avec leurs drains et sources connectés à un nœud commun nommé arbitrairement V_c . Leurs accès de grilles arrière sont également connectés à un nœud commun nommé arbitrairement V_b . Le varactor possède alors deux tensions de contrôle pour une meilleure précision de variation de capacité et donc une meilleure précision d'ajustement de la phase. En n'utilisant qu'un seul transistor monté en varactor, la variation de capacité aurait été insuffisante pour l'application souhaitée. Le nœud de contrôle des grilles arrière permet un ajustement plus fin de la phase. V_c et V_b sont respectivement contrôlées de 0 à 0,9 V et de 0 à 1,8 V. Les transistors

MOS du varactor C_n sont similaires aux transistors de la paire différentielle du LNA pour présenter les mêmes variations PVT. Les valeurs de capacités maximales et minimales sont soigneusement choisies pour assurer la stabilité du LNA tout en offrant le maximum de contrôle de phase. Le schéma du varactor est montré Figure 85, avec $V_p = 0,4$ V et $V_N = 0,9$ V dans notre cas.

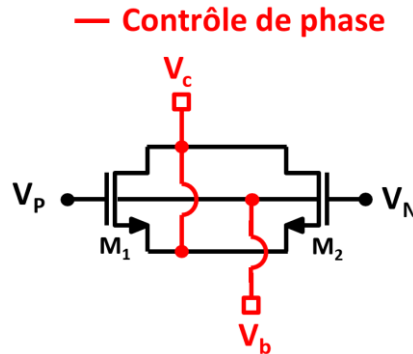


Figure 85. Schéma du varactor MOS

La Figure 86 est un agrandissement du layout du varactor. Le varactor a été taillé pour présenter une valeur de capacité qui varie autour de 11 fF, tout en ayant une plage de variation suffisante sans introduire d'instabilités pour le LNA. Les grilles des MOS du varactor sont également à double accès pour être le plus semblables possible aux MOS de la paire différentielle. De même, la longueur de grille est de 40 nm. Les MOS ont été divisés en deux pour faciliter l'accès aux grilles et réduire la résistance de ces accès. La largeur totale est de 26 μm ($2 \times 13 \mu\text{m}$), pour une largeur de doigt de 0,5 μm . Pour une raison de densité trop importante de contacts CA sur les doigts de drain et de source avec des largeurs de doigt de 0,5 μm , le double accès de grille impose de diminuer le nombre de contacts par doigt de drain/source à 5 au lieu de 10. Cela a pour effet d'augmenter d'environ 10% la résistance série drain/source mais surtout de diminuer le courant maximum pouvant circuler dans le drain et la source.

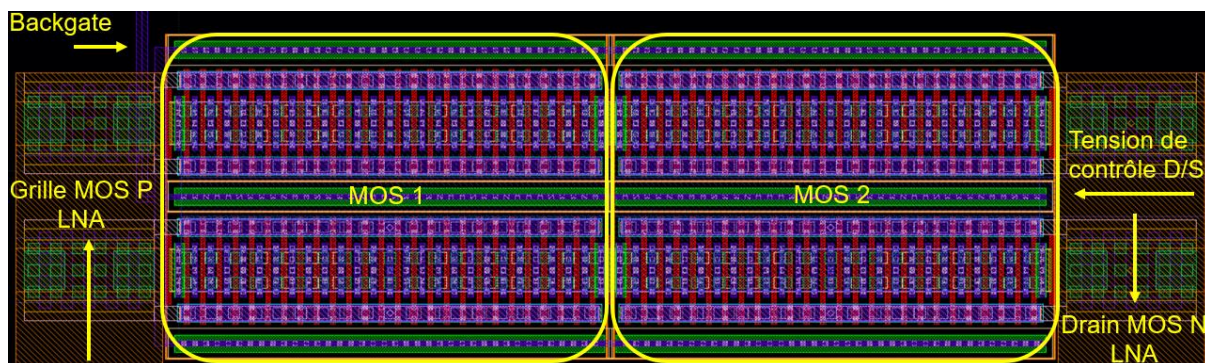


Figure 86. Zoom du layout d'un varactor

1.4.2 Performances du varactor

La Figure 87 présente les résultats de simulation de la variation des valeurs de capacités obtenues en faisant varier les tensions de contrôle. La variation des tensions de contrôle est maximale pour avoir le meilleur ajustement possible, la tension de contrôle drain/source V_c varie de 0 à 0,9 V et la tension de grille arrière V_b varie de 0 à 1,8 V. Le varactor présente une capacité nominale de 11 fF pour $V_c = 0,3$ V et $V_b = 0,5$ V. La plage de variation de la capacité du varactor se situe entre 8,5 et 15 fF avec une la valeur de résistance associée variant de 26 à 30 Ω . La variation C_{max}/C_{min} obtenue est de 1,75. Ce rapport n'est pas très élevé mais l'objectif est de concevoir un varactor qui neutralise l'effet Miller des capacités C_{GD} du LNA sans provoquer d'instabilités et non pour présenter le maximum de variations de valeurs de capacité. La variation des valeurs avec des variations de « process » et le « mismatch » est présentée en Annexes.

On remarque sur la Figure 87 que pour $V_c = 0,4$ V, les variations de la tension de grille arrière ne jouent quasiment plus sur la valeur de capacité. Cela vient du passage en ON (mode passant) du MOS M_1 du varactor et en OFF (mode bloqué) du MOS M_2 du varactor de la Figure 85. La tension de grille de M_1 est de 0,9 V et la tension de grille de M_2 est de 0,4 V. Ayant la même tension de seuil, les MOS du varactor deviennent passant quand $V_{GS} \geq V_{th}$. Comme les tensions de grille des MOS sont différentes, ils ne sont pas dans le même état pour une tension de drain/source commune. Lors de passage ON/OFF des MOS du varactor, la valeur de la capacité ne varie que très peu, c'est lié à l'état de formation du canal sous la grille. On peut noter que pour le varactor $V_D = V_S$ donc $V_{DS} = 0$ V. Le varactor fonctionne en mode ohmique quand $V_{GS} \geq V_{th}$. Les variations de « process », le « mismatch » ainsi que les variations de températures sur ce varactor ont été simulés, les courbes sont données en Annexes.

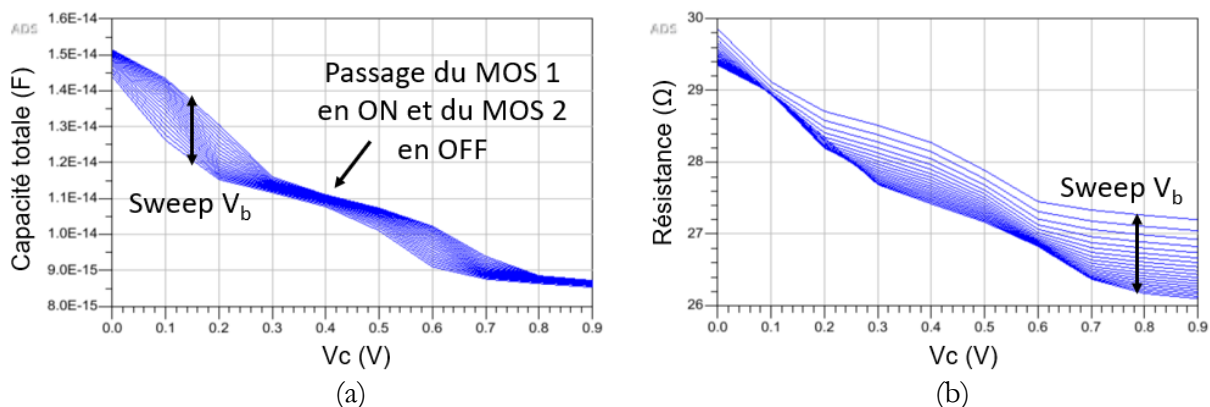


Figure 87. Capacité en Farad (a) et résistance en Ohms (b) présentées par le varactor en simulation en fonction de la variation des tensions de contrôle V_c et V_b à 78,5 GHz

1.5 Layout du LNA

1.5.1 Cœur du LNA

La Figure 88 présente le layout du cœur du LNA. Le layout a été optimisé pour minimiser l'impact de l'inductance de dégénérescence de la source commune qui dégrade les performances du LNA. Le layout est compact pour ne pas avoir trop de chemins inductifs et pour maîtriser les capacités de la paire de MOS du LNA et des varactors. Le double accès de grille contribue à la diminution de la résistance d'accès de grille des MOS, ce qui est favorable pour la performance en bruit de l'amplificateur. Les résistances de contre-réaction (feedback), en silicium polycristallins, sont larges avec plusieurs contacts en parallèle pour supporter le courant DC et éviter tout échauffement. Les deux accès des tensions de contrôle des varactors ont été éloignés afin d'éviter un couplage trop important qui dégrade les performances et est une source d'instabilités.

La dimension du cœur du LNA est de $15,4 \mu\text{m} \times 14,1 \mu\text{m}$ soit $217 \mu\text{m}^2$ sur le dessin. Avec le rétrécissement la dimension réelle est de $176 \mu\text{m}^2$. Après extraction des parasites du layout, la consommation du LNA est de $17,3 \text{ mA}$ soit $15,5 \text{ mW}$ sur le V_{DD} , avec un courant sur le V_G de $-0,8 \text{ mA}$. Une partie du courant DC du V_{DD} circule vers le V_G par la résistance de feedback. Nous estimons que la baisse de consommation par rapport à celle attendue (un courant de drain de $11,4 \text{ mA}$ par transistor simulé en 1.2) est due à 50% aux effets de layout et de proximité où le courant des doigts des transistors n'est pas uniforme par effet distributif et à 50% au montage notamment à cause des pertes des métaux et des résistances.

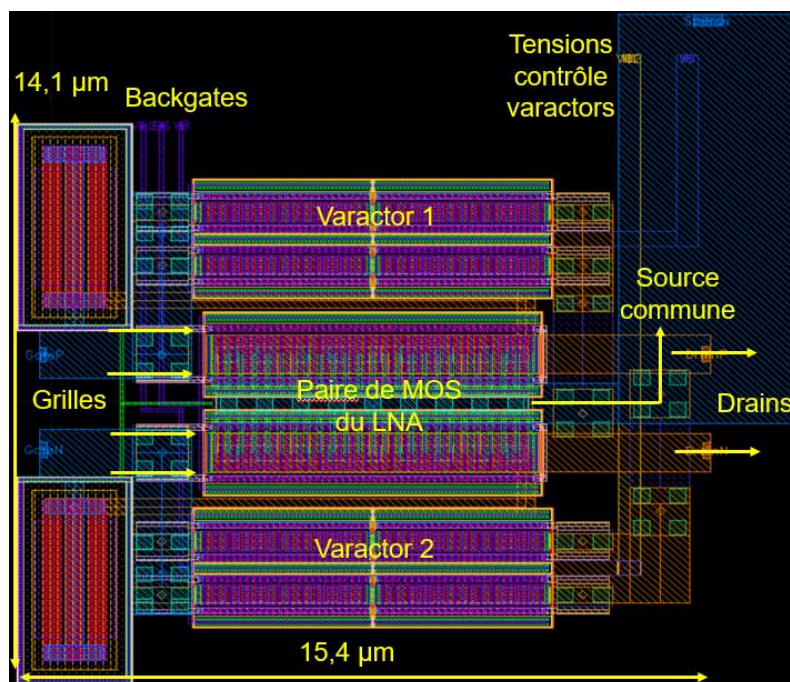


Figure 88. Cœur du LNA

1.5.2 Découplage du LNA

Le découplage du signal RF par rapport au signal DC est primordial dans un tel circuit. Le découplage du LNA avec les varactors demande une attention particulière. La raison principale est d'éviter toute instabilité potentielle et toute oscillation. L'ajout de résistances au niveau du V_G pour le découplage a été évité afin de ne pas créer de pont diviseur de tension avec la résistance du V_{DD} . Une première capacité MOM (Métal-Oxyde-Métal) de découplage de 50 fF a été placée au plus près du circuit, i.e. au plus près de l'accès au point milieu du balun et de l'accès à la masse pour éviter d'ajouter de longs chemins d'accès inductifs. En effet, des chemins inductifs trop longs rendraient le découplage du signal RF inopérant. Une deuxième capacité de découplage a été ajoutée, cette fois de 125 fF, à un endroit où il y a suffisamment d'espace. Cette capacité permet de couper le signal RF restant et élimine les résonances potentielles entre les chemins de découplage RF et d'accès DC. Le découplage de la tension d'alimentation V_{DD} est identique. Comme aucun courant n'y circule, le découplage de la tension de grille arrière du LNA est constitué d'un long chemin résistif avec une résistance poly de 10 k Ω en plus, puis avec une capacité de découplage de 50 fF. Les découplages des tensions de contrôle et de grille arrière des varactors sont identiques, mais une résistance de 1 k Ω a été ajoutée au niveau des nœuds en commun afin de stabiliser le circuit en mode commun car il y avait une instabilité due aux fuites RF dans les varactors.

Les chemins de découplage sont également importants pour la stabilité de mode commun du circuit. La Figure 89 illustre le découplage du circuit. Les chemins d'accès RF, DC et de découplage ont été pris en compte lors des simulations électromagnétiques.

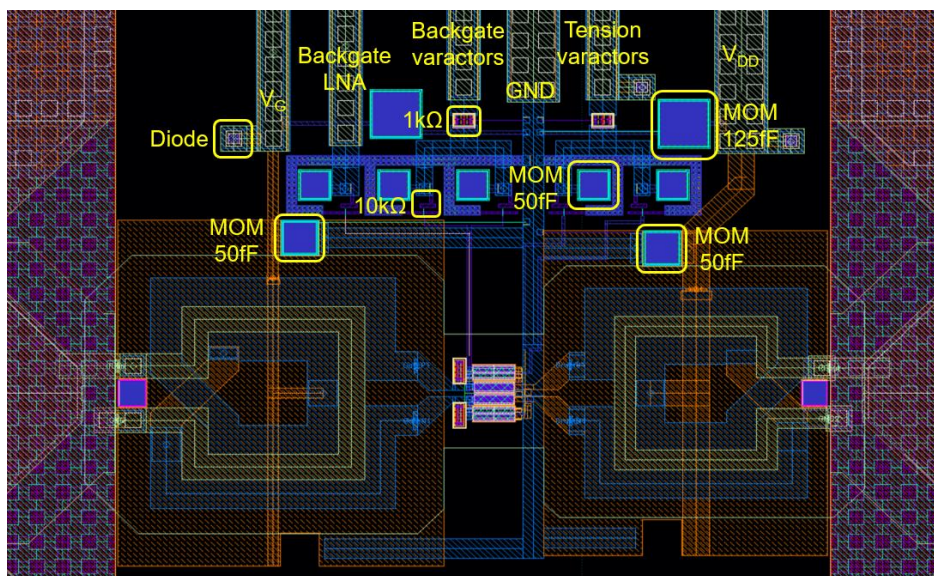


Figure 89. Layout du découplage du LNA

1.5.3 Baluns d'entrée et de sortie

Les baluns ont été conçus avec l'aide d'un outil développé en interne en précisant par exemple les impédances souhaitées, le type de balun voulu et le nombre de tours. Ils ont ensuite été optimisés en modifiant les paramètres géométriques des pistes. Les métaux du back-end (niveaux supérieurs) les moins résistifs ont été utilisés pour réaliser ces baluns. Dans notre cas, il s'agit de baluns rectangulaires avec le rapport de transformation 1 vers 2, pour une inductance d'un tour vers une inductance de deux tours. Le choix entre un balun rectangulaire ou octogonal est variable selon les cas. Pour un tour et à diamètres identiques, l'inductance rectangulaire aura une valeur plus élevée que l'inductance octogonale.

Les transformations d'impédances souhaitées ici sont particulièrement compliquées à obtenir pour avoir le moins de pertes possible. Les baluns d'entrée et de sortie génèrent environ 3 dB de pertes à eux deux. Les pads RF ont une impédance de 50Ω parallèles à 20 fF. Il faut présenter le meilleur compromis entre une impédance optimale pour avoir le gain maximum et une impédance optimale pour obtenir le facteur de bruit minimum. Les résultats de simulation ont permis de choisir une impédance d'entrée du LNA de 214Ω parallèle à 132 pF et de 189Ω parallèle à 114 pF en sortie du LNA. La capacité d'adaptation en entrée du balun d'entrée est de 34 fF et celle de sortie du balun de sortie de 29 fF.

Il existe deux sortes de pertes liées au substrat. Les pertes dues aux courants induits par le champ électrique et les pertes dues aux courants de Foucault induits par le champ magnétique, comme sur la Figure 90. Pour qu'il n'y ait pas de pertes au niveau du substrat, il faut que sa résistance soit nulle ou infinie. Or ici, le substrat a une résistivité de $15 \Omega \cdot \text{cm}$, soit $0,15 \Omega \cdot \text{m}$. Nous avons donc ajouté une couche sous le balun indiquant la zone à ne pas doper pour augmenter la résistivité du substrat et donc pour améliorer l'isolation entre les pistes du balun et le substrat. À 80 GHz, le substrat a un comportement plus capacitif que résistif et il y a donc moins de pertes par effet Joule. Cela se justifie par le fait que la fréquence de coupure f_c du substrat est à 10,3 GHz d'après les équations suivantes, en prenant en compte la résistance et la capacité du substrat :

$$R = \rho \frac{L}{S} \quad (45)$$

Avec :

- ρ la résistivité du substrat [$\Omega \cdot \text{m}$]
- L la longueur [m]
- S la surface [m^2]

$$C = \varepsilon_0 \varepsilon_r \frac{S}{L} \quad (46)$$

Avec :

- ε_0 la permittivité du vide [$8,854 \times 10^{-12}$ F/m]
- ε_r la constante diélectrique du silicium [11,68]
- L la distance ou épaisseur diélectrique [m]
- S la surface [m²]

$$f_c = \frac{1}{2\pi RC} = \frac{1}{2\pi \rho \varepsilon_0 \varepsilon_r} \quad (47)$$

L'utilisation d'un blindage à motifs (« patterned shield ») sous le balun permet d'éviter que le courant généré par le champ électrique pénètre le substrat et de casser les boucles fermées de courants de Foucault qui circulent dans les parties les plus conductrices du substrat [NIK07]. Cependant, sachant que le substrat se comporte comme une capacité au-delà de 10,3 GHz, les courants de Foucault n'engendreront pas de pertes par effet Joule alors qu'en dessous de cette fréquence, il y aura des pertes résistives. Dans notre cas, le « shield » sert principalement à maîtriser la valeur des capacités entre la piste de métal, le « shield » et le substrat. Cependant, les capacités ajoutées par le « shield » décalent légèrement en fréquences le facteur de qualité Q du balun. Cela se traduit par une légère dégradation des performances du balun, or comme il se trouve en entrée du LNA, cela impacte aussi le NF . Nous avons donc fait le choix de ne pas mettre de « shield ».

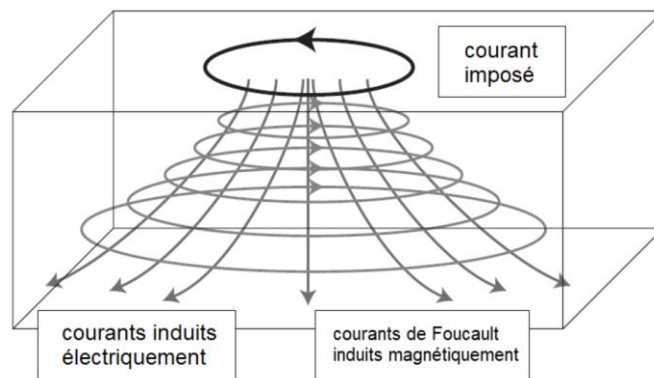


Figure 90. Courants induits dans une inductance [NIK07]

1.5.4 Layout du top

La Figure 91 présente le « layout top » du LNA simple étage. La surface active du LNA, en prenant en compte le découplage, est de $100 \mu\text{m} \times 136 \mu\text{m}$ soit $0,0136 \text{ mm}^2$, ce qui donne finalement après rétrécissement $0,0110 \text{ mm}^2$. Pour éviter de faire des chemins d'accès DC trop résistifs là où le courant circule, ce qui était le

cas pour le premier circuit du Chapitre 2, les chemins d'accès DC ont été élargis et parallélisés sur trois niveaux de métallisation différents. Les changements de directions à angles droits ont été remplacés par des segments à 45° (Figure 91) pour favoriser l'électromigration des électrons. L'espacement entre le haut des pads RF (Ouest-Est) et le bas des pads DC (Nord) est de 400 μm pour éviter que les pointes RF et les sondes DC se croisent et se bloquent lors des mesures.

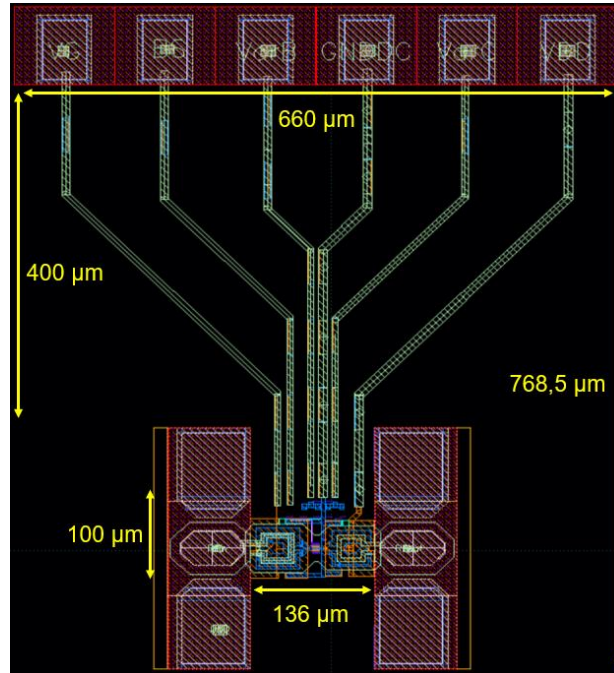


Figure 91. Layout du top du LNA simple étage

1.6 Simulations

Les simulations ont été réalisées en faisant varier la tension de contrôle V_c des drains/sources des varactors de 0 à 0,9 V et la tension de contrôle des grilles arrière V_b des varactors de 0 à 1,8 V. Afin de gagner du temps de simulation et par soucis de clarté sur les courbes, nous avons fait varier la tension de contrôle V_b selon l'équation :

$$V_b = 1,8 - 2 \times V_c \quad (48)$$

Cela prend en compte les écarts maximums de contrôle des varactors, ainsi quand V_c vaut 0 V, on a V_b qui vaut 1,8 V, ce qui correspond à la valeur de capacité la plus élevée des varactors. Quand V_c vaut 0,9 V, on a V_b qui vaut 0 V, ce qui correspond à la valeur de capacité la plus faible des varactors.

1.6.1 Gain et adaptation

Deux versions de LNA ont été conçues, une où les masses des pads RF en entrée et en sortie sont reliés entre elles et une version sans, comme sur la Figure 92. Relier les masses de ces pads entre elles peut augmenter le gain mais peut être source de problèmes car il est plus difficile de contrôler le chemin de retour du courant du circuit. De plus, la longueur du chemin de retour génère une certaine inductance qui peut provoquer des résonances et/ou dégrader les performances du circuit. L'étude et les résultats de simulation du circuit avec les masses des pads RF reliées est laissée en Annexes.

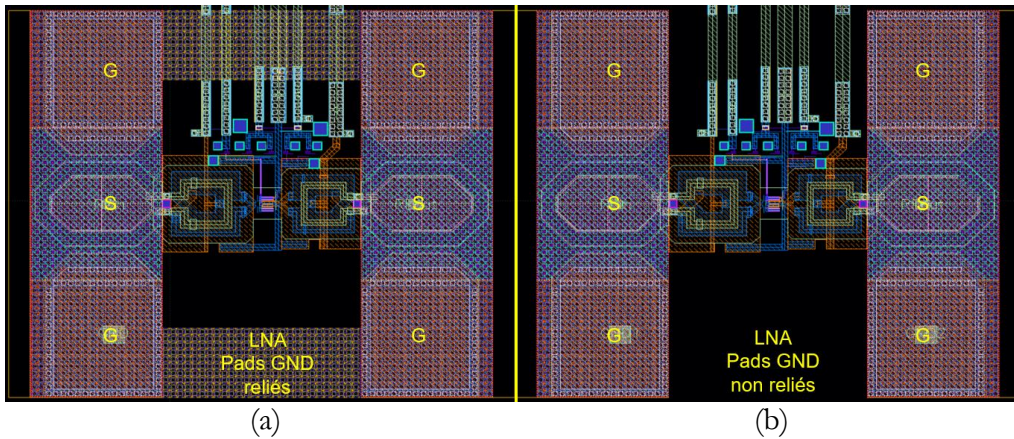


Figure 92. LNA avec pads GND reliés (a) et LNA sans pads GND reliés (b)

La Figure 93 présente les paramètres S simulés du LNA sans les masses des pads reliées et avec la variation des varactors. Le LNA a été optimisé de façon à présenter le maximum de variations de phase tout en restant adapté, stable et en ayant des performances en gain et en bruit le moins dégradées possibles.

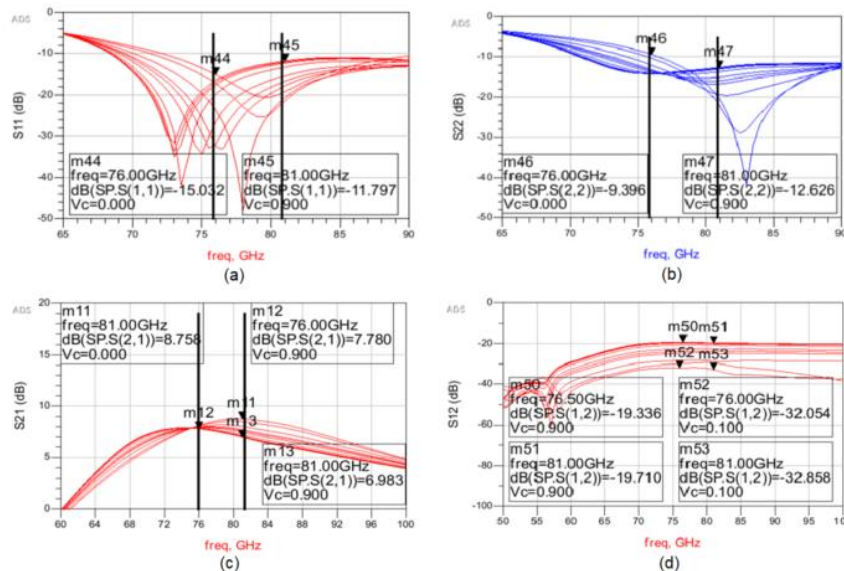


Figure 93. Paramètres S_{11} (a), S_{22} (b), S_{21} (c) et S_{12} (d) du LNA à un étage avec les variations des varactors en fonction de la fréquence

Dans la bande 76-81 GHz, le pire cas selon la configuration du varactor de S_{11} (coefficient de réflexion) vaut $-11,8$ dB et le pire cas de S_{22} vaut $-9,4$ dB. La sortie est volontairement légèrement désadaptée pour offrir un plus large contrôle de phase dans la bande. Le S_{21} (coefficient de transmission ou gain en puissance) varie entre 7 dB et 8,8 dB et l'isolation (S_{12}) varie entre $-32,9$ dB et $-19,3$ dB.

1.6.2 Stabilité

La stabilité est un critère extrêmement important pour un circuit. D'autant plus que le neutrodynage peut provoquer une contre-réaction positive qu'il faut éviter pour que le circuit n'entre pas en résonance. Un circuit qui oscille est un circuit non-fonctionnel, sauf dans le cas où l'oscillation est voulue comme dans le cas d'un oscillateur contrôlé en tension (Voltage Controlled Oscillator - VCO). La Figure 94 et la Figure 95 présentent les simulations en paramètres S réalisées pour vérifier la stabilité du circuit.

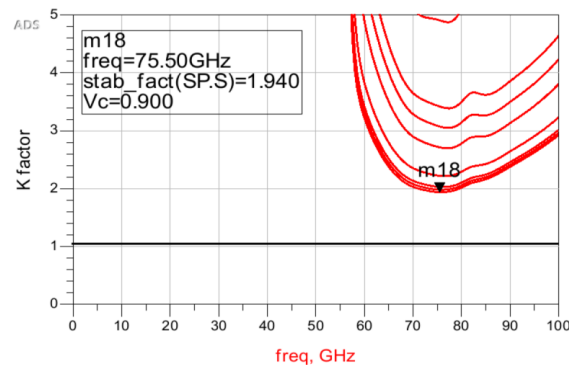


Figure 94. Facteur de Rollet K en simulation avec la variation des varactors en fonction de la fréquence

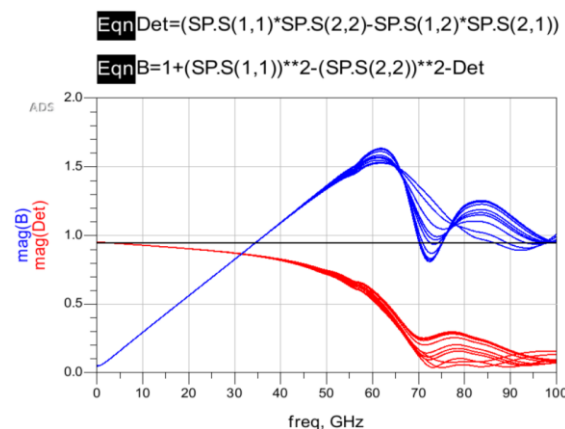


Figure 95. Déterminant ΔS et coefficient B en équation et simulation avec la variation des varactors en fonction de la fréquence

Nous obtenons un facteur de Rollet $K > 1$, le déterminant $\Delta S < 1$ et le coefficient $B > 0$ pour toutes les valeurs de capacité des varactors : le circuit est donc normalement stable. Cependant, en mode commun le circuit est potentiellement

instable et comme le facteur K n'assure pas la stabilité inconditionnelle, nous devons réaliser des simulations transitoires. Nous avons donc paramétré trois sources de courant : ces sources ont été placées à trois endroits différents du circuit (grille d'un transistor du LNA, drain d'un transistor du LNA et au niveau des tensions de contrôle des varactors) et configurées pour générer ces pics à trois moments différents. Cela permet notamment de simuler le démarrage du circuit.

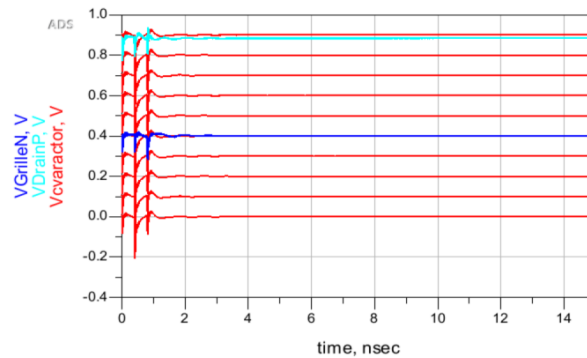


Figure 96. Tensions à différents endroits du circuit après des pics de courant en fonction du temps

Sur la Figure 96, il y a un début d'oscillations à 50 GHz mais elles sont rapidement amorties après quelques périodes. La période de fonctionnement du circuit à 77 GHz est de 13 ps mais nous avons simulé jusqu'à 15 ns par précaution. Le circuit est donc normalement stable.

1.6.3 Facteur de bruit

La Figure 97 montre le facteur de bruit et le facteur de bruit minimum simulés du LNA. Le NF est compris entre 5,4 dB et 5,7 dB sur la bande de fréquences 76-81 GHz. Les pertes du balun d'entrée sont d'environ 1,5 dB, cela se répercute directement sur le facteur de bruit. En fonction des variations des varactors pour une fréquence donnée, il y a 0,1 dB de variation de NF maximum (markers m7 vs m8 et markers m9 vs m10), ce qui est plus qu'acceptable.

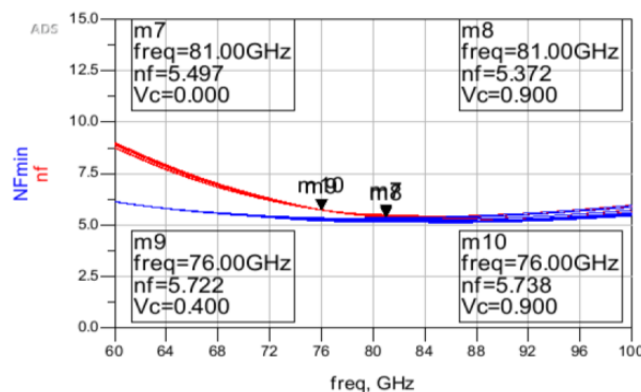


Figure 97. NF_{min} et NF du LNA à un étage avec les variations des varactors en fonction de la fréquence

1.6.4 Linéarité

La Figure 98 présente le gain en tension simulé du LNA en fonction de la puissance d'entrée RF. Le point de compression à 1 dB est compris entre -5 dBm et -4 dBm à 78,5 GHz. Il y a seulement 1 dB de variation d' ICP_{1dB} en fonction des varactors.

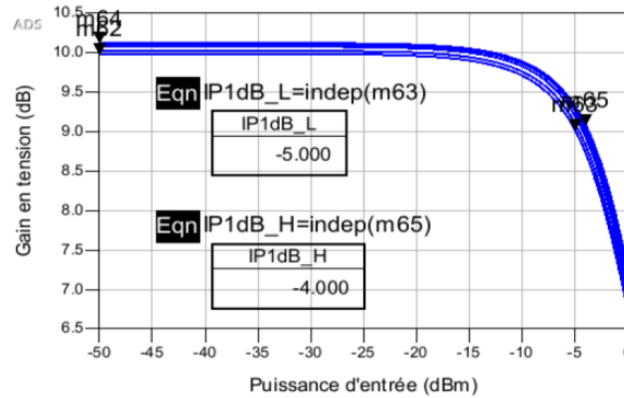


Figure 98. Gain en tension du LNA à un étage avec les variations des varactors en fonction de la puissance d'entrée du signal RF

1.6.5 Variations de phase

La Figure 99 illustre les variations de phase du LNA en fonction de la fréquence. Nous obtenons une variation de phase $\Delta\varphi$ à 76 GHz de $15,8^\circ$ et de 10° à 81 GHz. Les variations de phase ne sont pas constantes dans la bande. Il y a des points d'inflexion à 65 GHz et à 87 GHz qui sont dus aux éléments intrinsèques des MOS et aux impédances des baluns d'entrée et de sortie qui jouent sur la phase comme montré dans le Chapitre 2. Il faut donc faire attention aux potentiels décalages en fréquence.

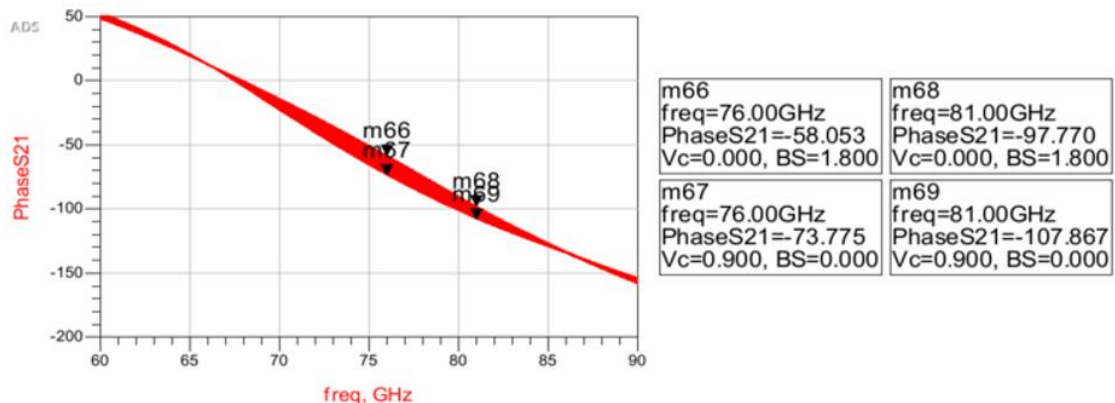


Figure 99. Variations de phase du LNA à un étage en fonction des variations des varactors et de la fréquence

1.7 Performances du LNA

Le Tableau 13 résume les performances obtenues en simulation des LNAs. La surface active prend en compte le découplage du circuit. La résolution de contrôle de phase est comprise entre $0,1^\circ$ et $0,4^\circ$.

	NF_{DSB} (dB)	ICP_{1dB} (dBm) @78,5GHz	S_{21} (dB)	Plage de contrôle de phase ($^\circ$)	Conso. totale (mW)	Surface active (mm ²)
Pads GND reliés	5,3 (min) 5,6 (max)	-5 (min) -4 (max)	7,3 (min) 8,8 (max)	8,6 (min) 13,6 (max)	15,5 (17,3 mA)	0,011
Pads GND non reliés	5,4 (min) 5,7 (max)	-5 (min) -4 (max)	7 (min) 8,8 (max)	10 (min) 15,8 (max)	15,5 (17,3 mA)	0,011

Tableau 13. Récapitulatif des performances des LNA avec la variation des varactors

Maintenant que le premier étage est conçu en intégrant la solution de contrôle de phase, nous allons pouvoir réaliser un LNA à deux étages pour avoir suffisamment de gain sur la chaîne de réception pour compenser les pertes du mélangeur passif, tout en conservant une bonne linéarité.

2 Conception d'un LNA neutrodyné à deux étages avec la solution de contrôle de phase

2.1 Schéma du LNA avec la solution de contrôle de phase

Pour un LNA à plusieurs étages, il est usuel d'optimiser le premier étage en bruit et les suivants en gain en présentant l'impédance optimale en bruit pour le premier étage et l'impédance optimale en gain pour les étages suivants grâce aux transformations d'impédances des baluns. Cela n'a pas été fait principalement dans le but de conserver le même comportement en phase de chaque étage du LNA mais également car l'impédance de sortie du premier étage est proche de celle d'entrée du deuxième. Les deux ont une haute impédance similaire, ce qui veut dire que l'adaptation d'impédances est plus simple à réaliser et donc qu'il y aura moins de pertes entre les étages. La topologie du LNA double étage de la Figure 100 est la même que pour le simple étage. Seul un balun inter-étage 1 vers 1 a été ajouté. Les points de fonctionnement sont identiques à ceux de l'amplificateur simple étage. La résistance de feedback est inchangée, les capacités d'adaptation des baluns C_{RF1} et

C_{RF2} valent respectivement 32 fF et 26 fF. La partie concernant le contrôle de phase est indiquée en rouge.

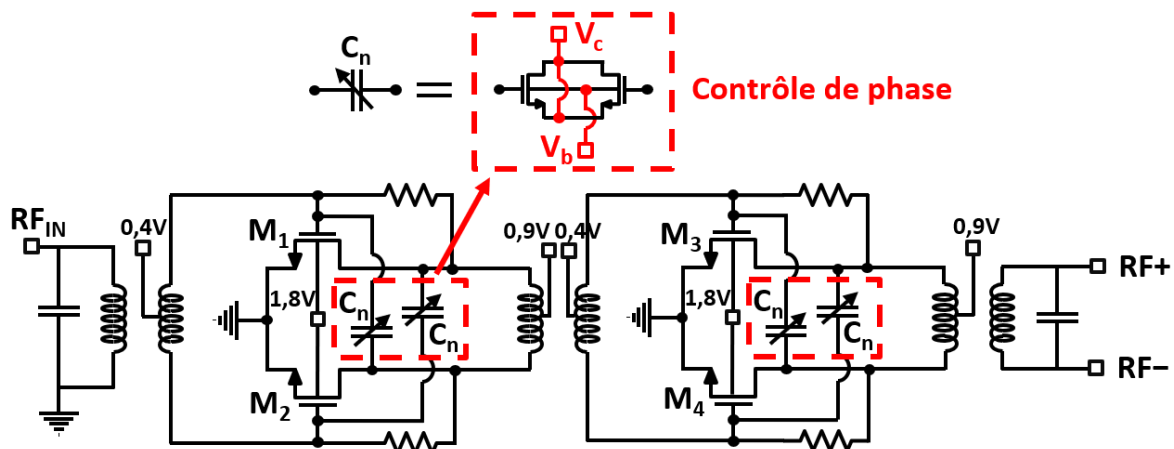


Figure 100. Schéma du LNA deux étages avec la solution de contrôle de phase

2.2 Layout du LNA deux étages

2.2.1 Découplage du LNA

Le découplage de cet amplificateur est plus délicat à réaliser car il y a un grand nombre de couplages et de boucles internes, notamment entre la masse et les chemins d'alimentation V_{DD} et V_G . Cela a pour conséquences de créer des résonances et des instabilités. Le découplage est similaire à celui du simple étage, les chemins DC ont été espacés pour qu'il y ait le moins de couplage possible. La Figure 101 illustre la stratégie de découplage.

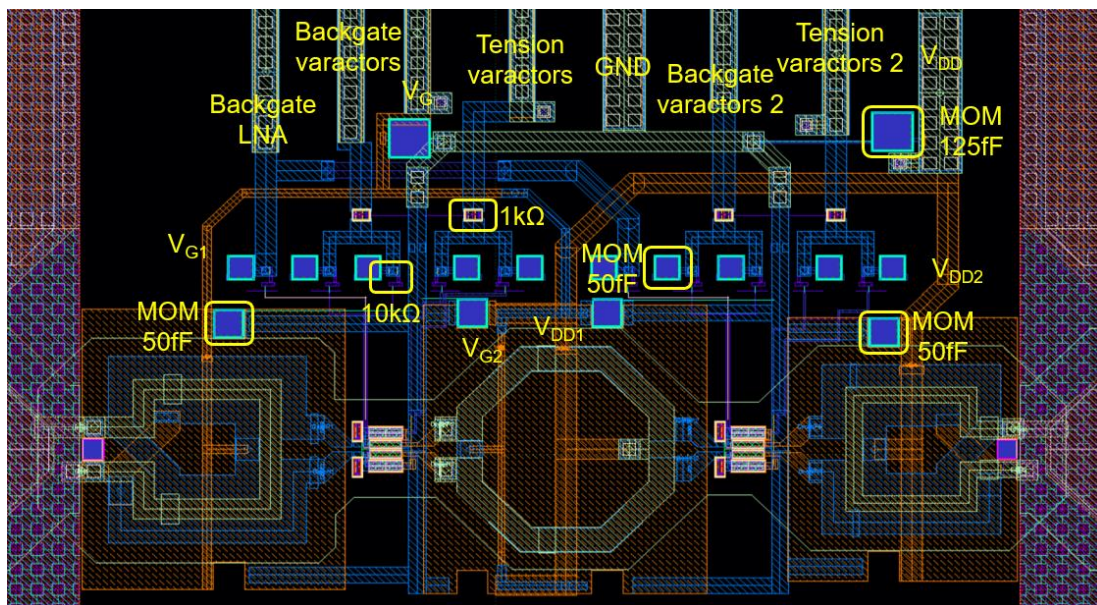


Figure 101. Layout du découplage du LNA deux étages

2.2.2 Layout du top du LNA

La Figure 102 présente le layout entier du LNA. La surface active du LNA deux étages est de $0,023 \text{ mm}^2$. Les capacités de découplages sont prises en compte.

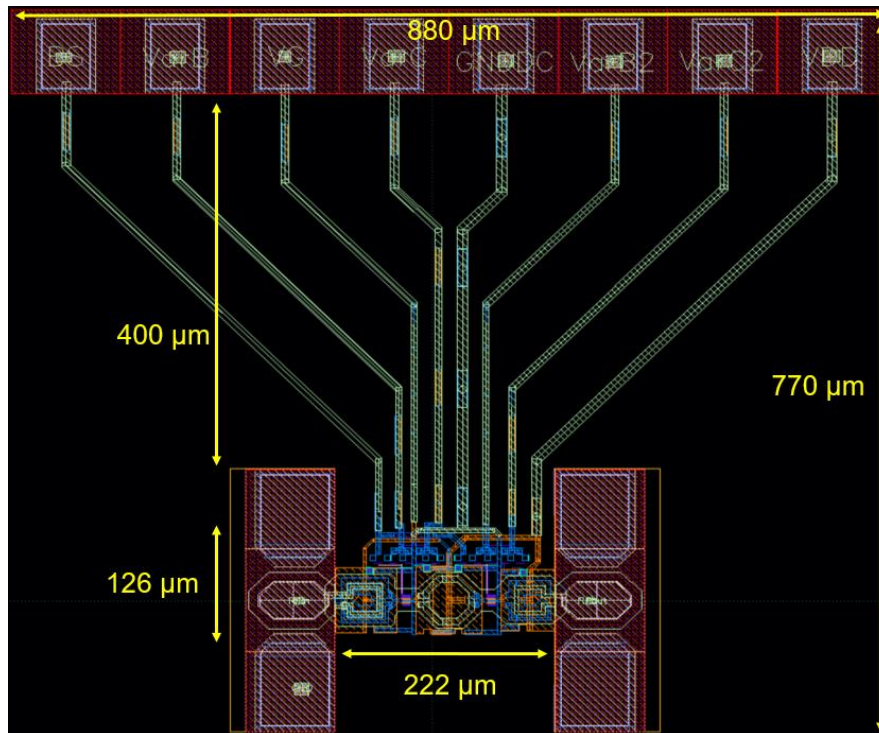


Figure 102. Layout du top du LNA 2 étages

La distance entre les pads RF et les pads DC est de $400 \mu\text{m}$. Les chemins DC, le GND DC et les sorties IF sont tous placés du même côté pour pouvoir être intégrés dans la chaîne de réception par la suite et qui sera dédoublée. La stratégie de de layout est identique au LNA simple étage. Les accès des chemins DC sont équilibrés au maximum entre chaque étage pour ne pas déséquilibrer les étages au niveau du courant d'alimentation du LNA.

2.3 Simulations

De même que pour le LNA simple étage, les simulations ont été réalisées en faisant varier la tension de contrôle V_c des drains/sources des varactors de 0 à 0,9 V et la tension de contrôle des grilles arrière V_b des varactors de 0 à 1,8 V. Deux versions ont également été conçue avec et sans les masses des pads RF reliées. La version avec les masses des pads RF reliées est laissée en Annexes, nous pouvons noter que cette solution fait apparaître une résonance proche de la fin de bande.

2.3.1 Gain et adaptation

La Figure 103 présente les paramètres S simulés du LNA avec la variation des varactors. Le LNA a été optimisé de façon à présenter le maximum de variations de phase tout en restant adapté, stable et en dégradant le moins possibles les performances de gain et de bruit.

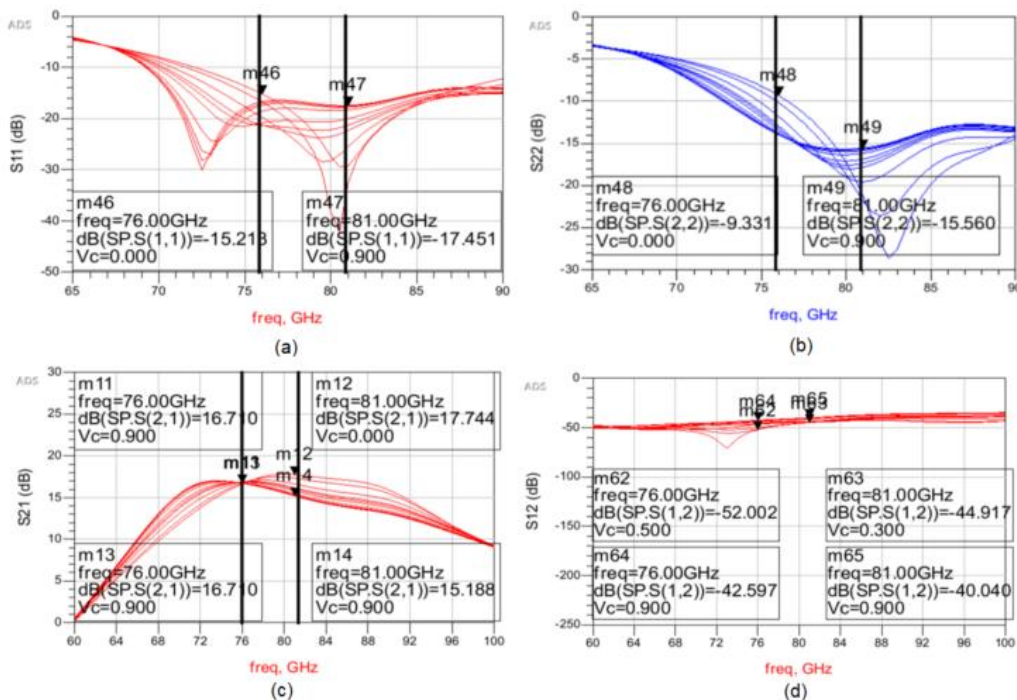


Figure 103. Paramètres S_{11} (a), S_{22} (b), S_{21} (c) et S_{12} (d) du LNA à deux étages avec les variations des varactors en fonction de la fréquence

Dans la bande 76-81 GHz, le pire cas de S_{11} vaut $-15,2$ dB, le pire cas de S_{22} vaut $-9,3$ dB. La sortie est légèrement désadaptée volontairement pour offrir un plus large contrôle de phase dans la bande. Le S_{21} varie entre 15,2 dB et 17,7 dB et l'isolation S_{12} varie entre -52 dB et -40 dB.

2.3.2 Stabilité

Pour un circuit à deux étages, le facteur K n'est pas adapté pour déterminer la stabilité du circuit, principalement car il ne décrit pas ce qu'il se passe entre les étages d'amplification, il est donc possible de manquer des conditions d'instabilité. Nous avons donc uniquement réalisé des simulations transitoires pour vérifier la stabilité du LNA deux étages. Comme pour le LNA simple étage, nous avons placés trois pics de courant à trois endroits différents du circuit et survenant à trois moments différents. La Figure 104 indique un début d'oscillations à 50 GHz comme celles observées sur le simple étage, mais qui sont rapidement amorties. Le circuit est normalement stable.

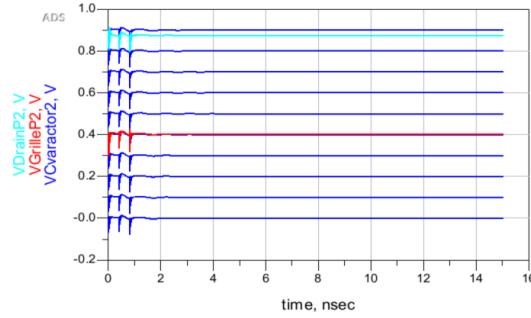


Figure 104. Tensions à différents endroits du circuit après des pics de courant en fonction du temps

2.3.3 Facteur de bruit

La Figure 105 donne les facteurs de bruit simulés du LNA. Le NF est compris entre 5,8 dB et 6,1 dB sur la bande de fréquences. Il y a 0,1 dB maximum de variation de NF en fonction des variations des varactors.

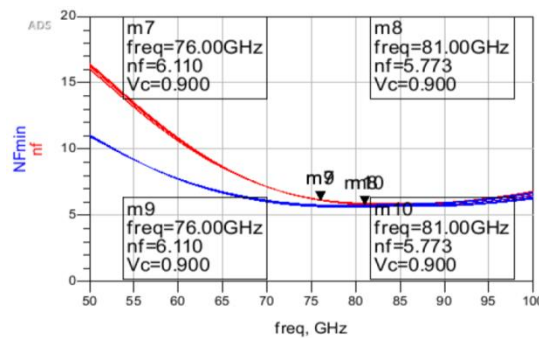


Figure 105. NF_{min} et NF du LNA à deux étages avec les variations des varactors en fonction de la fréquence

2.3.4 Linéarité

La Figure 106 permet de déterminer le point de compression à 1 dB du LNA. On obtient : $-14,5 \text{ dBm} \leq ICP_{1dB} \leq -12,5 \text{ dBm}$. Il y a 2 dB maximum de variation d' ICP_{1dB} en fonction des varactors à 78,5 GHz.

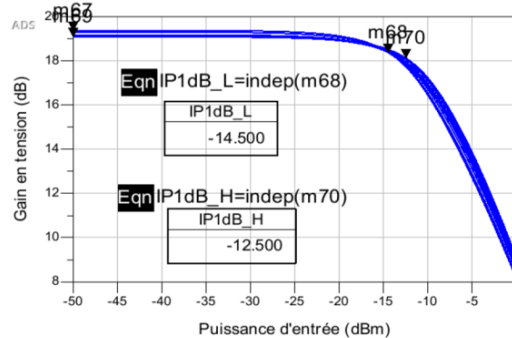


Figure 106. Gain en tension du LNA à deux étages avec les variations des varactors en fonction de la puissance d'entrée du signal RF

2.3.5 Variations de phase

La Figure 107 illustre les variations de phase $\Delta\varphi$ en fonction de la fréquence des LNA. On obtient à 76 GHz un $\Delta\varphi$ de 26° et un $\Delta\varphi$ à 81 GHz de 15° .

Les variations de phase ne sont également pas constantes sur la bande 76-81 GHz. Les points d'inflexion sont à 69 GHz et à 86 GHz, il y a un décalage de 2 GHz par rapport au LNA simple étage.

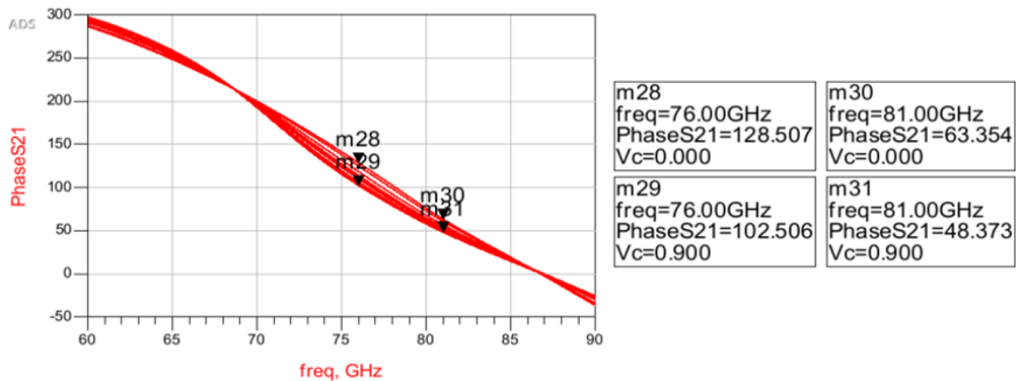


Figure 107. Variations de phase des LNA à deux étages en fonction des variations des varactors et de la fréquence

2.4 Performances du LNA à deux étages

Le Tableau 14 résume les performances obtenues en simulation du LNA double étage avec ou sans les pads de masse RF reliés. La précision sur la résolution de contrôle de phase est comprise entre $0,1^\circ$ et $0,6^\circ$.

	NF DSB (dB)	ICP _{1dB} (dBm) @78,5GHz	S ₂₁ (dB)	Plage de contrôle de phase (°)	Conso. totale (mW)	Surface active (mm ²)
Pads GND reliés	6 (min) 6,1 (max)	-13,5 (min) -12,5 (max)	15,9 (min) 17,7 (max)	18 (min) 23,2 (max)	29,4 (32,7 mA)	0,023
Pads GND non reliés	5,8 (min) 6,1 (max)	-14,5 (min) -12,5 (max)	15,2 (min) 17,7 (max)	15 (min) 26 (max)	29,4 (32,7 mA)	0,023

Tableau 14. Récapitulatif des performances des LNA 2 étages avec la variation des varactors

La variation des performances du LNA en fonction de la température (-40°C et 150°C pour les spécifications radars) est présentée en Annexes. Ces variations sont sans contrôle des alimentations, à courant constant donc le gain g_m du MOS chute fortement. Le facteur de qualité des passifs va également être impacté.

L'augmentation de la température détériore les performances. Il faut donc un système de calibration lié aux effets de la température.

2.5 Résultats de mesures

La Figure 108 présente le banc et la configuration mis en place pour mesurer le LNA et la Figure 109 montre la mesure du wafer sous pointes. Un PNA-X de chez Keysight a été utilisé pour les mesures des LNAs.

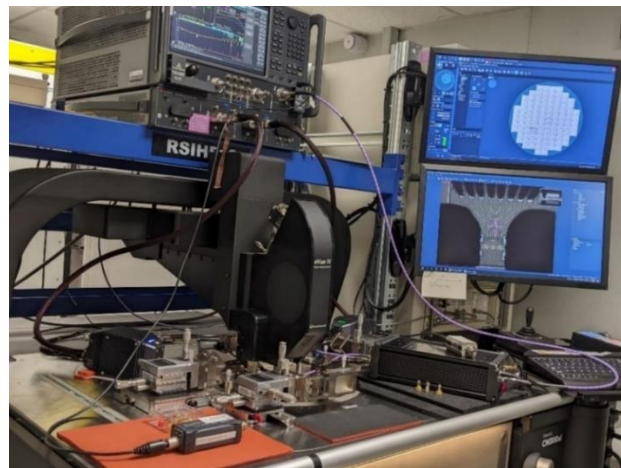


Figure 108. Photographie du banc de mesures

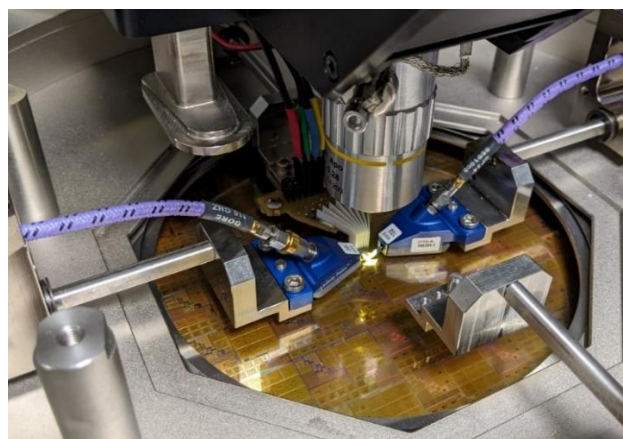


Figure 109. Photographie du wafer sous pointes

Les mesures ont été réalisées pour un nombre limité de configurations des varactors, notamment pour des raisons de temps de mesure. Les traits verticaux dans les figures délimitent la bande de fréquences 76-81 GHz. On a donc :

- La configuration $V_c = 0,9 \text{ V} / V_b = 0 \text{ V}$ qui correspond à la plus petite valeur de capacité du varactor.
- La configuration $V_c = 0 \text{ V} / V_b = 1,8 \text{ V}$ qui correspond à la plus haute valeur de capacité du varactor.

- La configuration $V_c = 0,3 \text{ V} / V_b = 0,5 \text{ V}$ qui correspond à la valeur nominale de capacité du varactor.
- La configuration $V_c = 0,4 \text{ V} / V_b = 0,5 \text{ V}$ qui permet d'observer une variation de $0,1 \text{ V}$ sur le V_c .
- Les configurations $V_c = 0,6 \text{ V} / V_b = 0,5 \text{ V}$ et $V_c = 0,6 \text{ V} / V_b = 0,6 \text{ V}$ qui permettent d'observer une variation de $0,1 \text{ V}$ sur le V_b .

2.5.1 Mesures du varactor

Le varactor a été mesuré sur quatre puces différentes d'un même wafer. Pour les différentes configurations de tensions de contrôle comme indiquées ci-dessus. La Figure 110 montre que les varactors des puces 1 à 3 sont quasiment identiques. La puce 4 dévie un peu, ce qui s'explique par des simulations Monte Carlo de la Figure 152 qui prévoit des variations maximales de capacité d'environ 2 fF . De plus, l'extraction des parasites du varactor en simulation donne une valeur de capacité parasite de plus de 3 fF . Nous obtenons donc des valeurs très acceptables. Les mesures des puces 1 à 3 sont très proches de la simulation. La simulation est à $78,5 \text{ GHz}$, les valeurs des varactors sont extraites sur un plateau compris entre 1 GHz et 58 GHz après « de-embedding » par la technique Open-Short comme décrite dans [DEN14], avec les paramètres de la matrice Z en T.

Pour les configurations $V_c = 0,3 \text{ V} / V_b = 0,5 \text{ V}$ et $V_c = 0,4 \text{ V} / V_b = 0,5 \text{ V}$, une variation de $0,1 \text{ V}$ sur V_c donne une variation de $-0,7 \text{ fF}$ sur la capacité du varactor. Tandis que pour les configurations $V_c = 0,6 \text{ V} / V_b = 0,5 \text{ V}$ et $V_c = 0,6 \text{ V} / V_b = 0,6 \text{ V}$, une variation de $0,1 \text{ V}$ sur V_b donne une variation de $0,01 \text{ fF}$. Ces résultats sont à nuancer car la précision de mesure est plus proche du femto Farad que de l'atto Farad.

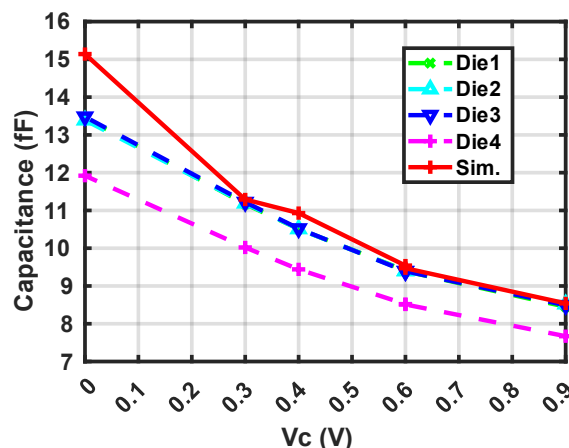


Figure 110. Comparaison mesures/simulation des valeurs de capacité du varactor en fonction des tensions de contrôle V_c et V_b sur quatre puces

L'écart de $1,5 \text{ fF}$ entre la simulation et la mesure à $V_c = 0 \text{ V}$ peut s'expliquer par le fait que nous sommes à la limite du modèle quasi-statique et que la distribution

des résistances et des capacités lors de la formation du canal n'est pas entièrement modélisée pour une longueur de grille aussi fine.

2.5.2 Mesures de bruit

La Figure 111 compare le NF mesuré sur 4 puces d'un même wafer avec le NF simulé en fonction de la fréquence. Les mesures indiquent que le LNA à deux étages a un NF minimum à 81 GHz de 5,5 dB avec 0,9 dB de variation dans la bande 76-81 GHz. Une très bonne corrélation entre la simulation et la mesure, précise à 0,2 dB, peut être observée sur quatre puces différentes du même wafer. Les varactors sont en configuration nominale $V_c = 0,3 \text{ V} / V_b = 0,5 \text{ V}$. Les trois remontées de NF à 76 GHz, à 79 GHz et à 89 GHz proviennent de la sonde utilisée pour les mesures de bruit. Le pas de mesure de bruit est de 500 MHz. La Figure 112 montre le NF mesuré sur trois puces différentes d'un même wafer pour trois configurations des varactors : les configurations extrêmes et la configuration nominale. De puce à puce, le NF varie de 0,2 dB maximum dans la bande.

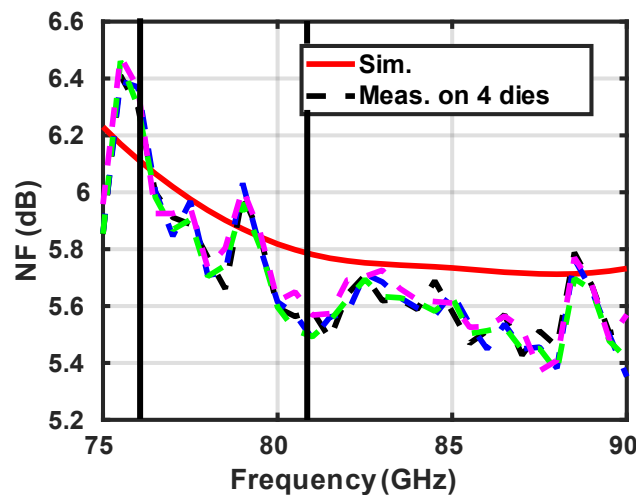


Figure 111. NF mesuré du LNA en fonction de la fréquence

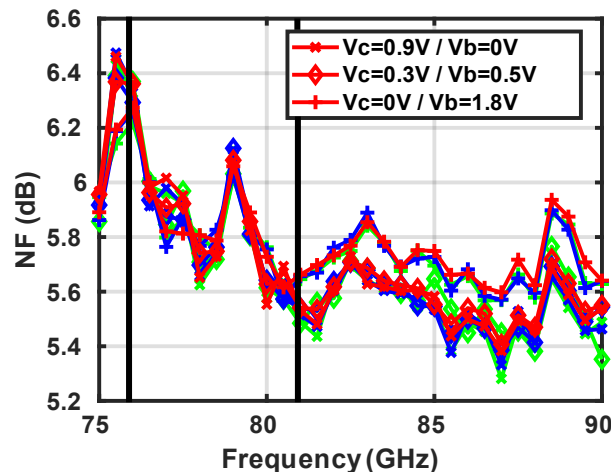


Figure 112. NF mesuré du LNA sur trois puces pour différentes configurations des varactors en fonction de la fréquence

2.5.2 Mesures de gain

Le gain de transfert en puissance du LNA, ou le coefficient de transmission S_{21} , mesuré sur quatre puces d'un même wafer est représenté Figure 113 en fonction de différentes configurations des varactors. Il y a peu de disparités entre les puces, la variation du gain reste faible. Dans la bande entière pour les variations extrêmes des varactors sur les quatre puces, le gain varie de 15 dB à 17,1 dB. En simulation nous attendions à des variations comprises entre 15,2 dB et 17,7 dB.

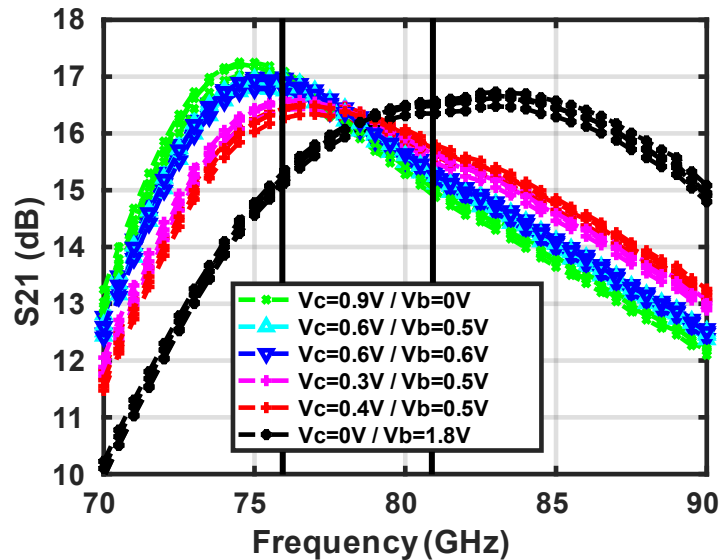


Figure 113. Mesures du gain en puissance du LNA sur 4 puces en fonction des valeurs des varactors et de la fréquence

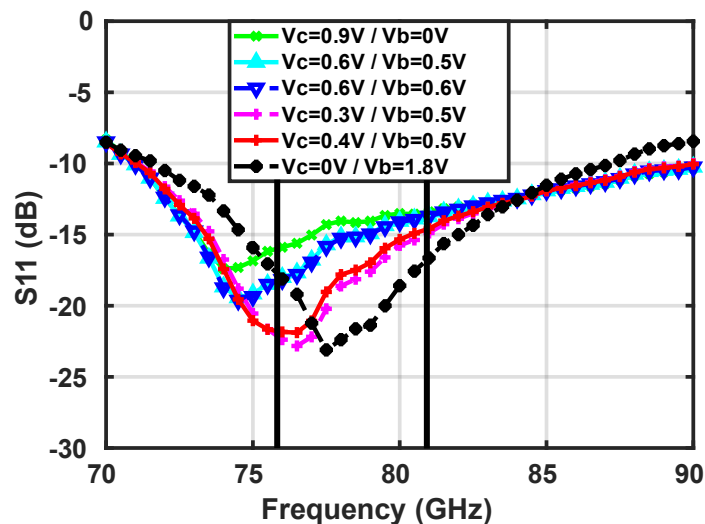


Figure 114. Mesures du coefficient de réflexion en entrée du LNA en fonction des valeurs des varactors et de la fréquence

La Figure 114 montre l'adaptation en entrée du LNA. Le pire cas dans la bande est pour la configuration $V_c = 0,9 \text{ V} / V_b = 0 \text{ V}$ où on a : $-15,9 \text{ dB} \leq S_{11} \leq -13,9 \text{ dB}$.

La Figure 115 compare les mesures aux simulations du gain en puissance du LNA pour trois configurations différentes des varactors : les configurations extrêmes et la configuration nominale. On constate que pour la configuration de faible valeur de varactor $V_c = 0,9 \text{ V} / V_b = 0 \text{ V}$ le décalage en fréquence est d'environ 1 GHz et le gain mesuré correspond à celui simulé dans la bande. Pour la configuration nominale $V_c = 0,3 \text{ V} / V_b = 0,5 \text{ V}$, il y a un léger écart de 0,5 dB entre le gain simulé et le gain mesuré dans la bande. Pour la configuration de valeur maximale de varactor $V_c = 0 \text{ V} / V_b = 1,8 \text{ V}$, il y a un écart important de maximum 1,5 dB dans la bande. L'explication vient du fait que la valeur maximale du varactor mesurée ne correspond pas à celle simulée, elle est légèrement inférieure comme le montre la Figure 110, ce qui change le gain du LNA.

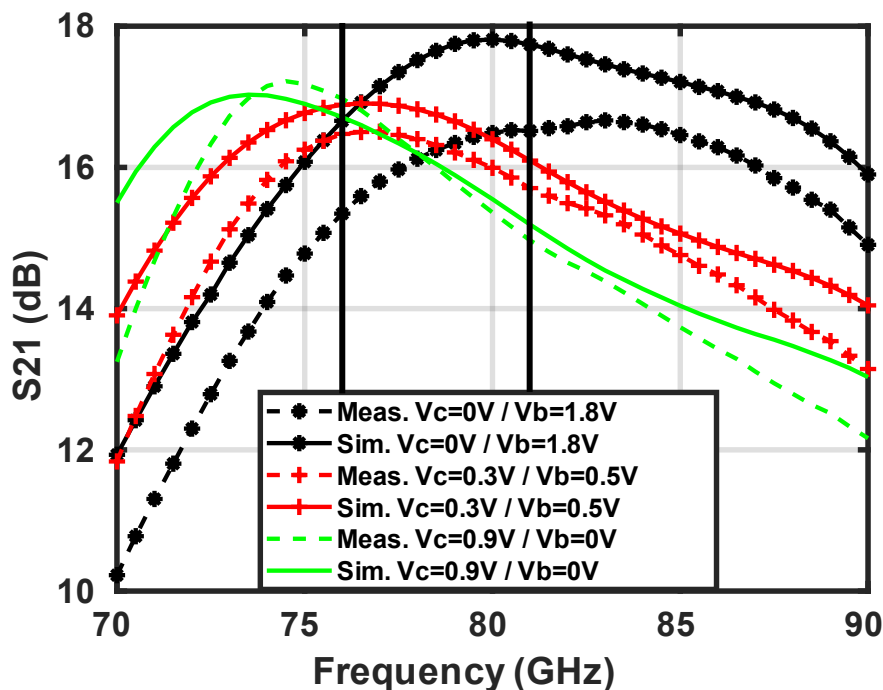


Figure 115. Mesures et simulations du gain du LNA pour 3 configurations des varactors en fonction de la fréquence

La Figure 116 compare les coefficients de réflexion S_{11} simulés et mesurés du LNA selon la configuration des varactors. La pire valeur dans la bande est de $-13,4 \text{ dB}$ pour la configuration $V_c = 0,9 \text{ V} / V_b = 0 \text{ V}$. Sinon, les autres coefficients de réflexion sont inférieurs à -15 dB . On remarque que les S_{11} mesurés pour les configurations $V_c = 0,3 \text{ V} / V_b = 0,5 \text{ V}$ et $V_c = 0 \text{ V} / V_b = 1,8 \text{ V}$ sont décalés en fréquence d'environ 3 GHz vers le bas, ce qui veut dire qu'il y a plus de capacités que prévu en simulation, comme le montre la Figure 110. Pour la configuration $V_c = 0,9 \text{ V} / V_b = 0 \text{ V}$, le décalage de 2 GHz est vers les hautes fréquences.

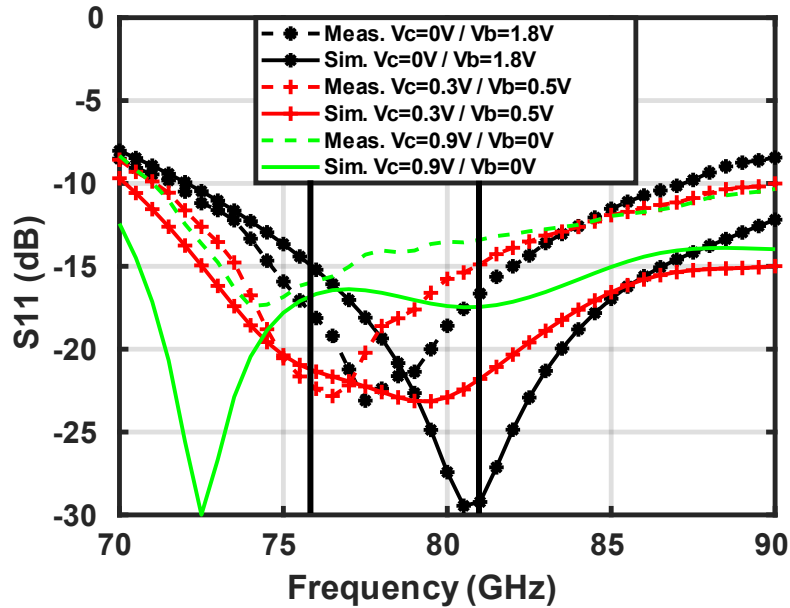


Figure 116. Coefficients de réflexion du LNA mesurés et simulés pour 3 configurations des varactors en fonction de la fréquence

Les différents points de compression à 1 dB (ICP_{1dB}) mesurés sur quatre puces différentes d'un même wafer pour trois configurations des varactors sont illustrés sur la Figure 117. L' ICP_{1dB} est compris entre -15 dBm et $-11,3$ dBm dans la bande 76-81 GHz, avec très peu de variation d'une puce à l'autre.

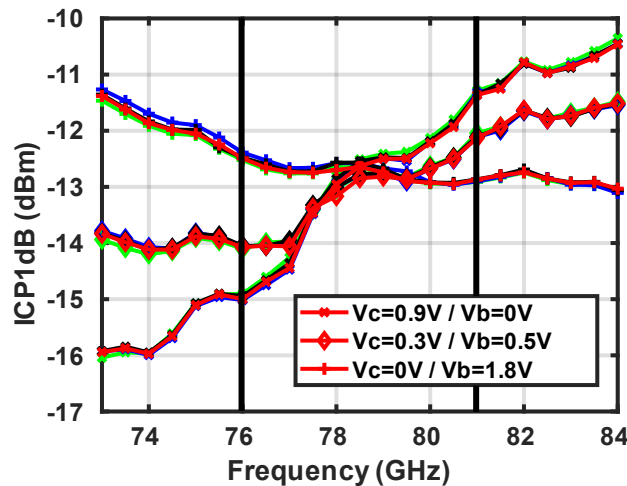


Figure 117. ICP_{1dB} mesuré sur 4 puces pour 3 configurations de varactors en fonction de la fréquence

2.5.3 Mesures de phase

Pour une meilleure précision, les mesures du contrôle de phase ont été réalisées sur le LNA seul à cause de la « gigue » de l'OL et des difficultés de synchronisation entre le signal de référence et les sorties IF de la chaîne de réception. La Figure 118 (a) présente les mesures des variations de phase du LNA du récepteur pour différentes tensions de contrôle des varactors dans la bande 76-81 GHz. Dans

cette bande, le maximum de contrôle de phase est de 22° à 78,5 GHz et le minimum est de $17,6^\circ$ à 81 GHz. Sur la Figure 118 (b), à 78,5 GHz, le nœud de contrôle V_c a une résolution de contrôle de phase de $1,5^\circ/100$ mV tandis que le nœud V_b a une résolution de contrôle de phase de $-0,2^\circ/100$ mV. La configuration $V_c = 0$ V / $V_b = 1,8$ V de la Figure 118 (b) correspond à la plus haute valeur de capacité du varactor et la configuration $V_c = 0,9$ V / $V_b = 0$ V à la plus petite valeur du varactor. Les mesures sur quatre puces différentes du même wafer dans la bande 76-81 GHz indiquent que les variations sur les résolutions de contrôle de phase sont faibles : $\pm 0,2^\circ$ sur le nœud V_c et $\pm 0,1^\circ$ sur le nœud V_b . Il y a également peu de variations sur le maximum de contrôle de phase : $\pm 1^\circ$. La Figure 119 présente la courbe de variations de phase en fonction des tensions de contrôle V_c et V_b . Nous pouvons remarquer que la variation de phase en jouant sur le V_b n'est pas tout à fait linéaire. La totalité des phases mesurées est présentée en Annexes.

Le Tableau 15 présente les variations maximums mesurées des performances du LNA en faisant varier les varactors à leurs valeurs extrêmes, à une fréquence donnée dans la bande 76-81 GHz. Les variations de valeur des varactors font très peu varier le NF mais font varier le gain et l' ICP_{1dB} de manière non négligeable. Il faut en tenir compte lors de l'utilisation des varactors pour corriger la phase.

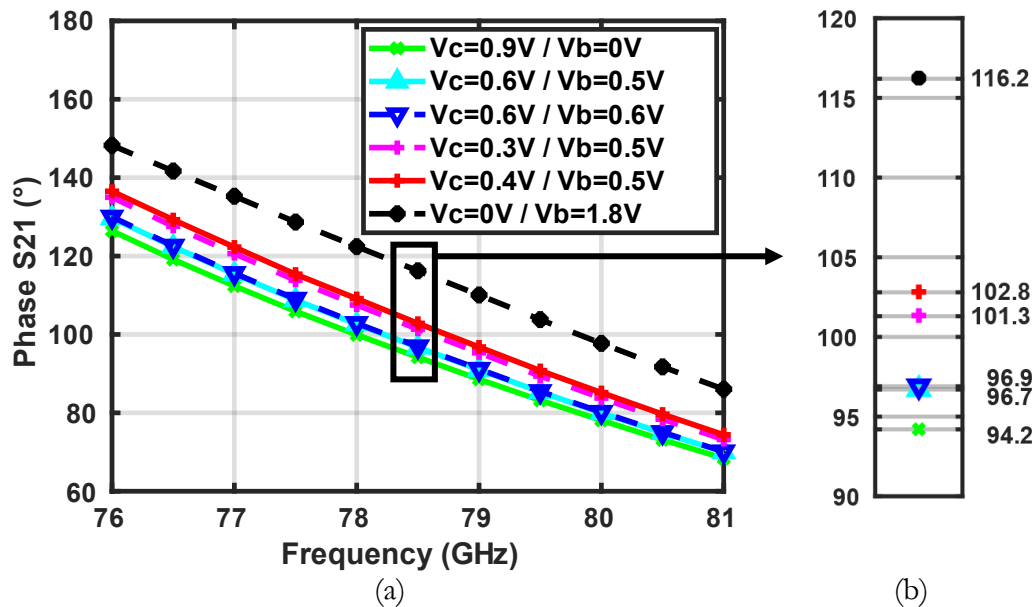


Figure 118. Variations de phase mesurées du LNA en fonction de la fréquence (a) et un zoom à 78,5 GHz (b)

	NF	ICP_{1dB}	S_{21}
Meilleure valeur	5,5 dB	-11,3 dBm	17,1 dB
Pire cas de variation	0,2 dB	2,5 dB	1,9 dB

Tableau 15. Variations des performances pour le maximum de variation des varactors sur quatre puces à une fréquence donnée

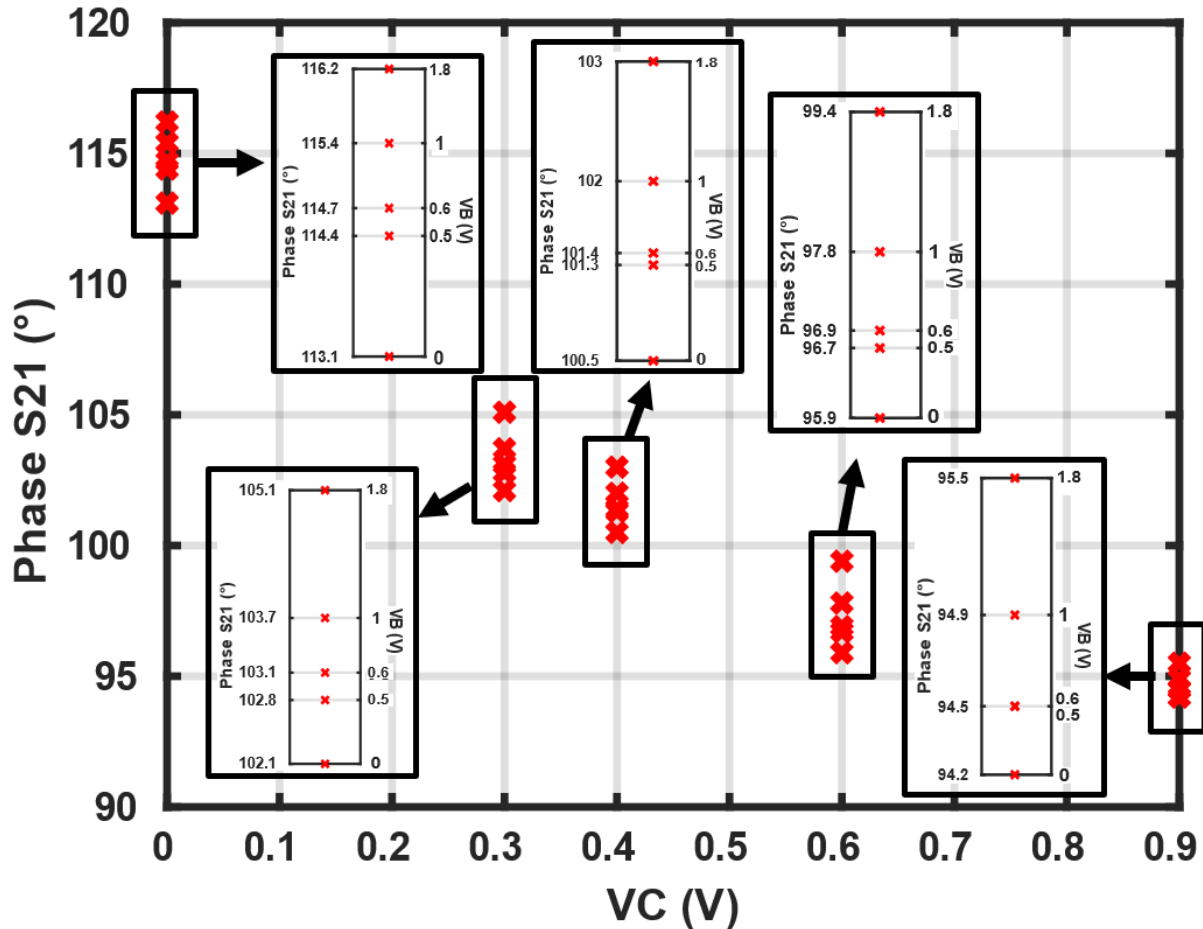


Figure 119. Variations de phase mesurées du LNA en fonction des tensions de contrôle des varactors à 78,5 GHz

3 Conclusion du chapitre

Dans ce chapitre nous avons présenté l'intégration de la solution de contrôle d'erreur de phase dans un LNA, ainsi que son implémentation. La solution qui consiste à utiliser des varactors à la place de capacités fixes pour modifier la phase de l'amplificateur a été détaillée. La méthodologie de conception du LNA à un puis à deux étages a été entièrement décrite. De nombreuses mesures ont été réalisées sur le LNA à deux étages ainsi que sur le varactor. Les résultats de simulations et de mesures correspondent, malgré un léger écart de la valeur maximale du varactor et un léger décalage en fréquence. Il est possible, à ces fréquences, que l'extraction des capacités de couplage et parasites diffère légèrement en simulation.

Le LNA à deux étages présente respectivement un NF et un ICP_{1dB} minimums de 5,5 dB et $-11,3$ dBm à 81 GHz. Son gain de transfert en puissance maximum est de 17,1 dB à 76 GHz. Il consomme 29,4 mW sous 0,9 V. Les mesures de phase,

d' ICP_{1dB} , de gain et de NF du LNA sur quatre puces d'un même wafer indiquent que la solution de contrôle de phase est reproductible et que le circuit est robuste, au moins au niveau des variations locales. Cette solution offre un contrôle de phase au maximum de 22° avec une précision sur la résolution de $0,2^\circ$ à 78,5 GHz. Le LNA est également stable, ce qui permet ainsi de l'intégrer avec le mélangeur pour réaliser la tête de la chaîne de réception à 76-81 GHz.

Chapitre 4

1 Architecture de la chaîne de réception proposée avec une solution de contrôle de phase

La Figure 120 montre l'architecture de la chaîne de réception incluant le contrôle d'erreur de phase embarqué dans le LNA. La partie de la chaîne de réception conçue contient un amplificateur faible bruit (LNA) à deux étages, un mélangeur passif avec un filtre passe-bas (LPF), un driver OL et un amplificateur en bande de base (BB). Ces blocs sont détaillés dans les sous-parties suivantes.

Deux circuits ont été réalisés pour cette chaîne de réception. Un circuit qui n'inclut pas l'amplificateur BB pour mesurer la linéarité du LNA avec le mélangeur (sorties Mix_{OUT}) et une version avec l'amplificateur BB pour mesurer le bruit de la chaîne (sorties IF_{OUT}) sur la Figure 120. La partie LNA-Mélangeur est la partie sur laquelle nous avons consacré le plus d'efforts car elle définit la linéarité et le bruit de la chaîne. De plus, pour des applications radars, l'amplificateur BB demande un effort de conception important car il intègre des filtres de plusieurs ordres donc plus complexes et des modes de fonctionnement différents. Notamment pour fonctionner respectivement en mode de haute linéarité ou en mode de fort gain pour faire face à des bloqueurs ou des cibles lointaines.

Les varactors peuvent être contrôlés par un système numérique dédié, en utilisant des convertisseurs numérique-analogique (CAN) différents pour chaque tension de contrôle (V_c et V_b). Nous ne traiterons ici que de la partie analogique.

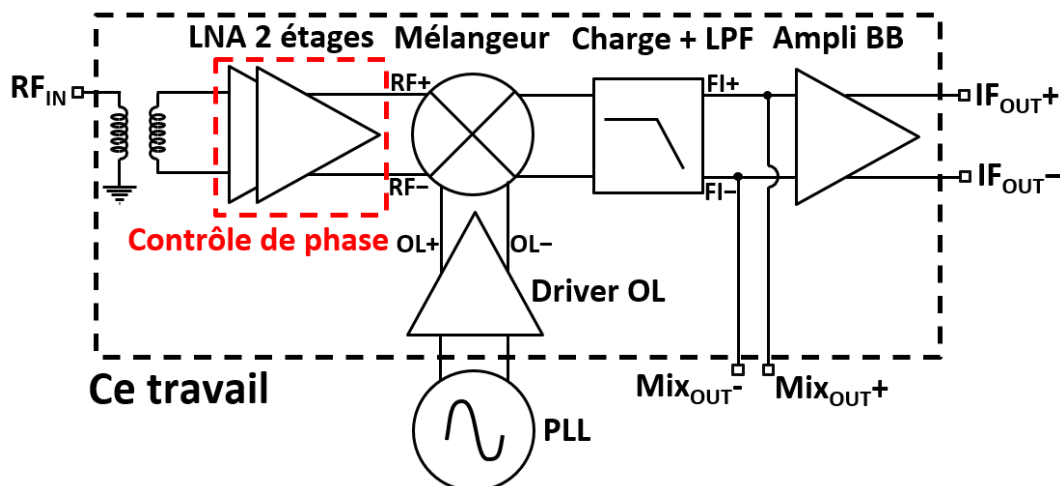


Figure 120. Architecture de la chaîne de réception avec le contrôle de phase

2 Conception d'une chaîne de réception radar avec la solution de contrôle de phase

2.1 LNA

Le LNA utilisé dans la chaîne est celui de la Figure 100 à deux étages du Chapitre 3 avec le principe de contrôle de phase. Il est présenté sous pointes sur la photographie de la Figure 121. Seul le balun de sortie du deuxième étage est différent pour présenter l'impédance souhaitée à l'entrée du mélangeur.

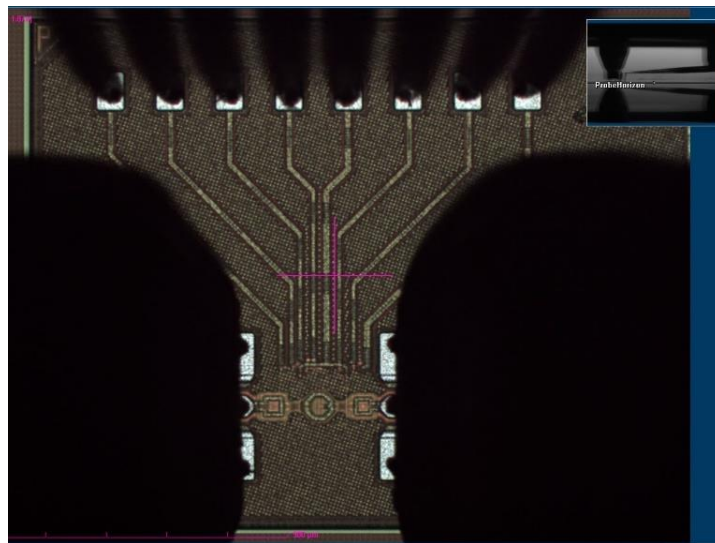


Figure 121. LNA 2 étages sous pointes

2.2 Mélangeur

Le mélangeur de la chaîne de réception, Figure 122, est celui du premier circuit décrit dans le Chapitre 2, mais avec un layout légèrement amélioré pour favoriser la symétrie des signaux d'entrée et de sortie pour éviter de créer de l'offset en sortie, Figure 123. La surface du mélangeur est de seulement $58 \mu\text{m}^2$ et les performances simulées sont résumées dans le Tableau 16.

Le mélangeur passif doublement équilibré est très présent dans la littérature pour les circuits de réception radars. Dans notre cas, il est utilisé avec une charge côté IF, ce qui permet d'avoir un compromis sur les performances en gain de conversion en tension et en linéarité. V_{CM} vaut toujours 450 mV. La tension de grille arrière V_B est fixée à 0,9 V pour abaisser la tension de seuil et donc le R_{ON} , qui vaut 10Ω , des transistors M_{5-8} utilisés en mode ohmique. L'impédance à présenter en entrée du mélangeur est de 45Ω et 160 pF en parallèle, 215Ω et 158 pF en parallèle

côté OL. La charge du mélangeur, côté IF, est de $100\ \Omega$ et $220\ \text{fF}$ en parallèle. On peut noter que l' ICP_{1dB} simulé correspond à celui prévu en cas de bloqueur à $-10\ \text{dBm}$ (pour un gain de $15\ \text{dB}$ du LNA) lors du Chapitre 1.

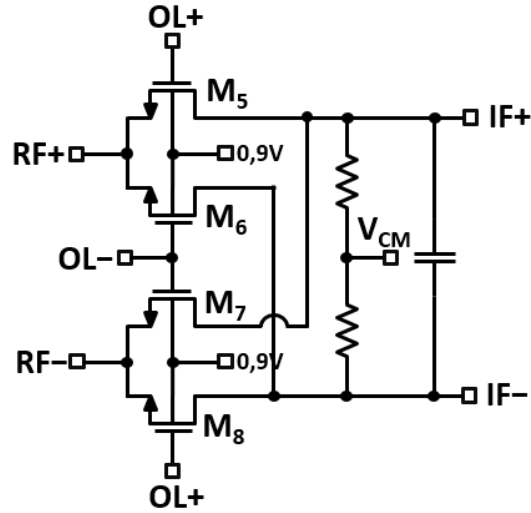


Figure 122. Schéma du mélangeur et sa charge

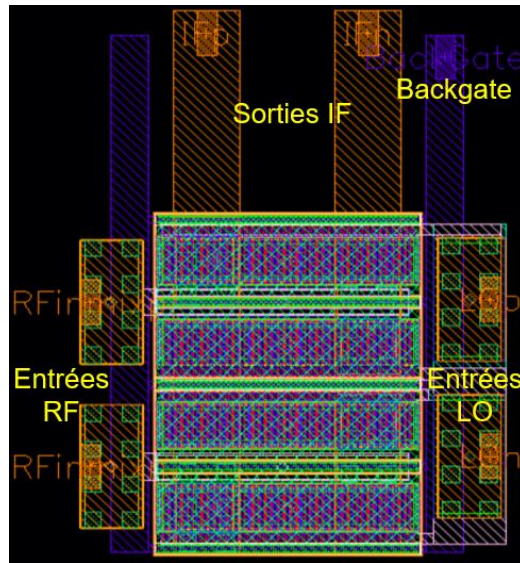


Figure 123. Second layout du mélangeur

	NF_{DSB} (dB) (non $50\ \Omega$)	ICP_{1dB} (dBm)	OCP_{1dB} (dBm)	Gain en tension (dB)	Surface (μm^2)
Schéma	6,3	5	-4,5	-3,7	-
Post-layout	6,7	5	-4,8	-4,5	58

Tableau 16. Performances du mélangeur

2.3 Driver OL

Le driver OL est utilisé comme buffer pour amplifier le signal provenant de l'oscillateur local OL. Il est identique au LNA mais ne possède qu'un seul étage et ses varactors ont une valeur de capacité fixe. Comme le signal est sinusoïdal, il existe un court laps de temps où les transistors du même côté du mélangeur de la Figure 122 (M_5 et M_6 ou M_7 et M_8) sont passants, ce qui dégrade le NF du mélangeur. Par conséquent, le signal OL doit présenter une excursion en tension suffisante pour réduire ce temps de conduction commun. La symétrie du signal OL est importante pour les performances en bruit, en linéarité et en gain du mélangeur. Les baluns d'entrée et de sortie sont donc conçus de manière à être le plus symétriques possible. Les courbes LO_P et LO_N sur la Figure 124 représentent les signaux OL différentiels simulés en sortie du driver.

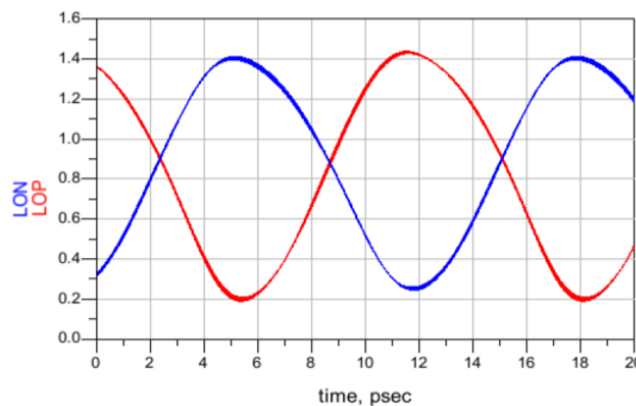


Figure 124. Signaux de sortie du driver OL en fonction du temps

2.4 Amplificateur en bande de base

De même que pour le mélangeur, l'amplificateur en bande de base (BB) présenté sur la Figure 125, est similaire au premier introduit dans le Chapitre 2, mais il présente des améliorations au niveau du layout telles que des vias et des zones de contact élargis ainsi qu'une meilleure symétrie entre les voies différentielles.

Cet amplificateur mesure $0,0073 \text{ mm}^2$ et ne consomme que $3,4 \text{ mW}$ sous un V_{DD} de $0,9 \text{ V}$. Les transistors de la paire différentielle M_{9-10} ont un W/L de $400 \text{ }\mu\text{m}/200 \text{ nm}$ contre $200 \text{ }\mu\text{m}/200 \text{ nm}$ pour ceux des suiveurs M_{11-12} et des miroirs de courant M_{13-16} . Pour les résistances, R_C vaut $400 \text{ }\Omega$, R_D vaut $500 \text{ }\Omega$ et R_B vaut $10 \text{ k}\Omega$. La tension de grille arrière V_B de la paire différentielle est fixée à V_{DD} qui vaut $0,9 \text{ V}$.

Sur la Figure 126 qui présente le layout de l'amplificateur en bande de base (BB), les charges du mélangeur, qui servent également de filtre passe-bas, ont été

incluses : $100\ \Omega$ et $150\ \text{fF}$ ($3 \times 50\ \text{fF}$) différentielles. Elles ont été placées au plus près de la sortie du mélangeur pour couper directement les résidus du mélange de fréquences. D'autres capacités ont été ajoutées pour assurer le filtrage et le découplage de la RF ou des harmoniques parasites. Les performances obtenues en simulation sont résumées dans le Tableau 17.

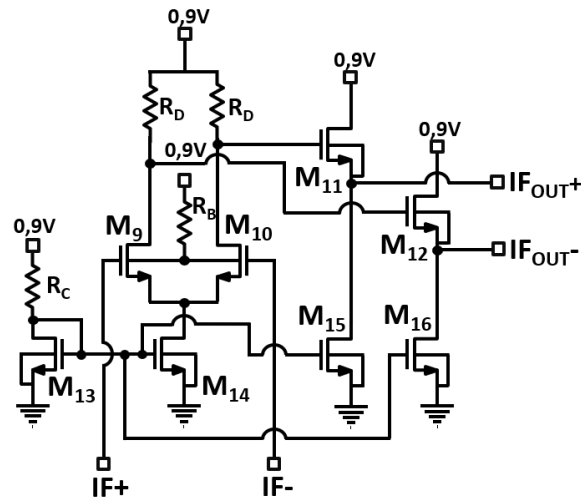


Figure 125. Schéma de l'amplificateur BB

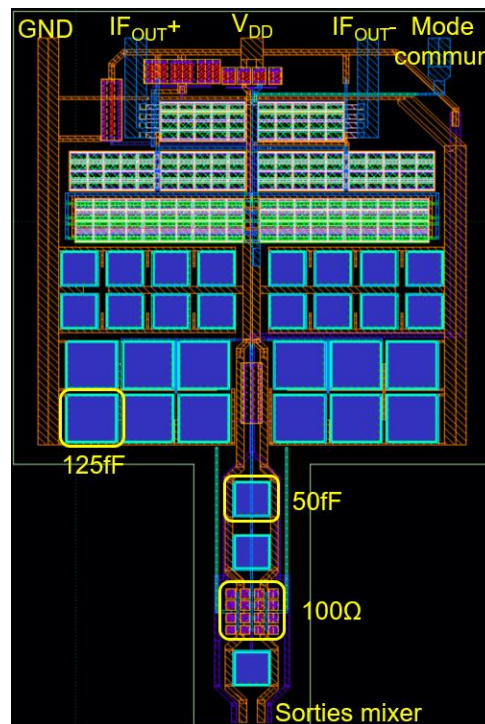


Figure 126. Second layout de l'amplificateur BB

	Gain en tension (dB)	Consommation (mW)	Surface (mm ²)
Schéma	17,2	3,9 (4,4 mA)	-
Post-layout	16,9	3,4 (3,8 mA)	0,007

Tableau 17. Performances de l'amplificateur BB

2.5 Layout de la chaîne de réception avec et sans amplificateur en bande de base

Le schéma de la chaîne de réception avec l'amplificateur en bande de base est illustré sur la Figure 127. Chaque varactor MOS, dans l'encadré en pointillé, est représenté par une capacité variable. Le layout ainsi qu'une photographie de la chaîne sur wafer sont présentés sur la Figure 129. Il y a de nombreux accès DC afin de pouvoir contrôler les différentes polarisations dans la chaîne et notamment celles des varactors à chaque étage. De même, le schéma de la chaîne de réception sans l'amplificateur BB est représenté sur la Figure 128. Le layout et la photographie de la chaîne sans amplificateur BB sur wafer sont illustrés sur la Figure 130.

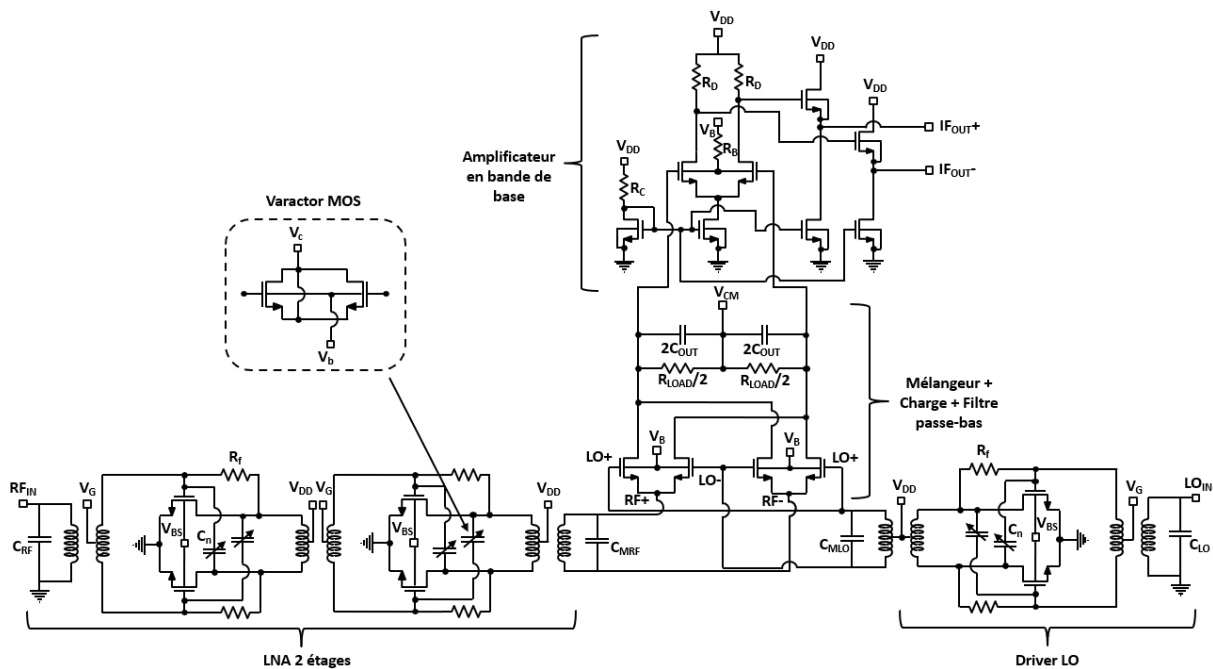


Figure 127. Schéma de la chaîne de réception avec amplificateur BB

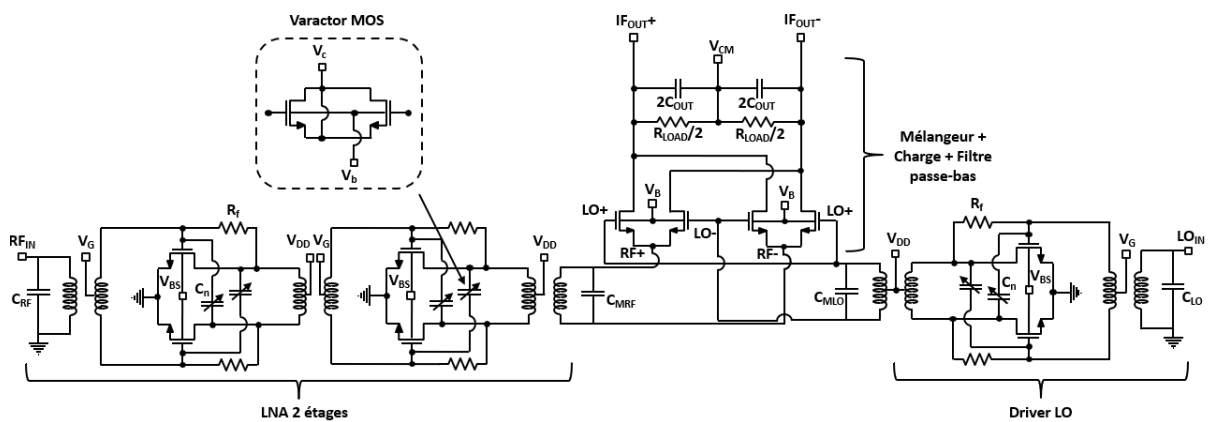


Figure 128. Schéma de la chaîne de réception sans amplificateur BB

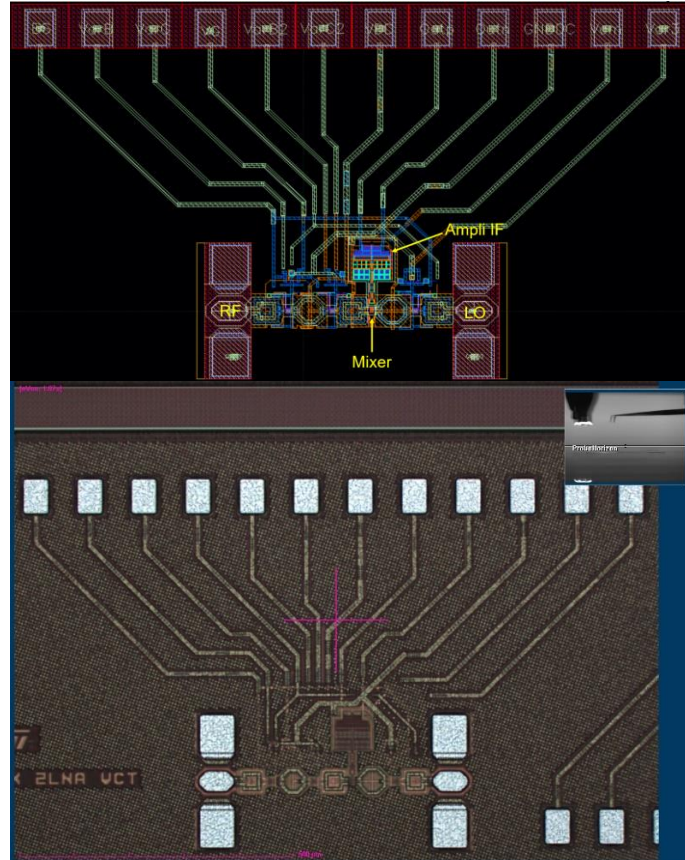


Figure 129. Layout et photographie de la chaîne de réception avec amplificateur BB

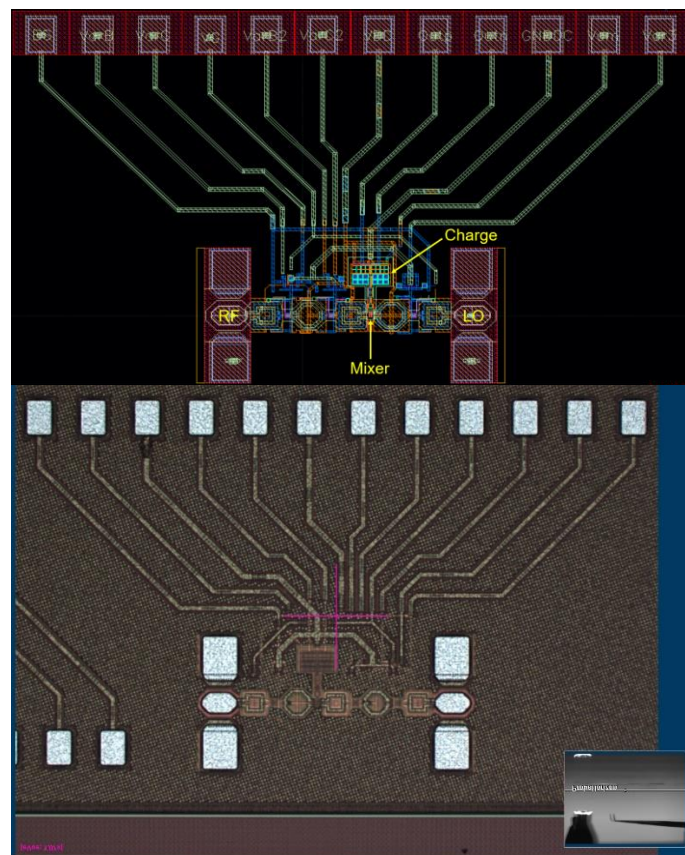


Figure 130. Layout et photographie de la chaîne de réception sans amplificateur BB

2.6 Performances de la chaîne

2.6.1 Performances de la chaîne avec amplificateur en bande de base

Le Tableau 18 présente les performances simulées obtenues pour la chaîne avec l'amplificateur BB. La surface active prend en compte le découplage du circuit. La résolution de contrôle de phase attendue est comprise entre $0,1^\circ$ et $0,5^\circ$ sur la bande 76-81 GHz. Le gain en tension est simulé pour une puissance d'entrée RF de -40 dBm, loin de la compression. Le port 1 correspond au port RF.

Fréquence (GHz)	NF DSB (dB)	ICP _{1dB} (dBm)	Gain en tension (dB)	S ₁₁ (dB) RF	Plage de contrôle de phase (°)	Conso. totale (mW)	Surface active (mm ²)
76,01	7	-27 (min) -25,5 (max)	26,4 (min) 29,2 (max)	-19	25,5	41,7 (46,3 mA)	0,057
78,51	6,7 (min) 6,8 (max)	-29,5 (min) -27,5 (max)	30 (min) 30,3 (max)	-35,6	22,7	41,7 (46,3 mA)	0,057
81	6,5 (min) 6,8 (max)	-28,5 (min) -26 (max)	28,1 (min) 29,1 (max)	-17,7	13,1	41,7 (46,3 mA)	0,057

Tableau 18. Récapitulatif des performances de la chaîne avec amplificateur BB avec la variation des varactors

Une spécification typique du radar est l'immunité au bloqueur. Le signal bloqueur peut provenir d'une fuite du TX ou des interférences qui sont des signaux proches de la bande d'utilisation du radar. Ces signaux viennent désensibiliser les blocs du récepteur, cela peut se traduire également par de l'offset DC au niveau du mélangeur. Le signal utile est pollué par la présence d'un bloqueur, il est donc plus difficile de déterminer la présence d'un objet de manière certaine.

Pour cela nous avons simulé l'effet d'un bloqueur sur le gain de la chaîne pour un signal bloqueur avec une fréquence proche de 1 MHz du signal RF utile et avec une puissance de -10 dBm. La Figure 131 montre que le point de compression à 1 dB du signal utile est maintenant de -31 dBm à 78,5 GHz, au lieu de -27 dBm pour la configuration nominale des varactors $V_c = 0,3$ V / $V_b = 0,5$ V.

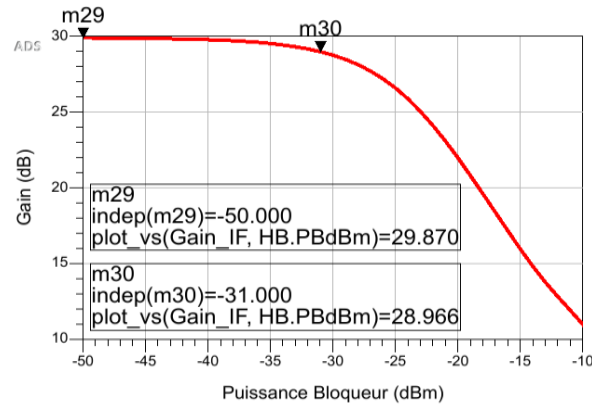


Figure 131. Gain de la chaîne en fonction de la puissance d'un bloqueur dans la bande

2.6.2 Performances de la chaîne sans amplificateur en bande de base

Le Tableau 19 présente les performances simulées obtenues pour la chaîne sans l'amplificateur BB. Comme pour la chaîne avec l'amplificateur BB, la surface active prend en compte le découplage du circuit. La résolution du contrôle de phase est également comprise entre $0,1^\circ$ et $0,5^\circ$. Le gain en tension est simulé pour une puissance d'entrée RF de -40 dBm, loin de la compression. Le port 1 correspond au port RF.

Fréquence (GHz)	NF DSB (dB)	ICP _{1dB} (dBm)	Gain en tension (dB)	S ₁₁ (dB) RF	Plage de contrôle de phase (°)	Conso. totale (mW)	Surface active (mm ²)
76,01	6,4	-16 (min) -14,5 (max)	13,5 (min) 14,5 (max)	-22,2	24,4	38,7 (43 mA)	0,046
78,51	6,1 (min) 6,2 (max)	-16 (min) -12,5 (max)	13,4 (min) 14,4 (max)	-37,7	20,4	38,7 (43 mA)	0,046
81	6,1	-16 (min) -12 (max)	11,9 (min) 14 (max)	-20	12,5	38,7 (43 mA)	0,046

Tableau 19. Récapitulatif des performances de la chaîne sans amplificateur BB avec la variation des varactors

La Figure 132 montre la réponse du gain de la chaîne en fonction de la puissance d'un bloqueur à 1 MHz du signal RF utile et avec une puissance de -10 dBm. Le point de compression à 1 dB est maintenant de -17 dBm à 78,5 GHz, au lieu de -14 dBm pour la configuration nominale des varactors $V_c = 0,3$ V / $V_b = 0,5$ V.

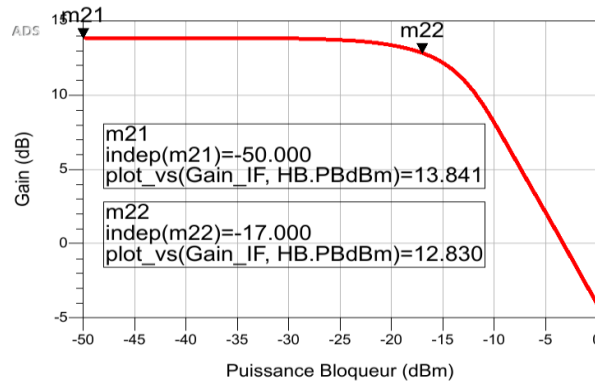


Figure 132. Gain de la chaîne en fonction de la puissance d'un bloqueur dans la bande

2.7 Résultats de mesures

La Figure 133 présente le cœur de la puce de la chaîne de réception avec l'amplificateur BB. La Figure 134 est une photographie du banc de mesures utilisé pour les chaînes de réception. Cette fois, un VNA de chez Anritsu a été utilisé.

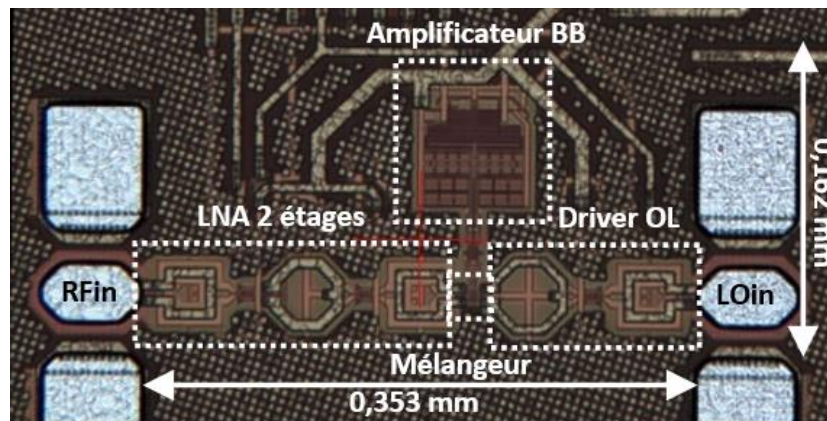


Figure 133. Photographie du cœur de la puce

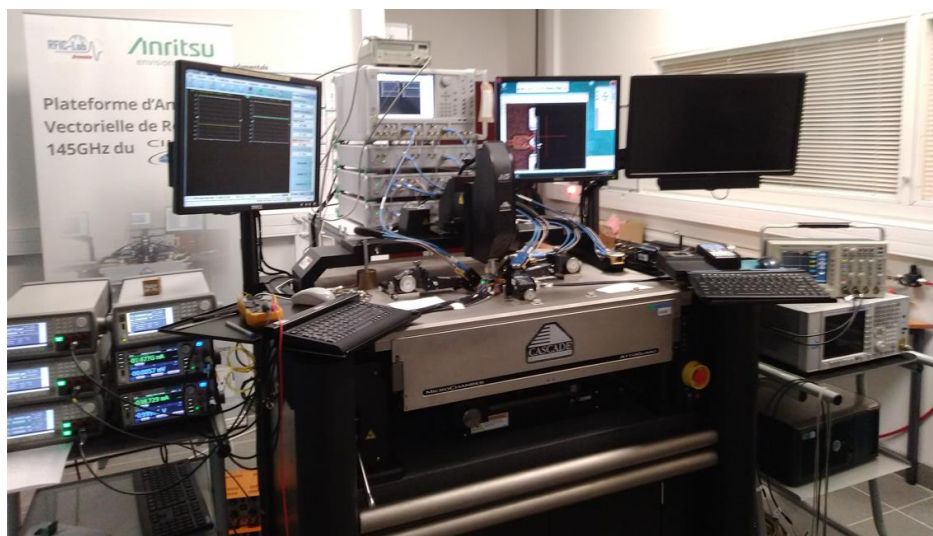


Figure 134. Photographie du banc de mesures pour les chaînes de réception

L'isolation OL-RF est de 39,9 dB à 78,5 GHz, l'isolation RF-OL est de 19,3 dB à 78,5 GHz et les coefficients de réflexion aux entrées RF et OL sont inférieurs à $-14,7$ dB sur toute la bande 76-81 GHz, comme illustré sur la Figure 135 et la Figure 136.

La Figure 137 montre un gain de conversion G_C du LNA-Mélangeur de 12,5 dB avec un ICP_{1dB} de $-12,6$ dBm à 78,5 GHz. Une bonne corrélation entre la simulation et la mesure est également observée. La différence de 1 dB est principalement due à la précision des mesures à ces fréquences, sensibles au posé des pointes RF et des sondes DC.

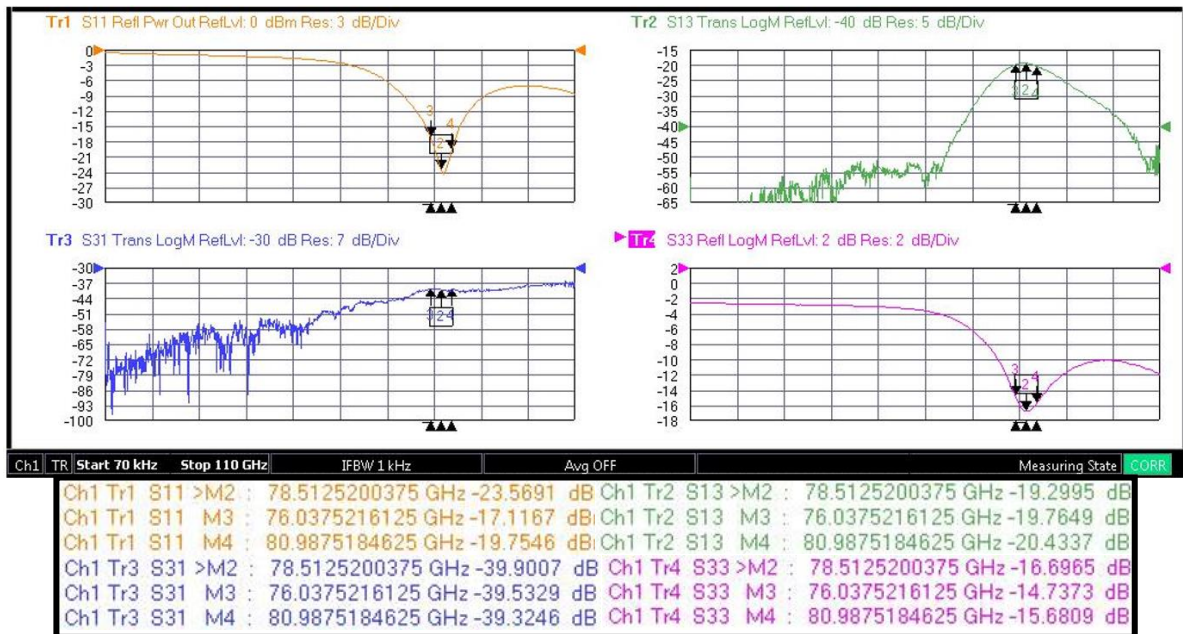


Figure 135. Paramètres S mesurés de la chaîne RX avec l'OL en port 1 et la RF en port 3

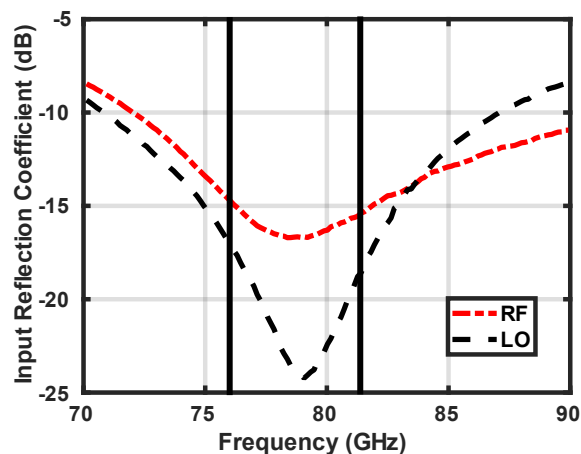


Figure 136. Coefficients de réflexion en entrées RF et LO de la chaîne mesurés en fonction de la fréquence

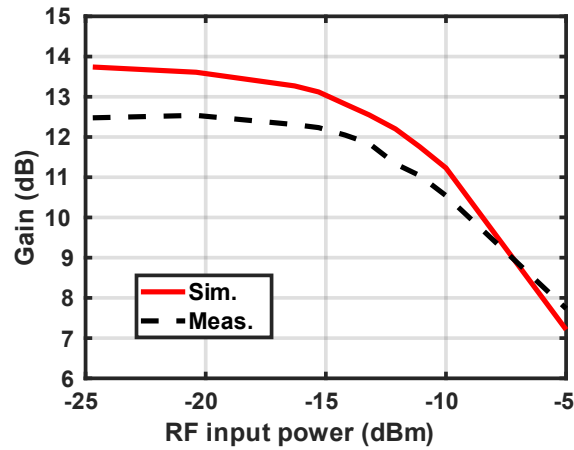


Figure 137. Gain en tension du LNA avec le mélangeur en fonction de la puissance d'entrée

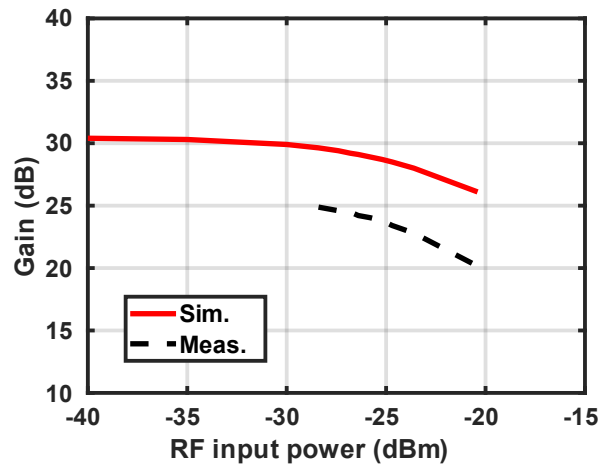


Figure 138. Gain en tension de la chaîne en fonction de la puissance d'entrée

La chaîne avec l'amplificateur BB présente un gain en tension G_C de 24,9 dB avec un ICP_{1dB} de $-25,2$ dBm, illustré sur la Figure 138. Elle consomme 41,7 mW et possède une surface active de seulement $0,057$ mm². La chaîne sans amplificateur BB (LNA-Mélangeur), quant à elle, présente un gain en tension G_C de 12,5 dB avec un ICP_{1dB} de $-12,6$ dBm. Elle consomme 38,7 mW avec une surface active de seulement $0,046$ mm².

La mesure ne va pas en-dessous de -30 dBm car la tête de la sonde RF utilisée avec le VNA ne peut pas générer de signaux d'aussi faible puissance avec une précision suffisante. La valeur minimale indiquée était de -20 dBm. Les valeurs inférieures ont été réajustées en vérifiant la puissance injectée avec une sonde de puissance qui était elle-même limitée à -25 dBm. Il est donc difficile de confirmer le gain maximal de la chaîne pour de faibles niveaux de puissance d'entrée dans la configuration de mesure utilisée.

En simulation, le gain de conversion attendu de la chaîne avec l'amplificateur BB est de 30 dB, or ici le gain mesuré est de seulement 25 dB. Nous avons déduit

que cette perte de gain venait de l'amplificateur, car il n'y a que 1 dB d'écart entre la simulation et la mesure sur la partie LNA-Mélangeur. De plus, le niveau DC en sortie IF n'est pas celui de 210 mV attendu : 287 mV sur une voie et 264 mV sur l'autre.

Par rétro-simulation, l'écart entre les deux sorties vient d'un offset en tension de 4 mV à la sortie du mélangeur entre les deux voies. Le transistor qui recopie le courant du miroir de courant a un faible V_{DS} (M₁₄ sur la Figure 125). Si le niveau du mode commun est plus faible qu'attendu, le V_{DS} de ce transistor diminue, donc le courant de drain diminue et par conséquent le courant dans la paire différentielle de l'amplificateur aussi. Le niveau de tension DC augmente donc en sortie mais le gain chute.

Les simulations présentées sur la Figure 139 sur l'amplificateur seul confirment cette explication : pour un mode commun de 380 mV et un offset de 4 mV entre les deux voies, le gain chute et le niveau DC en sortie augmente bien et présente un offset d'une vingtaine de mV. La simulation de gain pour un mode commun de 380 mV au lieu de 450 mV de la chaîne avec l'amplificateur indique un gain de conversion de 26,6 dB pour une puissance d'entrée RF de -28,5 dBm. Cela correspond bien à la chute de gain observée en mesure, au dB près de la précision de mesure, comme pour la mesure LNA-Mélangeur.

La chute de potentiel du mode commun s'explique par le fait que le potentiel de la référence de masse n'est pas réellement à 0 V. Ce point de référence de masse DC dans l'amplificateur relie d'autres masses DC du récepteur. Le contact ohmique des pointes en plus des résistances d'accès et des câbles d'alimentation créent une légère chute de potentiel qui suffit ici à faire diminuer la tension de mode commun et donc à réduire le gain de l'amplificateur. Un circuit de contrôle/référence de tension ou de courant (bandgap, low-dropout regulator LDO) aurait permis de s'assurer d'appliquer une tension de 450 mV et donc d'éviter ce problème.

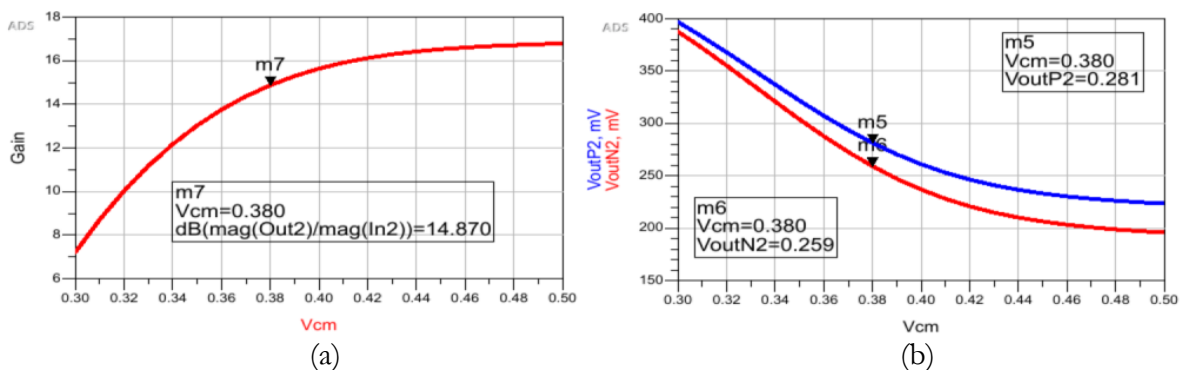


Figure 139. Simulations du gain de l'amplificateur BB (a) et du niveau DC des sorties IF (b) en fonction de la tension de mode commun en entrée

La Tableau 20 présente les variations maximales mesurées des performances et des chaînes avec ou sans amplificateur BB en faisant varier les varactors à leurs

valeurs extrêmes, à une fréquence donnée dans la bande 76-81 GHz. On peut constater que les varactors dégradent peu les performances des chaînes. Les performances sont moins dégradées que pour le LNA seul, dont la charge en sortie varie.

	G_C (LNA-Mélangeur-Amp. BB)	G_C (LNA- Mélangeur)
Meilleure valeur	24,9 dB	12,7 dB
Pire cas de variation	0,8 dB	1,1 dB

Tableau 20. Variations des performances pour le maximum de variation des varactors

2.8 Discussion de l'état de l'art

La chaîne de réception montre des performances à l'état de l'art en ligne avec les meilleures de leur classe affichées dans le Tableau 21. La solution de contrôle d'erreur de phase proposée atteint une résolution fine de $0,2^\circ$ tout en ayant un bon compromis entre la linéarité, la consommation et la surface occupée de la chaîne.

Cet état de l'art inclut principalement des circuits radars récents proches d'un produit final donc qui contiennent TX-RX encapsulés. Il est certes plus dur de s'y comparer avec le travail effectué mais cela a été pris en considération dans le tableau. Les références dans ce tableau n'intègrent pas de contrôle de phase car il est difficile de trouver des travaux dans la littérature qui présentent à la fois une chaîne de réception pour des applications radars et un contrôle de phase analogique, même si les deux sont intégrés dans un produit radar.

Nous avons également sélectionné des circuits réalisés dans différentes technologies pour élargir la comparaison, de la technologie bipolaire comme CMOS avec différents types de CMOS (bulk, SOI) et différents nœuds technologiques.

Différentes architectures sont comparées ici. Des architectures comprenant un LNA à deux étages ou un LNA à cinq étages, tout comme des architectures dites de « mixer first » avec le mélangeur en tête de chaîne, pour des mélangeurs actifs ou passifs. L'architecture avec un LNA neutrodyné à plusieurs étages et avec un mélangeur passif est fréquemment utilisée.

[MUR19] montre un bon compromis entre linéarité, NF et gain de conversion G_C , avec une consommation et une surface légèrement supérieures mais le récepteur est encapsulé et les blocs analogiques (LDO, VGA 4 étages) et la PLL sont intégrés. Le NF est faible mais n'est pas constant dans la bande. Le choix a été fait d'utiliser un LNA à trois étages avec le premier optimisé pour le bruit, d'où le fort gain et le faible NF , cependant il est plus dur d'avoir des performances constantes sur toute la

bande. Ce récepteur est conçu pour travailler dans la bande 77-81 GHz qui correspond au radar à courte et moyenne portées seulement.

[DAN21] présente un produit entier intégrant plusieurs chaînes TX et RX, d'où la forte consommation et la large surface utilisée. L'architecture est similaire à celle que nous avons choisie avec un LNA neutrodyné à deux étages et un mélangeur passif. Le NF supposé DSB est assez faible pour un produit radar CMOS et l' ICP_{1dB} vaut -10 dBm. Cependant [FUJ17], pour un circuit de type produit en technologie bipolaire, arrive à de meilleures performances en NF , en linéarité, en surface et en consommation. On peut observer de meilleures performances RF avec une technologie bipolaire qu'avec des technologies CMOS. En revanche, le gain de conversion semble faible pour présenter un SNR supérieur à 15 dB pour le traitement numérique, qui lui serait potentiellement réalisé en technologie CMOS. Cela voudrait dire qu'après encapsulage de cette puce, il sera nécessaire d'ajouter un étage pour augmenter le gain de la chaîne.

[LE13] a réalisé un récepteur dans la bande 76-77 GHz donc pour un radar à longue portée. Le compromis gain et linéarité est proche des performances que nous avons obtenues. Cependant, l'utilisation de cinq étages pour le LNA et d'un mélangeur sous-harmoniques détériorent le NF et augmentent la surface occupée. La tension d'alimentation est de 1,2 V.

[REI21] et [PAP21] travaillent respectivement en technologie CMOS 28-nm bulk et FD-SOI. Tous deux ont des mélangeurs en amont de la chaîne. La différence entre mélangeur passif pour le premier et mélangeur actif pour le second se voit dans les performances linéarité et gain de conversion. [REI21] a un très bon ICP_{1dB} tout en ayant un gain de conversion correct alors que [PAP21] a un ICP_{1dB} inférieur mais un gain de conversion élevé. De même, [REI21] consomme plus car il travaille sous 1,8 V (converti en 1,5 V sur les différents blocs) et a besoin de gain pour compenser les pertes du mélangeur passif et d'avoir une grande excursion en tension sur le buffer OL. Mais le récepteur est plus petit en taille. Tandis que [PAP21] travaille sous 1 V donc consomme moins. Le récepteur occupe plus de surface car il intègre un VGA avec différentes fonctions analogiques qui permet plusieurs modes d'utilisation.

	Ce travail		[MUR19]	[DAN21]	[LE13]	[REI21]	[PAP21]	[FUJ17]
Technologie	28-nm FD-SOI CMOS		40-nm CMOS	45-nm CMOS	65-nm CMOS	28-nm bulk CMOS	28-nm FD-SOI CMOS	130-nm SiGe
Fréquence (GHz)	76-81		77-81	76-81	76-77	81	77	76-81
Blocs RF et analogues intégrés	LNA 2 étages, mélangeur passif, driver OL	LNA 2 étages, mélangeur passif, driver OL, ampli. BB	LNA 3 étages, mélangeur, VGA 4 étages, LDO, PLL	LNA 2 étages, mélangeur passif I/Q, VGA	LNA 5 étages, mélangeur sub-harmonic, mélangeur passif	Mélangeur passif, buffer OL, ampli. BB	Mélangeur, VGA, filtre passe-bas	Mélangeur, multiplexeur BB, buffer IF
ICP_{1dB} (dBm)	-12,6	-25,2	-22,3 (VGA éteint)	-10	-15 ⁵	-5	-23,5	>1
NF_{DSB} (dB)	6,1 (sim.), 5,5 (LNA)	6,5 (sim.), 5,5 (LNA)	7,3 ($f_{OL}=77$ GHz), 6 ($f_{OL}=81$ GHz)	10,8 ⁴	10	6	8,2	7-8
G_C (dB)	12,5	24,9	30,8 (VGA éteint)	N.A.	16	15	33	15
Contrôle de phase / résolution (°)	22 max. / 0,2 ¹ (à 78,5 GHz)	22 max. / 0,2 ¹ (à 78,5 GHz)	N.A.	N.A.	N.A.	N.A.	N.A.	N.A.
Puissance conso. (mW)	38,7, 29,4 ²	41,7, 29,4 ²	143 ³	3500	28,2 ⁶	82,5	27 ⁷	1800 (1TX/6RX)
Tension d'alim. (V)	0,9 et 1,8 (body biasing)		1,1 (RF), 1,8 (BB)	1/1,2/1,8	1,2	1,8	1	3,3
Surface active (mm ²)	0,046	0,057	0,8	22 (surface analogue)	2,3 (avec pads)	0,09	0,96	12,7 ⁸
Notes	¹ Mesures du LNA ² Sans driver OL		Puce encapsulée, ³ LNA, mélangeur, amplificateur BB	Puce 4RX/3TX, ⁴ Supposé DSB	⁵ LNA seul ⁶ Sans blocs OL	Mesures sur wafer	⁷ Sans buffer OL	Mesures sur wafer ⁸ Puce 2TX/6RX

Tableau 21. Comparaison des performances de l'état de l'art des récepteurs

3 Conception d'une chaîne de réception radar à deux voies avec la solution de contrôle de phase

Afin de mettre en évidence la solution de correction d'erreur de phase, la chaîne de réception avec l'amplificateur a été dupliquée pour faire deux voies qui sont reliées avec un diviseur de Wilkinson. Cette chaîne sert à montrer qu'il est possible de contrôler les variations de phase entre les deux voies. Cette chaîne à deux voies permet de réaliser des mesures de phase car les deux voies ont le même signal de référence OL. Ce circuit n'a pas été simulé par manque de temps.

Des mesures de ce circuit sont prévues mais pas encore réalisées et ne pourront pas être intégrées dans le mémoire.

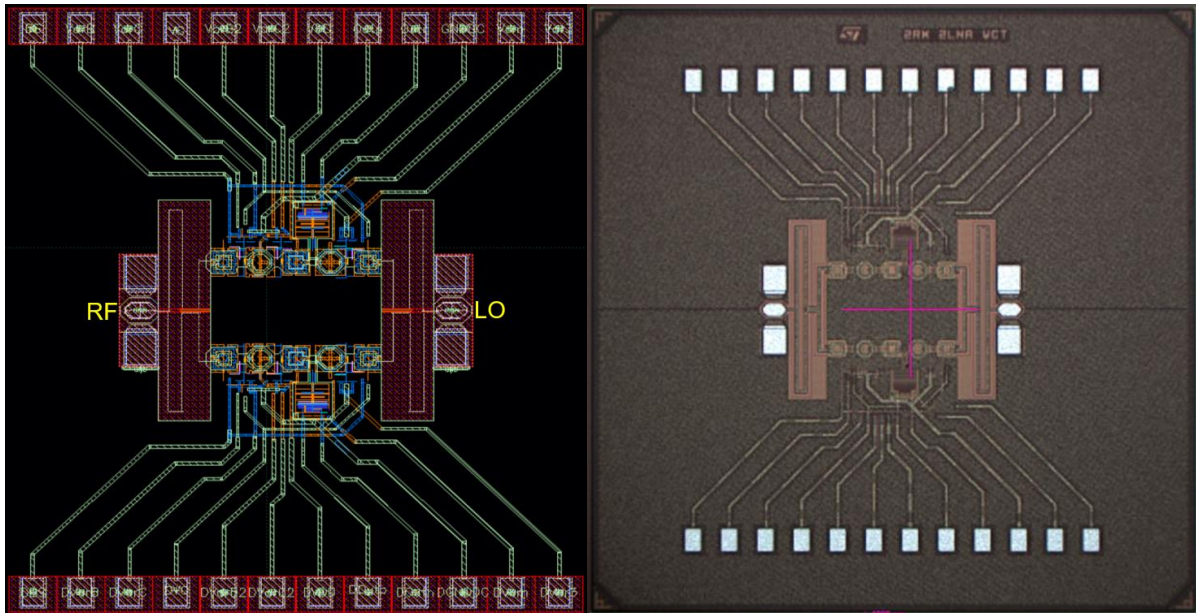


Figure 140. Layout et photographie de la chaîne de réception comportant deux voies

4 Conclusion du chapitre

Une tête de réception radar 76-81 GHz en CMOS 28-nm FD-SOI a été présentée. Une nouvelle solution de contrôle de phase a été implémentée dans le LNA de la chaîne en utilisant des varactors MOS comme capacités de neutrodynage. Cette solution offre un contrôle de phase maximum sur deux étages de LNA de 22° , soit $\pm 11^\circ$, avec une précision sur la résolution de $0,2^\circ$ à 78,5 GHz. Cela permet de compenser les variations de phase dues aux disparités et variations de procédés simulées à $\pm 5^\circ$ par étage d'amplification.

La chaîne présente un gain en tension G_C de 24,9 dB avec un ICP_{1dB} de $-25,2$ dBm. Elle ne consomme que 41,7 mW et possède une surface active de seulement $0,057$ mm². Ce qui place cette chaîne de réception radar conçue en technologie 28-nm FD-SOI CMOS à l'état de l'art. La chaîne sans amplificateur BB (LNA-Mélangeur), quant à elle, présente un gain en tension G_C de 12,5 dB avec un ICP_{1dB} de $-12,6$ dBm. Elle ne consomme que 38,7 mW avec une surface active de seulement $0,046$ mm². La solution proposée contribue à la réduction de la surface analogique et à la réduction de la consommation pour une détermination précise de l'angle d'arrivée. Cela permettra également de garantir l'alignement des puces en post-production et améliorera ainsi le rendement de production des circuits radars.

L'amplificateur BB ne fonctionne pas comme attendu à cause d'erreurs de conception qui ont été identifiées et analysées. Il ne s'agit pas d'un bloc sur lequel

ces travaux de thèse se concentrent mais d'un bloc conçu pour permettre la mesure de bruit de l'ensemble LNA-Mélangeur. En pratique, il serait plus judicieux de concevoir un amplificateur transimpédance (TIA) et d'utiliser le mélangeur en mode de courant pour avoir une meilleure linéarité mais cela demande un effort considérable. Nous aurions également pu réaliser un transformateur 2 vers 1 à 10 MHz en sortie IF pour faciliter les mesures. Il aurait également été intéressant d'intégrer des circuits de régulation de tension et de courant pour s'assurer de la bonne polarisation des blocs.

Le circuit avec deux chaînes de réception est en attente de mesures pour obtenir une meilleure quantification des dispersions et démontrer que la solution à base de varactor dans le neutrodynage des LNAs permet de compenser les variations de phase dans une chaîne de réception. La mesure de bruit de la chaîne est également à venir.

De nombreuses voies d'améliorations de cette chaîne de réception radar sont encore possibles à l'issue de ce travail mais la démonstration que la conception d'une chaîne radar avec les performances requises est possible en technologie CMOS 28-nm FD-SOI malgré une dispersion de process non négligeable. Ce radar « front-end » aura l'avantage de pouvoir être intégré au plus proche de la partie numérique nécessaire à ce type de circuits.

Conclusion générale et perspectives

Dans un premier temps, nous avons présenté les radars en général et leur utilisation dans le domaine de l'automobile. Au moyen d'une étude système nous avons pu définir quelques spécifications pour réaliser une chaîne de réception pour radar automobile et plus particulièrement les paramètres clés de la chaîne de réception (facteur de bruit, linéarité, gain). Nous avons vu que les variations de phase étaient néfastes pour le fonctionnement d'un radar automobile et qu'il était nécessaire de les corriger.

Ainsi, nous avons dressé un état de l'art des différentes techniques existantes de contrôle de phase et de BIST. Afin de donner un ordre d'idée des variations de phase existantes en technologie CMOS 28-nm FD-SOI, nous avons conçu une première chaîne de réception à 80 GHz. Nous avons vu que les erreurs de phase de la partie RF n'étaient pas négligeables et qu'une calibration de phase était nécessaire.

L'état de l'art précédent et l'étude de la chaîne de réception nous ont montré qu'il était possible d'améliorer la correction de phase en nous intéressant aux sources de variations de phase au sein de la partie amont de la chaîne. Cela nous a permis de proposer une solution qui compense les erreurs de phase directement au niveau des sources de variations.

Nous avons donc implémenté cette solution dans un circuit de réception conçu notamment avec les blocs développés dans le Chapitre 2. La méthode de conception a été décrite tout comme chaque bloc. Plusieurs circuits ont été envoyés en fabrication puis mesurés. La solution de contrôle d'erreur de phase a été validée, tout comme la partie LNA-Mélangeur et la chaîne de réception avec un amplificateur en bande de base. Les performances de la chaîne obtenues sont à l'état de l'art et la solution de contrôle d'erreur de phase affiche une correction suffisamment large avec une fine résolution pour compenser les erreurs de phase du circuit de $\pm 5^\circ$ par étage d'amplification.

Le futur du radar automobile se dirige vers l'ouverture au « machine learning », à plus d'automatisation et à la nouveauté dans le traitement des signaux. La numérisation des services dans une voiture sera essentielle. L'utilisation de la 5G est prévue pour les communications inter-véhicules ou entre des infrastructures et les véhicules mais également pour le développement de la conduite autonome. Un des principaux problèmes qui se pose est le stockage des données avec la présence de multiples capteurs.

En particulier, les points clés à développer pour les capteurs automobiles sont : l'imagerie, la résolution, l'interopérabilité, et la compréhension des situations [DIC16]. La fusion des données entre lidar, caméra et radars est primordiale pour une reconnaissance totale dans chaque situation. Il devra être possible de classifier chaque objet détecté [DIC16]. Les futurs systèmes radar devront également permettre l'interaction entre tous les autres radars semblables. Les radars fonctionnant au-delà de 100 GHz permettront d'obtenir de meilleures résolutions angulaires et de portée. Il serait intéressant d'utiliser la solution proposée lors de ces travaux pour une chaîne de réception à plus hautes fréquences. Cette montée en fréquences permettrait également de réduire la taille des antennes et des circuits afin d'augmenter leur nombre dans un véhicule, mais aussi pour faciliter leur montage sur la voiture [KOH10]. Les substrats et radomes associés devront être adaptés selon la fréquence. Les potentielles fréquences seraient de 158 GHz pour l'ACC et de 122 GHz pour le capteur d'aide au parking/stationnement [MEI14].

Comme les spécifications en température et en durée de vie des radars sont de plus en plus durcies [WEI19], il est nécessaire de trouver et de définir de nouveaux moyens de test rapides, efficaces et peu coûteux.

Afin de poursuivre ces travaux, il serait intéressant pour l'aspect fiabilité de réaliser des tests en température et vieillissement de la chaîne de réception. Avant cela, les varactors avec le LNA pourraient être améliorés afin de présenter un contrôle de phase plus constant, les performances globales de la chaîne peuvent également être améliorées en optimisant chaque bloc. Enfin, les blocs analogiques nécessiteraient une attention particulière avec l'utilisation du mélangeur passif. Un filtre passe-bande serait plus judicieux pour les applications de radars automobiles, sans dégrader le facteur de bruit de la chaîne.

Au cours de ces travaux, nous avons vu que les chaînes de réception requièrent un contrôle de phase afin de corriger les erreurs de phases intrinsèques au circuit. Nous avons donc proposé une solution analogique qui peut être contrôlée numériquement et qui permet de corriger ces erreurs de phase. Cette solution ne compense pas toutes les variations de phase qui peuvent exister, elle est en complément d'un algorithme de calibration avec une solution de BIST interne. Mais elle permet de soulager de manière non-négligeable la calibration numérique au niveau de la précision, en surface occupée, en temps de traitement ainsi qu'en consommation. L'aspect numérique a été peu traité lors de ces travaux. La suite logique serait de concevoir des convertisseurs numérique-analogique (CNA) en définissant les bits de contrôle pour les varactors. Un CNA de 6 bits de résolution divisé en 2 pour faire deux CNAs de 3 bits pourrait suffire, en prenant en compte les valeurs redondantes. L'avantage de la solution proposée est que le contrôle numérique nécessite peu de bits de contrôle donc des CNAs moins conséquents en

termes de volume et de consommation. La résolution de ces convertisseurs détermine la précision sur la phase.

La technologie CMOS 28-nm FD-SOI, avec une fréquence de transition f_T de 300 GHz, démontre des performances RF suffisamment intéressantes pour réaliser un produit radar à 80 GHz. L'intégration des fonctions numériques étant de plus en plus développées dans les radars automobiles, l'utilisation de cette technologie prend tout son sens en intégrant les blocs RF, analogiques et numériques sur une seule puce radar. L'utilisation de technologies avec des nœuds plus petits peut être attrayante pour la partie numérique, à condition de pouvoir obtenir des performances RF qui tiennent les spécifications radars qui seront de plus en plus durcies. Une technologie avec un nœud plus fin permettrait d'obtenir une f_T qui correspondrait aux radars fonctionnant au-delà de 100 GHz, mais il semble difficile d'obtenir des performances RF compétitives à ces fréquences en technologie CMOS avec des nœuds aussi avancés. La question se posera alors sur la variabilité du process pour ces nœuds de plus en plus fins. Est-ce que l'excédent de surface silicium dédiée au contrôle des performances et de cette variabilité de process ne supprime pas l'intérêt apporté par la transition vers un nœud plus fin ? Le gain en numérique serait certain, mais pour ce qui est des circuits RF, cela reste à démontrer.

Il serait intéressant de regarder si le développement de technologies hétérogènes telle que la technologie III-V sur du SOI permettrait d'améliorer les performances RF du radar tout en intégrant la partie numérique. De nombreux défis sont encore à relever en termes de conception millimétrique pour permettre l'évolution des radars automobiles.

Annexes

Chapitre 2

2 Conception d'une chaîne de réception à 77 GHz

2.3 Amplificateur en bande de base

La Figure 141 présente le layout de l'amplificateur en bande de base.

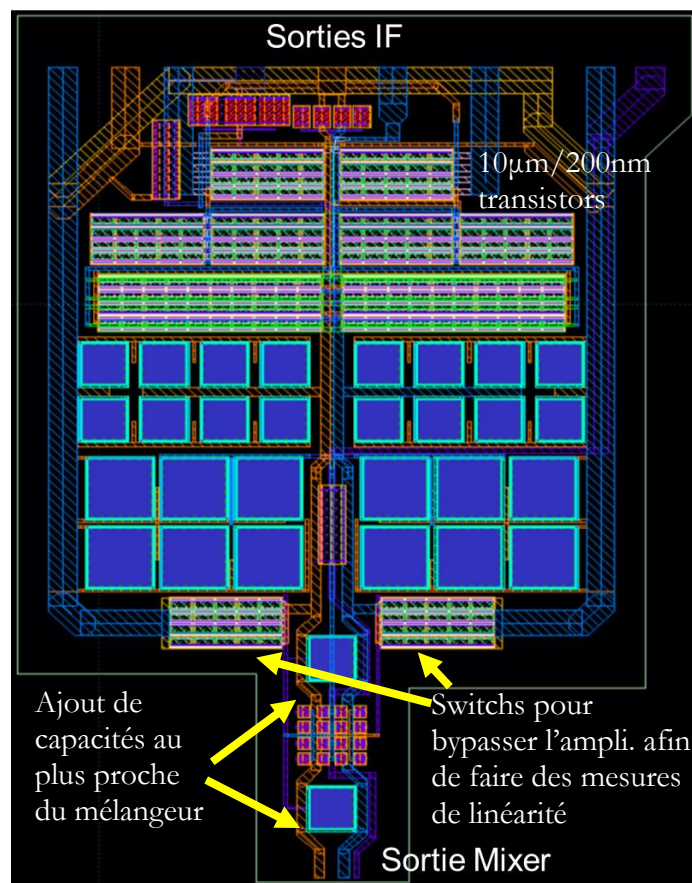


Figure 141. Layout de l'amplificateur en bande de base

4 Étude des variations de phase d'un circuit en conception millimétrique

4.2 Mise en équation de la phase

4.2.2. Transistor seul

On pose : $R_{out} = R_{ds} // R_L$. La résistance R_{in} représente la charge réelle de la source de tension, en série avec la résistance de grille R_g . Les équations sont basées sur les notations de la Figure 71 :

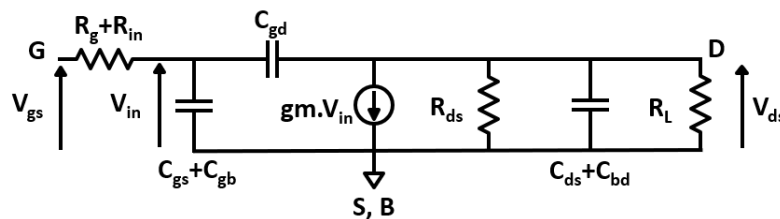


Figure 142. Modèle équivalent petit signal

- Avec l'approximation $G_V > 1$ du théorème de Miller :

On définit le gain en tension $G_V = |-g_m \cdot R_{out}|$. On considère que la sortie (balun) est adaptée avec le transistor pour garantir le gain maximum. Cette condition d'adaptation du primaire du balun avec la capacité de sortie du LNA, permet de considérer que C_{ds} n'apparaît plus dans les équations.

On a :

$$Z_1 = \frac{1}{j\omega G_V C_{gd}} \quad (49)$$

$$Z_2 = \frac{1}{j\omega C_{gd}} \quad (50)$$

L'admittance équivalente du côté de la grille est :

$$Y_{\acute{e}q1} = \frac{1}{Z_1} + j\omega C_{gs} = j \cdot \omega \cdot (-g_m \cdot R_{out} \cdot C_{gd} + C_{gs}) \quad (51)$$

Comme :

$$V_{in} = V_{gs} \cdot \frac{Z_{\acute{e}q1}}{(R_g + R_{in}) + Z_{\acute{e}q1}} \quad (52)$$

L'équation devient alors :

$$V_{in} = \frac{V_{gs}}{1 + j \cdot \omega \cdot (g_m \cdot C_{gd} \cdot R_{out} + C_{gs}) \cdot (R_g + R_{in})} \quad (53)$$

D'où,

$$V_{ds} = -g_m \cdot V_{in} \cdot \frac{R_{ds} \cdot R_L}{R_{ds} + R_L + j \cdot \omega \cdot R_{ds} \cdot R_L \cdot (C_{gd} + C_{ds})} \quad (54)$$

Ensuite, la Figure 143 compare les phases de sortie selon la méthode :

- Phase(V_{DS}) : Phase de sortie calculée avec les équations et le théorème de Miller
- Phase(V_{out}) : Phase de sortie du transistor du DK
- Phase(V_{D4}) : Phase de sortie du schéma équivalent petit signal avec C_{gd}
- Phase(V_{D3}) : Phase de sortie du schéma équivalent petit signal en appliquant le théorème de Miller

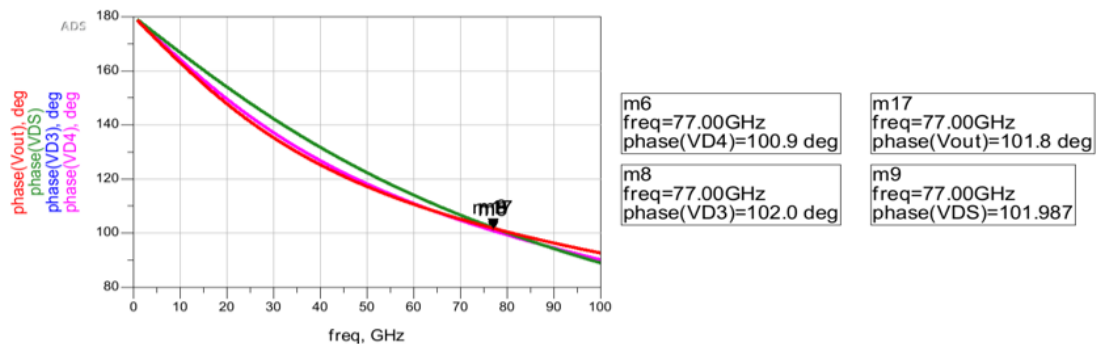


Figure 143. Comparaison des phases de sortie du transistor seul en fonction de la fréquence

4.2.2. Transistor avec contre-réaction

Les équations sont basées sur les notations de la Figure 71 et de la Figure 72.

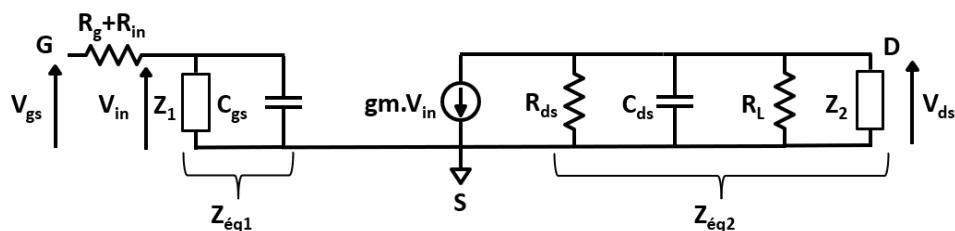


Figure 144. Modèle équivalent petit signal avec le théorème de Miller

- Avec l'approximation suivante du théorème de Miller (et C_f non-prise en compte car adaptation d'impédance en sortie avec le balun), on a :

$$G_{Vf} = -g_m \cdot (R_{out} // R_f) > 1 \quad (55)$$

$$Y_2 = \frac{j\omega C_f}{1 + j\omega C_f R_f} + j\omega C_{gd} = \frac{1}{Z_2} \quad (56)$$

$$Z_1 = \frac{Z_2}{G_{vf}} \quad (57)$$

L'admittance équivalente du côté de la grille est :

$$Y_{\acute{e}q1} = \frac{1}{Z_1} + j\omega C_{gs} = \frac{1}{Z_{\acute{e}q1}} \quad (58)$$

L'admittance équivalente du côté du drain est :

$$Y_{\acute{e}q2} = \frac{1}{R_{ds}} + j\omega C_{ds} + Y_2 + \frac{1}{R_L} = \frac{1}{Z_{\acute{e}q2}} \quad (59)$$

On a alors :

$$V_{in} = V_{gs} \cdot \frac{Z_{\acute{e}q1}}{R_g + R_{in} + Z_{\acute{e}q1}} \quad (60)$$

Donc :

$$V_{ds} = -g_m \cdot V_{in} \cdot Z_{\acute{e}q2} \quad (61)$$

Ensuite, la Figure 145 compare les phases de sortie selon la méthode :

- Phase(V_{DS5}) : Phase de sortie calculée avec les équations et le théorème de Miller
- Phase(V_{out}) : Phase de sortie du transistor du DK
- Phase(V_{D3}) : Phase de sortie du schéma équivalent petit signal avec C_{gd}
- Phase(V_{D4}) : Phase de sortie du schéma équivalent petit signal en appliquant le théorème de Miller

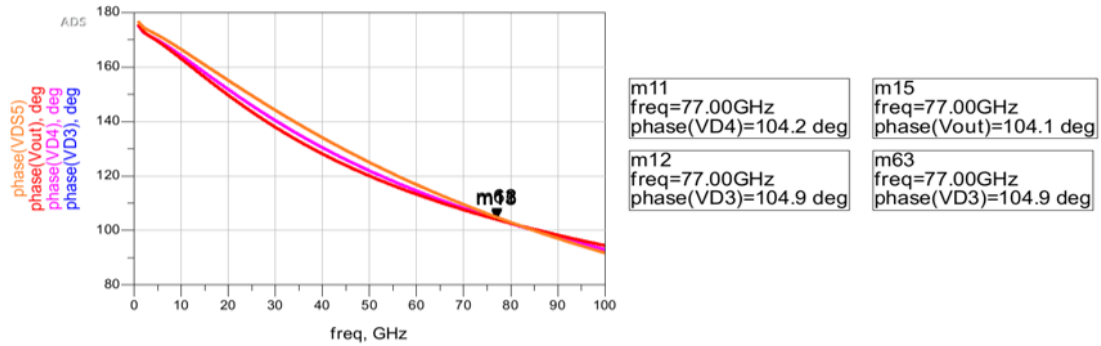


Figure 145. Comparaison des phases de sortie du transistor avec contre-réaction RC en fonction de la fréquence

4.2.2 Transistor pseudo-neutrodyné avec modélisation du balun d'entrée

Le facteur de qualité Q du réseau RC est :

$$Q = \frac{1}{R_g \cdot C_{gs} \cdot \omega} \quad (62)$$

La résistance parallèle équivalente est :

$$R_p = R_g \cdot (1 + Q^2) \quad (63)$$

La capacité parallèle équivalente est :

$$C_p = C_{gs} \cdot \frac{Q^2}{1 + Q^2} \quad (64)$$

En réalisant la même étude pour une tension $V_b = 0$ V, nous obtenons les courbes de la Figure 146 et le Tableau 22 suivants :

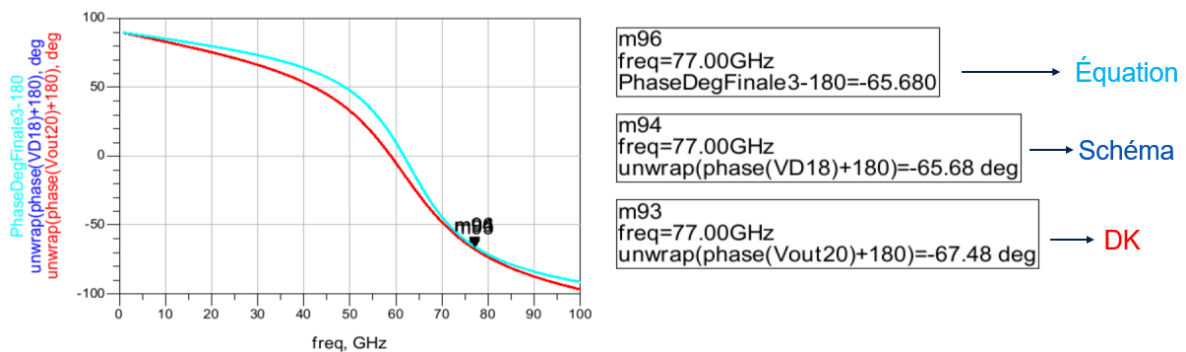


Figure 146. Comparaison entre les différentes phases de sorties pour $V_b = 0$ V en fonction de la fréquence

Paramètres	Nouvelle valeur	Variation sur la phase
R_g (17,16 Ω)	18,9 Ω	-0,3°
C_n (9,19 fF)	8,27 fF/10,1 fF	-4,5°/+4,7°
C_{gs} (19.,08 fF)	21 fF	-2,5°
C_{ds} (7,29 fF)	8,02 fF	-0,9°
R_{ds} (662,55 Ω)	728,81 Ω	-0,1°
R_b (145,825 Ω)	160,4 Ω	-2,2°
C_b (43,14 fF)	47,45 fF	-5,9°
L_b (99 pH)	108,9 pH	-5,4°

Tableau 22. Variations des phases de sortie en fonction de la variation des paramètres pour $V_b = 0$ V

Chapitre 3

1 Conception d'un LNA neutrodyné avec une solution de calibration de phase

1.2 Choix des transistors du LNA

L'équation du facteur de bruit linéaire pour un transistor MOS est :

$$F = 1 + \frac{R_g}{R_{Source}} + \frac{\gamma}{R_{Source}g_m} \cdot \left((1 - \omega C_{gg} X_{Source}) + (\omega C_{gg} (R_{Source} + R_g))^2 \right) \quad (65)$$

Avec γ l'excès de bruit.

Si on considère que $\omega_T = \frac{g_m}{C_{gg}}$, l'équation du facteur de bruit minimum pour un transistor MOS est :

$$F_{min} = 1 + 2 \left(\gamma R_g g_m \left(\frac{\omega}{\omega_T} \right)^2 + \sqrt{\left(\gamma R_g g_m \left(\frac{\omega}{\omega_T} \right)^2 \right) + \left(1 + \gamma R_g g_m \left(\frac{\omega}{\omega_T} \right)^2 \right)} \right) \quad (66)$$

1.3 Topologie du LNA

Les figures suivantes présentent l'influence de la résistance de contre-réaction sur les paramètres du LNA.

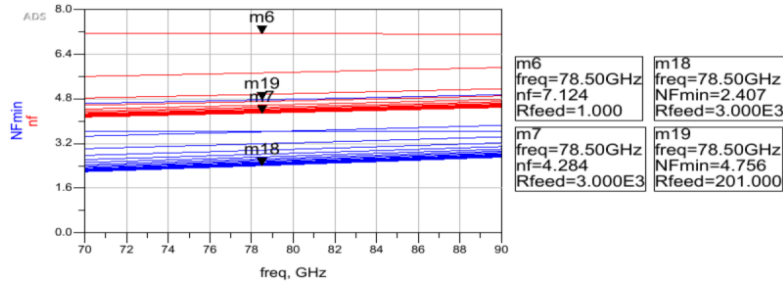


Figure 147. NF_{min} et NF en fonction de la valeur de la résistance de contre-réaction et de la fréquence

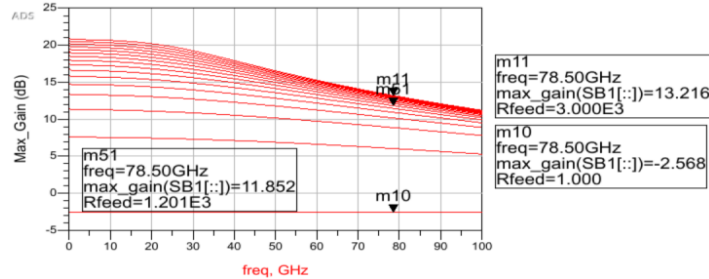


Figure 148. Maximum de gain disponible en fonction de la valeur de la résistance de contre-réaction et de la fréquence

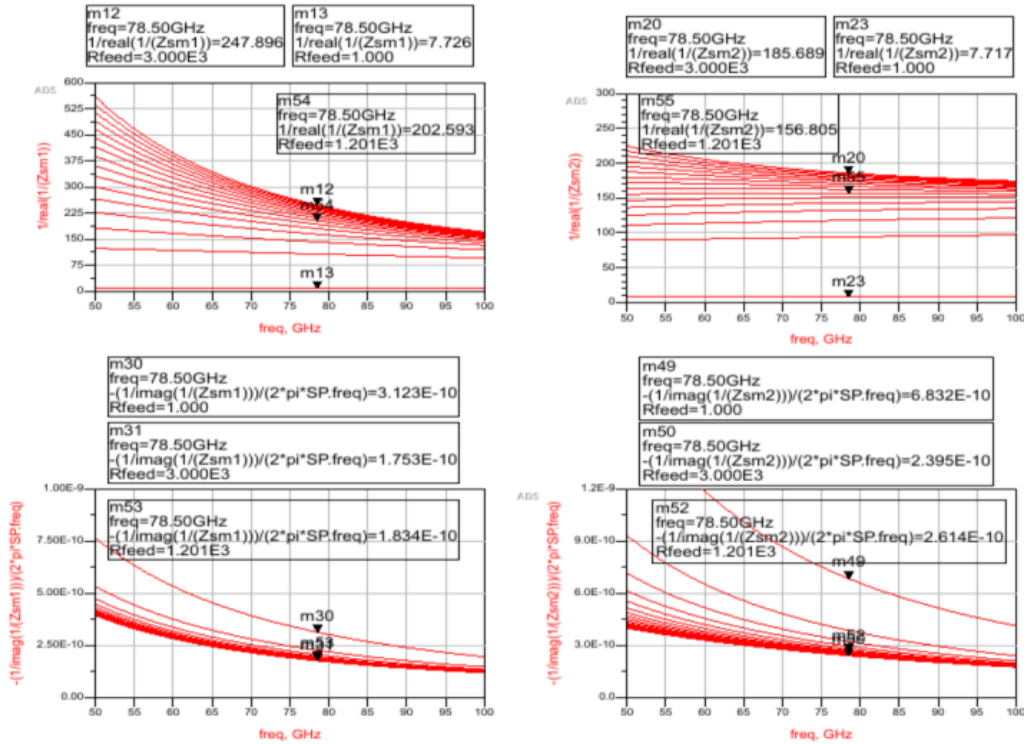


Figure 149. Impédances optimales pour le gain à présenter au LNA en fonction de la valeur de la résistance de contre-réaction et de la fréquence

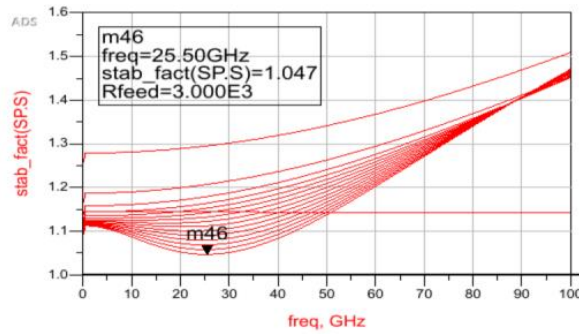


Figure 150. Facteur de Rollet K en fonction de la valeur de résistance de contre-réaction et de la fréquence

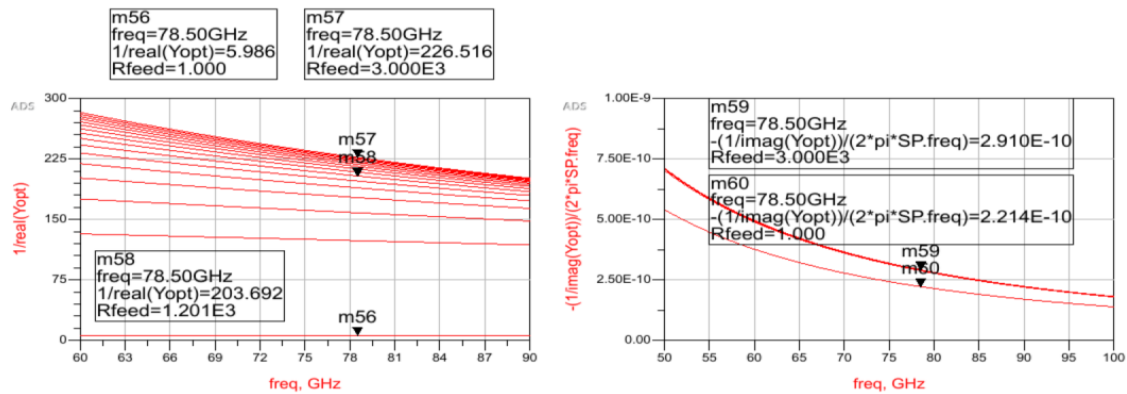


Figure 151. Impédances optimales pour le bruit à présenter au LNA en fonction de la valeur de la résistance de contre-réaction et de la fréquence

1.4 Conception des varactors

1.4.2 Performances des varactors

La Figure 152 présente les variations de capacité et de résistance présentées par le varactor en simulation Monte Carlo.

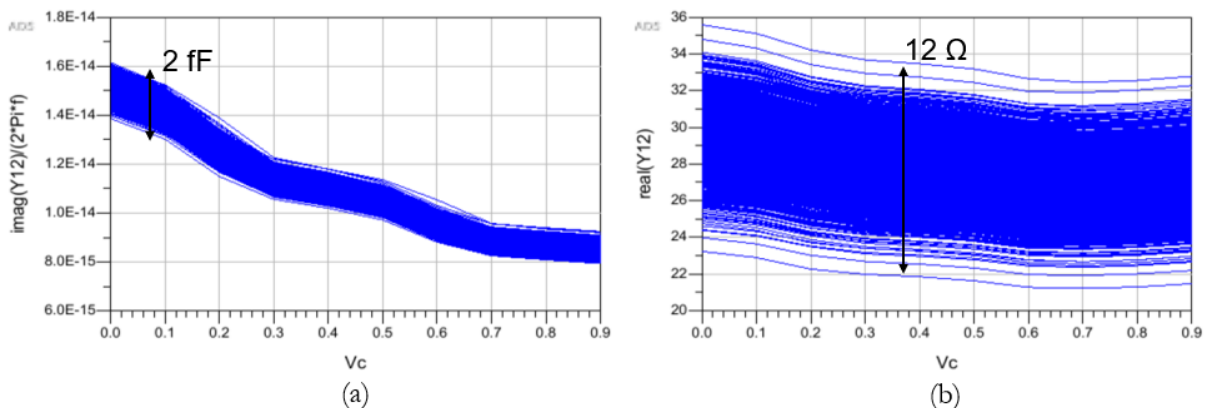


Figure 152. Capacité en Farad (a) et résistance en Ohms (b) présentées par le varactor en simulation Monte Carlo sur 2000 échantillons en fonction de la variation des tensions de contrôle V_c et V_b à 78,5 GHz

La Figure 153 présente les variations de valeurs simulées du varactor en fonction de la température. On observe bien la variation de la tension de seuil.

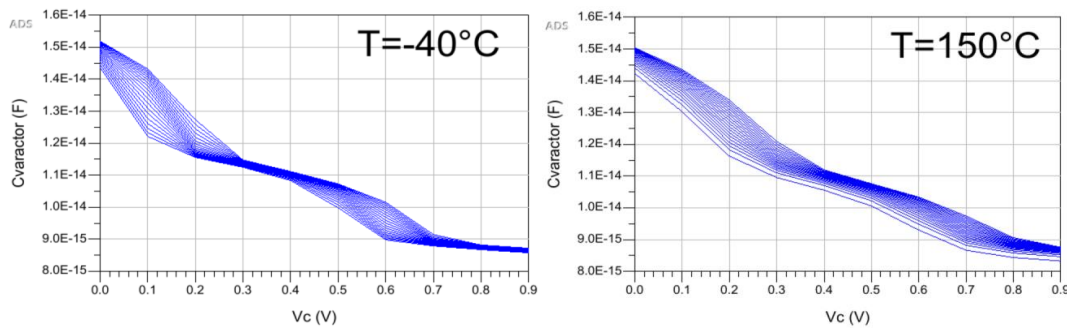


Figure 153. Valeur de capacité du varactor en fonction de la température et des tensions de contrôle à 78,5 GHz

1.6 Simulations

1.6.1 Gain et adaptation

La Figure 154 présente les paramètres S simulés du LNA avec les masses des pads reliées avec la variation des varactors. La différence avec l'autre version reste assez faible malgré quelques améliorations. Dans la bande 76-81 GHz, le pire cas de S_{11} vaut $-13,6$ dB, le pire cas de S_{22} vaut $-9,8$ dB. La sortie est légèrement désadaptée volontairement pour offrir un plus large contrôle de phase dans la bande. Le S_{21} varie entre 7,3 et 8,8 dB et l'isolation (S_{12}) varie entre $-28,5$ dB et $-19,2$ dB.

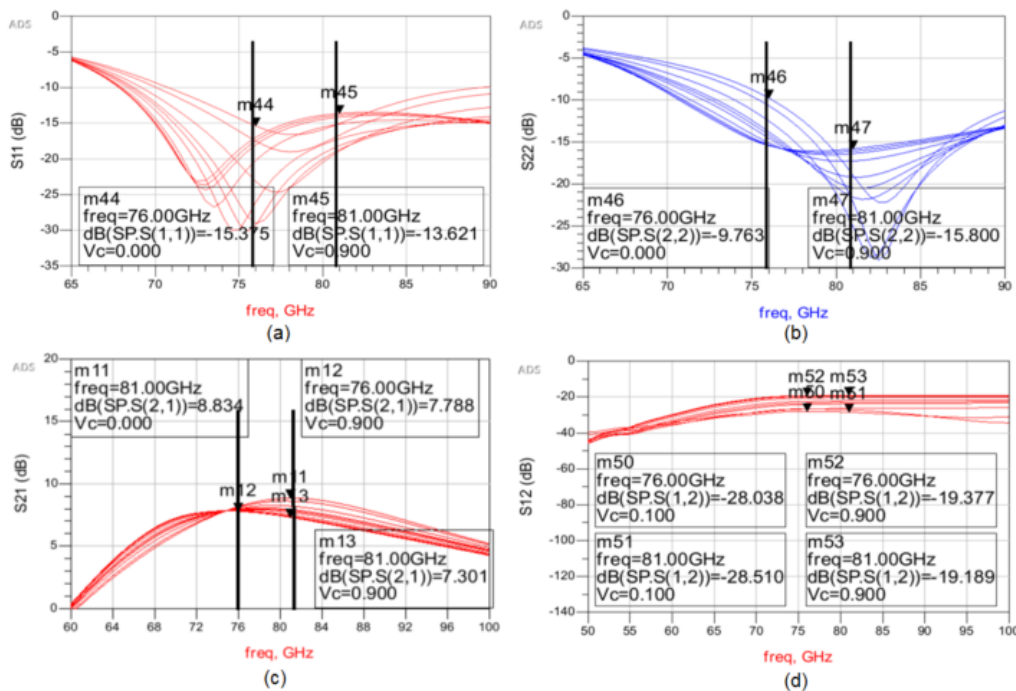


Figure 154. Paramètres S_{11} (a), S_{22} (b), S_{21} (c) et S_{12} (d) du LNA à un étage avec les pads GND reliés et les variations des varactors en fonction de la fréquence

1.6.3 Facteur de bruit

La Figure 155 montre le facteur de bruit et le facteur de bruit minimum simulés du LNA. Le NF est compris entre 5,3 dB et 5,6 dB sur la bande de fréquences 76-81 GHz. Les pertes du balun d'entrée sont d'environ 1,5 dB, cela se répercute directement sur le facteur de bruit du LNA. En fonction des variations des varactors pour une fréquence donnée, il y a 0,1 dB de variation de NF maximum (markers m7 vs m8 et markers m9 vs m10), ce qui est plus qu'acceptable.

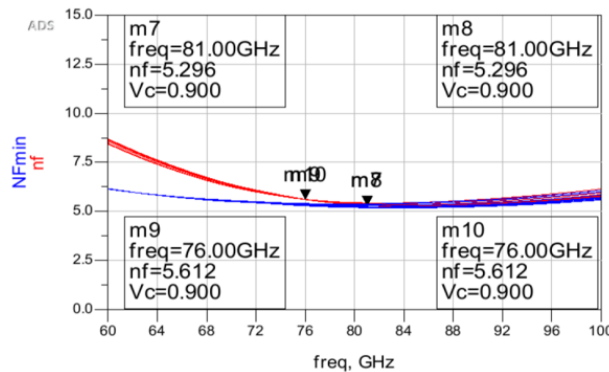


Figure 155. NF_{min} et NF du LNA à un étage avec les pads GND reliés et avec les variations des varactors en fonction de la fréquence

1.6.4 Linéarité

La Figure 156 présente le gain en tension simulé du LNA en fonction de la puissance d'entrée RF. Le point de compression à 1 dB est compris entre -5 dBm et -4 dBm. Il y a seulement 1 dB de variation d' ICP_{1dB} en fonction des varactors.

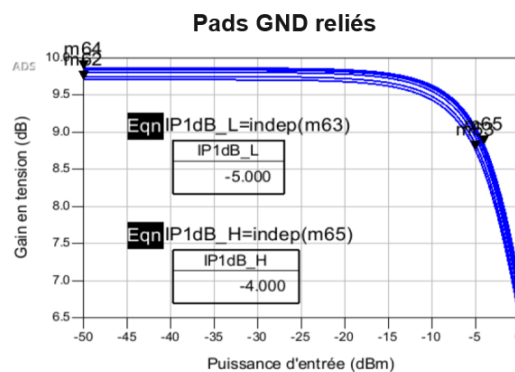


Figure 156. Gain en tension du LNA à un étage avec les pads GND reliés et avec les variations des varactors en fonction de la puissance d'entrée du signal RF

1.6.5 Variations de phase

La Figure 157 illustre les variations de phase du LNA en fonction de la fréquence. À 76 GHz on a : $\Delta\varphi = 13,6^\circ$, à 81 GHz on a : $\Delta\varphi = 8,6^\circ$.

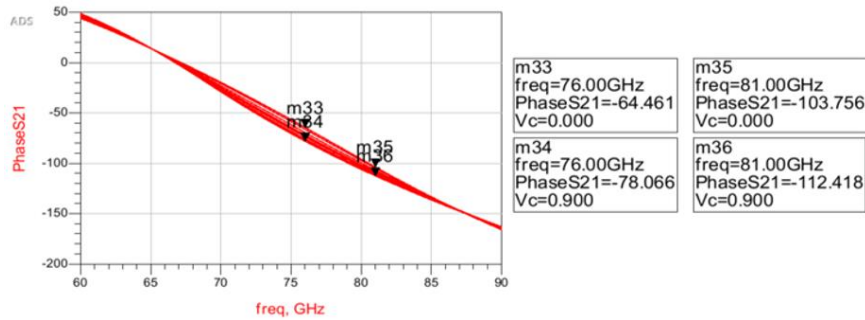


Figure 157. Variations de phase du LNA à un étage avec les pads GND reliés en fonction des variations des varactors et de la fréquence

2 Conception d'un LNA neutrodyné à deux étages avec la solution de contrôle de phase

2.4 Simulations

2.4.1 Gain et adaptation

La Figure 158 montre les paramètres S du LNA à deux étages avec les pads GND reliés.

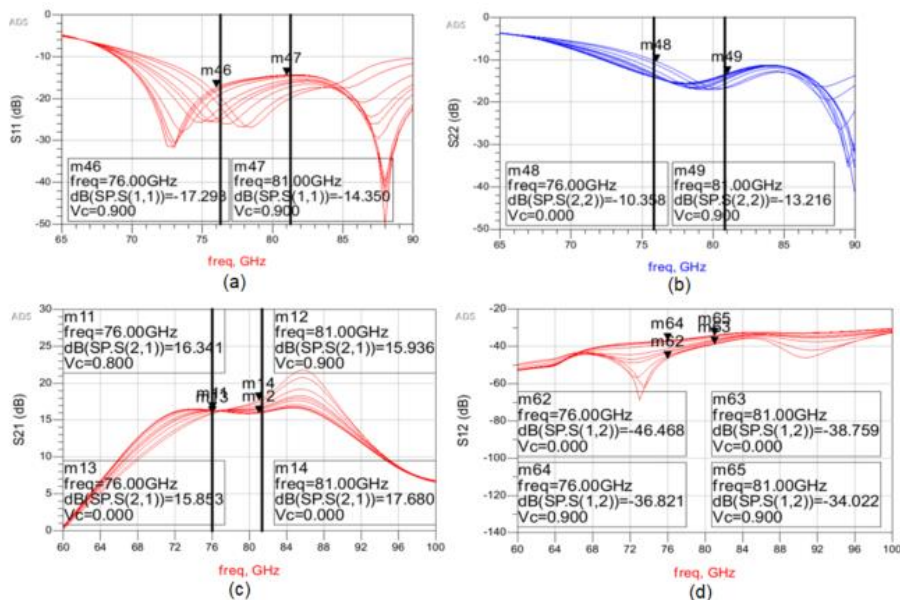


Figure 158. Paramètres S_{11} (a), S_{22} (b), S_{21} (c) et S_{12} (d) du LNA à deux étages avec les pads GND reliés et les variations des varactors en fonction de la fréquence

La Figure 159 montre que le gain en puissance (S_{21}) du LNA sans les pads GND reliés chute avec la montée en température, à courant constant.

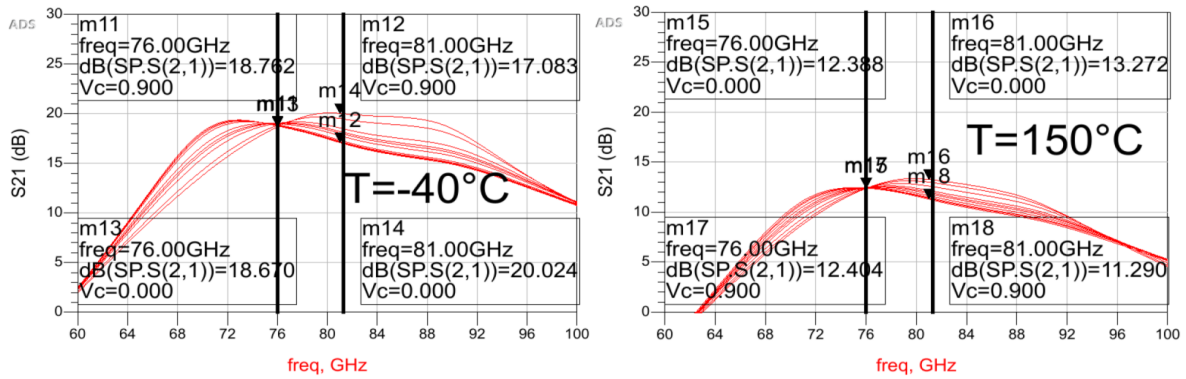


Figure 159. Gain du LNA avec les variations des varactors en fonction de la fréquence pour deux températures différentes (-40°C et 150°C)

2.4.3 Facteur de bruit

La Figure 160 donne les facteurs de bruit simulés du LNA avec les pads GND reliés. On a $6 \text{ dB} \leq NF \leq 6,1 \text{ dB}$ sur la bande de fréquences. On observe un pic de NF à 88 GHz (résonance) pour les pads GND reliés. Il y a 0,1 dB maximum de variation de NF en fonction des variations des varactors.

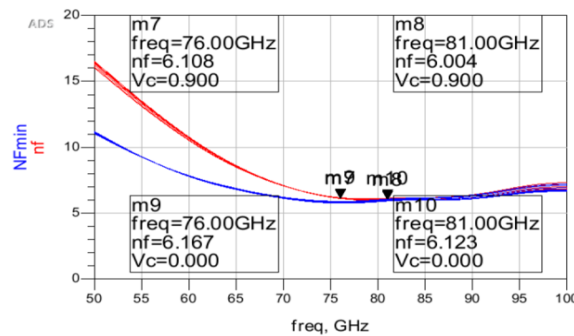


Figure 160. NF_{min} et NF du LNA à deux étages avec les pads GND reliés et avec les variations des varactors en fonction de la fréquence

La Figure 161 présente la variation de NF du LNA sans les pads GND reliés en fonction de la température. Le NF augmente avec la température.

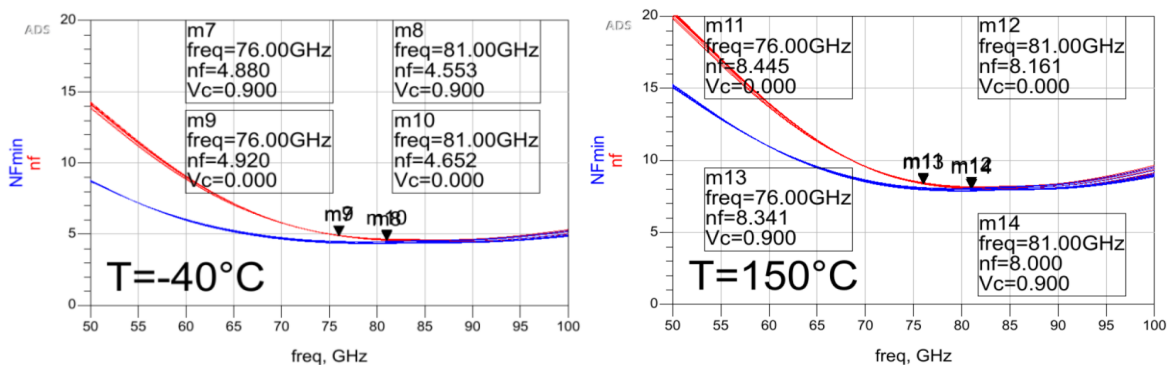


Figure 161. NF_{min} et NF du LNA à deux étages avec les variations des varactors en fonction de la fréquence pour deux températures différentes (-40°C et 150°C)

2.4.4 Linéarité

La Figure 162 permet de déterminer le point de compression à 1 dB du LNA à deux étages avec les masses RF reliées. On a $-13,5 \text{ dBm} \leq ICP_{1dB} \leq -12,5 \text{ dBm}$. Il y a 1 dB maximum de variation d' ICP_{1dB} en fonction des varactors.

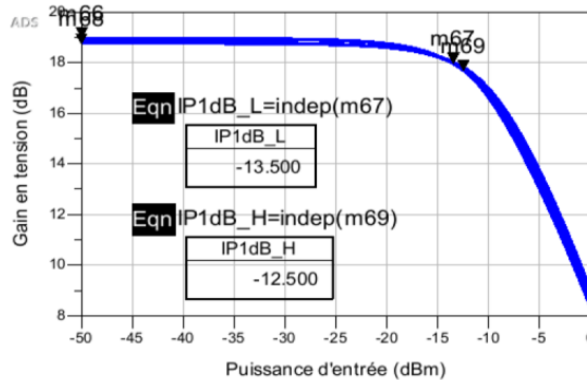


Figure 162. Gain en tension du LNA à deux étages avec les pads GND reliés et avec les variations des varactors en fonction de la puissance d'entrée du signal RF

La Figure 163 présente la variation de l' ICP_{1dB} en fonction de la température. La linéarité augmente avec la température car le gain diminue avec la température.

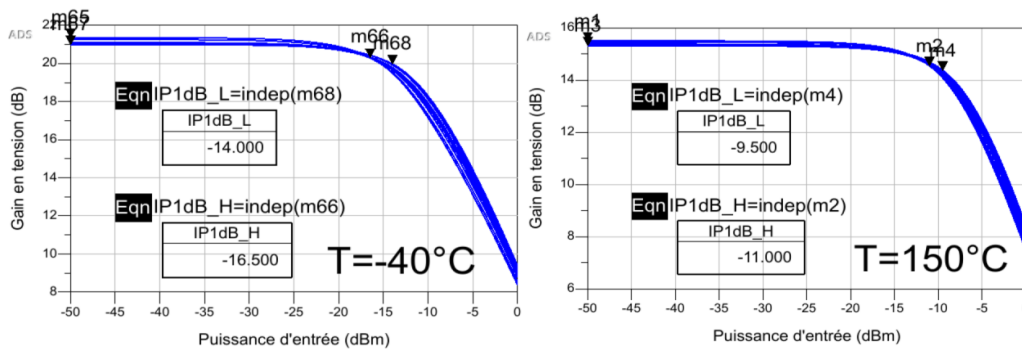


Figure 163. Gain en tension du LNA à deux étages avec les variations des varactors en fonction de la puissance d'entrée du signal RF pour deux températures différentes (-40°C et 150°C)

2.4.5 Variations de phase

La Figure 164 illustre les variations de phase en fonction de la fréquence du LNA avec les masses RF reliées. À 76 GHz, on a : $\Delta\varphi = 23^\circ$, et à 81 GHz on a : $\Delta\varphi = 20,8^\circ$.

Les variations de phase ne sont pas constantes sur la bande. Les points d'inflexion sont à 70 GHz et à 85 GHz (décalage de 2 GHz par rapport au LNA à un étage).

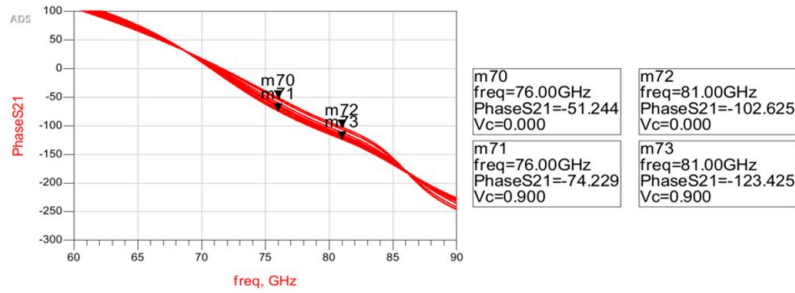


Figure 164. Variations de phase du LNA à deux étages avec les pads GND reliés en fonction des variations des varactors et de la fréquence

La Figure 165 montre que le contrôle de phase varie également en fonction de la température, sur le LNA à deux étages sans les masses RF reliées. Il y a moins de contrôle de phase possible pour une température de 150°C.

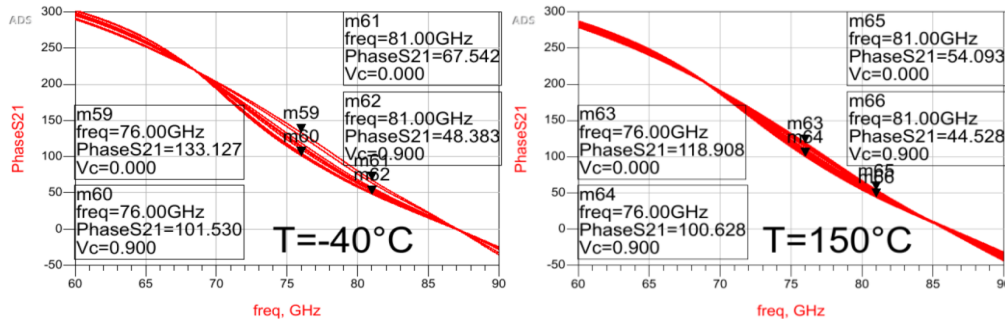


Figure 165. Variations de phase du LNA avec les variations des varactors en fonction de la fréquence pour deux températures différentes (-40°C et 150°C)

2.5 Résultats de mesure

La Figure 166 présente toutes les mesures de phase du LNA à deux étages avec différentes configurations des varactors, en prenant en compte les configurations extrêmes. Les marqueurs indiquent les maximums de variation de phase possibles dans la bande.

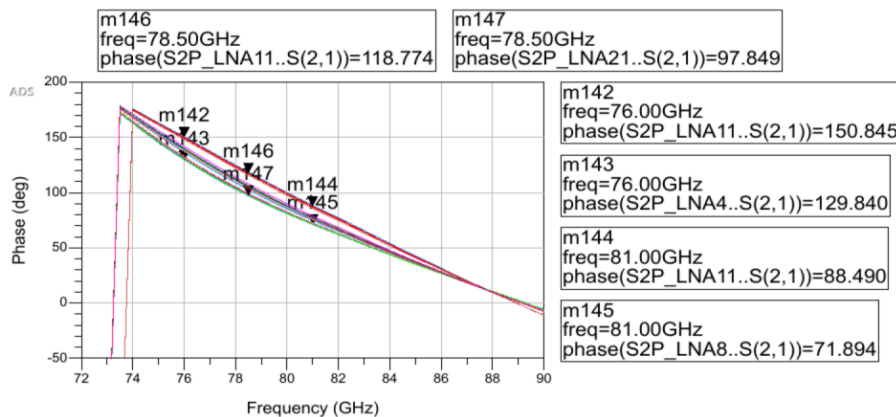


Figure 166. Mesures des différentes phases du LNA à deux étages pour différentes configurations des varactors en fonction de la fréquence

Références

- [ANS18] ANSYS, “Autonomous Vehicle Radar: Improving Radar Performance with Simulation”, <https://www.ansys.com/about-ansys/advantage-magazine/volume-xii-issue-1-2018/autonomous-vehicle-radar>, 2018
- [ASC19] A. Ascher & Andreas Reil, “Webinar: Comprehensive radar integration testing”, Rohde & Schwarz, 2019
- [AUE16] A. Auer et al., “History of Intelligent Transportation Systems”, Intelligent Transportation Systems Joint Program Office, 2016, pp. 1- 36, (<https://rosap.ntl.bts.gov/view/dot/30826>)
- [AUM89] H. Aumann et al., “Phased Array Antenna Calibration and Pattern Prediction Using Mutual Coupling Measurements”, *IEEE Transactions on Antennas and Propagation*, vol. 37, no. 7, pp. 844-850, July 1989
- [BAR96] M. B. Barron & W. F. Powers, “The Role of Electronic Controls for Future Automotive Mechatronic Systems”, *IEEE/ASME Transactions on Mechatronics*, vol. 1, no. 1, pp. 80-88, March 1996
- [BEL17] D. J. Belgiovane Jr. et al., “Surrogate Bicycle Design for Millimeter-Wave Automotive Radar Pre-Collision Testing”, *IEEE Transactions on Intelligent Transportation Systems*, vol. 18, no. 9, pp. 2413-2422, Sept. 2017
- [BHA04] S. Bhattacharya & A. Chatterjee, “Use of embedded sensors for built-in-test RF circuits”, *International Conference on Test*, 2004, pp. 801-809
- [BOR11] J. Borremans, “A 40nm CMOS Highly Linear 0.4-to-6GHz Receiver Resilient to 0dBm Out-of-Band Blockers”, *IEEE International Solid-State Circuits Conference*, 2011, pp. 62-64
- [BOU17] A. Bourdoux et al., “Phenomenology of Mutual Interference of FMCW and PMCW Automotive Radars”, *IEEE Radar Conference*, 2017, pp. 1709-1714
- [BRO07] G. M. Brooker, “Mutual Interference of Millimeter-Wave Radar Systems”, *IEEE Transactions on Electromagnetic Compatibility*, vol. 49, no. 1, pp. 170-181, Feb. 2007

-
- [CAT14] M. Cattenoz & P. Brouard, “An Experimental Demonstration of a Posteriori Digital Calibration of MIMO Radar System”, *International Radar Conference*, 2014, pp. 1-5
- [CAT17] A. Cathelin, “Fully Depleted Silicon on Insulator Devices CMOS: The 28-nm Node Is the Perfect Technology for Analog, RF, mmW, and Mixed-Signal System-on-Chip Integration”, *IEEE Solid-State Circuits Magazine*, vol. 9, no. 4, pp. 18-26, Fall 2017
- [CHA18] M. Chatmen et al., “Fast method to optimize RF bumper transparency for wide-band automotive radar”, *Proceedings of the 48th European Microwave Conference*, 2018, pp. 699-702
- [CHE10] V.S. Chernyak, “MIMO radars. What are they?”, *Proceedings of the 7th European Radar Conference*, 2010, pp. 137-140
- [CHE16] H. Chen et al., “Frequency Selective Surface in Millimeter-wave Automotive Radar Radome Applications”, *Progress in Electromagnetic Research Symposium (PIERS)*, 2016, pp. 3199-3202
- [CHI18] U. Chipengo et al., “From Antenna Design to High Fidelity, Full Physics Automotive Radar Sensor Corner Case Simulation”, *Hindawi, Modelling and Simulation in Engineering*, vol. 2018
- [CHI20] U. Chipengo et al., “High Fidelity Physics Simulation of 128 Channel MIMO Sensor for 77GHz Automotive Radar”, *IEEE Access*, vol. 8, pp. 160643-160652, 2020
- [DIC16] J. Dickmann et al., “Automotive Radar the Key Technology for Autonomous Driving: From Detection and Ranging Environmental Understanding”, *IEEE Radar Conference*, 2016, pp. 1-6
- [DAN21] K. Dandu et al., “High-Performance and Small Form-Factor mm-Wave CMOS Radars for Automotive and Industrial Sensing in 76-to-81GHz and 57-to-64GHz Bands”, *IEEE International Solid-State Circuits Conference*, 2021, pp. 39-41
- [DEN14] M. Deng, « Contribution à la caractérisation et la modélisation jusque 325 GHz de transistors HBT des technologies BiCMOS », *Thèse de doctorat*, Chapitre 2, Université de Lille, 2014
-

-
- [DON06] B. J. Donnet & I. D. Longstaff, “MIMO Radar, Techniques and Opportunities”, *Proceedings of the 3rd European Radar Conference*, 2006, pp. 112-115
- [DUD11] M. Dudek et al., “A Versatile System Simulation Environment for Millimeter-Wave Phased-Array FMCW-Radar Sensors for Automotive Applications”, *Proceedings of the Asia-Pacific Microwave Conference*, 2011, pp. 1478-1481
- [DÜR19] A. Dürr et al., “On the Calibration of mm-Wave MIMO Radars Using Sparse Antenna Arrays for DoA Estimation”, *Proceedings of the 16th European Radar Conference*, 2019, pp. 349-352
- [EMI19] E. Emilsson, “Radar Transparency and Paint Compatibility A Study of Automobile Bumper and Bumper-Skin Complex Permittivities for 77GHz Microwaves”, *Ph.D. dissertation*, Chapter 2, Chalmers University of Technology, 2019
- [END02] J. Ender, “98 Years of the RADAR Principle: The Inventor Christian Hülsmeier”, *European Conference on Synthetic Aperture Radar EUSAR*, 2002, pp. 1-9
- [ETS20] ETSI Technical Report, ETSI TR 103 593 V1.1.1 (2020-05)
- [FIT11] F. Fitzek et al., “Broadband matching of high-permittivity coatings with frequency selective surfaces”, *Proceedings of the 6th German Microwave Conference*, 2011, pp. 1-4
- [FOR13] J. Fortuny-Guasch & J.-M. Chareau, “Radar Cross Section Measurements of Pedestrian Dummies and Humans in the 24/77 GHz Frequency Bands”, *JRC Scientific and Policy Reports of the European Commission*, 2013
- [FU18] H. Fu et al., “A Robust Phase-Ambiguity-Immune DOA Estimation Scheme for Antenna Array”, *IEEE Transactions on Vehicular Technology*, vol. 68, no. 7, pp. 6686-6696, July 2019
- [FUJ17] T. Fujibayashi et al., “A 76- to 81- GHz Multi-Channel Radar Transceiver”, *IEEE Journal of Solid-State Circuits*, vol. 52, no. 9, pp. 2226–2241, Sept. 2017
-

-
- [GAD18] A. Gadiyar et al., Self-Calibration in TI's mmWave Radar Devices, <http://www.ti.com/product/AWR1642/technicaldocuments>, Texas Instruments, 2018
- [GAN18] A. Ganis et al., "A Portable 3-D Imaging FMCW MIMO Radar Demonstrator With a 24×24 Antenna Array for Medium-Range Applications", *IEEE Transactions on Geoscience and Remote Sensing*, vol. 56, no. 1, pp. 298-312, Jan. 2018
- [GAR00] P. Garcia, « Contribution à l'étude et à la réalisation d'une architecture à basse-fréquence intermédiaire intégrée pour le standard GSM », *Thèse de Doctorat*, Chapitre 5, Grenoble INPG, 2000
- [GAR02] B. A. Garcia, « Conception d'un radar d'aide à la conduite automobile utilisant un système discriminateur de fréquence type six-port », *Thèse de doctorat*, Télécom Paris, 2002
- [GIN18] B. P. Ginsburg et al., "A multimode 76-to-81GHz automotive radar transceiver with autonomous monitoring", *IEEE International Solid - State Circuits Conference*, 2018, pp. 158-160
- [GUE17] D. Guermandi et al., "A 79-GHz 2×2 MIMO PMCW Radar SoC in 28-nm CMOS", *IEEE Journal of Solid-State Circuits*, vol. 52, no. 10, pp. 2613-2626, Oct. 2017
- [HAR16] M. Harter et al., "Self-Calibration of a 3-D-Digital Beamforming Radar System for Automotive Applications With Installation Behind Automotive Covers", *IEEE Transactions on Microwave Theory and Techniques*, vol. 64, no. 9, pp. 2994-3000, Sept. 2016
- [HAS12] J. Hasch et al., "Millimeter-Wave Technology for Automotive Radar Sensors in the 77 GHz Frequency Band", *IEEE Transactions on Microwave Theory and techniques*, vol. 60, no. 3, pp. 845-860, March 2012
- [HEU12] M. Heuer et al., "Requirements on automotive radar systems for enhanced pedestrian protection", *IEEE 13th International Radar Symposium*, 2012, pp. 45-48
- [HUA13] S.-J. Huang et al., "A Fully-Integrated 77GHz Phase-Array Radar System with 1TX/4RX Frontend and Digital Beamforming Technique", *Symposium on VLSI Circuits*, 2013, pp. C294-C295
-

-
- [IKR16] M. Z. Ikkram et al., “Joint Antenna-Array Calibration and Direction of Arrival Estimation for Automotive Radars”, *IEEE Radar Conference*, 2016, pp. 1-5
- [IOA14] E. G. Ioannidis et al., “Statistical analysis of dynamic variability in 28nm FD-SOI MOSFETs”, *44th European Solid State Device Research Conference*, 2014, pp. 214-217
- [ITR12] International Technology Roadmap for Semiconductors (ITRS) – 2012 Edition: RF and Analog/Mixed-signal Technologies (RFAMS)
- [ITR15] International Technology Roadmap for Semiconductors (ITRS) – 2015 Edition: Outside System Connectivity (OSC)
- [ITU18] <https://www.itu.int/rec/R-REC-M.2057-1-201801-I/en>
- [JEO15] J. W. Jeong et al., “A Self-Compensating Built-In Self-Test Solution for RF Phased Array Mismatch”, *IEEE International Test Conference*, 2015, pp. 1-9
- [JIA16] H. Jia et al., “A 77 GHz Frequency Doubling Two-Path Phased-Array FMCW Transceiver for Automotive Radar”, *IEEE Journal of Solid-State Circuits*, vol. 51, no. 10, pp. 2299-2311, Oct. 2016
- [JOH01] W.D. Jones, “Keeping cars from crashing”, *IEEE Spectrum*, vol. 38, no. 9, Sept. 2001
- [JOS18] A. Joseph et al., “Technology Positioning for mmWave Applications: 130/90nm SiGe BiCMOS vs. 28nm RFCMOS”, *IEEE BiCMOS and Compound Semiconductor Integrated Circuits and Technology Symposium BCICST*, 2018
- [KEY94] C. D. Keys, “Low-Distortion Mixers for RF Communications”, *Ph.D. dissertation*, Chapter 3, University of California at Berkeley, 1994
- [KIM09] S. Y. Kim and G. M. Rebeiz, “A 4-Bit Passive Phase-Shifter for Automotive Radar Application in 0.13 μm CMOS”, *IEEE Compound Semiconductor IC Symposium (CSICS)*, Oct. 2009, pp. 1-4
- [KIM12] S. Y. Kim, “W-band Phased Array Systems using Silicon Integrated Circuits”, *Ph.D. dissertation*, Chapter 1, University of California at San Diego, 2012
-

-
- [KIM13] S. Y. Kim et al., “A 76-84-GHz 16-Element Phased-Array Receiver With a Chip-Level Built-In Self-Test System”, *IEEE Transactions on Microwave Theory and Techniques*, vol. 61, no. 8, pp. 3083-3098, Aug. 2013
- [KIS10] D. Kissinger et al., “Integrated Test for Silicon Front Ends”, *IEEE Microwave Magazine*, vol. 11, no. 3, pp. 87-94, May 2010
- [KOD20] R. Y. Kodari et al., “Analysis of Amplitude and Phase Errors in Digital-Beamforming Radars for Automotive Applications”, 21st International Radar Symposium (IRS), 2020, pp. 391-395
- [KOH10] M. Köhler et al., “Considerations for future automotive radar in the frequency range above 100 GHz”, *IEEE German Microwave Conference GeMIC*, 2010, pp. 284-287
- [KOM08] K. Komoni and S. Sonkusale, “Modeling, simulation and implementation of a passive mixer in 130nm CMOS technology and scaling issues for future technologies”, *Midwest Symposium on Circuits and Systems*, 2008, pp. 410-413
- [LE13] V.-H. Le et al., “A CMOS 77 GHz Radar Receiver Front-end”, *IEEE Transactions on Microwave Theory and Techniques*, vol. 61, no. 10, pp. 3783-3793, Oct. 2013
- [LI03] Q. Li et al., “An overview of self-calibration in sensor array processing”, *6th International Symposium on Antennas, Propagation and EM Theory*, 2003
- [LIU17] Z. Liu et al., “A 24 GHz CMOS Mixer Using Symmetrical Design Methodology with I/Q Imbalance Calibration”, *Proceedings of 2017 Asia Pacific Microwave Conference*, 2017, pp. 903-905
- [LUO13] T.-N. Luo et al., “A 77-GHz CMOS Automotive Radar Transceiver With Anti-Interference Function”, *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 60, no. 12, pp. 3247-3255, Dec. 2013
- [MA20] T. Ma et al., “A CMOS 76-81-GHz 2-TX 3-RX FMCW Radar Transceiver Based on Mixed-Mode PLL Chirp Generator”, *IEEE Journal of Solid-State Circuits*, vol. 55, no. 2, 2020
- [MAN15] G. O. Manokhin et al., “MUSIC-based algorithm for range-azimuth FMCW radar data processing without estimating number of targets”, *IEEE 15th Mediterranean Microwave Symposium (MMS)*, 2015, pp. 1-4
-

-
- [MAR09] A. Margomenos, “A Comparison of Si CMOS and SiGe BiCMOS Technologies for Automotive Radars”, *IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems*, 2009, pp. 1-4
- [MAZ12] J. Mazurier, « Étude de la variabilité en technologie FDSOI : du transistor aux cellules mémoires SRAM », *Thèse de doctorat*, Université de Grenoble, 2012
- [MCI19] B. McIntosh, “The Sensor Landscape for Automated Driving”, *IEEE Radio Frequency Integrated Circuits Symposium Workshop WSM-1*, 2019
- [MEI14] H. H. Meinel, “Evolving Automotive Radar - from the very beginnings into the future”, *IEEE European Conference on Antennas and Propagation EuCAP*, 2014, pp. 3107-3114
- [MEN13] Z. Meng et al., “A New Method to Estimate and Calibrate Channel Amplitude and Phase Errors of Phased Array Radar in Jamming Environment”, *Fourth International Conference on Intelligent Control and Information Processing*, 2013, pp. 422-425
- [MEY95] R. G. Meyer and A. K. Wong, “Blocking and desensitization in RF amplifiers”, *IEEE Journal of Solid-State Circuits*, vol. 30, no. 8, pp. 944-946, Aug. 1995
- [MIT10] T. Mitomo et al., “A 77 GHz 90 nm CMOS Transceiver for FMCW Radar Applications”, *IEEE Journal of Solid-State Circuits*, vol. 45, no. 4, pp. 928-937, April 2010
- [MUN00] B. A. Munk, *Frequency Selective Surfaces: Theory and Design*, Wiley-Interscience, New York, 2000
- [MUR13] M. Murad et al., “Requirements for next generation automotive radars”, *IEEE Radar Conference (RadarCon13)*, 2013, pp. 1-6
- [MUR19] T. Murakami et al., “A 9 dB Noise Figure Fully Integrated 79 GHz Automotive Radar Receiver in 40 nm CMOS Technology”, *IEEE Radio Frequency Integrated Circuits Symposium*, 2019, pp. 307-310
- [NAF19] A. Nafe et al., “An In-Situ Self-Test and Self-Calibration Technique Utilizing Antenna Mutual Coupling for 5G Multi-Beam TRX Phased Arrays”, *IEEE MTT-S International Microwave Symposium*, 2019
-

-
- [NIK07] A. L. Niknejad, *Electromagnetics for High-Speed Analog and Digital Communications Circuits*, Cambridge University Press, 2007, pp. 137-167
- [PAQ07] M. Paquay et al., “Thin AMC Structure for Radar Cross-Section Reduction”, *IEEE Transactions on Antennas and Propagation*, vol. 55, no. 12, pp. 3630-3638, Dec. 2007
- [PAP21] G. Papotto et al., “A 27-mW W-Band Radar Receiver With Effective TX Leakage Suppression in 28-nm FD-SOI CMOS”, *IEEE Transactions on Microwave Theory and Techniques*, vol. 69, no. 9, pp. 4132-4141, Sept. 2021
- [PEP15] D. Pepe & D. Zito, “A Novel Phase Shifter for 60 GHz Phased Arrays”, *IEEE 26th Irish Signals and Systems Conference (ISSC)*, 2015
- [RAB03] D. J. Rabideau & P. Parker, “Ubiquitous MIMO Multifunction Digital Array Radar”, *The Thirty-Seventh Asilomar Conference on Signals, Systems & Computers*, 2003, pp. 1057-1064
- [RAM17] K. Ramasubramanian et al., “Moving from legacy 24 GHz to state-of-the-art 77 GHz radar”, Texas Instruments, 2017, <http://www.ti.com/lit/wp/spry312/spry312.pdf>
- [RAO17] S. Rao, “MIMO Radar”, Application Report, Texas Instruments, 2017, <https://www.ti.com/lit/an/swra554a/swra554a.pdf>
- [REI21] D. Reiter et al., “A Low-Noise W-Band Receiver in a 28-nm CMOS Technology”, *IEEE Microwave and Wireless Components Letters*, vol. 32, no. 5, pp. 406-409, May 2022
- [ROB95] G. W. Roberts & A. K. Lu., *Analog Signal Generation for Built-In-Self-Test of Mixed-Signal Integrated Circuits*, Springer, 1995, pp. 1-2
- [ROH04] H. Rohling et al., “A new generation of automotive radar waveform design techniques”, *International Waveform Diversity & Design Conference*, 2004, pp. 1-5
- [ROH08] H. Rohling and C. Moller, “Radar waveform for automotive radar systems and applications”, *IEEE Radar Conference*, 2008, pp. 1-4
-

-
- [SAM18] S. Samala, “Signal Processing and Frequency Generation in FMCW RADAR”, *IEEE Custom Integrated Circuits Conference CICC*, 2018, pp. 1-73
- [SAP17] S. Saponara & B. Neri, “Radar Sensor Signal Acquisition and Multidimensional FFT Processing for Surveillance Applications in Transport Systems”, *IEEE Transactions on Instrumentation and Measurement*, vol. 66, no. 4, pp. 604-615, April 2017
- [SAR12] I. Sarkas et al., “A Fundamental Frequency 143-152 GHz Radar Transceiver with Built-in Calibration and Self-Test”, *IEEE Compound Semiconductor Integrated Circuit Symposium*, 2012, pp. 1-4
- [SHI15] T. Shimura et al., “A Phase and Power Difference Detection Technique using Symmetric Mixer with Input Level Switching for Millimeter-wave Phased-Array Calibration”, *IEEE MTT-S International Microwave Symposium*, 2015, pp. 1-4
- [SHI19] T. Shimura et al., “A 28-GHz Phased-array Receiver with a On-chip BIST Function by using a Shielded Symmetrical Signal Distributor”, *Proceedings of the 49th European Microwave Conference*, 2019
- [SKO81] M. I. Skolnik, *Introduction to radar systems*, McGraw-Hill, 2nd edition, 1981, pp. 278-280
- [SLE10] S. B. Sleiman et al., “Millimeter-Wave BiST and BiSC using a High-Definition Sub-Ranged Detector in 90nm CMOS”, *IEEE International Midwest Symposium on Circuits and Systems*, 2010, pp. 477-480
- [SOL17] B. Solis, *The Race to 2021: The State of Autonomous Vehicles and a “Who’s Who” of Industry Drivers*, 2017
- [STE17] J. Steinbaeck et al., “Next Generation Radar Sensors in Automotive Sensor Fusion Systems”, *Sensor Data Fusion: Trends, Solutions, Applications (SDF)*, 2017, pp. 1-6
- [STE19] M. Stephan et al., “Evaluation of Antenna Calibration and DOA Estimation Algorithms for FMCW Radars”, *Proceedings of the 49th European Microwave Conference*, 2019
- [STR05] K. M. Strohm et al., “Development of Future Short Range Radar Technology”, *IEEE European Radar Conference EURAD*, 2005, pp. 165-168
-

-
- [SUB18] K. Subburaj et al., “Monitoring Architecture for a 76-81 GHz Radar Front End”, *IEEE Radio Frequency Integrated Circuits Symposium*, 2018 pp. 264-267
- [SUN14] H. Sun et al., “Analysis and comparison of MIMO radar waveforms”, *International Radar Conference*, 2014, pp. 1-6
- [SUZ17] K. Suzuki et al., “Bias Angle Error Self-Correction for Automotive Applications Using Phased Array Radars Installed Behind Bumpers”, *IEEE MTT-S International Conference on Microwaves for Intelligent Mobility (ICMIM)*, 2017, pp. 155-158
- [TAN14] H. Tang, “DOA estimation based on MUSIC algorithm”, *Independent thesis Basic level (degree of Bachelor)*, Linnaeus University, 2014
- [TON95] M.F. Toner & G.W. Roberts, “On the practical implementation of mixed analog-digital BIST”, *Proceedings of the IEEE 1995 Custom Integrated Circuits Conference*, 1995, pp. 525-528
- [TRO12] S. Trotta et al., “An RCP Packaged Transceiver Chipset for Automotive LRR and SRR Systems in SiGe BiCMOS Technology”, *IEEE Transactions on Microwave Theory and Techniques*, vol. 60, no. 3, pp. 778-794, March 2012
- [TUN09] E. Tuncer & B. Friedlander, *Classical and Modern Direction-of-Arrival Estimation*, Elsevier, 2009, pp. 8-99
- [VAS18] C. Vasanelli et al., “A Complex Low-RCS Antenna System for the Placement of mm-Wave Automotive Radars behind Car Bumpers”, *12th European Conference on Antennas and Propagation*, 2018, pp. 193 -198
- [VEE89] S. Veeraraghavan et J. Fossum, “Short-Channel Effects in SO1 MOSFET’s”, *IEEE Transactions on Electron Devices*, vol. 36, no. 3., March 1989
- [VOI13] S. Voinigescu, *High-Frequency Integrated Circuits*, Cambridge University Press, 2013, pp. 569-573
- [WAN09] J. Wang & Y. Song, “Self-calibration Algorithm for the Amplitude and Phase Error of the Multiple Beam Antenna”, *International Conference on Computational Intelligence and Software Engineering*, 2009, pp. 1-3
-

-
- [WEI16] J. Weixing et al., “Joint calibration algorithm for gain-phase and mutual coupling errors in uniform linear array”, *Chinese Journal of Aeronautics*, vol. 29, no. 4, pp. 1065-1073, Aug. 2016
- [WEI19] K. Weide-Zaage, “New-Automotive -Autonomous Driving Challenges For The Microelectronic Components”, *Proceedings of the SMTA Pan Pacific Microelectronics Symposium*, 2019
- [WHO18] World Health Organization, “Road traffic injuries”, <https://www.who.int/health-topics/road-safety>
- [YOL15] Yole Développement, *Sensors & Data Management for Autonomous Vehicles report*, Oct. 2015
- [YOL19] Yole Développement, *Towards ADAS to Imaging radar for automotive market and technology trends report*, 2019
- [YOL20] Yole Développement, *Status of the Radar Industry: Players, Applications and Technology Trends report*, May 2020
- [ZHA17] C. Zhang and M. Otto, “A wide range 60 GHz VCO using back-gate controlled varactor in 22 nm FDSOI technology”, *IEEE SOI-3D-Subthreshold Microelectronics Technology Unified Conference*, 2017, pp. 1-3
- [ZIT15] D. Zito and D. Pepe, “A 78.8–92.8 GHz 4-bit 0–360° active phase shifter in 28nm FDSOI CMOS with 2.3 dB average peak gain”, *European Solid-State Circuits Conference*, 2015, pp. 64-67

Liste des travaux publiés

Brevet :

A. Le Ravallec, P. Garcia, J.-M. Duchamp et P. Benech, « **Calibration de phase par amplificateur neutrodyné avec des varactors** », réf. 2110879, 2021

Conférence internationale :

A. Le Ravallec, P. Garcia, J. C. Azevedo Gonçalves, L. Vincent, J.-M. Duchamp and P. Benech, “**A Compact 28-nm FD-SOI CMOS 76-81 GHz Automotive Band Receiver Path with Accurate 0.2° Phase Control Resolution**”, *IEEE Radio Frequency Integrated Circuits Symposium (RFIC)*, June 2022

Conférence nationale :

A. Le Ravallec, P. Garcia, J. C. Azevedo Gonçalves, L. Vincent, J.-M. Duchamp et P. Benech, « **Conception et contrôle de phase d’une chaîne de réception radar 76-81 GHz en CMOS 28-nm FD-SOI** », *Journées Nationales Microondes (JNM)*, juin 2022

Présentations :

A. Le Ravallec, P. Garcia, J.-M. Duchamp et P. Benech, « **Étude et mise en œuvre d’un système de calibration d’un réseau de récepteurs multi-phases à 80 GHz en CMOS 28-nm FD-SOI** », Journée des Doctorants, G2Elab, octobre 2021

A. Le Ravallec, P. Garcia, J.-M. Duchamp and P. Benech, “**Calibration of 28-nm FD-SOI 80 GHz Phased Array Receiver**”, PhD Days, STMicroelectronics, octobre 2021