



**HAL**  
open science

# Dispositifs intégrés à très haute efficacité pour la gestion de l'énergie dans les émetteurs de télécommunications de 5ème génération (5G)

Kelson Henrique Joao

## ► To cite this version:

Kelson Henrique Joao. Dispositifs intégrés à très haute efficacité pour la gestion de l'énergie dans les émetteurs de télécommunications de 5ème génération (5G). Electronique. Université de Limoges, 2022. Français. NNT : 2022LIMO0124 . tel-03945881

**HAL Id: tel-03945881**

**<https://theses.hal.science/tel-03945881v1>**

Submitted on 18 Jan 2023

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

**Thèse de doctorat**



**Université de Limoges - Faculté des Sciences et Techniques  
Ecole Doctorale n° 521 : Sciences et Ingénierie pour l'Information  
XLIM - CCSNL, UMR CNRS 7252**

**Thèse pour obtenir le grade de  
Docteur de l'Université de Limoges**

**Spécialité : "Electronique des Hautes Fréquences, Photonique et Systèmes"**

Présentée et soutenue par  
**Kelson JOAO**

Le 25 novembre 2022

**Dispositifs intégrés à très haute efficacité pour la  
gestion de l'énergie dans les émetteurs de  
télécommunications de 5ème génération (5G)**

Thèse dirigée par Philippe BOUYSSE et Audrey MARTIN

Président du jury  
Cyrille MENUJER, Professeur, Université de Limoges

Rapporteurs  
Éric BERGEAULT, Professeur, Télécom ParisTech  
Nathalie DELTAMPLE, Professeure, Université de Bordeaux

Examineurs  
Philippe BOUYSSE, MCF, Université de Limoges  
Anthony DISSERAND, Ingénieur, CRT Cisteme, Limoges  
Emmanuel GATARD, Ingénieur, Société WUPATEC, Limoges  
Jean-Christophe NALLATAMBY, Professeur, Université de Limoges  
Audrey MARTIN, MCF HDR, Université de Limoges

Invité  
Ahmad AL HAJJAR, Ingénieur, Société OMMIC, Limeil-Brévannes





## Remerciements

---

Ces travaux de thèse ont été réalisés au sein du laboratoire Xlim (UMR CNRS 7252), dans l'axe SRF et dans l'équipe CCSNL (Composants, Circuits et Systèmes Non Linéaires), sur le site de Limoges. Je tiens à remercier Monsieur Stéphane BILA d'avoir permis de réaliser ces travaux au sein du laboratoire Xlim, ainsi que Messieurs Denis BARATAUD et Raphaël SOMMET de m'avoir accueilli au sein de leur axe et équipe de recherche.

Cette thèse est réalisée dans le cadre d'une collaboration avec la société Wupatec, le CRT Cisteme et le soutien technologique de la société OMMIC. J'exprime donc ma gratitude à la société Wupatec et au CRT Cisteme pour avoir cofinancé ces travaux, ainsi qu'à la société OMMIC pour le soutien technologique et d'avoir accepté de réaliser les circuits intégrés (MMIC).

J'exprime mes remerciements à Monsieur Éric BERGEAULT, Professeur à Télécom Paris-Tech, et Madame Nathalie DELTIMPLE, Professeure à l'Université de Bordeaux, d'avoir accepté de juger ce travail de thèse en tant que rapporteurs. Mes remerciements vont aussi à Monsieur Jean-Christophe NALLATAMBY et Monsieur Cyrille MENUJER, Professeurs à l'Université de Limoges, et Monsieur Ahmad AL HAJJAR, Ingénieur à la société OMMIC, d'avoir examiné ce travail de thèse en prenant part au jury en qualité d'examineurs et invité respectivement.

Je souhaite remercier Monsieur Emmanuel GATARD, Ingénieur à la société Wupatec et Monsieur Anthony DISSERAND, Ingénieur au CRT Cisteme, qui ont suivi ces travaux et ont également pris part au jury en qualité d'examineurs.

Je remercie Madame Audrey MARTIN et Monsieur Philippe BOUYSSSE d'avoir dirigé cette thèse au cours de ces trois années et me permettre de mener ces travaux dans les meilleures conditions.

Enfin, je tiens à remercier tous les collègues membres du laboratoire, en particulier M. Guillaume NEVEUX, M. Pierre MEDREL, M. Clément HALLEPEE, M. Damien PASSERIEUX ainsi que M. Pierre LACHAUD, Ingénieur Wupatec, et tous ceux qui ont collaboré et contribué, de près ou de loin à ces travaux. Une pensée très forte à tous les doctorants. Je vous en remercie pour tout !!!



## Table des matières

Introduction générale.....	13
Chapitre I. La 5G : Contexte, applications et enjeux énergétiques sur les stations de base..	17
I.1. Introduction.....	17
I.2. Bandes de fréquences 5G .....	19
I.3. La 5G & les stations de base .....	20
I.3.1. Massive MIMO & Beamforming .....	21
I.3.2. Architectures pour la formation de faisceaux .....	22
I.3.3. Les amplificateurs de puissance dans les stations de base 5G .....	24
I.3.3.1. Problématique liée à l'évolution des signaux.....	24
I.3.3.2. Critères de performances dans les systèmes de transmission : Efficacité énergétique et linéarité .....	25
I.3.3.3. Problématiques liées aux fréquences millimétriques .....	27
I.4. Choix technologiques.....	28
I.4.1. Le GaN.....	30
I.5. Architectures de PA haut rendement pour l'amélioration de la gestion énergétique ....	31
I.5.1. Technique de modulation de charge: Architecture Doherty.....	32
I.5.2. Technique de modulation de polarisation: Architecture ET/APT .....	36
I.5.2.1. Enveloppe Tracking .....	36
I.5.2.2. Average Power Tracking.....	39
Conclusion .....	41
Références bibliographiques .....	43
Chapitre II. Conception d'un amplificateur de puissance 35W en bande C à suivi d'enveloppe pour les applications 5G .....	49
II.1. Introduction .....	49
II.2. Spécifications techniques du PA.....	50
II.3. Méthodologie de conception .....	50
II.3.1. Choix de la technologie de transistors .....	51
II.3.2. Analyse DC – Réseaux I(V).....	52
II.3.3. Conception des circuits de polarisation.....	53
II.3.4. Analyse de la stabilité petit signal .....	54
II.3.5. Conception du réseau d'adaptation d'entrée et de sortie .....	56
II.3.6. Analyse de stabilité non-linéaire .....	60
II.4. Performances simulées.....	62
II.4.1. Simulation ET en statique.....	62
II.4.2. Simulation ET en dynamique.....	66
II.5. Performances mesurées .....	70
II.5.1. Mesures de l'amplificateur fort signal (CW).....	70
II.5.2. Mesures de l'amplificateur en ET avec signal modulé 64QAM.....	71
Conclusion .....	80
Références bibliographiques .....	81
Chapitre III. Conception d'un modulateur de polarisation et caractérisation d'un système APT pour les applications 5G mmW .....	85
III.1. Introduction .....	85
III.2. Spécifications.....	86

III.3. Méthodologie de conception du modulateur .....	87
III.3.1. Choix de la technologie des transistors .....	87
III.3.2. Caractérisation des transistors .....	89
III.3.3. Choix d'une topologie de modulateur de polarisation.....	94
III.3.4. Dimensionnement des composants .....	97
III.3.5. Optimisation des performances : Compromis rendement/vitesse de commutation .....	100
III.3.5.1. Simulation temporelle: analyse des formes d'ondes.....	100
III.3.5.2. Simulation temporelle: Analyse de stabilité .....	101
III.3.5.3. Simulation temporelle: Analyse des performances énergétiques & commutation .....	102
III.4. Modulateur multi-niveaux (4 cellules) .....	107
III.5. Réalisation: Layout .....	108
III.6. Outil d'assistance à la conception de cellule de commutation .....	109
III.7. PA millimétrique .....	110
III.8. Perspectives: Intégration full MMIC SM+PA.....	113
Conclusion .....	114
Références bibliographiques .....	115
Conclusion générale.....	117
Annexe : Calculs sur la cellule de commutation isolée.....	119

## Table des illustrations

Figure 1 : Axes de développements & Applications [3] .....	17
Figure 2 : Spectre des bandes de fréquences 5G [3].....	19
Figure 3: Intégration des Small-Cell au réseau mobile 5G [6].....	21
Figure 4: Système 4G vs 5G .....	21
Figure 5: Concept de Massive MIMO .....	22
Figure 6: Architectures pour la formation de faisceaux [9], [10] .....	23
Figure 7: PA dans les stations de base .....	24
Figure 8: Consommation station de base 4G [15].....	24
Figure 9: Caractéristiques essentielles de signaux modulés : a) PAPR b) Bande passante c) PDF.....	25
Figure 10: Représentation de l'EVM dans le cadre d'une modulation 16QAM .....	26
Figure 11: Représentation de l'ACPR dans le cadre d'une modulation 16QAM.....	26
Figure 12: Bilan énergétique PA.....	27
Figure 13: Matrice 8x8 éléments [20].....	28
Figure 14: Exemple Front-End RF mMIMO 5G[19].....	28
Figure 15: Structure d'un transistor en technologie GaN [29].....	30
Figure 16: Comparaison en puissance & fréquence de différentes technologies (Analog Devices 2018) .....	31
Figure 17: Architecture à polarisation fixe.....	32
Figure 18: Cycles de charge & rendement d'un amplificateur en classe B pour 3 charges différentes [39].....	33
Figure 19: Architecture conventionnelle de l'amplificateur Doherty .....	33
Figure 20: Circuit & courbes de performances [25].....	34
Figure 21: Layout & courbes de performances [40] .....	34
Figure 22: Layout & courbes de performances [41] .....	34
Figure 23: Layout & courbes de performances [42] .....	35
Figure 24: Cycles de charge & rendement d'un amplificateur en classe AB pour 4 VDS0 différents .....	36
Figure 25: Architecture ETPA .....	37
Figure 26: ETD vs ETC .....	37
Figure 27: Caractéristiques en statique de PA & lois de commande compromis $PAE_{MAX}$ et Gain constant .....	38
Figure 28: Layout & courbes de performances [49] .....	39
Figure 29: Architecture APT-PA .....	39



Figure 30: Etapes de la procédure de conception d'un amplificateur [1] .....	51
Figure 31: Empreinte du boîtier QFN du transistor QPD0020 .....	52
Figure 32: Caractéristiques DC I/V simulées .....	52
Figure 33: Circuit de polarisation de drain en éléments distribués .....	53
Figure 34: Résultats de simulation du circuit de polarisation (paramètres S @ f0 et 2f0).....	54
Figure 35: Facteur de Rollet (K) et delta ( $\Delta$ ) sans réseau de stabilisation.....	55
Figure 36: Cercles de stabilité sans réseau de stabilisation.....	55
Figure 37: Layout de l'empreinte du composant avec réseau de polarisation et de stabilisation .....	56
Figure 38: Facteur de Rollet et delta avec réseau de stabilisation .....	56
Figure 39: Cercles de stabilité avec réseau de stabilisation.....	56
Figure 40: Synoptique présentant l'analyse des conditions de charges optimales .....	57
Figure 41: Formes d'ondes et cycle de charge simulés aux conditions de charges optimales .....	58
Figure 42: Formes d'ondes et cycles de charge pour différents points de polarisation : $V_{DS0}=20V, V_{DS0}=30V, V_{DS0}=40V, V_{DS0}=50V$ .....	58
Figure 43: PAE, Pout, Gain et Phase pour les points de polarisation $V_{DS0}=20V, 30V, 40V, 50V$ .....	59
Figure 44: Adaptation entrée & sortie du PA.....	60
Figure 45: Schéma de principe de l'analyse de stabilité non-linéaire .....	61
Figure 46: Exemple d'analyse de la réponse fréquentielle non-linéaire de l'amplificateur sur le nœud proche de la grille du transistor pour $f_0=4.7GHz, Pin=17dBm$ . .....	61
Figure 47: Layout & photographie de l'amplificateur de puissance .....	62
Figure 48: Synoptique simulation en statique .....	62
Figure 49: Résultats de simulation de performances de l'amplificateur final pour différents $V_{DS0}$ .....	63
Figure 50: Caractéristiques en statique du PA & loi de commande pour PAE max @ $f_0=4,7GHz$ .....	64
Figure 51: Gain, PAE et Pout en fonction de la fréquence pour plusieurs $V_{DS0}$ .....	64
Figure 52: Caractéristiques en statique (PAE, AM/AM, AM/PM) & loi de commande à gain constant .....	65
Figure 53: PAE, Gain et Pout en fonction de la fréquence pour plusieurs $V_{DS0}$ .....	65
Figure 54: Résistance d'accès de drain statique : a) PAE Max b) gain constant.....	66
Figure 55: Synoptique pour la simulation en dynamique.....	67
Figure 56: Caractéristiques du signal 16QAM (Enveloppe & Spectre d'entrée, PDF, constellation) .....	67

Figure 57: Comparaison des caractéristiques (PAE, Pout) statique & dynamique à $V_{DS0}=50V$	68
Figure 58: Performances PA avec loi de commande à gain constant	69
Figure 59: Constellation & spectre de sortie	69
Figure 60: Banc de caractérisation pour le PA en mode CW pulsé (XLIM)	70
Figure 61: Performances mesurées du PA en mode CW pulsé	71
Figure 62: Banc de mesure ET & DPD [8]	72
Figure 63: Constellation & spectre du signal modulé 64QAM	73
Figure 64: Architecture du modulateur de polarisation (Wupatec) ([14])	74
Figure 65: Couplage PA+SM	74
Figure 66: Tension de consigne et tension mesurée en sortie du modulateur	75
Figure 67: Loi de commande mesurée en fonction de la puissance d'entrée	75
Figure 68: Allures temporelles de l'enveloppe d'entrée avec DPD et de la tension de sortie du modulateur ( $V_{DS}$ )	76
Figure 69: PAE en fonction de $P_s$ en polarisation fixe et en ET sous modulation OFDM [15]	76
Figure 70: Diagramme de constellation 64 QAM	77
Figure 71: Spectre de sortie normalisé	77
Figure 72: Gain en fonction $P_e$ sans (a) & avec (b) DPD	78
Figure 73: Phase en fonction $P_e$ sans (a) & avec (b) DPD	78
Figure 74: Schéma de principe d'un système APT avec le PA CGY2650UH/C1 (OMMIC)...	86
Figure 75: Méthodologie de conception	87
Figure 76 Comparaison des layouts des transistors RF (168x228 $\mu$ m) et Switch (88x140 $\mu$ m) pour développement 8x100 $\mu$ m	88
Figure 77: Réticule OMMIC D01GH	89
Figure 78: Banc de mesure I [V] et paramètres [S] en régime impulsionnel	90
Figure 79: Chronogrammes des impulsions	90
Figure 80: Transistor de puissance & réseau I[V] du développement 6x100 $\mu$ m	91
Figure 81: Comparaison réseaux I[V] mettant en évidence les pièges de Gate-Lag	91
Figure 82: Comparaison des réseaux I[V] mettant en évidence les pièges de Drain-Lag	92
Figure 83: Comparaison mesures et simulations des paramètres [S] en régime impulsionnel	93
Figure 84: Gain en courant et Gain maximum (développement 6x100 $\mu$ m)	93
Figure 85: Différentes topologies avec les critères de choix	94
Figure 86: Cellule de commutation isolée (4T) & non-isolée (3T)	95

Figure 87: Etat ON de la cellule de commutation isolée.....	96
Figure 88: Etat OFF de la cellule de commutation isolée.....	96
Figure 89: Critères de dimensionnement des composants .....	97
Figure 90: Réseau [IV] avec les points de fonctionnement statiques de T3 et T4 (4x8x100um) .....	98
Figure 91: Réseau [IV] avec les points de fonctionnement statiques de T1 et T2 .....	98
Figure 92: Cellule 4T avec résistances d'ajustement .....	99
Figure 93 Cellule de commutation isolée (4T) .....	99
Figure 94: Critères d'optimisation de la cellule.....	100
Figure 95: Zones de fonctionnements transistors de puissance T3 et d'isolation T4.....	101
Figure 96: Formes temporelles de tension & courant.....	101
Figure 97: Formes temporelles avec oscillations sur les états bas.....	102
Figure 98: Puissance dissipée fonction de Ra .....	103
Figure 99: Rendement en fonction de $\alpha$ pour différentes fréquences.....	104
Figure 100: Rendement fonction de $\alpha$ pour différentes charges RL & recherche de la charge optimale .....	104
Figure 101: Rendement en fonction de Ra .....	105
Figure 102: $V_{OUT}$ pour différentes valeurs de Ra & Temps de montée en fonction de Ra...	106
Figure 103: Modulateur de polarisation 4 niveaux .....	107
Figure 104: Formes temporelles de la tension de sortie modulateur de polarisation pour RL=8 $\Omega$ .....	107
Figure 105: Layouts de la cellule de commutation seule et du modulateur 4 niveaux .....	108
Figure 106: Outil d'assistance à la conception de cellules de commutation - Diagramme entrées/sorties.....	109
Figure 107: Outil d'assistance à la conception de cellules de commutation – IHM.....	110
Figure 108: PA OMMIC CGY2650UH/C1 .....	111
Figure 109: Performances (PAE, Pout, Gain) du PA CGY2650UH/C1 [1].....	112
Figure 110 Caractéristique d'un amplificateur pour fonctionner en polarisation dynamique	112
Figure 111 Couplage PA+SM.....	113
Figure 112 Cellule de commutation isolée : Etat ON & OFF .....	119

## Table des tableaux

---

Tableau 1: Indicateurs de performances, scenarios d'usages & technologies dans la 5G [5]	18
Tableau 2: Types de cellules (de station de base) [6]	20
Tableau 3: Etat de l'art PA mmW en fonction de la technologie	29
Tableau 4: Choix technologiques en fonction de la puissance RF pour les applications sub-6GHz & mmW [21]	29
Tableau 5 Propriétés intrinsèques de différents semi-conducteurs	30
Tableau 6: Exemple de spécifications PA pour la 5G[17]	32
Tableau 7 Etat de l'art PA Doherty GaN en mmW	36
Tableau 8 Spécifications pour un amplificateur de puissance RF sub-6GHz 5G	50
Tableau 9 Caractéristiques du substrat RO4350B	52
Tableau 10 Impédances sous conditions de charge optimales à $f_0$ & $2f_0$	58
Tableau 11 Performances du PA avec loi gain constant discret	69
Tableau 12 Performances sous 64QAM à polarisation fixes avec DPD	73
Tableau 13 Performances ETPA en OFDM [16]	78
Tableau 14 Performances ETPA selon BW [16]	79
Tableau 15 Etat de l'art ETPA Sub-6GHz [16]	79
Tableau 16: Performances du PA OMMIC [1] & Spécification du modulateur de polarisation	86
Tableau 17: Caractéristiques principales de la technologie OMMIC D01GH ( $L_g=100\text{nm}$ )	88
Tableau 18 Développements des transistors mesurés	89
Tableau 19: Durée des impulsions	90
Tableau 20: Performances énergétiques cellule 4T	105
Tableau 21: Synthèse des performances énergétiques & en vitesse de commutation	106
Tableau 22: Rendements pour les différents niveaux de tension du modulateur	108
Tableau 23: Caractéristiques électriques PA CGY2650UH/C1 [1]	111



## Introduction générale

---

Ces dernières années, le trafic des communications mobiles a augmenté rapidement en raison de la prolifération en masse des smartphones, l'introduction de nouvelles applications multimédias émergentes, ainsi que l'augmentation exponentielle de la demande et de l'utilisation des réseaux sans fil. Ceci a créé une surcharge importante pour les réseaux mobiles existants (4G). Pour faire face à l'explosion des débits de données, à la demande de capacité, de latence et de qualité de service, la 5G s'impose comme le nouveau système de réseau mobile.

Par ailleurs, ces évolutions apportent une complexité et l'augmentation de l'efficacité spectrale des signaux à transmettre, ce qui se traduit par des facteurs de crête limitant les performances des amplificateurs de puissance, dernière brique de la chaîne d'émission des stations de base.

Les stations de base 5G sont structurées autour d'une architecture antennaire dite massive MIMO (Multiple Input Multiple Output), qui permet de connecter simultanément plusieurs utilisateurs avec à priori une meilleure qualité de connexion et une optimisation de l'énergie rayonnée. Le système MIMO nécessite le déploiement d'antennes réseaux (APAA : Active Phase Array Antenna) qui permettent la formation de faisceaux directifs afin de concentrer l'énergie rayonnée principalement vers l'objet connecté. Le développement de ces antennes APAA requiert la conception d'amplificateurs de moyenne puissance (quelques watts) mais possédant des bandes passantes importantes (plusieurs centaines de MHz) dans le domaine millimétrique (bande Ka) et une efficacité énergétique la meilleure possible.

Il est donc nécessaire de concevoir des dispositifs intégrés à très haute efficacité pour la gestion de l'énergie dans les émetteurs de télécommunications de 5<sup>ème</sup> génération (5G).

Comment, alors, améliorer la consommation énergétique des émetteurs à l'ère de la 5G ?

C'est dans ce contexte que ces travaux de thèse se situent puisqu'ils visent à apporter une contribution à la réduction de la consommation énergétique des amplificateurs de puissance (PA) millimétriques par la mise en œuvre de techniques d'amélioration de leur efficacité énergétique. Les techniques développées dans ces travaux consistent à gérer dynamiquement la polarisation de l'amplificateur RF soit en fonction du type de modulation, soit en fonction de la formation du faisceau de l'antenne.

Les amplificateurs de puissance, utilisant cette technique, sont associés à un circuit dit "modulateur de polarisation" pour la gestion dynamique de polarisation.

L'objectif de ce projet à terme est de développer un dispositif entièrement intégré (MMIC) incluant le modulateur de polarisation (SM: Supply Modulator) et l'amplificateur RF sur la même puce en technologie GaN dans la bande millimétrique Ka (26GHz–28GHz), avec des niveaux de puissance de quelques watts pour intégration auprès des antennes actives des futurs réseaux 5G.

Ce manuscrit s'articule en trois chapitres:

Le premier chapitre concerne le contexte général autour de la 5G, les implications et enjeux au niveau infrastructure pour répondre à la demande de capacité, au niveau architecture en ce qui concerne la faisabilité (intégration) et au niveau circuit pour répondre au défi de la consommation énergétique (efficacité).

Le choix technologique du GaN ainsi qu'une présentation des architectures du PA à haut rendement pour l'amélioration de la gestion énergétique seront également développés. En

effet, les propriétés intrinsèques du nitrure de gallium font des transistors HEMTs GaN des candidats de choix pour les applications de puissance en millimétrique via la diminution des longueurs de grille ( $L_G=100\text{nm}$ ).

Côté architectures d'amplificateur de puissance, deux techniques seront abordées : la technique de modulation de charge (architecture Doherty) et la technique de modulation de polarisation qui constitue le cœur de ces travaux.

Le chapitre 2 est consacré à la conception d'un amplificateur de puissance à polarisation dynamique 35W à haute efficacité énergétique fonctionnant en bande C pour les applications 5G sub-6GHz. Des mesures spécifiques pour caractériser le PA avec des signaux modulés de type 5G seront présentées via l'utilisation d'une plateforme de test dédiée à la technique de suivi d'enveloppe. Cette dernière intègre une partie matérielle permettant de générer des signaux large bande, l'acquisition des signaux, la loi de commande, l'alignement temporel et la pré-distorsion en bande de base (DPD).

Le dernier chapitre présente la conception d'un modulateur de polarisation 8W en technologie MMIC GaN D01GH à très haute efficacité énergétique et large bande. La solution explorée, dans ce chapitre, s'inscrit d'un point de vue scientifique et technique dans la continuité de travaux antérieurs portant sur la recherche d'architectures performantes de modulateurs de polarisation multi-niveaux avec une orientation liée à la technique de suivi de puissance moyenne (APT). Les spécifications ainsi qu'une méthodologie de conception du modulateur seront présentées et détaillées. La méthodologie proposée sera validée par des simulations temporelles ainsi que le développement d'un outil d'aide à la conception des modulateurs de polarisation.

Ce travail a pour but la miniaturisation de la chaîne d'émission, avec l'objectif de développer un système "full MMIC" intégrant les deux fonctions électroniques, à savoir le PA et le SM.

---

# **CHAPITRE I**

## **La 5G : Contexte, applications et enjeux énergétiques sur les stations de base**





# Chapitre I. La 5G : Contexte, applications et enjeux énergétiques sur les stations de base

## I.1. Introduction

La demande croissante de haut débit de données (~20Gbps), de faible latence (~1ms) et le nombre de connexions ( $10^6/\text{km}^2$ ) pour les communications mobiles, suscitée par l'essor des smartphones et des objets communicants a augmenté énormément ces dernières années, au risque de saturer les réseaux de télécommunications. Malgré les progrès réalisés dans la conception et l'évolution des réseaux mobiles 4G, les nouvelles tendances du marché imposent des exigences sans précédent qui poussent à la nécessité d'un réseau mobile 5G.

L'arrivée de la 5G, se présente, aujourd'hui, comme une solution prometteuse pour faire face à cette demande sans cesse croissante. Elle devient le premier réseau mobile à être créé pour des utilisations autres que la voix et les données tel que présenté sur la Figure 1: domotique, voitures connectées, télémédecine, villes intelligentes, réalité virtuelle et internet des objets. Ces scénarios d'usage de la 5G se définissent selon les trois catégories suivantes (voir Figure 1) [1]–[4]:

-l'eMBB (enhanced Mobile BroadBand), qui est focalisé sur l'amélioration de la qualité et de la rapidité de la connectivité mobile, et permettra notamment d'atteindre des débits d'informations transmises inégalés jusqu'à présent (débit moyen annoncé à 1Gbps).

-l'URLLC (Ultra Reliable Low Latency Communications), qui regroupe des connexions fiables et à faible latence pour des applications telles que les véhicules autonomes, le télétravail ou encore la télémédecine.

-le mMTC (massive Machine Type Communications), qui assure la communication entre un grand nombre d'appareils connectés (densité d'appareils annoncée :  $10^6/\text{km}^2$ ). Cette classe de service permettra donc la gestion des technologies propres à l'Internet des objets (IoT).

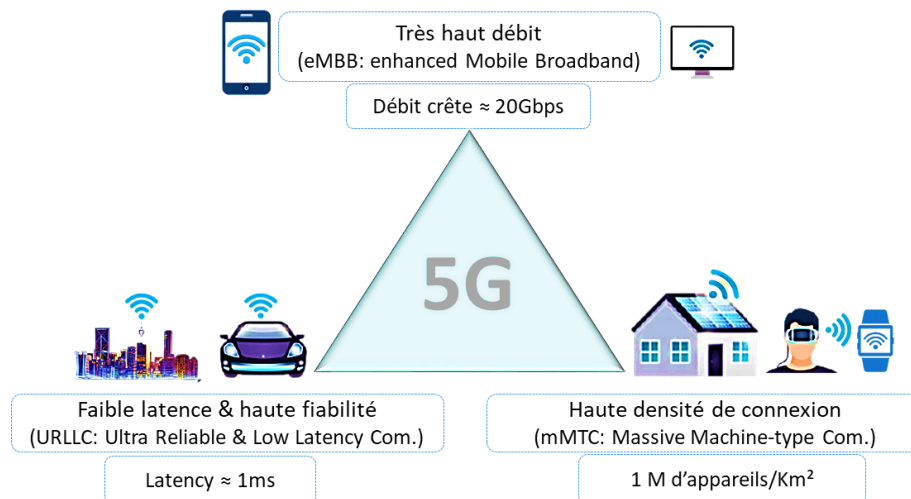


Figure 1 : Axes de développements & Applications [3]

Sous l'égide de la 5G, ces scénarios ont des exigences de performances, au niveau du système, assez différentes, telles que la latence, la densité de connexion et le débit de données maximal qui font partie des principaux indicateurs de performance clés (KPI<sup>1</sup>).

<sup>1</sup> KPI : Key Performance Indicator

De plus, pour évaluer les réseaux mobiles 5G, les KPI intègrent le débit de données utilisateur, la mobilité, l'efficacité énergétique (bits/Joule), l'efficacité spectrale (BW freq/bits/s) et la capacité de trafic de la zone. Le Tableau 1 résume et compare les caractéristiques des réseaux 4G et 5G.

Les objectifs visés pour la 5G comparés à la 4G sont, notamment:

- Débit de données maximal d'au moins 20Gb/s, soit 10 fois celui de la 4G, pour certains scénarios spéciaux tel que le réseau backhaul millimétrique.
- Débit de données utilisateur de 0,1Gb/s, soit 10 fois celui de la 4G. Dans les cas de points d'accès, le débit de données expérimenté par l'utilisateur devrait atteindre des valeurs plus élevées (par exemple, 1Gb/s en intérieur).
- Efficacité énergétique (consommation) trois fois supérieure à la 4G.
- Efficacité spectrale (capacité) de 10 à 100 fois supérieure à celle de la 4G.
- Latence de 1 ms et une grande mobilité jusqu'à 500 km/h. Cela fournira une qualité de service (QoS) acceptable pour les scénarios uRLLC telle que la conduite automatisée.
- Densité de connexion dix fois supérieure à celle de la 4G. Cela peut atteindre jusqu'à  $10^6$  appareils/km<sup>2</sup>, par exemple pour des scénarios mMTC et une capacité de trafic de zone allant jusqu'à 10 Mb/s/m<sup>2</sup>.

		4G	5G
Scénarios d'usage		<ul style="list-style-type: none"> <li>• MBB</li> </ul>	<ul style="list-style-type: none"> <li>• eMBB</li> <li>• uRLLC</li> <li>• mMTC</li> </ul>
Applications		<ul style="list-style-type: none"> <li>• Vidéo d'haute définition</li> <li>• Voix</li> <li>• TV</li> <li>• Internet</li> <li>• Achat/Payement</li> </ul>	<ul style="list-style-type: none"> <li>• VR/AR/video 360°</li> <li>• UHD videos</li> <li>• V2X</li> <li>• IoT</li> <li>• Domotique</li> <li>• Télé médecine</li> </ul>
	Débit de données max.	100 Mb/s	20 Gb/s
Indicateur de performance (KPI)	Débit de données expérimenté	10 Mb/s	0.1 Gb/s
	Efficacité spectrale	1x	3x
	Efficacité énergétique réseau	1x	10-100x
	Capacité zone de couverture	0,1 Mb/s/m <sup>2</sup>	10 Mb/s/m <sup>2</sup>
	Densité de connexion	10 <sup>5</sup> Appareils/Km <sup>2</sup>	10 <sup>6</sup> Appareils/Km <sup>2</sup>
	Latence	10ms	1ms
	Mobilité	350 Km/h	500 Km/h
Technologies		<ul style="list-style-type: none"> <li>• OFDM</li> <li>• MIMO</li> <li>• Agrégation de porteuses</li> <li>• HetNet</li> <li>• D2D</li> <li>• Spectre sans licence</li> </ul>	<ul style="list-style-type: none"> <li>• mmW</li> <li>• mMIMO</li> <li>• LDPC</li> <li>• Densification du réseau</li> <li>• Cloud</li> <li>• SDN/NFV</li> </ul>

Tableau 1: Indicateurs de performances, scénarios d'usages & technologies dans la 5G [5]

Pour atteindre tous ces objectifs (cf Tableau 1), tout un éventail de stratégies et technologies doit être mis en œuvre. Les principales technologies retenues et identifiées comme candidates idéales pour répondre aux exigences de la 5G sont : l'OFDM<sup>2</sup>, le massive MIMO<sup>3</sup>, le beamforming, la densification et les bandes de fréquences millimétriques.

Ces stratégies et technologies apporteront également des améliorations significatives aux réseaux 4G LTE existants pour augmenter la flexibilité, la capacité et l'efficacité.

En réponse à la demande de capacité, la montée en fréquence s'impose, ce qui permettra d'avoir des largeurs des bandes passantes plus grandes. Cet aspect est discuté dans la section suivante.

## I.2. Bandes de fréquences 5G

Pour faire face à la croissance du trafic de données, une bande passante beaucoup plus importante est attendue dans le système 5G. Le choix d'une bande de fréquence fait toujours l'objet d'un compromis entre couverture (définie par la taille de la zone où le service est accessible) et capacité (caractérisée par le débit obtenu). Pour assurer une bonne couverture, les fréquences basses sont privilégiées car elles permettent d'avoir de bonnes conditions de propagation. Pour augmenter la capacité, les fréquences hautes sont préférables pour gérer un trafic plus conséquent [3].

Pour cette raison, les réseaux mobiles 5G sont organisés en deux gammes différentes, à savoir FR1 couvrant la bande sub-6 GHz (de 3,4 à 3,8 GHz en Europe), dont certaines étaient déjà utilisées par les normes précédentes et FR2 couvrant la gamme des ondes millimétriques de 24,25 GHz à 52,6 GHz. (Figure 2)

Les bandes basses fréquences restent cruciales en raison de la large couverture géographique des réseaux 5G, tandis que les bandes en ondes millimétriques sont également prometteuses pour répondre à la vision et aux exigences de la 5G permettant d'augmenter le débit.

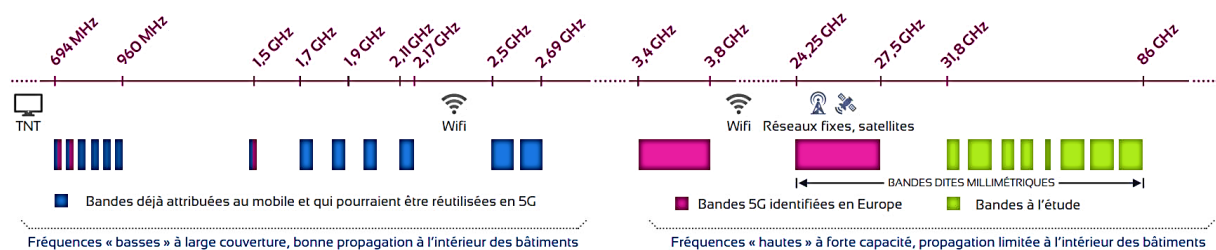


Figure 2 : Spectre des bandes de fréquences 5G [3]

L'usage de bandes de fréquences de plus en plus hautes impose alors de revoir les architectures des transmetteurs pour densifier le réseau là où la demande sera la plus forte.

<sup>2</sup> OFDM : Orthogonal Frequency Division Multiplexing

<sup>3</sup> MIMO: Multiple Input Multiple Output

### I.3. La 5G & les stations de base

Etant donné l'inclusion de nouvelles bandes de fréquences, une refonte des architectures de transmetteurs (station de base) est nécessaire. Ceci passe par l'implémentation d'infrastructures denses pour déployer massivement le réseau 5G.

En outre, les infrastructures de réseaux mobiles 5G devront fonctionner dans un écosystème de réseaux hétérogènes (HetNet), compte tenu de la demande accrue de trafic de données liée à l'augmentation significative de la densité d'utilisateurs. Ils comprendront, à la différence de réseaux homogènes, différents types de stations de base telles que les macro-cellules, les microcellules et les petites cellules (Small-cells) qui fonctionneront toutes ensemble. C'est le processus de densification du réseau, comme le montre la Figure 3.

La densification du réseau fait référence au processus par lequel un réseau peut desservir plus d'utilisateurs et d'appareils dans une zone donnée. Il s'agit d'ajouter des stations de base petits-cellules (Small-Cells) pour augmenter la capacité disponible dans les zones à forte demande telles que les milieux urbains. En fonction de la puissance et de la zone de couverture, elles peuvent se présenter sous-forme de pico-cellules, de microcellules ou de femto-cellules (cf. Tableau 2).

Type de Cellule	Puissance (W)	Rayon de couverture (Km)	Nombre d'utilisateurs	Zone
Femtocellule	0,001 - 0,25	0,01 - 0,1	1 - 30	Intérieur
Picocellule	0,25 – 1	0,1 - 0, 2	30 - 100	Intérieur/ Extérieur
Microcellule	1 – 10	0,2 - 2	100 - 2000	Intérieur / Extérieur
Macrocellule	10 - > 50	8 - 30	> 2000	Extérieur

Tableau 2: Types de cellules (de station de base) [6]

L'objectif principal d'une Small-Cell est d'assurer la couverture haut débit des macro-cellules, dans les zones à forte demande, en améliorant ainsi la transmission des données, la vitesse et l'efficacité du réseau. La Figure 3 illustre l'intégration de petites cellules au réseau 5G.

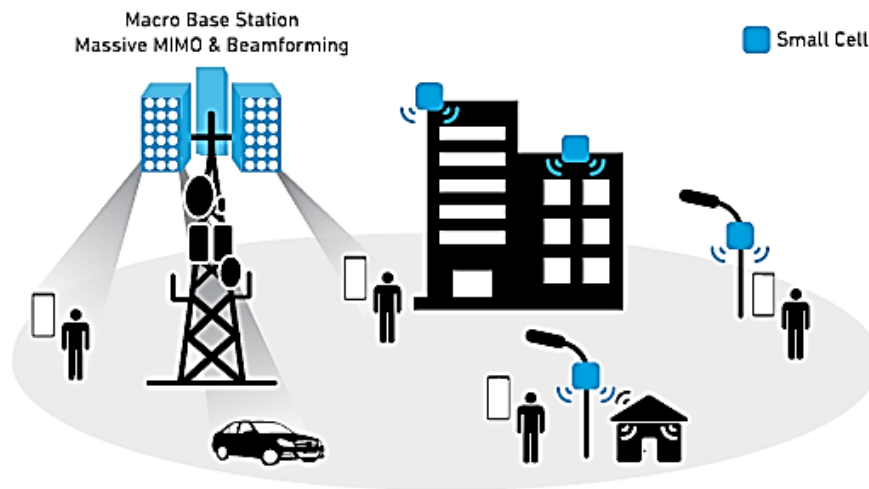


Figure 3: Intégration des Small-Cell au réseau mobile 5G [6]

En raison de la densification du réseau dans le milieu urbain pour améliorer l'expérience de l'utilisateur (capacité, couverture) et ainsi compléter le réseau 4G actuel, deux facteurs principaux doivent être pris en compte au sein des stations de base. Le premier facteur est le grand nombre d'antennes nécessaires pour desservir plusieurs utilisateurs, appelées Massive MIMO. Le deuxième facteur est la complexité du matériel et la consommation énergétique.

### I.3.1. Massive MIMO & Beamforming

Pour compléter le réseau d'antennes actuelles de type MIMO, utilisées dans les réseaux 4G, la montée en fréquences permettra, également, d'envisager l'emploi d'antennes complexes, constituées de multiples antennes élémentaires de plus petites dimensions. Ces antennes formées d'un nombre important d'éléments rayonnants permettent de focaliser instantanément la puissance émise en n'importe quel point du secteur couvert (Figure 4). Le mMIMO<sup>4</sup> permet notamment de cibler une zone plus étroite pour interagir avec un seul utilisateur pendant un court laps de temps grâce aux techniques de formation de faisceaux (beam-forming).[3]

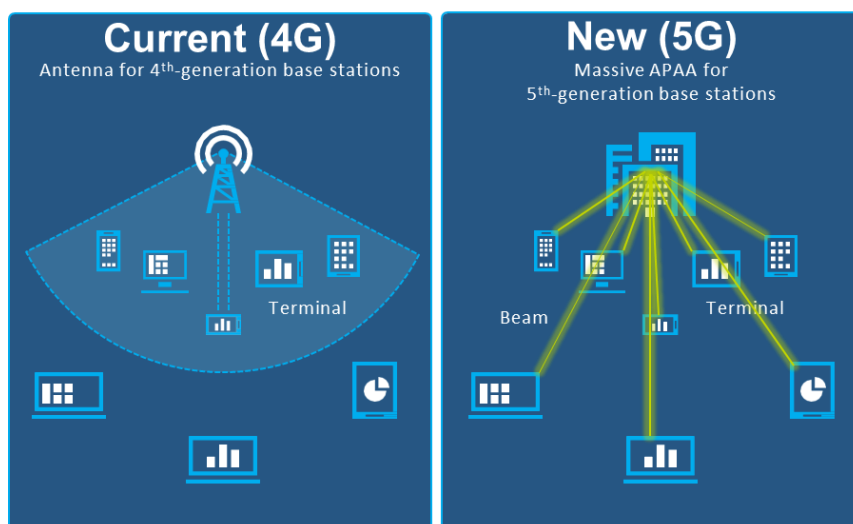


Figure 4: Système 4G vs 5G

<sup>4</sup> mMIMO: massive MIMO

Le massive MIMO est crucial pour un déploiement à grande échelle dans les réseaux mobiles 5G. Il étend la capacité et les débits de données au-delà des systèmes existants en augmentant de manière exponentielle le nombre d'antennes, jusqu'à 64, voire plus, sur la station de base. Ces antennes sont appelées systèmes de réseau d'antennes actives (APAA<sup>5</sup>). Les APAA utilisent des techniques MIMO et de formation de faisceaux pour améliorer l'expérience de l'utilisateur, la capacité et la couverture.

La station de base pourra transmettre N flux de données à N utilisateurs individuels avec la même qualité de service (voir Figure 5). Ceci est possible grâce à la technique de formation de faisceaux « Beamforming » qui concentre le signal de plusieurs antennes en un seul faisceau puissant apportant d'énormes améliorations en termes de débit et d'efficacité énergétique rayonnée.

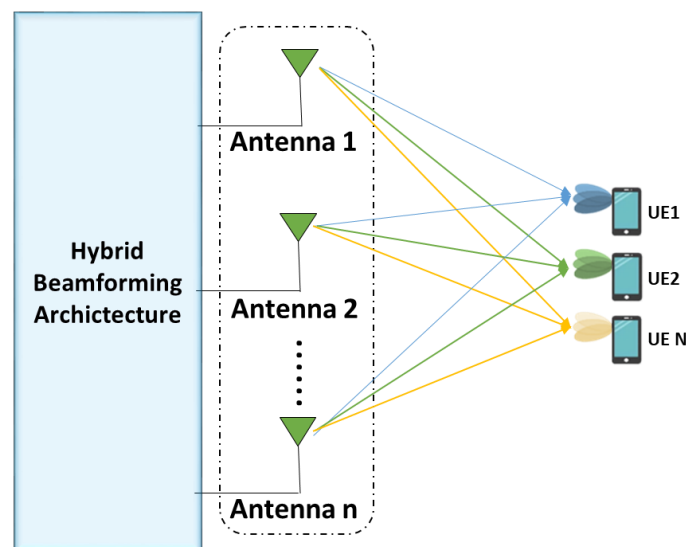


Figure 5: Concept de Massive MIMO

Le Beamforming utilise ainsi plusieurs antennes pour contrôler la direction d'un faisceau en pondérant de manière appropriée l'amplitude et la phase de signaux d'antennes individuelles dans un réseau APAA. Pour former un faisceau efficace, chaque antenne nécessite un atténuateur et un déphaseur.

Selon le choix des déphaseurs utilisés dans les domaines analogique ou numérique, différentes architectures de formation de faisceaux ont été envisagées. Les trois architectures de formation de faisceaux communes pour les communications mobiles sont: la formation de faisceau analogique, numérique et la formation de faisceau hybride. Celles-ci sont brièvement présentées dans le paragraphe suivant. [7]

### 1.3.2. Architectures pour la formation de faisceaux

Pour déployer des systèmes avec des réseaux d'antennes à grande échelle, des défis de mise en œuvre du matériel doivent être relevés. Un grand nombre de composants matériels seront nécessaires pour prendre en charge la formation de faisceaux conventionnels, notamment des mélangeurs de signaux, des convertisseurs analogique-numérique/numérique-analogique (ADC/DAC) et des amplificateurs de puissance [5]. Le choix de ces derniers et de l'architecture

<sup>5</sup> APAA : Active Phased Array Antenna

implémentée (Figure 6) imposera des charges supplémentaires sur les coûts et la consommation d'énergie.[8]

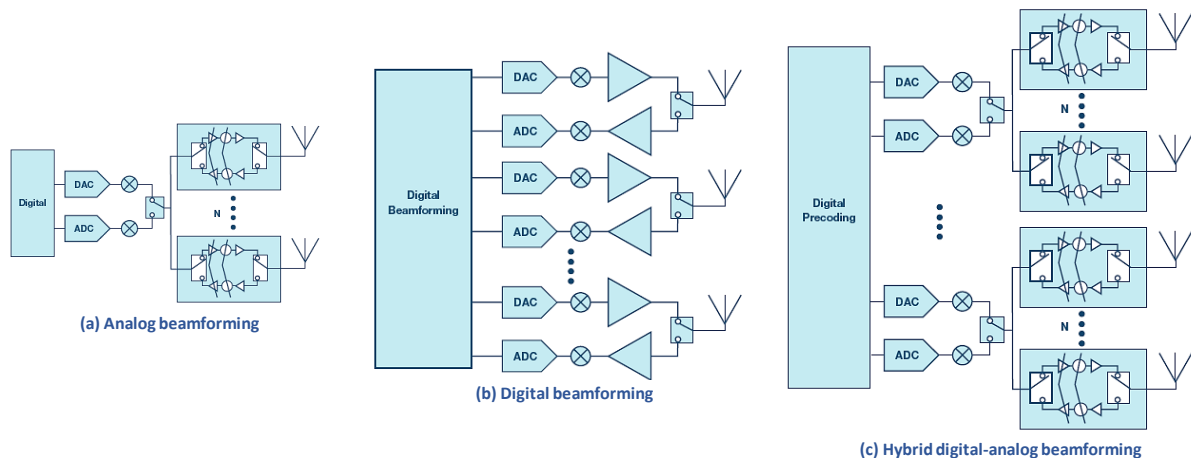


Figure 6: Architectures pour la formation de faisceaux [9], [10]

Bien que la formation de faisceaux numérique soit le choix le plus répandu pour les applications massive MIMO inférieures à 6 GHz, il est moins adapté, pour l'instant, aux fréquences millimétriques en raison des coûts de matériel et d'une consommation d'énergie élevée dû au nombre important d'antennes et leur chaîne RF associée (par exemple, 250 mW pour des fréquences millimétriques contre 30 mW aux fréquences micro-ondes) [11]. Les architectures mixtes et analogiques sont les architectures préférées pour les fréquences millimétriques lorsque les compromis entre performances et coûts sont pris en compte.

La formation de faisceau analogique est l'architecture la plus simple mais ses performances restent limitées car elle ne prend en charge que la transmission à flux unique, et par conséquent, elle ne peut pas desservir plusieurs utilisateurs. La formation de faisceau hybride offre un compromis. En effet, elle combine essentiellement le précodage numérique et la formation de faisceau analogique pour créer plusieurs faisceaux simultanément dans l'espace, et donc la capacité de servir plus d'un utilisateur dans un intervalle de temps et sur un seul support MIMO.[7]

Enfin, les problèmes de complexité du matériel et de consommation d'énergie des systèmes massive MIMO millimétriques peuvent être résolus à l'aide de l'architecture de formation de faisceaux hybride, lorsqu'un compromis entre performances et coûts sont pris en compte pour permettre les améliorations du réseau au niveau système.

Dans toutes ces architectures, on trouve des amplificateurs de puissance (PA). Ils jouent un rôle important en assurant la génération de puissance pour l'antenne d'émission. Leurs performances impactent le coût, la taille et surtout la consommation énergétique des émetteurs.



### I.3.3. Les amplificateurs de puissance dans les stations de base 5G

Le PA est la dernière brique de la chaîne d'émission des stations de base avant l'antenne (Figure 7). Il a pour but de fournir suffisamment de puissance au signal rayonné par l'antenne. De par son rôle, le PA est un contributeur majeur dans la consommation d'énergie d'une chaîne de transmission RF.

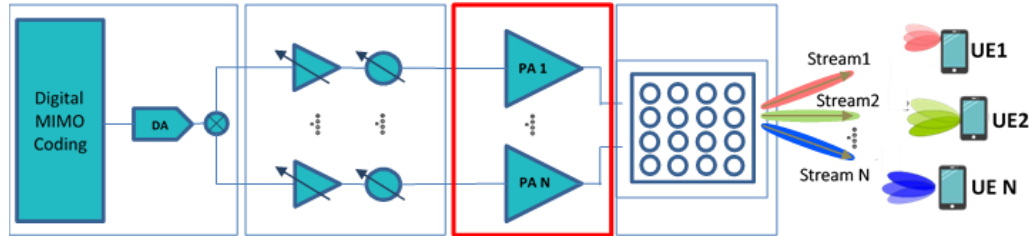


Figure 7: PA dans les stations de base

En effet, il peut représenter plus de 50 % de la puissance dissipée totale des stations de base [12]–[14]. En outre, dans les réseaux beamforming, sa contribution sera d'autant plus importante que le nombre total de cellules amplificatrices sera grand. (Figure 8).

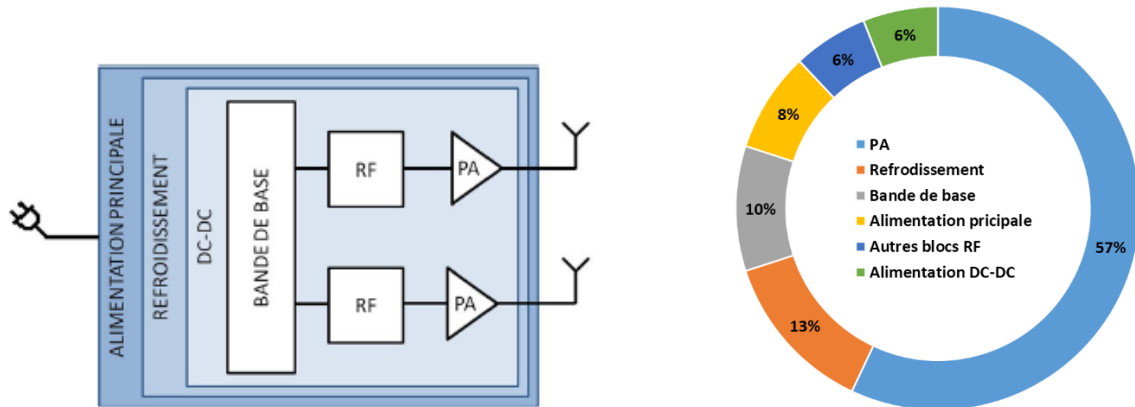


Figure 8: Consommation station de base 4G [15]

Par ailleurs, pour obtenir un débit de données plus important, les modulations complexes utilisées par les standards (i.e. 5GNR) imposent des contraintes en linéarité toujours plus grandes, ce qui a pour conséquence d'augmenter la consommation des PA. La linéarité et l'efficacité énergétique sont deux critères antagonistes importants pour définir les performances optimales d'un PA.

#### I.3.3.1. Problématique liée à l'évolution des signaux

D'un point de vue du fonctionnement des systèmes de télécommunication 5G, les améliorations conséquentes de débit, de latence et de connexion imposent l'utilisation de signaux modulés plus complexes à haute efficacité spectrale tels que l'OFDM. Ces modulations reposent sur une approche multi-porteuses et présentent des facteurs de crête importants ( $PAPR^6 \sim 12\text{dB}$ ) (Figure 9(a)) avec de très larges bandes passantes ( $>100\text{MHz}$ ) (Figure 9(b)) [16], [17]. De plus, ces modulations sont également caractérisées par la probabilité statistique des signaux, telle que la PDF<sup>7</sup>. Elle indique le pourcentage de temps pendant lequel

<sup>6</sup> PAPR: Peak to Average Power Ratio

<sup>7</sup> PDF: Probability Density Function

le signal a une amplitude spécifique donnée en d'autres termes, elle représente la répartition statistique de la puissance du signal. La PDF d'un signal dépend donc du type de modulation. Les modulations du type OFDM ont une distribution de probabilité qui tend vers de plus faibles puissances comme illustré dans la Figure 9(c).

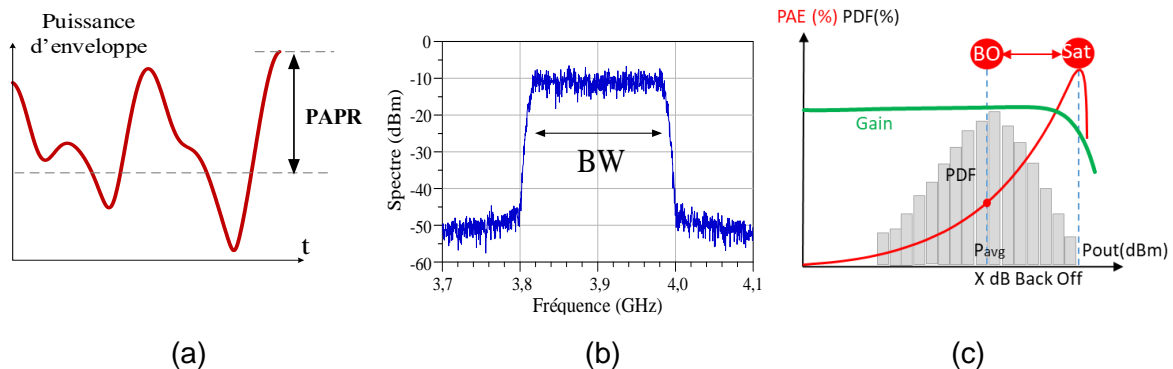


Figure 9: Caractéristiques essentielles de signaux modulés : a) PAPR b) Bande passante c) PDF

Pour amplifier de tels signaux, les systèmes d'amplification RF doivent présenter un rendement élevé à fort recul de puissance (OBO<sup>8</sup>) ainsi qu'une linéarité suffisante garantissant l'intégrité du signal transmis (EVM<sup>9</sup> et ACPR<sup>10</sup>).

Ces facteurs contribuent aux objectifs de plus en plus difficiles de maintenir l'efficacité du PA de l'émetteur sur la dynamique du signal (OBO > 10dB).

En ce qui concerne la linéarité, elle est directement liée au PAPR et à l'OBO. En effet, plus la modulation est complexe plus le facteur de crête ou PAPR devient important. Un large OBO est nécessaire pour assurer une bonne linéarité, au détriment du rendement. [18]

Les performances d'un PA peuvent souvent dominer les performances globales de l'émetteur, car son efficacité énergétique dicte la dissipation thermique, le coût et la taille. La linéarité conditionne quant à elle, la capacité du système à reproduire le signal sans le distordre.

La conception des amplificateurs de puissance implique ainsi un compromis entre l'efficacité et la linéarité.

### I.3.3.2. Critères de performances dans les systèmes de transmission : Efficacité énergétique et linéarité

#### a) Linéarité

L'EVM est une mesure qui permet d'évaluer la dispersion du symbole transmis à la sortie de l'amplificateur de puissance, par rapport au symbole d'entrée idéalement attendu. Analytiquement, l'EVM est le module du vecteur d'erreur entre le symbole mesuré et le symbole idéal. La Figure 10 illustre cet effet.

<sup>8</sup> OBO: Output power Back-Off

<sup>9</sup> EVM: Error Vector Magnitude

<sup>10</sup> ACPR: Adjacent Channel Power Ratio

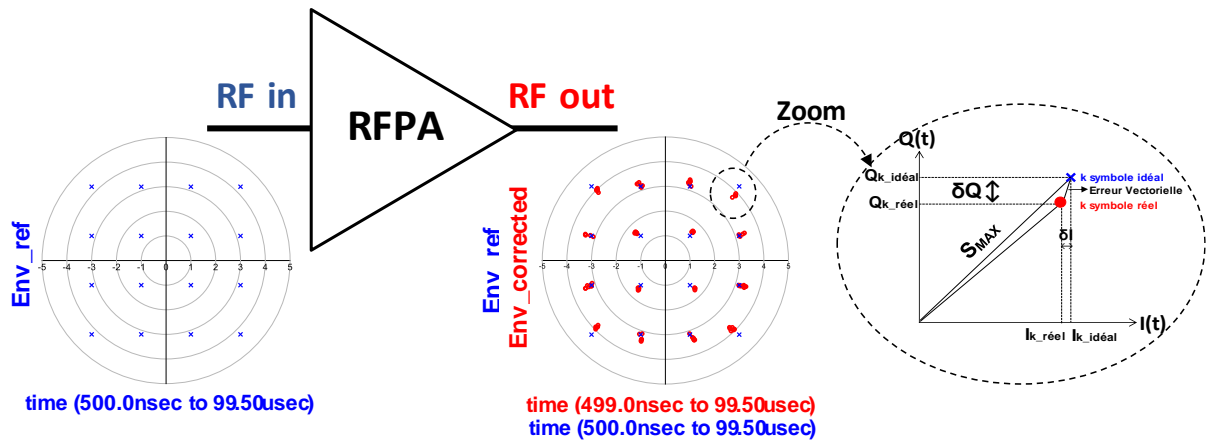


Figure 10: Représentation de l'EVM dans le cadre d'une modulation 16QAM

L'EVM est exprimé par la relation suivante :

$$EVM(\%) = \sqrt{\frac{1}{N} \cdot \sum_{i=1}^N (\delta I_i^2 + \delta Q_i^2)}{S_{MAX}^2} \times 100\% \quad (I-1)$$

Les niveaux d'EVM attendus pour la 5G sont inférieurs à 5% pour la modulation 64QAM et inférieurs à 3% pour la modulation 256QAM. (cf Tableau 6)

L'ACPR définit la quantité de signal parasite généré par la non-linéarité de l'amplificateur de puissance, sur les canaux adjacents (BWadj) en dehors du canal d'intérêt (BW0). Elle peut être quantifiée par le rapport entre la puissance de sortie dans une bande passante plus petite autour du centre de la porteuse et la puissance dans le canal adjacent. La plus petite bande passante est égale à la bande passante du signal du canal adjacent. (Figure 11)

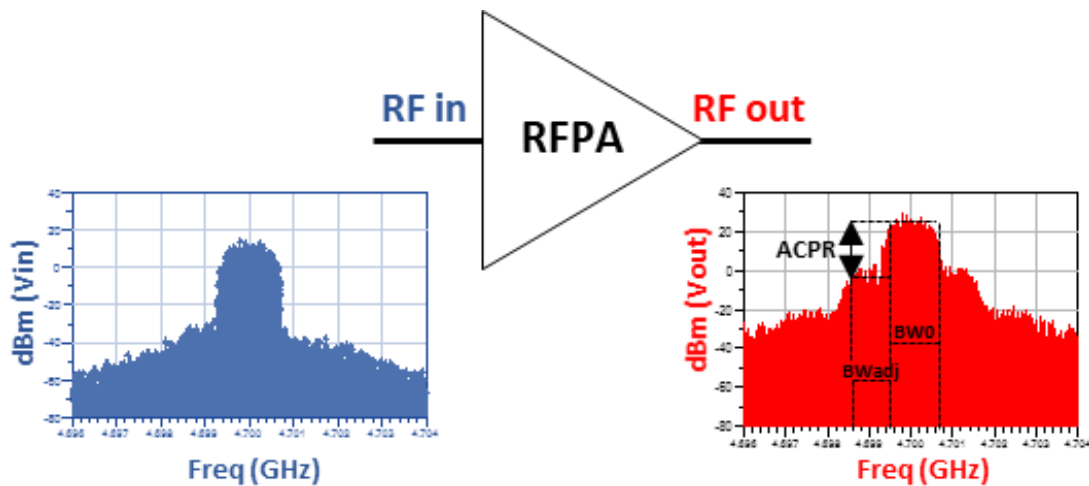


Figure 11: Représentation de l'ACPR dans le cadre d'une modulation 16QAM

Dans le cadre des normes internationales pour la 5G (telle que 5GNR), il est prévu des niveaux d'ACPR inférieurs à -45dBc pour les applications sub-6GHz et inférieurs à -27.5dBc pour les fréquences millimétriques. (cf Tableau 6)

## b) Efficacité énergétique

Le rendement énergétique affecte directement la consommation globale des stations de base et constitue, à l'heure actuelle, un enjeu majeur pour la 5G.

Le rendement peut être défini par le bilan de puissance représenté sur la Figure 12.

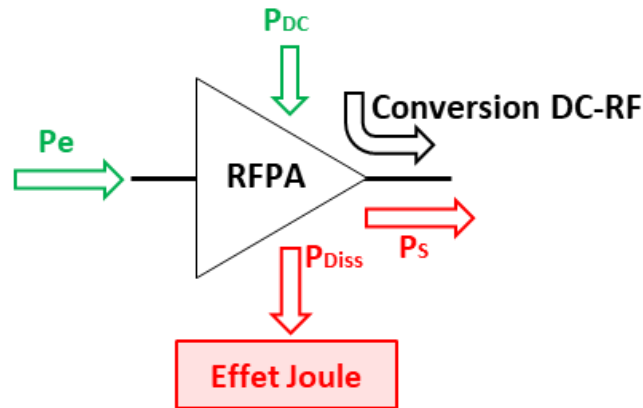


Figure 12: Bilan énergétique PA

L'expression du rendement en puissance ajoutée (PAE) correspond à la conversion de la puissance DC en puissance RF. Une partie de cette puissance n'est pas convertie en puissance RF. Cette puissance non exploitée est dissipée par effet joule dégradant ainsi le rendement énergétique.

$$PAE = \frac{P_s - P_e}{P_{DC}} = 1 - \frac{P_{DISS}}{P_{DC}} \quad (I-2)$$

En effet, afin de garantir des performances en rendement élevée, l'amplificateur doit travailler dans la zone de saturation. Or, la linéarité de l'amplificateur est fortement impactée dans cette zone. Ainsi, pour répondre aux spécifications de linéarité et maintenir l'intégrité des signaux complexes (fort PAPR et PDF vers les faibles puissances) les amplificateurs conventionnels doivent fonctionner en recul de puissance (OBO) autrement dit dans la zone linéaire, ce qui entraîne une réduction du rendement moyen.

L'efficacité moyenne dépend non seulement du niveau de puissance souhaité, mais aussi des propriétés statistiques du signal. Etant donné que les signaux modulés du type 5G ont des distributions de probabilité très éloignées de la puissance de sortie maximale, la puissance moyenne du signal se trouve dans une zone où l'efficacité du PA reste faible. (cf. Figure 9(c))

### I.3.3.3. Problématiques liées aux fréquences millimétriques

Pour répondre à la demande croissante des utilisateurs pour des débits de transmission de données et ne pas saturer l'allocation spectrale attribuée aux réseaux mobiles, la montée en fréquence s'impose.

Le fait de travailler à hautes fréquences permet d'une part, d'un point de vue architecture, de réaliser des antennes (patches) de plus petites tailles, de l'ordre de 5x5 mm dans la bande 28 GHz [19]. (Figure 13). D'autre part, du point de vue système, cela a pour conséquence d'augmenter la bande passante des signaux de l'ordre de quelques centaines de MHz.[17]

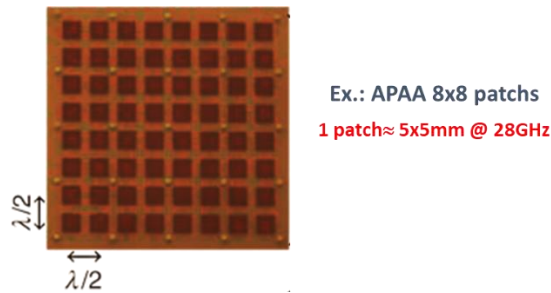


Figure 13: Matrice 8x8 éléments [20]

L'augmentation de la bande passante et la montée en fréquence impose des contraintes Low-SWaP<sup>11</sup> sur la conception des PA et réseaux d'antennes. Ces derniers, subiront une augmentation de ses éléments rayonnants (patches) ainsi que des nombreux frontaux RF (RFFE<sup>12</sup>) pour la formation du faisceau. Cela augmentera la difficulté de mise en œuvre de ce type d'architecture puisqu'ils nécessiteront un niveau d'intégration élevé sans précédent avec un faible coût, pour obtenir un PA de puissance moindre pour chaque patch. (Figure 14)

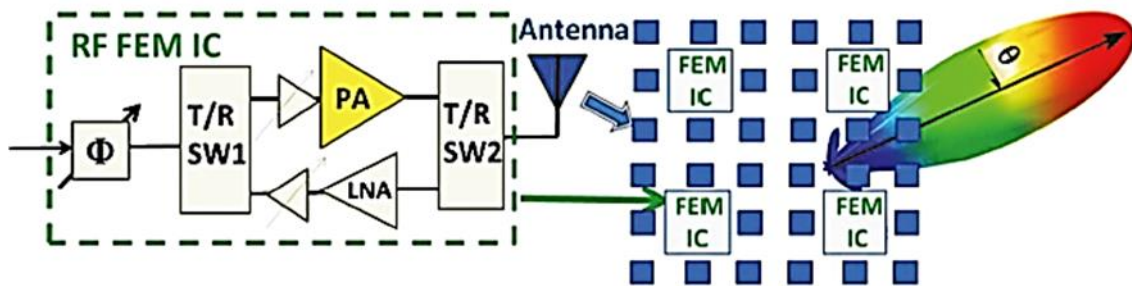


Figure 14: Exemple Front-End RF mMIMO 5G[19]

En raison du grand nombre d'éléments de réseau et de la puissance de sortie du PA requise (qqs centaines mW~qqs Watt) [11], [19] pour chaque élément rayonnant, la dissipation thermique devient un défi critique. Des rendements supérieurs à 20% peuvent difficilement être atteints (voir Tableau 3) pour les PA en millimétrique. Par conséquent, ce faible rendement entrainera une forte dissipation thermique.

Dans ce contexte, il est donc nécessaire de concevoir des dispositifs intégrés à très haute efficacité énergétique pour la gestion de l'énergie des émetteurs 5G. Le choix de la technologie et l'architecture pour l'amélioration de l'efficacité énergétique constituent deux défis majeurs à la conception de PA pour la 5G ([21], [22]). A ce titre, dans les paragraphes suivants, seront abordés ces deux grands défis ainsi que les solutions mises en œuvre pour la conception de PA dans le contexte de la 5G.

#### I.4. Choix technologiques

Comme déjà dit, la bande de fréquence millimétrique attire de plus en plus l'attention en raison de ses longueurs d'onde plus courtes et de ses plages de fréquences plus larges, qui permettent la miniaturisation des composants avec de meilleures performances.

<sup>11</sup> Low-SWaP : reducing Size, Weight and Power

<sup>12</sup> RFFE : RF Front-End

Afin d'identifier la technologie la plus appropriée, le Tableau 3 répertorie des PA en bande Ka récemment conçus en fonction de la technologie utilisée. Force est de constater que les technologies GaAs et GaN permettent des  $P_{SAT}$  beaucoup plus élevées que les technologies silicium, tout en conservant des niveaux de PAE conformes aux spécifications pour les PA en mmW (voir Tableau 6).

Références	[23]	[24]	[25]	[26]
Technologie	CMOS 90nm	SiGe 250nm	GaN-Si	GaAs 150nm
Fréquence (GHz)	28	27,5	28	28
Psat (dBm)	26	17.1	32	26.5
PAE max (%)	34.1	26.5	30	42
Surface (mm <sup>2</sup> )	0.4	0.36	6	2.86

Tableau 3: Etat de l'art PA mmW en fonction de la technologie

L'adoption de telles technologies, en revanche, entraîne des pénalités de surface importantes et une intégration numérique difficile. Par ailleurs, les technologies CMOS et SiGe semblent être de meilleurs choix pour concevoir des RFFE économes en énergie et en coût avec un niveau d'intégration bien supérieur que les technologies III-V.

Néanmoins, dans les stations de base mMIMO, le choix de la technologie des PA dépendra de la puissance d'émission requise en fonction du nombre d'utilisateurs dans une cellule donnée. Le Tableau 4 montre que, pour des applications à faible puissance (i.e. < 20dBm), sur des petites cellules (femto-cell & pico-cell), les PA peuvent être réalisés à base de silicium. En revanche, pour des macro-cellules, en raison de leur puissance de sortie plus grande, les PA en technologie GaN ou GaAs seront plus adaptés et à privilégier.

Type de Cellule	Puissance RF (dBm)	Puissance RF/PA (dBm)	Nombre d'utilisateurs	Technologies PA potentiels
Femtocellule	0 – 24	<20	1 – 20	CMOS/SO, SiGe, GaAs
Picocellule	24 – 30	<20	20 – 100	CMOS/SO, SiGe, GaAs
Microcellule	30 – 40	<27	100 – 1000	GaAs, GaN, CMOS/SO, SiGe
Macrocellule	40 – 57	>27	> 1000	GaN, GaAs

Tableau 4: Choix technologiques en fonction de la puissance RF pour les applications sub-6GHz & mmW [21]

De manière plus générale, les circuits intégrés hyperfréquences monolithiques (MMIC) à base de semi-conducteurs III-V apparaissent comme le meilleur moyen pour répondre aux exigences de la gamme mmW. Une fréquence élevée, une puissance élevée (~qqS Watts), un rendement élevé et une taille raisonnable font partie des caractéristiques souhaitées pour les MMIC haute fréquence. L'un des semi-conducteurs les plus prometteurs de cette catégorie est ainsi le nitrure de gallium (GaN). En effet, les transistors HEMT GaN apportent donc un atout unique pour le développement de PA présentant des hautes performances aux fréquences millimétriques. Le paragraphe suivant va présenter les propriétés de ce matériau.

#### I.4.1. Le GaN

Le nitrure de gallium (GaN) est un semi-conducteur à bande interdite directe binaire III/V, bien adapté aux transistors de forte puissance capables de fonctionner à des températures et fréquences élevées grâce à ses différents facteurs de mérite. [27]–[29]

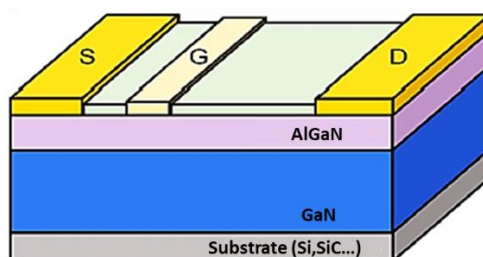


Figure 15: Structure d'un transistor en technologie GaN [29]

De par ses propriétés intrinsèques exceptionnelles (Tableau 5), le GaN est idéal pour les applications haute fréquence (dû à sa mobilité et sa vitesse des porteurs), haute puissance et fort rendement (avec une densité de courant élevée), haute température (grâce à sa conductivité thermique) et fonctionnant à des fortes tensions (dû à sa largeur de bande interdite élevée).

Semi-conducteur	Gap (eV)	Champ de Claquage (MV/cm)	Vitesse de Saturation ( $10^7$ cm/v)	Conductivité thermique (KW/cm)	Mobilité ( $\text{cm}^2/\text{V.s}$ )	Densité de charge ( $10^{13}/\text{cm}^2$ )
Si	1.1	0.6	1	1.5	1300	0.3
GaAs	1.43	0.5	2	0.5	6000	0.3
<b>GaN</b>	<b>3.4</b>	<b>3.5</b>	<b>2.7</b>	<b>1.5-3.4</b>	<b>1500</b>	<b>1</b>

Tableau 5 Propriétés intrinsèques de différents semi-conducteurs

Face aux défis SWaP pour les stations de base mMIMO 5G, le GaN surmonte la limitation en fréquence des transistors LDMOS silicium (généralement limité entre 3 à 4GHz), étendant la capacité de fréquence à 50GHz et au-delà. Il peut, également, délivrer des niveaux de puissance élevés à hautes fréquences, en comparaison avec les autres semi-conducteurs de la famille III-V. De plus, le GaN prend facilement en charge des applications à très haut débit et large bande passante sur les bandes de fréquences millimétriques.[30]

Afin de dissiper des fortes puissances aux fréquences élevées, le GaN est en général associé à des substrats à faibles pertes et haute conductivité thermique tels que: le silicium (Si) et le carbure de silicium (SiC). Le Si est le plus répandu en raison de son faible coût, toutefois son potentiel de dissipation de la chaleur est restreint. En revanche, le SiC a une conductivité

thermique plus élevée ( $\lambda=4,9\text{W/cm.K}$ ), ce qui permet aux dispositifs sur SiC de fonctionner à des niveaux de puissance plus élevés tout en dissipant de grandes quantités de chaleur. Les dispositifs en SiC peuvent, également, fonctionner à des fréquences élevées (RF et micro-ondes) en raison de la vitesse de saturation ( $2.10^7\text{cm/s}$ ).

La Figure 16 illustre les domaines en termes de puissance RF et fréquences où la technologie GaN peut être utilisée au mieux, pour atteindre des puissances plus élevées et des fréquences étendues par rapport aux autres technologies.

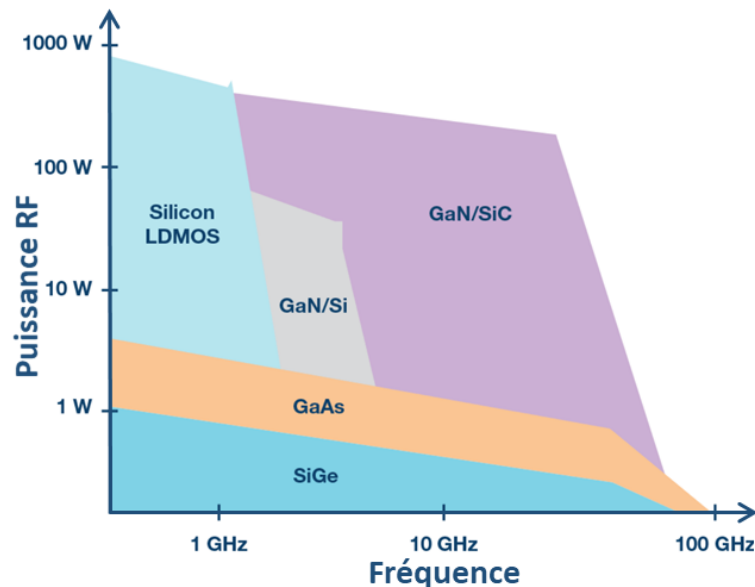


Figure 16: Comparaison en puissance & fréquence de différentes technologies (Analog Devices 2018)

Tous ces aspects font de cette technologie, la candidate idéale pour intégrer les architectures de PA à haut rendement dans les futures stations de base 5G.

### I.5. Architectures de PA haut rendement pour l'amélioration de la gestion énergétique

Afin de satisfaire aux spécifications, en termes d'intégration et d'efficacité énergétique (voir Tableau 6), pour les applications mMIMO 5G, il est nécessaire d'optimiser et de perfectionner les architectures des émetteurs de télécom.

Les architectures actuelles sont composées de plusieurs éléments rayonnants, avec un accord approprié de l'amplitude de la porteuse RF et des poids de phase dans chaque élément rayonnant permettent de former un faisceau reconfigurable. Ceci est généralement réalisé en utilisant des déphaseurs et des atténuateurs variables connectés à l'entrée d'amplificateurs de puissance RF.



Spécifications	Sub-6GHz	mmW
Fréquences (GHz)	3.4-3.8/4.8-5	24.75-27.5/37-42.5
BW (MHz)	>200	>800
Pout_sat (dBm)	>43	>25(III-V)/17(Si)
PAE moyen (%)	>40	>20
ACPR (dBc)	<-45	<-27.5
EVM (%)	<5% (64 QAM)/ <3% (256 QAM)	<5% (64 QAM)/ <3% (256 QAM)

Tableau 6: Exemple de spécifications PA pour la 5G[17]

Pour un amplificateur conventionnel, dans le contexte d'architectures d'antennes actives, la tension d'alimentation DC (ou polarisation) est fixe alors que la puissance RF moyenne varie au rythme des pondérations de puissance liées à la formation des faisceaux. Lorsque cette puissance RF diminue, une partie de l'énergie DC n'est pas convertie en énergie RF. Cette énergie non exploitée est dissipée sous forme de chaleur. Le rendement énergétique est donc fortement dégradé. (Figure 17)

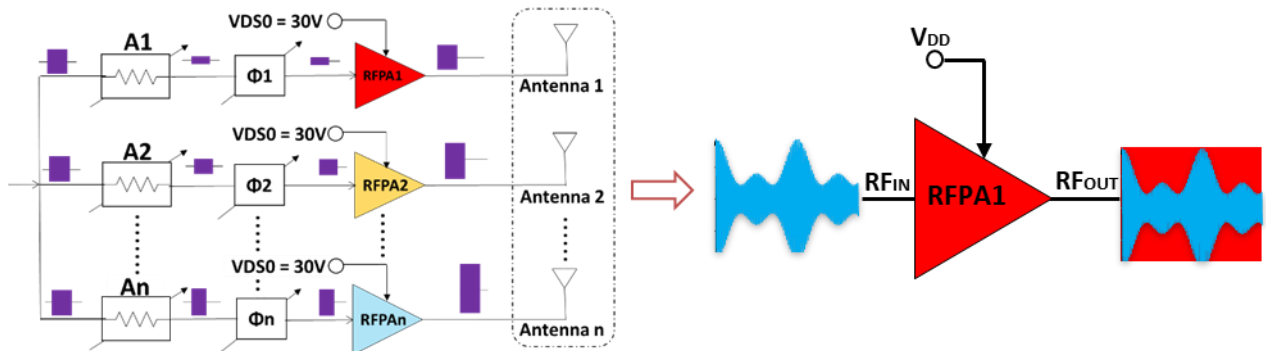


Figure 17: Architecture à polarisation fixe

De nombreuses architectures de PA dites "classique" (ex: classe AB) avec des performances intéressantes ont été rapportées [22], [31], [32], y compris des PA GaN MMIC dans la bande inférieure à 6GHz [33]–[37]. Malgré leur efficacité élevée en saturation, l'efficacité en back-off est relativement faible: inférieure à 30% pour les PA aux ondes millimétriques. Par conséquent, les architectures de PA à haut rendement doivent être optimisées pour améliorer davantage l'efficacité en fort recul de puissance.

Parmi les architecture à haute efficacité, deux font référence, à savoir les architectures Doherty et celles de suivi d'enveloppe (ET: Envelope Tracking) qui ont été adoptées avec succès dans les systèmes de transmission 4G. Ces architectures reposent sur les principes de modulation de charge (Doherty) et de modulation de polarisation (ET).

### I.5.1. Technique de modulation de charge: Architecture Doherty

La technique de modulation de charge, utilisée dans les architectures Doherty, consiste à varier la charge dynamiquement par le biais de la tension fondamentale ( $V_{DS1}$ ) en fonction du niveau de puissance d'entrée [38], [39]. La diminution de charge, liée à l'augmentation de  $P_e$ , améliore par conséquent le rendement comme il est illustré dans la Figure 18.

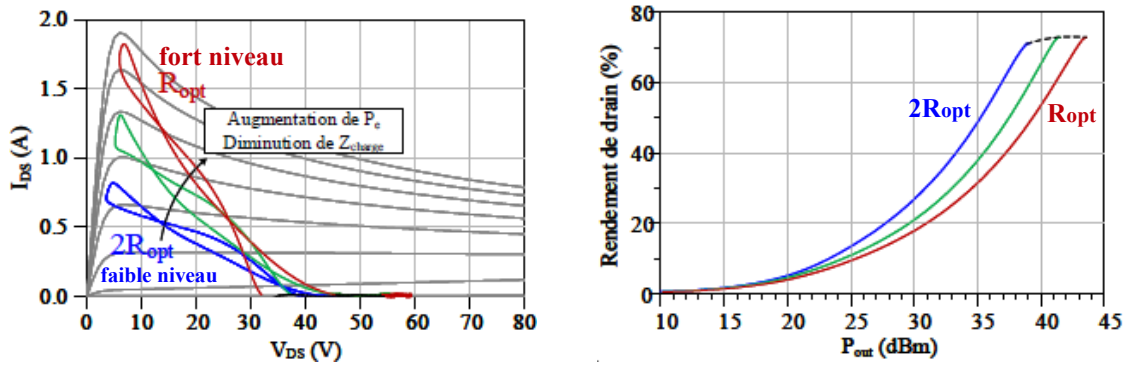


Figure 18: Cycles de charge & rendement d'un amplificateur en classe B pour 3 charges différentes [39]

L'architecture d'amplificateur Doherty (DPA) est la plus utilisée dans les stations de base actuelles. Le grand nombre de publications recensées sur cette architecture témoigne de sa large utilisation. Son principe de fonctionnement ainsi que quelques résultats obtenus au travers des publications [25], [40]–[42] sont exposés ci-après.

Le DPA est composé d'un amplificateur dit "Principal", polarisé en classe B ou en classe AB pour fonctionner à des niveaux de puissance inférieurs et un amplificateur dit "Auxiliaire" polarisé en classe C pour faire varier la charge de l'amplificateur principal à des niveaux de puissance plus élevés. La topologie Doherty classique est illustrée à la Figure 19, elle intègre des amplificateurs séparés par une ligne quart d'onde (élément clé de la technique modulation de charge), et une seconde ligne  $\lambda/4$  à l'entrée pour compenser le déphasage de  $90^\circ$  introduit par celle de sortie [43].

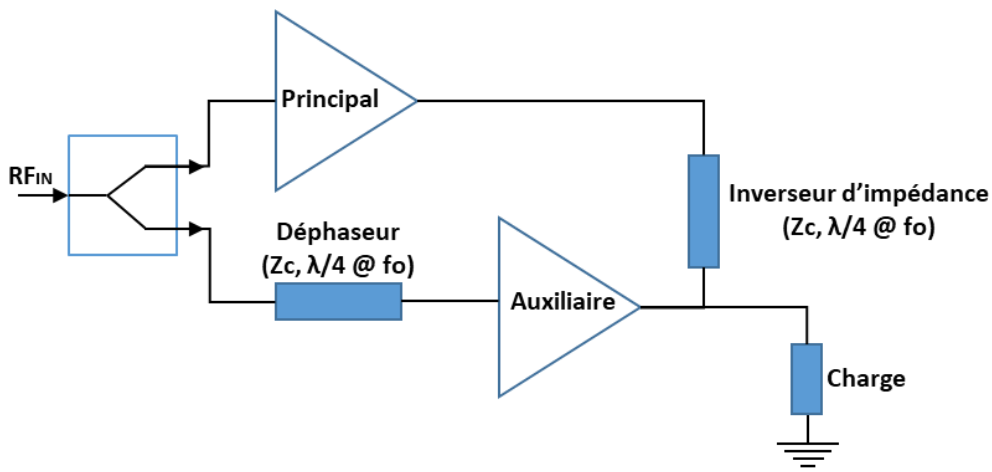


Figure 19: Architecture conventionnelle de l'amplificateur Doherty

Dans la référence [25], une architecture Doherty symétrique de surface  $3 \times 2 \text{ mm}^2$  comprenant 2 étages avec 4 transistors ( $2 \times 50 \mu\text{m}$  &  $4 \times 75 \mu\text{m}$ ) sur technologie GaN-Si a été réalisée (Figure 20). Elle est polarisée sous 12V avec un PA principal fonctionnant en classe AB et l'auxiliaire en classe C légère. Pour un signal CW à 28GHz, le PA atteint une puissance de sortie saturée de 32 dBm avec un gain de 13dB et une efficacité en puissance ajoutée proche de 30% sur 6dB de recul en puissance de sortie. Les performances restent quasi constantes sur une bande passante supérieure à 1GHz.

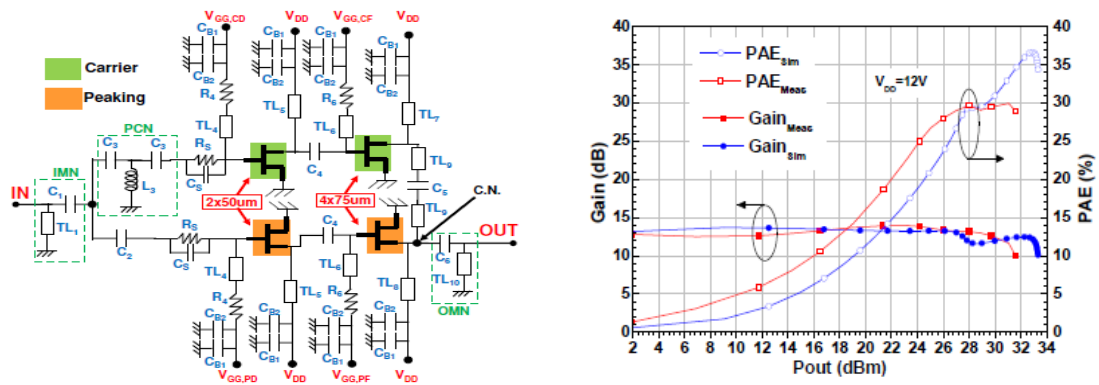


Figure 20: Circuit & courbes de performances [25]

Afin d'atteindre de hauts rendements et les puissances de sortie requises dans la bande Ka pour les applications 5G, la référence [40] présente un PA Doherty composé de 2 étages avec 4 transistors (8x40um & 8x50um) en technologie HEMT GaN (cf. Figure 21). Le DPA atteint une puissance de sortie de saturation mesurée de 35,6 dBm (3,6 W) et une PAE de 25,5 %. Une PAE entre 22,7% et 19,5% est obtenue à 6dB et 8dB de back-off respectivement. De plus, la mesure d'ACPR est de -25/-27dBc et la PAE est de 20,5 % à une puissance moyenne de sortie de 27,6 dBm sous un signal modulé 100 MHz 64QAM à 27.5-29.5GHz.

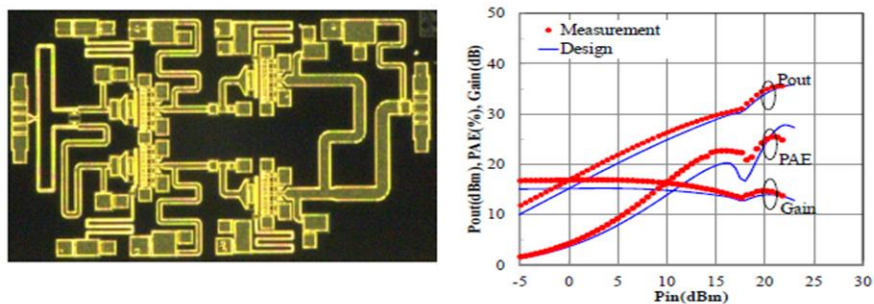


Figure 21: Layout & courbes de performances [40]

La publication [41], présente un amplificateur Doherty à 26GHz MMIC entièrement intégré (Figure 22). L'amplificateur de puissance Doherty proposé ici utilise une technologie HEMT GaN de 0,15um composé par 4 DPA symétriques. Il atteint un gain maximal de 13,6dB et une puissance de sortie saturée de plus de 32dBm à 24-28GHz, avec une PAE crête de 21,7% et une PAE de 20% à 6dB de back-off à la fréquence de 26GHz.

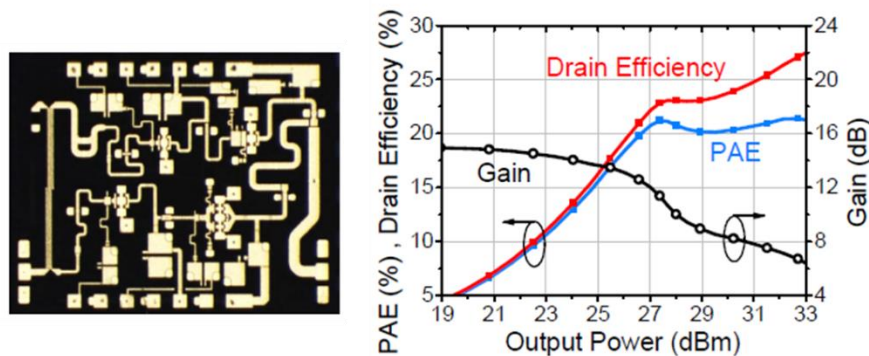


Figure 22: Layout & courbes de performances [41]

Un DPA à deux étages, de surface de 2,86mm<sup>2</sup> en technologie GaAs 0.15um a été réalisé (Figure 23) [42]. Pour miniaturiser la taille, un coupleur en entrée a été intégré, le DPA présente une puissance de sortie mesurée de 26dBm et un gain moyen mesuré de 12dB. La PAE mesurée à la saturation est de 40 % et de 29% à 6dB de puissance de sortie. De plus, un ACPR de -45dBc a été mesuré à l'aide d'une pré-distorsion numérique (DPD).

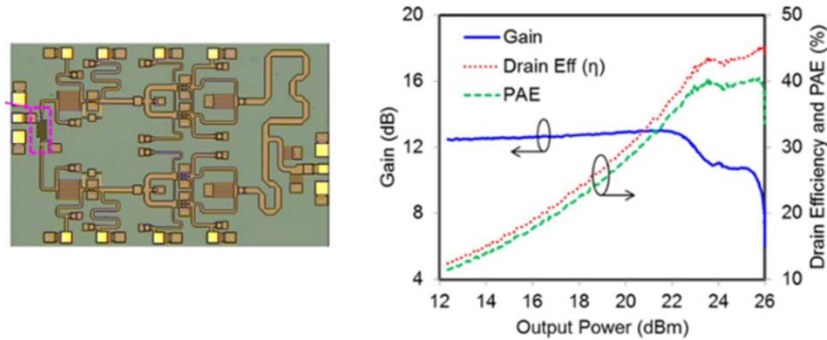


Figure 23: Layout & courbes de performances [42]

Plusieurs remarques sur les travaux présentés, peuvent être faites :

- Les DPA présentés atteignent des rendements maximums de l'ordre de 40% à  $P_{SAT}$  et à fort recul en puissance. Ils répondent aux exigences de puissance de sortie ~qqS Watts et de surfaces requises pour les applications mMIMO.
- La réalisation d'amplificateur multi-étages permet d'améliorer le gain aux fréquences mmW. De plus, ces architectures multi-étages permettent un recul de puissance plus important (>6dB de OBO).

Dans l'ensemble, les DPA présentés ont des rendements satisfaisants au vue des fréquences mmW. En revanche, deux inconvénients majeurs sont associés à cette architecture :

- Bande passante limitée : essentiellement liée à la ligne quart d'onde. Bien que très simple et efficace pour l'inversion, elle est particulièrement bande étroite. Le DPA est généralement limité à moins de 10% de bande passante fractionnée.

- Dégradation de la linéarité : Les amplificateurs à modulation de charge tels que le DPA présentent une forte distorsion de phase (distorsion AM/PM) due à la variation de la charge. Les DPA employés dans les stations de base sont systématiquement mis en œuvre avec la pré-distorsion numérique (DPD) afin d'atténuer ce problème et d'exploiter pleinement le rendement élevé. Il s'agit d'un facteur limitant car de nombreux scénarios ne peuvent pas appliquer la DPD, tels que les terminaux mobiles, les nano-stations de base ou les systèmes massive MIMO.[44]

Afin de positionner cette technique à l'échelle des techniques haut rendement de référence, le Tableau 7 dresse l'état de l'art des PA mmW pour différentes architectures.

Ref.	Architecture PA	Taille (mm <sup>2</sup> )	Freq. (GHz)	Pout (dBm)	PAE (%)	Gain (dB)
[25]	Doherty 2 étages	3x2	28	32	30	13
[40]	Doherty 2 étages	2.7 x 1.6	27.5-29.5	35.6	20.5	15.8
[41]	Doherty 2 étages symétrique	2.5x2	26	32	21.7	13.6
[42]	Doherty à deux étages	2.86	25,5 - 33	26	40	12

Tableau: 7 Etat de l'art PA Doherty GaN en mmW

Ce relevé bibliographique, non-exhaustif, montre que pour l'ensemble des architectures de type Doherty, le rendement est inférieur à 40% et devient faible à fort recul en puissance.

Ces travaux de thèse portent sur un autre type d'architectures à haut rendement utilisant le principe de modulation de polarisation, visant à apporter une contribution à la réduction de la consommation des PA millimétriques par la mise en œuvre des techniques ET<sup>13</sup>/APT<sup>14</sup>.

## I.5.2. Technique de modulation de polarisation: Architecture ET/APT

### I.5.2.1. Enveloppe Tracking

La technique d'Enveloppe Tracking (ET) consiste à moduler la tension de polarisation  $V_{DS0}$  de l'amplificateur au rythme de la puissance de l'enveloppe du signal [45]. La diminution de  $V_{DS0}$ , par conséquent la diminution de  $P_e$ , résulte à l'amélioration du rendement. (cf. Figure 24)

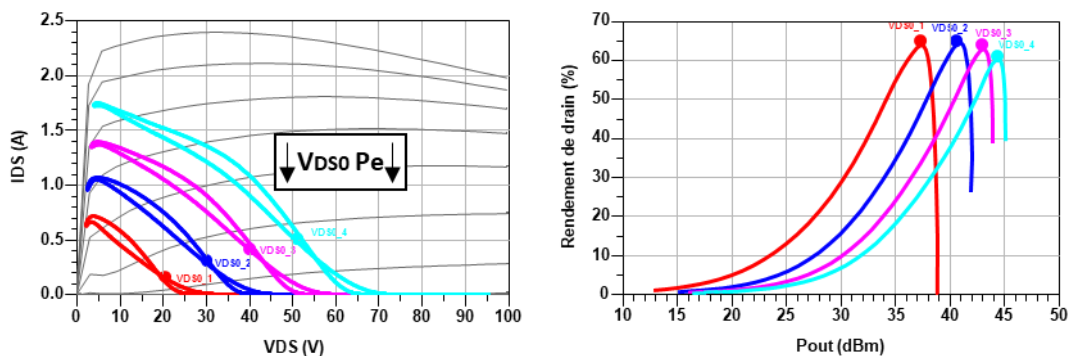


Figure 24: Cycles de charge & rendement d'un amplificateur en classe AB pour 4  $V_{DS0}$  différents

L'architecture d'un système ET est composée, en plus du PA, d'un modulateur de polarisation (SM: Supply Modulator) pour gérer dynamiquement la polarisation de l'amplificateur afin d'obtenir un rendement optimal selon le principe : "le PA ne reçoit que l'énergie DC dont il a besoin pour fonctionner". (Figure 25)

<sup>13</sup> ET : Enveloppe Tracking

<sup>14</sup> APT : Average Power Tracking

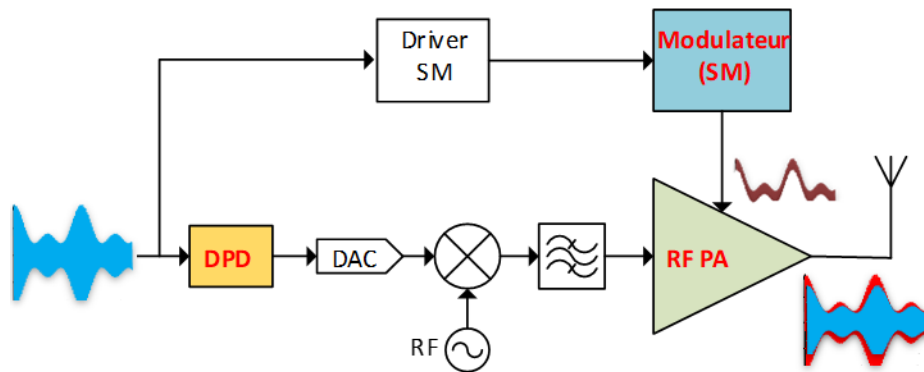


Figure 25: Architecture ETPA

Deux approches sont envisageables pour la mise en œuvre de l'ET :

- Envelope Tracking Discret (ETD) : pour lequel le modulateur génère des niveaux discrets de polarisation.
- Envelope Tracking Continu (ETC) : pour lequel le modulateur reproduit le plus fidèlement possible et de façon analogique les variations de l'enveloppe.

Ces deux configurations se distinguent notamment par la mise en forme dynamique des tensions de polarisation comme représentées dans la Figure 26.[46]

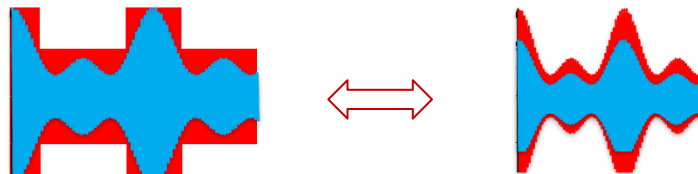


Figure 26: ETD vs ETC

Avec l'objectif d'utiliser un amplificateur en polarisation dynamique, il est nécessaire de déterminer la loi de commande de polarisation de drain. Il convient, dans un premier temps, de définir la trajectoire de polarisation optimale de l'amplificateur en fonction du niveau de puissance de sortie. Pour cela, l'amplificateur est caractérisé statiquement avec un signal CW ou dynamiquement avec un signal modulé (16QAM, 64QAM...) pour différentes tensions de polarisation de drain. Une table, reliant la tension de polarisation de drain au niveau de puissance de sortie est alors extraite. La trajectoire de polarisation peut être choisie pour privilégier la linéarité (contrôle à gain constant), maximiser l'efficacité énergétique du système (contrôle à rendement maximal) ou un compromis entre les deux. [47]

La Figure 27 montre les lois de commande discrètes en PAE-max et gain constant ainsi que les caractéristiques statiques associées à ces trajectoires de polarisation.

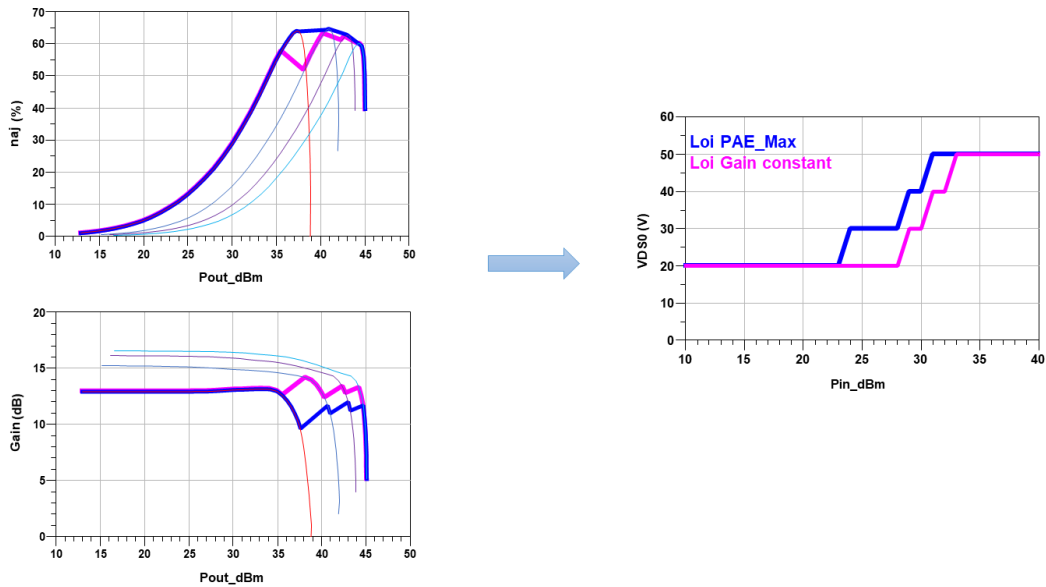


Figure 27: Caractéristiques en statique de PA & lois de commande compromis PAE<sub>MAX</sub> et Gain constant

Dans ce système, l'élément critique est le modulateur de polarisation. La mise en œuvre complexe de ce système, est due aux contraintes liées à la conception du modulateur de polarisation. En effet, le SM est soumis à plusieurs contraintes, telles que :

- La contrainte énergétique : avoir une efficacité énergétique très élevée (> 85%) pour ne pas impacter le rendement global du système.

$$\eta_{\text{GLOBAL}} = \eta_{\text{PA}} \times \eta_{\text{SM}}$$

- La contrainte en puissance : délivrer une puissance suffisante pour alimenter l'amplificateur (au moins le double de la puissance de sortie du PA à saturation)
- La contrainte sur la charge du SM : supporter les variations à forte niveau de l'impédance à l'accès de drain vue par le modulateur
- La contrainte de bande passante : posséder une bande passante au moins égale à la bande passante de l'enveloppe (de la dizaine de MHz à quelques centaines de MHz) pour des signaux 5G mmW à large bande passante.

Plusieurs travaux implémentant différentes topologies concernant la technique de suivi d'enveloppe ont été réalisés, notamment pour les applications en sub-6GHz. [33]–[37] [48]. Ces travaux pointent, d'une manière unanime, la difficulté de concevoir des modulateurs de polarisation pour adresser les applications en millimétriques.

Pour les applications en millimétriques, l'article présenté par le laboratoire FBH [49], propose un système ETD full MMIC intégrant un PA à un seul étage et un modulateur de polarisation à niveau discret (classe G). Il s'agit d'un système développé pour les applications MIMO 5G dans la gamme de fréquences de 24 à 28 GHz et pour les applications spatiales à 20 GHz. Le MMIC est fabriqué dans le process GaN-HEMT 150nm du laboratoire FBH. Les performances en statique (sous signal CW) indiquent une amélioration de rendement de 28 points à 26,6dBm de puissance de sortie sur une large gamme de tension de polarisation (8-28V).

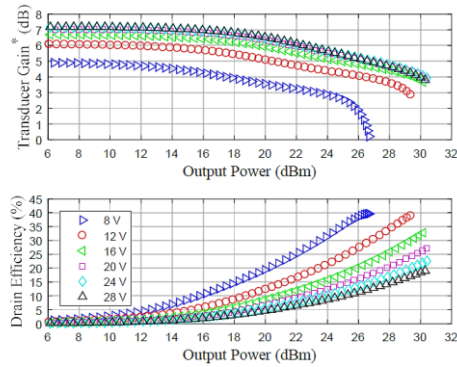
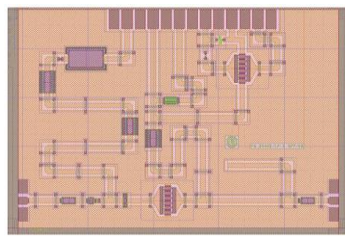


Figure 28: Layout & courbes de performances [49]

A notre connaissance à l'heure actuelle, nous n'avons pas noté dans la littérature de publications majeures sur les systèmes ET full MMIC adressant les fréquences millimétriques.

Développer des dispositifs en millimétrique (bande Ka) permet d'augmenter significativement les bandes passantes jusqu'à quelques GHz (10% de bande à 27GHz = 2,7GHz). Une solution d'enveloppe tracking ne peut couvrir des bandes instantanées aussi importantes. C'est pourquoi dans le cadre de ces travaux, une alternative à investiguer est la gestion de polarisation des PA vis-à-vis de variations de puissance plus lentes (puissance moyenne du signal RF modulé) liées à la formation de faisceaux pour les systèmes MIMO (Figure 29). De ce fait, la vitesse de balayage du faisceau étant faible, la bande passante du modulateur, dans ce cas, n'est plus une contrainte forte et ses performances énergétiques sont améliorées.

### I.5.2.2. Average Power Tracking

La technique d'amélioration de l'efficacité énergétique Average Power Tracking (APT) consiste donc à gérer dynamiquement la polarisation de l'amplificateur en fonction de la formation du faisceau de l'antenne. Ceci apporte des nuances à la technique d'ET comme développé ci-dessous.

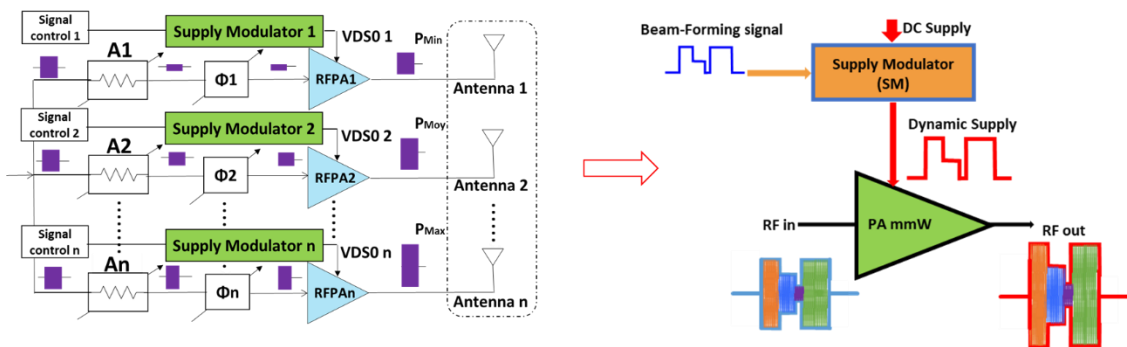


Figure 29: Architecture APT-PA

La formation de faisceau de l'antenne, dans les architectures MIMO conventionnelles, se fait par la pondération en amplitude des signaux RF. Ceci est réalisé par l'intermédiaire des déphaseurs et des atténuateurs qui alimentent les différents éléments rayonnants.

Bien que l'architecture soit similaire à celle de l'ET, il s'agit ici d'une technique de modulation d'alimentation différente. Concrètement, l'alimentation du PA est gérée par rapport à la puissance moyenne du signal RF modulé à émettre et non plus vis-à-vis de sa puissance d'enveloppe.



La référence [19] mentionne un APT-PA qui pourrait atteindre une efficacité similaire à celle de certains ET-PA sans DPD pour des applications de téléphonie mobile.

Alors que les PAPR et les bandes passantes des signaux continuent d'augmenter avec la 5G, des défis subsistent quant à la manière d'obtenir un ET-PA à haut rendement car l'efficacité de son modulateur d'alimentation se dégrade fortement avec une bande passante plus large. L'APT-PA peut devenir ainsi la solution plus réaliste pour la gestion de l'énergie.

Pour atteindre des performances intéressantes, l'intégration, sur une même technologie, est incontournable du fait des fréquences millimétriques et des vitesses de commutation élevées mises en jeu ( $<1\text{ns}$ ) puisqu'une technologie hybride présenterait à l'évidence trop de pertes. Pour cette raison, la conception du SM sera axée vers un suivi discret (APTD). En effet, un suivi continu nécessiterait, un filtre de reconstruction dont la miniaturisation reste un point difficile en MMIC.

Par ailleurs, les pertes liées au couplage entre le modulateur et l'amplificateur doivent être minimisées. Le SM et le PA étant deux dispositifs fortement non-linéaires, une optimisation pertinente des performances nécessite une co-conception de ces deux circuits.

Bien que cette technique ait été évoquée dans les références [19],[50],[51],[52], les défis demeurent d'actualité. Des études plus approfondies sur la thématique sont nécessaires afin de prouver l'apport de cette technique pour les applications 5G en mmW, d'où l'intérêt de ces travaux qui visent à investiguer l'apport de la technique APT, en terme d'efficacité énergétique, pour la gestion de l'énergie des émetteurs 5G.

L'objectif de ce travail de thèse est ainsi de concevoir dans la bande de fréquences 26-30GHz, un système d'APT (SM + PA) discret quasi-MMIC et à terme entièrement intégré (full MMIC) en technologie GaN. Ceci sera plus amplement décrit dans le chapitre 3 de ce manuscrit.

## Conclusion

---

Ce premier chapitre introduit le contexte et les enjeux de la 5G comme prochaine génération de communications mobiles. Un parallèle avec les limitations du réseau actuel 4G a été présenté afin d'introduire la prochaine génération de réseaux mobiles. La 5G adressera et exploitera une variété de nouvelles applications dans divers domaines avec des degrés de criticité importante. Par conséquent, plusieurs objectifs et exigences sont disponibles et dépendront des cas d'utilisation. En effet, elle sera le premier réseau créé pour des cas d'utilisation centrée sur l'expérience utilisateur. Par la suite, les indicateurs de performance clés (KPI) de la 5G ont été discutés, ainsi que les technologies et les solutions attendues pour faire face à aux exigences de débit, de capacité et de connexion. Ces technologies et solutions présentent toutes d'énormes avantages, mais également des inconvénients. Parmi ces dernières, une attention particulière a été portée aux bandes de fréquences millimétriques et au massive MIMO.

Dans un second temps, au niveau système, les différentes architectures de stations de base ont été abordées. Ensuite, l'impact du choix de l'architecture de formation de faisceaux au niveau circuit, les problématiques de complexité du matériel, d'intégration, d'efficacité et de coût ont été présentées. Cette partie a permis, d'une part, de présenter de façon synthétique le rôle et la place de la fonction amplification de puissance RF dans une chaîne de transmission. D'autre part, elle a permis d'exposer l'antagonisme existant entre les performances en efficacité énergétique et en linéarité de l'amplification de puissance RF soumis aux signaux modulés à fort PAPR et large bande passante nécessaires aux applications 5G haut débit (eMBB).

Finalement, après l'analyse des différents paramètres caractéristiques d'un PA, un état de l'art est dressé des architectures les plus prometteuses. Les verrous technologiques, les difficultés de conception et d'intégration ont été par la suite exposées.

Cette analyse permet de comparer les différentes topologies et de choisir celle qui convient le mieux à un cas d'utilisation donné. Il a été souligné que les architectures fonctionnant à polarisation dynamique (ET-PA/APT-PA) présentent un intérêt particulier en raison de leurs potentialités en matière de rendement et linéarité. Cependant, l'architecture ET-PA présente toujours des limitations, au niveau modulateur, en matière de bande de passante pour les applications millimétriques tandis que l'architecture APT-PA a été très peu développée dans la littérature. Pour cette dernière, le fait de suivre la puissance moyenne du signal RF modulé permet, d'avoir une bande passante plus faible (qqz MHz) pour le SM et espérer une linéarisation vis-à-vis de la polarisation plus simple du côté du PA tout en conservant de niveau de rendement global élevé.

L'objectif de ces travaux de thèse porte ainsi sur la mise en œuvre de ces techniques sur des amplificateurs en bande Ka. Il s'inscrit sur la recherche d'architectures performantes de modulateurs de polarisation mais avec une orientation liée à la montée en bande millimétrique et donc à la co-conception MMIC du modulateur de polarisation et de l'amplificateur de puissance pour les émetteurs de télécommunication 5G.

À cet effet, les étapes préliminaires seront présentées dans les chapitres suivants. Le chapitre II se focalisera sur la conception d'un PA à suivi d'enveloppe (ET-PA) pour les applications

sub-6Hz, puis dans le chapitre III, la conception d'un modulateur de polarisation haut rendement et large bande passante pour les PA à suivi de puissances moyennes du signal RF modulé (APT-PA) liées à la formation des faisceaux en bande millimétrique (26-28 GHz) sera investiguée.

## Références bibliographiques

---

- [1] « 3GPP ». <https://www.3gpp.org/>
- [2] « DOCOMO 5G White Pape », p. 13.
- [3] « Evaluation de l'exposition du public aux ondes électromagnétiques 5G ». Disponible:<https://www.anfr.fr/fileadmin/mediatheque/documents/expacement/CND/Rapport-ANFR-presentation-generale-5G.pdf>
- [4] M. Agiwal, A. Roy, et N. Saxena, « Next Generation 5G Wireless Networks: A Comprehensive Survey », *IEEE Commun. Surv. Tutor.*, vol. 18, n° 3, p. 1617-1655, 2016, doi: 10.1109/COMST.2016.2532458.
- [5] K. Harrouche et F. Medjdoub, « GaN-based HEMTs for mm-wave applications », Chap 3, p. 39.
- [6] D. Schnaufer, « 5G RF For Dummies®, 2nd Qorvo Special Edition », p. 53, 2020.
- [7] « InDesign-Understanding-mmWave-for-5G-Networks.pdf ». Disponible sur: <https://www.5gamericas.org/wp-content/uploads/2020/12/InDesign-Understanding-mmWave-for-5G-Networks.pdf>
- [8] J. Zhang, X. Yu, et K. B. Letaief, « Hybrid Beamforming for 5G and Beyond Millimeter-Wave Systems: A Holistic View », *IEEE Open J. Commun. Soc.*, vol. 1, p. 77-91, 2020, doi: 10.1109/OJCOMS.2019.2959595.
- [9] T. Cameron, « Bits to Beams: RF Technology Evolution for 5G Millimeter Wave Radios », Disponible sur: <https://www.analog.com/en/thought-leadership/bits-to-beams-rf-tech-evolution-5g-milli-wave-radios.html>.
- [10] T. Cameron, « RF Technology for the 5G Millimeter Wave Radio », Disponible sur: <https://www.analog.com/en/technical-articles/rf-tech-for-the-5g-millimeter-wave-radio.html>.
- [11] W. Chen, G. Lv, X. Liu, D. Wang, et F. M. Ghannouchi, « Doherty PAs for 5G Massive MIMO: Energy-Efficient Integrated DPA MMICs for Sub-6-GHz and mm-Wave 5G Massive MIMO Systems », *IEEE Microw. Mag.*, vol. 21, n° 5, p. 78-93, mai 2020, doi: 10.1109/MMM.2020.2971183.
- [12] J. Wu, Y. Zhang, M. Zukerman, et E. K.-N. Yung, « Energy-Efficient Base-Stations Sleep-Mode Techniques in Green Cellular Networks: A Survey », *IEEE Commun. Surv. Tutor.*, vol. 17, n° 2, p. 803-826, 2015, doi: 10.1109/COMST.2015.2403395.
- [13] X. Ge, J. Yang, H. Gharavi, et Y. Sun, « Energy Efficiency Challenges of 5G Small Cell Networks », *IEEE Commun. Mag.*, vol. 55, n° 5, p. 184-191, mai 2017, doi: 10.1109/MCOM.2017.1600788.
- [14] K. N. R. S. V. Prasad, E. Hossain, et V. K. Bhargava, « Energy Efficiency in Massive MIMO-Based 5G Networks: Opportunities and Challenges », *IEEE Wirel. Commun.*, vol. 24, n° 3, p. 86-94, juin 2017, doi: 10.1109/MWC.2016.1500374WC.
- [15] B. Moret, « Amplificateur de puissance autonome pour applications OFDM et beamforming de la 5G aux fréquences millimétriques en technologie CMOS avancée », Ph.D. dissertation, Bordeaux, 2017, p. 161.

- [16] H. Wang, P. M. Asbeck, et C. Fager, « Millimeter-Wave Power Amplifier Integrated Circuits for High Dynamic Range Signals », *IEEE J. Microw.*, vol. 1, n° 1, 2021, doi: 10.1109/JMW.2020.3035897.
- [17] X. Liu, G. Lv, D. Wang, W. Chen, et F. M. Ghannouchi, « Energy-efficient power amplifiers and linearization techniques for massive MIMO transmitters: a review », *Front. Inf. Technol. Electron. Eng.*, vol. 21, n° 1, janv. 2020, doi: 10.1631/FITEE.1900467.
- [18] A. Larie, « Conception d'amplificateurs de puissance hautement linéaires à 60 GHz en technologies CMOS nanométriques », Ph.D. dissertation, Bordeaux, 2014, p. 208.
- [19] D. Y. C. Lie, J. C. Mayeda, Y. Li, et J. Lopez, « A Review of 5G Power Amplifier Design at cm-Wave and mm-Wave Frequencies », *Wirel. Commun. Mob. Comput.*, vol. 2018, juill. 2018, doi: 10.1155/2018/6793814.
- [20] S. Shinjo, K. Nakatani, K. Tsutsumi, et H. Nakamizo, « Integrating the Front End: A Highly Integrated RF Front End for High-SHF Wide-Band Massive MIMO in 5G », *IEEE Microw. Mag.*, vol. 18, n° 5, juill. 2017, doi: 10.1109/MMM.2017.2690883.
- [21] D. Y. C. Lie, J. C. Mayeda, et J. Lopez, « Highly efficient 5G linear power amplifiers (PA) design challenges », *International Symposium on VLSI Design, Automation and Test (VLSI-DAT)*, avr. 2017, doi: 10.1109/VLSI-DAT.2017.7939653.
- [22] K. Nakatani, Y. Yamaguchi, Y. Komatsuzaki, et S. Shinjo, « Millimeter-Wave GaN Power Amplifier MMICs for 5G Application », *IEEE International Symposium on Circuits and Systems (ISCAS)*, mai 2019, doi: 10.1109/ISCAS.2019.8702133.
- [23] W.-C. Huang et H. Wang, « An inductive-neutralized 26-dBm K-/Ka-band power amplifier with 34% PAE in 90-nm CMOS », *IEEE Trans. Microw. Theory Tech.*, vol. 67, n° 11, nov. 2019, doi: 10.1109/TMTT.2019.2936563.
- [24] D. Wang, W. Chen, L. Chen, et Z. Feng, « A Broadband Linear Millimeter-Wave Power Amplifier With an Adaptive Bias Circuit », *IEEE MTT-S International Wireless Symposium (IWS)*, mai 2019, doi: 10.1109/IEEE IWS.2019.8804014.
- [25] R. Giofrè, A. Del Gaudio, et E. Limiti, « A 28 GHz MMIC Doherty Power Amplifier in GaN on Si Technology for 5G Applications », in *2019 IEEE MTT-S International Microwave Symposium (IMS)*, juin 2019, doi: 10.1109/MWSYM.2019.8700757.
- [26] D. P. Nguyen, B. L. Pham, et A.-V. Pham, « A Compact Ka-Band Integrated Doherty Amplifier With Reconfigurable Input Network », *IEEE Trans. Microw. Theory Tech.*, vol. 67, n° 1, janv. 2019, doi: 10.1109/TMTT.2018.2874249.
- [27] « Gallium Nitride (GaN) Physics, Devices and Technology by Farid Medjdoub and Krzysztof Iniewski.pdf ».
- [28] G. Meneghesso, M. Meneghini, et E. Zanoni, Éd., *Gallium Nitride-enabled High Frequency and High Efficiency Power Conversion*. Cham: Springer International Publishing, 2018. doi: 10.1007/978-3-319-77994-2.
- [29] A. Moore, « GaN RF Technology For Dummies », p. 27, 2015.
- [30] « 5g-semiconductor-solutions-infrastructure-and-fixed-wireless-access-ebook-mwj.pdf ».

- [31] J. C. Mayeda, D. Y. C. Lie, et J. Lopez, « A Highly Efficient 18–40 GHz Linear Power Amplifier in 40-nm GaN for mm-Wave 5G », *IEEE Microw. Wirel. Compon. Lett.*, vol. 31, n° 8, p. 1008-1011, août 2021, doi: 10.1109/LMWC.2021.3085241.
- [32] N. Estella, E. Camargo, J. Schellenberg, et L. Bui, « High-Efficiency, Ka-band GaN Power Amplifiers », in *2019 IEEE MTT-S International Microwave Symposium (IMS)*, juin 2019, p. 568-571. doi: 10.1109/MWSYM.2019.8701005.
- [33] Y. Komatsuzaki *et al.*, « A High Efficiency 3.6-4.0 GHz Envelope-Tracking Power Amplifier Using GaN Soft-Switching Buck-Converter », *IEEE/MTT-S International Microwave Symposium - IMS*, juin 2018, doi: 10.1109/MWSYM.2018.8439225.
- [34] M. R. Duffy, G. Lasser, M. Olavsbråten, E. Berry, et Z. Popović, « Efficient Multisignal 2–4-GHz Power Amplifier With Power Tracking », *IEEE Trans. Microw. Theory Tech.*, vol. 66, n° 12, déc. 2018, doi: 10.1109/TMTT.2018.2879344.
- [35] T. Cappello, P. Pednekar, C. Florian, S. Cripps, Z. Popovic, et T. W. Barton, « Supply- and Load-Modulated Balanced Amplifier for Efficient Broadband 5G Base Stations », *IEEE Trans. Microw. Theory Tech.*, vol. 67, n° 7, p. 3122-3133, juill. 2019, doi: 10.1109/TMTT.2019.2915082.
- [36] Z. Popovic, « Amping Up the PA for 5G: Efficient GaN Power Amplifiers with Dynamic Supplies », *IEEE Microw. Mag.*, vol. 18, n° 3, p. 137-149, mai 2017, doi: 10.1109/MMM.2017.2664018.
- [37] A. Nasri *et al.*, « Design of a Wideband Doherty Power Amplifier with High Efficiency for 5G Application », *Electronics*, vol. 10, n° 8, p. 873, avr. 2021, doi: 10.3390/electronics10080873.
- [38] Z. Wang, « High-Efficiency Load Modulation Power Amplifiers for Wireless Communications », p. 389.
- [39] A. Courty, « Architecture d'amplificateur de puissance linéaire et à haut rendement en technologie GaN de type Doherty numérique », Ph.D. dissertation, Limoges, 2019, p. 210.
- [40] K. Nakatani, Y. Yamaguchi, Y. Komatsuzaki, S. Sakata, S. Shinjo, et K. Yamanaka, « A Ka-Band High Efficiency Doherty Power Amplifier MMIC using GaN-HEMT for 5G Application », in *2018 IEEE MTT-S International Microwave Workshop Series on 5G Hardware and System Technologies (IMWS-5G)*, août 2018, p. 1-3. doi: 10.1109/IMWS-5G.2018.8484612.
- [41] R. Guo, H. Tao, et B. Zhang, « A 26 GHz Doherty power amplifier and a fully integrated 2x2 PA in 0.15 $\mu$ m GaN HEMT process for heterogeneous integration and 5G », in *2018 IEEE MTT-S International Wireless Symposium (IWS)*, mai 2018, p. 1-4. doi: 10.1109/IEEE-IWS.2018.8401017.
- [42] D. P. Nguyen, B. L. Pham, et A.-V. Pham, « A compact 29% PAE at 6 dB power back-off E-mode GaAs pHEMT MMIC Doherty power amplifier at Ka-band », in *2017 IEEE MTT-S International Microwave Symposium (IMS)*, juin 2017, p. 1683-1686. doi: 10.1109/MWSYM.2017.8058964.
- [43] « Master's thesis behavior of the rf power amplifier under a varying load condition in 5g massive mimo base station.pdf ».
- [44] K. Vivien, « Linearity and Efficiency of Load Modulated Power Amplifiers », p. 190.

- [45] Z. Wang, *Envelope tracking power amplifiers for wireless communications*. Boston: Artech House, 2014.
- [46] P. Augeau, « Alimentations de puissance agiles en technologie GaN pour l'amplification de puissance RF », Ph.D. dissertation, Limoges, 2014, p. 142.
- [47] A. Delias, « Polarisation dynamique de drain et de grille d'un amplificateur RF GaN appliquée à un fonctionnement RF impulsif à plusieurs niveaux », Ph.D. dissertation, Limoges, 2015, p. 216.
- [48] H.-T. Li *et al.*, « A 20MHz Supply Modulator Designed for Envelope Tracking Power Amplifier at 42GHz », in *2019 International Conference on Microwave and Millimeter Wave Technology (ICMMT)*, Guangzhou, China, mai 2019, p. 1-3. doi: 10.1109/ICMMT45702.2019.8992149.
- [49] O. Bengtsson, N. Wolff, S. Preis, F. Schnieder, S. Chevtchenko, et W. Heinrich, « GaN-HEMT MMIC with Integrated Class-G Switching Stage for Discrete Level Supply Modulation for 20 GHz Space Applications », *IEEE MTT-S Latin America Microwave Conference (LAMC)*, 2018, doi: 10.1109/LAMC.2018.8699052, p. 3.
- [50] A. Disserand, « Nouvelle architecture d'amplificateur de puissance fonctionnant en commutation », Ph.D. dissertation, Limoges, 2017, p. 182.
- [51] « Power Efficiency Enhancement of Transmitters using Adaptive Envelope Tracking and Shaping Techniques for Small Payload Space Applications ». Disponible sur:  
<https://upcommons.upc.edu/bitstream/handle/2117/81241/memoria.pdf?sequence=1&isAllowed=y>
- [52] J. Retz, J.-F. Chiron, et N. Khat, « Envelope Tracking for 5G Mobile Handsets », *IEEE MTT-S International Microwave Conference on Hardware and Systems for 5G and Beyond (IMC-5G)*, août 2019, doi: 10.1109/IMC-5G47857.2019.9160362.

---

## **Chapitre II.**

# **Conception d'un amplificateur de puissance 35W en bande C à suivi d'enveloppe pour les applications 5G**





## Chapitre II. Conception d'un amplificateur de puissance 35W en bande C à suivi d'enveloppe pour les applications 5G

---

### II.1. Introduction

Dans ce deuxième chapitre, nous proposons la conception d'un amplificateur de puissance (PA) 35W à suivi d'enveloppe (ET) à haute efficacité énergétique fonctionnant à 4GHz pour des applications de stations de base 5G. Cet amplificateur sera réalisé en technologie GaN Qorvo hybride.

La conception d'un PA à suivi d'enveloppe présente des contraintes de conception qui lui sont propres, comme évoqué au chapitre I, telles que : le rendement en fonction de  $V_{DS0}$  à fort recul de puissance (OBO), la bande passante du circuit de polarisation, l'impédance de l'accès de drain dans la bande de base et la stabilité du circuit.

C'est basée sur ces différents critères que sera orientée la conception du PA à suivi d'enveloppe dans ce chapitre.

Les performances du PA sont évaluées par des techniques de simulations innovantes et caractérisées en conditions réelles d'utilisation sur un système expérimental intégrant la gestion de polarisation et la prédistorsion numérique.

Ce chapitre est constitué de 3 parties:

- La première partie présente une méthodologie de conception d'un amplificateur de puissance GaN 35W destiné à travailler sous une polarisation dynamique de drain.
- La deuxième partie concerne l'optimisation des performances du rendement en puissance ajoutée sur une large gamme de tensions de polarisation (20V-50V), grâce à des simulations originales (en statique et dynamique) développées au laboratoire XLIM.
- La troisième partie est consacrée à la caractérisation d'un système à suivi d'enveloppe (PA+SM) en présence de signaux modulés du type 5G grâce à un banc de mesure dédié développé par Wupatec.

## II.2. Spécifications techniques du PA

En matière de spécifications techniques, le PA est destiné aux applications de stations de base de télécommunications 5G sub-6GHz. C'est pourquoi le PA doit couvrir la bande C (4-6GHz). La puissance crête visée est supérieure à 20W avec une PAE moyenne correspondante de plus de 40%. Ce niveau de puissance est un exemple typique d'utilisation des amplificateurs de fortes puissances pour station de base (macro-cells), même si la tendance actuelle du réseau est de se densifier et ainsi réduire la puissance de chaque station de base (small-cells). En ce qui concerne la linéarité, l'ACPR doit être inférieur à -45dBc afin de respecter les spécifications imposées par les signaux très larges bandes passantes pouvant aller au-delà de 200MHz. Le Tableau 8 résume l'ensemble des spécifications établies pour la conception de l'amplificateur.

Spécifications	Sub-6GHz
Fréquences	4-6GHz
BW	>200MHz
Pout_sat	>43dBm
PAE moyen	>40%
ACPR	<-45dBc
EVM	<5% (64 QAM)/<3% (256 QAM)

Tableau 8: Spécifications pour un amplificateur de puissance RF sub-6GHz 5G

A partir de ce cahier des charges, nous suivons une méthodologie de conception permettant d'optimiser les performances, telles que le rendement, le gain et la puissance de sortie.

## II.3. Méthodologie de conception

La procédure de conception du PA se décompose selon plusieurs étapes décrites sur la Figure 30.

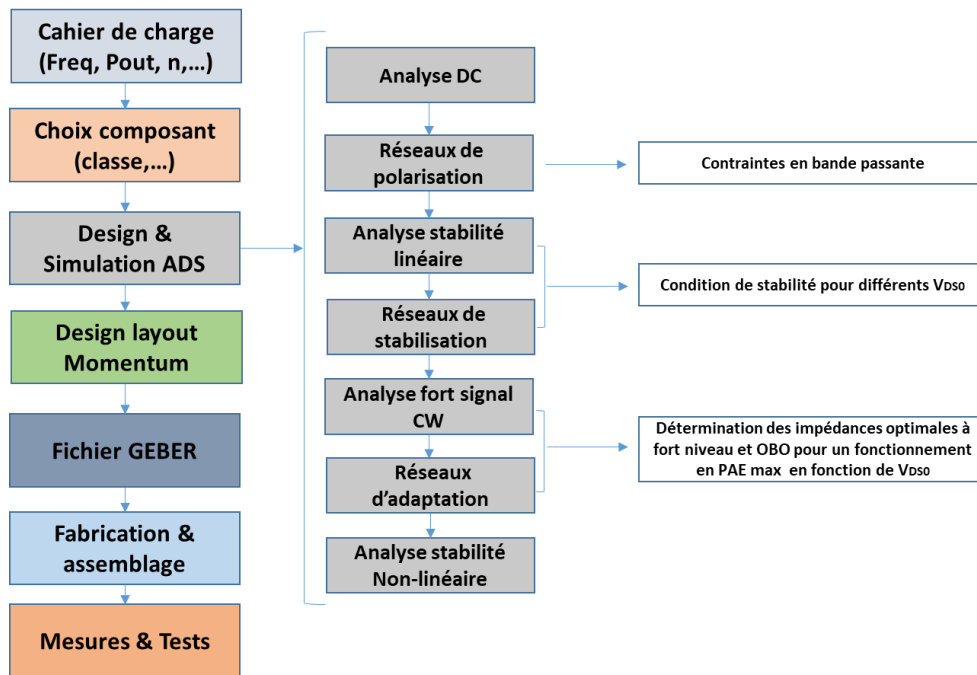


Figure 30: Etapes de la procédure de conception d'un amplificateur [1]

Lors de la conception de l'amplificateur de puissance, certaines considérations initiales doivent être prises en compte avant de procéder à toute simulation. La première étape consiste à choisir la technologie du transistor à utiliser en fonction de la puissance nominale et de la fréquence de fonctionnement. La deuxième étape consiste à choisir la classe de fonctionnement du PA et les conditions de polarisation. La troisième étape consiste à concevoir le PA sur l'approche de gestion dynamique de polarisation (ET), suivant les contraintes de conception en termes de bande passante, stabilité pour différentes polarisations et l'optimisation des performances à fort recul de puissance (OBO). Toutes ces étapes nécessaires à la conception du PA sont présentées dans les paragraphes suivants.

### II.3.1. Choix de la technologie de transistors

Sur la base de la gamme de fréquences et de l'exigence en puissance, le transistor HEMT GaN sur SiC QPD0020 de la fonderie QORVO a été choisi. Comme mentionné dans sa datasheet, ce transistor de puissance est destiné à des applications de station de base macro-cells pour des fréquences allant jusqu'à 6GHz. Il offre une tension de fonctionnement typique de 48V et une tension de drain maximale de 55V. Sa puissance de sortie nominale est de 35W. Afin d'entrevoir de bonnes performances en rendement, une classe de fonctionnement AB profonde a été retenue pour notre application.

Le boîtier du QPD0020 est de type QFN (Quad-flat-no-lead) et mesure 4mm x 3mm. Ce boîtier a l'avantage d'avoir les accès de grille, drain et source au même niveau, ce qui facilite la conception mécanique. La Figure 31 montre le boîtier QFN ainsi que l'empreinte du QPD0020.

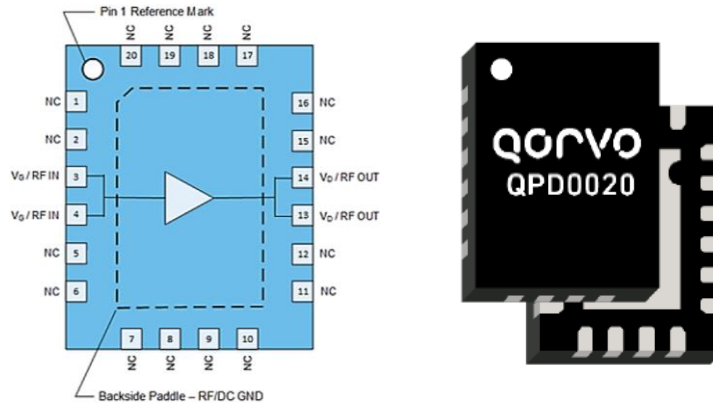


Figure 31: Empreinte du boîtier QFN du transistor QPD0020

Le modèle utilisé pour la conception du PA est mis à disposition par Modelithics. Il permet d'avoir accès au courant et à la tension intrinsèque du transistor. Il a été utilisé dans le simulateur non linéaire ADS, l'outil de conception assistée par ordinateur (CAO) de Keysight.

### II.3.1.1. Substrat RF

Le substrat utilisé est du Rogers RO4350B, en raison de très bonnes propriétés électriques en RF. Les caractéristiques du substrat sont rappelées dans le Tableau 9.

Spécifications	Permittivité $\epsilon_r$	Epaisseur H	Pertes $\tan\delta$	Epaisseur T	Conductivité
Rogers RO4350B	3,48	0,508 mm	0,0031	35 $\mu$ m	5,1e7 S/m

Tableau 9: Caractéristiques du substrat RO4350B

### II.3.2. Analyse DC – Réseaux I(V)

Afin de connaître les caractéristiques DC, telles que la tension de pincement ( $V_P$ ) et le courant de drain maximal ( $I_{DSS}$ ) du transistor utilisé, une simulation DC a été réalisée. La Figure 32 montre le résultat de l'analyse DC du transistor QPD0020. Cette analyse est importante pour choisir le point de polarisation du transistor. Dans notre cas, pour réaliser un amplificateur en classe AB profonde, la tension de polarisation de grille sera de -2.7V pour une tension de polarisation de drain de 48V, ce qui permet d'obtenir un courant de repos de 60mA.

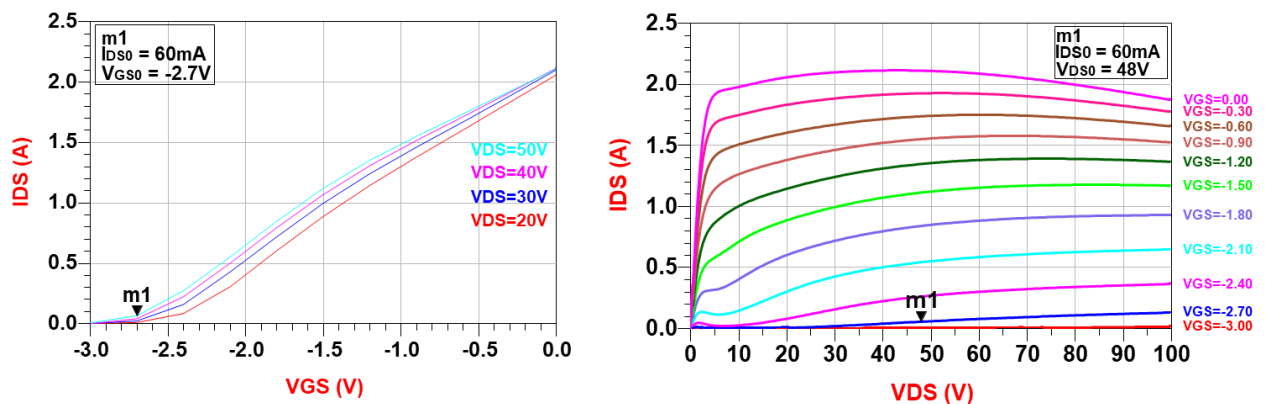


Figure 32: Caractéristiques DC I/V simulées

Il est dès à présent nécessaire de faire une remarque importante qui expliquera certaines tendances observées par la suite lors des simulations de puissance RF: à polarisation de grille

constante ( $V_{GS0}=-2.7V$ ), le courant de repos décroît lorsque la tension diminue. Avec ce modèle, la classe de fonctionnement évolue d'une classe AB profonde pour  $V_{DS0}=48V$  vers une classe B pour  $V_{DS0}$  inférieur à 20V.

### II.3.3. Conception des circuits de polarisation

Lors de la conception de l'amplificateur, l'un des points clés est la réalisation des réseaux de polarisation de grille et de drain, conçus pour permettre un découplage des bandes de fréquences BF et RF.

La bande de fréquences autour du fondamental doit être entièrement transmise vers le circuit d'adaptation de sortie. Au point de connexion sur la ligne RF, le circuit de polarisation doit ramener une impédance élevée (CO) à la fréquence fondamentale  $f_0$  et une impédance très faible (CC) à la fréquence  $2f_0$ . Pour cela, on place un stub papillon qui présente une impédance faible à  $f_0$ , que l'on associe à une ligne quart d'onde, pour obtenir un circuit-ouvert à la fréquence fondamentale dans le plan de la ligne RF principale. (cf. Figure 33)

Cette technique permet, par la suite, la conception d'un circuit d'adaptation en réglant les impédances de charge à la fréquence fondamentale et à l'harmonique 2 de manière quasi-indépendante.

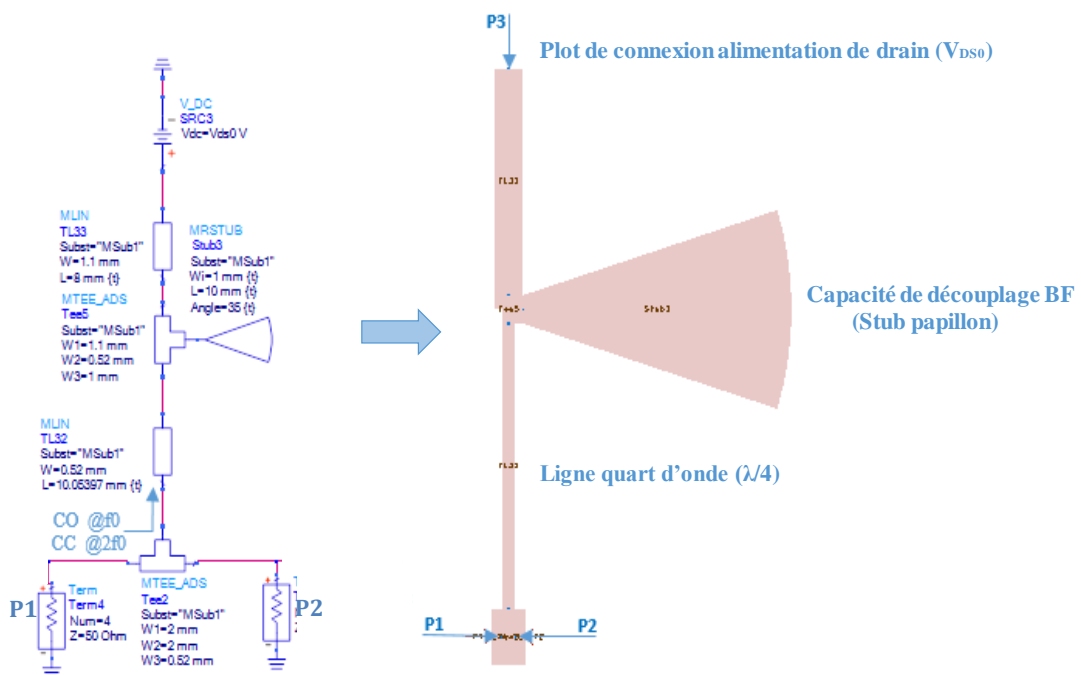


Figure 33: Circuit de polarisation de drain en éléments distribués

La Figure 34.a) montre le résultat de simulation du circuit de polarisation de drain. On observe que cette topologie présente à l'accès RF d'entrée (plan P1) un coefficient de réflexion inférieur à -20dB entre 3,5GHz et 4,8GHz. Une forte impédance est donc présentée autour du fondamental, ainsi, le signal RF est bien découplé du DC. Le coefficient de transmission est proche de 0dB sur la bande, et il est inférieur à -10dB entre 9,2GHz et 9,6GHz, signifiant ainsi qu'une faible impédance est présentée autour de  $2f_0$ . Du point de vue des basses fréquences, on observe que le coefficient de transmission reste inférieur à -10dB jusqu'à 100 MHz, ce qui est favorable aux applications de polarisation dynamique.

La Figure 34.b) présente l'évolution du coefficient de réflexion vu à l'entrée de la ligne  $\lambda/4$  lorsque le port 2 (plan P2) est déconnecté. Comme attendu, on constate que l'impédance ramenée à l'accès de polarisation autour du fondamental est proche du circuit-ouvert et à l'harmonique deux proche du court-circuit.

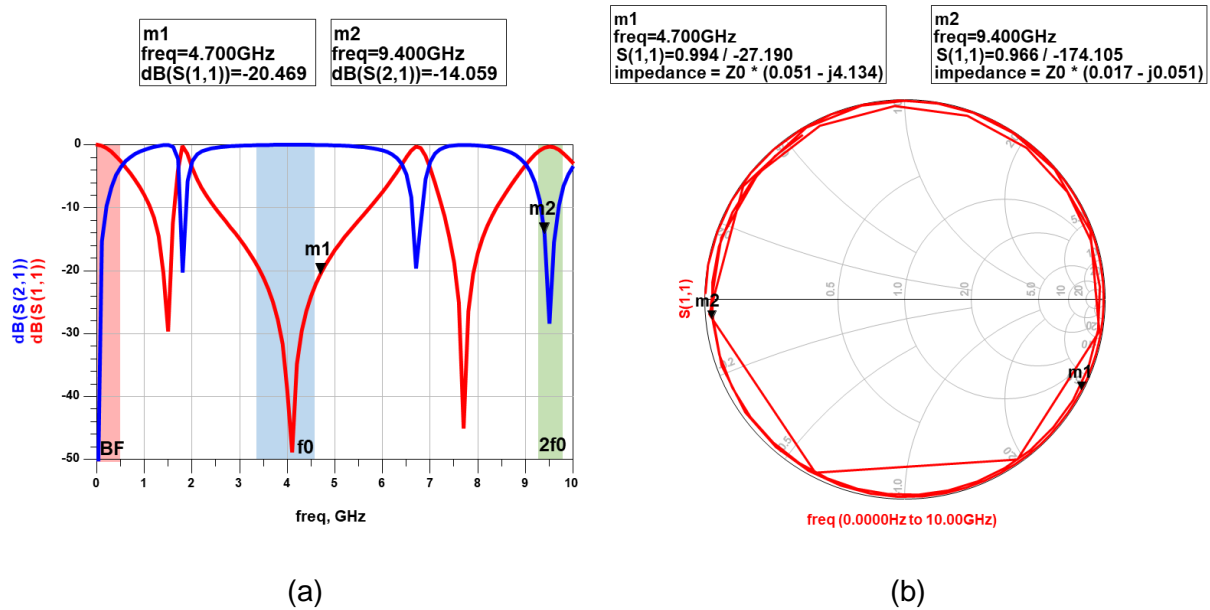


Figure 34: Résultats de simulation du circuit de polarisation (paramètres S @ f0 et 2f0)

### II.3.4. Analyse de la stabilité petit signal

La stabilité est un critère primordial à prendre en compte dans la conception d'un amplificateur pour éviter les oscillations. En petit signal, l'analyse de stabilité linéaire est déterminée à partir des paramètres [S] du transistor. Un circuit est inconditionnellement stable si les deux relations suivantes sont respectées :

$$\text{Avec } K = (1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2) \div (2 \cdot |S_{12} \cdot S_{21}|) > 1$$

$$\text{Et } \Delta = 1 + |S_{11}|^2 - |S_{22}|^2 + |S_{11} \cdot S_{22} - S_{12} \cdot S_{21}|^2 > 0$$

$\Delta$  étant le déterminant de la matrice [S], et K le facteur de stabilité de Rollet.

La simulation de stabilité petit signal a été réalisée sur le transistor seul, pour une gamme de fréquence allant de 0.1GHz à 10GHz et pour une tension de polarisation de  $V_{GS0} = -2.4V$  et  $V_{DS0} = 48V$ . La Figure 35 représente la simulation de K et Delta, et montre que le transistor n'est pas inconditionnellement stable car le facteur de Rollet est largement inférieur à 1 entre 1GHz-3.4GHz et 5.4GHz-10GHz.

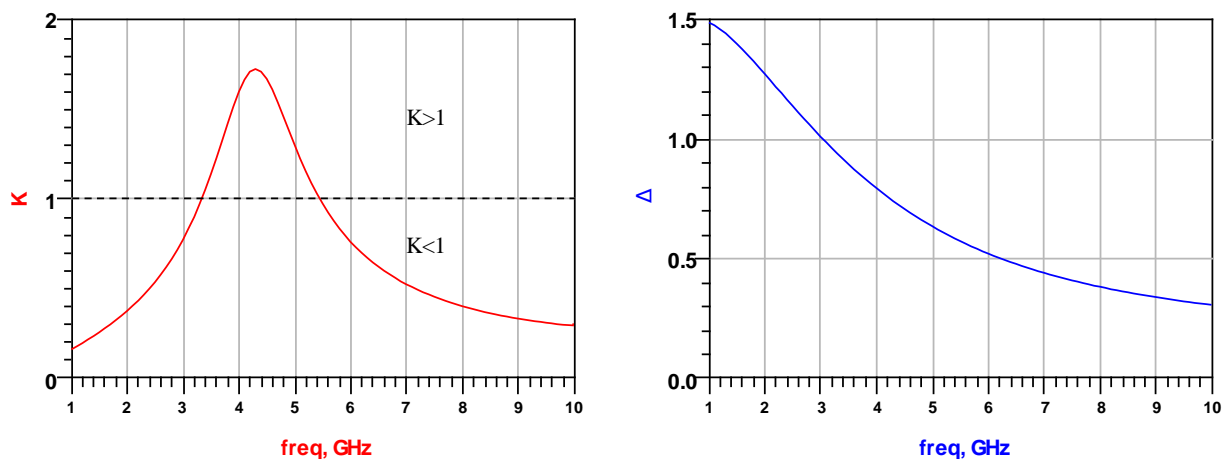


Figure 35: Facteur de Rollet ( $K$ ) et delta ( $\Delta$ ) sans réseau de stabilisation

Afin de visualiser les zones d'instabilité, les cercles de stabilité sont représentés sur l'abaque de Smith sur la Figure 36.

Les impédances présentées en entrée et en sortie ne doivent en aucun cas présenter des parties réelles négatives (synonyme d'oscillations) et cela sur une bande très large y compris hors de la bande fonctionnelle de l'amplificateur, allant de quelques MHz à 10 GHz.

La Figure 36 montre l'évolution des cercles de stabilité coté source et coté charge. On observe que les zones d'instabilité que ce soit en entrée ou en sortie, recouvrent une partie de l'abaque de Smith.

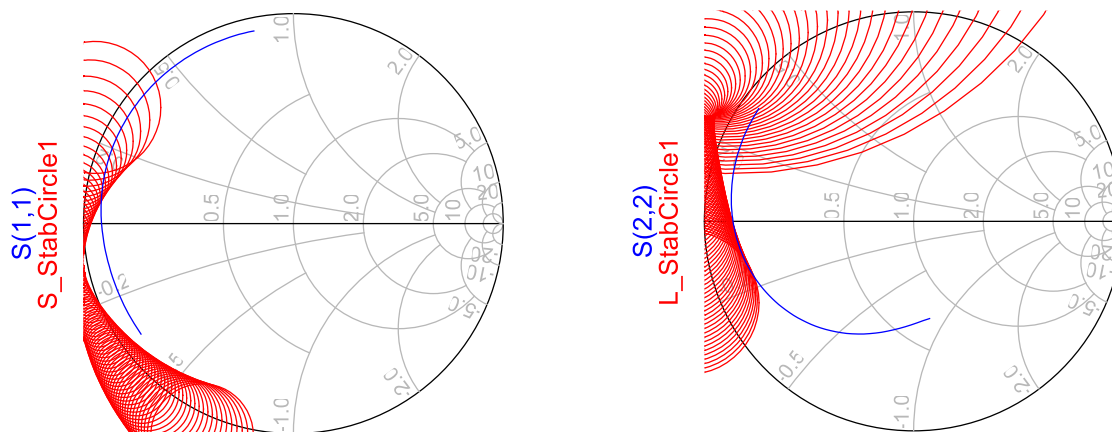


Figure 36: Cercles de stabilité sans réseau de stabilisation

Dans le but d'obtenir un circuit inconditionnellement stable, nous avons opté pour un réseau de stabilisation de type RC parallèle (cf. Figure 37). Ce réseau est composé d'une résistance  $R_{STAB1}$  de  $47\Omega$  en parallèle avec une capacité  $C_{STAB}$  de  $3pF$  et va être situé à l'entrée de l'amplificateur. Ce circuit agit comme un filtre passe haut en permettant de réduire le gain en BF. Afin de garantir un caractère inconditionnellement stable, une résistance supplémentaire  $R_{STAB2}$  de  $20\Omega$  a été ajoutée sur l'accès de polarisation de grille. La simulation finale de stabilité linéaire intégrant ce réseau de stabilisation RC parallèle et la résistance série à l'accès de grille est réalisée selon le schéma de la Figure 37. Une stabilité inconditionnelle a été ainsi obtenue comme le montrent les Figure 38 et Figure 39.



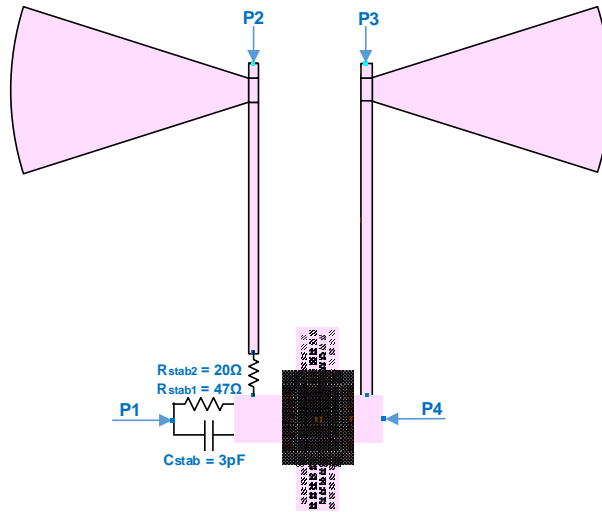


Figure 37: Layout de l’empreinte du composant avec réseau de polarisation et de stabilisation

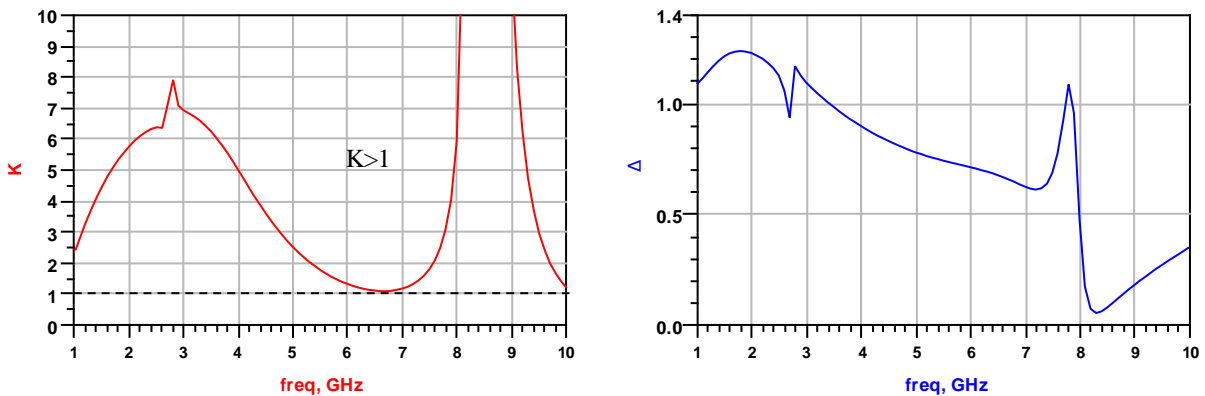


Figure 38: Facteur de Rollet et delta avec réseau de stabilisation

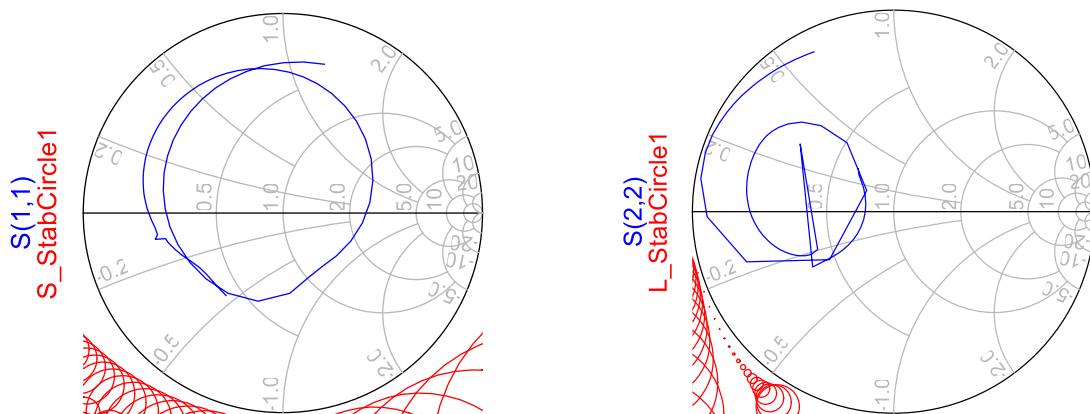


Figure 39: Cercles de stabilité avec réseau de stabilisation

### II.3.5. Conception du réseau d’adaptation d’entrée et de sortie

Les réseaux d’adaptation d’entrée et de sortie, permettent d’assurer de manière optimale le transfert de puissance en entrée et en sortie. Pour ce faire, il est nécessaire de connaître les impédances optimales de source et de charge du transistor pour atteindre son maximum de rendement ou sa puissance de sortie maximale. En ce sens, nous avons recherché les conditions de charges optimales à  $f_0$  et  $2f_0$ , par l’analyse dynamique en fort signal, en fixant les impédances de charge présentées aux fréquences harmoniques et celles de source à  $50\Omega$ .

Étant donné que les performances du PA sont dépendantes de l'adaptation d'entrée et de sortie, il n'est pas possible de dissocier la recherche des conditions optimales de l'impédance de charge et de source. De ce fait, pour déterminer le couple optimal, la méthode consistera à transposer les résultats d'une analyse à l'autre de façon itérative afin d'atteindre des performances équivalentes.

### II.3.5.1. Analyse dynamique en fort signal

Les simulations pour l'analyse dynamique en fort signal s'effectuent par la technique d'équilibrage harmonique « Harmonic Balance » du logiciel ADS. Le transistor est polarisé à  $V_{GS0} = -2,4V$  et  $V_{DS0} = 48V$  correspondant à un fonctionnement en classe AB profonde proche de la classe B.

Un générateur sinusoïdal à la fréquence de 4.7GHz est connecté en entrée et un balayage en puissance est effectué. La sortie est connectée à un bloc idéal qui synthétise des variations d'impédance à la fréquence fondamentale et au second harmonique (cf. Figure 40).

L'objectif de cette analyse est de déterminer les impédances optimales permettant d'atteindre les meilleures performances en rendement en puissance ajoutée. Lors de cette procédure, un critère visuel important pour apprécier le fonctionnement optimal du transistor est le cycle de charge superposé aux caractéristiques DC I[V] du transistor.

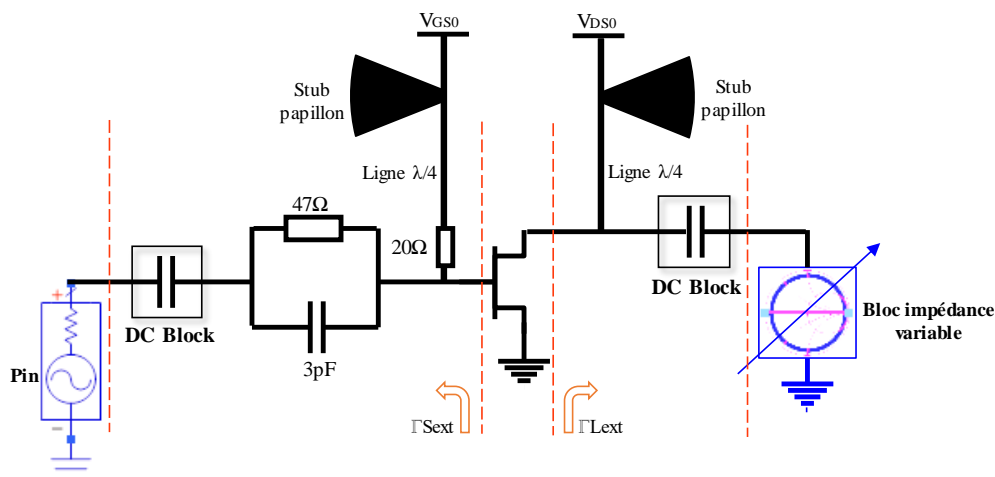


Figure 40: Synoptique présentant l'analyse des conditions de charges optimales

Le modèle utilisé pour le transistor QPD0020 QORVO, en boîtier, donne accès à la source de courant de drain intrinsèque (c.à.d. aux valeurs des tensions et courants de drain intrinsèques). La visualisation du cycle de charge permet d'optimiser visuellement la valeur de l'impédance optimale à présenter à fort niveau dans le plan intrinsèque de la puce à  $f_0$  et  $2f_0$  afin que le composant délivre un maximum de rendement à sa puissance de sortie la plus élevée. En jouant respectivement sur les paramètres  $R_i$  et  $X_i$ , qui sont respectivement la partie réelle et imaginaire de l'impédance de charge au fondamental, on s'assure d'avoir un 'bon' cycle de charge, et un rendement le meilleur possible. Dans les conditions de puissance maximale (fonctionnement en fort niveau à la saturation), on peut logiquement déterminer qu'il faut présenter une impédance purement réelle, de valeur  $Z_{INT} \approx 44\Omega$  en accès intrinsèque pour avoir la meilleure efficacité.

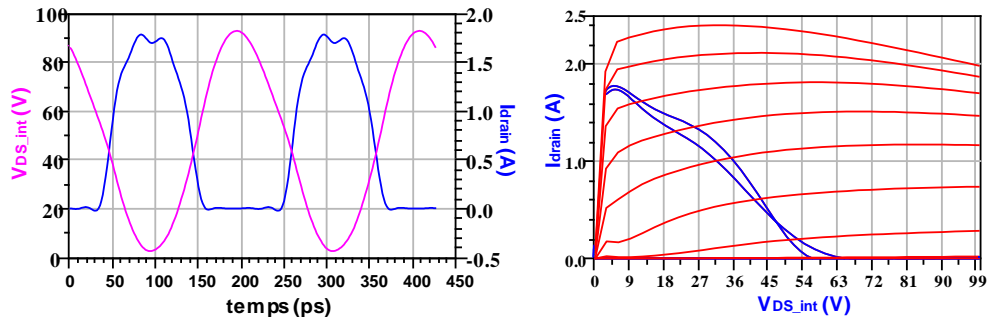


Figure 41: Formes d'ondes et cycle de charge simulés aux conditions de charges optimales

Par l'optimisation de l'harmonique 2, nous obtenons un rendement de drain de 63%, un gain de 17.6dB pour une puissance disponible de générateur de 29 dBm. La puissance de sortie obtenue est de 43.3dBm.

Les valeurs des impédances optimales à  $f_0$  et  $2f_0$ , dans les plans intrinsèques et extrinsèques (voir Figure 40), sont résumées dans le Tableau 10.

Impédances optimales	Valeurs ( $\Omega$ )
$Z_{Lint}@f_0$	44
$Z_{Lint}@2f_0$	$1.2-j10.9$
$Z_{Lext}@f_0$	$8+j6$
$Z_{Lext}@2f_0$	$16.3+j31.3$

Tableau 10: Impédances sous conditions de charge optimales à  $f_0$  &  $2f_0$

Pour utiliser cet amplificateur en polarisation dynamique, il est nécessaire de faire une simulation pour différents points de polarisation de drain afin de voir l'évolution de son efficacité lorsqu'il travaille avec un fort recul en puissance.

La Figure 42 présente les formes d'ondes de tension et courant intrinsèques ainsi que les cycles de charge intrinsèques pour différents points de polarisation lorsque la valeur de l'impédance présentée au transistor correspond au point de rendement maximal à la saturation.

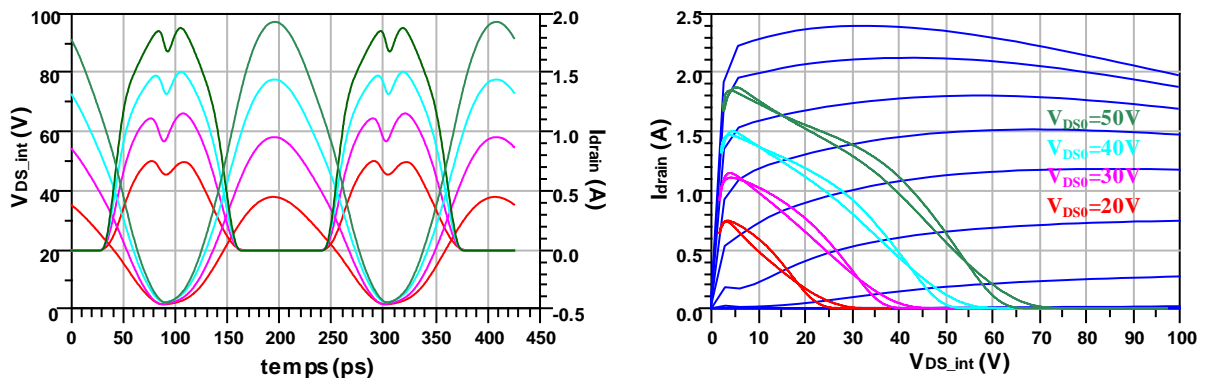


Figure 42: Formes d'ondes et cycles de charge pour différents points de polarisation :  $V_{DS0}=20V$ ,  $V_{DS0}=30V$ ,  $V_{DS0}=40V$ ,  $V_{DS0}=50V$

La Figure 43 montre les résultats de la simulation aux conditions de charge optimales pour différentes polarisations à 4.7 GHz, qui prend en compte les circuits de polarisation et le réseau de stabilisation précédemment dimensionnés.

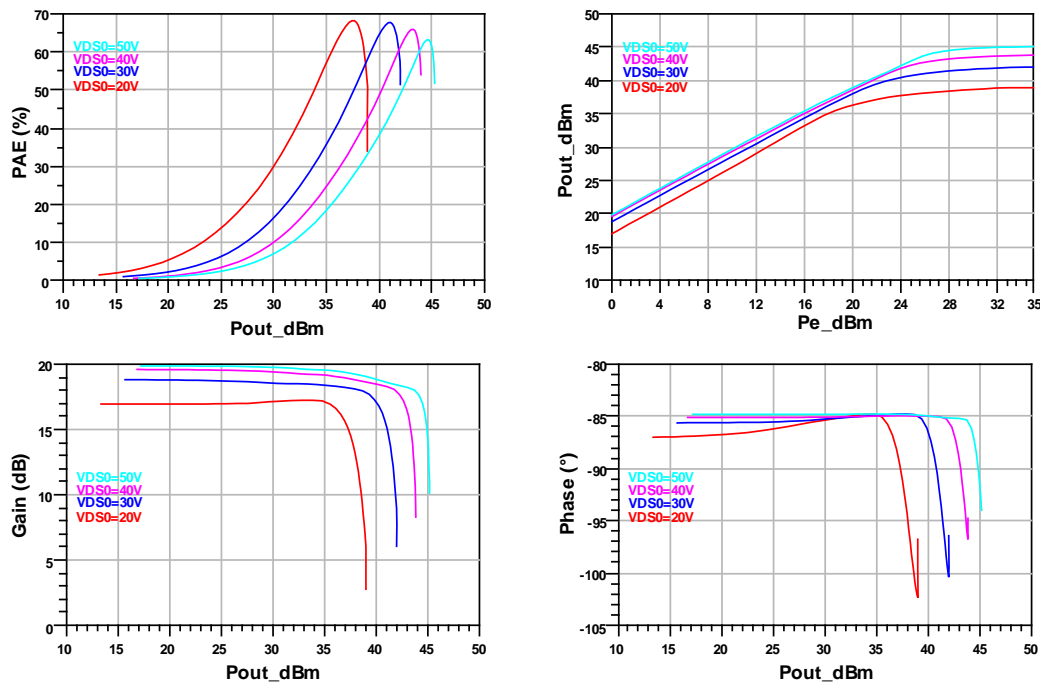


Figure 43: PAE, Pout, Gain et Phase pour les points de polarisation  $V_{DS0}=20V, 30V, 40V, 50V$

Les performances obtenues montrent des niveaux de rendement en puissance ajoutée supérieurs à 60% suivant la tension de polarisation sur fort recul de puissance, des gains jusqu'à 20dB et une puissance de sortie en saturation de 45dBm pour  $V_{DS0}=50V$ . Il est à noter ici que le rendement augmente lorsque  $V_{DS0}$  diminue. Cette tendance s'explique par le fait d'un changement de classe (AB profonde vers classe B), comme constaté à la Figure 32, qui se produit lorsque la tension  $V_{DS0}$  diminue.

### II.3.5.2. Circuit d'adaptation d'entrée et sortie

Une fois les impédances de charge optimales déterminées, elles sont synthétisées avec des éléments distribués, favorisant la transformation d'impédance pour l'adaptation de sortie. Le circuit d'adaptation d'entrée a été réalisé suivant la même méthodologie que le réseau d'adaptation de sortie comme représenté dans la Figure 44.

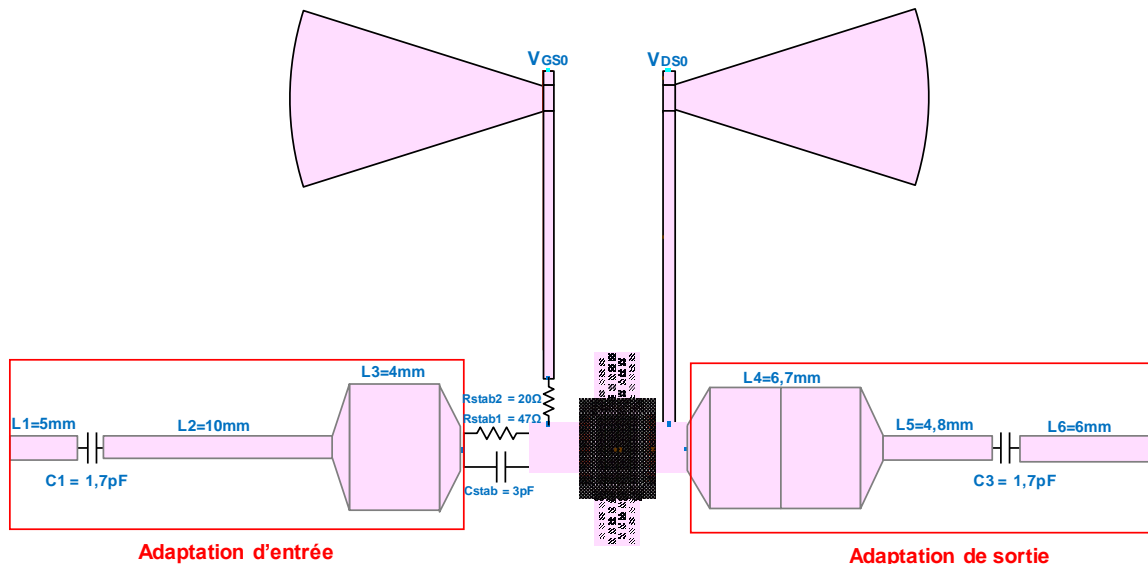


Figure 44: Adaptation entrée & sortie du PA

### II.3.6. Analyse de stabilité non-linéaire

L'analyse de stabilité petit signal réalisée au début de la conception est nécessaire mais pas suffisante pour prévenir tout risque d'oscillation. En effet, il est possible que l'amplificateur soit parfaitement stable en petit signal et devienne instable en fort signal. De fait, il est nécessaire de réaliser une analyse de stabilité en régime non-linéaire.

Nous avons utilisé le programme de simulation de stabilité non-linéaire « STAN » qui a été développé par l'Université du Pays Basque et le CNES (Centre National d'Etudes Spatiales). Cet outil permet d'identifier les pôles et les zéros de la fonction de transfert de l'amplificateur associé à la linéarisation de la solution à l'état établi de la simulation grand signal.

Concrètement, l'analyse consiste à introduire, à différents endroits du circuit (*nœuds*), de faibles perturbations balayant une plage de fréquences, lorsque l'amplificateur fonctionne en fort signal. Cette simulation est réalisée par le logiciel ADS et permet d'extraire la réponse fréquentielle de l'impédance présentée au nœud choisi pour un fonctionnement particulier de l'amplificateur (puissance, fréquence, polarisation). Ensuite, le logiciel STAN (sous environnement Scilab) va permettre d'extraire la fonction de transfert et d'en identifier les pôles et zéros. Il est alors possible de choisir l'ordre de la fonction de transfert et diviser l'analyse en différentes sous-bandes d'analyse. STAN trace les résultats de l'amplitude et de la phase de la fonction de transfert trouvée ainsi que la réponse en fréquence extraite de la simulation ADS, ce qui lui permet d'estimer l'erreur de phase. Cette erreur de phase est une notion importante pour l'utilisateur, car elle permet de valider l'ordre de la fonction de transfert choisie, et donc la constellation de pôles et de zéros obtenue. Si aucun pôle est identifié à partie réelle positive, le système peut être considéré stable. Un schéma de principe de cette analyse est présenté sur la Figure 45.

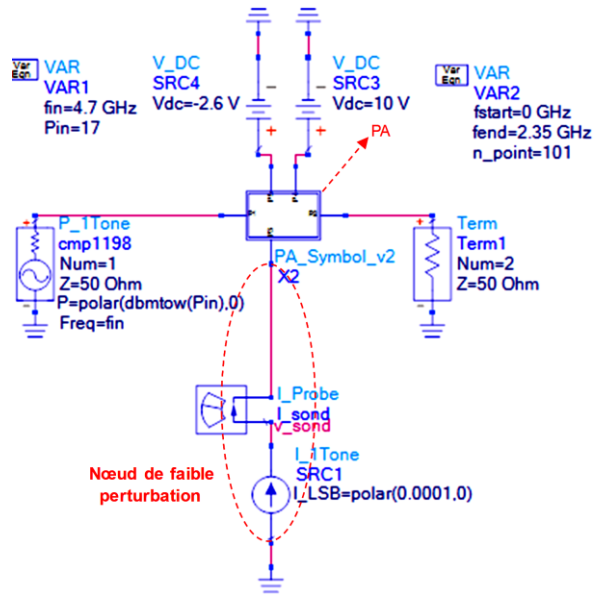


Figure 45: Schéma de principe de l'analyse de stabilité non-linéaire

La Figure 46 montre les résultats de simulation de stabilité non-linéaire à  $f_0=4.7\text{GHz}$  et  $\text{Pin}=17\text{dBm}$ . Après avoir injecté une perturbation sur la grille du transistor jusqu'à  $f_0/2$ , l'outil STAN trace la fonction de transfert en module et phase ainsi que la constellation de pôles et zéros associés. Aucun pôle n'ayant de partie réelle positive, le système peut être considéré comme stable dans ces conditions de fréquence et de puissance. Afin d'assurer une stabilité inconditionnelle, l'analyse est répétée pour différentes polarisations, bandes de fréquences et niveaux de puissance d'entrée.

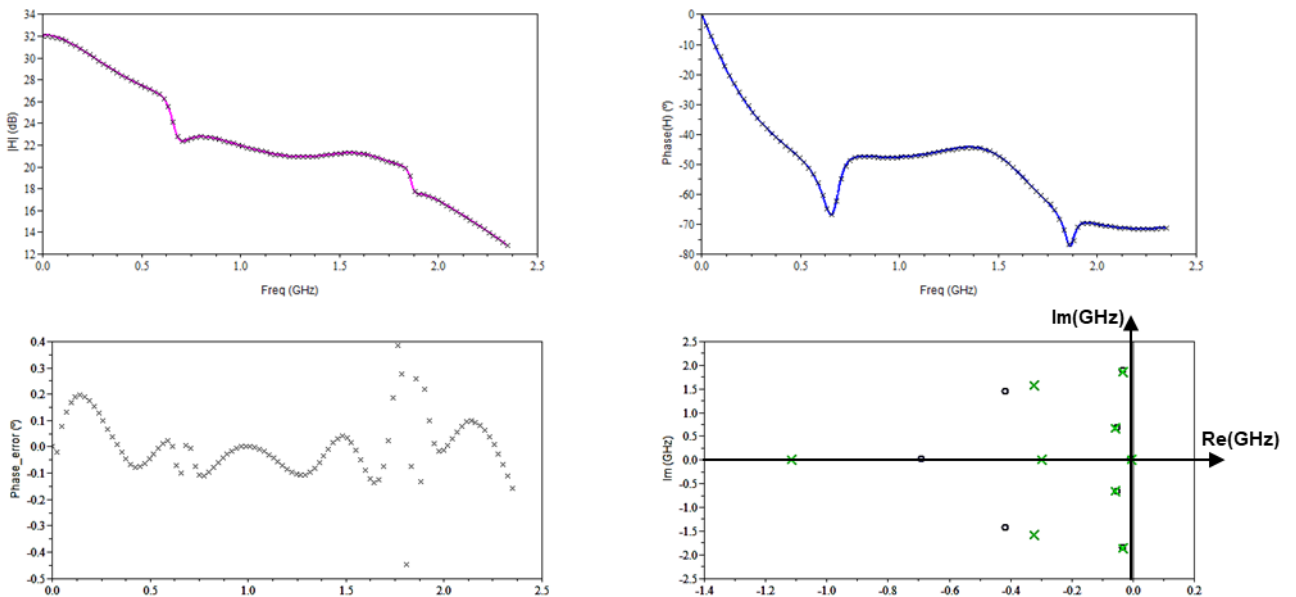


Figure 46: Exemple d'analyse de la réponse fréquentielle non-linéaire de l'amplificateur sur le nœud proche de la grille du transistor pour  $f_0=4.7\text{GHz}$ ,  $\text{Pin}=17\text{dBm}$ .

Le layout final de l'amplificateur a été réalisé. Il est présenté avec la photographie du PA et les dimensions finales sur la Figure 47.

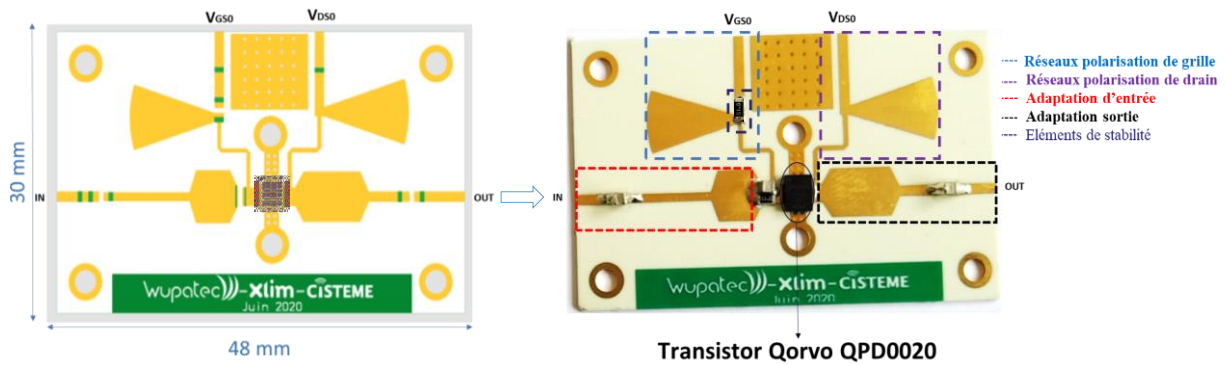


Figure 47: Layout & photographie de l'amplificateur de puissance

## II.4. Performances simulées

Avec l'objectif d'utiliser cet amplificateur en polarisation dynamique, il est nécessaire de réaliser au préalable une étude en simulation statique (avec signal CW) puis en dynamique (en présence de signaux modulés) afin d'évaluer ses performances. Pour ce faire, la méthodologie implémentée est la suivante:

- Simulation de l'amplificateur sous polarisation fixe (CW puis 16QAM)
- Extraction de lois de commande
- Simulation de l'amplificateur sous modulation de polarisation

### II.4.1. Simulation ET en statique

Des simulations de l'amplificateur en mode CW ont été effectuées par la technique d'équilibrage harmonique pour différents points de polarisation afin de caractériser la loi de commande statique de polarisation de drain pour un fonctionnement linéaire et à haut rendement.

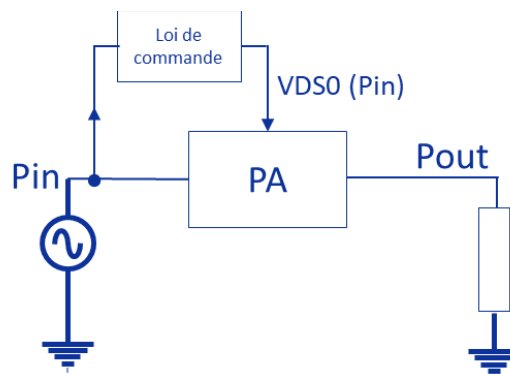


Figure 48: Synoptique simulation en statique

La Figure 49 présente des courbes de performances de l'amplificateur en fonction de la puissance de sortie, simulées en CW à la fréquence centrale de 4.7GHz pour plusieurs tensions de polarisation de drain comprises entre 20V et 50V par pas de 10V.

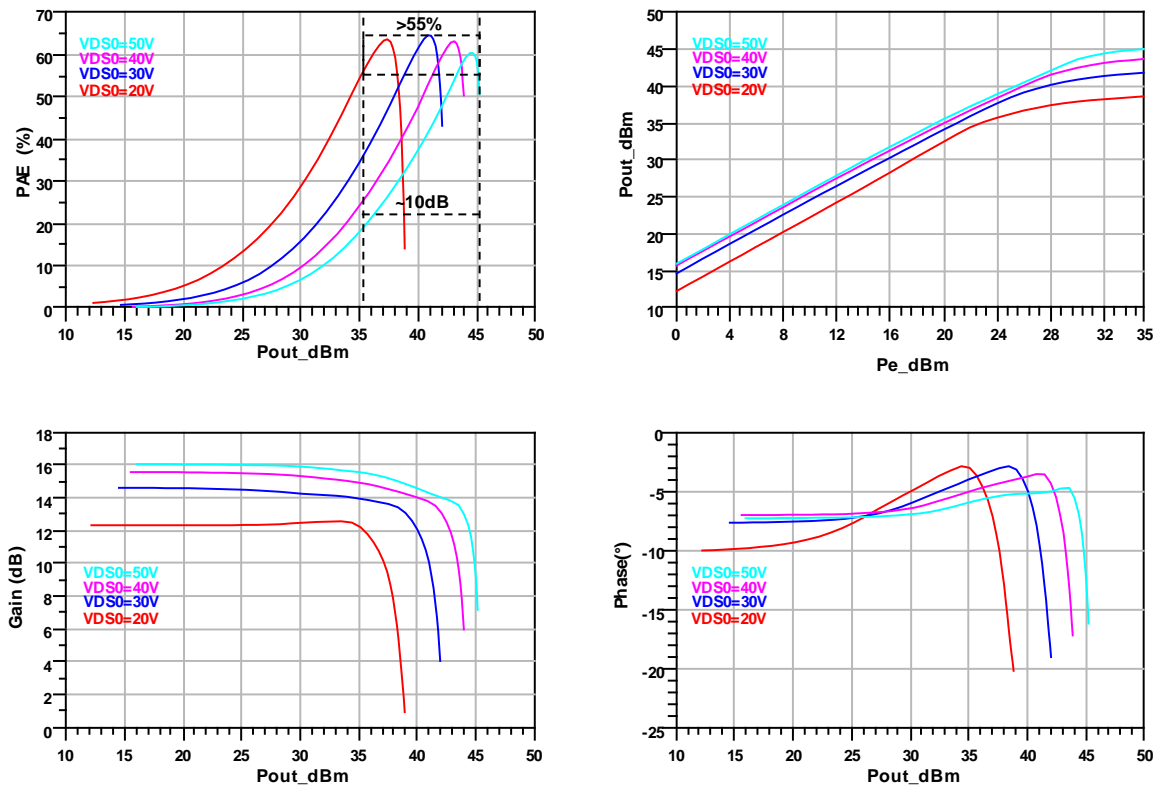


Figure 49: Résultats de simulation de performances de l'amplificateur final pour différents  $V_{DS0}$

On observe que le rendement en puissance ajoutée reste supérieur à 55 % sur environ 10dB de recul en puissance de sortie en fonction de la tension de polarisation de drain ( $V_{DS0}$ ). La PAE maximale atteint 60% pour une polarisation de drain de 50V et une puissance de sortie de 44 dBm. De plus, le gain est légèrement plus faible en comparaison à la simulation aux conditions de charges optimales (~20dB).

#### II.4.1.1. Loi de commande

Une table, reliant la tension de polarisation de drain au niveau de puissance d'entrée est alors extraite donnant lieu à la loi de commande  $V_{DS0} = f(P_{IN})$ . Cette loi est régie par une équation polynomiale ce qui facilite son implémentation dans un template pour simuler directement les performances de l'ETPA. La trajectoire de polarisation peut être choisie pour privilégier la linéarité (contrôle à gain constant), maximiser l'efficacité énergétique du système (contrôle à rendement maximal) ou encore un compromis entre les deux.

##### a) Loi de commande : $PAE_{MAX}$

La loi de commande à  $PAE_{MAX}$  est extraite à partir de 4 points comme présentés sur la Figure 50. Cette loi est obtenue à partir des simulations en CW décrites précédemment, ainsi il a été déterminé les couples  $V_{DS0}-P_{IN}$  nécessaires, pour le maintien du rendement max à différents points de polarisation. Les niveaux de puissance ont été fixés à la puissance de saturation du PA.



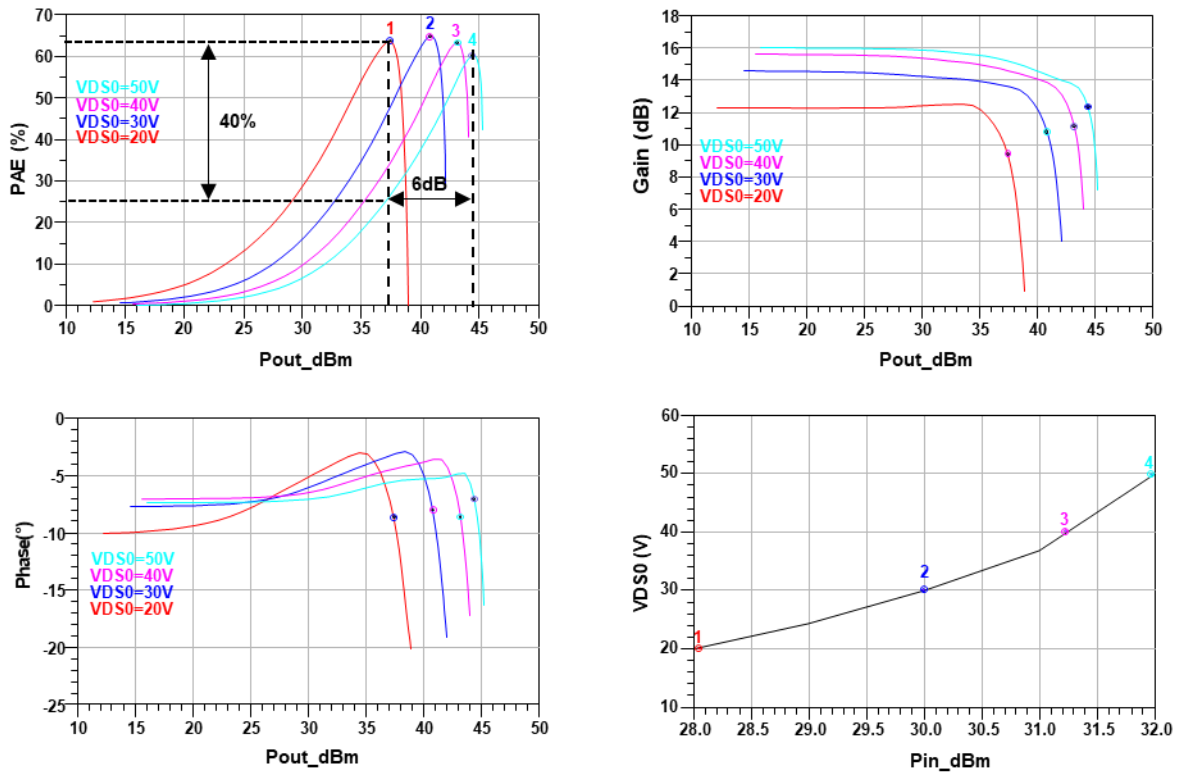


Figure 50: Caractéristiques en statique du PA & loi de commande pour PAE max @  $f_0 = 4,7\text{GHz}$

En appliquant la loi de commande à  $PAE_{MAX}$ , nous pouvons constater, sur la Figure 50, une amélioration du rendement de 40 points sur 6dB de recul en puissance de sortie. Cependant, l'allure de la caractéristique d'AM/AM devient moins linéaire.

Afin de quantifier la bande de fonctionnement de l'amplificateur dans le cas à rendement max, la Figure 51 présente les maxima de PAE et de puissance de sortie sur une bande de fréquence allant de 3GHz à 6GHz, et paramétrés par 4 valeurs de la polarisation de drain (20V, 30V, 40V, 50V). (cf. Figure 51).

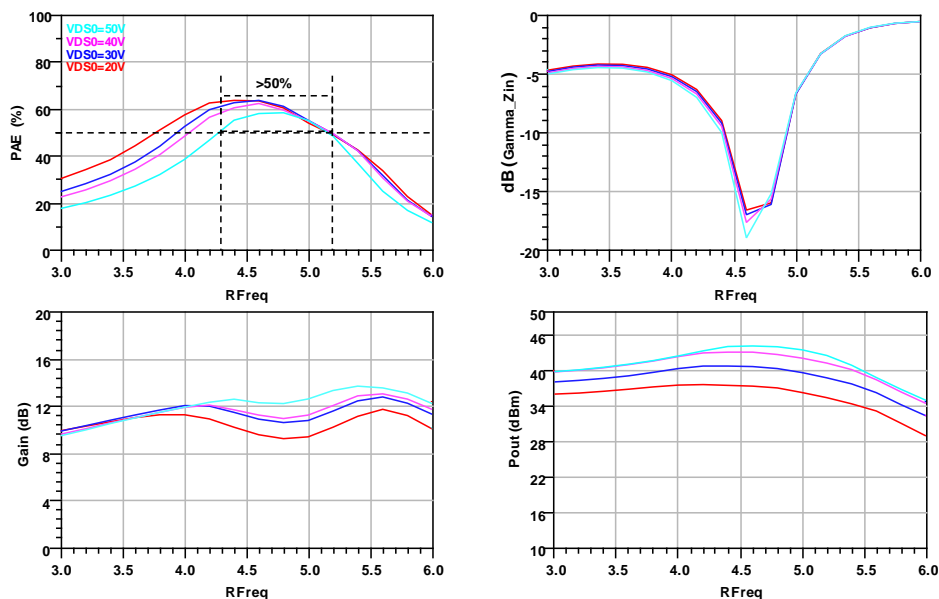


Figure 51: Gain, PAE et Pout en fonction de la fréquence pour plusieurs  $V_{DS0}$

On note que le rendement est supérieur à 50% sur une bande passante d'environ 1GHz (4,3-5,2GHz) quelle que soit la polarisation de drain.

### b) Loi de commande : Gain constant

Nous avons extrait également, la loi de commande correspondant au cas de figure à gain constant de l'ordre de 12dB comme illustré sur la Figure 52.

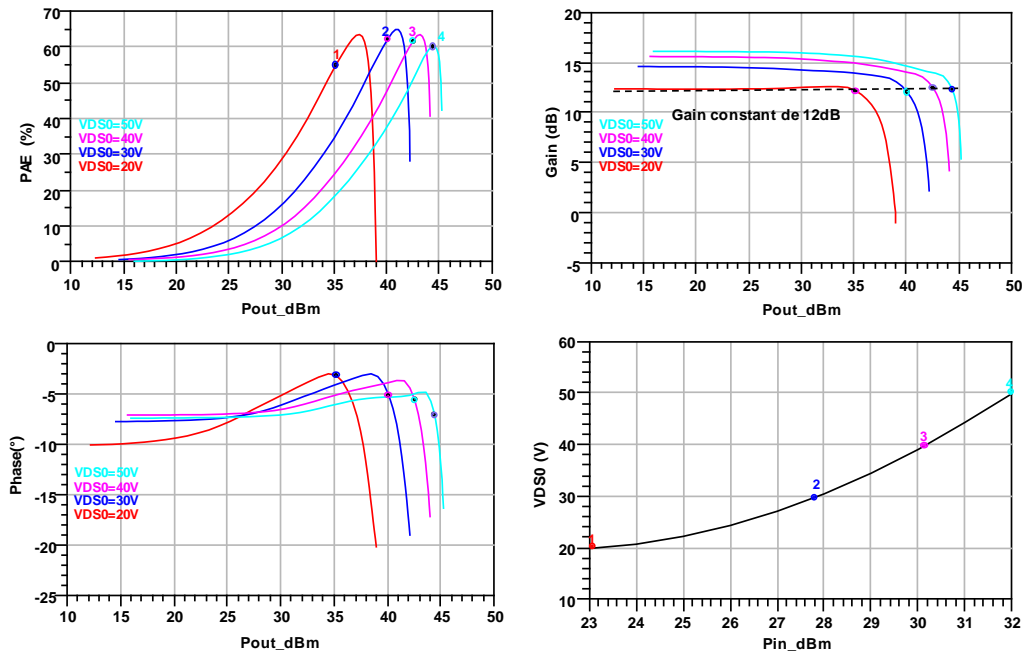


Figure 52: Caractéristiques en statique (PAE, AM/AM, AM/PM) & loi de commande à gain constant

D'après la Figure 52, le niveau de PAE maximal est supérieur à 60% suivant la tension de polarisation  $V_{DS0}$  et la conversion de phase AM/PM est plus importante comparativement au cas précédant en PAE max.

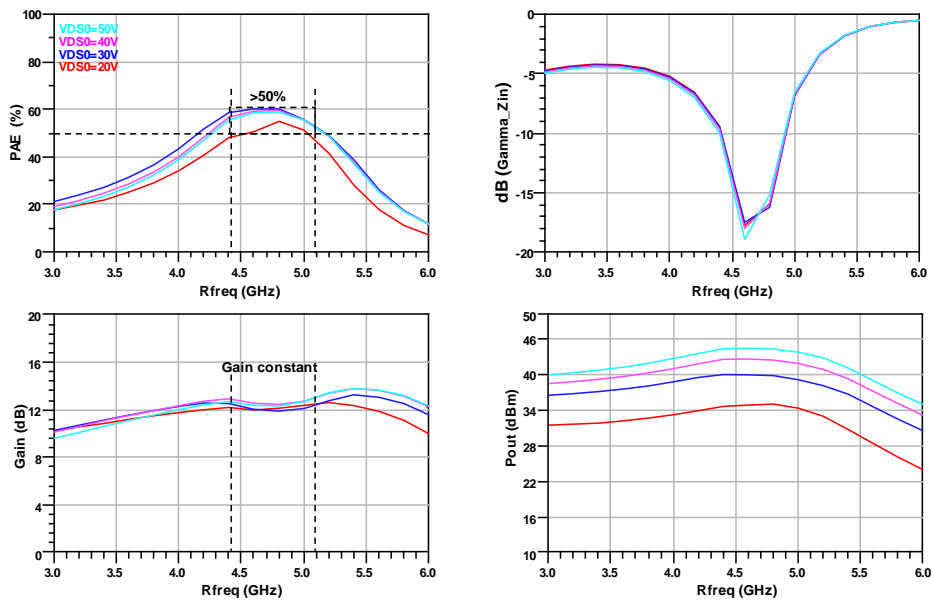


Figure 53: PAE, Gain et Pout en fonction de la fréquence pour plusieurs  $V_{DS0}$

On observe que le rendement reste supérieur à 50% sur une bande passante d'environ 1GHz quelle que soit la polarisation de drain. Dans ce cas de figure, la bande passante obtenue est inférieure au cas précédent à PAE max.

En vue de trouver un compromis entre les deux cas, différentes lois de commande pourraient être extraites, le réglage optimal devra être réalisé au final en présence de signaux réels modulés.

#### II.4.1.2. Résistance d'accès de drain

Une autre caractéristique importante à prendre en compte est la variation de la résistance d'accès de drain statique. Elle est essentielle pour estimer les variations de charge que le modulateur de polarisation devra subir lorsque l'amplificateur sera soumis à un signal modulé à enveloppe variable [1-5]. Cette résistance est le rapport entre la tension de polarisation de drain  $V_{DS0}$  et le courant continu de drain  $I_{DS0}$  à l'accès de polarisation de drain.

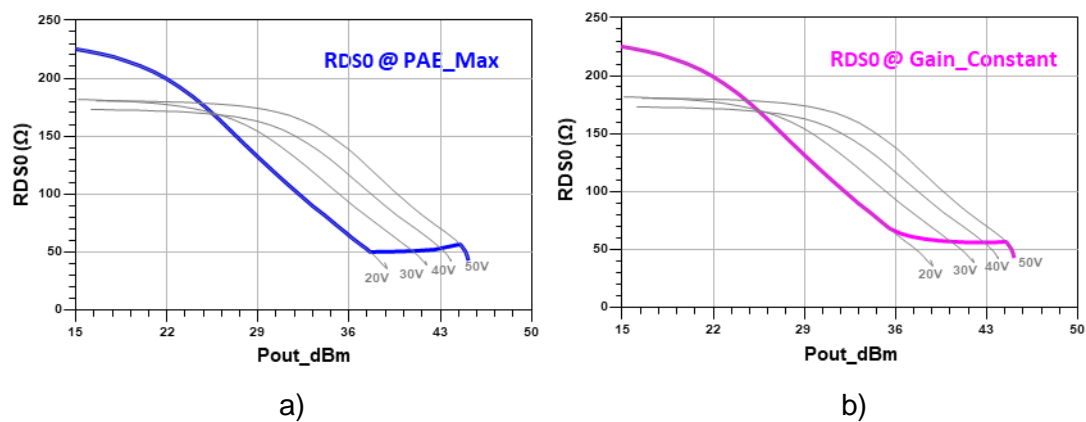


Figure 54: Résistance d'accès de drain statique : a) PAE Max b) gain constant

La Figure 54 montre les profils statiques de la résistance de drain simulés en fonction de la puissance de sortie pour différentes tensions de polarisation de drain lorsque les lois de commande rendement max et gain constant sont appliquées. Dans les deux cas,  $R_{DS0}$  est quasi constante, autour de 50 $\Omega$ , à fort recul en puissance.

En réalité, cette valeur n'est pas constante, lorsque le PA est soumis à un signal modulé, elle varie en fonction du niveau de puissance d'entrée instantanée de l'amplificateur.

#### II.4.2. Simulation ET en dynamique

La simulation du PA sous modulation de polarisation, a été réalisée grâce à un outil (template ADS) original développé à XLIM.

Le synoptique global de la simulation avec l'amplificateur RF est représenté sur la Figure 55.

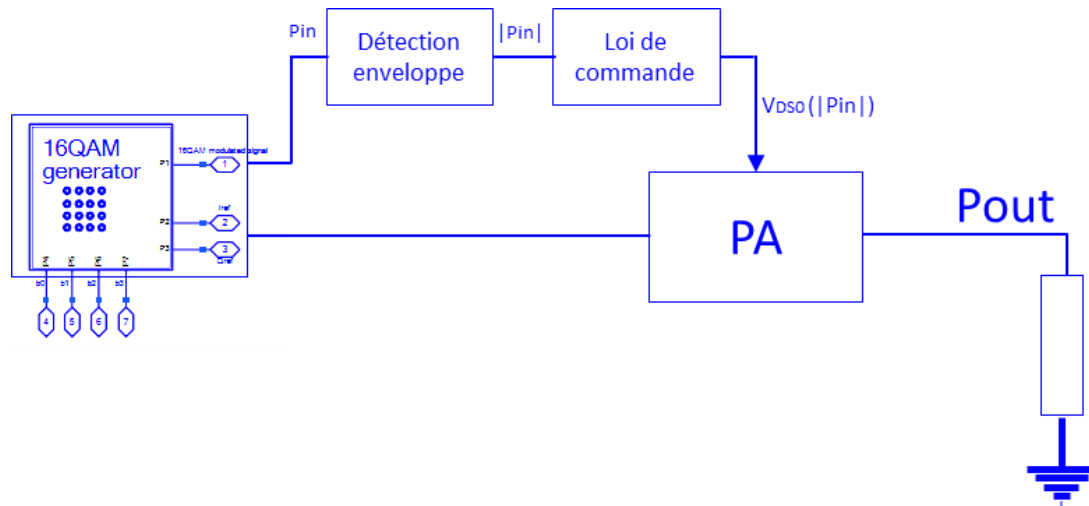


Figure 55: Synoptique pour la simulation en dynamique

Il s'agit d'un schéma fonctionnel pour illustrer la simulation à suivi d'enveloppe. Pour réaliser une telle simulation, il faut d'abord, générer le signal modulé puis déterminer le module de l'enveloppe d'entrée, extraire la loi de commande et enfin déterminer l'équation modélisant la loi à utiliser. Le calcul du module de l'enveloppe et la mise en œuvre de la modulation de la tension de drain sont effectués à l'aide de composants comportementaux idéaux sous ADS. Nous avons utilisé les dispositifs définis symboliquement (SDD).

Pour cette simulation, la modulation appliquée est une 16QAM. Ce signal possède les caractéristiques suivantes :

- Nombre de symboles : 100
- Débit symbole : 1Msymb/s
- Fréquence : 4.7 GHz
- Facteur de roll-off : 0.5

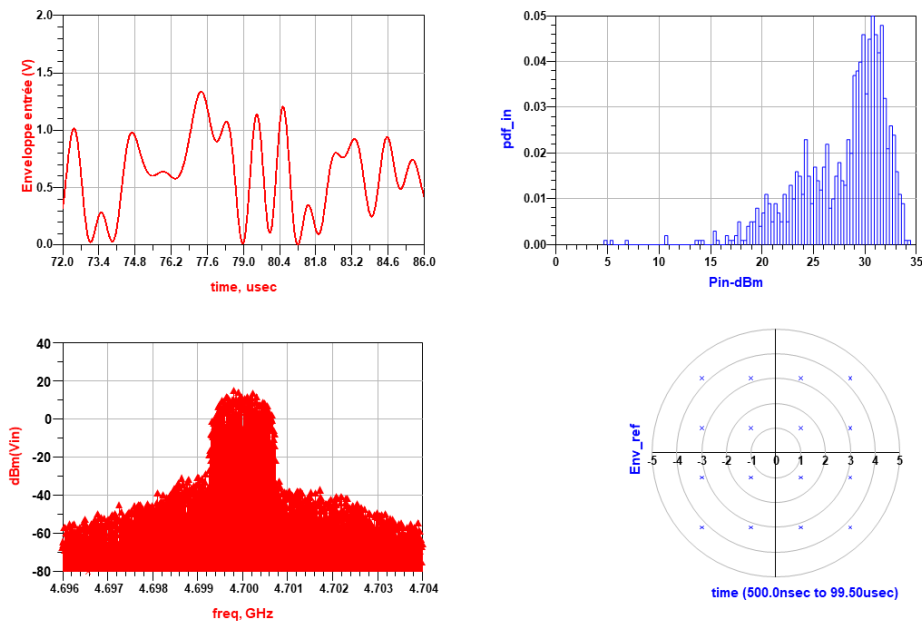


Figure 56: Caractéristiques du signal 16QAM (Enveloppe & Spectre d'entrée, PDF, constellation)

Une fois le signal modulé généré, des simulations à polarisation fixe avec ce signal ont été réalisées. La Figure 57 montre la comparaison entre les caractéristiques statiques (CW) et dynamiques (16QAM) du PA à  $V_{DS0}=50V$ .

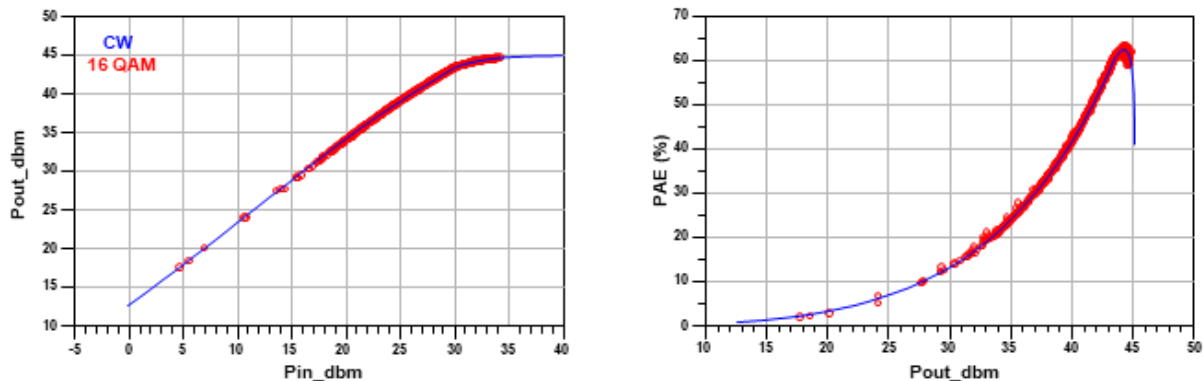


Figure 57: Comparaison des caractéristiques (PAE, Pout) statique & dynamique à  $V_{DS0}=50V$

Une très bonne concordance, entre les caractéristiques dynamiques et statiques, a été obtenue à polarisation fixe et valide ainsi les simulations en présence d'une modulation. A partir des courbes de performances (rendement, gain, puissance de sortie) des différentes polarisation fixes (20V,30V,40V,50V), il est donc possible d'extraire la loi de commande par une table (shaping table) qui relie la tension de drain et la puissance d'enveloppe. Cette loi est définie par paliers pour un suivi discret (ETD) de l'enveloppe du signal. L'étape suivante consiste à appliquer cette loi à l'amplificateur.

Lors de l'application de la loi de commande en simulation dynamique, l'amplificateur de puissance RF est alimenté avec une polarisation variable sur son drain au rythme de l'enveloppe complexe d'entrée.

La détection de l'amplitude de l'enveloppe du signal d'entrée, se fait à partir de l'équation ci-dessous:

$$|V_{env}| = \sqrt{I^2 + Q^2} \quad (II-1) \quad P_{env} = \frac{(\sqrt{I^2 + Q^2})^2}{R} \quad (II-2)$$

Où  $I$  est la partie réelle de l'enveloppe du signal d'entrée et  $Q$  est la partie imaginaire.

La puissance d'enveloppe du signal d'entrée est ensuite calculée par le module du signal normalisé à  $50\Omega$ , puis la tension de polarisation du drain est générée et appliquée à l'amplificateur.

La loi de commande optimale  $V_{DS0}=f(Pin)$ , pour une gestion dynamique de polarisation privilégiant la linéarité, est déterminée par des seuils de puissances discrets. (cf. Figure 58)

Les seuils sur les états discrets sont choisis à partir des simulations à différentes polarisations fixes pour suivre la trajectoire à gain constant (ici  $\sim 12dB$ ).

La Figure 58 représente les tracés des caractéristiques dynamiques de la simulation du système avec application de la loi de commande de polarisation pour l'ETD. Ainsi, la comparaison entre le circuit à polarisation variable et polarisation fixe de 50V peut être faite.

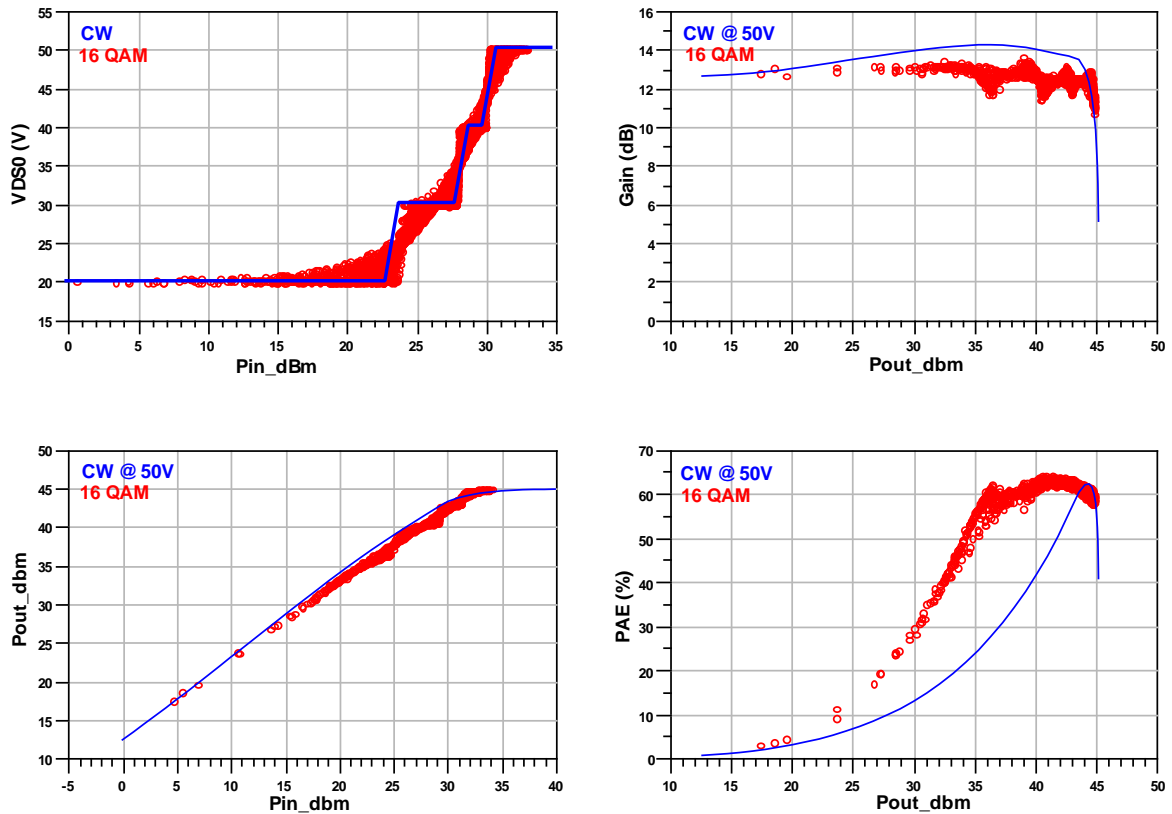


Figure 58: Performances PA avec loi de commande à gain constant

Une amélioration du rendement moyen de plus de 5 points est obtenue à 41dBm. La caractéristique AM/AM reste quasi constante sur la dynamique de puissance. Cependant les changements de polarisation sont bien visibles et une pré-distorsion numérique reste nécessaire pour une linéarité optimale, ce qui sera implémenté lors des caractérisations expérimentales.

Pin_moy (dBm)	Pout_moy (dBm)	PAE_moy (%)	EVM (%)	ACPR (dBc)
29,47	41,8	60,6	3,3	31,4

Tableau 11: Performances du PA avec loi gain constant discret

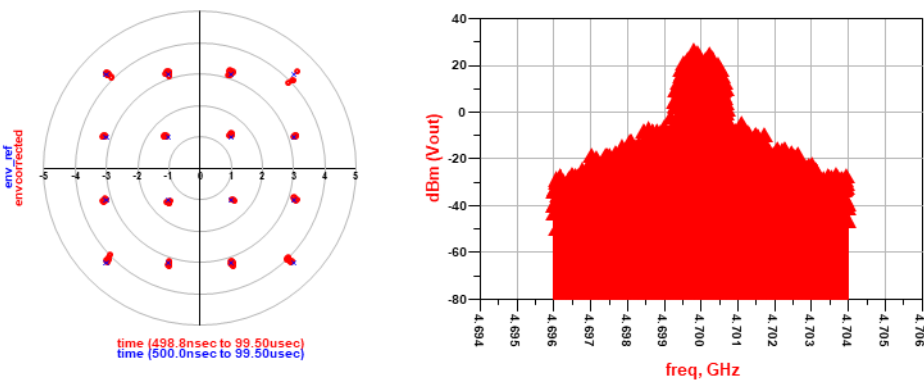


Figure 59: Constellation & spectre de sortie

De plus, les niveaux d'EVM et d'ACPR sont acceptables même si aucune technique de linéarisation numérique telle que la DPD n'est appliquée.

## II.5. Performances mesurées

Dans un premier temps, des mesures en mode CW pulsé sur le PA seul ont été réalisées en utilisant un banc de caractérisation développé à XLIM.

Dans un deuxième temps, il est présenté la caractérisation du système à suivi d'enveloppe (ET-PA) composé de l'amplificateur RF GaN et du modulateur d'alimentation GaN développé par la société Wupatec. Le système de caractérisation en envelope tracking de la société Wupatec a permis de mesurer les performances réelles du PA en ET discret avec pre-distortion (DPD) en utilisant un signal 64QAM modulé en OFDM.

### II.5.1. Mesures de l'amplificateur fort signal (CW)

Les mesures effectuées ici sont des mesures CW pulsées pour limiter les effets d'échauffements thermiques et éviter toute détérioration du composant. Les mesures sont effectuées à la fréquence de 4GHz, une durée d'impulsion de 30 us, une période de récurrence de 300us et donc un rapport cyclique de 10%. La Figure 60 montre le synoptique du banc de mesure développé par XLIM.

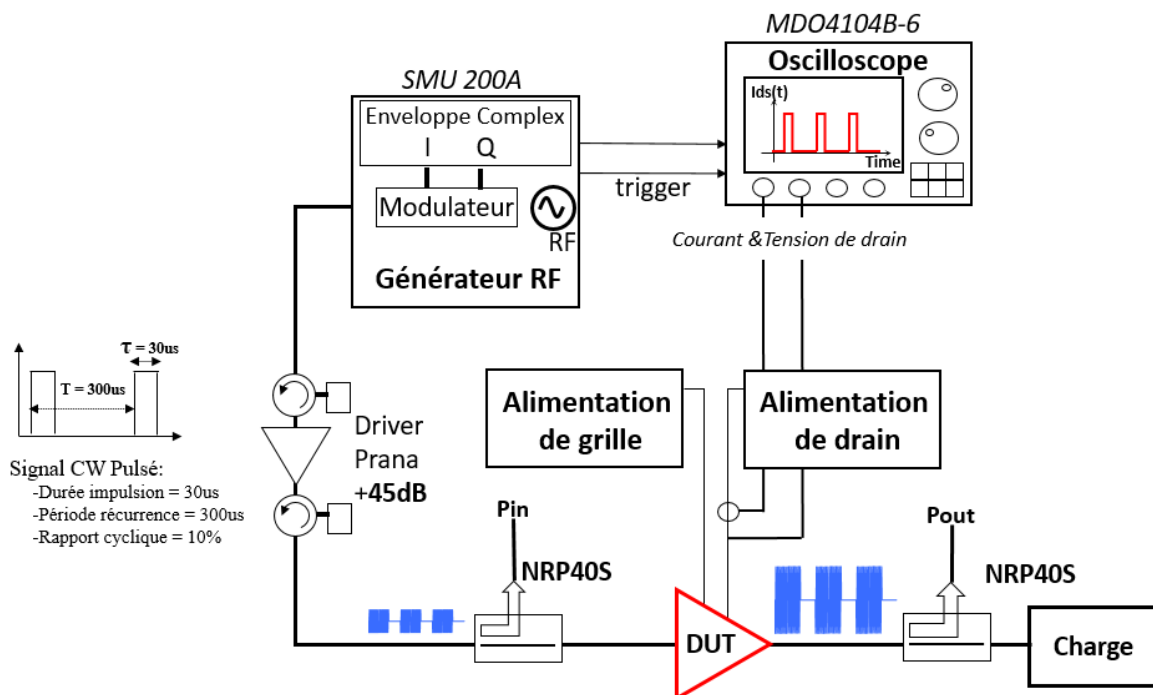


Figure 60: Banc de caractérisation pour le PA en mode CW pulsé (XLIM)

La Figure 61 montre les courbes caractéristiques ( $PAE$ ,  $R_{DS0}$ ,  $P_{OUT}$ ,  $Gain$ ) mesurées en fonction de la puissance de sortie en mode CW pulsé pour quatre tensions d'alimentation fixes comprises entre 20 et 50V.

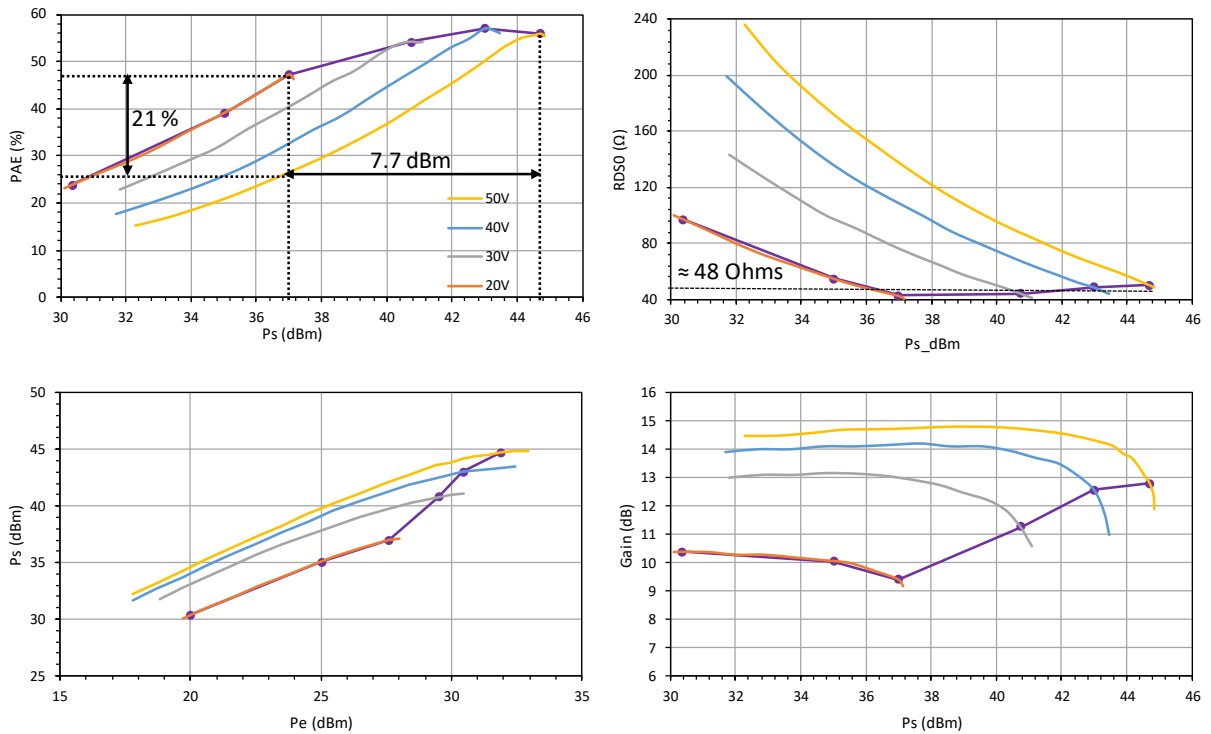


Figure 61: Performances mesurées du PA en mode CW pulsé

La PAE reste supérieure à 50% sur environ 5dB de recul en puissance. Un maximum de PAE de 57% est atteint pour une polarisation de drain de 40V et une puissance de sortie de 43,6dBm. La PAE s'améliore de près de 21 points à 7,7dB de recul en puissance de sortie en fonction de  $V_{DS0}$ . Une résistance d'accès de drain autour de  $48\Omega$  à forte puissance est obtenue.

## II.5.2. Mesures de l'amplificateur en ET avec signal modulé 64QAM

Le PA est caractérisé ici en conditions réelles d'utilisation sur un système expérimental intégrant la gestion de polarisation et la pre-distorsion numérique. Pour cela, un banc de mesure développé par Wupatec, pour caractériser le PA avec des signaux modulés de type 5G est utilisé (cf Figure 62).



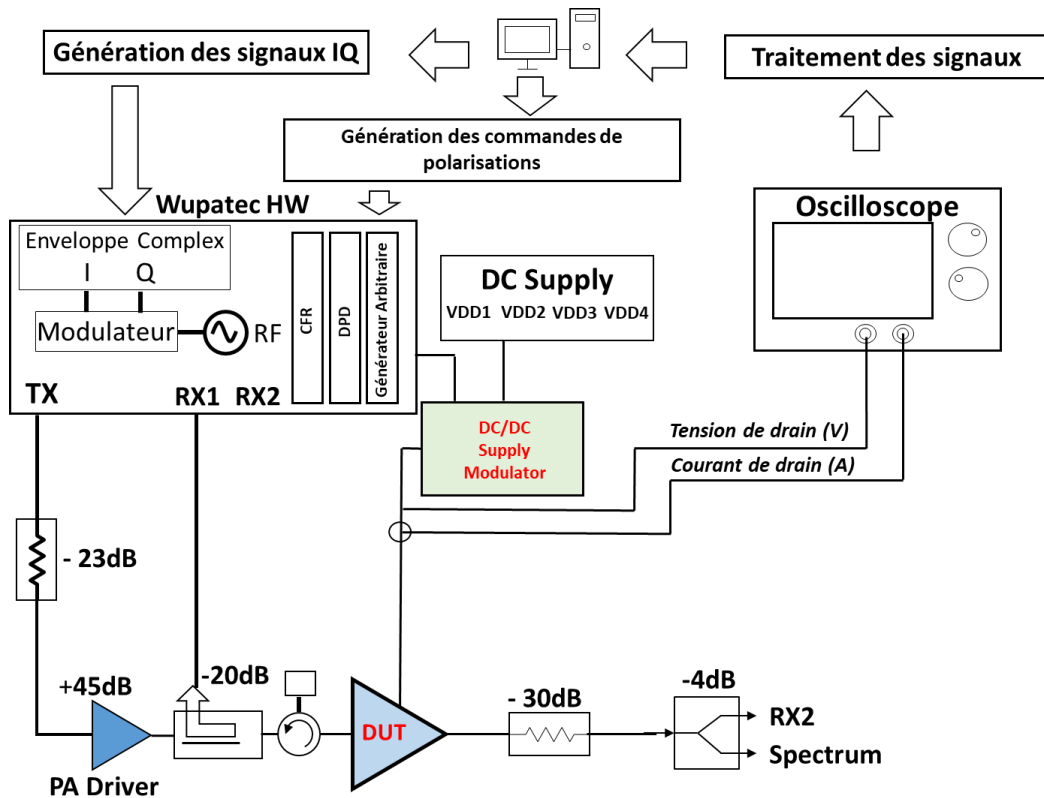


Figure 62: Banc de mesure ET & DPD [8]

Cette plateforme de test, dédiée à la technique de suivi d'enveloppe, intègre différentes parties :

- Partie Matérielle: permettant de générer des signaux large bande ( $f_0$ : 10MHz-6GHz, BWi : 500MHz), la loi de commande, l'alignement temporel et la DPD. Le module de pré-distortion en bande de base, spécifiquement développé pour l'ET multiniveaux, elle permet aussi de réduire les distorsions introduites par le PA lors des changements de polarisation (cf Figure 72a et Figure 73a) [6].

Autrement dit, l'algorithme extrait un modèle DPD distinct pour chaque niveau de tension, la pré-distortion appliquée au signal à un moment donné est régie, en temps réel, par le signal de commande du modulateur. Une correction est appliquée au signal pré-distordu pour lisser les transitions d'un niveau de tension à un autre et pour compenser les distorsions dépendant de la fréquence.

- Partie traitement numérique: l'acquisition et l'affichage des signaux sont réalisées à partir du logiciel Matlab.
- Partie gestion de l'alimentation et circuits de pilotage du modulateur.

Afin de visualiser la consommation du dispositif sous test (DUT) ainsi que son rendement instantané, une sonde à effet hall et un oscilloscope sont utilisés pour mesurer le profil temporel du courant de drain.

### Mesures avec des signaux modulés

Des mesures sous quatre polarisations fixes (20, 30, 40 et 50V) en présence du signal modulé 20MHz de BW et 10.5dB de PAPR @ freq=4GHz ont été réalisées sur le PA. (cf Figure 63)

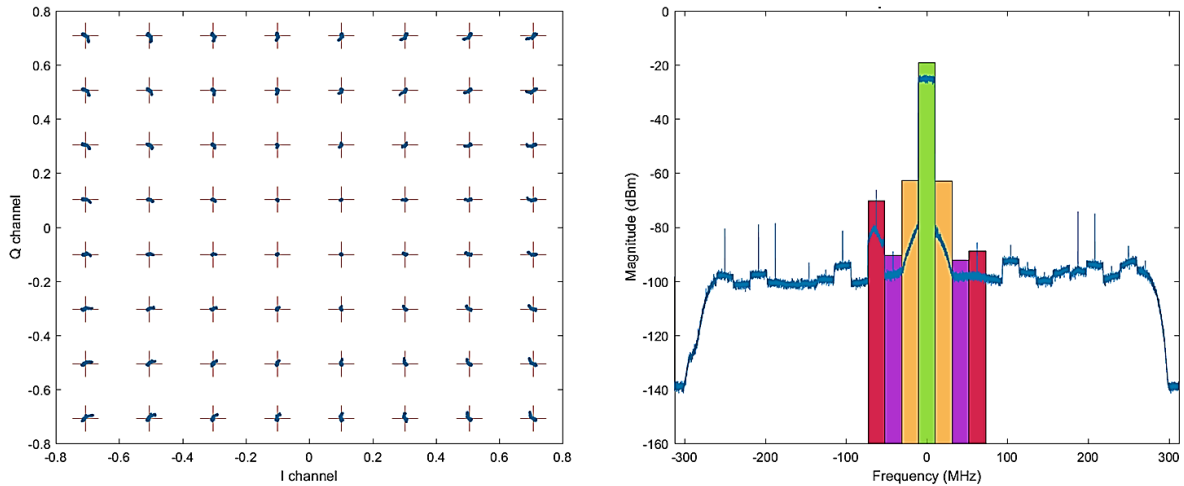


Figure 63: Constellation & spectre du signal modulé 64QAM

Les différentes caractéristiques mesurées de l'amplificateur sont présentées dans le Tableau 12.

Perfs. \ $V_{DS0}$	20V	30V	40V	50V
<b>Pout_moy (dBm)</b>	37,2	40,4	42,0	43,0
<b><math>\eta_{\text{moy}}</math> (%)</b>	47,0	52,4	51,6	47,6
<b>Gain (dB)</b>	10,0	13,7	14,3	14,2

Tableau 12: Performances sous 64QAM à polarisation fixes avec DPD

Les résultats obtenus montrent que la variation de polarisation permet d'atteindre de rendement moyen au-delà de 40%, pouvant atteindre plus de 50% entre 30V-40V.

### Implémentation de l'Envelope Tracking Discret (ETD)

Les mesures implémentées par la suite en Envelope Tracking Discret (ETD) consistent à discrétiser l'enveloppe sur un nombre fini de niveaux. Il s'agit, ici, d'un système constitué du PA et d'un modulateur de polarisation sur 4 niveaux utilisant comme brique de base plusieurs cellules de commutation.

Ce modulateur de polarisation dynamique a été conçu par Wupatec à base d'un procès GaN 0.25 $\mu$ m et mis en boîtier plastique QFN de 4x4mm [7]. Il agit comme un sélecteur de tension d'alimentation à haute vitesse et peut fournir quatre niveaux de tension de sortie différents. De plus, ce modulateur d'alimentation peut gérer des tensions jusqu'à 50V et supporter un courant continu de sortie allant jusqu'à 1,2A. Ces commutateurs de puissance ont des rendements élevés (>85%) et fonctionnent à très large bande passante ( $\approx$ 80MHz) pour des signaux OFDM. La Figure 64 présente le schéma de principe du modulateur d'alimentation.

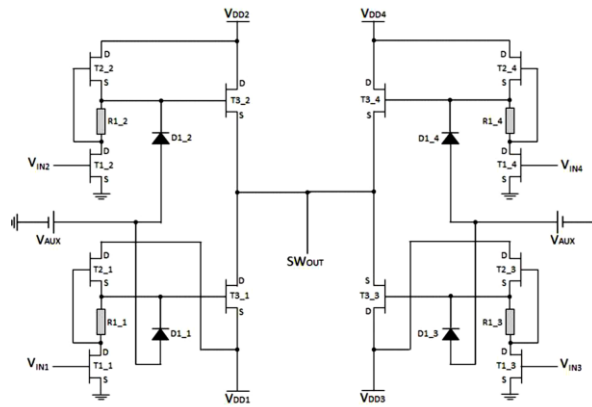


Figure 64: Architecture du modulateur de polarisation (Wupatec) ([14])

Lors de la mise en œuvre des mesures en ETD, une attention particulière a été portée au couplage PA-Modulateur. C'est la raison pour laquelle le modulateur de polarisation a été connecté au plus proche de l'accès de polarisation de drain du PA afin de limiter les longueurs électriques des éléments de connexion. (cf. Figure 65)

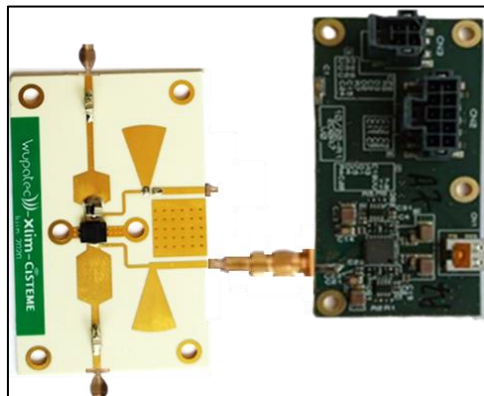


Figure 65: Couplage PA+SM

Le signal OFDM appliqué, pour tester et valider le couplage de l'ensemble, à la fréquence de 4GHz, possède une bande passante de 5MHz avec un PAPR de 8dB.

Le PA est polarisé à  $V_{GS0} = -2,65V$ , avec un courant de repos de 42mA. Les 4 tensions délivrées par le modulateur de polarisation sont : 20V, 30V, 40V et 50V.

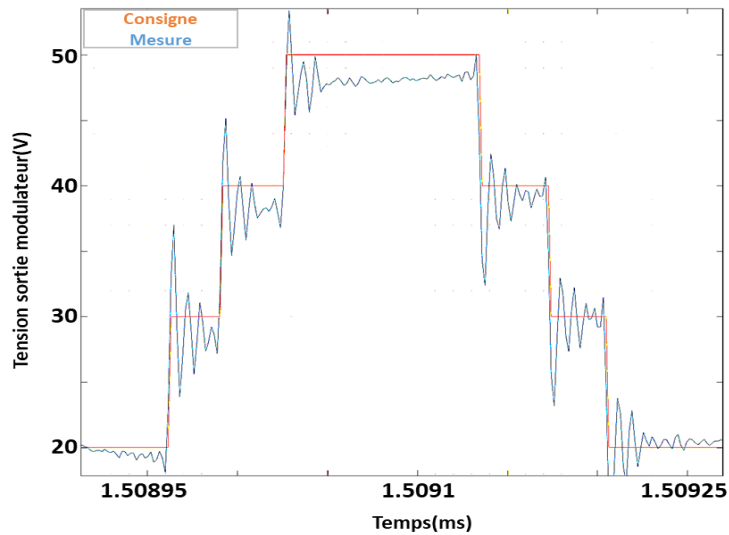


Figure 66: Tension de consigne et tension mesurée en sortie du modulateur

Les 4 niveaux discrets de polarisation sont parfaitement identifiables comme on peut le voir sur la Figure 66 qui présente la forme temporelle de la tension de sortie du modulateur. Une chute de tension est observée par rapport à la consigne du fait du courant consommé, notamment pour les forts niveaux de tension (40V-50V). La loi de commande de drain, qui détermine la tension de sortie du modulateur d'alimentation en fonction de la puissance d'enveloppe, a été calculée pour améliorer un compromis efficacité/linéarité, elle a une densité de probabilité plus élevée aux niveaux de tension les plus bas (20V-30V). (cf Figure 67)

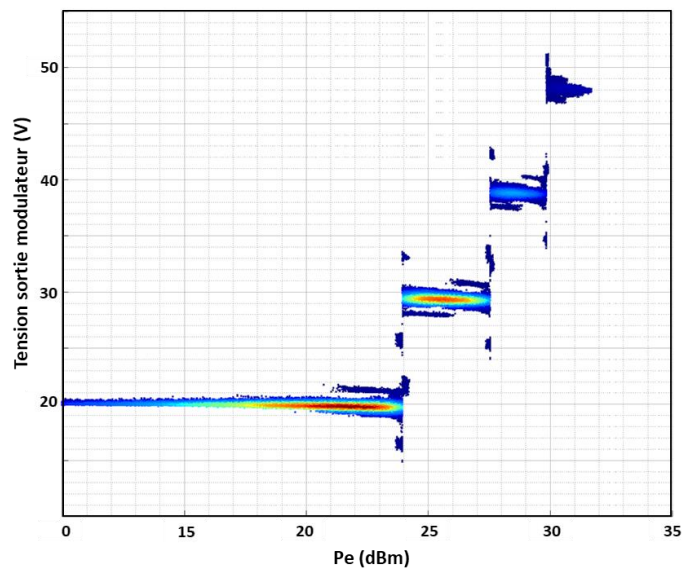


Figure 67: Loi de commande mesurée en fonction de la puissance d'entrée

La tension appliquée à l'accès de polarisation du PA reproduit, conformément à la loi de commande précédente, l'évolution temporelle de l'enveloppe du signal modulé (cf Figure 68). Ceci permet de valider le fonctionnement du modulateur d'une part et le couplage correct PA-Modulateur d'autre part.

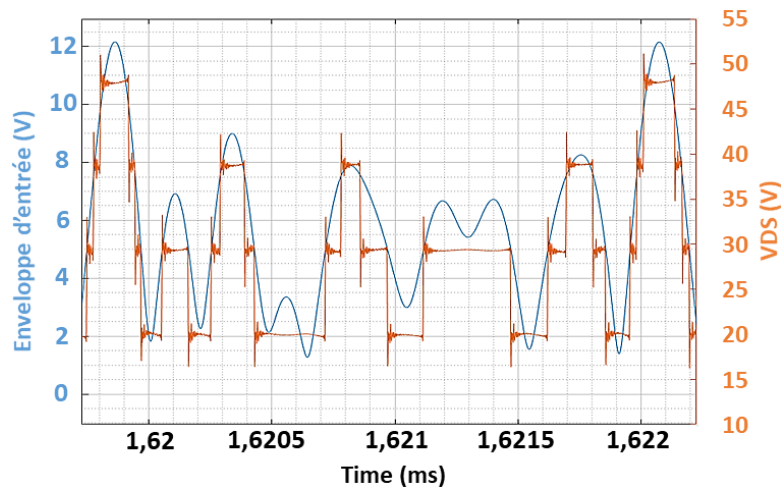


Figure 68: Allures temporelles de l'enveloppe d'entrée avec DPD et de la tension de sortie du modulateur ( $V_{DS}$ )

La Figure 69 montre les courbes mesurées de rendement à polarisation fixe et en enveloppe tracking avec DPD. En fonctionnement ET, la puissance de sortie et la PAE maximale obtenues sont respectivement de 43,8dBm et 56%.

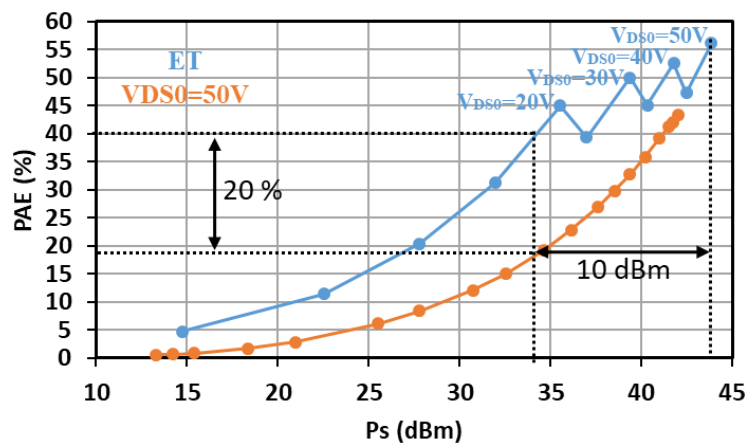


Figure 69: PAE en fonction de  $P_s$  en polarisation fixe et en ET sous modulation OFDM [15]

Les valeurs de rendement (PAE) ne prennent pas en compte le rendement du modulateur. Le rendement du PA est maintenu supérieur à 40% sur un recul en puissance de 10dB par rapport à la puissance crête. A 10dB de recul en puissance, le rendement est amélioré d'environ 20 points par rapport à un fonctionnement à polarisation fixe.

La superposition des diagrammes de constellation d'entrée et de sortie est donnée Figure 70. La réduction du facteur de crête (CFR) est appliquée sur la trame originale pour limiter le PAPR à 8dB. Cela a pour effet de dégrader la constellation du signal original avant PA (plots rouges). On peut noter sur la constellation de sortie (plots bleus) le bon alignement de tous les symboles grâce au système DPD utilisé.

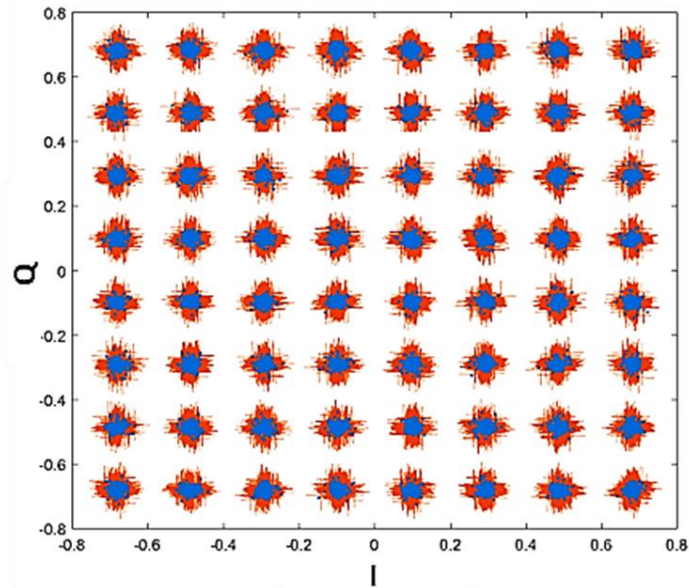


Figure 70: Diagramme de constellation 64 QAM

La Figure 71 représente le spectre en puissance de sortie normalisé du PA.

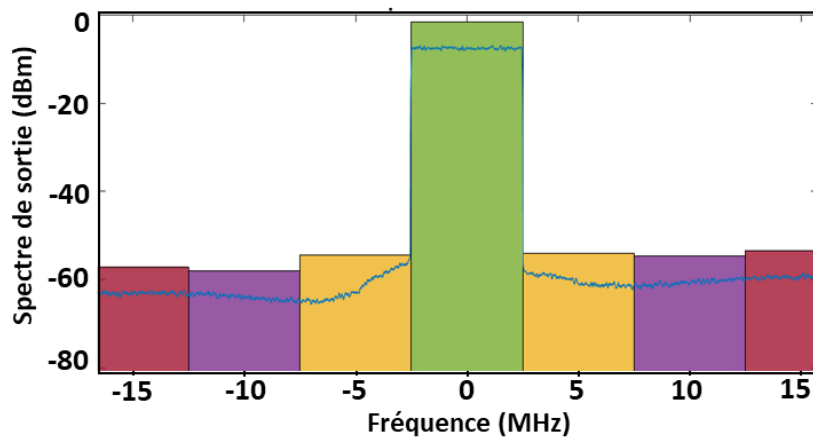


Figure 71: Spectre de sortie normalisé

Afin de mettre en évidence l'effet de la DPD, les Figure 72 et Figure 73 présentent les courbes de gain et de phase en fonction de la puissance d'entrée  $P_e$  avec et sans DPD. Une fois linéarisés, les profils dynamiques de phase et de gain restent quasi-constants, autour de 12dB et  $0^\circ$  de variation de phase, respectivement, sur toute la plage de puissance d'entrée.

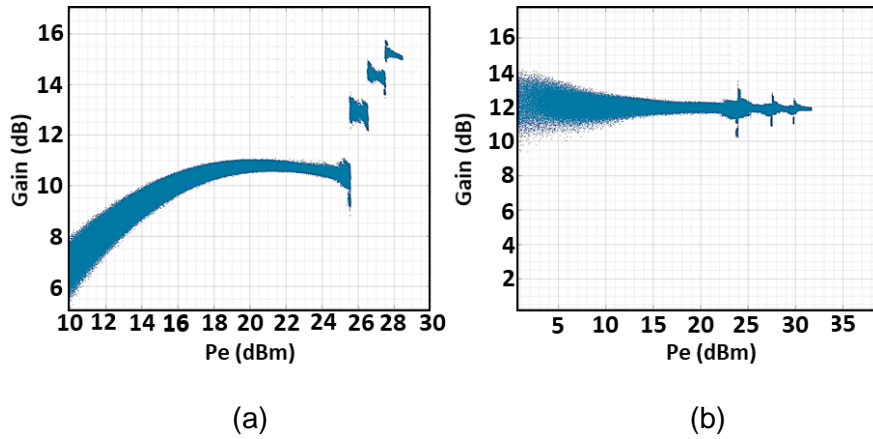


Figure 72: Gain en fonction Pe sans (a) & avec (b) DPD

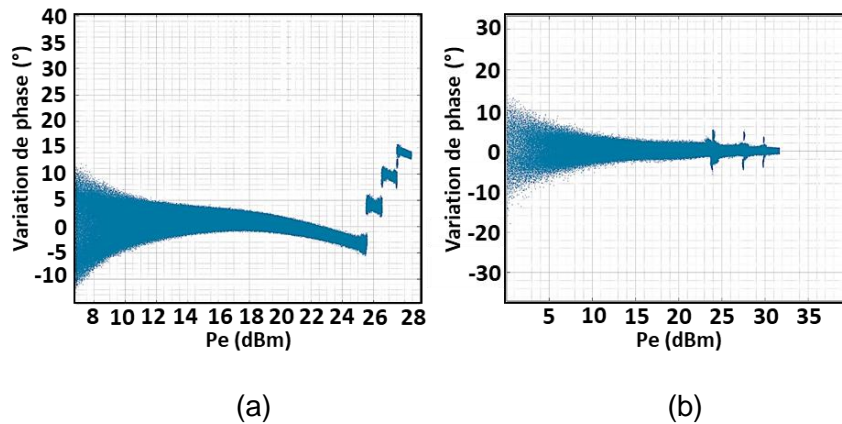


Figure 73: Phase en fonction Pe sans (a) & avec (b) DPD

Sur les figures ci-dessus, on peut voir le gain instantané en fonction de l'enveloppe d'entrée normalisée sous ETD. Le gain subit des discontinuités qui sont des artefacts de la commutation: lorsque le modulateur change la tension d'alimentation de l'amplificateur, on observe un saut de gain de l'amplificateur. [1], [8], [9]

Le système DPD améliore l'ACPR de plus de 20dB, passant de 21,7dBc à 52,47dBc avec un EVM de 0,57% (cf Tableau 13). La PAE globale indiquée dans les tableaux prend en compte la consommation du modulateur.

Signal d'entrée			DPD	Résultats de mesures				
Freq (GHz)	Mod. BW (MHz)	PAPR (dB)		Ps (dBm)	Gain (dB)	PAE global (%)	EVM (%)	ACPR (dBc)
4	5	8	avec	35,55	11,9	37,4	0,57	-52,47
4	5	8	sans	31,87	11,3	30,8	13,8	-21,70

Tableau 13: Performances ETPA en OFDM [16]

Afin de démontrer l'intérêt de l'ET pour de larges bandes de modulation, des mesures pour différentes BW (10 à 80MHz) ont été effectuées (cf Tableau 14). Pour une puissance de sortie de 35,6 dBm, un rendement global de 36% a été atteint pour une bande de modulation de 80MHz avec un EVM inférieur à 1,7%.

Signal d'entrée			Résultats de mesures				
Freq (GHz)	Mod. BW (MHz)	PAPR (dB)	Ps (dBm)	Gain (dB)	PAE global (%)	EVM (%)	ACPR (dBc)
4	10	8,0	35,56	11,92	37,00	0,57	-50,00
4	20	8,2	35,65	11,80	37.45	0,82	-44,80
4	40	8,3	35,50	11,97	36.33	1,40	-41,84
4	60	8,4	35,98	12,00	37.87	1,66	-38,50
4	80	8,4	35,60	12,00	36,00	1,66	-36,86

Tableau 14: Performances ETPA selon BW [16]

Le Tableau 15 positionne ces travaux par rapport aux exigences requises, en termes de performances, des PA pour la 5G et compare avec différents travaux sur les PA à suivi d'enveloppe aux fréquences sub-6GHz.

Réfs. Perfs.	Spécifications Sub-6GHz [10]	[11]	[12]	[13]	Ces travaux
Fréquences (GHz)	3.4-3.8/4.8-5	3.6-4	3.5	1.8-3.8	4
PAPR (dB)	-----	6.5	6	10	8
BW (MHz)	>200	20	60	100	5-80
Pout (dBm)	>43	31.2-31.5	35.7	44	36
PAE (%)	>40	39.5-46.8	43.2	33-64*	37.4-36
ACPR (dBc)	<-45	-44.5- -50	-47	-52	-52.5 -37

\* PAE avec PA seul

Tableau 15: Etat de l'art ETPA Sub-6GHz [16]

Le PA réalisé présente des performances en rendements ainsi qu'en linéarité (ACPR) proche de l'état de l'art pour des signaux large bande et à PAPR élevé.



## Conclusion

---

Le deuxième chapitre, a présenté une méthodologie de conception et la réalisation d'un amplificateur de puissance 35W à suivi d'enveloppe (ET) à haute efficacité énergétique (>50%) fonctionnant à bande C (4GHz), en technologie GaN Qorvo pour des applications de stations de base macro-cell 5G.

Des techniques de simulations originales ont été utilisées pour simuler les performances du PA en ET en statique (sous signal CW) et dynamique (en présence d'un signal modulé 16QAM).

Les performances obtenues lors de la caractérisation statique ont montré des niveaux de rendement en puissance ajoutée compris entre 47% et 57% suivant la tension de polarisation.

Le système de caractérisation en envelope tracking, a permis de mesurer les performances réelles du PA en ET discret avec pré-distorsion (DPD) en utilisant un signal 64QAM modulé en OFDM. Ces mesures en dynamique montrent que le PA atteint des puissances de sortie en saturation autour de 44dBm et maintient une efficacité moyenne proche 40% sur large bande de modulation tout en conservant des niveaux très acceptables d'ACPR pour répondre à l'ensemble des exigences des applications « 5G like ».

L'intérêt des ETPA, associés à des techniques de pré-distorsion améliorant l'efficacité énergétique en présence de signaux à fort PAPR et large bande, a été démontré dans ces travaux pour des fréquences inférieures à 6GHz.

Dans le chapitre suivant, ces travaux se focaliseront sur la conception de dispositifs millimétriques en technologie GaN MMIC pour l'optimisation énergétique des antennes actives 5G de type MIMO.

## Références bibliographiques

---

- [1] A. Delias, Polarisation dynamique de drain et de grille d'un amplificateur RF GaN appliquée à un fonctionnement RF impulsionnel à plusieurs niveaux Ph.D. dissertation, Limoges, 2015.
- [2] A. Dasgupta, High efficiency S-Band vector power modulator design using GaN technology. Ph.D. dissertation, Limoges, 2018.
- [3] P. Augeau, Alimentations de puissance agiles en technologie GaN pour l'amplification de puissance RF. Ph.D. dissertation, Limoges, 2014.
- [6] E. Gatard, et al., «System and method of baseband linearization for class G RF PA», Brevet Wupatec, Jul. 2019
- [7] E. Gatard, et al., «DC-DC converter block and DC-DC comprising same and associated Envelope Tracking system», Brevet Wupatec, Dec. 2016.
- [8] A. Disserand, et al., «A new High Speed and High Efficiency GaN HEMT Switching Cell for Envelope Tracking Modulators», Proceedings of the 46th EuMC, 4-6 oct 2016, London UK
- [9] A. Disserand, Nouvelle architecture d'amplificateur de puissance fonctionnant en commutation. Ph.D. dissertation, Limoges, 2017.
- [10] X. Liu et al, «Energy-efficient power amplifiers and linearization techniques for massive MIMO transmitters: a review», Front. Inf. Technol. Electron. Eng., vol. 21, no 1, p. 72-96, janv. 2020
- [11] Y. Komatsuzaki et al., «A High Efficiency 3.6-4.0 GHz Envelope-Tracking Power Amplifier Using GaN Soft-Switching Buck-Converter», 2018 IEEE/MTT-S International Microwave Symposium (IMS), juin 2018, p. 465-468
- [12] D. Fishler et al, «Supply modulation of a linear Doherty power amplifier», Proc. Eur. Microw. Conf., Sep. 2018, pp. 1–5
- [13] T. Cappello et al «Supply and Load-Modulated Balanced Amplifier for Efficient Broadband 5G Base Stations», IEEE Transactions on Microwave Theory and Techniques, VOL 67, NO 7, July 2019
- [14] E. Gatard et al, "Dc-to-dc converter block with multiple supply voltages, multi-supply-voltage dc-to-dc converter comprising same, and associated envelope tracking system", PatentUS2018309410, 2015.
- [15] K. Joao et al, "Amplificateur de puissance GaN 35W à suivi d'enveloppe et haute efficacité énergétique pour applications 5G sub-6GHz", JNM, 2022.
- [16] K. Joao et al, "Design and characterization on a dedicated envelope tracking test bench of a Sub-6GHz ETPA for 5G Applications", accepté à APMC, 2022.



---

## **Chapitre III.**

# **Conception d'un modulateur de polarisation et caractérisation d'un système APT pour les applications 5G mmW**



## **Chapitre III. Conception d'un modulateur de polarisation et caractérisation d'un système APT pour les applications 5G mmW**

---

### **III.1. Introduction**

Ce chapitre porte sur la mise en œuvre de la technique de gestion dynamique de polarisation à suivi de puissance moyenne ou formation de faisceau dite "Average Power Tracking" sur des amplificateurs en bande Ka (26-30GHz) par la conception d'un modulateur de polarisation.

L'objectif est ici d'évaluer la technique APT pour les applications millimétriques en utilisant la technologie GaN OMMIC D01GH ( $L_g=100\text{nm}$ ). Cette technologie, développée par la société OMMIC, est réputée par ses caractéristiques électriques et performances en fréquence, et donc une candidate adaptée aux applications 5G millimétriques.

La solution explorée, dans ce chapitre, s'inscrit d'un point de vue scientifique et technique dans la continuité de travaux antérieurs portant sur la recherche d'architectures performantes de modulateurs de polarisation mais avec une orientation liée à la montée en bande millimétrique.

Dans un premier temps, les spécifications ainsi qu'une méthodologie de conception du modulateur seront présentées et détaillées. L'application de la méthodologie, est faite, par des simulations temporelles ainsi que le développement d'un outil d'aide à la conception des modulateurs de polarisation.

La dernière partie présente un PA candidat à intégrer le système à suivi de puissance moyenne pour les applications 5G millimétriques, et dresse les perspectives en termes d'intégration de ce système APT-PA (PA+SM).

### III.2. Spécifications

Dans le cas d'applications de gestion dynamique de polarisation, les spécifications liées à la conception du modulateur de polarisation sont dictées par les caractéristiques électriques et les performances de l'amplificateur RF à alimenter. L'amplificateur qui sera utilisé est le CGY2650UH/C1 de la fonderie OMMIC qui est un amplificateur de puissance MMIC, à trois étages, haute performance en GaN conçu pour fonctionner dans la bande Ka (29.5-33 GHz), sa puissance de sortie est de 8W et il présente un rendement de 30% à la saturation. (cf Tableau 16)

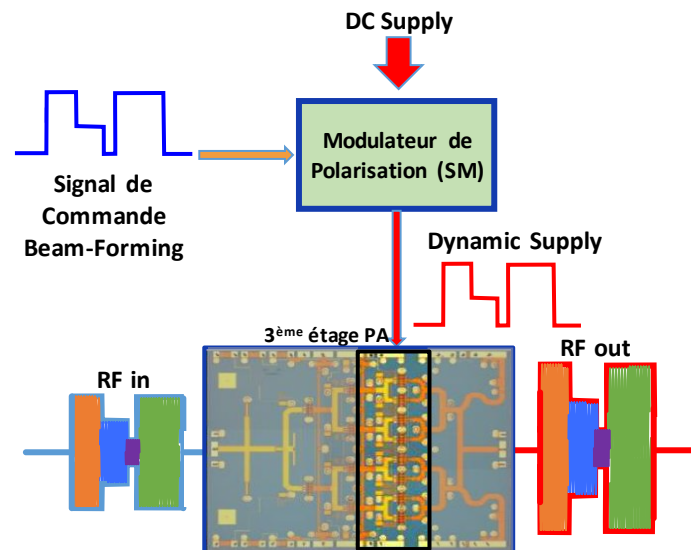


Figure 74: Schéma de principe d'un système APT avec le PA CGY2650UH/C1 (OMMIC)

L'optimisation de l'efficacité énergétique du PA en fort recul de puissance, exige du modulateur des rendements très élevés (typiquement supérieurs à 80%). La puissance maximale de sortie délivrée par le modulateur sera d'environ 18W afin de polariser dynamiquement uniquement le 3<sup>ème</sup> étage du PA, qui correspond à 57% de  $I_{DQ}$  d'après [1]. Dès lors que le PA fonctionne à la saturation, il présente au modulateur une résistance accès de drain autour de 8Ω. Les caractéristiques électriques du PA ainsi que celles visées pour le modulateur sont résumées dans le Tableau 16.

Paramètres PA	Valeurs	Paramètres modulateur	Valeurs
Tension	12 V	Tension sortie Max	12 V
Courant drain 3 <sup>ème</sup> étage	1.5 A	Courant de sortie	1.5A (i.e. $R_L = 8\Omega$ )
Freq. range	29.5 – 33.5 GHz	Freq. de commutation	$\geq 100$ MHz
Puissance de sortie	39dBm	Rendement moyen	$\geq 80$ %
Rendement	30 %		

Tableau 16: Performances du PA OMMIC [1] & Spécification du modulateur de polarisation

Une méthodologie de conception du modulateur polarisation prenant en compte ces différentes spécifications, a été développée et est présentée dans les paragraphes suivants.

### III.3. Méthodologie de conception du modulateur

La méthodologie présentée repose sur les travaux de thèses et les brevets réalisés et déposés au sein de l'équipe CCSNL. [2-4]

Elle a pour objectif de concevoir le modulateur de polarisation en prévoyant le plus précisément possible son comportement en termes de rendement et vitesse de commutation, et donc de limiter les erreurs et les échecs de conception étant donné l'impossibilité d'ajustage du circuit MMIC après réalisation.

La méthodologie adoptée a notamment été éprouvée sur des transistors de différentes tailles en appliquant des règles de «scaling» mais aussi différentes technologies GaN et différentes fréquences de commutation. Différentes étapes clés caractérisent cette méthodologie de conception (cf. Figure 75) :

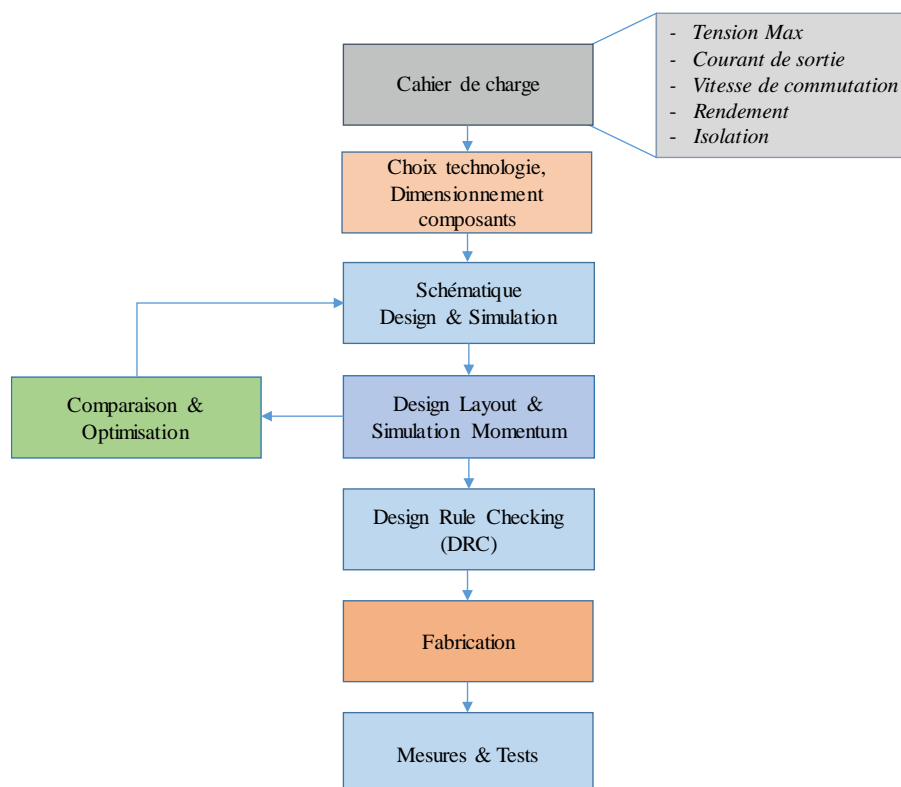


Figure 75: Méthodologie de conception

Le choix de la technologie est une étape importante dans la conception du modulateur de polarisation. Elle dépend essentiellement du domaine d'application, ainsi que des spécifications du circuit à concevoir en matière de performances.

#### III.3.1. Choix de la technologie des transistors

L'élément principal d'un modulateur de polarisation est le transistor qui conditionne en très grande partie les performances énergétiques escomptées. En raison de ses propriétés électriques remarquables, le transistor GaN HEMT est un excellent candidat pour les applications à commutation de puissance. Néanmoins, pour fonctionner à des fréquences de commutation élevées, son choix devient plus délicat puisqu'il faut trouver un compromis entre sa résistance à l'état passant ( $R_{DS(ON)}$ ), qui définit son impact sur les pertes statiques et les valeurs de ses capacités parasites ( $C_{GS}$  et  $C_{GD}$ ) qui conduisent à des pertes dynamiques. De



plus, une densité de puissance suffisante est nécessaire pour délivrer le courant de sortie requis.

La technologie choisie pour la conception des modulateurs est la technologie D01GH ( $L_G=100\text{nm}$ ) de la fonderie OMMIC. Ce process dispose de deux catégories de transistors pour répondre aux applications en amplification de puissance et commutation (switch). Le transistor switch, de par son application en commutation, est fait pour travailler dans la zone ohmique. Par conséquent, il a un espacement des doigts de grilles et de largeurs des métallisations des interconnexions de drain-source réduites, limitant ainsi le passage de courant plus important dans les interconnexions de drain et de source. (cf. Figure 76)

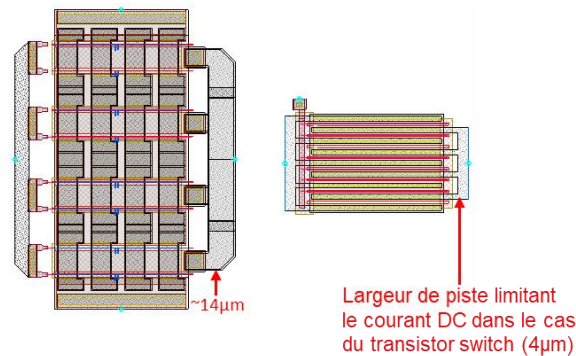


Figure 76 Comparaison des layouts des transistors RF ( $168 \times 228 \mu\text{m}$ ) et Switch ( $88 \times 140 \mu\text{m}$ ) pour développement  $8 \times 100 \mu\text{m}$

Cette technologie a été retenue de par ses fréquences de transition élevées ( $>100\text{GHz}$ ), sa résistance  $R_{\text{DS(on)}}$  faible ( $<1\Omega.\text{mm}$ ) (cf. Tableau 17) et sa faible capacité  $C_{\text{GS}}$  (quelques centaines de fF).

Caractéristiques électriques PA	D01GH ( $L_G=100\text{nm}$ )
$F_T - F_{\text{max}}$	110GHz - 180GHz
Max stable Gain @ 30GHz	$>13\text{dB}$
Densité de puissance	3.3 W/mm (5.7 W/mm max)
Densité de courant	$>1.2\text{ A/mm}$
Gm extrinsèque	800 mS/mm
Ron extrinsèque	$<1\Omega.\text{mm}$
$V_{\text{DN}}$	12 V

Tableau 17: Caractéristiques principales de la technologie OMMIC D01GH ( $L_G=100\text{nm}$ )

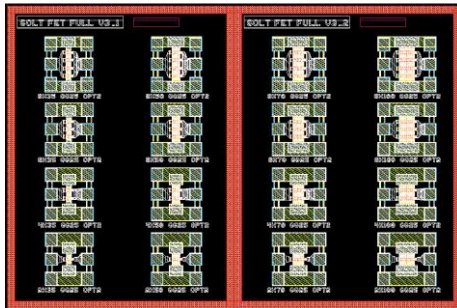
Le process GaN D01GH OMMIC est, par ailleurs, disponible avec 2 matériaux pour le substrat: Silicium à haute résistivité (/Si) ou Carbure de Silicium (/SiC). L'option de référence, ouverte aux runs, est la D01GH/Si, tandis que l'option en SiC est réservée pour des études avancées après concertation avec la fonderie.

Afin d'exploiter les potentialités de la technologie D01GH pour les applications de commutation de puissance, des simulations ainsi que des mesures ont été réalisées pour évaluer les différents paramètres électriques de cette technologie.

### III.3.2. Caractérisation des transistors

Les transistors ont été caractérisés via des mesures I[V] et paramètres [S] en impulsions. Ces mesures ont été comparées aux simulations de différents modèles de transistors qui seront utilisés par la suite.

Les mesures ont été réalisées sur des transistors de puissance sur Si de différents développements de grille (Nfg<sup>15</sup> et Wfg<sup>16</sup>). Des transistors de différents développements sont présents sur le réticule, ce qui permettra d'évaluer la dispersion technologique potentielle. (cf. Figure 77)



En $35\mu\text{m} \leq Wfg \leq 100\mu\text{m}$		
2x35 $\mu\text{m}$	4x35 $\mu\text{m}$	8x35 $\mu\text{m}$
2x70 $\mu\text{m}$	⋮	⋮
2x100 $\mu\text{m}$	6x100 $\mu\text{m}$	8x100 $\mu\text{m}$

Tableau 18: Développements des transistors mesurés

Figure 77: Réticule OMMIC D01GH

L'un des intérêts de ces mesures en mode pulsé est de s'affranchir des effets thermiques.

#### a) Caractéristiques I[V] en mode pulsé

Le principe de ces mesures en impulsion consiste à appliquer des pulses de courte durée autour d'un point de polarisation de repos ( $V_{GS0}$ ,  $V_{DS0}$ ) qui fixe l'état thermique du transistor. [5-6]

La caractérisation des transistors a été réalisée sur un banc de test pulsé développé à l'aide des différents moyens de mesures de la société AMCAD. Il est représenté sur la Figure 78 :

<sup>15</sup> Nfg : Number finger gate

<sup>16</sup> Wfg : Width finger gate

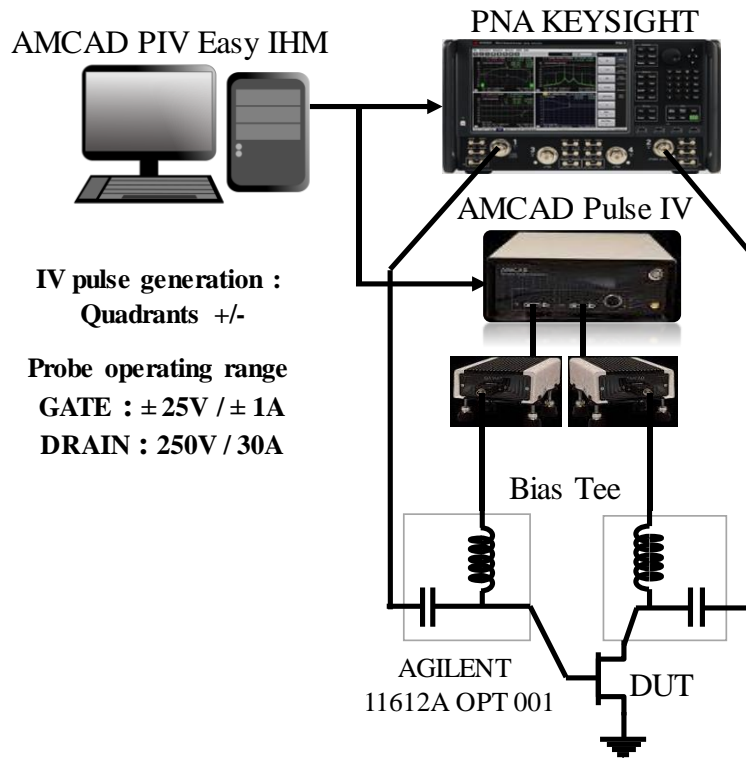
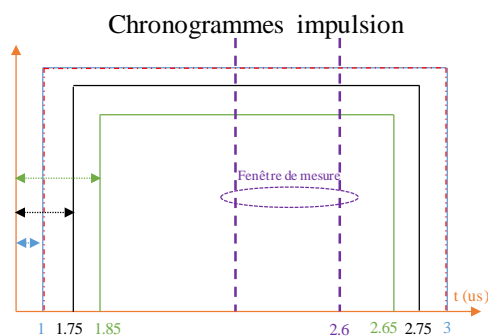


Figure 78: Banc de mesure I [V] et paramètres [S] en régime impulsionnel

Le banc de mesure est composé d'une partie matérielle constituée d'un PNA pour les mesures de paramètre [S], des sondes de tension de drain et de grille, un générateur d'impulsion double quadrant et des tès de polarisation. Ces instruments de mesure sont pilotés par une interface de commande sur PC (PIV Easy IHM) utilisant la suite logicielle IVCAD, par laquelle il est possible de générer et configurer des pulses et visualiser les courbes I[V] et [S] mesurées.

Les pulses sont configurés et synchronisés pour des durées différentes ( $< 3\mu\text{s}$ ) et une période de  $100\mu\text{s}$ . (cf. Figure 79)



Name	Delay(us)	Width(us)	Pulse end(us)
IV POWER SUPPLY INPUT	1	2	3
IV POWER SUPPLY OUTPUT	1	2	3
RF SOURCE	1.75	1	2.75
VNA	1.85	0.8	2.65
IV MEASUREMENT	2.3	0.3	2.6

Période = 100us

Figure 79: Chronogrammes des impulsions

Tableau 19: Durée des impulsions

La Figure 80 présente le réseau I[V] pulsé de référence ( $V_{GS0}=0V$ :  $V_{DS0}=0V$ ), pour un transistor de développement  $6 \times 100\mu\text{m}$ .

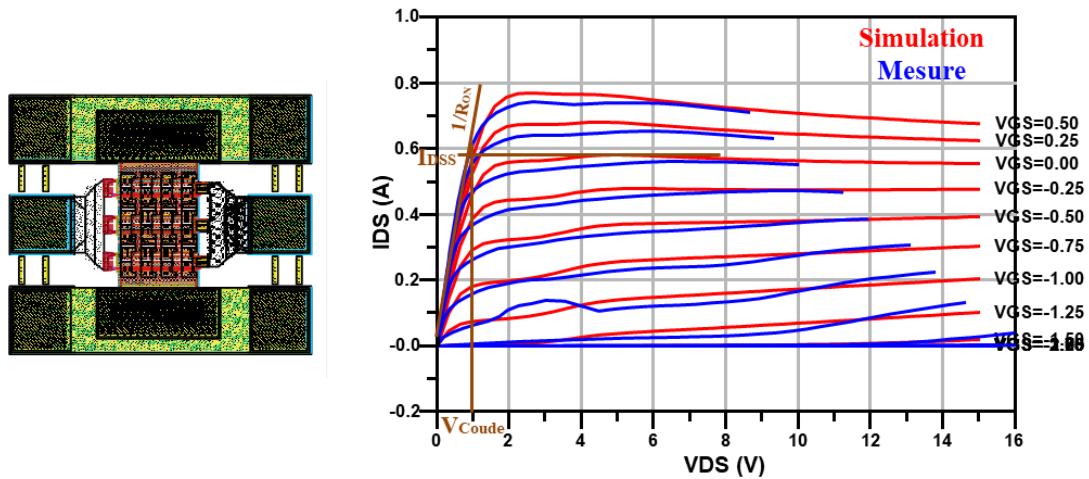


Figure 80: Transistor de puissance & réseau I[V] du développement 6x100um

Nous pouvons remarquer sur la Figure 80 une bonne concordance entre mesures et simulations tant dans la zone ohmique (état ON) que dans la zone de pincement (état OFF). La résistance à l'état passant est relativement faible de l'ordre de  $0.8\Omega$  pour ce transistor.

L'autre intérêt de mesures en mode pulsé est qu'elles permettent la mise en évidence des effets de pièges comme présenté dans les paragraphes suivants.

### b) Mise en évidence des phénomènes de pièges de grille et de drain

Les transistors HEMT GaN ont l'inconvénient de posséder dans leur structure des défauts communément appelés des pièges. Ces défauts sont mis en évidence par la dispersion entre les mesures des caractéristiques I[V], quasi-isothermes, à différents points de repos. Il existe deux catégories de pièges : pièges de grille (gate-lag) et pièges de drain (drain-lag).

Afin de mettre en évidence les pièges de grille, pour le développement 4x35um, la mesure en régime pulsé est effectuée en faisant varier la polarisation  $V_{GS0}$  et en maintenant la valeur de  $V_{DS0}=0V$  c'est-à-dire à puissance dissipée identiquement nulle. Comme le montre la Figure 81, la baisse du courant de drain est due aux effets de pièges associés à la tension de polarisation de grille (gate-lag).

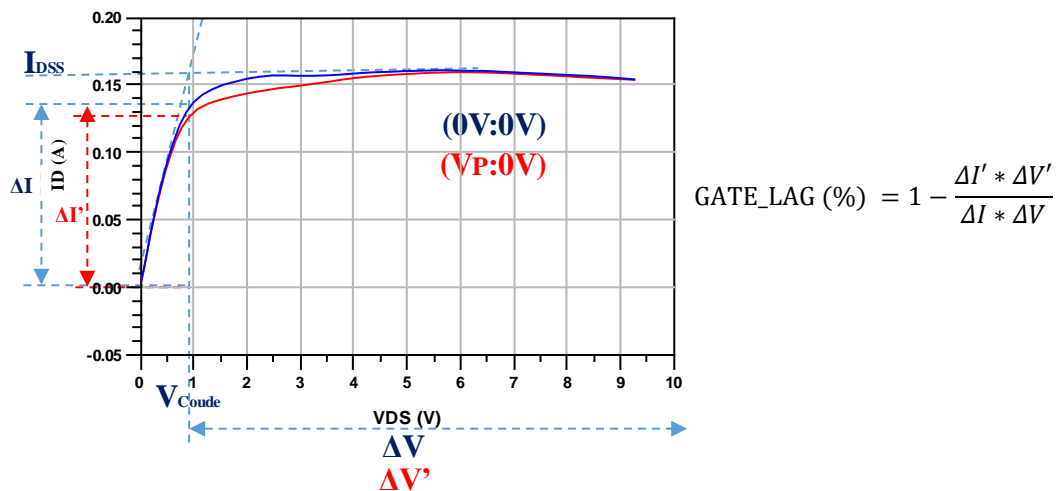
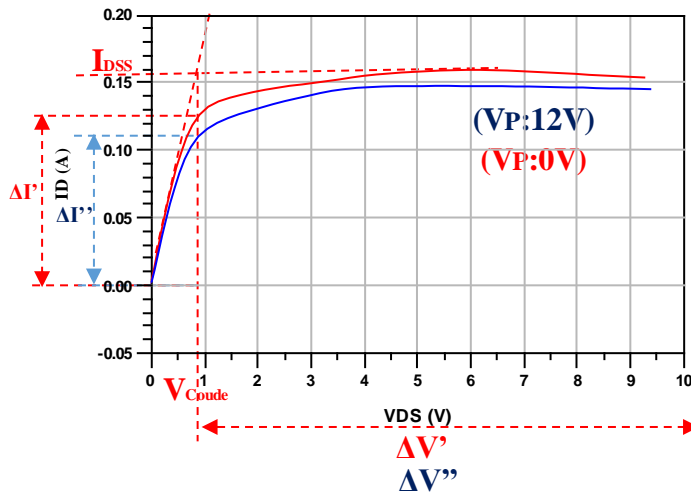


Figure 81: Comparaison réseaux I[V] mettant en évidence les pièges de Gate-Lag

En revanche, en maintenant la valeur de  $V_{GS0}=V_P$  et en variant le point de polarisation  $V_{DS0}$ , les pièges de drain pourront être mis en évidence. Une diminution du courant de sortie plus ou moins accentuée est due aux phénomènes de pièges de drain (drain-lag). (cf. Figure 82)



$$\text{DRAIN\_LAG (\%)} = 1 - \frac{\Delta I'' * \Delta V''}{\Delta I' * \Delta V'}$$

Figure 82: Comparaison des réseaux I[V] mettant en évidence les pièges de Drain-Lag

Sur les mesures I[V] pulsées des Figure 81 et Figure 82, les effets de drain-lag, avec un taux de 12%, sont plus importants que ceux de gate-lag de taux 4% pour le développement 4x35um. De manière générale, la technologie D01GH présente des niveaux de piège faible.

Les phénomènes de pièges lorsqu'ils sont importants, ont un impact sur les performances électriques (telles que puissance et rendement) et les performances fréquentielles pour les applications d'amplification de puissance et commutation de puissance. En commutation, les pièges agiront directement sur les constantes de temps. [7]

La constante de temps est un paramètre important pour les performances en vitesse de commutation du transistor. Elle dépend des éléments parasites, plus particulièrement de la capacité  $C_{GS}$ , qui peuvent être estimés en régime linéaire par des mesures de paramètres [S].

### c) Paramètres [S] en mode pulsé

Le principe de la mesure des paramètres [S] en mode impulsionnel consiste à venir superposer sur l'état établi des impulsions I [V] une onde RF de faible niveau.

La Figure 83 présente la comparaison entre les paramètres [S] mesurés et simulés obtenus en utilisant un modèle petits signaux pour une polarisation à  $V_{DS0}=12V$  et  $I_{DSQ} \approx 67mA$  pour le développement 6x100um.

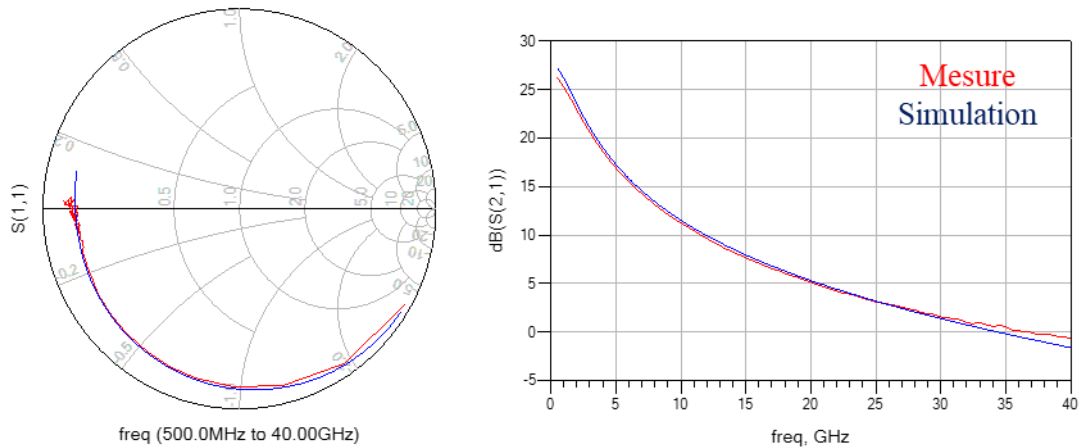


Figure 83: Comparaison mesures et simulations des paramètres [S] en régime impulsionnel

Une bonne concordance entre les résultats issus des mesures et ceux issus des simulations est à noter, ce qui constitue une validation du modèle petit signal du transistor.

Les paramètres [S] vont permettre, également, de déterminer les performances fréquentielles du transistor telles que la fréquence de transition ( $F_T$ ) et fréquence max ( $F_{MAX}$ ). La fréquence de transition est un critère important pour les applications de commutation de puissance, puisqu'elle traduit la capacité du transistor à fonctionner à haute fréquence, tandis que la fréquence max s'avère plus pertinente pour les applications d'amplification RF.

La fréquence de transition est définie comme la fréquence pour laquelle le gain en courant du transistor est unitaire. D'autre part, la fréquence maximale est définie par un gain maximal (MSG/MAG) unitaire.

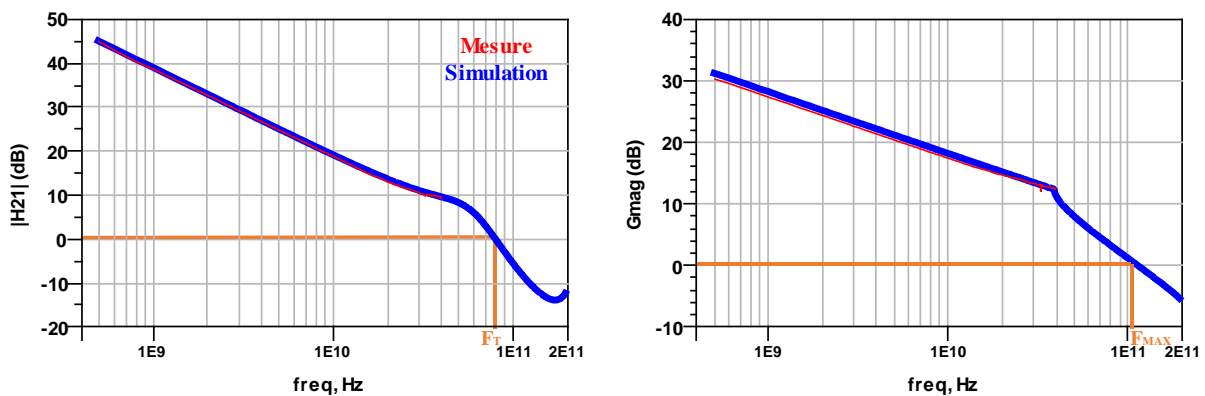


Figure 84: Gain en courant et Gain maximum (développement 6x100um)

D'après la Figure 84, une fréquence de transition supérieure à 80GHz, est obtenue pour  $|H_{21}|=1$ . Le gain maximal disponible devient unitaire pour une fréquence maximale supérieure à 100GHz à  $V_{DS0}=12V$  et  $I_D \approx 67mA$  pour un développement de transistor de 6x100 $\mu m$ .

Enfin, toutes les caractéristiques électriques ( $R_{ON}$ ,  $C_{GS}$ , pièges) et fréquentielles ( $F_T$  et  $F_{MAX}$ ) présentées et décrites tout au long de cette partie montrent que la technologie D01GH est bien adaptée aux topologies de modulateur de polarisation pour les applications de commutation de puissance.

### III.3.3. Choix d'une topologie de modulateur de polarisation

Plusieurs architectures performantes de modulateurs de polarisation ont été réalisées et brevetées au sein du laboratoire XLIM [2-4]. Ses différentes architectures, utilisant des topologies à 2, 3 ou 4 transistors (2T,3T,4T), présentent chacune des avantages et des inconvénients et sont utilisées en fonction du type de modulateur souhaité. (cf. Figure 85)

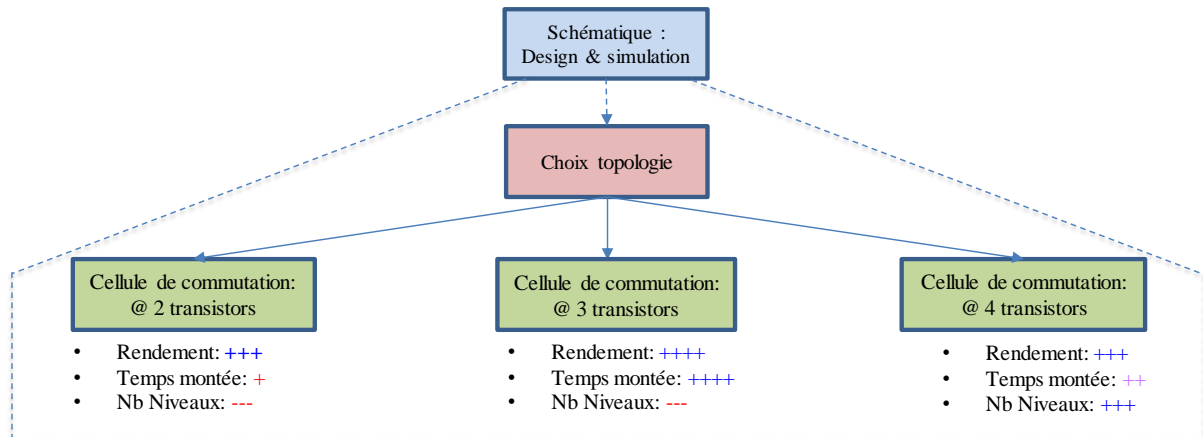


Figure 85: Différentes topologies avec les critères de choix

Ainsi, pour une méthodologie plus élargie, le choix de la topologie dépendra :

- des performances visées : soit le rendement sera privilégié au détriment de la vitesse et vice-versa ou soit un compromis entre les deux.
- du type de modulateur à concevoir (continu, discret, isolé ou non isolé)

De surcroît, un autre facteur à prendre en compte est le nombre de niveaux de tensions requis, correspondant au nombre d'éléments de commutation dans un modulateur de polarisation multi-niveaux.

Les solutions explorées, dans ces travaux, sont des modulateurs de polarisation multi-niveaux conçus à partir d'une cellule élémentaire originale, développée par XLIM [2-4] [7-8], qui sera l'élément de commutation de puissance. Cette cellule permet de commuter de fortes puissances (>18W) à des vitesses élevées (~100MHz).

#### a) Description de la cellule de commutation

La topologie retenue est celle à 4 transistors dite "isolée" (cf. Figure 86), qui se distingue de celle à 3 transistors du fait qu'elle présente un dispositif d'isolement pouvant être implémenté en technologie MMIC. Elle a été choisie de par ses performances énergétiques et sa vitesse de commutation, mais surtout parce qu'elle permet la mise en parallèle de plusieurs de ces cellules afin de délivrer différents niveaux de tension de sortie.

La topologie de la cellule de commutation isolée est composée de 3 étages: étage driver, étage de puissance et étage d'isolation.

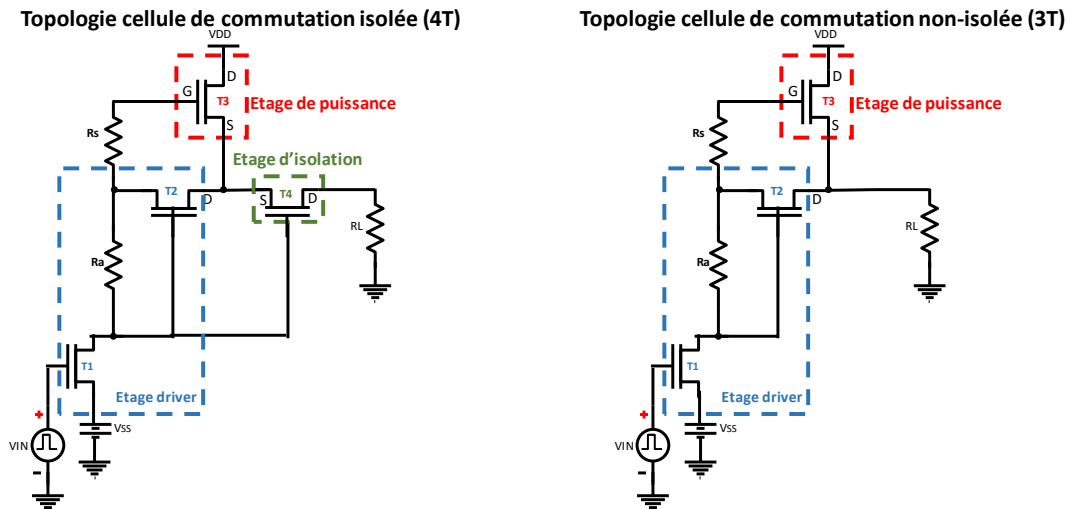


Figure 86: Cellule de commutation isolée (4T) & non-isolée (3T)

L'étage driver est constitué d'un transistor de commande (T1) et d'un circuit d'auto-polarisation. Le transistor T1 a le rôle d'un commutateur (courant faible), il ne transporte pas de puissance mais permet de piloter le transistor de l'étage de puissance. Le circuit d'auto-polarisation, comprenant un transistor T2 et une résistance  $R_a$ , permet lors de l'état OFF le maintien de T3 proche du pincement ( $V_{GS\_T3} \approx V_P$ ).

Le choix de la résistance d'auto-polarisation ( $R_a$ ) est au cœur d'un compromis rendement/vitesse de commutation. Cet aspect sera développé dans la section optimisation des performances.

Le transistor de puissance (T3) a pour rôle de commuter la puissance. Il sert à véhiculer ou à bloquer le courant allant de la source continue ( $V_{DD}$ ) vers la charge  $R_L$ .

L'isolation de la cellule est assurée par le transistor T4 qui fonctionne de façon synchrone avec le transistor de puissance (T3) mais qui, point important, fonctionne en zone inverse ( $V_{DS} < 0$ ). [2]

Une résistance  $R_s$  peut être rajoutée, entre la grille du transistor T3 et la résistance  $R_a$ , dont le rôle est de stabiliser la cellule contre d'éventuelles oscillations notamment à l'état OFF.

La tension de référence  $V_{SS}$  permet de fixer (régler) le niveau bas de tension de sortie mais également de limiter les pertes électriques lorsque la cellule est à l'état OFF.

### b) Principe de fonctionnement de la cellule de commutation : Analyse statique (théorique)

Le fonctionnement de la cellule de commutation isolée est basé sur les états établis ON et OFF du transistor T3. Elle fonctionne de la manière suivante :

A l'état ON (phase 1), la cellule applique idéalement sur la charge  $R_L$  une tension  $V_{DD}$  et délivre un courant important. Dans cet état, le transistor T1 est bloqué ( $V_{in} = V_P + V_{SS}$ ), tandis que les transistors T2, T3 et T4 sont à l'état ON. (cf. Figure 87)



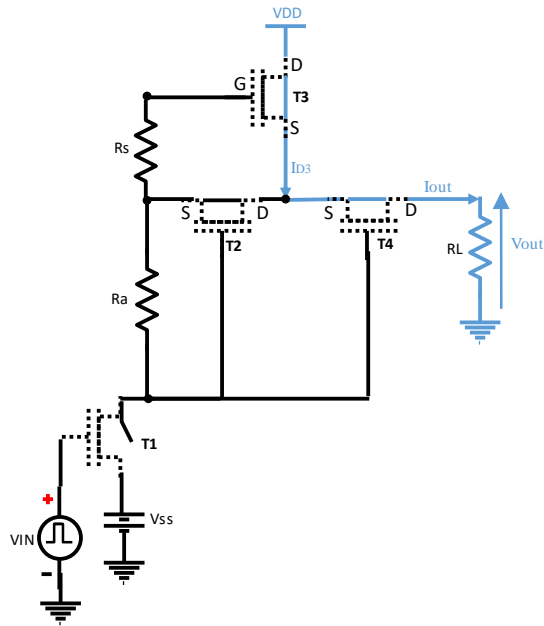


Figure 87: Etat ON de la cellule de commutation isolée

Ainsi, la tension et le courant de sortie s'expriment :

$$V_{OUT\_ON} = \frac{V_{DD} \cdot R_L}{R_L + R_{ON\_T3} + R_{ON\_T4}} \quad (III-1)$$

$$I_{D3\_ON} = \frac{V_{DD}}{R_L + R_{ON\_T3} + R_{ON\_T4}} \quad (III-2)$$

A l'état OFF (phase 2), la cellule est isolée de la charge quelle que soit la tension d'alimentation  $V_{DD}$  du fait que le transistor T4 soit monté en inverse. Cet état est obtenu en saturant le transistor T1, ce qui permet d'auto-polariser le transistor T2. Le point de fonctionnement de T2 est contrôlé indirectement par le courant commuté par le transistor T1 qui maintient ainsi T3 proche du blocage. (cf. Figure 88)

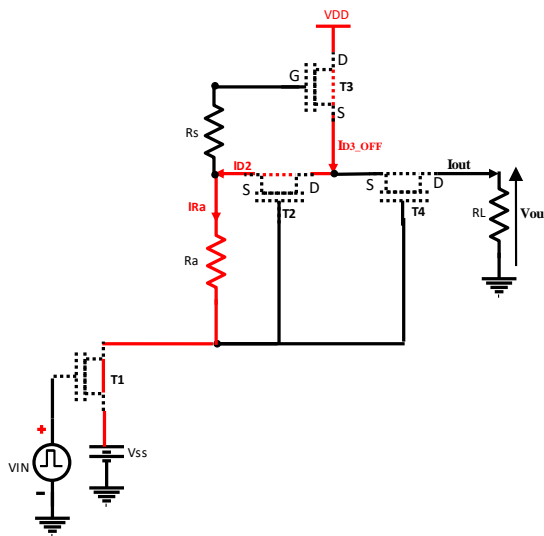


Figure 88: Etat OFF de la cellule de commutation isolée

Alors, dans cet état, la tension et le courant de sortie peuvent s'exprimer :

$$V_{OUT\_OFF} \approx V_{SS} + 2V_P + V_{DS\_T4} \quad (III-3)$$

$$I_{D3\_OFF} = I_{OUT} + I_{D2} \quad (III-4)$$

Note : dans l'expression de  $V_{OUT\_OFF}$ , on suppose que T3 et T2 sont bloqués et que leurs tensions  $V_{GS}$  respectives valent  $V_P$ . En réalité, les tensions  $V_{GS}$  sont légèrement inférieures.

Les états établis (ON-OFF) de la cellule de commutation, en fonction de l'application visée, permettent de dimensionner les composants, notamment les transistors, de la cellule de commutation.

### III.3.4. Dimensionnement des composants

Le dimensionnement des transistors T3 et T4 joue un rôle important dans la conception des cellules de commutation. En effet, les pertes de conduction et de commutation liées à la résistance  $R_{ON}$  et à la capacité  $C_{GS}$  sont directement liées aux tailles des transistors T3 et T4. Elles doivent, pour ces raisons, être les plus faibles possibles. [5]

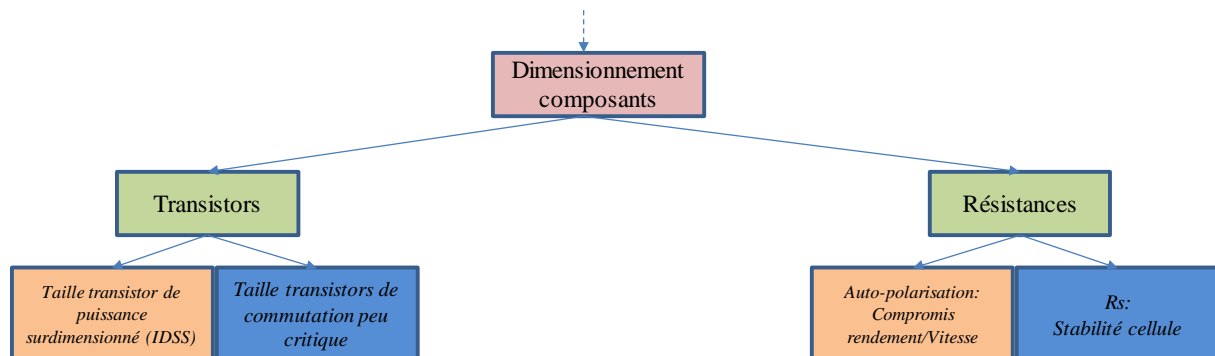


Figure 89: Critères de dimensionnement des composants

Pour pouvoir dimensionner correctement les composants, en particulier les transistors, il est indispensable de connaître les critères de dimensionnement en termes de tailles, illustré dans la Figure 89, ainsi que valeurs des tensions et des courants crêtes dans les conditions de fonctionnement en états établis (ON-OFF).

#### a) PHASE 1 : @ ETAT ON

##### Courant dans le transistor T3 & T4

Le transistor T3 commute des courants importants, son courant maximum  $I_{DSS}$  est choisi typiquement 2 fois supérieur au courant maximum imposé par la charge sous la tension d'alimentation  $V_{DD}$ . Son développement de grille doit être suffisant de manière à ce qu'il fonctionne dans sa zone ohmique et que sa résistance  $R_{ON\_T3}$  soit la plus faible possible.

Le transistor de puissance (T3) et le transistor d'isolement (T4) commutant des charges de même puissance, ils ont donc des caractéristiques électriques et des tailles identiques [2]

Pour l'application visée, le courant maximum d'alimentation du PA est de 1,5A, ce qui nécessite un développement de grille de 4x8x100um pour les transistors T3 et T4 ( $I_{DSS}$  de l'ordre de 3A).

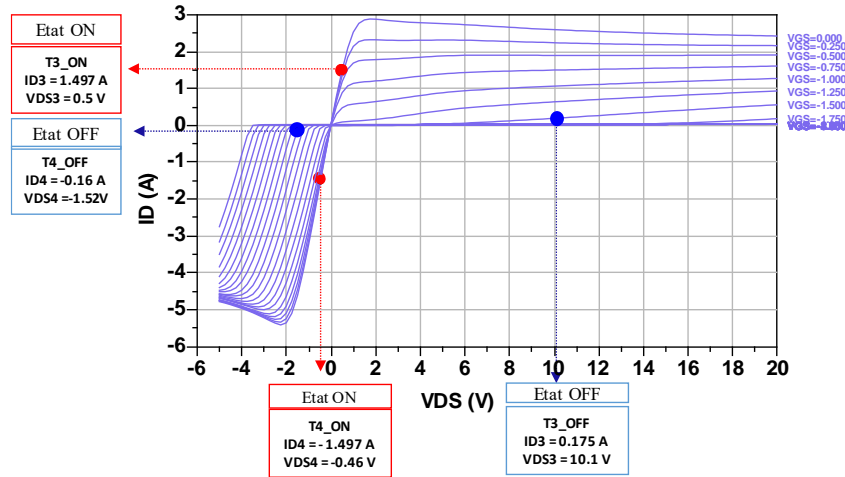


Figure 90: Réseaux [IV] avec les points de fonctionnement statiques de T3 et T4 (4x8x100um)

La Figure 90 montre les points de fonctionnement statiques des transistors de puissance et d'isolement pour la cellule isolée.

Il est à remarquer qu'à l'état ON, les points de fonctionnement liés au dimensionnement des transistors T3 et T4, sont dans la zone ohmique avec un  $R_{ON}$  faible et une tension résiduelle (ou de déchet) d'environ 0.5V.

## b) PHASE 2 : @ ETAT OFF

### Courant dans le transistor T1 & T2

Le courant commuté, à l'état OFF, par T1 est très faible, en comparaison au courant commuté à l'état ON dans les transistors de puissance et d'isolement. Ce courant contrôle le point de fonctionnement du transistor T2 ( $V_{GS\_T2} = R_a \cdot I_{D2}$ ). Ainsi, puisque le courant commuté par T1 est du même ordre que le courant traversant le transistor T2, ils peuvent être choisis de même taille.

La Figure 91 présente le point de fonctionnement des transistors T1 et T2 à l'état OFF de la cellule.

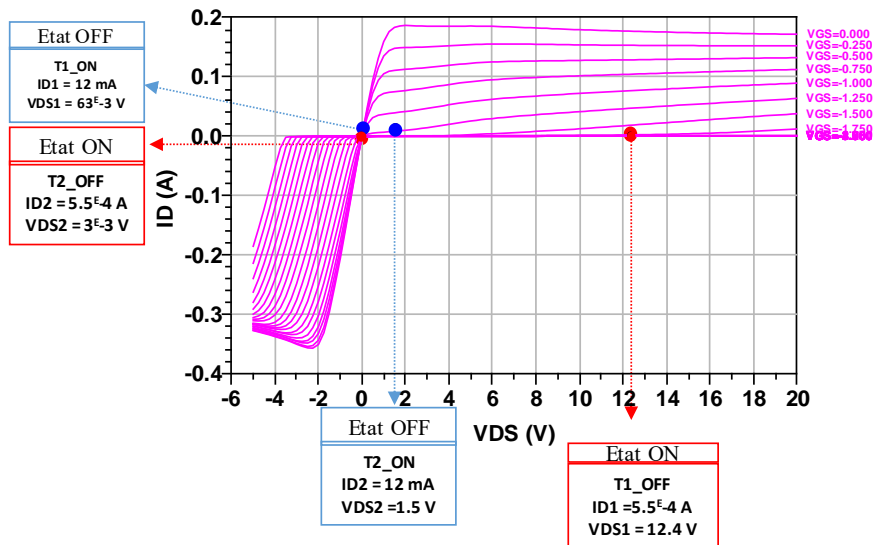


Figure 91: Réseaux [IV] avec les points de fonctionnement statiques de T1 et T2

Les transistors de l'étage driver (T1 & T2) ont pour taille de  $4 \times 50 \mu\text{m}$ . Ils sont très largement surdimensionnés, le courant maximum qu'il devront accepter ne dépassant pas 12mA.

### c) Dimensionnement des résistances

Le fonctionnement de cette cellule peut encore être ajusté, par ajout de résistances qui permettent en pratique de réaliser des réglages fins ( $R_{a1}$  et  $R_{a2}$ ) et d'améliorer la marge de stabilité du circuit (dans le cas des résistances  $R_{S1}$  et  $R_{S2}$ ), comme le montre la Figure 92. En pratique, leurs valeurs optimales sont obtenues par des simulations temporelles.

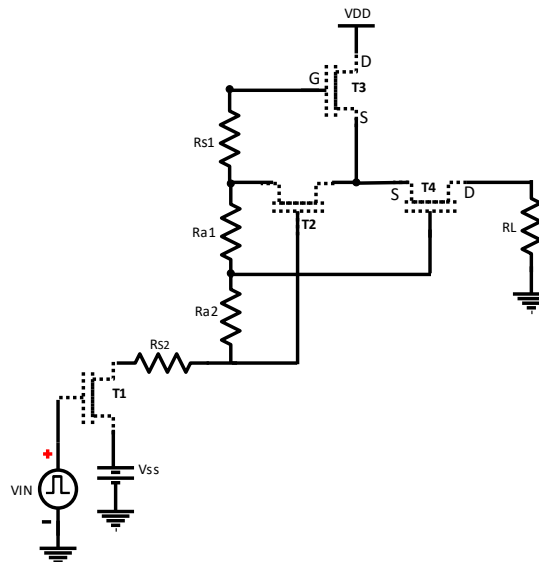


Figure 92: Cellule 4T avec résistances d'ajustement

La résistance d'auto-polarisation est au cœur d'un compromis rendement/vitesse de commutation. Sa présence se fait sentir autant à l'état OFF en impactant la consommation de la cellule, qu'au passage à l'état ON sur la vitesse de commutation du transistor T3.

Finalement, au niveau de la topologie, la configuration retenue est celle à deux résistances comme illustrée à la Figure 93.

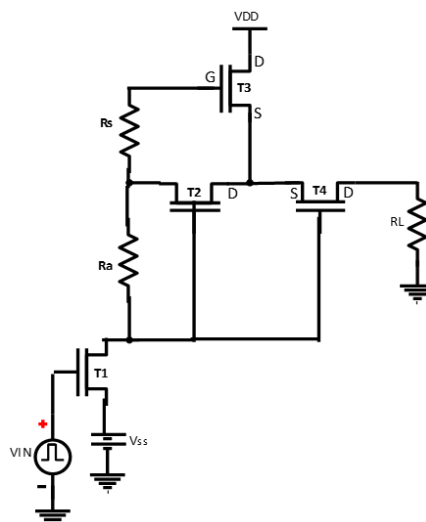


Figure 93 Cellule de commutation isolée (4T)

Il s'avère nécessaire sur un certain nombre de paramètres de performances de la cellule (rendement, temps de commutation et stabilité) de passer par l'optimisation avec des simulations temporelles pour un choix approprié de différents éléments (tailles transistors et résistances).

### III.3.5. Optimisation des performances : Compromis rendement/vitesse de commutation

L'optimisation de la cellule de commutation isolée repose sur 3 objectifs: rendement, temps de commutation et stabilité. Celle-ci consiste à optimiser les différents éléments constituant la cellule (tailles transistors T3, T4, Ra, Rs) afin de trouver le meilleur compromis efficacité/vitesse de commutation et d'assurer la stabilité.

Le rendement et le temps de commutation dépendent des mêmes éléments c.a.d la taille de T3 et la résistance Ra. Quant à la stabilité, elle dépend de la résistance Rs. (cf. Figure 94)

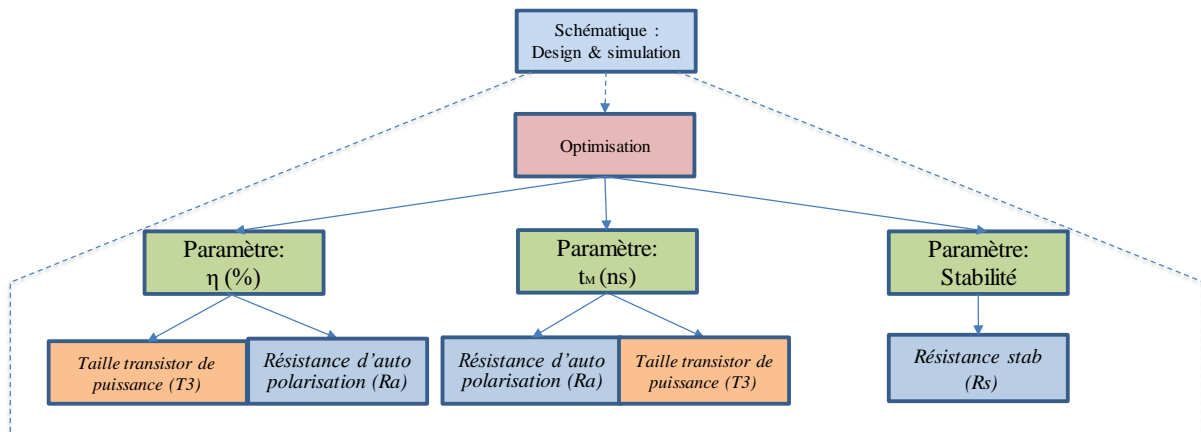


Figure 94: Critères d'optimisation de la cellule

En vue d'optimiser les performances de la cellule, il est réalisé une analyse dynamique au moyen de simulations temporelles. La simulation temporelle permet de traiter trois aspects:

- Analyse des formes d'ondes;
- Analyse de stabilité;
- Analyse énergétique;

#### III.3.5.1. Simulation temporelle: analyse des formes d'ondes

Le modèle utilisé ici est issu du design kit OMMIC. Celui-ci est un modèle dit "switch" et "scalable", qui offre la possibilité de simuler des transistors de différents développements (tailles) en variant les paramètres tels que le nombre de doigt de grille (Nfg) et la largeur de grille (Wfg).

Pour simuler la cellule isolée dans le domaine temporel, il faut s'assurer de la validité du modèle dans le quadrant négatif ( $V_{DS} < 0$ ), zone de fonctionnement du transistor T4. (cf. Figure 95)

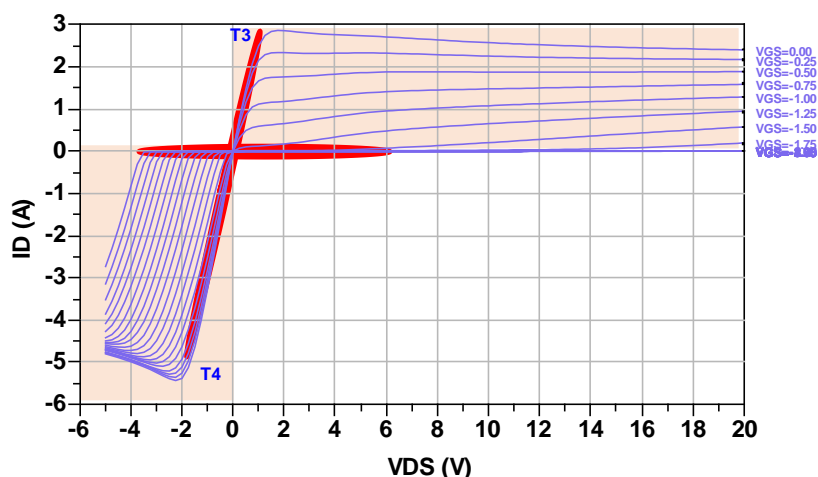


Figure 95: Zones de fonctionnements transistors de puissance T3 et d'isolation T4

La simulation de la caractéristique  $I[V]$  du modèle transistor switch de développement  $4x8x100\mu m$  décrit le comportement du modèle dans la zone inverse comme on peut le noter ci-dessus.

La Figure 96 montre les formes des tensions et courants de sortie de la cellule obtenues pour une tension  $V_{DD}$  égale à 12V, pour une charge  $R_L$  de  $8\Omega$ , un rapport cyclique de 50% et une fréquence de commutation de 100MHz.

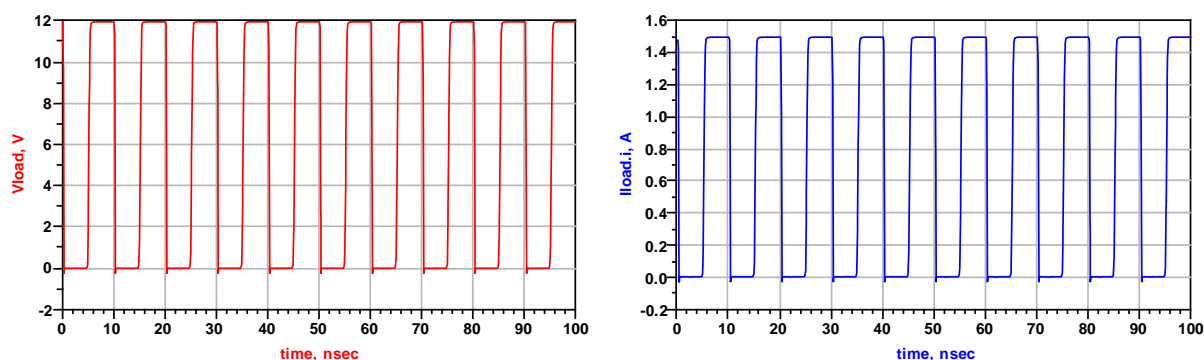


Figure 96: Formes temporelles de tension & courant

Sur la Figure 96, la tension de sortie varie entre 12V à l'état ON et une tension de 0V à l'état OFF. La tension de référence ( $V_{SS}$ ), ici voisine de  $2V_p$  ( $V_p \approx -1,5V$ ), contribue à améliorer l'isolation de la cellule en fixant le courant de sortie à l'état OFF à un niveau très faible de l'ordre de 0.1mA.

### III.3.5.2. Simulation temporelle: Analyse de stabilité

Les simulations temporelles montrent qu'en l'absence de la résistance  $R_s$ , des instabilités peuvent se produire pendant les états OFF.

La Figure 97 représente la tension de sortie avec un zoom sur ces instabilités, qui, sur cet exemple, ont une période de 80ps soit une fréquence de 12.5GHz

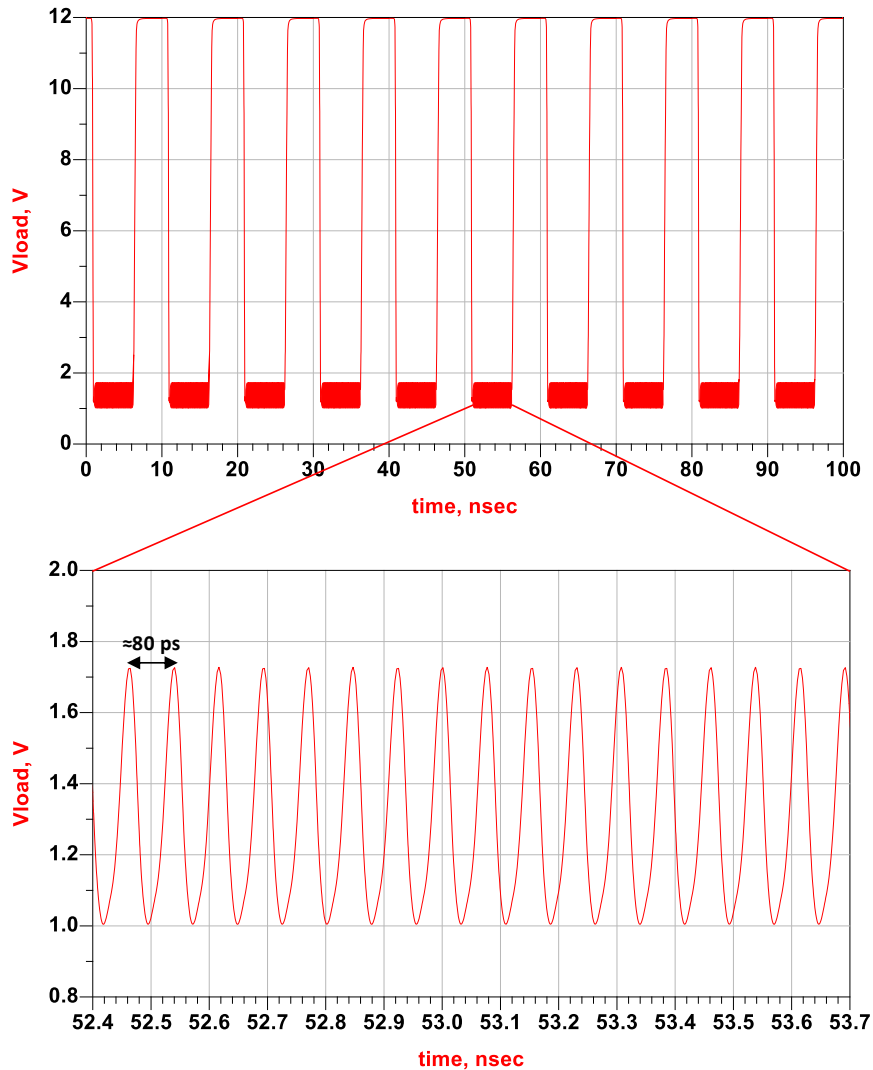


Figure 97: Formes temporelles avec oscillations sur les états bas

Le rôle de la résistance  $R_s$  est donc de diminuer le gain en petit signal (MSG) du transistor de puissance (T3) pour contrer les risques d'oscillation. [8]

La résistance  $R_s$  a été ajustée, dans le cadre des simulations temporelles à sa valeur minimale stabilisant le circuit, avec une faible consommation de l'ordre de qq  $\mu\text{A}$ .

La stabilité de la cellule 4T s'avère particulièrement sensible au niveau de la grille du transistor T3. Les simulations temporelles tendent vers une résistance  $R_s$  optimale de  $20\Omega$ .

### III.3.5.3. Simulation temporelle: Analyse des performances énergétiques & commutation

#### a) Performances statiques

Le rendement de la cellule de commutation isolée à l'état ON est très élevé, en simulations, il est de 95%. Le rendement peut être exprimé sous la forme:

$$\eta_{ON} = \frac{R_L}{R_L + R_{ON\_T3} + R_{ON\_T4}} \quad (III-5)$$

Il est, cependant, moins élevé que le rendement à l'état ON d'une cellule non-isolée (3T), du fait de la dépendance de la résistance  $R_{ON\_T4}$ . En contrepartie, cette topologie 4T compense en termes de rendement moyen avec une bonne isolation de la cellule permettant une faible consommation lors des états OFF.

Pour isoler complètement la cellule (c.à.d.  $V_{OUT}=0$  et  $I_{OUT}=0$ ) à l'état OFF, il faut que  $V_{SS}$  soit égal à  $-2V_P$  ce qui implique  $V_{DS\_T4} = 0$  et donc pas de puissance fournie à la charge ( $P_{OUT\_OFF}=0$ ). Dans ces conditions la puissance dissipée est :

$$P_{DISS\_OFF} = \frac{V_P \cdot V_{DD}}{R_a} ; \text{ si } V_{SS} = -2V_P \text{ donc } V_{DS\_T4} = 0 \quad (III-6) \text{ (A.9-A.10)}$$

Elle dépend de la technologie de transistor utilisée ( $V_P, V_{DD}$ ) et est inversement proportionnelle à la résistance de polarisation ( $R_a$ ).

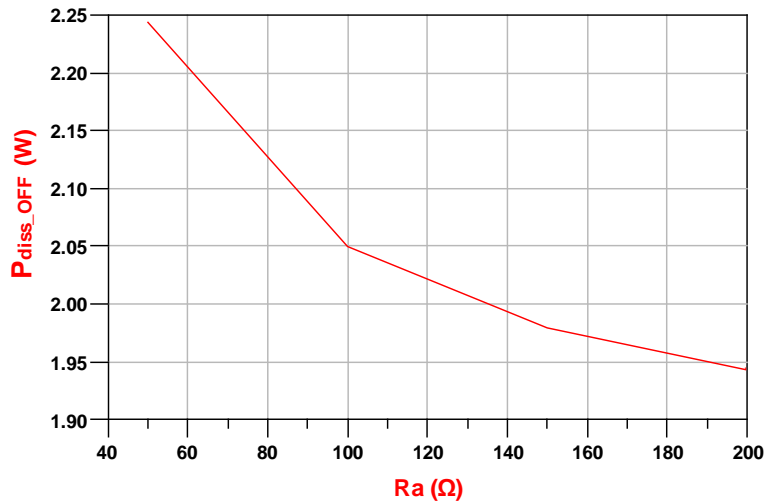


Figure 98: Puissance dissipée fonction de Ra

La Figure 98 corrobore sur le fait que plus la valeur de Ra augmente plus  $P_{DISS}$  diminue. Physiquement, cette puissance est dissipée par les différents éléments de la cellule, majoritairement par le transistor de puissance T3.

### b) Performances dynamiques

Dans cette section, les transitions entre les états ON-OFF seront désormais prises en compte dans l'analyse et la simulation des performances énergétiques et en vitesse de commutation.

Le rendement dynamique en fonction du rapport cyclique ( $\alpha$ ) de la cellule isolée peut être défini comme:

$$\eta = \frac{\alpha \cdot V_{OUT\_ON}^2 + (1 - \alpha) \cdot V_{OUT\_OFF}^2}{R_L \cdot V_{DD} \cdot (\alpha \cdot I_{DD\_ON}^2 + (1 - \alpha) \cdot I_{DD\_OFF}^2)} \quad (III-7) [4]$$

La Figure 99 présente les courbes de rendement en fonction du rapport cyclique pour différentes fréquences de commutation.



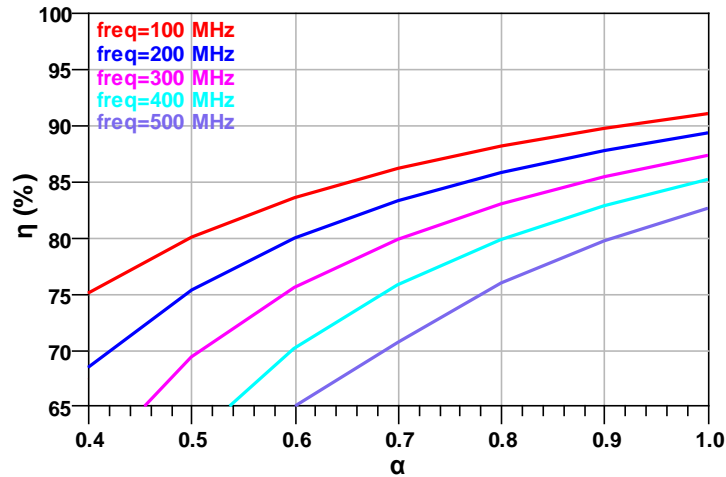


Figure 99: Rendement en fonction de  $\alpha$  pour différentes fréquences

Les performances en dynamique montrent un rendement supérieur à 80% pour un rapport cyclique supérieur à 0.5 ( $R_a=100\Omega$  et  $R_L=8\Omega$ ).

De plus, la Figure 99 met en exergue l'impact de la fréquence sur le rendement. Il peut être observé que plus la fréquence augmente, plus le rendement diminue, même si des rendements très élevés (supérieurs à 70%) à fort rapport cyclique sont conservés.

### c) Charge optimale

Le rendement et le rapport cyclique peuvent servir de critère pour déterminer la charge optimale. En effet, cette dernière influe sur le rendement à état ON, sa valeur dépend de la tension d'alimentation ( $V_{DD}=12V$ ) et du courant maximal que peut supporter le transistor T3 ( $I_{DSS} \geq 1.5A$ ).

Le cycle idéal se trouvera donc dans la zone ohmique, ce qui correspond aux lieux des rendements max de la cellule comme le montre la Figure 100.

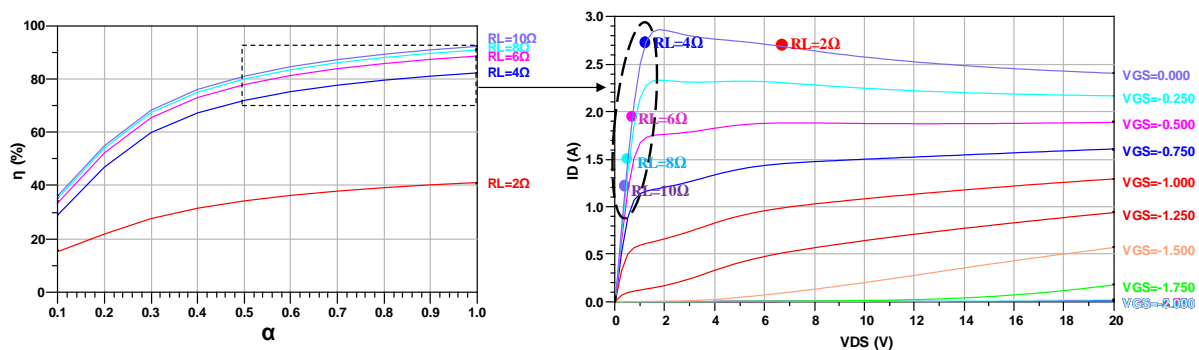


Figure 100: Rendement fonction de  $\alpha$  pour différentes charges  $R_L$  & recherche de la charge optimale

Les performances en charge optimale montrent un rendement supérieur à 70% dans la zone ohmique (pour  $R_L > 4\Omega$ ). Pour  $R_L=8\Omega$  et  $\alpha=0.5$ , le rendement atteint est supérieur à 80%.

#### d) Résistance d'auto-polarisation optimale

En ce qui concerne les performances de la cellule à Ra optimale, les deux critères à prendre en considération sont: la consommation à l'état OFF et le temps de montée.

La diminution de la consommation à l'état OFF est associée à l'augmentation de la résistance Ra d'après la Figure 98. Le Tableau 20 indique les performances énergétiques de la cellule de commutation en fonction de Ra.

Ra (Ω)	P <sub>DISS</sub> (W)	P <sub>u_RL</sub> (W)	P <sub>DC</sub> (W)	η (%)
50	2,24	8	10,0	79.8
100	2,05	7,8	9,8	80,0
150	1,98	7,6	9,6	79.6
200	1,94	7,5	9,5	79.1

Tableau 20: Performances énergétiques de la cellule 4T

La Figure 101 présente le rendement moyen en fonction de Ra. Un rendement maximal de 80% est obtenu pour résistance de 100Ω (cf. Figure 101). Avec cette résistance, la puissance dissipée à l'état OFF et la puissance fournie à la charge sont respectivement, 2W et 8W.

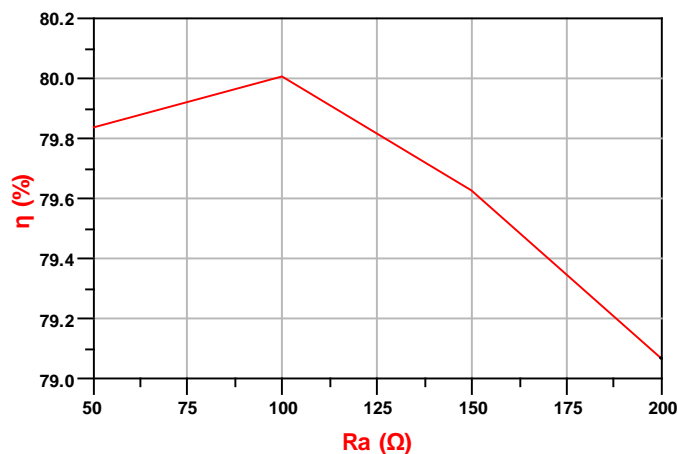


Figure 101: Rendement en fonction de Ra

Les performances en vitesse de commutation, vues au travers du temps de montée et du slew-rate, sont estimées à partir des formes temporelles des tensions de sortie pour  $\alpha=50\%$ ,  $\text{freq}=100\text{MHz}$  à différentes valeurs de Ra. (cf. Figure 102)

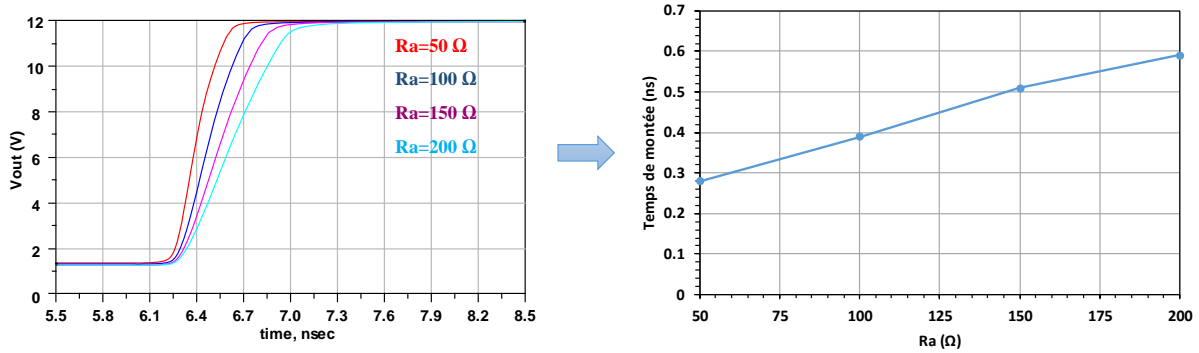


Figure 102:  $V_{OUT}$  pour différentes valeurs de  $R_a$  & Temps de montée en fonction de  $R_a$

Le temps de montée est inférieur à 0.6 ns (pour des valeurs de  $R_a$  comprises entre 50-200 $\Omega$ ). En outre, le Slew-rate est compris entre 15V/ns – 29V/ns pour une dynamique de sortie de 1.3V à 12V. (cf. Figure 102)

Les simulations de performances énergétiques et de vitesse de commutation ont montré que, si d'un côté il faut augmenter  $R_a$  pour espérer diminuer la consommation, condition *sine qua non* pour améliorer le rendement, d'un autre côté il convient de diminuer cette résistance pour la vitesse de commutation. Tout l'enjeu des performances de la cellule réside donc dans ce compromis.

En synthèse, à partir des caractéristiques de la cellule de commutation, les différents éléments la constituant ont été dimensionnés et des performances intéressantes au niveau énergétique et en vitesse de commutation ont été obtenues, comme rapporté dans les tableaux suivants.

Caractéristiques modulateur	Valeurs
Tension	12 V
Courant de sortie	$\approx 1.5A$ (i.e. $R_L = 8\Omega$ )
Freq. de commutation	100 MHz
Rendement	$\geq 80\%$

Composants	Tailles & Valeurs
T1:T2	4x50um
T3 :T4	4x8x100um
$R_a$	100 $\Omega$
$R_s$	20 $\Omega$

Performances cellule isolée	Valeurs
Puissance $R_L$	7.8 W
Rendement	80%
Temps de montée	0.39 ns
Slew-rate	23 V/ns

Tableau 21: Synthèse des performances énergétiques & en vitesse de commutation

Un compromis semble être trouvé pour  $R_a=100\Omega$ , avec des performances énergétiques en rendement de 80% et en vitesse de commutation avec temps de montée 0.4 ns de et slew-rate de 23 v/ns.

### III.4. Modulateur multi-niveaux (4 cellules)

En vue de réaliser un modulateur de polarisation multi-niveaux MMIC, quatre cellules de commutation isolées sont associées en parallèle pour délivrer quatre tensions (6V,8V,10V,12V). Le schéma électrique de la Figure 103 illustre le schéma de principe.

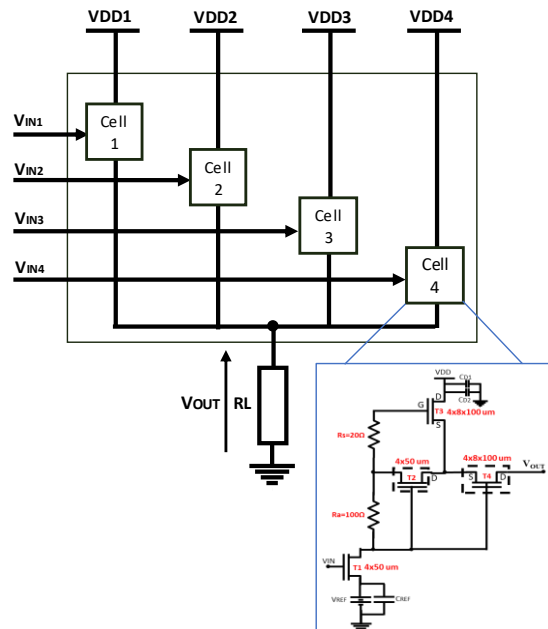


Figure 103: Modulateur de polarisation 4 niveaux

En fonction du niveau lorsqu'une cellule est active, les trois autres sont inactives.

La Figure 104 présente la simulation, des formes temporelles de tension de sortie, du système de commutation de 4 tensions d'alimentation entre 6 et 12V (par pas de 2V). Les signaux de commande sont indépendants, permettant la mise en forme du signal de sortie.

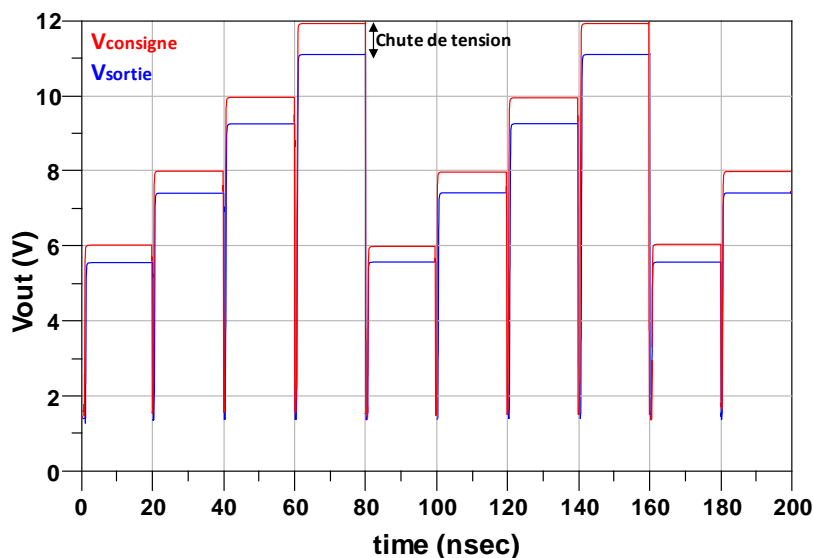


Figure 104: Formes temporelles de la tension de sortie modulateur de polarisation pour  $RL=8\Omega$

On note une diminution de la tension de sortie par rapport à la consigne à cause de la chute de tension occasionnée par les transistors de puissance T3 et d'isolation T4.

Le rendement correspondant à chaque niveau de tension est indiqué sur le Tableau 22.

Niveau de tension (V)	Tension de sortie (V)	Rendement (%)
12	11.1	89
10	9.3	88.3
8	7.4	87.3
6	5.6	86.6

Tableau 22: Rendements pour les différents niveaux de tension du modulateur

Le rendement moyen sur les quatre niveaux de même durée est d'environ 88%.

### III.5. Réalisation: Layout

La Figure 105 présente les schémas, avec les valeurs optimisées, des layouts de la cellule seule et du modulateur 4 niveaux.

Les layouts ont été réalisés en technologie MMIC avec le process D01GH ( $L_G=100\text{nm}$ ). Les transistors utilisés sont des transistors switch comme mentionné précédemment. Leur masque a été modifié afin d'espacer les doigts de grilles et d'agrandir la largeur des métallisations des interconnexions de drain et de source, suivant les règles de dessin de la fonderie, pour être en adéquation avec le besoin en courant ( $IDSS/2 = 1.5\text{A}$ ).

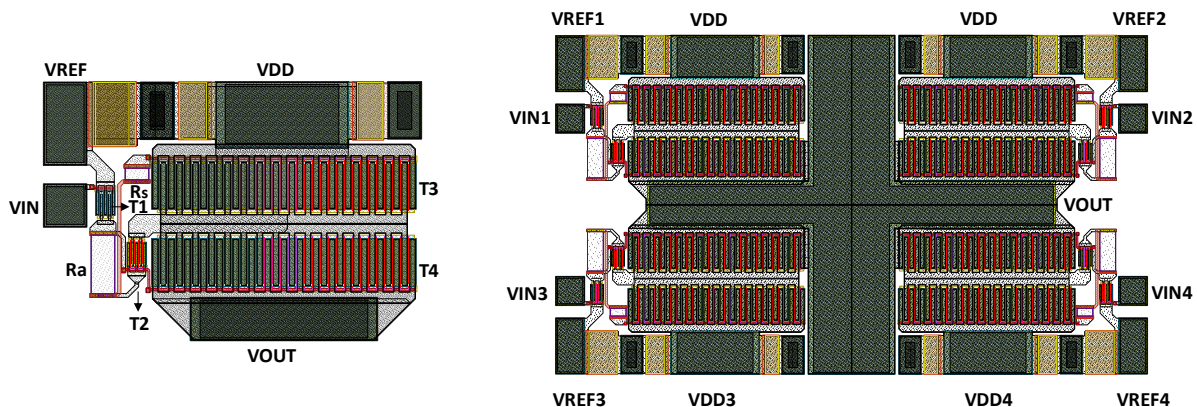


Figure 105: Layouts de la cellule de commutation seule et du modulateur 4 niveaux

Le modulateur unitaire a donc une surface de  $800 \times 550 \mu\text{m}^2$ , tandis que le modulateur 4 niveaux a une surface de  $1873 \times 1068 \mu\text{m}^2$ .

La réalisation des circuits est assurée par la société OMMIC. Au moment de la rédaction de ce manuscrit, ces circuits sont en cours de fabrication, par conséquent, aucune validation expérimentale par mesure n'a pu être réalisée à l'heure actuelle. La date de sortie de la fabrication est prévue à partir de janvier 2023.

Ce modulateur servira, à terme, pour la gestion dynamique pour des applications à suivi de puissance moyenne du PA mmW CGY650UH. Ce dernier sera abordé plus en détails dans la dernière partie.

### III.6. Outil d'assistance à la conception de cellule de commutation

A l'issue de la mise en place de cette méthodologie de conception, aboutissant à la réalisation du modulateur de polarisation à 4 niveaux, un outil d'aide à la conception, intégrant tout l'aspect analytique a été mis en place.

Le but étant de prévoir et optimiser les performances à partir des spécifications, gagner du temps dans la mise en œuvre de cette méthodologie, maîtriser la fonction de commutation et ses différentes topologies, assurer la sauvegarde et la diffusion de l'expertise.

Dans cette optique, l'outil développé est capable, à partir d'un cahier des charges, avec les paramètres statiques du PA ( $V_{DS0}$ ,  $I_{DS0}$  &  $R_{DS0}$ ) et en fonction des paramètres technologiques ( $V_p$ ,  $A/mm$ ,  $W_{fg}$ ), de pré-dimensionner les différents éléments (tailles des transistors et résistances) constituant la cellule de commutation. (cf. Figure 106)

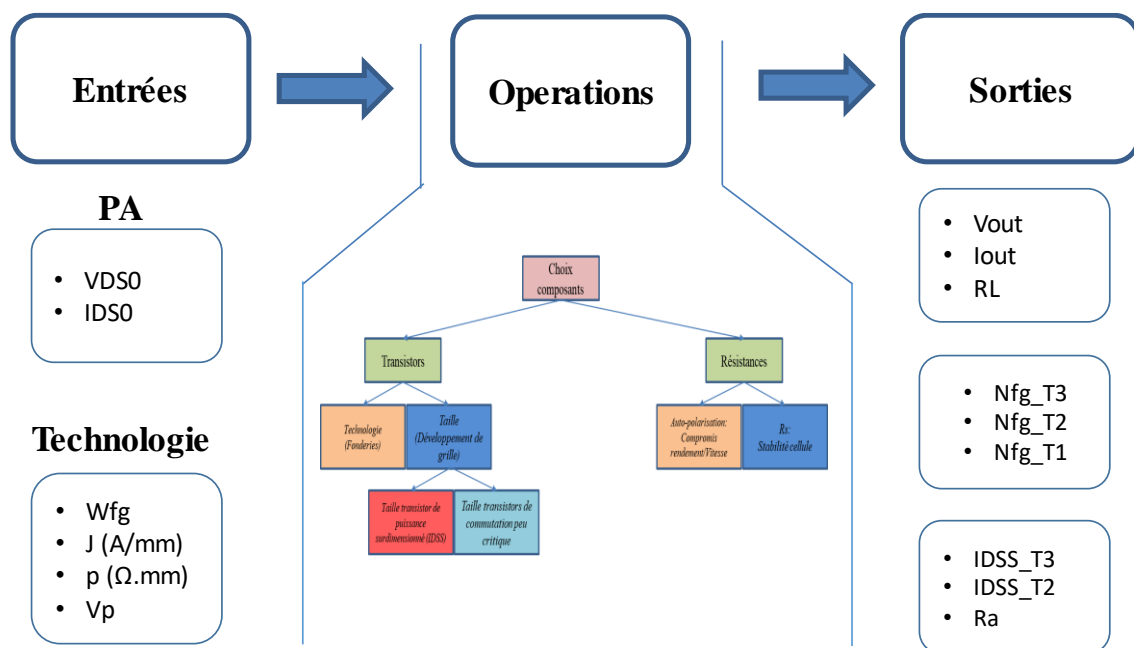


Figure 106: Outil d'assistance à la conception de cellules de commutation - Diagramme entrées/sorties

Cet outil numérique, basé sur le formalisme analytique (calculs théoriques) développé sur [2-4] [8], permet, également, de choisir la topologie en fonction de l'application visée, de pré-dimensionner la taille des transistors et de calculer approximativement la valeur de  $R_a$  en prenant en compte le compromis rendement/vitesse de commutation. La Figure 107 montre l'interface de l'outil avec les différentes parties entrées/sorties ainsi que les 3 onglets correspondants aux trois topologies (2T,3T,4T). Cet outil ainsi que l'interface ont été développés sur LabVIEW et Python.

**Methodologie de conception cellule de commutation**

Cellule\_2T   Cellule\_3T   Cellule\_4T

<p><b>Paramètres d'entrée PA</b></p> <p>VDS0 (V) : 20</p> <p>IDS0 (A) : 0,39</p> <p>RDS0 : 51,28</p>	<p><b>Taille T3 : Etat ON</b></p> <p>IDSS_T3 (A) : 0,78</p> <p>RDS_ON_T3 : 1,28</p> <p>Nfg_T3 : 8</p>	<p><b>Paramètres d'entrée generaux</b></p> <p>IDSS3/IDS0 : 2</p> <p>IDSS2/ID2 : 2</p> <p>Rapport cyclique : 0,5</p> <p>Rendement Moyen : 0,8</p>
<p><b>Paramètres d'entrée technologie</b></p> <p>Wfg_T3 (um) : 100</p> <p>j (A/mm) : 0,5</p> <p>Vp (V) : 1,7</p> <p>Wfg_T2_T1 (um) : 50</p> <p>p (ohm.mm) : 0,5</p>	<p><b>Taille T1_T2 : Etat OFF</b></p> <p>ID2 (A) : 0,04529</p> <p>VDS2 (V) : 1,457</p> <p>IDSS_T2_T1 (A) : 0,09058</p> <p>Nfg T2_T1 : 2</p>	<p><b>Paramètres de sortie generaux</b></p> <p>RL_Optimal : 51</p> <p>Ra : 32</p> <p>Vout_ON (V) : 19,5122</p> <p>Iout_ON (A) : 0,380488</p>

Figure 107: Outil d'assistance à la conception de cellules de commutation – IHM

Dans le cas d'exemple illustré à la Figure 107, pour alimenter un PA 20V-400mA, l'outil prédit des transistors de taille 8x100um pour T3, 2x50um pour ceux qui compose l'étage driver (T1 & T2) et une résistance Ra de 32Ω pour obtenir un rendement de 80% avec un rapport cyclique de 50%. Ceci est validé par les simulations, qui avec les valeurs de Ra et les tailles des transistors pré-dimensionnées, permet d'obtenir un rendement ~79%. Il faut noter que les calculs analytiques ne prennent pas en comptes les transitions des états.

### III.7. PA millimétrique

Cette partie est consacrée à la description de l'amplificateur de puissance millimétrique CGY2650UH, en vue de la réalisation du système à suivi de puissance moyenne (APT) incluant le modulateur de polarisation conçu dans ce chapitre, pour l'intégration auprès des antennes actives des réseaux 5G.

L'amplificateur de puissance CGY2650UH/C1 est un, démonstrateur commercialisé et mis à disposition par la société OMMIC, MMIC à trois étages et haute performance en GaN conçu pour fonctionner dans la bande Ka (29.5-33GHz). Le PA CGY2650UH/C1 a une puissance de sortie de 8W au point de compression de 1dB et un gain petit signal de 20dB. Ces performances le rendent bien adapté pour les applications radar, télécommunication et satcom.

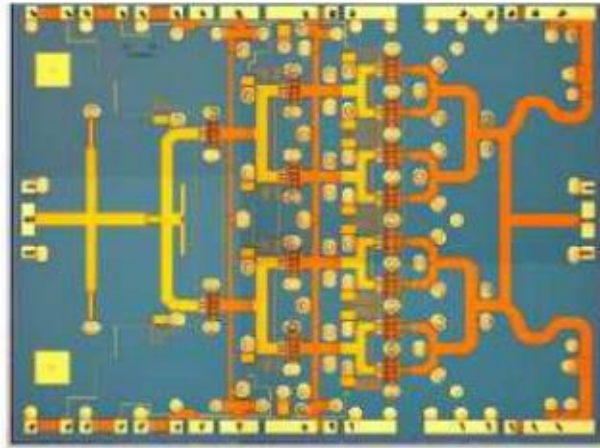


Figure 108: PA OMMIC CGY2650UH/C1

La surface du PA est de  $4,54 \times 3,51 \text{ mm}^2$ . Le circuit est fabriqué avec la technologie haute performance d'OMMIC de  $0,1 \mu\text{m}$  de longueur de grille GaN sur Si.

Le Tableau 23 présente les différentes caractéristiques électriques de l'amplificateur de puissance. [1]

Caractéristiques électriques PA	Valeurs
Freq	29.5-33GHz
VDN	12V
ID @ Psat	2.7A
Gain @ 31GHz	20-25dB
Psat	39dBm
PAE @ 31GHz	30%

Tableau 23: Caractéristiques électriques du PA CGY2650UH/C1 [1]

La Figure 109 présente les courbes de performances du PA qui ont été obtenues en mode CW pulsé à 12V et une répartition des courants entre les étages de  $I_{D3}=400\text{mA}$ ,  $I_{D2}=200\text{mA}$ , et  $I_{D1}=100\text{mA}$ .



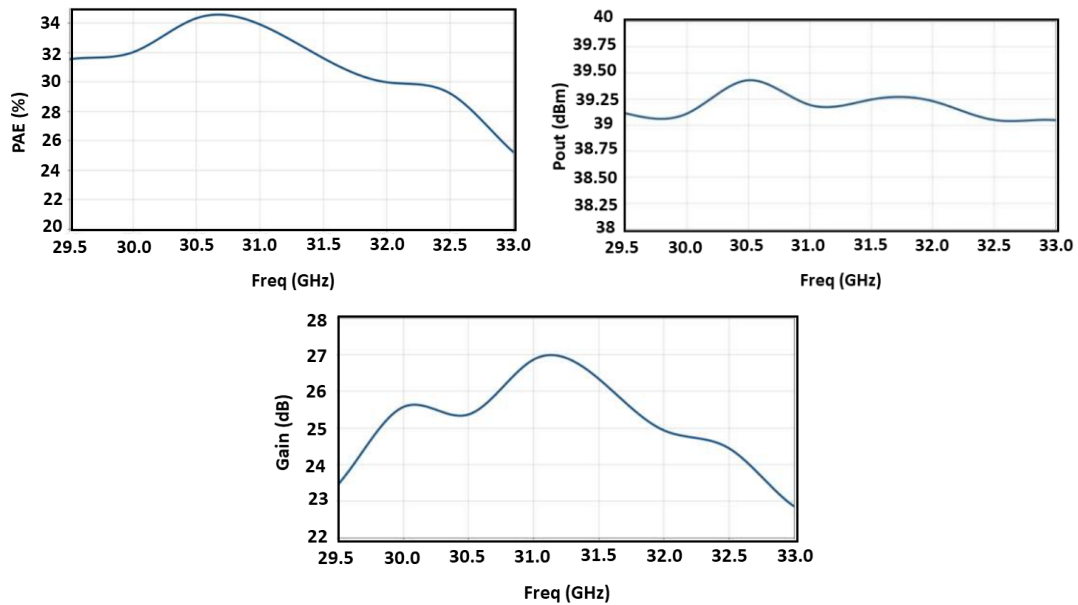


Figure 109: Performances (PAE, Pout, Gain) du PA CGY2650UH/C1 [1]

Ces figures montrent les performances de l'amplificateur de puissance ( $\eta$ , Pout et Gain) en fonction de la fréquence dans la bande 29.5-33GHz. Un rendement de l'ordre de 32% ainsi qu'un gain de 23.5dB sont obtenus pour une puissance de sortie proche de 39.3dBm à la fréquence de 29.5GHz.

Pour mettre en œuvre le système à gestion dynamique de polarisation, il est nécessaire de réaliser une caractérisation plus complète de l'amplificateur afin de valider sa compatibilité pour les applications à suivi de puissance moyenne ou formation de faisceaux des antennes MIMO. Pour rappel, Le critère permettant la validation de l'employabilité d'un l'amplificateur en polarisation dynamique est le maintien du rendement lors du recule en puissance de sortie, comme le décrit la Figure 110.

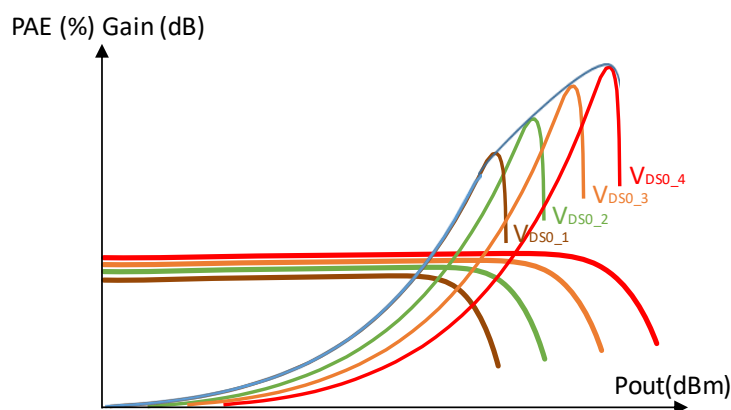


Figure 110 Caractéristique d'un amplificateur pour fonctionner en polarisation dynamique

Cette caractérisation consistera à mesurer le PA sous différentes conditions de polarisations de drain de manière à voir le maintien du rendement lors du recul en puissance de sortie. Ceci permettra, en outre, de déterminer les lois de commande optimales à appliquer sur le PA.

### III.8. Perspectives: Integration full MMIC SM+PA

Les perspectives à terme de ce travail sont de développer un dispositif entièrement intégré (full MMIC) incluant le modulateur de polarisation et l'amplificateur de puissance RF sur la même technologie GaN D01GH dans la bande millimétrique Ka (26 GHz–28 GHz) avec des niveaux de puissance de quelques watts pour l'optimisation énergétique des antennes actives 5G type MIMO.

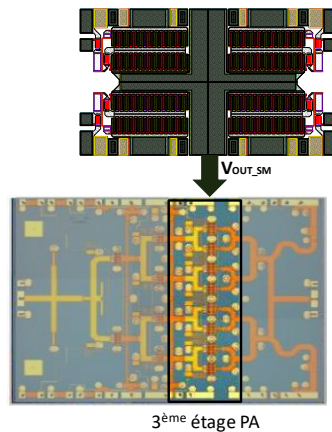


Figure 111 Couplage PA+SM

Pour atteindre des performances intéressantes, l'intégration est incontournable du fait des fréquences millimétriques et des vitesses de commutation élevées (<1ns) mises en jeu, en effet une technologie hybride présenterait à l'évidence trop de pertes. Par ailleurs, les pertes liées au couplage entre le modulateur et l'amplificateur devront être minimisées. Le SM et le PA étant deux dispositifs fortement non-linéaires, une optimisation pertinente des performances nécessite une co-conception de ces deux circuits. (cf. Figure 111)

## Conclusion

---

Dans ce dernier chapitre, il a été présenté la conception d'un modulateur de polarisation multi-niveaux pour la gestion dynamique de polarisation, destiné premièrement aux applications à suivi de puissance moyenne ou formation de faisceau dans le contexte des antennes MIMO.

Ce modulateur a été conçu à partir de 4 cellules de commutation et implémenté grâce à une méthodologie spécifique.

À partir des différentes étapes et critères, il a été possible de choisir avantageusement la technologie, la topologie et ainsi dimensionner les composants.

De plus, les performances en rendement ( $\eta \geq 80\%$ ) et en temps de commutation ( $t_m < 0.6\text{ns}$ ), ont permis un compromis entre l'efficacité et la vitesse de commutation.

Au regard des performances de la cellule en fréquence de commutation avec cette technologie D01GH, le modulateur peut être utilisé avantageusement pour les applications à suivi d'enveloppe pour des signaux large bande passante ( $>100\text{MHz}$ ) visant ainsi les applications 5G millimétriques.

Basé sur la méthodologie de mise en œuvre, un outil d'aide à la conception des cellules de commutation a été développé. Les résultats ont été confrontés par des simulation temporelles validant ainsi le principe analytique de ces dispositifs.

Enfin, l'amplificateur de puissance RF OMMIC (CGY2650UH), candidat à intégrer le système APT avec le SM, a été présenté et ses caractéristiques électriques ont été détaillées. La caractérisation du PA à différents tension de polarisation, comme critère permettant la validation de l'employabilité de l'amplificateur en polarisation dynamique, a été également abordée.

## Références bibliographiques

---

- [1] « Datasheet CGY2653UH Power Amplifier OMMIC.pdf».
- [2] O. Jardel et al, Cellule de commutation de puissance isolée intégré, Brevet XLIM
- [3] A. Delias, Polarisation dynamique de drain et de grille d'un amplificateur RF GaN appliquée à un fonctionnement RF impulsionnel à plusieurs niveaux. PhD dissertation, Limoges, 2015.
- [4] A. Disserand, Nouvelle architecture d'amplificateur de puissance fonctionnant en commutation. PhD dissertation, Limoges, 2017.
- [5] F. Elmazova, Contribution à l'étude de l'amplification de puissance en technologie gan par la technique de suivi d'enveloppe. PhD dissertation, Limoges, 2011.
- [6] G. CALLET, Caractérisation et Modélisation de transistors HEMT AlGaNGaN et InAlNGaN pour l'Amplification de puissance en Radiofréquences. PhD dissertation, Limoges, 2011.
- [7] L. BACQUÉ, Optimisation du rendement d'amplificateurs de puissance sous contraintes de linéarité en présence de modulations numériques complexes. PhD dissertation, Limoges, 2008.
- [8] P. Augeau, Alimentations de puissance agiles en technologie GaN pour l'amplification de puissance RF. PhD dissertation, Limoges, 2014.
- [9] P. Medrel. Amplification de puissance linéaire à haut rendement en technologie GaN intégrant un contrôle de polarisation de grille. PhD dissertation, Limoges, 2014.



## Conclusion générale

---

Les travaux réalisés dans ce manuscrit s'inscrivent dans le contexte de systèmes d'amplification pour le massive MIMO 5G visant la réduction de la consommation des amplificateurs de puissance millimétriques à l'état solide en technologie GaN par la mise en œuvre des techniques de gestion dynamique de polarisation avec une attention particulière sur le suivi de puissance moyenne (APT).

Dans la première partie, il est introduit le contexte, les applications visées et les enjeux de la 5G ainsi que son impact énergétique au sein des stations de base notamment au niveau de l'amplificateur de puissance. Celui-ci verra, en effet, son efficacité réduite due à l'utilisation des signaux modulés du type 5G (large BW et PAPR élevé). Un accent a été mis sur la pertinence de l'utilisation du GaN dans ces amplificateurs, cette technologie semblant être, actuellement, la meilleure candidate de par ses caractéristiques intrinsèques. Un état de l'art a permis de positionner les différentes architectures à modulation de polarisation et de charge de PA afin de déterminer tous les verrous technologiques limitant leurs performances. Dans le cadre de ce travail, les architectures préconisées sont celles de modulation de polarisation, ainsi, leurs structures et principe fonctionnement ont été présentées et discutées.

La seconde partie, présente une méthode de conception et la réalisation d'un amplificateur de puissance GaN bande C ( $f_0=4\text{GHz}$ ) d'une puissance de 35W pour pouvoir travailler sous une polarisation dynamique à suivi d'enveloppe (ET). Des simulations originales des performances en présence d'un signal 16QAM ont montré des niveaux de rendement en puissance ajoutée moyen atteignant 60%.

Dans cette seconde partie, plusieurs étapes importantes de la conception sont présentées :

- La première étape a consisté à définir les réseaux de polarisation de grille et de drain permettant de répondre aux critères de transmission DC et RF (à  $f_0$  &  $2f_0$ ). Les circuits RC (éléments localisés) permettant d'assurer la stabilité linéaire ont également été optimisés.
- La deuxième étape visait à optimiser les performances du rendement en puissance ajoutée sur une large gamme de tensions de polarisation (de 20V à 50V), le tout sur la plus large bande possible. Cette optimisation s'est principalement articulée autour de l'analyse des zones d'impédances propices au fonctionnement à haut rendement dans différentes configurations en matière de tension de polarisation.
- La troisième étape a consisté à mesurer les performances du PA sous signal modulé pour un fonctionnement en polarisation dynamique discrète (ETD), avec l'implémentation des lois de commandes prédéfinies.

Ce PA a été caractérisé en conditions réelles d'utilisation sur un système expérimental intégrant la gestion de polarisation et la pré-distorsion numérique.

Le système de caractérisation en envelope tracking utilisé, a permis de mesurer les performances du PA en ET discret avec DPD en utilisant un signal 64QAM modulé en OFDM. Un rendement en puissance ajoutée (PAE) supérieur à 40% sur 10dB de recul de puissance et une puissance crête de sortie de 44dBm ont été mesurés. L'EVM et ACPR correspondants étaient respectivement de 0,6% et -52,5dBc.

Le troisième chapitre, quant à lui, est constitué de deux parties. Tout d'abord, la présentation d'une méthodologie de conception et la réalisation d'un modulateur de polarisation 8W à très haute efficacité énergétique ( $\geq 80\%$ ) pour la gestion dynamique à suivi de puissance moyenne

et large bande (>100MHz) pour les applications 5G millimétriques. L'implémentation d'une méthodologie basée sur l'expertise acquise au laboratoire dans ce domaine, a abouti au développement d'un outil d'assistance à la conception de dispositifs de commutation de puissance. Cette outil permet, entre autre, le choix de la topologie en fonction de l'application (2T,3T,4T), le dimensionnement des transistors (de l'étage de puissance et driver) ainsi que la prévision et l'optimisation des performances et du compromis rendement/vitesse de commutation.

Dans un second temps, l'amplificateur de puissance candidat pour une intégration dans un système APT a été présenté. Il fera objet d'une caractérisation en statique (CW) et puis en enveloppe variable à différents tension de polarisation (6V-12V), afin d'évaluer ses performances en fonctionnement à polarisation dynamique. Enfin, les perspectives à terme de ces travaux ont été abordées, elles visent à la conception du système APT (SM+PA) full MMIC en bande Ka, de façon à estimer l'apport énergétique et en bande de modulation de cette technique pour les applications millimétriques en technologie OMMIC D01GH.

## Annexe : Calculs sur la cellule de commutation isolée

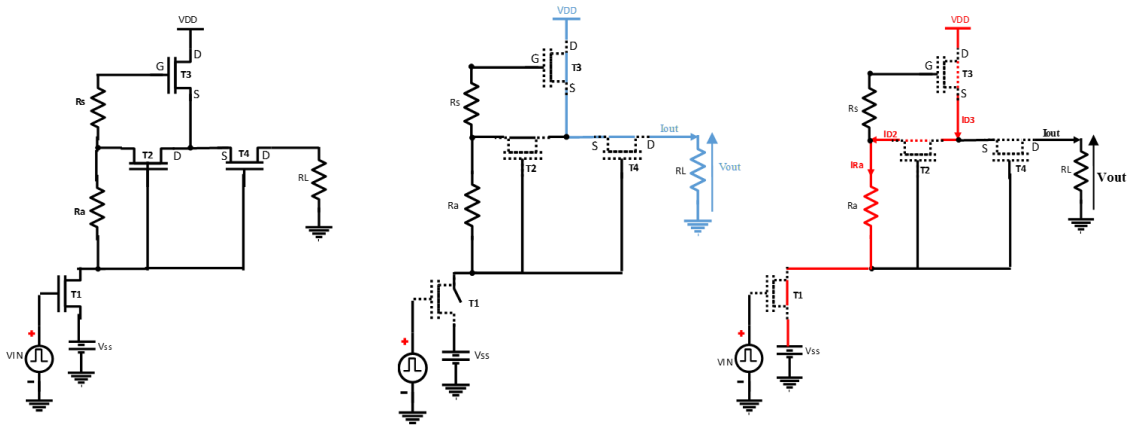


Figure 112 Cellule de commutation isolée : Etat ON & OFF

### Calculs des états établis ON-OFF (Analyse statique)

Etat ON :

$$V_{OUT\_ON} = \frac{V_{DD} \cdot R_L}{R_L + R_{ON\_T3} + R_{ON\_T4}} \quad (A.1)$$

$$I_{DD\_ON} = \frac{V_{DD}}{R_L + R_{ON\_T3} + R_{ON\_T4}} \quad (A.2)$$

$$P_{RL\_ON} = \frac{V_{OUT\_ON}^2}{R_L} \quad (A.3)$$

$$P_{DC\_ON} = V_{DD} \cdot I_{DD\_ON} \quad (A.4)$$

$$\eta_{ON} = \frac{(V_{OUT\_ON})^2}{R_L \cdot V_{DD} \cdot I_{DD\_ON}} \quad (A.5)$$

$$\eta_{ON} = \frac{R_L}{R_L + R_{ON\_T3} + R_{ON\_T4}} \quad (A.6)$$

Etat OFF :

$$V_{OUT\_OFF} = V_{SS} + 2 \cdot V_P + V_{DS\_T4} \quad (A.6)$$

$$I_{D3\_OFF} = I_{OUT} + I_{D2} = \frac{V_{SS} + 2 \cdot V_P + V_{DS\_T4}}{R_L} + \frac{V_P}{R_a} \quad (A.7)$$

$$P_{RL\_OFF} = \frac{V_{OUT\_OFF}^2}{R_L} \quad (A.8)$$

$$P_{DISS\_OFF} = V_{DD} \cdot I_{D3\_OFF} = \frac{V_{DD} \cdot (V_{SS} + 2 \cdot V_P + V_{DS\_T4})}{R_L} + \frac{V_{DD} \cdot V_P}{R_a} \quad (A.9)$$

$$P_{DISS\_OFF} = \frac{V_{DD} \cdot V_P}{R_a} \text{ si } V_{SS} = -2V_P, \text{ donc } V_{DS\_T4} = 0 \quad (A.10)$$

$$\eta_{OFF} = \frac{(V_{OUT\_OFF})^2}{R_L \cdot V_{DD} \cdot I_{DD\_OFF}} \quad (A.11)$$

### Calculs rendements en dynamique

1° approche:

$$\eta = \frac{(1 - \alpha) P_{RL\_OFF} + \alpha \cdot P_{RL\_ON}}{(1 - \alpha) P_{DC\_OFF} + \alpha \cdot P_{DC\_ON}} \quad (A.12)$$

$$\eta = \frac{\alpha \cdot V_{OUT\_ON}^2 + (1 - \alpha) \cdot V_{OUT\_OFF}^2}{R_L \cdot V_{DD} \cdot (\alpha \cdot I_{DD\_ON}^2 + (1 - \alpha) \cdot I_{DD\_OFF}^2)} \quad (A.13)$$

2° approche:

$$V_{OUT\_EFF} = \sqrt{\alpha \cdot V_{OUT\_ON}^2 + (1 - \alpha) \cdot V_{OUT\_OFF}^2} \quad (A.14)$$

$$P_{RL\_EFF} = \frac{V_{OUT\_EFF}^2}{R_L} \quad (A.15)$$

$$P_{DC\_Moy} = \alpha \cdot P_{DC\_ON} + (1 - \alpha) P_{DC\_OFF} \quad (A.16)$$

$$\eta = \frac{P_{RL\_EFF}}{P_{DC\_Moy}} \quad (A.17)$$





# Lexique

<b>eMBB:</b>	enhanced Mobile BroadBand
<b>URLLC :</b>	Ultra Reliable Low Latency Communications
<b>mMTC :</b>	massive Machine Type Communications)
<b>KPI:</b>	Key Performance Indicator
<b>mmW:</b>	Millimeter Wave
<b>BW:</b>	BandWidth
<b>QoS:</b>	Quality of Service
<b>OFDM</b>	Orthogonal Frequency Division Multiplexing
<b>MIMO:</b>	Multiple Input Multiple Output
<b>mMIMO:</b>	massive Multiple Input Multiple Output
<b>APAA:</b>	Active Phased Array Antenna
<b>5GNR:</b>	5G New Radio (Standard)
<b>PAPR:</b>	Peak to Average Power Ratio
<b>PDF:</b>	Probability Density Function
<b>OBO:</b>	Output power Back-Off
<b>EVM:</b>	Error Vector Magnitude
<b>ACPR:</b>	Adjacent Channel Power Ratio
<b>PAE:</b>	Power Added Efficiency
<b>SWaP:</b>	reducing Size, Weight and Power
<b>RFFE:</b>	RF Front-End
<b>PA:</b>	Power Amplifier
<b>DPA:</b>	Doherty Power Amplifier
<b>ET:</b>	Envelope Tracking
<b>ETD:</b>	Envelope Tracking Discret
<b>ETC:</b>	Envelope Tracking Continu
<b>SM:</b>	Supply Modulator
<b>APT:</b>	Average Power Tracking
<b>MMIC:</b>	Monolithic Microwave Integrated Circuit
<b>CW:</b>	Continuous Wave
<b>DPD:</b>	Digital Pre-Distortion
<b>Nfg:</b>	Number finger gate
<b>Wfg:</b>	Width finger gate



# Publications et conférences relatives à ces travaux

## Conférence Nationale

K. Joao et al, "Amplificateur de puissance GaN 35W à suivi d'enveloppe et haute efficacité énergétique pour applications 5G sub-6GHz", JNM, 2022.

## Conférence Internationale

K. Joao et al, "Design and characterization on a dedicated envelope tracking test bench of a Sub-6GHz ETPA for 5G Applications", accepté à APMC, 2022.



## Résumé

### Dispositifs intégrés à très haute efficacité pour la gestion de l'énergie dans les émetteurs de télécommunications de 5ème génération (5G)

Les systèmes de télécommunications mobiles 5G sont structurés autour d'une architecture antennaire dite massive MIMO (Multiple Input Multiple Output), qui permet de connecter simultanément plusieurs utilisateurs avec à priori une meilleure qualité de connexion et une optimisation de l'énergie rayonnée. Le système MIMO nécessite le déploiement d'antennes réseaux (APAA: Active Phase Array Antenna) qui permettent la formation de faisceaux directifs dans le domaine millimétrique (bande Ka). Dans ces travaux de thèse, deux techniques d'amélioration du rendement des amplificateurs de puissance (ET: Envelope Tracking et APT: Average Power Tracking) sont explorées à travers différentes conceptions, différents types d'analyses et caractérisations expérimentales. Dans un premier temps, la conception d'un PA à suivi d'enveloppe (ET), haut rendement pour les applications sub-6GHz est proposée, s'appuyant sur une méthodologie de conception spécifique, des simulations et caractérisations originales. Dans un deuxième temps, la conception d'un modulateur de polarisation, dans le contexte des PA millimétrique (bande Ka) pour les antennes MIMO est proposée dans une technologie GaN MMIC. Les simulations temporelles laissent prévoir des performances à l'état de l'art en termes de rendement et vitesse de commutation.

*Mots clés: 5G, mmW, Sub-6GHz, amplificateur de puissance, GaN, Envelope Tracking (ET), Average Power Tracking (APT), Modulateur de polarisation, DPD*

## Abstract

### High efficiency integrated devices for energy management in futures 5G transmitters

The 5G mobile telecommunications systems are structured around antenna architectures called massive MIMO (Multiple Input Multiple Output), which allows to connect several users simultaneously with a better connection quality and an optimization of the radiated energy. The MIMO system requires the deployment of array antennas (APAA: Active Phase Array Antenna) that allow directional beamforming in the millimeter wave range (Ka band). In this thesis, two techniques for improving the performance of power amplifiers (ET: Envelope Tracking and APT: Average Power Tracking) are explored through different designs, different types of analysis and experimental characterizations. First, the design of a high efficiency envelope tracking PA for sub-6GHz applications is proposed, based on a specific design methodology, original simulations and characterizations. Secondly, the design of an integrated supply modulator, in the context of millimeter PA (Ka band) for MIMO antennas, is proposed using GaN MMIC technology. The transient simulations predict state of the art performances in terms of efficiency and switching speed.

*Keywords: 5G, mmW, Sub-6GHz, Power Amplifiers, GaN, Envelope Tracking(ET), Average Power Tracking (APT), Supply Modulator, DPD for multilevel ETPA.*

