



HAL
open science

Transistors organiques à effet de champ pour une électronique flexible et écoresponsable : étude et optimisation d'OFET de type N sur substrats biosourcés

Sarah El Habchi Nguyen

► To cite this version:

Sarah El Habchi Nguyen. Transistors organiques à effet de champ pour une électronique flexible et écoresponsable : étude et optimisation d'OFET de type N sur substrats biosourcés. Electronique. Université de Rennes, 2022. Français. NNT : 2022REN1S091 . tel-04065153

HAL Id: tel-04065153

<https://theses.hal.science/tel-04065153v1>

Submitted on 11 Apr 2023

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

L'UNIVERSITE DE RENNES 1

*ECOLE DOCTORALE N° 601
Mathématiques et Sciences et Technologies
de l'Information et de la Communication
Spécialité : Electronique*

Par

« Sarah EL HABCHI NGUYEN »

« Transistors organiques à effet de champ pour une électronique flexible et écoresponsable: Étude et optimisation d'OFETs de type N sur substrats biosourcés »

Thèse présentée et soutenue à Rennes, le 28 octobre 2022

Unité de recherche : UMR 6164

Thèse N° :

Rapporteurs avant soutenance :

Philippe Blanchard Directeur de recherche CNRS, Moltech-Anjou, Université d'Angers
Thomas Heiser Professeur des universités, ICube, Université de Strasbourg

Composition du Jury :

Président :	France Le bihan	Professeure des universités, IETR, Université de Rennes1
Examineurs :	France Le bihan	Professeure des universités, IETR, Université de Rennes1
	Marc Ternisien	Maître de conférences, Laplace, Université de Toulouse
Dir. de thèse :	Emmanuel Jacques	Maître de conférences, IETR, Université de Rennes1

Titre : Transistors organiques à effet de champ pour une électronique flexible et écoresponsable: Etude et optimisation d'OFETs de type N sur substrats biosourcés

Mots clés : Semi-conducteurs organiques, transistors organiques à effet de champ, stress électrique, stabilité à l'air, substrat biosourcé flexible, électronique verte

Résumé :

L'utilisation de matériaux organiques permet la conception de différents dispositifs électroniques à basse température et sur différents types de substrats. Les transistors à effet de champ organiques (OFETs) en font partie, leurs performances électriques encourageantes permettent la réalisation de circuits intégrés. Cependant, ces performances et la stabilité électrique et à l'air des OFETs nécessitent encore des améliorations. Cette thèse s'inscrit dans ce contexte et se compose de deux volets principaux : 1) la réalisation d'OFETs sur substrat rigide à très basse température et 2) le transfert technologique vers des OFETs sur substrat flexible biosourcé afin d'envisager de nouvelles applications bas coûts, portables et voire même viser une électronique verte et écoresponsable. Pour le premier volet, les objectifs étaient les suivants :

1) l'optimisation, la caractérisation électrique d'OFETs de type N et l'analyse de leurs performances électriques, 2) l'étude de leur stabilité électrique sous l'effet d'une polarisation continue de longue durée et 3) l'amélioration de la stabilité à l'environnement ambiant de ces OFETs. Pour le second volet, différents objectifs ont été visés : 1) l'optimisation d'un film à base d'agar pour la fabrication d'un substrat biosourcé, 2) assurer la résistance du film aux différentes étapes de fabrication de l'OFET et 3) étudier la faisabilité de l'OFET à base d'agar, évaluer sa stabilité électrique et comparer ses performances à celles d'un OFET sur verre.

Les résultats obtenus sont très encourageants et ont démontré la faisabilité d'OFET fabriqué sur ces substrats biosourcés flexibles avec une mobilité d'effet de champ $\mu_{FElin} = 7 \cdot 10^{-2} \text{ cm}^2/\text{V.s}$, une tension de seuil $V_{TH} = 7 \text{ V}$, et un rapport de courant $I_{DON}/I_{DOFF} = 7 \cdot 10^3$.

Title : Organic field effect transistors for flexible and eco-friendly electronics: Study and optimization of N-type OFETs on biosourced substrates

Keywords : Organic semiconductors, organic field effect transistors, electrical stress, air stability, flexible biosourced substrate, green electronics

Abstract :

The use of organic materials allows the fabrication of electronic devices at low temperature and on different types of substrates. Organic field effect transistors (OFETs) are one of them, their encouraging electrical performances allow the realization of complex integrated circuits. However, these performances and the electrical and air stability of OFETs still need to be improved. This thesis was part of this context, and consist of two main parts: 1) the achievement of OFETs on rigid substrate at very low temperature 2) the technology transfer to OFETs on flexible biosourced substrate in order to consider new low-cost, portable and even aiming at green and ecoresponsible electronics. For the first part, the objectives were the following:

1) the optimization, the characterization of N-type OFETs and the analysis of their electrical performances, 2) the study of their electrical stability under the effect of a continuous bias, and 3) the improvement of the stability to the ambient environment of these OFETs. For the second part, different objectives were targeted: 1) the optimization of an agar-based film for the fabrication of a biosourced substrate, 2) to ensure the resistance of the film to the different steps of the OFET fabrication, and 3) to study the feasibility of the agar-based OFET to evaluate its electrical stability and to compare its performances to those of the OFET on glass.

The obtained results are very encouraging and demonstrated the feasibility of OFET fabricated on these soft biosourced substrates with a field effect mobility $\mu_{FElin} = 7 \cdot 10^{-2} \text{ cm}^2/\text{V.s}$, a threshold voltage $V_{TH} = 7 \text{ V}$ and a current ratio $I_{DON}/I_{DOFF} = 7 \cdot 10^3$.

Remerciements

Il est d'usage qu'un manuscrit de thèse commence par les remerciements. Que tous ceux qui sont cités ici sachent que ce n'est pas pour perpétuer quelques traditions que leurs noms apparaissent, mais au contraire qu'ils soient convaincus de ma profonde gratitude.

Cette thèse s'est déroulée à l'institut d'Electronique et des Technologies du numéRique (IETR), au sein du département Organic and Silicon System (OASiS).

En premier lieu, je tiens à exprimer mes profonds remerciements à mon directeur de thèse Emmanuel Jacques pour sa disponibilité, son implication et pour l'encadrement de qualité qu'il m'a prodigué au cours de ces années. Manu, je te remercie d'avoir cru en moi et surtout de m'avoir fait confiance, au gré des épreuves traversées du début à la fin. Tu m'as tant apporté et appris que ce soit sur le plan professionnel ou personnel alors encore un grand merci à toi.

Par la suite, je tiens à remercier l'ensemble des membres du jury de thèse en commençant par Mme France Le Bihan, Professeure des universités à l'Université de Rennes 1, pour avoir accepté de présider le jury de ma thèse, mais également pour y avoir participé en tant qu'examinatrice. Je remercie également Monsieur Marc Ternisien, maître de conférences à l'Université de Toulouse pour avoir pris le soin d'examiner ce travail.

Que Monsieur Thomas Heiser, professeur des universités à l'université de Strasbourg et Monsieur Philippe Blanchard Directeur de recherche CNRS au Moltech-Anjou à l'université d'Angers trouvent ici l'expression de ma profonde gratitude pour m'avoir fait l'honneur d'expertiser ce travail et d'en être le rapporteur. Je tiens à vous remercier aussi pour l'échange scientifique très riche et constructif pendant la soutenance.

J'adresse également mes remerciements au personnel techniques du département, Olivier, Nathalie, Maxime et tout particulièrement Christophe pour ton aide en salle blanche, et tes conseils qui sont toujours les bienvenus.

Un chaleureux merci à Nathalie et Fabienne de l'équipe administrative pour toutes les conversations et les sourires qu'on a pu partager.

A Irene, Moon, Malo, Kai, Zhi, Fatima, Noelia ... mes collègues doctorants et post-doctorants qui sont devenue pour certains de vrais amis, merci pour tous les bons moments partagés

ensemble. Pour ceux qui commencent leur thèse, vivez pleinement cette expérience très enrichissante...

Un grand merci à l'équipe pédagogique de l'IUT GEII de Rennes qui m'a également réservé un accueil chaleureux et qui m'a fait découvrir et apprécier le monde de l'enseignement supérieur. En premier lieu, je remercie Anne-Claire Salaun cheffe de département pour m'avoir toujours soutenue et encouragé, et pour avoir pu se libérer malgré son emploi de temps très chargé pour assister à ma soutenance. Je ne peux pas écrire ces mots sans remercier Régis, Laurent, Hervé, Abdellah, Virginie, Jean-louis... et tous les autres pour leurs aides et pour leurs gentillesse, je suis très heureuse d'avoir eu l'occasion de travailler avec vous. Et enfin merci Catherine pour tous les moments, les discussions et les confidences qu'on a pu partager, tu es l'une de mes meilleures rencontres, alors je te souhaite pleins de belles choses pour ta retraite et j'espère que cette nouvelle aventure t'apportera beaucoup de joie et d'épanouissement.

Et pour n'oublier personne, je tiens à exprimer ma profonde gratitude à tous ceux qui, de près ou de loin, ont contribué à la réalisation de cette thèse.

Sur des notes plus personnelles, merci à mon mari de partager ma vie, ta présence et ton soutien au quotidien, quand ça va, comme quand ça va moins bien, me permettent d'avancer et de me dépasser.

Et parce qu'il faut rendre à César ce qui est à César, merci à ma super maman et à ma sœur qui sont à l'origine de tout, et dont le soutien sans faille m'a conduit jusqu'ici.

Mon fils, tu as fait de moi une maman comblée et fière car rien au monde ne remplacera pour moi la joie de te voir grandir et t'épanouir...Tu es un petit garçon formidable et c'est en toi que j'ai puisé toute la force pour parvenir à aller au bout de tout ce que j'entreprends et je continuerai... Alors merci mon grand.

Table des matières

Table des matières	3
Liste des abréviations.....	10
Introduction générale.....	11
Chapitre 1 : Semi-conducteurs organiques.....	15
I. Généralités sur les semi-conducteurs organiques	15
I.A. Les différents matériaux semi-conducteurs	15
I.A.1. Le silicium monocristallin.....	15
I.A.2. Le silicium amorphe	16
I.A.3. Le silicium polycristallin	16
I.A.4. Les oxydes métalliques	16
I.A.5. Les matériaux organiques	17
I.B. Le caractère semi-conducteur des matériaux organiques et leurs types.....	18
I.B.1. Le caractère semi-conducteur des matériaux organiques	18
I.B.2. Types de semi-conducteurs organiques	20
I.B.2.a. Semi-conducteurs organiques de type P	20
I.B.2.b. Semi-conducteurs organiques de type N.....	24
I.C. Conduction dans les semi-conducteurs organiques	27
I.C.1. Origine des porteurs de charges	27
I.C.2. Par dopage chimique.....	27
I.C.3. Par photo-génération.....	27
I.C.4. Par injection des porteurs de charges.....	29
II. Principe de fonctionnement des OFETs	31
II.A. Fonctionnement des OFETs de type N.....	31
II.B. Structures géométriques des OFETs	34
II.C. Les facteurs influençant les performances des OFETs.....	37

II.C.1. Diélectrique de grille et semi-conducteur organique	37
II.C.2. Electrodes et semi-conducteur organique.....	38
II.C.3. Résistance de contact	38
III. Caractérisation électrique et extraction des paramètres	39
III.A. Performances électriques des transistors	39
III.A.1. Caractérisations électriques des transistors.....	39
III.A.2. Paramètres électriques d'un transistor	40
III.A.2.a. Mobilité d'effet de champ	41
III.A.2.b. Tension de seuil V_{TH}	41
III.A.2.c. Tension de démarrage V_{ON}	44
III.A.2.d. Pente sous le seuil SS	45
III.A.2.e. Rapport de courant I_{DON}/I_{DOFF}	45
III.A.2.f. Résistance de contact R_C	46
III.B. Stabilité électrique des OFETs.....	48
III.B.1. Instabilités électriques des OFETs de type N	48
III.B.2. Méthodes d'évaluation des instabilités électriques	49
III.B.2.a. La mesure d'hystérésis.....	49
III.B.2.b. Le «gate bias stress»	51
III.B.2.c. La polarisation continue	51
IV. Technologies de fabrication des OFETs et caractérisation électriques	52
IV.A. Techniques de dépôt en solution	53
IV.A.1. Spin-coating	54
IV.A.2. Dip coating	55
IV.A.3. Spray coating	56
IV.A.4. Drop casting.....	56
IV.A.5. Jet d'encre (Inkjet printing)	56

IV.A.6. Sérigraphie	57
IV.B. Techniques de dépôt par d'évaporation	58
V. Conclusion	59
Chapitre 2 : Réalisation, Performances et stabilités électriques des OFETs	61
I. Fabrication et performances des OFETs.....	61
I.A. Procédé de fabrication des OFETs de type N.....	62
I.A.1. Structure Bottom-Gate Bottom-Contact	62
I.A.2. Choix des matériaux utilisés dans les OFETs de type N	63
I.A.2.a. Le substrat.....	63
I.A.2.b. L'électrode de grille	63
I.A.2.c. Le diélectrique / isolant de grille	64
I.A.2.d. Les contacts source et drain	64
I.A.2.e. Le semi-conducteur organique	65
I.A.3. Procédé de fabrication des OFETs	66
I.A.3.a. L'électrode de grille.....	67
I.A.3.b. Le diélectrique / isolant de grille	68
I.A.3.c. Les électrodes drain-source	69
I.A.3.d. Couche active de type N à base de C ₆₀	70
I.A.4. Optimisation des paramètres de fabrication.....	71
I.A.4.a. Optimisation de l'isolant	71
I.A.4.b. Optimisation du semi-conducteur	73
I.B. Caractérisations et performances électriques des OFETs	80
I.B.1. Uniformité et reproductibilité des OFETs à base de C ₆₀	80
I.B.2. Comportement électrique en statique et en dynamique des OFETs	81
I.B.2.a. Comportement électrique en statique des OFETs.....	82
I.B.2.b. Comportement électrique en dynamique des OFETs.....	88

II. Stabilité électrique des OFETs type N	95
II.A. Influence des différentes couches et interfaces sur la stabilité de l'OFET	95
II.A.1. Instabilités localisées dans la couche semi-conductrice.....	95
II.A.2. Instabilités localisées à l'interface SCO/électrodes source et drain	96
II.A.3. Instabilités localisées dans le volume isolant de grille et l'interface SCO/isolant	99
II.B. Influence du gate bias stress sur la stabilité électrique des OFETs de type N à base de C ₆₀	100
III. Stabilité à l'air des OFETs de type N	102
III.A. Impact de l'environnement ambiant sur la stabilité électrique	103
III.A.1. Impact de l'oxygène	104
III.A.2. Impact de l'humidité	104
III.B. Etat de l'art des techniques d'encapsulation des dispositifs à base d'OFETs.....	105
IV. Effets de l'encapsulation sur la Stabilité électrique.....	107
IV.A. Exposition à l'air des OFETs de type N à base de fullerène C ₆₀	107
IV.A.1. Stabilité électrique après l'exposition à l'air des OFETs à base de C ₆₀	108
IV.B. Encapsulation des OFETs	109
IV.B.1. Encapsulation au Tétratétracontane (TTC).....	110
IV.B.1.a. Stabilité électrique avant exposition à l'air des OFETs TTC/C ₆₀	111
IV.B.1.b. Mise à l'air des OFETs à base de TTC/C ₆₀	112
IV.B.1.c. Stabilité électrique après exposition à l'air des OFETs TTC/C ₆₀	113
IV.B.2. Encapsulation au Pentacène	114
IV.B.2.a. Stabilité électrique avant l'exposition à l'air des OFETs Pentacène/C ₆₀ ..	115
IV.B.2.b. Mise à l'air des OFETs à base de Pentacène/C ₆₀	115
IV.B.2.c. Stabilité électrique après l'exposition à l'air des OFETs Pentacène/C ₆₀ ..	116
V. Conclusion	117

Chapitre 3 : Electronique verte à base de matériaux biosourcés	122
I. Contexte et état de l'art de l'électronique biosourcé.....	122
I.A. Les matériaux biosourcés pour les isolants	125
I.B. Les matériaux biosourcés pour les électrodes et interfaces	127
I.C. Les matériaux biosourcés pour les semi-conducteurs.....	128
II. Elaboration de substrats biosourcés	129
II.A. Différents essais et choix du matériau pour la fabrication d'un substrat	132
II.B. Substrat biosourcé à base d'agar	133
II.C. Préparation et optimisation du film d'agar.....	134
III. Transistors organiques de type N fabriqués sur substrat biosourcé	139
III.A. Performances électriques des OFETs sur substrat d'agar	140
III.B. Stabilité électrique des OFETs biosourcés	142
IV. Conclusion	145
Conclusion Générale	146
Liste des communications et publications	148
Références.....	149
Table de figures	161
Liste des Tableaux	168

Liste des abréviations

OFET : Organic Field Effect Transistor (Transistor organique à effet de champ)

MOSFET : Metal Oxide Semiconductor Field Effect Transistor (Transistor à effet de champ)

MIS : Métal-Isolant-Semi-conducteur

OPV : Organic Photovoltaic (Cellule photovoltaïque organique)

OLED : Organic Light Emitting Diode (Diodes électroluminescente organique)

CMOS : Complementary Metal Oxide Semiconducteur

SCO : Semi-conducteur organique

SCI : Semi-conducteur inorganique

LUMO : Lowest Unoccupied Molecular Orbitale (Orbitale moléculaire la plus basse en énergie non occupée par un électron)

HOMO : Highest Unoccupied Molecular Orbitale (Orbitale moléculaire la plus haute en énergie occupé par un électron)

SAM: Self-assembled monolayer (Monocouche auto-assemblée)

SCLC: Space Charge Limited Currents (Courant limité par la charge d'espace)

C₆₀ : Fullerène comportant 60 atomes de carbone

PEN : Polynaphtalate d'éthylène

PET : Polytéréphtalate d'éthylène

DNTT : Dinaphtho[2,3-b:2',3'-f]thieno[3,2-b]thiophene

IGZO : Indium Gallium Zinc Oxide

a-Si: Silicium amorphe

Al₂O₃: Oxyde d'aluminium

TiO₂: Dioxyde de Titane

SiO₂: Dioxyde de silicium

Introduction générale

Le domaine de la microélectronique basé initialement sur l'utilisation de matériaux inorganiques dont le silicium (Si) et l'arséniure de gallium (GaAs), a connu un véritable rebond avec la découverte en 1977 par Heeger, MacDiarmid et Shirakawa des propriétés conductrices d'un polymère conjugué : le polyacétylène. Cette découverte, qui leur a valu le prix Nobel de chimie, a été le point de départ de recherches autour de l'électronique organique basées sur des polymères possédant un caractère semi-conducteur. Une dizaine d'années plus tard, le premier transistor organique à base de polythiophène voyait le jour.

Même si les propriétés de conduction électronique des transistors à base de silicium cristallin restent indétrônables pour la mise en œuvre d'application nécessitant des variations électriques rapides, leurs concurrents basés sur la chimie organique (compte tenue de la richesse des arrangements possibles entre atomes) offrent la possibilité d'envisager de nouvelles applications qui n'exigent pas de grande rapidité électrique. Par exemple, ils présentent l'avantage d'une technologie grande surface contrairement à la technologie inorganique, qui est limitée par la taille du substrat de silicium (wafer). Et enfin, cette technologie offre la possibilité de fabriquer des dispositifs à très basse température sur tout type de substrats rigide, flexible ou même biosourcé.

Dans ce contexte, le rapport performance/coût du concept de l'électronique organique explique en grande partie l'engouement des chercheurs à explorer cette thématique et à développer les performances des dispositifs basés sur cette technologie. Le fruit de ces recherches est actuellement perceptible dans l'industrialisation d'une variété d'applications à base de matériaux organiques. La principale est la commercialisation des écrans d'affichage, dont la forme peut être incurvée, basés sur des diodes électroluminescentes organiques (OLEDs) qui consistent en la capacité de certains semi-conducteurs à émettre de la lumière sous l'effet d'un champ électrique. Récemment, à l'occasion du salon consacré à l'innovation technologique en électronique grand public à Las Vegas CES (Consumer Electronic Show) en 2020, LG avait présenté ses premiers téléviseurs enroulables à base d'OLEDs et a commencé leur commercialisation en 2021. Samsung a commercialisé, à son tour, les premiers téléphones portables flexibles basés sur cette même technologie.

Une autre application de l'électronique organique est la réalisation de cellules solaires photovoltaïques (OPVs) en gros volume et sur de larges surfaces comme sur les stores et fenêtres de gratte-ciels. Cela participera à résoudre une partie des problèmes énergétiques du monde actuel. Les enjeux liés à ce type d'application concernent principalement les rendements de conversion photovoltaïque et la fiabilité des cellules. Aujourd'hui, certaines peuvent atteindre un rendement de l'ordre de 25% ce qui équivaut à 60% de plus que celui mesuré dans les mêmes conditions pour des cellules solaires en silicium amorphe, un record selon les déclarations du CEA-LETI et la société japonaise Toyobo qui souhaitent développer des OPVs dans le but de devenir une source d'énergie pour l'Internet des Objets (IOT) [1].

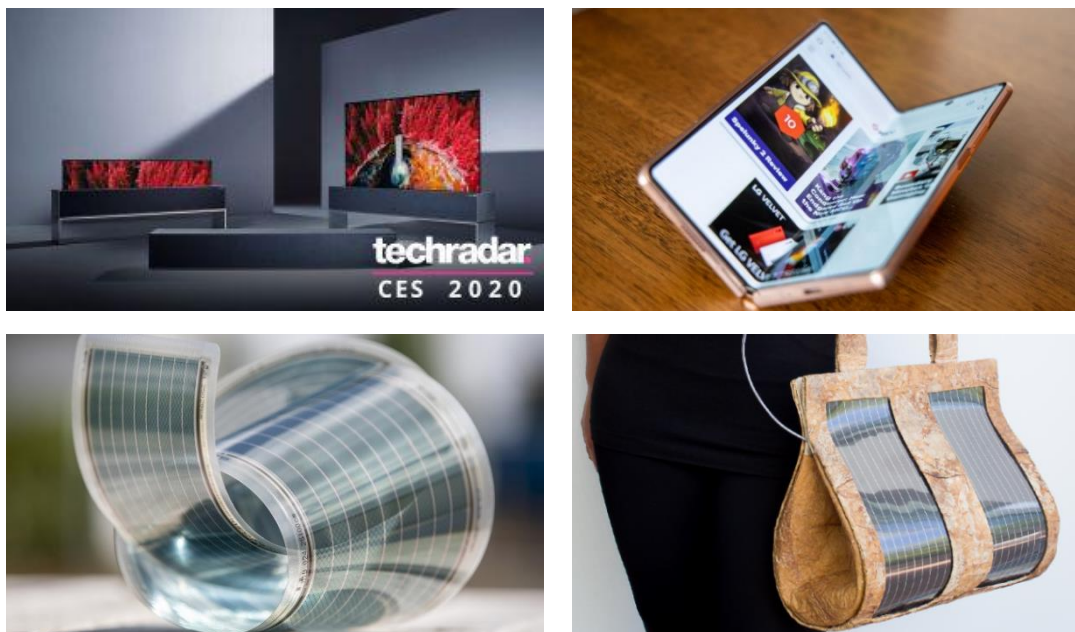


Figure 1: Quelques applications de l'électronique organique flexible tels que les écrans Tv LG et téléphones Samsung à base d'OLEDs présentés au CES 2020, ainsi que des applications OPVs tels que les films mis au point par le groupe Nantais Armor.

Les transistors à effet de champ organiques (OFETs) peinent à s'affirmer à l'heure actuelle. Cette tendance est surtout vraie pour les transistors de type N, moins performants et moins stables que ceux de type P qui les devancent de plusieurs années d'étude. Or, l'ambition de réaliser des circuits complémentaires CMOS nécessite l'intégration de ces deux types de transistors. Toutefois, les performances électriques réduites, la faible stabilité électrique et la sensibilité à l'environnement ambiant freinent leur développement à grande échelle. De nombreux efforts visent à améliorer les performances et la stabilité électrique des transistors organiques de type N et à trouver des solutions afin de minimiser leurs sensibilité à l'air en utilisant des méthodes compatibles avec une électronique souple et bas coût.

Ce travail de thèse s'inscrit dans ce contexte, à savoir la fabrication de transistors organiques de type N principalement, mais aussi de type P sur substrats rigides puis flexibles. Les transistors seront ensuite caractérisés électriquement selon des protocoles expérimentaux électriques et environnementaux maîtrisés.

Une étude sur la stabilité électrique des transistors occupera une partie importante de cette thèse. Un gros inconvénient des dispositifs organiques est leur faible stabilité à l'air. Dans ce contexte, un essai d'encapsulation par un procédé d'évaporation sera proposé. Enfin, un des objectifs importants de cette thèse, visant à réaliser un transfert technologique vers une électronique écoresponsable, sera atteint par la fabrication de transistors fabriqués sur un substrat souple biosourcé.

Ce manuscrit se compose de trois chapitres :

Le premier chapitre constituera une introduction aux matériaux semi-conducteurs organiques. Puis, les principes de fonctionnement des transistors organiques à effet de champ, leurs caractérisations électriques et les paramètres clés définissant leurs performances électriques seront présentés. Enfin, leurs techniques de fabrication seront abordées.

Le deuxième chapitre présentera les résultats obtenus lors de ces travaux de thèse. Dans une première partie, les techniques utilisées pour la fabrication et la caractérisation électrique des dispositifs seront décrites. En effet, la réalisation d'OFETs se compose d'un enchaînement de plusieurs étapes et, chacune d'elles, nécessite une méthode de fabrication bien spécifique. Une étude sur les performances électriques et les stabilités électriques et à l'air des OFETs sera ensuite détaillée. Enfin, des pistes sur l'optimisation des OFETs de type N à travers une solution d'encapsulation seront également explorées.

Le troisième chapitre sera consacré au transfert technologique des procédés de fabrication étudiés vers la réalisation de transistors organiques flexibles sur un substrat biosourcé. L'objectif de cette étude est de réduire la toxicité des dispositifs et de diminuer leurs impacts écologiques. Enfin, la stabilité électrique des transistors de type N fabriqués sur substrat biosourcé sera évaluée et comparée à celle des dispositifs fabriqués sur un substrat de verre initialement étudiés dans le cadre de cette thèse.

Chapitre 1 : Semi-conducteurs organiques

Le choix du matériau semi-conducteur, que ce soit en électronique inorganique classique ou organique, a une forte influence sur le bon fonctionnement des transistors. Dans ce chapitre, nous présenterons le principe des matériaux semi-conducteurs organiques et leurs spécificités en comparaison avec les semi-conducteurs classiques. Ensuite, leurs intégrations dans des transistors organiques à effet de champ seront abordées. Leurs principes de fonctionnement, leurs techniques de fabrication et leurs performances électriques seront aussi détaillés.

I. Généralités sur les semi-conducteurs organiques

I.A. Les différents matériaux semi-conducteurs

De nombreux matériaux peuvent être utilisés comme semi-conducteurs. Leurs performances électriques sont généralement évaluées grâce à la mobilité d'effet de champ. Cependant, plusieurs critères influencent le choix du matériau semi-conducteur comme l'application électronique visée, le coût de production, la complexité du procédé de fabrication, la durée de vie souvent liée à leur sensibilité à l'environnement ambiant, etc.

Dans un premier temps, nous allons présenter quelques généralités sur les différents états du silicium. En effet, le silicium existe sous différentes formes mais nous présenterons brièvement trois grandes structures que sont le silicium monocristallin (Si-mono), le silicium amorphe (a-Si) et le silicium polycristallin (Si-poly). Ce dernier présente une forme intermédiaire entre les deux premières formes du silicium. Ensuite, nous allons présenter les oxydes métalliques et enfin les matériaux organiques.

I.A.1. Le silicium monocristallin

Le silicium peut exister sous différentes formes ou organisations, dont les deux extrêmes sont l'état amorphe et l'état cristallin.

Le silicium monocristallin (Si-mono) est largement utilisé dans l'industrie où le matériau est utilisé sous forme de plaquettes (ou « wafers »). Il est fabriqué selon des techniques de croissance haute température supérieure à 900°C. Son utilisation pour des substrats flexibles est possible par amincissement du wafer mais cette technique est longue et très coûteuse.

1.A.2. Le silicium amorphe

L'émergence des transistors à couches minces a été initiée grâce au silicium amorphe (a-Si). Sa structure permet d'avoir des dispositifs avec une excellente uniformité sur de grandes surfaces. La fabrication de transistors à base de ce matériau est très bien maîtrisée et il présente l'avantage d'être déposé à des températures inférieures à 250°C ce qui le rend compatible avec de nombreux substrats flexibles. Cependant, les transistors à effet de champ à base de ce matériau présentent non seulement de faibles performances électriques avec une mobilité inférieure à 1 cm²/V.s mais aussi une mauvaise stabilité électrique [2] [3] [4].

1.A.3. Le silicium polycristallin

Le silicium polycristallin (Si-poly) présente un état intermédiaire entre le silicium amorphe et monocristallin. Comparé à ces derniers, il offre une meilleure stabilité électrique et de fortes mobilités d'effet de champ grâce notamment à sa structure colonnaire avec de gros cristaux limitant ainsi les problèmes liés aux joints de grains. Cependant, ses points faibles sont l'uniformité sur une grande surface, ainsi que la complexité et les hautes températures de fabrication (500-600°C), ce qui engendre une augmentation du prix de production [5] [6].

La structure de la couche mince de silicium est définie par la taille des grains. Du silicium amorphe au silicium monocristallin, la classification des structures est représentée dans la Figure 2.

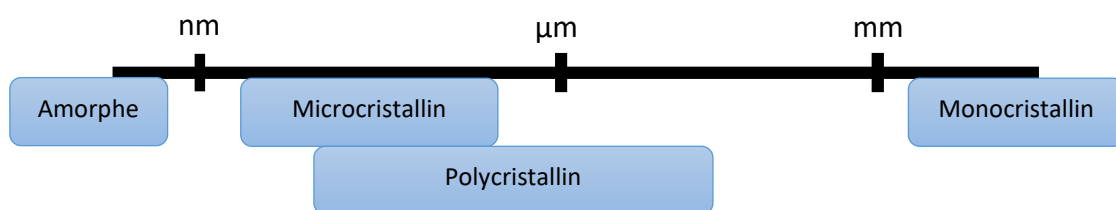


Figure 2 : Classification du silicium.

1.A.4. Les oxydes métalliques

Longtemps indétrônable, le silicium a désormais des concurrents. Oxydes métalliques et matériaux organiques se côtoient et se combinent pour le remplacer et même le surpasser dans certains secteurs de pointe.

Les premiers transistors à couches minces basés sur les oxydes métalliques semi-conducteurs datent de 1964 et ont été reportés par Klasens et Koelman [7]. Il s'agit d'un dispositif dont le

canal de conduction est composé d'oxyde d'étain SnO_2 évaporé. À partir des années 2000, le ZnO fut l'un des matériaux les plus étudiés. Notamment par les travaux d'Hoffman et al. [8] qui démontrèrent des valeurs de mobilités d'effets de champ de $2.5 \text{ cm}^2/\text{V.s}$ supérieures au silicium amorphe. De nos jours, les transistors à base de ZnO ont été surpassés par les oxydes multi-composants et notamment, du très remarqué Oxyde d'Indium Gallium Zinc (IGZO). Cette famille d'oxydes métalliques présente des propriétés intéressantes qui font d'eux d'excellents candidats dans le domaine des écrans. Ils possèdent les atouts du silicium amorphe, à savoir une grande uniformité sur une grande surface avec un coût de fabrication plus faible, ce qui fait de cette classe de matériaux un bon compromis entre performances et prix de production.

Le premier à avoir développé cette technologie est le Japonais «Sharp» par l'introduction de transistors utilisant l'IGZO comme matériau semi-conducteur pour contrôler les pixels de la dalle d'un écran d'affichage [9]. L'utilisation de cette technologie est moins onéreuse que celle utilisée pour la production d'écrans LCDs. De plus, cette technologie peut utiliser les lignes de production des matrices actives en a-Si. Aussi, la mobilité élevée des transistors à base d'IGZO est jusqu'à trente fois supérieure à celle des transistors en a-Si, ce qui se traduit par des temps de latence plus faible pour les écrans et donc plus d'images par seconde. Par ailleurs, la transmission de la lumière en provenance du rétro-éclairage serait également supérieure, d'où une consommation électrique moindre comparée à celle d'un écran en silicium amorphe.

1.A.5. Les matériaux organiques

Depuis de nombreuses années, ces matériaux ont été considérés comme étant plus faciles à mettre en œuvre que leurs homologues inorganiques. Cependant, la faible connaissance de l'origine de leurs propriétés électriques et optoélectroniques a freiné l'industrialisation de leurs applications. En effet, n'étant pas considéré comme un solide atomique, leurs mécanismes de transport de charges restent assez différents de ce qui est décrit classiquement en physique du solide. Il est donc nécessaire de mieux comprendre leurs propriétés physiques, leurs phénomènes de transport, l'origine des défauts (pièges et défauts structuraux) afin de permettre une industrialisation de plus en plus large des dispositifs à base de ces matériaux. Il est tout de même important de souligner les gros avantages qu'offrent ces matériaux, comme, par exemple, la possibilité d'être déposés à très basse température pour réaliser une électronique flexible, légère et sur des objets communs de la vie quotidienne

à moindre coût. De plus, la possibilité de les imprimer via des procédés en solutions comme, par exemple, l'impression à jet d'encre, le procédé « roll-to-roll », ou la sérigraphie est une avancée non négligeable pour élargir le panel d'applications et pour participer au développement durable de notre société via des procédés de plus en plus écologiques. Enfin, leurs performances électriques longtemps sous estimées commencent à montrer des résultats très encourageants. Par contre, le point sensible de cette classe de matériaux reste encore la durée de vie des dispositifs à cause de leur sensibilité à l'air et à l'humidité.

I.B. Le caractère semi-conducteur des matériaux organiques et leurs types

I.B.1. Le caractère semi-conducteur des matériaux organiques

Les semi-conducteurs organiques (SCO) sont des systèmes pi-conjugués présentant une alternance de liaisons simples et doubles qui leur confère leur caractère semi-conducteur. Les SCO se divisent en deux catégories : les polymères et les petites molécules.

La principale différence entre ces deux catégories de matériaux réside au niveau de la taille de la molécule. En effet, les petites molécules sont constituées d'un seul monomère et se caractérisent par une faible masse molaire. Elles sont généralement déposées par des techniques d'évaporation sous vide [10]. Les polymères, quant à eux, sont des macromolécules dont le monomère se répète plusieurs fois avec une masse molaire trop élevée ne permettant pas, pour la plupart d'entre eux, d'être déposé par évaporation mais plutôt via des procédés en voie liquide. Les petites molécules peuvent néanmoins, pour certaines, être solubles.

Les matériaux organiques sont principalement composés de carbone. L'atome de carbone possède six électrons, deux électrons sont dans l'état 1s, deux autres dans l'état 2s et les deux restant dans les états 2p. À l'état fondamental, la configuration électronique du carbone est $(1s)^2 (2s)^2 (2p)^2$. À l'état excité, les orbitales atomiques (OA) des couches externes (couches de valence) des atomes s et p vont se mélanger pour former de nouvelles orbitales dites liaison sigma (σ), tandis que le troisième orbital p conserve son caractère p formant ainsi une liaison dite pi (π). Ce phénomène s'appelle l'hybridation. Une molécule représentative de ce type d'hybridation est la molécule de méthane CH_4 où les atomes d'hydrogène sont situés au sommet d'un tétraèdre régulier, ou encore l'éthylène considérée comme la plus petite molécule dotée d'un caractère semi-conducteur.

Pour faire simple, l'orbital moléculaire représente l'espace dans lequel un électron a le plus de chance de se déplacer. Pour qu'une liaison se forme entre deux atomes, il faut qu'il y ait un recouvrement de deux orbitales. Restant dans le cas de l'éthylène, entre ses deux atomes de carbone, il y a la possibilité de deux recouvrements:

- Un recouvrement important sp^2 selon l'axe qui donne lieu à la formation des orbitales moléculaires (OM) liante σ et anti liante σ^+ .
- Un recouvrement latéral plus faible 2p forme quant à lui une OM π^- liante et π^+ anti liante.

L'énergie de transition de σ^- à σ^+ est plus importante que celle de π^- et de π^+ . Cela est dû au fait que, géométriquement parlant, une liaison σ est caractérisée par un volume de recouvrement beaucoup plus important ce qui provoque une interaction plus forte entre les orbitales responsables de la formation de la liaison. Ce phénomène a des conséquences très importantes sur le comportement électrique de la molécule. En effet, alors que les électrons de la liaison σ sont strictement confinés dans un petit volume entre les noyaux des deux atomes de carbone, les électrons de la liaison π sont, quant à eux, capable de se déplacer dans un plus grand volume. Enfin, les orbitales π^- donnent le niveau HOMO (Highest Occupied Molecular Orbital) et les π^+ le niveau LUMO (Lowest Unoccupied Molecular Orbital). Elles représentent respectivement la bande de valence et la bande de conduction. L'énergie nécessaire pour amener un électron du haut du niveau HOMO vers le bas du niveau LUMO est appelée l'énergie de gap E_g .

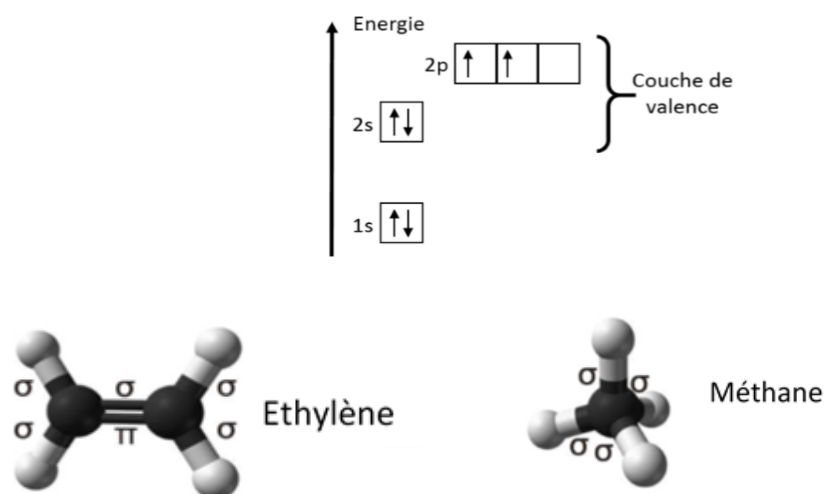


Figure 3 : Diagramme de répartition des électrons de l'atome de carbone

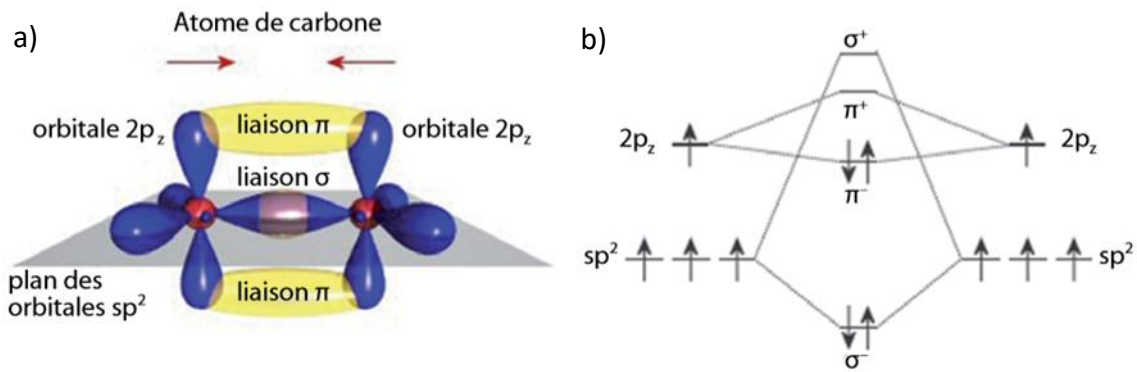


Figure 4 : a) Représentation des orbitales des électrons de liaison du carbone ; b) Diagramme d'énergie de l'éthylène : niveaux d'énergie des électrons de la double liaison C=C.

I.B.2. Types de semi-conducteurs organiques

Contrairement aux semi-conducteurs inorganiques qui sont constitués d'atomes dont le motif élémentaire se répète de manière périodique à grande échelle avec des liaisons intermoléculaires covalentes fortes (318 KJ/mol pour le silicium), les atomes constituant les semi-conducteurs organiques sont liés par des liaisons de type Van Der Waals. Ces dernières, présentent des énergies entre orbitales et molécules faibles, avec de grandes distances entre les atomes conduisant à de faibles mobilités de porteurs de charges.

En théorie, les matériaux semi-conducteurs organiques sont ambipolaires, c'est-à-dire qu'ils peuvent transporter à la fois les électrons et les trous. Cependant, en pratique, la majorité des matériaux organiques utilisés pour réaliser des composants électroniques sont soit de type P (conducteur de trous), soit de type N (conducteur d'électrons). La répartition énergétique de ces niveaux constitue la densité d'états (DOS : Density Of States).

Ainsi, dans un transistor, un semi-conducteur peut être utilisé soit avec un canal dit de type N, où les porteurs de charges sont des électrons, soit avec un canal de type P, où des porteurs de charges sont les trous.

I.B.2.a. Semi-conducteurs organiques de type P

De nombreux groupes de recherche se sont penchés sur l'étude des OFETs de type P car ils présentent des performances électriques au niveau des mobilités d'effet de champ plus importantes que les types N. Les premiers essais sur ce type de matériaux ont été effectués sur l'anthracène par Bree et al. [11]. Les OFETs à canal P présentent des performances électriques n'égalant pas encore les transistors inorganiques à base de silicium cristallin. Leurs

performances et leurs stabilités n'ont cessé d'évoluer durant ces dernières années pouvant même dépasser dans certains cas les performances de transistors à base de silicium amorphe. La cartographie ci-dessous (Figure 5) montre l'évolution dans le temps de la mobilité d'effet de champ en fonction du type de l'OFET.

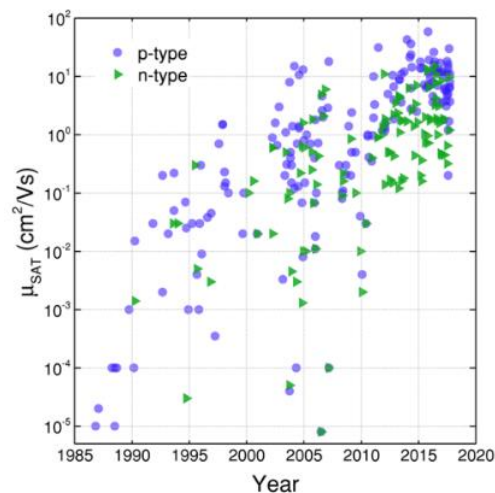


Figure 5 : Mobilités d'effet de champ en fonction du type de porteur de charges rapportées dans la littérature au cours des 30 dernières années [12].

Comme cette thèse porte essentiellement sur les OFETs de type N à cause de l'insuffisance des travaux de recherche comparé à ceux de type P, nous allons dresser dans cette section une brève liste non exhaustive des performances des OFETs à base de semi-conducteurs de type P.

1.B.2.a.i. Rubrène

Les matériaux semi-conducteurs organiques offrant les meilleures mobilités d'effet de champ sont ceux qui sont susceptibles de former des structures ordonnées ou bien cristallisées. Un exemple typique est le rubrène cristallin, dérivé du tétracène, c'est un des matériaux parmi les premiers à être étudié pour fabriquer des transistors organiques. Cependant, il faut noter que, comme la plupart des cristaux, les cristaux organiques sont anisotropes, leur mobilité induite par le champ électrique dépend des axes cristallins choisis. Selon Podzorov et al. [13] le rubrène enregistre une valeur de 20 cm²/V.s pour l'axe horizontal, alors que pour l'axe vertical la mobilité d'effet de champ ne dépasse pas 5 cm²/V.s. Pour Menard et al. [14], selon l'axe horizontal, la mobilité est de seulement 10 cm²/V.s et 2,7 cm²/V.s selon l'axe vertical.

Malgré les performances élevées des transistors à base de rubrène, plusieurs défis en termes de procédé de fabrication subsistent. En effet, le monocristal de rubrène est formé par la technique de transport physique en phase vapeur (PVT), qui nécessite l'utilisation d'équipements coûteux avec des températures de fabrication élevées [15]. Dans ce sens, l'utilisation de substrats flexibles et des diélectriques de grille organiques est contraignante et limitée [16].

Par contre, dans le cas des transistors à couches minces évaporées sous vide ou déposées par des procédés en solution, les mobilités d'effet de champ sont généralement inférieures de plusieurs ordres de grandeur comparées à celles des dispositifs monocristallins. À cet égard, la majorité des recherches s'est concentrée sur les OFETs utilisant des couches minces polycristallines comme couches actives [17]. Le défi est donc de concilier la fabrication d'OFETs à base de semi-conducteurs polycristallins et d'améliorer leurs mobilités d'effet de champ.

1.B.2.a.ii. Pentacène

Le matériau polycristallin qui s'est avéré être le SCO de type P le plus étudié est un polyaromatique : le pentacène $C_{22}H_{14}$, SCO sous forme de petites molécules présentant une grande mobilité de trous grâce au chevauchement orbital adéquat entre les molécules de son réseau cristallin. Le pentacène forme des grains très ordonnés pouvant même aller, suivant la technique de dépôt, à la formation d'un monocristal. Considéré comme un très bon semi-conducteur avec des valeurs de mobilité d'effet de champ supérieures à $1 \text{ cm}^2/\text{V.s}$, ces valeurs sont néanmoins à nuancer puisque des études ont montrées une dispersion assez large des résultats allant de $\mu_{FE} = 0,5 \text{ cm}^2/\text{V.s}$ à $\mu_{FE} = 6 \text{ cm}^2/\text{V.s}$ pour le même dispositif en modifiant la surface sur laquelle le pentacène est déposé [18] [19]. Ce constat peut être valable pour d'autres matériaux semi-conducteurs mettant ainsi en évidence le rôle important des morphologies des différentes couches constituant le transistor au-delà des propriétés du matériau semi-conducteur seul [20].

Le pentacène est considéré comme un matériau de référence pour les études autour des SCO. Il sert notamment de base de comparaison pour d'autres matériaux évaporés. En effet, le pentacène ne peut être déposé que par des techniques d'évaporation sous vide et n'est donc pas un bon choix pour des dispositifs fabriqués par des procédés en solution.

1.B.2.a.iii. Poly (3-hexylthiophène)

Un autre semi-conducteur sous forme de polymère largement reporté dans la littérature est le poly (3-hexylthiophène) (P3HT), un dérivé du thiophène. Il a été initialement synthétisé par Mc-Cullough [21] en 1993, puis utilisé par Z.Bao [22] pour réaliser le premier OFET à base de P3HT en 1996. Le P3HT est utilisé dans divers dispositifs électroniques organiques, tels que les OPVs, les OLEDs, les OFETs, etc [23] [24]. Il est considéré comme polymère modèle pour diverses études fondamentales relatives au transport de charges et à la morphologie des films en raison de sa facilité de synthèse et de ses bonnes propriétés optoélectroniques.

En comparaison avec le pentacène, le P3HT présente une mobilité plus faible mais montre une solubilité exceptionnelle dans une importante gamme de solvants organiques qui le rend adapté à la fabrication de dispositifs électroniques par des techniques en solution.

1.B.2.a.iv. Tips-pentacène

Le 6,13-bis (tri-isopropylsilyl-ethynyl) pentacène connu sous le nom de Tips-pentacène a fait l'objet de nombreuses recherches en raison de sa mobilité d'effet de champ prometteuse, de sa capacité à être utilisée en solution et de sa solubilité dans de nombreux solvants. En effet, ce matériau a fait ses preuves pour être déposé en voie liquide grâce à ses ramifications par des techniques telles que le spin coating et le drop coating. Choi et al. ont étudié une gamme de solvants ayant des points d'ébullition différents et ont démontré que le chlorobenzène C_6H_5Cl (solvant ayant un point d'ébullition plus élevé que le Toluène C_7H_8 ou le Chloroforme $CHCl_3$) permet d'obtenir des dispositifs avec une mobilité d'effet de champ plus élevée que celle obtenue avec du chloroforme respectivement de l'ordre de $1.10^{-1} \text{ cm}^2/V.s$ et $5,8.10^{-7} \text{ cm}^2/V.s$ [25]. Z.Bao et al. ont conçu un OFET à base de Tips-pentacène présentant des mobilités d'effet de champ allant jusqu'à $2.7 \text{ cm}^2/V.s$ [26], ce qui reste une valeur de mobilité élevée pour un matériau en solution. Le Tips-pentacène a également été déposé sur un substrat flexible et notamment sur un substrat en PEN, et a montré des performances prometteuses avec une mobilité d'effet de champ de $0,8 \text{ cm}^2/V.s$ [27].

L'état de l'art de quelques OFETs à base de semi-conducteurs de type P est récapitulé dans le Tableau 1.

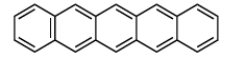
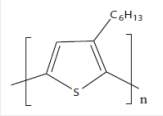
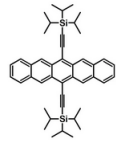
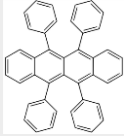
Type P				
Molécule	Pentacène	P3HT	Tips pentacène	Rubrène
				
μ_{FE} (cm ² .V/s)	3	0,1	2,8	15
I_{DON}/I_{DOFF}	10 ⁵	10 ²	10 ³	10 ⁶
Référence	[28],[29]	[30],[31], [32]	[25]	[33],[34]

Tableau 1 : Exemples de quelques semi-conducteur organique de type P

Dans la suite de ce manuscrit, nous présenterons des essais d'OFETs à base de SCO de type P. En effet, dans une perspective de réalisation d'une électronique CMOS, il nous sera indispensable de maîtriser les deux types de transistors tout en utilisant un procédé de fabrication qui réunit un maximum d'étapes communes pour la réalisation des deux types de transistors.

1.B.2.b. Semi-conducteurs organiques de type N

La plupart des travaux de recherche autour des OFETs se sont plus intéressés à l'étude de semi-conducteurs organiques de type P pour leurs performances et stabilités électriques supérieures à leurs homologues de type N. Toutefois, pour réaliser des circuits logiques organiques complémentaires pour des applications électroniques flexibles, de grande surface, à faible consommation d'énergie et faible coût, les deux types de semi-conducteurs sont nécessaires et doivent présenter des performances électriques équivalentes [32].

Par conséquent, le développement des SCO de type N constitue un levier d'amélioration majeur pour les technologies basées sur les transistors organiques. La première observation d'un effet de champ de type N dans un matériau organique a été reporté en 1991 par Guillaud et al. avec des bisphthalocyanines de lutécium et thulium déposées par évaporation sous forme de films minces [35]. En 1996, l'équipe de Trouillars et al. a réalisé l'un de leurs premiers transistors de type N à base de fullerène C₆₀ dopé au potassium avec une mobilité d'effet de champ de 1,1.10⁻⁶ cm²/V.s [36]. Un autre matériau de type N parmi les plus utilisés depuis une trentaine d'années est le tetracyanoquinodimethane (TCNQ), Hoshimono et al. du centre de recherche de Philips ont été les premiers à présenter un transistor à base de ce matériau avec des mobilités d'effet de champ de l'ordre de 3.10⁻⁵ cm²/V.s [37].

Le constat montrant que les OFETs à canal N présentent des mobilités d'effet de champ inférieures à ceux à canal P peut s'expliquer par deux raisons principales. La première raison est que la barrière énergétique entre le niveau de Fermi du métal utilisé pour l'injection des charges de la source vers le drain et le niveau LUMO du semi-conducteur organique est élevée ce qui diminue le nombre d'électrons injectés dans le canal de conduction. Ainsi, afin de favoriser la conduction d'électrons par rapport à celle des trous, il est important que la barrière d'énergie des électrodes de contacts et la LUMO du semi-conducteur organique soit la plus faible possible. Cela entraîne en effet une meilleure efficacité, d'où le grand soin porté au choix du métal constituant les contacts des OFETs (détaillé dans la suite du manuscrit). La seconde raison de leur faible performance est leur très grande réactivité vis-à-vis de l'oxygène et de l'humidité, ce qui provoque l'oxydation du matériau rendant la création du canal de conduction difficile.

En général, les matériaux utilisés pour des semi-conducteurs de type N, reportés dans la littérature durant cette dernière décennie, sont principalement sous forme de petites molécules et essentiellement à base de fullerènes [38] [39], de dérivés de naphthalènes [40] et de dérivés de pérylènes [41]. Leur grand avantage réside dans leurs solubilités, élément nécessaire pour le développement de l'électronique faible coût par voie liquide.

Les fullerènes et plus spécialement le C₆₀ est le matériau semi-conducteur choisi pour la couche active des OFETs dans le cadre de cette thèse. La motivation justifiant ce choix ainsi qu'une étude complète sur les OFETs à base du C₆₀ seront détaillées dans la suite du manuscrit.

1.B.2.b.i. Pérylène diimides

En 1996, Horowitz et al. ont démontré que le N,N'-diphényl-3,4,9,10-pérylène-tétracarboxylique-diimide pouvait être utilisé en transistors de type N avec des mobilités d'effet de champ limitées à $1,5 \cdot 10^{-5} \text{ cm}^2/\text{V.s}$ [42]. Néanmoins, tous les transistors réalisés à partir de ces matériaux cités se sont révélés instables à l'air. Cet inconvénient ajoute le défi d'obtenir des dispositifs stables à l'air à la liste des défis visant à augmenter les performances et la stabilité électriques.

1.B.2.b.ii. Naphthalène diimides

Les naphthalènes diimides (NDI) longtemps restés dans l'ombre par rapport à leur homologues les pérylènes diimides, font actuellement partie des matériaux organiques les plus étudiés

pour les OFETs de type N. Les pérylène diimides forment une classe de composés aromatiques neutres, plans, électro-déficients qui possèdent une forte affinité électronique (LUMO basse en énergie, souvent inférieure à -3,7 eV), une bonne mobilité de charge ainsi qu'une bonne stabilité à l'oxydation, ce qui en font des matériaux intéressants pour les OFETs [43].

1.B.2.b.iii. Fullerène C₆₀

Le fullerène C₆₀ est une molécule dont la structure chimique est semblable à un ballon de football ou à un dôme géodésique réalisé par l'architecte américain Buckminster Fuller, d'où l'appellation de fullerènes. Le C₆₀ est composé de 60 atomes de carbone symétriques disposés selon des 20 hexagones et 12 pentagones, inscrits dans une sphère. Les côtés de chaque pentagone correspondent à des liaisons simples (avec mise en commun d'un électron pour chaque atome de carbone). Les hexagones sont reliés entre eux par des liaisons doubles (avec mise en commun de deux électrons par atome de carbone).

Le fullerène s'est avéré être la troisième forme allotropique du carbone, après le graphite et le diamant, avec une masse moléculaire de 720 g/mol et des niveaux énergétiques respectivement de -6,2 eV pour le HOMO et -3,6 eV pour le LUMO [44] (Figure 6). Il fut découvert par Smalley, Curl et Kroto en 1985 et leur a valu le Prix Nobel de Chimie en 1996.

Néanmoins, le frein majeur au développement des SCO de type N, incluant les fullerènes C₆₀, est leur instabilité à l'air en présence d'oxygène et d'humidité [45]. Par conséquent, les caractérisations électriques des OFETs à base de C₆₀ préparés dans ces travaux sont réalisées dans des boîtes à gants sous atmosphère contrôlée. Dans la suite du manuscrit, une étude sur l'amélioration de la stabilité à l'air des OFETs sera présentée. L'état de l'art de quelques OFETs à base de semi-conducteurs de type N est récapitulé dans le Tableau 2.

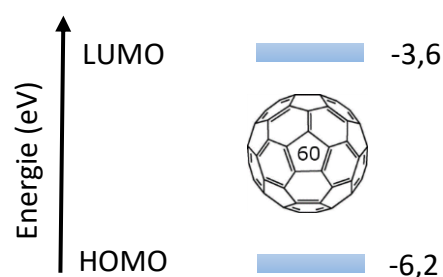


Figure 6 : Diagramme énergétique du C₆₀.


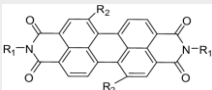
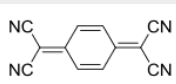
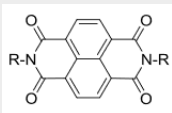
Type N				
Molécule	C ₆₀	Pérylène diimides	TCNQ	Naphtalène-diimides
				
μ_{FE} (cm ² .V/s)	0.12	1,4.10 ⁻⁵	3.10 ⁻⁵	0,016
I _{DON} /I _{DOFF}	10 ⁵	10 ²	10 ²	10 ⁵
Référence	[46],[47]	[41]	[48],[49]	[50],[51]

Tableau 2 : Exemples de quelques semi-conducteur organique de type N.

I.C. Conduction dans les semi-conducteurs organiques

Les semi-conducteurs organiques sont naturellement isolants et donc ne contiennent pas ou très peu de charges mobiles. Ils possèdent généralement une bande interdite assez large de 1eV à 4eV. Toutefois, leur capacité à transporter des charges est générée par différents mécanismes.

I.C.1. Origine des porteurs de charges

I.C.2. Par dopage chimique

Le dopage d'un semi-conducteur intrinsèque inorganique consiste à modifier la densité des porteurs de charges par addition d'impuretés. Ces atomes d'impuretés occupent des positions de substitution dans le réseau cristallin du semi-conducteur. La conduction est alors possible grâce aux porteurs introduits dans les bandes d'énergies respectives. Dans les SCO, le transport de charges nécessite au préalable la création de porteurs de charges libres au niveau moléculaire via l'ajout d'espèces donneuses grâce à une réaction de réduction (type N) ou l'ajout d'espèces accepteuses grâce à une réaction d'oxydation (type P). Ce processus permet l'apparition de nouvelles charges mobiles. Au niveau moléculaire, ceci implique une ionisation facile : soit par injection d'électrons dans les plus hauts niveaux électroniques inoccupés, soit par capture d'électrons dans les plus bas niveaux électroniques inoccupés.

I.C.3. Par photo-génération

C'est le cas des cellules solaires photovoltaïques où les porteurs de charges peuvent être générés lors de l'absorption d'un photon de longueur d'onde approprié. En effet, l'absorption d'un photon de longueur d'onde équivalente à l'énergie du gap, crée une paire électron-trou

nommée exciton. Sous l'effet de l'application d'un champ électrique, cette paire électron-trou est séparée générant ainsi une charge négative et une autre positive au sein du semi-conducteur qui pourront être transportées.

Dans une chaîne de polymère conjugué, l'introduction des charges libres modifie localement l'alternance des liaisons. Cela correspond à une déformation locale de la chaîne conjuguée et les défauts créés conduisent : soit à une structure d'énergie différente par rapport à l'état fondamental (système non dégénéré), soit à une structure de même énergie que l'état fondamental (système dégénéré).

Dans le cas des semi-conducteurs inorganiques, les électrons situés au niveau de la bande de conduction bougent librement à travers des états délocalisés. Ce qui n'est pas le cas des semi-conducteurs organiques pour lesquels les porteurs de charges constitués par des polarons (qui ne sont d'autres qu'une interaction coulombienne entre un électron et un atome du réseau), sont des défauts localisés situés à l'intérieur de la bande interdite qui entraînent une déformation du réseau.

Le transport de charges dans les SCO se fait selon deux manières : soit le long de la chaîne principale à cause de la délocalisation des orbitales π (on parle alors d'une conduction intrachaîne ou intramoléculaire) où les charges sont conduites le long d'une même chaîne moléculaire, soit par sauts où les charges passent d'une chaîne polymérique à une autre (on parle ici d'une conduction interchaîne ou intermoléculaire) (Figure 7).

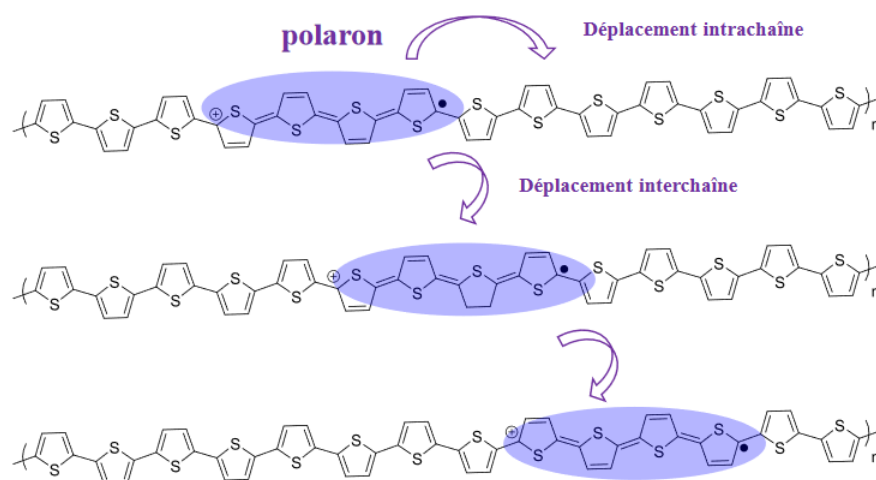


Figure 7 : Représentation schématique de polarons dans le cas d'un poly (thiophène) (système non dégénéré).

1.C.4. Par injection des porteurs de charges

C'est le cas des transistors, les porteurs de charges sont injectés depuis le métal constituant les électrodes directement dans le semi-conducteur sous l'effet d'un champ électrique. Une des problématiques dans ce type de dispositifs réside dans le choix des métaux pour former un contact ohmique avec le semi-conducteur. En effet, l'efficacité de l'injection des charges entre le semi-conducteur et les électrodes de source et de drain dépend de la position des niveaux de Fermi de chacun de ces matériaux. Ces derniers doivent être choisis de telle manière à ce que les charges puissent passer de l'un à l'autre sans croiser de barrière énergétique. Il est donc important non seulement de comprendre les facteurs qui contrôlent cette barrière et les mécanismes d'injection de porteurs de charges depuis les électrodes métalliques vers le SCO mais aussi comment les porteurs accèdent à l'interface entre l'isolant et le SCO pour former le canal de conduction [52].

La bande de conduction et la bande de valence permettent de décrire le niveau énergétique le plus haut ou le plus bas d'un matériau semi-conducteur dans le cas des matériaux inorganiques. Cependant, dans le cas des matériaux organiques, l'appellation LUMO sera utilisée pour l'équivalent à la bande de conduction, et l'appellation HOMO pour l'équivalent à la bande de valence. La différence d'énergie entre le HOMO et le niveau de vide est appelée potentiel d'ionisation (PI). Lorsqu'un électron d'un atome reçoit cette énergie, il sera alors arraché de celui-ci. Quant à la différence d'énergie entre le LUMO et le niveau de vide, elle est nommée affinité électronique (AE). Elle correspond à la quantité d'énergie nécessaire pour que la molécule accepte un électron. À l'état fondamental, la totalité des électrons sont situés dans le niveau HOMO, tandis que le niveau LUMO est vide.

En réalité, les niveaux énergétiques sont toujours décalés. Ainsi la formation d'une bonne interface électrique est plus complexe que le simple alignement des niveaux. En effet, plusieurs paramètres peuvent impacter la formation du contact tels que les dipôles d'interface, le transfert des charges, etc.

A noter que pour obtenir un contact le plus ohmique possible (pour lequel la caractéristique $I = f(U)$ est linéaire), le niveau de Fermi E_F du métal devra correspondre au niveau HOMO dans le cas d'injection de trous (Figure 8a)) et au niveau LUMO pour l'injection d'électrons (Figure 8b)).

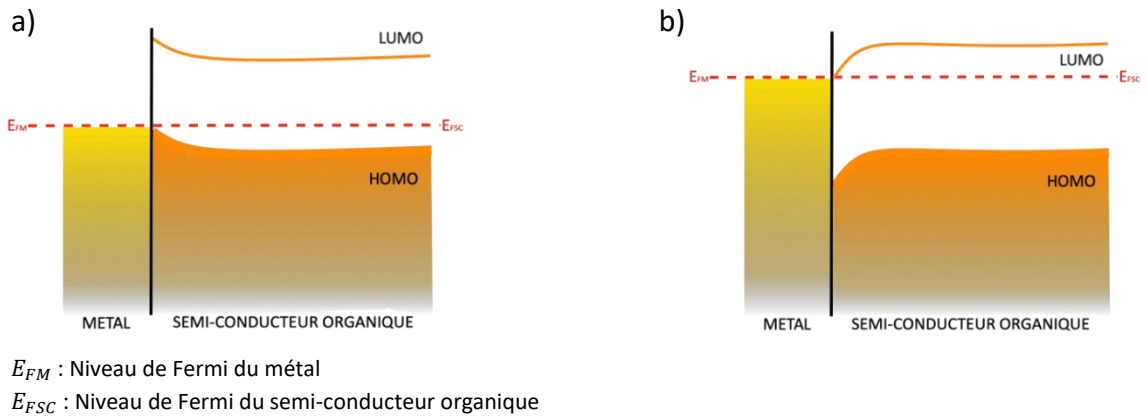


Figure 8 : a) Alignement des niveaux d'énergie lors d'un contact métal/semi-conducteur organique de type P, b) Alignement des niveaux d'énergie lors d'un contact métal/semi-conducteur organique de type N

Dans le cadre de cette thèse, nous étudions principalement les OFETs à base de SCO de type N et nous savons donc que le niveau de fermi du métal est plus proche du LUMO que du HOMO. En effet, lorsqu'il y a contact entre le métal et le semi-conducteur, les électrons ne circulent pas librement, il faut donc apporter une énergie supplémentaire en appliquant une tension V_{GS} entre la grille et la source afin de décaler les niveaux HOMO et LUMO vers le bas (Figure 9), provoquant une accumulation d'électrons. En présence d'une tension V_{DS} , les électrons pourront alors circuler et un courant I_D traversera l'OFET. En d'autres termes, la tension V_{GS} va permettre de moduler le niveau de Fermi du SCO [53].

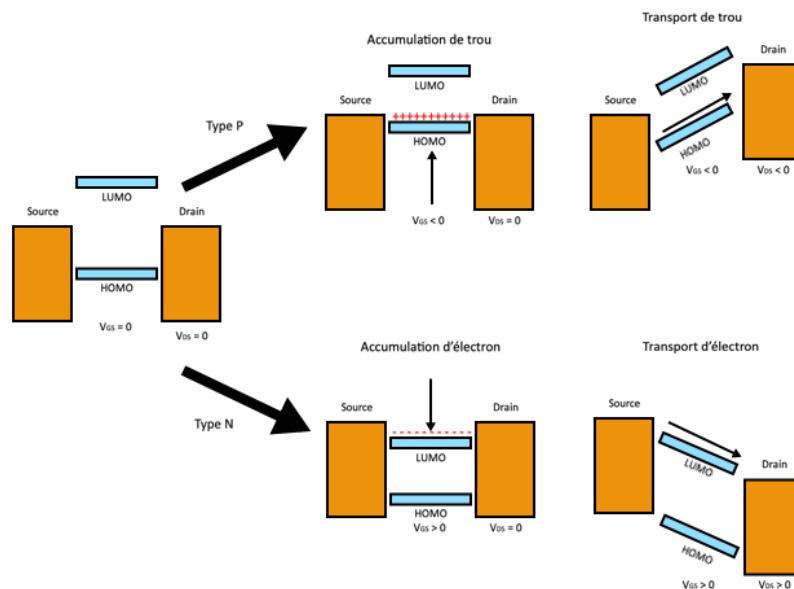


Figure 9 : Diagramme idéal de bandes d'un transistor organique de type P et de type N

II. Principe de fonctionnement des OFETs

Les transistors organiques à effet de champ possèdent généralement des performances et une stabilité électrique moindre que les transistors classiques à base de matériaux inorganiques. Cependant, leur faible coût de fabrication permet d'ouvrir la voie à de nouvelles applications ne demandant pas des fréquences d'utilisation élevées et surtout avec la possibilité d'une fabrication sur tout type de substrat (rigide ou flexible).

Il est important de noter que la technologie basée sur des transistors organiques n'est pas spécialement prédestinée à remplacer son homologue à base de silicium. Chacune d'entre elles présentent des points forts et des points faibles ce qui les prédisposent à des applications différentes.

II.A. Fonctionnement des OFETs de type N

Un OFET consiste en une couche mince de semi-conducteur organique (SCO), un isolant et trois électrodes nommées source (S), drain (D) et grille (G) (Figure 10a)). La source et le drain ont pour rôle d'injecter ou de collecter les charges. La grille isolée du SCO par une couche diélectrique permet de moduler le courant entre la source et le drain. L'isolant est un élément clé du transistor car il empêche le passage du courant entre la grille et le SCO. En effet, selon la valeur de sa constante diélectrique et du potentiel appliqué sur la grille, une accumulation plus ou moins importante de porteurs de charges au niveau du canal est possible. À noter que les isolants possèdent une structure physique similaire à celle des semi-conducteurs. Par contre, ils se caractérisent par une largeur de bande interdite très grande empêchant le passage d'électrons du niveau HOMO vers le LUMO.

Le principe de fonctionnement des transistors organiques est très similaire à celui des MOSFETS pour (Metal Oxide Semiconductor Field Effect Transistor). Par contre, le concept de formation du canal est très différent. En effet, le canal dans un OFET est formé par accumulation de charges, alors que dans un MOSFET, le processus d'inversion a lieu pour former une couche de porteurs de charges. Ce canal de conduction est défini par deux grandeurs géométriques, sa longueur L entre la source et le drain et sa largeur W (Figure 10b)).

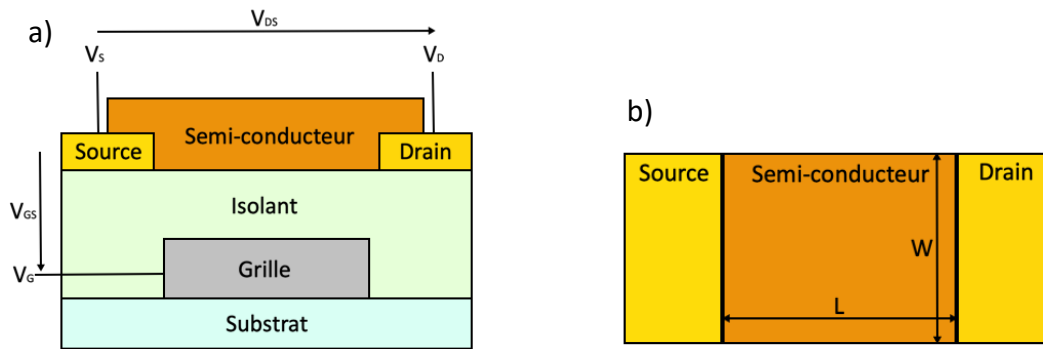


Figure 10 : a) Structure d'un OFET composé de trois électrodes (source, drain et grille), d'un isolant et d'un semi-conducteur, b) Vue de dessus de l'OFET : les dimensions du canal sont représentées avec la largeur W et la longueur L .

Comme dans le cas du MOSFET, un transistor organique fonctionne comme une source de courant contrôlée par la tension appliquée entre la grille et la source nommée V_{GS} . Les porteurs de charges mobiles sont accumulés à l'interface semi-conducteur/isolant et vont permettre la circulation du courant à travers la couche active en appliquant une différence de potentiels entre le drain et la source nommée V_{DS} . Une tension de grille minimale, requise pour l'accumulation des porteurs de charge à l'interface semi-conducteur/isolant, est connue sous le nom de tension de seuil V_{TH} .

Les OFETs et les MOSFETs partagent de nombreux points communs. Toutefois, ils présentent une différence majeure au niveau du régime de fonctionnement. En effet, le canal de conduction, à l'interface entre le diélectrique de grille et la couche active d'un OFET est formé par l'accumulation de porteurs de charge majoritaires et non pas par inversion des porteurs minoritaires. Lorsqu'aucune polarisation n'est appliquée entre la source et le drain, le transistor peut être considéré comme une capacité MIS (Métal Isolant Semi-conducteur). La structure MIS devient polarisée si une tension est appliquée entre la grille et la source. Les charges accumulées sont proportionnelles à la tension de grille et à la capacité de l'isolant. Toutes les charges induites ne sont pas mobiles et ne contribuent donc pas à la circulation du courant dans le transistor. Les pièges profonds doivent d'abord être remplis avant que les charges induites supplémentaires puissent être mobiles, c'est-à-dire qu'une tension de grille-source V_{GS} doit être appliquée pour être supérieure à la tension de seuil V_{TH} , et donc la tension V_{GS} effective devient $V_{GS} - V_{TH}$.

Les régimes de fonctionnement des OFETs de type N ainsi qu'une représentation schématique des courbes courant-tension de grille seront détaillés par la suite. Les modes de fonctionnement des OFETs de type P ne seront pas détaillés mais restent équivalents au type

N, il suffit juste d'inverser les signes des porteurs de charges et des tensions V_{DS} et V_{GS} appliquées.

L'application d'une tension V_{GS} positive entre la source et la grille, crée une accumulation d'électrons à l'interface isolant/SCO. D'autre part, la tension V_{DS} est appliquée entre la source et le drain et le courant peut circuler dans le canal qui vient de se créer.

Dans le cas d'un OFET de type N, l'électrode de drain est polarisée positivement par rapport à la source ($V_{DS} > 0$).

Pour une tension de drain $V_{DS} \ll V_{GS} - V_{TH}$, même si la concentration de charges reste encore faible, le courant de drain I_D va augmenter linéairement avec V_{DS} . Une zone d'accumulation d'électrons commence donc à se former à l'interface isolant/SCO. Il s'agit de la zone sous le seuil de la courbe de transfert. Dans ce cas, l'OFET est passant et les électrons sont donc répartis uniformément au niveau du canal de conduction. Il s'agit du régime linéaire (Figure 11).

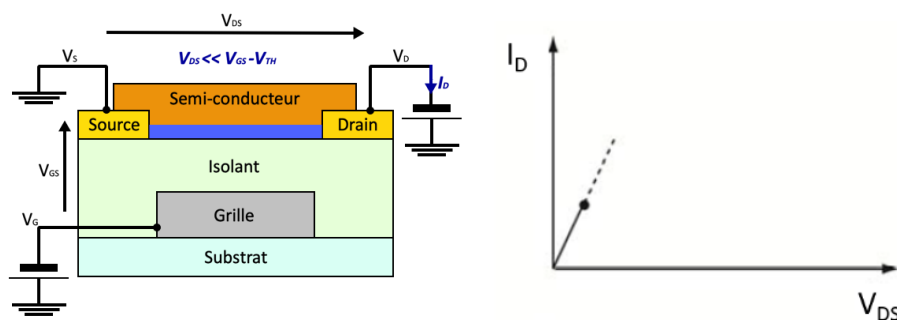


Figure 11 : Illustration de fonctionnement pour un OFET en régime linéaire.

Lorsque la tension de drain est telle que $V_{DS} = V_{GS} - V_{TH}$, il y a pincement du canal de conduction. Le courant de drain I_D n'augmente plus de façon linéaire mais atteint un courant maximum qui correspond au courant de saturation I_{DSAT} . Il s'agit donc du début du régime de fonctionnement saturé. En effet, lorsque la tension drain-source V_{DS} devient aussi importante que la tension grille-source V_{GS} , une diminution de la polarisation est observée, jusqu'à son annulation. Un régime de déplétion se crée alors au niveau du drain, formant ainsi une zone vide de porteurs libres. Dans la zone de déplétion, les charges parviennent jusqu'au drain par le champ électrique relativement élevé existant dans cette zone, on parle donc d'un canal pincé (Figure 12).

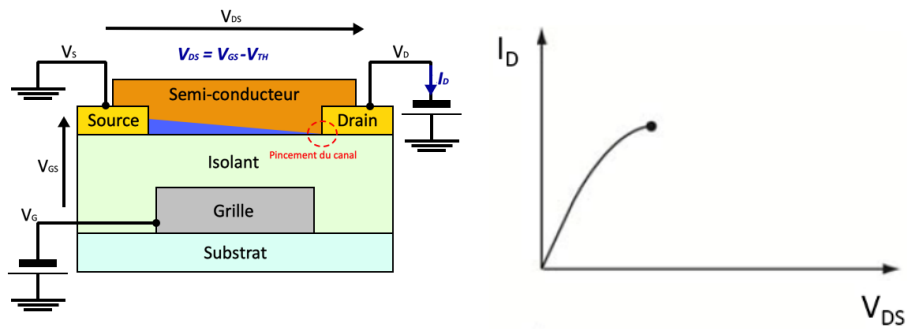


Figure 12 : Illustration de fonctionnement pour un OFET avec un début du régime saturé au pincement du canal.

Enfin, lorsque $V_{DS} \gg V_{GS} - V_{TH}$, les électrons sont repoussés de l'électrode de drain et une zone de déplétion se crée proche de cette électrode. Un courant de saturation peut circuler dans cette étroite zone de déplétion car les porteurs de charges sont éjectés du point de pincement vers le drain via le champ électrique. Le courant de drain I_D est ainsi saturé et reste constant quel que soit l'augmentation de la tension V_{DS} (Figure 13).

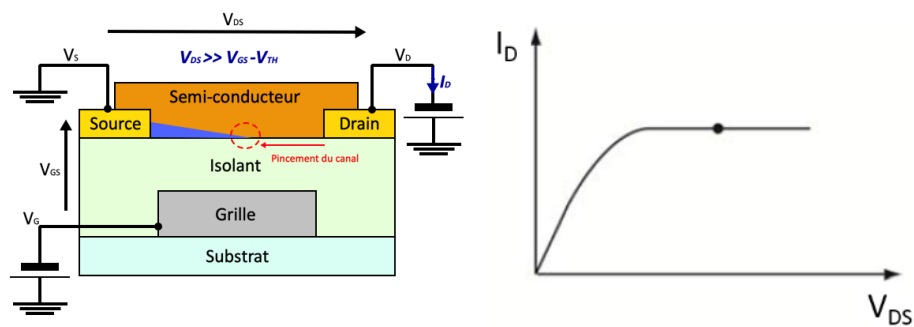


Figure 13 : Illustration de fonctionnement pour un OFET en régime saturé.

II.B. Structures géométriques des OFETs

L'OFET peut se présenter sous quatre configurations distinctes selon l'ordre de dépôt des différentes couches. Ainsi, la position de la grille, vis-à-vis du semi-conducteur, permet de distinguer les configurations Top Gate (TG) lorsque la grille se situe au-dessus du semi-conducteur et à l'inverse Bottom Gate (BG) lorsque la grille est en dessous. De même, la position des électrodes source et drain, par rapport au semi-conducteur, permet de distinguer la configuration Top Contact (TC) lorsque les électrodes se situent au-dessus du semi-conducteur ou Bottom Contact (BC) lorsque le semi-conducteur est au-dessus des électrodes source et drain. Les différentes configurations sont présentées dans la Figure 14.

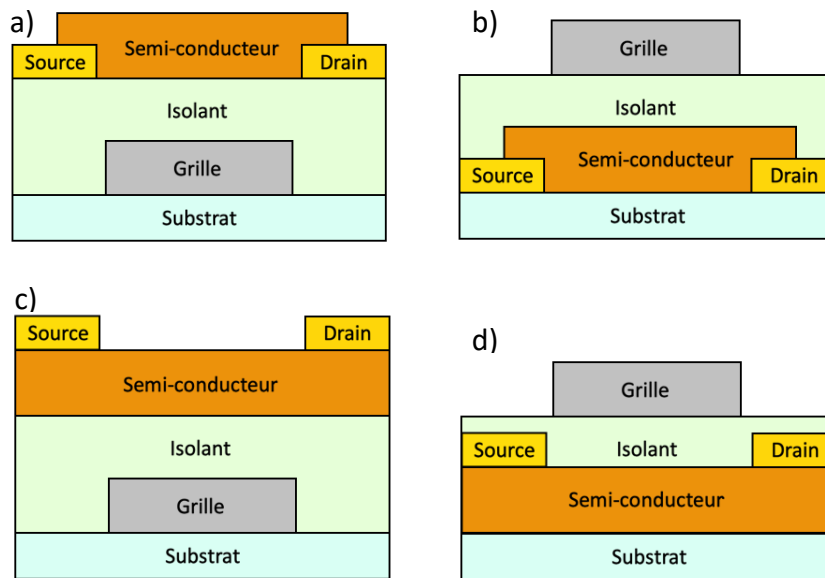


Figure 14 : a) OFET en configuration grille basse / contacts bas, b) OFET en configuration grille haute / contacts bas, c) OFET en configuration grille basse / contacts hauts, d) OFET en configuration grille haute / contacts hauts

Il a été démontré que la configuration Top contact (TC) était la plus performante avec des gains en courant beaucoup plus élevés et des résistances de contact moins importantes que celles des OFETs fabriqués selon les autres géométries. Une des raisons qui explique cela est la grande surface de contact des électrodes avec les lignes de champ qui définissent le canal conducteur. De plus, dans cette configuration, le diélectrique est déposé après le SCO permettant ainsi la protection de la couche active de l'exposition à l'atmosphère ambiante. Cependant, la réalisation des électrodes de contact source et drain dans cette configuration ne peuvent pas être réalisées par des procédés photolithographiques mais plutôt à travers un *shadow mask* limitant ainsi la miniaturisation des dispositifs (avec rarement une longueur de canal en dessous de 40 à 50 μm) [54].

La structure en Bottom contact (BC) est la plus utilisée car elle réduit considérablement la complexité de fabrication des transistors. Cependant, les performances électriques observées issus de cette structure sont, généralement, plus faibles [55]. En effet, lors de l'évaporation de la molécule organique sur les électrodes de source et de drain, il a été observé la formation de grains de petites tailles au niveau de cette zone (surface à proximité des électrodes et le SCO), comme le montre la Figure 15. Cette mauvaise organisation provoque une faible injection de charge vers le canal de conduction.

Le grand nombre de pièges existant dans cette zone est donc responsable de faibles mobilités d'effet de champ des dispositifs avec de grandes résistances de contact [56].

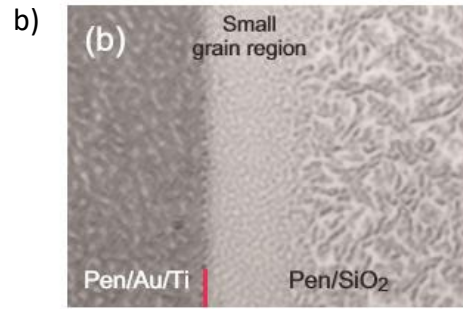
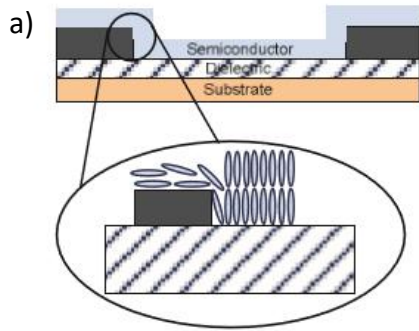


Figure 15 : a) Illustration du processus d'auto-organisation pendant le dépôt de SCO, b) La présence du métal perturbe ce processus ce qui entraîne la formation de petits grains aux bords des contacts [57]

Structure	Avantages	Inconvénients
<p>TGTC</p>	<ul style="list-style-type: none"> ✓ Protection du SCO ✓ Résistance de contact R_c faible ✓ Courants de fuites réduits 	<ul style="list-style-type: none"> ✗ Possibilité de dégradation du SCO par les solvants de l'isolant ✗ Résolution grossière des OFETs ✗ Traitements contacts S/D impossible
<p>TGBC</p>	<ul style="list-style-type: none"> ✓ Protection du SCO ✓ Traitement possible des contacts S/D ✓ Courants de fuites réduits ✓ Bonne résolution des OFETs 	<ul style="list-style-type: none"> ✗ Possibilité de dégradation du SCO par les solvants de l'isolant ✗ Résistance de contact R_c élevée
<p>BGTC</p>	<ul style="list-style-type: none"> ✓ Homogénéité de la morphologie du SCO ✓ Dépôt de l'isolant plus simple (antérieur au SCO) 	<ul style="list-style-type: none"> ✗ Résolution grossière des OFETs ✗ Traitements contacts S/D impossible ✗ Dégradation du SCO à l'air
<p>BGBC</p>	<ul style="list-style-type: none"> ✓ Dépôt de l'isolant plus simple (antérieur SCO) ✓ Traitement possible des contacts S/D ✓ Bonne résolution des OFETs 	<ul style="list-style-type: none"> ✗ Dégradation du SCO à l'air ✗ Résistance de contact R_c importante

Tableau 3 : Récapitulatif des avantages et inconvénients de chaque structure.

Enfin, le choix de l'une ou l'autre des configurations est motivé par les procédés de fabrication utilisés, les équipements et les matériaux utilisés selon les avantages et les inconvénients de chacune des configurations listées ci-dessus dans le Tableau 3.

II.C. Les facteurs influençant les performances des OFETs

En plus de l'importance de la géométrie, le choix des matériaux constituant l'OFET est primordial car il va définir les interfaces SCO/isolant et SCO/électrodes de contact qui sont considérées respectivement lieu de passage et d'injection des charges dans les transistors.

II.C.1. Diélectrique de grille et semi-conducteur organique

Pour assurer un bon passage des charges dans l'OFET, le diélectrique de grille (isolant) doit posséder une grande capacité et doit être facilement polarisable. En effet, cela permettra d'accumuler un plus grand nombre de porteurs de charges à l'interface SCO/diélectrique de grille et de polariser plus facilement le dispositif à basse tension grille-source V_{GS} . Cela va influencer la création du canal de conduction mais aussi réduire la consommation énergétique du transistor. La capacité surfacique est donnée par l'équation suivante :

$$C = \epsilon\epsilon_0/d \quad (1)$$

Avec ϵ la permittivité relative du matériau diélectrique, ϵ_0 la constante diélectrique du vide et d son épaisseur.

Pour augmenter la capacité, il faut réduire l'épaisseur du diélectrique et/ou augmenter sa permittivité. La réduction de l'épaisseur va influencer le courant de fuite, la morphologie de surface et la densité de pièges à l'interface ce qui aura un impact sur les performances de l'OFET.

La couche diélectrique peut être obtenue à partir d'oxydes tels que Al_2O_3 , TiO_2 ou SiO_2 . Ces matériaux présentent une forte constante diélectrique mais nécessitent des procédés coûteux et agressifs pour certains substrats flexibles et/ou biosourcés. Il est donc préférable de les remplacer par des polymères comme le Cytop, le Parylène, polyméthacrylate de méthylène (PMMA), le poly (acétate de vinyle) (PVA) ou encore par des résines comme la résine négative SU8 pour réduire le coût de fabrication et profiter de l'avantage de leurs dépôts via des techniques en solution. La SU8 sera un des éléments constituant les OFETs réalisés dans le cadre de cette thèse et ses propriétés seront détaillées dans la suite du manuscrit.

II.C.2. Electrodes et semi-conducteur organique

Rappelons que pour qu'il y ait un transfert de charges entre les électrodes et le SCO, il est nécessaire d'avoir un bon alignement entre le niveau LUMO ou le niveau HOMO, selon le type de porteurs de charges, avec le travail de sortie de l'électrode choisie. Deux stratégies sont possibles pour obtenir un bon alignement : modifier le travail de sortie de l'électrode ou bien modifier le niveau LUMO ou HOMO du SCO. La première possibilité peut se faire grâce au dépôt d'une couche mince d'un matériau possédant un travail de sortie proche de celui du SCO tels que les oxydes ou les monocouches auto-assemblée (SAMs). Ces derniers peuvent être directement utilisés pour fonctionnaliser les électrodes et ainsi améliorer l'alignement entre les niveaux énergétiques des électrodes de contact et du SCO. En effet, une réduction de l'écart énergétique entre ces deux niveaux permettra de faciliter l'injection des charges [58].

De plus, l'interface électrodes/SCO est un facteur très important pour limiter la résistance de contact responsable de la dégradation du mécanisme d'injection de charges dans les SCO.

II.C.3. Résistance de contact

La résistance de contact apparaît à l'interface SCO/électrodes et est un des principaux facteurs impactant les performances électriques dans les OFETs. Elle est gouvernée par la qualité de l'interface entre l'électrode et le SCO qui dépend de la morphologie de ce dernier et de la barrière énergétique d'injection à l'interface. Son apparition est le résultat d'une modification des niveaux d'énergies de l'électrode lors de la mise en contact avec le SCO. En effet, il est clair que la présence d'une forte barrière énergétique entre l'électrode et le SCO induit une forte résistance de contact et pour réduire ce phénomène, et ainsi augmenter la mobilité des porteurs de charge, il existe plusieurs techniques telles que le traitement de surface par l'utilisation de SAMs [59] (technique détaillée dans le chapitre 2). Cependant, dans certains cas, le lien direct entre la hauteur de la barrière énergétique et la résistance de contact reste difficile à établir. Enfin, le contrôle de la résistance de contact semble une des clés pour contrôler les performances électriques des OFETs. Sa mesure peut se faire par différentes méthodes qui seront détaillées dans la section suivante de ce chapitre.

III. Caractérisation électrique et extraction des paramètres

III.A. Performances électriques des transistors

III.A.1. Caractérisations électriques des transistors

Parmi les caractérisations électriques d'un transistor, la caractéristique de transfert se distingue par la mesure du courant circulant dans le drain I_D en fonction de la tension grille-source V_{GS} à V_{DS} constant (Figure 16). Généralement, cette caractéristique est mesurée à faible et forte tension V_{DS} correspondant respectivement au régime linéaire et saturé du transistor. Les courbes issues de cette mesure permettent d'extraire les paramètres électriques importants du transistor.

La seconde est la caractéristique de sortie, elle consiste en la mesure du courant I_D en fonction de la tension drain-source V_{DS} à différentes tensions de grille-source V_{GS} (Figure 17). Elle permet principalement de distinguer les différents régimes de fonctionnement de l'OFET et de déterminer les résistances de contact afin d'avoir une idée des problèmes d'injection de charges qui peuvent en découler.

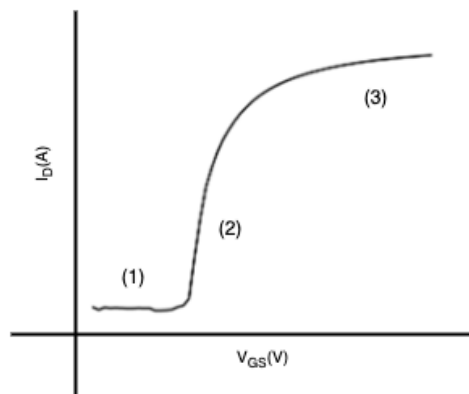


Figure 16 : Caractéristique de transfert $I_D = f(V_{GS})$ pour une tension V_{DS} constante.

La figure ci-dessus illustre les trois zones de fonctionnement d'un OFET de type N :

- Zone (1) : le transistor est à l'état bloqué. Dans cette zone, on mesure un faible courant $I_{D\text{OFF}}$ dû à la conductivité électrique de la couche active qui doit être très résistive pour que ce courant soit le plus faible possible.
- Zone (2) : le canal du transistor commence à se former et ainsi devenir passant. C'est la région sous le seuil, cette zone de la courbe permet d'extraire la pente sous le seuil qui indique la capacité d'un OFET de passer d'un état bloqué à un état passant.

- Zone (3) : le transistor est passant. Le canal de conduction est totalement formé. Idéalement, le courant de drain ne sature pas. Dans cette zone, le courant I_{DON} est mesuré pour une tension V_{GS} élevée. Le courant I_D est alors linéaire. En réalité, une compétition entre I_D et le courant de fuite présent dans l'isolant ainsi que les résistances de contacts peuvent mener à une saturation du courant de drain I_D .

La Figure 17 illustre les caractéristiques de sortie d'un OFET de type N. Ces courbes représentent l'évolution du courant de drain I_D en fonction de la tension drain-source V_{DS} à différentes valeurs de tensions de grille-source V_{GS} . En effet, à faible V_{DS} , le courant I_D croît linéairement avec la tension V_{DS} , c'est la zone du régime linéaire. À fort V_{DS} , le courant n'augmente plus linéairement mais tend vers une asymptote, c'est la zone du régime de saturation du transistor.

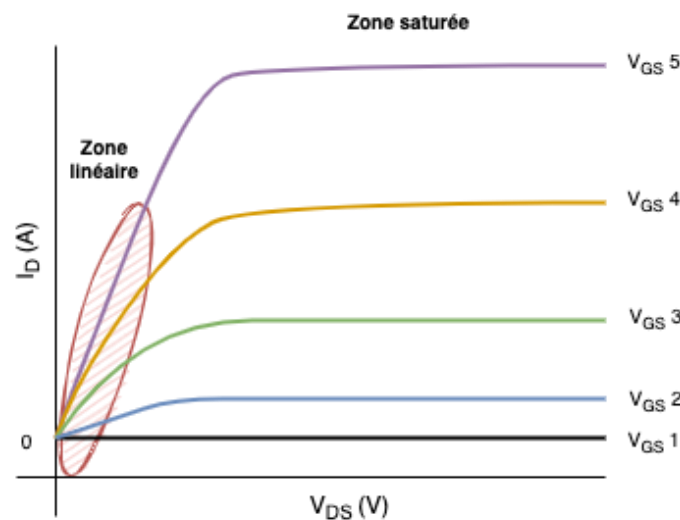


Figure 17 : Caractéristiques de sortie $I_D = f(V_{DS})$ pour différentes valeurs de V_{GS} .

III.A.2. Paramètres électriques d'un transistor

Il existe plusieurs paramètres importants qui déterminent le fonctionnement d'un OFET, tels que : la mobilité d'effet de champ μ_{FE} , la tension de seuil V_{TH} , la tension de démarrage V_{ON} , la résistance de contact R_c , le rapport de courant I_{DON}/I_{DOFF} et la pente sous le seuil SS .

Ces paramètres sont souvent influencés par plusieurs facteurs, tels que la configuration du dispositif, les matériaux des différentes couches constituant l'OFET, la morphologie du semi-conducteur, etc.

III.A.2.a. Mobilité d'effet de champ

La mobilité d'effet de champ est certainement le paramètre le plus important pour la qualification et la comparaison des performances électriques des transistors. Elle est liée à la vitesse de déplacement des charges dans le transistor sous l'influence d'un champ électrique. La mobilité d'effet de champ s'exprime en $cm^2/V.s$.

En général, la mobilité d'effet de champ peut être extraite à partir des caractéristiques de transfert selon deux régimes : Le régime linéaire μ_{FElin} et le régime saturé μ_{FESat} .

Régime linéaire : A faible tension de drain $V_{DS} < V_{GS} - V_{TH}$, le courant de drain I_D est obtenu à partir de la relation suivante :

$$I_{Dlin} = \frac{WC_i}{L} \mu_{FElin} (V_{GS} - V_{TH}) V_{DS} \quad (2)$$

En régime de forte accumulation, la mobilité d'effet de champ μ_{FE} est définie à partir de la transconductance g_m :

$$g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{DS}=cste} = \frac{W}{L} \mu_{FE} C_{OX} V_{DS} \quad (3)$$

La mobilité d'effet de champ linéaire pour les OFETs est :

$$\mu_{FElin} = \frac{g_m L}{W C_{OX} V_{DS}} \quad (4)$$

Régime saturé : Pour une tension de drain $V_{DS} \geq V_{GS} - V_{TH}$, le courant de drain est obtenu à partir de la relation suivante :

$$I_{DSAT} = \frac{W}{2L} \mu_{SAT} C_{OX} (V_{GS} - V_{TH})^2 \quad (5)$$

Contrairement au régime linéaire, la mobilité d'effet de champ saturée ne dépend pas de la transconductance mais de la racine carrée de la dérivée du courant saturé I_{DSAT} par rapport à V_{GS} :

$$\mu_{SAT} = \frac{2L}{W C_{OX}} \left(\frac{\partial \sqrt{I_{DSAT}}}{\partial V_{GS}} \right)^2 \quad (6)$$

III.A.2.b. Tension de seuil V_{TH}

La tension de seuil V_{TH} désigne la tension à partir de laquelle les charges commencent à s'accumuler dans le canal créant ainsi un courant I_D « significatif ». Cette définition est vague

et suscite quelques interrogations sur sa validité scientifique [60]. En effet, la tension de seuil a été initialement définie pour les transistors MOSFETs avec des couches actives monocristallines où elle correspond à la tension V_{GS} nécessaire pour passer du régime de faible inversion au régime de forte inversion. Cependant, une des différences entre les MOSFETs et les OFETs est que ces derniers ne fonctionnent qu'en accumulation et non en inversion.

Plusieurs méthodes d'extraction de la tension de seuil ont été décrites dans la littérature [61] [62]. Quelques-unes de ces méthodes sont présentées ci-dessous.

III.A.2.b.i. Méthode à courant constant

Cette méthode peut être utilisée pour déterminer de façon simple et rapide le décalage de la tension de seuil en fonction du temps comme, par exemple, dans le cadre d'un stress électrique en tension [63]. Son principe consiste à définir la tension de seuil V_{TH} en relevant la tension grille-source V_{GS} pour un courant de drain I_D constant comme le montre la Figure 18.

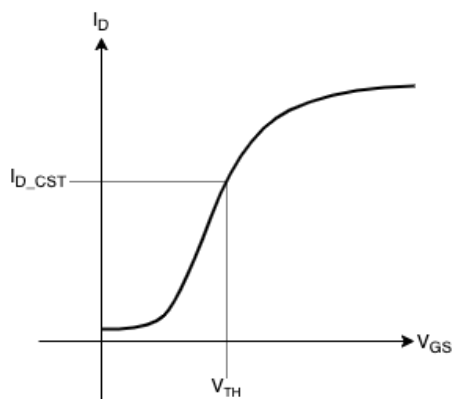


Figure 18 : Méthode à courant constant pour la détermination de V_{TH} .

III.A.2.b.ii. Méthode GMLE (Transconductance linear extrapolation)

Cette méthode consiste à déduire la tension de seuil V_{TH} par le biais de l'intersection de la droite d'interpolation de la partie linéaire de la courbe $g_m = f(V_{GS})$ avec l'axe des abscisses. Aussi développé pour les transistors en technologie MOSFET, elle repose sur le fait que la transconductance dépend linéairement de la tension V_{GS} au niveau de la zone de transition entre la faible et la forte inversion (Figure 19) et sur l'idée que la mobilité serait indépendante de la tension V_{GS} , ce qui n'est pas le cas pour les OFETs [64].

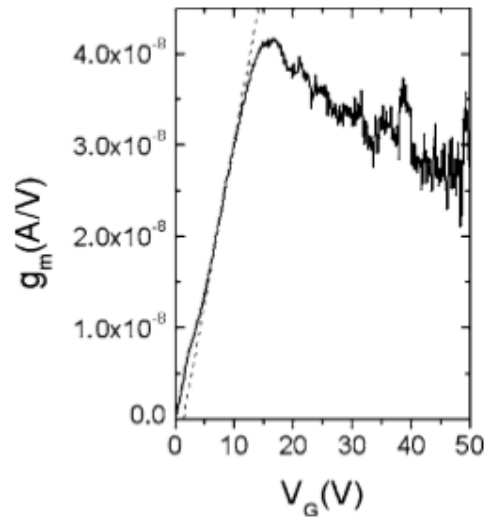


Figure 19 : Méthode GMLE.

III.A.2.b.iii. Méthode de la dérivée seconde SD « Second-derivative-method »

Cette méthode a été développée pour la technologie MOSFET pour s'affranchir des problèmes liés à la résistance de contact. Elle part du postulat que la tension V_{TH} correspond à la tension pour laquelle la dérivée de la transconductance est maximale en fonction de la tension de grille de sorte que cette dérivée devienne comme le montre la Figure 20 une fonction sous forme de fonction de Dirac avec un pic à $V_{GS} = V_{TH}$ [65].

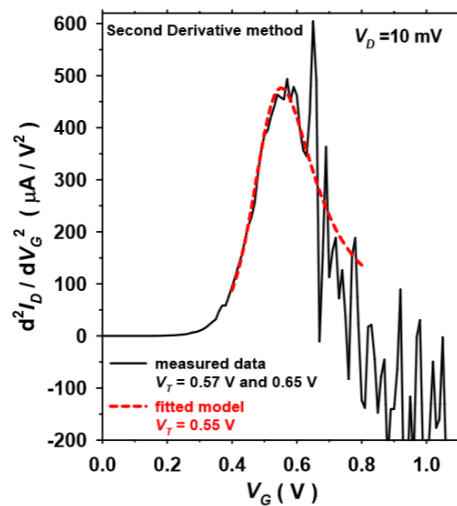


Figure 20 : Méthode SD

III.A.2.b.iv. Méthode ELR « Extrapolation in the Linear Region »

Comme expliqué auparavant et contrairement au MOSFET, l'OFET fonctionne en accumulation et non en inversion. Cependant, pour comparer les deux types de transistor, la

méthode d'extraction de la tension de seuil V_{TH} se fait par analogie à la technologie MOSFET classique. La tension de seuil est obtenue en extrapolant la tangente à l'abscisse de la zone linéaire jusqu'à l'intersection avec l'axe des abscisses de la caractéristique de transfert en régime linéaire (Figure 21). La position de la tangente est déterminée par le point d'inflexion de la courbe $I_D = f(V_{GS})$ à partir de la valeur maximale de la transconductance g_m .

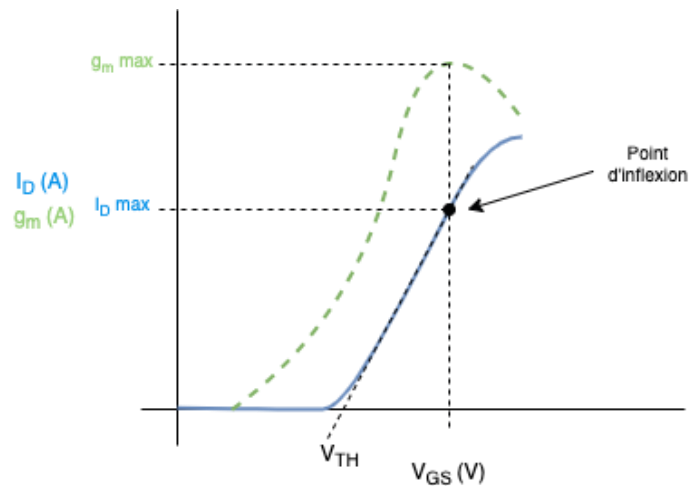


Figure 21 : Méthode ELR [65].

En résumé, plusieurs méthodes d'extraction de la tension de seuil existent et sont reportées dans la littérature. Certaines peuvent s'appliquer à la technologie des OFETs et d'autres semblent plus controversées. Il est donc important d'adapter la méthode choisie aux dispositifs utilisés et aux types d'études menées.

Dans le cas de notre étude, nous avons choisi la méthode ELR en régime linéaire car elle présente l'avantage d'être la plus utilisée ce qui nous permet de comparer et de situer nos résultats à ceux reportés dans la littérature. Cependant, elle présente certains inconvénients dont la précision relative liée au maximum de la transconductance et de la tension extraite en présence d'une résistance de contact importante [65].

III.A.2.c. Tension de démarrage V_{ON}

La méthode de détermination de la tension de seuil V_{TH} dans le cas des OFETs peut être remise en cause et nécessite plus d'études et de précisions. L'utilisation de la tension de démarrage V_{ON} peut alors être une alternative. Elle est définie comme la valeur de V_{GS} à partir de laquelle le courant de drain I_D commence à augmenter sur la caractéristique de transfert [66]. Sa valeur théorique doit être proche de 0 V. Elle correspond au début de l'accumulation des charges c'est-à-dire lorsque la polarisation de la grille est suffisante pour attirer les charges à

l'interface isolant/semi-conducteur. En réalité, cette valeur de V_{ON} est souvent supérieure à 0 V, cela peut être provoqué par la présence d'impuretés, de défauts dans la couche active ou à l'interface du semi-conducteur/isolant [66].

III.A.2.d. Pente sous le seuil SS

La pente sous le seuil SS « Subthreshold Slope » s'exprime en $V/décade$ et rend compte de la variation de tension grille-source nécessaire pour augmenter le courant de drain I_D d'une décade. Elle correspond à l'inverse de la pente de la courbe de transfert en échelle logarithmique dans la région sous le seuil. Ce paramètre renseigne donc sur la qualité de la couche active et de l'interface SCO/isolant. Plus sa valeur sera élevée, plus la tension à appliquer pour passer de l'état Off à l'état On sera importante. Ceci n'est pas souhaitable pour des applications de type circuits logiques ou dans des applications où l'OFET fonctionne en source de courant, par exemple pour le pilotage des pixels dans les écrans OLEDs. Ce paramètre doit donc être le plus faible possible pour diminuer les tensions de fonctionnement des OFETs et ainsi réduire la consommation énergétique.

A l'image de la tension de seuil, la valeur de la pente sous le seuil est très impactée par les défauts et les pièges situés dans le matériau [67], plus la quantité de pièges sera importante, plus la pente sous le seuil sera élevée.

$$SS = \frac{\partial V_{gs}}{\partial \log_{10}(I_{ds})} \quad (7)$$

III.A.2.e. Rapport de courant I_{DON}/I_{DOFF}

Le rapport de courants I_{DON}/I_{DOFF} correspond au rapport entre le minimum et le maximum de courant I_D à une tension V_{DS} donnée (Figure 22). Il révèle la capacité du dispositif à passer d'un état bloqué à un état passant. La valeur de ce ratio doit être la plus élevée possible pour assurer un fonctionnement correct des circuits logiques [68]. Afin d'améliorer le rapport de courant I_{DON}/I_{DOFF} , il faut diminuer I_{DOFF} et/ou augmenter I_{DON} de manière à avoir un rapport le plus grand possible. Pour augmenter I_{DON} , la modification de la géométrie du transistor en augmentant la largeur du canal et en diminuant sa longueur peut s'avérer utile. Cela permettra d'obtenir de plus grand rapport puisque selon les équations précédentes le courant de drain I_D est proportionnel à $\frac{W}{L}$. Cependant, cette diminution de la longueur du canal entraînera les effets de canal court (SCE pour Short Channel Effect) sur les performances

des dispositifs avec notamment l'abaissement de la barrière de potentiel source-drain ce qui éloigne les transistors de leur comportement idéal. La plupart des études préconisent l'amélioration des mécanismes d'injection des porteurs de charges dans la canal via l'introduction d'une couche supplémentaire ayant une grande densité de porteurs entre les contacts source et drain pour augmenter I_{DON} . L'autre possibilité est de diminuer le courant I_{DOFF} en éliminant les impuretés pour réduire au maximum la diffusion des porteurs quand aucune tension de grille n'est appliquée.

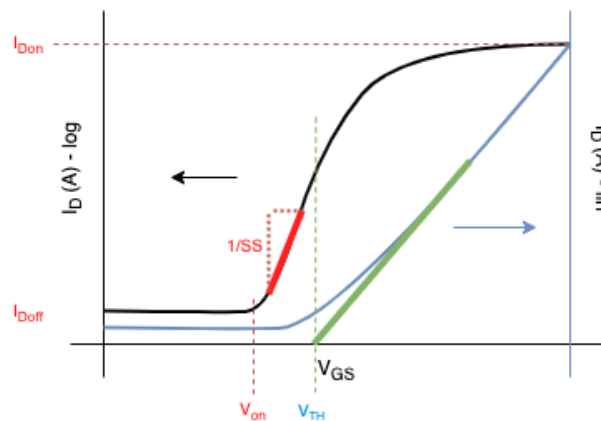


Figure 22 : Extraction des paramètres électriques en régime linéaire à partir de la caractéristique de transfert en échelle semi-logarithmique et linéaire

III.A.2.f. Résistance de contact R_c

Dans les transistors organiques, la résistance de contact caractérise la qualité de l'interface entre le semi-conducteur et les électrodes source/drain. Elle indique également l'efficacité d'injection des porteurs de charge dans la couche semi-conductrice et la vitesse de commutation du transistor. Cette résistance est due à la formation d'une zone interfaciale à forte résistivité lors de la réalisation des contacts source et drain.

Contrairement aux transistors inorganiques, les contacts de source et drain ne sont pas optimisés par des procédés classiques tels que le dopage du semi-conducteur par exemple. Les OFETs souffrent donc de grandes résistances de contact ce qui peut limiter leurs performances électriques.

Plusieurs méthodes ont été proposées pour mesurer la résistance des contacts dans les OFETs [69] comme celles détaillées ci-après :

III.A.2.f.i. La méthode de modélisation de la ligne de transmission (TLM)

Initialement utilisée pour les transistors en silicium amorphe [70], cette méthode est basée sur le fait que la résistance du canal est proportionnelle à la longueur du canal L alors que la résistance de contact est indépendante de la dimension.

La méthode consiste donc à mesurer la résistance totale du transistor (entre le point de mesure au niveau de la source et celui au niveau du drain) pour différentes longueurs de canal (Figure 23a)) et de tracer la droite de la résistance totale du dispositif en fonction de L pour différentes tensions de grille V_{GS} (Figure 23b)).

En effet, la résistance totale du transistor R_T est composée par la somme des résistances de contact R_C et de la résistance du canal R_{canal} montées en série suivant l'équation suivante:

$$R_T = R_S + R_D + R_{ch} = R_C + R_{canal} \quad (8)$$

$$R_T = \frac{L}{WC_i\mu(V_{GS} - V_{th})} + R_C \quad (9)$$

Avec $R_C = R_S + R_D$

R_S et R_D représentent respectivement la résistance de la source et du drain.

A partir de la relation 9, la résistance de contact est mesurée par extrapolation au point d'abscisse $L=0$. La mobilité des porteurs peut être également déterminée en évaluant la pente de la courbe $R_T(L)$.

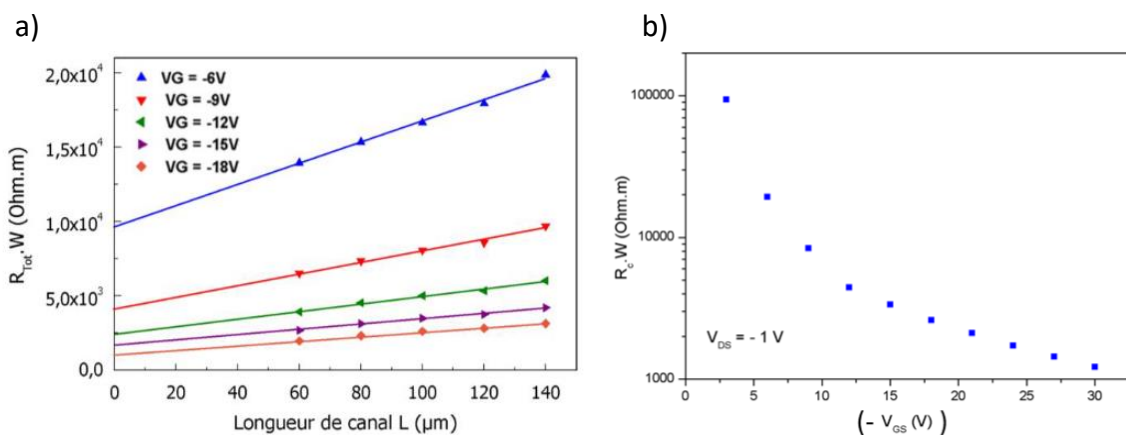


Figure 23 : a) Représentation graphique de l'analyse TLM, résistance totale en fonction de la longueur du canal L
b) Représentation graphique de l'évolution de R_C en fonction de V_{GS} .

La méthode TLM est la méthode la plus répandue mais sa validité nécessite une uniformité des paramètres électriques des transistors sur un même substrat.

III.A.2.f.ii. La méthode de la tension de transition (VTM)

Une alternative à la méthode de modélisation de la ligne de transmission TLM est la méthode de la tension de transition (VTM) [71]. Son avantage réside dans la possibilité d'extraire la résistance de contact pour un transistor unique en passant par les caractéristiques de transfert et de sortie. Avec cette méthode, la résistance de contact est considérée comme égale à deux fois la résistance de l'électrode de source selon l'équation suivante :

$$R_S = \frac{\sqrt{V_{GS} - V_{TH}}(2\sqrt{V_{TR}} - \sqrt{V_{GS} - V_{TH}})}{I_{DSAT}} \quad (10)$$

Avec V_{TR} , la tension de transition (Figure 24) et I_{DSAT} le courant saturé pour une tension V_{GS} donnée.

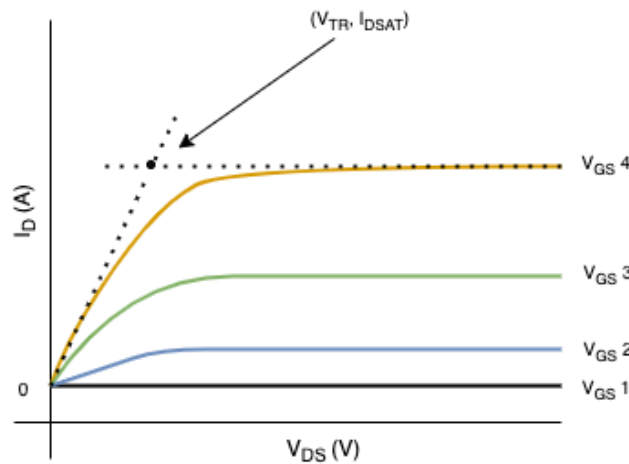


Figure 24 : Caractéristiques de sortie d'un transistor de type N dont l'extraction de la tension de transition V_{tr} et le courant de drain saturé (I_{dsat}) à V_{GS} donnée permet d'évaluer la résistance de contact.

En plus des méthodes présentées ci-dessous pour déterminer la résistance de contact des OFETs, il existe d'autres méthodes comme celle des quatre pointes, adaptée de la méthode classique de mesure de la conductivité des semi-conducteurs [72].

III.B. Stabilité électrique des OFETs

III.B.1. Instabilités électriques des OFETs de type N

Afin d'intégrer des OFETs dans diverses applications comme les matrices actives où les transistors organiques sont utilisés comme source de courant pour piloter des OLEDs, il est nécessaire de comprendre et estimer leur comportement réel en fonctionnement. De plus, pour ouvrir la voie vers une commercialisation d'applications à base d'OFETs, il est indispensable d'évaluer les origines et la localisation des instabilités sur toute la structure du

transistor afin d'en réduire leurs effets sur le bon fonctionnement, la fiabilité et la robustesse des dispositifs.

Les origines des instabilités électriques des OFETs d'une structure BGBC peuvent être localisées dans le volume du matériau ou au niveau des interfaces selon les phénomènes suivants (Figure 25):

- Piégeage de charges et création dynamique de pièges dans le volume de la couche du semi-conducteur organique.
- Piégeage de charges à l'interface semi-conducteur organique/isolant.
- Piégeage de charges à l'interface semi-conducteur organique/électrode source et drain.
- Injection ou piégeage de charges dans le volume de la couche de l'isolant.

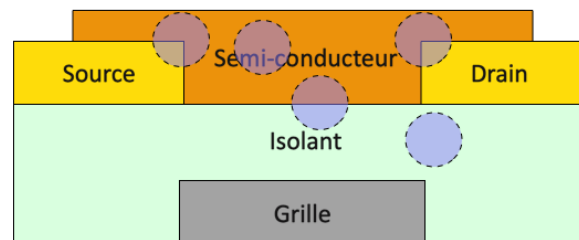


Figure 25 : Eventuelles localisations des pièges dans une structure d'OFETs.

III.B.2. Méthodes d'évaluation des instabilités électriques

Il existe 3 principales méthodes expérimentales pour évaluer la stabilité/instabilité électrique des OFETs, à savoir :

- La mesure d'hystérésis de la caractéristique de transfert
- Le « gate bias stress »
- La polarisation continue

III.B.2.a. La mesure d'hystérésis

L'hystérésis correspond au moment où les électrons (cas d'un transistor de type N) sont accumulés à l'interface SCO/isolant, SCO/électrodes ou au niveau du volume de chaque couche [73]. Des phénomènes de piégeage-dépiégeage de charges peuvent ainsi avoir lieu et expliquer l'apparition de l'hystérésis. Sa mesure consiste en une mesure de transfert cyclique du transistor qui se traduit par un décalage entre la tension de seuil lors du balayage de la tension de grille à l'aller et celle du balayage du retour $\Delta V_{\text{hyst}} = V_{\text{TH,aller}} - V_{\text{TH,retour}}$.

À l'aller, les porteurs de charges vont être piégés puis seront remplis lors du balayage retour créant ainsi un décalage de la tension de seuil par rapport à la tension de seuil à l'aller. Cette mesure est le moyen le plus rapide pour évaluer la stabilité électrique. Cependant et malgré qu'elle soit très répandue, son interprétation demeure compliquée et les valeurs obtenues difficilement comparables à celles des autres études de la littérature car le ΔV_{hyst} dépend de plusieurs paramètres de mesure comme :

- La vitesse de balayage
- Le pas de mesure V_{step}
- La gamme de tensions sondées $V_{\text{début}}$ et V_{fin}

Ces paramètres étant propres au choix de chaque expérimentateur pour la mise en place de son étude, cette méthode n'est pas facilement exploitable. Par contre, c'est une méthode rapide et pratique pour comparer ses propres mesures.

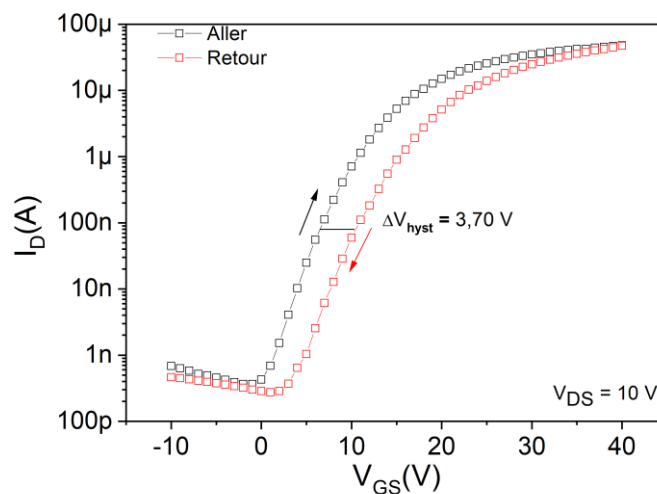


Figure 26 : Caractéristiques de transfert avec hystérésis mesurées en régime linéaire pour un OFET à base de C_{60} .

Pour les OFETs de type N à base de C_{60} , la Figure 26 montre le décalage entre la courbe de transfert aller et celle de retour pour une tension drain-source $V_{DS} = 10 V$.

Le phénomène d'hystérésis, présent dans la majorité des OFETs, est en général réversible. Cependant, un décalage quasi nul ou même absent lors du balayage aller/retour peut témoigner d'une bonne qualité de la couche active et des interfaces [73].

III.B.2.b. Le «gate bias stress»

Une autre méthode pour évaluer la stabilité électrique est le « *gate bias stress* » désignant la stabilité sous stress ou sous tension. Cette mesure consiste à appliquer une polarisation V_{GS} et V_{DS} prolongée et suivre l'évolution des caractéristiques de transfert du dispositif en fonction du temps. Les principaux effets observés lors de l'application d'un stress électrique sont le décalage de la tension de seuil V_{TH} , l'augmentation de la pente sous le seuil SS , la diminution du courant de drain I_D et par conséquent la diminution de la mobilité d'effet de champ μ_{FE} .

Intéressons-nous à présent au décalage de la tension de seuil. En effet, le ΔV_{TH} , en fonction du temps de stress peut nous éclairer sur les mécanismes et les localisations des instabilités électriques. Lorsque le semi-conducteur organique est à l'origine de la création de piège et de la redistribution de charges, ΔV_{TH} va suivre une fonction en exponentielle étirée dite *stretch exponential* proposée par Libsch et Kanicki en 1993 pour les transistors à base de silicium amorphe et qui suit la loi suivante [74]:

$$\Delta V_{TH}(t) = (\Delta V_{TH\infty} - V_{TH0}) \left(1 - \exp\left(-\frac{t}{\tau}\right)^\beta \right) \quad (11)$$

- τ est la constante des temps de piégeage
- β est la largeur de la distribution de pièges

Dans le cas où les instabilités électriques proviennent plutôt d'un phénomène de piégeage dans l'isolant ou à l'interface isolant/SCO, $\Delta V_{TH}(t)$ obéît à la loi suivante [75]:

$$\Delta V_{TH}(t) = r_d \log\left(1 + \frac{t}{t_0}\right) \quad (12)$$

- t_0 est la constante des temps de piégeage
- r_d est la densité de pièges dans l'isolant

III.B.2.c. La polarisation continue

Le principe de cette méthode est de mesurer le courant I_D en fonction du temps de stress sous polarisation continue à des valeurs de V_{GS} et V_{DS} constantes (Figure 27). Généralement, une décroissance exponentielle du courant I_D pendant le stress électrique peut être modélisée selon le modèle suivant [76] :

$$\frac{I_D(t)}{I_D(t=0)} = \exp\left(-\frac{t}{\tau}\right)^\beta \quad (13)$$

- τ est la constante des temps de piégeage
- β est la largeur de la distribution de pièges

Lorsque le temps de piégeage augmente, la stabilité électrique est meilleure.

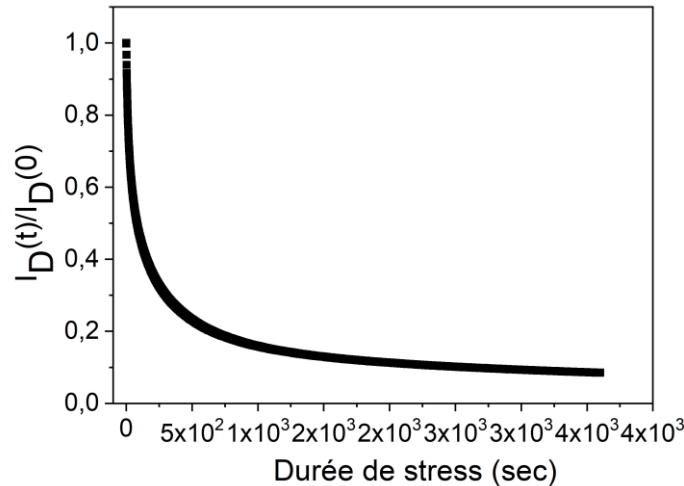


Figure 27 : Evolution normalisée de I_D (I_D à un instant t/I_D initial) en fonction du temps de polarisation.

IV. Technologies de fabrication des OFETs et caractérisations électriques

Nous avons vu dans la section précédente que les OFETs pouvaient être fabriqués suivant différentes structures. Ces structures vont impacter le choix des technologies de fabrication. Dans cette partie, un état de l'art des principales techniques de fabrication existantes sera dressé, les techniques utilisées dans le cadre de cette thèse seront aussi présentées.

Déposer une grande variété de matériaux avec une résolution micrométrique et même nanométrique est nécessaire dans de nombreux domaines de la microélectronique d'aujourd'hui et spécialement celui des transistors.

Pour les transistors organiques, la technologie et les méthodes de fabrication des films minces doit respecter les exigences suivantes :

- Résolution: pour contrôler la géométrie, la précision d'alignement et l'uniformité des composants. La fréquence de fonctionnement des circuits sera directement impactée par la résolution que ce soit au niveau de la surface de recouvrement entre les électrodes de contact et la grille, ou la résolution inter-motifs via la longueur du canal.

Ceci provoquera des capacités parasites induisant une limitation de la vitesse de basculement.

- Faible coût: les températures élevées des technologies conventionnelles nécessitent des équipements lourds et surtout consomment beaucoup d'énergie. En revanche, pour les transistors organiques, les procédés de fabrication sont beaucoup plus simples, notamment avec l'utilisation des technologies d'impression à grande échelle qui permet une réduction drastique des coûts.
- Grande surface: l'intégration d'un grand nombre de composants sur une même surface est l'atout de cette technologie. En effet, la limitation de la taille des wafers dans les technologies conventionnelles à base de silicium n'est plus un problème pour l'électronique organique car les circuits organiques peuvent être fabriqués sur un substrat de très grande surface. Cette particularité permet de nombreuses applications, par exemple, les écrans plats, le photovoltaïque, où les circuits intégrés à base de silicium monocristallin ne sont pas appropriés en raison de leur coût élevé ou des difficultés de leurs traitements.
- Polyvalence: utilisation de procédés compatibles avec une large gamme de matériaux et de substrats pour s'adapter à différentes applications.
- Rapidité de fabrication: exécuter les différentes étapes de fabrication le plus rapidement possible afin d'augmenter le rendement et réduire les coûts de fabrication.

Plus ou moins conforme aux exigences listées ci-dessus, plusieurs techniques existent pour la fabrication de transistors. Une présentation succincte de quelques techniques de dépôt existantes est donnée ci-dessous :

IV.A. Techniques de dépôt en solution

L'intérêt principal du développement d'une technologie à base de matériaux organiques est d'ouvrir la voie à l'utilisation de procédés simples et accessibles pour les industriels souhaitant développer la production de circuits innovants mais ne possédant pas les moyens d'acquérir des salles blanches et des équipements très coûteux comme les centrales microélectroniques par exemple. La technologie en solution pourrait donc être une alternative pour développer des applications nouvelles, innovantes, peu coûteuses et accessibles pour le grand public.

La technique de dépôt en solution peut être utilisée pour les deux classes de SCO, petites molécules et polymères. Elle s'est avérée être très efficace pour réaliser des films organiques de haute qualité, de grande surface et à faible coût ce qui ouvre une voie prometteuse pour la future électronique organique. Le principal inconvénient de cette technologie est que le semi-conducteur doit être dissous dans un solvant, en greffant des groupes solubilisant sur le squelette du polymère ou encore en utilisant un polymère précurseur soluble.

Plusieurs procédés reposant sur des techniques de fabrication en solution existent, tels que : le spin-coating, la sérigraphie, le Roll to roll et l'impression jet d'encre etc. Une description du principe de quelques méthodes de dépôt est donnée ci-dessous.

IV.A.1. Spin-coating

La technique dite spin-coating (dépôt à la tournette) est la plus courante pour déposer un film mince en voie liquide. Elle consiste à déposer le matériau préalablement dissous dans un solvant sur un substrat maintenu par un système à centrifuge utilisant le vide (pour fixer le substrat). La solution est ainsi étalée sur la surface de l'échantillon de manière uniforme et reproductible. Les étapes de réalisation de ce type de dépôt sont les suivantes : i) la quantité de la solution contenant le matériau est déposée sur le substrat. ii) le substrat est mis en rotation à vitesse élevée (phase d'accélération) afin de répartir le liquide par la force centrifuge (même si des effets de bord peuvent malgré tout se produire). iii) la rotation est poursuivie pendant une durée contrôlée et paramétrée au préalable jusqu'à l'obtention d'un film d'épaisseur homogène. iv) l'état du film final est obtenu après évaporation du solvant (Figure 28). À noter que l'épaisseur du film obtenu dépend de plusieurs facteurs, notamment les facteurs liés à la vitesse angulaire, l'accélération et le temps de rotation. Plus ces derniers sont élevés, plus le film est mince. Mais aussi aux facteurs liés au matériau déposé, avec une couche plus épaisse si le volume, la concentration et la viscosité de la solution sont élevées [77].

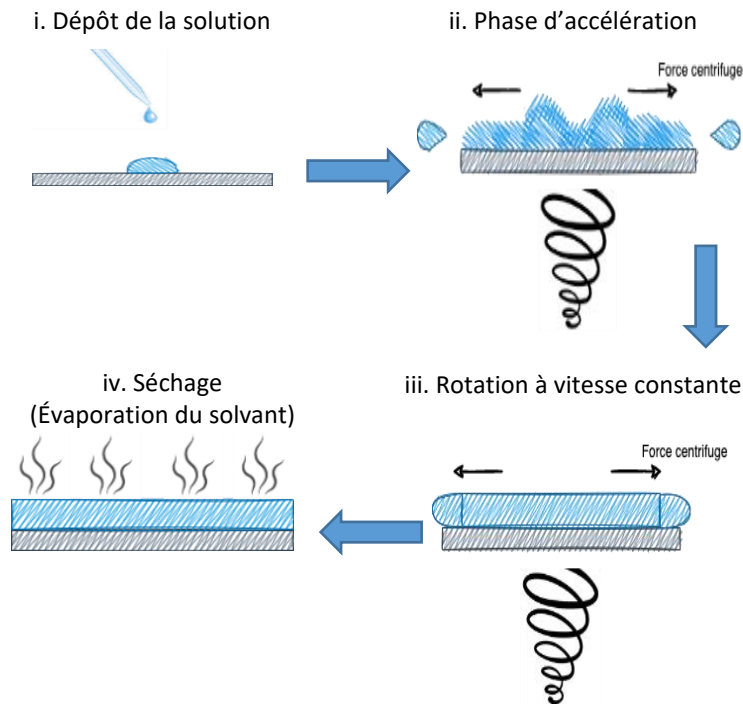


Figure 28 : Schéma de principe de la méthode de dépôt en solution spin-coating.

Le processus de dépôt de matériaux à la tournette a fait l'objet d'études approfondies dans le passé et les paramètres qui contrôlent la qualité du dépôt sont bien maîtrisés. Un des avantages de cette technique réside dans la rapidité et l'efficacité du dépôt. Par contre, elle présente un inconvénient majeur au niveau de la compatibilité des solvants par rapport aux différentes couches à déposer par la suite. De plus, cette technique ne permet pas d'être pratiquée sur plusieurs substrats en même temps ce qui engendre une perte de temps au niveau des productions à grande échelle mais reste acceptable à l'échelle des laboratoires de recherche.

Dans le cas de notre étude, cette technique est utilisée pour le dépôt de la résine photosensible et pour l'isolant de grille en solution. Cette partie sera détaillée au deuxième chapitre.

IV.A.2. Dip coating

Le principe de cette technique consiste à immerger le substrat dans une solution de matériaux à déposer puis l'extraire à vitesse constante (Figure 29). Lors de l'immersion, il se forme sur le substrat un film mince par capillarité. Cette technique a été développée par Dimitrov et Nagaya [78]. Elle a notamment été utilisée pour déposer des nanoparticules d'or pour optimiser le fonctionnement de cellules photovoltaïques [79].

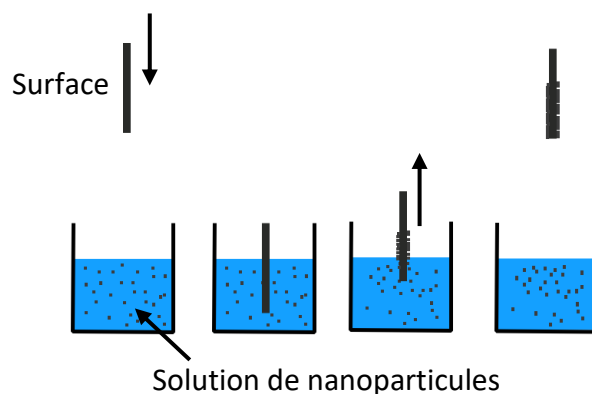


Figure 29 : Schéma du principe de dépôt basé sur le dip-coating.

IV.A.3. Spray coating

Certaines techniques de dépôt ne sont pas compatibles pour la production de masse et sont vouées à rester cantonnées au laboratoire comme le cas du spin-coating et le dip-coating présentées précédemment. Par contre, le spray-coating peut se trouver aussi bien dans une ligne de production industrielle qu'au sein d'un laboratoire. Cette technique repose sur le principe d'éjecter une encre sous forme de gouttes sub-micrométriques sur une surface formant ainsi un film après une étape de séchage. Cette méthode possède de nombreux avantages. Elle permet de réaliser des dépôts homogènes, d'épaisseur et de densités contrôlées et sur tout type de substrat grâce au mouvement de la buse au-dessus du substrat mais aussi l'alimentation en encre qui peut être assurée par un pousse seringue et une arrivée de gaz pour un meilleur contrôle du débit [80] [81].

IV.A.4. Drop casting

Cette technique est considérée comme l'une des plus simples parmi les méthodes de dépôt. Elle est très intéressante car elle présente des similitudes avec l'impression jet d'encre ce qui en fait une bonne approche pour des expériences qui pourraient être intégrées dans des procédures industrielles. Elle consiste à déposer une goutte de la solution directement sur le substrat. Cependant elle présente l'inconvénient de créer des films épais avec des problèmes d'homogénéité.

IV.A.5. Jet d'encre (Inkjet printing)

La technique de l'impression par jet d'encre est l'une des techniques les plus prometteuses dans le domaine de l'électronique organique applicable sur une grande variété de substrats.

Elle consiste à réaliser de manière additive le motif souhaité (conçus à l'aide de logiciel de CAO et imprimée directement) à partir d'une encre liquide diminuant ainsi le nombre d'étapes de fabrication et le coût de production par la réduction de l'utilisation de résines et de masques. Les matériaux à imprimer sont solubilisés dans le cas des molécules et des polymères ou dispersés dans le cas des nanoparticules dans un solvant. L'encre est enfin recuite afin d'obtenir une couche solidifiée. En fonction de la technique d'éjection des gouttes d'encre sur le film, la technologie d'impression par jet d'encre peut être divisée en deux catégories : l'impression par jet d'encre continu et l'impression par jet d'encre à la demande (DoD) [82]. Par rapport au procédé de photolithographie conventionnel, cette technologie souffre d'une faible résolution rendant son utilisation au niveau industriel pour des marchés de masse plus complexe à mettre en œuvre mais elle apporte tout de même une rupture technologique forte pour des marchés où il est nécessaire de fabriquer des petites séries de dispositifs différents. A l'IETR, la réalisation d'un OFET imprimé avec des électrodes de grille, de drain et de source en argent (Silver Ink), et un isolant imprimé à base de SU8 a déjà vu le jour. Les performances électriques des OFETs fabriqués présentent des résultats encourageants comme le montre les caractéristiques de transfert et de sortie (Figure 30) pour développer encore plus cette thématique [83].

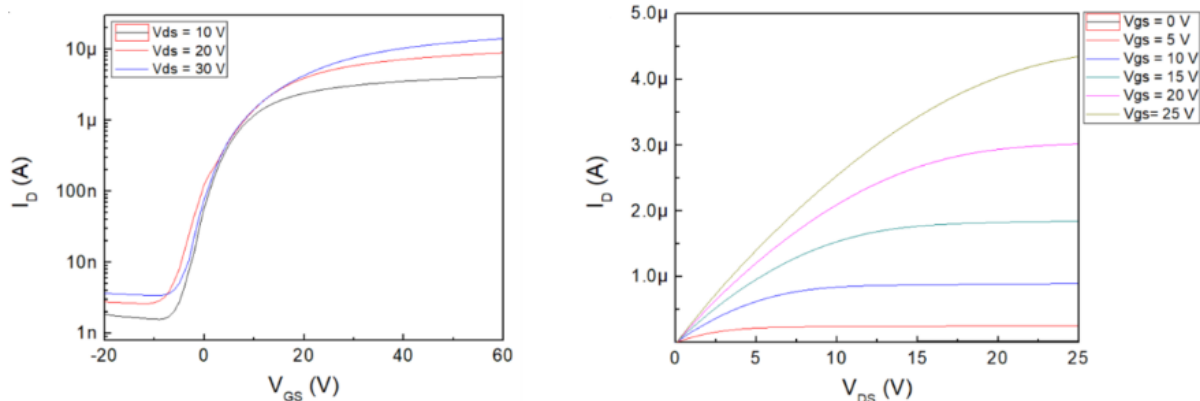


Figure 30 : Caractéristiques de transfert et de sortie d'OFETs imprimés par jet d'encre développés à l'IETR.

IV.A.6. Sérigraphie

Cette technique est très utilisée pour produire des circuits électroniques. Elle permet de déposer un film d'encre à travers un écran composé de trous représentant le motif choisi. Les paramètres qui contrôlent la taille des motifs et leurs épaisseurs sont entre autres : la viscosité de la solution, la largeur du maillage de l'écran par rapport à la taille des particules, la vitesse

de déplacement et la pression de la lame. Par rapport à d'autres procédés d'impressions, il est possible d'obtenir des épaisseurs de couches plus importantes. En revanche, tous les matériaux ne sont pas adaptables en termes de viscosité à la sérigraphie. De plus, c'est une technique lente qui n'est rentable que pour produire de faibles quantités de dispositifs. Elle est donc confrontée aux mêmes problèmes que la technique du spin-coating.

IV.B. Techniques de dépôt par évaporation

Cette technique est principalement utilisée pour la fabrication de transistors à base de matériaux inorganiques ou des matériaux organiques à petites molécules sous forme de films minces. Différents procédés de dépôt de couches minces existent et sont choisis en fonction de la nature chimique des matériaux, des propriétés souhaitées du film et des applications envisagées.

L'évaporation par effet Joule sous vide consiste à porter le matériau à déposer à sa température d'évaporation/de sublimation (selon le matériau). Le matériau, placé dans un creuset, s'évapore et se dépose sur les parties froides du bâti d'évaporation et en particulier sur le substrat pour former un film homogène. Elle peut aussi se faire par bombardement électronique (e-beam). Dans ce cas, le matériau dans le creuset est bombardé par un faisceau d'électrons qui va permettre l'évaporation ou la sublimation du matériau souhaité. Une autre méthode peut aussi être utilisée, il s'agit du dépôt par induction qui permet d'évaporer un matériau via un courant induit par une bobine.

Par rapport aux dépôts de matériaux inorganiques, la croissance d'un film organique exige des températures de dépôt moins élevées et compatibles avec l'utilisation de substrats flexibles comme les substrats PI (polyimide) ou PEN (polyéthylène naphthalate).

Pour tirer profits des techniques d'évaporation sous vide pour le contrôle de la sublimation des matériaux organiques à basse température, l'IETR a acquis via le projet ORGAFLEX un évaporateur par effet joule multi-sources et un pulvérisateur cathodique dans le but de développer la thématique de l'électronique organique et de réaliser des dispositifs maîtrisés et reproductibles (Figure 31). Pour une protection optimale des dispositifs contre des contaminations extérieures, le bâti d'évaporation sous vide utilisé est intégré dans une boîte à gants sous atmosphère contrôlée.

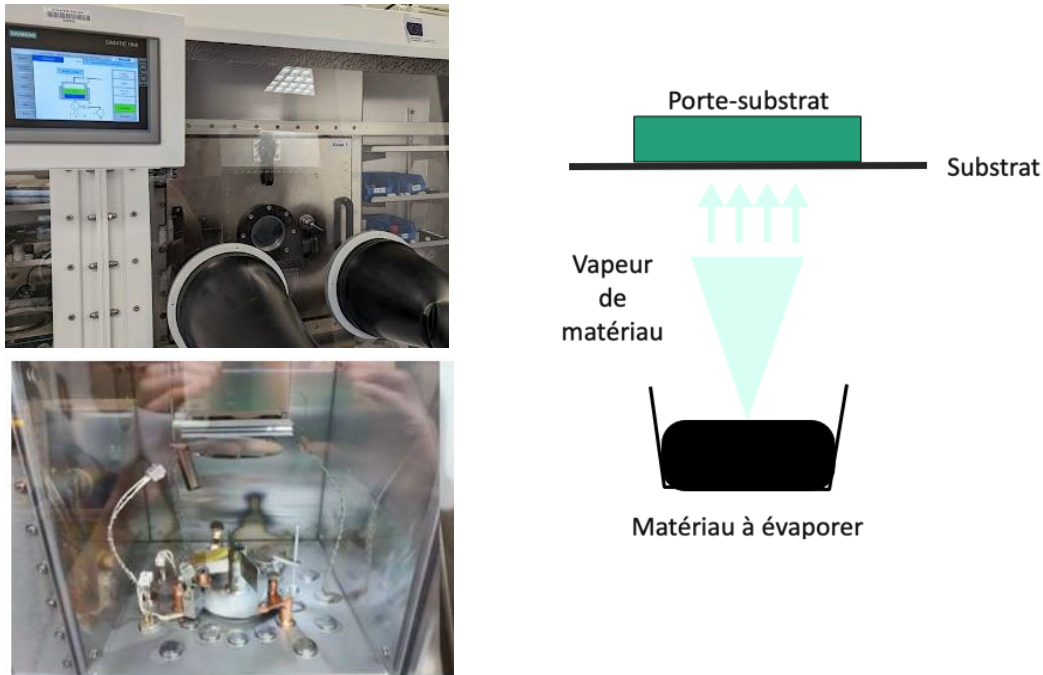


Figure 31 : Evaporateur par effet Joule multi-sources intégré en boîte à gants.

Il est évident que les techniques de fabrication en solution sont les plus adéquates pour réaliser des dispositifs à base de matériaux organiques à bas coût. Toutefois, l'utilisation des technologies d'évaporation sous vide reste indispensable pour certains matériaux organiques. De plus, ces techniques sont bien maîtrisées par les équipes du laboratoire et plus particulièrement l'évaporation par effet joule.

V. Conclusion

Au cours de ce chapitre, nous avons présenté les matériaux organiques, leurs différents types et leur caractère semi-conducteur. Ensuite, une vue d'ensemble du transistor à effet de champ organique a été présentée incluant les différentes structures possibles du transistor, le principe de fonctionnement des dispositifs, les technologies de fabrication et les paramètres clés issus des caractérisations électriques pour extraire leurs facteurs de mérite.

En effet, le développement de nombreuses applications nécessite que les transistors organiques présentent non seulement de bonnes performances électriques sous de faibles tensions, mais aussi qu'ils soient stables électriquement et sous environnement ambiant. Le choix des SCO, leurs méthodes de dépôt, ainsi que le choix des diélectriques de grille et le contrôle de l'interface isolant/SCO impactent fortement leurs performances. C'est dans cette optique que nous avons abordé la notion d'instabilité des OFETs lors de stress électriques, instabilité liée dans la plupart des cas à des charges piégées. Cependant, la localisation de ces

pièges ainsi que leurs origines restent très difficile à estimer et sera discutée au chapitre suivant. Néanmoins, la stabilité électrique des OFETs nécessite plus d'études pour différents types de matériaux et d'empilements de couches pour mieux comprendre les phénomènes liés à ces instabilités. Enfin, dans ce premier chapitre du manuscrit, différentes techniques de fabrication utilisées pour la réalisation d'OFETs ont été présentées.

Chapitre 2 : Réalisation, Performances et stabilités électriques des OFETs

Les transistors à effet de champ organiques (OFETs) sont, dans la majorité des études, caractérisés par leur mobilité d'effet de champ. Ce paramètre clé est lié principalement aux propriétés de transport du semi-conducteur organique (SCO). L'extraction de ce paramètre électrique est souvent la finalité des études concernant les semi-conducteurs organiques. Ces travaux de thèse s'intéresseront également aux autres paramètres électriques des OFETs, à savoir, la tension de seuil V_{TH} , la pente sous le seuil SS et le rapport I_{DON}/I_{DOFF} . De plus, une discussion sera menée sur la validité de la méthode d'extraction de ces paramètres électriques issue de la théorie du MOSFET.

Dans le domaine des dispositifs électroniques tels que les OFETs, les OLEDs ou les OPVs, la stabilité électrique est également un paramètre essentiel. En effet, l'obtention d'une mobilité d'effet de champ élevée avec une forte instabilité électrique ne permettra pas d'utiliser ce dispositif dans un circuit électrique réel. Autrement dit, un dispositif avec une forte mobilité d'effet de champ n'a d'intérêt que lorsque celui-ci est stable électriquement.

Dans ces travaux, deux types de stabilité seront étudiés. La première est la stabilité électrique liée au fonctionnement du transistor. Elle sera évaluée par l'application des tensions grille-source V_{GS} et drain-source V_{DS} constantes pendant un temps donné. La variation des paramètres électriques du transistor sera alors analysée. La seconde est la stabilité électrique liée à l'environnement dans lequel le transistor évolue. Cette dernière sera évaluée en exposant le transistor dans un environnement ambiant, c'est-à-dire, avec la présence d'oxygène et d'humidité. En effet, les OFETs de type N, connus pour leur forte instabilité à l'air sont, généralement, conservés et caractérisés sous atmosphère contrôlée en boîte à gants.

I. Fabrication et performances des OFETs

Cette section du deuxième chapitre sera divisée en deux parties. La première sera dédiée à la présentation du procédé de fabrication des transistors et aux choix des matériaux pour l'isolant de grille, les électrodes et le semi-conducteur. La seconde traitera de l'optimisation des performances électriques des OFETs et de leur comportement électrique en régime continu et en régime dynamique. Cette étude a été réalisée dans le but de développer des OFETs de type N et de type P performants pour leur intégration dans des circuits CMOS.

I.A. Procédé de fabrication des OFETs de type N

I.A.1. Structure Bottom-Gate Bottom-Contact

Le choix de la structure Bottom Gate - Bottom Contact (Figure 32) a été motivé par le fait que la position basse des électrodes drain-source va permettre un procédé de fabrication par photolithographie avec une meilleure résolution ($<1\mu\text{m}$). La position basse de l'électrode de grille permet de déposer et mettre en forme l'isolant de grille sans impacter le semi-conducteur organique. Enfin, le dépôt, à la dernière étape de fabrication, de la couche semi-conductrice permet d'éviter toute détérioration ou de contamination de cette couche par des dépôts ultérieurs relativement agressifs (dépôt thermiques, ioniques, ...) susceptibles de générer des défauts ou, tout simplement, par les produits chimiques utilisés pour la fabrication du dispositif.

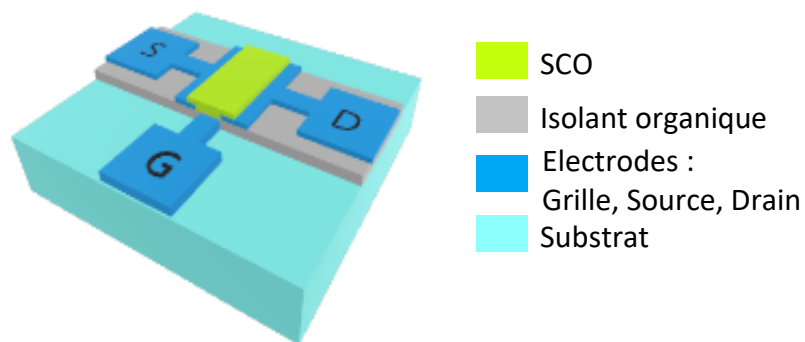


Figure 32 : Illustration d'un OFET en structure « bottom gate-bottom contact » avec un substrat en verre, une électrode de grille, des électrodes de source et drain, un isolant de grille et un SCO.

La position des électrodes source et drain par rapport au SCO peut également influencer les performances des OFETs. En effet, la structure en Bottom Contact, BC (contact bas) offre une meilleure résolution et une facilité d'alignement des motifs comparées à la structure en Top Contact TC (contact haut) [54].

Cette structure présente l'avantage d'une fabrication moins complexe et plus robuste. Cependant, elle reste la moins privilégiée dans la littérature [56] car elle favorise de fortes résistances d'accès et un courant de grille plus élevé comparés à la structure Top Gate - Bottom Contact. Cela peut s'expliquer par des désorganisations moléculaires qui peuvent apparaître sur les électrodes drain-source lors de l'évaporation du semi-conducteur organique et qui peuvent induire une faible injection de charges et par conséquent de faibles mobilités.

Cependant, cette structure nous a permis d'assurer une bonne reproductibilité des dispositifs avec des résultats très encourageants pour développer des circuits électroniques plus complexes.

1.A.2. Choix des matériaux utilisés dans les OFETs de type N

1.A.2.a. Le substrat

Contrairement à la technologie MOSFET qui nécessite l'utilisation d'un substrat de silicium (wafer de silicium), la technologie des couches minces permet la fabrication de transistors indépendants de leur substrat. L'électronique organique entre dans ce cadre et permet la fabrication de transistors et de circuits électroniques sur des substrats de toutes sortes. Il est possible d'utiliser des substrats à base de matériaux organiques tels que le polyéthylène-téréphtalate (PET), le polyimide (Kapton), le polyéthylène naphtalate (PEN) ou le papier [84], matériaux à base de polymères utilisés pour des dispositifs flexibles. Cette large gamme de substrats offre l'avantage de baisser considérablement le coût du procédé de fabrication comparé à la technologie classique à base de silicium mais aussi de rendre l'électronique accessible au plus grand nombre en l'intégrant sur des objets de la vie courante.

Au cours de cette thèse, nous avons commencé par utiliser des substrats rigides de verre pour l'étude des performances, de la reproductibilité, de l'uniformité et de la stabilité électrique des OFETs. L'avantage de la fabrication d'une électronique indépendante de son support réside dans la possibilité de faire, par la suite, un transfert technologique des OFETs vers des substrats flexibles et même biosourcés en conservant les mêmes étapes de fabrication [85].

1.A.2.b. L'électrode de grille

Le matériau sélectionné pour l'électrode de grille doit avoir une bonne adhérence sur le substrat, une faible rugosité et être compatible avec les autres couches du dispositif. L'aluminium est apparu comme la solution la plus adaptée dans notre cas. En effet, la mise en forme de ce matériau par évaporation est un procédé éprouvé, avec une faible rugosité, une très bonne adhérence sur le verre et un procédé de gravure simple.

De plus, au vu du travail de sortie de l'aluminium (4.1 eV), l'injection de charge dans l'isolant utilisé pour notre dispositif reste très faible.

1.A.2.c. Le diélectrique / isolant de grille

Il existe différents types de diélectriques : inorganiques, organiques et hybrides. Le plus répandu pour la fabrication d'OFETs, grâce à sa grande stabilité thermique et chimique et ses propriétés isolantes remarquables, est un matériau inorganique : l'oxyde de silicium SiO_2 [86]. Il est possible aujourd'hui d'acheter des structures OFET sur wafer à base de SiO_2 pour la caractérisation de semi-conducteurs organiques. En effet, de nombreuses publications et travaux sur les semi-conducteurs organiques utilisent, aujourd'hui encore, l'oxyde de silicium seul ou fonctionnalisé pour la fabrication de transistors [87] [88] [89].

Dans l'optique de fabriquer un transistor uniquement avec des matériaux organiques, des isolants organiques sous formes de polymères solubles peuvent être utilisés et ont été reportés dans la littérature. Le cyanoéthylpullulane (CYEP) et le polyméthacrylate de méthyle (PMMA) ont été utilisés comme diélectrique de grille et comparés avec le SiO_2 par Horowitz et al. Cette étude a montré que l'utilisation du CYEP a multipliée par 50 la mobilité d'effet de champ comparée au SiO_2 mais présentait l'inconvénient d'avoir une large hystérésis.[90]

Parmi les isolants présentant les meilleures performances, le CYTOP est largement cité comme référence. Il s'agit d'un polymère qui peut être solubilisé dans des solvants fluorés [91]. L'inconvénient majeur de cet isolant est son prix. L'objectif étant d'obtenir une technologie bas coût, cette solution a été exclue pour notre étude.

L'utilisation d'un isolant de type polymère ou petite molécule organique a été imposée comme contrainte pour le développement de la thématique électronique organique au sein de l'IETR. Cette contrainte a été définie pour répondre à deux de nos principaux objectifs : concevoir un transistor à très basse température ($T < 200^\circ\text{C}$) et utiliser des matériaux capables de subir de fortes déformations sans dénaturer leurs propriétés électriques. Dans le cadre des travaux présentés ici, l'isolant utilisé est une résine époxy SU8 commercialisée par Microchem. Les propriétés électriques et les optimisations réalisées sur cet isolant seront présentées dans la suite du manuscrit.

1.A.2.d. Les contacts source et drain

Les électrodes de source et de drain de l'OFET doivent être choisies en prenant en considération le niveau d'énergie LUMO du semi-conducteur dans le cas d'un type N et plus précisément le niveau de Fermi de ce semi-conducteur. Pour la plupart des semi-conducteurs

de type N, les niveaux LUMO sont compris entre 3 eV et 4 eV. Les métaux à faibles travaux de sortie comme le calcium, le magnésium ou l'aluminium sont donc privilégiés pour faciliter l'injection d'électrons. Toutefois, ces métaux présentent l'inconvénient de s'oxyder en présence d'oxygène entraînant un changement de l'état de surface et ainsi l'ajout d'une barrière d'injection ou de dipôles à l'interface métal/semi-conducteur. Cependant, et au vu des expériences passées du laboratoire, le métal qui semble le plus stable et le plus approprié pour la fabrication d'OFETs de type N est l'or (Au).

En effet, son travail de sortie élevé (5,1 eV), comparé au niveau LUMO du fullerène C₆₀ (-3,6 eV) utilisé lors de précédentes études, n'est pas une limite pour l'obtention de transistors performants et stables. Cette observation est en adéquation avec des études relevées dans la littérature qui expliquent que la densité d'état dans les semi-conducteurs joue un rôle prépondérant dans l'alignement des niveaux énergétiques [92]. Dans notre cas, le fullerène est déposé sous vide par effet joule ce qui ne permet pas d'obtenir un cristal parfait mais un film désorganisé. La présence de défauts structurels ne permet donc pas de considérer le modèle classique d'alignement et explique les performances obtenues avec l'or et le C₆₀.

Le choix des électrodes de source et de drain en or pourrait aussi être adapté pour la fabrication de nos OFETs de type P et ainsi obtenir un procédé de fabrication générique pour les deux types de transistor [93].

1.A.2.e. Le semi-conducteur organique

Adoptant une structure BGBC, le SCO est déposé à la dernière étape du procédé de fabrication. Dans le cadre de cette thèse et d'après l'étude bibliographique proposée dans le chapitre 1, le matériau semi-conducteur utilisé pour ces travaux est le C₆₀. Il s'agit d'un fullerène qui n'a cessé d'intéresser la communauté scientifique depuis 1985 en raison de sa capacité de transport d'électrons [94].

Dans l'optique de la fabrication d'OFET à faible coût, le C₆₀ reste un matériau peu onéreux (environ 200 euros/gramme) comparé aux autres matériaux organiques.

De plus, pour réaliser un transfert technologique en solution par impression jet d'encre, le C₆₀ présente un dérivé, le PCBM, présentant une excellente solubilité dans les solvants non polaires, tels que le benzène et ses dérivés. Cependant, la méthode de dépôt, la plus utilisée,

pour obtenir une couche mince de C_{60} la mieux organisée, comme couche active d'un transistor, demeure l'évaporation thermique.

1.A.3. Procédé de fabrication des OFETs

L'objectif principal de cette étude concerne les transistors organiques de type N utilisant des procédés de fabrication très basse température ($T < 200^{\circ}C$) compatibles avec une grande variété de substrats dont les substrats flexibles. Toutes les étapes de photolithographie se sont déroulées en salle blanche de l'IETR. L'évaporation du semi-conducteur organique et la caractérisation électrique des dispositifs ont été réalisées en boîte à gants sous atmosphère contrôlée (Figure 33).



Figure 33 : Evaporateur par effet Joule et équipement de caractérisation électrique intégrés en boîte à gants.

Les transistors organiques de type N fabriqués durant cette thèse sont composés de trois types de matériau (conducteur, isolant et semi-conducteur) déposés sur un substrat de verre. Les motifs de ces différentes couches sont définis par photolithographie. Le semi-conducteur organique C_{60} est évaporé à la dernière étape pour une protection maximale de la couche active.

Nous avons utilisé deux jeux de masques différents suivant l'avancée de la thèse (Figure 34). Le premier jeu de masques ne contenait que 20 transistors et des matrices d'adressage pour LED utilisées lors de précédentes thèses. L'utilisation de ce jeu de masques avait pour objectif premier de se familiariser au procédé de fabrication de ces transistors. Les contacts de chaque transistor ont été déportés vers les bords de l'échantillon pour anticiper d'éventuelles caractérisations électriques dans le cadre de déformations mécaniques.

Le second jeu de masques a été conçu dans le cadre ma thèse pour étudier la reproductibilité et l'uniformité des caractéristiques électriques de OFETs. 192 transistors identiques ont été prévus sur ces masques.

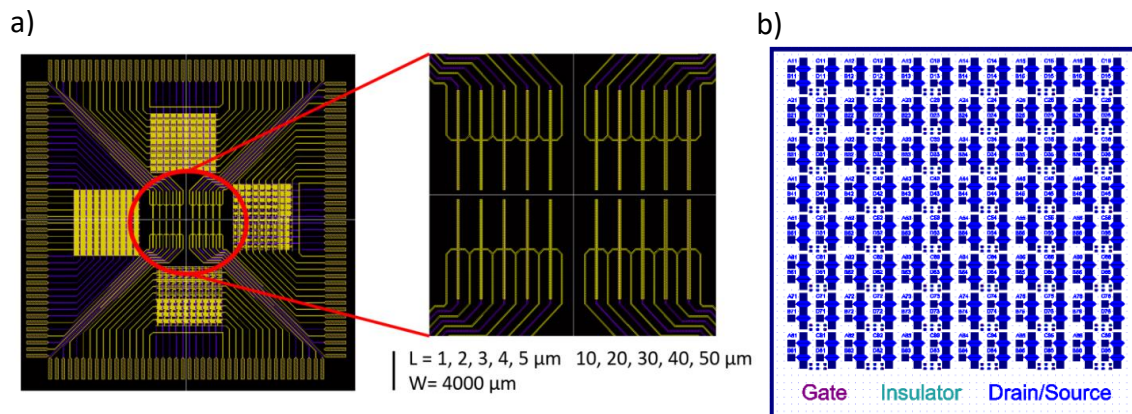


Figure 34 : a) Premier masque conçu et fabriqué dans le cadre de cette thèse b) Second masque conçu et fabriqué dans le cadre de cette thèse.

1.A.3.a. L'électrode de grille

Sur un substrat de verre préalablement nettoyé à l'alcool, le procédé de fabrication de l'OFET commence par la réalisation de l'électrode de grille. Une couche mince d'aluminium d'une épaisseur de 150 nm est déposée par évaporation thermique. Une étape de photolithographie permet la définition du motif de cette électrode. Une première étape consiste à déposer à la tournette (spin-coating) une résine photosensible positive S1818 fabriquée par Microchem® à une vitesse de 4000 rpm et une accélération de 5000 rpm/s pendant 60 s. Un recuit thermique à T=100°C est ensuite effectué pour évaporer le solvant. Une étape d'insolation à la lumière UV en utilisant un équipement d'exposition UV (MA6 de chez Suss Microtec) via un masque de photolithographie permet de définir les motifs de l'électrode de grille. Puis, la résine insolée est développée à l'aide d'un développeur dédié à la S1818 (MicroDev). Enfin, la résine est stabilisée par un second recuit à T=120°C pendant 1min30s pour éviter son décollement lors de la gravure humide. Les zones d'aluminium non protégées par la S1818 sont gravées par voie humide avec de l'acide phosphorique. Après avoir retiré la résine avec de l'acétone et procédé à un rinçage à l'éthanol, les motifs de l'électrode de grille sont définis. À noter que la photolithographie est un procédé complexe, qui demande une maîtrise de ses étapes où chaque paramètre est critique tel que la durée du développement, la température de recuit, la puissance de la lampe UV et la durée d'exposition pour l'insolation. Le respect de ces étapes permet une reproduction parfaite du motif du

masque sur le substrat. Un contrôle des dimensions des motifs et des ouvertures est nécessaire après chaque étape du procédé de fabrication.

1.A.3.b. Le diélectrique / isolant de grille

Nous avons privilégié pour notre étude l'utilisation d'un isolant organique, et en l'occurrence une résine époxy photosensible négative, la SU8 fabriqué par Microchem®. C'est une résine transparente principalement composée d'oligomères et de photo-amorceurs qui permettent sa polymérisation sous l'effet de l'exposition aux rayons UV. Notre choix s'est porté sur la référence 2000.5 car, en fonction des paramètres de dépôt, son épaisseur peut varier entre 150 nm et 800 nm. La SU8 présente des propriétés électriques très intéressantes pour une utilisation en tant qu'isolant de grille telles qu'une faible densité de courant de fuite $J \leq 10^{-9} A/cm^2$, un champ électrique de claquage élevé (4,5 MV/cm) et une constante diélectrique $\epsilon = 3,2$ proche de celle de l'oxyde de silicium $\epsilon = 3,9$. La structure chimique de la SU8 est présentée sur la Figure 35.

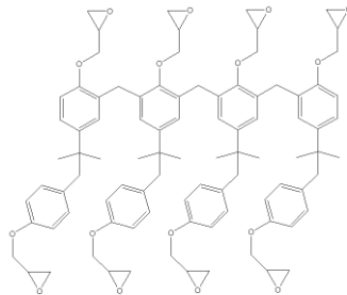


Figure 35 : Structure chimique de l'oligomère constituant la SU8.

La résine est déposée par spin-coating à une vitesse de 2500 rpm et une accélération de 3000 rpm/s pendant 60 s pour une épaisseur de 450 nm. Le choix de l'épaisseur de la SU8 est motivé par des mesures de caractéristiques de transfert en régime linéaire d'OFETs fabriqués selon quatre épaisseurs d'isolant de grille (150 nm, 250 nm, 450 nm et 750 nm), cette étude sera présentée dans la section suivante.

Ensuite, un recuit est réalisé juste après le dépôt de la SU8 pour évaporer le solvant à $T=95^{\circ}C$ pendant 1min30s. La couche de SU8 est alors insolée via un masque de photolithographie. Un deuxième recuit à $T=95^{\circ}C$ pendant 1min est nécessaire pour activer la réaction de polymérisation. La résine est développée pour éliminer les zones non-exposées. Enfin, le substrat est à nouveau recuit suivant une rampe de température de $95^{\circ}C$ à $115^{\circ}C$ pendant

30 *min* pour assurer une meilleure densité du film et des propriétés d'isolation optimales. La majorité des paramètres et notamment les températures de recuits ont été définis dans le cadre des différents travaux de l'équipe électronique organique de l'IETR [95]. Il est à noter que l'utilisation de la photolithographie pour la couche d'isolant a pour principal objectif d'ouvrir les prises de contacts pour l'électrode de grille sans passer par une étape de gravure.

1.A.3.c. Les électrodes drain-source

Le procédé de fabrication des électrodes drain-source à base d'or consiste en une couche mince d'or d'une épaisseur $e = 40 \text{ nm}$ déposée par évaporation via un canon à électrons e-beam (Electron Beam Physical Vapor Deposition), technique de dépôt qui permet de contrôler parfaitement l'épaisseur du film. En effet, d'après l'expérience du laboratoire, des électrodes drain-source avec des épaisseurs supérieures à l'épaisseur $e = 40 \text{ nm}$ provoquent une rupture du film semi-conducteur conduisant à une détérioration des performances électriques. Ces détériorations proviennent essentiellement d'une augmentation de la résistance de contact jusqu'à une valeur critique d'épaisseur pour laquelle le film présente des discontinuités. Ces observations mettent en évidence l'impact et l'importance du ratio de l'épaisseur des électrodes drain-source avec l'épaisseur de la couche active sur les caractéristiques électriques [96]. Les électrodes sont ensuite définies par photolithographie suivant le principe décrit précédemment pour l'électrode de grille. La gravure de la couche mince d'or est réalisée avec de l'eau régale constituée d'un mélange d'acide nitrique et d'acide chlorhydrique préparé en salle blanche. Un schéma illustrant les étapes de fabrication détaillée ci-dessous est présenté (Figure 36).

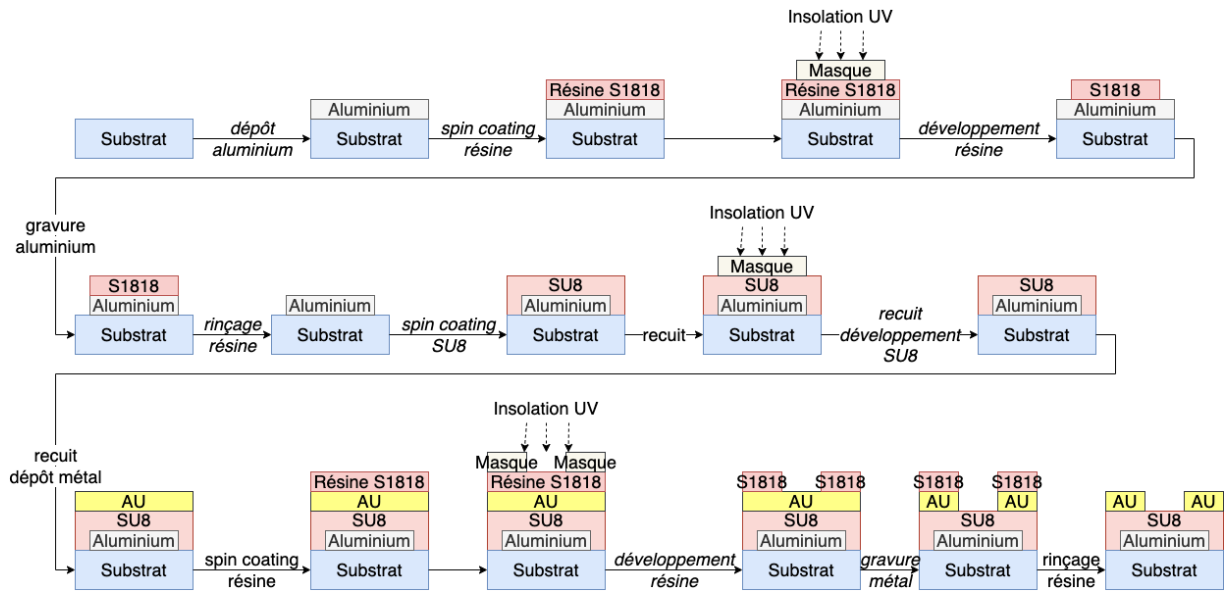


Figure 36 : Etapes de fabrication des OFETs en salle blanche avant le dépôt de la couche semi-conductrice.

1.A.3.d. Couche active de type N à base de C₆₀

La couche semi-conductrice de type N à base de C₆₀ est déposée à la dernière étape de fabrication des OFETs sous atmosphère contrôlée en boîte à gants par évaporation thermique (Figure 37).

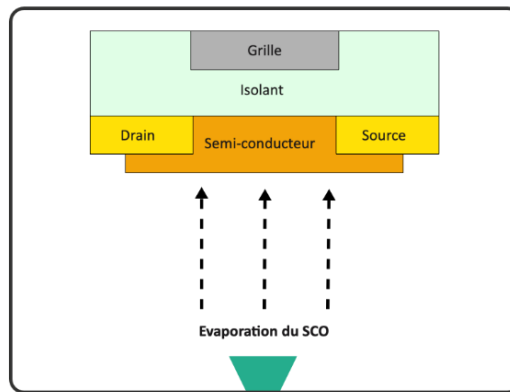


Figure 37 : Illustration du principe de dépôt du SCO à l'aide d'un système d'évaporation.

La pression de l'enceinte pendant le dépôt est de l'ordre de $2 \cdot 10^{-7}$ mbar. La vitesse de dépôt a été déterminée par une série d'optimisation et fixée à $0,15 \text{ \AA/s}$. En effet, la diminution de la vitesse de dépôt d'un matériau évaporé permet de réduire la densité de nucléation et donc d'augmenter la taille des grains. Ainsi, une faible vitesse de dépôt conduit à la formation d'une couche mince de C₆₀ mieux organisée. En ce qui concerne la température du substrat, elle a été maintenue à température ambiante. La vitesse et l'épaisseur sont contrôlées grâce à un

quartz piézoélectrique. L'homogénéité du film évaporé est assurée quant à elle grâce à la rotation continue du porte substrat.

1.A.4. Optimisation des paramètres de fabrication

1.A.4.a. Optimisation de l'isolant

Avant de passer à la présentation des performances électriques des dispositifs fabriqués, des justifications de choix de quelques paramètres d'optimisation du procédé de fabrication sont dressées dans la partie suivante.

Dans un premier temps, l'impact de l'épaisseur de la couche isolante SU8 (Figure 38) a été évalué. La diminution de l'épaisseur provoque une augmentation du courant de drain I_D et du courant de grille I_G pour de forte tension grille-source V_{GS} . Une diminution de la tension de seuil V_{TH} et de la pente sous le seuil SS a également été observée. Cependant, la mobilité d'effet de champ reste stable.

La diminution du SS n'engendre pas de modification au niveau de la quantité de pièges mais plutôt un changement au niveau de l'intensité de l'effet de champ. Une diminution du SS est le résultat d'une augmentation de la capacité surfacique due à la faible épaisseur de la SU8. D'un point de vue physique, une explication de ce phénomène peut être donnée en analysant l'évolution du champ électrique. En effet, plus la couche de la SU8 est épaisse plus le champ électrique diminue. Le nombre de charges attirées par le champ électrique sera donc plus élevé pour des épaisseurs de SU8 plus faibles conduisant ainsi à une création plus rapide du canal et à une réduction de la pente sous le seuil SS et de la tension de seuil V_{TH} .

L'évaluation de la stabilité électrique des OFETs met en évidence que les transistors avec des épaisseurs de 250, 450 et 750 nm restent quasiment stables sur 1 semaine. En revanche, les OFETs fabriqués avec une couche d'épaisseur $e=150$ nm montrent une importante dégradation jusqu'à ne plus présenter d'effet de champ (Figure 39). Cette dégradation serait provoquée par un courant de fuite plus important endommageant, dans le temps, la couche isolante à base de SU8.

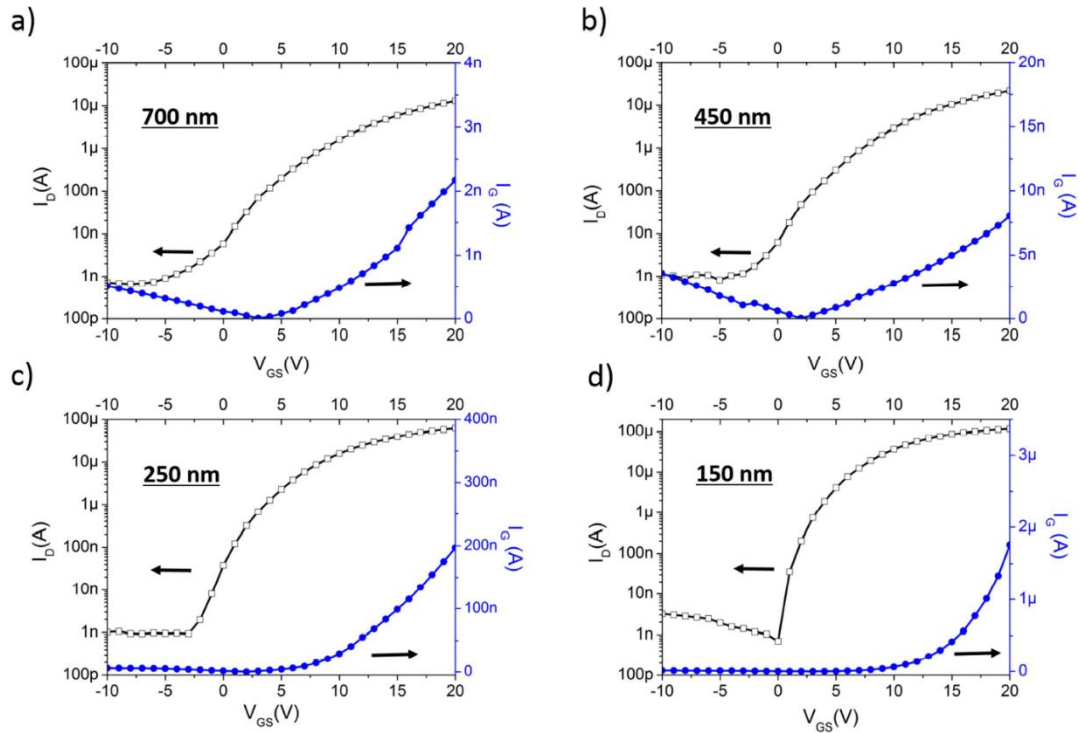


Figure 38 : Courant de drain I_D (noir) et courant de grille I_G (bleu) en fonction de V_{GS} à $V_{DS} = 10V$ pour des OFETs avec différentes épaisseurs de SU8.

Epaisseur SU8 (nm)	V_{TH} (V)	SS (V/dec)	I_{DON}/I_{DOFF}	μ_{FE} ($cm^2/V.s$)
700	16	3	$1,44 \cdot 10^4$	0,18
450	12	2	$1,9 \cdot 10^4$	0,18
250	7	1,4	$6,4 \cdot 10^4$	0,18
150	6	0,7	$6,7 \cdot 10^4$	0,18

Tableau 4: Paramètres électriques en régime linéaire pour des OFETs avec différentes épaisseurs de SU8.

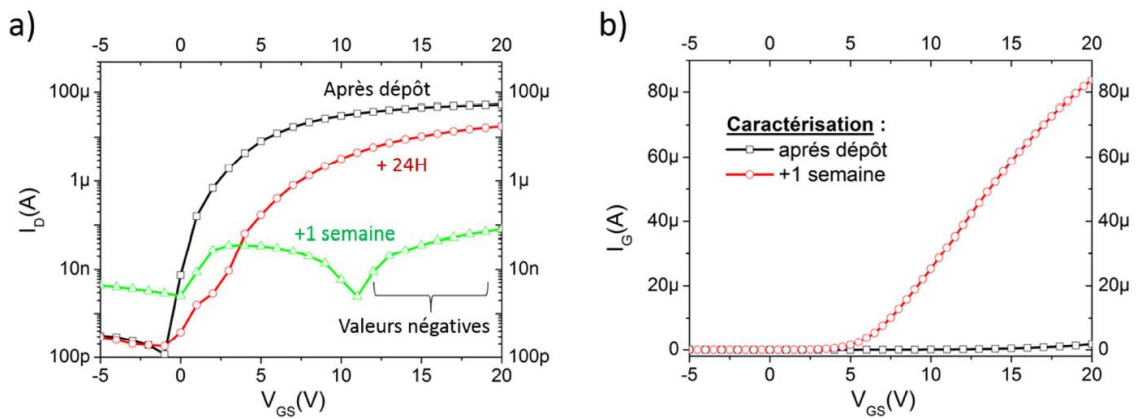


Figure 39 : a) Evolution de la caractéristique de transfert en fonction du temps pour un OFET avec une couche isolante SU8 d'épaisseur $e = 150$ nm, b) Courant de fuite dans la SU8 après le dépôt et une semaine plus tard.

Cette étude sur la SU8 utilisée comme isolant de grille a permis de trouver un compromis sur l'épaisseur. En effet, l'épaisseur la plus faible favorise un champ électrique plus important mais provoque une dégradation accélérée du dispositif. Une épaisseur trop élevée favorise un dispositif plus stable électriquement mais présente des caractéristiques électriques détériorées. Finalement, pour notre structure d'OFETs le choix a donc été d'utiliser une épaisseur $e=450$ nm.

1.A.4.b. Optimisation du semi-conducteur

Un élément essentiel du procédé technologique s'attache à obtenir des films semi-conducteurs les plus organisés possibles afin de favoriser le transport de charges à travers le canal de conduction. Dans cette optique, une première étude visant à déterminer l'effet de l'épaisseur de la couche active sur les performances électriques des transistors est primordiale. Sachant que le transport de charges se déroule principalement au niveau des premières monocouches semi-conductrices déposées, c'est à dire, à l'interface entre l'isolant et le semi-conducteur, la taille des grains et la présence de joints de grains peut influencer le transport de charges et donc la mobilité d'effet de champ.

Si la couche active est composée de grains de grande taille, le recouvrement orbitalaire entre molécules sera favorisé et le transport de charges sera efficace. Si, par contre la couche active est constituée de petits grains et donc d'une densité de joints de grain élevée, ce transport sera affecté. La mobilité d'effet de champ sera alors limitée par la présence de barrières énergétiques importantes provoquées par ces joints de grains. En effet, une désorganisation du film limite le recouvrement orbitalaire entre deux molécules ce qui nécessite une énergie supplémentaire aux porteurs de charges pour se déplacer d'un site à l'autre. Dans ces parties désorganisées, le transport de charges suit alors le modèle de hopping provoquant une circulation plus lente des charges.

Rappelons également que la croissance du semi-conducteur est fortement influencée par la rugosité et l'énergie de surface de l'isolant de grille impactant directement la qualité des premières couches déposées du semi-conducteur. Le choix de l'isolant aura donc un rôle primordial dans l'organisation de ces premières couches et sur les performances électriques des transistors. Dans ce sens et dans la suite de l'optimisation de l'isolant, une optimisation de l'épaisseur de la couche active est effectuée. Quatre épaisseurs différentes ont été

étudiées (125nm, 90nm, 60nm, 20nm) comme le montre la Figure 40. Les performances électriques des OFETS étudiées en régime linéaire sont résumées dans le Tableau 5.

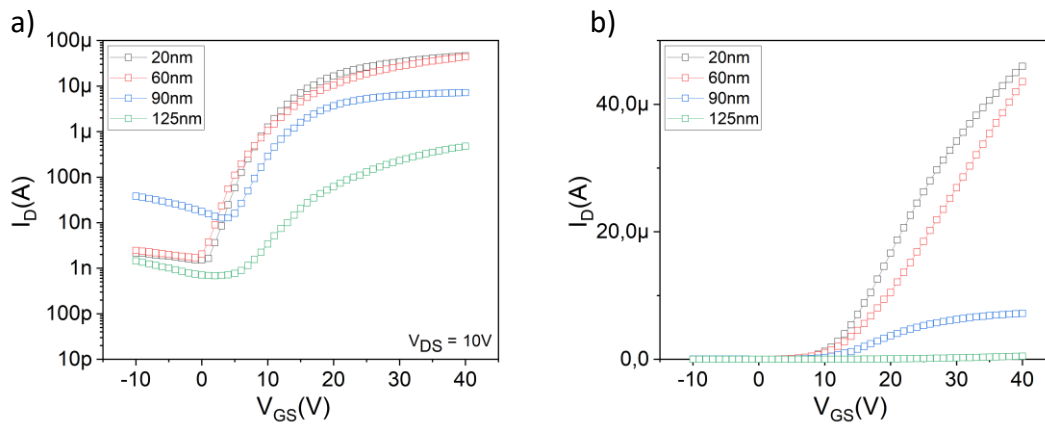


Figure 40 : a) Caractéristiques de transfert en échelle logarithmique, b) Caractéristiques de transfert en linéaire à $V_{DS} = 10V$ pour différentes épaisseurs de semi-conducteur de type N C_{60} .

Epaisseur Du C_{60} (nm)	V_{TH} (V)	SS (V/dec)	I_{DON}/I_{DOFF}	μ_{FE} ($cm^2/V \cdot s$)
125	21.1	5.87	7×10^2	1.1×10^{-3}
90	11.4	3.86	5.6×10^3	1.3×10^{-2}
60	13.8	2.48	2.6×10^4	6.6×10^{-2}
20	11.4	2.48	3.1×10^4	7.1×10^{-2}

Tableau 5 : Paramètres électriques à $V_{DS} = 10V$ pour des OFETs avec différentes épaisseurs de semi-conducteur de type N C_{60} .

La diminution de l'épaisseur de la couche active induit une augmentation de la mobilité d'effet de champ des transistors. Cette observation nous permet de conclure qu'une couche épaisse possède une densité de défauts plus importante limitant la conduction des porteurs. En effet, un défaut structural présent dans la première couche déposée engendrera la multiplication de ces défauts dans les couches suivantes. Cette analyse est confirmée par l'augmentation de la tension de seuil V_{TH} et de la pente sous le seuil SS avec l'augmentation de l'épaisseur. En effet, la tension de seuil correspond au moment où le canal est entièrement créé dans la couche active. La pente sous le seuil est révélatrice de la faculté du dispositif à créer le canal de conduction. Plus cette pente est élevée, plus les défauts présents dans le semi-conducteur vont piéger les porteurs de charges et donc ralentir la création de ce canal.

Il est, cependant, important de noter qu'il existe une épaisseur limite pour laquelle la couche semi-conductrice présentera des discontinuités et ne permettra pas la circulation du courant.

En conséquence, les OFETs avec une couche semi-conductrice de 20 nm d'épaisseur ont été choisis pour la suite de l'étude.

Les résultats obtenus montrent l'impact de l'épaisseur de la couche active sur les performances électriques des OFETs confirmant les études présentes dans la littérature sur d'autres semi-conducteurs. Par exemple, Chang et al. ont fait varier l'épaisseur d'un semi-conducteur de type P (Pentacène) en mesurant le décalage de la tension de seuil lors d'un stress en tension [97]. Ils ont mis en évidence la dégradation progressive des transistors fabriqués à l'aide de couche semi-conductrice épaisse. L'étude de Gburek et Wagner a aussi montré une forte augmentation de la mobilité avec une couche de P3HT inférieure à 50 nm.

De plus, et toujours dans le but d'optimiser nos dispositifs, une étape de traitement thermique est réalisée après le dépôt pour permettre une meilleure organisation du C₆₀. Trois températures de recuit ont été étudiées (160°C, 200°C et 250°C) et ont été comparées aux OFETs sans traitement thermique. Pour éviter tout choc thermique, une rampe de montée en température a été appliquée sur les échantillons. La température de recuit est maintenue pendant un temps $t=10\text{min}$.

Des mesures au microscope à force atomique (AFM) ont été réalisées dans le but d'explorer la morphologie de surface des dispositifs en fonction de la température de recuit. Les images AFM ainsi qu'un tableau d'extraction des paramètres correspondant à la taille de grains du C₆₀ relative à chaque température de recuit sont présentés dans la Figure 41 et le Tableau 6.

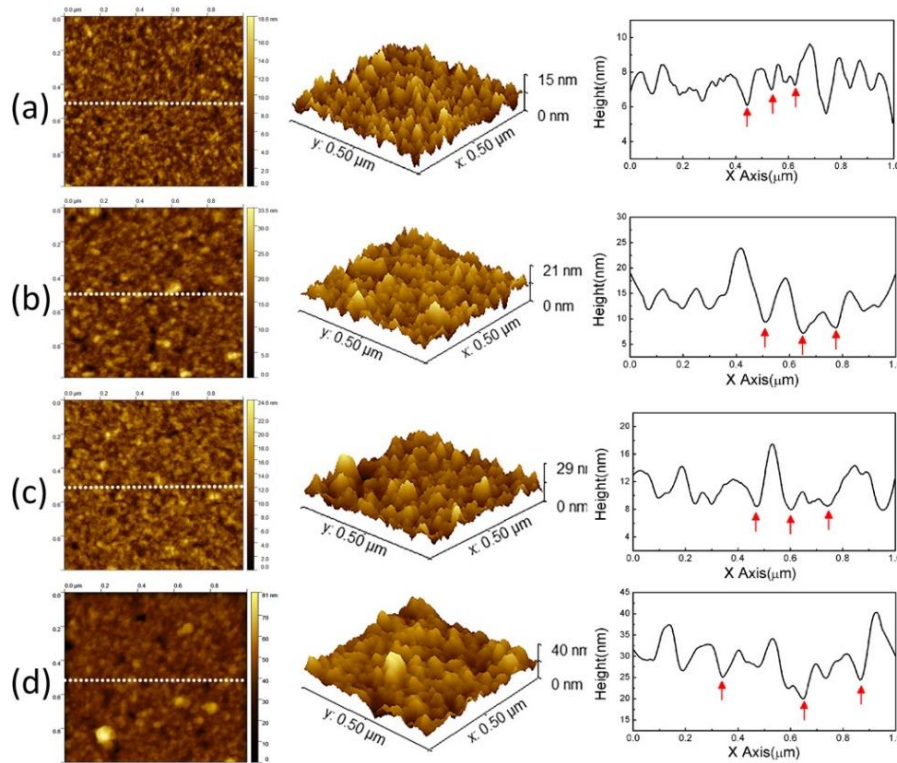


Figure 41 : Images AFM 1D, 2D et 3D de la couche de C_{60} déposée sur l'isolant SU8 sans recuit a) et pour différentes températures de recuit, b) 160°C, c) 200°C, d) 250°C.

Selon la figure ci-dessus, le profil 1D met en évidence les morphologies de surface du C_{60} sur la SU8. En effet, la distance entre deux joints de grains marqués par des flèches rouges indique la taille de grains du C_{60} . Les distances moyennes entre les grains, pour les dispositifs sans recuit, recuit à 160°C, à 200°C et à 250°C, sont respectivement de 0.10, 0.12, 0.16 et 0.22 μm . Les images AFM 2D montrent que le C_{60} après recuit à 160°C présente une amélioration de la taille des grains par rapport à l'échantillon sans recuit. Les dispositifs recuits à 200°C et 250°C présentent une taille de grains encore plus élevée comme le montre le tableau ci-dessous :

Température de recuit (°C)	Taille du grain τ (nm)
Sans recuit	4,7
160	7,7
200	13,4
250	14,1

Tableau 6: Taille des grains liée au traitement thermique.

D'après les mesures AFM, l'augmentation des températures de recuit a mené à une augmentation continue de la taille des grains. Toutefois, la taille des grains semble augmenter de façon plus importante entre 160°C et 200°C et presque saturer entre 200°C et 250°C.

Un fort impact de la température de recuit a été observé sur la mobilité d'effet de champ. En effet, sans recuit, les dispositifs présentent une mobilité d'effet champ moyenne $\mu_{FE}=0.026$ $\text{cm}^2/\text{V.s}$ alors que cette dernière augmente jusqu'à $\mu_{FE}=0.163$ $\text{cm}^2/\text{V.s}$ dans le cas d'un recuit à $T=250^\circ\text{C}$. Cependant, le recuit à $T=250^\circ\text{C}$ semble avoir un impact sur l'interface isolant/semi-conducteur. La pente sous le seuil est optimale pour un recuit à $T=200^\circ\text{C}$ avec une valeur $SS=3.1$ V/dec puis subit une dégradation pour $T=250^\circ\text{C}$ avec une valeur $SS=5.6$ V/décade (Tableau 7). La température de recuit a également un effet sur le rapport des courants I_{DON}/I_{DOFF} qui diminue lorsque la température augmente. Il a été remarqué que la température de recuit avait un effet sur la taille des grains et favorisait le transport des charges. La conséquence directe est une augmentation du courant I_{DOFF} pour $V_{GS}<0$.

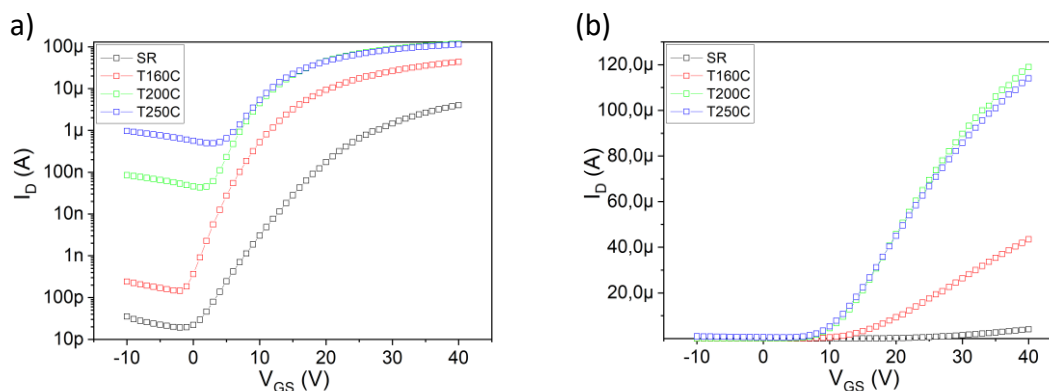


Figure 42 : Effet du recuit sur les caractéristiques de transfert en échelle logarithmique a) en régime linéaire, b) des OFETs à base de C_{60} .

T ($^\circ\text{C}$)	V_{TH} (V)	SS (V/décade)	μ_{FE} ($\text{cm}^2/\text{V.s}$)	I_{DON}/I_{DOFF}
Sans recuit	23.5	4.9	0.026	3.1×10^5
160	8.5	3.1	0.058	2.5×10^5
200	7,6	3.1	0.122	2.7×10^4
250	7,2	5.6	0.163	3.7×10^2

Tableau 7 : Tableau récapitulatif des performances moyennes liées aux températures de recuit des OFETs.

Pour évaluer les performances électriques des OFETs fabriqués, les caractéristiques de transfert des dispositifs en fonction des différents recuits ont été tracées en échelle logarithmique sur la Figure 42. Le comportement électrique est manifestement très différent lorsque nous comparons les OFETs sans recuit, avec un recuit à 160°C et un recuit à 200°C . Par contre entre les températures de 200°C et 250°C , cet effet semble saturé.

Les OFETs montrent le même comportement avec une diminution du courant de drain I_{DON} dans le cas d'un recuit à 250°C. En même temps, dans une représentation semi-logarithmique, le courant de fuite de drain I_{DOFF} augmente continuellement avec la température de recuit comme le montre la Figure 43.

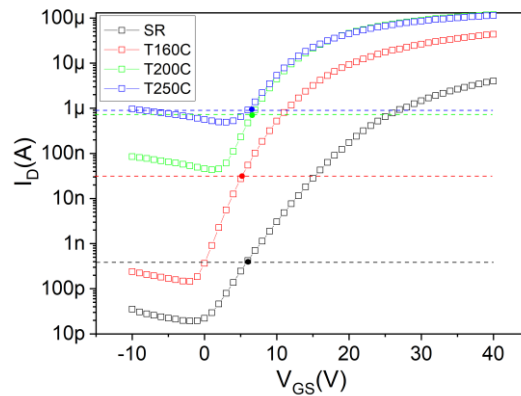


Figure 43 : Les caractéristiques de transfert en régime linéaire des OFETs à base de C_{60} en échelle semi-logarithmique en fonction des températures de recuit.

Des mesures $I=f(V)$ ont été réalisées entre le drain et la source sans appliquer de tension de grille V_{GS} . Les lignes en pointillés représentent le courant drain I_D pour une tension $V_{DS}=10V$ sans champ électrique de grille. Les semi-conducteurs organiques n'ont pas le même principe de fonctionnement que les semi-conducteurs inorganiques et ne présentent qu'un régime d'accumulation [57] [59]. Lorsque le transistor organique a été recuit à 250°C, le courant I_{DOFF} est quasiment identique au courant I_D mesuré sans champ électrique. Il s'agit alors d'un comportement classique de semi-conducteur organique, à savoir un régime d'accumulation des porteurs de charges provoqué par le champ électrique E_{GS} . Lorsque le matériau est moins bien organisé (i.e. recuit à 160°C et 200°C), un régime de déplétion apparaît provoquant une diminution du courant I_{DOFF} lorsqu'un champ électrique négatif est appliqué sur la grille. Les électrons se sont alors éloignés de l'interface entre le semi-conducteur et l'isolant menant à un rapport I_{DON}/I_{DOFF} plus intéressant. Ce rapport I_{DON}/I_{DOFF} est maximum pour les transistors non recuits et recuits à $T=160^\circ C$. Cependant, les mobilités d'effet de champ dans ces deux cas sont plus faibles que celles des transistors recuits à $T=200^\circ C$ et $T=250^\circ C$. Un compromis a alors été adopté en considérant que les performances électriques les plus intéressantes étaient obtenues pour les transistors recuits à $T=200^\circ C$. Un récapitulatif des performances électriques obtenues selon les températures de recuits est présenté dans le Tableau 7.

Dans le cas des matériaux organiques désorganisés, il est plus probable que le phénomène de transport de charges opère entre deux molécules adjacentes ou deux segments de la même chaîne de polymère. Cette hypothèse évoque un transport de charges par sauts qui décrit une augmentation de la mobilité avec l'augmentation de la température suivant la dépendance en $\exp\left(\frac{-E_a}{kT}\right)$. Ainsi la mobilité correspondante est thermiquement activée et son énergie d'activation E_a est définie par l'énergie minimale requise pour déformer les deux sites et les amener à une configuration où ils sont énergétiquement équivalents. Cette énergie d'activation fait intervenir, généralement, deux contributions. La première est intermoléculaire qui trouve son origine dans la différence physique entre les sites de sauts due au désordre, la seconde est intramoléculaire qui est due au changement moléculaire par l'ajout ou l'enlèvement d'un électron participant au transport.

Dans cette optique, notre étude a été complétée par des mesures en température appliquées sur des OFETs à base de C_{60} recuits à $T=200^\circ\text{C}$ pour une gamme de température de $[5^\circ\text{C}$ à $55^\circ\text{C}]$ avec un pas de 5°C . Les caractéristiques de transfert en régime linéaire, pour chaque température, ont été relevées afin d'en extraire les mobilités d'effet de champ et de les tracer sous la forme de la loi d'Arrhenius.

L'évolution de la mobilité d'effet de champ en fonction de la température en $1000/T$ (K^{-1}) est représentée sur la Figure 44.

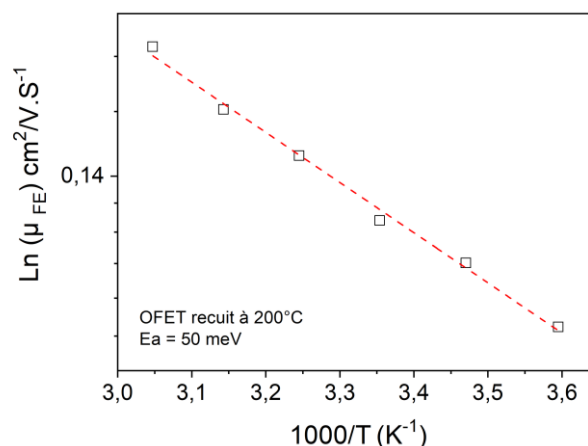


Figure 44 : Evolution de la mobilité d'un OFET à base de C_{60} en fonction de $1000/T$

Il semble bien que la mobilité d'effet de champ ait été thermiquement activée avec une énergie d'activation évaluée à $E_a = 50$ meV. Cette valeur est plus faible que celle rapportée dans la littérature pour des transistors de sexithiophène [98]. L'énergie d'activation pour la

libération des porteurs de charges dans les OFETs est souvent de l'ordre de 10 à 100 meV. L'énergie d'activation obtenue dans le cas des OFETs à base de C₆₀ recuit à 200°C est un élément supplémentaire qui montre que cette couche est plutôt bien organisée puisque l'énergie nécessaire pour activer les charges est faible [99].

La gamme de température utilisée pour mener cette étude est très limitée (jusqu'à 55°C). Ce choix est assumé puisque l'utilisation d'une gamme de température plus élevée participera à la réorganisation de la couche semi-conductrice et modifiera les performances des dispositifs. En effet, l'étude sur les différentes températures de recuit, présentées précédemment, ont montré l'impact de la température sur les caractéristiques électriques ce qui est à éviter dans le cas d'une mesure d'énergie d'activation.

En conclusion et au vu des résultats obtenus ci-dessus, la température de recuit T= 200° C a été choisie pour la suite de l'étude. Les OFETs recuits à cette température présentent les meilleures performances électriques parmi les différentes températures étudiées pour une utilisation dans des circuits électroniques. Dans ces conditions, les transistors obtenus présentent une mobilité d'effet de champ $\mu_{FElin}=0.12 \text{ cm}^2/\text{V.s}$, une tension de seuil $V_{TH}=7.6 \text{ V}$, une pente sous le seuil $SS=3.1 \text{ V/décade}$ et un rapport $I_{DON}/I_{DOFF}=2.7 \times 10^4$.

I.B. Caractérisations et performances électriques des OFETs

I.B.1. Uniformité et reproductibilité des OFETs à base de C₆₀

Une fois le procédé de fabrication optimisé, un grand nombre d'échantillons contenant plusieurs transistors a été fabriqué afin d'étudier la reproductibilité des paramètres électriques et de s'assurer de l'uniformité de ces performances électriques. En effet, la capacité à reproduire un procédé de fabrication d'un échantillon à l'autre et d'obtenir l'uniformité des paramètres électriques des dispositifs sont deux éléments nécessaires pour la réalisation de circuits électriques plus complexes.

Les paramètres électriques présentés sur les histogrammes (Figure 45) ci-dessous concernent 20 OFETs de même dimension W/L obtenus lors de leur caractérisation électrique. Dans cette partie, une discussion sur les méthodes utilisées pour les extraire sera présentée. Ces OFETs sont fonctionnels à 100%, par contre, d'un transistor à l'autre, les valeurs des paramètres diffèrent sensiblement tout en restant dans le même ordre de grandeur.

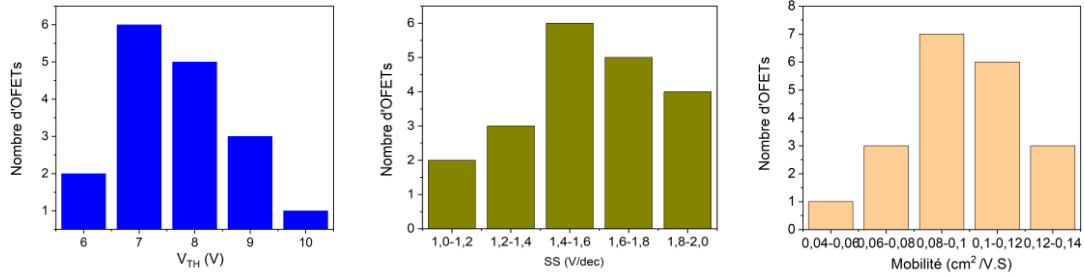


Figure 45 : Histogrammes d'analyse de l'uniformité des caractéristiques électriques pour la tension de seuil (V_{TH}), la pente sous le seuil (SS) et la mobilité d'effet de champ (μ_{FE}).

Paramètre	Moyenne	Ecart-type
μ ($\text{cm}^2/\text{V.s}$)	$9,81 \cdot 10^{-2}$	0,025
V_{TH} (V)	8,38	1,77
SS (V/décade)	1,57	0,24

Tableau 8 : Uniformité des principaux paramètres électriques.

La reproductibilité de la tension de seuil V_{TH} d'un transistor à l'autre est essentielle pour la constitution de circuits électroniques. Elle représente en théorie le basculement d'un état ON à un état OFF des dispositifs. Ici, sa valeur varie entre 6 V et 10 V avec, majoritairement, des valeurs comprises entre 7 V et 8 V. La pente sous le seuil SS doit être la plus faible possible afin de commuter rapidement entre l'état ON et l'état OFF des circuits. Sa valeur se situe majoritairement autour de 1,5V/décade. Cette valeur de SS est très élevée comparée à la valeur théorique de celle des dispositifs à base de silicium monocristallin (autour de 26mV/décade) [100]. La valeur moyenne de la mobilité d'effet de champ se situe autour de $\mu_{FE}=0.1 \text{ cm}^2/\text{V.s}$ avec un écart type évalué à $2.5 \times 10^{-2} \text{ cm}^2/\text{V.s}$.

Ces variations peuvent s'expliquer en partie par la distribution aléatoire des défauts dans la couche active. Cette distribution peut affecter l'uniformité des caractéristiques électriques et plus particulièrement la tension de seuil V_{TH} et la pente sous le seuil SS.

1.B.2. Comportement électrique en statique et en dynamique des OFETs

Pour caractériser les OFETs, les mesures électriques ont été effectuées dans une boîte à gants MBraun sous atmosphère contrôlée en azote. Les caractérisations courant-tension sont réalisées avec un système sous pointes relié à un analyseur Agilent Keithley 2636A qui permet de contrôler le pas et la gamme de mesure.

Le banc de mesure est composé d'un support d'échantillon contrôlé en température qui peut se déplacer suivant les axes x et y associé à une rotation θ . Toutes les mesures et les acquisitions de données sont automatisées à l'aide d'un programme développé sous LabVIEW de National Instruments.

1.B.2.a. Comportement électrique en statique des OFETs

L'optimisation détaillée dans la section précédente a permis d'obtenir les performances électriques présentées et extraites selon une caractérisation statique.

Les méthodes actuellement utilisées pour la caractérisation des OFETs sont issues de la théorie développée dans le cas des transistors de type MOSFET. Il est vrai que les transistors organiques fonctionnent comme des transistors à effet de champ (FET) classiques et présentent des caractéristiques de transfert/sortie proches de celles des MOSFETs. Par conséquent, ces méthodes sont largement employées pour la caractérisation électrique des OFETs. Bien que les hypothèses sur le fonctionnement des transistors organiques soient issues des MOSFETs, il est important de rester critique sur les paramètres extraits par ces méthodes.

En effet, la signification et l'extraction de la tension de seuil dans les OFETs devrait être clarifiée. Dans le cas des OFETs, le passage du régime de déplétion vers le régime d'accumulation des porteurs permettra de définir la tension de seuil. La définition de la tension de seuil adoptée pour les MOSFETs n'est alors plus valide.

En se référant à la Figure 46, le transistor idéal présente une mobilité constante en fonction de la tension V_{GS} avec une tension de seuil V_{TH} et une tension de démarrage V_{ON} confondues contrairement à un OFET. Cette différence est due en grande partie à la présence de pièges dans le SCO et à son interface avec l'isolant qui participe à freiner la formation du canal.

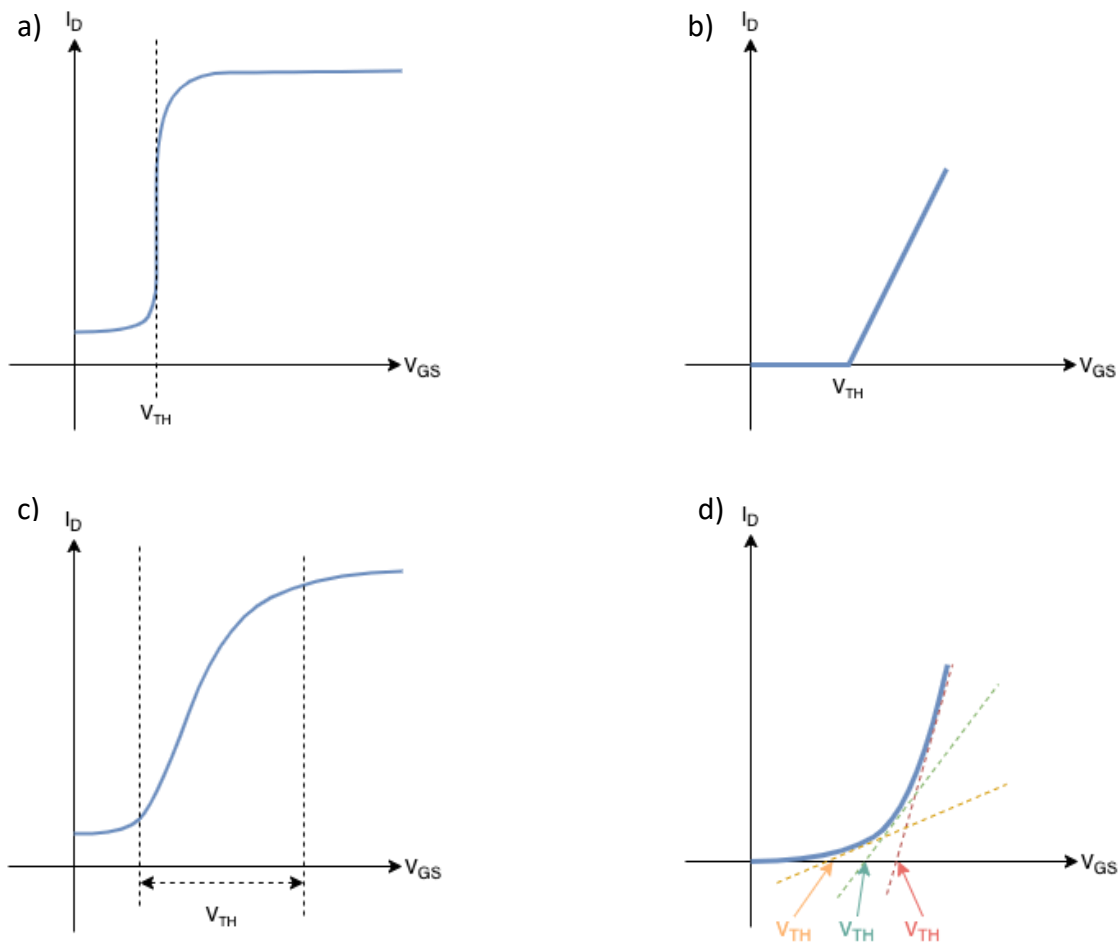


Figure 46 : a) Courbe de transfert en échelle log d'un transistor idéal type MOSFET, b) Courbe de transfert en linéaire d'un transistor idéal montrant une extraction précise de V_{TH} , c) Courbe de transfert en échelle log d'un OFET, d) Courbe de transfert en linéaire d'un OFET montrant les différents choix de pentes menant des extractions de tensions de seuil.

Dans le cas d'un OFET, la caractéristique de transfert est rarement idéale et il est alors compliqué de définir pour quelle tension V_{GS} le canal est entièrement formé. Dans le cas de cette non-idéalité des caractéristiques de transfert des OFETs, le courant I_D ne présente pas un changement abrupt de pente en fonction de V_{GS} . Plusieurs méthodes existent pour extraire la valeur de tension de seuil V_{TH} . Dans cette section, ces méthodes seront utilisées et comparées pour un même transistor. La validité de ces méthodes sera alors discutée.

Dans le cas de la mobilité d'effet champ, il faudra distinguer deux régimes de fonctionnement : le régime linéaire et le régime saturé.

Pour un transistor fonctionnant en régime linéaire, la mobilité d'effet de champ est extraite à partir de la transconductance g_m comme il a été rappelé dans le Chapitre 1 : III.A.2. .Plusieurs critiques peuvent être formulées pour cette méthode. Premièrement, la valeur de transconductance relevée, pour le calcul de la mobilité d'effet de champ, est la valeur

maximale. Cette valeur maximale est souvent extraite pour des valeurs de tension grille-source V_{GS} très élevées qui ne correspondent en aucun cas à des tensions réalistes dans le cas de l'intégration d'un transistor dans un circuit. Deuxièmement, dans le cas d'un OFET, la mobilité d'effet de champ et donc la transconductance est dépendante de la tension V_{GS} . Dans certains cas, la transconductance augmente lorsque V_{GS} augmente et ne présente pas de maximum. Dans ce cas, la valeur de la transconductance est relevée suivant la sensibilité de l'expérimentateur et donc non objectivement. La dernière interrogation concerne la valeur constante de la tension drain-source V_{DS} à considérer. En effet, ce choix ne doit pas être aléatoire mais correspond au changement de régime décrit par les caractéristiques de sortie du transistor. Or, dans la littérature, peu d'études prennent en considération les caractéristiques de sortie pour justifier la valeur de V_{DS} pour extraire la mobilité d'effet de champ.

Pour un transistor fonctionnant en régime saturé, la mobilité d'effet de champ saturée est extraite à partir de la caractéristique électrique $\sqrt{I_D} = f(V)$. Pour que cette extraction soit valide, la tension drain-source V_{DS} choisie doit être supérieure à V_{DSsat} . Pour déterminer V_{DSsat} , les caractéristiques de sortie du transistor sont indispensables. En effet, la distinction des deux régimes linéaire et saturé se fait à l'aide de ces caractéristiques. La définition du point de saturation dépend de la valeur de V_{GS} puisqu'il apparaît pour $V_{DSsat} = V_{GS} - V_{TH}$. Cette valeur s'appelle tension de saturation V_{DSsat} comme présenté sur la Figure 47a).

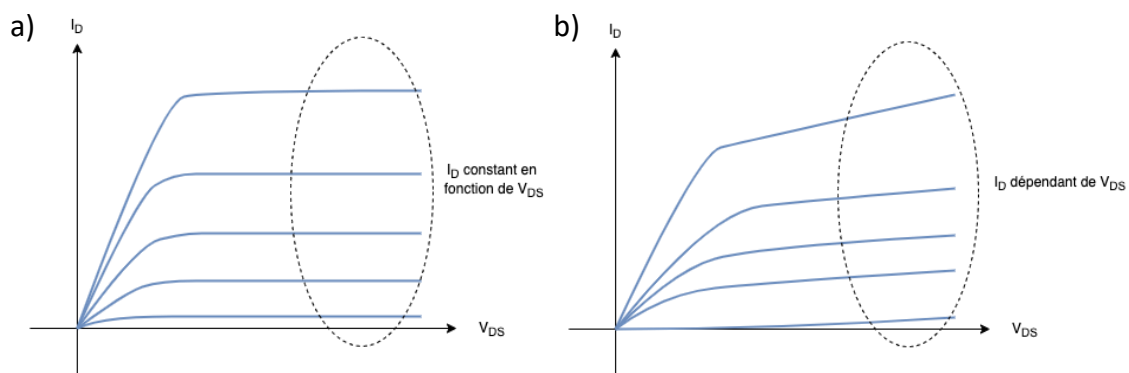


Figure 47 : a) Caractéristiques de sortie d'un MOSFET, b) Caractéristiques de sortie d'un OFET.

Un point essentiel à prendre en considération pour extraire la mobilité d'effet de champ saturée μ_{FEsat} est la non-dépendance de I_D avec V_{DS} dans le régime saturé. En effet, le modèle permettant l'extraction de μ_{FEsat} à partir de la pente de la caractéristique électrique $\sqrt{I_D} = f(V)$ provient de l'équation du courant I_D en régime saturé dans laquelle V_{DS} n'intervient pas.

Or, dans la majorité des études, dans lesquelles les caractéristiques de sorties sont présentées, la non-dépendance de I_D par rapport à V_{DS} n'est pas claire comme schématisée sur la Figure 47b).

Dans cette partie, la tension de seuil V_{TH} sera extraite à partir des différentes méthodes présentées dans le chapitre 1 ainsi que les mobilités d'effet de champ linéaire et saturée.

Dans notre cas, la Figure 48 présente une caractéristique de transfert d'un OFET à base de C_{60} de dimension $W/L=2000\mu m/10\mu m$. Intéressons-nous, dans un premier temps, aux valeurs de mobilité obtenues. En effet, nous avons évalué la mobilité d'effet de champ de deux manières différentes selon le régime de fonctionnement. En régime linéaire et à $V_{DS}= 10 V$, la mobilité d'effet de champ extraite est $\mu_{FElin} = 0,21 \text{ cm}^2/V.s$. Ces valeurs ont été extraites en utilisant les équations présentées au Chapitre 1 : III.A.2.a.

Il est à noter que les mobilités d'effet de champ en régime linéaire sont inférieures à celles extraites en régime saturé mais restent du même ordre de grandeur. Rappelons que dans le cas des transistors inorganiques μ_{FESAT} et μ_{FElin} sont égales parce que les couches sont bien organisées et cristallines.

Cela peut être expliqué par la présence de deux problèmes supplémentaires qui doivent être pris en compte pour une extraction correcte des paramètres, la forte résistance de contact dans les OFETs et la mobilité dépendante de la tension de la grille V_{GS} . En effet, en régime linéaire, le courant de drain est souvent limité par la résistance de contact qui vient du fait que le porteur de charge doit passer une barrière énergétique lorsqu'il est injecté d'un métal à un semi-conducteur. Ceci engendre la création d'un canal non uniforme provoquant des chutes de potentiel localisées menant à une mobilité non constante le long du canal de conduction.

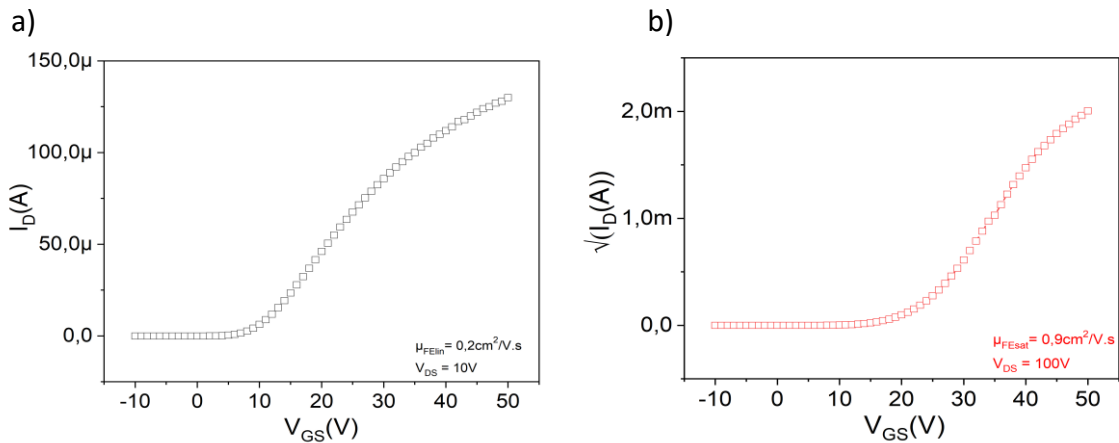


Figure 48 : Caractéristiques de transfert en régime linéaire par la méthode ELR (a) et saturé(b) d'un transistor organique à base de C₆₀.

Le deuxième paramètre important, surtout pour des applications en circuits, est la tension de seuil V_{TH} . Rappelons que dans les dispositifs de type MOSFET à base de silicium, la tension V_{TH} est définie comme la tension de grille V_{GS} pour laquelle le canal passe du régime de faible inversion au régime de forte inversion. La méthode, la plus largement utilisée, pour extraire V_{TH} est l'intersection de la tangente de la caractéristique de transfert au maximum de la transconductance avec l'axe des abscisses V_{GS} . Cependant, pour montrer que l'extraction de ce paramètre reste sujette à discussion, la tension de seuil du même dispositif a été extraite (Figure 49 et Figure 50) selon les différentes méthodes présentées au chapitre 1.

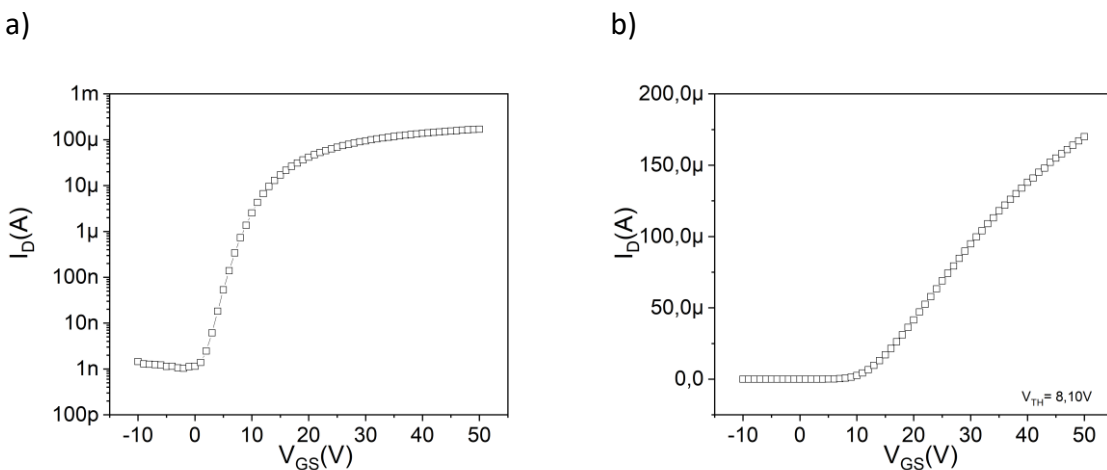
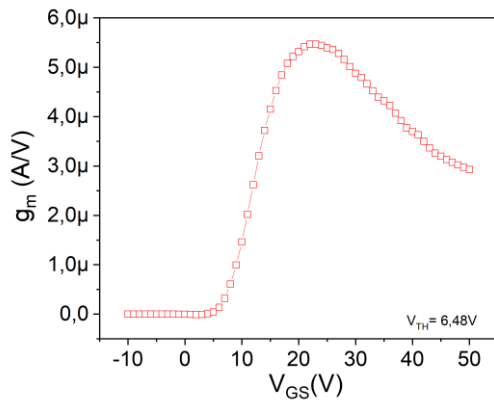


Figure 49 : a) Caractéristique de transfert en échelle logarithmique, b) Caractéristique de transfert en échelle linéaire pour extraction de la tension de seuil V_{TH} par la méthode ELR

a)



b)

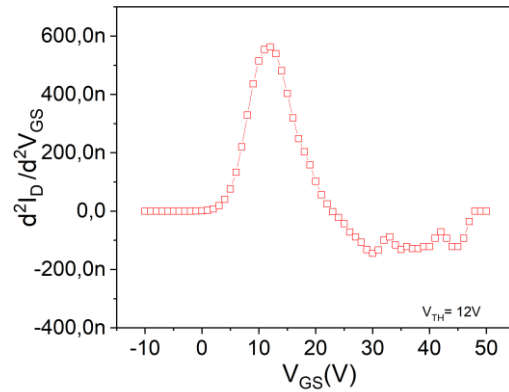
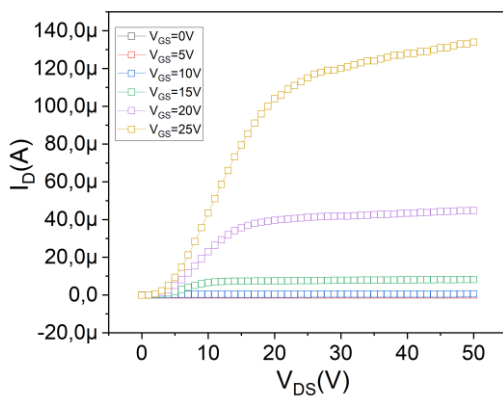


Figure 50 : a) Extraction de la tension de seuil V_{TH} par la méthode SDM, b) Extraction de la tension de seuil V_{TH} par la méthode GMLE

Pour l'OFET présenté dans la Figure 49b), nous retrouvons une tension de seuil V_{TH} en régime linéaire autour de 8,10 V extraite par le biais de la méthode ELR décrite au *chapitre 1, section III, B*. Cependant, par la méthode SDM et GMLE, cette valeur est différente avec 6,48 V et 12 V respectivement (Figure 50). De plus, l'extraction de ce paramètre a aussi été effectuée par une autre méthode très peu utilisée dans la littérature. Il s'agit d'utiliser la courbe issue des caractéristiques de sortie du dispositif et de relever le courant saturé pour chaque tension V_{GS} comme présenté dans la Figure 51a). En traçant la courbe $I_{D_{SAT}} = f(V_{GS})$, on obtient le graphe présenté dans la Figure 51b).

a)



b)

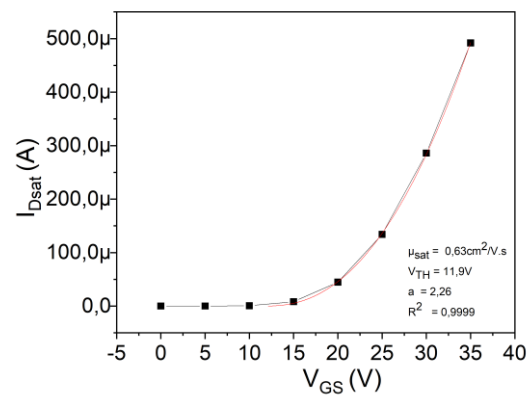


Figure 51 : Caractéristique de sortie de sortie d'un OFET a) et extraction de la tension de seuil via la sortie b).

Ainsi selon l'équation ci-dessus, un modèle à 3 paramètres K , V_{TH} et a est appliqué pour extraire la tension de seuil.

$$I_{D_{SAT}} = \frac{W}{2L} \mu_{SAT} C_{OX} (V_{GS} - V_{TH})^2 \quad (14)$$

$$I_{D_{SAT}} = k(V_{GS} - V_{TH})^a \quad (15)$$

L'application du modèle utilisé dans les MOSFETs via les caractéristiques de sortie pour extraire la tension de seuil a montré des résultats proches du résultat obtenu en linéaire avec $R^2=0,9999$ et $a=2,26$ ce qui justifie d'une bonne cristallisation du matériau.

Grâce à cette méthode et aux équations présentées ci-dessus, la valeur de la mobilité d'effet de champ saturée peut être extraite. La mobilité d'effet de champ saturée est alors $\mu_{sat}= 0,63 \text{ cm}^2/\text{V.s}$. Les différentes valeurs issues des différentes méthodes d'extraction ont guidé notre réflexion sur une nouvelle méthode d'extraction plus adaptée aux OFETs. Cette méthode sera l'objet de la section suivante.

1.B.2.b. Comportement électrique en dynamique des OFETs

Les paramètres électriques extraits précédemment, comme la mobilité d'effet de champ et la tension de seuil, sont liés à la caractérisation statique des OFETs et devraient nous renseigner sur le comportement de ces transistors dans un circuit électronique. En effet, la mobilité d'effet de champ est liée à la vitesse des porteurs dans le canal et peut être reliée à la réponse en fréquence des transistors. La tension de seuil sera liée aux tensions de basculement dans le cas de circuits numériques tels qu'un inverseur ou une porte NAND. Afin d'estimer la validité de ces paramètres électriques statiques, les transistors ont été mesurés en régime dynamique.

La caractérisation dynamique est une méthode simple qui consiste en l'utilisation d'un circuit numérique élémentaire : un inverseur. Pour rappel, un inverseur NMOS comporte un transistor de commande de type N et une charge qui peut être passive (résistance) ou active (transistor monté en diode). Le fonctionnement d'un inverseur NMOS reste identique à un CMOS dans la technologie MOSFET, pour une tension d'entrée $V_e > V_{TH}$ le transistor de commande est passant et la tension de sortie V_s est reliée à la masse par le transistor. Dans le cas où $V_e < V_{TH}$ le transistor est bloqué et la tension de sortie est reliée à la tension d'alimentation V_{DD} via une résistance R (Figure 52).

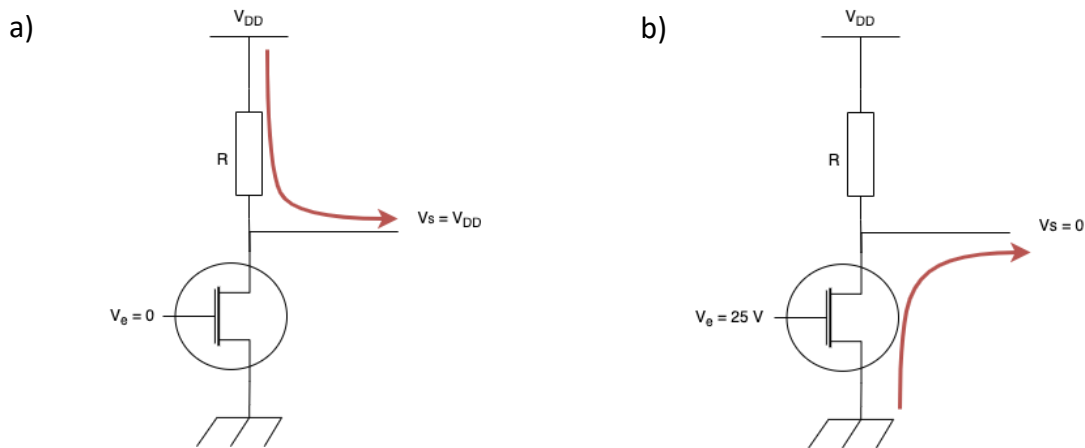


Figure 52 : Mécanisme de fonctionnement de l'inverseur a) lorsque la tension d'entrée $V_e = 0V$ (niveau logique bas), $V_s = V_{DD}$ b) lorsque $V_e = 25V$ (niveau logique haut), $V_s = V_{DD}$.

Tout d'abord, pour réaliser le montage de caractérisation dynamique, il faut déterminer la valeur de la résistance de charge. En effet, le fonctionnement du dispositif de l'inverseur peut être estimé par un point de fonctionnement où la droite de charge de la résistance croise les caractéristiques de sortie des OFETs pour $V_{GS} = 0V$ et $V_{GS} = V_{DD}$. Trois valeurs de résistances ont été testées : $R = 100M\Omega$, $500M\Omega$ et $1G\Omega$. La Figure 53 représente les droites de charge des résistances ainsi que les caractéristiques de sortie du transistor pour $V_{GS} = 0V$ et $V_{GS} = 15V$ avec une tension d'alimentation $V_{DD} = 15V$.

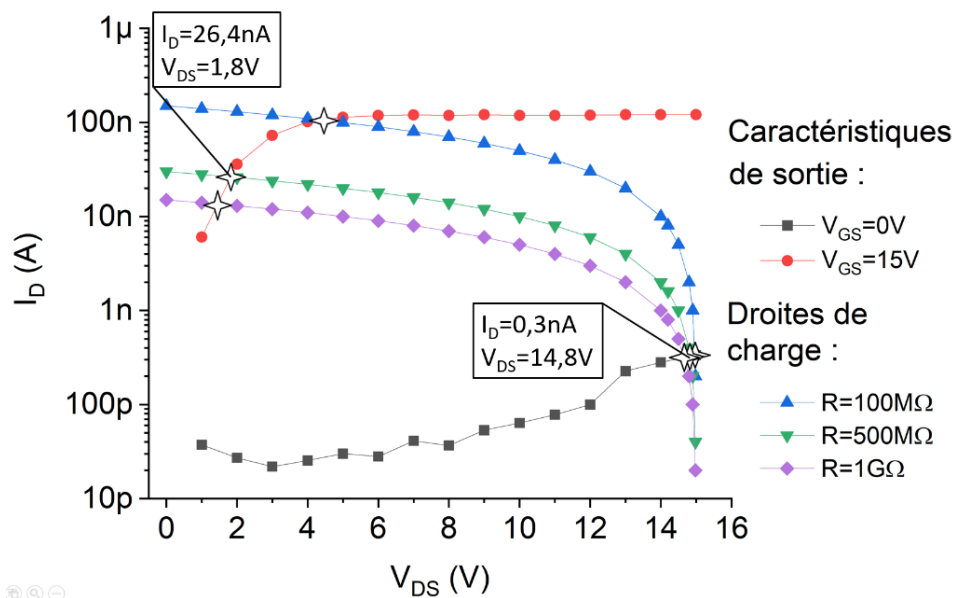


Figure 53 : Droites de charge d'un OFET sur une caractéristique de sortie à $V_{GS} = 15V$ et $V_{GS} = 0V$ en utilisant différentes résistances de $100M\Omega$, $500M\Omega$ et $1G\Omega$.

Il a été constaté que pour avoir le maximum d'excursion en sortie et un temps de montée le plus faible, il faut privilégier une résistance de $R = 500M\Omega$ (voir Tableau 9). En effet, une

résistance de charge $R= 1 \text{ G}\Omega$ permet une excursion de tension sortie légèrement plus élevée mais limitera le fonctionnement en fréquence de notre circuit élémentaire. À l'inverse, une résistance $R= 100 \text{ M}\Omega$ augmente la réponse en fréquence du circuit mais réduit fortement cette excursion (10.5V).

$V_{DD}=15\text{V}$	$V_{ON} \text{ (V)}$	$V_{OFF} \text{ (V)}$	$V_{\text{crête-crête}} \text{ (V)}$
R=100MΩ	14.9	4.4	10.5
R=500MΩ	14.8	1.8	13
R=1GΩ	14.6	1.4	13.2

Tableau 9 : Tension V_{ON} , V_{OFF} et $V_{\text{crête-crête}}$ en fonction de différentes valeurs de résistance de charge.

Un banc de test a donc été mis en place pour caractériser en fréquence ces transistors (Figure 54). Il consiste en un générateur basse fréquence GBF (0-5 V), un amplificateur non inverseur permettant l'amplification du signal d'entrée jusqu'à (0-25 V) et une tension d'alimentation en asymétrie de l'AOP de 28 V (+27/-1 V) qui est nécessaire pour réaliser l'inversion de la tension d'entrée V_e . L'AOP possède une résistance de rétroaction variable permettant de sélectionner la tension d'entrée souhaitée entre 5 V et 25 V. Après l'AOP, un montage AOP suiveur permet l'adaptation en impédance entre les deux étages du circuit et l'oscilloscope est utilisé pour visualiser les signaux d'entrée V_e de sortie V_s . En effet, l'oscilloscope possède une résistance d'entrée $R_e=1 \text{ M}\Omega$. Si l'oscilloscope est placé directement après l'inverseur et que la résistance active du montage inverseur est choisie à $R= 500 \text{ M}\Omega$, le courant se déchargera dans l'oscilloscope et il sera impossible de visualiser la tension aux bornes de l'OFET. La résistance équivalente à l'entrée de l'AOP est autour de $10^{14} \Omega$, ce qui permettra de visualiser la tension de sortie sur l'oscilloscope sans influencer l'inverseur.

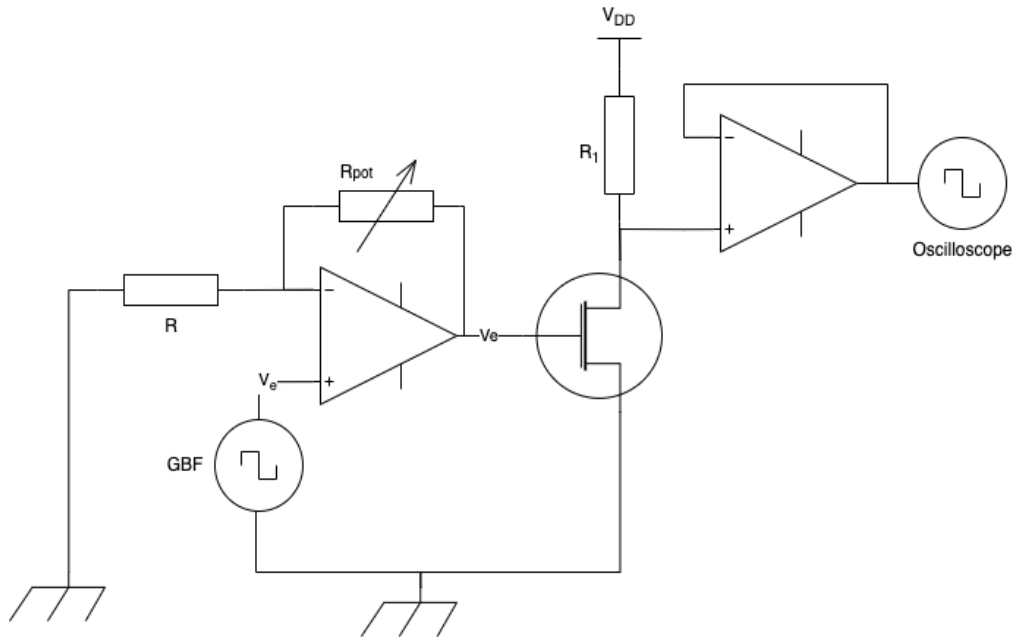


Figure 54 : Circuit intégrant un inverseur NMOS à base de C_{60} .

La Figure 55 présente les caractérisations dynamiques et statiques des inverseurs pour les tensions d'alimentation $V_{DD}= 10\text{ V}$, $V_{DD}= 15\text{ V}$, $V_{DD}= 20\text{ V}$ et $V_{DD}= 25\text{ V}$. La première observation concerne l'excursion de la tension de sortie qui est très faible dans le cas d'une tension d'alimentation $V_{DD}= 10\text{ V}$. Ce résultat est prévisible au regard des intersections entre les caractéristiques de sortie du transistor et la droite de charge pour une résistance $R= 500\text{ M}\Omega$ représentées par les étoiles sur la Figure 55a. À partir d'une tension d'alimentation $V_{DD}=15\text{V}$, la tension de sortie montre quasiment une excursion maximale ($V_{\text{crête-crête}}= 13\text{ V}$). Il s'agit d'un résultat très intéressant puisqu'il montre la possibilité d'utiliser des OFETs à base de fullerène pour la fabrication de circuits électroniques numériques avec des tensions relativement faibles. Des tensions d'alimentation de l'ordre de 15V sont très répandues (e.g. alimentation AOP) dans des circuits électroniques classiques.

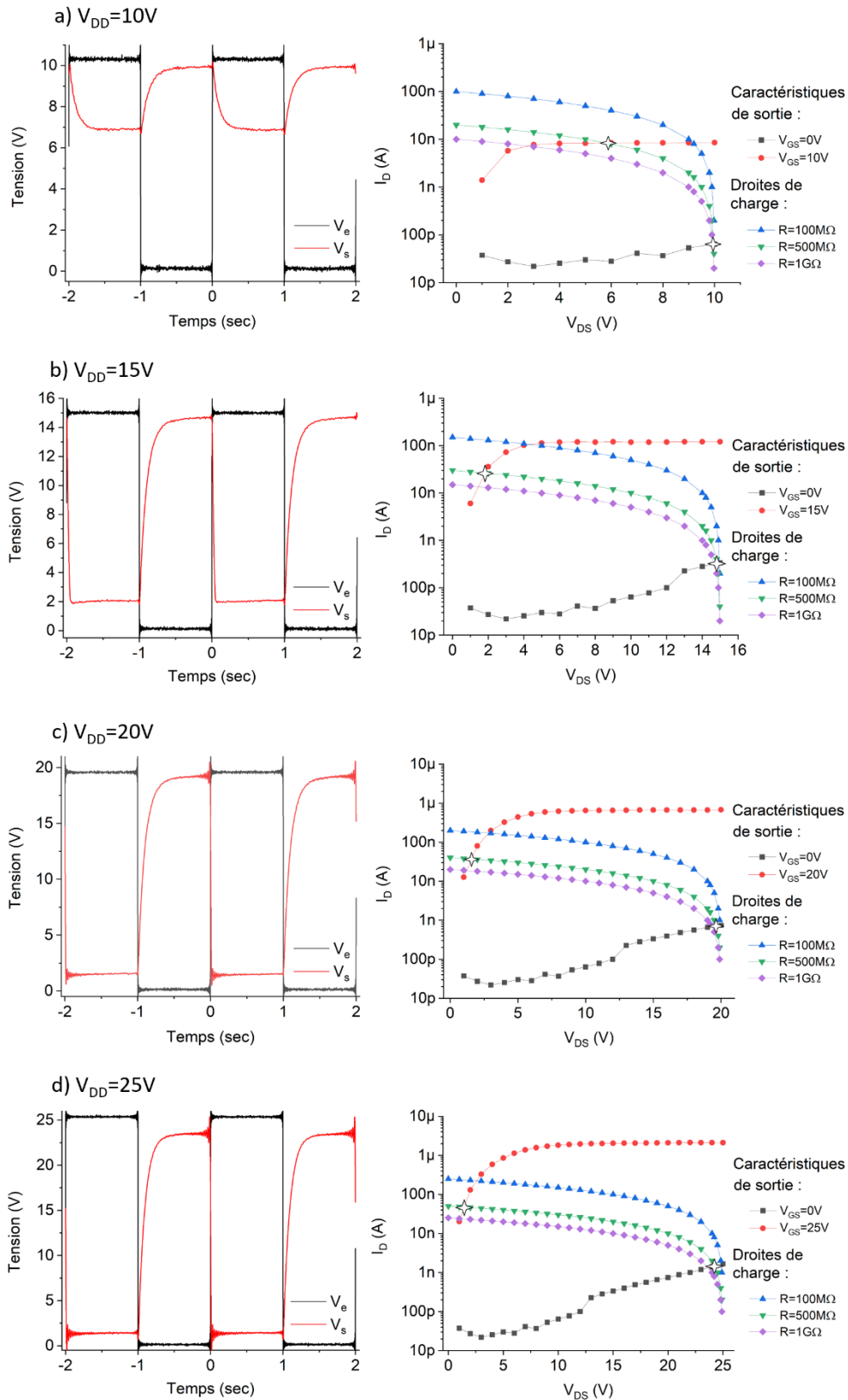


Figure 55 : Réponse dynamique et statique de l'inverseur en fonction de la tension d'alimentation V_{DD} .

L'analyse des caractéristiques dynamiques est un point crucial de ces travaux de thèse puisqu'il pourrait nous permettre d'estimer la vitesse des porteurs dans le canal d'un OFET

pour une application réelle et donc d'évaluer la mobilité d'effet de champ effective du dispositif.

Dans un premier temps, la contribution de la résistance discrète $R = 500 \text{ M}\Omega$ est analysée. En effet, le temps de montée de la tension de sortie est uniquement dû à cette résistance (figure 60). L'extraction des temps de montée dans les cas de tension d'alimentation égale à 15, 20 et 25V, nous donne une valeur, pour ces trois cas, identique avec un temps $t_{\text{montée}} = 227 \text{ ms}$. La résistance discrète $R = 500 \text{ M}\Omega$ et la capacité du montage n'étant pas dépendantes de la tension V_{DD} , ce résultat est cohérent. À partir de cette valeur, un simple calcul ($\tau = 3 \text{ RC}$) est utilisé afin d'estimer la capacité totale du montage qui est estimée à $C_{\text{totale}} = 151 \text{ nF}$. En effet, le temps de charge de cette capacité est équivalent à 3τ lorsque 95% de la tension de sortie est atteinte.

Intéressons-nous maintenant aux temps de transition nécessaires aux porteurs de charges pour traverser le canal de conduction de l'OFET (temps de descente). Il correspond au temps que prendra la couche d'accumulation pour se remplir de ses porteurs de charges lorsque V_{GS} passera de l'état « off » à l'état « on ». Il s'agit du temps de descente de la tension de sortie qui participera à la limitation en fréquence du transistor. Plus ce temps est faible, plus la fréquence de fonctionnement du circuit sera élevée.

Tension de polarisation V_{DD}	25 V	20 V	15 V
Temps de montée (ms)	227	227	227
Temps de descente (ms)	4,2	8,98	36,4
Fréquence de transition F_T (Hz)	238,1	111,36	27,47

Tableau 10 : Extraction du temps de montée, de descente, de F_T .

Pour $V_{DD} = 25 \text{ V}$, le temps de descente relevé est égal à 4,2ms et est relié directement à la fréquence de transition par l'équation suivante :

$$F_T = \frac{1}{\text{Temps de descente}} \quad (16)$$

Lorsque la mobilité d'effet de champ est constante dans le semi-conducteur, la relation de fréquence de transition est donnée par l'équation :

$$F_T = \frac{V_{DD} * \mu_{FE}}{L^2} \quad (17)$$

La mobilité d'effet de champ peut ainsi être évaluée en fonctionnement dynamique de L'OFET (mobilité d'effet de champ moyenne). Cette mobilité d'effet de champ moyenne est estimée à $\mu_{FE\text{moy}}=2,1.10^{-5}\text{cm}^2/\text{V.s}$ à partir de la pente (Figure 56) de la fréquence de transition de l'inverseur en fonction de la tension d'alimentation V_{DD} .

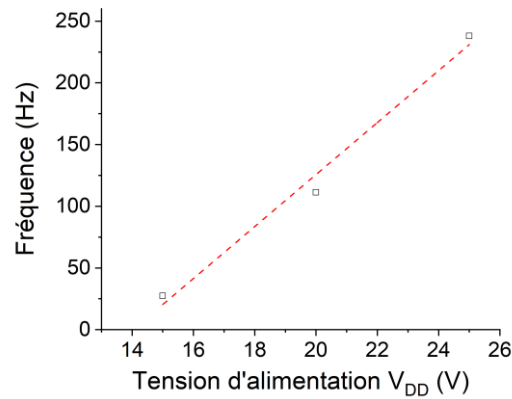


Figure 56 : Fréquences de transition de l'inverseur à base d'OFET en fonction des tensions d'alimentation V_{DD} .

Cette valeur s'avère très inférieure (jusqu'à 10000 fois plus faible) à celle obtenue en utilisant les méthodes classiques d'extraction de la mobilité d'effet de champ en fonctionnement statique. Pour rappel, l'OFET utilisé pour caractériser l'inverseur présentait une mobilité d'effet de champ linéaire $\mu_{FE\text{lin}}=0.21 \text{ cm}^2/\text{V.s}$ et une mobilité d'effet de champ saturée $\mu_{FE\text{sat}}=0.97 \text{ cm}^2/\text{V.s}$.

Cette méthode de caractérisation de la mobilité d'effet de champ permet, grâce à un montage simple, d'accéder à une valeur de mobilité plus réaliste. L'écart observé entre les méthodes classiques et cette méthode dynamique impose une remise en question de l'utilisation du modèle MOSFET pour l'extraction de la mobilité d'effet de champ pour des OFETs.

Il est maintenant bien établi que la mobilité d'effet de champ, extraite à partir des méthodes classiques, peut être surestimée et qu'il faudrait apporter plus d'attention sur la compréhension des phénomènes limitant en fréquence les OFETs afin d'éclaircir le choix des méthodes de caractérisation à utiliser.

De plus, même si la valeur de la mobilité d'effet de champ est bien estimée pour un OFETs, le transistor doit être suffisamment stable électriquement. En effet, si cette valeur chute lors de la polarisation du transistor, la fréquence de fonctionnement du circuit chutera elle aussi. La notion de stabilité électrique est donc essentielle et sera détaillée dans la section suivante.

II. Stabilité électrique des OFETs type N

Les matériaux organiques peuvent être sensibles à divers facteurs environnementaux et électriques qui peuvent causer une dégradation, parfois rapide, des performances électriques des transistors. Or, il est nécessaire d'assurer une robustesse et une stabilité pour intégrer les OFETs dans des applications comme dans des circuits d'adressage de capteurs, des matrices d'adressage pour les écrans, etc. Par conséquent, une analyse de la stabilité électrique des caractéristiques des OFETs est un point important pour le développement futur de ces technologies à l'échelle industrielle.

II.A. Influence des différentes couches et interfaces sur la stabilité de l'OFET

II.A.1. Instabilités localisées dans la couche semi-conductrice

La méthode du gate bias stress a été utilisée par Brown en 1997 pour étudier la stabilité d'un transistor BGBC à base de pentacène comme couche active, l'or comme électrodes de contact, l'oxyde de silicium et le nitrure de silicium comme isolant. Le décalage de la tension de seuil s'est avéré similaire en changeant l'isolant, concluant à un piégeage localisé dans le volume du film semi-conducteur de pentacène [101].

Wrachien en 2015 confirme, grâce à son étude, le rôle majeur du SCO dans la génération de défauts, et minimise ainsi l'effet de l'isolant [102]. Afin d'évaluer l'impact de la couche active, Chang et Subramanian ont étudié l'effet du stress en tension sur le décalage de la tension de seuil pour des épaisseurs différentes de pentacène polycristallin [97]. Ils ont observé une dégradation plus rapide du SCO le plus épais, ce qui indiquerait une présence de pièges dans le SCO et à l'interface SCO/isolant. Selon eux, l'augmentation de l'épaisseur a impacté les premières couches du SCO se trouvant proches ou à l'interface avec l'isolant. Cette analyse paraît plutôt cohérente avec notre étude précédente sur les performances électriques liées à l'épaisseur du C_{60} .

De notre côté, la structure d'OFET, à base de C_{60} comme couche active, présente une stabilité électrique faible démontrée par la méthode de la polarisation continue pendant 600 secondes. Il s'est avéré qu'il ne restait plus que 1% du courant initial de drain. Pour prouver l'impact du semi-conducteur sur la stabilité électrique des OFETs, et en utilisant la même structure d'OFET avec un SCO différent le $IF(CN_2)_2$ (para), il a été observé une nette amélioration de la stabilité avec 50% du courant initial I_D après le stress électrique (Figure 57).

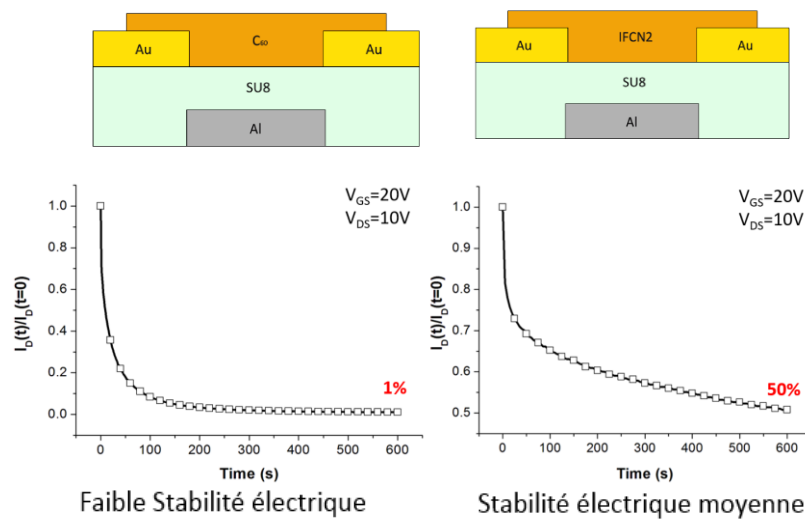


Figure 57 : Evolution temporelle du courant de drain pour des OFETs à base de deux SCO différents.

II.A.2. Instabilités localisées à l'interface SCO/électrodes source et drain

C'est aux électrodes de source et de drain que sont injectées et collectées les charges dans le SCO à travers le canal. L'influence des électrodes de contact sur la stabilité électrique des OFETs est un vaste sujet de recherche qui mérite beaucoup d'attention. La majeure difficulté rencontrée à l'interface SCO/électrodes source et drain est la résistance de contact qui dépend essentiellement de la morphologie du SCO et de la barrière d'énergie d'injection de charge à cette interface. Cette résistance de contact est très élevée, avec une résistivité pouvant atteindre plus de $100 \Omega cm$ comparé à $0,1 \Omega cm$ pour les transistors inorganiques à base de silicium [103]. Différentes études ont mis en évidence la relation entre l'augmentation de R_C pendant le stress électrique et son impact sur la stabilité électrique des transistors. Adoptant une structure BGBC, un autre problème provient de la morphologie différente du SCO au niveau des contacts. En effet, la croissance cristalline du SCO ne va pas être similaire sur les différentes surfaces impliquant ainsi des énergies très dissemblables et une mauvaise injection des charges dans le canal. Une solution pour remédier à ces problèmes est de procéder à une modification chimique des électrodes source et drain à l'aide d'un greffage de monocouches auto-assemblées (SAMs) sur leur surface. Cette solution va modifier l'énergie de surface permettant de réduire le désordre morphologique aux niveaux des contacts et en conséquence diminuer la résistance de contact. Cette stratégie d'amélioration des transistors a été l'objet d'une étude au sein de notre équipe par M.Robin [47]. Cette étude consiste en

l'utilisation de trois molécules thiols DABT (4-diméthylamino-benzenethiol), PFBT (pentafluorobenzenethiol), et ODT (1-Octadécane-thiol) (Figure 58) pour fonctionnaliser les électrodes source et drain en or puis un dépôt de couche semi-conductrice à base de C₆₀.

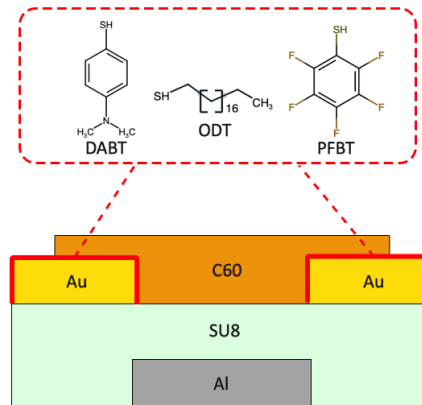


Figure 58 : Structure chimique des molécules utilisées pour modifier les électrodes sources et drain

D'un point de vue morphologique et en se basant sur des images AFM 3D (Figure 59), cette fonctionnalisation de l'or aux thiols a entraîné une diminution de la rugosité de surface respectivement ($\sigma = 0,25 \text{ nm}$; $0,04 \text{ nm}$; $0,08 \text{ nm}$ et $0,04 \text{ nm}$) pour du C₆₀ déposé sur les électrodes d'Au, d'Au-ODT, d'Au-PFBT et d'Au-DABT. Une augmentation de la taille des grains a aussi été observée de 10 nm pour l'Au, jusqu'à 27 nm pour les électrodes fonctionnalisés au DABT.

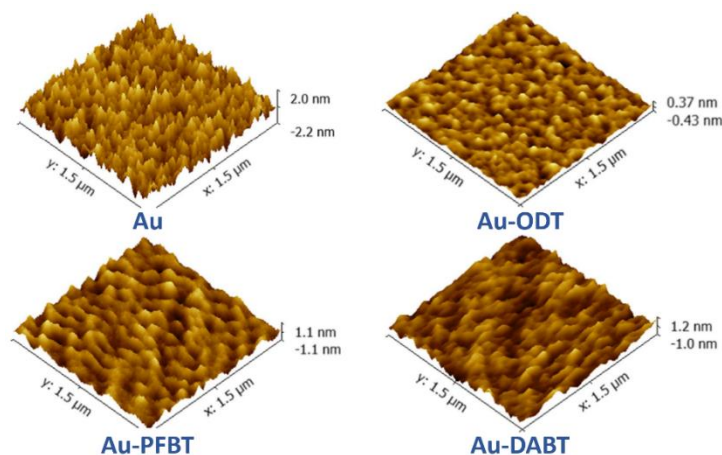


Figure 59 : Images AFM 3D pour une couche de C₆₀ déposée sur une surface d'Au, d'Au-ODT, d'Au-PFBT et d'Au-DABT.

Pour résumer, la modification des électrodes d'or par des SAMs de thiols a permis une nette amélioration de l'organisation de la couche active, résultat qui peut être synonyme d'une réduction de la quantité des pièges comparé aux électrodes d'or non fonctionnalisées.

En ce qui concerne la stabilité électrique de ces OFETs, des mesures en polarisation continue pendant 3600 secondes présentant la décroissance du courant I_D ont été réalisées (Figure 60). Une faible stabilité des électrodes d'or a été observée avec une dégradation de 98,8% du courant de drain initial, contre 97% pour l'électrode d'Au-ODT, 93,4% pour l'Au-PFBT, et une nette amélioration de la stabilité avec uniquement 56,3% de dégradation de I_D pour l'électrode à base d'Au-DABT. En ce qui concerne les mesures d'hystérésis pour les quatre cas d'OFETs, il a été démontré que l'interface SCO/électrodes source et drain est à l'origine du décalage de la tension de seuil ΔV_{hyst} indiquant une claire diminution de la densité de pièges pour les contacts à base d'Au-DABT (Figure 61)

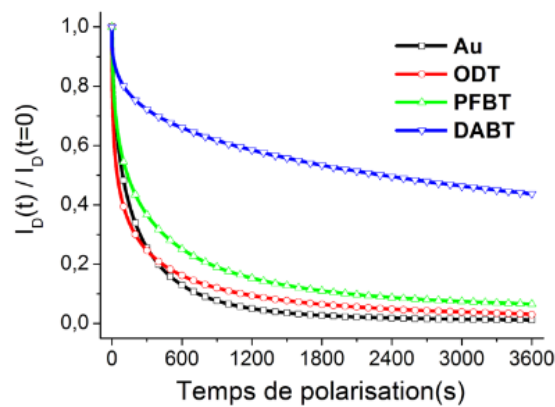


Figure 60 : Evolution temporelle normalisée du courant I_D pour des OFETs fonctionnalisés avec différentes molécules thiol.

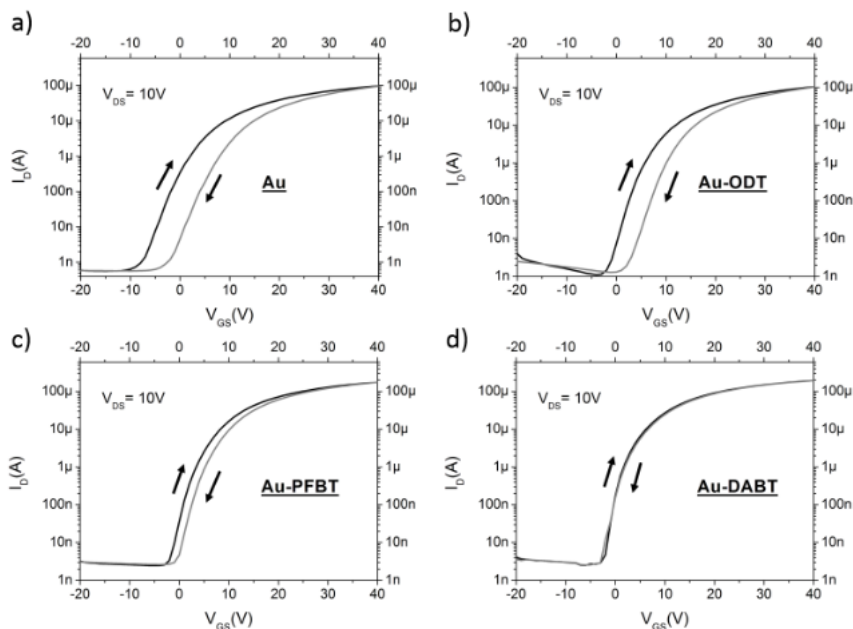


Figure 61 : Caractéristiques de transfert avec hystérésis mesurées en régime linéaire pour des OFETs avec des électrodes drain/source non fonctionnalisées a) ; et modifiées avec le thiol : b) ODT ; c) PFBT ; d) DABT.

Pour conclure, une forte désorganisation au niveau de l'interface SCO/électrodes source et drain d'or provoque une faible injection de charges. La stratégie de fonctionnalisation des électrodes a abouti à une augmentation de la taille des grains, une réduction de la résistance de contact et une amélioration de la stabilité électrique des OFETs.

II.A.3. Instabilités localisées dans le volume isolant de grille et l'interface SCO/isolant

Le piégeage au niveau de l'isolant ou à l'interface SCO/isolant peut aussi être à l'origine des instabilités électriques.

Dans le cadre de ces travaux, la SU8 est utilisée comme diélectrique. Afin de passiver les défauts pouvant provenir de la surface de la couche de la SU8, une fonctionnalisation à l'OTS (Octadecyltrichlorosilane) a été réalisée (Figure 62a). Cette molécule est généralement utilisée pour fonctionnaliser les isolants à base d'oxyde [104] car il semblerait qu'un isolant à forte constante diélectrique de type oxyde associé à une couche de SAMs permettrait de combiner les avantages de chacun, à savoir favoriser l'obtention d'une capacité de surface élevée $C_{total} = C_{oxyde} + C_{SAMs}$ grâce au diélectrique à forte permittivité et améliorer la qualité de l'interface en réduisant le désordre énergétique grâce au SAMs.

Les images AFM 3D (Figure 62b)c) extraites pour une couche de C₆₀ évaporée sur la SU8 toute seule et ensuite sur la SU8-OTS, montrent que la morphologie de la couche active est bien dépendante de l'isolant avec une diminution de la rugosité mais aussi de la taille des grains pour le C₆₀ sur SU8/OTS.

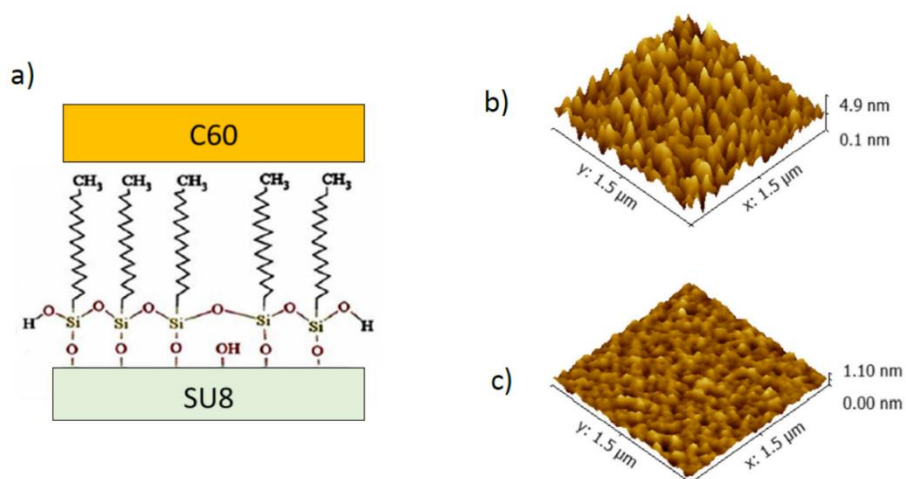


Figure 62 : a) Fonctionnalisation de l'isolant SU8 par l'OTS, Images AFM 3D correspondants à une couche de C₆₀ déposée sur une surface de : b) SU8, c) SU8 fonctionnalisé avec l'OTS.

Cependant, il a été démontré que cette modification de l'isolant SU8 par la fonctionnalisation à l'OTS, a nettement réduit les performances électriques avec une réduction nette de la mobilité d'effet de champ d'un facteur 5 comparé à l'OFET à base SU8 non fonctionnalisé. Cela est peut-être dû à la diminution de la taille des grains observée par les mesures AFM. La stabilité électrique, quant à elle, a été évaluée en utilisant la méthode du gate bias stress (Figure 63) qui a montré un décalage élevé de la tension de seuil dans le cas de l'isolant SU8-OTS mettant en évidence une mauvaise qualité de l'interface SCO/isolant. L'OFET à base d'isolant non fonctionnalisé a montré une plus faible dégradation de V_{TH} et en conséquent une meilleure stabilité électrique.

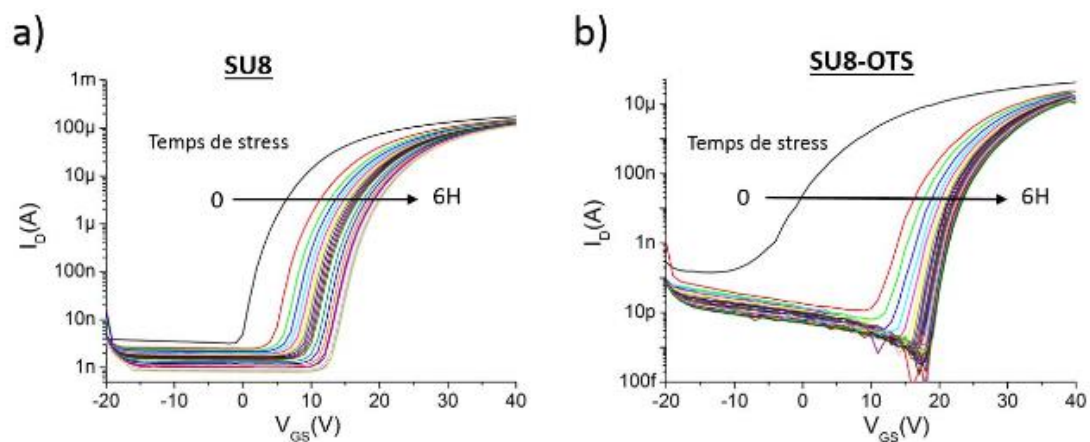


Figure 63 : Évolution des caractéristiques de transfert durant le stress électrique pour l'isolant: a) SU8; b) SU8-OTS .

En résumé, l'étude a démontré une réduction non seulement des performances au niveau des paramètres électriques du transistor mais aussi une dégradation de la stabilité électrique, prouvant le rôle important de l'isolant dans l'amélioration de la stabilité électrique.

II.B. Influence du gate bias stress sur la stabilité électrique des OFETs de type N à base de

C₆₀

Il est clair que la stabilité électrique est un paramètre indispensable pour l'utilisation des OFETs dans les circuits électroniques. Comme mentionné dans les sections précédentes, elle peut être évaluée par l'analyse de l'évolution des paramètres électriques du transistor soumis à une polarisation de l'électrode de grille « gate bias stress ».

Rappelons que les OFETs, fabriqués dans le cadre de cette thèse, utilisent comme isolant de grille une résine photosensible à base d'époxy : la SU8. Ce choix, en plus d'être motivé par notre besoin de réaliser des OFETs entièrement organiques dans un avenir proche, permettra

de mieux comprendre le comportement et l'influence d'une interface organique/organique. De plus, comme la morphologie de la surface du diélectrique de la grille affecte la croissance de la couche semi-conductrice, la SU8 déposée en solution assure une interface moins rugueuse entre les couches.

Bien que la mobilité d'effet de champ, la tension de seuil, le rapport de courant $I_{D_{on}}/I_{D_{off}}$ et la pente sous le seuil issus des caractérisations électriques des transistors fournissent des informations importantes sur les performances électriques, elles ne sont pas suffisantes pour comprendre le comportement réel dans un circuit. C'est pour cela que l'évaluation de la stabilité électrique sous stress (gate bias stress) est une donnée centrale pour l'intégration des OFETs dans des circuits complexes.

D'un point de vue expérimental, les OFETs à base de C_{60} sont soumis à un stress électrique qui consiste à appliquer une tension de polarisation élevée sur l'électrode de grille pour maintenir l'OFET en régime passant « ON-state ». Le stress est appliqué pendant une durée totale de 6 heures. À intervalle régulier, la tension de stress est arrêtée pour mesurer une caractéristique de transfert à $V_{DS} = 10\text{ V}$ (Figure 64a)). Les premières observations sont que le courant maximum à $V_{GS} = 40\text{ V}$ diminue avec le temps de polarisation alors que la tension de seuil augmente. L'évolution de la tension de seuil en fonction du temps de stress selon le modèle mathématique en exponentielle étirée « stretch exponential » est présentée sur la Figure 64b). Ce modèle repose sur l'hypothèse d'une redistribution énergétique des pièges en exponentielle dans le semi-conducteur.

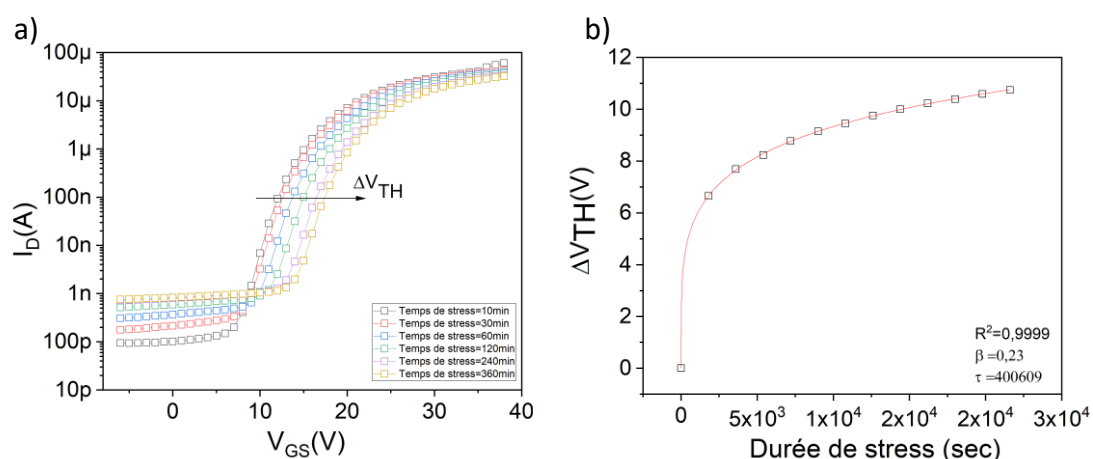


Figure 64 : a) Évolution des caractéristiques de transfert durant le stress électrique pendant 6 heures, b) Évolution du ΔV_{TH} associée au gate bias stress en fonction du temps du stress et son lissage par la fonction en exponentielle étirée (rouge).

La ligne rouge correspond à l'équation du modèle en exponentielle étirée, modèle qui met en cause des défauts dans le SCO. Le lissage est obtenu avec un facteur de corrélation $R^2 = 0.9999$. Les paramètres de lissage $\beta = 0,23$ reflétant la largeur de la distribution des pièges semble plus faible que certaines valeurs annoncées dans la littérature ($0,5 < \beta < 0,9$) [105] [106] [107], ce qui indiquerait une meilleure structuration et un désordre plus faible dans le cas de nos OFETs. En ce qui concerne l'autre paramètre de lissage τ qui correspond au temps de piégeage, les valeurs dans certaines publications [108] le situe entre $10^3 < \tau < 10^5$. Dans notre cas, la valeur obtenue est $\tau = 4 \times 10^5 \text{ sec}$. Cette valeur se situe dans la fourchette haute de ce qui est annoncé dans le cas des OFETs, ce qui indiquerait un temps de piégeage moins rapide et donc une meilleure stabilité électrique des transistors à base de C_{60} associée à la SU8 comme isolant de grille. Une étude récente et pertinente confirmant une meilleure stabilité électrique de la structure à base de $C_{60}/SU8$ a été reportée dans la littérature [109]. Elle consiste en l'utilisation de la même résine en tant qu'isolant de grille mais avec le Dihydroindénofluorene $IF(CN_2)_2$ comme matériau semi-conducteur. Cette même étude a relevée, via l'application du modèle en exponentielle étirée, les paramètres de lissages suivant $\beta = 0,28$ et $\tau = 2 \times 10^3 \text{ sec}$.

III. Stabilité à l'air des OFETs de type N

Les OFETs sont les éléments de base des futurs circuits électroniques organiques. L'objectif d'augmenter la mobilité d'effet de champ est une des principales recherches dans le domaine des semi-conducteurs organiques. Aujourd'hui, certains OFETs ont même atteint des mobilités d'effet de champ comparables à celles du silicium amorphe. Le deuxième objectif indispensable dans l'industrialisation des applications à base de transistors organiques est la stabilité à l'air des dispositifs. En effet, lorsqu'ils sont à l'extérieur de la boîte à gant, la plupart des dispositifs à base de SCO sont très sensibles aux éléments oxydants présents dans l'atmosphère (O_2, H_2O) et montrent ainsi une dégradation des performances électriques. Cette dégradation est souvent plus importante dans le cas des OFETs de type N. Cette problématique liée à la stabilité et à la durée de vie des composants organiques est critique pour l'ensemble des applications visées. La mise sur le marché de circuits organiques est donc conditionnée par la levée de ce verrou technologique.

III.A. Impact de l'environnement ambiant sur la stabilité électrique

Plusieurs groupes de recherche ont consacré leurs travaux à étudier la stabilité à l'air des dispositifs à base de semi-conducteurs organiques. Ils ont montré que l'atmosphère ambiante et notamment l'oxygène et l'humidité provoqueraient la détérioration des performances des OFETs [110]. Des travaux réalisés par une équipe italienne montrent une nette diminution du courant de drain et une réduction de la mobilité d'effet de champ à presque 50% de sa valeur initiale après plusieurs jours de stockage à l'air. Ils ont mis en évidence le rôle prédominant de l'oxygène en faisant la même étude mais, avec cette fois, le stockage des dispositifs sous oxygène pur. Ils observent une diminution de la mobilité d'effet de champ de leurs OFETs d'environ 90% comparée à sa valeur de départ avec une structure BGTC [111]. En effet, l'oxydation par l'oxygène et le piégeage d'électrons par l'eau ou l'humidité présents dans l'atmosphère est facilitée par l'utilisation de semi-conducteurs de type N caractérisés par un niveau LUMO faible [112]. Ces petites molécules pénètrent facilement dans les couches organiques d'un transistor et leur réaction avec les SCO induit une dégradation non négligeable de la stabilité électrique des dispositifs. Pour obtenir des OFETs stables à l'air, la couche active doit être stable et les électrodes ne doivent pas s'oxyder. Généralement, pour favoriser l'injection des électrons dans un semi-conducteur de type N, il est préférable d'utiliser des métaux tels que le calcium, l'aluminium ou le magnésium. Toutefois, ces métaux sont oxydables et très instables à l'air. C'est pour cette raison, entre autres, que nous utilisons l'or pour nos structures d'OFETs car nous prenons en compte le travail de sortie du métal dans l'amélioration de la stabilité à l'environnement ambiant. Toute la difficulté provient, après l'injection dans la couche semi-conductrice, du fait de l'instabilité des espèces anioniques créées, et en particulier des carbanions formés vis-à-vis de l'oxygène ou l'humidité, ce qui causent leur oxydation. Anthopoulos et son équipe [113] ont expliqué en 2009 que les molécules ayant un niveau LUMO supérieur à 4 eV sont moins sensibles à l'air. Une étude menée par l'équipe de Ye Qun en 2013 [114] a affirmé que l'inconvénient d'utiliser des matériaux à un niveau d'énergie LUMO trop basse favoriserait l'apparition d'un processus de dopage qui augmenterait considérablement le courant I_{DOFF} de l'OFET. Au-delà de ces différentes études, la majorité de la communauté scientifique considère que le niveau LUMO doit être compris entre $-4,1$ eV et $-4,4$ eV favorisant ainsi un transport durable des charges

négatives suite à l'exposition à l'air sans la création d'un phénomène de dopage [32]. Rappelons tout de même que dans notre cas, le C_{60} possède un niveau LUMO de $-3,6 \text{ eV}$.

Dans la suite du chapitre, une étude de stabilité électrique des dispositifs à base de C_{60} soumis à une exposition à l'air sera présentée ainsi que des solutions d'encapsulation dans le but de minimiser leur dégradation.

III.A.1. Impact de l'oxygène

L'inconvénient majeur des semi-conducteurs organiques, et surtout des types N, est leurs instabilités vis-à-vis de l'oxydoréduction qui engendre une dégradation rapide des performances électriques du transistor organique lorsqu'il est exposé à l'air, avec en particulier une diminution du rapport de courant I_{DON}/I_{DOFF} . Rappelons qu'un OFET de haute performance est caractérisé par un courant de sortie I_{DON} élevée, un rapport de courant élevé et une forte mobilité d'effet de champ.

Différents mécanismes peuvent expliquer la dégradation des OFETs suite à l'exposition à l'oxygène. En effet, la stabilité des SCO est liée à la valeur de leur potentiel d'oxydation. Plus cette valeur sera faible, plus l'oxydation à l'oxygène sera facilitée. Dans le cas des polymères, De Leeuw et al. [112] parlent d'une valeur critique du potentiel d'oxydation autour de $4,9 \text{ eV}$ en dessous de laquelle le matériau sera plus sujet à être instable en présence d'oxygène.

D'après L. Kalb et al. [115], lors de l'exposition à l'oxygène, des états de piège sont créés dans le gap du semi-conducteur. Il en résulte une dégradation du SCO qui peut être accélérée par la présence de lumière UV et donc de radicaux et d'ozone.

III.A.2. Impact de l'humidité

Comme pour l'oxygène, l'impact de l'humidité mérite encore d'être éclairci. La présence d'eau peut également entraîner une baisse de la mobilité. En effet, cet impact peut être expliqué par une diffusion des molécules d' H_2O à travers les joints de grains des SCO, provoquant une modification des interactions moléculaires et entraînant un ralentissement du transport de charges inter-grains. Ces molécules polaires d'eau peuvent interagir avec les charges injectées dans le canal induisant une dégradation des performances électriques [116]. Selon Qiu et al. [117], une diminution de la mobilité de 30 % après un stockage à l'air est observée qu'ils attribuent à un changement de la morphologie de la couche semi-conductrice causé par la diffusion des molécules d'eau. Sharma et al. [118] ont, quant à eux, observé que le décalage

de la tension de seuil est occasionné par un mécanisme de déportation de l'eau lorsque le stress électrique est réalisé à l'air. Ainsi, lorsque le transistor est soumis à une tension de stress négative, les charges accumulées dans le canal, sous l'effet de ce potentiel, peuvent réagir avec les molécules d'eau présentes près de l'interface entre le semi-conducteur et l'oxyde et ainsi former des protons. Ces derniers peuvent diffuser dans la couche d'oxyde et les charges se retrouvent piégés et ne participant plus à la conduction électrique.

III.B. Etat de l'art des techniques d'encapsulation des dispositifs à base d'OFETs

Sur la base des éléments présentés ci-dessus, nous avons une compréhension préliminaire du mécanisme général de l'instabilité des OFETs exposés à l'environnement ambiant. Cette instabilité est étroitement liée aux effets de piégeage de charges et de dopage induits par l'humidité et l'oxygène dans l'air. Cela résulte des joints de grains et des défauts dans le SCO, et à son interface avec le diélectrique de grille.

Plusieurs stratégies ont été proposées dans différents travaux de recherche pour améliorer la stabilité à l'air des OFETs. La principale méthode consiste à remplacer les films minces polycristallins de la couche semi-conductrice qui présentent généralement de nombreuses microstructures qui peuvent générer une forte densité d'états localisés profonds, ce qui entraîne une instabilité à l'air des OFETs. Par rapport aux films minces polycristallins, les monocristaux sans joint de grains et avec peu de défauts comme pour le rubrène promettent une meilleure stabilité des dispositifs [119]. Certes, cette méthode paraît, au premier abord, la plus évidente mais en réalité ne correspond pas au cahier de charge de la réalisation d'une électronique flexible, bas coût, avec des méthodes de fabrication les moins complexes possibles pour des raisons déjà présentées au Chapitre 1 : I.B.2.a.

Une autre approche présentée par Feng et al. consiste à utiliser un mélange de SCO et de polymère isolant (Tips-pentacène et Polystyrene) déposés sur les électrodes de contact par drop casting. Ils ont pu, grâce à cette méthode, réaliser des OFETs de type P stables à l'air ambiant pour une longue durée (28 jours) [120]. Cette stratégie est prometteuse car peu coûteuse et ne nécessite pas des procédés de fabrication complexes. Par contre, la réalisation de ce mélange nécessite l'utilisation de solvants toxiques dont il est préférable de se passer dans la mesure du possible afin envisager une électronique verte et écoresponsable dans l'avenir.

L'instabilité à l'air induite par le piégeage des charges est aussi étroitement liée aux propriétés de surface de la couche du diélectrique de la grille, ainsi la surface peut être modifiée par un traitement hydrophobe, comme par l'introduction d'une fine couche interfaciale de polymère, et l'utilisation de diélectriques multicouches. L'introduction de ces couches supplémentaires peut ainsi inhiber l'absorption de la vapeur d'eau et de l'oxygène, et donc ralentir le processus de piégeage des charges à l'interface.

Une autre option du dispositif pour empêcher la diffusion d'oxygène et d'humidité dans les OFETs est l'encapsulation. Dans le cadre de cette thèse, notre étude s'est focalisée sur cette dernière méthode qui sera détaillée dans la suite du chapitre.

Actuellement, un certain nombre d'approches pour encapsuler les dispositifs organiques ont été développés et utilisés dans l'industrie, notamment l'emploi de capots en verre ou en plastique traités avec des films barrières et scellés hermétiquement à l'aide de résine spécifique (type époxy ou acrylate) durcie aux UV. Cette méthode d'encapsulation présente de nombreux défauts tels que le coût, le temps et la complexité du procédé de fabrication. Encore plus problématique, l'emploi de ces matériaux rigides n'est pas adapté à l'électronique flexible, un des objectifs de cette thèse. C'est pourquoi, une encapsulation souple en utilisant des couches minces suscite un plus grand intérêt en raison des multiples avantages comme le faible coût, la légèreté, la transparence et une grande souplesse mécanique des dispositifs.

De nombreuses études se sont concentrées sur des méthodes d'encapsulation utilisant des couches minces inorganiques à base d'oxyde ou de nitrure par exemple ou hybrides organique/inorganique déposées par des technologies standards de dépôt telles que le dépôt physique en phase vapeur PVD (évaporation, pulvérisation) et le dépôt chimique en phase vapeur CVD, méthodes assurant de bonnes propriétés barrières à l'air. Cependant, les espèces physico-chimiques employées pour ces techniques telles que le plasma, les précurseurs chimiques et la haute température de dépôt peuvent gravement détériorer le film semi-conducteur organique rendant ainsi les OFETs moins performants ou non fonctionnels. C'est pourquoi, l'encapsulation à base de couches minces organiques, avec des conditions de dépôt similaires à celles de la couche active, est le choix qui semble le plus judicieux et le plus cohérent avec notre objectif de maîtriser la fabrication d'OFET avec le maximum de couches organiques.

IV. Effets de l'encapsulation sur la stabilité électrique

Cette partie du chapitre sera consacrée à l'étude de l'évolution des OFETs de type N à base de C_{60} après leurs expositions à l'environnement ambiant en présence d'oxygène, d'humidité et de lumière. Nous évaluerons leurs performances électriques après leurs mises à l'air. Ensuite, les OFETs seront encapsulés par une évaporation de couches minces organiques puis une analyse de l'impact de cette couche sur l'amélioration de la stabilité sera discutée.

IV.A. Exposition à l'air des OFETs de type N à base de fullerène C_{60}

Des transistors organiques de type N à base de C_{60} sont réalisés selon les étapes, les conditions et les paramètres de fabrication détaillés dans la première section du chapitre 2.1.

Les caractéristiques de transfert des OFETs ont été relevées pour évaluer les performances électriques et avoir un référentiel des paramètres avant l'exposition à l'air pour ensuite les comparer à ceux après exposition. Après une première mesure de caractéristique de transfert dans un environnement contrôlé, le dispositif a été sorti à l'air pour une durée de 15 min puis rentré à nouveau en boîtes à gants pour être à nouveau caractérisé afin d'évaluer l'impact de l'air sur les performances électriques initiales. Le dispositif a été exposé à l'air une deuxième fois pendant 30 min, et sa nouvelle caractéristique de transfert a été relevée. Cette démarche a été répétée plusieurs fois en doublant à chaque fois la durée d'exposition à l'air. L'OFET, présenté sur la Figure 65, a subi une durée totale d'exposition à l'air de 3h45min.

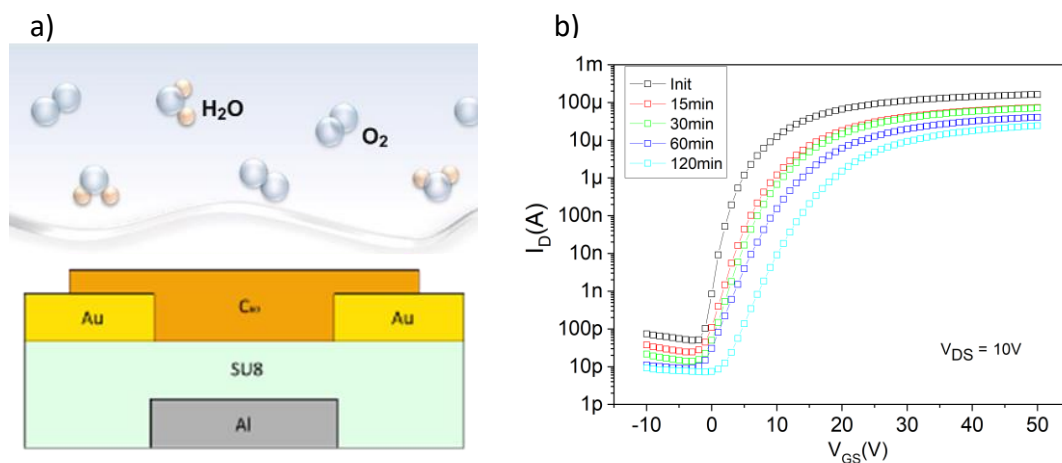


Figure 65 : a) OFET à base de C_{60} exposé à l'air, b) Caractéristiques de transfert initiale et après les mises à l'air successives des OFETs à base de C_{60} .

Nous observons un impact évident sur les caractéristiques de transfert. En effet, le courant de drain I_D , le rapport de courant I_{DON}/I_{DOFF} , et la mobilité d'effet de champ μ_{FE} tendent à diminuer. La tension de seuil V_{TH} et la pente sous le seuil SS augmentent avec le temps d'exposition selon le Tableau 11.

	μ_{FE} ($cm^2/V.s$)	V_{TH} (V)	SS (V/décade)
Avant mise à l'air	0,15	10,55	1,35
Après 15 min à l'air	0,11	12,88	1,75
Après 30 min à l'air	0,11	14,21	1,85
Après 60 min à l'air	0,06	16,43	2,29
Après 120 min à l'air	0,04	20,38	3,23

Tableau 11 : Evolution des performances électriques des OFETs à base de C_{60} suite à leurs expositions à l'air.

IV.A.1. Stabilité électrique après l'exposition à l'air des OFETs à base de C_{60}

La stabilité des OFETs, évaluée par la méthode « gate bias stress », a été réalisée avant exposition à l'environnement ambiant pour comprendre le comportement des transistors organiques à base de C_{60} sous l'effet d'une polarisation de longue durée (6h). Elle a aussi été faite après exposition à l'air pour comparer les paramètres de lissage (β et τ) afin d'analyser l'impact de l'air sur la présence de pièges dans le semi-conducteur. Rappelons qu'un dispositif est qualifié de stable avec un temps de piégeage τ le plus élevé possible et une largeur de distribution de pièges β la plus faible possible. Les courbes de transfert successives durant un stress électrique de 6h après exposition à l'air sont présentées sur la Figure 66a) et l'évolution des tensions de seuil en fonction du temps de stress est présentée sur la Figure 66b).

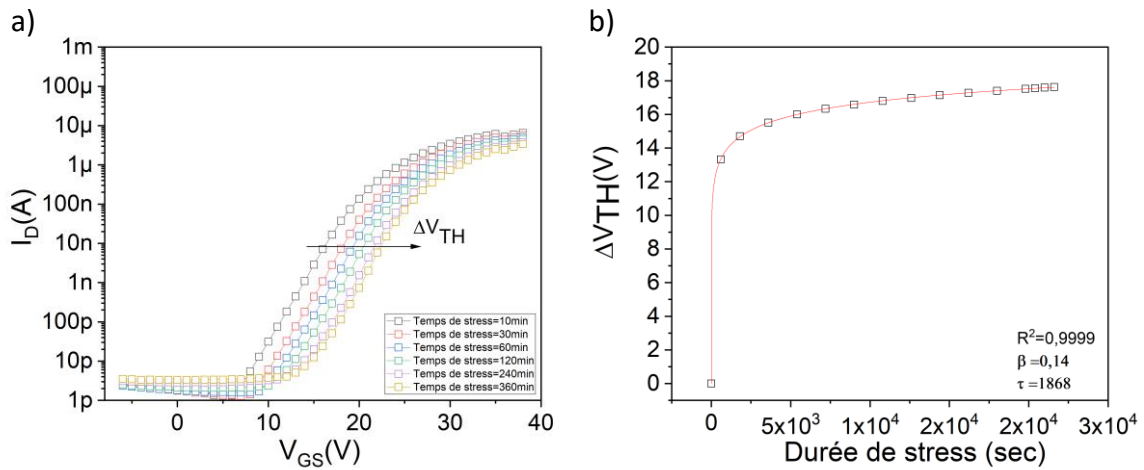


Figure 66 : a) Évolution des caractéristiques de transfert durant le stress électrique pendant 6 heures après exposition à l'air, b) Évolution de ΔV_{TH} associée au gate bias stress en fonction du temps du stress et son lissage par la fonction en exponentielle étirée après exposition à l'air.

	β	τ	ΔV_{th}	R^2
Avant air	0,23	4×10^5	27,20	0,9999
Après air	0,14	$1,8 \times 10^3$	23,27	0,9999

Tableau 12 : Evolution des paramètres liés au modèle de la fonction en exponentielle étirée des OFETs sans encapsulation, avant et après exposition à l'air.

Après exposition à l'air des OFETs à base de C₆₀, le Tableau 12 montre que le temps de piègeage τ est 200 fois plus rapide comparé à sa valeur avant la mise à l'air. Il se peut que la dégradation de la couche semi-conductrice ait conduit à la création de défauts structuraux dans la couche active mais aussi à l'interface SU8/C₆₀ menant ainsi à une augmentation de la densité de pièges et une instabilité électrique plus importante des OFETs.

IV.B. Encapsulation des OFETs

Compte tenu de la diminution des performances électriques comme présenté précédemment, une couche d'encapsulation destinée à protéger le semi-conducteur des molécules d'oxygène et d'eau pouvant dégrader la couche active ou piéger les porteurs de charges est donc à prévoir pour la suite de l'étude. Deux types de molécules ont été testés pour passiver la couche de C₆₀ et seront présentées dans les sections suivantes.

IV.B.1. Encapsulation au Tétratétracontane (TTC)

Le matériau approprié, qui servira de couche d'encapsulation, doit avoir la propriété d'être isolant et hydrophobe afin d'empêcher l'oxygène et l'humidité de s'infiltrer dans la couche semi-conductrice à base de C_{60} . Il doit aussi être, de préférence, un matériau organique pour éviter les problèmes liés au procédé de fabrication et aux défauts de structuration morphologique pouvant intervenir dans le cas d'un empilement de couches hybrides organique/inorganique.

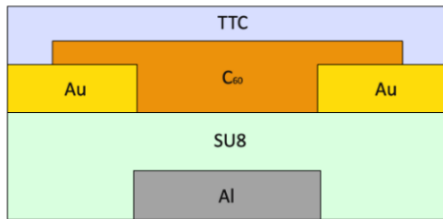
Les candidats prometteurs pour la passivation des OFETs contre l' O_2 et l' H_2O sont les alcanes, matériaux organiques sous forme de petites molécules qui se composent exclusivement d'hydrogène et de carbone. Pour notre étude, nous avons sélectionné un alcane de longue chaîne, le tétratetracontane TTC ($CH_3(CH_2)_{42}CH_3$). Il se caractérise par un poids moléculaire de $619,19g/mole$, un point de fusion entre $84^\circ C$ et $87^\circ C$ [121] et une résistivité supérieure à $10^{15}\Omega.cm$, faisant de lui un bon isolant. Il apparaît aussi intéressant par son aspect hydrophobe, c'est-à-dire insoluble dans les solvants polaires tels que l'eau. Un autre avantage est que le TTC forme un film hautement cristallin et des grains très organisés par évaporation thermique sous vide.

Notons que le (TTC) est un oligoéthylène présent dans de nombreuses plantes, notamment dans la partie cireuse de l'Aloe-Vera ce qui fait de lui un matériau biosourcé. Son utilisation est donc compatible avec un des objectifs de cette thèse qui est de réaliser, dans un futur proche, une électronique organique verte et écoresponsable.

Les OFETs ont été réalisés suivant les mêmes étapes de fabrication présentées auparavant, à savoir une électrode de grille en aluminium, un diélectrique de grille en SU8, des électrodes de source et de drain en or et un semi-conducteur en C_{60} . Après l'étape de traitement thermique, les OFETs sont placés sous vide à une pression de $P=2,0.10^{-7}mbar$ pour évaporer le TTC (Sigma Aldrich). Des épaisseurs de couche $e=40nm$, $80nm$ et $160nm$ ont été testées avec une vitesse de dépôt de $0,1 \text{ \AA}/sec$.

Une sortie à l'air des dispositifs pendant une durée de 80 min a été réalisée et a montré une dégradation moins importante des OFETs avec une couche de TTC de 40 nm (Figure 67).

a)



b)

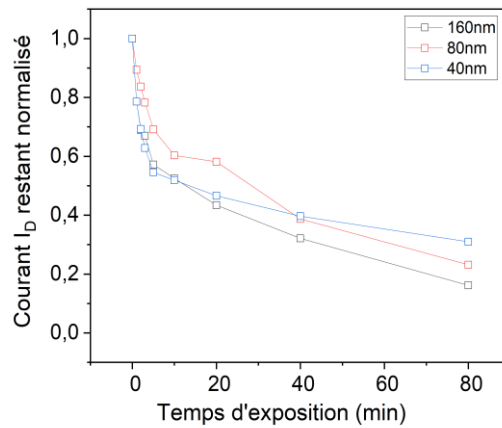


Figure 67 : a) Structure d'OFET avec une couche d'encapsulation à base de TTC, b) : Evolution du courant drain I_D de l'OFET durant des expositions à l'air successives pour différentes épaisseurs de TTC.

En effet, à cette épaisseur la perte en courant est moins importante par rapport aux deux autres épaisseurs de TTC (65% comparé à 76% et 84%) pour 80 nm et 160 nm respectivement. Pour la suite de l'étude, l'épaisseur du TTC sera donc fixée à 40 nm

IV.B.1.a. Stabilité électrique avant exposition à l'air des OFETs TTC/C₆₀

Avant la mise à l'air des OFETs avec une couche de TTC déposée sur le C₆₀, l'impact de la couche supplémentaire d'encapsulation a été évalué avec une mesure de stress électrique. Il en résulte une augmentation du β lié à la largeur de la distribution de pièges et un temps de piégeage plus rapide d'environ $\tau = 4,75 \times 10^3$ sec comparé aux OFETs sans couche d'encapsulation (Figure 68).

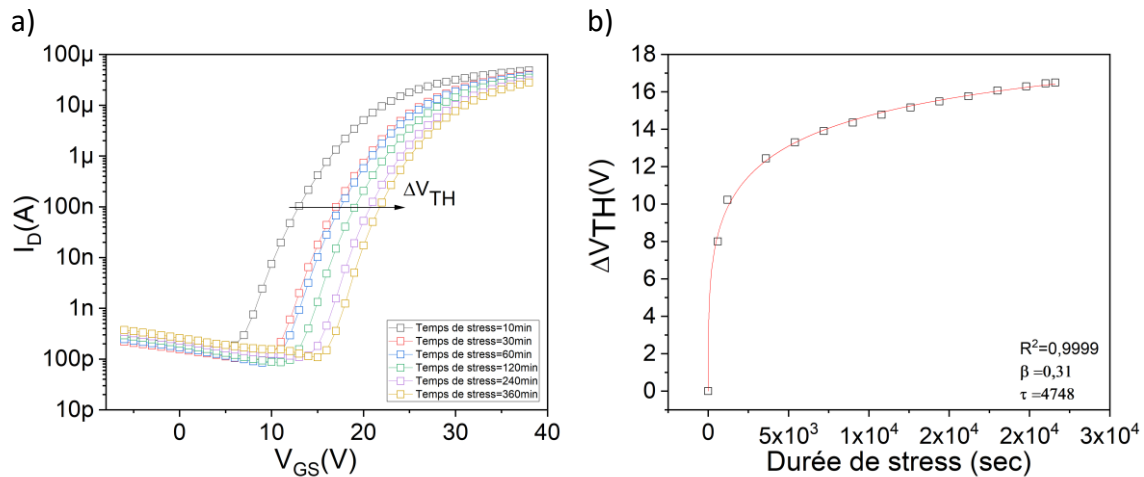


Figure 68 : a) Évolution des caractéristiques de transfert des OFETs à base de TTC/C₆₀ durant le stress électrique pendant 6H avant l'exposition à l'air, b) Évolution de ΔV_{TH} en fonction du temps du stress et son lissage par la fonction en exponentielle étirée des OFETs à base de TTC/C₆₀ avant l'exposition à l'air.

Ce résultat met en évidence une diminution de la stabilité électrique, que l'on peut attribuer au fait que le rajout d'une couche au-dessus de la couche active et par conséquent une création d'une nouvelle interface entre le C₆₀ et le TTC a généré plus de pièges. Ces pièges ont ainsi participé à la réduction de la quantité d'électrons participant au transport de charges dans le canal de conduction surtout durant l'application d'un stress électrique.

IV.B.1.b. Mise à l'air des OFETs à base de TTC/C₆₀

Les transistors organiques encapsulés avec le TTC ont été sortis de la boîte à gants sous atmosphère contrôlée à l'environnement ambiant. Les mêmes conditions de mise à l'air appliquées précédemment pour les OFETs à base de C₆₀ sans couche supplémentaire ont été respectées. Ainsi, le comportement des OFETs a pu être suivi au fur et mesure du temps d'exposition (Figure 69).

Au vu des résultats obtenus dans cette étude, la couche de TTC n'a pas permis, comme souhaité, une encapsulation complète et une protection optimale des dispositifs puisqu'une dégradation des OFETs est visible. Cependant, comme le montre le Tableau 11 et le Tableau 13, les performances électriques des dispositifs avec une couche supplémentaire de TTC subissent moins de dégradation après l'exposition à l'air comparées aux OFETs sans TTC. En effet, la valeur de la mobilité d'effet de champ a été divisée par deux après deux heures de mise à l'air comparée à une mobilité d'effet de champ divisée par trois dans le cas des

dispositifs sans TTC. Ce constat est aussi valable pour la tension de seuil V_{TH} et la pente sous le seuil SS.

La possibilité d'une diffusion d'air (oxygène + humidité) par les côtés latéraux de l'échantillon peut être une cause potentielle de la dégradation des dispositifs. Cependant, l'impact de l'exposition à l'air sur l'évolution des performances électriques est similaire sur un très grand nombre de transistors présents sur le substrat.

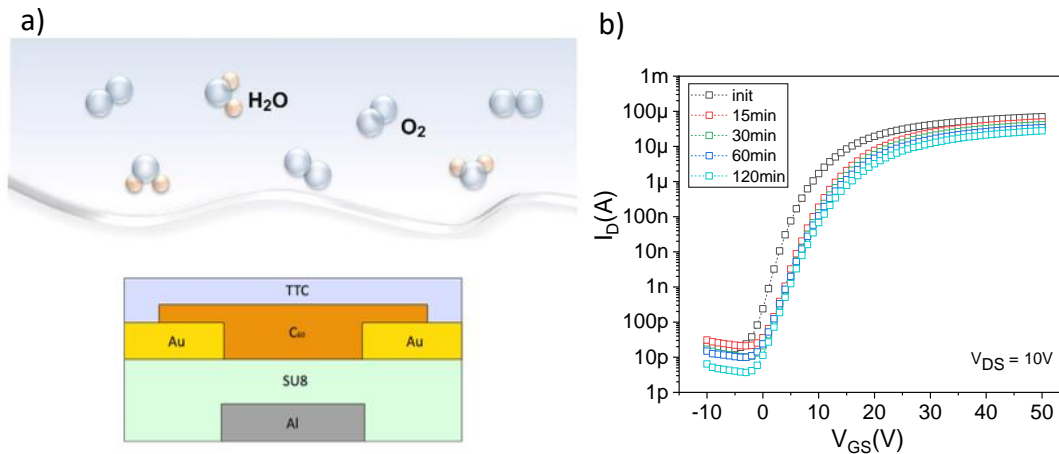


Figure 69 : a) OFET à base de TTC/C₆₀ exposé à l'air, b) Caractéristiques de transfert initiale et après les mises à l'air successives des OFETs à base de TTC/C₆₀.

	μ_{FE} ($cm^2/V.s$)	V_{TH} (V)	SS (V/dec)
Avant mise à l'air	0,10	11,74	1,77
Après 15 min à l'air	0,08	15,9'	2,16
Après 30 min à l'air	0,07	16,74	2,24
Après 60 min à l'air	0,06	17,38	2,38
Après 120 min à l'air	0,05	18,29	2,36

Tableau 13 : Evolution des performances électriques des OFETs à base de TTC/C₆₀ suite à leurs expositions à l'air.

IV.B.1.c. Stabilité électrique après exposition à l'air des OFETs TTC/C₆₀

La mise à l'air des OFETs a pour conséquence une dégradation de ses propriétés électriques et donc une modification de la couche semi-conductrice. Il est donc intéressant d'évaluer la stabilité électrique de ces dispositifs après la mise à l'air. En effet, si un changement structural de la couche semi-conductrice s'est produit, de nouveaux niveaux de pièges devraient apparaître.

Comme lors de l'étude précédente, la stabilité électrique de l'OFET encapsulé par du TTC est analysée par l'application d'un « gate bias stress » (Figure 70). Ces mesures révèlent que, contrairement à ce que laisse penser les caractéristiques de transfert mesurées à l'issue de l'exposition à l'air, les OFETs, avec la couche de TTC, se montrent plus résistants durant le stress.

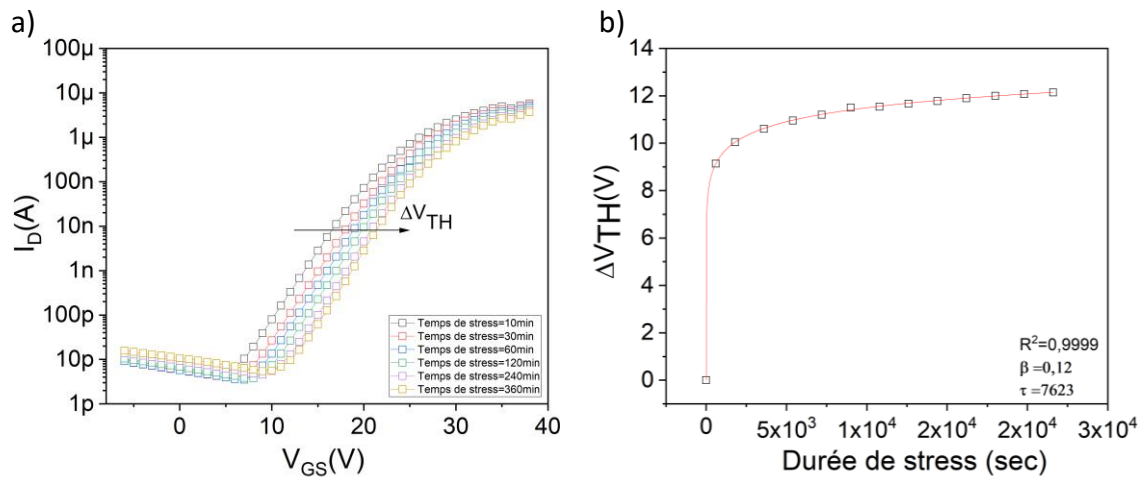


Figure 70 : a) Évolution des caractéristiques de transfert des OFETs à base de TTC/C₆₀ durant le stress électrique pendant 6 heures après exposition à l'air, b) Évolution de ΔV_{TH} en fonction du temps du stress et son lissage par la fonction en exponentielle étirée des OFETs à base de TTC/C₆₀ après exposition à l'air.

	β	τ	ΔV_{th}	R^2
Avant air	0,31	$4,748 \times 10^3$	20,52	0,9986
Après air	0,12	$7,623 \times 10^3$	17,81	0,9999

Tableau 14 : Evolution des paramètres liés au modèle de la fonction en exponentielle étirée des OFET avec encapsulation au TTC, avant et après exposition à l'air

En effet, comme le montre le Tableau 14 le temps de piégeage $\tau = 7,62 \times 10^3$ sec est plus lent comparé à sa valeur avant exposition à l'air. Finalement, cette étude nous a permis de constater, qu'en plus de son éventuel effet encapsulant, le TTC diminue le temps de dégradation et améliore même le comportement des OFETs durant le stress électrique.

IV.B.2. Encapsulation au Pentacène

Le pentacène, semi-conducteur de type P est la seconde molécule qui a été utilisée comme couche de passivation pour les OFETs à base de C₆₀. Une étude, faite par Hu Yan [122], a montré une stabilité à l'air améliorée grâce à l'utilisation d'OFETs ambipolaire à base d'une hétérostructure pentacène/C₆₀ avec le C₆₀ comme couche active pour le transport d'électrons

et le pentacène pour le transport des charges positives aussi utilisé pour encapsuler la couche de C_{60} instable à l'air.

Dans cette optique, une couche de pentacène d'une pureté de 99,99% (de chez Sigma Aldrich) a été évaporé sous vide à basse température (autour de 84°C) à une vitesse de dépôt à $0,2 \text{ \AA}/\text{sec}$ pour une épaisseur finale de $e = 20 \text{ nm}$, sur la couche de C_{60} préalablement recuite à 200°C pendant 10 min.

IV.B.2.a. Stabilité électrique avant l'exposition à l'air des OFETs Pentacène/ C_{60}

La mesure de la stabilité électrique avant la mise à l'air des OFETs, a montré une instabilité plus importante que dans le cas des transistors à base de C_{60} et à base de TTC/ C_{60} avec une augmentation considérable du β généralement situé entre $0,10 < \beta < 0,6$ et un temps de piégeage τ plus rapide que les deux précédents cas d'OFETs (Figure 71). En effet, le pentacène étant un semi-conducteur de type P, il est possible qu'il agisse comme un piège à électrons impliquant une détérioration plus importante des OFETs suite à l'application d'un champ électrique.

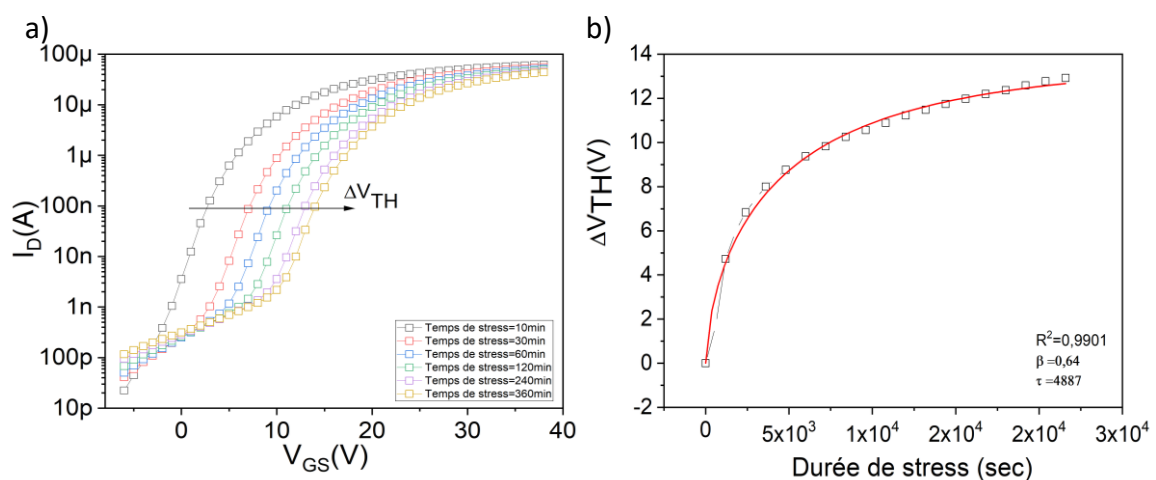


Figure 71 : a) Évolution des caractéristiques de transfert des OFETs à base de pentacène/ C_{60} durant le stress électrique pendant 6 heures avant l'exposition à l'air, b) Évolution de ΔV_{TH} en fonction du temps du stress et son lissage par la fonction en exponentielle étirée des OFETs à base de pentacène/ C_{60} avant l'exposition à l'air.

IV.B.2.b. Mise à l'air des OFETs à base de Pentacène/ C_{60}

Malgré la faible stabilité électrique des OFETs à base de Pentacène/ C_{60} , il est intéressant de voir la réaction des OFETs après leur exposition à l'air et voir l'évolution de leurs performances. Pour cela, une sortie à l'environnement ambiant selon le même protocole de mesure effectué sur le TTC et le C_{60} a été réalisé pour mesurer les caractéristiques de transfert

après chaque sortie à l'air (Figure 72). Une dégradation des performances électriques encore plus importante qu'avec le TTC a eu lieu avec une diminution significative de la mobilité et une augmentation de la tension sous le seuil (Tableau 15)

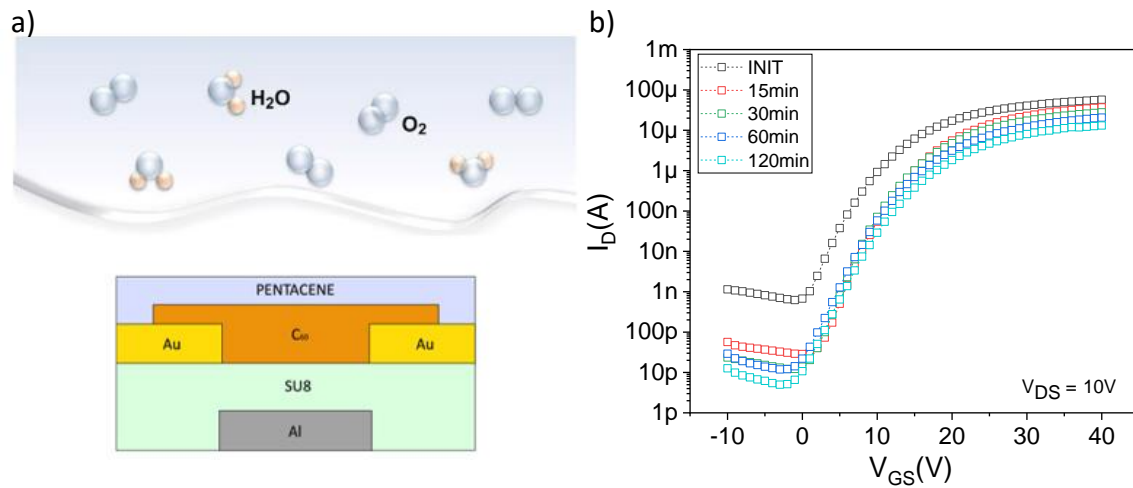


Figure 72 : a) OFET à base de Pentacène/C₆₀ exposé à l'air, b) Caractéristiques de transfert initial et après les mises à l'air successives des OFETs à base de Pentacène/C₆₀.

	μ_{FE} (cm ² /V.s)	V_{TH} (V)	SS (V/dec)
Avant mise à l'air	0,11	13,23	2,45
Après 15 min à l'air	0,08	16,44	2,15
Après 30 min à l'air	0,06	17,20	2,15
Après 60 min à l'air	0,04	17,48	2,53
Après 120 min à l'air	0,03	18,29	2,64

Tableau 15 : Evolution des performances électriques des OFETs à base de Pentacène/C₆₀ après exposition à l'air.

IV.B.2.c. Stabilité électrique après l'exposition à l'air des OFETs Pentacène/C₆₀

L'application d'un stress électrique après l'exposition à l'air des OFETs à base de pentacène/C₆₀ a confirmé les résultats précédents. En effet, le temps de piégeage est de plus en plus rapide (Figure 73) montrant que l'ajout d'une couche supplémentaire et surtout un semi-conducteur d'un type différent que la couche active implique l'ajout d'une nouvelle interface. En appliquant un champ électrique, les pièges vont probablement se positionner sur cette interface et participer à la dégradation des OFETs plus rapidement.

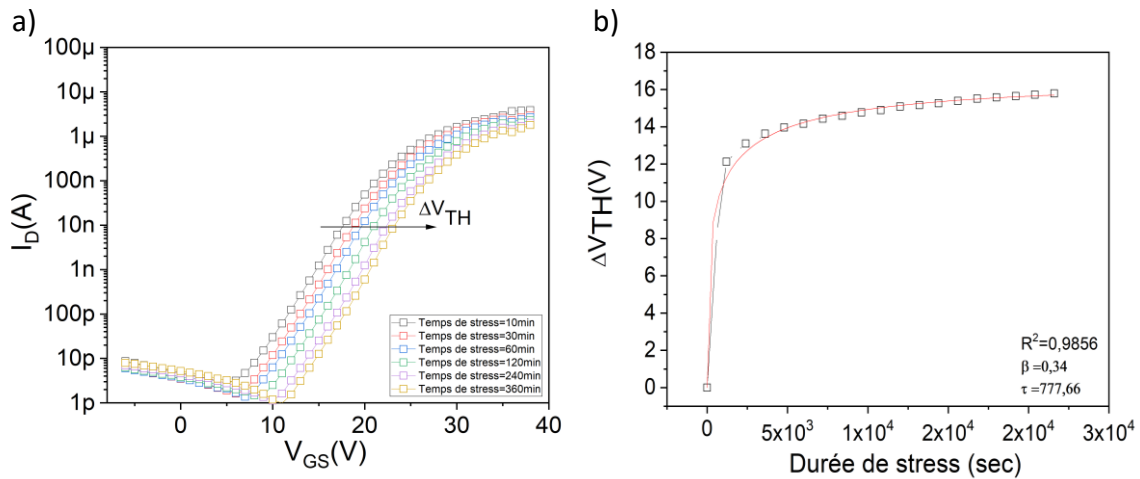


Figure 73 : a) Évolution des caractéristiques de transfert des OFETs à base de pentacène/ C_{60} durant le stress électrique pendant 6 heures après l'exposition à l'air, b) Évolution de ΔV_{TH} en fonction du temps du stress et son lissage par la fonction en exponentielle étirée des OFETs à base de pentacène/ C_{60} après l'exposition à l'air.

V. Conclusion

Au cours de ce chapitre, nous avons décrit, dans un premier temps, le procédé de fabrication en détaillant les matériaux utilisés au cours de ces travaux de thèse. Ensuite, la caractérisation électrique des OFETs a été présentée à travers différentes méthodes en régime statique (linéaire, statique...). Le comportement dynamique en réponse fréquentielle d'un circuit élémentaire NMOS simple a permis de se rendre compte de la valeur de la mobilité d'effet de champ des OFETs à base de C_{60} d'une manière plus réaliste mettant en cause les méthodes classiques d'extraction à travers les techniques du MOSFET.

Ensuite, nous avons observé l'instabilité électrique de nos dispositifs suite à l'application d'un stress électrique continu, la faible stabilité à l'environnement ambiant a aussi été relevée et discutée en présentant des essais d'encapsulation de la couche active par l'évaporation de matériaux organiques.

À travers la réalisation d'un inverseur NMOS, nous avons démontré le potentiel des OFETs de type N à base de C_{60} dans les circuits. La possibilité de réaliser une électronique CMOS avec les transistors de type N et P serait idéale pour augmenter les performances électriques des circuits organiques. C'est pour cela que nous avons décidé d'explorer les OFETs de type P bien que notre étude se soit focalisée sur le type N. Cela va nous permettre d'être capable de gérer et de maîtriser des circuits CMOS complexes en utilisant les étapes de fabrication similaires

aux OFETs de type N. Tout d'abord, nous avons commencé par vérifier la possibilité d'évaporer un matériau de type P sur notre structure d'OFET. Nous avons commencé par utiliser un matériau sous forme de petites molécules qui est le Bis (*triisopropylsilyléthynyle*) Tips pentacène. Ce matériau a suscité beaucoup d'intérêt dans différents travaux de recherche en raison de sa stabilité, de sa solubilité dans des solvants organiques et de sa mobilité d'effet de champ qui peut atteindre $0,2 \text{ cm}^2 / \text{V.s}$ et même $1 \text{ cm}^2 / \text{V.s}$ pour les monocristaux [123]. Les couches actives semi-conductrices organiques traitées en solution sont très intéressantes, surtout dans les approches de fabrication à faible coût. Dans le cadre de notre étude, le Tips-pentacène sera utilisé en évaporation car, dans un premier temps, nous souhaitons vérifier si notre structure d'OFET est générique aussi bien pour le N que pour le P.

La fabrication des OFETs de type P a suivi le même processus de fabrication que le type N avec l'utilisation des mêmes matériaux à savoir une grille en aluminium, source et drain en or, isolant de grille en SU8. Finalement, sans aucune modification du procédé de fabrication fixé au départ pour les OFETs de type N, nous avons obtenu une modulation et un effet transistor avant même d'explorer les améliorations éventuelles que peut apporter, tel un ajout de traitement thermique par recuit. Dans ce sens, après le dépôt du SCO, trois différentes températures de recuits (80°C , 90°C , 100°C) ont été étudiées et comparées aux performances des dispositifs n'ayant pas subi de traitement thermique.

Les meilleures performances ont été observées pour un recuit à 80°C pendant une durée de 10 min ($\mu_{\text{FE}} = 0,015 \text{ cm}^2 / \text{V.s}$ et $V_{\text{TH}} = -14,74\text{V}$), avec une dégradation au-delà de cette température comme présenté sur la Figure 74. Ce résultat a aussi été reporté dans la littérature par Bae et al. [124] qui ont démontré par diffraction rayon X d'une couche de Tips-pentacène que des fissures apparaissent causant une diminution de la mobilité d'effet de champ avec l'augmentation la température.

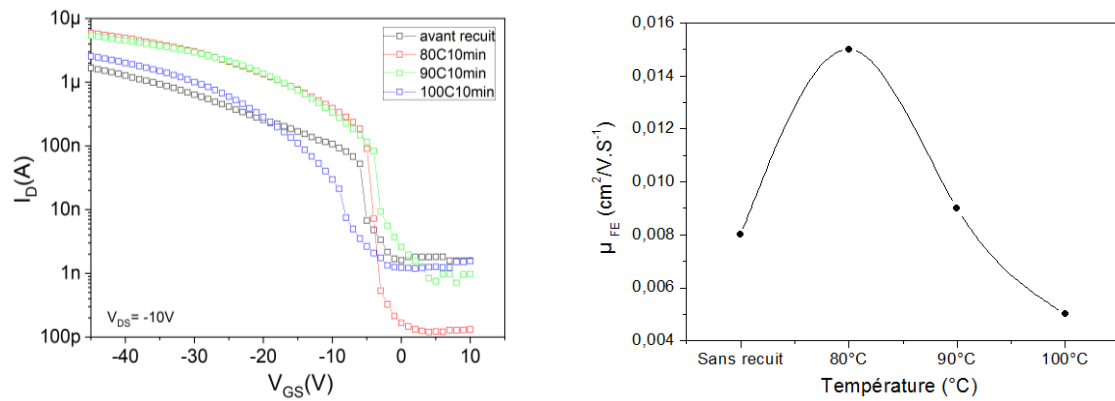


Figure 74 : Caractéristiques de transfert des OFETs à base de TIPS-pentacène en fonction de la température de recuit et mobilités d'effet de champ extraites en fonction des températures.

Ce résultat plutôt encourageant nous a poussé à continuer l'étude sur le type P avec un matériau dédié à l'évaporation qui est le pentacène. Ce matériau fait partie de la famille des acènes. Il est formé de cinq noyaux benzéniques fusionnés linéairement. Sa structure conjuguée et sa structure cristalline font de lui un bon SCO de type P. Il possède des caractéristiques exceptionnelles en terme de mobilité d'effet de champ (proche de celle du silicium amorphe). Dans le cadre de notre étude, le pentacène a été évaporé à la même vitesse que le C₆₀. Dans un premier temps, un dépôt de 100 nm a été réalisé pour vérifier le fonctionnement de l'OFET comme présenté sur la Figure 75a). Ayant obtenu des performances faibles comparées à la littérature, cette première étape a été suivie d'une étude de l'impact du recuit sur la caractéristique de transfert des dispositifs. Il s'est avéré que plus la température augmente et plus la couche du pentacène est dégradée jusqu'à ne plus avoir de modulation et d'effet transistor à partir de 140°C, comme le montre le Tableau 16.

Température de recuit	$V_{TH}(V)$	$SS(V/dec)$	$\mu_{FE}(cm^2/V.s)$
Sans recuit	15,12	7,1	$7,26. 10^{-5}$
50°C	11,80	7,2	$2,79. 10^{-5}$
90°C	23,15	9,58	$9,83. 10^{-6}$
100°C	27,27	8,04	$1,18. 10^{-6}$
120°C	25,61	10,73	$6,06. 10^{-6}$
140°C	ND	ND	ND

Tableau 16: Récapitulatif des performances électriques en fonction des recuits après dépôt du pentacène

Cependant, nous avons essayé une optimisation par la diminution de l'épaisseur de la couche active de 100 nm jusqu'à 15 nm pour évaluer l'impact de l'épaisseur. Les caractéristiques de

transfert de ces différentes épaisseurs sont présentées sur la Figure 75b). Elles montrent une amélioration des performances électriques, comme pour le cas des OFETs de type N présentés et analysés au début du chapitre.

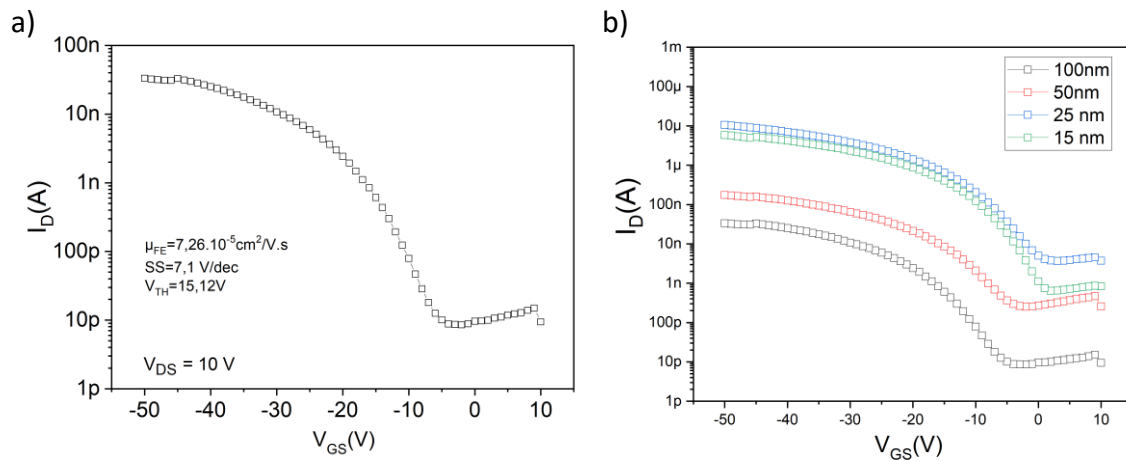


Figure 75 : a) Caractéristique de transfert d'un OFET à base de 100 nm de pentacène, b) Caractéristiques de transfert des OFETs en fonction de différentes épaisseurs du pentacène.

Sur les performances présentées sur le tableau ci-dessous, les valeurs de μ_{FE} , V_{TH} , SS sont similaire pour les OFETs avec des couches actives d'épaisseur $e = 25 \text{ nm}$ et $e = 15 \text{ nm}$. Toutefois, un calcul de résistance de contact R_C via la méthode TLM a montré que le transistor à 25 nm présente un R_C deux fois moins important que le 15 nm (160 K Ω et 380 K Ω respectivement). Notre choix s'est donc porté sur une épaisseur $e = 25 \text{ nm}$.

<i>Epaisseur Pentacène (nm)</i>	V_{TH} (V)	SS (V/dec)	μ_{FE} ($\text{cm}^2/\text{V}\cdot\text{s}$)
100	15,12	7,1	$7,26 \cdot 10^{-5}$
50	12,83	6,7	$2,79 \cdot 10^{-3}$
25	13,75	8,2	$1,73 \cdot 10^{-2}$
15	13,75	8,7	$1,90 \cdot 10^{-2}$

Tableau 17 : Récapitulatif des performances électriques en fonction des épaisseurs.

Sachant que le traitement thermique post-dépôt de la couche active n'a pas permis l'amélioration des performances de nos dispositifs, une optimisation par la modification de surface des électrodes d'or par l'introduction de Monocouches Auto-Assemblées (SAMs) a été initiée. En effet, cette solution pourrait améliorer l'organisation du film et par conséquent le transport de charges dans l'OFETs. Les SAMs offrent de grandes possibilités pour modifier la nature chimique de l'interface SCO/ Métal en jouant sur la longueur des chaînes alkyles ou la

terminaison des groupements chimiques qui les composent, ce qui induit des changements au niveau de la densité de charges existante sur une surface [125]. L'amélioration de l'interface pentacène/électrode d'or exige une augmentation du travail de sortie de l'électrode afin de diminuer la barrière d'injection des trous. Le choix de la couche de SAM ajoutée doit répondre à quelques critères : comporter un groupement d'attache de type thiol-SH, pour assurer un bon accrochage sur l'or, et contenir une chaîne riche en fluor pour créer un dipôle permettant d'augmenter le travail de sortie du métal. Dans ce sens, le PFBT (pentafluorobenzenethiol) s'avère être un bon candidat. Le protocole expérimental adopté consiste à introduire le dispositif après l'étape du dépôt des électrodes source et drain dans une solution composée de 40 μ l de PFBT et de 10 ml d'IPA (alcool isopropylique) pendant une durée $t = 10$ min, suivie d'un rinçage au solvant de greffage (dichlorobenzène) puis à l'éthanol. Un séchage à l'azote, sous boîte à gants, est effectué juste après et est suivi du dépôt du film de pentacène. Les performances obtenues suite à cette optimisation sont présentées dans le tableau ci-dessous :

	$V_{TH}(V)$	SS (V/dec)	μ_{FE} ($cm^2/V.s$)	$Rc(\Omega)$
Pentacène	13,75	8,2	$1,73.10^{-2}$	380K
Pentacène/PFBT	15,10	6,2	$1,11. 10^{-2}$	1,6M

Tableau 18: Comparaison des performances électriques du pentacène sans fonctionnalisation et fonctionnalisé avec le PFBT

Contrairement à nos attentes, la mobilité d'effet de champ n'a pas été améliorée. Une augmentation de la tension sous le seuil a été observée et la résistance de contact est devenue beaucoup plus élevée. Ces résultats n'ayant pas été concluant, des efforts doivent être menés en perspective de ces travaux de thèse afin d'améliorer les performances des OFETs de type P. Néanmoins, la maîtrise des OFETs de type N à base de C_{60} et l'obtention de résultats primaires encourageants pour le type P va permettre d'atteindre l'objectif de réaliser des circuits organiques CMOS complexes.

Chapitre 3 : Electronique verte à base de matériaux biosourcés

I. Contexte et état de l'art de l'électronique biosourcé

Il est clair maintenant que le développement des OFETs à base de semi-conducteurs organiques est très prometteur. Les dispositifs électroniques organiques offrent plusieurs avantages intéressants dans un large éventail d'applications, notamment l'électronique grand public portable, les loisirs et la santé, qui pourraient combiner fabrication à faible coût, légèreté, et souplesse mécanique. Toutefois, la plupart des matériaux utilisés dans les transistors organiques flexibles à couches minces sont encore obtenus à partir de matériaux non renouvelables et potentiellement toxiques, principalement à partir de substances d'origine pétrolière. En conséquence, le volume des déchets associé à l'industrie électronique pourrait être catastrophique. Par exemple, une estimation de 20 à 50 millions de tonnes de circuits électroniques grand public sont jetés chaque année [126]. Afin de résoudre une partie de ces problèmes environnementaux et de santé publique, les chercheurs doivent résoudre la question de savoir comment rapprocher les matériaux non dérivés du pétrole et les objets électroniques de la vie numérique. En effet, l'intégration de tels matériaux renforcerait l'avantage économique des ressources naturelles souvent gaspillées et préserverait l'environnement pour un monde plus durable.

Tout d'abord, nous allons clarifier certains termes utilisés dans ce document. Biosourcé est composé du préfixe "bio" qui signifie matériaux produits à partir de matières vivantes, obtenues directement de la nature ou par synthèse chimique.

Les matériaux d'origine biologique qui ont été étudiés jusqu'à présent pourraient être divisés comme ceci :

- Les matériaux basés sur des matières premières renouvelables et qui se déclinent en deux catégories : d'origine naturelle tels que les polysaccharides (amidon, chitosane, cellulose,...), les protéines (animales ou végétales), ou d'origine synthétique issus de biotechnologies de monomères naturels, comme l'acide poly lactique (PLA) [127], l'alcool poly vinylique (PVA) [128]. Cette catégorie comprend aussi des polymères tels que le PVC, le PET.
- Les matériaux à base de ressources pétrolières, qui peuvent être 100% biodégradables, comme le polycaprolactone (PCL), le polybutylène succinate (PBS), le polybutylène

adipate (PBA) et ses copolymères avec des polyesters synthétiques comme le polybutylène adipate téréphtalate (PBAT).

- Les matériaux obtenus en utilisant des monomères provenant de ressources biologiques et pétrolières mixtes, comme les polyesters obtenus avec de l'acide téréphtalique dérivé du pétrole et de l'éthanol, tels que le poly-butylène téréphtalate (PBT), le poly-triméthylène téréphtalate (PTT), et les résines époxy (plastique thermo durcis).

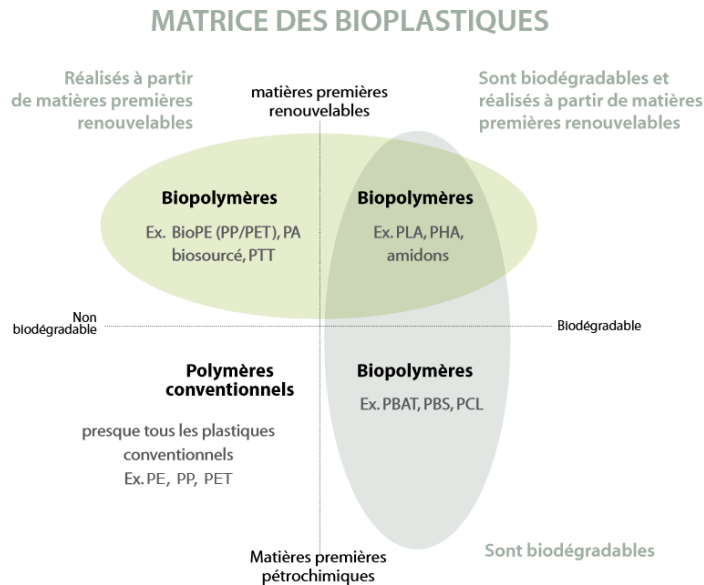


Figure 76 : Classification des bioplastiques [129].

Un aperçu de quelques polymères biosourcés désignés pour des applications en électronique organique sera présenté dans la suite du manuscrit.

Les matériaux biosourcés sont souvent considérés comme biodégradables, mais cette déclaration ne peut pas être envisagée pour tous les matériaux. En fait, la propriété de biodégradabilité n'est pas liée à l'origine de la matière mais seulement à sa structure chimique. Selon la norme européenne EN13432, le terme biodégradable pourrait être attribué aux matériaux si 90 % de leur composition se transforme en dioxyde de carbone, en dioxyde d'hydrogène et en biomasse par la présence de micro-organismes dans des conditions définies dans un délai de six mois [130].

D'après l'association européenne de bioplastique située à Berlin, la capacité totale de production de plastiques issus de ressources biologiques devrait passer d'environ 2,11 millions de tonnes en 2019 à environ 2,43 millions de tonnes en 2024, comme le montre la Figure 77.

En effet, la production de bioplastique représente environ 1% des 360 millions de tonnes de plastique produites annuellement dans le monde. Mais le marché ne cesse d'augmenter de par les améliorations de la production des technologies et par l'émergence de nouveaux produits électroniques grand public. Grâce à cela, la production de ce type de matériaux est destinée à être multipliée par six environ d'ici 2024 [131].

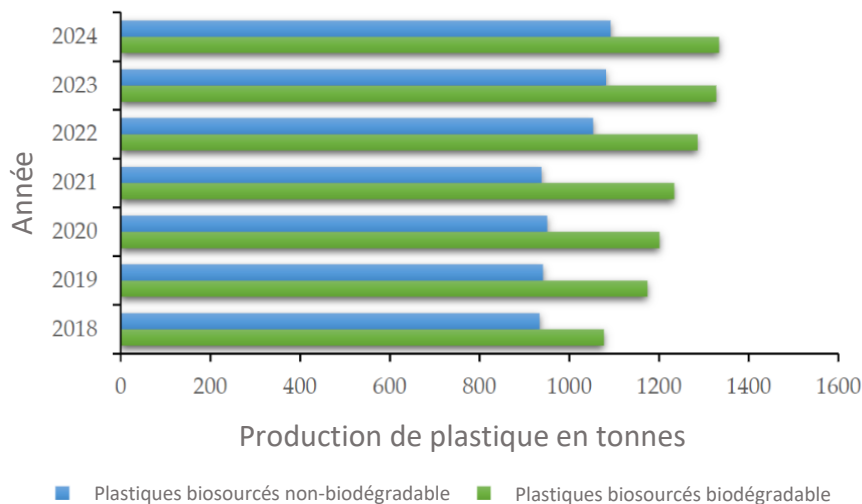


Figure 77 : Prévion de la production de bioplastique en tonnes de 2019 à 2024 [132].

Pour ce travail de thèse, la biodégradabilité ne sera pas discutée en raison de son concept controversé. Ce domaine de recherche naissant commence seulement à explorer la possibilité de combiner des matériaux biosourcés et des dispositifs à base de matériaux organiques. Cela ouvre un grand potentiel pour une électronique écoresponsable dans des domaines ne nécessitant pas une haute fréquence de fonctionnement. Ce type d'électronique, peut viser des applications dans le domaine médical, avec par exemple, des patches de surveillance des signes vitaux des patients [133] ou des capteurs offrant la possibilité de suivre en temps réel les forces mécaniques sur les tendons après une intervention chirurgicale, ce qui permettra de développer des programmes de suivis personnalisés pour les patients [134]. Aussi, ils sont développés dans le secteur de la sécurité agro-alimentaire, avec notamment des emballages intelligents intégrant des puces RFID à base de matériaux biosourcés pour indiquer entre autres la traçabilité des aliments pour une meilleure réactivité en cas de crise sanitaire.

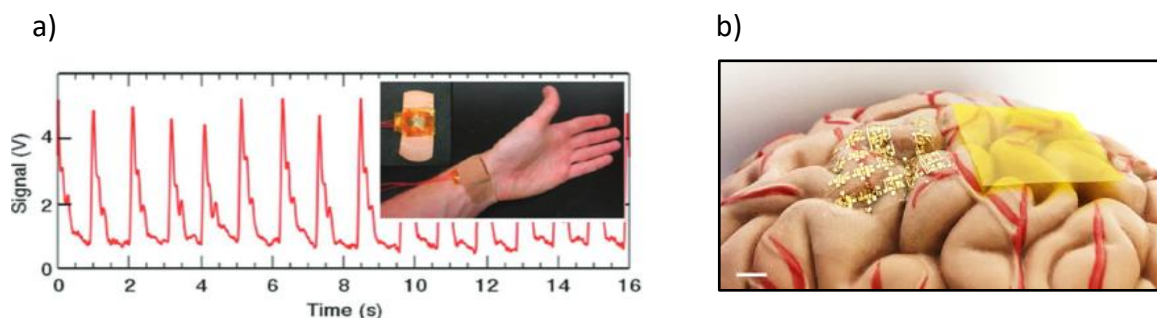


Figure 78 : a) Pulsations d'une artère mesurée avec un capteur de pression, b) Démonstration de dispositifs électroniques implantés au cerveau humain.

Dans le cadre de cette thèse, l'objectif actuel n'est pas nécessairement de mettre en œuvre ce type d'applications et d'évaluer leur biodégradabilité dans le temps, mais de proposer des preuves de faisabilité et d'évaluer leurs performances électriques.

Dans cette section, nous introduisons les matériaux polymères biosourcés pouvant être utilisés dans les différentes couches des dispositifs électroniques et notamment les isolants, les électrodes, ou les semi-conducteurs. Les substrats biosourcés représentant le centre de notre étude sont quant à eux détaillés dans la suite du chapitre.

I.A. Les matériaux biosourcés pour les isolants

La couche diélectrique de grille est une couche cruciale dans les OFETs qui régit la force du champ électrique induit, les fuites de courant entre drain et grille, la mobilité de charge et la tension de fonctionnement des dispositifs. Ainsi, les propriétés de la couche diélectrique ont une incidence directe sur les performances des OFETs.

Par ailleurs, des matériaux naturels biosourcés se sont révélés être d'excellents diélectriques de grille. Parmi ces matériaux, des couches minces d'acide désoxy-ribonucléique (ADN) fonctionnalisées ont été étudiées comme couches bloquantes d'électrons efficaces dans des diodes électroluminescentes organiques (OLEDs) [135]. L'efficacité lumineuse de ces dispositifs s'est révélée jusqu'à 10 fois supérieure à celle des dispositifs utilisant des polymères courants tels que le polyméthacrylate de méthyle (PMMA) ou le polyvinylcarbazole (PVK). Récemment utilisé comme diélectrique de grille dans les OFETs [136], l'ADN fonctionnalisé s'avère être un matériau intéressant pour des applications à basse fréquence. Cependant, l'apparition d'hystérésis sur les caractéristiques de transfert probablement liée à la présence d'impuretés dans le film d'ADN représente un inconvénient majeur pour l'intégration de ces

dispositifs dans des applications réelles. Un autre matériau naturel prometteur, en tant que diélectrique de grille, est la fibre de soie avec une capacité surfacique de $17,5 \text{ nF/cm}^2$ et avec une constante diélectrique ($\epsilon = 6,1$). Un OFET de type P à base de pentacène démontré par Wang et al. [137] a permis d'obtenir une grande mobilité d'effet de champ de l'ordre de $20 \text{ cm}^2/\text{V.s}$ conférant aux dispositifs non seulement l'utilisation d'un matériau biosourcé comme diélectrique mais en plus une amélioration de ses performances électriques. En raison de sa biocompatibilité, la soie est surtout utilisée pour la fabrication d'une électronique visant des applications biomédicales ou alimentaires [138].

Aussi, d'autres matériaux biosourcés ont été utilisés en tant que diélectrique de grille comme la cellulose. Ce biopolymère est considéré comme le plus abondant sur terre. L'une des propriétés remarquables de la cellulose est sa constante diélectrique élevée pour un matériau organique ($\epsilon = 8,4$). Cependant, la complexité de sa dissolution, sans modification chimique, dans la plupart des solvants courants rend son intégration dans une électronique à grande échelle très limitée. Par conséquent, la cellulose est généralement transformée en dérivés, comme la carboxyméthylcellulose (CMC) qui est un polyélectrolyte anionique respectueux de l'environnement hydrosoluble possédant des propriétés électriques intéressantes. Dans ce sens, ce dérivé de la cellulose a été utilisé comme couche hybride en association avec un inorganique de type Al_2O_3 dans des OFETs présentant de faibles courants de fuite, des caractéristiques sans hystérésis et une mobilité d'effet de champ $\mu_{\text{FE}} = 0,1 \text{ cm}^2/\text{V.s}$ [139] [140]. Une preuve que des matériaux de la vie de tous les jours peuvent être utilisés dans l'électronique a été démontré par le groupe de recherche de Ten-Chin Wen en utilisant l'albumine ($\epsilon = 6,1$), matériau à base de protéines, comme diélectrique de grille dans des OFETs de type N et de type P. Le film d'albumine fabriqué présente un état de surface impressionnant, avec une rugosité de $1,5 \text{ nm}$, ce qui le rend parfaitement adapté à la fabrication d'OFETs [141].

Récemment, une résine polymère naturelle nommée gomme-laque ou plus communément shellac obtenue à partir de sécrétions d'une espèce d'insectes vivant en Asie est utilisée comme matériau diélectrique de grille dans les OFETs [142]. Ainsi, il a été démontré que ce polymère biosourcé répond aux exigences des matériaux isolants en termes de faible courant de fuite et de capacité élevée comparable à celle du PVP. Les caractéristiques électriques ont révélé que les OFETs, dont la couche diélectrique est à base de shellac, présentent une

meilleure mobilité d'effet de champ d'environ deux ordres de grandeur que celle des OFETs à base de PVP dans le cas de l'utilisation du P(NDI2OD-T2) comme couche semi-conductrice de type N. Encore plus intéressant dans le cas d'un autre semi-conducteur, le P(DPP2T-TT), les OFETs présentent des caractéristiques ambipolaires en utilisant la résine shellac alors qu'avec le même matériau en couche active et en remplaçant le diélectrique par le PVP, les OFETs ne fonctionnent qu'en régime d'accumulation de trous. Par conséquent, la résine shellac devrait présenter un grand avantage dans des applications basées sur des dispositifs CMOS (Complementary Metal-Oxyde-Semiconductor) [143].

I.B. Les matériaux biosourcés pour les électrodes et interfaces

Actuellement, l'exploration de matériaux conducteurs biosourcés est un domaine de recherche très dynamique. Si la découverte de conducteurs réellement "naturels" reste limitée, le domaine des polymères conducteurs synthétiques est relativement mature. Parmi les polymères conducteurs bien connus en électronique organique, le système poly (3,4-éthylène-dioxythiophène) dopé avec le poly (styrène-sulfonate) (PEDOT:PSS) a été mis en œuvre dans diverses applications de bio-détection. Un nombre important de travaux a été publié dans lesquels les formulations PEDOT:PSS fonctionnent comme un matériau d'interface ionique/électronique pour transformer les courants ioniques en courants électroniques et inversement [144] [145]. D'autres travaux ont aussi rapporté l'utilisation du PEDOT en association avec un hydrogel, l'agarose, pour fabriquer une électrode entièrement organique. Les électrodes PEDOT/agarose ont été préparées par polymérisation via un procédé d'impression à jet d'encre [146].

Enfin, la cellulose, en plus de sa nature diélectrique détaillée dans la précédente section, peut être rendue conductrice à l'aide d'un dopage approprié. Le film d'éthylcellulose (EC), dopé à l'iode, a été utilisé pour étudier les propriétés électriques du composite [147]. La concentration de dopant, lorsqu'elle est passée de 0,5% à 5%, a augmenté la conductivité d'une décade. L'augmentation de la température a provoqué une ionisation thermique du dopant et a entraîné une augmentation de la conductivité. Le mécanisme de conduction était le mécanisme Richardson-Schottky qui dépend du mécanisme d'injection thermoionique.

I.C. Les matériaux biosourcés pour les semi-conducteurs

Comparé aux isolants et aux substrats, l'exploration de semi-conducteurs à base de polymères biosourcés reste très rare. La famille de matériaux naturels la plus étudiée est celle des mélanines, qui sont des molécules pigmentaires découvertes dans les années 1970 dont les propriétés conductrices d'électricité ont été mises en évidence. Depuis, il est largement admis que les mélanines sont des semi-conducteurs organiques amorphes naturels. Des travaux récents se sont concentrés sur l'étude des mécanismes de conduction électronique de ce matériau et sur la possibilité d'utiliser ce matériau pour des applications électroniques [148] [149]. À ce jour, la plupart des matériaux appartenant à la catégorie des mélanines sont classifiés comme matériaux ohmiques probablement à cause de leur structure chimique très désordonnée. Ce désordre structurel réduit le potentiel d'utilisation des mélanines comme semi-conducteurs dans des dispositifs tels que les OFETs [150]. Cependant, les caroténoïdes, tels que le β -carotène, une catégorie de pigments naturels à base de molécules linéaires π -conjuguées, pourraient agir comme des semi-conducteurs transporteurs de trous avec des niveaux HOMO et LUMO de 5,8 eV et 3,5 eV respectivement [151]. Des OFETs ont ainsi été fabriqués avec une mobilité d'effet de champ du dispositif de l'ordre de 10^{-7} cm²/V.s. Un autre exemple de matériaux biosourcés semi-conducteurs pour les OFETs est l'indigo, colorant organique naturel issu des plantes. Des transistors composés d'une couche active à base d'indigo, d'un diélectrique de grille en oxyde d'aluminium, d'électrodes source et drain en or et d'un substrat de shellac ont montré un comportement ambipolaire avec une mobilité d'effet de champ pour les trous pouvant atteindre 10^{-2} cm²/V.s [152]. L'ambipolarité du dispositif peut être attribuée à la faible bande interdite de l'indigo d'environ 1,7 eV facilitant ainsi l'injection à la fois des trous et des électrons à partir d'un seul matériau constituant les électrodes de contact. Bien évidemment, les performances électriques limitées de ce type de matériaux ne sont pas suffisantes pour les intégrer dans des applications concrètes. Néanmoins, ces différents travaux de recherche démontrent le large panel des propriétés électriques que peuvent avoir les matériaux semi-conducteurs biosourcés.

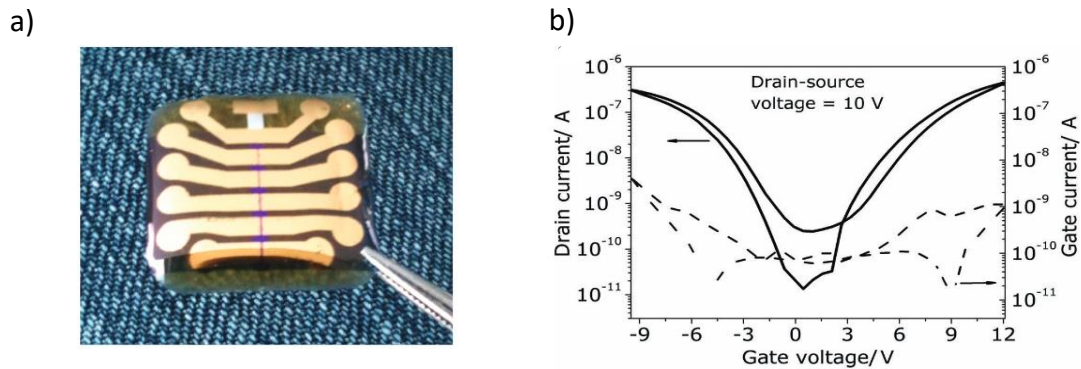


Figure 79 : a) Image de transistors ambipolaires avec un semi-conducteur à base d'indigo sur un substrat shellac, b) Caractéristiques de transfert du transistor à base d'indigo avec une mobilité de trou de $0,01 \text{ cm}^2/\text{V}\cdot\text{s}$ [152].

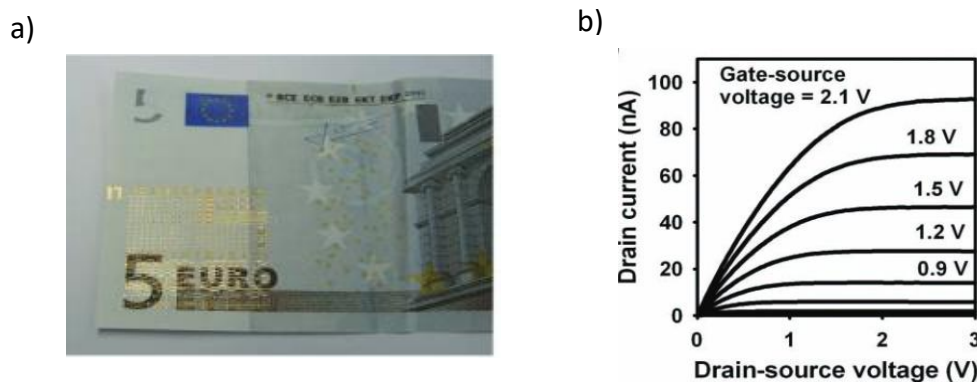


Figure 80 : a) Matrice de transistors organiques sur un billet en cellulose de 5 euros, b) Caractéristiques de sortie d'un transistor de type N présent sur le billet, sa mobilité d'effet de champ est de $5 \times 10^{-3} \text{ cm}^2/\text{V}\cdot\text{s}$ [153].

Après avoir fait un tour d'horizon des matériaux biosourcés potentiellement utilisables comme couches isolantes, électrodes et couche actives, la suite de ce chapitre sera consacrée aux matériaux pouvant servir à l'élaboration de substrats pour la fabrication de transistors organiques.

II. Elaboration de substrats biosourcés

Le substrat est le support sur lequel sont déposées les différentes couches d'un transistor. Il constitue la couche la plus épaisse (de l'ordre de quelques dizaines de micromètres) contre quelques nanomètres pour les autres couches fonctionnelles. En d'autres termes, le substrat est, en grand proportion, à l'origine de la majorité des déchets électroniques. Ainsi la dégradation des dispositifs est fortement dominés par le type de substrat employé. Les substrats biosourcés présentent une excellente alternative pour la fabrication des OFETs. Leurs avantages sont nombreux, allant de la facilité de leurs mises en œuvre, leur faible coût,

leur non-toxicité jusqu'à leurs biodégradabilités et biocompatibilités très recherchées pour des applications destinées au domaine médical et au e-textile.

Depuis une dizaine d'années, un dynamique développement de la recherche autour des dispositifs électroniques flexibles est observé. Actuellement, la majorité de ces dispositifs sont encore fabriqués sur des substrats petro-sourcés comme le PEN. Cependant, de plus en plus de recherches se tournent vers la réalisation d'une électronique basée sur des matériaux issus de la nature et de la vie de tous les jours.

Parmi les points essentiels à prendre en compte lors de la conception d'une électronique flexible, nous distinguons :

- la stabilité électrique des dispositifs lorsqu'ils sont soumis à des contraintes mécaniques
- l'identification des matériaux appropriés constituant les substrats et des autres couches fonctionnelles pour permettre une stabilité opérationnelle et une résistance aux différentes étapes de fabrication et à d'éventuelles dégradations.

Récemment, plusieurs polymères naturels utilisés en couches isolantes ont été aussi utilisés comme substrats présentant d'intéressantes propriétés tels que la cellulose, la soie, la résine shellac, mais aussi l'amidon, etc...

Commençons par le plus ancien et le moins cher des polymères dérivés de ressources naturelles, la cellulose. C'est un candidat très étudié comme substrat dans diverses applications électroniques, y compris les OFETs, les OLEDs [154] et les OPVs. L'énorme réseau de liaisons hydrogènes de la cellulose lui confère de bonnes performances mécaniques, à la fois souples et résistantes, ce qui est un avantage pour la conception de substrats flexibles. En 2004, Kim et al. [84] ont démontré pour la première fois la fabrication d'OFET de type P sur un substrat de cellulose en utilisant du poly (3-hexylthiophène) (P3HT) comme couche semi-conductrice avec une mobilité d'effet de champ $\mu_{FE}=0,086 \text{ cm}^2/\text{V.s}$. En 2011, la collaboration entre H. Klauck et T. Someya a permis la démonstration de circuits à base d'OFETs fabriqués directement sur la surface de billet de banque (papier à base de cellulose) à des fins de sécurité pour lutter contre la contrefaçon [153].

Cependant, malgré leurs avantages en tant que substrats flexibles et bas coûts, certains inconvénients liés à la morphologie de surface, généralement très rugueuse, (100 fois plus

grand que des substrats inorganiques à base de Si/SiO₂), entraveraient inévitablement l'organisation des couches déposées par la suite, ce qui entraînerait la formation de grains plus petits et diminuerait ainsi la cristallinité de la couche active [155].

L'amidon, comme la cellulose, qui appartient à la famille des polysaccharides, est aussi une matière première attrayante pour les substrats naturels puisqu'il est bon marché, abondant, biocompatible et soluble dans l'eau. Cependant, ses propriétés mécaniques limitées l'obligent à être mélangé avec d'autres polymères. Par exemple, l'ajout de PVA et de réticulant aux molécules d'amidon a été employé par Jeong et al. [156] et a permis d'obtenir une surface intrinsèquement lisse avec une faible rugosité de surface de quelques nanomètres. Cela a aidé à compenser efficacement la fragilité des films d'amidon et à améliorer leurs résistances mécaniques tout en conservant leur souplesse.

La protéine de chitosane, un hydrate de carbone naturel dérivé de la chitine (issu de coquilles de crustacés) a aussi été mélangé à l'amidon pour réduire la perméabilité à l'eau de ce dernier [157]. La fibre de soie a également été utilisée dans les dispositifs électroniques grâce à sa nature durable et biodégradable, sa robustesse mécanique supérieure à celle de beaucoup d'autres matériaux biosourcés et ses excellentes propriétés optiques et électroniques [158]. Malgré ces nombreux avantages, les composants électroniques à base de soie sont très vulnérables à l'eau et aux solvants. De plus, il convient de noter que seul des dispositifs à base de silicium (Si) ont été fabriqués sur un substrat en fibre de soie [159].

Un récapitulatif de quelques matériaux cités dans cette section est présenté dans le Tableau 19.

Matériaux biosourcés	Couches du dispositif électronique	Références sélectionnées
Shellac	Diélectrique	[142]
Soie	Diélectrique, substrat	[137], [138], [158]
Albumine	Diélectrique	[93]
Indigo	Semi-conducteur	[104]
Beta-carotène	Semi-conducteur	[150], [150]
Melanine	Electrode	[150], [150]
Cellulose	Diélectrique	[91], [92], [99]
Amidon	substrat	[156], [156]

Tableau 19 : Tableau représentatif des matériaux biosourcés utilisés dans dispositifs électroniques.

II.A. Différents essais et choix du matériau pour la fabrication d'un substrat

Notre choix d'orienter cette étude vers l'utilisation de nouveaux substrats au lieu des substrats conventionnels est motivé par deux raisons. La première est la diminution du prix du substrat. En effet, si les produits, sur lesquels nous voulons intégrer de l'électronique, sont destinés à être utilisés dans la vie courante, le coût de ces circuits électroniques devra être très faible. L'axe de recherche sur l'électronique organique avec ses multiples avantages est un atout pour atteindre cet objectif. Cependant, il faudra accompagner cette technologie d'une diminution considérable du prix du substrat. La seconde raison reste la diminution de l'impact environnemental des circuits et donc des substrats puisqu'ils constituent la couche la plus épaisse du circuit. Par exemple, dans le cas des substrats communément utilisés dans les dispositifs flexibles, le PEN présente une épaisseur $e = 25 \mu\text{m}$ ce qui représente environ 96% de la masse totale d'un OFET.

Cette démarche permettra donc d'apporter une pierre à l'édifice pour, qu'à long terme, une électronique à base de transistors organiques totalement verte puisse voir le jour.

En explorant différents matériaux biosourcés, il est évident que le principal défi à relever réside dans la stabilité des films face aux exigences des différentes étapes du procédé de fabrication des OFETs, telles que les températures, la photolithographie, la gravure...etc. En effet, le substrat est directement exposé à des solvants chimiques agressifs et à des traitements thermiques à haute température.

Le premier essai pour fabriquer un film flexible, tout en limitant l'utilisation de produits agressifs, était l'amidon sous forme de fécule de pomme de terre. L'amidon est soluble dans l'eau ce qui évite de le dissoudre dans des solvants agressifs. Par contre, le film obtenu est très rugueux et se déforme au contact de l'eau lors des différentes étapes de rinçage nécessaires après les étapes de photolithographie et de gravure. Aussi, le temps de dégradation observé est trop rapide pour une éventuelle utilisation pour la fabrication d'un dispositif électronique. L'essai d'un substrat à base de cellulose a, quant à lui, résisté aux acides, à l'eau, et aux développeurs chimiques. Cependant, son optimisation a été suspendue rapidement à cause de sa solubilité limitée dans des solvants comme l'acétone ce qui ne correspond pas à notre objectif de n'utiliser que des produits non agressifs.

Finalement, notre choix de matériaux pour la fabrication d'un substrat biosourcé s'est porté sur un matériau utilisé dans des produits alimentaires de tous les jours, de la famille des polysaccharide qui est l'agar.

	Film d'amidon	Film de cellulose	Film d'agar
Avantages	Soluble dans l'eau. Flexible.	Résiste à l'eau, aux développeurs et aux acides.	Soluble dans l'eau. Flexible. Résiste à l'eau, aux développeurs et aux acides.
Inconvénient	Rugueux. Se dégrade rapidement. Se déforme au contact de l'eau.	S'obtient uniquement avec des solvants agressifs. Difficile à dissoudre dans l'eau. Très cassant et moins flexible.	La formation du film nécessite de hautes températures (entre 50°C et 90°C).

Tableau 20 : Tableau récapitulatif des avantages et inconvénients de trois différents substrats biosourcés .

II.B. Substrat biosourcé à base d'agar

L'agar est un polymère naturel issu d'algues. Il est constitué d'un mélange hétérogène d'agarose et d'agaropectine, qui sont deux polysaccharides naturels linéaires et abondants. L'agarose, composant actif de l'agar, est la fraction gélifiante de l'agar et sa composante prédominante. Les chaînes d'agarose forment des fibres, qui sont ensuite reliées par une liaison hydrogène pour former un hydrogel. L'agaropectine, sous formes de petites molécules, n'inhibe pas la gélification de l'agar mais peut améliorer son processus de gélification. La proportion d'agarose par rapport à l'agaropectine dans l'agar varie selon l'origine des algues. La thermoréversibilité est une autre caractéristique de l'agar, c'est-à-dire qu'il peut être liquéfié et gélifié de manière répétitive sans diminution de sa qualité.

L'utilisation de l'agar est très courante en microbiologie, dans les industries pharmaceutique et alimentaire [160]. En raison de sa solubilité dans l'eau, de ses propriétés gélifiantes à faible concentration, l'agar présente également l'avantage de posséder de bonnes propriétés mécaniques qui en fait un excellent candidat comme substrat pour la fabrication de circuits électroniques flexibles [161] [162]. Les températures de gélification et de fusion de l'agar varient respectivement de 30-40°C à 80-90°C, en fonction de son poids moléculaire, de la concentration de sa composante d'agarose et du nombre de ses groupes latéraux. Le

processus de gélification de l'agar se déroule en trois étapes : le chauffage de la solution, la gélification et le pseudo-équilibre, étape durant laquelle la liaison hydrogène et l'interaction électrostatique aboutissent à une structure hélicoïdale de la molécule d'agar, puis la formation d'un hydrogel [163]. Grâce aux liaisons hydrogènes, les hydrogels peuvent être formés sans avoir besoin d'agents de réticulation toxique, ce qui en fait un polymère biocompatible [164].

II.C. Préparation et optimisation du film d'agar

La fabrication du film d'agar a nécessité d'utiliser uniquement deux composants à savoir l'agar (Alfa Aesar, Thermo Fisher Scientific) comme élément principal et le glycérol (Sigma-Aldrich). Ce dernier va servir de plastifiant avec sa petite masse molaire d'environ 92 g/mol et ses trois sites de liaisons hydrogènes. Il permet d'augmenter le volume libre entre deux chaînes de polymères qui peuvent induire des changements structuraux entraînant une augmentation de la cristallinité. Ainsi, les compositions résultantes sont généralement plus souples et plus flexibles. La capacité de plastification de la solution d'agar grâce au glycérol font de lui un bon candidat pour la mise en œuvre de films transparents, flexibles, voire même biodégradables et biocompatibles.

La démarche adoptée pour cette étude est donc, dans un premier temps, la mise au point d'une solution à base d'agar plastifiée au glycérol. L'étude des propriétés physico-chimiques de la solution résultante nous permettra de fabriquer un substrat biosourcé pour des OFETs.

Les substrats à base d'agar sont obtenus en préparant une solution aqueuse à base de poudre d'agar et de glycérol (Alfa Aesar de Thermo Fisher Scientific). L'obtention d'une surface lisse avec une faible conductivité électrique est directement liée à la qualité de cette solution et des quantités des composants utilisés. L'impact des proportions de l'agar et du glycérol sur la qualité du film est détaillé dans la suite du chapitre.

Deux catégories différentes de films à base d'agar ont été préparées: (i) le film dans lequel la quantité de glycérol variait de 0,5 ml à 2 ml et (ii) le film dans lequel la quantité d'agar variait de 0,5 g à 2 g. Chaque composition a été dissoute dans 50 ml d'eau dé-ionisée. La solution a été progressivement chauffée à 90 °C et mélangée en continu avec un agitateur magnétique (350 tr/min) pendant 30 minutes pour permettre au mélange d'être complètement dissous. Ensuite, la solution a été placée dans un bain à ultrasons, chauffé à 80 °C. Après 10 minutes,

la solution est versée dans un moule de dimensions 5 cm x 5 cm préalablement chauffé à 50 °C afin d'éviter un choc thermique de la solution. Quelques minutes après le refroidissement, la solution se transforme en hydrogel formant ainsi un film recuit à 70 °C pendant 1 heure et séché dans un four à 50°C pendant 4 heures.

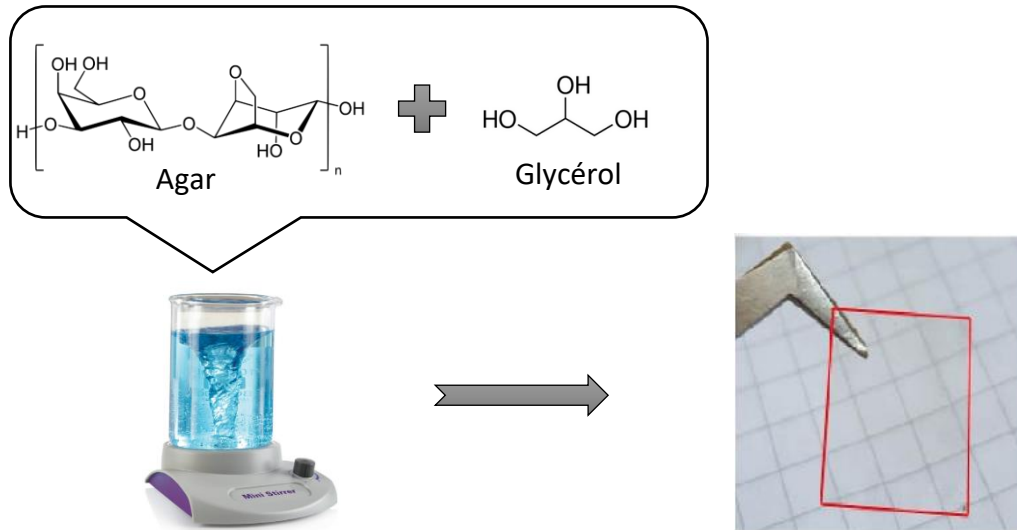


Figure 81 : Illustration de la fabrication d'un film d'agar.

Une fois le film préparé, des mesures de rugosité de surface et d'épaisseur ont été réalisées par un profilomètre KLA Tenkor P6 (KLA Tencor, Milpitas CA).

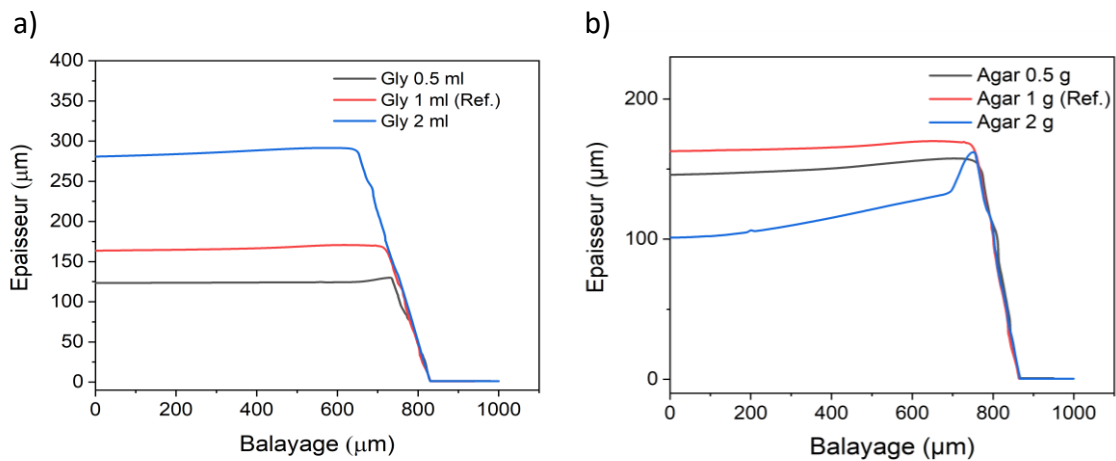


Figure 82 : a) Variation de l'épaisseur du film d'agar en fonction de la quantité de glycérol pour 1g d'agar, b) Variation de l'épaisseur du film d'agar en fonction de la quantité de poudre d'agar pour 1ml de glycérol.

Composition		Rugosité de surface (nm)	Epaisseur (µm)	
	Conditions	Quantités	R _a * (rugosité moyenne)	D _a (épaisseur moyenne)
(a)	Agar 1 g + Eau dé-ionisée 50 ml	Glycerol 0.5 ml	5.72	123
		Glycerol 1 ml	3.76	163
		Glycerol 2 ml	4.8	281
(b)	Glycerol 1 ml + Eau dé-ionisée 50 ml	Agar 0.5 g	5.53	147
		Agar 1 g	3.76	163
		Agar 2 g	9.14	116

*R_a: Écart moyen arithmétique du profil évalué.

Tableau 21 : Variation de l'épaisseur et de la rugosité du film d'agar en fonction des quantités d'agar et de glycérol dans la solution préparée.

Après avoir déterminé les profils des films (rugosité de surface et épaisseur), des électrodes en aluminium ont été déposées sur le film par évaporation thermique via un shadow masque. La conductivité électrique, est le paramètre influençant le choix des matériaux du substrat puisqu'elle est liée aux propriétés de conduction du courant électrique à travers celui-ci. Ainsi, la conductivité doit être la plus faible possible. Elle a été extraite en utilisant l'équation suivante :

$$\sigma = \frac{1}{\rho} = \frac{l}{RS} \quad (18)$$

Avec σ est la conductivité électrique en $S.m^{-1}$, ρ est la résistivité électrique en Ohms.m, R est la résistance électrique en Ohms, S est la surface de la section transversale du film en m^2 , et enfin l correspond à la distance entre les deux électrodes en mètres.

Le Tableau 21 montre la variation de l'épaisseur et de la rugosité de surface des films d'agar en fonction de la quantité d'agar et de glycérol utilisée dans le mélange. La variation d'épaisseur des différents films fabriqués change en modifiant les quantités des éléments constituant la solution. Au début, avec l'ajout de glycérol, l'épaisseur du film d'agar augmente progressivement de 123 µm à 281 µm. Cette variation de l'épaisseur pourrait être attribuée au rôle du glycérol, utilisé comme plastifiant. En effet, le glycérol perturbe et restructure le réseau intermoléculaire de la chaîne de l'agar et crée davantage de volumes libres conduisant

ainsi à une épaisseur de film plus élevée [165] [166]. Le Tableau 21(a) montre la moyenne arithmétique mesurée de la rugosité de surface (R_a) en fonction de la quantité de glycérol. L'ajout de glycérol dans la solution d'agar a entraîné des changements importants au niveau de la rugosité et la morphologie de surface du film. Comme le montre le Tableau 21(a), un film d'agar contenant 1 ml de glycérol a une valeur R_a inférieure à celles des autres quantités de glycérol. La rugosité de surface a été affectée par le volume libre en raison de l'augmentation de la concentration de glycérol et a entraîné une densité de film plus faible [167]. En outre, la résistance mécanique du film, en particulier sa flexibilité, est également affectée par la concentration de glycérol. À faible concentration, c'est-à-dire sans rajout de glycérol ou avec uniquement 0,5 ml de ce dernier, les films obtenus étaient fragiles et cassants.

Dans le cas de notre étude, la quantité de glycérol nécessaire pour obtenir une résistance mécanique suffisante avec une meilleure souplesse du film et aussi une faible rugosité de surface est d'au moins 1 ml. Néanmoins, avec 1 ml, l'épaisseur du film a augmentée pour des quantités d'agar de 0,5 g à 1 g et a diminué en augmentant cette quantité à 2 g (Tableau 21 (b)). Pour la même raison que l'effet de la concentration de glycérol sur le volume libre du film, l'épaisseur a augmentée lorsque la concentration d'agar augmente. En d'autres termes, cette variation de l'épaisseur est attribuée à la densité du film en fonction de la quantité d'agar dans le mélange. La solution est saturée avec 2 g d'agar et devient moins transparente. Le film est ainsi plus compact et a moins de volume libre, ce qui entraîne une augmentation de la rugosité de surface. De plus, la concentration d'agar ne modifie pas la résistance mécanique du film mais impacte sa transparence.

Sur la base de ces résultats, la relation entre les différentes quantités de matériaux et la qualité du film du substrat d'agar est mise en évidence. En bref, les propriétés physiques telles que la résistance mécanique, l'épaisseur, la rugosité de surface et la transparence du film sont affectées par la concentration des matériaux présents dans la solution. Chaque composition du mélange joue indépendamment un rôle clé. Les deux compositions peuvent contrôler l'épaisseur et la rugosité de surface, le glycérol affectant nécessairement la résistance mécanique du film. Tandis que la concentration de l'agar joue un rôle au niveau de la transparence du film, la faible rugosité de surface est un facteur important pour la fabrication des OFETs. Par conséquent, le substrat biosourcé doit être approprié pour répondre aux exigences nécessaires pour envisager son utilisation pour des dispositifs à OFETs.

La Figure 83 montre l'effet de la variation de la concentration d'agar et de glycérol sur les conductivités électriques (σ) des films à température ambiante. Les valeurs extraites de la conductivité σ sont résumées dans le Tableau 22. Elles montrent l'augmentation de la conductivité électrique lorsque la concentration du glycérol augmente et celle de l'agar diminue. Cela peut être expliqué par l'effet du plastifiant dans la création de volumes libres favorisant plus de mouvement ionique à travers la chaîne d'agar.

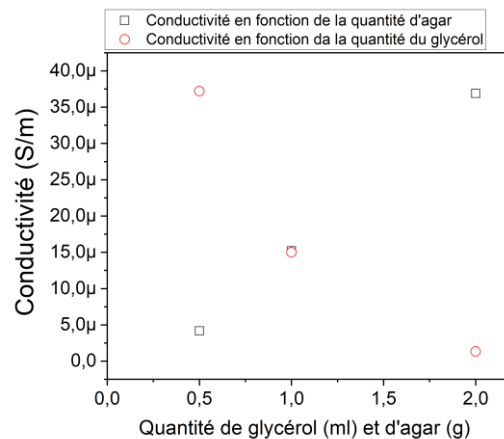


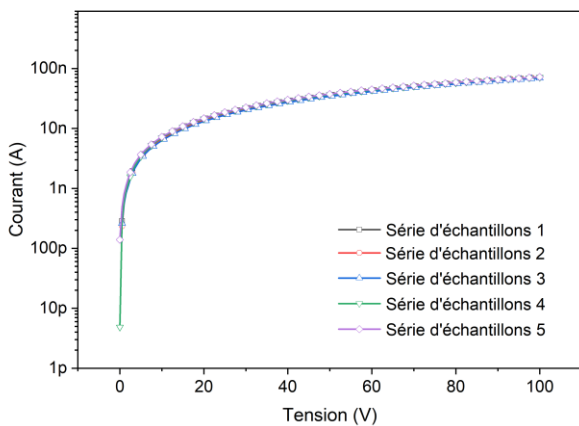
Figure 83 : Conductivité du film en fonction de la quantité de glycérol et de la poudre d'agar.

Composition		Conductivité σ ($\times 10^{-6}$ S/m)	
	Conditions	Quantités	
(a)	Agar 1 g + Eau dé-ionisée 50 ml	Glycérol 0.5 ml	4.17
		Glycérol 1 ml	15.2
		Glycérol 2 ml	36.9
(b)	Glycérol 1 ml + Eau dé-ionisée 50 ml	Agar 0.5 g	37.2
		Agar 1 g	15
		Agar 2 g	1.34

Tableau 22 : Conductivité électrique du film d'agar en fonction des quantités de glycérol et de la poudre d'agar.

En conséquence, 0,5 ml de glycérol et 2 g d'agar ont montré la plus faible conductivité. Cependant, la rugosité de surface de ces films est plus élevée ($R_a > 5$ nm). Le film a donc été optimisé avec 1 ml de glycérol et 1 g d'agar.

L'optimisation du procédé de fabrication du substrat a permis non seulement de contrôler la rugosité, la conductivité et l'épaisseur du film mais aussi d'assurer un procédé reproductible, atout majeur pour la fiabilité d'un dispositif électronique.



Série d'échantillons	Epaisseurs	Rugosités (Ra)
N°1	131 μm	3,76 nm
N°2	162 μm	3,55 nm
N°3	125 μm	3,42 nm

Figure 84 : Reproductivité des films d'agar fabriqués au niveau du courant, de l'épaisseur et la rugosité.

Une fois le substrat biosourcé préparé, le principal défi réside dans sa capacité à résister aux différents procédés de fabrication des OFETs tels que le dépôt à la tournette de résine, la photolithographie, les solvants chimiques, la gravure et le traitement thermique via les différents recuits.

III. Transistors organiques de type N fabriqués sur substrat biosourcé

Les transistors organiques utilisant le C_{60} comme couche semi-conductrice fabriqués dans le cadre de cette thèse ont déjà montrés des propriétés électriques intéressantes avec une mobilité d'effet de champ allant jusqu'à $0,2 \text{ cm}^2/\text{V.s}$ sur substrat de verre, comme détaillé dans le chapitre précédant. Dans cette étude consacrée aux OFETs sur substrat biosourcé, la même structure d'OFET de type N avec les mêmes couches à l'exception d'une étape supplémentaire de passivation du substrat non nécessaire sur un substrat de verre a été adoptée. En effet, en raison de la conductivité électrique élevée de l'agar comparée aux autres substrats communément utilisés pour ce type de dispositifs, une résine photosensible négative, la SU8 2002 a été déposée sur le substrat d'agar afin de le passiver. Cependant, aucun traitement thermique n'a été effectué durant le procédé de fabrication, le but étant de protéger le film et d'éviter la dégradation du substrat.

Après chaque étape du procédé de fabrication, des images au microscope laser confocal (Olympus OLS5100) ont permis de visualiser au niveau submicronique et avec une grande précision l'état de la surface du film (Figure 85 a)). Cet outil nous a permis de s'assurer que les différentes couches ont bien été définies et que les différents produits chimiques utilisés lors

de la photolithographie et la gravure n'ont pas dégradé le substrat. L'aboutissement de l'utilisation d'un matériau biosourcé comme substrat pour la réalisation d'OFETs biosourcés flexibles est montré sur la Figure 85 b).

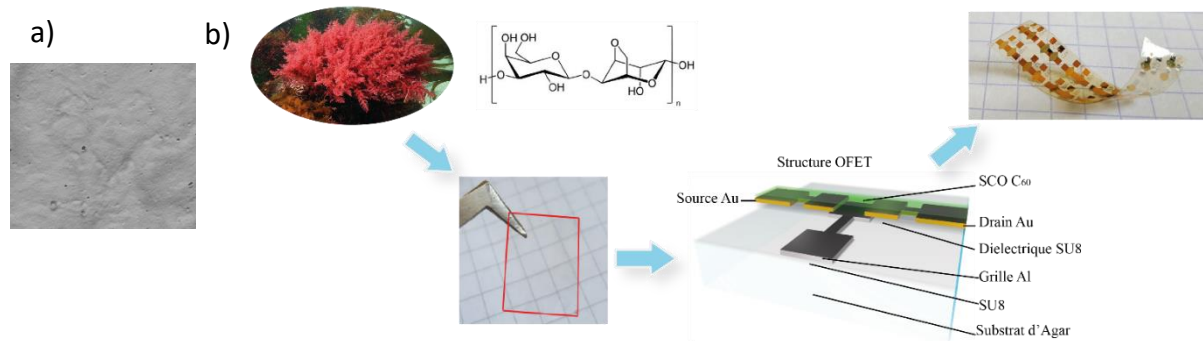


Figure 85 : a) Image au microscope confocal du film d'agar, b) Illustration des étapes clés de la fabrication d'OFETs flexibles à base de substrat d'agar.

III.A. Performances électriques des OFETs sur substrat d'agar

Pour mettre en évidence l'effet du substrat d'agar sur les performances électriques des transistors, une comparaison avec les transistors fabriqués sur substrat de verre est présentée. La Figure 86 montre les caractéristiques de transfert du transistor sur le verre et sur le substrat d'agar.

Rappelons que le C_{60} est très sensible à l'air et à l'humidité, ainsi les échantillons ont été conservés en boîte à gants avec une faible concentration d' O_2 et de H_2O (<1 ppm). Il est intéressant de noter que, contrairement aux OFETs étudiés auparavant dans ce travail de thèse, les propriétés électriques de l'OFET fabriqué sur le substrat d'agar s'améliorent avec le temps. La Figure 86 montre l'évolution des caractéristiques de transfert en fonction du temps. La mobilité d'effet de champ a augmenté de $\mu_{FE} = 3,10^{-2} \text{ cm}^2/\text{V.s}$ à $\mu_{FE} = 7,10^{-2} \text{ cm}^2/\text{V.s}$, la tension de seuil montre également une amélioration avec une diminution de $V_{TH} = 14 \text{ V}$ à $V_{TH} = 8 \text{ V}$. Par contre la pente sous seuil ne bénéficie pas de cette évolution et reste stable avec une valeur de $SS = 6 \text{ V/dec}$. Ce dernier paramètre est lié à la présence de défauts à l'interface entre le semi-conducteur et l'isolant. Cette observation a permis de conclure que cette interface n'a pas été impactée par la modification du substrat et n'évolue pas avec le temps dans la boîte à gants. De plus, les échantillons fabriqués sur verre ne montrent aucune évolution dans le temps dans les mêmes conditions. Ainsi, la modification des propriétés électriques sur le substrat d'agar pourrait provenir du substrat lui-même. Lorsque les

caractéristiques de transfert de l'OFET sur verre et d'agar sont comparées, des différences sont évidentes, telles qu'une diminution de la mobilité d'effet de champ μ_{FE} , un courant de drain $I_{D,OFF}$ et une tension de seuil V_{TH} plus élevés. Les structures des deux OFETs sont similaires et les dégradations des performances électriques sont principalement dues à la modification du substrat. Sans humidité, le substrat évolue et ses caractéristiques électriques, comme sa conductivité, aussi.

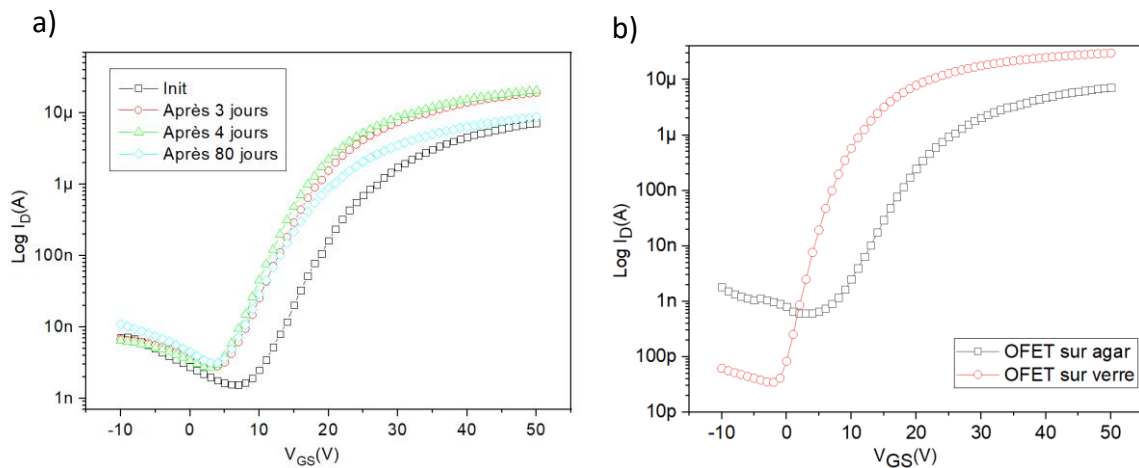


Figure 86 :a) Evolution dans le temps des caractéristiques de transfert des OFETs sur substrats biosourcés sous atmosphère contrôlée, b) Caractéristiques de transfert de l'OFET sur verre et sur substrat d'agar pour $V_{DS}=10\text{V}$.

En raison de sa conductivité électrique plus élevée que celle du verre, le substrat d'agar a un impact important sur les performances électriques. Cet impact peut s'expliquer par la création d'un canal de conduction dans le substrat qui entre en concurrence avec le courant qui circule dans le semi-conducteur, comme le montre la Figure 87. Le courant $I_{D,OFF}$ est directement lié à ce chemin électrique pour une tension drain-source constante V_{DS} ($V_{DS} = 10 \text{ V}$). Cette affirmation est confirmée par la différence observée entre le courant $I_{D,OFF}$ mesuré sur un substrat de verre et sur un substrat d'agar. La seconde observation est liée à la différence de création de canal en fonction de la tension grille-source V_{GS} et du courant de drain $I_{D,ON}$.

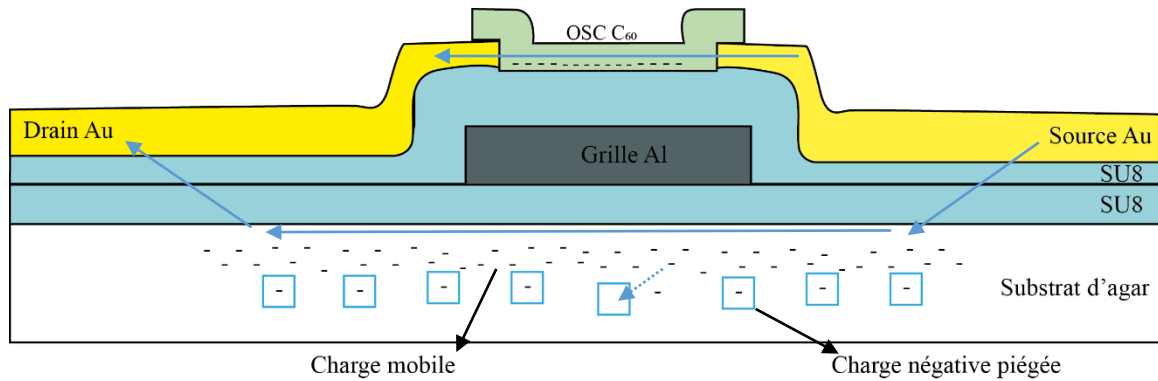


Figure 87 : Représentation schématique du passage du courant dans la couche semi-conductrice et le substrat biosourcé d'agar.

Deux voies de circulation du courant ont pu être définies. Le premier chemin est situé dans la couche semi-conductrice et est induit par l'effet MIS avec une accumulation d'électrons dans le canal. Le second est formé par des forces électrostatiques induites par une capacité définie par les 3 couches : grille d'aluminium, isolant SU8 et substrat d'agar. Ce second canal est rempli de défauts dus au désordre structurel du substrat d'agar. Une partie du courant est alors piégée dans le substrat et entraîne une diminution du courant de drain sur la caractéristique de transfert par rapport à l'OFET fabriqué sur du verre.

III.B. Stabilité électrique des OFETs biosourcés

Afin de confirmer ce phénomène, la stabilité électrique de ces dispositifs a été étudiée. L'instabilité électrique des OFETs de type N et plus généralement des transistors à effet de champ organiques est principalement due à un désordre du semi-conducteur, à des pièges dans l'interface semi-conducteur/isolant et dans l'interface drain-source/semi-conducteur. Ainsi, les stabilités électriques des OFETs sur le verre et le substrat en agar ont été mesurées et comparées. Les résultats sont présentés sur la Figure 88a).

Un stress électrique par l'application prolongée d'une tension grille-source V_{GS} et une tension drain-source $V_{DS} = 0$ V de type gate bias stress a été appliqué pendant une durée de 6 heures afin de simuler le fonctionnement du transistor en régime passant. La tension de seuil V_{TH} a été extraite toutes les 10 minutes via des mesures de caractéristiques de transfert successives. Cette contrainte électrique appliquée sur le transistor a donné lieu à un décalage du V_{TH} . Un modèle exponentiel étiré déjà utilisé et détaillé dans le chapitre précédent a été appliqué dans le cadre de cette étude pour ajuster les courbes des OFETs sur verre et sur substrat d'agar et a été représenté par une ligne pointillée. L'équation utilisée est rappelée ci-dessous:

$$\Delta V_{TH}(t) = (V_{GSstress} - V_{TH0}) \left(1 - \exp\left(-\frac{t}{\tau}\right)^\beta \right) \quad (19)$$

Où $V_{GSstress}$ est la tension de grille appliquée pendant la contrainte ($V_{GSstress} = 60$ V), V_{TH0} est la tension de seuil initiale, τ et β sont des paramètres d'ajustement. β est liée à la largeur de la distribution du piège concerné et t_0 est lié au temps moyen de piégeage.

D'une part, la stabilité électrique diminue largement dans le cas de l'OFET fabriqué sur substrat d'agar. β , constante liée à la qualité de l'interface semi-conducteur/isolant a été dégradée respectivement de 0,28 à 0,38 pour l'OFET sur verre et l'OFET sur substrat d'agar. τ , lié au temps moyen pour qu'un électron soit piégé, a aussi été largement diminué respectivement de $\tau = 1.10^4$ s à $\tau = 4.10^3$ s pour l'OFET sur verre et l'OFET sur substrat d'agar.

La stabilité électrique des OFETs a aussi été explorée par des mesures de polarisation constante consistant en l'application prolongée de tension de polarisation V_{DS} et V_{GS} constantes et mesure continue du courant de drain I_D . La durée du stress est de 6 heures pour les OFETs sur substrat d'agar et sur verre avec $V_{DS} = 10$ V et $V_{GS} = 60$). La Figure 88b) montre l'évolution temporelle normalisée du courant pour les deux types de transistors. Elle met en évidence une dégradation du courant initial de 92% pour les OFETs biosourcés flexibles à base d'agar et de 55% pour les OFETs rigides sur verre. Ces observations permettent de conclure qu'il existe de nouvelles origines d'instabilité électrique pour les OFETs fabriqués sur substrat d'agar. Ce dernier considéré comme étant un matériau désordonné avec des défauts structuraux élevés est l'une des causes de cette instabilité électrique.

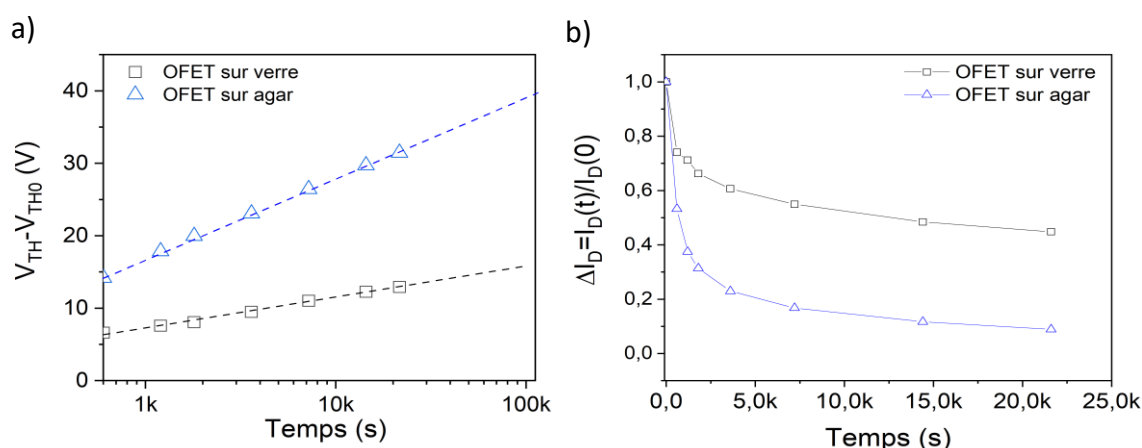


Figure 88 : a) Stress électrique de type gate bias stress sur les OFETs fabriqués sur verre et sur substrat d'agar, b) Stress électrique normalisé de type polarisation constante sur les OFETs fabriqués sur verre et sur substrat d'agar.

Enfin, pour permettre d'analyser la flexibilité et d'étudier l'impact d'une déformation mécanique sur la stabilité électrique d'un OFET biosourcé de type N, une déformation mécanique en tension en pliant le substrat a été appliquée à différents rayons de courbure (2, 5, et 10 mm). À partir des caractéristiques de transfert, la mobilité d'effet de champ a été extraite en fonction de la déformation mécanique appliquée.

Nous avons constaté que lorsqu'une forte déformation mécanique est appliquée (R = 2 mm), une diminution de la mobilité d'effet de champ d'environ 6% par rapport à la valeur initiale sans déformation mécanique survient.

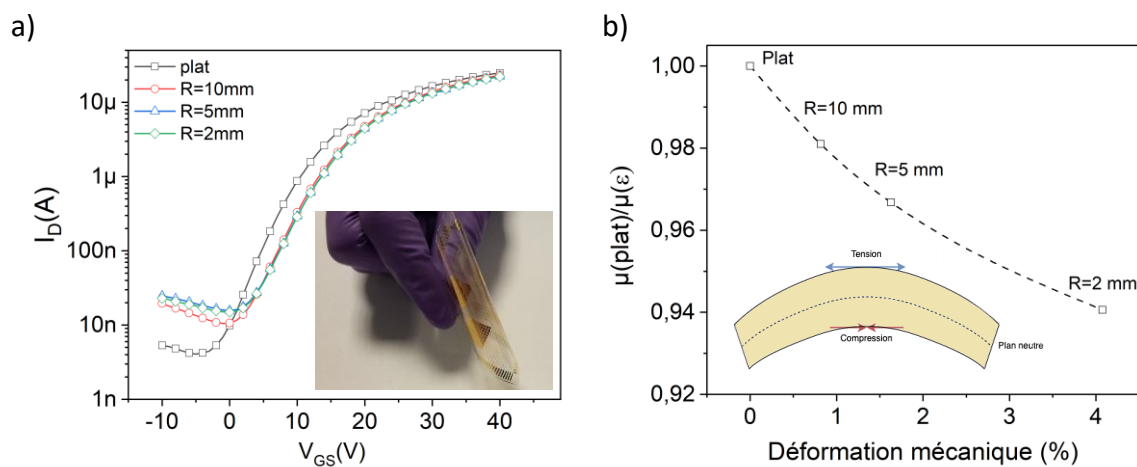


Figure 89 : a) Caractéristiques de transfert de l'OFET sur substrat flexible biosourcé d'agar à plat et en fonction de trois rayons de courbures, b) Evolution de la mobilité d'effet de champ (normalisée) de l'OFET sur substrat flexible biosourcé d'agar à plat et en fonction des trois rayons de courbure.

En revanche, les différents rayons de courbure semblent n'avoir aucun effet sur la tension de seuil V_{TH} et sur la pente de sous-seuil SS.

Rayon de courbure (mm)	V_{TH} (V)	SS (V/dec)	μ_{FE} (cm ² /V.s)
plat	7,6	5,8	7x10 ⁻²
10	8,2	6,2	6,8x10 ⁻²
5	8,2	6,2	6,7x10 ⁻²
2	8,2	6,2	6,5x10 ⁻²

Tableau 23 : Evolution des paramètres électriques de l'OFET sur substrat flexible biosourcé d'agar à plat et en fonction des trois rayons de courbure

Cela nous laisse penser qu'aucun défaut structurel n'a été créé sous l'effet de la déformation mécanique. Par contre, la déformation mécanique en tension semble avoir eu un impact sur la longueur du canal de conduction ce qui a engendré une modification du courant de drain

I_D . En effet, si des défauts structurels avaient été créés dans le canal pendant la déformation, la pente du sous-seuil SS et la tension de seuil V_{TH} seraient dégradées.

IV. Conclusion

Les travaux de cette thèse ont été, tout d'abord, focalisés sur la mise au point d'une électronique organique élaborée à très basse température ($T < 110^\circ\text{C}$) via des transistors organiques performants de type N sur substrat de verre. Puis, ces transistors ont été transférés sur substrat flexible transparent à base de matériau pétro-source de type PEN. La maîtrise des procédés technologiques de fabrication et l'obtention d'une uniformité des performances électriques des OFETs nous a permis de réaliser des transistors organiques flexibles sur des substrats à base de matériaux naturels de la vie courante.

Les OFETs biosourcés sur substrat d'agar ont présenté une mobilité d'effet de champ $\mu_{FE} = 7.10^{-2} \text{ cm}^2/\text{V.s}$, une tension de seuil $V_{TH} = 7,6 \text{ V}$, une pente sous seuil $SS = 6 \text{ V/dec}$ et un rapport de courant $I_{DON} / I_{DOFF} = 7.10^3$. Cependant, la structure du film conduit à une dégradation de la stabilité électrique des OFETs. En effet, les transistors organiques, et plus particulièrement les types N, sur substrat classique, présentent d'importantes instabilités lors d'un stress électrique dont l'origine n'est pas évidente à estimer puisqu'il semble que l'hypothèse sur la cohabitation de l'effet des pièges au niveau du semi-conducteur et de l'isolant ou au niveau de l'interface entre les deux est la plus probable. De plus, de nouvelles instabilités sont apparues dans le cas des OFETs sur substrat biosourcé à base d'agar. L'étape suivante de cette étude consistera donc à modifier la composition de ce substrat en ajoutant d'autres éléments biosourcés afin de réduire la conductivité électrique et combler les défauts structurels du film. Cette étude a tout de même permis d'avancer sur la compréhension de la physique des OFETs organiques et sur les paramètres impactant leurs performances et leurs stabilités électriques. Ces travaux montrent également les défis associés à la capacité des polymères biosourcés à s'intégrer dans des dispositifs électroniques non toxiques et plus écologiques.

Un autre défi concernant cette thématique sera de s'intéresser à l'élaboration d'une électronique verte totalement transparente. Aujourd'hui, dans le cadre de cette thèse, nous utilisons un semi-conducteur et un isolant organiques transparents. La prochaine étape sera d'intégrer à notre structure d'OFETs des conducteurs électriques transparents.

Conclusion Générale

Dans la course à la miniaturisation des dispositifs électroniques en silicium, il est maintenant clair qu'il ne sera pas possible de s'affranchir des limites imposées par la physique. Par conséquent, il est nécessaire de continuer sur la voie du progrès et d'offrir de nouvelles perspectives d'amélioration du quotidien. Cela passe déjà depuis une décennie par la proposition d'une nouvelle génération d'électronique caractérisée par des dispositifs faibles coûts, fabriqués à très basse température et sur des substrats flexibles. Pour répondre à ces attentes, la relève logique de l'électronique actuelle passera nécessairement par des technologies utilisant des matériaux organiques voire biosourcés pour essayer de proposer dans un futur proche une électronique écoresponsable.

L'objectif de cette thèse était de réaliser des transistors à effet de champ organiques de type N sur un substrat rigide puis souple en utilisant un substrat biosourcé élaboré au laboratoire du département OASiS de l'IETR.

Au cours du premier chapitre de ce manuscrit de thèse, nous avons, tout d'abord, présenté des généralités sur les semi-conducteurs organiques et ses différents types. Puis, nous avons décrit le principe de fonctionnement des transistors organiques à effet de champ, en mettant en avant les facteurs de mérite extraits des courbes caractéristiques issues des mesures électriques. Par la suite, les matériaux organiques étant sensibles à divers facteurs causant une dégradation rapide des dispositifs, il était nécessaire d'améliorer leur stabilité pour les intégrer dans des applications réelles. C'est dans cette optique, qu'une analyse de la stabilité électrique des OFETs a été présentée. Enfin, les différentes technologies de fabrication pouvant être utilisées pour la réalisation des dispositifs organiques fabriqués à basse température ont été décrites.

Le deuxième chapitre a été consacré au procédé de fabrication des OFETs de type N en structure grille-basse/contacts-bas fabriqués par photolithographie. Dans un premier temps, une démarche d'optimisation a été réalisée au niveau du diélectrique de grille et de la couche semi-conductrice. Ensuite, une stratégie globale a été engagée pour comprendre et analyser le comportement électrique des dispositifs. Pour cela, les méthodes d'extraction classiques issues de la technologie MOSFET ont été utilisées, leurs validités pour les OFETs ont été

discutée et critiquée et une nouvelle méthode d'extraction à partir d'une caractérisation dynamique par la réponse fréquentielle d'un OFET a été proposée.

Dans un deuxième temps, la stabilité électrique de nos dispositifs à l'aide d'un stress par polarisation continue a été évaluée. En effet, une limitation majeure des transistors organiques reste sans doute leur instabilité due principalement au désordre structurel majeur du matériau organique lui-même. Les OFETs étant en partie fabriqués, stockés et caractérisés en boîte à gants sous atmosphère contrôlée en oxygène, ils subissent une dégradation importante suite à une exposition à l'air. Une proposition d'encapsulation par évaporation basse température via un matériau organique, le TTC, a été étudiée et présentée en terme d'optimisation et d'amélioration de la stabilité des OFETs de type N à base de C₆₀. Cette étude nous a permis de constater que l'effet encapsulant du TTC améliorerait également la réponse électrique des OFETs lors d'un stress électrique.

Le dernier chapitre a abordé un volet important de ce manuscrit, celui de l'élaboration de transistors organiques à effet de champ sur un substrat fabriqué à partir d'un matériau biosourcé. Cette étude a commencé par le remplacement du substrat en verre qui constitue la majorité de la masse du composant global par un substrat flexible à base d'agar, matériau biosourcé. La faisabilité du transfert technologique vers les OFETs à base d'agar a été démontrée. Le gros potentiel de cette catégorie de matériau nous permet d'envisager le développement d'une électronique flexible, écoresponsable, à faible coût et avec même en perspective des dispositifs biodégradables si les autres couches du transistor étaient aussi remplacées à leur tour par des matériaux biosourcés. Certes les applications visées par cette catégorie d'OFET sont plus restreintes à cause de leur durée de vie, mais leur intégration dans le domaine de la santé, par exemple, serait sans doute une bonne perspective d'avenir.

Les résultats obtenus dans le cadre de cette étude ont démontré la faisabilité d'utiliser ce type de substrat pour la fabrication de transistors organiques à effet de champ. Les performances et la stabilité électriques de ces OFETs ont été comparées à celles des OFETs fabriqués sur verre. Les OFETs sur substrat d'agar présentent une mobilité d'effet de champ linéaire $\mu_{FElin} = 7.10^{-2} \text{ cm}^2/\text{V.s}$, une tension de seuil $V_{TH} = 7 \text{ V}$, une pente sous seuil $SS = 6 \text{ V/dec}$, et un rapport de courant $I_{DON} / I_{DOFF} = 7,10^3$.

Liste des communications et publications

Communications internationales avec comité scientifique :

Oral - M. Robin, S. Nguyen, Y. Molard, O. De Sagazan, M. Harnois, E. Jacques.

Metal/Semiconductor Interface in Organic FET-Effect on Electrical Performances and Stability, ICOE, Bordeaux, France 2018.

Poster - S. Nguyen, S.J Moon, N. Coulon, C. Lebreton, O. De Sagazan, E. Jacques.

Flexible Organic N-Type Transistor fabricated on biosubstrate, ITC, Surrey, Grande Bretagne, 2022

Publication internationale dans un journal :

Publiée - S. Nguyen, S.J Moon, N. Coulon, C. Lebreton, O. De Sagazan, E. Jacques.

Investigation of an Agar Biosubstrate for the Fabrication of a Flexible Organic N-type Transistor, ACS.Appl.Electron.Mater, 2021, 3,3567-3574.

<https://doi.org/10.1021/acsaelm.1c00473>

Références

- [1] « Record mondial de rendement pour de petites cellules photovoltaïques organiques pour Toyobo Co. et le CEA | Plein Soleil ». <http://www.plein-soleil.info/actualites/record-mondial-de-rendement-pour-de-petites-cellules-photovoltaïques-organiques-pour-toyobo-co-et-le-cea/> (consulté le 19 mars 2021).
- [2] P. Alpuim, V. Chu, et J. P. Conde, « Amorphous and microcrystalline silicon films grown at low temperatures by radio-frequency and hot-wire chemical vapor deposition », *J. Appl. Phys.*, vol. 86, n° 7, p. 3812-3821, oct. 1999, doi: 10.1063/1.371292.
- [3] P. Brogueira, J. P. Conde, S. Arekat, et V. Chu, « Amorphous and microcrystalline silicon films deposited by hot-wire chemical vapor deposition at filament temperatures between 1500 and 1900 °C », *J. Appl. Phys.*, vol. 79, n° 11, p. 8748-8760, juin 1996, doi: 10.1063/1.362501.
- [4] H. Gleskova, S. Wagner, W. Soboyejo, et Z. Suo, « Electrical response of amorphous silicon thin-film transistors under mechanical strain », *J. Appl. Phys.*, vol. 92, n° 10, p. 6224-6229, nov. 2002, doi: 10.1063/1.1513187.
- [5] S. Janfaoui, « Electronique CMOS en silicium microcristallin sur substrat flexible transparent », p. 158.
- [6] J. H. Cheon, J. H. Bae, et J. Jang, « Mechanical stability of poly-Si TFT on metal foil », *Solid-State Electron.*, vol. 52, n° 3, p. 473-477, mars 2008, doi: 10.1016/j.sse.2007.10.019.
- [7] H. A. Klasens et H. Koelmans, « A tin oxide field-effect transistor », *Solid-State Electron.*, vol. 7, n° 9, p. 701-702, sept. 1964, doi: 10.1016/0038-1101(64)90057-7.
- [8] R. L. Hoffman, B. J. Norris, et J. F. Wager, « ZnO-based transparent thin-film transistors », *Appl. Phys. Lett.*, vol. 82, n° 5, p. 733-735, févr. 2003, doi: 10.1063/1.1542677.
- [9] T. Matsuo, S. Mori, A. Ban, et A. Imaaya, « 8.3: Invited Paper : Advantages of IGZO Oxide Semiconductor », *SID Symp. Dig. Tech. Pap.*, vol. 45, n° 1, p. 83-86, juin 2014, doi: 10.1002/j.2168-0159.2014.tb00023.x.
- [10] J. Puigdollers, C. Voz, A. Orpella, I. Martin, M. Vetter, et R. Alcubilla, « Pentacene thin-films obtained by thermal evaporation in high vacuum », *Thin Solid Films*, vol. 427, n° 1-2, p. 367-370, mars 2003, doi: 10.1016/S0040-6090(02)01238-5.
- [11] A. Bree, D. J. Carswell, et L. E. Lyons, « Bree, Carswell, a9t.d Lyoiis : Photo- mi.d », p. 6.
- [12] A. F. Paterson *et al.*, « Recent Progress in High-Mobility Organic Transistors: A Reality Check », *Adv. Mater.*, vol. 30, n° 36, p. 1801079, 2018, doi: 10.1002/adma.201801079.
- [13] V. Podzorov, E. Menard, A. Borissov, V. Kiryukhin, J. A. Rogers, et M. E. Gershenson, « Intrinsic Charge Transport on the Surface of Organic Semiconductors », *Phys. Rev. Lett.*, vol. 93, n° 8, p. 086602, août 2004, doi: 10.1103/PhysRevLett.93.086602.
- [14] E. Menard, V. Podzorov, S.-H. Hur, A. Gaur, M. E. Gershenson, et J. A. Rogers, « High-Performance n- and p-Type Single-Crystal Organic Transistors with Free-Space Gate Dielectrics », *Adv. Mater.*, vol. 16, n° 23-24, p. 2097-2101, 2004, doi: <https://doi.org/10.1002/adma.200401017>.
- [15] D. A. da Silva Filho, E.-G. Kim, et J.-L. Brédas, « Transport Properties in the Rubrene Crystal: Electronic Coupling and Vibrational Reorganization Energy », *Adv. Mater.*, vol. 17, n° 8, p. 1072-1076, avr. 2005, doi: 10.1002/adma.200401866.
- [16] A. L. Briseno *et al.*, « High-Performance Organic Single-Crystal Transistors on Flexible Substrates », *Adv. Mater.*, vol. 18, n° 17, p. 2320-2324, sept. 2006, doi: 10.1002/adma.200600634.

- [17] « Abrupt heating-induced high-quality crystalline rubrene thin films for organic thin-film transistors | Elsevier Enhanced Reader ». <https://reader.elsevier.com/reader/sd/pii/S156611991100190X?token=A96B054382938FB08466308098A595347F733DC999834AF72DE404F4CFFF12B64D150A4CEB8BF5C974E3065EFC77CAC7&originRegion=eu-west-1&originCreation=20210926203255> (consulté le 26 septembre 2021).
- [18] T. W. Kelley, D. V. Muyres, P. F. Baude, T. P. Smith, et T. D. Jones, « High Performance Organic Thin Film Transistors », *MRS Proc.*, vol. 771, p. L6.5, 2003, doi: 10.1557/PROC-771-L6.5.
- [19] D. J. Gundlach, T. N. Jackson, D. G. Schlom, et S. F. Nelson, « Solvent-induced phase transition in thermally evaporated pentacene films », *Appl. Phys. Lett.*, vol. 74, n° 22, p. 3302-3304, mai 1999, doi: 10.1063/1.123325.
- [20] A. Landi, A. Troisi, et A. Peluso, « Explaining different experimental hole mobilities: influence of polymorphism on dynamic disorder in pentacene », *J. Mater. Chem. C*, vol. 7, n° 31, p. 9665-9670, 2019, doi: 10.1039/C9TC03174J.
- [21] R. D. McCullough, R. D. Lowe, M. Jayaraman, et D. L. Anderson, « Design, synthesis, and control of conducting polymer architectures: structurally homogeneous poly(3-alkylthiophenes) », *J. Org. Chem.*, vol. 58, n° 4, p. 904-912, févr. 1993, doi: 10.1021/jo00056a024.
- [22] Z. Bao, A. Dodabalapur, et A. J. Lovinger, « Soluble and processable regioregular poly(3-hexylthiophene) for thin film field-effect transistor applications with high mobility », *Appl. Phys. Lett.*, vol. 69, n° 26, p. 4108-4110, déc. 1996, doi: 10.1063/1.117834.
- [23] A. Marrocchi, D. Lanari, A. Facchetti, et L. Vaccaro, « Poly(3-hexylthiophene): synthetic methodologies and properties in bulk heterojunction solar cells », *Energy Environ. Sci.*, vol. 5, n° 9, p. 8457, 2012, doi: 10.1039/c2ee22129b.
- [24] M. P. Bhatt *et al.*, « Poly(3-Hexylthiophene) Nanostructured Materials for Organic Electronics Applications », *J. Nanosci. Nanotechnol.*, vol. 14, n° 2, p. 1033-1050, févr. 2014, doi: 10.1166/jnn.2014.8892.
- [25] K. N. Choi, K. S. Kim, K. S. Chung, et H. Lee, « Solvent Effect on the Electrical Properties of Triisopropylsilylethynyl (TIPS) Pentacene Organic Thin-Film Transistors », *IEEE Trans. Device Mater. Reliab.*, vol. 9, n° 3, p. 489-493, sept. 2009, doi: 10.1109/TDMR.2009.2027227.
- [26] G. Giri, S. Park, M. Vosgueritchian, M. M. Shulaker, et Z. Bao, « High-Mobility, Aligned Crystalline Domains of TIPS-Pentacene with Metastable Polymorphs Through Lateral Confinement of Crystal Growth », *Adv. Mater.*, vol. 26, n° 3, p. 487-493, 2014, doi: 10.1002/adma.201302439.
- [27] L. Feng, W. Tang, J. Zhao, Q. Cui, C. Jiang, et X. Guo, « All-Solution-Processed Low-Voltage Organic Thin-Film Transistor Inverter on Plastic Substrate », *IEEE Trans. Electron Devices*, vol. 61, n° 4, p. 1175-1180, avr. 2014, doi: 10.1109/TED.2014.2303992.
- [28] R. Müller, S. Smout, C. Rolin, J. Genoe, et P. Heremans, « High mobility short-channel p-type organic transistors with reduced gold content and completely gold-free source/drain bottom contacts », *Org. Electron.*, vol. 12, n° 7, p. 1227-1235, juill. 2011, doi: 10.1016/j.orgel.2011.03.033.
- [29] H. Klauk, M. Halik, U. Zschieschang, G. Schmid, W. Radlik, et W. Weber, « High-mobility polymer gate dielectric pentacene thin film transistors », *J. Appl. Phys.*, vol. 92, n° 9, p. 5259-5263, nov. 2002, doi: 10.1063/1.1511826.

- [30] H. N. Raval, S. P. Tiwari, R. R. Navan, S. G. Mhaisalkar, et V. R. Rao, « Solution-Processed Bootstrapped Organic Inverters Based on P3HT With a High- κ Gate Dielectric Material », *IEEE Electron Device Lett.*, vol. 30, n° 5, p. 484-486, mai 2009, doi: 10.1109/LED.2009.2016679.
- [31] B. Gburek et V. Wagner, « Influence of the semiconductor thickness on the charge carrier mobility in P3HT organic field-effect transistors in top-gate architecture on flexible substrates », *Org. Electron.*, vol. 11, n° 5, p. 814-819, mai 2010, doi: 10.1016/j.orgel.2010.01.023.
- [32] X. Gao et Y. Hu, « Development of n-type organic semiconductors for thin film transistors: a viewpoint of molecular design », *J Mater Chem C*, vol. 2, n° 17, p. 3099-3117, 2014, doi: 10.1039/C3TC32046D.
- [33] H. Klauk, « Organic circuits on flexible substrates », in *IEEE International Electron Devices Meeting, 2005. IEDM Technical Digest.*, Tempe, Arizon, USA, 2005, p. 446-449. doi: 10.1109/IEDM.2005.1609375.
- [34] S. J. Kang *et al.*, « Inking Elastomeric Stamps with Micro-Patterned, Single Layer Graphene to Create High-Performance OFETs », *Adv. Mater.*, vol. 23, n° 31, p. 3531-3535, août 2011, doi: 10.1002/adma.201101570.
- [35] M. Gamoudi *et al.*, « Diffusion in phthalocyanine thin film layers: study by AES, EELS, EPES and electrical measurements », *J. Phys. III*, vol. 1, n° 12, p. 1993-2000, déc. 1991, doi: 10.1051/jp3:1991246.
- [36] P. Trouillas, B. Ratier, A. Moliton, K. Pichler, et R. H. Friend, « Field-effect studies of C60 thin films before and after implantation with potassium », *Synth. Met.*, vol. 81, n° 2-3, p. 259-263, août 1996, doi: 10.1016/S0379-6779(96)03749-6.
- [37] A. R. Brown, D. M. de Leeuw, E. J. Lous, et E. E. Havinga, « Organic n-type field-effect transistor », *Synth. Met.*, vol. 66, n° 3, p. 257-261, oct. 1994, doi: 10.1016/0379-6779(94)90075-2.
- [38] J. N. Haddock, X. Zhang, B. Domercq, et B. Kippelen, « Fullerene based n-type organic thin-film transistors », *Org. Electron.*, vol. 6, n° 4, p. 182-187, août 2005, doi: 10.1016/j.orgel.2005.06.002.
- [39] S. Kobayashi, T. Takenobu, S. Mori, A. Fujiwara, et Y. Iwasa, « Fabrication and characterization of C60 thin-film transistors with high field-effect mobility », *Appl. Phys. Lett.*, vol. 82, n° 25, p. 4581-4583, juin 2003, doi: 10.1063/1.1577383.
- [40] M. M. Durban, P. D. Kazarinoff, et C. K. Luscombe, « Synthesis and Characterization of Thiophene-Containing Naphthalene Diimide n-Type Copolymers for OFET Applications », *Macromolecules*, vol. 43, n° 15, p. 6348-6352, août 2010, doi: 10.1021/ma100997g.
- [41] R. Centore *et al.*, « Perylene diimides functionalized with N-thiadiazole substituents: Synthesis and electronic properties in OFET devices », *Org. Electron.*, vol. 13, n° 10, p. 2083-2093, oct. 2012, doi: 10.1016/j.orgel.2012.06.002.
- [42] G. Horowitz *et al.*, « Evidence for n-type conduction in a perylene tetracarboxylic diimide derivative », *Adv. Mater.*, vol. 8, n° 3, p. 242-245, 1996, doi: <https://doi.org/10.1002/adma.19960080312>.
- [43] S.-L. Suraru et F. Würthner, « Strategies for the Synthesis of Functional Naphthalene Diimides », *Angew. Chem. Int. Ed.*, vol. 53, n° 29, p. 7428-7448, juill. 2014, doi: 10.1002/anie.201309746.
- [44] P. J. Benning *et al.*, « C 60 and C 70 fullerenes and potassium fullerides », *Phys. Rev. B*, vol. 45, n° 12, p. 6899-6913, mars 1992, doi: 10.1103/PhysRevB.45.6899.

- [45] P. Ostojca *et al.*, « Instability in electrical performance of organic semiconductor devices », *Adv. Mater. Opt. Electron.*, vol. 1, n° 3, p. 127-132, juin 1992, doi: 10.1002/amo.860010305.
- [46] S. P. Tiwari, E. B. Namdas, V. Ramgopal Rao, D. Fichou, et S. G. Mhaisalkar, « Solution-Processed n-Type Organic Field-Effect Transistors With High on /off Current Ratios Based on Fullerene Derivatives », *IEEE Electron Device Lett.*, vol. 28, n° 10, p. 880-883, oct. 2007, doi: 10.1109/LED.2007.905960.
- [47] M. Robin, M. Harnois, Y. Molard, et E. Jacques, « Improvement of n-type OTFT electrical stability by gold electrode modification », *Org. Electron.*, vol. 39, p. 214-221, déc. 2016, doi: 10.1016/j.orgel.2016.10.004.
- [48] W. Zhu, Y. Yi, Y. Zhen, et W. Hu, « Precisely Tailoring the Stoichiometric Stacking of Perylene-TCNQ Co-Crystals towards Different Nano and Microstructures with Varied Optoelectronic Performances », *Small*, vol. 11, n° 18, p. 2150-2156, 2015, doi: <https://doi.org/10.1002/sml.201402330>.
- [49] B. Mukherjee *et al.*, « Periodic arrays of organic crystals on polymer gate dielectric for low-voltage field-effect transistors and complementary inverter », *J. Mater. Chem.*, vol. 20, n° 41, p. 9047, 2010, doi: 10.1039/c0jm01220c.
- [50] Y. H. Ha *et al.*, « Novel naphthalene-diimide-based small molecule with a bithiophene linker for use in organic field-effect transistors », *Org. Electron.*, vol. 63, p. 250-256, déc. 2018, doi: 10.1016/j.orgel.2018.09.037.
- [51] R. Kim *et al.*, « High-Mobility Air-Stable Naphthalene Diimide-Based Copolymer Containing Extended π -Conjugation for n-Channel Organic Field Effect Transistors », *Adv. Funct. Mater.*, vol. 23, n° 46, p. 5719-5727, 2013, doi: <https://doi.org/10.1002/adfm.201301197>.
- [52] D. Natali et M. Caironi, « Charge Injection in Solution-Processed Organic Field-Effect Transistors: Physics, Models and Characterization Methods », *Adv. Mater.*, vol. 24, n° 11, p. 1357-1387, 2012, doi: 10.1002/adma.201104206.
- [53] L.-L. Chua *et al.*, « General observation of n-type field-effect behaviour in organic semiconductors », *Nature*, vol. 434, n° 7030, p. 194-199, mars 2005, doi: 10.1038/nature03376.
- [54] D. J. Gundlach, L. Zhou, J. A. Nichols, T. N. Jackson, P. V. Necliudov, et M. S. Shur, « An experimental study of contact effects in organic thin film transistors », *J. Appl. Phys.*, vol. 100, n° 2, p. 024509, juill. 2006, doi: 10.1063/1.2215132.
- [55] R. A. Street et A. Salleo, « Contact effects in polymer transistors », *Appl. Phys. Lett.*, vol. 81, n° 15, p. 2887-2889, oct. 2002, doi: 10.1063/1.1512950.
- [56] C. H. Kim, Y. Bonnassieux, et G. Horowitz, « Fundamental Benefits of the Staggered Geometry for Organic Field-Effect Transistors », *IEEE Electron Device Lett.*, vol. 32, n° 9, p. 1302-1304, sept. 2011, doi: 10.1109/LED.2011.2160249.
- [57] Y. Xu, T. Minari, K. Tsukagoshi, J. A. Chroboczek, et G. Ghibaudo, « Direct evaluation of low-field mobility and access resistance in pentacene field-effect transistors », *J. Appl. Phys.*, vol. 107, n° 11, p. 114507, juin 2010, doi: 10.1063/1.3432716.
- [58] K. P. Pernstich *et al.*, « Threshold Voltage Shift in Organic Field Effect Transistors by Dipole-Monolayers on the Gate Insulator », *J. Appl. Phys.*, vol. 96, n° 11, p. 6431-6438, déc. 2004, doi: 10.1063/1.1810205.
- [59] M. Devynck *et al.*, « Cumulative effects of electrode and dielectric surface modifications on pentacene-based transistors », *Appl. Phys. Lett.*, vol. 100, n° 5, p. 053308, janv. 2012, doi: 10.1063/1.3681791.

- [60] « The Concept of “Threshold Voltage” in Organic Field-Effect Transistors », p. 6.
- [61] G. Espiñera, D. Nagy, A. García-Loureiro, N. Seoane, et G. Indalecio, « Impact of threshold voltage extraction methods on semiconductor device variability », *Solid-State Electron.*, vol. 159, p. 165-170, sept. 2019, doi: 10.1016/j.sse.2019.03.055.
- [62] A. Ortiz-Conde, F. J. García-Sánchez, J. Muci, A. Terán Barrios, J. J. Liou, et C.-S. Ho, « Revisiting MOSFET threshold voltage extraction methods », *Microelectron. Reliab.*, vol. 53, n° 1, p. 90-104, janv. 2013, doi: 10.1016/j.microrel.2012.09.015.
- [63] A. Bazigos, M. Bucher, J. Assenmacher, S. Decker, W. Grabinski, et Y. Papananos, « An Adjusted Constant-Current Method to Determine Saturated and Linear Mode Threshold Voltage of MOSFETs », *IEEE Trans. Electron Devices*, vol. 58, n° 11, p. 3751-3758, nov. 2011, doi: 10.1109/TED.2011.2164080.
- [64] M. Tsuno, M. Suga, M. Tanaka, K. Shibahara, M. Miura-Mattausch, et M. Hirose, « Physically-based threshold voltage determination for MOSFET's of all gate lengths », *IEEE Trans. Electron Devices*, vol. 46, n° 7, p. 1429-1434, juill. 1999, doi: 10.1109/16.772487.
- [65] D. Boudinet, G. Le Blevenec, C. Serbutoviez, J.-M. Verilhac, H. Yan, et G. Horowitz, « Contact resistance and threshold voltage extraction in n-channel organic thin film transistors on plastic substrates », *J. Appl. Phys.*, vol. 105, n° 8, p. 084510, avr. 2009, doi: 10.1063/1.3110021.
- [66] E. J. Meijer *et al.*, « Switch-on voltage in disordered organic field-effect transistors », *Appl. Phys. Lett.*, vol. 80, n° 20, p. 3838-3840, mai 2002, doi: 10.1063/1.1479210.
- [67] C.-H. Kim, Y. Bonnassieux, et G. Horowitz, « Compact DC Modeling of Organic Field-Effect Transistors: Review and Perspectives », *IEEE Trans. Electron Devices*, vol. 61, n° 2, p. 278-287, févr. 2014, doi: 10.1109/TED.2013.2281054.
- [68] K. Fukuda, Y. Takeda, M. Mizukami, D. Kumaki, et S. Tokito, « Fully Solution-Processed Flexible Organic Thin Film Transistor Arrays with High Mobility and Exceptional Uniformity », *Sci. Rep.*, vol. 4, n° 1, p. 3947, mai 2015, doi: 10.1038/srep03947.
- [69] G. Horowitz, « Interfaces in Organic Field-Effect Transistors », in *Organic Electronics*, vol. 223, T. Grasser, G. Meller, et L. Li, Éd. Berlin, Heidelberg: Springer Berlin Heidelberg, 2009, p. 113-153. doi: 10.1007/12_2009_7.
- [70] S. Luan et G. W. Neudeck, « An experimental study of the source/drain parasitic resistance effects in amorphous silicon thin film transistors », *J. Appl. Phys.*, vol. 72, n° 2, p. 766-772, juill. 1992, doi: 10.1063/1.351809.
- [71] S. D. Wang, Y. Yan, et K. Tsukagoshi, « Transition-Voltage Method for Estimating Contact Resistance in Organic Thin-Film Transistors », *IEEE Electron Device Lett.*, vol. 31, n° 5, p. 509-511, mai 2010, doi: 10.1109/LED.2010.2044137.
- [72] I. Yagi, K. Tsukagoshi, et Y. Aoyagi, « Direct observation of contact and channel resistance in pentacene four-terminal thin-film transistor patterned by laser ablation method », *Appl. Phys. Lett.*, vol. 84, n° 5, p. 813-815, févr. 2004, doi: 10.1063/1.1645316.
- [73] M. Egginger, S. Bauer, R. Schwödauer, H. Neugebauer, et N. S. Sariciftci, « Current versus gate voltage hysteresis in organic field effect transistors », *Monatshefte Für Chem. - Chem. Mon.*, vol. 140, n° 7, p. 735-750, juill. 2009, doi: 10.1007/s00706-009-0149-z.
- [74] F. R. Libsch et J. Kanicki, « Bias-stress-induced stretched-exponential time dependence of charge injection and trapping in amorphous thin-film transistors », *Appl. Phys. Lett.*, vol. 62, n° 11, p. 1286-1288, mars 1993, doi: 10.1063/1.108709.

- [75] M. J. Powell, « Charge trapping instabilities in amorphous silicon-silicon nitride thin-film transistors », *Appl. Phys. Lett.*, vol. 43, n° 6, p. 597-599, sept. 1983, doi: 10.1063/1.94399.
- [76] H. H. Choi, W. H. Lee, et K. Cho, « Bias-Stress-Induced Charge Trapping at Polymer Chain Ends of Polymer Gate-Dielectrics in Organic Transistors », *Adv. Funct. Mater.*, vol. 22, n° 22, p. 4833-4839, 2012, doi: 10.1002/adfm.201201084.
- [77] M. D. Tyona, « A theoretical study on spin coating technique », *Adv. Mater. Res.*, vol. 2, n° 4, p. 195-208, déc. 2013, doi: 10.12989/AMR.2013.2.4.195.
- [78] K. Nagayama, « Two-dimensional self-assembly of colloids in thin liquid films », *Colloids Surf. Physicochem. Eng. Asp.*, vol. 109, p. 363-374, avr. 1996, doi: 10.1016/0927-7757(95)03467-6.
- [79] N. Fahim, Z. Ouyang, Y. Zhang, B. Jia, Z. Shi, et M. Gu, « Efficiency enhancement of screen-printed multicrystalline silicon solar cells by integrating gold nanoparticles via a dip coating process », *Opt. Mater. Express*, vol. 2, n° 2, p. 190, févr. 2012, doi: 10.1364/OME.2.000190.
- [80] N. P. Pham *et al.*, « Photoresist coating and patterning for through-silicon via technology », *J. Micromechanics Microengineering*, vol. 18, n° 12, p. 125008, déc. 2008, doi: 10.1088/0960-1317/18/12/125008.
- [81] T. Ishikawa, M. Nakamura, K. Fujita, et T. Tsutsui, « Preparation of organic bulk heterojunction photovoltaic cells by evaporative spray deposition from ultradilute solution », *Appl. Phys. Lett.*, vol. 84, n° 13, p. 2424-2426, mars 2004, doi: 10.1063/1.1690493.
- [82] M. Singh, H. M. Haverinen, P. Dhagat, et G. E. Jabbour, « Inkjet Printing—Process and Its Applications », *Adv. Mater.*, vol. 22, n° 6, p. 673-685, 2010, doi: <https://doi.org/10.1002/adma.200901141>.
- [83] M. Robin *et al.*, « Epoxy Based Ink as Versatile Material for Inkjet-Printed Devices », *ACS Appl. Mater. Interfaces*, vol. 7, n° 39, p. 21975-21984, oct. 2015, doi: 10.1021/acsami.5b06678.
- [84] Yong-Hoon Kim, Dae-Gyu Moon, et Jeong-In Han, « Organic TFT array on a paper substrate », *IEEE Electron Device Lett.*, vol. 25, n° 10, p. 702-704, oct. 2004, doi: 10.1109/LED.2004.836502.
- [85] H. Klauk, M. Halik, U. Zschieschang, F. Eder, G. Schmid, et C. Dehm, « Pentacene organic transistors and ring oscillators on glass and on flexible polymeric substrates », *Appl. Phys. Lett.*, vol. 82, n° 23, p. 4175-4177, juin 2003, doi: 10.1063/1.1579870.
- [86] T. T. Dao, T. Matsushima, et H. Murata, « Organic nonvolatile memory transistors based on fullerene and an electron-trapping polymer », *Org. Electron.*, vol. 13, n° 11, p. 2709-2715, nov. 2012, doi: 10.1016/j.orgel.2012.07.041.
- [87] Y.-Y. Lin, D. J. Gundlach, S. F. Nelson, et T. N. Jackson, « Stacked pentacene layer organic thin-film transistors with improved characteristics », *IEEE Electron Device Lett.*, vol. 18, n° 12, p. 606-608, déc. 1997, doi: 10.1109/55.644085.
- [88] A. Raghunath et S. Bathla, « Comparison and Analysis of Organic Field Effect Transistor Structures Using Silicon Dioxide and Aluminium Oxide As Dielectrics », in *2021 International Conference on Computer Communication and Informatics (ICCCI)*, janv. 2021, p. 1-5. doi: 10.1109/ICCCI50826.2021.9402557.
- [89] M. Shahbazi, A. Bahari, et S. Ghasemi, « Studying saturation mobility, threshold voltage, and stability of PMMA-SiO₂-TMSPM nano-hybrid as OFET gate dielectric », *Synth. Met.*, vol. 221, p. 332-339, nov. 2016, doi: 10.1016/j.synthmet.2016.09.007.

- [90] G. Horowitz, F. Deloffre, F. Garnier, et R. Hajlaoui, « All-organic field-effect transistors made of x-conjugated oligomers and polymeric insulators », p. 11.
- [91] D. Boudinet *et al.*, « Influence of Substrate Surface Chemistry on the Performance of Top-Gate Organic Thin-Film Transistors », *J. Am. Chem. Soc.*, vol. 133, n° 26, p. 9968-9971, juill. 2011, doi: 10.1021/ja2010576.
- [92] A. M. Cowley et S. M. Sze, « Surface States and Barrier Height of Metal-Semiconductor Systems », p. 10.
- [93] C. Li *et al.*, « Effect of the work function of gate electrode on hysteresis characteristics of organic thin-film transistors with Ta2O5/polymer as gate insulator », *Org. Electron.*, vol. 10, n° 5, p. 948-953, août 2009, doi: 10.1016/j.orgel.2009.05.001.
- [94] H. W. Kroto, J. R. Heath, S. C. O'Brien, R. F. Curl, et R. E. Smalley, « C60: Buckminsterfullerene », *Nature*, vol. 318, n° 6042, p. 162-163, nov. 1985, doi: 10.1038/318162a0.
- [95] E. Jacques *et al.*, « An electron deficient dicyanovinylene-ladder-type pentaphenylene derivative for n-type organic field effect transistors », *J Mater Chem C*, vol. 2, n° 17, p. 3292-3302, 2014, doi: 10.1039/C3TC31925C.
- [96] S. Gowrisanker *et al.*, « Impact of semiconductor/contact metal thickness ratio on organic thin-film transistor performance », *Appl. Phys. Lett.*, vol. 92, n° 15, p. 153305, avr. 2008, doi: 10.1063/1.2904968.
- [97] J. B. Chang et V. Subramanian, « Effect of active layer thickness on bias stress effect in pentacene thin-film transistors », *Appl. Phys. Lett.*, vol. 88, n° 23, p. 233513, juin 2006, doi: 10.1063/1.2210791.
- [98] G. Horowitz, M. E. Hajlaoui, et R. Hajlaoui, « Temperature and gate voltage dependence of hole mobility in polycrystalline oligothiophene thin film transistors », *J. Appl. Phys.*, vol. 87, n° 9, p. 4456-4463, mai 2000, doi: 10.1063/1.373091.
- [99] M. Kang *et al.*, « Ambipolar Small-Molecule:Polymer Blend Semiconductors for Solution-Processable Organic Field-Effect Transistors », *ACS Appl. Mater. Interfaces*, vol. 9, n° 3, p. 2686-2692, janv. 2017, doi: 10.1021/acsami.6b12328.
- [100] P. O. Bonnaud, « Physique des Solides, des Semiconducteurs et Dispositifs », p. 157.
- [101] A. R. Brown, C. P. Jarrett, D. M. de Leeuw, et M. Matters, « Field-effect transistors made from solution-processed organic semiconductors », *Synth. Met.*, vol. 88, n° 1, p. 37-55, avr. 1997, doi: 10.1016/S0379-6779(97)80881-8.
- [102] N. Wrachien *et al.*, « Reliability study of organic complementary logic inverters using constant voltage stress », *Solid-State Electron.*, vol. 113, p. 151-156, nov. 2015, doi: 10.1016/j.sse.2015.05.028.
- [103] J. C. Scott et G. G. Malliaras, « Charge injection and recombination at the metal-organic interface », *Chem. Phys. Lett.*, vol. 299, n° 2, p. 115-119, janv. 1999, doi: 10.1016/S0009-2614(98)01277-9.
- [104] M. Devynck, P. Tardy, G. Wantz, Y. Nicolas, et L. Hirsch, « Organic field-effect transistor with octadecyltrichlorosilane (OTS) self-assembled monolayers on gate oxide: effect of OTS quality », *Eur. Phys. J. Appl. Phys.*, vol. 56, n° 3, p. 34106, déc. 2011, doi: 10.1051/epjap/20111110138.
- [105] Sk. Md. Obaidulla, D. K. Goswami, et P. K. Giri, « Low bias stress and reduced operating voltage in SnCl₂ Pc based n-type organic field-effect transistors », *Appl. Phys. Lett.*, vol. 104, n° 21, p. 213302, mai 2014, doi: 10.1063/1.4879015.

- [106] K. N. Subedi, A. Al-Shadeedi, et B. Lüssem, « Stability of organic permeable base transistors », *Appl. Phys. Lett.*, vol. 115, n° 19, p. 193301, nov. 2019, doi: 10.1063/1.5125233.
- [107] T. T. Dao et H. Murata, « Tunable Threshold Voltage of Organic CMOS Inverter Circuits by Electron Trapping in Bilayer Gate Dielectrics », *IEICE Trans. Electron.*, vol. E98.C, n° 5, p. 422-428, 2015, doi: 10.1587/transele.E98.C.422.
- [108] S. G. J. Mathijssen *et al.*, « Dynamics of Threshold Voltage Shifts in Organic and Amorphous Silicon Field-Effect Transistors », *Adv. Mater.*, vol. 19, n° 19, p. 2785-2789, 2007, doi: 10.1002/adma.200602798.
- [109] S. Bebiche *et al.*, « Influence of the gate bias stress on the stability of n-type organic field-effect transistors based on dicyanovinylene-dihydroindenofluorene semiconductors », *Mater. Chem. Front.*, vol. 2, n° 9, p. 1631-1641, 2018, doi: 10.1039/C8QM00193F.
- [110] Z.-T. Zhu, J. T. Mason, R. Dieckmann, et G. G. Malliaras, « Humidity sensors based on pentacene thin-film transistors », *Appl. Phys. Lett.*, vol. 81, n° 24, p. 4643-4645, déc. 2002, doi: 10.1063/1.1527233.
- [111] D. Simeone, M. Rapisarda, G. Fortunato, A. Valletta, et L. Mariucci, « Influence of structural properties on environmental stability of pentacene thin film transistors », *Org. Electron.*, vol. 12, n° 3, p. 447-452, mars 2011, doi: 10.1016/j.orgel.2010.12.013.
- [112] D. M. de Leeuw, M. M. J. Simenon, A. R. Brown, et R. E. F. Einerhand, « Stability of n-type doped conducting polymers and consequences for polymeric microelectronic devices », *Synth. Met.*, vol. 87, n° 1, p. 53-59, févr. 1997, doi: 10.1016/S0379-6779(97)80097-5.
- [113] R. Hamilton *et al.*, « High-Performance Polymer-Small Molecule Blend Organic Transistors », *Adv. Mater.*, vol. 21, n° 10-11, p. 1166-1171, 2009, doi: 10.1002/adma.200801725.
- [114] Q. Ye, J. Chang, K.-W. Huang, X. Shi, J. Wu, et C. Chi, « Cyanated Diazatetracene Diimides with Ultrahigh Electron Affinity for n -Channel Field Effect Transistors », *Org. Lett.*, vol. 15, n° 6, p. 1194-1197, mars 2013, doi: 10.1021/ol400082c.
- [115] W. L. Kalb, K. Mattenberger, et B. Batlogg, « Oxygen-related traps in pentacene thin films: Energetic position and implications for transistor performance », *Phys. Rev. B*, vol. 78, n° 3, p. 035334, juill. 2008, doi: 10.1103/PhysRevB.78.035334.
- [116] D. Li, E.-J. Borkent, R. Nortrup, H. Moon, H. Katz, et Z. Bao, « Humidity effect on electrical performance of organic thin-film transistors », *Appl. Phys. Lett.*, vol. 86, n° 4, p. 042105, janv. 2005, doi: 10.1063/1.1852708.
- [117] Y. Qiu, Y. Hu, G. Dong, L. Wang, J. Xie, et Y. Ma, « H₂O effect on the stability of organic thin-film field-effect transistors », *Appl. Phys. Lett.*, vol. 83, n° 8, p. 1644-1646, août 2003, doi: 10.1063/1.1604193.
- [118] A. Sharma, S. G. J. Mathijssen, M. Kemerink, D. M. de Leeuw, et P. A. Bobbert, « Proton migration mechanism for the instability of organic field-effect transistors », *Appl. Phys. Lett.*, vol. 95, n° 25, p. 253305, déc. 2009, doi: 10.1063/1.3275807.
- [119] W. L. Kalb, T. Mathis, S. Haas, A. F. Stassen, et B. Batlogg, « Organic small molecule field-effect transistors with Cytop(TM) gate dielectric: eliminating gate bias stress effects », *Appl. Phys. Lett.*, vol. 90, n° 9, p. 092104, févr. 2007, doi: 10.1063/1.2709894.
- [120] L. Feng *et al.*, « Unencapsulated Air-stable Organic Field Effect Transistor by All Solution Processes for Low Power Vapor Sensing », *Sci. Rep.*, vol. 6, n° 1, p. 20671, août 2016, doi: 10.1038/srep20671.

- [121] J. Fenrych, E. C. Reynhardt, et I. Basson, « Temperature dependence of the structures of solution-grown and melt-grown samples of *n*-hexatetracontane », *Powder Diffraction*, vol. 12, n° 1, p. 49-52, mars 1997, doi: 10.1017/S088571560000943X.
- [122] H. Yan, T. Kagata, et H. Okuzaki, « Ambipolar pentacene/C60-based field-effect transistors with high hole and electron mobilities in ambient atmosphere », *Appl. Phys. Lett.*, vol. 94, n° 2, p. 023305, janv. 2009, doi: 10.1063/1.3072608.
- [123] D. K. Hwang, C. Fuentes-Hernandez, J. B. Kim, W. J. Potscavage, et B. Kippelen, « Flexible and stable solution-processed organic field-effect transistors », *Org. Electron.*, vol. 12, n° 7, p. 1108-1113, juill. 2011, doi: 10.1016/j.orgel.2011.04.002.
- [124] J.-H. Bae *et al.*, « Thermal annealing effect on the crack development and the stability of 6,13-bis(triisopropylsilylethynyl)-pentacene field-effect transistors with a solution-processed polymer insulator », *Org. Electron.*, vol. 11, n° 5, p. 784-788, mai 2010, doi: 10.1016/j.orgel.2010.01.019.
- [125] H. S. Lee, D. H. Kim, J. H. Cho, M. Hwang, Y. Jang, et K. Cho, « Effect of the Phase States of Self-Assembled Monolayers on Pentacene Growth and Thin-Film Transistor Characteristics », *J. Am. Chem. Soc.*, vol. 130, n° 32, p. 10556-10564, août 2008, doi: 10.1021/ja800142t.
- [126] « The e-waste problem », *Greenpeace International*, 2014. <http://p3-raw.greenpeace.org/international/en/campaigns/detox/electronics/the-e-waste-problem/> (consulté le 4 novembre 2020).
- [127] S. H. Jin *et al.*, « Water-Soluble Thin Film Transistors and Circuits Based on Amorphous Indium–Gallium–Zinc Oxide », *ACS Appl. Mater. Interfaces*, vol. 7, n° 15, p. 8268-8274, avr. 2015, doi: 10.1021/acsami.5b00086.
- [128] G. Mattana, D. Briand, A. Marette, A. Vásquez Quintero, et N. F. de Rooij, « Polylactic acid as a biodegradable material for all-solution-processed organic electronic devices », *Org. Electron.*, vol. 17, p. 77-86, févr. 2015, doi: 10.1016/j.orgel.2014.11.010.
- [129] nathalie, « Biopackaging », *Preventpack*, 10 novembre 2015. <http://www.preventpack.be/fr/dossier/biopackaging> (consulté le 9 juin 2020).
- [130] « Packaging Waste Directive & Compostable Packaging », octobre 2017. https://www.bpf.co.uk/topics/standards_for_compostability.aspx (consulté le 23 décembre 2020).
- [131] EUBIO_Admin, « Bioplastics », *European Bioplastics e.V.* <https://www.european-bioplastics.org/bioplastics/> (consulté le 3 février 2021).
- [132] V. Siracusa et I. Blanco, « Bio-Polyethylene (Bio-PE), Bio-Polypropylene (Bio-PP) and Bio-Poly(ethylene terephthalate) (Bio-PET): Recent Developments in Bio-Based Polymers Analogous to Petroleum-Derived Ones for Packaging and Engineering Applications », *Polymers*, vol. 12, n° 8, p. 1641, juill. 2020, doi: 10.3390/polym12081641.
- [133] Y. Cheng *et al.*, « A stretchable fiber nanogenerator for versatile mechanical energy harvesting and self-powered full-range personal healthcare monitoring », *Nano Energy*, vol. 41, p. 511-518, nov. 2017, doi: 10.1016/j.nanoen.2017.10.010.
- [134] C. M. Boutry *et al.*, « A stretchable and biodegradable strain and pressure sensor for orthopaedic application », *Nat. Electron.*, vol. 1, n° 5, p. 314-321, mai 2018, doi: 10.1038/s41928-018-0071-7.
- [135] J. A. Hagen, W. Li, A. J. Steckl, et J. G. Grote, « Enhanced emission efficiency in organic light-emitting diodes using deoxyribonucleic acid complex as an electron blocking layer », *Appl. Phys. Lett.*, vol. 88, n° 17, p. 171109, avr. 2006, doi: 10.1063/1.2197973.

- [136] C. Yumusak, T. B. Singh, N. S. Sariciftci, et J. G. Grote, « Bio-organic field effect transistors based on crosslinked deoxyribonucleic acid (DNA) gate dielectric », *Appl Phys Lett*, p. 4.
- [137] C.-H. Wang, C.-Y. Hsieh, et J.-C. Hwang, « Flexible Organic Thin-Film Transistors with Silk Fibroin as the Gate Dielectric », *Adv Mater*, p. 5, 2011.
- [138] D.-H. Kim *et al.*, « Dissolvable Films of Silk Fibroin for Ultrathin, Conformal Bio-Integrated Electronics », p. 15, 2011.
- [139] A. M. Ramos *et al.*, « Preparation and characterization of cellulose nanocomposite hydrogels as functional electrolytes », *Solid State Ion.*, vol. 242, p. 26-32, juill. 2013, doi: 10.1016/j.ssi.2013.03.028.
- [140] A. Petritz *et al.*, « Cellulose as biodegradable high- k dielectric layer in organic complementary inverters », *Appl. Phys. Lett.*, vol. 103, n° 15, p. 153303, oct. 2013, doi: 10.1063/1.4824701.
- [141] J.-W. Chang, C.-G. Wang, C.-Y. Huang, T.-D. Tsai, T.-F. Guo, et T.-C. Wen, « Chicken Albumen Dielectrics in Organic FieldEffect Transistors », *Adv Mater*, p. 5, 2011.
- [142] K. Buch, M. Penning, E. Wächtersbach, M. Maskos, et P. Langguth, « Investigation of various shellac grades: additional analysis for identity », *Drug Dev. Ind. Pharm.*, vol. 35, n° 6, p. 694-703, janv. 2009, doi: 10.1080/03639040802563253.
- [143] S. W. Baek, J.-W. Ha, M. Yoon, D.-H. Hwang, et J. Lee, « Shellac Films as a Natural Dielectric Layer for Enhanced Electron Transport in Polymer Field-Effect Transistors », *ACS Appl. Mater. Interfaces*, vol. 10, n° 22, p. 18948-18955, juin 2018, doi: 10.1021/acsami.8b03288.
- [144] G. Huseynova, Y. Hyun Kim, J.-H. Lee, et J. Lee, « Rising advancements in the application of PEDOT:PSS as a prosperous transparent and flexible electrode material for solution-processed organic electronics », *J. Inf. Disp.*, vol. 21, n° 2, p. 71-91, avr. 2020, doi: 10.1080/15980316.2019.1707311.
- [145] D. Khodagholy *et al.*, « Highly Conformable Conducting Polymer Electrodes for In Vivo Recordings », *Adv. Mater.*, vol. 23, n° 36, p. H268-H272, 2011, doi: <https://doi.org/10.1002/adma.201102378>.
- [146] S. Sekine, Y. Ido, T. Miyake, K. Nagamine, et M. Nishizawa, « Conducting Polymer Electrodes Printed on Hydrogel », *J. Am. Chem. Soc.*, vol. 132, n° 38, p. 13174-13175, sept. 2010, doi: 10.1021/ja1062357.
- [147] P. K. Khare, J. M. Keller, M. S. Gaur, R. Singh, et S. C. Datt, « Electrical conductivity in iodine-doped ethyl cellulose », *Polym. Int.*, vol. 35, n° 4, p. 337-343, 1994, doi: <https://doi.org/10.1002/pi.1994.210350406>.
- [148] B. J. Powell *et al.*, « A First Principles Density-Functional Calculation of the Electronic and Vibrational Structure of the Key Melanin Monomers », *J. Chem. Phys.*, vol. 120, n° 18, p. 8608-8615, mai 2004, doi: 10.1063/1.1690758.
- [149] J. P. Bothma, J. de Boor, U. Divakar, P. E. Schwenn, et P. Meredith, « Device-Quality Electrically Conducting Melanin Thin Films », *Adv. Mater.*, vol. 20, n° 18, p. 3539-3542, juill. 2008, doi: 10.1002/adma.200703141.
- [150] R. R. Burch, Y.-H. Dong, C. Fincher, M. Goldfinger, et P. E. Rouviere, « Electrical properties of polyunsaturated natural products: field effect mobility of carotenoid polyenes », *Synth. Met.*, vol. 146, n° 1, p. 43-46, oct. 2004, doi: 10.1016/j.synthmet.2004.06.014.

- [151] M. Beck *et al.*, « Evaluation of the energetic position of the lowest excited singlet state of L-carotene by NEXAFS and photoemission spectroscopy », *Biochim. Biophys. Acta*, p. 8, oct. 2001, doi: 10.1016/s0005-2728(01)00226-2.
- [152] M. Irimia-Vladu *et al.*, « Indigo - A Natural Pigment for High Performance Ambipolar Organic Field Effect Transistors and Circuits », *Adv. Mater.*, vol. 24, n° 3, p. 375-380, 2012, doi: <https://doi.org/10.1002/adma.201102619>.
- [153] U. Zschieschang *et al.*, « Organic Electronics on Banknotes », *Adv. Mater.*, vol. 23, n° 5, p. 654-658, févr. 2011, doi: 10.1002/adma.201003374.
- [154] H. Zhu *et al.*, « Biodegradable transparent substrates for flexible organic-light-emitting diodes », *Environ. Sci.*, p. 7, 2013.
- [155] H. Koga, H. Tonomura, M. Nogi, K. Suganuma, et Y. Nishina, « Fast, scalable, and eco-friendly fabrication of an energy storage paper electrode », *Green Chem.*, vol. 18, n° 4, p. 1117-1124, 2016, doi: 10.1039/C5GC01949D.
- [156] H. Jeong, S. Baek, S. Han, H. Jang, S. H. Kim, et H. S. Lee, « Novel Eco-Friendly Starch Paper for Use in Flexible, Transparent, and Disposable Organic Electronics », *Adv. Funct. Mater.*, vol. 28, n° 3, p. 1704433, 2018, doi: <https://doi.org/10.1002/adfm.201704433>.
- [157] J. Miao, H. Liu, Y. Li, et X. Zhang, « Biodegradable Transparent Substrate Based on Edible Starch-Chitosan Embedded with Nature-Inspired Three-Dimensionally Interconnected Conductive Nanocomposites for Wearable Green Electronics », *ACS Appl. Mater. Interfaces*, vol. 10, n° 27, p. 23037-23047, juill. 2018, doi: 10.1021/acsami.8b04291.
- [158] F. G. Omenetto et D. L. Kaplan, « New Opportunities for an Ancient Material », *Science*, vol. 329, n° 5991, p. 528-531, juill. 2010, doi: 10.1126/science.1188936.
- [159] B. Zhu *et al.*, « Silk Fibroin for Flexible Electronic Devices », *Adv. Mater.*, vol. 28, n° 22, p. 4250-4265, 2016, doi: <https://doi.org/10.1002/adma.201504276>.
- [160] F. Pereira-Pacheco, D. Robledo, L. Rodríguez-Carvajal, et Y. Freile-Pelegrín, « Optimization of native agar extraction from *Hydropuntia cornea* from Yucatán, México », *Bioresour. Technol.*, vol. 98, n° 6, p. 1278-1284, avr. 2007, doi: 10.1016/j.biortech.2006.05.016.
- [161] P. Manivasagan et J. Oh, « Marine polysaccharide-based nanomaterials as a novel source of nanobiotechnological applications », *Int. J. Biol. Macromol.*, vol. 82, p. 315-327, janv. 2016, doi: 10.1016/j.ijbiomac.2015.10.081.
- [162] A. M. M. Sousa *et al.*, « Structural, Physical, and Chemical Modifications Induced by Microwave Heating on Native Agar-like Galactans », *J. Agric. Food Chem.*, vol. 60, n° 19, p. 4977-4985, mai 2012, doi: 10.1021/jf2053542.
- [163] P. Zarrintaj *et al.*, « Agarose-based biomaterials for tissue engineering », *Carbohydr. Polym.*, vol. 187, p. 66-84, mai 2018, doi: 10.1016/j.carbpol.2018.01.060.
- [164] F. Campos *et al.*, « Generation of genipin cross-linked fibrin-agarose hydrogel tissue-like models for tissue engineering applications », *Biomed. Mater.*, vol. 13, n° 2, p. 025021, févr. 2018, doi: 10.1088/1748-605X/aa9ad2.
- [165] S. M. A. Razavi, A. Mohammad Amini, et Y. Zahedi, « Characterisation of a new biodegradable edible film based on sage seed gum: Influence of plasticiser type and concentration », *Food Hydrocoll.*, vol. 43, p. 290-298, janv. 2015, doi: 10.1016/j.foodhyd.2014.05.028.
- [166] M. Jouki, N. Khazaei, M. Ghasemlou, et M. HadiNezhad, « Effect of glycerol concentration on edible film production from cress seed carbohydrate gum », *Carbohydr. Polym.*, vol. 96, n° 1, p. 39-46, juill. 2013, doi: 10.1016/j.carbpol.2013.03.077.

- [167] J. Sahari, S. M. Sapuan, E. S. Zainudin, et M. A. Maleque, « A New Approach to Use Arenga Pinnata as Sustainable Biopolymer: Effects of Plasticizers on Physical Properties », *Procedia Chem.*, vol. 4, p. 254-259, 2012, doi: 10.1016/j.proche.2012.06.035.

Table des figures

Figure 1: Quelques applications de l'électronique organique flexible tels que les écrans Tv LG et téléphones Samsung à base d'OLEDs présentés au CES 2020. Des applications OPVs tels que les films mis au point par le groupe Nantais Armor.....	12
Figure 2 : Classification du silicium.....	16
Figure 3 : Diagramme de répartition des électrons de l'atome de carbone.....	19
Figure 4 : a) Représentation des orbitales des électrons de liaison du carbone ; b) Diagramme d'énergie de l'éthylène : niveaux d'énergie des électrons de la double liaison C=C.....	20
Figure 5 : Mobilités d'effet de champ en fonction du type de porteur de charges rapportées dans la littérature au cours des 30 dernières années [12].	21
Figure 6 : Diagramme énergétique du C ₆₀	26
Figure 7 : Représentation schématique de polarons dans le cas d'un poly (thiophène) (système non dégénéré)	28
Figure 8 : a) Alignement des niveaux d'énergie lors d'un contact métal/semi-conducteur organique de type P, b) Alignement des niveaux d'énergie lors d'un contact métal/semi-conducteur organique de type N	30
Figure 9 : Diagramme idéal de bandes d'un transistor organique de type P et de type N.....	30
Figure 10 : a) : Structure d'un OFET composé de trois électrodes (source, drain et grille), d'un isolant et d'un semi-conducteur, b) Vu de dessus de l'OFET : les dimensions du canal sont représentées avec la largeur W et la longueur L	32
Figure 11 : Illustration de fonctionnement pour un OFET en régime linéaire.....	33
Figure 12 : Illustration de fonctionnement pour un OFET avec un début du régime saturé au pincement du canal.....	34
Figure 13 : Illustration de fonctionnement pour un OFET en régime saturé.....	34
Figure 14 : a) OFET en configuration grille basse / contacts bas, b) OFET en configuration grille haute / contacts bas, c) OFET en configuration grille basse / contacts hauts, d) OFET en configuration grille haute / contacts hauts.....	35
Figure 15 : a) Illustration du processus d'auto-organisation pendant le dépôt de SCO, b) La présence du métal perturbe ce processus ce qui entraîne la formation de petits grains aux bords des contacts [57]	36
Figure 16 : Caractéristique de transfert $I_D = f(V_{GS})$ pour une tension V_{DS} constante	39

Figure 17 : Caractéristiques de sortie $I_D = f(V_{DS})$ pour différentes valeurs de V_{GS}	40
Figure 18 : Méthode à courant constant pour la détermination de V_{TH}	42
Figure 19 : Méthode GMLE	43
Figure 20 : Méthode SD.....	43
Figure 21 : Méthode ELR [65].....	44
Figure 22 : Extraction des paramètres électriques en régime linéaire à partir de la caractéristique de transfert en échelle semi-logarithmique et linéaire	46
Figure 23 : a) Représentation graphique de l'analyse TLM, résistance totale en fonction de la longueur du canal L b) Représentation graphique de l'évolution de R_C en fonction de V_{GS} ...	47
Figure 24 : Caractéristiques de sortie d'un transistor de type N dont l'extraction de la tension de transition V_{tr} et le courant de drain saturé (I_{Dsat}) à V_{GS} donnée permet d'évaluer la résistance de contact.....	48
Figure 25 : Eventuelles localisations des pièges dans une structure d'OFETs	49
Figure 26 : Caractéristiques de transfert avec hystérésis mesurées en régime linéaire pour un OFET à base de C_{60}	50
Figure 27 : Evolution normalisée de I_D (I_D à un instant t/I_D initial) en fonction du temps de polarisation.....	52
Figure 28 : Schéma de principe de la méthode de dépôt en solution spin-coating	55
Figure 29 : Schéma du principe de dépôt basé sur le dip-coating.....	56
Figure 30 : Caractéristiques de transfert et de sortie d'OFETs imprimés par jet d'encre développé à l'IETR.....	57
Figure 31 : Evaporateur par effet Joule multi-sources intégré en boîte à gants	59
Figure 32 : Illustration d'un OFET en structure « bottom gate-bottom contact » avec un substrat en verre, une électrode de grille, des électrodes de source et drain, un isolant de grille et un SCO.....	62
Figure 33 : Evaporateur par effet Joule et équipement de caractérisation électrique intégrés en boîte à gants.....	66
Figure 34 : a) Premier masque conçu et fabriqué dans le cadre de cette thèse b) Second masque conçu et fabriqué dans le cadre de cette thèse	67
Figure 35 : Structure chimique de l'oligomère constituant la SU8	68
Figure 36 : Etapes de fabrication des OFETs en salle blanche avant le dépôt de la couche semi-conductrice.....	70

Figure 37 : Illustration du principe de dépôt du SCO à l'aide d'un système d'évaporation. ...	70
Figure 38 : Courant de drain I_D (noir) et courant de grille I_G (bleu) en fonction de V_{GS} à $V_{DS} = 10V$ pour des OFETs avec différentes épaisseurs de SU8	72
Figure 39 : a) Evolution de la caractéristique de transfert en fonction du temps pour un OFET avec une couche isolante SU8 d'épaisseur $e = 150$ nm, b) Courant de fuite dans la SU8 après le dépôt et une semaine plus tard.	72
Figure 40 : a) Caractéristiques de transfert en échelle logarithmique, b) Caractéristiques de transfert en linéaire à $V_{DS} = 10V$ pour différentes épaisseurs de semi-conducteur de type N C_{60}	74
Figure 41 : Images AFM 1D, 2D et 3D de la couche de C_{60} déposée sur l'isolant SU8 sans recuit a) et pour différentes températures de recuit, b) $160^\circ C$, c) $200^\circ C$, d) $250^\circ C$	76
Figure 42 : Effet du recuit sur les caractéristiques de transfert en échelle logarithmique a) en régime linéaire, b) des OFETs à base de C_{60}	77
Figure 43 : Les caractéristiques de transfert en régime linéaire des OFETs à base de C_{60} en échelle semi-logarithmique en fonction des températures de recuit	78
Figure 44 : Evolution de la mobilité d'un OFET à base de C_{60} en fonction de $1000/T$	79
Figure 45 : Histogrammes d'analyse de l'uniformité des caractéristiques électriques pour la tension de seuil (V_{TH}), la pente sous le seuil (SS) et la mobilité d'effet de champ (μ_{FE})	81
Figure 46 : a) Courbe de transfert en échelle log d'un transistor idéal type MOSFET, b) Courbe de transfert en linéaire d'un transistor idéal montrant une extraction précise de V_{TH} , c) Courbe de transfert en échelle log d'un OFET, d) Courbe de transfert en linéaire d'un OFET montrant les différents choix de pentes menant des extraction de tensions de seuil	83
Figure 47 : a) Caractéristiques de sortie d'un MOSFET, b) Caractéristiques de sortie d'un OFET	84
Figure 48 : Caractéristiques de transfert en régime linéaire par la méthode ELR (a) et saturé(b) d'un transistor organique à base de C_{60}	86
Figure 49 : a) Caractéristique de transfert en échelle logarithmique, b) Caractéristique de transfert en échelle linéaire pour extraction de la tension de seuil V_{TH} par la méthode ELR .	86
Figure 50 : a) Extraction de la tension de seuil V_{TH} par la méthode SDM, b) Extraction de la tension de seuil V_{TH} par la méthode GMLE	87
Figure 51 : Caractéristique de sortie de sortie d'un OFET a) et l'extraction de la tension de seuil via la sortie b)	87

Figure 52 : Mécanisme de fonctionnement de l'inverseur a) lorsque la tension d'entrée $V_e = 0V$ (niveau logique bas), $V_s = V_{DD}$ b) lorsque $V_e = 25V$ (niveau logique haut), $V_s = V_{DD}$	89
Figure 53 : Droites de charge d'un OFET sur une caractéristique de sortie à $V_{GS} = 15V$ et $V_{GS} = 0V$ en utilisant différentes résistances de $100M\Omega$, $500M\Omega$ et $1G\Omega$	89
Figure 54 : Circuit intégrant un inverseur NMOS à base de C_{60}	91
Figure 55 : Réponse dynamique et statique de l'inverseur en fonction de la tension d'alimentation V_{DD}	92
Figure 56 : Fréquences de transition de l'inverseur à base d'OFET en fonction des tensions d'alimentation V_{DD}	94
Figure 57 : Evolution temporelle du courant de drain pour des OFETs à base de deux SCO différents	96
Figure 58 : Structure chimique des molécules utilisées pour modifier les électrodes sources et drain	97
Figure 59 : Images AFM 3D pour une couche de C_{60} déposée sur une surface d'Au, d'Au-ODT, d'Au-PFBT et d'Au-DABT	97
Figure 60 : Evolution temporelle normalisée du courant I_D pour des OFETs fonctionnalisés avec différentes molécules thiol.	98
Figure 61 : Caractéristiques de transfert avec hystérésis mesurées en régime linéaire pour des OFETs avec des électrodes drain/source non fonctionnalisés a) ; et modifiés avec le thiol : b) ODT ; c) PFBT ; d) DABT	98
Figure 62 : a) Fonctionnalisation de l'isolant SU8 par l'OTS, Images AFM 3D correspondants à une couche de C_{60} déposée sur une surface de : b) SU8, c) SU8 fonctionnalisé avec l'OTS ..	99
Figure 63 : Évolution des caractéristiques de transfert durant le stress électrique pour l'isolant: a) SU8; b) SU8-OTS	100
Figure 64 : a) Évolution des caractéristiques de transfert durant le stress électrique pendant 6 heures, b) Évolution du ΔV_{TH} associée au gate bias stress en fonction du temps du stress et son lissage par la fonction en exponentielle étirée (rouge).....	101
Figure 65 : a) OFET à base de C_{60} exposé à l'air, b) Caractéristiques de transfert initial et après les mises à l'air successives des OFETs à base de C_{60}	107
Figure 66 : a) Évolution des caractéristiques de transfert durant le stress électrique pendant 6 heures après exposition à l'air, b) Évolution de ΔV_{TH} associée au gate bias stress en fonction	

du temps du stress et son lissage par la fonction en exponentielle étirée après exposition à l'air.....	109
Figure 67 : a) Structure d'OFET avec une couche d'encapsulation à base de TTC, b) : Evolution du courant drain I_D de l'OFET durant des expositions à l'air successives pour différentes épaisseurs de TTC.....	111
Figure 68 : a) Évolution des caractéristiques de transfert des OFETs à base de TTC/ C_{60} durant le stress électrique pendant 6H avant l'exposition à l'air, b) Évolution de ΔV_{TH} en fonction du temps du stress et son lissage par la fonction en exponentielle étirée des OFETs à base de TTC/ C_{60} avant l'exposition à l'air	112
Figure 69 : a) OFET à base de TTC/ C_{60} exposé à l'air, b) Caractéristiques de transfert initial et après les mises à l'air successives des OFETs à base de TTC/ C_{60}	113
Figure 70 : a) Évolution des caractéristiques de transfert des OFETs à base de TTC/ C_{60} durant le stress électrique pendant 6 heures après exposition à l'air, b) Évolution de ΔV_{TH} en fonction du temps du stress et son lissage par la fonction en exponentielle étirée des OFETs à base de TTC/ C_{60} après exposition à l'air	114
Figure 71 : a) Évolution des caractéristiques de transfert des OFETs à base de pentacène/ C_{60} durant le stress électrique pendant 6 heures avant l'exposition à l'air, b) Évolution de ΔV_{TH} en fonction du temps du stress et son lissage par la fonction en exponentielle étirée des OFETs à base de pentacène/ C_{60} avant l'exposition à l'air	115
Figure 72 : a) OFET à base de Pentacène/ C_{60} exposé à l'air, b) Caractéristiques de transfert initial et après les mises à l'air successives des OFETs à base de Pentacène/ C_{60}	116
Figure 73 : a) Évolution des caractéristiques de transfert des OFETs à base de pentacène/ C_{60} durant le stress électrique pendant 6 heures après l'exposition à l'air, b) Évolution de ΔV_{TH} en fonction du temps du stress et son lissage par la fonction en exponentielle étirée des OFETs à base de pentacène/ C_{60} après l'exposition à l'air.....	117
Figure 74 : Caractéristiques de transfert des OFETs à base de Tips-pentacène en fonction de la température de recuit et mobilités d'effet de champ extraites en fonction des températures	119
Figure 75 : a) Caractéristique de transfert d'un OFET à base de 100 nm de pentacène, b) Caractéristiques de transfert des OFETs en fonction de différentes épaisseurs du pentacène	120
Figure 76 : Classification des bioplastiques [129]	123

Figure 77 : Pr�evision de la production de bioplastique en tonnes de 2019 � 2024 [132]	124
Figure 78 : a) Pulsations d'une art�re mesur�e avec un capteur de pression, b) D�monstration de dispositifs �lectroniques implant�s au cerveau humain.....	125
Figure 79 : a) Image de transistors ambipolaires avec un semi-conducteur � base d'indigo sur un substrat shellac, b) Caract�ristiques de transfert du transistor � base d'indigo avec une mobilit� de trou de $0,01 \text{ cm}^2/\text{V.s}$ [152].....	129
Figure 80 : a) Matrice de transistors organiques sur un billet en cellulose de 5 euros, b) Caract�ristiques de sortie d'un transistor de type N pr�sents sur le billet, sa mobilit� d'effet de champ est de $5 \times 10^{-3} \text{ cm}^2/\text{V.s}$ [153]	129
Figure 81 : Illustration de fabrication d'un film d'agar	135
Figure 82 : a) Variation de l'�paisseur du film d'agar en fonction de la quantit� de glyc�rol pour 1g d'agar, b) Variation de l'�paisseur du film d'agar en fonction de la quantit� de poudre d'agar pour 1ml de glyc�rol.....	135
Figure 83 : Conductivit� du film en fonction de la quantit� de glyc�rol et de la poudre d'agar	138
Figure 84 : Reproductibilit� des films d'agar fabriqu�s au niveau du courant, de l'�paisseur et la rugosit�.....	139
Figure 85 : a) Image au microscope confocal du film d'agar, b) Illustration des �tapes clefs de la fabrication d' OFETs flexibles � base de substrat d'agar	140
Figure 86 : a) Evolution dans le temps des caract�ristiques de transfert des OFETs sur substrat biosourc�s sous atmosph�re contr�l�e, b) Caract�ristiques de transfert de l'OFET sur verre et sur substrat d'agar pour $V_{DS}=10V$	141
Figure 87 : Repr�sentation sch�matique du passage du courant dans la couche semi-conductrice et le substrat biosourc� d'agar	142
Figure 88 : a) Stress �lectrique de type gate bias stress sur les OFETs fabriqu�s sur verre et sur substrat d'agar, b) Stress �lectrique normalis� de type polarisation constante sur les OFETs fabriqu�s sur verre et sur substrat d'agar.....	143
Figure 89 : a) Caract�ristiques de transfert de l'OFET sur substrat flexible biosourc� d'agar � plat et en fonction de trois rayons de courbures, b) Evolution de la mobilit� d'effet de champ (normalis�e) de l'OFET sur substrat flexible biosourc� d'agar � plat et en fonction des trois rayons de courbures.....	144

Liste des Tableaux

Tableau 1 : Exemples de quelques semi-conducteur organique de type P	24
Tableau 2 : Exemples de quelques semi-conducteur organique de type N.....	27
Tableau 3 : Récapitulatif des avantages et inconvénients de chaque structure	36
Tableau 4: Paramètres électriques en régime linéaire pour des OFETs avec différentes épaisseurs de SU8	72
Tableau 5 : Paramètres électriques à $V_{DS} = 10V$ pour des OFETs avec différentes épaisseurs de semi-conducteur de type N C_{60}	74
Tableau 6: Taille des grains liée au traitement thermique	76
Tableau 7 : Tableau récapitulatif des performances moyennes liées aux températures de recuit des OFETs	77
Tableau 8 : Uniformité des principaux paramètres électriques	81
Tableau 9 : Tension V_{ON} , V_{OFF} et $V_{crête-crête}$ en fonction de différentes valeurs de résistance de charge	90
Tableau 10 : Extraction du temps de montée, de descente, de F_T	93
Tableau 11 : Evolution des performances électrique des OFETs à base de C_{60} suite à leurs expositions à l'air.....	108
Tableau 12 : Evolution des paramètres liés au modèle de la fonction en exponentielle étirée des OFETs sans encapsulation, avant et après exposition à l'air	109
Tableau 13 : Evolution des performances électrique des OFETs à base de TTC/ C_{60} suite à leurs expositions à l'air.....	113
Tableau 14 : Evolution des paramètres liés au modèle de la fonction en exponentielle étirée des OFET avec encapsulation au TTC, avant et après exposition à l'air	114
Tableau 15 : Evolution des performances électriques des OFETs à base de Pentacène/ C_{60} après exposition à l'air	116
Tableau 16: Récapitulatif des performances électriques en fonction des recuits après dépôt du pentacène.....	119
Tableau 17 : Récapitulatif des performances électrique en fonction des épaisseurs	120
Tableau 18: Comparaison des performances électriques du pentacène sans fonctionnalisation et fonctionnalisé avec le PFBT.....	121

Tableau 19 : Tableau représentatif des matériaux biosourcés utilisés dans dispositifs électroniques.....	131
Tableau 20 : Tableau récapitulatif des avantages et inconvénients de trois différents substrats biosourcés	133
Tableau 21 : Variation de l'épaisseur et de la rugosité du film d'agar en fonction des quantités d'agar et de glycérol dans la solution préparée.....	136
Tableau 22 : La conductivité électrique du film d'agar en fonction des quantités de glycérol et de la poudre d'agar	138
Tableau 23 : Evolution des paramètres électriques de l'OFET sur substrat flexible biosourcé d'agar à plat et en fonction des trois rayons de courbure.....	144