



HAL
open science

Utilisation de semi-conducteurs GaN basse tension pour l'intégration des convertisseurs d'énergie électrique dans le domaine aéronautique

Olivier Goualard

► **To cite this version:**

Olivier Goualard. Utilisation de semi-conducteurs GaN basse tension pour l'intégration des convertisseurs d'énergie électrique dans le domaine aéronautique. Autre. Institut National Polytechnique de Toulouse - INPT, 2016. Français. NNT : 2016INPT0069 . tel-04249041

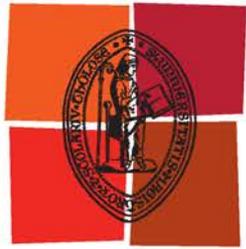
HAL Id: tel-04249041

<https://theses.hal.science/tel-04249041>

Submitted on 19 Oct 2023

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



Université
de Toulouse

THÈSE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par :

Institut National Polytechnique de Toulouse (INP Toulouse)

Discipline ou spécialité :

Génie Électrique

Présentée et soutenue par :

M. OLIVIER GOUALARD

le lundi 10 octobre 2016

Titre :

UTILISATION DE SEMI-CONDUCTEURS GaN BASSE TENSION POUR
L'INTEGRATION DES CONVERTISSEURS D'ENERGIE ELECTRIQUE
DANS LE DOMAINE AERONAUTIQUE

Ecole doctorale :

Génie Electrique, Electronique, Télécommunications (GEET)

Unité de recherche :

Laboratoire Plasma et Conversion d'Energie (LAPLACE)

Directeur(s) de Thèse :

M. THIERRY MEYNARD

M. VINCENT BLEY

Rapporteurs :

M. CYRIL BUTTAY, INSA LYON

M. NICOLAS ROUGER, INP GRENOBLE

Membre(s) du jury :

M. STÉPHANE LEFEBVRE, ECOLE NORMALE SUPERIEURE DE CACHAN, Président

M. FREDERIC RICHARDEAU, INP TOULOUSE, Membre

M. THIERRY MEYNARD, INP TOULOUSE, Membre

M. VINCENT BLEY, UNIVERSITE TOULOUSE 3, Membre

Résumé

Les principaux critères de comparaison des convertisseurs sont le rendement, la masse, le volume, le coût et la fiabilité. Le contexte environnemental et économique et le développement des applications nomades ouvrent à l'électronique de puissance un domaine d'application de plus en plus vaste. Mais pour imposer cette technologie, il faut sans cesse améliorer ces performances et les compromis entre celles qui sont antagonistes (augmentation du rendement et diminution de la masse par exemple...) ce qui amène naturellement à la problématique de conception et d'optimisation. Le cas spécifique de l'aéronautique n'échappe pas à la règle et les contraintes y semblent encore plus fortes. La réduction de la masse, du volume et l'augmentation du rendement et de la fiabilité sont parmi les défis principaux actuels, et la transition de systèmes hydrauliques ou pneumatique vers des systèmes électriques laisse espérer une amélioration des performances globales de l'avion.

Les architectures des convertisseurs sont un moyen efficace d'améliorer les convertisseurs parce qu'ils permettent de réduire les contraintes au sein des convertisseurs tout en améliorant les formes d'onde en entrée et/ou en sortie. Parallèlement, les composants classiques en silicium ont bénéficié de larges avancées au cours de ces dernières décennies et approchent de leurs limites théoriques. Pour espérer une amélioration, des technologies en rupture sont désormais nécessaires. Au cours de ces dernières années, les technologies de semi-conducteurs dit « à grand gap », essentiellement à base de Nitrure de Gallium ou de Carbure de Silicium (resp. GaN et SiC) se sont considérablement améliorées et sont d'ores et déjà plus performantes que les composants Si dans de nombreux cas. Les semi-conducteurs étant généralement plus performants lorsqu'ils ont une tenue en tension plus faible, on envisage ici de cumuler plusieurs avantages en mettant en série des composants GaN basse-tension pour améliorer l'intégration des convertisseurs de puissance.

Dans un premier temps, un convertisseur multiniveaux élémentaire de type Flying Capacitor (FlyCap) est mis en œuvre. Des condensateurs de puissance intégrés sont utilisés, ce qui pourrait permettre de réduire l'empreinte de ces composants et de proposer une dissipation thermique commune par le dessus des composants. La diminution des temps de commutation permise par les composants à grand gap est critique pour la fiabilité des convertisseurs. Une étude de l'influence des paramètres physiques du circuit électrique sur les inductances parasites de la maille de puissance et de commande est menée permettant de mettre en évidence des règles de conception dans le but d'améliorer la fiabilité des convertisseurs.

Dans un second temps, l'équilibrage dynamique de la topologie FlyCap qui est critique pour les formes d'onde et la sûreté de fonctionnement est étudié. La prise en compte des pertes dans les semi-conducteurs permet d'améliorer l'estimation de la dynamique d'équilibrage. Une

base de réflexion sur le dimensionnement d'un équilibreur passif est également proposée pour optimiser sa dynamique et les pertes associées. Un prototype expérimental à 5 cellules de commutation est présenté permettant d'atteindre une tension d'entrée de 270 V avec des composants 100V.

Mots clés : *Semiconducteurs GaN ; Convertisseur multiniveaux ; Intégration de puissance ; Flying capacitor ; Equilibrage ; Optimisation des inductances parasites.*

Titre : Utilisation de semi-conducteurs GaN basse tension pour l'intégration des convertisseurs d'énergie électrique dans le domaine aéronautique

Abstract

Performance, weight, volume, cost and reliability are key criteria to compare converters. Environment and economical context and the development of mobile applications lead electronics to have a wider field of application. Improving performances and tradeoff between conflicting characteristics (high efficiency and reduced weight for example) is thus constantly needed to impose this technology, which calls for design and optimization methods and tools. The specific case of aeronautics is no exception and there is in this field a high demand. Mass and volume reduction, efficiency and reliability improvement is one of the most important challenges, and the change from hydraulic and pneumatic systems to electric systems is expected to allow a global improvement of aircraft performances.

Investigations on converter's topology is a good way to improve and reduce the size of converters because it can reduce stress while improving the input and/or output waveforms. Meanwhile, conventional silicon components have taken advantage of wide advances in recent decades and are now close to their theoretical limits. To hope for a significant improvement, breakthrough technologies are now needed. In recent years, GaN and SiC Wide Band Gap semiconductors have seen significant development and are already often better than Si power devices. Low-voltage semiconductors are generally better than higher voltage ones. Thus, we consider here cumulating advantages with a serial arrangement of low voltage GaN semiconductors to improve power converter's integration.

First, a basic multilevel Flying Capacitor GaN-based converter is implemented. The integration of power capacitors is proposed to evaluate this technology, which could reduce the footprint of these components and could allow a common heatsink dissipation through the top of the components. Very fast turn-on and turn-off of GaN devices is critical for safe operation due to parasitic inductances. A study of physical parameters of the electrical circuit on parasitic inductances of power and control loop is conducted to lay down design rules in order to improve the reliability of converters.

Secondly, dynamic balancing of Flying Capacitor which is critical for the waveforms and reliability is studied. Semi-conductor's losses are considered to improve the estimation of dynamic balancing. A method for the design of a passive balancer is also proposed to optimize the balancing and associated losses. An experimental prototype with 5 switching cells is presented to achieve an input voltage of 270 V with 100 V rated voltage devices.

Key words: *GaN semiconductors; Multilevel converter; Power integration; Flying capacitor; Balancing; Stray inductance minimization.*

Title: Use of low voltage GaN power semi-conductors for the integration of electrical power converters aboard the aircraft

Remerciements

Les travaux de recherche présentés dans ce manuscrit ont été réalisés au Laboratoire Laplace (Laboratoire Plasma et Conversion d'Énergie - UMR5213) dans le cadre d'une thèse Cifre avec la société Zodiac Aerospace.

Merci Thierry Meynard de m'avoir fait confiance et proposé cette thèse. Merci pour tes conseils et ton point de vue toujours affuté. Ce fut un plaisir (et ça l'est encore) de travailler avec toi aussi bien sur la théorie que les expérimentations, un petit moment à discuter a toujours permis de débloquer n'importe quelle situation. Merci Vincent Bley pour ta culture, tes connaissances, ta passion et la manière que tu as de partager ça avec chacun. Tu as su te rendre disponible quand il le fallait malgré un emploi du temps qui viendrait à bout du plus grand nombre. J'ai grand plaisir à venir régulièrement prendre tes conseils ainsi que ceux de tous les acteurs de la plateforme 3Dphi.

Je tiens à remercier les directeurs successifs du laboratoire Laplace, Christian Laurent Thierry Lebey, pour m'avoir accueilli. J'en profite aussi pour te remercier de ton aide Thierry, ça a été un plaisir de travailler avec toi, d'autant plus avec tout le boulot que j'ai pu te donner avec un timing toujours serré.

Merci aux directeurs du groupe Convertisseurs Statiques, Frédéric Richardeau puis Guillaume Gateau, je me suis pleinement épanoui dans ce groupe et à vos côtés.

De Zodiac Aerospace, je tiens à remercier Olivier Zarrouati pour m'avoir ouvert la porte de son entreprise. Merci Thierry Rouge-Carrassat et Yannick Assouad pour m'avoir fait découvrir Zodiac Aerospace de l'intérieur. Un grand merci à Eric Laithier pour m'avoir fait confiance et m'avoir intégré à son équipe. J'ai eu la chance de pouvoir travailler à Auxerre le temps de la mise en place de cette thèse et ce fut très enrichissant. J'en profite d'ailleurs pour remercier Suzan, Antoine, Vincent, Gérard et Xavier et tous les autres. Ce fut un plaisir de discuter avec vous et de profiter de votre culture du monde aéro. Je tiens enfin à remercier Stéphane Bureau qui suit à Eric Laithier, nous nous connaissons moins mais ce fut un réel plaisir de te connaître et de partager avec toi.

Avec de nombreuses expérimentations, j'ai eu la chance de travailler avec Didier Flumian que je remercie pour son expérience, ses connaissances et son soutien en manip. Ces manip qui ont toujours fonctionné parfaitement le vendredi après-midi. Merci d'avoir été là quand j'osai à peine augmenter la tension ou la puissance commutée. Et merci pour toutes ces

conversations au labo et surtout entre Castelnau et Toulouse. Merci également Céline Combettes pour ton aide et ton investissement dans la plateforme 3Dphi. Merci à Gilles Brillat qui nous a fait des PCB sur mesure avec des demandes technos particulièrement contraignantes et délicates à respecter. Merci à la Plateforme technologique MICROPACC du lycée Antoine Blourdelle à Montauban de m'avoir ouvert vos portes pour l'assemblage de mon prototype avec vos conseils et votre savoir-faire en prime.

Je tiens aussi à remercier Sébastien Vinnac, Jean-Marc Blaquièrre et Olivier Durrieu de Madron pour leurs conseils techniques.

Merci Valérie Schwarz, Catherine Moll Mazella, Carine Alibert et Jessica Toscano pour votre aide dans ce labyrinthe administratif, vous êtes toujours efficace et agréable.

Merci Jacques Benaïoun pour ton aide et ton soutien, je suis certain que je ne suis pas le seul que tu as sauvé, et merci pour les moments passés entre Castelnau et Toulouse.

Merci à tous les doctorants et permanents du laboratoire pour vos discussions parfois très sérieuses, parfois moins... Nicolas, Frédéric, Philippe, Henri, Emmanuel, Marc, Eric, Hubert, Christophe, Damien, Olivier, Léon, Guillaume, Mustapha, Etienne, Thomas, Samer, Andallah, Djamel, Ounis, Yann, Andy, Rémi, Najoua, Miguel, Matthieu, Joaquin, Joseph, Andrea, Jaime, Sébastien, Bernardo, Frederico, François, Plinio, et merci à tous ceux que j'ai oubliés de citer.

Merci au bureau E523, qui et restera le bureau où je me sens le mieux : Xiao, Bang, Xavier, Julio, Nicolas, Alvaro, Anne, Clément, Alaa, Bernard, Victor, Bouazza, Kepa et la dernière arrivée Vanessa. En plus de passer de bons moments, j'ai beaucoup appris à vos côtés.

Merci à tout le 5^{ème} étage, vous êtes tous géniaux et vous rendrez mon départ difficile, j'en suis sûr.

Mickaël Faucher évidemment je te remercie de m'avoir amené et fait découvrir Toulouse. La route a été longue depuis chez moi mais je me sens ici chez moi en grande partie grâce à toi !

Un grand merci à ma famille et mes amis d'avoir été à mes côtés et de m'avoir mené jusqu'ici, c'est une grande fierté de vous avoir avec moi.

Un immense merci à Pris d'avoir été à mes côtés dans les bons moments et ceux un peu plus stressants. J'ai l'impression qu'on a réussi à concilier toutes nos envies et que le meilleur reste à venir : PP ! Je vous aime

À mes amis, ma famille, ma petite femme et notre petit

Table des matières

Résumé.....	V
Abstract.....	VII
Remerciements.....	IX
Table des matières	XV
Table des figures	XVIII
Liste des tableaux.....	XXIII
Introduction Générale	25
Chapitre 1 Moyens d'intégration, topologie et semi-conducteurs basse-tension pour l'amélioration de l'intégration de puissance	27
1.1 Les moyens d'intégration : technologie, actifs, passifs, topologie.....	28
1.2 Choix des composants, de la topologie	30
1.3 Topologie FlyCap	35
1.3.1 FlyCap élémentaire	35
1.3.2 Cas général	39
1.3.3 Principe de la commande du FlyCap par bootstrap.....	39
1.4 Conclusion.....	43
Chapitre 2 Vers des convertisseurs plus intégrés.....	45
2.1 Origines, enjeux, application et objectifs	46
2.1.1 Enjeux et objectifs.....	46
2.1.2 Plan du chapitre.....	46
2.1.3 Origine du projet	47
2.1.4 Application, cahier des charges.....	48
2.2 Comparaison de topologie, application du cahier des charges	51
2.2.1 Introduction	51
2.2.2 Scénario 1 : Fréquence de commutation identique	51
2.2.3 Scénario 2 : Fréquence apparente de sortie identique	55
2.2.4 Apport du passage d'un hacheur à un FlyCap 3-niveaux.....	57
2.3 Les Condensateurs Intégrés	58

2.3.1	Introduction	58
2.3.2	Positionnement	58
2.3.3	Besoins et cahier des charges	64
2.3.4	Condensateurs sérigraphiés à haute densité capacitive	65
2.3.5	Design et Fabrication	67
2.3.6	Caractéristiques et confrontation aux prototypes de laboratoires et aux condensateurs intégrés.....	70
2.3.7	Analyse de l'intégration des condensateurs, comparaison aux condensateurs commercialement disponibles	75
2.3.8	Conclusion et perspectives des condensateurs intégrés sérigraphiés	77
2.4	Design du PCB et éléments parasites.....	79
2.4.1	Positionnement	79
2.4.2	Réduction des éléments parasites	80
2.4.3	Simulation par éléments finis	81
2.4.4	Optimisation des inductances parasites, analyse paramétrique.....	83
2.4.4.1	Maille de puissance	83
2.4.4.2	Maille de Commande	90
2.4.4.3	Inductances parasites du prototype proposé.....	94
2.4.5	Réduction des inductances parasites : règles de design	95
2.4.6	Conclusion et perspectives du design du PCB	96
2.5	Mise en œuvre	97
2.5.1	Introduction	97
2.5.2	Assemblage des condensateurs	97
2.5.3	Assemblage des composants et profil thermique	100
2.5.4	Conclusion et perspectives	105
2.6	Resultats expérimentaux.....	105
2.6.1	Caractéristiques des composants de puissance et de commande	106
2.6.2	Prototype expérimental : condensateur de filtrage, de découplage.....	107
2.6.3	Dispositif expérimental	108
2.7	Conclusion et Perspectives.....	111

Chapitre 3 Réalisation d'un convertisseur dc-dc 270V 6-niveaux à base de composants GaN..... 113

3.1 Origines, enjeux, application et objectifs 114

3.1.1	Enjeux et objectifs.....	114
3.1.2	Plan du chapitre.....	114
3.2	Equilibrage des convertisseurs FlyCap	115
3.2.1	Introduction	115
3.2.2	Auto-équilibrage.....	115
3.2.3	Principe d'équilibrage - modèle harmonique	117
3.2.4	Modélisation harmonique.....	121
3.2.5	Utilisation du modèle et robustesse de l'équilibrage	124
3.2.6	Modélisation des pertes des semi-conducteurs	128
3.2.7	FlyCap 6-niveaux – Augmentation du nombre de niveaux.....	135
3.2.8	Equilibreur.....	140
3.3	Résultats expérimentaux.....	146
3.3.1	Introduction	146
3.3.2	Architecture du convertisseur.....	146
3.3.3	Equilibrage statique.....	148
3.3.4	Evaluation des éléments parasites	150
3.3.5	Optimisation des temps morts et des résistances de grille	152
3.3.6	Rendement du convertisseur	156
3.4	Conclusion et Perspectives.....	157
	Conclusion générale et perspectives	161
	Bibliographie.....	165
	Annexe Essais complémentaires : convertisseur dc-dc et dc-ac 270V 6-niveaux à base de composants GaN	171
A.	Introduction	172
B.	Conversion dc-dc 270V.....	172
C.	Conversion dc-ac 270V	174

Table des figures

Figure 1 : résistance spécifique du composant en fonction de sa tenue en tension pour différente technologies de semi-conducteur. Image tirée de [12].....	30
Figure 2 : Figures de mérite des composants du Tableau 1 en fonction de la tenue en tension (a) produit charge grille drain et résistance à l'état passant (b) produit charge totale de grille et résistance à l'état passant. Les composants silicium sont repérés en pointillé tandis que les GaN sont en trait plein	31
Figure 3 : Routine de comparaison de semi-conducteurs (a) schéma de principe de la routine de comparaison (b) points atteignables dans le plan (puissance spécifique, rendement).....	33
Figure 4 : Points atteignable du plan (puissance spécifique, rendement) pour une structure FlyCap à : (a) une cellule de commutation (b) deux cellules de commutation (c) trois cellules de commutation.....	34
Figure 5 : Comparaison des points atteignables d'une structure FlyCap pour une à trois cellules de commutation	35
Figure 6 : Schéma de principe d'un FlyCap 3-niveaux avec source de tension intermédiaire	36
Figure 7 : combinaisons permettant d'obtenir 3 niveaux de tension différents (a) cas I : $V_F=V_{IN}$ (b) cas II : $V_F=V_{IN}-V_{IN}/2=V_{IN}/2$ (c) cas III : $V_F=V_{IN}/2$ (d) cas IV : $V_F=0$	37
Figure 8 : Niveau redondant d'un FlyCap 3-niveaux.....	38
Figure 9 : Chronogrammes d'un convertisseur FlyCap 3-niveaux pour un rapport cyclique (a) inférieur à 50 % et (b) supérieur à 50 %	38
Figure 10 : Schéma de principe d'un FlyCap à p cellules de commutation	39
Figure 11 : Schéma de principe de la commande du transistor B par un driver	40
Figure 12 : Schéma de principe de la commande d'une cellule de commutation avec un driver et un driver bootstrap	41
Figure 13 : Schéma d'un FlyCap et la commande non-fonctionnelle d'une cellule de commutation avec un driver bootstrap	42
Figure 14 : Schéma de principe de la commande de deux composants voisins d'un convertisseur FlyCap	42
Figure 15 : Schéma de principe de la commande d'un convertisseur FlyCap avec drivers bootstrap	43
Figure 16 : Images des prototypes réalisés vers le prototype final	48
Figure 17 : Schéma de principe d'un convertisseur FlyCap 3-niveaux	49
Figure 18 : Dimensionnement de l'inductance et calcul des pertes (a) inductance relative à fréquence de commutation et inductance égale et (b) ondulation du courant de sortie en fonction du rapport cyclique à ondulation maximale égale	52
Figure 19 : Comparaison des performances des meilleures inductances comparées en termes de pertes et de volume pour un convertisseur 2-niveaux et 3-niveaux de type FlyCap à fréquence de commutation égale	53
Figure 20 : Impédance d'un condensateur du filtre de sortie (réf. : GRM32ER71H106KA12).....	54
Figure 21 : Influence de la topologie et des semi-conducteurs sur les pertes des semi-conducteurs à fréquence de commutation égale pour le cahier des charges proposé. Il faut remarquer que le nombre de semi-conducteurs dépend de la topologie	55
Figure 22 : Comparaison des performances des meilleures inductances comparées en termes de pertes et de volume pour un convertisseur 2-niveaux et 3-niveaux de type FlyCap à fréquence apparente de sortie égale	56
Figure 23 : Influence de la topologie et des semi-conducteurs sur les pertes des semi-conducteurs à fréquence apparente de sortie égale pour le cahier des charges proposé. Il faut remarquer que le nombre de semi-conducteurs dépend de la topologie.....	57
Figure 24 : Image au Microscope Electronique à Balayage (MEB) de réseau de pores avec zoom et vue de dessus [27].....	59
Figure 25 : Image MEB d'un condensateur de découplage réalisé [28]	60
Figure 26 : Image MEB d'un échantillon (a) vue en coupe de tranchées (b) vue d'ensemble du condensateur avec les connectiques et les tranchées repérées sur l'image [29].....	60

Figure 27 : Image MEB d'un échantillon (a) vue en coupe (b) vue de dessus [30].....	61
Figure 28 : Etat de l'art des condensateurs haute densité intégrés dans la plage 0V à 500V en fonction de la tenue en tension (a) capacité surfacique et (b) capacité.....	63
Figure 29 : Prototype de validation de concept avec condensateurs céramiques classiques (surface du prototype : 25.4 mm×50.8 mm).....	64
Figure 30 : Objectif visé par rapport à l'état de l'art des condensateurs intégrés (a) densité surfacique et (b) valeur des condensateurs en fonction de la tenue en tension.....	65
Figure 31 : Influence de la tension continue sur (a) la valeur d'un condensateur et (b) en valeur normalisée. Exemple d'un échantillon à deux condensateurs C_f et C_{in} réalisé testé jusqu'à 30V	67
Figure 32 : Réalisation d'un condensateur sérigraphié (a) 1 ^{ère} couche : électrode, (b) 2 ^{ème} couche : diélectrique, (c) 3 ^{ème} couche : électrode, (d) zoom sur les connexions du condensateur élémentaire	69
Figure 33 : Valeur du condensateur pour un nombre différent de couche tiré de [22]	69
Figure 34 : Condensateurs de puissance sérigraphiés et passivés avec du Parylene AF4.....	70
Figure 35 : Dispositif de caractérisation des condensateurs intégrés en fréquence	71
Figure 36 : Diagramme de Bode de (a) C_{in} , (b) C_f d'un échantillon représentatif	72
Figure 37 : Comparaison des caractéristiques entre chaque condensateur et une référence du marché (a) impédance en fonction de la fréquence, (b) résistance équivalente série en fonction de la fréquence ..	72
Figure 38 : Dispositif de caractérisation en tension continue des condensateurs intégrés.....	73
Figure 39 : Influence de la tension de polarisation sur (a) la valeur du condensateur C_f et (b) comparaison à des références du marché 1 μ F 100 V et 200 V	73
Figure 40 : Comparaison des échantillons réalisés « ce travail » par rapport à l'état des condensateurs intégrés dans la plage 0V à 500V (a) en termes de valeur surfacique et (b) de valeur absolue. Certains points n'apparaissent que sur un graphe lorsque l'information n'est pas disponible	74
Figure 41 : Comparaison des échantillons réalisés à des condensateurs commerciaux disponibles (a) valeur du condensateur ramené au volume en fonction de la tension (b) énergie volumique (sans considération de déclassement) en fonction de la tension	76
Figure 42 : Variation typique de la valeur du condensateur en fonction de la tension pour un condensateur de type X7T 630V et un condensateur CeraLink, données constructeur.....	78
Figure 43 : Image du prototype sur lequel est basé le design du prototype final.....	79
Figure 44 : Réduction de l'inductance parasite du PCB d'une maille latérale par l'utilisation d'un plan de masse (a) illustration de principe (b) schéma électrique	81
Figure 45 : Articulation des différents logiciels design/simulation/optimisation	82
Figure 46 : Circuit électrique (a) et son maillage correspondant (b) pour les simulations à éléments finis.....	82
Figure 47 : Schéma électrique des mailles du convertisseur qui ont été simulées : (a) maille de puissance référencée « mailleP » ; (b) maille de commande référencée « mailleC »	83
Figure 48 : Exemple des mailles traitées du PCB ; référencées « mailleP » et « mailleC »	83
Figure 49 : Présentation des paramètres modifiés au cours des simulations de la maille de puissance.....	84
Figure 50 : Image du design simplifié et épuré pour la simulation de la maille de puissance des éléments parasites par éléments finis	85
Figure 51 : Influence de la fréquence sur l'inductance parasite de la maille de puissance.....	86
Figure 52 : Influence de l'épaisseur de cuivre sur l'inductance parasite de la maille de puissance.....	87
Figure 53 : Influence de la distance plan de masse-maille de commutation sur l'inductance parasite de la maille de puissance (a) vue globale (b) zoom pour de faibles épaisseurs	88
Figure 54 : Evolution de l'inductance parasite de la maille de puissance pour une modification de la surface de la maille par (a) le recul r (b) la distance inter-électrodes.	88
Figure 55 : Influence de la largeur des électrodes des condensateurs L sur l'inductance parasite de la maille de puissance.....	89
Figure 56 : Résistance passante normée $R_{DS(on)}$ d'un transistors 100V GaN de EPC à 25°C et 125°C tiré de [23]	91
Figure 57 : Image du design simplifié et épuré pour la simulation des éléments parasites de la maille de commande par éléments finis	92
Figure 58 : Influence de la fréquence sur l'inductance parasite de la maille de commande	92

Figure 59 : Influence de l'épaisseur de cuivre sur l'inductance parasite de la maille de commande	93
Figure 60 : Influence de la distance plan de masse-maille de commande sur l'inductance parasite de la maille de commande (a) vue globale (b) zoom pour de faibles épaisseurs	94
Figure 61 : Prototype dont la maille de puissance référencée « mailleP » est estimée à 0.8 nH et celle de commande référencée « mailleC » est estimée à 1,9 nH.....	95
Figure 62 : Impact des différents paramètres sur l'inductance parasite du PCB de la maille de puissance	96
Figure 63 : Connexions traversantes permettant de connecter les condensateurs au PCB.....	97
Figure 64 : Assemblage du PCB et des condensateurs via une interface permettant un maintien mécanique et une isolation électrique (a) illustration de principe (b) photo de côté du prototype après assemblage	98
Figure 65 : L'utilisation de condensateurs intégrés permet de réduire les inductances parasites du PCB de 29 % au niveau des mailles de commande pour atteindre 1.35 nH. (a) cas classique, (b) cas avec condensateurs intégrés	99
Figure 66 : Vue de la zone contenant les semi-conducteurs, les condensateurs classiques compromettent un refroidissement global des composants par le haut (a) vue global de la zone (b) vue de coté	100
Figure 67 : L'intégration des condensateurs de puissance permet d'envisager un refroidissement global et commun des semi-conducteurs	100
Figure 68 : Composant GaN utilisé EPC2015, vue de dessous	101
Figure 69 : Comparaison des vides au niveau des semi-conducteurs (a) avant brasure, (b) après brasure avec une plaque chauffante, (c) avec une machine de report et (d) après un passage au four à refusion.....	103
Figure 70 : (a) Machine de report et (b) le profil thermique du composant brasé	104
Figure 71 : Prototype du convertisseur dc-dc 3-niveaux avec condensateurs de puissances intégrés (25 mm × 51 mm) (a) vue de dessus et (b) vue en perspective	106
Figure 72 : Schéma de principe avec le condensateur de filtrage C_{IN} , le condensateur de découplage C_{DEC} , les inductances parasites L_M et L_{DEC} des différentes mailles et les formes d'onde du courant dans les différentes branches	108
Figure 73 : Dispositif expérimental de mise en œuvre du convertisseur	109
Figure 74 : Formes d'ondes expérimentales au point de fonctionnement nominale (48V-5V 10A)	110
Figure 75 : Dissymétrie des tensions de commande	111
Figure 76 : Influence sur la tension de sortie d'un déséquilibre du condensateur flottant.....	111
Figure 77 : Schéma du FlyCap 3-niveaux simulé	116
Figure 78 : Simulation d'un convertisseur FlyCap 3-niveaux : formes d'ondes aux bornes du condensateur flottant	116
Figure 79 : Evolution de la tension flottante pour différent paramètres.....	117
Figure 80 : Schéma idéal d'un FlyCap 3-niveaux avec sources de tension et courant idéales	117
Figure 81 : Formes d'ondes d'un convertisseur FlyCap 2-niveaux sur charge à courant constant.....	118
Figure 82 : Formes d'ondes liées à l'équilibrage du condensateur flottant pour différents déphasages courant-tension – cas du système équilibré	119
Figure 83 : Formes d'ondes liées à l'équilibrage du condensateur flottant – système déséquilibré.....	120
Figure 84 : Schéma (a) d'une cellule de commutation et (b) de sa modélisation équivalente proposée	121
Figure 85 : Schéma de principe (a) d'un convertisseur FlyCap 3-niveaux et (b) de son modèle équivalent.....	122
Figure 86 : Comparaison de la simulation temporelle et du modèle harmonique (a) réponse globale (b) zoom sur quelques périodes de découpage	124
Figure 87 : Comparaison du modèle harmonique à la simulation temporelle pour un déphasage de 10 ns.....	125
Figure 88 : Impédance et phase du filtre de sortie (a) cas d'un filtre LR et (b) cas d'un filtre L+C//R	126
Figure 89 : Comparaison du modèle et de la simulation pour une charge LRC	127
Figure 90 : Formes d'ondes expérimentales de la tension de sortie lors de déséquilibres de la tension flottante dus à des surcommutations – convertisseur 3-niveaux	128
Figure 91 : Influence du déphasage de la commande sur la tension flottante	128
Figure 92 : Modélisation des pertes dans les semi-conducteurs (a) schéma de principe (b) schéma équivalent (c) schéma équivalent simplifié	130
Figure 93 : Image thermique du convertisseur 6-niveaux pour une tension d'entrée de 220 V et un courant de sortie de 4.5 A en convection naturelle (ambient à 20° C).....	133

Figure 94 : Représentation des pertes dans les cellules de commutation d'un FlyCap 3-niveaux	134
Figure 95 : Formes d'ondes expérimentales de la tension de sortie lors de déséquilibre de la tension flottante – convertisseur 3-niveaux	134
Figure 96 : Schéma de principe du convertisseur FlyCap 6-niveaux.....	136
Figure 97 : Comparaison du comportement des tensions flottantes par simulation temporelle et par la modélisation harmonique (a) vue globale (b) tension flottante V_{C3} (c) zoom de la tension V_{C4}	138
Figure 98 : Pôles du système dans le plan (Re, Im) (a) vue globale (b) zoom sur les pôles lents	139
Figure 99 : Comparaison temporelle de l'équilibrage avec et sans pertes	139
Figure 100 : Pôles du système avec et sans pertes dans le plan (Re,Im) (a) vue globale (b) zoom sur les pôles lents	140
Figure 101 : Diagramme de Bode (a) en impédance et (b) en phase de trois filtres proposés	141
Figure 102 : Pôles du système pour les trois filtres proposés (a) vue globale (b) zoom sur les pôles lents	142
Figure 103 : Formes d'ondes temporelles de l'équilibrage des condensateurs flottants pour le filtre C	142
Figure 104 : Diagramme de Bode (a) en impédance et (b) en phase des filtres A et filtre B proposés pour le cas idéel et réel	143
Figure 105 : Pôles du système pour le filtre A et le filtre B (a) vue globale (b) zoom sur les pôles lents	144
Figure 106 : Comparaison du filtre A et du filtre B (a) formes d'ondes générales (b) formes d'ondes aux bornes du condensateur C3.....	144
Figure 107 : Formes d'ondes du condensateur C3 pour différentes valeurs de R.....	145
Figure 108 : Lieux des pôles du système pour différentes valeurs de R (a) vue globale (b) zoom sur les pôles lents	145
Figure 109 : Vue globale du convertisseur	147
Figure 110 : Architecture de la partie active (a) schéma (b) vue 3D.....	148
Figure 111 : Tension de sortie de bras pour une tension d'entrée de 70V, un courant de sortie de 3 A et un rapport cyclique de 50 % (a) sans filtre harmonique (b) avec filtre harmonique.....	149
Figure 112 : Tension de sortie de bras et courant dans le filtre harmonique pour une tension d'entrée de 270V, un courant de sortie de 3 A et un rapport cyclique de 50 %.....	150
Figure 113 : Formes d'ondes de la tension drain-source – identification de l'inductance de la maille de commutation	151
Figure 114 : Formes d'ondes de la tension de grille – identification de l'inductance de commande.....	152
Figure 115 : (a) Schéma d'une cellule de commutation et (b) formes d'ondes qui se rapportent à la commutation	153
Figure 116 : Schéma de principe de la commande d'un transistor incluant les capacités parasites	154
Figure 117 : Influence de la résistance de grille sur la tension de grille (a) $R_G = 0.6 \Omega$ (b) $R_G = 2.6 \Omega$	154
Figure 118 : Influence de la tension commutée sur la perturbation de la grille	155
Figure 119 : Impact du temps mort sur les formes d'ondes, réamorçage d'un composant.....	155
Figure 120 : Marge de sécurité avant réamorçage possible du composant pour un temps mort de 20 ns et 40 ns	156
Figure 121 : Rendement pour différentes valeurs de tension d'entrée avec un temps mort de 40 ns et un rapport cyclique de 50 %.....	157
Figure 122 : Effet (a) du temps mort et (b) de la valeur des résistances de grille sur le rendement pour une tension d'entrée de 70 V et un rapport cyclique de 50 %.....	157
Figure 123 : Dispositif expérimental du convertisseur FlyCap 6-Niveaux.....	172
Figure 124 : Rendement pour différentes valeurs de tension d'entrée avec un temps mort de 40 ns et un rapport cyclique de 50 %.....	173
Figure 125 : Estimation de la répartition des pertes au point de fonctionnement nominal en conversion DC-DC	173
Figure 126 : Comportement thermique de la carte au point nominal : (a) image de la carte (b) image thermique correspondante	173
Figure 127 : Schéma du convertisseur sur charge R, L avec bras à point milieu capacitif.....	174
Figure 128 : Formes d'ondes du convertisseur en fonctionnement onduleur avec point milieu capacitif et une fréquence fondamentale du courant et de la tension de sortie de 800Hz à puissance nominale.....	174

Figure 129 : Formes d'ondes du convertisseur en fonctionnement onduleur avec point milieu capacitif et une fréquence fondamentale du courant et de la tension de sortie de 400Hz à puissance nominale..... 175

Figure 130 : Rendement du convertisseur en fonctionnement onduleur avec une profondeur de modulation de 0.95 comparé aux rendements obtenus en fonctionnement hacheur 175

Liste des tableaux

Tableau 1 : Liste des composants comparés selon le calibre en tension et le type de composant (« Si_fabricant » pour les composants silicium et « GaN_fabricant » pour les composants GaN).....	32
Tableau 2 : Comparaison de l'inductance de sortie pour le cas 2-niveaux et 3-niveaux à ondulation de pire cas identique.....	52
Tableau 3 : Comparaison de l'inductance de sortie pour le cas 2-niveaux et 3-niveaux à ondulation constante et fréquence apparente de sortie égale ($FS=F_{dec-2N}=2 \times F_{dec-3N}$), application du cahier des charges.....	56
Tableau 4 : Comparatif des performances des publications.....	62
Tableau 5 : Comparaison des échantillons réalisés à des condensateurs commerciaux disponibles.....	75
Tableau 6 : Comparaison des capacités des condensateurs CeraLink et classique ramenées au volume à 0V et 400V	78
Tableau 7 : Comparaison de la valeur de l'inductance parasite de la maille de puissance appliquée aux designs optimisant cette inductance.....	90
Tableau 8 : Comparaison des inductances parasites du PCB de la maille de puissance et de commande pour un design classique et un design avec condensateurs intégrés	99
Tableau 9 : Résistances et inductances parasites de différents boîtiers à 1MHz tiré de [23].	101
Tableau 10 : Zones typiques d'un profil thermique, températures du cycle de brasure des GaN utilisés.....	105
Tableau 11 : Caractéristiques principales des composants EPC2015	107
Tableau 12 : Influence du déphasage de la commande suivant le modèle considéré	133
Tableau 13 : Comparaison de l'équilibrage d'un FlyCap en fonction de la disparité des pertes dans les cellules de commutation	134

Introduction Générale

Le contexte environnemental et économique et le développement des applications nomades ouvrent à l'électronique de puissance un domaine d'application de plus en plus vaste. Mais pour imposer cette technologie, il faut sans cesse améliorer les performances et les compromis entre celles qui sont antagonistes (augmentation du rendement et diminution de la masse par exemple...) ce qui amène naturellement à la problématique de conception et d'optimisation. Le cas spécifique de l'aéronautique n'échappe pas à la règle et la demande y semble encore plus forte. La réduction de la masse, du volume et l'augmentation du rendement et de la fiabilité sont parmi les défis principaux actuels, et la transition de systèmes hydrauliques ou pneumatique vers des systèmes électriques laisse espérer une amélioration des performances de l'avion.

A cette fin, différents moyens peuvent être utilisés et sont globalement bien résumés par le terme « intégration de puissance ». Cette intégration pourra mener à différents résultats allant de l'amélioration de la fiabilité à celle la compacité en passant par une mutualisation des fonctions. Les solutions sont particulièrement nombreuses et l'utilisation combinée de divers moyens est de plus en plus répandue.

Le premier chapitre est l'occasion de présenter quelques éléments importants permettant une amélioration des performances. Plusieurs exemples sont parcourus afin d'appréhender la multiplicité des solutions d'amélioration de l'intégration. Les composants à grand gap et la topologie multiniveaux série seront abordés pour améliorer les performances d'intégration des convertisseurs de puissance. La topologie *Flying Capacitor* (FlyCap) sera présentée et son fonctionnement élémentaire détaillé.

Le second chapitre a pour ambition de présenter un exemple de réalisation permettant une amélioration de l'intégration du convertisseur. Le convertisseur multiniveaux développé embarque des condensateurs de puissance intégrés qui sont utilisés au sein d'une topologie FlyCap 3-niveaux utilisant des composants de puissance de type GaN. Les condensateurs de puissance intégrés sont présentés, détaillés et comparés à l'état de l'art. Par ailleurs, la diminution des temps de commutation rend les éléments parasites de plus en plus critiques, et l'on étudiera donc l'influence des paramètres physiques sur les inductances parasites pour réduire ces éléments et comprendre précisément quels paramètres sont critiques. Enfin la mise en œuvre des composants de puissance et des condensateurs intégrés est abordée via l'analyse

des résultats expérimentaux, qui ont également pour but de présenter les résultats du prototype expérimental.

Le dernier chapitre présente l'auto-équilibrage de la topologie FlyCap qui est crucial pour augmenter le nombre de cellules de commutation tout en bénéficiant des avantages apportés par la topologie FlyCap. Le mécanisme d'auto-équilibrage justifie pleinement l'utilisation du modèle harmonique qui est utilisé ici, après comparaison à diverses méthodes, pour évaluer l'équilibrage et sa robustesse, en fonction de l'impédance de sortie ou du déphasage émanant des divers composants. Les pertes des semi-conducteurs sont ensuite considérées pour enrichir le modèle et estimer leur impact sur l'équilibrage. Un équilibreur sera à son tour examiné pour favoriser l'équilibrage de la topologie, et le dimensionnement de ses éléments abordé pour réduire les constantes de temps du système. Cette partie laisse ensuite la place à la partie expérimentale qui sera l'occasion de présenter le prototype et d'aborder le rendement, la commande, et les éléments parasites du convertisseur.

Chapitre 1

**Moyens d'intégration, topologie et semi-
conducteurs basse-tension pour
l'amélioration de l'intégration de puissance**

1.1 Les moyens d'intégration : technologie, actifs, passifs, topologie

L'intégration de puissance résume l'ensemble des moyens mis en œuvre pour répondre aux défis et enjeux de l'électronique de puissance moderne. Les leviers permettant une amélioration de l'intégration peuvent être classés selon quatre grandes familles qui sont :

- La topologie,
- Les composants actifs,
- Les technologies spécifiques utilisées (refroidissement, assemblage, packaging,...),
- Les composants passifs.

Une solution peut appartenir à plusieurs catégories, et même à toutes à la fois.

Quelques exemples tirés des nombreuses publications sur le sujet permettent de se rendre compte de l'importance de ce concept à travers l'électronique de puissance et selon différentes méthodes ou approches. Etant donnée la quantité de solutions possibles pour améliorer l'intégration, nous proposons ici un nombre réduit permettant de se rendre compte du large spectre des solutions possibles et des nombreux moyens qui peuvent être mis en place, avec des cahiers des charges très différents.

Dans [1], M. Brunet utilise notamment la gravure ionique réactive profonde (DRIE) pour améliorer l'intégration des condensateurs. Les pores de quelques microns créés permettent d'augmenter d'un rapport allant jusqu'à 25 la surface effective du condensateur pour un volume et une surface apparentes identiques.

Afin d'améliorer la fiabilité de l'interconnexion des puces à haute densité d'interconnexion, L. Ménager [2] utilise des micro-poteaux de cuivres sur lesquels une reprise de contact sans brasure est proposée. Une autre solution pour adresser ce problème serait de réduire le nombre d'interconnexions. Les auteurs de [3] proposent à cet effet l'utilisation de macro-puces renfermant plusieurs composants de type RC-IGBT (Reverse Conducting IGBT) notamment pour l'amélioration de la fiabilité, la réduction des éléments parasites et la miniaturisation du convertisseur.

Une autre solution est d'améliorer l'intégration de la commande rapprochée, choix pressenti en [4] par une action sur le *packaging* dans l'optique d'un refroidissement double face, un fonctionnement compatible sur une gamme de température étendue et une amélioration de la fiabilité. Les auteurs de [5] proposent, pour leur part, une intégration monolithique de la commande, autoalimentée, ainsi que de ses circuits de sécurité. Afin d'agir sur la commande,

et selon un axe différent, les auteurs de [6] proposent un contrôle modulaire décentralisé permettant une parallélisation massive de cellules de commutation. Cette décentralisation permet de pouvoir associer 25 bras pour atteindre une fréquence apparente en sortie de 12.5 MHz, et la modularité permet d'adapter ce nombre de bras pour maximiser le rendement.

Les auteurs de [7] proposent l'utilisation d'un coupleur monolithique au sein d'une topologie multiniveaux parallèle avec un design aux éléments parasites inductifs minimisés pour une conversion de type DC-DC non-isolé. Le convertisseur entrelacé 48V-24V ou 48V-12V possède une fréquence apparente de sortie de 1.5 MHz, une densité de puissance atteignant 31 kW/l et un rendement maximal de plus de 97 %. Dans [8] les auteurs utilisent différents moyens pour intégrer un convertisseur du même type. La haute fréquence de commutation utilisée pour la commande des composants de type GaN (2MHz) associée à l'utilisation d'un substrat en alumine aux très bonnes performances thermiques et à l'intégration de l'inductance de sortie permet d'atteindre une densité de puissance de plus de 45 kW/l. Ce résultat est d'ailleurs amélioré dans [9] où l'intégration est encore accrue. Pour ce faire, une topologie à deux phases couplées est utilisée, et l'inductance couplée y est ici aussi intégrée, permettant d'atteindre une puissance volumique de 55 kW/l avec un rendement de 88 %. Pour augmenter la compacité des convertisseurs pour applications nomades, [10] propose l'utilisation d'un convertisseur FlyCap hybride. Le filtre de sortie est largement réduit et les contraintes sur les semi-conducteurs sont diminuées. Pour traiter les conversions à très haut rapport d'élévation, [11] présente une topologie « tsooboost » incluant l'utilisation d'un coupleur magnétique monolithique. Cette solution permet de réduire significativement le surdimensionnement inhérent aux convertisseurs DC-DC de type élévateur.

L'intégration, que ce soit au niveau d'un composant spécifique, d'une ou d'un ensemble de fonctions, ou bien même du convertisseur est déjà largement investiguée. Les améliorations sont à la fois prometteuses et encore nombreuses, d'autant qu'il est possible de mixer les solutions pour se diriger vers des convertisseurs encore plus intégrés. Bien que non exhaustives, les solutions ici présentées permettent de se rendre compte du large champ d'action et des différents domaines mis en jeu.

1.2 Choix des composants, de la topologie

Les composants silicium bénéficient d'une maturité importante qui permet aux composants d'approcher leurs limites théoriques, et ce pour différentes technologies comme le montre la Figure 1 tirée de [12]. Afin d'améliorer les performances des composants, il est alors nécessaire d'utiliser différentes technologies comme ce fut le cas des CoolMOS dans les années 2000 pour dépasser la limite théorique des MOSFET silicium verticaux. Les composants grands gap sont adaptés à ce défi puisque les limites théoriques présagent une amélioration significative des performances de ces semi-conducteurs qui ont déjà une résistance spécifique plus faible que celle des composants silicium.

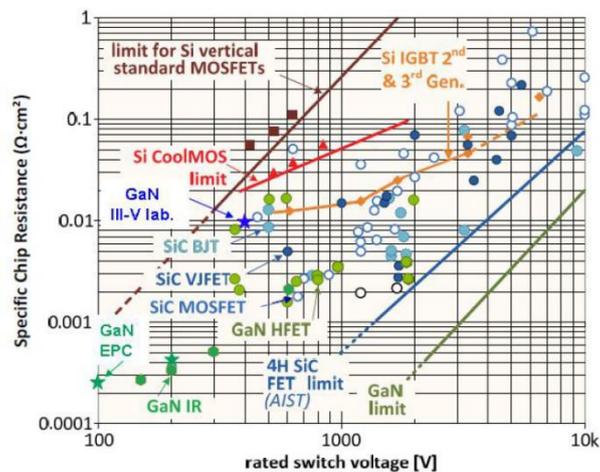


Figure 1 : résistance spécifique du composant en fonction de sa tenue en tension pour différentes technologies de semi-conducteur. Image tirée de [12]

Considérer les composants grand gap paraît alors incontournable pour améliorer l'intégration des convertisseurs. Le choix des composants utilisés dans cette thèse correspond à une double volonté. D'une part, celle de mesurer l'intérêt des composants à large bande interdite, et d'autre part, celle d'utiliser des semi-conducteurs modernes et rapides. Afin de trouver le composant adapté, de nombreux outils de comparaison peuvent être utilisés. Parmi eux, la catégorie des indices de performance, encore appelés figures de mérite, sont sans doute la part la plus répandue de ces outils, outre la précédente figure présentée. Ces figures de mérite, outils à la fois puissant et limité [13], [14], [15], permettent de présélectionner des semi-conducteurs. Nous proposons ici l'utilisation de deux d'entre elles qui sont très répandues dans la littérature : le produit $Q_{GD} \times R_{DSon}$ de la charge grille-drain Q_{GD} et de la résistance à l'état passant R_{DSon} ; et le produit $Q_G \times R_{DSon}$ de la charge totale de grille Q_G et de la résistance à l'état passant R_{DSon} . Ces indices de performance ont pour ambition de rendre compte des performances statiques et dynamiques des composants, le meilleur des composants étant celui à plus faible valeur. La charge grille-drain Q_{GD} est souvent utilisée en commutation dure, ce qui

est notre cas, car la capacité Miller est souvent le principal contributeur des pertes par commutation. Dans des applications où la commutation est douce, la charge Q_{GD} joue souvent un rôle négligeable dans les pertes et l'utilisation de la charge totale de grille Q_G devient alors judicieuse. La Figure 2 présente les figures de mérite en fonction de la tenue en tension des composants pour les semi-conducteurs du Tableau 1 jusqu'à une tension de 200 V, choix sur lequel nous reviendrons par la suite.

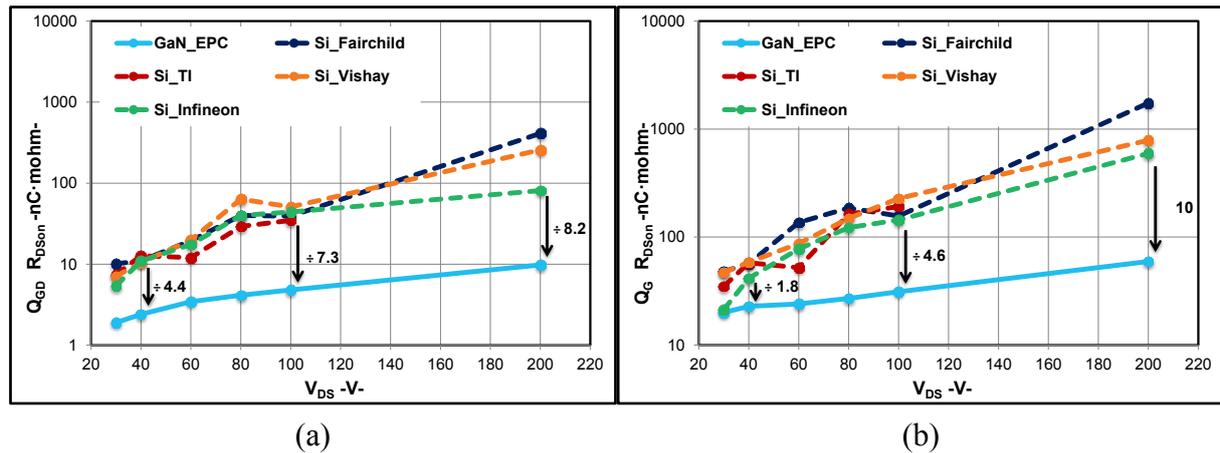


Figure 2 : Figures de mérite des composants du Tableau 1 en fonction de la tenue en tension (a) produit charge grille drain et résistance à l'état passant (b) produit charge totale de grille et résistance à l'état passant. Les composants silicium sont repérés en pointillé tandis que les GaN sont en trait plein

Les composants utilisés pour la comparaison sont les composants de type GaN disponibles en 2016, et les composants Si parmi ceux aux plus bas facteurs de mérite à la même époque. D'après les figures de mérite, il peut être constaté que :

- Les composants en nitrure de gallium sont déjà meilleurs que les composants silicium bien que la technologie manque encore de maturité,
- La différence entre la technologie GaN et la technologie Si augmente avec la tenue en tension, avec un avantage certain pour les composants GaN à plus haute tension,
- Pour les composants GaN comme les composants Si, le facteur de mérite est plus faible et donc meilleur lorsqu'on réduit la tenue en tension. Il semble donc pertinent de considérer des composants à faible tenue en tension.

	30V	40V	60V	80V	100V	200V
GaN_EPC	EPC2023	EPC2024	EPC2020	EPC2021	EPC2022	EPC2034
Si_TI	CSD17527Q5A	CSD18504Q5A	CSD18540Q5B	CSD19502Q5B	CSD19532Q5B	-
Si_Infineon	BSC0503NSI	BSC026N04LS	BSC028N06NS	IRFH7882PbF	IRFH7184PbF	BSC320N20NS3G
Si_Fairchild	FDMS50308AS	FDMC8321L	FDMC86570L	FDMC86340	FDMS86160ET100	FDB2614
Si_Vishay	SiRA66DP	SiR640ADP	SiS862DN	SiJ478DP	SUM70040M	SiR616DP

Tableau 1 : Liste des composants comparés selon le calibre en tension et le type de composant (« Si_fabricant » pour les composants silicium et « GaN_fabricant » pour les composants GaN)

Ces outils de comparaison efficaces restent pourtant limités tant les mécanismes de commutation sont complexes et variables d'une technologie à un autre ou selon l'environnement du circuit [16]. Ils sont un outil préliminaire puissant à condition de les utiliser prudemment. D'autres approches permettant la comparaison de composants peuvent être utilisées.

L'autre approche présentée ici nécessite davantage d'informations sur les composants, la topologie et les contraintes environnementales mais possède l'avantage d'être indépendante d'un cahier des charges. Elle est un outil de pré-développement qui permet de repérer des composants performants dans le but de concevoir un convertisseur léger à haut rendement. Cet outil ne fige pas la tension d'entrée ou fréquence de commutation par exemple, puisque tous ces éléments peuvent permettre une optimisation globale et n'ont aucune raison d'être imposés à priori, dans un premier temps en tous cas. Ainsi, le principe de la routine de comparaison des semi-conducteurs schématisé à la Figure 3-a est le suivant :

- Les spécifications liées à l'environnement sont imposés, tel que les gabarits fréquentiels à respecter, le rapport cyclique ou la température maximale du dissipateur $\theta_{heatsink}$,
- La tension aux bornes de la cellule de commutation V_{HV} est fixée en fonction des données constructeur de chaque semi-conducteur et d'un coefficient de sécurité fixé dans les spécifications,
- La température du dissipateur étant imposée et la résistance thermique globale R_{th} connue, il est alors possible de déterminer la puissance qui peut être dissipée par les semi-conducteurs, et donc leurs pertes,
- Ainsi, le courant maximal pour un SC peut être déterminé via les pertes en conduction et en commutation (grâce aux informations sur la résistance à l'état passant R_{DSon} , l'énergie à la mise en conduction E_{on} , l'énergie au blocage E_{off} , et la fréquence de commutation f_{sw}),
- Le dissipateur peut alors être dimensionné puisque la température ambiante est fixée par les spécifications,
- Connaissant la tension, le courant et la fréquence de commutation, et puisque les gabarits sont imposés, les filtres d'entrée et de sortie peuvent être dimensionnés,
- A ce moment, les pertes dans les composants actifs et passifs sont connues, permettant la détermination du rendement du convertisseur. Les masses des filtres

et du dissipateur sont également connus, permettant l'évaluation de la puissance spécifique de ce même convertisseur,

- Un balayage de la fréquence de commutation, puis des semi-conducteurs, permet l'évaluation de ces paramètres pour chaque composant de puissance sur la plage de fréquence demandée.

La routine est utilisée dans [17] pour créer le graphique reproduit ici en Figure 3-b qui représente les points atteignables du plan (puissance spécifique, rendement) pour chaque semi-conducteur, dans le cas d'une topologie Buck à une cellule de commutation, pour une fréquence de commutation allant de 5kHz à 250kHz. Les commutations sont considérées comme idéales et le modèle de dissipateur est un modèle simplifié.

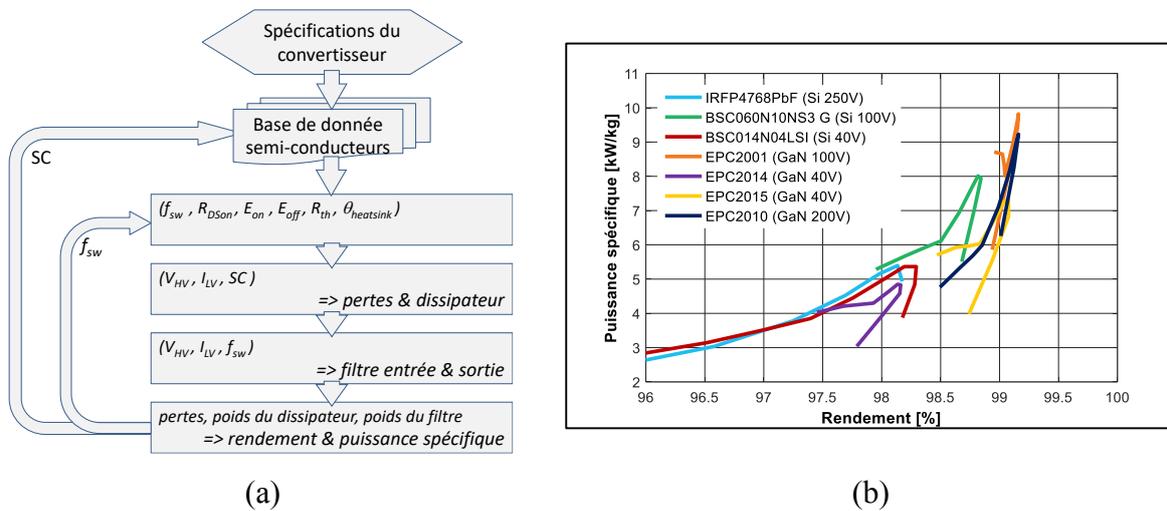


Figure 3 : Routine de comparaison de semi-conducteurs (a) schéma de principe de la routine de comparaison (b) points atteignables dans le plan (puissance spécifique, rendement)

De ces courbes, plusieurs conclusions peuvent être faites :

- Les composants GaN permettent d'atteindre une meilleure puissance spécifique et un meilleur rendement que les composants Si. La puissance spécifique est par exemple supérieure de 25% dans le cas des composant GaN comparé aux composants Si, pour le meilleur composant de leur catégorie respective,
- L'influence de la tension d'entrée n'est pas visible sur ces courbes contrairement à la méthode des figures de mérite. Ceci est dû au cahier des charges qui n'est pas imposé mais qui dépend du transistor et qui implique donc une conversion très différente selon le SC choisi.

Cette méthode de comparaison semble très intéressante, surtout lorsque utilisée conjointement à la méthode de la figure de mérite. Utilisée comme présentée, elle est un outil de comparaison puissant et permet entre autre de voir l'influence de la fréquence de commutation sur la puissance massique du convertisseur.

Ces moyens de comparaison justifient pleinement l'intérêt porté aux composants GaN. Ces composants sont d'ores et déjà concurrentiels bien que la technologie GaN n'ait pas la maturité qu'ont les composants Si. De plus, leurs performances leur ouvrent la porte des applications à haut ratio de transformation et peuvent permettre de réduire les pertes. Mais les composants ne sont qu'un moyen d'améliorer les convertisseurs, et plus spécifiquement l'intégration de puissance, aucunement une fin. Parmi les méthodes d'intégration, la topologie est un moyen qu'il ne faut pas négliger.

En effet, les topologies multiniveaux sont un moyen d'améliorer l'intégration parce que réduisant les contraintes sur les éléments actifs et passifs et améliorant les formes d'onde [18]. Pour cela, des topologies de type série, parallèle, imbriqué ou hybride peuvent être utilisées [19]. L'utilisation de la précédente routine est faite pour montrer l'intérêt d'une utilisation série des composants. L'utilisation d'une mise en série de composants est considérée car elle permet d'utiliser des composants de plus bas calibre avec de meilleures caractéristiques, comme montré précédemment. D'autre part elle ouvre à la technologie GaN les portes des applications à plus haute tension¹. Ainsi, la Figure 4 montre les résultats issus de la routine précédente pour une topologie série à condensateurs flottants FlyCap [18] avec un nombre de cellules variant de 1 à 3, et les meilleurs points en fonction du rendement sont retranscrits à la Figure 5.

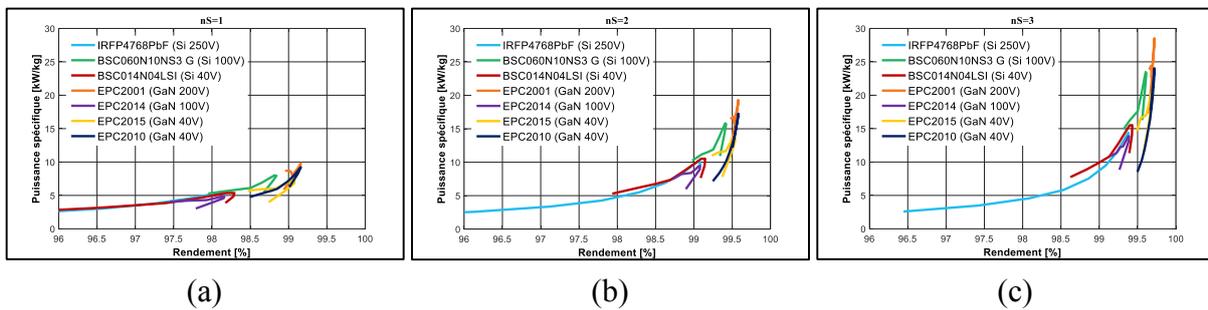


Figure 4 : Points atteignable du plan (puissance spécifique, rendement) pour une structure FlyCap à :
 (a) une cellule de commutation (b) deux cellules de commutation (c) trois cellules de commutation

¹ Au moment du développement des différents prototypes de cette thèse, seuls les composants 200V pouvaient être approvisionnés et ont donc été considérés

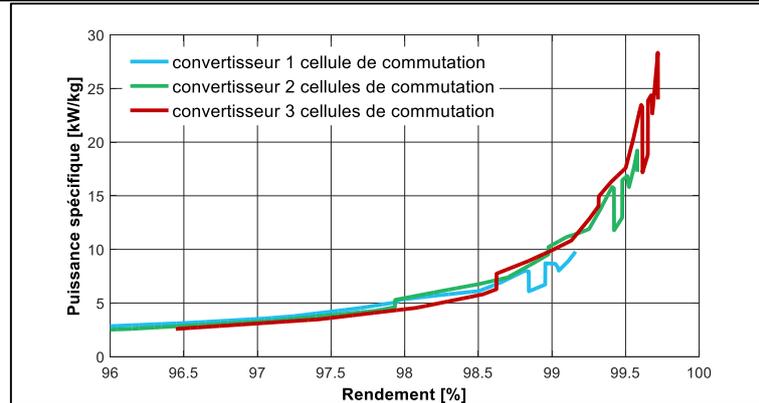


Figure 5 : Comparaison des points atteignables d'une structure FlyCap pour une à trois cellules de commutation

Ces résultats permettent de conclure que pour chaque composant, l'augmentation du nombre de cellules de commutation (et donc l'utilisation d'une structure multiniveaux à nombre de niveaux plus élevés) permet d'obtenir des convertisseurs à meilleure puissance spécifique et meilleur rendement dans ce cas idéal. Par exemple, la puissance spécifique obtenue avec le meilleur composant à une cellule de commutation est de 9.8kW/kg, contre 19.38kW/kg avec deux cellules de commutations. Les meilleurs points, quel que soit le nombre de niveaux considéré, est atteint par un composant de type GaN. Enfin, et pour illustrer l'intérêt des topologies multiniveaux, l'optimum du moins bon composant à deux cellules de commutation est comparable au meilleur des composants d'une structure classique à une cellule de commutation.

1.3 Topologie FlyCap

La topologie FlyCap inventée en 1991 [20] est une topologie multiniveaux de type série. Grâce à la réduction des contraintes en tension sur les semi-conducteurs, cette structure est dès lors principalement envisagée pour les conversions haute tension [18], [21]. Mais avec l'augmentation de l'intégration, cette topologie s'impose de plus en plus pour des plus faibles puissances, allant même jusqu'à quelques watts [10] grâce à la réduction des contraintes sur le filtrage de sortie et l'amélioration des formes d'onde [19], [20].

1.3.1 FlyCap élémentaire

Le convertisseur FlyCap le plus élémentaire est constitué de deux cellules de commutation et d'un condensateur comme source de tension flottante intermédiaire instantanée.

Le schéma de principe de ce convertisseur est présenté à la Figure 6 avec une source de tension intermédiaire de valeur $V_{IN}/2$.

Grâce à cette source de tension intermédiaire, chaque cellule de commutation ($T1$ et $B1$) et ($T2$ et $B2$) supporte la moitié de la tension d'alimentation V_{IN} .

Afin de ne pas court-circuiter de source de tension, les transistors d'une même cellule de commutation ($T1$ et $B1$) ou ($T2$ et $B2$) ne peuvent être passant en même temps. Par ailleurs ils ne peuvent être bloqués en même temps pour que le courant dans l'inductance ne subisse pas de discontinuité. Les composants ($T1$ et $B1$) et ($T2$ et $B2$) sont donc commandés de manière complémentaire, et les séquences de fonctionnement alors possibles sont présentées à la Figure 7. Selon la combinaison, trois niveaux de tension V_F peuvent être obtenus, pour quatre cas de figure différents.

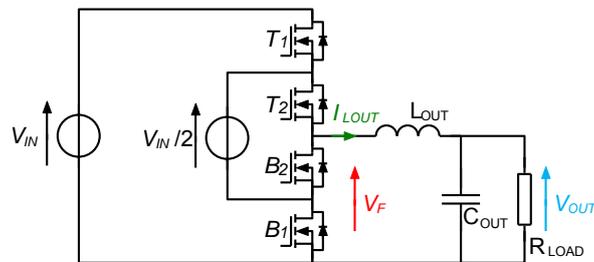


Figure 6 : Schéma de principe d'un FlyCap 3-niveaux avec source de tension intermédiaire

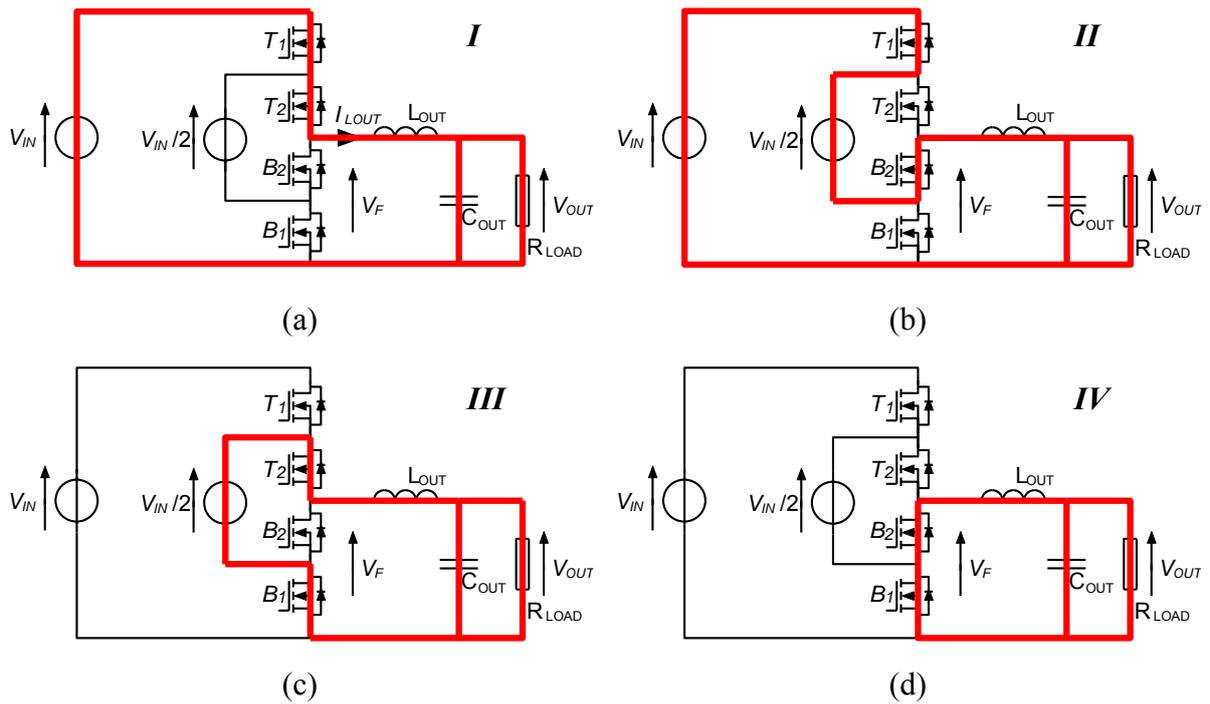


Figure 7 : combinaisons permettant d'obtenir 3 niveaux de tension différents
 (a) cas I : $V_F = V_{IN}$ (b) cas II : $V_F = V_{IN} - V_{IN}/2 = V_{IN}/2$ (c) cas III : $V_F = V_{IN}/2$ (d) cas IV : $V_F = 0$

Le cas I permet d'imposer une tension V_F qui vaut V_{IN} . Le cas II et le cas III permettent d'obtenir la même tension V_F qui vaut alors $V_{IN}/2$; ce niveau étant donc redondant. Enfin le cas IV permet d'imposer une tension V_F nulle. La redondance des niveaux $V_{IN}/2$ et la différence de comportement du condensateur qui sera tantôt générateur tantôt récepteur permet de remplacer la source intermédiaire par un condensateur (Figure 8). En effet, en considérant un courant de sortie positif (respectivement négatif) en sortie de bras, on a du point de vue de la tension flottante le cas II qui correspond au cas récepteur (respectivement générateur) tandis que le cas III correspond au cas générateur (respectivement récepteur). Une commande adaptée alternant cas II et cas III permet donc, pour un courant évoluant suffisamment lentement dans le temps vis-à-vis de la fréquence de commutation, d'avoir un bilan énergétique nul au niveau du condensateur.

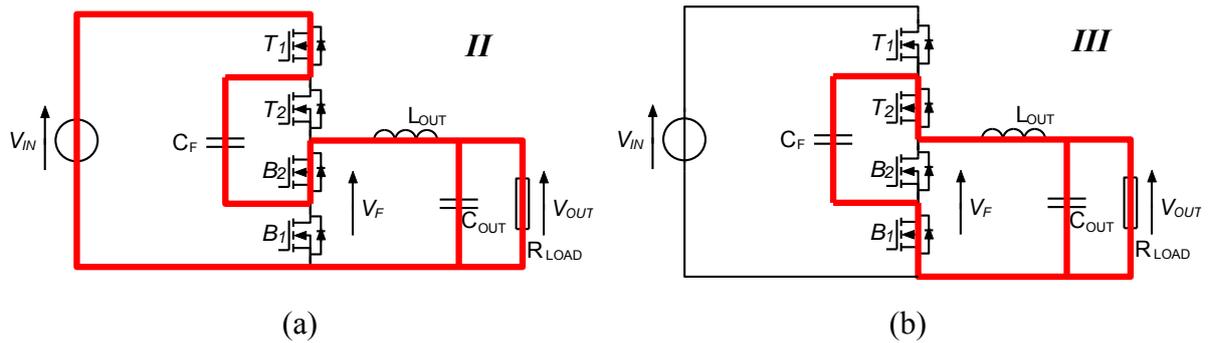


Figure 8 : Niveau redondant d'un FlyCap 3-niveaux

Les chronogrammes du convertisseur pour un rapport cyclique inférieur et supérieur à 50 % sont présentés à la Figure 9. L'alternance du cas II et le cas III permet au condensateur de garder une tension constante sur une période de découpage quel que soit le rapport cyclique.

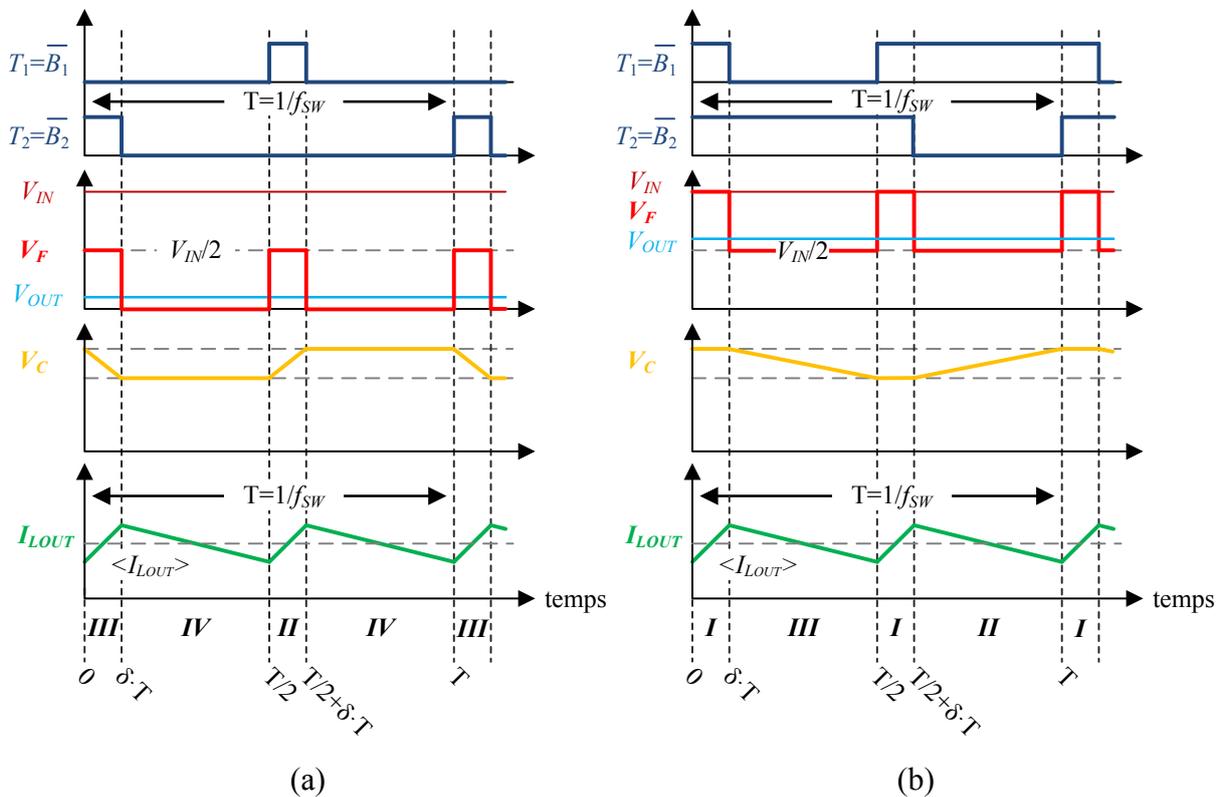


Figure 9 : Chronogrammes d'un convertisseur FlyCap 3-niveaux pour un rapport cyclique (a) inférieur à 50 % et (b) supérieur à 50 %

Commande

Comme présenté sur les chronogrammes précédents, une commande adaptée permet à la fois d'alterner entre la phase II et la phase III, et d'augmenter la fréquence apparente du courant de sortie et de la tension V_F . Par ailleurs la tension aux bornes de l'inductance de sortie est réduite par l'utilisation du niveau intermédiaire et le motif du courant de sortie est à une

fréquence double de la fréquence de commutation d'un interrupteur. La commande optimale correspond à un déphasage de 180° entre la commande de la cellule ($T1, B1$) et de la cellule ($T2, B2$) dans le cas d'un convertisseur 3-niveaux.

1.3.2 Cas général

Le cas général d'un convertisseur FlyCap est constitué de p cellules de commutation et de $p-1$ condensateurs flottants comme exposé Figure 10.

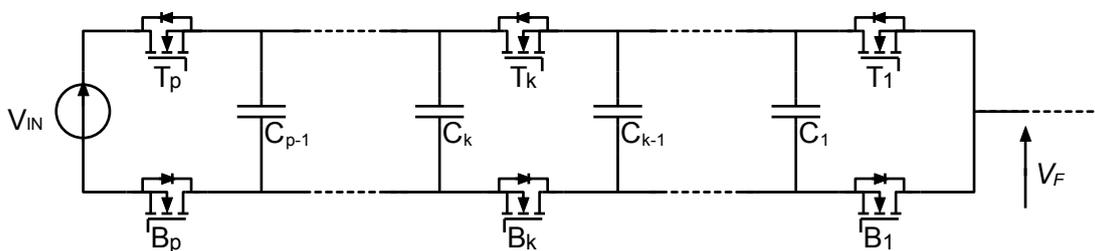


Figure 10 : Schéma de principe d'un FlyCap à p cellules de commutation

L'utilisation de cette structure avec une commande adaptée, c'est-à-dire où la commande de chaque cellule est déphasée de $2 \times \pi/p$ [21] permet:

- De réduire la tenue en tension des semi-conducteurs qui supportent une tension V_{IN}/p en régime permanent (à laquelle il pourra être ajouté une marge de sécurité proportionnelle à la tension en régime permanent ou une marge de sécurité constante qui limitera éventuellement le nombre de cellule de commutation)
- De réduire les contraintes sur le filtre de sortie
- D'augmenter la fréquence apparente de sortie d'un facteur p

Le condensateur flottant C_k est chargé à la tension $k \times V_{IN}/p$ qui dépend donc de la position de ce dernier.

1.3.3 Principe de la commande du FlyCap par bootstrap

Bien que ce choix soit remis en cause dans la dernière partie de la thèse, l'ensemble des convertisseurs a été conçu avec l'utilisation d'un driver pour la commande de deux composants. L'utilisation est particulière puisqu'elle n'est pas liée à une cellule de commutation mais à deux composants voisins. En plus d'être adaptée à la géométrie des composants, ce choix est également nécessaire pour une utilisation sur un convertisseur FlyCap.

Rappel du fonctionnement d'un driver bootstrap :

La Figure 11 présente le schéma de principe d'une cellule de commutation et de la commande associée au composant B . La partie commande est en traits fins tandis que la partie puissance est en traits épais. Le driver a pour rôle d'appliquer un potentiel supérieur à la tension de seuil du transistor permettant au canal de conduction de conduire, autrement dit permettant la mise en conduction du transistor, ou au contraire de garantir une tension inférieure à cette tension de seuil pour bloquer le transistor. Le driver est l'interface entre la commande (faible puissance) et le transistor par lequel la puissance transite.

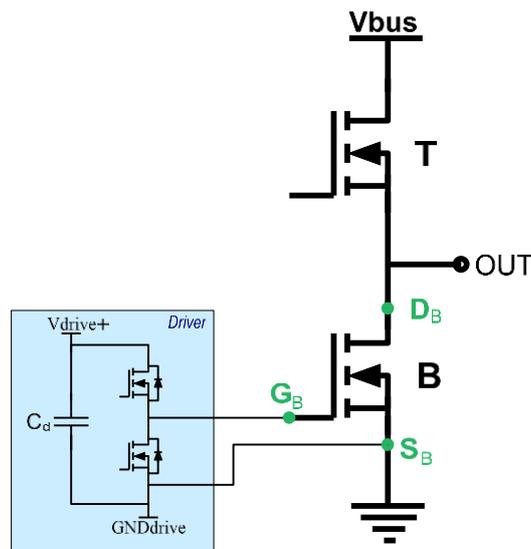


Figure 11 : Schéma de principe de la commande du transistor B par un driver

Pour alimenter le second interrupteur, un autre driver doit être utilisé avec des potentiels isolés. Le cas contraire reviendrait à court-circuiter l'interrupteur B par les potentiels $Vdrive-$ des parties commande. Pour réaliser cette isolation, plusieurs solutions existent parmi lesquelles l'utilisation d'une alimentation isolée à proprement parler, ou encore l'utilisation d'un condensateur dit *bootstrap*.

L'utilisation d'un *bootstrap* présentée à la Figure 12 dans le cas unipolaire permet de limiter le nombre d'alimentations isolées dont l'empreinte et le volume sont conséquents comparé à un condensateur *bootstrap*. Le circuit référencé *driver* est un circuit d'allumage classique. La partie référencée *driver bootstrap* partage la même alimentation mais le fonctionnement est différent :

- Lorsque le composant B est passant, le potentiel S_T est le même que le potentiel S_B à la chute de tension du transistor B près, c'est-à-dire relié au potentiel $GNDdrive$, le condensateur C_{dT} se charge via la diode de *bootstrap* jusqu'à atteindre la tension d'alimentation du driver $Vdrive+$.

- Lorsque le composant B est bloqué, le condensateur C_{dT} ne peut se décharger grâce à la diode de *bootstrap* qui doit avoir une tenue en tension supérieure à la tension de bus V_{bus} .
- Puisque le condensateur est chargé, le driver *bootstrap* peut commander le composant T .
- Une fois le composant B commandé, le processus recommence permettant de recharger le condensateur de *bootstrap* à chaque cycle.

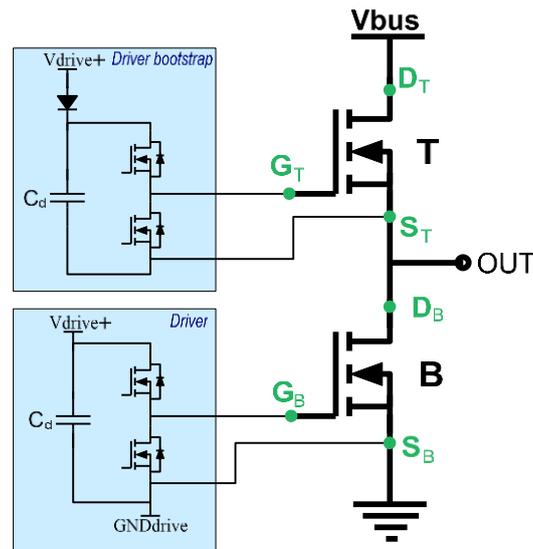


Figure 12 : Schéma de principe de la commande d'une cellule de commutation avec un driver et un driver bootstrap

Cas du convertisseur Flycap

La commande d'une cellule de commutation d'un FlyCap n'est pas possible telle quelle, comme le montre la Figure 13. En effet, la tension du condensateur flottant V_{CI} empêche la charge du condensateur *bootstrap* puisque les potentiels S_T et GND_{drive} ne sont jamais égaux.

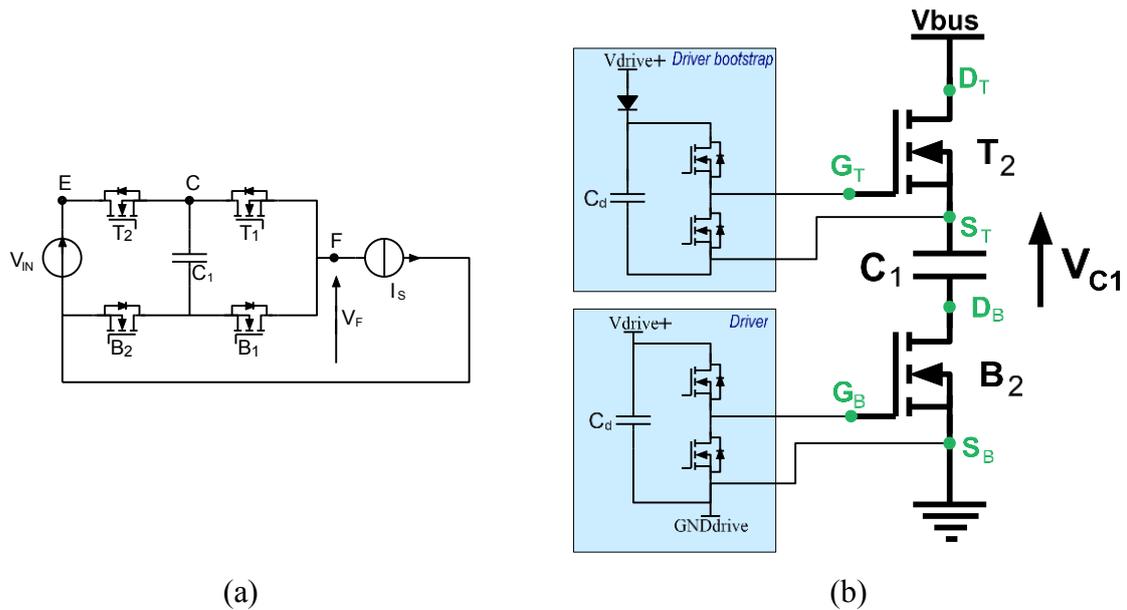


Figure 13 : Schéma d'un FlyCap et la commande non-fonctionnelle d'une cellule de commutation avec un driver bootstrap

Pour s'affranchir du condensateur flottant qui exclut l'utilisation d'un driver *bootstrap*, la stratégie proposée consiste à commander deux composants voisins qui n'appartiennent donc pas à la même cellule de commutation comme illustré à la Figure 14. Cette stratégie est possible parce que les transistors $T1$ et $T2$ sont commandés de manière successive. Par ailleurs, afin d'éviter un court-circuit par la commande, les macro-ensembles (driver + driver *bootstrap*) devront être isolés, à l'exception d'un seul. Par cette méthode, l'utilisation d'alimentation isolée est tout de même réduite. Le schéma de commande pour un FlyCap 3-niveaux est présenté à la Figure 15.

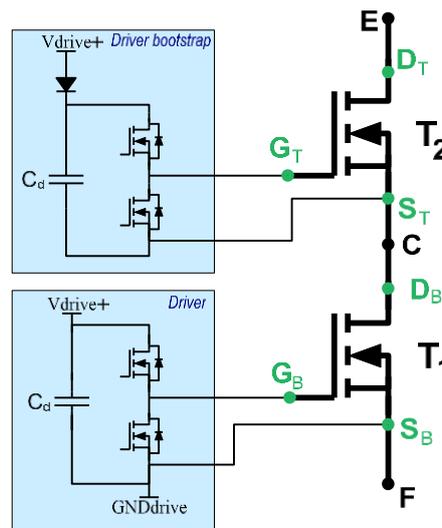


Figure 14 : Schéma de principe de la commande de deux composants voisins d'un convertisseur FlyCap

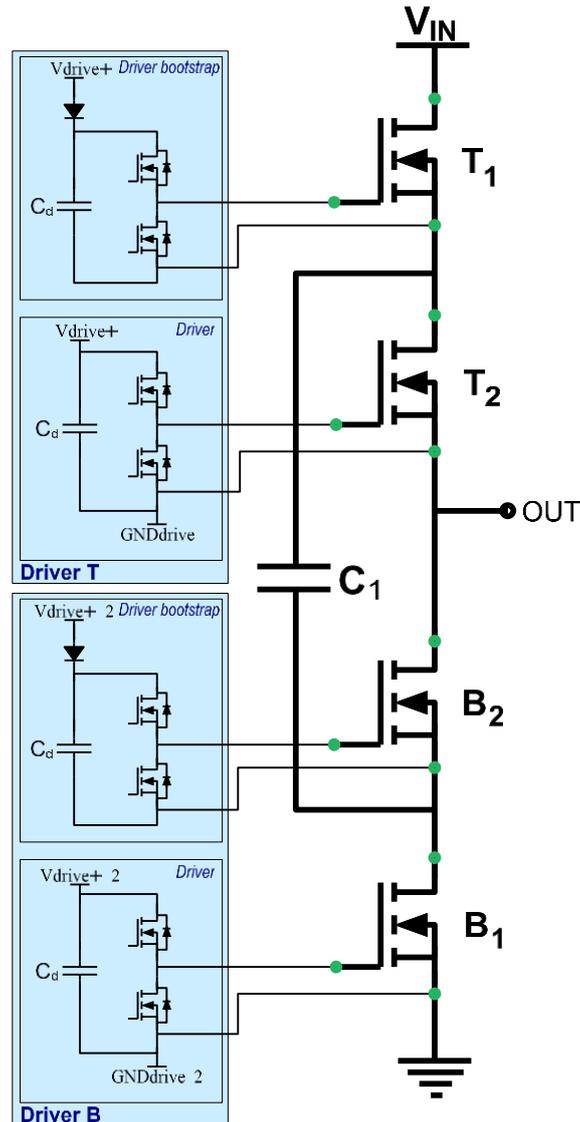


Figure 15 : Schéma de principe de la commande d'un convertisseur FlyCap avec drivers bootstrap

1.4 Conclusion

Ce chapitre d'introduction a permis d'aborder les nombreuses possibilités pour améliorer l'intégration des convertisseurs. Parmi celles-ci, les topologies de type série et l'utilisation de composants de type GaN sont en particulier investigués. L'intérêt des topologies multiniveaux série ayant été montré, la topologie FlyCap est présentée, son fonctionnement détaillé et sa commande explicitée. Enfin le principe de la commande par bootstrap appliquée au FlyCap est présenté et sera utilisé par la suite tout au long de la thèse.

Chapitre 2

Vers des convertisseurs plus intégrés

2.1 Origines, enjeux, application et objectifs

2.1.1 Enjeux et objectifs

Comme exposé précédemment (**Erreur ! Source du renvoi introuvable.**), les moyens d'améliorer l'intégration des convertisseurs sont nombreux : technologie améliorée ou en rupture ; composants passifs plus adaptés ; topologies plus efficaces et performantes ; composants actifs compétitifs ou offrant de nouvelles perspectives. Le gain optimal sera obtenu en utilisant l'ensemble de ces moyens, qui sont autant de degrés de liberté à explorer pour obtenir un convertisseur à plus haute valeur ajoutée.

C'est dans cette optique qu'a été développé le convertisseur FC3N, qui embarque des composants à grand gap de type GaN au sein d'une topologie *Flying Capacitor*, et utilisant des condensateurs de puissance intégrés. Les enjeux sont donc particulièrement centrés sur la mise en œuvre des composants à grand gap de type GaN, l'évaluation d'une technique d'intégration de condensateur de puissance et la mise en œuvre d'un convertisseur multicellulaire intégrant ces innovations.

L'objectif est une amélioration directe des performances tout en explorant divers moyens d'intégration, parce qu'il est capital d'utiliser l'ensemble des outils à disposition. Nous nous attacherons à prouver la faisabilité de l'intégration des condensateurs, la viabilité de la topologie FlyCap avec des composants GaN tout en proposant des solutions pour réduire les éléments parasites.

2.1.2 Plan du chapitre

Le but de cette partie est de concevoir un premier convertisseur FlyCap à base de composants GaN, de même qu'un premier convertisseur avec condensateurs de puissance intégrés. Ces deux objectifs sont les points capitaux de ce chapitre.

La première partie de ce chapitre sera ainsi consacrée à comparer la topologie FlyCap à un convertisseur 2-niveaux abaisseur classique au cours d'un exemple pédagogique guidé par le cahier des charges. Les condensateurs intégrés proposés seront alors présentés, détaillés et comparés à l'état de l'art. La méthodologie d'analyse des éléments parasites sera explicitée au cours de la troisième partie, permettant de dégager des tendances pour la réduction des inductances parasites. La mise en œuvre des composants et des condensateurs intégrés sera alors abordée avant de présenter les résultats expérimentaux.

2.1.3 Origine du projet

Ce projet fait suite aux thèses de T.B. DOAN [22] et de N. VIDEAU [23]. Les travaux de T.B. DOAN ont mis à disposition une technologie d'intégration des condensateurs. Les travaux de N. VIDEAU ont donné naissance au PCB d'un convertisseur élémentaire FlyCap 3-niveaux à base de composants GaN. Les objectifs de ce projet sont de valider le fonctionnement d'un convertisseur FlyCap à base de GaN et l'intégration de condensateurs de puissance dans le but d'évaluer in situ cette technologie. Ce travail s'est également appuyé sur l'expertise d'E. SARRAUTE grâce à qui des simulations par éléments finis ont pu être mises en place sur les prototypes.

Un ensemble d'étapes et de prototypes a permis d'améliorer le circuit électrique et d'aboutir à un prototype final de convertisseur avec condensateurs de puissance intégrés. Quelques images des prototypes sont présentées à la Figure 16. Seule une partie de ces prototypes sera par la suite utilisée pour illustrer les propos ou comme base de travail.

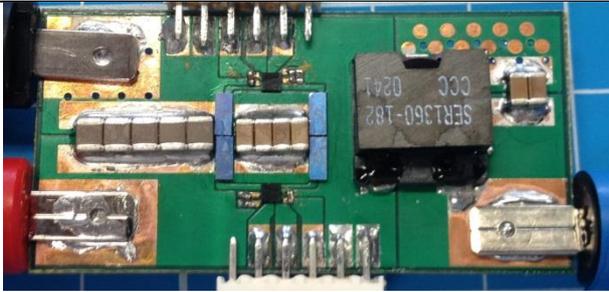
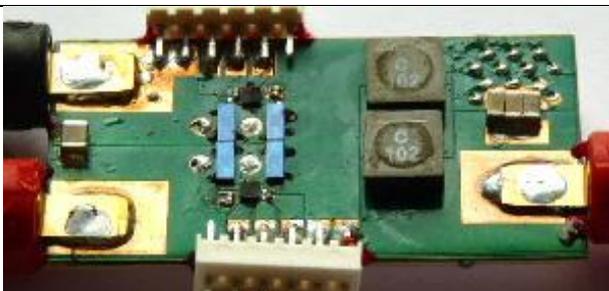
Photo du prototype	Etape de validation
	<p>FlyCap élémentaire Validation fonctionnelle Faisabilité de l'assemblage Tension d'entrée : 48V Tension de sortie : 5V</p>
	<p>Développement d'un convertisseur sur la base du précédent Ajout des filtres</p>
	<p>Utilisation de condensateurs intégrés par sérigraphie directe Utilisation d'un film isolant Kapton entre les condensateurs et le PCB</p>
	<p>Utilisation de condensateurs intégrés par sérigraphie Ajout d'une couche interface permettant le maintien mécanique de l'ensemble</p>

Figure 16 : Images des prototypes réalisés vers le prototype final

2.1.4 Application, cahier des charges

Le cahier des charges de cette intégration est un convertisseur continu-continu (DC-DC) non-isolé 48V vers 5V délivrant un courant de sortie de 10A.

Le détail du cahier des charges visé dont le schéma de principe est exposé Figure 17 est :

- Technologie des composants de puissance : GaN
- Technologie de condensateurs : céramiques sérigraphiés
- Type de conversion : DC-DC non-isolé
- Tension d'entrée : $V_{IN}=48$ V
- Tension de sortie : $V_S=5$ V
- Courant de sortie : $I_S=10$ A
- Ondulation du courant de sortie relative: $\Delta I / I_S = 40$ %
- Fréquence de commutation : $F_{DEC}=300$ kHz
- Nombre de cellule de commutation : 2
- Topologie : FlyCap

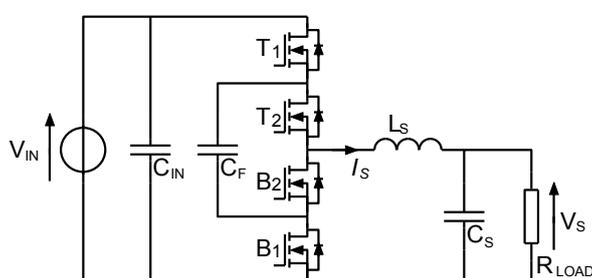


Figure 17 : Schéma de principe d'un convertisseur FlyCap 3-niveaux

Le ratio de conversion élevé (V_S/V_{IN}) ne peut habituellement pas être obtenu avec un seul étage de conversion non isolé. En effet, dans une cellule de commutation les semi-conducteurs doivent commuter la plus haute des tensions et le plus fort des courants ; les semi-conducteurs font alors le travail d'une cellule de commutation de puissance beaucoup plus élevée que la puissance transmise, ils ont donc des pertes élevées et cette approche conduit donc à un mauvais rendement. On a alors classiquement recours à une solution avec isolation galvanique, le rapport de conversion étant alors principalement obtenu via le rapport du nombre de spires du transformateur lui-même. Comme nous allons le voir, les performances des composants GaN permettent d'envisager une solution à un étage qui reste performante.

Nous verrons aussi que, compte tenu des faibles pertes en commutation des GaN et de leurs temps de transition particulièrement faible, la fréquence de commutation peut être élevée ce qui permet une réduction du volume des composants passifs et de pouvoir envisager de les intégrer.

La topologie, de type multiniveaux série *Flying Capacitor* permet de mettre en série des composants basse tension (facteur de mérite élevé laissant présager d'un bon compromis rendement/fréquence de découpage) et d'envisager l'utilisation de composants GaN dans des

applications de plus haute tension. Cette topologie est compatible avec la conversion continu-continu, ce qui n'est par exemple pas le cas de la structure NPC qui doit être modifiée pour être compatible en DC-DC [24]. De plus cette topologie possède un auto-équilibrage naturel qui pourrait permettre une commande plus simple (Chapitre 3).

Cette topologie utilise toutefois des condensateurs flottants soumis à des contraintes importantes (tensions continues égales à des fractions significatives de la plus haute tension, courants efficaces égaux à une fraction significative du plus fort des courants) ; ces condensateurs constituent l'inconvénient principal de cette topologie et ce handicap doit être évalué et modulé en fonction des applications et des technologies de condensateurs disponibles dans telle ou telle gamme de puissance ou de fréquence.

2.2 Comparaison de topologie, application du cahier des charges

2.2.1 Introduction

La première partie de cette thèse a permis de mettre en avant l'intérêt et le potentiel des topologies multiniveaux avec mise en série de composants de puissance. Nous proposons ici un exemple concret permettant de toucher du doigt quelques avantages de l'utilisation d'une topologie 3-niveaux FlyCap en lieu et place d'une topologie classique 2-niveaux.

Dans un but pédagogique, nous dimensionnerons les convertisseurs 2-niveaux et 3-niveaux selon le cahier des charges précédemment proposé (§ 2.1.4) pour deux cas distincts :

- à fréquence de commutation égale ;
- à fréquence apparente de sortie égale.

Les incidences sur le filtrage de sortie et les composants de puissances sont explicitées. Les pertes évaluées le seront au point nominal du cahier des charges, c'est-à-dire pour un rapport cyclique de 10% (indépendant des topologies considérées dans notre cas). Le filtrage d'entrée n'est pas traité à proprement parler puisque l'on considère uniquement le condensateur d'entrée dont le but sera de limiter l'ondulation. L'inductance éventuelle de filtrage au niveau de l'entrée n'est pas considérée ici.

2.2.2 Scénario 1 : Fréquence de commutation identique

A fréquence de commutation F_{dec} identique, la fréquence apparente du courant de sortie du convertisseur 3-niveaux est double par rapport à une topologie classique 2-niveaux grâce au déphasage des commandes (Chapitre 1). De plus la tension en amont du filtre de sortie est aussi réduite. Ces caractéristiques vont agir sur les composants de puissance et le dimensionnement du filtre de sortie. Le condensateur d'entrée sera quant à lui inchangé.

Inductance de sortie :

Les formes d'ondes vues par le filtre de sortie sont très différentes selon la topologie. L'utilisation de la topologie FlyCap permet de doubler la fréquence apparente du courant de sortie, et permet de réduire la tension vue par l'inductance (Chapitre 1). Il y a donc deux phénomènes qui jouent en faveur de la réduction de la valeur de l'inductance. Ces phénomènes permettent de diviser par quatre la valeur de l'inductance à même ondulation de courant, comme explicité au Tableau 2 et à la Figure 18 (a). L'inductance est dimensionnée à ondulation maximale pour respecter le cahier des charges quel que soit le rapport cyclique, correspondant

à des régimes temporaires, notamment lors du démarrage ou lors de modifications liées à la régulation. Les rapports cycliques correspondant sont 25 % et 75 % dans le cas du convertisseur 3-niveaux et 50 % dans le cas du hacheur 2-niveaux.

Convertisseur 2-niveaux	Convertisseur 3-niveaux
$L = \frac{V_{in}}{4 \times \Delta I \times F_{dec}}$	$L = \frac{V_{in}}{16 \times \Delta I \times F_{dec}}$
L=10 μH	L=2.5 μH

Tableau 2 : Comparaison de l'inductance de sortie pour le cas 2-niveaux et 3-niveaux à ondulation de pire cas identique

L'inductance est donc réduite de 75% en valeur et la fréquence du courant qui transite par l'inductance est double dans le cas du convertisseur 3-niveaux. Pour le calcul des pertes, il faut tenir compte de l'ondulation de courant effective, c'est-à-dire au rapport cyclique de 10 % imposé par le cahier des charges². La Figure 18 (b) nous permet de voir que l'ondulation pour le point de fonctionnement considéré est de 1.44 A dans le cas du hacheur 2-niveaux et de 2.56 A dans le cas du FlyCap 3-niveaux. Ces éléments vont jouer un rôle sur les pertes qui dépendent du courant efficace, de l'ondulation du courant et de sa fréquence.

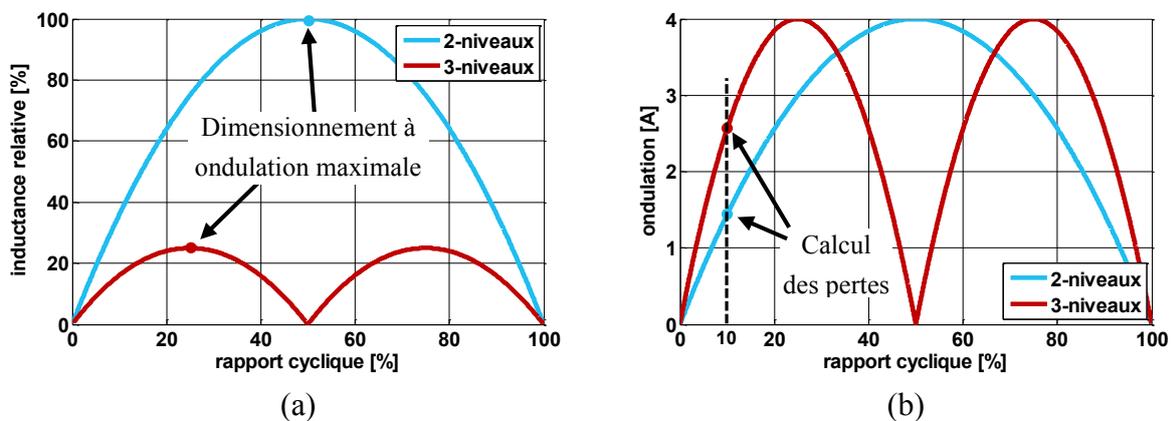


Figure 18 : Dimensionnement de l'inductance et calcul des pertes (a) inductance relative à fréquence de commutation et inductance égale et (b) ondulation du courant de sortie en fonction du rapport cyclique à ondulation maximale égale

Pertes et volume de l'inductance de sortie :

Toujours dans un but pédagogique, différentes références du constructeur Coilcraft ® représentatives du marché ont été comparées pour répondre au cahier des charges. Ce choix n'est pas exhaustif mais la large gamme d'inductances compatibles avec le cahier des charges permet de mettre en lumière des tendances. Par ailleurs, le constructeur met à disposition un

² Pour la topologie FlyCap comme la topologie hacheur abaisseur, la tension de sortie vaut $V_S = \delta \times V_{IN}$ avec δ le rapport cyclique. Le rapport cyclique est donc le même, environ 10 % selon le cahier des charges.

outil de calcul des pertes (pertes fer, pertes cuivres AC et DC) pour les références qu'il commercialise. La Figure 19 présente les meilleurs résultats qui forment un front de Pareto en termes de pertes et de volume pour les deux topologies comparées. L'utilisation de la topologie FlyCap à 3 niveaux permet de réduire les pertes et le volume de l'inductance de sortie. En considérant un compromis pertes-volume pour chaque topologie, la réduction permise par la topologie FlyCap symbolisé à la Figure 19 par la flèche rouge permet à la fois une réduction de 40 % des pertes dans l'inductance et de 75 % du volume de cette inductance.

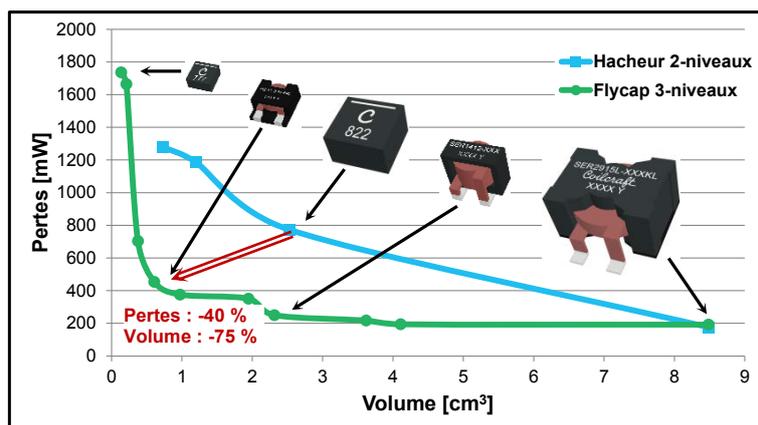


Figure 19 : Comparaison des performances des meilleures inductances comparées en termes de pertes et de volume pour un convertisseur 2-niveaux et 3-niveaux de type FlyCap à fréquence de commutation égale

Pertes dans le condensateur de sortie :

Malgré une ondulation de courant qui diffère en termes d'amplitude et de fréquence suivant le cas considéré, l'impédance du condensateur de sortie céramique MLCC utilisé (Figure 20) nous permet de conclure à une impédance très faible d'un condensateur et des pertes associées négligeables, inférieure au milliwatt. La conclusion pourrait être différente pour des fréquences plus faibles ou l'impédance est plus élevée.

Typiquement, le courant de forme triangulaire dans le condensateur implique, pour une valeur pic-pic de 1.44A dont la fréquence est de 300 kHz, des pertes de l'ordre de 0.35 mW, valeur largement négligeable vis-à-vis des pertes totales.

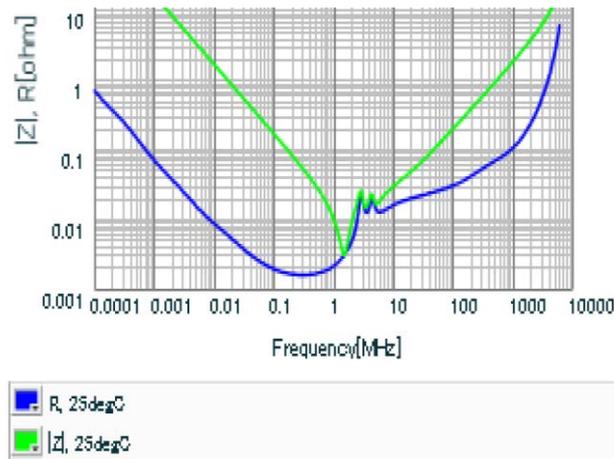


Figure 20 : Impédance d'un condensateur du filtre de sortie (réf. : GRM32ER71H106KA12)

Pertes dans les semi-conducteurs :

Afin de comparer les pertes dans les semi-conducteurs, les pertes en commutation ont été calculées grâce à un outil développé par Julio Brandelero qui est présenté dans [25]. Le calcul considère une commande synchrone des semi-conducteurs étant donnée la valeur élevée de la tension inverse des diodes de corps des GaN de l'ordre de 2 V à 10 A et 25 °C, choix implémenté sur les différents prototypes. Le calcul considère également un temps mort de 20 ns qui correspond à un compromis entre pertes et immunité aux perturbations CEM, durée qui sera utilisée pour les prototypes de ce chapitre.

La première option apportée par l'utilisation de la topologie FlyCap consiste à conserver la même référence de semi-conducteurs bien que ce choix soit peu judicieux. Individuellement, les pertes dans les semi-conducteurs diminuent, mais étant donnée l'augmentation du nombre de composants, la conclusion diffère. Les pertes en conduction et dans les diodes³ sont plus élevées dans le cas du FlyCap puisque le nombre de semi-conducteur est supérieur. En revanche, les pertes en commutation sont nettement réduites, comme exposé à la Figure 21, grâce à la réduction de la tension commutée. Finalement, les calculs menés avec l'outil de calcul des pertes développé par J. Brandelero [25] permettent de conclure que l'utilisation des mêmes semi-conducteurs mène à une augmentation de 18 % des pertes dans ce cas.

Mais la réduction de la tension aux bornes des composants de puissance permet d'en réduire le calibre en tension. Les composants 100 V peuvent alors être remplacés par des composants 40 V, la tension bloquée étant de 24 V. Dans ce cas et avec ces composants, les pertes en conduction de l'ensemble des semi-conducteurs du FlyCap sont égales à celles du cas 2-niveaux et les pertes dans les diodes sont légèrement supérieures. En revanche, les pertes en

³ Le mot « diode » est donc à considérer ici en tant que fonction étant donnée la commande synchrone et l'absence de réelle diode.

commutation sont nettement réduites. Finalement, l'apport de cette solution sur les pertes est de 8 % par rapport à la solution de base. Il en résulte une amélioration du rendement et une diminution de l'échauffement, permettant éventuellement de réduire la masse et le volume du système de refroidissement.

A fréquence de commutation égale, l'utilisation d'une topologie FlyCap ne permet pas de réduire les pertes dans les semi-conducteurs si l'on n'en change pas le calibre en tension, choix largement contestable. En adaptant les semi-conducteurs à la tension bloquée, le gain est amélioré pour atteindre 8 % par rapport à la solution de référence qu'est le hacheur 2-niveaux.

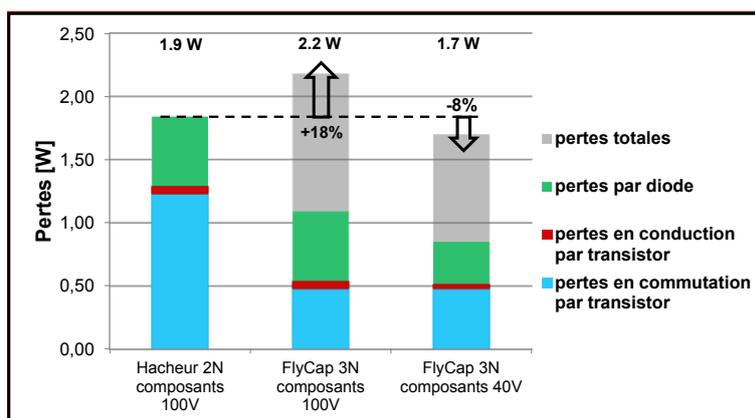


Figure 21 : Influence de la topologie et des semi-conducteurs sur les pertes des semi-conducteurs à fréquence de commutation égale pour le cahier des charges proposé. Il faut remarquer que le nombre de semi-conducteurs dépend de la topologie

2.2.3 Scénario 2 : Fréquence apparente de sortie identique

A fréquence apparente du courant de sortie égale, la fréquence de commutation des composants de la topologie FlyCap doit être diminuée de moitié⁴. La tension en amont du filtre dépendra ici aussi de la topologie considérée. L'influence se traduira sur les semi-conducteurs et sur les filtres d'entrée et de sortie du convertisseur.

Filtre de sortie :

Pour que la fréquence du courant de sortie soit identique dans les deux cas, la fréquence de commutation du hacheur 2-niveaux F_{dec-2N} doit être double de la fréquence de commutation du FlyCap 3-niveaux F_{dec-3N} . Mais si la fréquence du courant de sortie est identique, la tension vue par l'inductance de sortie du FlyCap 3-niveaux est réduite ce qui implique une réduction

⁴ Une autre option aurait été de doubler la fréquence de commutation des composants du hacheur 2-niveaux, choix qui n'est pas considéré ici.

de l'inductance à ondulation égale. Le Tableau 3 résume le dimensionnement de l'inductance où F_s est la fréquence apparente du courant de sortie. La fréquence du convertisseur 2-niveaux est double mais étant donnée la tension réduite aux bornes de l'inductance de sortie, un facteur deux subsiste entre les deux dimensionnement.

Cas 2-niveaux	Cas 3-niveaux
$L = \frac{V_{in}}{4 \times \Delta I \times F_{dec-2N}}$	$L = \frac{V_{in}}{16 \times \Delta I \times F_{dec-3N}}$
$L = \frac{V_{in}}{4 \times \Delta I \times F_s}$	$L = \frac{V_{in}}{8 \times \Delta I \times F_s}$
L=10 μ H	L=5 μ H

Tableau 3 : Comparaison de l'inductance de sortie pour le cas 2-niveaux et 3-niveaux à ondulation constante et fréquence apparente de sortie égale ($F_s = F_{dec-2N} = 2 \times F_{dec-3N}$), application du cahier des charges.

La base de données des inductances de Coilcraft a de nouveau été parcourue afin de comparer les pertes et le volume des meilleurs résultats en fonction de la topologie, Figure 22. Quel que soit l'objectif visé, l'utilisation de la topologie FlyCap 3-niveaux permet d'améliorer les pertes et le volume de l'inductance de sortie. En considérant un compromis pertes-volume pour chaque topologie, la réduction permise par la topologie FlyCap symbolisé à la Figure 22 par la flèche rouge permet à la fois une réduction de 30 % des pertes dans l'inductance et de 25 % du volume de cette inductance.

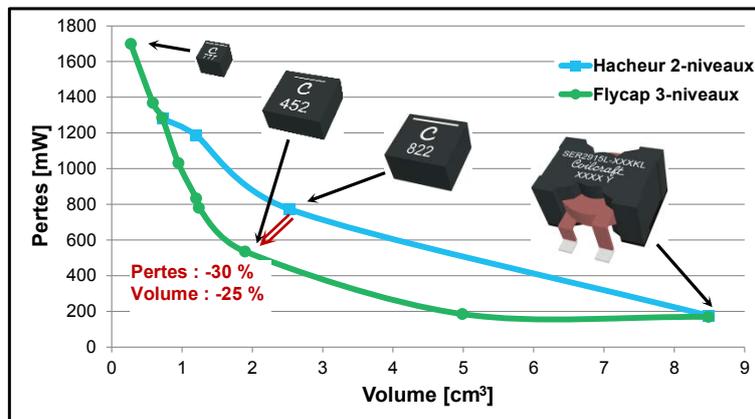


Figure 22 : Comparaison des performances des meilleures inductances comparées en termes de pertes et de volume pour un convertisseur 2-niveaux et 3-niveaux de type FlyCap à fréquence apparente de sortie égale

Semi-conducteurs :

Par l'utilisation de la topologie FlyCap 3-niveaux, à même fréquence apparente en sortie, la fréquence de commutation des composants est réduite de moitié. L'utilisation des mêmes semi-conducteurs implique d'ores et déjà une réduction des pertes, particulièrement avec ce design où les pertes en commutation sont majoritaires. La réduction des pertes atteint alors 8 %

au point nominal malgré une augmentation des pertes dues aux diodes particulièrement pénalisante. L'utilisation de composants dont la tenue en tension est adaptée permet de réduire encore les pertes pour atteindre une diminution de 36 % par rapport au cas initial du hacheur 2-niveaux. La réduction est permise par la réduction des pertes en commutation et l'amélioration de la résistance à l'état passant des composants.

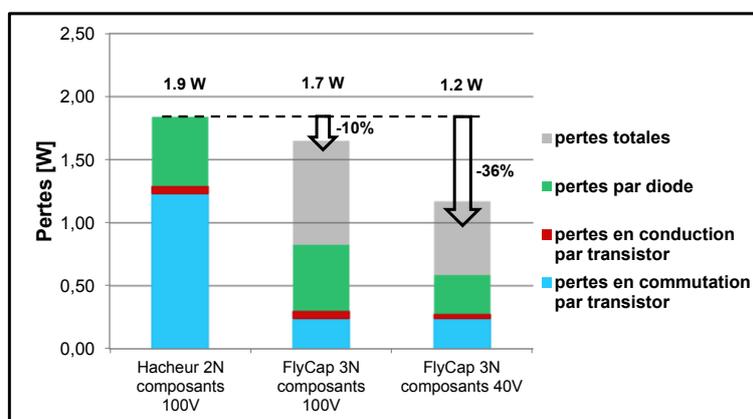


Figure 23 : Influence de la topologie et des semi-conducteurs sur les pertes des semi-conducteurs à fréquence apparente de sortie égale pour le cahier des charges proposé. Il faut remarquer que le nombre de semi-conducteurs dépend de la topologie

Filtre d'entrée :

Les courants efficace et moyen sont les mêmes quel que soit le cas considéré, seule la fréquence du courant est modifiée. Elle est deux fois plus élevée dans le cas du hacheur 2-niveaux ce qui permet de réduire le filtrage d'entrée. En effet, le condensateur d'entrée est dimensionné dans notre cas pour garantir une ondulation de tension limitée. Puisque la fréquence est double dans le cas du hacheur 2-niveaux, la valeur du condensateur peut être réduite d'un facteur deux. Ce résultat doit en revanche être mis en regard des autres composants : le type de condensateur utilisé (MLCC céramique) pèse moins de 0.1 g avec un volume de 8mm³ à comparer à l'inductance de sortie qui pèse au minimum 0.6 g pour 130 mm³ tous cas confondus. Le gain sur l'inductance de lissage du hacheur 3-niveaux est donc plus important que l'augmentation du condensateur d'entrée ; notons cependant qu'il peut en être différemment pour d'autres cahiers des charges.

2.2.4 Apport du passage d'un hacheur à un FlyCap 3-niveaux

Finalement, l'apport diffère légèrement selon le cas considéré, à fréquence de commutation ou fréquence apparente de sortie égale. Reste un avantage indéniable au convertisseur 3-niveaux pour ce cahier des charges. Avec des composants de puissance adaptés, les pertes dans les semi-conducteurs sont réduites de 8 % et 36 % par l'utilisation d'un convertisseur 3-niveaux au lieu d'un hacheur 2-niveaux en fonction du scénario choisi. Le

filtrage est globalement réduit, en particulier l'inductance de sortie qui est le principal contributeur des filtres en termes de volume, masse et pertes pour ce cahier des charges. En considérant les points présentés dans chaque scénario comme compromis de référence entre les pertes et le volume, le couple (Pertes ; Volume) est réduit de (40 % ; 75 %) ou (30 % ; 25 %) selon le cas, à fréquence de commutation égale ou fréquence apparente de sortie égale, respectivement.

Limite :

Cette étude concerne un cahier des charges particulier, l'approche proposée ne l'est qu'à titre d'exemple et les chiffres peuvent varier d'un cas à un autre. Particulièrement, aucun gabarit fréquentiel n'est considéré en entrée et en sortie ce qui pourrait changer les conclusions [26]. Ceci modifierait le filtrage et ainsi les différentes ondulations, impactant alors les pertes dans les semi-conducteurs.

2.3 Les Condensateurs Intégrés

2.3.1 Introduction

L'utilisation des condensateurs intégrés a été initiée lors du doctorat de T.B. DOAN avec laquelle a eu lieu la collaboration sur cette partie. Le design a été co-imaginé pour répondre à la fois aux spécifications imposées par le cahier des charges tout en devant répondre aux spécificités des condensateurs sérigraphiés. Les objectifs sont donc détaillés après une étude bibliographique ici menée pour évaluer les condensateurs. La fabrication et les performances des condensateurs sont détaillées. L'intégration est quantifiée et comparée à l'état de l'art des prototypes expérimentaux mais également des condensateurs commerciaux pour évaluer l'intérêt de la solution proposée.

2.3.2 Positionnement

Les éléments de filtrage représentent couramment une part significative d'un convertisseur. Si les inductances sont largement admises comme pouvant représenter la majorité du volume d'un convertisseur, les condensateurs sont également reconnus comme particulièrement consommateurs de surface. Leur nombre augmente avec la multiplication des sources, et des circuits intégrés. Dès lors, l'intégration des condensateurs devient un enjeu considérable pour améliorer l'intégration des circuits électriques et des convertisseurs.

Dans le domaine des condensateurs intégrés, les plus connus sont appelés CPly, du nom du matériau conçu et utilisée par 3M™ pour les fabriquer. Le domaine d'application de ces

condensateurs intégrés est le découplage haute fréquence. En effet, la tension de ces composants peut atteindre la centaine de volts, mais avec une densité capacitive limitée à $1.25\text{nF}/\text{cm}^2$ soit $12.5\text{pF}/\text{mm}^2$, bien trop faible pour espérer plus que du découplage avec des dimensions communes.

Afin d'augmenter la densité capacitive des échantillons, une technique très explorée est celle des condensateurs à intégration tridimensionnelle. Le concept consiste à augmenter la surface effective des électrodes via un motif dont le facteur de forme, c'est-à-dire le rapport entre surface effective et surface apparente, est le plus important possible. Pour cela, l'utilisation de pores, de tranchées, ou de nanotubes sont des moyens utilisés. M. BRUNET compare dans [1] les échantillons qu'elle réalise en gravant du silicium, par rapport à des condensateurs planaires. Il en résulte évidemment une surface effective plus importante mais au prix d'une réduction de la tenue en tension due aux effets de pointe. Ainsi, les échantillons qu'elle réalise par gravure ionique réactive profonde atteignent des densités très élevées de $60\text{nF}/\text{mm}^2$ au prix d'une réduction de la tenue en tension qui est de 12 à 15V contre 20 à 25V pour des condensateurs planaires. L'auteur réalise également des condensateurs par gravure électrochimique, Figure 24 dont la valeur atteint $700\text{nF}/\text{mm}^2$ sous 8V dans [27]. Le domaine d'application visé est les convertisseurs faible tension embarqués dont la puissance est proche du Watt et la fréquence de commutation de l'ordre de grandeur de quelques mégahertz.

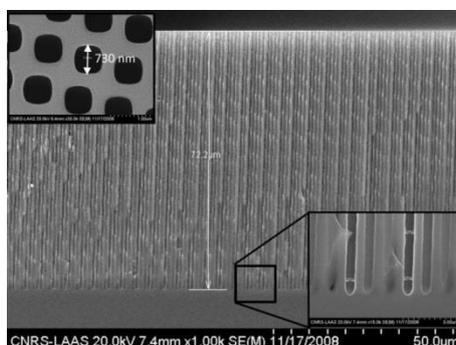


Figure 24 : Image au Microscope Electronique à Balayage (MEB) de réseau de pores avec zoom et vue de dessus [27]

En [28], les auteurs adressent pour leur part, la problématique des condensateurs intégrés dédiés aux circuits intégrés par l'utilisation de condensateurs à couches minces. Les caractéristiques recherchées sont une très faible inductance parasite permettant une fréquence d'utilisation jusqu'au gigahertz et au-delà, des courants de fuite très faible, de l'ordre de 10^{-9} A/cm² avec une importante densité capacitive, supérieure à 12 nF/mm². En revanche, la tenue en tension recherchée est de l'ordre de la dizaine à la vingtaine de volt, et la valeur des condensateurs de l'ordre de la dizaine de nanofarad. L'échantillon réalisé d'une surface de 1.6×1.85 mm² présente une valeur de 35 nF et une fréquence de résonance de 250 MHz grâce à une inductance parasite inférieure à 20 pH.

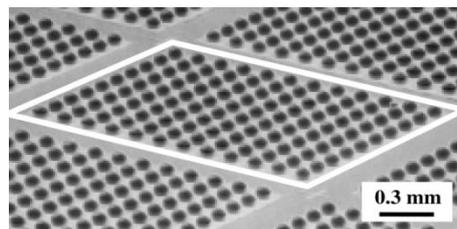


Figure 25 : Image MEB d'un condensateur de découplage réalisé [28]

Certaines applications peuvent nécessiter des condensateurs de précision, stables en tension de polarisation, linéaires en température et à faible courant de fuite avec une fréquence d'utilisation ne dépassant guère les 100Hz. Les auteurs de [29] se consacrent à cette problématique. Ainsi, l'utilisation de condensateurs 3D à tranchée est décrite et a notamment permis de réaliser un prototype atteignant 10 nF/mm² à près de 39V.

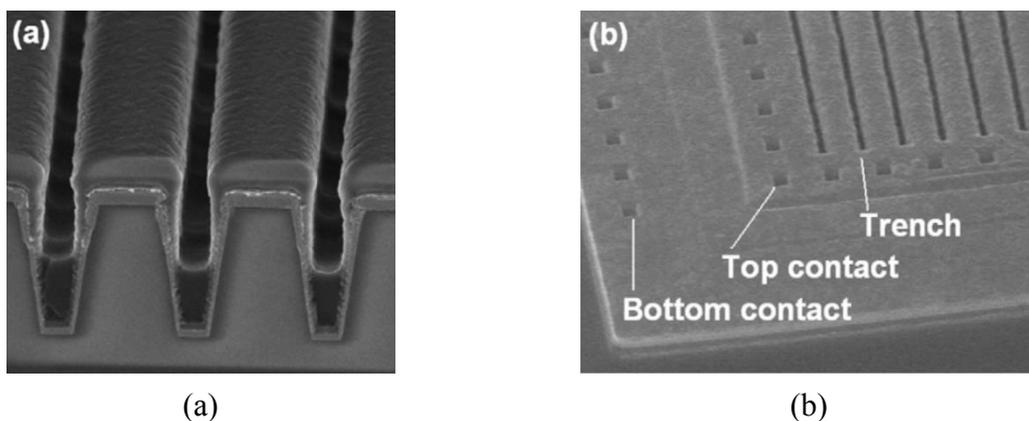


Figure 26 : Image MEB d'un échantillon (a) vue en coupe de tranchées (b) vue d'ensemble du condensateur avec les connectiques et les tranchées repérées sur l'image [29]

Le stockage de l'énergie électrique est un autre domaine d'application traité par les auteurs de [30] qui utilisent des condensateurs à nanopores. La fréquence d'utilisation est alors très faible, inférieure à la vingtaine de Hertz, mais avec une densité particulièrement élevée de

1000 nF/mm². La tension de claquage est alors drastiquement réduite à quelques volts, 4.2V sur l'échantillon réalisé.

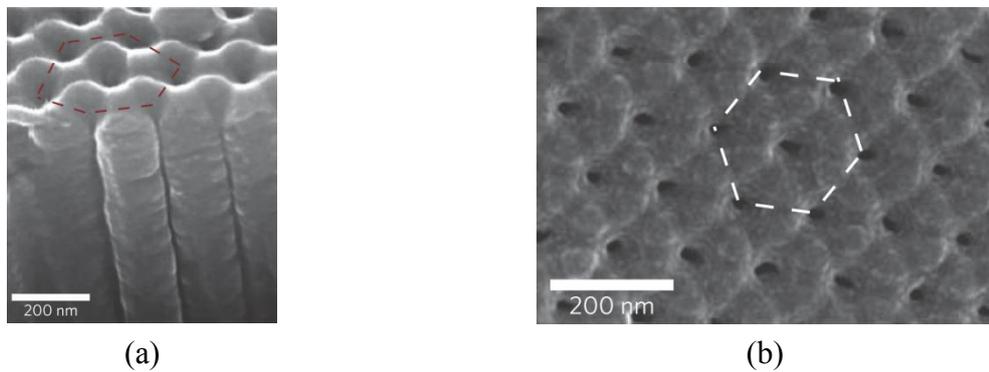


Figure 27 : Image MEB d'un échantillon (a) vue en coupe (b) vue de dessus [30]

Les publications les plus significatives en termes de densité capacitive, de tension et de valeur sont listées au Tableau 4. De nombreuses publications font état de la valeur surfacique atteignable et de la tension associée mais peu d'entre elles mentionnent la valeur des échantillons réalisés. Les valeurs des condensateurs et la capacité surfacique des réalisations listées au Tableau 4 sont résumées à la Figure 28 en fonction de la tenue en tension de l'échantillon.

	C [nF/mm ²]	V_{max} [V]	C [nF]
[1]	58	15	558
[27]	700	8	43.75
[28]	12	15	35.52
[29]	10	38.3	-
[30]	1000	4.2	-
[31]	9	65 (théorique)	58
[32]	58	17	4000
[33]	110	20	15480
[34]	25	8	33
[35]	220	8	2.2
	96	12.7	1
[36]	17	10	-
[37]	230	11.7	-
	90	15.5	-
	30	30	-
[38]	1.3	450	-
	250	11	-
[39]	100	30	-
	80	17	-
	25	28	-
	20	50	-
	6	150	-
[40]	440	6	4.4
	200	11	-
	80	15	-
	30	30	-

Tableau 4 : Comparatif des performances des publications

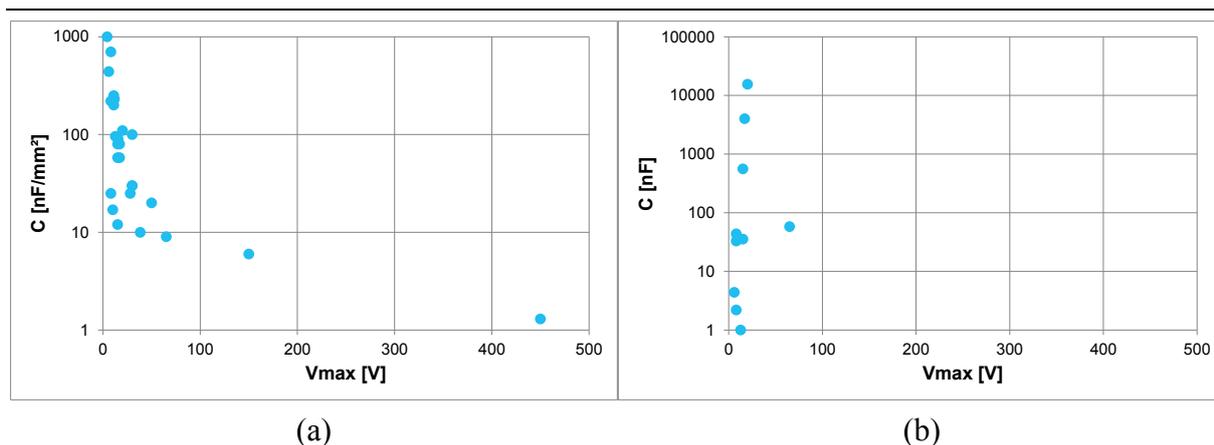


Figure 28 : Etat de l'art des condensateurs haute densité intégrés dans la plage 0V à 500V en fonction de la tenue en tension (a) capacité surfacique et (b) capacité

Sans limitation du domaine d'application, pourtant indispensable à terme, on peut remarquer que l'ensemble des publications tend à se concentrer sur des applications faibles tension. En effet, la majorité des articles mentionne des tensions inférieures à 20V, et une grande partie inférieures à 50 V. Pour le reste, les échantillons sont marginaux, et si des capacités surfaciques sont évoquées, les valeurs des condensateurs ne sont que peu explicités. La publication [31] fait par exemple état d'un condensateur dont la tenue en tension pourrait convenir à notre application mais les 65 V annoncés ne sont présentés que comme théorique.

Pourtant, la demande est importante et les enjeux nombreux. La société IPDiA [38], [39] adresse cette thématique avec des caractéristiques qui semblent s'approcher des contraintes de l'électronique de puissance, une forte densité surfacique avec une tenue en tension élevée. En effet, ils proposent des condensateurs de quelques volts jusqu'à 450 V, et des valeurs allant du picofarad à plusieurs centaines de nanofarad. La faible hauteur, et la faible valeur des éléments parasites permettent d'espérer une nette amélioration de l'intégration de condensateurs de puissance d'ici quelques années. En effet, les condensateurs pouvant être approvisionnés sont pour l'instant limités à 11 V sans demande spécifique.

L'offre devrait s'améliorer rapidement, les condensateurs représentent une part non négligeable des convertisseurs et l'intégration, qu'elle soit au niveau de la puce ou du circuit, doit permettre d'espérer une augmentation de la fiabilité avec une réduction du volume du convertisseur [22], [1].

2.3.3 Besoins et cahier des charges

Le but ici est de concevoir et fabriquer des condensateurs intégrés dont les caractéristiques sont compatibles avec nos applications.

Les condensateurs doivent répondre aux besoins de l'application et de son cahier des charges, à savoir :

- Une tenue en tension supérieure à 48 V. Si la tension d'entrée est limitée à 48 V, la marge de sécurité due à la dégradation des performances du condensateur en fonction de la tension de polarisation pourra nous amener à concevoir des condensateurs dont la tenue en tension est plus élevée voir même beaucoup plus élevée, typiquement de l'ordre de la centaine de Volt ;
- Une fréquence propre de résonance de l'ordre du mégahertz. Cette fréquence est liée d'une part à la fréquence de commutation qui va inclure un courant à cette fréquence et quelques multiples de cette fréquence, et la vitesse de commutation des composants puisque le condensateur aura aussi un rôle de découplage de la cellule de commutation ;
- Un calibre en courant qui soit compatible avec le courant qui traversera le condensateur. Le courant moyen est nul, le courant maximal 14A et le courant efficace 4.5 A ;
- Une surface brute du substrat support des condensateurs de 25.4 mm × 50.8 mm afin de limiter l'impact sur le volume du convertisseur. Ce choix repose sur un prototype réalisé pour valider le fonctionnement du convertisseur avec des condensateurs céramiques conventionnels, Figure 29. Les condensateurs à intégrer y sont désignés et correspondent aux condensateurs d'entrée et flottants visibles sur le schéma, Figure 17 (§ 2.1.4). La surface du substrat correspond à celle des composants de puissance, des drivers, du filtre de sortie et des connectiques ;
- Une valeur dont l'ordre de grandeur est le microfarad, permettant de limiter l'ondulation de tension à ses bornes.

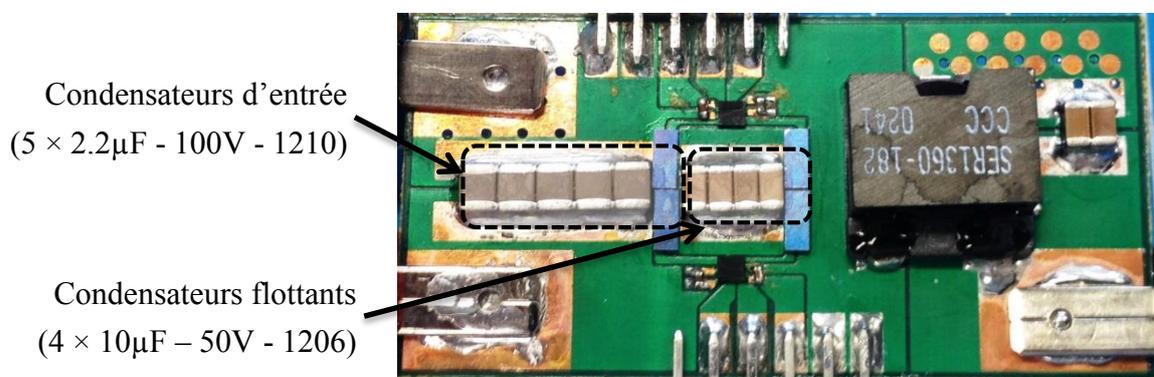


Figure 29 : Prototype de validation de concept avec condensateurs céramiques classiques (surface du prototype : 25.4 mm×50.8 mm)

La Figure 30 situe les objectifs fixés par rapport à l'état de l'art établi. L'objectif se place donc relativement haut en tenue en tension et également en termes de valeur de capacité.

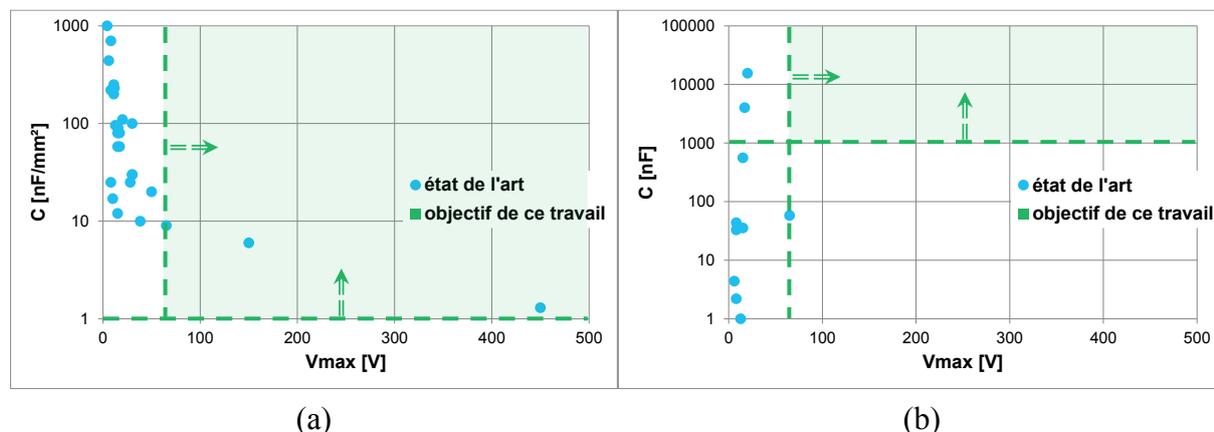


Figure 30 : Objectif visé par rapport à l'état de l'art des condensateurs intégrés (a) densité surfacique et (b) valeur des condensateurs en fonction de la tenue en tension

Afin de remplir les objectifs visés, la technologie "couche épaisse" associée à la technique de sérigraphie semble une option prometteuse pour ce travail. Une raison importante est que la technologie sérigraphie est bon marché et que le retour d'expérience est élevé au laboratoire sur cette technologie.

En outre, il est possible d'imprimer un film diélectrique, conducteur ou résistif de forte section ($>1\text{cm}^2$) et d'épaisseur relativement élevée (de l'ordre de la dizaine de microns) dans des conditions usuelles tandis que les autres technologies exigent des conditions particulières d'environnement (salle blanche, éclairage,...) pour réaliser des couches de l'ordre du micron voire moins mais avec des sections unitaires généralement inférieures au centimètre carré.

2.3.4 Condensateurs sérigraphiés à haute densité capacitive

Les condensateurs proposés et utilisés sont des condensateurs céramiques ferroélectriques multicouches. Les matériaux ferroélectriques ont généralement l'avantage d'avoir une constante diélectrique élevée ce qui incite à les utiliser pour le stockage ou lorsque de fortes valeurs sont nécessaires. Les matériaux paraélectriques sont eux préférés pour les applications où une grande stabilité de la valeur de capacité est demandée, en RF ou pour de la micro-électronique de précision.

Parmi les matériaux ferroélectriques, les matériaux de type « high-k » à forte constante diélectrique voient leur champ de rupture diélectrique répondre à la formule empirique

$E_{BD} = 20/\sqrt{k}$ comme présenté dans [27] avec E_{BD} le champ de rupture diélectrique exprimé en mégavolt par centimètre et k la constante diélectrique aussi notée ϵ_r . Cette loi, qui peut être encore formulée $V_{max} = 20/\sqrt{k} \times e$ avec V_{max} la tension de claquage et e l'épaisseur de diélectrique nous permet d'affirmer que garder le rapport e/\sqrt{k} constant permet d'obtenir une tension de claquage inchangée.

Pour un condensateur plan, augmenter l'épaisseur de diélectrique tend à diminuer la valeur du condensateur puisque $C = \epsilon_0 \times k \times S/e$ avec C la valeur du condensateur, ϵ_0 la permittivité du vide, S la surface et e l'épaisseur de diélectrique.

Mais imposer $e/\sqrt{k} = cte$ (i.e. V_{max} constant) conduit à une loi de variation du condensateur de la forme: $C = \epsilon_0 \times S/cte \times \sqrt{k}$. La tendance est bien à utiliser des matériaux à forte constante diélectrique pour maximiser la valeur du condensateur sans dégrader sa tenue en tension⁵.

Dans cette configuration, les avantages sont nombreux pour des condensateurs de puissance. Les couches sont dites épaisses, de l'ordre de la dizaine de micron ce qui est compatible avec la méthode de sérigraphie considérée comme un procédé peu cher, simple, compatible avec une production en quantités importantes et ne nécessitant pas pour autant un environnement contraignant de type salle blanche par exemple. Avec ces couches permettant d'atteindre une forte densité capacitive, le nombre de couches est réduit, ce qui permet de diminuer le coût de réalisation et celui lié à l'utilisation de matériaux précieux, utilisés notamment pour les électrodes.

La faible température de frittage (900° C) permet, elle aussi, de réduire le coût de fabrication en tolérant des composés moins nobles [41]. Du point de vue de la réalisation, le processus utilisé ici consiste à sérigraphier des couches conductrices à base d'argent et des couches diélectriques à base de PZT (Titano-Zirconate de Plomb) sur un substrat céramique Al_2O_3 à 96% communément appelé alumine, qui présente une bonne stabilité en température, une faible rugosité et un faible coût.

⁵ Le but recherché ici est bien d'obtenir une valeur du condensateur maximale avec une tenue en tension suffisante, il ne s'agit pas de maximiser le stockage d'énergie.

Mais si la technologie ferroélectrique sérigraphié permet d'atteindre des densités élevées, elle possède également des limitations, qui sont largement connues grâce à l'essor des condensateurs céramiques classiques. Le champ de polarisation continu notamment, modifie grandement la permittivité du diélectrique. Les échantillons réalisés par T.B. DOAN ont été caractérisés par cette dernière sur une plage de tension de -30 V à +30 V grâce à un analyseur d'impédance HP 4284A. La Figure 31 présente la valeur et la valeur normalisée d'un échantillon de calibre 150V en fonction de la tension continue appliquée à ses bornes sur lequel C_f est le premier condensateur et C_{in} le second de l'échantillon et dont le rôle de chacun sera détaillé par la suite. La valeur effective décroît avec la tension ce qui est classique compte tenu de l'utilisation de matériaux ferroélectriques. Un phénomène nommé effet papillon est visible sur la courbe : la valeur du condensateur autour de zéro dépend du sens de variation de la tension et du champ initial. D'autres phénomènes tels que la fréquence, le temps, ou la température influencent également largement les performances des condensateurs ferroélectriques [42].

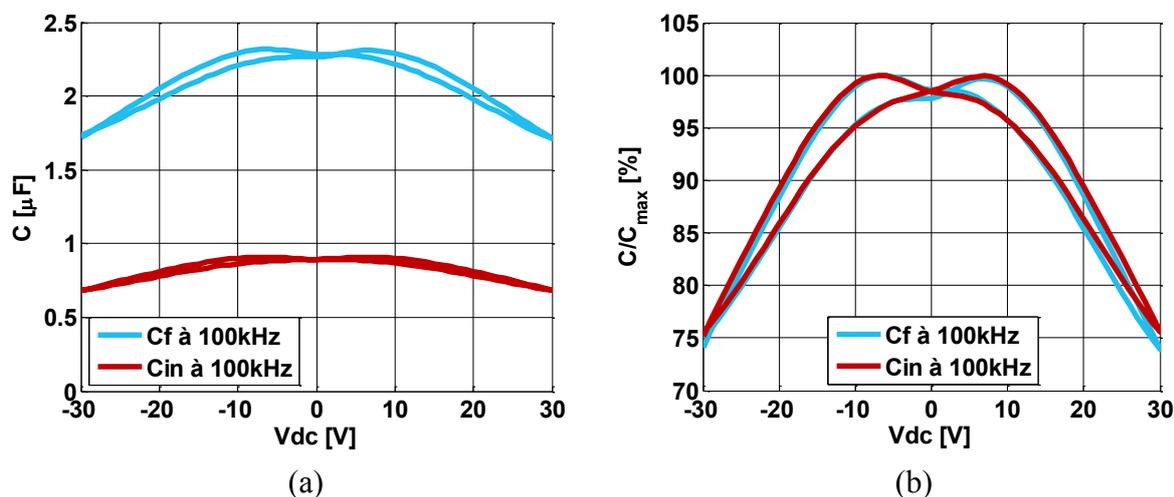


Figure 31 : Influence de la tension continue sur (a) la valeur d'un condensateur et (b) en valeur normalisée. Exemple d'un échantillon à deux condensateurs C_f et C_{in} réalisé testé jusqu'à 30V

Malgré ces limitations, les condensateurs sérigraphiés semblent un moyen intéressant de réaliser des condensateurs de puissance intégrés. La densité capacitive supérieure au nanofarad par millimètre carré permet de réaliser des condensateurs utilisables en électronique de puissance avec une surface disponible de quelques centimètres carrés.

2.3.5 Design et Fabrication

En accord avec le cahier des charges, le design des condensateurs comporte deux zones correspondant à deux condensateurs différents. L'un est le condensateur d'entrée d'une surface $12.57 \times 23.4 \text{ mm}^2$ tandis que le second est le condensateur flottant dont la surface est de

$29.48 \times 23.4 \text{ mm}^2$. Le rapport des surfaces permet d'avoir une ondulation relative du même ordre de grandeur en entrée et au niveau du condensateur flottant.

Ces surfaces permettent d'obtenir des valeurs en accord avec le cahier des charges étant donné le diélectrique choisi et son épaisseur. Ce diélectrique à base de PZT est choisi parce qu'il présente à la fois une forte constante diélectrique, allant de 2 000 jusqu'à 12 000, parce qu'il est compatible avec le procédé choisi, et parce que le retour d'expérience du laboratoire est élevé sur cette technologie. Cette expérience permet également une bonne maîtrise de l'épaisseur et donc de la valeur qu'il est possible d'atteindre. En l'occurrence, l'épaisseur de diélectrique varie de $25 \text{ }\mu\text{m}$ à $35 \text{ }\mu\text{m}$ suivant l'échantillon et les conditions de dépôt. Etant données ces informations, la valeur des condensateurs varie de 149 nF à $1.25 \text{ }\mu\text{F}$ par couche pour le condensateur d'entrée, et de 349 nF à $2.93 \text{ }\mu\text{F}$ par couche pour le condensateur flottant.

Les condensateurs sérigraphiés sont fabriqués en plusieurs étapes au cours desquelles des électrodes ou des couches diélectriques sont imprimées sur un substrat support. D'un point de vue procédé de fabrication, la réalisation d'une couche se compose de l'impression, du séchage, du déliantage puis du frittage ou éventuellement du co-frittage [22]. La Figure 32 illustre la réalisation d'un échantillon simple couche. Une couche conductrice à base d'argent est sérigraphiée sur le substrat céramique. Une couche diélectrique recouvre ensuite cette électrode exceptée au niveau des connectiques qui doivent rester libre d'accès (pour une mise en parallèle de couches ou une connexion externe). En utilisant une couche diélectrique débordant l'électrode inférieure, le risque d'arc au niveau des contours de l'électrode est réduit. La seconde électrode peut alors être sérigraphiée pour donner naissance à un condensateur mono couche de diélectrique. En ajoutant une nouvelle couche diélectrique puis une électrode, on obtient alors un condensateur à deux couches de diélectrique. Le nombre de couches peut encore être augmenté pour obtenir un condensateur de valeur plus élevée.

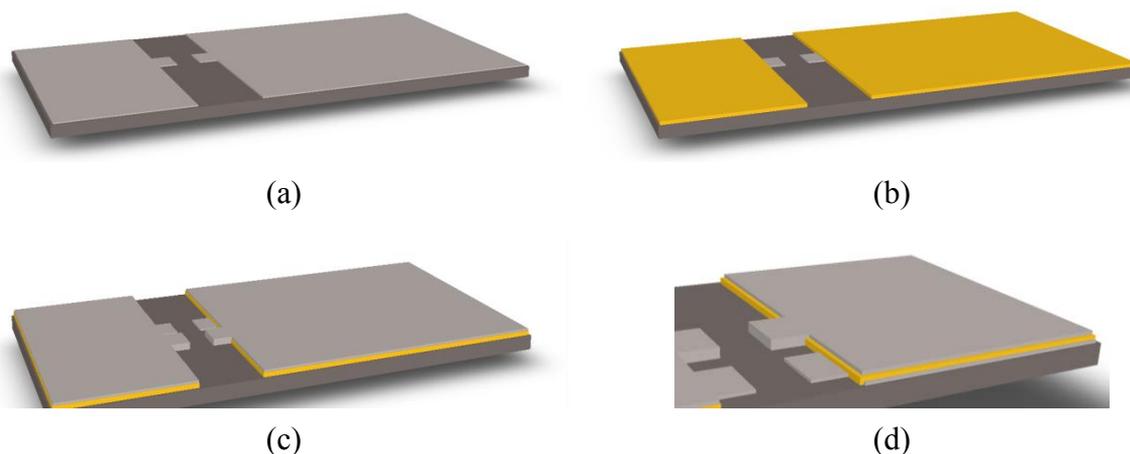


Figure 32 : Réalisation d'un condensateur sérigraphié (a) 1^{ère} couche : électrode, (b) 2^{ème} couche : diélectrique, (c) 3^{ème} couche : électrode, (d) zoom sur les connexions du condensateur élémentaire

Un exemple est présenté Figure 33 et issu de [22] ; la valeur du condensateur est présentée en fonction de la fréquence pour des échantillons à une couche, deux couches et trois couches. Le procédé n'est pas répétable indéfiniment, notamment à cause des effets de bords et le résultat sera globalement valable pour un nombre limité de couches, loin de la centaine voire du millier de couches que l'on pourrait retrouver dans les condensateurs MLCC classiques dont la surface est bien plus faible. Ceci étant, le nombre de couches permet d'augmenter quasi proportionnellement la valeur du condensateur réalisé, mais la tenue en tension a tendance à diminuer avec le nombre de couches à cause de l'accumulation des défauts de chaque couche.

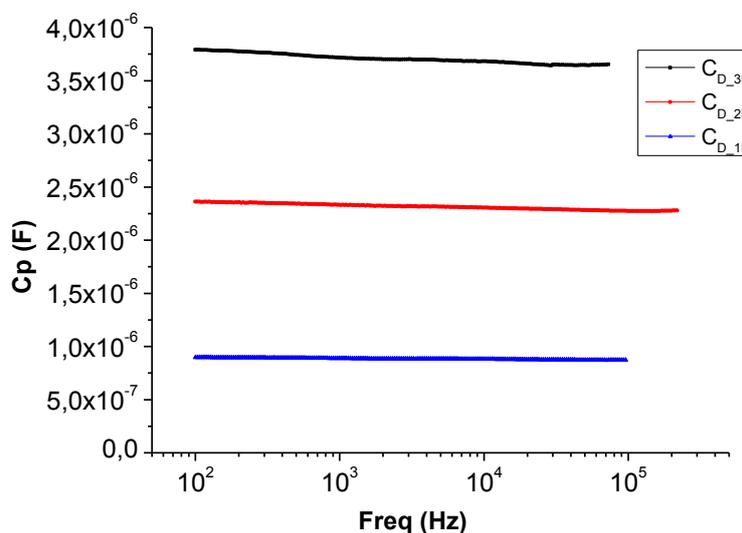


Figure 33 : Valeur du condensateur pour un nombre différent de couche tiré de [22]

Les échantillons réalisés sont classiquement recouverts d'un verre de protection permettant d'augmenter sensiblement la tenue diélectrique. Dans notre cas, le condensateur est recouvert d'un film polymère, du parylène, déposé par un procédé de dépôt en phase vapeur.

Cette couche conforme de quelques nanomètres à plusieurs microns permet à l'échantillon d'être protégé de l'environnement (passivation), notamment de l'humidité qui nuit à la durée de vie du condensateur. Le parylène AF4 utilisé peut supporter jusqu'à 350°C en continu en atmosphère oxydante ce qui est largement compatible avec l'application et permet d'envisager des réparations du prototype sans dégradation de cette couche. L'échantillon à deux couches présenté à la Figure 34 est recouvert de parylène (couche transparente) à l'exception de la zone des électrodes pour garantir un contact électrique entre les électrodes des condensateurs et le PCB.

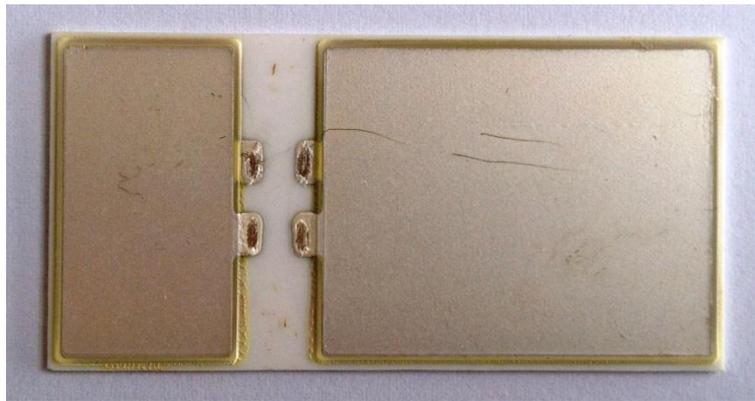


Figure 34 : Condensateurs de puissance sérigraphiés et passivés avec du Parylène AF4

2.3.6 Caractéristiques et confrontation aux prototypes de laboratoires et aux condensateurs intégrés

Les condensateurs ont été caractérisés dans la bande de fréquence 40 Hz-110 MHz par un analyseur d'impédance Agilent 4294A et la sonde associée 42941A dont la bande passante est 20 Hz-120 MHz. Cette sonde est particulièrement adaptée car elle présente une faible inductance parasite. Comme visible à la Figure 35, la surface au niveau de la mesure est très faible ce qui permet de limiter les éléments parasites de la mesure. La compensation permet d'améliorer encore la précision du dispositif. Les résultats de la mesure pour un échantillon à deux couches représentatif sont présentés sous forme d'un digramme de Bode à la Figure 36. Le condensateur d'entrée C_{in} présente une fréquence de résonance propre de 3.1 MHz tandis que celle du condensateur flottant C_f est de 1.8 MHz. Les caractéristiques sous tension de polarisation nulle et à température ambiante ont permis de déterminer les éléments du modèle ESR, ESL, C série pour cet échantillon :

C_{in}	{	Fréquence de résonance propre : 3.1 MHz
		Inductance série équivalente ESL : 3.9 nH
		Résistance série équivalente ESR : 10mΩ
		Valeur du condensateur C : 0.7 μF
C_f	{	Fréquence de résonance propre : 1.8 MHz
		Inductance série équivalente ESL : 5 nH
		Résistance série équivalente ESR : 10mΩ
		Valeur du condensateur C : 1.6 μF

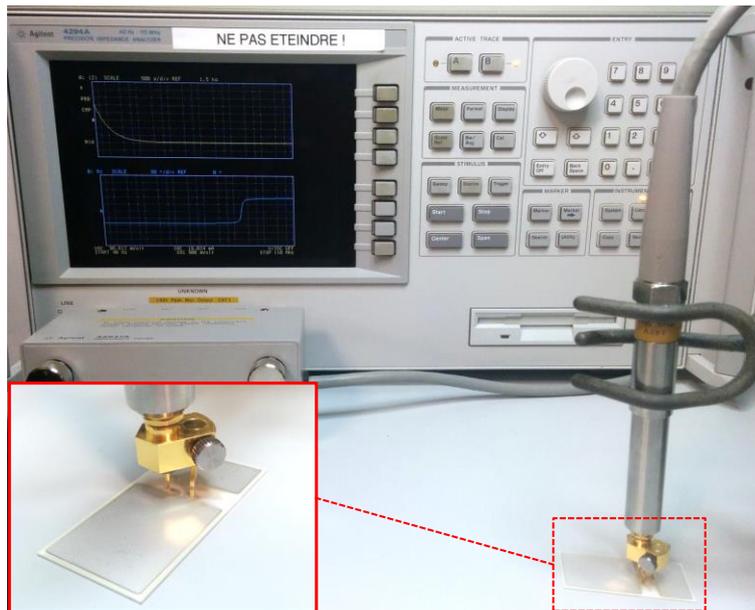


Figure 35 : Dispositif de caractérisation des condensateurs intégrés en fréquence

A titre de comparaison, un composant commercial de type MLCC réf. : GRM32CR72A105KA35 référencé *Cref1* de valeur 1 μF et de tension nominale 100V possède une résistance série équivalente de 7 mΩ, une inductance série équivalente de quelques 0.7 nH donnant une fréquence de résonance approchant les 6 MHz. L'impédance, mais aussi la résistance série des condensateurs caractérisés peut être comparée à celles d'un condensateur commercial ; la Figure 37 permet de se rendre compte d'un potentiel intéressant de ces condensateurs sérigraphiés.

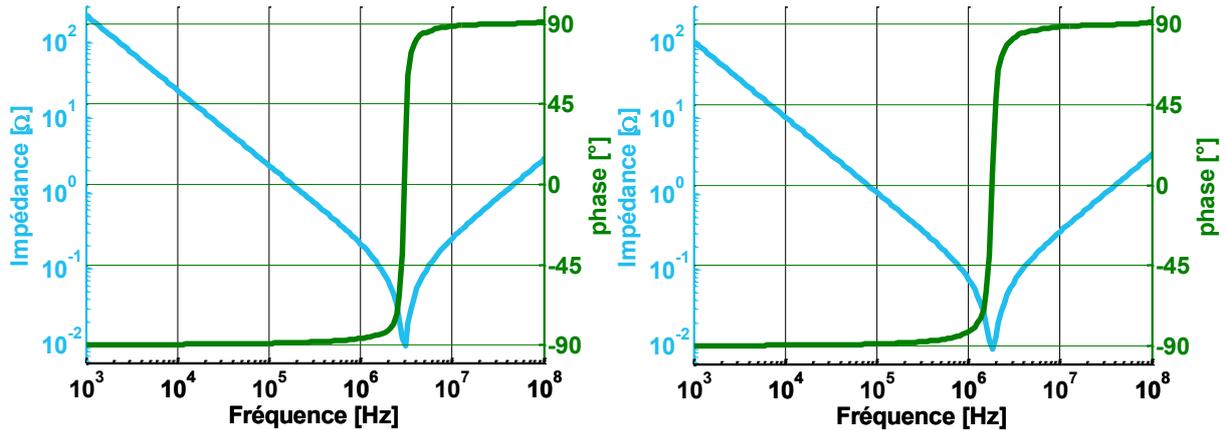


Figure 36 : Diagramme de Bode de (a) C_{in} , (b) C_f d'un échantillon représentatif

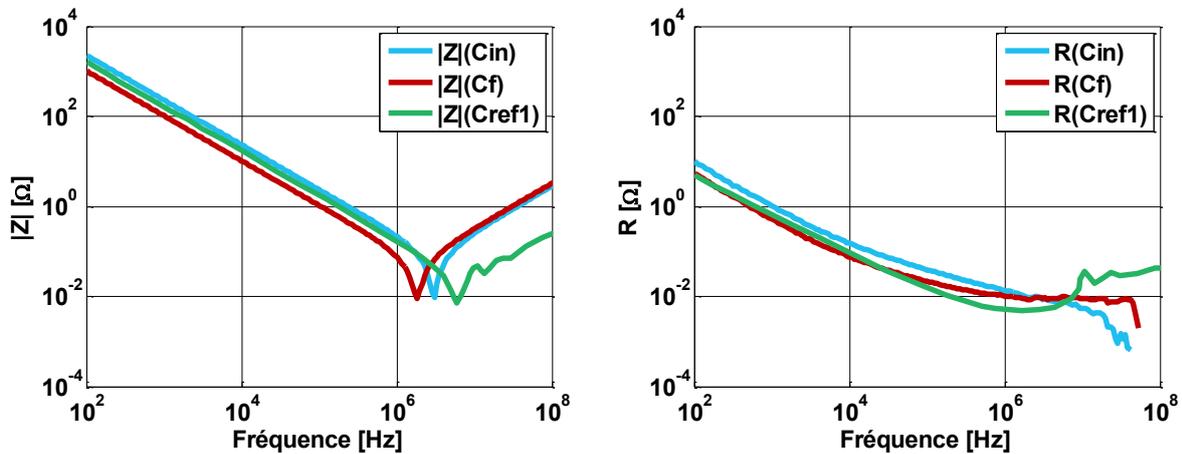


Figure 37 : Comparaison des caractéristiques entre chaque condensateur et une référence du marché (a) impédance en fonction de la fréquence, (b) résistance équivalente série en fonction de la fréquence

Comme présenté précédemment (§ 2.3.4), la tension de polarisation joue un rôle important sur la valeur effective du condensateur. Cette variation est capitale pour l'utilisation sur un bus continu ou en découplage d'une cellule de commutation, ce qui correspond à notre application. Les échantillons ont donc été caractérisés en tension continue avec un traceur de caractéristiques Agilent B1505a, afin d'être évalués puis comparés, selon le dispositif présenté Figure 38. Pour rappel, la tension maximale des échantillons est d'environ 150 V. La Figure 39 présente d'une part la valeur de C_f pour une tension de polarisation de 0 V à 50 V avec différentes fréquences d'excitation ; et d'autre part place les résultats à 100 kHz face à des composants céramiques commerciaux comparables. Les références commerciales C_{ref1} et C_{ref2} sont des condensateurs 1 μ F réf. : GRM32CR72A105KA35 et réf. : GRM55DR72D105KW01 dont la tenue en tension est respectivement de 100 V et 200 V. De ces courbes, on peut remarquer que le comportement en fonction de la tension de polarisation est similaire quelle que soit la fréquence d'excitation jusqu'à approcher la

fréquence de résonance (ici la fréquence de résonance est celle du système condensateur-connexion-mesure). Le comportement en fonction de la tension continue est tout à fait comparable à celui des deux condensateurs commerciaux dont les valeurs et calibres en tension sont comparables.

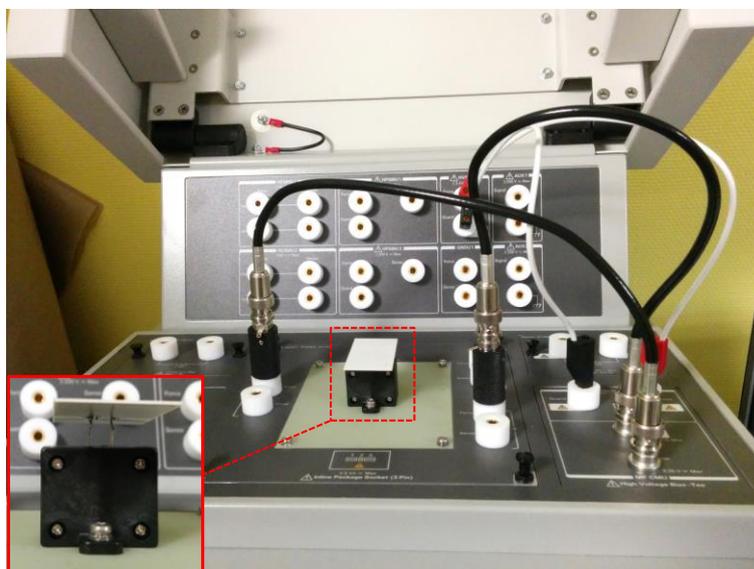


Figure 38 : Dispositif de caractérisation en tension continue des condensateurs intégrés

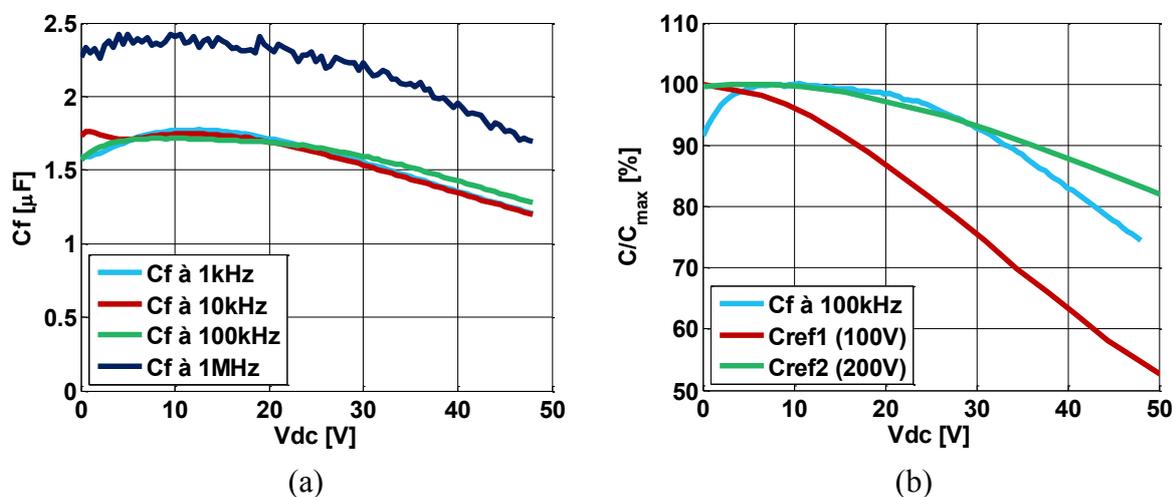
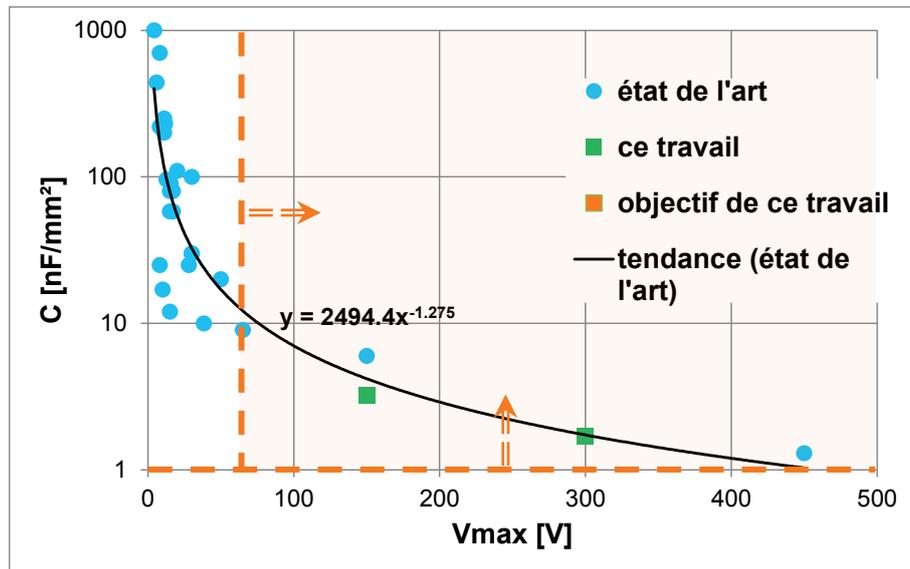


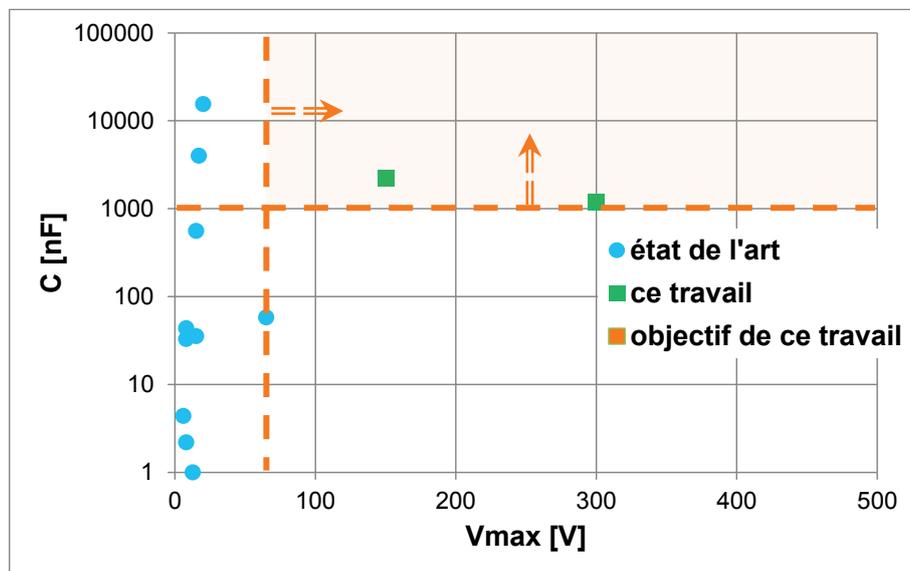
Figure 39 : Influence de la tension de polarisation sur (a) la valeur du condensateur C_f et (b) comparaison à des références du marché 1 μF 100 V et 200 V

Les échantillons réalisés pour le prototype sont placés par rapport à l'état de l'art, Figure 40. Le condensateur d'entrée C_{IN} de cet échantillon a une valeur de 1.2 μF tandis que le condensateur flottant C_F a une valeur de 2.2 μF pour deux couches, avec une tenue en tension de 150V. En termes de valeur surfaciques ces résultats mènent à une valeur surfacique de 3.2 nF/mm² tandis que l'utilisation d'une seule couche implique une capacité surfacique de 1.7 nF/mm² avec une tenue en tension de 300V. Les échantillons se placent dans la tendance de

la courbe de capacité surfacique en fonction de la tension référencée « tendance (état de l'art) ». Le travail semble donc prometteur par rapport à l'état de l'art. Concernant la valeur des condensateurs, par rapport à ce même état de l'art, les échantillons sont situés dans la partie haute. Les valeurs sont importantes, ce qui nous permet de les utiliser comme moyen de stockage intermédiaire.



(a)



(b)

Figure 40 : Comparaison des échantillons réalisés « ce travail » par rapport à l'état des condensateurs intégrés dans la plage 0V à 500V (a) en termes de valeur surfacique et (b) de valeur absolue. Certains points n'apparaissent que sur un graphe lorsque l'information n'est pas disponible

2.3.7 Analyse de l'intégration des condensateurs, comparaison aux condensateurs commercialement disponibles

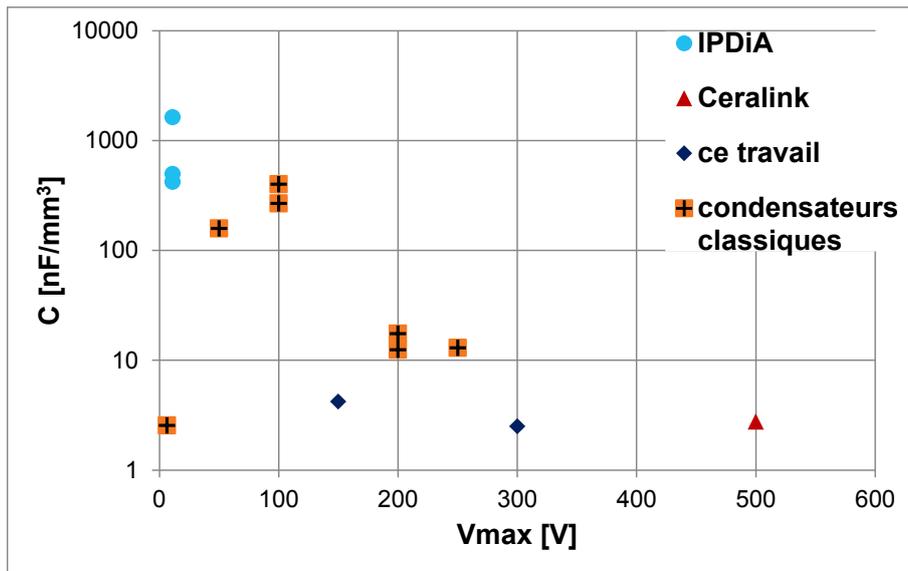
Le positionnement des condensateurs réalisés par rapport aux composants commercialement disponibles est essentiel pour évaluer la viabilité de la solution à long terme. Ainsi, la comparaison proposée est faite avec des références de la société IPDiA, principal protagoniste, à notre connaissance, de l'intégration 3D de condensateurs pour l'électronique de puissance (dont seuls les composants 11V sont exhaustivement caractérisés) ; une référence de la gamme Ceralink de EPCOS adaptés aux bus de puissance 400 V ; quelques références de condensateurs classiques MLCC représentatives de l'existant.

La comparaison détaillée Tableau 5 se fait sans tenir compte de l'influence de la température ou de la tension de polarisation qui vont avoir un impact sur les paramètres comparés. Les caractéristiques évaluées sont la valeur du condensateur C , sa tension de claquage V_{max} , la surface S et l'épaisseur e , et les paramètres calculés sont la valeur du condensateur rapporté au volume C_v , ainsi que l'énergie volumique stockable E .

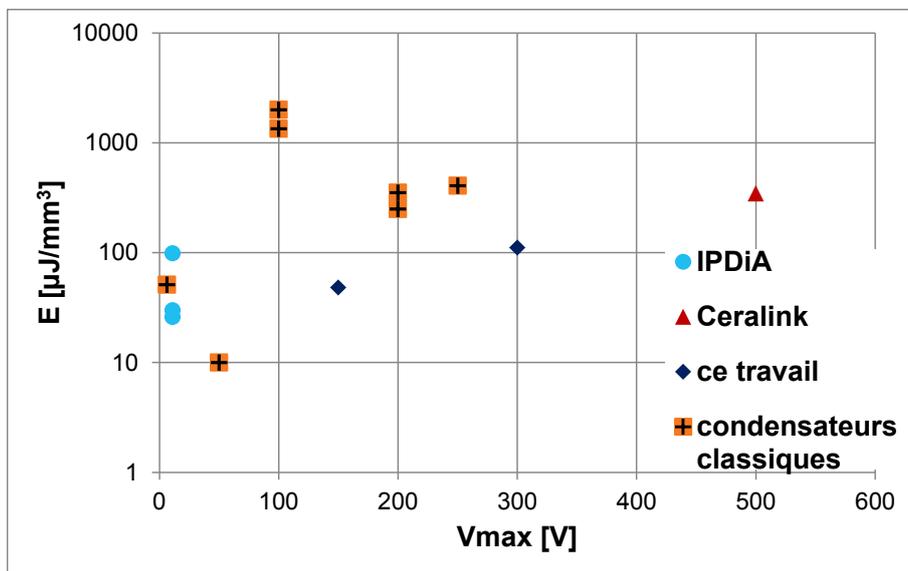
	C [nF]	V_{max} [V]	S [mm×mm]	e [μm]	C_v [nF/mm ³]	E [μJ/mm ³]
IPDiA	1000	11	3.36×1.76	400	422	26
	3300	11	4.66×3.56	400	497	30
	1000	11	3.4×1.8	100	1633	99
Ceralink	1000	500	10.84×7.85	4250	2.77	346
Ce travail	1200	300	23.4×29.48	705	2.5	111
	2200	150	23.4×29.48	755	4.2	48
Condensateurs commerciaux MLCC classiques	10	6.3	0.25×0.125	0.125	2.56	51
	33000	50	6.1×5.3	6.4	159	10
	2200	100	3.2×1.6	1.6	268	1342
	100	100	1×0.5	0.5	400	2000
	150	200	3.2×2.5	1.5	12.5	250
	1000	200	5.7×5	2	17.5	351
	1000	250	5.7×5	2.7	13	406

Tableau 5 : Comparaison des échantillons réalisés à des condensateurs commerciaux disponibles

Le choix des condensateurs à comparer repose à la fois sur le cahier des charges, qui impose une fréquence de résonance propre et un courant suffisant, et sur les technologies qui semblent les plus prometteuses. Cette comparaison n'a pas pour vocation d'être exhaustive mais permet de comparer différentes technologies, intégrant les composants IPDiA et également différentes mises en œuvre. La Figure 41 place les échantillons réalisés référencés « ce travail » par rapport à ses concurrents en termes de capacité volumique et d'énergie volumique en fonction de la tension.



(a)



(b)

Figure 41 : Comparaison des échantillons réalisés à des condensateurs commerciaux disponibles (a) valeur du condensateur ramené au volume en fonction de la tension (b) énergie volumique (sans considération de déclassement) en fonction de la tension

D'un point de vue global, les condensateurs réalisés correspondent à la meilleure solution pour répondre à notre cahier des charges. C'est-à-dire qu'ils sont les seuls à proposer à la fois une tenue en tension et une valeur suffisante avec une épaisseur suffisamment faible, c'est-à-dire inférieure au millimètre.

Du point de vue de la capacité volumique, les échantillons réalisés semblent concurrentiels. Comparés aux condensateurs classiques, il y a moins d'un ordre de grandeur entre eux alors que les condensateurs classiques bénéficient d'une technologie et d'un procédé de fabrication éprouvé, et que l'épaisseur du substrat (635 μm) pénalise grandement le volume des échantillons réalisés. Les condensateurs proposés par IPDiA dont la technologie est encore en développement sont intéressants dans la gamme de tension proposée et les attentes sont nombreuses pour des tensions supérieures étant données leurs performances. En ce qui concerne les condensateurs CeraLink, ceux-ci semblent s'inscrire dans la tendance en $1/V_{max}$ des meilleurs échantillons.

Concernant l'énergie volumique, il est plus difficile de dégager une tendance claire. L'énergie semble décrire un nuage quelle que soit la tension. L'énergie volumique des échantillons réalisés est du même ordre de grandeur que celle des condensateurs faibles tension et est comparable aux condensateurs classiques, à moins d'un ordre de grandeur. En ce qui concerne les condensateurs CeraLink (§ 2.3.8), ils ont l'avantage de ne pas subir de dégradation due à la tension de polarisation qui leur permet d'atteindre réellement cette énergie volumique d'ores et déjà comparable, tandis que pour les autres condensateurs, il s'agit d'une borne supérieure.

2.3.8 Conclusion et perspectives des condensateurs intégrés sérigraphiés

Les condensateurs sérigraphiés comme condensateurs intégrés semblent prometteurs par rapport à l'état de l'art des réalisations à l'état de recherche, mais aussi par rapport aux composants commercialement disponibles. Ils répondent à la problématique des condensateurs de puissance : une tenue en tension suffisante, supérieure à 48V, dont la valeur soit proche ou dépasse le microfarad, et compatible avec les contraintes en fréquence des composants rapides.

La nature ferroélectrique peut être problématique pour une utilisation à tension de polarisation non nulle étant donnée la dégradation de la valeur du condensateur quand cette tension augmente. Mais il est possible de jouer sur le diélectrique pour modifier la valeur du champ de polarisation où le condensateur aura sa valeur maximale atteinte. La nouvelle série

Ceralink de chez EPCOS, commercialisée en 2015, utilise cette technique pour proposer des condensateurs céramiques particulièrement adaptés aux bus de tension 400 V. En effet, la valeur du condensateur n'est pas maximale à 0 V comme pour des condensateurs céramiques classiques mais à 400 V, comme exposé à la Figure 42. Ceci permet de ne pas devoir considérer une marge de sécurité trop importante (qui en pratique peut atteindre 80% de la valeur nominale suivant le type de diélectrique). La comparaison à un condensateur typique de chez Murata, condensateur à la tenue en tension et aux performances semblables est instructive de ce point de vue. Le Tableau 6 résume les performances à tension nulle sous 400 V et à 25 °C. On remarque qu'à tension nulle, le condensateur classique a un très net avantage puisque la valeur rapportée au volume est deux fois supérieure. En revanche, la tendance s'inverse à 400 V où le rapport de deux est à l'avantage du condensateur Ceralink. Il y a tout intérêt du point de vue du volume à utiliser ces condensateurs pour un bus continu de 400 V.

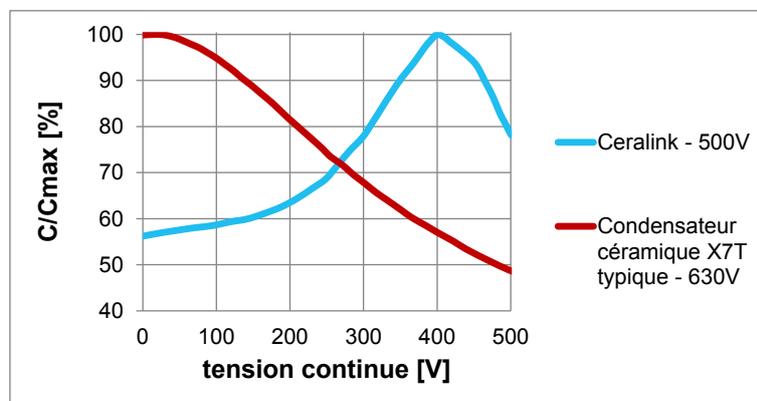


Figure 42 : Variation typique de la valeur du condensateur en fonction de la tension pour un condensateur de type X7T 630V et un condensateur CeraLink, données constructeur

Type - Référence	Dimensions [mm ³]	C_v à 0V [nF/mm ³]	C_v à 400V [nF/mm ³]
Ceralink - B58031I5105M002	7.85×4.25×10.84	1.55	2.77
Classique - GC355XD72J274KX05	5.7×5×2.7	3.5	1.4

Tableau 6 : Comparaison des capacités des condensateurs CeraLink et classique ramenées au volume à 0V et 400V

L'utilisation de condensateurs intégrés dont la valeur maximale est atteinte à la tension nominale est un avantage certain pour optimiser l'élément et ne pas devoir le surdimensionner. Pour cela, il convient de modifier le diélectrique sans que cela n'ait d'incidence sur la fabrication de ce dernier.

2.4 Design du PCB et éléments parasites

2.4.1 Positionnement

Le convertisseur est conçu pour prouver la faisabilité de l'intégration de condensateurs de puissance. Il est aussi un moyen d'illustrer divers aspects de l'intégration tels que la technologie, la topologie ou les composants grand gap.

Le PCB (*Printed Circuit Board*) est conçu avec les objectifs suivants:

- Accueillir les condensateurs intégrés ;
- Réduire les éléments parasites ;
- Améliorer les performances thermiques de l'ensemble.

Ainsi, le design est compatible avec une technologie DBC (Direct Bonded Copper) affichant de meilleures performances thermiques qu'une solution classique de type circuit imprimé PCB [43] au prix de contraintes technologiques plus fortes. Cette option n'est pas implantée ici puisque le prototype est réalisé avec une technologie PCB-FR4 classique, suffisant pour montrer la faisabilité de la solution.

Le PCB est composé de deux couches : l'une accueille les composants électroniques, tandis que l'autre constitue le plan de masse et n'accueille aucun composant permettant d'y placer les condensateurs intégrés à terme.

Pourtant, la simulation est basée sur un prototype intégrant des condensateurs conventionnels ayant servi de validation fonctionnelle et technologique du prototype. La Figure 43 est une illustration de ce prototype qui est une base du prototype embarquant les condensateurs de puissance intégrés.

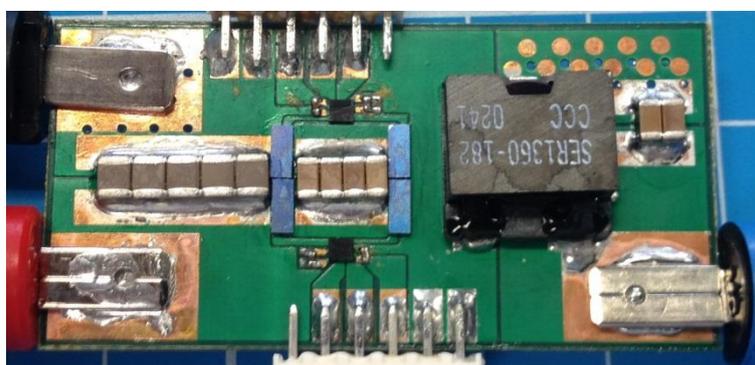


Figure 43 : Image du prototype sur lequel est basé le design du prototype final

Les enjeux de la réduction des éléments parasites du PCB seront présentés tout comme les solutions pour y remédier. La simulation par éléments finis sera alors abordée pour quantifier l'effet des paramètres physiques sur la valeur des éléments parasites du PCB. Les valeurs obtenues seront comparées à des valeurs de références correspondant à des prototypes utilisant des composants GaN de type LGA. La définition de règles et de tendances de design conclura cette partie.

2.4.2 Réduction des éléments parasites

Au sein des circuits électriques, chaque maille inclut des éléments parasites. Parmi-eux, les inductances parasites ont un rôle particulier lorsqu'elles se situent dans une maille de commutation ou de commande. Dans une maille de commutation, une inductance parasite non maîtrisée pourra induire des pertes supplémentaires, et causera une surtension dégradant la fiabilité du système, pouvant aller d'une usure prématurée du composant jusqu'à sa destruction (§2.4.4.1). Dans une maille de commande, l'inductance inclura une surtension, potentiellement dangereuse pour les composants, elle pourra aussi générer des pertes supplémentaires par une commande moins performante (§2.4.4.2). Il paraît alors souhaitable de limiter ces éléments parasites pour améliorer les performances, limiter les pertes et augmenter la fiabilité. Le phénomène est largement connu et traité dans la littérature. Afin de limiter les inductances parasites, de manière générale, il faut réduire en premier lieu la surface de la maille puisque l'inductance diminue lorsque la surface est réduite⁶ [44], [45], [7].

Une autre solution pour réduire l'inductance, est d'utiliser un plan conducteur en regard de la maille, [46], [23], [47] comme présenté à la Figure 44. Le champ magnétique créé par le courant I_{exc} dans la maille $mailleP$ va donner naissance, dans le plan conducteur, à un courant induit I_{ind} . Ce courant dit « de Foucault », source de pertes et d'échauffement supplémentaires, va donner naissance à un champ magnétique induit de sens opposé à celui qui lui a donné naissance selon la loi de Lenz-Faraday. La somme de ces deux champs, le champ créé et induit, est un champ magnétique plus faible, c'est-à-dire une inductance réduite. La condition sine qua non pour que le courant induit soit créé est que le plan conducteur ne soit pas orthogonal au plan contenant la maille. Au sein d'un PCB, deux cas sont possibles : le premier lorsque les plans sont parallèles, permet d'avoir la réduction la plus efficace, les mailles sont dites latérales ; le second où la maille est orthogonale au plan conducteur (avec l'utilisation de vias), ne permet pas de réduction de l'inductance via le couplage des courants induits, la maille est

⁶ Réduire la surface d'une maille donnée implique une diminution de l'inductance associée. Il est en revanche impossible de comparer deux mailles en fonction de leur surface puisque la géométrie y joue un rôle important.

alors dite verticale. Pour les cas hybrides, la réduction de l'inductance se fera sur la contribution parallèle au plan conducteur.

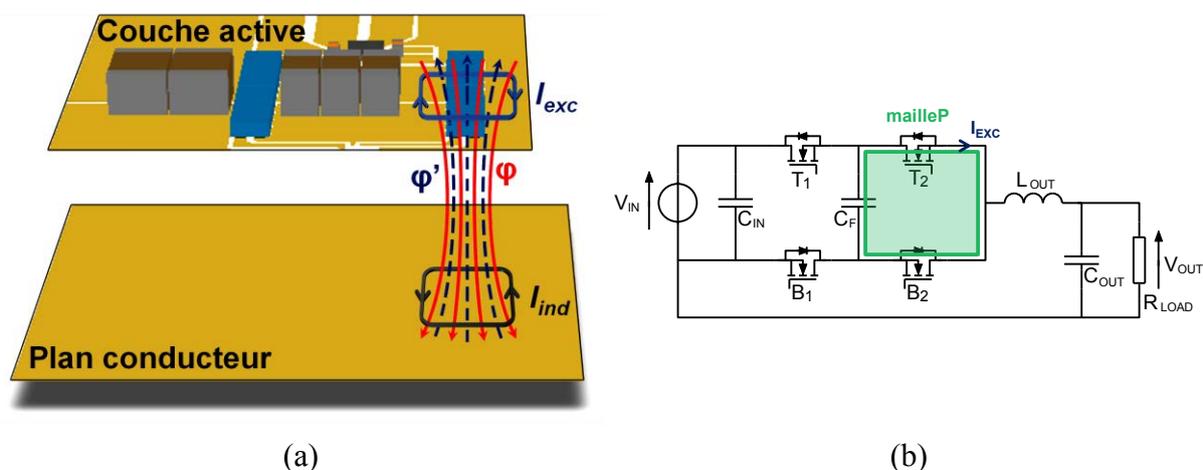


Figure 44 : Réduction de l'inductance parasite du PCB d'une maille latérale par l'utilisation d'un plan de masse (a) illustration de principe (b) schéma électrique

2.4.3 Simulation par éléments finis

L'étude des cas simples et le sens physique permettent de déduire quelques règles dans le but de réduire une inductance. Il est en revanche plus délicat de comparer deux inductances de forme différentes, ou de comparer l'effet d'un plan conducteur à la réduction de la surface d'une maille. En [45], l'auteur liste ainsi dans son ouvrage nombre d'exemples à travers des formules, des abaques et des tableaux tout au long des quelques trois cent pages qui le constituent. Les simulations par éléments finis sont alors une alternative très appréciable dans la mesure où les simulations ont été éprouvées, car elles permettent le calcul de formes singulières avec une prise en compte des phénomènes de couplage. Elles permettent aussi de juger de l'influence de chaque élément indépendamment sans avoir à réaliser un prototype pour chaque cas, qui deviendrait très lourd, coûteux et chronophage.

En outre, le logiciel Comsol est compatible avec le logiciel de design électrique Altium Designer ce qui permet de pouvoir simuler la carte développée, au prix d'une simplification dont le but n'est que de limiter la quantité de données nécessaire à la simulation. Cette compatibilité existe également avec le logiciel Matlab qui offre la perspective d'une optimisation automatique et globale du design, comme cela est présenté en Figure 45.

Enfin, le critère multi-physique permet, à terme, de pouvoir simuler les effets thermiques pour optimiser le design, non seulement du point de vue électrique mais du point de vue électrothermique.

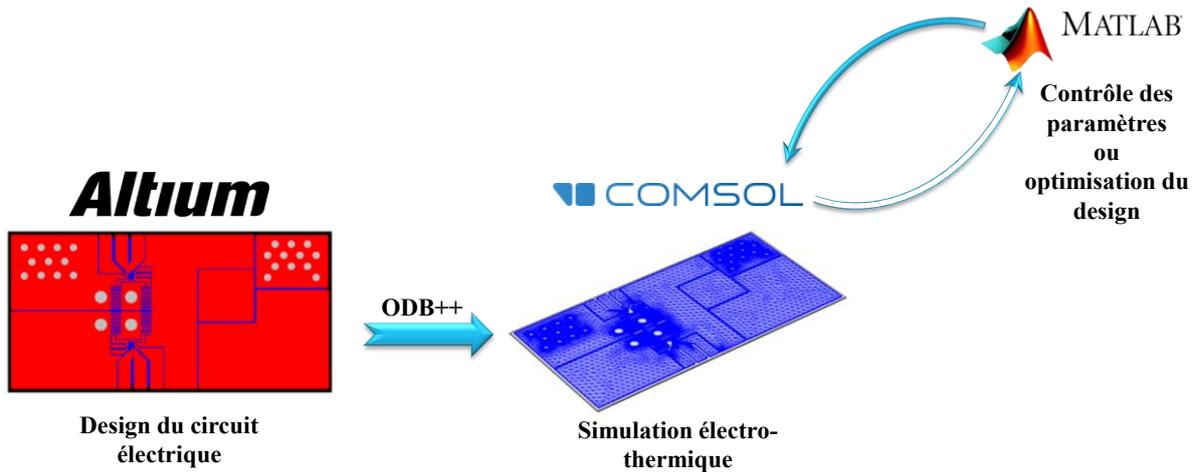


Figure 45 : Articulation des différents logiciels design/simulation/optimisation

Les simulations par éléments finis ont donc été utilisées sur le prototype dans le but de quantifier l'influence de chaque paramètre sur la valeur des inductances parasites du PCB. Ainsi, le design réalisé sous ALTIUM a été transféré sur COMSOL, au prix d'une simplification du design qui a permis de limiter le maillage et donc le temps de calcul. La Figure 46 présente le design électrique utilisé par le logiciel de simulation à éléments finis et le maillage correspondant. Le prototype est conçu avec : une couche active TOP contenant les composants, pistes, connectiques et mesures ; et une couche dénommée BOTTOM, qui est un plan de masse. Le plan de masse permet non seulement de réduire les inductances parasites des mailles latérales (ou a minima la contribution latérale de chaque maille), mais il permet également d'étaler la chaleur (effet *spreader*). Du point de vue de la compatibilité électromagnétique, le plan de masse offre un blindage mais implique également des condensateurs parasites.

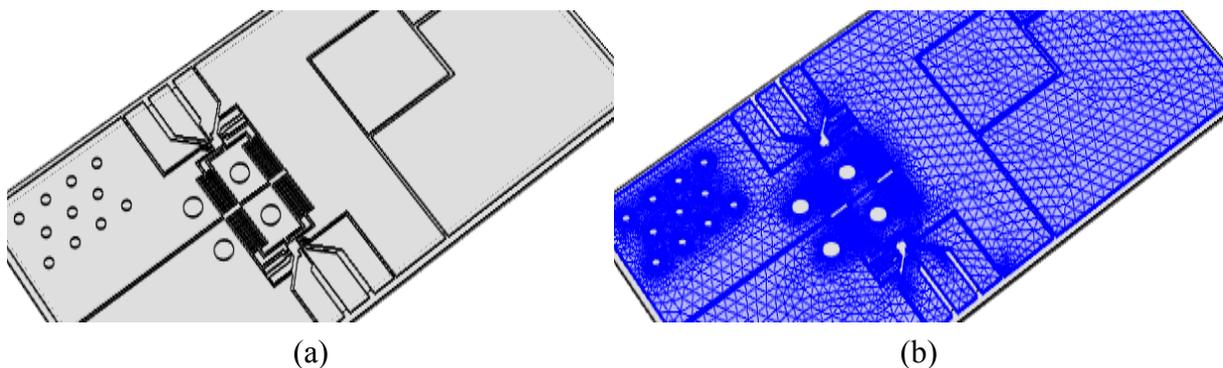


Figure 46 : Circuit électrique (a) et son maillage correspondant (b) pour les simulations à éléments finis

2.4.4 Optimisation des inductances parasites, analyse paramétrique

Les Figure 47 et Figure 48 présentent les deux mailles du prototype qui ont été simulées. La maille « mailleP » correspondant à l'une des deux mailles de puissance, et la maille « mailleC » à l'une des quatre mailles de commande. Si les quatre mailles de commande sont relativement similaires, les deux mailles de puissance diffèrent légèrement. La première maille de puissance « mailleP » qui sera étudiée par la suite est composée de deux semi-conducteurs et d'un ensemble de condensateur C_F . La seconde repérée « P2 » sur le schéma est composée de deux ensembles de condensateurs et deux semi-conducteurs. La maille « mailleP » a été choisie pour l'étude parce qu'elle permet d'évaluer l'importance des paramètres géométriques de la maille sans pour autant laisser trop de degrés de liberté et qu'elle est semblable à une cellule de commutation classique.

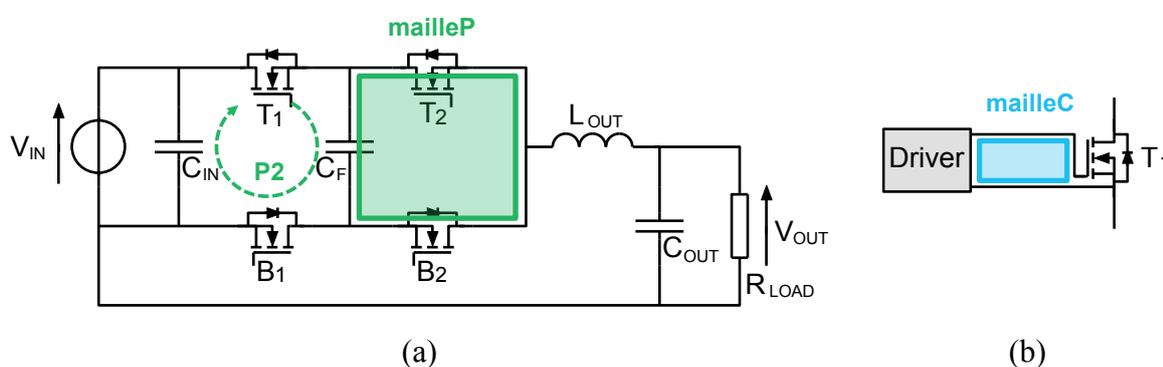


Figure 47 : Schéma électrique des mailles du convertisseur qui ont été simulées : (a) maille de puissance référencée « mailleP » ; (b) maille de commande référencée « mailleC »

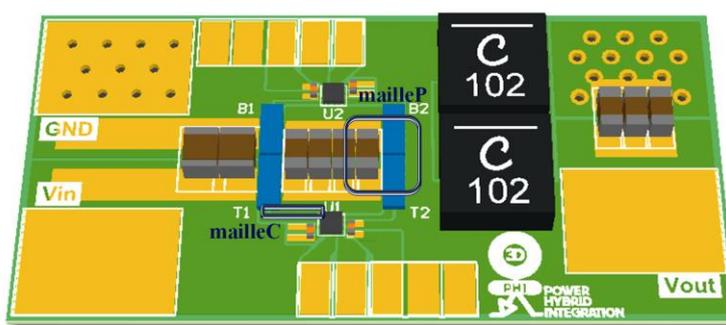


Figure 48 : Exemple des mailles traitées du PCB ; référencées « mailleP » et « mailleC »

2.4.4.1 Maille de puissance

La maille de puissance nécessite une attention particulière. L'inductance de puissance va agir sur les pertes mais surtout sur la surtension aux bornes des composants. Lors d'une

commutation, l'inductance provoque une surtension à l'amorçage et une sous-tension au blocage. L'influence sur les pertes va dépendre du composant et du mode de fonctionnement. Dans notre cas, [25] montre que l'influence sur le rendement est faible, puisque l'énergie dissipée en plus à l'amorçage est compensée par celle économisée au blocage, le ratio dépendant du composant et des caractéristiques du circuit. En revanche l'influence sur la surtension est beaucoup plus déterminante sur la fiabilité du convertisseur. En effet, la vitesse de transition du courant atteignait déjà 4.5 A/ns pour les composants EPC de première génération [48], impliquant une surtension de 4.5 V/nH. Une inductance de quelques nano-Henry devient alors rapidement un risque pour le convertisseur. Avec une inductance non maîtrisée et des composants classiques Si, il est déjà fréquent d'appliquer un coefficient de sécurité de 50 % à 100 % ; l'utilisation de composants encore plus rapides à base de GaN peut être d'autant plus pénalisante. Pourtant, il suffit d'analyser la figure de mérite (**Erreur ! Source du renvoi introuvable.**) pour se convaincre qu'une hausse de la tenue en tension implique une dégradation du rendement pour une même technologie et donc que cette marge de sécurité doit être réduite pour améliorer les performances du convertisseur.

Les paramètres que nous allons faire varier afin de quantifier leur impact sur la valeur des inductances parasites du PCB sont présentés à la Figure 49. Il s'agit de : l'épaisseur de cuivre e ; la distance entre les plans de cuivre (TOP et BOTTOM) d ; la distance inter-électrode des condensateurs l ; la largeur des condensateurs L ; et le recul des condensateurs par rapport aux semi-conducteurs r . La Figure 50 est une illustration du modèle utilisé pour les simulations, après qu'il ait été simplifié et épuré au maximum, pour limiter le maillage et donc l'espace mémoire nécessaire.

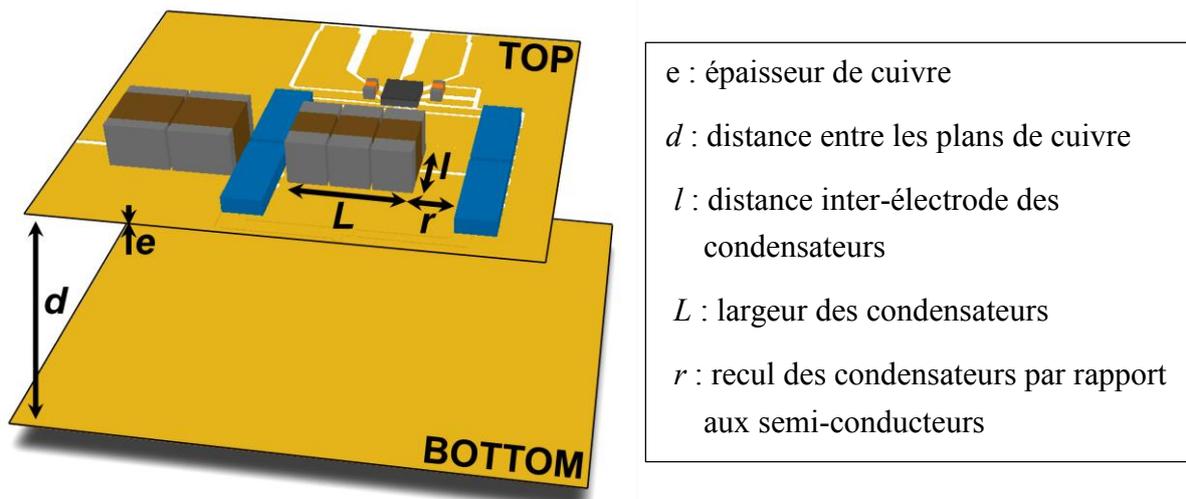


Figure 49 : Présentation des paramètres modifiés au cours des simulations de la maille de puissance

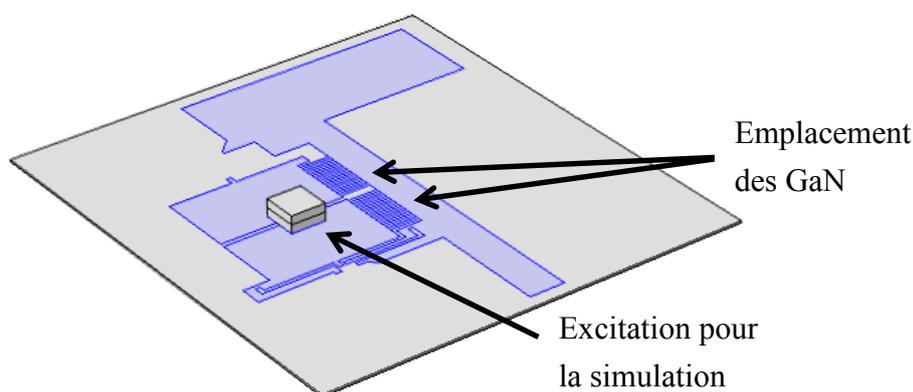


Figure 50 : Image du design simplifié et épuré pour la simulation de la maille de puissance des éléments parasites par éléments finis

Influence de de la fréquence :

Les fréquences des phénomènes liés à la commutation dépendent du composant lui-même, des paramètres du circuit et des composants discrets associés. Ces fréquences ne sont donc pas figées mais dépendantes de l'ensemble des paramètres. La détermination et l'évaluation de l'ensemble des phénomènes et des fréquences associées peuvent rapidement devenir lourdes et fastidieuses. Afin de simplifier l'étude, une seule fréquence peut être considérée dès lors que l'inductance déterminée est suffisamment constante sur une large plage de fréquence. Ainsi, les conditions particulières n'ont pas à être déterminées précisément, et une seule campagne de simulation suffit, à une fréquence appartenant à la plage de fréquence en question.

La Figure 51 montre que l'inductance du PCB peut être considérée comme constante sur une large bande de fréquence, en l'occurrence la variation est de $\pm 6\%$ sur une plage de fréquence allant de 3 MHz à 500 MHz. Ceci nous permet de déterminer la valeur de l'inductance pour une fréquence, fixée par la suite à 10 MHz, et de la considérer identique quelle que soit la fréquence appartenant à la bande 3 MHz-300 MHz. La méthodologie est donc validée du point de vue de la fréquence et l'ensemble des paramètres peut être étudié.

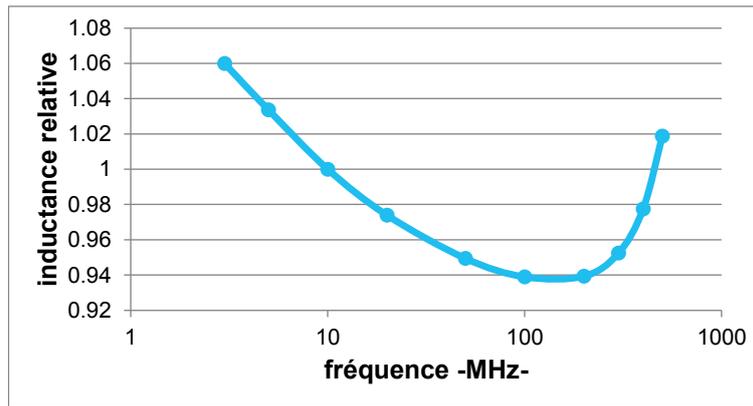


Figure 51 : Influence de la fréquence sur l'inductance parasite de la maille de puissance

Point de référence :

Il faut en revanche remarquer que l'on considère chacun des paramètres indépendamment des autres sans considérer de phénomène de couplage, ce qu'il faudra valider par la suite. Un point de référence a été choisi, cas typique de dimensionnement étant données les contraintes. Ce point de référence considéré est le suivant, commun à toutes les séries de simulations, et donnant pour résultat 1.22 nH :

- Fréquence : $f = 10$ MHz
- Épaisseur de cuivre : $e = 70$ μm
- Épaisseur d'isolant entre les plans (ici du FR4) : $d = 125$ μm
- Recul des condensateurs : $r = 3$ mm
- Distance inter-électrodes du ou des condensateurs : $l = 2$ mm
- Largeur du ou des condensateurs : $L = 2$ mm

Influence de l'épaisseur de cuivre e :

L'épaisseur de cuivre est exploitée lorsqu'il s'agit de limiter les pertes résistives ou d'étaler la chaleur au sein du PCB. Il est tout aussi légitime de se demander si l'épaisseur de cuivre peut avoir un impact sur l'inductance parasite ou encore sur l'efficacité du plan de masse. Ainsi, deux essais sont réalisés : un avec un plan de masse éloigné de la maille permettant de quantifier l'impact sur l'inductance propre, et un avec un plan de masse à distance relativement faible permettant d'apprécier l'effet sur le plan de masse. La Figure 52 montre que l'influence de l'épaisseur du plan de masse est négligeable dans cette plage de variation dans un cas comme dans l'autre. L'épaisseur de cuivre peut donc être fixée en fonction de la faisabilité technologique, des effets thermiques, sans se préoccuper des inductances parasites.

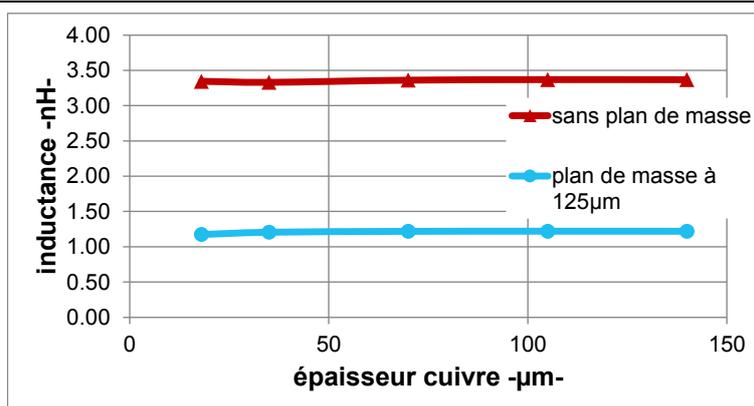


Figure 52 : Influence de l'épaisseur de cuivre sur l'inductance parasite de la maille de puissance

Influence de la distance inter-plans d :

La distance entre les deux plans influe sur l'épaisseur globale du PCB. L'isolant, en l'occurrence du FR4, qui sépare les deux plans doit être suffisamment épais pour tenir la tension, et éventuellement donner une certaine rigidité au PCB. D'un autre côté, cette couche isolante électrique est également un « mauvais » conducteur thermique ($\approx 0.3 \text{ W/m.K}$ plus de mille fois moins que du cuivre), ce qui tend à vouloir minimiser son épaisseur. Enfin, la Figure 53 montre un intérêt particulièrement marquant à rapprocher les deux plans. En rapprochant les deux plans, on augmente l'effet du plan conducteur sur l'inductance. Une asymptote visible nous permet de conclure qu'un plan de masse n'a d'intérêt que s'il est suffisamment proche. Un blindage qui serait disposé à plus de quelques millimètres n'aurait aucun intérêt sur l'inductance parasite de la maille de puissance.

On remarque également que l'intérêt est décuplé à très faible distance. Si l'inductance n'est réduite que de 20 % à 1 mm, le gain est de 50 % à 250 µm et de quasi 70 % à 90 µm. Pourtant, aucune simulation pour des épaisseurs inférieures à 90 µm n'a été menée. Bien que la technologie nous permette d'utiliser des pré-imprégnées de 24µm (deux minimum), menant après laminage à une épaisseur de l'ordre de la quarantaine de micron, la rigidité mécanique du PCB devient alors critique⁷.

⁷ La tenue en tension serait pourtant compatible étant donnée la tension de rupture, approchant les 750V pour cette épaisseur.

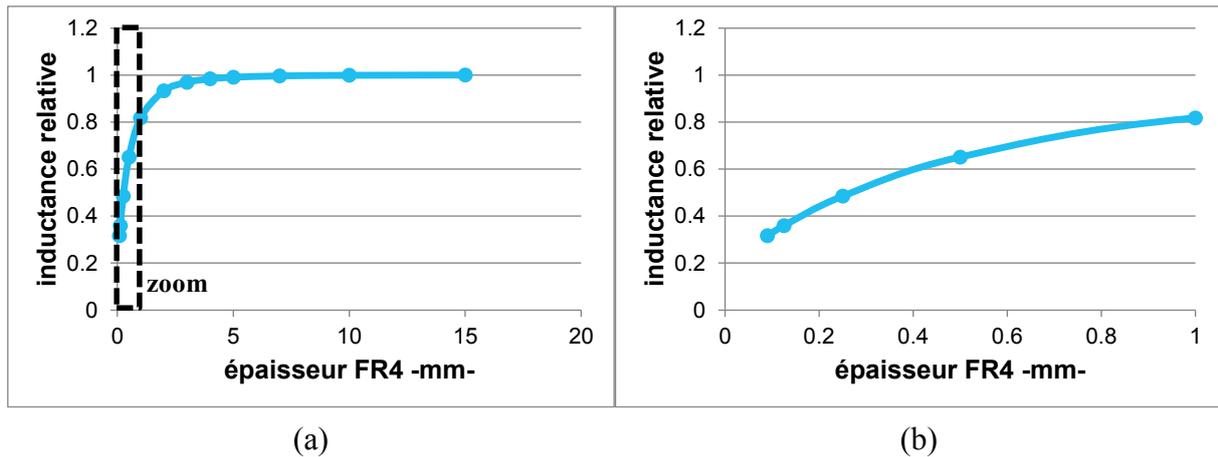


Figure 53 : Influence de la distance plan de masse-maille de commutation sur l'inductance parasite de la maille de puissance (a) vue globale (b) zoom pour de faibles épaisseurs

Influence du recul r et de la distance inter-électrodes l :

Le recul r correspond à la distance minimale entre les condensateurs et les semi-conducteurs, et la distance inter-électrodes l rend compte de la longueur des condensateurs (donc de boîtier du/des condensateurs), comme exposé sur la Figure 54. Dans un cas comme dans l'autre, une augmentation de la valeur du paramètre augmente la surface de la boucle, dégradant ainsi l'inductance de la maille. Cette évolution est linéaire dans les deux cas pour la plage présentée Figure 54.

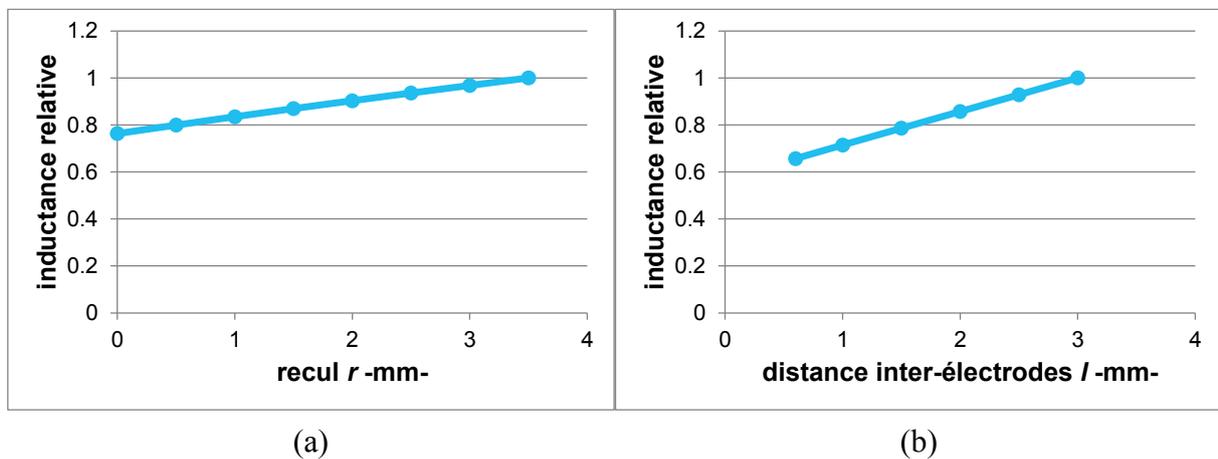


Figure 54 : Evolution de l'inductance parasite de la maille de puissance pour une modification de la surface de la maille par (a) le recul r (b) la distance inter-électrodes.

Influence de la largeur des condensateurs L :

La largeur des électrodes correspond à la largeur du boîtier et à la mise en parallèle de condensateurs. Si la mise en parallèle de condensateur est largement utilisée pour réduire l'inductance parasite des condensateurs eux-mêmes, le but est ici de quantifier l'intérêt sur l'inductance parasite du PCB. La Figure 55 montre que l'augmentation de la largeur des

électrodes produit une réduction significative de l'inductance. Globalement est pour la plage concernée, doubler la largeur des électrodes permet de diminuer de 20% la valeur de l'inductance. En revanche, augmenter d'une distance fixe la largeur des électrode a d'autant plus d'effet que la largeur des électrodes est faible.

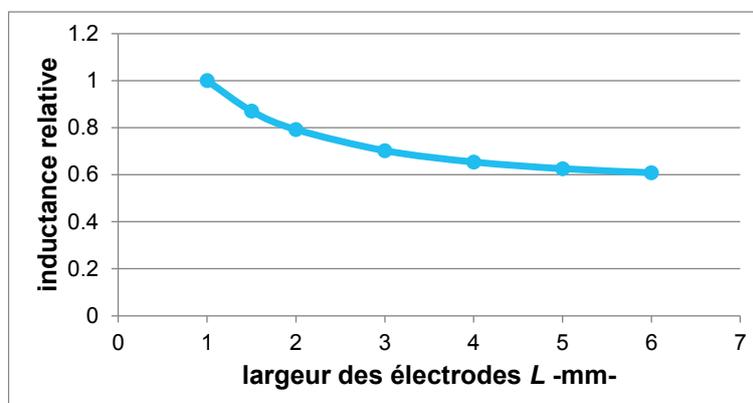


Figure 55 : Influence de la largeur des électrodes des condensateurs L sur l'inductance parasite de la maille de puissance

Quid du découplage des paramètres :

Le raisonnement qui a été proposé ici admet que chaque paramètre agit indépendamment des autres permettant de réduire le nombre de simulation et d'étudier l'influence de chaque paramètre de manière isolée. Afin de confirmer ce découplage, une simulation a été menée pour évaluer l'inductance la plus faible possible et la comparer à la réduction individuelle de chaque minimisation individuelle. Pour cela, l'épaisseur de FR4, le recul des condensateurs et la distance inter-électrodes ont été minimisés tandis que la largeur des condensateurs a été maximisée. Cet ensemble de paramètres nous amène à une inductance minimale de 0.5 nH (506 picoHenry). Si l'on considère maintenant l'inductance correspondant au point de référence (1.22 nH), et le gain de chaque optimisation individuelle, la valeur de l'inductance obtenue est alors de 502 pH. Le raisonnement considérant les paramètres découplés est donc cohérent. L'ensemble des paramètres amenant à cette valeur sont :

- Fréquence : $f = 10\text{MHz}$
- Épaisseur de cuivre : $e = 70\mu\text{m}$
- Épaisseur d'isolant entre les plans (ici du FR4) : $d = 90\mu\text{m}$
- Recul des condensateurs : $r = 0\text{mm}$
- Distance inter-électrodes du ou des condensateurs : $l = 0.6\text{mm}$
- Largeur du ou des condensateurs : $L = 6\text{mm}$

Positionnement par rapport à l'état de l'art :

La valeur minimale obtenue ici de 502 pH est à comparer à quelques valeurs de référence. Les valeurs de référence sont issues de publication utilisant des composants GaN de EPC

permettant une comparaison des plus légitimes, avec qui plus est des valeurs particulièrement faibles. Dans [23], N. VIDEAU obtient une inductance parasite expérimentale estimée à 520 pH par l'utilisation d'une maille verticale optimisée. Cette valeur est particulièrement pertinente car elle prend en compte l'inductance parasite du PCB mais également celle liée au câblage et aux composants discrets. En revanche, la maille est de type vertical avec un retour sur une couche interne pour minimiser la surface, chose que le cahier des charges que nous nous sommes imposé nous interdit. La partie de l'inductance liée au PCB a été estimée à 340 pH par simulation. Dans [47], D. REUSCH obtient une maille estimée par simulation à 1.19 nH grâce à une maille horizontale et 890 pH grâce à une maille verticale. Ces valeurs sont obtenues par simulation et ne prennent en compte que la valeur liée au PCB, tout comme le travail présenté ici. La maille verticale utilise, ici aussi, une couche interne comme retour pour minimiser la surface de la maille. Ce même auteur dans [49] propose une maille verticale optimisée dont l'inductance parasite du PCB vaut environ 400 pH. Le concepteur utilise une couche interne distante de 100 μm de la couche principale pour minimiser l'inductance parasite de la maille de puissance.

La minimisation proposée ici et référencée « ce travail » est comparée à l'état de l'art au Tableau 7. La valeur obtenue au cours de ce travail est donc cohérente par rapport aux designs de la littérature. La maille devant être de type horizontale, elle offre alors une valeur minimale et se place de manière concurrentielle par rapport à l'état de l'art utilisant des composants GaN avec boîtier LGA.

	Inductance parasite [pH]	Type de maille	Informations
[23]	340	verticale	Valeur simulée
	520	verticale	Valeur expérimentale incluant l'environnement
[47]	890	verticale	Valeur simulée
	1.19	horizontale	Valeur simulée
[49]	400	verticale	Valeur expérimentale incluant l'environnement
Ce travail	502	horizontale	Valeur simulée

Tableau 7 : Comparaison de la valeur de l'inductance parasite de la maille de puissance appliquée aux designs optimisant cette inductance

2.4.4.2 Maille de Commande

La maille de commande implique une inductance parasite dans le circuit de commande. Cette inductance entraîne des surtensions et oscillations au niveau de la grille qui peuvent détruire le composant. La Figure 56 issue de [23] rend compte de la zone de défaillance, à seulement 1V de la tension de grille optimale. Par ailleurs l'inductance de commande peut

rendre le comportement des semi-conducteurs non maîtrisé, modifier les pertes en commutation, mener à un temps de commutation plus élevé (modifiant les pertes et le déphasage des commandes). Etant donné ces éléments, il paraît alors souhaitable de placer le driver au plus près du composant et d'ajouter un plan de masse aussi proche que possible afin de réduire l'inductance de la maille de commande et les conséquences qui l'accompagnent.

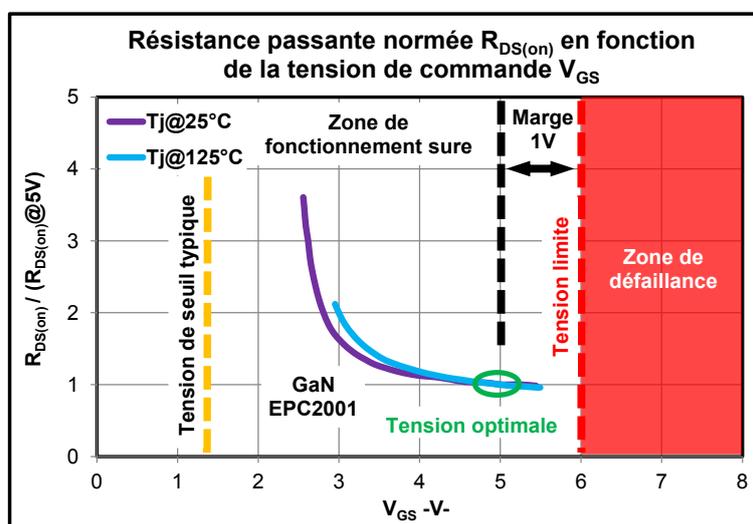


Figure 56 : Résistance passante normalisée $R_{DS(on)}$ d'un transistors 100V GaN de EPC à 25°C et 125°C tiré de [23]

Pourtant, placer un driver par composant implique un plus grand nombre de composants (circuit d'allumage, éventuellement alimentations isolées, isolateurs...). Cette solution minimiserait donc les éléments parasites sans pour autant fournir un compromis acceptable pour nos objectifs, qui correspondent à un compromis entre les performances électriques, thermique et la simplicité de réalisation.

Une solution utilisant un driver commandant deux transistors a donc été choisie, limitant le nombre de composants et l'empreinte de ces derniers (Chapitre 1). Cette configuration est simulée afin que l'influence du plan conducteur et de l'épaisseur de cuivre soient quantifiées. La Figure 57 présente la partie commande une fois simplifiée et épurée, qui est simulée par la suite.

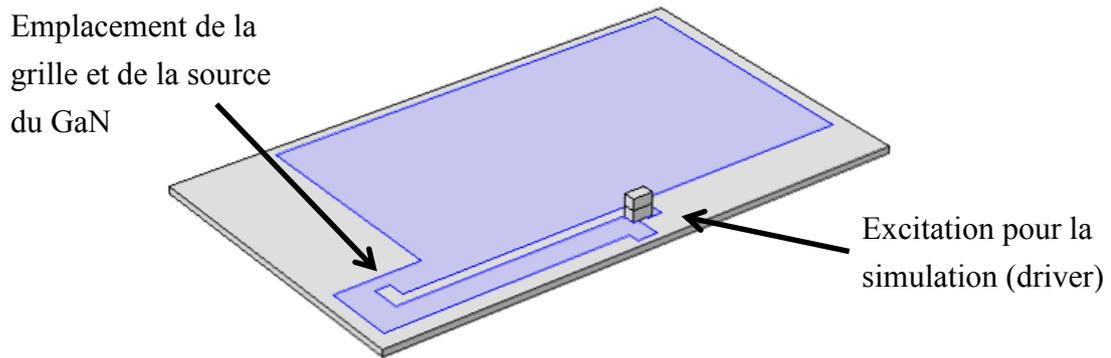


Figure 57 : Image du design simplifié et épuré pour la simulation des éléments parasites de la maille de commande par éléments finis

Influence de la fréquence :

Ici aussi, l'influence de la fréquence doit être quantifiée pour valider la plage de simulation. Sur la plage de fréquence 2MHz-2GHz, la variation est de +8%/-11%, Figure 58, ce qui nous permet de considérer l'inductance constante sur toute cette plage de fréquence. Un point de référence correspondant à un design probable et typique a été défini. Ce point de référence considéré est le suivant, commun à toutes les séries de simulation, et donnant pour résultat 1.93nH :

- Fréquence : $f = 10\text{MHz}$
- Epaisseur de cuivre : $e = 70\mu\text{m}$
- Epaisseur d'isolant entre les plans (ici du FR4) : $d = 125\mu\text{m}$

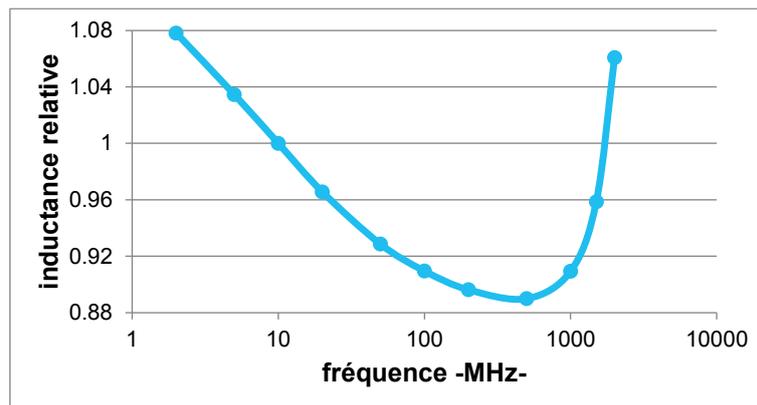


Figure 58 : Influence de la fréquence sur l'inductance parasite de la maille de commande

Influence de l'épaisseur de cuivre e :

Comme dans le cas de la maille de puissance, l'épaisseur de cuivre pourrait avoir un impact sur l'inductance parasite du PCB. Deux simulations ont là aussi été menées afin de quantifier l'apport d'une augmentation de l'épaisseur de cuivre pour le cas d'un plan de masse

placé à 125 μm de la couche TOP, et pour le cas ne comportant pas de plan de masse. La Figure 59 nous montre que l'épaisseur de cuivre peut être considérée comme n'ayant aucune influence dans cette plage de variation sur l'inductance parasite, que ce soit avec ou sans plan de masse.

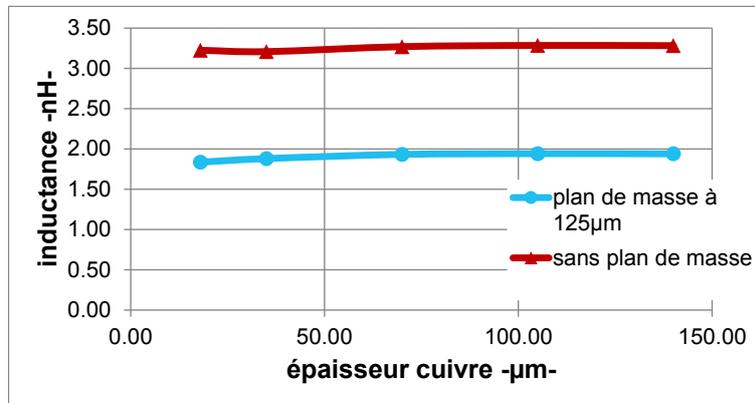


Figure 59 : Influence de l'épaisseur de cuivre sur l'inductance parasite de la maille de commande

Influence de la distance inter-plans d :

Tout comme pour le cas de l'inductance de puissance, la distance inter-plans va agir sur l'effet du plan conducteur. La Figure 60 montre que cette influence grandit à mesure que les deux plans se rapprochent. Si l'asymptote est quasiment atteinte pour des distances supérieures à 1mm, rapprocher les plans à 250 μm permet de réduire de 24% l'inductance parasite du PCB, et de 40 % à 125 μm . Les simulations ont été menées jusqu'à 50 μm où la réduction atteint 60 %. On remarque que l'influence est plus faible ici que pour le cas de l'inductance de puissance où la réduction était de 70% à 90 μm . Ceci est dû à la forme de la maille. Malgré cela, l'effet du plan conducteur est considérable sur cette maille latérale lorsque la distance est faible. Ainsi, la configuration choisie nous amène à une inductance de commande due au PCB de 1.32nH correspondant aux paramètres :

$$\left\{ \begin{array}{l} \text{Fréquence : } f = 10\text{MHz} \\ \text{Épaisseur de cuivre : } e = 70\mu\text{m} \\ \text{Épaisseur d'isolant entre les plans (ici du FR4) : } d = 50\mu\text{m} \end{array} \right.$$

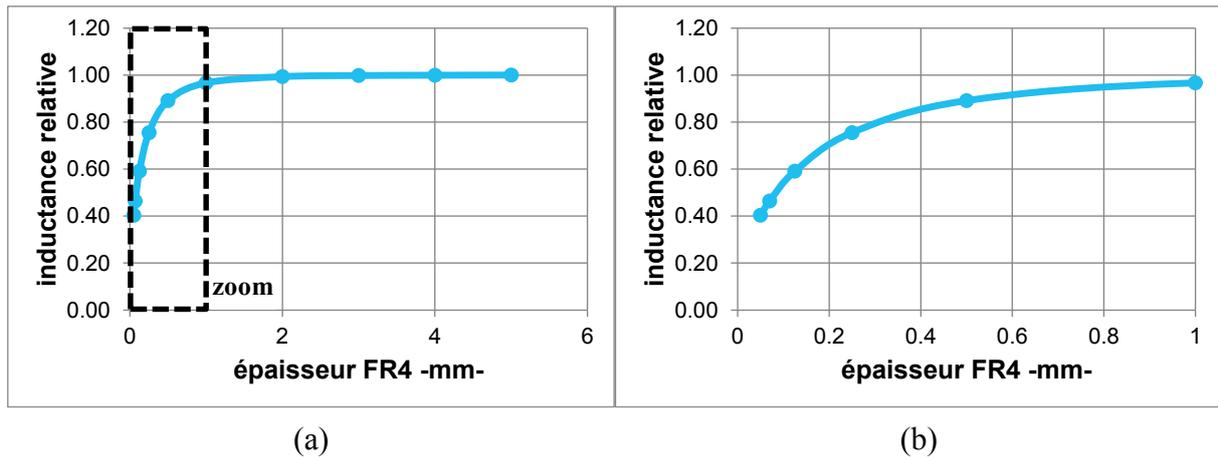


Figure 60 : Influence de la distance plan de masse-maille de commande sur l'inductance parasite de la maille de commande (a) vue globale (b) zoom pour de faibles épaisseurs

2.4.4.3 Inductances parasites du prototype proposé

Afin d'évaluer le prototype développé pour valider le dimensionnement et le fonctionnement du convertisseur avec des condensateurs classiques, des simulations ont été menées. Le prototype correspond à un compromis entre valeur des inductances parasites, limitation du nombre de composants et faisabilité technologique. Ainsi, comme précédemment expliqué, le prototype n'intègre que deux drivers ce qui augmente sensiblement l'inductance de la maille de commande. L'épaisseur inter-plans (correspondant au FR4 dans ce prototype) est limité à 125 μm pour des raisons de rigidité mécanique du PCB. Le prototype présenté Figure 61 correspond à ce convertisseur. Les simulations ont permis de quantifier la valeur des inductances parasites du PCB. La maille référencée « mailleP » possède une inductance parasite de 0.8 nH et la maille référencée « mailleC » une inductance parasite de 1.9 nH. L'ensemble des paramètres ayant mené à ces résultats sont :

- Fréquence : $f = 10\text{MHz}$ (simulation valide de 3MHz à 500MHz)
- Épaisseur de cuivre : $e = 70\mu\text{m}$
- Épaisseur d'isolant entre les plans (ici du FR4) : $d = 125\mu\text{m}$
- Recul des condensateurs : $r = 0\text{mm}$
- Distance inter-électrodes du ou des condensateurs : $l = 3.2\text{mm}$
- Largeur des condensateurs : $L = 6\text{mm}$

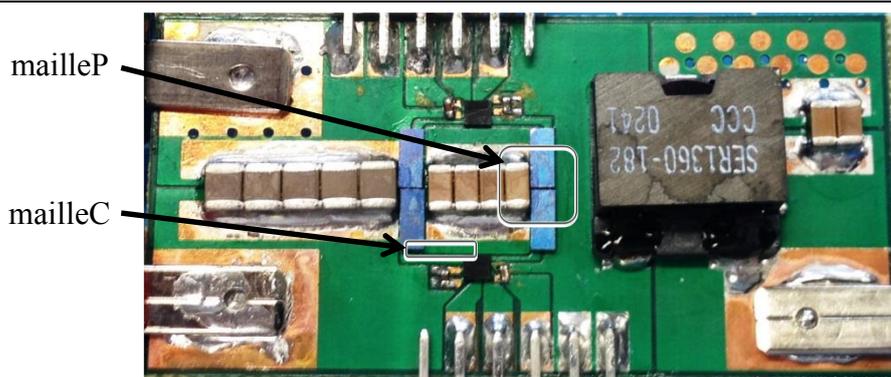


Figure 61 : Prototype dont la maille de puissance référencée « mailleP » est estimée à 0,8 nH et celle de commande référencée « mailleC » est estimée à 1,9 nH

La valeur de la maille de puissance peut être comparée aux références (§ 2.4.4.1). La valeur obtenue est cohérente, et étant donné le choix d'utiliser une maille horizontale, la valeur obtenue est même concurrentielle. En effet, la maille horizontale à laquelle est comparée ce design a été estimée à 1,19 nH, c'est-à-dire supérieure de 48% au design présenté ici.

Le prototype qui intégrera les condensateurs sérigraphiés, comme nous le verrons par la suite, donnera une inductance parasite du PCB de plus forte valeur concernant la maille de puissance mais permettra de réduire celle de la maille de commande.

2.4.5 Réduction des inductances parasites : règles de design

Pour la maille de commande comme celle de puissance, l'influence de l'épaisseur de cuivre est négligeable pour des valeurs classiques, simulées ici de 18 μm à 135 μm .

L'épaisseur d'isolant qui sépare la couche active du plan de masse a une influence majeure dans le cas de deux plans parallèles avec une maille latérale. En particulier, plus la valeur est faible et plus l'impact est important, la limite étant principalement la rigidité mécanique du PCB qui peut devenir un frein à la réduction de l'épaisseur (outre la tenue en tension).

La réduction de la surface de la maille agit également sur l'inductance parasite. Dans le cas de la maille de puissance, l'utilisation de condensateurs dont les électrodes sont plus rapprochées ou la réduction du recul entre les condensateurs et les semi-conducteurs diminue la surface permettant une diminution de l'inductance parasite.

L'utilisation de condensateurs en parallèle permet une réduction de l'inductance parasite du PCB. Outre le gain sur les éléments parasites des composants discrets, le gain sur

l'inductance parasite du PCB est important par l'utilisation de condensateurs aux plus larges électrodes.

La Figure 62 propose un résumé de l'influence de chaque paramètre sur l'inductance parasite du PCB de la maille de puissance, qui est révélatrice de l'influence des paramètres dans le cas général.

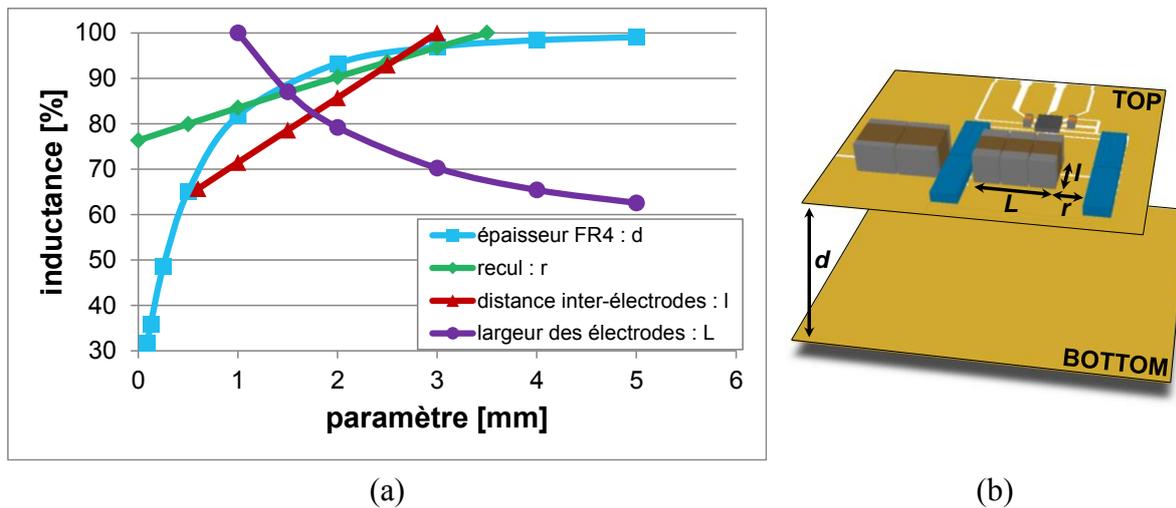


Figure 62 : Impact des différents paramètres sur l'inductance parasite du PCB de la maille de puissance

2.4.6 Conclusion et perspectives du design du PCB

Les simulations menées ont permis de confirmer les moyens de réduire les éléments parasites mais surtout de proposer une quantification des phénomènes et de l'impact de chaque paramètre. Le design optimal et celui proposé ont montré des valeurs faibles par rapport aux références avec ce type de composants et les compromis choisis. Des règles de design ont pu être tirées de ces simulations pour réduire les éléments parasites. Par ailleurs, ce travail montre un intérêt fort pour le prototypage virtuel dans le but de minimiser les éléments parasites. Il est en effet tout à fait envisageable de simuler le design puis de reboucler pour optimiser le design du point de vu global. L'intérêt est principalement une amélioration des éléments parasites mais aussi une réduction du temps de développement et du coût de ce dernier.

2.5 Mise en œuvre

2.5.1 Introduction

L'utilisation de solutions innovantes et de composants récents amène des questions de mise en œuvre. L'utilisation de condensateurs intégrés mène indubitablement à la question de l'assemblage que nous aborderons en premier lieu. Cette partie permettra d'appréhender la connexion électrique des condensateurs et les incidences sur les éléments parasites du PCB. Le report des composants GaN aux boîtiers LGA sera également abordée et plusieurs méthodes seront alors comparées pour établir un procédé préférentiel, et présenter un cycle de refusion type.

2.5.2 Assemblage des condensateurs

Les condensateurs doivent être plaqués sous le PCB et la connexion entre les deux ensembles est réalisée par des connexions qui traverseront le PCB comme illustré à la Figure 63. L'intérêt de cette solution est particulièrement marqué sur les inductances parasites et les aspects thermiques. Malgré cela, la connexion traversante ajoute une inductance parasite à laquelle il faut ajouter celle du PCB et des condensateurs.

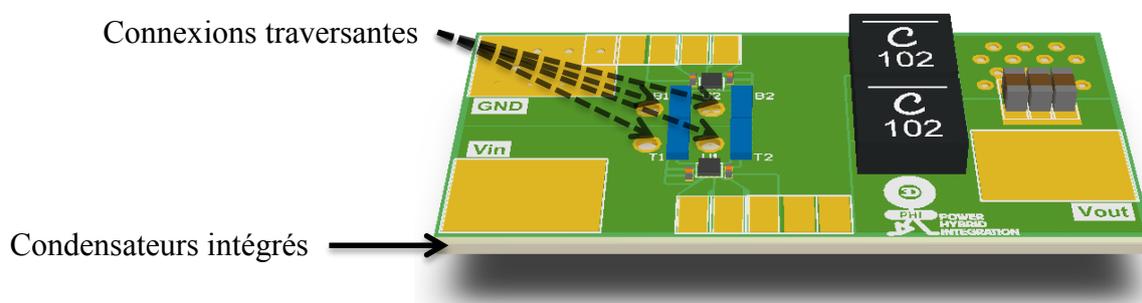


Figure 63 : Connexions traversantes permettant de connecter les condensateurs au PCB

Assemblage mécanique des condensateurs :

La mise en œuvre des condensateurs a nécessité l'ajout d'une couche ayant pour fonction l'isolation électrique et le maintien mécanique. Le matériau choisi et utilisé est une feuille adhésive à base d'acrylique Pyralux® FR0200 commercialisée par DuPont™. Cette feuille de faible épaisseur (51 μm) possède une tenue diélectrique suffisante (118 kV/mm soit 6 kV pour cette épaisseur), avec une faible conductivité thermique (0,2 W/m.K). L'assemblage a été fait par laminage, sous des conditions de pression de 14 à 28 kg/cm², de température avoisinant les 200 °C et ce durant 1h. Cet assemblage permet de rendre le PCB et les condensateurs solidaires, avec une faible épaisseur et une faible résistance thermique, Figure 64.

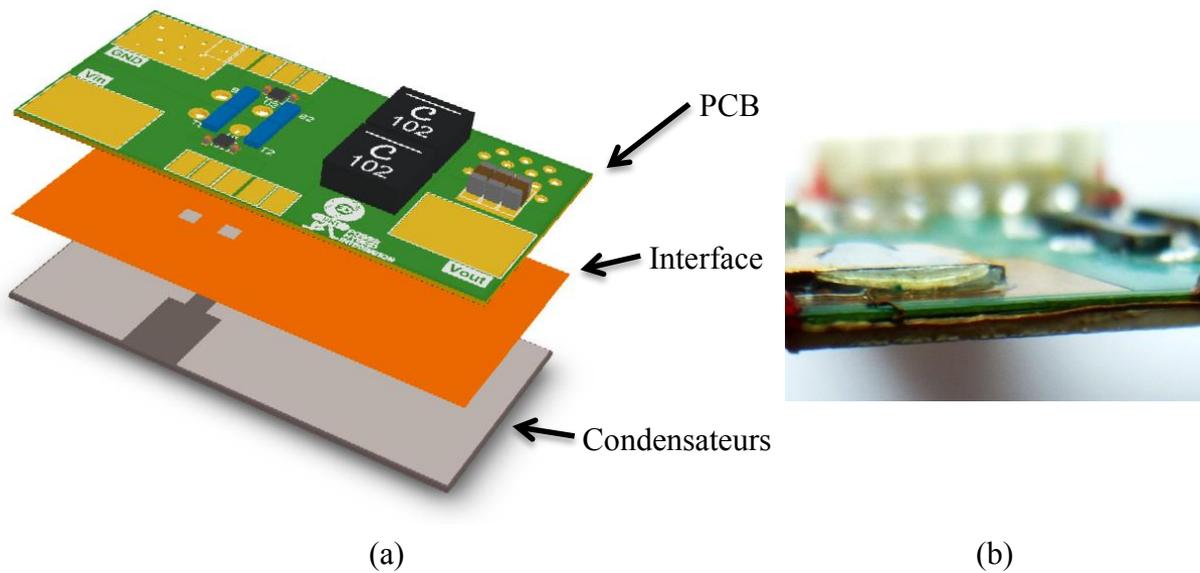


Figure 64 : Assemblage du PCB et des condensateurs via une interface permettant un maintien mécanique et une isolation électrique (a) illustration de principe (b) photo de côté du prototype après assemblage

Inductances parasites :

Du point de vue des éléments parasites, la Figure 65 montre que la surface des mailles de commande est nettement réduite tandis que celle de puissance est légèrement dégradée. Des simulations par éléments finis comme celles menées précédemment (§ 2.4.4) ont permis de conclure que l'inductance parasite du PCB de la maille de puissance est de 1 nH tandis que celle de commande est de 1.35 nH. Une réduction de 29 % sur la valeur de la maille de commande a été possible au prix d'une dégradation de 25% de la maille de puissance. Malgré cela, l'inductance parasite du PCB de la maille de puissance reste faible. Le Tableau 8 présente la valeur des éléments parasites des deux prototypes. Par ailleurs et pour s'affranchir du compromis entre l'inductance parasite de la maille de commande et celle de la maille de puissance, l'utilisation de quatre *drivers* au lieu de deux pourrait être envisagée, au prix d'une augmentation du nombre de composants.

La comparaison aux références est instructive (§2.4.4.1). Les mailles de puissance optimales sont estimées, pour la partie liée au PCB à 340 pH dans [23] , 400 pH dans [49] et 890 pH dans [47] ce qui est plus faible que les valeurs obtenues ici. En revanche, suivant la contrainte nous imposant une maille horizontale, la valeur obtenue en [47] est de 1.19 nH qui est supérieure de 19 % à celle du prototype ici proposé. Le prototype est donc très concurrentiel vis-à-vis de l'état de l'art général, et meilleur que l'état de l'art avec maille horizontale.

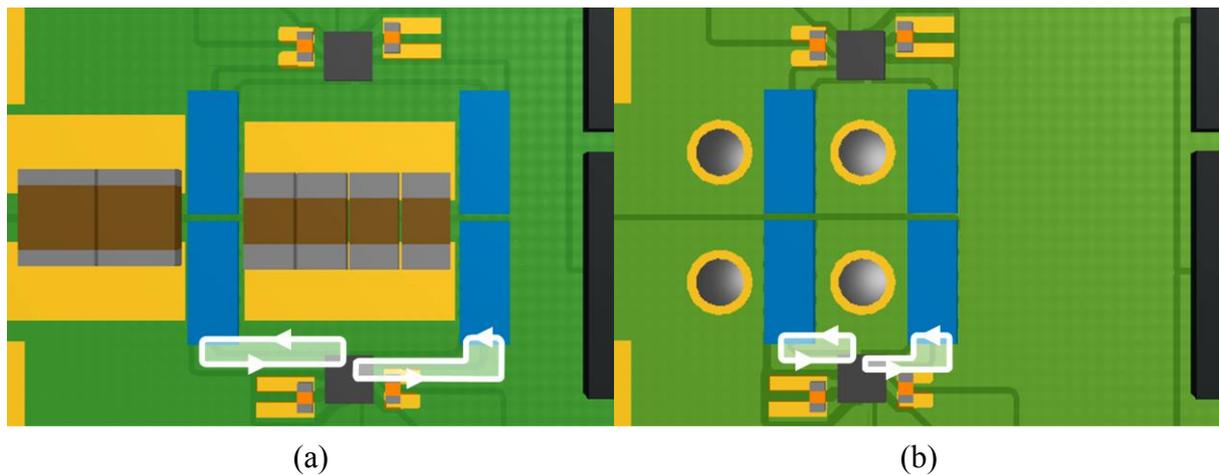


Figure 65 : L'utilisation de condensateurs intégrés permet de réduire les inductances parasites du PCB de 29 % au niveau des mailles de commande pour atteindre 1.35 nH. (a) cas classique, (b) cas avec condensateurs intégrés

	Design classique	Design avec condensateurs intégrés
Maille de puissance	0.8 nH	1 nH
Maille de commande	1.9 nH	1.35 nH

Tableau 8 : Comparaison des inductances parasites du PCB de la maille de puissance et de commande pour un design classique et un design avec condensateurs intégrés

Solution thermique innovante :

Comme il a été montré précédemment, les composants GaN sont très performants et attrayants. En revanche, leur surface d'échange est réduite par rapport à des composants classiques de type D-PAK ou SO-8 par exemple (la surface d'un composant 100V-25A est typiquement 6 fois plus faible que celle d'un boîtier D-PAK ou 3 fois plus faible qu'un boîtier SO-8), ce qui rend le refroidissement plus difficile. De plus, la résistance thermique des composant EPC2015 entre la jonction et le circuit imprimé (15 °C/W) est très supérieure à celle entre la jonction et le boîtier (2.1 °C/W). Ainsi, un refroidissement par le PCB peut efficacement être assisté par un refroidissement par le dessus des composants de puissance. Comme illustré à la Figure 66 sur le design avec des condensateurs céramiques MLCC classiques, ces derniers peuvent empêcher un refroidissement par le haut puisque les condensateurs conventionnels sont plus hauts que les composants GaN.

En intégrant les condensateurs de puissance la zone comportant les composants de puissance est libérée ce qui rend possible un refroidissement des composants GaN par le dessus, puisqu'ils deviennent alors les composants les plus hauts localement, Figure 67. De plus, ce

refroidissement peut être commun permettant alors de diminuer le coût technologique de l'assemblage et participant également à l'équilibrage de la température entre des différents semi-conducteurs. La solution envisagée est proposée à la Figure 67, et l'ensemble de la technologie et des processus sont maîtrisés au laboratoire Laplace.

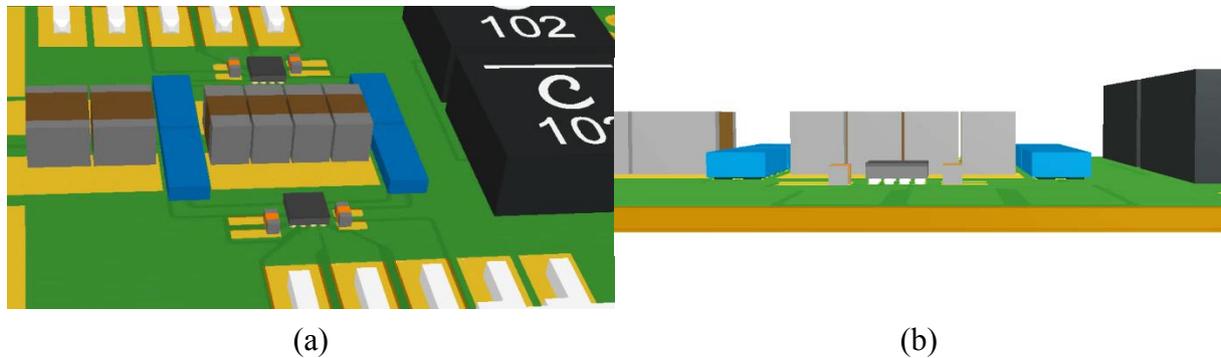


Figure 66 : Vue de la zone contenant les semi-conducteurs, les condensateurs classiques compromettent un refroidissement global des composants par le haut (a) vue global de la zone (b) vue de côté

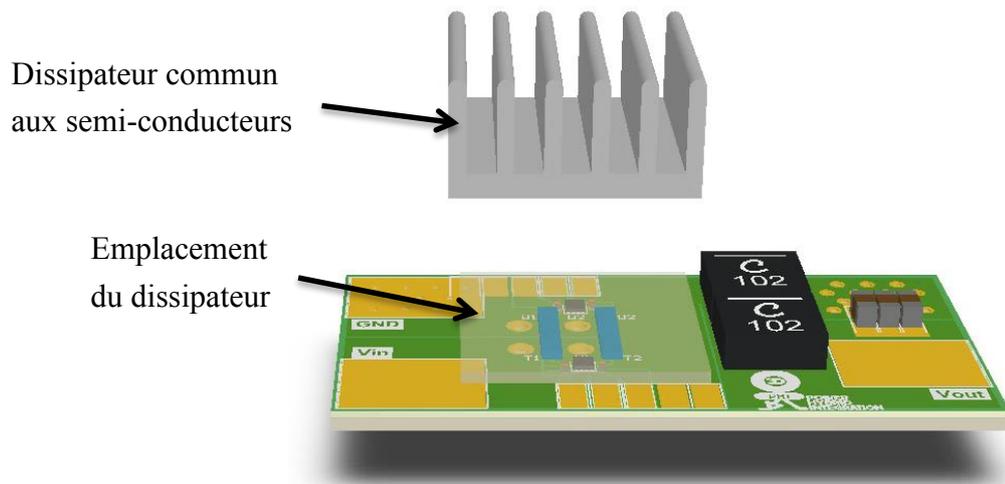


Figure 67 : L'intégration des condensateurs de puissance permet d'envisager un refroidissement global et commun des semi-conducteurs

2.5.3 Assemblage des composants et profil thermique

Les transistors GaN sont des composants performants grâce, entre autre, à un boîtier aux très faibles éléments parasites. Le Tableau 9 présente les caractéristiques des boîtiers de type LGA (Land Grid Array) des composants GaN de EPC et de celle de boîtiers couramment utilisés pour des composants Si de la même gamme de tension et courant. Les éléments des boîtiers LGA sont très faibles au regard de ses concurrents. La conception d'un tel boîtier est possible grâce à la structure latérale de ces composants, qui permet d'avoir l'ensemble des connectiques sur une même face, sans avoir recours au pontage (*bonding*).

	L_G (nH)	L_D (nH)	L_S (nH)	R_g (m Ω)	R_D (m Ω)	R_S (m Ω)
SO-8	2.06	0.48	0.83	9.44	0.13	0.96
LFPACK	1.64	0.10	0.54	0.73	0.10	0.14
DirectFET	0.09	0.44	0.09	0.22	0.39	0.23
GaN LGA	0.07	0.07	0.08	0.12	0.09	0.10

Tableau 9 : Résistances et inductances parasites de différents boîtiers à 1MHz tiré de [47]

La Figure 68 est une illustration du composant utilisé. Ce composant de faibles dimensions, typiquement trois fois plus petit qu'un DirectFET, est constitué de sources et de drains interdigités et distants de 200 μm . Ceci permet de réduire les éléments parasites du composant mais l'assemblage devient alors critique étant donné l'influence du report sur les performances électro-thermo-mécaniques. Pourtant, cette étape technologique est indispensable pour pouvoir assembler des convertisseurs de manière fiable et reproductible et devient encore plus essentiel lorsqu'il s'agit de convertisseurs multicellulaires au plus grand nombre de composants.

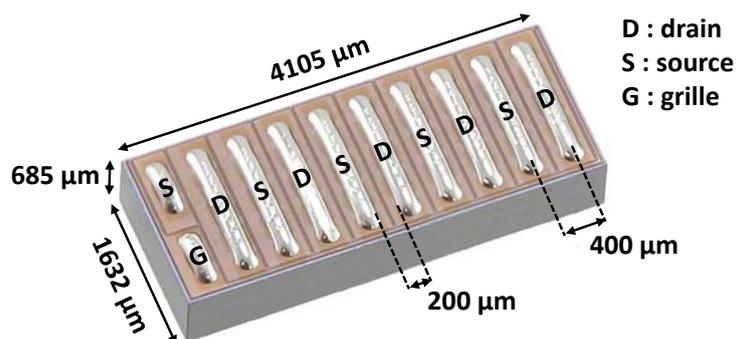


Figure 68 : Composant GaN utilisé EPC2015, vue de dessous

Avec l'arrivée de la deuxième génération de composant en 2011, EPC a proposé des composants répondant aux directives RoHS dont la brasure sans plomb (SAC) est plus délicate à mettre en œuvre que la brasure au plomb. Les domaines aéronautique, automobile ou militaire sont d'ailleurs exemptés de ces restrictions sur les matériaux polluants pour des raisons de fiabilité. Néanmoins, un effort doit être fait pour se diriger vers une électronique plus respectueuse de l'environnement dans ces domaines également, d'autant que le marché des composants plombés devient un marché de niche, impliquant un choix de composants restreint, des prix plus élevés, et des conditions d'approvisionnement plus contraignantes [50].

L'assemblage des composants est donc une étape technologiquement délicate qu'il convient d'aborder. Parmi les défauts potentiels d'assemblage des GaN que sont : défaut d'inclinaison, défaut de placement, défaut d'alignement, défauts liés à l'utilisation de flux,

défauts du joint de brasure, le dernier est sans doute le plus délicat à traiter. En effet, le laboratoire possède déjà une expérience solide sur les défauts d'alignement, de positionnement et d'inclinaison avec ce type de composant. Les défauts de brasure nécessitent une machine d'inspection à rayons-X pour être observés, ce qui augmente le temps et le coût de l'assemblage. Il convient alors d'améliorer le processus et de mettre en place une méthode suffisamment éprouvée afin de pouvoir s'affranchir de la vérification systématique de l'assemblage.

Parmi les défauts de brasure, les cavités au sein de la brasure (*voids*) sont reconnues comme source principale de défaillance de l'assemblage [51], [52]. Ces *voids* vont dégrader les performances thermiques, mécaniques, mais aussi électriques, en fonction de la taille, de l'emplacement et du nombre de cavités. Les standards IPC utilisés mondialement pour normaliser l'assemblage de composants électroniques recommandent ainsi un taux de cavités représentant moins de 25% de la surface pour des composants de type BGA. Les constructeurs, recommandent également des taux inférieurs à 25% pour des composants de type LGA afin de garantir une fiabilité suffisante [53].

Des images par rayons-X ont donc été réalisées avec le soutien de la plateforme technologique MICROPACC à Montauban pour évaluer différentes techniques d'assemblage de ces composants RoHS, comme illustré à la Figure 69. Pour chaque image, l'encadré rouge correspond à un traitement de l'image, permettant de mettre en avant les cavités formées au sein de la brasure, dont quelques-unes sont encadrées de rouge à la Figure 69-b. Les composants non brasés étant dépourvus de cavité, ceux-ci sont bien la conséquence de leur report. La méthode d'assemblage et le cycle thermique utilisés sont donc primordiaux pour améliorer la fiabilité de l'interconnexion.

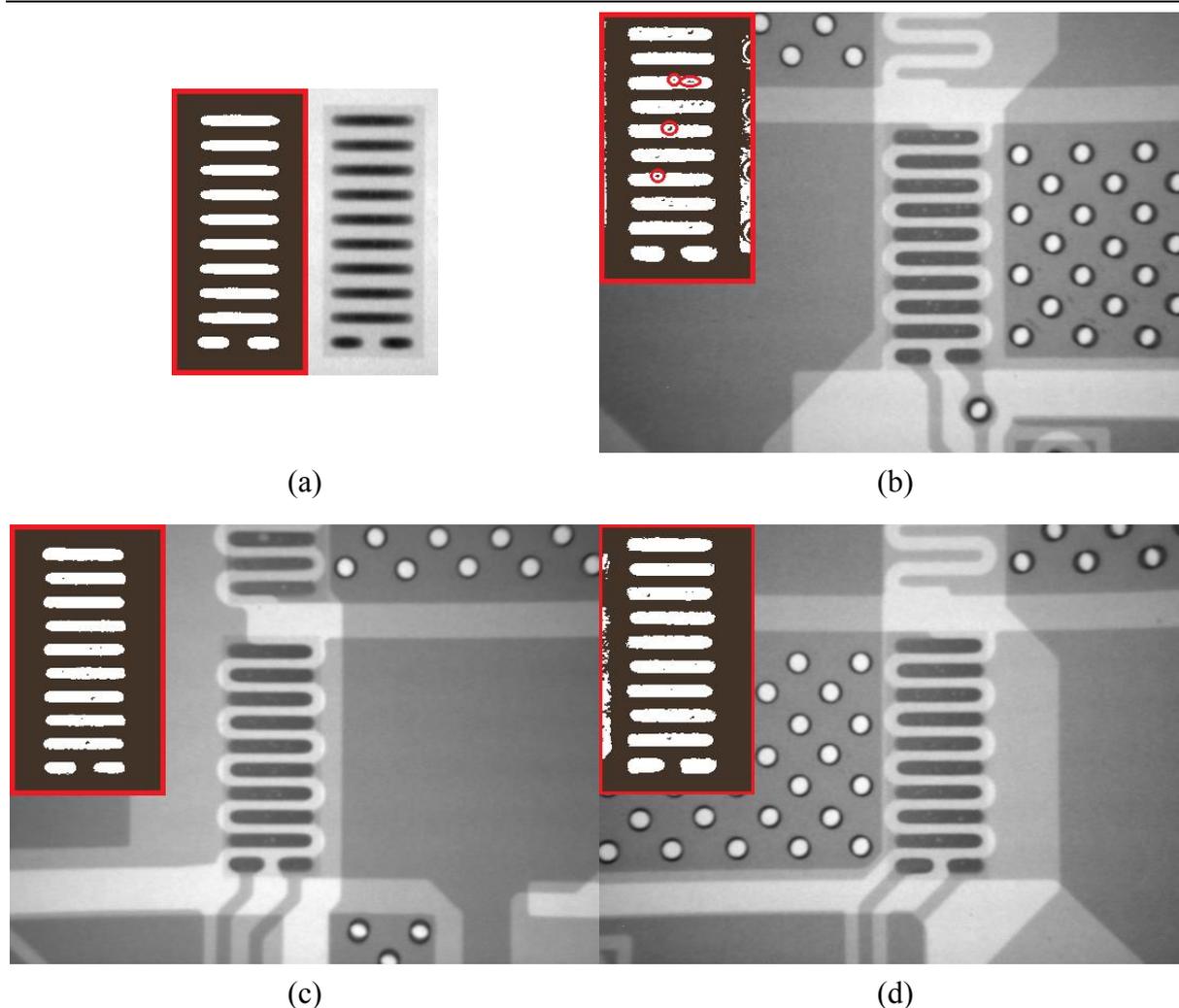


Figure 69 : Comparaison des voids au niveau des semi-conducteurs (a) avant brasure, (b) après brasure avec une plaque chauffante, (c) avec une machine de report et (d) après un passage au four à refusion.

Si chacune des méthodes remplit les conditions précédemment exposées en termes de surface de *voids* rapportée à la surface totale, on peut remarquer que la méthode proposée à l'aide d'une plaque chauffante et d'une buse manuelle à air chaud est nettement moins performante. En revanche, les techniques utilisant une machine de report ou un four à passage semblent très intéressantes. Ces deux dernières méthodes permettent de réduire d'un facteur 3 le nombre de pixel correspondant à des cavités, c'est-à-dire la surface qu'occupent les *voids*. Le taux est estimé à 2.4 ‰ et 2.5 ‰ pour la méthode utilisant la machine de report et le four à passage respectivement, tandis que le taux est estimé à 9 ‰ avec un assemblage utilisant plaque chauffante et air chaud. En plus de cette réduction de la surface occupée, le nombre de *voids* et leur taille ont aussi été réduits, améliorant ainsi la fiabilité de la brasure, et donc du convertisseur.

Ces deux méthodes aux taux de *voids* comparables sont pourtant très différentes. La première utilisant la machine de report Zevac est davantage destinée à du prototypage ou de la

réparation. Le cycle thermique est plus court et un seul composant est assemblé par cycle. La méthode arrive à ses limites avec l'augmentation du nombre de semi-conducteurs, autant pour le cyclage thermique de la carte que pour les conséquences sur les composants voisins ou même pour la formation de *voids* qui augmente avec le nombre de cycle [54]. La seconde méthode d'assemblage, qui utilise un four à passage possède l'avantage de pouvoir braser l'ensemble des composants en un seul passage mais implique d'avoir utilisé une machine de placement en amont. La Figure 70 présente la machine de report et le profil correspondant qui a été optimisé durant cette thèse.

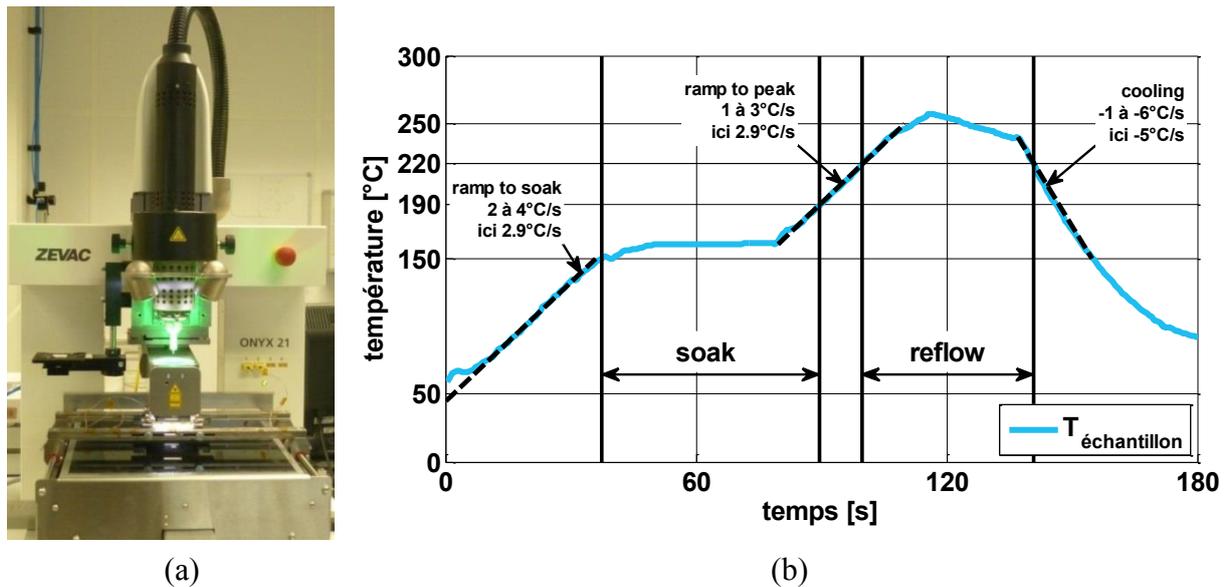


Figure 70 : (a) Machine de report et (b) le profil thermique du composant brasé

Sur le profil présenté, cinq zones peuvent être distinguées comme présenté au Tableau 10 ; elles sont représentatives d'un cycle de refusion classique, bien que les durées puissent varier selon la méthode. La première correspond à la montée en température de la carte jusqu'à la zone *soak*. Cette zone correspond à l'activation du flux qui intervient à partir de 150 °C à 160 °C et jusqu'à 190 °C. Durant cet intervalle de temps d'environ 30 secondes, le flux est activé permettant la désoxydation de l'interface à braser et l'amélioration de la mouillabilité de la brasure. Cette étape est indispensable pour améliorer la qualité et la fiabilité de la brasure. La zone suivante est de nouveau une montée en température pour atteindre la température de fusion de la brasure, ici de 217 °C. Afin de garantir cette température avec certitude, la brasure atteint 250 °C. Après les 40 à 60 secondes que dure cette phase de *reflow*, la carte est refroidie violemment de 1 °C/s à 6 °C/s pour éviter la formation de phases métallurgiques secondaires jusqu'à atteindre la température ambiante. Cette étape permet aussi d'assurer une fiabilité en limitant notamment la création de composés intermétalliques au niveau du joint brasé.

nom	rôle	température	durée
Ramp to soak	montée en température	2 à 4 °C/s	Jusqu'à 150 à 160 °C
Soak	stabilisation thermique / activation du flux	150-160 °C à 190 °C	30s
Ramp to peak	montée en température	1 à 3 °C/s	Jusqu'à dépasser 217 °C/s
Reflow	zone de refusion de la brasure	> 217°C	40 à 60 s
Cooling	refroidissement	-1 à -6 °C/s	Jusqu'à température ambiante

Tableau 10 : Zones typiques d'un profil thermique, températures du cycle de brasure des GaN utilisés

L'élaboration du profil est à la fois critique et délicate, particulièrement lors de l'utilisation d'une machine de report. Contrairement au four à passage, la machine de réparation visible à la Figure 70-a est ouverte et un flux de chaleur est concentré sur la pièce à braser en plus d'un préchauffage global de la carte par le dessous du substrat. L'environnement thermique alentour et l'inertie thermique de la carte vont donc jouer un rôle important en modifiant l'apport de chaleur nécessaire. Le profil consigne doit tenir compte de tous ces paramètres pour que la température effective soit celle voulue. Le profil est donc développé pour chaque prototype, et en fonction des masses thermiques présentes. Ce profil est potentiellement différent pour une même carte selon que certains composants sont présents ou non, ou alors pour deux composants suivant les masses thermiques environnantes (composant connecté au plan de masse notamment).

2.5.4 Conclusion et perspectives

Une solution technique a été proposée et implémentée pour lier mécaniquement le substrat capacitif et le PCB. La solution proposée permet une isolation électrique avec des performances thermiques intéressantes.

Les inductances parasites des PCB du prototype avec condensateurs classiques et du prototype avec condensateurs intégrés ont été comparées aux valeurs des prototypes de référence de la littérature avec des composants GaN de type LGA. Les mailles proposées sont les meilleures des mailles latérales.

2.6 Resultats expérimentaux

Le prototype de la solution proposée a été réalisé et est présenté à la Figure 71. Ce prototype qui a fait l'objet de deux publications [55] et [17] intègre deux cellules de

commutation, des drivers de type BGA et un filtre de sortie. Les condensateurs intégrés sont plaqués sous le PCB deux couches et les connexions traversantes permettent de les relier à la partie puissance.

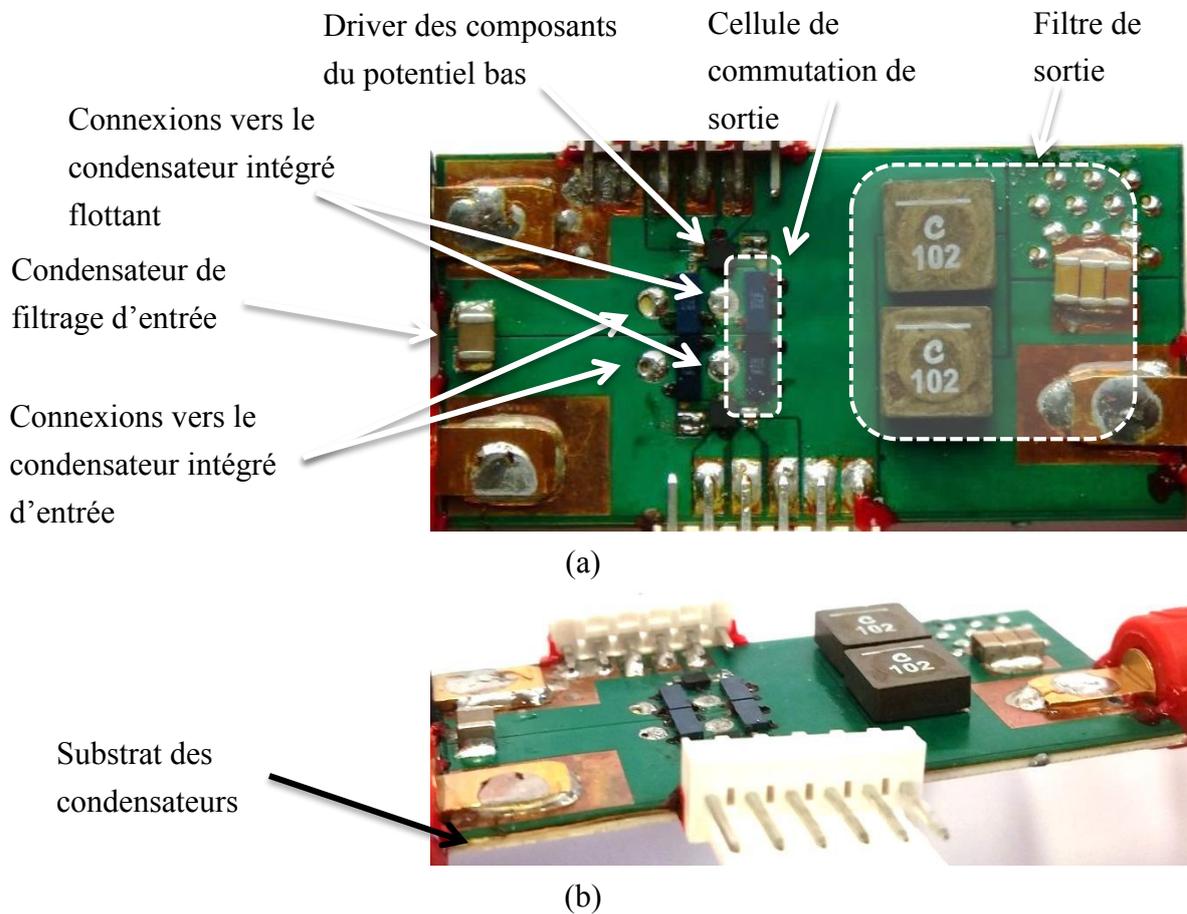


Figure 71 : Prototype du convertisseur dc-dc 3-niveaux avec condensateurs de puissances intégrés (25 mm × 51 mm) (a) vue de dessus et (b) vue en perspective

2.6.1 Caractéristiques des composants de puissance et de commande

Les semi-conducteurs utilisés sont des EPC2015. Ces composants ont un calibre en tension de 40V avec une résistance à l'état passant typique de 3.2 mΩ à 25 °C. Les principales caractéristiques de ce composant sont données au Tableau 11.

Caractéristique	Condition	Valeur typique
Calibre en tension	$V_{GS}=0\text{ V} ; I_D=500\text{ }\mu\text{A}$	40 V (valeur min)
Courant de fuite du drain	$V_{DS}=32\text{ V} ; V_{GS}=0\text{ V}$	200 μA
Tension de seuil	$V_{DS}=V_{GS} ; I_D=9\text{ mA}$	1.4 V
Tension inverse	$I_S=0.5\text{ A} ; V_{GS}=0\text{ V} ; T=25\text{ }^\circ\text{C}$	1.75 V
C_{ISS}	$V_{DS}=20\text{ V} ; V_{GS}=0\text{ V}$	1100 pF
C_{OSS}	$V_{DS}=20\text{ V} ; V_{GS}=0\text{ V}$	575 pF
C_{RSS}	$V_{DS}=20\text{ V} ; V_{GS}=0\text{ V}$	60 pF

Tableau 11 : Caractéristiques principales des composants EPC2015

Le circuit d'allumage choisit est le LM5113 de chez Texas Instrument, et fait partie de ceux recommandés par le fabricant. Ce *driver* intègre deux circuits d'allumage, prévu pour une cellule de commutation, avec l'utilisation d'un condensateur *bootstrap*. Il tolère une tension de polarisation de 100V ce qui le rend compatible avec notre application. Le boîtier BGA a été choisi parce qu'il permet de réduire les éléments parasites en plus de ne pas nécessiter de vias pour connecter avec le condensateur *bootstrap*. L'utilisation du driver à deux circuits d'allumage pour un FlyCap est détaillée au Chapitre 1.

2.6.2 Prototype expérimental : condensateur de filtrage, de découplage

Visible à la Figure 71, un condensateur céramique classique a été ajouté en parallèle du condensateur d'entrée intégré. Sur le schéma de principe Figure 72, ce condensateur est référencé C_{IN} tandis que le condensateur intégré d'entrée est référencé C_{DEC} . Physiquement les deux condensateurs sont distants, et en termes de fonction ils sont différents.

C_{IN} est un condensateur de filtrage dont le but est de limiter l'ondulation de tension et les appels de courant au niveau du générateur. Le champ d'action de ce condensateur est une fréquence moyenne dont l'ordre de grandeur est la fréquence de commutation et quelques multiples. Ce condensateur fournit l'énergie sur une période de découpage typiquement. Sur ce prototype il s'agit d'un condensateur céramique de boîtier 1210. Sur des applications de plus forte puissance, ce condensateur peut être beaucoup plus volumineux et de valeur plus importante. La technologie film polypropylène est alors une alternative de choix car adaptée à de la puissance. Ces condensateurs ont une bonne tenue en température, une faible absorption d'humidité, peu de pertes et sont auto-cicatrisables permettant une continuité de service en cas de défaut du condensateur [41]. Etant donné le rôle de stockage d'énergie de cet élément et sa forte valeur, il peut être volumineux et posséder une inductance parasite relativement importante.

Mais à l'échelle de la commutation, la moindre inductance est problématique, car source de surtension au blocage et limitant l'évolution du courant. Le condensateur C_{DEC} permet alors au courant très haute fréquence (lié au temps de commutation du composant) de circuler avec une inductance qui vaut L_{DEC} plutôt que L_M . A l'échelle de la commutation du composant, il découple la cellule de commutation du reste du circuit. Afin d'avoir un découplage satisfaisant, le condensateur C_{DEC} doit avoir une valeur effective au moins vingt fois supérieure au C_{OSS} , le condensateur parasite de sortie du transistor, [56]. Dans ce cas, et à l'échelle de la commutation, on peut considérer uniquement C_{DEC} et L_{DEC} . La surtension est donc réduite à l'amorçage du composant et le temps de commutation est réduit. Concernant la technologie du condensateur, la haute fréquence du courant circulant dans C_{DEC} incite à utiliser des condensateurs céramiques qui ont une inductance plus faible et donc une fréquence de résonance propre plus élevée. Le déclassement important avec la tension de polarisation de ce type de condensateurs impose de choisir une valeur nominale cent fois supérieure au C_{OSS} du composant de la cellule de commutation.

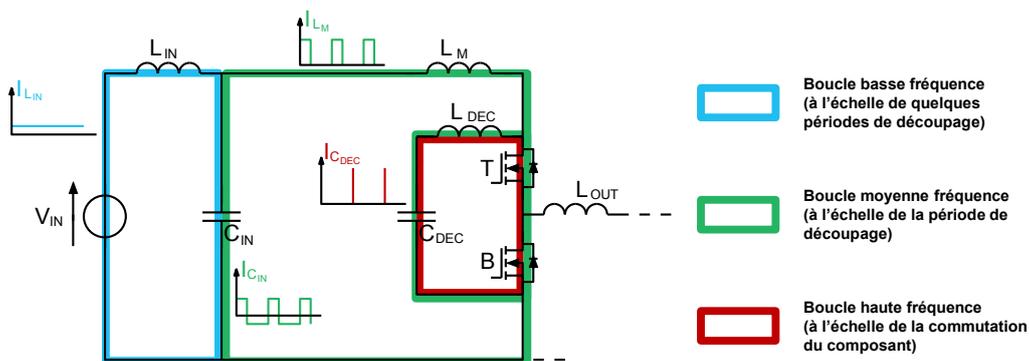


Figure 72 : Schéma de principe avec le condensateur de filtrage C_{IN} , le condensateur de découplage C_{DEC} , les inductances parasites L_M et L_{DEC} des différentes mailles et les formes d'onde du courant dans les différentes branches

2.6.3 Dispositif expérimental

Le dispositif de mesure expérimental se compose d'une partie commande, d'une partie mesure et d'une partie convertisseur/charge.

La partie commande est composée d'une carte de commande, de deux cartes interface pour la mise en forme des signaux de commande et l'isolation galvanique, et d'une interface homme-commande pour modifier le contrôle de la carte en temps réel. La carte de commande est une carte DE2 de chez Altera. La carte est construite autour d'un FPGA Altera cyclone II dont l'oscillateur utilisé fonctionne à 50 MHz. Le sur-cadencement (*overclocking*) à 200 MHz permet d'obtenir une résolution de 5ns, cruciale pour ce type d'application haute fréquence.

La partie mesure est composée de voltmètres/ampèremètres pour la mesure des valeurs continues, de sondes de tension isolées pour la mesure des tensions flottantes et de sortie, d'une sonde de courant de type Rogowski CWT UM/015/B/1/80 pour l'ondulation de sortie avant filtrage, d'une sonde de courant à effet hall pour la mesure du courant de sortie et d'un oscilloscope à large bande passante (400 MHz).

La partie convertisseur/charge est composée du convertisseur, de la charge, et des alimentations auxiliaires. La résistance de charge est réglée pour obtenir un courant de 10 A sous 5 V.

Les éléments principaux sont présentés Figure 73.

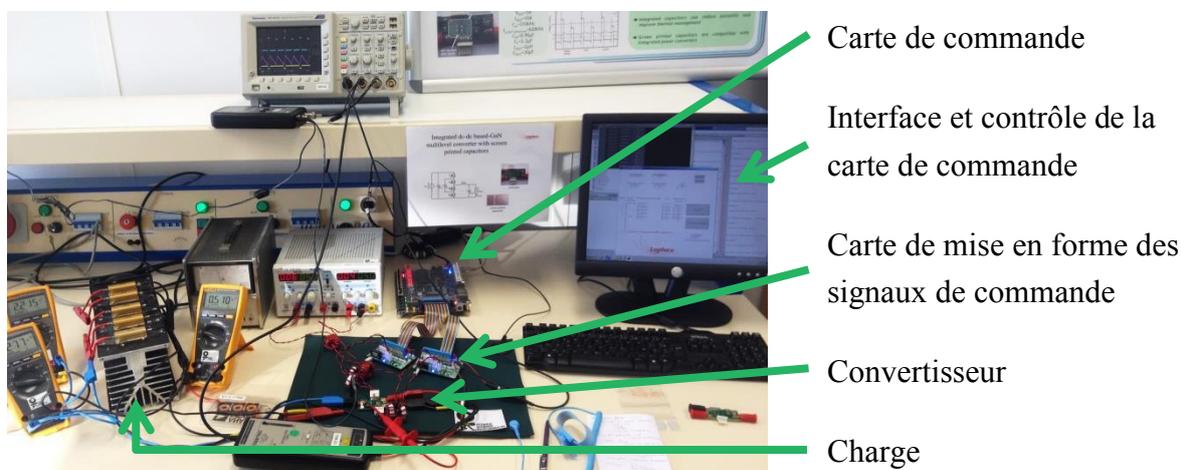


Figure 73 : Dispositif expérimental de mise en œuvre du convertisseur

Pour ces essais, le temps mort est réglé à 20ns, temps suffisamment faible pour limiter les pertes, et suffisamment élevé pour éviter un court-circuit de bras et avoir une immunité suffisante aux perturbations. Aucune résistance de grille externe n'est ajoutée ici, le choix étant celui de n'utiliser que celles du driver, de l'ordre de 2.1Ω à la mise en conduction (résistance de *pull-up*) et de 0.6Ω au blocage (résistance de *pull-down*). Ce choix a été fait pour réduire les pertes et commander les composants aussi vite que possible. Ce choix est remis en cause dans le dernier Chapitre 3 de cette thèse étant donnée l'immunité aux perturbations qui est critique avec de telles valeurs.

Les formes d'ondes au point nominal sont présentées Figure 74. Elles correspondent à une conversion 48 V-5 V avec un courant de sortie de 10 A. Au vu de ces courbes, on peut remarquer que les condensateurs correspondent aux attentes, preuve en est l'ondulation de tension d'environ 3 % en entrée et 7 % au niveau du condensateur flottant. Un déséquilibre en boucle ouverte est visible sur la tension de sortie avant filtrage V_F qui implique une ondulation de tension différente de l'ondulation de tension théorique, et un harmonique de tension à la

fréquence de découpage, qui n'existe pas avec des composants idéaux, et dans des conditions idéales.

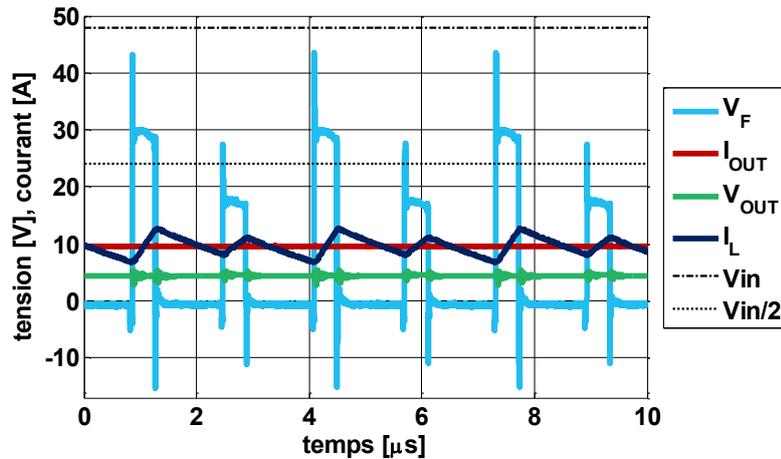


Figure 74 : Formes d'ondes expérimentales au point de fonctionnement nominale (48V-5V 10A)

Le déséquilibre est principalement dû à la dissymétrie de la commande. En effet, des investigations ont permis de mettre à jour la différence de commande au niveau du condensateur *bootstrap* du driver, Figure 75. Ce dernier implique un V_{GS} plus faible, de l'ordre de 4.5 V au lieu des 5.1 V pour deux des quatre composants. Ceci a pour principale conséquence une commande plus lente, modifiant le déphasage qui n'est donc plus idéal entre les commandes, et impliquant donc un déséquilibre du condensateur flottant. Afin de limiter le phénomène, un retard de 10 ns entre les deux signaux a été ajouté. Ce temps a permis de limiter le phénomène mais le pas de 5 ns n'a pas été suffisamment petit pour enrayer totalement le déséquilibre. La seconde conséquence de cette dissymétrie de tension de grille implique une résistance à l'état passant 7 % plus élevée à 10 A et 25 °C impliquant des pertes différentes dans les semi-conducteurs et un équilibrage différent. La séquence de commande implique que les deux composants dont la tension de grille est faible commutent ensemble tandis que les deux composants dont la tension de grille est de 5.1 V commutent ensemble. Il en résulte un déséquilibre qui est stable dans le temps. Cette partie sera davantage détaillée dans le Chapitre 3.

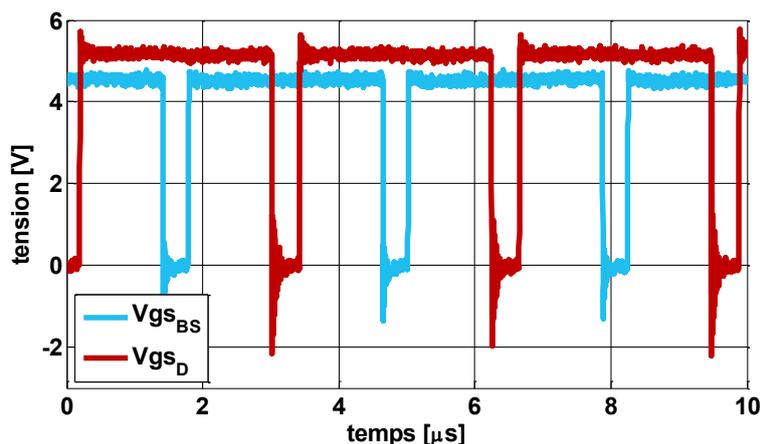


Figure 75 : Dissymétrie des tensions de commande

Des phénomènes de surcommutation dus à des perturbations CEM ont permis de mettre en lumière le comportement du déséquilibre au cours du temps. Le condensateur flottant est brièvement relié au générateur par un court-circuit de la cellule de commutation d'entrée. La tension augmente brusquement jusqu'à l'arrêt de ce court-circuit de bras. L'influence sur la tension de sortie est visible Figure 76, pour une conversion 30 V-4.5 V à 250 kHz de fréquence de commutation. Les différentes impulsions mènent à un retour à une tension constante avec une constante de temps de l'ordre de 200 μ s, ce qui est capital puisqu'un déséquilibre peut engendrer la destruction d'un composant, détériorer la qualité du signal de sortie, rendre le filtrage de sortie insuffisant ou obliger à un contrôle plus délicat et coûteux [57]. Nous reviendrons à la dynamique d'équilibrage du FlyCap dans le Chapitre 3 de cette thèse.

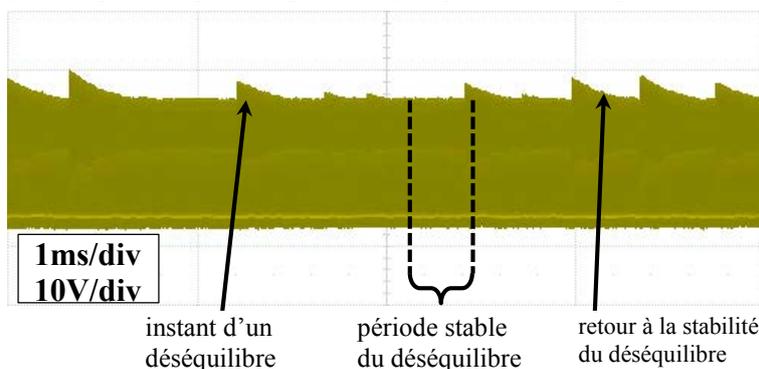


Figure 76 : Influence sur la tension de sortie d'un déséquilibre du condensateur flottant

2.7 Conclusion et Perspectives

Conclusion

Un convertisseur continu-continu de type FlyCap à base de composants GaN et de condensateurs de puissance intégrées a été développé, fabriqué et assemblé entièrement au laboratoire Laplace.

Le prototype utilise des composants GaN de calibre en tension plus faible que la tension d'entrée grâce à la topologie multiniveaux série. La technologie sérigraphie pour la réalisation de condensateurs de puissance a été validée. Son utilisation permet d'améliorer l'intégration du convertisseur, l'optimisation des éléments parasites et autorise un refroidissement commun des composants de puissance par le haut. Un état de l'art des condensateurs de puissance compatibles avec les besoins de la conversion d'énergie a été dressé et montre un manque pour des tensions supérieures à quelques Volt. L'architecture des condensateurs sérigraphiés a été présentée et les caractéristiques électriques d'un échantillon détaillées. Des simulations par éléments finis ont permis de quantifier l'influence des différents paramètres géométriques sur les inductances parasites critique pour cette application. L'assemblage du convertisseur et les enjeux technologique ont été parcourus.

Le convertisseur montre la compatibilité des condensateurs céramiques sérigraphiés avec les demandes de l'électronique de puissance moderne, notamment la réduction des inductances parasites du PCB et la mise à disposition des surfaces supérieures des composants actifs pour la gestion thermique. Ces condensateurs doivent être améliorés afin de proposer une alternative aux condensateurs classiques. La fabrication de condensateurs céramiques dont l'influence de la tension continue est non conventionnelle est une aubaine pour cette technologie et les applications qui en sont faites.

Perspectives

Le comportement thermique des condensateurs mérite d'être investigué afin de proposer un modèle thermique et de quantifier son influence sur le prototype. De plus, avec des condensateurs dont la surface recouvre le prototype, il devient indispensable de garantir le refroidissement du prototype. Les pertes dans les condensateurs et leur influence sur la température même du convertisseur doivent être quantifiées.

Le refroidissement par le dessus des composants de puissance doit être quantifié afin de valider l'intérêt thermique en fonction de la complexité technologique de la solution.

L'amélioration des procédés technologiques, par exemple la maîtrise de la polarisation diélectrique sont des savoir-faire à développer au sein du laboratoire et de la plateforme technologique 3Dphi. Ces connaissances et savoir-faire sont des atouts majeurs pour continuer à se placer comme acteur incontournable de l'intégration de puissance en France et en Europe.

Chapitre 3

Réalisation d'un convertisseur dc-dc 270V 6-niveaux à base de composants GaN

3.1 Origines, enjeux, application et objectifs

3.1.1 Enjeux et objectifs

Ce chapitre a pour objectif de présenter les enjeux et leviers de la réalisation et du dimensionnement d'un convertisseur FlyCap 6-niveaux (5 cellules de commutation) à base de composants HEMTs GaN et alimenté par un bus de tension de $270V_{DC}$.

La tenue en tension limitée des composants GaN disponibles au moment du dimensionnement, en 2014 ont naturellement poussé à utiliser les topologies multiniveaux pour obtenir une tenue en tension de 270V. La topologie FlyCap présentée précédemment (Chapitre 1, Chapitre 2) est alors utilisée ici. Cette topologie permet d'améliorer l'intégration du convertisseur (Chapitre 1), d'améliorer les performances par l'utilisation de composants de plus bas calibre en tension (Chapitre 1, Chapitre 2) et d'évaluer les composants GaN pour des applications typiques de l'aéronautique.

L'auto-équilibrage ou a minima l'équilibrage du convertisseur est critique dans ce cas particulier puisque la tenue en tension du convertisseur est supérieure à celle des semi-conducteurs. L'équilibrage doit donc être performant et maîtrisé pour assurer une sûreté de fonctionnement suffisante. Le modèle harmonique particulièrement adapté à la topologie FlyCap sera présenté et comparé à des méthodes temporelles et analytiques. L'influence de la dispersion des temps de propagation des dispositifs isolés de transmission des ordres de commande et des retards à la commutation des semi-conducteurs de puissance devenant notable sur le déphasage des commandes avec l'augmentation de la fréquence de commutation, la robustesse de l'équilibrage sera étudiée en détail. L'impact des pertes dans les semi-conducteurs sur l'équilibrage sera également analysé et intégré au modèle harmonique pour améliorer l'estimation de la dynamique d'équilibrage.

L'auto-équilibrage pouvant être sensiblement amélioré par l'emploi d'un filtre passif adapté, cette stratégie sera présentée puis explorée afin d'améliorer la dynamique d'équilibrage du prototype expérimental.

3.1.2 Plan du chapitre

Le but de cette partie est d'appréhender l'ensemble des éléments qui ont permis la conception d'un convertisseur FlyCap à base de composants GaN permettant une hausse significative de la tenue en tension des semi-conducteurs.

La première partie sera alors centrée sur l'auto-équilibrage de la structure FlyCap, particulièrement critique pour réaliser un convertisseur dont la tenue en tension est supérieure à celle des semi-conducteurs. Le modèle harmonique utilisé sera présenté, comparé puis enfin utilisé pour évaluer la robustesse de l'équilibrage. Les pertes des semi-conducteurs seront alors considérées pour enrichir le modèle et estimer leur impact sur l'équilibrage. Le filtrage harmonique sera à son tour considéré pour favoriser l'équilibrage de la topologie. Viendra ensuite la partie expérimentale qui sera l'occasion de présenter le prototype et d'aborder le rendement, la commande, et les éléments parasites du convertisseur.

3.2 Equilibrage des convertisseurs FlyCap

3.2.1 Introduction

Outre les nombreux avantages de la topologie FlyCap tels que la réduction de la tenue en tension des semi-conducteurs, l'amélioration des formes d'ondes, ou la compatibilité avec des conversions dc-dc, cette structure est également auto-équilibrée ce qui permet d'envisager une commande sans capteurs de tensions flottantes.

Cet aspect est essentiel, d'une part parce que l'utilisation de capteurs de tensions flottantes augmenterait le coût du convertisseur (en l'occurrence quatre capteurs de tension flottante par bras seraient nécessaires en plus de leur traitement) et la complexité de la commande, mais aussi parce qu'ils alourdisent le design électrique de la carte qui est d'ores et déjà particulièrement critique avec des composants grands gap (Chapitre 2).

3.2.2 Auto-équilibrage

Le moyen le plus simple de constater l'auto-équilibrage de la structure est sans doute de l'observer. A cette fin, le schéma présenté à la Figure 77 est simulé pour un rapport cyclique δ de 10 %, une fréquence de commutation F_{SW} de 250 kHz, un condensateur flottant initialement déchargé et une tension d'alimentation V_{IN} de 48 V. La tension flottante aux bornes du condensateur C_l visible à la Figure 78 augmente progressivement jusqu'à la demi-tension d'alimentation, correspondant au cas équilibré. Malgré un système initialement déséquilibré, le fonctionnement de la structure a permis de tendre vers un état équilibré avec une simple commende en boucle ouverte et des rapports cycliques constants.

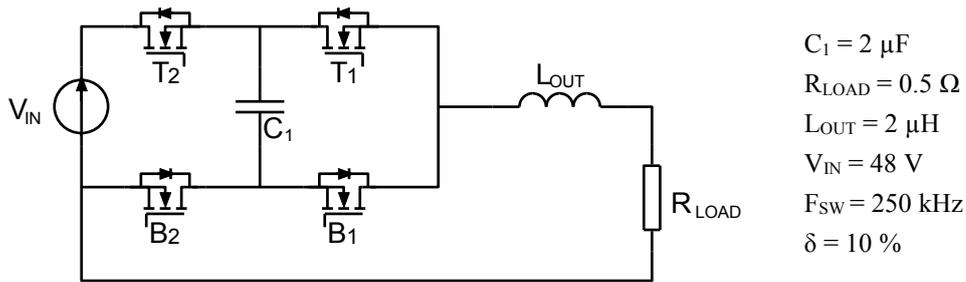


Figure 77 : Schéma du FlyCap 3-niveaux simulé

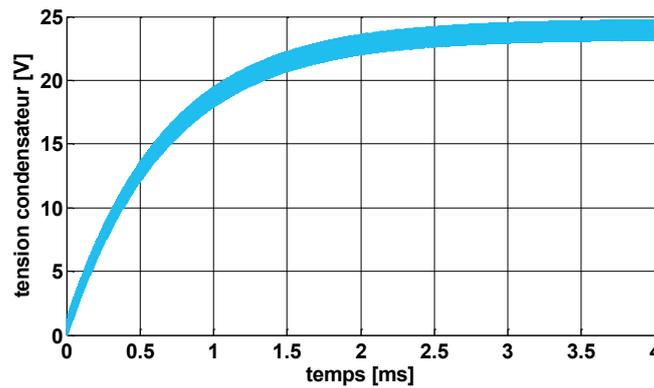


Figure 78 : Simulation d'un convertisseur FlyCap 3-niveaux : formes d'ondes aux bornes du condensateur flottant

Le phénomène d'équilibrage semble donc extrêmement simple, mais si l'on pousse un peu l'analyse, il s'avère que la modification des paramètres influe grandement sur l'équilibrage. La Figure 79 présente le résultat de la précédente simulation *référence* pour différents cas :

- Le cas 1 correspond à une modification de la valeur du condensateur flottant, $C_1 = 3 \mu\text{F}$,
- Le cas 2 correspond à une modification de l'impédance de sortie, $L_{OUT} = 4 \mu\text{H}$,
- Le cas 3 correspond à une modification du rapport cyclique, $\delta = 7 \%$.

La nécessité d'utiliser un modèle adéquat pour modéliser la dynamique du système devient alors évidente afin de prévoir le comportement de la structure lors d'un déséquilibre, suite à une modification du point de fonctionnement ou lors de la mise en fonctionnement du convertisseur.

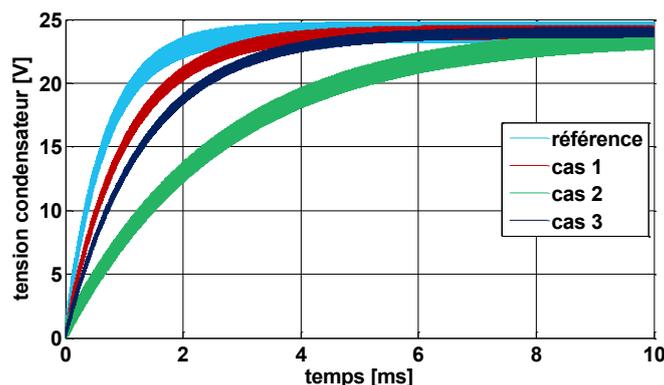


Figure 79 : Evolution de la tension flottante pour différents paramètres

3.2.3 Principe d'équilibrage - modèle harmonique

Afin d'introduire le modèle harmonique utilisé par la suite, la mécanique d'équilibrage est présentée. A des fins pédagogiques, un convertisseur FlyCap 3-niveaux est utilisé pour illustrer les propos, dans un fonctionnement dc-dc. En revanche, l'ensemble des conclusions est valable pour le cas général, correspondant à un convertisseur n -niveaux.

Modèle harmonique - Origines :

Afin de comprendre l'équilibrage pour une conversion dc-dc, l'idée première est probablement d'observer le fonctionnement pour un cas idéal représentée par l'utilisation d'une source de courant continue en guise de charge, dont le schéma est présenté Figure 80.

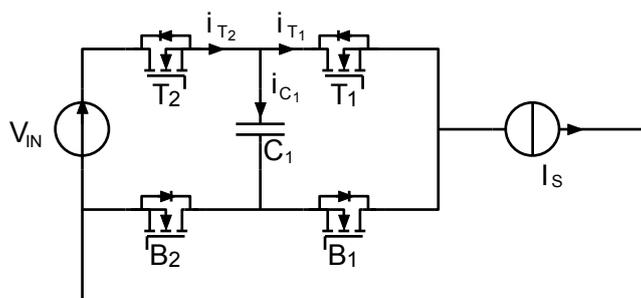


Figure 80 : Schéma idéal d'un FlyCap 3-niveaux avec sources de tension et courant idéales

Selon la séquence de fonctionnement présentée au Chapitre 1, les formes d'ondes pour un fonctionnement sur charge à courant constant sont présentées à la Figure 81 dans le cas d'un rapport cyclique δ inférieur à 50 %, bien que la conclusion soit la même quelle que soit sa valeur (excepté 0 % et 100%). Il est à noter que le courant dans le condensateur est lié à celui des transistors par la relation issue de la loi des nœuds :

$$I_{C1} = I_{T2} - I_{T1}$$

Les séquences de fonctionnement imposent donc une charge et une décharge du condensateur flottant de même durée et sous un courant identique qui vaut I_S . Il en résulte donc un courant en valeur moyenne nulle dans le condensateur durant une période T et donc une tension qui ne peut évoluer au gré des périodes.

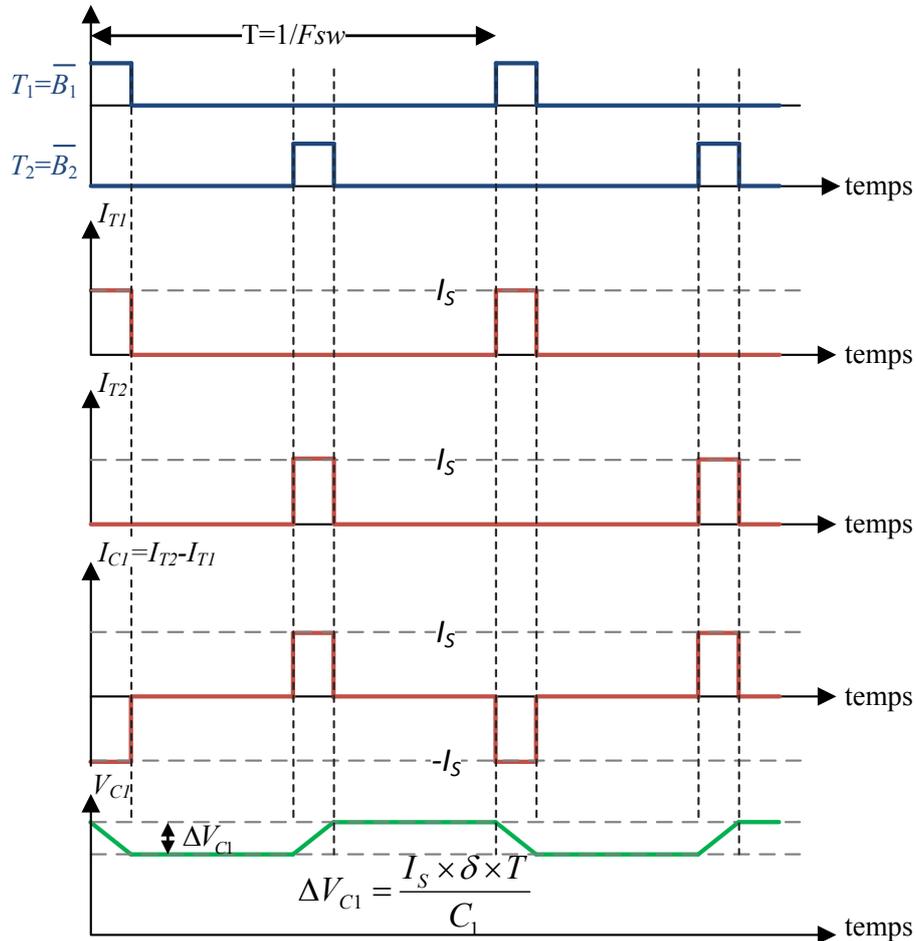


Figure 81 : Formes d'ondes d'un convertisseur FlyCap 2-niveaux sur charge à courant constant

Le phénomène d'équilibrage de la topologie FlyCap n'est donc pas lié à la valeur moyenne du courant mais à sa ou ses composantes alternatives.

Modélisation harmonique - Système équilibré :

Puisqu'une charge idéale ne permet pas d'expliquer l'équilibrage du convertisseur, considérons alors une charge réelle et un système équilibré. Lorsque le système est équilibré, la fréquence apparente F_a de la tension en sortie de bras d'un convertisseur 3-niveaux est double de la fréquence de commutation F_{sw} (Chapitre 1).

La Figure 82 présente, en considérant le premier harmonique, les formes d'ondes du convertisseur 3-niveaux lorsque le condensateur flottant est à la demi-tension d'alimentation, cas équilibré d'un FlyCap 3-niveaux. Le premier harmonique de la tension de sortie de bras V_s

est référencé V_{S1h} et le courant de sortie est noté I_{S1h} présenté pour différents déphasages courant-tension, correspondant à des charges différentes. De ces formes d'ondes, on peut remarquer que sur une période de commutation T , les courants moyens dans les transistors T_1 et T_2 sont identiques et donc que leur différence est nulle. Le courant moyen dans le condensateur est donc lui aussi nul sur une période de découpage et sa tension ne peut évoluer, quel que soit le déphasage du courant par rapport à la commande.

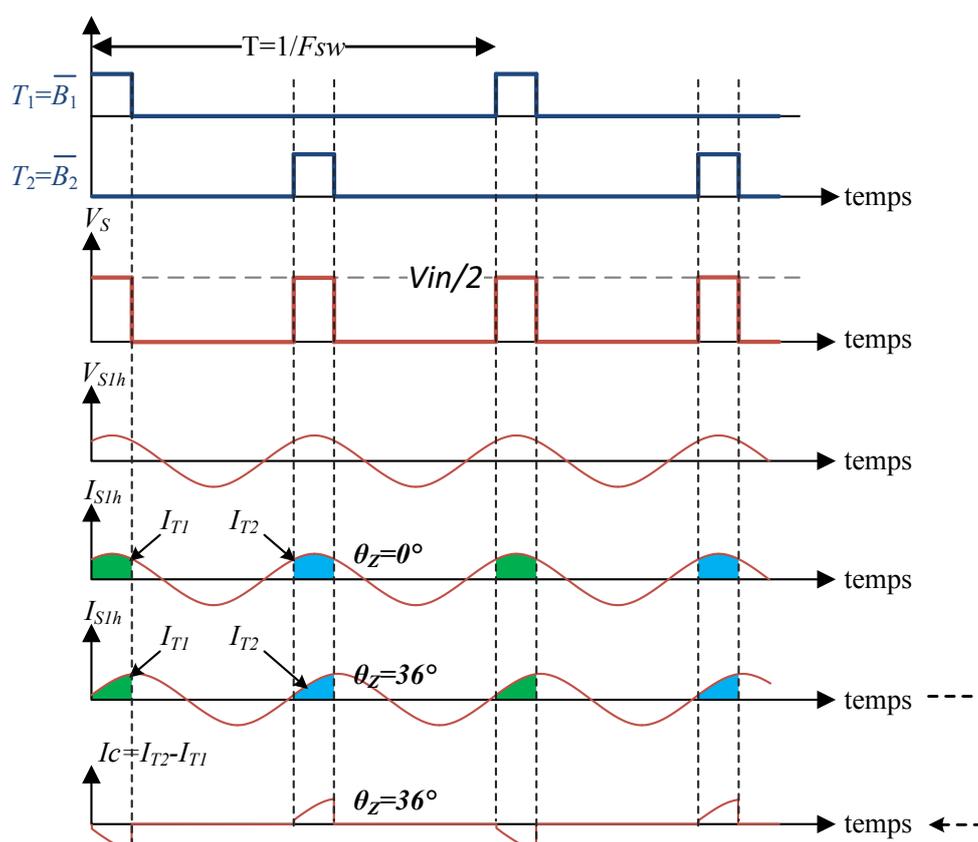


Figure 82 : Formes d'ondes liées à l'équilibrage du condensateur flottant pour différents déphasages courant-tension – cas du système équilibré

La tension de sortie V_S étant un signal créneau de fréquence $2 \times F_{sw}$, le même raisonnement peut alors être mené sur ses harmoniques de rang supérieur $4 \times F_{sw}$; $6 \times F_{sw}$; ... avec la même conclusion. Ce résultat est satisfaisant dans la mesure où lorsque le système est stable, il doit le rester, mais l'étude du système déséquilibré semble nécessaire pour comprendre l'auto-équilibrage de la topologie.

Modélisation harmonique - Système déséquilibré :

Lorsqu'un FlyCap 3-niveaux est déséquilibré, il n'y a plus trois mais quatre niveaux de tension possibles en sortie, comme on peut le voir à la Figure 83. Il en résulte donc un harmonique de tension à la fréquence de commutation référencé ici V_{S1h} et un courant associé à cette même fréquence noté I_{S1h} . Comme la Figure 83 le présente pour différents déphasages,

les courants dans les transistors ne sont pas égaux, leur différence étant alors non nulle et la tension du condensateur flottant pouvant alors évoluer, en fonction de la phase du courant et de son amplitude. L'équilibrage est donc bien un phénomène harmonique qui dépend de l'état du système, de son point de fonctionnement et des paramètres du convertisseur.

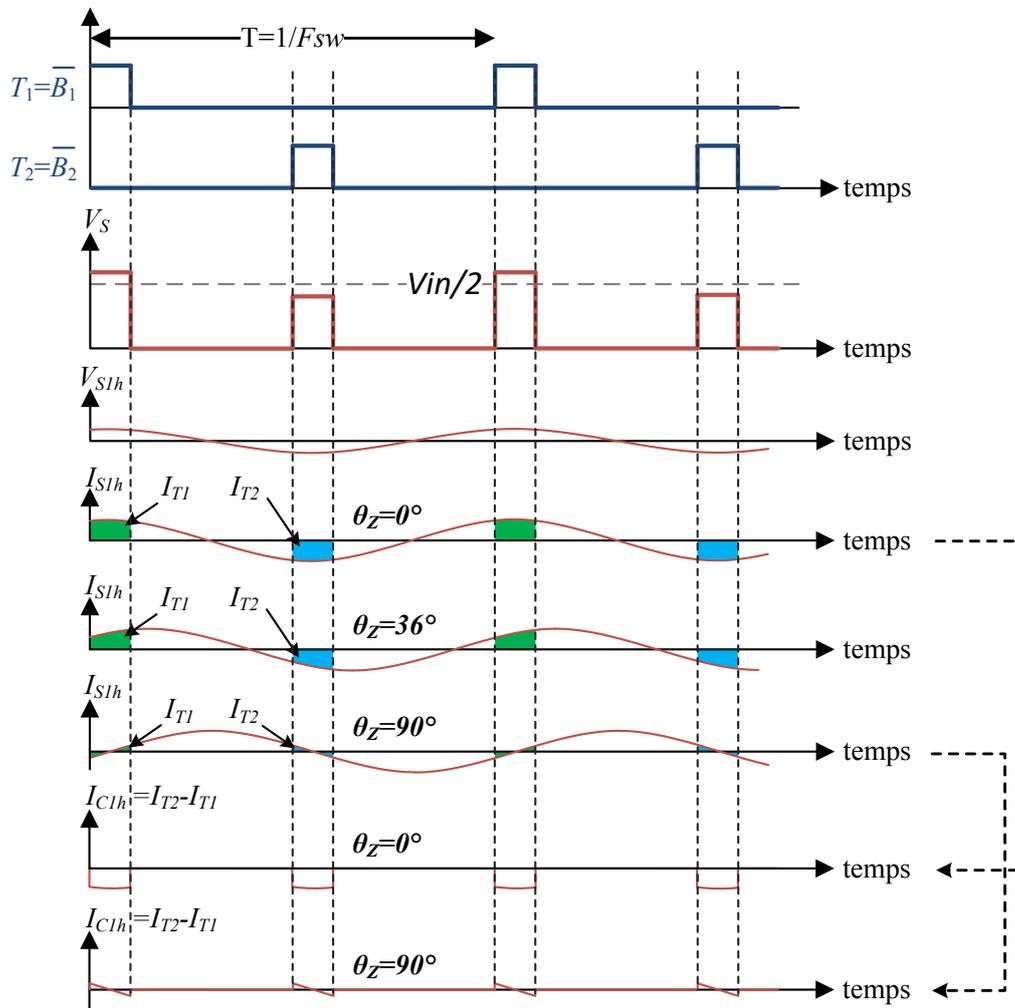


Figure 83 : Formes d'ondes liées à l'équilibrage du condensateur flottant – système déséquilibré

Les harmoniques de rang supérieurs pourront participer au rééquilibrage selon le même principe tant qu'ils ne sont pas multiples de la fréquence apparente du système équilibré, cas précédemment abordé et correspondant au cas *système équilibré*.

Equilibrage – variables d'action et remarques :

- Une charge purement résistive permet l'équilibrage le plus rapide puisqu'il correspond à un courant moyen dans les transistors le plus élevé et donc un courant maximal dans le condensateur flottant.
- Plus le déphasage entre le courant et la tension augmente vers 90° et moins l'équilibrage est performant, un déphasage de 90° correspondant à l'absence d'équilibrage.
- A mesure que le système est déséquilibré, l'amplitude de l'harmonique de tension à la fréquence F_{sw} augmente, ce qui améliore l'équilibrage.

3.2.4 Modélisation harmonique

La modélisation harmonique est une méthode qui est particulièrement adaptée à la résolution de ce type de problème en considérant des sources harmoniques équivalentes, qui sont responsables de l'équilibrage de la topologie. Cette modélisation est présentée et détaillée dans [58] et utilisée dans [21] en vue de la réalisation d'un onduleur FlyCap 8-niveaux. Dans [59], les auteurs présentent une alternative à cette modélisation par l'approche des systèmes commutés. Cette approche permet de déterminer les valeurs instantanées de courant et de tension au prix de lourdes étapes de calculs et sans proposer de formulation générique en fonction du nombre de cellules de commutation. La fiabilité des résultats de la méthode harmonique, avec une écriture généralisable facilement, nous a amené ici à utiliser cette méthode.

Principe de la modélisation harmonique :

Pour une formulation harmonique du problème, le convertisseur FlyCap est représenté avec des générateurs de courant et de tension en lieu et place des transistors : cette modélisation permet de rendre compte des harmoniques de tension et de courant dans le convertisseur. Le schéma équivalent pour une cellule de commutation est présenté à la Figure 84. En fonction de la commande des transistors, des harmoniques de tension sont générés à la sortie de la cellule de commutation tandis que des harmoniques de courant sont générés en entrée de la cellule de commutation.

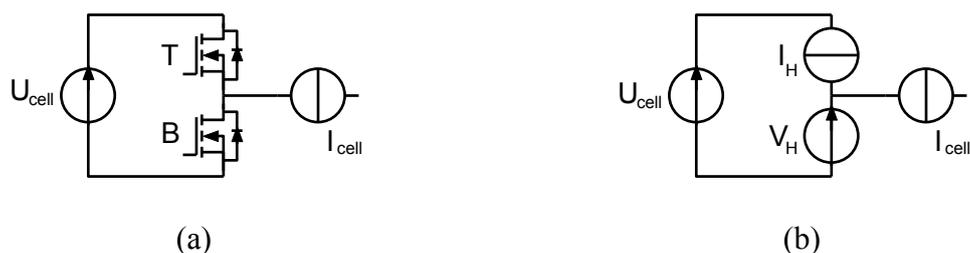


Figure 84 : Schéma (a) d'une cellule de commutation et (b) de sa modélisation équivalente proposée

Par extension, le convertisseur FC3N est modélisé à la Figure 85 par un ensemble de sources de courant et de tension qui vont représenter l'ensemble des harmoniques présents au sein du convertisseur.

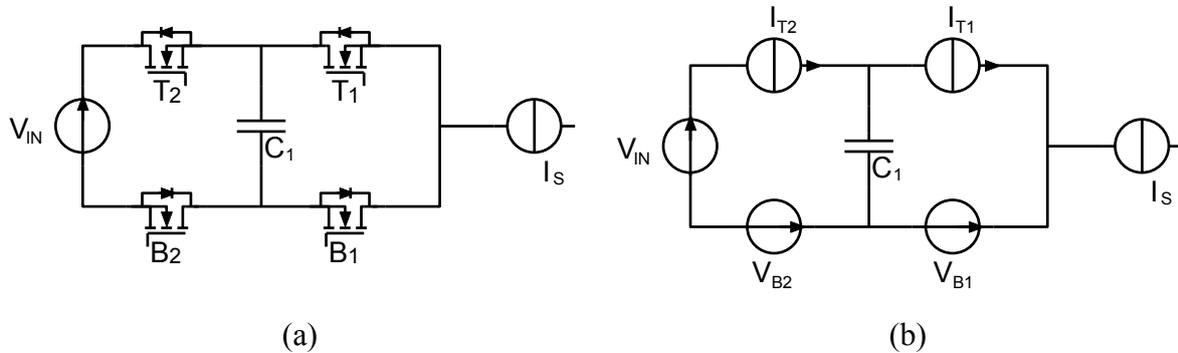


Figure 85 : Schéma de principe (a) d'un convertisseur FlyCap 3-niveaux et (b) de son modèle équivalent

Principe du calcul :

Le modèle harmonique permet une résolution temporelle en se basant sur une formulation harmonique de la commande des transistors. Les étapes du calcul détaillées dans [58] sont, avec k un indice variant de 1 à p où p est le nombre de cellules de commutation :

- Formulation harmonique de la commande des interrupteurs B_k ;
- Détermination des tensions V_{Bk} en fonction de la commande B_k et des tensions internes V_{IN} et V_{Ck} ;
- Calcul de la tension à la sortie du bras V_S qui correspond à la somme des tensions individuelles V_{Bk} ;
- En fonction de l'impédance de sortie (amplitude et phase), formulation du courant I_S ;
- La commande des interrupteurs T_k et le courant de sortie étant connus, le courant moyen dans les interrupteurs T_k peut être déduit ;
- La loi des nœuds permet de connaître le courant moyen dans chaque condensateur flottant ;
- La valeur des condensateurs étant connue, la variation de la dérivée de la tension aux bornes des condensateurs flottant, et on obtient donc l'équation de récurrence du modèle échantillonné des tensions flottantes⁸.

⁸ Ce modèle harmonique ne rend pas compte de l'évolution à l'intérieur de la période.

Formulation du problème :

Au terme de ces étapes de calcul, la formulation du système est ramenée à une équation de la forme :

$$\frac{dV_{Ck}}{dt} = A(\delta) \times V_{Ck} + B(\delta) \times V_{IN}$$

Avec $A(\delta)$ une matrice $(p-1) \times (p-1)$

Et $B(\delta)$ une matrice $(p-1) \times 1$

La matrice $A(\delta)$ est appelée matrice d'état ou encore matrice dynamique. Elle caractérise la dynamique du système. Si les valeurs propres de cette matrice sont à valeur réelle strictement inférieure à zéro, alors le système est asymptotiquement stable. Les valeurs propres de A sont les pôles du système. C'est donc particulièrement cette matrice qui permet de caractériser la dynamique de l'équilibrage. La matrice $B(\delta)$ donne l'implication de l'entrée sur la valeur des tensions condensateurs. Elle permet en outre de déterminer la valeur finale des tensions condensateurs.

La résolution des calculs mène, avec la formulation proposée aux matrices :

$$A = 2 \times \text{Re} \left(\left[\begin{array}{ccc} \frac{\text{conj}(G_1^1 - G_2^1)}{C_1} & \dots & \frac{\text{conj}(G_1^n - G_2^n)}{C_1} \\ \vdots & \ddots & \vdots \\ \frac{\text{conj}(G_{p-1}^1 - G_p^1)}{C_{p-1}} & \dots & \frac{\text{conj}(G_{p-1}^n - G_p^n)}{C_{p-1}} \end{array} \right] \times \left[\begin{array}{ccc} \frac{\text{conj}(G_1^1 - G_2^1)}{Z_1} & \dots & \frac{\text{conj}(G_{p-1}^1 - G_p^1)}{Z_1} \\ \vdots & \ddots & \vdots \\ \frac{\text{conj}(G_1^n - G_2^n)}{Z_n} & \dots & \frac{\text{conj}(G_{p-1}^n - G_p^n)}{Z_n} \end{array} \right] \right)$$

$$B = 2 \times \text{Re} \left(\left[\begin{array}{ccc} \frac{\text{conj}(G_1^1 - G_2^1)}{C_1} & \dots & \frac{\text{conj}(G_1^n - G_2^n)}{C_1} \\ \vdots & \ddots & \vdots \\ \frac{\text{conj}(G_{p-1}^1 - G_p^1)}{C_{p-1}} & \dots & \frac{\text{conj}(G_{p-1}^n - G_p^n)}{C_{p-1}} \end{array} \right] \times \left[\begin{array}{c} G_p^1 \\ Z_1 \\ \vdots \\ G_p^n \\ Z_n \end{array} \right] \right)$$

Avec $G_l^k = \frac{1}{n \times \pi} \times \sin(n \times \pi \times \delta_k) \times e^{j \times n \times \Phi_k}$;

Et n le rang de l'harmonique maximal considéré, Z_m l'impédance de sortie à la fréquence du $m^{\text{ième}}$ harmonique, Φ_m la phase de la commande du composant B_m , p le nombre de cellules de commutation, C_m le condensateur flottant associé à la $m^{\text{ième}}$ cellule de commutation.

Confrontation de la modélisation harmonique :

L'utilisation d'une dizaine d'harmonique a montré des résultats satisfaisants pour les convertisseurs simulés, ici jusqu'à 6 cellules de commutation. Les simulations temporelles

PSIM du convertisseur 3-niveaux présentées au Chapitre 2 et simulées à la partie 3.2.2 sont comparées aux résultats issus de cette modélisation à la Figure 86. Pour rappel, les paramètres du circuit simulé et présenté Figure 77 sont :

$$\left\{ \begin{array}{l} C_I = 2 \mu\text{F} \\ R_{LOAD} = 0.5 \Omega \\ L_{OUT} = 2 \mu\text{H} \\ V_{IN} = 48 \text{ V} \\ F_{SW} = 250 \text{ kHz} \end{array} \right.$$

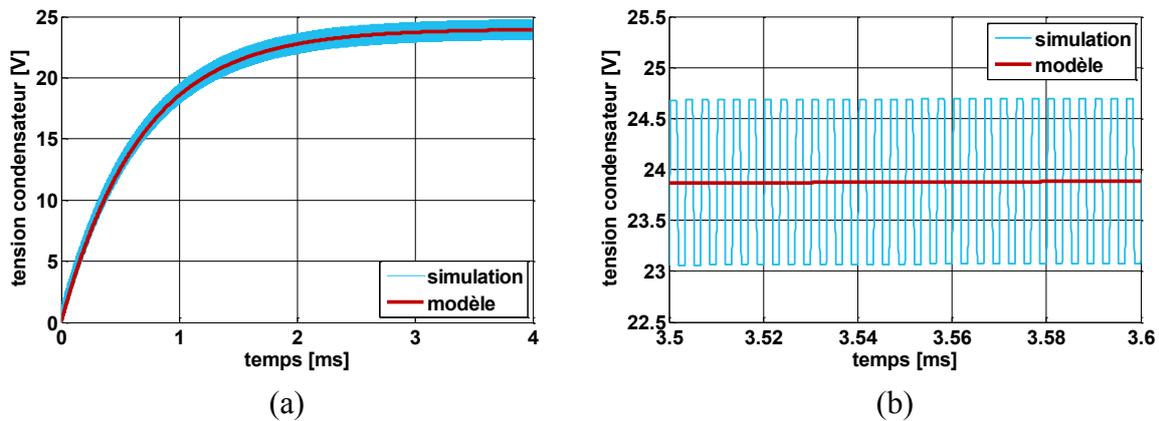


Figure 86 : Comparaison de la simulation temporelle et du modèle harmonique (a) réponse globale (b) zoom sur quelques périodes de découpage

Le comportement global de l'équilibrage correspond à la simulation temporelle et ne rend pas compte des phénomènes de commutation puisqu'il s'agit d'un modèle moyen. Les constantes de temps de l'équilibrage du condensateur flottant par différentes méthodes donnent des résultats analogues :

- Modèle harmonique : 676 μs
- Simulation temporelle : 665 μs
- Modélisation par modèle commuté [59]: 664 μs

3.2.5 Utilisation du modèle et robustesse de l'équilibrage

Le modèle harmonique détaillé est utilisé pour quantifier l'influence des paramètres sur l'équilibrage et ainsi pouvoir juger de sa robustesse. La prise en compte des comportements réels, que ce soit les retards dû aux délais de propagation ou la valeur effective de l'impédance seront alors pris en compte.

Influence du déphasage :

Avec l'utilisation de composants à grand gap, l'augmentation de la fréquence de commutation est possible et d'ores et déjà utilisée comme nous l'avons évoqué au Chapitre 2.

L'intérêt est particulièrement important pour réduire le filtrage, au moins en l'absence de gabarit fréquentiel [26]. Pourtant, avec l'augmentation de la fréquence de commutation, la disparité des temps de propagation et des délais peut engendrer un déphasage conséquent entre les différents ordres de commande.

Les prototypes développés au cours de cette thèse utilisent par exemple un isolateur numérique ADUM1285CRZ ou équivalent et un driver LM5113. L'isolateur numérique possède un délai de propagation qui peut varier de 13 ns à 24 ns impliquant un décalage possible de 11 ns entre deux commandes. Le délai de propagation du driver lui-même peut quant à lui atteindre 45 ns avec une valeur typique de 26.5 ns ; un décalage possible de 18.5 ns entre les commandes est alors une estimation cohérente. Finalement, au vu de ces valeurs, le décalage entre cellules de commutation peut théoriquement atteindre 30 ns bien que les expérimentations aient permis d'observer un décalage de quelques nanosecondes seulement entre les différentes commandes, pour un retard moyen d'environ 40 ns.

Ce temps peut donc devenir critique pour des fréquences de commutation plus importantes. Typiquement, pour une fréquence de commutation de 250 kHz, fréquence parmi celles utilisées en expérimentation pour la commande du convertisseur FlyCap 3-niveaux, une erreur de 10 ns représente un déphasage d'un degré de la commande.

Le modèle harmonique est utilisé pour quantifier l'influence du déphasage sur l'équilibrage du condensateur flottant, de même que valider le modèle lors d'un fonctionnement non-idéal. Comme on peut le voir à la Figure 87, le modèle est fidèle à la simulation et un déséquilibre stable dans le temps est visible. Pour ce retard de 10 ns, une fréquence de commutation de 250 kHz et le cahier des charges précédent, le déséquilibre est de 0.6V soit une tension de 24.6 V à comparer aux 24 V en l'absence de déséquilibre. La différence quant à la dynamique d'équilibrage est ici négligeable, la constante de temps restant de 675 μ s dans les deux cas.

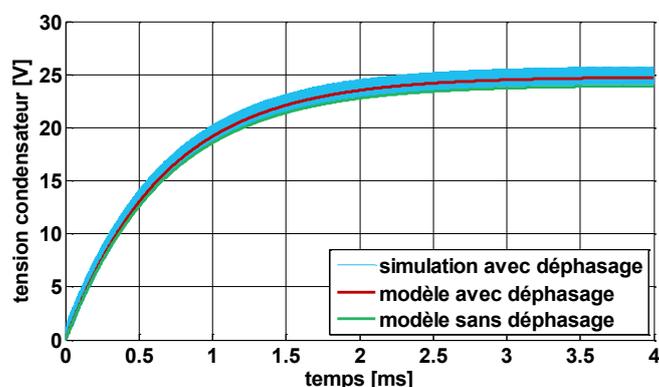


Figure 87 : Comparaison du modèle harmonique à la simulation temporelle pour un déphasage de 10 ns

Influence de l'impédance de sortie :

Parmi les éléments qui influencent l'équilibrage, l'impact de l'impédance de sortie est déterminant. L'équilibrage est plus rapide pour une impédance purement résistive et disparaît pour une charge purement inductive [21] comme il a été vu précédemment.

La comparaison des charges est instructive de ce point de vue. La charge des précédentes simulations est composée d'une inductance et d'une résistance en série par la suite référencée *filtre LR*, alors que l'impédance du prototype expérimental présenté au Chapitre 2 est composée d'une inductance en série avec un ensemble condensateur et résistance en parallèle par la suite référencé *filtre LRC*. L'impédance et la phase de la charge utilisée pour l'expérimentation est comparée à celle des précédentes simulations à la Figure 88. L'amplitude à la fréquence de découpage (250 kHz) est la même mais la phase est très différente, ce qui laisse présager un équilibrage particulièrement lent dans le cas du filtre LRC dont la phase atteint quasiment 90°.

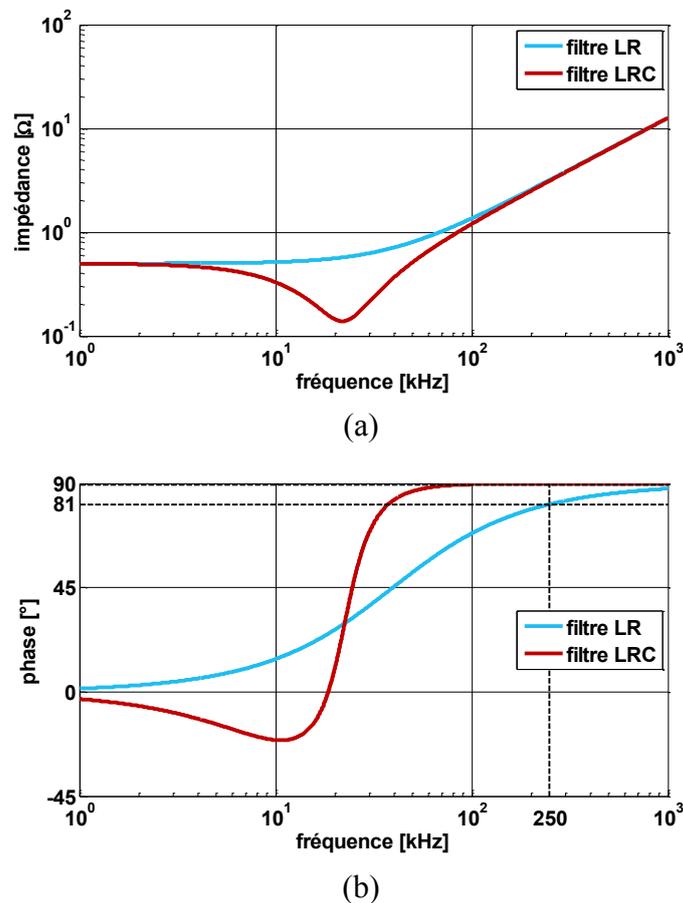


Figure 88 : Impédance et phase du filtre de sortie (a) cas d'un filtre LR et (b) cas d'un filtre L+C//R

Le modèle harmonique dont le résultat est confirmé par une simulation temporelle à la Figure 89, a permis d'évaluer la constante de temps qui est particulièrement lente, de 89 ms à mettre en regard des 200 μ s correspondant à la charge LR .

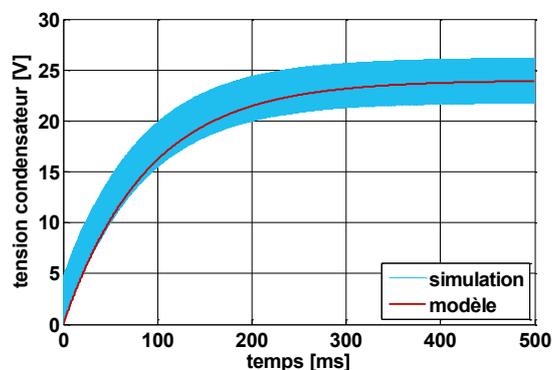


Figure 89 : Comparaison du modèle et de la simulation pour une charge LRC

Formes d'ondes expérimentales :

Si le modèle est représentatif du comportement simulé, la confrontation aux résultats expérimentaux est capitale dans le but de dimensionner efficacement les éléments du convertisseur, et éventuellement d'ajouter un système d'équilibrage.

Le point de fonctionnement considéré pour la validation du comportement est proche de l'essai du convertisseur FlyCap présenté au Chapitre 2 sur charge LRC. Ce point permet donc une confrontation du comportement issu du modèle ou de la simulation temporelle et de celui du prototype. La constante de temps de l'équilibrage expérimental précédemment présentée est rappelée à la Figure 90 lors de déséquilibres dus à des surcommutations des semi-conducteurs. La dynamique de l'essai expérimental est ici très différente de celle issue du modèle ou de la simulation. La constante de temps expérimentale de l'équilibrage est de l'ordre de 200 μ s alors que celle du modèle et de la simulation est de 89 ms. Les modèles considérés ici ne représentent donc pas pleinement le fonctionnement du convertisseur du point de vue de l'équilibrage.

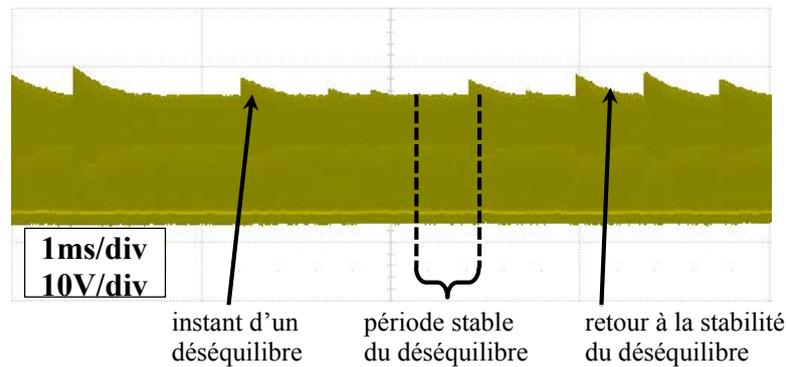


Figure 90 : Formes d'ondes expérimentales de la tension de sortie lors de déséquilibres de la tension flottante dus à des surcommutations – convertisseur 3-niveaux

La constante de temps très lente obtenue grâce au modèle laisse présager une immunité au déphasage faible. Pour apprécier cela, une simulation considérant un faible déphasage a été menée. La Figure 91 représente les résultats pour un déphasage de 0.023° soit un décalage temporel de seulement 0.25 ns. Bien que le déphasage soit faible, il amène un déséquilibre de 2.6V pour la charge considérée. Pour comparaison, un décalage de 10 ns impliquait un déphasage de 0.6V dans le cas du *filtre LR*.

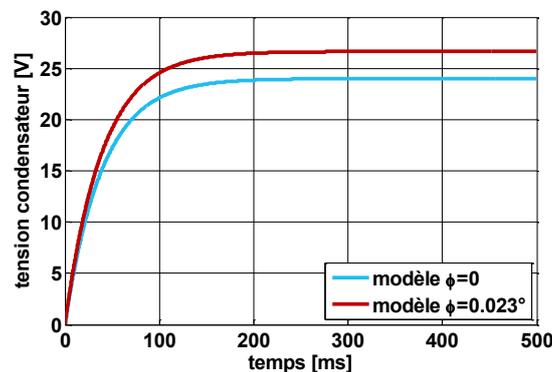


Figure 91 : Influence du déphasage de la commande sur la tension flottante

Ce résultat est à mettre en regard du déphasage probable qui peut atteindre quelques nanosecondes. Pourtant, dès 1 ns de retard représentant un déphasage de seulement 0.1° à 250 kHz, le déséquilibre est de 10V soit 40% de déséquilibre. Le résultat du modèle et des simulations temporelles ne semble donc pas être confirmés par les essais expérimentaux.

3.2.6 Modélisation des pertes des semi-conducteurs

Afin de proposer une modélisation plus fidèle aux expérimentations, il est ici proposé un enrichissement du modèle harmonique par la contribution des pertes dans les semi-conducteurs sur l'équilibrage. La méthodologie présentée ici consiste à considérer deux phénomènes

d'équilibrage distincts et découplés. Le premier est le phénomène dû à la composante alternative de la tension de sortie lorsque le système est déséquilibré, auquel il faut adjoindre la contribution du modèle non plus dépendant de la charge de sortie mais des pertes des semi-conducteurs. Nous considérerons ici la totalité des pertes dans les semi-conducteurs comme améliorant l'équilibrage bien que ce choix soit contestable. En effet, pour que les phénomènes soient découplés, et donc le principe de superposition utilisé, il convient de modéliser les pertes comme des résistances en parallèle des transistors, le courant total étant la somme du courant en fonctionnement idéal et de celui lié aux pertes. Les pertes en commutation répondent à cette exigence, ce qui n'est pas le cas des pertes en conduction qui sont modélisables par une résistance en série des composants de puissance. Nous reviendrons sur ce point ultérieurement.

Principe :

A un point de fonctionnement donné, les pertes dans les semi-conducteurs sont représentées par une résistance. Le modèle proposé trouvera donc ces limites lorsque les pertes varieront dans le temps, lors de fortes variations de tension commutée par exemple. Le schéma équivalent proposé est présenté à la Figure 92 où chaque transistor est représenté par une résistance équivalente.

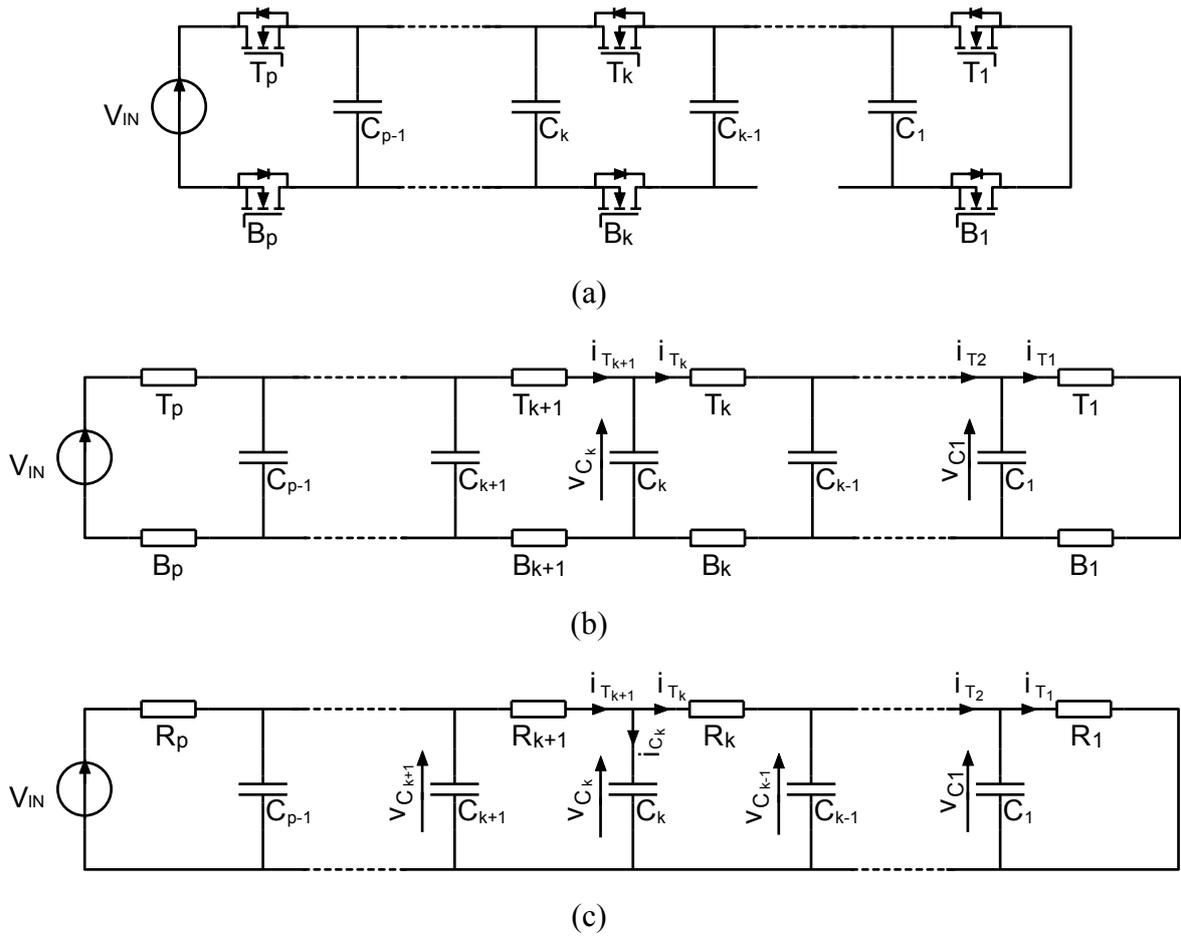


Figure 92 : Modélisation des pertes dans les semi-conducteurs (a) schéma de principe (b) schéma équivalent (c) schéma équivalent simplifié

Formulation :

Le schéma de la Figure 92-c permet de définir le système d'équations :

$$\begin{cases} i_{C_k} = i_{T_{k+1}} - i_{T_k} \\ v_{C_k} = v_{C_{k+1}} - R_{k+1} \times i_{T_{k+1}} \\ v_{C_k} = v_{C_{k-1}} + R_k \times i_{T_k} \\ i_{C_k} = C_k \times \dot{v}_{C_k} \end{cases} \text{ avec } k \text{ un entier entre } 0 \text{ et } p-1 ; v_{C_0} = 0 ; v_{C_p} = V_{IN} ; \dot{v}_{C_k} = \frac{dV_{C_k}}{dt}$$

Il est alors possible d'en déduire :

$$C_k \times \dot{v}_{C_k} = \frac{v_{C_{k+1}} - v_{C_k}}{R_{k+1}} - \frac{v_{C_k} - v_{C_{k-1}}}{R_k}$$

Qui peut également être écrit :

$$C_k \times \dot{v}_{C_k} = \frac{v_{C_{k+1}}}{R_{k+1}} - \frac{v_{C_k}}{\frac{R_{k+1} \times R_k}{R_{k+1} + R_k}} + \frac{v_{C_{k-1}}}{R_k} \quad \text{Équation 1}$$

Tout comme la formulation harmonique, le système peut être écrit sous la forme matricielle :

$$\dot{v}_{C_k} = A \times v_{C_k} + B \times V_{IN}$$

$$\text{Avec } A = \begin{bmatrix} \frac{-2}{\tau_{1,1}} & \frac{1}{\tau_{1,2}} & 0 & \dots & 0 \\ \frac{1}{\tau_{2,1}} & \frac{-2}{\tau_{2,2}} & \ddots & \ddots & \vdots \\ 0 & \ddots & \ddots & \ddots & 0 \\ \vdots & \ddots & \ddots & \ddots & \frac{1}{\tau_{p-2,p-1}} \\ 0 & \dots & 0 & \frac{1}{\tau_{p-1,p-2}} & \frac{-2}{\tau_{p-1,p-1}} \end{bmatrix} \text{ et } B = \begin{bmatrix} 0 \\ \vdots \\ 0 \\ \frac{1}{\tau_{p-1,p}} \end{bmatrix} \text{ où } \begin{cases} \tau_{k,l} = R_l \times C_k & \text{si } k \neq l \\ \tau_{k,k} = \frac{R_{k+1} \times R_k}{R_{k+1} + R_k} \times C_k & \text{sinon} \end{cases}$$

Formulation simplifiée – cas des pertes égales dans chaque cellule de commutation :

Lorsque le système est proche de l'équilibre, la tension et le courant commutés peuvent être considérés comme égaux et donc les pertes également. Les résistances modélisant les pertes sont alors remplacées par une seule résistance de valeur R . Dans ce cas, l'Équation 1 devient :

$$\dot{v}_{C_k} = \frac{v_{C_{k+1}} - 2 \times v_{C_k} + v_{C_{k-1}}}{C_k \times R}$$

Le système répond alors à l'équation $\dot{v}_{C_k} = A \times v_{C_k} + B \times V_{IN}$

$$\text{Avec } A = \begin{bmatrix} \frac{-2}{\tau_1} & \frac{1}{\tau_1} & 0 & \dots & 0 \\ \frac{1}{\tau_2} & \frac{-2}{\tau_2} & \frac{1}{\tau_2} & \ddots & \vdots \\ 0 & \ddots & \ddots & \ddots & 0 \\ \vdots & \ddots & \frac{1}{\tau_{p-2}} & \frac{-2}{\tau_{p-2}} & \frac{1}{\tau_{p-2}} \\ 0 & \dots & 0 & \frac{1}{\tau_{p-1}} & \frac{-2}{\tau_{p-1}} \end{bmatrix} \text{ et } B = \begin{bmatrix} 0 \\ \vdots \\ 0 \\ \frac{1}{\tau_{p-1}} \end{bmatrix} \text{ où } \tau_k = R \times C_k$$

Formulation simplifiée – cas des pertes égales dans les cellules de commutation et condensateurs flottants de même valeur :

Pour le cas où, en plus des pertes équitablement réparties, les condensateurs flottants sont de même valeur, le système devient alors :

$$\dot{v}_{C_k} = A \times v_{C_k} + B \times V_{IN}$$

$$\text{Avec } A = \begin{bmatrix} \frac{-2}{\tau} & \frac{1}{\tau} & 0 & \dots & 0 \\ \frac{1}{\tau} & \ddots & \ddots & \ddots & \vdots \\ 0 & \ddots & \ddots & \ddots & 0 \\ \vdots & \ddots & \ddots & \ddots & \frac{1}{\tau} \\ 0 & \dots & 0 & \frac{1}{\tau} & \frac{-2}{\tau} \end{bmatrix} \text{ et } B = \begin{bmatrix} 0 \\ \vdots \\ 0 \\ \frac{1}{\tau} \end{bmatrix} \text{ où } \tau = R \times C$$

Modèle global :

La modélisation des pertes et celle de l'équilibrage naturel via l'impédance de sortie peuvent être combinées pour déterminer les temps d'équilibrage des condensateurs et leur valeur en régime permanent.

On pose alors :

$$A = A_{EH} + A_{EP}$$

Avec A_{EH} la matrice dynamique du système ne considérant que l'équilibrage harmonique et A_{EP} la matrice dynamique du système ne considérant que les pertes dans les transistors.

Selon le même formalisme, on pose :

$$B = B_{EH} + B_{EP}$$

Confrontation expérimentale :

Pour cette comparaison, les pertes sont considérées égales dans les différentes cellules de commutation, impliquant une valeur unique quelle que soit la résistance modélisant les pertes. Soit P les pertes dans une cellule de commutation, la résistance du modèle proposé est soumise à la tension $v_{C_{k+1}} - v_{C_k}$ en régime équilibré soit V_{IN}/p et dissipe donc une puissance $P = (V_{IN}/p)^2 / R$ avec p le nombre de cellules de commutation R la résistance représentant les pertes et V_{IN} la tension d'entrée.

Pour cette modélisation, les pertes sont estimées d'après les calculs du Chapitre 2. Les pertes par cellule de commutation sont estimées à 0.65 W. La résistance équivalente du modèle est alors estimée à : $R = 15^2 / 0.65 = 346 \Omega$ étant donnée la tension d'entrée de 30 V.

Avec ces paramètres, le modèle global permet d'estimer le temps d'équilibrage à 344 μ s. Cette constante de temps est à comparer à la constante de temps expérimentale de l'ordre de 200 μ s et à celle du modèle sans considération des pertes de 89 ms.

L'enrichissement du modèle permet d'avoir une valeur cohérente par rapport à l'expérimentation dans ce cas où l'équilibrage par les pertes est un phénomène important, et là où le modèle harmonique seul ne permet pas d'expliquer la rapidité de l'équilibrage.

Influence du déphasage :

Nous avons vu que le déphasage était critique puisqu'il est responsable d'un déséquilibre de la topologie ou à minima d'un décalage de la tension flottante. La limite de la modélisation harmonique seule tend à être liée aux déphasages proches de 90°. Pourtant, les expérimentations laissent croire à un équilibrage plus rapide, mais aussi à une tension en régime permanent plus proche de la tension idéale. Les résultats de simulation selon la méthode harmonique ou la méthode harmonique considérant les pertes sont exposés au Tableau 12 pour différentes conditions.

	Modèle harmonique		Modèle harmonique avec pertes	
Déphasage	0.25 ns	1 ns	0.25 ns	10 ns
Constante de temps	89 ms	89 ms	345 μ s	345 μ s
Tension flottante en régime permanent	26.6 V	34.6 V	24.02 V	24.9 V

Tableau 12 : Influence du déphasage de la commande suivant le modèle considéré

Le modèle harmonique enrichi rend compte d'un équilibrage nettement plus robuste vis-à-vis d'un déphasage de la commande, qui est plus représentatif du comportement réel, avec un déphasage vraisemblable de quelques nanosecondes. Cette immunité est capitale puisqu'une partie du délai entre les commandes ne peut être anticipée et que la commande ne pourra pas le compenser. De plus, la commande du convertisseur 3-niveaux possède un pas de réglage de 5 ns qui implique un déséquilibre pouvant atteindre 24.46 V en théorie, à lui seul. En ne considérant aucune compensation de la commande, et étant donné les caractéristiques des isolateurs et du driver qui peuvent inclure un retard estimé à 28 ns, la tension en régime permanent est alors de 26.6 V.

Disparité des pertes :

Les résultats précédents considèrent des pertes équitablement répartie entre les cellules de commutation. Pourtant, les pertes d'un composant peuvent différer en fonction de ses caractéristiques internes ou de son environnement (brasage moins performant notamment). La Figure 93 expose, à titre d'illustration, la cartographie thermique d'un convertisseur 6-niveaux sur laquelle on peut observer une disparité thermique et donc des pertes qui y sont associées et que l'on pourrait retrouver sur le convertisseur 3-niveaux.

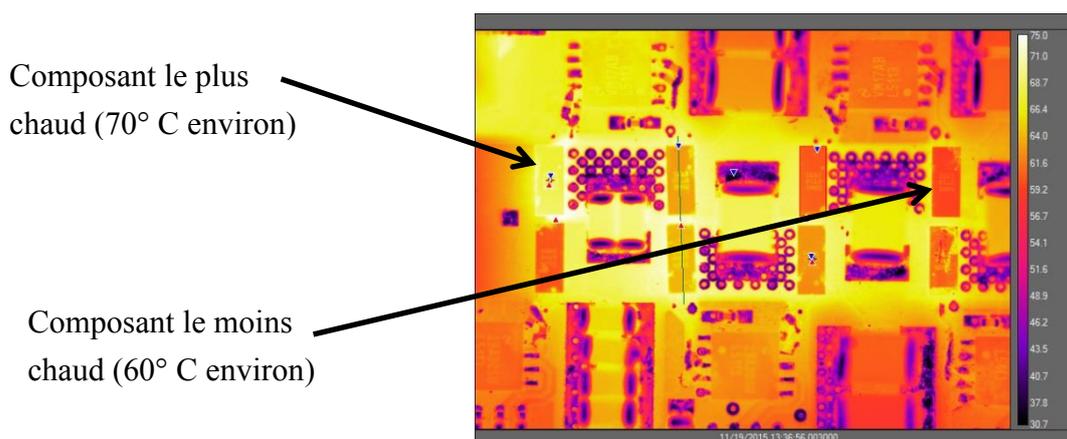


Figure 93 : Image thermique du convertisseur 6-niveaux pour une tension d'entrée de 220 V et un courant de sortie de 4.5 A en convection naturelle (ambient à 20° C)

Le cas idéal considérant des pertes égales dans les cellules de commutation, à savoir 0.65 W par cellule, est alors remplacé par le cas de pertes différentes, une cellule dissipant 0.55 W tandis que l'autre dissipe 0.75 W. La différence est donc ici relativement importante puisqu'elle est de $\pm 15\%$. Cette différence tout comme les valeurs sont arbitraires et ont pour but d'illustrer la robustesse de l'équilibrage vis-à-vis de ce phénomène. Cette répartition des pertes mène à des valeurs de résistances de 300 Ω et 409 Ω pour R_1 et R_2 respectivement, correspondant au schéma de la Figure 94.

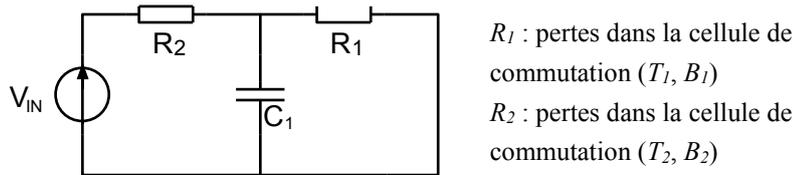


Figure 94 : Représentation des pertes dans les cellules de commutation d'un FlyCap 3-niveaux

Le Tableau 13 nous montre que la dynamique d'équilibrage est inchangée ici alors que la tension en régime permanent est 3.7 V inférieure à la tension idéale. Cette différence est à nuancer étant donnée la forte disparité des pertes puisque la cellule (T_2, B_2) dissipe 36% de pertes en plus que la cellule (T_1, B_1) mais est cohérente par rapport à l'expérimentation rappelée Figure 95. Sur cette figure, la tension idéale en l'absence d'équilibrage est repérée tout comme le déséquilibre qui atteint ± 5 V.

	Modèle avec pertes égales $R_1 = R_2 = 346 \Omega$	Modèle avec pertes inégales $R_1 = 300 \Omega$ et $R_2 = 409 \Omega$
Constante de temps	344 μ s	344 μ s
Tension flottante en régime permanent	24 V	20.31 V

Tableau 13 : Comparaison de l'équilibrage d'un FlyCap en fonction de la disparité des pertes dans les cellules de commutation

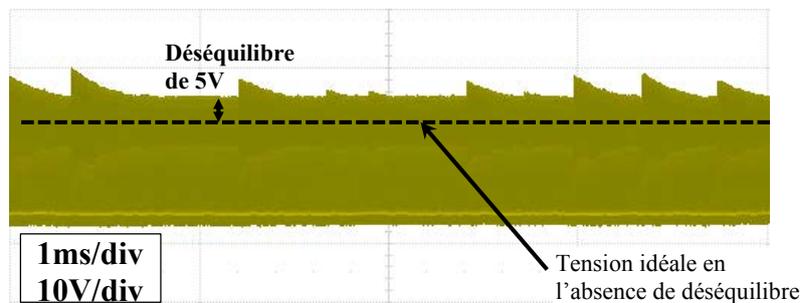


Figure 95 : Formes d'ondes expérimentales de la tension de sortie lors de déséquilibre de la tension flottante – convertisseur 3-niveaux

Finalement, la modélisation des pertes permet une modélisation plus fidèle du comportement du convertisseur. Cette nette amélioration de l'évaluation de la dynamique est liée à la constante de temps d'équilibrage naturelle particulièrement lente lorsque la phase de l'impédance de sortie est proche de 90° à la fréquence de commutation.

Limites – modélisation des pertes :

Comme annoncé au début de cette partie, la méthodologie considère deux phénomènes découplés, l'un étant lié à l'impédance de sortie, l'autre aux pertes dans les composants de puissance. Afin de traduire la superposition des phénomènes, il paraît alors judicieux de considérer ces pertes comme des résistances en parallèle des semi-conducteurs : le courant total est alors la somme d'un courant idéal traduisant un fonctionnement sans pertes, auquel se superpose un courant lié aux pertes dans les transistors. Dans ce cas, les pertes en conduction ne semblent plus légitimes puisqu'elles sont modélisables par une résistance série et seules les pertes en commutation paraissent appropriées. La résistance équivalente n'est donc plus liée aux pertes totales mais aux pertes en commutation. Pour les exemples précédents, la résistance est donc quasiment doublée et la constante de temps du système passe de $344 \mu\text{s}$ à $695 \mu\text{s}$ après simulations (sans déphasage ni disparité des pertes). La constante de temps est donc plus élevée et la différence avec les essais expérimentaux s'accroît. Il paraît souhaitable de mener des essais avec une forte augmentation des pertes en commutation ou au contraire avec des pertes très faible, pour confronter les résultats théoriques et expérimentaux. Pour cela, il est possible de jouer sur la fréquence de commutation, ou les résistances de grille des semi-conducteurs.

3.2.7 FlyCap 6-niveaux – Augmentation du nombre de niveaux

Avec l'augmentation du nombre de cellules de commutation et donc de niveaux, la formulation analytique du problème devient particulièrement fastidieuse ; et la simulation temporelle peut rapidement devenir très compliquée pour l'évaluation des dynamiques du système. La formulation du problème et la résolution matricielle permet un gain de temps important et une analyse plus pertinente grâce à la détermination des pôles du système.

Ainsi, le convertisseur 6-niveaux est simulé pour une variation de la tension d'entrée, qui augmente depuis 220 V jusqu'à 270 V en 1 ms . Le choix de cette rampe repose sur une évolution probable et un échelon suffisamment faible pour ne pas atteindre les limites de la modélisation harmonique. Rappelons que dans le convertisseur réel, les diodes interdisent à chaque tension cellule de devenir négative, ce qui n'est pas pris en compte dans le modèle et limite son domaine de validité.

Les caractéristiques du convertisseur présenté Figure 96, incluant un équilibreur dont le but est d'assister l'équilibrage et sur lequel nous reviendrons plus tard, sont les suivantes :

Condensateurs flottants	$\left\{ \begin{array}{l} C_1 = 2.2 \mu\text{F} \\ C_2 = 2.8 \mu\text{F} \\ C_3 = 3.7 \mu\text{F} \\ C_4 = 5.6 \mu\text{F} \end{array} \right.$
Equilibreur	$\left\{ \begin{array}{l} R = 1 \Omega \\ L = 10 \mu\text{H} \\ C = 253 \text{ nF} \end{array} \right.$
Autres éléments du convertisseur	$\left\{ \begin{array}{l} R_{CH} = 1 \Omega \\ L_{OUT} = 10 \mu\text{H} \\ C_{OUT} = 253 \text{ nF} \\ V_{IN} = 48 \text{ V} \\ \delta = 50 \% \\ F_{SW} = 250 \text{ kHz} \end{array} \right.$

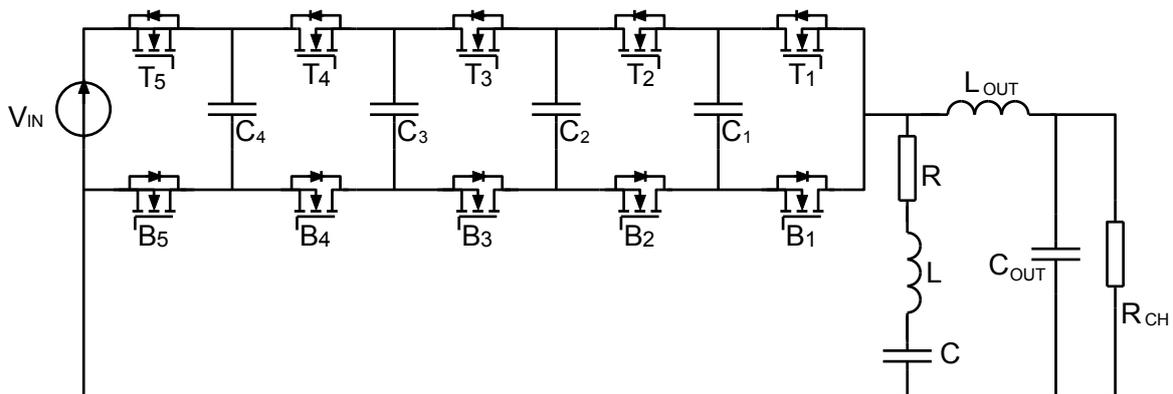


Figure 96 : Schéma de principe du convertisseur FlyCap 6-niveaux

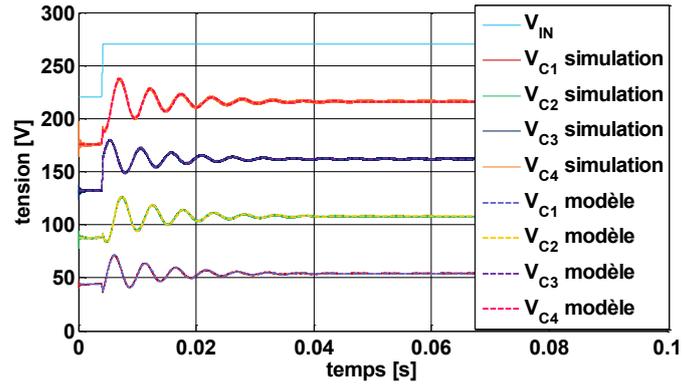
Validation du modèle :

La validation du modèle harmonique est visible à la Figure 97 où ce dernier est comparé au résultat d'une simulation temporelle. Le modèle est conforme à la simulation temporelle

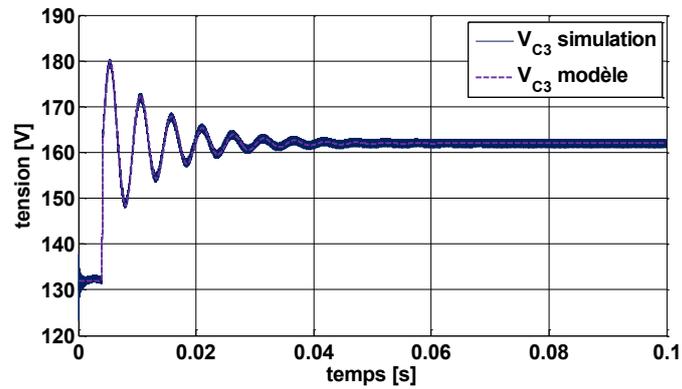
malgré un nombre élevé de condensateurs flottants et de pôles associés. En l'occurrence, les pôles du système sont au nombre de quatre et ont pour valeur :

$$\left\{ \begin{array}{l} p_1 = (-1.0953 + 0.3027 \cdot i) \times 1 \cdot 10^5 \\ p_2 = (-1.0953 - 0.3027 \cdot i) \times 1 \cdot 10^5 \\ p_3 = (-0.0011 + 0.0120 \cdot i) \times 1 \cdot 10^5 \\ p_4 = (-0.0011 - 0.0120 \cdot i) \times 1 \cdot 10^5 \end{array} \right.$$

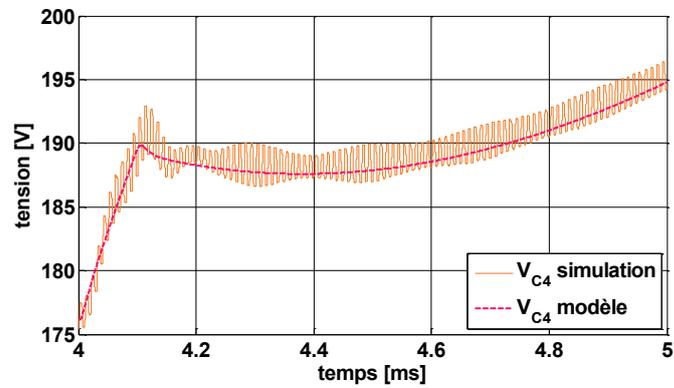
Ces pôles sont placés dans le plan (Réel, Imaginaire) à la Figure 98. Les deux modes lents (dont la partie réelle est la plus faible) visibles à la Figure 98-b ont un impact dominant sur la réponse globale du système.



(a)



(b)



(c)

Figure 97 : Comparaison du comportement des tensions flottantes par simulation temporelle et par la modélisation harmonique (a) vue globale (b) tension flottante V_{C3} (c) zoom de la tension V_{C4}

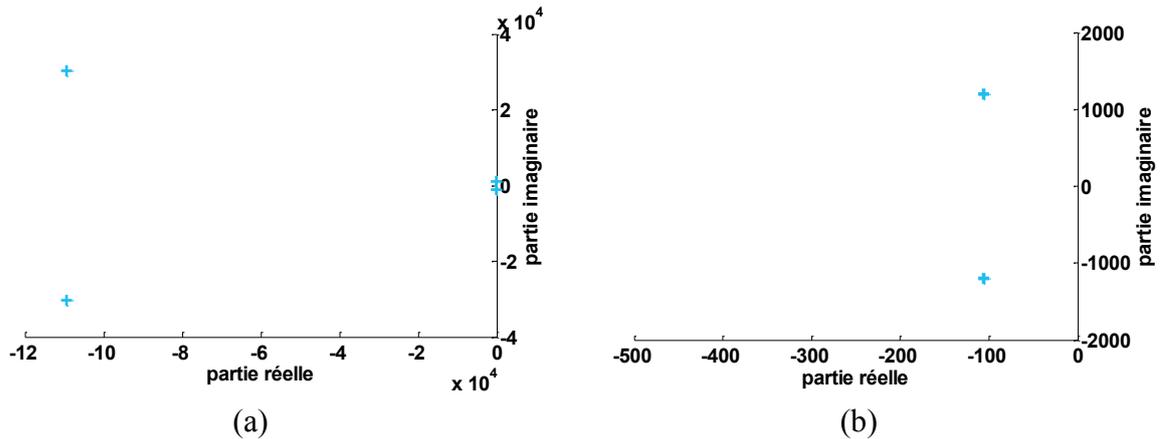


Figure 98 : Pôles du système dans le plan (Re, Im) (a) vue globale (b) zoom sur les pôles lents

Modélisation des pertes :

La modélisation des pertes peut là aussi être importante dans la mesure où elle peut participer et améliorer l'équilibrage. Afin d'estimer la résistance utilisée dans le modèle, nous basons sur des résultats expérimentaux en considérant une répartition égale des pertes entre les cellules de commutation. Les pertes sont estimées à 1 W par cellule de commutation à 220 V pour un courant de sortie de 4 A amenant à une résistance de l'ordre de 1800 Ω . La mesure ayant permis cette évaluation se base sur une mesure de la puissance d'entrée et de sortie, et mène à une tolérance importante de 30 % étant donnée la faible valeur des pertes en regard de la puissance mesurée. Néanmoins, cette estimation permet de dégager une tendance quant à l'influence des pertes sur l'équilibrage du convertisseur.

La Figure 99 expose les formes d'ondes temporelles aux bornes des condensateurs en l'absence de pertes et en considérant les pertes précédemment évoquées. De ces courbes ainsi que du placement des pôles dans le plan (Re, Im) visible à la Figure 100, on peut remarquer que les pertes permettent d'améliorer la stabilité du système. Les oscillations sont plus faibles et le système plus rapide.

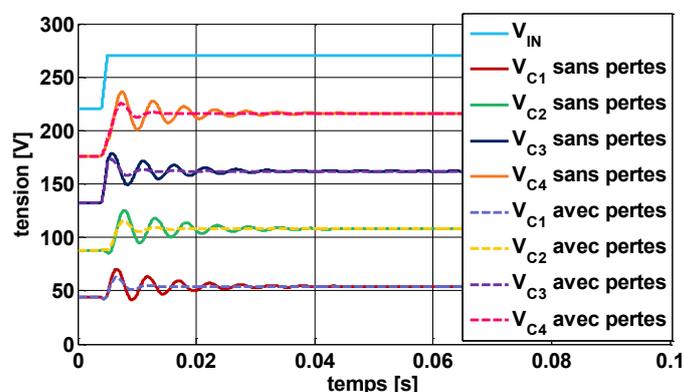


Figure 99 : Comparaison temporelle de l'équilibrage avec et sans pertes

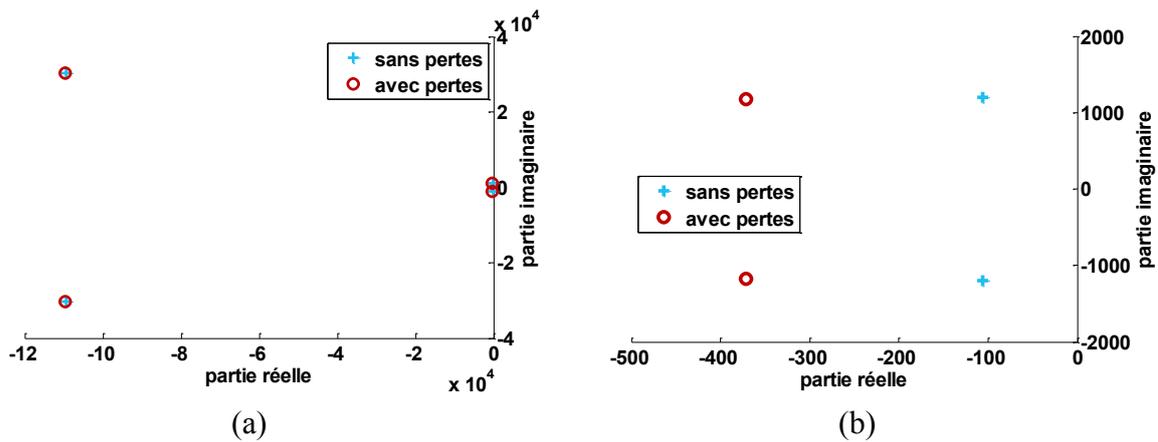


Figure 100 : Pôles du système avec et sans pertes dans le plan (Re, Im) (a) vue globale (b) zoom sur les pôles lents

Bien que les pertes participent à l'équilibrage de la topologie FlyCap, leur utilisation est limitée dans la mesure où les pertes sont dépendantes du point de fonctionnement, des caractéristiques intrinsèques à chaque composant et une disparité de ces dernières peut modifier la valeur en régime permanent. Des techniques d'équilibrage peuvent alors être utilisées en complément de l'équilibrage naturel.

3.2.8 Equilibreur

Parmi les multiples méthodes existantes pour améliorer l'équilibrage naturel, il est possible d'adapter la commande [60] ou d'utiliser des circuits externes tels que ceux présentés dans [61]. Nous proposons ici l'utilisation d'un circuit R, L, C série externe pour favoriser l'équilibrage [21]. Cette stratégie possède l'avantage de ne pas nécessiter de capteurs supplémentaires pour mesurer les tensions internes et n'alourdit pas la commande. En revanche, cet équilibreur sera source de pertes supplémentaires et dégradera le rendement.

Principe :

Le convertisseur FlyCap 6-niveaux est utilisé pour illustrer le principe de l'équilibrage proposé. La fréquence de commutation F_{sw} est fixée à 100 kHz et la fréquence apparente de sortie lorsque le système est équilibré notée F_a est de 500 kHz.

Comme il a été vu précédemment, le déséquilibre de la topologie FlyCap implique un harmonique de tension non nul à la fréquence F_{sw} à la sortie du bras et aux multiples de cette fréquence. Cet harmonique de tension va engendrer un harmonique de courant à cette même fréquence via l'impédance de sortie, et pourra ainsi rééquilibrer le système. Mais l'équilibrage est fortement dépendant de l'impédance, notamment de sa phase, comme exposé précédemment. En plaçant un filtre adapté dont l'impédance est faible à la fréquence F_{sw} et dont

la phase est proche de zéro, l'équilibrage est amélioré. Afin de limiter l'impact lors d'un fonctionnement normal, l'impédance devra être élevée à la fréquence F_a . Dans le cas d'un onduleur de tension de fréquence F_{mod} , l'impédance devra être élevée à cette fréquence F_{mod} pour limiter les pertes, tout comme cette impédance devra être élevée à faible fréquence pour le cas d'un hacheur. Un filtre passe-bande semble tout à fait indiqué pour répondre à ces contraintes.

Filtre harmonique – cas idéal :

Conformément à nos attentes, la Figure 101 présente le digramme de Bode en impédance et en phase de quelques filtres référencés *filtre A*, *filtre B* et *filtre C* et dont les impédances sont respectivement Z_A , Z_B et Z_C et qui correspondent aux attentes du filtrage : basse impédance à F_{sw} et plus forte à basse fréquence⁹ et F_a . Les caractéristiques des filtres sont :

$$\text{Filtre A} \begin{cases} R = 5 \Omega \\ L = 10 \mu\text{H} \\ C = 253 \text{ nF} \end{cases}$$

$$\text{Filtre B} \begin{cases} R = 1 \Omega \\ L = 10 \mu\text{H} \\ C = 253 \text{ nF} \end{cases}$$

$$\text{Filtre C} \begin{cases} R = 1 \Omega \\ L = 100 \mu\text{H} \\ C = 25.3 \text{ nF} \end{cases}$$

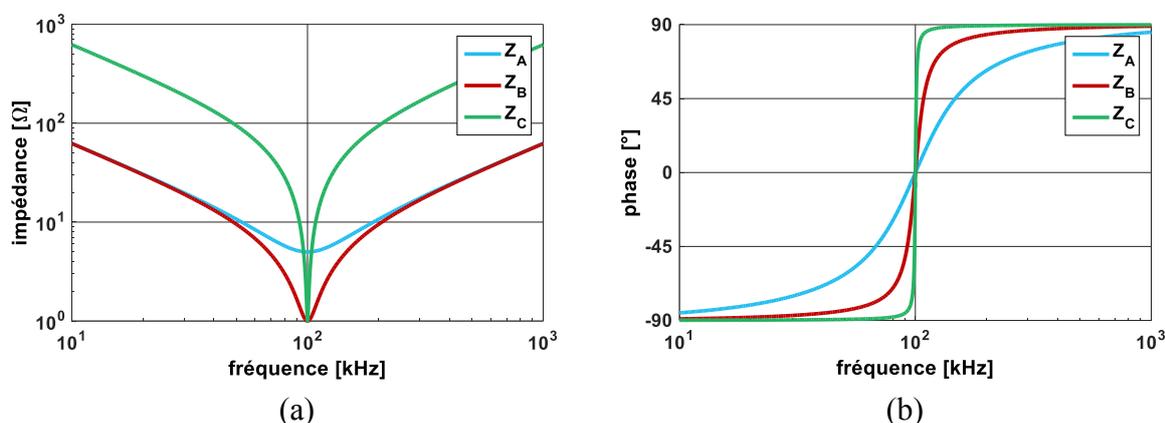


Figure 101 : Diagramme de Bode (a) en impédance et (b) en phase de trois filtres proposés

Ces trois filtres semblent correspondre aux attentes dans la mesure où ils ont une impédance faible et une phase nulle à la fréquence de commutation F_{sw} qui vaut 100kHz. La différence entre le *filtre A* et le *filtre B* est la valeur de la résistance, qui va donc modifier

⁹ F_{mod} dans le cas d'un onduleur. Si cette fréquence F_{mod} est proche de la fréquence de commutation, un compromis devra alors être fait entre équilibrage et pertes. Une fréquence supérieure, par exemple $2 \times F_{sw}$ dans le cas d'un onduleur 6-niveaux, pourrait aussi être considérée.

l'impédance à la fréquence F_{sw} ainsi que le facteur de qualité. La différence entre le filtre B et le filtre C concerne uniquement le facteur de qualité : l'inductance a été multipliée par dix tandis que le condensateur a une valeur dix fois inférieure.

La Figure 102 qui montre la position des pôles du système dans le plan (Re, Im) laisse constater un comportement très différent selon le filtre, et les pôles lents du *filtre C* semblent mener à un comportement oscillant puisque la partie réelle de ces pôles est seulement de -1. La simulation temporelle correspondant au *filtre C* dont les courbes sont présentées à la Figure 103 confirme le comportement oscillant des condensateurs flottants pour une variation de la tension d'entrée. En Figure 102, on voit aussi que les pôles lents du filtre A sont à valeurs négatives inférieures à celles du filtre B malgré une résistance plus élevée. Pourtant, un raisonnement sur l'équilibrage nous aurait laissé pressentir un meilleur équilibrage puisque les harmoniques de courant à la fréquence de résonance sont plus importants dû à la plus faible impédance. Nous reviendrons sur ce point ultérieurement.

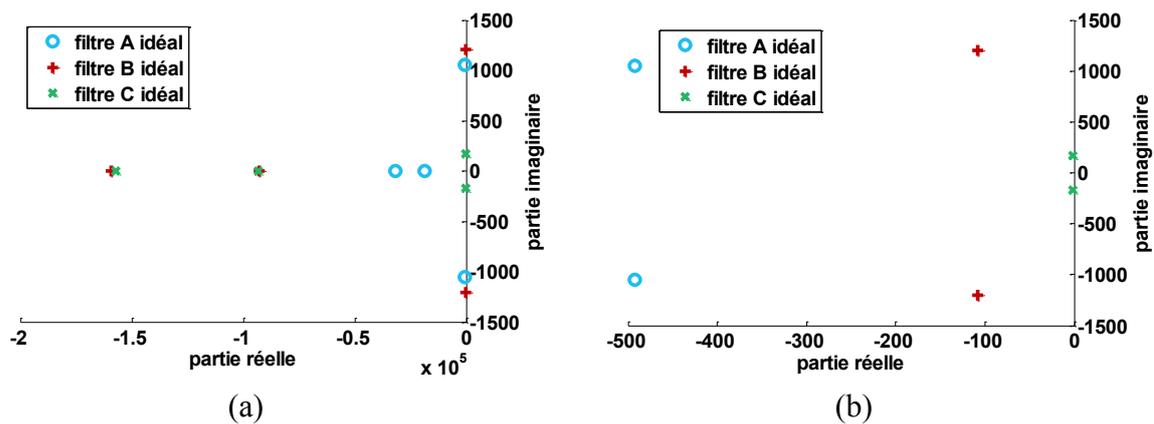


Figure 102 : Pôles du système pour les trois filtres proposés (a) vue globale (b) zoom sur les pôles lents

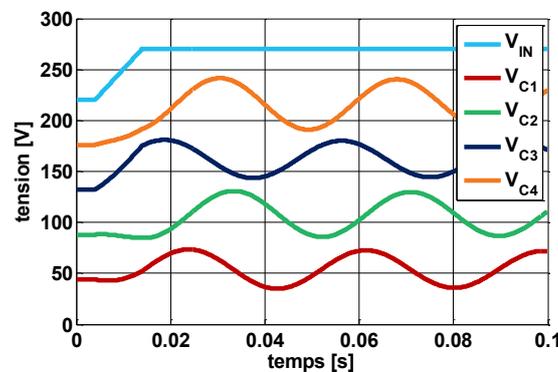


Figure 103 : Formes d'ondes temporelles de l'équilibrage des condensateurs flottants pour le filtre C

Équilibreur – cas réel :

L'impédance réelle diffère de l'impédance idéale, et les conséquences sur un filtre passe-bande sont évidemment une modification de la fréquence de résonance, qui s'éloigne alors de la fréquence de commutation du convertisseur, risquant de dégrader ou de compromettre l'équilibrage.

De plus, les valeurs des composants sont discrètes et les tolérances peuvent atteindre des valeurs conséquentes. Par exemple, la valeur normalisée du condensateur du *filtre A* est de 270 nF au lieu des 253 nF souhaités et l'inductance choisie possèdera une tolérance de 20 %. La Figure 104 présente ainsi l'impédance et la phase des équilibreurs idéaux et des équilibreurs réels qui pourront être implantés. Si l'impact sur l'impédance est conséquent, principalement pour le *filtre B*, la phase de ce même filtre s'en trouve largement modifiée et vaut 62.5° au lieu d'être nulle.

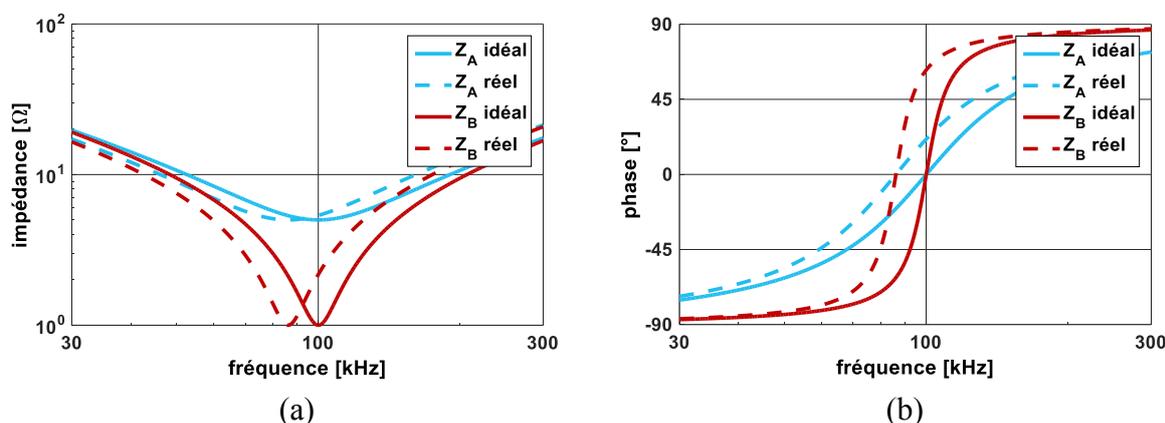


Figure 104 : Diagramme de Bode (a) en impédance et (b) en phase des filtres A et filtre B proposés pour le cas idéal et réel

La Figure 105 qui présente les pôles associés à l'utilisation de ces filtres confirme ces constatations. Les pôles rapides du *filtre B* ont une partie imaginaire très élevée comparé au *filtre A*, et les pôles lents sont à partie réelle négative plus faible (en valeur absolue). La Figure

106 expose l'évolution temporelle des tensions flottantes et confirme également les conclusions faites quant à leur comportement.

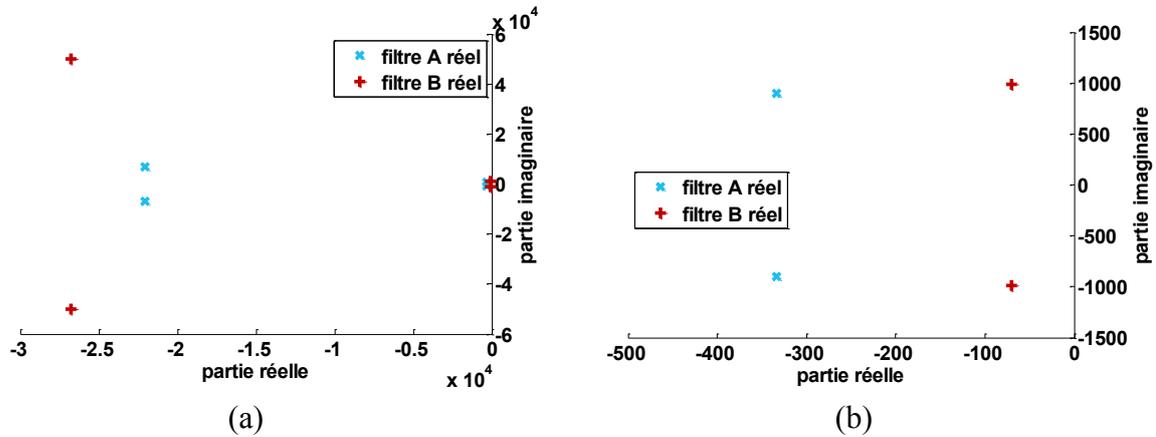


Figure 105 : Pôles du système pour le filtre A et le filtre B (a) vue globale (b) zoom sur les pôles lents

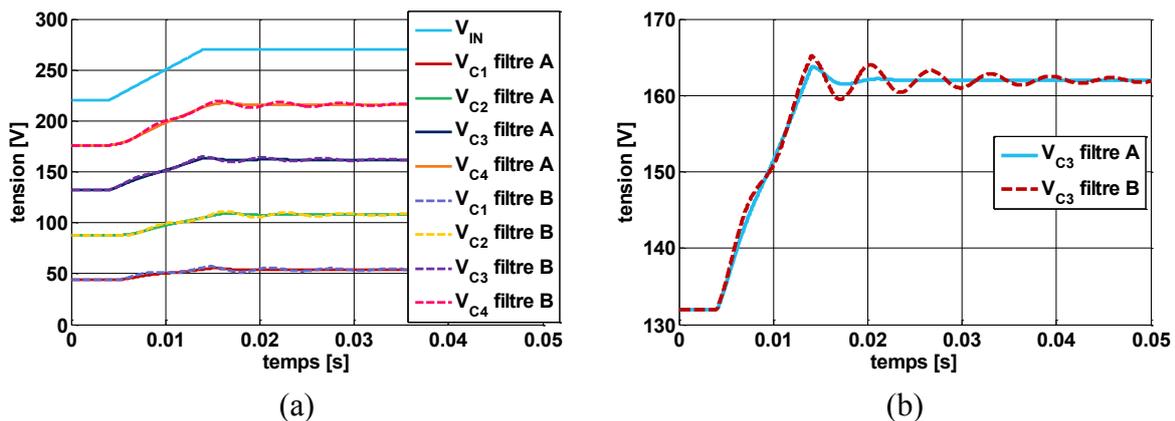


Figure 106 : Comparaison du filtre A et du filtre B (a) formes d'ondes générales (b) formes d'ondes aux bornes du condensateur C3

L'utilisation d'un filtre au facteur de qualité élevé conduit donc ici à un résultat médiocre, conclusion non-immédiate qui mérite que l'on s'y intéresse.

Influence de la résistance de l'équilibreur :

Comme nous venons de le voir, l'utilisation d'une résistance faible dans le but de favoriser les harmoniques de courant n'est pas toujours favorable puisqu'elle peut être source d'un comportement oscillant. La Figure 107 présente l'évolution temporelle de la tension d'un condensateur flottant pour différentes valeurs de résistance. L'utilisation d'une valeur trop faible laisse apparaître des oscillations tandis qu'une valeur trop importante amènera un

équilibrage relativement lent. Un compromis intéressant pour ce cas semble correspondre à une résistance dont la valeur est située entre 16 Ω et 30 Ω .

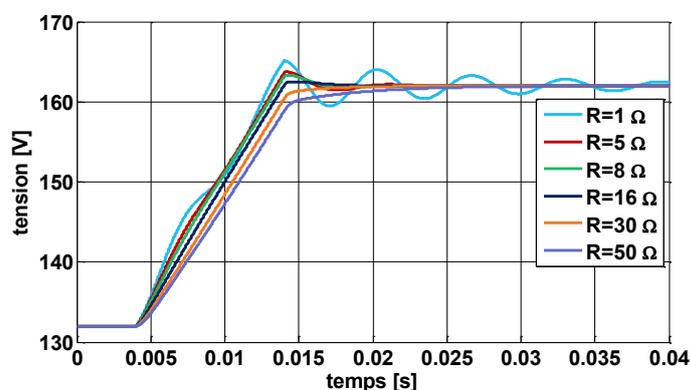


Figure 107 : Formes d'ondes du condensateur C3 pour différentes valeurs de R

La Figure 108 présente les pôles du système pour ces mêmes valeurs, et mène à des conclusions similaires. Les pôles rapides Figure 108-a se rapprochent de l'axe des imaginaires lorsque la résistance augmente et sont à valeur imaginaire nulle entre 8 Ω et 16 Ω , choix qui paraît intéressant puisqu'augmenter encore la résistance ralentit ces pôles. Les pôles lents montrés en Figure 108-b ont une partie imaginaire qui diminue à mesure que la résistance augmente. Leur partie réelle augmente en valeur absolue jusqu'à 16 Ω ; au-delà, la valeur imaginaire est nulle mais un des pôles se rapproche de l'axe des imaginaires purs. Le meilleur choix semble se situer entre 16 Ω et 30 Ω .

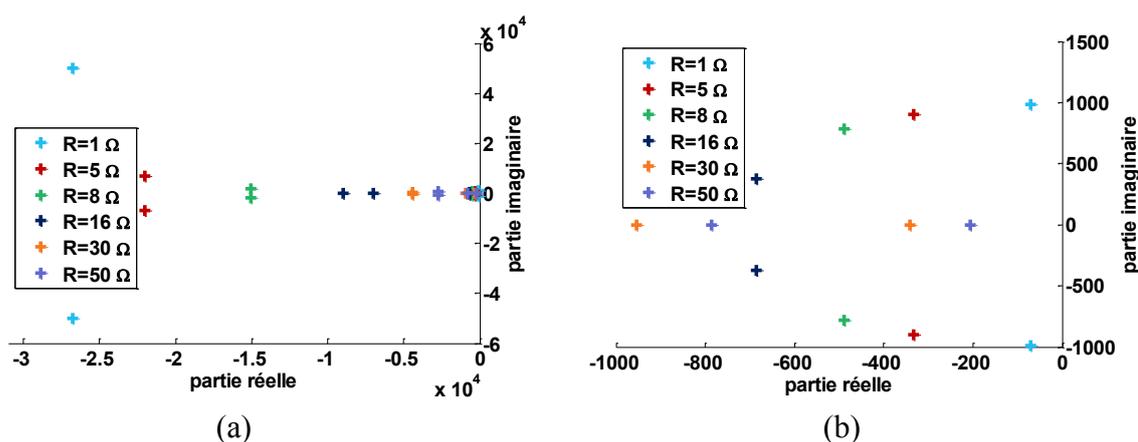


Figure 108 : Lieux des pôles du système pour différentes valeurs de R (a) vue globale (b) zoom sur les pôles lents

L'importance de la valeur de la résistance est capitale dans le phénomène d'équilibrage, et sa détermination est plus complexe qu'il n'y paraît. Le modèle harmonique est particulièrement adapté à ce problème et permet de déterminer une valeur optimale pour un

convertisseur et son point de fonctionnement nominal. Il faut noter que le dimensionnement, pourra évoluer en fonction de la valeur de la charge ou encore lors d'une modification du rapport cyclique (ici fixé à 50 %). Si ces éléments changent, il faudra en tenir compte. De même, le fonctionnement en onduleur demandera une étude plus approfondie pour que le système ne soit pas instable.

Bien qu'une résistance d'environ une dizaine d'ohm semble la plus appropriée, le prototype a été réalisé avec une résistance d'environ un ohm, choisie avant la présente étude.

3.3 Résultats expérimentaux

3.3.1 Introduction

L'ensemble des éléments abordés au cours de cette thèse ont permis le dimensionnement d'un convertisseur de type FlyCap 6-niveaux. Cette partie présente le prototype, ses caractéristiques et les résultats expérimentaux.

3.3.2 Architecture du convertisseur

Le convertisseur a été conçu avec :

- Un filtre d'entrée comprenant un filtrage différentiel et une inductance de mode commun
- La partie active qui comprend les transistors, la commande et les composants annexes nécessaires à la commande (driver, isolateur numérique, alimentation isolée)
- Un équilibreur
- Un filtre de sortie composé d'une inductance de sortie (utilisable en fonctionnement dc-dc ou onduleur) et d'un ensemble de condensateur (utilisés en fonctionnement dc-dc)
- Une carte de commande DE0-nano de chez Altera. La carte est construite autour d'un FPGA Altera cyclone II dont l'oscillateur utilisé fonctionne à 50 MHz. Le sur-cadencement (overclocking) est ici de 400 MHz.

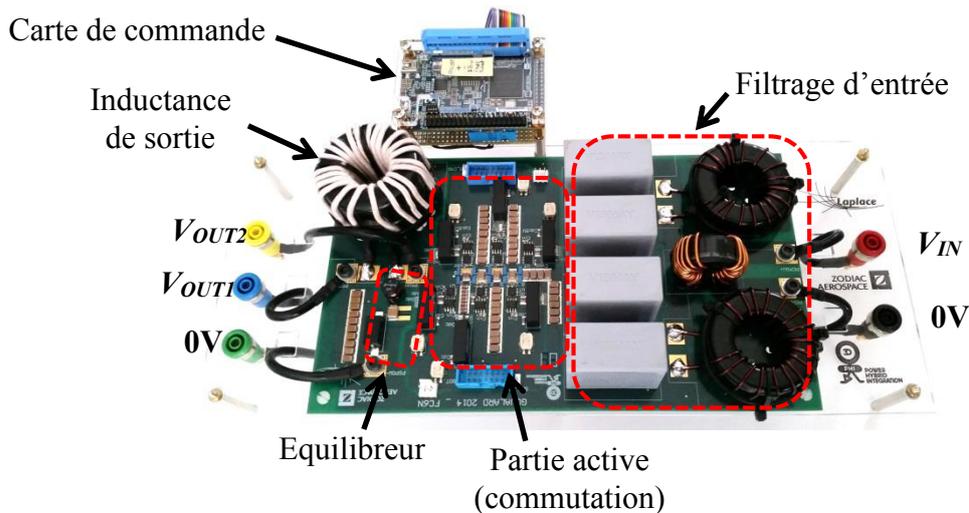


Figure 109 : Vue globale du convertisseur

L'ensemble des filtres a été surdimensionné par rapport à la puissance transférée. Ce choix a été fait dans le but de mutualiser le filtrage avec l'utilisation de 6 cartes de puissance amenant à une puissance pouvant atteindre 4.5 kW en entrée mais qui n'a pas été implanté ici. L'architecture de la zone référencée *partie active* et contenant les semi-conducteurs de puissance est détaillée à la Figure 110. Les condensateurs flottants sont séparés en deux entités, l'une étant la partie condensateur de découplage au plus proche de la cellule de commutation et l'autre constituant la partie condensateur de filtrage déporté pour permettre de rapprocher les cellules de commutation les unes des autres et ainsi réduire les inductances parasites de la maille de commande. En effet, comme exposé au Chapitre 1, un driver commande deux composants voisins, en déportant les condensateurs de filtrage, les semi-conducteurs peuvent être rapprochés et l'inductance parasite de la commande réduite. Nous reviendrons sur l'évaluation des éléments parasites par la suite.

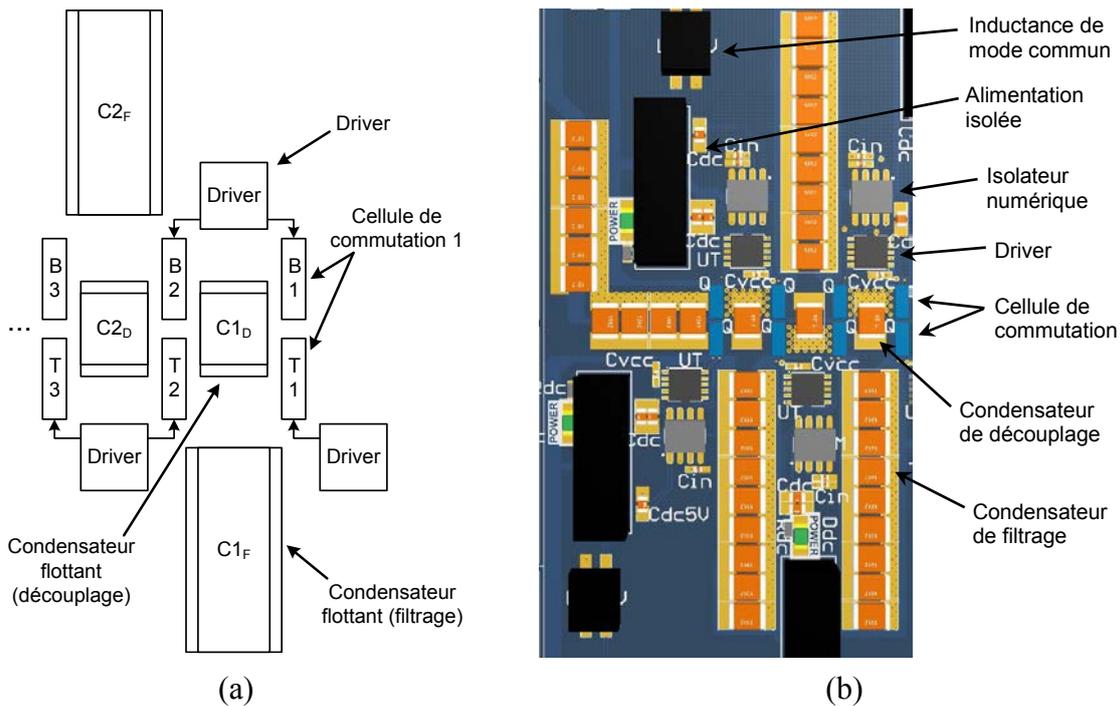
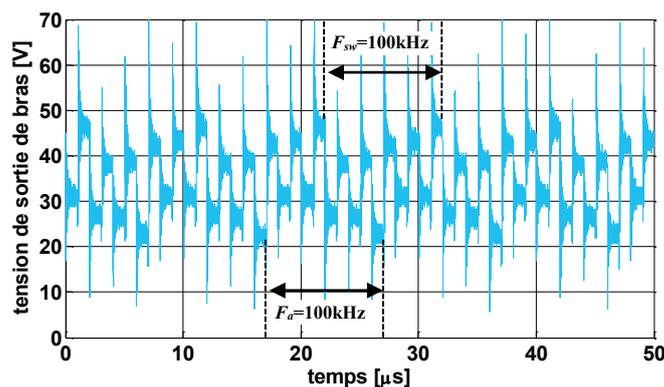


Figure 110 : Architecture de la partie active (a) schéma (b) vue 3D

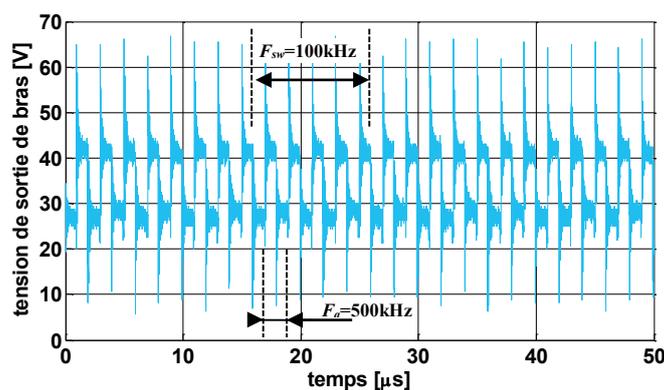
3.3.3 Equilibrage statique

Comme nous l'avons vu au cours de ce chapitre, l'équilibrage de la structure est critique puisque qu'il modifie les formes d'ondes et peut aussi entraîner la destruction de semi-conducteurs. A cet effet, un équilibreur est utilisé bien qu'il existe un phénomène d'auto-équilibrage inhérent à la structure FlyCap. La Figure 111 expose alors les formes d'ondes à la sortie du bras en l'absence d'équilibreur ou lorsque ce dernier est utilisé, pour une tension de 70 V en entrée, un courant de 3 A en sortie avec un rapport cyclique de 50 %.

Dans cette configuration, les niveaux attendus en sortie sont 28V et 42V. La différence entre les niveaux de tension effectifs et ceux attendus est nulle lorsque le système est équilibré alors qu'il atteint jusqu'à 4 V en l'absence d'équilibreur. Etant données les séquences de fonctionnement, au moins un des condensateurs flottant subit un déséquilibre minimum de 2V, qui représente alors 15% de déséquilibre. Comme attendu, ce déséquilibre implique une périodicité égale la période de commutation $1/F_{SW}$. La fréquence apparente F_a de la tension en sortie de bras n'est donc pas dans ce cas $5 \times F_{SW}$ mais bien F_{SW} .



(a)



(b)

Figure 111 : Tension de sortie de bras pour une tension d'entrée de 70V, un courant de sortie de 3 A et un rapport cyclique de 50 % (a) sans filtre harmonique (b) avec filtre harmonique

Les formes d'onde du courant dans le filtre harmonique et de la tension en sortie du bras en régime équilibré avec une tension d'alimentation de 270 V et un rapport cyclique de 50 % sont présentées à la Figure 112. Pour rappel, l'amplitude du courant harmonique n'est lié qu'à la tension en sortie de bras, aucunement au courant de sortie, qui vaut ici 3 A. Etant donné le comportement majoritairement inductif du filtre harmonique à la fréquence apparente, il est possible d'assimiler le courant dans l'équilibreur à un signal triangulaire ; il est alors possible de calculer analytiquement les pertes dans le filtre harmonique en régime permanent. La valeur efficace d'un signal triangulaire variant entre $-I$ et I valant $I/\sqrt{3}$, la valeur efficace du courant de l'équilibreur à la tension nominale vaut 0.87 A. Les pertes dans le filtre harmonique en régime permanent sont ainsi estimées, pour une résistance du filtre harmonique de 1 Ω , à 0.75 W. En regard de la puissance totale à ce point de fonctionnement de 405 W, les pertes dans le filtre harmonique ne représentent que 0.2% de la puissance totale.

En considérant le premier harmonique à la fréquence apparente F_a , l'amplitude du courant théorique dans le filtre harmonique est de 1.78 A alors qu'il est de 1.5 A en pratique.

La tolérance des composants du filtre harmonique explique la différence entre les valeurs théoriques et pratiques.

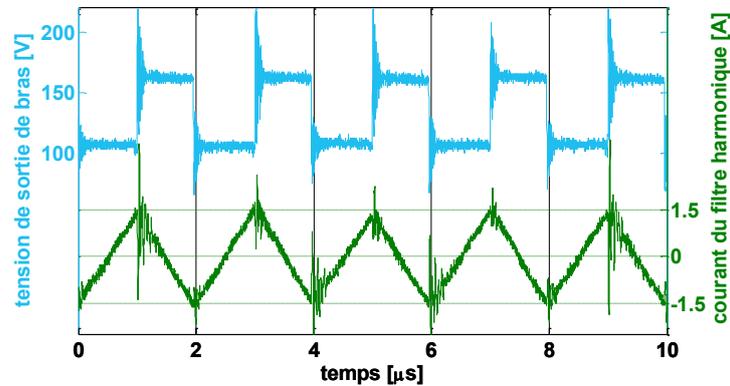


Figure 112 : Tension de sortie de bras et courant dans le filtre harmonique pour une tension d'entrée de 270V, un courant de sortie de 3 A et un rapport cyclique de 50 %

3.3.4 Evaluation des éléments parasites

Comme nous l'avons vu tout au long du manuscrit, les faibles temps de commutation des composants rapides sont critiques et imposent des éléments parasites maîtrisés et faibles. Les oscillations générées lors des commutations résultent de résonances entre différents éléments parasites, ce qui permet d'estimer les inductances parasites, principal élément à minimiser.

Inductance parasite de la maille de commutation :

Lors d'une commutation, des oscillations à haute fréquence F_{OSC} de la tension drain-source V_{DS} peuvent être observées ; elles correspondent à la résonance de la capacité de sortie du transistor C_{OSS} avec l'inductance de maille parasite L_M lorsque l'inductance parasite du condensateur est négligée [3]. La fréquence de résonance vaut donc :

$$F_{OSC} = \frac{1}{2 \times \pi \times \sqrt{L_M \times C_{OSS}}}$$

La Figure 113 montre ces oscillations dans le cas d'une tension d'entrée de 270 V et au niveau la cellule de commutation dont le dépassement est le plus important. Puisque la fréquence de résonance est de 125 MHz et que la capacité de sortie du transistor vaut 450 pF en valeur typique à la tension correspondante, l'inductance parasite totale de la maille de puissance est estimée à 3.6 nH ici (maille la moins performante).

Afin de vérifier la cohérence de cette valeur, le résultat est comparé grâce aux conclusions du Chapitre 2, qui a permis de faire la lumière sur les éléments influençant l'inductance parasite de la maille de puissance. En nous appuyant sur les valeurs de référence et les différences liées d'une part à l'épaisseur du PCB, et d'autre part à la largeur des électrodes des condensateurs de

découplage, l'inductance théorique attendue est de 2.7 nH. La valeur est donc cohérente, d'autant que la valeur estimée à partir des mesures expérimentales n'intègre pas la contribution du ou des condensateurs de découplage dont l'inductance parasite est estimée à une valeur allant de 0.7 nH à 1.9 nH en fonction de la cellule de commutation.

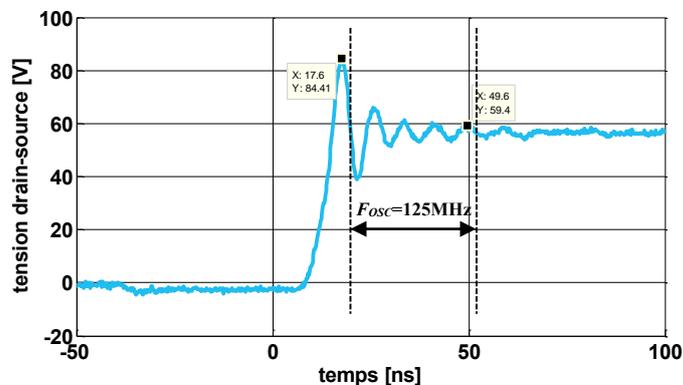


Figure 113 : Formes d'ondes de la tension drain-source – identification de l'inductance de la maille de commutation

Cette inductance parasite correspond à la valeur la plus élevée des différentes cellules de commutation. Des mesures à plus faible tension ont permis d'évaluer l'inductance parasite totale des différentes mailles de puissance. La faible tension implique en revanche une tolérance plus élevée étant donnée la forte dépendance de la capacité de sortie du transistor en fonction de la tension dans cette zone. Les valeurs sont estimées entre 2.3 nH et 4 nH ce qui est cohérent par rapport à l'inductance attendue.

Inductance parasite de la maille de commande :

De manière analogue, les oscillations de la tension de grille sont dues à la résonance entre l'inductance parasite de la maille de commande L_m et la capacité d'entrée du transistor C_{ISS} . Il est alors possible d'évaluer cette inductance parasite. La Figure 114 présente les formes d'ondes expérimentales aux bornes de la grille (aucune résistance de grille n'est ici utilisée autre que la résistance interne de pull-down interne au *driver* de 0.6 Ω).

$$F_{OSC} = \frac{1}{2 \times \pi \times \sqrt{L_m \times C_{ISS}}}$$

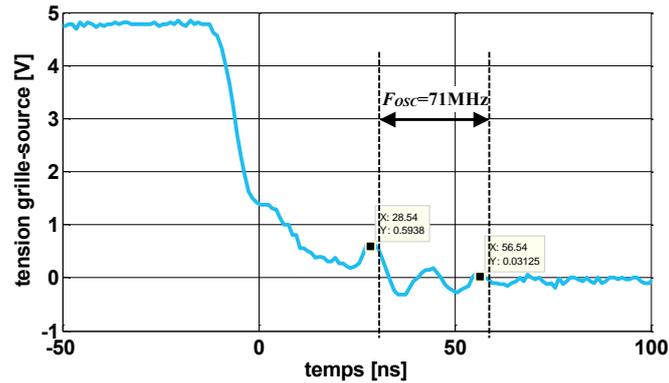


Figure 114 : Formes d'ondes de la tension de grille – identification de l'inductance de commande

Puisque la fréquence de résonance est de 71 MHz et que la capacité d'entrée du transistor vaut 850 pF en valeur typique, l'inductance parasite de la maille de commande est estimée à 5.9 nH.

Contrairement à la maille de puissance, cette valeur ne peut être comparée à celles du Chapitre 2 puisque le motif est très différent. En revanche, l'épaisseur du PCB explique pour un facteur 1.6 la valeur de cette inductance, le reste étant probablement dû à la faible largeur des pistes.

3.3.5 Optimisation des temps morts et des résistances de grille

L'utilisation des composants grands gap permet de diminuer les temps de commutation. En revanche, l'augmentation des dv/dt et des di/dt implique des perturbations CEM et des surtensions plus importantes. A cette fin, et étant donnés les forts dépassements constatés, des résistances de grilles ont été ajoutées à l'amorçage comme au blocage.

Bien que l'optimisation des temps morts de convertisseurs à base de composants GaN permette d'améliorer leur rendement [23], [25], [62], il reste un compromis entre sûreté de fonctionnement et pertes. Les perturbations de la grille engendrées par les commutations sont critiques puisqu'elles peuvent perturber la commande des semi-conducteurs. La Figure 115 présente les formes d'ondes aux bornes d'une cellule de commutation pour un courant sortant positif et le schéma équivalent qui s'y rapporte. Dans un premier temps, la tension de grille V_{GS} diminue entraînant le blocage du composant B . La tension V_{DS} devient alors négative correspondant à la chute de tension inverse du composant GaN, il y a fonctionnement en mode diode. A la fin du temps mort, le composant T est mis en conduction et la tension V_{DS} croît progressivement, incluant des perturbations au niveau de la grille, perturbations qui sont potentiellement problématique puisqu'elles peuvent impliquer un réamorçage du composant et

donc un court-circuit de la cellule de commutation. La valeur minimale de la tension de grille permettant une mise en conduction du transistor est de 0.7 V.

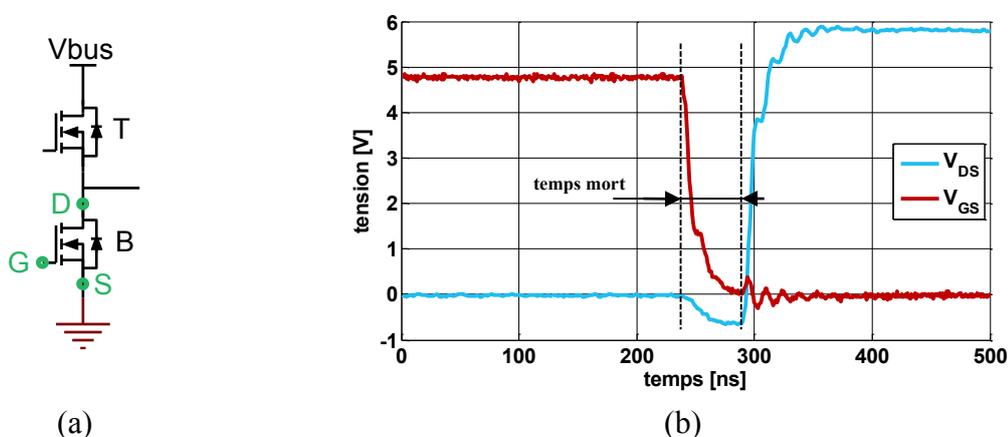


Figure 115 : (a) Schéma d'une cellule de commutation et (b) formes d'ondes qui se rapportent à la commutation

La Figure 116 présente le schéma équivalent incluant les capacités parasites du transistor qui vont permettre d'expliquer ces oscillations. En effet, lorsque la tension V_{DS} croît, et étant donnée la forte valeur du dv/dt , l'impédance équivalente entre la grille G et la source S peut être ramenée, en première approximation, à celle du condensateur C_{GS} . Il en résulte alors un pont diviseur capacitif et la tension V_{GS} vaut alors :

$$V_{GS} = V_{DS} \times \frac{C_{GD}}{C_{GD} + C_{GS}}$$

Ainsi, plus C_{GD} est faible devant C_{GS} et moins la grille est perturbée. Le ratio Miller C_{GD}/C_{GS} rend compte de cette immunité. Ici, pour une tension de 6 V aux bornes du composant, le composant EPC2001 possède un ratio Miller de $100 \cdot 10^{12} / 900 \cdot 10^{12} = 0.11$ impliquant un pic de 0.6 V pour une tension commutée de seulement 6 V, et correspondant à une tension d'entrée de 50V. Les résultats théoriques rejoignent donc les résultats expérimentaux.

La Figure 117 présente ces résultats issus d'une simulation temporelle correspondant au schéma de la Figure 116 avec les éléments électriques précédemment évalués et avec une résistance de grille de 0.6 Ω et de 2.6 Ω . De ces courbes, on remarque que le premier pic est quasi-indépendant de la résistance de grille, confortant l'hypothèse selon laquelle l'impédance haute fréquence entre la grille et la source est équivalente à celle du condensateur C_{GS} . L'ondulation qui s'en suit dépend quant à elle de la valeur de la résistance qui va influencer sur l'amortissement. Le prototype expérimental comporte une résistance de grille externe de 2 Ω au blocage pour limiter ce phénomène.

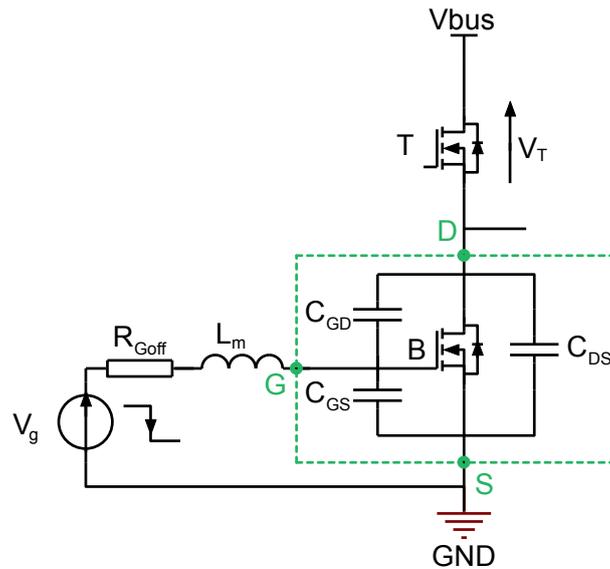


Figure 116 : Schéma de principe de la commande d'un transistor incluant les capacités parasites

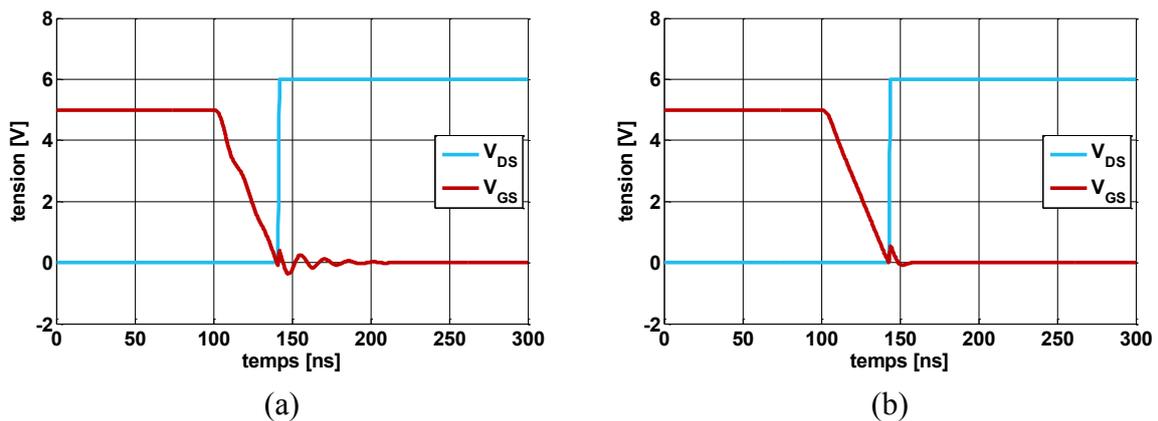


Figure 117 : Influence de la résistance de grille sur la tension de grille
 (a) $R_G = 0.6 \Omega$ (b) $R_G = 2.6 \Omega$

La diminution de la capacité C_{GD} avec la tension V_{DS} permet d'améliorer rapidement l'immunité de la grille, cette dernière ne valant plus que 20 pF à partir d'une trentaine de volts. Le ratio Miller vaut alors 0.024 à la tension nominale, diminuant l'impact des perturbations sur la grille. La Figure 118 expose les résultats de la tension de grille d'un composant où une résistance de grille externe de 2 Ω est utilisée au blocage pour différente valeur de tension d'entrée. Cet essai correspond à l'utilisation d'une résistance d'amorçage de 4.7 Ω . La résistance à l'amorçage va limiter la rampe de tension, autrement dit le dv/dt du composant qui commute. En limitant cette évolution, il en résulte une diminution des perturbations CEM et aussi de l'impact sur la grille.

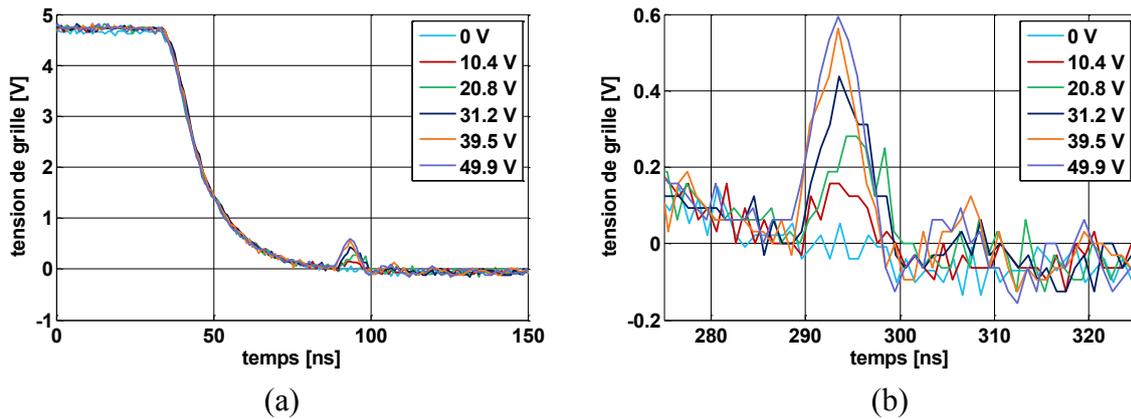


Figure 118 : Influence de la tension commutée sur la perturbation de la grille

Quid du temps mort :

La perturbation de la commande de grille est a priori inéluctable puisqu'elle est liée aux capacités parasites intrinsèques au composant ; on peut toutefois envisager l'utilisation d'un condensateur externe entre la grille et la source du composant afin de renforcer le ratio Miller, mais au prix de pertes supplémentaires, et d'un ralentissement du composant. Cette option n'a donc pas été explorée ici. Puisque la commande de grille subit une perturbation et une remontée du potentiel, il est nécessaire de veiller à ne pas subir de conduction simultanée pouvant entraîner une casse du convertisseur, cas rencontré et présenté en Figure 119. Le choix du temps mort a donc été fait dans l'optique d'avoir une surtension de la tension de grille alors que son niveau est au plus bas. La Figure 120 présente deux cas ; le premier constitue, avec un temps mort de 20 ns, un risque certain pour la sûreté de fonctionnement du convertisseur, alors que le second cas, 40 ns, est un choix raisonnable au prix de pertes légèrement plus élevées. Au final un temps mort de 40 ns a donc été utilisé sur le prototype expérimental.

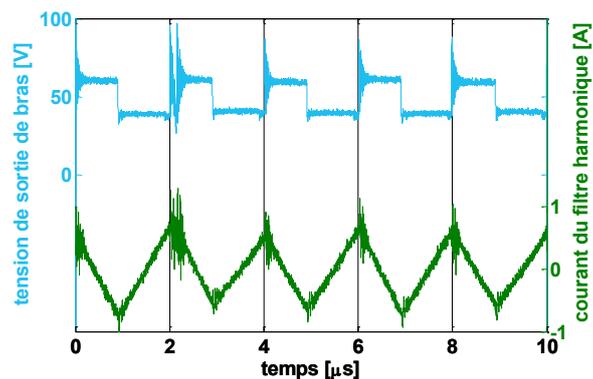


Figure 119 : Impact du temps mort sur les formes d'ondes, réamorçage d'un composant

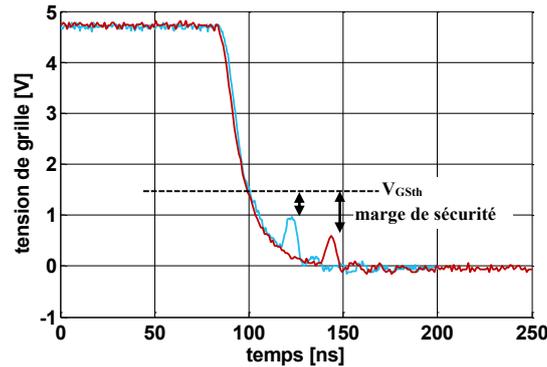


Figure 120 : Marge de sécurité avant réamorçage possible du composant pour un temps mort de 20 ns et 40 ns

3.3.6 Rendement du convertisseur

Le rendement du convertisseur a été évalué pour plusieurs niveaux de tension d'entrée allant jusqu'à 220V avec un balayage en courant. En revanche, le point nominal n'a pas été évalué en termes de rendement et la tension nominale a été atteinte mais sans que le rendement n'ait été évalué, par manque de temps.

Précision du rendement :

Les mesures de tension sont effectuées avec un multimètre FLUKE 175 dont l'erreur de mesure est de 0.15 % dans les conditions d'utilisation. En ce qui concerne la mesure du courant, elle est effectuée dans un premier temps avec un multimètre FLUKE 175 affichant une erreur de 1 %. Par la suite, il a été remplacé par un multimètre Agilent 34461A (désormais Keysight) ce qui a permis de réduire l'erreur de mesure à 0.15%. Finalement, le rendement affiché est précis à un minimum de ± 2.1 % pour les premières campagnes de mesure, valeur qui est réduite à moins de $\pm 0.6\%$ par l'utilisation du multimètre Agilent 34461A.

Mesure de rendement :

Les mesures de rendement n'intègrent pas les pertes liées à la commande. La régulation des alimentations isolées n'étant pas satisfaisante à faible puissance, elles ont été chargées par l'intermédiaire de résistances dont le but n'est que de consommer une puissance suffisante pour que la tension de sortie soit mieux régulée. Mis à part ce phénomène qui doit pouvoir être résolu avec une alimentation de meilleure qualité, les pertes de la commande sont négligeables vis-à-vis des autres pertes.

La Figure 121 présente les courbes de rendement avec une erreur inférieure à 0.6% pour différentes tension d'alimentation, avec un rapport cyclique de 50% et un temps mort de 40 ns. L'augmentation de la tension amène à un décalage de la courbe de rendement vers les courants supérieurs, et un point de rendement maximal meilleur. La Figure 122-a présente l'influence

du temps mort sur le rendement. Rappelons que celui-ci a en pratique été fixé à 40 ns pour des raisons de sûreté de fonctionnement. La précision de courbe correspondant au temps mort de 20 ns est de 97.9 %. La Figure 122-b montre l'influence des résistances d'amorçage R_{am} et de blocage R_b sur le rendement. Là encore, le choix de ces éléments repose sur un compromis entre pertes et sûreté de fonctionnement.

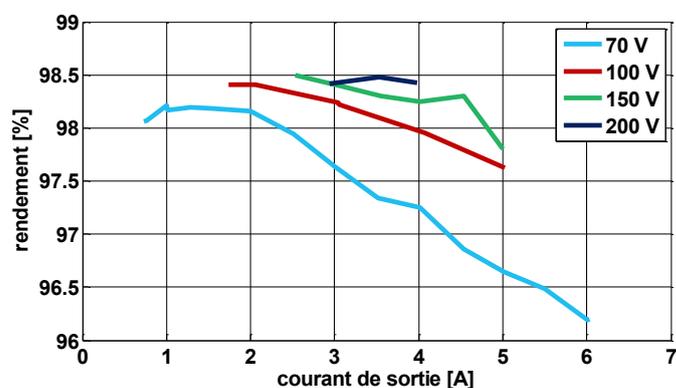


Figure 121 : Rendement pour différentes valeurs de tension d'entrée avec un temps mort de 40 ns et un rapport cyclique de 50 %

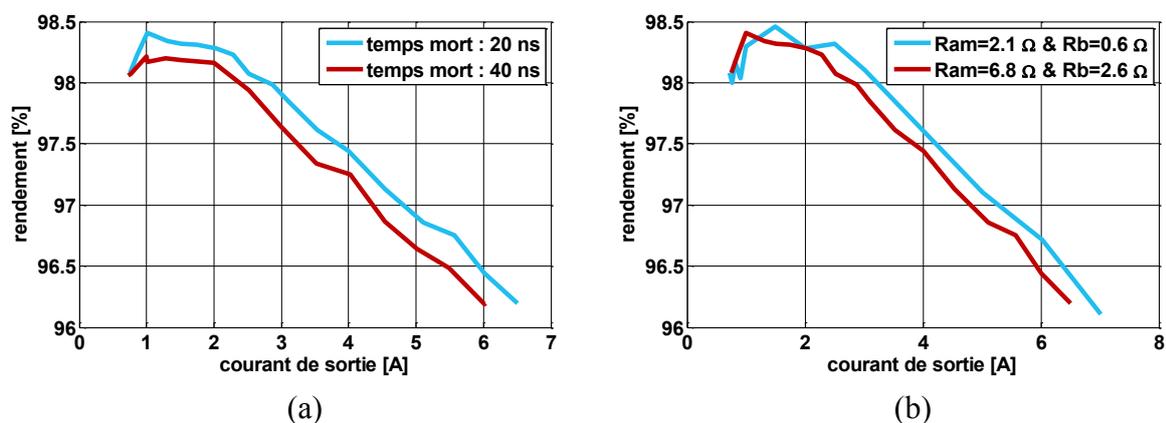


Figure 122 : Effet (a) du temps mort et (b) de la valeur des résistances de grille sur le rendement pour une tension d'entrée de 70 V et un rapport cyclique de 50 %

3.4 Conclusion et Perspectives

Conclusion :

L'auto-équilibrage des condensateurs flottants de la topologie FlyCap a été investigué et les pertes des semi-conducteurs ont été prises en compte dans le modèle pour améliorer l'estimation de la dynamique d'équilibrage. Le fonctionnement d'un filtre harmonique a été étudié et une amélioration de la procédure de dimensionnement correspondante a été proposée pour améliorer l'équilibrage de la topologie.

Un convertisseur continu-continu de type FlyCap 6-niveaux à base de composants GaN compatible avec une tension d'alimentation de 270 V a été développé et présenté avec l'utilisation de semi-conducteurs dont la tenue en tension est de 100 V. L'intérêt du filtre harmonique a été démontré et les éléments parasites du prototype ont été évalués et interprétés. Le temps mort de la commande a été choisi pour réduire les pertes en assurant une sûreté de fonctionnement suffisante.

Le convertisseur montre que l'utilisation d'une topologie multiniveaux est adaptée pour réaliser un convertisseur dont la tenue en tension est supérieure à celle des semi-conducteurs, améliorer les formes d'ondes de sortie et diminuer les pertes.

Perspectives :

Le modèle harmonique intégrant les pertes des semi-conducteurs s'est révélé intéressant et performant. Il serait souhaitable de comparer le comportement du modèle et du prototype expérimental 6-niveaux pour une variation de la tension d'alimentation afin de confirmer les résultats prédits par le modèle. Les résultats intègrent les pertes totales des semi-conducteurs mais il pourrait être plus pertinent de ne considérer que les pertes en commutation. Des essais avec un rapport faible et fort de pertes en commutation par rapport aux pertes en conduction pourraient permettre d'éclaircir ce point pour améliorer le modèle.

Comme il a été montré lors des investigations sur l'équilibre, la valeur de la résistance a un impact certain sur l'équilibrage dynamique. Des essais expérimentaux seraient intéressants avec une résistance de valeur plus élevée, de l'ordre de 10 Ω à 16 Ω d'autant que la puissance dissipée pourrait être réduite d'un facteur dix tout en ayant un équilibrage plus performant.

Les essais du convertisseur ont été menés à la tension nominale sous un courant réduit. Déterminer le rendement du convertisseur à tension nominale pour différentes valeurs de courant permettrait de comparer les valeurs à celles obtenues pour des valeurs de tension inférieures et de rendre compte du dimensionnement du convertisseur.

Les essais menés l'ont été pour des conversions dc-dc, des essais en fonctionnement onduleur permettraient de valider le design et de connaître l'impact sur les pertes des composants actifs.

Le design proposé ici fait suite aux précédents prototypes compatibles avec un design 1-couche, pour envisager une solution DBC dont les performances thermiques sont meilleures (Chapitre 2). Pourtant, la brasure des drivers nous a amené à considérer la version impliquant l'utilisation d'un design 2-couches, dans le but de faciliter la réparation et l'inspection de la

brasure de ces derniers. L'estimation de l'inductance parasite de la maille de puissance ainsi que celle de la maille de commande a conclu à des valeurs estimées particulièrement importantes par rapport à celles obtenues sur les prototypes précédents. L'épaisseur du PCB détermine la distance inter-plan et influe grandement sur la valeur de ces inductances ; cette épaisseur a été choisie ici pour offrir une rigidité suffisante pour supporter les éléments massifs que sont les inductances. Il est donc clair que l'utilisation d'un PCB avec 4 couches minces pourrait largement améliorer ces valeurs. Il en résulterait une distance plus faible entre les deux premières couches, une rigidité comparable, et la possibilité de paralléliser les connexions afin de minimiser les éléments parasites. Par ailleurs, l'utilisation d'un driver double permet de limiter le nombre d'alimentations flottantes et de composants mais implique une inductance parasite de la maille de commande qui pourrait être réduite par l'utilisation de composants indépendants, autorisant probablement une amélioration de la maille de puissance sans dégradation de la maille de commande.

Une part non-négligeable de l'inductance totale de la maille de puissance est due aux condensateurs de découplage. L'utilisation de condensateurs à plus faible valeur et dont la valeur totale effective respecte un ratio de vingt par rapport à la capacité de sortie du transistor pourrait permettre d'utiliser des boîtiers plus petits aux éléments parasites plus faibles. Ce choix permettrait de choisir des condensateurs dont l'ESL est plus faible individuellement, qui pourrait encore être réduit par l'association parallèle de ces éléments. Enfin, l'utilisation de condensateurs au boîtier plus petit permet de réduire l'inductance du PCB grâce à une réduction de la distance entre les électrodes suivant les conclusions du Chapitre 2.

Comme nous l'avons vu, la perturbation des signaux de grille est problématique puisqu'elle peut entraîner un dysfonctionnement ou une casse du convertisseur. L'utilisation d'une tension négative pourrait permettre d'utiliser des résistances de grilles plus faibles et un temps mort réduit sans craindre de réamorçage spontané.

Conclusion générale et perspectives

Le contexte économique et environnemental, et le développement des applications mobiles poussent à améliorer l'intégration des systèmes et en particulier de l'électronique de puissance. Plusieurs moyens ont été présentés pour répondre à cette problématique. Parmi ceux-ci l'utilisation d'une topologie multiniveaux a été utilisée pour améliorer les formes d'onde et utiliser des semi-conducteurs à tension réduite présentant généralement de meilleures performances. Des composants à grand gap de type GaN ont été utilisés en vue de réduire les pertes dans les semi-conducteurs et d'augmenter la fréquence de commutation. Afin de bénéficier des avantages de ces solutions, une évaluation des éléments parasites a été nécessaire, tout comme l'évaluation et l'amélioration de la dynamique d'équilibrage de la topologie FlyCap. Enfin, une technologie d'intégration de condensateur de puissance a été évaluée.

Résumé :

Le chapitre d'introduction a permis d'aborder les nombreuses possibilités pour améliorer l'intégration des convertisseurs. Parmi celles-ci, les topologies de type série et l'utilisation de composants de type GaN ont montré des performances intéressantes. La topologie FlyCap a été présentée, son fonctionnement détaillé et sa commande explicitée. Enfin le principe de la commande par bootstrap appliquée au FlyCap a été présenté en vue d'une utilisation tout au long de la thèse.

Dans le chapitre suivant, un convertisseur continu-continu de type FlyCap à base de composants GaN et de condensateurs de puissance intégrées a été développé, fabriqué et assemblé entièrement au laboratoire Laplace. Le prototype utilise des composants GaN de calibre en tension plus faible que la tension d'entrée grâce à la topologie multiniveaux série. La technologie sérigraphie pour la réalisation de condensateurs de puissance a été validée. Son utilisation permet d'améliorer l'intégration du convertisseur, l'optimisation des éléments parasites et autorise un refroidissement commun des composants de puissance par la face arrière. Un état de l'art des condensateurs de puissance compatibles avec les besoins de la conversion d'énergie a été dressé et montre un manque pour des tensions supérieures à quelques Volt. L'architecture des condensateurs sérigraphiés a été présentée et les caractéristiques électriques d'un échantillon détaillées. Des simulations par éléments finis ont permis de quantifier l'influence des différents paramètres géométriques sur les inductances parasites critique pour cette application. L'assemblage du convertisseur et les enjeux technologique ont été parcourus. Le convertisseur a démontré la compatibilité des condensateurs céramiques sérigraphiés avec les demandes de l'électronique de puissance moderne, notamment la

réduction des inductances parasites du PCB et la mise à disposition des surfaces supérieures des composants actifs pour la gestion thermique.

Au cours du troisième chapitre, l'auto-équilibrage des condensateurs flottants de la topologie FlyCap a été investigué et les pertes des semi-conducteurs ont été prises en compte dans le modèle pour améliorer l'estimation de la dynamique d'équilibrage. Le fonctionnement d'un équilibreur a été étudié et une évaluation de ses performances a été réalisée pour améliorer encore la dynamique d'équilibrage. Un convertisseur continu-continu de type FlyCap 6-niveaux à base de composants GaN compatible avec une tension d'alimentation de 270 V a été développé et présenté avec l'utilisation de semi-conducteurs dont la tenue en tension est de 100 V, donc inférieure à la tension d'alimentation. L'intérêt du filtre harmonique a été démontré sur ce prototype et les éléments parasites de ce dernier ont été évalués et interprétés. Le temps mort de la commande a été choisi pour réduire les pertes en assurant une sûreté de fonctionnement suffisante.

Perspectives :

Les condensateurs de puissance présentés au deuxième chapitre ont montré un potentiel intéressant. En revanche et d'une manière générale, l'intégration peut amener des problèmes de refroidissement et les conséquences de l'utilisation de ces condensateurs intégrés doivent être investiguées. D'une part, le comportement même des condensateurs en fonction de leurs pertes mérite d'être mesuré. D'autre part, l'influence de l'échauffement des condensateurs sur le prototype lui-même nécessite d'être quantifiée. Au-delà du comportement thermique dû à l'utilisation des condensateurs de puissance intégrés, cette solution offre la possibilité d'un refroidissement par le dessus des composants GaN, qui plus est potentiellement commun. Cette solution doit être évaluée d'un point de vue technologique et thermique. Enfin ces condensateurs sont performants mais l'amélioration des procédés technologiques et la maîtrise de la polarisation diélectrique sont des savoir-faire à développer au sein du laboratoire et de la plateforme technologique 3Dphi.

Le modèle harmonique présenté au troisième chapitre et intégrant les pertes des semi-conducteurs s'est révélé intéressant et performant pour l'estimation de l'équilibrage du prototype 3-niveaux. Il serait souhaitable de comparer le comportement du modèle et du prototype expérimental 6-niveaux pour une variation de la tension d'alimentation afin de confirmer les résultats prédits par le modèle.

Comme il a été montré lors des investigations sur l'équilibreur, la valeur de la résistance a un impact certain sur l'équilibrage dynamique. Des essais expérimentaux seraient intéressants avec une résistance de valeur plus élevée, de l'ordre de 10 Ω à 16 Ω pour confirmer que la dynamique est meilleure alors que la résistance est supérieure, et cela d'autant que la puissance

dissipée pourrait être réduite d'un facteur dix voir plus, tout en ayant un équilibrage plus performant.

Les essais du convertisseur ont été menés à la tension nominale sous un courant réduit. Déterminer le rendement du convertisseur à tension nominale pour différentes valeurs de courant permettrait de comparer les valeurs à celles obtenues pour des valeurs de tension inférieures et de rendre compte du dimensionnement du convertisseur pour le point nominal.

Enfin, les essais menés l'ont été pour des conversions de type continu-continu, des essais en fonctionnement onduleur permettraient de valider le design et de connaître l'impact sur les pertes lors d'un fonctionnement onduleur, les commutations à courant faible pouvant être particulièrement pénalisantes.

Le design du convertisseur 6-niveaux possède des inductances parasites élevées qui pénalisent les performances dynamiques du prototype. Comme il a été vu, l'épaisseur du PCB est responsable pour une grande partie de la valeur de l'inductance parasite de la maille de puissance. Cette épaisseur éloigne le plan conducteur en regard de la maille et limite son action. D'un autre côté, rapprocher ces deux plans aurait diminué la résistance mécanique du PCB, critique avec les composants relativement lourds qu'il embarque. L'utilisation d'un PCB 4-couches ou 8-couches semble alors judicieux pour à la fois permettre une épaisseur suffisante du PCB pour la tenue mécanique, et de rapprocher les deux plans pour plus d'efficacité du plan conducteur. De plus, cette solution permettrait de paralléliser certains chemins critiques pour diminuer les résistances et les inductances parasites.

Les designs, et particulièrement celui du prototype 3-niveaux sont compatibles avec une solution DBC aux meilleures performances thermiques. Cette solution pourrait être évaluée pour comparer les performances thermiques et électriques des deux solutions.

L'utilisation de driver double a permis de limiter le nombre de composants dont certains à l'empreinte imposante (tels que les alimentations isolées par exemple) mais implique des restrictions sur le design. Utiliser des *drivers* uniques pourrait permettre de diminuer les inductances parasites de la maille de commande sans pour autant dégrader celles de la maille de puissance et pourrait même permettre une amélioration des deux éléments à la fois. Ce choix est donc à considérer, d'autant que des alternatives aux alimentations isolées peuvent être utilisées.

Enfin, et comme nous l'avons vu, la perturbation des signaux de grille est problématique puisqu'elle peut entraîner un dysfonctionnement ou une casse du convertisseur. L'utilisation d'une tension négative pourrait permettre d'utiliser des résistances de grilles plus faibles et un

temps mort réduit sans craindre de réamorçage spontané, mais au prix de pertes supplémentaires.

L'ensemble des solutions proposées semblent intéressantes pour améliorer l'intégration des convertisseurs et proposer un prototype encore plus performant. Les étapes de validation permettent d'espérer atteindre une amélioration des performances, et il serait intéressant de développer un nouveau prototype avec cet objectif principal, améliorer les performances pour établir un comparatif avec un produit existant.

Bibliographie

- [1] M. Brunet, Composants passifs intégrés dédiés à la conversion et au stockage de l'énergie, Habilitation à diriger les recherches, Université Paul Sabatier - Toulouse III, 2013, Toulouse, France, juin, 2013.
- [2] L. Ménager, Contribution à l'intégration des convertisseurs de puissance en 3D, Thèse de doctorat, Institut National des Sciences (INSA) de Lyon, Lyon, France, 2008.
- [3] A. Lale, N. Videau, A. Bourennane, F. Richardeau, E. Sarraute, S. Charlot, D. Flumian et G. Brillat, «Puces multipôles compactes à RC-IGBT pour l'intégration fractionnée et optimale de cellules de commutation. Evaluation préliminaire des performances électriques sur PCB,» *Symposium de génie électrique (SGE 2016) : EF-EPP-MGE 2016*, 7-9 JUIN 2016, Grenoble, France.
- [4] C. Buttay, Le Packaging en électronique de puissance, Habilitation à diriger les recherches, Institut National des Sciences Appliquées de Lyon et Université Claude Bernard LYON I, 2015, Lyon, France.
- [5] N. Rouger, J. C. Crebier et S. Catellani, «High-Efficiency and Fully Integrated Self-Powering Technique for Intelligent Switch-Based Flyback Converters,» *IEEE Transactions on Industry Applications*, vol. 44, no. 3, pp. 826-835, May-june 2008.
- [6] M. Cousineau et B. Cougo, «Interleaved converter with massive parallelization of high frequency GaN switching-cells using decentralized modular analog controller,» *2015 IEEE Energy Conversion Congress and Exposition (ECCE)*, Montreal, QC, 2015, pp. 4343-4350.
- [7] N. Videau, T. Meynard, V. Bley, D. Flumian, E. Sarraute, G. Fontes et J. Brandelero, «5-phase interleaved buck converter with gallium nitride transistors,» *Wide Bandgap Power Devices and Applications (WiPDA), 2013 IEEE Workshop on*, vol., no., pp.190-193, 27-29 Oct. 2013.
- [8] D. Reusch, D. Gilham, Y. Su et F. C. Lee, «Gallium Nitride based 3D integrated non-isolated point of load module,» *2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, Orlando, FL, 2012, pp. 38-45.
- [9] D. J. Gilham, Packaging of a High Power Density Point of Load Converter, Thèse de doctorat, Institut Polytechnique et Université d'Etat de Virginie (Virginia Tech), Laboratoire CPES, Blacksburg, Etats-Unis, 2013.

- [10] S. M. Ahsanuzzaman, Y. Ma, A. A. Pathan et A. Prodić, «A Low-Volume Hybrid Step-Down Dc-Dc Converter Based on the Dual Use of Flying Capacitor,» *2016 IEEE Applied Power Electronics Conference and Exposition (APEC)*, Long Beach, CA, 2016, pp. 2497-2503.
- [11] F. Forest, J.-J. Huselstein, T. Martiré, D. Flumian, T. Meynard, Y. Abdelli et A.-M. Lienhardt, «Convertisseur multicellulaire "Tsooboost" non réversible à grand rapport d'élévation,» *Symposium de génie électrique (SGE 2016) : EF-EPF-MGE 2016*, 7-9 Juin 2016, Grenoble, France.
- [12] R. Meunier, Optimization of the elaboration of insulating layers for the gate structures and the passivation of MIS-HEMT transistors on GaN, Thèse de doctorat, Université Toulouse 3 Paul Sabatier (UT3 Paul Sabatier), Toulouse, France, 2016.
- [13] B. Baliga, «Power semiconductor device figure of merit for high-frequency applications,» *Electron Device Letters, IEEE*, vol. 10, n° 10, pp. 455,457, Oct. 1989.
- [14] H. Wang, Investigation of Power Semiconductor Devices for High Frequency High Density Power Converters, Thèse de doctorat, Virginia Polytechnic Institute, Laboratoire Virginia Tech, Blacksburg, Virginia, Etats-Unis, April 11, 2007.
- [15] H. Wang, F. Wang et J. Zhang, «Power Semiconductor Device Figure of Merit for High-Power-Density Converter Design Applications,» *Electron Devices, IEEE Transactions on*, Vols. 55, n°11, pp. 466, Jan. 2008.
- [16] J. Brandelero, B. Cougo, T. Meynard, N. Videau, O. Goulard, X. Bonnin et H. Schneider, «Evaluation des pertes par commutation pour la conception des convertisseurs et applications des composants grand gap,» *Symposium de génie électrique (SGE'14) : EF-EPF-MGE 2014*, 8-9 Juillet 2014, ENS Cachan, France.
- [17] O. Goulard, N. Videau, T. Meynard, T. B. Doan, T. Lebey, V. Bley et E. Sarraute, «Integrated dc-dc based-GaN converter with screen printed capacitors allowing double side cooling,» *IECON 2014 - 40th Annual Conference of the IEEE Industrial Electronics Society*, Dallas, TX, 2014, pp. 1549-1555.
- [18] T. Meynard et H. Foch, «Multi-level conversion: high voltage choppers and voltage-source inverters,» *Power Electronics Specialists Conference, 1992. PESC '92 Record., 23rd Annual IEEE*, vol. 1, pp. 397,403, 29 Jun-3 Jul 1992.
- [19] A. Leredde, Etude, Commande et Mise en Oeuvre de Nouvelles Structures Multiniveaux, Thèse de doctorat, Institut National Polytechnique de Toulouse (INPT), Laboratoire LAPLACE, Toulouse, France, Nov 2011.
- [20] T. Meynard et H. Foch, «Dispositif Electronique de Conversion d'Energie Electrique». French Patent n°91.09582 du 25 Juillet 1991 ; Europe, Japon, USA, Canada Brevet n°92/00652 du 8 Juillet 1992.

- [21] P. Carrere, Etude et réalisation des convertisseurs multicellulaires série à IGBT. Equilibrage des condensateurs flottants, Thèse de doctorat, Institut National Polytechnique de Toulouse (INPT), Laboratoire LEEI, Toulouse, France, oct. 1996.
- [22] T. B. Doan, Contribution à l'intégration 3D de composants passifs pour l'électronique de puissance, Thèse de doctorat, Institut National Polytechnique de Toulouse (INPT), Laboratoire LAPLACE, Toulouse, France, Nov, 2014.
- [23] N. Videau, Convertisseurs continu-continu non isolés à haut rapport de conversion pour Piles à Combustible et Electrolyseurs - Apport des composants GaN, Thèse de doctorat, Institut National Polytechnique de Toulouse (INPT), Laboratoire LAPLACE, Toulouse, France, 2014.
- [24] S. Thielemans, A. Ruderman et J. Melkebeek, «Flying-Capacitor Multilevel Converter Voltage Balance Dynamics for Pure Resistive Load,» *Advanced Electromechanical Motion Systems & Electric Drives Joint Symposium, 2009. Electromotion 2009. 8th International Symposium on*, pp. 1,6, 1-3 July 2009.
- [25] J. C. Brandelero, Conception et réalisation d'un convertisseur multicellulaire DC/DC isolé pour application aéronautique, Thèse de doctorat, Institut National Polytechnique de Toulouse (INPT), Laboratoire LAPLACE, Toulouse, France, 2015.
- [26] T. Meynard, B. Cougo et J. Brandelero, «Design of differential mode filters for two-level and multicell converters,» *Electronics, Control, Measurement, Signals and their application to Mechatronics (ECMSM), 2013 IEEE 11th International Workshop of*, Toulouse, 2013, pp. 1-6.
- [27] M. Brunet et P. Kleimann, «High-Density 3-D Capacitors for Power Systems On-Chip: Evaluation of a Technology Based on Silicon Submicrometer Pore Arrays Formed by Electrochemical Etching,» *Power Electronics, IEEE Transactions on*, vol.28, no.9, pp. 4440,4448, Sept. 2013.
- [28] N. Kamehara, J. Baniecki, T. Shioga, K. Kurihara et M. Mizukoshi, «Low inductance thin film capacitors for decoupling applications,» *Electromagnetic Compatibility, 2006. EMC-Zurich 2006. 17th International Zurich Symposium on*, vol., no., pp. 565,567, Feb. 27 2006-March 3 2006.
- [29] M. Detalle, M. Barrenetxea, P. Muller, G. Potoms, A. Phommahaxay, P. Soussan, K. Vaesen et W. De Raedt, «High density, low leakage Back-End 3D capacitors for mixed signals applications,» *Microelectronic Engineering 87 (2010)* 2571–2576.
- [30] P. Banerjee, I. Perez, L. Henn-Lecordier, S. B. Lee et G. W. Rubloff, «Nanotubular metal–insulator–metal capacitor arrays for energy storage,» *Nature Nanotechnology 4*, 292 - 296 (2009).

- [31] D. Dimos, S. Lockwood, R. Schwartz et M. Rodgers, «Thin-film decoupling capacitors for multi-chip modules,» *Electronic Components and Technology Conference, 1994. Proceedings., 44th, vol., no.*, pp. 894,899, 1-4 May 1994.
- [32] H. Johari et F. Ayazi, «High-Density Embedded Deep Trench Capacitors in Silicon With Enhanced Breakdown Voltage,» *Components and Packaging Technologies, IEEE Transactions on* , vol.32, no.4, pp. 808,815, Dec. 2009.
- [33] D. Vega, J. Reina, R. Pavon et A. Rodriguez, «High-Density Capacitor Devices Based on Macroporous Silicon and Metal Electroplating,» *Electron Devices, IEEE Transactions on* , vol.61, no.1, pp. 116,122, Jan. 2014.
- [34] M. Kemell, M. Ritala, M. Leskela, E. Ossei-Wusu, J. Carstensen et H. Föll, «Si/Al₂O₃/ZnO:Al capacitor arrays formed in electrochemically,» *Microelectronic Engineering* 84 (2007) 313–318.
- [35] P.-H. Morel, «Etude de de l'intégration 3D et des propriétés physiques de nanofils de silicium obtenus par croissance. Réalisation de capacités ultra-denses,» *Université de Grenoble*, 2011.
- [36] M. Thomas, A. Farcy, N. Gaillard, M. G.-J. C. Perrot, I. Matko, M. Cordeau, W. Saikaly, M. Proust, P. Caubet, E. Deloffre, S. Crémer, S. Bruyère, B. Chenevier et J. Torres, «Integration of a high density Ta₂O₅ MIM capacitor following 3D damascene architecture compatible with copper interconnects,» *Microelectronic Engineering* 83 (2006) 2163–2168.
- [37] F. Roozeboom, J. Klootwijk, J. Verhoeven, E. v. d. Heuvel, W. Dekkers, S. Heil, H. v. Hemmen, R. v. d. Sanden, E. Kessels, F. L. Cornec, L. Guiraud, D. Chevrie, C. Bunel, F. Murray, H. Kim et D. Blin, «ALD Options for Si-integrated Ultrahigh-density Decoupling Capacitors in Pore and Trench Designs,» *ECS Trans.* 2007 3(15): 173-181.
- [38] «IPDiA launches high performing 1 nF Wire Bondable vertical Silicon Capacitor (WBSC) in the smallest package (0101) for Wireless Communication, Radar and Data Broadcasting Systems.,» *IPDiA_Press Release_WB Silicon Capacitors_260315*.
- [39] C. Bunel et L. Lengignon, «Silicon Capacitors with extremely high stability and reliability ideal for high temperature applications,» *IPDIA*.
- [40] J. Klootwijk, K. Jinesh, W. Dekkers, J. Verhoeven, F. van den Heuvel, H.-D. Kim, D. Blin, M. Verheijen, R. Weemaes, M. Kaiser, J. Ruigrok et F. Roozeboom, «Ultrahigh Capacitance Density for Multiple ALD-Grown MIM Capacitor Stacks in 3-D Silicon,» *Electron Device Letters, IEEE* , vol.29, no.7, pp. 740,742, July 2008.

- [41] A. Beauger, J.-M. Haussonne et J.-C. Niepce, «Condensateurs,» *Techniques de l'ingénieur Matériaux pour l'électronique et dispositifs associés*, 2007.
- [42] H. J.-M. N. J. Beauger A., «Condensateurs,» *Techniques de l'ingénieur Matériaux pour l'électronique et dispositifs associés*, n° %1E1925, fev. 2010.
- [43] C. Yu, É. Labouré et C. Buttay, «Thermal management of lateral GaN power devices,» *Integrated Power Packaging (IWIPP), 2015 IEEE International Workshop on*, Chicago, IL, 2015, pp. 40-43.
- [44] F. Chauvet, «Filtrage antiparasite dans les circuits électroniques,» *Techniques de l'ingénieur Compatibilité électromagnétique dans les systèmes électroniques*, n°e3580, 1999.
- [45] F. W. Grover, *Inductance calculations*, Dover, 1946, p. 60.
- [46] S. Ji, High Frequency, High Power Density GaN-Based 3D Integrated POL Modules, Thèse de doctorat, Institut Polytechnique et Université d'Etat de Virginie (Virginia Tech), Laboratoire CPES, Blacksburg, Etats-Unis.
- [47] D. Reusch, High Frequency, High Power Density Integrated Point of Load and Bus Converters, Thèse de doctorat, Institut Polytechnique et Université d'Etat de Virginie (Virginia Tech), Laboratoire CPES, Blacksburg, Etats-Unis, 2012.
- [48] M. Danilovic, Chen Zheng, Wang Ruxi, Luo Fang, D. Boroyevich et P. Mattavelli, Evaluation of the switching characteristics of a gallium-nitride transistor, vol., no, 17-22 Sept. 2011, pp. 2681-2688.
- [49] D. Reusch et J. Strydom, «Understanding the Effect of PCB Layout on Circuit Performance in a High-Frequency Gallium-Nitride-Based Point of Load Converter,» *IEEE Transactions on Power Electronics*, vol. 29, no. 4, pp. 2008-2015, April 2014.
- [50] M. Berthou, Fiabilité des assemblages sans-plomb en environnement sévère, Thèse de doctorat, Université Bordeaux 1, France, 2012.
- [51] M. Yunus, A. Primavera, K. Srihari et J. Pitarresi, «Effect of voids on the reliability of BGA/CSP solder joints,» *Electronics Manufacturing Technology Symposium, 2000. Twenty-Sixth IEEE/CPMT International*, vol., no., pp.207-213, 2000.
- [52] M. Previti, M. Holtzer et T. Hunsinger, «Four ways to reduce voids in BGA/CSP package to substrate connections,» *Proceedings of SMTA China East Conference*, Shanghai, P.R. China, May 12-13, 2011.
- [53] Linear Technology, «Assembly Considerations for Linear Technology μ Module TM LGA Packages,» May 2015.

- [54] S. Nurmi, J. Sundelin, E. Ristolainen et T. Lepistö, «The influence of multiple reflow cycles on solder joint voids for lead-free PBGAs,» *Soldering & Surface Mount Technology*, vol. 15 , no. 1 , pp.31 -38 , 2003.
- [55] O. Goulard, N. Videau, T. Meynard, T. B. Doan, T. Lebey, V. Bley et E. Sarraute, «Integrated screen printed capacitors in a GaN DC-DC converter allowing double side cooling,» *Electronics System-Integration Technology Conference (ESTC), 2014*, Helsinki, 2014, pp. 1-5.
- [56] Z. Chen, Electrical Integration of SiC Power Devices for High-Power-Density Applications, Thèse de doctorat, Institut Polytechnique et Université d'Etat de Virginie (Virginia Tech), Laboratoire CPES, Blacksburg, Etats-Unis, 2013.
- [57] E. Solano, Etude des convertisseurs multicellulaires série-parallèle et de leurs stratégie de commande, approches linéaire et prédictive, Thèse de doctorat, Institut National Polytechnique de Toulouse (INPT), Laboratoire LAPLACE, Toulouse, France, nov. 2014.
- [58] T. A. Meynard, M. Fadel et N. Aouda, «Modeling of multilevel converters,» *IEEE Transactions on Industrial Electronics*, vol. 44, no. 3, pp. 356-364, Jun 1997.
- [59] A. Ruderman, B. Reznikov et M. Margaliot, «Analysis of a Flying Capacitor Converter: A Switched Systems Approach,» *13th EPE-PECM Conference Proceedings*, Poland, 2008, pp..
- [60] E. H. Solano Saenz, Etude des convertisseurs multicellulaires série-parallèle et de leurs stratégie de commande, approches linéaire et prédictive, Thèse de doctorat, Institut National Polytechnique de Toulouse (INPT), Laboratoire LAPLACE, Toulouse, France, 2014.
- [61] T. Meynard, Analysis and Design of Multicell DC/DC Converters using Vectorized Models, John Wiley & Sons, 2015.
- [62] G. Delamare, Convertisseurs DC/DC à base de HFETs GaN pour applications spatiales, Thèse de doctorat, Institut National Polytechnique de Toulouse (INPT), Laboratoire LAPLACE, Toulouse, France.
- [63] D. Reusch, «Optimizing PCB Layout,» *WHITE PAPER: WP010*.

Annexe

Essais complémentaires : convertisseur dc-dc et dc-ac 270V 6-niveaux à base de composants GaN

A. Introduction

Des essais expérimentaux complémentaires ont été menés pour valider le fonctionnement à puissance nominale et dans un fonctionnement de type onduleur. Le dispositif expérimental utilisé pour ces essais est présenté à la Figure 123.

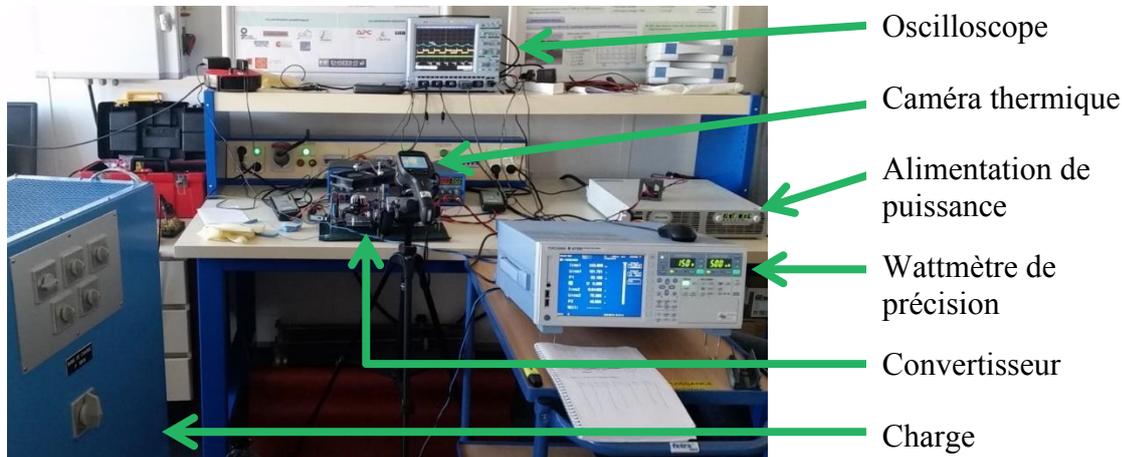


Figure 123 : Dispositif expérimental du convertisseur FlyCap 6-Niveaux

La partie mesure est composée d'un oscilloscope à large bande passante (400 MHz) associé à une sonde de courant de type Rogowski CWT UM/015/B/1/80, une sonde à effet hall 30A de bande passante 50MHz et de sondes de tension isolées 1400V de bande passante 100MHz. Un wattmètre de précision Yokogawa WT3000 est utilisé pour la mesure des pertes dans le convertisseur. La caméra thermique Flir E40 est utilisée en surveillance et pour observer la répartition des pertes entre les semi-conducteurs.

B. Conversion dc-dc 270V

Des essais pour une conversion de type continu-continu ont été menés jusqu'à atteindre la puissance nominale de 750W sous une tension d'entrée de 270V. Le rapport cyclique a été fixé à 50% et le temps mort à 40 ns, correspondant à un compromis entre sûreté de fonctionnement et niveau de pertes. La Figure 124 présente le rendement du convertisseur avec une erreur de 0.4% grâce à l'utilisation du wattmètre de précision. A tension et puissance nominale ($V_{DC}=270V$; $I_s=5.6A$; $P=750W$), le rendement du convertisseur est de $98.7\% \pm 0.4\%$. Une estimation de la répartition des pertes est présentée à la Figure 125. L'écart entre les pertes calculées et estimées provient probablement des pertes dans les semi-conducteurs qui sont issues de simulations pour un fonctionnement idéal. L'inductance d'entrée et de sortie représente 39% des pertes totales. Bien que le but n'ait pas été ici l'optimisation de ces éléments, un travail d'amélioration de ces éléments devrait permettre une amélioration du

rendement, d'autant qu'ils sont dimensionnés pour une puissance six fois supérieure. L'estimation de la répartition reste néanmoins pertinente et les résultats de ces essais ont été encourageants pour des essais en fonctionnement onduleur.

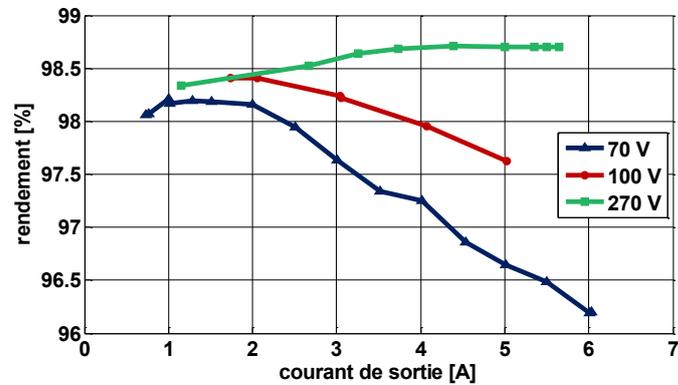


Figure 124 : Rendement pour différentes valeurs de tension d'entrée avec un temps mort de 40 ns et un rapport cyclique de 50 %

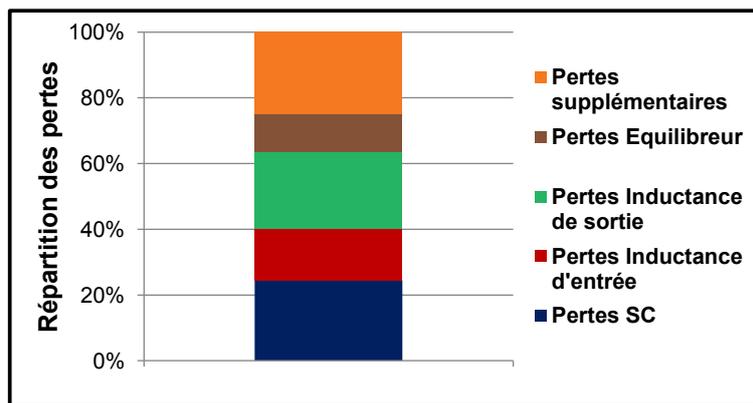
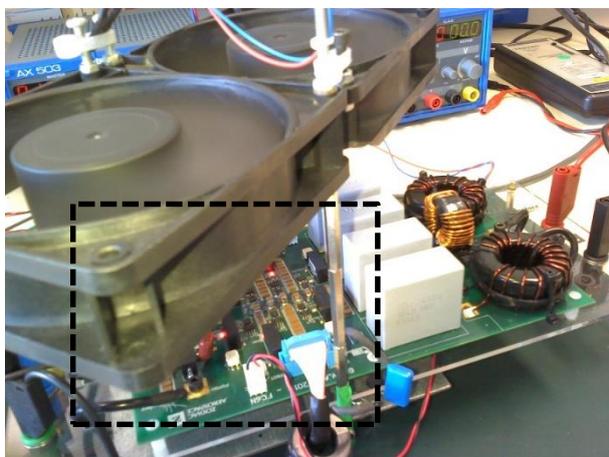
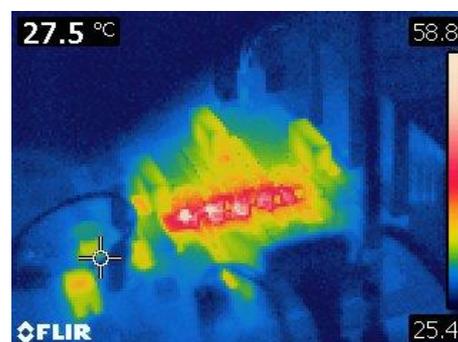


Figure 125 : Estimation de la répartition des pertes au point de fonctionnement nominal en conversion DC-DC



(a)



(b)

Figure 126 : Comportement thermique de la carte au point nominal : (a) image de la carte (b) image thermique correspondante

C. Conversion dc-ac 270V

Selon le même mode opératoire, des essais en fonctionnement de type onduleur ont été menés. Durant ces essais un bras à point milieu capacitif a été utilisé comme présenté à la Figure 127. Deux essais sont présentés à la Figure 128 et à la Figure 129 pour deux fréquences fondamentales différentes (800Hz et 400Hz) et deux charges différentes. Entre les deux essais, le bras à point milieu capacitif a été modifié pour que la tension du point milieu soit stable malgré la puissance fluctuante. Le rendement du convertisseur en fonctionnement onduleur est présenté à la Figure 130 et comparé au rendement en fonctionnement hacheur. Il atteint 97.7 % à la puissance nominale.

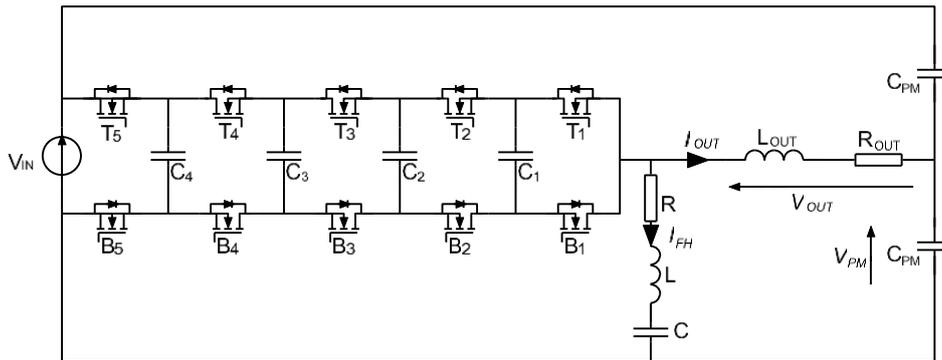


Figure 127 : Schéma du convertisseur sur charge R, L avec bras à point milieu capacitif

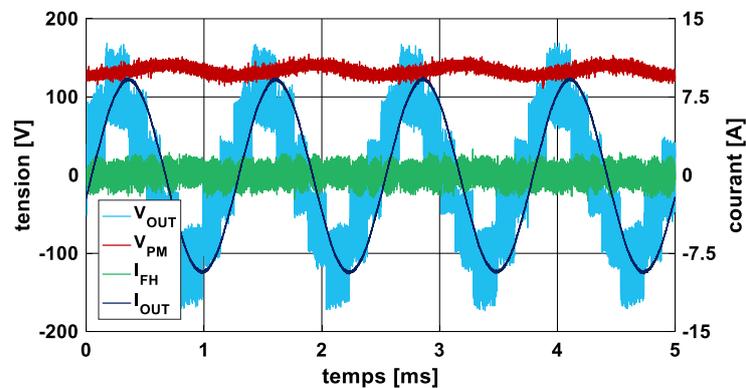


Figure 128 : Formes d'ondes du convertisseur en fonctionnement onduleur avec point milieu capacitif et une fréquence fondamentale du courant et de la tension de sortie de 800Hz à puissance nominale

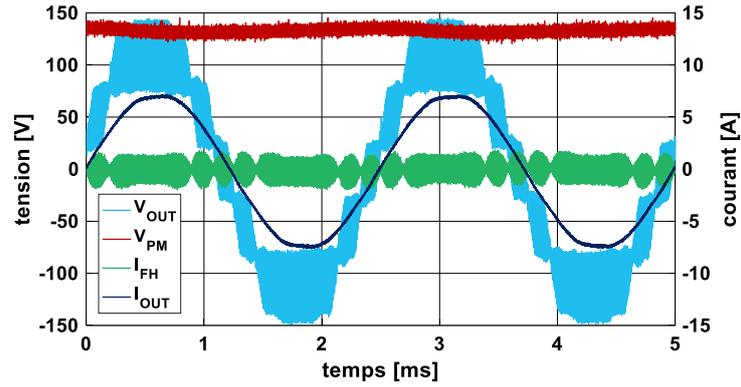


Figure 129 : Formes d'ondes du convertisseur en fonctionnement onduleur avec point milieu capacitif et une fréquence fondamentale du courant et de la tension de sortie de 400Hz à puissance nominale

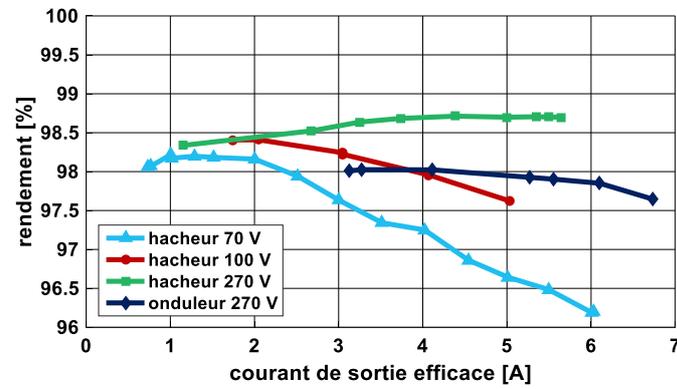


Figure 130 : Rendement du convertisseur en fonctionnement onduleur avec une profondeur de modulation de 0.95 comparé aux rendements obtenus en fonctionnement hacheur