



HAL
open science

Identification des caractéristiques d'une carte électronique et de ses composants, et modélisation de leurs comportements thermiques

Quentin Dupuis

► **To cite this version:**

Quentin Dupuis. Identification des caractéristiques d'une carte électronique et de ses composants, et modélisation de leurs comportements thermiques. Thermique [physics.class-ph]. Université de Nanterre - Paris X, 2023. Français. NNT : 2023PA100131 . tel-04543949

HAL Id: tel-04543949

<https://theses.hal.science/tel-04543949>

Submitted on 12 Apr 2024

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Quentin DUPUIS

Identification des caractéristiques d'une carte électronique et de ses composants, et modélisation de leurs comportements thermiques.

Thèse présentée et soutenue publiquement le 14 décembre 2023
en vue de l'obtention du doctorat de **Énergétique, génie des procédés**
de l'Université Paris Nanterre
sous la direction de Najib LARAQI (Université Paris Nanterre)

Version provisoire

Jury :

Rapporteur :	M. Tahar LOULOU	Professeur des universités : Université Bretagne Sud
Rapporteur :	M. François LANZETTA	Professeur des universités : Université de Franche Comté
Examineur :	M. Najib LARAQI	Professeur des universités : Université Paris Nanterre
Examineur :	M. Said ABOUDI	Professeur des universités : Univ. Bourgogne Franche-Comté, UTBM
Examineur :	M. Pablo ESCOT BOCANEGRA	Maître de conférences : Université d'Orléans
Examineur :	M. Jean-Gabriel BAUZIN	Maître de conférences : Université Paris Nanterre

Résumé

Titre : Identification des caractéristiques thermiques d'une carte électronique et de ses composants, et modélisation de leurs comportements thermiques.

Mots clés : Modélisation thermique, Cumulative Structure Function, Méthodes inverses, Identification de sources de chaleur, Identification de paramètres thermiques.

Le travail développé dans cette thèse est une contribution à l'identification via des mesures expérimentales des paramètres critiques pour la modélisation thermique d'une carte électronique et de ses composants.

Dans une première partie, l'étude de l'évolution temporelle de la température de jonction d'un composant électronique soumis à une puissance thermique constante est proposée, ceci à partir de l'analyse graphique de sa Cumulative Structure Function. La présentation détaillée de toutes les étapes dans la construction de cette dernière est réalisée, ainsi que l'analyse des différents paramètres sensibles. L'identification de manière absolue des paramètres thermiques des différents matériaux d'un composant électronique est irréalisable. Néanmoins une étude relative permettant le calibrage de son modèle numérique détaillé est présentée.

La seconde partie de cette thèse est consacrée à l'identification par méthodes inverses des caractéristiques d'un composant encastré au sein d'une carte électronique, à savoir sa position, ses dimensions et la puissance thermique qu'il dissipe. Pour atteindre cet objectif, un modèle numérique 3D basé sur la méthode des volumes finis a été implémenté, pour calculer en régime transitoire les transferts de chaleur par conduction qui s'établissent au sein de la structure d'étude. L'algorithme des gradients conjugués avec calcul de la variable adjointe est utilisé pour estimer les puissances thermiques volumiques dissipées, tandis que son couplage avec une fonction de minimisation unidimensionnelle permet d'identifier la position des sources de chaleur dans la profondeur de la structure. L'application de cette procédure à partir de données issues de simulations numériques ainsi que des mesures expérimentales ont permis de valider la méthode d'inversion.

Abstract

Title: Identification of the thermal parameters of an electronic board and its components, and modelling of their thermal behaviours.

Key words: Thermal modelling, Cumulative Structure Function, Inverse methods, Heat source identification, Thermal parameters identification.

The work presented in this thesis is a contribution to the identification via experimental measurements of critical parameters for the thermal modelling of an electronic board and its components.

First, the study of the temporal evolution of the junction temperature of an electronic component stimulated by a constant thermal power is proposed, based on the graphical analysis of its Cumulative Structure Function. All the steps involved in the construction of this function are presented in detail, together with an analysis of the various sensitive parameters. Absolute identification of the thermal parameters of the different materials of an electronic component is not feasible, but a relative study is presented to enable the calibration of its detailed numerical model.

The second part of this thesis is devoted to the identification, using inverse methods, of the characteristics of a component embedded in an electronic board, namely its position, its dimensions, and its dissipated thermal power. To achieve this objective, a 3D numerical model based on the finite volume method was implemented to calculate the transient conductive heat transfer within the structure of study. The conjugate gradient algorithm with adjoint variable calculation is used to estimate the dissipated heat power density, while its coupling with a one-dimensional minimisation function permits to identify the position of the heat sources according to the depth of the structure. The application of this procedure to data from numerical simulations and experimental measurements has enabled to validate the inversion method.

Remerciements

Cette thèse CIFRE, dont les travaux sont présentés dans ce manuscrit, a été réalisée en partenariat avec le Laboratoire Thermique Interfaces et Environnement (LTIE) de l'Université Paris Nanterre et l'entreprise Thales Global Services (TGS).

Ainsi, je tiens à remercier M. Najib LARAQI et M. Jean-Gabriel BAUZIN, respectivement Professeur et MCF HDR à l'Université Paris Nanterre de m'avoir accueilli au sein du LTIE, mais également pour leur soutien, leur conseil et leur encadrement tout au long de cette thèse.

Je tiens également à remercier M. Eric MONIER-VINARD, M. Valentin BISSUEL et M. Nicolas KERUZORE de Thales Global Services pour leur chaleureux accueil, pour avoir partagé leur expérience ainsi que pour tous les moyens techniques qu'ils m'ont permis d'avoir.

J'adresse également tous mes remerciements aux différentes personnes du LTIE et de TGS avec lesquelles j'ai pu être en contact au cours de ce doctorat, avec une pensée toute particulière pour M. Mehdi Belkacem CHERIKH et M. Cédric MEUNIER, doctorants au LTIE lors de mon arrivée et maintenant tous deux docteurs, pour leur aide et leur bienveillance.

J'exprime toute ma gratitude à M. Tahar LOULOU et M. François LANZETTA, respectivement Professeur à l'Université Bretagne Sud et Professeur à l'Université de Franche-Comté pour avoir accepté d'être rapporteurs de cette thèse.

Je remercie aussi M. Said ABOUDI, Professeur à l'Université de Bourgogne Franche-Comté (UTBM), et M. Pablo ESCOT BOCANEGRA, MCF à l'Université d'Orléans qui ont bien voulu être examinateurs de ce projet.

Je souhaite également exprimer toute ma reconnaissance à mes amis pour leur précieux soutien, leur bienveillance et tous ces moments d'évasion qui m'ont permis de réaliser cette thèse.

Bien évidemment, pour finir, un immense merci à ma famille, à mes parents, pour leur soutien inconditionnel, leur dévouement à mon bonheur et les valeurs qu'ils m'ont inculquées, ainsi qu'à ma sœur pour son soutien et cette précieuse fraternité. Sans eux rien de tout cela n'aurait été possible, leur contribution à cet aboutissement est considérable.

Table des matières

Figures.....	12
Tables.....	19
Nomenclature.....	21
Introduction générale.....	25
Partie I. Modélisation du comportement thermique des composants électroniques.....	28
I.1. Les systèmes électroniques.....	29
I.2. Les enjeux de la modélisation thermique.....	30
I.3. Les composants électroniques.....	31
I.3.1. Les composants passifs.....	31
I.3.2. Les composants actifs.....	31
I.4. Les boîtiers électroniques.....	32
I.5. Les différentes familles de puces électroniques.....	32
I.5.1. Les boîtiers par insertion.....	33
I.5.2. Les boîtiers à montage surfacique.....	34
I.5.3. Les boîtiers « multi-puces ».....	36
I.5.4. Les puces « encastrées ».....	37
I.6. Les transferts de chaleur dans les cartes électroniques.....	39
I.7. Fiabilité et durée de vie des composants électroniques.....	41
I.7.1. La loi d'Arrhenius.....	42
I.7.2. Conductivité thermique des circuits intégrés.....	44
I.8. Théorie des modèles thermiques.....	45
I.8.1. Les modèles thermiques compacts.....	46
I.8.1.1. Modèle compact de type 2-R.....	46
I.8.1.2. Modèle compact de type DELPHI.....	47
I.8.1.2.1. Compact thermal model (CTM).....	49
I.8.1.2.2. Dynamic compact thermal model (DCTM).....	53

I.8.2.	Les modèles thermiques d'ordre réduit	55
I.9.	Synthèse	57
Partie II.	Analyse de la température de jonction d'un composant électronique	60
II.1.	Notions de thermique	62
II.1.1.	Résistance, capacité et conductivité thermique.....	62
II.1.2.	Transfert thermique par conduction.....	62
II.1.3.	Impédance thermique.....	63
II.1.4.	Analogie thermoélectrique	63
II.2.	Construction d'une Structure Function	64
II.2.1.	Modélisation de l'impédance thermique.....	64
II.2.2.	Réseau de Foster	65
II.2.3.	Expression du produit de convolution	67
II.2.4.	Processus de déconvolution	69
II.2.4.1.	Méthode directe de déconvolution	69
II.2.4.2.	Approche bayésienne	70
II.2.4.3.	Application sur un cas test	73
II.2.5.	Conversion des réseaux.....	77
II.2.5.1.	Réseau de Foster.....	77
II.2.5.2.	Réseau de Cauer	78
II.2.5.3.	Principe de la méthode	79
II.2.5.4.	Difficultés numériques	80
II.2.6.	Structure Function.....	82
II.2.6.1.	Principe.....	82
II.2.6.2.	Cas tests.....	86
II.2.6.2.1.	Géométrie avec surface d'échange constante.....	86
II.2.6.2.2.	Géométrie avec surface d'échange non constante.....	91

II.3.	Carte électronique de test	93
II.3.1.	Présentation.....	93
II.3.1.1.	Dual Flat No-lead.....	93
II.3.1.2.	Printed Circuit Board	95
II.3.2.	Banc d'essai	96
II.3.3.	Mesures expérimentales.....	97
II.3.4.	Modèle numérique	98
II.4.	Investigations sur la carte électronique de test.....	99
II.4.1.	Résultats de déconvolution	99
II.4.1.1.	Spectres issus de mesures expérimentales	99
II.4.1.1.1.	Comparaison des différents composants	99
II.4.1.1.2.	Différentes cartes électroniques de test.....	101
II.4.1.2.	Spectres issus de simulations numériques.....	102
II.4.1.2.1.	Impact de la modélisation du PCB.....	102
II.4.1.2.2.	Impact d'un défaut sur le composant électronique.....	104
II.4.1.3.	Comparaison des spectres expérimental et numérique	106
II.4.2.	Structure Function.....	107
II.4.2.1.	CSF issues de simulations numériques	107
II.4.2.1.1.	Impact du nombre d'itérations de déconvolution.....	107
II.4.2.1.2.	Impact de la fréquence d'acquisition	108
II.4.2.1.3.	Comparaison des différents composants	110
II.4.2.2.	Comparaison des CSF expérimentale et numérique	111
II.4.2.3.	Calibrage d'un modèle numérique	113
II.4.2.3.1.	Étude sur la conductivité thermique de la brasure	113
II.4.2.3.2.	Étude sur la conductivité thermique de la colle	116
II.5.	Conclusion.....	118

Partie III.	Identification de paramètres thermiques à partir d'un champ surfacique transitoire de températures recueilli par mesures infrarouges	121
III.1.	Positionnement du problème	122
III.2.	Problème inverse	123
III.2.1.	Définition	123
III.2.2.	Classification.....	124
III.2.2.1.	Problèmes d'inversion de mesures.....	124
III.2.2.2.	Problèmes de commande	125
III.2.2.3.	Problèmes de conception optimale d'expériences	126
III.2.3.	Expression.....	126
III.2.4.	Application à des problèmes de conduction de la chaleur	128
III.2.5.	Méthodes itératives de résolution	130
III.3.	Modèle direct.....	131
III.3.1.	Structure d'étude	131
III.3.2.	Principe	131
III.3.3.	Méthode des volumes finis	132
III.3.4.	Hypothèses	134
III.4.	Procédure d'inversion	135
III.4.1.	Algorithme des gradients conjugués	136
III.4.2.	Problème adjoint	137
III.4.3.	Procédure globale de minimisation.....	138
III.4.3.1.	Algorithme des gradients conjugués avec calcul de la variable adjointe...	138
III.4.3.2.	Couplage des procédures de minimisation	141
III.5.	Identification de sources de chaleur dans le volume d'une carte électronique à partir de simulations numériques	143
III.5.1.	Présentation du système d'étude.....	143
III.5.1.1.	Unique source de chaleur.....	144

III.5.1.2.	Plusieurs sources de chaleur	144
III.5.2.	Les données d'entrée de la procédure d'inversion.....	145
III.5.2.1.	Unique source de chaleur.....	146
III.5.2.1.1.	Puissance thermique permanente.....	146
III.5.2.1.2.	Puissance thermique transitoire	148
III.5.2.2.	Plusieurs sources de chaleur	149
III.5.2.2.1.	Puissances thermiques permanentes	149
III.5.2.2.2.	Puissances thermiques transitoires.....	150
III.5.3.	Résultats de la procédure d'inversion	152
III.5.3.1.	Unique source de chaleur.....	152
III.5.3.1.1.	Puissance thermique permanente.....	152
III.5.3.1.2.	Puissance thermique transitoire	155
III.5.3.2.	Plusieurs sources de chaleur	158
III.5.3.2.1.	Puissances thermiques permanentes	158
III.5.3.2.2.	Puissances thermiques transitoires.....	159
III.5.4.	Synthèse	161
III.6.	Identification d'une source de chaleur dans le volume d'une carte électronique à partir de mesures expérimentales	162
III.6.1.	Carte électronique de test.....	162
III.6.2.	Présentation du banc expérimental	163
III.6.3.	Estimation des paramètres du modèle.....	166
III.6.3.1.1.	Propriétés des matériaux	166
III.6.3.1.2.	Conditions aux limites	167
III.6.4.	Présentation des mesures expérimentales	167
III.6.4.1.	Unique source de chaleur.....	168
III.6.4.1.1.	Puissance thermique permanente.....	168
III.6.4.1.2.	Puissance thermique transitoire	169

III.6.4.2. Plusieurs sources de chaleur	170
III.6.5. Résultats de la procédure d'inversion	171
III.6.5.1. Unique source de chaleur	171
III.6.5.1.1. Puissance thermique permanente	171
III.6.5.1.2. Puissance thermique transitoire	172
III.6.5.2. Plusieurs sources de chaleur	174
III.6.6. Synthèse	175
III.7. Conclusion.....	176
Conclusion générale	178
Poursuite des travaux & perspectives.....	180
Annexes	182
Références bibliographiques	187

Figures

Figure I.1 : Les différents niveaux d'étude d'un système électronique	29
Figure I.2 : Carte industrielle conventionnelle (vue réelle en (a), surface supérieure en (b), surface inférieure en (c) et routage électronique en (d)).....	30
Figure I.3 : Exemple de boitiers PTH avec 14 pattes droites de connexions (DIP14 de ST Microelectronics).....	33
Figure I.4 : Exemple d'un boitier QFP avec 48 pattes de connexions en gull-wing (TQFP48 de ST Microelectronics)	34
Figure I.5 : Exemple de boitiers QFN avec 48 broches de connexions (UFQFPN48 de ST Microelectronics).....	35
Figure I.6 : Exemple de boitiers BGA avec 196 billes de connexions (FCBGA196 de ST Microelectronics).....	35
Figure I.7 : Coupe transversale du PCB de la carte prototype « Hermes ».....	38
Figure I.8 : Vue en coupe schématique d'un boitier QFN monté sur un PCB (dimensions non réelles mais cohérentes).....	40
Figure I.9 : Conséquence de la fatigue thermique sur un fil de connexion : fissures en (a) et rupture en (b) respectivement extraites des articles [23] et [19].....	42
Figure I.10 : Évolution du facteur d'Arrhenius en fonction de l'élévation de la température de jonction du composant.....	43
Figure I.11 : Schéma d'un réseau 2-R JEDEC.....	46
Figure I.12 : Exemple d'une représentation schématique d'un CTM à 7 nœuds issu de la méthodologie DELPHI et les surfaces qui leur sont associées au niveau du boitier électronique.....	49
Figure I.13 : Procédure issue de la méthodologie DELPHI pour la création d'un modèle thermique compact d'un composant électronique	51
Figure I.14 : Ajout des capacités thermiques à chaque nœud du CTM de la Figure I.12	53
Figure I.15 : Processus de création d'un DCTM avec l'utilisation d'un ROM.....	56
Figure II.1 : Modélisation 1D de la thermique d'un boitier électronique	64

Figure II.2 : Schéma d'un réseau de Foster à 4 échelons (n=4).....	65
Figure II.3 : Température de jonction transitoire d'un boîtier DFN stimulé par $\varphi=0.7$ W.....	66
Figure II.4 : Résultats de déconvolution du signal de test par l'algorithme de Gold pour différents nombres d'itérations (M : million)	74
Figure II.5 : Résultats de déconvolution du signal de test par les algorithmes de Richardson-Lucy et de Gold après 1 milliard d'itérations	74
Figure II.6 : Schéma d'un réseau de Foster de rang 4 (a) et expression mathématique de l'impédance thermique d'un même réseau de rang n (b).....	77
Figure II.7 : Schéma d'un réseau de Cauet de rang 4 (n=4)	78
Figure II.8 : Schéma de principe d'une Structure Function	82
Figure II.9 : Schémas de principe d'une CSF et d'une DSF pour une géométrie à un seul matériau	84
Figure II.10 : Schémas de principe d'une CSF et d'une DSF pour une géométrie à plusieurs matériaux	84
Figure II.11 : Géométrie du cas test 1D (surface d'échange constante).....	86
Figure II.12 : Tracés de la CSF et de la DSF de la géométrie du cas test 1D de la Figure II.11	87
Figure II.13 : Influence du nombre d'itérations de déconvolution de la dérivée temporelle de l'impédance thermique du cas test 1D sur l'allure de la CSF (k : mille ; M : million) ..	89
Figure II.14 : Influence de l'écart type du bruit appliqué à la dérivée temporelle de l'impédance thermique du cas test 1D sur l'allure de la CSF après 10 millions d'itérations de déconvolution (B1 : $\sigma=0.001$; B2 : $\sigma=0.01$; B3 : $\sigma=0.05$; B4 : $\sigma=0.1$).....	90
Figure II.15 : Géométrie du cas test 3D (surface d'échange non constante).....	91
Figure II.16 : Tracés de la CSF et de la DSF de la géométrie du cas test 3D de la Figure II.15	92
Figure II.17 : Carte électronique de test.....	93
Figure II.18 : Géométrie détaillée d'un DFN	93
Figure II.19 : Vue réelle du dessus d'un capteur thermique (a) et sa représentation schématique (b).....	94

Figure II.20 : Schématisation de la structure du PCB	95
Figure II.21 : Montage expérimental.....	96
Figure II.22 : Relevés expérimentaux bruts des températures de jonction des trois DFN de la carte électronique de test.....	97
Figure II.23 : Relevé expérimental brut vs filtré de la température de jonction du composant DFN10-0 de la carte électronique de test.....	97
Figure II.24 : Géométrie détaillée de la carte électronique de test vue du dessus.....	98
Figure II.25 : Résultats de déconvolution des impédances thermiques déduites des mesures expérimentales des températures de jonction des 3 DFN de la carte électronique de test, après 100 millions d'itérations.....	99
Figure II.26 : Résultats de déconvolution des impédances thermiques déduites des mesures expérimentales des températures de jonction du DFN10-0 sur 2 cartes électroniques de test, après 100 millions d'itérations	101
Figure II.27 : Résultats de déconvolution d'impédances thermiques numériques issues des simulations de la réponse thermique du DFN10-0 pour différentes modélisations du PCB (3D et MF), après 10 millions d'itérations	103
Figure II.28 : Résultats de déconvolution d'impédances thermiques numériques issues des simulations de la réponse thermique du DFN10-0 pour différents défauts apportés à la modélisation (WB et BL), après 10 millions d'itérations	105
Figure II.29 : Superposition des résultats de déconvolution des mesures expérimentales et de la simulation numérique de la réponse thermique du DFN10-0, après des millions d'itérations	106
Figure II.30 : Influence du nombre d'itérations de déconvolution de l'impédance thermique numérique du boîtier DFN10-0 sur l'allure de la CSF (k :mille ; M :million).....	108
Figure II.31 : Influence de la fréquence de simulation de l'impédance thermique du boîtier DFN10-0 sur l'allure de la CSF (f1=1 kHz ; f2=5 kHz ; f3=10 kHz ; f4=100 kHz ; f5=1 MHz ; f6=2 MHz)	108
Figure II.32 : Superposition des CSF issues des simulations numériques des 3 boîtiers DFN de la carte électronique de test.....	110

Figure II.33 : Superposition des CSF issues de la simulation numérique et de la mesure expérimentale de la température de jonction du boîtier DFN10-0	111
Figure II.34 : Tracés des CSF issues de simulations numériques du boîtier DFN pour différentes conductivités thermiques de la brasure (cf. Tableau II.15 pour la légende).....	114
Figure II.35 : Tracés des CSF issues de simulations numériques du boîtier DFN pour différentes conductivités thermiques de la colle (cf. Tableau II.16 pour la légende).....	117
Figure III.1 : Schéma de principe d'un problème direct	124
Figure III.2 : Schématisation 3D de la structure d'étude en (a) et dans le plan $z = z_s$ en (b)	131
Figure III.3 : Algorithme des gradients conjugués avec calcul de la variable adjointe (GC)	138
Figure III.4 : Procédure d'inversion globale	141
Figure III.5 : Principe de construction de la matrice P_{inv} de la procédure d'inversion, pour z_s tombant sur un nœud de maillage (a) et dans le cas général (b).....	142
Figure III.6 : Schématisation de la répartition dans le plan $z = z_s$ des sources thermiques du cas test à plusieurs sources de chaleur	145
Figure III.7 : Évolution temporelle de la température du point de coordonnées (x_s, y_s, H) des 3 cas tests avec une source de chaleur permanente.....	146
Figure III.8 : Températures des faces en $z = 0$ et $z = H$ à $t=10$ s de la structure d'étude des 3 cas tests avec une source de chaleur permanente, soit le cas n°1 (a), le cas n°2 (b) et le cas n°3 (c)	147
Figure III.9 : Évolution temporelle de la puissance thermique dissipée par la source du cas test n°2 avec une source de chaleur transitoire.....	148
Figure III.10 : Évolution temporelle de la température du point de coordonnées (x_s, y_s, H) du cas test n°2 avec une source de chaleur transitoire	148
Figure III.11 : Évolution temporelle des températures des points de coordonnées (x_s, y_s, H) des 8 sources thermiques du cas test à plusieurs sources de chaleur permanentes.....	149
Figure III.12 : Températures des faces en $z = 0$ et $z = H$ à $t=10$ s de la structure d'étude du cas test à plusieurs sources de chaleur permanentes	150

Figure III.13 : Évolution temporelle des puissances thermiques dissipées par chaque source de chaleur (a) et de la puissance thermique totale résultante (b) du cas test à plusieurs sources de chaleur transitoires	151
Figure III.14 : Évolution temporelle des températures des points de coordonnées (x_s, y_s, H) des 8 sources thermiques du cas test à plusieurs sources de chaleur transitoires	151
Figure III.15 : Puissances volumiques réellement injectées vs celles identifiées par la procédure d'inversion dans le plan $z = z_s$ à $t=10$ s des cas tests à une source de chaleur permanente, soit le cas n°1 (a), le cas n°2 (b) et le cas n°3 (c)	153
Figure III.16 : Profils des puissances volumiques identifiées suivant les axes x et y passant par le point de coordonnées (x_s, y_s, z_s) à $t=10$ s des cas tests à une source de chaleur permanente, soit le cas n°1 (a), le cas n°2 (b) et le cas n°3 (c).....	154
Figure III.17 : Évolution temporelle de la puissance thermique injectée (trait plein) vs identifiée (trait pointillé) par la procédure d'inversion pour le cas test n°2 avec une source de chaleur transitoire	156
Figure III.18 : Puissances volumiques identifiées (en W/m^3) par la procédure d'inversion dans le plan $z = z_s$ à différents pas de temps pour le cas test n°2 avec une source de chaleur transitoire	156
Figure III.19 : Profils des puissances volumiques identifiées suivant les axes x et y passant par le point de coordonnées (x_s, y_s, z_s) à différents pas de temps pour le cas test n°2 avec une source de chaleur transitoire	157
Figure III.20 : Puissances volumiques réellement injectées vs celles identifiées par la procédure d'inversion dans le plan $z = z_s$ à $t=10$ s du cas test à plusieurs sources de chaleur permanentes	158
Figure III.21 : Puissances volumiques identifiées (en W/m^3) par la procédure d'inversion dans le plan $z = z_s$ à différents pas de temps du cas test à plusieurs sources de chaleur transitoires.....	160
Figure III.22 : Évolution temporelle de la puissance thermique totale injectée (trait plein) vs identifiée (trait pointillé) par la procédure d'inversion pour le cas test à plusieurs sources de chaleur transitoires	161
Figure III.23 : Schéma de la carte électronique « Hermes »	162

Figure III.24 : Coupe transversale du PCB de la carte électronique « Hermes ».....	163
Figure III.25 : Vue du banc expérimental lors des mesures thermiques sur la carte électronique de test.....	164
Figure III.26 : Vue « dégagée » du banc expérimental	164
Figure III.27 : Vue du banc expérimental depuis les caméras thermiques n°1 (a) et n°2 (b)	165
Figure III.28 : Évolution temporelle de la température du point de coordonnées (x_s, y_s, H) provoquée par la chauffe permanente de la puce « U1 ».....	168
Figure III.29 : Températures des faces en $z=0$ et $z=H$ à $t=20$ s de la carte électronique « Hermes » avec une chauffe permanente de la puce « U1 »	168
Figure III.30 : Évolution temporelle de la puissance thermique dissipée par la puce « U1 » de la carte électronique « Hermes ».....	169
Figure III.31 : Évolution de la température du point de coordonnées (x_s, y_s, H) induite par la chauffe de la puce « U1 » avec la puissance thermique transitoire de la Figure III.30	169
Figure III.32 : Températures des faces en $z=0$ et $z=H$ à $t=20$ s de la carte électronique « Hermes » avec une chauffe permanente des puces « U1 » et « U3 »	170
Figure III.33 : Puissances volumiques identifiées par la procédure d'inversion dans le plan $z = z_s$ à $t=20$ s du cas test avec une puissance thermique permanente dissipée par la puce « U1 ».....	171
Figure III.34 : Profils des puissances volumiques identifiées suivant les axes x et y passant par le point de coordonnées (x_s, y_s, z_s) à $t=20$ s du cas test avec une puissance thermique permanente dissipée par la puce « U1 »	172
Figure III.35 : Évolution de la puissance thermique injectée (trait plein) vs identifiée (trait pointillé) par la procédure d'inversion pour le cas test avec une puissance thermique transitoire dissipée par la puce « U1 ».....	173
Figure III.36 : Puissances volumiques identifiées par la procédure d'inversion dans le plan $z = z_s$ à $t=25$ s du cas test avec une puissance thermique transitoire dissipée par la puce « U1 »	173
Figure III.37 : Profils des puissances volumiques identifiées suivant les axes x et y passant par le point de coordonnées (x_s, y_s, z_s) à $t=25$ s du cas test avec une puissance thermique transitoire dissipée par la puce « U1 ».....	174

Figure III.38 : Puissances volumiques identifiées par la procédure d'inversion dans le plan $z = z_s$ à $t=20$ s du cas test avec des puissances thermiques permanentes dissipées par les puces « U1 » et « U3 ».....	175
Figure III.39 : Sensibilité du paramètre P de la source de chaleur	185
Figure III.40 : Sensibilité des paramètres x_s et y_s de la source de chaleur.....	185
Figure III.41 : Sensibilité des paramètres l_s et w_s de la source de chaleur	185
Figure III.42 : Sensibilité du paramètre z_s de la source de chaleur	186
Figure III.43 : Sensibilité du paramètre h_s de la source de chaleur.....	186

Tables

Tableau I.1 : Nature et propriétés thermiques des matériaux associés à la carte électronique de la Figure I.8 à 25°C (ordre de grandeur).....	40
Tableau I.2 : Paramètres des modèles de conductivité thermique pour différents matériaux semi-conducteurs	44
Tableau II.1 : Concordance entre les paramètres thermiques et électriques	63
Tableau II.2 : Paramètres du réseau de Foster du cas test.....	73
Tableau II.3 : Paramètres identifiés par l’algorithme de Richardson-Lucy après un milliard d’itérations de déconvolution du signal de test (spectre de la Figure II.5).....	75
Tableau II.4 : Paramètres identifiés par l’algorithme de Gold après un milliard d’itérations de déconvolution du signal de test (spectre de la Figure II.5).....	76
Tableau II.5 : Paramètres identifiés par l’algorithme de Gold après 100 millions d’itérations de déconvolution du signal de test.....	77
Tableau II.6 : Propriétés thermiques et épaisseur des matériaux du cas test.....	86
Tableau II.7 : Propriétés thermiques des matériaux du cas test 1D extraites de la CSF (Figure II.12) vs celles calculées de manière analytique	88
Tableau II.8 : Propriétés thermiques des matériaux du cas test 3D extraites de la CSF (Figure II.16) vs celles calculées de manière analytique	92
Tableau II.9 : Propriétés et dimensions des éléments constituant un DFN à 25 °C.....	94
Tableau II.10 : Propriétés des matériaux du PCB à 25 °C	95
Tableau II.11 : Paramètres extraits des résultats de déconvolution des impédances thermiques expérimentales des 3 DFN de la carte électronique de test, après 100 millions d’itérations	100
Tableau II.12 : Paramètres extraits des résultats de déconvolution des impédances thermiques expérimentales du DFN10-0 sur 2 cartes électroniques de test, après 100 millions d’itérations	101
Tableau II.13 : Paramètres extraits des résultats de déconvolution issus des simulations de la réponse thermique du DFN10-0 pour différentes modélisations du PCB (3D et MF), après 10 millions d’itérations	104

Tableau II.14 : Paramètres extraits des résultats de déconvolution d'impédances thermiques numériques issues des simulations de la réponse thermique du DFN10-0 pour différents défauts apportés à la modélisation (WB et BL), après 10 millions d'itérations	105
Tableau II.15 : Conductivités thermiques de la brasure déduites des CSF en $W/m.K$	114
Tableau II.16 : Conductivités thermiques de la colle déduites des CSF en $W/m.K$	117
Tableau III.1 : Dimensions, propriétés des matériaux et conditions ambiantes de la structure d'étude	143
Tableau III.2 : Caractéristiques de la source thermique pour différents cas tests	144
Tableau III.3 : Caractéristiques des sources thermiques pour un cas test à plusieurs sources de chaleur.....	144
Tableau III.4 : Paramètres identifiés des résultats d'inversion pour chaque cas test à une source de chaleur permanente	155
Tableau III.5 : Paramètres identifiés des résultats d'inversion pour le cas test n°2 avec une source de chaleur transitoire	155
Tableau III.6 : Paramètres identifiés des résultats d'inversion pour le cas test à plusieurs sources de chaleur permanentes ($z_{identifié}=1.201$).....	158
Tableau III.7 : Paramètres identifiés des résultats d'inversion pour le cas test à plusieurs sources de chaleur transitoires ($z_{identifié}=1.186$)	159
Tableau III.8 : Positions et dimensions des 3 puces de la carte « Hermes » (cf. Figure III.23)	162
Tableau III.9 : Épaisseurs et propriétés thermiques des différentes couches de matériau du MVF de la carte électronique de test.....	166
Tableau III.10 : Paramètres identifiés des résultats d'inversion pour le cas test avec une puissance thermique permanente dissipée par la puce « U1 ».....	171
Tableau III.11 : Paramètres identifiés des résultats d'inversion pour le cas test avec une puissance thermique transitoire dissipée par la puce « U1 »	173
Tableau III.12 : Paramètres identifiés des résultats d'inversion pour le cas test avec des puissances thermiques permanentes dissipées par les puces « U1 » et « U3 » ($z_{identifié}=0.555$).....	174

Nomenclature

Symboles latins

C	Capacité thermique [J/K]
C_p	Capacité thermique massique [$J/K \cdot kg$]
h, H	Épaisseur [mm]
h_{conv}	Coefficient de convection thermique [$W/K \cdot m^2$]
l, L	Longueur [mm]
m	Nombre total de discrétisations temporelles
n	Nombre total de couples RC
Q	Puissance thermique [W]
R	Résistance thermique [K/W]
t	Temps [s]
T	Température [$^{\circ}C$][K]
v	Volume [m^3]
w, W	Largeur [mm]
x	Position suivant l'axe x [mm]
y	Position suivant l'axe y [mm]
z	Position suivant l'axe z [mm]
Z	Impédance thermique [K/W]
\dot{Z}	Dérivée temporelle de l'impédance thermique [K/W]

Symboles grecs

ε	Erreur relative [%]
λ	Conductivité thermique [$W/m \cdot K$]
ρ	Masse volumique [kg/m^3]
τ	Constante de temps [s]

Exposants

q Numéro de l'itération

Indices

a Condition ambiante

c Réseau de Cauet

f Réseau de Foster

p Puits thermique

s Source thermique

x Coupe longitudinale

z Coupe transversale

Acronymes (usuelles)

COTS Commercial off-the-shelf

CSF Cumulative Structure Function

CTM Compact Thermal Model

DCTM Dynamic Compact Thermal Model

DELPHI DEvelopment of Libraries of PHysical models for an Integrated design environment

DSF Differential Structure Function

DTM Detailed Thermal Model

JEDEC Joint Electron Device Engineering Council

MOR Model Order Reduction

MVF Modèle aux volumes finis

ROM Reduced Order Model

SF Structure Function

Acronymes (technologies & composants électroniques)

BGA	Ball Grid Array
CMS	Composant Monté en Surface
CPLD	Complex Programmable Logical Device
DFN	Dual Flat No-leads package
DIL	Dual In-Line
DIP	Dual In-line Package
FPGA	Field-Programmable Gate Array
HDI	Haute Densité d'Interconnexion
LGA	Land Grid Array
MCM	Multi-Chip Modules
MLF	Micro Leadframe
PCB	Printed Circuit Board
PGA	Pin Grid Array
PLCC	Plastic Leaded Chip Carrier
PoP	Package on Package
PTH	Plated Through Hole
QFN	Quad Flat No-leads package
QFP	Quad Flat Package
SiP	System in Package
SMD	Surface Mounted Device
SO	Small Outline
SON	Small Outline No-leads
TO	Transistor Outline

Introduction générale

Depuis la fin du XXe siècle et l'apparition de l'ère du numérique, la production mondiale de composant électronique a explosé. La numérisation grandissante de notre société et la transformation digitale de la quasi-totalité des secteurs d'activités (transport, spatial, énergie, défense et sécurité, télécommunication, santé) ont amené les constructeurs à une innovation technologique permanente. La miniaturisation des composants électroniques et donc a fortiori la densification des cartes électroniques a été une réponse à ce besoin. La contrainte thermique appliquée aux composants électroniques s'est donc durcie au fil des innovations. Une modélisation précise de leurs comportements thermiques est donc essentielle pour garantir que leurs températures n'excèdent pas les limites de fonctionnement. En effet, cela pourrait mener à des phénomènes indésirés de fatigue thermique des matériaux, et même à terme compromettre leurs intégrités.

Le travail développé dans cette thèse contribue à la compréhension des transferts de chaleur ayant lieu au sein des cartes électroniques à partir de données recueillies expérimentalement sur ces dernières. En effet, d'un point de vue industriel, l'utilisation grandissante de composants électroniques, dit COTS (Commercial off-the-shelf), amène les constructeurs à mettre en place des méthodes d'analyse permettant de contrôler/vérifier certains de leurs paramètres thermiques. Sans compromettre l'intégrité physique d'une carte électronique, les données pouvant être recueillies expérimentalement sont les températures en surface représentant sa réponse à une excitation thermique.

Ainsi, l'étude vise dans un premier temps à analyser l'évolution temporelle de la température de jonction d'un composant électronique en utilisant une méthode de déconvolution menant à la construction de la « Structure Function » (SF) associée. Le principe de déconvolution retenu ici est une déconvolution itérative de type bayésienne. Dans un second temps, l'étude porte sur l'analyse de la réponse thermique transitoire de toute la surface de la carte électronique considérée. Cette seconde étude s'inscrit dans la continuité de travaux antérieurs réalisés par S. Vintrou [1] sur la mise en place d'une identification de flux par méthode inverse permettant l'étude de composants électroniques montés en surface à partir des températures recueillies sur la face opposée. L'originalité de la thèse présentée dans ce document porte sur l'étude des composants électroniques encastrés (au sein même du PCB d'une carte électronique), qui à des fins de gain de place, de densification, commence à être de plus en plus répandue par les fabricants.

Le travail réalisé au cours de cette thèse est subdivisé en trois parties :

La première partie présente l'état de l'art de la modélisation du comportement thermique d'un package électronique classiquement utilisée par les industriels. Ceci en passant par la présentation des composants/cartes électroniques, pour aller vers la théorie des modèles compacts (en régime permanent (Compact Thermal Model (CTM)) et en régime transitoire (Dynamic Compact Thermal Model (DCTM))) et pour finir par la théorie des modèles réduits (Reduced Order Model (ROM)). Cette partie s'appuiera sur les nombreux rapports d'étude réalisés par l'association du JEDEC (Joint Electron Device Engineering Council).

La deuxième partie est consacrée à l'analyse de la température de jonction en régime transitoire d'un composant électronique. L'utilisation de la SF nécessite la mise en place d'une procédure de déconvolution. Un état de l'art succinct des différentes méthodes disponibles est présenté menant à la sélection d'un algorithme de déconvolution approprié. Les différentes étapes permettant la construction de cette SF sont décrites et analysées à travers un exemple avant de s'orienter vers l'étude d'un véritable composant électronique (Dual Flat No-leads package (DFN)), en comparant les résultats obtenus à partir de simulations numériques et ceux obtenus à partir de relevés expérimentaux de sa température de jonction. Pour conclure cette partie, les limitations et perspectives d'une telle approche d'analyse sont discutées.

La troisième partie de ce manuscrit traite de la mise en place d'une procédure d'inversion pour remonter aux paramètres thermiques et structurels d'un composant électronique encastré. Cette approche inverse s'effectue à partir de la réponse thermique transitoire des faces de la carte électronique au sein de laquelle le composant est encastré. Une présentation du concept des problèmes inverses appliqués à la thermique des systèmes est réalisée. Pour la résolution de tels problèmes, la mise en place d'un modèle thermique dit « direct » et d'un algorithme de minimisation est nécessaire. Ainsi, cette partie présentera la construction et la validation d'un modèle aux volumes finis ainsi que l'implémentation de cet algorithme de minimisation. La procédure d'inversion sera validée sur un cas purement numérique avant d'aborder une configuration expérimentale sur une réelle carte électronique. Le banc d'essai utilisé pour cette étude est présenté, tout comme les résultats obtenus ainsi que leurs analyses.

Enfin, pour clore ce manuscrit, une conclusion générale ainsi que les perspectives de poursuites des travaux réalisés au cours de cette thèse sont exposées.

Partie I. *Modélisation du comportement thermique des composants électroniques*

En préambule de ce manuscrit, il est important de réaliser un état de l'art de la modélisation thermique des composants électroniques afin de se rendre compte des contraintes thermiques qui y sont appliquées et des réels enjeux associés à leurs modélisations.

Un succinct rappel des différents modèles thermiques utilisés pour estimer les différentes températures critiques d'un composant électronique est accompli. Néanmoins, avant cela, il est essentiel de bien comprendre la composition d'un système électronique dans son ensemble.

I.1. Les systèmes électroniques

Comme mentionné en introduction de ce document, les innovations technologiques dans le domaine de l'électronique n'ont cessé d'accroître la densification des cartes électroniques. Ainsi, de nos jours, la simulation de leurs comportements thermiques au niveau système avec une précision acceptable et ceci dans un temps de calcul raisonnable reste toujours un défi.

En effet, afin de prédire le comportement thermique des puces électroniques, la prise en compte de son intégration dans le système global, bien plus complexe, est primordiale. La puce est un élément actif faisant partie d'un système complet, comme le montre la Figure I.1 (plus communément appelé : un système électronique). Ce développement s'appuie sur les thèses de B. Rogie [2] et C. Dia [3] dans lesquelles davantage de détails peuvent être trouvés.

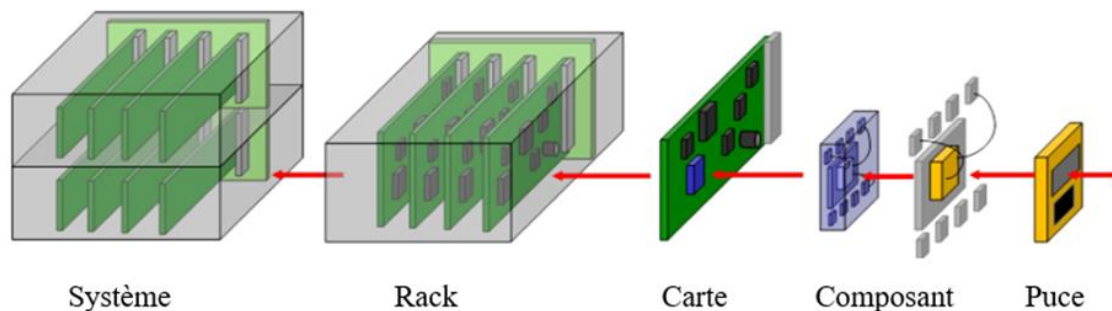


Figure I.1 : Les différents niveaux d'étude d'un système électronique

Il apparaît clairement que plusieurs échelles de longueur caractéristiques sont impliquées dans la modélisation thermique d'un système électronique allant du micromètre au niveau de la puce, jusqu'au mètre lorsqu'il s'agit de caractériser le système dans son ensemble (baie électronique, salle de serveur). Ce sont ces différents niveaux d'analyse qui rendent la prédiction du comportement thermique d'un système électronique très complexe.

I.2. Les enjeux de la modélisation thermique

L'évaluation des niveaux de température atteints par la puce électronique est fortement dépendante de la géométrie du système complet, de l'impact des composants sur leur environnement proche et du niveau de puissance dissipée par la puce. L'ensemble de ces facteurs rendent difficile la prédiction des températures critiques d'un tel système. La densification toujours plus accrue des cartes électroniques, avec le développement ces dernières décennies des cartes à Haute Densité d'Interconnexion (HDI), autorisant un nombre toujours plus important de composants et donc d'interconnexions présents sur les cartes, complexifie davantage la prédiction de ces températures. De plus, l'apparition ces dernières années d'une nouvelle technologie, permettant d'enfouir directement des composants électroniques au sein même du PCB d'une carte [4], ne fait qu'accroître les problèmes rencontrés par de nombreuses sociétés afin de prédire le comportement thermique de leurs systèmes électroniques.

Pour illustrer ce foisonnement de composants et d'interconnexions présents sur une carte électronique, la Figure I.2 présente une carte industrielle standard où 1675 composants et 20000 points de connexion sont observés.

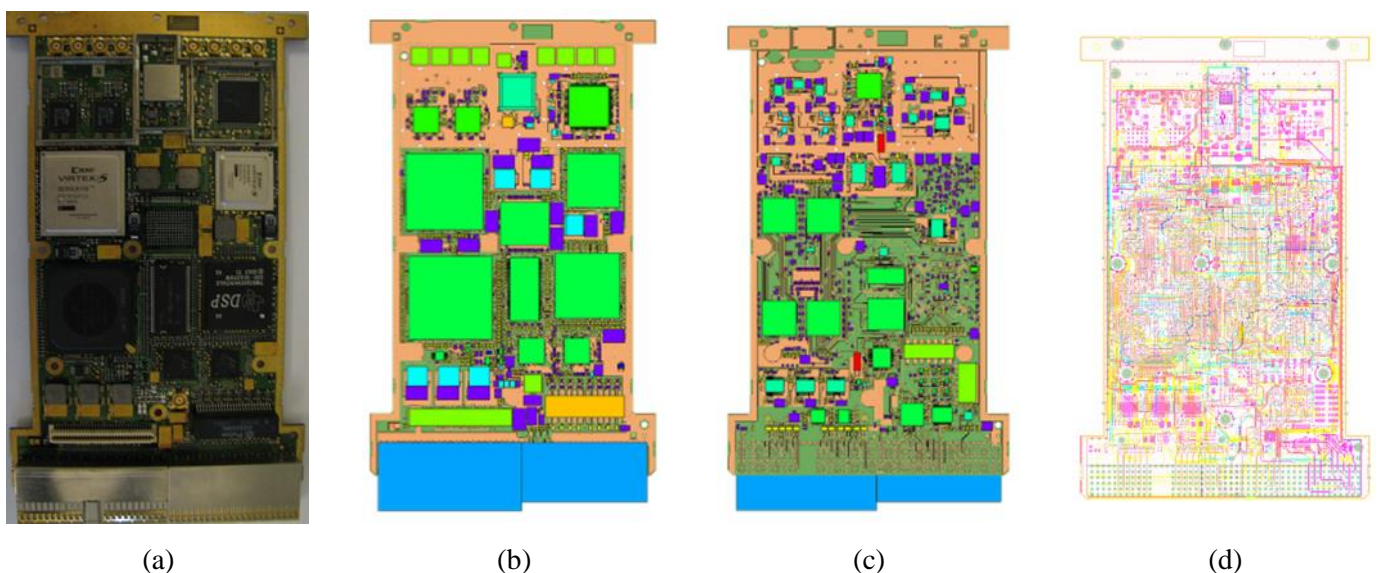


Figure I.2 : Carte industrielle conventionnelle (vue réelle en (a), surface supérieure en (b), surface inférieure en (c) et routage électronique en (d))

Comme on peut le voir sur la Figure I.2, de nombreux composants sont à la disposition des fabricants de carte électronique, qu'ils soient actifs ou passifs. Une revue non exhaustive est réalisée dans la suite l'étude.

I.3. Les composants électroniques

Les composants électroniques sont des éléments destinés à être assemblés entre eux afin de réaliser une ou plusieurs fonctions électroniques. On distingue deux grandes catégories : les composants dits « actifs » permettant d'augmenter la puissance d'un signal (en tension et/ou en courant), et à contrario ceux dits « passifs » qui ne permettent pas cette action. Leur assemblage en module puis leur interconnexion constitue ce qu'on appelle un circuit électronique. L'intégralité des notations et abréviations utilisées dans ce domaine ont été répertoriées par le JEDEC [5], [6].

I.3.1. Les composants passifs

Les composants électroniques passifs sont principalement constitués des résistances, des condensateurs et des bobines. A contrario des composants actifs, ces éléments vont généralement, par effet joule, abaisser la puissance du signal qui leur est transmis. Tout assemblage de ces composants forme un circuit électronique dit passif.

I.3.2. Les composants actifs

Les composants électroniques actifs sont quant à eux majoritairement constitués par les composants semi-conducteurs tels que les diodes et les transistors. On retrouve également les tubes électroniques (ou tube à vide) encore utilisés pour l'électronique de puissance. Ainsi, un circuit intégré (ou puce électronique) est un composant électronique regroupant généralement un grand nombre de ces composants actifs. On retrouve, pour les plus complexes d'entre eux : les microprocesseurs, et pour les plus denses : les différents types de mémoires informatiques.

Les innovations technologiques dans le domaine des matériaux semi-conducteur permettent aux fabricants de concevoir, de nos jours, des microprocesseurs pouvant aisément dépasser les 10 milliards de transistors sur quelques centimètres carré [7], illustrant la complexité de ces systèmes.

On note également, qu'une grande famille des puces électroniques est celle des circuits logiques programmables (FPGA (Field-Programmable Gate Array) ou CPLD (Complex Programmable Logical Device)), dont l'atout majeur est de pouvoir, après fabrication, programmer la fonction électronique à réaliser.

I.4. Les boîtiers électroniques

Dans le cycle de fabrication des composants électroniques, leurs packagings et la réalisation de leurs interconnexions électriques interviennent en fin de procédé. Les puces élémentaires peuvent alors être assemblées (collectivement ou individuellement) dans des boîtiers discrets ou bien être directement encapsulées (moulage plastique) sur des substrats. Dès lors, cela forme un circuit électronique intégré, fonctionnel, pouvant être intégré sur une carte ou dans un sous-système électronique. C'est ce qu'on appelle plus communément un boîtier électronique. Les fonctions clés associées à ce dernier sont [2], [8]:

- électrique (garantir l'intégrité des signaux d'entrée/sortie),
- thermique (évacuation de la puissance dissipée),
- mécanique (garantir la fixation sur la carte ou le système électronique),
- protection contre l'environnement externe (mécanique, chimique, rayonnement),
- interface avec l'utilisateur (télécommunications, applications médicales, etc.).

Les matériaux utilisés pour réaliser l'enrobage des composants sont principalement des polymères (époxy, polyuréthane, silicone) tandis que les interconnexions électriques (wire bonding) sont achevées avec des métaux à fortes conductivités électrique et thermique (cuivre, argent, aluminium, or) [8].

I.5. Les différentes familles de puces électroniques

Les fabricants ont à leur disposition un éventail très riche de circuits intégrés afin que la carte ou le système électronique réalisent les fonctions électroniques désirées par le système global (téléphone, ordinateur, cockpit d'avion, serveur informatique, etc.).

Ce développement n'est pas destiné à lister de manière exhaustive l'ensemble des technologies des circuits intégrés disponibles sur le marché, mais à donner aux lecteurs une vision sur les principales classifications de ces composants. Plus de détails peuvent être trouvés dans les thèses [2], [3] ou dans les articles [8]–[10]. Ces dernières références effectuent une revue complète des méthodes d'encapsulation et d'interconnexions des boîtiers électroniques. De plus, les documents [9] et [10] exposent chacun une figure permettant de se rendre compte de l'évolution du packaging électronique au fil du temps (au gré des innovations

technologiques). Le JEDEC a également repris l'ensemble des nomenclatures, des terminologies, utilisées pour désigner les différents composants électroniques [11].

Les boîtiers électroniques sont habituellement classifiés par la technique utilisée pour leur report sur une carte électronique. Ainsi, trois familles se distinguent :

- les boîtiers par insertion,
- les boîtiers à montage surfaciques,
- les boîtiers « multi-puces ».

I.5.1. Les boîtiers par insertion

Les boîtiers par insertion (ou à « piquer »), « through hole package » en anglais, furent les premiers composants électroniques développés. Ils sont dotés de pattes de connexions, elles-mêmes reliées à la carte via des trous métallisés percés sur la totalité de son épaisseur. Une soudure de chaque patte sur la face opposée de la carte permet de maintenir en place le composant. Cette technologie est désignée par « Plated Through Hole » (PTH), et ces principaux adhérents sont les boîtiers DIL ou DIP (Dual In-Line / Dual In-line Package), les TO (Transistor Outline) et les PGA (Pin Grid Array). La Figure I.3 en présente un exemple.

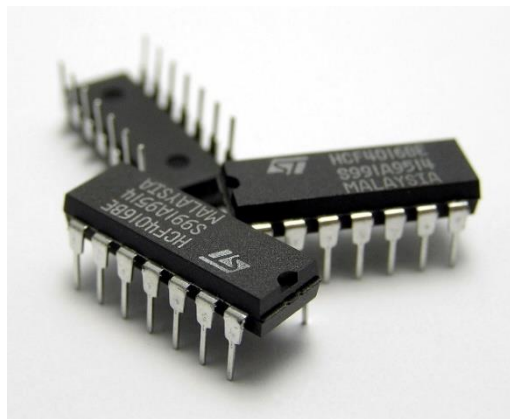


Figure I.3 : Exemple de boîtiers PTH avec 14 pattes droites de connexions (DIP14 de ST Microelectronics)

Du fait de la densification souhaitée des cartes électroniques par de nombreux secteurs industriels, cette technologie de composant, ne permettant d'en exploiter qu'une seule face, est progressivement en train de disparaître. En comparaison aux années 80, ils sont devenus très marginaux dans la production actuelle.

I.5.2. Les boitiers à montage surfacique

Les boitiers à montage surfacique (Composant Monté en Surface (CMS) ou Surface Mounted Device (SMD) en anglais), apparus au milieu des années 80, possèdent l'avantage de pouvoir être montés (par brasage) sur les deux faces d'une carte électronique, répondant ainsi au besoin de leur densification (miniaturisation). Dès 1993, la production mondiale de ces boitiers a alors dépassé celle des boitiers par insertion [9].

Les premiers boitiers issus de cette technologie sont principalement les SO (Small Outline), les PLCC (Plastic Leaded Chip Carrier) et les QFP (Quad Flat Package). La Figure I.4 montre un exemple de boitier QFP avec 48 pattes de connexions.



Figure I.4 : Exemple d'un boitier QFP avec 48 pattes de connexions en gull-wing (TQFP48 de ST Microelectronics)

Toujours dans un souci de miniaturisation des circuits intégrés, la technologie « Flat No-lead package » a vu le jour au tournant des années 2000, donnant naissance aux boitiers DFN (Dual Flat No-leads package) et QFN (Quad Flat No-leads package). Cette technologie est aussi dénommée par MLF (Micro Leadframe) ou SON (Small Outline No-leads) dans la littérature. Le principe de conception de ces boitiers est basé sur celui des QFP, mais pour lesquels les pattes de connexions sont directement intégrées dans l'encapsulation (elles ne dépassent pas du corps du boitier moulé), comme présentée par la Figure I.5.



Figure I.5 : Exemple de boîtiers QFN avec 48 broches de connexions (UFQFPN48 de ST Microelectronics)

Cette méthode de conception, permettant à ces boîtiers de fortement s'imposer sur le marché des composants électronique au vu de leurs bonnes performances électriques (longueur des connexions réduite) et thermiques (plateforme centrale, où se trouve la puce, peut-être directement brassée sur le circuit imprimé), est également responsable de leur principale limitation. En effet, l'absence de pattes de connexions sortant du corps moulé du boîtier ne permet pas de jouer un rôle d'amortisseur mécanique, ce qui, pour certaines applications, peut fortement limiter la durée de vie du composant [9].

Une autre technologie de composant est celle des boîtiers matriciels : BGA (Ball Grid Array). Ils peuvent être considérés comme une évolution des boîtiers PGA, pour lesquelles les connexions avec le circuit imprimé sont réalisées par une matrice de billes de soudure, comme illustrés par la Figure I.6.



Figure I.6 : Exemple de boîtiers BGA avec 196 billes de connexions (FCBGA196 de ST Microelectronics)

Il apparaît évident que l'avantage majeur de ces boîtiers est leur nombre considérable de connexions (entrées-sorties) avec le PCB de la carte électronique. Leur application est ainsi essentiellement destinée aux microprocesseurs, mémoires informatiques et circuits logiques programmables (FPGA, CPLD). Toujours dans un souci de miniaturisation, principalement de réduction des épaisseurs, les boîtiers LGA (Land Grid Array) ont ensuite vu le jour. Ce sont des boîtiers BGA sans billes de connexions. Cette dernière s'effectuant via une matrice de pastilles en cuivre directement brasées sur le circuit imprimé, à l'instar des boîtiers QFN. Ainsi, tout comme ces derniers, les LGA sont susceptibles, pour certaines applications, d'avoir une durée de vie limitée par leur tenue mécanique, une fois montés sur la carte électronique.

I.5.3. Les boîtiers « multi-puces »

Parallèlement à l'optimisation des dimensions et des performances électriques, thermiques et mécaniques des boîtiers conventionnels « mono-puce », on remarque également que, menés par le secteur des téléphones mobiles, les composants munis de plusieurs puces ont émergé. Ceci dans le but d'accroître le nombre de fonctionnalités d'un seul et même boîtier afin de miniaturiser, comme toujours, le système électronique global.

Ainsi, la technologie de boîtiers MCM (Multi-Chip Modules) est apparue. Elle-même pouvant être divisée en trois « sous-technologies » : les boîtiers dits « Stacked Dies », les PoP (Package on Package) et les SiP (System in Package). Leurs principes, plutôt simples dans la théorie, mais complexes dans leurs conceptions, reposent sur le fait de regrouper plusieurs circuits intégrés ou boîtiers électroniques au sein même d'un unique enrobage (boîtier).

Les boîtiers à empilement de puces (Stacked Dies), comme leur nom l'indique, consistent à empiler les circuits intégrés les uns sur les autres, avant de les enrober dans un seul et même corps plastique une fois les interconnexions effectuées. Le défi réside dans la réalisation de ces dernières, qui sont simplifiées pour un empilement pyramidal, mais extrêmement complexe pour un empilement de puces de même taille. Sur le même principe, les boîtiers PoP consistent à empiler, non pas les puces, mais directement les différents boîtiers électroniques les uns sur les autres, avant une nouvelle fois d'enrober le tout dans un seul et même boîtier. Les motivations à l'émergence de cette technologie, par les industriels, ont été de réduire les temps de qualification des nouveaux boîtiers et de faciliter l'approvisionnement des composants nécessaire à leur réalisation (leurs prix pouvant être très fluctuants). Cependant, l'empilement de puces ou de boîtiers provoque obligatoirement un allongement des liaisons électriques vers le PCB de la carte, pouvant ainsi pénaliser la performance électrique des systèmes concernés.

C'est pourquoi la technologie des boîtiers SiP a vu le jour, consistant simplement à enrober au sein d'un même package plusieurs circuits intégrés répartis dans le même plan. Leur principal désagrément est à fortiori la taille de ces boîtiers, tandis que leur atout fondamental est de pouvoir réutiliser l'ensemble des technologies utilisées dans la conception des boîtiers mono-puce.

Le domaine de l'électronique, avec sa profusion de termes et d'abréviations, peut rapidement mener à des confusions. Ainsi, pour éviter tout mépris, on parle ici des différentes technologies de boîtiers électroniques existantes, et non des technologies d'encapsulation. La référence [8] permet de bien distinguer les deux aspects.

Les boîtiers issus des technologies discutées ci-dessus sont destinés à être montés en surface du PCB d'une carte électronique, ce qui n'est pas le cas de ceux issus de la technologie suivante.

I.5.4. Les puces « encastrées »

Comme on a pu le voir précédemment, les différentes innovations technologiques ont permis aux fabricants de se servir des deux faces d'une carte électronique d'une part, et d'autre part d'en optimiser les surfaces utilisées (miniaturisation des composants). Ainsi, l'utilisation de l'intérieur de la carte (dans le volume) est une autre voie d'innovation à leur densification. Cette discussion est donc consacrée à l'encastrement, directement au niveau d'une couche de matériau diélectrique d'un PCB d'une carte, de composants électroniques (actifs ou passifs).

On peut citer les références [12]–[14] traitant du sujet de l'intégration de composants passifs (condensateurs et résistances) au sein du PCB d'une carte, mais également les deux projets européens : « Hiding Die » (High Density Integration of Dies Into Electronics Substrates) et « Hermes » (High density integration by Embedding chips for Reduced size Modules and Electronics Systems) visant à étudier et développer cette technologie par l'intégration de composants actifs [15]. La Figure I.7 expose le concept de puces encastrées par l'intermédiaire de la carte développée dans le cadre du projet « Hermes ». L'article [4] effectue une revue des différentes méthodes (procédés) existantes.

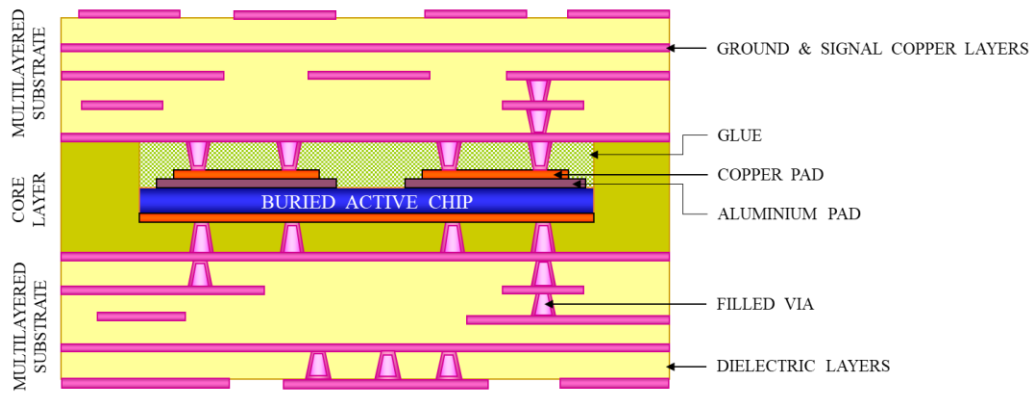


Figure I.7 : Coupe transversale du PCB de la carte prototype « Hermes »

En plus de libérer de l'espace en intégrant des fonctions électroniques directement au sein du PCB de la carte et non plus uniquement en surface, l'enfouissement des circuits intégrés possède également les avantages suivants :

- connexions électriques raccourcies,
- pas de soudure ou brasage,
- protection « naturelle » face à l'environnement,
- pas d'accès au design de la carte de manière non destructive.

Les interconnexions électriques entre la puce et le PCB s'effectuent, ici, par le biais de « vias ». Ces derniers permettent un lien électrique entre deux plans de métal (cuivre) du PCB au minimum, mais peuvent également traverser l'intégralité de la carte. Leur conception nécessite un perçage des couches en question (de l'ordre du dixième de millimètre) avant de le métalliser pour assurer la liaison électrique. De plus, ces éléments jouent un rôle primordial pour dissiper la chaleur générée par les composants comme nous allons le voir par la suite.

Cette technologie d'intégration est encore très peu utilisée, à l'heure actuelle, par les industriels dans leur conception de cartes électroniques, mais représente une voie d'innovation très intéressante pour accroître, toujours plus, leurs densifications. C'est pourquoi la 0 de ce manuscrit est dédiée à l'étude de ce type de composants électroniques. Ainsi, on cherchera par méthodes inverses à remonter aux caractéristiques thermiques et géométriques de ces boîtiers encastrés.

I.6. Les transferts de chaleur dans les cartes électroniques

On s'intéresse ici aux principaux moyens que possèdent les ingénieurs pour optimiser la dissipation de la chaleur au sein d'une carte électronique. Néanmoins, avant cela, faisons un bref rappel des différents principes de transmission de la chaleur [16], [17].

Tout d'abord, la thermique est la science destinée à décrire quantitativement l'évolution (dans l'espace et dans le temps) de la température d'un système, entre un état d'équilibre initial et un état d'équilibre final. Les transferts de chaleur au sein d'un système étant régi suivant différents phénomènes physiques, en particulier la conduction, la convection et le rayonnement.

La conduction est un mode de transfert thermique provoqué par une différence de température entre deux régions d'un même milieu, ou de deux milieux en contact, s'effectuant sans déplacement de matière (à l'échelle macroscopique), par transmission de la chaleur de proche en proche.

Par opposition avec la conduction, la convection thermique est un transfert de chaleur entre un milieu solide et un milieu fluide nécessitant un déplacement de matière. L'énergie étant transmise entre les deux milieux par déplacement (convection) du fluide.

Le rayonnement se différencie des deux autres modes de transfert thermique par la non-nécessité de la présence d'un milieu matériel. Le transport de l'énergie s'opère via une onde électromagnétique entre deux milieux à des températures différentes, et ceci même dans le vide (rayonnement solaire).

Dorénavant, on précise que l'unique objectif de ce développement est de présenter comment s'effectue les transferts de chaleur au sein même de la carte (composants et PCB), et non aux moyens mis en œuvre par les ingénieurs pour évacuer cette chaleur. Ainsi, au sein d'une carte électronique, le mode de transfert de chaleur prédominant est la conduction thermique.

Pour illustrer cette discussion, on considère, à titre d'exemple, une carte composée d'un boîtier QFN monté sur un PCB simple, dont la Figure I.8 en expose une vue schématique et le Tableau I.1, la nature et les propriétés des matériaux associés.

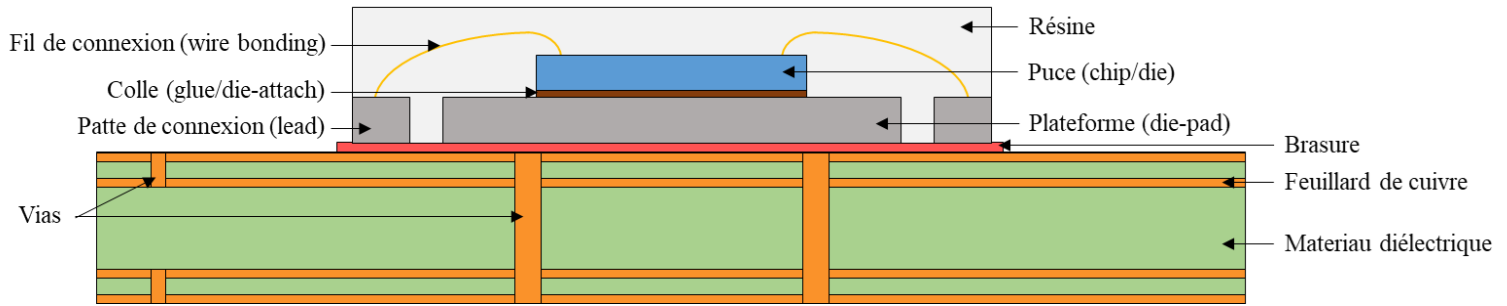


Figure 1.8 : Vue en coupe schématique d'un boîtier QFN monté sur un PCB (dimensions non réelles mais cohérentes)

Tableau I.1 : Nature et propriétés thermiques des matériaux associés à la carte électronique de la Figure 1.8 à 25°C (ordre de grandeur)

Élément	Matériau	λ_{ref}	Cp_{ref}	ρ_{ref}
Puce	Silicium	100	700	2000
Colle	Silicone	1	700	7500
Die-pad	Fer/Cuivre	250	400	9000
Fil de connexion	Or	300	150	19000
Lead	Fer/Cuivre	250	400	9000
Résine	Époxy	1	900	2000
Brasure	Étain	40	150	7200
Via / Feuillard	Cuivre	400	400	9000
Diélectrique	FR4	1	800	1100

Dans une carte électronique, la génération des puissances thermiques est uniquement due aux puces, lorsque celles-ci réalisent les fonctions électroniques qui leur sont demandées. Ainsi, comme le montre le Tableau I.1, au vu des propriétés thermiques des matériaux présents au sein d'un boîtier électronique typique (comme un QFN) et les dimensions de ses éléments, la chaleur va essentiellement se propager vers le bas du composant à travers la colle, le die-pad puis la brasure (environ 70% de la puissance thermique). Une partie de la chaleur restante va se diffuser à travers les fils de connexions, les leads puis le joint brasé, tandis que l'autre partie va s'évacuer au sein de la résine. Le flux thermique arrivant au niveau de la brasure va ensuite se propager dans le PCB et quasi totalement au sein des différents feuillets de cuivre par le biais des nombreux vias.

On remarque ainsi qu'au niveau du composant, la colle et la brasure sont deux éléments extrêmement résistifs au passage de la chaleur, quand au niveau du PCB, les vias jouent un rôle primordial dans sa propagation au sein des différentes couches de cuivre.

L'optimisation des épaisseurs de colle et de brasure, tout comme le positionnement des différents vias du PCB sont donc, pour les ingénieurs, des sources cruciales de réflexion pour maximiser au mieux l'évacuation de la chaleur générée par la puce électronique et ainsi contrôler au mieux l'élévation de sa température de fonctionnement, qui comme nous allons le voir par la suite, joue un rôle essentiel sur la durée de vie du composant.

I.7. Fiabilité et durée de vie des composants électroniques

L'étude de la thermique d'un composant électronique peut en réalité se résumer à quelques points d'intérêts rendant compte de son aspect critique par rapport à une puissance appliquée. En particulier, la température maximale de la puce, désignée par température de jonction (junction temperature en anglais), permet de définir la température maximale tolérée par un circuit intégré sans dégradation de ses fonctions électroniques.

Dans le cas d'une surchauffe d'un composant (over-heating), correspondant à un dépassement de la limite fixée par sa température de jonction, une rupture thermomécanique de ses éléments peut se produire, comme par exemple :

- défaillance/rupture des fils de connexion [18]–[22],
- apparition de fissures au sein des matériaux (pouvant mener au délaminage) [23]–[26],
- combustion spontanée (dans le pire des cas).

La défaillance ou dégradation d'un composant électronique est dans la majorité des cas liée au phénomène de fatigue thermique (dans plus de 50% des cas [27]). Cette dernière est causée par la dilatation des matériaux soumis à des variations de température répétées que les éléments d'un composant peuvent subir lors de son fonctionnement. Ces contraintes thermomécaniques vont progressivement engendrer l'apparition de fissures au sein des matériaux pouvant conduire à leurs ruptures mécaniques. La Figure I.9, dont les images sont respectivement extraites des références [23] et [19], illustre ces phénomènes.

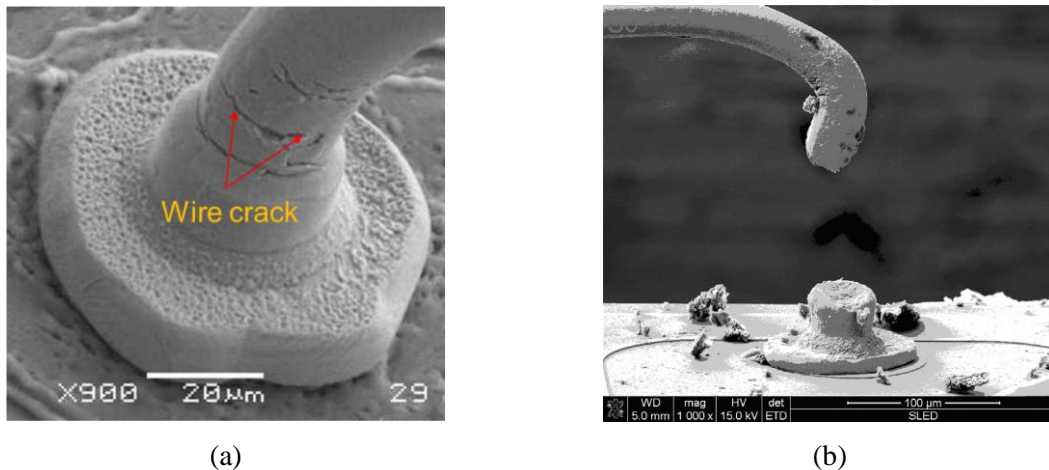


Figure I.9 : Conséquence de la fatigue thermique sur un fil de connexion : fissures en (a) et rupture en (b) respectivement extraites des articles [23] et [19]

I.7.1. La loi d'Arrhenius

La fatigue thermique d'un composant électronique joue un rôle prépondérant sur sa durée de vie et a fortiori sur sa fiabilité. Afin de prédire l'impact d'une surchauffe d'un composant, le facteur d'Arrhenius, ou facteur d'accélération thermique fut introduit par le JEDEC [28] :

$$A_F = \exp \left[\frac{E_a}{k_B} \cdot \left(\frac{1}{T_j^U} - \frac{1}{T_j^A} \right) \right] \quad (\text{I.1})$$

Où,

- E_a est l'énergie d'activation,
- k_B est la constante de Boltzmann ($8.617 \cdot 10^{-5}$ eV/K),
- T_j^U est la température de jonction du composant en condition normale d'utilisation (usual conditions, en Kelvin),
- T_j^A est la température de jonction du composant en condition anormale d'utilisation (accelerated conditions, en Kelvin).

Il permet de quantifier, de manière empirique, les répercussions d'une élévation de la température de jonction supérieure au seuil critique admissible (préconisé par le fabricant), sur la durée de vie d'un composant.

Considérons, à titre d'exemple, un circuit intégré dont les transistors sont de technologie GaAs, donnant ainsi une valeur de l'énergie d'activation E_a de 1.0 eV [29], avec une température nominale de fonctionnement de 80°C, ce qui est fréquent dans un environnement clos comportant plusieurs cartes électroniques en fonctionnement.

La Figure I.10 montre l'évolution du facteur d'Arrhenius en fonction de l'élévation de la température de jonction du composant considéré.

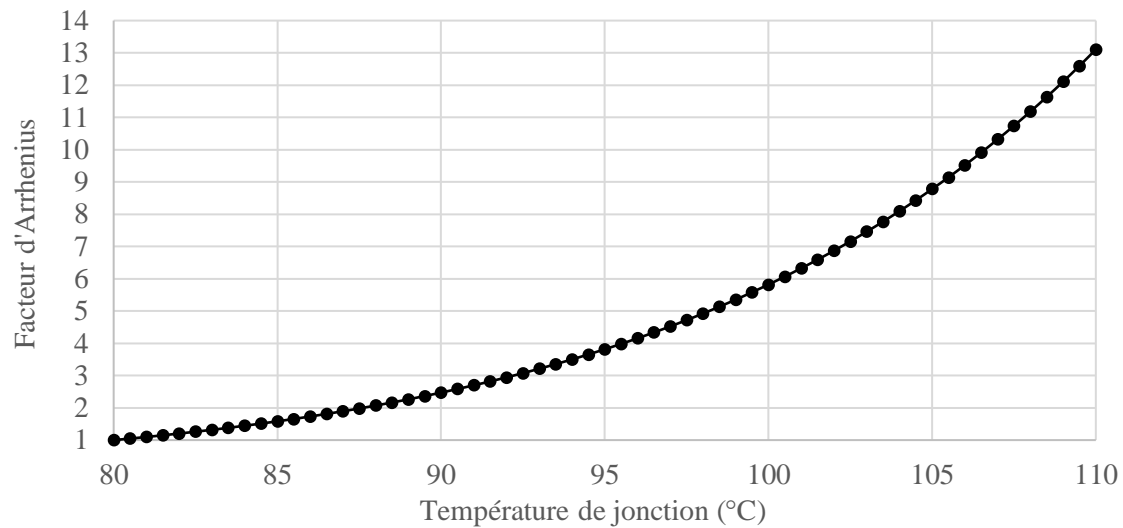


Figure I.10 : Évolution du facteur d'Arrhenius en fonction de l'élévation de la température de jonction du composant

Pour ce type de composant, d'après la Figure I.10, une élévation de sa température de fonctionnement de 10°C correspond à une réduction, d'un facteur 2.5, de sa durée de vie. De plus, la loi d'Arrhenius étant une loi exponentielle, cet effet de vieillissement prématuré s'intensifie plus le dépassement de sa température nominale de fonctionnement est important. Pour l'ensemble des composants électroniques, on prend généralement comme ordre de grandeur, une réduction de leurs durées de vie par un facteur 2, pour un dépassement de 10°C de leurs températures nominales de fonctionnement.

En plus de la fatigue thermique engendrée par une élévation anormale de la température d'un package électronique sur ses différents éléments, et donc sur sa durée de vie comme nous venons de la voir, le comportement thermique des matériaux semi-conducteurs peut en exacerber l'impact que cela a sur son circuit intégré, comme nous allons le voir par la suite.

I.7.2. Conductivité thermique des circuits intégrés

La conductivité thermique des matériaux semi-conducteurs est dépendante de la température et celle-ci est communément exprimée sous la forme d'une loi de puissance [30], [31] :

$$\lambda(T) = \lambda_{ref} \cdot \left(\frac{T_{ref}}{T}\right)^\alpha \quad (I.2)$$

À partir d'une valeur de conductivité thermique λ_{ref} , mesurée à une température de référence T_{ref} , la conductivité thermique à la température T , exprimée en Kelvin, peut être calculée connaissant la valeur du coefficient α du matériau considéré.

Pour le silicium, qui est un des matériaux les plus couramment utilisés dans la confection des circuits intégrés, la valeur de référence est de 148 W/m.K à une température de 300K (27°C), pour un exposant α de 1.3. Ainsi, à une température de 100°C (373K), la conductivité thermique du silicium est égale à 111.5 W/m.K, soit une diminution d'environ 25% par rapport à la température ambiante. Par conséquent, sa conductivité thermique décroît fortement lorsque la température de la puce augmente, ce qui implique une augmentation de la résistance thermique résultante, et donc une diminution de son aptitude à dissiper la chaleur.

Il existe également d'autres matériaux semi-conducteurs utilisés dans la conception des circuits intégrés, comme l'arséniure de gallium (GaAs), le nitrure de gallium (GaN) et le carbure de silicium (SiC), montrant une dépendance similaire de leur conductivité thermique à la température [32], [33]. Les valeurs des paramètres généralement utilisés dans les calculs sont données dans le Tableau I.2.

Tableau I.2 : Paramètres des modèles de conductivité thermique pour différents matériaux semi-conducteurs

Matériau	T_{ref} (K)	λ_{ref}	α
Si	300	148	1.3
GaN	300	220	1.2
GaAs	300	51	1.23
SiC	300	340	1.5

Ainsi, une prédiction rigoureuse de la température maximale à laquelle un composant électronique peut être soumis, dans un contexte de fonctionnement donné, est capitale afin de dimensionner les systèmes destinés à son refroidissement, et par conséquent garantir une exécution optimale de ses fonctions électroniques. La modélisation thermique des composants est donc un sujet de préoccupation majeure pour les concepteurs de systèmes électroniques, ce qui fait l'objet du développement suivant.

I.8. Théorie des modèles thermiques

Les discussions précédentes ont permis de mettre en évidence que la thermique des systèmes électroniques fait intervenir des géométries ayant des niveaux d'échelles caractéristiques très variées. Par conséquent, la simulation détaillée du comportement thermique d'une carte électronique comportant de nombreux composants peut s'avérer très difficile, voire impossible. C'est pourquoi, de nombreuses études visant à simplifier les différentes parties du système, tout en conservant une fidélité suffisante de leurs thermiques, ont été abordées et sont toujours en cours de perfectionnement.

La méthodologie la plus répandue, l'approche DELPHI (DEvelopment of Libraries of PHysical models for an Integrated design environment), consiste en une modélisation nodale des composants électroniques. Celle-ci est basée sur l'analogie thermoélectrique, qui consiste à transposer les résistances thermiques en résistances électriques et les capacités thermiques en capacités électriques. On réalise alors un réseau électrique nodal représentatif du système thermique.

Ainsi, ceci aboutit à la création d'un réseau de nœuds, représentant les différents points d'intérêt du composant (températures), reliés entre eux par des résistances thermiques, caractérisant les gradients de températures s'établissant entre les nœuds au passage d'un flux de chaleur. Des capacités thermiques peuvent également être associées aux différents nœuds pour tenir compte des phénomènes transitoires.

On note que ce type de modélisation peut être vu comme une « boîte noire », caractérisée par une fonction de transfert cherchant à préserver le plus fidèlement possible le comportement thermique du composant investigué, mais sans se préoccuper du sens physique du modèle simplifié. Ce dernier est généralement désigné par la terminologie de modèle compact du fait de la rapidité de sa résolution (quasi instantané), comparée à un modèle 3D détaillé.

On remarque que ce projet de thèse n'est pas destiné à l'étude, a proprement parlé, de la modélisation thermique des composants/cartes électroniques. Néanmoins, afin de se rendre compte des difficultés auxquelles les ingénieurs peuvent être confrontés lors de la création de leurs modèles thermiques, une présentation succincte des différents modèles compacts couramment utilisés est réalisée. Pour plus de précision, les thèses [2], [3], dont le sujet d'étude portait plus précisément sur cette approche, peuvent être consultées.

I.8.1. Les modèles thermiques compacts

Deux types de modèles thermiques compacts se distinguent, dépendant des hypothèses simplificatrices retenues en amont du processus de création, le modèle compact 2-R, le plus simpliste, et le modèle compact global, communément nommé par Compact Thermal Model (CTM). La référence [34] offre une vue d'ensemble de ces différents modèles compacts.

I.8.1.1. Modèle compact de type 2-R

Pour une approche la plus simple, le standard JEDEC [35] préconise l'emploi d'un modèle résistif composé de 3 nœuds et de 2 résistances (d'où son nom) pour une représentation du comportement thermique d'un composant électronique. La Figure I.11 expose la schématisation d'un tel réseau.

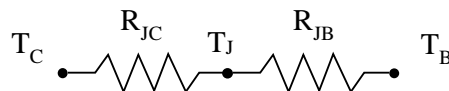


Figure I.11 : Schéma d'un réseau 2-R JEDEC

La modélisation 2-R considère un chemin thermique à une dimension pour la dissipation de la chaleur, depuis la jonction (J) du composant (lieu d'injection de la puissance thermique), vers les surfaces en lien avec le PCB de la carte électronique (B pour board) et celles en contact avec le milieu ambiant (C pour case). Ainsi, deux résistances thermiques R_{JB} et R_{JC} sont considérées, respectivement nommées par « Junction-to-Board » et « Junction-to-Case ». Le document [36] expose la méthode expérimentale pour déterminer la valeur de la résistance R_{JB} , tandis que le document [37] propose une discussion plus détaillée que celle du standard [35] dans l'exploitation des mesures expérimentales pour l'obtention de la résistance R_{JC} .

Étant donné la simplicité d'une telle modélisation, la prédiction du comportement thermique du composant investigué comparée aux résultats issus du modèle détaillé ou de mesures expérimentales peut mener à des erreurs importantes. Des écarts pouvant aller jusqu'à 20% peuvent être observés sur le calcul de la température de jonction [38].

Néanmoins, le réseau 2-R est toujours massivement utilisé par les concepteurs de cartes électroniques pour caractériser le comportement thermique de leur produit. Les thermiciens ont généralement très peu accès aux données sur les composants d'un système électronique global complexe. En effet, il est difficile de mesurer les niveaux de température à ces endroits. À cause de cette difficulté, on continue à utiliser de tels modèles thermiques, en particulier dans une première approche (phase de prédimensionnement) pour valider (ou invalider) les directions prises dans le dimensionnement du système de refroidissement.

Une représentation simplement bidirectionnelle de la dissipation du flux de chaleur ne permet pas de rendre compte fidèlement de la diffusion de la chaleur ayant lieu au sein du composant, et de l'impact des différentes discontinuités thermiques ayant lieu au niveau des interfaces entre chaque élément du boîtier. Une reproduction plus rigoureuse du comportement thermique des composants électroniques est présentée ci-après.

On note cependant que, au vu de l'importance de ces modèles thermiques 2-R pour les concepteurs de cartes électroniques, et de l'existence de pratiques expérimentales permettant de favoriser un chemin thermique unidirectionnel au sein d'un composant, la 0 du manuscrit de cette thèse est basée sur ce type de modélisation (1D mais avec plus que deux résistances en série). Dans ces conditions, on tentera d'extraire des informations cruciales, pour les fabricants, sur les composants investigués, à partir de modèles résistifs obtenus via des mesures expérimentales.

I.8.1.2. Modèle compact de type DELPHI

À l'instar des réseaux 2-R, les modèles compacts issus de la méthodologie DELPHI forment un réseau de résistances thermiques cherchant à reproduire le plus fidèlement possible le véritable comportement thermique du composant électronique étudié. Cependant, afin de décrire plus finement la diffusion de la chaleur au sein du boîtier, le nombre de nœuds et donc de résistances thermiques du réseau a été augmenté.

L'objectif du projet DELPHI était de standardiser le processus de création de modèles thermiques compacts (CTM). Afin de fournir aux concepteurs de cartes électroniques, une bibliothèque de modèles thermiques comportementaux de l'ensemble des composants électroniques usuels, accessible par la communauté scientifique et intégrable dans n'importe quel logiciel de simulation thermique.

Le principe de cette méthodologie est de concevoir un modèle simplifié d'un package électronique à partir de connaissances sur son comportement thermique acquises via la simulation d'un modèle 3D numérique (Detailed Thermal Model (DTM)). Ce modèle détaillé consiste en un calcul numérique, uniquement en conduction, à partir d'un logiciel qui peut aussi bien être basé sur les éléments finis, les volumes finis ou les différences finies. L'article [39] confronte les résultats des simulations de différents logiciels de calcul numérique de type CFD (Computational Fluid Dynamics), avec des mesures expérimentales de la température de jonction d'un boîtier électronique, et valide ainsi l'emploi d'un DTM dans la prédiction du comportement thermique des composants électroniques.

La méthodologie DELPHI définit donc un processus de réduction cherchant à trouver le meilleur compromis entre les performances thermiques d'un modèle physique réaliste (DTM) d'un composant électronique et un modèle simplifié (CTM), purement comportemental, reliant ses points chauds à ses points froids (les nœuds).

Un objectif plus fondamental de cette méthodologie est de rendre le CTM indépendant des conditions aux limites appliquées sur les faces externes du boîtier électronique considéré. La spécificité d'un tel modèle est communément exprimée par l'anglicisme « Boundary Condition Independence » (BCI). Pour cela, le CTM doit être généré à partir de connaissances sur son comportement thermique, acquises à partir de nombreuses simulations numériques pour lesquelles les conditions aux limites sont très variées. Celles-ci doivent rendre compte des multiples et divers environnements dans lesquels le composant peut être amené à fonctionner, ce qui a donné lieu à de nombreuses études comme on le verra par la suite.

En 2008, afin de standardiser et vulgariser cette méthodologie de génération de modèles thermiques compacts destinés à la modélisation du comportement thermique des composants électroniques, mais également de compléter/améliorer la modélisation 2-R déjà en place, le consortium JEDEC l'a reprise sous le standard « JESD15-4 » [40], sur lequel s'appuie la suite de ce développement.

I.8.1.2.1. Compact thermal model (CTM)

La Figure I.12 expose un exemple d'une représentation schématique d'un CTM d'un boîtier électronique usuel (type QFN) à 7 nœuds et les surfaces qui leur sont associées.

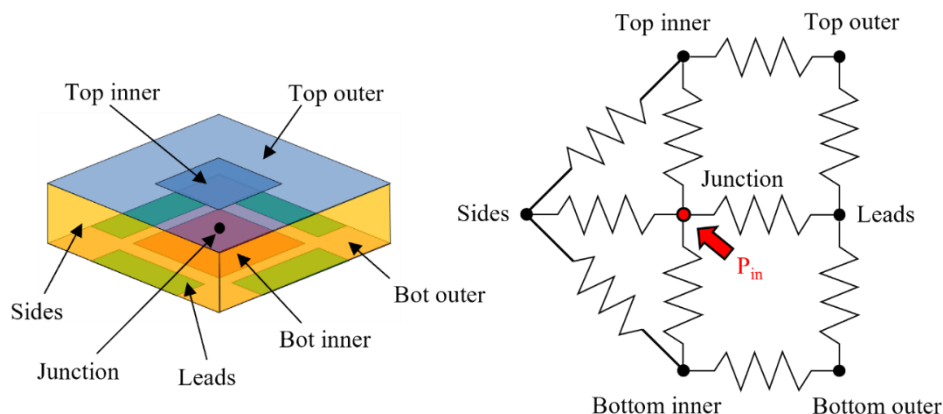


Figure I.12 : Exemple d'une représentation schématique d'un CTM à 7 nœuds issu de la méthodologie DELPHI et les surfaces qui leur sont associées au niveau du boîtier électronique

Les critères auxquels doit répondre ce modèle thermique compact, dans la méthodologie originelle, sont répertoriés ci-dessous :

- le modèle doit être simple avec au maximum dix nœuds,
- le modèle doit être indépendant aux conditions aux limites (BCI),
- le modèle doit être partagé dans un format neutre afin de ne favoriser aucun éditeur de logiciel de simulation thermique,
- le modèle doit être documenté et appartenir au domaine public.

Comme la Figure I.12 l'illustre, les surfaces externes du composant électronique sont découpées en sous-surfaces pour rendre compte plus fidèlement des réels transferts de chaleur ayant lieu en son sein. Chaque nœud externe du CTM est relié à la température ambiante par une condition aux limites de Fourier (ou de « troisième espèce »), c'est-à-dire soumis à un coefficient de convection thermique. En admettant l'ensemble des paramètres de ce système connus, à savoir : la puissance P_{in} injectée au niveau de la jonction du composant (en W), les coefficients de transferts thermiques sur les nœuds externes (en $W/m^2.K$), les surfaces qui leur sont associées (en m^2), la température ambiante, et bien sur les résistances thermiques du réseau (en K/W). Un bilan de flux (loi des nœuds en électricité) peut conduire aux températures en chaque nœud du CTM.

La question qui se pose dorénavant est de savoir comment les valeurs des résistances du réseau sont identifiées. Pour cela, afin de standardiser cette démarche et garantir la qualité du CTM résultant, le standard présenté dans la référence [40] apporte une méthodologie à suivre.

On rappelle que le CTM issu de la méthodologie DELPHI est un modèle dit « universel » de par son indépendance aux conditions aux limites, c'est-à-dire que le CTM d'un composant doit assurer un calcul des températures de ses nœuds avec précision et ceci pour n'importe quel type de sollicitations externes (convection naturelle ou forcée, conduction avec un échangeur de chaleur, etc.). Ainsi, l'identification des valeurs des résistances devient un problème d'optimisation stochastique du fait de la multitude de scénarios à envisager. Celle-ci est réalisée par une fonction dite « objectif », dont celle utilisée par Thales est présentée dans l'article [41].

Néanmoins, pour effectuer cette optimisation stochastique des valeurs des résistances du CTM, des données sur le comportement thermique du composant sont nécessaires. Elles sont extraites de la simulation de son DTM, qui est pour rappel un modèle numérique 3D de la géométrie détaillée du composant, dans laquelle sont déduits les températures et les flux sur un nombre d'observables (les nœuds) préalablement défini (ici 7 dans notre exemple).

De plus, afin de rendre le modèle compact BCI, de nombreux scénarios pour différents jeux de conditions aux limites appliquées au DTM doivent être envisagés pour la génération des données requises à l'identification des résistances thermiques du CTM. Ceci a donné lieu à de multiples études, parmi lesquelles on peut citer :

- les 38 scénarios investigués par Philips [42], [43] et finalement retenus par le consortium JEDEC (visible en Annexe A [40]),
- les 99 scénarios proposés par le logiciel Flopack [44],
- les 49 scénarios retenus par Thales [41] (repris en Annexe B).

Cette étape dans la génération des CTM est la plus couteuse (plus de 90% du temps total de création), puisqu'elle demande de nombreuses simulations d'un DTM (modèle détaillé donc lourd en terme de calcul numérique), d'où la poursuite des études afin de réduire ce nombre de scénarios tout en conservant la précision attendue du CTM, comme la référence [45] par exemple.

Les valeurs identifiées des résistances thermiques du réseau sont alors ajustées afin de minimiser l'erreur entre les prédictions issues du CTM et celles calculées par le DTM, sur ces mêmes scénarios de conditions aux limites. La méthode d'optimisation des valeurs des résistances n'est pas imposée par le standard JEDEC15-4, ce qui laisse ainsi à l'utilisateur la liberté du choix. Plusieurs méthodes peuvent être retenues pour résoudre ce problème dit « multiobjectif » (ou « multicritère »), comme par exemple les algorithmes à essaims de particules [46] ou les algorithmes génétiques [47], [3], [41]. Cette dernière méthode est celle conservée par Thales pour la génération de leur CTM.

Les différentes étapes de la procédure de création d'un CTM d'un composant électronique issue de la méthodologie DELPHI sont représentées par la Figure I.13.

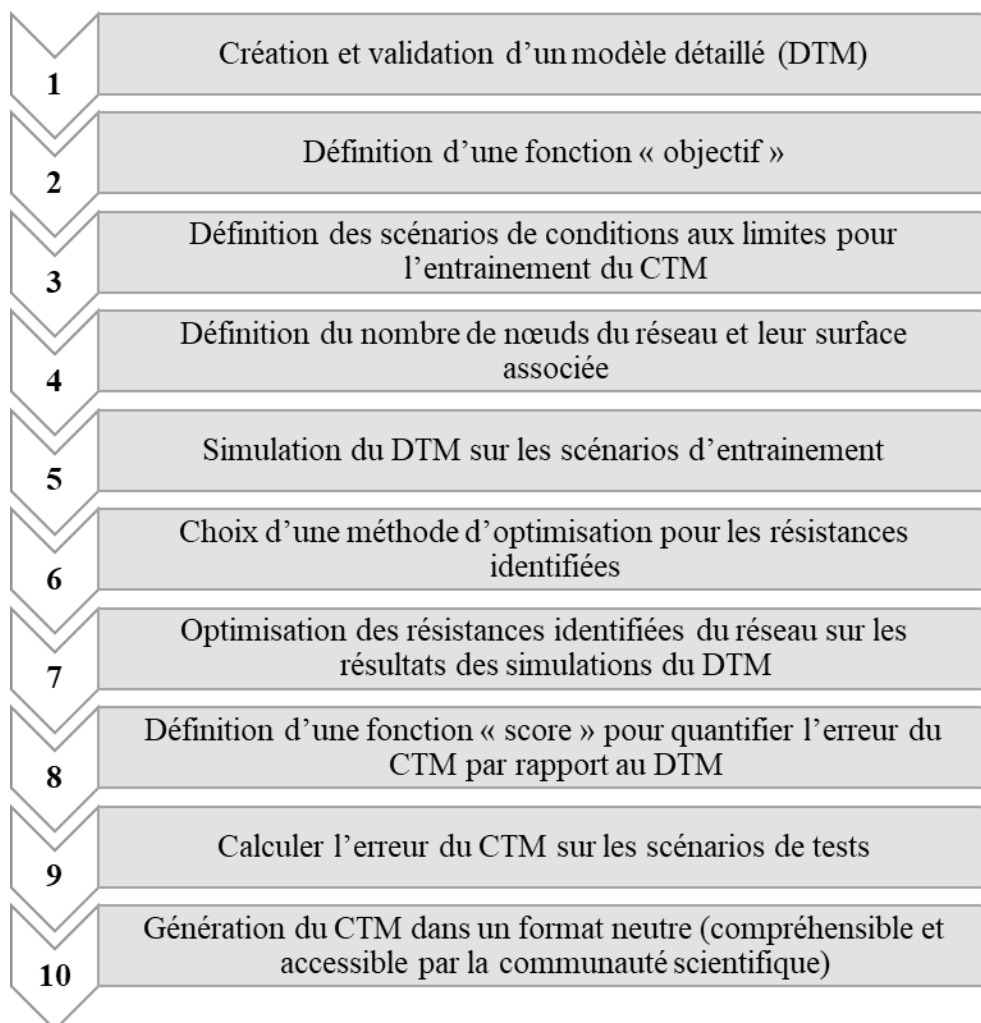


Figure I.13 : Procédure issue de la méthodologie DELPHI pour la création d'un modèle thermique compact d'un composant électronique

Pour compléter cette présentation de la procédure de génération des CTM à partir de la méthodologie DELPHI, plusieurs remarques sont nécessaires :

- La création du DTM implique obligatoirement une fine connaissance de la topologie interne de composant investigué ainsi que des propriétés thermiques des différents matériaux qui le compose. Cela représente dans la pratique une limitation forte à la création d'un CTM, en particulier pour l'étude des composants COTS.
- La limitation originelle du nombre de nœuds du réseau à dix, n'est aujourd'hui plus d'actualité, au vu de l'émergence des composants à plusieurs puces, tels que les boîtiers de type SiP, « Stacked Dies » ou PoP [41], mais surtout des avancées réalisées dans les méthodes d'optimisation pour l'identification des résistances du réseau.
- La détermination du nombre et de la localisation des surfaces externes du composant, associées aux nœuds externes du CTM, est fonction de la géométrie des différents boîtiers étudiés et de l'interprétation physique que l'on en fait. Cette étape préliminaire est déterminante dans les performances du CTM résultant. En effet, ce découpage des faces externes doit exposer les disparités de leurs gradients thermiques et ainsi repérer les surfaces les plus isothermes possibles, tout comme l'optimisation de l'identification des résistances du réseau, l'utilisation d'un algorithme génétique peut permettre d'automatiser cette découpe [48], [41], qui peut selon les boîtiers électroniques ne pas être du tout intuitive.
- À l'issue du processus d'optimisation des résistances thermiques identifiées, le réseau formant le meilleur CTM est testé sur le jeu des 38 conditions aux limites retenues par le JEDEC, afin de vérifier sa conformité par rapport à ce standard. L'erreur résultante donne ainsi un « score » au réseau final.
- En comparaison aux modèles compacts de type 2-R, les CTM définis selon cette procédure procurent un bien meilleur niveau de précision, soit une erreur inférieure à 5% sur les températures des différents nœuds [38].

La méthodologie DELPHI pour la génération de modèles thermiques compacts, présentée ci-dessus, fournit des modèles nodaux exclusivement composés de résistances thermiques, et sont donc à fortiori limités à l'analyse du comportement thermique des composants électroniques en régime permanent (indépendant du temps). Pour rendre compte des phénomènes thermiques transitoires, des capacités thermiques, représentant la capacité d'un matériau à emmagasiner ou à restituer la chaleur, doivent être ajoutées au CTM. On parle alors de DCTM (Dynamic compact thermal model) comme nous allons le voir ci-après.

I.8.1.2.2. Dynamic compact thermal model (DCTM)

Le second volet de la méthodologie DELPHI, le projet PROFIT, ayant pour objectif la caractérisation du comportement thermique dynamique des composants électroniques, est à l'origine de la notion de modèles compacts thermiques dynamiques ou plus couramment désignés par l'anglicisme « Dynamic compact thermal model » (DCTM). Tout comme pour la génération des CTM, ce second volet devait donner aux concepteurs de cartes électroniques un guide méthodologique à suivre dans la création des DCTM associés à leur produit. Cependant, l'utilisation d'une telle méthode est restée confidentielle par les différents acteurs du projet, et très peu d'articles font l'état de son utilisation.

On peut tout de même citer l'étude préliminaire présentée dans l'article [49], sur un composant mono-puce, où une capacité thermique est ajoutée sur le nœud de jonction. Les 38 scénarios de conditions aux limites issus du standard JEDEC sont utilisés pour la calibration de cette uniquement capacité thermique. Ceci a donc rapidement montré des limites en termes de précision pour le réseau DCTM résultant.

Pour ce développement, on s'appuiera ainsi sur les travaux réalisés par C. Dia dans le cadre de sa thèse [3], dans laquelle une amélioration de cette méthode est proposée. Son principe est d'ajouter à chaque nœud du CTM une capacité thermique, comme le montre la Figure I.14. Cette dernière illustre la représentation schématique du DCTM associé au composant de la Figure I.12.

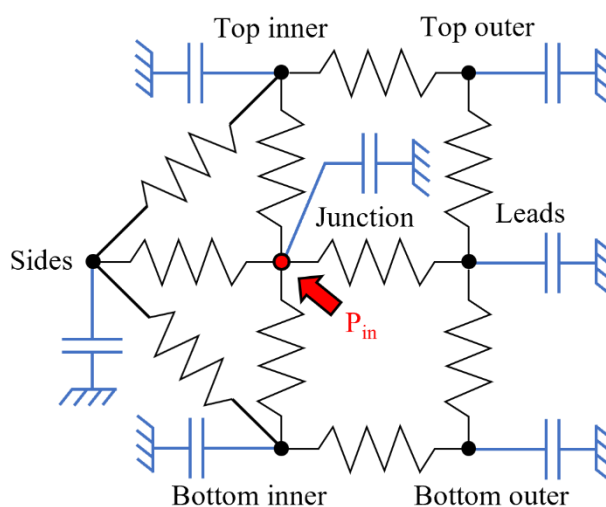


Figure I.14 : Ajout des capacités thermiques à chaque nœud du CTM de la Figure I.12

La génération du DCTM d'un composant électronique se décompose ainsi en deux étapes :

- création de son CTM en suivant la méthodologie reprise par le standard JEDEC15-4,
- calibration des valeurs des capacités thermiques associées à chaque nœud.

Le régime thermique transitoire étant bien moins dépendant des conditions aux limites que le régime permanent, le nombre de jeux de conditions aux limites nécessaire à l'identification des capacités thermiques du réseau peut ainsi être fortement réduit. En effet, la dynamique thermique est principalement dirigée par les propriétés thermiques des matériaux et non les conditions aux limites, notamment lors des premiers instants. Par conséquent, dix nouveaux jeux de conditions aux limites sont proposés par C. Dia [50], [51] (visible en Annexe C).

Tout comme l'optimisation de l'identification des résistances thermiques lors de la génération d'un CTM, plusieurs méthodes peuvent être utilisées pour identifier les valeurs des capacités thermiques. Néanmoins, pour Thales, ceci est également réalisé via un algorithme génétique. Un exemple de génération du DCTM d'un QFN16 peut être trouvé dans la thèse de B. Rogie [2].

La rapidité d'exécution des DCTM tout en garantissant une erreur relative sur la prédiction de la température de jonction des boîtiers électronique contenue dans les 5%, est leur atout majeur. En effet, cela permet aux concepteurs de cartes électroniques de tester différents cas d'intégration des composants, sur différents PCB, et ceci dans un court laps de temps.

Néanmoins, tout comme pour la génération des CTM, celle des DCTM requiert la simulation du DTM, qui plus est en régime transitoire, de dix scénarios de conditions aux limites. Cela représente des ressources de calcul, en temps et en performances, non négligeable. En fonction de la technologie des boîtiers investigués, les modèles détaillés peuvent facilement dépasser le million d'éléments de maillage, rendant ainsi leur exécution extrêmement lourde d'un point de vue numérique.

Afin de réduire ce temps de génération des données, issues du DTM du composant électronique étudié, nécessaire à l'entraînement des modèles compacts (des 38 scénarios pour les CTM et des 10 pour les DCTM), des techniques de réduction de l'ordre des modèles ont émergé.

I.8.2. Les modèles thermiques d'ordre réduit

La réduction d'ordre d'un modèle consiste, par définition, à faire diminuer le rang des matrices mises en jeu par le système d'équations à résoudre. Dans le cas d'un modèle thermique, on parle ici des matrices régissant l'équation de la chaleur. On peut également le voir en termes de réduction du nombre de degrés de liberté d'un modèle. L'anglicisme communément utilisé pour désigner ces modèles d'ordre réduits est « Reduced Order Model » (ROM) alors que les méthodes utilisées pour cette réduction sont appelées « Model Order Reduction » (MOR).

Pour éviter toute confusion, on précise que les modèles nodaux (CTM et DCTM), vus précédemment, sont bel et bien des modèles d'ordre réduits du modèle détaillé d'un composant électronique. Néanmoins, la différenciation avec la méthodologie MOR se fait dans l'approche de cette réduction. La précision des modèles nodaux n'est qu'une conséquence des choix réalisés par l'utilisateur au préalable (nombre de nœuds du réseau), tandis que la précision des modèles réduits issus des méthodes MOR est un paramètre d'entrée. La méthodologie MOR va ainsi générer, à partir de la précision désirée par l'utilisateur pour son modèle final, le modèle réduit ROM en conséquence.

Afin de différencier clairement ces deux méthodes de réduction des modèles détaillés, les modèles nodaux (de type CTM ou DCTM) seront désignés par « modèle compact » et les modèles issus des méthodes MOR par « modèle réduit ».

L'objectif de cette discussion n'est pas de réaliser une revue exhaustive des méthodes MOR et leurs principes de fonctionnement, mais bien de montrer l'intérêt de leur intégration au processus de génération des modèles compacts. Cependant, on peut tout de même citer quelques grandes familles de ces nombreuses méthodes de réduction, telles que :

- la décomposition orthogonale aux valeurs propres ou « Proper Orthogonal Decomposition » (POD) [52]–[55],
- la concordance des moments ou « Multi Point Moment Matching » (MPMM) [56]–[61],
- la méthode modale (modal reduction) [62]–[65].

Comme mentionné, le fondement de cette évolution dans la création des modèles compacts, par l'utilisation d'un modèle réduit, est de s'affranchir du temps de calcul souvent très élevé du DTM, notamment en régime transitoire lors de la création des DCTM, pour générer les données nécessaires à l'entraînement et donc à l'identification des résistances et capacités thermiques des réseaux nodaux. Pour cela, une étape supplémentaire, la création du ROM, doit être introduite dans le processus de création d'un DCTM comme illustré par la Figure I.15.

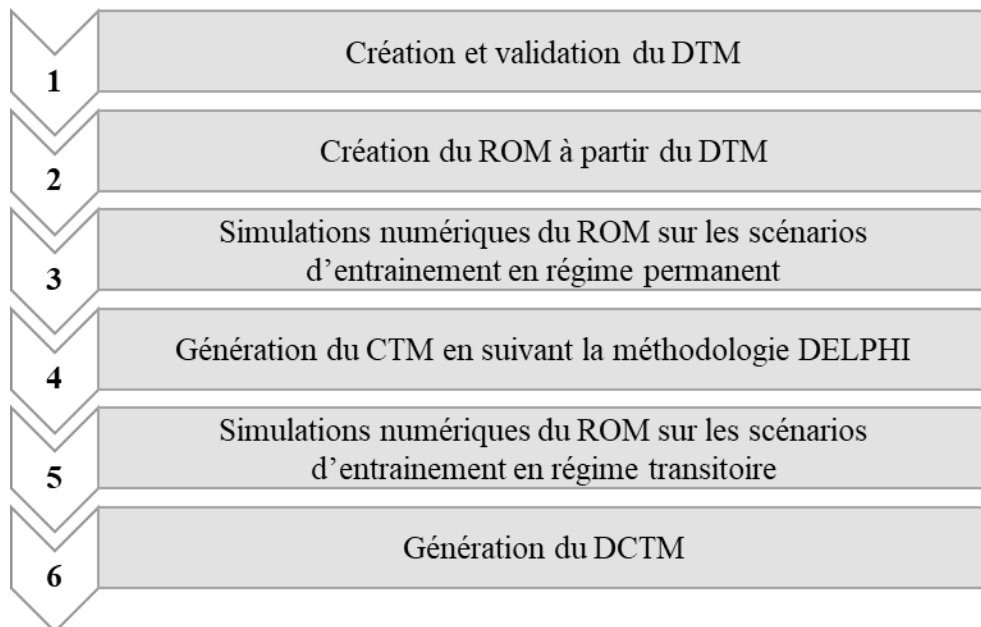


Figure I.15 : Processus de création d'un DCTM avec l'utilisation d'un ROM

La création du ROM s'effectue à partir du DTM du composant électronique, ainsi les limitations évoquées pour la génération « classique » des modèles compacts sont toujours valables.

Cependant, en suivant ce processus, les simulations numériques qui servent de référence à l'établissement des réseaux nodaux proviennent du ROM et non plus du DTM. En effet, l'erreur entre le ROM et le DTM étant un paramètre d'entrée à la procédure de réduction, en demandant une erreur négligeable (inférieure à 0.1%), l'utilisation d'un ROM dans le processus de génération d'un DCTM a un impact également négligeable sur sa précision. En revanche, cela a une répercussion considérable sur le temps global de création des modèles compacts. Bien que le temps à l'élaboration du modèle réduit se rajoute à la procédure, le temps total pour la création d'un DCTM est réduit de plus de 75%, pour lequel sa précision est conservée (erreur relative contenue dans les 5%) [61], [65].

La question d'une utilisation directe des modèles réduits, sans passer par les modèles compacts, pour prédire le comportement thermique des composants électroniques par les industriels, pourrait se poser à la suite de ce développement. Ceci vient de la difficulté que représente l'intégration des ROM dans le code de calcul des logiciels de simulation thermo-fluidique alors que les modèles compacts (CTM et DCTM) y sont facilement utilisables du fait de leur standardisation par la norme JEDEC.

Ainsi, l'utilisation d'un modèle réduit du modèle détaillé d'un composant électronique dans le processus de génération de son modèle compact est devenue indispensable pour les concepteurs de systèmes électroniques.

I.9. Synthèse

La première partie de ce manuscrit, orientée sur la présentation des systèmes électroniques dans leur généralité, que ce soient des différentes technologies de composants électroniques existantes, des enjeux résultants de la prédiction de leur comportement thermique sur leur fiabilité ou des concepts utilisés dans leur modélisation thermique, a permis de mettre en exergue les nombreuses difficultés auxquelles les concepteurs de cartes électroniques sont confrontés.

Les ruptures technologiques successives visant à toujours plus miniaturiser les composants électroniques ou à augmenter le nombre de fonctions électroniques au sein d'un même boîtier ne font qu'accroître les contraintes thermiques qui leur sont appliquées, demandant ainsi aux ingénieurs d'aller toujours plus loin dans le détail de leur modélisation thermique. Le but ultime étant de toujours prédire le plus fidèlement possible le comportement thermique de leur produit dans un environnement donné, et en particulier de leur température de jonction, afin d'en garantir une certaine durée de vie. Le fait que les composants électroniques soient présents dans la quasi-totalité des systèmes que nous utilisons au quotidien (transports, sécurité, contrôle des énergies, etc.), parfois sans même le savoir, peut s'avérer extrêmement critique de ce point de vue.

Concernant les différents concepts de modèles thermiques appliqués aux composants électroniques, il en résulte que l'utilisation d'un modèle réduit de leur modèle détaillé dans la génération des modèles thermiques compacts représente une solution à la simulation numérique, souvent prohibitive, de ces modèles détaillés. Un énorme gain de temps en découle, d'où les nombreuses études réalisées, mais également à venir sur ce sujet.

Néanmoins, l'une des limitations majeures identifiées à la création de ces modèles compacts vient de l'élaboration du modèle détaillé. Celle-ci nécessite une solide connaissance de la configuration interne des composants et des propriétés thermiques des matériaux qui les constituent. Cette fatalité peut, pour certains boîtiers électroniques, être rédhibitoire à la génération de leurs modèles compacts, ou plus précisément à la génération de modèles compacts reproduisant fidèlement leur comportement thermique réel, notamment pour les composants COTS, pour lesquels les concepteurs sont souvent en manque de données.

Il est donc indispensable de mettre en place des procédures d'analyse pour combler ces lacunes ou bien vérifier certaines données constructeur, que ce soit sur la structure du composant ou les propriétés thermiques de ses matériaux, ceci à partir de relevés expérimentaux réalisés sur le composant, représentant ainsi son comportement thermique réel. C'est cet aspect-là que nous aborderons dans la suite de la thèse. Les parties suivantes de ce manuscrit sont consacrées à l'élaboration de telles procédures.

Partie II. *Analyse de la température de jonction d'un composant électronique*

Au niveau d'un boîtier électronique, une des données des plus faciles à recueillir est sa température de jonction, que ce soit via un thermocouple placé au contact et au centre de la résine du boîtier, ou bien dans un environnement contrôlé via une caméra thermique. Remonter à sa température de jonction est réalisable en connaissant les propriétés thermiques et l'épaisseur de la résine séparant la puce électronique de la zone de mesure (dessus du boîtier). Ainsi, l'acquisition expérimentale de l'évolution de la température de jonction d'un boîtier électronique soumis à une puissance thermique contrôlée est concevable.

Cette dernière contient nécessairement des informations sur la thermique du composant électronique investigué. Pour son analyse, l'utilisation d'une méthode graphique passant par la construction de ce que l'on appelle sa « Structure Function » (SF) semble prometteuse. Ceci au vu des résultats obtenus par son application sur des composants électroniques de type LED (« Light-Emitting Diode » en anglais ou « Diode électroluminescente » en français). On peut ainsi citer les études menées dans les références suivantes [66]–[71].

Comme on peut le remarquer dans les références citées ci-dessus et dans de nombreuses autres études de la littérature sur ce concept de SF, les mesures thermiques expérimentales puis la génération de la SF associée sont quasiment systématiquement réalisées par le banc d'essai et le logiciel Simcenter Microed T3STER[®] de SIEMENS [72]. Cette partie de ce projet de thèse est ainsi consacrée à la compréhension et à l'identification des limites de chaque étape dans la construction de la SF associée à un boîtier électronique, afin de s'affranchir de cette procédure payante de test thermique. Un des objectifs est donc d'implémenter une procédure maîtrisée et interne à Thales pour la génération de SF de ces systèmes. Néanmoins, l'objectif majeur de ce développement est de conclure sur la pertinence de l'utilisation d'une telle procédure d'analyse pour identifier/vérifier des paramètres thermiques et/ou géométriques, critiques, à la création des DTM et donc des modèles compacts de ces composants.

Pour cela, l'investigation d'un boîtier électronique usuel de type DFN est réalisée. Une comparaison des SF obtenues à partir de simulations numériques de son DTM et de mesures expérimentales de sa température de jonction sera présentée. Néanmoins, avant cela, voyons le principe du concept d'une Structure Function.

Dans la théorie, la SF d'un système est une représentation graphique des capacités thermiques cumulées en fonction des résistances thermiques également cumulées, et ceci en suivant le trajet de la chaleur (chemin thermique), à savoir depuis le lieu d'application de la puissance thermique (la jonction) vers le puits de chaleur. Avant d'aller plus en détail dans le concept de la SF, pour que cela soit plus explicite, il apparaît essentiel de rappeler brièvement certaines notions fondamentales de thermique.

II.1. Notions de thermique

II.1.1. Résistance, capacité et conductivité thermique

La résistance thermique d'un matériau, exprimée en $K.W^{-1}$ et généralement notée R_{th} , représente l'opposition (la résistance) de ce dernier à la propagation d'un flux de chaleur. Tandis que la conductivité thermique, notée λ ici et exprimée en $W.m^{-1}.K^{-1}$, fait référence à la capacité du matériau à conduire (diffuser/dissiper) la chaleur. La capacité thermique, quant à elle, usuellement notée C_{th} ou C_p , représente l'aptitude du matériau à absorber ou restituer de la chaleur lors d'une variation de sa température. On note que, par abus de langage, on utilise souvent le terme capacité thermique pour en réalité mentionner la capacité thermique massique d'un matériau, exprimée en $J.K^{-1}.kg^{-1}$.

II.1.2. Transfert thermique par conduction

La théorie de la conduction thermique repose sur la loi de Fourier (II.1), exprimant la densité de flux de chaleur (en $W.m^{-2}$) qui se propage au sein d'un matériau soumis à un gradient de température (en K).

$$\vec{\phi} = -\lambda \cdot \overrightarrow{grad}(T) \quad (II.1)$$

Ainsi, en coordonnée cartésienne, pour un chemin thermique unidirectionnel suivant l'axe x , le flux de chaleur (en W) transmis par conduction peut s'écrire sous la forme suivante :

$$\varphi = -\lambda \cdot S \cdot \frac{\partial T}{\partial x} \quad (II.2)$$

II.1.3. Impédance thermique

L'impédance thermique d'un système, notée Z_{th} et exprimée en $K.W^{-1}$, est simplement le rapport entre la variation de sa température (ΔT) et la puissance thermique (φ) qui lui est appliquée. Cette dernière pouvant varier au cours du temps, ainsi en notant i l'instant considéré, l'impédance thermique transitoire d'un système peut être calculée en utilisant la formule (II.3) ci-dessous. T_0 faisant référence à la température de l'état initial.

$$Z_{th_i} = \frac{\Delta T_i}{\varphi_i} = \frac{T_i - T_0}{\varphi_i} \quad (II.3)$$

L'étude de l'impédance thermique d'un système permet de rendre les résultats valables quel que soit le flux de chaleur concerné.

II.1.4. Analogie thermoélectrique

Le Tableau II.1 récapitule la correspondance entre les paramètres des théories thermique et électrique. Ceci pourra être utile à la compréhension des différents réseaux exposés par la suite.

Tableau II.1 : Concordance entre les paramètres thermiques et électriques

Théorie thermique			Théorie électrique		
Paramètre	Notation	Unité	Paramètre	Notation	Unité
Température	T	K	Tension	V	V
Flux de chaleur / Puissance thermique	φ	W	Courant	I	A
Résistance thermique	R_{th}	$K.W^{-1}$	Résistance électrique	R_{el}	Ω
Capacité thermique	C_{th}	$J.K^{-1}$	Capacité électrique	C_{el}	F

Dorénavant, une revue exhaustive ainsi qu'une analyse sur des cas tests des différentes étapes dans la construction de la SF d'un système sont proposées.

II.2. Construction d'une Structure Function

II.2.1. Modélisation de l'impédance thermique

La prédiction du comportement thermique d'un boîtier électronique est, comme nous l'avons vu avec les différents modèles compacts, basée sur une modélisation matricielle complexe de ses interactions thermiques. Néanmoins, en supposant celui-ci monté sur un « puits thermique » parfait et ses surfaces latérales adiabatiques, la diffusion de la chaleur au sein du composant peut être considérée comme unidirectionnelle [73] depuis le lieu d'injection de la puissance thermique (la puce) vers le puits de chaleur, comme exposé par la Figure II.1.

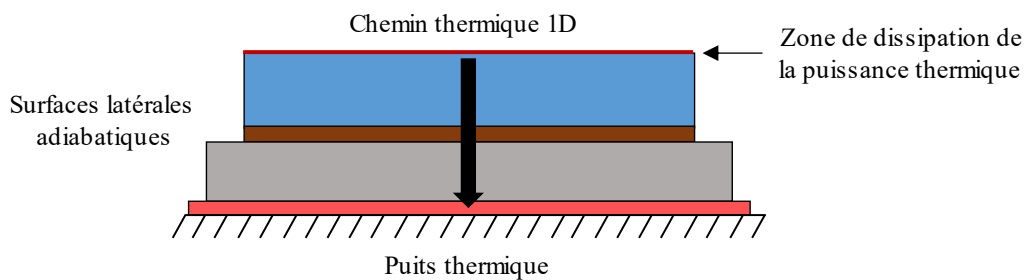


Figure II.1 : Modélisation 1D de la thermique d'un boîtier électronique

La présence du « puits thermique », que l'on considère parfait, force bien évidemment la chaleur à s'y dissiper. Cependant, au vu de la complexité de la structure d'un composant électronique, cela représente une hypothèse forte de la modélisation.

Toutefois, en supposant que les propriétés thermiques des différents matériaux ne dépendent pas de la température et sont constantes dans le temps, cela nous permet de modéliser facilement et fidèlement son impédance thermique par une série de réseaux RC parallèles [67], plus communément connue sous le nom de réseau de Foster.

II.2.2. Réseau de Foster

La Figure II.2 expose la représentation schématique d'un tel réseau thermique. L'intérêt principal d'une telle modélisation est que l'impédance thermique du système peut ainsi être exprimée, dans le domaine temporel, par une somme de fonctions exponentielles, comme le montre l'expression (II.5). Ceci fut initialement introduit par Székely [74]–[76].

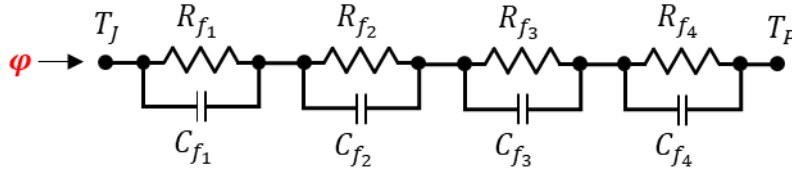


Figure II.2 : Schéma d'un réseau de Foster à 4 échelons ($n=4$)

$$Z_f(p) = \sum_{j=1}^n \frac{R_{f_j}}{1 + \tau_{f_j} \cdot p}; \quad \tau_{f_j} = R_{f_j} \cdot C_{f_j} \quad (\text{II.4})$$

$$Z_f(t) = \sum_{j=1}^n R_{f_j} \cdot \left[1 - \exp\left(-\frac{t}{\tau_{f_j}}\right) \right] \quad (\text{II.5})$$

$$T_j(t) = \varphi \cdot \sum_{j=1}^n R_{f_j} \cdot \left[1 - \exp\left(-\frac{t}{\tau_{f_j}}\right) \right] + T_p \quad (\text{II.6})$$

Ainsi, un réseau de Foster de rang n (composé de n réseaux RC parallèles en série) permet une modélisation mathématique simple du comportement thermique dynamique du composant électronique investigué, comme le montre les expressions ci-dessus. Lorsque celui-ci est sollicité par une puissance thermique permanente ou transitoire, et placé dans les conditions explicitées précédemment. Cette modélisation consiste à définir n résistances R_f , dites de Foster, associées à n constantes de temps τ_f .

Cependant, connaissant l'échelle de temps sur laquelle se déroulent les transferts de chaleur au sein des composants électroniques, le passage à une échelle des temps logarithmique est primordial. En effet, comme illustré par la Figure II.3, sur un DFN, un boîtier usuel, l'augmentation de la température au sein de son élément semi-conducteur se produit très rapidement, quelques degrés après seulement 50 millisecondes, tandis que le régime permanent est atteint après plusieurs dizaines de secondes.

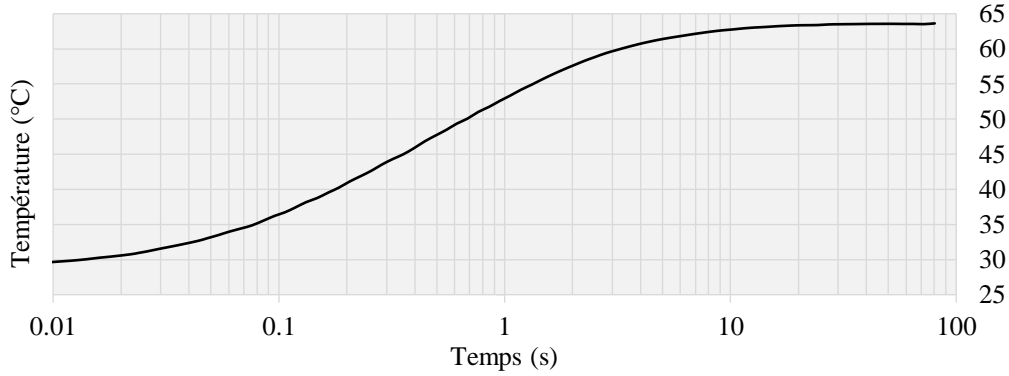


Figure II.3 : Température de jonction transitoire d'un boîtier DFN stimulé par $\varphi=0.7$ W

On effectue donc les changements de variables suivants : $z = \ln(t)$ et $\xi = \ln(\tau)$ dans l'équation (II.5) pour effectuer le passage du modèle analytique à une échelle des temps logarithmique. La formule (II.7) exprime le modèle mathématique de l'impédance thermique ainsi obtenu, tandis que la relation (II.8) reprend la dérivée de cette impédance suivant z .

$$Z_{th}(z_i) = \sum_{j=1}^n R(\xi_j) \cdot [1 - \exp(-\exp(z_i - \xi_j))] \quad (\text{II.7})$$

$$\frac{dZ_{th}(z_i)}{dz} = \sum_{j=1}^n R(\xi_j) \cdot [\exp(z_i - \xi_j - \exp(z_i - \xi_j))] \quad (\text{II.8})$$

On remarque que les valeurs des résistances mises en jeu dans les relations (II.5), (II.7) et (II.8) sont les mêmes, puisque l'on considère le réseau de Foster indépendant du temps. Ainsi, par commodité, les résistances $R(\xi_j)$ seront désormais notés R_{f_j} . On note également que l'expression (II.8) de la dérivée temporelle de l'impédance thermique est utilisée pour la suite du développement de la procédure, puisque l'on s'est aperçu que cela améliore la stabilité du processus de déconvolution et donc nécessairement le tracé de la SF. Toutefois, avant cela, remarquons déjà la présence d'un produit de convolution.

II.2.3. Expression du produit de convolution

En mathématiques, le produit de convolution de deux fonctions réelles ou complexes f et g se note généralement « $*$ » et est défini de manière discrète par l'équation (II.9) ci-dessous.

$$(f * g)(t) = \sum_{x=-\infty}^{+\infty} g(x) \cdot f(t - x) \quad (\text{II.9})$$

$$f(t) = \exp(t - \exp(t)) \quad (\text{II.10})$$

Ainsi, en définissant la fonction f par la relation (II.10), l'expression (II.8) de la modélisation de la dérivée temporelle de l'impédance thermique par un réseau de Foster peut être vue comme un produit de convolution, avec :

- $f * g$ représentant les valeurs discrètes de la dérivée temporelle de l'impédance thermique $\frac{dZ_{th}}{dz}$,
- g représentant le spectre des valeurs des résistances R_f en fonction des constantes de temps τ_f du réseau.

Les valeurs de la dérivée temporelle de l'impédance thermique étant obtenues via des mesures expérimentales ou des simulations numériques, l'ensemble des paramètres composant ce produit de convolution sont donc connus, à l'exception des n valeurs des résistances R_f associées aux n constantes de temps τ_f des n réseaux RC parallèles qui composent le modèle de Foster. Cependant, la connaissance de l'échelle de temps sur laquelle se déroulent les transferts thermiques au sein d'un composant électronique permet à l'utilisateur de définir une plage de variation pour ces constantes de temps τ_f . En effet, bien que ce réseau de Foster soit purement mathématique, les valeurs des résistances R_f n'ayant aucune signification physique puisque les capacités ne sont pas reliées à la masse, on cherche à modéliser un phénomène qui l'est. Ainsi, les valeurs des constantes de temps τ_f du modèle sont considérées connues. La fonction f du produit de convolution est donc totalement maîtrisée. Les seuls inconnus restants de cette modélisation de Foster sont donc les valeurs des résistances R_f , intervenant dans la fonction g du produit de convolution (II.9). Leur identification nécessite ainsi la mise en place d'un processus de déconvolution, ce que nous verrons dans le prochain développement.

Néanmoins, au vu de la performance des logiciels usuels de calculs mathématiques dans le traitement des matrices, il apparait essentiel de transformer en amont notre produit de convolution, en un produit matriciel. En effet, les bibliothèques de fonction de ces outils de calcul utilisant des matrices en entrée sont très riches.

Ainsi, en définissant une matrice \bar{W} de dimension m par n selon la relation (II.11), ainsi que deux vecteurs colonnes \bar{dZ} et \bar{R} de longueurs respectives m et n . L'expression (II.8) du modèle de Foster peut alors se mettre sous la forme d'un produit matriciel comme le montre la formule (II.12). Bien entendu, cela est réalisable puisque l'on considère la somme du produit de convolution (II.9) comme finie (allant de 1 à n). Cette quantité n fera l'objet d'une discussion.

$$w_{ij} = \exp(z_i - \xi_j - \exp(z_i - \xi_j)) ; \quad i \in \llbracket 1, m \rrbracket ; \quad j \in \llbracket 1, n \rrbracket \quad (\text{II.11})$$

$$\mathbf{dZ} = \bar{W} \cdot \mathbf{R} \quad (\text{II.12})$$

Où m fait référence au nombre de pas de temps, donc au nombre de z_i et donc au nombre de points pris pour la dérivée temporelle de l'impédance thermique dZ_{th} . n est le rang du réseau de Foster considéré pour modéliser cette dernière, soit le nombre de réseaux RC parallèles mis en série. Ainsi, les vecteurs \mathbf{dZ} et \mathbf{R} contiennent respectivement, les m valeurs mesurées ou simulées de la dérivée temporelle de l'impédance thermique du composant investigué et les n valeurs des résistances de Foster du modèle. La matrice \bar{W} , dite d'information, est quant à elle une matrice dense composée des $m \times n$ coefficients w_{ij} définis par la relation (II.11). Par conséquent, le seul inconnu restant dans ce modèle de Foster est le vecteur \mathbf{R} , pour lequel son identification nécessite la mise en place d'une procédure de déconvolution.

II.2.4. Processus de déconvolution

Tout d'abord, on remarque qu'au vu de la formulation (II.12), ce problème de déconvolution se ramène à un problème d'inversion matricielle lorsque l'on applique cette modélisation de Foster à un système physique réel, ou plus précisément lorsque l'on exprime ce modèle de manière discrète et finie. Néanmoins, afin de rester cohérent avec la théorie, on continuera à parler de déconvolution.

Cela étant dit, deux familles de méthode de déconvolution peuvent être trouvées dans la littérature, celles dites directes et celles dites itératives [67].

II.2.4.1. Méthode directe de déconvolution

Les méthodes directes sont traditionnellement exposées par les transformées de Fourier (notées \mathcal{F}) qui consistent à exprimer le produit de convolution dans le domaine fréquentiel. En effet, un simple produit entre les transformées de Fourier des deux fonctions convolutées, résulte de la transformée de Fourier de leur produit de convolution. Ainsi, comme le montre la formule (II.13), une banale division entre transformées de Fourier permet de remonter à celle de l'inconnu de notre problème. Une transformée inverse de Fourier permet de remonter à la fonction g .

$$\mathcal{F}(f * g) = \mathcal{F}(f) \cdot \mathcal{F}(g) \Leftrightarrow \mathcal{F}(g) = \frac{\mathcal{F}(f * g)}{\mathcal{F}(f)} \quad (\text{II.13})$$

Cependant, on rappelle que notre problème comporte m produits de convolution à résoudre, d'où la formulation matricielle exposée précédemment. La division des transformées de Fourier requise pour remonter à l'inconnu est donc en réalité une inversion matricielle pour ce type de problème.

Or, pour de nombreuses applications d'une telle modélisation par un réseau de Foster d'un système physique réel, le conditionnement de la matrice d'information W se trouve être très grand par rapport à 1, ce qui implique ainsi le caractère mal posé du problème inverse et donc une difficulté à pallier lors de l'inversion matricielle. De plus, ces méthodes directes de déconvolution ont été démontrées très sensibles au bruit des données d'entrée [77], [78], de la dérivée temporelle de l'impédance thermique ici, nécessitant à fortiori la mise en place d'une procédure de régularisation.

Se projetant à appliquer cette procédure à des mesures expérimentales sur des boîtiers électroniques eux-mêmes montés sur une carte électronique de test, soit par conséquent avec des données d'entrée bruitées, le choix d'une méthode directe de déconvolution ne s'avère pas judicieux. L'orientation vers les méthodes itératives de déconvolution semble donc plus appropriée au vu des problèmes sus-exposés [79], [80]. Celles-ci sont classiquement connues sous le nom d'approche bayésienne. Elles apparaissent moins sensibles au bruit de mesure des données d'entrée, mais nécessitent généralement un temps de calcul plus important en contrepartie. Néanmoins, au vu de l'accroissement constant des moyens de calculs de nos jours, ce dernier point n'est pas considéré comme un obstacle à leur application. La mise en place d'un processus de régularisation est tout de même à prévoir afin de pallier au caractère mal posé du problème. Cependant, contrairement aux méthodes directes de déconvolution, celles itératives convergeront toujours vers un résultat, ceci indépendamment du conditionnement de la matrice W . La pertinence et la confiance en ces résultats de déconvolution résideront ainsi dans l'analyse faite par l'utilisateur. De plus, les nombreuses applications de cette approche dans la littérature et les résultats qui y sont exposés, comme les références [81]–[88] sur des systèmes électroniques, nous confortent dans ce choix, tout comme les études des articles [89], [90] sur des packages IGBT, ou bien celles sur les joints de brasure dans différents systèmes [91]–[95].

La présentation de cette approche itérative de déconvolution est exposée ci-après.

II.2.4.2. Approche bayésienne

La procédure de déconvolution bayésienne est une approche statistique basée sur le théorème de Bayes, dont son expression mathématique est présentée dans l'équation (II.14). En considérant deux événements indépendants A et B , celui-ci énonce la probabilité de l'évènement A sachant l'autre évènement B de se produire, si l'on connaît les probabilités de A , de B et de B sachant A . Ce théorème est valable si et seulement si la probabilité dite « a priori » de l'évènement A , noté $P(A)$, peut être définie et que la probabilité de l'évènement B n'est pas nulle. La probabilité $P(A|B)$, nommée probabilité de A sachant B , peut aussi être vu comme la probabilité conditionnelle de l'évènement A de se réaliser étant donné que l'évènement B s'est réalisé.

$$P(A|B) = P(B|A) \cdot \frac{P(A)}{P(B)} \quad (\text{II.14})$$

Le théorème des probabilités totales, dont le théorème de Bayes est un corollaire, associé à la relation matricielle (II.12) nous permet d'exprimer ci-dessous la probabilité d'avoir les valeurs des résistances R_j dans le spectre du réseau de Foster, connaissant les probabilités des évènements dZ_i et dZ_i sachant R_j .

$$P(R_j) = \sum_{i=1}^m P(R_j|dZ_i) \cdot P(dZ_i) \quad (\text{II.15})$$

Or, en exprimant $P(R_j|dZ_i)$ à l'aide du théorème de Bayes (II.14) puis en y remplaçant le $P(dZ_i)$ du dénominateur en se servant du théorème des probabilités totales (II.15), pour finalement réinjecter l'expression résultante de $P(R_j|dZ_i)$ directement dans la formule (II.15), on obtient la relation (II.16) de la probabilité de la présence des résistances R_j dans le réseau de Foster.

$$P(R_j) = \sum_{i=1}^m \frac{P(dZ_i|R_j) \cdot P(R_j) \cdot P(dZ_i)}{\sum_{k=1}^n P(dZ_i|R_k) \cdot P(R_k)} \quad (\text{II.16})$$

On remarque que le terme $P(R_j)$ qui apparaît des deux côtés de l'expression est l'inconnu du problème. Son identification requiert donc la mise en place d'un processus itératif, pour lequel, après q itérations, l'estimation du terme $P(R_j)$, à savoir $P^{q+1}(R_j)$ peut être effectuée. La formule (II.17) montre une telle relation itérative pour l'estimation de cette probabilité.

$$P^{q+1}(R_j) = P^q(R_j) \cdot \sum_{i=1}^m \frac{P(dZ_i|R_j) \cdot P(dZ_i)}{\sum_{k=1}^n P(dZ_i|R_k) \cdot P^q(R_k)} \quad (\text{II.17})$$

Tandis que les probabilités a priori des évènements sont totalement inconnues, une complète ignorance sur la probabilité initial $P^0(R_j)$ est généralement considérée. Une distribution équiprobable est alors supposée. De plus, en s'appuyant sur la référence [96], le fait que la non-négativité des probabilités soit assurée, additionnée à la conservation des probabilités au fils des itérations et de la relation matricielle (II.12), nous permet d'écrire les relations suivantes :

$$P(dZ_i) = \frac{dZ_i}{\sum_k dZ_k} \quad (\text{II.18})$$

$$P(R_j) = \frac{R_j}{\sum_k R_k} \quad (\text{II.19})$$

$$P(dZ_i | R_j) = \frac{W_{ij}}{\sum_i W_{ij}} \quad (\text{II.20})$$

$$\sum_k dZ_k = \sum_k W_{kj} \cdot R_k^q \quad (\text{II.21})$$

$$\sum_k R_k^{q+1} = \sum_k R_k^q \quad (\text{II.22})$$

La substitution de ces différentes relations ci-dessus dans la formule (II.17) mène à l'expression résultante (II.23) de la procédure itérative permettant, après un nombre d'itérations q important, l'obtention du spectre des résistances du réseau de Foster modélisant la dérivée temporelle de l'impédance thermique du boîtier électronique investigué. Cet algorithme est connu sous le nom de Richardson-Lucy [96], [67].

$$R_j^{q+1} = R_j^q \cdot \frac{1}{\sum_{i=1}^m W_{ij}} \cdot \sum_{i=1}^m \frac{W_{ij} \cdot dZ_i}{\sum_{k=1}^n W_{ik} \cdot R_k^q} \quad (\text{II.23})$$

Comme cela a déjà été mentionné, bien que l'approche bayésienne soit moins sensible au bruit des données en entrée de la procédure que la méthode de déconvolution de Fourier d'après la littérature, la mise en place d'un processus de régularisation de la matrice d'information W peut s'avérer nécessaire, en raison du potentiel « degré » élevé du caractère mal posé des problèmes que l'on pourrait considérer. Ainsi, l'application d'une régularisation de Van-Cittert à la matrice W dans l'expression (II.23) de l'algorithme de Richardson-Lucy mène à l'algorithme de Gold, défini par la relation ci-dessous [97], [98].

$$R_j^{q+1} = R_j^q \cdot \frac{(\bar{\bar{W}}^T \cdot \mathbf{dZ})_j}{\sum_{k=1}^n (\bar{\bar{W}}^T \cdot \mathbf{W})_{jk} \cdot R_k^q} \quad (\text{II.24})$$

Pour que les formules (II.23) et (II.24) soient sans ambiguïté, R_j^q représente donc la j^e valeurs de résistance R_{f_j} associée à la j^e constante de temps τ_{f_j} du modèle de Foster (II.8) à l'itération q de la procédure de déconvolution. Le résultat en sortie de ces algorithmes est donc le vecteur R_f de longueur n représentant les valeurs du spectre temporel des résistances du réseau de Foster.

Afin de valider cette méthode d'identification de paramètres RC d'un modèle analytique, d'un réseau de Foster en l'occurrence, les algorithmes de Richardson-Lucy et de Gold sont expérimentés sur un cas test. Ceci mènera à une discussion sur l'ensemble des difficultés rencontrées lors de leur application.

II.2.4.3. Application sur un cas test

Afin de mieux comprendre le comportement des algorithmes de déconvolution précédemment présentés, leur application à un réseau de Foster de rang 4 a été réalisée, à savoir un réseau comportant 4 réseaux RC parallèle en série. Le Tableau II.2 reprend les paramètres du réseau utilisé pour ce cas d'étude. Ce type de test des algorithmes de déconvolution sur des signaux multiexponentiels est courant dans la littérature [67], [76], nous confortant dans sa réalisation. La relation (II.5) nous permet d'exprimer ce signal de test.

Tableau II.2 : Paramètres du réseau de Foster du cas test

j	τ_{f_j}	R_{f_j}
1	0.050	0.900
2	0.33	6.40
3	1.2	13.8
4	8.6	1.10

Pour l'échelle des constantes de temps τ_f du modèle de Foster en entrée de la déconvolution, une discrétisation régulière de 200 points d'une échelle logarithmique allant de 0.01 à 30 secondes est utilisée ($n = 200$), tandis que pour l'échelle des pas de temps du signal de test, une discrétisation régulière de 150 points d'une échelle toujours logarithmique s'étendant de 0.001 à 100 secondes est appliquée ($m = 150$).

La Figure II.4 ci-dessous reprend les résultats de déconvolution, c'est-à-dire la distribution des résistances du réseau de Foster en fonction de leurs constantes de temps τ_f , par l'algorithme de Gold, du signal précédemment défini, pour différents nombres d'itérations (q).

On remarque qu'un grand nombre d'itérations de déconvolution, de l'ordre de quelques dizaines voire centaines de millions, est nécessaire pour avoir un spectre avec 4 zones gaussiennes bien dessinés (suffisamment affinés). On précise que l'allure de ce spectre était attendue au vu de la composition du signal d'entrée (Tableau II.2).

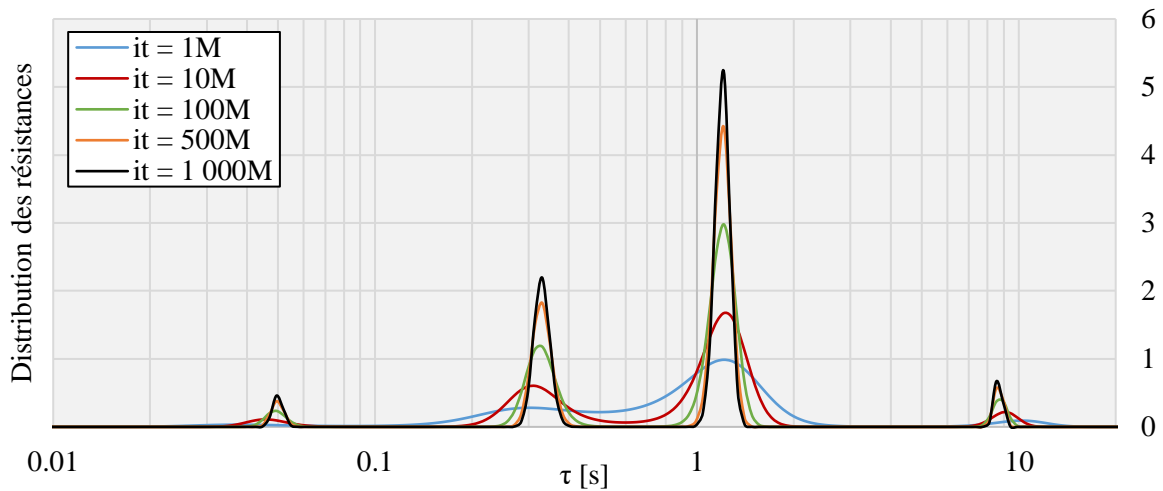


Figure II.4 : Résultats de déconvolution du signal de test par l'algorithme de Gold pour différents nombres d'itérations (M : million)

De plus, on note que la représentation graphique des spectres est continue pour en faciliter leurs lectures, bien qu'en réalité ils soient discrets, comme l'illustre la Figure II.5. Cette dernière présente les résultats de déconvolution du signal de test par les algorithmes de Gold et de Richardson-Lucy après 1 milliard d'itérations.

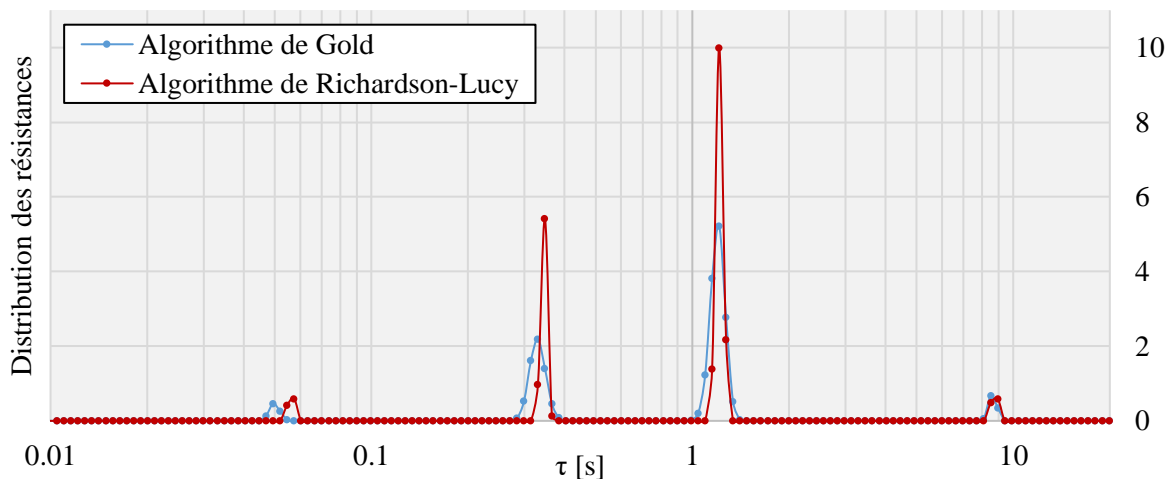


Figure II.5 : Résultats de déconvolution du signal de test par les algorithmes de Richardson-Lucy et de Gold après 1 milliard d'itérations

Afin de garantir la précision des couples de paramètres (R et τ) identifiés par l'algorithme de déconvolution, le nombre n des constantes de temps, soit le nombre de réseaux RC parallèles en série du réseau de Foster utilisé pour modéliser le signal de test, doit être important. Cependant, à partir d'un tel spectre des résultats de déconvolution, l'exploitation mathématique du réseau de Foster correspondant dans un contexte plus global de simulation du comportement thermique d'un système complet peut alors être compromise au vu de sa complexité.

On propose alors de réduire le nombre de paramètres $(R\tau)_f$ à un seul couple pour chaque zone gaussienne du spectre. La valeur de la résistance R_{f_j} résultante étant égale à la somme des valeurs de toutes les résistances formant la zone gaussienne Ω_j . Tandis que la constante de temps τ_{f_j} résultante, est égale à la moyenne pondérée de toutes les constantes de temps de la zone gaussienne Ω_j par rapport à leurs poids (les résistances). Les formules (II.25) et (II.26) exposent leurs évaluations.

$$R_{f_j} = \sum_{k \in \Omega_j} R_{f_k} \quad (\text{II.25})$$

$$\tau_{f_j} = \frac{1}{R_{f_j}} \cdot \sum_{k \in \Omega_j} \tau_{f_k} \cdot R_{f_k} \quad (\text{II.26})$$

Suivant cette démarche, les Tableau II.3 et Tableau II.4 reprennent les paramètres ainsi extraits des spectres de la Figure II.5. On précise que seules les valeurs des résistances supérieures à une valeur critique, fixée à 10^{-4} , sont prises en compte, ce qui permet l'identification des différentes zones gaussiennes du spectre.

Tableau II.3 : Paramètres identifiés par l'algorithme de Richardson-Lucy après un milliard d'itérations de déconvolution du signal de test (spectre de la Figure II.5)

j	τ_{f_j}	R_{f_j}	$\Delta\tau$ [%]	ΔR [%]
1	0.0563	1.01	12.5	12.4
2	0.345	6.54	4.57	2.11
3	1.22	13.6	1.32	-1.59
4	8.76	1.07	1.82	-2.45
r^2	0.99			

Tableau II.4 : Paramètres identifiés par l'algorithme de Gold après un milliard d'itérations de déconvolution du signal de test (spectre de la Figure II.5)

j	τ_{f_j}	R_{f_j}	$\Delta\tau$ [%]	ΔR [%]
1	0.0499	0.894	-0.176	-0.660
2	0.330	6.38	0.0395	-0.247
3	1.20	13.8	0.00925	0.211
4	8.64	1.09	0.450	-0.660
r^2	0.99			

La Figure II.4 et la Figure II.5 montrent que l'identification des couples de paramètres $(R\tau)_f$ est précisément assurée après un très grand nombre d'itérations seulement. On remarque que le calcul par l'algorithme de Gold est plus rapide, cependant il nécessite plus d'itérations pour obtenir un spectre « bien dessiné ». Ainsi, à allure de spectre équivalente, le temps de calcul entre les deux algorithmes est semblable.

Néanmoins, comme cela est mis en évidence par la Figure II.5, le Tableau II.3 et le Tableau II.4, l'algorithme de Gold est plus précis que celui de Richardson-Lucy pour identifier les paramètres du signal de test, bien que les coefficients de régression r^2 entre le signal de test et ceux reconstruits sur la même échelle de temps, à partir des couples de paramètres identifiés, soient équivalents. Ainsi, l'algorithme de Gold est dorénavant adopté pour réaliser le processus de déconvolution des différentes études présentées dans ce manuscrit.

On note que le temps de calcul de cette procédure n'est pas négligeable, de l'ordre de l'heure pour un milliard d'itérations. Ainsi un compromis sur le nombre de points pris pour le signal en entrée de la déconvolution et l'échelle des constantes de temps du modèle doit être trouvé afin de garantir une bonne précision des paramètres identifiés dans un temps de calcul raisonnable. On stipule donc que 20 points par décades doivent, au minimum, être pris pour ces deux données en entrée de la déconvolution.

On précise également que c'est bien la dérivée temporelle du signal qui est utilisé en entrée du processus de déconvolution, comme cela a été mentionné au chapitre II.2.2, puisque la déconvolution directe du signal temporel nécessite un nombre important de points sur le plateau de son régime permanent pour garantir la pertinence du spectre en sortie. En effet, si le nombre de points n'est pas suffisant, un spectre non borné peut être observé lorsque les constantes de temps τ_f tendent vers l'infini. Ainsi, l'utilisation de la dérivée du signal investigué est fortement recommandée.

Sur la même base que le Tableau II.4, le Tableau II.5 reprend les paramètres identifiés par l'algorithme de Gold après 100 millions d'itérations de déconvolution du signal de test.

Par conséquent, après de multiples tests, un nombre d'itérations de déconvolution de l'ordre de quelques dizaines sans excéder la centaine de millions, a été qualifié de nécessaire et suffisant pour garantir la précision des paramètres identifiés dans un temps de calcul raisonnable. En effet, le réseau de Foster alors extrait reproduit fidèlement la dynamique du signal investigué.

Tableau II.5 : Paramètres identifiés par l'algorithme de Gold après 100 millions d'itérations de déconvolution du signal de test

j	τ_{f_j}	R_{f_j}	$\Delta\tau$ [%]	ΔR [%]
1	0.0496	0.883	-0.867	-1.94
2	0.330	6.36	0.0486	-0.601
3	1.20	13.9	-0.00251	0.530
4	8.69	1.08	1.06	-1.55
r^2	0.99			

De plus, le modèle mathématique obtenu, d'ordre faible, peut facilement être utilisé comme point d'entrée d'un autre modèle plus global. Cela peut s'avérer très utile en phase de prédimensionnement pour simuler la thermique du système investigué au sein du système complet et ainsi orienter certaines directions de développement.

II.2.5. Conversion des réseaux

II.2.5.1. Réseau de Foster

Un réseau de Foster, dont la représentation schématique et l'expression de son impédance thermique dans le domaine de Laplace sont rappelées par la Figure II.6, est un modèle purement mathématique comme cela a déjà été évoqué.

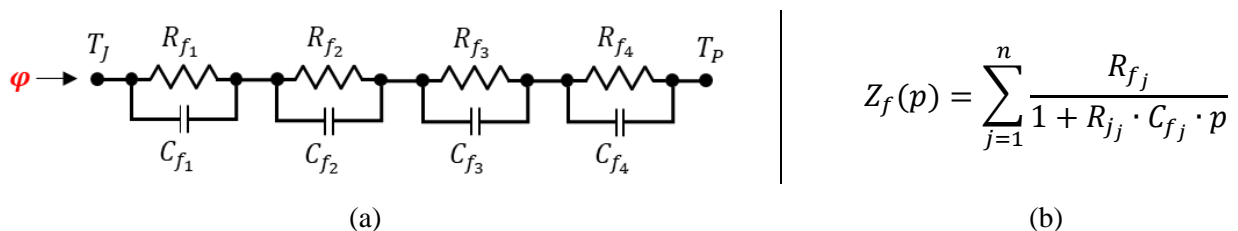


Figure II.6 : Schéma d'un réseau de Foster de rang 4 (a) et expression mathématique de l'impédance thermique d'un même réseau de rang n (b)

En effet, le fait que les capacités du réseau ne soient pas reliées à la masse n'est physiquement pas représentatif de la thermique d'un système. En réalité, si l'on considère un empilement de différents matériaux, le flux de chaleur qui s'y dissipe va progressivement élever leurs températures, mais ceci à partir de l'état initial de chaque matériau et non de l'état du matériau qui le précède (dans le sens de la propagation du flux de chaleur), comme le réseau de Foster le conçoit. L'utilisation d'une telle modélisation, étant donné la simplicité de l'expression mathématique de son impédance thermique, a permis le développement et l'application d'un processus de déconvolution pour l'identification de ces paramètres.

Néanmoins, pour aller plus loin dans l'analyse et espérer relier les couples RC aux différents matériaux composant un système, la transformation du réseau de Foster en un nouveau réseau dont une interprétation physique de ces paramètres est possible, s'avère requise [77], [66]. Ce dernier est connu sous le nom de réseau de Cauer.

II.2.5.2. Réseau de Cauer

La représentation schématique d'un réseau de Cauer est exposée par la Figure II.7, pour lequel les capacités sont reliées à la masse du système, comme cela a été mentionné ci-dessus.

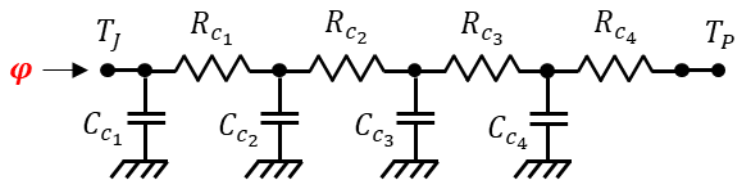


Figure II.7 : Schéma d'un réseau de Cauer de rang 4 ($n=4$)

Bien qu'une interprétation physique des paramètres RC d'un tel réseau soit possible, l'expression mathématique de son impédance thermique dans le domaine de Laplace est bien plus complexe, comme le montre la relation (II.27) ci-dessous.

$$Z_c(p) = \frac{1}{C_{c_1} \cdot p + \frac{1}{R_{c_1} + \frac{1}{C_{c_2} \cdot p + \frac{1}{R_{c_2} + \frac{1}{\dots}}}}} \quad (\text{II.27})$$

Au vu de la structure d'un tel réseau, l'association des couples RC aux différents matériaux composant le système investigué est envisageable. Désormais, voyons le principe pour passer d'un réseau à un autre (d'un réseau de Foster à un réseau de Cauer).

II.2.5.3. Principe de la méthode

Tout d'abord, on précise que l'on peut directement travailler sur les impédances thermiques des deux réseaux pour développer la méthode de leur conversion, bien que le processus de déconvolution soit mené sur la dérivée temporelle de l'impédance thermique du réseau de Foster. En effet, les valeurs des résistances et capacités qui interviennent dans cette modélisation sont les mêmes dans la relation de son impédance thermique et de sa dérivée temporelle, puisque l'on considère le modèle de Foster indépendant du temps.

L'équivalence entre les deux réseaux impose une égalité entre les relations (II.4) et (II.27) de leurs impédances thermiques. Naturellement, cela implique également une conservation du nombre de couples RC. Ainsi, un modèle de Foster composé de n couples de paramètres $R_f C_f$ mènera à l'identification de n couples de paramètres $R_c C_c$ pour le modèle de Cauer.

Dans le domaine de Laplace, le principe de conversion entre ces deux réseaux est basé sur l'égalité des limites des expressions respectives de leurs impédances thermiques lorsque la variable de Laplace p tend vers l'infini [77], [99].

Pour cela, l'impédance du réseau de Foster doit être exprimée en un quotient de deux polynômes comme le montre la formule (II.28), qui est issue du réarrangement de l'expression (II.4) après passage à un dénominateur commun.

$$Z_f(p) = \frac{a_0 + a_1 \cdot p + a_2 \cdot p^2 + \dots + a_{n-1} \cdot p^{n-1}}{b_0 + b_1 \cdot p + b_2 \cdot p^2 + \dots + b_n \cdot p^n} \quad (\text{II.28})$$

Désormais, en déterminant la limite de l'impédance thermique lorsque p tend vers l'infini, à partir des deux expressions, celle de Foster (II.28) et celle de Cauer (II.27), on est dans la capacité d'extraire les valeurs du premier couple de paramètres R_{c_1} et C_{c_1} du réseau de Cauer. Le calcul de ces limites passe par l'application des règles opératoires usuelles sur les limites des fonctions rationnelles. Les formules (II.29) et (II.30) exposent l'obtention des ces deux premiers paramètres du réseau de Cauer, à partir de données sur l'impédance thermique du réseau de Foster.

$$\lim_{p \rightarrow \infty} Z(p) \cong \frac{a_{n-1}}{b_n \cdot p} = \frac{1}{C_{c_1} \cdot p} \Leftrightarrow C_{c_1} = \frac{b_n}{a_{n-1}} \quad (\text{II.29})$$

$$\lim_{p \rightarrow \infty} \left(Z(p) - \frac{1}{C_{c_1} \cdot p} \right) \cong \frac{b_{n-1} \cdot a_{n-1} - b_n \cdot a_{n-2}}{a_{n-1}^2} = R_{c_1} \quad (\text{II.30})$$

En remplaçant de manière récursive l'impédance thermique $Z(p)$ par $Z(p) - \frac{1}{C_{c_j} \cdot p}$, pour j allant de 1 à n , les degrés des polynômes du quotient (II.28) vont progressivement diminuer jusqu'à $Z(p) = 0$. Ainsi, en s'appuyant sur les exemples (II.29) et (II.30) pour l'obtention du premier couple de paramètres du réseau de Cauer R_{c_1} et C_{c_1} , les paramètres R_{c_j} et C_{c_j} peuvent être extraits à chaque étape de ce processus itératif. Après les n étapes, toutes les paires de paramètres du réseau de Cauer sont calculées. Ceci en exprimant à chaque étape les limites de $Z(p) - \frac{1}{C_{c_j} \cdot p}$ lorsque p tend vers l'infini, avec Z faisant référence aux deux formulations distinctes des impédances thermiques, celle du réseau de Foster Z_f et celle de celui de Cauer Z_c .

Par conséquent, à chaque étape de ce processus récursif, les coefficients des polynômes du quotient $Z_f(p) - \frac{1}{C_{c_j} \cdot p}$ doivent être recalculés, ce qui engendre dans la pratique des difficultés d'un point de vue du calcul numérique comme nous allons le voir par la suite.

II.2.5.4. Difficultés numériques

Comme cela a été exposé précédemment, la procédure de conversion entre les deux modélisations, de celle de Foster vers celle de Cauer, mène à de lourds calculs numériques. Dans la pratique, comme précisé par le standard [77], le nombre maximal de couples RC dans le modèle de Foster en entrée du processus de déconvolution en est ainsi limité à quelques dizaines, comme on le remarque dans de nombreuses références [73], [66], [71], [99]. Cela est dû aux erreurs numériques de troncature des différentes opérations mathématiques requises par la procédure. En effet, les 52 chiffres exprimant la mantisse d'un nombre réel, définie par la norme IEEE 754, doivent être augmentés pour remédier à ce problème d'ordre purement numérique.

Ainsi, nous avons rapidement rencontré des limitations aux outils disponibles dans la théorie. À savoir, un nombre de couples $(RC)_f$, limité à quelques dizaines pour garantir la stabilité de la conversion. Ce qui, au vu de l'exploitation faite d'un réseau de Cauer, présentée dans le développement suivant, soit le tracé de la « Cumulative Structure Function », est un obstacle majeur. On s'est aperçu que cette limitation était due à la division de deux polynômes d'ordre très différents lorsque le nombre de couples $(RC)_f$ à convertir est trop important. Le nombre de chiffres significatifs des données traitées lors de cette opération devait donc être augmenté. L'augmentation du nombre de digits pour exprimer les données en entrée de cette procédure, mais également lors des différents traitements mathématiques s'est alors avérée être la solution. Pour ce faire, un changement de l'outil utilisé pour les calculs mathématiques fut requis.

En effet, l'utilisation de la fonction « vpa » native à Matlab, qui permet d'augmenter le nombre de chiffres significatifs des données s'est avéré infructueuse, puisque cela était seulement pris en compte pour leurs affichages et les fonctions basiques, mais pas lors de l'exécution de certaines fonctions primordiales à la conversion des réseaux, ces dernières rebasculant les données sur un format standard de 32 digits avant d'effectuer leurs calculs. L'obstacle a alors été surmonté en passant de Matlab à Java comme outil de calculs. Cet outil nous permettant d'avoir le contrôle absolu sur le nombre de digits pris en compte pour représenter une donnée, et ceci pour toutes les étapes de calculs de la conversion d'un réseau de Foster en un de Cauer. Son implémentation sous Java fut réalisée à partir du code Matlab, nécessitant le choix et l'utilisation des bonnes bibliothèques de fonctions. La difficulté de la procédure réside dans la représentation choisie pour coder un nombre dans la norme IEEE 754, et le choix des fonctions appropriées, puisque tout nombre n'est pas représentable sous la même forme et leurs précisions peuvent ainsi être limitées. Néanmoins, une meilleure stabilité et précision de la conversion en découlent, tout comme notre confiance en cette procédure. Le nombre de couples $(RC)_f$ n'est plus une limitation, des conversions avec plus de 500 couples de paramètres ont été réalisées.

L'exploitation d'un réseau de Cauer passe généralement par le tracé de sa « Cumulative Structure Function ». Le prochain développement vise à présenter cet outil graphique à l'analyse d'un tel réseau RC.

II.2.6. Structure Function

II.2.6.1. Principe

Considérons un morceau de matériau sous la forme d'un parallélépipède rectangle, lui-même découpé en portions élémentaires dx comme le montre la Figure II.8. Celui-ci est soumis à un flux de chaleur surfacique homogène en $x = 0$, tandis que sa surface en $x = L$ est considérée à température constante et ses autres surfaces (latérales) sont quant à elles considérées adiabatiques.

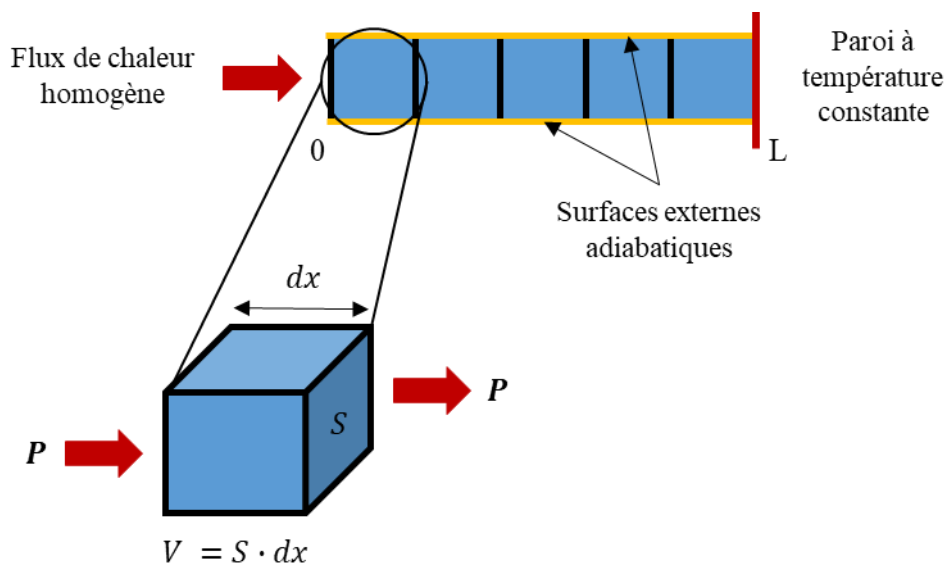


Figure II.8 : Schéma de principe d'une Structure Function

Dans cette configuration, les pertes thermiques sont uniquement dues à la résistance thermique intrinsèque du matériau. Les relations (II.31) et (II.32) donnent respectivement les expressions de la résistance thermique de conduction et la capacité thermique d'un tel élément géométrique dx de matériau, dans lesquelles, λ représente la conductivité thermique du matériau, Cp sa capacité thermique massique et ρ sa masse volumique.

$$R_{th} = \frac{dx}{\lambda \cdot S} \quad (\text{II.31})$$

$$C_{th} = Cp \cdot \rho \cdot dx \cdot S \quad (\text{II.32})$$

Ainsi, en parcourant le matériau du lieu d'injection de la puissance thermique (en $x = 0$) vers le puits de chaleur (en $x = L$), on est dans la capacité de calculer les tableaux de valeurs suivants : $\sum_j R_{thj}$ et $\sum_j C_{thj}$, où j fait référence au j^e éléments géométriques du matériau considéré. La représentation graphique de ces derniers, comme définie par la relation (II.33), est ce qu'on appelle la « Cumulative Structure Function » de la géométrie en question, que l'on notera CSF par la suite.

$$\sum_j C_{thj} = f\left(\sum_j R_{thj}\right) \quad (\text{II.33})$$

$$d\left(\sum_j C_{thj}\right) = f\left(d\left(\sum_j R_{thj}\right)\right) \quad (\text{II.34})$$

La relation (II.34) expose quant à elle ce que l'on nomme la « Differential Structure Function », notée DSF dorénavant, obtenue en dérivant la quantité $\sum_j C_{thj}$ par $\sum_j R_{thj}$. Son tracé permet souvent de plus facilement repérer les différentes portions de la Structure Function d'une structure, soit à fortiori d'en faciliter son exploitation [71], comme nous le verrons dans les figures ci-après. Par souci de simplicité, les grandeurs $\sum_j R_{thj}$, $\sum_j C_{thj}$ et $\frac{d(\sum_j C_{thj})}{d(\sum_j R_{thj})}$ seront désormais respectivement notées R_{Σ} , C_{Σ} et dC_{Σ} .

La puissance de cet outil graphique, qu'est la CSF, réside dans le fait qu'en parcourant une structure du lieu d'application de la source de chaleur (la jonction pour un composant électronique) vers le puits de chaleur, lors du passage d'un matériau à un autre, la pente de la CSF s'en voit modifiée. En effet, le changement d'un matériau à un autre implique fatalement le changement des propriétés thermiques λ , Cp et ρ . Les formules (II.31) et (II.32), de la résistance et la capacité thermique d'une portion élémentaire du matériau au sein duquel le flux de chaleur se propage s'en trouvent donc modifiées. En conséquence, une modification de la pente sur la CSF est observée [66], [71]. La Figure II.9 et la Figure II.10 illustrent ce qui vient d'être exposé.

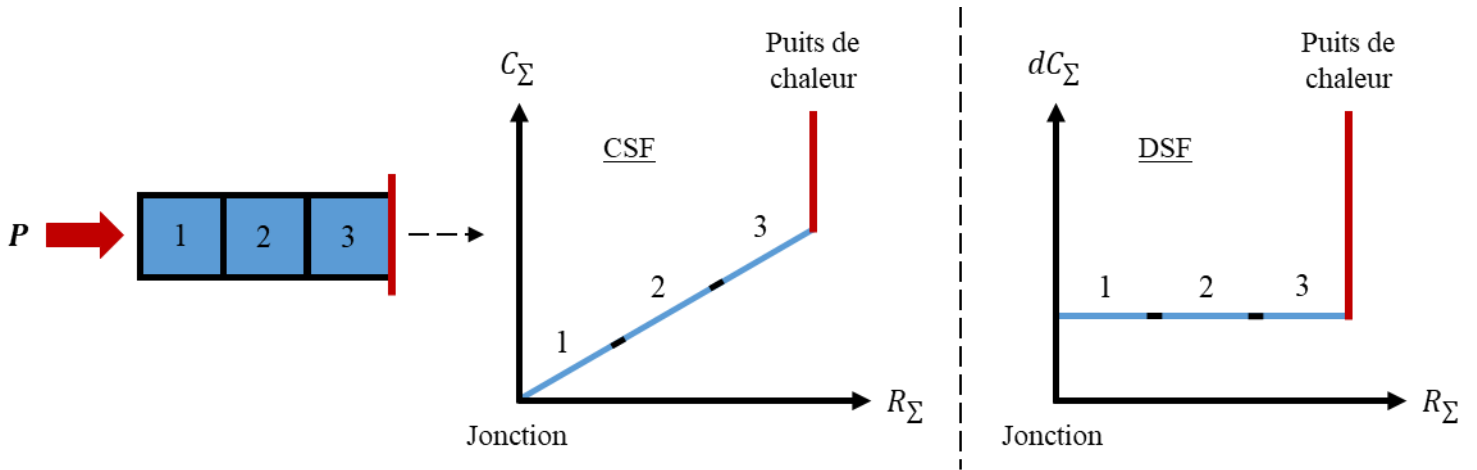


Figure II.9 : Schémas de principe d'une CSF et d'une DSF pour une géométrie à un seul matériau

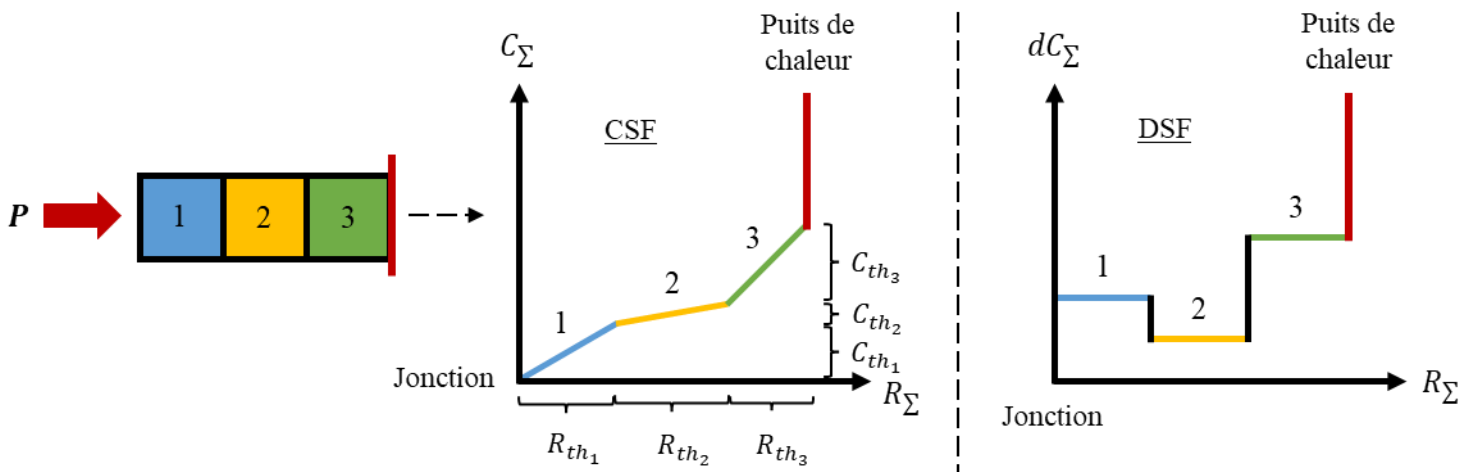


Figure II.10 : Schémas de principe d'une CSF et d'une DSF pour une géométrie à plusieurs matériaux

Ainsi, on note qu'un matériau peu conducteur thermiquement est représenté par un « quasi-plateau » dans la CSF. Effectivement, une faible conductivité thermique implique une résistance thermique élevée du matériau en question, d'où cette représentation dans la CSF, comme le matériau 2 de la Figure II.10. Inversement, un matériau conducteur est représenté par une portion à pente élevée dans la CSF, traduisant une faible résistance thermique et par conséquent une conductivité thermique élevée, comme le matériau 3 de la Figure II.10.

On remarque également que le changement d'un matériau à un autre dans la DSF est marqué par un changement d'ordre de grandeur de la dérivée. C'est pourquoi il peut s'avérer utile de la tracer, pour plus facilement repérer les ruptures de pente dans la CSF et ainsi identifier les différents matériaux constituant la structure investiguée.

La résistance et la capacité thermique de ces derniers sont alors quantifiables [67], [76], comme le montre la Figure II.10. Ce qui, au moyen des relations (II.31) et (II.32) intégrées sur toute l'épaisseur du matériau en question, et donc une connaissance de la géométrie de la structure étudiée, mène ainsi à l'identification du matériau. En effet, l'estimation des quantités λ , la conductivité thermique, et du produit $\rho \cdot Cp$ d'un matériau permettent généralement son identification.

Au vu de la structure d'un réseau de Cauer, on peut ainsi aisément associer les résistances R_{th} et capacités thermiques C_{th} de ce développement sur le principe d'une Structure Function, aux valeurs des paramètres R_c et C_c du réseau de Cauer obtenu après conversion du réseau de Foster, lui-même issu d'une déconvolution bayésienne de la dérivée temporelle de l'impédance thermique transitoire du composant électronique investigué.

La représentation graphique de la CSF (et de la DSF) associée à un boîtier électronique semble donc apporter des informations sur les propriétés thermiques des différents matériaux le constituant. Avant d'appliquer toute cette procédure à de réels composants électroniques, il apparaît essentiel de l'appliquer à un cas test pour ainsi juger de sa pertinence.

Néanmoins, avant cela, il semble important de récapituler les différentes étapes dans la procédure d'obtention du tracé de la CSF d'un système :

- simuler numériquement ou mesurer expérimentalement sa température de jonction,
- calculer l'impédance thermique correspondante et sa dérivée temporelle,
- appliquer la procédure de déconvolution à cette dernière,
- convertir le spectre des résistances de Foster en sortie de déconvolution vers un réseau de Cauer,
- calculer les quantités suivantes : $\sum_j R_{c_j}$ et $\sum_j C_{c_j}$ pour j allant de 1 à n ,
- tracer la CSF.

II.2.6.2. Cas tests

II.2.6.2.1. Géométrie avec surface d'échange constante

La Figure II.11 expose la géométrie utilisée pour ce cas d'application. On remarque que l'empilement de matériaux ainsi défini est inspiré de celui que l'on retrouve dans un boîtier électronique usuel par ses éléments majeurs, thermiquement parlant.

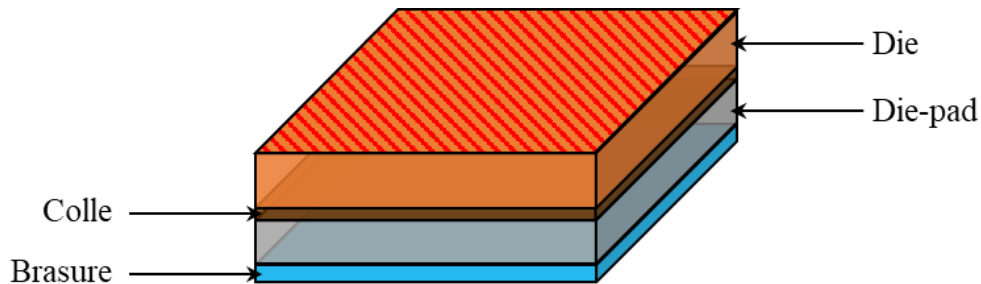


Figure II.11 : Géométrie du cas test ID (surface d'échange constante)

Afin d'être conforme aux hypothèses induites par une modélisation de l'impédance thermique d'un système par un réseau de Foster, on considère :

- les surfaces latérales adiabatiques,
- la surface inférieure de la brasure maintenue à une température constante (en contact avec le puits thermique),
- une puissance thermique appliquée sur toute la surface supérieure du die.

La puissance injectée est de 1 W tandis que la température du puits thermique est de 20°C. Le Tableau II.6 reprend les propriétés thermiques et l'épaisseur des différents éléments de la structure de ce cas test. De plus, on note que la surface à travers laquelle le flux thermique se propage est constante et égale à 4 mm², et que la température dite de jonction de la géométrie investiguée est prise égale à la température du centre de la face supérieure du die.

Tableau II.6 : Propriétés thermiques et épaisseur des matériaux du cas test

Élément	C_p	λ	h
Die	708	120	0.28
Colle	728	2.10	0.030
Die-pad	385	260	0.20
Brasure	150	25.0	0.035

Au vu de l'extrême rapidité des transferts thermiques au sein d'un composant électronique et par conséquent du système de ce cas d'étude, une fréquence d'acquisition très élevée de sa température de jonction est nécessaire. Autrement dit, cette fréquence d'acquisition correspond au nombre de pas de temps de simulation (m). Ainsi, une fréquence de 2 MHz est utilisée dans les tout premiers instants suivant le début de l'injection de la puissance thermique, tandis que les derniers instants sont recueillis à une fréquence de 0.5 Hz. En effet, bien que le régime stationnaire d'une telle structure soit atteint après seulement 0.1 seconde, l'utilisation d'une fréquence d'acquisition de 2 MHz sur toute la durée de la simulation serait aberrante. On précise qu'une attention particulière doit être portée au nombre de points sur la portion permanente du signal (donc de l'impédance thermique), pour garantir la convergence de sa dérivée temporelle vers 0 lorsque le temps tend vers l'infini. Comme cela a été mentionné, la pertinence des résultats de déconvolution et donc du tracé de la CSF en découle. Ainsi, la simulation de plus de 400 pas de temps (m) s'étalant de 0 à 10 secondes de la température de jonction de la géométrie de la Figure II.11 est réalisée. L'impact de cette fréquence d'acquisition du signal sur l'allure de la CSF sera présenté ultérieurement (cf. chapitre II.4.2.1.2).

Un réseau de Foster composé de 1000 constantes de temps τ_f (n) allant de 10^{-6} à 10 secondes est utilisé comme modèle d'entrée de la déconvolution. Pour un tel cas d'étude, dont la géométrie est relativement simple, « seulement » 10 millions d'itérations de déconvolution sont nécessaires pour obtenir un spectre suffisamment « formé » et ainsi garantir la pertinence de la physique du réseau de Cauer obtenu après conversion, comme le montre la Figure II.13.

Avant cela, la Figure II.12 présente le tracé de la CSF et de la DSF de la géométrie investiguée, dans les conditions sus-exposées.

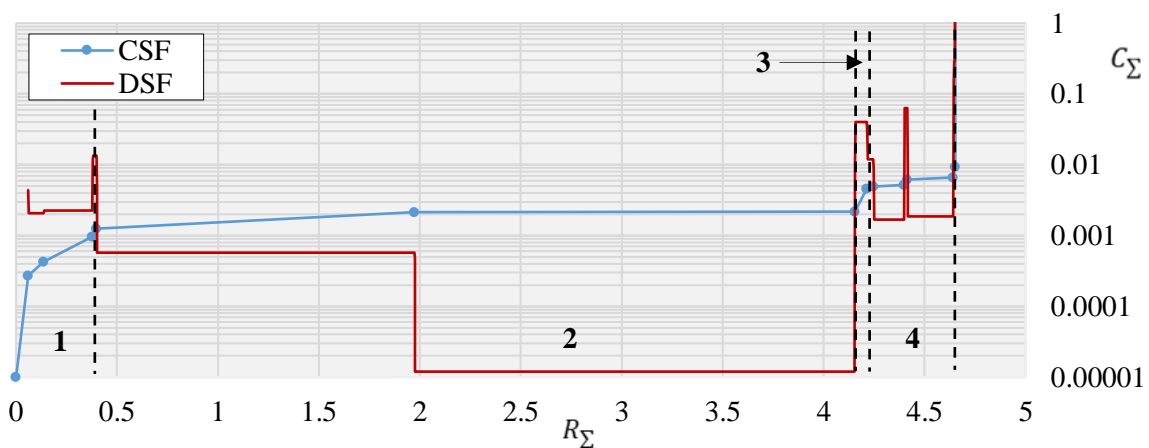


Figure II.12 : Tracés de la CSF et de la DSF de la géométrie du cas test 1D de la Figure II.11

On remarque alors que, comme attendu, 4 zones se distinguent, que ce soit de la CSF ou de la DSF. Les résistances et capacités thermiques équivalentes de ces 4 portions sont extraites et reportées dans le Tableau II.7 ci-après. Ce dernier reprend également les valeurs du calcul analytique des résistances et capacités thermiques des 4 matériaux constituant la structure d'étude. Celles-ci étant calculées à l'aide des relations (II.31) et (II.32) dans lesquelles dx est égale aux épaisseurs totales h respectives des matériaux, visibles dans le Tableau II.6.

Tableau II.7 : Propriétés thermiques des matériaux du cas test 1D extraites de la CSF (Figure II.12) vs celles calculées de manière analytique

Élément	CSF		ANALYTIQUE	
	R_{th}	C_{th}	R_{th}	C_{th}
Die	0.398	0.00125	0.583	0.00203
Colle	3.76	0.000921	3.571	0.000231
Die-pad	0.0919	0.00279	0.192	0.00329
Brasure	0.395	0.00164	0.350	0.000176

On note le besoin crucial d'avoir suffisamment de constantes de temps pour le réseau de Foster en entrée de la déconvolution. La discrétisation uniforme par 1000 valeurs d'une échelle logarithmique allant de 10^{-6} à 10 secondes est jugée comme étant le meilleur compromis entre le temps de calcul et un nombre suffisant de résistances non nulles en sortie du processus de déconvolution. En effet, la déconvolution d'un signal modélisé par un réseau composé de 1000 constantes de temps ne signifie pas effectuer la conversion d'un réseau de Foster de 1000 couples de paramètres $(RC)_f$. En effet, le processus de déconvolution amène les valeurs des résistances dont les constantes de temps ne sont pas présentes dans le spectre du signal à tendre vers 0 au fil des itérations, comme cela est visible dans les spectres du II.2.4.3. Pour rappel, les valeurs des résistances sont considérées strictement nulles dès qu'elles deviennent inférieures à 10^{-4} . Ainsi, pour la déconvolution du signal de cas test, seulement 79 résistances sur les 1000 en entrée sont conservées par l'algorithme après des millions d'itérations (où de nombreuses valeurs forment l'asymptote verticale). Ceci mène donc à la nécessité sus-exposée de définir suffisamment de constantes de temps τ_f pour le modèle de Foster en entrée de la déconvolution afin d'avoir suffisamment de constantes de temps composant les différentes zones gaussiennes du spectre et ainsi garantir la justesse de son exploitation.

De cette manière, la CSF issue du tracé des paramètres du réseau de Cauer, lui-même obtenu après conversions des paramètres du réseau de Foster en sortie des nombreuses itérations de déconvolution, est pertinente. Elle contient suffisamment de points pour assurer la pertinence de l'interprétation physique opérée sur sa représentation graphique. Cette limitation majeure à l'analyse de la CSF, rencontrée en pratique, a mené aux problématiques et investigations exposées précédemment lors du développement sur la conversion des réseaux (II.2.5.4).

On remarque que, d'après le Tableau II.7, les valeurs extraites de la CSF des résistances et capacités thermiques des différents éléments de la géométrie sont en accord avec celles obtenues de manière analytique. Toutefois, leurs extractions étant réalisées graphiquement, des incertitudes non négligeables sur ces valeurs sont à souligner.

La Figure II.13 présente l'impact du nombre d'itérations de déconvolution de la dérivée temporelle de l'impédance thermique du système investigué sur l'allure de la CSF.

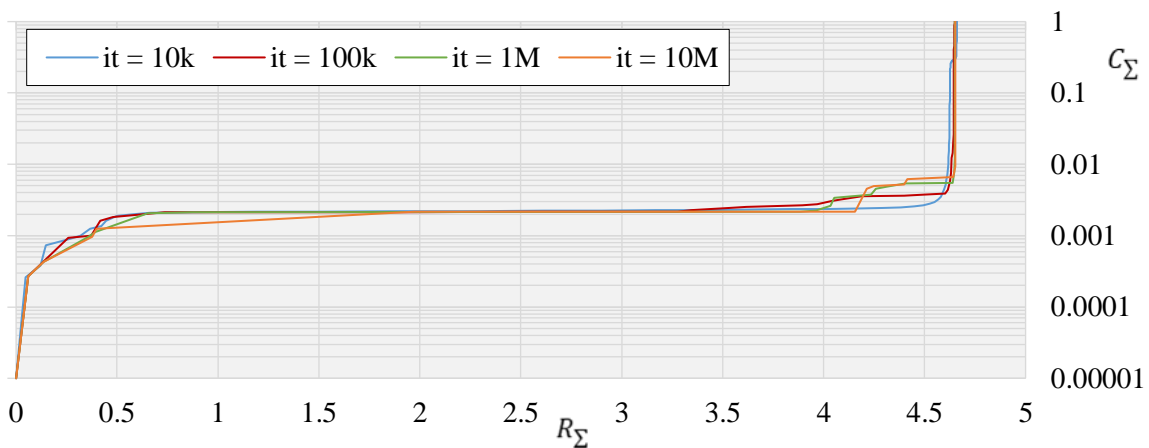


Figure II.13 : Influence du nombre d'itérations de déconvolution de la dérivée temporelle de l'impédance thermique du cas test 1D sur l'allure de la CSF (k : mille ; M : million)

Cela illustre le besoin d'un nombre d'itérations de déconvolution suffisante pour que l'allure de la CSF soit représentative de la physique du système. Ainsi, un compromis doit être trouvé entre un trop grand nombre d'itérations signifiant un nombre de couples $(RC)_f$ restants dans le spectre en sortie de déconvolution trop faible pour assurer la pertinence de la physique de la CSF, et pas assez d'itérations signifiant un nombre important de couples $(RC)_f$ dans le spectre, mais trop peu de sens physique à la représentation graphique de la CSF. En pratique, un nombre d'itérations de l'ordre de 10 millions pour des déconvolutions appliquées à des données numériques s'est avéré être le bon compromis.

L'étude de l'impact du bruit des données en entrée de la déconvolution sur l'allure de la CSF a également été menée. La Figure II.14 en reprend les résultats. On remarque que cette fonction, qu'est la CSF, est très dépendante du bruit des données traitées. Bien entendu, cette dépendance est héritée de celle du processus de déconvolution envers le bruit des données en entrée, comme mentionné en II.2.4. La CSF nommée « REF » fait référence à celle de la Figure II.12 ou celle à 10 millions d'itérations de déconvolution de la Figure II.13, tandis que la CSF nommée « B4 » est issue de la déconvolution de la dérivée temporelle de l'impédance thermique du cas test à laquelle un bruit gaussien avec un écart type de 0.1 y a été ajouté, après 10 millions d'itérations. Cela permet d'illustrer l'impossibilité de l'exploitation d'une telle CSF, d'où l'importance du filtrage des données en entrée du processus de déconvolution lors de la projection de l'application de cette procédure d'analyse à des données issues de mesures expérimentales.

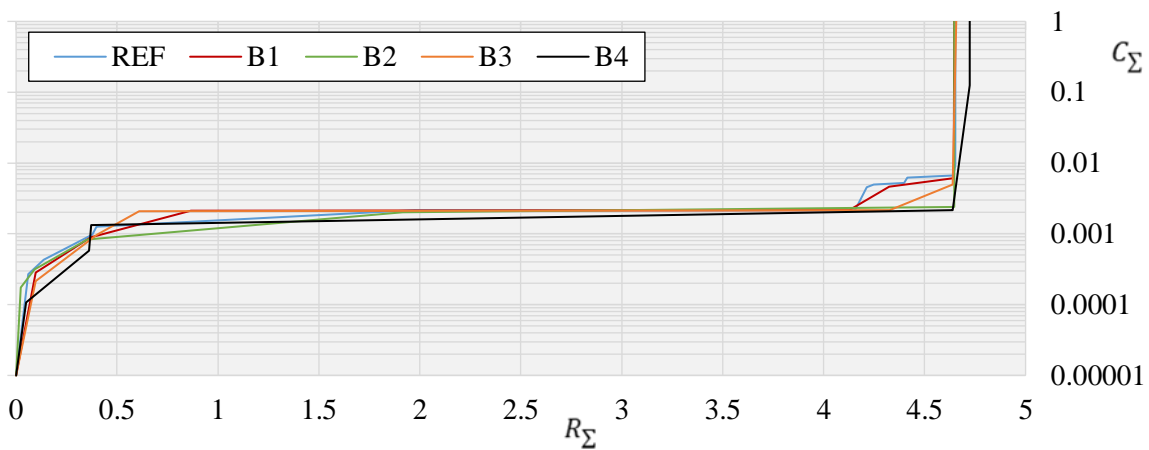


Figure II.14 : Influence de l'écart type du bruit appliqué à la dérivée temporelle de l'impédance thermique du cas test 1D sur l'allure de la CSF après 10 millions d'itérations de déconvolution (B1 : $\sigma=0.001$; B2 : $\sigma=0.01$; B3 : $\sigma=0.05$; B4 : $\sigma=0.1$)

De plus, on relève que l'identification de la valeur limite de la somme des résistances thermiques R_{Σ} lorsque la somme des capacités thermiques C_{Σ} tend vers l'infini va s'avérer utile par la suite. Ainsi, on note que, d'après la Figure II.13, cette valeur est correctement identifiée indépendamment du nombre d'itérations de déconvolution, et que, d'après la Figure II.14, cette valeur est également correctement identifiée pour des écarts types du bruit des données « acceptables ».

Néanmoins, comme illustré par la Figure II.14, le repérage des différentes portions de la CSF peut être compromis, même avec l'aide du tracé de la DSF, et ceci même pour un bruit dont l'écart type est très faible. Cela entraîne une incertitude importante sur les paramètres thermiques extraits et donc une interprétation physique pouvant être très délicate comme on le verra par la suite.

II.2.6.2.2. Géométrie avec surface d'échange non constante

Afin de se rapprocher le plus possible de la géométrie réelle d'un composant électronique, la structure présentée par la Figure II.11 du cas test, dont l'étude vient d'être réalisée, a été modifiée vers la géométrie visible sur la Figure II.15.

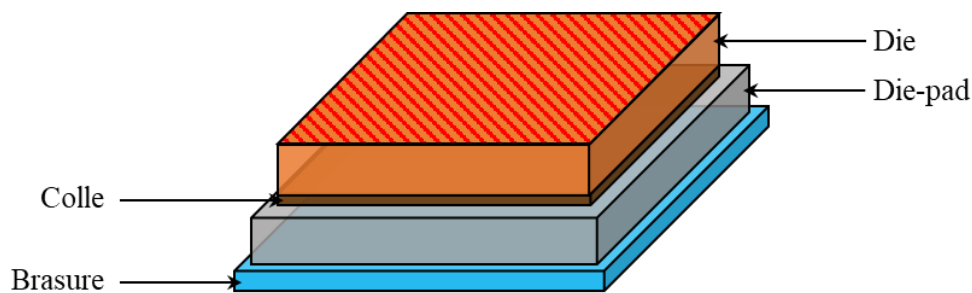


Figure II.15 : Géométrie du cas test 3D (surface d'échange non constante)

Comme pour les épaisseurs, définies dans le Tableau II.6, les dimensions transversales des éléments de la géométrie ont été définies en se basant sur celles des éléments constitutifs d'un boîtier électronique usuel (un DFN).

Les mêmes conditions d'étude que celles sus-définies pour le cas test précédent sont appliquées à cette structure. On parle des conditions fixées pour les simulations numériques ainsi que celles imposées au processus de déconvolution. La Figure II.16 met en exergue la CSF et la DSF de ce cas d'étude, tandis que le Tableau II.8 reprend les valeurs des paramètres thermiques extraits de leurs analyses graphiques et celles calculées de manière analytique.

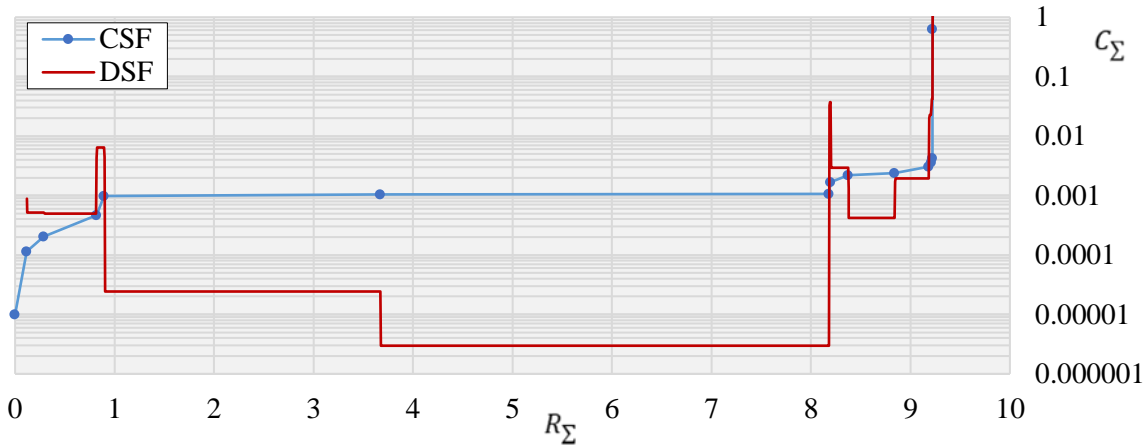


Figure II.16 : Tracés de la CSF et de la DSF de la géométrie du cas test 3D de la Figure II.15

Tableau II.8 : Propriétés thermiques des matériaux du cas test 3D extraites de la CSF (Figure II.16) vs celles calculées de manière analytique

Élément	CSF		ANALYTIQUE	
	R_{th}	C_{th}	R_{th}	C_{th}
Die	0.897	0.000974	1.19	0.000996
Colle	7.29	0.0000805	7.29	0.000113
Die-pad	0.192	0.00115	0.197	0.00321
Brasure	0.810	0.000862	0.329	0.000187

On remarque alors que même pour une géométrie qui n'est plus à une seule dimension d'un point de vue de la thermique, qui s'éloigne donc des hypothèses imposées par une modélisation de l'impédance thermique d'un système sous la forme d'un réseau de Foster, exposée en II.2.1, les valeurs des paramètres thermiques extraites de la CSF sont cohérentes avec celles calculées analytiquement. Cela nous conforte donc dans l'idée d'appliquer cette procédure à l'analyse de réels composants électroniques, ce qui est l'objet de la suite de cette partie du manuscrit. Auparavant, présentons la carte électronique de test sur laquelle la procédure sera appliquée.

II.3. Carte électronique de test

II.3.1. Présentation

Une carte électronique de test, présentée en Figure II.17, composée de trois boîtiers électroniques montés sur un PCB, assemblée par Thales selon les standards JEDEC [37], est mise à notre disposition pour réaliser des relevés expérimentaux de température de jonction. Les composants présents sont des boîtiers DFN avec 10 pattes de connexions, d'où leur dénomination DFN10. Ces derniers sont positionnés avec différentes orientations sur le PCB, à savoir avec un angle de 0° , 27° et 45° entre les axes de symétrie respectifs des différents boîtiers et un axe transversant la carte électronique dans le sens de la longueur, d'où la notation utilisée.

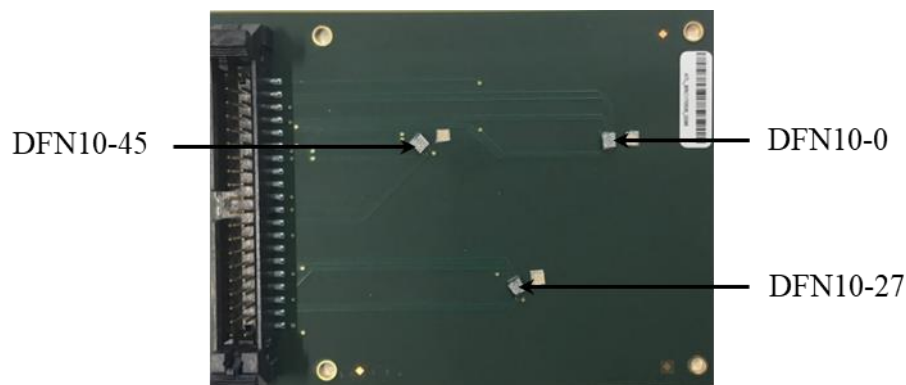


Figure II.17 : Carte électronique de test

II.3.1.1. Dual Flat No-lead

La Figure II.18 expose la géométrie détaillée d'un boîtier DFN10, tandis que le Tableau II.9 reprend les dimensions et les propriétés thermiques des différents éléments le constituant. Les dimensions globales d'un tel boîtier sont de $3 \times 3 \times 0.9$ millimètres.

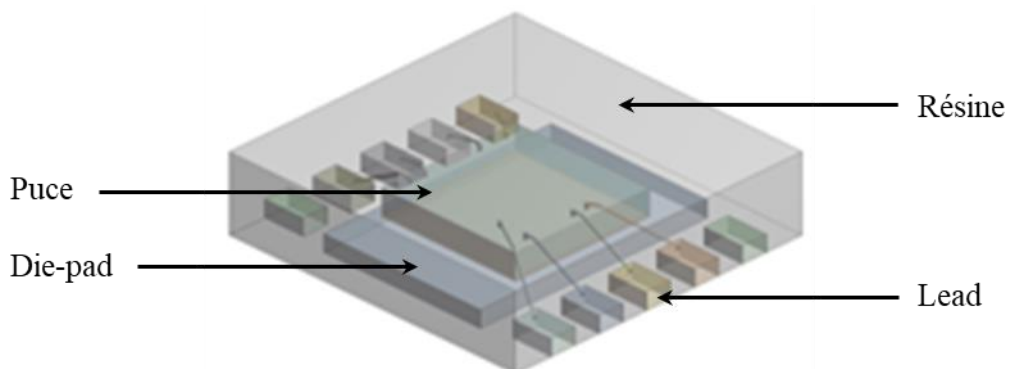


Figure II.18 : Géométrie détaillée d'un DFN

Tableau II.9 : Propriétés et dimensions des éléments constituant un DFN à 25 °C

Élément	C_p	λ	L	W	H
Puce	708	120	1.40	1.40	0.280
Colle	728	2.10	1.40	1.40	0.0300
Die-pad	385	260	2.38	1.64	0.200
Lead (x10)	385	260	0.250	0.400	0.200
Résine	920	0.660	3.00	3.00	0.900

Afin de maîtriser l'injection de la puissance thermique et de mesurer précisément leurs températures de jonction, les puces électroniques des boîtiers ont été remplacées par des capteurs thermiques. La Figure II.19 présente une vue réelle du dessus de ce capteur, ainsi que son schéma électrique équivalent.

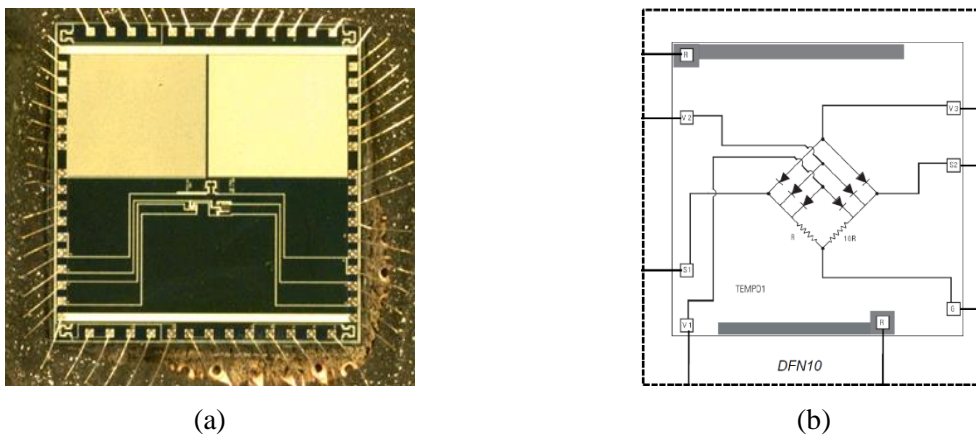


Figure II.19 : Vue réelle du dessus d'un capteur thermique (a) et sa représentation schématique (b)

Ce capteur thermique est composé d'un assemblage de six diodes permettant une mesure de température, et d'une résistance électrique fixe permettant l'injection d'une puissance thermique.

L'injection de la puissance thermique au sein du composant électronique, sous forme d'effet Joule, est ainsi totalement maîtrisée, qu'elle soit constante ou variable dans le temps. La température mesurée par le capteur est assimilée à la température de la puce, elle-même assimilée à la température de jonction du boîtier DFN. Le relevé expérimental de la température de jonction de plusieurs composants électroniques montés sur un PCB est alors possible.

Pour ce faire, une calibration rigoureuse des diodes est nécessaire afin de définir les relations liant la tension les traversant à leurs températures, lorsque celles-ci sont alimentées par un courant constant d'un milliampère. Un bain thermostaté est alors utilisé pour réaliser cette calibration. En effet, en plongeant la carte électronique dans un environnement à température contrôlée, on peut ainsi relever les tensions U traversant les trois capteurs lorsque ceux-ci sont excités par le courant sus-mentionné. En réalisant cette procédure pour un nombre suffisant de températures, une loi $T = f(U)$ pour chaque assemblage de diodes peut ainsi être extraite. Par la suite, l'acquisition des tensions traversant chaque capteur permet alors de remonter aux températures de jonction des boîtiers de la carte électronique.

Lors du relevé expérimental des trois températures de jonction des composants en même temps, six alimentations électriques sont donc requises : trois pour l'alimentation des diodes et trois pour l'alimentation des résistances « de chauffages ».

II.3.1.2. Printed Circuit Board

Le PCB utilisé pour cette carte électronique de test mesure : 76.2 par 101.5 millimètres avec une épaisseur de 1.6 millimètre. La Figure II.20 montre sa structure interne, composée d'un empilement de 4 plans de cuivres séparés par du FR4. Deux de ces plans, ceux des surfaces externes, servent aux signaux, tandis que les deux autres servent de plan de masse. Leurs liaisons étant assurées par des vias thermiques.

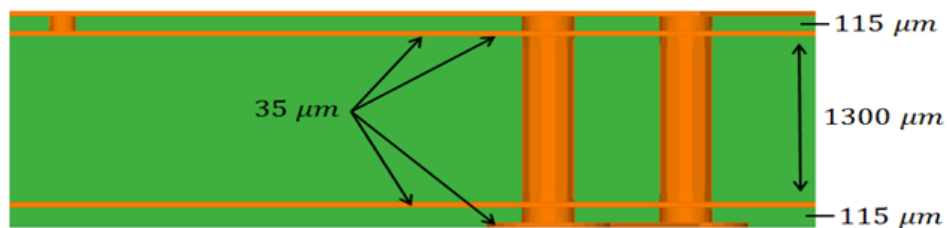


Figure II.20 : Schématisation de la structure du PCB

Les propriétés thermiques des matériaux constituant le PCB sont reprises dans le Tableau II.10 ci-dessous.

Tableau II.10 : Propriétés des matériaux du PCB à 25 °C

Matériau	C_p	λ
Copper	385.0	401
FR4	1300	0.320

II.3.2. Banc d'essai

Le montage expérimental utilisé pour réaliser les mesures des températures de jonction des boîtiers de la carte électronique de test est exposé par la Figure II.21.

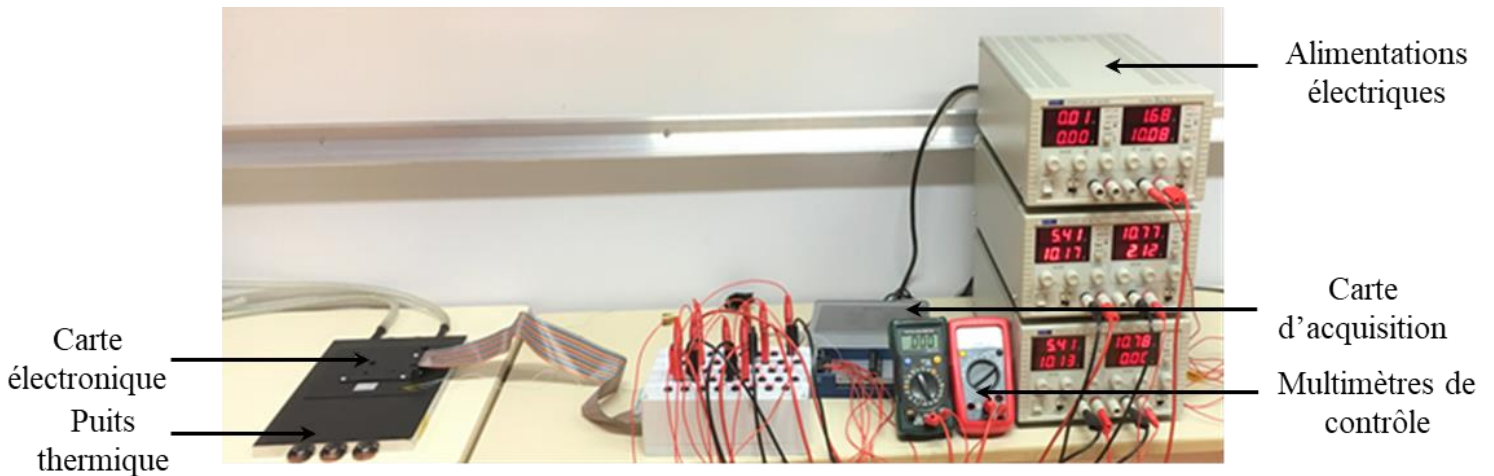


Figure II.21 : Montage expérimental

Afin de se rapprocher le plus possible d'un transfert de chaleur unidirectionnel au sein de la carte électronique et ainsi être en accord avec le modèle de l'impédance thermique défini en II.2.1 et II.2.2, celle-ci est montée sur un puits thermique. Une circulation d'eau via un serpentin à l'intérieur d'un bloc d'aluminium provenant d'une réserve suffisamment importante pour considérer sa température comme constante, réalise cette fonction. Celui-ci est ainsi considéré comme parfait.

L'acquisition transitoire des données est quant à elle réalisée par une carte d'acquisition Keysight U2356A, pouvant aller jusqu'à une fréquence d'acquisition de 500 kHz.

On précise que lors des essais, la température ambiante est précisément relevée pour remonter à l'impédance thermique des boîtiers électroniques investigués.

II.3.3. Mesures expérimentales

La Figure II.22 présente les relevés expérimentaux transitoires réalisés sur la carte de test précédemment définie. Les composants électroniques sont soumis à la même puissance thermique de 0.7 watt. Un interrupteur commun placé entre les alimentations et les résistances de chauffages permet leurs alimentations simultanées. Une fréquence de 500 Hz est utilisée pour l'acquisition des données.

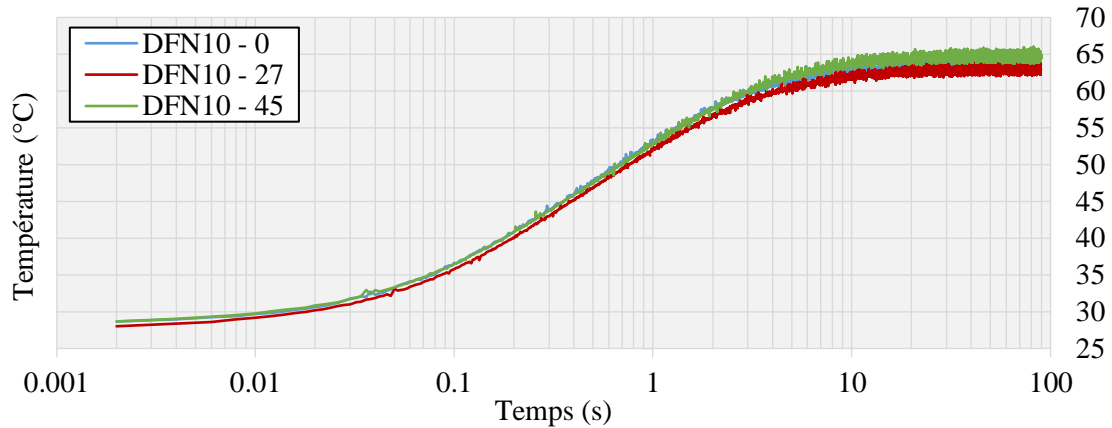


Figure II.22 : Relevés expérimentaux bruts des températures de jonction des trois DFN de la carte électronique de test

Comme attendu, les mesures expérimentales sont bruitées comme le montre la Figure II.22. Le filtrage des données avant leur exploitation est donc primordial. Plusieurs méthodes ont été investiguées, dont les fonctions de filtrage des données natives à Matlab, cependant les meilleurs résultats de déconvolution ont été obtenus sur des signaux dont le filtrage a été réalisé à l'aide d'une moyenne mobile, une méthode classique, considérée « adaptative » suivant l'axe temporel, puisque le nombre de données moyenné dépend du temps du point considéré. La Figure II.23 montre l'impact sur les données de ce type de filtrage.

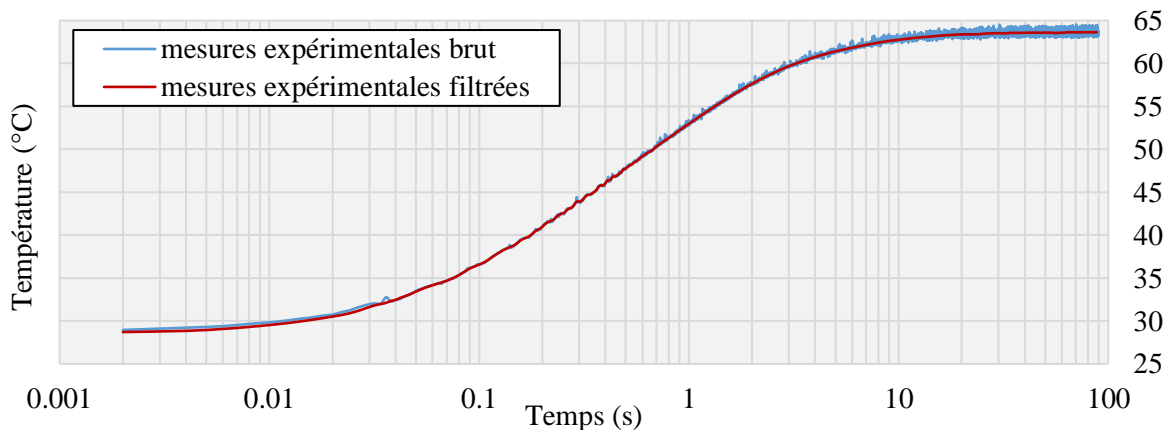


Figure II.23 : Relevé expérimental brut vs filtré de la température de jonction du composant DFN10-0 de la carte électronique de test

II.3.4. Modèle numérique

La construction d'un modèle numérique 3D de la carte électronique de test a été réalisée. Ceci à partir des données constructeur et d'une analyse technique interne à Thales, du PCB et des boîtiers DFN. De plus, l'assemblage des composants électroniques sur le PCB ayant été réalisé par Thales, cela nous donne accès à des informations pouvant être précieuses dans l'analyse des résultats de déconvolution et du tracé de la CSF. La géométrie visible sur la Figure II.24 a été modélisée via ANSYS SpaceClaim[®], tandis que les simulations numériques ont été effectuées via le logiciel ANSYS Icepak[®] (versions 19.2 et 19.3).

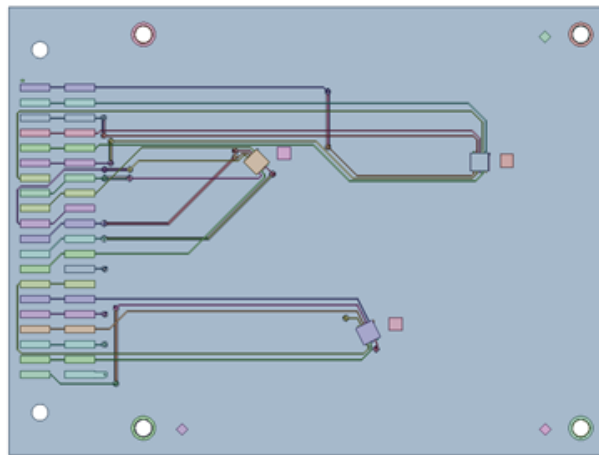


Figure II.24 : Géométrie détaillée de la carte électronique de test vue du dessus

Les conditions ambiantes des simulations sont fixées de manière à être les plus cohérentes possibles avec celles observées le jour des expérimentations (pour les essais présentés en Figure II.22), à savoir, une température ambiante de 25 °C et une pression atmosphérique usuelle. Les phénomènes radiatifs sont également pris en considération et une convection naturelle est appliquée aux surfaces externes de la structure. La surface inférieure de la carte électronique est considérée à une température constante de 20 °C, modélisant ainsi le puits thermique. De plus, l'indépendance au maillage des résultats de simulation a bien évidemment été vérifiée.

À présent, nous avons tous les éléments pour appliquer la procédure définie au chapitre II.2 à de réels composants électroniques, que ce soit sur des données relevées expérimentalement ou bien issues de simulations numériques.

II.4. Investigations sur la carte électronique de test

II.4.1. Résultats de déconvolution

II.4.1.1. Spectres issus de mesures expérimentales

II.4.1.1.1. Comparaison des différents composants

La procédure de déconvolution est ainsi appliquée aux impédances thermiques déduites des mesures expérimentales filtrées de la température de jonction des 3 boîtiers de la carte électronique de test, dont les mesures brutes sont exposées en Figure II.22. La Figure II.25 ci-dessous présente les résultats de déconvolution, tandis que le Tableau II.11 reprend les paramètres $(R\tau)_f$ extraits des 6 zones gaussiennes de chaque spectre à l'aide des relations (II.25) et (II.26).

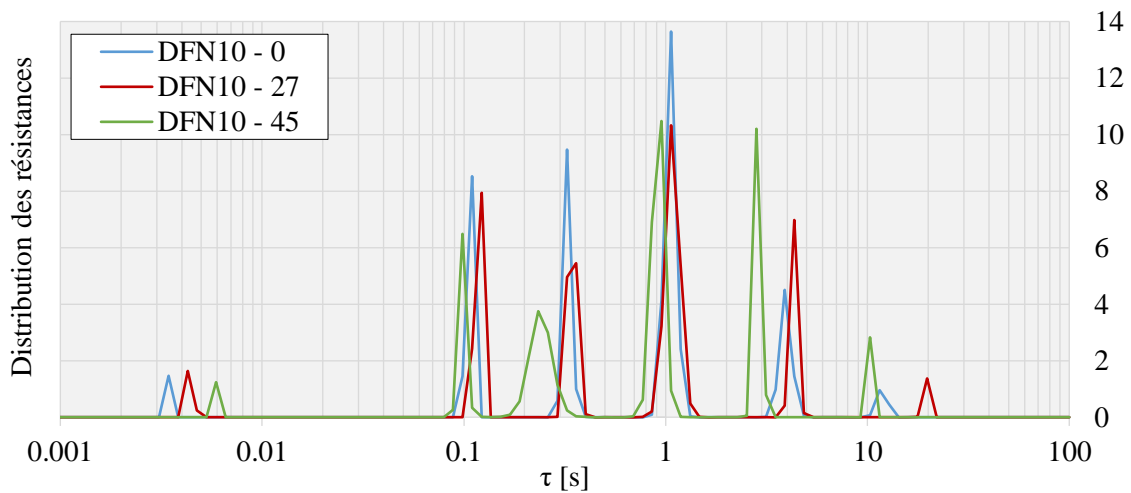


Figure II.25 : Résultats de déconvolution des impédances thermiques déduites des mesures expérimentales des températures de jonction des 3 DFN de la carte électronique de test, après 100 millions d'itérations

On remarque alors que l'allure des 3 spectres est cohérente. En effet, après un nombre suffisant d'itérations, l'algorithme de Gold identifie 6 constantes de temps significatives pour chacune des 3 impédances thermiques.

On note que les déconvolutions présentées dans cette partie du rapport, le chapitre II.4.1, sont réalisées avec 200 constantes de temps, autrement dit avec un réseau de Foster de 200 couples RC.

Tableau II.11 : Paramètres extraits des résultats de déconvolution des impédances thermiques expérimentales des 3 DFN de la carte électronique de test, après 100 millions d'itérations

j	DFN10-0		DFN10-27		DFN10-45	
	τ_{fj}	R_{fj}	τ_{fj}	R_{fj}	τ_{fj}	R_{fj}
1	0.00344	1.47	0.00434	1.87	0.00591	1.25
2	0.108	9.97	0.119	10.4	0.0987	7.11
3	0.325	11.0	0.344	10.5	0.242	10.9
4	1.06	20.3	1.08	19.6	0.918	19.0
5	3.94	6.99	4.33	7.52	2.84	11.0
6	11.8	1.49	19.7	1.37	10.3	2.83

Les boîtiers électroniques de la carte de test sont considérés sans défaut de fabrication, ainsi leurs géométries et les propriétés thermiques de leurs matériaux sont supposées identiques.

On présume alors que les différences remarquées dans les résultats de déconvolution des mesures expérimentales de leurs impédances thermiques sont dues aux différents placements des boîtiers sur la carte électronique. En effet, la configuration des pistes de cuivres et la proximité des vias thermiques ne sont pas équivalentes entre chaque composant. La qualité des soudures des boîtiers sur la carte est également considérée comme une source d'incertitude. Effectivement, le procédé de brasure est complexe et sujet à de nombreux défauts. Bien évidemment, comme précédemment mentionné, le bruit de mesure est aussi, a fortiori, une source potentielle d'incertitude, tout comme celles classiquement induites par des mesures expérimentales (capteurs, carte d'acquisition, traitement des données, etc.).

On remarque que plus les données en entrée de déconvolution sont bruitées, plus le calcul sera long et le spectre perturbé par des pics d'interférences. Une attention toute particulière à cette étape de la procédure est donc essentielle. En effet, la déconvolution des mesures expérimentales brute ne mène à rien de pertinent.

II.4.1.1.2. Différentes cartes électroniques de test

La Figure II.26 présente les spectres obtenus par déconvolution de l'impédance thermique expérimentale du même composant, celui noté DFN10-0, sur 2 cartes électroniques de test distinctes. Ces dernières sont considérées identiques. Le Tableau II.12 reprend quant à lui les paramètres $(R\tau)_f$ extraits des zones gaussiennes qui y sont observées.

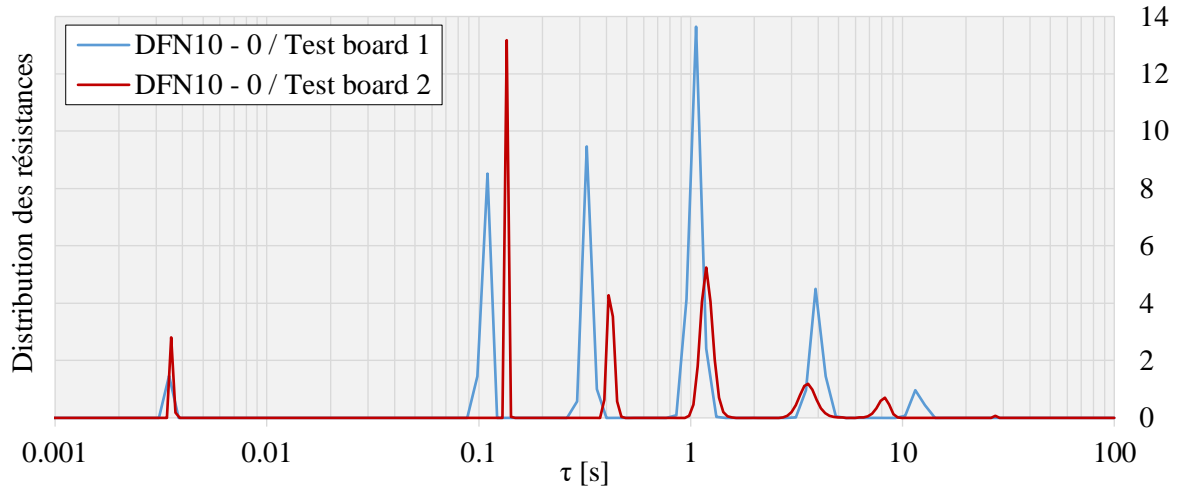


Figure II.26 : Résultats de déconvolution des impédances thermiques déduites des mesures expérimentales des températures de jonction du DFN10-0 sur 2 cartes électroniques de test, après 100 millions d'itérations

Tableau II.12 : Paramètres extraits des résultats de déconvolution des impédances thermiques expérimentales du DFN10-0 sur 2 cartes électroniques de test, après 100 millions d'itérations

j	Carte 1		Carte 2	
	τ_{fj}	R_{fj}	τ_{fj}	R_{fj}
1	0.00344	1.47	0.00354	2.99
2	0.108	9.97	0.136	13.4
3	0.325	11.0	0.436	9.33
4	1.06	20.3	1.23	18.6
5	3.94	6.99	3.81	6.03
6	11.8	1.49	8.38	2.15

Des disparités dans les spectres sont là aussi remarquées, bien que le même processus de déconvolution ait été appliqué (n , m et q identiques). Ainsi, ces dernières peuvent soit être attribuées aux mesures expérimentales, soit à des différences entre les composants/PCB des 2 cartes électroniques de test.

Néanmoins, en considérant l'environnement expérimental rigoureusement identique, on peut donc conjecturer que des résultats de déconvolution peuvent permettre de détecter des défauts de conception intrinsèques à un composant électronique, ceci par superposition du spectre résultant de la déconvolution des mesures expérimentales de son impédance thermique avec un considéré comme de référence pour le composant en question.

Des informations sur le comportement thermique d'un composant électronique peuvent ainsi être déduites de l'analyse qualitative des résultats de déconvolution de son impédance thermique. Néanmoins, l'absence de sens physique du modèle de Foster rend son analyse quantitative non pertinente.

La construction d'un réseau avec peu de couples RC, reproduisant fidèlement le comportement thermique d'un boîtier électronique est tout de même possible à partir des résultats d'une déconvolution bayésienne, ce qui dans une phase de prédimensionnement peut s'avérer très utile.

Afin d'avoir un meilleur contrôle sur les paramètres thermiques du composant et donc une analyse plus aisée des résultats de déconvolution, une étude a été menée sur le DTM de cette carte électronique de test, présenté au chapitre II.3.4.

II.4.1.2. Spectres issus de simulations numériques

II.4.1.2.1. Impact de la modélisation du PCB

Le maillage nécessaire pour garantir la précision des résultats de simulation du DTM d'une carte électronique est très lourd, de plus de 10 millions de mailles. Ainsi l'orientation dans un premier temps vers une modélisation du PCB par l'approche du « Metal Fraction » paraît judicieuse. En effet, cette approche calcule les propriétés thermiques d'un matériau orthotrope dont le comportement thermique reproduit avec fidélité celui du PCB [39]. La géométrie de la modélisation s'en trouve donc fortement simplifiée et un grand nombre de mailles peut ainsi être omis. En conséquence, le temps de calcul s'en trouve également fortement réduit.

Cependant, on s'est aperçu qu'une telle modélisation est trop « simpliste », les résultats de déconvolution n'étant pas pertinents par rapport à ceux des mesures expérimentales. En effet, les spectres sont alors seulement composés de 4 zones gaussiennes, ceci quelle que soit l'échelle de temps utilisée pour les simulations des températures de jonction des composants.

La courbe nommée « MF » de la Figure II.27 présente les résultats de déconvolution de l'impédance thermique du composant DFN10-0 de la carte électronique de test, dont le PCB est modélisé par cette approche.

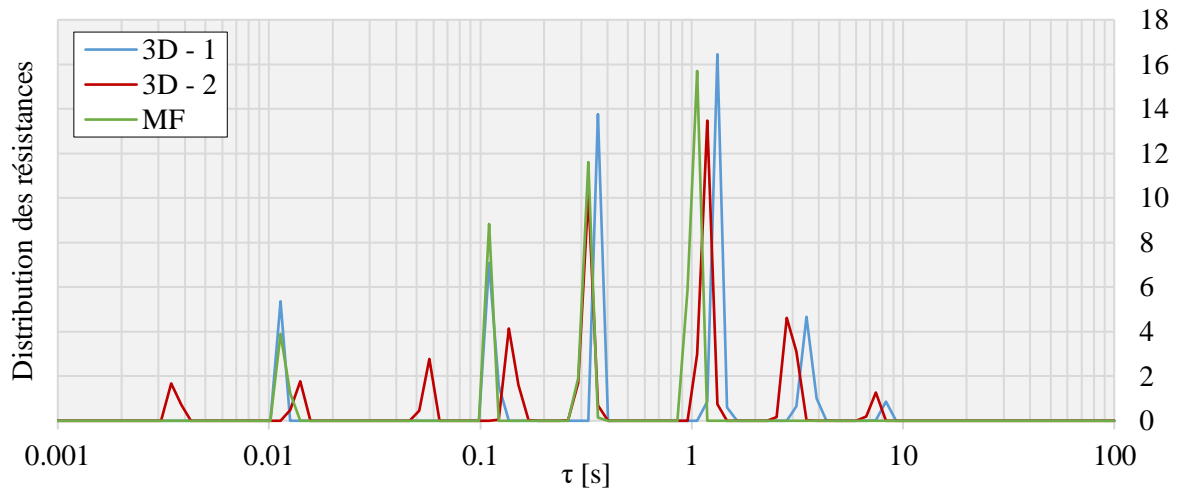


Figure II.27 : Résultats de déconvolution d'impédances thermiques numériques issues des simulations de la réponse thermique du DFN10-0 pour différentes modélisations du PCB (3D et MF), après 10 millions d'itérations

L'approche choisie pour la modélisation dans la simulation du comportement thermique du PCB est donc déterminante, le nombre de constantes de temps identifiées par le processus de déconvolution en dépend. L'utilisation de la géométrie détaillée du PCB s'avère donc nécessaire si l'on veut que le processus de déconvolution « capte » l'intégralité des constantes de temps des transferts thermiques au sein de la carte électronique.

La Figure II.27 présente également 2 autres spectres issus des déconvolutions de la réponse thermique du boîtier DFN10-0 monté sur le PCB de la carte électronique de test, où un modèle 3D détaillé de la géométrie de ce dernier est considéré, d'où la notation utilisée. L'unique différence entre ces 2 spectres est le nombre de points pris pour l'impédance thermique en entrée du processus de déconvolution. Pour le spectre appelé « 3D – 2 », 20 points ont été rajoutés à l'échelle de temps de la simulation de la température de jonction du composant dans les tout premiers instants suivant l'injection de la puissance, à savoir dans les décades entre 10^{-4} et 10^{-2} seconde. Ces pas de temps viennent s'ajouter aux 135 points de simulations initialement définis, afin de capter les toutes premières variations de température au sein du boîtier électronique.

Le Tableau II.13 ci-dessous reprend les valeurs des paramètres $(R\tau)_f$ du réseau de Foster extraits des zones gaussiennes des spectres sus-présentés.

Tableau II.13 : Paramètres extraits des résultats de déconvolution issus des simulations de la réponse thermique du DFN10-0 pour différentes modélisations du PCB (3D et MF), après 10 millions d'itérations

j	3D – 1		3D – 2		MF	
	τ_{fj}	R_{fj}	τ_{fj}	R_{fj}	τ_{fj}	R_{fj}
1	0.0113	5.36	0.00356	2.40	0.0116	5.13
2	0.112	8.67	0.0137	2.25	0.110	8.84
3	0.361	13.8	0.0565	3.23	0.319	13.7
4	1.32	17.9	0.141	5.81	1.03	21.6
5	3.52	6.32	0.321	12.6	-	-
6	8.28	0.895	1.17	17.2	-	-
7	-	-	2.94	7.94	-	-
8	-	-	7.36	1.46	-	-

Ainsi, on remarque que le nombre de points (m) de l'impédance thermique en entrée du processus de déconvolution est un paramètre critique. En effet, il s'avère essentiel de simuler suffisamment de pas de temps par décades de la température de jonction du boîtier électronique investigué, et ceci principalement dans les tout premiers instants, pour garantir une identification de toutes les constantes de temps pertinentes présentes dans le spectre des résultats de déconvolution.

II.4.1.2.2. Impact d'un défaut sur le composant électronique

Comme cela a déjà été mentionné dans le chapitre I.6, certains éléments d'un boîtier électronique, comme ses fils de connexions (« wire bonding » (WB)) ou le joint de brasure (« brazing layer » (BL)) de ce dernier sur le PCB, sont extrêmement critiques d'un point de vue de la thermique.

Ainsi, dans le but d'observer l'impact sur les résultats de déconvolution de défauts de conception sur ces éléments, des modifications sur le DTM de la carte électronique de test sont effectuées. Les simulations numériques « 3D – WB » et « 3D – BL » sont alors réalisées. Celles-ci sont respectivement issues du DTM de la carte électronique de test, dans lequel les fils de connexions du boîtier DFN10-0 sont supprimés et un autre où les propriétés thermiques de la brasure (réduction de 50% de sa conductivité et de sa capacité thermique) du même composant sur la carte électronique est réalisée.

En effet, un défaut sur le joint de brasure est courant en électronique au vu de la technicité du procédé et des très faibles dimensions des composants, alors que la rupture d'un fil de connexion au sein des boîtiers électroniques suite à de la fatigue thermique peut également être fréquemment observée, d'où les différentes études proposées.

La Figure II.28 présente les résultats de déconvolution des simulations de ces 3 modèles 3D numériques, tandis que le Tableau II.14 reprend les paramètres extraits des zones gaussiennes qui y sont observées.

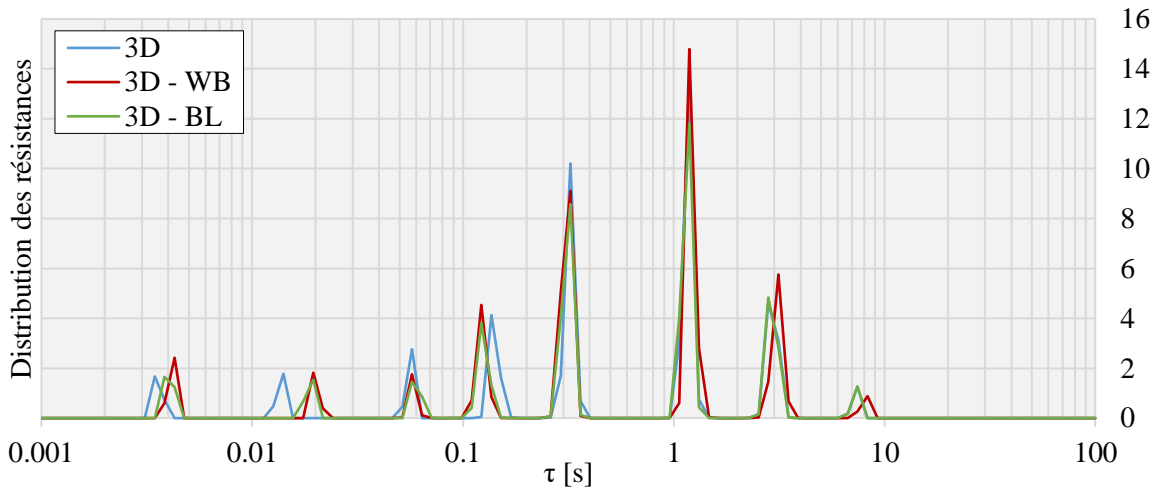


Figure II.28 : Résultats de déconvolution d'impédances thermiques numériques issues des simulations de la réponse thermique du DFN10-0 pour différents défauts apportés à la modélisation (WB et BL), après 10 millions d'itérations

Tableau II.14 : Paramètres extraits des résultats de déconvolution d'impédances thermiques numériques issues des simulations de la réponse thermique du DFN10-0 pour différents défauts apportés à la modélisation (WB et BL), après 10 millions d'itérations

j	3D		3D – WB		3D – BL	
	τ_{f_j}	R_{f_j}	τ_{f_j}	R_{f_j}	τ_{f_j}	R_{f_j}
1	0.00356	2.40	0.00419	3.01	0.00402	2.89
2	0.0137	2.25	0.0198	2.22	0.0188	2.21
3	0.0565	3.23	0.0576	1.91	0.0598	2.31
4	0.141	5.81	0.123	6.11	0.125	5.55
5	0.321	12.6	0.312	14.3	0.313	12.8
6	1.17	17.2	1.20	18.2	1.16	16.3
7	2.94	7.94	3.11	7.92	2.93	7.85
8	7.36	1.46	8.11	1.13	7.36	1.45

On remarque que ces défauts provoqués au composant électronique d'étude impactent plusieurs zones gaussiennes, et non une seule comme on pouvait s'y attendre. Ainsi, une zone gaussienne du spectre ne semble pas reliée à un élément physique ou une partie du système électronique. C'est l'obstacle majeur à une exploitation directe des résultats de déconvolution, autrement dit du réseau de Foster ainsi défini. L'absence de sens physique de ce dernier ne permettant pas de quantifier l'ajustement à réaliser sur les paramètres thermiques des matériaux du boîtier électronique investigué pour pallier les disparités des spectres.

Comme cela a déjà été mentionné, la conversion de ce réseau de Foster en un de Cauet est nécessaire pour aller plus loin dans l'analyse, à partir duquel le tracé de la SF associée au composant étudié et donc une interprétation physique est possible. Néanmoins, avant cela, comparons les résultats de déconvolution issus des mesures expérimentales et des simulations numériques.

II.4.1.3. Comparaison des spectres expérimental et numérique

La Figure II.29 présente la superposition des spectres « EXP » et « 3D », respectivement issus des résultats de déconvolution des mesures expérimentales et de la simulation numérique de la température de jonction du boîtier DFN10-0 de la carte électronique de test. On note que la courbe « EXP » est celle référencée par « DFN10 – 0 » dans la Figure II.25, tandis que la courbe « 3D » est celle nommée « 3D – 2 » dans la Figure II.27.

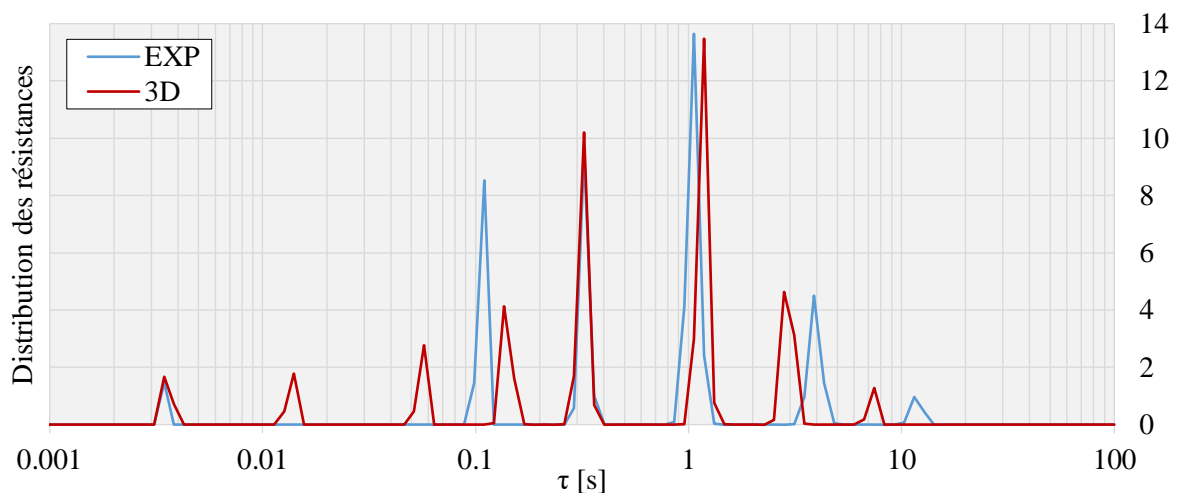


Figure II.29 : Superposition des résultats de déconvolution des mesures expérimentales et de la simulation numérique de la réponse thermique du DFN10-0, après des millions d'itérations

Ainsi, on note des disparités dans les spectres, à savoir que le processus de déconvolution n'identifie pas le même nombre de zones gaussiennes. À partir de ces observations, le seul paramètre pouvant expliquer cette différence est l'instant du premier pas de temps des impédances thermiques en entrée de déconvolution. En effet, les mesures expérimentales sont réalisées à une fréquence d'acquisition de 500 Hz, soit un premier pas de temps à 0.002 seconde, alors qu'un premier pas de temps à 10^{-4} est défini pour les simulations numériques.

Comme sus-mentionné, le non-sens physique d'un réseau de Foster nous limite dans l'analyse que l'on peut faire sur les résultats de déconvolution, pour aller plus loin il devient primordial d'aller jusqu'au tracé de la SF associée au composant électronique investigué, ceci fait l'objet du chapitre suivant.

II.4.2. Structure Function

II.4.2.1. CSF issues de simulations numériques

Le DTM de la carte électronique de test, à savoir des 3 boîtiers DFN montés sur le PCB, construit et défini au chapitre II.3.4, a permis de simuler les impédances thermiques nécessaires aux tracés des CSF présentées par la suite.

II.4.2.1.1. Impact du nombre d'itérations de déconvolution

La Figure II.30 présente l'étude réalisée sur l'impact du nombre d'itérations de déconvolution sur l'allure de la CSF, à partir de l'impédance thermique numérique du boîtier DFN10-0 de la carte électronique de test.

On remarque que la valeur limite de la somme des résistances thermiques du réseau de Caer, lorsque la somme des capacités thermiques tend vers l'infini, est bien identifiée pour un nombre d'itérations de déconvolution relativement faible.

Néanmoins, on observe également que pour avoir une représentation de la CSF suffisamment « dessinée », autrement dit pour que la CSF représente la physique du composant électronique investigué, ou encore que les éléments conducteurs de la chaleur (portions à forte pente) et ceux peu conducteurs (portions à faible pente) soient identifiés, un grand nombre d'itérations de déconvolution est nécessaire. Ainsi, toutes les CSF présentées dans la suite de ce manuscrit sont construites à partir d'impédances thermiques où 10 millions d'itérations du processus de déconvolution sont effectuées.

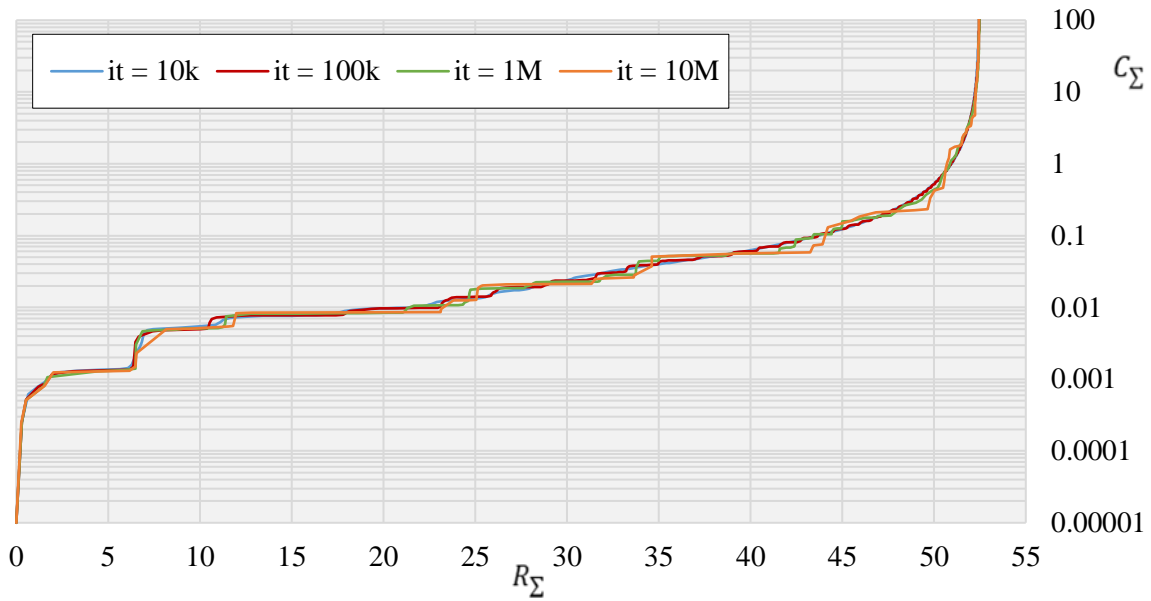


Figure II.30 : Influence du nombre d'itérations de déconvolution de l'impédance thermique numérique du boîtier DFN10-0 sur l'allure de la CSF (*k* :mille ; *M* :million)

II.4.2.1.2. Impact de la fréquence d'acquisition

La Figure II.31 présente l'impact de la fréquence d'acquisition de la température de jonction du composant électronique étudié sur l'allure de la CSF, et ceci sur le boîtier DFN10-0 de la carte électronique de test.

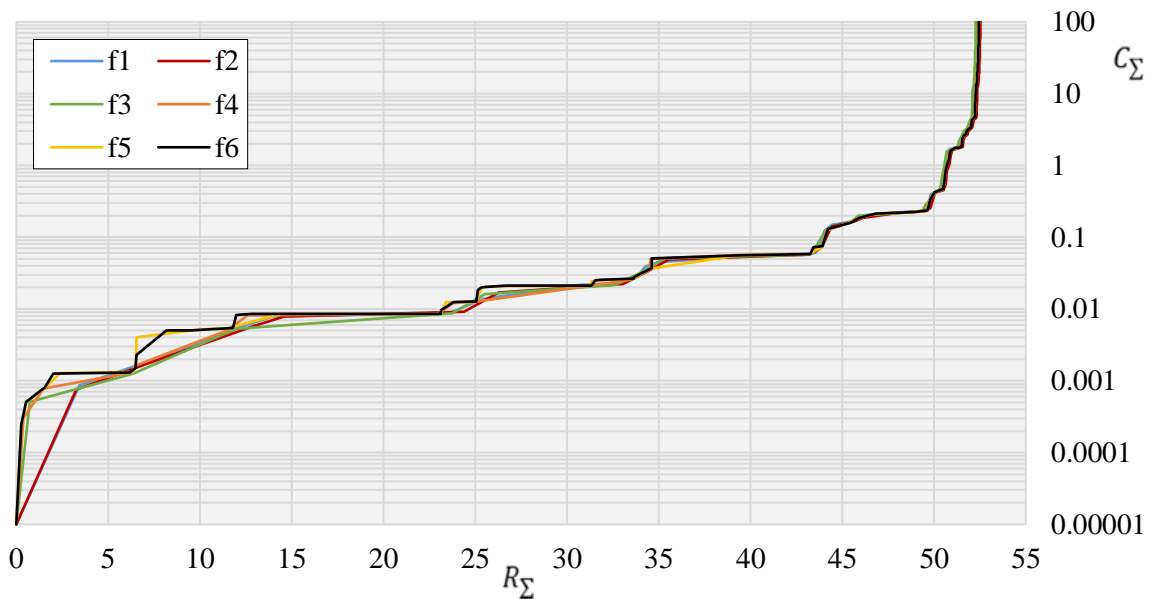


Figure II.31 : Influence de la fréquence de simulation de l'impédance thermique du boîtier DFN10-0 sur l'allure de la CSF ($f1=1$ kHz ; $f2=5$ kHz ; $f3=10$ kHz ; $f4=100$ kHz ; $f5=1$ MHz ; $f6=2$ MHz)

Lors de l'application du processus de déconvolution à des impédances thermiques issues de mesures expérimentales et de simulations numériques, au chapitre II.4.1, il a été remarqué que la fréquence d'acquisition de la température de jonction du composant, donc du nombre de points (m) de cette dernière et de l'instant de son premier pas de temps, était un paramètre critique à l'application de cette méthode d'analyse (la CSF). En effet, son impact sur le tracé de la CSF est particulièrement notable, comme le montre la Figure II.31.

La simulation numérique du DTM d'une carte électronique est très couteuse en puissance et en temps de calcul, d'autant plus qu'il est nécessaire de simuler le comportement thermique du boîtier jusqu'à 100 secondes pour garantir la convergence vers le régime permanent. En effet, les transferts thermiques au sein des composants électroniques sont très rapides, alors que le régime permanent au niveau de la carte met un certain temps à s'établir.

Ainsi, les fréquences des simulations numériques indiquées en légende de la Figure II.31 ne sont pas celles utilisées sur toute la plage de temps. Comme cela a déjà été mentionné, la légende indique les valeurs des fréquences utilisées sur les tout premiers instants de la simulation, fixant par conséquent le temps du premier point de simulation. Pour alléger cette dernière, une fréquence « adaptative » est appliquée au reste de la simulation, pour finalement arriver à une fréquence de 0.5 Hz sur le régime permanent.

Comme le montre la Figure II.31, la fréquence des simulations (fréquence d'acquisition pour des mesures expérimentales) a un impact conséquent sur l'allure de la CSF. Néanmoins, cet impact ne se répercute pas sur la valeur limite de la somme des résistances thermiques du réseau de Cauer, lorsque la somme des capacités thermiques tend vers l'infini. De nombreux pas de temps dans les tout premiers instants de la simulation (suivant l'injection de la puissance) sont cependant nécessaires pour une analyse physique de la CSF.

II.4.2.1.3. Comparaison des différents composants

La Figure II.32 expose la superposition des CSF issues des simulations de la température de jonction des 3 boîtiers DFN de la carte électronique de test. Celles-ci sont obtenues avec une fréquence de simulation « adaptative » de 2 MHz et un nombre d'itérations de déconvolution de 10 millions.

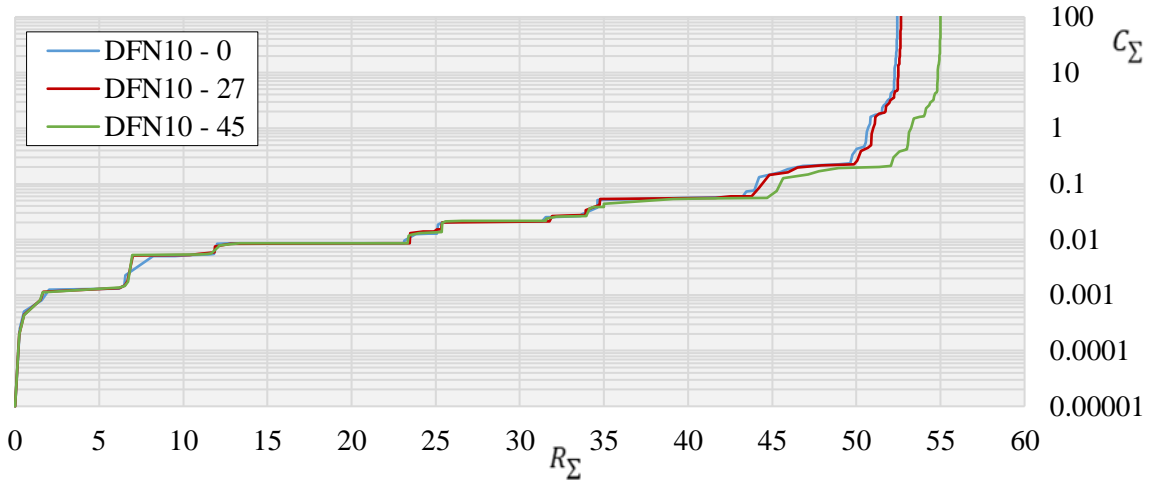


Figure II.32 : Superposition des CSF issues des simulations numériques des 3 boîtiers DFN de la carte électronique de test

On remarque la cohérence entre les CSF des 3 boîtiers DFN, ce qui renforce notre confiance en ce procédé d'analyse des composants électroniques.

Néanmoins, la disparité entre la CSF du « DFN10-45 » et les 2 autres est notable, principalement sur la fin de la courbe (représentant le PCB de la carte), ce qui nous conforte dans les conjectures réalisées sur les différences observées entre les spectres obtenus après déconvolution des mesures expérimentales (cf. II.4.1.1.1).

II.4.2.2. Comparaison des CSF expérimentale et numérique

La Figure II.33 présente la superposition des CSF issues de la simulation numérique et des mesures expérimentales de la température de jonction du boîtier DFN10-0 de la carte électronique de test. On note que la CSF nommée « simulation numérique » est celle référencée par « DFN10-0 » dans la Figure II.32 ci-dessus, tandis que la CSF nommée « mesures expérimentales » est celle issue des résultats de déconvolution également référencés par « DFN10-0 » de la Figure II.25.

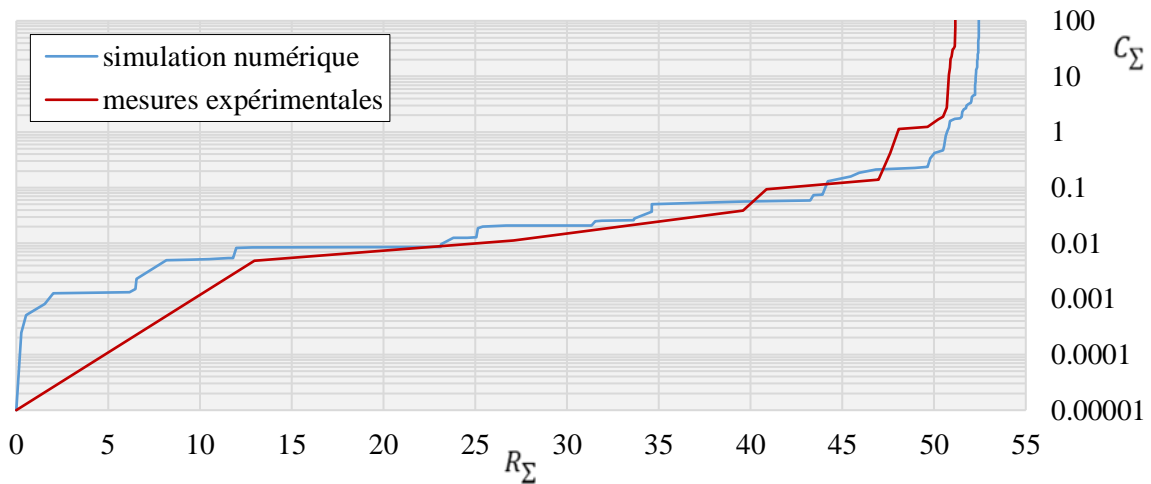


Figure II.33 : Superposition des CSF issues de la simulation numérique et de la mesure expérimentale de la température de jonction du boîtier DFN10-0

Dans un premier temps, l'on assure que le nombre d'itérations de déconvolution de l'impédance thermique issue des mesures expérimentales n'est pas à l'origine des différences observées entre les 2 CSF de la Figure II.33. Puis, l'on remarque que celles-ci sont dues à une fréquence d'acquisition du signal expérimental trop faible, allié à des données bruitées en entrée du processus de déconvolution.

En effet, bien qu'une attention particulière soit portée au filtrage des données, un écart type très faible du bruit de mesure a un impact notable sur l'allure de la CSF, comme cela a été montré sur le cas test 1D et exposé par la Figure II.14.

Ainsi, pour que la représentation graphique de la CSF issue des mesures expérimentales se rapproche de celle issue de la simulation numérique, l'augmentation de la fréquence d'acquisition des mesures expérimentales de la température de jonction du boîtier électronique est requise, comme le montre la Figure II.31. En revanche, cette dernière montre également qu'une fréquence d'acquisition d'au moins 1 MHz dans les tout premiers instants suivant l'injection de la puissance doit être utilisée pour que l'ensemble de la physique du système apparaisse lors du tracé de la CSF. Cependant, l'utilisation d'une telle fréquence d'acquisition expérimentale n'est pas envisageable avec le matériel à notre disposition (fréquence maximale d'acquisition de 500 kHz pour la carte d'acquisition utilisée).

De plus, l'utilisation d'une telle fréquence d'acquisition entraînerait un important bruit de mesure sur les relevés expérimentaux, ce qui a fortiori nécessiterait l'utilisation de méthodes de filtrage bien plus performante que celle utilisée lors de cette étude pour que son impact sur l'allure de la CSF soit négligeable.

On note également que l'utilisation d'une telle fréquence d'acquisition pour la mesure de la température de jonction d'un composant électronique n'est pas envisageable par une méthode non intrusive. En effet, l'acquisition des températures via une caméra infrarouge par exemple s'effectue à des fréquences très inférieures à celle requise.

Ainsi, l'utilisation des CSF issues de mesures expérimentales de la température de jonction de composants électroniques pour analyser la thermique s'établissant au sein de ces derniers semble compromise avec les moyens de mesures actuellement disponibles. L'identification de l'intégralité de la physique du composant étant irréalisable, celle du matériau auquel des modifications de ses propriétés thermiques doivent être apportées dans le DTM l'est également.

Néanmoins, au vu des études réalisées sur les différents paramètres pouvant impacter l'allure de la CSF, l'identification de la valeur limite de la somme des résistances thermiques du réseau de Cauer, lorsque la somme des capacités thermiques tend vers l'infini peut être effectuée, et ceci même sur des CSF issues de mesures expérimentales. L'identification d'une résistance thermique devant être prise en compte dans le DTM du composant électronique investigué pour que ce dernier représente plus fidèlement son comportement thermique est possible. C'est ce que nous allons voir dans le chapitre suivant.

II.4.2.3. Calibrage d'un modèle numérique

Cette étude a été menée sur le boîtier DFN seul, autrement dit qui n'est pas monté sur un PCB. Pour rappel, la Figure II.18 présente sa géométrie, tandis que le Tableau II.9 reprend les propriétés thermiques de ses différents éléments. Néanmoins, comme cela a déjà été mentionné, le procédé de brasure d'un composant sur une carte électronique est un procédé complexe et sujet à de nombreuses sources d'incertitude. Ainsi, le joint de brasure est également pris en compte dans cette étude. Une couche de matériau de 35 micromètres d'épaisseur, dont les propriétés thermiques sont reportées à « Brasure » dans le Tableau II.6 sont donc ajoutés sous le die-pad et les 10 pattes de connexions du boîtier.

Les mêmes configurations des simulations numériques et des déconvolutions sont considérées pour toutes les CSF présentées par la suite, à savoir une puissance de 1 watt injectée sur la face supérieure de la puce du boîtier, les surfaces latérales de ce dernier considérées adiabatiques, la face inférieure de la brasure maintenue à une température constante de 20 °C (puits thermique), une température initiale de la géométrie de 25 °C, une fréquence de simulation de la température de jonction « adaptative » de 2 MHz, un réseau de Foster de 1000 constantes de temps en entrée de la déconvolution, et enfin 10 millions d'itérations de déconvolution réalisées avant la conversion du spectre en un réseau de Cauer.

Comme vu précédemment, on se retrouve dans la pratique rapidement limitée dans l'exploitation de la CSF associée à un composant électronique, que ce soit celle issue de mesures expérimentales par les moyens d'acquisition ou bien celle issue d'une simulation numérique dans l'association des différentes portions de la CSF à des éléments physiques du boîtier. Ainsi, l'extraction de manière absolue des valeurs des propriétés thermiques des matériaux à partir de la CSF, comme présentée sur les cas tests du chapitre II.2.6.2, est compromise. Une étude relative est cependant possible, si l'on considère une CSF comme référence, comme cela est montré ci-après.

II.4.2.3.1. Étude sur la conductivité thermique de la brasure

En se basant sur les données constructeur, la conductivité thermique de la brasure est prise égale à 25 $W/m.K$ lors de la construction initiale du DTM du DFN investigué. Ainsi, la CSF nommée « DFN10 » sur la Figure II.34 est issue de la simulation numérique de la température de jonction d'un tel modèle.

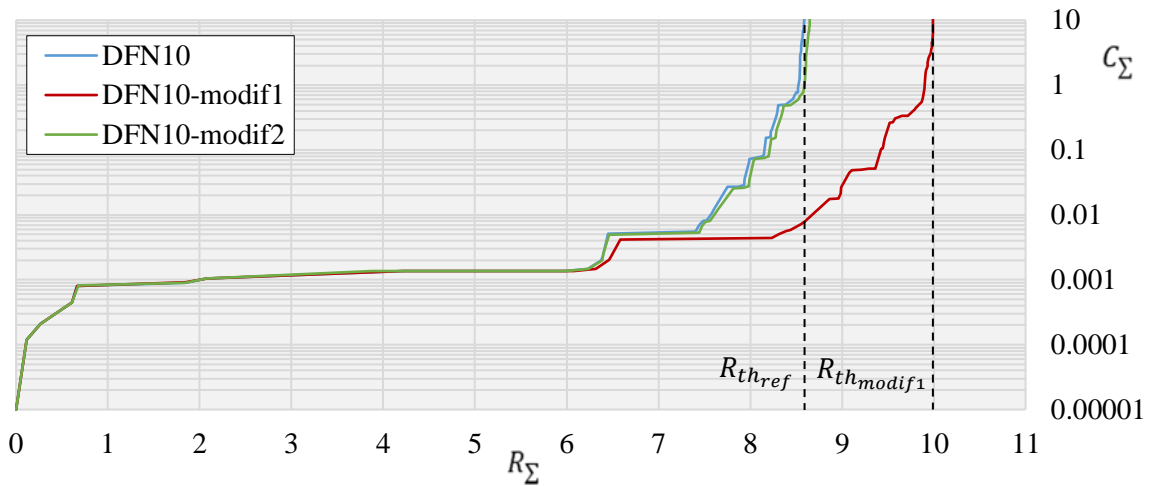


Figure II.34 : Tracés des CSF issues de simulations numériques du boîtier DFN pour différentes conductivités thermiques de la brasure (cf. Tableau II.15 pour la légende)

Tableau II.15 : Conductivités thermiques de la brasure déduites des CSF en $W/m.K$

Notation	λ_{simu}	λ_{min}	λ_{max}	λ_{moy}	λ_{ref}
DFN10-modif1	5	8.27	35.06	21.66	25
DFN10-modif2	21.7	23.53	26.10	24.82	25

Considérons dorénavant que la CSF nommée « DFN10 » de la Figure II.34 soit notre référence, obtenue dans un cas théorique idéal via des mesures expérimentales de la température de jonction du boîtier électronique.

Comme sus-mentionné, l'incertitude sur la qualité de la brasure du composant sur la carte électronique est importante. Ainsi, lors de la création du DTM, une erreur importante peut être réalisée sur les propriétés thermiques prises en compte. Supposons alors qu'au vu des données que l'on dispose, la conductivité thermique de la brasure est fixée à $5 W/m.K$, comme dans la simulation nommée « DFN10-modif1 » de la Figure II.34 (courbe rouge). Par conséquent, un écart est observé entre les valeurs limites de la somme des résistances thermiques des réseaux de Cauer, lorsque la somme des capacités thermiques tend vers l'infini, à savoir entre les valeurs $R_{th_{ref}}$ et $R_{th_{modif1}}$ exposées sur la Figure II.34.

Cependant, en considérant un modèle 1D des résistances thermiques des matériaux, cela nous permet à partir de la différence calculée entre les valeurs $R_{th_{ref}}$ et $R_{th_{modif1}}$, d'ajuster la valeur de la conductivité thermique de la brasure à l'aide de la relation (II.35) ci-dessous, devant être prise en compte dans le DTM pour que la CSF du composant investigué se rapproche de celle de référence.

$$\lambda_{recalage} = \frac{1}{\frac{1}{\lambda_{simu}} + \frac{S}{e} \cdot (R_{th_{ref}} - R_{th_{simu}})} \quad (II.35)$$

Néanmoins, la considération d'un modèle 1D des résistances thermiques (utilisé pour exprimer la relation (II.35)) s'avère être une vision trop « simpliste » au vu de la complexité de la géométrie d'un composant électronique. En effet, la valeur de la surface à considérer n'est pas celle définie par la géométrie de la brasure, puisque le flux de chaleur ne se propage pas de manière homogène sur toute la surface. Ainsi, 2 valeurs de surfaces sont considérées, la plus faible et la plus grande des éléments constituant le « tronc » principal du composant, soit respectivement celle de la puce et celle de la brasure dans le cas présent. Les valeurs résultantes respectives sont reportées dans le Tableau II.15 sous l'appellation de λ_{min} et λ_{max} , où leur moyenne (λ_{moy}) correspond à la valeur ajustée de la conductivité thermique de la brasure à prendre en considération dans le DTM du boîtier investigué, soit une valeur de 21.66 W/m.K dans le cas présent. Le tracé de la CSF issue de la déconvolution de la réponse thermique du DTM « corrigé » est alors représenté par la courbe « DFN10-modif2 » sur la Figure II.34.

On remarque immédiatement que cette nouvelle CSF représente plus fidèlement la CSF considérée comme référence, ce qui implique que le comportement thermique du DTM du composant investigué est plus fidèle à la réalité.

Un deuxième ajustement de la conductivité thermique de la brasure, induite par la faible différence entre les valeurs $R_{th_{ref}}$ et $R_{th_{modif2}}$ observée graphiquement (pour des soucis de lisibilité, la valeur $R_{th_{modif2}}$ n'est pas représenté sur la Figure II.34), mène à une valeur de 24.82 W/m.K , tandis que la valeur considérée comme référence est de 25 W/m.K . Une nouvelle simulation réalisée avec une conductivité thermique de la brasure du DTM à nouveau corrigée par cette valeur (24.82 W/m.K) permettrait la représentation d'une CSF encore plus fidèle au cas de référence que la CSF « DFN10-modif2 » de la Figure II.34.

Ainsi, on note que même si les mesures expérimentales de la température de jonction d'un composant électronique ne nous permettent pas d'obtenir une CSF suffisamment « dessinée » pour représenter l'intégralité de sa physique, vu que la valeur limite de la somme des résistances thermiques du réseau de Caueur, lorsque la somme des capacités thermiques tend vers l'infini est correctement identifiée, celle-ci peut tout de même être utilisée comme CSF de référence pour recalculer sur certains matériaux son DTM.

On remarque donc que de manière itérative et relative par rapport à une CSF témoin, le DTM d'un composant électronique peut ainsi être progressivement corrigé, ceci dans le but de représenter le plus fidèlement possible son comportement thermique réel. Par conséquent, bien que l'identification de manière absolue des valeurs des propriétés thermiques des matériaux du système investigué soit irréalisable, cette correction itérative d'un modèle numérique représente une force majeure de ce procédé.

L'autre élément résistif d'un point de vue de la thermique au sein d'un boîtier électronique est la colle entre la puce et le die-pad, c'est pourquoi le développement suivant présente les résultats obtenus suite à l'application de cette démarche (de recalage d'un DTM) sur la conductivité thermique de la colle.

II.4.2.3.2. Étude sur la conductivité thermique de la colle

Comme pour la brasure d'un composant électronique sur un PCB, le collage de la puce sur le die-pad est aussi un paramètre critique. En effet, la colle étant un matériau thermiquement résistif, une erreur sur sa conductivité thermique prise en compte dans le DTM du composant peut alors mener à une prédiction fortement erronée de son comportement thermique.

La démarche appliquée pour le recalage du DTM du boîtier DFN sur la conductivité thermique de la brasure au chapitre précédent (II.4.2.3.1), a donc été appliquée à celle de la colle. Les résultats de l'étude sont simplement exposés, par la Figure II.35 et le Tableau II.16 ci-dessous. On note tout de même que la conductivité thermique de la colle dans la modélisation initiale est de 8 W/m.K (« DFN10-modif1 »), contre 2.1 W/m.K pour celle de référence (« DFN10 »).

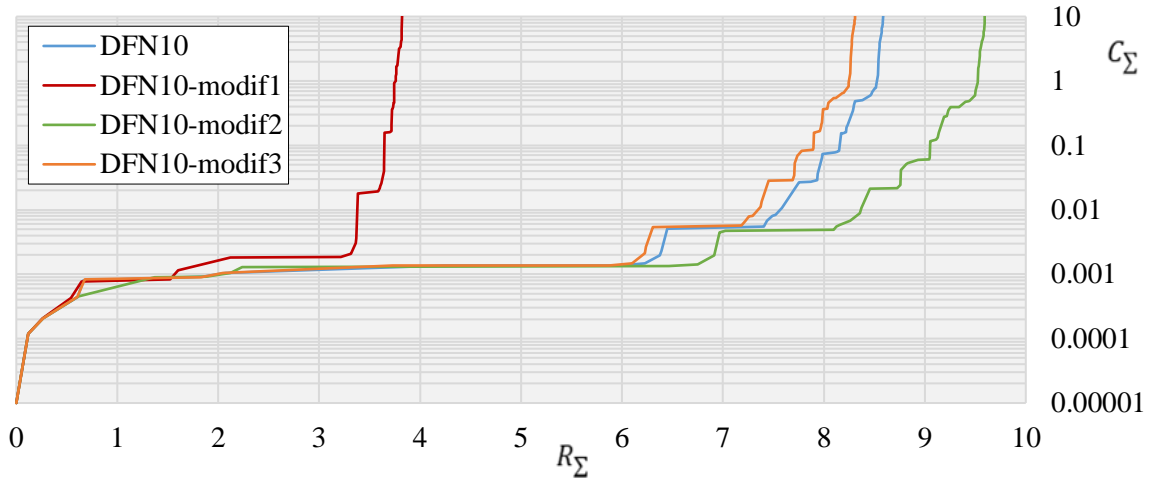


Figure II.35 : Tracés des CSF issues de simulations numériques du boîtier DFN pour différentes conductivités thermiques de la colle (cf. Tableau II.16 pour la légende)

Tableau II.16 : Conductivités thermiques de la colle déduites des CSF en W/m.K

Notation	λ_{simu}	λ_{min}	λ_{max}	λ_{moy}	λ_{ref}
DFN10-modif1	8	1.25	2.29	1.77	2.1
DFN10-modif2	1.8	2.04	2.42	2.23	2.1
DFN10-modif3	2.2	2.02	2.12	2.07	2.1

On remarque que 3 itérations sont nécessaires pour recaler le comportement du DTM sur le cas de référence, cela est expliqué par le biais ajouté en entrée de l'étude d'ordre de grandeur différent entre les 2 investigations, à savoir de 80% pour la conductivité thermique de la brasure contre 280% pour celle de la colle.

On note tout de même que l'impact de la colle sur le comportement thermique du DFN est très important. En effet, une erreur de moins de 5% sur la valeur de sa conductivité thermique mène à la différence notable entre les courbes « DFN10 » et « DFN10-modif3 » de la Figure II.35.

On observe également que les modifications apportées à la conductivité thermique de la colle dans le DTM mènent à la modification de la longueur du premier plateau observé dans les CSF de la Figure II.35, tandis que celles apportées à la conductivité thermique de la brasure mènent à la modification de la longueur du deuxième plateau des CSF de la Figure II.34. La superposition graphique de la CSF témoin avec celle du composant électronique investigué nous informe donc également de l'élément sur ce dernier où la correction doit être effectuée.

Ainsi, comme pour la précédente étude, il a été démontré que l'analyse de la représentation graphique de la CSF associée à un boîtier électronique peut servir d'outil de recalage de son DTM. Néanmoins, la connaissance d'un cas de référence est tout de même requise pour réaliser cette procédure.

II.5. Conclusion

Le processus de construction de la Cumulative Structure Function associée à un composant électronique est totalement maîtrisé, à savoir de l'acquisition (expérimentale ou numérique) de sa température de jonction, de la déconvolution bayésienne de la dérivée temporelle de son impédance thermique via un modèle de Foster, de la conversion de ce dernier en un réseau de Cauer, pour finalement obtenir le tracé de sa CSF. Les performances de la méthode ont été validées sur 2 cas d'étude (1D et 3D), puis appliquée à des données issues de la simulation numérique du modèle détaillé (DTM) ainsi que des mesures expérimentales de la température de jonction d'un boîtier DFN.

On a montré qu'un réseau de Foster avec très peu de couples RC, dont le comportement thermique reproduit avec fidélité (coefficient de régression supérieur à 99%) celui du composant électronique investigué, peut facilement être extrait des résultats de déconvolution, ce qui dans une phase de prédimensionnement peut s'avérer très utile pour les industriels. En effet, ce modèle mathématique « simple » d'un composant électronique peut facilement être intégré à un code de calcul simulant la thermique du système électronique global [100].

Néanmoins, malgré les premières impressions issues de la littérature, ces méthodes apparaissent très sensibles aux bruits des données en entrée. Une attente toute particulière aux filtrages des mesures expérimentales est ainsi requise.

L'absence de sens physique d'un réseau de Foster nécessite sa conversion en un réseau de Cauer pour représenter graphiquement la CSF du composant électronique étudié. La méthode de conversion des réseaux proposée dans cette thèse n'est plus limitée à quelques dizaines de couples RC comme cela est traditionnellement indiqué dans la littérature. Les difficultés de précision des calculs numériques rencontrées lors de cette conversion ont été outrepassées et la conversion n'est ainsi plus limitée en nombre de couples RC.

L'extraction de manière absolue des propriétés thermiques des matériaux d'un composant électronique à partir du tracé de sa CSF s'avère être irréalisable. Cependant, les performances de la méthode ainsi que les différents paramètres critiques ont été étudiés sur des cas tests numériques. Néanmoins, il a été démontré que le recalage du DTM d'un composant électronique est tout de même possible de manière relative par rapport à une CSF de référence. De plus, les études de sensibilités de certains paramètres sur l'allure de la CSF mènent à pouvoir considérer des CSF issues des mesures expérimentales de la température de jonction d'un boîtier électronique comme CSF de référence. Ainsi, des incertitudes dans la création du DTM d'un composant électronique, sur par exemple la conductivité thermique de la brasure ou bien celle de la colle, peuvent être levées à partir de l'analyse relative de la CSF issue des simulations numériques du DTM par rapport à celle issue des mesures expérimentales sur le composant en question. La procédure définie ne permet donc pas l'identification de l'ensemble des propriétés thermiques d'un boîtier électronique, cependant elle permet de quantifier des paramètres critiques pour la simulation de son comportement thermique. En effet, ces 2 résistances thermiques (brasure et colle) sont souvent sous-estimées, ce qui mène à une sous-évaluation des températures atteintes par le système, ce qui est responsable de la majorité des problèmes de fiabilité rencontrés sur les composants électroniques.

Les travaux présentés lors de la Partie II de ce manuscrit répondent ainsi à une réelle problématique industrielle et ont donné lieu à la publication de 3 articles de conférence [101]–[103] et d'un article à destination d'un journal scientifique [104].

Partie III. *Identification de paramètres thermiques à partir d'un champ surfacique transitoire de températures recueilli par mesures infrarouges*

L'optimisation de l'espace disponible sur une carte électronique a toujours été une des préoccupations majeures des concepteurs de systèmes électroniques. La miniaturisation des composants au cours des dernières décennies a permis une densification toujours plus accrue des faces des cartes électroniques. Cependant, du fait des procédés de fabrication et d'assemblage, la miniaturisation des composants a atteint une certaine limite de nos jours.

Ainsi, les concepteurs de cartes électroniques investiguent progressivement la possibilité d'utiliser non plus seulement les faces de ces dernières, mais également leurs volumes pour placer les différents composants nécessaires à la réalisation des fonctions électroniques toujours plus nombreuses de ces systèmes, ce qui augmenterait drastiquement les contraintes thermiques qui leur sont appliquées. D'où le besoin pour les concepteurs de mettre au point des méthodes leur permettant de vérifier certains paramètres critiques sur le comportement thermique des cartes électroniques et ainsi minimiser le risque de défaillance. De plus, comme cela a été mentionné, l'utilisation grandissante de composants COTS pour réduire les coûts de conception va dans cette direction. En effet, des méthodes de vérification de certains paramètres pris en compte dans l'élaboration de leur DTM peuvent s'avérer extrêmement utiles afin de s'assurer que le comportement thermique simulé du composant est bien en accord avec la réalité.

Pour cela, la mise en place d'une procédure d'inversion est nécessaire, ce qui passe par l'implémentation d'un modèle thermique direct comme nous le verrons par la suite. Néanmoins, avant cela, il apparaît essentiel de présenter en détail ce qu'est un problème inverse.

III.1. Positionnement du problème

Comme nous l'avons vu dans la Partie I, la température joue un rôle prépondérant sur la durée de vie des systèmes électroniques, il est de ce fait primordial de maîtriser l'ensemble de leurs paramètres thermiques. Dans certains cas d'application, à savoir les composants COTS, les industriels disposent de cartes électroniques dont ils ne connaissent pas exactement la composition. Il est alors important pour eux de définir quelles sont les positions des éléments dissipant de la chaleur d'une part, mais également quelles sont les puissances dissipées afin de mieux prévoir le comportement thermique final du système.

De plus, de nos jours, certaines cartes électroniques possèdent même des composants intégrés dans leur volume comme cela a été présenté au chapitre I.5.4. Les composants pouvant ainsi non plus seulement être positionnés en surface, mais également dans le volume des cartes électroniques, il devient donc nécessaire aux industriels de définir des méthodes volumiques de détection de ces sources de chaleur.

Afin de pouvoir effectuer l'identification de ces sources thermiques, le développement d'un modèle direct basé sur la méthode des volumes finis fut requis, permettant la génération des données nécessaires à l'application des méthodes inverses et donc à l'identification des positions et de l'évolution temporelle des puissances dissipées par les composants d'une carte électronique.

Dans un premier temps, l'étude sera menée sur des données numériques afin d'établir de la faisabilité d'une telle identification. Puis, dans un second temps, le processus d'identification sera appliqué à des données expérimentales relevées sur une réelle carte électronique.

Les travaux menés ici sont un développement de ceux menés par S. Vintrou [1] qui s'est attaché à l'identification de sources de chaleur surfaciques par inversion de mesures thermiques sur la face opposée [105].

Dans notre étude, nous identifierons des sources dans le volume d'une carte électronique, en ajoutant une dimension supplémentaire à la position des sources de chaleur, celle suivant l'épaisseur de la carte, et ceci à partir des mesures de températures effectuées en surface. Nous verrons qu'en raison du problème de sensibilité, il est indispensable d'effectuer des mesures de températures sur les deux faces de la carte électronique (afin d'identifier la position selon la profondeur).

III.2. Problème inverse

Ce développement est consacré à la présentation des différents outils développés pour identifier les sources de chaleur au sein d'une carte électronique, qu'elles soient en surface ou dans le volume. Les différentes méthodologies utilisées lors de cette procédure d'inversion sont détaillées.

III.2.1. Définition

Avant d'aborder la notion de problème inverse, il est essentiel d'établir de manière précise le problème direct associé. En effet, la résolution d'un problème inverse dépend de la parfaite définition du problème direct. En ce qui concerne le problème de conduction de la chaleur, plusieurs informations cruciales sont nécessaires pour résoudre le problème direct, telles que :

- les équations qui gouvernent le phénomène physique (le modèle),
- la forme géométrique de la structure d'étude,
- les propriétés physiques du modèle (comme la conductivité thermique, la capacité thermique massique et la masse volumique des matériaux de la structure),
- les conditions aux limites appliquées aux surfaces (la température, le flux de chaleur ou le coefficient de convection),
- les sources de chaleur (en surface et/ou dans le volume),
- les conditions initiales.

À partir de ces données, il est possible de déterminer le champ de température et les flux de chaleur s'établissant au sein de la structure étudiée.

La Figure III.1 illustre la résolution d'un problème direct, pour lequel ses entrées sont définies par un ensemble appelé E, qui à travers un modèle physique M, conduisent à la génération des données notées R (les résultats).

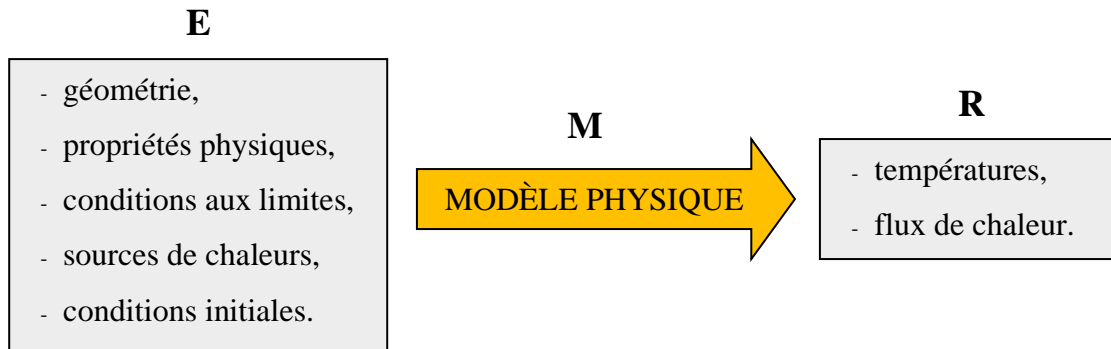


Figure III.1 : Schéma de principe d'un problème direct

Ainsi, si l'une des informations de l'ensemble E est manquante, le problème direct ne peut être résolu. Dans ce cas, la résolution se fait dans l'autre sens, c'est-à-dire en partant de mesures de températures à différents instants et positions sur la structure investiguée. À partir de ces mesures, qui représentent les résultats du problème direct, il devient alors possible par la résolution du problème inverse de déterminer les grandeurs manquantes de l'ensemble E. Ces problèmes inverses peuvent être classés en fonction de la nature des données manquantes d'une part, et d'autre part du type d'informations disponibles.

III.2.2. Classification

Les divers types de problèmes inverses sont classifiés en fonction des informations supplémentaires accessibles à l'expérimentateur, une classification fréquemment utilisée dans le contexte des problèmes d'inversion thermique.

III.2.2.1. Problèmes d'inversion de mesures

Pour ce type de problème inverse, l'une des inconnues de l'ensemble E est déduite des observations réalisées sur le système étudié, à savoir des mesures des grandeurs du champ de sortie du modèle direct. Plusieurs catégories de problèmes d'inversion de mesures peuvent être distinguées selon la nature de l'inconnue à déterminer :

- Les problèmes de reconstitution de l'état initial, aussi appelés "problèmes rétrogrades," visent à retrouver la distribution de température à un moment donné à partir des observations ultérieures du champ de température. Ces problèmes sont mal posés et nécessitent une régularisation pour être résolus.

- Les problèmes d'estimation des conditions limites ou des sources de chaleur sont courants en inversion thermique. Ils ont pour objectif de déterminer une condition surfacique ou une source volumique non mesurables directement. Plusieurs techniques sont développées pour ces problèmes, adaptées notamment à la géométrie du système (unidimensionnelle ou multidimensionnelle).
- Les problèmes d'estimation des formes de domaines cherchent à identifier la forme de la structure d'étude, comme la détermination de l'interface entre solides ou d'une frontière libre dans un processus de changement de phase. L'identification de défauts dans un matériau par le biais de contrôles non destructifs entre également dans cette catégorie.
- Les problèmes d'estimation de paramètres concernent la détermination de propriétés intrinsèques au système d'étude, telles que la capacité thermique massique, la conductivité thermique, la masse volumique, ou des paramètres de surface liés au matériau étudié, comme les résistances thermiques de contact.

Dans la pratique, il est fréquent que ces différents types de problèmes inverses se superposent, ce qui complexifie leurs résolutions. En effet, les expérimentateurs sont souvent confrontés à une combinaison de ces problèmes pour remonter à leurs inconnues.

III.2.2.2. Problèmes de commande

La principale difficulté de ce type de problème inverse réside dans la garantie de l'existence d'une solution. Contrairement aux problèmes d'inversion de mesures, les résultats du modèle (ensemble R) ne sont pas basés sur des mesures réelles du système, mais plutôt sur un résultat prédéfini que l'on souhaite obtenir en manipulant les variables d'entrée du problème. Par exemple, on peut chercher à obtenir un champ de température spécifique et déterminer les conditions limites à imposer au système pour l'atteindre. Ces problèmes peuvent être apparentés à des problèmes d'automatisation, et les méthodes de résolution sont similaires à celles utilisées pour les problèmes d'inversion de mesures, dans lesquels une solution approximative est recherchée.

III.2.2.3. Problèmes de conception optimale d'expériences

L'objectif de ces problèmes est de déterminer les conditions optimales d'une expérience afin d'améliorer les résultats de l'inversion. Cela implique l'optimisation des caractéristiques du dispositif expérimental, y compris des paramètres géométriques, du choix des matériaux et du protocole expérimental, tout comme l'amplitude des variations temporelles des conditions aux limites du système, lors de la conception de l'expérience.

III.2.3. Expression

Le problème inverse revient à comparer les sorties \mathbf{Y} calculées par le modèle direct (représenté par l'opérateur $\bar{\mathbf{S}}$ tel que $\mathbf{Y} = \bar{\mathbf{S}} \cdot \boldsymbol{\beta}$) à celles mesurées $\tilde{\mathbf{Y}}$. La solution minimisant la différence entre ces deux grandeurs sera la quasi-solution choisie. L'écart entre les valeurs calculées et les valeurs mesurées est alors noté $\boldsymbol{\varepsilon}$.

$$\boldsymbol{\varepsilon} = \mathbf{Y} - \tilde{\mathbf{Y}} \quad (\text{III.1})$$

Afin de minimiser cet écart, l'utilisation d'une norme est requise. Le problème inverse dépend en général du choix de cette norme. La norme $\|x\|$ d'un vecteur x à N composantes, utilisée dans la plupart des résolutions de problèmes inverses est définie par le produit scalaire $x^T x$.

$$\|x\| = x^T x = \sum_{i=1}^N x_i^2 \quad (\text{III.2})$$

En appliquant cette norme à $\boldsymbol{\varepsilon}$, la grandeur à minimiser obtenue dépend ainsi du vecteur paramètre $\boldsymbol{\beta}$ recherché. Cette grandeur s'écrit sous la forme suivante :

$$J(\boldsymbol{\beta}) = \|\mathbf{Y} - \tilde{\mathbf{Y}}\|^2 \quad (\text{III.3})$$

Soit en reprenant l'expression de \mathbf{Y} en fonction des paramètres, cela donne :

$$J(\boldsymbol{\beta}) = \|\bar{\mathbf{S}}\boldsymbol{\beta} - \tilde{\mathbf{Y}}\|^2 \quad (\text{III.4})$$

Le vecteur $\boldsymbol{\beta}$ minimisant cette relation sur les résidus sera appelé solution au sens des moindres carrés. Cette quasi-solution a été introduite pour palier aux problèmes liés à l'inexistence de la solution au sens strict, c'est-à-dire $\boldsymbol{\beta} = \bar{\mathbf{S}}^{-1} \cdot \mathbf{Y}$ [106]. La résolution du problème inverse consiste donc à minimiser la fonctionnelle $J(\boldsymbol{\beta})$. Cette fonction coût est définie sous forme matricielle par la relation suivante :

$$J(\boldsymbol{\beta}) = [\bar{\mathbf{S}}\boldsymbol{\beta} - \tilde{\mathbf{Y}}]^T [\bar{\mathbf{S}}\boldsymbol{\beta} - \tilde{\mathbf{Y}}] \quad (\text{III.5})$$

La recherche de quasi-solutions par minimisation de la fonctionnelle $J(\boldsymbol{\beta})$, si le vecteur de sortie \mathbf{Y} est un vecteur à N_m composantes, peut s'écrire sous la forme d'une somme :

$$J(\boldsymbol{\beta}) = \sum_{i=1}^{N_m} (Y_i - \tilde{Y}_i)^2 \quad (\text{III.6})$$

Dans un cas plus général où les mesures sont discrètes en temps et en espace, la fonctionnelle résiduelle à minimiser s'écrit :

$$J(\boldsymbol{\beta}) = \sum_{j=1}^{N_n} \sum_{i=1}^{N_m} (Y_{i,j} - \tilde{Y}_{i,j})^2 \quad (\text{III.7})$$

Où N_m représente le nombre de points de mesures, et N_n le nombre de mesures en fonction du temps. La résolution du problème inverse consiste donc à trouver le vecteur des paramètres inconnus qui minimise cette double somme. Dans le cas où les mesures peuvent être considérées comme des fonctions continues en temps, cette formulation peut être remplacée par une expression continue où le terme de sommation sur le temps est remplacé par un terme intégral.

La minimisation de $J(\boldsymbol{\beta})$ amène à un système d'équations à résoudre représenté par l'opérateur $\bar{\mathbf{A}}$. La dérivation de la grandeur précédente, en (III.7), par rapport aux paramètres p recherchés permet d'obtenir pour chacun d'entre eux :

$$\sum_{j=1}^{N_n} \sum_{i=1}^{N_m} \frac{\partial Y_{i,j}}{\partial \beta_p} (Y_{i,j} - \tilde{Y}_{i,j}) = 0 \quad (\text{III.8})$$

Ce qui peut se représenter sous la forme du système matriciel suivant :

$$\bar{A}\boldsymbol{\beta} = \mathbf{B} \quad (\text{III.9})$$

Si le problème est linéaire, c'est-à-dire que l'opérateur \bar{A} est indépendant du vecteur $\boldsymbol{\beta}$ (le terme $\frac{\partial Y_{i,j}}{\partial \beta_p}$ est alors indépendant de β_p), la minimisation de $J(\boldsymbol{\beta})$ peut être réalisée par inversion directe du système. En revanche, si le problème n'est pas linéaire, ce qui est le cas pour de nombreux problèmes d'inversion en thermique, l'appel à des algorithmes de résolution non linéaire est nécessaire.

III.2.4. Application à des problèmes de conduction de la chaleur

Avoir une sensibilité accrue aux variations des grandeurs recherchées est crucial pour une inversion efficace. En d'autres termes, il est essentiel que les données supplémentaires réagissent de manière significative aux changements des paramètres que l'on cherche à déterminer. Cependant, le caractère diffusif de l'équation de la chaleur représente un obstacle majeur à la résolution des Problèmes Inverses de Conductivité Thermique (IHCP : inverse Heat Conduction Problem). Ce phénomène de diffusion de la chaleur dans un milieu solide est souvent illustré par l'amortissement et le déphasage des réponses en température d'un mur semi-infini soumis à une excitation sinusoïdale dans le temps [107], [108].

Dans un contexte unidimensionnel, ce phénomène est déjà problématique, mais il devient encore plus complexe en deux et trois dimensions. Combiné à l'imperfection des mesures (bruit de mesure), ce phénomène constitue probablement l'une des principales raisons pour lesquelles les IHCP sont des problèmes mal posés.

Les problèmes mal posés se caractérisent par plusieurs aspects :

- Non-unicité de la solution : Cette propriété découle du caractère diffusif de l'équation de conduction. Afin d'éviter que le problème inverse devienne trop mal posé, les mesures doivent être prises à des points où les sensibilités aux inconnues sont significatives compte tenu du bruit de mesure. Le positionnement des points de mesure doit être soigneusement choisi lorsque cela est possible.

- Instabilité de la solution : Cette instabilité se manifeste par des fluctuations voire une divergence de la solution. Si de petites perturbations sur les données entraînent des variations importantes dans la solution obtenue, le problème inverse est considéré comme instable. Cette instabilité peut être quantifiée par le conditionnement de la matrice $\bar{\bar{S}}$ dans la résolution du système matriciel associé :

$$cond(\bar{\bar{S}}) = \frac{\lambda_{max}(\bar{\bar{S}})}{\lambda_{min}(\bar{\bar{S}})} \quad (III.10)$$

Le conditionnement de la matrice $\bar{\bar{S}}$, représenté par le rapport entre la plus grande et la plus petite valeur propre de $\bar{\bar{S}}$, joue un rôle crucial. Un bon conditionnement, proche de 1, indique une stabilité accrue de la solution [109]. Pour atténuer les instabilités, une régularisation du système peut être employée.

Comme mentionné précédemment, les IHCP sont des problèmes mal posés, ce qui les rend hautement sensibles aux erreurs de mesure. Il est souvent impératif de stabiliser ces problèmes, et pour ce faire, on a recours à des méthodes de "régularisation". L'objectif de la régularisation est de réduire la sensibilité de la quasi-solution aux erreurs de mesure. Certaines méthodes de régularisation impliquent l'ajout d'informations a priori sur la solution. Cela est le cas pour les méthodes usuelles suivantes :

- les méthodes paramétriques et les méthodes de réduction par troncature de spectre ;
- les méthodes de régularisation sous contraintes ;
- la méthode de spécification de fonction de Beck : pas de temps futurs.

Les références [1], [108], [110], [111] peuvent être consultées pour plus de détails sur les différentes méthodes de régularisation existantes.

D'autres méthodes de régularisation ne nécessitent pas l'ajout d'informations sur la solution, ce qui est le cas des méthodes itératives.

III.2.5. Méthodes itératives de résolution

Dans le cas non linéaire, le critère de minimisation présenté précédemment n'est plus quadratique. Afin de résoudre ce système, un algorithme itératif doit être mis en œuvre. On définit alors une méthode de descente qui nécessite une initialisation du vecteur des inconnus $\boldsymbol{\beta}^0$, et qui intègre un algorithme permettant de générer une succession de vecteurs $\boldsymbol{\beta}^k$. L'objectif est alors de converger vers la solution optimale quand l'itération de calcul k augmente. On calcule ainsi une suite de vecteurs $\boldsymbol{\beta}^k$ tels que $J(\boldsymbol{\beta}^{k+1}) < J(\boldsymbol{\beta}^k)$.

Différentes techniques itératives de résolution des problèmes inverses non linéaires (Gauss Newton, Levenberg Marquardt, BFGS) peuvent être utilisées [112]–[114], tout comme la méthode par approche bayésienne [115].

Dans la suite de l'étude, nous utiliserons une méthode des gradients conjugués en utilisant la fonction adjointe. Cette méthode est adaptée à une identification d'un grand nombre de paramètres inconnus en limitant notamment le temps de calcul [116], [117].

À présent, voyons le modèle direct implémenté dans le cadre de cette étude avant de se projeter sur la procédure d'inversion à part entière définie lors de cette thèse.

III.3. Modèle direct

III.3.1. Structure d'étude

La Figure III.2 présente la structure d'étude, qui est un parallélépipède rectangle composé d'un matériau orthotrope, dont les dimensions suivant les 3 directions de l'espace sont L , W et H . Des transferts de chaleurs convectifs sont appliqués sur les 6 faces de la structure, avec un coefficient h_{conv} et une température ambiante T_a . De plus, une source de chaleur qui dissipe une puissance thermique P , dont les dimensions sont l_s , w_s et h_s suivant les 3 directions de l'espace est considérée au sein de la structure. Le centre de cette source est situé à l'emplacement (x_s, y_s, z_s) .

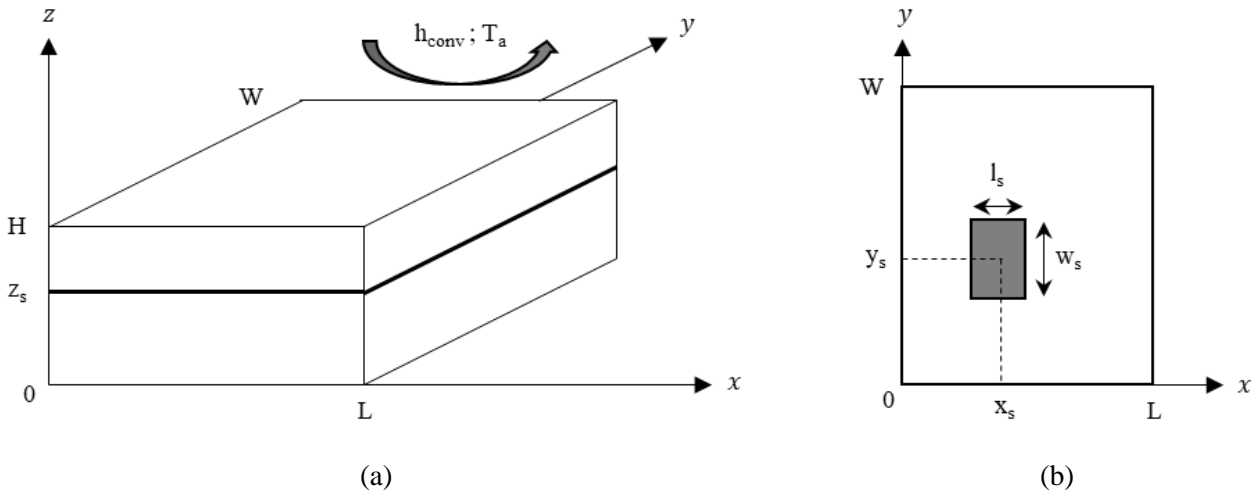


Figure III.2 : Schématisation 3D de la structure d'étude en (a) et dans le plan $z = z_s$ en (b)

III.3.2. Principe

Le comportement thermique de ce système est par conséquent solution de l'équation tridimensionnelle de la chaleur définie par la relation (III.11), pour un point $M(x, y, z)$ dans le domaine Ω dont les surfaces externes sont notées $\delta\Omega$.

$$\begin{cases} \rho \cdot c_p \cdot \frac{\partial T(M, t)}{\partial t} - \nabla(\lambda \cdot \nabla T(M, t)) - g(M, t) = 0 & ; \quad \forall M \in \Omega \\ \lambda \cdot \nabla T(M, t) \cdot n + h_{conv} \cdot (T(M, t) - T_a) = 0 & ; \quad \forall M \in \delta\Omega \\ T(M, 0) = T_a & ; \quad \forall M \in \Omega \end{cases} \quad (\text{III.11})$$

Pour des raisons de facilité d'implémentation et d'accès aux différents paramètres thermiques du modèle, tels que les flux de chaleur échangés ou les générations volumiques de chaleur, une méthode des volumes finis est choisie pour résoudre le problème direct.

III.3.3. Méthode des volumes finis

On considère dans cette étude qu'aucune information a priori sur la structure investiguée n'est disponible, à savoir que ce soit sur la localisation, les dimensions ou l'évolution temporelle de la puissance dissipée par la source de chaleur. Ainsi, le maillage défini pour la structure d'étude est une grille cartésienne régulière.

Le modèle aux volumes finis (MVF) est obtenu en suivant les étapes suivantes :

- intégrer la première équation du système (III.11) sur tout le volume du domaine Ω ;
- séparer les différents termes de cette intégrale ;
- appliquer le théorème de Green-Ostrogradski au membre adéquat pour le transformer en une intégrale de surface ;
- utiliser la deuxième équation du système (III.11) pour remplacer cette dernière.

Ceci conduit à l'obtention du système matriciel (III.12) ci-dessous :

$$\overline{\overline{Cap}} \cdot \dot{\mathbf{T}} = \overline{\overline{K}} \cdot \mathbf{T} + \overline{\overline{B_f}} \cdot \mathbf{F} + \overline{\overline{B_g}} \cdot \mathbf{G} \quad (\text{III.12})$$

Où \mathbf{T} est le vecteur d'état contenant les températures de tous les nœuds de maillage de la structure d'étude, tandis que $\dot{\mathbf{T}}$ fait référence à sa dérivée temporelle. La matrice $\overline{\overline{Cap}}$ est une matrice diagonale qui renferme les capacités thermiques en chaque nœud. Elle est donc égale au produit $\rho \cdot Cp \cdot v$. La matrice $\overline{\overline{K}}$ est celle des conductances thermiques, qui au vu du maillage adopté est une matrice heptadiagonale. Cette dernière est constituée de 6 diagonales se rapportant aux conductances thermiques vers les nœuds voisins, tandis que la diagonale principale constitue l'inverse de la somme des conductances thermiques résultantes et ceci pour chaque nœud du maillage de la structure. Autrement dit, pour chaque nœud, il s'agit de la somme des inverses des conductances thermiques conductives envers ses 6 voisins potentiels. En effet, pour les nœuds de surface, une ou plusieurs des conductances thermiques conductives sont remplacées par des conductances thermiques convectives.

Les matrices $\overline{\overline{B_f}}$ et $\overline{\overline{B_g}}$ sont appelées des matrices de commande, puisque ce sont simplement, à un facteur de surface ou de volume près, des matrices diagonales avec des 1 pour les éléments de maillage où une excitation thermique est appliquée et 0 si ce n'est pas le cas. Les indices f et g font respectivement référence aux flux de chaleur (en surface) et aux générations thermiques (dans le volume). Le vecteur \mathbf{F} contient ainsi les excitations thermiques en surface, tandis que le vecteur \mathbf{G} contient les excitations thermiques dans le volume, tous deux exprimés en watts. Pour assurer la stabilité du modèle numérique, des schémas implicites sont utilisés pour exprimer ces 2 derniers termes de ce système matriciel.

De plus, l'application de l'approximation (III.13) sur la dérivée temporelle des températures, associée à une discrétisation temporelle $t_n = n \cdot \Delta t$, conduit à l'émergence d'un nouveau système matriciel linéaire défini par la relation (III.14). L'implémentation de ce dernier est réalisée via le logiciel de calcul MATLAB.

$$\dot{\mathbf{T}} = \frac{\mathbf{T}_{n+1} - \mathbf{T}_n}{\Delta t} ; \quad \forall n \in \llbracket 0, N_n \rrbracket \quad (\text{III.13})$$

$$(\overline{\overline{Cap}} - \Delta t \cdot \overline{\overline{K}}) \cdot \mathbf{T}_{n+1} = \overline{\overline{Cap}} \cdot \mathbf{T}_n + \Delta t \cdot (\overline{\overline{B_f}} \cdot \mathbf{F}_{n+1} + \overline{\overline{B_g}} \cdot \mathbf{G}_{n+1}) \quad (\text{III.14})$$

Ainsi, ce modèle numérique aux volumes finis permet de simuler le comportement thermique transitoire de la structure d'étude. Il permet notamment de calculer le vecteur des températures \mathbf{T} à chaque pas de temps n , lorsque des excitations thermiques de type flux et/ou génération volumique sont appliquées. Ce modèle numérique permet également de prendre en compte les transferts de chaleur convectifs sur chacune des faces de la structure, mais uniquement homogène, ce qui constitue une limitation potentielle.

De plus, on note qu'il est possible de définir un empilement unidimensionnel de matériau suivant l'axe z de la structure pour être en accord avec la constitution du PCB d'une réelle carte électronique.

On remarque que pour le problème direct, les inconnus sont les températures \mathbf{T} , tandis que les sources de chaleur \mathbf{F} et \mathbf{G} sont considérées comme connues. Au contraire, le problème inverse consiste à considérer le comportement thermique \mathbf{T} du système étudié comme connu (au moins à certains endroits), alors que les excitations thermiques \mathbf{F} et/ou \mathbf{G} sont inconnues.

Pour réaliser la procédure d'inversion, la mise en place d'une méthode de minimisation est requise comme cela sera vu par la suite.

III.3.4. Hypothèses

On remarque que dans leur conception, l'épaisseur H d'une carte électronique est toujours bien plus faible que ces 2 autres dimensions L et W . Ainsi, les transferts de chaleur par convection sur les 4 faces des côtés de la structure d'étude sont négligés, celles-ci sont considérées adiabatiques. En revanche, un transfert de chaleur convectif homogène avec un coefficient h_{conv} est appliqué sur les 2 autres faces (celles en $z = 0$ et $z = H$).

De plus, bien que la procédure d'inversion définie au chapitre suivant soit introduite sur une seule source de chaleur, le processus d'identification peut traiter des problèmes à plusieurs sources de chaleur tant que celles-ci sont situées dans le plan $z = z_s$, comme nous le verrons par la suite avec un cas test « multi sources ».

III.4. Procédure d'inversion

Comme cela a déjà été mentionné, la procédure d'inversion présentée dans cette thèse est destinée à l'identification de sources de chaleur au sein du volume d'un système (puce « encastrée » dans une carte électronique par exemple). Ainsi, les inconnus du modèle direct (III.14) sont les vecteurs \mathbf{G} des générations volumiques de chaleur à chaque pas de temps n , tandis que tous les autres termes sont considérés connus. La procédure d'inversion doit par conséquent estimer à chaque pas de temps le vecteur \mathbf{G}^n qui reprend les puissances thermiques volumiques appliquées en chaque nœud du maillage de la structure d'étude. Le vecteur colonne $\boldsymbol{\beta}$ des paramètres à identifier est alors défini par la relation suivante :

$$\boldsymbol{\beta} = [\mathbf{G}_1^T \quad \mathbf{G}_2^T \quad \dots \quad \mathbf{G}_n^T \quad \dots \quad \mathbf{G}_{N_n}^T]^T \quad (\text{III.15})$$

Pour réaliser l'estimation du vecteur $\boldsymbol{\beta}$, la minimisation de la grandeur $J(\boldsymbol{\beta})$ définie par la relation (III.7) doit être réalisée. Pour rappel, cette dernière représente la différence entre les données mesurées et celles calculées par le modèle direct.

On définit ainsi la matrice d'observation $\bar{\mathbf{C}}$ de taille N_m par N_T , où N_T fait référence au nombre total d'éléments de maillage de la structure d'étude et N_m au nombre de points de mesure, par l'expression ci-dessous.

$$\mathbf{Y}_n = \bar{\mathbf{C}} \cdot \mathbf{T}_n \quad (\text{III.16})$$

On rappelle que la procédure d'inversion doit être applicable à n'importe quelle carte électronique, ainsi aucune information préalable sur la localisation ou l'évolution temporelle de la puissance thermique dissipée de la source de chaleur n'est considérée.

Par conséquent, la discrétisation appropriée des dimensions spatiales et temporelle du paramètre $\boldsymbol{\beta}$ est une distribution régulière. De plus, pour la plupart des composants électroniques, leurs dimensions l_s et w_s sont généralement beaucoup plus petites que les dimensions L et W de la carte sur/dans laquelle ils sont positionnés. Ainsi, pour une estimation précise du paramètre $\boldsymbol{\beta}$, une discrétisation fine de la structure doit être définie, ce qui implique un grand nombre d'inconnus $G_{i,n}$, que l'on notera N_g dorénavant.

Dès lors, ces considérations mènent à utiliser une méthode itérative pour résoudre ce problème inverse, et particulièrement l'algorithme des gradients conjugués avec calcul de la variable adjointe. Comme susmentionné, son principal atout réside dans le calcul simplifié des sensibilités suivant chacun des inconnus du paramètre $\boldsymbol{\beta}$, ce qui permet d'économiser beaucoup de temps de calcul.

III.4.1. Algorithme des gradients conjugués

L'évaluation du minimum de la fonctionnelle $J(\boldsymbol{\beta})$ par la méthode des gradients conjugués consiste à calculer les termes de génération volumiques de chaleur \mathbf{G}^n et à les ajuster au fil des itérations, comme le montre la relation (III.17), afin que le champ des températures calculées par le MVF à partir de telles sollicitations thermiques concorde le plus possible avec les données d'entrée. Le scalaire α fait référence à la taille du pas de cet algorithme de descente, tandis que le vecteur \mathbf{d} contient ses directions.

$$\mathbf{G}_n^{k+1} = \mathbf{G}_n^k - \alpha_n^k \cdot \mathbf{d}_n^k \quad ; \quad \mathbf{G}_n^0 = 0 \quad (\text{III.17})$$

On notera $\nabla_G \mathbf{J}$, le gradient de la fonctionnelle $J(\boldsymbol{\beta})$ suivant les inconnus \mathbf{G} , γ le coefficient de conjugaison exprimé à l'aide de la formule de Polak-Ribiere [118], et enfin $\Delta \mathbf{Y}$ le vecteur des variations de température sur les points d'analyse (de mesure) causée par une perturbation \mathbf{d} des inconnus \mathbf{G} du problème inverse. Ainsi, à l'aide des relations ci-dessous, l'algorithme des gradients conjugués peut être exécuté.

$$\mathbf{d}_n^{k+1} = \nabla_G \mathbf{J}_n^{k+1} + \gamma_n^{k+1} \cdot \mathbf{d}_n^k \quad ; \quad \gamma_n^1 = 0 \quad ; \quad \mathbf{d}_n^0 = 0 \quad (\text{III.18})$$

$$\gamma_n^{k+1} = \frac{(\nabla_G \mathbf{J}_n^{k+1})^T \cdot (\nabla_G \mathbf{J}_n^{k+1} - \nabla_G \mathbf{J}_n^k)}{(\nabla_G \mathbf{J}_n^k)^T \cdot (\nabla_G \mathbf{J}_n^k)} \quad (\text{III.19})$$

$$\alpha_n^k = \frac{(\mathbf{Y}_n^k - \mathbf{Y}_n^*)^T \cdot (\Delta \mathbf{Y}_n^k(\mathbf{d}_n^k))}{(\Delta \mathbf{Y}_n^k(\mathbf{d}_n^k))^T \cdot (\Delta \mathbf{Y}_n^k(\mathbf{d}_n^k))} \quad (\text{III.20})$$

Cependant, étant donné le grand nombre d'inconnus pour une telle procédure d'inversion, l'utilisation des méthodes traditionnelles pour calculer les sensibilités du problème ($\nabla_G \mathbf{J}$) consommerait beaucoup de temps de calcul [119], c'est pourquoi l'approche par la méthode de l'état adjoint est choisie pour son évaluation.

III.4.2. Problème adjoint

Le principe de cette approche consiste à définir le lagrangien associé à la fonctionnelle du problème inverse, soit $J(\boldsymbol{\beta})$. La relation (III.21) présente une telle fonction dans une formulation intégrale pour plus de lisibilité. Le vecteur multiplicateur du lagrangien \mathcal{L} , est alors noté $\boldsymbol{\psi}$, avec les variables \mathbf{T} , \mathbf{G} et $\boldsymbol{\psi}$ considérées indépendantes.

$$\mathcal{L}(\mathbf{T}, \mathbf{G}, \boldsymbol{\psi}) = \int_{t_1}^{t_{N_n}} (\bar{\mathbf{C}} \cdot \mathbf{T} - \tilde{\mathbf{Y}})^2 \cdot dt + \int_{t_1}^{t_{N_n}} \boldsymbol{\psi}^T \cdot (\overline{\mathbf{C}ap} \cdot \dot{\mathbf{T}} - \bar{\mathbf{K}} \cdot \mathbf{T} - \overline{\mathbf{B}_f} \cdot \mathbf{F} - \overline{\mathbf{B}_g} \cdot \mathbf{G}) \cdot dt \quad (\text{III.21})$$

Or, d'après la relation (III.21), si \mathbf{T} est solution du modèle direct (III.12), pour tout $\boldsymbol{\psi}$ on a également que $\mathcal{L} = J$. De plus, à partir de l'expression de la différentielle totale du lagrangien (III.22), si le vecteur multiplicateur du lagrangien $\boldsymbol{\psi}$ est judicieusement choisi afin d'annuler la dérivée partielle de \mathcal{L} par rapport au vecteur température \mathbf{T} , et ceci pour toute perturbation ∂T , cela mène à la relation (III.23) ci-dessous.

$$d\mathcal{L} = \frac{\partial \mathcal{L}}{\partial \mathbf{T}} \cdot \partial T + \frac{\partial \mathcal{L}}{\partial \mathbf{G}} \cdot \partial G \quad (\text{III.22})$$

$$d\mathcal{L} = dJ = \frac{\partial \mathcal{L}}{\partial \mathbf{G}} \cdot \partial G = \nabla_G J \cdot \partial G \quad (\text{III.23})$$

Il apparait donc clairement qu'un tel champ $\boldsymbol{\psi}$ des multiplicateurs de Lagrange à appliquer sur chaque nœud de maillage de la structure d'étude, permet de remplacer le calcul des sensibilités $\nabla_G J$ par celui des dérivées partielles du lagrangien suivant les paramètres \mathbf{G} , ce qui est beaucoup plus facile d'un point de vue numérique comme le montre la relation suivante :

$$\nabla_G J = -\overline{\mathbf{B}_g}^T \cdot \boldsymbol{\psi} \quad (\text{III.24})$$

Cette approche permet donc de simplifier le calcul des sensibilités du problème inverse par une simple multiplication matricielle, à condition de trouver un champ $\boldsymbol{\psi}$ qui annule la dérivée partielle du lagrangien par rapport aux températures \mathbf{T} . Cela nécessite d'intégrer par partie le terme en $\dot{\mathbf{T}}$ dans la relation (III.21), avant d'exprimer la différentielle totale $d\mathcal{L}$ du lagrangien. Le terme au temps $t = 0$ issu de cette intégration par partie peut être annulé au vu des conditions aux limites appliquées au modèle direct (III.11), tandis que le terme au temps $t = t_{N_n}$ fournit l'état initial de la variable $\boldsymbol{\psi}$ étant donné que $\nabla_T \mathcal{L}$ doit être annulé pour toute perturbation ∂T .

Un réarrangement des autres termes conduit alors au système d'équations défini par la relation (III.25), pour lequel sa solution $\boldsymbol{\psi}$ annule la dérivée partielle de \mathcal{L} par rapport au vecteur température \mathbf{T} .

$$\begin{cases} \boldsymbol{\psi}(t_{N_n}) = 0 \\ \overline{\mathbf{C}}ap^T \cdot \boldsymbol{\psi} + \overline{\mathbf{K}}^T \cdot \boldsymbol{\psi} = 2 \cdot \overline{\mathbf{C}}^T \cdot (\overline{\mathbf{C}} \cdot \mathbf{T} - \tilde{\mathbf{Y}}) \quad ; \quad \forall t < t_{N_n} \end{cases} \quad (\text{III.25})$$

Ainsi, on remarque que l'état adjoint est solution d'un problème à rebours, c'est-à-dire commençant par l'état au temps final t_{N_n} . L'une des limites de cette méthode est donc qu'elle ne permet pas de résoudre des problèmes inverses en temps réel.

III.4.3. Procédure globale de minimisation

III.4.3.1. Algorithme des gradients conjugués avec calcul de la variable adjointe

La Figure III.3 présente les principales étapes de la procédure de minimisation par l'algorithme des gradients conjugués avec calcul de la variable adjointe définie précédemment.

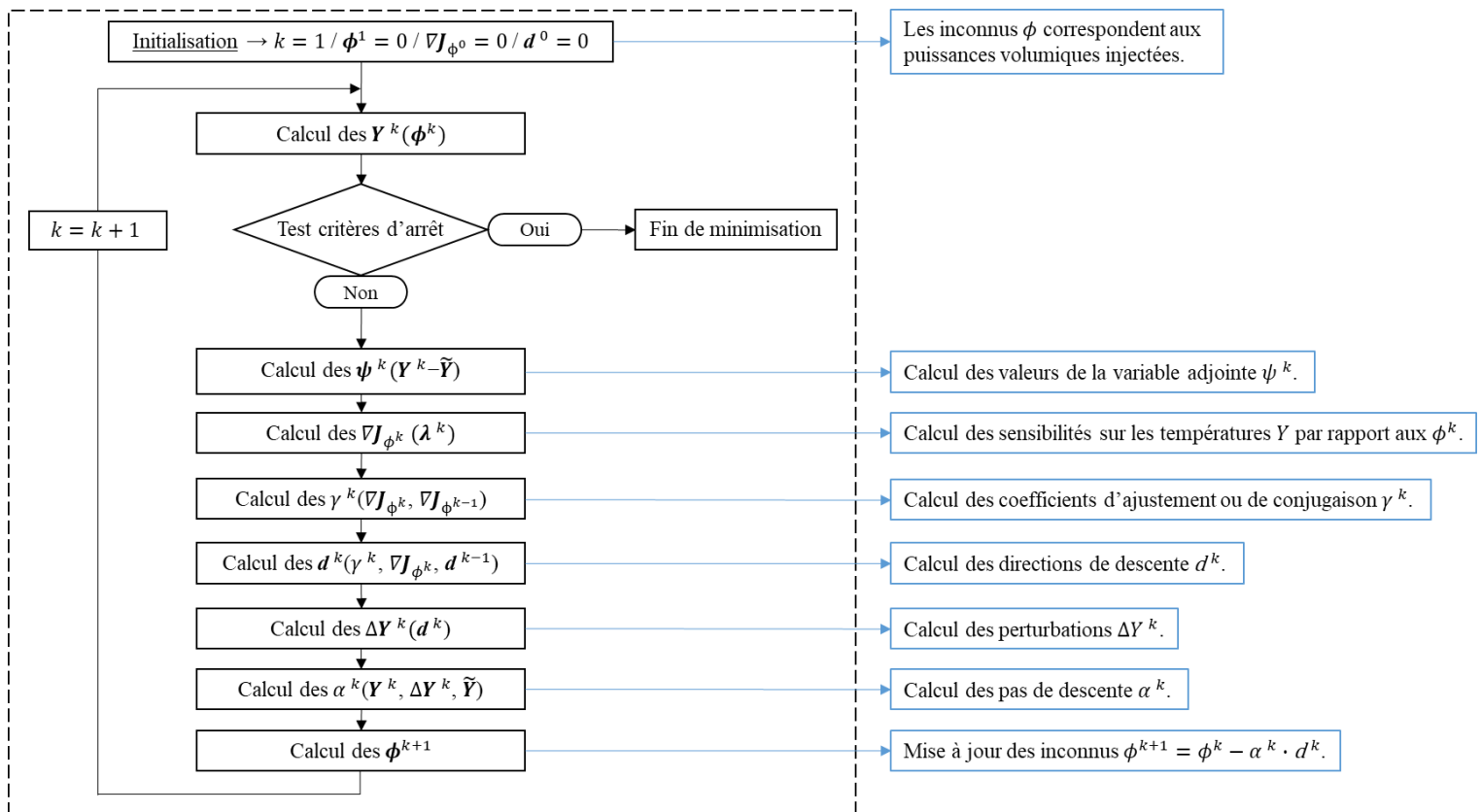


Figure III.3 : Algorithme des gradients conjugués avec calcul de la variable adjointe (GC)

Le développement de cette méthode est détaillée dans la littérature, on peut notamment citer l'article [120] qui traite de son implémentation, les références [1], [121]–[123] qui étudient son application à l'identification de flux de chaleur (en surface), la référence [124] qui explore l'identification de coefficients de convection thermique, les thèses [125], [126] qui étudient l'identification de différents paramètres thermiques, l'article [127] qui identifie la conductivité thermique et le flux de chaleur sur une géométrie 1D, la référence [128] qui identifie les coefficients de convection thermique et le flux de chaleur sur une géométrie 2D et enfin la thèse [129] qui examine son application à l'identification d'un flux de chaleur mobile.

Les critères d'arrêt de la procédure d'inversion choisis sont les suivants :

- Critère de Morozov :

Cette condition implique que l'écart entre les températures calculées \mathbf{Y}^k et les données d'entrée $\tilde{\mathbf{Y}}$ doit rester strictement supérieur à σ_0 celui du bruit de mesure des données en entrée de la procédure d'inversion [130], comme le montre la relation suivante :

$$\sigma_0 < \sigma = \sqrt{\frac{\sum_{n=1}^{N_n} (\mathbf{Y}_n - \mathbf{Y}_n^*)^2}{N_n \cdot N_m}} \quad (\text{III.26})$$

- Maximum d'itération :

Pour la méthode des gradients conjugués, le nombre maximal d'itérations est généralement donné dans la plupart des travaux en tant que nombre de paramètres à identifier [131].

On rappelle que la procédure d'inversion développée dans cette thèse a pour objectif d'être appliquée à l'identification de source de chaleur au sein de cartes électroniques. Ainsi, compte tenu de leurs épaisseurs H très faibles, les seules mesures de températures réalistes sont sur les 2 « grandes » faces, à savoir celles en $z = 0$ et $z = H$ en reprenant les notations de la Figure III.2. Après de nombreux essais, il apparaît clairement que pour identifier la position suivant l'axe z de la source de chaleur, les températures de ces 2 faces sont nécessaires.

Ainsi, la matrice d'observation définie par la relation (III.16) est implémentée de sorte qu'elle sélectionne les températures de ces 2 faces à partir des résultats de simulation du modèle direct sur tous les éléments de maillage.

Par ailleurs, ces différents tests ont aussi rapidement mis en évidence que la zone de recherche devait être réduite. En effet, dans un premier temps, tout le volume de la structure a été considéré comme zone de recherche des inconnus, à savoir des termes de génération volumique de chaleur. Il en résulte qu'une estimation correcte de la localisation de la source dans le plan (xy) est réalisée, mais ceci avec une moyenne sur toute l'épaisseur H de la structure des puissances thermiques volumiques identifiées.

Ainsi, l'utilisation de l'algorithme des gradients conjugués avec calcul de la variable adjointe comme procédure d'inversion, avec pour zone de recherche tout le volume de la structure, ne permet pas d'identifier la position z_s de la source de chaleur. Pour pallier ce problème, la stratégie utilisée consiste à restreindre la zone de recherche des inconnus à un seul plan (xy) dont la position suivant l'axe z est z_s .

On note que de nos jours, au vu des cartes électroniques avec des composants encastres disponibles sur le marché, ceci ne constitue pas une limitation majeure. En effet, pour la majorité d'entre elles, les composants sont situés dans le même plan (xy) .

De plus, l'épaisseur h_s de la source de chaleur s'avère également impossible à identifier, comme cela était pressenti par l'analyse des études de sensibilité sur les différents paramètres caractéristiques de celle-ci, visible dans l'Annexe D.

Cette restriction de la zone de recherche implique de définir une matrice notée $\overline{\overline{P_{inv}}}$ de taille N_T par N_G , où N_G est le nombre d'inconnus du problème inverse, autrement dit de puissances volumiques à estimer dans le plan de recherche, ceci afin de remplacer la matrice $\overline{\overline{B_g}}$ que ce soit dans le modèle direct ou la procédure d'inversion. Cette nouvelle matrice $\overline{\overline{P_{inv}}}$ relie le plan z_s où sont appliquées les puissances thermiques volumiques inconnues à tout le volume de la structure étudiée.

Cependant, bien que la réduction de la zone de recherche des inconnus à un seul plan (xy) réduit considérablement leur nombre, un nouveau paramètre à identifier apparaît, à savoir la position z_s de ce plan.

III.4.3.2. Couplage des procédures de minimisation

L'originalité de la procédure d'inversion définie dans cette thèse est qu'elle combine une minimisation par l'algorithme des gradients conjugués avec calcul de la variable adjointe avec une fonction usuelle de minimisation à une seule variable, à savoir « fminbnd » de la bibliothèque MATLAB. Ces algorithmes de minimisation permettent respectivement d'identifier les puissances thermiques volumiques à appliquer dans le plan z_s et la position de ce dernier, dans le but de minimiser l'écart entre les températures calculées par le MVF avec de telles sollicitations thermiques sur les faces analysées (Y) et les températures mesurées (\tilde{Y}).

Par conséquent, l'ensemble de la procédure d'inversion utilisée par la suite, visant à identifier l'emplacement et la puissance thermique dissipée d'une source de chaleur dans le volume d'un système, est présentée par la Figure III.4.

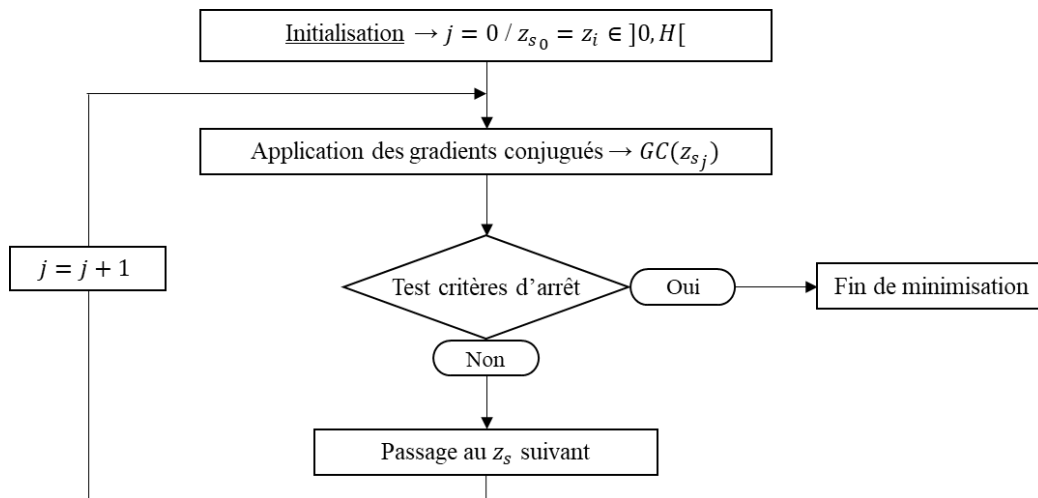


Figure III.4 : Procédure d'inversion globale

On utilise comme critère d'arrêt pour cette fonction de minimisation unidimensionnelle le même que celui défini par la relation (III.26) pour l'algorithme des gradients conjugués avec calcul de la variable adjointe (noté GC).

Cependant, le couplage de ces deux procédures de minimisation nous oblige à définir un 2^e critère d'arrêt pour l'algorithme des gradients conjugués. En effet, la zone de recherche (le plan $z = z_s$) peut dorénavant être suffisamment éloigné de sa réelle position pour que l'algorithme des gradients conjugués ne converge pas vers une solution qui satisfait le critère d'arrêt de Morozov. Ainsi, on définit un nouveau critère d'arrêt basé sur la stagnation de la solution au fils des itérations.

On note que le critère d'arrêt sur le nombre maximum d'itérations finirait par être satisfait, néanmoins étant donné le grand nombre d'inconnus, cela nécessiterait un temps de calcul extrêmement important, d'où l'introduction de ce nouveau critère d'arrêt. Ce dernier impose que la variation entre la valeur σ de la relation (III.26) à l'itération k et celle à l'itération $k - 5$ soit inférieure à 0.1%.

De plus, comme susmentionné, l'épaisseur h_s de la source n'est pas identifiable par inversion, autrement dit n'est pas identifiable à partir des données accessibles sur les systèmes d'étude, à savoir uniquement les températures des faces en $z = 0$ et $z = H$ d'une carte électronique. Ainsi, l'épaisseur Δz des éléments de maillage est considérée comme épaisseur des sources de chaleur recherchées par la procédure d'inversion.

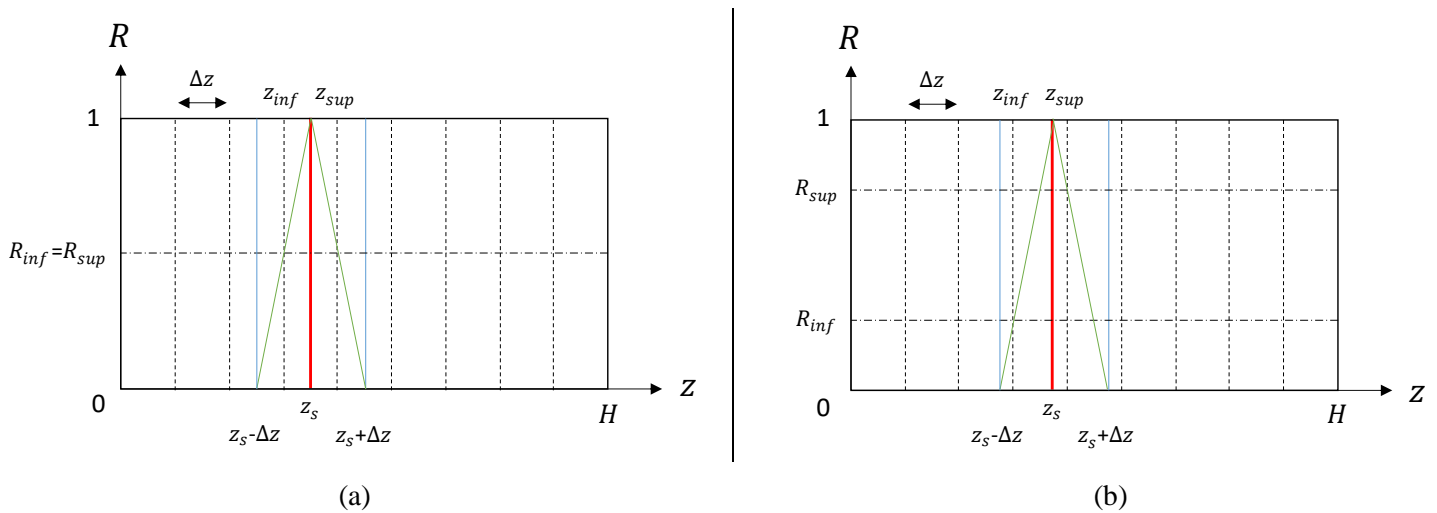


Figure III.5 : Principe de construction de la matrice $\overline{P_{inv}}$ de la procédure d'inversion, pour z_s tombant sur un nœud de maillage (a) et dans le cas général (b)

La Figure III.5 ci-dessus présente le principe de construction de la matrice $\overline{P_{inv}}$ définie précédemment.

En effet, la fonction de minimisation « fminbnd » s'exécute sur une plage de recherche continue, à savoir sur l'intervalle $]\Delta z/2, H - (\Delta z/2)[$. Ainsi, la matrice $\overline{P_{inv}}$ doit, en plus de sélectionner les éléments de maillage sur lesquels vient s'appliquer les puissances volumiques identifiées par l'algorithme des gradients conjugués, adapter le paramètre z_s donné par cette fonction de minimisation unidimensionnelle au maillage de la structure d'étude. À partir de la valeur du paramètre z_s , on calcule alors les 2 rapports R_{inf} et R_{sup} à prendre en compte lors de la construction de la matrice $\overline{P_{inv}}$. Cette dernière est donc une matrice creuse venant sélectionner les éléments de maillage des 2 plans les plus proches du plan $z = z_s$.

Partie III - III.5. Identification de sources de chaleur dans le volume d'une carte électronique à partir de simulations numériques

On remarque que le cas (a) de la Figure III.5 ne se produit jamais dans la pratique (excepté lors de l'initialisation), donc on retrouve bien l'identification d'une source de chaleur dont l'épaisseur est Δz .

À présent, cette procédure d'identification d'une source de chaleur dans le volume d'une structure a été appliquée à différents cas tests numériques.

III.5. Identification de sources de chaleur dans le volume d'une carte électronique à partir de simulations numériques

Les inversions de mesures issues de simulations numériques ont pour but d'analyser le comportement de la procédure d'inversion mise en place précédemment et de s'assurer de sa faisabilité. En effet, nous maîtrisons de la sorte tous les paramètres et connaissons à fortiori la solution exacte du problème inverse. Ainsi, les cas tests investigués ci-dessous sont définis de façon à s'approcher le plus possible des inversions qu'on sera amené à traiter par la suite sur des mesures expérimentales.

III.5.1. Présentation du système d'étude

Le Tableau III.1 expose les dimensions, les propriétés du matériau et les conditions ambiantes considérées pour ce cas d'étude numérique, ceci en se basant sur les notations de la Figure III.2.

Tableau III.1 : Dimensions, propriétés des matériaux et conditions ambiantes de la structure d'étude

L	W	H	λ_x	λ_z	ρ	Cp	h_{conv}	T_a
100	100	2	35	1.5	2500	750	10	0

On note que l'on prend en compte un matériau orthotrope pour se rapprocher le plus possible des propriétés thermiques du PCB d'une carte électronique.

III.5.1.1. Unique source de chaleur

Le Tableau III.2 reprend les caractéristiques de la source thermique considérée pour les 3 premiers cas tests de cette étude numérique, à savoir sa position, ses dimensions, sa géométrie et la puissance dissipée.

Tableau III.2 : Caractéristiques de la source thermique pour différents cas tests

cas	x_s	y_s	z_s	l_s	w_s	h_s	P	type source
1	50	50	1.2	20	20	0.1	5	parallélépipède rectangle
2	30	70	1.2	20	20	0.1	5	parallélépipède rectangle
3	30	70	1.2	20	20	0.1	5	cylindre

III.5.1.2. Plusieurs sources de chaleur

Comme pour le Tableau III.2 ci-dessus, le Tableau III.3 présente les caractéristiques des 8 sources thermiques considérées pour ce quatrième cas test de cette étude numérique, un cas test avec donc plusieurs sources de chaleur.

Tableau III.3 : Caractéristiques des sources thermiques pour un cas test à plusieurs sources de chaleur

n° source	x_s	y_s	z_s	l_s	w_s	h_s	P	type
1	25	20	1.2	30	20	0.1	5	parallélépipède rectangle
2	20	80	1.2	20	20	0.1	8	parallélépipède rectangle
3	25	50	1.2	15	15	0.1	4	cylindre
4	60	45	1.2	15	15	0.1	4	cylindre
5	60	65	1.2	15	15	0.1	3	cylindre
6	60	85	1.2	15	15	0.1	3	cylindre
7	75	20	1.2	20	20	0.1	6	parallélépipède rectangle
8	85	65	1.2	15	50	0.1	4	parallélépipède rectangle

La Figure III.6 schématise quant à elle le positionnement des 8 sources thermiques dans le plan $z = z_s$ de la structure d'étude.

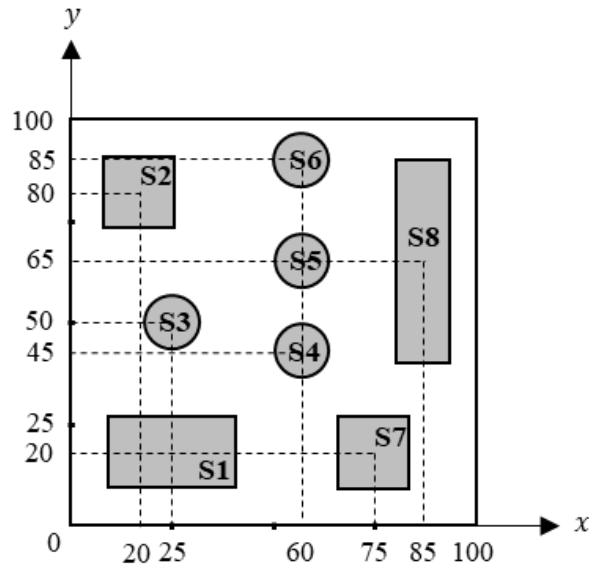


Figure III.6 : Schématisation de la répartition dans le plan $z = z_s$ des sources thermiques du cas test à plusieurs sources de chaleur

Ainsi, 4 cas tests sont considérés lors de cette étude numérique de la procédure d'inversion, avec des formes de sources et des puissances thermiques dissipées habituellement observées sur toute carte électronique. Afin de s'affranchir d'un maillage extrêmement fin pour les températures des faces analysées, autrement dit d'un nombre de paramètres d'inversion très important et donc d'une procédure d'inversion extrêmement lourde, les dimensions des sources comparées à celles des composants électroniques ont volontairement été augmentées.

III.5.2. Les données d'entrée de la procédure d'inversion

Dans le but de décorréliser la génération des données d'entrée de la procédure d'inversion, à savoir des températures des faces en $z = 0$ et $z = H$ du système investigué, avec celles générées lors du processus d'inversion par le MVF, celles-ci sont simulées à l'aide du logiciel COMSOL Multiphysics (version 5.6). Pour une puissance thermique dissipée constante dans le temps, la simulation est réalisée sur 15 secondes après l'injection de la puissance, tandis que pour une puissance dissipée variable dans le temps, des profils de températures de 60 secondes sont considérés comme données d'entrée de la procédure d'inversion.

III.5.2.1. Unique source de chaleur

III.5.2.1.1. Puissance thermique permanente

On note que les cas tests considérés dans ce chapitre sont les 3 cas avec une seule source de chaleur où la puissance thermique injectée est constante dans le temps (cf. Tableau III.2).

La Figure III.7 présente l'évolution temporelle de la température du point de coordonnées (x_s, y_s, H) de la structure d'étude pour les différents cas tests.

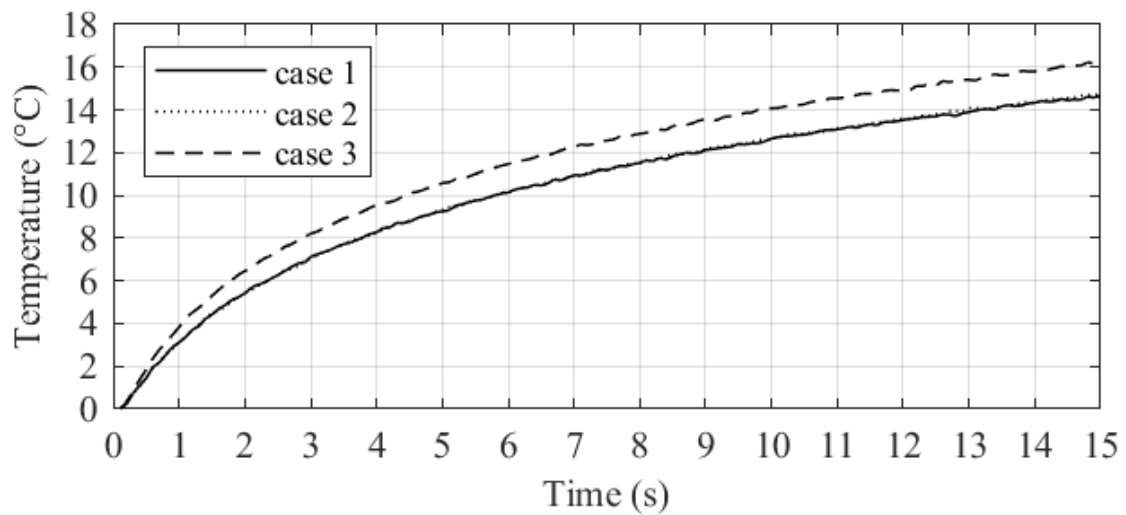


Figure III.7 : Évolution temporelle de la température du point de coordonnées (x_s, y_s, H) des 3 cas tests avec une source de chaleur permanente

La Figure III.8 ci-dessous présente une visualisation des températures des faces en $z = 0$ et $z = H$ de la structure d'étude après 10 secondes suivant l'injection de la puissance thermique pour les différents cas tests.

Partie III - III.5. Identification de sources de chaleur dans le volume d'une carte électronique à partir de simulations numériques

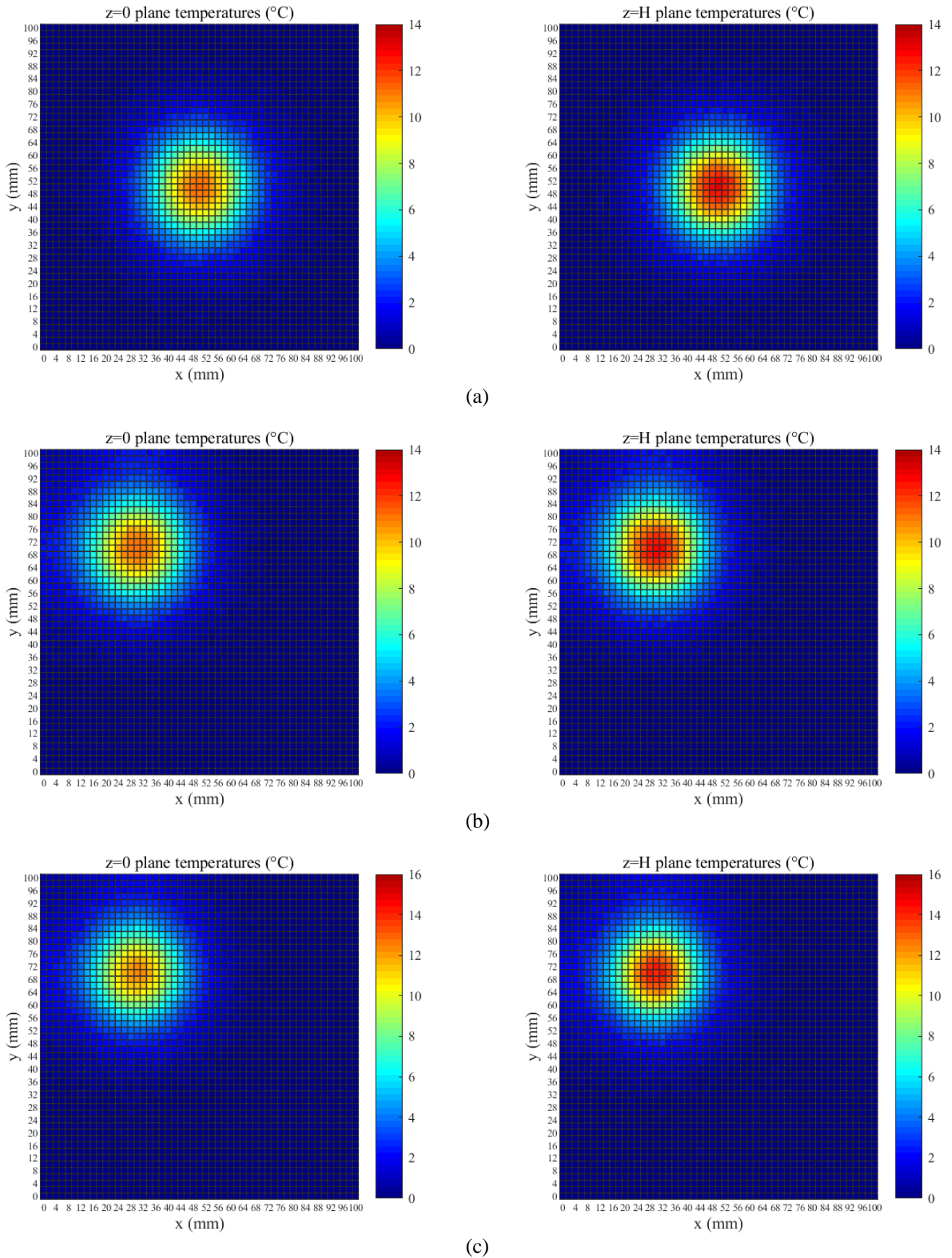


Figure III.8 : Températures des faces en $z = 0$ et $z = H$ à $t=10$ s de la structure d'étude des 3 cas tests avec une source de chaleur permanente, soit le cas n°1 (a), le cas n°2 (b) et le cas n°3 (c)

III.5.2.1.2. Puissance thermique transitoire

L'étude de la faisabilité de l'identification d'une puissance thermique variable au cours du temps par la procédure d'inversion a également été menée. La Figure III.9 expose ainsi l'évolution temporelle de la puissance thermique dissipée par la source de chaleur du cas n°2 de l'étude numérique lors de la simulation (cf. Tableau III.2).

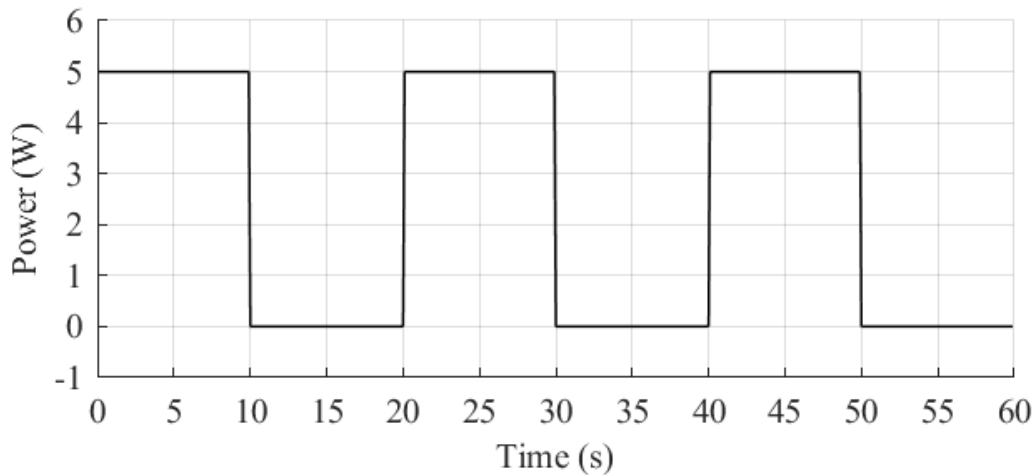


Figure III.9 : Évolution temporelle de la puissance thermique dissipée par la source du cas test n°2 avec une source de chaleur transitoire

La Figure III.10 présente quant à elle l'évolution temporelle de la température du point de coordonnées (x_s, y_s, H) de la structure d'étude dont la source est chauffée par une telle puissance thermique.

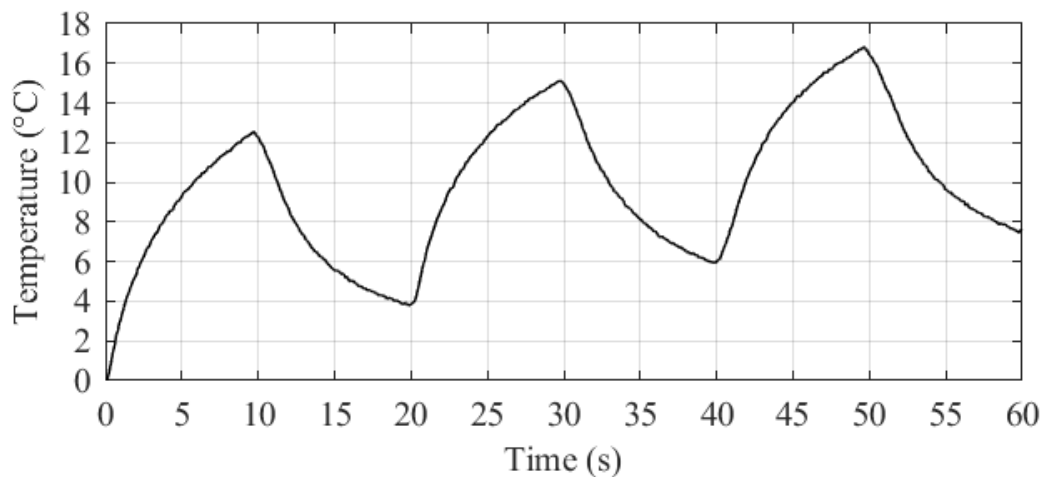


Figure III.10 : Évolution temporelle de la température du point de coordonnées (x_s, y_s, H) du cas test n°2 avec une source de chaleur transitoire

III.5.2.2. Plusieurs sources de chaleur

III.5.2.2.1. Puissances thermiques permanentes

On note que le cas test considéré dans ce chapitre est celui avec plusieurs sources de chaleur où les puissances thermiques injectées sont constantes dans le temps (cf. Tableau III.3).

Ainsi, de la même manière que précédemment, la Figure III.11 présente l'évolution temporelle des températures des points de coordonnées (x_s, y_s, H) de la structure d'étude pour chacune des 8 sources de chaleur du cas test.

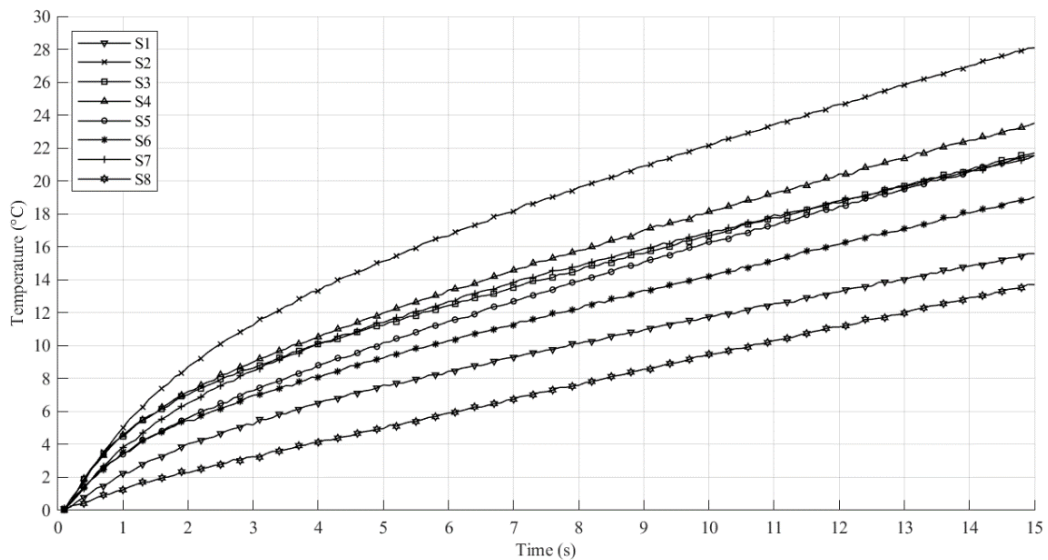


Figure III.11 : Évolution temporelle des températures des points de coordonnées (x_s, y_s, H) des 8 sources thermiques du cas test à plusieurs sources de chaleur permanentes

La Figure III.12 expose quant à elle une visualisation des températures des faces en $z = 0$ et $z = H$ de la structure d'étude après 10 secondes suivant l'injection des puissances thermiques de chaque source.

Partie III - III.5. Identification de sources de chaleur dans le volume d'une carte électronique à partir de simulations numériques

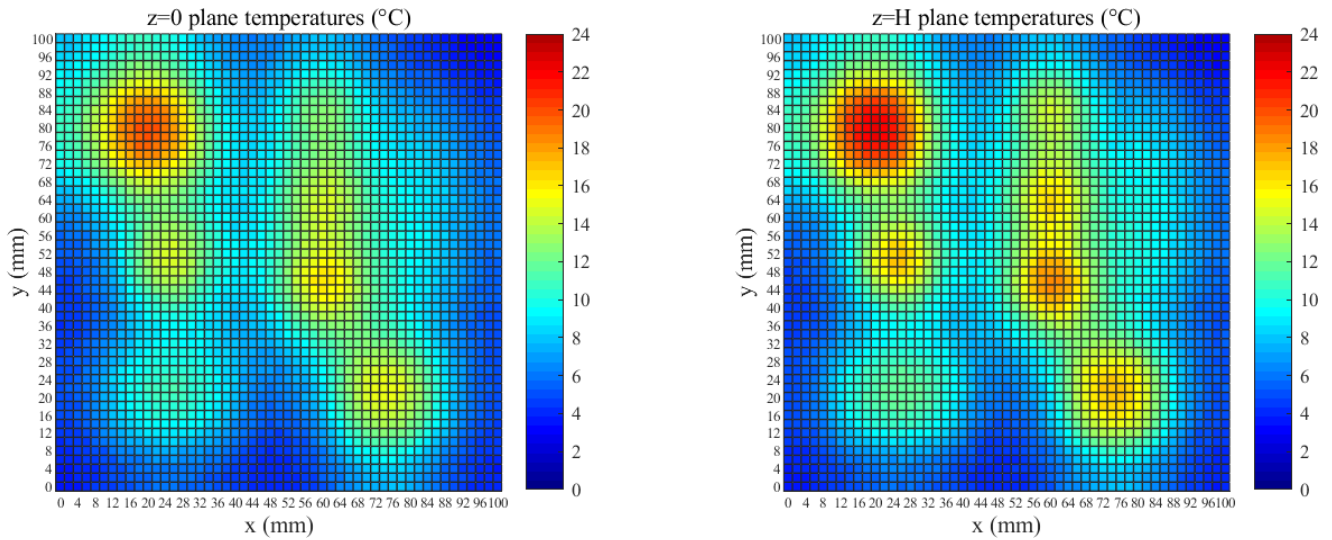


Figure III.12 : Températures des faces en $z = 0$ et $z = H$ à $t=10$ s de la structure d'étude du cas test à plusieurs sources de chaleur permanentes

III.5.2.2.2. Puissances thermiques transitoires

La Figure III.13 ci-dessous présente l'évolution temporelle des puissances thermiques dissipées au sein des 8 sources de chaleur du cas de l'étude numérique à plusieurs sources (cf. Tableau III.3), ainsi que la puissance thermique totale résultante sur toute la structure d'étude. En ce qui concerne la Figure III.14, celle-ci montre les profils des températures au cours du temps des points de coordonnées (x_s, y_s, H) de la structure d'étude pour chacune de ces 8 sources thermiques.

Partie III - III.5. Identification de sources de chaleur dans le volume d'une carte électronique à partir de simulations numériques

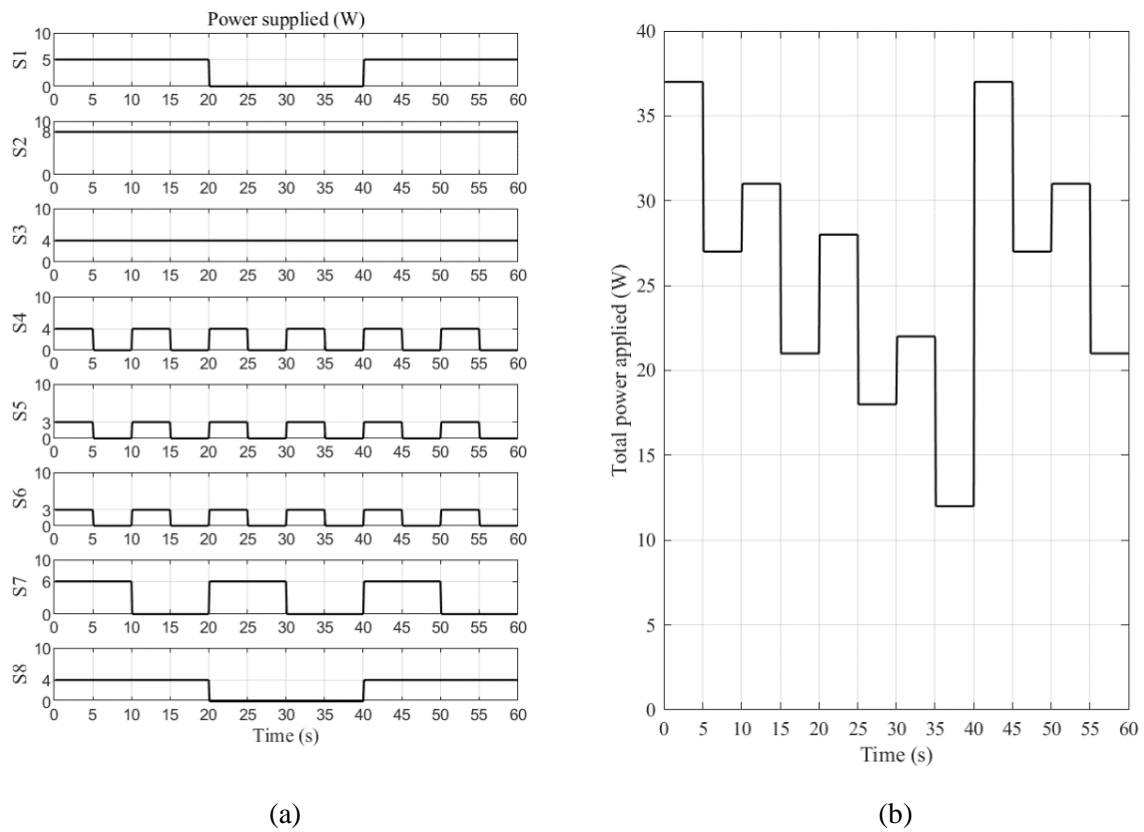


Figure III.13 : Évolution temporelle des puissances thermiques dissipées par chaque source de chaleur (a) et de la puissance thermique totale résultante (b) du cas test à plusieurs sources de chaleur transitoires

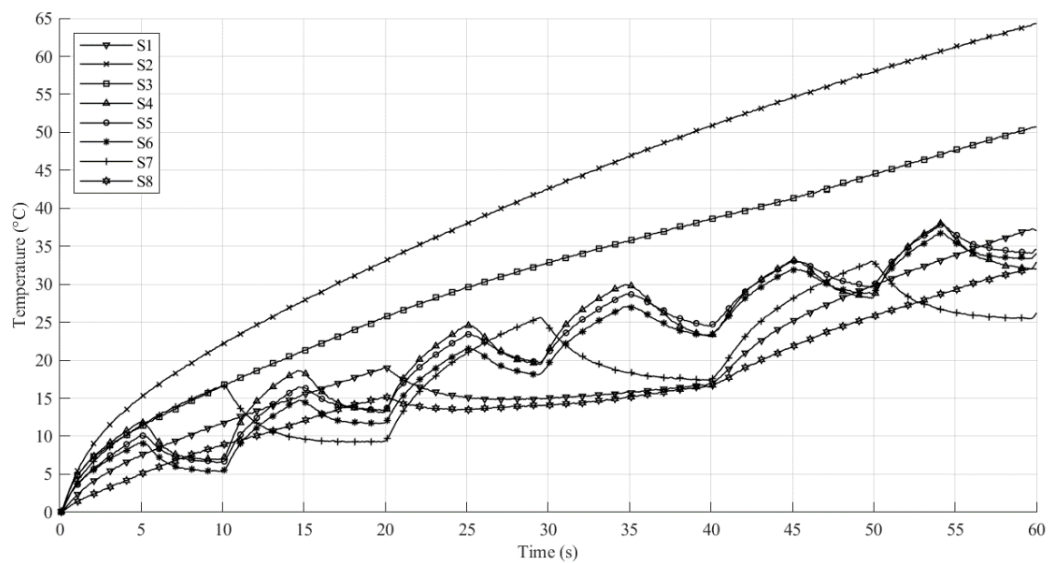


Figure III.14 : Évolution temporelle des températures des points de coordonnées (x_s, y_s, H) des 8 sources thermiques du cas test à plusieurs sources de chaleur transitoires

III.5.3. Résultats de la procédure d'inversion

Les températures simulées des différents cas tests présentés au cours du chapitre III.5.2 ci-dessus servent dorénavant de données d'entrée à la procédure d'inversion (\tilde{Y}), à savoir celles des faces en $z = 0$ et $z = H$ de la structure d'étude sur un maillage régulier de 50 par 50 mailles. Cela équivaut à un maillage régulier de 51 par 51 nœuds de mesure, soit 5 202 températures ($51 \times 51 \times 2$) prises comme données d'entrée de l'inversion à chaque pas de temps, ce dernier étant égal à 0.1 seconde.

Afin de se rapprocher le plus possible de conditions expérimentales, un bruit de mesure gaussien avec un écart-type de 0.1 est ajouté aux températures en entrée de la procédure d'inversion, ce qui définit également le critère d'arrêt de cette dernière comme cela a été vu dans le chapitre III.4, et est donc nécessaire à son bon fonctionnement.

On note tout de même que le nombre d'inconnus de la procédure d'inversion est très important, à savoir la position du plan z_s dans lequel se trouve la(les) source(s) de chaleur et les puissances volumiques injectées en chacun des nœuds de ce même plan $z = z_s$ multiplié par le nombre de pas de temps. Ainsi, dans le cas d'une puissance thermique constante dans le temps (profils des températures de 15 secondes), cela équivaut à 390 151 inconnus ($51 \times 51 \times 150 + 1$).

À présent, voyons les résultats des inversions menées sur les différents cas tests numériques sus-présentés.

III.5.3.1. Unique source de chaleur

III.5.3.1.1. Puissance thermique permanente

La Figure III.15 présente ainsi une visualisation dans le plan $z = z_s$ des puissances thermiques volumiques réellement injectées lors de la génération des données par le logiciel COMSOL Multiphysics et celles identifiées par la procédure d'inversion, ceci au pas de temps de 10 secondes pour les 3 cas tests de l'étude numérique à une seule source de chaleur constante dans le temps (cf. Tableau III.2).

La Figure III.16 montre quant à elle les profils des puissances volumiques identifiées passant par le point de coordonnées (x_s, y_s, z_s) de la structure d'étude, suivant les axes x et y , au pas de temps de 10 secondes, pour les mêmes cas tests. Cette figure expose également sur chaque profil, la position et les dimensions véritables des sources de chaleur (barres verticales).

Partie III - III.5. Identification de sources de chaleur dans le volume d'une carte électronique à partir de simulations numériques

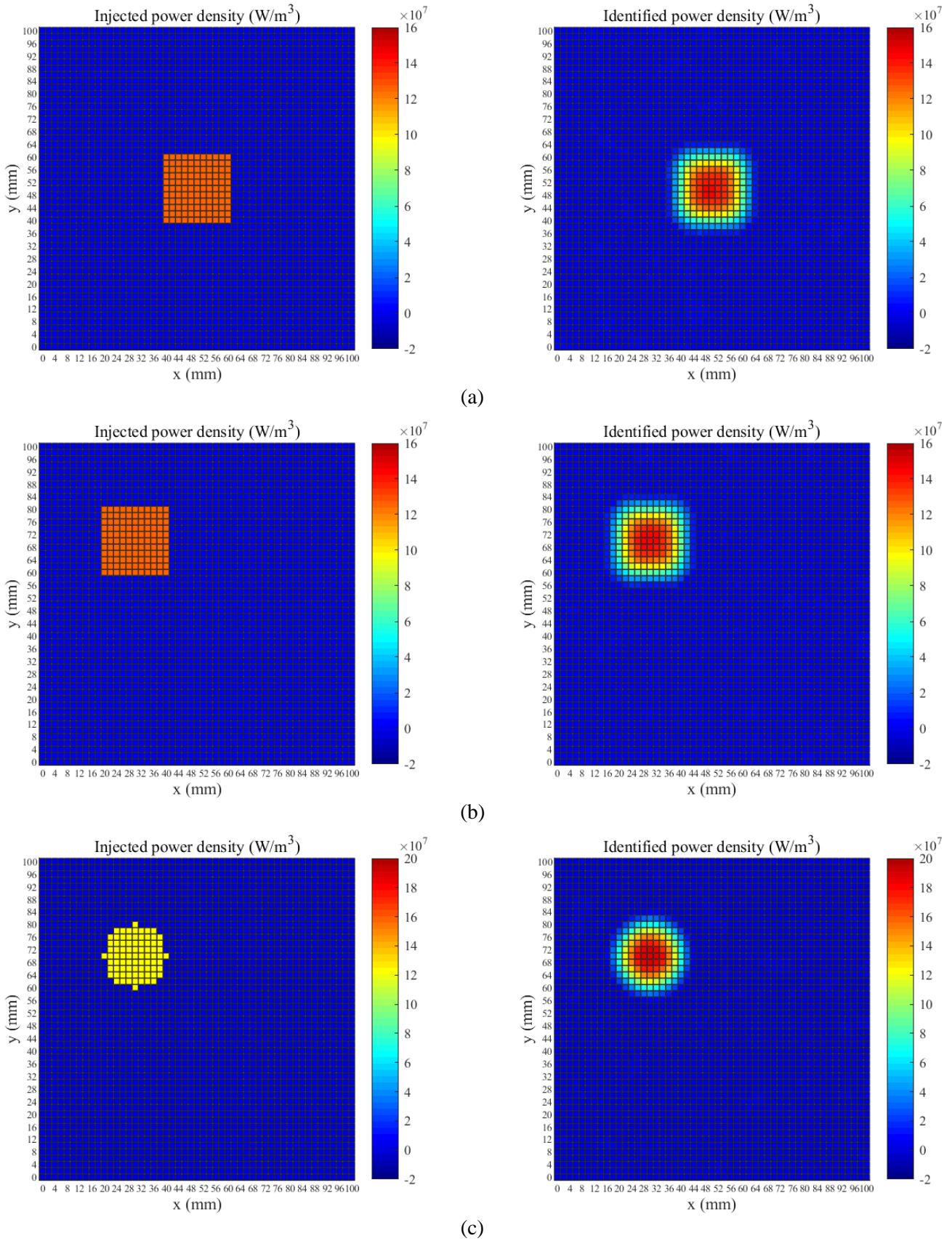
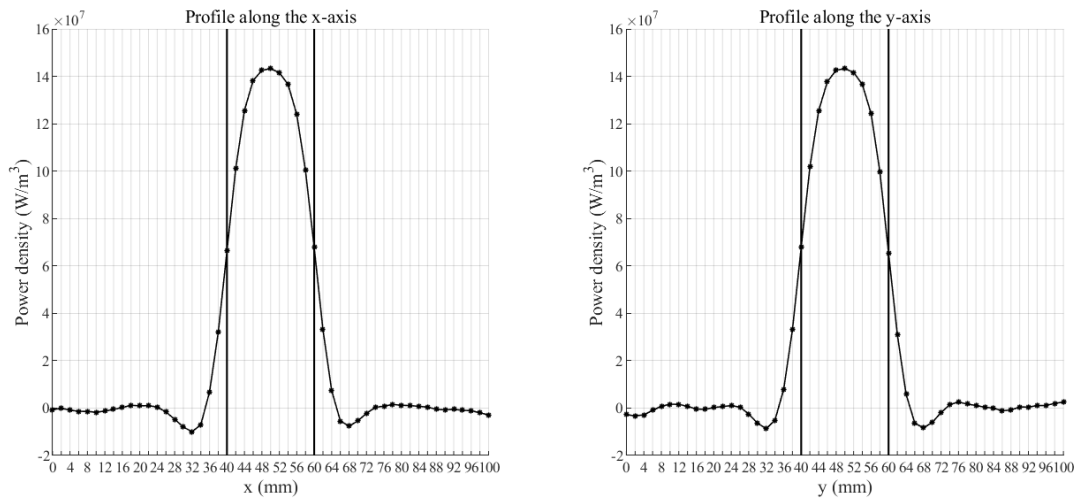
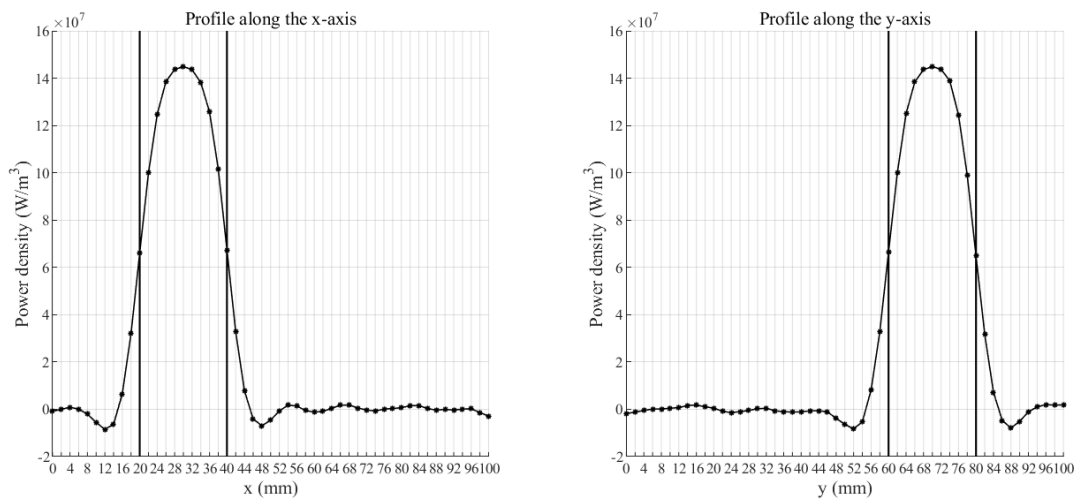


Figure III.15 : Puissances volumiques réellement injectées vs celles identifiées par la procédure d'inversion dans le plan $z = z_s$ à $t=10$ s des cas tests à une source de chaleur permanente, soit le cas n°1 (a), le cas n°2 (b) et le cas n°3 (c)

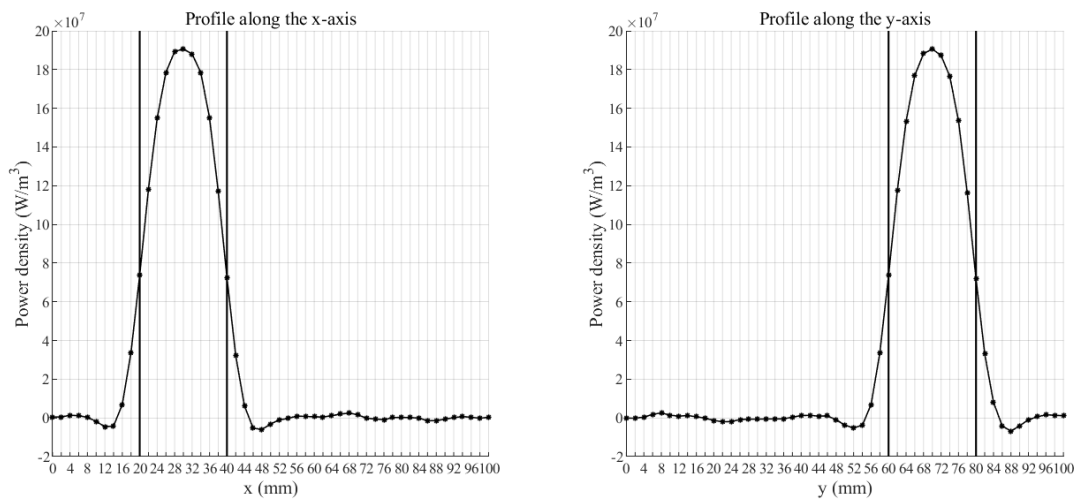
Partie III - III.5. Identification de sources de chaleur dans le volume d'une carte électronique à partir de simulations numériques



(a)



(b)



(c)

Figure III.16 : Profils des puissances volumiques identifiées suivant les axes x et y passant par le point de coordonnées (x_s, y_s, z_s) à $t=10$ s des cas tests à une source de chaleur permanente, soit le cas n°1 (a), le cas n°2 (b) et le cas n°3 (c)

Partie III - III.5. Identification de sources de chaleur dans le volume d'une carte électronique à partir de simulations numériques

Le Tableau III.4 ci-dessous reprend les valeurs des paramètres extraits des résultats d'inversion pour chacun des 3 cas tests de l'étude numérique à une seule source de chaleur. Le paramètre z_s , faisant référence à la position du plan dans lequel se situe la source de chaleur, est directement accessible en sortie de la procédure d'inversion. En revanche, les paramètres x_s , y_s , l_s , et w_s sont quant à eux identifiés à partir des résultats d'inversion dans le plan $z = z_s$, tandis que le paramètre P est égal à la moyenne des puissances thermiques identifiées à chaque pas de temps de la procédure d'inversion. On note que ε est l'erreur relative observée sur les paramètres en question.

Tableau III.4 : Paramètres identifiés des résultats d'inversion pour chaque cas test à une source de chaleur permanente

cas	z_s		P		x_s		y_s		l_s		w_s		temps de calcul
	valeur	ε	valeur	ε	valeur	ε	valeur	ε	valeur	ε	valeur	ε	
1	1.193	0.52	5.007	0.15	49.994	0.01	50.005	0.01	19.376	3.12	19.383	3.09	1h33min
2	1.190	0.84	5.009	0.17	29.997	0.01	69.995	0.01	19.340	3.30	19.351	3.24	1h26min
3	1.188	1.04	5.032	0.65	30.004	0.01	70.006	0.01	17.915	10.42	17.888	10.56	1h53min

III.5.3.1.2. Puissance thermique transitoire

De la même manière que précédemment, le Tableau III.5 reprend les valeurs des paramètres extraits des résultats d'inversion, mais cette fois-ci pour le cas test n°2 avec une source thermique variable dans le temps (cf. Tableau III.2 et Figure III.9).

Tableau III.5 : Paramètres identifiés des résultats d'inversion pour le cas test n°2 avec une source de chaleur transitoire

z_s		x_s		y_s		l_s		w_s		temps de calcul
valeur	ε	valeur	ε	valeur	ε	valeur	ε	valeur	ε	
1.189	0.89	30.001	0.01	69.999	0.01	18.966	5.17	18.962	5.19	11h32min

Les Figure III.17, Figure III.18 et Figure III.19 ci-après présente les résultats de la procédure d'inversion sur ce cas test, soit respectivement l'évolution temporelle de la puissance thermique identifiée, le plan $z = z_s$ des puissances volumiques identifiées à différents pas de temps, ainsi que les profils passant par le point de coordonnées (x_s, y_s, z_s) suivant les axes x et y de la structure d'étude de ces puissances volumiques identifiées aux même pas de temps.

Partie III - III.5. Identification de sources de chaleur dans le volume d'une carte électronique à partir de simulations numériques

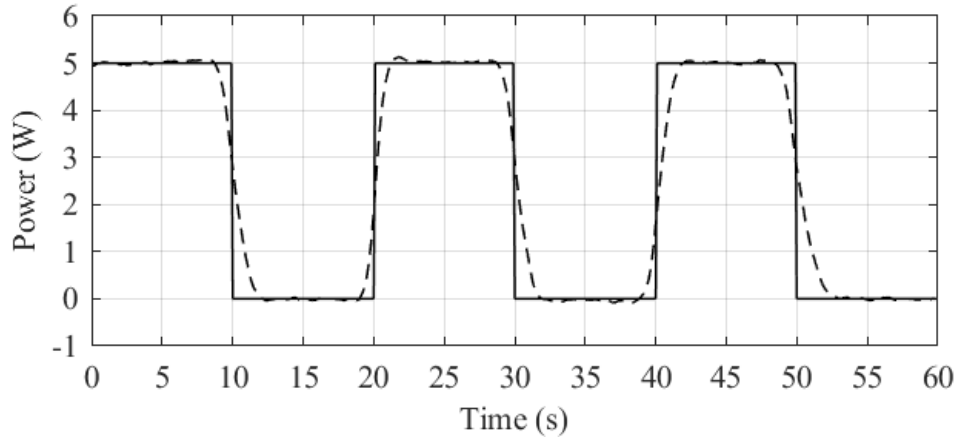


Figure III.17 : Évolution temporelle de la puissance thermique injectée (trait plein) vs identifiée (trait pointillé) par la procédure d'inversion pour le cas test n°2 avec une source de chaleur transitoire

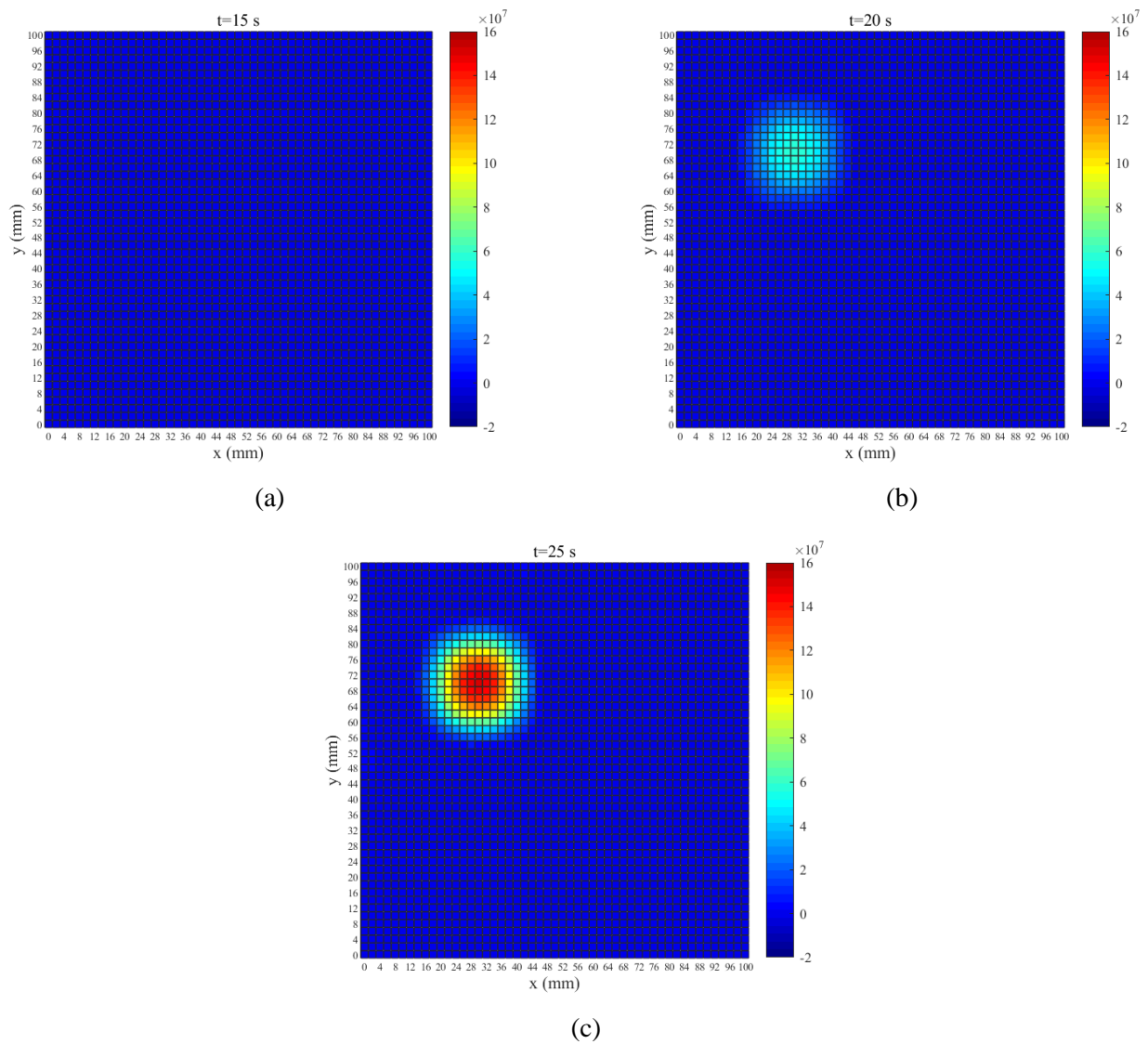


Figure III.18 : Puissances volumiques identifiées (en W/m^3) par la procédure d'inversion dans le plan $z = z_s$ à différents pas de temps pour le cas test n°2 avec une source de chaleur transitoire

Partie III - III.5. Identification de sources de chaleur dans le volume d'une carte électronique à partir de simulations numériques

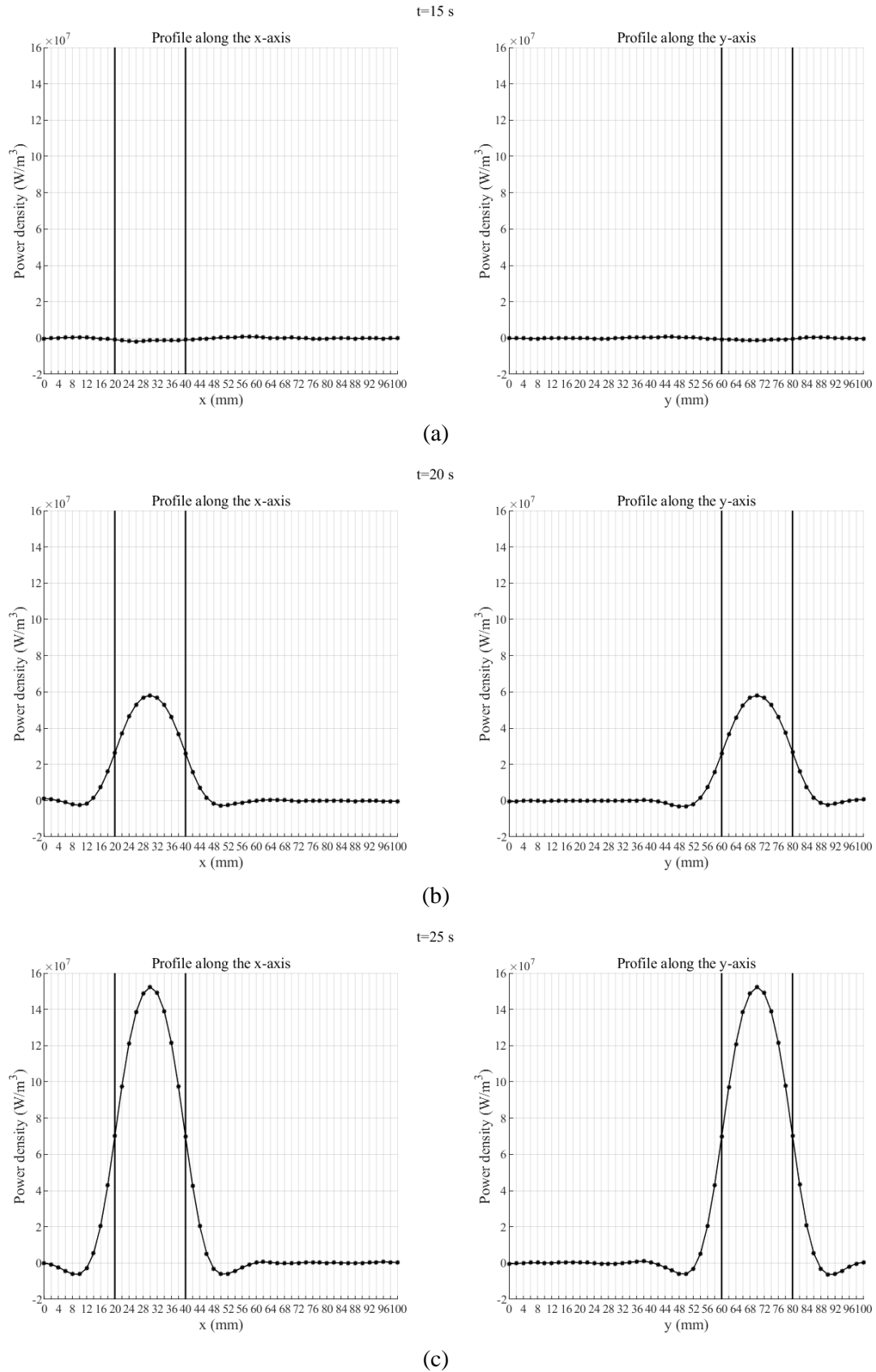


Figure III.19 : Profils des puissances volumiques identifiées suivant les axes x et y passant par le point de coordonnées (x_s, y_s, z_s) à différents pas de temps pour le cas test n°2 avec une source de chaleur transitoire

III.5.3.2. Plusieurs sources de chaleur

III.5.3.2.1. Puissances thermiques permanentes

On note que les résultats d'inversion présentés dans ce chapitre sont ceux issus du cas test avec plusieurs sources de chaleur où les puissances thermiques injectées sont constantes dans le temps (cf. Tableau III.3).

Ainsi, le Tableau III.6 reprend les paramètres extraits des résultats d'inversion pour chacune des 8 sources thermiques, tandis que la Figure III.20 présente le plan $z = z_s$ des puissances volumiques dissipées lors de la génération des données comparées à celles identifiées.

Tableau III.6 : Paramètres identifiés des résultats d'inversion pour le cas test à plusieurs sources de chaleur permanentes ($z_{s_{identifié}}=1.201$)

n° source	x_s		y_s		l_s		w_s		P	
	valeur	ε	valeur	ε	valeur	ε	valeur	ε	valeur	ε
1	24.943	0.23	19.993	0.04	27.225	9.25	18.062	9.69	4.980	0.39
2	20.005	0.02	79.992	0.01	19.367	3.16	19.362	3.19	7.966	0.42
3	25.003	0.01	49.990	0.02	13.206	11.96	12.600	16.01	3.987	0.33
4	60.003	0.01	44.971	0.07	12.625	15.83	13.103	12.65	4.069	1.73
5	59.982	0.03	65.440	0.68	12.643	15.71	13.206	11.96	3.023	0.77
6	59.990	0.02	85.810	0.95	12.596	16.03	13.588	9.41	3.031	1.02
7	75.009	0.01	20.043	0.21	19.468	2.66	19.546	2.27	5.996	0.07
8	85.111	0.13	65.078	0.12	13.814	7.91	49.584	0.83	4.054	1.34

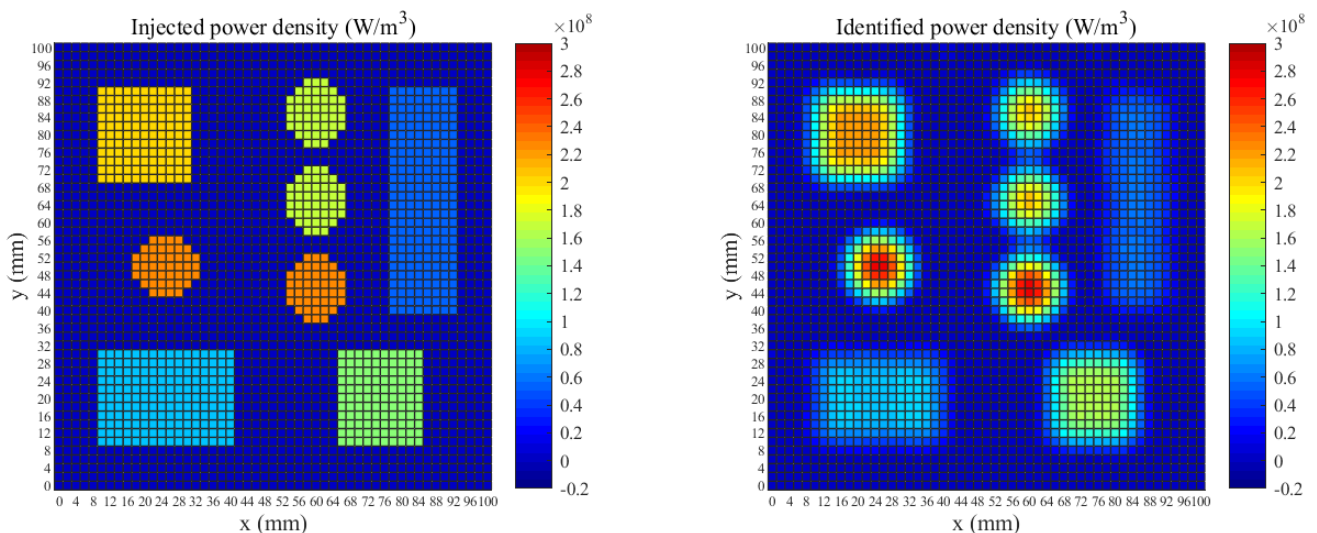


Figure III.20 : Puissances volumiques réellement injectées vs celles identifiées par la procédure d'inversion dans le plan $z = z_s$ à $t=10$ s du cas test à plusieurs sources de chaleur permanentes

III.5.3.2.2. Puissances thermiques transitoires

On note que les résultats d'inversion présentés dans ce chapitre sont ceux issus du cas test avec plusieurs sources de chaleur où les puissances thermiques injectées sont transitoires dans le temps (cf. Tableau III.3 et Figure III.13).

Le Tableau III.7 expose donc les valeurs des paramètres extraits des résultats d'inversion pour chacune des 8 sources thermiques considérées pour ce cas test.

Tableau III.7 : Paramètres identifiés des résultats d'inversion pour le cas test à plusieurs sources de chaleur transitoires ($z_{s_{\text{identifié}}}=1.186$)

n° source	x_s		y_s		l_s		w_s	
	valeur	ε	valeur	ε	valeur	ε	valeur	ε
1	24.978	0.09	19.924	0.38	29.180	2.73	17.875	10.63
2	19.988	0.06	80.062	0.08	18.557	7.22	18.503	7.49
3	24.984	0.06	49.927	0.15	13.615	9.24	12.843	14.38
4	59.960	0.07	45.102	0.23	13.288	11.41	13.738	8.42
5	59.965	0.06	65.509	0.78	13.344	11.04	12.555	16.30
6	59.959	0.07	85.791	0.93	13.283	11.45	13.389	10.74
7	74.978	0.03	19.969	0.16	18.736	6.32	18.486	7.57
8	85.078	0.09	65.101	0.16	13.719	8.54	49.890	0.22

La Figure III.21 présente quant à elle les puissances volumiques réellement injectées dans le plan $z = z_s$ de la structure d'étude lors de la génération des données d'entrée à la procédure d'inversion, comparées à celles identifiées dans le même plan par cette dernière.

Partie III - III.5. Identification de sources de chaleur dans le volume d'une carte électronique à partir de simulations numériques

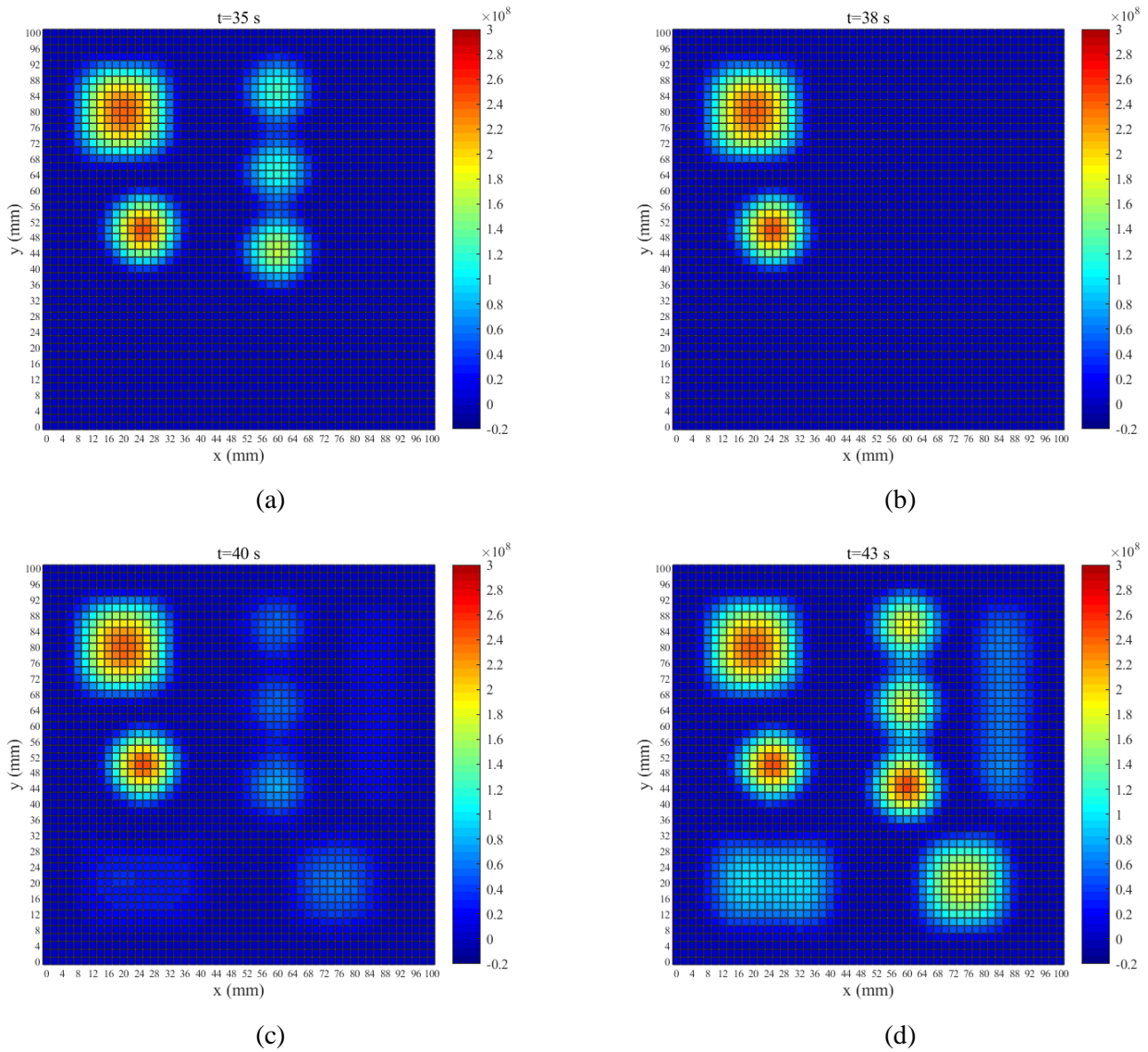


Figure III.21 : Puissances volumiques identifiées (en W/m^3) par la procédure d'inversion dans le plan $z = z_s$ à différents pas de temps du cas test à plusieurs sources de chaleur transitoires

La Figure III.22 ci-dessous présente l'évolution temporelle de la puissance thermique totale injectée lors de la simulation numérique comparée à celle identifiée par la procédure d'inversion.

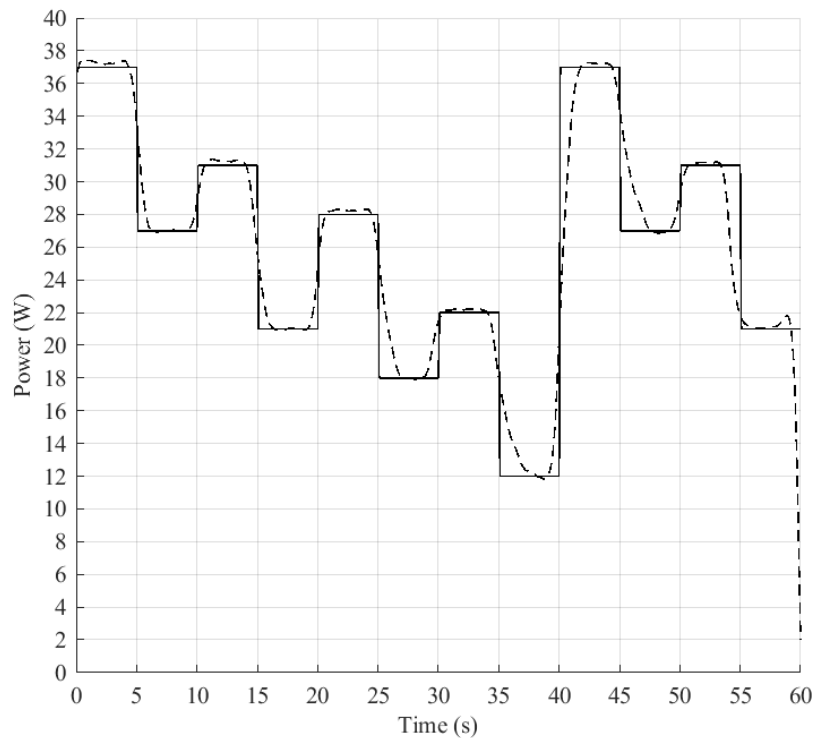


Figure III.22 : Évolution temporelle de la puissance thermique totale injectée (trait plein) vs identifiée (trait pointillé) par la procédure d'inversion pour le cas test à plusieurs sources de chaleur transitoires

III.5.4. Synthèse

L'application de la procédure d'inversion définie au chapitre III.4 sur des données d'entrée issues de simulations numériques sur une structure d'étude, que ce soit avec une ou plusieurs sources de chaleur constantes ou transitoires dans le temps a été présentée au cours de ce chapitre. Les résultats montrent la faisabilité de ce problème inverse d'identification de sources de chaleur dans le volume d'une carte électronique par l'algorithme des gradients conjugués avec calcul de la variable adjointe couplé à une fonction de minimisation unidimensionnelle usuelle.

Cette procédure d'inversion a montré son efficacité que ce soit pour identifier la position z_s du plan dans lequel se situe les sources de chaleur, leurs puissances thermiques dissipées P , leurs positions (x_s, y_s) dans le plan $z = z_s$ ainsi que leurs dimensions l_s et w_s . L'erreur observée sur ces différents paramètres caractéristiques des sources de chaleur extraits des résultats d'inversion est très bonne, à savoir de moins de 5%. Cependant sur les dimensions l_s et w_s , l'erreur d'estimation constatée est plus élevée, de l'ordre de 10-15% restant néanmoins dans une plage de tolérance acceptable.

III.6. Identification d'une source de chaleur dans le volume d'une carte électronique à partir de mesures expérimentales

Comme cela vient d'être vu au chapitre précédent, l'identification d'une source de chaleur dans le volume d'une carte électronique à partir de données simulées a permis de tester la procédure d'inversion, de s'assurer de l'exactitude des résultats et d'analyser le comportement du problème inverse. Dorénavant, nous allons appliquer ce processus d'inversion à des données issues de mesures expérimentales pour garantir son bon fonctionnement dans un réel cadre de travail.

III.6.1. Carte électronique de test

La carte électronique utilisée pour cette application expérimentale est celle déjà mentionnée dans le chapitre I.5.4, à savoir la carte développée lors du projet européen « Hermes » consacré à l'étude des puces « encastrées », dont la Figure III.23 schématise sa structure et le Tableau III.8 donne les positions et les dimensions des 3 puces présentes (les notations utilisées sont celles de la Figure III.2).

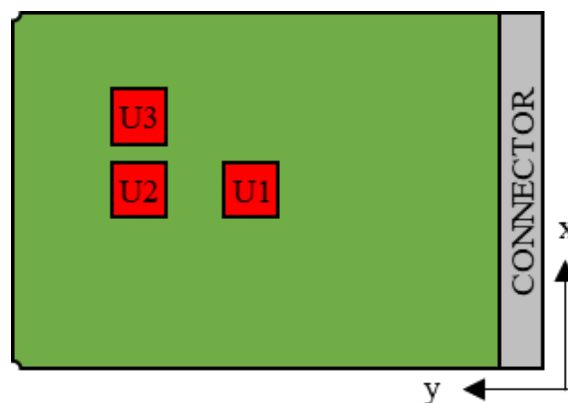


Figure III.23 : Schéma de la carte électronique « Hermes »

Tableau III.8 : Positions et dimensions des 3 puces de la carte « Hermes » (cf. Figure III.23)

puce	x_s	y_s	z_s	l_s	w_s	h_s
U1	50	80	0.565	7	7	0.27
U2	50	110	0.565	7	7	0.27
U3	58	110	0.565	7	7	0.27

Partie III - III.6. Identification d'une source de chaleur dans le volume d'une carte électronique à partir de mesures expérimentales

On note que les dimensions globales de la carte sont de 100x160x1.13 millimètres, cependant celles de la zone des mesures thermiques (zone verte de la Figure III.23) sont de 100x140 millimètres sur ses 2 faces (celles en $z = 0$ et $z = H$).

La Figure III.24 présente quant à elle une vue de la coupe transversale du PCB de cette carte électronique de test. On remarque que celle-ci est composée d'une superposition de 21 couches de matériau, avec une alternance de plan de cuivre (thermiquement conducteur) et de matériau diélectrique (thermiquement isolant). La couche centrale où les puces sont encastrées fait une épaisseur de 0.27 millimètre et est reliée aux différents plans de cuivre par l'intermédiaire de vias thermiques. L'article [132] présente plus en détail la structure de cette carte électronique.

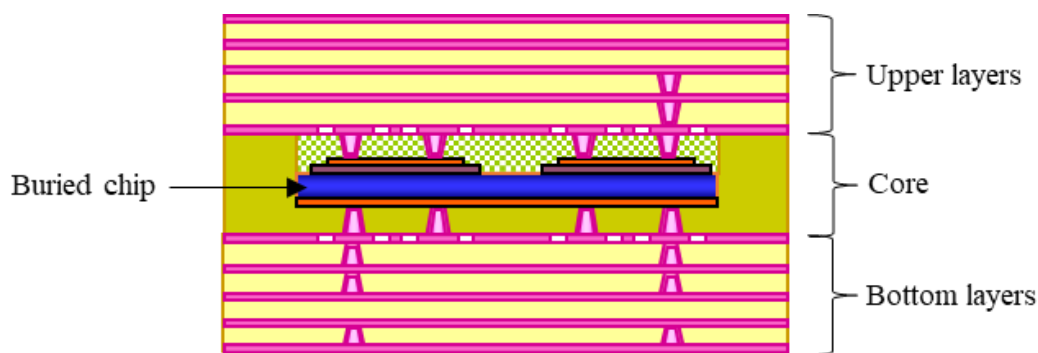


Figure III.24 : Coupe transversale du PCB de la carte électronique « Hermes »

III.6.2. Présentation du banc expérimental

Les Figure III.25, Figure III.26 et Figure III.27 ci-après montrent le banc expérimental utilisé pour réaliser des mesures thermiques de la montée en températures des faces de la carte électronique de test.

Comme précédemment mentionnée au chapitre III.4, la procédure d'inversion ainsi définie nécessite les températures des 2 faces (en $z = 0$ et $z = H$) de la carte comme données d'entrée pour identifier la position des sources de chaleur suivant son épaisseur (suivant l'axe z). L'utilisation de 2 caméras infrarouges est alors requise, à savoir avec les moyens à notre disposition, une caméra InfraTec 9400 et une FLIR A40M.

On note qu'une fine couche de peinture à émissivité contrôlée (noire) est appliquée sur les 2 faces de mesures de la carte électronique, pour garantir la pertinence des températures recueillies.

Partie III - III.6. Identification d'une source de chaleur dans le volume d'une carte électronique à partir de mesures expérimentales

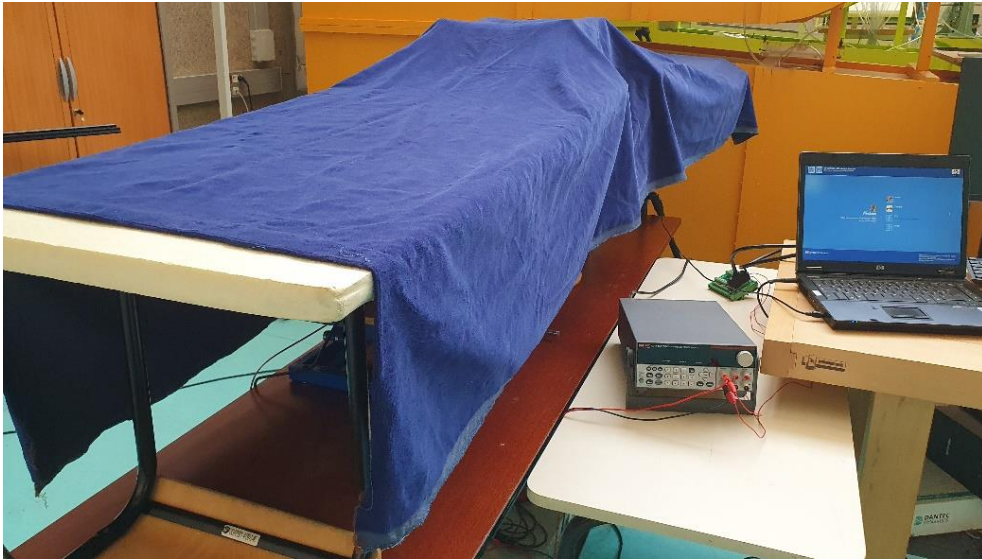


Figure III.25 : Vue du banc expérimental lors des mesures thermiques sur la carte électronique de test



Figure III.26 : Vue « dégagée » du banc expérimental

Partie III - III.6. Identification d'une source de chaleur dans le volume d'une carte électronique à partir de mesures expérimentales

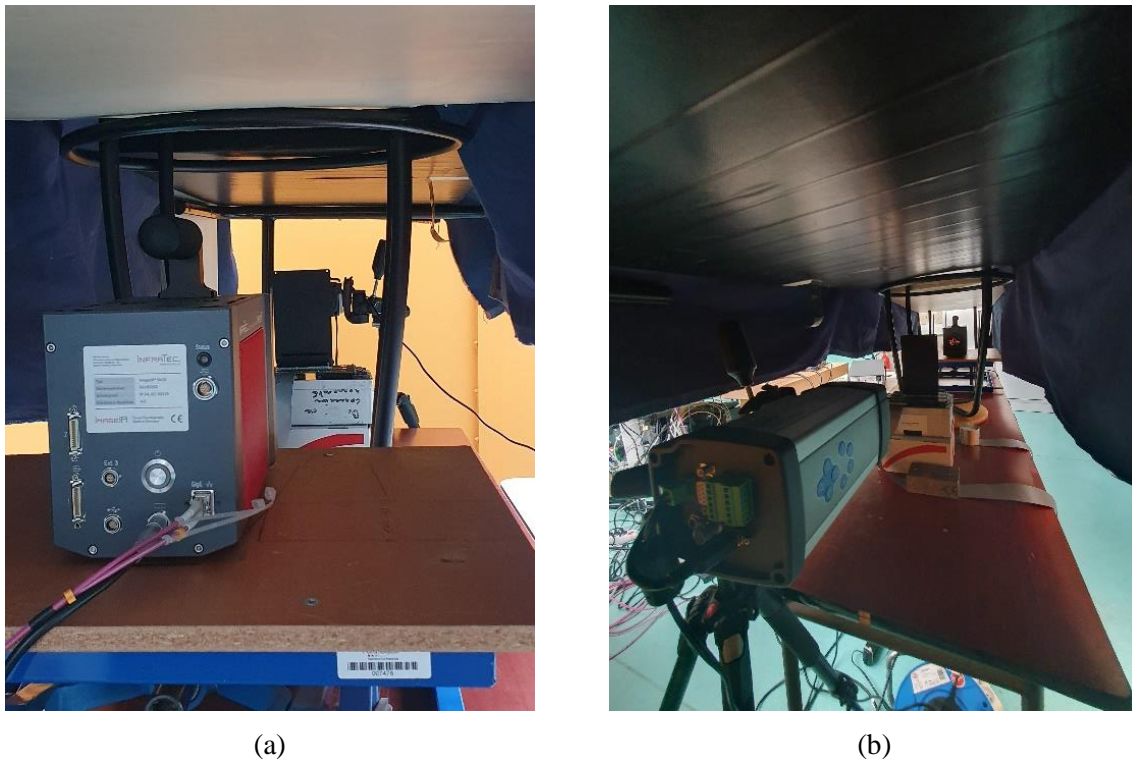


Figure III.27 : Vue du banc expérimental depuis les caméras thermiques n°1 (a) et n°2 (b)

Une alimentation Keithley 2231A-30-3 de haute précision (0.06% sur les tensions et 0.2% sur les courants) est utilisée pour fournir une puissance thermique aux puces investiguées de la carte électronique, tandis qu'une carte d'acquisition Keysight U2356A est utilisée pour relever les tensions injectées.

La procédure de test déployée est alors de lancer l'acquisition des températures des faces de la carte analysée (par les 2 caméras infrarouges) et des tensions injectées aux puces électroniques, puis de mettre en marche l'alimentation des puissances thermiques. L'analyse du relevé des tensions nous permet ainsi d'obtenir l'instant initial (t_0) de l'injection des puissances thermiques aux puces de la carte. De plus, les différents PC utilisés pour l'acquisition des différentes données (températures et tensions) sont connectés au même réseau, donc synchronisés à la même horloge, l'instant t_0 identifié est ainsi le même pour les mesures thermiques.

III.6.3. Estimation des paramètres du modèle

L'application de la procédure d'inversion nécessite bien évidemment la construction d'un MVF représentatif de la structure investiguée, en l'occurrence de la carte électronique de test.

III.6.3.1.1. Propriétés des matériaux

La structure du PCB de la carte électronique de test présentée en Figure III.24 est trop complexe pour la définir en tant que telle. En effet, l'épaisseur de certaines couches de matériaux, à savoir de 25 micromètres pour les différents plans de cuivre, nécessiterait la définition d'un maillage du MVF extrêmement fin, ce qui n'est pas envisageable étant donné la performance numérique des ordinateurs à notre disposition. Bien que ces derniers soient déjà très performants, la définition d'une maille de dimension suivant l'axe z de moins de 10 micromètres, pour avoir au moins 3 nœuds de maillage dans ces couches de matériau, nécessiterait un besoin en RAM extrêmement élevé. De plus, cela impacterait à fortiori le temps de calcul des inversions qui est déjà très important.

Ainsi, le développement d'un modèle 3D analytique au cours de la thèse de B. Rogie [2] est utilisé pour simplifier la structure du PCB de la carte électronique de test. En effet, celui-ci permet de regrouper plusieurs couches de matériaux en un seul et même matériau, dont son épaisseur est égale à la somme des épaisseurs des différentes couches de matériaux regroupées et ses propriétés thermiques tiennent compte de cette concaténation. Ainsi, le comportement thermique de ce nouveau matériau reproduit avec fidélité celui des différentes couches de matériaux superposées. Le Tableau III.9 reprend l'épaisseur et les propriétés thermiques des 3 matériaux considérés pour construire le MVF du PCB de la carte électronique de test.

Tableau III.9 : Épaisseurs et propriétés thermiques des différentes couches de matériau du MVF de la carte électronique de test

n° couche	H	λ_x	λ_z	ρ	Cp
1	0.43	46.023	1.17	2051.1	529.95
2	0.27	1.165	1.165	1441.05	599.025
3	0.43	46.023	1.17	2051.1	529.95

On note que la somme des épaisseurs H des matériaux fait bien 1.13 millimètre qui est l'épaisseur réelle de la carte électronique « Hermes » présentée au chapitre III.6.1.

III.6.3.1.2. Conditions aux limites

Les conditions aux limites appliquées dans le MVF sur les 2 « grandes » faces de la carte électronique de test sont également un paramètre critique. En effet, cela impacte les transferts de chaleur se produisant au sein de la carte électronique et donc à fortiori les résultats de la procédure d'inversion.

Ainsi, on se base également sur les études réalisées par B. Rogie [2], [132]–[134], à savoir une convection naturelle avec un coefficient de transfert thermique de 10 W/K.m^2 .

Le MVF de la carte électronique de test peut alors être construit et utilisé par la procédure d'inversion pour identifier les caractéristiques des sources de chaleur situées dans son volume.

III.6.4. Présentation des mesures expérimentales

Les températures des faces en $z = 0$ et $z = H$ de la carte électronique « Hermes » mesurées via le banc d'essai présenté au chapitre III.6.2 servent de données d'entrée à la procédure d'inversion. On précise que les températures présentées par la suite ont été filtrées afin de réduire l'impact du bruit de mesure sur les résultats du processus d'inversion.

De plus, l'utilisation d'une fonction d'interpolation sur les mesures thermiques des 2 caméras infrarouges est nécessaire pour les adapter au maillage considéré lors de la création du MVF de la structure d'étude (la carte « Hermes »). Ainsi, un maillage régulier de 51 par 71 nœuds est utilisé, ce qui donne 3 621 températures par face, soit 7 242 données par pas de temps en entrée de la procédure d'inversion.

Des puissances thermiques permanentes et transitoires sont appliquées au cours de cette investigation de la procédure d'inversion sur des données expérimentales, pour lesquelles les mesures sont respectivement réalisées sur 30 et 60 secondes.

On note qu'une difficulté a été rencontrée sur la compréhension des puissances injectées aux différentes puces de la carte électronique « Hermes ». En effet, malgré de nombreuses études, une incompréhension persiste sur les puissances réellement injectées au sein des sources de chaleur de la carte de test. Ainsi, nous ne pourrions pas contrôler la valeur identifiée par la procédure d'inversion de la puissance dissipée. En revanche, une étude sur une excitation thermique transitoire nous permettra de vérifier l'identification de l'évolution temporelle de la puissance injectée.

III.6.4.1. Unique source de chaleur

La source de chaleur considérée dans cette étude est la puce notée « U1 » de la carte électronique de test (cf. Figure III.23 et Tableau III.8).

III.6.4.1.1. Puissance thermique permanente

La Figure III.28 présente l'évolution de la température du point de coordonnées (x_s, y_s, H) de la carte électronique de test provoquée par l'injection d'une puissance thermique permanente à la puce « U1 », tandis que la Figure III.29 montre une visualisation des températures de ses faces situées en $z = 0$ et $z = H$ après 20 secondes de chauffe.

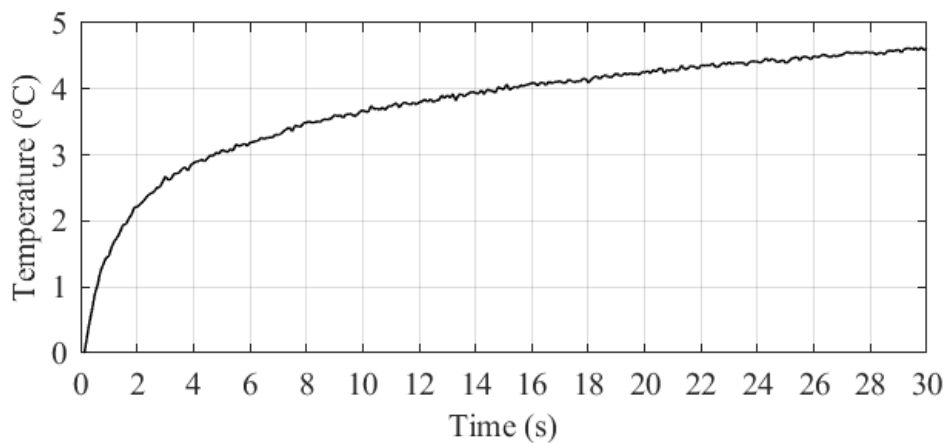


Figure III.28 : Évolution temporelle de la température du point de coordonnées (x_s, y_s, H) provoquée par la chauffe permanente de la puce « U1 »

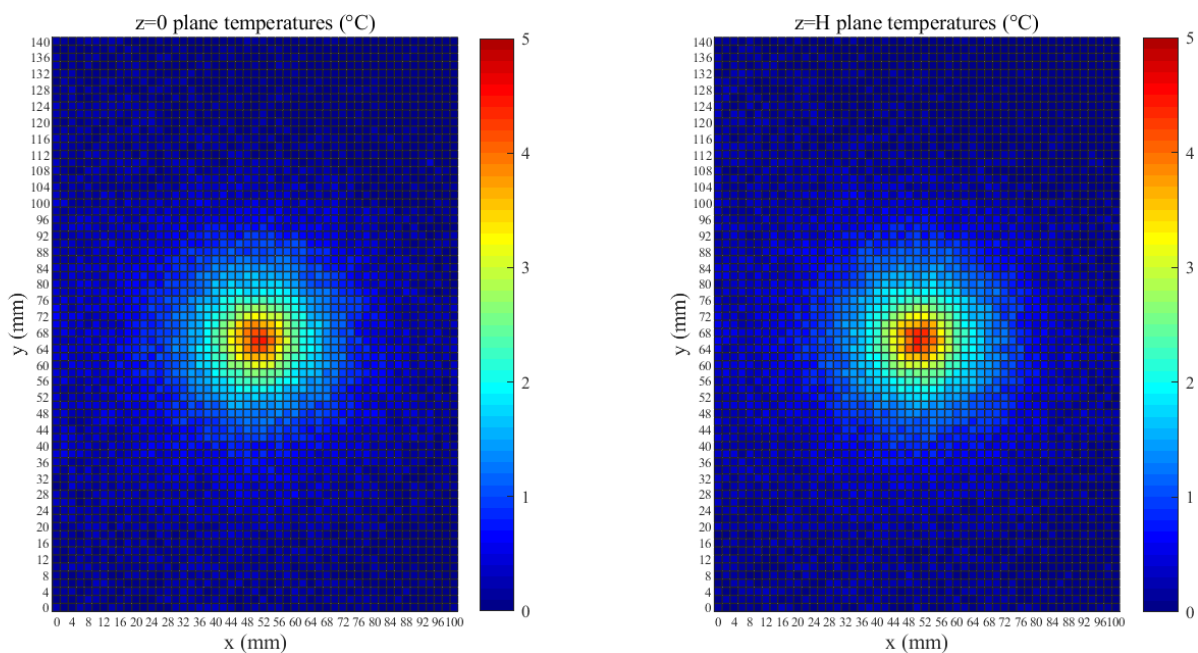


Figure III.29 : Températures des faces en $z=0$ et $z=H$ à $t=20$ s de la carte électronique « Hermes » avec une chauffe permanente de la puce « U1 »

III.6.4.1.2. Puissance thermique transitoire

La Figure III.30 expose l'évolution temporelle de la puissance thermique transitoire dissipée au sein de la puce « U1 » de la carte électronique de test.

Comme susmentionnés, les niveaux de puissance affichés ne sont pas à prendre en compte de manière quantitative, mais plus à titre informatif pour concevoir le profil temporel de la puissance injectée.

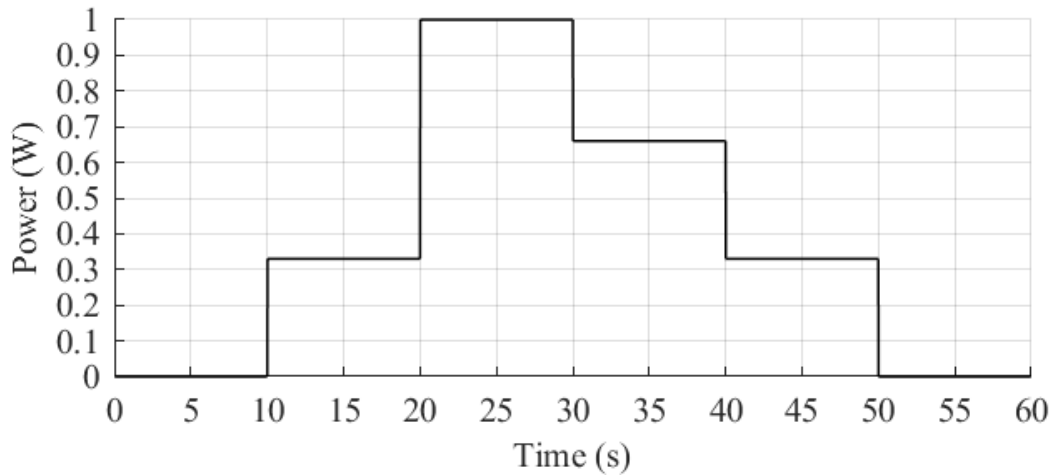


Figure III.30 : Évolution temporelle de la puissance thermique dissipée par la puce « U1 » de la carte électronique « Hermes »

La Figure III.31 présente quant à elle l'évolution temporelle de la température du point de coordonnées (x_s, y_s, H) de la carte électronique « Hermes » dont la puce « U1 » est chauffée par une telle puissance thermique.

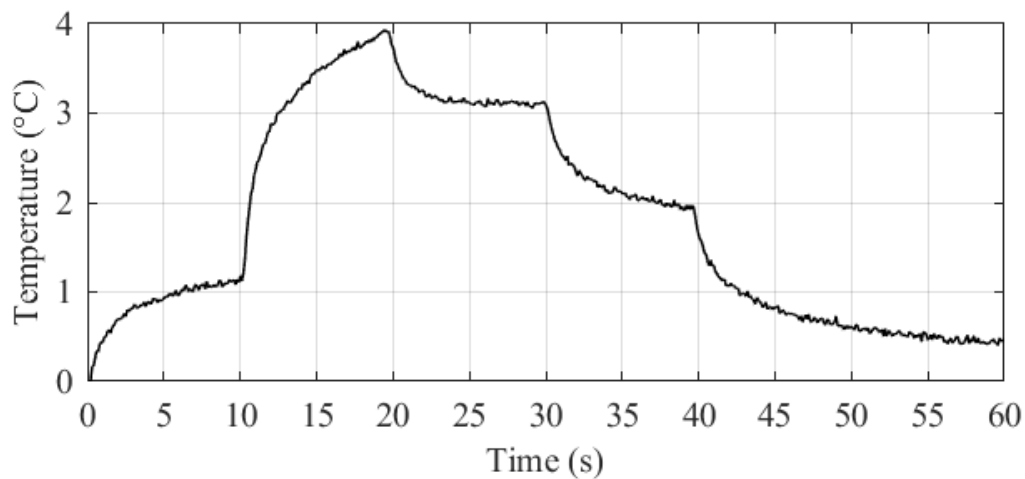


Figure III.31 : Évolution de la température du point de coordonnées (x_s, y_s, H) induite par la chauffe de la puce « U1 » avec la puissance thermique transitoire de la Figure III.30

III.6.4.2. Plusieurs sources de chaleur

Les sources de chaleur considérées dans cette étude sont les puces notées « U1 » et « U3 » de la carte électronique de test (cf. Figure III.23 et Tableau III.8).

Ainsi, la Figure III.32 montre une visualisation des températures des faces situées en $z = 0$ et $z = H$ de la carte « Hermes » après 20 secondes suivant l'injection d'une puissance thermique constante.

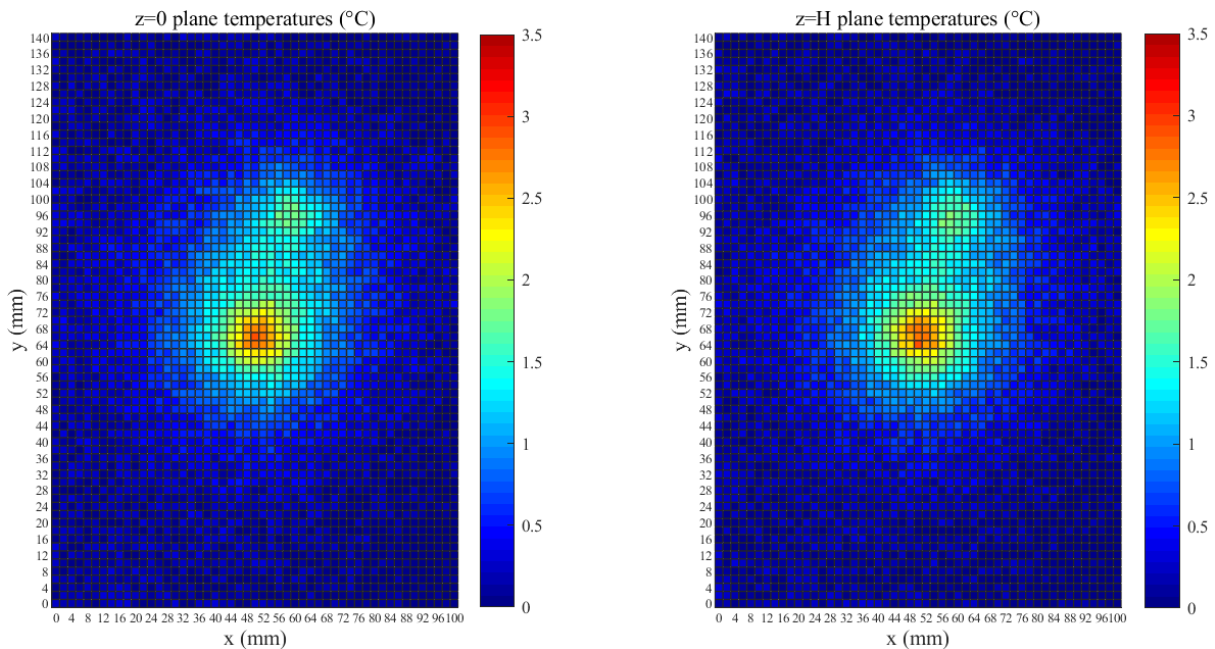


Figure III.32 : Températures des faces en $z=0$ et $z=H$ à $t=20$ s de la carte électronique « Hermes » avec une chauffe permanente des puces « U1 » et « U3 »

À présent, appliquons la procédure d'inversion avec comme données d'entrée les températures présentées au cours de ce chapitre.

III.6.5. Résultats de la procédure d'inversion

III.6.5.1. Unique source de chaleur

III.6.5.1.1. Puissance thermique permanente

De la même manière que pour l'étude de la procédure d'inversion sur des données numériques au chapitre III.5, le Tableau III.10 reprend les différents paramètres extraits des résultats d'inversion, à savoir la position identifiée du plan z_s dans lequel se situe la source de chaleur, sa position dans le plan (xy) et ses dimensions. On rappelle que ces résultats sont issus du cas d'étude avec une puissance thermique permanente dissipée par la puce « U1 ».

On note que la puissance thermique reportée est la moyenne au cours du temps des puissances thermiques identifiées à chaque pas de temps.

Tableau III.10 : Paramètres identifiés des résultats d'inversion pour le cas test avec une puissance thermique permanente dissipée par la puce « U1 »

z_s		P		x_s		y_s		l_s		w_s		temps de calcul
valeur	ε	valeur	ε	valeur	ε	valeur	ε	valeur	ε	valeur	ε	
0.546	3.36	0.760	--	50.640	1.28	66.238	0.36	10.405	48.6	10.904	55.8	7h50min

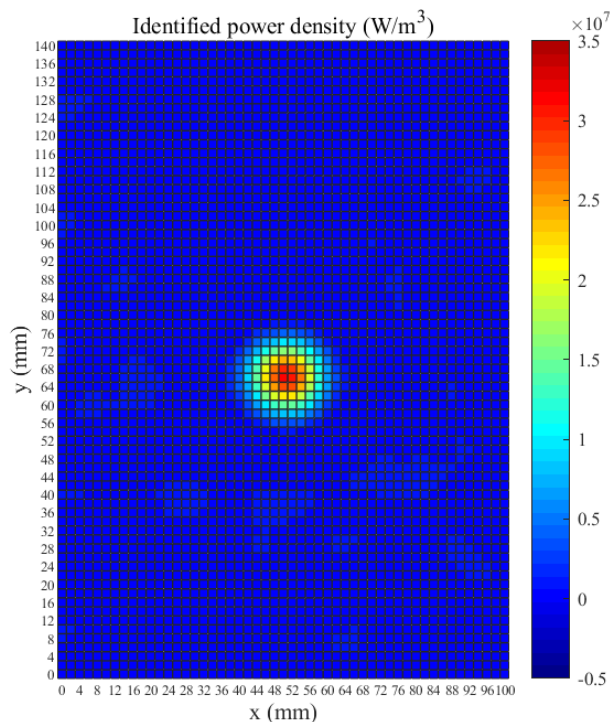


Figure III.33 : Puissances volumiques identifiées par la procédure d'inversion dans le plan $z = z_s$ à $t=20$ s du cas test avec une puissance thermique permanente dissipée par la puce « U1 »

Partie III - III.6. Identification d'une source de chaleur dans le volume d'une carte électronique à partir de mesures expérimentales

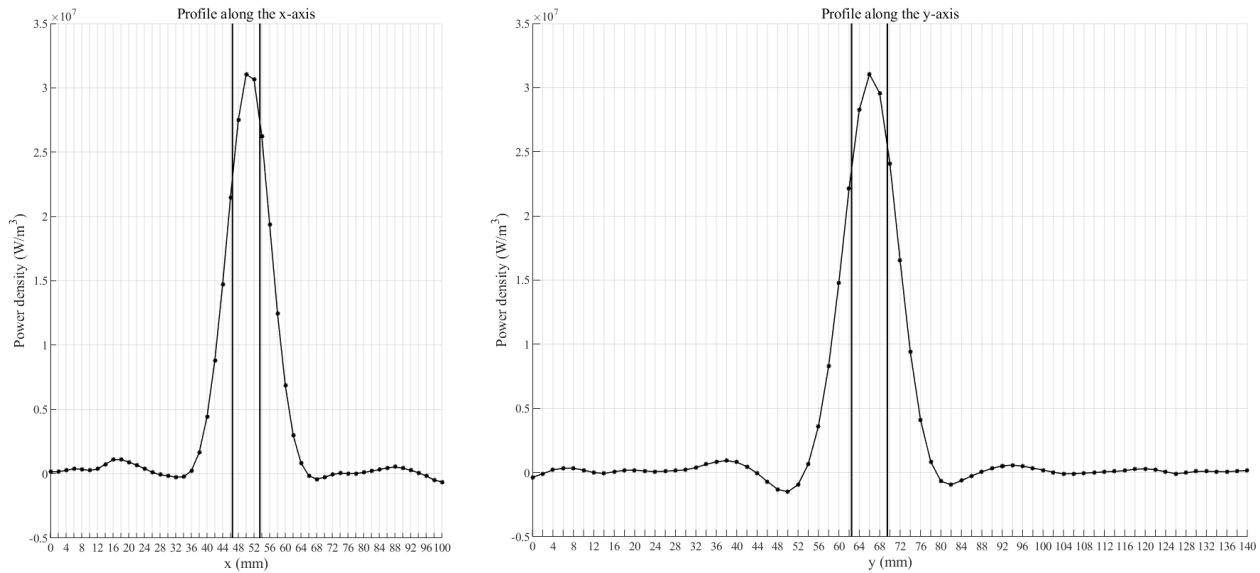


Figure III.34 : Profils des puissances volumiques identifiées suivant les axes x et y passant par le point de coordonnées (x_s, y_s, z_s) à $t=20$ s du cas test avec une puissance thermique permanente dissipée par la puce « U1 »

La Figure III.33 et Figure III.34 présentent respectivement le plan $z = z_s$ des puissances volumiques identifiées au pas de temps de 15 secondes, ainsi que les profils passant par le point de coordonnées (x_s, y_s, z_s) suivant les axes x et y de la structure d'étude de ces puissances volumiques au même pas de temps.

III.6.5.1.2. Puissance thermique transitoire

Le Tableau III.11, la Figure III.36 et la Figure III.37 présentent les résultats obtenus à partir de l'application de la procédure d'inversion sur le cas d'étude avec une puissance thermique transitoire dissipée par la puce « U1 » de la carte électronique de test, soit respectivement les paramètres extraits des résultats d'inversion, le plan $z = z_s$ des puissances volumiques identifiées après 15 secondes de chauffe et les profils suivant les axes x et y de ces puissances volumiques passant par le point de coordonnées (x_s, y_s, z_s) de la structure d'étude au même pas de temps.

Partie III - III.6. Identification d'une source de chaleur dans le volume d'une carte électronique à partir de mesures expérimentales

Tableau III.11 : Paramètres identifiés des résultats d'inversion pour le cas test avec une puissance thermique transitoire dissipée par la puce « U1 »

z_s		x_s		y_s		l_s		w_s		temps de calcul
valeur	ε	valeur	ε	valeur	ε	valeur	ε	valeur	ε	
0.583	3.19	50.820	1.64	66.638	0.97	10.678	52.5	11.243	60.6	13h39min

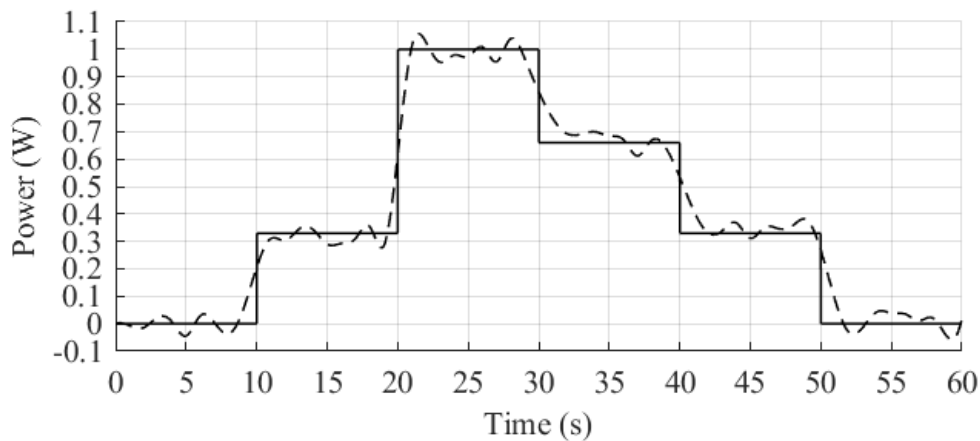


Figure III.35 : Évolution de la puissance thermique injectée (trait plein) vs identifiée (trait pointillé) par la procédure d'inversion pour le cas test avec une puissance thermique transitoire dissipée par la puce « U1 »

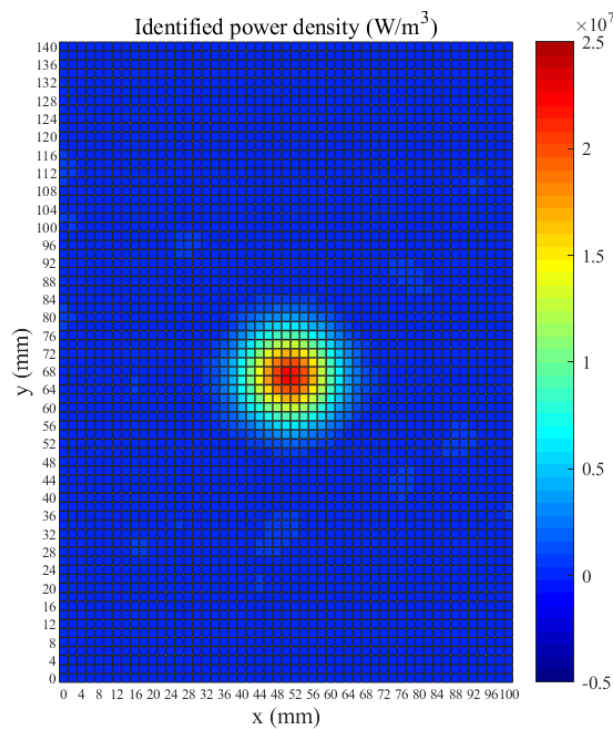


Figure III.36 : Puissances volumiques identifiées par la procédure d'inversion dans le plan $z = z_s$ à $t=25$ s du cas test avec une puissance thermique transitoire dissipée par la puce « U1 »

Partie III - III.6. Identification d'une source de chaleur dans le volume d'une carte électronique à partir de mesures expérimentales

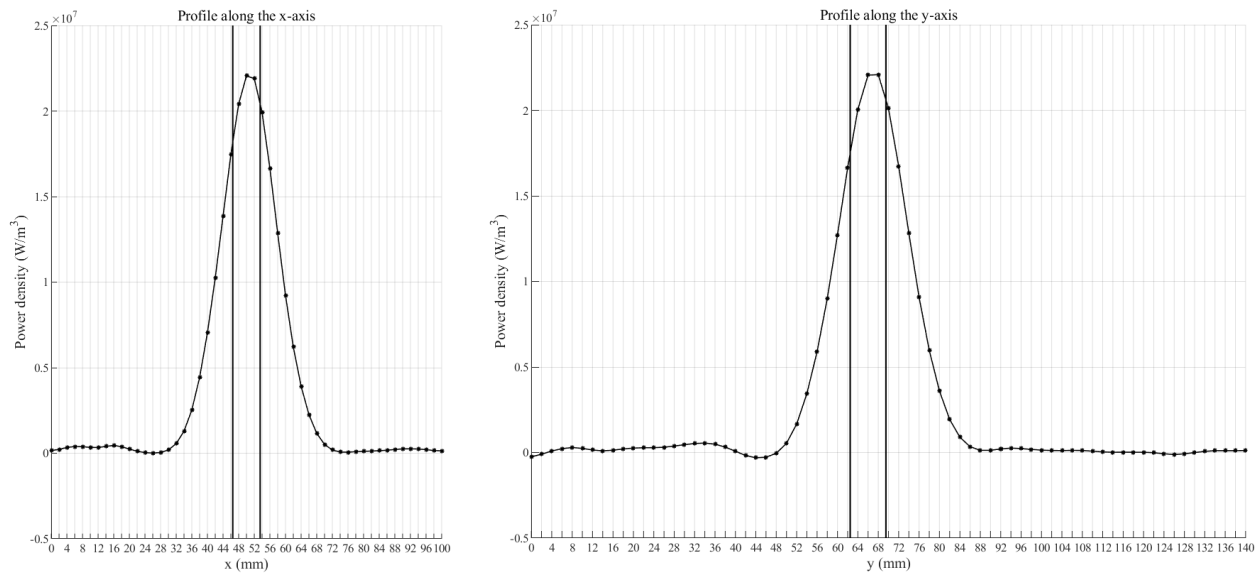


Figure III.37 : Profils des puissances volumiques identifiées suivant les axes x et y passant par le point de coordonnées (x_s, y_s, z_s) à $t=25$ s du cas test avec une puissance thermique transitoire dissipée par la puce « U1 »

III.6.5.2. Plusieurs sources de chaleur

De la même façon sur ce cas d'étude à plusieurs sources de chaleur, à savoir avec les puces « U1 » et « U3 » de la carte électronique « Hermes » chauffées par une puissance thermique permanente, le Tableau III.12 reprend les paramètres extraits des résultats d'inversion, tandis que la Figure III.38 montre le plan $z = z_s$ des puissances volumiques identifiées au pas de temps de 20 secondes.

Tableau III.12 : Paramètres identifiés des résultats d'inversion pour le cas test avec des puissances thermiques permanentes dissipées par les puces « U1 » et « U3 » ($z_{s_{identifié}}=0.555$)

puce	x_s		y_s		l_s		w_s		P		temps de calcul
	valeur	ε	valeur	ε	valeur	ε	valeur	ε	valeur	ε	
U1	50.546	1.09	65.938	0.09	10.586	51.2	11.749	67.8	0.43	--	5h37min
U3	58.641	1.11	96.655	0.68	10.606	51.5	11.55	65.0	0.22	--	

Partie III - III.6. Identification d'une source de chaleur dans le volume d'une carte électronique à partir de mesures expérimentales

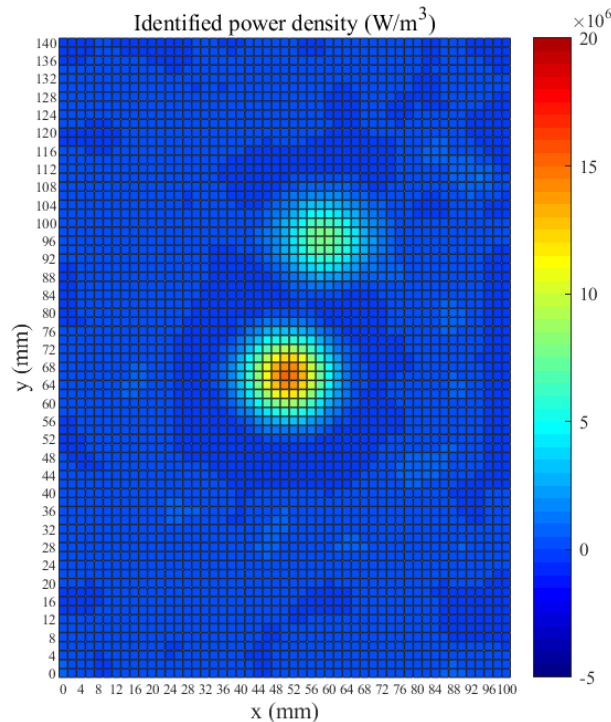


Figure III.38 : Puissances volumiques identifiées par la procédure d'inversion dans le plan $z = z_s$ à $t=20$ s du cas test avec des puissances thermiques permanentes dissipées par les puces « U1 » et « U3 »

III.6.6. Synthèse

Dans ce chapitre, l'application de la procédure d'inversion définie au chapitre III.4 sur des données d'entrée issues de mesures expérimentales sur une carte électronique de test a été présentée, ceci pour des puissances thermiques dissipées permanente ou transitoire dans le temps alimentant une ou deux sources de chaleur.

Les résultats valident la faisabilité de ce problème inverse destiné à l'identification de sources de chaleur dans le volume d'une carte électronique et ceci sur des systèmes investigués de manière expérimentale. Cette procédure d'inversion a montré son efficacité que ce soit pour identifier la position z_s du plan dans lequel se situent les sources de chaleur ainsi que leurs positions (x_s, y_s) dans le plan $z = z_s$.

En ce qui concerne leurs dimensions l_s et w_s , l'erreur élevée des valeurs identifiées peut être expliquée par le maillage trop large de la structure d'étude. En effet, pour de telles tailles de sources de chaleur, un maillage avec une taille de maille d'au maximum 1 millimètre doit être définie pour identifier des valeurs avec une erreur acceptable. Cependant, le maillage défini lors de cette étude fut limité par les performances numériques des ordinateurs utilisés.

À propos des puissances thermiques dissipées P , comme cela a été mentionné, la valeur des puissances injectées ne peut pas être vérifiée au vu des dissipations thermiques dans les connecteurs qui entraînent une perte de la puissance dissipée au niveau des puces. Néanmoins, comme le montre la Figure III.35, on remarque bien que le profil temporel de la puissance est bien identifié.

III.7. Conclusion

La procédure d'inversion définie dans ce manuscrit de thèse, à savoir du couplage de l'algorithme des gradients conjugués avec calcul de la variable adjointe et d'une fonction de minimisation usuelle à une seule dimension afin d'identifier les caractéristiques d'une source de chaleur encastrée dans le volume d'une carte électronique a été appliquée à des données issues d'un cas d'étude numérique et de mesures expérimentales sur une carte électronique de test.

Les résultats valident la faisabilité du problème inverse et montrent une grande précision dans l'identification de la position des sources de chaleur (x_s , y_s et z_s). Les dimensions des sources thermiques sont également précisément identifiées à condition de définir un maillage du MVF suffisamment fin pour qu'au minimum 5 à 10 nœuds se trouvent au sein de celles-ci. De plus, en se basant sur les résultats de l'étude numérique, les puissances thermiques dissipées sont correctement identifiées, qu'elle soit permanente ou transitoire.

On note que la précision de ces résultats d'inversion dépend fortement du modèle numérique, en l'occurrence du modèle aux volumes finis dans cette thèse, défini pour modéliser la carte électronique investiguée. En effet, les propriétés thermiques des matériaux du PCB de la carte ainsi que les conditions aux limites considérées, ont un impact conséquent sur la thermique du système et donc à fortiori sur les résultats d'inversion. Néanmoins, des méthodes non destructives existent, telles que la laminographie 3D par rayon X, pour analyser la composition de la structure d'une carte électronique. L'utilisation d'une enceinte à environnement contrôlé peut également permettre de contrôler au mieux les conditions aux limites appliquées à la carte électronique étudiée.

Les travaux présentés lors de la Partie III de ce manuscrit répondent ainsi à une problématique réelle des industriels pour l'identification de paramètres géométriques (x_s , y_s , z_s , l_s et w_s) et thermique (P) de puces électroniques encastrées au sein du PCB d'une carte électronique. La maîtrise de ce dernier paramètre est extrêmement critique pour prédire le comportement thermique des systèmes électroniques au global, ce qui rend son identification très intéressante.

Conclusion générale

Les travaux présentés dans ce manuscrit de thèse ont permis d'étudier différentes procédures consacrées à l'analyse de paramètres critiques pour la thermique des composants électroniques et plus généralement des cartes électroniques.

Dans une première partie, l'étude de la température de jonction en régime transitoire d'un composant électronique à partir de la représentation graphique de sa Cumulative Structure Function est proposée. Les différents paramètres critiques à l'analyse de cette dernière ont été présentés, à savoir le nombre d'itérations du processus de déconvolution, la fréquence d'acquisition des mesures de la température de jonction, le bruit de mesure de ces dernières ainsi que la modélisation du PCB de la carte électronique sur laquelle se trouve le composant, ceci à partir de simulations numériques issues du modèle numérique détaillé d'un composant électronique.

La comparaison des résultats obtenus à partir de simulations numériques et de mesures expérimentales a mis en avant certaines limitations de la procédure. En effet, l'identification des propriétés thermiques des différents matériaux d'un composant électronique à partir du tracé de sa Cumulative Structure Function s'avère impossible au vu de la complexité de la géométrie de ce dernier.

Néanmoins, une étude relative permettant le calibrage du modèle numérique détaillé d'un composant électronique via cette méthode a été présentée. De plus, les études sur les différents paramètres critiques à la représentation de cette Cumulative Structure Function amènent à pouvoir considérer une issue de mesures expérimentales comme référence pour ce calibrage. Ainsi, cette procédure permet d'ajuster sur certains paramètres thermiques le modèle détaillé d'un composant électronique pour que le comportement thermique de ce dernier reproduise le plus fidèlement possible celui observé expérimentalement, autrement dit le comportement thermique réel du composant.

Cette étude constitue donc un apport à la caractérisation de paramètres thermiques d'un composant électronique sans aucune donnée a priori, ce qui peut s'avérer très utile pour l'étude des composants COTS.

Dans une deuxième partie, l'identification d'une source de chaleur encastrée dans le volume d'une carte électronique par méthode inverse a été réalisée. Une procédure d'inversion basée sur l'algorithme des gradients conjugués avec calcul de la variable adjointe couplé à une fonction de minimisation à une dimension est proposée, ceci à partir de l'analyse des températures des faces de la structure d'étude. Pour cela, l'élaboration et l'implémentation d'un modèle 3D numérique fondé sur la méthode des volumes finis ont été requises.

L'application de cette procédure à des données issues de simulations numériques, elles-mêmes obtenues à partir du modèle COMSOL d'un système identique a permis de valider la faisabilité du problème inverse. La position des sources de chaleur, leurs dimensions et les puissances thermiques dissipées extraites des résultats de la procédure d'inversion sont identifiées avec une bonne précision. Dans un deuxième temps, les résultats obtenus via son application à des mesures expérimentales sur une réelle carte électronique a permis de finaliser sa validation.

Cette procédure d'inversion sans aucune hypothèse nécessaire au préalable sur la forme, la position, les dimensions et les niveaux de puissances dissipées constitue un apport à l'étude de carte électronique dont certains composants seraient encastrés. La connaissance des matériaux de son PCB est néanmoins requise.

Les deux procédures destinées à la caractérisation thermique des cartes électroniques et de ses composants présentées dans ce manuscrit représentent une contribution à l'étude des systèmes électroniques de type COTS, ce qui peut s'avérer très utile pour les industriels.

Poursuite des travaux & perspectives

Les prolongements potentiels de ces travaux sont nombreux, à savoir :

- L'analyse de Cumulative Structure Function obtenues à partir de mesures expérimentales dont la fréquence d'acquisition et le bruit de mesure sont en accord avec les exigences de la méthode pourrait permettre d'obtenir une Structure Function plus fidèle de la physique de la structure investiguée et ainsi permettre d'approfondir l'étude.
- La procédure d'inversion ainsi que le modèle numérique aux volumes finis ont été implémentés pour permettre l'identification aussi bien de sources de chaleur encastrées au sein du système d'étude, mais également de flux de chaleur appliqués en surface. Son application à l'identification de sollicitations thermiques de différentes natures constituerait une suite à l'étude.
- L'utilisation de cette procédure d'inversion à l'identification de sources de chaleur mobiles est également envisageable au vu de son implémentation, ainsi cela permettrait d'investiguer des systèmes de nature totalement différente que celle des cartes et composants électroniques.

Annexes

Annexe A : Les 38 scénarios DELPHI des conditions aux limites pour la création des CTM
(repris par le standard JESD15-4 [40])

		Coefficient de transfert thermique ($W/K.m^2$)			
Condition	Scénario	Top	Bottom	Sides	Leads
Convection naturelle	1	10	10	10	10
	2	10	10	10	100
	3	10	10	10	1000
	4	10	10	10	10000
	5	30	30	30	30
Convection forcée	6	50	50	50	10000
	7	10	100	10	1000
	8	100	10	10	1000
	9	10	100	10	100
	10	100	10	10	100
	11	50	50	50	50
	12	100	100	100	100
	13	100	100	100	500
Convection naturelle + dissipateur thermique	14	500	10	10	1000
	15	1000	10	10	1000
	16	10	500	10	1000
	17	10	1000	10	1000
	18	500	10	10	100
	19	1000	10	10	100
	20	10	500	10	100
Convection forcée + dissipateur thermique	21	10	1000	10	100
	22	100	100	100	1000
	23	100	1	100	1000
	24	1	100	100	1000
	25	200	200	200	1000
	26	50	50	50	1000
	27	200	200	200	10000
28	100	100	100	10000	
Plaque froide	29	10000	10	10	100
	30	10	10000	10	100
	31	10000	10	10	1000
	32	10	10000	10	1000
	33	1	10000	1	10000
	34	10000	1	1	10000
Fluide parfait	35	1000000000	1000000000	1000000000	1000000000
	36	10000	10000	10000	10000
	37	1000	1000	1000	1000
	38	500	500	500	500

Annexe B : Les 49 scénarios « Thales » des conditions aux limites pour la création des CTM (publié dans l'article [41])

Condition	Scénario	Coefficient de transfert thermique ($W/K \cdot m^2$)			
		Top	Bottom	Sides	Leads
Convection naturelle	1	5	1	5	1
	2	5	10	5	10
	3	5	25	5	50
	4	5	50	5	50
	5	5	50	5	100
	6	5	100	5	200
	7	15	1	15	1
	8	15	10	15	10
	9	15	25	15	50
	10	15	50	15	50
	11	15	50	15	100
	12	15	100	15	200
Convection forcée	13	30	5	30	5
	14	30	30	30	30
	15	30	50	30	50
	16	30	200	30	200
	17	80	5	80	5
	18	80	30	80	30
	19	80	50	80	50
	20	80	200	80	200
	21	200	5	200	5
	22	200	30	200	30
	23	200	50	200	50
	24	200	200	200	200
Convection naturelle + dissipateur thermique	25	25	1	25	1
	26	25	10	25	10
	27	25	25	25	50
	28	25	50	25	50
	29	25	50	25	100
	30	25	100	25	200
	31	75	1	75	1
	32	75	10	75	10
	33	75	25	75	50
	34	75	50	75	50
	35	75	50	75	100
	36	75	100	75	200
Convection forcée + dissipateur thermique	37	150	5	30	5
	38	150	30	30	30
	39	150	50	30	50
	40	150	200	30	200
	41	500	5	200	5
	42	500	30	200	30
	43	500	50	200	50
	44	500	200	200	200
Plaque froide	45	10	50	10	1000
	46	10	1000	10	10000
	47	1000	5	10	50
	48	10000	50	10	500
Infinie	49	1000000000	1000000000	1000000000	1000000000

Annexe C : Les 10 scénarios des conditions aux limites pour la création des DCTM (publié dans l'article [50])

Scénario	Coefficient de transfert thermique ($W/K.m^2$)			
	Top	Bottom	Sides	Leads
1	15	100	5	100
2	50	250	15	250
3	800	20	5	20
4	0.1	0.1	0.1	0.1
5	40	1000	15	1000
6	0.1	100	50	100
7	1000	40	100	40
8	100	0.1	5	0.1
9	15	200	200	200
10	30	200	50	200

Annexe D : Étude de sensibilité sur les différents paramètres caractéristiques de la source de chaleur (source centrée dans le plan (xy) dont les dimensions l_s et w_s sont égales)

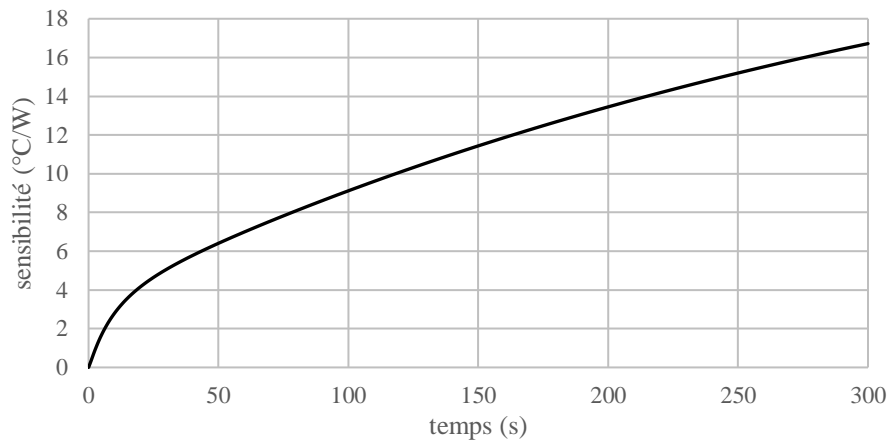


Figure III.39 : Sensibilité du paramètre P de la source de chaleur

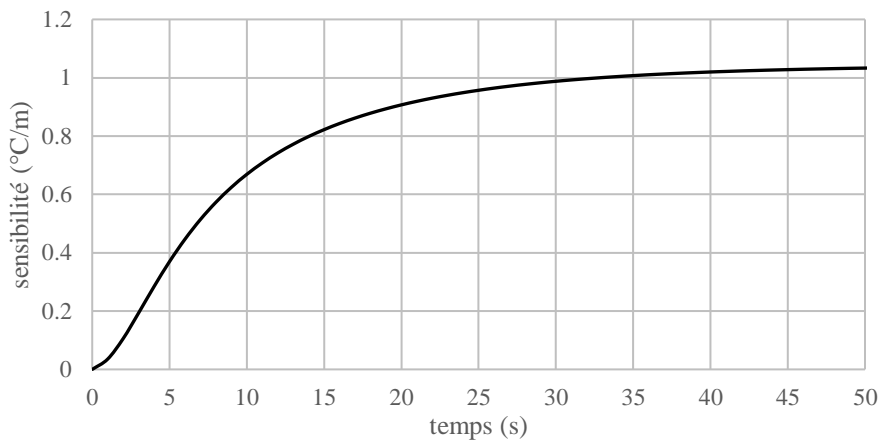


Figure III.40 : Sensibilité des paramètres x_s et y_s de la source de chaleur

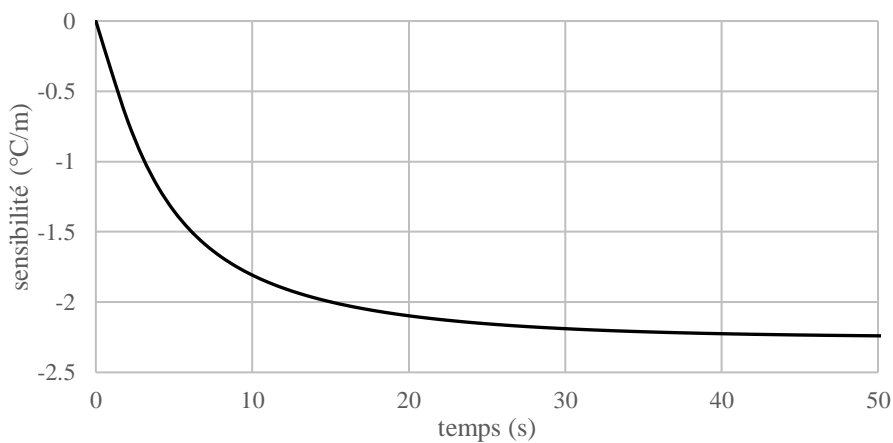


Figure III.41 : Sensibilité des paramètres l_s et w_s de la source de chaleur

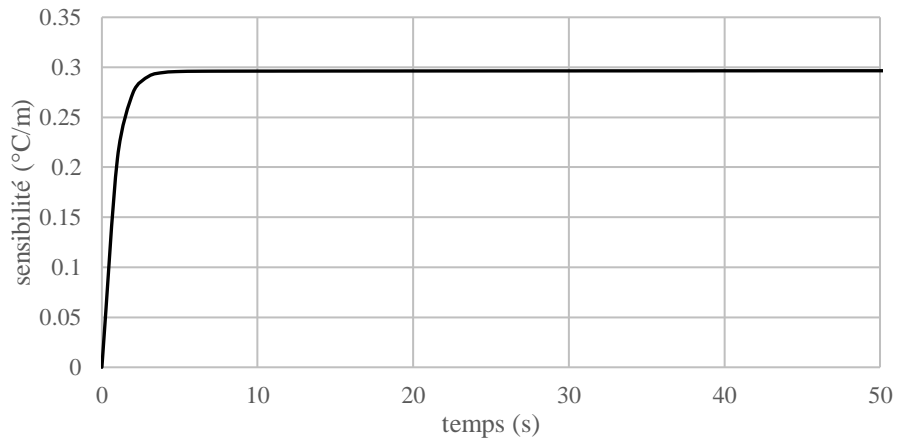


Figure III.42 : Sensibilité du paramètre z_s de la source de chaleur

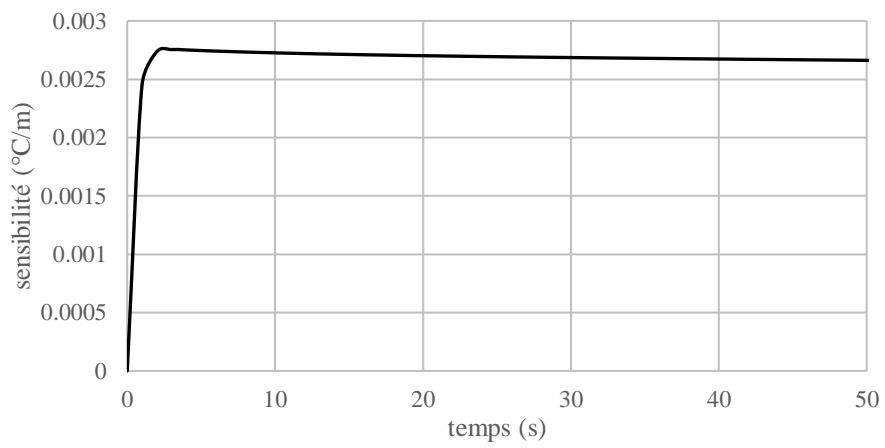


Figure III.43 : Sensibilité du paramètre h_s de la source de chaleur

Références bibliographiques

- [1] S. Vintrou, « Contribution à l'étude du comportement thermique des composants électroniques », These de doctorat, Paris 10, 2009. Disponible sur: <https://www.theses.fr/2009PA100175>
- [2] B. Rogié, « Apport à la caractérisation des modèles thermiques spatio-temporels destinés aux composants électroniques », These de doctorat, Paris 10, 2018. Disponible sur: <http://www.theses.fr/2018PA100144>
- [3] C. T. Dia, « Génération de modèles compacts thermiques dynamiques de composants électroniques via les algorithmes génétiques », 2015. Disponible sur: <https://www.semanticscholar.org/paper/G%C3%A9n%C3%A9ration-de-modèles-compacts-thermiques-de-via-Dia/c527fd19e277c5ff580e84f0f7d7a1a0183a0525>
- [4] T. Huesgen, « Printed circuit board embedded power semiconductors: A technology review », *Power Electron. Devices Compon.*, vol. 3, p. 100017, oct. 2022, doi: 10.1016/j.pedc.2022.100017. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S2772370422000141>
- [5] JEDEC, « JESD99C - Terms, Definitions, and Letter Symbols for Microelectronic Devices ». 2012. Disponible sur: <https://www.jedec.org/system/files/docs/JESD99C.pdf>
- [6] JEDEC, « JESD88F - Dictionary of Terms for Solid State Technology - 7th Edition ». 2018. Disponible sur: <https://www.jedec.org/system/files/docs/JESD88F.pdf>
- [7] « Transistor count », *Wikipedia*. Disponible sur: https://en.wikipedia.org/w/index.php?title=Transistor_count&oldid=1168130794
- [8] G. Poupon, « Procédés de packaging et d'interconnexion de composants électroniques », *Tech. Ing.*, avr. 2016, doi: 10.51257/a-v1-e3401. Disponible sur: <https://www.techniques-ingenieur.fr/doi/10.51257/a/v1/e3401>
- [9] J.-L. Diot, « Packaging des circuits intégrés », *Tech. Ing.*, août 2017, Disponible sur: <https://www.techniques-ingenieur.fr/base-documentaire/electronique-photonique-th13/cartes-electroniques-technologies-et-conception-42287210/packaging-des-circuits-integres-e3400/>
- [10] H. Wang, J. Ma, Y. Yang, M. Gong, et Q. Wang, « A Review of System-in-Package Technologies: Application and Reliability of Advanced Packaging », *Micromachines*, vol. 14, n° 6, p. 1149, mai 2023, doi: 10.3390/mi14061149
- [11] JEDEC, « JESD30E - Descriptive Designation System for Semiconductor-device Packages ». 2008. Disponible sur: <https://www.jedec.org/sites/default/files/docs/JESD30E.pdf>
- [12] W. Jillek et W. K. C. Yung, « Embedded components in printed circuit boards: a processing technology review », *Int. J. Adv. Manuf. Technol.*, vol. 25, n° 3, p. 350-360, févr. 2005, doi: 10.1007/s00170-003-1872-y. Disponible sur: <https://doi.org/10.1007/s00170-003-1872-y>
- [13] A. Renault et C. Munier, « Thermo-mechanical reliability of embedded capacitors », in *2012 13th International Thermal, Mechanical and Multi-Physics Simulation and Experiments in Microelectronics and Microsystems*, avr. 2012, p. 1/5-5/5. doi: 10.1109/ESimE.2012.6191754
- [14] P. Palm, J. Moisala, A. Kivikero, R. Tuominen, et A. Iihola, « Embedding active components inside printed circuit board (PCB) - a solution for miniaturization of electronics », in *Proceedings. International Symposium on Advanced Packaging Materials: Processes, Properties and Interfaces, 2005.*, mars 2005, p. 1-4. doi: 10.1109/ISAPM.2005.1432034

- [15] W. C. Maia Filho, M. Brizoux, et A. Grivon, « Optimization of PCB build-up layer configuration for electronic assemblies with active embedded components in the board », in *2010 11th International Thermal, Mechanical & Multi-Physics Simulation, and Experiments in Microelectronics and Microsystems (EuroSimE)*, avr. 2010, p. 1-5. doi: 10.1109/ESIME.2010.5464607
- [16] Y. Jannot et C. Moyné, *Transferts thermiques*, Edilivre. 2016.
- [17] J.-C. H. Wright Lesley, *Analytical Heat Transfer*, 2^e éd. Boca Raton: CRC Press, 2022. doi: 10.1201/9781003164487
- [18] Y. Pan *et al.*, « Reliability prediction of LED packaging by fatigue behavior of bonding wire in power cycling accelerated test », in *2017 IEEE 19th Electronics Packaging Technology Conference (EPTC)*, déc. 2017, p. 1-4. doi: 10.1109/EPTC.2017.8277431
- [19] S.-U. Zhang et B. W. Lee, « Fatigue life evaluation of wire bonds in LED packages using numerical analysis », *Microelectron. Reliab.*, vol. 54, n° 12, p. 2853-2859, déc. 2014, doi: 10.1016/j.microrel.2014.07.142. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0026271414003448>
- [20] A. Mazloum-Nejadari, G. Khatibi, B. Czerny, M. Lederer, J. Nicolics, et L. Weiss, « Reliability of Cu wire bonds in microelectronic packages », *Microelectron. Reliab.*, vol. 74, p. 147-154, juill. 2017, doi: 10.1016/j.microrel.2017.04.014. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0026271417301051>
- [21] E. Arjmand, P. A. Agyakwa, et C. M. Johnson, « Reliability of thick Al wire: A study of the effects of wire bonding parameters on thermal cycling degradation rate using non-destructive methods », *Microelectron. Reliab.*, vol. 54, n° 9, p. 2006-2012, sept. 2014, doi: 10.1016/j.microrel.2014.07.119. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0026271414003217>
- [22] Y. Guo, Y. Xu, L. Liang, et Y. Liu, « Bonding wire fatigue life prediction of power module in thermal cycling test », in *2016 17th International Conference on Electronic Packaging Technology (ICEPT)*, août 2016, p. 482-485. doi: 10.1109/ICEPT.2016.7583180
- [23] H. Fan, W. Chow, K. Lee, F. Wong, H. Chen, et J. Wu, « Investigation of Cu wire neck crack under thermal cycling test », in *2016 17th International Conference on Electronic Packaging Technology (ICEPT)*, août 2016, p. 1522-1525. doi: 10.1109/ICEPT.2016.7583412
- [24] V.-N. Le, L. Benabou, Q.-B. Tao, et V. Etagens, « Modeling of intergranular thermal fatigue cracking of a lead-free solder joint in a power electronic module », *Int. J. Solids Struct.*, vol. 106-107, p. 1-12, févr. 2017, doi: 10.1016/j.ijsolstr.2016.12.003. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0020768316303705>
- [25] X. Yan, S. Feng, D. Shi, et J. Yang, « Degradation of the die attach layer in chip-on-board packaged light-emitting diodes during temperature cycling », in *2015 16th International Conference on Electronic Packaging Technology (ICEPT)*, août 2015, p. 980-984. doi: 10.1109/ICEPT.2015.7236743
- [26] Y. Gu et T. Nakamura, « Interfacial delamination and fatigue life estimation of 3D solder bumps in flip-chip packages », *Microelectron. Reliab.*, vol. 44, n° 3, p. 471-483, mars 2004, doi: 10.1016/j.microrel.2003.11.002. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0026271403004505>
- [27] L. T. Yeh, « Review of Heat Transfer Technologies in Electronic Equipment », *J. Electron. Packag.*, vol. 117, n° 4, p. 333-339, déc. 1995, doi: 10.1115/1.2792113. Disponible sur: <https://asmedigitalcollection.asme.org/electronicpackaging/article/117/4/333/404595/Review-of-Heat-Transfer-Technologies-in-Electronic>

- [28] JEDEC, « JESD74A - Early Life Failure Rate Calculation Procedure for Semiconductor Components ». 2007. Disponible sur: https://www.jedec.org/system/files/docs/JESD74A_RA.pdf
- [29] MIL-HDBK-217F, « Military Handbook - Reliability Prediction of Electronic Equipment », Notice 2, 1995.
- [30] J. Ditre, « Heat Conduction in Microwave Devices With Orthotropic and Temperature-Dependent Thermal Conductivity », *IEEE Trans. Microw. Theory Tech.*, vol. 55, n° 3, p. 555-560, mars 2007, doi: 10.1109/TMTT.2006.890526
- [31] K. R. Bagnall, Y. S. Muzychka, et E. N. Wang, « Application of the Kirchhoff Transform to Thermal Spreading Problems With Convection Boundary Conditions », *IEEE Trans. Compon. Packag. Manuf. Technol.*, vol. 4, n° 3, p. 408-420, mars 2014, doi: 10.1109/TCPMT.2013.2292584
- [32] J. C. Freeman, « Channel Temperature Model for Microwave AlGaIn/GaN HEMTs on SiC and Sapphire MMICs in High Power, High Efficiency SSPAs », E-14315-1, juin 2004. Disponible sur: <https://ntrs.nasa.gov/citations/20040082339>
- [33] F. Bonani et G. Ghione, « On the application of the Kirchhoff transformation to the steady-state thermal analysis of semiconductor devices with temperature-dependent and piecewise inhomogeneous thermal conductivity », *Solid-State Electron.*, vol. 38, n° 7, p. 1409-1412, juill. 1995, doi: 10.1016/0038-1101(94)00255-E. Disponible sur: <https://www.sciencedirect.com/science/article/pii/003811019400255E>
- [34] JEDEC, « JESD15-1.01 - Compact Thermal Model Overview ». 2023. Disponible sur: <https://www.jedec.org/system/files/docs/JESD15-1.01.pdf>
- [35] JEDEC, « JESD15-3 - Two-Resistor Compact Thermal Model Guideline ». 2008. Disponible sur: <https://www.jedec.org/system/files/docs/JESD15-3.pdf>
- [36] JEDEC, « JESD51-8 - Integrated Circuit Thermal Test Method Environmental Conditions - Junction-to-Board ». 1999. Disponible sur: <https://www.jedec.org/system/files/docs/jesd51-8.pdf>
- [37] JEDEC, « JESD51-12.01 - Guidelines for Reporting and Using Electronic Package Thermal Information ». 2012. Disponible sur: <https://www.jedec.org/system/files/docs/JESD51-12-01.pdf>
- [38] S. Shidore, V. Adams, et T.-Y. T. Lee, « A study of compact thermal model topologies in CFD for a flip chip plastic ball grid array package », in *ITHERM 2000. The Seventh Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (Cat. No.00CH37069)*, mai 2000, p. 329. doi: 10.1109/ITHERM.2000.866843
- [39] E. Monier-Vinard, B. Rogie, V. Bissuel, N. Laraqi, O. Daniel, et M.-C. Kotelon, « State of the art of thermal characterization of electronic components using computational fluid dynamic tools », *Int. J. Numer. Methods Heat Fluid Flow*, vol. 27, n° 11, p. 2433-2450, janv. 2017, doi: 10.1108/HFF-10-2016-0380. Disponible sur: <https://doi.org/10.1108/HFF-10-2016-0380>
- [40] JEDEC, « JESD15-4 - DELPHI Compact Thermal Model Guideline ». 2008. Disponible sur: <https://www.jedec.org/system/files/docs/JESD15-4.pdf>
- [41] E. Monier-Vinard, V. Bissuel, C. Dia, et O. Daniel, « Delphi style compact modeling by means of genetic algorithms of system in Package devices using composite sub-compact thermal models dedicated to model order reduction », in *13th InterSociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems*, mai 2012, p. 1170-1178. doi: 10.1109/ITHERM.2012.6231555
- [42] H. Vinke et C. J. M. Lasance, « Compact models for accurate thermal characterization of electronic parts », *IEEE Trans. Compon. Packag. Manuf. Technol. Part A*, vol. 20, n° 4, p. 411-419, déc. 1997, doi: 10.1109/95.650930

- [43] F. Christiaens, B. Vandeveld, E. Beyne, R. Mertens, et J. Berghmans, « A generic methodology for deriving compact dynamic thermal models, applied to the PSGA package », *IEEE Trans. Compon. Packag. Manuf. Technol. Part A*, vol. 21, n° 4, p. 565-576, déc. 1998, doi: 10.1109/95.740049
- [44] C. J. M. Lasance, D. Den Hertog, et P. Stehouwer, « Creation and evaluation of compact models for thermal characterisation using dedicated optimisation software », in *Fifteenth Annual IEEE Semiconductor Thermal Measurement and Management Symposium (Cat. No.99CH36306)*, mars 1999, p. 189-200. doi: 10.1109/STHERM.1999.762447
- [45] E. Monier-Vinard, V. Bissuel, B. Rogié, N. Laraqi, et O. Daniel, « Investigation on Steady-State and Transient Boundary Condition Scenarios for Optimizing the Creation of Multiport Surrogate Thermal Models », *IEEE Trans. Compon. Packag. Manuf. Technol.*, vol. 8, n° 6, p. 1042-1055, juin 2018, doi: 10.1109/TCPMT.2017.2778511
- [46] E. Monier-Vinard *et al.*, « Hybridizing Nature-Inspired Algorithms to Derive Accurate Surrogate Thermal Model: Genetic and Particle Swarm Optimization », in *2018 17th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm)*, mai 2018, p. 368-378. doi: 10.1109/ITHERM.2018.8419587
- [47] P. Arunasalam, K. N. Seetharamu, et I. A. Azid, « Determination of thermal compact model via evolutionary genetic optimization method », *IEEE Trans. Compon. Packag. Technol.*, vol. 28, n° 2, p. 345-352, juin 2005, doi: 10.1109/TCAPT.2005.848538
- [48] E. Monier-Vinard, V. Bissuel, N. Laraqi, et C. Dia, « Latest developments of compact thermal modeling of system-in-package devices by means of Genetic Algorithm », in *Fourteenth Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm)*, mai 2014, p. 998-1006. doi: 10.1109/ITHERM.2014.6892390
- [49] H. Pape, D. Schweitzer, J. H. J. Janssen, A. Morelli, et C. M. Villa, « Thermal transient modeling and experimental validation in the European project PROFIT », *IEEE Trans. Compon. Packag. Technol.*, vol. 27, n° 3, p. 530-538, sept. 2004, doi: 10.1109/TCAPT.2004.831791
- [50] E. Monier-Vinard, C. T. Dia, V. Bissuel, O. Daniel, et N. Laraq, « Extension of the DELPHI methodology to Dynamic Compact Thermal Model of electronic Component », présenté à 17th international workshop on thermal investigations of ICs and systems (Therminic), 2011, p. 36-41. Disponible sur: <http://pascal-francis.inist.fr/vibad/index.php?action=getRecordDetail&idt=25499872>
- [51] E. Monier-Vinard, C. T. Dia, V. Bissuel, N. Laraqi, et O. Daniel, « Dynamic Compact Thermal Model for stacked-die components », in *2012 28th Annual IEEE Semiconductor Thermal Measurement and Management Symposium (SEMI-THERM)*, mars 2012, p. 20-28. doi: 10.1109/STHERM.2012.6188821
- [52] D. J. Lucia, P. S. Beran, et W. A. Silva, « Reduced-order modeling: new approaches for computational physics », *Prog. Aerosp. Sci.*, vol. 40, n° 1, p. 51-117, févr. 2004, doi: 10.1016/j.paerosci.2003.12.001. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0376042103001131>
- [53] A. Chatterjee, « An introduction to the proper orthogonal decomposition », *Curr. Sci.*, vol. 78, n° 7, p. 808-817, 2000, Disponible sur: <https://www.jstor.org/stable/24103957>
- [54] A. P. Raghupathy, W. Maltz, U. Ghia, et K. Ghia, « Boundary-condition-independent reduced-order modeling of 3D objects by the POD-Galerkin methodology », in *2010 12th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems*, juin 2010, p. 1-10. doi: 10.1109/ITHERM.2010.5501406
- [55] M.-C. Cheng, W. Jia, et B. T. Helenbrook, « Thermal modeling for FinFET NAND gate circuits using a multi-block reduced-order model », in *2015 21st International Workshop on Thermal Investigations of ICs and Systems (THERMINIC)*, sept. 2015, p. 1-4. doi: 10.1109/THERMINIC.2015.7389620

- [56] Q. Yu, J. M. L. Wang, et E. S. Kuh, « Passive multipoint moment matching model order reduction algorithm on multiport distributed interconnect networks », *IEEE Trans. Circuits Syst. Fundam. Theory Appl.*, vol. 46, n° 1, p. 140-160, janv. 1999, doi: 10.1109/81.739262
- [57] L. Codecasa, D. D'Amore, et P. Maffezzoni, « An Arnoldi based thermal network reduction method for electro-thermal analysis », *IEEE Trans. Compon. Packag. Technol.*, vol. 26, n° 1, p. 186-192, mars 2003, doi: 10.1109/TCAPT.2002.808005
- [58] L. Codecasa, D. D'Amore, P. Maffezzoni, et W. Batty, « Analytical multipoint moment matching reduction of distributed thermal networks », *IEEE Trans. Compon. Packag. Technol.*, vol. 27, n° 1, p. 87-95, mars 2004, doi: 10.1109/TCAPT.2004.825763
- [59] W. Zhao, G. K. H. Pang, et N. Wong, « Automatic adaptive multi-point moment matching for descriptor system model order reduction », in *2013 International Symposium on VLSI Design, Automation, and Test (VLSI-DAT)*, avr. 2013, p. 1-4. doi: 10.1109/VLSI-DAT.2013.6533818
- [60] L. Codecasa, V. d'Alessandro, A. Magnani, N. Rinaldi, et P. J. Zampardi, « Fast novel thermal analysis simulation tool for integrated circuits (FANTASTIC) », in *20th International Workshop on Thermal Investigations of ICs and Systems*, sept. 2014, p. 1-6. doi: 10.1109/THERMINIC.2014.6972507
- [61] B. Rogié *et al.*, « Multi-port dynamic compact thermal models of dual-chip package using model order reduction and metaheuristic optimization », *Microelectron. Reliab.*, vol. 87, p. 222-231, août 2018, doi: 10.1016/j.microrel.2018.06.009. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0026271418303998>
- [62] F. Joly, O. Quéméner, et A. Neveu, « Modal Reduction of an Advection-Diffusion Model Using a Branch Basis », *Numer. Heat Transf. Part B Fundam.*, vol. 53, n° 5, p. 466-485, mars 2008, doi: 10.1080/10407790701849550. Disponible sur: <https://doi.org/10.1080/10407790701849550>
- [63] O. Quéméner, F. Joly, et A. Neveu, « The generalized amalgam method for modal reduction », *Int. J. Heat Mass Transf.*, vol. 55, n° 4, p. 1197-1207, janv. 2012, doi: 10.1016/j.ijheatmasstransfer.2011.09.043. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0017931011005485>
- [64] B. Rogié *et al.*, « Delphi-like dynamical compact thermal models using model order reduction based on modal approach », in *2018 34th Thermal Measurement, Modeling & Management Symposium (SEMI-THERM)*, mars 2018, p. 13-20. doi: 10.1109/SEMI-THERM.2018.8357347
- [65] V. Bissuel, V. Fox, E. Monier-Vinard, A. Neveu, F. Joly, et O. Daniel, « Multi-port Dynamic Compact Thermal Models of BGA Package using Model Order Reduction and Metaheuristic Optimization », in *2019 18th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm)*, mai 2019, p. 531-539. doi: 10.1109/ITHERM.2019.8757303
- [66] L. Mitterhuber, « Evaluation of the thermal behavior of LEDs ».
- [67] W. Lai, X. Liu, W. Chen, X. Lei, X. Tang, et Z. Zang, « Transient multiexponential signals analysis using Bayesian deconvolution », *Appl. Math. Comput.*, vol. 265, p. 486-493, août 2015, doi: 10.1016/j.amc.2015.05.032. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0096300315006499>
- [68] A. Poppe, G. Farkas, V. Szekely, G. Horvath, et M. Rencz, « Multi-domain simulation and measurement of power LED-s and power LED assemblies », in *Twenty-Second Annual IEEE Semiconductor Thermal Measurement And Management Symposium*, mars 2006, p. 191-198. doi: 10.1109/STHERM.2006.1625227
- [69] A. Alexeev, G. Martin, G. Onushkin, et M. V. D. Lubbe, « Experimental Verification of Thermal Structure Function Distortion for LEDs with Silicone Domes », in *2018 24rd International Workshop on Thermal Investigations of ICs and Systems (THERMINIC)*,

- Stockholm: IEEE, sept. 2018, p. 1-5. doi: 10.1109/THERMINIC.2018.8593302. Disponible sur: <https://ieeexplore.ieee.org/document/8593302/>
- [70] L. Mitterhuber *et al.*, « Investigation of the temperature-dependent heat path of an LED module by thermal simulation and design of experiments », in *2016 22nd International Workshop on Thermal Investigations of ICs and Systems (THERMINIC)*, sept. 2016, p. 194-200. doi: 10.1109/THERMINIC.2016.7749051
- [71] G. Farkas et A. Poppe, « Thermal Testing of LEDs », in *Thermal Management for LED Applications*, C. J. M. Lasance et A. Poppe, Éd., in Solid State Lighting Technology and Application Series. New York, NY: Springer, 2014, p. 73-165. doi: 10.1007/978-1-4614-5091-7_4. Disponible sur: https://doi.org/10.1007/978-1-4614-5091-7_4
- [72] « Simcenter T3STER », *Siemens Digital Industries Software*. Disponible sur: <https://plm.sw.siemens.com/fr-FR/simcenter/physical-testing/t3ster/>
- [73] E. Deng, Y. Shen, Z. Zhao, L. Jinyuan, et Y. Huang, « The Algorithm and Software Implementation of the Thermal Transient Testing Technology Applied in High-Power Electronics », 2018. Disponible sur: <https://www.semanticscholar.org/paper/The-Algorithm-and-Software-Implementation-of-the-in-Deng-Shen/983000d201844529699d94dc2fc1bd5bccc148e2>
- [74] V. Székely et T. Van Bien, « Fine structure of heat flow path in semiconductor devices: A measurement and identification method », *Solid-State Electron.*, vol. 31, n° 9, p. 1363-1368, sept. 1988, doi: 10.1016/0038-1101(88)90099-8. Disponible sur: <https://www.sciencedirect.com/science/article/pii/0038110188900998>
- [75] V. Szekely, « On the representation of infinite-length distributed RC one-ports », *IEEE Trans. Circuits Syst.*, vol. 38, n° 7, p. 711-719, juill. 1991, doi: 10.1109/31.135743
- [76] V. Székely, « A new evaluation method of thermal transient measurement results », *Microelectron. J.*, vol. 28, n° 3, p. 277-292, mars 1997, doi: 10.1016/S0026-2692(96)00031-6. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0026269296000316>
- [77] JEDEC, « JESD51-14 - Transient Dual Interface Test Method for the Measurement of the Thermal Resistance Junction-to-Case of Semiconductor Devices with Heat Flow Through a Single Path ». 2010. Disponible sur: <https://www.jedec.org/system/files/docs/JESD51-14.pdf>
- [78] V. Székely, « THERMODEL: a tool for compact dynamic thermal model generation », 1998, doi: 10.1016/S0026-2692(97)00065-7
- [79] K. A. Pareek, C. Grosse, M. Sternberg, D. May, M. A. Ras, et B. Wunderle, « Effect of Different Deconvolution Methods on Structure Function Calculation », in *2020 26th International Workshop on Thermal Investigations of ICs and Systems (THERMINIC)*, sept. 2020, p. 97-104. doi: 10.1109/THERMINIC49743.2020.9420505
- [80] T. J. Kennett, W. V. Prestwich, et A. Robertson, « Bayesian deconvolution II: Noise properties », *Nucl. Instrum. Methods*, vol. 151, n° 1, p. 293-301, mai 1978, doi: 10.1016/0029-554X(78)90503-7. Disponible sur: <https://www.sciencedirect.com/science/article/pii/0029554X78905037>
- [81] F. N. Masana, « A straightforward analytical method for extraction of semiconductor device transient thermal parameters », *Microelectron. Reliab.*, vol. 47, n° 12, p. 2122-2128, déc. 2007, doi: 10.1016/j.microrel.2006.09.042. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0026271406003660>
- [82] J. W. Sofia, « Analysis of thermal transient data with synthesized dynamic models for semiconductor devices », *IEEE Trans. Compon. Packag. Manuf. Technol. Part A*, vol. 18, n° 1, p. 39-47, mars 1995, doi: 10.1109/95.370733
- [83] M. Rencz, « New possibilities in the thermal evaluation, offered by transient testing », *Microelectron J*, 2003, doi: 10.1016/S0026-2692(02)00185-4

- [84] N. Y. A. Shammass, M. P. Rodriguez, et F. Masana, « A simple method for evaluating the transient thermal response of semiconductor devices », *Microelectron. Reliab.*, vol. 42, n° 1, p. 109-117, janv. 2002, doi: 10.1016/S0026-2714(01)00229-3. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0026271401002293>
- [85] A. Poppe *et al.*, « Thermal Measurement and Modeling of Multi-Die Packages », *IEEE Trans. Compon. Packag. Technol.*, vol. 32, n° 2, p. 484-492, juin 2009, doi: 10.1109/TCAPT.2008.2004578
- [86] M. Janicki, J. Banaszczyk, B. Vermeersch, G. D. Mey, et A. Napieralski, « Generation of reduced dynamic thermal models of electronic systems from time constant spectra of transient temperature responses », *Microelectron. Reliab.*, vol. 51, n° 8, p. 1351-1355, août 2011, doi: 10.1016/j.microrel.2011.03.028. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0026271411001053>
- [87] M. Rencz, « Testing Interface Thermal Resistance », in *2007 9th Electronics Packaging Technology Conference*, Singapore: IEEE, déc. 2007, p. 272-277. doi: 10.1109/EPTC.2007.4469842. Disponible sur: <http://ieeexplore.ieee.org/document/4469842/>
- [88] Y. Luo, « Structure function based thermal resistance and thermal capacitance measurement for electronic system », in *2010 IEEE CPMT Symposium Japan*, août 2010, p. 1-5. doi: 10.1109/CPMTSYMPJ.2010.5680286
- [89] Z. Qiu, J. Zhang, P. Ning, et X. Wen, « Transient thermal FE-model calibration based on thermal structure functions for power modules », in *2017 IEEE Transportation Electrification Conference and Expo, Asia-Pacific (ITEC Asia-Pacific)*, août 2017, p. 1-5. doi: 10.1109/ITEC-AP.2017.8080923
- [90] E. Deng, Z. Zhao, P. Zhang, X. Luo, J. Li, et Y. Huang, « Study on the Method to Measure Thermal Contact Resistance Within Press Pack IGBTs », *IEEE Trans. Power Electron.*, vol. 34, n° 2, p. 1509-1517, févr. 2019, doi: 10.1109/TPEL.2018.2832042
- [91] S. Singh *et al.*, « Effects of Die-Attach Voids on the Thermal Impedance of Power Electronic Packages », *IEEE Trans. Compon. Packag. Manuf. Technol.*, vol. 7, n° 10, p. 1608-1616, oct. 2017, doi: 10.1109/TCPMT.2017.2742467
- [92] P. Szabo et M. Rencz, « Short time die attach characterisation of semiconductor devices », in *THERMINIC 2007*, Budapest, Hungary: EDA Publishing, sept. 2007, p. 12-17. Disponible sur: <https://hal.archives-ouvertes.fr/hal-00202527>
- [93] Y. Luo, Y. Kajita, T. Hatakeyama, S. Nakagawa, et M. Ishizuka, « Thermal transient test based thermal structure function analysis of IGBT package », in *2014 International Conference on Electronics Packaging (ICEP)*, avr. 2014, p. 596-599. doi: 10.1109/ICEP.2014.6826749
- [94] G. Belkacem-Beldi, « Contribution à l'étude de l'effet du vieillissement de modules de puissance sur leur comportement électrothermique », phdthesis, École normale supérieure de Cachan - ENS Cachan, 2014. Disponible sur: <https://tel.archives-ouvertes.fr/tel-01062685>
- [95] A. Hensler, D. Wingert, Ch. Herold, J. Lutz, et M. Thoben, « Thermal impedance spectroscopy of power modules », *Microelectron. Reliab.*, vol. 51, n° 9, p. 1679-1683, sept. 2011, doi: 10.1016/j.microrel.2011.06.039. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0026271411002381>
- [96] T. J. Kennett, W. V. Prestwich, et A. Robertson, « Bayesian deconvolution I: Convergent properties », *Nucl. Instrum. Methods*, vol. 151, n° 1, p. 285-292, mai 1978, doi: 10.1016/0029-554X(78)90502-5. Disponible sur: <https://www.sciencedirect.com/science/article/pii/0029554X78905025>
- [97] C. Xu, I. Aissaoui, et S. Jacquy, « Algebraic analysis of the Van Cittert iterative method of deconvolution with a general relaxation factor », *JOSA A*, vol. 11, n° 11, p. 2804-2808,

- nov. 1994, doi: 10.1364/JOSAA.11.002804. Disponible sur: <https://opg.optica.org/josaa/abstract.cfm?uri=josaa-11-11-2804>
- [98] M. Morháč, « Deconvolution methods and their applications in the analysis of γ -ray spectra », *Nucl. Instrum. Methods Phys. Res. Sect. Accel. Spectrometers Detect. Assoc. Equip.*, vol. 559, n° 1, p. 119-123, avr. 2006, doi: 10.1016/j.nima.2005.11.129. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0168900205022527>
- [99] Y. C. Gerstenmaier, W. Kiffe, et G. Wachutka, « Combination of thermal subsystems by use of rapid circuit transformation and extended two-port theory », *Microelectron. J.*, vol. 40, n° 1, p. 26-34, janv. 2009, doi: 10.1016/j.mejo.2008.09.002. Disponible sur: <https://doi.org/10.1016/j.mejo.2008.09.002>
- [100] W. Habra, « Développement de modèles thermiques compacts en vue de la modélisation électrothermique des composants de puissance », p. 122.
- [101] V. Bissuel, E. Monier-Vinard, Q. Dupuis, O. Daniel, N. Laraqi, et J.-G. Bauzin, « Application of Stochastic Deconvolution Methods to improve the Identification of Complex BCI Multi-port Thermal RC Networks », in *2020 19th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm)*, juill. 2020, p. 236-243. doi: 10.1109/ITherm45881.2020.9190341
- [102] V. Bissuel, Q. Dupuis, N. Laraqi, et J.-G. Bauzin, « Using statistical inverse methods for detecting defects in electronic components », *J. Phys. Conf. Ser.*, vol. 2116, n° 1, p. 012078, nov. 2021, doi: 10.1088/1742-6596/2116/1/012078. Disponible sur: <https://doi.org/10.1088/1742-6596/2116/1/012078>
- [103] Q. Dupuis, V. Bissuel, N. Laraqi, J.-G. Bauzin, et O. Daniel, « A Bayesian Deconvolution Application to Calibrate Multi-port RC Network Representation of Electronic Packages », in *2021 20th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (iTherm)*, juin 2021, p. 139-144. doi: 10.1109/ITherm51669.2021.9503278
- [104] Q. Dupuis, V. Bissuel, N. Laraqi, J.-G. Bauzin, et M.-N. Nguyen, « Investigation on the structure function of an electronic packaging to verify detailed thermal model assumptions », *Heat Mass Transf.*, janv. 2023, doi: 10.1007/s00231-022-03335-7. Disponible sur: <https://doi.org/10.1007/s00231-022-03335-7>
- [105] J.-G. Bauzin, S. Vintrou, et N. Laraqi, « 3D-transient identification of surface heat sources through infrared thermography measurements on the rear face », *Int. J. Therm. Sci.*, vol. 148, p. 106115, févr. 2020, doi: 10.1016/j.ijthermalsci.2019.106115. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S1290072918319458>
- [106] P. Krane, D. G. Cuadrado, F. Lozano, G. Paniagua, et A. Marconnet, « Identifying Hot Spots in Electronics Packages with a Sensitivity-Coefficient Based Inverse Heat Conduction Method », in *2019 18th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm)*, mai 2019, p. 504-510. doi: 10.1109/ITHERM.2019.8757292
- [107] E. Videcoq, « Problèmes inverses en diffusion thermique instationnaire : résolution par représentation d'état et apport de la réduction de modèle », Thèse de doctorat, Poitiers, 1999. Disponible sur: <https://www.theses.fr/1999POIT2355>
- [108] G. Bauzin, « Identification expérimentale des paramètres thermiques dans le contact entre deux solides en frottement sec », Thèse de doctorat, Paris 10, 2003. Disponible sur: <https://www.theses.fr/2003PA100142>
- [109] D. Petit et D. Maillet, « Techniques inverses et estimation de paramètres. Partie 2 », *Techniques de l'Ingénieur*. 21 octobre 2019. Disponible sur: <https://www.techniques-ingenieur.fr/base-documentaire/sciences-fondamentales-th8/physique-statistique-et-mathematique-42619210/techniques-inverses-et-estimation-de-parametres-partie-2-af4516/>

- [110] M. B. Cherikh, « Caractérisation en régime dynamique des transferts de chaleur au contact glissant et imparfait de deux solides », Thèse de doctorat, Paris 10, 2021. Disponible sur: <https://www.theses.fr/2021PA100104>
- [111] D. Maillet, Y. Jarny, et D. Petit, « Problèmes inverses en diffusion thermique - Outils spécifiques de conduction inverse et de régularisation », *Techniques de l'Ingénieur*. Disponible sur: <https://www.techniques-ingenieur.fr/base-documentaire/energies-th4/transferts-thermiques-42214210/problemes-inverses-en-diffusion-thermique-be8267/>
- [112] D. Petit et D. Maillet, « Techniques inverses et estimation de paramètres. Partie 1 », *Techniques de l'Ingénieur*. Disponible sur: <https://www.techniques-ingenieur.fr/base-documentaire/sciences-fondamentales-th8/physique-statistique-et-mathematique-42619210/techniques-inverses-et-estimation-de-parametres-partie-1-af4515/>
- [113] D. Maillet, Y. Jarny, et D. Petit, « Problèmes inverses en diffusion thermique - Formulation et résolution du problème des moindres carrés », *Techniques de l'Ingénieur*. Disponible sur: <https://www.techniques-ingenieur.fr/base-documentaire/energies-th4/transferts-thermiques-42214210/problemes-inverses-en-diffusion-thermique-be8266/>
- [114] J. C. Gilbert, « Fragments d'Optimisation Différentiable - Théories et Algorithmes », France, mars 2021. Disponible sur: <https://hal.inria.fr/hal-03347060>
- [115] C. Pradere, marie-marthe groz, E. Abisset-Chavanne, A. Meziane, et A. Sommier, « 3D reconstruction of thermal volumetric sources from surface temperature fields measured by infrared thermography », in *Thermosense: Thermal Infrared Applications XLII*, Online Only, France: SPIE, avr. 2020, p. 22. doi: 10.1117/12.2557734. Disponible sur: <https://hal.archives-ouvertes.fr/hal-02998124>
- [116] Y. Jarny, M. N. Ozisik, et J. P. Bardou, « A general optimization method using adjoint equation for solving multidimensional inverse heat conduction », *Int. J. Heat Mass Transf.*, vol. 34, n° 11, p. 2911-2919, nov. 1991, doi: 10.1016/0017-9310(91)90251-9. Disponible sur: <https://www.sciencedirect.com/science/article/pii/0017931091902519>
- [117] M. R. G. Haghighi, M. Eghtesad, P. Malekzadeh, et D. S. Neculescu, « Three-dimensional inverse transient heat transfer analysis of thick functionally graded plates », *Energy Convers. Manag.*, vol. 50, n° 3, p. 450-457, 2009, Disponible sur: https://www.academia.edu/18036165/Three_dimensional_inverse_transient_heat_transfer_analysis_of_thick_functionally_graded_plates
- [118] E. Polak et G. Ribiere, « Note sur la convergence de méthodes de directions conjuguées », *Rev. Fr. Inform. Rech. Opérationnelle Sér. Rouge*, vol. 3, n° 16, p. 35-43, 1969, doi: 10.1051/m2an/196903R100351. Disponible sur: <http://www.esaim-m2an.org/10.1051/m2an/196903R100351>
- [119] D. Maillet, Y. Jarny, et D. Petit, « Problèmes inverses en diffusion thermique - Modèles diffusifs, mesures, sensibilités », *Techniques de l'Ingénieur*. Disponible sur: <https://www.techniques-ingenieur.fr/base-documentaire/energies-th4/transferts-thermiques-42214210/problemes-inverses-en-diffusion-thermique-be8265/>
- [120] P. Jaksch, « Implementation of an adjoint thermal solver for inverse problems », in www.euroturbo.eu/, EUROPEAN TURBOMACHINERY SOCIETY, 2017. doi: 10.29008/ETC2017-336. Disponible sur: <https://www.euroturbo.eu/publications/proceedings-papers/etc2017-336/>
- [121] C.-H. Huang et S.-P. Wang, « A three-dimensional inverse heat conduction problem in estimating surface heat flux by conjugate gradient method », *Int. J. Heat Mass Transf.*, vol. 42, n° 18, p. 3387-3403, sept. 1999, doi: 10.1016/S0017-9310(99)00020-4. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0017931099000204>
- [122] T. Loulou et E. Artioukhine, « Numerical solution of 3D unsteady nonlinear inverse problem of estimating surface heat flux for cylindrical geometry », *Inverse Probl. Sci. Eng.*,

- vol. 14, n° 1, p. 39-52, janv. 2006, doi: 10.1080/17415970500272957. Disponible sur: <http://www.tandfonline.com/doi/abs/10.1080/17415970500272957>
- [123] H. Cheng-Hung et C. Shun-Chung, « A Three-Dimensional Inverse Problem of Estimating the Volumetric Heat Generation for a Composite Material », *Numer. Heat Transf. Part Appl.*, vol. 39, n° 4, p. 383-403, mars 2001, doi: 10.1080/10407780151063179. Disponible sur: <https://doi.org/10.1080/10407780151063179>
- [124] C.-H. Huang et Y. Tsai, « A transient 3-D inverse problem in imaging the time-dependent local heat transfer coefficients for plate fin », 2005, doi: 10.1016/J.APPLTHERMALENG.2004.12.003
- [125] K. Cao, « Inverse Problems for the Heat Equation Using Conjugate Gradient Methods », phd, University of Leeds, 2018. Disponible sur: <https://theses.whiterose.ac.uk/22611/>
- [126] J. Gaspar, « Fluxmétrie et caractérisation thermiques instationnaires des dépôts des composants face au plasma du Tokamak JET par techniques inverses », These de doctorat, Aix-Marseille, 2013. Disponible sur: <https://www.theses.fr/2013AIXM4739>
- [127] F. A. Rodrigues, H. R. B. Orlando, et G. S. Dulikravich, « Simultaneous estimation of spatially dependent diffusion coefficient and source term in a nonlinear 1D diffusion problem », *Math. Comput. Simul.*, vol. 66, n° 4, p. 409-424, juill. 2004, doi: 10.1016/j.matcom.2004.02.005. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0378475404000618>
- [128] R. Abou khachfe et Y. Jarny, « Determination of heat sources and heat transfer coefficient for two-dimensional heat flow – numerical and experimental study », *Int. J. Heat Mass Transf.*, vol. 44, n° 7, p. 1309-1322, avr. 2001, doi: 10.1016/S0017-9310(00)00186-1. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S0017931000001861>
- [129] A. Vergnaud, « Déploiement adaptatif d'un réseau de capteurs mobiles pour le suivi d'un phénomène évolutif décrit par des équations aux dérivées partielles. », These de doctorat, Angers, 2015. Disponible sur: <https://www.theses.fr/2015ANGE0014>
- [130] O. M. Alifanov, *Inverse Heat Transfer Problems*. in International Series in Heat and Mass Transfer. Berlin, Heidelberg: Springer, 1994. doi: 10.1007/978-3-642-76436-3. Disponible sur: <http://link.springer.com/10.1007/978-3-642-76436-3>
- [131] R. Fletcher et C. M. Reeves, « Function minimization by conjugate gradients », *Comput. J.*, vol. 7, n° 2, p. 149-154, janv. 1964, doi: 10.1093/comjnl/7.2.149. Disponible sur: <https://doi.org/10.1093/comjnl/7.2.149>
- [132] B. Rogié, E. Monier-Vinard, M.-N. Nguyen, V. Bissuel, et N. Laraqi, « Practical analytical modeling of 3D multi-layer Printed Wired Board with buried volumetric heating sources », *Int. J. Therm. Sci.*, vol. 129, p. 404-415, juill. 2018, doi: 10.1016/j.ijthermalsci.2018.03.016. Disponible sur: <https://www.sciencedirect.com/science/article/pii/S1290072917321610>
- [133] B. Rogie, E. Monier-Vinard, N.-M. Nguyen, N. Laraqi, V. Bissuel, et O. Daniel, « Three dimensional steady-state temperature prediction of volumetric heating sources embedded into multi-layer electronic board substrate », in *2017 16th IEEE Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm)*, mai 2017, p. 498-507. doi: 10.1109/ITHERM.2017.7992528
- [134] E. Monier-Vinard, B. Rogie, N.-M. Nguyen, N. Laraqi, V. Bissuel, et O. Daniel, « Practical steady-state temperature prediction of active embedded chips into high density electronic board », *J. Phys. Conf. Ser.*, vol. 745, p. 032095, sept. 2016, doi: 10.1088/1742-6596/745/3/032095. Disponible sur: <https://doi.org/10.1088/1742-6596/745/3/032095>