



HAL
open science

Etude de la Fiabilité des convertisseurs d'électronique de puissance intégrés dans un circuit imprimé PCB

Said Bensebaa

► **To cite this version:**

Said Bensebaa. Etude de la Fiabilité des convertisseurs d'électronique de puissance intégrés dans un circuit imprimé PCB. Electronique. Université Paris-Saclay, 2022. Français. NNT : 2022UPAST162 . tel-03903107

HAL Id: tel-03903107

<https://theses.hal.science/tel-03903107>

Submitted on 16 Dec 2022

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

Etude de la fiabilité des convertisseurs d'électronique de puissance intégrés dans un circuit imprimé PCB

*Study of the reliability of power converters Integrated in a printed
circuit board PCB*

Thèse de doctorat de l'université Paris-Saclay

École doctorale n° 575 Electrical, Optical, Bio-physics and Engineering (EOBE)
Spécialité de doctorat : Génie Electrique
Graduate School : Sciences de l'ingénierie et des systèmes. Référent : ENS Paris-Saclay

Thèse préparée dans l'unité de recherche **SATIE (Université Paris-Saclay, ENS Paris-Saclay, CNRS)**, sous la direction de **Mounira BOUARROUDJ**, Maître de conférences, HDR, le co-encadrement de **Stéphane LEFEBVRE**, Professeur des Universités et de **Mickaël PETIT**, Maître de conférences

Thèse soutenue à Paris-Saclay, le 1 décembre 2022, par

Said BENSEBAA

Composition du Jury

Membres du jury avec voix délibérative

Hélène FREMONT

Professeur des universités, Université de
Bordeaux, IMS

Présidente

Cyril BUTTAY

Directeur de recherche, CNRS, Ampère

Rapporteur & Examineur

Yvan AVENAS

Maître de conférences HDR, Grenoble
Alpes Université, G2ELAB

Rapporteur & Examineur

Nicolas SCHMITT

Professeur des universités, Université
Paris Est Créteil, LMPS

Examineur

REMERCIEMENTS

Je tiens à remercier en premier lieu mes encadrants (Mickael PETIT, Mounira BOUARROUDJ et Stéphane LEFEBVRE) pour leur disponibilité et leurs conseils pertinents, qui m'ont permis de réaliser les travaux présentés dans le présent manuscrit. Je ne te remercierai jamais assez Mickael PETIT, tu étais toujours là lorsque j'avais besoin de toi.

Je remercie également M. François COSTA, directeur du Laboratoire SATIE qui m'a fait découvrir le monde de la recherche lors de mon stage de fin d'étude au SATIE.

J'exprime ma reconnaissance à M. Cyril BUTTAY, directeur de recherche CNRS, et M. Yvan AVENAS, maître de conférences HDR, Grenoble Alpes Université, d'avoir accepté de rapporter ma thèse. Je remercie Mme. Hélène FREMONT, professeur à l'université de Bordeaux et M. Nicolas SCHMITT, professeur à l'université Paris Est Créteil, d'avoir accepté de faire partie de mon jury de thèse.

Je remercie toute l'équipe (permanents et doctorants) du SATIE pour leur aide, disponibilité et surtout les bons moments qu'on a passé ensemble.

Pour conclure, je remercie chaleureusement ma famille (mon père, ma mère, Hadjira, Lyamine et Mira) sans qui je n'aurais jamais atteint ce résultat.

TABLE DES MATIÈRES

REMERCIEMENTS	I
TABLE DES MATIÈRES	III
LISTE DES ABRÉVIATIONS	V
INTRODUCTION GENERALE.....	3
1 CHAPITRE. 1 ETAT DE L'ART	9
1 INTRODUCTION	9
2 MODULES DE PUISSANCE CLASSIQUES – INTERCONNEXION PAR FILS DE BONDING	9
2.1 <i>Architecture des modules classiques</i>	9
2.2 <i>Modules classiques et fiabilité</i>	10
2.3 <i>Evolution des modules classiques vis-à-vis de la fiabilité</i>	18
2.4 <i>Conclusion et discussion sur les modules de puissance classiques</i>	21
3 VERS UNE NOUVELLE TECHNOLOGIE DE MODULES DE PUISSANCE.....	22
3.1 <i>Technologies sans fils de bonding</i>	23
3.2 <i>Intégration PCB avec matériaux d'interconnexion classiques</i>	30
3.3 <i>Intégration PCB avec de nouveaux matériaux d'interconnexion</i>	37
4 CONCLUSION.....	41
2 CHAPITRE 2 TECHNOLOGIE D'INTEGRATION DE COMPOSANTS ACTIFS AU CŒUR DU PCB PAR MOUSSE METALLIQUE.....	45
1 INTRODUCTION	45
2 CARACTERISTIQUES DES MATERIAUX UTILISES DANS LES ASSEMBLAGES PROPOSES	45
2.1 <i>Les mousses métalliques</i>	45
2.2 <i>Le substrat PCB</i>	47
2.3 <i>Couches de Prepreg</i>	51
2.4 <i>Composants actifs</i>	51
3 PROCÉDES D'INTEGRATION PROPOSES.....	53
3.1 <i>Procédé d'intégration avec imprégnation de la résine dans la mousse (PCB#1)</i>	53
3.2 <i>Procédé d'intégration sans imprégnation de la résine dans la mousse (PCB#2)</i>	56
4 CARACTÉRISATION DES MATÉRIAUX ET DE L'ASSEMBLAGE <i>PCB#1</i>	61
4.1 <i>Techniques d'observations par rayons X (analyse tomographique)</i>	62
4.2 <i>Caractérisation thermique</i>	65
4.3 <i>Caractérisation mécanique</i>	80
4.4 <i>Caractérisation électrique</i>	91
5 D'AUTRES ALTERNATIVES A LA MOUSSE METALLIQUE ?	96
6 CONCLUSION.....	97
3 CHAPITRE 3 CYCLAGE THERMIQUE PASSIF	103

1	INTRODUCTION	103
2	METHODOLOGIE DE VIEILLISSEMENT	104
2.1	<i>Définition des profils thermiques</i>	104
2.2	<i>Critères de défaillances</i>	106
2.3	<i>Équipements de test utilisés</i>	107
2.4	<i>Équipements d'analyse et de suivi des défaillances</i>	109
3	EXPERIMENTATION ET ANALYSE DES RESULTATS.....	111
3.1	<i>Définition des assemblages utilisés durant cette étude</i>	111
3.2	<i>Essais menés et analyse des résultats</i>	118
4	SIMULATION NUMERIQUE - MODELE 2D.....	137
4.1	<i>Simulation des contraintes thermomécaniques dans l'assemblages PCB</i>	137
4.2	<i>Optimisation de l'assemblage : effet de l'épaisseur de la mousse sur les contraintes thermomécaniques</i>	140
5	CONCLUSION.....	142
4	CHAPITRE 4 CYCLAGE THERMIQUE ACTIF	147
1	INTRODUCTION	147
2	SUIVI DE VIEILLISSEMENT	147
2.1	<i>Paramètres de suivi de vieillissement</i>	147
2.2	<i>Mesure de la température de jonction</i>	149
3	BANC DE TEST.....	163
3.1	<i>Description du banc de test</i>	164
3.2	<i>Éléments constituant le banc d'essai</i>	165
3.3	<i>Validation des mesures indirectes de températures</i>	168
4	CYCLAGE ACTIF DES ASSEMBLAGES PCB.....	177
4.1	<i>Conditions de test</i>	177
4.2	<i>Analyses des résultats de vieillissement</i>	180
5	CONCLUSION.....	183
	CONCLUSION GENERALE	187
	ANNEXES.....	193
	RÉFÉRENCES	209
	RÉSUMÉ.....	218

LISTE DES ABRÉVIATIONS

DBC Substrat céramique métallisé par du cuivre (Direct Bonded Copper)	T_{ON} Durée d'injection du courant dans la puce
PCB Carte de circuit imprimé (Printed circuit board)	T_{OFF} Durée de refroidissement
TSEP Paramètres électriques thermo-sensibles	PWM Modulation de largeur d'impulsions (Pulse Width Modulation)
DSP Processeur de signal numérique (Digital Signal Processor)	DUT Composant sous test (Dispositif sous test)
R_{th} Résistance thermique	CMS composant monté en surface (SMD - surface mounted device)
Z_{th} Impédance thermique	MEB Microscopie électronique à balayage
IMS Substrat métallique isolé (Insulated Metal Substrate).	T_g Température de transition vitreuse
CTE Coefficient de dilation thermique	EF éléments finis
ΔT Variation de température	E Module de Young
ΔT_j Variation de la température de jonction	ν Coefficient de Poisson,
T_j Température de jonction	ε Déformation mécanique
T_j^{°max} Température de jonction maximale	V_j Tension de jonction
T_j^{°min} Température de jonction minimale	U_T Potentiel thermique
I_F Courant direct injecter au niveau de la puce	η Coefficient d'émission

V_F	Tension directe à l'état passant du composant sous test	I_s	Courant de saturation en polarisation inverse
TIM	interface thermique	k	Constante de Boltzmann
λ	Conductivité thermique	Q	Charge des électrons.
V_{GS}	Tension grille-source	ϵ_r	Permittivité relative
Td	Décomposition thermique	F	Force de compression appliquée
Tf	Température de fusion	e_f	Epaisseur finales de la mousse
DSC	Calorimétrie différentielle à balayage	e_i	Epaisseur initiale de la mousse
$V_j(s)$	Tension de jonction décalée	φ_{foam}	Porosité moyenne initiale
ΔI_F	Ondulation de courant	V_{foam}	Volume de mousse
I_{F_AVG}	Courant moyen	X	Fraction de volume
ΔV_F	Ondulation de tension	V_{resin}	Volume de la résine
V_{F_AVG}	Tension moyenne	$V_{mixture}$	Volume final du mélange mousse-résine
f_d	Fréquence de découpage	$V_{air}(t)$	Volume d'air initial
ADC	Entrée de conversion analogique vers numérique (Analog to digital conversion input).	$ePWM$	Sortie fournie par le DSP, pour la génération des signaux de commandes
L_{Boost}	Inductance du BOOST	α	rapport cyclique
q	Flux de chaleur	Ec	Rigidité diélectrique
G_{ampli}	Gain d'amplification	S	Surface

V_r Tension inverse	e Épaisseur
SOC_x Début de la conversion (Start-of-Conversion).	ρ Coefficient de proportionnalité
σ Contrainte mécanique	R Résistance électrique
$R_{DS(on)}$ Résistance électrique drain source, cas du MOSFET	R_s Résistance électrique de l'assemblage à l'état passant
r_D Résistance interne de la diode (jonction PN)	V_{CE} Tension à l'état passant collecteur émetteur, IGBT
R_p Résistance des différentes connectiques dans un packaging	

Introduction générale

INTRODUCTION GENERALE

La réduction des émissions de gaz à effet de serre constitue une préoccupation majeure dans les pays développés. À cet effet, divers plans d'actions nationaux ou internationaux, tels que l'interdiction des véhicules thermiques dès 2035, sont en cours de développement pour garantir un avenir énergétique neutre en CO₂. L'électrification massive des transports automobile, aéronautique et plus généralement de l'industrie permet de substituer des énergies fortement émettrices de CO₂ par une électricité à faible émission de carbone. Garantir une bonne électrification requiert l'utilisation de convertisseurs électriques compacts, fiables, ayant un excellent rendement et pouvant opérer dans des conditions sévères (fort courant, forte tension et haute température). Les convertisseurs sont principalement composés d'un module de puissance et d'un driver. Dans le cadre de cette thèse, nous nous sommes intéressés à l'aspect technologique de ces modules.

La plupart des modules de puissance classiques existant actuellement sur le marché utilisent des fils de bonding pour assurer le contact électrique entre la face avant des composants actifs et les substrats ainsi qu'un joint de brasure (ou un joint d'argent fritté) pour connecter la face arrière. Le substrat le plus répandu est le DBC (Direct Bonded Copper), du fait qu'il offre de bonnes performances électriques, thermiques et mécaniques. Cette technologie de module est parfaitement maîtrisée. Cependant, elle présente plusieurs limitations suite à l'introduction des composants grand gap (SiC et GaN). En effet, avec l'augmentation de la fréquence de commutation, l'influence de l'inductance parasite de la maille de commutation est accentuée, générant des surtensions lors des commutations.

Pour remédier à ces limitations, de nombreux travaux de recherche ont été menés en vue d'améliorer les performances des modules de puissance existants en développant de nouvelles technologies d'assemblage. Une des plus prometteuses semble être la technologie d'enfouissement des composants actifs et passifs au cœur du PCB. Cependant elle est confrontée à des verrous technologiques tels que la gestion de la thermique et la montée en tension.

Cette thèse est consacrée à l'étude d'une technologie d'assemblage intégrant des puces actives au cœur d'un substrat PCB à travers l'utilisation de mousses métalliques pressées comme matériaux d'interconnexion en remplacement des fils de bonding et des joints de brasure. La faisabilité de cette technologie et sa fiabilité ont été étudiées à travers des travaux de

caractérisation (électrique, thermique et mécanique) et d'essais de vieillissement accéléré. Le travail réalisé est réparti en quatre chapitres :

Le premier chapitre de ce manuscrit présente un état de l'art des différentes technologies de packaging des modules de puissance présentes dans la littérature. Dans un premier temps, les technologies classiques utilisant des fils de bonding et des substrats *DBC* sont détaillées. Elles sont ensuite comparées aux nouvelles technologies d'assemblage 2D et 3D qui utilisent d'autres méthodologies d'interconnexion (électro-dépôt, mousse métallique...). Les points de comparaison entre ces technologies concernent les propriétés mécaniques, électriques et thermiques (e.g. inductance parasite, résistance thermique et fiabilité...). Lors de cette étude bibliographique, nous sommes plutôt intéressés aux assemblages basés sur des substrats *PCB (Printed Circuit Board)* car ils permettent de réduire considérablement les inductances parasites.

Le chapitre suivant propose de nouvelles technologies d'intégration de composants actifs au cœur du *PCB* développées au cours de cette thèse. Ces dernières reposent sur l'utilisation de mousses métalliques pressées pour assurer le contact électrique entre les PCBs et les différentes terminaisons des puces actives (assemblage sans brasure et sans les fils de bonding). Ces nouvelles technologies possèdent l'avantage d'être relativement simples à mettre en œuvre et de faible coût. Deux types d'assemblages ont été proposés, un premier (*PCB#1*) où le contact électrique et thermique est assuré par une mousse métallique imprégnée de résine époxy et un second (*PCB#2*) où le contact électrique et thermique est assuré uniquement par une mousse métallique.

Afin d'analyser les propriétés et les performances de ces nouveaux concepts, des études de caractérisation thermique, mécanique et électrique sont réalisées et présentées dans ce chapitre. Nous avons cherché en particulier à caractériser expérimentalement les propriétés thermomécaniques de l'assemblage *PCB#1* (avec imprégnation de résine). En effet, une grande importance a été accordée à la caractérisation du mélange mousse-résine qui assure le contact électrique et thermique. Nous avons donc cherché à mesurer sa conductivité thermique, son module d'Young et son coefficient de dilatation thermique ainsi que la résistance thermique et électrique des interfaces de contact. Compte tenu des difficultés pratiques liées à la réalisation des essais expérimentaux, nous avons essayé de caractériser numériquement ce mélange, en vue de trouver un modèle équivalent avec des paramètres effectifs qui le définissent. L'intérêt étant d'introduire les propriétés thermomécaniques du mélange dans l'outil de simulation

numérique afin d'estimer et de quantifier les contraintes thermomécaniques au sein des assemblages.

L'objectif est à terme de prédire la durée de vie et de déterminer l'environnement sous lequel les assemblages développés peuvent fonctionner sans que leurs caractéristiques physiques ne soient dégradées (tenue en fatigue thermique et/ou mécanique). Pour mener à bien cette étude, des essais de vieillissement accéléré et des simulations numériques ont été réalisés.

Le troisième chapitre a été consacré à l'étude du comportement des assemblages *PCB* développés soumis à des conditions de cyclage thermique passif. L'objectif est de mettre en évidence les mécanismes de défaillances et d'identifier les zones de fragilité afin d'identifier les nouveaux modes de dégradation susceptibles d'apparaître dans ce type d'assemblage. Les conditions de test de vieillissement accélérés réalisés dans ce chapitre sont inspirées des spécifications des normes (IPC-TM-650 et JESD22-A104E).

En complément de cette campagne de test, des travaux de modélisation numérique par éléments finis ont été effectués. L'objectif est de mettre en évidence l'effet de la variation de la température sur ces assemblages et d'analyser qualitativement les contraintes thermomécaniques engendrées par le cyclage thermique passif.

Pour conclure, le dernier chapitre vise à étudier le comportement de la technologie d'assemblage *PCB* vis à vis du cyclage thermique actif tout en respectant les spécifications des normes (CEI60749-34:2010 et JESD22-A122A).

Pour la réalisation de ces essais, il est nécessaire de mesurer la température de jonction de la puce T_j . Cependant, la mesure directe de cette température est complexe du fait que les composants actifs soient enfouis. La température T_j est donc très souvent estimée par une méthode indirecte à travers l'utilisation de paramètres électriques thermosensibles (*TSEP*). Dans cette thèse, une nouvelle méthode d'estimation de la T_j basée sur l'utilisation des variations de la tension et du courant direct lors de la phase de conduction des composants bipolaires (Diodes, IGBTs) a été proposée et sera décrite dans ce chapitre.

Un banc de test spécifique a été mis en œuvre pour réaliser les essais en cyclage actif. Il est composé d'un circuit de puissance et d'un driver contrôlé par un microcontrôleur DSP. Les conditions de test et les paramètres de suivi du vieillissement utilisés sont décrits dans ce chapitre. Et enfin, les résultats d'analyse de défaillance sont détaillés et discutés.

Chapitre 1 :

Etat de l'art

CHAPITRE. 1 Etat de l'art

1 Introduction

Actuellement, la plupart des modules de puissance discrets existant sur le marché utilisent des fils de bonding pour assurer le contact électrique entre la face avant des composants actifs et les substrats ainsi qu'un joint de brasure pour y connecter la face arrière. Cette technologie est parfaitement maîtrisée avec un processus rentable. Néanmoins, elle présente plusieurs limitations en terme de durée de vie, de gestion thermique et de fonctionnement haute fréquence [1] [2]. Pour remédier à ces contraintes, des recherches ont été menées dans l'intérêt de mettre en œuvre de nouvelles technologies d'assemblage qui s'adaptent aux avancées technologiques des composants de puissances comme les composants grand Gap SiC et GaN. L'intégration des puces dans la carte de circuit imprimé (PCB) semble être une bonne alternative, dans laquelle les fils de bonding sont remplacés par d'autres solutions d'interconnexions électriques et thermiques. Elle offre ainsi la possibilité de réduire les inductances de connexion.

L'étude de la fiabilité des modules de puissance est une étape primordiale avant la mise sur le marché, elle permet de prédire les durées de vie et de déterminer l'environnement sous lequel les équipements peuvent fonctionner sans que leurs caractéristiques physiques ne soient dégradées (tenue en fatigue thermique et/ou mécanique).

Dans le présent chapitre, un résumé sur les différentes technologies de packaging de modules de puissances est présenté. Dans la section 2, sont décrites les technologies classiques à base de fils de bonding. Elles sont comparées, dans la section 3, à de nouvelles technologies d'assemblages 2D et 3D qui utilisent d'autres méthodologies d'interconnexion. Les principaux points de comparaison entre ces technologies portent sur les propriétés mécaniques (fiabilité thermomécanique), électriques (ex. l'inductance parasite) et thermiques (ex. résistance thermique R_{th}).

2 Modules de puissance classiques – interconnexion par fils de bonding

2.1 Architecture des modules classiques

Dans ce type de module, le composant actif est brasé sur un substrat isolant DBC (Direct Bonded Copper) ou IMS (Insulated Metal Substrate). Le substrat est ensuite, brasé sur une semelle qui peut être à base de cuivre, d'aluminium ou d'un alliage d'aluminium et de carbure de silicium

(AlSiC). Pour évacuer les pertes issues du fonctionnement des puces par commutation et/ou des pertes par conduction, le module est monté sur un dissipateur thermique. Une interface thermique est nécessaire pour homogénéiser le contact entre le module et le dissipateur, [3]. L'interconnexion de la face avant du composant actif est assurée par des fils de bonding (d'un diamètre pouvant aller de 100 à 500 μm , [4]), généralement à base d'aluminium. Ce choix est conditionné par la nature de la métallisation des faces avant des puces qui est aussi en aluminium permettant ainsi la soudure par ultrason du fil de bonding sur cette dernière, [5], Figure 1.1. De plus, l'aluminium possède de bonnes propriétés électriques et thermiques ($36,9 \cdot 10^6 \text{ S}\cdot\text{m}^{-1}$, $237 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$).

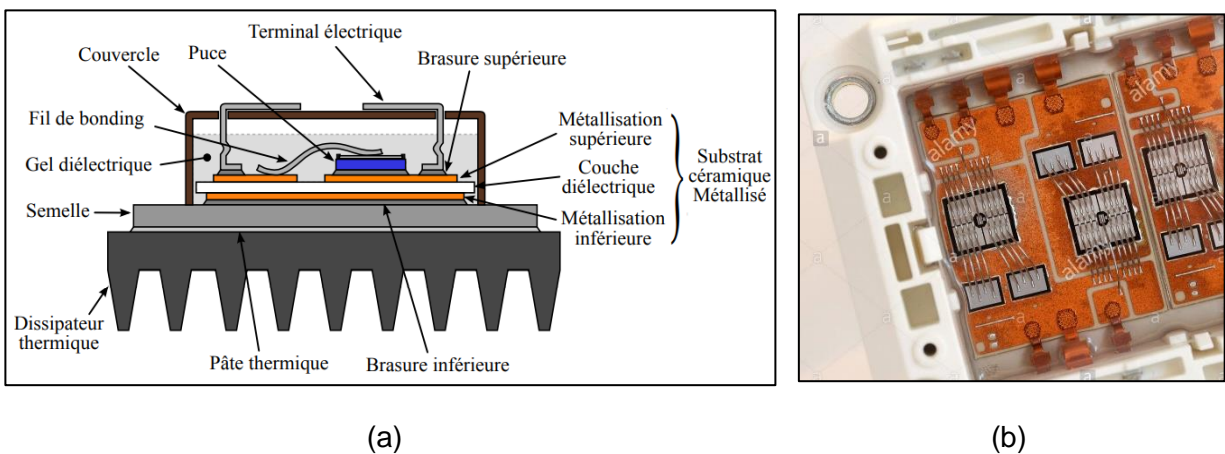


Figure 1.1 a) Représentation schématique d'un module de puissance à base de fils de bonding [3], b) module de puissance IGBT, Infineon.

L'ajout d'un gel silicone encapsulant permet à la fois d'assurer une protection mécanique contre les agressions externes et d'améliorer l'isolation électrique. En effet, la rigidité diélectrique du silicone est comprise entre 15 et 20 $\text{kV}\cdot\text{mm}^{-1}$ contre environ 1 $\text{kV}\cdot\text{mm}^{-1}$ pour l'air sec. De plus, le gel permet de protéger les puces contre l'humidité et l'oxydation, [6].

2.2 Modules classiques et fiabilité

2.2.1 Méthodologie de vieillissement

Les études de fiabilité ont pour but de développer des modèles qui permettent de prédire la durée de vie des modules de puissances à l'aide d'essais de vieillissement accélérés tel que le cyclage thermique (passif et actif) parfois associés à des contraintes d'humidité et/ou de vibration, et de surcharges électriques.

En fonctionnement, les variations de température subies par les modules de puissance résultent à la fois des variations de température ambiante (elles peuvent être d'amplitude élevée mais de fréquence de répétition généralement faible). Les variations de température sont également liées au fonctionnement des convertisseurs, elles peuvent être de quelques dizaines de degrés et sont caractérisées par une fréquence d'occurrence plus élevée, liée à la vitesse d'évolution des courants [7]. La contrainte thermique subie par le module est la « superposition » de ces deux contributions, Figure 1.2.

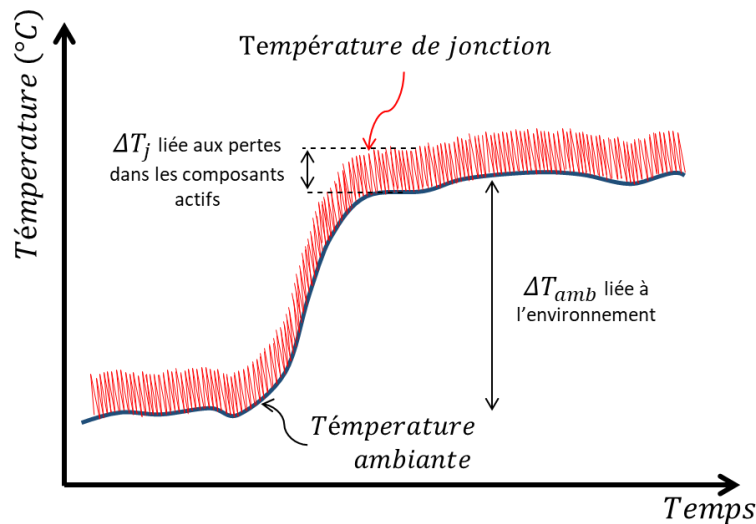
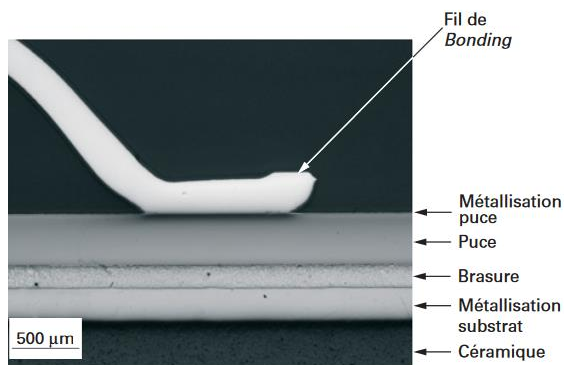
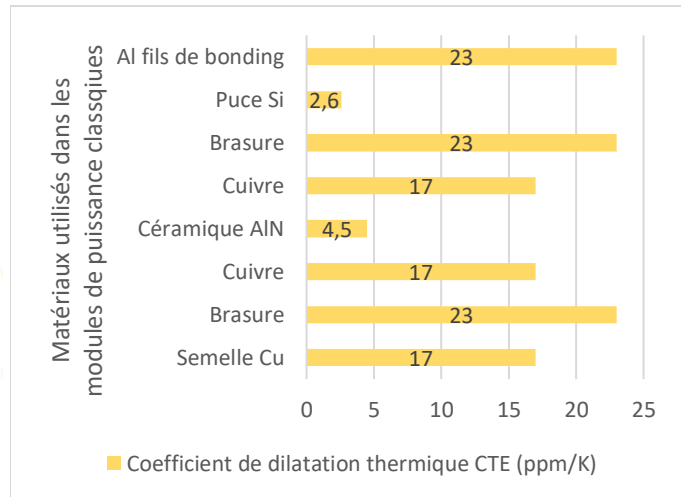


Figure 1.2 Variations de la température d'un dispositif de puissance lors de son fonctionnement.

Les modules de puissance classiques sont composés d'un empilement de plusieurs matériaux hétérogènes en termes de composition et de dimension comme illustré sur la Figure 1.3. Les variations de température provoquent la dilatation (ou la compression) des différents matériaux, générant ainsi des contraintes thermomécaniques à l'intérieur du module et particulièrement aux interfaces des matériaux aux différences de *CTE* les plus élevées. Ces contraintes répétitives génèrent sur le long terme de la fatigue mécanique, s'accompagnant de fissuration et causant ainsi à terme sa défaillance.



(a)



(b)

Figure 1.3 (a) Section montrant une puce brasée sur un DBC [4] , (b) Les coefficients de dilatation thermiques CTE des différents matériaux qui composent un module de puissance classique.

L'étude de la durée de vie des composants de puissance se base sur une approche combinant des tests expérimentaux et des modèles multiphasiques. La partie expérimentale consiste à soumettre les composants à des essais de vieillissement qui peuvent être accélérés. Son but est de révéler les différents mécanismes de dégradation et de suivre leurs évolutions dans le temps jusqu'à l'apparition d'une défaillance. Ces tests permettent d'élaborer des modèles de durée de vie purement empiriques ou bien sont utilisés comme entrées pour des modèles basés sur la physique de défaillance [8] et [9].

Afin de suivre l'évolution de la dégradation des composants sous test, des indicateurs de vieillissements sont utilisés. Ils retournent une information sur l'état de dégradation des semi-conducteurs et des différentes connectiques. Ils sont analysés tout au long du vieillissement ou périodiquement. Ils diffèrent selon la nature des composants semi-conducteurs et le type d'essai. À titre d'exemple, la résistance thermique R_{th} indique l'état de dégradation des brasures lors des cyclages thermiques. À l'inverse, l'évolution de la tension directe (ou la résistance à l'état passant $R_{DS(on)}$) des MOSFETs renseigne sur la qualité des connectiques de la face avant. Une valeur limite est attribuée à chaque paramètre. Au-delà de cette limite, le composant est considéré comme défaillant, [10].

Pour l'étude de la durée de vie des modules de puissance classiques, plusieurs normes ont été établies à travers des projets ou autres (ex. Projet européen RAPSDRA [11]). Ils permettent de

définir pour chaque essai, le protocole expérimental à suivre, les paramètres de suivi du vieillissement et les critères de défaillances à utiliser.

Les contraintes thermiques étant principalement à l'origine de la défaillance des modules de puissance, nous nous sommes limités au vieillissement accéléré par cyclage thermique (actif et passif).

2.2.1.1 Essais de cyclage thermique passif

Le cyclage thermique passif reproduit principalement l'évolution de la température de l'environnement et des conditions climatiques. Il consiste à stresser l'ensemble du module de puissance par la variation de la température ambiante et ainsi entraîner une fatigue globale sur ce dernier. Il est basé sur l'application d'une variation de température répétitive ΔT à faible fréquence. Le choix de la plage de variation de température dépend du domaine d'application ; par exemple entre - 40°C et 120°C pour l'automobile [7], voir entre - 55°C et 200°C pour l'aéronautique (au plus proche des réacteurs), [12]. Cette variation de température génère des contraintes thermomécaniques dans l'assemblage, causées principalement par la différence des coefficients de dilatations thermiques *CTE* des différents matériaux du module (puce, substrat, connectiques...). Ces contraintes permettent de faire apparaître des modes de défaillances, principalement au niveau de la brasure entre le substrat et la semelle avec l'apparition de fissures à l'interface qui se propagent provoquant un délaminage important de la brasure mais aussi des fractures dans le substrat isolant lui-même [13].

Le cyclage thermique passif est élaboré dans des enceintes climatiques. Ces dernières sont configurées en fonction du profil thermique que l'on souhaite appliquer aux véhicules de test (température maximale et minimale, pente de variation de température, durée du palier aux températures extrêmes), voir la Figure 1.4.

Les phénomènes de fluage dans les brasures sont accélérés par la pente de variation de la température ainsi que la durée du palier, [14].

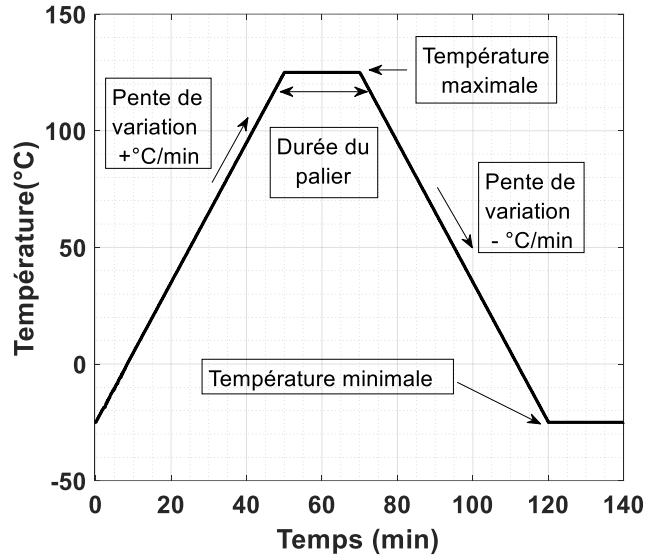


Figure 1.4 Paramètres définissant un profil thermique - Cyclage thermique passif.

2.2.1.2 Essais de cyclage thermique actif

Le cyclage thermique actif consiste à injecter un courant périodique I_F dans les puces du module de puissance, afin d'engendrer des pertes par effet Joules. Ces pertes génèrent un flux de chaleur évacué vers le dissipateur thermique et se traduisent par des échauffements locaux [15], la température maximale se trouvant au niveau des puces. Ce type de cyclage permet d'exciter les modes de défaillances au plus proche de la puce, telle que la levée des fils de bonding, reconstruction de la couche de métallisation. La Figure 1.5 illustre le principe du cyclage thermique actif.

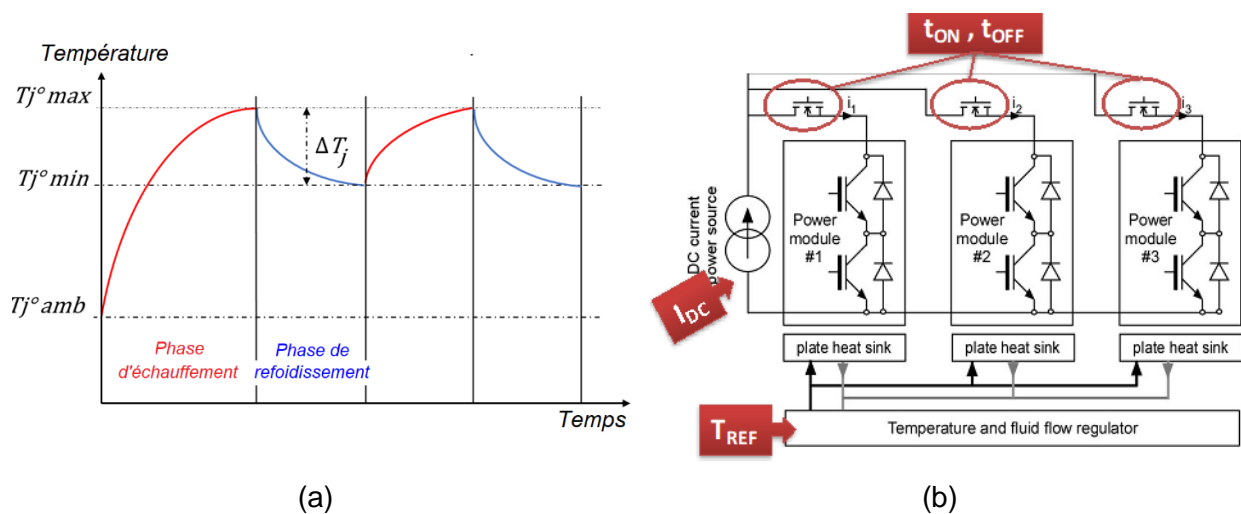


Figure 1.5 (a) L'allure de variation de la température de jonction T_j des modules de puissance, lors du cyclage thermique actif, (b) banc de test permettant de faire du cyclage thermique actif.

Les paramètres essentiels du cyclage actif sont les suivants :

- ΔT_j est l'amplitude de variation de température de jonction, elle représente l'écart de température que l'on souhaite imposer entre les puces et la semelle;
- $T_j^{\circ \max}$ est la valeur maximale de la température de jonction durant le vieillissement ;
- $T_j^{\circ \min}$ est la valeur minimale de la température de jonction durant le vieillissement ;
- I_F est le courant à injecter au niveau de la puce.
- T_{ON} est la durée d'injection du courant (d'échauffement) et T_{OFF} est la durée de refroidissement.

Le principe du cyclage thermique actif varie selon la nature du circuit, plus précisément selon la forme d'onde du courant injecté lors des essais de vieillissement. À cet effet, deux types de cyclage thermique actif existent. Le premier s'effectue sous courant continu (cyclage DC) dans lequel un courant constant périodique est injecté, le composant sous test (DUT) est toujours à l'état passant et la commutation étant assurée par des interrupteurs externes (Figure 1.6-a). L'avantage de ce type de circuit est la simplicité de mise en œuvre, la facilité de contrôle et la relative simplicité de suivi des indicateurs de vieillissement. Le deuxième type utilise un fonctionnement en PWM des puces à des fréquences de commutation élevées (Figure 1.6-b). Le cyclage en mode PWM permet de reproduire des conditions de fonctionnement plus proches du fonctionnement réel des dispositifs [16]. Cependant, il est plus compliqué à mettre en œuvre et les indicateurs de vieillissement sont plus difficiles à mesurer.

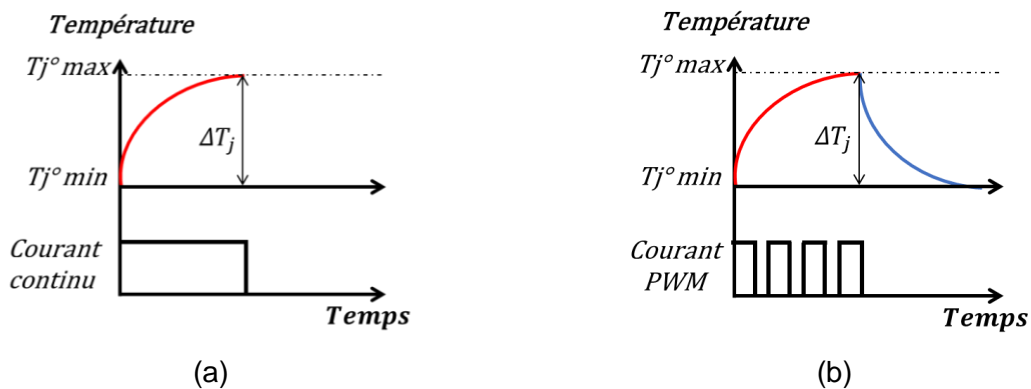


Figure 1.6 Différents types de cyclage thermique actif; a) Cyclage en mode DC, b) Cyclage en mode PWM, [16].

2.2.2 Les modes de défaillance engendrés dans les modules classiques

Plusieurs modes de défaillances peuvent apparaître au niveau des modules de puissances. Ils sont localisés à la fois au niveau du composant actif, ou bien au niveau des interfaces de contacts

entre les différents matériaux du module. Dans ce qui suit, quelques mécanismes de défaillances sont présentés.

2.2.2.1 Fissuration de la brasure

L'un des modes de dégradations rencontré lors du cyclage thermique passif est la fissuration de la brasure, principalement dans celle qui se situe entre le substrat DBC et la semelle. En effet, en raison de l'hétérogénéité des *CTEs* des différents matériaux, des contraintes de cisaillement cycliques sont générées, [13]. Ces dernières sont situées sur les bords du joint de brasure où s'initient des délaminations. Elle se propagent tout au long du vieillissement vers le centre du joint de brasure, voir la Figure 1.7. Cette dégradation provoque une augmentation de la résistance thermique entre les puces et la semelle du module. Son suivi et son évaluation nécessitent l'interruption régulière du test.

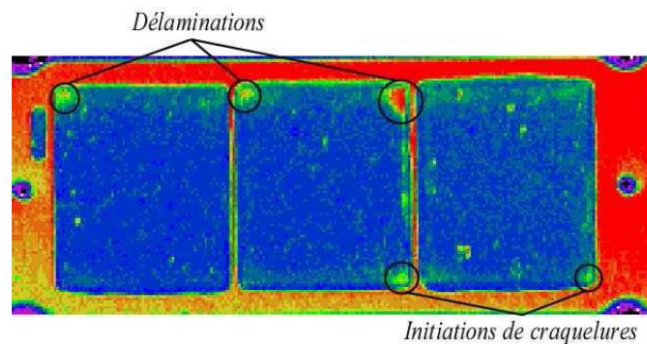
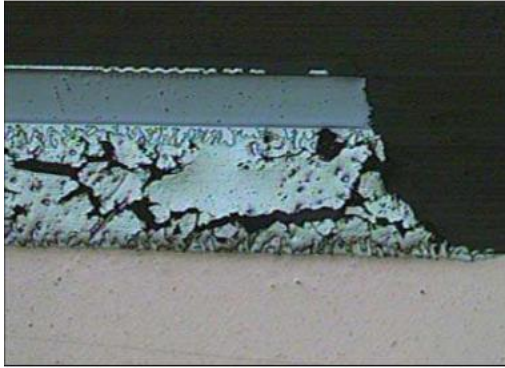
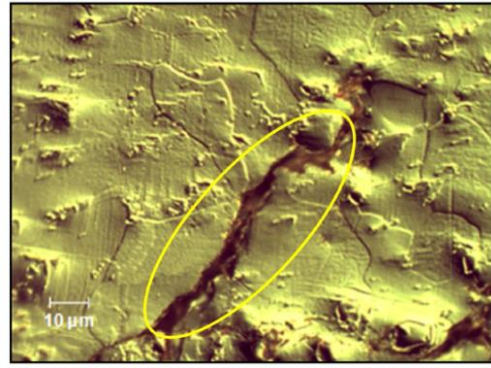


Figure 1.7 Analyse acoustique de la brasure semelle/DCB après 100k cycles, brasure type (PbSn), [7].

Malgré la bonne fiabilité des brasures à base de plomb SnPb, elles ont été retirées du marché pour des raisons liées à la santé et à l'environnement. Actuellement, des alliages sans plomb sont utilisés, ils sont composés principalement d'étain Sn (du fait de sa faible température de fusion), d'argent Ag (pour une meilleure tenue mécanique et thermomécanique), de cuivre Cu (pour diminuer la température de fusion), et d'autres matériaux (Zn, Bi...) [14]. La Figure 1.8-a présente une fissuration d'une brasure sans plomb ($\text{SnCu}_{0.7}$) dans un module ayant subi un cyclage thermique passif entre -40°C et 120°C , [10]. Pour cette brasure un mode de dégradation particulier a été observé qui se traduit par une fissuration inter-granulaire causée par l'évolution de la microstructure de la brasure, voir la Figure 1.18-b.



(a)



(b)

Figure 1.8 (a) Fissuration au niveau de la brasure entre la puce et le substrat DBC [10], (b) Fissuration inter granulaire d'une brasure (SAC105), [17].

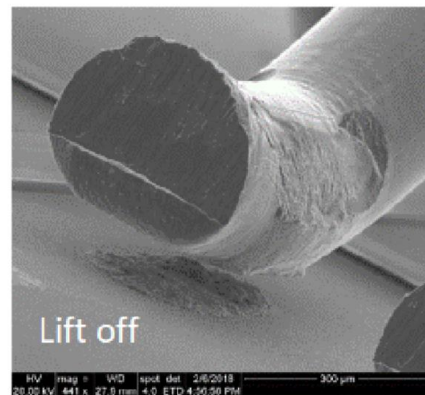
2.2.2.2 Levée / fracture des fils de bonding

La levée des fils de bonding s'initie au niveau de l'interface de contact entre le fil de bonding et la métallisation de la puce (Figure 1.9-b). Un autre mode de défaillance est la fracture du pied du fil de bonding (Figure 1.9-a).

Le soulèvement des fils de bonding est causé par la différence de CTE entre les fils de bonding et la métallisation de la face avant de la puce ($CTE_{Al}=23 \text{ ppm. K}^{-1}$ et $CTE_{Si}= 2,6 \text{ ppm. K}^{-1}$). Les contraintes thermomécaniques engendrées par les variations de température initient après fatigue des fissures au niveau de l'interface de contact (puce/bonding). La propagation de cette fissure au cours du vieillissement conduit à un soulèvement total des fils. Quant à la fracture des pieds de bonding, elle est causée par le passage d'un fort courant dans les fils (auto-échauffement) ainsi que la dissipation de la chaleur au niveau des puces, [18] et [19].



(a)



(b)

Figure 1.9 (a) Fissuration du pied du fil de bonding [18], (b) Soulèvement du pied du fil de bonding du semi-conducteur, [20].

Le soulèvement des fils de bonding provoque une augmentation de la résistance électrique à l'état passant et se manifeste par l'augmentation de la chute de tension aux bornes du transistor.

2.3 Evolution des modules classiques vis-à-vis de la fiabilité

Pour remédier aux principales faiblesses des modules de puissance classiques, notamment au niveau des brasures et des fils de bonding, de nombreux travaux ont été menés dans le but d'améliorer la durée de vie des modules de puissance. Dans ce qui suit, nous présenterons quelques nouvelles structures.

2.3.1 Module utilisant des rubans en aluminium

Dans cette technologie de module, les fils de bonding sont remplacés par des rubans en aluminium, (voir la Figure 1.10). Cette configuration permet d'améliorer les performances électriques, du fait de l'élargissement de la surface de contact avec la face avant du composant actif. Cependant, ils sont moins flexibles de part de leurs larges sections (pour la forme standard : une épaisseur de 200 μm et une section de 0,4 mm^2). Le procédé de soudure des rubans est identique à celui des fils de bonding, la seule condition est de fournir plus d'énergie ultrason et plus de force, [21].

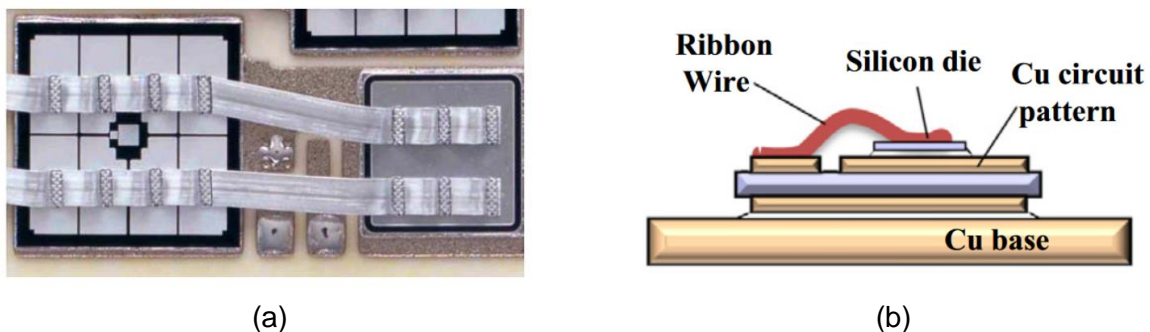


Figure 1.10 Module de puissance utilisant des rubans en Aluminium, [21], (a) Représentation schématique d'un module de puissance à base de rubans en aluminium.

Pour avoir la même résistance d'interconnexion dans l'assemblage, le nombre de rubans nécessaire est inférieur à celui des fils de bonding. Finalement, ces rubans sont plus résistants aux vibrations externes. Cependant, le remplacement de la section cylindrique par une section rectangulaire réduit la possibilité de tordre les fils sous un angle important. Cette flexibilité est nécessaire pour interconnecter des structures complexes, [22].

2.3.2 Utilisation de fils de bonding en Cu et des joints d'argent frittés comme alternative

Actuellement, presque toutes les puces de puissance sont brasées sur les substrats. De nombreux travaux visent à remplacer ces brasures en vue d'améliorer la fiabilité et d'augmenter les températures de fonctionnement. L'une des solutions les plus prometteuses est le report des puces par le frittage d'une pâte d'argent, [23]. Pour réduire les contraintes thermomécaniques dans les modules, les fils de bonding en aluminium sont remplacés par des fils en cuivre. Cette solution augmente leur durée de vie mais entraîne un surcoût, étant donné que le cuivre n'adhère pas directement sur la métallisation d'aluminium des puces. Dans ce qui suit, nous décrivons quelques technologies de modules utilisant ces matériaux.

➤ Module de puissance utilisant une couche d'adaptation « Invar »

Dans [24] une nouvelle technologie a été présentée par *Sumitomo Electric Industries* et *AIST Japan* pour des connexions à base de fils de cuivre. Elle consiste à ajouter une couche d'adaptation des coefficients de dilatation thermique *CTE* entre le composant actif et les fils de Bonding, voir la Figure 1.11. Cette couche d'épaisseur 100 μm est composée d'un matériau appelé « Invar », un alliage Fe-Ni, dont le *CTE* est proche de celui de la puce (Si ou SiC).

L'*Invar* est placé sur la face avant de la puce via un joint de cuivre fritté. Puis, une couche de cuivre est déposée au-dessus de ce matériau. Les fils de bonding en cuivre sont ensuite connectés sur cette couche, voir la Figure 1.11. En ce qui concerne le contact de la face arrière, un joint de cuivre fritté est utilisé entre la puce et le substrat DBC.

Des essais de caractérisation électrique, thermique et d'analyse de vieillissement ont été menés sur des échantillons composés d'un module en demi-pont (150 A 1,2 kV) utilisant des diodes Schottky SiC. Selon les auteurs, la résistance thermique transitoire mesurée est réduite de plus de 10%. Cela est dû au fait que la zone (surface) de contact avec la face avant de la puce a été élargie grâce à la couche d'adaptation *CTE*, [24].

Les essais de cyclage thermique actif ont montré que ces modules pouvaient fonctionner à une température allant jusqu'à 200°C. La durée de vie a été considérablement améliorée. Le nombre de cycles atteint est de 334 000 cycles sous un $T_{j\text{max}}$ de 200 °C et un ΔT_j de 135 °C contre un nombre de seulement 3200 cycles pour un module classique similaire (Al bonding et brasure), [24].

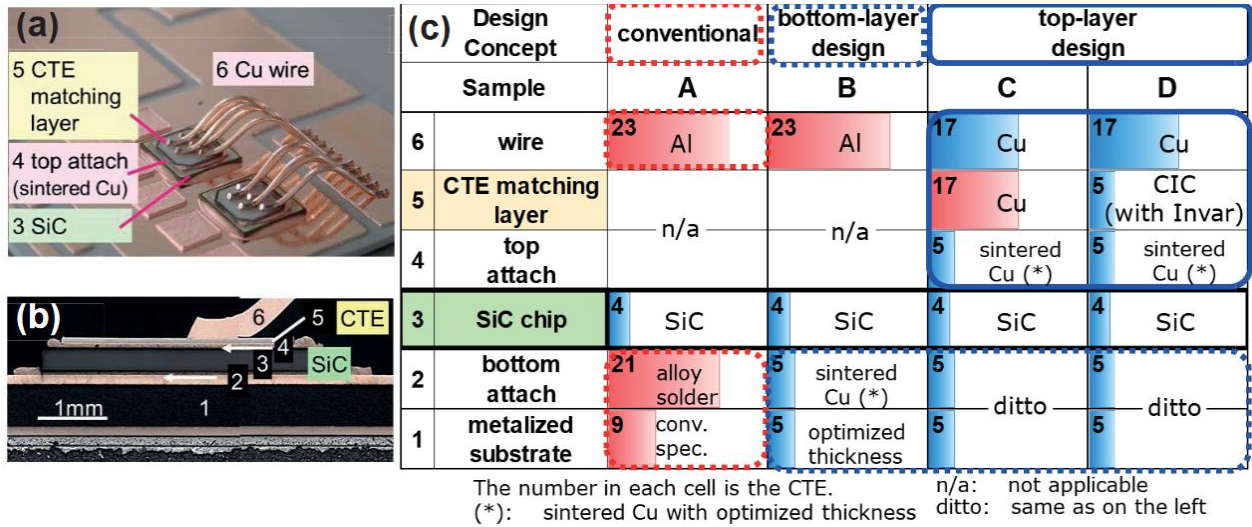


Figure 1.11 Structure du module utilisant une couche d'adaptation « Invar » et les matériaux constitutifs, [24].

➤ **Module Danfoss Bond Buffer® (DBB®)**

La compagnie Danfoss® a développé un module de puissance référencé sous le nom de Danfoss Bond Buffer® (DBB®), [25] et [26]. Le joint de brasure assurant le contact entre le substrat DBC et la face inférieure du composant actif a été remplacé par un joint d'argent fritté. L'élément clé innovant de la DBB® est le frittage d'une fine feuille de cuivre sur la surface supérieure du composant. Des fils de bonding en cuivre sont ensuite déposés, voir la Figure 1.12. Le DBB® est dimensionné de façon à réduire au maximum les contraintes thermomécaniques causées par la non-homogénéité des CTE des différents matériaux. Les composants actifs utilisés dans ces assemblages possèdent une métallisation face avant avec finition NiAu ou NiAg.

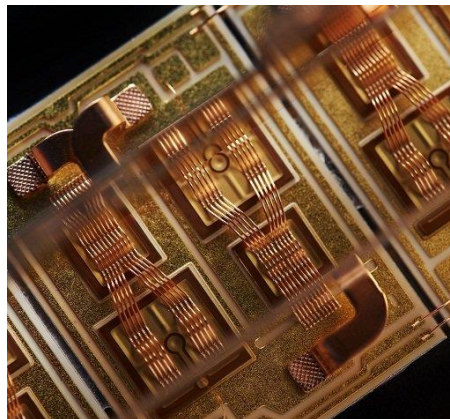


Figure 1.12 Module de puissance utilisant des fils de bonding en cuivre, Danfoss Bond Buffer® (DBB®).

Des travaux de caractérisation électrique, thermique et de fiabilité ont été menés dans [25] sur un module *DBB*[®] intégrant des IGBTs et des diodes 1700 V. Les résultats obtenus étaient prometteurs, en effet la résistance thermique de l'assemblage R_{th} a été considérablement réduite par rapport à un module de puissance classique ($0,34 \text{ K.W}^{-1}$). Les essais de vieillissement montrent une durée de vie 20 fois plus grande que celle d'un module classique (Al bonding et brasure).

2.4 Conclusion et discussion sur les modules de puissance classiques

Les modules de puissances classiques utilisant les fils de bonding restent les plus commercialisés sur le marché, avec une technologie parfaitement maîtrisée. Le Tableau 1-1 résume les différentes améliorations technologiques présentées précédemment. Le remplacement des fils de bonding par des rubans apporte de légères améliorations sur l'inductance parasite, la résistance électrique et la résistance thermique. En conséquence, la fiabilité est améliorée (moins de rubans) néanmoins les brasures et les rubans d'aluminium restent toujours des zones de fragilités et limitent la durée de vie des modules.

Les technologies à base de fil en cuivre (*DBB*[®] et celle utilisant une couche d'Invar) permettent d'améliorer considérablement la fiabilité des modules classiques, à travers la réduction des contraintes thermomécaniques générées par la différence des *CTEs*. Les résistances thermiques sont plus faibles par rapport aux modules classiques (Al bonding/brasure) du fait que les brasures ont été remplacées par du frittage d'argent ou de cuivre. La résistance électrique est également plus faible dans les deux technologies. Cependant, aucune amélioration n'a été apportée sur l'inductance parasite. D'autre part, le procédé de fabrication de ces deux technologies est relativement complexe et coûteux, cela en raison de l'utilisation de matériaux onéreux et l'ajout de plusieurs étapes au process (dépôt de cuivre, changement de métallisation des puces, frittage, ajout de matériaux...).

Malgré les améliorations technologiques apportées sur les modules classiques, les inductances parasites générées par les fils de bonding ou rubans demeurent importantes (quelques dizaines de nH, [1]) et sont à l'origine de surtensions lors des commutations qui ne permettent pas d'utiliser tout le potentiel des composants à grand gap (SiC et GaN) dont les commutations sont beaucoup plus rapides que les composants Si [2].

Tableau 1-1 Résumé sur les différentes améliorations technologiques apportées aux modules de puissances classiques.

Technologie de module	Fils de bonding Al	Rubans en aluminium	Danfoss Bond Buffer® (DBB®)	« Invar »
Résistance électrique	A	A ⁻	A ⁻	A ⁻
Inductance parasite	A	A ⁻	A	A
Résistance thermique	A	A ⁻	A ⁻	A ⁻
T _{jmax}	175°C	175°C	200°C	200°C
Couches supplémentaires	x	x	Dépôt sur la face avant : NiAu ou NiAg	- Une couche Invar - Une couche de cuivre
Durée de vie	A	A ⁺	A ⁺⁺	A ⁺⁺⁺
Coût	A	A ⁻	A ⁺⁺⁺	A ⁺⁺⁺

• A référence de comparaison • - plus faible • + plus élevée • x Non applicable

3 Vers une nouvelle technologie de modules de puissance

Afin de surmonter les limitations causées par l'utilisation des fils de bonding, mais également parfois pour améliorer le refroidissement des puces, de nouvelles technologies ont été élaborées. Ces dernières favorisent la réduction de l'inductance parasite et parfois l'extraction de chaleur au moins en partie sur les deux faces des puces. Elles utilisent d'autres matériaux de connexion pour les composants actifs et des substrats avec de meilleures performances thermique, électrique et mécanique. Les avantages visés par ces études sont listés ci-dessous :

- Augmenter la densité de puissance.
- Améliorer de la fiabilité et la robustesse.
- Réduire les pertes par commutation/conduction.
- Réduire le coût de fabrication, avec un processus plus simple, [27].

Pour ce faire, ces modules nécessitent de :

- Réduire les inductances parasites.

- Réduire au maximum le nombre de couches d'interconnexion et assurer une gestion thermique intégrée au plus proche du composant, permettant une dissipation de chaleur optimale, [28].
- Faire parfois un empilement de composants semi-conducteurs.

Dans ce qui suit, nous présenterons différentes technologies d'intégration recensées dans la littérature.

3.1 Technologies sans fils de bonding

Les travaux présentés dans cette section visent à supprimer définitivement les fils de bonding, tout en gardant les substrats DBC. Dans ce qui suit, nous allons présenter un résumé de quelques technologies hybrides. Pour chaque technologie nous détaillerons le procédé de fabrication ainsi que ses performances (électrique, thermique et de fiabilité).

3.1.1 Structure *DBLB*¹

Mitsubishi Electric Corporation a développé une nouvelle technologie de module appelée *DBLB*, [29]. Dans cette dernière, la face inférieure du composant actif (Drain / Collecteur) est brasée sur un substrat *DBC*. La face avant de la puce (Source/émetteur) est également brasée sur une plaque de cuivre d'épaisseur 200 µm. Le contact avec la grille reste assuré par un fil de bonding en aluminium, voir la Figure 1.13.

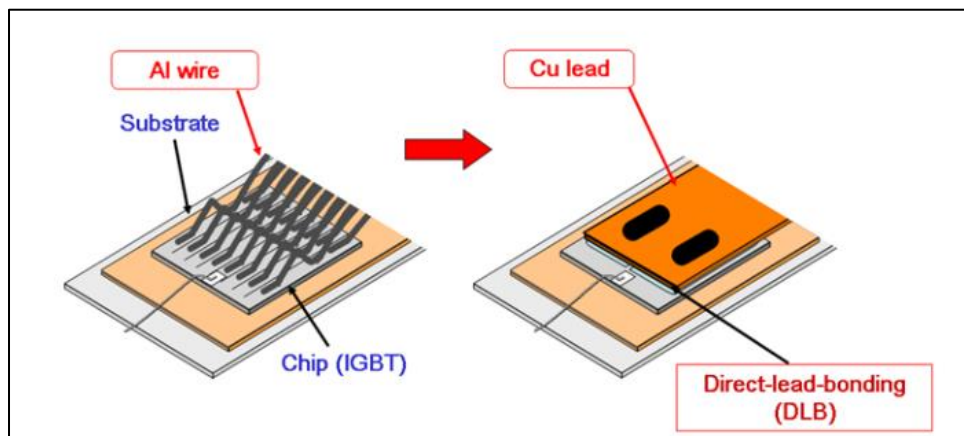


Figure 1.13 Coupe schématique de la structure DBLB, intégrant un MOSFET, [30].

¹ *DBLB* : Direct Beam Lead Bonding structure

Une étude comparative a été menée dans [29] sur deux assemblages différents intégrant un MOSFET silicium (12 mm x 12mm, 300 A /90 V). Le premier est conçu avec la structure DBLB et le second avec une structure classique (fils de bonding/brasure). Le brasage d'une plaque de cuivre sur la face avant de la puce a permis d'élargir la surface de contact active (surface totale du pad de la Source), en conséquence, la résistance totale $R_{\text{DS(on)}}$ est réduite de 16 %. La structure DBLB présente également de meilleures performances thermiques. Cela est dû au fait que la distribution de la température est plus uniforme sur toute la surface de la puce, et qu'une partie de la chaleur se dissipe à travers la plaque de cuivre de la face avant. Un essai de fiabilité a été également mené où des échantillons ont été soumis à un cyclage thermique passif (- 40 °C et 125 °C). Les résultats ont montré qu'après 3000 cycles de vieillissement aucune défaillance ne s'est manifestée au niveau des interconnexions.

Mitsubishi a développé dans [30] un module (new *J1-Series power module*) compact destiné pour l'automobile (onduleur triphasé). Il est basé sur l'utilisation de la structure DBLB, avec une technologie de puces IGBT de 7^{ème} génération (CSTBT), voir la Figure 1.14. Les performances du nouveau *J1-Series* ont été comparés à des modules classiques de mêmes niveaux de puissance (*Previous T-PM structure*, à base de fils de bonding,). L'inductance parasite interne a été réduite de 43 % (moins de 14 nH), les performances thermiques ont été améliorées de 30 % et finalement, la résistance électrique à l'état passant de l'assemblage est réduite de 50% (moins de 0,5 mΩ). Finalement, la durée de vie de ce module est largement améliorée sous des contraintes de cyclage thermique actif (durée de vie 10 fois supérieure comparativement aux modules classiques pour un ΔT_j de 100°C).

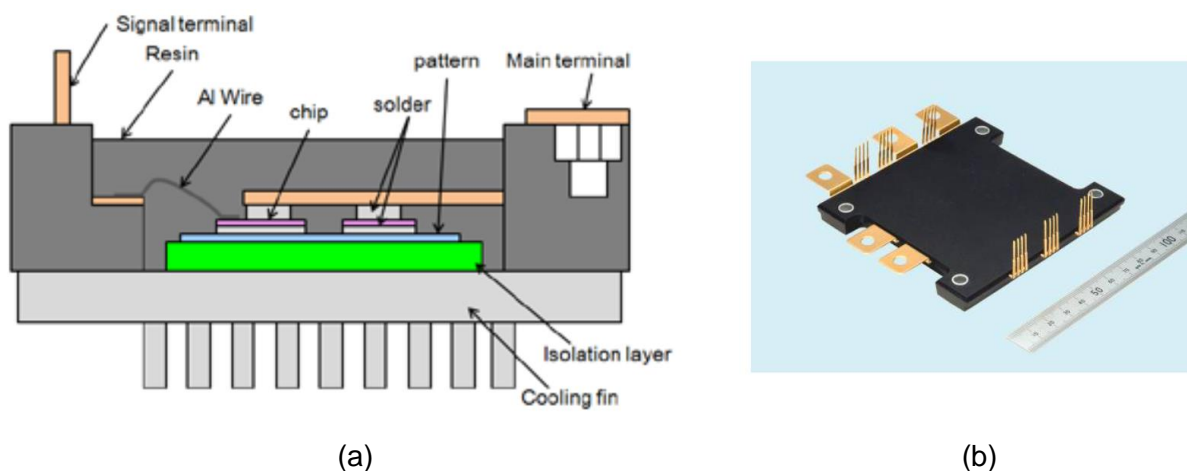


Figure 1.14 (a) Structure du module de puissance DBLB, (a) Vue externe du module *J1-Series power module*, [30].

Le contact de grille est toujours assuré par un fil de bonding, et l'inductance du circuit de commande reste inchangée comparativement à celle d'un module de puissance classique (fil de bonding/brasure).

3.1.2 Structure SiPLIT[®] : Siemens Planar Interconnect Technology

La compagnie *Siemens Ag* a développé une technologie de module appelée (*SiPLIT*[®])². Dans ce packaging, la face arrière du composant actif est brasée ou frittée sur un substrat *DBC*. Le contact de la face avant est réalisé à travers une électrodéposition de cuivre, voir la Figure 1.15.

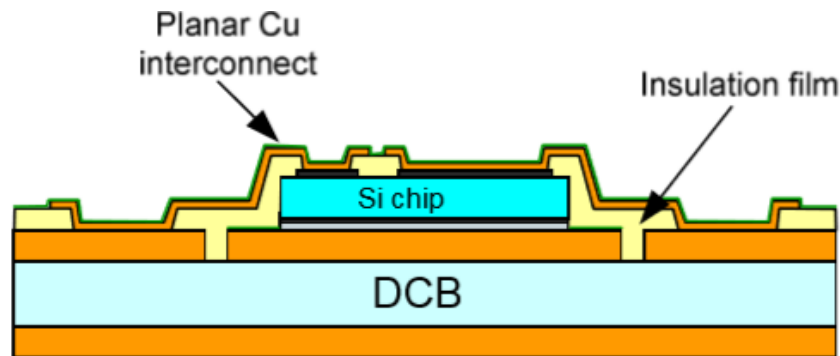


Figure 1.15 Coupe schématique du module SiPLIT, [31].

Le processus de fabrication est composé de plusieurs étapes. La première consiste à brasier (ou fritter) la face arrière de la puce sur un substrat *DBC*, (voir la Figure 1.16-a). Un film isolant à base d'époxy (Rigidité diélectrique : $80 \text{ kV}\cdot\text{mm}^{-1}$, conductivité thermique : $0,25 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$, CTE : $200 \text{ ppm}\cdot\text{K}^{-1}$) est ensuite déposé à l'aide d'un procédé de stratification sous vide, (voir la Figure 1.16-b). Ce dernier est important, car il permet d'avoir une meilleure isolation électrique de l'assemblage (rigidité diélectrique). Ensuite, un laser pulsé de haute puissance grave le film qui couvre les zones de contact, (voir la Figure 1.16-c). Une fois, les points de contacts apparents, un processus de dépôt d'une couche fine de cuivre est élaboré par pulvérisation, (voir la Figure 1.16-d). Par la suite, un dépôt électrolytique d'une couche de cuivre d'une épaisseur allant de 50 à 200 μm (voir la Figure 1.16-e) est effectué après avoir appliqué un processus de photostructuration (film photo laminé), [32]. La dernière étape consiste à éliminer le cuivre (gravure chimique) pour séparer les différentes connectiques, (voir la Figure 1.16-f).

² *SiPLIT*[®] : *Siemens Planar Interconnect Technology*.

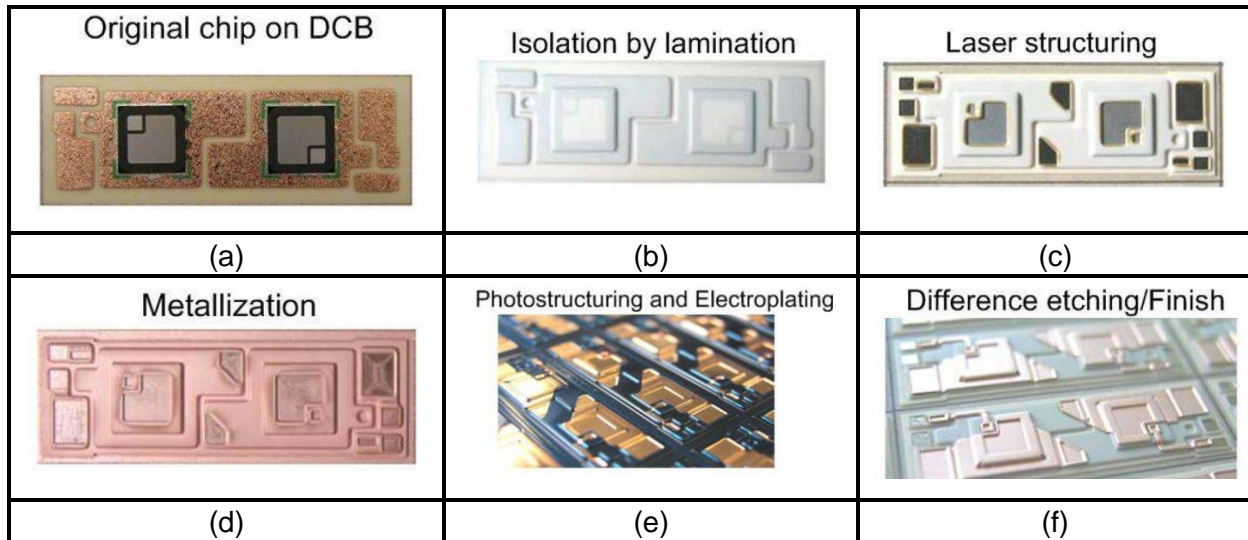


Figure 1.16 Les différentes étapes du procédé de facion de la structure SiPLIT®, [31].

La faisabilité de cette technologie a été validée dans [31] à travers la réalisation d'un convertisseur de puissance à base d'IGBT (redresseur triphasé + capacité de découplage coté DC + onduleur triphasé), (voir la Figure 1.17-a). Les performances de ce dernier ont été comparées à un module de puissance équivalent à base de fils de bonding. La résistance thermique du module SiPLIT (jonction-air) est de $0,55 \text{ K.W}^{-1}$, alors que dans le cas d'un module classique, elle est de $0,69 \text{ K.W}^{-1}$, soit une réduction de 20 %, [33]. Les auteurs ne précisent ni la référence de l'ancien module ni les surfaces du nouveau module. L'inductance parasite des interconnexions a été réduite de 50 %, en effet, elle est passée de 11 nH à 5 nH (résultats obtenus à partir d'essais expérimentaux). La résistance électrique à l'état passant $R_{\text{DS(on)}}$ est également plus faible dans le cas du module SiPLIT. En effet, elle est passée de $1 \text{ m}\Omega$ à $0,75 \text{ m}\Omega$ soit une réduction de 25% comparé au module classique à base de fils de bonding. Le convertisseur a subi une multitude d'essais de fiabilité, les résultats obtenus sont détaillés dans la Figure 1.17-b.

Les performances obtenues avec la technologie *SiPLIT* sont satisfaisantes et dépassent de loin les performances d'un convertisseur de puissance classique. Cependant, le procédé de fabrication est compliqué à mettre en œuvre et le coût de fabrication est élevé.

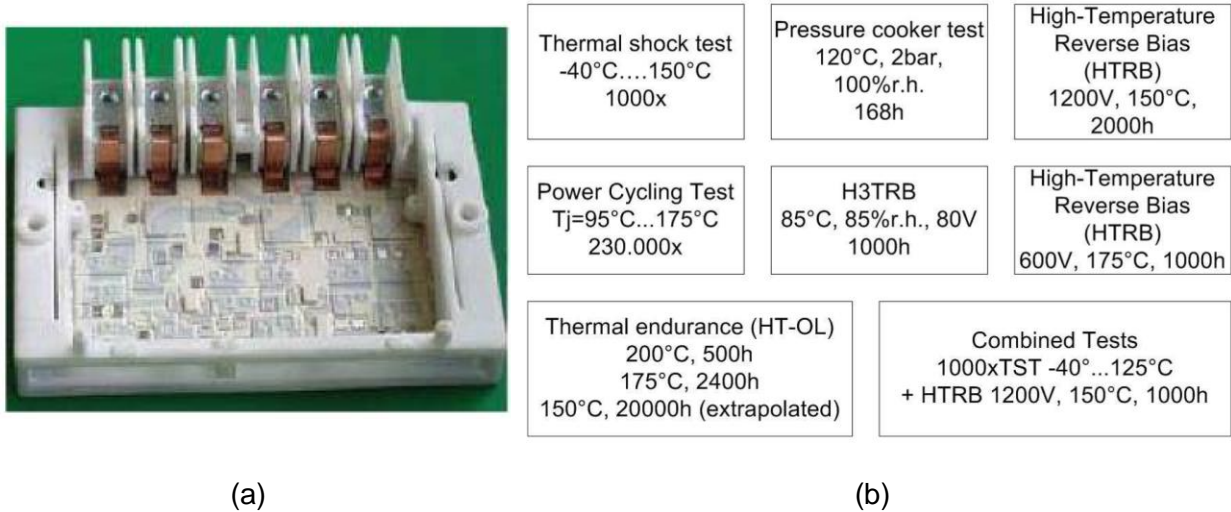


Figure 1.17 (a) Coupe microscopique d'un convertisseur SiPLIT, (b) résultats des tests de fiabilité [31].

3.1.3 Structure SKiN : Double side sintering technology for new packages

SEMIKRON³ a présenté dans [34] un procédé d'intégration appelé SKiN⁴. Dans ce dernier, la face arrière de la puce est frittée avec de l'argent sur un substrat *DBC*. La face supérieure est également frittée mais sur un PCB flexible en Polyimide, voir la Figure 1.18. La réalisation de cet assemblage se fait en deux étapes. La première étape consiste à fritter la face arrière des composants actifs sur le substrat *DBC*. La deuxième étape consiste à déposer par sérigraphie (à l'aide d'un pochoir) une pâte d'argent pour connecter la face avant des puces au PCB flexible. La procédure de frittage est réalisée à une température de 250°C, sous l'application d'une pression de 40 MPa pendant une minute.

Le PCB flexible utilisé est double face. Sa face inférieure (*côté puissance - Power side*) est composée d'une plaque de cuivre d'une épaisseur de 100 µm. Sa face supérieure est composée d'une plaque de cuivre d'épaisseur de 30 µm (*côté logique - Logic side*). L'épaisseur du Polyimide généralement de l'ordre d'une dizaine de µm dépend de l'application (niveau de tension et de température). Le contact de grille est remonté du côté *Power side* vers le côté *Logic side* à travers des vias en cuivre dans le Polyimide, [34]. Les auteurs n'apportent pas d'éclaircissement sur l'impact de la différence d'épaisseur entre les deux faces du PCB (pas de symétrie sur le PCB) qui altère la symétrie du PCB et pourrait provoquer du flambage

³ SEMIKRON Elektronik GmbH & Co. KG

⁴ SKiN : Double side sintering technology for new packages

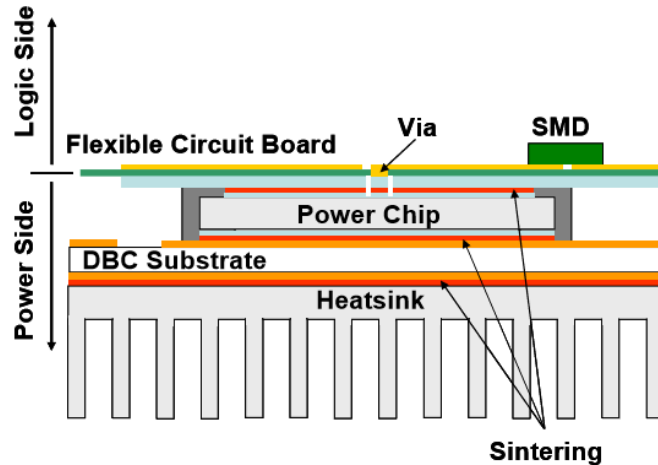


Figure 1.18 Coupe schématique d'un assemblage d'intégration de la structure SKiN sur un substrat DBC [34].

Le remplacement des fils de bonding par un PCB flexible permet de réduire l'inductance parasite. La résistance électrique R_S est également réduite, de par la surface de contact élargie avec la puce. De plus, le report de composants CMS (*SMD - surface mounted device*) sur le PCB et au plus proche de la cellule de commutation est possible avec cette technologie, l'inductance de maille du circuit de commande sera également considérablement réduite.

La Figure 1.19 illustre un module SKiN réalisé par SEMIKRON montrant comment toutes les pièces sont assemblées pour former une cellule de commutation (400 A, 600 V).

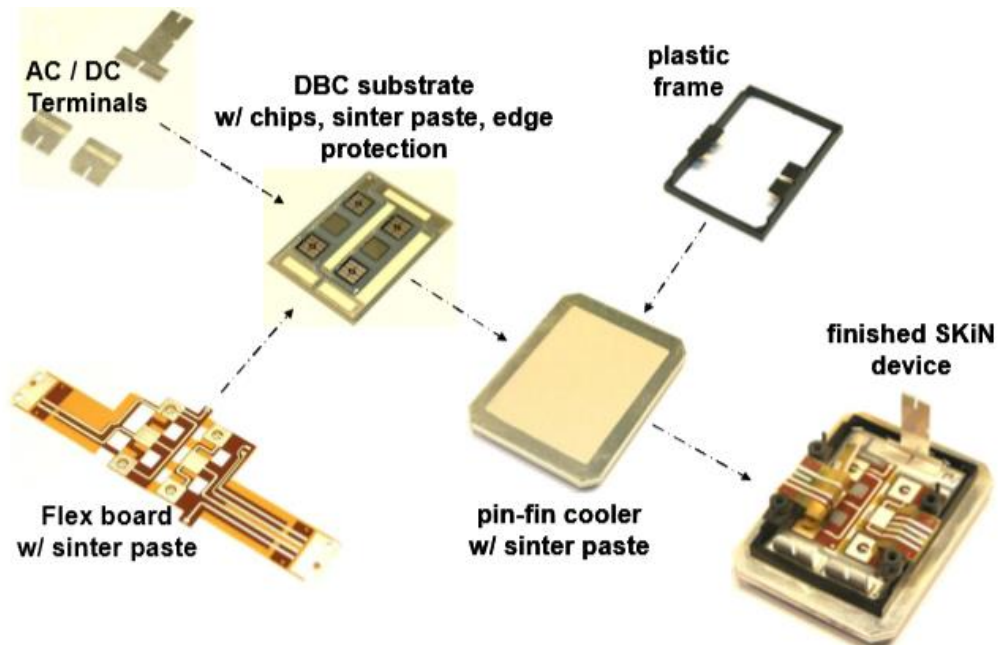


Figure 1.19 Vue détaillée d'un dispositif SKiN (DC/AC) 400A, 600V. Il comprend un dissipateur thermique, un substrat DBC avec des puces IGBT et des Diodes, un PCB flexible et des bornes d'alimentation, [34].

Un essai de cyclage thermique actif a été mené sur les modules SKiN⁵. La variation de la température ΔT_j lors des essais de vieillissement est comprise entre un $T_j^{\circ\text{min}}$ de 40°C et $T_j^{\circ\text{max}}$ de 150°C avec une durée de cycle de 10 secondes. Les résultats de vieillissement sont illustrés dans la Figure 1.20. Ils montrent que les modules SKiN ont supporté 500k cycles à ΔT_j de 110 °C avant l'apparition d'une défaillance, à l'inverse des modules classiques, où la défaillance est atteinte après environ 50k cycles.

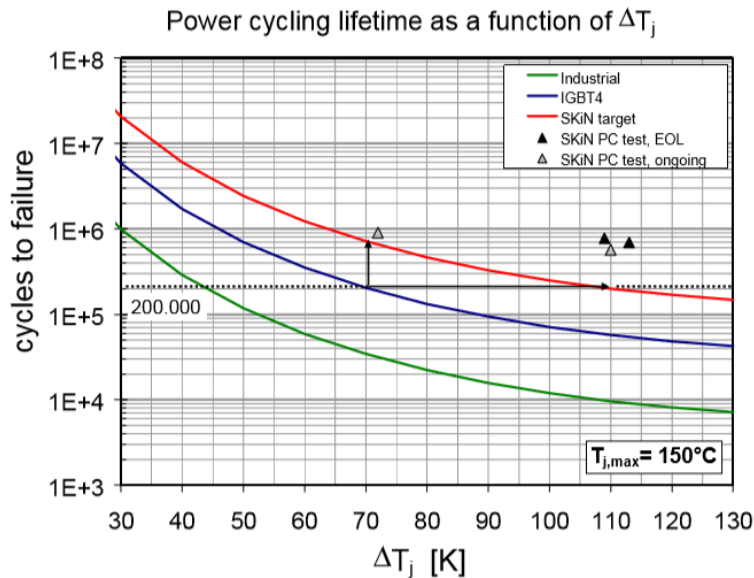


Figure 1.20 Nombre de cycles à défaillance en fonction de la variation de température de jonction ΔT_j , pour le module SKiN [cyclage thermique actif], [34] .

Un module de puissance (1200 V / 400A) utilisant des MOSFET SiC et basé sur cette technologie a été développé et commercialisé par SEMIKRON. D'après [35], une inductance parasite de 1,4 nH dans la maille de puissance est obtenue avec ce module.

3.1.4 Conclusion et discussion sur les technologies hybrides

Toutes les technologies Hybrides présentées dans cette section (DBLB, SiPLIT, SKiN) ont essentiellement permis de réduire l'inductance parasite et la résistance électrique R_s . La technologie SKiN apporte un avantage supplémentaire qui permet de placer des composants CMS au plus près de la cellule de commutation, favorisant la réduction de l'inductance parasite du circuit de commande.

⁵ Modules SKiN utilisant du frittage d'argent en face avant et arrière du composant actif.

Bien que les connectiques en cuivre déposées sur la face avant doivent améliorer le refroidissement, l'évacuation de la chaleur continue à être majoritairement assurée par la face arrière de la puce. De plus, ces technologies possèdent des structures non symétriques (ex. DBC *face arrière* / PCB *face avant*). Des contraintes thermomécaniques supplémentaires à l'intérieur de l'assemblage pourraient être générées et mériteraient une étude approfondie.

3.2 Intégration PCB avec matériaux d'interconnexion classiques

Utiliser des substrats sur les faces avant et arrière permet de symétriser le module tout en ayant la possibilité d'assurer un refroidissement double face. Le substrat PCB semble être un bon candidat car il favorise la réduction de l'inductance parasite du fait de sa faible épaisseur. De plus, il présente l'avantage d'être peu coûteux. Cependant, le choix d'utiliser du PCB impactera forcément les propriétés thermiques, car les matériaux diélectriques utilisés sont de mauvais conducteurs thermiques.

Dans ce qui suit, nous présenterons quelques technologies d'intégration *PCB* qui utilisent les matériaux d'interconnexions classiques (brasure, fils de bonding et électrodéposition de cuivre) :

3.2.1 Intégration PCB avec prise de contact sur face avant par des vias en cuivre électro-déposés

Infineon⁶ et le Fraunhofer IZM⁷ ont publié dans [36] et [37] une nouvelle technologie d'intégration *PCB*. Elle est basée sur le brasage/frittage de la face arrière du composant actif sur un *lead-frame* en cuivre. Le contact de la face avant est obtenu à travers de l'électrodéposition de cuivre. Le procédé d'intégration est présenté dans la Figure 1.21. Les étapes de réalisation sont décrites ci-dessous :

- Brasage/frittage de la face arrière de la puce sur un lead frame en Cuivre.
- Rendre les surfaces de cuivre rugueuses afin d'assurer une adhésion avec la résine époxy (*copper roughening-oxydation*).
- Inspection et mesure de l'emplacement exact des puces, à travers l'utilisation du LDI (*laser direct imaging*).
- Empilement des différentes couches (Prepreg, couche de cuivre...).
- Lamination des différentes couches.
- Elaboration de micro-vias dans la résine (à travers un perçage laser).

⁶ Infineon Technologies AG

⁷ Fraunhofer Institute for Reliability and Microintegration (IZM)

- Electrodeposition du cuivre pour la réalisation des vias en cuivre.

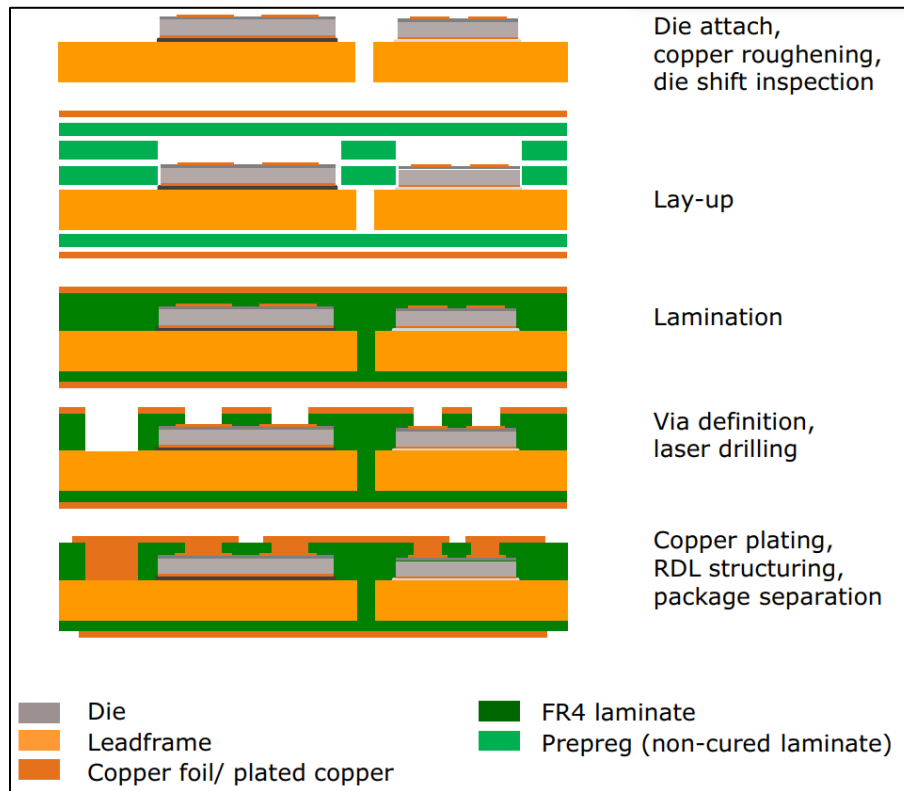
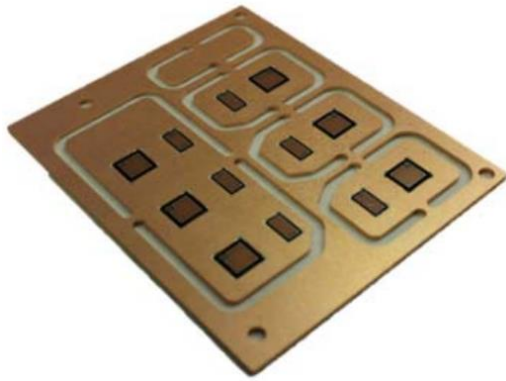


Figure 1.21 Schéma du processus de fabrication d'une puce laminée sur la base d'un leadframe, contact électrique face avant assuré par des vias en cuivre [36].

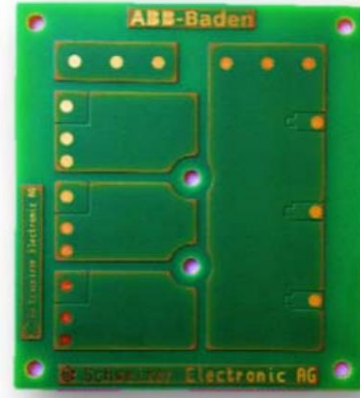
La métallisation de la face avant (grille / source) des puces est composée d'aluminium, elle nécessite donc une couche de revêtement. À titre d'exemple, dans [27] un dépôt par pulvérisation cathodique composée de Chrome /Cuivre a été réalisé sur la face avant de la puce, avec une épaisseur de 5 nm / 8 µm respectivement. Dans [38] la métallisation de la face avant a été revêtue avec du Nickel / Or, à l'aide d'un dépôt chimique (*Electroless plating*). Des épaisseurs de 1 µm de Nickel et de 0,1 µm d'Or ont été déposées.

Le *lead-frame* en cuivre est utilisé comme support mécanique pour les semi-conducteurs. Il permet également d'améliorer la diffusion du flux thermique et d'assurer une meilleure distribution du potentiel électrique au niveau de la face inférieure de la puce.

En se basant sur cette technologie, un module appelé (*p² Pack*) a été présenté dans [27]. C'est un onduleur triphasé composé de 6 IGBT et 6 diodes (1.2 kV, 25 A), voir la Figure 1.22.



(a)



(b)

Figure 1.22 (a) Puces IGBTs et diodes frittées (ALPHA Argomax 8020 silver) sur un Leadframe en cuivre, (b) Assemblage PCB finalisé (p^2 Pack), [27].

Un essai de cyclage thermique passif a été mené sur un module p^2 Pack (- 40°C à 150°C). Les analyses par microscopie acoustique n'ont révélé aucune délamination après 200 cycles. Cependant, le nombre de cycles subi reste très faible et ne permet pas de conclure sur la fiabilité de cette technologie. Un essai de cyclage thermique actif a également été mené. Les résultats obtenus ont montré que pour les mêmes conditions d'essai (même refroidissement, même courant injecté) le module p^2 Pack résiste plus longtemps comparativement à un module classique. Des essais de cyclage thermique actif ont également été menés sur le module p^2 Pack. Initialement, les composants ont été soumis à une variation de température ΔT_j de 45°C. Pour ce faire, un courant en créneau d'un rapport cyclique $\frac{1}{2}$ évoluant à une fréquence de 0,5 Hz a été injecté. Le critère de défaillance choisi est l'augmentation de V_{CE} d'une valeur de 10 % par rapport à la valeur initiale. Les résultats n'ont montré aucune défaillance jusqu'à 10^6 cycles. Le nombre de cycles avant l'apparition d'une défaillance avec cette configuration est supérieur à celui du module classique⁸.

Des simulations numériques ont montré que pour le module p^2 Pack, la résistance thermique R_{th} (*junction-cooler*) est comprise entre 0,50 °C.W⁻¹ et 0,61 °C.W⁻¹, et cela malgré l'isolation électrique assurée par l'époxy. Elle a été réduite d'un facteur de 30 à 44 % par rapport au module classique (fils de bonding/substrat DBC). La rigidité diélectrique de l'assemblage a été évaluée à 41 - 50 kVrms.mm⁻¹.

⁸ Module classique utilisant des fils de bonding et un substrat DBC

Infineon Technologies et Schweizer Electronic ont commencé à commercialiser ce type d'assemblage sous le nom (*p² Pack*).

3.2.2 Intégration PCB avec un empilement 3D - interconnexion par électrodéposition de cuivre⁹

Les *PCBs* offrent la possibilité d'avoir un empilement multicouche avec un process relativement simple et maîtrisé. L'intégration 3D permet de réduire considérablement l'inductance parasite et d'augmenter davantage la compacité des modules de puissance.

G2ELAB et Mitsubishi Electric ont développé dans [39] un module de puissance 3D, Figure 1.23. Dans cet assemblage, les puces sont enfouies dans la partie diélectrique du PCB (couches pré-imprégnées), où elles sont superposées verticalement pour former une cellule de commutation. Le contact électrique entre les pads des puces et les *PCBs* est assuré par de l'électrodéposition de vias en cuivre. L'assemblage des différentes couches se fait à travers un processus de lamination (basé sur le même principe que celui présenté dans la section 2.3.1 de ce chapitre).

La métallisation de la face avant des puces a été retravaillée par un dépôt électrolytique d'une couche de chrome (d'une épaisseur de 200 nm), suivie par un dépôt de cuivre (d'une épaisseur de 1 à 2 µm).

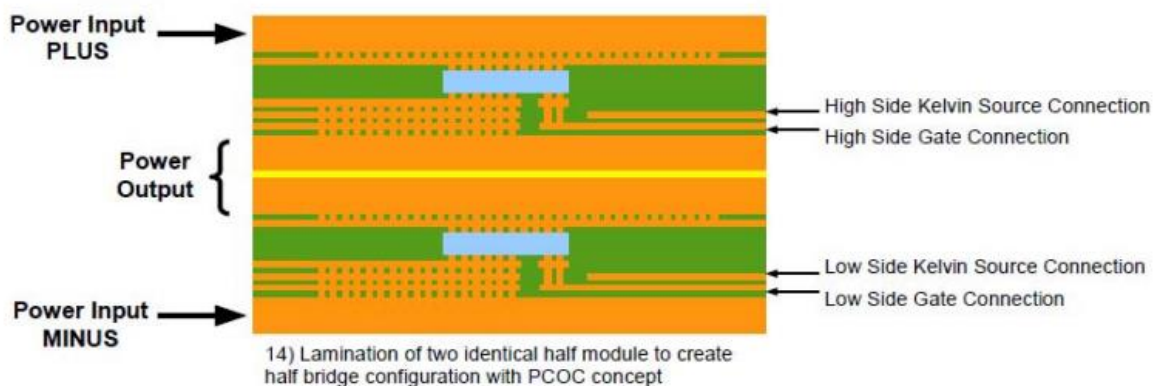


Figure 1.23 Aperçu du module PCoC avec substrat PCB, intégrant des puces pour former une cellule de commutation [39].

En se basant sur cette technologie, un module de puissance composé d'une cellule de commutation (25 kVA) a été réalisé. La tension du bus DC est de 800 V, la fréquence de commutation est de 75 kHz. Des puces SiC-MOSFET (CPM2-1200-0080B) de CREE ont été

⁹ Technologie appelée: Silicon Carbide Power Chip On Chip Module Based On Embedded Die Technology With Paralleled Dies => Partenariat entre G2ELAB et MITSUBISHI ELECTRIC R&D CENTRE EUROPE

intégrées. Le module est de forme carrée de dimensions 30 mm x 30 mm et d'une épaisseur totale de 2 mm. L'entrée de puissance (DC+ et DC-) se situe sur la gauche et la sortie de puissance (AC) est accessible sur le côté droit, voir la Figure 1.24. Pour chaque interrupteur, quatre puces ont été mises en parallèle.

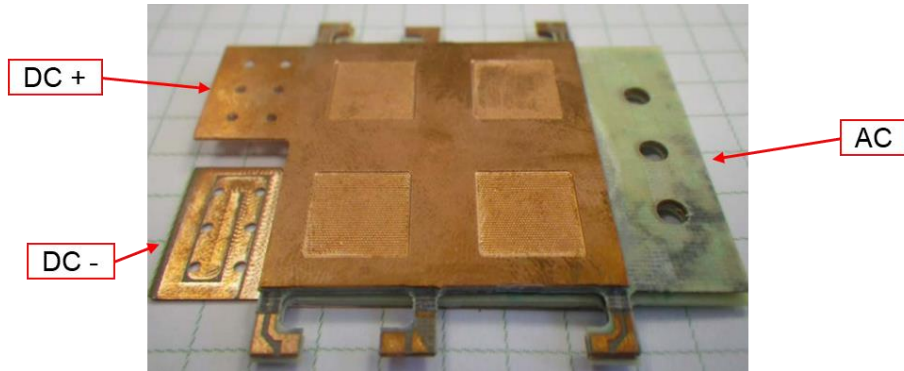


Figure 1.24 (a) Module de puissance (DC / AC) basé sur la technologie PCoC avec substrat PCB, de dimensions 30 mm x 30 mm et une épaisseur totale de 2 mm [39].

Des travaux de caractérisation électrique ont été menés sur ce prototype. Les éléments inductifs sont modélisés à l'aide de l'outil de simulation PEEC (*Partial Element Equivalent Circuit*). Pour une fréquence légèrement supérieure à 80 MHz, l'inductance parasite du module a été estimée à environ 0,25 nH, cette dernière a été validée expérimentalement. Un faible couplage électromagnétique a été observé entre le circuit de grille et la boucle de puissance. Les coefficients de couplage obtenus par simulations sont toujours inférieurs à 0,02.

Des simulations thermiques ont été menées pour estimer la conductivité thermique équivalente des interconnexions. En effet, les puces sont connectées aux plans de cuivre à l'aide de vias de cuivre remplis ainsi que du Prepreg. La conductivité thermique équivalente dépend donc fortement du diamètre des vias de cuivre (d) et du pas entre les vias (p). Pour un rapport entre le diamètre et le pas des vias (d/p) de 0,6 la conductivité thermique est de $100 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ supérieure à la conductivité thermique des joints de brasures (ex. la conductivité de l'alliage Au80Sn20 est de $58 \text{ W}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$). La fiabilité de cet assemblage n'a pas été étudiée.

3.2.3 Intégration PCB avec un empilement 3D - interconnexion par frittage d'argent¹⁰

Un autre concept de module de puissance 3D hautement intégré a été présenté par VEDECOM et Safran Tech dans [40]. Ce dernier est destiné à être intégré dans un moteur électrique basse tension (applications automobiles et aéronautiques à forte densité de courant, $\leq 48 \text{ V} / 400 \text{ A}$). Cette intégration est basée sur le frittage d'argent comme matériau d'interconnexion entre puces et substrats, tout en utilisant des composites pré-imprégnés (résine et fibres de verre) pour assurer l'isolation électrique entre les couches de cuivre. La Figure 1.25 illustre un schéma descriptif du design. Trois *IMS* (*Insulated Metal Substrate*) ont été utilisés comme substrats (*Low side*, *High side* et *Mid side*).

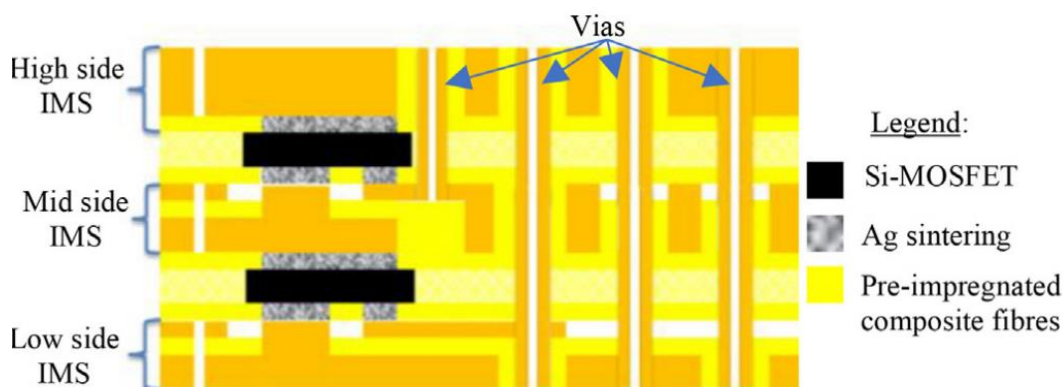


Figure 1.25 Intégration 3D d'une cellule de commutation, [40].

Les cuivres des différents IMS ont été revêtus avec une couche très fine d'or, cela afin d'assurer une meilleure compatibilité avec la pâte d'argent. Pour le frittage et la fixation des deux faces des composants de puissances Si-MOSFET sur les différents *IMS*, une pâte d'argent *Argomax 2010* a été utilisée.

Le frittage et le thermo-durcissement des couches pré-imprégnés (résine et fibres de verre) sont élaborés en même temps durant le procès de fabrication. Une force de 64 kN est appliquée sur l'assemblage. Ce dernier est ensuite chauffé progressivement (pente de $10 \text{ C} \cdot \text{min}^{-1}$) jusqu'à atteindre une température de 135°C . À cette température, les couches pré-imprégnées se durcissent. Une deuxième phase d'échauffement est ensuite mise en place (195°C pendant 100 minutes) pour le frittage de la pâte d'argent. À l'issue de cette phase, la force est relâchée, et l'ensemble est refroidi, à température ambiante.

¹⁰ Technologie appelée : Silver sintering for attaching power components in embedded PCB => Partenariat: Institut VEDECOM, Safran Tech et ELVIA PCB.

Des essais mécaniques et de fiabilité ont été menés sur cette technologie d'intégration. Des véhicules de test ont été fabriqués (voir la Figure 1.26). Ces derniers sont composés d'une cellule de commutation (deux interrupteurs), dans chaque interrupteur, quatre puces Si-MOSFET ont été placées en parallèle.

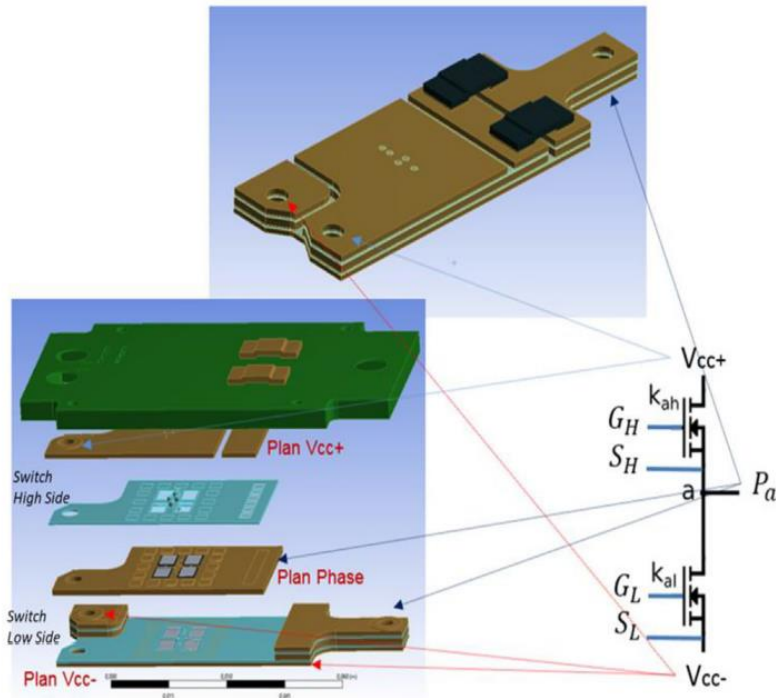


Figure 1.26 Vue 3D globale de l'assemblage proposé, [40].

Un essai de vieillissement par cyclage thermique passif (- 20 °C à +125 °C, pente de 3 °C.min⁻¹ et un palier de 15 minutes) a été mené sur 7 véhicules de test. Durant l'essai, la température de jonction (T_j) des échantillons a été estimée indirectement. Il a été observé que lors du vieillissement, la température de jonction T_j fluctue (un bruit important) lorsque la température du profil thermique dépasse une certaine valeur (T_j > 90-80°C). Cette fluctuation devient plus importante lorsque le nombre de cycles thermique augmente, (voir la Figure 1.27). Cela implique que l'état de santé des échantillons a été impacté par le vieillissement. D'après [40], le Prepreg a été endommagé à la température maximale du cycle (125 C), où il a subi une fissuration. Il a été conclu que l'interaction du Prepreg avec les joints frittés doit être étudiée finement.

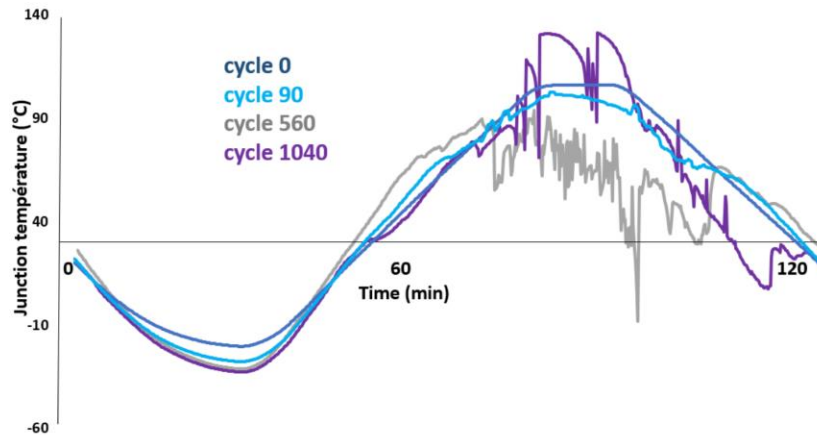


Figure 1.27 Évolution de la température de jonction durant le cyclage thermique passif, mesurée à l'aide des paramètres thermosensibles, [40].

3.3 Intégration PCB avec de nouveaux matériaux d'interconnexion

Les travaux de recherche décrits dans la section précédente (3.2) ont permis de développer de nouvelles technologies d'intégration *PCB* tout en utilisant des connexions conventionnelles (brasage, frittage, électrodéposition...). Ces technologies ont permis de réduire considérablement les inductances parasites de la cellule de commutation pour arriver à des niveaux aussi faibles que 0,25 nH. Cependant, le coût et les procédés de fabrication présentent encore des freins quant à la généralisation de ces technologies. On retrouve dans la littérature des travaux de recherches proposant une rupture technologique à travers des matériaux innovants tels que la mousse métallique. À titre d'exemple, deux technologies sont présentées ci-dessous :

3.3.1 Intégration PCB basée sur l'utilisation d'interfaces en cuivre macro et nano structurées

Mitsubishi Electric¹¹ et le laboratoire LAPLACE ont publié dans [41] une nouvelle technologie d'intégration *PCB*. Dans cette dernière, le contact électrique et thermique entre le composant actif et les *PCBs* est assuré par des interfaces macro-nano structurées (à base de cuivre) obtenus à travers un processus de dépôt électrolytique. Cette interface est composée de deux blocs (*Macro post* et *Nano wires*) déposés successivement sur les substrats *PCBs*, voir la Figure 1.28-a. Le *Macro post* est un bloc en cuivre d'une épaisseur d'environ 45 μm , sur lequel est superposé le bloc *Nano wires* qui possède une épaisseur d'environ 55 μm . Ce dernier est composé de nano fils de cuivre d'un diamètre de 200 nm, voir la Figure 1.28-b. L'épaisseur de l'interface macro-

¹¹ Mitsubishi Electric R&D Centre Europe

nano structuré est donc aux alentours de $100\ \mu\text{m}$ ($45 + 55\ \mu\text{m}$). Sur chaque substrat *PCB* (supérieur et inférieur) la même interface est réalisée. La structure des interfaces macro-nano structurées offre l'avantage d'être souple et modulable, de telle sorte que l'application d'une pression garantit une bonne interconnexion entre la puce et le *PCB*, tout en conservant de bonnes propriétés électriques et thermiques.

Le procédé de fabrication se fait en plusieurs étapes. La première étape consiste à faire un traitement spécifique sur les substrats *PCB*, à travers un dépôt électrolytique des interfaces macro-nano structurées. La deuxième étape consiste à faire un empilement de plusieurs couches à savoir (voir la Figure 1.28-a):

- Le substrat *PCB* inférieur (substrat *PCB* avec l'interface macro-nano structurée).
- Une couche de Prepreg (non stratifié).
- Une couche de stratifié d'une épaisseur de $370\ \mu\text{m}$, (appelé Core dans la Figure 1.28).
- Le composant actif.
- Une couche de Prepreg (non stratifié).
- Le substrat *PCB* supérieur (substrat *PCB* avec l'interface macro-nano structurée).

Cet empilement est ensuite laminé. L'épaisseur finale de l'assemblage obtenu est de $490\ \mu\text{m}$, ce qui correspond à l'épaisseur des interconnexions supérieure et inférieure (interface macro-nano structurée, $100\ \mu\text{m}$ chacune) et l'épaisseur de la puce ($300\ \mu\text{m}$), [42].

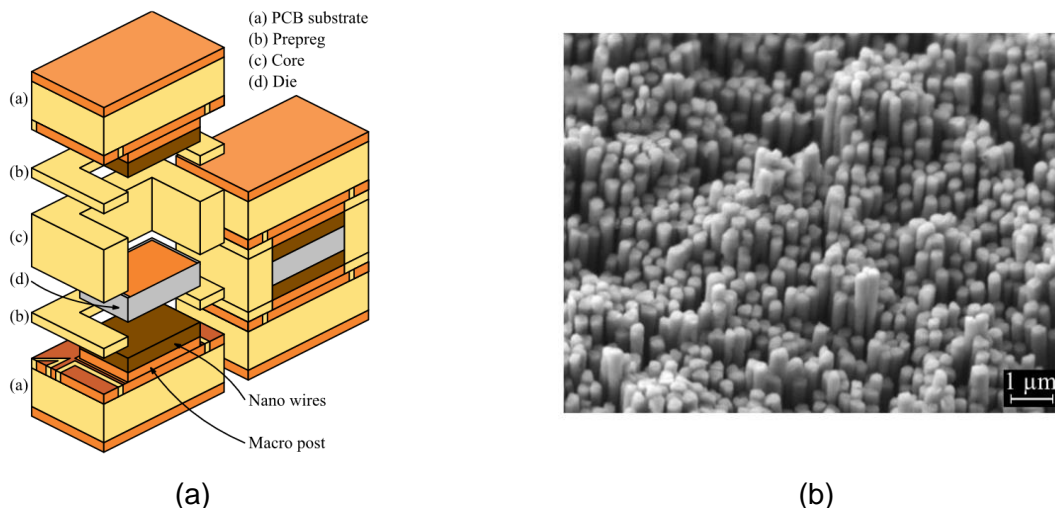


Figure 1.28 (a) Coupe schématique de la structure avec des interfaces macro et nano structurées, (b) acquisition au MEB sur des nano fils, vue de dessus inclinée à 40° , [41].

Malheureusement, aucune étude de fiabilité n'a été menée sur cet assemblage.

3.3.2 Intégration PCB avec prise de contact sur face avant par une mousse métallique pressée et une brasure sur face arrière

Une technique de prise de contact par mousse métallique a été proposée par le laboratoire SATIE dans [43] et qui consiste à remplacer les fils de bonding par une mousse métallique pressée au niveau de la face avant de la puce. Cette mousse a pour objectif d'assurer le contact entre la métallisation de la face avant du composant actif et les couches de PCB, permettant ainsi son intégration dans un PCB. La Figure 1.29 illustre les différentes étapes du procédé d'intégration. La première étape consiste à braser la face arrière du composant actif sur un PCB (Bottom PCB) tel qu'illustré dans la Figure 1.29-a. La deuxième étape consiste à déposer un empilement de plusieurs matériaux. Cet empilement est composé de couches de Prepreg thermodurcissables, d'une mousse métallique, du composant actif, d'un masque en Polyimide (qui a pour objectif de définir la surface de contact entre la face avant de la puce et la mousse, cela afin d'éviter de court-circuiter la source, la grille et l'anneau de garde) et d'un PCB supérieur (Top PCB), voir la Figure 1.29-b. La dernière étape consiste à laminier cet empilement de couches sous des conditions de température et de pression bien spécifiques, [44]. On obtient finalement un circuit PCB double couches, sur lesquelles on peut souder des composants CMS.

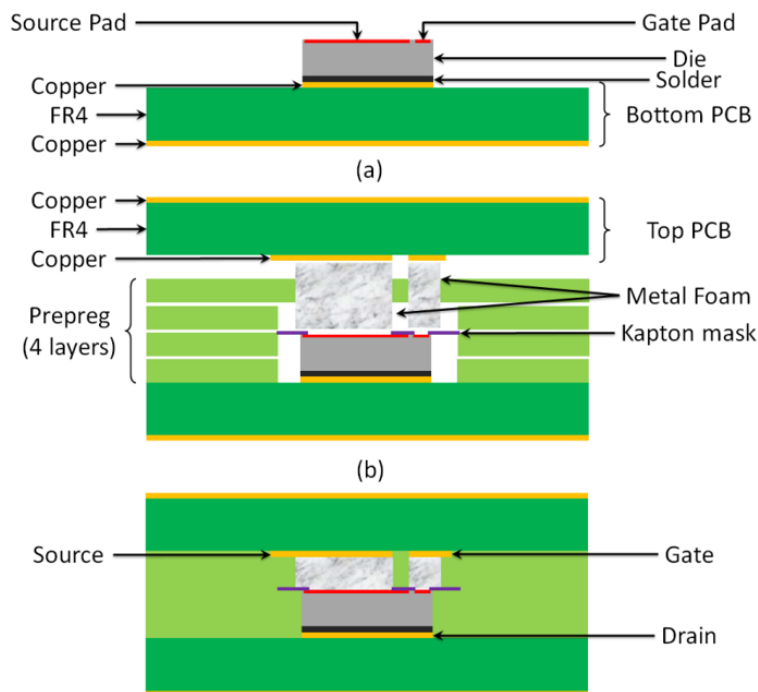


Figure 1.29 Étapes du procédé de prise de contact par mousse métallique pressée sur la face avant. (a) : le brasage de la puce sur le PCB inférieur, (b) : l'empilement des différentes couches, (c) Lamination de cet empilement de couches, [45].

Une cellule de commutation a été réalisée dans [44] avec ce procédé d'intégration. L'inductance de maille a été mesurée à 1,7 nH suite à un essai de commutation.

Deux essais de cyclage thermique passif ont été menés, [46]. Dans le premier essai, les échantillons ont été vieillis entre - 40°C et 140°C (palier de 15 minutes et une pente de 8°C.min⁻¹). Les résultats de vieillissement ont montré une croissance de 5 à 108 % de la résistance électrique à l'état passant, et cela, après seulement 200 cycles de vieillissement, voir la Figure 1.30.

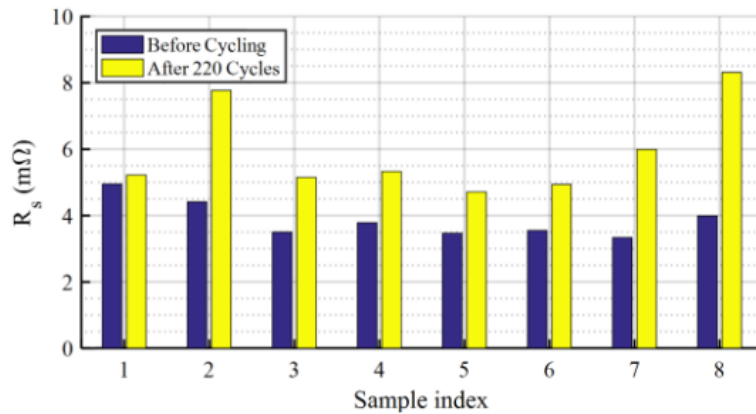


Figure 1.30 Résistance électrique à l'état passant des échantillons avant et après 200 cycles de vieillissement (Cycle#1), [46].

Dans le deuxième essai, les échantillons ont été vieillis entre - 40°C et 140°C (palier de 5 minutes et une pente de 18°C.min⁻¹). Les résultats ont révélé une lente décroissance de la caractéristique statique directe $I_F=f(V_F)$. Cela se traduit par une lente augmentation de la résistance électrique à l'état passant, voir la Figure 1.31. Après 50 cycles de vieillissement, une défaillance apparaît sur la majorité des échantillons, cela correspond probablement à une rupture ou une forte dégradation du contact électrique entre la puce et la mousse [43].

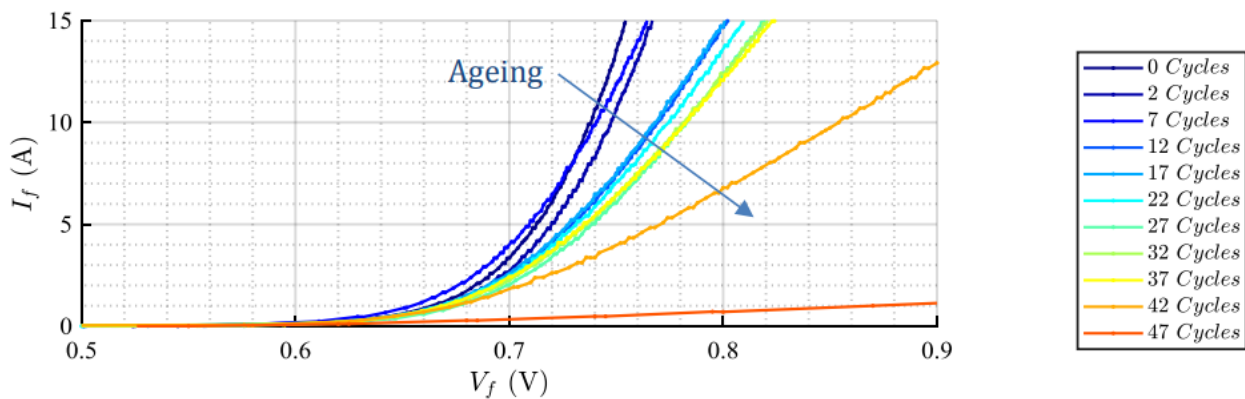


Figure 1.31 Évolution de la caractéristique statique directe $I_F=f(V_F)$ d'un échantillon : variation non-monotone de la résistance, sans marque de saturation, [43].

L'étude menée ci-dessus a confirmé la faisabilité d'intégrer des composants actifs au cœur du PCB en utilisant des mousses métalliques pressées. Des essais de vieillissement préliminaires ont montré une très forte dispersion et les analyses de vieillissement n'ont pas pu permettre de conclure sur l'origine des dégradations. À cet effet, une étude plus approfondie doit être menée sur cette technologie, cela dans l'intérêt d'identifier les mécanismes de dégradation et de l'améliorer.

L'annexe A présente quelques structures d'intégration particulières. Leur spécificité réside dans le fait qu'elles utilisent des substrats autres que le PCB.

4 Conclusion

Le présent chapitre fournit une vision globale sur les différentes technologies de modules de puissance développées au cours des dernières années. En effet, plusieurs travaux de recherche ont été menés dans l'intérêt de développer de nouvelles structures de modules avec des procédés de fabrication optimisés. Ces recherches visent plusieurs objectifs. Le premier est la réduction des inductances parasites : boucle de puissance et boucle de grille. Le deuxième est l'augmentation de la densité volumique de puissance (et donc intégration) et finalement l'amélioration du refroidissement.

Dans un premier temps, la technologie de modules de puissance classiques qui utilise les fils de bonding et des substrats DBC a été rappelée. En dehors d'un refroidissement simple face, cette technologie souffre d'inductances parasites relativement élevées (mailles de puissance et de commande) qui ne permettent d'exploiter au mieux les caractéristiques des transistors SiC et surtout GaN. Pour remédier à ces limitations, les fils de bonding ont été supprimés et remplacés par d'autres moyens d'interconnexion (ruban d'aluminium, technologie DBB® et la couche d'Invar...) tout en gardant la structure classique (module à base de DBC).

Pour réduire encore ces inductances, l'intégration PCB (2D et 3D) semble être une solution prometteuse. La fiabilité semble toutefois devoir être considérablement améliorée malgré les recherches menées pour trouver de nouveaux matériaux d'interconnexion.

L'utilisation des mousses métalliques pressées en intégration PCB a apporté des résultats prometteurs. Cependant, l'étude de fiabilité menée n'a pas donné d'information sur l'origine et les mécanismes de dégradation. À cet effet, une étude plus approfondie a été menée dans le cadre de cette thèse pour caractériser davantage (électriquement, mécaniquement et thermiquement) cette mousse et améliorer son utilisation dans le domaine de l'intégration PCB.

Chapitre 2 :

**Technologie d'intégration de composants
actifs au cœur du PCB par mousse
métallique**

CHAPITRE 2 Technologie d'intégration de composants actifs au cœur du PCB par mousse métallique

1 Introduction

Le présent chapitre traite des différentes technologies d'intégration de composants actifs au cœur du PCB développées au cours de cette thèse. Ces dernières reposent sur l'utilisation de mousses métalliques pressées pour assurer le contact électrique entre les couches de cuivre des PCB et les différentes terminaisons des puces actives (Diode, Mosfet...). Dans un premier temps, des généralités sur les matériaux utilisés pour la fabrication de ce type d'assemblage sont évoquées. Ensuite, les nouveaux concepts d'intégration développés dans le cadre de ces travaux de thèse sont présentés. Ces nouvelles technologies possèdent l'avantage d'être relativement simples à mettre en œuvre et de faible coût pour des puces de taille centimétrique. Afin de pouvoir analyser les propriétés et les performances de ces nouveaux concepts, des analyses électriques thermiques et mécaniques sont menées et présentées dans ce chapitre. Ainsi, ces concepts seront comparés aux dispositifs intégrés au PCB et disponibles dans la littérature et, pour certains d'entre eux sur le marché.

2 Caractéristiques des matériaux utilisés dans les assemblages proposés.

2.1 Les mousses métalliques

Les mousses métalliques sont des matériaux cellulaires légers composés d'un métal solide (nickel, cuivre...) contenant une grande fraction volumique de pores remplis d'une phase gazeuse (un fluide comme l'air par exemple). La caractéristique déterminante d'une mousse métallique est sa porosité élevée (comprise entre 75% et 95%). Les propriétés de la mousse métallique dépendent de plusieurs paramètres à savoir : du métal utilisé, de sa masse volumique (le rapport entre la masse de la mousse et le volume qu'elle occupe), de sa topologie et de la taille des pores [47].

Plusieurs catégories de mousses métalliques existent. Elles sont classées selon la géométrie des pores (cellules), plus précisément selon la continuité de la phase gazeuse. Chaque catégorie de mousse est fabriquée avec une procédure bien définie déterminant sa géométrie. La Figure 2.1 illustre quelques modèles de mousses métalliques. La spécificité de chaque mousse est présentée ci-dessous :

- Les mousses à pores ouverts (Figure 2.1-a) présentent la spécificité d'avoir des pores qui sont connectés entre eux. Les phases gazeuse et solide sont alors continues.
- Les mousses à pores semi-ouverts (Figure 2.1-b) possèdent des pores qui communiquent entre eux à travers des fenêtres dont les dimensions sont plus faibles que les pores.
- Les mousses à pores fermés (Figure 2.1-c) sont constituées de pores de gaz séparés les unes des autres par des films métalliques [48].

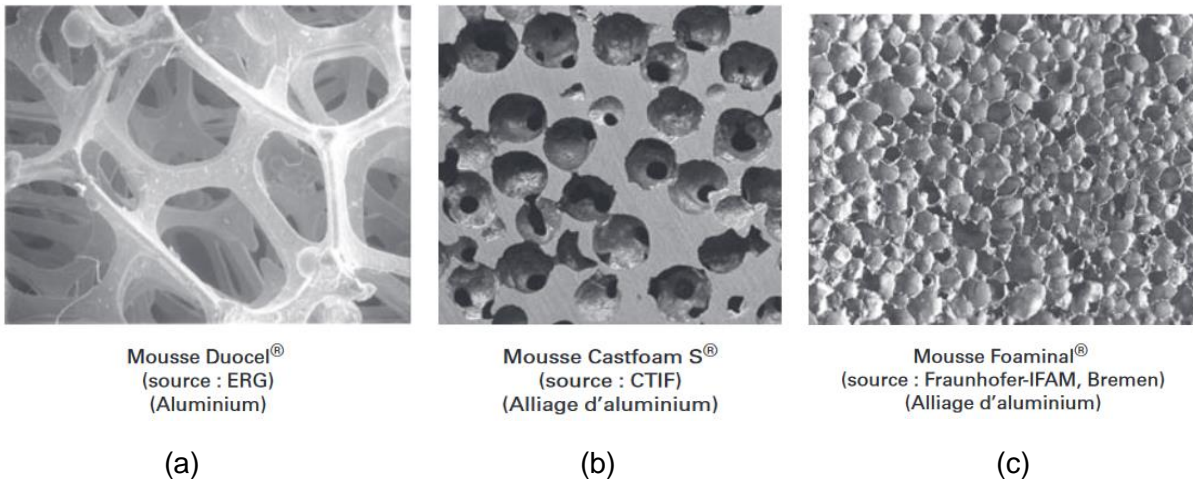


Figure 2.1 Quelques modèles de mousses métalliques, (a) mousse à pores ouverts, (b) mousse à pores semi-ouverts, (c) mousse à pores fermés, [48].

Les mousses métalliques sont utilisées dans diverses applications. À titre d'exemple, elles peuvent être utilisées en tant que pièces de déformations pour limiter l'impact de crashes (ex. absorbeur de choc dans un véhicule ou sur un Wagon), de par la quantité d'énergie qu'elles peuvent absorber durant leurs compressions [49]. Elles sont également utilisées comme échangeurs thermiques, pour les structures à pores ouverts, qui offrent une surface de transfert de chaleur très élevée, la diffusion de la chaleur vers les fluides dans des milieux poreux étant ainsi facilitée [50] et [51]. D'autres applications peuvent être citées, telles que l'isolation phonique, l'utilisation pour l'implantologie en domaine médical (principalement les mousses à base de titane ou de tantale), l'utilisation pour des applications dans les piles à combustibles (fabrication de dihydrogène) et en chimie comme support catalytique dans les moteurs thermiques ou l'industrie chimique [49].

L'utilisation de mousses à pores ouverts semble être un bon candidat pour l'intégration PCB. En effet, elles facilitent l'imprégnation des matériaux fluides à l'intérieur de la mousse. De plus cette

topologie de mousse présente une forte porosité et une rigidité spécifique élevée. Ainsi, son pressage est facilité, du fait qu'elle possède une raideur élevée.

Les prototypes réalisés dans cette thèse sont basés sur l'utilisation de mousses métalliques à pores ouverts, commercialisées par *RECEMAT BV*. Deux types de mousses sont utilisées, la mousse en nickel (réf. Ni4753) et la mousse en cuivre (ref. Cu-4753). Ces mousses sont disponibles sous forme de plaques dont l'épaisseur est comprise entre 1,3 mm et 1,4 mm. Leurs caractéristiques physiques sont présentées dans le Tableau 2-1.

Tableau 2-1 Caractéristiques mécaniques des mousses métalliques à pores ouverts utilisés en intégration PCB, fabricant *RECEMAT*, [52] et [53].

	<i>Mousse Nickel</i>	<i>Mousse cuivre #1</i>	<i>Mousse cuivre #2</i>
Référence	(Ni-4753.0,13)	(Cu-4753.0,13)	(Cu-4753.0,13)
Densité moyenne (g/m²)	500	280	1200
Diamètre moyen des pores Ø (mm)	0,4	0,4	x
Porosité moyenne φ (%)	93,5	96	80
Epaisseur (mm)	1,3	1,3	1,3

Les valeurs de densités surfaciques lues dans les *datasheets* peuvent différer de celles données dans le Tableau 2-1. En effet, le fabricant présente, dans sa documentation, uniquement les propriétés des produits standards (Exemple du tableau : *Mousse Nickel* et *Mousse cuivre #1*). En réalité, pour une référence donnée, plusieurs mousses métalliques avec différentes densités surfaciques sont commercialisées. À titre d'exemple : la mousse (*Mousse cuivre #2*) possède la même structure d'origine que celle de la (*Mousse cuivre #1*) d'où la désignation identique 4753. Cependant, elle possède une épaisseur initiale supérieure à (>1,3 mm), mais comprimées à la même épaisseur finale pour la commercialisation (jusqu'à 1,3 mm). Ainsi, seule la densité moyenne et la porosité moyenne varient entre deux mousses de même référence.

Un avantage supplémentaire de ces mousses est la facilité de découpe. En effet, une lame de cutter suffit pour façonner la géométrie souhaitée.

2.2 Le substrat PCB

Le substrat est composé d'un matériau diélectrique (organique ou céramique) compris entre deux plaques conductrices. Il assure l'interconnexion entre le composant actif et l'environnement extérieur (dissipateur, semelle...), tout en respectant les conditions suivantes :

- Assurer l'isolation électrique,
- Limiter la résistance thermique,
- Homogénéiser les coefficients de dilatation thermique entre le dissipateur et les puces.

Plusieurs types de substrats sont utilisés en électronique de puissance. Le choix de la nature du substrat adéquat dépend essentiellement de l'ordre de grandeur de la puissance dissipée, de son coût et de ses propriétés thermomécaniques, [54]. Le circuit imprimé (*Printed Circuit Board - PCB*) est l'un des substrats utilisés en électronique de puissance. Il est constitué de deux plaques de cuivre, entre lesquelles se trouve un matériau diélectrique composé d'un mélange de résine époxy renforcée par un tissu en fibre de verre [55]. Initialement, la résine se trouve à l'état liquide, l'ajout d'un agent durcisseur permet de la polymériser. Le durcisseur est soit une amine, amide, alcool, ou encore un acide [56]. La composition et le pourcentage de la résine et le tissu de fibre de verre déterminent les paramètres et caractéristiques thermomécaniques (coefficient de dilatation thermique, rigidité diélectrique, conductivité thermique...) du *PCB* ainsi que son coût, voir la Figure 2.2.

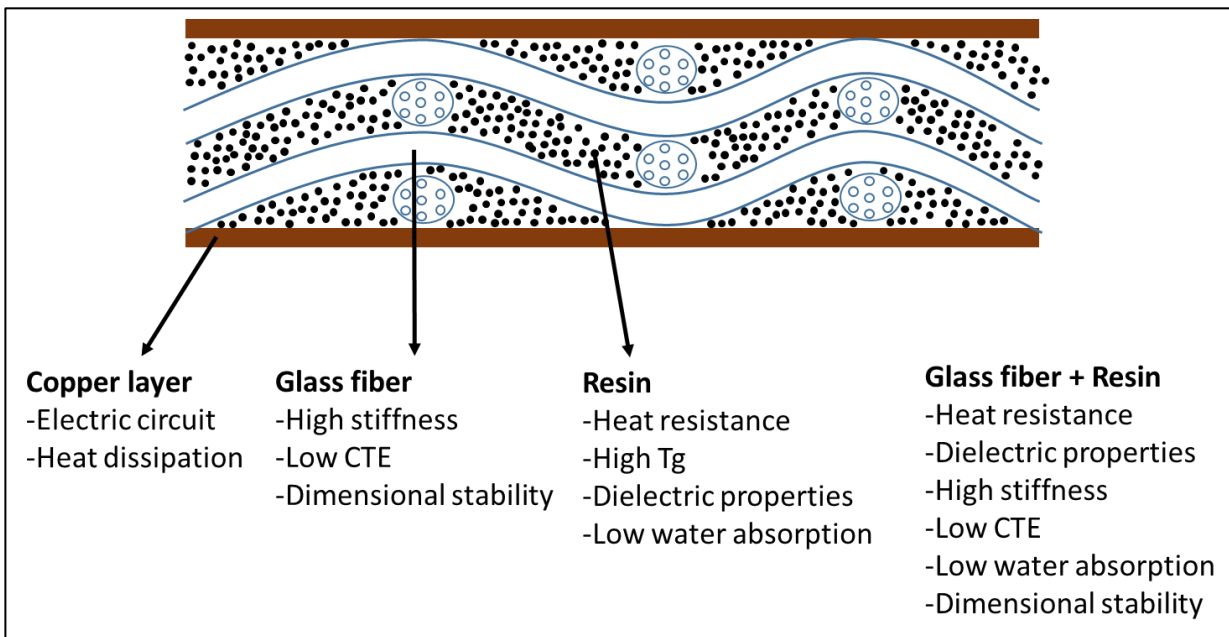


Figure 2.2 Composition du circuit imprimé PCB et les propriétés de ses différents constituants, [55].

Plusieurs types de résines sont disponibles dont le choix est conditionné par l'utilisation (hyperfréquence ou température élevée par exemple). Le Tableau 2-2 montre un aperçu des propriétés des résines disponibles sur le marché. La résine époxy *FR4* est la plus utilisée dans les *PCBs*,

car elle présente un faible coût, une excellente adhésion avec le cuivre et de bonnes propriétés mécaniques et électriques.

Les Polyamides et les Cyanates Ester présentent de meilleures performances électriques (faible permittivité électrique), une très bonne flexibilité et une bonne fiabilité sous des conditions environnementales sévères (haute et basse température). Cependant, leur coût est plus élevé que l'époxy. La réalisation de composites à partir de ces matériaux et l'époxy permet de réduire le coût et d'améliorer les propriétés mécaniques, [55]. Le *PTFE (Polytetrafluoroethylene)* est une résine thermoplastique qui présente une très faible constante diélectrique, une faible absorption d'humidité et une température de transition vitreuse supérieure à 280°C. De part ces caractéristiques, elle est utilisée pour des applications hautes fréquences et hautes températures, mais son coût est très élevé [57].

Tableau 2-2 Propriétés générales des résines utilisées dans les PCB, [55].

Résine	Permittivité relative ϵ_r [1MHz].	Température de transition vitreuse T_g [°C]	Coût relatif
Epoxy FR4	3,5-3,6	125-135	1
Polyamide epoxy	3,5-3,6	250-260	3-6
Cyanate ester	2,8-3,5	240-250	20-30
Polyamide	3,3-3,4	>260	10-20
Polytétrafluoroéthylène PTFE	2,03-2,09	327	10-15

Afin de renforcer les propriétés mécaniques des résines, des fibres de verre tissées sont utilisées pour la fabrication des *PCBs*. Elles permettent d'avoir une résistance à la traction plus élevée (*tensile strength*) et d'assurer une stabilité dimensionnelle du matériau composite. Cependant, le composite devient anisotrope et sa conductivité thermique est détériorée. Les filaments utilisés dans les substrats *PCBs* possèdent généralement un diamètre compris entre 5 et 9 μm . Ils sont regroupés en paquets de 204 à 408 filaments pour former un fil.

Plusieurs familles de fibres de verre existent (*E-glass*, *S-glass*, *D-glass*...), elles sont classées en fonction de leurs compositions (Tableau 2-3). Les lettres utilisées dans la nomenclature désignent la propriété caractéristique de chaque type : le *E-glass* possède de bonnes propriétés électriques (excellente isolation électrique et une faible absorption d'humidité), le *D-glass* possède une faible constante diélectrique, mais ses propriétés mécaniques ne sont pas aussi bonnes que celles du *E-glass*. Le *S-glass* possède une résistance à la traction (*tensile strength*) très élevée, [58].

Tableau 2-3 Composition et propriétés (coefficient de dilatation thermique CTE et Permittivité relative) des fibres de verres utilisés dans les PCB, [58].

	E-Glass	D-Glass	C-Glass	S-Glass
Composition en %				
SiO₂	52 – 56 %	72 – 75 %	64 – 69 %	64 – 66 %
CaO	16 – 25 %	0 – 1 %	11 – 15 %	0 - 0,2 %
Al₂O₃	12 – 16 %	0 – 1 %	3 – 5 %	24 – 25 %
B₂O₃	5 – 10 %	21 – 24 %	4 – 6 %	0 %
MgO	0 – 5 %	0 %	2 – 4 %	9,5 – 10 %
Na₂O + K₂O	0 – 2 %	0 – 4 %	7 – 10 %	0 - 0,2 %
Propriétés				
CTE [ppm.K⁻¹]	5,01	2,00	-	2,80
ε_r [1 MHz]	5,8	3,95	-	4,52

Les propriétés finales du composite (résine + fibre de verre) dépendent des propriétés de chaque matériau de base. À titre d'exemple, pour avoir un *PCB* avec une faible permittivité relative (pour des applications HF), l'idéal est d'utiliser des fibres de type *D-Glass* avec une résine.

Des industriels tels que *Infineon Technologies AG* et l'institut *Fraunhofer IZM (90 A embedded power module)* ont développé des convertisseurs intégrés dans du *PCB* composé d'époxy FR4, [36] et [37].

Pour la mise en œuvre des assemblages réalisés pendant cette thèse (les *PCBs* inférieurs et supérieurs) des *PCBs* laminés doubles faces à base d'époxy FR4 (réf. ABC16, produit commercialisé par CIF) seront utilisés. L'épaisseur des plaques de cuivre est de 35 μm. L'épaisseur du diélectrique, est mesurée à 330 μm, [59], voir le Tableau 2-4.

Tableau 2-4 Caractéristiques des *PCBs* laminés utilisés; référence : ABC16, commercialisé par CIF.

	PCB laminé - Epoxy FR4 – référence : ABC 16 - CIF	
Coefficient de dilatation thermique (CTE) [ppm.k⁻¹]	Axe X	11
	Axe Y	15
	Axe Z	≈ 80
Conductivité thermique (W.m⁻¹.K⁻¹)	0,3	
Température de transition vitreuse (Tg) [°C]	130 -135	
Constante diélectrique (ε_r)	4,7	

2.3 Couches de Prepreg

Les couches de Prepreg sont constituées d'un mélange de résine époxy thermodurcissable et d'une nappe de fibres de verre. Ces couches pré-imprégnées (semi-fini) se durcissent par recuit (190°C) sous contrainte de pression (2,5 MPa).

Du Prepreg de marque Panasonic (référence R-1650V/7629, [60]) a été utilisé pour la réalisation des échantillons. Ce dernier est composé à 47 % de résine et à 53 % de fibre de verre. Il est caractérisé par une température de transition vitreuse de 173°C et un coefficient de dilatation thermique de 11 à 15 ppm.K⁻¹ sur les plans X et Y et de 44 ppm.K⁻¹ dans la direction orthogonale.

L'utilisation conjointe de ce Prepreg et du laminé décrit précédemment (*PCB* réf. ABC16) sera limité en température par la Tg du laminé (Tg = 130°C). Le choix de ce couple permet de supprimer les déformations différentielles dans le plan X et Y, du fait que les CTEs (dans la direction x et y) du Prepreg et du laminé sont presque identiques.

Tableau 2-5 Propriétés physiques des couches de Prepreg Panasonic R-1650V/7629, [60].

Propriétés		Valeur	unité
Température de transition vitreuse [Tg]	Avec l'équipement DSC (Calorimètres à balayage)	173	(°C)
	Avec l'équipement TMA (Analyseur thermomécanique)	165	
Décomposition thermique [Td]		350	(°C)
Coefficient de dilatation thermique [CTE]	Axe X	11-13	(ppm.K ⁻¹)
	Axe Y	13-15	
	Axe Z	44	
Conductivité thermique [λ]	-	0,53	(W.m ⁻¹ .K ⁻¹)
Constante diélectrique [ϵ_r]	à 1 GHz	4,4	-
Épaisseur de l'échantillon [e]	Avant pressage	0,8	(mm)
	Après pressage	0,2	

2.4 Composants actifs

L'objectif principal de ces travaux est l'étude des propriétés thermomécaniques et de la robustesse des assemblages PCB. Ainsi, pour faciliter la réalisation et l'analyse des prototypes, les composants actifs choisis seront des diodes verticales qui ne possèdent qu'une seule électrode par face (anode sur la face avant, cathode sur la face arrière). Trois références de composants ont été enfouies dans les PCBs durant cette thèse : une diode ABB 5SLY 12M1700 [1700 V, 300 A], une diode Infineon IDC51D120T6M [1200 V, 100 A] et enfin un MOSFET SiC

Cree CPM2-1200-0080B [1200 V, 31 A sous $V_{GS} = 20$ V] dont seule la diode de structure sera utilisée.

Contrairement aux deux premiers composants, dont la métallisation face avant (Anode) est à base d'alliage d'aluminium, le MOSFET SiC possède une métallisation face avant (Anode) revêtue de nickel-or. Ce dernier composant permettra d'étudier l'effet de la métallisation de la face avant sur la durée de vie des assemblages PCBs. La métallisation de la face arrière est identique pour tous les composants : Ni/Ag. Les caractéristiques électriques de ces composants ainsi que leurs dimensions sont donnés dans la Figure 2.3 et dans le Tableau 2-6. Ces données sont extraites des *datasheets* [61], [62] et [63].

Tableau 2-6 Les caractéristiques électriques et les dimensions des différentes puces utilisées.

	ABB [5SLY 12M1700]	Infineon [IDC51D120T6M]	SiC [CPM2-1200-0080B]	Unité
Tension inverse répétitive de crête [V _{RRM}]	1700	1200	1200	V
Courant direct DC [I _F]	300	100	31,6 @ $V_{GS} = 20$ V	A
Température de jonction	-40 to 150	-40 to 175	-55 to 150	°C
Surface de la puce [S]	13,5 x 13,5	7,00 x 7,30	3,10 x 3,36	mm ²
Epaisseur de la puce [e]	0,390	0,110	0,180	mm
Taille du pad de la grille	-	-	0,80 x 0,50	mm ²
Taille du pad de la source	11,6 x 11,6	6,046 x 6,346	(2) x 1,04 x 1,43	mm ²
Métallisation face avant	AlSi1	AlSiCu	Ni/Or	-
Métallisation face arrière	Ni/Ag	Ni/Ag	Ni/Ag	-

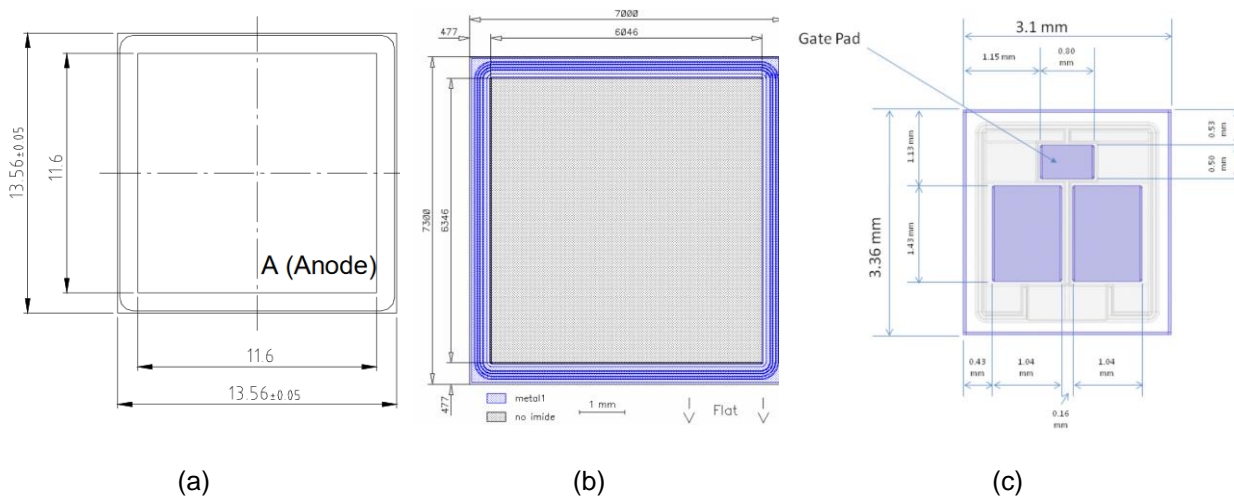


Figure 2.3 Dimensions des différentes puces utilisées, (a) ABB [5SLY 12M1700], (2) - Infineon [IDC51D120T6M], (3) - SiC [CPM2-1200-0080B].

3 Procédés d'intégration proposés

Le procédé de reprise de contact par mousse pressée sur la face avant a été validé à travers une étude préliminaire de caractérisation (caractéristiques statiques directes, inverses...), [45]. Plusieurs autres études ont été menées, dans lesquelles des cellules de commutation complètes (basées sur des transistors SiC) ont été enfouies. Cela a permis de valider et de démontrer la faisabilité de la mise en œuvre de convertisseurs avec ce procédé. Cette architecture d'enfouissement possède plusieurs avantages, notamment le faible coût de réalisation, la simplicité du procédé de fabrication et surtout la minimisation des inductances parasites, limitant ainsi les oscillations et les surtensions lors des commutations [43]. L'étude menée sur la fiabilité a permis d'obtenir des résultats encourageants, malgré la forte dispersion des échantillons. Cette étude mérite d'être approfondie.

Le procédé de prise de contact par mousse métallique par face avant et brasure sur la face arrière doit être amélioré. Cette démarche s'inscrit dans le but d'améliorer les performances électriques (à savoir l'inductance parasite...) et la durée de vie des assemblages PCB. Une piste envisagée est la réduction des interfaces de connexions (interconnexions), notamment les brasures et les fils de bonding, de par leur fragilité dans les modules de puissances. De ce fait, un nouveau procédé d'intégration PCB a été développé. Il consiste à enfouir les composants actifs au cœur du PCB en utilisant uniquement des mousses métalliques sur la face avant et la face arrière, sans avoir recours ni aux brasures, ni aux fils de bonding.

Deux nouveaux procédés d'intégration ont été développés. Un premier (PCB#1), dans lequel le contact électrique entre les deux faces du composant actif et les PCBs est assuré grâce à un mélange de mousse métallique pressée et de la résine issue du fluage des couches de Prepreg (imprégnation de la résine dans la mousse lors du pressage). Un deuxième procédé appelé (PCB#2), où le contact entre les deux faces du composant actif et les PCBs est assuré uniquement par une mousse métallique (sans l'imprégnation de la résine dans la mousse). Dans ce qui suit, nous détaillerons les procédés de fabrication de ces nouveaux assemblages PCB.

3.1 Procédé d'intégration avec imprégnation de la résine dans la mousse (PCB#1)

Le procédé de fabrication est très simple et se décrit en deux étapes principales. La première étape (Figure 2.4) consiste à effectuer un empilement de bas en haut des couches suivantes :

- PCB inférieur laminé (Bottom PCB), composé de deux couches de cuivre et d'époxy FR4 (épaisseur du PCB 400 μm), réf : ABC16, fabricant CIF ;

- Couches de Prepreg non durcies avec une ouverture aux dimensions du composant actif que l'on souhaite enfouir, réf : Panasonic R-1650V ;
- Masque Polyamide qui définit les surfaces de contact entre la puce et la mousse. La mousse utilisée au niveau de la face avant possède une surface plus grande que celle des pads de la puce (Anode ou source / grille). Cela risque de rapprocher l'équipotentielle d'anode au-dessus des terminaisons de la puce avec un risque de perte de tenue en tension. Un masque isolant en Polyamide est ajouté (KAPTON HN, produits par DuPont de Nemours) [64]. Il peut être également utilisé pour isoler la grille et la source dans le cas des transistors (MOSFETs ou IGBTs). Pour des raisons de symétrie, le masque est également ajouté sur la face arrière de la puce bien qu'il n'ait aucune utilité.
- Couche d'époxy FR4 laminé avec une ouverture ayant les dimensions de la puce. Elle joue le rôle d'un maintien mécanique de la puce lors du procédé de pressage;
- Puce de puissance, dans notre cas une diode Si ;

Les mêmes couches sont ensuite déposées de manière à conserver la symétrie autour du composant actif :

- Couches de Prepreg non durcie ;
- Mousse métallique (contact supérieur) ;
- PCB supérieur laminé (Top PCB).

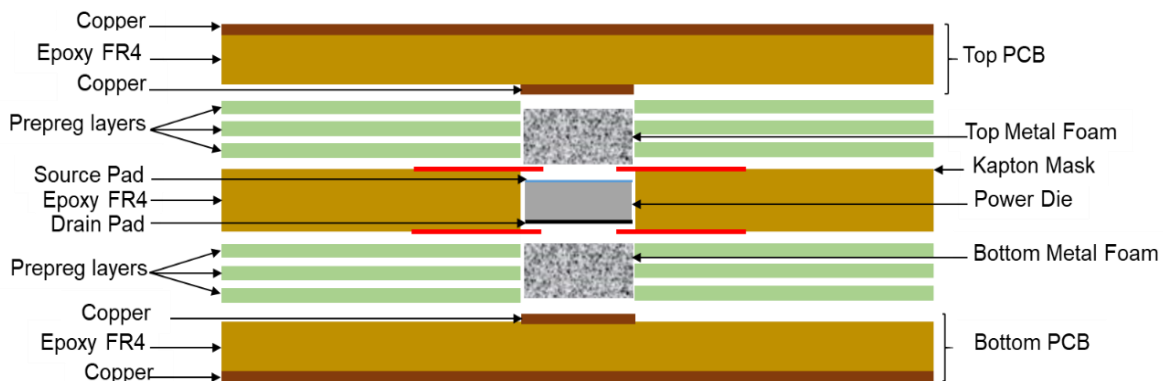


Figure 2.4 Première étape du procédé de fabrication de la structure utilisant de la mousse métallique pressée sur face avant et arrière du composant actif (PCB#1), empilement des différentes couches, [65].

La deuxième étape consiste à presser (laminer) cet empilement de couches sous des conditions de pression et de température bien spécifiées, (Figure 2.5).



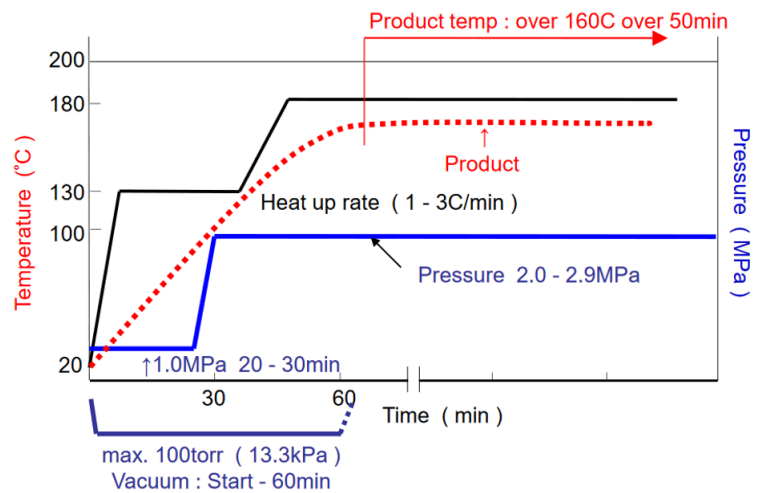
Figure 2.5 Deuxième étape du procédé de fabrication de la structure utilisant de la mousse métallique pressée sur face avant et arrière du composant actif (PCB#1) ; lamination des différentes couches dans la presse, [65].

Ce procédé utilise une presse hydraulique conçue pour établir des circuits multicouches LPKF MultiPress S, (Figure 2.6-a). Le pressage se fait sans contrôle particulier de l'atmosphère (sous air), suivant les trois étapes suivantes, voir Figure 2.6 :

- Pré-pressage à une température de 130 °C, avec une pression de 1 MPa, (pendant une durée de 40 minutes).
- Pressage à une température de 190 °C, avec une pression de 2,5 MPa, (pendant une durée de 90 minutes).
- Refroidissement par convection forcée avec l'air, (pendant une durée de 20 minutes).



(a)



(b)

Figure 2.6 (a) Presse hydraulique [LPKF MultiPress S], (b) Profils de température et de pression (recommandés par le constructeur du Prepreg) appliqués lors du processus de lamination au niveau de la LPKF MultiPress S, [66].

À la fin du procédé de fabrication un circuit imprimé multicouches est obtenu. Ses couches extérieures sont à base de cuivre, il y a possibilité de connecter à un dissipateur de chaleur, ou

bien de graver un circuit électronique (un driver pour la commande par exemple) et ajouter les composants nécessaires.

Lors de l'étape de pressage, la résine constituant le Prepreg flue et pénètre à l'intérieur de la mousse métallique. Par conséquent, un nouveau matériau composite (mousse pressée-résine) est obtenu. Il assure le contact électrique entre la puce et le *PCB*.

La Figure 2.7 illustre une coupe métallographique d'une diode Silicium ABB ($13,9 \times 13,9 \times 0,39$ mm) réalisée au *MEB* (*Microscope électronique à balayage*). Une mousse en nickel sur les deux faces de la puce est utilisée. Son épaisseur initiale est de 1,3 mm. Après pressage, elle est amincie à une valeur comprise entre 300 à 350 μm . Cela dépend du nombre de couches de Prepreg insérées dans l'assemblage).

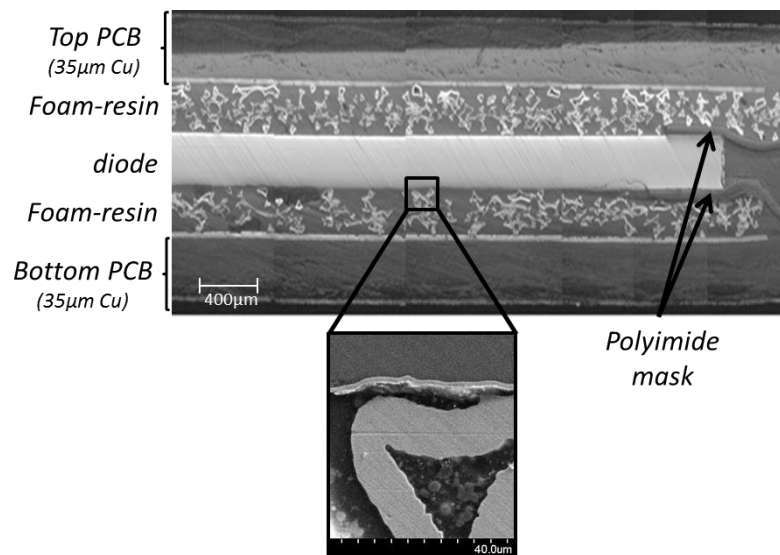


Figure 2.7 Coupe métallographique partielle d'une diode ABB réalisée au MEB utilisant une mousse en Nickel, avec un zoom au niveau *du contact* de la face arrière de la puce avec la mousse. Le masque Kapton intervient pour isoler l'anneau de garde, [67].

3.2 Procédé d'intégration sans imprégnation de la résine dans la mousse (PCB#2)

Le procédé d'intégration (PCB#1) laisse la résine contenue dans les Prepreg libre de fluer à l'intérieur de la résine. Afin de connaître son impact sur les propriétés électriques et les contraintes thermomécaniques, un second procédé, interdisant le fluage de la résine, a été développé. Pour stopper l'imprégnation de la mousse par la résine époxy, des parois en résine ont été ajoutées autour du composant actif. Les paragraphes suivants vont détailler les démarches de réalisation du nouveau de procédé d'intégration (PCB#2).

3.2.1 Procédé de fabrication

Dans le procédé (PCB#2) une nouvelle étape a été ajoutée au procédé de fabrication (PCB#1). Il est ainsi composé de 3 étapes principales. La première consiste à créer des bords sur les couches de PCB. Leur réalisation sera développée dans le paragraphe (3.2.2). Ces bords sont positionnés autour des mousses et du composant actif, générant ainsi un espace isolé (voir Figure 2.8-a). La deuxième étape consiste à faire un empilement de plusieurs couches. En effet, les mousses métalliques et le composant actif sont placés à l'intérieur de cet espacement isolé. Ensuite, des couches de Prepreg sont ajoutées sur la face externe des bords. Cet empilement se termine par l'ajout du PCB supérieur, (voir Figure 2.8-b). La dernière étape du procédé consiste à presser cet empilement de couches sous des conditions de température et de pression bien définies (identiques à celles utilisées dans la section 3), voir Figure 2.8-c. Avec cette configuration la mousse emprisonne de l'air lors du pressage.

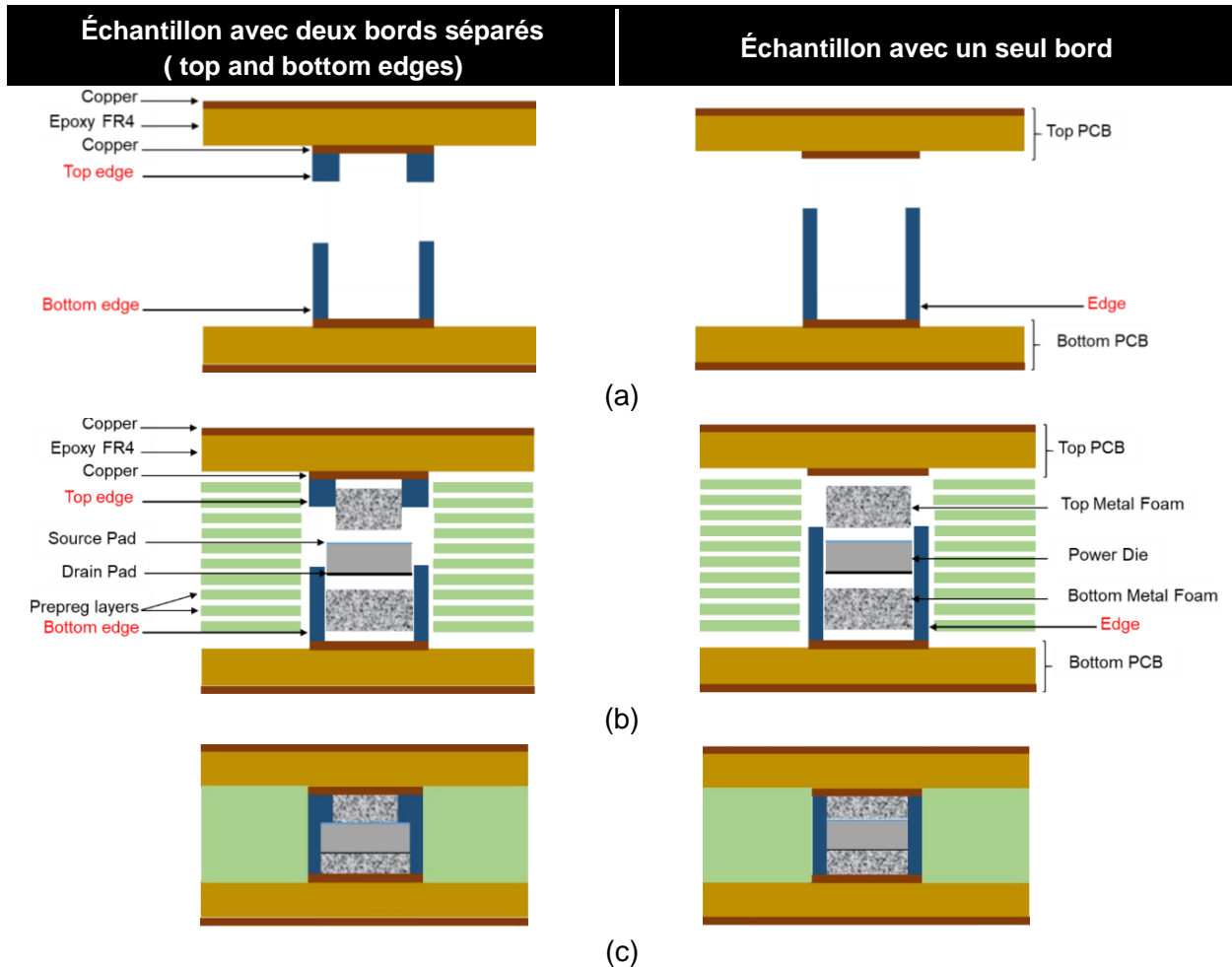


Figure 2.8 Etapes du procédé de fabrication de la structure utilisant de la mousse métallique pressée sans imprégnation de la résine (PCB#2), a) création des bords d'isolement dans les PCBs, b) l'empilement des différents couches, b) lamination de l'ensemble dans la presse.

Lors de l'échauffement de l'assemblage, l'air emprisonné se dilate et change de volume, cela pourrait provoquer la délamination des différentes couches. L'ajout d'un via est donc nécessaire pour assurer la libre circulation de l'air.

3.2.2 Création des bords (Première étape du procédé PCB#2)

L'objectif attendu est la réalisation des bords autour du composant actif. Les matériaux qui les composent doivent être de même nature que ceux des couches de Prepreg. En effet, l'utilisation de matériaux dont les CTE sont différents engendrerait des contraintes thermomécaniques supplémentaires à l'intérieur de l'assemblage. Deux variantes sont alors proposées : moulage des bords en résine époxy ou l'insertion de couches de Prepreg pré-laminées. Ces derniers sont présentés ci-dessous :

3.2.2.1 Modèle avec deux bords séparés (Modele#1)

Avec cette méthode, le bord est constitué de deux parties appelées *Top edge* et *Bottom edge*, (voir la Figure 2.8-a). Le *Top edge* est placé sur le *Top PCB* et le *Bottom edge* est placé sur le *Bottom PCB*. Pour la mise en œuvre de ces deux bords, deux gabarits en impression 3D ont été réalisés (*Top gabarit* et *Bottom gabarit*), de la résine époxy y sera coulée dans ces derniers à travers des vias. La conception du *Top gabarit* dépend des dimensions de la mousse supérieure, du fait qu'elle sera placée à l'intérieur du bord. Par conséquent, l'épaisseur du gabarit représente l'épaisseur finale de la mousse après pressage (dans notre cas, la mousse sera d'une épaisseur voisine de 300-350 μm après pressage). Quant au *Bottom gabarit*, il est dimensionné de façon à englober la mousse inférieure et le composant actif (l'épaisseur finale de la mousse plus l'épaisseur du composant actif).

Les deux gabarits, décrits ci-dessus, sont dessinés sous le logiciel Solidworks. Ils sont ensuite réalisés par impression 3D, au *FabLab* de l'Université Paris Saclay. Le procédé d'impression utilisé est le SLA (stéréolithographie) : une méthode additive qui consiste à réaliser des couches successives de polymères (résine liquide). Cette dernière se polymérise par l'application d'une lumière UV, les résultats de l'impression 3D sont décrits à la Figure 2.9-a et Figure 2.9-b.

Un agent de démoulage est pulvérisé à la surface du gabarit, dans le but de faciliter le retrait de la résine époxy après sa polymérisation (voir la Figure 2.9-c). Le moule est alors vissé sur la couche de PCB (voir la Figure 2.9-e). À l'aide des trous (qui se trouvent au niveau de la face supérieure du moule) une résine époxy est injectée à l'intérieur via une seringue (voir la Figure 2.9-f). La résine utilisée est *EPOX-EEZ™* (Pre-measured Kits – COTRONICS), elle se polymérise

en quelques heures à température ambiante. Après durcissement de la résine, le gabarit est ensuite retiré et les bords restent collés sur les PCBs (voir la Figure 2.9-g).

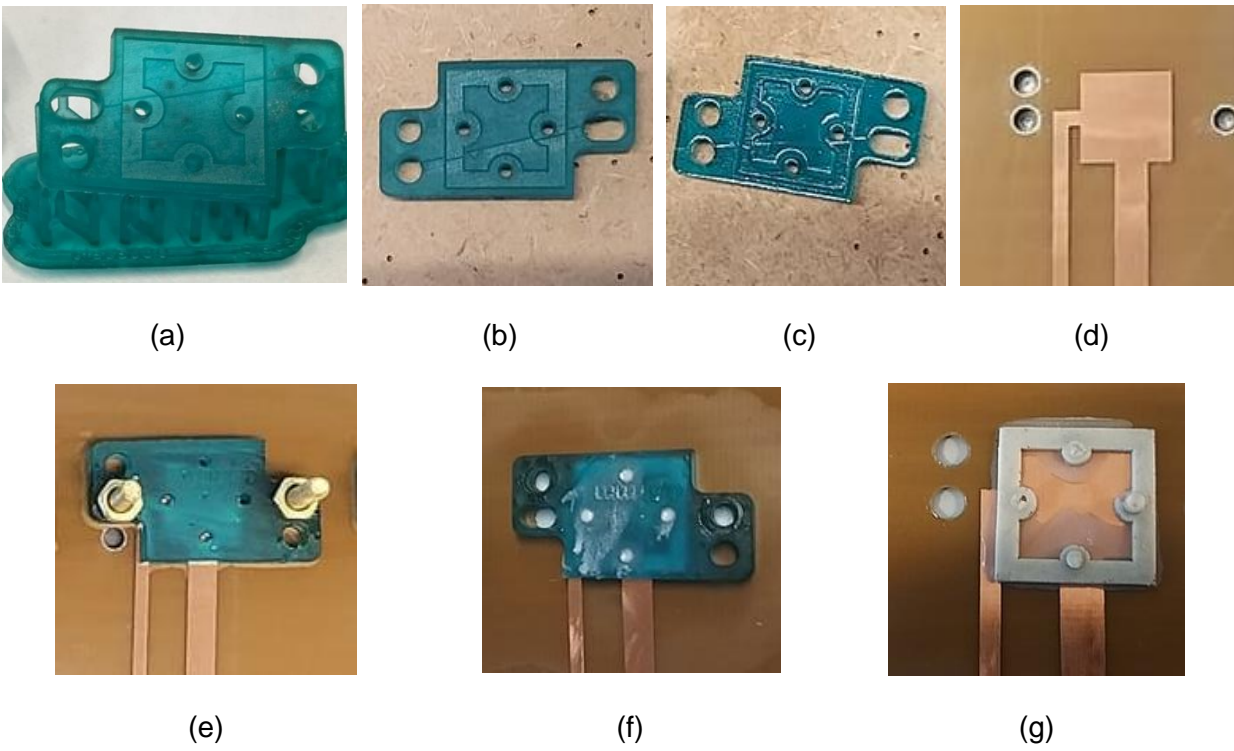


Figure 2.9 Les différentes étapes de la réalisation des bords (Modele#1), (a) gabarit obtenu après impression 3D, (b) découpe de la partie inutile du gabarit, (c) ajout de l'agent de démoulage, (d) PCB inférieur, (e) vissage du gabarit sur le PCB, (f) injection de la résine, (g) bords obtenus en fin du procédé.

3.2.2.2 Modèle avec un seul bord (Modele#2)

Dans cette deuxième méthode, les bords sont réalisés avec des couches de Prepreg. L'utilisation de ces couches permet d'avoir des bords composés de résine et de fibre de verre, dont les propriétés mécaniques sont identiques à celles des couches de Prepreg. Cette configuration permet d'assurer une bonne homogénéité du matériau entre les bords et les couches de Prepreg. Le principe de fabrication consiste à laminier des couches de Prepreg. Elles sont ensuite gravées mécaniquement à l'aide d'une machine de prototypage pour PCB la LPKF ProtoMat® S-Series - PCB Milling Machines (voir la Figure 2.10).

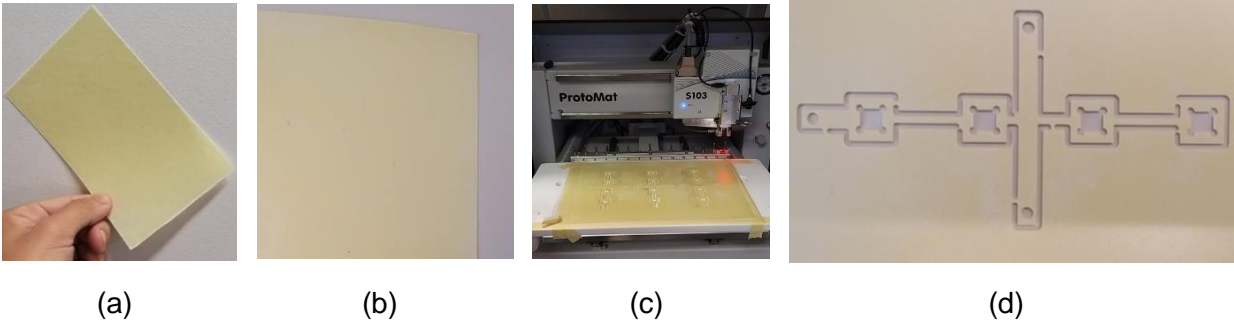


Figure 2.10 Différentes étapes de la réalisation des bords avec les couches de Prepreg : (a) couches de Preperg, (b) couches de Preperg après durcissement, (c) machine de prototypage LPKF ProtoMat® S-Series, (d) bords obtenus après la gravure mécanique.

Le procédé de fabrication des bords avec le (Modele#1) est compliqué à mettre en œuvre. En effet, la réalisation du gabarit nécessite plusieurs étapes à savoir : l'élaboration d'un modèle 3D sur SolidWorks, l'impression 3D et s'ajoute à cela la difficulté de séparer la résine du gabarit (malgré l'ajout de dépouilles sur le gabarit pour faciliter l'enlèvement). Quant au (Modele#2), son procédé est plus simple et il permet d'obtenir des bords avec des propriétés mécaniques similaires à celles des couches de Prepreg, donc pas de contraintes supplémentaires dans l'assemblage *PCB*. À cet effet, pour la mise en œuvre des assemblages (PCB#2), le (modele#2) est préféré.

3.2.3 Exemple de mise en œuvre d'un assemblage (PCB#2 - Modele#2)

Un exemple de réalisation d'un assemblage (PCB#2) sans imprégnation de résine est présenté dans la Figure 2.11. Dans un premier temps, les couches de PCB sont gravées chimiquement pour garder uniquement le routage nécessaire à l'amenée de courant (voir la Figure 2.11-a). Les bords sont ensuite posés sur le PCB inférieur (voir la Figure 2.11-b), tout en insérant les mousses métalliques et le composant actif dans l'emplacement dédié (voir la Figure 2.11-c et d). Par la suite, des couches de Prepreg sont placées autour de ces bords (voir la Figure 2.11-e). Finalement, le PCB supérieur est placé délicatement sur les couches de Prepreg (voir la Figure 2.11-g). Cet ensemble d'empilement est ensuite laminé.

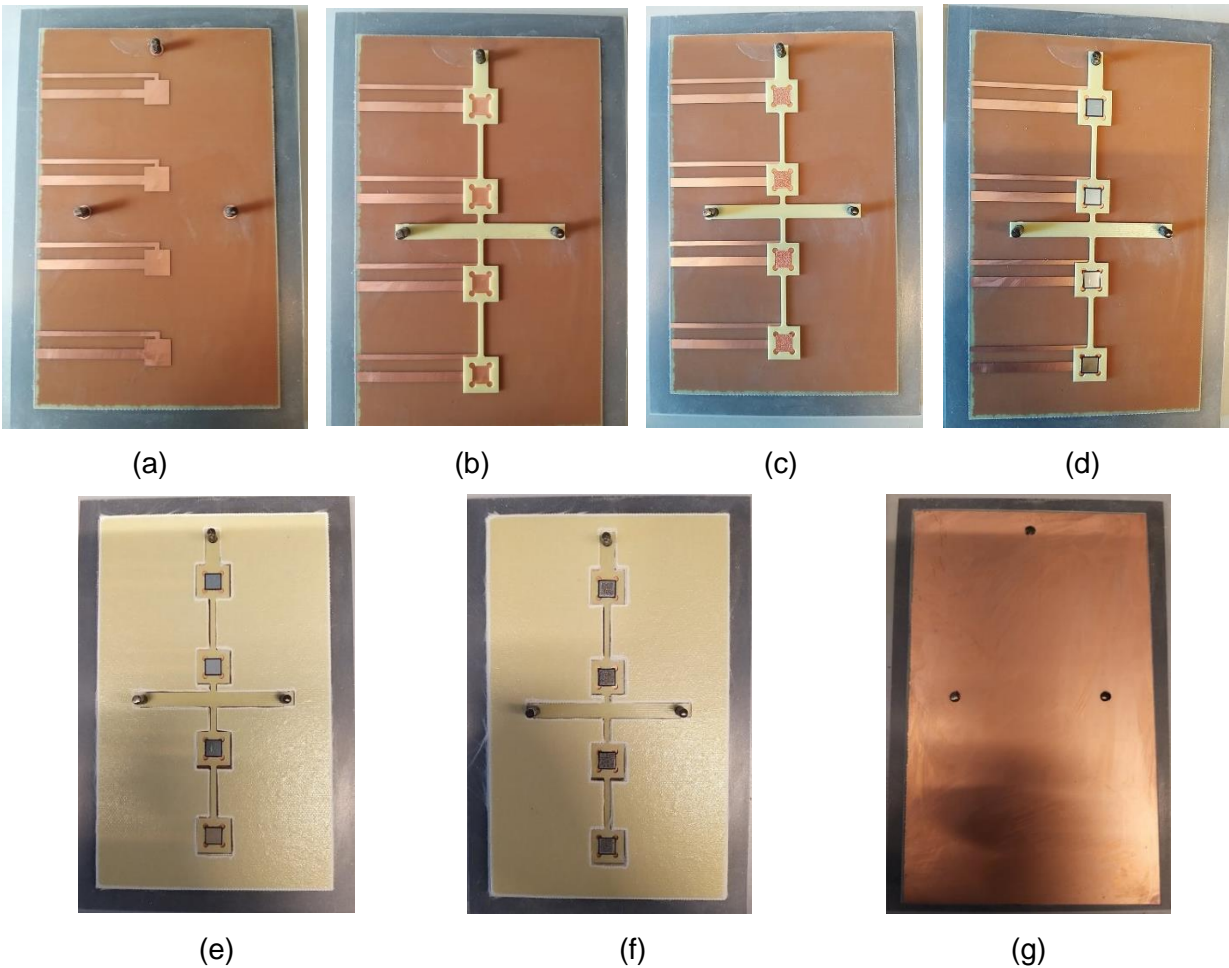


Figure 2.11 Étapes de réalisation d'un assemblage (PCB#2), (a) gravure (routage) du PCB, (b) dépôt des bords d'isolement, (c et d) dépôt de la mousse inférieure et le composant actif, (e) dépôt des couches de Prepreg, (f) dépôt de la mousse supérieure, (g) dépôt du PCB supérieur.

4 Caractérisation des matériaux et de l'assemblage PCB#1

L'objectif de cette section est la détermination des propriétés thermiques, électriques et mécaniques des matériaux dans l'assemblage PCB#1, à savoir : l'époxy, le Prepreg et surtout le mélange mousse-résine qui assure le contact électrique et thermique. Les travaux réalisés ont pour but d'estimer le module de Young E , le coefficient de dilatation thermique CTE , la résistance électrique, la température de transition vitreuse T_g et la conductivité thermique de ces matériaux. Plusieurs essais expérimentaux ont été menés au laboratoire SATIE et au LMPS (Laboratoire de Mécanique Paris Saclay). Les résultats obtenus sont confrontés à des travaux de modélisation numérique. En effet, le calcul numérique est plus simple à mettre en œuvre compte tenu des difficultés pratiques liées à la réalisation des essais expérimentaux (coût, temps, équipement non adapté en termes de dimension des DUT...). Pour l'obtention du modèle numérique (de la

géométrie du mélange mousse-résine) des observations par rayons X ont été réalisés sur l'assemblage *PCB* et les matériaux qui le composent.

Dans ce qui suit, nous détaillerons dans un premier temps les travaux d'observation par rayons X (analyse tomographique), ainsi que la méthodologie suivie pour l'obtention du modèle numérique du mélange mousse-résine. Ensuite, nous présenterons les résultats des travaux de caractérisation expérimentale et numérique qui ont été menés.

4.1 Techniques d'observations par rayons X (analyse tomographique)

Afin de visualiser la géométrie réelle du mélange mousse-résine ainsi que la disposition des différents matériaux à l'intérieur de l'assemblage, une acquisition d'images 3D a été réalisée à l'aide d'un système de tomographie (imagerie 3D par rayons X, NSI X50) disponible au laboratoire mécanique Paris-Saclay (LMPS). Pour obtenir cette image, une série de projections de radiographie par absorption est réalisée avec une rotation de 360 degrés autour de l'échantillon. Une reconstruction d'image tridimensionnelle de ce dernier est générée avec une taille de voxel de 5 μm .

Un premier essai d'analyse tomographique a été réalisé sur un mélange de mousse nickel-résine pressé (Figure 2.12-a). Les résultats obtenus sont illustrés dans la Figure 2.12-b. Ils ne présentent aucune apparition de bulles d'air à l'intérieur de l'échantillon montrant ainsi une bonne imprégnation de la résine à l'intérieur des pores de la mousse métallique.

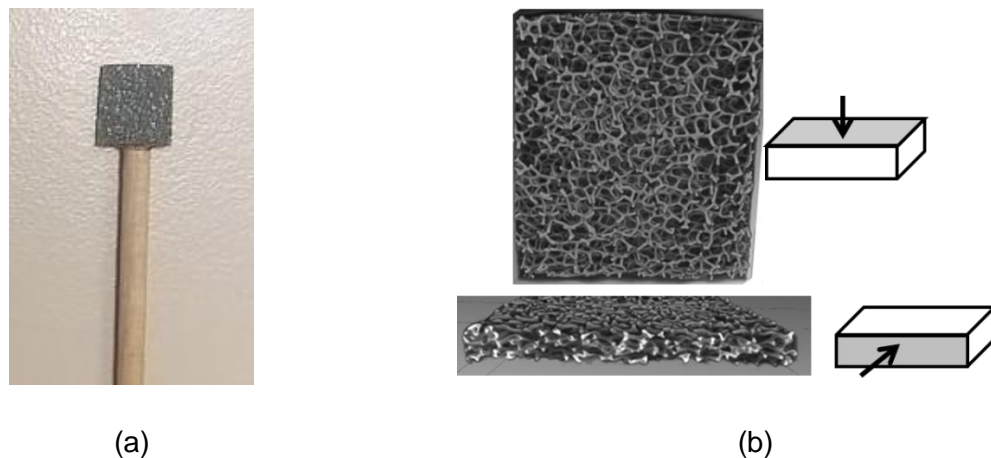


Figure 2.12 (a) Échantillon mélange mousse Nickel-résine après pressage (dédié à l'analyse tomographique). (b) Analyse tomographique indiquant la microstructure du mélange mousse-résine pressée.

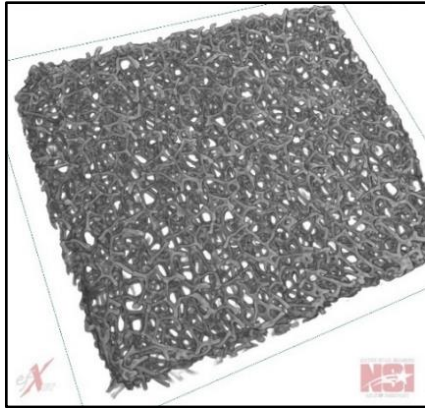
La mousse métallique utilisée possède une géométrie complexe et aléatoire. Le degré de complexité croît lorsque cette dernière est pressée lors du procédé de fabrication. De ce fait la modélisation numérique par éléments finis du mélange mousse-résine s'avère difficile, voire même impossible. L'utilisation de l'analyse tomographique semble être une solution pour contourner cette difficulté. L'idée consiste à utiliser les images 3D d'une mousse pressée obtenue à partir d'analyses tomographiques, ensuite, reconstruire un maillage tridimensionnel exploitable par les logiciels éléments finis. La démarche suivie est décrite ci-dessous :

Une acquisition d'images tridimensionnelles est réalisée à l'aide d'un système de tomographie par rayons X assistée par ordinateur (NSI X50), [68]. Les résultats obtenus sont illustrés dans la Figure 2.13-a et Figure 2.13-b, montrant une mousse nickel pressée et un mélange mousse-résine respectivement. À partir de ces images 3D, un modèle numérique 3D maillé est créé, en utilisant le logiciel AVIZO®.

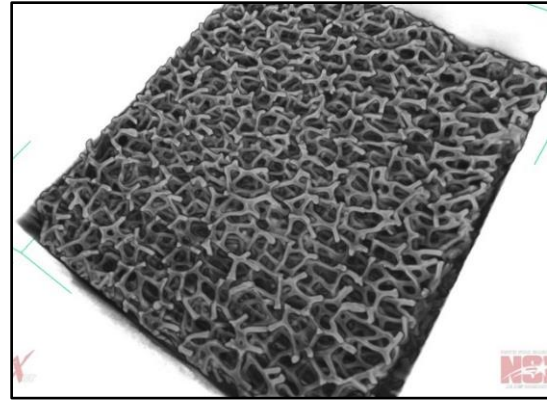
Ce modèle 3D peut alors être utilisé par un logiciel de simulation par éléments finis (EF) tel que ANSYS®. La (Figure 2.13-c) illustre la microstructure et le maillage nécessaire au calcul EF d'un échantillon de mousse nickel pressée sans imprégnation de résine de dimensions 1,72 mm x 1,78 mm et une épaisseur de 0,54 mm. Pour modéliser la microstructure de la mousse imprégnée (mélange mousse-résine), le vide autour de la mousse est remplacé par un corps représentant la résine, (Figure 2.13-d).

Ce modèle sera utilisé lors de la caractérisation numérique, afin de déterminer numériquement les propriétés physiques effectives du mélange mousse-résine (conductivité thermique effective λ_i , module de Young E , coefficients de Poisson ν). Les propriétés du maillage de la géométrie utilisée sont décrites dans la Figure 2.14.

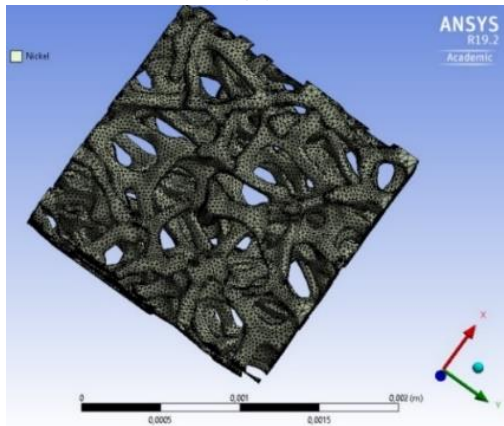
Cette méthodologie d'observation a également été appliquée sur un assemblage *PCB* intégrant un composant actif. Les facteurs de formes, les fortes variations de densité et la présence de plans de cuivres sur les deux faces du *PCB* dégradent la qualité de l'image obtenue et la rendent inexploitable. Les résultats obtenus sont disponibles en annexe B.



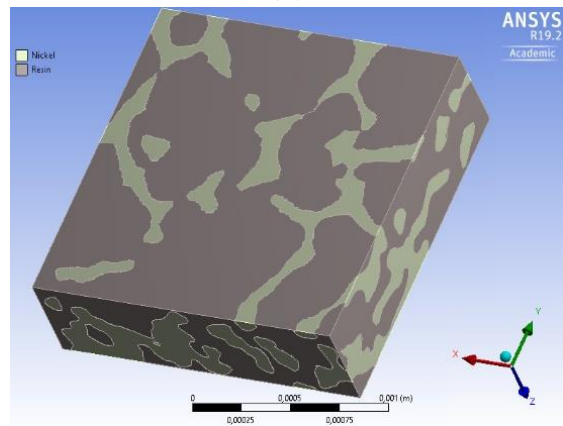
(a)



(b)



(c)



(d)

Figure 2.13 Analyse tomographique montrant la microstructure : (a) d'une mousse de nickel, (b) d'un mélange mousse-résine. Modèle 3D obtenu sur ANSYS® : (c) d'une mousse de Nickel pressée, (d) d'un mélange résine-mousse de Nickel.

Dimensions	1,72 mm x 1,78 mm x 0,54 mm
Nombre de nœuds	728410
Nombre d'éléments	413402
Type du maillage	Maillage quadratique, non régulier.

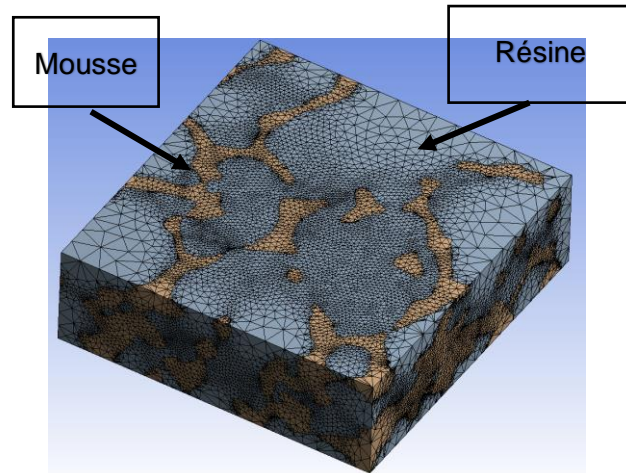


Figure 2.14 Propriétés du maillage de la géométrie mélange mousse-résine utilisé pour les calculs numériques.

4.2 Caractérisation thermique

Dans un premier temps, la conductivité thermique du matériau composite (mousse-résine) est caractérisée numériquement et expérimentalement. Dans un second temps, les résistances thermiques des différents contacts dans l'assemblage PCB sont estimées.

4.2.1 Conductivité thermique du mélange mousse-résine

4.2.1.1 Estimation numérique de la conductivité thermique

L'approche numérique semble être une alternative intéressante pour l'estimation de la conductivité thermique du matériau composite (mousse-résine), compte tenu des difficultés pratiques liées à la réalisation des essais expérimentaux (coût, temps, équipement non adapté en terme de dimension des DUT...). En effet, vu les dimensions des échantillons, la conductivité thermique a été mesurée uniquement selon l'axe z lors de l'essai expérimental. L'approche numérique permet également de l'estimer dans les directions x et y, du fait de la facilité d'appliquer les conditions aux limites.

L'objectif de cette partie est de calculer la conductivité thermique effective du mélange (mousse-résine) et la comparer avec les résultats obtenus expérimentalement. Les calculs par EF sont effectués à l'aide du logiciel ANSYS® en utilisant la géométrie 3D du mélange obtenue par tomographie (Figure 2.14). Les paramètres intrinsèques des matériaux utilisés lors des simulations (cuivre, nickel, résine, Prepreg, époxy FR4 et le Silicium) sont indiqués dans le Tableau 2-7. Le cuivre et le nickel utilisés lors des simulations sont considérés comme des matériaux purs, en effet, les mousses métalliques sont composées à plus de 99% de matériaux purs (cuivre ou nickel). Les paramètres de la résine et de l'époxy FR4 sont déduits des datasheets.

Tableau 2-7 Propriétés physiques des matériaux, [69], [70], [71] et [72].

Matériaux	Conductivité thermique (W/m.K)	Chaleur spécifique (J/Kg.K)	Module de Young (GPa)	CTE (ppm/K)	Coefficient de Poisson	Limite d'élasticité (MPa)	Module tangent (MPa)
Cuivre	400	385	131	17	0,345	100	400
Nickel	90	444	204	12,7	0,31	45	317
Résine (Prepreg)	0,51	660 (30°C) 920 (140°C)	3,36	61	0,4	(élastique)	
Epoxy FR4	0.3	1150	17,9	15 (x-axis)	0,17	(élastique)	
				17 (y-axis)			
				85 (z-axis)			
Si	148	712	166	2,64	0,42	(élastique)	

Pour le calcul de la conductivité thermique effective λ_{i-eff} dans la direction i , les conditions aux limites suivantes ont été appliquées au modèle 3D du mélange mousse-résine :

- Les températures T_{us} et T_{bs} sont imposées au niveau des surfaces opposées S_u et S_b de l'échantillon, elles sont orientées par les vecteurs normaux n_i et $-n_i$ respectivement, (Figure 2.15) ;
- Le flux thermique au niveau des surfaces latérales est nul (surfaces adiabatiques, thermiquement isolantes).

La différence de température appliquée aux bornes de l'échantillon ΔT ($T_{us} - T_{bs}$) est faible, elle a été fixée à 18°C.

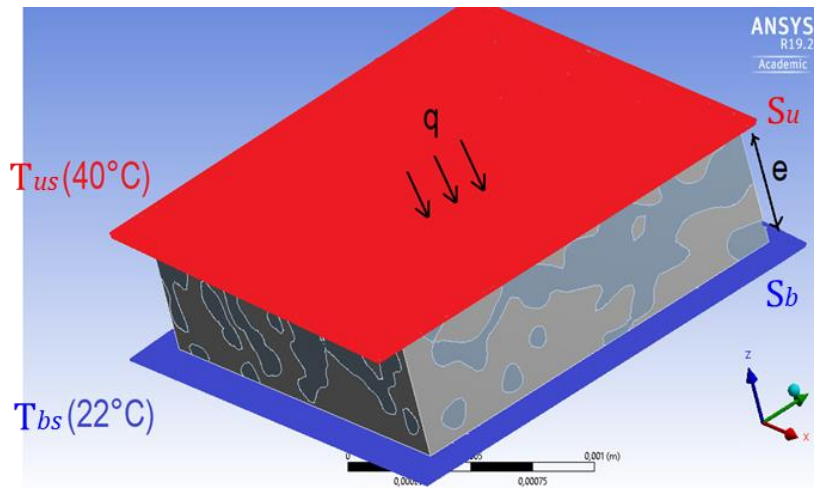


Figure 2.15 Conditions aux limites appliquées sur l'échantillon pour l'estimation de la conductivité thermique sur l'axe z.

Après résolution du système par EF, la cartographie de la température dans le mélange hétérogène ainsi que le flux de chaleur q_i qui traverse les surfaces S_{iu} et S_{ib} sont obtenus en tout point du maillage. Connaissant ce flux de chaleur, la loi de Fourier est ensuite appliquée pour calculer la conductivité thermique effective λ_{i-eff} du matériau homogène équivalent dans la direction i , (voir l'équation Eq. 2.1), [68] et [73].

La Figure 2.16 montre une cartographie de la distribution de la température dans le mélange mousse-résine. Elle est quasi-uniforme malgré la disparité des conductivités thermiques des matériaux qui constituent le mélange ($\lambda_{Nickel}=90 \text{ W.m}^{-1}.\text{K}^{-1}$ et $\lambda_{résine} = 0,51 \text{ W.m}^{-1}.\text{K}^{-1}$).

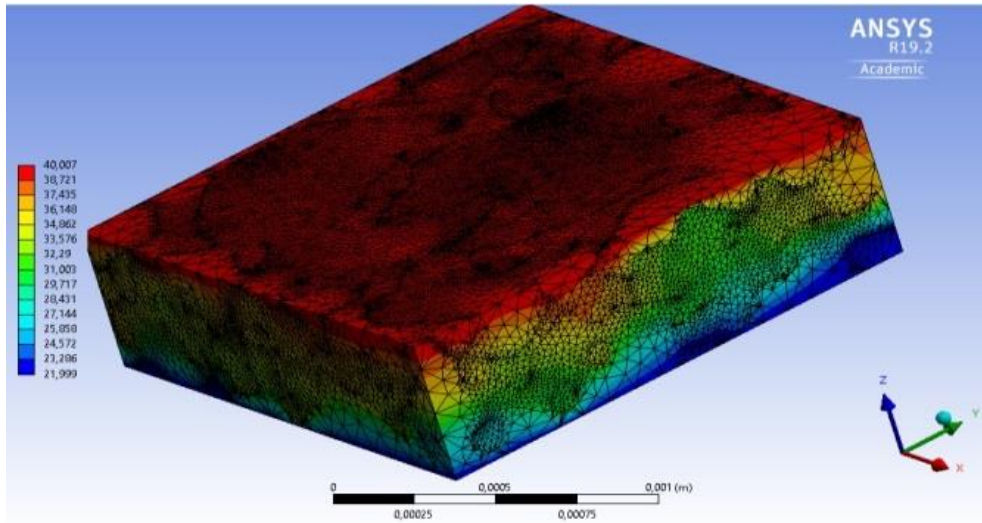


Figure 2.16 Cartographie montrant la distribution de la température dans le mélange mousse-résine.

$$\lambda_{i-eff} \cdot S_{iu} \cdot \frac{\Delta T}{e_i} = q_i \quad \text{Eq. 2.1}$$

Où e_i est l'épaisseur de l'échantillon dans la direction i .

Le Tableau 2-8 illustre les résultats de simulation obtenus. La valeur de la conductivité thermique effective calculée pour le mélange mousse nickel-résine est de $20,3 \text{ W.m}^{-1}.\text{K}^{-1}$, dans la direction z , de $25 \text{ W.m}^{-1}.\text{K}^{-1}$ dans la direction x et de $27 \text{ W.m}^{-1}.\text{K}^{-1}$ dans la direction y . Il en est de même pour le mélange mousse cuivre-résine, où la conductivité thermique dans la direction x est de $104 \text{ W.m}^{-1}.\text{K}^{-1}$, dans la direction y elle de $117,98 \text{ W.m}^{-1}.\text{K}^{-1}$ et dans la direction z elle est de $88,76 \text{ W.m}^{-1}.\text{K}^{-1}$.

Tableau 2-8 Résultats des calculs numériques de la conductivité thermique λ du mélange mousse-résine, fraction volumique est $X_i=0,156$.

Matériaux	Conductivité thermique λ ($\text{W.m}^{-1}.\text{K}^{-1}$)		
	λ_x	λ_y	λ_z
Mélange mousse nickel-résine	25,32	27,19	20,38
Mélange mousse cuivre-résine	104	117,98	88,76
Nickel	90		
Cuivre	400		
Résine	0,51		

4.2.1.2

Mesure expérimentale de la conductivité thermique

➤ Protocole expérimental

L'objectif de cette mesure est d'obtenir la conductivité thermique λ du mélange mousse-résine. Pour ce faire, l'échantillon est placé dans des conditions de conduction thermique unidirectionnelle, en considérant un modèle électrique équivalent 1D (voir la Figure 2.17-b) ou la résistance thermique R_{th} de ses éléments est définie par :

$$R_{th} = \frac{e}{\lambda \cdot S} \quad \text{Eq. 2.2}$$

Connaissant la surface de l'échantillon S et son épaisseur e , cette relation permet de remonter à la conductivité thermique. L'échantillon mousse-résine possède une épaisseur suffisamment faible (quelques centaines de μm) devant sa largeur pour que le flux de chaleur q soit unidirectionnel et normal à l'échantillon. La mesure de la résistance thermique est donnée par l'équation (Eq. 2.3).

$$R_{th_measured} = \frac{T_{top-copper} - T_{bottom-copper}}{q} \quad \text{Eq. 2.3}$$

Le flux de chaleur q est obtenu à l'aide d'une résistance chauffante connectée sur la face supérieure de l'échantillon à travers un bloc de cuivre, (voir la Figure 2.17). Ce dernier est suffisamment conducteur ($\lambda = 400 \text{ W.m}^{-1}.\text{K}^{-1}$) pour que sa température soit uniforme. L'élévation de température engendrée par ce bloc est négligeable. En effet, sa résistance thermique peut être estimée à partir de ses dimensions ($R_{th} = 0,0015 \text{ K.W}^{-1}$) pour qu'elle soit négligeable devant les autres résistances thermiques. Ce bloc a aussi comme rôle d'uniformiser la densité flux. L'insertion d'une sonde PT100 permet de mesurer sa température ($T_{top-copper}$). Un dispositif symétrique permet de mesurer la température sur la face inférieure de l'échantillon ($T_{bottom-copper}$). L'ensemble (échantillon et blocs de cuivres) est posé sur un cylindre de duralumin, dont la conductivité thermique est connue ($R_{th_duralium}$). Sa surface périphérique est isolée, assurant une conduction unidirectionnelle du flux de chaleur. La mesure de la température ($T_{top-dur}$ et $T_{bottom-dur}$) entre deux points d'entraxe ($\Delta L_{entraxe}$) permet de mesurer le flux de chaleur q qui traverse l'ensemble du dispositif de mesure à travers l'équation (Eq. 2.4). Ce dispositif a déjà été calibré dans [74]. La mesure des résistances thermiques des échantillons doit se faire uniquement en régime établi.

$$q = \frac{T_{top-dur} - T_{bottom-dur}}{R_{th_duralium}} \quad \text{où} \quad R_{th_duralium} = \frac{\Delta L_{entraxe}}{S_{duralium} \cdot \lambda_{duralium}} \quad \text{Eq. 2.4}$$

Pour assurer un meilleur transfert de chaleur entre les plaques de cuivre et l'échantillon, des interfaces thermiques *TIM* sont insérées entre l'échantillon et les plaques de cuivre. Par conséquent, la résistance thermique de ces *TIM* ($R_{th_TIM1} + R_{th_TIM2}$) est d'abord caractérisée par une mesure à vide. Deux *TIM* (ref : H486A-150-10, voir Tableau 2-9) de dimensions 20 mm x 20 mm x 1 mm sont superposés et caractérisés simultanément.

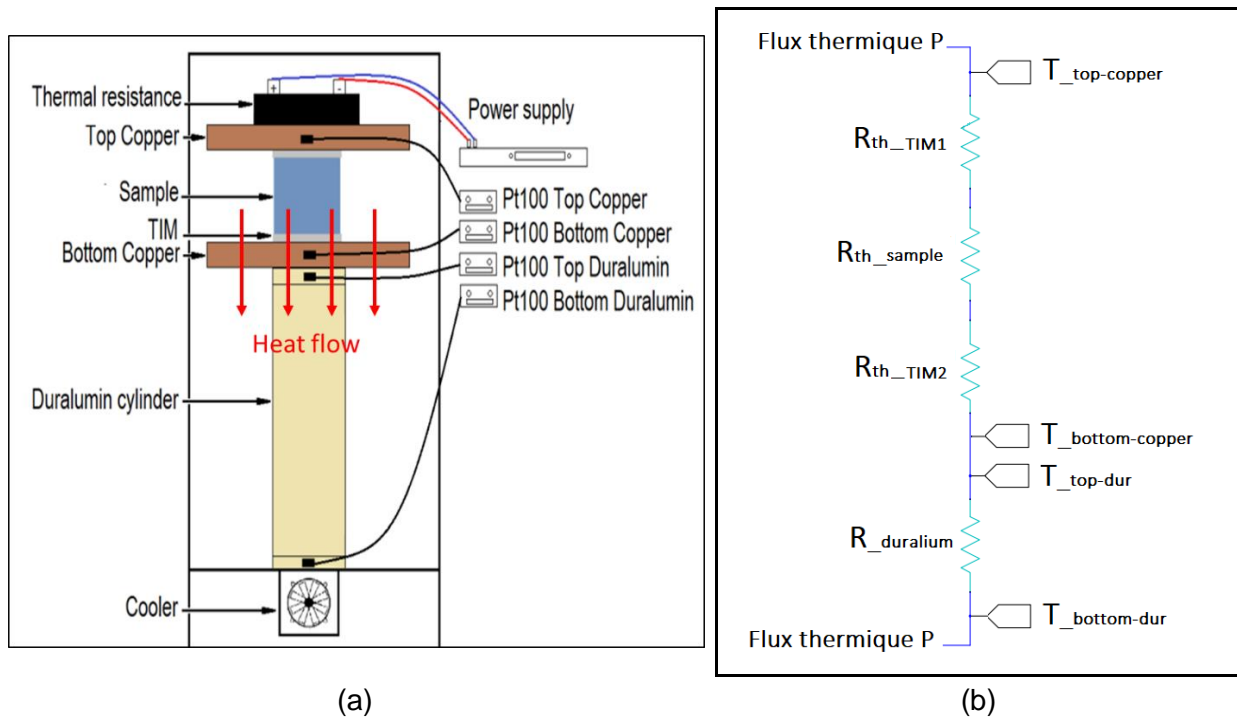


Figure 2.17 (a) Schéma de principe du dispositif de mesure utilisé pour l'estimation de la résistance thermique des matériaux, [65], (b) schéma électrique équivalent 1D des résistances retrouvées dans le dispositif de mesure.

Comme conditions initiales, une température constante de 55 °C a été imposée au niveau du bloc supérieur de cuivre ($T_{top-copper}$). Le contrôle de la température est réalisé à l'aide d'une boucle de régulation, (schéma Matlab/Simulink en annexe C). La mesure des différentes températures permet ensuite d'estimer la résistance thermique de l'échantillon au cours du test.

La Figure 2.18 décrit l'évolution des températures au niveau des différentes sondes PT100 ($T_{top-copper}$, $T_{bottom-copper}$, $T_{Top-dur}$ et $T_{bottom-dur}$) ainsi que les résultats obtenus de la mesure de la résistance et conductivité thermique des deux plaques de TIM ($R_{th_TIM1} + R_{th_TIM2}$). Ces mesures permettent d'estimer la résistance thermique des deux interfaces qui est de 1,4 K/W et

en déduire la conductivité thermique des deux TIM qui est de $3,6 \text{ W.m}^{-1}.\text{K}^{-1}$. La caractérisation des TIM doit être faite avant chaque nouvel essai, dès lors qu'ils sont remplacés.

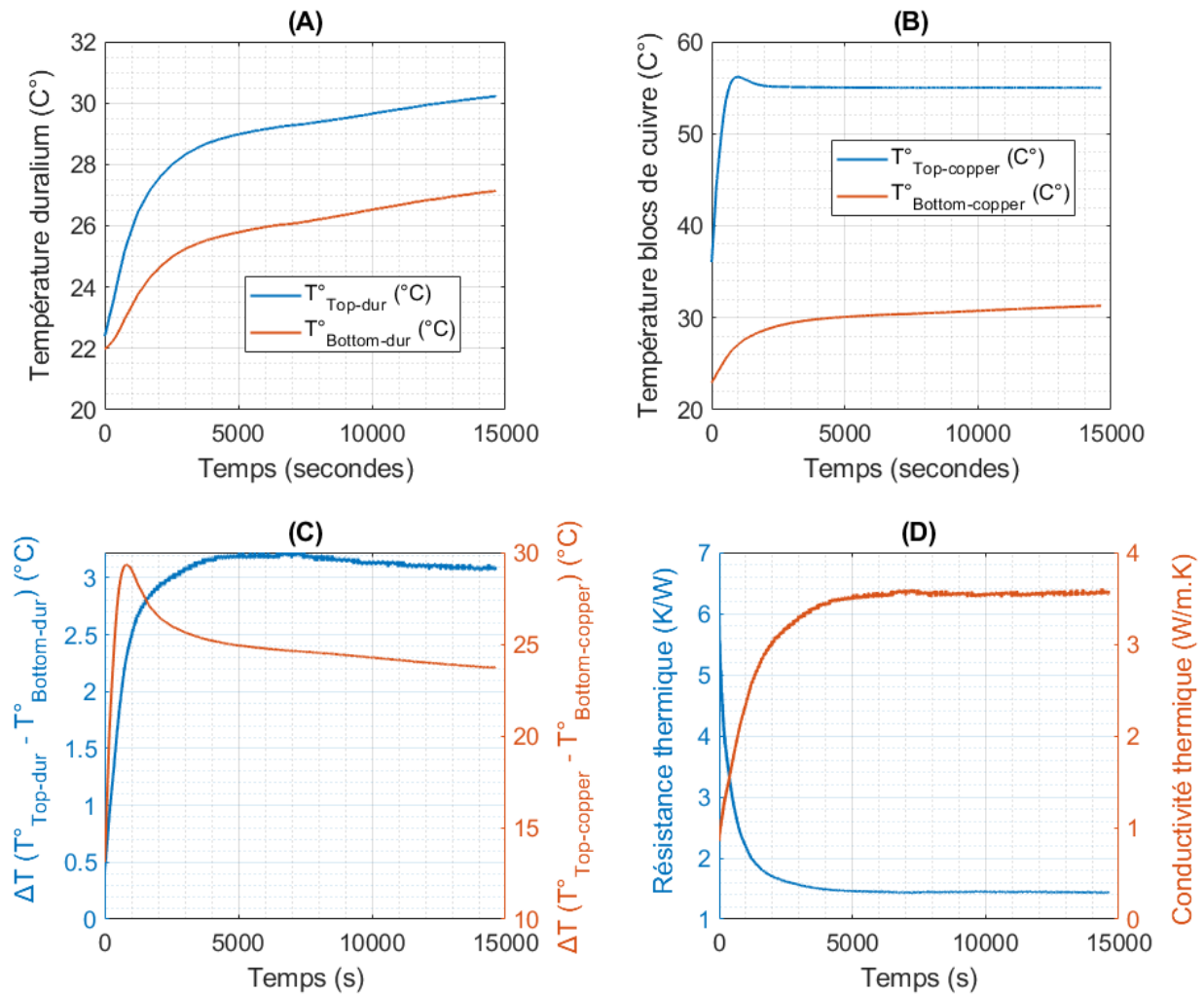


Figure 2.18 Résultats obtenus pour la mesure de la résistance thermique ($R_{th_TIM1} + R_{th_TIM2}$) des deux plaques de TIM utilisés.

En comparant avec les données constructeur présentées dans le Tableau 2-9, une différence de $0,4 \text{ W.m}^{-1}.\text{K}^{-1}$ (-10 %) est mise en avant. Cette dernière est probablement liée à l'imperfection des contacts thermiques entre les blocs de cuivre et l'échantillon ou bien à une incertitude du constructeur. Des essais avec des TIMs de surface différente auraient permis de lever le doute.

Tableau 2-9 Caractéristiques constructeur des Interfaces thermiques TIM H486A-150-10.

Parameters	Thermal conductivity [λ]	Thickness [e]	Dielectric strength [E_c]
Values	4 (W/m.K)	1 (mm)	5 (kV/mm)

La même méthodologie est utilisée pour caractériser la conductivité thermique des mélanges mousse-résine. Cela en intercalant les échantillons entre les deux plaques de TIM. En conséquence, les mesures des résistances thermiques obtenues représentent la somme de la résistance des échantillons et celle des TIMs. Ces dernières doivent être soustraites de la résistance mesurée, ainsi, on obtiendra uniquement la résistance de l'échantillon, voir équation (Eq. 2.5).

$$R_{th_sample} = R_{th_measured} - (R_{th_TIM1} + R_{th_TIM2}) \quad \text{Eq. 2.5}$$

➤ **Résultats de mesure de la conductivité thermique**

Des échantillons spécifiques sont réalisés en pressant uniquement des couches de Prepreg et des mousses métalliques et en respectant le protocole décrit dans le paragraphe 3.1 du présent chapitre. Dans un premier temps, un mélange mousse cuivre-résine est caractérisé. Les surfaces S_{ech} des échantillons sont fixées approximativement à 20 mm x 20 mm. Pour étudier l'influence de l'épaisseur du mélange mousse-résine sur la conductivité thermique, différentes épaisseurs finales de mousses e_f sont utilisées et dépendent du nombre de couches utilisées lors du pressage. Avant pressage, l'épaisseur initiale de la mousse e_i et sa porosité moyenne initiale φ_{foam} sont connues, ce qui permet de déduire le volume de mousse V_{foam} et le volume d'air initial $V_{air}(i)$, voir les équations (Eq. 2.6 et Eq. 2.7).

$$V_{foam} = S_{ech} \cdot e_i \cdot (1 - \varphi_{foam}) \quad \text{Eq. 2.6}$$

$$V_{air}(i) = S_{ech} \cdot e_i \cdot \varphi_{foam} \quad \text{Eq. 2.7}$$

Après la phase de pressage, le volume d'air final $V_{air}(f)$ est réduit par rapport au volume d'air initial $V_{air}(i)$. Tandis que le volume de la mousse demeure inchangé V_{foam} . Le volume final du mélange mousse-résine $V_{mixture}$ est obtenu en multipliant la surface de l'échantillon S_{ech} par l'épaisseur finale e_f , voir l'équation (Eq. 2.8).

$$V_{mixture} = S_{ech} \cdot e_f \quad \text{Eq. 2.8}$$

Lors du pressage, la résine pénètre dans la mousse métallique et remplace le volume d'air final $V_{air}(f)$. À cet effet, le volume de la résine V_{resin} est égal au volume d'air final $V_{air}(f)$. Il est obtenu en utilisant l'équation (Eq. 2.9).

$$V_{resin} = V_{air}(f) = V_{mixture} - V_{foam} \quad \text{Eq. 2.9}$$

Le rapport entre le volume de mousse (V_{foam}) et le volume total du mélange mousse-résine ($V_{mixture}$) est appelé fraction volumique X, il est défini par l'équation (Eq. 2.10).

$$X = \frac{V_{foam}}{V_{mixture}} = \frac{V_{foam}}{V_{foam} + V_{resin}} \quad \text{Eq. 2.10}$$

Les propriétés des échantillons réalisés sont détaillées dans le Tableau 2-10.

Tableau 2-10 Différents échantillons réalisés pour l'essai de mesure de la conductivité thermique.

Type de mélange	Surface de l'échantillon (mm ²)	Épaisseur finale de l'échantillon (mm)	Fraction de volume X _{CU} (%)
Mousse cuivre-résine	410,06	0,37	70,2
	409,05	0,47	55,3
	403,44	0,53	50,9
	390,44	0,56	46,4
	392,83	0,59	44
	397,19	0,64	40,6

Les résultats de mesure de la conductivité thermique λ des échantillons (exprimées en fonction de la fraction volumique X_{Cu}) sont présentés dans la Figure 2.19. Ils montrent que la conductivité thermique du mélange augmente avec l'augmentation de la fraction volumique. En effet, la densité de la mousse dans le mélange augmente avec l'augmentation de la fraction volumique. Néanmoins, nous avons observé que pour une forte proportion volumique X dans le mélange, la conductivité thermique mesurée est très faible par rapport à celle d'un matériau solide équivalent (cuivre). Par exemple, pour une proportion de cuivre de $X_{Cu} = 0,7$ et une conductivité d'un bloc de cuivre solide de $400 \text{ W.m}^{-1}.\text{K}^{-1}$, la conductivité thermique mesurée pour le mélange est de seulement $4,5 \text{ W.m}^{-1}.\text{K}^{-1}$, très faible par rapport aux valeurs estimées à partir du modèle numérique présenté dans la section 4.2.1.1 du présent chapitre.

La valeur de la conductivité thermique retrouvée pour le mélange mousse nickel-résine (pour un $X_{Ni} = 0,156$) est de $1,5 \text{ W.m}^{-1}.\text{K}^{-1}$. Cette dernière est là encore très faible par rapport à la conductivité du nickel solide qui est de $90 \text{ W.m}^{-1}.\text{K}^{-1}$ et très éloignée de ce que nous avons pu estimer par l'intermédiaire du modèle thermique ($20,38 \text{ W.m}^{-1}.\text{K}^{-1}$).

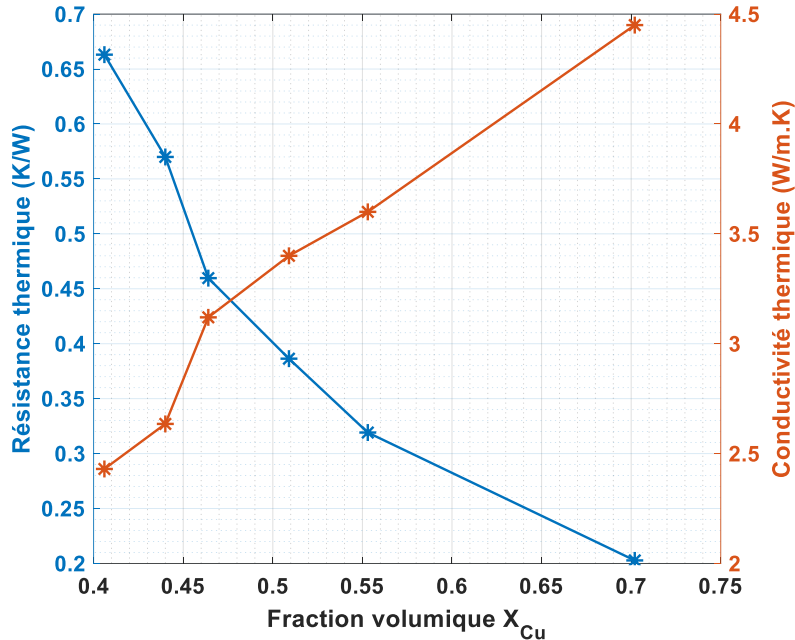


Figure 2.19 La conductivité thermique λ et la résistance thermique en fonction de la fraction volumique (X) ; mélange mousse cuivre-résine.

Cette disparité dans les résultats est probablement due à la résistance des contacts, en effet pour la caractérisation numérique, nous avons un contact parfait alors que dans le cas du dispositif expérimental, il est probable qu'il y ait des résistances de contact entre l'échantillon, les TIM et les plaques de cuivre.

Pour trouver l'origine des faibles valeurs mesurées pour la conductivité thermique, nous avons analysé au microscope optique la surface d'échange S_{ech} d'un mélange mousse cuivre-résine (surface planeaire de l'échantillon qui est en contact avec le TIM), voir la Figure 2.20. L'objectif de cette analyse, est de voir la distribution des points de contacts de la mousse métallique (points chauds assurant le contact électrique) et d'estimer leurs surfaces moyennes $S_{contact}$ par rapport à la surface d'échange S_{ech} du mélange. Le rapport entre $S_{contact}$ et S_{ech} est appelé coefficient de proportionnalité ρ , voir l'équation (Eq. 2.11).

$$\rho = \frac{S_{contact}}{S_{ech}} \quad \text{Eq. 2.11}$$

Dans le cas du mélange mousse cuivre-résine le coefficient de proportionnalité ρ_{Cu} a été évalué à 0,7 % (voir la Figure 2.20). Cela signifie que la surface des contacts électriques représente moins de 1 % de la surface totale du mélange mousse-résine. Il en est de même pour le mélange mousse nickel-résine (voir l'annexe D).

La faible valeur du coefficient de proportionnalité obtenue explique pourquoi la conductivité thermique du mélange mousse-résine est si faible même pour des fractions volumiques X élevées (voir la Figure 2.19). En effet, lorsque l'épaisseur du mélange e_i est réduite (donc sa fraction X augmente) les points de contacts sur les surfaces sont toujours les mêmes. La légère augmentation est due uniquement à des court-circuits entre les différents brins métalliques qui constituent la mousse.

Cet essai a donc permis de conclure que les propriétés thermiques du mélange mousse-résine sont mauvaises comparativement à celles des joints de brasure et de frittage d'argent et ce à cause de la très faible proportion de mousse métallique en contacts avec les interfaces thermiques et qui augmente considérablement les résistances de contacts mises en jeu.

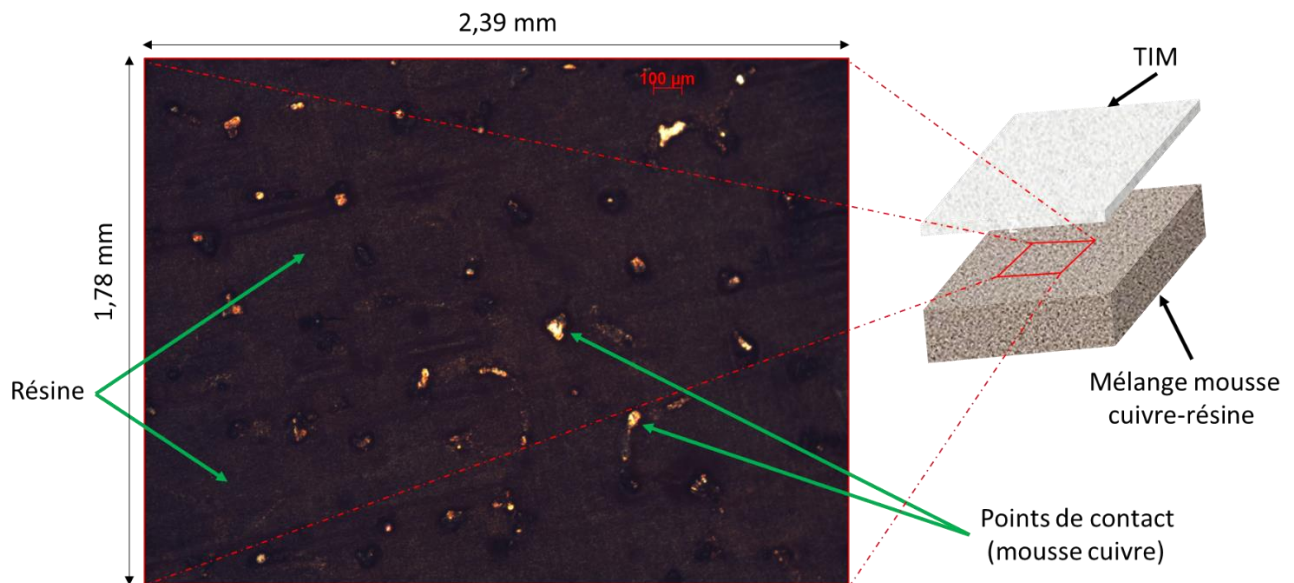


Figure 2.20 Analyses au microscope optique de la surface mélange mousse cuivre-résine qui est en contact avec le TIM.

4.2.2 Résistance thermique des interfaces

Les puces de puissance (diodes ou MOSFETs...) possèdent différentes métallisations sur leurs faces. Généralement, la métallisation en face avant est un alliage d'aluminium d'une épaisseur de quelques microns (pour des raisons de coût, de résistance à l'oxydation et surtout pour éviter la formation d'intermétalliques ou de réactions galvaniques avec les fils de bonding). Quant à la face arrière, un dépôt de couches métalliques en Nickel, Titane et/ou Argent est appliqué. Le choix du dépôt à favoriser dépend de la nature du substrat avec lequel la face arrière sera connectée, de telle façon à avoir une bonne adhésion mécanique [75]. Par conséquent, deux

contacts thermiques différents doivent être étudiés : un premier entre la métallisation d'aluminium et le mélange mousse-résine et un second entre la terminaison Ni/Ag et le mélange mousse-résine. Pour les caractériser, la résistance thermique entre la jonction de la puce et le refroidisseur $R_{th(j-case)}$ est mesurée. Pour faciliter la mesure de cette dernière, les couches PCB (top et bottom PCB) ont été remplacées par des couches de cuivre ayant une épaisseur de 35 μm (Figure 2.21).

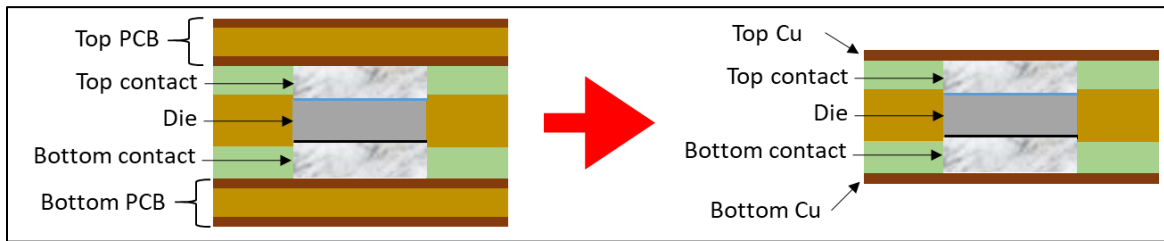


Figure 2.21 Utilisation d'un assemblage sans les substrats PCB pour la mesure de la résistance thermique.

Comme l'assemblage PCB permet un refroidissement double faces, deux résistances thermiques peuvent être définies en fonction de l'emplacement du refroidisseur, (voir la Figure 2.22) :

- Une résistance thermique $R_{th_1(j-case)}$: obtenue lors du refroidissement par face arrière, sollicitant ainsi le contact Nickel – mélange mousse-résine, (Figure 2.22-a).
- Une résistance thermique $R_{th_2(j-case)}$: obtenue lors du refroidissement par face avant, sollicitant ainsi le contact Aluminium – mélange mousse-résine, (Figure 2.22-b).

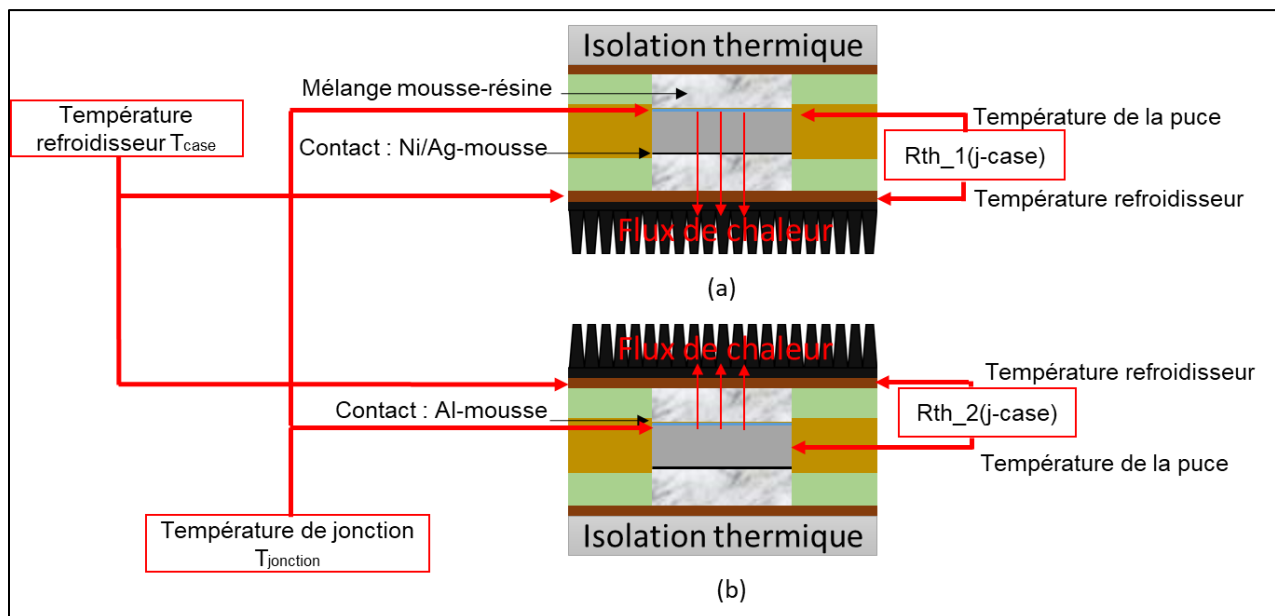


Figure 2.22 Mesure de la résistance thermique R_{th} (j-case) : (a) contact aluminium – mélange mousse résine, (b) contact Nickel – mélange mousse résine.

4.2.2.1 Protocole expérimental

Pour la mesure des $R_{th(j-case)}$, le banc d'essais déjà utilisé précédemment (Figure 2.17) a été adapté. En effet, la plaque de cuivre supérieure a été remplacée par un isolant thermique, (voir la Figure 2.23). À l'aide d'une alimentation de puissance, un courant en polarisation direct est injecté au niveau du *DUT*. Ce dernier dissipe un flux de chaleur q qui tend à diffuser de la puce vers le refroidisseur, en traversant durant son parcours l'interface (le contact) entre la puce et le mélange mousse-résine.

La résistance thermique $R_{th(j-case)}$ est donnée par l'équation (Eq. 2.12). Cette dernière correspond à la résistance du mélange mousse résine plus la résistance de contact entre la puce et le mélange mousse-résine.

$$R_{th(j-case)} = \frac{T^{\circ}_{jonction} - T^{\circ}_{case}}{q} \quad \text{Eq. 2.12}$$

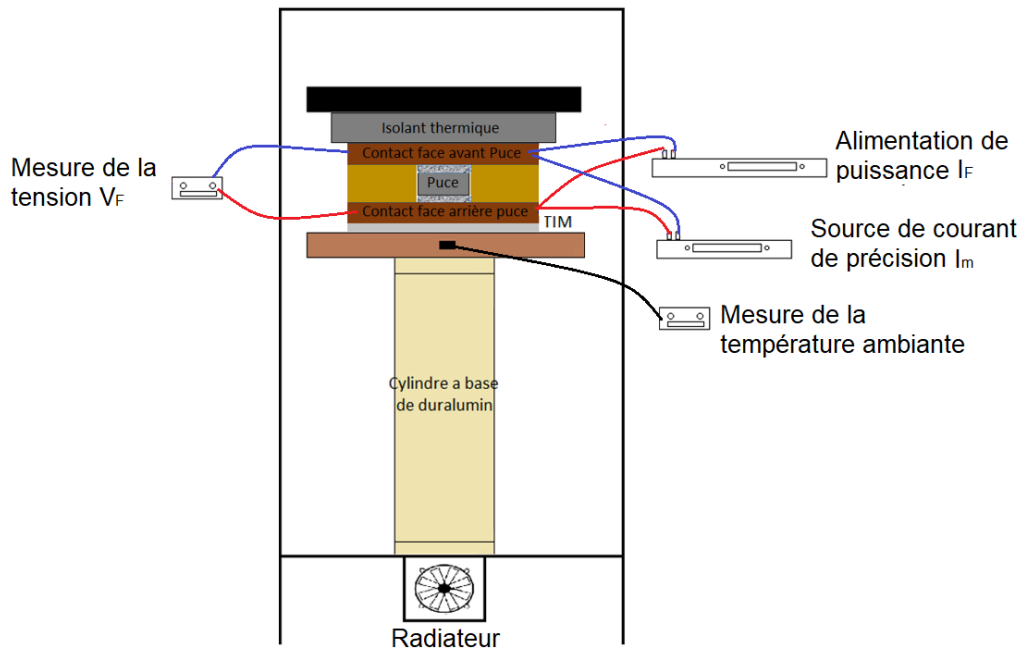


Figure 2.23 Schéma de principe permettant d'estimer la résistance thermique $R_{th(j-case)}$.

Pour la mesure de la résistance thermique $R_{th(j-case)}$, il faut connaître le flux de chaleur qui traverse le *DUT*, la température de jonction, ainsi que la température au niveau du refroidisseur. La température au niveau du refroidisseur est mesurée avec une sonde de température PT100. Quant à la température de jonction, elle est obtenue en utilisant les paramètres électriques thermosensibles (TSEP). Ces derniers sont basés sur la mesure de la tension directe à l'état

passant V_F de la diode. En effet, cette tension dépend linéairement de la température de jonction au niveau de la puce : environ $-2\text{mV}/^\circ\text{C}$ pour les composants à base de Silicium [76]. Ainsi, pour obtenir l'image de la température de jonction, un faible courant est injecté (quelques mA) au niveau de la puce et la mesure de V_F fournit l'image de la température, (voir la Figure 2.24). L'utilisation d'un programme avec Matlab/Simulink est nécessaire afin de synchroniser l'utilisation des deux alimentations (mise hors tension de l'alimentation de puissance lors de la mesure de V_F). Le programme utilisé est détaillé dans l'annexe E. Il faut également noter qu'une interface thermique a été ajoutée entre le DUT et la plaque de cuivre inférieure, et dont il faut tenir compte pour le calcul de la résistance thermique $R_{th(j-case)}$.

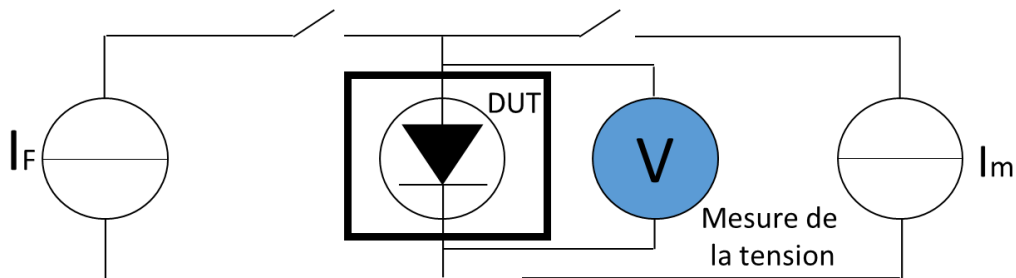


Figure 2.24 Circuit électrique utilisé pour la mesure de la résistance thermique $R_{th(j-case)}$. Il est composé de deux alimentations; une alimentation de puissance (fort courant) I_F , une deuxième alimentation de précision (faible courant) I_m pour la mesure de la température de jonction (TSEP- paramètres électriques thermosensibles).

La mesure de $R_{th(j-case)}$ est obtenue en régime établi. Les deux alimentations sont programmées comme suit :

- Alimentation de puissance : Injection d'un courant périodique d'une fréquence 30 secondes, avec un T_{ON} de 29 secondes et un T_{OFF} de 1 seconde. Cela permet à la température de l'échantillon d'atteindre le régime permanent.
- Alimentation de précision : Injection d'un courant périodique d'une fréquence 30 secondes, avec un T_{ON} de 1 seconde et un T_{OFF} de 29 secondes.

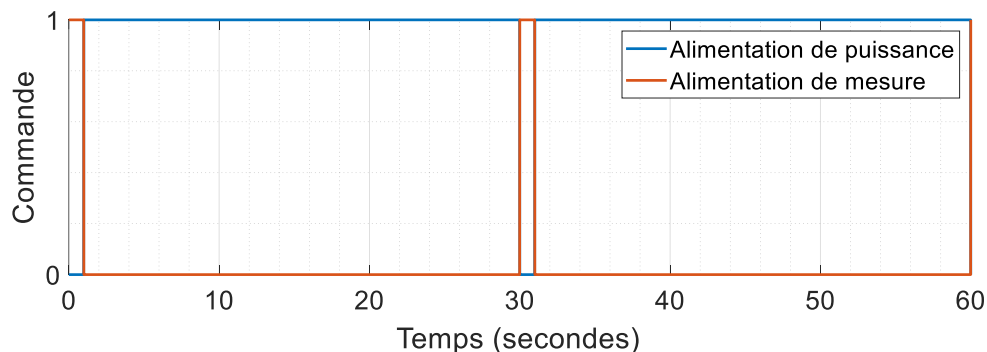


Figure 2.25 Ordres de commandes, bleu alimentation de puissance, rouge alimentation de précision.

4.2.2.2 Résultats de mesures

Pour la mesure de $R_{th(j-case)}$ plusieurs véhicules de test de type PCB#1 dont les contacts électriques sont assurés par un mélange mousse-résine ont été réalisés. Leurs dimensions sont 36 mm x 36 mm selon les axes x et y. Leurs épaisseurs varient entre 1,2 et 1,4 mm (selon les dimensions de la puce utilisée), voir la Figure 2.26. Sur cette dernière, on arrive à voir que la surface de l'échantillon n'est pas plane, cela est dû au fait que nous avons remplacé le PCB par une fine plaque de cuivre d'épaisseur 35 μm .

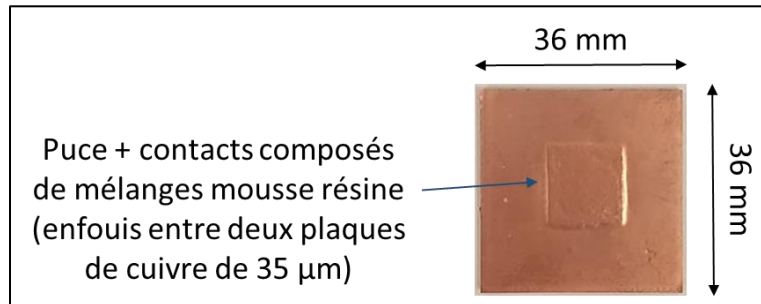


Figure 2.26 Dimensions des véhicules de test PCB utilisés pour la mesure de la résistance thermique $R_{th(j-case)}$.

Afin d'étudier l'influence de la nature de la mousse sur la $R_{th(j-case)}$ deux types de mousses ont été utilisées lors de réalisation de ces véhicules de test. La première est en cuivre et la deuxième est en nickel.

La taille des puces intégrées détermine la surface d'échange de chaleur entre le composant actif et le mélange mousse-résine. Pour étudier l'influence de ces derniers, deux diodes différentes ont été intégrées, la première ABB 5SLY12M1700, dont les dimensions sont : 13,56 mm x 13,56 mm x 0,359 mm et la seconde Infineon IDC51D120T6M, dont les dimensions sont : 7 mm x 7,3 mm x 0,11 mm. Le Tableau 2-11 décrit les propriétés de chaque assemblage (mousses et puces utilisées), ainsi que les résultats obtenus pour la mesure des différentes résistances thermiques.

La Figure 2.27 illustre l'évolution de la température de jonction, de la température ambiante, de la puissance dissipée dans la diode et de la résistance thermique mesurée $R_{th(j-case)}$ d'un échantillon (Sample_04) refroidi par la face arrière.

Tableau 2-11 Propriétés de chaque assemblage PCB testé (mousses et puces utilisées), ainsi que les résultats obtenus pour la mesure de la résistance thermique $R_{th(j-case)}$.

Echantillons	Mousse métallique	Puce intégrée	$R_{th,2(j-case)}$ top side [K/W]	$R_{th,1(j-case)}$ Bottom side [K/W]	ΔR_{th} [K/W]
Sample_01	Nickel	INFINEON	2,9	2,25	0,65
Sample_02	Nickel	INFINEON	2,95	2,2	0,75
Sample_03	Nickel	ABB	1,15	1,03	0,12
Sample_04	Nickel	ABB	1,5	1,02	0,48
Sample_05	Copper	INFINEON	1,23	1,05	0,18
Sample_06	Copper	INFINEON	1,36	1,09	0,27
Sample_07	Copper	ABB	0,63	0,43	0,2
Sample_08	Copper	ABB	0,69	0,5	0,19

Les mesures illustrées sur le Tableau 2-11 et la Figure 2.27 montrent que la résistance thermique $R_{th(j-case)}$ de l'assemblage PCB est plus faible lorsque le refroidissement est effectué par la face arrière. Ce constat a été observé quelle que soit la nature de la mousse utilisée (cuivre ou nickel), il est peut-être lié à la nature des contacts entre la mousse et la puce (Ni/Ag face arrière, aluminium face avant) ou bien à la présence de l'anneau de garde sur la face avant de la puce, qui réduit la surface d'échange de chaleur entre la puce et la mousse. L'utilisation d'une mousse en cuivre permet de réduire la résistance thermique d'un facteur de 2 par rapport à l'utilisation de la mousse en nickel, de par sa meilleure conductivité ($400 \text{ W.m}^{-1}.\text{K}^{-1}$ pour le cuivre, contre $90 \text{ W.m}^{-1}.\text{K}^{-1}$ pour le nickel) et sa faible porosité moyenne (93,5% pour le nickel et 80% pour le cuivre). Quant à la surface d'échange, l'utilisation d'une puce avec des dimensions plus grandes permet bien évidemment de réduire la résistance thermique $R_{th(j-case)}$.

Les résultats obtenus durant cette étude permettent d'offrir un aperçu global sur le choix et le positionnement de la mousse d'un point de vue thermique. En effet, pour maximiser le transfert de chaleur, il semble préférable de refroidir par la face arrière et d'utiliser une mousse pressée à base de cuivre.

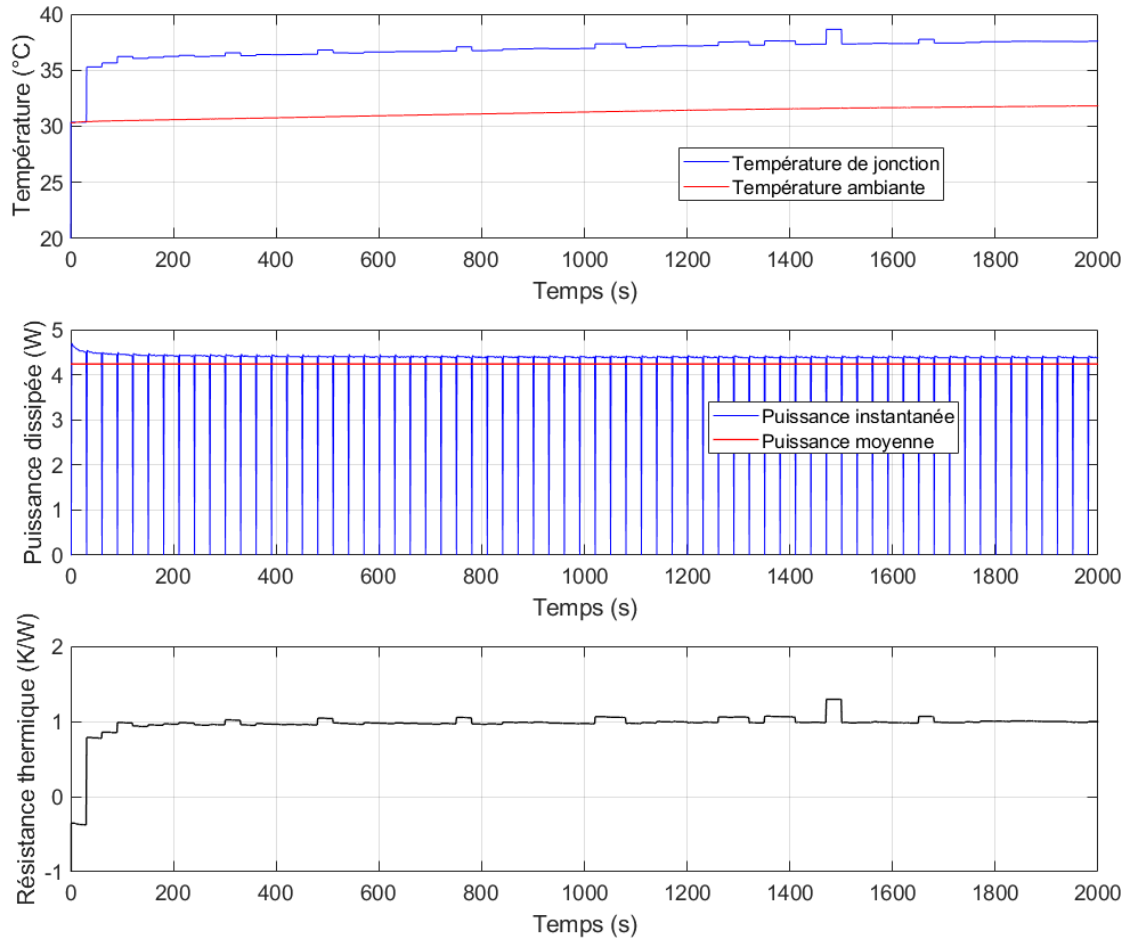


Figure 2.27 Résultats de mesures de la résistance thermique $R_{th,1(j-case)}$ pour le cas de l'échantillon (Sample_04) refroidi par la face arrière.

4.3 Caractérisation mécanique

L'objectif de ce paragraphe est de déterminer les propriétés thermomécaniques du mélange mousse-résine, à savoir le coefficient de dilatation thermique (CTE) et les paramètres de la matrice (contrainte σ_{ii} - déformation ϵ_{ii}) donnés par l'équation (Eq. 2.13). En effet, dans cette étude le mélange mousse-résine est considéré comme étant un matériau orthotrope élastique linéaire. Ces paramètres peuvent être obtenus expérimentalement ou numériquement en appliquant différentes conditions aux limites (imposer une température, un déplacement ou une compression...), le choix de ces conditions dépend du paramètre qu'on souhaite calculer. Les méthodes utilisées sont décrites dans [77], [78] et [79].

$$\begin{bmatrix} \epsilon_{xx} \\ \epsilon_{yy} \\ \epsilon_{zz} \end{bmatrix} = \begin{bmatrix} \frac{1}{E_x} & \frac{-\nu_{xy}}{E_x} & \frac{-\nu_{xz}}{E_x} \\ \frac{-\nu_{yx}}{E_y} & \frac{1}{E_y} & \frac{-\nu_{yz}}{E_y} \\ \frac{-\nu_{zx}}{E_z} & \frac{-\nu_{zy}}{E_z} & \frac{1}{E_z} \end{bmatrix} \cdot \begin{bmatrix} \sigma_{xx} \\ \sigma_{yy} \\ \sigma_{zz} \end{bmatrix} \quad \begin{bmatrix} \epsilon_{xy} \\ \epsilon_{yz} \\ \epsilon_{zx} \end{bmatrix} = \begin{bmatrix} \frac{1}{G_{xy}} & 0 & 0 \\ 0 & \frac{1}{G_{yz}} & 0 \\ 0 & 0 & \frac{1}{G_{zx}} \end{bmatrix} \cdot \begin{bmatrix} \sigma_{xy} \\ \sigma_{yz} \\ \sigma_{zx} \end{bmatrix} \quad \text{Eq. 2.13}$$

où :

Le CTE est défini par la dilatation et la contraction d'un matériau (ε_{ii}^{th}) suite à des variations de température, il est exprimé en ppm.C⁻¹.

- Le module d'Young E_i (E_x , E_Y et E_Z) représente la constante qui relie la contrainte de traction σ_{ii} (ou compression) et la déformation élastique d'un matériau donné ε_{ii} .
- Le Coefficient de Poisson ν_{ij} décrit la déformation (expansion ou contraction) d'un matériau dans les directions perpendiculaires à la direction d'application de la contrainte.

N.B. Il existe deux types de déformations dans un matériau donné. La première (ε_{ii}) est liée à l'application d'une contrainte mécanique, la seconde (ε_{ii}^{th}) est liée à l'application d'une variation de température. Les équations (Eq. 2.14 et Eq. 2.15) décrivent les déformations totales ($\varepsilon_{ii}^{totale}$) dans un matériau.

$$\varepsilon_{ii}^{totale} = \varepsilon_{ii} + \varepsilon_{ii}^{th} \quad \text{Eq. 2.14}$$

$$\varepsilon_{ii}^{totale} = \frac{\sigma_{ii}}{E_{ii}} + CTE_i \cdot \Delta T \quad \text{avec} \quad CTE_i = \frac{\varepsilon_{ii}^{th}}{\Delta T} \quad \text{Eq. 2.15}$$

Des essais expérimentaux ont été menés au Laboratoire de Mécanique de Paris Saclay (LMPS) dans le cadre d'un projet FARMAN (AICPOS). Ces derniers ont permis de mesurer le module de Young dans la direction z (E_Z), le coefficient de dilatation thermique dans la direction z (CTE_z) et la température de transition vitreuse T_g du mélange mousse-résine. La détermination de E et du CTE dans les directions x et y n'est pas possible expérimentalement du fait que les équipements utilisés ne sont pas adaptés en terme de dimension. Ces paramètres ont été uniquement estimés numériquement par EF.

Dans ce qui suit, nous détaillerons pour chaque paramètre le protocole expérimental ainsi que les résultats de mesures obtenus, puis, nous les confronterons aux résultats obtenus à l'aide de simulations EF.

4.3.1 Coefficient de dilatation thermique *CTE*

4.3.1.1 Mesure expérimentale du *CTE*

➤ Protocole expérimental

Le *CTE* est mesuré expérimentalement en utilisant l'analyseur thermomécanique NETZSCH TMA 402 F1 Hyperion. Ce dernier permet de mesurer les variations dimensionnelles (dilatations) dues à l'application d'une variation de température, d'une contrainte (allant de 0,01 N à 3 N) ou bien les deux au niveau de l'échantillon. Il est composé d'un compartiment mécanique (permettant d'imposer une force), d'un four thermiquement régulé (de -150°C à 1550°C.), d'un porte échantillon, et d'un capteur de position et plusieurs supports d'échantillons (Figure 2.28), chaque support permettant de faire une mesure bien spécifique (expansion, compression, tension ou flexion...), [80].

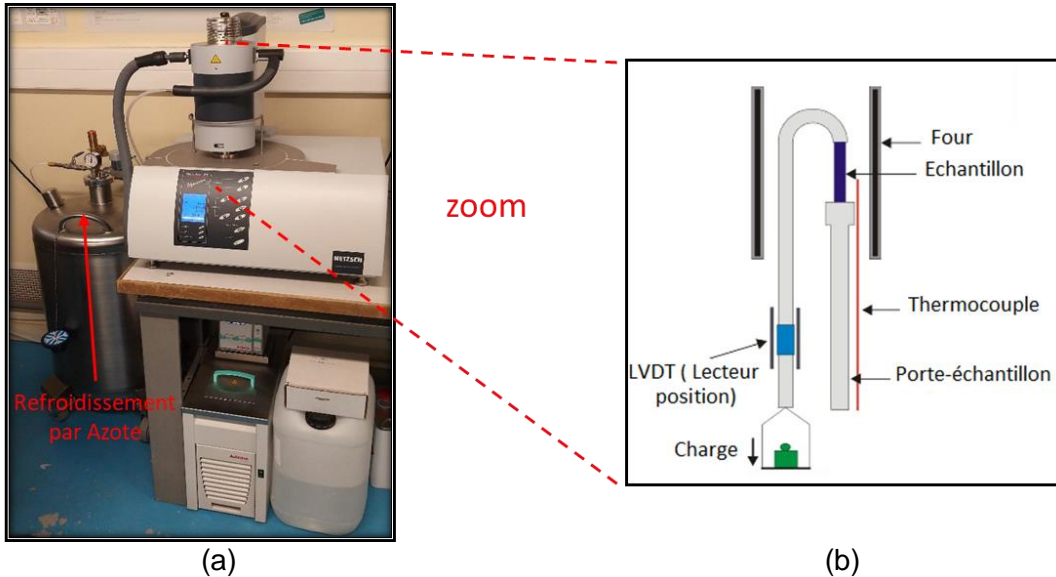


Figure 2.28 a) NETZSCH TMA 402 F1 Hyperion for Thermomechanical Analysis (Laboratoire LMPS), b) Principe des mesures dilatométriques.

L'échantillon est posé à l'intérieur du four, dans une atmosphère sous Argon, où la température mesurée par un thermocouple est contrôlée. Les dilatations (déformations) dans l'échantillon suivant l'axe vertical sont mesurées à l'aide d'un capteur de position. Une force (un chargement) peut être appliquée suivant l'axe vertical, voir la Figure 2.28.

Le protocole de mesure du *CTE* se fait à travers l'application d'une variation de température $\Delta T = T - T_o$ (avec T température de l'échantillon et T_o la température initiale) à l'intérieur du four. Ensuite, les variations de longueur ΔL_{ii}^{th} qui se manifestent au niveau de

l'échantillon dans la direction x_i sont mesurées, avec $\Delta L_{ii}^{th} = L_{ii} - L_{oi}$, ou L_{oi} est l'élongation initiale et L_{ii} l'élongation finale. Durant ce procédé, l'échantillon est soumis à un faible chargement fixe (force fixe) de l'ordre de 0,2 N. Selon l'équation (Eq. 2.16) le rapport entre les déformations ε_{ii}^{th} et la variation de température permet d'aboutir au CTE.

$$CTE_i(T) = \frac{\varepsilon_{ii}^{th}}{\Delta T} \quad \text{où} \quad \varepsilon_{ii}^{th} = \frac{\Delta L_{ii}^{th}}{L_{oi}} \quad \text{Eq. 2.16}$$

➤ **Résultats de mesure du CTE**

Des échantillons spécifiques sont réalisés en pressant uniquement des couches de Prepreg et des mousses métalliques (nickel ou cuivre), en respectant le protocole décrit dans le paragraphe (3.1 du présent chapitre). Les échantillons « mélange mousse-résine » obtenus possèdent des épaisseurs allant de 0,4 à 0,8 mm, et des dimensions latérales de l'ordre 6 mm x 6 mm. La Figure 2.29 illustre un échantillon composé d'un mélange mousse nickel-résine.

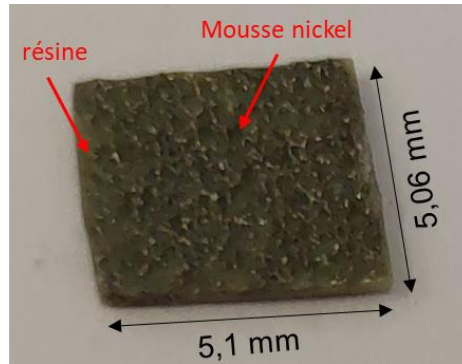


Figure 2.29 Échantillon E2 : mélange mousse nickel-résine, dimensions : 5,06 x 5,1 x 0,8 mm, $X_{Ni} \approx 0,105$).

Pour la mesure du CTE_z dans la direction z (normal à l'échantillon), l'analyseur thermomécanique est programmé de façon à ce que la température du four augmente de 30°C à 200°C avec une vitesse de 5°C.min⁻¹, ensuite, elle diminue de 200°C à - 50°C avec la même vitesse. Les résultats de mesure du CTE_z pour l'échantillon E2 (mélange mousse nickel-résine, dimensions : 5,06 x 5,1 x 0,849 mm, $X_{Ni} \approx 0,105$) sont illustrés dans la Figure 2.30. Ces courbes montrent une évolution linéaire de l'épaisseur de l'échantillon avec la température tant qu'elle reste inférieure à [130-140°C]. Au-delà de cette température, la température de transition vitreuse étant dépassée, elle devient fortement non linéaire, et le CTE selon l'axe z (qui vaut environ 50 ppm.K⁻¹ dans la zone linéaire) augmente jusqu'à 200 ppm.K⁻¹.

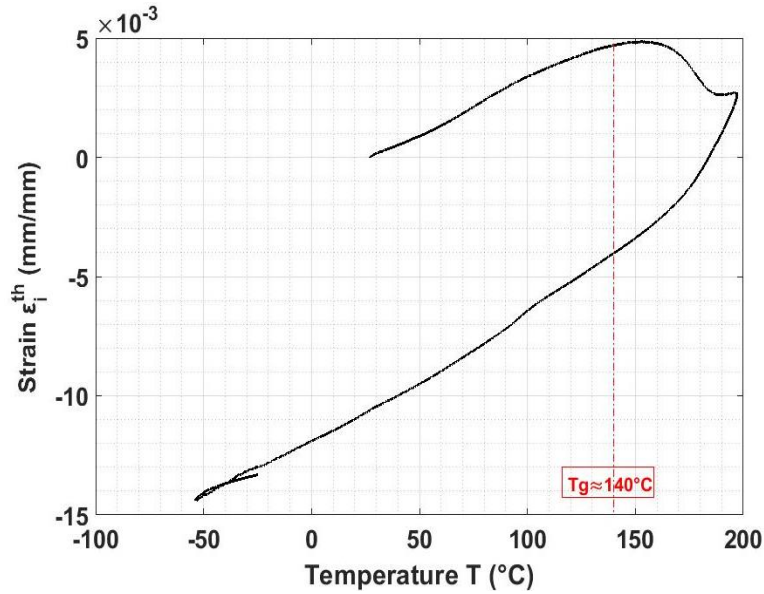


Figure 2.30 Résultats de l'essai dilatométrique pour la mesure du CTE selon l'axe z montrant l'évolution de la dilation de l'échantillon en fonction de la température appliquée, [éch. E2, dimensions : 5,06 x 5,1 x 0,849 mm].

La Figure 2.31 illustre les résultats de mesure du coefficient de dilatation thermique dans la direction z (CTE_z) des différents échantillons (pour des températures inférieures à 130°C). Pour des fractions volumiques X_i comprises entre 0,1 et 0,45 la plage de variation du CTE_z est comprise entre 35 et 55 ppm.K^{-1} que ce soit pour le mélange mousse cuivre-résine ou mousse nickel-résine. Ces valeurs sont comprises entre les CTE des matériaux qui composent les mélanges (entre $CTE_{resin}^{bulk} = 61 \text{ ppm.K}^{-1}$ et $CTE_{Nickel}^{bulk} = 13 \text{ ppm.K}^{-1}$ pour le mélange mousse nickel-résine et entre $CTE_{resin}^{bulk} = 61 \text{ ppm.K}^{-1}$ et $CTE_{Cuivre}^{bulk} = 17 \text{ ppm.K}^{-1}$ pour le mélange mousse cuivre-résine).

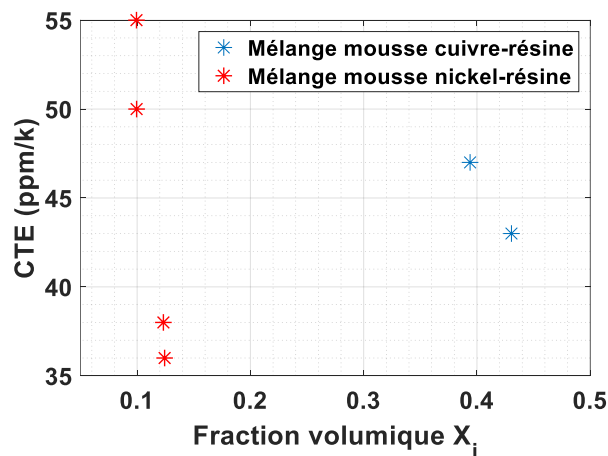


Figure 2.31 Résultats de mesure du coefficient de dilatation thermique CTE_z , pour différents échantillons (température inférieure à 130°C).

Nous avons également observé que lorsque la fraction volumique du mélange augmente (donc la proportion de la mousse dans le mélange augmente), le CTE du mélange diminue, ce qui est logique du fait qu'on se rapproche du CTE du métal considéré.

4.3.1.2 Estimation numérique de du CTE

Les coefficients de dilatation thermique sont obtenus avec la même méthode que celle adoptée dans la partie expérimentale, qui est basée sur l'application de l'équation (Eq. 2.17). L'échantillon est soumis à chargement thermique, avec l'application d'un gradient de température sur l'ensemble du volume. Un calcul thermomécanique par éléments finis estime les valeurs moyennes des déformations mécaniques.

$$CTE_i = \frac{\varepsilon_{ii}^{th}}{dT} , \quad \varepsilon_{ii}^{th} = \frac{\Delta L_{ii}}{L_0} \quad \{i = x, y, z\} \quad \text{Eq. 2.17}$$

Pour éviter le mouvement du solide (mélange mousse-résine) lors de l'application du gradient de température, des contraintes de déplacement sont introduites sur les bords de l'échantillon (conditions aux limites). Par exemple pour la mesure du CTE_y dans la direction y , les conditions aux limites appliquées sont illustrées dans la Figure 2.32. Pour le calcul des autres paramètres (CTE_x et CTE_z), la même méthode a été adoptée, il suffit uniquement de modifier les conditions aux limites.

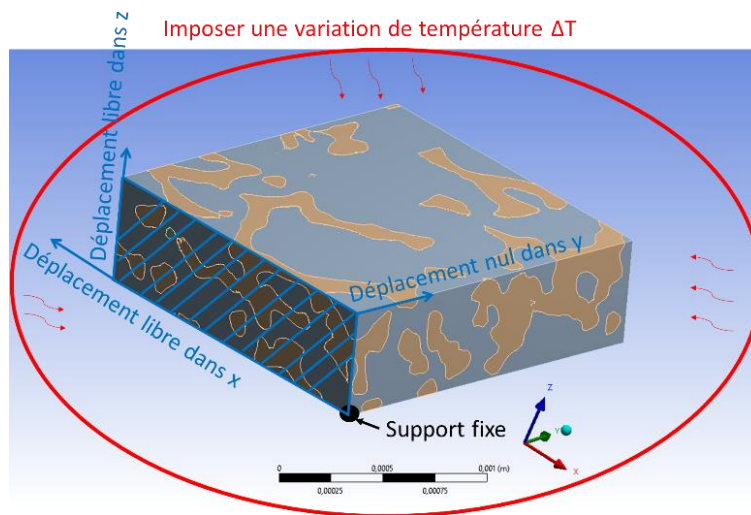


Figure 2.32 Conditions aux limites appliquées pour le calcul du CTE dans la direction y .

Les résultats obtenus sont illustrés dans le Tableau 2-12. Les coefficients de dilatation thermique CTEs obtenus à partir de la caractérisation numérique (dans le cas du mélange mousse nickel-

résine et pour un $X_{Ni} = 0,156$) sont de 47,9 ppm.K⁻¹ selon l'axe z, 35,8 ppm.K⁻¹ selon l'axe x et de 39,9 ppm.K⁻¹ selon l'axe y. Ces résultats sont assez similaires avec ceux obtenus expérimentalement (36-40 ppm.K⁻¹ selon l'axe z et pour un $X_{Ni} = 0,125$). Ils sont également proches du CTE de la résine (61 ppm.K⁻¹), ce qui est logique, du fait que le pourcentage volumique de la résine est considérablement plus élevé par rapport à celui de la mousse dans le mélange.

Tableau 2-12 Résultats des calculs numériques du coefficient de dilatation thermique CTE, pour le mélange mousse nickel résine.

Mélange mousse nickel-résine	CTE (ppm.K ⁻¹)		
	Axe-x	Axe-y	Axe-z
Résultats expérimentaux ($X_{Ni} = 0,125$)	-	-	36 - 40
Résultats numériques ($X_{Ni} = 0,156$)	35,8	39,9	47,9

4.3.2 Module de Young E et coefficient de Poisson ν

4.3.2.1 Mesure expérimentale

➤ Protocole de mesure

Pour mesurer le module de Young E expérimentalement, l'analyseur thermomécanique déjà présenté dans la Figure 2.28 est utilisé. La température du four est fixée à une valeur bien définie, ensuite, un chargement-déchargement en compression (ou en traction) est appliqué à l'échantillon. Les déformations ε_{ii} correspondantes à ces chargements sont mesurées. Le rapport entre la contrainte normale appliquée σ_{ii} et les déformations ε_{ii} permet de calculer le module de Young E_i dans la direction x_{ii} , (voir l'équation Eq. 2.18). La contrainte normale est définie par $\sigma_{ii} = F/S_{ii}$, avec F la force de compression appliquée dans la direction x_{ii} et S_{ii} la surface de l'échantillon.

$$E_i(T) = \frac{\sigma_{ii}}{\varepsilon_{ii}} \quad \text{avec} \quad \varepsilon_{ii} = \frac{\Delta L_{ii}}{L_{oi}} = \frac{L_{ii} - L_{oi}}{L_{oi}} \quad \text{Eq. 2.18}$$

➤ Résultats de mesure

Pour cet essai, des échantillons spécifiques ont été préparés. Ils sont composés d'un mélange mousse (nickel ou cuivre) - résine pressé, avec des épaisseurs allant de 0,4 à 0,8 mm, et des dimensions latérales de l'ordre 6 mm x 6 mm.

Le module d'Young E_z a été calculé pour différentes températures comprises entre 30 et 150°C. Pour chaque température, un essai de chargement-déchargement en compression a été réalisé dans la direction z (normal). La force maximale fournie par l'analyseur thermomécanique étant de 3N, le chargement appliqué lors de ces essais varie de 0,2 N à 3 N. Sur la Figure 2.33 sont représentées les courbes de contraintes-déformations obtenues pour différentes températures pour un mélange mousse nickel-résine (éch. E3, dimensions : 5,89 x 6,22 x 0,79 mm).

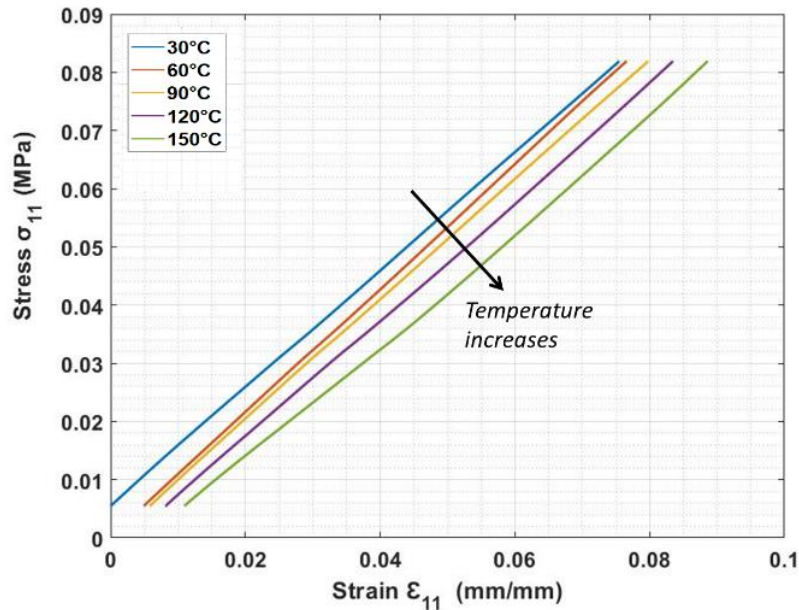


Figure 2.33 Courbes de contrainte-déformation d'un mélange mousse de nickel-résine pour différentes températures (dans l'axe z). Seule l'étape de chargement est représentée pour chaque température avec une contrainte maximale limitée à 0,082 MPa, éch. E3, dimensions 5,89 x 6,22 x 0,79 mm, [81].

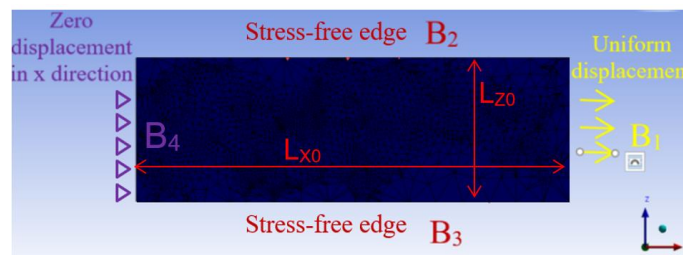
On peut remarquer que la pente des courbes contrainte-déformation est presque la même quelle que soit la température, ce qui traduit un module d'Young quasi indépendant de la température. La valeur moyenne de E_z retrouvée est de l'ordre de 1,5 MPa, ces valeurs restent relativement très faibles par rapport aux modules de Young des matériaux qui constituent le mélange ($E_{\text{Nickel}} = 204 \text{ GPa}$ et $E_{\text{résine}} = 3,36 \text{ GPa}$).

La difficulté rencontrée lors de l'essai expérimental est l'utilisation d'échantillons (mélange mousse-résine) qui possèdent de faibles épaisseurs dans la direction z (quelques 100ene de micromètres) avec des surfaces de contact hétérogènes non-lisses constituées de deux matériaux différents (à la fois de résine et de métal de la mousse) et sur lesquels on vient mesurer les déformations. Ces dernières peuvent donc être erronées et ne reflètent pas la déformation moyenne du composite. Par conséquent, il est difficile de conclure sur les résultats

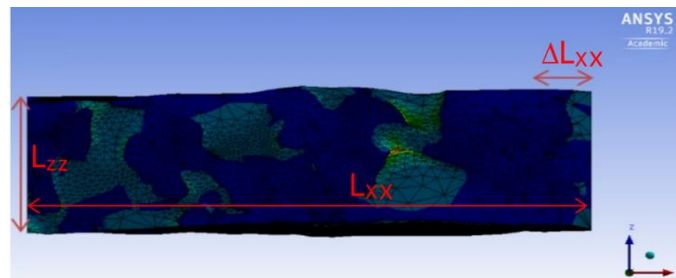
expérimentaux. D'autres essais sont prévus pour remédier à ce problème, à savoir un essai mécanique en flexion

4.3.2.2 Estimation numérique

Le module de Young E_i est identifié grâce à une simulation d'un essai de traction effectué dans les directions (x, y et z). La Figure 2.34 indique les conditions aux limites appliquées pour le calcul du module de Young E_x dans la direction x. Comme chargement, un déplacement uniforme est imposé sur le bord B_1 (dans la direction x). En ce qui concerne le bord B_4 le déplacement est restreint dans la direction x, les déplacements des bords B_2 et B_3 sont libres.



(a)



(b)

Figure 2.34 (a) Conditions aux limites appliquées pour le calcul du module d'Young E_x , (b) état final du mélange après un essai de traction dans la direction x, [81].

Le module de Young correspond à la pente de la partie linéaire de la courbe (contraintes moyennes $\bar{\sigma}_{xx}$ - déformations moyennes $\bar{\epsilon}_{xx}$), voir l'équation (Eq. 2.19), tandis que le coefficient de Poisson ν_{xz} représente le rapport entre la déformation mesurée dans la direction z (ϵ_{zz} qui est perpendiculaire à la contrainte σ_{xx}) et la déformation mesurée dans la direction x (ϵ_{xx}), voir l'équation (Eq. 2.20). Il en est de même pour le coefficient ν_{xy} , qui est obtenu en calculant le rapport de la déformation mesurée dans la direction y (ϵ_{yy}) sur la déformation mesurée dans la direction x (ϵ_{xx}), voir l'équation (Eq. 2.21). Les déformations moyennes ΔL_{ii} sont estimées à partir

de la moyenne pondérée de la déformations des éléments de maillage sur une surface donnée et dans une direction donnée.

$$E_x = \frac{\bar{\sigma}_{xx}}{\bar{\varepsilon}_{xx}} \quad \text{avec} \quad \bar{\varepsilon}_{xx} = \frac{\Delta L_{XX}}{L_{X0}} = \frac{\overline{L_{XX}} - L_{X0}}{L_{X0}} \quad \text{Eq. 2.19}$$

$$v_{xz} = \frac{\bar{\varepsilon}_{zz}}{\bar{\varepsilon}_{xx}} \quad \text{avec} \quad \bar{\varepsilon}_{zz} = \frac{\overline{L_{ZZ}} - L_{Z0}}{L_{Z0}} \quad \text{Eq. 2.20}$$

$$v_{xy} = \frac{\bar{\varepsilon}_{yy}}{\bar{\varepsilon}_{xx}} \quad \text{avec} \quad \bar{\varepsilon}_{yy} = \frac{\overline{L_{YY}} - L_{Y0}}{L_{Y0}} \quad \text{Eq. 2.21}$$

Avec L_{i0} l'élongation initiale et L_{ii} l'élongation finale dans la direction i , $\{i = x, y, z\}$.

La même méthode a été adoptée pour le calcul des autres paramètres (E_y, E_z et v_{yz}). Il suffit uniquement de modifier les conditions aux limites, en imposant des déplacements dans les directions y et z respectivement. Les résultats obtenus sont illustrés dans le Tableau 2-13.

Tableau 2-13 Résultats des calculs numérique du Module de Young E et du coefficient de poisson, pour le mélange mousse nickel-résine, $X_{Ni} = 0,156$.

Matériaux	Module de Young E			Coefficient de Poisson		
	E_x	E_y	E_z	ν_{xy}	ν_{yz}	ν_{zx}
Mélange mousse nickel-résine [Résultats expérimentaux]	-	-	1,5 MPa	-	-	-
Mélange mousse nickel-résine [Résultats numériques]	48,2 GPa	51,9 GPa	33,8 GPa	0,31	0,33	0,31
Nickel	204 GPa			0,31		
Résine	3,36 GPa			0,4		

Les résultats de mesure, comme indiqué précédemment sont clairement erronés. Les résultats obtenus par la simulation sont bien plus cohérents en référence à la loi des mélanges pour le module de Young ($E_{résine} = 3,36 \text{ GPa} < E_{mélange} = 33,8 \text{ GPa} < E_{Nickel} = 204 \text{ GPa}$), [82].

4.3.3 Température de transition vitreuse T_g

4.3.3.1 Protocole expérimental

La calorimétrie à balayage différentiel est une méthode d'analyse thermique qui permet d'étudier le comportement des matériaux polymères lorsque ces derniers sont en cours d'échauffement. Elle est basée sur le calcul de l'échange de chaleur entre l'échantillon à analyser (récipient

témoin) et un récipient de référence. Ces récipients sont placés à l'intérieur du four et l'évolution de la température dans chaque récipient est suivie à l'aide de thermocouples (Figure 2.35-b). La différence de température entre ces deux récipients est convertie en un flux de chaleur. L'analyse de ce dernier permet à la fois de déterminer la température de transition vitreuse T_g et la température de fusion T_f (suite aux transitions de phases au niveau des matériaux), [83].

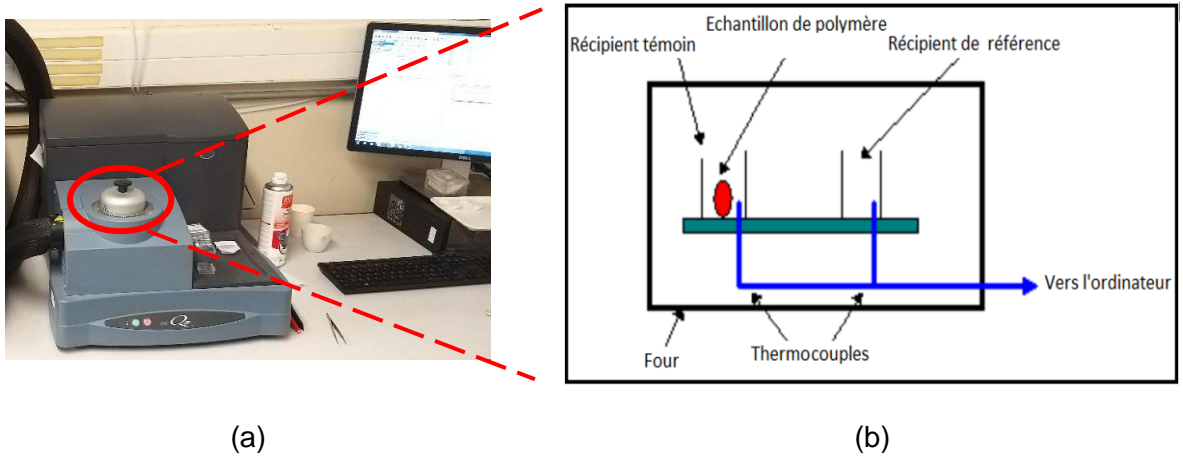


Figure 2.35 a) DSC- Q20 TA Instruments (Laboratoire LMT), b) Principe de mesure.

4.3.3.2 Résultats de mesure de la T_g

Les échantillons à analyser doivent avoir des dimensions latérales inférieures à 2 mm x 2 mm. Cela afin de pouvoir les insérer à l'intérieur du récipient témoin. Plusieurs échantillons ont été préparés, à savoir : de l'époxy FR4 laminé et des mélanges mousse (nickel ou cuivre) - résine. Durant le test, la température du four a été configurée comme suit :

- Accroissement de la température de 25 °C à 190°C avec une pente de 10°C/min.
- Diminution de la température de 190 °C à 25°C avec une pente de -10°C/min.

La Figure 2.36 illustre l'évolution du flux de chaleur massique en fonction de la température à l'intérieur du DSC de deux échantillons testés. Un premier réalisé sur l'époxy FR4 laminé, et un deuxième mené sur un mélange mousse nickel-résine. Les résultats obtenus indiquent que dans le cas de l'époxy FR4 laminé, une inclinaison apparaît au niveau de la courbe, à la température de 130°C (Figure 2.36-a), cela se traduit par un changement de phase dans le solide.

Dans le cas du mélange mousse-résine aucun changement de phase n'a été constaté (Figure 2.36-b). En effet, la résine qui le compose est issue des couches de Prepreg (R-1650V/7629, section 2.2 du présent chapitre). Ces couches possèdent une T_g équivalente (fibre de

verre + résine) de 173°C. Dans un tel mélange, la résine possède une Tg plus élevée que celles des fibres de verre.

En conséquence, le mélange mousse-résine peut opérer à des températures allant jusqu'à au moins 190°C. Cependant, l'utilisation de l'époxy FR4 laminé limite la température d'opération de notre assemblage à 130°C de par la Tg du laminé FR4 choisi (ABC.16).

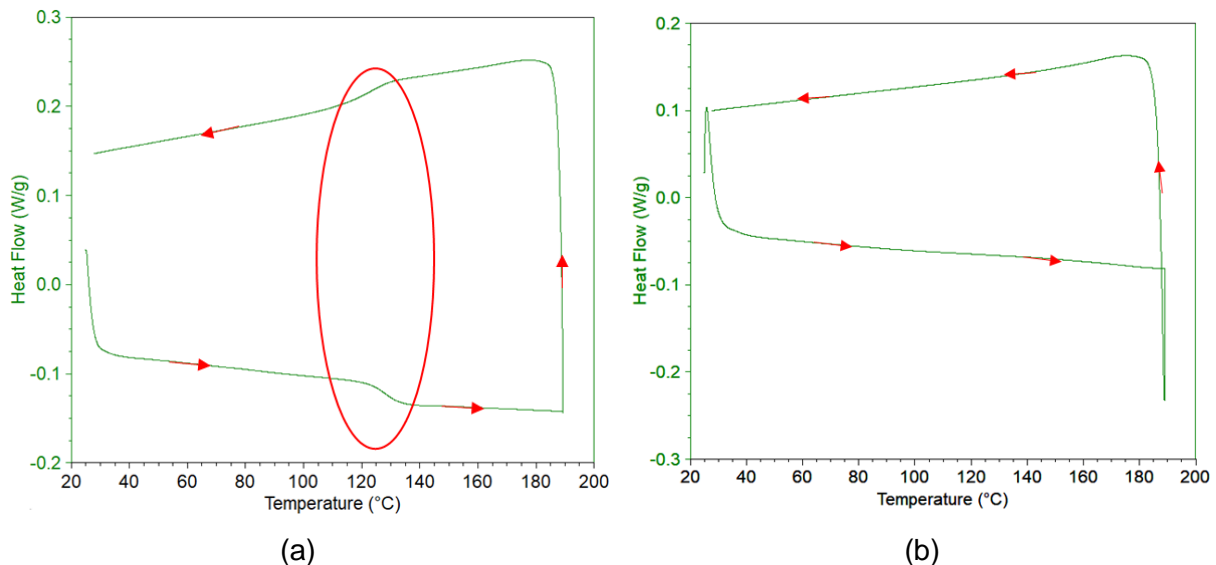


Figure 2.36 Mesures DSC, détermination de la température de transition vitreuse Tg : (a) pour l'époxy FR4, (b) pour le mélange mousse nickel-résine.

4.4 Caractérisation électrique

Afin d'évaluer les performances électriques des assemblages *PCB* avec prise de contact par le mélange mousse-résine (*PCB#1* décrit précédemment dans la section 3), les prototypes intégrant des diodes ABB 5SLY12M1700 ont été caractérisés électriquement. L'objectif premier de cette caractérisation est de valider le bon fonctionnement électrique des assemblages proposés. Un deuxième objectif visé consiste à trouver le bon choix de mousse à utiliser permettant d'avoir le minimum de pertes électriques (la plus faible résistance possible).

4.4.1 Caractéristiques statiques directes

Les caractéristiques statiques directes des échantillons sont obtenues à l'aide d'un traceur de courbes Tektronix 371, à travers une mesure 4 fils. La résistance électrique à l'état passant du package représente la pente de la courbe $I_F = f(V_F)$ pour un courant donné, dans notre cas la pente est calculée pour un courant de 40 A.

Pour cette étude de caractérisation, les véhicules de test suivants sont réalisés :

- Quatre assemblages intégrant des diodes ABB avec des mousses métalliques pressées en nickel sur les faces avant et arrière ($Ni_{\text{foam}}/Ni_{\text{foam}}$), voir la Figure 2.37-a.
- Quatre assemblages intégrant des diodes ABB avec des mousses métalliques pressées en cuivre sur les faces avant et arrière ($Cu_{\text{foam}}/Cu_{\text{foam}}$), voir la Figure 2.37-a.

Les performances électriques de ces assemblages sont également comparées avec des travaux de caractérisation d'un assemblage présenté dans [45], dans lequel une mousse métallique pressée en nickel a été utilisée sur la face avant de la même diode (ABB 5SLY12M1700) et une brasure sur la face arrière. Les tracés des caractéristiques statiques directs $I_F = f(V_F)$ des différents échantillons sont illustrés sur la Figure 2.37-b. Pour chaque type de véhicule de test, la résistance électrique est calculée, ensuite la valeur moyenne est donnée par le Tableau 2-14.

D'après les résultats présentés dans le Tableau 2-14, la résistance électrique à l'état passant mesurée sur les différents types de véhicules de test est comprise entre 9 et 10 m Ω . La valeur de la résistance interne de la diode ABB (donnée par le constructeur) est de 4,8 m Ω . La résistance des différentes connectiques dans l'assemblage représente donc environ 50 % de la résistance totale, ce qui est extrêmement élevé.

Paradoxalement, malgré une résistivité électrique du nickel supérieure à celle du cuivre ($17 \cdot 10^{-9}$ $\Omega \cdot m$ pour le cuivre contre $87 \cdot 10^{-9}$ $\Omega \cdot m$ pour le nickel), les assemblages utilisant de la mousse en nickel sur les faces avant et arrière possèdent une résistance plus faible comparée à celle obtenue dans le cas des assemblages utilisant de la mousse en cuivre. Le problème n'est pas lié à la mousse, mais probablement à la nature des contacts entre la mousse et la puce.

Cependant, l'utilisation de mousse métallique à la place de la brasure sur la face arrière ne modifie pas énormément la valeur de la résistance électrique de l'assemblage du PCB.

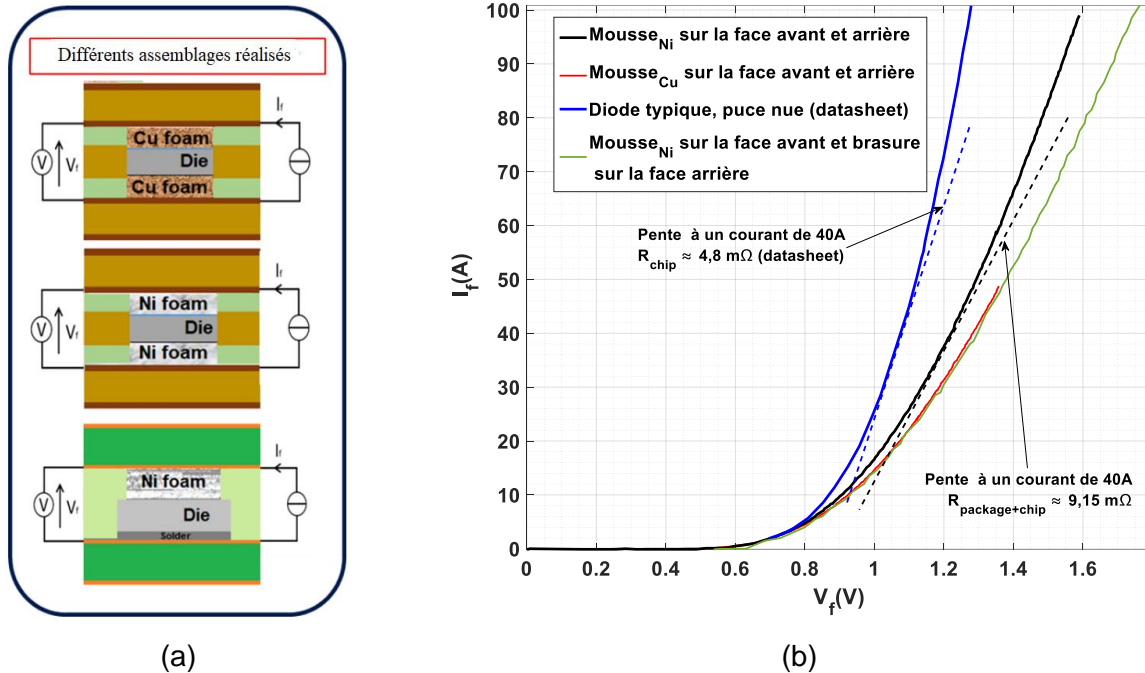


Figure 2.37 a) Les différents assemblages réalisés pour la caractérisation électrique, b) Caractéristiques statiques directes $I_F = f(V_F)$ des véhicules de test intégrant des diodes ABB en Si.

Tableau 2-14 Résistances électriques à l'état passant des assemblages PCB, (calculées pour un courant de 40 A).

	Puce ABB (data sheet)	Echantillon avec mousse Ni _{foam}	Echantillon avec mousse Cu _{foam}	Echantillon avec mousse Ni _{foam} et brasure
Résistance R_s (mΩ)	4,8	9,15	10,02	10,09

4.4.2 Caractérisation des contacts électriques dans l'assemblages PCB

Une étude de caractérisation des contacts électriques pouvant exister dans les assemblages PCB a été réalisée. Les contacts électriques concernés par cette étude sont :

- Le contact entre la mousse métallique et la face avant de la diode ABB (terminaison aluminium).
- Le contact entre la mousse métallique et la face arrière de la diode ABB (terminaison Ni/Ag).

Pour l'étude des contacts mentionnés ci-dessus une solution simple a été utilisée, elle consiste à réaliser des véhicules de test un peu particuliers, dans lesquels la puce est remplacée par une pièce métallique qui possède les mêmes dimensions que la diode ABB. Deux types de métaux ont été utilisés :

- De l'aluminium qui correspond à la métallisation avant de la diode
- De l'aluminium revêtu avec du nickel, qui correspond à la métallisation arrière de la diode.
La couche de revêtement doit être la plus fine possible, afin de ne pas modifier la résistance globale de l'échantillon.

La résistance mesurée R_S dans le cas de ces assemblages particuliers représente la somme de : la résistance du métal R_M , la résistance des mousses R_F , la résistance des différents contacts entre mousse et métal $R_{C(Mousse-Metal)}$ et la résistance de contact entre la mousse et le cuivre du PCB $R_{C(Mousse-Cu)}$, tel qu'indiqué dans l'équation (Eq. 2.22) et la Figure 2.38.

$$R_S = 2 \times R_{C(Mousse-Cu)} + 2 \times R_F + 2 \times R_{C(Mousse-Metal)} + R_M \quad \text{Eq. 2.22}$$

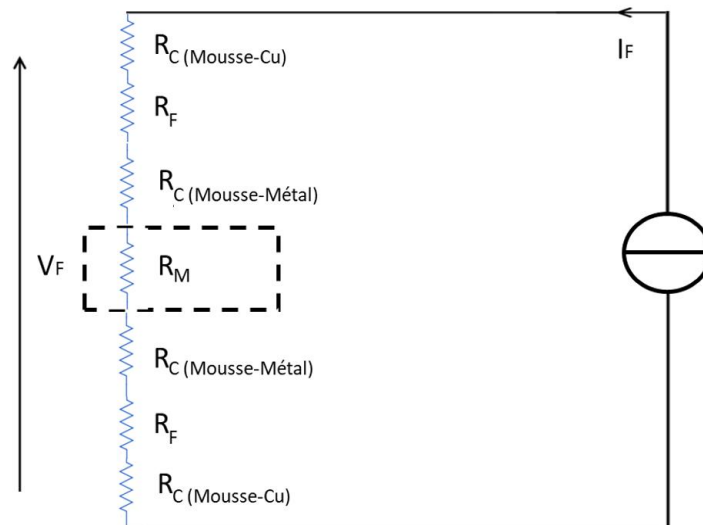


Figure 2.38 Différentes résistances dans l'assemblage PCB qui intègre un métal.

Pour chaque type de métal (aluminium ou aluminium nickelé) trois assemblages PCB sont réalisés en utilisant deux types de mousses différentes :

- Métal en aluminium + mousses en cuivre sur les deux faces, Figure 2.39-a.
- Métal en aluminium + mousses en nickel sur les deux faces, Figure 2.39-b.
- Métal en aluminium revêtu de nickel + mousse cuivre sur les deux faces, Figure 2.39-c.
- Métal en aluminium revêtu de nickel + mousse nickel sur les deux faces, Figure 2.39-d.

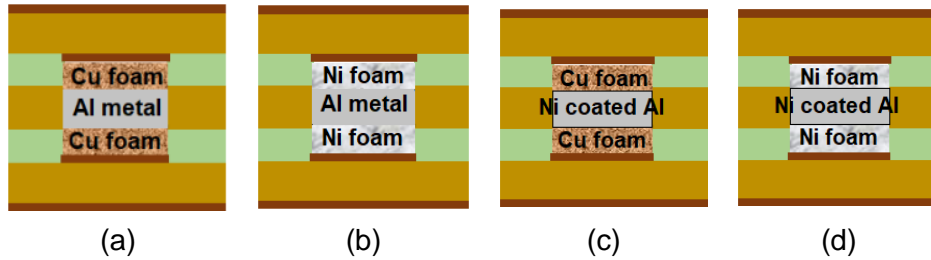


Figure 2.39 Les différents assemblages réalisés pour la caractérisation électrique des contacts. Contacts à étudier : (a) $\text{Cu}_{\text{foam}}/\text{Al}_{\text{métal}}$, (b) $\text{Ni}_{\text{foam}}/\text{Al}_{\text{métal}}$, (c) $\text{Cu}_{\text{foam}}/\text{Ni}_{\text{métal}}$, (d) $\text{Ni}_{\text{foam}}/\text{Ni}_{\text{métal}}$

La Figure 2.40 montre la caractéristique statique en direct $I_f=f(V_f)$ des différents véhicules de test. Les résistances électriques moyennes obtenues sont résumées dans le Tableau 2-15. Elles montrent l'existence d'une certaine disparité même pour des assemblages identiques, cela est dû au nombre de points de contacts qui changent d'un échantillon à l'autre (géométrie aléatoire de la mousse).

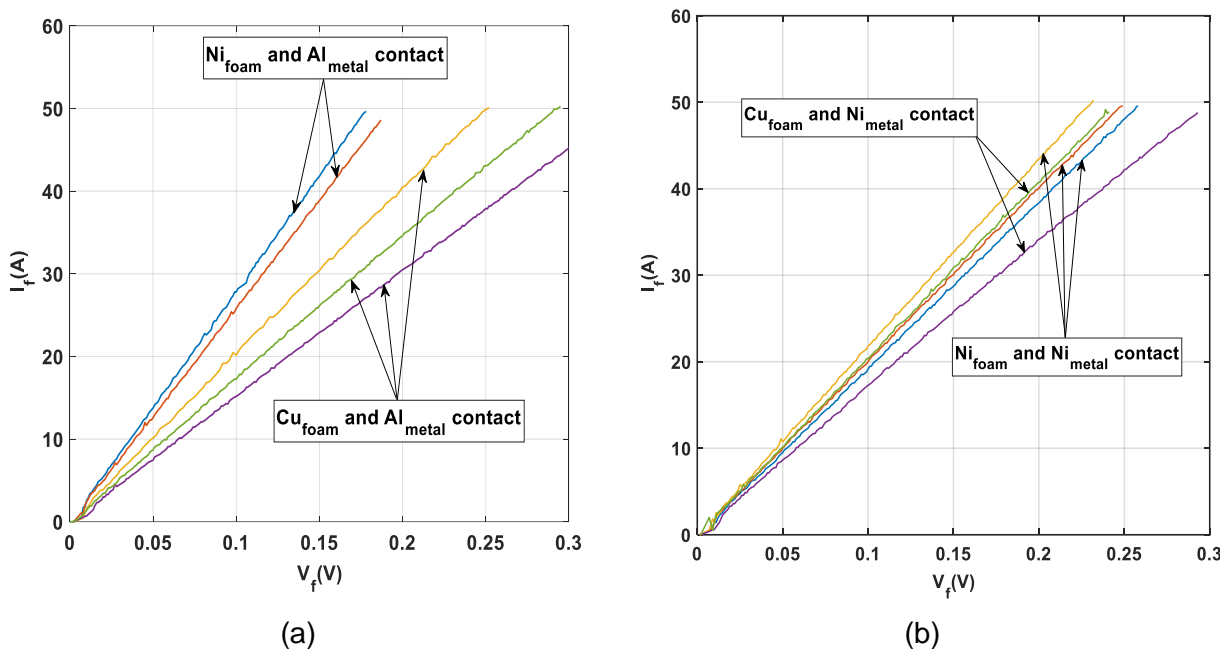


Figure 2.40 Caractéristiques statiques directs des assemblages utilisant un métal à la place de la diode, a) contacts $\text{Cu}_{\text{foam}}-\text{Al}_{\text{métal}}$ et $\text{Ni}_{\text{foam}}-\text{Al}_{\text{métal}}$, b) contacts $\text{Ni}_{\text{foam}}-\text{Ni}_{\text{métal}}$ et $\text{Cu}_{\text{foam}}-\text{Ni}_{\text{métal}}$, [65].

Ces résultats indiquent que le contact $\text{Cu}_{\text{foam}}/\text{Al}_{\text{métal}}$ possède une résistance électrique plus élevée (environ 1,5 fois) par rapport au contact $\text{Ni}_{\text{foam}}/\text{Al}_{\text{métal}}$ (voir Figure 2.40-a). Les résistances électriques mesurées lors de l'utilisation de la mousse en cuivre ou nickel avec un métal d'aluminium nickelée ($\text{Ni}_{\text{métal}}$) sont similaires (voir Figure 2.40-b). Les résultats obtenus montrent une certaine disparité pour le même type d'échantillon, cela est dû au nombre de points de contacts qui changent en fonction de la mousse (géométrie aléatoire des mousses).

Les puces possédant une métallisation sur la face supérieure et du nickel sur la face inférieure, les résultats précédents permettent d'établir quelques règles de conception :

- L'utilisation d'une mousse en nickel sur la face avant de la puce permet de réduire les pertes électriques.
- Au niveau de la face arrière, la nature de la mousse n'influencera que très modérément la résistance électrique de l'assemblage.

Tableau 2-15 Résistances électriques obtenues pour les différents assemblages (calculée pour un courant de 40 A).

Package	Resistance (mΩ/cm ²)	
Top side of the die (Aluminum metal)	Contact Ni - Al	2,18
	Contact Cu - Al	2,84 to 3,55
Bottom side of the die (Nickel metal)	Contact Ni - Ni	2,72
	Contact Cu - Ni	2,67 to 3,25

5 D'autres alternatives à la mousse métallique ?

Nous avons cherché une alternative aux mousses métalliques. En effet, le but consiste à trouver des matériaux ayant des propriétés électriques, thermiques et mécaniques plus performantes. Dans un premier temps, nous avons testé un matériau conducteur qui ne présente pas de porosité, il est constitué d'un caoutchouc en Polyoléfin avec des vias revêtu par du nickel, (Figure 2.41-a). Nous avons testé cette nouvelle mousse sur notre procédé d'intégration, mais malheureusement, elle ne supportait pas la température élevée de la presse (Figure 2.41-b). Nous avons testé un deuxième matériau, une laine extra-fine en aluminium, avec des fibres de diamètre 30 µm et une densité volumique de 2,6 g.cm⁻³,(Figure 2.41-c).

Nous avons réalisé un assemblage PCB intégrant une diode, dans lequel nous avons utilisé cette laine pour assurer les contacts supérieurs et inférieurs, mais malheureusement, nous avons obtenu une résistance électrique à l'état passant très élevée, en effet lors du pressage les fibres de cette laine ont tendance à se disperser. Pour remédier à ce problème, nous avons essayé de réaliser un assemblage (PCB#3) hybride ou nous avons utilisé une mousse classique (en cuivre) sur la face arrière de l'assemblage et une laine sur la face avant, (Figure 2.41-d). Cette configuration a permis d'avoir les mêmes propriétés électriques que celles observées sur un assemblage PCB#1 (Figure 2.41-e).



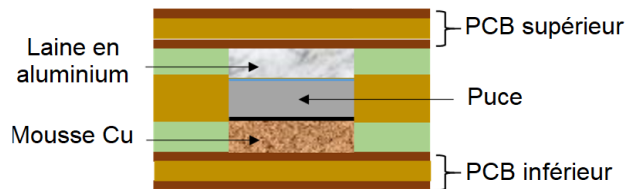
(a)



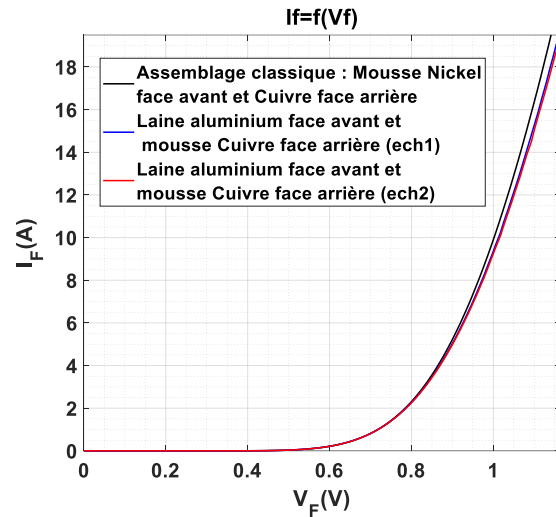
(b)



(c)



(d)



(e)

Figure 2.41 (a) Mousse métallique [TROS-0.7 Series], (b) Mousse [TROS-0.7 Series] après procédé de pressage, (c) Laine d'aluminium EXTRA FINE [TEKKSTEE], Procédé d'intégration (PCB#3) utilisant de la laine sur la face avant et du nickel sur la face arrière, (e) Caractéristiques statiques directs $I_F = f(V_F)$ des véhicules de test intégrant des diodes Infineon.

6 Conclusion

Dans ce chapitre, une nouvelle technologie d'intégration PCB a été proposée. Elle est basée sur l'intégration de puces de puissance au cœur du PCB en utilisant des mousses métalliques pressées sur les deux faces de la puce (assemblage sans brasure et sans les fils de bonding). L'avantage de ce nouveau procédé est sa simplicité de réalisation et son faible coût. La réalisation d'un tel assemblage diffère très peu de la construction d'un PCB multicouche. Cependant, les Prepreg doivent être travaillés en amont du pressage pour insérer des éléments supplémentaires comme les mousses ou les puces. De ce fait, l'industrialisation est envisageable. Néanmoins, les tolérances à apporter dans les reprises de contacts de grilles nécessiteront un alignement et une précision d'usinage des Prepreg et des mousses non encore maîtrisés. Cette technologie ne nécessite pas de procédé fortement différents des ceux utilisés aujourd'hui pour les PCB. De

plus, ce procédé réduit le nombre d'étapes de positionnement et d'interconnexions des puces. Les coûts devraient donc être proches de ceux d'une réalisation actuelle.

Deux types d'assemblage ont été proposés, un premier type (PCB#1) où le contact électrique est assuré par un mélange mousse-résine et un deuxième type (PCB#2 sans imprégnation de la résine dans la mousse), dans lequel le contact électrique est assuré uniquement par une mousse métallique. Des parois en résine ont ainsi été ajoutées autour du composant actif, stoppant l'imprégnation de la résine dans la mousse.

Les couches de Prepreg utilisées lors du procédé de fabrication sont composées d'un mélange de fibre de verre et de résine époxy, cette dernière présente une certaine viscosité lorsqu'elle est exposée à une température élevée et s'imprègne dans la mousse métallique. Il découle de cette imprégnation l'apparition d'un mélange hétérogène (mousse-résine), ce dernier assurant les contacts électriques et thermiques entre le composant actif et les couches de PCB. Les propriétés thermomécaniques de ce mélange étant méconnues, il a été nécessaire de caractériser (thermiquement, électriquement et mécaniquement) ces matériaux.

Dans un premier temps, nous avons cherché à caractériser expérimentalement les propriétés physiques de l'assemblage PCB#1 (avec imprégnation de résine). En effet, une grande importance a été accordée à la caractérisation du mélange mousse-résine qui assure le contact électrique. Compte tenu des difficultés pratiques liées à la réalisation des essais expérimentaux, nous avons essayé de caractériser numériquement ce mélange, avec objectif de trouver un modèle équivalent avec des paramètres effectifs qui le définissent. En effet, dans la mesure où une partie des travaux de thèse sont dédiés à l'étude numérique de la fiabilité des assemblages PCB (calcul de contraintes thermomécaniques, détermination des zones les plus contraintes ou les plus susceptibles de délamination ou fissuration...), nous souhaitons pouvoir renseigner les caractéristiques thermomécaniques du mélange mousse résine ou de la mousse dans l'outil de simulation utilisé.

Les résultats de caractérisation thermique ont montré que les mélanges mousse-résine possèdent une mauvaise conductivité thermique comparée à celle des joints de brasure et de frittage d'argent. Cela est dû au fait que la proportion des points de contacts (le métal de la mousse) au niveau des interfaces ne dépasse pas les 1% de la surface totale (99 % du contact est assuré par de la résine, cette dernière possède une très faible conductivité thermique de $0,5 \text{ W.m}^{-1}.\text{K}^{-1}$).

Une disparité a été constatée entre les résultats de caractérisation expérimentale et numérique pour certains paramètres thermiques et mécaniques, à savoir le module de Young. Pour remédier à ce problème, nous avons prévu, comme perspective des travaux, de réaliser plusieurs tests expérimentaux afin de tester les performances des dispositifs de mesure utilisés et de valider ou non les résultats de la caractérisation expérimentale.

Les travaux de caractérisation électriques ont montré que pour avoir le moins de pertes électriques, le contact de la face avant de l'assemblage doit être assuré par une mousse en nickel. En ce qui concerne la face arrière généralement nickelée, le métal de la mousse (nickel ou cuivre) n'a qu'une influence modérée sur la résistance de contact.

D'après les travaux de caractérisation thermique, l'utilisation de la mousse en cuivre sur les deux faces de la puce permet d'assurer un meilleur refroidissement. Pour privilégier l'aspect électrique et thermique une mousse en nickel a été utilisée sur la face avant de l'assemblage et une mousse en cuivre sur la face arrière. Cette configuration sera utilisée dans la suite des travaux (étude de fiabilité). Le prochain chapitre sera consacré à des études de fiabilité, plus précisément à du vieillissement accéléré, ou les assemblages proposés dans le chapitre 2 seront soumis à des essais de cyclages thermiques passifs.

Chapitre 3 :

Cyclage thermique passif

CHAPITRE 3 Cyclage thermique passif

1 Introduction

Dans ce présent chapitre, nous nous sommes intéressés à l'étude du comportement des assemblages *PCB* (proposés dans le chapitre 2) vis-à-vis de contraintes de vieillissement sous cyclages thermiques passifs. L'objectif est de mettre en évidence les mécanismes de défaillances et de chercher à estimer la durée de vie des assemblages réalisés. À cet effet, des essais de vieillissements accélérés ont été menés selon les spécifications des normes *PCB*.

À l'inverse des modules de puissance classiques, les assemblages *PCB* présentés dans le chapitre 2 s'affranchissent des fils de bonding en face avant et des brasures en face arrière. Ils sont remplacés par des contacts à base de mousse métallique. De ce fait, les zones de fragilités habituelles d'un module de puissance (fissuration de la brasure, levée des pieds de bonding...) sont éliminées. Nous nous proposons donc d'analyser le comportement des mousses métalliques pressées qui les remplacent afin d'étudier de façon plus globale la tenue du dispositif intégrant la puce, le *PCB* et la mousse métallique.

Dans un premier temps, des essais de cyclage permettront de vérifier que ces assemblages respectent bien les normes usuelles appliquées aux *PCBs* et dans un second temps, de révéler les modes de dégradations susceptibles d'apparaître. Les prochains paragraphes détaillent les différents profils de cyclage thermique passif utilisés durant cette étude de vieillissement. Ensuite, nous décrivons la méthodologie retenue pour le suivi du vieillissement et l'évolution des dégradations au niveau des échantillons. Par la suite, les différentes campagnes de vieillissements menées ainsi que les résultats d'analyses obtenus après vieillissement seront décrits.

Finalement, nous présenterons des travaux de modélisation numérique réalisés sur les assemblages *PCB* (modèle numérique 2D - logiciel de résolution par éléments finis Ansys® - Workbench). L'objectif de ces simulations est de mettre en évidence les effets de la variation de la température sur ces assemblages et d'analyser qualitativement les contraintes thermomécaniques causées par le cyclage thermique passif.

2 Méthodologie de vieillissement

2.1 Définition des profils thermiques

Le choix du profil thermique à utiliser dépend essentiellement des applications auxquelles les composants de puissance sont destinés à opérer. Les matériaux qui constituent les DUT¹² ont également un impact sur le choix des profils. Les contraintes environnementales choisies sont présentes dans le domaine de l'automobile et dans les dispositifs sensibles (systèmes électroniques médicaux et applications militaires), où des variations de température, pouvant aller de - 40°C jusqu'à 120°C, peuvent apparaître dans les conditions les plus défavorables avec une vitesse de variation de la température proche de 10°C.min⁻¹, [7] et [84].

Durant l'élaboration des profils thermiques deux catégories de normes de vieillissement ont donc été prises en compte. La première est liée à l'utilisation des circuits imprimés *PCBs* (IPC-TM-650). La deuxième couvre l'utilisation de composants et des matériaux d'interconnexion (JESD22-A104E, MIL-STD-883E). En effet, l'assemblage *PCB* dont la durée de vie est étudiée est composé à la fois de couches *PCBs* et de matériaux d'interconnexion (mélange mousse résine). Le Tableau 3-1 décrit les conditions de test imposées par ces normes de cyclage thermique passif.

Tableau 3-1 Conditions de test imposées par les normes pour le cyclage thermique passif, IPC-TM-650 et JESD22-A104E.

Conditions de test	Normes	
	<i>PCBs</i> : IPC-TM-650, [85]	Composants et matériaux d'interconnexion : JESD22-A104E, [86]
Température maximale T°max et minimale T°min	<ul style="list-style-type: none"> ➤ T°max : Sous contrainte du Tg (T°max =Tg - 10°C), minimum 125°C ➤ T°min : - 40°C, - 55°C et - 65°C 	B : -55°C à + 125°C G : -40°C à + 125°C R : -25°C à + 125°C
Durée des paliers aux températures extrêmes	15 minutes	M ₁ : 1 minutes, M ₂ :5 minutes M ₃ :10 minutes, M ₄ :15 minutes
Nombre de cycles par heure	A calculer selon les autres paramètres	N ₁ : 2 – 3 (pour B) N ₂ : 1– 2 (pour G) N ₃ : 1 – 2 (pour R)
Vitesse de la pente	Au moins 10°C.min ⁻¹	N'est pas critique pour la plupart des tests de composants, à l'exception des interconnexions. Typ :15°C.min ⁻¹
Critère de défaillance	Pourcentage de dégradation de la résistance électrique des pistes gravées sur le circuit	Limites paramétriques ou fonctionnelles, et endommagement mécanique.

¹² DUT (dispositif sous test) : Assemblage *PCB* à base de mousses métalliques pressées.

Compte tenu de la composition hétérogène de notre assemblage *PCB*, les paramètres de test des normes citées ci-dessus ont été adaptés. Les deux profils thermiques retenus sont définis ci-dessous :

- (Profil#1) : impose une température variant de -25°C à 125°C , avec une vitesse de variation d'environ $15^{\circ}\text{C}\cdot\text{min}^{-1}$. La durée du palier aux températures extrêmes est de 5 minutes, (voir la Figure 3.1-a).
- (Profil#2) : les échantillons sont vieillis dans une plage de température variant de -25°C à 125°C , avec une vitesse de variation d'environ $3^{\circ}\text{C}\cdot\text{min}^{-1}$. La durée du palier aux températures extrêmes est de 20 minutes. (voir la Figure 3.1-b).

Ces deux profils possèdent la même plage de température à l'exception de la vitesse de variation de la température et la durée du palier.

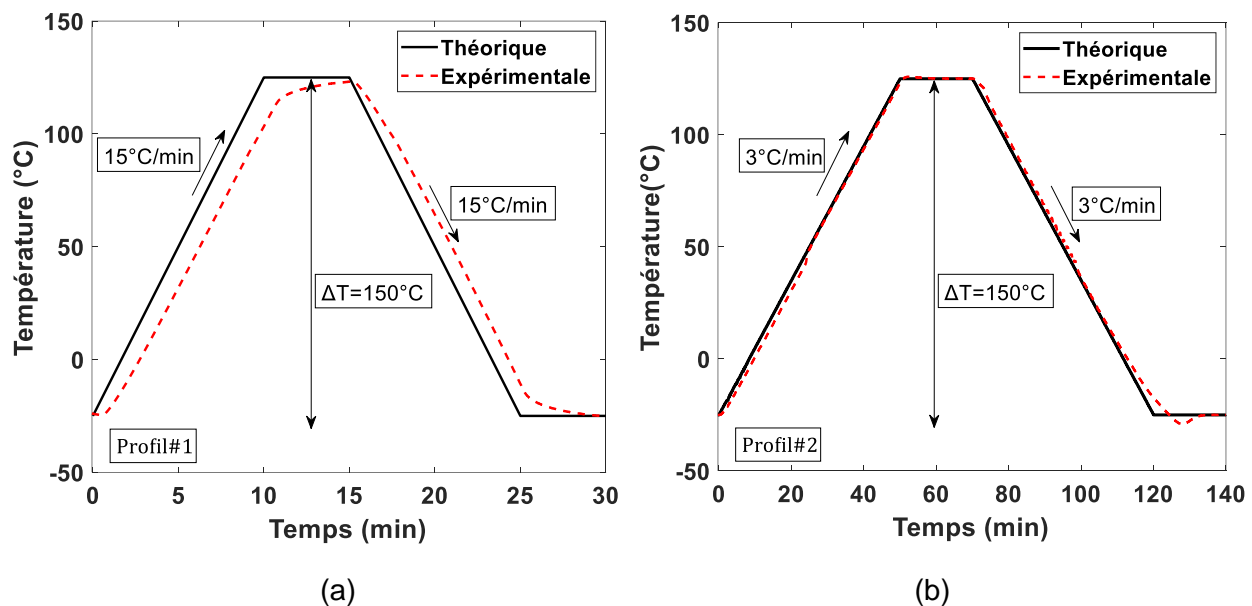


Figure 3.1 Profils thermiques définis (Profil#1 et Profil#2) pour le cyclage thermique passif; en continu la courbe théorique et en tirets la courbe expérimentale mesurée par sonde PT100.

Lors de la détermination des profils thermiques, les normes PCBs imposent que la température maximale choisie soit inférieure d'au moins 10°C par rapport à la température de transition vitreuse T_g du matériau isolant (époxy ou autre), [84]. Le non-respect de cette condition cause la destruction des véhicules de tests durant les premiers cycles de vieillissement. Ainsi, pour vérifier que le dépassement de la température de transition vitreuse est à éviter absolument et pour accélérer les phénomènes de dégradation dans l'assemblage *PCB*, un troisième profil thermique

a été définis (Profil#3). Durant ce dernier les échantillons sont vieillis sur une plage de température variant de -40°C à 140°C , avec une vitesse de variation d'environ $18^{\circ}\text{C}\cdot\text{min}^{-1}$. La durée du palier aux températures extrêmes est de 5 minutes. (voir la Figure 3.2).

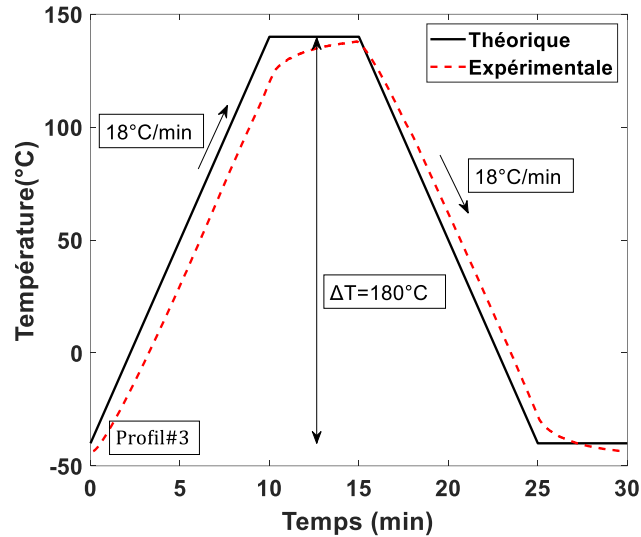


Figure 3.2 profil thermique (Profil#3) utilisé pour le cyclage thermique passif ; en continu la courbe théorique et en tirets la courbe expérimentale (mesurée par une sonde PT100).

2.2 Critères de défaillances

Afin de suivre le vieillissement des composants semi-conducteurs, des indicateurs de vieillissement sont analysés périodiquement. Ces derniers diffèrent selon la nature des composants (voir le Tableau 3-2). Une valeur limite est attribuée à chaque paramètre. Au-delà de cette limite, le composant est considéré comme défaillant, [10]. Ces derniers sont appelés critères de défaillance, ils sont liés aux performances thermiques (que ce soit la résistance ou l'impédance thermique), à la tenue mécanique et aux caractéristiques électriques.

Tableau 3-2 Les principales critères de défaillances des composants semi-conducteurs.

Composant	MOSFET		IGBT	Diode
Paramètres de vieillissement	Évolution du courant de fuite drain-source, [87]	Résistance thermique ou impédance thermique, [88]	Augmentation de la chute de tension à l'état passant V_{CE} , [89]	Augmentation de la chute de la tension directe à l'état passant V_F .
Caractéristiques	transistor est bloqué, $V_{GS}=0$	-	Sous l'injection d'un courant	injection d'un faible courant
Valeur limite (critère de défaillance)	accroissement d'un facteur 10 du I_{fuite}	accroissement de 20 %	accroissement de 5 %, [22]	accroissement de 5 %

La résistance électrique à l'état passant R_S d'un assemblage est également considérée comme un indicateur de vieillissement. Son utilisation pour le suivi du vieillissement des assemblages PCB semble être un choix judicieux. En effet, la mesure de R_S renvoie un aperçu global sur l'état de dégradation des matériaux constituant l'assemblage (mousse, puce) et des différentes connectiques (contacts entre mousse et puce, contact entre mousse et PCB), voir la Figure 3.3.

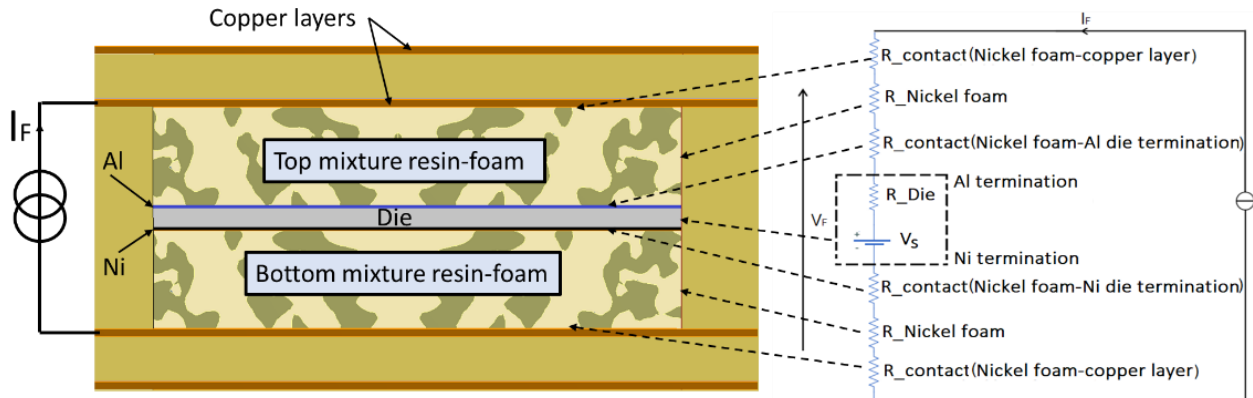


Figure 3.3 Différentes résistances électriques dans un assemblage PCB intégrant une diode et utilisant une mousse métalliques pour les contacts électriques, [81].

2.3 Équipements de test utilisés

Le cyclage thermique passif a été réalisé par deux enceintes thermiques disponibles au laboratoire. Le premier modèle est le Caisson de table série TMT 80 qui peut accueillir un nombre relativement élevé d'échantillons sous test mais qui est limité en vitesse et variation de température. Le second équipement est un générateur d'air (Froilabo-Dragon III) qui possède une chambre de faible volume ne pouvant accueillir que peu d'échantillons simultanément. Cependant, elle est capable d'appliquer des variations de température avec des pentes très élevées.

2.3.1 Caisson de table Série TMT 80

Ce conditionneur est composé d'une cuve à base d'acier inoxydable, il est doté d'une chambre utile de dimensions 500 mm x 400 mm x 400 mm, (voir la Figure 3.4) avec un orifice latéral de diamètre 80 mm permettant d'assurer les connexions électriques vers l'extérieur. Cet équipement possède un régulateur PID, avec une précision de $\pm 0,15\%$ sur la consigne en régime permanent. Il présente une plage de température de fonctionnement comprise entre -65°C jusqu'à $+200^\circ\text{C}$, la vitesse de variation maximale de la température dans cette plage est de $3^\circ\text{C}\cdot\text{min}^{-1}$ (suivant la norme NFX 15-140), [90]. Une sonde de température PT100 est insérée

dans la chambre, et permet ainsi de mesurer la température au plus proche des échantillons. Cette enceinte ne sera utilisée que pour le vieillissement des échantillons avec le (Profil#2) au regard de la vitesse de variation de la température.

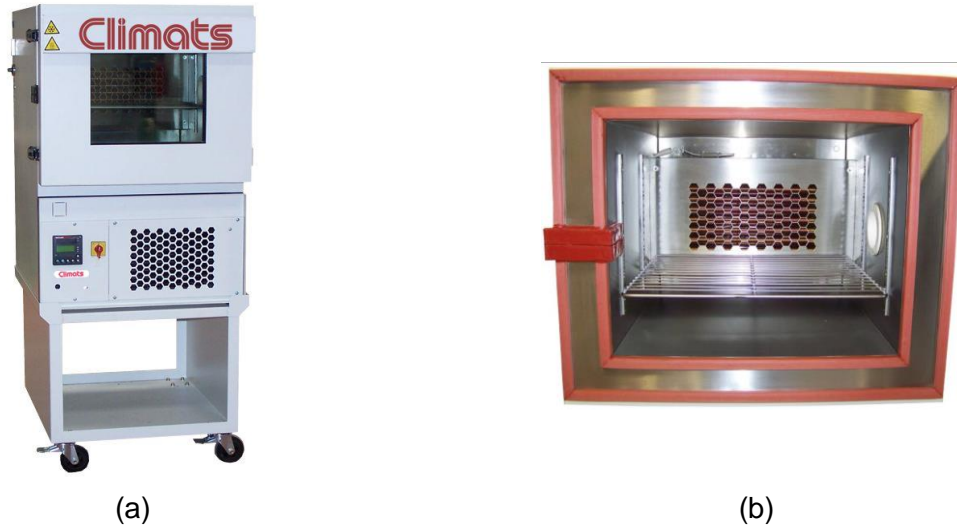


Figure 3.4 (a) Conditionneur thermique (Caisson de table Série TM), (b) chambre utile du conditionneur thermique (Caisson de table Série TM).

2.3.2 Générateur d'air (Froilabo-Dragon III)

Le générateur d'air génère un flux d'air avec un débit compris entre $2,2$ et $8,4 \text{ L.s}^{-1}$. Sa température est contrôlée entre $-80 \text{ }^{\circ}\text{C}$ à $+250 \text{ }^{\circ}\text{C}$. Le volume utile de la chambre thermique est proche de 1 L , il ne permet d'accueillir que 3 à 4 échantillons, tel qu'illustré dans la Figure 3.5. Son avantage est la possibilité d'avoir des variations (à vide) de température très rapides $-55 \text{ }^{\circ}\text{C}$ à $+125 \text{ }^{\circ}\text{C}$ en 7 secondes ($1500 \text{ }^{\circ}\text{C.min}^{-1}$) et de $+125 \text{ }^{\circ}\text{C}$ à $-55 \text{ }^{\circ}\text{C}$ en 14 secondes ($750 \text{ }^{\circ}\text{C.min}^{-1}$), [91]. Nous utiliserons ce dispositif pour le vieillissement des échantillons avec le Profil #1 et Profil #3.



Figure 3.5 Générateur d'air (Froilabo-Dragon III) - Laboratoire SATIE.

2.4 Équipements d'analyse et de suivi des défaillances

Diverses méthodes de contrôle et d'analyse d'échantillons au cours de vieillissement coexistent. L'analyse non-destructive permet de caractériser les échantillons sans les dégrader (caractérisations électriques, tomographie, microscopie acoustique...). Certaines analyses plus fines seront toutefois nécessaires pour mieux comprendre l'origine physique des dégradations et des modes de défaillances. Ils nécessiteront de mettre en place des analyses destructives à un instant donné du vieillissement [12]. Dans ce qui suit, nous détaillerons les différents équipements utilisés pour l'analyse des échantillons.

2.4.1 Équipements d'analyse non destructive

Le paramètre indicateur de vieillissement utilisé dans notre cas, est la résistance électrique à l'état passant R_S . Cette dernière est mesurée périodiquement en utilisant le traceur de caractéristiques Tektronix 371.

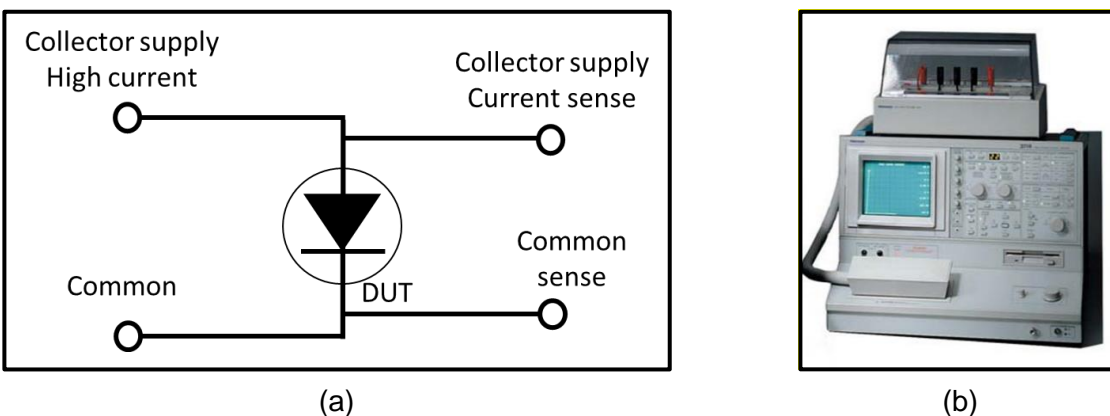


Figure 3.6 (a) Circuit de mesure 4 fils permettant la mesure de la résistance électrique à l'état passant d'un échantillon, (b) traceur de courbe Tektronix 371.

R_S est définie comme étant la pente de la courbe de la caractéristique statique directe à l'état passant $I_F=f(V_F)$ pour un courant donné (voir la Figure 3.6) via une mesure 4 fils. La mesure se fait à l'arrêt après chaque N cycles de vieillissement.

2.4.2 Équipements d'analyse destructive

Un microscope à balayage (MEB référence HITACHI S3400N) et un microscope optique inversé Axiovert 40 MAT-ZEISS sont utilisés pour analyser les dégradations au sein de des assemblages PCB (voir la Figure 3.7).

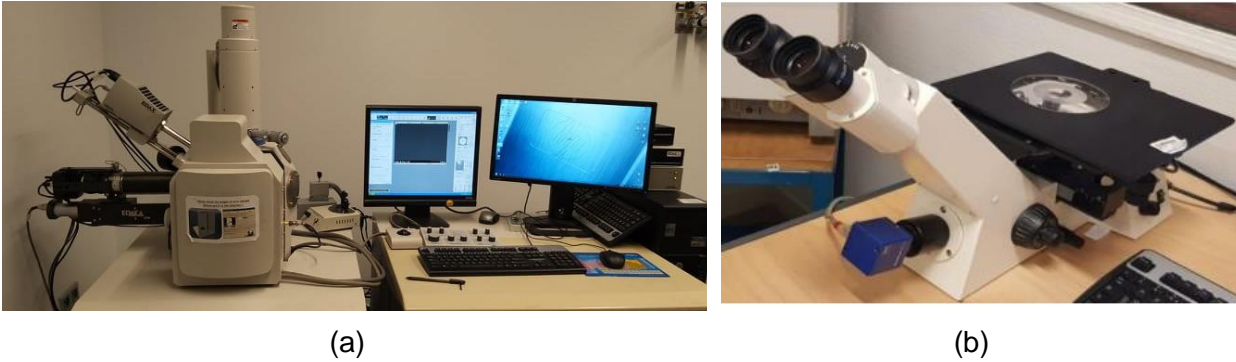


Figure 3.7 (a) Microscopie électronique à balayage MEB (IDA ENS-Paris-Saclay), (b) Microscope inversé Axiovert 40 MAT-ZEISS (SATIE).

Les composants à analyser doivent subir un traitement spécifique préalable afin de garantir la résolution des clichés nécessaire à l'analyse des contacts entre les différentes couches. Trois étapes sont nécessaires pour la préparation des échantillons à analyser.

La première consiste à découper l'échantillon à l'aide d'une tronçonneuse *Secotom-20 STRUERS*, voir la Figure 3.8-a. La découpe est réalisée au plus proche du composant actif. En effet, une découpe au milieu des puces risquerait leur endommagement.

La deuxième étape consiste à enrober, dans une résine, l'échantillon découpé durant l'étape précédente. Le choix de la résine dépend de plusieurs paramètres, tels que la nature de l'équipement d'analyse qu'on souhaite utiliser (MEB ou microscope inversé), ou bien de la nature des matériaux qui constituent le composant (rigidité des matériaux à l'intérieur des assemblages). Il existe deux types d'enrobage, le premier à chaud et le deuxième à froid. L'annexe G décrit les propriétés de chaque type d'enrobage.



Figure 3.8 (a) Tronçonneuse Secotom-20 STRUERS, (b) Polisseuse automatique TegraPol-11 STRUERS.

La troisième étape consiste à polir l'échantillon découpé précédemment à l'aide de la Polisseuse *TegraPol-11 STRUERS*. En effet, la surface à analyser doit subir un traitement nécessaire pour qu'elle soit bien plane et exploitable au microscope. Le polissage se fait à l'aide de disques abrasifs, selon un processus bien défini, voir l'annexe H.

3 Expérimentation et analyse des résultats

Cette section est dédiée à la description des différents essais de vieillissement accéléré menés ainsi que les résultats d'analyse obtenus. Chaque essai vise un objectif bien défini, tels que l'identification des zones de dégradation, l'étude de l'effet de l'amplitude de la température maximale sur la durée de vie des assemblages *PCB*...

Dans ce qui suit, les différents types d'assemblages utilisés durant cette étude sont définis. Ensuite, les essais réalisés sont détaillés. Pour chaque essai, nous avons défini la nature et la composition des échantillons à tester, le profil thermique utilisé durant le cyclage thermique, ainsi que les résultats obtenus après vieillissement.

3.1 Définition des assemblages utilisés durant cette étude

Tous les assemblages utilisés durant cette étude de fiabilité ont été réalisés au laboratoire SATIE. Ces derniers sont décrits ci-dessous :

3.1.1 Assemblage PCB utilisant une mousse en cuivre sur la face arrière et une mousse en nickel sur la face avant (PCB_{Cu}^{Ni})

Cet assemblage intègre une diode Infineon de dimensions : 7,3 mm x 7 mm x 0,11 mm, il est réalisé avec le procédé d'intégration PCB#1 (présenté dans le chapitre 2). Le contact électrique de la face arrière entre la puce et le PCB est assuré par un mélange mousse cuivre-résine (ref. Cu-4753.0,13). Le contact électrique de la face avant est assuré par un mélange mousse nickel-résine (ref. Ni-4753.0,13). La Figure 3.9 illustre une coupe microscopique de cet assemblage. L'épaisseur du contact mousse cuivre-résine de la face arrière est aux alentours de 550 à 600 μm . L'épaisseur du contact mousse nickel-résine de la face avant est de l'ordre de 250 à 300 μm .

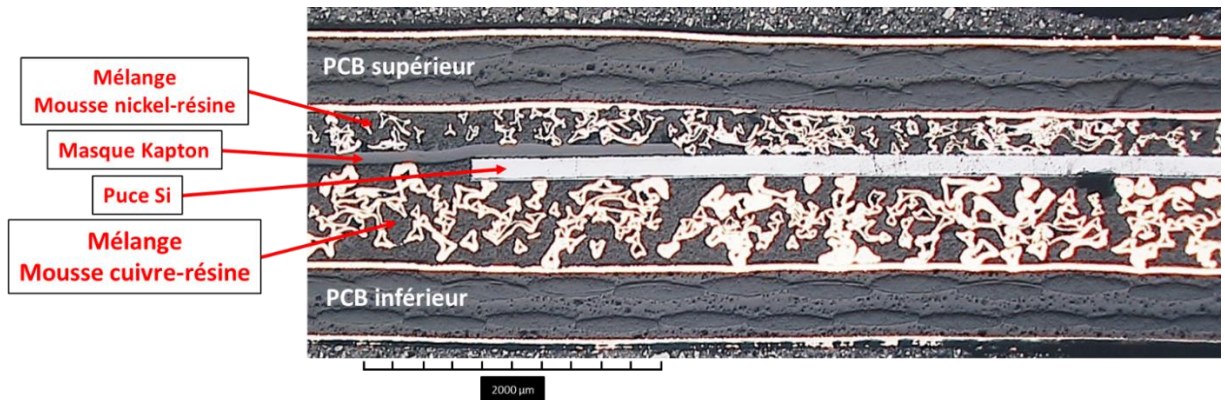


Figure 3.9 Coupe métallographique observée au microscope optique inversé d'un assemblage type PCB_{Cu}^{Ni} .

La résistance électrique à l'état passant R_S est mesurée à l'aide du traceur de caractéristiques Tektronix 371. Cette résistance est obtenue en traçant la pente de la courbe $I_F = f(V_F)$ pour un courant de 40 A. La résistance électrique initiale de tous les échantillons varie entre 8 et 12 mΩ. Cette disparité est liée au procédé de fabrication relativement « artisanal » et non encore parfaitement mature. Les paramètres d'influence peuvent être liés à de la découpe des mousses, du positionnement de la puce et des différents déplacements qui peuvent avoir lieu à l'intérieur de l'assemblage lors du pressage.

La Figure 3.10 décrit les résultats d'analyses au MEB et au microscope optique sur une section d'échantillons neufs (0 cycle). La métallisation de la face avant des puces présente quelques dégradations, (voir la Figure 3.10-a, b et c). La métallisation de la face avant de la puce est composée d'un alliage AlSi, dont l'épaisseur n'excède pas quelques μm. La mousse à tendance à déformer la métallisation AlSi et à la remplacer. Cette configuration fragilise la métallisation. De plus, le nickel composant la mousse de la face avant est plus dur que l'aluminium composant la métallisation (4 contre 1,5 Mohs). La phase de pressage (pression appliquée au niveau des points de contact entre la mousse et la puce) est probablement à l'origine de ces dégradations. L'utilisation d'une mousse métallique à base d'aluminium permettrait d'atténuer ces déformations. Cependant, les propriétés mécaniques de l'aluminium empêchent sa mise en œuvre. D'autres matériaux peuvent satisfaire la condition de dureté mais sont à exclure pour d'autres raisons, tels que l'or pour des raisons de coût ou encore le plomb et le cadmium mais pour des raisons écologiques cette fois.

Quant à la métallisation face arrière de la puce Ni/Ag, elle ne présente aucun signe de dégradation, (voir la Figure 3.10-d). Cela est dû au fait que la métallisation de la face arrière est plus dure. En effet, la dureté du cuivre et l'argent est comparable et elle est de l'ordre de 3 Mohs.

Le contact électrique entre les mousses métalliques et les couches PCBs ne présente aucune anomalie, (voir la Figure 3.10-e). Quelques microfissures ont été observées au niveau de la puce, plus précisément dans la zone couverte par le masque Kapton. La puce reste tout de même opérationnelle, (voir la Figure 3.10-f).

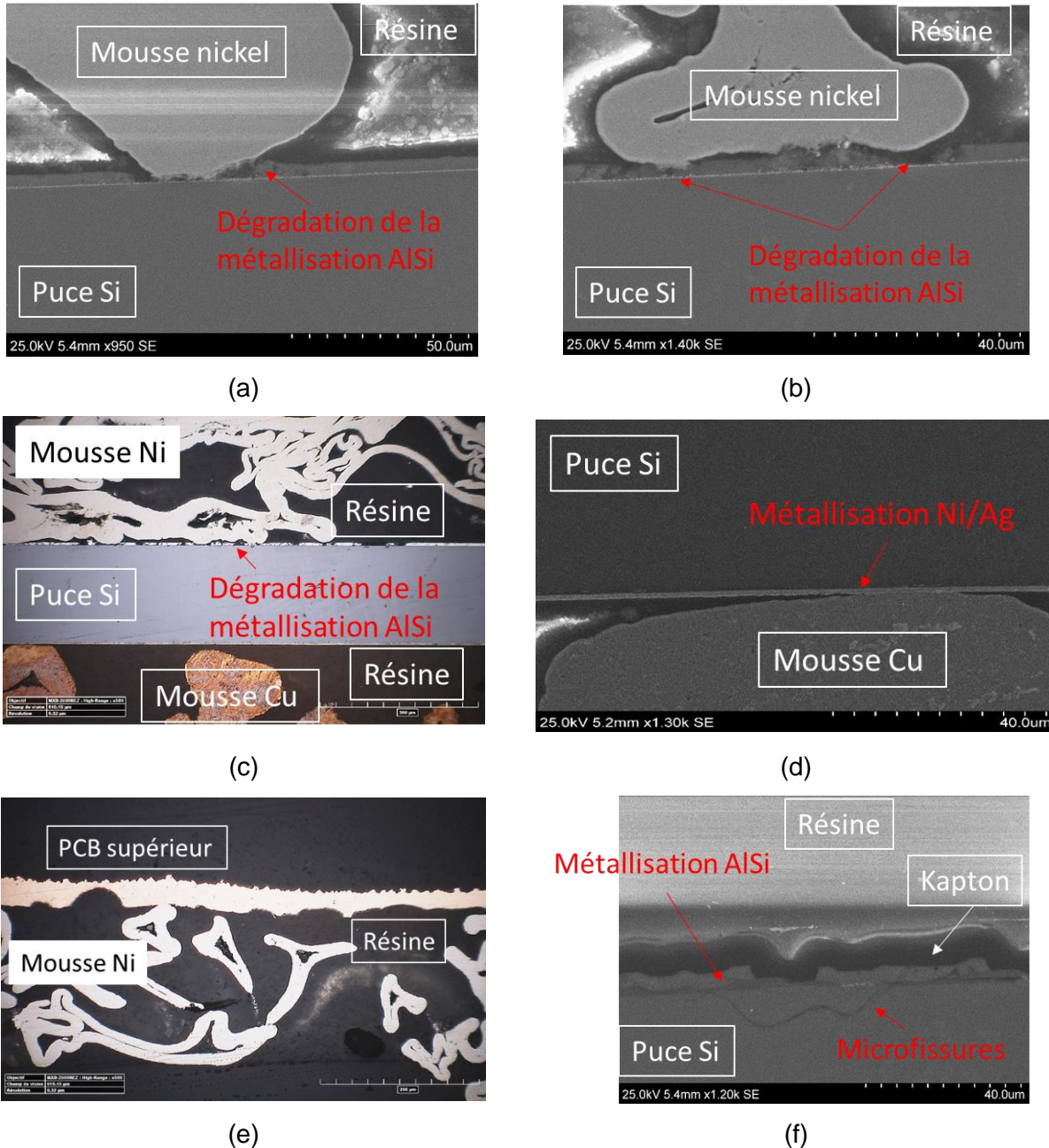


Figure 3.10 Coupes métallographiques au MEB et au microscope optique de quelques échantillons PCB_{Cu}^{Ni} neufs montrant : (a, b et c) mise en évidence de la dégradation de la métallisation aluminium sur la face avant de la puce, (d) métallisation Ni/Ag de la face arrière de la puce, (e) contact électrique entre la mousse nickel et le PCB supérieur, (f) microfissuration au niveau de la puce Si.

3.1.2 Assemblage PCB utilisant une mousse en nickel sur les deux faces de la puce (PCB_{Ni}^{Ni})

Cet assemblage intègre une diode ABB de dimensions : 13,6 mm x 13,6 mm x 359 μm , il est réalisé avec le procédé d'intégration PCB#1 (présenté dans le chapitre 2). Les contacts électriques des faces arrière et avant de la puce sont assurés par un mélange mousse nickel-résine (ref. Ni-4753.0,13). La Figure 3.11 illustre une coupe microscopique de cet assemblage. L'épaisseur des contacts mousse nickel-résine est aux alentours de 300 μm . L'assemblage (PCB_{Ni}^{Ni}) présente une parfaite symétrie (entre la face avant et arrière) comparé à l'assemblage (PCB_{Cu}^{Ni}).

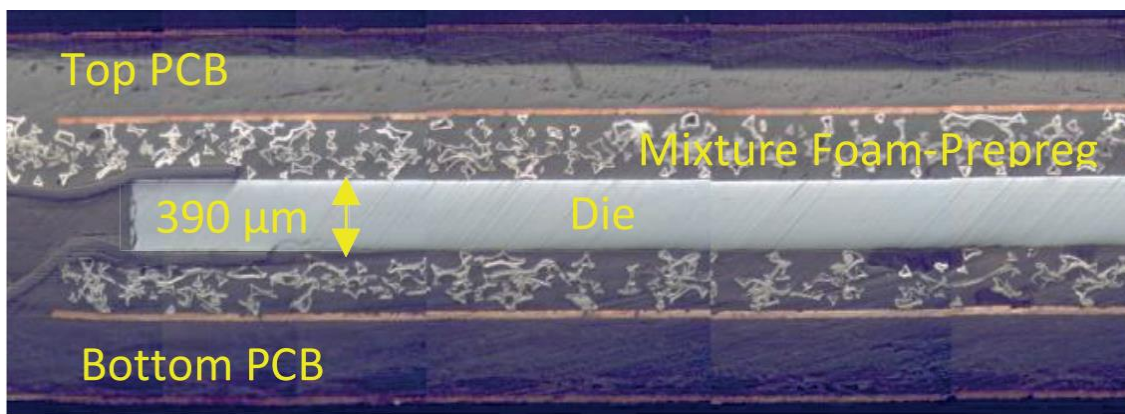


Figure 3.11 Vue en coupe d'une diode ABB (13,6 mm x 13,6 mm x 359 μm) intégrée dans du PCB; assemblage PCB_{Ni}^{Ni} , [81].

3.1.3 Assemblage PCB utilisant une mousse en Cu sur la face arrière et Ni sur la face avant, sans imprégnation de résine ($PCB_{Cu}^{Ni-sans\ résine}$)

Dans l'assemblage $PCB_{Cu}^{Ni-sans\ résine}$ le contact électrique entre la puce et les PCBs est assuré uniquement par des mousses métalliques sans imprégnation de la résine. Le procédé de reprise de contact par mousse métallique PCB#2 (présenté dans le chapitre 2) est utilisé cette fois pour la mise en œuvre de ces assemblages. Le contact électrique de la face arrière de la puce est assuré par une mousse en cuivre (ref. Cu-4753.0,13), alors qu'au niveau de la face avant une mousse en nickel est utilisée (ref. Ni-4753.0,13). La Figure 3.12 illustre une coupe microscopique d'un tel assemblage. L'épaisseur du contact mousse cuivre de la face arrière est aux alentours de 650 μm . L'épaisseur du contact mousse nickel de la face avant est de l'ordre de 250 à 300 μm . La puce à l'intérieur de l'assemblage présente une légère courbure, cela est dû au fait que les surfaces des deux mousses ne sont pas égales (la surface de la mousse nickel est plus petite

que celle de la mousse cuivre). Une résine est injectée dans les mousses à travers des vias lors de l'analyse destructive, afin d'éviter le mouvement des mousses lors de l'étape de polissage.



Figure 3.12 Coupe métallographique d'un assemblage $PCB_{Cu-sans\ résine}^{Ni-sans\ résine}$ intégrant une diode Infineon; contact électrique assuré uniquement par mousse métallique sans imprégnation de résine.

Comme l'imprégnation de résine dans la mousse est stoppée, l'étape de pressage devient plus délicate, elle rend la puce plus fragile et plus exposée à la casse. En effet, la moitié des échantillons réalisés ont été défectueux suite au procédé de fabrication; l'échantillon présenté dans la Figure 3.13 en est un exemple.

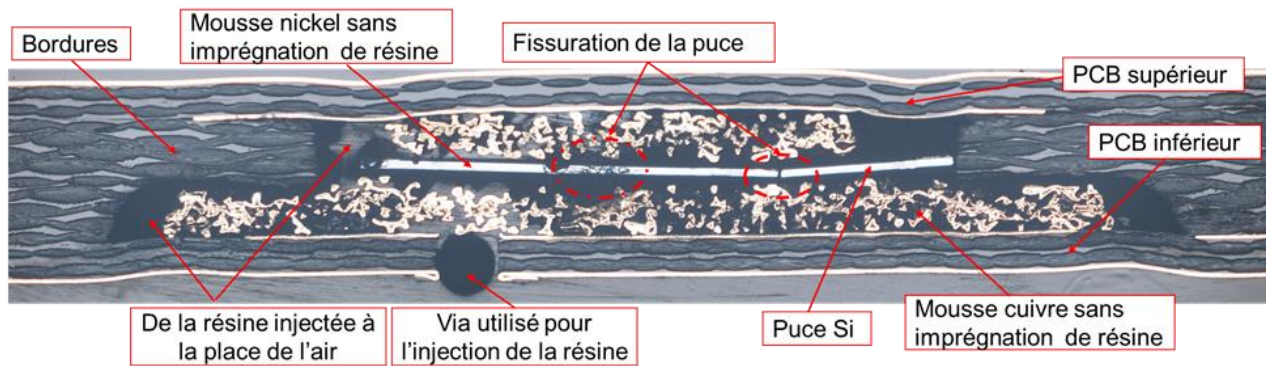


Figure 3.13 Coupe métallographique d'un assemblage $PCB_{Cu-sans\ résine}^{Ni-sans\ résine}$ montrant la fissuration de la puce après le procédé de pressage.

3.1.4 Assemblage PCB utilisant une mousse en Cu sur la face arrière et Ni sur la face avant, avec épaisseur initiale des mousses réduite ($PCB_{Cu-réduite}^{Ni-réduite}$)

Lors de la réalisation des assemblages $PCB_{Cu-réduite}^{Ni-réduite}$, l'épaisseur initiale des mousses utilisées a été réduite de 1,3 mm à 0,7 mm selon l'axe z (axe de pressage) à l'aide d'une polisseuse (voir la Figure 3.14-a). Réduire l'épaisseur des mousses nécessite également de réduire le nombre de couches de Prepreg pour garder le bon contact électrique entre la mousse et la puce. Le contact

électrique de la face arrière de la puce est assuré par le mélange mousse cuivre-résine (réf. Cu-4753.0,13), alors qu'au niveau de la face avant un mélange mousse nickel-résine (réf. Ni-4753.0,13) est utilisé. La Figure 3.14-b et la Figure 3.14-c montrent une coupe microscopique de ces deux assemblages. Le premier avant la réduction de l'épaisseur et le deuxième après la réduction. L'épaisseur finale obtenue pour le contact mousse cuivre-résine est aux alentours de 400 à 450 μm . L'épaisseur du contact mousse nickel-résine est de l'ordre de 180 à 200 μm .

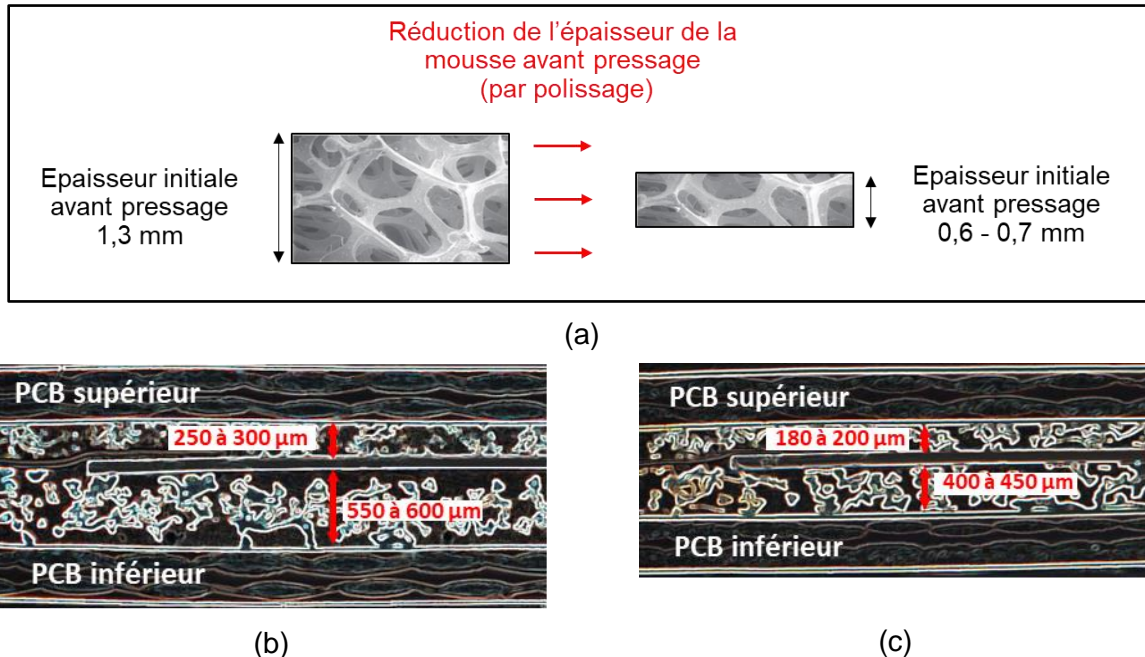


Figure 3.14 (a) Mousse métallique à l'état initial, avant et après réduction de son épaisseur, (b) assemblage PCB utilisant des mousses métalliques d'épaisseurs non réduites, (c) assemblage PCB utilisant des mousses métalliques d'épaisseurs réduites.

La réduction de l'épaisseur initiale a provoqué une augmentation non attendue de la résistance électrique initiale R_0 à l'état passant des assemblages réalisés. En effet, la résistance initiale des échantillons est passée de 8 - 12 $\text{m}\Omega$ (assemblage sans réduction d'épaisseur) à 14,8 - 17,5 $\text{m}\Omega$. Un autre problème a été soulevé lors de la réalisation de ces assemblages, en effet, lors de l'étape de pressage, la résine trouve des difficultés à fluer à l'intérieur de la mousse (du fait de sa faible épaisseur), causant ainsi l'apparition d'une zone où la mousse n'est pas imprégnée par la résine. Cette zone est située au centre de la mousse, voir la Figure 3.15.

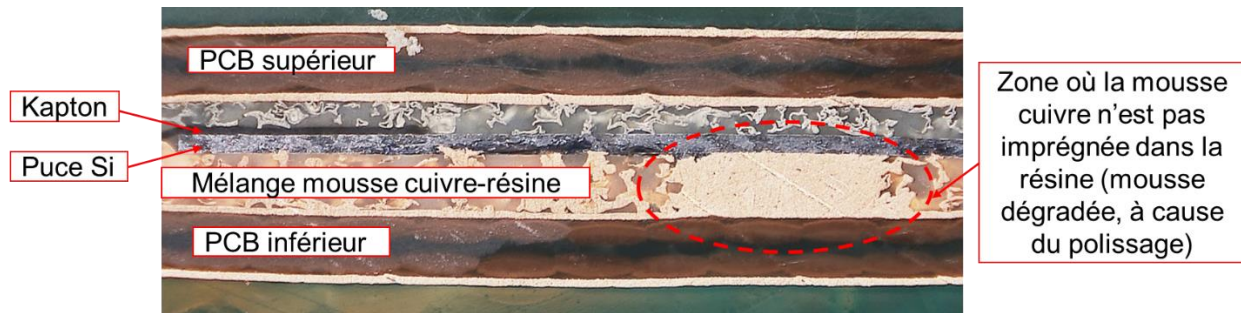


Figure 3.15 Assemblage PCB utilisant des mousses métalliques d'épaisseurs réduites, qui indique la présence d'une zone (en rouge) où la mousse n'est pas imprégnée par la résine.

3.1.5 Assemblage PCB intégrant une Puce SiC revêtue par du Ni/Or sur la face avant, et utilisant une mousse Cu face arrière et mousse Ni face avant ($PCB_{Cu}^{Ni-revêtue}$).

Dans l'assemblage $PCB_{Cu}^{Ni-revêtue}$ un nouveau type de puce a été intégré : un MOSFET SiC (CPM2-1200-0080B). La métallisation de sa face avant a été revêtue avec une couche de Ni/Au, tandis que sa face arrière est à base de Ni/Ag. La grille et la source du MOSFET ont été court-circuitées, de façon à avoir l'équivalent d'une diode. Le procédé de reprise de contact par mousse métallique (PCB#1) est utilisé pour la mise en œuvre d'un échantillon intégrant ces composants. Le contact électrique est assuré par un mélange mousse nickel-résine sur la face avant et par un mélange mousse cuivre-résine sur la face arrière.

Les dimensions des puces sont illustrées dans la Figure 3.16, leurs pads (grille et source) possèdent des dimensions très faibles comparées aux puces utilisées dans les autres assemblages (diodes Infineon). Le diamètre moyen des pores des mousses étant de 0,35 à 0,4 mm, la faible surface des puces MOSFET SiC réduit considérablement les points de contact entre la mousse et les pads de la puce.

La résistance électrique à l'état initial R_0 de l'assemblage est égale à $70 \text{ m}\Omega$, sachant que la résistance interne de la diode inverse du MOSFET R_D est de $41,5 \text{ m}\Omega$ (estimée à partir de la datasheet du constructeur, [63]). Nous avons essayé de chercher d'autres composants avec des dimensions plus grandes et dont la métallisation avant est revêtue par un autre métal, mais malheureusement, c'était le seul composant disponible (délai de livraison plus d'une année).

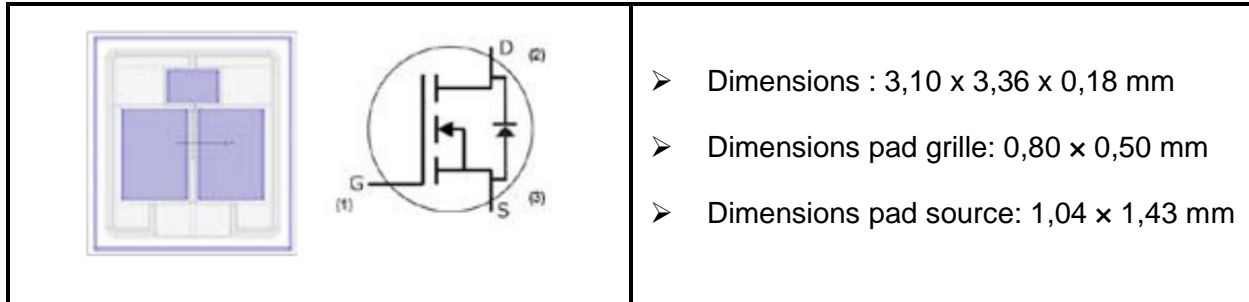


Figure 3.16 MOSFET SiC, avec face avant revêtue par une couche de Ni/Au, [réf. CPM2-1200-0080B].

3.1.6 Assemblage PCB utilisant une laine en aluminium sur la face avant et une mousse en cuivre sur la face arrière ($PCB_{Cu}^{laine Al}$)

Dans l'assemblage $PCB_{Cu}^{laine Al}$ des diodes Infineon de dimensions : 7,3 mm x 7 mm x 0,11 mm sont enfouies. La mousse métallique de la face avant est remplacée par une laine en aluminium. Cette laine est composée de fibres en aluminium de diamètre 30 μm , lui permettant ainsi d'avoir des contacts électriques plus homogènes entre la puce et la laine, (voir la Figure 3.17). Le contact de la face arrière est assuré par un mélange mousse cuivre-résine. La résistance électrique à l'état passant R_S des échantillons obtenus est comprise entre 14,5 et 17,5 m Ω .

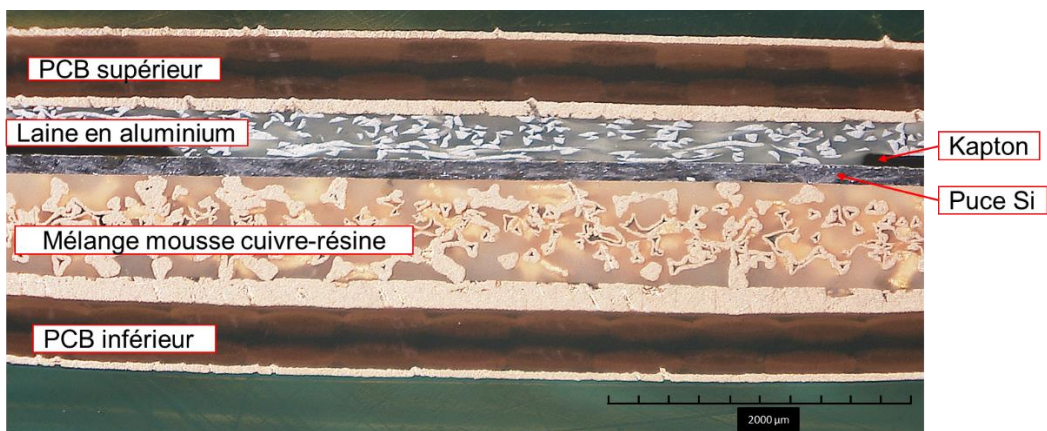


Figure 3.17 Assemblage $PCB_{Cu}^{laine Al}$ intégrant une diode Infineon.

3.2 Essais menés et analyse des résultats

Trois campagnes de vieillissement ont été menées durant cette étude. Durant chaque campagne, un ou plusieurs essais sont réalisés. Les caractéristiques de chaque essai (type d'assemblage utilisé, nombre d'échantillon, profil thermique...) sont résumées dans le Tableau 3-3 :

Tableau 3-3 caractéristiques des essais de cyclage thermique menés

Campagne	Type d'assemblage	Nombre d'échantillons	Profil thermique	Objectif
Campagne #1	(PCB_{Ni}^{Ni}) Assemblage PCB utilisant mousse en nickel face arrière et nickel face avant	4	Profil #3 : – 40 à 140°C 18°C.min ⁻¹	Atteindre la défaillance plus rapidement à travers un profil qui apporte plus de stress à l'assemblage en dépassant la température de transition vitreuse
Campagne #2	Essai #1 (PCB_{Cu}^{Ni}) Assemblage PCB utilisant mousse en cuivre face arrière et nickel face avant	10	Profil #1 : – 25 à 125°C 15°C.min ⁻¹	Étudier le comportement des assemblages PCB sous cyclage thermique passif
	Essai #2 (PCB_{Cu}^{Ni}) Assemblage PCB utilisant mousse en cuivre face arrière et nickel face avant	12	Profil #2 – 25 à 125°C 3°C.min ⁻¹	Confirmer que la vitesse de variation de la température n'apporte aucun changement concret sur la durée de vie des assemblages PCB
	Essai #3 (PCB_{Cu-réduite}^{Ni-réduite}) Assemblage PCB utilisant une mousse en cuivre sur la face arrière et nickel sur face avant, épaisseur initiale des mousses réduite	4		Étudier l'influence de l'épaisseur initiale de la mousse métallique sur la durée de vie des assemblages PCB
	Essai #4 (PCB_{Cu}^{Ni}-revêtue) Assemblage PCB utilisant Puce SiC et un revêtement sur la face avant	1		Étudier l'effet du revêtement de la métallisation face avant
	Essai #5 (PCB_{Cu}^{laine Al}) Assemblage PCB utilisant une laine en aluminium sur la face avant et une mousse en cuivre sur la face arrière	4		Étudier l'effet du remplacement de la mousse métallique par une laine envers le cyclage thermique passif
Campagne #3	(PCB_{Cu}^{Ni-sans résine}) Assemblage PCB utilisant une mousse en cuivre face arrière et nickel face avant, sans imprégnation de résine	4		Profil #2 – 25 à 125°C 3°C.min ⁻¹

3.2.1 Campagne #1 (Appliquer un profil thermique plus contraignant)

Bien qu'il ne soit pas recommandé de dépasser la température de transition vitreuse, nous avons toutefois réalisé quelques essais au-delà pour apprécier la vitesse à laquelle les échantillons se dégradent. Durant cette campagne de vieillissement (Campagne #1) un seul essai a été mené en imposant une température de vieillissement dépassant la température de transition vitreuse de l'époxy (T_g=130°C).

Quatre échantillons de type PCB_{Ni}^{Ni} (mélange mousse nickel-résine sur les deux faces de la puce) ont été soumis à un test de vieillissement accéléré à travers le Profil #3 (plage de température - 40°C à 140°C, vitesse 18°C/min, durée du palier 5 minutes). La résistance électrique à l'état passant R_S est mesurée après chaque 5 cycles, autour d'un courant de 70 A.

Les échantillons vieillis ont révélé d'importantes dégradations durant les premiers cycles de vieillissement. La Figure 3.18 décrit l'évolution de la caractéristique statique en direct $I_F=f(V_F)$ ainsi que la résistance normalisée de l'un des échantillons (éch-03) après 25 cycles de vieillissement. On peut observer que la pente de la caractéristique statique en direct $I_F=f(V_F)$ décroît régulièrement. Cette évolution se traduit par une augmentation régulière de la résistance électrique à l'état passant R_S de l'assemblage. En effet, cette dernière a révélé une augmentation considérable de 250 % par rapport à la valeur initiale R_0 après seulement 25 cycles de vieillissement.

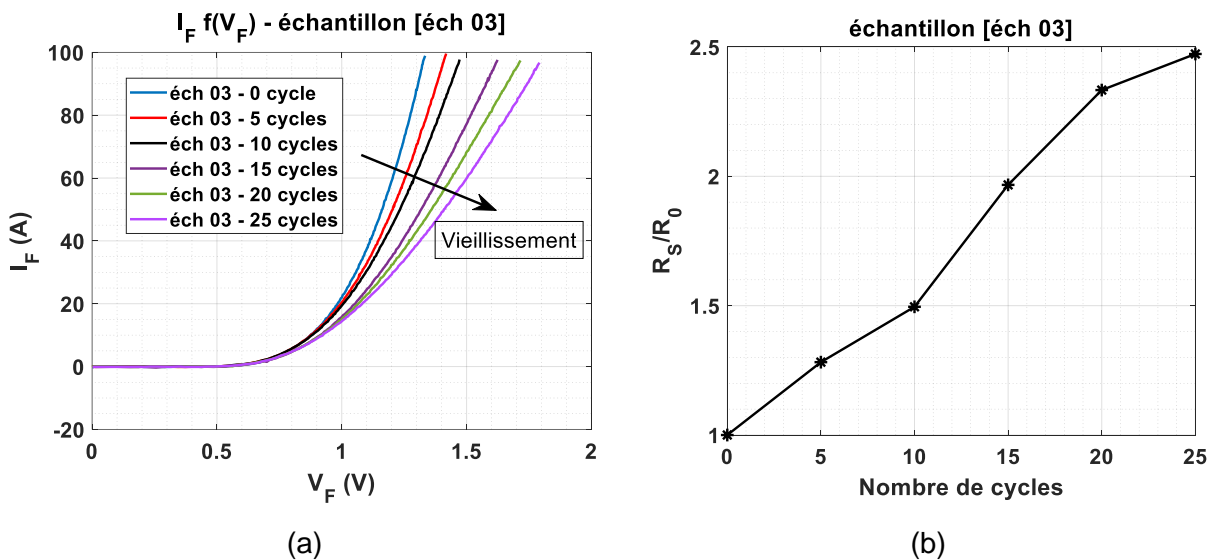


Figure 3.18 (a) Evolution de la caractéristique statique en direct $I_F=f(V_F)$ en fonction du nombre de cycles thermiques pour l'échantillon (éch03) vieilli entre - 40 et 140 °C (Profil #3), (b) Évolution de la résistance moyenne normalisée en fonction du nombre de cycles pour l'échantillon (éch03).

La Figure 3.19 illustre les résultats d'analyses observés au MEB sur une coupe métallographique effectuée sur l'échantillon éch-03 après les 25 cycles de vieillissement et l'augmentation de 250 % de la résistance. Un décollement d'une centaine de micromètres est mis en évidence entre le cuivre du PCB inférieur et le mélange mousse-résine, accompagné d'un décollement mineur entre la puce et le mélange mousse nickel-résine.

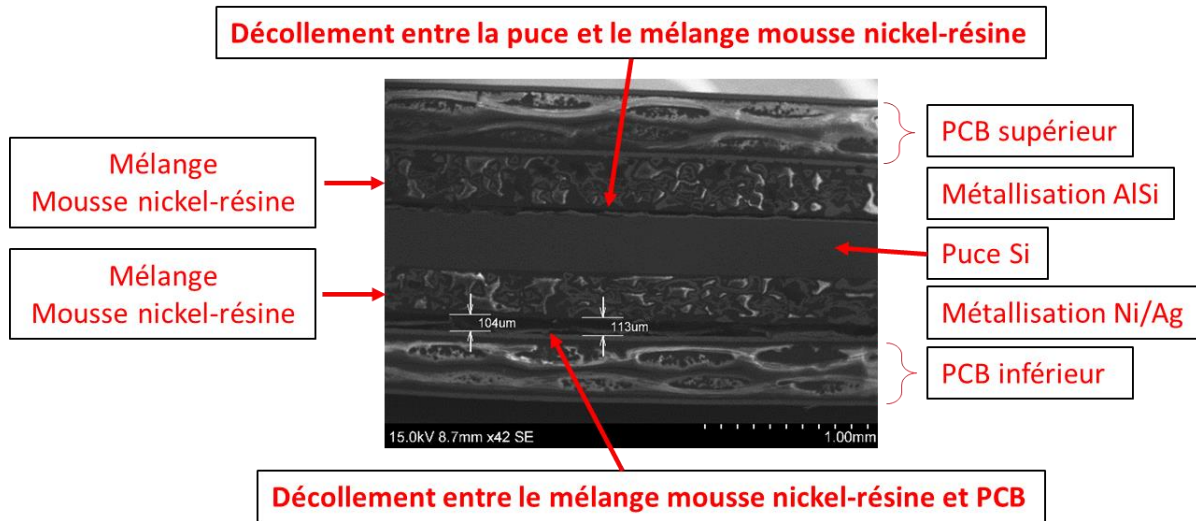


Figure 3.19 Observations au MEB d'une section réalisée sur l'échantillon (éch 03) de type PCB_{Ni}^{Ni} après avoir subi 25 cycles [Campagne #1, Profil #3].

La Figure 3.20 décrit l'évolution de la caractéristique statique en direct $I_F=f(V_F)$ ainsi que la résistance normalisée de l'échantillon éch-02 après 40 cycles de vieillissement. La caractéristique statique en direct $I_F=f(V_F)$ décroît régulièrement. Cette évolution se traduit par une augmentation régulière de la résistance électrique à l'état passant R_S de l'assemblage. La défaillance complète qui se traduit par un circuit ouvert apparaît après seulement 40 cycles. Ces résultats sont assez similaires à ceux déjà obtenus avec des dispositifs déjà réalisés au laboratoire et qui utilisaient une mousse métallique sur la face avant des puces et une brasure sur la face arrière, [43].

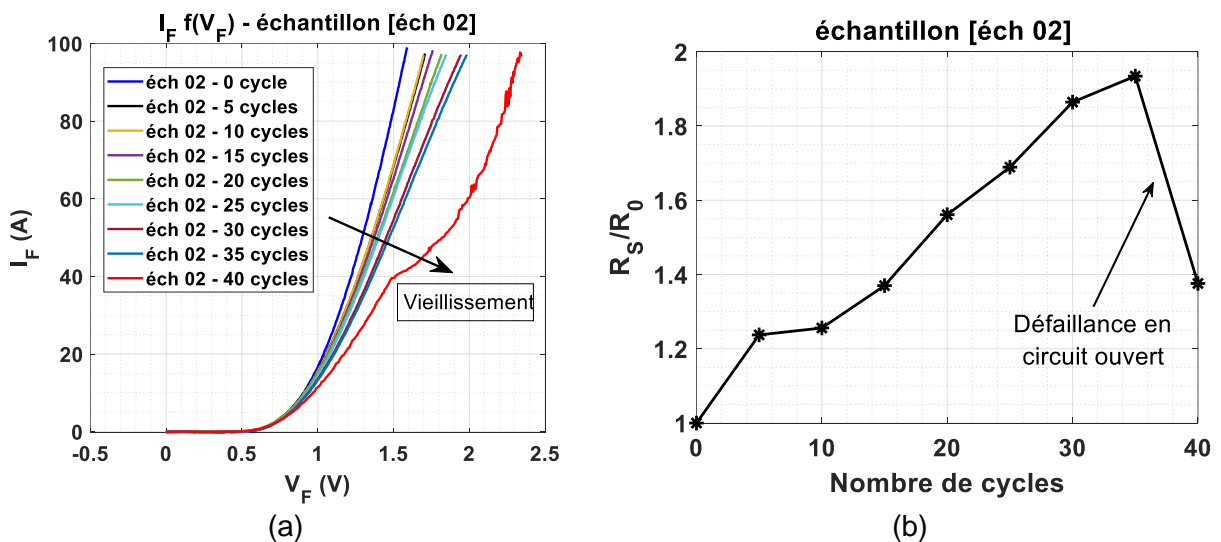


Figure 3.20 a) Evolution de la caractéristique statique en direct $I_F=f(V_F)$ en fonction du nombre de cycles thermiques pour l'échantillon (éch02) vieilli avec le Profil #3, b) Évolution de la résistance moyenne normalisée en fonction du nombre de cycles de l'échantillon éch-02.

La Figure 3.21 illustre d'autres résultats d'analyses observés au MEB sur une coupe métallographique effectuée cette fois après l'apparition d'une défaillance en circuit ouvert sur l'échantillon éch-02. Cette dernière est apparue après une augmentation de 200 % de la résistance. Elle révèle un décollement très important du cuivre du PCB et des fissures au niveau de la puce de puissance.

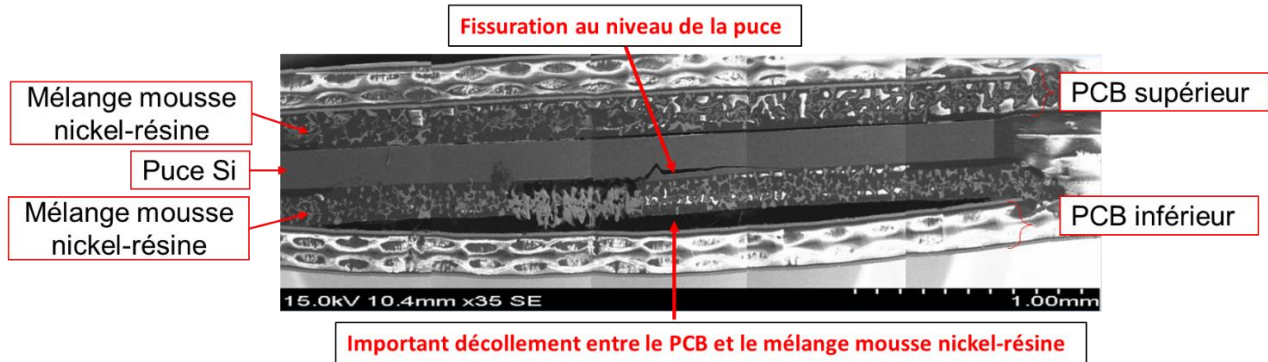


Figure 3.21 Observations au MEB d'une section réalisée sur un assemblage PCB (éch 02) de type PCB_{Ni}^{Ni} après défaillance [Campagne #1, Profil #3].

La température maximale ayant dépassé la température de transition vitreuse (T_g) de l'époxy (environ 130°C), des déformations extrêmement importantes de l'époxy apparaissent et expliquent la très rapide dégradation de l'assemblage, avec des déformations et contraintes mécaniques suffisamment élevées pour entraîner la fissuration de la puce.

Pour pouvoir adapter ces assemblages PCB aux températures élevées (plus de 130°C) il serait nécessaire de remplacer cet époxy par un époxy à plus haute température de transition vitreuse (comme par exemple l'époxy FR4 avec une T_g à 190°C , réf. FR408HR chez Isola) ou un matériau en Polyimide (T_g égale à 250°C - 260°C).

3.2.2 Campagne #2

Durant cette campagne de vieillissement, cinq essais ont été menés. Chaque essai vise un objectif bien défini. Dans les Essais #1 et #2, nous avons étudié le comportement des assemblages PCB sous cyclage thermique passif en utilisant les profils thermiques Profil #1 et Profil #2 respectivement, en vue d'apprécier l'effet de la vitesse de variation de la température. Dans l'Essai #3 nous avons étudié l'influence de l'épaisseur initiale de la mousse métallique sur la durée de vie des assemblages PCB. Ensuite, dans l'Essai #4 nous avons cherché à étudier l'effet du revêtement de la métallisation de la face avant des puces sur la durée de la vie des assemblages PCB. Finalement, dans l'Essai #5 nous avons cherché à étudier l'effet du

remplacement de la mousse métallique de la face avant par une laine en aluminium sur la durée de vie. Les travaux réalisés sont décrits ci-dessous.

3.2.2.1 Essai #1 : Étude du comportement des assemblages PCB sous cyclage thermique passif

Durant cet essai, vingt échantillons de type PCB_{Cu}^{Ni} (mousse cuivre face arrière et nickel face arrière) ont été pressés dont dix ont été vieillis. Ces derniers ont été soumis à un test de vieillissement accéléré par cyclage thermique passif à travers le Profil #1 (température : - 25 à 125°C, pente de variation : 15°C.min⁻¹). La caractérisation de la résistance électrique à l'état passant R_S est réalisée tous les cinq cycles au cours du cyclage.

La Figure 3.22 illustre l'évolution de la valeur moyenne de la résistance électrique à l'état passant normalisée (R_S/R_0) des échantillons vieillis en fonction du nombre de cycles. La résistance électrique des échantillons augmente de manière significative en début du vieillissement, plus précisément, durant les 50-60 premiers cycles. Cette augmentation est d'environ 15 à 20% par rapport à la valeur initiale. Ensuite, le taux d'accroissement de la résistance diminue et les diodes à l'intérieur des assemblages restent opérationnelles. La courbe de variation des résistances évolue d'une manière similaire pour la plupart des assemblages testés et tend à se stabiliser avec l'augmentation du nombre de cycles. L'augmentation finale (R_S/R_0) est comprise entre 20 et 25% et cela, après 100 cycles thermiques. En effet, quelques échantillons (ex. éch-fiab19) présentent un accroissement de la résistance immédiat (juste après les 5 premiers cycles). Mais elle tend à se stabiliser vers le même accroissement final. D'autres comme l'échantillon (éch-fiab 2) présentent un accroissement qui ne débute qu'après 40 cycles de vieillissement. L'évolution de la résistance semble ensuite tendre vers un palier relativement stable. Aucune rupture totale n'a été révélée (perte totale du contact électrique ou casse), mais vis à vis des contraintes usuelles de défaillance (augmentation de 5% de la résistance à l'état passant), aucun des assemblages réalisés ne peut être considéré comme fonctionnel après seulement 100 cycles de vieillissement. Si le critère de défaillance habituel devait être retenu, les véhicules de test devraient être considérés défectueux après seulement 5 à 40 cycles selon les résultats de la Figure 3.22.

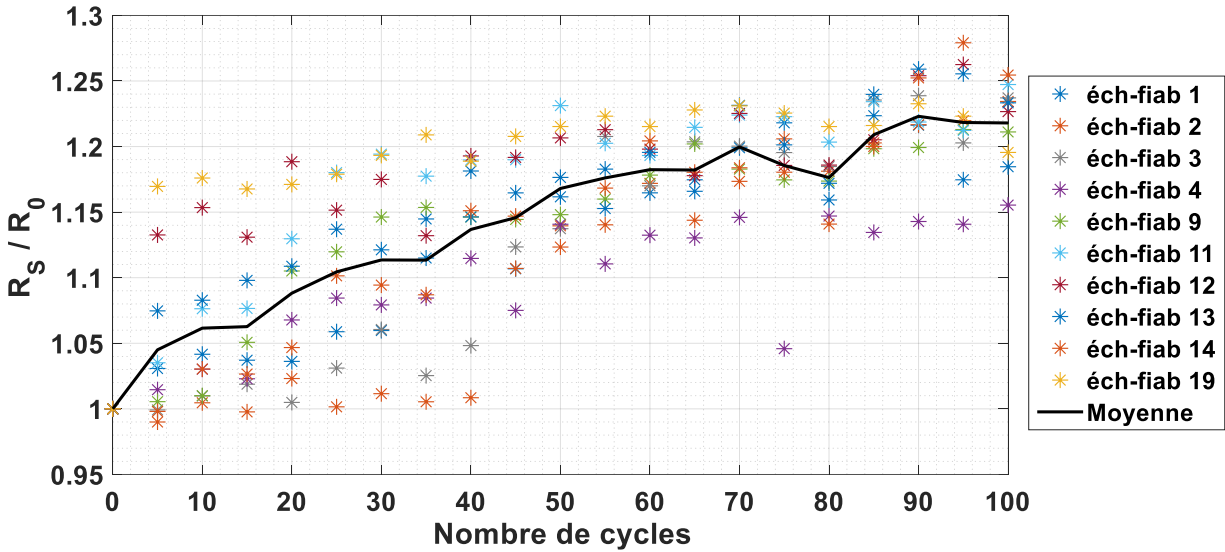


Figure 3.22 Évolution de la résistance moyenne normalisée R_s/R_0 de 10 échantillons en fonction du nombre de cycles. R_s résistance électrique à l'état passant mesurée, R_0 résistance électrique initiale à 0 cycle. Profil#1 : - 25 à 125°C, pente 15°C.min⁻¹, palier 5 min [Essai #1].

Une analyse destructive de l'échantillon (éch-fiab 13) après 100 cycles de vieillissement a été réalisée. La Figure 3.23 illustre les résultats obtenus au microscope optique inversé. Un décollement entre le mélange mousse-cuivre résine et la puce Si a été observé. Il débute sur les extrémités de la puce et il devient plus important en se déplaçant vers son centre, où il atteint sa valeur maximale qui s'élève à 20 μm . L'augmentation de la résistance électrique R_s lors du vieillissement semble donc liée au décollement entre la mousse de cuivre et la puce.

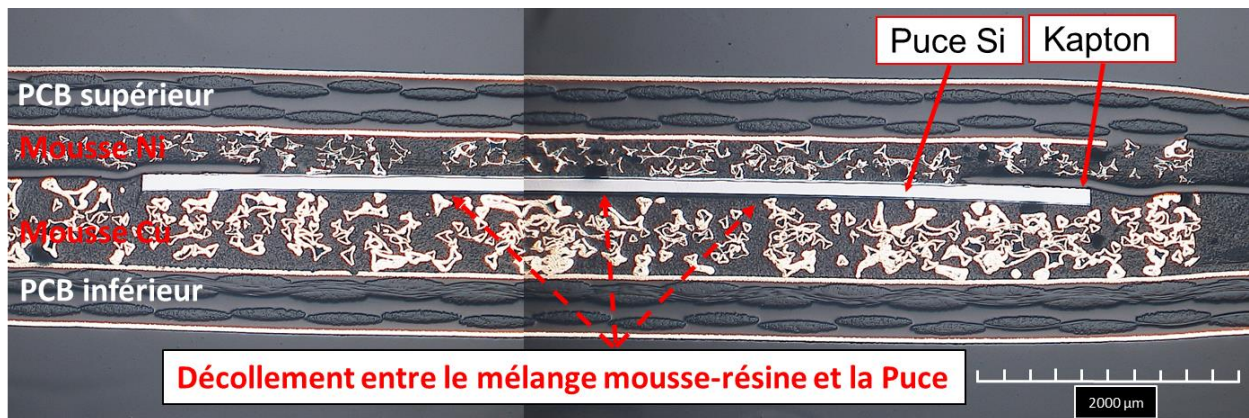


Figure 3.23 Coupe métallographique au microscope optique de l'échantillon (éch-fiab 13) de type (PCB_{Cu}^{Ni}) ayant subi 100 cycles de vieillissement à travers le Profil #2, [Essai #1].

3.2.2.2 Essai #2 : Étude du comportement des assemblages PCBs sous cyclage thermique passif avec utilisation du Profil #2

Pour vérifier si ces assemblages peuvent supporter 1000 cycles, un deuxième essai a été lancé (Essai #2). Pour vieillir un grand nombre d'échantillons en même temps, le Caisson de table série TMT 80 a été utilisé. L'utilisation de ce dernier impose l'application du profil thermique Profil #2 (plage de la température -25°C à 125°C , pente de variation de $3^{\circ}\text{C}\cdot\text{min}^{-1}$ et une durée de palier de 20 minutes). Cet essai permettra également de vérifier que la vitesse d'échauffement (ou de refroidissement) ainsi que la durée des paliers n'ont aucun effet sur la dégradation des assemblages PCB. En effet, la vitesse de variation de la température et la durée des paliers peuvent avoir un impact important sur la durée de vie dans le cas des assemblages classiques. Ces derniers utilisent des brasures, le phénomène de fluage lié à la nature de leur microstructure est affecté par la vitesse de variation de la température et la durée des paliers. D'autant plus qu'une variation rapide de la température ne permet pas d'atteindre l'équilibre thermodynamique causant ainsi des gradients de température plus importants et générant des contraintes supplémentaires à l'intérieur de l'assemblage.

Durant cet essai, douze échantillons de type PCB_{Cu}^{Ni} (utilisant une mousse Cu sur la face arrière et Ni sur face avant) ont été vieillis à travers le Profil #2. La résistance électrique R_S a été mesurée régulièrement tous les cinquante cycles. Les résultats de l'Essai #2 sont comparés avec les résultats obtenus précédemment durant l'Essai #1.

La Figure 3.24 illustre l'évolution de la résistance électrique moyenne à l'état passant normalisée des échantillons vieillis avec le profil #2. Ces résultats montrent une évolution de la résistance électrique R_S presque identique à celle obtenue dans l'essai #1, cela confirme que la vitesse de variation ainsi que la durée du palier n'ont pas d'impact sur la durée de des assemblages PCB. L'augmentation finale (R_S/R_0) mesurée après 1000 cycles thermiques est aux alentours de 25 % avec toutefois une très forte disparité, qui ne fait que croître au cours du vieillissement et qui est certainement liée au procédé technologique mis en œuvre ici et qui est relativement artisanal.

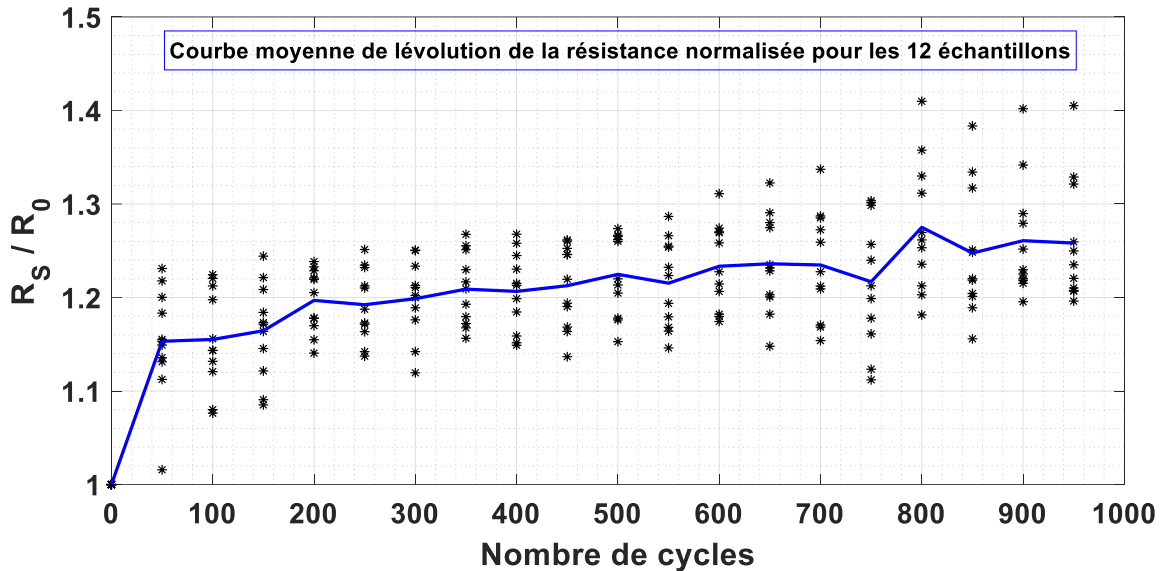
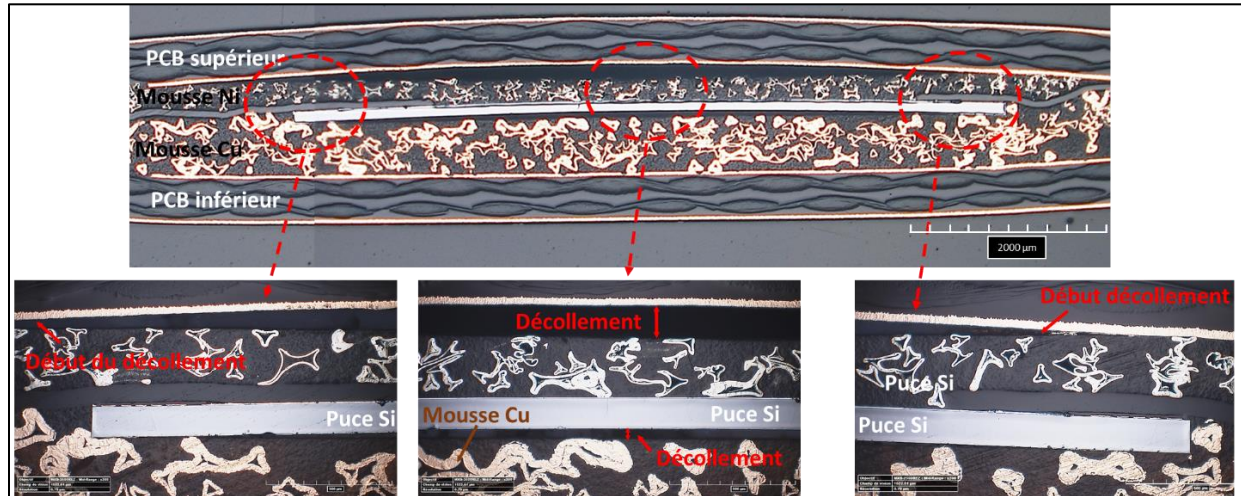


Figure 3.24 Évolution de la résistance moyenne normalisée R_s/R_0 de douze échantillons en fonction du nombre de cycles. R_s résistance électrique à l'état passant mesurée, R_0 résistance électrique initiale à 0 cycle. Profil#2 : - 25 à 125°C, pente 3°C.min⁻¹, palier 20 min [Essai #2].

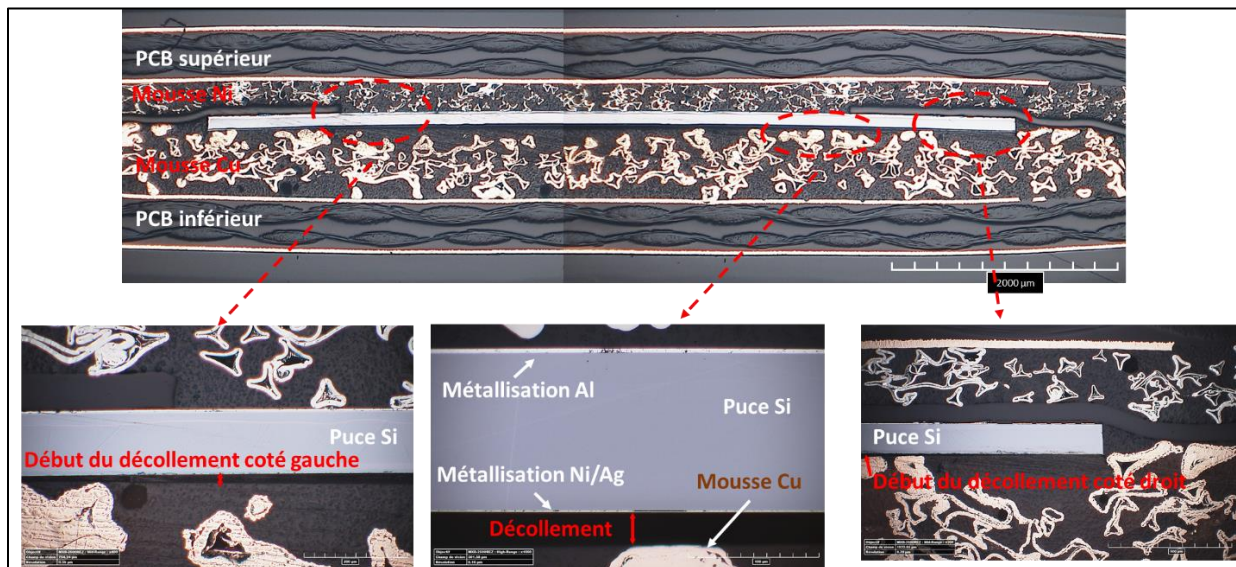
Pour mieux comprendre la cause de l'augmentation de la résistance électrique, une analyse destructive de quelques échantillons après 1000 cycles a été réalisée. Les figures (Figure 3.25 et Figure 3.27) illustrent les résultats obtenus au microscope optique inversé et au MEB.

Dans la majorité des échantillons analysés une anomalie majeure a été soulevée. En effet, un décollement a été observé au niveau des différentes couches de l'assemblage PCB. La nature du décollement diffère d'un échantillon à l'autre. Quelques exemples sont listés ci-dessous :

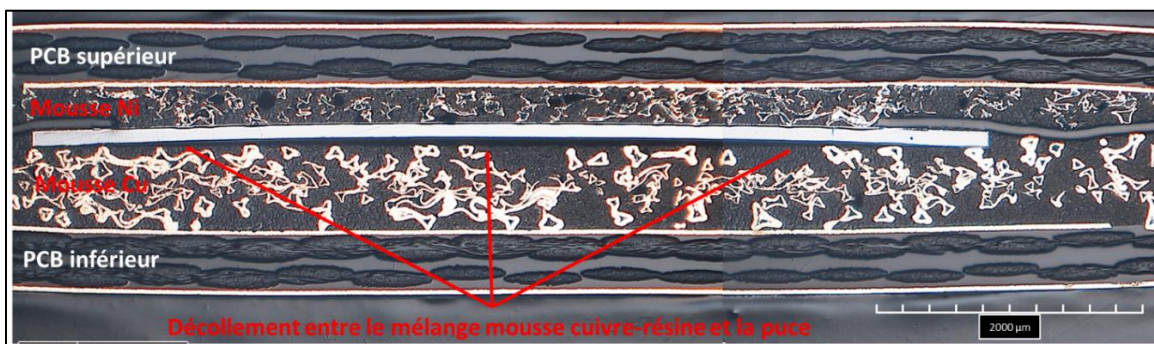
- Un décollement entre le mélange mousse-cuivre résine et la puce Si. Il débute dans les extrémités de la puce et il devient plus important en se déplaçant vers son centre, où il atteint sa valeur maximale. Dans l'échantillon présenté dans la (Figure 3.25-b) le décollement maximal au centre de la puce s'élève à 50 μm . Quant à l'échantillon de la (Figure 3.25-c) le décollement maximal au centre de la puce s'élève à 60 μm .
- Un décollement à la fois entre le mélange mousse cuivre-résine et entre le mélange nickel-résine et le PCB supérieur. Dans les deux cas, le décollement débute dans les extrémités de la puce et il devient plus important en se déplaçant vers son centre, où il atteint sa valeur maximale. La (Figure 3.25-a) illustre un exemple significatif, où le décollement maximal s'élève à 70 μm entre le mélange mousse cuivre-résine et de 175 μm entre le mélange mousse nickel-résine et le PCB supérieur.



(a) éch - FF5



(b) éch - FF7



(c) éch - FF3

Figure 3.25 Coupe métallographique et visualisation au microscope optique de quelques échantillons de type (PCB_{Cu}^{Ni}) ayant subi 1000 cycles de vieillissement à travers le Profil #2 : (a) échantillon FF5, (b) échantillon FF7, (c) échantillon FF3, [Essai #2].

Quelques autres anomalies moins importantes ont été observées lors de ces analyses à savoir :

- L'apparition de légères fissurations au niveau des puces, bien qu'elles soient toujours (et de façon assez incompréhensible) opérationnelles, voir la Figure 3.27-a. Ces fissurations sont localisées dans la majorité des cas au bords de la puce là où on trouve le masque Kapton. Un essai de tenue en tension $I_r=f(V_r)$ a été effectué sur les échantillons vieillis (avant de les avoir découpés). Les résultats de mesures sont donnés par la Figure 3.26 et ne présentent aucune anomalie vis à vis de la tenue en tension.

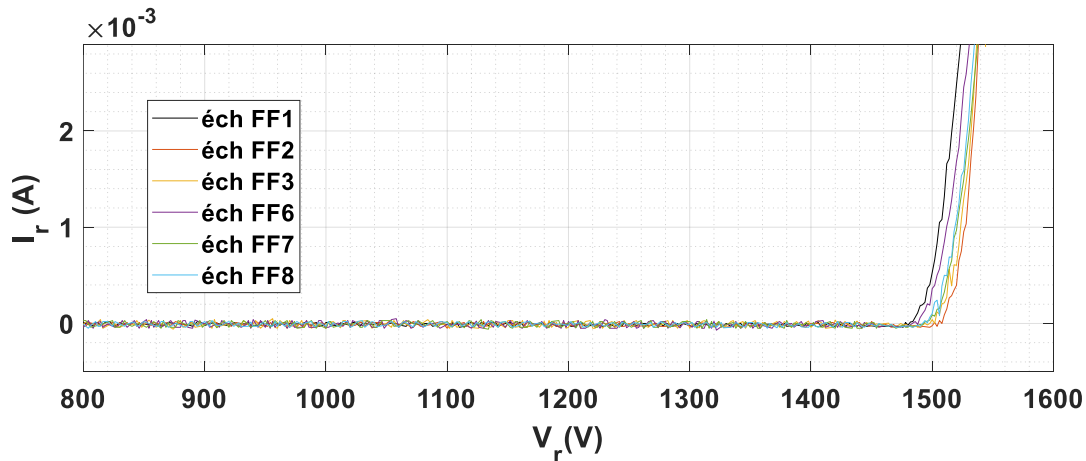


Figure 3.26 Caractéristiques statiques inverses $I_r=f(V_r)$ de 6 échantillons après 1000 cycles.

- La dégradation de la métallisation aluminium sur la face avant de la puce, plus précisément au niveau des points de contact entre la mousse et la puce, voir la Figure 3.27-b. Le même phénomène a été également observé dans le cas des échantillons non vieillis. Le vieillissement n'est peut-être pas la cause de ces dégradations. Elles peuvent résulter du traitement mécanique subi par les échantillons lors des étapes de préparation pour l'analyse (découpage et surtout polissage).
- L'apparition d'une légère fissuration au bord de la puce côté résine, (Figure 3.27-c).
- La dégradation de la métallisation Ni/Ag sur la face arrière de la puce, (Figure 3.27-d).



Figure 3.27 Coupes métallographique (au microscope optique et au MEB) de quelques échantillons de type (PCB_{Cu}^{Ni}) après 1000 cycles de vieillissement montrant une: (a) fissuration au niveau de la puce, (b) dégradation de la métallisation aluminium sur la face avant de la puce, (c) fissuration au bord de la puce, côté résine, (d) dégradation de la métallisation Ni/Ag sur la face arrière de la puce, [Essai #2].

L'augmentation de la résistance électrique R_s lors du vieillissement est donc liée à des décollements entre les différentes couches qui constituent l'assemblage PCB qui causent la réduction des points de contacts électriques. Ces derniers peuvent être causés par la différence entre les coefficients de dilatation thermique $CTEs$ des différents matériaux qui composent

l'assemblage et qui sont à l'origine de l'apparition de contraintes thermomécaniques. La présence résiduelle de bulles d'air dans le mélange mousse-résine pourrait aussi causer ce décollement.

3.2.2.3 Essai #3 : Étude de l'influence de l'épaisseur initiale de la mousse métallique sur la durée de vie des assemblages PCB, $PCB_{Cu-réduite}^{Ni-réduite}$

L'effet de l'épaisseur initiale des mousses métalliques utilisées sur la durée de vie des assemblages PCB a fait l'objet d'une étude d'investigation à travers l'essai #3. Quatre échantillons de type $PCB_{Cu-réduite}^{Ni-réduite}$ (épaisseur initiale des mousses métalliques réduite) ont été réalisés.

Ces échantillons ont été soumis aux conditions du Profil # 02 (plage de température - 25°C à 125°C, pente de variation de 3°C.min⁻¹ et une durée de palier de 20 minutes). Comme pour les autres tests, la résistance électrique R_s a été mesurée régulièrement tous les cinquante cycles. Les résultats d'évolution de la résistance électrique moyenne normalisée des quatre échantillons sont illustrés en fonction du nombre de cycles thermiques dans la Figure 3.28. L'allure de variation de la résistance électrique dans le cas des assemblages qui utilisent une mousse avec une épaisseur réduite (épaisseur initiale de 0,7 mm) est presque identique à celle obtenue au niveau des assemblages qui utilisent des mousses avec une épaisseur initiale non réduite (épaisseur initiale de 1,3 mm).

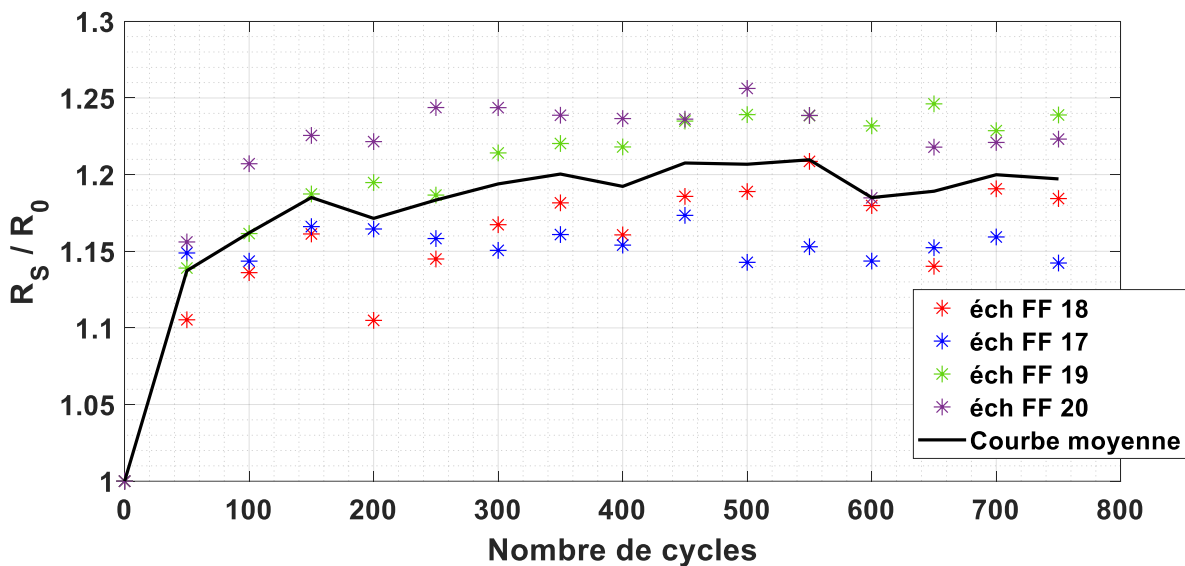


Figure 3.28 Évolution des résistances électrique moyenne normalisées R_s/R_0 des d échantillons de type $PCB_{Cu-réduite}^{Ni-réduite}$ en fonction du nombre de cycles, R_s résistance électrique à l'état passant mesurée, R_0 résistance électrique initiale à 0 cycles, [Essai #3, Profil #2].

Nb : La résistance électrique initiale R_0 à l'état passant des assemblages *PCB* a augmenté avec la réduction de l'épaisseur des mousses pour les mêmes puces Infineon intégrées (8 - 12 mΩ à 14,8 - 17,5 mΩ). Comparativement aux autres essais, l'état final des mousses pressées est moins dense. En effet, dans les premiers essais l'épaisseur de la mousse avant et après pressage était respectivement 1300 μm et 600 μm pour le cuivre (réduction de 55%), alors que dans ce nouvel essai l'épaisseur de la mousse est passé de 700 μm à 450 μm (réduction de 35%).

Les résultats d'analyses au microscope optique de l'échantillon éch-FF18 ont montré que l'augmentation de la résistance électrique à l'état passant R_S est également liée à un décollement entre le mélange mousse cuivre et la puce Si (un décollement de 35μm).

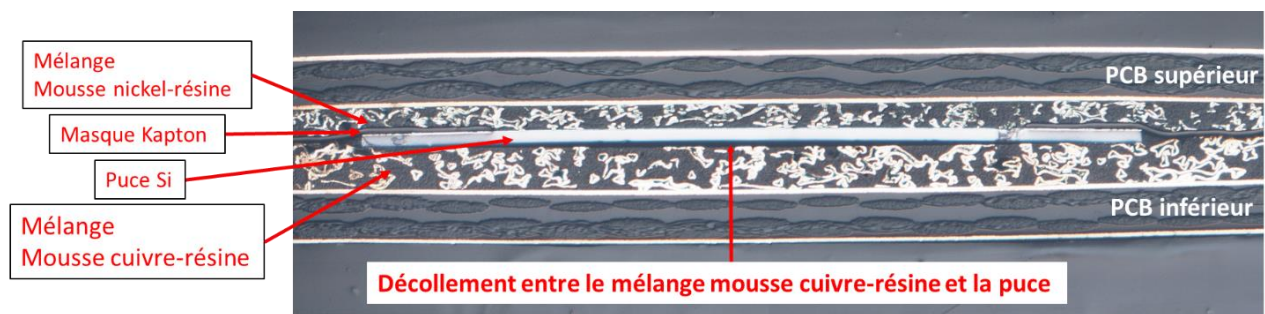


Figure 3.29 Coupe métallographique au microscope optique de l'échantillon éch-FF18 (de type PCB_{Cu}^{Ni}) ayant subi 750 cycles de vieillissement à travers le Profil #2 . [Essai #3]

3.2.2.4 Essai #4 : Effet du revêtement de la face avant des puces

Comme il a été indiqué précédemment, lors de la mise en œuvre des assemblages *PCB*, la métallisation de la face avant (en aluminium) des puces présentait certaines formes de dégradations, (dans la section 3.1.1 et Figure 3.10-a, b et c). Afin d'étudier l'effet de la nature de la métallisation de la face avant sur la durée de vie des assemblages *PCB*, l'essai #4 a été mené. Un échantillon de type $PCB_{Cu}^{Ni-revêtue}$ (utilisation d'un MOSFET SiC avec face avant revêtue par un alliage Ni/Or, grille et source en court-circuit) a été réalisé. Ce dernier a été soumis à un cyclage thermique passif à travers le Profil #2 (- 25 à 125°C, pente de variation de 3°C.min⁻¹ et une durée de palier de 20 minutes). L'évolution de la résistance électrique à l'état passant de cet échantillon a été mesurée chaque cinquante cycles. Les résultats d'évolution de la résistance électrique normalisée R_S/R_0 sont illustrés dans la Figure 3.30.

Nous remarquons que dans le cas où la puce intégrée est revêtue par un autre matériau, la résistance électrique à l'état passant R_S augmente rapidement durant les cinquante premiers cycles, et qu'ensuite, l'accroissement diminue pour rester aux alentours d'une augmentation de

seulement 5 % après 500 cycles. Alors que dans le cas où la puce intégrée n'est pas revêtue (métallisation de la face avant classique AlSi) l'augmentation de la résistance après vieillissement est de 20-25 %.

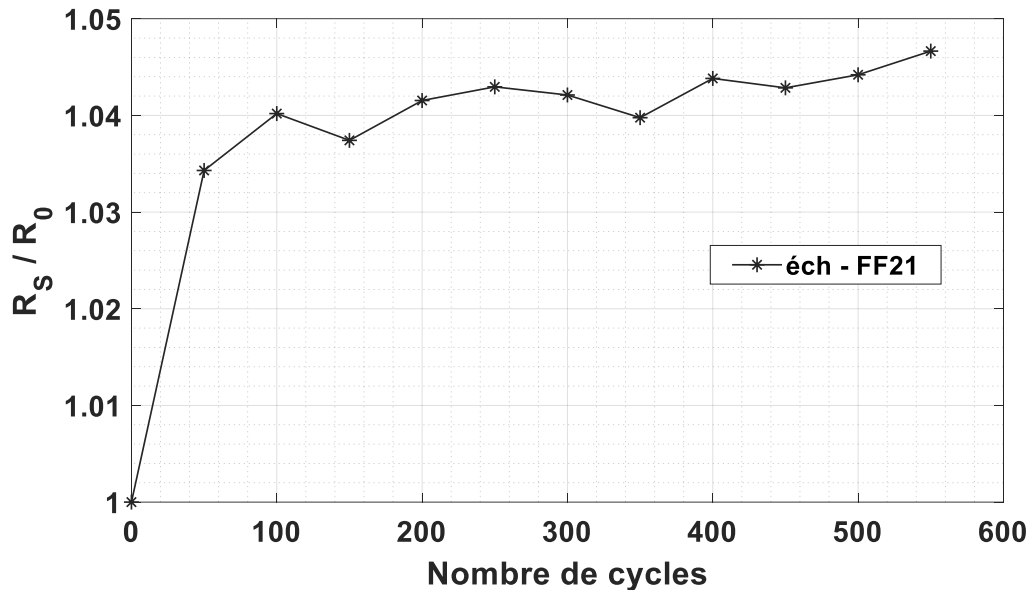


Figure 3.30 Évolution de la résistance électrique normalisée R_s/R_0 d'un échantillon $PCB_{Cu}^{Ni-revêtue}$ intégrant un MOSFET SiC (face avant revêtue par du Ni/Au), R_s résistance électrique à l'état passant mesurée, R_0 résistance électrique initiale à 0 cycles. [Essai # 4, Profil #2].

Le revêtement de la face avant de la puce pourrait ainsi avoir permis de réduire significativement l'accroissement de la résistance électrique. Toutefois, la surface de la puce de cet échantillon est considérablement plus faible que celle des autres échantillons (7,3 mm x 7 mm contre 3,10 mm x 3,36 mm) et l'effet de la surface est sans doute prépondérant. N'ayant pu, faute de disponibilité de puces de plus grandes sections, faire des essais sur des puces de surface plus élevée, il n'est pas possible de conclure. Mais étant données les observations effectuées (décollement de la puce), on peut supposer que c'est la surface plus faible de ces puces qui a permis de limiter l'élévation de la résistance à l'état passant.

3.2.2.5 Essai #5 : Remplacement de la mousse de la face avant par une laine en aluminium

Quatre échantillons de type $PCB_{Cu}^{laine Al}$ (assemblage PCB utilisant une laine en aluminium sur la face avant et une mousse en cuivre sur la face arrière et intégrant des diodes Infineon) ont été soumis aux conditions de cyclage du Profil #2 (- 25 à 125°C, pente de variation de 3°C.min⁻¹ et une durée de palier de 20 minutes). Durant le vieillissement, la résistance électrique R_s est

mesurée régulièrement tous les cinquante cycles. La Figure 3.31 illustre l'évolution de la résistance électrique normalisée R_S/R_0 de quelques échantillons. L'évolution de la résistance est similaire à celle observée avec les mêmes puces et prise de contact par mousse métallique. La résistance R_S augmente rapidement durant les 50 premiers cycles et tend ensuite à se stabiliser avec une augmentation finale comprise entre 15 à 20 %.

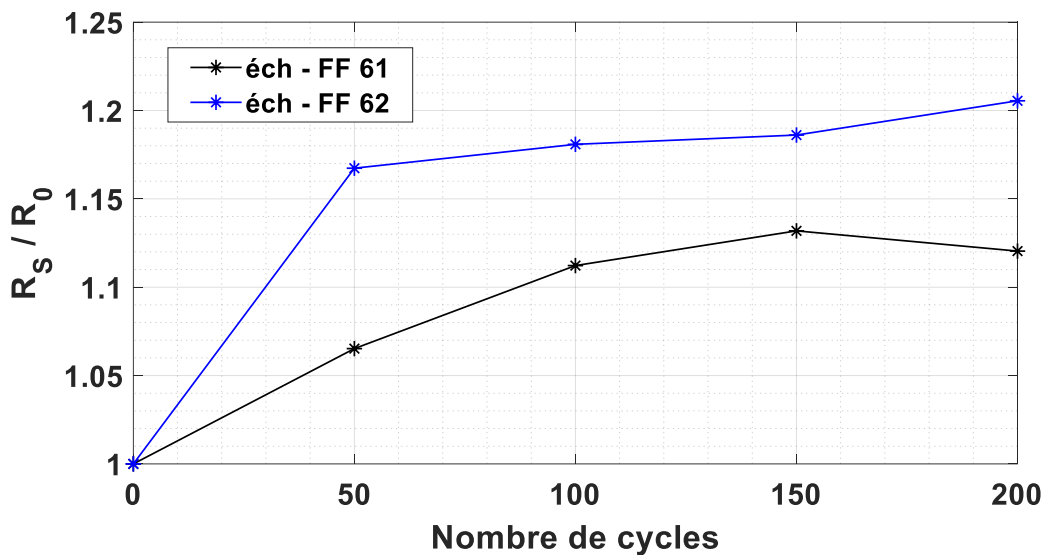
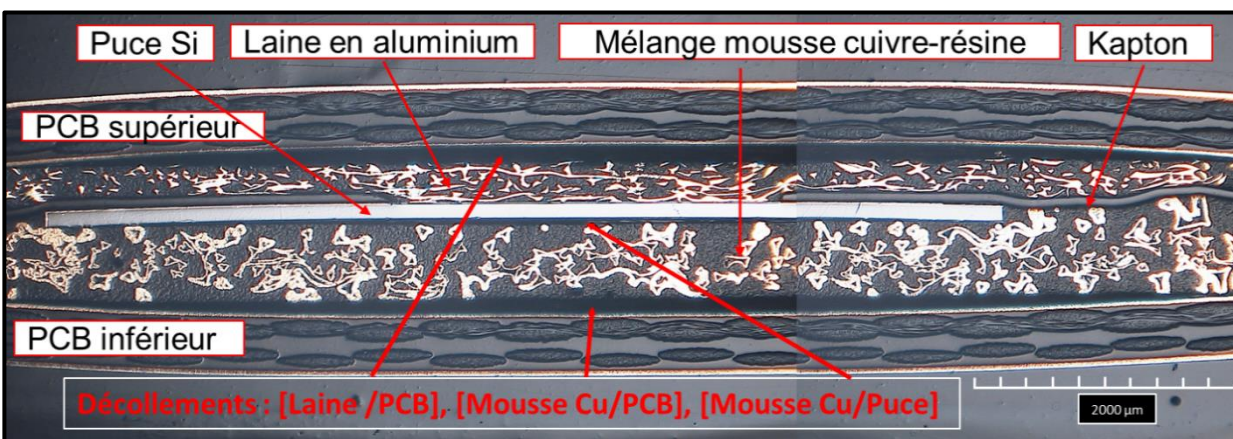
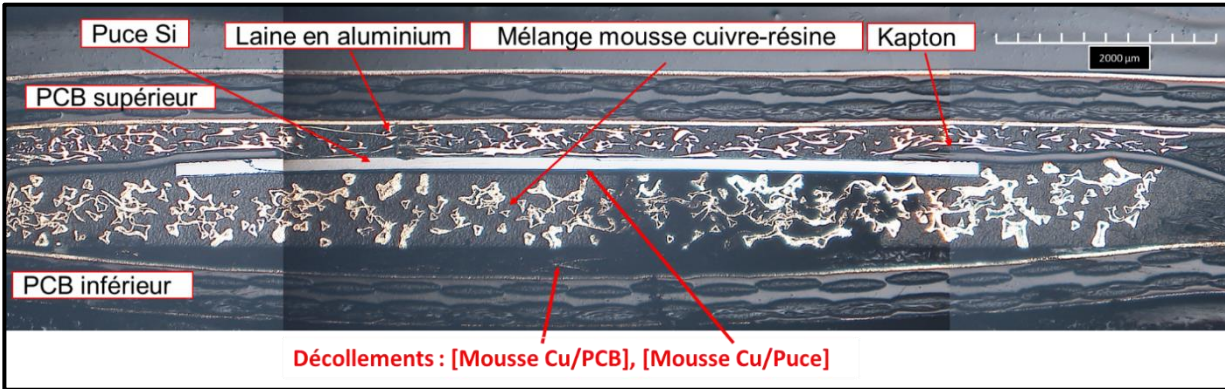


Figure 3.31 Évolution des résistances normalisées R_S/R_0 des différents échantillons en fonction du nombre de cycles, R_S résistance électrique à l'état passant mesurée, R_0 résistance électrique initiale à 0 cycles, [Essai # 5].

Les analyses microscopiques réalisés ont montré des décollements entre les différentes couches, identiques à ceux visualisés lors des essais précédents. Des fissurations ont également été repérés sous le masque Kapton.



(a) éch-FF60



(B) éch-FF61

Figure 3.32 Coupe métallographique au microscope optique de quelques échantillons de type $(PCB_{Cu}^{laine Al})$ ayant subi 200 cycles de vieillissement à travers le Profil#2 : (a) éch-FF60, (b) éch-FF61 [Essai #5].

3.2.3 Campagne #3 (Étude de l'effet de l'imprégnation de la résine)

Durant cette campagne de vieillissement un seul essai a été mené. L'objectif de ce dernier est d'étudier l'effet de l'imprégnation de la résine à l'intérieur de la mousse métallique. Le fait de stopper l'imprégnation de la résine est susceptible de réduire les contraintes thermomécaniques durant le cyclage, bien que la suppression de la résine et l'air piégé à l'intérieur de la mousse métallique pourraient provoquer d'autres phénomènes critiques de défaillance.

A cet effet, quatre échantillons de type $PCB_{Cu}^{Ni-sans résine}$ (utilisant une mousse en cuivre sur la face arrière et une mousse en nickel sur la face avant, sans imprégnation de résine) ont été réalisés. Ces échantillons ont été soumis aux contraintes de cyclage du profil #2 (plage de température - 25°C à 125°C, pente de variation de 3°C.min⁻¹ et une durée de palier de 20 minutes). L'évolution de la résistance électrique à l'état passant de ces échantillons a été mesurée tous les cinquante cycles.

L'ensemble des échantillons ont vu leurs caractéristiques statiques se dégrader durant le vieillissement. Parmi ces échantillons, quelques-uns ont fait apparaître une défaillance en circuit ouvert après quelques cycles seulement et la Figure 3.33, exemple significatif, illustre une défaillance en circuit ouvert après seulement 50 cycles.

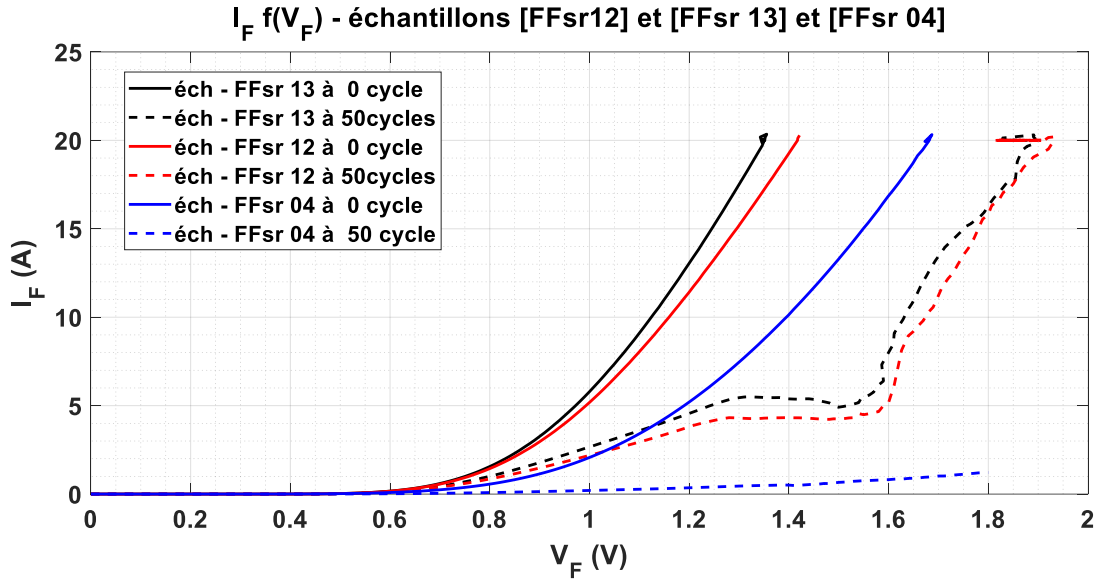


Figure 3.33 Évolution de la courbe de la caractéristique statique direct $I_F=f(V_F)$ en fonction du nombre de cycles. Échantillons de type $PCB_{Cu}^{Ni-sans\ résine}$ (mousse sans imprégnation de résine). [Campagne #3, Profil #2].

La Figure 3.34 illustre les résultats d'évolution de la caractéristique statique en direct $I_F=f(V_F)$ de l'un des échantillons au cours du vieillissement ainsi que l'évolution de sa résistance normalisée. Durant les 100 premiers cycles, la résistance a augmenté de 50%. Une défaillance en circuit ouvert est survenue au bout des 150 cycles.

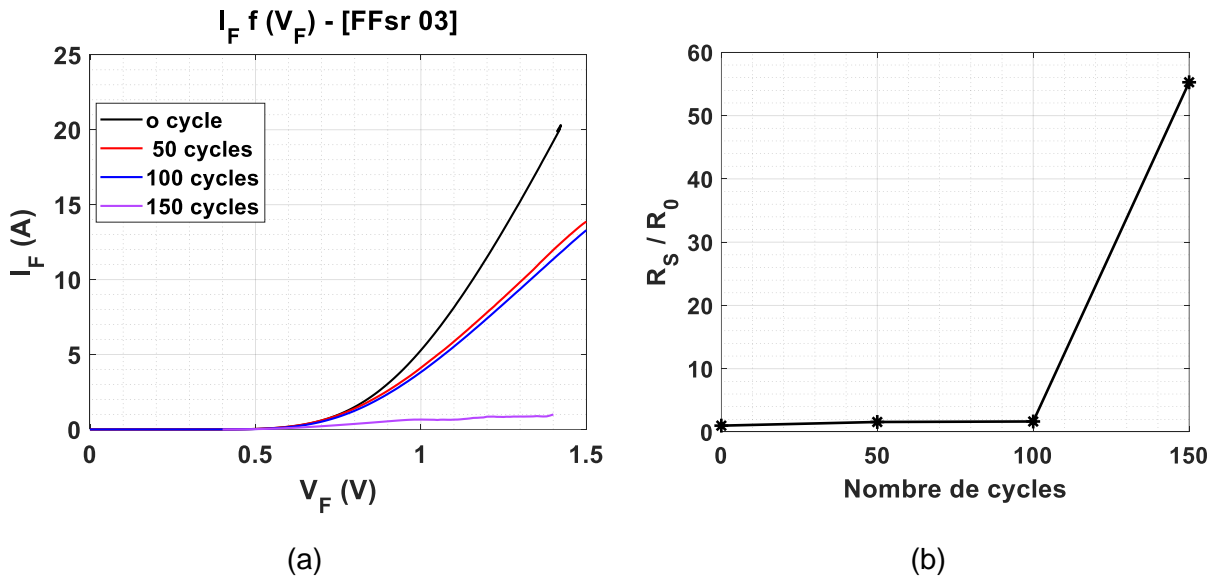


Figure 3.34 (a) Évolution de la caractéristique statique en direct $I_F=f(V_F)$ en fonction du nombre de cycles. (b) Évolution de la résistance électrique normalisée à l'état passant. [éch - FFsr 03 ; Profil #2; Campagne #3].

La Figure 3.35 illustre une coupe microscopique d'un échantillon $PCB_{Cu-sans\ résine}^{Ni-sans\ résine}$ après l'apparition de la défaillance. La quasi-totalité des points de contacts ont été perdus ce qui explique la forte augmentation de la résistance. La flexion de la puce est accentuée par rapport aux autres essais, participant aussi à la réduction des points de contact.

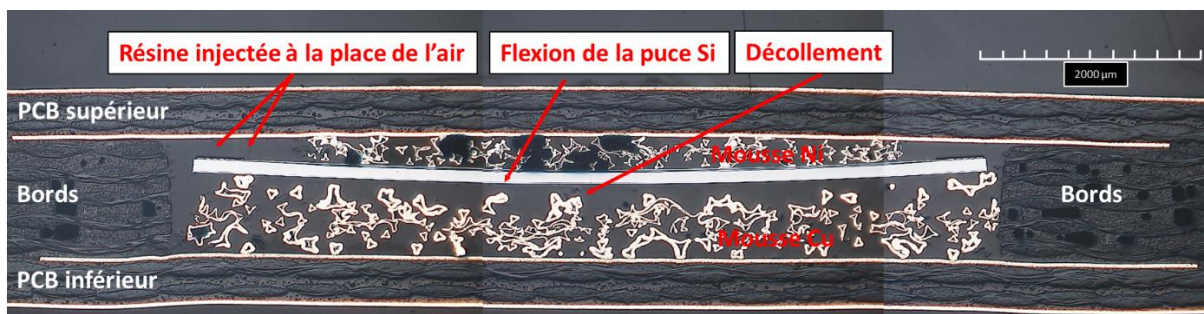


Figure 3.35 Coupe métallographique au microscope optique de l'échantillon FFsr12 (de type $PCB_{Cu-sans\ résine}^{Ni-sans\ résine}$) ayant subi 50 cycles de vieillissement. Profil #2. [Campagne #3]

Les résultats obtenus durant cette campagne de vieillissement ont confirmé que l'imprégnation de la résine à l'intérieur de la mousse métallique est nécessaire si l'on souhaite améliorer la durée de vie des assemblages PCB vis-à-vis du cyclage thermique passif.

Cela s'explique probablement par le fait que la mousse métallique a tendance à se déformer plus pour la même contrainte appliquée par rapport à un matériau solide de même masse. L'imprégnation de la résine à l'intérieur de la mousse permet en quelque sorte de réduire ces déformations.

3.2.4 Conclusion sur les différentes campagnes de vieillissement menées

Dans le cas des assemblages PCB vieillis entre +140°C à - 40°C (Campagne #1) la défaillance apparaît juste après 40 à 50 cycles. Cela est dû au fait que la température de transition vitreuse de l'époxy a été dépassée ($T_g=130^\circ\text{C}$). En conséquence, les assemblages PCB ne peuvent pas opérer à des températures dépassant la température de transition vitreuse.

Les deux premiers essais réalisés durant la campagne #2 (Essai #1 et Essai #2) ont montré des résultats prometteurs. En effet, les assemblages PCB vieillis entre - 25°C et +125°C ont subi plus de 1000 cycles de vieillissement sans l'apparition d'une défaillance complète. Un accroissement de 25 % de la résistance électrique R_S après 1000 cycles est toutefois constaté, et d'après les critères habituels de défaillance, ces assemblages peuvent être considérés comme défaillants, mais les prototypes restent opérationnels. L'essai #2 confirme également que la vitesse de

variation de la température ainsi que la durée du palier n'affectent pas la durée de vie des assemblages. L'essai #3 a été consacré à l'étude de l'effet de l'épaisseur initiale des mousses métalliques utilisées sur la durée de vie des assemblages PCB. À cet effet, des échantillons PCB ont été réalisés, dont l'épaisseur initiale des mousses métalliques a été réduite. Les résultats ont montré que le changement de l'épaisseur de la mousse n'avait pas d'effet sur l'allure de la variation de la résistance électrique R_s et donc sur le vieillissement. Cependant, la modification de la densité de la mousse une fois pressée augmente la résistance électrique à l'état passant initiale. L'essai #4 a été consacré à l'étude de l'effet de la nature de la métallisation de la face avant de la puce sur la durée de vie des assemblages. La face avant de la puce a été revêtue avec un dépôt de Ni/Au. On a constaté un effet bénéfique mais qui est certainement lié à la faible dimension des puces utilisées durant cet essai. Dans l'essai #5 la mousse métallique de la face avant a été remplacée par une laine en aluminium. Malheureusement, l'utilisation de la laine métallique n'a pas apporté d'amélioration sur la durée de vie.

La Campagne #3 vise à étudier l'effet de l'imprégnation de la résine à l'intérieur de la mousse métallique. On a conclu que l'imprégnation de la résine à l'intérieur de la mousse métallique est nécessaire pour garantir une certaine fiabilité vis-à-vis du cyclage thermique passif.

4 Simulation numérique - modèle 2D

Afin de mieux comprendre les résultats obtenus durant les campagnes de vieillissement, des travaux de simulations thermomécaniques ont été réalisés à l'aide d'un logiciel de simulation par éléments finis (Ansys® - Workbench). L'objectif de ces simulations est de mettre en évidence l'effet de la variation de la température sur les contraintes mécaniques subies par ces assemblages PCB et causées par le cyclage en température (calcul quantitatif).

A cet effet un modèle numérique 2D de l'assemblage PCB a été réalisé. Il a permis à la fois de localiser les contraintes thermomécaniques et de faire une étude d'optimisation. Les travaux réalisés sont détaillés ci-dessous.

4.1 Simulation des contraintes thermomécaniques dans l'assemblages PCB

Deux modèles 2D sont comparés. Dans le premier modèle (Packaging #1), la face arrière de la puce est brasée à l'aide d'une brasure de type SAC (Ref. Sn3.0Ag0.5C), quant à la face avant un mélange mousse nickel-résine est utilisé, voir la Figure 3.36-a. Dans le second modèle (Packaging #2), le contact électrique sur les deux faces de la puce est effectué à l'aide d'un mélange mousse nickel-résine, ce qui correspond exactement au procédé d'intégration PCB#1,

voir la Figure 3.36-b. Pour simplifier le modèle et réduire le temps de calcul, une structure axisymétrique 2D a été considérée, (Figure 3.36).

Un maillage régulier quadratique est considéré pour le modèle Packaging #1, avec un nombre d'éléments de 3974 et un nombre de nœud de 14208. Les dimensions de ce modèle complet sont 10 mm x 1,79 mm, la taille de la puce est 250 μm x 3 mm et les dimensions du mélange mousse nickel-résine sont de 300 μm x 3 mm. L'épaisseur de la brasure est de 100 μm .

Pour le modèle Packaging #2 un maillage régulier quadratique est considéré également, avec un nombre d'éléments de 2416 et un nombre de nœud de 8872. Les dimensions de ce modèle complet sont 10 mm x 1,59 mm, la taille de la puce est 250 μm x 3 mm et les dimensions du mélange mousse nickel-résine sont de 300 μm x 3 mm.

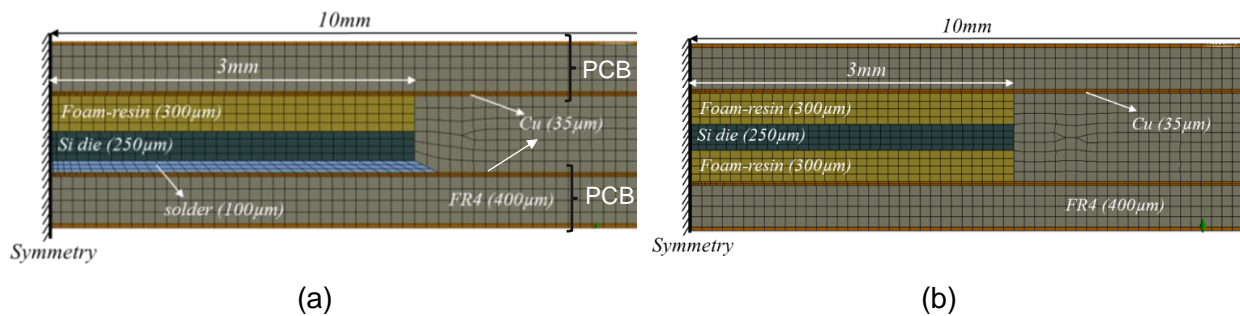


Figure 3.36 Modèles 2D numériques réalisés; (a) modèle utilisant de la mousse métallique sur la face avant de la puce et une brasure sur la face arrière (Packaging #1), (b) modèle utilisant une mousse métallique sur les faces avant et arrière de la puce (Packaging #2).

Les propriétés des matériaux utilisés sont illustrées dans le Tableau 3-4. L'époxy FR4, la puce Si et le mélange mousse-résine sont considérés comme des matériaux élastiques. Les couches de cuivre sont considérées comme étant des matériaux élasto-plastique.

Tableau 3-4 Propriétés physiques des matériaux.

Matériaux	Conductivité thermique (W/m.K)	CTE (ppm/K)	Module de Young (GPa)	Coefficient de Poisson	Limite d'élasticité (MPa)	Module tangent (MPa)
Cuivre [92], [13]	400	17	131	0,345	100	400
Sn3.0Ag0.5Cu [93], [69]	58.7	23	43	0,33	25.6	
Si	148	2.46	166	0,42	(élastique)	
Epoxy FR4 [72], [94]	0,3	15 (x-axis) 17 (y-axis) 85 (z-axis)	17,9	0,17		
résine-mousse Ni	1,9	48	33.7	0,3		
résine-mousse Cu	5	48	33.7	0,3		

La brasure est considérée comme étant un matériau élasto-viscoplastique, qui utilise le modèle de Garofalo du phénomène de fluage, dont les paramètres sont détaillés dans le Tableau 3-5, [69]. Concernant le mélange mousse-résine, les paramètres effectifs obtenus dans la partie « caractérisation des matériaux » du chapitre 2 ont été utilisés.

Tableau 3-5 Paramètres de Garofalo de la brasure Sn3.0Ag0.5C, [69].

C (1/s)	α (1/MPa)	n	Q/R (K)
6,385e ⁻⁶	0,08638	5,84	159.97

Les conditions aux limites appliquées au niveau du modèle (Packaging #2) sont illustrées dans la Figure 3.37 et sont détaillées ci-dessous :

- Un profil de température allant de - 40 à 140°C (Profil #3, Figure 3.2), identiques à celui utilisé lors des campagnes de vieillissement expérimentales. Cela dans l'intérêt d'obtenir le maximum de contraintes dans les assemblages (le modèle ne représente pas la transition vitreuse du PCB).
- Le sommet B défini par le point noir dans la Figure 3.37 est immobile (déplacement nul dans toutes les directions).
- L'arête A définie par la ligne bleue possède un déplacement nul dans la direction x et un déplacement libre dans la direction y.
- L'arête A est utilisée comme axe de symétrie selon la direction x.

Les mêmes conditions aux limites sont appliquées dans le cas du modèle (Packaging #1).

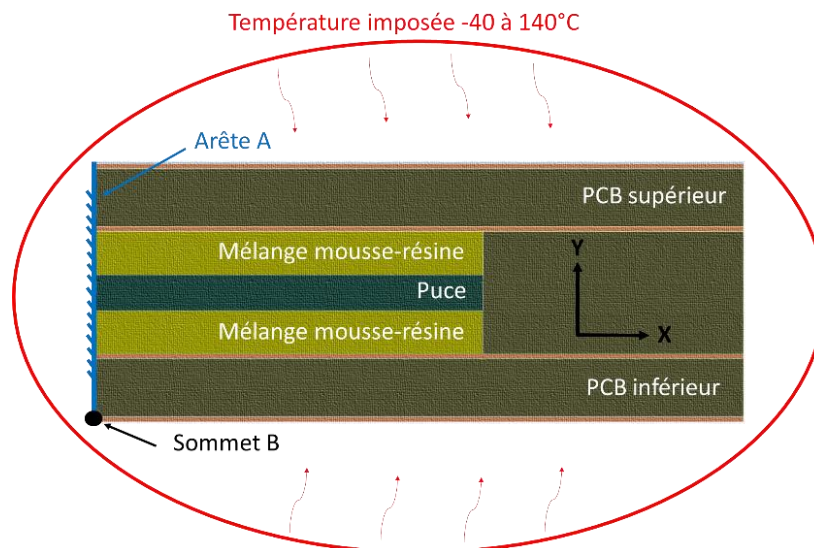


Figure 3.37 Conditions aux limites appliquées au niveau du modèle (Packaging #2).

La Figure 3.38 illustre la cartographie des contraintes maximales de Von Mises obtenues à 140°C sur les deux packaging #1 et #2. Les contraintes sont plus élevées dans le 1^{er} packaging et le maximum est localisé à l'interface puce-brasure. En effet, dans le cas du Packaging #1 la contrainte maximale s'élève à 350 MPa contre 250 MPa pour le Packaging #2. Les contraintes sont plus homogènes dans la puce du second packaging.

La contrainte maximale est située au niveau de la puce Si, plus précisément à l'interface de connexion entre la brasure et la puce Si pour le Packaging#1 (voir la Figure 3.38-a), alors qu'elle est située entre la puce Si et le mélange mousse-résine dans le cas du Packaging#2, voir la Figure 3.38-b.

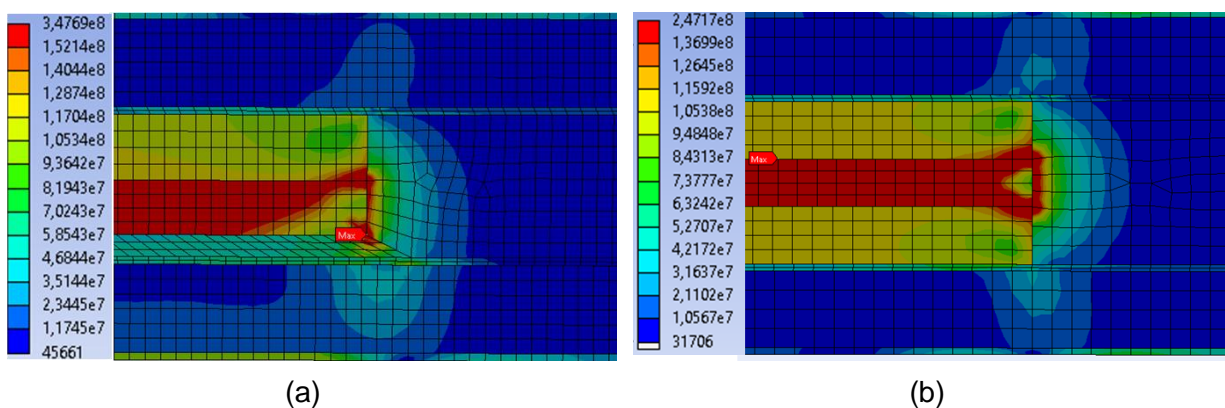


Figure 3.38 Cartographie des contraintes maximales de Von Mises (en Pa) obtenues à la température de 140°C, pour un profil de température compris entre -40°C à 140°C, (a) cas du Packaging#1, (b) cas du Packaging#2.

D'après les résultats de simulation par EF, nous avons conclu que les fissures aperçues au niveau des puces peuvent résulter des contraintes thermomécaniques générées au niveau de l'assemblage lors du vieillissement.

4.2 Optimisation de l'assemblage : effet de l'épaisseur de la mousse sur les contraintes thermomécaniques

La simulation numérique par éléments finis menée dans cette section vise à étudier l'effet de l'épaisseur de la mousse sur l'amplitude des contraintes thermomécaniques lors du cyclage thermique passif.

Un modèle numérique 2D d'un assemblage PCB (PCB#1) a été mis en œuvre, dans lequel le contact électrique sur les deux faces est assuré par un mélange mousse nickel-résine comme indiqué à la Figure 3.39.

Afin d'étudier l'effet de l'épaisseur de la mousse métallique sur les contraintes mécaniques, plusieurs simulations numériques ont été effectuées pour différentes épaisseur (entre 100 et 600 μm par pas de 50 μm) du mélange mousse/résine comme illustré à la Figure 3.39. Les contraintes thermomécaniques créées par la variation de la température (- 40°C à 140°C) ont été calculées pour chacune des épaisseurs retenues du mélange mousse résine.

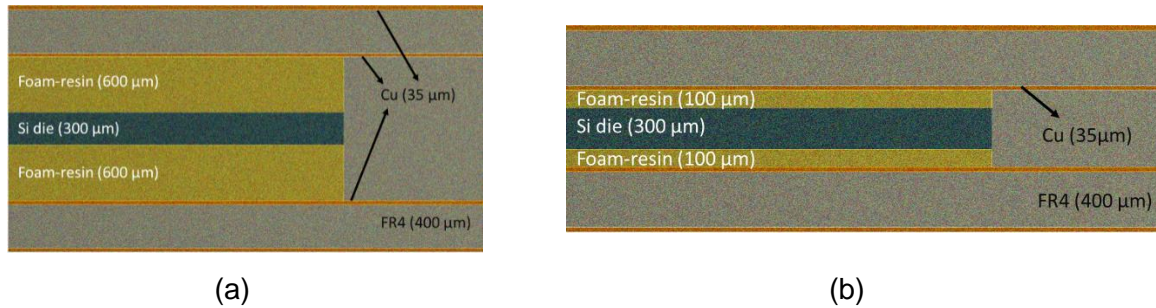


Figure 3.39 Modèle numérique 2D ; (a) utilisant des mousses métalliques d'une épaisseur de 600 μm , (b) utilisant des mousses métalliques d'une épaisseur de 100 μm .

La Figure 3.40 illustre l'évolution des contraintes thermomécaniques maximales de 'Von mises' (obtenues à la température de 140°C) en fonction du rapport entre l'épaisseur de la puce et celle du mélange mousse-résine ($e_{\text{puce}} / e_{\text{mélange}}$). Ces résultats montrent que la valeur minimale des contraintes thermomécaniques générées à l'intérieur de l'assemblage lors du cyclage thermique est obtenue lorsque l'épaisseur du mélange mousse-résine est égale à l'épaisseur du composant actif ($e_{\text{puce}} = e_{\text{mélange}} (\text{contact supérieur}) = e_{\text{mélange}} (\text{contact inférieur})$).

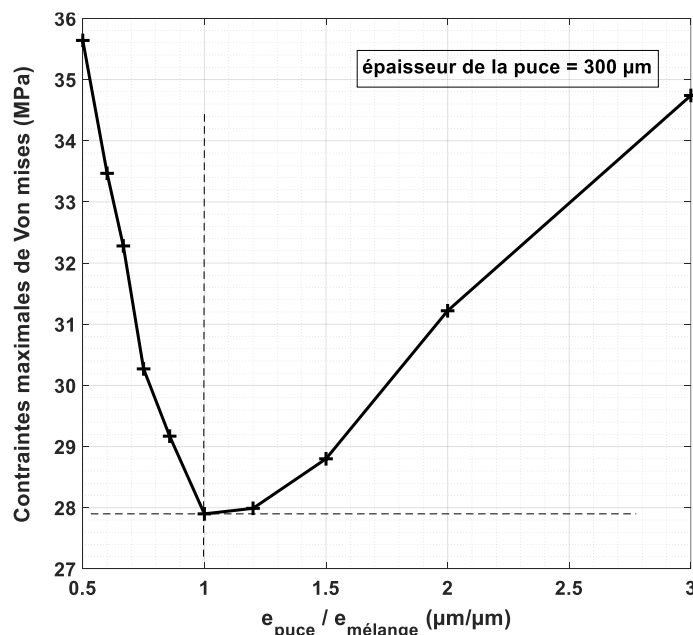


Figure 3.40 Évolution des contraintes thermomécaniques de Von mises en fonction du rapport entre l'épaisseur de la puce et du mélange mousse-résine $e_{\text{puce}}/e_{\text{mélange}}$ (température de 140°C).

Comme perspectives, il serait intéressant de quantifier dans un premier temps l'effet des dimensions latérales de la puce (surface de la puce) sur l'évolution des contraintes thermomécaniques, en se basant sur un modèle 2D. Dans un second temps, il faudrait élaborer un modèle 3D de l'assemblage PCB avec la géométrie réelle du mélange mousse-résine, cela dans l'intérêt d'observer avec précision l'évolution des contraintes thermomécaniques lors de la variation de la température, mais la finesse de maillage nécessaire à cette simulation risque de rendre très compliquée la résolution.

5 Conclusion

Dans le présent chapitre, une étude de fiabilité a été menée sur les technologies d'intégration PCB (proposées dans le chapitre 2 : PCB#1 et PCB#2), dans lesquelles les contacts électriques sont assurés par des mousses métalliques pressées. L'objectif de ce chapitre est d'étudier le comportement de ces nouveaux types d'assemblages vis-à-vis d'un cyclage thermique passif de vieillissement, de manière à déterminer les mécanismes de défaillances et d'estimer si possible les durées de vie. Les spécifications des normes PCB (IPC-TM-650 et JESD22-A104E) sont respectées.

Plusieurs essais de vieillissement accélérés ont été menés durant cette étude de fiabilité. Chacun d'entre eux avait un objectif bien défini, cela dans l'intérêt de trouver d'éventuelles zones de fragilité dans la structure des assemblages *PCB* et de chercher à améliorer la fiabilité en jouant sur la géométrie et les matériaux utilisés.

Les résultats de vieillissement peuvent être considérés relativement comme encourageants bien que les résistances électriques (indicateur de vieillissement) dépassent rapidement et largement les limites à la défaillance habituellement définie (augmentation de 5%). En effet, les échantillons vieillissent entre - 25°C à 125 °C sont restés fonctionnels après 1000 cycles de vieillissement avec toutefois un accroissement de 20 % à 25% de la résistance électrique R_S .

Pour mieux comprendre les raisons de l'augmentation de la résistance électrique lors du vieillissement, une analyse destructive des échantillons vieillissants a été menée (MEB et microscope optique). Quelques anomalies ont été relevées, mettant en évidence la présence d'un décollement entre les différentes couches de l'assemblage. Ce phénomène est causé par les déformations (dilatations et compressions) des mousses métalliques. L'imprégnation de la résine dans ces derniers réduit considérablement ces déformations.

Pour remédier à ce problème, il serait intéressant de trouver de nouveaux matériaux (alliages) avec de meilleures performances électriques et mécaniques, dont notamment le *CTE* qui doit se rapprocher des autres matériaux de l'assemblage PCB (Puces Si et époxy) – comme alternative au mélange mousse-résine.

Durant ce chapitre, nous avons également élaboré un modèle numérique 2D des assemblages PCB, dans l'intérêt d'estimer et de localiser quantitativement les contraintes thermomécaniques. Les résultats de simulation ont montré que lors de l'application d'un profil de température de - 40°C à 140°C les contraintes maximales de Von Mises sont atteintes à la température de 140°C et elles sont situées à l'interface entre la puce Si et le mélange mousse-résine, cela a permis de conclure que les fissures aperçues au niveau des puces lors de l'analyse des échantillons peuvent résulter des contraintes thermomécaniques générées au niveau de l'assemblage lors du vieillissement.

Nous avons essayé d'étudier l'effet de l'épaisseur du mélange mousse-résine sur la durée de vie des assemblages PCB. Un modèle numérique 2D d'un assemblage PCB a été développé, dans lequel nous avons simulé les contraintes thermomécaniques générées lors du cyclage thermique passif. À l'issue de cette étude, nous avons conclu que la valeur minimale des contraintes thermomécaniques générées à l'intérieur de l'assemblage est obtenue lorsque l'épaisseur du mélange est égale à l'épaisseur du composant actif (puce).

Comme perspective des travaux, il serait intéressant d'élaborer un modèle numérique 3D de l'assemblage PCB, mais en utilisant la géométrie réelle de la mousse pressée, cela dans l'intérêt de localiser avec précision l'emplacement des contraintes thermomécaniques dans l'assemblage (lors du cyclage thermique passif) et surtout de l'optimiser par la suite.

Le prochain chapitre se focalisera sur des essais de cyclage thermique actifs. Il présentera notamment la réalisation de bancs de vieillissements, dans lesquels des échantillons seront soumis à des essais de vieillissement accélérés.

Chapitre 4 :

Cyclage thermique actif

CHAPITRE 4 Cyclage thermique actif

1 Introduction

Le présent chapitre vise à étudier le comportement de la technologie d'assemblage PCB présentée dans le chapitre 2 et dans l'article [67] vis à vis du cyclage thermique actif. En effet, l'objectif est de déterminer les contraintes thermomécaniques causées par l'élévation de la température issue du passage d'un courant à travers les composants actifs.

La température de jonction T_j des parties actives est une donnée primordiale pour le cyclage thermique actif. Généralement, il est difficile de la mesurer directement, du fait que les composants actifs sont soit enfouis ou enrobés par d'autres matériaux. À cet effet, la T_j est donc estimée indirectement à travers l'utilisation de paramètres électriques thermosensibles. Dans ce chapitre, une nouvelle méthode indirecte est mise en avant.

Pour la réalisation d'essais de vieillissement accéléré par cyclage thermique actif, un banc de test a été réalisé. Ce dernier est composé d'un circuit de puissance et d'un driver contrôlé par un microcontrôleur DSP.

Les conditions de test et les paramètres de suivi du vieillissement utilisés lors des essais de cyclage thermique des assemblages PCB sont décrites dans ce chapitre. Finalement, les résultats d'analyse de vieillissement sont détaillés.

2 Suivi de vieillissement

2.1 Paramètres de suivi de vieillissement

Afin d'avoir un suivi régulier de l'état de dégradation des échantillons vieillis, des indicateurs de vieillissement sont utilisés. Les plus adaptés à l'étude de la durée de vie des assemblages PCB envers le cyclage thermique actif sont : la résistance électrique à l'état passant R_S , la résistance thermique $R_{th(j-a)}$ et l'impédance thermique $Z_{th(j-a)}$.

La résistance électrique R_S reflète l'état de dégradation de l'ensemble des connectiques dans l'assemblage. Dans le cas présent, il s'agit des connectiques entre la mousse et la puce et entre la mousse et le cuivre du PCB, que ce soit sur la face avant ou sur la arrière de l'assemblage. Pour mesurer cette résistance, le cyclage thermique des échantillons est suspendu périodiquement tous les N cycles. La mesure est effectuée manuellement, en utilisant un traceur de caractéristiques (pente de la courbe de la caractéristique statique direct $I_F=f(V_F)$). Choisir la

résistance R_S en tant qu'indicateur de vieillissement présente l'avantage d'être facile à mesurer sans induire de vieillissement supplémentaire. En effet, sa mesure est obtenue par l'injection d'impulsions de courant suffisamment brèves pour que la température reste constante durant le test. Les conditions initiales de température ambiante et de courant injecté sont conservées identiques, ce qui garantit une bonne répétabilité de la mesure.

La résistance thermique $R_{th(j-a)}$ renseigne sur l'état des connectiques qui se situent entre le composant actif et le refroidisseur. Par exemple, dans le cas des assemblages *PCB*, la $R_{th(j-a)}$ mesurée dépend de l'emplacement du refroidisseur (sur face avant ou arrière). La $R_{th(j-a)}$ est calculée par l'équation suivante :

$$R_{th(j-a)} = \frac{T_j - T_{amb}}{P_{dissipée}} \quad \text{Eq. 4.1}$$

Où T_{amb} est la température ambiante, elle peut être mesurée à l'aide d'une sonde, de type PT100 par exemple, et $P_{dissipée}$ est la puissance dissipée par le composant actif.

La mesure de $R_{th(j-a)}$ se fait en régime thermique établi à puissance constante. À cet effet, une mesure périodique devrait être effectuée tous les N cycles de vieillissement. Elle est obtenue en injectant un courant continu pendant une durée suffisante pour atteindre l'équilibre thermique. L'équation (Eq. 4.1) permet alors d'estimer cette résistance thermique. Cette mesure contribue au vieillissement de l'assemblage de par l'élévation de la température du composant.

La mesure de l'impédance thermique $Z_{th(j-a)}$ durant le cyclage thermique actif peut être utilisé comme alternative pour le suivi du vieillissement sans l'impacter. Cette mesure devrait se faire durant la phase de refroidissement (T_{OFF}). À cet effet, nous avons fait le choix de mesurer $Z_{th(j-a)}$ et R_S pour le suivi du vieillissement.

Pour chaque paramètre de vieillissement, un critère de défaillance est défini. Ce dernier dépend de la structure du module et du domaine d'application. À titre d'exemple, les critères de défaillance définis pour les modules classiques ([88], [22] et [11]) sont :

- Une augmentation de la résistance thermique R_{th} d'un facteur de 20%, qui rend compte d'une délamination au niveau des brasures.
- Une augmentation de $V_{CE} / R_{DS(on)}$ d'un facteur de 5 %, qui reflète la levée des fils de bonding ou la détérioration de la métallisation de la puce. Une augmentation pouvant aller jusqu'à 20% de ces derniers est également utilisée comme critère de défaillance [95] et [87].

Ces valeurs ont une signification dans le cas des modules de puissances classiques, cependant, ils ne sont pas applicables aux assemblages PCB. Nous essayerons de vérifier, durant cette étude, la pertinence de ces critères.

2.2 Mesure de la température de jonction

L'une des complexités rencontrées lors du cyclage thermique actif est la difficulté de suivre l'évolution de la température de jonction. En effet, dans la majorité des cas, les composants sont soit enfouis soit encapsulés par du gel. Cette configuration rend impossible ou très difficile l'accès ou la connexion d'un capteur de température au plus proche des puces. De plus, un capteur de température fournit une valeur ponctuelle qui peut différer de la température moyenne T_j de la puce, induisant ainsi une erreur d'au moins de 10 % de la valeur réelle de T_j [96].

L'estimation de manière indirecte de la température de jonction T_j est possible avec l'utilisation des paramètres électriques thermosensibles (TSEP). Plusieurs méthodes sont présentées dans la littérature [76]. Elles sont réparties en deux groupes, les méthodes " Off-line methods" et les méthodes " On-line methods".

Les méthodes Off-line sont uniquement valables durant la phase de refroidissement T_{OFF} et nécessitent l'injection d'un faible niveau de courant (de quelques mA). En conséquence, elles sont complexes à mettre en œuvre lorsque le courant injecté durant le cyclage thermique actif se fait sous des contraintes de courant de type PWM (AC current). Une calibration est également nécessaire pour chaque composant avant l'essai de vieillissement. L'une des méthodes (Off-line) souvent utilisée est l'utilisation de la tension directe V_F à l'état passant pour les composants bipolaires : IGBTs et diodes...[76], ou la tension de seuil V_{th} pour les MOSFETs, [97].

Les méthodes On-line sont applicables durant la phase T_{ON} lorsqu'un fort courant traverse le *DUT*. L'une des méthodes On-line est la mesure du courant transitoire de grille lors des commutations (à l'ouverture ou à la fermeture du composant). En effet, la valeur crête du courant de grille dépend de la température de la jonction, [98]. Le paramètre thermosensible utilisé dans ce cas de figure est la résistance interne de grille (R_g) de la puce. Le circuit de grille est considéré comme un réseau RLC série (R_G , L_G et C_{GS}). En considérant une réponse pseudopériodique, le premier pic de courant dans la grille est lié exclusivement à la résistance/inductance de la grille R_g et L_g , [99]. L'avantage de cette méthode est le fait que la mesure se fait au niveau de la grille, donc en dehors du circuit de puissance, cette configuration lui permet ainsi d'être utilisée en ligne. Plusieurs autres méthodes existent en littérature, comme la mesure de la durée du plateau de Miller [98]. Le Tableau 4-1 illustre une brève comparaison entre les différentes méthodes.

Tableau 4-1 Comparaison entre les différentes méthodes d'estimation de la température de la jonction (On-line et Off-line), [100] et [98].

Méthode	Mesure de la tension V_F sous l'injection d'un faible courant	Mesure de V_{th} sous l'injection d'un faible courant	Courant crête de grille "Peak Gate Current"	Plateau de Miller "Différence en temps"
Description	Injection d'un faible courant à l'état passant.	Injection d'un faible courant dans le <i>DUT</i> , avec grille-drain en court-circuit.	Mesure du courant transitoire de grille dont la valeur de crête dépend de la température de jonction	Mesure de la durée du plateau de Miller
On/off line	Off-line	Off-line	On-line	On-line
Dispositif de puissance	IGBT /Diode	MOSFET	Transistor à grille isolée	Transistor à grille isolée
Grandeurs physiques à mesurer	Mesure de la chute de tension	Mesure de la tension V_{gs}	Courant de grille	Tension de grille / Temps
Sensibilité	2 mV.°C ⁻¹	10 mV.°C ⁻¹	2,5 mA.°C ⁻¹	1,2 ns.°C ⁻¹
Linéarité	Linéaire	Linéaire	Linéaire	Linéaire
Complexité	Simple et adaptée au banc de vieillissement	Simple et adaptée au banc de vieillissement	Méthode extrêmement délicate	Méthode extrêmement délicate

La majorité des échantillons *PCB* réalisés durant cette thèse intègrent des diodes. L'utilisation des méthodes (On-line) n'est donc pas possible. Pour le suivi de la température de jonction lors du cyclage thermique actif nous avons utilisé la méthode classique Off-line basée sur la mesure de V_F sous l'injection d'un faible courant (nommée **Méthode #1 - TSEP**). En parallèle à cela, une nouvelle méthode On-line d'estimation de la température de jonction par l'utilisation des variations tension/courant (nommée **Méthode #2 - ETVCT**) pour les composants bipolaires (Diode et IGBT) a été développée. L'utilisation simultanée des deux méthodes (*Méthode #1-TSEP* et *Méthode #2-ETVCT*) permet de suivre l'évolution de la T_j tout au long du cycle (T_{ON} et T_{OFF}). Dans ce qui suit, nous présenterons plus en détails ces deux méthodes :

2.2.1 Méthode #1-TSEP : Estimation de la T_j par la mesure de V_F sous l'injection d'un faible courant

Comme indiqué précédemment, cette méthode est basée sur l'utilisation de la tension de seuil V_F à l'état passant pour l'estimation de la température de jonction T_j . Afin d'appliquer cette méthode, deux alimentations de courant doivent être utilisées. La première alimentation (dite de puissance) permet d'injecter un courant I_F élevé dans le *DUT*, alors que la deuxième alimentation (dite de précision) permet d'injecter un courant I_m très faible (quelques mA). Cette dernière est utilisée

pour estimer la température de jonction. Le circuit électrique permettant de mesurer la T_j est illustré dans la Figure 4.1.

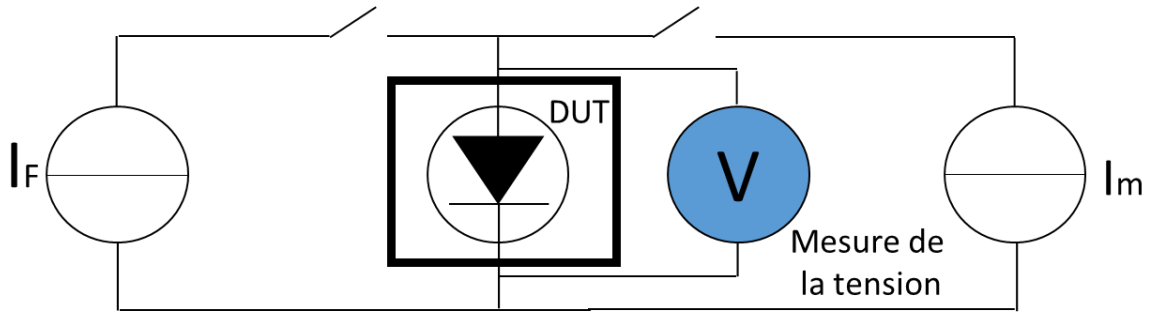


Figure 4.1 Circuit électrique permettant la mesure de la tension directe V_F donc la température de jonction T_j sous un faible courant, *Méthode #1 - TSEP* [cas de Diode].

Il faut s'assurer que lors de la mesure, le courant traversant le *DUT* est issu uniquement de l'alimentation de précision I_m et que le courant en provenance de l'alimentation de puissance I_F est remis à zéro. Dans le cas contraire la valeur de la température obtenue est erronée. Avec cette méthode l'estimation de la T_j se fait uniquement lors de la phase de refroidissement (T_{OFF}), voir la Figure 4.2.

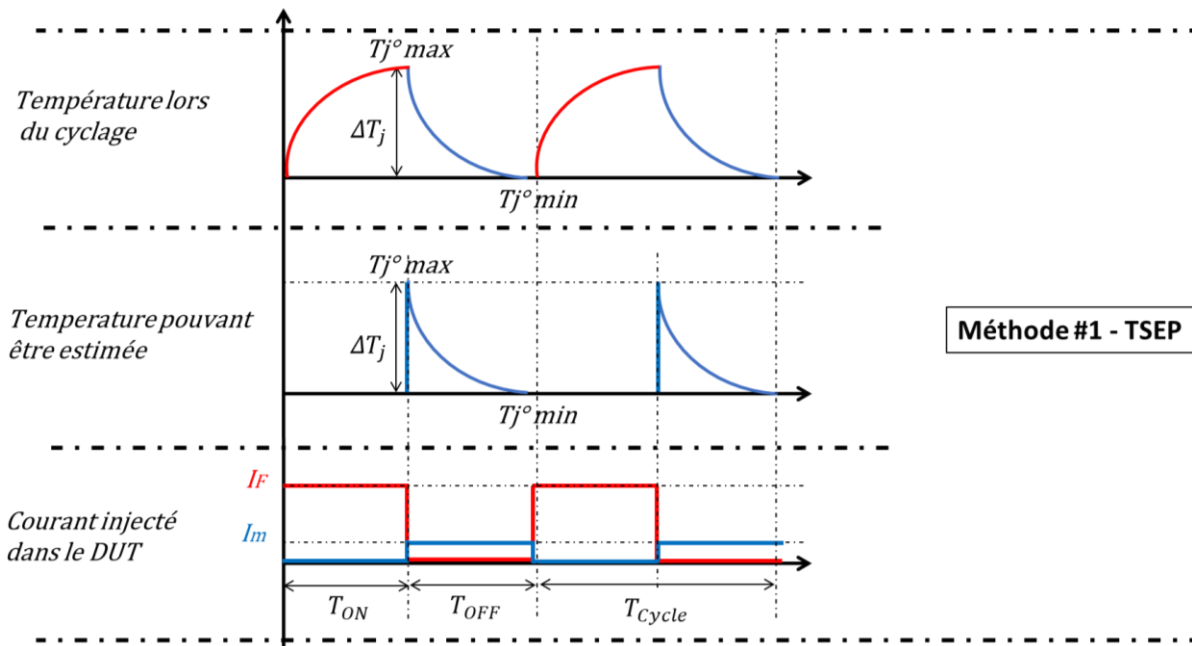


Figure 4.2 Courbes théoriques montrant les courants (I_F et I_m) injectés dans le *DUT*, ainsi que la plage où la température est estimée avec la *Méthode #1-TSEP*.

2.2.2 Méthode #2-ETVCT : Estimation de la T_j par la mesure des variations Courant/Tension

Cette section est dédiée à la description d'une nouvelle méthode (On-line) développée dans ce mémoire et qui permet d'estimer la température de jonction, quelle que soit la valeur du courant injecté dans le *DUT*. Dans le cadre de notre étude, elle n'a été testée que sur des diodes.

La méthode proposée est basée sur l'utilisation des variations de tension V_F et du courant direct I_F lors de la phase de conduction de la diode.

Dans ce qui suit, nous décrivons le fonctionnement de la méthode proposée, ensuite, nous présenterons les travaux de validation qui ont été menés sur des diodes commercialisées (packagées).

2.2.2.1 Description de la méthode : Méthode #2-ETVCT

L'équation générale de la diode idéale de Shockley est donnée par l'équation (Eq. 4.2). Proposée par William Shockley, elle décrit la relation entre courant direct I_F et la tension de jonction V_j d'une diode idéalisée (caractéristique $I_F=f(V_j)$).

$$I_F = I_S \cdot \left(e^{\frac{V_j}{\eta U_T}} - 1 \right) \quad \text{Eq. 4.2}$$

Où :

V_j est la tension de jonction ,

U_T est le potentiel thermique,

η est le coefficient d'émission ou d'idéalité,

I_S le courant de saturation en polarisation inverse, [101] et [102].

Le potentiel thermique U_T dépend linéairement de la température de jonction T_j par l'équation (Eq. 4.3). Autrement dit, si on parvient à calculer le potentiel thermique, on peut alors en déduire la température de jonction.

$$U_T = \frac{k \cdot T_j}{Q} \quad \text{Eq. 4.3}$$

Où k et Q représentent respectivement la constante de Boltzmann et la charge des électrons.

Shockley a publié dans [102] une autre équation (Eq. 4.4) dans laquelle il a décrit la relation entre la tension de jonction et le courant direct $V_j=f(I_F)$.

$$V_j = \eta \cdot U_T \cdot \ln\left(1 + \frac{I_F}{I_S}\right) \quad \text{Eq. 4.4}$$

Dans le cas de d'une diode réelle packagée, la relation entre la tension directe V_F et le courant direct I_F injecté à ses bornes est donnée par les équations (Eq. 4.5 et Eq. 4.6).

$$V_F(I_F) = V_j + R_P \cdot I_F \quad \text{Eq. 4.5}$$

$$V_F(I_F) = \eta \cdot U_T \cdot \ln\left(1 + \frac{I_F}{I_S}\right) + R_P \cdot I_F \quad \text{Eq. 4.6}$$

R_P représente la résistance des connectiques du packaging de la diode (les différentes résistances de contact entre puce et les différentes couches qui composent l'assemblage). Dans le cas de l'assemblage proposé dans le chapitre 2 (intégration PCB avec mousse métallique), R_P représente la résistance des mousses métalliques ainsi que les résistances des différents contacts (contact mousse - puce, contact mousse - cuivre PCB...).

La caractéristique d'une diode idéale de Shockley $I_F=f(V_j)$ et la caractéristique d'une diode réelle packagée $I_F=f(V_F)$ sont tracées sur la Figure 4.3 , courbe bleue et courbe noire respectivement. Le calcul de la pente de la courbe $I_F=f(V_F)$ autour d'un courant donné permet de calculer la résistance totale R_{total} , voir l'équation (Eq. 4.7). Cette dernière représente la somme de la résistance de l'assemblage R_P et la résistance interne de la diode r_D (liée au modèle de diode de Shockley).

$$\frac{\Delta V_F}{\Delta I_F} = \frac{\Delta(V_j + R_P \cdot I_F)}{\Delta I_F} = \frac{\Delta V_j}{\Delta I_F} + R_P = r_D + R_P = R_{total} \quad \text{Eq. 4.7}$$

En retranchant le produit ($R_{total} \cdot I_F$) de la tension directe V_F , (voir l'équation Eq. 4.8) on aboutit à la courbe rouge tracée sur la Figure 4.3, elle est appelée tension de jonction décalée $V_j(s)$. Cette dernière est décalée d'un produit ($r_D \cdot I_F$) par rapport à la courbe de la tension de jonction V_j

$$V_j(\text{shifted}) = V_F - (R_P + r_D) \cdot I_F \quad \text{Eq. 4.8}$$

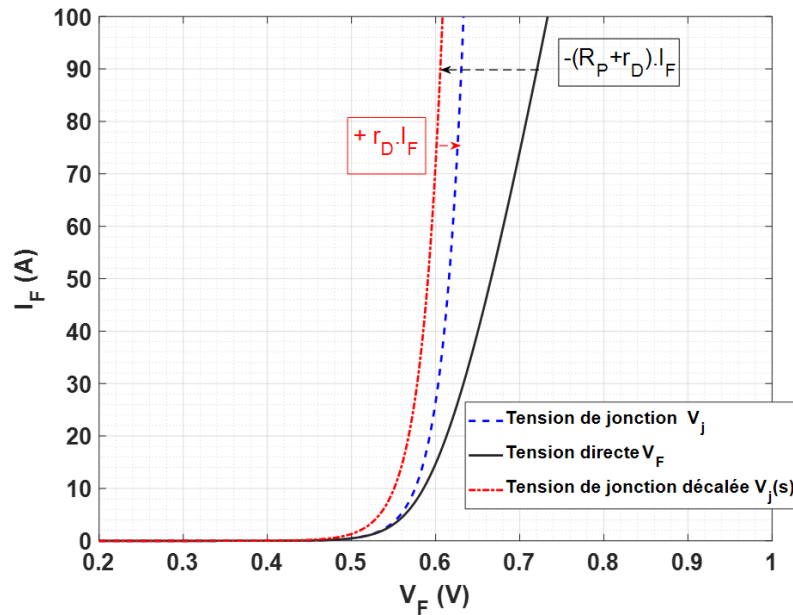


Figure 4.3 Caractéristiques statiques directes $I_F = f(V_F)$ d'une diode de puissance packagée (courbe noire) ; Équation générale de la diode idéale de Shockley $I_F = f(V_j)$ (courbe bleue) ; courbe de la diode idéale de Shockley décalée $V_j(s)$ de $(r_D \times I_F)$ par rapport à V_j (courbe rouge).

Les propriétés mathématiques de la fonction exponentielle stipulent que sa dérivée est toujours elle-même. Alors, le calcul de la dérivée de la courbe rouge (tension de jonction décalée $V_j(s)$, équation Eq. 4.8) permet d'obtenir la résistance interne de la diode r_D , qui n'est autre que le rapport $(\Delta V_j) / (\Delta I_F)$. Calculer ce dernier permet de déduire le potentiel thermique (voir l'équation Eq. 4.4).

En conclusion, pour pouvoir accéder au potentiel thermique U_T (donc à la température de jonction T_j) pendant la période de conduction du *DUT*, deux calculs sont nécessaires. Dans le premier calcul, la résistance R_{total} est obtenue en évaluant le rapport $(\Delta V_F) / (\Delta I_F)$. Dans le deuxième calcul, la résistance interne de la diode r_D est obtenue en évaluant le rapport $(\Delta V_j) / (\Delta I_F)$.

Autrement dit, la méthode proposée est basée sur le calcul de deux dérivées. Il faut donc générer une variation de courant ΔI_F autour d'une valeur moyenne I_{F_AVG} . Ces variations de courant doivent être négligeables devant le courant moyen I_F , cela pour ne pas affecter le vieillissement et surtout pour ne pas apporter de variations supplémentaires au niveau de la température de jonction. Pour le calcul de ces deux dérivées, il est nécessaire de suivre les étapes suivantes :

Etape1 : La première étape consiste à injecter un courant de forme triangulaire I_{F1} au niveau du composant sous test (*DUT*), avec un courant moyen I_{F1_AVG} et une ondulation de courant ΔI_{F1} . La tension correspondante mesurée aux bornes du *DUT* est V_{F1} . Cette dernière est caractérisée

par une valeur moyenne V_{F1_AVG} et une ondulation de tension ΔV_{F1} , telle qu'illustré sur la Figure 4.4. En utilisant l'équation (Eq. 4.7) et les paramètres ΔV_{F1} et ΔI_{F1} , la résistance électrique à l'état passant du packaging (*DUT*) R_{total} est obtenue. La tension de jonction décalée V_{01_AVG} est également calculée durant la première étape, à travers l'utilisation de l'équation (Eq. 4.9).

$$V_{01_AVG} = V_{F1_AVG} - (R_{total}) \cdot I_{F1_AVG} \quad \text{Eq. 4.9}$$

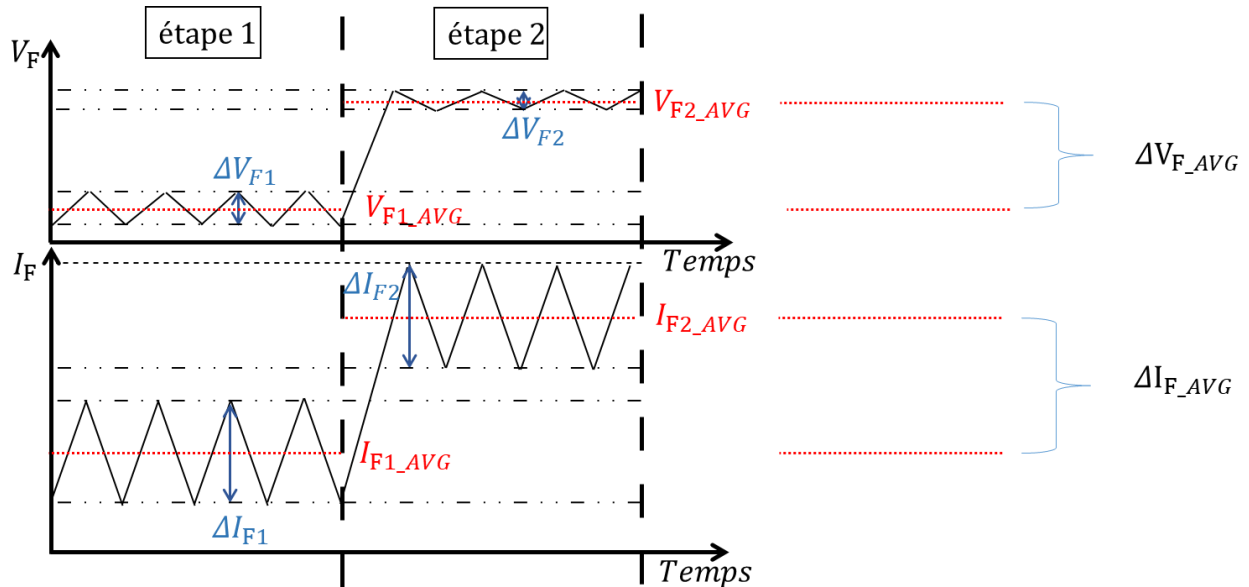


Figure 4.4 Les différentes étapes de la méthode proposée, utilisées pour l'estimation de la température de jonction.

Etape2 : La deuxième étape consiste à injecter un courant triangulaire I_{F2} avec une valeur moyenne différente, ici considérée plus élevée $I_{F2_AVG} > I_{F1_AVG}$, tel qu'illustré sur la Figure 4.4. L'objectif dans cette deuxième étape est de générer des variations du courant moyen ΔI_{F_AVG} ($I_{F2_AVG} - I_{F1_AVG}$), cela dans le but de calculer le rapport ($\Delta V_j / \Delta I_F$), voir la Figure 4.5. La tension de jonction décalée V_{02_AVG} est également calculée durant la deuxième étape à travers l'équation (Eq. 4.10).

$$V_{02_AVG} = V_{F2_AVG} - (R_{total}) \cdot I_{F2_AVG} \quad \text{Eq. 4.10}$$

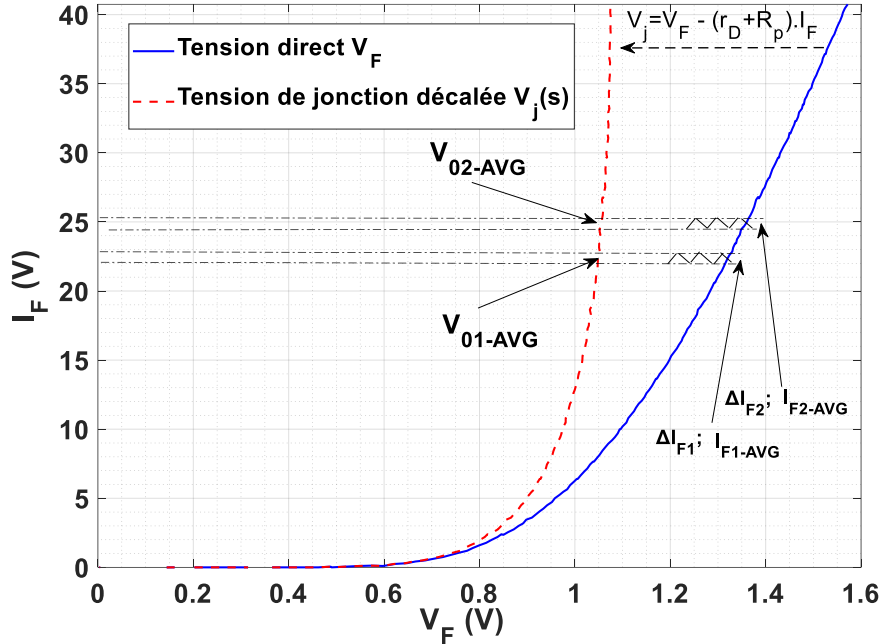


Figure 4.5 Estimation de la température de jonction à l'aide de la méthode (Méthode #2-ETVCT).

Selon l'équation (Eq. 4.4) la tension de jonction V_j dépend du courant direct I_F et du courant de saturation I_s . Calculer la dérivée de V_j par rapport au courant I_F permet d'aboutir au potentiel thermique U_T , voir les équations (Eq. 4.11, Eq. 4.12 et Eq. 4.13).

$$\frac{\Delta V_j}{\Delta I_F} = \frac{\Delta \left(U_T \cdot \eta \cdot \ln \left(1 + \frac{I_F}{I_s} \right) \right)}{\Delta I_{F-AVG}} \quad \text{Eq. 4.11}$$

$$\frac{\Delta V_j}{\Delta I_F} = \frac{\eta \cdot U_T}{I_s} \cdot \frac{1}{\left(1 + \frac{I_F}{I_s} \right)} \quad \text{Eq. 4.12}$$

$$\frac{\Delta V_j}{\Delta I_F} = \frac{\eta \cdot U_T}{(I_s + I_F)} \quad \text{Eq. 4.13}$$

Le courant de saturation I_s est négligé par rapport au courant direct I_F (I_s de l'ordre du pA), de ce fait, pour obtenir une meilleure approximation de la température de jonction avec cette méthode, la mesure doit être effectuée dans la partie linéaire de la caractéristique statique directe $I_F = f(V_F)$ du *DUT*. Les résultats obtenus sont donnés par l'équation (Eq. 4.14).

$$\frac{\Delta V_j}{\Delta I_F} = \frac{\eta \cdot U_T}{I_{F_AVG}} \quad \text{Eq. 4.14}$$

En utilisant les résultats de calculs des dérivées obtenus au niveau des étapes 1 et 2, le potentiel thermique est déduit à travers l'équation (Eq. 4.15).

$$\eta \cdot U_T = \frac{(V_{O2_AVG} - V_{O1_AVG})}{(I_{F2_AVG} - I_{F1_AVG})} \cdot I_{F_AVG} \quad \text{Eq. 4.15}$$

Où : I_{F_AVG} est égal à $(I_{F2_AVG} + I_{F1_AVG})/2$.

D'autres formes de courant peuvent être utilisées, notamment, un signal de forme carrée. Le plus important est d'avoir des ondulations autour d'une valeur moyenne, de telle façon à calculer les différents gradients, [103].

La *méthode #2 - ETVCT* peut être utilisée uniquement lors de la phase d'échauffement (T_{ON}), lorsqu'un fort courant traverse le *DUT*, voir la Figure 4.6.

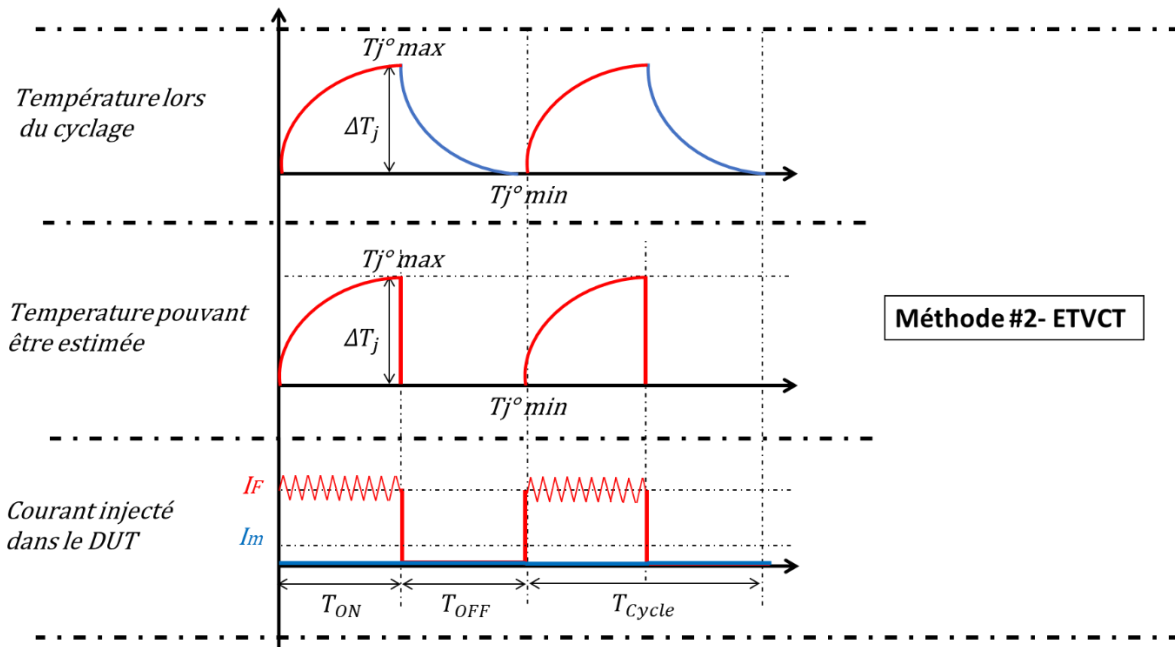


Figure 4.6 Courbes montrant les Courants (I_F et I_m) injectés dans le *DUT*, ainsi que la plage où la température peut être estimée avec la Méthode #2-ETVCT.

2.2.2.2 Validation numérique de la méthode : Méthode #2-ETVCT

Cette partie est dédiée à la validation de la faisabilité et du bon fonctionnement de la méthode décrite ci-dessus. Avant de tester cette méthode sur les assemblages PCB (présentés dans le

chapitre 2), elle a été validée dans un premier temps sur des diodes Schottky packagées, qui sont commercialisées sous la référence PBYR3045PT ($V_R = 45 \text{ V}$, $I_{F_max} = 30 \text{ A}$).

Dans ce qui suit, nous présenterons dans un premier temps, les travaux réalisés pour la validation du modèle de la diode qui décrit la relation entre la tension directe V_F et le courant direct I_F (donné par l'équation Eq. 4.6). En effet, l'objectif de cette première étude est de voir si ce modèle demeure valide quelle que soit la température du *DUT*.

Dans un second temps, nous décrivons les travaux menés pour la validation de la méthode#2- ETVCT. Cette dernière, a été testée sur un modèle décrivant la courbe de caractéristique statique directe $I_F = f(V_F)$. En effet, les paramètres de l'équation (Eq. 4.6) sont ajustés pour minimiser l'erreur entre une caractérisation réelle et le modèle. Cela permet d'éviter l'accumulation d'un bruit supplémentaire pouvant provenir des mesures.

➤ Validation du modèle de la diode

Pour la validation du modèle de la diode, les caractéristiques statiques directes $I_F = f(V_F)$ de la diode testée ont été tracées (en utilisant un traceur de caractéristiques Tektronix 371) à plusieurs températures : 10°C , 27°C , 47°C et 65°C . La température souhaitée a été imposée en utilisant le conditionneur thermique Froilabo BCR60 (avec une erreur de $0,1^\circ\text{C}$ sur la consigne imposée, [91]). La méthode proposée fait intervenir deux dérivées successives, cela rend les mesures très sensibles aux bruits. Pour les atténuer, une moyenne sur 16 tracés successifs a été réalisée pour chaque valeur de température, puis tracée sur la Figure 4.7.

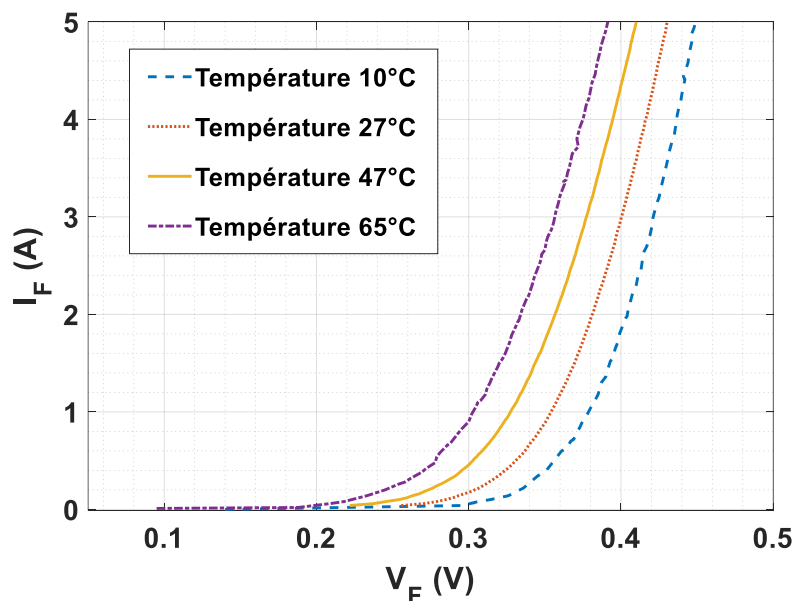


Figure 4.7 courbe moyenne de la caractéristique statique directe $I_F = f(V_F)$ d'une diode [ref PBYR3045PT] pour différentes températures [10°C , 27°C , 47°C , 65°C].

Les courbes présentées dans la Figure 4.7 ont été ajustées (ajustées via une interpolation) selon l'équation présentée dans (Eq. 4.16). Pour chaque courbe les paramètres ($\eta \cdot U_T$), I_s and R_p sont calculés grâce à l'outil d'ajustement de courbe Matlab®, (Curve fitting tool).

$$V_F(I_F) = \eta \cdot U_T \cdot \ln\left(1 + \frac{I_F}{I_s}\right) + R_p \cdot I_F \quad \text{Eq. 4.16}$$

D'après le Tableau 4-2, le paramètre de qualité d'ajustement (R-carré) est proche de 1 pour chacune des températures, cela signifie que les courbes sont bien ajustées. De plus, une parfaite linéarité entre le potentiel thermique et la température du *DUT* a été observée, cela quelle que soit la valeur du courant appliqué, (voir la Figure 4.8). Ces résultats sont prometteurs, ils confirment que le modèle de l'équation (Eq. 4.16) fonctionne correctement et ses paramètres dépendent linéairement de la température appliquée.

Tableau 4-2 Résultats obtenus à partir de l'outil d'ajustement des courbes, [diode ref. PBYR3045PT].

Température T (°C)	10°C	27°C	47°C	65°C
I_s (μA)	0,566	3,247	18,05	73,81
R_p (mΩ)	7,257	8,07	8,855	9,624
$\eta \cdot U_T$ (mV)	25,83	27,38	29,18	30,83
$\Delta(\eta U_T) / \Delta T$	De l'ordre de 0,09 mV/°C			
Coefficient d'émission η	1,0582	1,0582	1,0572	1,0575
R-carré	0,9999	1	0,9999	1

En conclusion, le modèle de la diode peut être utilisé. La sensibilité de la mesure est de l'ordre de 0,09 mV.°C⁻¹. Par conséquent, notre banc d'essai devrait être capable de mesurer des tensions avec une précision de l'ordre du μV , cela impose d'avoir des instruments de mesure de grande précision.

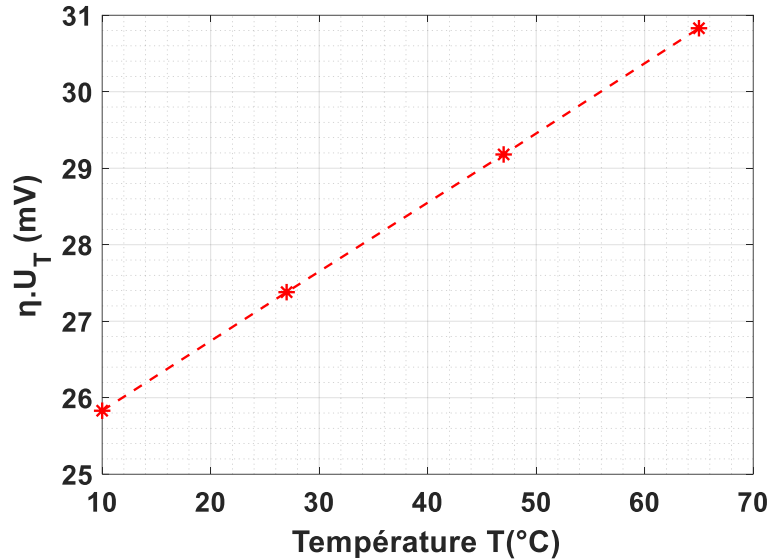


Figure 4.8 Courbe reliant le potentiel thermique à la température appliquée, elle est obtenue à partir des résultats d'ajustement des courbes dans le Tableau 4-2.

➤ **Validation de la méthode #2-ETVCT à l'aide du modèle de diode ajusté**

L'objectif de ce test est de vérifier si le potentiel thermique obtenu après l'application des différentes étapes de la *méthode #2-ETVCT* correspond à la température du *DUT*.

Afin de vérifier la possibilité de retrouver le potentiel thermique approprié à la température de 27°C, les étapes de la *méthode #2-ETVCT* ont été appliqués tout au long de la courbe de la caractéristique directe $I_F = f(V_F)$ correspondant à cette température. La courbe sur laquelle la méthode est appliquée est tracée en utilisant les paramètres $(\eta \cdot U_T)$, I_s et R_p extraits précédemment (colonne de la température 27°C du Tableau 4-2). Autrement dit, la méthode est testée sur une courbe numérique, dont l'équation est donnée par (Eq. 4.17).

$$V_F = (27,38 \cdot 10^{-3}) \cdot \ln \left(1 + \frac{I_F}{3,247 \cdot 10^{-6}} \right) + 8,07 \cdot 10^{-3} \cdot I_F \quad \text{Eq. 4.17}$$

Pour appliquer les différentes étapes de la *méthode #2-ETVCT* (de l'équation Eq. 4.7 à Eq. 4.15), les ondulations de courant durant les étapes 1 et 2 ont été fixées à 50 mA. La variation de courant entre l'étape 1 et 2 (ΔI_{F_AVG}) a aussi été fixée à 50 mA. Ces étapes sont répétées tout au long de la caractéristique $I_F = f(V_F)$ avec un pas de 50 mA, voir la Figure 4.9.

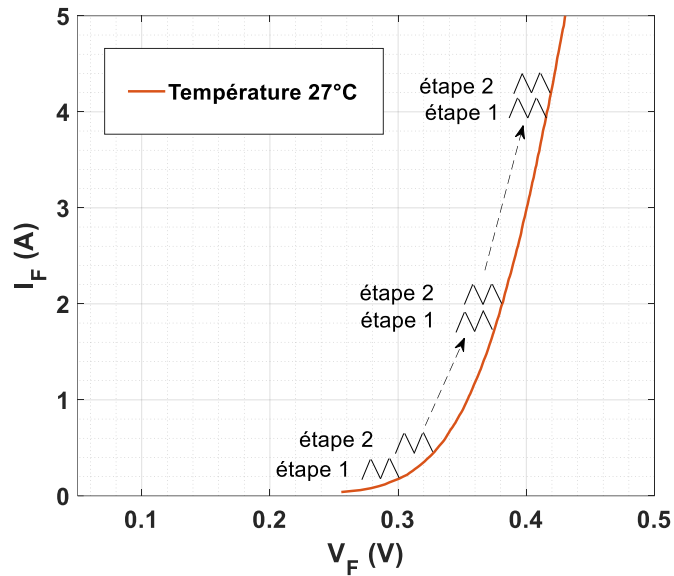


Figure 4.9 Caractéristique statique directe $I_F = f(V_F)$ d'une diode [ref. PBYR3045PT], tracée à l'aide des paramètres ajustés (température de 27°C) et sur laquelle la méthode#2 est testée.

Le potentiel thermique obtenu après l'application des différentes étapes de la *méthode #2-ETVCT* est représenté dans la Figure 4.10. Il indique que la valeur obtenue du produit $(\eta \cdot U_T)$ est de 27,38 mV, ce qui correspond exactement à la température de 27°C. La même valeur est obtenue quel que soit le niveau du courant moyen I_{F_AVG} appliqué, y compris dans la zone non-linéaire de la caractéristique statique $I_F = f(V_F)$. Par conséquent, la valeur moyenne du courant appliqué n'a aucun effet sur l'estimation de la température de jonction.

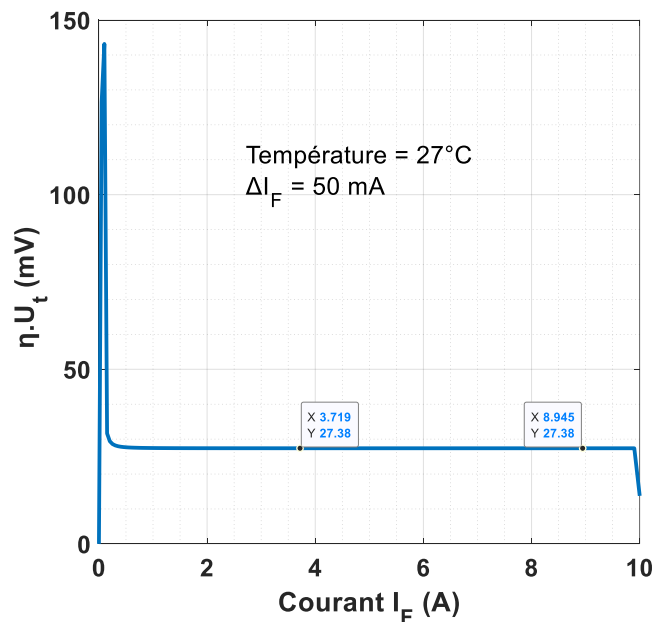


Figure 4.10 Potentiel thermique obtenu $(\eta \cdot U_T)$ après application des différentes étapes de la méthode proposée sur la courbe $I_F = f(V_F)$ en fonction du courant injecté, [température de 27°C].

La Figure 4.11 décrit l'évolution des différentes résistances en fonction du courant moyen I_{F_AVG} injecté dans le *DUT*. Ces résistances ont été déduites lors de l'application de la *méthode #2-ETVCT*. En effet, pour chaque valeur de potentiel thermique calculée (chaque pas de 50 mA) les différentes résistances sont déduites. La Figure 4.11 indique que la résistance dynamique interne de la diode r_D (courbe en rouge) diminue avec l'augmentation du courant moyen appliqué, par ailleurs, la résistance du packaging R_P (courbe en pointillés) demeure fixe quelle que soit la valeur du courant appliqué, confirmant le comportement ohmique des connectiques.

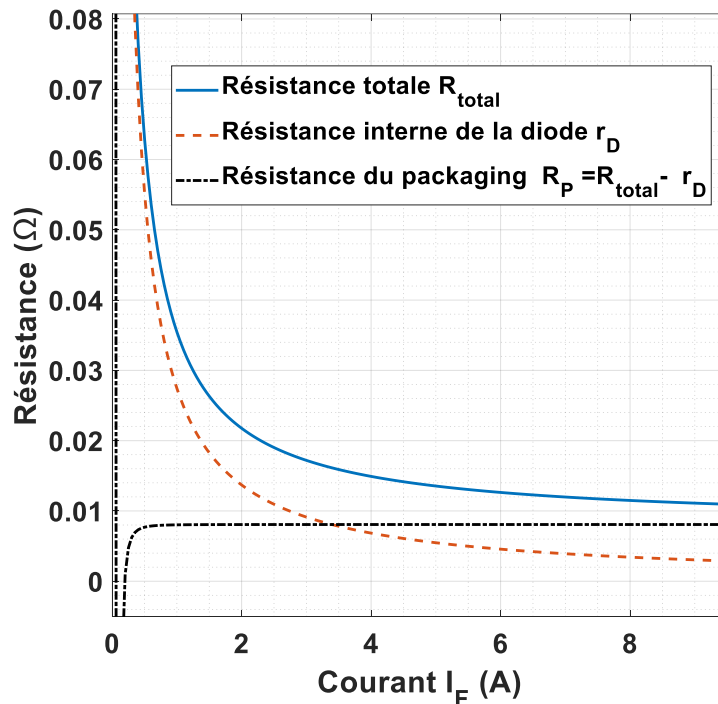


Figure 4.11 Évolution des différentes résistances en fonction du courant appliqué I_F , pour la température de 27°C ; la résistance totale R_{total} (bleu), la résistance interne r_D (rouge) et en (ligne pointillée) la différence entre la résistance totale et la résistance interne.

Un autre test a été mené durant cette étude, il vise à étudier l'influence de l'amplitude des ondulations ΔI_F sur le bon fonctionnement de la *méthode #2-ETVCT*. Autrement dit, on souhaite étudier la limite des ondulations à partir desquels cette méthode n'est plus fonctionnelle. Pour cela, le potentiel thermique a été calculé à nouveau sur la courbe de la caractéristique statique directe $I_F = f(V_F)$ à 27°C, mais en imposant différentes amplitudes d'ondulations ΔI_F (50 mA, 100 mA, 200 mA et 400 mA). Les autres variations et le pas d'étude sont fixés à la même valeur de ΔI_F .

Les résultats de calcul du potentiel thermique pour les différentes ondulations ΔI_F sont illustrés dans la Figure 4.12, ils indiquent que pour une ondulation ΔI_F de 50 mA la valeur du potentiel thermique obtenue est correcte quel que soit le courant moyen I_{F_AVG} injecté. Dans le cas où l'ondulation ΔI_F serait de 200 mA la valeur du potentiel thermique n'est correcte qu'à partir d'un courant moyen injecté I_{F_AVG} supérieur à 7 A. Une augmentation de l'ondulation ΔI_F , provoque une erreur sur le calcul du potentiel thermique. Par exemple pour un ΔI_F de 400 mA le potentiel thermique calculé est erroné quelle que soit la valeur du courant moyen I_{F_AVG} .

Par conséquent, pour appliquer la *méthode #2-ETVCT* sur les diodes PBYR3045PT l'ondulation ΔI_F ne doit pas dépasser les 100 mA, au-delà de cette valeur le potentiel calculé ne correspond pas à la température réelle du *DUT*.

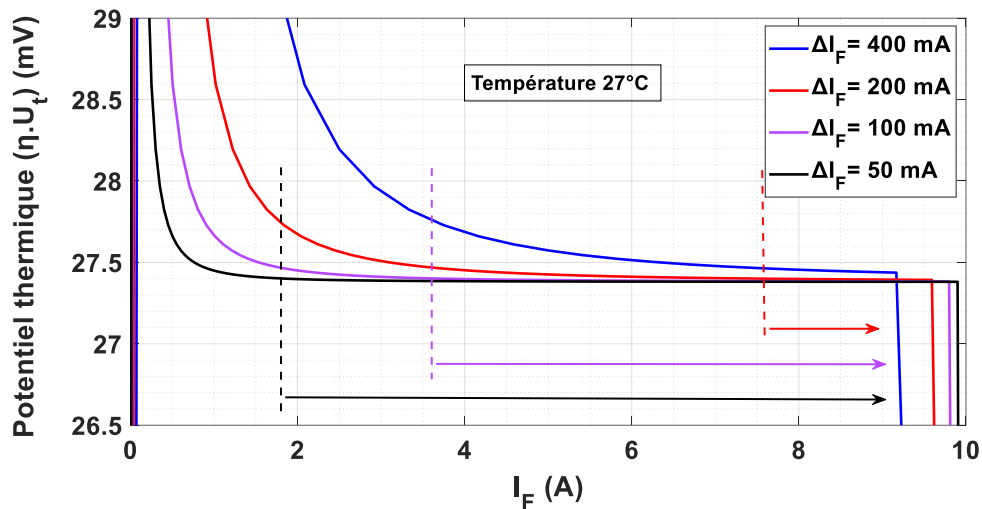


Figure 4.12 Potentiel thermique obtenu $(\eta \cdot U_T)$ après application des différentes étapes de la méthode proposée sur la courbe $I_F = f(V_F)$ en fonction du courant injecté, [température de 27°C].

3 Banc de test

L'objectif de cette partie est de réaliser un banc de test généralisé pour les essais de vieillissement accéléré par cyclage thermique actif (AC current ou DC current), dans lesquels la température de jonction peut être estimée soit par la méthode classique (*Méthode #1-TSEP*) soit par la méthode proposée (*Méthode #2-ETVCT*). Le choix de la méthode à utiliser dépendra de la configuration de la commande.

Le banc de test est composé d'un circuit de puissance et de son driver, d'un microcontrôleur DSP, d'un circuit de refroidissement et d'un conditionneur thermique. Un prototype a été réalisé dans le cadre de ma thèse. La description de ce dernier, de son fonctionnement ainsi que les résultats des tests de validation sont présentés ci-dessous.

3.1 Description du banc de test

La Figure 4.13 illustre le fonctionnement général du banc d'essai. Il est composé d'un microcontrôleur DSP LaunchPad (LAUNCHXL-F28379D) qui permet à la fois de générer les signaux de commande et de faire l'acquisition des différentes mesures lors du vieillissement. Les caractéristiques du profil thermique choisies (la variation de température ΔT , la valeur maximale de la température de jonction $T_{j^{\circ}}_{max}$ et le courant nominal I_N) sont introduites à l'intérieur du DSP via l'interface Matlab/Simulink comme étant des consignes. Les signaux de commande générés par le DSP contrôlent l'ouverture et la fermeture des interrupteurs du circuit de puissance à travers les drivers. Le courant issu du circuit de puissance est injecté dans le *DUT*, le passage d'un courant permet d'élever la température de jonction.

Deux modes de communication et de transmission de données entre MATLAB/Simulink et le microcontrôleur DSP coexistent. Le premier mode (appelé : *Internal mode*) permet de réaliser un programme et de l'implémenter une seule fois (au début) dans le microcontrôleur, sans qu'il n'y ait d'échange d'informations entre le DSP et MATLAB/Simulink au cours du vieillissement (fonctionnement autonome). Le deuxième mode (appelé : *External mode*) permet de réaliser un programme et de l'implémenter dans le microcontrôleur tout en ayant la possibilité de réaliser en temps réel les fonctions suivantes :

- Acquérir les différentes mesures et les afficher.
- Modifier les paramètres de vieillissement et les mettre à jour lors du cyclage thermique.

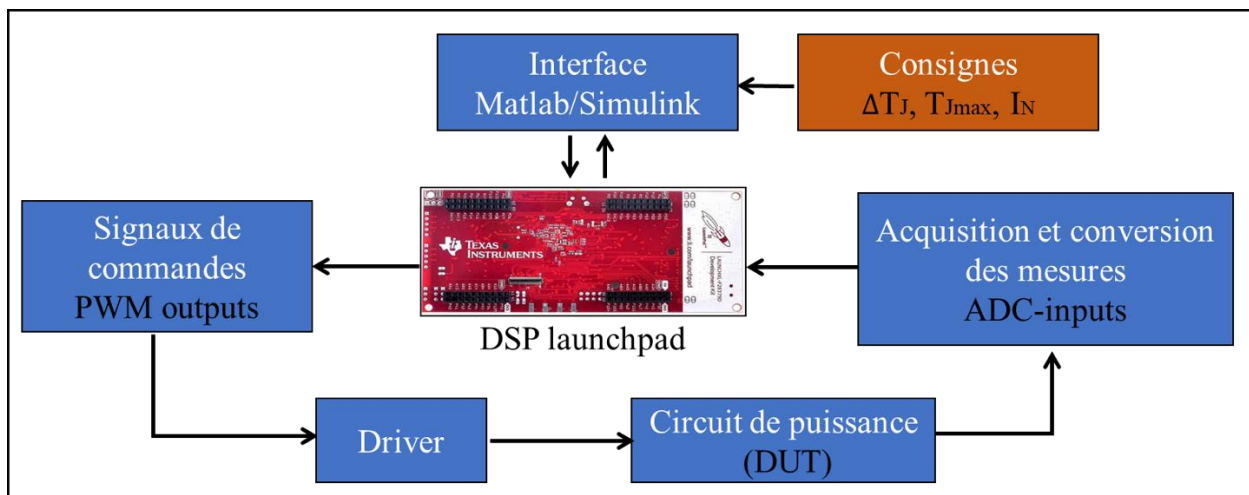


Figure 4.13 Schéma synoptique de la méthodologie d'essai du vieillissement thermique actif réalisé.

Lors du cyclage thermique, la tension V_F et le courant I_F circulant dans le *DUT* sont mesurés, puis convertis en signaux numériques à l'aide des entrées ADC (Analog to digital conversion input). Ensuite, ils sont transférés vers l'interface Matlabs/Simulink, avec possibilité de sauvegarder les données récoltées. Le programme implémenté au niveau du DSP compare les consignes et les différentes mesures. Il en résulte de cette comparaison la génération de signaux de commandes au niveau des sorties ePWM du DSP (Com_BOOST_DSP et Com_Alim_Mesure_DSP). Ces signaux servent à commander les drivers, qui à leur tour vont contrôler le circuit de puissance. L'ouverture et la fermeture des interrupteurs permettent de chauffer le *DUT*. L'ajout d'une source de refroidissement est nécessaire, afin de permettre de revenir plus rapidement à la température minimale $T_j^{\circ\text{min}}$.

Il faut noter que dans le cas de l'utilisation du mode (*Internal mode*) la fréquence d'échantillonnage dépend de l'horloge du microcontrôleur, en conséquence la fréquence de découpage f_d des sorties ePWM peut atteindre les 100 MHz, alors que dans le cas de (*External mode*) la fréquence d'échantillonnage dépend de la fréquence choisie dans le solveur de Matlab/Simulink (step time).

3.2 Eléments constituant le banc d'essai

3.2.1 Circuit de puissance

Le circuit de puissance doit systématiquement être en mesure de générer différentes formes de courants. En effet, si l'on souhaite estimer la température de jonction avec la méthode classique (*Méthode #1-TSEP*), le courant injecté doit uniquement posséder une composante DC à une certaine fréquence. Dans le cas où l'on souhaiterait estimer la T_j avec la méthode proposée (*Méthode #2 - ETVCT*), le courant injecté devrait posséder des ondulations contrôlées autour de la composante DC.

L'utilisation d'un convertisseur Boost, semble être une bonne solution, du fait qu'il permet de contrôler le courant moyen DC dans le circuit grâce au rapport cyclique α et de créer les ondulations désirées grâce à son inductance L_{Boost} , Figure 4.17. La valeur de cette dernière ainsi que la fréquence de découpage f_d (période T_d) déterminent l'amplitude des ondulations, (voir l'équation Eq. 4.18). La valeur moyenne du courant direct dans le *DUT* est réglée à travers le rapport cyclique du signal de commande α , qui contrôle l'ouverture et la fermeture des interrupteurs de puissance, [104].

$$\Delta I_F = \frac{V_{in}}{L_{Boost}} \cdot \alpha \cdot T_d \quad \text{Eq. 4.18}$$

Où V_{in} est la tension en entrée du convertisseur Boost, et ΔI_F représente les variations de courant autour d'un courant moyen I_{F_AVG} .

Le circuit proposé est illustré dans la Figure 4.14. La tension de sortie du Boost V_{out} est directement liée à la source de tension continue DC_{source} , par conséquent, V_{out} est toujours égale à la source de tension continue DC_{source} . Cette configuration permet d'éviter l'ajout d'une charge en sortie du BOOST+ pour minimiser les pertes.

Une source de courant de précision (Current_source) a été ajoutée parallèlement aux bornes du composant sous test, (voir la Figure 4.14), elle permet de délivrer un courant allant jusqu'à 100 mA au niveau du *DUT*. L'ajout des diodes (D_1 et D_2) permet d'empêcher le passage du courant entre les deux sources d'alimentation ($DC_voltage_source$ et *Current_source*).

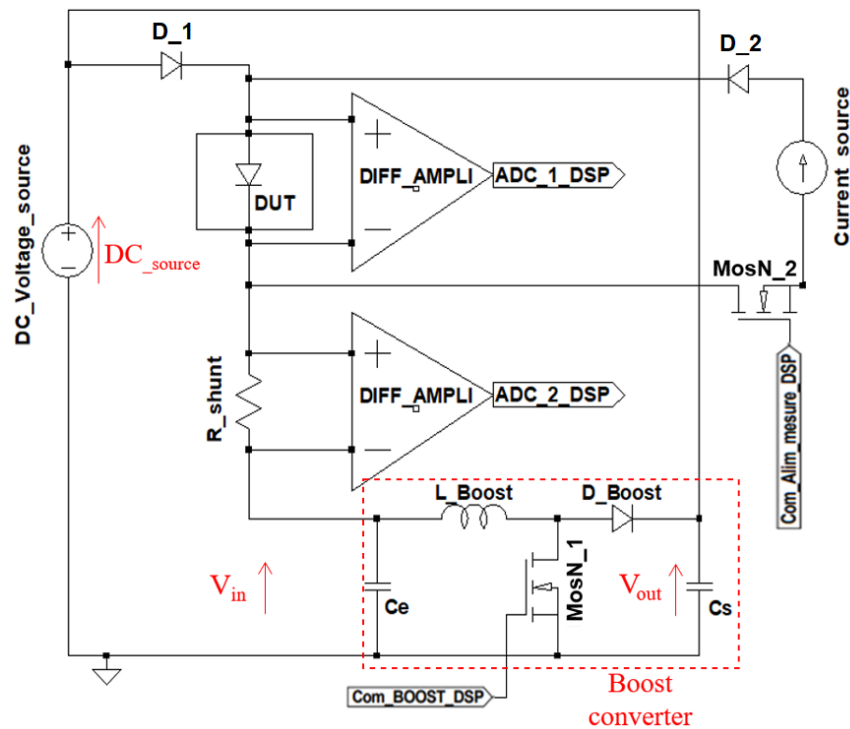


Figure 4.14 Schéma de principe du circuit de puissance du banc de test proposé - cyclage thermique actif.

Les valeurs des rapports cycliques α utilisés pour la génération des signaux de commandes (Com_BOOST_DSP et Com_Alimentation_DSP) varient selon la méthode utilisée lors de l'estimation de la T_j . Le Tableau 4-3 les résume en fonction de la méthode appliquée.

Tableau 4-3 Configuration des différents rapports cycliques utilisés pour la génération des signaux de commande.

Méthode utilisée	Méthode #1-TSEP		Méthode #2 - ETVCT		Méthode #1 + Méthode #2	
Phase	d'échauffement [TON]	Refroidissement [TOFF]	d'échauffement [TON]	Refroidissement [TOFF]	d'échauffement [TON]	Refroidissement [TOFF]
Valeur du rapport cyclique α pour la génération du signal de commande : Com_BOOST_DSP	$\alpha = 1$	$\alpha = 0$	$0 < \alpha < 1$	$\alpha = 0$	$0 < \alpha < 1$	$\alpha = 0$
Etat du MosN_1 (BOOST)	Fermé	Ouvert	Ouvert/fermé avec un rapport α	Ouvert	Ouvert/fermé avec un rapport α	Ouvert
Valeur du rapport cyclique α utilisé pour la génération du signal de commande : Com_Alim_mesure_DSP	$\alpha = 0$	$\alpha = 1$	$\alpha = 0$	$\alpha = 0$	$\alpha = 0$	$\alpha = 1$
Etat du MosN_2 (Mesure)	Ouvert	Fermé	Ouvert	Ouvert	Ouvert	Fermé
Estimation de la Tj	X	Possible	Possible	X	Possible	Possible

3.2.2 Circuit de mesure

Deux amplificateurs différentiels sont intégrés dans le circuit, le premier amplificateur permet de mesurer la tension aux bornes du composant sous test et le second permet de mesurer l'image du courant direct à travers une résistance shunt. Les sorties des amplificateurs sont directement connectées aux entrées des ADC (Analog-to-digital converter) du DSP ou à des ADC externes, permettant d'améliorer la précision des mesures.

La Figure 4.15 illustre le schéma détaillé du circuit de mesure. L'amplificateur différentiel utilisé est le INA114, son gain d'amplification (G_{ampli}) est configuré à travers le choix de la valeur de la résistance R_{Gain} de l'équation (Eq. 4.19). Ce dernier est alimenté par une tension continue $\pm 15\text{ V}$, obtenue avec une alimentation stabilisée à double sortie ($0 \rightarrow 30\text{V}$, $0 \rightarrow 2.5\text{A}$, dont la référence est AX 502). La sortie de l'amplificateur est reliée soit à ADC du DSP soit à un ADC externe.

$$G_{\text{ampli}} = \frac{50\text{ k}\Omega}{R_{\text{Gain}}} + 1 \quad \text{Eq. 4.19}$$

3.2.3 Driver

La Figure 4.15 illustre le schéma du driver. Pour le pilotage des grilles des Mosfets (MosN_1 et MosN_2) des optocoupleurs Toshiba TLP250H ont été utilisés, ils permettent à la fois d'adapter les niveaux de tension (entre les sorties du DSP et V_{gs}) et d'assurer l'isolation entre la partie de

commande et la partie de puissance à travers une diode électroluminescente (LED). La LED est alimentée par le DSP (3V3_DSP) sous un courant de 20 mA, elle est activée grâce aux sorties ePWM du DSP (Com_Boost_DSP et Com_Aliment_mesure_DSP) à travers les Mosfets (MosN_3 et MosN_4). Quant à l'optocoupleur, il est alimenté par du +15 V.

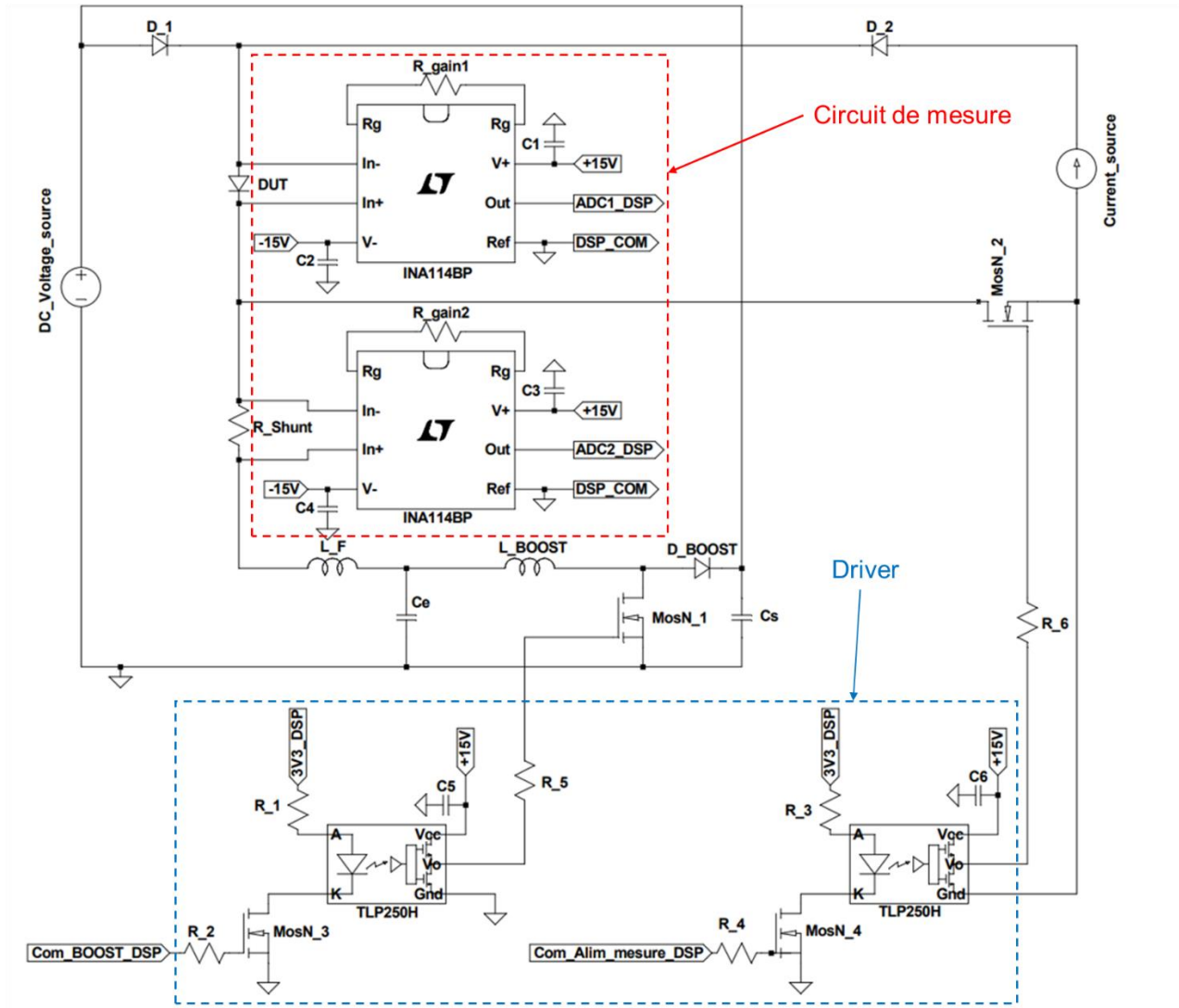


Figure 4.15 Schéma détaillé du circuit de puissance et le driver du banc d'essai proposé.

La configuration et la programmation du Microcontrôleur sont détaillées en annexe I.

3.3 Validation des mesures indirectes de températures

La Figure 4.16 illustre le prototype réalisé. La fréquence de découpage f_d des sorties PWM du DSP a été fixée à 5 KHz. La valeur de l'inductance utilisée L_{BOOST} est de 250 μ H, $V_{gs} = 15$ V. Les

résistances (R_5 et R_6) placées en entrées des grilles des Mosfets (MosN_1 et MosN_2) sont respectivement : 100Ω et $2,5 \Omega$. Des filtres CEM ont été ajoutés en entrées des alimentations, cela afin de réduire au maximum les bruits qui peuvent perturber les mesures (bruit de mode commun). Les tests ont été menés sur un assemblage *PCB* intégrant une diode Infineon. Dans ce qui suit, nous présenterons les résultats de validation obtenus pour chaque méthode.

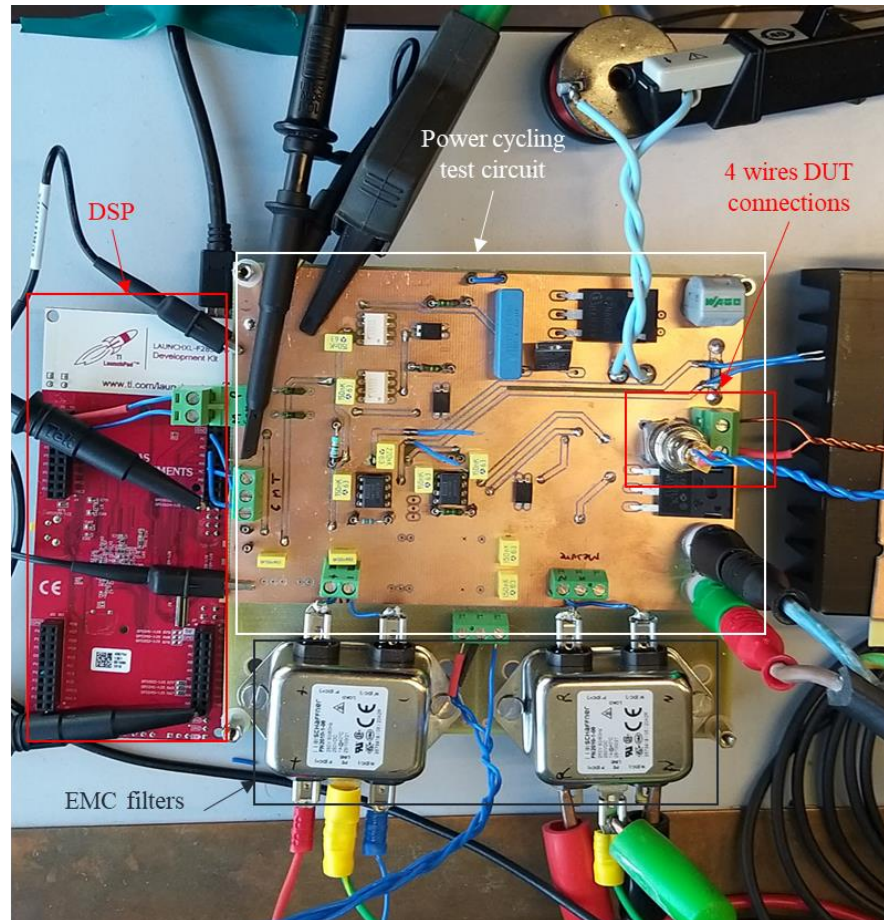


Figure 4.16 Premier prototype du circuit de puissance et le driver du banc d'essai proposé.

3.3.1 Test de la Méthode #1-TSEP

Pour le test du dispositif, l'alimentation (DC_Voltage_source) a été fixée à une tension de sortie de 3,5 V. La période du profil thermique T_{Cycle} choisie est de 3 secondes [$T_{\text{ON}} : 1 \text{ s}$ $T_{\text{OFF}} : 2 \text{ s}$]. La Figure 4.18 illustre l'évolution de la tension directe V_F aux bornes du *DUT*, du courant I_F , la température de jonction T_j , ainsi que les signaux de commandes issus du DSP. Le courant dans le *DUT* est de 5,5 A durant la phase d'échauffement T_{ON} . Avec ce niveau de courant, la température dans le *DUT* varie entre un $T_{j^{\circ}\text{max}}$ de 50°C et un ΔT_j de 17°C . Ces résultats confirment le bon fonctionnement du banc de test avec la *Méthode #1-TSEP*.

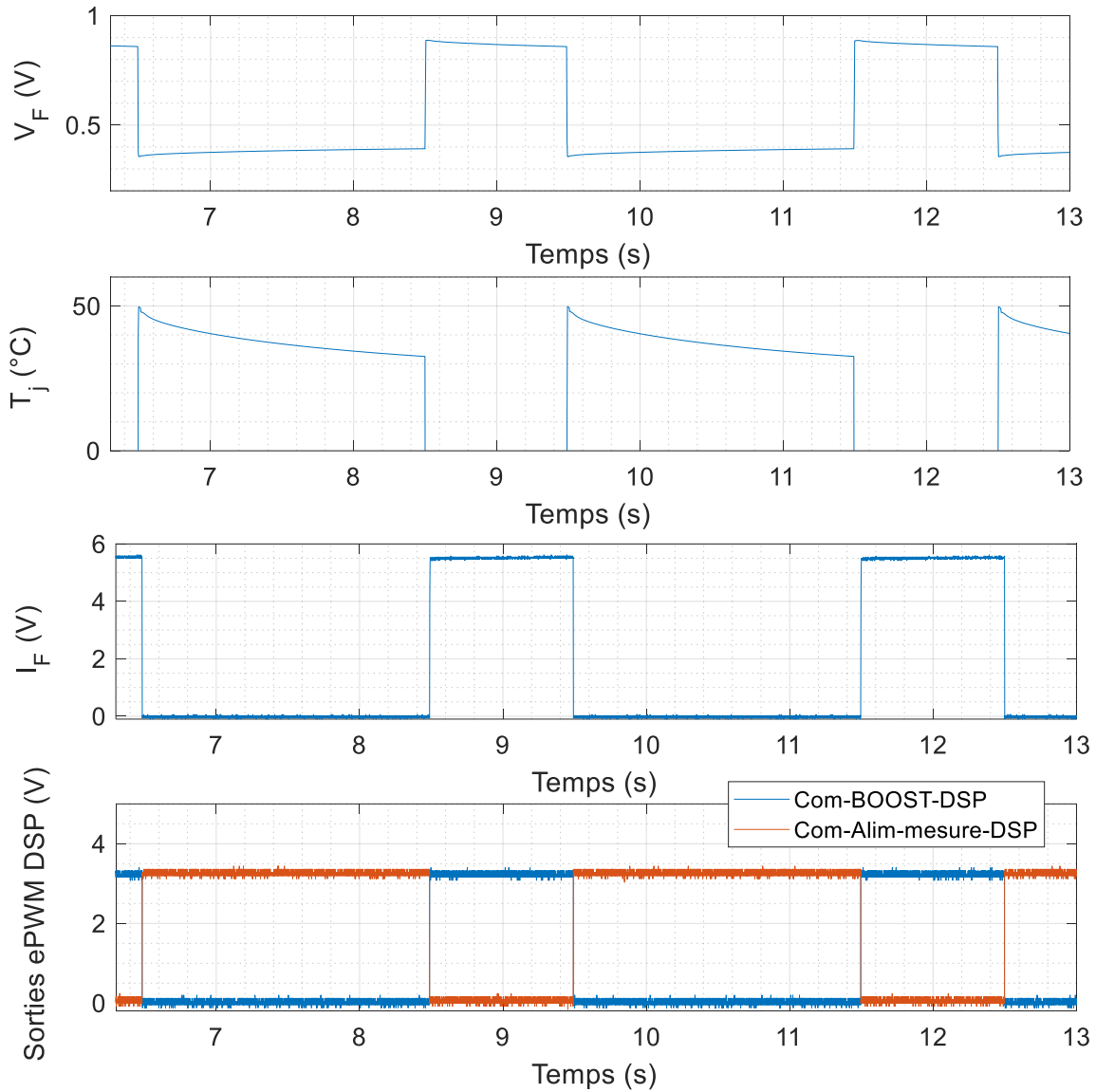


Figure 4.17 Évolution de la tension direct V_F aux bornes du *DUT*, du courant I_F , de la température de jonction T_j , ainsi que les signaux de commandes issus du DSP lors cyclage thermique actif [$T_{ON} : 1\text{ s } T_{OFF} : 2\text{ s}$]. T_j estimée à partir de la *Méthode #1-TSEP*.

3.3.2 Test de la Méthode #2-ETVCT

Pour le test du dispositif, l'alimentation (DC_Voltage_source) a été fixée à une tension de sortie de 5 V. Le rapport cyclique α pour la commande du BOOST a été fixé à 0,5 puis 0,6. La Figure 4.18 illustre l'évolution de la tension directe V_F , du courant I_F aux bornes du *DUT*, ainsi que les tensions V_{gs} aux bornes des Mosfets (MosN_1 et MosN_2).

Pour $\alpha = 0,5$ le courant dans l'inductance est de forme triangulaire. Il varie entre une valeur Maximale I_{Fmax} de 2,7 A et une valeur minimale I_{Fmin} de 1,76 A, avec un courant moyen de 2,2 A. La tension V_F varie entre un V_{Fmax} de 0,73 V et un V_{Fmin} de 0,77 V.

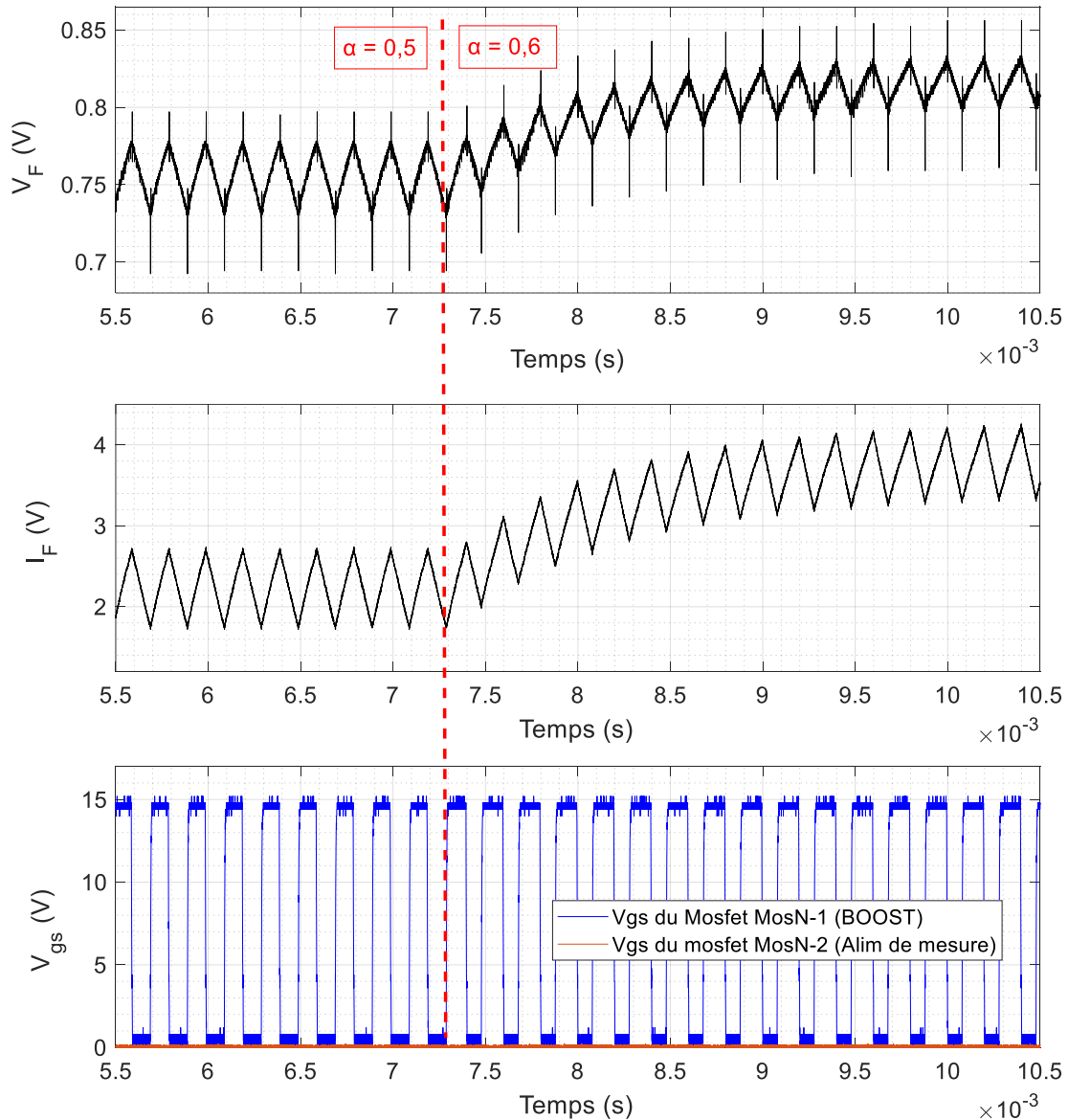


Figure 4.18 Évolution de la tension direct V_F aux bornes du *DUT*, du courant I_F , ainsi que les tensions V_{gs} aux bornes des Mosfets (MosN_1 et MosN_2)]. Méthode #2-ETVCT.

La Figure 4.19 illustre les tensions V_{gs} et V_{ds} lors d'une commutation à l'ouverture, ainsi que la tension I_F et V_F correspondante au niveau du *DUT*.

Des surtensions apparaissent lors des commutations. Elles sont dues à la présence d'une résonance entre l'inductance du BOOST (L_{Boost}) et la capacité de sortie (C_{oss}). Une partie du bruit

provient des différentes alimentations et des sorties PWM du DSP (CEM - bruit de mode commun).

Le niveau de bruit lors des commutations atteint les 300 mV. Ce dernier dépasse la sensibilité de mesure de la *Méthode #2-ETVCT* qui est de $0,09 \text{ mV} \cdot ^\circ\text{C}^{-1}$. Cela empêche de faire des mesures précises donc d'appliquer la *Méthode #2-ETVCT* pour l'estimation de la T_j .

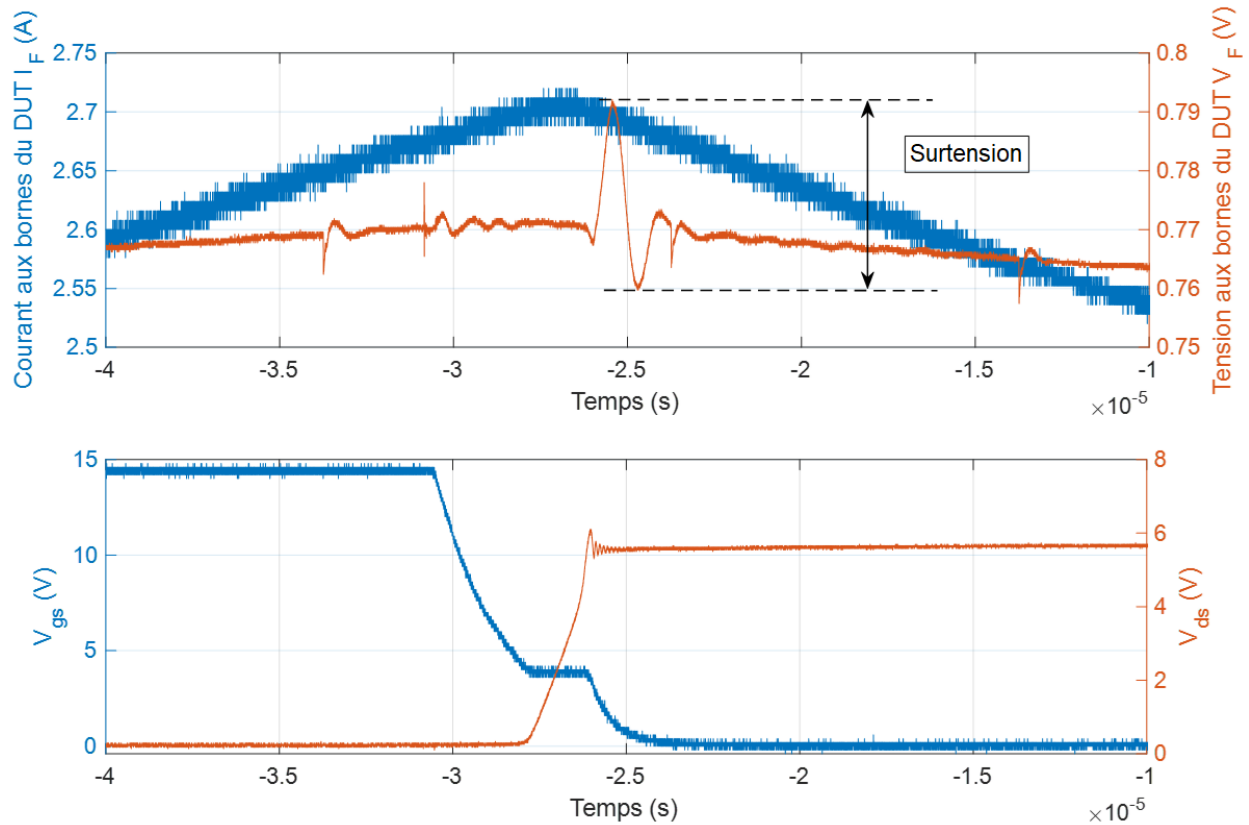


Figure 4.19 Commutation à l'ouverture du Mosfet (MosN_1), indiquant la tension de grille V_{gs} , la tension de drain V_{ds} , ainsi que le courant I_F et la tension V_F aux bornes du *DUT*.

Pour déterminer l'origine du bruit mesuré au niveau de la tension V_F un autre test expérimental a été mené. Les résultats obtenus de ce dernier sont détaillés ci-dessous :

3.3.3 Test de la *Méthode #2-ETVCT* directement sur un circuit simplifié

Un circuit simplifié a été utilisé pour la validation de la *Méthode #2-ETVCT*. En effet, l'utilisation d'un circuit simplifié permet dans un premier temps d'écarter tous les bruits qui peuvent découler du fonctionnement du banc d'essai proposé (Bruits apparaissant lors des commutations et des bruits provenant des différentes alimentations de puissance ; CEM).

Le circuit utilisé est composé d'une alimentation de puissance (RSPS-6-200), d'un conditionneur thermique (Froilabo BCR 60.), d'un refroidisseur à air forcé et de deux multimètres de précision (6.5 digits ; ref : DDM 34461a), voir la Figure 4.20. Le conditionneur thermique permet d'imposer une température ambiante constante tout au long de l'essai. Le premier multimètre est utilisé pour collecter la tension aux bornes du *DUT* et la transférer à Matlab/Simulink, alors que le deuxième multimètre est utilisé pour mesurer le courant injecté dans le *DUT*. L'alimentation de puissance est également contrôlée via Matlab/Simulink, permettant ainsi d'injecter le courant souhaité à travers le *DUT*.

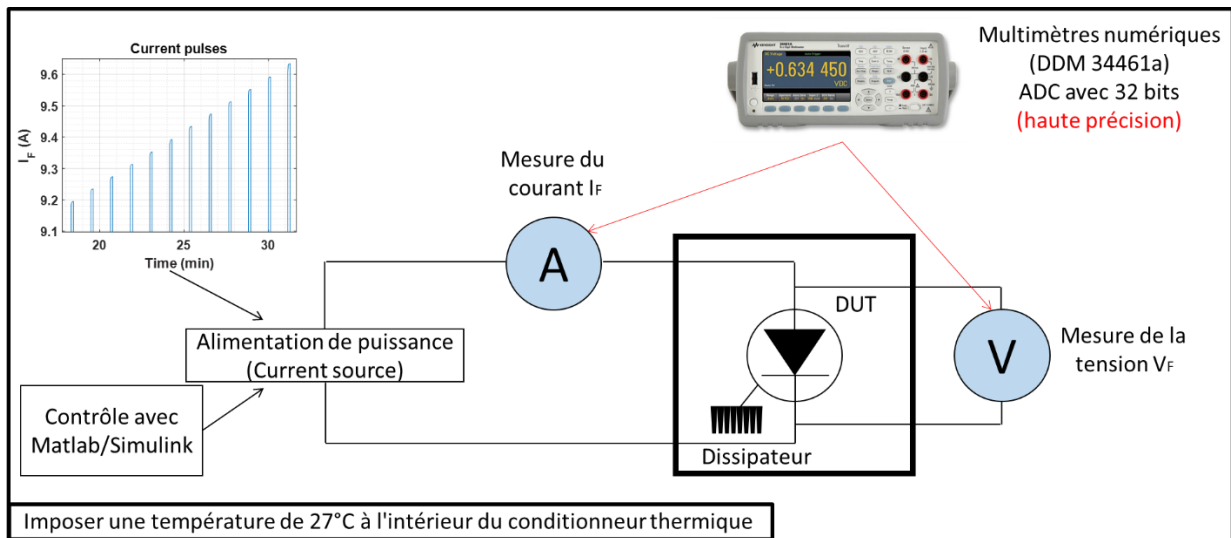


Figure 4.20 Schéma du principe de fonctionnement du banc de test, qui permet d'estimer la température de jonction avec la *Méthode #2-ETVCT*.

Les multimètres utilisés ont la particularité d'effectuer une conversion analogique-numérique (ADC) sur 32 bits. Ainsi, ils permettent de récupérer des mesures avec une résolution très élevée, qui est de l'ordre du μV . Leur précision dépend de la période pendant laquelle l'ADC lit et convertit la mesure, autrement dit, ces multimètres retournent une mesure moyennée sur une période donnée. Par conséquent, pour obtenir la précision souhaitée (de l'ordre du μV), le temps d'acquisition a été fixé à 100 ms par échantillon.

Nous avons essayé d'estimer le potentiel thermique à travers la mesure de V_F d'une diode PBYR3045PT montée sur un refroidisseur et insérée dans un conditionneur thermique (afin d'imposer une température constante de 27°C), tel qu'illustré dans la Figure 4.21. Grâce à l'alimentation de puissance, des impulsions de courant allant de 0 à 10 A, avec un pas de 50 mA ont été injectées dans le *DUT*. La période de répétition des impulsions de courant est de 7 secondes, dont 1 seconde à l'état passant. Le choix d'une faible fréquence permet d'éviter

l'accumulation de la chaleur au niveau de la jonction de la puce et dans le refroidisseur entre deux impulsions successives.

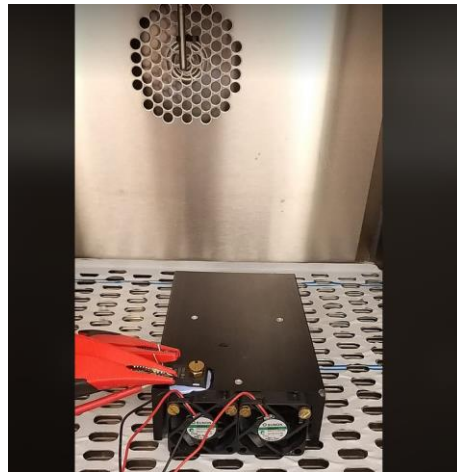


Figure 4.21 Montage d'une diode PBYS3045PT sur un refroidisseur à air (via une pâte thermique), à l'intérieur d'un conditionneur thermique.

Après avoir récupéré les mesures (I_F , V_F), les différentes étapes de la *Méthode #2-ETVCT* ont été appliquées. Les résultats obtenus pour le calcul du potentiel thermique sont illustrés dans la Figure 4.22. Ils montrent que pour de faibles impulsions de courant la valeur produit ($\eta \cdot U_T$) est d'environ 27 mV, par contre, il a été remarqué que plus le courant injecté est élevé, plus un bruit plus important est observé, causant ainsi une erreur sur la mesure.

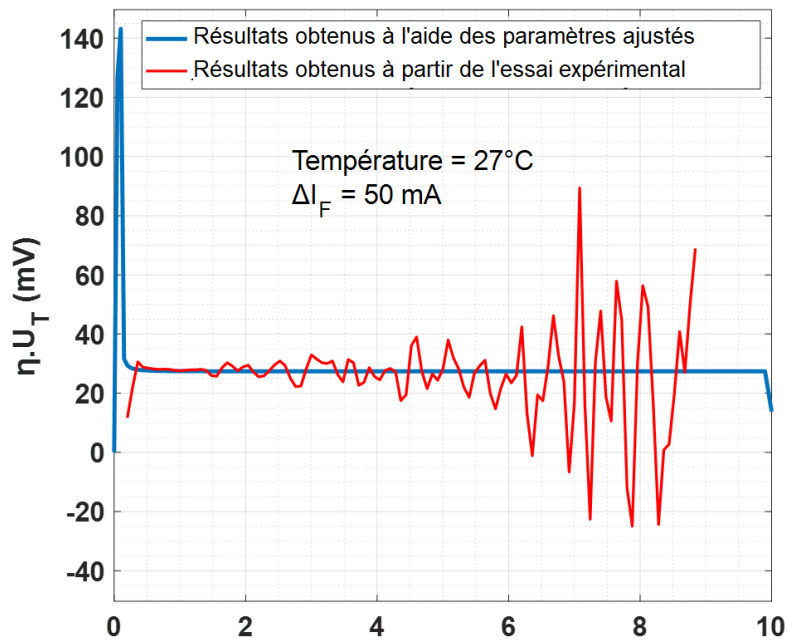


Figure 4.22 Comparaison entre le potentiel thermique ($\eta \cdot U_T$) obtenu à partir de la courbe ajustée $I_F = f(V_F)$ (bleu), et celui obtenu par le test expérimental (rouge), à la température de 27°C.

Pour mieux comprendre l'origine du bruit dans les résultats de mesure du potentiel thermique, le comportement thermique de la diode utilisée (PBYR3045PT) a été simulé à l'aide du logiciel ANSYS Twin Builder© (electromagnetic suite), [105]. Cette simulation a pour objectif de suivre l'évolution de la température de jonction de la diode lorsque cette dernière est traversée par des impulsions de courant. Tout d'abord, la diode a été représentée par un modèle thermique Foster d'ordre 4, possédant 4 cellules élémentaires R_{th} et C_{th} placées en cascade, où R_{th} est la résistance thermique conductrice de la masse et C_{th} est la capacité thermique, (Figure 4.23), [106].

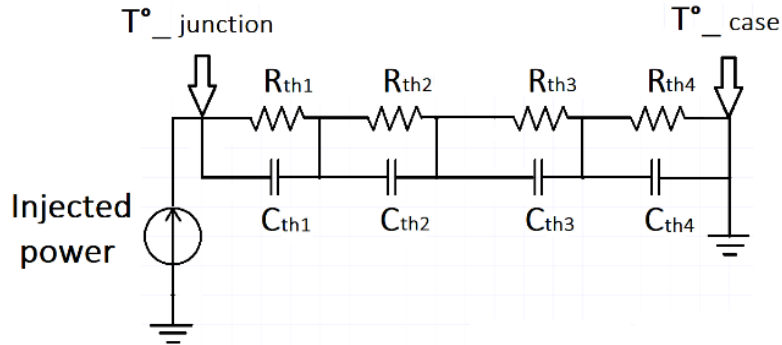


Figure 4.23 schéma R-C du modèle Foster équivalent de la diode PBYR3045PT (jonction-refroidisseur).

L'impédance thermique transitoire entre la jonction et le refroidisseur décrite dans la Figure 4.23 est donnée par l'équation (Eq. 4.20), où τ_i représente la constante de temps de la cellule i , [107].

$$Z_{th} = \sum_i R_{thi} \cdot (1 - e^{-t/\tau_i}); \quad \tau_i = R_{thi} \cdot C_{thi} \quad \text{Eq. 4.20}$$

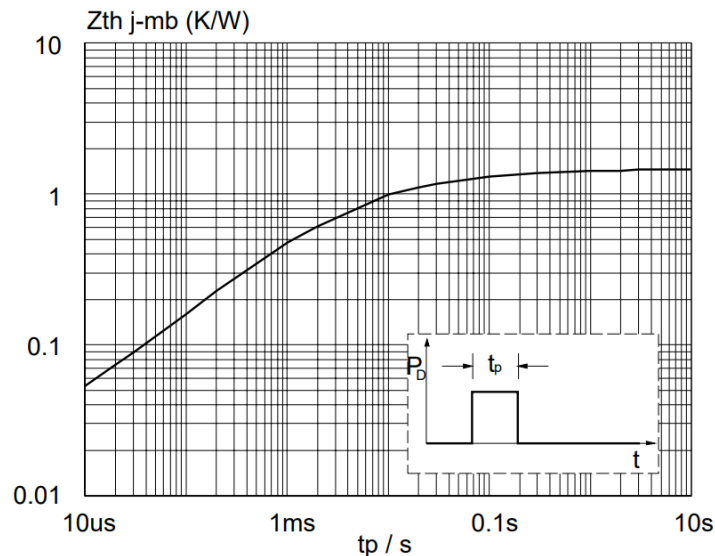


Figure 4.24 Impédance thermique transitoire Z_{th} utilisée pour l'extraction des paramètres de Foster R_{thi} et C_{thi} de la diode PBYR3045PT, [108].

En utilisant la courbe de l'impédance thermique transitoire Z_{th} fournie dans la datasheet de la diode (PBYR3045PT), Figure 4.24, les paramètres Foster de la diode utilisée (R_{thi} et C_{thi}) sont extraits, les résultats obtenus sont donnés dans le Tableau 4-4.

Tableau 4-4 Résistances thermiques R_{thi} et capacités thermique C_{thi} des différentes cellules élémentaires, obtenus par identification (diode PBYR3045PT).

i	1	2	3	4
R_{thi} (K/W)	0.2857	0.7919	0.3171	0.0647
C_{thi} (J/K)	1.0073	0.0082	0.00108	0.00015

Après avoir terminé l'étape d'identification des paramètres, une simulation numérique a été lancée. Dans cette dernière, des impulsions de courant ont été injectées au niveau du *DUT* (avec la même configuration qui a été utilisée précédemment lors de l'essai expérimental ; période de répétition 7 secondes dont 1 seconde à l'état passant). L'évolution de la température de jonction est calculée durant chaque impulsion de courant. Les résultats obtenus sont représentés sur la Figure 4.25.

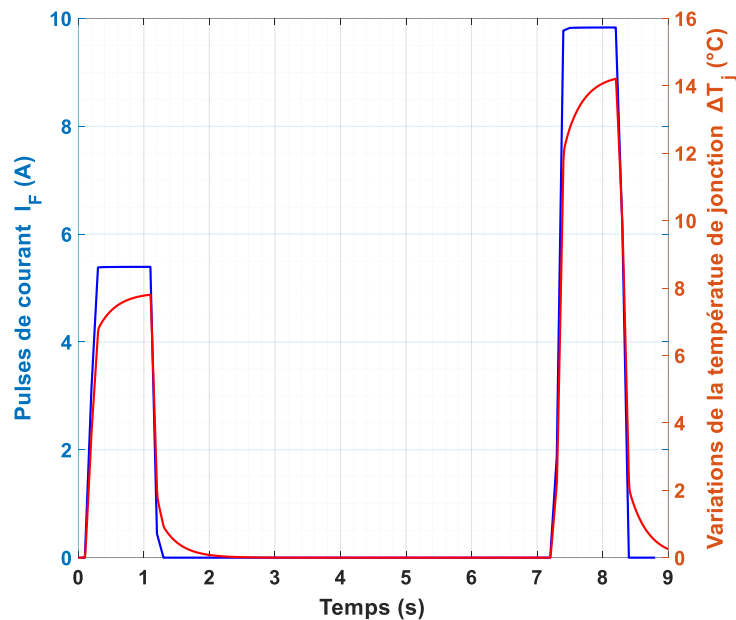


Figure 4.25 Évolution de la température de jonction lors de l'injection d'impulsions de courant. Résultats obtenus à partir des simulations numériques (ANSYS - Twin Builder®), en utilisant les paramètres du modèle Foster de la diode PBYR3045PT.

Ils indiquent que lorsque des impulsions de courant sont injectées dans le *DUT*, la température de jonction de la diode varie avec une dynamique très rapide (de l'ordre du ms), cette variation dépend de l'amplitude du courant injecté. En effet, plus le niveau du courant injecté augmente,

plus la température de jonction augmente. Dans notre cas, pour une impulsion de 10 A d'une durée d'une seconde, la température de la jonction augmente de 14°C.

Les dispositifs de mesure (multimètres numériques DDM 34461a) sont configurés pour effectuer des mesures chaque 100 ms (temps d'échantillonnage de 100 ms) et comme la dynamique de la température de jonction des diodes est de l'ordre de la ms, alors la tension mesurée n'est pas correcte et ne correspond pas à la température initiale qui existait avant l'injection d'impulsion de courant. En effet, la tension retournée par le multimètre inclut une variation de tension ΔV_F qui est provoquée par l'élévation de la température de jonction durant les 100 ms d'acquisition. Cela explique le bruit qui apparaît lors de l'essai expérimental (Figure 4.22). Par conséquent, pour réaliser une mesure avec un niveau de bruit acceptable, il est nécessaire de trouver un autre équipement qui permet de récupérer des mesures qui sont à la fois précises (μV) et qui possèdent un temps d'échantillonnage inférieur à 1 ms.

En conclusion, afin d'éliminer ce bruit, le convertisseur BOOST sera remplacé par un amplificateur dans le prochain prototype. Certes, l'utilisation d'un amplificateur permet d'avoir des ondulations carrées au lieu de triangulaires. Cela n'affecte pas le bon fonctionnement de la *Méthode #2-ETVCT*, le plus important est d'avoir des variations de courant autour d'une valeur moyenne. D'autant plus, que la méthode proposée peut profiter des ondulations générées par une électronique à découpage, cependant, elle nécessite une instrumentation extrêmement précise et rapide.

4 Cyclage actif des assemblages PCB

4.1 Conditions de test

Les paramètres de test utilisés durant le cyclage thermique actif doivent être choisis de telle façon à générer des contraintes proches de celles que subirait le composant en fonctionnement normal dans le domaine d'application ciblé (automobile, aéronautique...), tout en considérant les contraintes thermiques d'utilisation des *PCB*. Le Tableau 4-5 décrit les normes CEI 60749-34:2010 et JESD22-A122A concernant les méthodes d'essais des tests de cyclage thermique actif "Power cycling". Les conditions expérimentales données par ces normes permettent l'étude de la tenue des différents matériaux qui constituent les modules de puissances, et plus précisément, des interconnexions entre les différentes couches et les matériaux d'interface thermique.

Tableau 4-5 Paramètres de test concernant le cyclage actif (Power cycling) des normes CEI60749-34:2010 et JESD22-A122A.

Conditions de test	Normes	
	CEI60749-34:2010	JESD22-A122A
Durée de la période	De 1 à 15 minutes	Temps écoulé entre une température extrême élevée et la suivante. Valeur non définie a priori.
Température de jonction maximale T_j^{max} (°C)	150°C	De 100 à 125°C
Variation de la température de jonction ΔT_j (°C)	(95±5)°C	De 60°C à 115°C
Type du courant injecté	Continu (DC) / PWM (AC)	Continu (DC) / PWM (AC)
Durée de l'essai	Jusqu'à la défaillance des composants	Jusqu'à la défaillance des composants

Lors des essais de vieillissement accéléré, les températures maximales d'opération des matériaux qui constituent l'assemblage ne doivent pas être dépassées, à titre d'exemple la température de transition vitreuse de l'époxy (T_g de 130°C). À cet effet, les paramètres de test des normes citées ci-dessus ont été adaptés aux assemblages *PCB*.

Les normes actuelles utilisées en cyclage thermique actif régissant les conditions de test sont définies uniquement pour les modules de puissance classiques (à base de fils de bonding). Les assemblages *PCB* ne rentrant pas dans ce cadre, les conditions de test ont été imposées arbitrairement et sont résumées dans le Tableau 4-6. Ces valeurs sont inspirées d'articles décrivant des architectures similaires utilisant du *PCB*.

Tableau 4-6 conditions de test utilisées avec les technologies *PCB* lors du cyclage thermique actif.

Technologie	Conditions de test		
	T_j^{max}	ΔT_j	Période
Intégration par Vias métallisés ¹³ (section 3.2.1 du Chapitre 1), [27].	-	45°C	Période : 2 s T_{ON} : 50 % T_{OFF} : 50 %
Modules SKiN ¹⁴ (section 3.1.3 du Chapitre 1) [34]	150°C	110 °C	Période :10 s
Intégration <i>PCB</i> avec mousse métallique face avant ¹⁵ (section 3.3.2 du Chapitre 1), [43]	-	Injection d'impulsions de courant (150 A), entraînant une augmentation de quelques degrés	Impulsion d'une durée de 200 μ s, avec une fréquence de répétition de 12,5 Hz

¹³ Intégration *PCB* avec prise de contact sur face avant par des vias en cuivre électro-déposés.

¹⁴ Modules SKiN utilisant du frittage d'argent en face avant et arrière du composant actif.

¹⁵ Intégration *PCB* avec prise de contact sur face avant par une mousse et une brasure sur face arrière.

Un essai expérimental a également été mené, dans lequel un assemblage PCB de type PCB_{Cu}^{Ni16} a été soumis au cyclage thermique actif. Différentes amplitudes de courant et différentes périodes de répétition ont été appliquées. Cela, dans l'intérêt d'avoir une idée sur l'évolution de la température de jonction T_j lors du cyclage thermique actif.

Lors des tests expérimentaux par cyclage actif, les contraintes thermiques imposées sont principalement : la température maximale au niveau de la puce T_j , la variation de température entre la puce et la semelle (lorsqu'il s'agit d'un module classique) et la variation de température au niveau de la semelle. Ces grandeurs sont imposées par les grandeurs électriques (courant injecté, tension et fréquence) et thermique (refroidissement du module).

Afin de définir les conditions de test qui permettent d'atteindre une température de jonction maximale de 120°C, plusieurs niveaux de courant ont été testés avec différentes durées. Le Tableau 4-7 résume les différentes conditions à savoir le niveau de courant injecté et la période de répétition : T_{ON} et T_{OFF} ainsi que les températures de jonction obtenues ($T_j^{\circ max}$, $T_j^{\circ min}$ et ΔT_j). Ces mesures ont été récupérées après avoir appliqué plusieurs centaines de cycles, cela afin d'assurer que le régime permanent du T_j soit établi.

Tableau 4-7 Conditions d'essais appliqués à l'assemblage PCB ainsi que les résultats de mesure de la température de jonction, lors du cyclage thermique actif.

Courant appliqué (A)	Période T_{Cycle}		$T_j^{\circ max}$ (°C)	$T_j^{\circ min}$ (°C)	ΔT_j (°C)
	T_{ON} (s)	T_{OFF} (s)			
20 A	1	2	126	71,9	55,1
18 A	1	1	134	96	38
	1	2	118	66	52
	0,5	1	103	74	29
17 A	1	2	108	62,5	45,5
15 A	1	1	111,5	81	30,5
	1	2	96,5	57,3	39,2
	0,5	0,5	102	86	16
	0,5	1	86	63,5	22,5

¹⁶ Assemblage PCB_{Cu}^{Ni} : utilisant un mélange mousse nickel-résine sur la face avant et un mélange mousse cuivre-résine sur la face arrière.

Pour avoir un $T_j^{\circ\text{max}}$ de 120°C les conditions de test retenues sont [18 A, T_{ON} : 1 s T_{OFF} : 2 s]. Cette période permet d'avoir des durées de cycle raisonnables tout en assurant un refroidissement de la puce.

Les valeurs des températures mesurées peuvent changer d'un échantillon à l'autre, et cela, pour le même courant appliqué. Cela est dû à la résistance thermique R_{th} des échantillons qui est différente. La plage de variation du $T_j^{\circ\text{max}}$ est comprise entre 115°C à 120°C, quant à la ΔT_j , elle est comprise entre 50 et 55°C (test réalisé sur quatre échantillons).

4.2 Analyses des résultats de vieillissement

Durant ce test, le banc d'essais présenté dans la section (3.1 du chapitre 4) est utilisé pour faire du cyclage thermique actif, tout en appliquant la *Méthode #1-TSEP* (2.2.1 du chapitre 4) pour l'estimation de la température de jonction. Quatre échantillons de types $PCB_{\text{Cu}}^{\text{Ni}}$ (intégrant des diodes Infineon, avec un mélange mousse nickel-résine sur la face avant et un mélange mousse cuivre-résine sur la face arrière) ont été réalisés. Des fiches BNC sont utilisées au plus proche de la diode (pour la mesure de la tension aux bornes de la puce V_F). Ces assemblages sont ensuite soumis à un vieillissement par cyclage thermique actif. On a fait le choix d'imposer une température de jonction maximale $T^{\circ\text{jmax}}$ de 115 à 120°C, avec une variation ΔT de 55 °C. Pour cela un courant (de 18 A) a été appliqué au niveau des échantillons avec une période de 3 s (Temps de conduction T_{ON} de 1 s et un temps d'ouverture de T_{OFF} de 2 s). Les échantillons sous tests sont vissés sur un refroidisseur à air via une interface thermique TIM, puis l'ensemble est placé dans une enceinte thermique (Figure 4.26). L'utilité de cette dernière est d'imposer une température ambiante fixe tout au long du test.

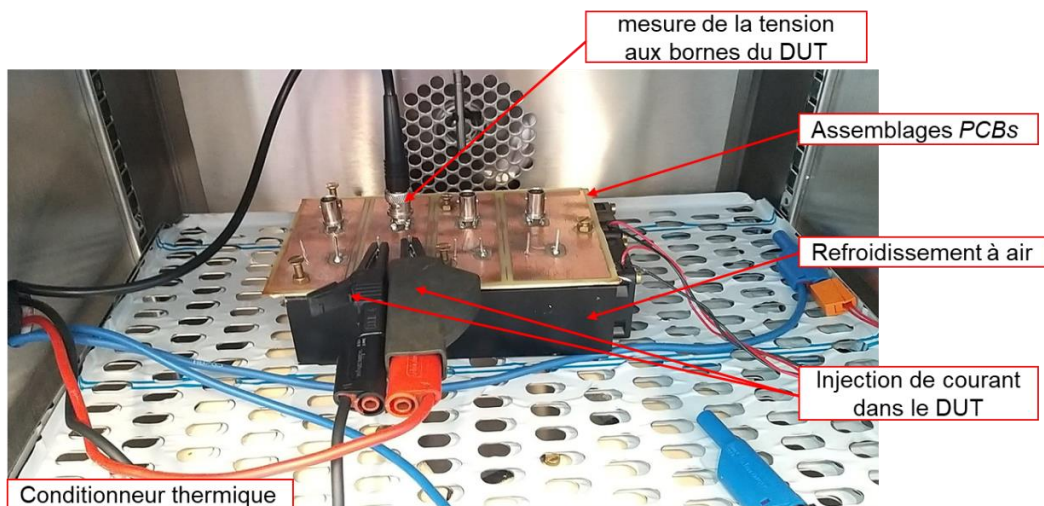


Figure 4.26 Banc d'essais du cyclage thermique actif (vue à l'intérieur du conditionneur thermique).

Durant cet essai, la résistance électrique à l'état passant R_s et l'impédance thermique Z_{th} ont été utilisés comme indicateurs de vieillissement. R_s a été mesurée au bout de 1k, 2k, 5k, 10k cycles. Puis tous les 10k cycles jusqu'à 100k cycles (ou défaillance). La Z_{th} a été mesurée tout au long du vieillissement, mais uniquement pour une seule durée. En effet, la durée d'injection est constante. A la fin de la phase d'injection (T_{ON}), la température maximale de jonction est mesurée ($T_j^{\circ max}$). La Z_{th} est ensuite déduite à travers l'utilisation de l'équation (Eq. 4.21), (Procédé de détermination de Z_{th} par échauffement [109]).

$$Z_{th}(t) = \frac{T_j^{\circ max}(t) - T_{amb}}{q} \quad \text{Eq. 4.21}$$

Dans cette expression, T_{amb} représente la température ambiante et q est la puissance injectée dans le *DUT*. Le courant est imposé lors du cyclage, la tension varie avec la dépendance des paramètres thermosensibles du composant. La puissance considérée est alors la moyenne sur la durée d'injection (variation inférieure à 1%).

À l'heure actuelle, les échantillons ont subi en intégralité 100k cycles. L'un des quatre échantillons (éch_FFa_72) a vu apparaître une défaillance en circuit ouvert après 44k cycles, tandis que les autres échantillons demeurent intacts. Dans ce qui suit, nous présenterons les résultats de vieillissement obtenus.

Les résultats d'évolution de la résistance électrique normalisée de l'échantillon défectueux (éch_FFa_72) sont illustrés en fonction du nombre de cycles thermiques dans la (Figure 4.27-a). En effet durant les 25k cycles la résistance n'augmente pas. Entre 25k et 40k la résistance augmente de 20 %, et continue à augmenter jusqu'à l'apparition de la défaillance à 44k. La Figure 4.27-b illustre l'évolution de la température de jonction maximale $T_j^{\circ max}$ atteinte lors du vieillissement (pour le même courant injecté). Durant les 25k premiers cycles la $T_j^{\circ max}$ est aux alentours de 116°C. Ensuite, elle augmente progressivement jusqu'à atteindre les 126,5 °C à 40k cycles. Entre les 40 et 44k cycles la $T_j^{\circ max}$ atteint les 160°C causant ainsi la défaillance de l'échantillon.

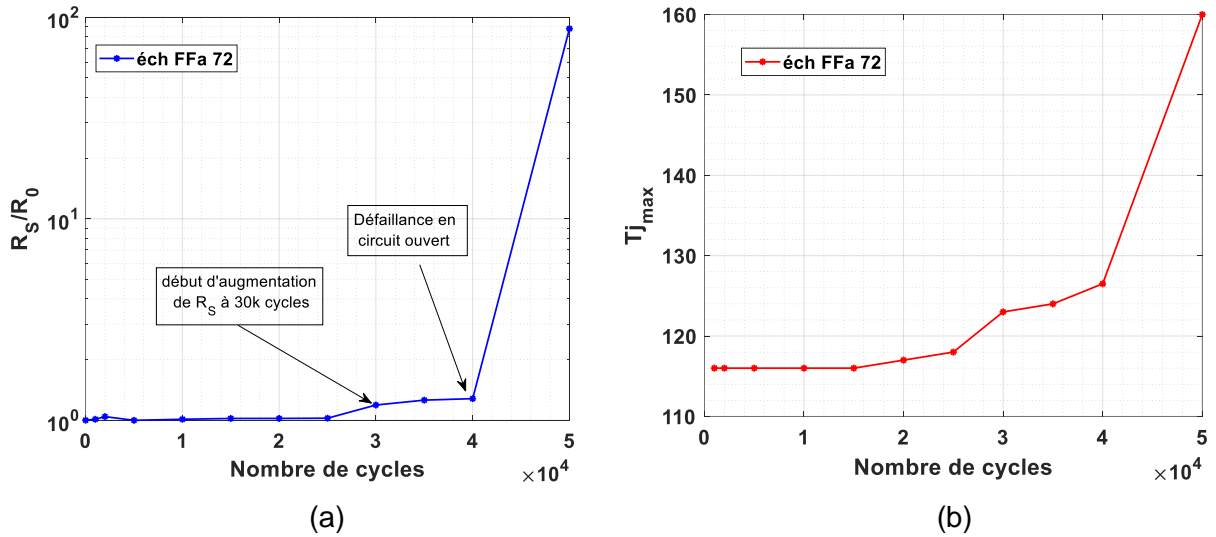


Figure 4.27 a) Évolution de la résistance électrique normalisée de l'échantillon (éch_FFa_72) en fonction du nombre de cycles thermiques, b) évolution de la température de jonction maximale $T_{j,max}$ de l'échantillon (éch_FFa_72) lors du de cycles thermiques.

La température maximale de jonction a augmenté lors du vieillissement, elle a même atteint les 160°C lors des derniers 1000 cycles avant la défaillance (entre 43k et 44k cycles). La température de transition vitreuse de l'époxy étant dépassée (130°C), les contraintes sont devenues cruciales au niveau des interconnexions, causant ainsi la défaillance de l'échantillon (éch_FFa_72).

La Figure 4.28 illustre une coupe métallographique au microscopique optique de l'échantillon (éch_FFa_72) après l'apparition de la défaillance. Cette dernière se manifeste par la fissuration de la puce accompagnée d'un décollement au niveau des interfaces entre la puce et les mélanges mousses-résines et la puce.

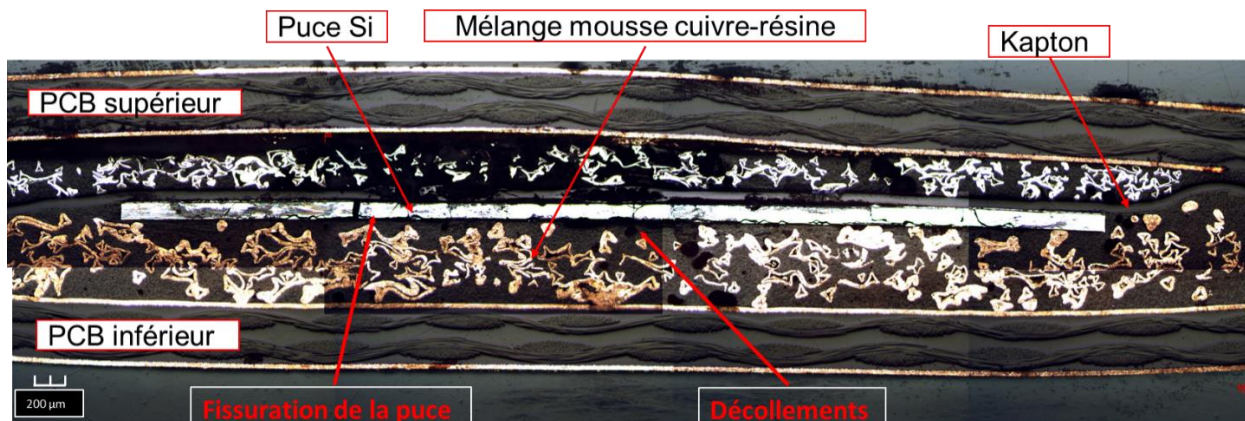


Figure 4.28 Coupe métallographique au microscope optique de l'échantillon (éch_FFa_72) de type (PCB_{Cu}^{Ni}) ayant subi 44k cycles de vieillissement sous un $T_{j,max}$ de 120°C et un ΔT_j de 55 °C.

Quant aux autres échantillons (éch FFa 71, éch FFa 73 et éch FFa 74), ils demeurent opérationnels après 100k cycles de vieillissement. La Figure 4.29 illustre les résultats d'évolution des résistances électriques normalisées en fonction du nombre de cycles thermiques. Cette dernière presque constante et ne varie pas lors du vieillissement, certes une légère augmentation de la résistance électrique R_S a été aperçu (quelques pourcents de 2% à 6%). Ces échantillons continuent a être vieillis, cela jusqu'à l'apparition d'éventuelle défaillance.

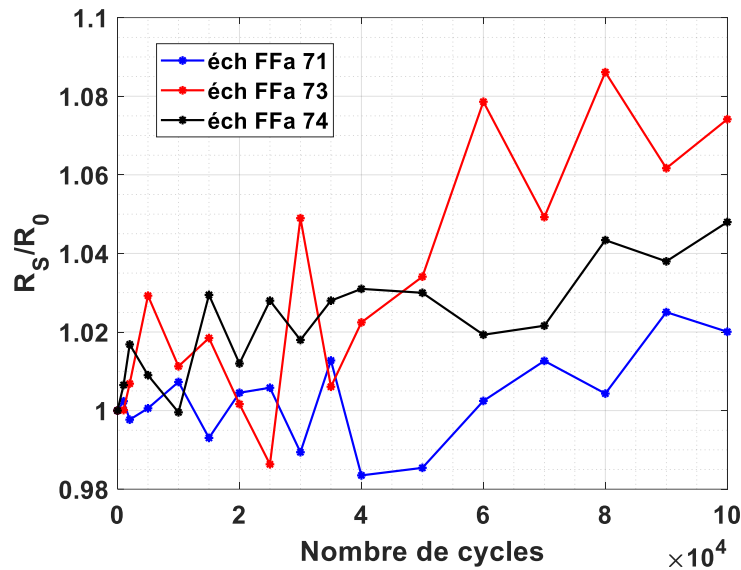


Figure 4.29 Évolution de la résistance électrique normalisée des différents échantillons en fonction du nombre de cycles thermiques (éch FFa 71, éch FFa 73 et éch FFa 74).

Les résultats préliminaires montrent la bonne fiabilité de l'assemblage *PCB* utilisant des mousses métalliques sur les deux faces de la puce envers le cyclage thermique actif. En effet, leurs performances jusqu'à présent sont comparables aux limites fixées par les normes applicables aux modules de puissances classiques (Pour un module classique IGBT la durée de vie est estimée à 130k cycles, [95]). Les tests seront poursuivis jusqu'à l'apparition de défaillance.

5 Conclusion

Dans le présent chapitre, une étude de fiabilité a été menée sur les technologies d'intégration PCB (PCB#1, proposées dans le chapitre 2), dans lesquelles les contacts électriques sont assurés par des mousses métalliques pressées. L'objectif de ce chapitre est d'étudier le comportement de ces nouveaux types d'assemblages vis-à-vis le cyclage thermique actif, de manière à estimer leurs durées de vie. Les spécifications des normes (CEI60749-34:2010 et JESD22-A122A) sont respectées.

Durant ce chapitre, nous avons également élaboré une nouvelle méthode (On-line) qui permet d'estimer la température de jonction au cours du vieillissement, lorsqu'un courant traverse le *DUT*. Elle est basée sur l'utilisation des variations de tension ΔV_F et du courant direct ΔI_F lors de la phase de conduction des composants pour estimer la température de jonction. Cette méthode est applicable sur les composants bipolaires (Diodes, IGBTs). Dans le cadre de notre étude, elle n'a été testée que sur des diodes. Les travaux de validation menés ont donné des résultats prometteurs et ont montré le bon fonctionnement de la méthode proposée. Le seul inconvénient est la nécessité d'avoir des dispositifs de mesure à la fois précis et rapides (sensibilité de la mesure 0,09 mV/°C).

Un premier prototype de banc de test a été réalisé au niveau du laboratoire. Il permet de lancer des essais de vieillissement accéléré par cyclage thermique actif, tout en estimant la température de jonction par l'une des méthodes proposées (*Méthode #1-TSEP* ou bien la *Méthode #2-ETVCT*). Le choix de la méthode à utiliser dépend de la configuration des signaux de commandes. Des tests de validation du banc de test ont été menés, ils ont montré le bon fonctionnement la *Méthode #1-TSEP*. À l'inverse de la *Méthode #2-ETVCT*, où un important bruit a été observé, empêchant ainsi son bon fonctionnement. S'ajoute à cela le manque en précision des équipements de mesure utilisés.

Un essai de vieillissement a été mené durant cette étude. La température maximale de jonction imposée au niveau des échantillons $T_{j_{max}}^{\circ}$ est de 115 à 120°C, avec une variation ΔT_j de 50 à 55 °C. Un courant de 18 A a été injecté avec une période de répétition de 3 s (temps de conduction T_{ON} de 1 s et un temps d'ouverture de T_{OFF} de 2 s). Les échantillons vieillis ont subi jusqu'à présent 100k cycles sous un $T_{j_{max}}^{\circ}$ de 120°C et un ΔT de 55 °C. Les tests seront poursuivis jusqu'à l'apparition de défaillance.

Conclusion générale

CONCLUSION GENERALE

L'évolution technologique des composants semi-conducteurs (SiC et GaN) nécessite de concevoir des assemblages qui garantissent une faible inductance parasite (boucle de puissance et boucle de grille), une forte densité de puissance et un meilleur refroidissement. Les travaux décrits dans ce manuscrit visent à développer de nouvelles technologies d'interconnexions pour des assemblages de puissance. L'objectif principal est d'évaluer la fiabilité de la technologie utilisant la mousse métallique en remplacement des fils de bonding et des brasures largement utilisées dans les modules de puissance standards.

Pour ce faire, nous avons essayé à la fois de concevoir de nouveaux assemblages où le contact électrique et thermique est assuré par des mousses métalliques et d'étudier plus en détail leurs propriétés électriques, mécaniques et thermiques.

La technologie proposée est basée sur l'intégration de puces de puissance au cœur du *PCB* avec l'utilisation de mousses métalliques pressées sur les deux faces de la puce. L'avantage de ce nouveau procédé est sa simplicité de réalisation et son faible coût. Deux types d'assemblages ont été proposés, un premier type (*PCB#1*) où le contact électrique est assuré par un mélange mousse-résine et un second type (*PCB#2* sans imprégnation de résine dans la mousse), où le contact électrique est assuré uniquement par une mousse métallique.

Lors du procédé de fabrication de l'assemblage *PCB#1*, la résine époxy qui compose les couches Prepreg devient visqueuse avec l'augmentation de la température et imprègne la mousse métallique. Cette imprégnation conduit à la formation d'un mélange hétérogène (mousse-résine), qui assure les contacts électriques et thermiques entre le composant actif et les couches du *PCB*. Les propriétés thermomécaniques de ce mélange étant méconnues, nous avons cherché à les caractériser expérimentalement et numériquement. L'objectif ici est de trouver un modèle équivalent avec des paramètres effectifs de ce mélange.

Deux types de mousses ont été étudiés, à savoir : la mousse nickel et la mousse cuivre. Les travaux de caractérisation électrique et thermique ont permis de conclure que pour avoir le minimum de pertes électriques, le contact de la face avant de l'assemblage devait être assuré par une mousse en nickel. En ce qui concerne la face arrière, la nature de la mousse (nickel ou cuivre) n'a qu'une influence modérée sur la résistance de contact. De plus, l'utilisation de la mousse en cuivre sur les deux faces de la puce garantit un meilleur refroidissement. Pour privilégier l'aspect électrique et thermique, une mousse en nickel a été utilisée sur la face avant

de l'assemblage et une mousse en cuivre sur la face arrière. C'est configuration qui a été étudiée dans ce manuscrit.

Les travaux de caractérisation thermomécaniques ont donné des résultats cohérents concernant l'estimation de la température de transition vitreuse et le coefficient de dilatation thermique mais une disparité a été observée entre les résultats expérimentaux et numériques dans l'estimation du module d'Young. Une amélioration de la procédure de test devra être réalisée pour valider les résultats de caractérisation. Les résultats de caractérisation thermique ont montré que les mélanges mousse-résine possèdent une faible conductivité thermique comparée à celle des joints de brasure et de frittage d'argent. Cela est dû au fait que la proportion des points de contacts (le métal de la mousse) au niveau des interfaces ne dépasse pas les 1% de la surface totale du contact (99 % du contact est assuré par de la résine, cette dernière possède une très faible conductivité thermique de $0,5 \text{ W.m}^{-1}.\text{K}^{-1}$). A l'avenir, un travail complémentaire devrait être mené pour étudier l'effet du diamètre des pores et le type des mousses métalliques (à pores ouverts ou à pores semi ouverts...) sur la conductivité thermique.

Parallèlement à ces travaux de caractérisation, une première étude de fiabilité a été menée sur les technologies d'intégration *PCB* proposées (*PCB#1* et *PCB#2*). Elle vise à étudier le comportement de ces assemblages vis-à-vis du cyclage thermique passif, en vue de déterminer les mécanismes de défaillance, d'identifier les zones de fragilité et d'estimer, si possible, leur durée de vie. Les spécifications des normes relatives aux *PCB* (IPC-TM-650 et JESD22-A104E) ont été respectées.

Les résultats de vieillissement obtenus peuvent être considérés comme relativement encourageants même si les résistances électriques (paramètre indicateur de vieillissement) dépassent rapidement et largement le critère de défaillance habituellement défini pour les modules de puissances classiques (5% d'augmentation). En effet, les échantillons vieillis entre -25°C et 125°C sont restés fonctionnels après 1000 cycles de vieillissement, respectant ainsi l'exigence de la norme *PCB*, avec toutefois une augmentation de 20 à 25% de la résistance électrique R_s dès les premiers cycles. Afin de mieux comprendre les raisons de cette augmentation, une analyse destructive des échantillons vieillis a été réalisée (au MEB et au microscope optique). Certaines anomalies ont été relevées, mettant en évidence la présence de décollement entre les différentes couches de l'assemblage, que ce soit entre le mélange mousse-résine et la puce ou encore entre le mélange mousse-résine et le cuivre du *PCB*, modifiant ainsi le nombre de points de contact et entraînant l'augmentation de la résistance électrique.

Un modèle numérique 2D des assemblages proposés a été développé afin d'estimer et de localiser quantitativement les contraintes thermomécaniques générées lors de la variation de la température. Pour aller plus loin, des profils de températures $-40^{\circ}\text{C}/140^{\circ}\text{C}$ ont été simulés dans lequel la transition vitreuse du *PCB FR4* (125°C) n'a pas été pris en compte. Les résultats de la simulation ont montré que les contraintes maximales de Von Mises sont atteintes à la température de 140°C et sont localisées à l'interface entre la puce de Si et le mélange mousse-résine.

La température maximale d'opération des assemblages *PCB* est conditionnée par la température de transition vitreuse du *PCB FR4* standard (125°C). L'utilisation d'un Prepreg haute température permettra d'opérer à des températures plus élevées.

Des tests de vieillissement accéléré par cyclage thermique actif ont également été réalisés sur les technologies d'intégration PCB (PCB#1). Les spécifications des normes (IEC60749-34:2010 et JESD22-A122A) sont respectées. Au cours de cette étude, nous avons développé une nouvelle méthode de mesure de la température de jonction des puces pendant le cyclage. Elle est basée sur l'utilisation des variations de tension ΔV_F et du courant direct ΔI_F pendant la phase de conduction pour estimer la température de jonction. Cette méthode est applicable aux composants bipolaires (Diodes, IGBTs). Les travaux de validation réalisés ont fourni des résultats prometteurs et ont prouvé le bon fonctionnement de la méthode proposée. Le seul inconvénient est la nécessité de disposer d'appareils de mesure à la fois précis et rapides (sensibilité de la mesure $0,09 \text{ mV} \cdot ^{\circ}\text{C}^{-1}$).

Un banc d'essai spécifique a été conçu au laboratoire. Il permet de réaliser des tests de vieillissement accéléré par cyclage thermique actif, tout en estimant la température de jonction pendant la phase d'échauffement. Un essai de vieillissement a été réalisé avec une température maximale de jonction $T_{j\text{max}}^{\circ}$ variant entre 115 et 120°C et avec une variation ΔT_j de 50 à 55°C . Les échantillons vieillis ont subi 100k cycles sans apparition de défaillance. Cette performance est comparable aux module IGBTs classiques dont la durée de vie est estimée à 130k cycles. Les performances des assemblages PCB sont comparables aux limites fixées par les normes applicables aux modules de puissances classiques, [95]. Cependant, une légère augmentation de la résistance électrique R_S a été aperçue (quelques pourcents de 2% à 6%). Cette augmentation est également liée à un décollement entre les différentes couches de l'assemblage.

Cette étude met en évidence la nécessité de repenser les procédures de vieillissement développées pour les modules standards. En effet, les cyclages thermiques actifs et passifs réalisés n'ont pas permis de ressortir des modes de défaillances clairs. Des modèles plus précis devront être développés pour localiser les zones de fragilités et en parallèle travailler sur la

recherche d'indicateurs de dégradation à travers le développement de capteur intégrés à l'assemblage par exemple.

Comme perspective des travaux, l'élaboration d'un modèle numérique 3D de l'assemblage *PCB* incluant la géométrie réelle de la mousse pressée serait intéressant, en vue de localiser avec précision l'emplacement des contraintes thermomécaniques dans l'assemblage et surtout de l'optimiser par la suite. L'optimisation du procédé de fabrication est aussi un point à prendre en considération, et ce, afin d'assurer une bonne reproductibilité des échantillons. Finalement, une des pistes pour améliorer la durée de vie des assemblages est la recherche de nouveaux matériaux (alliages) qui présentent de meilleures performances thermomécaniques, en particulier un *CTE* proche de celui des autres matériaux de l'assemblage (puce de Si et résine époxy...).

Annexes

ANNEXES

A. [Chapitre 1] Technologies d'intégration de modules de puissances, avec structures particulières

Dans cette partie, nous allons présenter quelques structures d'intégration particulières. Leur particularité réside dans l'utilisation d'autres substrats que les PCB. Dans ce qui suit trois structures sont décrites :

➤ Structure PCoC¹⁷ utilisant du Molybdène comme matériau d'interconnexion

Un nouveau concept d'intégration 3D appelé « *Power-Chip-on-Chip structure* » a été présentée dans [110]. L'objectif principal de ce dernier est l'intégration de puces de puissances superposées à l'intérieur d'une structure bus-bar, permettant ainsi d'avoir des inductances parasites, extrêmement faible, (voir la Figure A. 1). En effet, dans cette structure, aucun substrat isolant (DBC, PCB...) n'est utilisé.

Le *Molybdène* a été utilisé comme matériau d'interconnexion dans cet assemblage. Il est utilisé habituellement dans les contacts par pression. Son *CTE*, proche de celui du silicium, permet d'augmenter la robustesse des interconnexions. Sa forte conductivité thermique ($142 \text{ W.m}^{-1}.\text{K}^{-1}$) favorise la dissipation de chaleur.

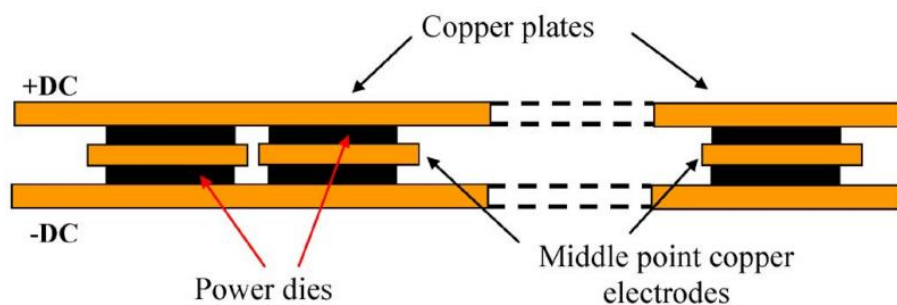


Figure A. 1 Assemblage de puces de puissance sur des bus-bar, structure *Power-Chip-on-Chip* (PCoC). Un redresseur haute fréquence monophasé à diodes (400 V / 40 A) basé sur la technologie (PCoC) a été conçu dans le laboratoire G2Elab [110]. Ce dernier est illustré dans la Figure A. 2 et Figure A. 3. L'assemblage est composé de quatre diodes (réf: SIDC81D60E6, 600 V / 200 A, taille 9 × 9 mm, épaisseur 70 μm).

¹⁷ PCoC : *Power-Chip-on-Chip structure*

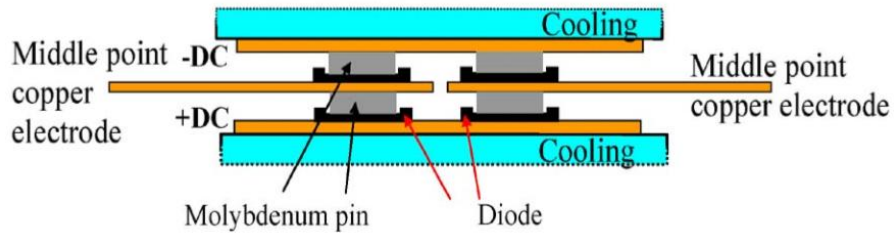


Figure A. 2 Schéma électrique d'un pont redresseur monté en (CoC) [110].

Le procédé de réalisation se fait en plusieurs étapes, elles sont décrites ci-dessous :

- Le brasage des faces inférieures de deux puces sur le bus (+DC).
- À l'aide d'empreintes en polycarbonate, des couches de *Molybdène* sont déposés sur la face supérieure des puces, voir la Figure A. 3.
- Sur les deux bus de cuivre du point milieu (Middle point) la face inférieure des deux autres puces est brasée. Suivi par un dépôt d'empreintes en polycarbonate, des couches de *Molybdène*.
- Dépôt du bus (-DC) sur les couches de *Molybdène*.
- Pressage de l'ensemble (l'épaisseur du module sans refroidisseurs est de 7mm).

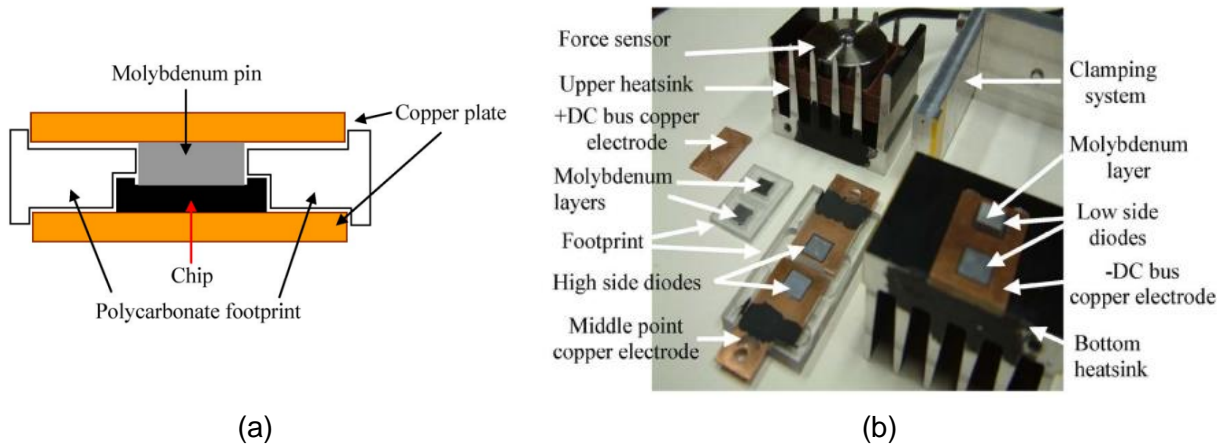


Figure A. 3 (a) Principe du procédé de fabrication , (b) Photo montrant tous les compartiments redresseur monophasé PCoC, [110].

Un convertisseur Buck haute fréquence (400 V / 40 A) basé sur la technologie (PCoC) a été également conçu au G2Elab. Ce dernier offre l'avantage d'avoir un découplage parfait entre le circuit de puissance et le circuit de grille. De plus, il devrait d'offrir une inductance parasite (de maille) extrêmement réduite (confirmé par simulation et analyse numériques).

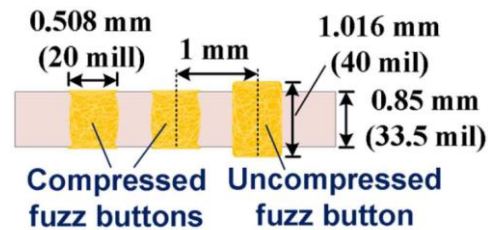
➤ **Structure utilisant un matériau d'interconnexion appelé 'Fuzz Button'¹⁸**

Dans [111] un nouveau matériau d'interconnexion flexible à hautes performances électriques appelé « *Fuzz Button* » a été utilisé, voir la Figure A. 4. Ce dernier est composé soit d'un alliage de Cuivre et de Béryllium plaqué en Or (Au / BeCu), ou bien d'un Molybdène plaqué en Or (Au / Mo). L'Or permet d'avoir de bonnes propriétés électriques (conductivité électrique). Les « *Fuzz Button* » sont utilisés sous l'application d'une pression, ils présentent les avantages suivants :

- Un faible diamètre facilitant la connexion avec les puces de faibles dimensions.
- Une faible épaisseur, donc une faible inductance parasite.
- Une bonne flexibilité, assurant ainsi une bonne homogénéité lors du pressage.
- Forte densité de courant.



(a)



(b)

Figure A. 4 (a) le contact « fuzz button », (b) vue en coupe de la structure « fuzz button » avant et après pressage, [111].

Un nouveau concept de module de puissance (appelé : *Press-pack packaging*) a été présenté dans [111]. Dans ce dernier le contact électrique de la face avant de la puce est assuré par des « *Fuzz Button* » à travers l'application d'une pression, voir la Figure A. 5. Lors de la réalisation de l'assemblage, les « *Fuzz Button* » sont insérés dans une plaque en céramique LTCC (*Low-Temperature Co-fired Ceramic*) qui contient des perçages avec un diamètre égale à celui du « *Fuzz Button* ». Le diamètre de ce dernier est de 0,508 mm et sa longueur avant compression est de 1,016 mm (la longueur après compression est de 0,85 mm), voir la Figure A. 4-b, chacun peut être traversé par un courant de 5 A.

Dans l'assemblage *Press-pack* des refroidisseurs à micro canaux optimisés (*LTCC micro-channel heatsink*) ont été développés. Chaque refroidisseur est composé de deux plaques conductrices connectées avec des vias conducteurs. Des micro canaux sont formés entre les vias où un

¹⁸ Structure appelée : Press-Pack Packaging of SiC MOSFETs

liquide de refroidissement peut être conduits pour dissiper la chaleur. Les refroidisseurs sont à haut potentiel, voir la Figure A. 5.

Une fois les différentes couches de l'assemblage sont empilées, elles sont ensuite compressés à travers un procès bien défini [111]. Les résistances de contact dépendent uniquement du taux de compression.

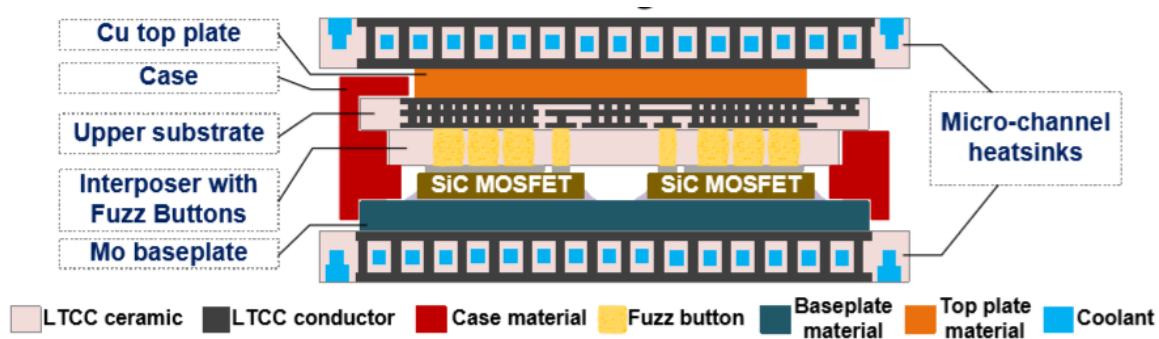


Figure A. 5 Structure globale du dispositif *Press-pack*, intégrant des MOSFET SiC, [111].

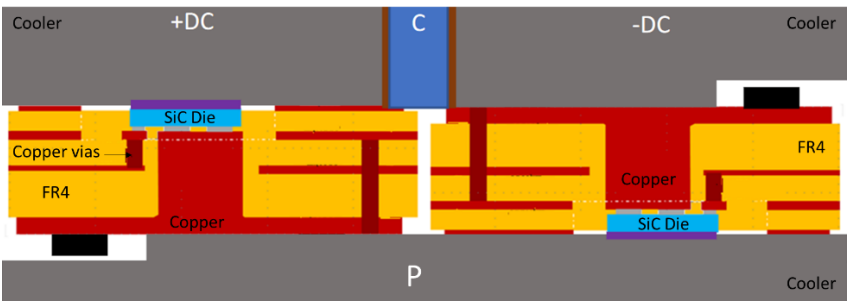
La valeur de l'inductance parasite obtenue sur un module composé d'une cellule de commutation est de 4,3 nH à 100 kHz (refroidisseurs inclus dans la boucle). La résistance thermique obtenue (jonction – refroidisseur) est très satisfaisante, elle est de l'ordre de 0,8 K/W. Cependant, aucune étude de fiabilité n'a été menée.

➤ Structure TAPIR

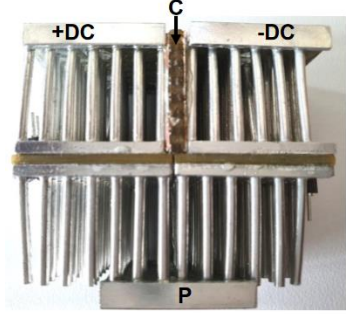
Une nouvelle structure appelée TAPIR¹⁹ a été publiée dans [112] par le laboratoire G2ELAB. Dans cette dernière, les pads des composants actifs sont directement brasés sur des refroidisseurs à air, voir la Figure A. 6. Cela permet d'améliorer considérablement les propriétés thermiques de l'assemblage. Cependant, les refroidisseurs sont au potentiel.

Le module TAPIR a fourni de très bonnes performances électriques et thermiques. En effet, l'inductance parasite obtenue est de 1,5 nH. La résistance thermique (jonction-air) obtenue est très faible, en particulier lorsque le coefficient de transfert thermique h est élevé. À titre d'exemple, pour un coefficient de 1500 W.m⁻².K, la $R_{th(j-a)}$ est de 1,4 K.W⁻¹, tandis que si h est de 500 W.m⁻².K, la $R_{th(j-a)}$ est de 2,3 K.W⁻¹. Cependant, aucune étude de fiabilité n'a été réalisée sur le module TAPIR.

¹⁹ TAPIR: switching cells with integrated direct air-cooling for SiC power devices



(a)



(b)

Figure A. 6 (a) Coupe schématique d'une cellule de commutation du module TAPIR, (b) Cellule de commutation du module TAPIR, [112].

B. [Chapitre 2] Visualisation d'un assemblage PCB en tomographie

Un essai tomographique sur un échantillon a été élaboré. Cet échantillon est composé d'une diode ABB [61] intégrée au cœur du PCB, avec des mousses métalliques pour assurer le contact électrique (utilisation du procédé d'intégration PCB#1). Les dimensions finales de cet échantillon sont 20 mm x 20 mm et une épaisseur totale de 1,6 mm. Le but de cet essai est d'analyser la distribution des différentes couches ainsi que de visualiser les interfaces de connexion au niveau de l'assemblage PCB proposé. Les résultats obtenus sont illustrés dans la Figure A. 7. Les différentes couches de l'assemblage PCB peuvent être différenciées. Cependant, la résolution des images est trop faible pour analyser finement les différents points de contacts entre la mousse et le composant. Une analyse par microscopie électronique à balayage permet d'améliorer cette analyse. Cependant, celle-ci est destructive.

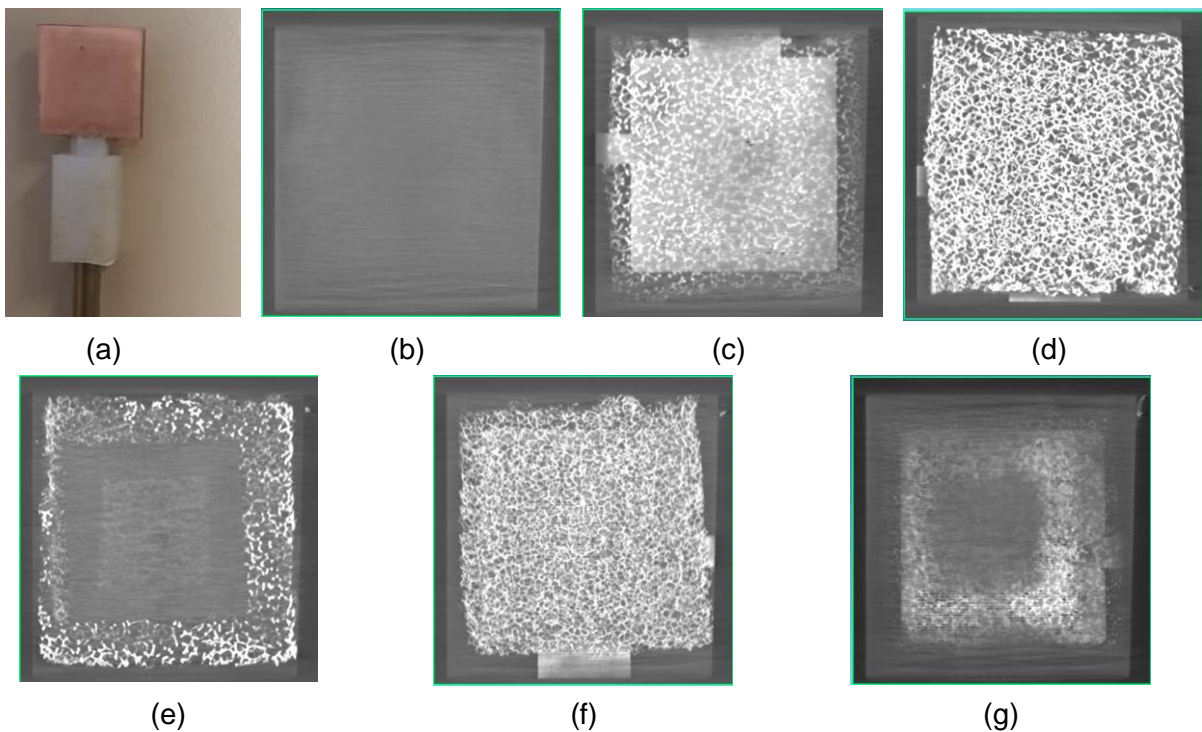
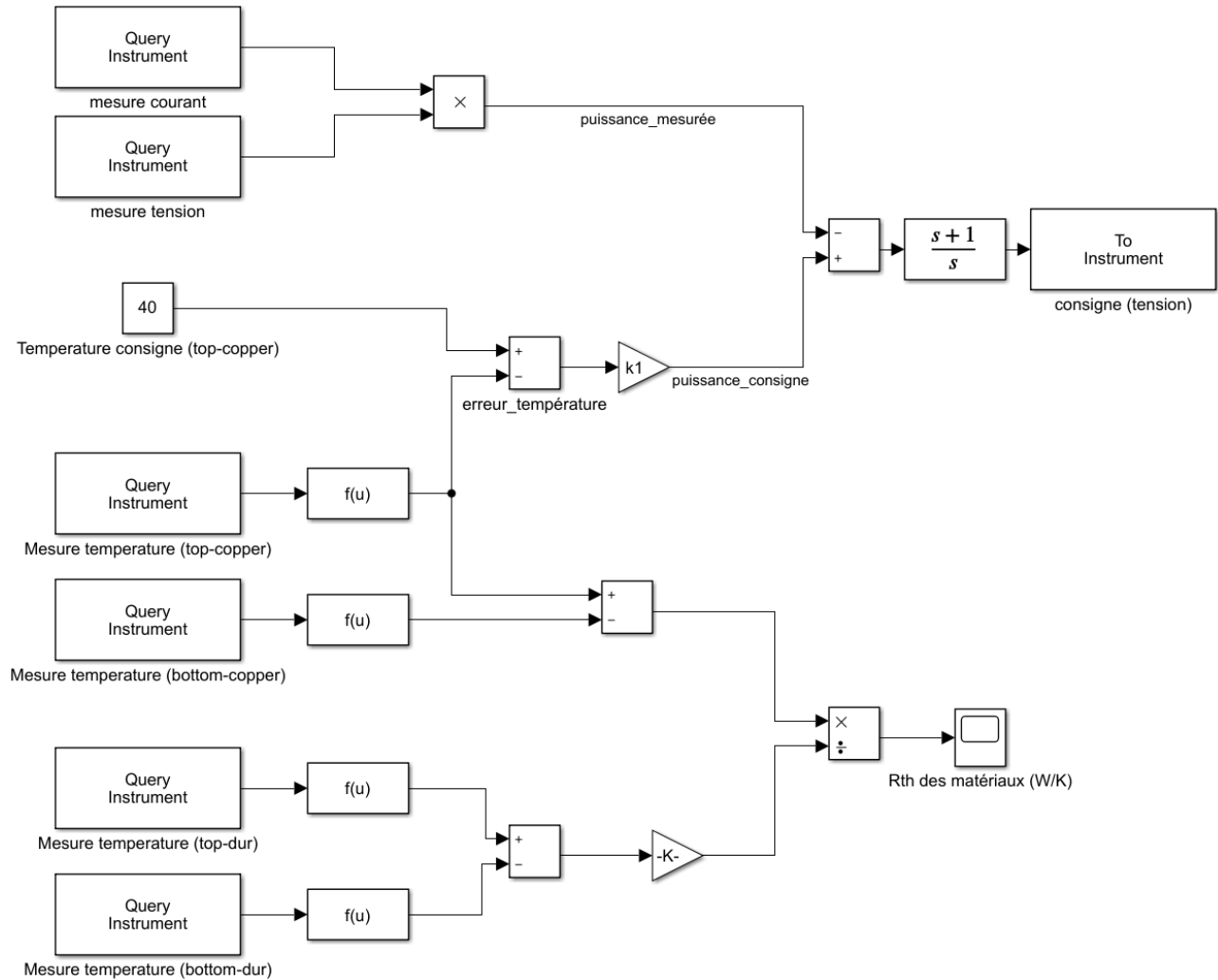


Figure A. 7 (a) Échantillon PCB intégrant une diode ABB, résultats de l'analyse tomographique : (b) cuivre supérieur du PCB supérieur, (c) cuivre inférieur du PCB supérieur, (d) mousse métallique qui assure le contact supérieur, (e) le masque Kapton et la diode ABB, (f) mousse métallique qui assure le contact inférieur, (g) cuivre supérieur du PCB inférieur.

L'assemblage est constitué d'un empilement de plusieurs couches. Chaque couche est composée d'un matériau différent par rapport aux autres couches. Certains matériaux sont fortement conducteurs (ex. cuivre) et d'autres fortement isolants (ex. résine époxy). Par conséquent l'analyse par rayon X devient compliquée et les résultats obtenus sont assez exploitable.

C. [Chapitre 2] Bloc Simulink, pour la mesure de la résistance thermique des matériaux (TIM, mélanges mousse-résine)



D. [Chapitre 2] Surface de contact entre le mélange mousse nickel-résine et l'interface thermique TIM

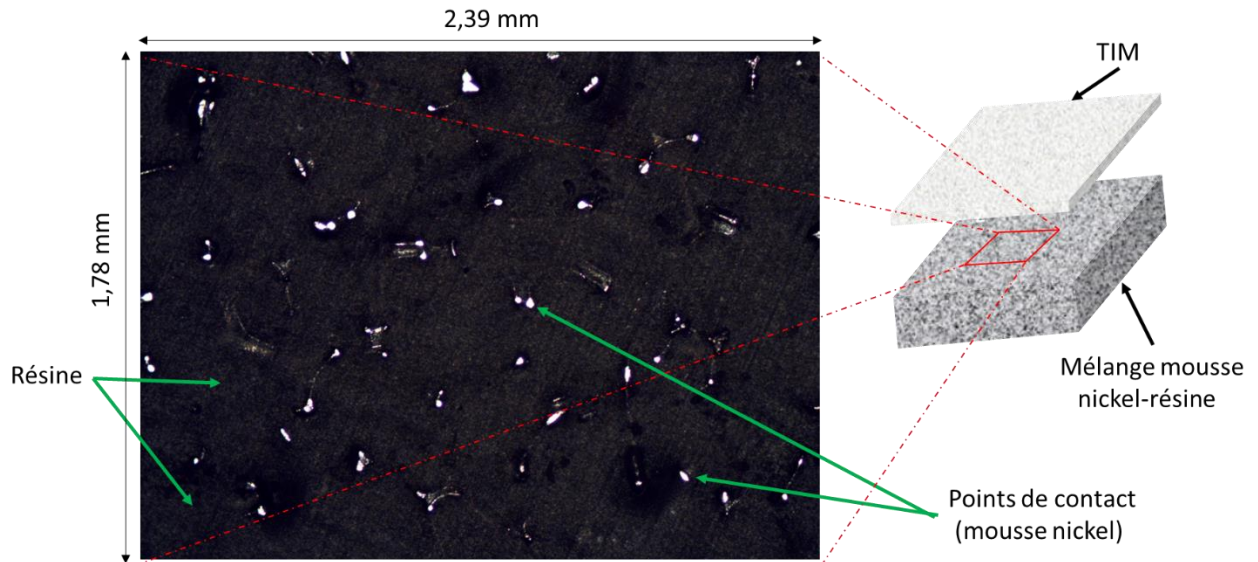
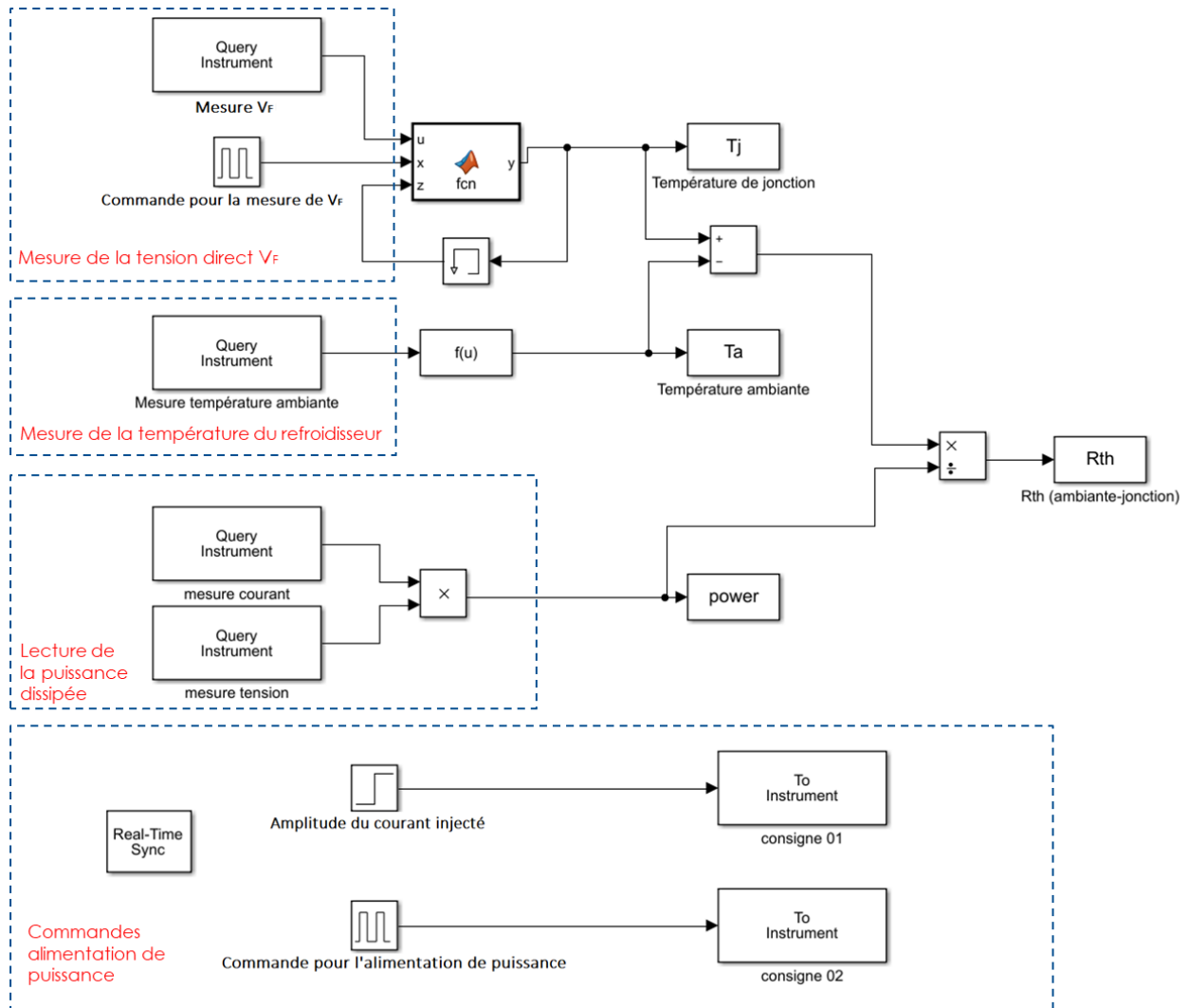


Figure A. 8 Analyses au microscope optique de la surface mélange mousse nickel-résine qui est en contact avec le TIM.

F. [Chapitre 2] Bloc Simulink, pour la commande et la synchronisation des deux alimentations [mesure de $R_{th}(j-case)$]



G. [Chapitre 3] Procédé d'enrobage à chaud et à froid

L'enrobage à chaud est réalisé à l'aide de la presse d'enrobage CitoPress-30 STRUERS (Figure A. 9-a), dans laquelle l'échantillon est placé à l'intérieur d'un cylindre rempli d'une résine en poudre. Cette dernière se durcit en quelques minutes à travers l'application d'une température élevée (environ 180°C) et d'une pression comprise entre 120 et 300 kg.cm⁻². Il existe plusieurs types de résine d'enrobage à chaud, le choix de la résine adéquate dépend du domaine d'application. Dans notre cas, la résine PolyFast (Figure A. 9-b) commercialisée par STRUERS est utilisée. Elle est chargée en poudre de carbone et présente ainsi une conductivité élevée et un faible retrait. Elle permet alors un examen des échantillons au microscope électronique à balayage MEB, [113].

Quant à l'enrobage à froid, la polymérisation se fait à basse température et sans l'application de pression. Le durcissement de la résine se fait en quelques heures, après l'avoir mélangée avec un agent durcisseur. Pour l'analyse des échantillons, la résine EpoFix de chez STRUERS a été utilisée, (Figure A. 9-c). L'avantage de cette résine est sa facilité de pénétration dans les fissures, son excellente adhésion et sa dureté, [114].

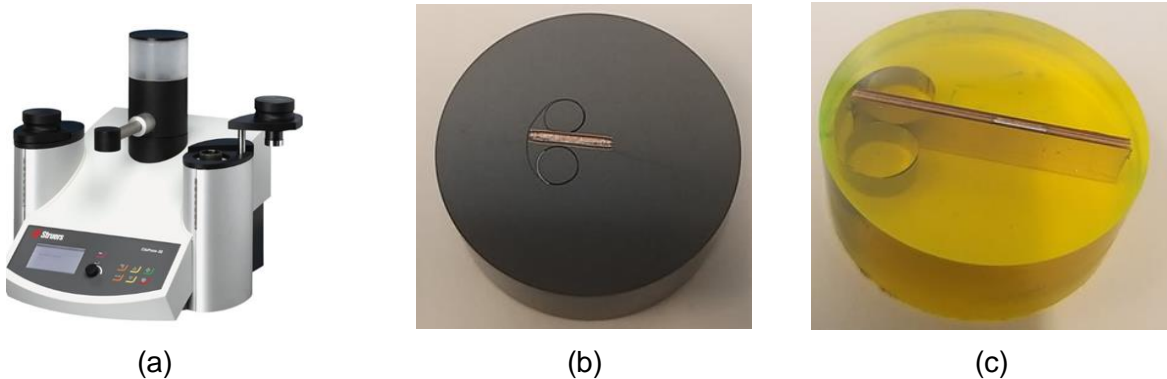


Figure A. 9 (a) Presse d'enrobage CitoPress-30 STRUERS, (b) échantillon enrobé à froid avec la résine PolyFast, (c) échantillon enrobé à chaud avec la résine EpoFix.

H. [Chapitre 3] Disques abrasif utilisés pour le polissage des échantillons

Numéro d'étape	Matériau utilisé	Lubrifiant	Temps de polissage
1	SiC-Pap #220	Eau	1 m 00 s
2	SiC-Pap #800	Eau	1 m 00 s
3	SiC-Pap #1200	Eau	1 m 00 s
4	Md-Largo	Dia Pro (All/Lar 9)	8 m 00 s
5	Md-Dac	Dia Pro (DAC 3)	2 m 50 s
6	Nap	Dia Pro (Nap-B)	2 m 50 s
7	MD-Chem	OP-S suspension	2 m 50 s

I. [Chapitre 4] Configuration du Microcontrôleur DSP

Pour le développement du banc d'essai, un kit de développement DSP LaunchPad (LAUNCHXL-F28379D) est utilisé. Ce dernier est doté d'un microcontrôleur Delfino TMS320F28379D composé : de deux processeurs C28 x 100 MHz. Il comprend des entrées ADC - 16 bits / 12 bits (Analog to digital conversion input), des sorties DAC - 12 bits (Digital to analog converter), sorties ePWM et d'un bus CAN, [115]. La configuration du microcontrôleur dépend de la méthode choisie pour l'estimation de la température de jonction (*Méthode #1-TSEP* ou *Méthode #2-ETVCT*). Sa programmation est élaborée dans Matlab/Simulink, à l'aide du package (Embedded Coder Support Package for Texas Instruments C2000 Processors).

La tension maximale aux bornes des entrées ADCs est de 3 V, dans le cas de l'utilisation des ADCs à 12 bits, le nombre de pas est de 4096 et la résolution obtenue est de 0,732 mV par pas. Dans le cas de l'utilisation des ADCs à 16 bits, le nombre de pas est de 65536 et la résolution est de 0,045 mV. Le gain choisi dans les amplificateurs permet d'améliorer la résolution, [115]. Dans ce qui suit, nous détaillerons le programme implémenté dans le DSP et qui permet de faire du cyclage thermique actif tout en estimant la température de jonction avec l'une des méthodes proposées (*Méthode #1-TSEP* ou *Méthode #2-ETVCT*).

La fréquence de découpage f_d des sorties PWM est programmée dans le bloc ePWM avec l'équation (Eq. 4.22). En effet, la valeur du paramètre (Timer period) permet de la fixer, [115]. À titre d'exemple : pour avoir une fréquence de découpage de 5 kHz, la valeur du (Timer period) est fixée à 10000. Cette valeur représente en quelque sorte l'amplitude de la porteuse (carrier signal). À cet effet, le signal de la modulante (modulating signal) doit être multiplié par un gain (**Gain_Tp**) égale à la valeur du (Timer period), voir l'équation (Eq. 4.23) et la .Figure A. 10

$$f_d = \frac{100 \cdot 10^6}{2 \cdot \text{Timer_period}} \quad \text{Eq. 4.22}$$

$$\text{Gain_Tp} = \text{Timer_period} \quad \text{Eq. 4.23}$$

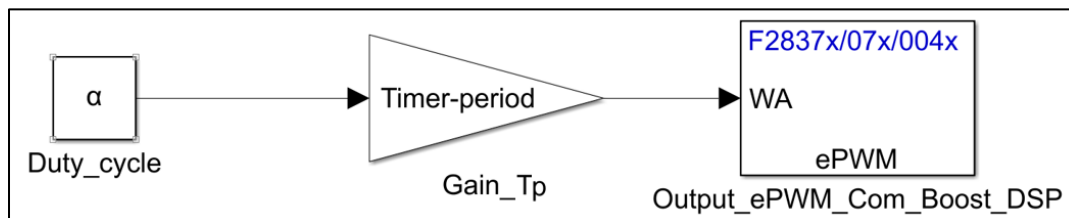


Figure A. 10 Modèle Simulink pour la configuration de la sortie ePWM du DSP pour la commande du Boost.

➤ **Configuration du DSP cas Méthode #1-TSEP**

La Figure A. 11 décrit le modèle Simulink (schéma bloc) utilisé pour la configuration du DSP et qui permet de faire le cyclage thermique actif tout en mesurant la T_j avec la *Méthode #1-TSEP*. Deux blocs d'ADC-12 bit (**ADC_A_DSP** et **ADC_C_DSP**) sont utilisés pour l'acquisition des mesures aux bornes du *DUT* (la tension V_F et le courant I_F). Les ADCs récupèrent des valeurs comprises entre 0 et 4096 (**acquisition_1** et **acquisition_2**). Ces derniers sont convertis en valeurs réelles à travers les gains **Gain_1** et **Gain_2** (Eq. 4.24 et Eq. 4.25). La température de jonction est déduite en utilisant la tension V_F et le bloc **fonction_1** (Eq. 4.26). Les blocs (**Output_ePWM_Com_Boost_DSP** et **Output_ePWM_Com_Alimentation_DSP**) permettent de configurer les sorties PWM du DSP et de générer les signaux de commandes. Avec la *Méthode #1-TSEP* le rapport cyclique α ne peut avoir que deux états : 1 ou 0. Donc le courant injecté au niveau du *DUT* est un signal carré périodique.

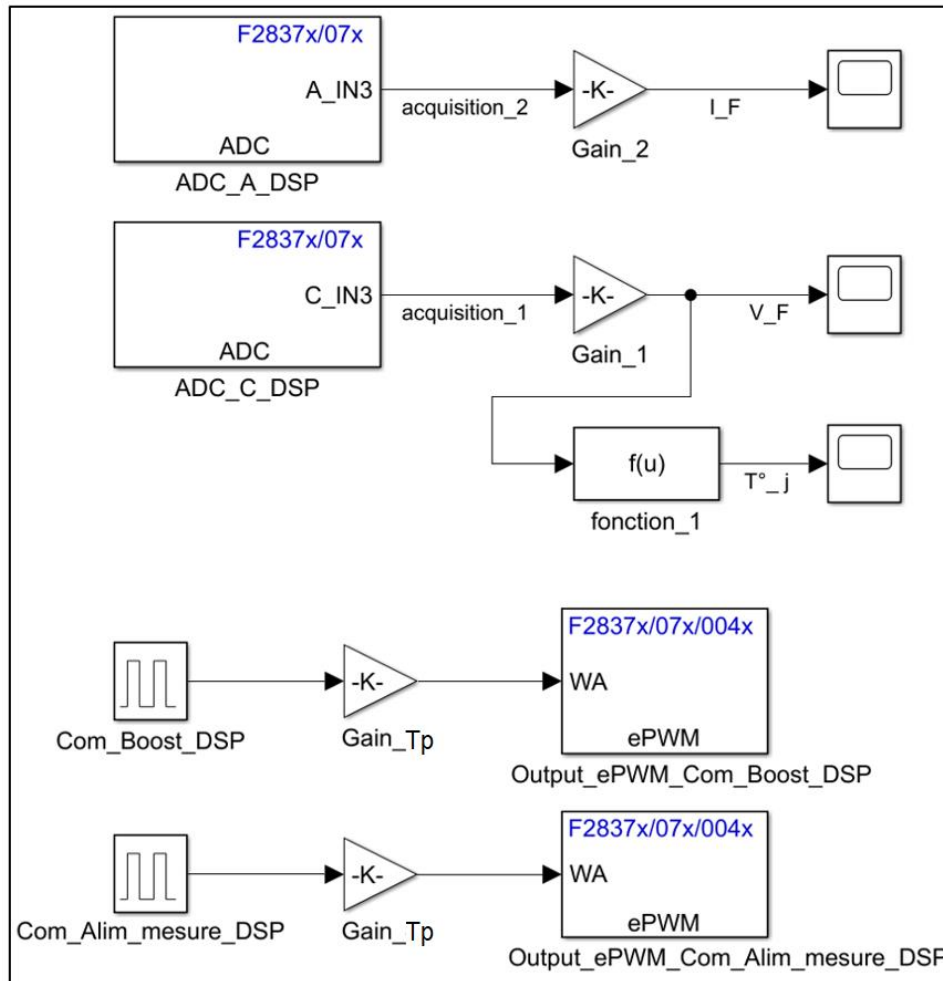


Figure A. 11 Modèle Simulink implémenté dans le DSP, pour le cyclage thermique actif tout en mesurant la T_j avec la *Méthode #1-TSEP*.

$$Gain_1 = \frac{3}{4096 \cdot G_{ampli_1}} \quad \text{Eq. 4.24}$$

$$Gain_2 = \frac{3}{4096 \cdot G_{ampli_2} \cdot R_{shunt}} \quad \text{Eq. 4.25}$$

Ou R_{shunt} est la résistance shunt utilisée pour avoir l'image du courant dans le *DUT*.

$$fonction_1 = \frac{(V_0 - V_F)}{\Delta V_f / \Delta T_j} + T_0 \quad \text{Eq. 4.26}$$

Ou V_0 est la tension V_F mesurée à la température T_0 , quant au rapport $\Delta V_f / \Delta T_j$ il est obtenu lors de la phase de calibration du *DUT*.

Matlab/Simulink converti le schéma bloc réalisé en un langage C/C++ et l'implémente dans le DSP.

➤ **Configuration du DSP cas Méthode #2-ETVCT**

Pour appliquer la *Méthode #2-ETVCT*, il est nécessaire de mesurer la tension et le courant moyen aux bornes du *DUT* (I_{F_AVG} , V_{F_AVG}) ainsi que leurs variations autour de ces valeurs moyennes (ΔI_F , ΔV_F). À cet effet deux ADCs ont été utilisés (ADC_C_DSP et ADC_A_DSP), le premier est utilisé pour mesurer la tension aux bornes du *DUT* et le deuxième pour mesurer l'image du courant dans le *DUT*.

Le déclenchement des ADCs et le séquençage de la conversion sont gérés par une série de registres de configuration appelés SOCx (Start-of-Conversion). Chaque registre SOCx spécifie la source de déclenchement qui démarre la conversion, le canal à convertir et la durée de la fenêtre d'échantillonnage pour l'acquisition. Il faut noter qu'il est possible de configurer (utiliser) plusieurs registres SOCx avec le même bloc ADC. En d'autres termes, il est possible de récupérer une multitude de mesures avec la même entrée ADC, mais avec différents déclencheurs. Pour chaque ADC, deux registres SOCx ont été utilisés. Ils sont configurés de telle façon à ce que l'un des deux registres retourne la valeur maximale du signal ondulé et le deuxième retourne sa valeur minimale.

Si on prend l'exemple de l'entrée ADC_A_DSP qui mesure le courant aux bornes du *DUT*, l'utilisation des deux SOCx (SOC₁ et SOC₂) permet de mesurer I_{F_max} et I_{F_min} en entrée de l'ADC. La différence de ces deux mesures ($I_{F_max} - I_{F_min}$) permet d'obtenir ΔI_F , alors que la somme $((I_{F_max} + I_{F_min})/2)$ permet d'obtenir I_{F_AVG} . Le Tableau. A 1 décrit plus en détails les différentes

mesures effectuées pour chaque ADC. En ce qui concerne le déclenchement de la mesure (Trigger), chaque SOCx doit être configuré de telle façon à ce qu'il effectue la mesure à un moment bien précis. Pour obtenir le courant direct maximal $I_{F_{max}}$, le SOC1 est déclenché lorsque le signal de la porteuse s'incrémente et est égal au signal de modulante, (voir la Figure A. 12). De même, pour obtenir le courant minimale $I_{F_{min}}$, le SOC2 est déclenché lorsque le signal de la porteuse est en décrémentation et égal au signal de la modulante, (voir la Figure A. 12).

Tableau. A 1 La configuration des ADCx (choix des SOCx et des moment de déclenchement de la mesure), ainsi que les différentes mesures effectuée, [méthode#2].

ADCx	SOCx	Trigger (activation)	Valeurs mesurées	calculs désirés
ADC_A_DSP	SOC ₁	La porteuse est incrémentation et égal à la modulante	$I_{F_{max}}$	$I_{F_{AVG}} = (I_{F_{max}} + I_{F_{min}})/2$ $\Delta I_F = (I_{F_{max}} - I_{F_{min}})$
	SOC ₂	La porteuse est décrémentation et égal à la modulante	$I_{F_{min}}$	
ADC_C_DSP	SOC ₃	La porteuse est incrémentation et égal à la modulante	$V_{F_{max}}$	$V_{F_{AVG}} = (V_{F_{max}} + V_{F_{min}})/2$ $\Delta V_F = (V_{F_{max}} - V_{F_{min}})$
	SOC ₄	La porteuse est décrémentation et égal à la modulante	$V_{F_{min}}$	

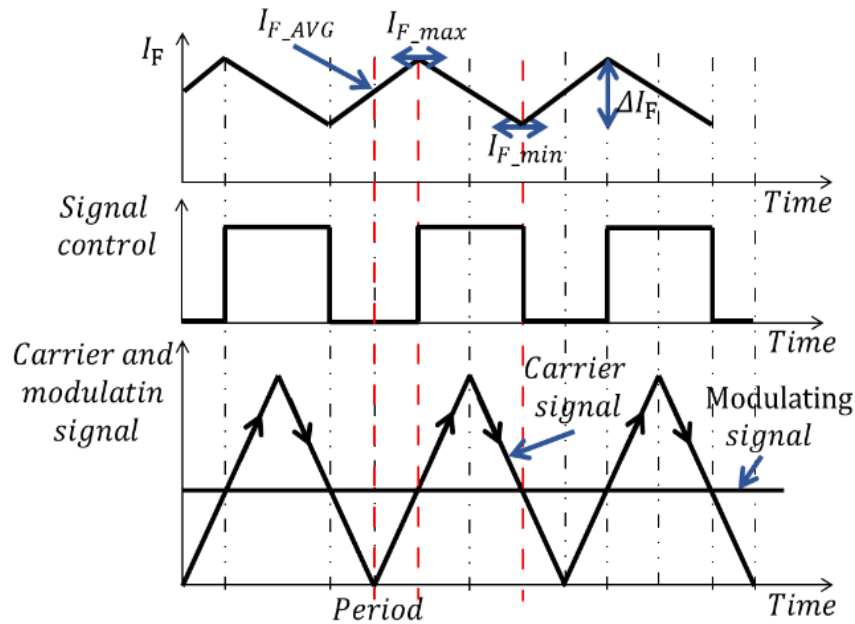


Figure A. 12 Configuration du temps de déclenchement pour l'acquisition des mesures souhaités avec les ADCs, [103].

La Figure A. 13 décrit le modèle Simulink (schéma bloc) utilisé pour la configuration du DSP et qui permet mesurer la Tj avec la *Méthode #2-ETVCT*.

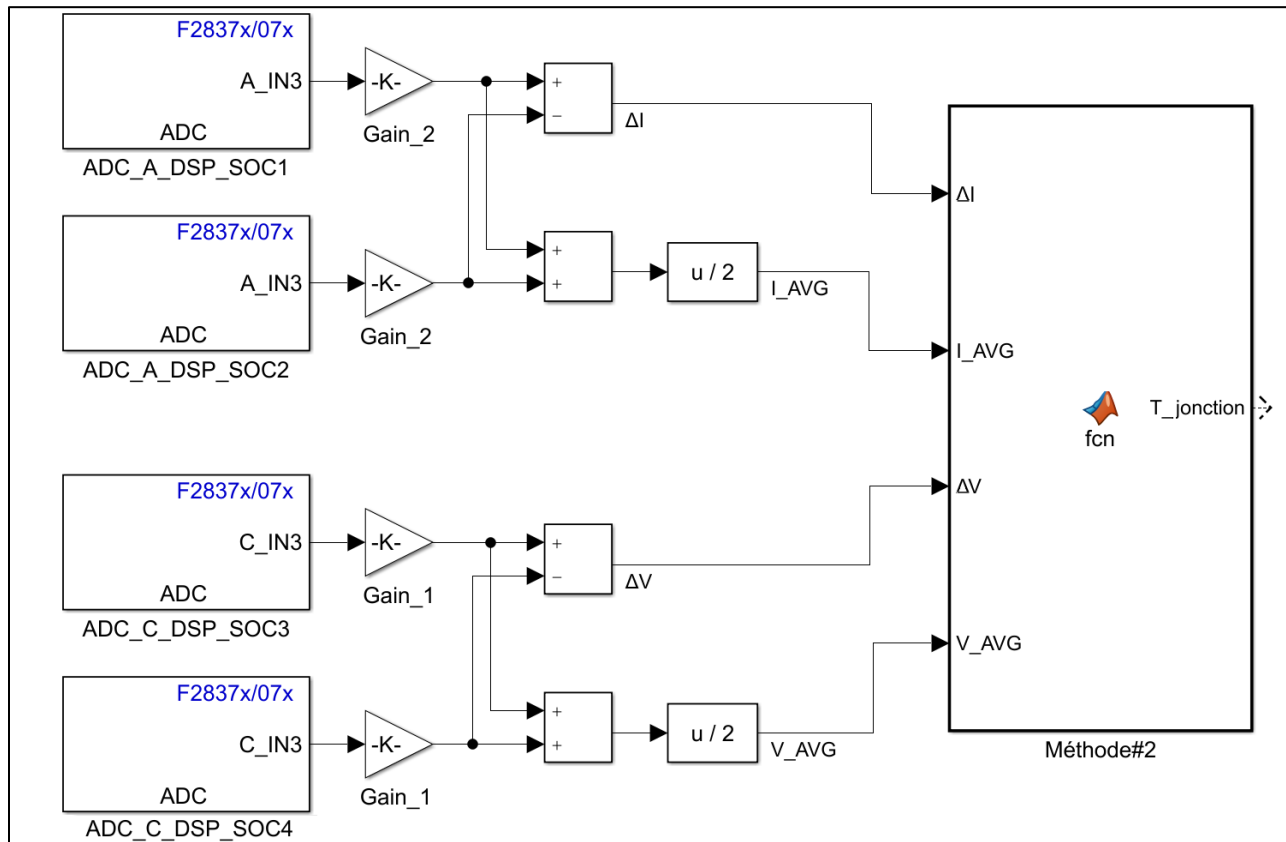


Figure A. 13 Modèle Simulink pour la configuration des entrées ADC du DSP, [cyclage thermique actif, mesure de la Tj avec la méthode#2].

RÉFÉRENCES

- [1] C. Yu, « Technologies for integrated power converters », *Université Paris-Saclay*, p. 157, 2016, doi: NNT : 2016SACLS485.
- [2] K. Wang, « Review of State-of-the-Art Integration Technologies in Power Electronic Systems », *CPSS Transactions on Power Electronics and Applications*, vol. 2, n° 4, p. 292-305, déc. 2017, doi: 10.24295/CPSSTPEA.2017.00027.
- [3] B. Mouawad, « Assemblages innovants en électronique de puissance utilisant la technique de " Spark Plasma Sintering " », *Génie Electrique*, INSA de Lyon, 2013.
- [4] C. Buttay, « Modules et boîtiers de puissance (packaging) », *Techniques de l'Ingénieur, Énergies | Conversion de l'énergie électrique*, mai 2010.
- [5] N. Jiang, Z. Li, C. Li, Q. Wang, S. Zhang, et Y. Lin, « Bonding Wires for Power Modules: from Aluminum to Copper », in *2019 IEEE International Conference on Electron Devices and Solid-State Circuits (EDSSC)*, Xi'an, China, juin 2019, p. 1-3. doi: 10.1109/EDSSC.2019.8754216.
- [6] L. Ménager, B. Allard, et V. Bley, « Conditionnement des modules de puissance », *Techniques de l'Ingénieur, Électronique - Photonique | Électronique*, mai 2010.
- [7] M. Bouarroudj-Berkani, « Etude de la fatigue thermo-mécanique de modules électroniques de puissance en ambiance de températures élevées pour des applications de traction de véhicules électriques et hybrides », *Sciences de l'ingénieur [physics]*, École normale supérieure de Cachan - ENS Cachan, France, 2008.
- [8] A. Rashed, « Mise en oeuvre de protocoles de vieillissement accélérés dédiés à l'étude de composants de puissance à semi-conducteur type "IGBT" en régime de cyclage actif », *Université Montpellier II - Sciences et Techniques du Languedoc*, France, 2014.
- [9] L. Dupont, « Contribution à l'étude de la durée de vie des assemblages de puissance dans des environnements haute température et avec des cycles thermiques de grande amplitude », 2006. [En ligne]. Disponible sur: <http://rgdoi.net/10.13140/RG.2.1.3824.0406>
- [10] L. Zhang, « Etude de fiabilité des modules d'électronique de puissance à base de composant SiC pour applications hautes températures », *Electronique*, Université Sciences et Technologies - Bordeaux I, France, 2012.
- [11] RAPSDRA, *Reliability of advanced high power semiconductor devices for railway traction applications, Projet européen n° BRPR-CT95-0074*. 1996.
- [12] F. Arabi, « Étude de vieillissement et caractérisation d'assemblage de module de puissance 40 kW pour l'aéronautique », *Sciences de l'ingénieur [physics] / Electronique*, Université de Bordeaux, France, 2017.
- [13] V. N. Le, « Modélisation de la tenue en fatigue des joints de brasure dans un module de puissance », *Mécanique [physics]*, UNIVERSITE VERSAILLES SAINT-QUENTIN EN YVELINES, France, 2016.
- [14] M. Berthou, « Fiabilité des assemblages sans-plomb en environnement sévère », *Électronique*, Université Sciences et Technologies - Bordeaux 1, 2012.
- [15] C. Durand, M. Klingler, D. Coutellier, et H. Naceur, « Power Cycling Reliability of Power Module: A Survey », *IEEE Transactions on Device and Materials Reliability*, vol. 16, n° 1, p. 80-97, mars 2016, doi: 10.1109/TDMR.2016.2516044.

- [16]L. Gopi Reddy, L. Tolbert, et B. Ozpineci, « Power Cycle Testing of Power Switches: A Literature Survey », *IEEE Trans. Power Electron.*, p. 1-1, 2014, doi: 10.1109/TPEL.2014.2359015.
- [17]M. Mustafa, J. C. Suhling, et P. Lall, « Experimental determination of fatigue behavior of lead free solder joints in microelectronic packaging subjected to isothermal aging », *Microelectronics Reliability*, vol. 56, p. 136-147, janv. 2016, doi: 10.1016/j.microrel.2015.10.021.
- [18]M. Ciappa, « Selected failure mechanisms of modern power modules », *Microelectronics Reliability*, vol. 42, n° 4-5, p. 653-667, avr. 2002, doi: 10.1016/S0026-2714(02)00042-2.
- [19]R. Amro, J. Lutz, J. Rudzki, M. Thoben, et A. Lindemann, « Double-sided low-temperature joining technique for power cycling capability at high temperature », in *2005 European Conference on Power Electronics and Applications*, Dresden, Germany, 2005, p. 10 pp.-P.10. doi: 10.1109/EPE.2005.219523.
- [20]G. Pellecuer, J.-J. Huselstein, T. Martiré, F. Forest, A. Chrysochoos, et O. Arnould, « Impact of Thermal Cycling Frequency on IGBT Power Module Lifetime », Nuremberg, Germany, mai 2022.
- [21]H. MEDJAHED, « Contribution à la simulation électro-thermomécanique numérique 3d : appliquée à l'étude de la fiabilité des interrupteurs à semiconducteurs packages, utilisés en traction ferroviaire », INP Toulouse- Université de Toulouse, France, 2012.
- [22]C. Durand, « Etude thermomécanique expérimentale et numérique d'un module d'électronique de puissance soumis à des cycles actifs de puissance », Génie mécanique [physics.class-ph], Université de Valenciennes et du Hainaut-Cambresis, France, 2015.
- [23]A. Masson *et al.*, « Report de puce par frittage d'argent - mise en oeuvre et analyse », in *14ème EPF*, Bordeaux, France, juill. 2012, p. 7.
- [24]H. Notsu *et al.*, « SiC module operational at 200 °C with high power-cycling capability using fatigue-free chip surface packaging technologies », *PCIM Europe digital days*, p. 8, juill. 2020.
- [25]J. Rudzki, M. Becker, R. Eisele, M. Poech, et F. Osterwald, « Power Modules with Increased Power Density and Reliability Using Cu Wire Bonds on Sintered Metal Buffer Layers », *CIPS International Conference on Integrated Power Electronics Systems, Nuremberg/Germany*, fevrier 2014.
- [26]A. Streibel *et al.*, « Reliability of SiC MOSFET with Danfoss Bond Buffer Technology in Automotive Traction Power Modules », *PCIM Europe, Nuremberg, Germany*, mai 2019.
- [27]D. J. Kearney, S. Kicin, E. Bianda, et A. Krivda, « PCB Embedded Semiconductors for Low-Voltage Power Electronic Applications », *IEEE Transactions on Components, Packaging and Manufacturing Technology*, vol. 7, n° 3, p. 387-395, mars 2017, doi: 10.1109/TCPMT.2017.2651646.
- [28]D. Kearney et J. Griffin, « An Open Loop Pulsating Heat Pipe for Integrated Electronic Cooling Applications », *Journal of Heat Transfer*, vol. 136, n° 8, p. 081401, août 2014, doi: 10.1115/1.4027131.
- [29]A. Narazaki *et al.*, « Direct Beam Lead Bonding for Trench MOSFET & CSTBT », *Proceedings. ISPSD '05. The 17th International Symposium on Power Semiconductor Devices and ICs*, p. 4, 2005.
- [30]K. Hussein *et al.*, « New compact, high performance 7th Generation IGBT module with direct liquid cooling for EV/HEV inverters », in *2015 IEEE Applied Power Electronics Conference*

and Exposition (APEC), Charlotte, NC, USA, mars 2015, p. 1343-1346. doi: 10.1109/APEC.2015.7104522.

- [31] K. Weidner, M. Kaspar, et N. Seliger, « Planar Interconnect Technology for Power Module System Integration », *7th International Conference on Integrated Power Electronics Systems (CIPS)*, p. 1-5, 2012.
- [32] P. Dietrich, « Trends in automotive power semiconductor packaging », *Microelectronics Reliability*, vol. 53, n° 9-11, p. 1681-1686, sept. 2013, doi: 10.1016/j.microrel.2013.07.088.
- [33] Huazhong University of Science and Technology et C. Chen, « A Review of SiC Power Module Packaging: Layout, Material System and Integration », *CPSS Transactions on Power Electronics and Applications*, vol. 2, n° 3, p. 170-186, sept. 2017, doi: 10.24295/CPSSTPEA.2017.00017.
- [34] T. Stockmeier, P. Beckedahl, C. Gobl, et T. Malzer, « SKiN: Double side sintering technology for new packages », in *2011 IEEE 23rd International Symposium on Power Semiconductor Devices and ICs*, San Diego, CA, USA, mai 2011, p. 324-327. doi: 10.1109/ISPSD.2011.5890856.
- [35] P. Beckedahl, S. Bütow, A. Maul, M. Roebnitz, et M. Spang, « 400A, 1200V SiC power module with 1nH commutation inductance », *CIPS - 9th International Conference on Integrated Power Electronics Systems*, 2016.
- [36] A. Munding, A. Kessler, T. Scharf, B. Plikat, et K. Pressel, « Laminate Chip Embedding Technology — Impact of Material Choice and Processing for Very Thin Die Packaging », in *2017 IEEE 67th Electronic Components and Technology Conference (ECTC)*, Orlando, FL, USA, mai 2017, p. 711-718. doi: 10.1109/ECTC.2017.261.
- [37] L. Boettcher, S. Karaszkiwicz, D. Manassis, et A. Ostmann, « Development of embedded power electronics modules », in *2012 4th Electronic System-Integration Technology Conference*, Amsterdam, Netherlands, sept. 2012, p. 1-6. doi: 10.1109/ESTC.2012.6542167.
- [38] A. B. Sharma *et al.*, « PCB embedded power package with reinforced top-side chip contacts », in *2016 6th Electronic System-Integration Technology Conference (ESTC)*, Grenoble, France, sept. 2016, p. 1-5. doi: 10.1109/ESTC.2016.7764706.
- [39] G. Regnat *et al.*, « Silicon carbide power chip on chip module based on embedded die technology with paralleled dies », in *2015 IEEE Energy Conversion Congress and Exposition (ECCE)*, Montreal, QC, Canada, sept. 2015, p. 4913-4919. doi: 10.1109/ECCE.2015.7310353.
- [40] F. Arabi *et al.*, « Thermo-mechanical assessment of silver sintering for attaching power components in embedded PCB », *Microelectronics Reliability*, vol. 114, p. 113900, nov. 2020, doi: 10.1016/j.microrel.2020.113900.
- [41] B. Djuric, V. Bley, J. Morand, O. Dagut, J.-P. Cambronne, et S. Mollov, « Double side interconnection for vertical power components based on macro and nano structured copper interfaces and printed circuit board technologies », *MiNaPAD*, Grenoble, France., 2019.
- [42] B. Djuric, « Contribution à l'interconnexion de composants actifs intégrés dans des substrats laminés : apport des interfaces micro ou nano-structurées », *Génie Électrique*, l'Université Toulouse 3 - Paul Sabatier, France, 2020.
- [43] Y. Pascal, « Étude multicritère pour l'enfouissement partiel ou total de convertisseurs d'électronique de puissance dans un circuit imprimé », Autre, Université Paris Saclay, France, 2019.

- [44]Y. Pascal, D. Labrousse, M. Petit, S. Lefebvre, et F. Costa, « PCB-Embedding of Power Dies Using Pressed Metal Foam », *PCIM Europe 2018; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, p. 9, juin 2018.
- [45]Y. Pascal, A. Abdedaim, D. Labrousse, M. Petit, S. Lefebvre, et F. Costa, « Using Laminated Metal Foam as the Top-Side Contact of a PCB-Embedded Power Die », *IEEE Electron Device Lett.*, vol. 38, n° 10, p. 1453-1456, oct. 2017, doi: 10.1109/LED.2017.2748223.
- [46]Y. Pascal, D. Labrousse, M. Petit, S. Lefebvre, et F. Costa, « Experimental investigation of the reliability of Printed Circuit Board (PCB)-embedded power dies with pressed contact made of metal foam », *Microelectronics Reliability*, vol. 88-90, p. 707-714, sept. 2018, doi: 10.1016/j.microrel.2018.06.064.
- [47]K. F. Amin et H. M. M. A. Rashed, « Steel Used in Construction Industries », in *Reference Module in Materials Science and Materials Engineering*, Elsevier, 2019. doi: 10.1016/B978-0-12-803581-8.10270-X.
- [48]J. Dairon, « Mousses métalliques - Structures et procédés de fabrication », *Techniques de l'Ingénieur*, p. 33, mars 2015.
- [49]Y. Gaillard, « Mousses métalliques - Applications industrielles », *Techniques de l'Ingénieur*, p. 24, juin 2015.
- [50]S. Mahjoob et K. Vafai, « A synthesis of fluid and thermal transport models for metal foam heat exchangers », *International Journal of Heat and Mass Transfer*, vol. 51, n° 15-16, p. 3701-3711, juill. 2008, doi: 10.1016/j.ijheatmasstransfer.2007.12.012.
- [51]J. Glass, Y. Avenas, D. Bouvard, et S. Ferroillat, « An Analytical Model for the Optimisation of Metal Foam for Power Electronics Cooling », in *2019 25th International Workshop on Thermal Investigations of ICs and Systems (THERMINIC)*, Lecco, Italy, sept. 2019, p. 1-6. doi: 10.1109/THERMINIC.2019.8923663.
- [52]« Datasheet nickel foam ». Recemat BV, 2015. [En ligne]. Disponible sur: <https://www.recemat.nl/specifications/>
- [53]« Datasheet copper foam ». Recemat BV, 2015. [En ligne]. Disponible sur: <https://www.recemat.nl/specifications/>
- [54]R. Riva, « Conditionnement des modules de puissance », *Techniques de l'Ingénieur*, p. 27, déc. 2020.
- [55]A. MIZRACHI, « Substrate Materials ». Orbotech. [En ligne]. Disponible sur: https://www.google.com/url?sa=t&rct=j&q=&esrc=s&source=web&cd=&ved=2ahUKEwiS1tew7O31AhVQ4YUKHS1yCtsQFnoECAIQAQ&url=https%3A%2F%2Fincoseil.org%2Fcheck_download_nopass.php%3Fforcedownload%3D1%26file%3DSubstrate__Materials.pdf%26no_encrypt%3Dtrue%26dlpassword%3D18520&usg=AOvVaw0tQ_BAhgN2FsLKhI6QbLA8
- [56]C. Georgel, « Résines époxydes renforcées avec des fibres naturelles », *La Faculté des études supérieures de l'Université Laval*, p. 142, 2009.
- [57]BITTELE Turn-Key PCB Assembly, « PTFE Teflon PCBs (Polytetrafluoroethylene) ». [En ligne]. Disponible sur: <https://www.7pcb.com/blog/ptfe-teflon-pcbs.php>
- [58]M. Alun, « Developments in Glass Yarns and Fabric Constructions ». isola group europe, The PCB Magazine, mars 2014. [En ligne]. Disponible sur: <https://test.isola-group.com/wp-content/uploads/Developments-in-Glass-Yarns-and-Fabric-Constructions.pdf>

- [59] CIF, « FR4 epoxy Data sheet ». [En ligne]. Disponible sur: <https://docs.rs-online.com/6f24/0900766b804dae86.pdf>
- [60] « <https://na.industrial.panasonic.com/products/electronic-materials/lineup/circuit-board-materials/series/133860/model/133861> ». ».
- [61] « Fast Diode Die ABB Datasheet-5SLY 12M1700 ». [En ligne]. Disponible sur: <http://search-ext.abb.com/library/Download.aspx?DocumentID=5SYA1322-04&LanguageCode=en&DocumentPartId=&Action=Launch>
- [62] « Infineon Diode Die-IDC51D120T6M ». [En ligne]. Disponible sur: https://www.infineon.com/dgdl/Infineon-IDC51D120T6M_L4673B-DS-v00_09-en.pdf?fileId=db3a30433c91b060013ca5bdf5ef0a89
- [63] « SiC N-Chanel Mosfet _CPM2-1200-0080B ». [En ligne]. Disponible sur: <https://static6.arrow.com/aropdfconversion/c3d86ef81e56a244e59ae63e91965987f846c904/37584079401079040cpm212000080b.pdf>
- [64] Kapton®, « HN polyimide film ». [En ligne]. Disponible sur: <https://www.dupont.com/content/dam/dupont/amer/us/en/products/ei-transformation/documents/DEC-Kapton-HN-datasheet.pdf>
- [65] S. Bensebaa, M. Berkani, S. Lefebvre, et M. Petit, « Design And Characterization Of PCB-Embedded Power Dies Using Solderless Pressed Metal Foam », *PCIM Europe digital days 2020; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, p. 1-7, 2020.
- [66] Panasonic Corporation, « Process Guidelines ». [En ligne]. Disponible sur: https://industrial.panasonic.com/content/data/EM/PDF/processguideline_R-1766GH.pdf
- [67] S. Bensebaa, M. Berkani, S. Lefebvre, M. Petit, N. Schmitt, et S. Zhang, « Reliability study of PCB-embedded power dies using solderless pressed metal foam », *Microelectronics Reliability*, vol. 114, p. 113904, nov. 2020, doi: 10.1016/j.microrel.2020.113904.
- [68] J. Skibinski, K. Cwieka, S. Haj Ibrahim, et T. Wejrzanowski, « Influence of Pore Size Variation on Thermal Conductivity of Open-Porous Foams », *Materials*, vol. 12, n° 12, p. 2017, juin 2019, doi: 10.3390/ma12122017.
- [69] L. Zhang, J. Han, C. He, et Y. Guo, « Reliability behavior of lead-free solder joints in electronic components », *J Mater Sci: Mater Electron*, vol. 24, n° 1, p. 172-190, janv. 2013, doi: 10.1007/s10854-012-0720-y.
- [70] J. F. Shackelford et W. Alexander, Éd., *CRC materials science and engineering handbook*, 3rd ed. Boca Raton, FL: CRC Press, 2001.
- [71] « Laminate: R-1755V-Prepreg: R-1650V ». Panasonic Electric Works Electronic Materials Europe GmbH Specification Sheet, mai 2008. [En ligne]. Disponible sur: http://technosystem.pl/wp-content/uploads/2018/01/panasonic_r-1755v.pdf
- [72] « Arlon, " Electronic Materials", Available online « <http://www.arlonemd.com/products/> ». »
- [73] S. Ackermann, J. Scheffe, J. Duss, et A. Steinfeld, « Morphological Characterization and Effective Thermal Conductivity of Dual-Scale Reticulated Porous Structures », *Materials*, vol. 7, n° 11, p. 7173-7195, oct. 2014, doi: 10.3390/ma7117173.
- [74] S. Zhang, « Intégration dans un substrat PCB de composants à semi-conducteur grand gap pour le développement d'un convertisseur d'électronique de puissance à forte densité », Université Paris Saclay, 2018.

- [75]C. Buttay, « Le Packaging en électronique de puissance ». INSA de Lyon, 2015.
- [76]Y. Avenas, L. Dupont, et Z. Khatir, « Temperature Measurement of Power Semiconductor Devices by Thermo-Sensitive Electrical Parameters—A Review », *IEEE Trans. Power Electron.*, vol. 27, n° 6, p. 3081-3092, juin 2012, doi: 10.1109/TPEL.2011.2178433.
- [77]S. Kurukuri, « A Review of Homogenization Techniques for Heterogeneous Materials », *Advanced Mechanics of Materials and Structures, Bauhaus Universität*, p. 49, mars 2004.
- [78]M. Delucia, A. Catapano, M. Montemurro, et J. Pailhès, « Determination of the effective thermoelastic properties of cork-based agglomerates », *Journal of Reinforced Plastics and Composites*, vol. 38, n° 16, p. 760-776, août 2019, doi: 10.1177/0731684419846991.
- [79]M. A. Mbacke, « Caractérisation et modélisation du comportement mécanique des composites tressés 3D: Application à la conception de réservoirs GNV », l'École nationale supérieure des mines, Paris, 2014.
- [80]« Thermomechanical Analysis – TMA 402 F1/F3 Hyperion ». [En ligne]. Disponible sur: https://paralab.pt/wp-content/uploads/2019/09/TMA_402_F1_F3_Hyperion_en_web.pdf
- [81]S. Bensebaa, M. Berkani, S. Lefebvre, M. Petit, et N. Schmitt, « Experimental And Numerical Characterization Of PCB-Embedded Power Dies Using Solderless Pressed Metal Foam », in *2020 22nd European Conference on Power Electronics and Applications (EPE'20 ECCE Europe)*, Lyon, France, sept. 2020, p. 1-10. doi: 10.23919/EPE20ECCEurope43536.2020.9215758.
- [82]S. JLASSI, « Composites à fibres de carbone recyclées : variabilité des sources et optimisation des performances mécaniques », École Nationale Supérieure des Mines d'Albi-Carmaux, TOULOUSE, 2019.
- [83]« TA Instruments-THERMAL ANALYSIS-DSC AQ20 ». [En ligne]. Disponible sur: <http://www.tainstruments.com/wp-content/uploads/BROCH-THERMAL-2015-EN.pdf>
- [84]A. Peiravi, « Testing and Reliability Improvement of High Reliability Consumer Electronics Products Manufactured on Printed Circuit Boards », p. 12.
- [85]Association Connecting Electronics Industries, « PC-TM-650 Test Methods Manual ». mars 2020.
- [86]JEDEC SOLID STATE TECHNOLOGY ASSOCIATION, « JEDEC STANDARD -Temperature Cycling- JESD22-A104E ». octobre 2014.
- [87]G. PARENT, « Evaluation de la durée de vie de composants électroniques de puissance commerciaux soumis à plusieurs tests de vieillissement et détermination des mécanismes de défaillance », COMPOSANTS ET SYSTEMES DE GESTION DE L'ENERGIE, Institut National Polytechnique de Toulouse, France, 2017.
- [88]M. Y. Danto, « Contribution à l'identification et à l'estimation des contraintes de fatigue thermique des convertisseurs intégrés pour la traction électrique », Génie Electrique, Université Henri Poincaré, Nancy 1, France, 2003.
- [89]M. Dbeiss, « Vieillissement accéléré de modules de puissance de type MOSFET SiC et IGBT Si basé sur l'analyse de profils de mission d'onduleurs photovoltaïques. », Energie électrique, Université Grenoble Alpes, France, 2018.
- [90]Climats, « Caisson de table - Série TM ». septembre 2013. [En ligne]. Disponible sur: https://www.climats-tec.com/fileadmin/user_upload/fichiers/climats/Caisson_de_table_TM_FR_2020.pdf

- [91] Froilabo, « AIR CONDITIONER | DRAGON III ». [En ligne]. Disponible sur: <https://www.froilabo.com/wp-content/uploads/2021/08/dragon3.1-en-rev1.1.pdf>
- [92] A. Veillere, « Drains thermiques adaptatifs: Cuivre allié / Fibre de Carbone », Chimie des Matériaux, L'UNIVERSITÉ BORDEAUX 1, 2009.
- [93] Delta SLDER, « TECHNICAL DATA SHEET, Sn/Ag/Cu ALLOYS LEAD FREE BAR SOLDER ». mai 2016.
- [94] « CIF, «FR4 epoxy Data sheet». [En ligne]. Disponible sur: <https://docs.rs-online.com/6f24/0900766b804dae86.pdf> ».
- [95] A. Wintrich, U. Nicolai, W. Tursky, et T. Reimann, *Application manual power semiconductors*, 2nd revised edition. Ilmenau: ISLE Verlag, 2015.
- [96] A. Stupar, D. Bortis, U. Drofenik, et J. W. Kolar, « Advanced setup for thermal cycling of power modules following definable junction temperature profiles », in *The 2010 International Power Electronics Conference - ECCE ASIA* -, Sapporo, Japan, juin 2010, p. 962-969. doi: 10.1109/IPEC.2010.5542179.
- [97] H. Chen, V. Pickert, D. J. Atkinson, et L. S. Pritchard, « On-line monitoring of the MOSFET device junction temperature by computation of the threshold voltage », in *3rd IET International Conference on Power Electronics, Machines and Drives (PEMD 2006)*, Dublin, Ireland, 2006, vol. 2006, p. 440-444. doi: 10.1049/cp:20060147.
- [98] J. Brandelero, J. Ewanchuk, et S. Mollov, « Online junction temperature measurements for power cycling power modules with high switching frequencies », *28th International Symposium on Power Semiconductor Devices and ICs (ISPSD)*, n° JUIN 2016.
- [99] N. Baker, S. Munk-Nielsen, M. Liserre, et F. Iannuzzo, « Online junction temperature measurement via internal gate resistance during turn-on », in *2014 16th European Conference on Power Electronics and Applications*, Lappeenranta, Finland, août 2014, p. 1-10. doi: 10.1109/EPE.2014.6911024.
- [100] D. Laurent, Y. AVENAS, et P. É. VIDAL, « Evaluation de la température des composants actifs de puissance », *Techniques de l'Ingénieur, Énergies | Conversion de l'énergie électrique*, 2017.
- [101] « Shockley diode equation », *Wikipedia*. https://en.wikipedia.org/wiki/Shockley_diode_equation
- [102] W. Shockley, « The Theory of $p-n$ Junctions in Semiconductors and $p-n$ Junction Transistors », *Bell System Technical Journal*, vol. 28, n° 3, p. 435-489, juill. 1949, doi: 10.1002/j.1538-7305.1949.tb03645.x.
- [103] S. Bensebaa, M. Berkani, M. Petit, et S. Lefebvre, « On-line temperature measurement during power cycle of PCB-embedded diode », *Microelectronics Reliability*, p. 114313, oct. 2021, doi: 10.1016/j.microrel.2021.114313.
- [104] B. Huang, « Convertisseur continu-continu à rapport de transformation élevé pour applications pile à combustible », Autre, Institut National Polytechnique de Lorraine, 2009.
- [105] https://ansyshelp.ansys.com/account/secured?returnurl=/Views/Secure/d/prod_page.html?pn=ANSYS,%20Inc.%20Release%20Notes
- [106] W. Habra, « Développement de modèles thermiques compacts en vue de la modélisation électrothermique des composants de puissance », Micro et nanotechnologies/Microélectronique, Université Paul Sabatier - Toulouse III, France, 2007.

- [107] Jinlei Meng, Xuhui Wen, Yulin Zhong, Zhijie Qiu, et Liang Kong, « A thermal model for electrothermal simulation of power modules », in *2013 International Conference on Electrical Machines and Systems (ICEMS)*, Busan, oct. 2013, p. 1635-1638. doi: 10.1109/ICEMS.2013.6713313.
- [108] Philips Semiconductors, « Rectifier diodes schottky barrier - PBYR3045PT series », p. 5, 1996.
- [109] J.-P. Ousten, « Etude du comportement au vieillissement des interfaces thermiques pour modules électroniques de puissance dédiés à des applications transports », Autre, École normale supérieure de Cachan - ENS Cachan, France, 2013.
- [110] E. Vagnon, P.-O. Jeannin, J.-C. Crebier, et Y. Avenas, « A Bus-Bar-Like Power Module Based on Three-Dimensional Power-Chip-on-Chip Hybrid Integration », *IEEE Transactions on Industry Applications*, vol. 46, n° 5, p. 2046-2055, sept. 2010, doi: 10.1109/TIA.2010.2057401.
- [111] N. Zhu, H. A. Mantooth, D. Xu, M. Chen, et M. D. Glover, « A Solution to Press-Pack Packaging of SiC MOSFETS », *IEEE Transactions on Industrial Electronics*, vol. 64, n° 10, p. 8224-8234, oct. 2017, doi: 10.1109/TIE.2017.2686365.
- [112] W. F. Bikinga, K. Alkama, B. Mezrag, J. M. Guichon, et Y. Avenas, « Implementation of TAPIR Switching Cells with Integrated Direct Air-Cooling for SiC Power Devices », in *2020 22nd European Conference on Power Electronics and Applications (EPE'20 ECCE Europe)*, Lyon, France, sept. 2020, p. P.1-P.9. doi: 10.23919/EPE20ECCEEurope43536.2020.9215620.
- [113] Struers, « Enrobage à chaud ». mai 2021. [En ligne]. Disponible sur: https://publications.struers.com/brochures/french/hot-mounting/?&_ga=2.117739137.926545824.1635858699-1933754810.1635858699
- [114] Struers, « Enrobage à froid ». février 2016. [En ligne]. Disponible sur: <https://www.struers.com/-/media/Library/Brochures/French/Cold-Mounting.pdf>
- [115] TEXAS INSTRUMENTS, « LAUNCHXL-F28379D, C2000 Delfino MCU F28379D, LaunchPad™ development kit ». <https://www.ti.com/tool/LAUNCHXL-F28379D#tech-docs>

RÉSUMÉ

 universit 
PARIS-SACLAY

DOCTORAL SCHOOL
Electrical, Optical, Bio:
Physics and Engineering
(EOBE)

Titre : Etude de la Fiabilit  des convertisseurs d' lectronique de puissance int gr s dans un circuit imprim  PCB

Mots cl s : Module de puissance, Int gration PCB, Caract risation mat riaux, simulation num rique, cyclage thermique actif/passif, Mesure de la temp rature de jonction, Banc de vieillissement.

R sum  : Les travaux pr sent s dans cette th se visent   d velopper de nouvelles technologies d'int gration de composants actifs au c ur du PCB. Elles sont bas es sur l'utilisation de mousses m talliques press es pour assurer les contacts  lectrique et thermique des faces avant et arri re des puces. Cette nouvelle technologie pr sente l'avantage d' tre peu co teuse et permet de r duire l'inductance parasite.

Des travaux de caract risations  lectrique, thermique et m canique ont  t  men s sur cette nouvelle technologie d'int gration. L'objectif est de d terminer les propri t s thermom caniques des mat riaux d'interconnexion, principalement ceux de la mousse m tallique. La mise en  uvre d'un mod le num rique multi-physique a renforc e cette  tude en

vue d'estimer et de localiser les contraintes thermom caniques dans l'assemblage. Finalement, une  tude de fiabilit  a  t  men e   travers la mise en  uvre d'essais de vieillissement acc l r s (cyclage thermique actif et passif).

L'objectif ici est d'identifier les zones de fragilit  et d'estimer la dur e de vie des assemblages propos s. Les r sultats obtenus sont encourageants en comparaison aux modules de puissances classiques. Une nouvelle m thode (on-line) d'estimation de la temp rature de jonction lors du cyclage thermique actif a  t  d velopp e. Elle est bas e sur l'utilisation des variations de tension ΔV_F et du courant direct ΔI_F lors de la phase de conduction. Les travaux de validation ont r v l  des r sultats promoteurs.

Title : Study of the Reliability of Power Converters Integrated in a PCB.

Keywords : Power module, PCB integration, Material characterization, numerical simulation, Power/thermal cycling, Junction temperature measurement, aging test bench.

Abstract : The works presented in this thesis aim to develop new technologies for embedding active components on the core of PCB. They are based on the use of a pressed metal foam to ensure the electrical and thermal contact of the top and bottom sides of the chips. This new technology has the advantage of being cheap and allows reducing parasitic inductance.

Electrical, thermal and mechanical characterization studies have been carried out on this new integration technology. The objective is to identify the thermomechanical properties of the interconnection materials, mainly those of the metal foam. The development of a numerical model has reinforced

this study aiming to estimate and localize the thermomechanical stresses in the assembly. Finally, a reliability study has been carried out by performing accelerated aging tests (active and passive thermal cycling). The objective here is to identify the weakness areas and to estimate the lifetime of the proposed assemblies. The obtained results are promising compared to conventional power modules. A new method (on-line) to estimate the junction temperature during active thermal cycling has been developed. It is based on the use of voltage variations ΔV_F and forward current ΔI_F during the conduction phase. The validation tests revealed promoting results.

